



## Mesure de résistance dynamique de HEMT en GaN à l'échelle de la centaine de nanosecondes

Emmanuel Marcault, David Trémouilles, Karine Isoird, Gaetan Toulon, Frédéric Morancho, Mathieu Gavelle

### ► To cite this version:

Emmanuel Marcault, David Trémouilles, Karine Isoird, Gaetan Toulon, Frédéric Morancho, et al.. Mesure de résistance dynamique de HEMT en GaN à l'échelle de la centaine de nanosecondes. Symposium de Genie Electrique, Jun 2016, Grenoble, France. <hal-01361669>

**HAL Id: hal-01361669**

**<https://hal.archives-ouvertes.fr/hal-01361669>**

Submitted on 7 Sep 2016

**HAL** is a multi-disciplinary open access archive for the deposit and dissemination of scientific research documents, whether they are published or not. The documents may come from teaching and research institutions in France or abroad, or from public or private research centers.

L'archive ouverte pluridisciplinaire **HAL**, est destinée au dépôt et à la diffusion de documents scientifiques de niveau recherche, publiés ou non, émanant des établissements d'enseignement et de recherche français ou étrangers, des laboratoires publics ou privés.

# Mesure de résistance dynamique de HEMT en GaN à l'échelle de la centaine de nanosecondes

E. Marcault<sup>a,b</sup>, D. Trémouilles<sup>b</sup>, G. Toulon<sup>a,b</sup>, K. Isoird<sup>b</sup>, F. Morancho<sup>b</sup>, M. Gavelle<sup>a</sup>

<sup>a</sup>CEA Tech Midi-Pyrénées, 135 avenue de Rangueil, 31400 Toulouse, France

<sup>b</sup>LAAS-CNRS, Université de Toulouse, CNRS, UPS, Toulouse, France

**RESUME** – Les nouveaux composants HEMT en GaN de puissance offrent des performances très intéressantes (haute tension, courant élevés, faible résistance à l'état passant, commutation rapide). Toutefois, le matériau GaN contient encore quelques défauts qui constituent des pièges de porteurs, conduisant à des phénomènes dynamiques qui peuvent être difficiles à mesurer, en particulier aux temps courts. Afin de pouvoir étudier ces phénomènes, nous avons mis au point un banc expérimental permettant de mesurer l'évolution de la résistance à l'état passant du composant en fonction du temps, quelques dizaines de nanosecondes après sa mise en conduction pour des tensions bloquées jusqu'à 1200V. L'utilisation de ce nouvel outil est illustrée sur des composants commerciaux. Des hypothèses sont proposées pour expliquer le comportement observé.

## 1. INTRODUCTION

Les composants HEMT en nitrure de gallium (GaN) offrent des performances très intéressantes pour les applications de puissance. En effet, ce type de composants peut afficher une faible résistance à l'état passant (jusqu'à quelques mΩ), une tension de claquage élevée (> 650 V) ainsi qu'une fréquence de commutation élevée (> 1 MHz). Malheureusement, il a été montré que, lorsque ces interrupteurs sont exposés à une tension drain-source élevée à l'état bloqué, ils présentent, après leur mise en conduction, une dégradation de leur résistance à l'état passant qui évolue dans le temps. Il est communément admis que ce phénomène résulte du piégeage des porteurs dans le matériau GaN et / ou dans les régions proches de la grille [1-3]. Cependant, à notre connaissance, ce phénomène n'a jamais été étudié aux temps courts, de 100 ns à 1 ms, qui correspondent à la période couverte par les futures applications de puissances telles que les convertisseurs de puissance dont la fréquence de découpage devrait être supérieure au MHz.

## 2. BANC EXPERIMENTAL

En raison d'une vitesse de commutation très élevée et d'une grande dynamique à la fois en courant et en tension (variation de six ordres de grandeur lors de la commutation), il n'y a, à ce jour pas de solution disponible permettant de mesurer le comportement « réel » du composant lors des commutations telles qu'elles se produisent dans les applications [4]. Nous avons mis en place et étudié un banc expérimental permettant la mesure temporelle, précise et bien résolue, de la tension aux

bornes d'un composant de puissance à l'état ON quelques dizaines de nanosecondes après sa commutation d'une haute tension (qui peut être supérieure au kilovolt) à une basse tension (du millivolt à quelques Volts).

## 3. GENERALITES ET CONCEPTION DU CIRCUIT DE MESURE

La solution proposée (Figure 1) est basée sur un écrêteur de tension très rapide. Les mesures permettent de calculer la résistance à l'état passant du composant dès 100 ns après sa mise en conduction pour une tension de 300 V et dès 300 ns pour une tension de 1200 V à l'état bloqué. Cet écrêteur protège la sonde de tension de la haute tension drain-source lorsque le composant est bloqué, ce qui permet d'utiliser une sonde précise pour les basses tensions ( $< V_{\text{clamp}}$ ), lorsque le composant est passant [5].

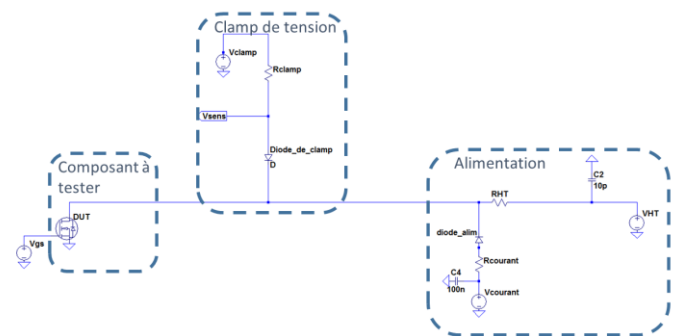


Figure 1 : Schéma de principe du banc de mesure proposé.

### 3.1. Éléments parasites

Pour gagner en rapidité de mesure, il est nécessaire de limiter au maximum les oscillations du circuit. Pour ce faire, il faut réduire et contrôler les inductances et les capacités parasites, ce qui est obtenu en particulier en réalisant un circuit dont l'impédance est parfaitement maîtrisée et en effectuant des découplages localisés pour stabiliser les références de tensions. Les capacités de découplage sont déterminées de manière à réduire au maximum les oscillations du circuit. L'idéal est de

réaliser une solution la plus compacte possible, ce qui permet de minimiser les éléments parasites de connections.

### 3.2. Alimentation du composant

Les composants de puissance que l'on souhaite caractériser sont capables de bloquer des tensions de l'ordre du kilovolt et de conduire des courants d'une centaine d'ampères. Or des sources capables de fournir une telle quantité d'énergie sont rarement disponibles en laboratoire et sont potentiellement très dangereuses pour l'utilisateur. C'est pour ces raisons que les solutions de mesures commerciales utilisent deux sources (SMU : Source Measurement Unit) qui permettent de s'affranchir de ce problème. Toutefois, la commutation entre les deux sources est assurée en pratique par un relais mécanique ou un transistor de puissance et dure au minimum une dizaine de microseconde. Ceci limite l'utilisation de ces solutions à l'étude des temps « longs ». Afin de s'affranchir de ce problème, nous avons placé une alimentation fort courant (HC) derrière une diode (bloc « alimentation » de la Figure 1). Ainsi, lorsque le composant est bloqué, la tension à ses bornes est haute, la diode se trouve polarisée en inverse et bloque la connexion avec l'alimentation HC qui ne fournit donc pas de courant. Lorsque le composant testé commute, la tension à ses bornes s'effondre et passe sous le seuil de la diode. La diode est alors passante et la source HC délivre un courant qui est limité par la résistance «  $R_{courant}$  » et la résistance à l'état passant du composant. On notera qu'il est préférable d'ajouter une résistance en série avec la source haute tension ( $V_{HT}$ ) afin qu'elle ne débite pas plus que son courant maximum et qu'elle reste ainsi stable. Cette résistance protège également contre une mauvaise utilisation où la source HC viendrait à débiter du courant dans la source  $V_{HT}$ .

### 3.3. Circuit de charge

Le banc de mesure (Figure 1) permet d'appliquer une haute tension au composant (1200 V pour la solution testée) et de délivrer immédiatement un fort courant (5 A) lors de la commutation du composant.

De plus, cette solution permet de contrôler facilement le courant qui circule dans le composant lors de la mesure, indépendamment de la tension appliquée lorsque le composant est bloqué. En effet, le courant qui circule dans le composant à l'état passant au temps long est essentiellement déterminé par l'alimentation «  $V_{courant}$  » (Figure 1) qui vient s'ajouter au courant délivré par l'alimentation  $V_{HT}$  qui, lui, dépend de la tension  $V_{HT}$  et de la somme des résistances mises en série mais se trouve fortement limité par la résistance  $R_{HT}$ .

### 3.4. Clamp de tension : Principe de fonctionnement

L'écrêteur de tension original, dont le circuit est présenté Figure 2, permet de s'affranchir du problème de saturation de l'oscilloscope et des sondes de tension en limitant la tension appliquée à ces derniers. Cela permet d'augmenter considérablement la résolution de la mesure et de la rendre ainsi possible (Figure 2).

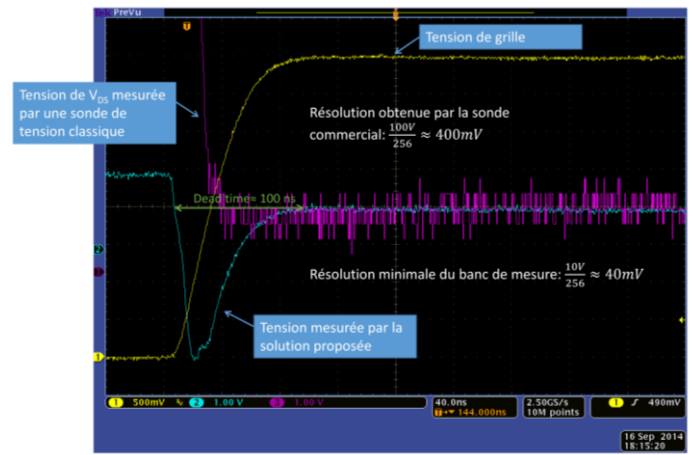


Figure 2 : Illustration de l'amélioration de la résolution obtenue avec le banc étudié (courbe bleue) comparée à la résolution atteinte avec une sonde commerciale (courbe violette) immédiatement après la mise en conduction du composant (100 ns).

Le principe consiste à effectuer la mesure de tension derrière une diode polarisée à une tension dite de clamp :

- Lorsque la tension aux bornes du composant à tester est supérieure à la tension de clamp, la diode est polarisée en inverse et le courant qui la traverse est très faible. Ainsi, la tension à l'entrée de l'oscilloscope ne peut pas dépasser la tension  $V_{clamp}$ .
- Lorsque la tension aux bornes du composant devient inférieure à la tension du clamp, la diode est polarisée en direct, sa résistance devient quasiment nulle et elle se comporte comme un interrupteur fermé. La tension mesurée à l'entrée de l'oscilloscope correspond donc en première approximation à la tension aux bornes du composant moins la tension de seuil de la diode.

Nous avons pu démontrer mathématiquement que la tension mesurée derrière l'écrêteur est liée, en première approximation, par une fonction affine à la tension que nous cherchons à mesurer. La formule mathématique complète pourrait être exploitée pour améliorer la précision de la mesure. L'expérience nous montre pour le moment que ce n'est pas nécessaire (cf. section suivante, Figure 3).

D'autre part, il faut noter que la plage de tension explorable est ajustable avec la tension de polarisation de diode (au prix de la précision de la mesure, ce qui n'est en pratique pas un problème puisque l'on cherche alors à mesurer de plus grandes tensions.).

### 3.5. Étalonnage de la mesure

La tension mesurée derrière l'écrêteur suit linéairement la tension de drain du composant, ce qui constitue déjà une information intéressante sur le comportement dynamique du composant. Cette tension mesurée n'est cependant que l'image de la tension qui existe réellement au niveau du composant. Pour obtenir la valeur de la tension aux bornes du composant, un étalonnage est nécessaire (Figure 3).

Cet étalonnage consiste à déterminer les paramètres de la fonction affine suivante :

$$V_{comp} = a V_{sens} + b$$

L'étalonnage de la mesure s'effectue en deux étapes :

- 1) Détermination du zéro en mesurant sur un court-circuit (tension nulle). Cela permet d'obtenir la tension d'offset : « b »
- 2) Étalonnage de la tension en utilisant une impulsion connue. Cela permet d'obtenir le coefficient « a »

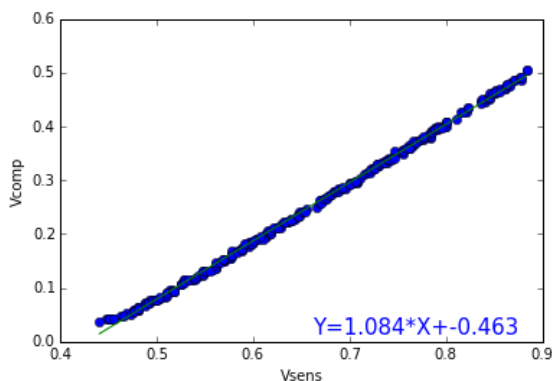


Figure 3 : Mesure d'étalonnage qui permet de déterminer la tension aux bornes du composant ( $V_{comp}$ ) en fonction de la tension mesurée ( $V_{sens}$ ). La fonction d'étalonnage étant donnée par l'équation :

$$V_{comp} = 1,084 V_{sens} - 0,463$$

#### 4. RESULTATS EXPERIMENTAUX

Nous avons étudié l'évolution temporelle de la résistance à l'état passant ( $R_{on}$ ) d'un composant en GaN normally-off du commerce après un stress en tension d'une seconde à 600 V lorsque le substrat du composant est mis à la masse (Figure 4) et lorsqu'il est flottant (Figure 5). Il apparaît que, lorsque le composant est polarisé comme recommandé par le fabricant ( $V_{GS} = 7V$ ), aucune variation temporelle significative n'est observée. Toutefois, lorsque le composant est polarisé à une tension  $V_{GS}$  inférieure, le courant de drain présente quelques retards avant d'atteindre une valeur stable ( $> 1500$  ms @  $V_{GS} = 3$  V, Figure 6), révélant également une augmentation de la résistance à l'état passant de deux ordres de grandeur. En outre, ce phénomène est exacerbé lorsque le substrat est flottant (Figure 5).

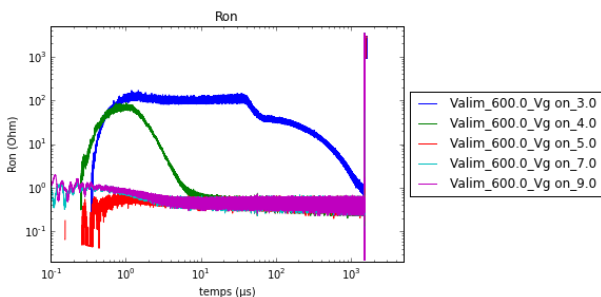


Figure 4 : Mesure de la résistance à l'état passant d'un composant HEMT GaN commercial après un stress en tension de 600 V appliqué pendant 1 s sur le drain. Dans cette configuration, le substrat est à la masse et plusieurs tensions de grille sont appliquées pour commander le composant. Un temps de repos de 3 minutes est laissé entre chaque mesure afin de revenir dans les conditions initiales.

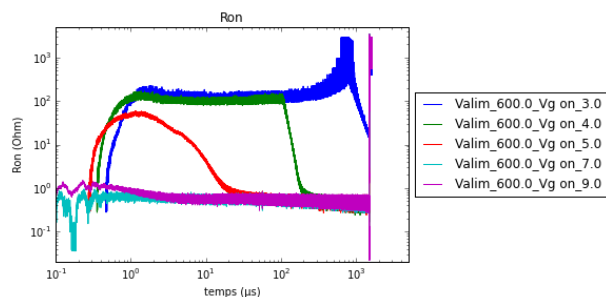


Figure 5 : Mesure de la résistance à l'état passant d'un composant HEMT GaN commercial après un stress en tension de 600 V appliqué pendant 1 s sur le drain. Dans cette configuration, le substrat est laissé flottant et plusieurs tensions de grille sont appliquées pour commander le composant. Un temps de repos de 3 minutes est laissé entre chaque mesure afin de revenir dans les conditions initiales.

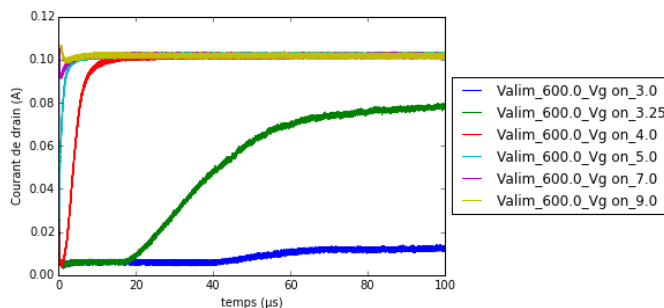


Figure 6 : Mesure du courant de drain d'un composant HEMT GaN commercial après un stress en tension de 600 V appliqué pendant 1 s sur le drain. Dans cette configuration, le substrat est à la masse et plusieurs tensions de grille sont appliquées pour commander le composant. Un temps de repos de 3 minutes est laissé entre chaque mesure afin de revenir dans les conditions initiales.

#### 5. ÉTUDE THEORIQUE DES PHENOMENES OBSERVES

Afin de mieux comprendre les mécanismes mis en jeu, un transistor HEMT a été simulé à partir des outils TCAD de Sentaurus (figure 7). Le transistor simulé est constitué d'une hétérojonction AlGaIn/GaN, dont l'épaisseur et la fraction molaire d'Al de la couche de barrière en AlGaIn ont été ajustées afin d'obtenir une tension de seuil positive (transistor "normally-off") en présence du P-GaN de grille. Dans le GaN, une concentration importante de pièges de type accepteurs situés à 0,9eV par rapport à la bande de valence représentant le carbone [6] ont été insérés afin d'assurer la haute tension. La concentration excessive de  $4 \times 10^{18} \text{cm}^{-3}$  utilisée tout comme l'absence de niveaux de pièges représentant les niveaux donneurs, bien que partiellement représentatifs de la réalité, permettent de souligner les mécanismes de piégeage. Sous le GaN, du silicium a été ajouté ainsi qu'un contact face arrière. Dans les simulations, ce contact pourra être connecté à la source ou laissé flottant.

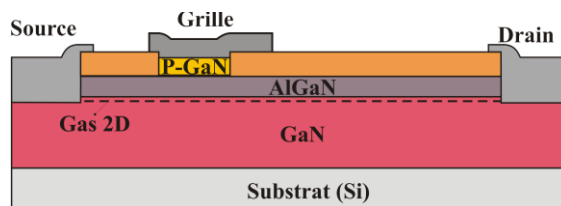


Figure 7 : Schéma de la structure HEMT GaN utilisée dans les simulations TCAD Sentaurus.

Lors des simulations, le transistor est maintenu à l'état bloqué à 600 V pendant plusieurs secondes, puis la grille est polarisée positivement à  $V_{GS} = 2V$  ou  $4V$ . La figure suivante représente la variation de la résistance à l'état passant pour différents

cas de figure. Sur la figure 8 (a), le substrat silicium est laissé flottant, tandis que sur la figure 8 (b), il est au même potentiel que la source.

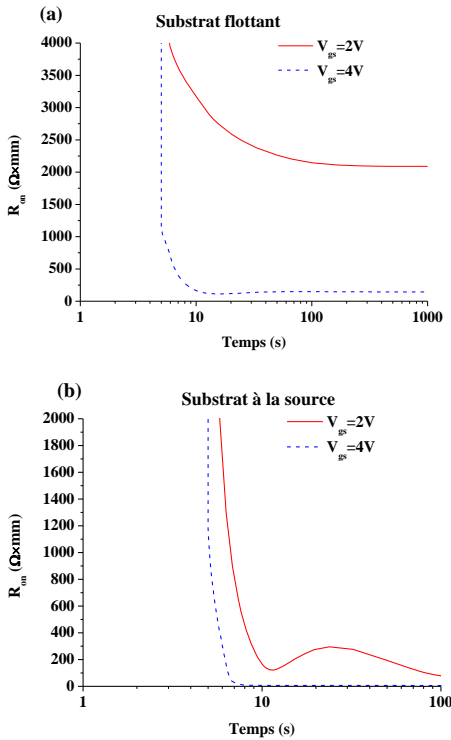


Figure 8 : Variations de la résistance à l'état passant obtenues en simulation pour différentes tensions de grille et conditions de polarisation du substrat.

Nous retrouvons sur ces simulations les mêmes tendances observées expérimentalement : pour les faibles valeurs de  $V_{GS}$ , la résistance à l'état passant après un stress en tension est très supérieure à la résistance mesurée pour des valeurs  $V_{GS}$  plus élevées. De même, nous retrouvons l'effet de la polarisation du substrat sur la résistance à l'état passant. Les valeurs très élevées de résistance et l'absence d'un retour à un niveau avant stress ( $<1 \Omega \times mm$ ) à des temps très longs s'expliquent par la forte concentration d'accepteurs et l'absence de donneurs, comme expliqué précédemment.

Pour comprendre l'effet de la tension de grille, les concentrations d'électrons et de trous dans le canal sont représentées à  $t = 10$  s (cf. figure 8) dans le cas où le substrat est laissé flottant. Pour  $V_{GS} = 2$  V, la concentration d'électrons dans le canal est plus faible, expliquant la résistance plus élevée dans ce cas. À  $V_{GS} = 4$  V, la jonction PN entre P-GaN et AlGaIn devient passante, entraînant l'injection de trous au niveau de la grille, et par conséquent, l'injection d'électrons depuis la source [7] ainsi que le dépiégeage des électrons dans le GaN.

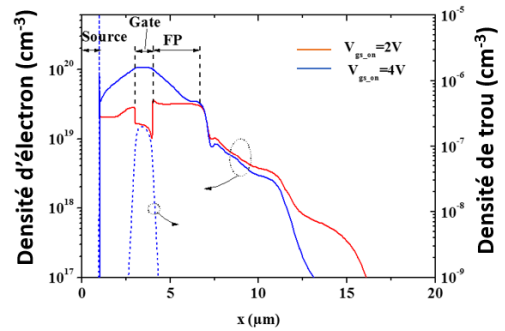


Figure 9 : Concentrations d'électrons et de trous dans le gaz 2D pour les tensions  $V_{GS} = 2$  V et 4 V observées en simulation dans le cas où le substrat est laissé flottant. À  $V_{GS} = 2$  V, la jonction P-N n'est pas polarisée, ce qui explique l'absence de trous.

Par ailleurs, en maintenant le substrat flottant, le potentiel dans le GaN va s'élever en raison de la forte résistivité du GaN en présence d'accepteurs profonds, ce qui va entraîner la déplétion des électrons dans le canal [8]. En connectant le substrat à la masse, on limite l'élévation du potentiel, déduisant de ce fait la dégradation de la résistance de la passante.

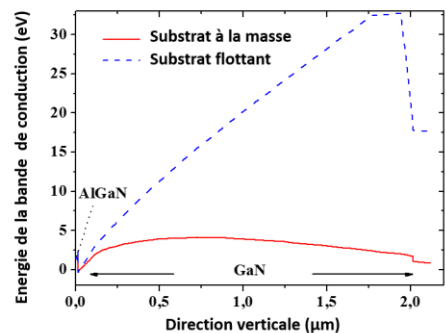


Figure 10 : Résultats de simulations TCAD Sentaurus effectuées sur un composant GaN HEMT (avec une grille P-GaN) montrant le niveau d'énergie des bandes de conduction sous la grille (résultat d'une coupe verticale) après un stress de 600 V, dans le cas d'un substrat flottant et d'un substrat à la masse. La tension de grille est de 2 V afin d'éviter l'injection de trous.

## 6. CONCLUSION

La mise en place d'un nouveau banc de test a permis de mesurer de manière précise la résistance dynamique d'un composant HEMT en GaN à des temps qui étaient jusqu'alors inaccessible. En outre, ces résultats expérimentaux, étayés par des simulations physiques, nous ont permis de mettre en évidence l'effet du substrat et de la tension de grille sur la résistance dynamique de composants HEMT GaN commerciaux.

## 7. REMERCIEMENTS

Les travaux réalisés ont été financés par l'Union européenne et par la Région Languedoc-Roussillon Midi-Pyrénées.

## 8. REFERENCES

- [1] Zhou Xing-Ye, Feng Zhi-Hong, Wang Yuan-Gang, Gu Guo-Dong, Song Xu-Bo, Cai Shu-Jun, "Transient simulation and analysis of current collapse due to trapping effects in AlGaIn/GaN high-electron-mobility transistor", Chinese Physics B, vol. 24, N°4, pages 048503, 2015
- [2] Liao, Wen-Chia, Chen, Cheng-Hsin, Hsu, Chia-Wei Hsin, Yue-Ming, Chyi, Jen-Inn, "Analysis of Threshold Voltage Shift in AlGaIn/GaN Heterostructure Field-Effect Transistors with Different Buffer Layers", Journal of The Electrochemical Society, vol. 162, N°8, Janvier 2015
- [3] J. Joh, J.A. del Alamo, J. Jimenez, "A Simple Current Collapse Measurement Technique for GaN High-Electron Mobility Transistors", Electron Device Letters, IEEE, vol.29, N°7, pp. 665-667, Juillet 2008
- [4] Steve Sandler, "Faster-Switching GaN", IEEE Power Electronics Magazine, Juin 2015
- [5] Emmanuel Marcault, David Trémouilles, « Dispositif de caractérisation d'un commutateur de puissance », Brevet n° E.N15 58711, 16/09/2015
- [6] D. Bisi, M. Meneghini, C. de Santi, A. Chini, M. Dammann, P. Bruckner, M. Mikulla, G. Meneghesso, et E. Zanoni, "Deep-Level Characterization in GaN HEMTs-Part I: Advantages and Limitations of Drain Current Transient Measurements", IEEE Trans. Electron Devices, vol. 60, n° 10, p. 3166-3175, oct. 2013
- [7] M. H. Y. Uemoto, « Gate Injection Transistor (GIT)—A Normally-Off AlGaIn/GaN Power Transistor Using Conductivity Modulation », *Electron Devices IEEE Trans. On*, n° 12, p. 3393-3399, 2008.
- [8] M.J. Uren, J. Moreke, M. Kuball, "Buffer Design to Minimize Current Collapse in GaN/AlGaIn HFETs", IEEE Transactions on Electron Devices, pp. 3327-3333, vol. 59, issue 12, Octobre 2011