



---

2013.11.20<sup>WED</sup>水 ~ 22<sup>FRI</sup>金

会 場：パシフィコ横浜

主 催：JEITA 一般社団法人 電子情報技術産業協会

[www.edsfair.com](http://www.edsfair.com)

---

同時開催：Embedded Technology 2013

**実施報告書**

# 目次

1. 開催概要	2
2. EDSFair2013 実施概況	3
3. オープニングイベント	4
4. 展示構成	5
5. 会場構成	6
6. 出展者一覧	7
7. コンファレンス／セミナー	8
8. 特別企画	15
9. 登録来場者数・来場者分析	17
10. 広報宣伝	21
11. 公式 Website	22

# 1.開催概要

## ■ 名称

Electronic Design and Solution Fair 2013(略称:EDSFair2013)

## ■ 同時開催

Embedded Technology 2013(組込み総合技術展)

## ■ 会期

2013年11月20日(水)～22日(金) 3日間

## ■ 開場時間

11月20日(水) 10:00～17:00

11月21日(木) 10:00～18:00 [17:00～18:00 ワインの夕べ]

11月22日(金) 10:00～17:00

## ■ 会場

パシフィコ横浜(展示ホール/アネックスホール)

## ■ 入場

全来場者登録入場制

○当日登録:入場料1,000円

○Web事前登録・招待券当日登録:入場無料

## ■ 主催

一般社団法人電子情報技術産業協会(JEITA)

## ■ 協力

Electronic Design Automation Consortium (EDAC)

## ■ 後援

経済産業省、アメリカ合衆国大使館、日本半導体商社協会(DAFS)、横浜市

## ■ 協賛

一般社団法人組込みシステム技術協会(JASA)、一般社団法人電子情報通信学会(IEICE)、  
一般社団法人情報処理学会(IPSJ)、一般社団法人日本電子回路工業会(JPCA)

## ■ 運営

一般社団法人日本エレクトロニクスショー協会(JESA)

〒100-0004 東京都千代田区大手町1-1-3 大手センタービル5階

電話:(03)6212-5231 FAX:(03)6212-5225 E-mail:info2013@edsfair.com

## 2.EDSFair2013 実施概況

一般社団法人 電子情報技術産業協会 (JEITA) は、2013 年 11 月 20 日 (水) から 22 日 (金) の 3 日間、横浜国際平和会議場 (パシフィコ横浜) にて、設計ソリューションの必須技術を網羅する展示会『Electronic Design and Solution Fair 2013』(略称:EDSFair 2013 [イー・ディー・エス・フェア 2013]) を開催した。

14 回目となる今回は、日本のエレクトロニクス産業が将来発展していくためには、ハードウェア、システム、ソフトウェアの設計を融合させていかなければならないとの思いから、一般社団法人 組込みシステム技術協会 (JASA) が主催する「Embedded Technology (組込み総合技術展)」(略称:ET) と同時開催した。今回はハードウェア開発からシステム設計・ソフトウェア開発まで、最適なテクノロジーとソリューションが集約された複合展示会として、出展者 **43 社・団体** が **52 小間** を出展、会期 3 日間を通じて **2,499 名** が来場した。

会期初日の 11 月 20 日には ET との共同企画セッションにて「第一線のエンジニアに聞く、組み込み機器の開発事例と「成功の法則」 — ここまで来た！ システム&ソフトウェア開発最前線」と題し、デジタル家電や画像処理機器、ネットワーク機器など、いくつかの組み込み機器の開発事例とそのプロジェクトを「成功」に導いた要因、そして「失敗」しないための設計の考え方や適切な評価・検討手法について、ベンダが本音の議論を展開し、EDSFair・ET 双方から **156 名** の聴講者を集めた。

さらに、開催 3 日間を通して開催された最新の技術動向が把握できる出展者セミナーは、**24 セッション**、延べ **286 名** の聴講者を集めた。

また、特設ステージでは「今さら聞けない統計解析」と題し、どのような条件が成立するときのどの手法が有効なのか、判断するための基礎となる統計理論についての講演や、「アナログ設計技術の今後」と題し、最新の研究成果を紹介するとともに、今後の方向性と可能性について述べた。最終日には「電脳将棋アルゴリズム」と題し、コンピュータ将棋の技術について、最前線で戦うプログラマ達が解説したセッションを開催した。特設ステージは **3 セッション** 合計で、延べ **214 名** の聴講者を集めた。

併せて、主催者である JEITA EDA 技術専門委員会によるシステム・デザイン・フォーラム 2013 も開催し、エンジニア、管理職、若手技術者まで、多くの方々に有益な情報を発信し、延べ **39 名** の聴講者を集め、最先端の技術動向を習得できる場を提供した。

さらに、エンジニアが注目する最新技術やトピックスに関する展示をまとめた特別ゾーンとして、半導体チップとパッケージ、ボードを一体開発しようという昨今の傾向に合わせて、LPB (LSI パッケージボード) の協調設計や、LPB 協調検証で重宝する「IBIS (I/O Buffer Information Specification)」モデルに関する展示を集めた特別展示ゾーンを展開した。また、普段接することが少ない国内外のベンチャー企業のソリューションを集めた「新興ベンダエリア」の特別ゾーンを会場内に設置し、「新興ベンダ・ガイド・ツアー」では、普段接する機会の少ない新興ベンダの最新技術紹介・質疑応答のサポートを行った

11 月 21 日 (木) の午後 5 時から午後 6 時までの間、「ワインの夕べ」を“ET フェスタ”と合わせて開催し、数多くの関係者にご参加いただき、出展者と来場者の交流を深める場を提供した。

## 3.オープニングイベント

### ■ 開会式

EDSFair2013・ET2013 の開催に先立ち、開催初日の11月20日(水)午前9時45分より展示ホールBの1階(コンコース)において開会式が行われた。

冒頭、ET 主催者代表として一般社団法人組込みシステム技術協会の築田稔 会長から主催者挨拶があり、続いてEDSFair 主催者を代表して一般社団法人電子情報技術産業協会の齋藤 昇三 半導体部会部会長より主催者挨拶があった。その後、来賓の横浜市 経済局長の牧野 孝一氏、富士通セミコンダクター株式会社 事業本部ハイパフォーマンスソリューション事業部事業部長 大槻 浩一氏、株式会社コア エンベデッドソリューションカンパニー 社長 雨宮 直喜氏、株式会社村田製作所 通信事業本部コンネクティビティ商品事業部 ソリューションサービス部システム開発課課長 能澤 伸幸氏、ルネサスエレクトロニクス株式会社 執行役員常務 大村 隆司氏に加え一般社団法人組込みシステム技術協会 築田 稔会長、一般社団法人電子情報技術産業協会の齋藤 昇三 半導体部会部会長によるテープカットが行われ、EDSFair2013 ならびに ET2013 が開幕した。



## 4.展示構成

### ■ 展示品目の範囲

#### ●ハードウェア・ソリューション:

システム LSI、ASIC/ASSP、MPU/MCU/DSP、FPGA/PLD デバイス、その他

#### ●ハードウェア開発環境(EDA):

LSI 設計関連ツール:

システムレベル設計(RTL より高位)、論理設計(RTL～ネットリスト)、論理検証、アナログ設計・検証、レイアウト、レイアウト検証・解析、LSI 信号解析、テスト設計(DFT/BIST/ATPG など)、DFM 関連(OPC/RET/PSM/LRC/TCAD など)、ASIC プロトタイピング、その他

PCB/SIP 設計関連ツール:

回路図作成、アナログ設計・検証、レイアウト、SI/PI/EMC 解析、電磁界解析、熱解析、その他

#### ●ソフトウェア・ソリューション:

組込み OS、デバイスドライバ、ファームウェア、ミドルウェア、仮想開発環境・技術、その他

#### ●LSIテスト、計測器 :

LSI テスタ、PCB テスタ、計測器、その他

#### ●IPコア、マクロ、セルライブラリ:

#### ●組込みプロセッサ開発環境:

リコンフィギュラブルプロセッサ、ICE、デバッガ、マイコン CASE、コンパイラ/クロスコンパイラ、シミュレータ、ハード/ソフト協調設計環境、その他

#### ●設計サービス関連:

デザインセンタ、設計サービス、設計コンサルティング、試作・製造、IP 流通サービス、その他

#### ●設計インフラ(WS/PC、ネットワーク):

#### ●設計データ管理ツール :

設計データ管理、その他

#### ●マスクメーカー、ファウンダリメーカー:

#### ●大学(研究室)、コンソーシアム:

#### ●PR関連 :

出版物、その他

### ■ 出展状況

出展者 43 社・団体 / 52 小間

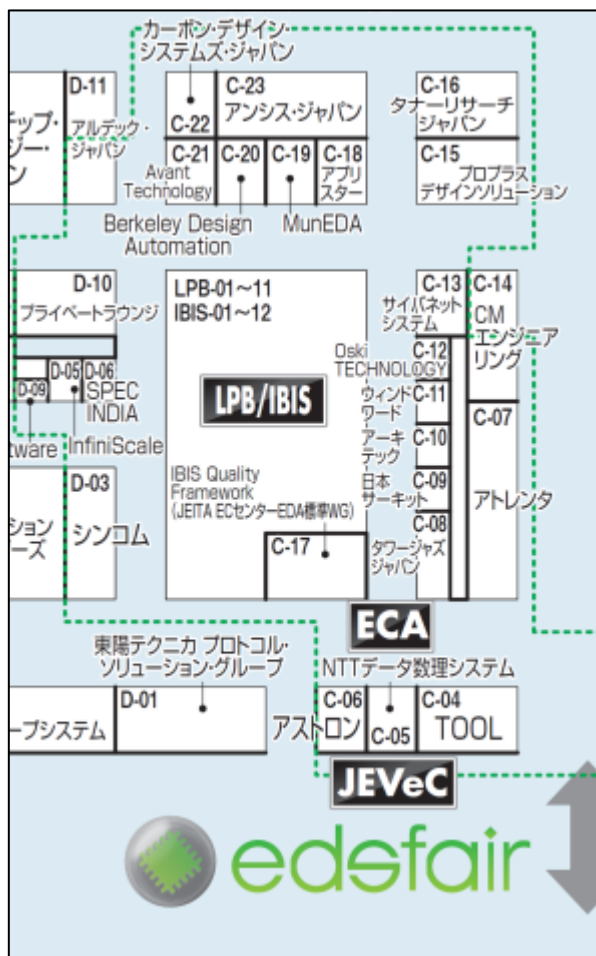
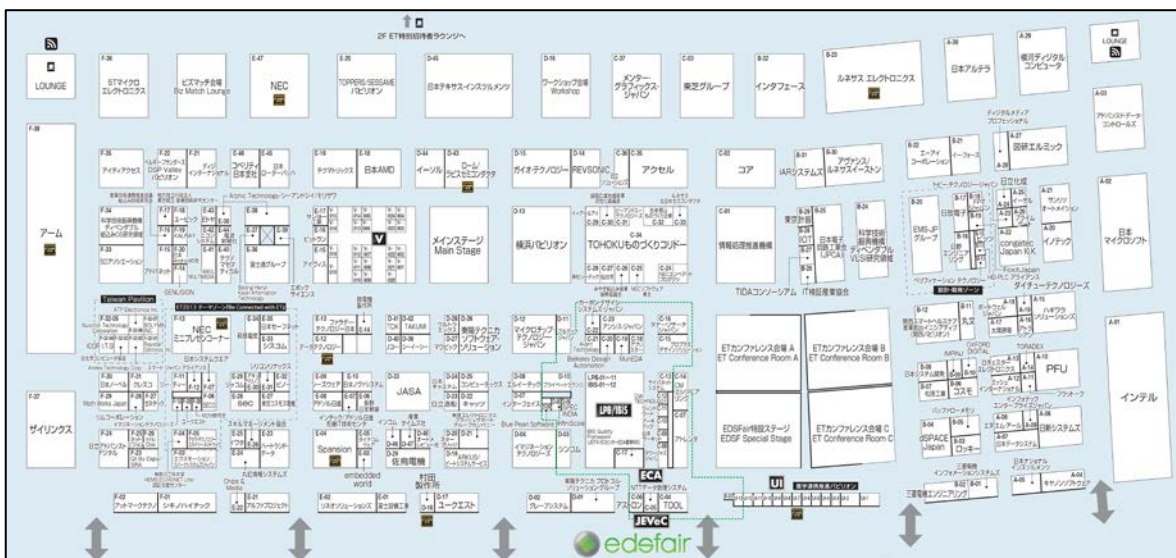
# 5.会場構成

展示: 展示ホール C

コンファレンス: 【共同企画セッション】 アネックスホール (F205+ F206)

【特設ステージ、システム・デザイン・フォーラム、設計者交流ラウンジ】 展示会場内

【出展者セミナー】 展示会場内諸室 M2F (CM3・DM2)



## 6.出展者一覧

### ■ 通常出展エリア

\*一段下げは共同出展

(株)アストロン	CM エンジニアリング(株)
アトレンタ(株)	(株)シンコム
Avant Technology Inc.	Jasper Design Automation Inc.
Space Codesign Systems Inc.	タナーリサーチジャパン(株)
(株)アプリスター	TOOL(株)
アルデック・ジャパン(株)	日本リアルインテント(株)
アンシス・ジャパン(株)	Berkeley Design Automation, Inc.
アパッチデザインソリューションズ(株)	プロプラスデザインソリューション(株)
(株)NTT データ数理システム	Blue Pearl Software, Inc
カーボン・デザイン・システムズ・ジャパン(株)	MunEDA GmbH
サイバネットシステム(株)	

### ■ 新興ベンダエリア

アーキテック(株)	SPEC INDIA
InfiniScale S.A	タワージャズジャパン(株)
(株)ウインドワード	(株)日本サーキット
Oski TECHNOLOGY	

### ■ ユニバーシティ・プラザ

会津大学 齋藤研究室

### ■ 特別展示 LPB ゾーン IBIS ゾーン

IBIS Quality Framework (JEITA EC センター EDA 標準 WG)
(株)Oscillated Recall Technology
ギガヘルツテクノロジー(株)
神戸大学大学院 システム情報学研究科
JEITA EDA 技術専門委員会 LSI パッケージボード相互設計ワーキンググループ
JEITA 集積回路製品技術小委員会
(株)ジェム・デザイン・テクノロジーズ
(株)図研
Nimbic, Inc. (ステイシフト(株))
日本ケイデンス・デザイン・システムズ社
(株)日本サーキット
Future Facilities(株)
メンター・グラフィックス・ジャパン(株)
(株)モーデック



## 7.コンファレンス／セミナー

### ■ EDSFair×ET 共同企画セッション

日時:2013年11月20日(水) 13:00-15:00

会場:パシフィコ横浜 アネックスホール「F205+ F206」

聴講者数

156名

「第一線のエンジニアに聞く、組み込み機器の開発事例と「成功の法則」

— ここまで来た！ システム&ソフトウェア開発最前線」

デジタル家電や画像処理機器、ネットワーク機器など、いくつかの組み込み機器の開発事例を紹介した。また、そのプロジェクトを「成功」に導いた要因、そして「失敗」しないための設計の考え方や適切な評価・検討手法について、電子機器メーカ、およびCPU、リアルタイムOS、開発環境のベンダが本音の議論を展開した。

#### 【モデレータ】

テクニカル・ライター／コンテンツ・キュレーター

中山 俊一 氏

#### 【パネリスト】

アーム(株) 代表取締役社長

内海 弦 氏

イーソル(株) エンベデッドプロダクツ事業部長

上倉 洋明 氏

日本シノプシス合同会社 システムレベルソリューションズ FAE マネージャー

中野 淳二 氏

(株)富士通研究所 ユビキタスプラットフォーム研究所 主管研究員

山下 浩一郎 氏

(株)リコー ワーク・ソリューション開発本部 第六開発室 室長

木村 貞弘 氏



## ■ 特設ステージ

<b>セッション 1</b> 日時:2013年11月20日(水) 15:00-16:00 会場:会場内特設ステージ	<b>聴講者</b> <b>67名</b>
今さら聞けない統計解析	
LSI 設計で現れるばらつきでは、正規分布による近似が成立しないことも多くあります。動作を検証するにはどの範囲で調べればいいのか、ばらつきを前提とした最適化はどうすればいいのか、悩んでいる設計者も多いのではないのでしょうか。対象や要求される精度に応じ、コーナー解析、モンテカルロ手法、最尤推定など、様々な手法が使われていますが、どのような条件が成立するときどの手法が有効なのか、判断するための基礎となる統計理論について数学の専門家が分かりやすく説明します。	
<b>【講演者】</b> 九州大学 マス・フォア・インダストリ研究所 教授 西井 龍映 氏	
<b>【オーガナイザ】</b> 松岡 英俊 氏 (株)富士通研究所 ハードウェア技術研究所 デザインエンジニアリング研究部 主管研究員	

<b>セッション 2</b> 日時:2013年11月21日(木) 11:00-12:00	<b>聴講者</b> <b>77名</b>
アナログ設計技術の今後	
これからのアナログ設計は性能だけでなく、回路の標準化や設計の自動化などの使用のし易さ、省力化、開発コストの低減が強く求められるものと思われる。そこで本講演においては、このような現状を踏まえ CMOS の微細化や低電圧化への対応方法、アナログ・RF 回路の標準化の可能性、デジタルアシスト技術の活用方法、アナログ回路の自動レイアウトの可能性などについて研究室の最新の研究成果を紹介するとともに、今後の方向性と可能性について述べる。	
<b>【講演者】</b> 松澤 昭 氏 東京工業大学 大学院理工学研究科 教授	
<b>【オーガナイザ】</b> 山口 龍一 氏 パナソニック(株) AIS 社 セミコンダクター事業部 システムインテグレーション 基盤技術開発グループ 参事	

セッション 3

日時:11月22日(金) 13:00-14:30

聴講者  
70名

電腦将棋アルゴリズム

プロ棋士との対戦が話題になっているコンピュータ将棋の技術について、最前線で戦うプログラマ達が解説します。チェスでディープブルーがカスパロフに勝ったのは1997年でした。将棋がここまで来るのに時間がかかった理由の一つは、状態数がチェスよりもはるかに多いためとされています。この間に、ハードが性能向上しただけでなく、ソフトも進歩しました。その進歩とは？そして、この技術は今後何を变えるのでしょうか？将棋や囲碁より、もっと状態数の多い問題は……、電子回路設計？

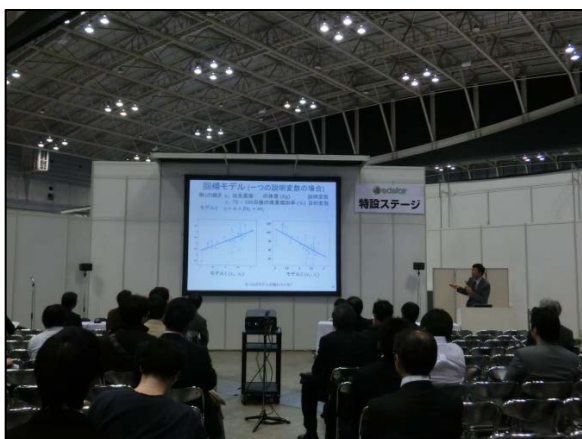
【講演者】

山本 一成 氏 HEROZ(株) エンジニア

横山 大作 氏 東京大学 生産技術研究所 助教

【オーガナイザ】

金澤 裕治 氏 (株)富士通研究所 ハードウェア技術研究所 デザインエンジニアリング研究部 主任研究員



日時:11月20日(水) 13:00-14:45

会場:会場内特設ステージ

聴講者

39名

EDA 技術専門委員会の活動を紹介するセッションで、3 回目となる今回は、EDA 標準化担当と LPB 相互設計 WG から以下の内容を報告した。

EDA 標準化のトレンド ～JEITA EDA-TC の標準化活動～

EDA 標準化のこれまでの変遷のご紹介に加え、今年度は、LPB フォーマットの IEEE 標準化に向けた活動を精力的に行っており、EDA 分野では日本初となるその取り組みを紹介した。

LPB フォーラム:「実演!! LPB はここまで来た!」～リファレンスフローのデモと効果の考察～

実際の設計を想定した LPB 標準フォーマットを用いたリファレンスフローを提案した。CAD/CAE ツールによる設計事例の実演により、フォーマットの活用方法を実感していただきその効果を考察。また、普及に欠かせない国際標準化への取り組みも紹介した。

**【講演者】**

大芝 克幸 氏

ソニー LSI デザイン(株) 第 2LSI 設計部門フィジカル IP 設計技術部 シニアデザインエンジニア

田中 玄一 氏

ルネサスエレクトロニクス(株) 第一事業本部 システムインテグレーション事業統括部  
デザインインテグレーション部 主管技師

福場 義憲 氏

(株)東芝 セミコンダクター&ストレージ社ミックスドシグナル IC 事業部 設計技術開発部 設計インフラ技術担当  
システム協調設計技術主幹

大槻 隆志 氏

(株)リコー 新規事業開発センター シニアスペシャリスト

中川 祐之 氏

富士通 VLSI(株) 高速・イメージング商品開発本部 ASIC・COT 開発統括部 第三設計部 プロジェクト課長

村田 洋 氏

(株)ジェム・デザインテクノロジーズ 代表取締役

益子 行雄 氏

日本ケイデンス・デザイン・システムズ社 テクニカルフィールドオペレーション本部 アカウントマネージャーテクノロジー

古賀 一成 氏

(株)図研 EDA 事業部 EL 開発部 ELN セクション パートナー

渡辺 亨 氏

アンシス・ジャパン(株) 技術部 第二技術部 第 4 グループ シニアアプリケーションエンジニア

関 茂雄 氏

(株)日本サーキット EMS 開発部 部長

## ■ 設計者交流ラウンジ

<b>パネルディスカッション 1</b> 日時：2013年11月21日(木) 13:00-14:30 会場：会場内特設ステージ		<b>聴講者</b> 286名
サルでは分からないアナログ設計技術 ～日本人だけわからないアナログ設計技術～		
<p>日本の半導体の設計技術はバブル以降衰退の一途をたどっている。</p> <p>日本が再び半導体で復活するにはアナログ設計技術が必要云々…とされているが、既に海外のアナログ専門メーカーはアナログ設計技術に磨きをかけ、更にその強さを増しつつある。</p> <p>日本に必要な本当のアナログ設計技術とは何か？各分野で著名なパネリストを迎えて討論し、今後の日本の半導体のたどるべき方向を考えていく。</p>		
<p><b>【モデレータ】</b>          柳 孝裕 氏          パイリサーチラボ合同会社 代表</p> <p><b>【パネリスト】</b>          松澤 昭 氏          東京工業大学 大学院理工学研究科 教授          松谷 康之 氏        青山学院大学 理工学部 教授          倉重 克己 氏        アイリンク合同会社          篠原 慈明 氏        (株)デジアン・テクノロジー 代表取締役社長          赤澤 幸雄 氏        (株)ファイ・マイクロテック 代表取締役社長          崎山 恵三 氏        HS Links(株) 代表取締役社長          根塚 智裕 氏        (株)デンソー 半導体先行開発部 担当課長          牧山 クリストス 氏   シリコンプラネット(株) 代表取締役社長          横山 昇峰輝 氏      ProPlus Design Solutions Inc シニアテクニカルコンサルタント</p>		
<b>パネルディスカッション 2</b> 日時：2013年11月21日(木) 15:00-16:30		
オープンハードウェア時代のエンジニアリング		
<p>エンジニアリングが果たすべきアカウンタビリティは、単に製品の性能や品質に留まらず、コストや市場も含めたより大きなコンセプトを理解し、それら全てを引き受けることに変わりつつある。</p> <p>自分の関わる製品(=ビジネス)の当事者であるという意識を持ち、求める成果を達成するために、主体的に責任を持って行動することが求められている時代だともいえる。システム、半導体、組込みソフト、ベンチャー・キャピタルの各セクションからなるパネリストを迎え、このような時代に要求されるエンジニアリング像について議論する。</p>		
<p><b>【モデレータ】</b>          岡村 淳一 氏        (株)Trigence Semiconductor CTO</p> <p><b>【パネリスト】</b>          岡田 充弘 氏        京セラ ドキュメントソリューションズ(株) ソフト開発本部 システム開発統括部部長          木村 貞弘 氏        (株)リコー 総合経営企画室 新規事業開発センター T-PT リーダー          辻 邦彦 氏          京都マイクロコンピュータ(株) 東京オフィス ゼネラルマネージャ          本村 天 氏          (株)産業革新機構 戦略投資グループ ヴァイスプレジデント          古手川 博久 氏      富士通セミコンダクター(株) 事業本部 SoC 設計センター 第一検証技術部部長</p>		

## ■ 出展者セミナー

日時: 11月20日(水)～11月22日(金) 11:00～16:45

会場: 展示会場内諸室 CM3・DM2 / 聴講無料

技術発表、製品PRが行える場として出展者セミナールームを提供した。

今回は2会場にてテーマ毎に6つのトラックで、合計24セッションを開催した。

セッショントラック名	セッション数
【EE】システム設計・検証トラック	4
【ED】機能検証 / テスト設計 / 設計・検証サービストラック	9
【EA】AMS設計検証 / 電磁界 / 熱 / 流体解析トラック	5
【EL】LowPower / IP / DFM / DFYトラック	1
【EP】ロジック設計&フィジカル設計 / 検証トラック	2
【EF】フリートラック	3
合計	24

### 【EE】システム設計・検証トラック

EE-01	Avant Technology Inc. Automated Support of Hardware/Software Partitioning Enables Rapid Co-design of Complex SoC Embedded Systems
EE-02	カーボン・デザイン・システムズ・ジャパン(株) 100%サイクル精度のARM/IPモデルをベースとしたCarbon社のESLツール“Carbon SoC Designer Plus”とクラウドベースのモデル生成サイト“Carbon IP Exchange”
EE-03	カーボン・デザイン・システムズ・ジャパン(株) 100%サイクル精度のARM/IPモデルをベースとしたCarbon社のESLツール“Carbon SoC Designer Plus”とクラウドベースのモデル生成サイト“Carbon IP Exchange”
EE-04	CMエンジニアリング(株) 検証力養成講座 Part II その投資、回収できていますか？エミュレータ性能をフルに引き出すコツ教えます

### 【ED】機能検証 / テスト設計 / 設計・検証サービストラック

ED-01	(株)シンコム さらに広がるフォーマル検証アプリケーション！Jasperならローパワーやセキュリティの検証もフォーマルで！
ED-02	(株)モーデック ファンドリー・ユーザーへの提言、いかに海外のファブレスメーカーと戦うか
ED-03	(株)モーデック 非線形解析機能を持つ電磁界シミュレータが可能にする世界
ED-04	MunEDA GmbH “Strategies for Design Porting, Corner-based and High-Sigma Circuit Design Analysis and Optimization for better Performance and Yield”
ED-05	(株)シンコム さらに広がるフォーマル検証アプリケーション！Jasperならローパワーやセキュリティの検証もフォーマルで！
ED-06	CMエンジニアリング(株) “検証力養成講座 Part II 検証戦略を忘れていませんか？MIPIの事例から学ぶ検証効率化のコツ教えます”
ED-07	日本リアルインテント(株) リアルインテント社独自のプロダクトアーキテクチャによる、高効率RTL検証手法のご紹介
ED-08	(株)モーデック 高周波測定とシミュレーションをベースにした高速デジタルの実践的ソリューション
ED-09	CMエンジニアリング(株) 富士ゼロックス株式会社 × CMエンジニアリング株式会社 共同講演 設計自動化ツール「SpecInsight」デビュー！使い方と適用事例を教えます！

**【EA】AMS設計検証／電磁界／熱／流体解析トラック**

EA-01	タナーリサーチジャパン(株) Tanner PDKが可能にする！ TowerJazzスペシャルティプロセスでのアナログ・ミックスシグナル設計環境の紹介
EA-02	タナーリサーチジャパン(株) for Big-A / Little-D! 低コストで信頼性の高いアナログ・ミックスドシグナルIC設計環境を構築
EA-03	プロプラスデザインソリューション(株) AMS設計に新たな局面を切り開く、ギガスケール・パラレルシミュレータNanoSpiceの実力 (1億素子レベルのSPICE精度検証、High-Sigmaモンテカルロ解析) -Circuit Simulation & Design For Yield in the Gigascale FinFET Era
EA-04	Berkeley Design Automation, Inc. Advances in Nanometer Circuit Verification and Characterization with the Analog FastSPICE Platform
EA-05	タナーリサーチジャパン(株) for Big-A / Little-D! 低コストで信頼性の高いアナログ・ミックスドシグナルIC設計環境を構築

**【EL】LowPower／IP／DFM／DFYトラック**

EL-01	プロプラスデザインソリューション(株) 高品質アナログ製品開発のコスト削減を現実化する、高精度SPICEによる、DFY (Design For Yield)技術
-------	---

**【EP】ロジック設計&フィジカル設計／検証トラック**

EP-01	TOOL(株) 最新LAVIS-plusと高速抵抗値計算ソリューションで実現する更なる設計・検証効率化！
EP-02	TOOL(株) 最新LAVIS-plusと高速抵抗値計算ソリューションで実現する更なる設計・検証効率化！

**【EF】フリートラック**

EF-01	タワージャズジャパン(株) 試してみよう！アナログ特化ファウンドリ、タワージャズの設計環境
EF-02	タワージャズジャパン(株) タワージャズのインターオペラブルPDKの導入と高信頼性検証技術
EF-03	タワージャズジャパン(株) 試してみよう！アナログ特化ファウンドリ、タワージャズの設計環境

## 8.特別企画

### ■ 特別ゾーン

#### 【特別展示 LPB ゾーン IBIS ゾーン】

LPB 連携の現状と EDA ソリューション、IBIS 作成と活用方法について、参加各社より展示とプレゼンテーションが 3 日間行われた。

#### LPBゾーンIBISゾーン セミナー

日時:11月20(水)～22(金) 10:20-16:50

JEITA EDA技術専門委員会 LSIパッケージボード相互設計ワーキンググループ

LPB/IBISゾーンオープニングスピーチ ～設計現場への普及と国際標準化～

(株)Oscillated Recall Technology

EMPIRE XCel TMをコアとする発展的高速電磁界シミュレーションの紹介

神戸大学大学院 システム情報学研究科

LPB統合電源ノイズ解析～オンチップとオンボード、測定とシミュレーション～

JEITA 集積回路製品技術小委員会

半導体ビジネスの新たな時代の幕開けに向けた、2.5D/3D半導体の規格策定

(株)ジェム・デザイン・テクノロジーズ

GemView/Proを用いたLPBファイルの発行と受領

(株)ジェム・デザイン・テクノロジーズ

「ジェムで構想、ケイデンスと図研で詳細」、が可能になりました

(株)ジェム・デザイン・テクノロジーズ

Moldex3Dを用いたフリップチップアンダーフィルストレスの初期解析

(株)図研

システムレベルマルチボード設計システムCR-8000 Design Forceによる協調設計環境の紹介

(株)日本サーキット

ギガビット伝送線路における弊社の取り組み～インターフェース編

(株)日本サーキット

ギガビット伝送線路における弊社の取り組み～デバイス編

(株)日本サーキット

ギガビット伝送線路における弊社の取り組み～解析編

Future Facilities(株)

パッケージならびに基板設計のための熱気流解析 - 6SigmaET活用

Nimbic, Inc. (ステイシフト(株))

解析精度とスピードを両立！ Nimbic社 電磁界解析最新テクノロジー

ギガヘルツテクノロジー(株)

PCB設計とSI/PI解析

日本ケイデンス・デザイン・システムズ社

LPB接続により可能！ IC、Package、PCBのマルチベンダー間SSO解析

メンター・グラフィックス・ジャパン(株)

メンター・グラフィックスのプリント基板解析ソリューション

(株)モーデック

高導電率シリコンのTSV特性化手法

(株)モーデック

非線形解析機能を持つ電磁界シミュレータが可能にする世界



## 【新興ベンダエリア】

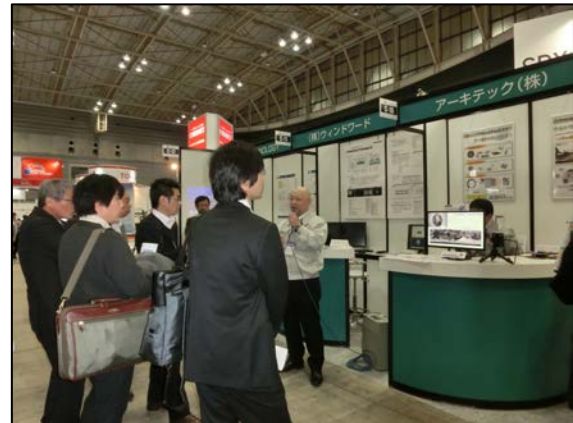
普段接することが少ない国内外のベンチャー企業のソリューションを集めた「新興ベンダエリア」に、国内外から7社が出展した。

## ■ 新興ベンダ・ガイド・ツアー

日本の設計技術・EDA 技術の第一人者がツアーガイドとして、特設ステージで国内外新興企業の主要な技術を日本語でご紹介後、ブースへ同行訪問し、各社の技術紹介・質疑応答をサポートした。

## 【ツアースケジュール／ツアーガイド】

11月21日(木) 12:20-13:20	11月22日(金) 11:30-12:30
D-05 InfiniScale S.A C-11 (株)ウィンドワード C-08 タワージャズジャパン(株)	C-10 アーキテック(株) C-21 Avant Technology Inc. C-12 Oski TECHNOLOGY
若林 一敏 氏 NEC ESS事業センター 兼 中央研究所 グリーンプラットフォーム研究所	今井 浩史 氏 (株)東芝 セミコンダクター社&ストレージ社



## ■ ワインの夕べ

11月21日(木)17:00～18:00の時間帯、展示会場内ラウンジにおいて、来場者と出展者との交流の場として「ワインの夕べ」を開催した。多くの方々にご参加いただき、1年に1度、関係者との交流をはかる場として活用された。

## 9.来場者数・来場者分析

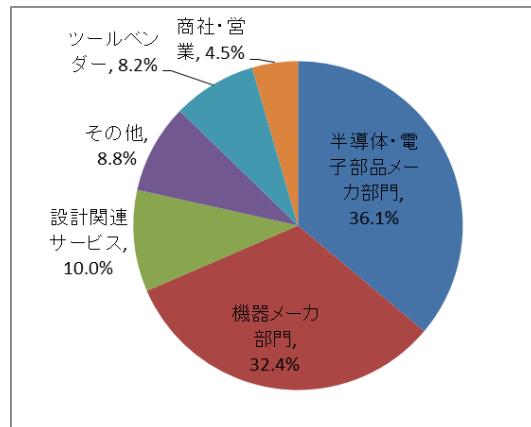
### ■ 来場者数

	11/20(水)	11/21(木)	11/22(金)	合計
EDSFair 来場者数	523 名	939 名	1,037 名	2,499 名
【ご参考:同時開催】ET 来場者数	6,142 名	8,047 名	7,296 名	21,485 名

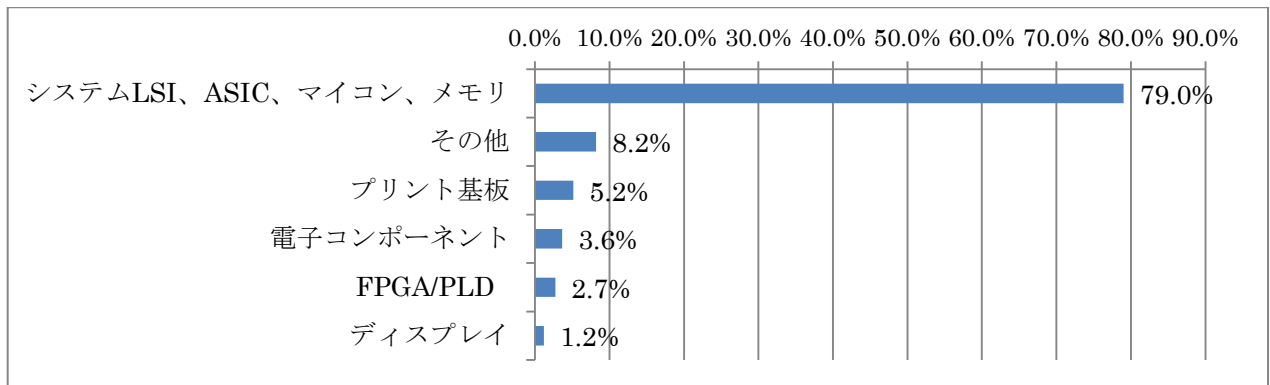
### ■ 来場者の属性

#### ➤ 業種

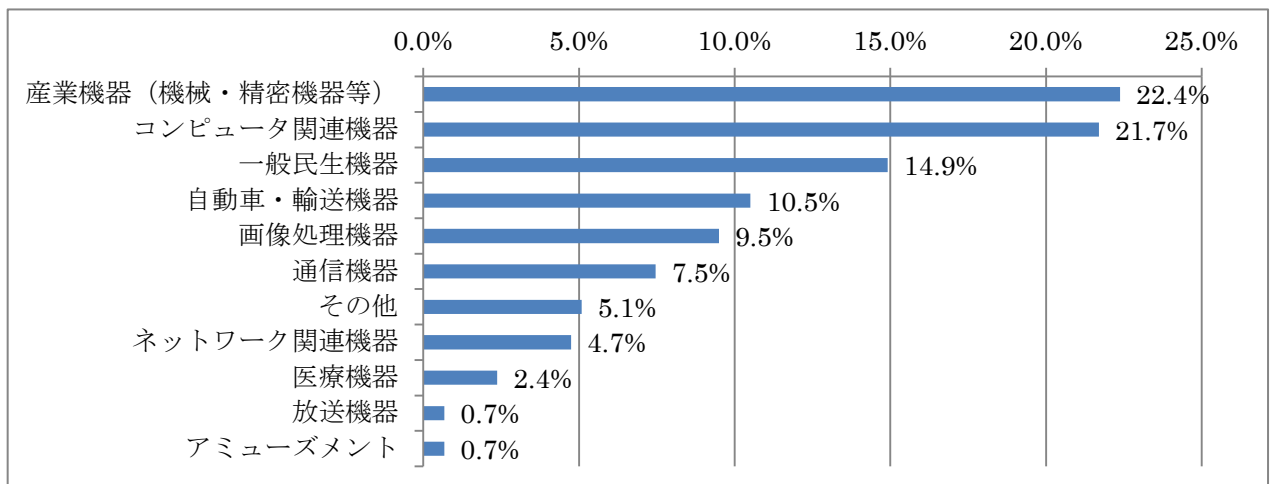
半導体・電子部品メーカー部門	36.1%
機器メーカー部門	32.4%
設計関連サービス	10.0%
ツールベンダー	8.2%
商社・営業	4.5%
その他	8.8%



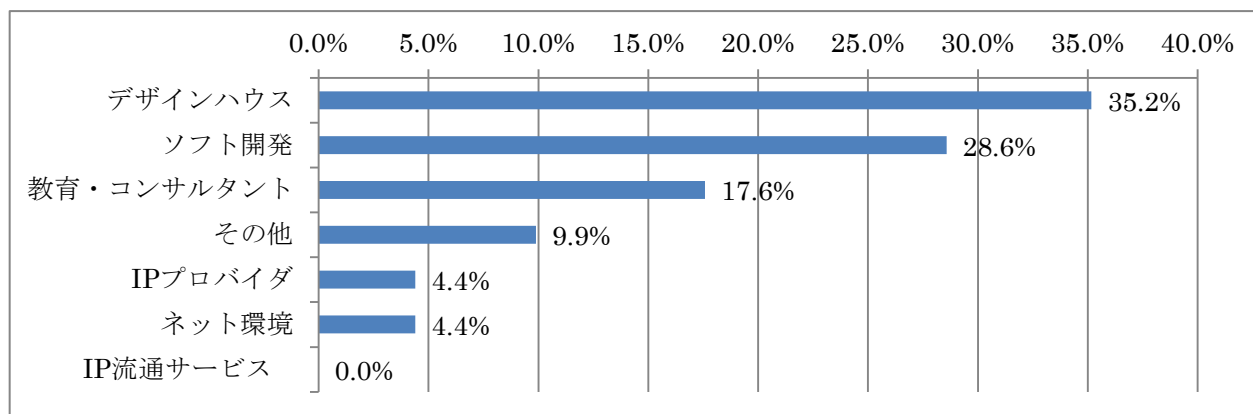
#### 半導体・電子部品メーカー部門 36.1%



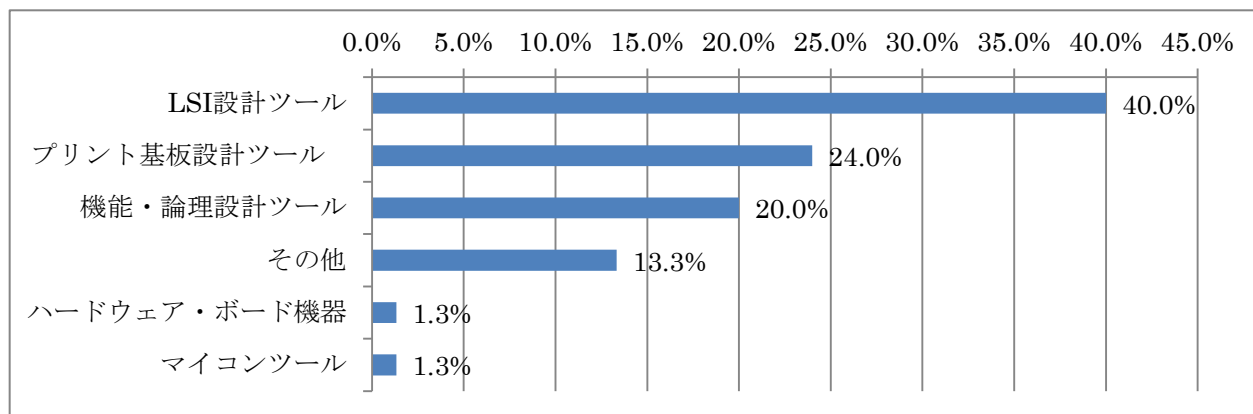
#### 機器メーカー部門 32.4%



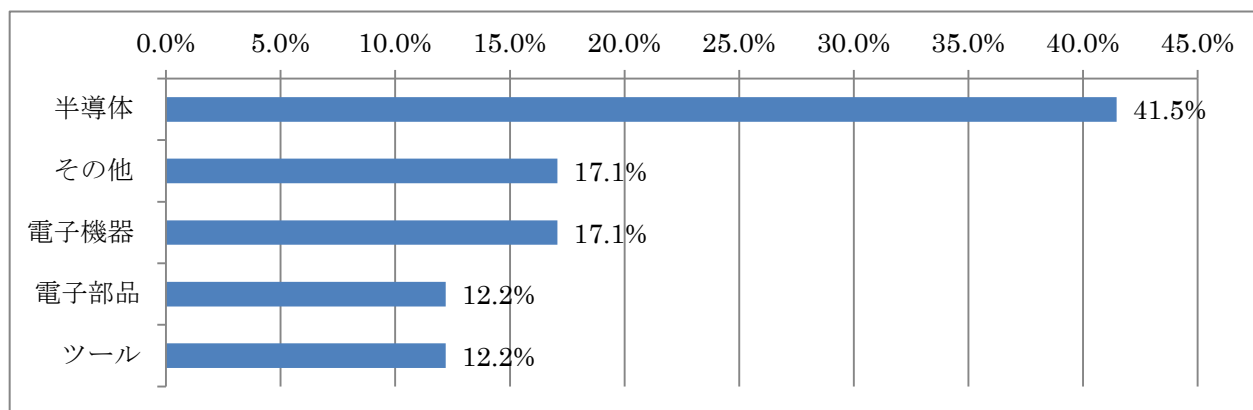
設計関連サービス 10.0%



ツールベンダー 8.2%

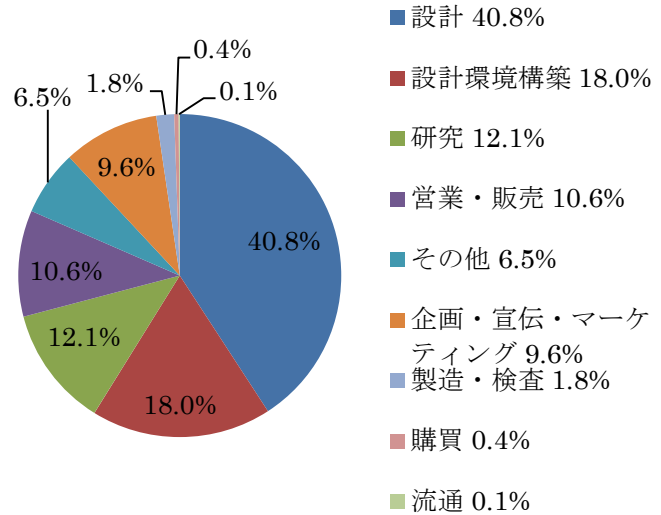


商社・営業 4.5%



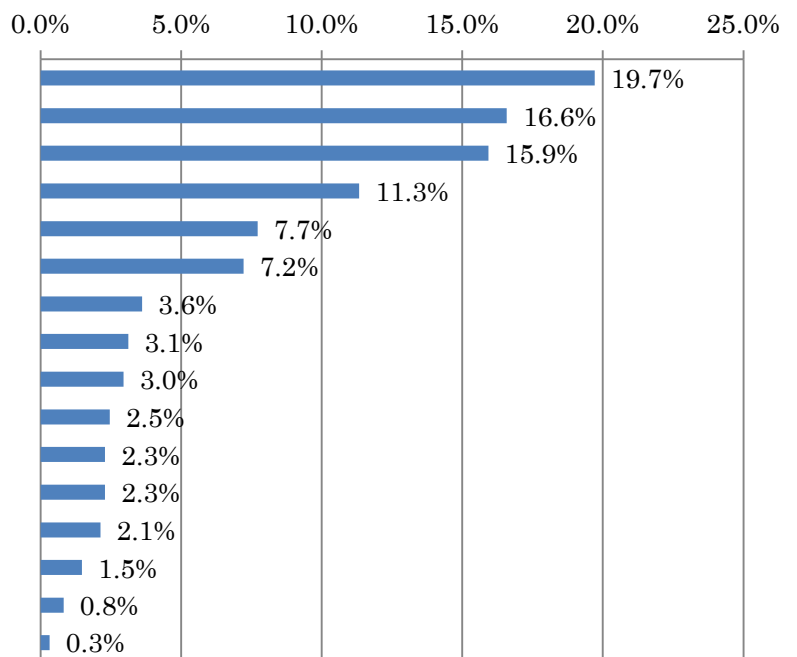
職務

設計	40.8%
設計環境構築	18.0%
研究	12.1%
営業・販売	10.6%
その他	6.5%
企画・宣伝・マーケティング	9.6%
製造・検査	1.8%
購買	0.4%
流通	0.1%

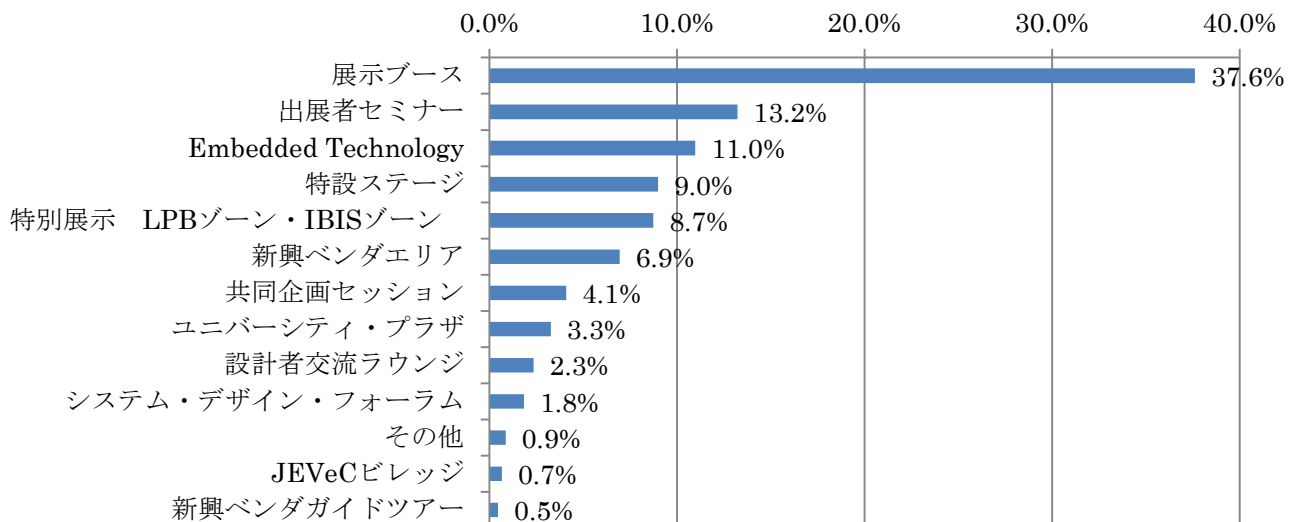


職務の詳細

機能 (RTL)	19.7%
アナログ	16.6%
システムレベル	15.9%
レイアウト	11.3%
ソフトウェア・ファームウェア	7.7%
PCB	7.2%
論理 (ゲートレベル)	3.6%
FPGA/PLD	3.1%
カスタム	3.0%
IC Package	2.5%
テスト	2.3%
IP マクロ	2.3%
リソ/マスク/プロセス/製造	2.1%
装置実装	1.5%
SiP	0.8%
TCAD	0.3%

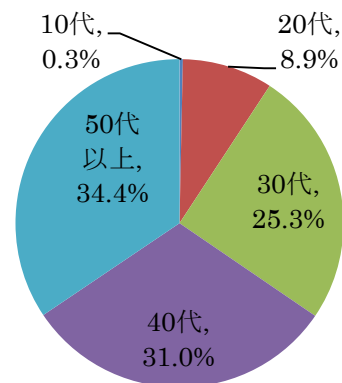


➤ 来場の目的 (複数回答)



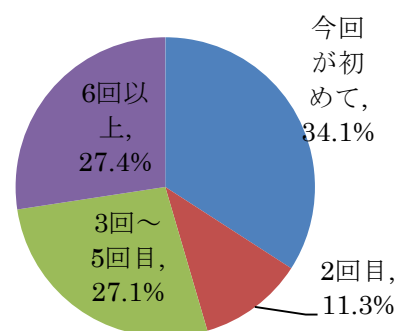
➤ 年代

	2013	2012	2011.11	2011.1
10代	0.3%	0.2%	0.1%	0.1%
20代	8.9%	10.2%	9.4%	10.0%
30代	25.3%	26.0%	27.9%	27.9%
40代	31.0%	37.3%	36.7%	36.7%
50代以上	34.4%	26.3%	25.9%	25.3%



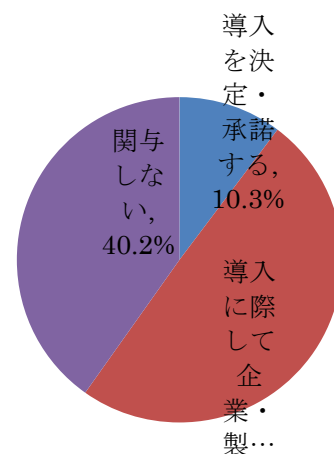
➤ 来場頻度

	2013	2012	2011.11	2011.1
今回が初めて	34.1%	23.1%	28.5%	30.9%
2回目	11.3%	12.5%	11.6%	13.5%
3回～5回目	27.1%	31.6%	30.6%	30.5%
6回以上	27.4%	32.8%	29.3%	25.1%



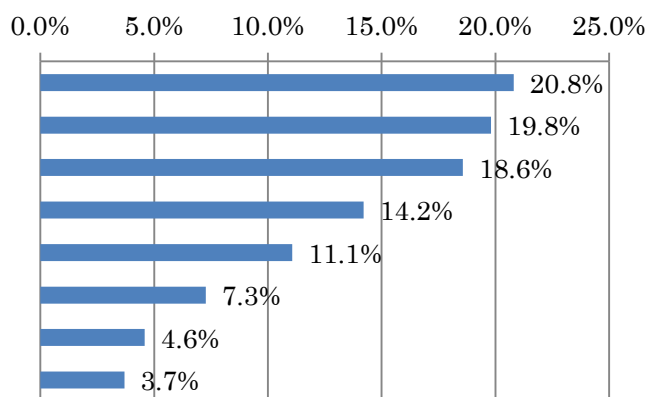
➤ 製品導入

	2013	2012	2011.11	2011.1
導入を決定・承諾する	10.3%	9.2%	8.1%	9.9%
導入に際して企業・製品を評価・推薦する	49.5%	51.6%	52.2%	50.4%
関与しない	40.2%	39.2%	39.7%	39.7%



➤ 認知経路

	2013	2012
その他	20.8%	18.0%
出展者からの E-mail	19.8%	22.8%
EDSFair 事務局からの E-mail	18.6%	22.3%
DM (EDSFair 案内状)	14.2%	13.4%
検索サイトからリンク	11.1%	11.9%
出展者のホームページからのリンク	7.3%	6.3%
ET Web サイトからリンク	4.6%	3.5%
新聞・雑誌	3.7%	1.8%



## 10.広報宣伝

### ■広報活動

➤ 報道発表(リリース配信)

EDSFair2013 (11月20日～22日)
* 出展募集開始リリース(3/18)
* 開催告知／取材誘致リリース(11/18)
* プレスルーム設置(11/20～22)
* 終了報告リリース(11/22)

➤ プレス登録数

EDSFair2013	EDSFair2012	EDSFair2011 Nov.
登録数: 67名	登録数:97名	登録数:110名

### ■宣伝活動

EDSFair データベースへのメール配信

過去ご登録いただいた来場者データベースおよび、EDSFair2013 の事前登録者に向けて、「EDSFair OFFICIAL MAIL NEWS」を配信。

Vol.	配信日	配信件数
Vol.1	3月4日	9,254件
Vol.2	6月6日	9,290件
Vol.3	10月5日	9,281件
Vol.4	11月1日	9,324件
Vol.5	11月8日	9,356件
Vol.6	11月12日	9,381件

Vol.	配信日	配信件数
Vol.7	11月15日	9,437件
Vol.8	11月18日	9,463件
Vol.9	11月19日	9,491件
Vol.10	11月20日	9,530件
Vol.11	11月25日	9,565件
Vol.12	12月4日	9,561件

➤ PRツール(印刷物)の作成

- ・案内状／招待券／封筒
- ・会場案内図(和文)

# 11.公式 Website

## ■URL

### ➤ 公式 Website

<http://www.edsfair.com>

アクセス数:34,280

ユーザー数:22,543

PV 数:119,474(平均 PV3.49)

### ➤ Online Members Site

<https://regist.jesa.or.jp/edsfair-regist/index.php>

事前登録期間:10月1日～11月22日

登録者数合計:18,964名 ※過去の登録者を含む全 EDSFair メンバー数

本年度事前登録者数:1,584名

EDSFair 運営事務局

一般社団法人日本エレクトロニクスショー協会

〒100-0004 東京都千代田区大手町 1-1-3 大手センタービル 5 階

TEL:(03)6212-5231 FAX:(03)6212-5225

E-mail:info2013@edsfair.com