

N°ordre : 884

THESE

Présentée à :

**L'INSTITUT NATIONAL DES SCIENCES APPLIQUEES DE
TOULOUSE**

En vue de l'obtention du grade de

**DOCTEUR DE L'UNIVERSITE DE TOULOUSE DELIVRE PAR L'INSA
DE TOULOUSE**

Spécialité :

CONCEPTION DE CIRCUITS MICROELECTRONIQUES ET MICROSYSTEMES

Par

Alexandre BOYER

Méthode de Prédiction de la Compatibilité Electromagnétique des Systèmes en Boîtier

Jury de thèse :

| | | |
|--------------------|--------------------|---|
| Président | Dr. Marise BAFLEUR | Directeur de recherche au LAAS-CNRS, Toulouse |
| Directeur de thèse | Dr. Sonia BEN DHIA | Maître de conférence à l'INSA de Toulouse |
| Rapporteurs : | Pr. M'hamed DRISSI | Professeur à l'INSA de Rennes |
| | Pr. Langis ROY | Professeur à l'université de Carleton |
| Examineurs : | M. Frédéric LAFON | Ingénieur à VALEO Electronic and Connective Systems, Créteil |
| | Pr. Etienne SICARD | Professeur à l'INSA de Toulouse |

NOM : BOYER

Prénom : Alexandre

Titre de la thèse :

Méthode de Prédiction de la Compatibilité Electromagnétique des Systèmes en Boîtier

Thèse de doctorat soutenue à l'INSA de Toulouse en 2007 (218 pages)

N° d'ordre : 884

Spécialité : Conception des circuits microélectroniques et microsystèmes

Résumé :

Afin de réaliser des circuits électroniques plus denses et plus performants, les industriels cherchent à intégrer dans un même boîtier plusieurs circuits. Néanmoins, la cohabitation entre un circuit bruyant et un circuit sensible du point de vue CEM pourrait révéler des incompatibilités dont il faut se prémunir. Ce mémoire décrit des méthodologies de prédiction de l'impact d'un couplage électromagnétique entre deux circuits proches, dans le cadre d'un rapprochement entre un microcontrôleur dédié à des applications automobiles et un composant puissance. Le premier chapitre est dédié à l'étude de l'origine et à la modélisation des émissions parasites et de la susceptibilité des circuits intégrés, et à la prise en compte de ces deux problèmes dans le cas d'un rapprochement entre plusieurs circuits. Ensuite, le deuxième chapitre est consacré à la modélisation des émissions rayonnées des circuits en champ proche produites tandis que le troisième s'intéresse à la prédiction de la susceptibilité des circuits soumis à des agressions rayonnées localisées. Enfin, dans le dernier chapitre, deux méthodologies de prédiction des risques de défaillances produites par le couplage entre deux circuits proches sont proposées à partir des modèles d'émission et de susceptibilité des composants, permettant de tester l'effet du placement et des conditions de fonctionnement sur la compatibilité électromagnétique.

Mots-clé :

Compatibilité électromagnétique, émission, susceptibilité, modélisation, ICEM, ICIM, champ proche, système en boîtier

Jury :

| | | |
|--------------------|--------------------|---|
| Président | Dr. Marise BAFLEUR | Directeur de recherche au LAAS-CNRS, Toulouse |
| Directeur de thèse | Dr. Sonia BEN DHIA | Maître de conférence à l'INSA de Toulouse |
| Rapporteurs : | Pr. M'hamed DRISSI | Professeur à l'INSA de Rennes |
| | Pr. Langis ROY | Professeur à l'université de Carleton |
| Examineurs : | M. Frédéric LAFON | Ingénieur à VALEO, Créteil |
| | Pr. Etienne SICARD | Professeur à l'INSA de Toulouse |

Thèse ministérielle préparée au sein du Laboratoire Toulousain de Technologie et d'Ingénierie des Systèmes (LATTIS) de l'INSA de Toulouse.

Titre de la thèse en anglais :

Methodology of prediction of Electromagnetic Compatibility for System on Package

Abstract :

In order to achieve more powerful and denser electronic devices, the actual trend in microelectronic industry consists in integrating several circuits inside the same package. However it could involve electromagnetic incompatibility between the different circuits. This report describes some predictive methodologies dedicated to the impact of electromagnetic coupling between two nearby circuits, e.g. in the case of a module composed of a microcontroller and a power device. The first chapter is dedicated to the origin and the modelling of integrated circuit parasitic emission and susceptibility, and EMC problems related to system on package. Then the second chapter deals with integrated circuit near field radiated emission modelling, and the third chapter is dedicated to the susceptibility modelling of components disturbed by localized radiated aggression. Finally two methodologies aiming at predicting failure risks for two nearby components are proposed. They are based on the use of integrated circuit emission and susceptibility electrical models and allow testing the effect of placement and operating conditions on the electromagnetic compatibility.

Key words :

Electromagnetic compatibility, Emission, susceptibility, modelling, ICEM, ICIM, near field radiation, system in package

Remerciements

Ce travail a été effectué au sein du groupe « Systèmes Embarqués Critiques » du Laboratoire Toulousain de Technologie et d'Ingénierie des Systèmes établi au département de génie électrique et informatique de l'INSA de Toulouse. Je voudrais commencer par remercier **Danielle Fournier-Prunaret**, directrice du LATTIS, ainsi que **Jean Marie Dilhac**, directeur de ce département, pour m'avoir accueilli durant ces trois années de thèse.

J'adresse mes sincères remerciements à **Marise Bafleur** qui me fait l'honneur de présider mon jury, ainsi qu'à **M'hamed Drissi** et à **Langis Roy** qui ont accepté d'être rapporteurs de ce manuscrit de thèse. Je leur suis particulièrement reconnaissant de la qualité des conseils et des remarques concernant la correction du manuscrit. Je tiens aussi à remercier **Frédéric Lafon** pour sa participation au jury et l'intérêt qu'il a porté à mes travaux de recherche.

Je souhaite témoigner toute ma reconnaissance à mes deux encadrants de thèse, **Sonia Ben Dhia** et **Etienne Sicard** pour le soutien et les conseils qu'ils ont su m'apporter durant mes trois années de thèse. Je voudrais leur adresser de chaleureux remerciements pour la confiance qu'ils m'ont accordée mais aussi pour leur enthousiasme, leur joie de vivre et la manière unique avec laquelle ils ont su encadrer mon travail. Je les remercie enfin pour l'effort de correction qu'ils ont apporté à ce mémoire.

Un grand merci à tout le personnel technique et administratif du département et du laboratoire pour leur aide et leur bonne humeur. Je tiens tout particulièrement à exprimer ma gratitude à **Estelle Affrigan** pour son dévouement et à **José Martin** pour sa disponibilité et ses compétences techniques, qui m'ont été d'un grand secours.

Je remercie toutes les personnes que j'ai rencontrées au cours de ces trois années de thèse et qui ont apportées leur pierre à l'édifice. Je pense en particulier à **Mohamed Ramdani** pour son accueil à l'ESEO et les corrections qu'il a effectuées sur ce manuscrit, **Christophe Lochot** pour l'ensemble de ses conseils, **Nicolas Lacrampe** pour les collaborations que nous avons effectuées sur l'immunité transitoire, **Jun Wu Tao** pour m'avoir permis l'accès au banc de scan champ proche de l'ENSEEIH, **Hervé Grauby** pour m'avoir accueilli au sein de GERAC et à **Shih Yi Yuan** pour son accueil à l'université de Taichung.

Je voudrais exprimer toute ma gratitude à tous les anciens et actuels membres et thésards de l'équipe CEM du LATTIS : **Bertrand** pour tous ses précieux conseils et pour son aide technique et matérielle, **Stéphane** et **Enrique** pour m'avoir initié à la susceptibilité, **Cécile** pour m'avoir aidé à réaliser des mesures en champ proches, **Ayumi** pour son support informatique sur l'intranet, **Samuel** pour m'avoir aidé à réaliser les expériences de couplage puce puce, **Sébastien** pour son aide lors de la conception de la matrice de sondes. Je tiens aussi à remercier **Amadou**, **Jean Marc**, **Emmanuel** et **Henrique**.

Enfin, je souhaite remercier à tous mes amis ainsi qu'à ma famille et en particulier à mon frère **Nicolas**, pour son soutien tout au long de cette thèse.

Table des Matières

| | |
|---|-----------|
| Table des Matières | 1 |
| Table des figures | 5 |
| Table des tableaux | 11 |
| Introduction..... | 13 |
| Chapitre 1. Problèmes CEM posés par le rapprochement entre circuits intégrés..... | 17 |
| I. Contexte - Evolution technologique..... | 17 |
| II. Emission parasite des circuits intégrés | 20 |
| A. L'origine et la mesure des émissions parasites des circuits intégrés..... | 20 |
| 1. L'origine : Le bruit de commutation simultanée | 20 |
| 2. Les sources d'émission | 23 |
| 3. La propagation du bruit | 24 |
| a. Les conséquences | 24 |
| b. Mécanismes de propagation conduite | 25 |
| c. Mécanismes de couplage rayonné | 26 |
| 4. Les techniques de mesure de l'émission des circuits intégrés | 28 |
| B. Les modèles de prédiction de l'émission parasite des circuits intégrés .. | 29 |
| 1. Problématique générale | 29 |
| 2. Modèle IBIS..... | 30 |
| 3. Modèle LEECS..... | 31 |
| 4. Modèle ICEM | 32 |
| III. La susceptibilité des circuits intégrés | 35 |
| A. Sources de perturbations électromagnétiques..... | 35 |
| 1. Les communications hertziennes | 35 |
| 2. Les radars | 36 |
| 3. Les circuits intégrés | 36 |
| 4. Les perturbations transitoires | 36 |
| B. Couplage des perturbations externes | 38 |
| C. Effet des perturbations sur les circuits intégrés – Mesure de la susceptibilité des circuits intégrés..... | 40 |
| 1. Perturbations In-band / Out-band et phénomène de rectification | 40 |
| 2. Les effets des perturbations sur les circuits | 41 |
| a. Les circuits digitaux | 42 |
| b. Microcontrôleurs / microprocesseurs | 44 |
| c. Les circuits analogiques | 45 |
| d. Les entrées/sorties | 46 |
| 3. Les techniques de mesure en susceptibilité..... | 46 |
| D. Modèles de susceptibilité..... | 47 |
| 1. Modèle au niveau transistor | 48 |
| 2. Modèle empirique..... | 49 |
| 3. Modèle comportemental..... | 49 |
| 4. Macromodèles pour VLSI..... | 50 |
| IV. Prise en compte de la CEM dans l'intégration boîtier | 51 |

| | | |
|------|--|----|
| A. | L'intégration package..... | 51 |
| B. | Performances CEM des SIP | 52 |
| C. | Modélisation CEM des SIP | 53 |
| V. | Présentation des objectifs de ce travail | 55 |
| VI. | Conclusion | 56 |
| VII. | Références | 56 |

Chapitre 2. Mesure et modélisation de l'émission rayonnée en champ proche des circuits intégrés..... 61

| | | |
|------|---|----|
| I. | Mesure de l'émission des circuits intégrés en champ proche | 61 |
| A. | Intérêt de la mesure du champ proche | 61 |
| B. | Description de la méthode de mesure | 62 |
| 1. | Description du banc de scan champ proche | 62 |
| 2. | Description des sondes de mesure | 63 |
| C. | Caractérisation des sondes champ proche..... | 64 |
| 1. | Hypothèses de mesure | 64 |
| a. | Influence des sondes champ proche sur le dispositif sous test..... | 65 |
| b. | Sélectivité des sondes champ proche..... | 65 |
| c. | Ponctualité des sondes | 66 |
| 2. | Modélisation des sondes champ proche en réception | 67 |
| a. | Définition du facteur de performance..... | 67 |
| b. | Modélisation des sondes magnétiques..... | 68 |
| c. | Modélisation des sondes électriques..... | 68 |
| 3. | Méthodologie de Calibrage | 69 |
| II. | Développement d'une méthodologie de prédiction de l'émission rayonnée des circuits intégrés | 73 |
| A. | Rayonnement en champ proche des circuits intégrés | 73 |
| B. | Modélisation de l'émission en champ proche des circuits intégrés..... | 75 |
| 1. | Méthodes existantes | 75 |
| 2. | Méthodologie de prédiction du rayonnement : une nouvelle approche | 77 |
| a. | Principe de la prédiction du rayonnement en champ proche d'un circuit intégré..... | 77 |
| b. | Mise en œuvre logicielle de la prédiction du rayonnement en champ proche d'un circuit intégré | 78 |
| 3. | Formulations de calcul des champs électromagnétiques..... | 81 |
| a. | Maillage du modèle géométrique..... | 82 |
| b. | Détails des formulations | 83 |
| C. | Validation de l'outil..... | 84 |
| 1. | Simulation du champ magnétique à proximité du composant | 85 |
| 2. | Simulation du champ électrique à proximité du composant | 86 |
| 3. | Simulation du champ magnétique proche | 87 |
| III. | Cas d'étude : Rayonnement d'un microcontrôleur 16 bits..... | 88 |
| A. | Présentation du cas d'étude | 88 |
| B. | Présentation du modèle ICEM du microcontrôleur | 90 |
| C. | Simulation du rayonnement en champ proche du microcontrôleur..... | 92 |
| 1. | Rayonnement du cœur et de la PLL | 92 |
| 2. | Rayonnement du port A | 95 |
| IV. | Conclusion | 97 |
| V. | Références | 98 |

Chapitre 3. Etude de la susceptibilité des circuits intégrés en champ proche **101**

| | |
|--|-----|
| I. Développement d'une méthode d'injection en champ proche..... | 101 |
| A. Comparaison des méthodes de caractérisation de la susceptibilité des circuits intégrés..... | 101 |
| B. Une nouvelle approche de mesure de l'immunité des circuits intégrés | 103 |
| 1. Mise en œuvre de la mesure d'immunité en scan champ proche | 103 |
| 2. Caractéristiques de la méthode..... | 105 |
| 3. Modélisation de l'injection | 106 |
| a. Modélisation électrique de la sonde..... | 106 |
| b. Modélisation du rayonnement de la sonde | 109 |
| c. Modélisation du couplage..... | 111 |
| d. Flot de simulation | 115 |
| II. Méthodologie de simulation de la susceptibilité en injection harmonique | 118 |
| A. Modélisation du banc d'injection | 118 |
| B. Développement d'un outil d'aide à la simulation de la susceptibilité..... | 120 |
| C. Agression en DPI d'une entrée sortie d'un circuit intégré | 122 |
| 1. Présentation du cas d'étude..... | 122 |
| 2. Construction du modèle | 123 |
| a. Modélisation de l'entrée-sortie..... | 123 |
| b. Modélisation du réseau d'alimentation..... | 127 |
| c. Modélisation du chemin de couplage..... | 129 |
| 3. Prédiction de la susceptibilité | 131 |
| III. Validation de l'agression en champ proche sur des cas d'étude..... | 133 |
| A. Agression d'un inverseur | 133 |
| 1. Mise en œuvre de la mesure..... | 133 |
| 2. Résultats de mesure | 133 |
| 3. Prédiction de l'immunité en champ proche de l'inverseur | 136 |
| B. Agression de la boucle à verrouillage de phase d'un microcontrôleur .. | 138 |
| C. Agression d'un convertisseur analogique numérique | 140 |
| 1. Mise en oeuvre de la mesure | 141 |
| 2. Résultats de mesure | 141 |
| 3. Prédiction de l'immunité en champ proche du convertisseur analogique numérique | 143 |
| a. Modélisation du convertisseur | 143 |
| b. Modélisation de l'entrée du convertisseur..... | 143 |
| c. Modélisation du réseau d'alimentation..... | 146 |
| d. Modèle final..... | 148 |
| e. Simulation de l'immunité de l'entrée analogique du convertisseur | 148 |
| IV. Réflexion sur un modèle de susceptibilité des circuits intégrés | 151 |
| V. Conclusion..... | 154 |
| VI. Références | 155 |

Chapitre 4. Couplage puce à puce..... **157**

| | |
|---|-----|
| I. Etude du rapprochement entre deux circuits par un démonstrateur | 157 |
| A. Définition du cas test | 157 |
| B. Choix des composants | 158 |
| C. Protocole de mesure..... | 160 |
| II. Prédiction de l'auto-compatibilité par analyse comparative des niveaux d'émission et de susceptibilité..... | 161 |
| A. Principe..... | 161 |

| | | |
|------|--|------------|
| B. | Notion de niveau d'émission relatif | 163 |
| C. | Flot de simulation..... | 165 |
| D. | Modélisation de l'agresseur | 166 |
| 1. | Modélisation de l'émission conduite..... | 166 |
| 2. | Modélisation de l'émission en champ proche de l'agresseur | 168 |
| E. | Simulation de l'apparition d'une défaillance..... | 169 |
| F. | Conclusion sur cette méthode | 172 |
| III. | Prédiction de l'auto-compatibilité par couplage de modèles électriques | 173 |
| A. | Proposition d'un modèle | 173 |
| B. | Méthode de couplage | 174 |
| C. | Description de la méthodologie..... | 176 |
| 1. | Méthodologie générale..... | 176 |
| 2. | Filtrage des données – rôle du fichier IBIS..... | 177 |
| 3. | Implémentation logicielle | 179 |
| 4. | Validation de l'algorithme | 182 |
| D. | Simulation de l'apparition d'une défaillance par perturbation mutuelle . | 185 |
| 1. | Construction du modèle | 185 |
| 2. | Simulation du placement des deux composants | 187 |
| 3. | Simulation de la défaillance en fonction de l'espacement | 188 |
| 4. | Simulation de la défaillance en fonction des paramètres du circuit... | 190 |
| IV. | Conclusion | 191 |
| V. | Références | 192 |
| | Conclusion et perspectives | 195 |
| | Glossaire | 199 |
| | Annexe A – Implémentation du calcul du champ proche rayonné par un circuit intégré..... | 201 |
| | Annexe B – Implémentation de la méthode PEEC..... | 207 |
| | Liste des publications | 217 |

Table des figures

| | |
|---|----|
| Figure 1 – Quelques exemples de systèmes embarqués | 13 |
| Figure 2 – Systèmes électroniques embarqués dans une automobile | 14 |
| Figure 3 – Système sur puce et système en boîtier | 14 |
| Figure 4 – Problèmes d'interférences électromagnétiques dans un étage front end radiofréquence .. | 15 |
| Figure 5 – Stratégies de prise en compte de la CEM dans le flot de conception d'un circuit intégré .. | 15 |
| Figure 1-1 Evolution de la longueur de canal d'un transistor CMOS en fonction de l'année de démarrage de leur production (DRAM half pitch) | 17 |
| Figure 1-2 – Evolution de la complexité des circuits intégrés et des boîtiers | 18 |
| Figure 1-3 – Augmentation de la susceptibilité aux perturbations RF avec les générations de microprocesseurs..... | 19 |
| Figure 1-4 – Evolution des tensions d'alimentation des circuits intégrés..... | 19 |
| Figure 1-5 – Occupation du spectre radiofréquence..... | 20 |
| Figure 1-6 – Inductances parasites liées aux interconnexions sur un chemin d'alimentation dans un circuit intégré et caractéristiques électriques de différents types de boîtiers | 21 |
| Figure 1-7 – Courant circulant dans un inverseur CMOS lors de sa commutation et génération de bruit de commutation simultanée sur les lignes d'alimentation | 22 |
| Figure 1-8 – Exemple de bruit de commutation simultanée et son spectre | 23 |
| Figure 1-9 – Floorplan d'un microcontrôleur 16 bits..... | 24 |
| Figure 1-10 – Propagation du bruit généré par un circuit intégré..... | 25 |
| Figure 1-11 – Couplage entre 2 interconnexions | 25 |
| Figure 1-12 – Mécanismes d'injection et de réception de bruit par couplage substrat..... | 26 |
| Figure 1-13 – Mécanismes de génération du champ magnétique et électrique | 27 |
| Figure 1-14 – Régions électromagnétiques d'une antenne | 27 |
| Figure 1-15 – Exemple de cartographies de l'émission en champ magnétique et électrique d'un microcontrôleur | 28 |
| Figure 1-16 – Méthode de mesure de l'émission des circuits intégrés | 29 |
| Figure 1-17 – Principe d'un macro modèle | 30 |
| Figure 1-18 – Structure du modèle IBIS d'une sortie de circuit..... | 31 |
| Figure 1-19 – Modèle LEECS-core et LEECS-IO | 32 |
| Figure 1-20 – Architecture d'un modèle ICEM | 32 |
| Figure 1-21 – Structure « classique » d'un bloc ICEM..... | 33 |
| Figure 1-22 – Flot de conception du modèle ICEM..... | 34 |
| Figure 1-23 – Exemple de sources de perturbations électromagnétiques..... | 35 |
| Figure 1-24 – Modèles de décharge électrostatique..... | 36 |
| Figure 1-25 – Exemple de burst EFT, paramètres de pulses de test EFT selon la norme ISO-7673 .. | 37 |
| Figure 1-26 – Structures de protection ESD : protection à diodes et ground coupled MOS..... | 38 |
| Figure 1-27 - Effet d'une entrée de circuit : caractéristique I(V) d'une entrée et effet des protections sur un signal appliqué sur l'entrée | 38 |
| Figure 1-28 – Les différents niveaux d'un système électronique..... | 39 |
| Figure 1-29– Circuit équivalent de Rachidi d'une ligne de transmission illuminée par un champ électromagnétique | 39 |
| Figure 1-30 – Seuil de susceptibilité d'une porte 74LS00..... | 42 |
| Figure 1-31 – Comparaison du seuil de susceptibilité d'inverseurs CMOS de différentes technologies et dans le même boîtier | 42 |
| Figure 1-32 – Marge de bruit | 43 |
| Figure 1-33 – Génération d'une erreur statique | 43 |
| Figure 1-34 – Génération de jitter sur un signal logique | 44 |
| Figure 1-35 – Réponse en peigne typique de l'agression d'une E/S | 46 |
| Figure 1-36 – Méthode de mesure de la susceptibilité des circuits intégrés | 47 |

| | |
|--|----|
| Figure 1-37 - Comparaison mesure – simulation du seuil de susceptibilité d’une entrée d’un inverseur CMOS | 48 |
| Figure 1-38 – Modélisation de la pénétration du bruit à l’intérieur d’une E/S numérique par une fonction de transfert | 50 |
| Figure 1-39 – Prédiction de l’impédance du réseau d’alimentation et du seuil de susceptibilité d’un circuit par un modèle LEECS – Lien entre l’impédance et la susceptibilité..... | 50 |
| Figure 1-40 – Multichip Module, empilement de puces nues, empilement de boîtiers BGA | 52 |
| Figure 1-41 – Flot typique de modélisation d’un boîtier 3D..... | 55 |
| Figure 2-1 - Protocole de mesure du scan champ proche | 62 |
| Figure 2-2 – Organigramme de la mesure de scan en champ proche..... | 63 |
| Figure 2-3 – Principe des sondes de champ proche..... | 64 |
| Figure 2-4 – Influence de la sonde magnétique sur le comportement du dispositif sous test | 65 |
| Figure 2-5 – Sonde magnétique tangentielle et modèle maillé sous FEKO | 66 |
| Figure 2-6 – Simulation de l’émission d’une sonde magnétique tangentielle | 66 |
| Figure 2-7 – Problème de non ponctualité de la sonde de mesure | 66 |
| Figure 2-8 – Schéma équivalent de la sonde magnétique..... | 68 |
| Figure 2-9 – Schéma équivalent de la sonde électrique | 69 |
| Figure 2-10 – Procédure de calibrage de la sonde magnétique | 70 |
| Figure 2-11 – Comparaison entre le champ magnétique théorique à 1 mm au-dessus de la piste et la tension mesurée aux bornes de la sonde et comparaison entre le champ magnétique théorique et le champ magnétique déduit de la mesure..... | 71 |
| Figure 2-12 – Mesure du facteur de performance de la sonde magnétique pour différentes hauteurs de scan..... | 71 |
| Figure 2-13 – Comparaison entre la mesure et la simulation du facteur de performance d’une sonde magnétique de 5 mm de diamètre | 72 |
| Figure 2-14 – Comparaison entre la mesure et la simulation du facteur de performance d’une sonde électrique de 3.5 mm de long..... | 73 |
| Figure 2-15 - Emission en champ magnétique d’un microcontrôleur à 32 MHz | 74 |
| Figure 2-16 – Emission en champ électrique d’un microcontrôleur à 2.28 MHz..... | 74 |
| Figure 2-17 – Emission en champ magnétique d’un microcontrôleur à 32 MHz | 75 |
| Figure 2-18 – Principe de la prédiction du champ rayonné par des sources de rayonnement équivalentes | 76 |
| Figure 2-19 – Flot de simulation général du rayonnement d’un circuit intégré | 78 |
| Figure 2-20 – Description des mots clés ajoutés au fichier IBIS permettant la reconstruction d’un modèle géométrique simplifié d’un boîtier | 79 |
| Figure 2-21 – Principe de la reconstruction d’un modèle approché du boîtier et de ses broches par l’intermédiaire d’inductances rayonnantes..... | 80 |
| Figure 2-22 – Flot de simulation de l’émission en champ proche d’un circuit intégré sous IC-EMC | 80 |
| Figure 2-23 – Interface de calcul du rayonnement en champ proche d’un circuit intégré | 81 |
| Figure 2-24 – Maillage d’une structure géométrique et calcul du champ électromagnétique par somme des contributions de chaque maille..... | 82 |
| Figure 2-25 – Cas de validation de la simulation de cartographie champ proche | 85 |
| Figure 2-26 – Comparaison des cartographies champ proche en champ magnétique du cas d’étude simulés avec IC-EMC et FEKO..... | 85 |
| Figure 2-27 – Comparaison des champs magnétiques simulés sous IC-EMC et FEKO le long des plans de coupe n°1 et n°2..... | 86 |
| Figure 2-28 – Comparaison des cartographies champ proche en champ électrique du cas d’étude simulés avec IC-EMC et FEKO..... | 86 |
| Figure 2-29 – Comparaison des champs électriques simulés sous IC-EMC et FEKO le long des plans de coupe n°1 et n°2 | 87 |
| Figure 2-30 – Comparaison des cartographies champ proche en champ magnétique du cas d’étude simulés avec IC-EMC et FEKO..... | 88 |

| | |
|--|-----|
| Figure 2-31 – Comparaison des cartographies champ proche en champ électrique du cas d'étude simulés avec IC-EMC et FEKO..... | 88 |
| Figure 2-32 – Carte de test du microcontrôleur S12X..... | 89 |
| Figure 2-33 – Mesure du champ magnétique normal à 2.29 MHz et du champ magnétique tangentiel à 32 MHz..... | 90 |
| Figure 2-34 – Placement des différentes broches d'alimentation et du port A | 90 |
| Figure 2-35 – Modèle ICEM du microcontrôleur | 91 |
| Figure 2-36 – Comparaison entre la mesure et la simulation des caractéristiques I(V) des transistors Pull Up et Pull Down | 92 |
| Figure 2-37 – Placement et orientation des inductances rayonnantes sur le boîtier du microcontrôleur dans la configuration cœur + PLL..... | 92 |
| Figure 2-38 - Simulation temporelle et spectre du courant circulant sur la broche Vss2..... | 93 |
| Figure 2-39 – Comparaison entre la mesure et la simulation de la composante Hx du champ magnétique à 32 MHz..... | 94 |
| Figure 2-40 – Comparaison entre la mesure et la simulation de la composante Hy du champ magnétique à 32 MHz..... | 94 |
| Figure 2-41 – Placement et orientation des inductances rayonnantes sur le boîtier du microcontrôleur dans la configuration cœur + PLL..... | 96 |
| Figure 2-42 – Comparaison entre la mesure et la simulation de la composante Hx du champ magnétique à 2.29 MHz..... | 96 |
| Figure 2-43 – Comparaison entre la mesure et la simulation de la composante Hy du champ magnétique à 2.29 MHz..... | 96 |
| Figure 3-1 - Principe d'un banc d'injection en DPI | 102 |
| Figure 3-2 - Décroissance du champ proche à proximité de sa source..... | 103 |
| Figure 3-3 – Principe du banc de caractérisation d'immunité en scan champ proche proposé | 104 |
| Figure 3-4 – Organigramme de caractérisation de la susceptibilité en injection champ proche..... | 104 |
| Figure 3-5 – Mesure du coefficient de transmission entre la sonde d'injection magnétique et une ligne adaptée 50 Ω | 105 |
| Figure 3-6 – Comparaison du couplage avec une ligne adaptée 50 Ω dans le cas d'une injection en champ proche et d'une injection en cellule TEM | 106 |
| Figure 3-7 – Description d'une sonde magnétique et modèle électrique équivalent | 107 |
| Figure 3-8 – Comparaison entre la mesure et la simulation de l'impédance d'entrée de la sonde champ proche magnétique | 109 |
| Figure 3-9 – Approximation du dipôle magnétique..... | 110 |
| Figure 3-10 – Prédiction du champ magnétique rayonnée par la sonde magnétique | 110 |
| Figure 3-11 – Mesure du champ rayonné par la sonde de champ magnétique | 111 |
| Figure 3-12 – Comparaison entre la mesure et la simulation du champ magnétique produit par la sonde d'injection : en fonction de la fréquence en fonction de la position à 500 MHz.... | 111 |
| Figure 3-13 – Comparaison entre l'impédance d'entrée mesurée et simulée de la piste de caractérisation..... | 113 |
| Figure 3-14 – Modèle électrique 1 du couplage entre la sonde magnétique et une piste adaptée 50 Ω | 113 |
| Figure 3-15 – Modèle électrique 2 du couplage entre la sonde magnétique et une piste adaptée 50 Ω | 113 |
| Figure 3-16 – Comparaison entre la simulation et la mesure du coefficient de transmission entre le dispositif d'injection et la piste adaptée 50 Ω testée..... | 114 |
| Figure 3-17 – Mesure de la puissance couplée sur une piste micro-ruban agressée par la boucle magnétique pour différentes positions..... | 114 |
| Figure 3-18 – Comparaison entre la mesure et la simulation de la puissance couplée sur la ligne micro-ruban..... | 115 |
| Figure 3-19 – Flot de construction du modèle électrique de l'injection en champ proche sur un boîtier de circuit intégré..... | 116 |
| Figure 3-20 – Illustration d'un cas d'étude : couplage entre la sonde et un boîtier QFP 64 | 116 |
| Figure 3-21 – Calcul des coefficients de mutuelle inductance | 117 |

| | |
|---|-----|
| Figure 3-22 – Génération du modèle d’agression du boîtier..... | 117 |
| Figure 3-23 - Coupleur directif et caractérisation à l’analyseur de réseau..... | 119 |
| Figure 3-24 – Amplitude d’une onde à l’intérieur d’une ligne de transmission..... | 119 |
| Figure 3-25 – Flot d’extraction du seuil de susceptibilité en simulation | 120 |
| Figure 3-26 – Erreur sur la détermination du seuil de susceptibilité en simulation..... | 121 |
| Figure 3-27 – Agression en DPI d’une entrée/sortie d’un microcontrôleur | 122 |
| Figure 3-28 – Mesure du seuil de susceptibilité de l’E/S étudiée..... | 123 |
| Figure 3-29 – Topologie du modèle de prédiction de la susceptibilité en DPI de l’E/S | 123 |
| Figure 3-30 – Modèle électrique équivalent de l’E/S..... | 124 |
| Figure 3-31 – Principe de la caractérisation I(V) à l’aide d’un TLP | 125 |
| Figure 3-32 – Comparaison mesure simulation de la caractéristique I(V) de l’E/S..... | 125 |
| Figure 3-33 – Mesure des seuils de commutation de l’E/S..... | 126 |
| Figure 3-34 – Modèle de trigger de Schmitt..... | 126 |
| Figure 3-35 – Simulation temporelle du trigger de Schmitt..... | 126 |
| Figure 3-36 – Placement des broches d’alimentation du microcontrôleur | 127 |
| Figure 3-37 – Modèle du réseau d’alimentation interne du microcontrôleur..... | 128 |
| Figure 3-38 – Comparaison entre plusieurs mesures et simulations de paramètres S effectuées sur le réseau d’alimentation du microcontrôleur..... | 128 |
| Figure 3-39 – Modélisation du couplage entre les masses du S12X par le substrat..... | 130 |
| Figure 3-40 – Modèle de l’entrée agressée en DPI | 130 |
| Figure 3-41 – Comparaison entre la mesure et la simulation de l’impédance d’entrée du chemin d’injection | 131 |
| Figure 3-42 – Simulation de la susceptibilité de l’E/S | 131 |
| Figure 3-43 – Comparaison entre mesure et simulation du seuil de susceptibilité de l’E/S en DPI ... | 132 |
| Figure 3-44 – Comparaison entre la mesure et la simulation du coefficient de réflexion | 132 |
| Figure 3-45 - Configuration de l’agression en champ proche de l’inverseur CMOS..... | 133 |
| Figure 3-46 – Cartographie de la susceptibilité de l’inverseur en champ proche à 250 MHz..... | 134 |
| Figure 3-47 – Seuil de susceptibilité de l’inverseur pour une injection en champ proche au-dessus de la broche Vdd..... | 135 |
| Figure 3-48 – Mesure des tensions de sortie, d’alimentation et de masse à 100 MHz | 135 |
| Figure 3-49 – Mesure des tensions de sortie, d’alimentation et de masse à 300 MHz | 135 |
| Figure 3-50 – Seuil de susceptibilité mesuré en champ proche d’un inverseur ALVC04 et AHCT04 | 136 |
| Figure 3-51 – Schématique SPICE du modèle de l’agression en champ proche de l’inverseur | 137 |
| Figure 3-52 – Comparaison mesure – simulation du seuil de susceptibilité de l’inverseur en champ proche | 137 |
| Figure 3-53 – Schématique simplifiée de la génération de l’horloge interne du microcontrôleur | 138 |
| Figure 3-54 – Cartographie de la susceptibilité en champ proche du bloc d’horloge du microcontrôleur HCS12X à 490 MHz..... | 139 |
| Figure 3-55 – Résultat de l’agression sur le signal ECLK..... | 139 |
| Figure 3-56 – Seuil de susceptibilité en champ proche du circuit d’horloge du microcontrôleur HCS12X | 139 |
| Figure 3-57 – Seuil de susceptibilité en champ proche de l’oscillateur interne du microcontrôleur ... | 140 |
| Figure 3-58 – Schématique simplifiée de l’étage de conversion analogique numérique du microcontrôleur | 141 |
| Figure 3-59 – Cartographie de la susceptibilité en champ proche du CAN du microcontrôleur HCS12X à 500 MHz..... | 142 |
| Figure 3-60 – Seuil de susceptibilité du CAN pour deux zones d’injection différentes..... | 142 |
| Figure 3-61 – Principe du modèle comportemental du convertisseur..... | 143 |
| Figure 3-62 – Description du chemin d’entrée de la tension à convertir..... | 144 |
| Figure 3-63 – Modélisation des pistes d’entrée et comparaison de l’impédance d’entrée calculée par un simulateur électromagnétique et par un modèle électrique équivalent | 144 |

| | |
|---|-----|
| Figure 3-64 – Comparaison entre la fonction de transfert de l'entrée analogique mesurée et simulée à partir du modèle proposé par la documentation du microcontrôleur | 145 |
| Figure 3-65 – Comparaison entre la mesure et la simulation de la fonction de transfert de l'entrée analogique..... | 146 |
| Figure 3-66 – Connexion entre VSSA et VSSX par des diodes antiparallèles | 147 |
| Figure 3-67 – Simulation du couplage entre VSSX et l'entrée du convertisseur | 147 |
| Figure 3-68 – Modèle de prédiction de la susceptibilité en champ proche du convertisseur analogique numérique | 148 |
| Figure 3-69 – Comparaison entre mesure et simulation du seuil de susceptibilité du CAN à une agression en champ proche de la broche d'entrée AN00 | 148 |
| Figure 3-70 - Représentation du couplage entre la perturbation incidente produite par la sonde d'injection et le dispositif sous test..... | 149 |
| Figure 3-71 - Susceptibilité propre de l'entrée du convertisseur analogique numérique..... | 150 |
| Figure 3-72 – Simulation de la fonction de transfert de l'entrée analogique avec et sans résistance de couplage substrat..... | 151 |
| Figure 3-73 – Modèle générique de prédiction de la susceptibilité d'un circuit intégré..... | 154 |
| Figure 4-1 - Démonstrateur du rapprochement de deux circuits intégrés : principe du support mécanique et configuration du rapprochement | 158 |
| Figure 4-2 – Illustration du risque d'interférences entre les 2 circuits | 159 |
| Figure 4-3 – Schéma de principe du circuit agresseur..... | 159 |
| Figure 4-4 – Dimensions de l'inductance du résonateur..... | 160 |
| Figure 4-5 – Corrélation entre le couplage des circuits et le résultat de conversion du convertisseur analogique numérique | 160 |
| Figure 4-6 – Analyse de l'auto compatibilité entre circuits par comparaison des niveaux d'émission et de susceptibilité..... | 161 |
| Figure 4-7 – Comparaison et modélisation de deux perturbations rayonnées d'une broche d'un boîtier de circuit intégré..... | 163 |
| Figure 4-8 – Illustration de l'émission pondérée..... | 164 |
| Figure 4-9 – Flot de prédiction de l'apparition de défaillance due au rapprochement entre 2 circuits | 165 |
| Figure 4-10 – Modèle électrique de l'agresseur | 166 |
| Figure 4-11 – Comparaison entre la mesure et la simulation de la tension de drain dans le domaine temporel | 167 |
| Figure 4-12 – Comparaison entre la mesure et la simulation de la tension de drain dans le domaine fréquentiel | 168 |
| Figure 4-13 – Cartographie des trois composantes du champ magnétique rayonné par l'agresseur à 2 MHz..... | 168 |
| Figure 4-14 – Comparaison entre la simulation et la mesure du champ magnétique à 100 µm au-dessus du boîtier du commutateur à 10 MHz | 169 |
| Figure 4-15 – Calcul du champ magnétique moyen rayonné par la sonde d'agression..... | 170 |
| Figure 4-16 – Seuil de susceptibilité de la victime donné en champ magnétique incident..... | 170 |
| Figure 4-17 – Spectre du champ magnétique rayonné par l'agresseur au niveau de la broche d'entrée du circuit victime (séparation = 0) | 171 |
| Figure 4-18 – Comparaison des niveaux d'émission et de susceptibilité et niveau d'émission pondéré dans le cas où la séparation est nulle..... | 171 |
| Figure 4-19 – Comparaison des niveaux d'émission et de susceptibilité et niveau d'émission pondéré dans le cas où la séparation vaut 6 mm | 172 |
| Figure 4-20 – Représentation d'un problème de couplage entre 2 circuits | 173 |
| Figure 4-21 – Méthodologie proposée de prédiction d'apparition de défaillances par couplage entre les circuits | 174 |
| Figure 4-22 – Flot de simulation prédiction du risque de défaillance par couplage mutuel entre deux circuits | 176 |
| Figure 4-23 – Exemple de description de modèles des E/S d'un circuit dans un fichier IBIS | 178 |
| Figure 4-24 – Définition des marges de bruit d'une entrée digitale dans un fichier IBIS | 179 |

| | |
|---|-----|
| Figure 4-25 – Implémentation logicielle du flot de prédiction du risque de défaillance par couplage mutuel entre circuits | 180 |
| Figure 4-26 – Modèle géométrique des boîtiers couplés par leurs broches | 180 |
| Figure 4-27 – Cas de validation n°1 : couplage entre un boîtier TQFP 144 et un boîtier SOP14 | 183 |
| Figure 4-28 – Comparaison des mutuelles inductances entre la broche 1 du SOP 14 avec les 144 broches du TQFP 144 calculées avec FastHenry et IC-EMC | 183 |
| Figure 4-29 – Comparaison des capacités mutuelles entre la broche 1 du SOP 14 avec les 144 broches du TQFP 144 calculées avec IC-EMC | 184 |
| Figure 4-30 – Cas de validation n°2 : couplage entre une broche d'un boîtier TO 220 et d'une partie d'un boîtier TQFP 144..... | 184 |
| Figure 4-31 – Comparaison des capacités mutuelles entre la broche du TO 220 et les 18 broches du TQFP 144 calculées avec FastCap et IC-EMC | 185 |
| Figure 4-32 – Modèle électrique du rapprochement du CAN et du commutateur sans les couplages..... | 186 |
| Figure 4-33 – Modélisation du couplage entre les boîtiers du commutateur et du microcontrôleur ... | 186 |
| Figure 4-34 – Cartographies simulées du couplage inductif et capacitif..... | 187 |
| Figure 4-35 – Simulation du couplage inductif et capacitif en fonction de la séparation des boîtiers. | 188 |
| Figure 4-36 – Modèle électrique du rapprochement du CAN et du commutateur avec les couplages..... | 189 |
| Figure 4-37 – Comparaison mesure/ simulation de l'erreur de conversion en fonction de la séparation des boîtiers pour une tension d'alimentation du commutateur de 20 V et 30 V | 189 |
| Figure 4-38 – Comparaison mesure/ simulation de l'erreur de conversion en fonction de la tension d'alimentation du commutateur..... | 190 |
| Figure 4-39 – Comparaison mesure/ simulation de l'erreur de conversion en fonction de la séparation des boîtiers pour deux valeurs de résistance externes | 190 |
| Figure A- 1 - Différentes géométries pour les broches | 201 |
| Figure A- 2 - Simulation du champ magnétique produit par deux conducteurs, à 1 mm au-dessus d'un plan de masse parfait et sans plan de masse | 202 |
| Figure A- 3 - Prise en compte du plan de masse par la théorie des images | 202 |
| Figure A- 4 – Maillage d'une structure géométrique et calcul du champ électromagnétique par somme des contributions de chaque maille..... | 204 |
| Figure A- 5 - Algorithme de construction de la cartographie de l'émission en champ proche d'un circuit | 205 |
| Figure B- 1 - Modèles électriques à constantes localisées et distribués..... | 207 |
| Figure B- 2 - Décomposition en éléments partiels d'une boucle rectangulaire..... | 208 |
| Figure B- 3 - Description de la méthode PEEC..... | 209 |
| Figure B- 4 - Maillage en filaments élémentaires de deux conducteurs métalliques | 210 |
| Figure B- 5 - Maillage en panneaux élémentaires de deux conducteurs métalliques..... | 211 |
| Figure B- 6 - Génération d'un modèle géométrique de boîtier | 213 |
| Figure B- 7 - Modèle géométrique d'un boîtier SOP14 | 214 |
| Figure B- 8 - Simulation de l'inductance et de la capacité propre des broches | 214 |

Table des tableaux

| | |
|--|-----|
| Tableau 1-1 – Evolution des caractéristiques des microprocesseurs | 18 |
| Tableau 1-2 – Evolution de l’amplitude du pic de courant en technologie CMOS | 22 |
| Tableau 1-3 – Dimensions d’antenne en fonction de la fréquence | 27 |
| Tableau 1-4 – Description des standards de mesure d’émission des circuits intégrés IEC61967 | 29 |
| Tableau 1-5 – Composants de base d’un bloc ICEM..... | 33 |
| Tableau 1-6 – Classement du niveau de défaillances causées par une perturbation électromagnétique | 41 |
| Tableau 1-7 – Ordre de grandeur des sensibilités de plusieurs fonctions analogiques..... | 45 |
| Tableau 1-8 – Description des standards de mesure de susceptibilité des circuits intégrés..... | 47 |
| Tableau 1-9 - Efficacité silicium pour différents types de boîtiers | 51 |
| Tableau 1-10 – Comparaison de plusieurs méthodes électromagnétiques..... | 54 |
| Tableau 2-1 – Description des broches d’alimentation du microcontrôleur | 90 |
| Tableau 2-2 – Détail du calcul du rayonnement du microcontrôleur dans la configuration cœur + PLL | 93 |
| Tableau 2-3 - Valeurs des harmoniques à 32 MHz des courants circulant sur les inductances rayonnantes | 93 |
| Tableau 2-4 - Valeurs des harmoniques à 2.29 MHz des courants circulant sur les inductances rayonnantes | 96 |
| Tableau 2-5 – Détail du calcul du rayonnement du microcontrôleur dans la configuration cœur + PLL + Port A | 97 |
| Tableau 3-1 - Comparaison des méthodes de caractérisation de la susceptibilité des composants . | 101 |
| Tableau 3-2 – Inductance et capacité de la boucle..... | 107 |
| Tableau 3-3 – Description des broches d’alimentation du microcontrôleur | 127 |
| Tableau 3-4 – Mesure des résistances DC entre plusieurs broches d’alimentation | 129 |
| Tableau 4-1 – Paramètres du modèle de l’agresseur | 167 |
| Tableau 4-2 - Dimensions maximales de plusieurs types de boîtiers | 175 |
| Tableau 4-3 – Comparaison de l’agressivité et de la sensibilité de différents types de broches..... | 178 |
| Tableau 4-4 – Caractéristiques du calcul des inductances de couplage sous FastHenry et IC-EMC | 183 |
| Tableau 4-5 – Caractéristiques du calcul des capacités de couplage sous IC – EMC..... | 184 |
| Tableau 4-6 – Caractéristiques des calculs des inductances sous FastHenry et IC-EMC | 185 |
| Tableau 4-7 – Temps de simulation pour réaliser les cartographies de couplage..... | 187 |
| Tableau B- 1 - Comparaison des valeurs d’inductances et de capacités données par IBIS et par notre outil | 214 |

Introduction

1. Position du problème

Depuis une trentaine d'année, l'évolution des circuits intégrés est à l'origine d'une véritable révolution industrielle. Les circuits intégrés, dont les performances n'ont cessé de progresser et dont les coûts de production ont été réduits, se sont insérés à l'intérieur de nombreuses applications industrielles, militaires ou grand public, comme le montre la figure 1. Ainsi, depuis quelques années est apparu le terme de systèmes embarqués pour désigner un système contenant et piloté par un ou plusieurs composants électroniques. L'insertion de circuits électroniques à l'intérieur d'une application permet de remplacer ou de faire apparaître de nouvelles fonctionnalités, afin d'améliorer les performances du système, le confort d'utilisation ou la sécurité.



Figure 1 – Quelques exemples de systèmes embarqués

Un des exemples les plus révélateurs de cette tendance à embarquer des systèmes électroniques dans une application grand public est l'automobile. En vingt ans, la part des systèmes électroniques dans le coût total de fabrication d'une automobile est passée de 3 à 25 % [BER03]. En 2004, la part totale des composants électroniques présents dans une automobile était en moyenne de 1500 \$ et elle représentera 2300 \$ en 2013 [JOHN04]. Ainsi, ils se sont banalisés à l'intérieur des véhicules actuels, composés jusqu'à 55 calculateurs et d'une multitude de capteurs. Une automobile est donc un assemblage de circuits hétérogènes, dédiés à améliorer les performances des équipements tout en réduisant leur coût et en améliorant le confort et la sécurité des passagers. La figure 2 illustre l'intégration des systèmes électroniques dans une automobile.

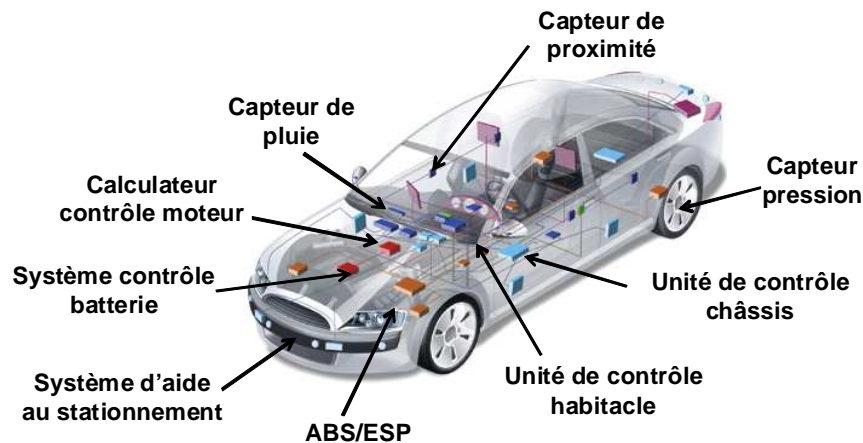


Figure 2 – Systèmes électroniques embarqués dans une automobile

Un des objectifs communs de l'industrie électronique est d'optimiser l'intégration des composants afin de réduire les coûts de fabrication. Il s'agit principalement de minimiser la taille des cartes électroniques, de diminuer le nombre de composants, d'intégrer sur la même puce ou à l'intérieur du même boîtier un grand nombre de fonctionnalités et de blocs différents. La figure 3 présente deux concepts permettant d'améliorer l'efficacité de l'intégration des composants électroniques : les systèmes sur puce et les systèmes en boîtier.

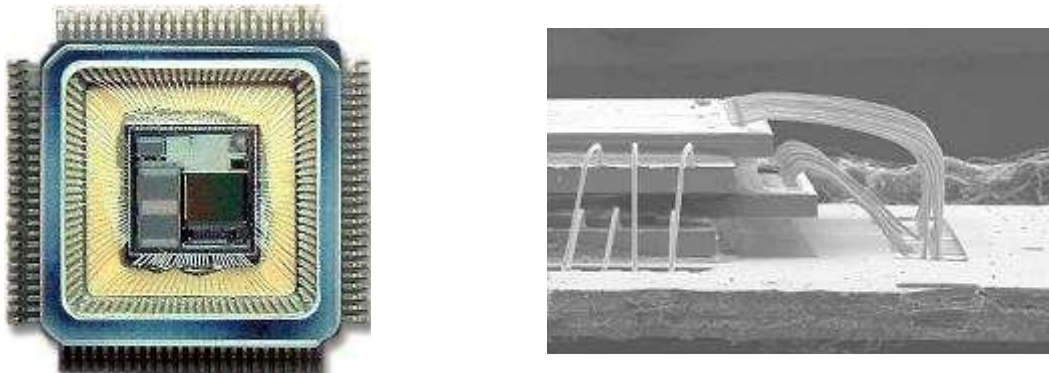


Figure 3 – Système sur puce (gauche) et système en boîtier (droite) [INTEL]

Cependant, cette tendance s'accompagne de nombreux problèmes comme la fiabilité des systèmes, la réduction de la consommation électrique, l'amélioration de la dissipation thermique et la compatibilité électromagnétique (CEM), c'est-à-dire la réduction des interférences électromagnétiques. Cependant, confronté à la miniaturisation constante des circuits et à la réduction des marges de bruit qui en découle, les circuits deviennent de plus en plus sensibles aux agressions électromagnétiques. En outre, les fabricants de circuits et de systèmes électroniques sont soumis à des contraintes et de normes CEM de plus en plus sévères qui complexifient la mise en conformité de leurs produits. Les problèmes d'interférences électromagnétiques sont particulièrement problématiques dans le cas de systèmes intégrant des puces ou des blocs de nature différente. Pour illustrer ce problème, prenons l'exemple d'un étage *front end* radiofréquence d'un téléphone portable, décrit par la figure 4. Cet étage correspond à la partie analogique située entre l'antenne du téléphone et l'étage de traitement du signal à la fréquence intermédiaire. La tendance actuelle à l'intégration a conduit les fabricants de circuits radiofréquence à intégrer à l'intérieur du même circuit ou du même boîtier les étages d'émission, de réception, de modulation/démodulation et de traitement du signal. Or, ce type de module doit faire cohabiter des amplificateurs de puissance et des amplificateurs faible bruit, dont le

fonctionnement peut être altéré par le couplage sur les interconnexions de la puissance rayonnée par l'amplificateur de puissance.

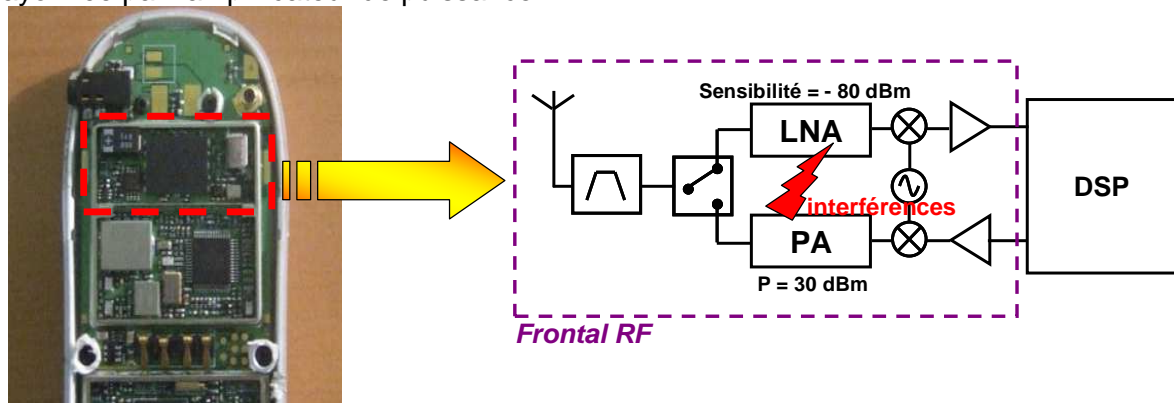


Figure 4 – Problèmes d'interférences électromagnétiques dans un étage front end radiofréquence

Afin d'éviter ce type de couplage parasite, il est nécessaire de savoir prédire l'apparition de défaillances dues à des interférences électromagnétiques et d'appliquer des règles de conception permettant de les minimiser. Les ingénieurs qui doivent résoudre ces problèmes doivent le faire le plus tôt possible dans les phases de conception du produit. En effet, la prise en compte des problèmes CEM à ce moment permet d'optimiser les chances d'un produit de passer avec succès les phases de qualifications CEM et ainsi d'éviter des phases coûteuses de *redesign*, qui peuvent coûter jusqu'à 10 % de son prix de revient. La figure 5 compare un flot de conception sans prise en compte des aspects CEM et un flot qui prend en compte.

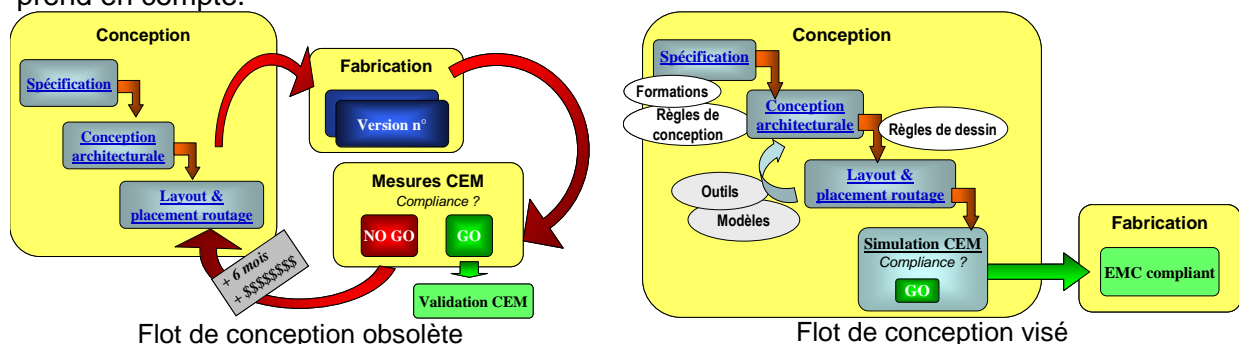


Figure 5 – Stratégies de prise en compte de la CEM dans le flot de conception d'un circuit intégré [BEND06]

2. Organisation du manuscrit

Le travail qui va être présenté dans ce manuscrit de thèse concerne la résolution des problèmes d'interférences mutuelles entre deux composants. Il s'agit dans un premier temps de comprendre les mécanismes à l'origine de l'émission, de la susceptibilité et des couplages entre circuits, puis dans un deuxième temps de fournir des méthodes et des outils de prédiction des défaillances par interférences électromagnétiques. Ceux-ci permettront enfin de tester la validité de solutions visant à améliorer la compatibilité électromagnétique entre deux circuits.

Dans un premier chapitre appelé « problèmes CEM posés par le rapprochement entre circuits », nous décrirons d'abord l'état actuel des connaissances des mécanismes d'émission et de susceptibilité des circuits intégrés, ainsi que les propositions de modèles permettant de les prédire. Ensuite, nous décrirons les problèmes de CEM posés par les rapprochements entre circuits. Enfin, nous verrons les modèles actuels permettant de

prendre en compte les aspects CEM dans ces modules complexes et présenterons le manque actuel de modèles de prédiction du risque de couplage direct entre circuits.

Dans une deuxième partie, nous nous intéresserons à l'émission rayonnée des composants en champ proche. En effet, les couplages rayonnés entre deux circuits rapprochés se font principalement en champ proche. Nous décrirons d'abord la méthode de scan champ proche qui permet de qualifier l'émission rayonnée d'un composant et de déterminer les sources d'émission. Ensuite, nous décrirons la méthodologie permettant d'intégrer la modélisation de l'émission en champ proche à partir de macromodèles d'émission d'un composant. Enfin, nous validerons celle-ci à travers un cas d'étude de prédiction de l'émission rayonnée en champ proche d'un microcontrôleur.

Dans une troisième partie, nous nous intéresserons à la susceptibilité des circuits intégrés. Dans un premier temps, nous décrirons une méthode d'agression des composants qui réutilise le principe du scan champ proche en émission. Dans un deuxième temps, nous nous intéresserons à la simulation de la susceptibilité des circuits intégrés à travers différents cas d'étude. Enfin, ceux-ci vont nous permettre de proposer des bases pour un futur modèle de susceptibilité des circuits intégrés.

Enfin, dans la quatrième partie, nous proposerons deux méthodologies de prédiction du risque d'interférences par couplage mutuel entre circuits, que nous appliquerons sur un cas test de rapprochement entre deux circuits. La première permet une estimation rapide du risque d'apparition d'un dysfonctionnement, tandis que la deuxième, plus quantitative, évalue l'impact des interférences et l'efficacité de solutions au niveau conception sur la compatibilité électromagnétique du système.

Références

- [BEND06] S. Ben Dhia, M. Ramdani, E. Sicard, « Electromagnetic Compatibility of Integrated Circuits – Techniques for low Emission and Susceptibility », Springer, ISBN 0-387-26600-3, 2006
- [BER03] J. Beretta, « Les systèmes électroniques embarqués, un enjeu majeur de l'automobile », Journée nationale de réflexion et de perspectives sur les systèmes embarqués, Paris, juin 2003
- [JOHN04] R. W. Johnson, J. L. Evans, P. Jacobsen, J. R. Thompson, M. Christopher, « The Changing Automotive Environment : High-Temperature Electronics », IEEE Transactions on Electronics Packaging Manufacturing, vol 27, no 3, July 2004

Chapitre 1. Problèmes CEM posés par le rapprochement entre circuits intégrés

Dans un but de miniaturisation des systèmes électroniques, « l'intégration boîtier » offre des perspectives intéressantes de réduction des tailles et d'amélioration des performances. Malheureusement, le rapprochement des circuits augmente les problèmes de couplages parasites. La résolution de ces problèmes nécessite de comprendre les phénomènes d'émission parasite et de susceptibilité des circuits intégrés, de savoir les caractériser et les modéliser.

Dans ce chapitre, nous allons d'abord faire un état de l'art des connaissances sur l'émission parasite puis sur la susceptibilité des circuits intégrés, en expliquant l'origine de ces phénomènes, les moyens de les caractériser et de les modéliser afin de les prédire. Enfin, nous discuterons de la prise en compte de la CEM dans l'intégration boîtier et des limites.

I. Contexte - Evolution technologique

La microélectronique a connu une fantastique évolution ces quarante dernières années qui s'est accompagnée d'une miniaturisation exponentielle. Cette évolution suit une loi appelée loi de Moore [MOO65], qui prévoit que tous les 18 mois, le nombre de transistors sur une même surface de silicium double. Ainsi, nous sommes passés en l'espace de 30 ans d'un processeur élémentaire composé de quelques milliers de transistors à des processeurs très complexes composés de plusieurs centaines de millions de transistors. Les progrès continus ont permis de produire des circuits de plus en plus performants et de réaliser des systèmes électroniques complexes nécessaires dans un grand nombre d'applications quotidiennes. Cette tendance a été rendue possible grâce à la réduction des tailles de lithographie qui caractérisent les longueurs minimales des canaux des transistors MOS et à l'amélioration des procédés de fabrication des circuits intégrés. La figure 1-1 illustre cette tendance à la miniaturisation en présentant l'évolution des tailles des grilles des transistors MOS en fonction de l'année de démarrage de leur production.

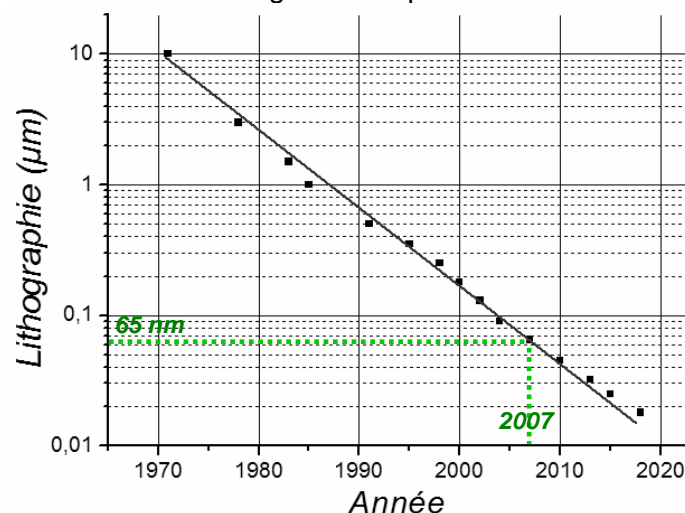


Figure 1-1 Evolution de la longueur de canal d'un transistor CMOS en fonction de l'année de démarrage de leur production (DRAM half pitch) [ITRS06]

Le tableau 1-1 présente l'évolution des différentes caractéristiques des circuits intégrés.

| | 2001 | 2007 | 2015 |
|---|------|---------|---------|
| Lithographie (μm) | 0.13 | 0.065 | 0.025 |
| Nombre transistors (millions) | 276 | 1100 | 8800 |
| Densité (Mtransistors/cm ²) | 89 | 357 | 2265 |
| Nombre de broches boîtier | 900 | 1088 | 2336 |
| Niveaux de métaux | 8 | 11 – 15 | 13 – 17 |
| Fréquence horloge interne (GHz) | 1.2 | 9.3 | 33.4 |
| Tension d'alimentation (V) | 1.2 | 0.8 | 0.6 |

Tableau 1-1 – Evolution des caractéristiques des microprocesseurs [ITRS06]

Cette évolution ne s'est malheureusement pas faite sans difficultés. D'abord, le nombre d'entrées sorties (E/S) et donc d'interconnexions entre circuits a augmenté, causant une dégradation de la qualité des signaux et une réduction de la bande passante des interfaces digitales rapides. Pour faire face à ces problèmes, la solution proposée vise à réduire les longueurs des interconnexions entre circuits en les rapprochant. Pour cela, deux types d'intégration ont été proposés :

- L'intégration sur puce ou System on Chip (SoC), qui vise à réaliser sur le même substrat de plus en plus de fonctions électroniques. Il s'agit d'une conséquence de la miniaturisation suivant la loi de Moore.
- L'intégration package ou System in Package (SiP), qui vise à assembler dans le même boîtier plusieurs circuits. La miniaturisation concerne tout le système, à la fois les composants discrets mais aussi la carte, qui se retrouve aussi dans le boîtier. Cela permet d'atteindre un taux de réduction plus grand que celui de la loi de Moore. En combinant l'évolution de l'intégration sur puce avec celle de l'intégration package, la miniaturisation des composants électroniques suivrait une tendance plus rapide que la loi de Moore, qu'on appelle « *more than Moore* ». La figure 1-2 compare l'évolution du nombre de transistors sur un circuit intégré (loi de Moore) avec l'évolution du nombre de composant dans un boîtier (*more than Moore*).

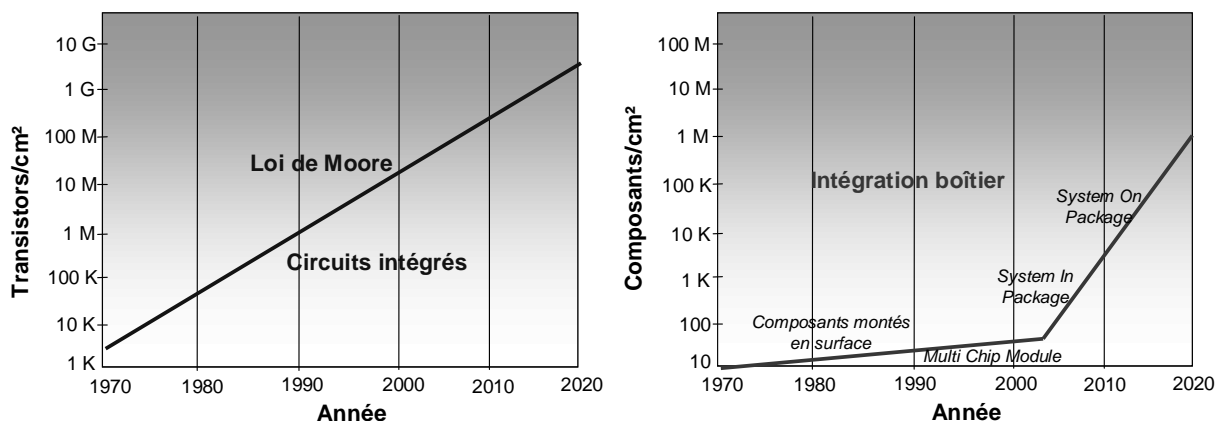


Figure 1-2 – Evolution de la complexité des circuits intégrés (à gauche) et des boîtiers (à droite) [TUMM06]

Ces deux approches ont leurs avantages et leurs inconvénients. Cependant, dans les deux cas, les composants se comportent comme des sources et victimes de perturbations électromagnétiques. D'abord, l'augmentation des fréquences de fonctionnement et la complexité croissante des circuits tendent à augmenter à la fois le niveau des émissions parasites [ROB98], mais aussi à augmenter la susceptibilité des composants électroniques [CAMP06]. La figure 1-3 illustre ce dernier phénomène en présentant le seuil d'immunité d'un microprocesseur face à une agression radiofréquence de type impulsionnelle.

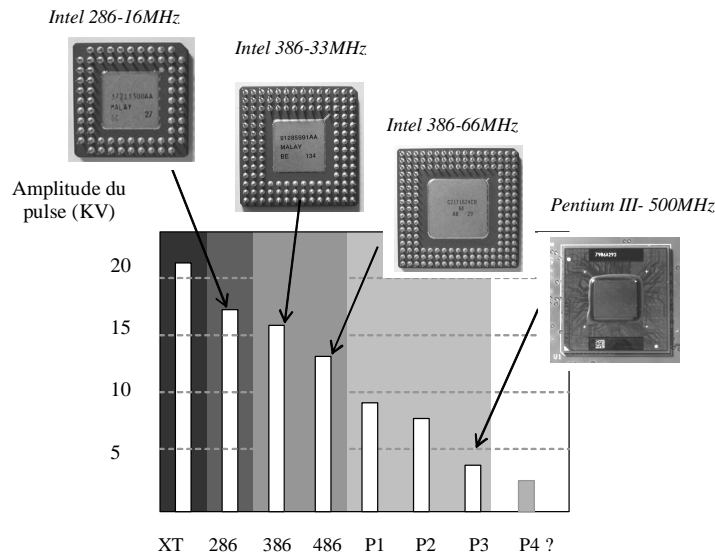


Figure 1-3 – Augmentation de la susceptibilité aux perturbations RF avec les générations de microprocesseurs [CAMP06]

Ensuite, afin de réduire les consommations des circuits et pour permettre les réductions des épaisseurs d'oxyde, les tensions d'alimentation des circuits intégrés ont subi une réduction à partir de la technologie comme le montre la figure 1-4. Cette diminution a de lourdes conséquences sur la vulnérabilité des circuits aux agressions électromagnétiques puisqu'elle tend à réduire les marges de bruit des circuits ainsi que les seuils de commutations des circuits numériques, les rendant plus vulnérables aux interférences électromagnétiques (EMI) [MEND04].

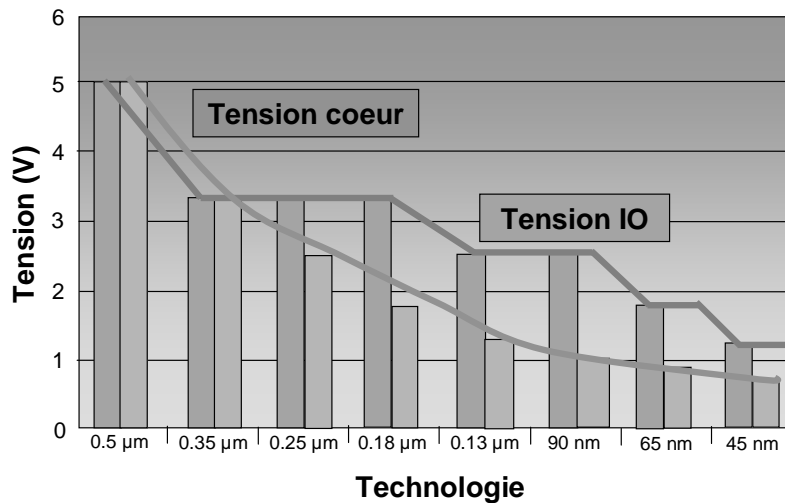


Figure 1-4 – Evolution des tensions d'alimentation des circuits intégrés

Enfin, l'intégration poussée tend à rapprocher les circuits les uns des autres et ainsi réduire leur isolation. Par exemple, dans un SoC, les différents blocs du circuit partagent le même substrat et peuvent ainsi se perturber mutuellement par couplage de mode commun. La miniaturisation des applications électroniques portables contraint à réduire les espaces et à rapprocher les circuits les uns des autres, augmentant ainsi le risque d'interférences électromagnétiques entre les circuits. Parallèlement à cette miniaturisation des circuits intégrés, le développement croissant d'applications sans fils émettant principalement dans les bandes VHF (30 – 300MHz) et UHF (300 – 3000MHz) ont rendu l'environnement électromagnétique des circuits intégrés de plus en plus pollué. La figure 1-5 décrit l'occupation du spectre radiofréquence. Les sources de pollution électromagnétique sont

nombreuses et leur niveau d'émission peut être suffisant pour induire des comportements anormaux ou des défaillances dans les circuits intégrés environnants [ENG96].

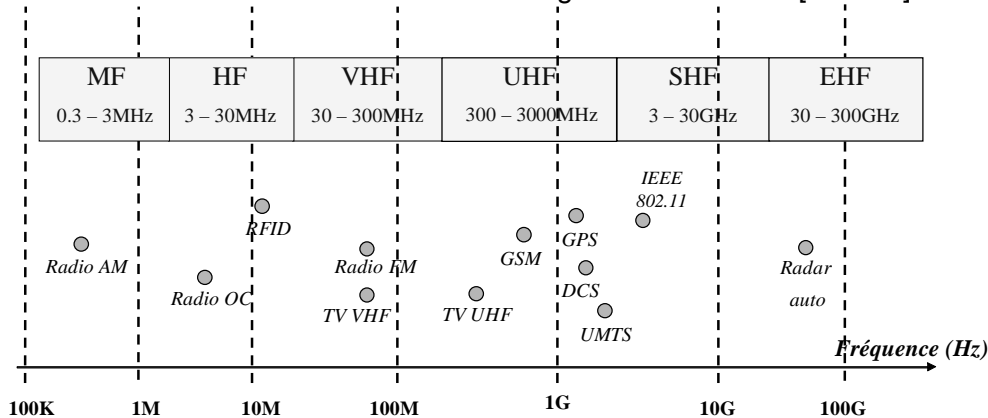


Figure 1-5 – Occupation du spectre radiofréquence

En outre, la tendance actuelle dans le domaine des systèmes embarqués est le « plus électrique », notamment dans l'aéronautique. Il s'agit de remplacer par exemple des systèmes pneumatiques et hydrauliques par des systèmes électriques, permettant ainsi des économies de poids et d'énergie. Cependant, un des problèmes de cette nouvelle tendance est d'assurer une haute compatibilité électromagnétique des systèmes électroniques [UN06]. Toutes ces raisons obligent les fabricants de circuits intégrés et de systèmes électroniques à réduire l'émission et la susceptibilité de leurs produits et à être en mesure d'apporter des solutions efficaces visant à les rendre robustes dans des environnements de plus en plus sévères.

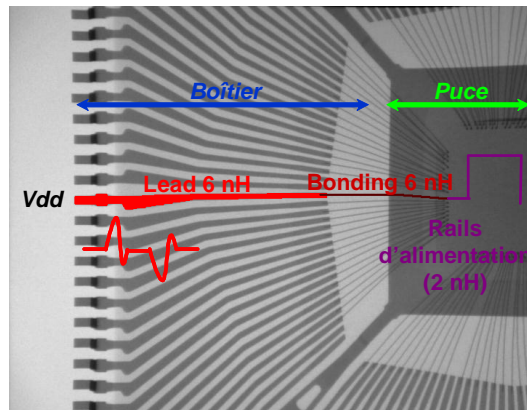
II. Emission parasite des circuits intégrés

Nous allons maintenant décrire les phénomènes qui sont à l'origine des émissions parasites et de leur propagation à travers les circuits électroniques. Ensuite, nous présenterons plusieurs modèles permettant de prédire les émissions parasites au niveau circuit intégré.

A. L'origine et la mesure des émissions parasites des circuits intégrés

1. L'origine : Le bruit de commutation simultanée

Les émissions électromagnétiques des systèmes électroniques trouvent leur origine au cœur des circuits intégrés. Ce phénomène provient du bruit de commutation simultanée ou *Simultaneous Switching Noise* (SSN) généré par les appels de courant dus à la commutation des différentes portes logiques du circuit. Des pics de courant transitoires apparaissent lors des commutations de l'état haut à l'état bas ou inversement des signaux logiques. Les alimentations et les références de masse parviennent aux circuits par l'intermédiaire d'un ensemble d'interconnexions, formées par les broches des boîtiers et le réseau d'alimentation interne. Toutes ces lignes représentent autant d'inductances et de résistances parasites qui, dès qu'elles sont traversées par un courant variable, induisent une variation de potentiel [CHEN98]. Le boîtier représente le contributeur majeur de l'inductance parasite, tandis que le réseau d'alimentation interne est plus résistif. La figure 1-6 décrit l'ensemble des inductances et des résistances parasites à l'intérieur d'un circuit intégré qui sont responsables de l'apparition de SSN, avec les valeurs des éléments parasites introduits par différents types de boîtiers couramment utilisés.







| Boîtier | Nombre max de broches | Pitch min (mm) | Inductance boîtier (nH) | Capacité boîtier (pF) |
|--|-----------------------|----------------|-------------------------|-----------------------|
|  SOIC | 90 | 0.4 | 1 – 7 | 1 – 7 |
|  QFP | 300 | 0.4 | 3 – 7 | 2 – 5 |
|  BGA | 2000 | 0.5 | 0.5 – 10 | 1 – 10 |
|  Stacked flip chip | 1800 | 0.15 | 0.3 – 2 | 0.2 – 0.4 |

Figure 1-6 – Inductances parasites liées aux interconnexions d’un circuit intégré (gauche) et caractéristiques électriques de différents types de boîtiers (droite) [BEND]

Le bruit lié au passage du courant de commutation des circuits au travers des inductances parasites des différentes interconnexions est appelé ΔI noise dont l’amplitude peut être évaluée à partir de l’équation 1-1 :

$$V_{\Delta I \text{ noise}} \approx L \times \frac{di}{dt} \quad \text{Équation 1-1}$$

avec :

- L : inductance parasite du chemin d’alimentation
- di/dt : pente du pic de courant

Néanmoins, le chemin d’alimentation est aussi constitué d’une petite résistance parasite, variant de 100 mΩ à 10 Ω suivant la technologie et la taille du circuit [VRIG05]. Le bruit lié au passage du courant appelé lors de la commutation des circuits au travers des résistances parasites est appelé IR noise. Avec l’augmentation de la résistance des interconnexions à chaque nœud technologique, le IR noise devient un problème de plus en plus contraignant. Alors que le ΔI noise entraîne une fluctuation de tension, le IR noise entraîne une chute de potentiel et dégrade les vitesses de commutation des portes logiques, faisant ainsi apparaître des délais parasites [AJAM03]. Cependant, l’ajout de résistances sur les rails d’alimentation permet d’amortir les oscillations produites par le ΔI noise et de réduire le bruit de commutation. Ainsi, la cumulation de ces deux effets permet de calculer l’amplitude du bruit de commutation en fonction du courant appelé par le circuit.

$$V_{SSN} = R \times i + L \times \frac{di}{dt} \quad \text{Équation 1-2}$$

La figure 1-7 décrit le phénomène de génération de bruit de commutation simultanée et la variation de tension d’alimentation produite.

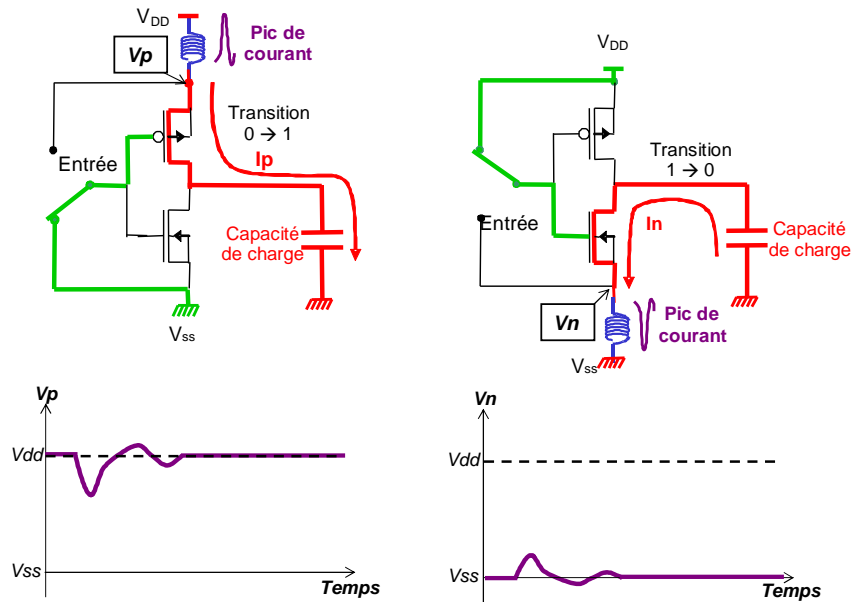


Figure 1-7 – Courant circulant dans un inverseur CMOS lors de sa commutation et génération de bruit de commutation simultanée sur les lignes d'alimentation

De nombreux modèles ont été développés afin de prédire l'amplitude du bruit de commutation. Celui-ci dépend d'un certain nombre de facteurs [SENT91] :

- la forme de l'appel de courant
- les paramètres technologiques et géométriques des transistors
- le nombre de portes commutant simultanément
- l'impédance du chemin d'alimentation ou de masse
- la disposition des plans d'alimentation et de masse [VAID95]
- la capacité de charge [VAID94]

Le tableau 1-2 présente les appels de courant typiques en fonction des technologies. Il apparaît clairement que l'amplitude du pic de courant et donc le bruit de commutation simultané augmentent avec l'évolution technologique. On peut remarquer que, même si le pic de courant généré par porte ainsi que la tension d'alimentation diminuent, l'appel de courant total augmente puisque les circuits deviennent de plus en plus denses.

| Technologie | Tension d'alimentation (V) | Densité de portes (/mm ²) | Pic de courant (mA/porte) | Capacité (fF/porte) | Pic de courant (A/mm ²) |
|-------------|----------------------------|---------------------------------------|---------------------------|---------------------|-------------------------------------|
| 1.2 μm | 5 | 8K | 1.1 | 60 | 8.8 |
| 0.8 μm | 5 | 15 K | 0.9 | 40 | 13.5 |
| 0.5 μm | 5 | 28 K | 0.75 | 30 | 21 |
| 0.35 μm | 5 – 3.3 | 50 K | 0.6 | 25 | 30 |
| 0.25 μm | 5 – 2.5 | 90 K | 0.4 | 20 | 36 |
| 0.18 μm | 3.3 – 2 | 160 K | 0.3 | 15 | 48 |
| 0.12 μm | 2.5 – 1.2 | 240 K | 0.2 | 10 | 48 |
| 90 nm | 2.5 – 1 | 480 K | 0.1 | 7 | 48 |
| 65 nm | 2.5 – 0.8 | 1000 K | 0.07 | 5 | 50 |
| 45 nm | 1.8 – 0.8 | 2000 K | 0.05 | 3 | 55 |

Tableau 1-2 – Evolution de l'amplitude du pic de courant en technologie CMOS [BEND06]

La figure ci-dessous présente un exemple de bruit de commutation simultanée ainsi que sa transformée de Fourier. La forme de cet appel de courant peut être représentée en première approximation par un triangle. Ce bruit est caractérisé par des temps de montée et de descente rapides lui conférant de nombreuses composantes harmoniques à haute

fréquence. L'analyse de son spectre montre qu'il couvre quasiment deux décades du spectre radiofréquence.

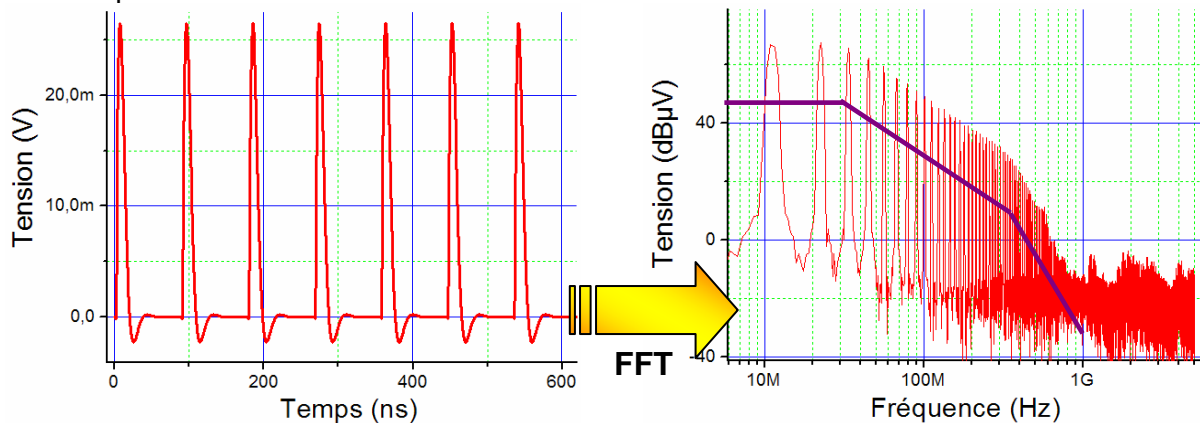


Figure 1-8 – Exemple de bruit de commutation simultanée et son spectre

Fort heureusement, des solutions ont été proposées pour réduire le SSN. Certaines sont empiriques tandis que d'autres proviennent d'analyses tirées des mesures et des simulations [VRIG05b]. Voici une liste non exhaustive des solutions existantes, classées en fonction du type de stratégies :

- D'abord, pour réduire le SSN, il faut contrôler l'impédance des chemins d'alimentation, en réduisant les inductances parasites grâce à l'utilisation de stratégies d'alimentations adaptées, d'assignation d'E/S ou l'utilisation de boîtiers faible inductance. L'impédance des chemins d'alimentation peut aussi être contrôlée en ajoutant des capacités de découplage [KIM98] [ARAG99]. Plus celles-ci se trouvent à proximité de la source d'émission, plus elles sont efficaces, ce qui conduit à ajouter des capacités non seulement sur la carte ou *Printed Circuit Board* (PCB), mais aussi à l'intérieur des boîtiers et directement sur le silicium (*capacité on-chip*).
- Ensuite, d'autres techniques consistent à isoler les blocs bruyants des blocs sensibles. Cela consiste principalement à séparer les alimentations des blocs de nature diverse et à isoler les blocs sur le silicium en créant des caissons d'isolation et des anneaux de garde.
- Enfin, on peut aussi directement agir sur la source d'émission. Par exemple, les stratégies de contrôle de l'appel de courant qui consiste à étaler dans le temps la consommation en courant, par exemple en ajoutant de la désynchronisation aléatoire ou *jitter* sur les signaux d'horloge ou en contrôlant le temps de commutation ou *slew rate* des E/S, sont très efficaces pour diminuer l'amplitude du pic de courant. D'autres stratégies plus récentes consistent à venir réduire localement les variations de tension en implantant des régulateurs de tension intégrés au plus près des blocs bruyants [BUDN06].

2. Les sources d'émission

L'importance des appels de courant dépend du type de bloc du circuit. Leur conception va donc affecter la génération de bruit. Les blocs les plus bruyants sont :

- Les blocs digitaux synchrones qui créent un appel de courant à chaque front de l'horloge de synchronisation. Comme nous l'avons vu dans le tableau 1-1, le bruit causé par l'activité des cœurs numériques augmente à chaque nouvelle génération de circuit.
- Les entrées-sorties. Le bruit produit par la commutation des E/S est très important puisque celles-ci sont constituées de transistors MOS capables de fournir un courant

important. Plus le nombre d'E/S commutant en même temps augmente et plus elles sont rapides, plus le bruit généré augmente.

- Les régulateurs à commutation, type *buck*, *boost converter* ou pompe à charge, qui réalisent un transfert de charges à chaque commutation d'une horloge.
- Les arbres d'horloge, qui distribuent le signal d'horloge et propagent le bruit à l'ensemble du circuit.
- Certains blocs analogiques tels que des amplificateurs de puissance ou des PLL, qui peuvent produire des émissions parasites concentrées sur quelques harmoniques

Ces différents blocs peuvent être intégrés à l'intérieur du même circuit, comme dans un microcontrôleur qui intègre des blocs digitaux, des E/S, des régulateurs, des PLL et des blocs analogiques. La figure 1-9 présente une vue du placement des différents blocs ou *floorplan* d'un microcontrôleur 16 bits.

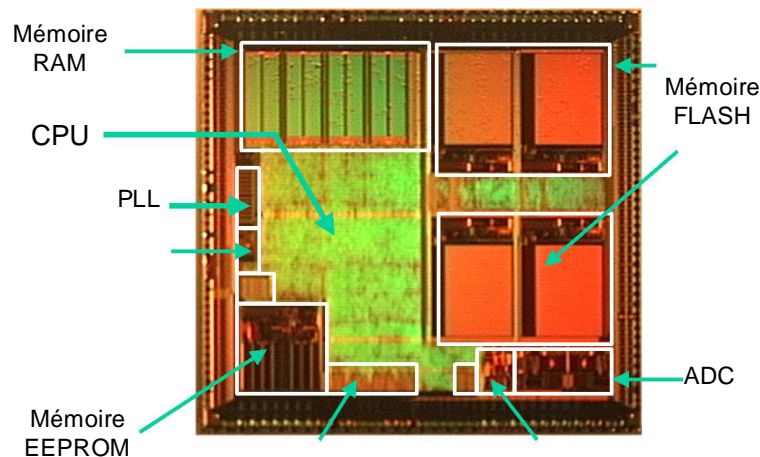


Figure 1-9 – Floorplan d'un microcontrôleur 16 bits (Freescale)

3. La propagation du bruit

a. Les conséquences

Une fois le bruit généré, celui-ci va pouvoir se propager à travers tout le circuit ou aux circuits environnants, soit par couplage conduit, soit par couplage rayonné, comme l'illustre la figure 1-10. A l'intérieur même du circuit, des problèmes d'auto susceptibilité risquent d'apparaître, c'est-à-dire qu'un bloc bruyant pourra perturber un bloc sensible. Par exemple, la commutation de plusieurs E/S dans un circuit peut générer du bruit de commutation simultanée sur les lignes d'alimentation des E/S. Une partie de ce bruit peut se coupler au bus d'alimentation dédié aux parties analogiques, et induire des erreurs sur le résultat de conversion d'un convertisseur analogique numérique. Les circuits intégrés sont montés sur des cartes (PCB) et partagent aussi un ensemble de pistes communes. Le bruit peut aussi se propager à travers toute la carte et venir perturber les circuits environnants. Par exemple, imaginons une carte de contrôle moteur sur laquelle se trouve un hacheur piloté par un microcontrôleur. Le hacheur produit de très forts appels de courants induisant un bruit important. Une partie de ce bruit peut venir se coupler sur les lignes d'alimentation du microcontrôleur et perturber son fonctionnement.

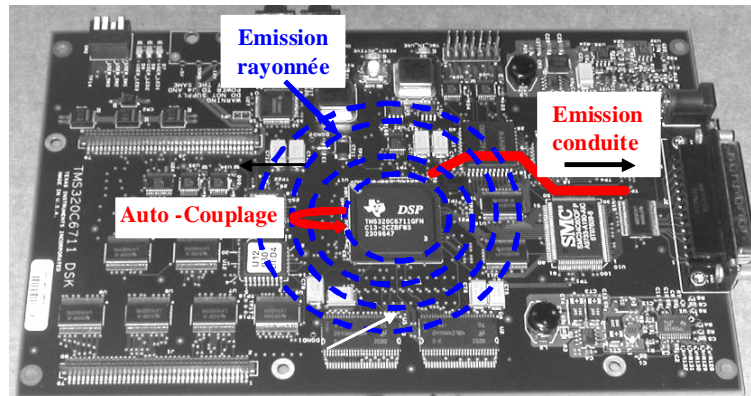


Figure 1-10 – Propagation du bruit généré par un circuit intégré

b. Mécanismes de propagation conduite

Le bruit se propage principalement à l'intérieur des circuits ou sur les PCB par couplage conduit. Les lignes d'alimentation ou de masse des cœurs digitaux ou des entrées sortie sont les principaux vecteurs de propagation, puisque la commutation des cœurs numériques ou des entrées sorties génère des fluctuations de tension sur les alimentations. Une modélisation complète des résistances et des inductances parasites des interconnexions permettent de déterminer l'amplitude du bruit conduit. La propagation peut se faire aussi par couplage entre interconnexions voisines. Ce couplage, appelé aussi diaphonie ou *crosstalk*, peut être soit de nature inductive, soit de nature capacitive. La figure 1-11 décrit le phénomène.

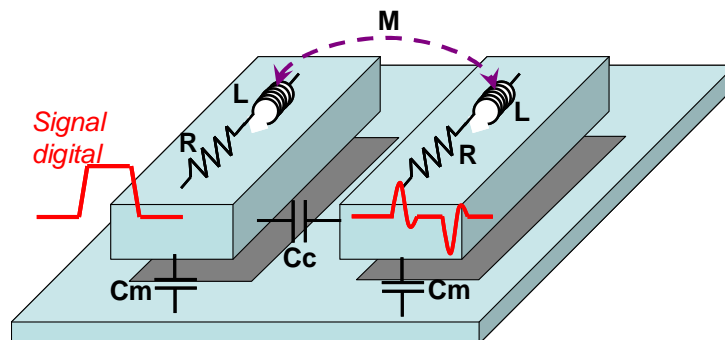


Figure 1-11 – Couplage entre 2 interconnexions

A l'intérieur des circuits intégrés, puisque les interconnexions sont très peu inductives et très rapprochées, le couplage est de nature capacitive, contrairement aux boîtiers où le couplage est plutôt de nature inductive. Celui-ci joue un rôle prépondérant dans la génération de couplages diaphoniques et peut être responsable de fluctuations de niveaux de tension internes [RATS94]. Le couplage entre interconnexions prend une importance cruciale dès que les fréquences des signaux des E/S augmentent. En effet, l'amplitude de tensions induites par la diaphonie dépend du temps de montée des signaux. De plus, plus les signaux sont rapides, plus ils sont sensibles à toute forme de dégradation de leur intégrité.

A l'intérieur des circuits, un autre couplage est aussi à l'œuvre. L'ensemble des blocs d'un même circuit partage le même substrat. Du fait de son faible dopage, celui-ci présente une résistivité élevée offrant une bonne isolation entre les différents blocs. Cependant, les blocs bruyants tels que les blocs digitaux peuvent injecter du bruit dans le substrat, qui va se propager vers des blocs sensibles tels que les blocs analogiques et éventuellement les perturber. Ce phénomène appelé couplage substrat est un des principaux freins au développement de SoC mixant des blocs analogiques et numériques [SHEN02]. Différents mécanismes d'injection sont détaillés figure 1-12 :

- Par les contacts de polarisation du substrat ; si une alimentation bruitée vient polariser le substrat, alors le bruit est directement injecté dans le substrat à travers la résistance formée par le contact.
- Le couplage capacitif entre le substrat et les différents éléments d'un circuit, tels que les jonctions PN au niveau des drains et des sources, les interconnexions des niveaux de métaux inférieurs, et les caissons d'isolation. Ce mode est particulièrement important pour les blocs digitaux rapides.
- Le courant d'ionisation par impact, dû à la création de porteurs chauds formés entre le drain et la source des transistors mis en saturation et qui sont injectés dans le substrat. Ce phénomène est prépondérant jusqu'à quelques dizaines de mégahertz et prend de l'importance avec la réduction de la taille des circuits [MERR94].

Les phénomènes liés à la réception de ce bruit sont assez similaires et sont les suivants :

- l'interaction du bruit substrat avec les transistors MOS peut se faire au niveau des capacités de jonction, ou à cause du body effect. A cause de la variation de la tension de polarisation du substrat due au bruit, le seuil de commutation, la tension drain source et le courant de drain sont modifiés.
- Couplage capacitifs au niveau des résistances de diffusion et des capacités on chip, puisqu'elles présentent une surface e regard importante avec le substrat.
- les alimentations analogiques peuvent aussi être affectées par le couplage substrat à travers les contacts de polarisation

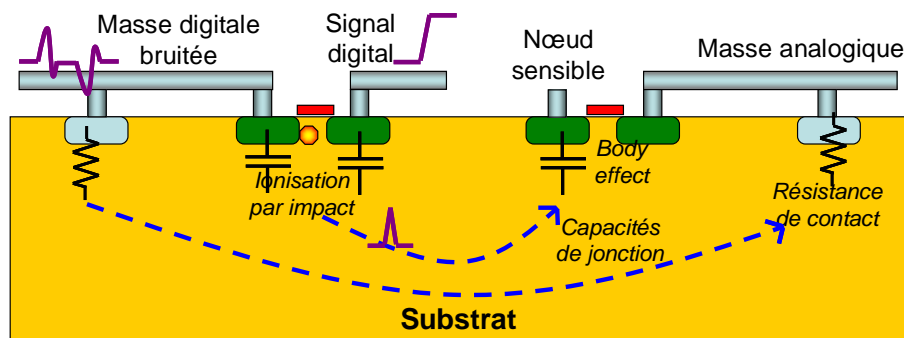


Figure 1-12 – Mécanismes d'injection et de réception de bruit par couplage substrat [ARAG99]

La propagation du bruit dépend fortement du type de dopage employé, de la présence d'anneaux de garde, de caissons d'isolation, d'une polarisation à la masse par face arrière,... Plusieurs modèles du bruit injecté et de propagation du bruit à travers le substrat existent [GHAR96] [ARAG99]. Ceux-ci sont basés soit sur la résolution de l'équation de Poisson soit sur l'extraction d'un réseau RC par la méthode de éléments finis à partir d'un modèle maillé du substrat. Récemment, dans [VALO06], des modèles type ICEM (voir 2.3.4) ont été proposés pour simuler l'injection du bruit dans le substrat. Malgré les simplifications proposées au niveau des mécanismes d'injection, les corrélations avec les mesures démontrent l'efficacité de cette approche.

c. Mécanismes de couplage rayonné

Toute interconnexion peut jouer le rôle d'antenne, de manière plus ou moins efficace à une fréquence donnée. Ainsi, dès que la longueur l d'une interconnexion s'approche :

$$l \approx \frac{\lambda}{4}$$

celle-ci joue un rôle d'antenne et les courants qui les traversent ou les tensions à leurs bornes peuvent engendrer la création d'un champ électromagnétique. Le tableau 1-3 donne une idée des structures pouvant jouer le rôle d'antenne en fonction de la fréquence.

| Fréquence | 10 MHz | 100 MHz | 1 GHz | 10GHz |
|---------------------------|------------|---------|-----------|--------------|
| Longueur d'onde λ | 30 m | 3 m | 30 cm | 3 cm |
| $\lambda/4$ | 7.5 m | 75 cm | 7.5 cm | 7.5 mm |
| Antenne physique | Long câble | Câble | Piste PCB | Lead boîtier |

Tableau 1-3 – Dimensions d'antenne en fonction de la fréquence

La circulation d'un courant à l'intérieur d'une boucle (formée par exemple par un conducteur et son retour à la masse) constitue une source efficace de champ magnétique, alors que la variation de potentiel d'une interconnexion (par exemple la commutation d'une broche d'un port de microcontrôleur) constitue une source efficace de champ électrique. La figure 1-13 illustre le mécanisme de génération des champs électriques et magnétiques à proximité des broches d'un boîtier.

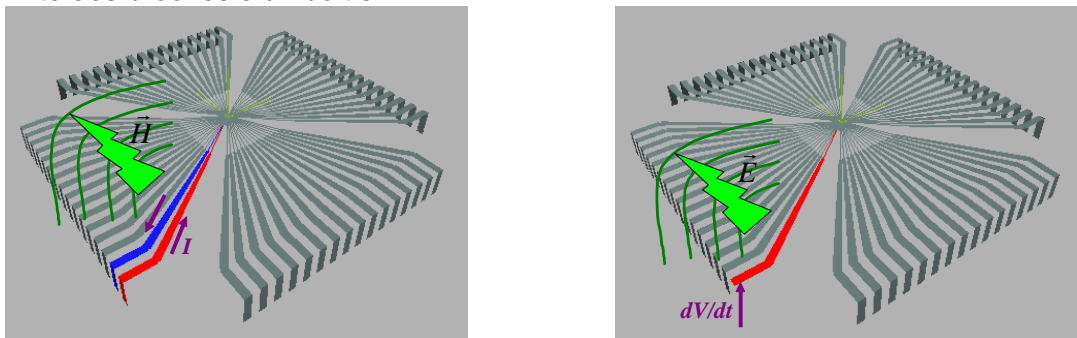


Figure 1-13 – Mécanismes de génération du champ magnétique (gauche) et électrique (droite) en champ proche

Le rayonnement produit par n'importe quelle antenne peut se séparer en trois zones, détaillées sur la figure 1-14.

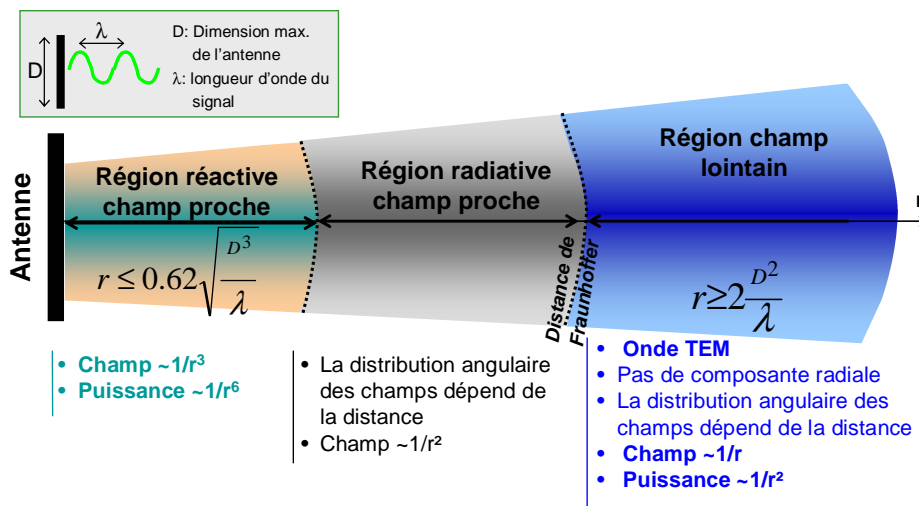


Figure 1-14 – Régions électromagnétiques d'une antenne

On distingue les zones suivantes :

- la zone de rayonnement en champ proche, qui se situe à proximité de l'antenne. A l'intérieur de cette zone, l'onde plane ne s'est pas encore formée et la distribution des composantes du champ dépend de la distance à l'antenne. L'amplitude des

composantes du champ se met à décroître très rapidement à mesure qu'on s'éloigne de l'antenne.

- la zone de Fresnel, qui est une zone intermédiaire
- La zone de champ lointain, où l'onde plane est formée. Celle-ci est qualifiée d'onde transverse électromagnétique ou TEM.

Au niveau d'un circuit intégré, l'émission rayonnée est principalement due au boîtier, dont les broches constituent des antennes [SLAT00]. En effet, d'après les dimensions données dans le tableau 1-3, on voit nettement que la taille d'un circuit intégré (la surface maximale est de quelques cm²) est insuffisante pour rayonner à des fréquences inférieures à plusieurs dizaines de gigahertz. Ainsi, le champ proche est un outil d'investigation intéressant car, comme l'onde générée par le circuit ne s'est pas formée, il permet d'identifier les sources locales de rayonnement. La figure 1-15 présente un exemple de cartographie du champ magnétique (gauche) et électrique (droite) au-dessus d'un boîtier de microcontrôleur. Le champ magnétique est généré par la circulation des courants parasites dus au bruit de commutation simultanée et se retrouve principalement au-dessus des broches d'alimentation et de masse. Le champ électrique est généré par les fortes variations de potentiel et se retrouve par exemple au-dessus d'un port qui commute.

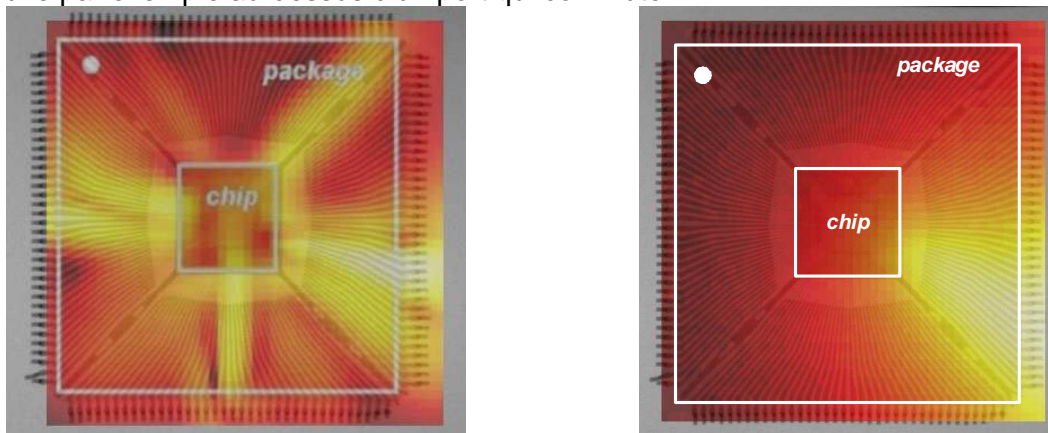


Figure 1-15 – Exemple de cartographies de l'émission en champ magnétique (gauche) et électrique (droite) d'un microcontrôleur

4. Les techniques de mesure de l'émission parasite des circuits intégrés

Les fabricants de systèmes utilisant des circuits intégrés doivent s'assurer que les niveaux d'émission ne dépassent pas les limites d'émissions autorisées. Par conséquent, ceux-ci contraignent de plus en plus les fabricants de circuits intégrés au point de vue de l'émission des circuits utilisés, afin de garantir la conformité CEM de leurs applications. Les fabricants de semi-conducteurs ont donc dû développer des standards de mesure pour caractériser le bruit émis par les circuits intégrés. Ces normes sont regroupées sous l'appellation IEC-61967 [IEC61967]. La plupart sont dérivés de standards de mesure système, comme le standard CISPR25 utilisé dans la caractérisation des émissions électromagnétiques en automobile. La figure 1-16 présente plusieurs standards de mesure de l'émission des circuits intégrés, qui sont détaillés dans le tableau 1-4.

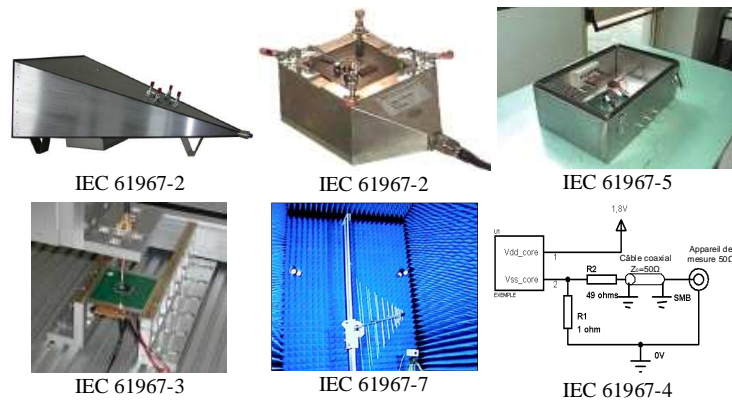


Figure 1-16 – Méthode de mesure de l'émission des circuits intégrés

| Standard | Description | Type émission | Statut |
|----------|--|-------------------------|----------------------|
| 61967-2 | Cellule TEM/GTEM : 150 KHz – 18 GHz | Rayonné global | Achevé |
| 61967-3 | Scan champ proche en surface : 10 KHz – 3 GHz | Rayonné localisé | Rapport technique |
| 61967-4 | Méthode 1 Ω – 150 Ω : 150 KHz – 1 GHz | conduite différentielle | Achevé |
| 61967-5 | Cage de Faraday (WBFC) : 150 KHz – 1 GHz | Conduite, mode commun | Achevé |
| 61967-6 | Sonde magnétique : 150 KHz – 1 GHz | Rayonné localisé | Achevé |
| 61967-7 | Chambre réverbérante à brassage de mode (CRBM) | Rayonné global | Nouvelle proposition |

Tableau 1-4 – Description des standards de mesure d'émission des circuits intégrés IEC61967

B. Les modèles de prédiction de l'émission parasite des circuits intégrés

1. Problématique générale

Puisque les clients des fabricants de circuits intégrés imposent de plus en plus de contraintes au point de vue CEM, celle-ci doit être prise en compte le plus tôt possible dans les phases de design. En effet, dans les années 90, la validation CEM d'un circuit ne se faisait qu'après fabrication et par mesure. Le non respect des critères CEM était la 3^e cause de *redesign*. Afin d'éviter ces phases coûteuses en temps et en argent, la prédiction des niveaux de bruit généré par les circuits intégrés doit être mise en place au cours des étapes de design, rendant nécessaire le développement de modèles de prédiction. Actuellement, les fabricants disposent d'outils et de flots de simulation permettant de prédire l'amplitude du SSN à partir d'informations telles que le *floorplan* et des *netlists* au niveau transistor, afin d'estimer les appels de courant et les parasites introduits par les interconnexions [CHEN98] [CUI05] [AJAM03]. Ainsi, il est possible de vérifier lors des phases de design si les circuits respectent les marges de bruit requises.

Cependant, l'émission électromagnétique ne concerne pas seulement les circuits intégrés, mais aussi le système complet qui peut englober plusieurs circuits. Comme nous l'avons vu précédemment, des domaines comme l'automobile et l'aéronautique sont soumis à des contraintes très strictes au point de vue CEM et donc à la même problématique de prédiction du niveau d'émission durant les étapes de design. Pour prendre en compte l'émission des circuits intégrés dans l'émission globale du système et tester l'effet de techniques de réduction du bruit, les équipementiers exigent des fondeurs des modèles

d'émission conduit et rayonné de leurs composants. Cela pose plusieurs contraintes au niveau des modèles que doivent fournir les fondeurs :

- non confidentialité des modèles, interdisant l'emploi de modèles au niveau transistor, de schématiques complètes des circuits
- rapidité de simulation, ce qui oblige à réduire la complexité des modèles
- compatibilité avec des outils standards tels que SPICE et VHDL-AMS [PERD04]

Pour répondre à ce problème, une approche intéressante consiste à utiliser des modèles simplifiés qu'on appelle macromodèles d'émission. Les paramètres de ces macromodèles sont obtenus lors des phases de simulation et peuvent être réajustés une fois les mesures réalisées. La figure 1-17 illustre l'idée générale de chaque macromodèle, qui consiste à remplacer les netlists au niveau transistor décrivant les circuits par quelques éléments simples et le plus souvent linéaires. Ces simplifications requièrent néanmoins certaines approximations. Nous allons maintenant présenter quelques exemples de modèles actuels.

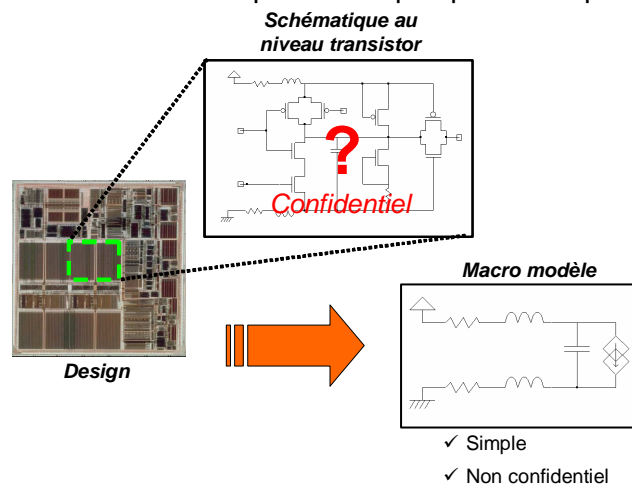


Figure 1-17 – Principe d'un macro modèle

2. Modèle IBIS

Le modèle IBIS (Input/output Buffer Information Specification) [IBIS] a été à l'origine développé par INTEL dans les années 90 pour vérifier l'intégrité des signaux de sortie, paramètre fondamental dans les interfaces rapides. Il s'agit d'un modèle comportemental qui tient compte de l'effet des buffers d'entrée sortie des circuits et des boîtiers sur l'allure du signal sans passer par un modèle de transistor [TEH96]. La modélisation IBIS permet de donner une vision simplifiée mais suffisamment précise d'une E/S pour réaliser des simulations rapides d'intégrité de signal sans avoir à divulguer d'informations sur le design de l'E/S. La figure 1-18 décrit la structure du modèle IBIS d'une sortie.

L'E/S est représentée par deux transistors appelés *Pullup* et *Pulldown*, un étage de protection ESD composé de deux diodes appelées *Power clamp* et *Ground clamp*, suivi par un modèle RLC représentant le boîtier. La description du modèle est contenu dans un fichier standard et formaté contenant les informations suivantes, obtenues par mesure ou simulation :

- Informations générales sur le circuit
- Modèle électrique du boîtier
- Liste des pins ou *pin-out*, ainsi que les modèles des composants rattachés à chaque pin
- Les modèles des différents composants, décrits à l'aide de tables (par exemple, les caractéristiques I(V) des diodes de protection)
- Tables décrivant les formes de tension liées aux transitions logiques (par exemple pour décrire la montée d'un signal de sortie)

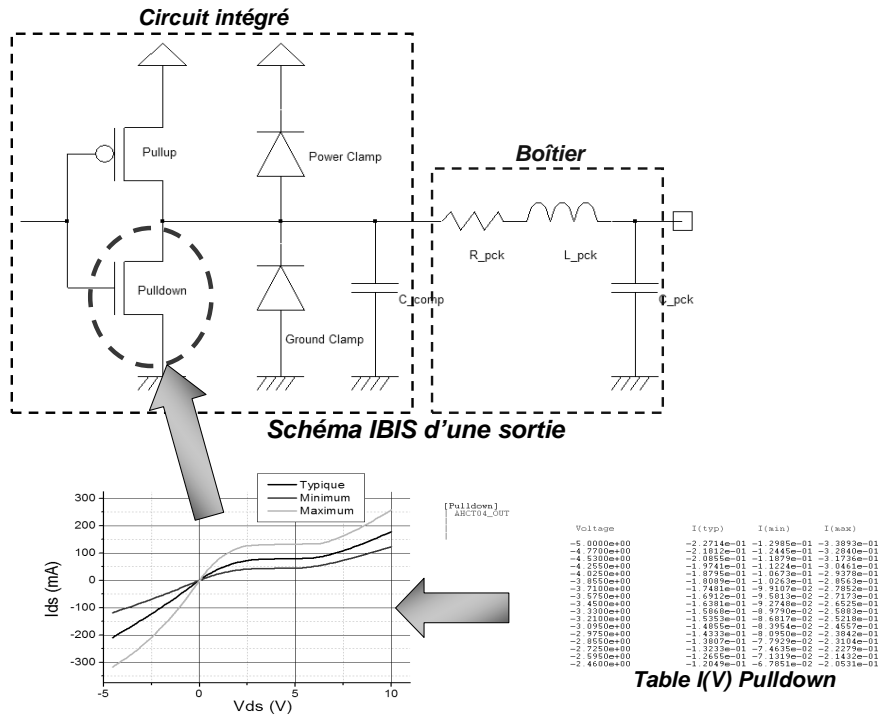


Figure 1-18 – Structure du modèle IBIS d'une sortie de circuit

Cependant, la modélisation IBIS ne permet pas de prendre en compte le bruit véhiculé sur les rails d'alimentation dû au bruit de commutation simultanée, puisqu'il n'intègre pas de modèles de rails d'alimentation, le limitant uniquement aux simulations d'intégrité de signal. En outre, pour des simulations très hautes fréquences, il est nécessaire de disposer de modèles plus complexes que ceux fournis par IBIS. Néanmoins, IBIS reste un standard ouvert, qui intègre des données supplémentaires à chaque nouvelle version. On peut citer notamment le fait que des appels à des sous-modèles ont été ajoutés au format IBIS, permettant ainsi d'attacher au fichier des modèles de circuits extérieurs, comme par exemple un modèle ICEM d'un cœur d'un circuit intégré et de ses lignes d'alimentation (cf. 2.3.4).

3. Modèle LEECS

Le modèle LEECS (Linear Equivalent Circuit and Current-Source) est un macromodèle destiné à la simulation de l'émission conduite et à la susceptibilité des circuits digitaux et des PCB. Comme son nom l'indique, ce modèle consiste en un circuit linéaire équivalent type RLC ou Z(f) représentant l'impédance interne du circuit, et une source de courant équivalent, qui représente l'activité interne du circuit. Deux types de modèles LEECS ont été développés : le modèle LEECS-core [TAKA99] modélisant le bruit induit par l'activité du cœur digital d'un circuit, et LEECS-IO [OSA03] modélisant le bruit généré par les entrées sorties. Ces modèles sont décrits uniquement dans le domaine fréquentiel. Même s'il n'est pas possible de réaliser de simulations temporelles, il est néanmoins possible de tester l'effet de capacité de découplage sur le spectre d'émission. La figure 1-19 décrit la structure du modèle LEECS.

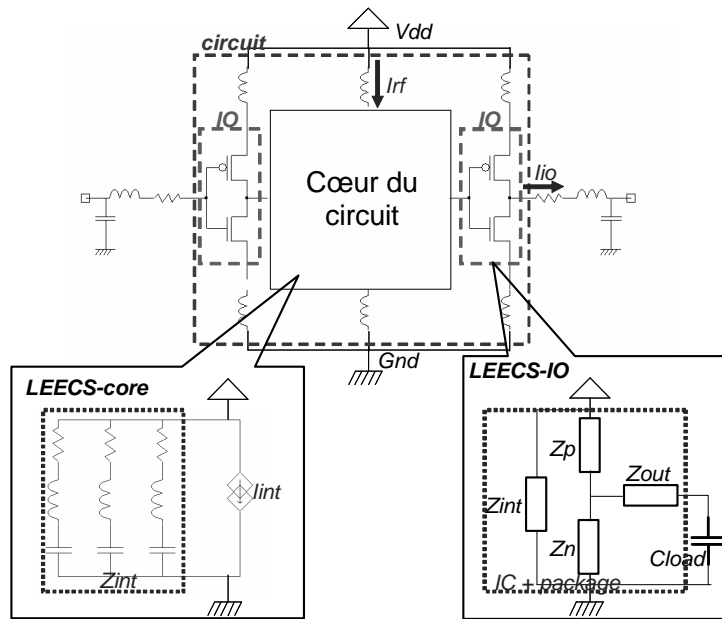


Figure 1-19 – Modèle LEECS-core et LEECS-IO

4. Modèle ICEM

Le modèle ICEM (Integrated Circuit Emission Model) [ICEM] est dédié à la simulation de l'émission conduite et rayonnée due à l'activité interne des circuits et à la commutation des IO, ainsi que l'analyse d'auto-susceptibilité ou d'immunité interne [CHEN00] [CALV03]. Le formalisme du modèle ICEM est basé sur l'architecture interne d'un circuit intégré : le bruit est généré par l'activité digitale interne et se propage le long des rails d'alimentation, puis à travers les plots d'entrée sortie et le boîtier et enfin sur la carte. Le bruit peut aussi se propager à travers les IO, sur d'autres rails d'alimentation ou le substrat et venir perturber d'autres blocs. Cela lui donne un avantage car il représente physiquement la façon dont se propage le bruit à travers le circuit ou en dehors, et ainsi permet de simuler le comportement CEM global du circuit. La figure 1-20 présente l'architecture de modèle ICEM représentant un circuit dans lequel un bloc digital vient perturber un bloc analogique par couplage substrat.

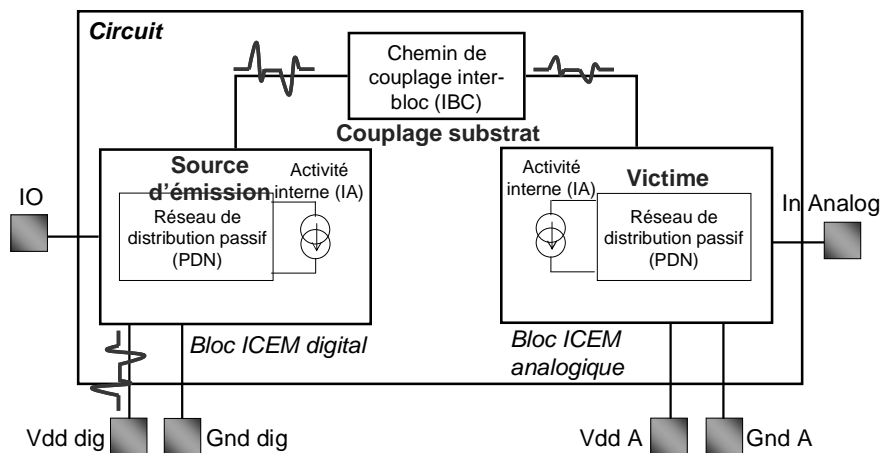


Figure 1-20 – Architecture d'un modèle ICEM

A la base de l'architecture du modèle ICEM, on trouve le bloc ICEM. Chaque bloc ICEM représente l'activité d'un bloc du circuit. Chaque bloc ICEM est interconnecté à d'autres blocs par l'intermédiaire de chemin de couplage ou Inter Coupling Bloc (IBC), ou bien vers l'extérieur du circuit. Chaque bloc ICEM est composé de :

- L'activité interne (IA) : ce composant décrit l'activité interne du circuit en terme de courant. La norme ICEM n'impose pas de façon pour modéliser l'activité interne. On peut aussi bien la représenter par une source triangulaire que par une source du type PWL.
- Le réseau de distribution passif ou Passive Distribution Network (PDN) : ce composant représente l'impédance vue entre 2 terminaux, par exemple entre l'alimentation Vdd et la masse Vss. De même, son format est laissé libre par la norme ICEM. Il peut s'agir d'éléments passifs localisés, des boîtes « noires » contenant des paramètres S, ou d'éléments distribués comme des lignes de transmission. La façon de modéliser le PDN dépend de la fréquence limite de validité du modèle.

La figure 1-21 décrit le modèle électrique d'un bloc ICEM d'un circuit intégré. Ce modèle prend en compte l'influence de l'activité interne, les lignes d'alimentation internes et l'effet du boîtier. Ce modèle est valide jusqu'à quelques centaines de MHz. Pour le rendre valable à plus haute fréquence, il est possible d'augmenter le nombre d'éléments localisés. Le tableau 1-5 décrit chaque élément composant ce modèle.

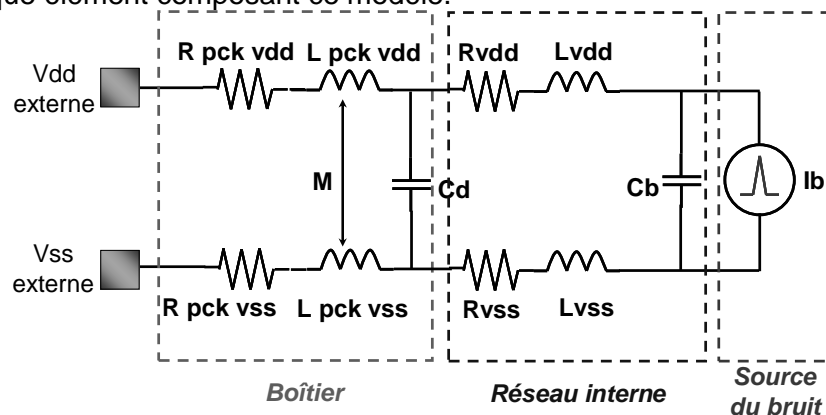


Figure 1-21 – Structure « classique » d'un bloc ICEM

| Éléments | Description |
|--------------------|---|
| Ib | Source de courant représentant la source de l'émission parasite. Sa forme peut se simplifier à une série de pulses triangulaires. |
| Cb | Capacité de découplage locale du bloc. Elle représente la capacité équivalente du bloc. |
| Lvdd, Lvss | Inductances séries des rails d'alimentation internes |
| Rvdd, Rvss | Résistances séries des rails d'alimentation internes |
| Cd | Capacité de découplage on-chip entre les rails Vdd et Vss |
| Lpck_vdd, Lpck_vss | Inductances séries ajoutées par le boîtier |
| Rpck_vdd, Rpck_vss | Résistances séries ajoutées par le boîtier |
| M | Couplage mutuel entre les broches du boîtier |

Tableau 1-5 – Composants de base d'un bloc ICEM

Pour établir le modèle ICEM, différentes données sont nécessaires. Celles-ci peuvent être extraites directement du *layout* du circuit par le fondeur, obtenues par mesures ou simulation ou bien fournies par des fichiers type IBIS. La figure 1-22 décrit le flot permettant d'établir le modèle ICEM d'un circuit intégré.

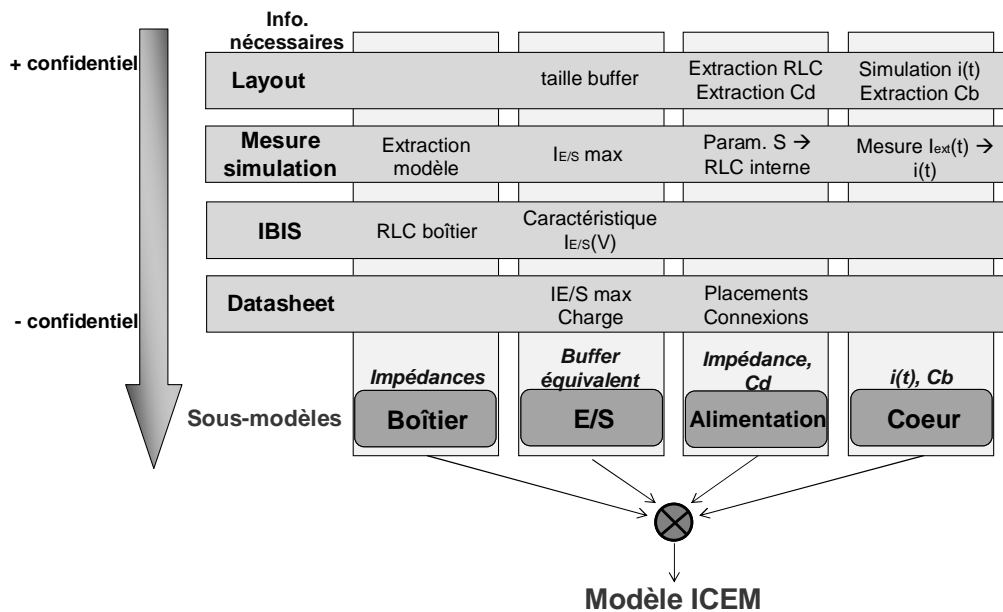


Figure 1-22 – Flot de conception du modèle ICEM [BENDH06]

La conception du modèle ICEM peut se diviser quatre parties :

- modèle de boîtier : un modèle électrique des broches du boîtier peut être déduit directement du fichier IBIS ou extrait de mesures (analyseur de réseau, réflectométrie) ou de simulation électromagnétique
- modèle des E/S : en émission, on ne s'intéresse qu'aux E/S configurées en sortie. Le modèle ICEM réutilise le formalisme d'IBIS dans lequel une sortie est représentée par deux transistors équivalents de *pull up* et de *pull down*. Les paramètres de taille et du modèle de ces deux transistors peuvent être déduits des caractéristiques $I(V)$, données par IBIS ou obtenues en mesure.
- modèle du réseau d'alimentation : l'extraction d'un modèle précis du réseau d'alimentation interne du circuit peut se faire en simulation à condition de disposer d'informations concernant le routage du circuit. Il peut aussi être extrait par mesure de paramètres S entre les différentes broches du boîtier.
- modèle du cœur : il s'agit d'extraire la source de courant équivalente représentant l'activité interne et la capacité associée Cb. Ces paramètres peuvent être extraits d'une simulation du courant de cœur, mais il est nécessaire de disposer du *layout* ou de la *netlist* du circuit. Cependant, en mesurant le courant d'alimentation en externe du circuit, il est possible de construire un modèle de cœur.

La structure d'ICEM permet à la fois de faire de l'analyse de l'émission conduite et rayonnée. La structure du PDN permet la simulation de l'impédance du réseau d'alimentation interne et de faire apparaître les différentes résonances qui vont affecter le bruit conduit. Par contre, la prédiction de l'émission rayonnée nécessite de simuler le comportement électrique du circuit et le rayonnement électromagnétique du circuit associé à son activité. Pour la simulation de l'émission rayonnée, ICEM propose deux méthodologies différentes, sur lesquelles nous reviendrons dans le chapitre II consacré à la modélisation du rayonnement en champ proche des circuits intégrés.

III. La susceptibilité des circuits intégrés

A. Sources de perturbations électromagnétiques

De nombreuses sources de perturbations électromagnétiques sont à l'origine de défaillances des circuits intégrés. On peut distinguer deux types de perturbations : les perturbations harmoniques, modulées ou non, et les perturbations transitoires. Voici quelques-unes de ces sources, représentées sur la figure 1-23 :

- les émetteurs dans les communications hertziennes
- les radars
- les circuits intégrés
- les composants de puissance, les moteurs
- des sources naturelles ou artificielles
- des impulsions énergétiques (foudre, Electromagnetic Pulse (EMP), micro ondes de fortes puissances)

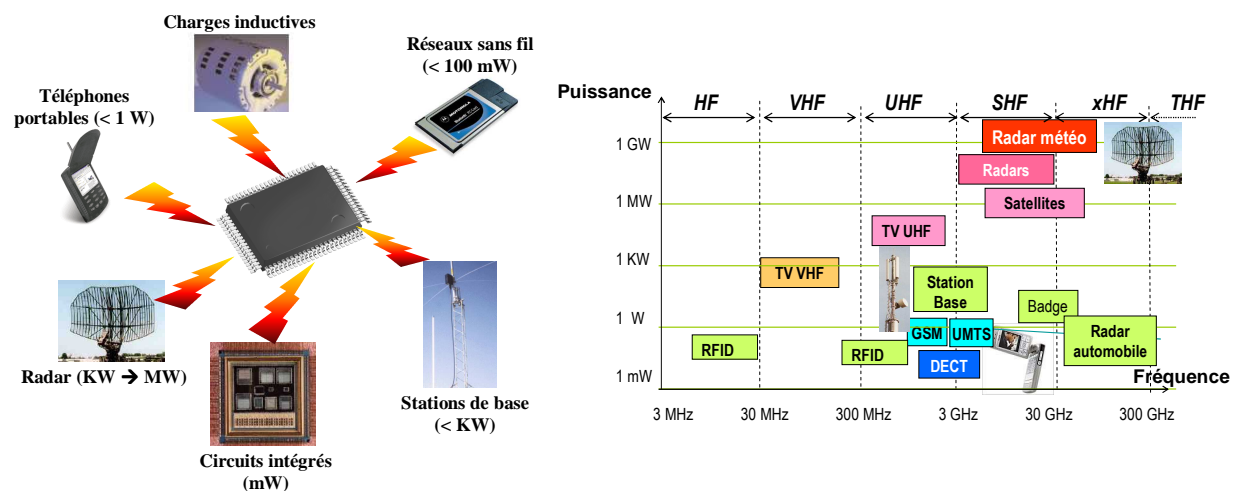


Figure 1-23 – Exemple de sources de perturbations électromagnétiques

1. Les communications hertziennes

Comme le montre la figure 1-23, le spectre radiofréquence est utilisé pour de nombreuses applications de télécommunications sans fils. D'abord, on trouve les diffusions à longue distance de type télédiffusion et radiodiffusion. Les puissances émises sont très importantes (plusieurs kilowatts), mais fort heureusement, le nombre d'émetteurs reste faible. Ensuite, on trouve les réseaux locaux ou courte distance sans fil, type Bluetooth ou WiFi. La puissance des émetteurs est nettement plus faible (seulement quelques dizaines de milliwatts) mais le nombre de sources est beaucoup plus important. Dans ce genre de communication, les émetteurs génèrent un signal harmonique continu en bande étroite modulé en amplitude ou en fréquence. Ainsi, la bande de fréquence « polluée » reste restreinte à la bande passante de l'émetteur. La téléphonie mobile est aussi une source de perturbations, plus fréquente que les deux précédentes. Plusieurs standards existent aujourd'hui : GSM (autour de 900 MHz), DCS (autour de 1.8 GHz) et l'UMTS (entre 1.9 et 2 GHz). Les puissances mises en jeu varient suivant que l'on considère la station de base ou le téléphone cellulaire. Ainsi, la station de base peut émettre des puissances atteignant plusieurs centaines de watts alors que la puissance émise par le téléphone portable ne dépasse pas 1 W. Le signal est aussi une porteuse sinusoïdale modulée en amplitude et en phase, mais l'émission n'est pas continue et se fait sous forme de train d'impulsions ou de *bursts*. Enfin, on peut aussi évoquer l'utilisation de liaisons sans fil faible puissance (quelques dizaines de milliwatts) dans des applications comme les identifiants radiofréquences (RFID) ou les capteurs de pression embarqués dans les pneumatiques de automobiles.

2. Les radars

À l'inverse de la radiodiffusion et la télédiffusion, les radars ne constituent pas les sources de perturbations courantes. Ils représentent par contre un risque d'interférences pour les systèmes électroniques utilisés dans l'aéronautique ou le militaire. Les radars constituent une source de perturbations très énergétique. Les signaux radars correspondent à des trains d'impulsions dont le contenu fréquentiel est situé à plusieurs gigahertz. Les puissances mises en jeu sont très importantes (quelques kilowatts à plusieurs mégawatts) et les faisceaux radar sont focalisés sur des zones très localisées. Ainsi, leur pouvoir de nuisance peut s'étendre sur plusieurs kilomètres le long du faisceau radar.

3. Les circuits intégrés

Comme nous l'avons vu dans le chapitre précédent, les circuits intégrés sont des sources de champ électromagnétique parasite dû à leur activité interne. Les niveaux de perturbations sont faibles (de quelques milliwatts à quelques watts), mais les spectres couverts sont très larges. Contrairement aux autres sources de perturbation présentées ici, il s'agit d'une perturbation interne au système. Alors que les perturbations hertziennes sont plutôt ponctuelles et rares, les perturbations provoquées par les circuits intégrés sont permanentes et provoquent un auto parasitage du système.

4. Les perturbations transitoires

Le terme perturbation transitoire couvre un éventail de perturbations large. Il est possible de les classifier en fonction de l'énergie qu'ils véhiculent. L'effet perturbateur des différents types de transitoires ou *pulses* va dépendre de l'énergie qu'ils véhiculent, et donc de caractéristiques telles que leur amplitude, leur temps de montée, leur durée, leur taux de répétition. Comme il s'agit de transitoires rapides, leur contenu fréquentiel est large et peut s'étendre jusqu'à de très hautes fréquences. Celui-ci dépend principalement du temps de montée du transitoire.

Le premier type de perturbations transitoires concerne les décharges électrostatiques (ESD) qui sont par exemple décrites dans la norme [IEC61000-4-4]. Il s'agit des transitoires les moins énergétiques mais ceux-ci restent à l'origine d'un grand nombre de défaillances. Il s'agit de phénomènes transitoires qui apparaissent quand un corps chargé est mis à la masse et se décharge brutalement. Le transfert de charges peut donner lieu à la création d'un arc électrique générant ainsi le passage rapide d'un courant important sous une forte tension. Plusieurs phénomènes peuvent être à l'origine d'ESD et on distingue 3 types de tests ESD, décrits sur la figure 1-24 :

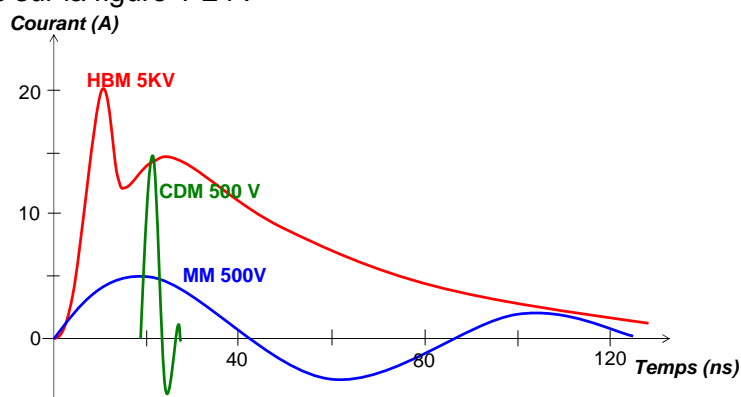


Figure 1-24 – Modèles de décharge électrostatique

- *Human Body Model* (HBM) qui représente les décharges produites par le contact avec des êtres humains.
- *Machine Model* (MM) qui représente le contact avec les objets métalliques chargés qui touchent le circuit lors de ses phases de tests.

- *Charged Device Model* (CDM) qui représente la décharge du circuit sur un plan de référence lors des phases d'assemblage du circuit.

Au niveau circuit, les tests ESD sont généralement effectués avant la mise sous tension du composant pour tester sa robustesse. Cependant, il existe aussi des tests ESD fonctionnels avec le composant sous tension. Comme ils sont peu énergétiques, les ESD sont à l'origine de dégradations ponctuelles comme les perçages d'oxyde ou les déformations de jonction ou d'interconnexions métalliques [DIA95].

Le second groupe de transitoire est appelé *Electrical Fast Transient* (EFT) et sont décrits dans la norme [IEC61000-4-2]. Ils sont particulièrement représentatifs des transitoires générés à l'intérieur de systèmes embarqués comme dans l'automobile. En effet, les EFT peuvent être produits par des composants de puissance tels que les alternateurs ou les moteurs alors qu'ils se trouvent dans des modes de fonctionnement nominaux [ALK89]. Ces composants font apparaître des *bursts* d'impulsions plus ou moins rapides, qui peuvent se propager de manière conduite le long des câbles ou de manière rayonnée et se coupler directement sur les entrées des circuits intégrés. La figure 1-25 décrit un ensemble d'EFT définis par le standard automobile ISO-7673. On peut remarquer que les durées de ces pulses sont souvent plus longues que les ESD, les rendant plus énergétiques.

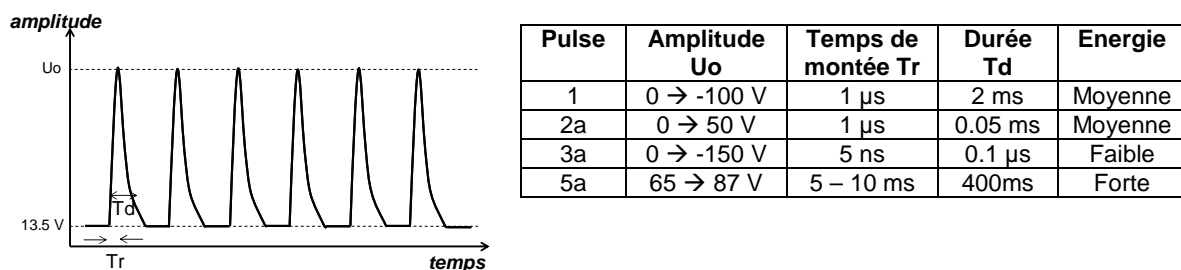


Figure 1-25 – Exemple de burst EFT (gauche), paramètres de pulses de test EFT selon la norme ISO-7673 (droite) [DEUT05]

La dernière catégorie est composée par ce que l'on nomme les Electrical Over Stress (EOS), qui comprend de nombreuses formes d'impulsions différentes. Dans le cadre de systèmes embarqués comme dans l'automobile, les EOS peuvent être générés par des événements anormaux, comme l'arrachage d'un câble d'alimentation qui peut causer l'apparition sur les lignes d'alimentations d'une soudaine surtension de plusieurs centaines de volts durant quelques ms. Les EOS regroupent aussi des perturbations très énergétiques telles que la foudre ou des impulsions électromagnétiques. Cette dernière catégorie décrit des impulsions visant à détruire des systèmes électroniques, les champs générés pouvant atteindre plusieurs dizaines de KV/m. Les EOS provoquent généralement des dégâts importants sur un circuit du fait de l'échauffement important qu'ils génèrent, mais aussi des forts courants qu'ils induisent qui détruisent des interconnexions par électromigration, et des surtensions qui créent des claquages d'oxydes.

De nombreuses structures existent pour protéger en interne les entrées sorties circuits intégrés contre les stress de type ESD, EFT ou EOS. Il s'agit d'éléments non linéaires comme des diodes ou des transistors qui ne se déclenchent que lorsque la tension appliquée sort du gabarit. La figure 1-26 présente deux exemples de protection classique, l'un utilisant des diodes, l'autre un transistor MOS.

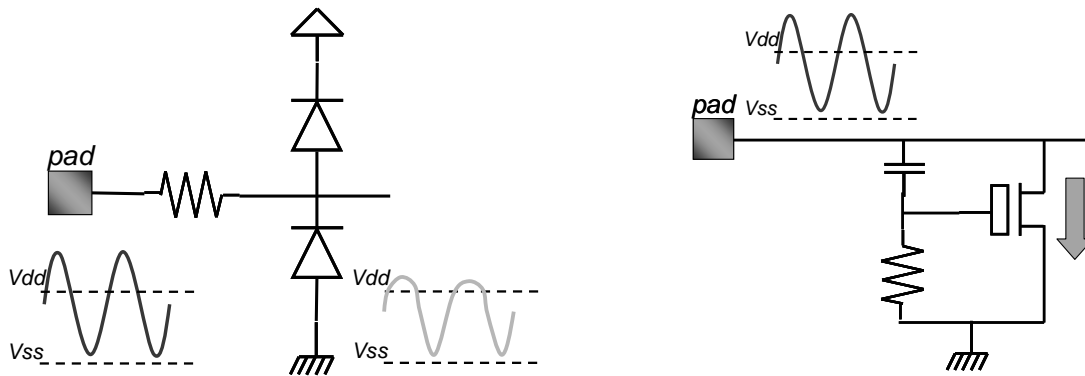


Figure 1-26 – Structures de protection ESD : protection à diodes (gauche) et ground coupled MOS (droite) [WANG02]

Ces protections, indispensables pour prévenir les risques de destructions dues aux transitoires énergétiques, ont néanmoins une influence sur la susceptibilité des circuits, surtout sur celle des E/S. En effet, si une perturbation est appliquée sur une E/S et que son amplitude est suffisante pour déclencher le fonctionnement des protections, le comportement de l'E/S est modifié. Or, les protections présentent des comportements fortement non linéaires. La figure 1-27 illustre ce comportement, en présentant la caractéristique I(V) d'une entrée de circuit intégré CMOS. La forme de la caractéristique est typique d'une entrée protégée par deux diodes. Ces diodes assurent un écrêtage des surtensions appliquées sur l'entrée du circuit.

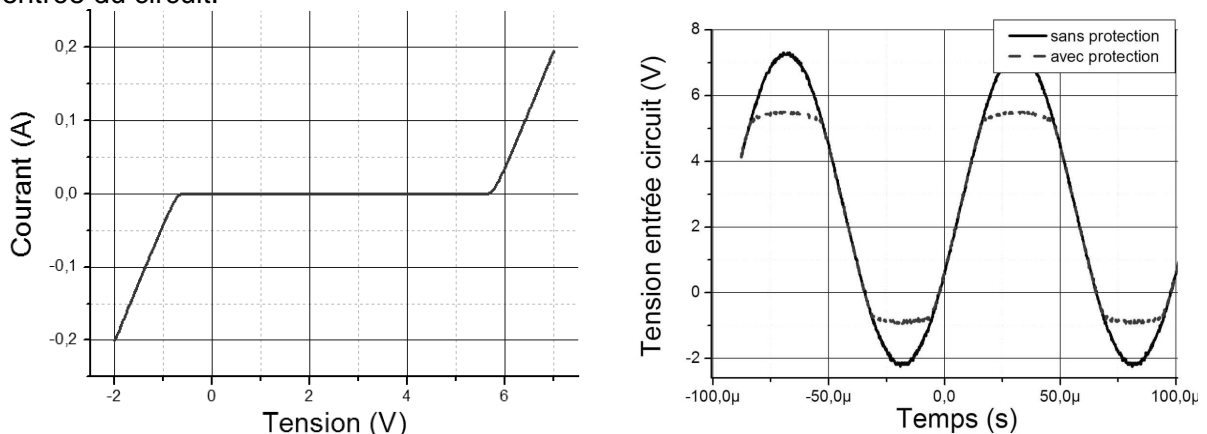


Figure 1-27 – Effet d'une entrée de circuit : caractéristique I(V) d'une entrée (gauche) et effet des protections sur un signal appliqué sur l'entrée (droite)

Ainsi, la modélisation de la susceptibilité des E/S nécessite de prendre en compte l'effet de ces protections. Comme les fichiers IBIS fournissent des caractéristiques I(V) des E/S, ils sont indispensables à la construction d'un modèle de susceptibilité d'une E/S dès lors qu'on ne dispose d'aucune information sur la structure des protections. Néanmoins, comme nous l'avons vu dans la partie II.C.2, IBIS formalise les protections des E/S sous la forme de deux diodes de protections appelées Power Clamp et Ground Clamp. Cette représentation peut être limitée dans le cas où les étages de protection sont plus complexes.

B. Couplage des perturbations externes

Avant de perturber un circuit, la perturbation doit se coupler à celui-ci, soit de manière rayonnée, soit de manière conduite. Dans la partie précédente, nous avons vu comment se couplait le bruit émis par un circuit intégré. Nous n'allons considérer ici que le bruit provenant d'une source extérieure. Tout l'environnement du circuit intégré peut coupler une partie de l'énergie d'une perturbation incidente par effet d'antenne et ainsi influencer la susceptibilité du système électronique. En effet, les structures de couplage vont être à l'origine de

résonances dont les fréquences sont liées à leurs dimensions. En outre, chacune de ces structures est constituée d'éléments électriques parasites qui vont modifier la pénétration de l'onde à l'intérieur du circuit en fonction de la fréquence. Généralement, les couplages sont linéaires et peuvent finalement être représentés par des fonctions de transfert. En prenant comme modèle le schéma de la figure 1-28, représentant un système électronique classique, nous allons décrire les différents niveaux de ce système et leur influence sur la susceptibilité du système.

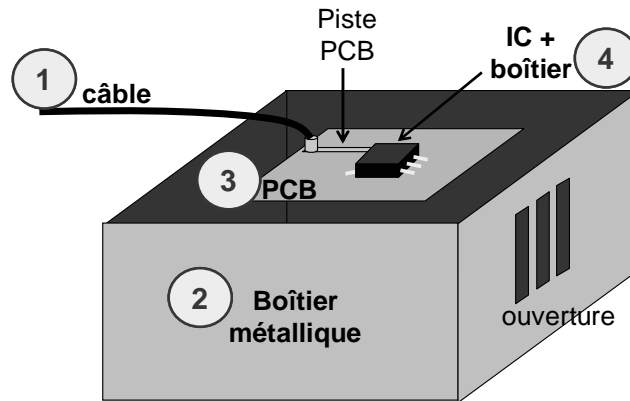


Figure 1-28 – Les différents niveaux d'un système électronique

D'abord, les câbles constituent des antennes très efficaces et il s'agit du mode de couplage principal en dessous de 1 GHz. Ce couplage va ensuite permettre aux perturbations de venir se propager de manière conduite aux différents circuits composant le système. De nombreux modèles de couplage des ondes électromagnétiques sur des câbles ont été développés, allant du modèle quasi-statique [TAYL65] [RACH93] jusqu'aux modèles numériques de type MoM, TLM ou FDTD. Nous décrivons ces méthodes numériques dans la partie suivante. Ci-dessous, la figure 1-29 présente le circuit équivalent d'une ligne sans perte illuminée par un champ électromagnétique incident.

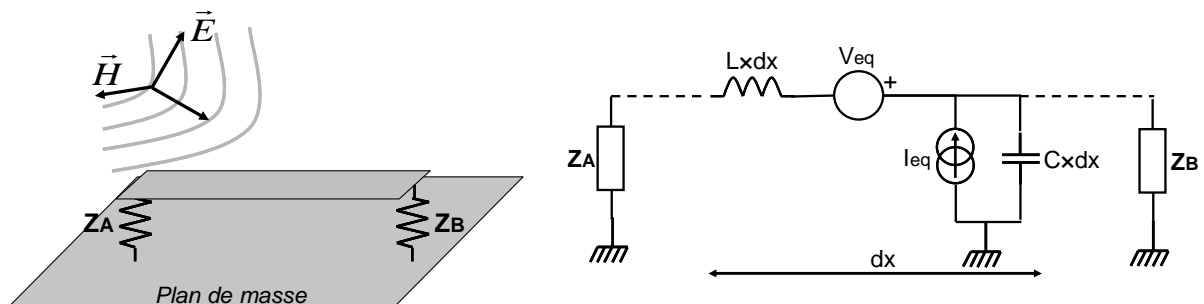


Figure 1-29– Circuit équivalent de Rachidi d'une ligne de transmission illuminée par un champ électromagnétique

Les systèmes embarqués sont souvent insérés à l'intérieur de boîtiers métalliques qui jouent le rôle de cage de Faraday. Ils empêchent d'une part que les agressions extérieures pénètrent à l'intérieur du système, et d'autre part que les perturbations produites par le système ne se propagent vers l'extérieur. Néanmoins, ces blindages ne sont pas parfaits car ils contiennent un ensemble d'ouvertures servant à faire passer des câbles d'alimentations ou d'interfaces et à assurer l'aération. Elles constituent ainsi des ouvertures pour les perturbations extérieures. Pour des fréquences particulières, les effets de diffraction produits par les ouvertures ou les résonances de la cavité peuvent conduire à modifier la répartition de la perturbation à l'intérieur du boîtier, voire à l'amplifier. Leur analyse nécessite l'emploi de simulateurs électromagnétiques et leur caractérisation expérimentale nécessite

d'étudier des paramètres tels que l'angle d'incidence et la polarisation de l'onde incidente [MUR04].

Ensuite, à une échelle inférieure, on trouve la carte ou le PCB. Les pistes peuvent former des antennes à partir de quelques centaines de mégahertz et peuvent être considérées comme des lignes de transmission miniatures. Le PCB a aussi une influence sur la susceptibilité du circuit, qui varie suivant la nature du substrat, le diélectrique, les pertes, le nombre de couches, comme il est montré dans [SIM97]. On peut aussi citer l'influence de structures telles que des radiateurs placés sur le capot de circuits dans le couplage du champ électrique incident. En effet, un radiateur peut former avec le plan de masse du PCB une cavité électromagnétique ou une antenne patch, qui couplera de manière efficace le champ incident à ses fréquences de résonances [LI01].

Le boîtier du circuit constitue le dernier étage de couplage avant le circuit. Il constitue certes une antenne moins efficace que les câbles et les pistes de PCB, mais il s'agit d'une partie inévitable du chemin de couplage et de propagation du bruit vers le circuit. Les broches des circuits intégrés représentant des résistances et des inductances parasites, elles présentent des bandes passantes limitées, dont les fréquences de coupure varient de quelques centaines de mégahertz à plusieurs gigahertz suivant le type de boîtier [STAN85] [HAUW92] [CAG01]. Peu d'études ont été consacrées à l'influence du boîtier sur la susceptibilité des circuits, notamment à l'effet des nouvelles générations de boîtiers sur la réduction de la susceptibilité. Dans [LAM06], lors d'injections conduites en *Direct Power Injection* (DPI) (cf. partie D. Les techniques de mesure en susceptibilité) sur une entrée d'un inverseur, il est montré que le rôle des boîtiers reste assez négligeable sur la susceptibilité du circuit.

C. Effet des perturbations sur les circuits intégrés – Mesure de la susceptibilité des circuits intégrés

Nous venons de présenter la manière dont les interférences électromagnétiques se couplent aux systèmes électroniques. Celles-ci vont pouvoir perturber le fonctionnement des circuits intégrés. Nous allons maintenant décrire les effets de ces perturbations sur les circuits.

1. Perturbations In-band / Out-band et phénomène de rectification

Du fait du caractère passe-bas des transistors bipolaires ou MOS, on peut distinguer deux types de perturbations des circuits intégrés :

- les perturbations *in-band* : leurs fréquences sont inférieures à la fréquence de coupure du composant et appartiennent à sa gamme de fonctionnement. La perturbation peut se superposer au signal utile et provoquer une défaillance.
- les perturbations *out-band* : leurs fréquences sont supérieures à la fréquence de coupure du composant et n'appartiennent pas à sa gamme de fonctionnement. Néanmoins, elles peuvent perturber le composant par effet de rectification du signal qui le transpose en basse fréquence.

De nombreux travaux conduits dans les années 70 et 80 ont montré que des perturbations micro-ondes de type *out-band* peuvent perturber les circuits, par rectification [LARS79] [ANT89]. Le phénomène de rectification, bien connu dans le circuit de redressement à diode, consiste en une détection d'enveloppe et permet de convertir un signal RF en un offset. A cause de la création de cet offset, les points de fonctionnement des transistors sont modifiés conduisant ainsi à des modifications des caractéristiques I(V) des transistors, qu'ils soient bipolaires ou MOSFET. Pour qualifier la capacité d'un circuit à convertir un signal RF en une tension DC, on définit l'efficacité de rectification, qui correspond au rapport de l'offset créé en sortie du circuit sur la puissance du signal RF appliqué en entrée. Pour les circuits CMOS, celle-ci est donnée par l'équation suivante [FOR79] :

$$\frac{\Delta I_{out}}{P_{RF}} = \frac{1}{2\omega^2 C_g R_p g_m} \times \frac{dg_m}{dV_g} \quad \text{Équation 1-3}$$

avec :

- ω : pulsation (rad.s⁻¹)
- C_g : capacité de grille (F)
- R_p : résistance de canal (Ω)
- g_m : transconductance (S)
- V_g : tension de grille (V)

Il apparaît que l'efficacité de rectification dépend de la fréquence et des paramètres technologiques. Ainsi, un signal RF hors de la bande de fonctionnement d'un circuit va pouvoir être détecté par certaines jonctions PN parasites du circuit et créer un nouveau signal qui cette fois-ci pourra appartenir à sa bande de fonctionnement et causer des défaillances.

2. Les effets des perturbations sur les circuits

Les effets des perturbations sur les circuits intégrés peuvent être classés suivant la gravité de la défaillance engendrée [IEC62132], comme le montre le tableau 1-6. Dans le pire des cas, elles peuvent conduire à la destruction du circuit. Les phénomènes de destruction ne font toutefois pas partie du cadre de cette thèse.

| Niveau | Observations |
|--------|--|
| A | Performances normales |
| B | Dégradations ou pertes de fonctionnalité temporaires, fonctionnement nominal récupérable après suppression de la défaillance |
| C | Dégradations ou pertes de fonctionnalité temporaires, la récupération du fonctionnement nominal nécessite un reset de l'équipement sous test |
| D | Dégradations ou pertes de fonctionnalité permanentes dues à un endommagement |

Tableau 1-6 – Classement du niveau de défaillances causées par une perturbation électromagnétique

Les effets des perturbations dépendent fortement du type de circuit testé. Cependant, de manière globale, on peut remarquer d'après l'ensemble des études sur des circuits numériques ou analogiques de différentes technologies [ANT89] [BARB94] [SKET00] que la susceptibilité des circuits intégrés diminue quand la fréquence de la perturbation augmente. Le plus souvent, à partir de quelques GHz, les circuits ne présentent plus de susceptibilité [CHAR04]. Néanmoins, quelques études ont montré qu'à partir de 15 GHz, l'immunité de certaines portes logiques avaient tendance à diminuer, et parfois même à s'écrouler notamment pour les circuits TTL. La figure 1-30 présente un résultat de caractérisation de l'immunité d'une porte NAND type 74LS00 [BARB94], soumis à une injection conduite sur une de ces sorties. Le critère de défaillance est une modification de l'état logique de la sortie. Ce genre de résultats reste à confirmer sur un éventail plus large de circuits. De plus, à ces fréquences, les injections deviennent très difficiles et requièrent une bonne expérience dans le domaine des hyperfréquences.

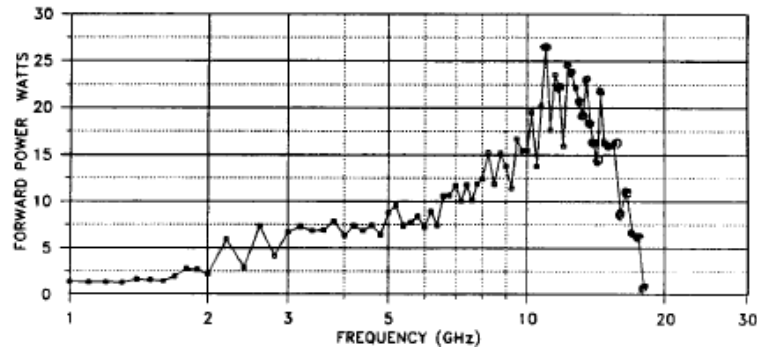


Figure 1-30 – Seuil de susceptibilité d'une porte 74LS00 [BARB94]

La nature des circuits jouant sur le type de défaillances produites et sur leur vulnérabilité, nous allons maintenant décrire les principaux effets des perturbations en fonction de la nature des circuits.

a. Les circuits digitaux

La sensibilité des circuits digitaux est fortement dépendante de la technologie du circuit. L'ensemble des études comparatives de susceptibilité entre familles de circuit pour différents types de perturbations (harmoniques, modulés ou non, pulses) met en évidence que les circuits de type TTL sont plus susceptibles que les circuits CMOS [SKET00] [WAL95] [BARB94] [CAMP02] [KEN90] [ANT89] [KLIN95] [LAM06]. Parmi eux, les circuits de type Long Schottky (LS) apparaissent comme les plus sensibles. La rapidité des circuits, liée à leur fréquence de coupure, les rend aussi plus sensibles. Les différences de sensibilité peuvent s'expliquer par :

- des différences structurelles qui améliorent plus ou moins l'efficacité de rectification. C'est le cas des circuits de type LS.
- des différences de fréquences de coupure des technologies qui élargissent les bandes de fréquences dans lesquelles les perturbations sont in-band,
- des différences de marges de bruit : les technologies TTL n'ont pas de seuils de commutation symétriques par rapport à la plage d'alimentation. Ainsi, la marge de bruit sur l'état bas est plus petite que celle sur l'état haut.

La figure 1-31 présente un exemple de caractérisation du seuil de susceptibilité d'inverseurs CMOS montés sur un boîtier identique, dont la seule différence provient de la technologie [LAM06]. On voit très bien son influence sur la susceptibilité du circuit.

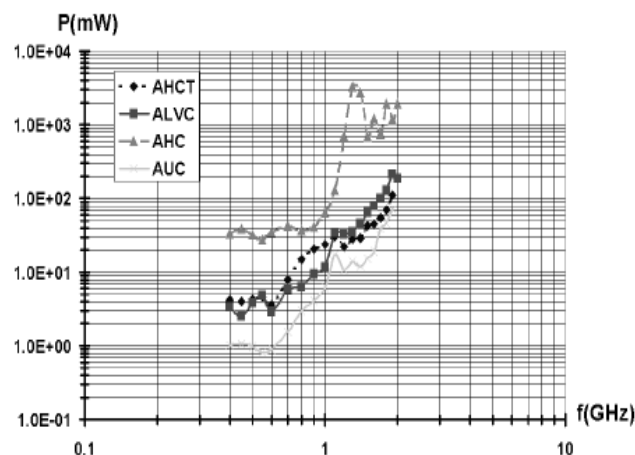


Figure 1-31 – Comparaison du seuil de susceptibilité d'inverseurs CMOS de différentes technologies et dans le même boîtier [LAM06]

De manière générale, pour les portes statiques, les sorties sont plus sensibles que les entrées. Pour les portes dynamiques, les signaux d'horloge sont aussi très sensibles. Les alimentations constituent aussi des broches sensibles, puisque les fluctuations d'alimentation peuvent modifier les seuils de commutation des circuits et réduire les vitesses de commutation. L'intégrité des signaux logiques est caractérisée par deux marges, qui vont renseigner sur sa zone de fonctionnement nominal :

- la marge de bruit : elle caractérise l'amplitude maximale de bruit qui peut s'additionner sur un signal numérique sans compromettre l'interprétation de son niveau. Elle est caractérisée sur chacun des deux niveaux logiques.

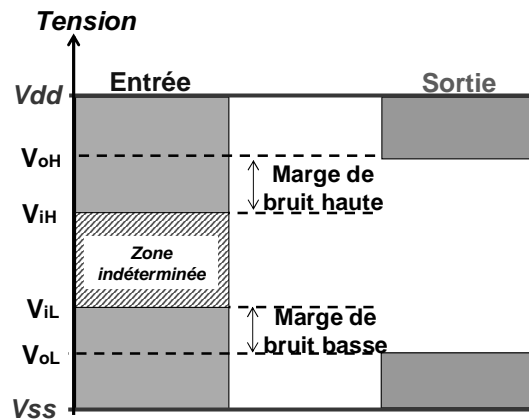


Figure 1-32 – Marge de bruit

- la marge de délai : elle est liée au fonctionnement dynamique de chaîne de portes logiques. Elle définit le délai maximal admissible sans entraîner de pertes de synchronisation ou d'apparition d'états indésirables. Celle-ci est fixée pour assurer une durée minimale à l'apparition et à l'établissement des signaux.

Les circuits digitaux sont caractérisés par deux types d'erreurs principales. Le premier type concerne les erreurs statiques. Il s'agit d'une perturbation directe d'un niveau logique due à un changement brutal de l'état logique ou au non respect de la marge statique. Cette erreur se déclare quand le niveau de la perturbation est suffisamment élevé pour que la somme du signal logique et de la perturbation dépasse le seuil de commutation et que le circuit la considère comme un changement d'état logique. Celles-ci peuvent être induites par un couplage de la perturbation directement sur l'entrée de la porte logique, ou bien sur l'alimentation ou la masse. Dans ce cas, la perturbation peut conduire à une modification du seuil de commutation. Ce type d'erreur est indépendant de l'état dans lequel se trouve le circuit. La figure 1-33 décrit comment une erreur statique peut être générée lorsque la perturbation est superposée au signal d'entrée d'une porte basique comme un inverseur. Si la perturbation est in-band et si la somme des deux signaux devient supérieure au seuil de commutation, alors des changements intempestifs de l'état logique en sortie, aussi appelés *glitches* apparaîtront.

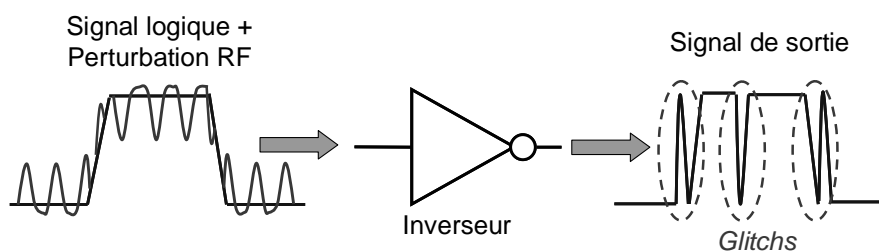


Figure 1-33 – Génération d'une erreur statique

Même si le niveau n'est pas suffisant pour modifier l'état logique, on peut toujours craindre une erreur dynamique. La perturbation est alors à l'origine de la création de délais de propagation supplémentaires des signaux conduisant ainsi au non respect des marges de délai. Ces délais deviennent problématiques à l'intérieur des circuits synchrones, où certains signaux doivent être en phase avec l'horloge. L'effet des perturbations peut désynchroniser ces signaux et l'horloge, c'est-à-dire avancer ou retarder l'apparition des fronts, conduisant à l'apparition d'erreurs logiques. Mais il est aussi problématique pour les synchroniseurs assurant l'interface entre circuits synchrones et asynchrones [L198]. Plusieurs travaux traitent de ce problème [LAUR91] [CHAP97] [ROB03] et proposent des techniques pour définir la marge de délai. L'apparition de la défaillance dépend de l'état dans lequel se trouve le circuit. Ainsi, pour des agressions de type pulsé, il existe des fenêtres temporelles dans lesquelles l'application d'un stress conduit à une erreur logique [WAL95]. Ces délais peuvent être causés par la création d'un *jitter* provoquée par des fluctuations d'alimentation. Celles-ci peuvent être dues à l'activité digitale du circuit. En effet, les fluctuations ou les baisses de niveau de l'alimentation conduisent à des modifications de la vitesse de commutation des portes logiques. Ce *jitter* peut être aussi dû à l'ajout du bruit sur le signal logique lui-même. La figure 1-34 décrit le phénomène.

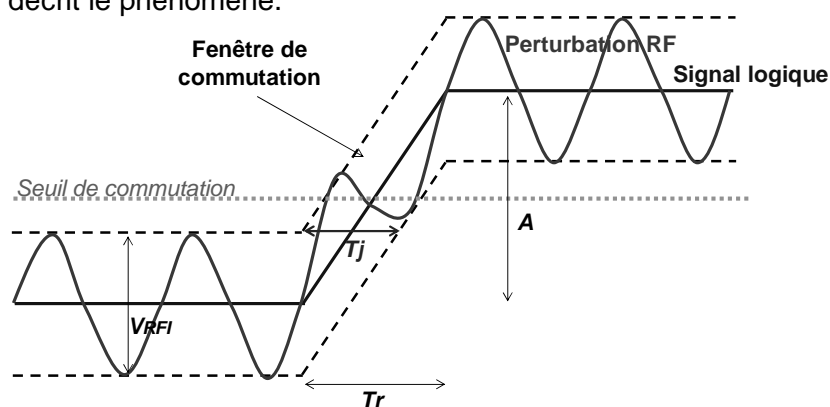


Figure 1-34 – Génération de jitter sur un signal logique

L'ajout du bruit sur le signal logique vient modifier l'instant de la commutation et ainsi retarder ou avancer l'apparition du front logique. Si la perturbation est décorrélée du signal logique, la commutation apparaîtra de manière aléatoire à l'intérieur d'une fenêtre de période T_j autour de l'instant de commutation nominal. Une formule empirique permet de retrouver cette période [ROB03] :

$$T_j = 2\sqrt{2}(1+m)V_{RFI} \frac{T_r}{A} \quad \text{Équation 1-4}$$

avec :

- m : indice de modulation de la perturbation RF
- V_{rfi} : amplitude pic à pic de la perturbation RF (V)
- T_r : temps de montée du signal logique (s)
- A : amplitude du signal logique (V)

D'autres erreurs peuvent aussi se manifester. Une erreur courante est une augmentation du courant consommé, due à la modification des caractéristiques DC par phénomène de rectification. Les perturbations RF peuvent ainsi modifier le courant de repos d'un circuit [ENG96].

b. Microcontrôleurs / microprocesseurs

Les microcontrôleurs et les microprocesseurs constituent une catégorie spéciale de circuit car il s'agit de composants programmables à micro-instructions, sur lesquels tourne une

application logicielle. Les perturbations incidentes peuvent conduire à des erreurs logicielles, liées à des erreurs de décodage et d'exécution d'instructions. Leur susceptibilité est variable dans le temps et dépend non seulement de l'instruction en cours, mais aussi de la séquence d'instructions [WEND99]. Cette spécificité donne un caractère aléatoire à la susceptibilité, notamment dans le cas d'une perturbation transitoire. Cela rend difficile la mesure et la prédiction de la susceptibilité, puisqu'elle va varier suivant la fenêtre temporelle dans laquelle apparaît la perturbation. De plus, les microcontrôleurs sont des circuits mixtes complexes, intégrant des blocs analogiques et digitaux divers, parmi lesquels on trouve des mémoires. Les mémoires sont aussi des circuits sensibles aux perturbations électromagnétiques, qui peuvent affecter leur contenu [ROA81] et ainsi modifier l'exécution du programme.

Néanmoins, le fait qu'il s'agisse de composants programmables offre un moyen intéressant de les rendre plus robustes face aux agressions électromagnétiques en utilisant des protections logicielles, venant détecter et corriger les erreurs [BAFF03]. Elles constituent des solutions supplémentaires aux techniques matérielles pour rendre une application plus robuste. Économiquement, elles sont très avantageuses, les seules contraintes proviennent du surcoût en terme de temps d'exécution et de la limitation de l'occupation de la mémoire. Ces techniques permettent :

- la gestion des données d'entrées/sorties, l'utilisation de protocole de communication
- la gestion de la RAM, le plus souvent par duplication des données
- la gestion du flot de contrôle

Dans [BAFF03], un ensemble de règles de programmation logicielle bas niveau permettant de réduire la susceptibilité d'un microcontrôleur sont proposées, et regroupées sous la dénomination logiciels défensifs. Néanmoins, même si ces techniques permettent un gain non négligeable en terme d'immunité aux perturbations électromagnétiques, elles sont inefficaces contre les perturbations qui mettent hors de fonctionnement le microcontrôleur, lorsque la perturbation touche des parties critiques telles que les alimentations ou l'arbre d'horloge. Elles peuvent tout au plus permettre au microcontrôleur de mieux gérer le redémarrage après agression.

c. Les circuits analogiques

Les circuits analogiques présentent des sensibilités largement plus élevées que les circuits numériques. Le tableau 1-7 donne un ordre de grandeur des sensibilités typiques de plusieurs fonctions analogiques. On voit que si une perturbation électromagnétique arrive à générer une différence de potentiel de quelques mV, celle-ci sera en mesure de perturber le circuit analogique.

| Fonctions analogiques | PLL | Comparateur analogique | Convertisseur analogique numérique 12 bits alimenté en 2.5 V | RF Low Noise Amplifier |
|-----------------------|---------|------------------------|--|------------------------|
| Seuil de sensibilité | ≈ 10 mV | ≈ 1 mV | 600 μV | ≈ 10 μV |

Tableau 1-7 – Ordre de grandeur des sensibilités de plusieurs fonctions analogiques [BEND06]

Contrairement aux circuits digitaux, les défaillances des circuits analogiques sont généralement temporaires et disparaissent dès que la perturbation est supprimée. Les entrées des circuits analogiques constituent les broches les plus sensibles. En effet, lorsque la fréquence de la perturbation se trouve dans la bande de fonctionnement, il faudra très peu d'énergie pour perturber le signal analogique en entrée. Dans ce cas, il est difficile voire impossible de supprimer le bruit du signal utile. Par contre, il est possible (et fortement conseillé) de filtrer le bruit hors bande, pour éviter la création d'offset par phénomène de rectification.

Les fluctuations d'alimentation sont une autre source de défaillances possibles. En effet, les alimentations servent souvent de référence pour des convertisseurs analogiques numériques et forment la source d'énergie pour les amplificateurs. Les perturbations se

couplant sur les alimentations peuvent être néanmoins facilement filtrées. Le plus souvent, les perturbations conduisent à la création d'offsets. Comme de nombreuses applications analogiques sont basées sur l'utilisation d'amplificateurs opérationnels (AOP) (montage amplificateur, régulateur de tension), la création d'offset peut conduire à leur mise en saturation [FIOR02]. Différentes solutions touchant à la structure d'entrée des AOP ont été proposées pour réduire la création d'offset en sortie [RICH04].

Certains circuits analogiques sont vitaux pour le bon fonctionnement d'autres circuits tels que des microcontrôleurs et la dégradation de leurs performances peut conduire à des défaillances beaucoup plus graves. Par exemple, les régulateurs de tension, qu'ils soient embarqués ou non, fournissent l'alimentation principale. Les régulateurs de tension linéaires présentent des sensibilités aux agressions RF liés à l'amplificateur opérationnel qui les composent [FIOR02]. L'offset négatif engendré en sortie peut conduire à une diminution des performances du circuit alimenté, voire à rendre insuffisante la tension d'alimentation et à éteindre le composant. Les oscillateurs et les PLL fournissent les horloges aux circuits. Les perturbations RF peuvent être à l'origine de *jitter* sur les horloges voire à des modifications de fréquence d'oscillation [Laurin 91].

d. Les entrées/sorties

Comme nous l'avons vu précédemment, les entrées sorties constituent des broches sensibles. La structure des E/S est composée d'éléments non linéaires tels que des diodes de protection et des triggers de Schmitt, qui impliquent que lorsqu'une perturbation est appliquée et que le signal résultant sort du domaine de fonctionnement nominal, des effets non linéaires vont apparaître. Cela rend difficile leur modélisation. Un exemple d'effets non linéaires produit par les E/S est la réponse en peigne illustrée par la figure 1-35, qui apparaît en sortie de circuits numériques soumis à une perturbation radiofréquence.

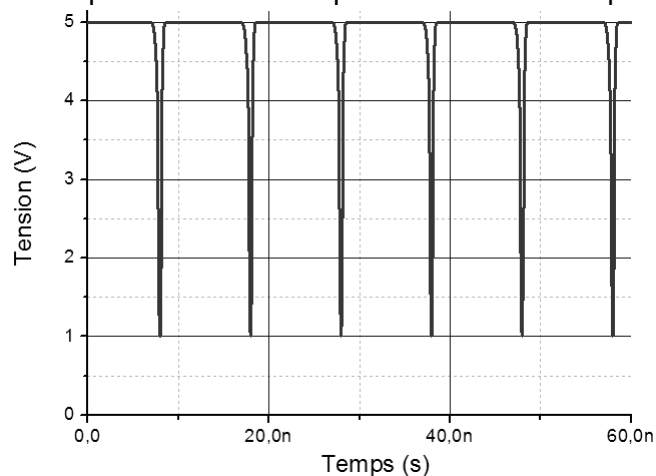


Figure 1-35 – Réponse en peigne typique de l'agression d'une entrée sortie

3. Les techniques de mesure en susceptibilité

Les techniques de caractérisation de la susceptibilité des composants peuvent se classer en deux catégories : celles qui utilisent des agressions harmoniques et celles qui utilisent des agressions pulsées. Les agressions pulsées ont l'avantage d'être très représentatives des agressions que vont réellement subir les circuits à l'intérieur de systèmes embarqués comme dans une automobile, où ils cohabiteront avec un ensemble de hacheurs et de *switches*. Cependant, outre le fait que ces méthodes renseignent sur la tolérance d'un circuit à un type de pulse, il est difficile d'interpréter les résultats, de déterminer l'origine des défaillances et de proposer des solutions visant à rendre le circuit plus robuste. Par contre, les agressions harmoniques permettent une analyse fréquentielle de la susceptibilité et ainsi de déterminer les bandes de fréquences pour lesquelles le circuit sous test est sensible. On peut alors proposer des solutions visant à réduire la pénétration du bruit sur cette bande.

Nous ne détaillerons que ce dernier type de mesures. Les normes décrivant l'agression harmonique des circuits intégrés sont regroupées sous le standard IEC62132 [IEC62132]. Celles-ci permettent d'étudier la susceptibilité des circuits intégrés soit de manière conduite soit de manière rayonnée jusqu'à 1 GHz. Certaines reprennent des techniques décrites dans les normes de mesure d'émission IEC61967. La figure 1-36 et le tableau 1-8 résumant ces méthodes. Nous reviendrons sur les avantages et les inconvénients de chacune de ces méthodes dans la partie 3 consacrée à la susceptibilité des circuits intégrés.

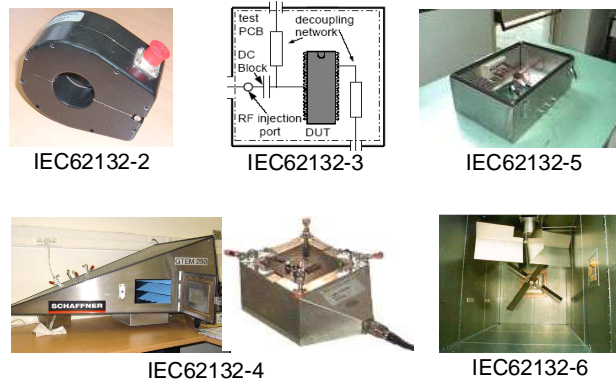


Figure 1-36 – Méthode de mesure de la susceptibilité des circuits intégrés

| Standard | Description | Type | Statut |
|----------|---|----------|----------------------|
| 62132-2 | Bulk Current Injection (BCI) : 10 KHz – 400 MHz | Conduite | Rapport technique |
| 62132-3 | Direct Power Injection : 150 KHz – 1 GHz | conduite | Committee Draft |
| 62132-4 | Cellule TEM/GTEM : 150 KHz – 18 GHz | rayonné | Committee Draft |
| 62132-5 | Cage de Faraday (WBFC) : 150 KHz – 1 GHz | Conduite | Committee Draft |
| 62132-6 | Chambre réverbérante à brassage de mode (CRBM) | rayonné | Nouvelle proposition |

Tableau 1-8 – Description des standards de mesure de susceptibilité des circuits intégrés IEC62132

D. Modèles de susceptibilité

Les premiers modèles ont été proposés il y a déjà 30 ans pour simuler la susceptibilité de circuits très simples [WHA79] [LARS79]. Cependant, on est loin de l'avancement des modèles d'émission et il reste encore beaucoup de progrès à faire pour être capable de prédire la susceptibilité d'un système complexe entier à l'aide d'un macromodèle standard. La construction d'un modèle se heurte à plusieurs difficultés que l'on n'avait pas rencontrées dans la modélisation de l'émission. Le modèle de susceptibilité doit être capable de rendre compte du fonctionnement nominal et perturbé du circuit. De plus, il doit être en mesure de faire apparaître le caractère non linéaire du circuit défaillant. Néanmoins, il n'est pas certain qu'un modèle de susceptibilité reste valide quel que soit le type d'agression (harmonique ou pulsé). Une approche intéressante est de scinder le modèle de susceptibilité en deux parties :

- Modèle du couplage (de l'onde incidente à la création de la tension ou du courant parasite)
- Modèle du composant (propagation du bruit dans le composant et émulation de la réponse du circuit)

Nous n'allons pas étudier ici les modèles de couplage de la perturbation. De nombreux travaux ont déjà été publiés concernant le couplage d'une onde incidente sur un câble, sur une carte, la pénétration de l'onde à l'intérieur d'un boîtier métallique ... Il s'agit dans ce cas d'un problème électromagnétique appliqué à des géométries complexes qui nécessite

l'emploi ou l'adaptation de méthodes analytiques ou numériques classiques. Intéressons-nous plutôt aux modèles concernant la susceptibilité des circuits intégrés.

1. Modèle au niveau transistor

Les premiers modèles concernant la susceptibilité des circuits intégrés ont été des modèles au niveau transistor dont la résolution se faisait à l'aide de simulateurs électriques type SPICE. Le modèle proposé dans [LARS79] permettait de simuler l'effet d'une perturbation RF sur un ou plusieurs transistors bipolaires et de faire apparaître les effets de rectifications causés par les jonctions PN. Ce genre d'approche a été ensuite appliqué à quelques composants analogiques simples, tels que des amplificateurs opérationnels [FANG80] [GRAF91]. Cependant, il apparaissait déjà que la simulation de ce type de modèle était très gourmande en temps de calcul. Ainsi, les premiers macromodèles ont été proposés. Par exemple, en 1980, un macromodèle à deux transistors permettait de simuler l'agression d'un AOP de type 741 avec une précision comparable au modèle complet qui contenait 25 transistors, mais avec un temps de simulation 10 fois plus court [CHEN80]. Cependant, établir ce macromodèle restait difficile car il devait faire apparaître un ensemble d'éléments parasites tels que les capacités de jonction sous peine de sacrifier la précision du modèle. Dans [HAT98], les temps de simulation sous SPICE avec des modèles de transistors classiques étant très longs, une nouvelle méthode de résolution appelée *harmonic balance* est appliquée et permet de simuler beaucoup plus rapidement l'effet d'une perturbation harmonique sur un AOP. Cependant, ce genre de méthode reste peu efficace dans le cas d'agressions de type pulsé.

Ce type de méthode s'est aussi appliqué à la simulation de la susceptibilité de circuits digitaux simples, comme des buffers [TRON85] de sortie ou des portes NAND [LIU95]. Plus récemment, un modèle électrique au niveau transistor a été proposé pour simuler la susceptibilité d'un inverseur à une agression harmonique conduite entre 400 MHz et 2 GHz [LAM06], dont le résultat de simulation comparé avec celui de la mesure est présenté sur la figure 1-37.

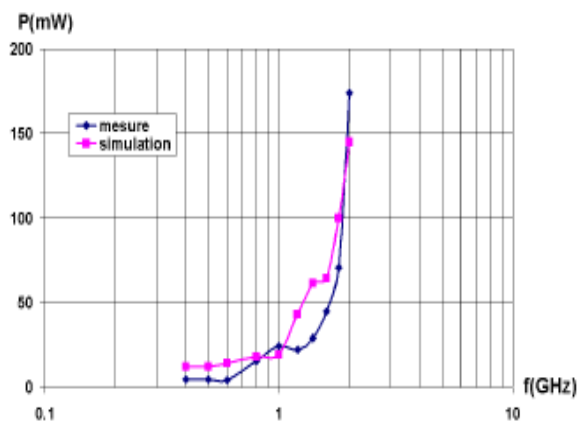


Figure 1-37 – Comparaison mesure – simulation du seuil de susceptibilité d'une entrée d'un inverseur CMOS [LAM06]

Cependant, ce type d'approche ne peut s'appliquer à des circuits plus complexes. Il est nécessaire de proposer des modèles simplifiés pour réduire le temps de simulation. Mais surtout, comme nous l'avons évoqué dans II.C.1, un modèle générique de prédiction de la susceptibilité doit rester non confidentiel, les fabricants de circuits intégrés préférant ne pas divulguer d'informations sur le design de leurs circuits. Un modèle au niveau transistor ne peut pas respecter cette condition.

2. Modèle empirique

Des modèles empiriques ou analytiques ont été proposés, principalement pour prédire le délai induit par EMI causant l'apparition d'erreurs dynamiques dans une chaîne de portes logiques [LAUR91], ou l'effet du *jitter* sur l'apparition de délai [ROB03]. Ceux-ci requièrent peu de données, comme les temps de montée et de descente, et les marges temporelles. Si on connaît ou si on peut déterminer la marge de délai, on peut facilement retrouver le niveau maximum de perturbation admissible. Ce genre de modèle a le mérite de donner une estimation rapide du seuil de susceptibilité d'un circuit à partir de très peu d'informations.

3. Modèle comportemental

L'objectif du modèle comportemental est de proposer un modèle représentatif du système sans avoir à connaître sa constitution et son implémentation physique. Un modèle comportemental permet ainsi de simuler plus simplement qu'un modèle électrique un ensemble de comportements non linéaires, et de prendre en compte des phénomènes non électriques tels que l'échauffement d'un circuit soumis à une forte perturbation. Des outils comme VHDL-AMS sont adéquats pour développer des modèles comportementaux. Par exemple, l'utilisation de fonctions polynomiales peut être bien plus efficace qu'un modèle électrique pour modéliser la rectification d'une perturbation haute fréquence. Cette fonction mathématique est mixée avec un modèle linéaire et électrique représentant le couplage de la perturbation et l'ensemble des éléments parasites qui vont influencer sur la propagation du stress dans le circuit.

Cette approche permet de simplifier la simulation de la susceptibilité tout en garantissant la confidentialité du circuit, puisque les structures électriques responsables du phénomène de détection disparaissent derrière une fonction mathématique [WHY02]. Cette fonction mathématique peut soit être établie par mesures, soit extraite par le fondeur par simulation. Dans une autre publication récente [CHAH06], on trouve un autre modèle comportemental de susceptibilité extrait entièrement à partir de mesures de caractérisation. La méthode consiste à réaliser une injection sur chaque entrée et à mesurer la réponse du circuit, pour différentes fréquences et amplitudes de la perturbation appliquée en entrée. A partir de l'ensemble des signaux mesurés en entrée et en sortie, un réseau de neurones permet de déterminer un modèle mathématique du circuit testé. Cette méthode a été validée sur le cas d'une agression DPI de l'entrée d'un inverseur sur la bande 1 – 100 MHz. En déterminant la perturbation qui arrive en entrée du circuit et en extrayant par mesure un modèle mathématique du circuit, on peut retrouver en simulation la réponse du circuit.

Puisque les E/S présentent des comportements fortement non linéaires, un modèle comportemental est d'un grand intérêt. Ainsi, dans [LAM06], un modèle comportemental d'une E/S numérique visant à rendre compte de la pénétration du bruit est proposé. Ce modèle est basé sur l'utilisation d'une fonction de transfert déduite par mesure du bruit interne à l'aide d'un capteur on-chip et d'une impédance équivalente de l'E/S. La figure 1-38 décrit ce modèle.

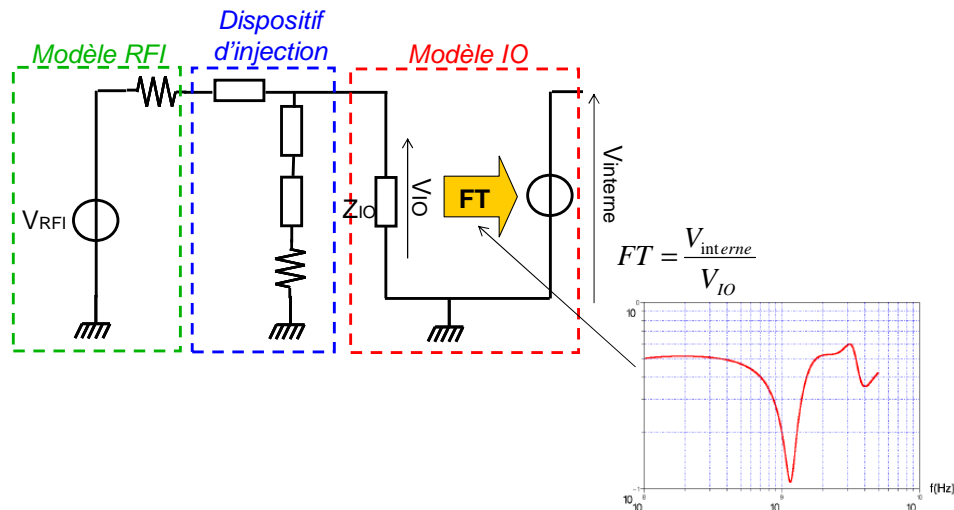


Figure 1-38 – Modélisation de la pénétration du bruit à l'intérieur d'une E/S numérique par une fonction de transfert [LAM06]

4. Macromodèles pour VLSI

Les macromodèles proposés pour la simulation de l'émission des circuits intégrés proposent des extensions permettant aussi de simuler la susceptibilité. L'idée principale est d'utiliser un modèle simplifié à base d'impédances rendant compte de la propagation du bruit à l'intérieur du circuit. Ainsi, dans [ICH06], les auteurs mettent en évidence une corrélation entre la susceptibilité d'un microcontrôleur dont la broche d'alimentation est perturbée et l'impédance mesurée entre les broches d'alimentation et de masse, comme le montre la figure 1-39.

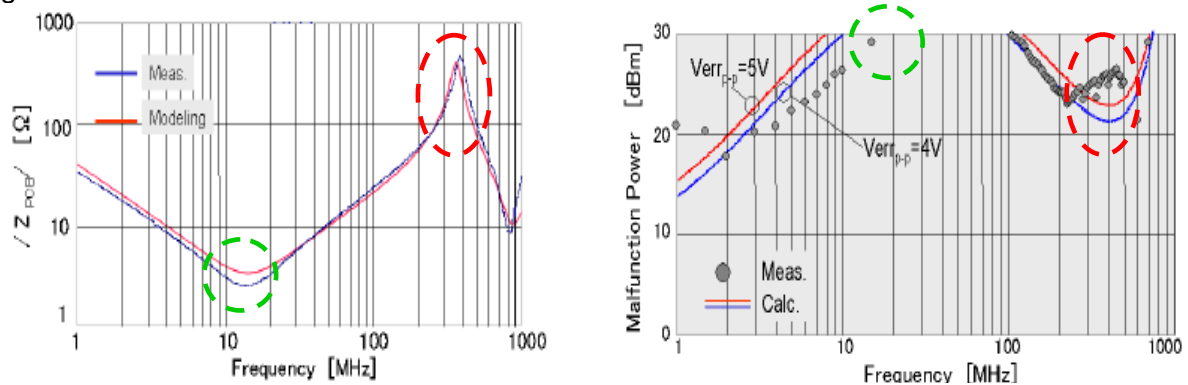


Figure 1-39 – Prédiction de l'impédance du réseau d'alimentation (gauche) et du seuil de susceptibilité (droite) d'un circuit par un modèle LEECS – Lien entre l'impédance et la susceptibilité [ICH06]

Bien que le modèle LEECS ait été développé initialement pour modéliser l'émission conduite d'un composant, il permet de représenter le comportement fréquentiel de l'impédance interne et peut ainsi fournir une bonne estimation de la susceptibilité. Comme LEECS, le modèle ICEM peut être étendu à l'analyse de la susceptibilité. De par son formalisme, ICEM autorise de réaliser des analyses d'autocompatibilité, dans le cas où un bloc d'un circuit vient en agresser un autre [LEV07]. Plusieurs propositions ont été imaginées pour développer un modèle basé sur ICEM et permettant de simuler la susceptibilité d'un circuit. Le nom donné à ce modèle est Integrated Circuit Immunity Model (ICIM). Dans [BAFF03], il est proposé de reprendre un modèle ICEM, de supprimer la source de courant, devenue inutile pour la simulation d'immunité, et de la remplacer par une résistance de charge du cœur. Le critère retenu est une variation de la tension aux bornes de la résistance

de cœur. Cependant, les comparaisons mesure / simulation restent encore peu satisfaisantes pour valider cette approche. Une question que l'on est en droit de se poser au sujet de cette approche est comment elle va pouvoir modéliser le comportement de circuit stressé, par exemple l'apparition de surconsommations de courant ou l'apparition de *jitter* sur un signal d'horloge. Néanmoins, elle a l'avantage de réduire la complexité du modèle et de le ramener à quelques blocs essentiels.

IV. Prise en compte de la CEM dans l'intégration boîtier

A. L'intégration package

Face à l'augmentation des fréquences de fonctionnement et du nombre d'E/S des circuits intégrés, les boîtiers représentaient une sorte de goulot d'étranglement qui réduisait les performances affichées par les circuits. Les fabricants de boîtiers ont donc été obligés d'inventer de nouvelles techniques pour réduire le fossé entre les performances intrinsèques des circuits et celles des boîtiers. Les deux problèmes majeurs étaient le nombre de broches maximal et la réduction des parasites introduits par les interconnexions. Ainsi, de nouvelles techniques pour encapsuler les circuits ont émergé, telles que les Pin Grid Array (PGA), les Ball Grid Array (BGA), les techniques de flip-chips, les Chip Scale Package (CSP), La taille des boîtiers a pu être considérablement réduite, le nombre de pins a pu augmenter tout en diminuant l'effet parasite du boîtier. Le tableau 1-9 illustre la réduction de la taille des boîtiers en donnant pour différents types de boîtiers l'efficacité silicium, qui correspond au rapport de la surface du circuit sur celle du boîtier encapsulant ce circuit.



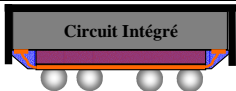

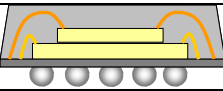
| Type de boîtier | | Efficacité silicium |
|-----------------|---|---------------------|
| PGA |  | < 10 % |
| BGA |  | < 20 % |
| CSP |  | 85 – 90 % |
| Wafer Level CSP |  | ≈ 100 % |
| Stacked CSP |  | 100 – 400 % |

Tableau 1-9 – Efficacité silicium pour différents types de boîtiers [GILL04]

Parallèlement, l'industrie de la microélectronique cherche à optimiser sans cesse l'intégration des systèmes électroniques, c'est-à-dire à réduire leur encombrement et leur coût. Pour réduire encore plus ces parasites, une solution consiste à réduire les longueurs d'interconnexions en plaçant dans un même boîtier les différents circuits. Comme nous l'avons évoqué plus haut, deux tendances ont ainsi émergé : l'intégration sur un même substrat ou SoC et l'intégration boîtier ou SiP. Dans certaines applications, l'approche SoC

n'est plus une alternative économiquement viable car le surcoût introduit pour la rendre fiable devient trop important. Ainsi, le couplage substrat est une des principales limites dans les SoC mixant de l'analogique et du numérique.

L'intégration SiP devient une alternative viable, à tel point que certains spécialistes annoncent que la décennie 2005 – 2015 est celle de l'interconnexion et du packaging [EET03]. Les premiers dispositifs présentant plusieurs puces dans un même boîtier s'appelaient les multichip modules (MCM). Les assemblages restent en deux dimensions et sont similaires à un PCB miniature. Afin d'augmenter l'intégration et réduire les longueurs d'interconnexions, de nouvelles stratégies d'interconnexions verticales sont apparues, donnant naissance aux boîtiers 3D. Des puces nues ou des boîtiers sont empilés les uns sur les autres et séparés par de minces couches d'interposeurs. Une application typique consiste à empiler plusieurs mémoires les unes sur les autres. Par exemple, dans un téléphone portable, 90% des transistors sont employés à la réalisation de mémoire. Empiler des mémoires représente un gain en terme d'occupation de la surface. Le degré le plus poussé de l'intégration boîtier est désigné par les System-on-Package (SoP), où un système électronique entier est assemblé à l'intérieur d'un même boîtier. Dans une application électronique telle qu'un téléphone portable, 90% du système est constitué d'une centaine de composants discrets et des différentes interconnexions routées sur le PCB. L'idée principale du SOP est d'intégrer non seulement les différents circuits d'un système à l'intérieur du boîtier, mais aussi l'ensemble des composants discrets et le PCB. Tous les type de circuits sont mixés dans un SoP : digital, analogique, puissance, optoélectronique, MEMS, La figure 1-40 présente les trois types de technologies d'intégration boîtier.

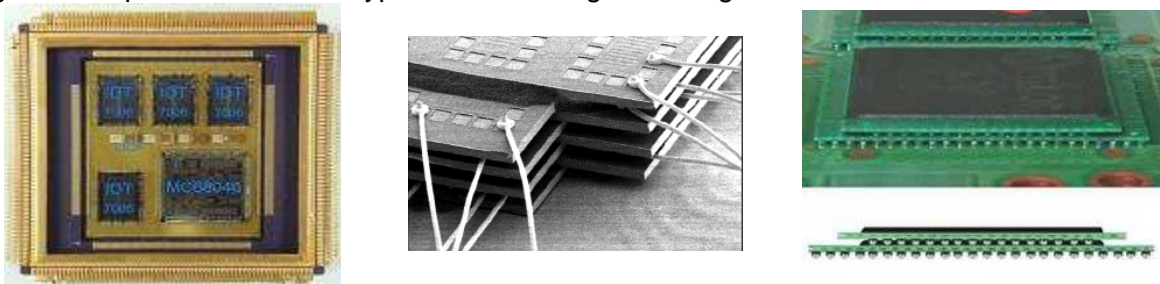


Figure 1-40 – Multichip Module [Motorola] (gauche), empilement de puces nues [Intel] (milieu), empilement de boîtiers BGA [AMKOR] (droite)

B. Performances CEM des SIP

L'évolution des boîtiers et l'augmentation de l'intégration ont permis d'améliorer l'intégrité des signaux, grâce à la réduction des délais de propagations, des désadaptations et du bruit induit par le boîtier. Cependant, comme tout circuit électronique, les SIP doivent aussi répondre à un ensemble d'exigences en termes de CEM, que ce soit en terme d'émission électromagnétique ou en terme de susceptibilité aux agressions électromagnétiques [SUD04]. Plusieurs papiers ont montré que le montage de systèmes électroniques au sein d'un même boîtier permettait des réductions jusqu'à 15 dB de l'émission conduite et rayonnée [LANK97] [LEE04]. Plusieurs raisons permettent d'expliquer cette amélioration générale. D'abord la diminution des longueurs d'interconnexions et des inductances parasites permet de réduire le bruit de commutation simultanée [ITO95]. De plus, en diminuant la capacité équivalente des interconnexions, il est possible de diminuer la capacité à fournir du courant des E/S, ce qui réduit le bruit qu'elles produisent sur les alimentations [SONG03]. L'utilisation de substrats divers permet soit de réduire les capacités parasites des interconnexions, soit de créer des composants passifs avec des facteurs de qualité très importants (jusqu'à 1000) et ainsi de disposer de très bonnes capacités de découplage intégrées [CHAH98] [HOB01].

Malheureusement, peu de papiers se sont penchés sur l'immunité aux interférences électromagnétiques des systèmes électroniques montés dans des SIP. Seule la diminution des interférences par couplage substrat par rapport à des implémentations dans des SoC est

évoquée [SHEN02]. Ainsi, certains procédés de fabrications de SiP offrent la possibilité d'isoler les circuits à l'aide d'îlots enterrés [BRAN99]. Néanmoins, on peut supposer qu'en améliorant la qualité du découplage et en réduisant la longueur des interconnexions il est possible d'améliorer l'immunité des SiP aux perturbations externes.

Cependant, même s'ils affichent de bonnes performances au niveau de la réduction de l'émission et du couplage substrat, les SIP restent des assemblages complexes présentant un grand nombre d'interconnexions, de vias et de plan de référence. Outre les problèmes de diaphonie, ce type de configuration accroît le couplage du bruit au niveau des interconnexions. Ainsi, dans [PARK06], les transitions que subissent les signaux au niveau des vias et des traversées de plan d'alimentation et de masse différents favorisent le couplage du bruit de commutation présent sur les plans d'alimentation sur les différents signaux qui les traversent. Le couplage de ce bruit favorise la création de *jitter* et réduit les marges de délais et de bruit. Ces routages et ces assemblages complexes rendent difficiles l'observation, mais surtout la simulation de l'émission, du couplage des interférences et de la susceptibilité des circuits. La prédiction et la résolution de ces problèmes requièrent l'emploi de méthodes capables de traiter cette complexité avec des temps raisonnables tout en conservant une précision suffisante.

C. Modélisation CEM des SIP

Plusieurs papiers décrivant des méthodes prenant en compte l'intégrité de signal lors des phases de design des SiP ont été publiés. En général, les méthodes proposées sont basées sur des optimisations de plusieurs paramètres tels que la fiabilité, la dissipation thermique, la tenue mécanique, la testabilité ou le coût [SAND93]. Depuis peu, quelques algorithmes dédiés à l'étude du bruit électromagnétique des SIP ont été proposés [MINZ06], permettant de déduire une valeur des fluctuations de tension et de tester l'effet du routage, du placement des composant et du découplage sur sa réduction. La plupart d'entre elles réutilisent les outils de prédiction d'intégrité de signal et d'alimentation dédiés aux PCB pour simuler le couplage du bruit conduit. Cependant, ce type de méthode doit gérer une grande complexité due aux assemblages 3D et nécessite un grand nombre d'informations confidentielles.

Pour le couplage rayonné du bruit avec les SIP, l'utilisation des outils numériques de simulation électromagnétique (EM) devient essentielle [KEL06]. Ces outils offrent des méthodes pour résoudre les équations de Maxwell appliquées à des géométries complexes maillées. Il existe à ce jour plusieurs types de méthodes numériques, qui se distinguent de différentes manières. On peut d'abord les classer en fonction du domaine dans lequel est résolu le problème :

- fréquentielle : les excitations appliquées au système sont harmoniques, et la caractérisation se fait par une fonction de transfert. L'utilisation de méthodes fréquentielles est préférable lorsqu'on cherche l'état permanent du système.
- temporelle : les excitations sont impulsionnelles, le système est caractérisé par sa réponse impulsionnelle. L'utilisation de méthodes temporelles est préférable lorsqu'on cherche la réponse transitoire du système, ou lorsque des phénomènes non linéaires apparaissent.

Ensuite, on peut distinguer :

- les méthodes exactes ou *full wave* : elles sont basées sur la résolution exacte des équations de Maxwell par des méthodes numériques. Leur domaine de validité en fréquence est uniquement limité par les longueurs de maillage des structures testées. Cependant, plus les longueurs des mailles sont petites et plus le nombre de mailles requises augmente, ce qui tend aussi à augmenter les temps de simulation.
- les méthodes approximatives : elles sont basées sur des approximations qui simplifient les équations de Maxwell. Il s'agit principalement de l'approximation quasi-statique. La principale limitation provient du domaine fréquentiel de validité de la

méthode, sur lequel les dimensions du problème doivent rester électriquement faibles.

Enfin, comme les équations de Maxwell peuvent s'exprimer soit de manière intégrale, soit de manière différentielle, on peut classer les méthodes en fonction du type de formulations utilisées :

- forme intégrale : cette forme requiert un maillage des surfaces des objets sur lesquelles on impose un certains nombres de conditions.
- forme différentielle : cette forme requiert un maillage volumique du problème, ce qui nécessite un nombre de mailles beaucoup plus importants qu'avec une résolution sous forme intégrale. Cependant, des conditions différentes peuvent être appliquées en chaque point du problème, ce qui permet de résoudre des problèmes avec des structures inhomogènes.

Même si certaines méthodes sont plus adaptées à la résolution de problèmes particuliers, la « meilleure » méthode n'existe pas. Le tableau 1-10 résume les caractéristiques, les avantages et les inconvénients de plusieurs de ces méthodes [PER98] [CHR95].

| Nom | Description | Avantages | Inconvénients |
|---|---|---|---|
| Méthode des éléments finis (FEM) | <ul style="list-style-type: none"> • Méthode fréquentielle et différentielles • Formulation exacte | <ul style="list-style-type: none"> • Modélise des média inhomogènes | <ul style="list-style-type: none"> • Nécessaire de mailler l'ensemble de l'espace autour des objets • Temps de calcul très long • Problèmes des conditions aux limites pour des problèmes à géométrie ouverte |
| Méthode des moments (MOM) | <ul style="list-style-type: none"> • Méthode fréquentielle et intégrale • Formulation exacte | <ul style="list-style-type: none"> • Efficace pour modéliser des fils, des antennes et structures surfaciques • Calcul des champs en tout point de l'espace | <ul style="list-style-type: none"> • Ne maille que les objets métalliques • Temps de calcul long |
| Différences finies dans le domaine temporel (FDTD) | <ul style="list-style-type: none"> • Méthode temporelle et différentielle • Formulation exacte | <ul style="list-style-type: none"> • Modélise des média inhomogènes | <ul style="list-style-type: none"> • Temps de calcul long • Adapté pour la propagation des champs, pas pour la distribution du courant • Problèmes des conditions aux limites pour des problèmes à géométrie ouverte |
| Méthode par ligne de transmission (TLM) | <ul style="list-style-type: none"> • Méthode temporelle et différentielle • Formulation exacte • Basé sur la construction d'un réseau de ligne de transmission | <ul style="list-style-type: none"> • Modélise des média inhomogènes | <ul style="list-style-type: none"> • Adapté pour la propagation des champs, pas pour la distribution du courant • Problèmes des conditions aux limites pour des problèmes à géométrie ouverte |
| Partial Element Equivalent Circuit (PEEC) | <ul style="list-style-type: none"> • Méthode fréquentielle et temporelle • Forme intégrale • Formulation quasi-statique | <ul style="list-style-type: none"> • Résultats sous forme de matrices R, L, C • Excellent pour combiner des modèles électriques et EM | <ul style="list-style-type: none"> • Limitation du domaine de validité fréquentiel |

Tableau 1-10 – Comparaison de plusieurs méthodes électromagnétiques

La figure 1-41 présente un flot de modélisation et de simulation typique d'un boîtier complexe type MCM ou SiP. Celui-ci démarre souvent de l'importation d'un fichier de description géométrique ou *layout* du boîtier. Cependant, comme les boîtiers des SIP sont très complexes, il est souvent nécessaire de simplifier le *layout* en raison du très grand nombre d'interconnexions qui risquent d'allonger le temps de simulation. Ainsi, seules les lignes d'alimentation et de masse, ainsi que certaines lignes de signaux sensibles sont

modélisées. On distingue deux types de méthodes électromagnétiques, choisies selon leurs utilisations :

- les méthodes *full wave*, comme la *Finite Element Method* ou la méthode des moments, permettent d'étudier le comportement électromagnétique du boîtier et ainsi d'analyser les résonances introduites par les interconnexions.
- les méthodes quasi-statiques, comme la méthode PEEC, sont dédiées à la modélisation électrique de petits éléments et à la simulation temporelle.

L'extraction de modèles électriques est intéressante car ils peuvent être importés sous des simulateurs électriques type SPICE.

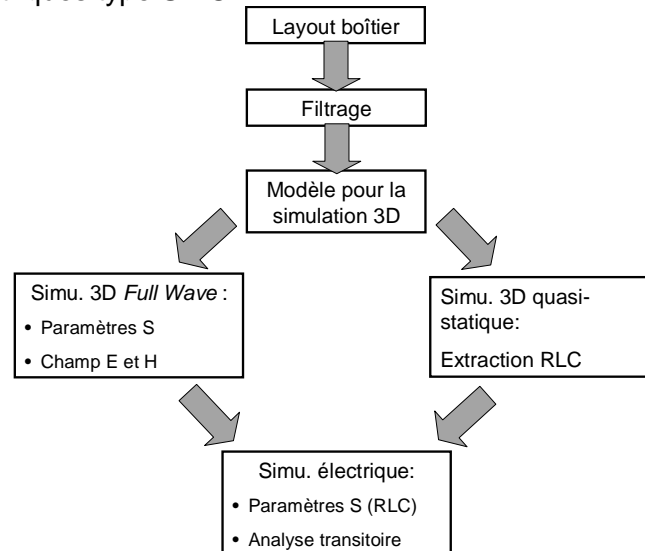


Figure 1-41 – Flot typique de modélisation d'un boîtier 3D [KEL06]

Cependant, même si les méthodes classiques de simulation électromagnétique sont efficaces pour déterminer les fréquences de résonance des boîtiers ou tester l'influence d'un design sur l'intégrité de signal, aucune d'entre elles ne peut prendre en charge la simulation électrique d'un composant, ce qui permettrait de simuler le comportement d'un circuit soumis à une perturbation électromagnétique donnée.

V. Présentation des objectifs de ce travail

Comme nous l'avons vu dans le paragraphe précédent, les assemblages complexes de circuit que représentent les SIP présentent aussi des risques de défaillances dues au couplage d'interférences électromagnétiques. On peut craindre des problèmes sérieux d'interférences entre circuits de natures et de sensibilités différentes par couplage mutuel, notamment dans les modules de puissance ou les modules radiofréquences, dans lesquels sont rapprochés des circuits sensibles avec des circuits très émissifs d'un point de vue électromagnétique. Par conséquent, les problèmes de réduction de l'émission parasite et de la susceptibilité aux perturbations électromagnétique doivent aussi être pris en compte, et cela dès les phases de design. Différents travaux ont déjà été publiés sur la modélisation du bruit conduit à l'intérieur d'un SIP, mais la modélisation de l'émission, de la propagation et du couplage du bruit rayonné à l'intérieur d'un SIP n'a pas été vraiment abordé et aucune méthodologie de simulation n'a encore été mise au point.

L'objectif de notre travail est de définir une méthodologie de prédiction des interférences entre circuits proches dues à un couplage mutuel. La première difficulté réside dans le fait que cette méthodologie doit être capable de simuler à la fois le comportement électrique des circuits, le couplage mutuel entre les différents circuits, et de prédire l'ensemble des

défaillances induites par ce couplage. Cette méthode doit donc mixer des modèles électriques et des électromagnétiques. On peut résumer cette problématique par les deux questions suivantes : comment prédire l'émission rayonnée d'un circuit intégré ? Comment prédire l'effet sur un circuit intégré du couplage d'une perturbation électromagnétique ?

Une deuxième difficulté réside dans l'art et la manière de réduire la complexité des modèles qui seront utilisés. Leur complexité provient d'une part de la complexité que peuvent prendre les modèles représentatifs de l'émission ou de la susceptibilité des circuits intégrés, et d'autre part de la taille des problèmes de couplage électromagnétique à l'intérieur de SIP, dans lesquels le nombre d'interconnexions devient rapidement important.

Dans les chapitres qui vont suivre, nous allons mettre au point des techniques de caractérisation expérimentale, de modélisation et de simulation de l'émission et de la susceptibilité des composants en champ proche. A partir de ces études, nous proposerons des méthodologies de prédiction du risque de défaillance par couplage mutuel des circuits intégrés.

VI. Conclusion

Même si l'évolution de la technologie CMOS a permis une amélioration des performances des circuits intégrés, elle a aussi entraîné une dégradation du point de vue de la compatibilité électromagnétique, que ce soit en terme d'émission parasite ou en terme de susceptibilité aux perturbations électromagnétiques. Nous avons vu que, pour résoudre ces problèmes avant fabrication de leurs applications, les fabricants de circuits et leurs clients avaient besoin de modèles de prédiction représentatifs et confidentiels.

L'intégration des circuits dans un même boîtier améliore les performances des systèmes électroniques et réduit l'émission parasite globale. Cependant, le rapprochement des circuits implique un risque de couplage mutuel et par conséquent d'interférences, problème dont il faut s'affranchir avant la conception. Il est donc nécessaire de pouvoir caractériser et modéliser correctement l'émission et la susceptibilité rayonnée des composants.

VII. Références

- [AJAM03] A. H. Ajami, K. Banerjee, A. Mehrotra, M. Pedram, « Analysis of IR Drop with Implications for Deep Submicron P/G Network Designs », Proceedings of the 4th International Symposium on Quality Electronic Design ISDEQ03, 2003.
- [ALK89] J. Alkalay, H. Kendall, M. Laskowski, A. Lee, D. Noderer, « Survey of Conducted Transients in the Electrical System of a Passenger Automobile », IEEE National Symposium on EMC, 1989
- [ANT89] R. Antinone, W. C. Ng, « HPM Testing of Electronic Components », BDM Corporation report document, May 1989.
- [ARAG99] X. Aragonès, J. L. Gonzalès, A. Rubio, « Analysis and Solutions for Switching Noise Coupling in Mixed-Signal Ics », Kluwer Academic Publishers, ISBN 0-7923-8504-7, 1999
- [BAFF03] S. Baffreau, « Susceptibilité des Micro-contrôleurs aux agressions électromagnétiques », thèse présentée à l'INSA de Toulouse, décembre 2003
- [BARB94] G. D. M. Barber, D. L. Herke, « Conducted Susceptibility Measurements on Integrated Circuits », IEEE Colloquium on Electromagnetic Hazards to Active Electronic Components, 1994
- [BEND] EMC of Ics, package model, cours en ligne sur www.lesia.insa-toulouse.fr/~bendhia
- [BEND06] S. Ben Dhia, M. Ramdani, E. Sicard, « Electromagnetic Compatibility of Integrated Circuits – Techniques for low Emission and Susceptibility », Springer, ISBN 0-387-26600-3, 2006
- [BENDH06] S. Bendhia, « De l'Intégrité de Signal à la Compatibilité Electromagnétique », habilitation à diriger des recherches, juillet 2006.
- [BRAN99] A. Brandolini, A. Gandelli, R. E. Zich, « Shielding Design Optimizing EMC

- Characteristics in Advanced MCM Packaging », 1999
- [BUDN06] M. M. Budnik, K. Roy, « Power Delivery and Decoupling Network minimizing Ohmic Loss and Supply Voltage Variation », IEEE Transactions on Very Large Scale Integration (VLSI) Systems, vol. 14, no. 12, December 2006
- [CAG01] M. F. Caggiano, J. Ou, S. Bulumulla, D. Lischner, « RF Electrical Measurements of Fine Pitch BGA Packages », IEEE Transactions on Components and Packaging Technologies, vol. 4, no. 2, June 2001
- [CALV03] S. Calvet, « Contribution à la Réduction de l'Emission Parasite des Micro-contrôleurs en CMOS sub-micronique », thèse présentée à l'INSA de Toulouse, mars 2003
- [CAMP02] M. Camp, H. Garbe, D. Nitsch, « Influence of the Technonolgy on the Destruction of Semiconductors by Impact of EMP and UWB Pulses », IEEE symposium on EMC, 19 – 23 August 2002
- [CAMP06] M. Camp, H. Garbe, « Susceptibility of Personal Computer Systems to Fast Transient Electromagnetic Pulses », IEEE Transactions on Electromagnetic Compatibility, vol. 48, no. 4, November 2006
- [CHAH06] I. Chahine, M. Kadi, E. Gaboriaud, C. Mazière, A. Louis, B. Mazari, « Modelling of IC susceptibility to Conducted Electromagnetic Disturbances using Neural Network », Electronics Letters, vol. 42, no. 18, 31st August 2006
- [CHAH98] P. Chahal, R. R. Tummala, M. G. Allen, « A Novel Integrated Decoupling Capacitors for MCM-L Technology », IEEE Transactions on Components, Packaging, and Manufacturing, vol. 21, no. 2, May 1998
- [CHAP97] J. F. Chappel, S. G. Zaky, « EMI Effects and Timing Design for Increased Reliability in Digital Systems », IEEE Transactions on Circuits and Systems : Fundamentals Theory and Applications, vol. 44, no 2, February 1997
- [CHAR04] A. Charoy, « Compativbilité Electromagnétique – 2^e Edition », Dunod, ISBN 2-10-049520-8
- [CHEN00] C. Xi, « Contribution to Electromagnetic Emission Modeling and Characterization of CMOS Integrated Circuits », thèse présentée à l'INSA de Toulouse, novembre 2000
- [CHEN80] G. K. C. Chen, J. J. Whalen, « Macromodel Predictions for EMI in Bipolar Operational Amplifiers », IEEE Transactions on Electromagnetic Compatibility, vol. 22, no 4, November 1980
- [CHEN98] Howard H. Chen, J. Scott Neely, « Interconnect and Circuit Modeling Techniques for Full-Chip Power Supply Noise Analysis », IEEE Transactions on Components, Packaging, and Manufacturing Technology – part B, vol. 21, no. 3, August 1998
- [CHR95] C. Christopoulos, « Principles and Techniques of Electromagnetic Compatibility », CRC Press, ISBN 0-8493-7892-3
- [CUI05] W. Cui, B. Aspnes, P. Parmar, M. Suryakumar, « Power Delivery Design and Analysis on a Network Processor Board », IEEE Symposium on EMC 2004, Santa Clara, Californie.
- [DEUT05] B. Deuschmann, « A Comparison of Conducted Transient Disturbances and Failure Signatures for CMOS Integrated Circuits », EMC Compo 05, Munich, 28 – 30 novembre 2005
- [DIA95] C. Diaz, S. M. Kang, C. Duvvury, « Tutorial – Electrical Overstress and Electrostatic Discharge », IEEE Transactions on Reliability, vol. 44, no. 1, March 1995
- [EET03] « SoCs are dead, Intel manager declares », Electronic Engineering Times, 12th of February 2003.
- [ENG96] A. Engel, H. Astrain, J. Cagle, « A TEM-Cell Based Method for Radiative Susceptibility Characterization of Low-Power Microcontrollers », IEEE Symposium on EMC, 19 – 23 August 1996
- [FANG80] T. F. Fang, J. J. Whalen, G. K. Chen, « Using NCAP to predict RFI Effects in Linear Bipolar Integrated Circuits », IEEE Transactions on Electromagnetic Compatibility, vol. 22, no 4, November 1980
- [FIOR02] F. Fiori, P. S. Crovetti, « Linear Voltage Regulator Susceptibility », IEEE Symposium on Industrial Electronics, 8 – 11 July 2002
- [FOR79] M. L. Forcier, R. E. Richardson, « Microwave-Rectification RFI Response in Field-Effect Transistors », IEEE Transactions on Electromagnetic Compatibility, vol. 21, no. 4, November 1979
- [GHAR96] R. Gharpurey, R. G. Meyer, « Modeling and Analysis of Substrate Coupling in Integrated Circuits », IEEE Journal of Solid-State Circuits, vol. 31, no 3, March 1996
- [GILL04] K. Gilileo, « Area Array Package Design – Techniques in High-Density Electronics »,

- MacGraw-Hill, ISBN 0-07-142827-5, 2004
- [GRAF91] S. Graffi, G. Masetti, D. Golzio, « New Macromodels and Measurements for the Analysis of EMI Effects on 741 Op-amp Circuits », IEEE Transactions on Electromagnetic Compatibility, vol.33, no. 1, February 1991
- [HAT98] Y. Hattori, T. Kato, H. Hayashi, H. Tadano, H. Nagase, « Harmonic Balance Simulation of RF Injection Effects in Analog Circuits », IEEE Transactions on Electromagnetic Compatibility, vol.40, no. 2, May 1998
- [HAUW92] L. V. Hauwermeiren, M. Herreman, M. Botte, D. De Zutter, « Characterization and modelling of Packages by a Time-Domain Reflectometry Approach », IEEE Transactions on Components, Hybrids and Manufacturing Technologies, vol. 15, no. 4, August 1992
- [HOB01] J. M. Hobbs, H. Windlass, V. Sundaram, S. Chun, G. E. White, « Simultaneous Switching Noise Suppression for High Speed Systems Using Embedded Decoupling », Electronic Components and Technology Conference, 2001
- [IBIS] IBIS v2.1 : IEC 62014-1 : Electronic behavioural specifications of digital integrated circuits I/O Buffer Information Specification, <http://www.eigroup.org/ibis>
- [ICEM] IEC 62014-3, « Models of Integrated Circuits for MEI Behavioral Simulation », IEC standard, novembre 2004
- [ICH06] K. Ichikawa, M. Inagaki, Y. Sakurai, « Simulation of Integrated Circuit Immunity with LEECS Model », 17th International Zurich Symposium on Electromagnetic Compatibility, 2006
- [IEC61967] IEC61967-1 part 1, « Integrated Circuits, Measurement of Electromagnetic Emission, 150 KHz – 1 GHz : General and Definitions », 2001.
- [IEC62132] IEC62132-1 part 1, « Integrated Circuits, Measurement of Electromagnetic Immunity, 150 KHz – 1 GHz : General and Definitions », 2001.
- [ITO95] K. Ito, K. Kato, N. Hirano, T. Sudo, « Experimental Characterization of Simultaneous Switching Noise for Multichip Modules », IEEE Transactions on Components, Packaging, and Manufacturing, vol. 18, no. 4, November 1995
- [ITRS06] International Roadmap for Semiconductors, ITRS 2006, <http://www.itrs.net>
- [KEL06] I. Kelander, M. Uusimäki, A N. Arslan, « EMC Analysis on Stacked Packages », 17th International Zurich Symposium on Electromagnetic Compatibility, 2006
- [KEN90] D. J. Kenneally, D. D. Wilson, S. Epshtein, « RF upset susceptibilities of CMOS and low power Schottky 4-bit magnitude comparators », IEEE International Symposium on Electromagnetic Compatibility, 21-23 Aug.1990
- [KIM98] J. Kim, H. Kim, W. Ryu, « Effects of On-Chip and Off-Chip Decoupling Capacitors on Electromagnetic Radiation Emission », Electronic Components and Technology Conference, 1998
- [KLIN95] M. Klinger, C. Maréchal, M. Szelag, M. Heddebaut, « Upset Behaviour of LSI Components submitted to EM Disturbances », EMC Zurich 1995
- [LAM06] E. Lamoureux, « Etude de la Susceptibilité des Circuits Intégrés Numériques aux Agressions Hyper-Fréquences », thèse soutenue à l'INSA de Toulouse, Janvier 2006
- [LANK97] M. Lankford, K. Davis, K. Slattery, R. Newberry, « Investigation of design and Performance of Multichip Modules including Electromagnetic Compatibility », International Conference on Multichip Modules, 1997
- [LARS79] C. E. Larson, J. M. Roe, « A Modified Ebers-Moll Transistor Model for RF Interference Analysis », IEEE Transactions on Electromagnetic Compatibility, vol. 21, no 4, November 1979
- [LAUR91] J. J. Laurin, S. G. Zaky, K. G. Balmain, « EMI induces Failures in Crystal Oscillators », IEEE Transactions on Electromagnetic Compatibility, vol. 33, no. 4, November 1991
- [LEE04] S. B. Lee, J. Park, S. J. Hong, « Electromagnetic Interference (EMI) Behavior of System In Package (SIP) », 2004
- [LEV07] J. L. Levant, M. Ramdani, R. Perdriau, M. Drissi, « EMC Assessment at Chip and PCB Level: Use of the ICEM Model for Jitter Analysis in an Integrated PLL », IEEE Transactions on Electromagnetic Compatibility, vol. 49, no. 1, February 2007
- [LI01] M. Li, J. Drewniak, S. Radu, J. Nuebel, T. Hubing, « An EMI Estimate for Shielding-Enclosure Evaluation », IEEE Transactions on Electromagnetic Compatibility, vol. 43, no 3, November 2001
- [LI98] K. W. Li, S. G. Zaky, K. G. Balmain, « Effect of RFI on the Error Probabilities of Synchronizer Circuits », IEEE Transactions on Circuits and Systems : Fundamentals

- Theory and Applications, vol. 45, no 10, October 1998
- [LIU95] C. K. Liu, C. J. Ho, « Frequency Dependence of AC Interference Susceptibility in Digital ICs », IEE Proceedings Science, Measurement and Technology, vol. 142, no. 2, March 1995
- [MENDO04] F. Mendoza-Hernandez, M. Linares, V. H. Champac, « The Noise Immunity of Dynamic Digital Circuits with Technology Scaling », Proceedings ISCAS04, 2004
- [MERR94] R. B. Merrill, W. M. Young, K. Brehmer, « Effect of Substrate Material in Mixed Analog/Digital Integrated Circuits », Proceedings IEEE International Electronic Devices Meeting, pp. 433-436, San Francisco, December 1994
- [MINZ06] J. R. Minz, Wong E., Pathak M., Lim S.K., « Placement and Routing for 3-D System-On-Package Designs », IEEE Transactions on Components and Packaging Technologies, vol. 29, no. 34, September 2006
- [MOO65] G. E. Moore, « Cramming more Components onto Integrated Circuits », Electronics, vol. 38, no. 8, April 19, 1965
- [MUR04] K. Murano, F. Xiao, Y. Kami, « An Immunity/Susceptibility Test Method Using Electromagnetic Wave of Rotating Polarization », IEEE Transactions on Instrumentation and Measurement, vol. 53, no. 4, August 2004
- [OSA03] H. Osaka, T. Kinoshita, D. Tanaka, O. Wada, Y. Toyota, R. Koga, « Power Current Modeling of IC/LSI with Load Dependency for EMI Simulation », IEEE Symposium on EMC 2003, Boston
- [PARK06] J. Park, H. Kim, Y. Jeong, J. Kim, « Modelling and Measurement of Simultaneous Switching Noise Coupling through Signal Via Transition », IEEE Transactions on Advanced Packaging, vol. 29, no. 3, August 2006
- [PER98] R. Perez, « Wireless Communications Design Handbook – Volume 3 : Interference into Circuits », Academic Press, ISBN 0-12-550722-4, 1998
- [PERD04] R. Perdriau, M. Ramdani, J. L. Levant, Trullemans A. M., « EMC Evaluation in Integrated Circuits using VHDL-AMS », IEEE International Symposium on Industrial Electronics, May 2004
- [RACH93] F. Rachidi, « Formulation of the Field-to-Transmission Line Coupling Equations in Terms of Magnetic Excitation Field », IEEE Transactions on Electromagnetic Compatibility, vol. 35, no 3, August 1993
- [RATS94] A. Ratsimandresy, C. Garres, E. Sicard, J. Y. Fourniols, J. L. Levant, « Influence du Packaging sur la CEM des Circuits Intégrés », CEM Toulouse 1994
- [RICH04] A. Richelli, L. Colalongo, M. Quarantelli, Z. M. Kovacs-Vajna, « Robust Design of Low EMI Susceptibility CMOS Op-Amp », IEEE Transactions on Electromagnetic Compatibility, vol. 46, no. 2, May 2004
- [ROA81] J. N. Roach, « The Susceptibility of 1K NMOS Memory to Conducted Electromagnetic Interference », IEEE International Symposium on EMC, August 1981
- [ROB03] M. P. Robinson, K. Fischer, I. D. Flintoft, A. C. Marvin, « A Simple Model of EMI-Induced Timing Jitter in Digital Circuits, its Statistical Distribution and its Effect on Circuit Performance », IEEE Transactions on Electromagnetic Compatibility, vol. 45, no. 3, August 2003
- [ROB98] M. P. Robinson, T. M. Benson, C. Christopoulos, « Effect of Logic Family on Radiated Emissions from Digital Circuits », IEEE Transactions on Electromagnetic Compatibility, vol. 40, no. 3, August 1998
- [SAND93] P. A. Sandborn, R. Ghosh, K. Drake, « Computer Aided Conceptual Design of Multichip Systems », Custom Integrated Circuits Conference, 1993
- [SENT91] R. Senthinathan, J. L. Prince, « Simultaneous Switching Ground Noise Calculation for Packaged CMOS Devices », IEEE Journal of Solid-State Circuits, vol. 26, no. 11, November 1991
- [SHEN02] M. Shen, L. R. Zheng, H. Tenhunen, « Cost and Performance Analysis for Mixed-Signal System Implementation: System-on-Chip or System-on-Package? », IEEE Transactions on Components, Packaging, and Manufacturing Technology, vol. 24, no. 5, October 2002
- [SIM97] J. D. Sim, F. S. Galbraith, N. Davenport, « Perceived Susceptibility of Microcontrollers », IEEE Symposium on EMC, August 1997
- [SKET00] J. G. Sketoe, « Integrated Circuit Electromagnetic Immunity Handbook », NASA/CR-2000-210017, NASA Marshall Space Flight Center, AL 35812, August 2000, pp. 64, disponible en ligne sur <http://see.msfc.nasa.gov>
- [SLAT00] K. P. Slattery, J. P. Muccioli, T. M. North, « Modeling the radiated emissions from

- microprocessors and other VLSI devices », IEEE Symposium on EMC, 21 – 25 August 2000
- [SONG03] Y. H. Song, S. G. Kim, « The Reliability Issues on ASIC/Memory Integration by System-in-Package Technology », 2003
- [STAN85] C. J. Stangan, B. M. Macdonald, « Electrical Characterization of Packages for High-Speed Integrated Circuits », IEEE Transactions on Components, Hybrids, and Manufacturing Technology, vol. 8, no. 4, December 1985
- [SUD04] Sudo T., Sasaki H., « Electromagnetic Interference of System-On-Package », IEEE Transactions on Advanced Packaging, vol. 27, no. 2, May 2004
- [TAKA99] Y. Takahata, A. Wanatabe, O. Wada, R. Koga, Y. Fukumoto, « Power Current Model of IC with Internal Impedance », IEICE Report, EMCJ99-104, 1999
- [TAYL65] C. D. Taylor, R. S. Satterwhite, C. W. Harrison, « The Response of a Terminated Two-Wire Transmission Line Excited by a Nonuniform Electromagnetic Field », IEEE Transactions on Antennas and Propagation, November 1965
- [TEH96] P. F. Tehrani, Y. Chen, J. Fang, « Extraction of Transient Behavioral Model of Digital Buffers from IBIS », Electronic Components and Technology Conference, 1996
- [TRON85] J. G. Tront, « Predicting URF Upset of MOSFET Digital Ics », IEEE Transactions on Electromagnetic Compatibility, vol. 27, no. 2, May 1985
- [TUMM06] R. R. Tummala, « Moore's Law meets its Match », IEEE Spectrum, June 2006
- [UN06] G. L. Bionet, J. P. Vernay, « L'avion "tout électrique" s'aligne sur la piste », L'Usine Nouvelle, 31 octobre 2006.
- [VAID94] A. Vaidyanath, B. Thoroddsen, J. L. Prince, « Effect of CMOS Driver Loading Conditions on Simultaneous Switching Noise », IEEE Transactions on Components, Packaging, and Manufacturing Technology – part B, vol. 17, no. 4, November 1994
- [VAID95] A. Vaidyanath, B. Thoroddsen, J. L. Prince, A. C. Cangellark, « Simultaneous Switching Noise : Influence of Plane-Plane and Plane-Signal Trace Coupling », IEEE Transactions on Components, Packaging, and Manufacturing Technology – part B, vol. 18, no. 3, August 1995
- [VALO06] O. Valorge, C. Andrei, F. Calmon, J. Verdier, « A Simple Way for Substrate Noise Modeling in Mixed-Signal Ics », IEEE Transactions on Circuits and Systems – I : Regular papers, vol. 53, no 10, October 2006
- [VRIG05] B. Vrignon, S. Bendhia, E. Lamoureux, E. Sicard, « Characterization and Modeling of Parasitic Emission in Deep Submicron CMOS », IEEE Transactions on Electromagnetic Compatibility, vol. 47, no. 2, May 2005
- [VRIG05b] B. Vrignon, « Caractérisation et Optimisation de l'Emission Electromagnétique de Systèmes sur Puce », thèse présentée à l'INSA de Toulouse, chapitre 5, septembre 2005
- [WAL95] R. E. Wallace, S. G. Zaky, K. G. Balmain, « Fast-Transient Susceptibility of a D-Type Flip-Flop », IEEE Transactions on Electromagnetic Compatibility, vol. 31, no. 1, February 1995
- [WANG02] A. Z. H. Wang, « On-Chip ESD Protections for Integrated Circuits – An IC Design Perspective », Kluwer Academic Publishers, ISBN 0-7923-7647-1, 2002
- [WEND99] S. Wendsche, R. Vick, E. Habiger, « Modeling and Testing of Immunity of Computerized Equipment to Fast Electrical Transients », IEEE Transactions on Electromagnetic Compatibility, vol. 41, no. 4, November 1999
- [WHA79] J.J. Whalen, « Predicting RFI Effects in Semiconductor Devices at Frequencies above 100 MHz », IEEE Transactions on Electromagnetic Compatibility, vol.21, November 1979

Chapitre 2. Mesure et modélisation de l'émission rayonnée en champ proche des circuits intégrés

Dans le cadre de l'étude de la compatibilité électromagnétique entre deux circuits rapprochés, nous allons nous intéresser dans ce chapitre au rayonnement électromagnétique produit par les circuits en champ proche. Outre l'étude de l'interférence entre circuits, le rayonnement en champ proche apporte de nombreuses informations permettant de mieux comprendre l'origine des émissions électromagnétiques liées à l'activité interne des circuits intégrés. Dans ce chapitre, nous commencerons par présenter le principe de la mesure quantitative du champ proche, puis nous développerons une méthodologie de prédiction du rayonnement des circuits intégrés basée sur la simulation du modèle électrique. Celle-ci sera enfin appliquée dans le cadre de la prédiction de l'émission rayonnée en champ proche d'un microcontrôleur.

I. Mesure de l'émission des circuits intégrés en champ proche

A. Intérêt de la mesure du champ proche

Comme nous l'avons montré dans la première partie, le champ proche correspond à une zone délimitée entourant la source de rayonnement où l'onde plane émise n'est pas encore formée. Dans cette zone, les champs électromagnétiques ont la particularité d'avoir de fortes amplitudes qui décroissent très rapidement avec l'éloignement. Ainsi, la mesure en champ proche d'un champ électromagnétique apporte de nombreuses informations sur la source d'émission, informations qui disparaissent lorsque l'onde plane se forme, telle que la géométrie de la source et la répartition des courants à sa surface. A l'intérieur de systèmes électroniques, à l'échelle d'une carte ou d'un composant, les distances sont telles que les couplages se font en champ proche. La mesure ou la prédiction de ce champ sont donc essentielles à la compréhension et à la réduction des problèmes d'interférences électromagnétiques.

La mesure du rayonnement en champ proche ou scan champ proche est une technique de mesure très en vogue depuis quelques années dans le domaine de la CEM composant. En effet, elle permet de réaliser des caractérisations non invasives de l'émission rayonnée des cartes électroniques (PCB) et des circuits intégrés. Comme nous l'avons vu dans le chapitre précédent, cette méthode est un standard de mesure de l'émission des circuits intégrés appelé IEC61967-3 [IEC]. Contrairement aux autres moyens standard de caractérisation de l'émission des circuits électroniques, cette technique offre la possibilité de détecter et de cartographier les sources de rayonnement à la surface des composants électroniques. Néanmoins, elle ne permet pas de fournir un niveau global de l'émission d'un composant ce qui limite son intérêt pour une qualification CEM. Le scan champ proche est donc principalement dédié au diagnostic des problèmes liés à l'émission d'un composant électronique ou d'un circuit imprimé.

Ainsi, on trouve de nombreux exemples d'utilisation du scan en champ proche, qui concernent en premier lieu la localisation des sources d'émission de circuits intégrés, de type microcontrôleur ou microprocesseur [HAEL96] [SLAT99]. Il fournit alors une image permettant de distinguer les chemins par lesquels s'écoulent les courants parasites, donnant ainsi des informations complémentaires de celles fournies par une mesure de l'émission conduite. En outre, il fournit une cartographie des zones où apparaissent de fortes variations de potentiel internes ou *voltage drops*. Seule la simulation permettait jusque là de réaliser

des cartographies du *voltage drop* à la surface du silicium d'un circuit intégré. Si un *scanner* champ proche dispose d'une résolution suffisante, alors il pourra fournir en mesure cette même cartographie.

Une autre utilisation intéressante pour la compatibilité électromagnétique concerne la détection de résonances à l'intérieur de structures métalliques [ROL02]. Aux fréquences de résonances, des structures telles que des câbles, des plans de masse ou des pistes de PCB peuvent se comporter comme des antennes assez efficaces pour engendrer des problèmes d'interférences électromagnétiques. Le scan champ proche peut aussi être utilisé dans le cadre d'analyses de circuits hyperfréquences, afin de détecter des fréquences de résonance, des atténuations dans la propagation des signaux, ou de mesurer sans contact des paramètres S [BAUD05] [LAUR03].

La principale difficulté pour réaliser la cartographie d'un circuit électronique réside dans la résolution spatiale et dans la sensibilité de la sonde de mesure [SLATT99]. Pour améliorer ces deux caractéristiques essentielles des sondes de mesure, de nombreux travaux ont été effectués portant soit sur l'amélioration même des bancs de mesure champ proche et des sondes de mesure [AND04], soit sur l'utilisation d'outils de *post-processing* [TAN05], soit sur le développement de méthodes concurrentes telles que le scan champ proche optique [CEC00] [SUZ05] [SUZ05b].

Dans la partie qui va suivre, nous allons décrire le principe de la mesure champ proche adaptée à celle des circuits intégrés, et la façon avec laquelle nous pouvons quantifier les champs mesurés à partir de cette mesure. Ce dernier point est essentiel pour la modélisation de l'émission rayonnée des circuits.

B. Description de la méthode de mesure

1. Description du banc de scan champ proche

Pour réaliser des scan champ proche, nous avons eu accès au banc de scan champ proche du laboratoire LEN7. Le schéma de ce banc est représenté sur la figure 2-1. Celui-ci est particulièrement dédié à la mesure champ proche d'un circuit. On trouve aussi des bancs de scan plus volumineux dédiés à la mesure du rayonnement de systèmes, tels que les bancs de l'IRSEEM [BAUD05] ou de l'IETR.

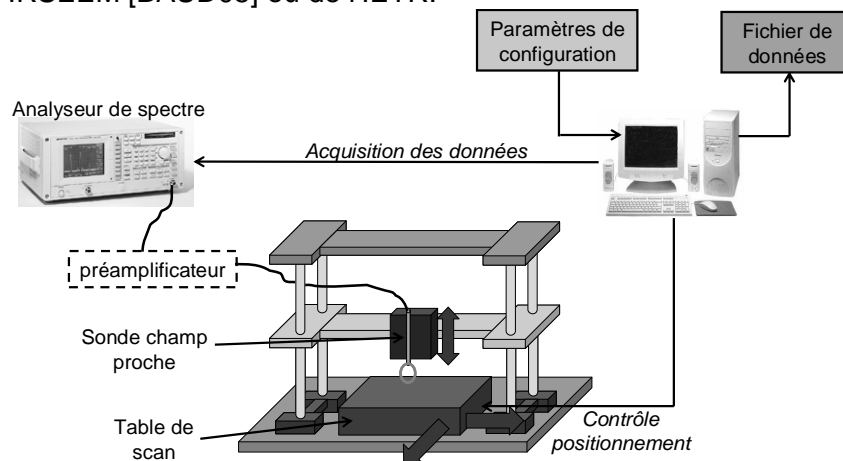


Figure 2-1 - Protocole de mesure du scan champ proche

Le principe de la construction d'une cartographie de l'émission rayonnée en champ proche repose sur une sonde de champ proche qui est déplacée au-dessus de la surface du dispositif sous test. Cette dernière est une antenne miniature qui, dès qu'elle capte un champ électromagnétique, génère une tension proportionnelle à l'amplitude des composantes du champ capté. Cette tension peut être mesurée à l'analyseur de spectre et donner une information sur l'amplitude du champ. La sonde doit être déplacée précisément à une altitude constante de la surface du composant sous test. L'utilisation d'un support

mécanique de précision est donc requise. De plus, pour reconstituer la cartographie champ proche, un système de positionnement automatisé est nécessaire. Le banc de LEN7 dispose de ce type de système, qui lui confère une précision et une répétabilité de déplacement de l'ordre du micromètre. La configuration des dispositifs de positionnement et d'acquisition est effectuée depuis un ordinateur, qui stocke aussi l'ensemble des données acquises par l'analyseur de spectre. Le scan peut être réalisé à une fréquence donnée ou sur un ensemble de fréquences. La figure 2-2 détaille la procédure de la mesure de scan champ proche. Celle-ci consiste en une itération de mesures de l'amplitude du signal aux bornes de la sonde pour les différentes positions de la sonde et pour différentes fréquences.

Cette mesure permet la reconstitution de l'amplitude d'une harmonique du champ électromagnétique. Néanmoins, il est possible de récupérer l'information de phase en remplaçant l'analyseur de spectre par un analyseur de réseau et en prenant comme signal de synchronisation une référence d'horloge [TAN05] [IEC]. En outre, même si le scan champ proche a principalement été utilisé dans le domaine fréquentiel, il est possible de réaliser des scans champ proche dans le domaine temporel, en utilisant un oscilloscope. La mesure consiste à réaliser une acquisition temporelle du signal capturé aux bornes de la sonde pour chaque point de mesure. Celle-ci est synchronisée sur un signal de référence. Cette mesure permet de mieux apprécier l'évolution temporelle du champ et donc de l'activité électrique du dispositif sous test.

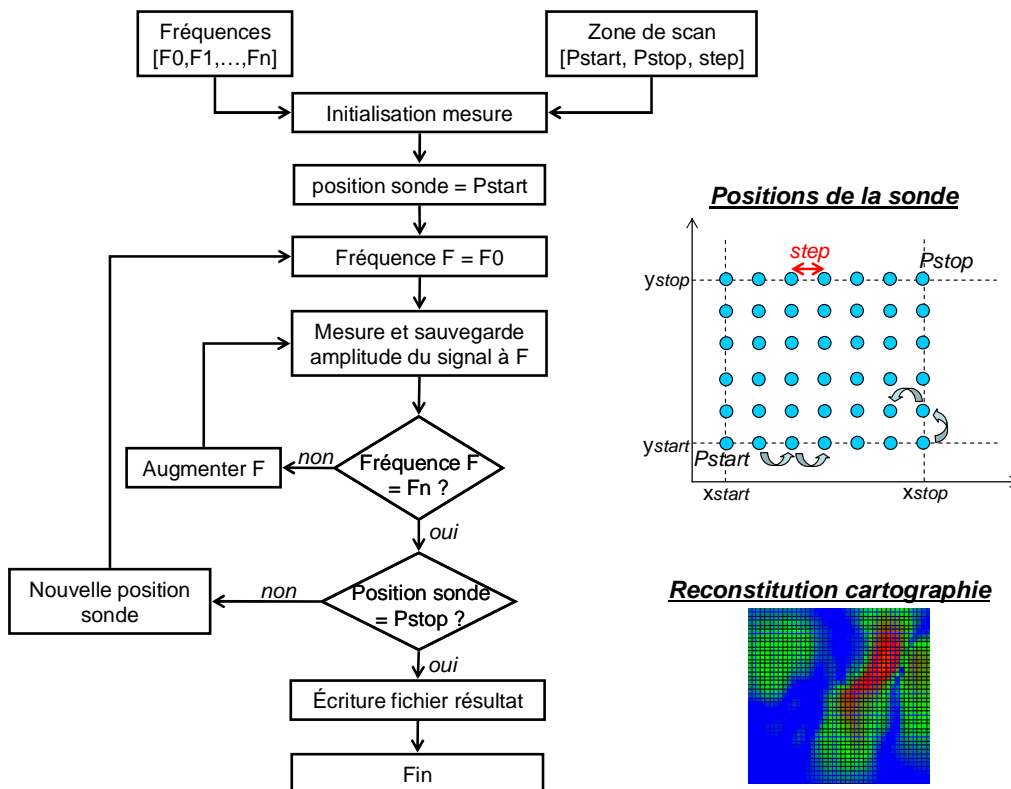


Figure 2-2 – Organigramme de la mesure de scan en champ proche

2. Description des sondes de mesure

La mesure du champ proche est basée sur l'utilisation de sondes miniatures purement passives, dédiées à la capture d'une composante du champ électrique ou magnétique. On en distingue deux types : les sondes électriques et les sondes magnétiques. Celles-ci sont réalisées à base de lignes coaxiales ou de lignes micro ruban afin de maîtriser leur impédance caractéristique. Il est essentiel qu'elles n'influencent pas la mesure de la tension captée par la sonde. Les performances des sondes sont caractérisées par deux grandeurs : la sensibilité et la résolution spatiale, liées à la géométrie de la sonde. Améliorer la sensibilité

de la sonde revient souvent à réduire la résolution spatiale. Les dimensions à donner à une sonde sont généralement un compromis entre sensibilité et résolution spatiale. De nombreuses solutions ont été proposées pour améliorer leur sensibilité, leur résolution [GRZ91] [NOZ01] [AND04], leur bande passante [KAND93] [OSOF92] [GAO96], la capture uniforme d'une ou plusieurs composantes du champ électromagnétique [KAZ02] ou la réjection d'autres composantes.

Dans la suite de notre travail, nous allons utiliser des sondes réalisées en coaxial semi-rigides. Il s'agit de sondes magnétiques et électriques classiques, en forme de boucle ou de monopôle. Même si des caractéristiques telles que la sensibilité ou la résolution peuvent être facilement optimisées, leur principal avantage s'avère être la facilité de fabrication. En outre, l'objectif de ce travail n'est pas d'améliorer la mesure de caractérisation du champ proche, mais de disposer d'un moyen de mesure quantitatif de l'émission des composants en champ proche en vue de valider une méthodologie de simulation de l'émission rayonnée. La figure 2-3 décrit la forme de ces sondes et les composantes captées du champ rayonné par une ligne micro-ruban.

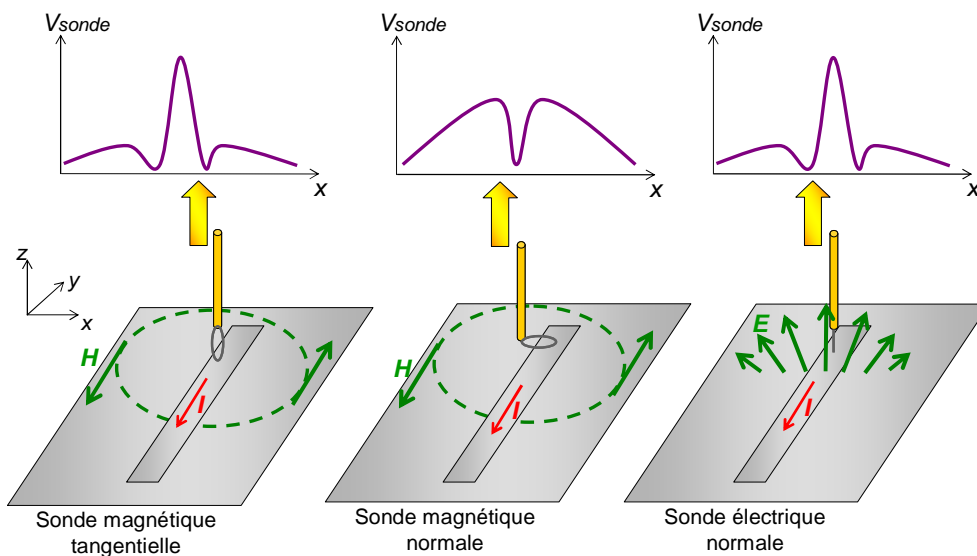


Figure 2-3 – Principe des sondes de champ proche

Un des principaux compromis à faire dans la conception de ce type de sonde est le choix des dimensions de la sonde, puisque la résolution spatiale et la sensibilité en dépendent. Plus la sonde est de grande dimension, plus elle est sensible, mais plus sa résolution décroît. Les dimensions des sondes dont nous disposons sont de l'ordre de quelques millimètres, ce qui, comme nous le verrons plus tard, leur permet d'avoir une résolution suffisante pour étudier le rayonnement en champ proche d'un boîtier de circuit intégré.

La tension mesurée aux bornes de ces sondes donne une information qualitative sur le champ incident et la répartition des sources d'émission. Cependant, si elles ne sont pas étalonnées ou calibrées, elles ne peuvent pas nous fournir une valeur du champ mesuré. Il est alors difficile de remonter à des paramètres physiques du circuit liés à son rayonnement, tels que le courant, la tension ou la désadaptation. Ainsi, toute comparaison d'une mesure avec une prédiction du champ électromagnétique rayonné requiert une mesure quantitative, fournie par une sonde calibrée.

C. Caractérisation des sondes champ proche

1. Hypothèses de mesure

Afin d'utiliser les sondes champ proche comme moyen de mesure du champ électromagnétique, il est nécessaire de faire un certain nombre d'hypothèses liées au caractère non idéal de ces sondes.

a. Influence des sondes champ proche sur le dispositif sous test

D'abord, à l'instar de tout système de mesure, la mesure champ proche est une mesure intrusive et les sondes champ proche viennent influencer le comportement du dispositif sous test [WOU03]. Néanmoins, si la modification des caractéristiques du dispositif sous test reste faible, il est alors possible de négliger l'influence des sondes sur le dispositif sous test. Pour vérifier la faible influence des sondes champ proche sur un dispositif sous test, on approche une sonde magnétique tangentielle d'une ligne microruban présentant une discontinuité en son milieu. La figure 2-4-a illustre le cas d'étude. La sonde est une boucle de 2 mm de diamètre, placée à 200 μm au-dessus de la ligne. Ensuite, on mesure les paramètres S aux bornes de la ligne, avec et sans la sonde. En comparant les coefficients de réflexion (figure 2-4-b) et de transmission (figure 2-4-c), on vérifie que l'écart entre les mesures effectuées avec et sans la sonde ne dépasse jamais 0.25 dB (c'est-à-dire une différence de 3%), prouvant que l'influence de la sonde de mesure sur le dispositif sous test reste négligeable.

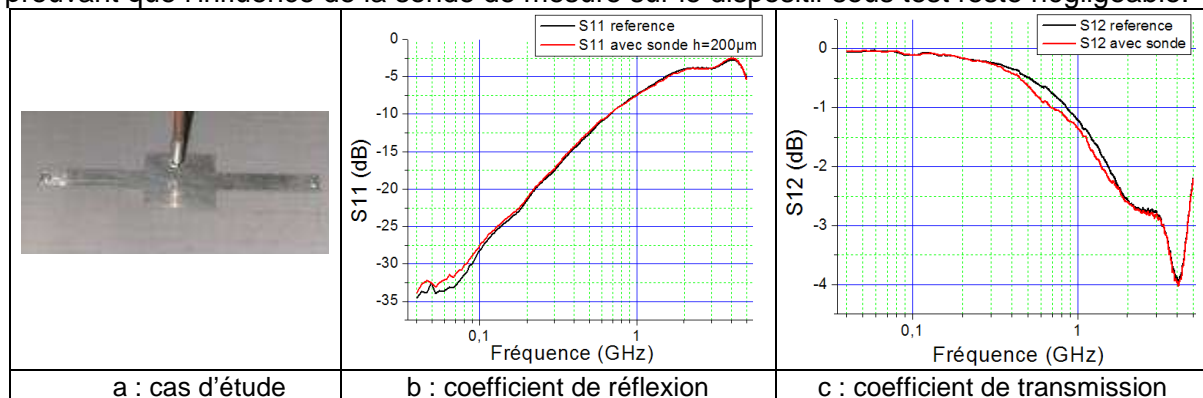


Figure 2-4 – Influence de la sonde magnétique sur le comportement du dispositif sous test

En réalisant cette même expérience avec d'autres sondes champ proche, on peut vérifier que leur influence sur le dispositif sous test est négligeable et confirmer l'hypothèse de non intrusion de la mesure champ proche.

b. Sélectivité des sondes champ proche

La deuxième hypothèse concerne la sélectivité des composantes du champ capté par les sondes. En effet, nous considérons que les sondes utilisées ne capturent qu'une seule composante, soit du champ électrique, soit du champ magnétique. Pour vérifier cette hypothèse, nous pouvons utiliser un simulateur électromagnétique et simuler le rayonnement des différentes sondes. Comme les sondes sont des dispositifs purement passifs, nous pouvons leur appliquer le principe de réciprocité : si une sonde émet dans une direction privilégiée, alors celle-ci se couplera principalement avec une onde dirigée selon cette direction. La sélectivité d'une antenne reste inchangée qu'elle soit utilisée en émission ou en réception. Nous construisons donc un modèle géométrique de sonde magnétique tangentielle sous un simulateur électromagnétique basé sur la méthode des moments [FEK]. On ajoute une source de tension sinusoïdale au modèle pour utiliser la sonde comme source d'émission. La figure 2-5 présente la sonde ainsi que son modèle maillé. On simule ensuite le champ électromagnétique à proximité de la sonde. La figure 2-6 de gauche présente l'évolution de l'impédance d'onde en fonction de la fréquence à 1 mm sous la sonde. L'impédance d'onde correspond au ratio entre le champ électrique et le champ magnétique, elle est égale à 377 Ω dans le cas d'une onde plane. Le résultat de notre simulation montre que jusqu'à 1 GHz, l'impédance d'onde est très inférieure à 377 Ω , ce qui prouve que la sonde rayonne principalement du champ magnétique. La figure 2-6 de droite présente la simulation des 3 composantes du champ magnétique au même point et montre que seule la composante normale H_x à la boucle est significative. On peut donc conclure que cette sonde ne capte qu'une composante tangentielle du champ magnétique.

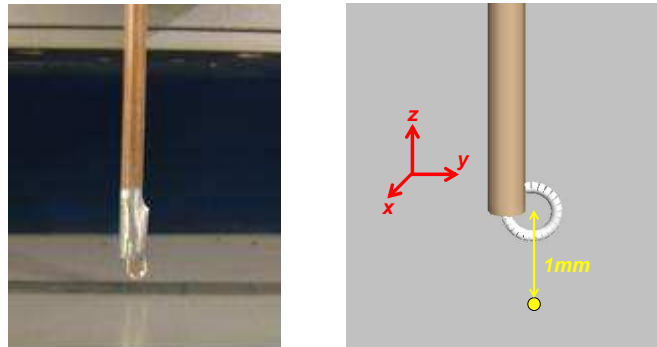


Figure 2-5 – Sonde magnétique tangentielle (gauche) et modèle maillé sous FEKO (droite)

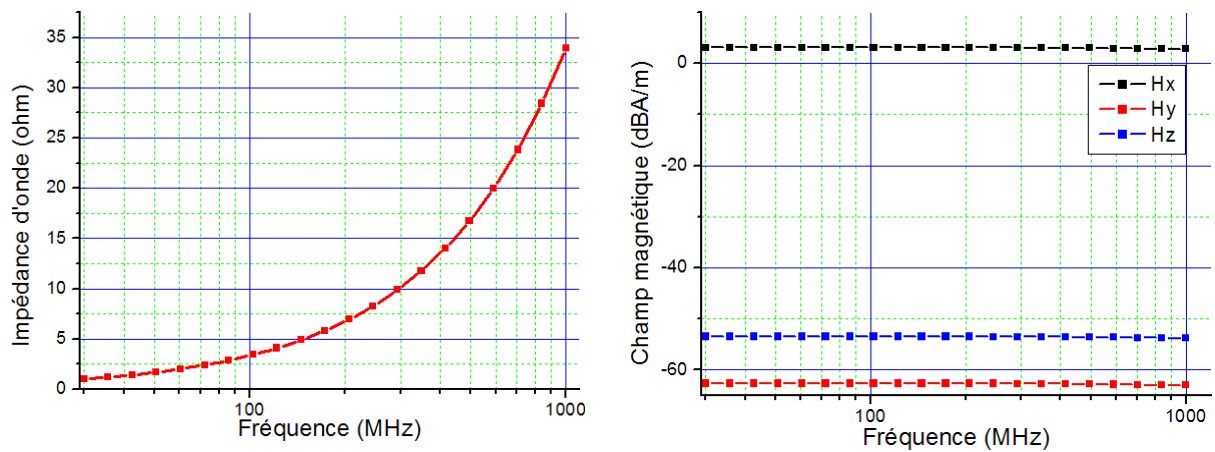


Figure 2-6 – Simulation de l'émission d'une sonde magnétique tangentielle

c. Ponctualité des sondes

Enfin, la dernière hypothèse consiste à considérer que les sondes sont ponctuelles, c'est-à-dire que leurs dimensions sont suffisamment négligeables pour considérer que le champ électromagnétique sur la surface ou le long de la sonde reste relativement constant. Si on considère une boucle magnétique de 2 mm de diamètre, sa dimension est négligeable par rapport à la longueur d'onde d'un signal jusqu'à 1 GHz puisque son diamètre est alors égal à $\lambda/150$. Cependant, en champ proche, le champ décroît très rapidement. Si le champ n'est pas constant sur la surface de la sonde, il n'est pas trivial d'attribuer une valeur unique du champ à la tension mesurée aux bornes de la sonde. La figure 2-7 illustre le problème de non ponctualité dans le cas d'une sonde magnétique au-dessus d'une ligne micro-ruban.

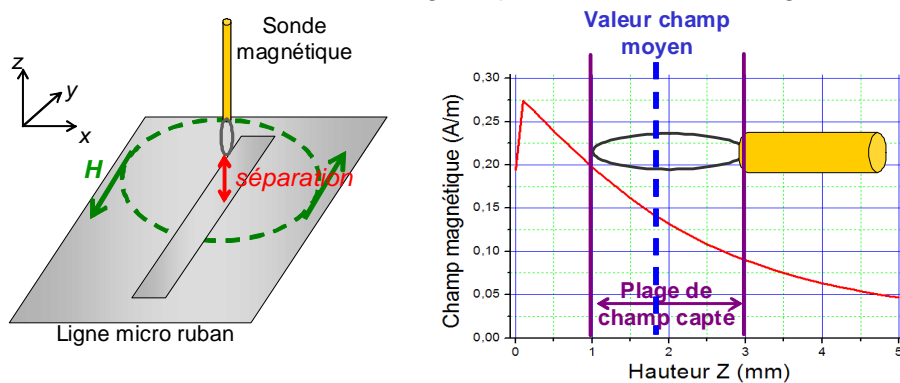


Figure 2-7 – Problème de non ponctualité de la sonde de mesure

L'amplitude du champ magnétique décroît de manière non linéaire à mesure qu'on s'éloigne de la ligne micro-ruban. Si on calcule l'amplitude du champ magnétique en tout point de la surface de la sonde magnétique, on remarque qu'elle n'est pas constante et que pour une sonde de 2 mm placée à 1 mm au-dessus de la ligne, elle est divisée par 2 entre l'extrémité supérieure et l'extrémité inférieure de la sonde. Or, les sondes ont un effet intégrateur, c'est-à-dire que la tension induite à leurs bornes est proportionnelle à l'intégrale du champ capté sur la surface de la sonde. Il est possible de relier la tension induite aux bornes de la boucle avec le champ magnétique moyen sur la surface de la sonde à partir de l'équation 2-1.

$$V_{ind} = j\mu_0\omega \times \iint H(z) dS = j\mu_0\omega \times H_0 \times S \quad \text{Équation 2-1}$$

avec :

- μ_0 : perméabilité magnétique du vide = $4\pi \cdot 10^{-7}$ (H/m)
- ω : pulsation (rad/s)
- S : surface de la boucle (m²)
- H(z) : Champ magnétique en fonction de la hauteur (A/m)
- H₀ : Champ magnétique moyen à la surface de la sonde (A/m)

Si on considère que l'amplitude du champ magnétique décroît localement de manière quasi linéaire, alors le champ moyen est atteint au centre de la boucle et il est possible de l'associer à la tension induite aux bornes de la sonde. Dans le cadre de notre technique de calibrage, nous faisons l'hypothèse que la sonde est quasiment ponctuelle et que la tension induite aux bornes de celle-ci est liée au champ incident au milieu de la sonde.

2. Modélisation des sondes champ proche en réception

a. Définition du facteur de performance

En considérant l'ensemble des hypothèses précédentes, il est possible de proposer une méthodologie de calibrage des sondes champ proche. Le fait que les sondes soient considérées comme ponctuelles permet de relier par une constante la tension induite et mesurée à l'analyseur de spectre avec une valeur unique du champ, représentative du champ présent à la surface de la sonde. De plus, comme les sondes ne captent qu'une seule composante du champ, la tension mesurée aux bornes de la sonde et la composante du champ mesurée ne sont reliées que par une constante. Enfin, comme la sonde ne modifie pas les caractéristiques du dispositif sous test, cette constante dépend uniquement des caractéristiques de la sonde et de la fréquence. On peut donc écrire la relation générale donnée par l'équation 2-2 reliant la tension induite et le champ mesuré, quelle que soit la sonde utilisée.

$$V_{mes}(x, y, z, f) = PF(f) \times C(x, y, z, f) \quad \text{Équation 2-2}$$

avec :

- C : composante captée du champ électrique ou magnétique
- PF : facteur de performance
- V_{mes} : tension mesurée aux bornes de la sonde
- f : fréquence
- x,y,z : position de la sonde

La constante reliant le champ capté et la tension mesurée est appelée le facteur de performance (*Performance Factor* ou PF) ou facteur de calibration de la sonde [IEC]. Il prend en compte l'intégration du champ incident par la sonde ainsi que sa fonction de transfert. Il

est indépendant de la position relative de la sonde par rapport au dispositif sous test et, pour une sonde donnée, il ne dépend que de la fréquence.

b. Modélisation des sondes magnétiques

Dans [KAND93], on trouve des formulations pour calculer les sensibilités des sondes champ proche. La figure 2-8 détaille le modèle électrique de la sonde magnétique. A partir de ce dernier, on peut déduire l'expression théorique du facteur de performance d'une sonde magnétique, donnée par l'équation 2-3.

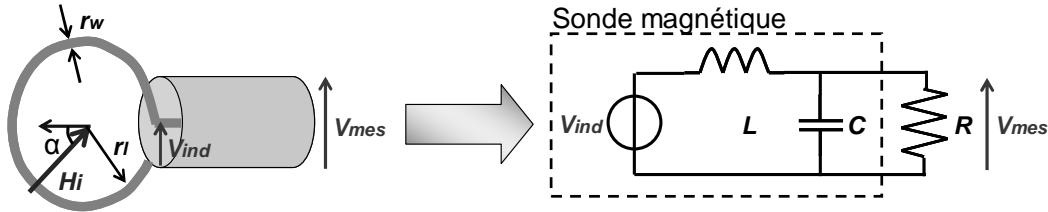


Figure 2-8 – Schéma équivalent de la sonde magnétique

$$PF_{mag} = \frac{V_{mes}}{H_i} = \mu_o \omega S \cos \alpha \times \left| \frac{Z_{RC}}{jL\omega + Z_{RC}} \right| \quad \text{Équation 2-3}$$

avec :

- Pf_{mag} : facteur de performance théorique de la sonde magnétique (V.m/A)
- V_{mes} : tension mesurée aux bornes de la sonde (V)
- H_i : champ magnétique incident (A/m)
- μ_o : perméabilité magnétique du vide = 4π · 10⁻⁷ (H/m)
- ω : pulsation (rad/s)
- S : surface de la boucle (m²)
- α : angle d'incidence du champ par rapport à la normale de la surface de la boucle
- Z_{RC} : impédance équivalente formée par la capacité parasite de la sonde et la résistance d'entrée de l'analyseur de spectre (Ω)
- L : inductance parasite de la sonde (H), donnée par l'équation 2-4
- C : capacité parasite de la sonde (F), donnée par l'équation 2-5
- R : résistance d'entrée du système de mesure (Ω)

$$L = \mu_o r_w \ln \left(\frac{8r_l}{r_w} - 2 \right) \quad \text{Équation 2-4}$$

$$C = \frac{2\epsilon_o r_l}{\ln \left(\frac{8r_l}{r_w} - 2 \right)} \quad \text{Équation 2-5}$$

avec :

- r_l : rayon de la boucle
- r_w : rayon de l'âme centrale

c. Modélisation des sondes électriques

La figure 2-9 présente le modèle électrique équivalent de la sonde électrique de type monopôle. A partir de celui-ci, on peut déduire l'expression théorique du PF d'une sonde électrique, donnée par l'équation 2-6.

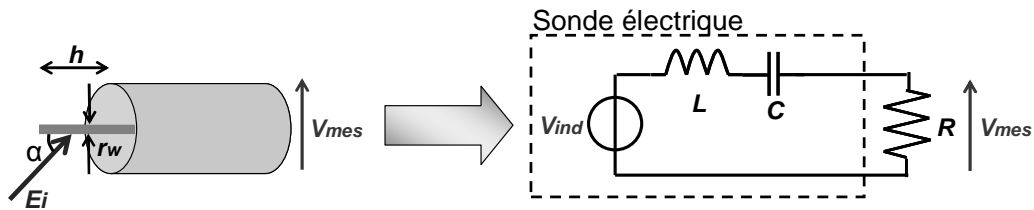


Figure 2-9 – Schéma équivalent de la sonde électrique

$$PF_{elec} = \frac{V_{mes}}{E_i} = h_e \cos \alpha \times \left| \frac{R}{R + j \times \left(L\omega - \frac{1}{C\omega} \right)} \right| \quad \text{Équation 2-6}$$

avec :

Pf_{elec} : facteur de performance théorique de la sonde électrique (m)

V_{mes} : tension mesurée aux bornes de la sonde (V)

E_i : champ électrique incident (V/m)

ω : pulsation (rad/s)

h_e : longueur effective de l'élément rayonnant de la sonde (m), donnée par l'équation 2-7

α : angle d'incidence du champ par rapport à la normale de la surface de la boucle

L : inductance parasite de la sonde (H)

C : capacité parasite de la sonde (F), donnée par l'équation 2-8

R : résistance d'entrée du système de mesure (Ω)

$$h_e = h \times \frac{\Omega - 1}{\Omega - 2 + \ln 4} \quad \text{Équation 2-7}$$

$$C = \frac{2\pi h \epsilon_o}{\Omega - 2 - \ln 4} \quad \text{Équation 2-8}$$

$$\Omega = 2 \ln \left(\frac{2h}{r_w} \right) \quad \text{Équation 2-9}$$

avec :

h : longueur de l'élément rayonnant de la sonde (m)

Ω : facteur d'épaisseur de l'antenne

ϵ_o : permittivité électrique

r_w : rayon de l'âme centrale

Ces deux formulations restent valides tant que les dimensions des sondes restent électriquement petites devant la longueur d'onde du signal considéré et que les modèles électriques à constantes localisées restent convenables.

3. Méthodologie de Calibrage

Nous venons de donner des formulations permettant de relier théoriquement le champ incident que l'on cherche à quantifier et la tension induite aux bornes de la sonde de mesure. Néanmoins, il est possible de déterminer le facteur de performance de la sonde par la mesure. Cette méthodologie est décrite dans plusieurs références [CRI95] [BAUD05] ou dans la norme IEC 61967-3 [IEC]. Elle est basée sur la mesure du signal de sortie de la sonde quand celle-ci est placée au-dessus d'une structure canonique dont le calcul du

champ électromagnétique rayonné reste simple. Par exemple, une ligne micro-ruban adaptée 50Ω convient parfaitement car l'amplitude du champ qu'elle rayonne reste relativement constante quelle que soit la position de la sonde au-dessus de la ligne et quelle que soit la fréquence. Son influence sur la mesure reste ainsi négligeable.

Il reste le problème du calcul du champ rayonné par la structure de test. En première approximation, il est possible de le calculer à partir d'une approximation quasi-statique en considérant la structure comme un fil traversé par un courant constant. Cependant, cette approximation ne prend pas en compte l'effet du plan de masse. Pour obtenir une valeur plus précise du champ rayonné, il est préférable d'employer un simulateur électromagnétique.

Nous allons maintenant décrire la procédure de calibrage pour la sonde magnétique tangentielle. Sa mise en œuvre est décrite par la figure 2-10. La structure de calibrage est une ligne micro-ruban adaptée 50Ω de 6 cm de long sur un substrat duroid de permittivité relative égale à 2.2. La ligne micro-ruban est alimentée par un générateur harmonique fournissant une puissance de 0 dBm. Une sonde magnétique de 5 mm de diamètre est placée à différentes hauteurs de la ligne entre $200 \mu\text{m}$ et 2 mm, puis elle est déplacée perpendiculairement à la ligne. Son orientation est telle qu'elle se couple avec le champ tangentiel produit par la ligne. Pour chaque position, on mesure la tension induite par la sonde pour différentes fréquences entre 50 MHz et 1 GHz.

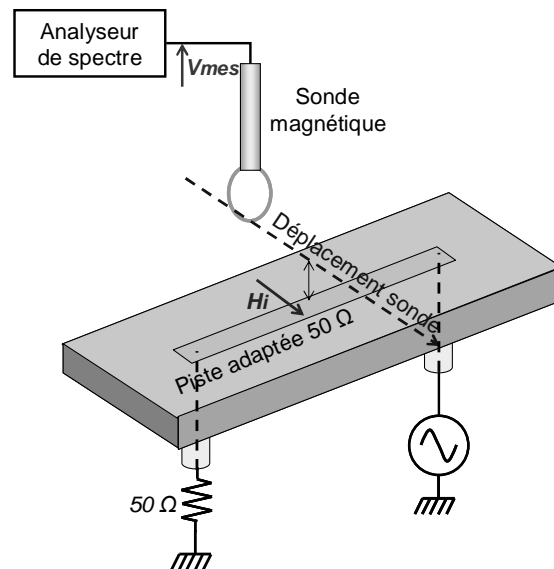


Figure 2-10 – Procédure de calibrage de la sonde magnétique

Le champ magnétique rayonné par la piste aux différentes positions de la sonde pour une hauteur de 1 mm est calculé à l'aide d'un simulateur électromagnétique basé sur la méthode des moments [FEK]. La figure 2-11 de gauche présente la comparaison entre la tension mesurée par la sonde et le champ magnétique théorique à 1 mm au-dessus de la sonde à 100 MHz. Il apparaît que la différence entre la tension mesurée par la sonde et le champ magnétique est quasiment constante. Elle correspond à la valeur du facteur de performance. A partir de ce dernier et de la mesure de la tension aux bornes de la sonde, il est possible de calculer la valeur du champ magnétique au-dessus de la piste. Comme le montre la figure 11 de droite, on constate que le champ magnétique déduit de la mesure corrèle à moins de 1 dB près au champ magnétique prédit par la simulation électromagnétique.

En reproduisant cette comparaison aux différentes fréquences de mesure, on peut tracer l'évolution fréquentielle du PF. La figure 2-12 présente le tracé du facteur de performance pour différentes hauteurs de scan. Le résultat montre qu'il s'améliore de 20 dB à chaque décade jusqu'à 1 GHz. La bande passante de la sonde peut donc être fixée comme tel : DC – 1 GHz. En fait, la limite inférieure de la bande passante dépend principalement de la

sensibilité attendue de la sonde et de l'analyseur de spectre employé. La hauteur de scan introduit une variation maximale de 0.5 dB entre les facteurs de performance mesurés, ce qui confirme l'hypothèse selon laquelle le facteur de performance est indépendant du dispositif sous test.

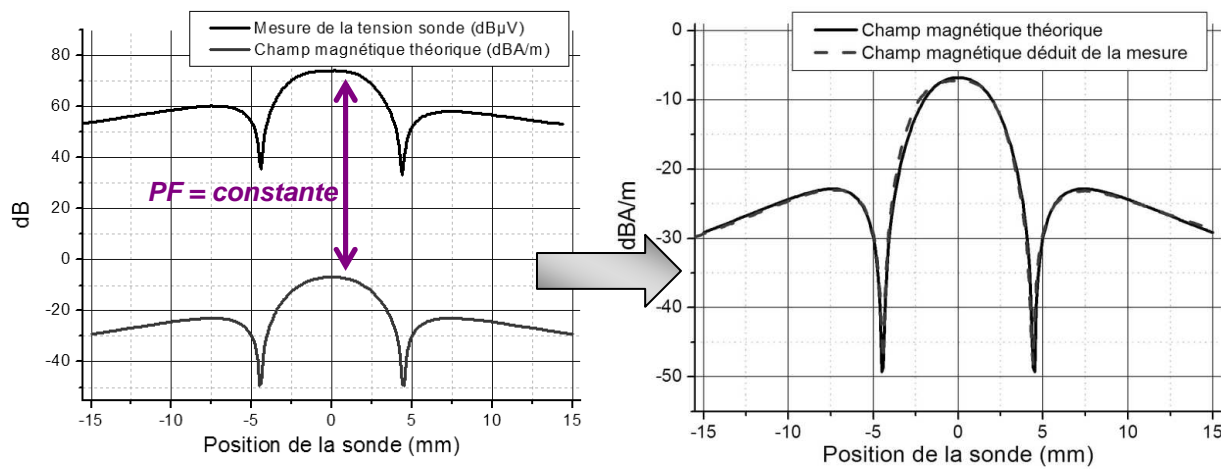


Figure 2-11 – Comparaison entre le champ magnétique théorique à 1 mm au-dessus de la piste et la tension mesurée aux bornes de la sonde (à gauche) et comparaison entre le champ magnétique théorique et le champ magnétique déduit de la mesure (à droite)

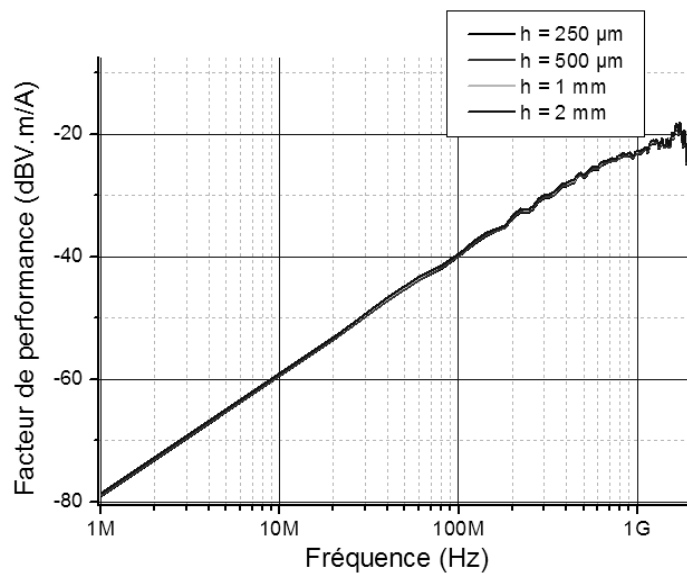


Figure 2-12 – Mesure du facteur de performance de la sonde magnétique pour différentes hauteurs de scan

Afin de vérifier la validité de la formulation de l'équation 3 pour le calcul du facteur de performance d'une sonde magnétique, on compare le PF calculé à l'aide de l'équation 3 au PF mesuré. La comparaison apparaît sur la figure 2-13.

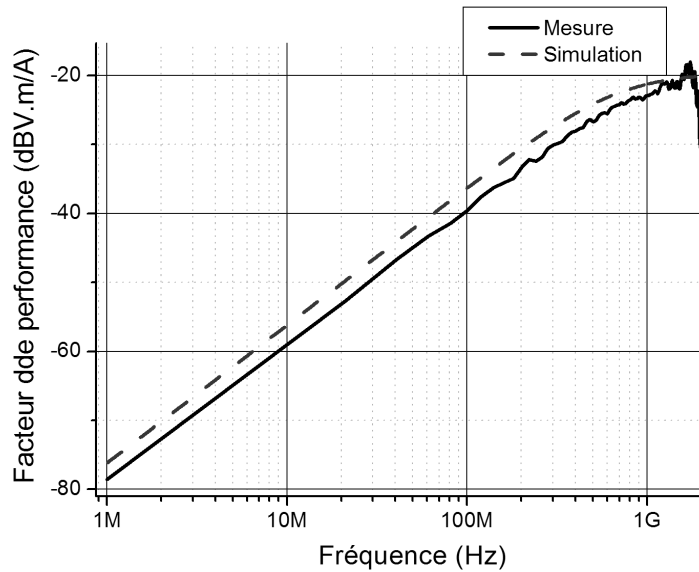


Figure 2-13 – Comparaison entre la mesure et la simulation du facteur de performance d'une sonde magnétique de 5 mm de diamètre

Il apparaît que la formulation proposée permet de prédire le PF à 2 dB près jusqu'à 2 GHz. Plusieurs facteurs sont liés à cet écart :

- l'incertitude sur les dimensions exactes de la sonde implique une erreur sur le résultat de la simulation.
- la détermination expérimentale du facteur de performance est délicate à cause de l'effet intégrateur de la sonde. En effet, comme celle-ci n'est pas ponctuelle, elle ne capte pas un champ uniforme. Pour calculer le facteur de performance, nous avons besoin de déterminer une valeur unique du champ magnétique, représentative de la moyenne de l'amplitude du champ présent sur toute la surface de la sonde. A l'aide du simulateur électromagnétique, on détermine une valeur théorique du champ électromagnétique à une altitude moyenne de la sonde. Le choix de cette altitude induit sans aucun doute des erreurs dans l'extraction expérimentale du facteur de performance.

Néanmoins, la tendance et l'ordre de grandeur du facteur de performance mesuré en fonction de la fréquence sont respectés.

On effectue la même caractérisation pour une sonde électrique. Celle-ci correspond à un petit monopôle de 3.5 mm de long réalisé en coaxial semi-rigide. Le procédé de calibrage reste identique. Afin de vérifier la validité des formulations proposées pour le calcul des facteurs de performance, on calcule celui de la sonde électrique à l'aide de l'équation 6. La figure 2-14 présente la comparaison entre la mesure et la simulation du facteur de performance de la sonde électrique. Cette fois-ci, la corrélation n'est pas aussi précise, puisque la simulation s'écarte de la mesure d'au plus 6 dB. Cela peut s'expliquer par les erreurs de mesure, l'effet intégrateur de la sonde, mais aussi par le caractère non idéal de la sonde électrique. En effet, il s'agit d'un coaxial dénudé et la validité de sa représentation comme un simple monopôle reste limitée. Néanmoins, l'ordre de grandeur du facteur de performance de la sonde électrique est correctement prédit par le modèle.

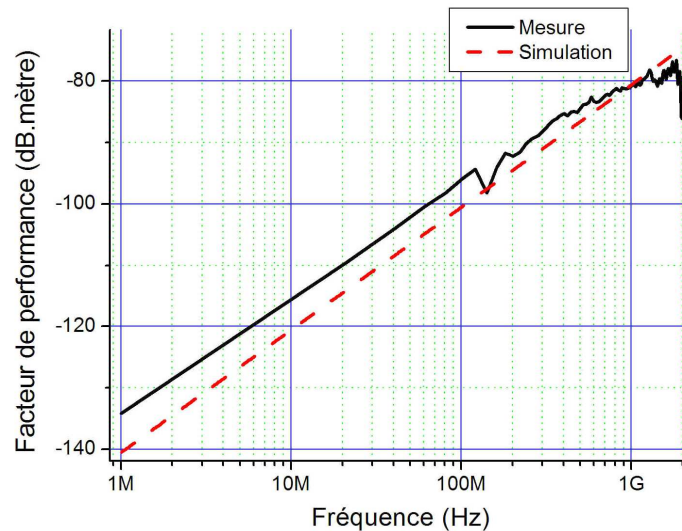


Figure 2-14 – Comparaison entre la mesure et la simulation du facteur de performance d'une sonde électrique de 3.5 mm de long

Nous disposons donc d'un moyen de mesure de l'émission en champ proche des circuits électroniques, qui permet de quantifier l'amplitude des champs électromagnétiques rayonnés par un composant jusqu'à 1 GHz. La résolution des sondes utilisées est d'environ 1 mm ce qui permet de scanner correctement des boîtiers de circuits intégrés. Néanmoins, cette résolution est encore trop faible pour scanner le silicium d'un circuit. Des solutions existent; elles font appel à des sondes bien plus fines. Néanmoins, l'objectif de ce qui va suivre n'est pas de pousser la mesure champ proche jusqu'à ses limites de résolution, mais de disposer d'un moyen de mesure fiable permettant de quantifier l'émission d'un circuit.

II. Développement d'une méthodologie de prédiction de l'émission rayonnée des circuits intégrés

A. Rayonnement en champ proche des circuits intégrés

Comme nous l'avons évoqué au début de ce chapitre, la mesure du champ proche permet de localiser les sources d'émission électromagnétique d'une carte ou d'un composant électronique. Cette émission électromagnétique est liée à l'activité interne du composant. Par conséquent, mesurer et quantifier les émissions électromagnétiques des composants permet de remonter à leur activité interne. Afin d'illustrer l'information apportée par la mesure en champ proche sur l'activité des circuits intégrés, nous présentons les cartographies de l'émission en champ électrique et en champ magnétique d'un microcontrôleur 16 bits [S12X]. Ce microcontrôleur, qui sera détaillé dans le chapitre suivant, dispose de plusieurs paires d'alimentation et d'un certain nombre de ports d'entrée-sortie. Il est configuré de la manière suivante :

- l'horloge interne est fournie par une boucle à verrouillage de phase interne qui fonctionne à 64 MHz
- un des ports d'entrée sortie, le port A, commute à 2.28 MHz et fait passer les 8 broches du port alternativement de 0 à 5 V.

Le champ magnétique tangentiel et le champ électrique sont mesurés avec la sonde placée à 200 μm au-dessus de la surface du boîtier du composant. Le scan est effectué avec un pas de 0.5 mm. La figure 2-15 présente la cartographie du champ magnétique tangentiel à 32 MHz, c'est-à-dire la fréquence du bus d'horloge du microcontrôleur. On a ajouté à la figure une image de la répartition des broches d'alimentation et de masse du composant. La cartographie met en évidence un ensemble de zones de forte émission en champ magnétique, qui sont situées le long des broches d'alimentation et de masse du composant. Elle est donc très intéressante du point de vue de l'étude de l'émission du circuit, puisqu'il est possible de déterminer sur quelles broches d'alimentation et de masse circulent les courants parasites, l'amplitude de ces courants, l'efficacité de techniques de découplage ou de filtrage pour réduire l'amplitude de ces courants. Néanmoins, elle présente certaines limites comme l'absence de mesure de la phase du champ qui empêche de retrouver le sens d'écoulement du courant.

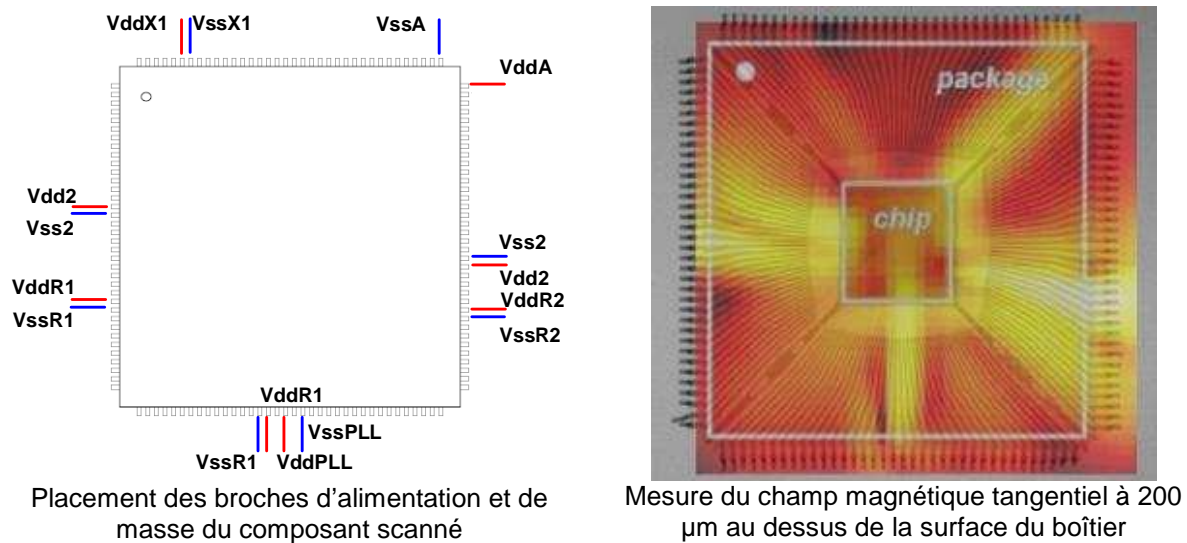


Figure 2-15 - Emission en champ magnétique d'un microcontrôleur à 32 MHz [LAB06]

Les figures 2-16 et 2-17 montrent les cartographies du champ électrique normal respectivement à 2.28 MHz, la fréquence fondamentale due à la commutation du port A, et à 32 MHz. A 2.28 MHz, la seule zone d'émission de champ électrique se situe au-dessus des broches du port A. A 32 MHz, on retrouve encore une partie du rayonnement due à la commutation du port A (il s'agit de la 14^e harmonique) au-dessus des broches du port A. On observe aussi une zone d'émission centrée sur la puce.

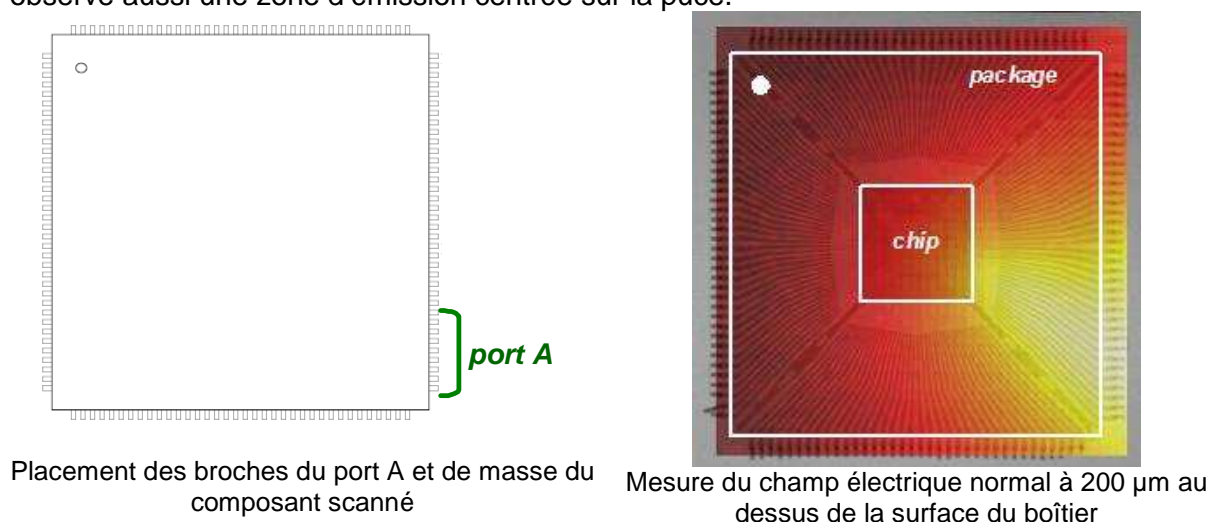


Figure 2-16 – Emission en champ électrique d'un microcontrôleur à 2.28 MHz

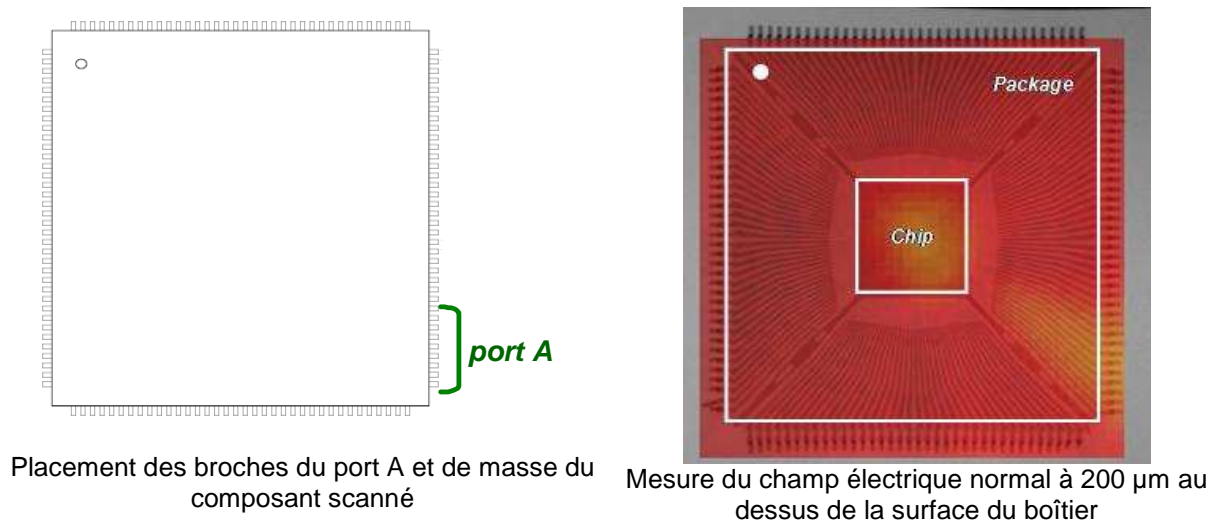


Figure 2-17 – Emission en champ magnétique d'un microcontrôleur à 32 MHz

Ces mesures mettent en évidence plusieurs faits :

- D'abord, au niveau d'un circuit électronique, comme la taille de la puce est négligeable devant celle du boîtier, c'est ce dernier qui joue le rôle d'antenne dans le mécanisme d'émission rayonnée d'un circuit.
- Ensuite, l'émission de champ magnétique est principalement liée au passage d'un courant. Ainsi, la mesure du champ magnétique apporte une information sur la circulation des courants parasites produits par le bruit de commutation simultanée du circuit. Celui-ci circule le long des broches d'alimentation et de masse du composant.
- De son côté, le champ électrique permet de détecter les zones où de fortes variations de potentiel apparaissent. Il indique ainsi la répartition des charges électriques sur le circuit. C'est pourquoi la commutation du port A est à l'origine d'une forte émission en champ électrique. La zone d'émission qui apparaît à 32 MHz au-dessus de la puce est due à la variation globale du potentiel moyen du circuit, due à l'activité du circuit.
- Cependant, contrairement au champ magnétique, la mesure du champ électrique est relativement pauvre en informations intéressantes concernant l'activité interne du circuit. En effet, elle ne permet pas de mettre en évidence les zones particulières de plus forte émission. L'émission en champ électrique du port A n'a que peu d'intérêt du point de vue CEM puisque celle-ci apparaît dans le cadre du fonctionnement nominal du port A et elle n'est pas liée au bruit parasite de commutation.

Par conséquent, dans le reste de ce travail, nous préférons nous concentrer sur la mesure et la prédiction du rayonnement en champ magnétique d'un circuit.

B. Modélisation de l'émission en champ proche des circuits intégrés

1. Méthodes existantes

La prédiction du champ rayonné en champ proche ou en champ lointain est relativement bien maîtrisée au niveau système. Des outils dédiés [FEK] [HFSS] permettent de prédire le champ rayonné par une carte en tout point de son espace environnant afin de vérifier que le champ qu'elle produit ne peut pas se coupler avec d'autres composants situés à proximité. Différents outils numériques de simulation électromagnétique traitent des systèmes électroniques comportant des circuits imprimés (PCB), l'ensemble des pistes d'interconnexion et des circuits électroniques [SERP06] [SIM]. Néanmoins, il s'agit d'une

simulation « lourde » en terme de quantité de calculs à cause du maillage multi-échelles, et complexe puisqu'elle doit faire intervenir comme source de rayonnement des circuits intégrés. Afin de contourner ce dernier problème, les circuits sont le plus souvent simplifiés et remplacés par des sources de courant équivalentes connectées aux pistes du PCB. Ainsi, ce type de simulation néglige la contribution des circuits au rayonnement global. Néanmoins, les efforts de réduction de l'émission produite par les PCB rendent inefficaces cette approximation, puisque les circuits vont dès lors prendre une plus grande part dans l'émission rayonnée du système. Il devient crucial de savoir prédire correctement la contribution des circuits.

Plusieurs méthodes de simulation permettant de prédire le rayonnement d'un circuit ont été proposées. Elles sont en grande partie basées sur l'utilisation de sources de rayonnement équivalentes, composées d'un ou plusieurs dipôles [DAR05], de multipôles [KRAL01], d'une grille de fils [SHI04], ou d'un grand nombre de petits dipôles électriques ou magnétiques [VIV07], placés dans un plan horizontal à la surface du composant de manière à rendre compte de l'émission rayonnée d'un composant. Les paramètres des sources équivalentes, tels que la géométrie, l'orientation, les dimensions, les courants qui les traversent, sont déterminés par une mesure de champ proche, généralement effectuée au plus près du composant, puis par un algorithme d'optimisation qui ajuste l'ensemble de ces paramètres. Leurs positions et leurs caractéristiques ne sont pas reliées à celles du composant sous test. Une fois ces sources déterminées, il est possible de calculer le champ électromagnétique en tout point de l'espace et donc de donner une cartographie de l'émission rayonnée à n'importe quelle hauteur au-dessus du composant. La figure 2-18 illustre le principe de la méthode.

Le principal intérêt de cette méthode est lié au fait que le modèle est une sorte de boîte noire qui n'a aucun lien avec le circuit rayonnant. Ainsi, il n'est pas nécessaire de connaître la structure interne du composant pour construire ce modèle. De plus, simuler le rayonnement d'un circuit à partir d'un ensemble d'éléments rayonnants élémentaires en connaissant les courants qui les traversent reste très simple et ne requiert pas forcément l'emploi d'un simulateur électromagnétique commercial. D'un point de vue système, ce type de modèle peut avoir un grand intérêt lorsqu'on cherche à prédire le rayonnement d'une carte dans un but de qualification CEM.

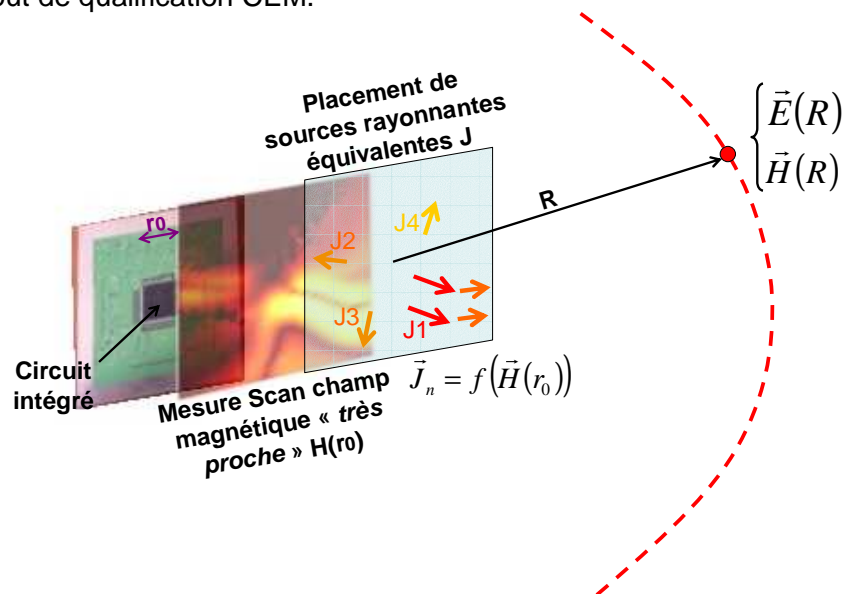


Figure 2-18 – Principe de la prédiction du champ rayonné par des sources de rayonnement équivalentes

Néanmoins, cette méthode a certains inconvénients. Le premier concerne la détermination et le placement des sources équivalentes. Comme nous l'avons expliqué, elle est basée sur la mesure du champ magnétique ou électrique à une distance très proche du

composant. Cependant, il est nécessaire de mesurer l'amplitude et la phase du champ, ce qui requiert des équipements supplémentaires pour la mesure de la phase. De plus, afin d'obtenir une très grande précision et une prédiction correcte à différentes distances du circuit, il est nécessaire d'introduire un grand nombre de sources équivalentes, dont les caractéristiques sont déterminées par des algorithmes mathématiques d'optimisation plus ou moins complexes. Ainsi, même si le calcul du champ rayonné en tout point de l'espace par sources équivalentes est très simple et très rapide, la construction du modèle demeure difficile et longue, et requiert plusieurs équipements de mesures et outils de simulation.

Ensuite, le deuxième inconvénient concerne l'unicité de ce modèle. Comme celui-ci n'est relié ni à la structure interne du circuit, ni à sa configuration matérielle et logicielle, le modèle ne reste valide que pour une configuration donnée du circuit. Si nous prenons l'exemple d'un microcontrôleur, son émission conduite et rayonnée est très fortement liée aux blocs actifs, aux programmes, au montage du composant sur le PCB et au boîtier dans lequel il est monté. Si un modèle à base de sources rayonnantes équivalentes est établi pour ce circuit dans une configuration et dans un montage donné, ce modèle ne sera pas réutilisable dans une autre configuration ou un autre montage. Il sera nécessaire de refaire une série de mesures et d'appliquer à nouveau les algorithmes d'extraction des éléments équivalents, ce qui réduit fortement l'efficacité de cette méthode.

Enfin, d'après les figures 2-15 et 2-16, nous avons constaté que l'émission en champs électrique et magnétique d'un circuit trouvait son origine dans les broches de son boîtier. Dès lors que l'origine de l'émission d'un circuit est connue, on peut trouver paradoxal le fait que les sources de rayonnement ne soient pas localisées directement sur les broches du boîtier. Même sans connaître parfaitement la structure interne du circuit, une mesure du champ proche à proximité du composant permet d'identifier les broches participant au rayonnement et de placer des sources équivalentes le long de ces broches.

A travers ce rapide tour d'horizon des méthodes existantes pour prédire l'émission rayonnée au niveau d'un circuit intégré, nous identifions deux problèmes que doit résoudre le modèle que nous souhaitons proposer :

- comme l'origine des émissions parasites est due à l'activité d'un circuit intégré, comment concilier un modèle électrique de circuit intégré avec un simulateur électromagnétique ?
- comment simplifier le processus de définition des caractéristiques et de placement des sources de rayonnement ?

Afin de résoudre ces problèmes, nous allons proposer un modèle et une méthodologie de prédiction du rayonnement des circuits intégrés, capable de prendre en compte la nature physique, la topologie et l'activité d'un circuit. Pour que le modèle reste efficace, il est cependant nécessaire que celui-ci reste simple.

2. Méthodologie de prédiction du rayonnement : une nouvelle approche

a. **Principe de la prédiction du rayonnement en champ proche d'un circuit intégré**

La manière la plus précise pour résoudre un problème de rayonnement est d'employer un simulateur électromagnétique *full-wave*, basé sur une technique numérique de résolution exacte des équations de Maxwell. Les modèles géométriques maillés des structures rayonnantes constituent les points d'entrée de ces outils. Malheureusement, cette technique suggère que les simulateurs électromagnétiques soient capables de prendre en compte des sources de rayonnement aussi complexes que des circuits intégrés. Or, les outils de simulation électromagnétiques n'offrent que des sources harmoniques de tension ou de courant, localisées ou distribuées, avec des impédances internes réelles. On se heurte ainsi

à la barrière entre deux domaines distincts : la simulation électrique des circuits et la simulation électromagnétique. Il est donc impossible de mixer à l'intérieur d'un seul et même modèle et d'un même simulateur la simulation électrique et électromagnétique. L'utilisation d'au moins deux outils séparés et de deux modèles est donc requise. La figure 2-19 présente une méthodologie générale de simulation du rayonnement d'un circuit intégré [LAB06].

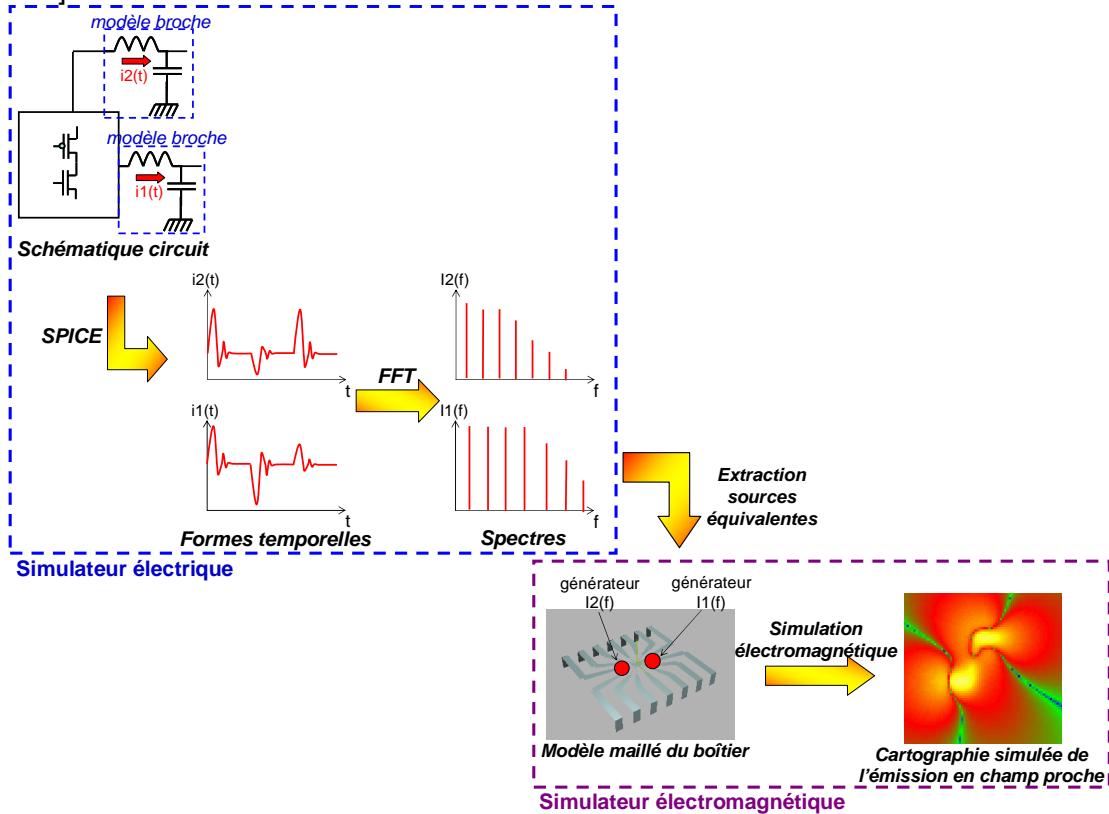


Figure 2-19 – Flot de simulation général du rayonnement d'un circuit intégré

Dans cette méthode, les caractéristiques électriques du circuit (circulation des courants, potentiels des nœuds) sont calculées à partir d'un simulateur électrique de type SPICE, puis celles-ci sont utilisées sous un simulateur électromagnétique pour calculer l'ensemble des champs électromagnétiques rayonnés par le circuit sous test. D'abord, les profils temporels et les spectres des courants sur chacune des broches du boîtier sont calculés sous SPICE. Cette simulation permet d'extraire des sources de courant ou de tension équivalentes. Comme nous le verrons dans la partie suivante consacrée aux formulations employées pour calculer le rayonnement du boîtier, la connaissance des courants est indispensable pour déterminer les valeurs prises par les champs électrique et magnétique en tout point de l'espace. Ces sources sont ensuite importées sous un simulateur électromagnétique et placées sur les broches correspondantes. Les champs électromagnétiques peuvent enfin être calculés en tout point de l'espace.

b. Mise en œuvre logicielle de la prédiction du rayonnement en champ proche d'un circuit intégré

La méthodologie que nous venons de présenter requiert l'emploi de deux simulateurs ainsi qu'un ensemble d'opérations d'extraction, d'affectation de sources et d'interfaçage entre les deux outils. Afin de simplifier le processus de simulation, nous avons développé un outil de prédiction du rayonnement en champ proche d'un circuit intégré dans le cadre de cette thèse. L'avantage de cette nouvelle méthodologie est qu'elle fait appel à un modèle unique et que la simulation est effectuée sous le même environnement logiciel.

Même si la nature du modèle électrique n'a pas une importance cruciale pour la simulation, nous privilégions une modélisation électrique basée sur une approche ICEM. En effet, il s'agit d'abord d'un modèle standard représentatif de l'émission conduite d'un circuit. De plus, ICEM offre un gain de temps de simulation de par la simplification apportée tout en conservant la structure physique des circuits.

L'idée principale de notre méthodologie est d'affecter des données géométriques à des éléments électriques. Dans la partie précédente, nous avons vu que le rayonnement d'un circuit était localisé sur les broches du boîtier. Celles-ci sont principalement inductives et peuvent être modélisées jusqu'à plusieurs centaines de mégahertz par une simple cellule LC. Afin de donner une cartographie réaliste du champ rayonné au-dessus du circuit, il est nécessaire d'assigner à chaque broche du boîtier une inductance du modèle électrique ainsi que le courant la traversant. Cependant, cette solution reste basée sur une approximation quasi-statique, puisqu'elle suppose que l'amplitude du courant traversant la broche soit constante. Cette approximation reste valable tant que la longueur de la broche est négligeable devant la longueur d'onde.

Il existe plusieurs moyens de faire passer une information sur la géométrie d'un boîtier à l'intérieur d'un modèle électrique. La plus précise consiste à construire un modèle géométrique de boîtier et d'affecter chacune des inductances au modèle d'une broche donnée. Cette méthode sera reprise dans les chapitres 3 et 4, et le principe est décrit dans l'annexe A. Cependant si on ne dispose pas d'un modèle géométrique précis du boîtier, il est toujours possible de reconstruire un modèle simplifié du boîtier à partir de quelques informations fondamentales sur le boîtier. A cet effet, nous avons décidé d'utiliser le fichier IBIS. D'abord, couplé avec le modèle ICEM, ils peuvent créer un modèle complet de prédiction de l'émission d'un circuit, qui tient compte du bruit de cœur et des entrées sorties. Ensuite, le fichier IBIS contient déjà un certain nombre d'informations concernant le boîtier, comme la liste des broches ou les valeurs de leurs éléments électriques parasites. Pour faire passer des informations supplémentaires de description du boîtier, nous avons ajouté aux fichiers IBIS un certain nombre de mots clés. Pour éviter toute erreur de lecture du fichier IBIS par des outils standards, ces informations apparaissent comme des commentaires. La figure 2-20 présente l'ensemble des nouveaux mots-clés et leurs significations.

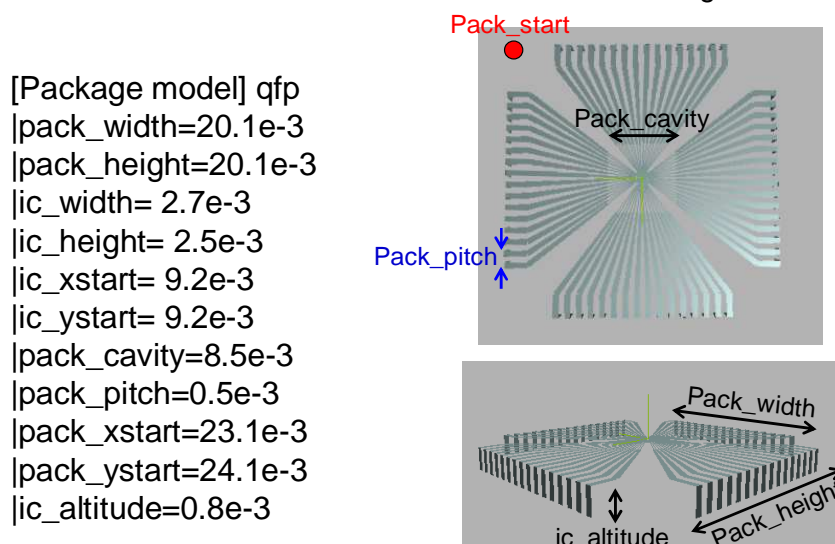


Figure 2-20 – Description des mots clés ajoutés au fichier IBIS permettant la reconstruction d'un modèle géométrique simplifié d'un boîtier [ICEMC]

Pour chaque modèle ICEM, un fichier IBIS doit lui être assigné, qui fournira une liste des broches du boîtier. Nous pouvons alors associer certaines de ces broches aux inductances rayonnantes du modèle ICEM du composant. Ces inductances doivent physiquement représenter les *leads* et les fils de *bonding* du boîtier. Ensuite, des coordonnées géométriques sont définies par l'utilisateur ou calculées à partir des mots clés introduits dans

le fichier IBIS. La figure 2-21 décrit le principe de la reconstruction du modèle du boîtier par le passage d'informations aux inductances du modèle électrique. Ces inductances spéciales sont appelées dans la suite de ce chapitre « inductances rayonnantes », puisqu'elles apparaissent à la fois dans le modèle électrique du composant et dans le modèle géométrique du boîtier.

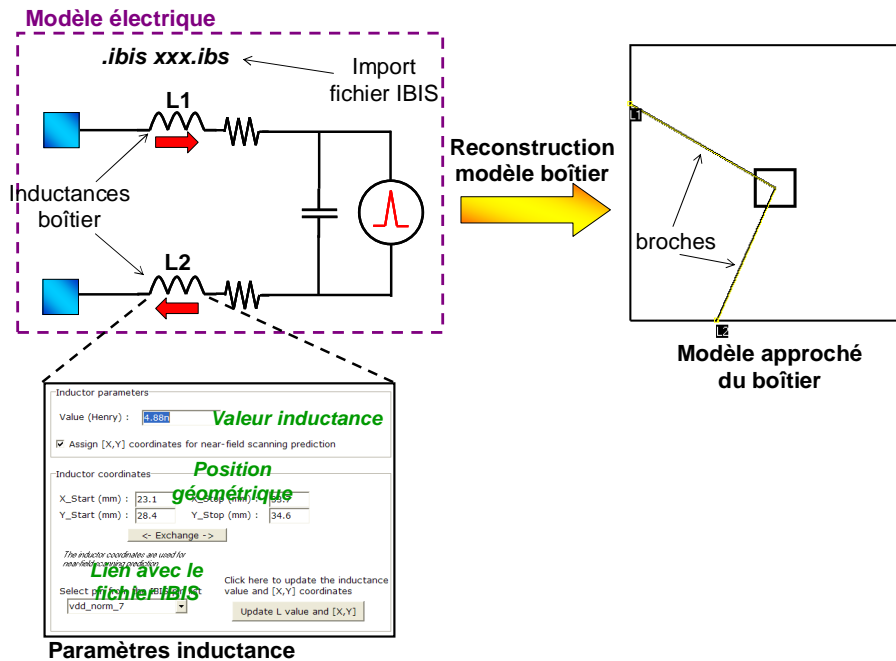


Figure 2-21 – Principe de la reconstruction d'un modèle approché du boîtier et de ses broches par l'intermédiaire « d'inductances rayonnantes »

Sous IC-EMC, nous avons développé un outil de prédiction de l'émission en champ proche d'un circuit. Celui-ci peut être considéré comme un outil de *post-processing* puisque les résultats découlent entièrement de la simulation SPICE. La figure 2-22 décrit le flot de simulation.

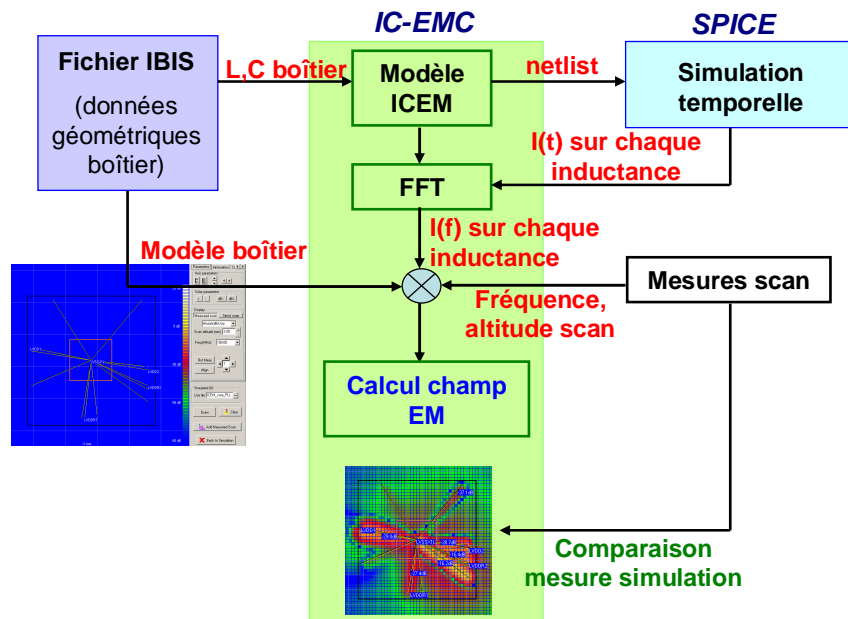


Figure 2-22 – Flot de simulation de l'émission en champ proche d'un circuit intégré sous IC-EMC [BEND05]

Les deux points d'entrée de notre simulation sont le fichier IBIS et un modèle électrique de type ICEM. Sur ce dernier, des coordonnées géométriques sont assignées aux inductances associées aux broches rayonnantes. Une *netlist* SPICE est ensuite générée à partir de la schématique électrique du modèle et une simulation transitoire est lancée. Les profils temporels des courants circulant à travers les inductances sélectionnées sont sauvegardés. Ensuite, l'interface de calcul du champ proche est ouverte et le modèle du boîtier et les broches rayonnantes apparaissent. La figure 2-23 présente une image de cette interface. L'algorithme d'extraction du champ rayonné peut être lancé. Celui-ci sera détaillé dans la partie suivante. Comme nous utilisons une méthode fréquentielle de calcul des champs électromagnétiques, les spectres en fréquence des courants sont déduits de leurs réponses temporelles à l'aide d'une transformée de Fourier rapide (FFT). Le champ rayonné dépend aussi d'un certain nombre de paramètres que l'on peut contrôler à partir de l'interface champ proche :

- la fréquence de scan, qui contrôle la fréquence des courants traversant chacune des broches
- la hauteur des points de calcul du champ par rapport aux broches
- la présence d'un plan de masse
- la hauteur des broches par rapport à ce plan de masse
- la résolution spatiale de la cartographie

Une fois le calcul achevé, il est possible d'afficher une des composantes du champ électromagnétique à une fréquence et une hauteur de scan données. Le scan simulé est superposé au modèle du boîtier afin de déterminer l'origine des zones de forte émission. En outre, des cartographies mesurées peuvent être importées puis affichées afin de comparer le résultat de la prédiction avec celui de la mesure.

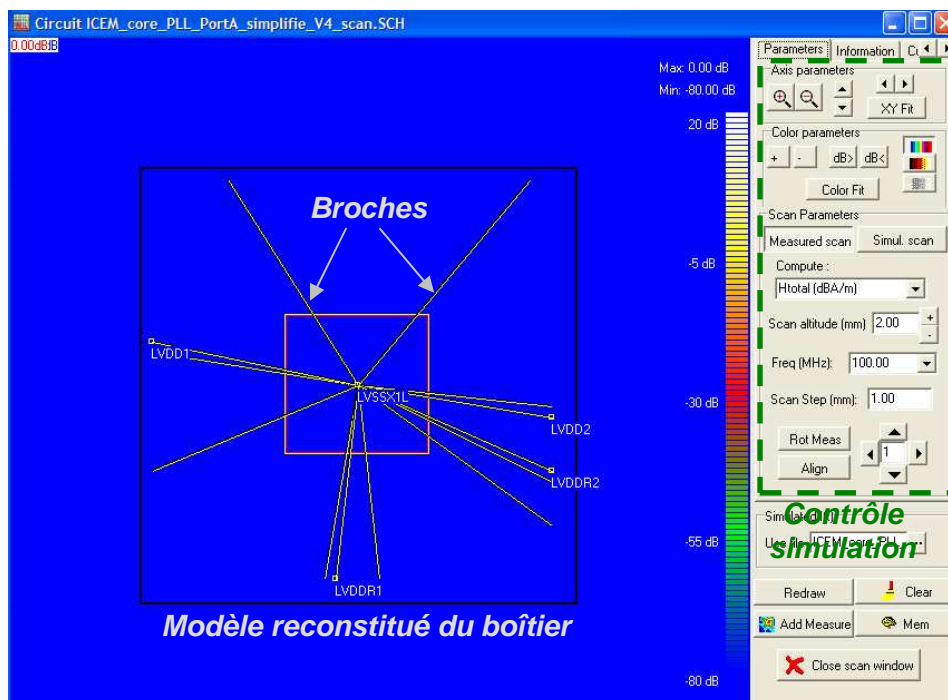


Figure 2-23 – Interface de calcul du rayonnement en champ proche d'un circuit intégré

3. Formulations de calcul des champs électromagnétiques

Le calcul du champ électromagnétique à partir de la géométrie de la structure rayonnante ainsi que les différentes excitations (sources de tension, de courant, champ incident) peut se faire à l'aide de différentes méthodes électromagnétiques. Il est nécessaire dans un premier

temps de calculer l'ensemble des courants circulant à la surface de la structure. Dans un deuxième temps, la connaissance des courants permet de calculer le champ électromagnétique en tout point de l'espace à partir de formules analytiques ou de méthodes numériques. Cependant, dans la méthodologie que nous proposons, le courant n'est pas extrait par une méthode électromagnétique, mais à partir d'une simulation électrique. L'utilisation d'un simulateur électromagnétique commercial n'est donc pas indispensable puisqu'il est possible de passer par des formulations relativement simples au prix de quelques simplifications. Dans cette partie, nous présentons d'abord l'ensemble des hypothèses à faire sur le modèle géométrique puis les formulations employées pour le calcul des champs électromagnétiques sont détaillées.

a. Maillage du modèle géométrique

Dans la méthodologie que nous proposons, nous supposons que les broches des boîtiers sont des fils de rayon négligeable. Même si les *leads* des boîtiers sont de section rectangulaire, leurs largeurs dépassent rarement plusieurs centaines de μm et la hauteur des *scans* par rapport aux broches descend rarement en dessous du millimètre. Ainsi, l'approximation « fil fin » aura peu d'incidence sur la précision des résultats. Il est toujours possible de prendre en compte le rayon du fil, mais cela risque d'allonger le temps de calcul sans pour autant apporter un gain considérable à la précision des résultats. C'est pourquoi nous décidons de négliger ce paramètre. Les broches sont ensuite maillées en un ensemble de fils élémentaires traversés par un courant constant. En calculant le champ électrique et magnétique produit par l'ensemble des fils élémentaires puis en sommant leurs contributions, il devient possible de calculer le champ électromagnétique en tout point de l'espace. La figure 2-24 décrit la manière dont le modèle géométrique maillé permet de calculer le champ électromagnétique.

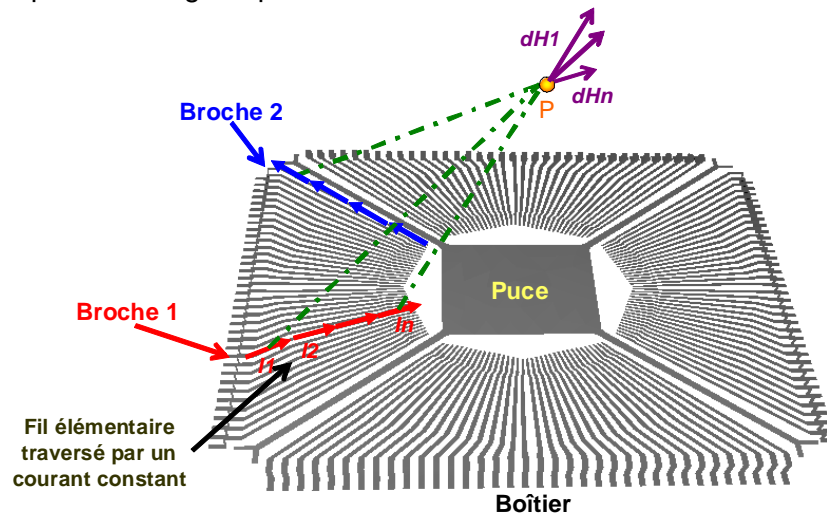


Figure 2-24 – Maillage d'une structure géométrique et calcul du champ électromagnétique par somme des contributions de chaque maille

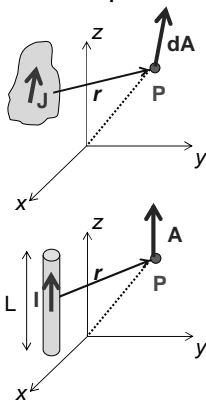
On peut remarquer sur la figure 2-24 que les fils élémentaires possèdent une direction. Celle-ci indique le sens du courant les traversant. Le sens du courant est un paramètre important pour additionner correctement la contribution de chacun des fils. Il est possible de tenir compte du déphasage du courant le long de la broche en modifiant l'amplitude du courant sur chaque fil élémentaire d'une même broche. Or, l'influence de ce déphasage reste négligeable tant que la longueur L de la broche respecte l'approximation quasi-statique, c'est-à-dire tant que l'inégalité suivante est respectée :

$$L \leq \frac{\lambda}{10} \quad \text{Équation 2-10}$$

Pour une broche de 1 cm de long, l'approximation quasi-statique est respectée jusqu'à 3 GHz. Pour des fréquences inférieures à 1 GHz, il n'est pas forcément utile de tenir compte du déphasage du courant le long des broches et il est possible de supposer que l'amplitude du courant est constante le long de la broche sans dégrader la précision du calcul. Dans le cas où l'approximation quasi-statique n'est plus valide, la longueur des fils élémentaires doit respecter l'équation 2-10. Cependant, il convient de s'assurer que la longueur des fils élémentaires reste petite devant la distance séparant le fil du point de calcul. Les boîtiers sont montés sur des cartes qui peuvent présenter des plans de masse. Leur taille peut varier et ils peuvent être troués. Pour tenir compte de la présence d'un plan de masse, nous supposons qu'il s'agit d'un plan de masse parfait, non troué et infiniment grand. Le calcul des champs se fait ensuite à partir de la théorie des images. Celle-ci consiste à placer pour chaque fil élémentaire un autre fil symétrique par rapport au plan de masse, mais traversé par un courant de sens inverse.

b. Détails des formulations

Le calcul des champs électriques et magnétiques peut se faire uniquement à partir de la connaissance du courant en calculant les potentiels scalaires et vecteurs créés par le passage du courant. L'équation 2-11 donne l'expression du potentiel vecteur élémentaire créé en tout point de l'espace par le passage du courant à travers un petit élément géométrique. Dans le cas où un fil de courant fin est traversé par un courant, l'intégration de cette équation permet de calculer le potentiel vecteur en tout point de l'espace, comme le montre l'équation 2-12.



$$d\vec{A} = \mu \vec{J} \frac{e^{-j\beta r}}{4\pi r} \quad \text{Équation 2-11}$$

$$\vec{A} = \frac{\mu}{4\pi} \times \int_{-L/2}^{L/2} I(z) \frac{e^{-j\beta r}}{r} dz \vec{z} \quad \text{Équation 2-12}$$

avec :

- A : potentiel vecteur (V.s/m)
- μ : perméabilité magnétique
- J : densité de courant (A/m²)
- I : courant (A)
- β : constante de propagation
- r : distance au point d'observation (m)

Le potentiel vecteur permet ensuite de calculer le champ magnétique, comme le montre l'équation 2-13.

$$\vec{H} = \frac{1}{\mu} \nabla \times \vec{A} \quad \text{Équation 2-13}$$

Le calcul du champ électrique nécessite non seulement le potentiel vecteur mais aussi le potentiel scalaire. Dans le cas d'un fil fin, l'équation 2-14 donne la formulation permettant de calculer ce dernier. Celui-ci dépend de la charge contenue par le fil, et donc du courant circulant le long du fil. L'équation 2-15 donne ensuite l'expression permettant de retrouver le champ électrique à partir des potentiels vecteurs et scalaires.

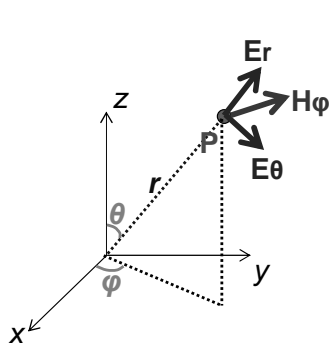
$$\Phi = \frac{1}{4\pi\epsilon} \int_{-L/2}^{L/2} Q(z) \frac{e^{-j\beta r}}{r} dz = \frac{\beta}{j\omega 4\pi\epsilon} \int_{-L/2}^{L/2} I(z) \frac{e^{-j\beta r}}{r} dz \quad \text{Équation 2-14}$$

$$\vec{E} = -j\omega\vec{A} - \vec{\nabla}\Phi \quad \text{Équation 2-15}$$

avec :

- Φ : potentiel scalaire (V)
- ε : permittivité électrique
- Q : densité de charge (C/m²)
- I : courant (A)
- β : constante de propagation
- r : distance au point d'observation (m)

Les équations 2-13 et 2-15 peuvent facilement se résoudre par un calcul numérique, où il s'agit d'intégrer les contributions de chaque fil élémentaire. Néanmoins, dans le cas d'un fil infinitésimal traversé par un courant constant, comme la géométrie reste relativement simple, il est possible de résoudre ces deux équations de manière analytique. Les équations 2-16 à 2-19 présentent ces formulations. Elles ont l'avantage d'être plus simples à implanter dans un code de calcul.



$$\vec{H}_\phi = 2 \times \frac{I \times l}{4\pi} \times \eta \beta^2 \times \sin \theta \times \left(\frac{1}{\beta^2 r^2} + j \frac{1}{\beta r} \right) \times e^{-j\beta r} \quad \text{Équation 2-16}$$

$$\vec{E}_r = 2 \frac{\eta \beta^2 I_o l}{4\pi} \cos \theta \left(\frac{1}{\beta^2 r^2} - \frac{j}{\beta^3 r^3} \right) e^{-j\beta r} \quad \text{Équation 2-17}$$

$$\vec{E}_\theta = \frac{\eta \beta^2 I_o l}{4\pi} \sin \theta \left(\frac{1}{\beta^2 r^2} + \frac{j}{\beta r} - \frac{j}{\beta^3 r^3} \right) e^{-j\beta r} \quad \text{Équation 2-18}$$

$$\vec{E}_\phi = \vec{H}_r = \vec{H}_\theta = \vec{0} \quad \text{Équation 2-19}$$

Dans l'annexe A, on trouvera plus de détails sur l'implémentation de ces formulations pour le calcul du champ rayonné. Ces formulations mettent en évidence que la précision de la simulation du champ électromagnétique dépend principalement de celle du courant à l'origine de l'émission.

C. Validation de l'outil

Afin de valider notre outil de simulation de cartographie champ proche, nous décidons de comparer les résultats qu'il fournit avec ceux d'un simulateur électromagnétique commercial, FEKO [FEK]. Pour cela, nous définissons un cas test décrit sur la figure 2-25. Il est composé de six filaments traversés par des courants d'amplitude constante et placés à 1 mm au-dessus d'un plan de masse infini et idéal. Le sens des courants est indiqué sur le schéma. Chaque filament est constitué de trois parties : une partie horizontale et deux connexions verticales au plan de masse.

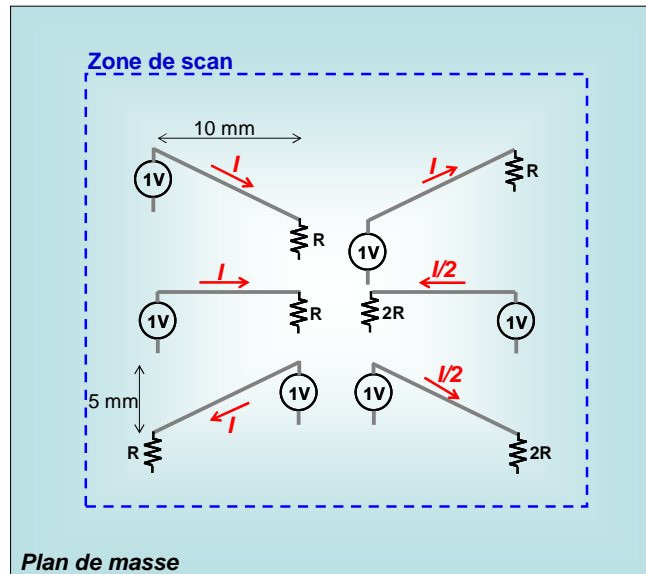


Figure 2-25 – Cas de validation de la simulation de cartographie champ proche

Ce modèle est construit sous IC-EMC, et sous un simulateur électromagnétique de référence, FEKO, basé sur la méthode des moments.

1. Simulation du champ magnétique à proximité du composant

Le premier cas de validation consiste à simuler le champ magnétique rayonné par la structure de test à proximité de celle-ci. La cartographie est réalisée à 1 mm au-dessus des fils, la fréquence de simulation est fixée à 100 MHz. A cette fréquence, la distance de séparation est de $\lambda/3000$, on est donc en champ « très proche ». La figure 2-26 présente la comparaison des cartographies du champ magnétique tangentiel simulé avec IC-EMC et FEKO. Comme il s’agit de deux logiciels différents, les codes de couleur ne sont pas identiques. Sur la cartographie fournie par IC-EMC, le jaune correspond à un maximum, tandis que sur celle de FEKO, il est indiqué par la couleur rouge.

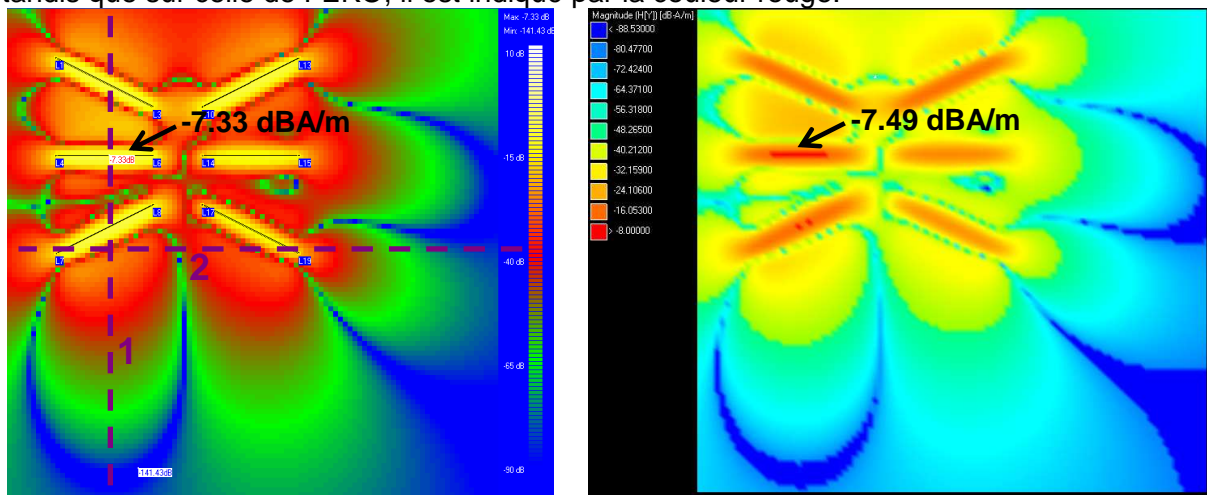


Figure 2-26 – Comparaison des cartographies champ proche en champ magnétique du cas d’étude simulés avec IC-EMC (gauche) et FEKO (droite)

Malgré les codes de couleurs différents, on remarque que les deux logiciels fournissent des cartographies quasiment identiques. Puisqu’on est situé à proximité de la structure sous test, on observe un ensemble de maxima distincts placés au-dessus de chacun des fils, et plusieurs minima dus à l’annulation des contributions de deux fils voisins. Les cartographies

produites par les deux simulateurs présentent aux mêmes endroits les minima et les maxima de champ magnétique. IC-EMC donne une valeur maximale de -7.33 dBA/m alors que celle donnée par FEKO est de -7.49 dBA/m. Afin de mieux apprécier la corrélation entre les simulations produites par les deux outils, on compare les champs magnétiques calculés à l'aide de ces deux outils sur deux plans de coupe, numérotés 1 et 2 et indiqués sur la figure 2-26. La figure 2-27 présente la comparaison des résultats de simulation obtenus avec ces deux outils. Une excellente corrélation entre les résultats de simulation est ainsi obtenue, ce qui valide le calcul du champ magnétique en champ « très proche ».

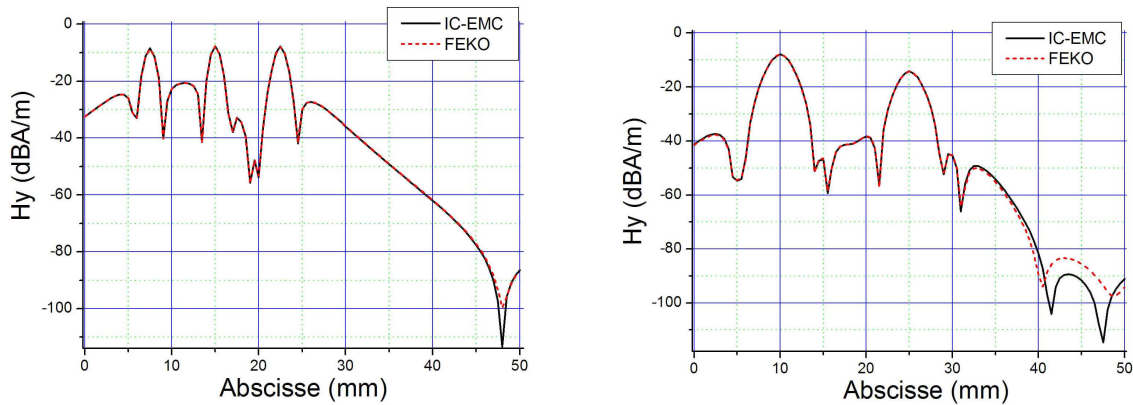


Figure 2-27 – Comparaison des champs magnétiques simulés sous IC-EMC et FEKO le long des plans de coupe n°1 (gauche) et n°2 (droite)

2. Simulation du champ électrique à proximité du composant

Le deuxième cas vise à tester la validité de la simulation du champ électrique rayonné par la structure de test à proximité de celle-ci. La cartographie est réalisée à 1 mm au-dessus des fils, la fréquence de simulation est fixée à 100 MHz. La figure 2-28 compare les cartographies de la composante tangentielle du champ électrique simulée avec IC-EMC et FEKO. La comparaison montre des cartographies quasiment identiques, présentant aux mêmes endroits les minima et les maxima de champ magnétique. IC-EMC donne une valeur maximale de 45.63 dBV/m alors que celle donnée par FEKO est de 45.76 dBV/m.

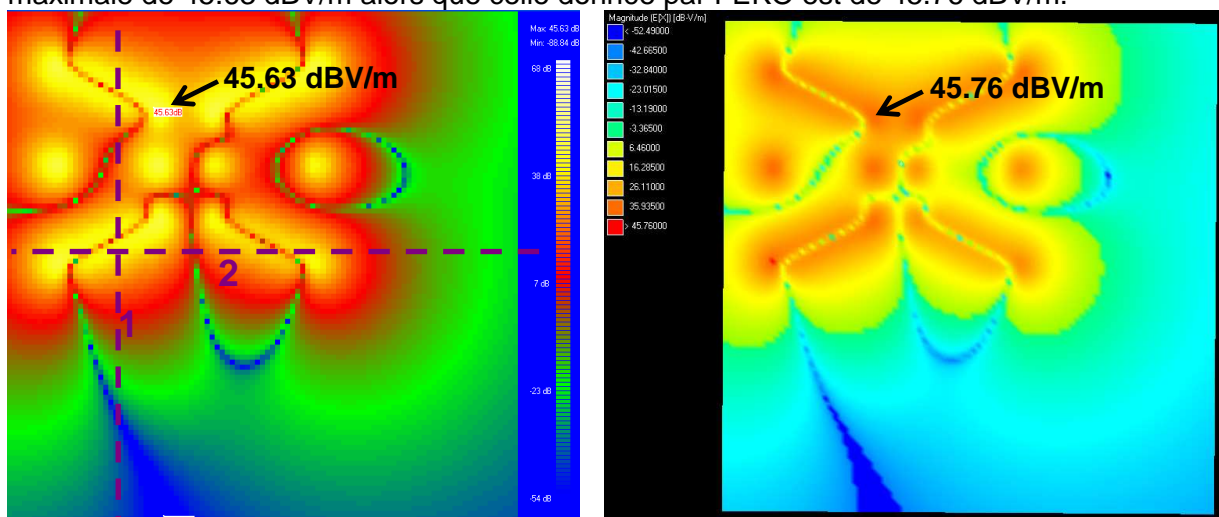


Figure 2-28 – Comparaison des cartographies champ proche en champ électrique du cas d'étude simulés avec IC-EMC (gauche) et FEKO (droite)

Afin de mieux apprécier la corrélation entre les simulations produites les deux outils, on compare les champs magnétiques calculés à l'aide de ces deux outils sur deux plans de coupe, numérotés 1 et 2 et indiqués sur la figure 2-28. La figure 2-29 présente la

comparaison des résultats de simulation obtenus avec ces deux outils. Malgré quelques différences au niveau des minimums de champ électrique, une excellente corrélation entre les résultats de simulation est obtenue, ce qui valide le calcul du champ électrique en champ « très proche ». Quelques différences apparaissent au niveau des minimums de champ électrique.

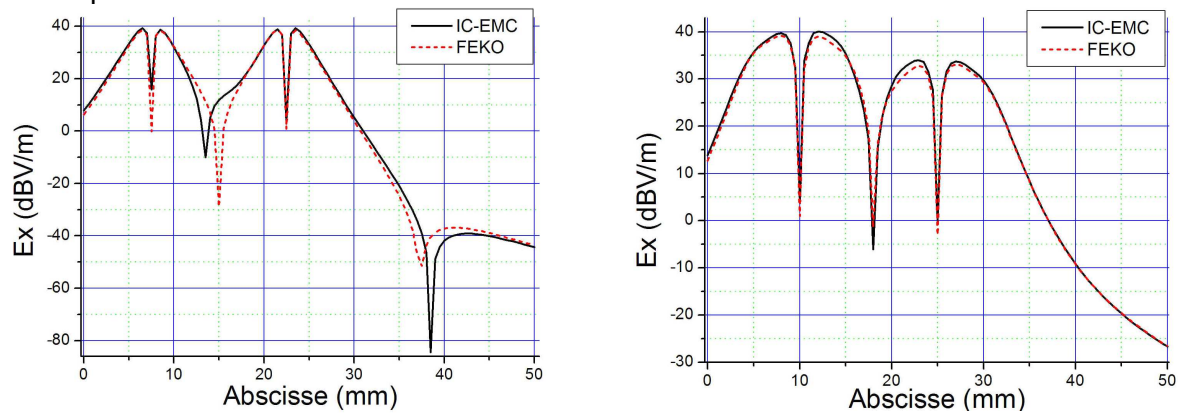


Figure 2-29 – Comparaison des champs électriques simulés sous IC-EMC et FEKO le long des plans de coupe n°1 (gauche) et n°2 (droite)

3. Simulation du champ magnétique proche

Les deux simulations précédentes ont été effectuées en champ très proche, dans une zone où la mesure et la simulation du champ proche permet de distinguer l'émission de chaque broche. Si elles sont effectuées à une distance de séparation plus grande, les contributions de chaque élément rayonnant s'additionnent et il n'est plus possible de distinguer l'émission propre de chaque élément. Contrairement aux mesures de champ proche effectuées à proximité du composant sous test, qui présentent l'intérêt de détecter les zones de fortes émissions d'un circuit, celles effectuées à plus grande distance présentent un intérêt pour l'étude du rayonnement à l'échelle d'un système, dans lequel des composants sont montés sur des cartes éloignées de plusieurs centimètres. La mesure ou la simulation du rayonnement électromagnétique permet alors de s'assurer que les niveaux d'émission rayonnée restent acceptables. Nous décidons donc de tester la validité de nos algorithmes pour une simulation champ électromagnétique proche pour une séparation du composant plus grande.

La cartographie est réalisée à 5 cm au-dessus des fils et la fréquence de simulation est fixée à 100 MHz. A cette fréquence, la distance de séparation est de $\lambda/60$, ce qui nous place toujours en champ proche. Les figures 2-30 et 2-31 comparent les cartographies des composantes tangentielle du champ magnétique et du champ électrique simulées avec IC-EMC et FEKO. On remarque que les deux logiciels fournissent des cartographies très voisines. Puisqu'on s'est éloigné du dispositif sous test, les contributions de chaque broche se sont additionnées et seuls un minimum et un maximum de champ apparaissent sur la cartographie. Pour le champ magnétique, IC-EMC donne une valeur maximale de -79.4 dBA/m alors que FEKO donne -79.53 dBA/m. Pour le champ électrique, IC-EMC donne une valeur maximale de -28.33 dBV/m alors que FEKO donne -28.42 dBV/m.

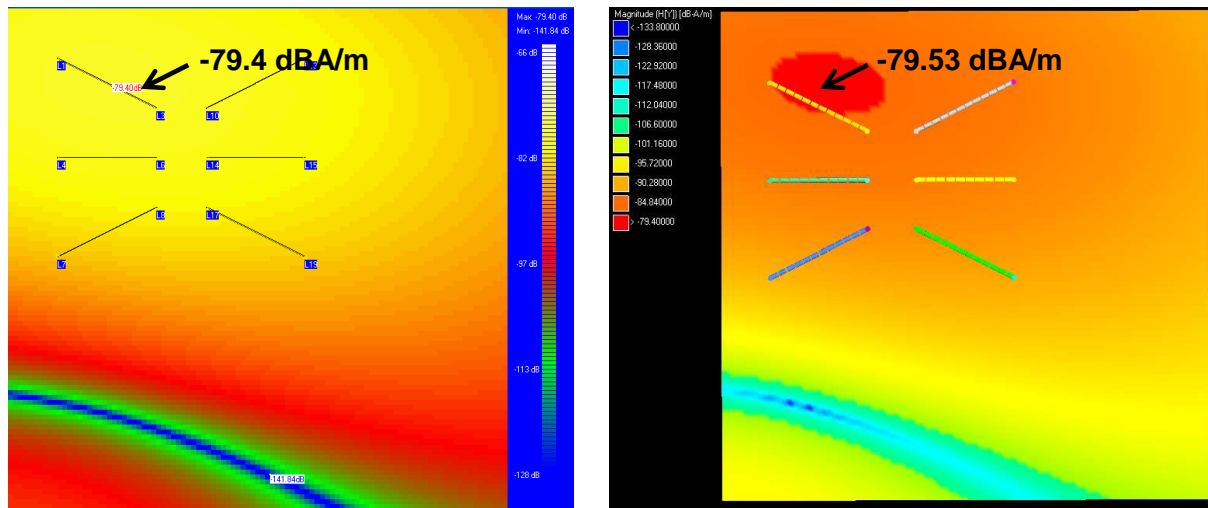


Figure 2-30 – Comparaison des cartographies champ proche en champ magnétique du cas d'étude simulés avec IC-EMC (gauche) et FEKO (droite)

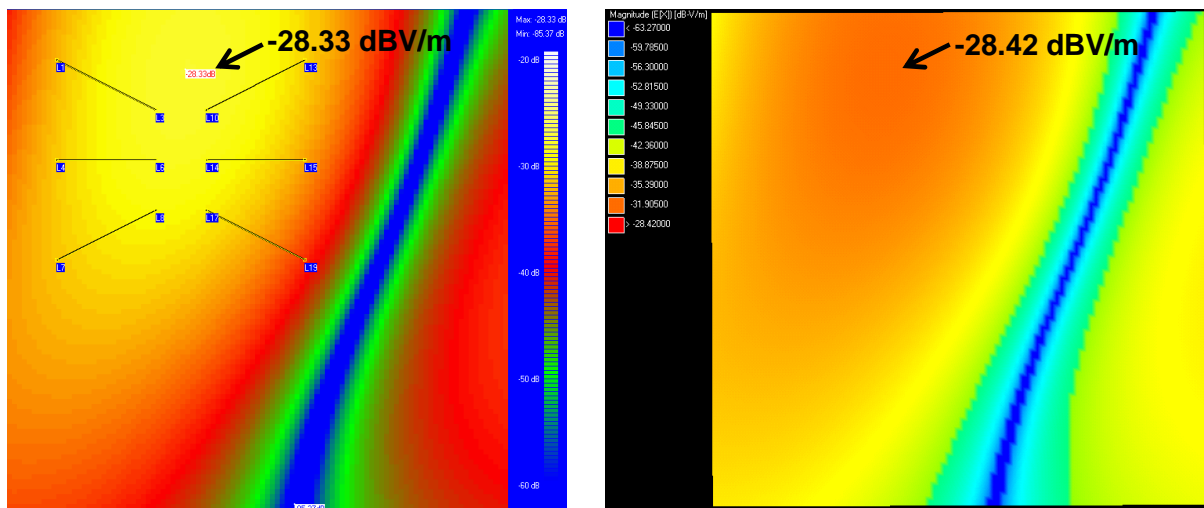


Figure 2-31 – Comparaison des cartographies champ proche en champ électrique du cas d'étude simulés avec IC-EMC (gauche) et FEKO (droite)

Dans les deux cas, IC-EMC permet donc de prédire fidèlement l'émission en champ électrique et en champ magnétique du cas test.

III. Cas d'étude : Rayonnement d'un microcontrôleur 16 bits

Dans cette partie, nous allons tester et valider notre méthodologie sur un cas d'étude : l'émission en champ proche d'un microcontrôleur 16 bits. L'objectif est de déterminer en simulation le rayonnement de ce composant à partir de son modèle électrique et de le comparer à sa mesure en scan champ proche.

A. Présentation du cas d'étude

Le cas d'étude choisi est un microcontrôleur 16 bits : le HCS12X de Freescale [S12X]. Ce circuit, dédié aux applications automobiles, est construit en technologie CMOS 0.25 μm , sur un substrat P résistif. La version utilisée est montée dans un boîtier de type *Thin Quad Flat Package* à 144 broches (TQFP) et dispose de 14 ports d'entrée-sortie (E/S) de 8 bits, de 8

paires d'alimentation, d'un oscillateur et d'une boucle à verrouillage de phase (PLL) interne, d'un cœur digital et de 16 entrées de conversion analogique numérique.

Ce composant a fait l'objet de plusieurs travaux de collaboration entre Freescale Semiconductor et l'INSA de Toulouse, visant à prédire son émission conduite et rayonnée selon différentes méthodes de caractérisation [BEND05] [LAB06] :

- mesure conduite 150 Ω
- mesure rayonnée en cellule GTEM
- mesure en scan champ proche

Dans le cadre de ce travail, un modèle ICEM a été réalisé afin de prédire les niveaux d'émission mesurés à partir des trois méthodes précédentes. A cet effet, une carte de test spéciale au format TEM [IEC61] a été construite, celle-ci est présentée sur la figure 2-32. Cette carte 4 couches offre la possibilité de réaliser plusieurs tests standards de caractérisation CEM. Le composant est monté sur la couche supérieure et est isolé des couches inférieures par un plan de masse situé autour et en dessous de celui-ci. La carte possède un régulateur de tension externe qui fournit au microcontrôleur une alimentation stabilisée et découplée. Les ports d'entrées sorties sont chargés par des capacités de 47 pF. Sur la figure 2-32, la zone cartographiée lors des mesures de champ proche est indiquée. Elle se limite au microcontrôleur.

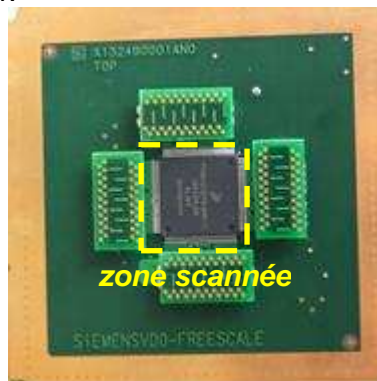


Figure 2-32 – Carte de test du microcontrôleur S12X [BEND05]

Les études sur ce composant visaient principalement la modélisation de l'émission de trois blocs : l'activité du cœur numérique, celle de la PLL et celle des E/S. Plusieurs programmes ont été implémentés dans la mémoire de ce circuit afin de mesurer l'activité d'un seul ou de plusieurs blocs simultanément [JOL05]. Le composant peut donc être configuré de la manière suivante :

- le port A commute à une fréquence de 2.29 MHz et fait passer simultanément les 8 bits du port de l'état 0x00 à 0xFF. Le rapport cyclique du signal de sortie est fixé à 50 %.
- les E/S sont toutes configurées en *full drive*, c'est-à-dire qu'elles fournissent le maximum de courant
- l'activité interne reste réduite et correspond au rafraîchissement de l'état du port A
- la PLL est activée, sa fréquence de fonctionnement est fixée à 64 MHz. Ainsi, l'horloge interne tourne à 32 MHz.

Des mesures en scan champ proche du champ magnétique et du champ électrique ont alors été effectuées à 250 μm au-dessus de la surface du composant. Elles ont été réalisées à plusieurs fréquences, correspondantes aux premières fréquences harmoniques de 2.29 MHz et 32 MHz [JOL05]. La sonde magnétique utilisée fait environ 1 mm de diamètre. La résolution spatiale de ces cartographies est de 0.5 mm. La figure 2-33 présente deux des cartographies réalisées en mesures, auxquelles les dimensions du boîtier du microcontrôleur ont été superposées.

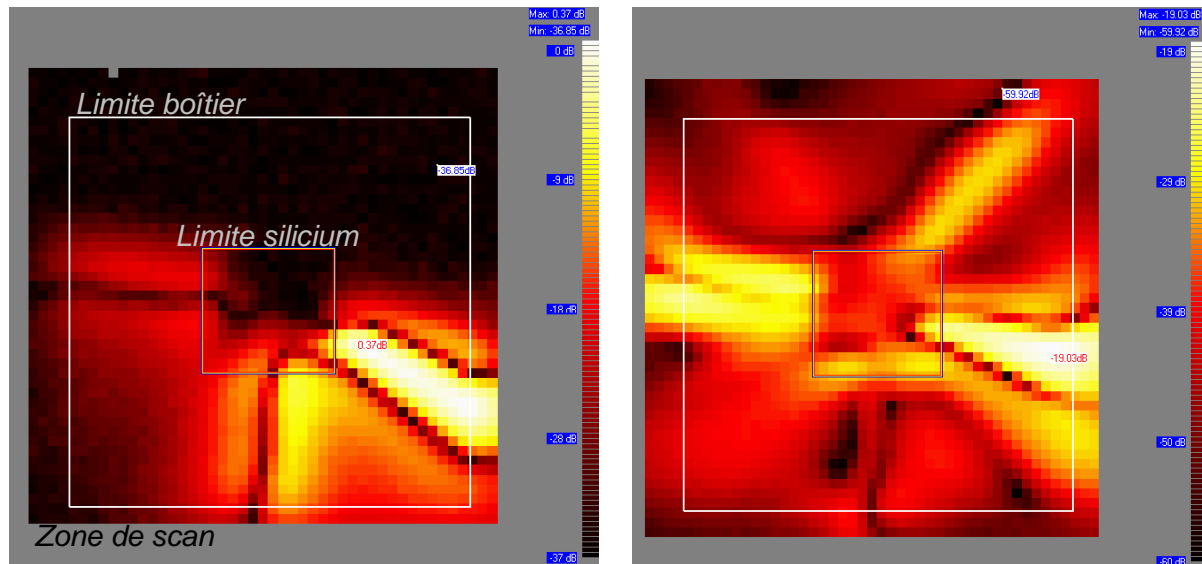


Figure 2-33 – Mesure du champ magnétique normal à 2.29 MHz (gauche) et du champ magnétique tangentiel à 32 MHz (droite) [JOL05]

B. Présentation du modèle ICEM du microcontrôleur

Avant de détailler le modèle ICEM du microcontrôleur, il convient de décrire le réseau d'alimentation (PDN) du composant. En effet, celui-ci va fortement influencer sur l'écoulement des courants parasites à travers les différentes broches du circuit. La précision de la prédiction de l'émission rayonnée dépend donc de la capacité du modèle du PDN à rendre compte de la circulation des courants sur les différents rails d'alimentation. La figure 2-34 présente le placement des broches d'alimentation et des E/S du port A et le tableau 2-1 explique le rôle des différentes broches d'alimentation. En comparant le placement des broches avec les cartographies en champ proche de la figure 2-33, on remarque clairement que l'émission en champ magnétique trouve son origine dans le passage du courant à travers les broches VddR1, VssR1, Vdd2, Vss2, VSSA et les 8 E/S du port A.

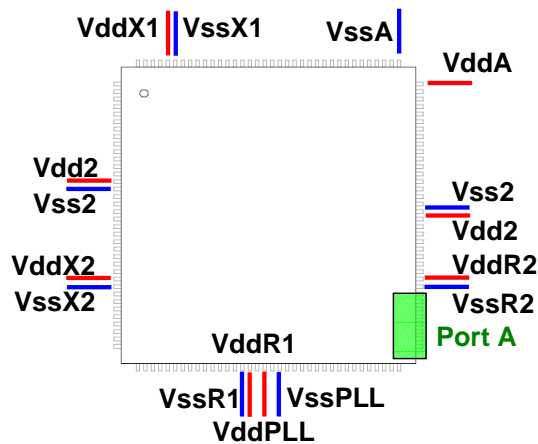


Figure 2-34 – Placement des différentes broches d'alimentation et du port A

| Broches | Tension | Description |
|-------------------------------|---------|---|
| Vdd1, Vss1 Vdd2, Vss2 | 2.5 V | Alimentation interne, produite par le régulateur interne |
| VddR2, VssR2 | 5 V | Alimentation externe des E/S |
| VddR1, VssR1 | 5 V | Alimentation externe du régulateur interne |
| VDDX1, VSSX1, VDDX2, VSSX2 | 5 V | Alimentation externe E/S |
| VddPLL, VssPLL | 2.5 V | Alimentation pour la PLL, produite par le régulateur interne |
| VddA, VssA | 5 V | Alimentation des blocs analogiques, référence du régulateur interne |

Tableau 2-1 – Description des broches d'alimentation du microcontrôleur [S12X]

Le modèle d'émission du microcontrôleur est basé sur une approche ICEM. Celui-ci a été construit à partir de mesures et d'informations fournies par le fondeur [BEND05]. La figure 2-35 décrit le modèle ICEM du composant.

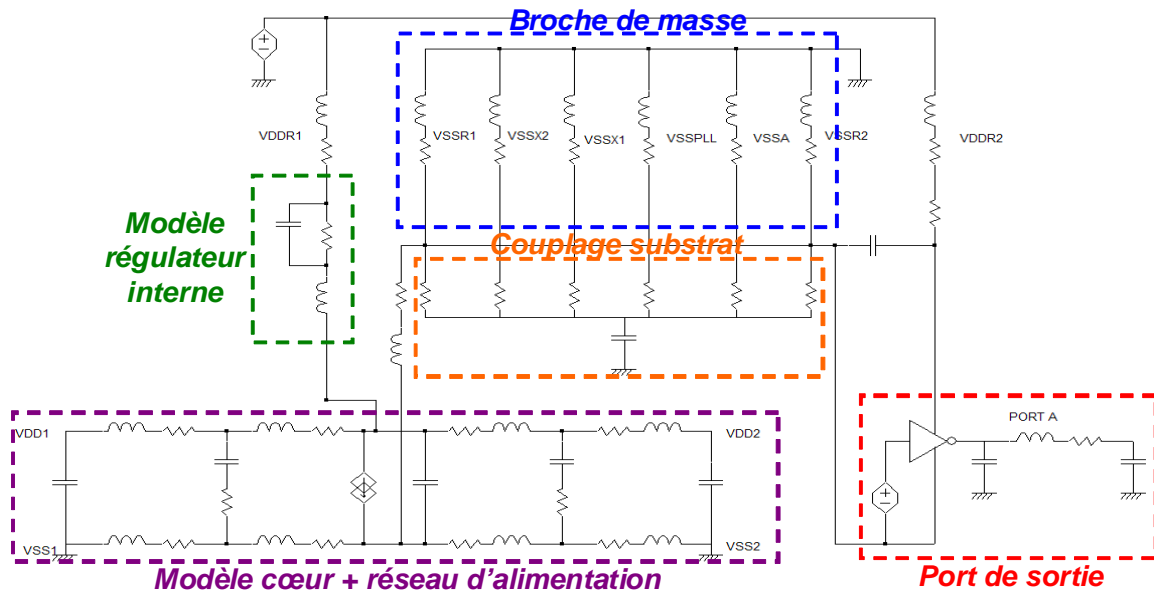


Figure 2-35 – Modèle ICEM du microcontrôleur [BEND05]

Le bloc central du modèle ICEM correspond au modèle de l'activité cœur du composant. Celui-ci est composé d'une source de courant, de sa capacité de découplage interne et de son réseau d'alimentation, formé par les rails d'alimentation reliés aux broches VDD1/VSS1 et VDD2/VSS2. La source de courant prend en compte l'activité du cœur ainsi que celle de la PLL. Le cœur numérique est alimenté par un régulateur interne, lui-même alimenté depuis l'extérieur du composant à travers les broches VDDR2/VSSR2. Un modèle comportemental est proposé pour rendre compte du passage du bruit à travers ce régulateur. Le microcontrôleur est constitué d'un réseau d'alimentation interne complexe. Nous reviendrons sur ce point dans le chapitre 3, dans lequel ce composant sera réutilisé comme véhicule test pour des essais de susceptibilité. Un modèle haute fréquence du PDN sera alors présenté. Cependant, comme nous nous intéressons à des fréquences inférieures à quelques dizaines de mégahertz, il est possible d'employer un modèle simplifié pour représenter le réseau de masse du composant. Les rails de masse sont soit interconnectés soit par des diodes anti-parallèles, soit couplés par couplage substrat. Ainsi, les connexions entre les rails de masse apparaissent comme des résistances. Leurs valeurs peuvent être déduites d'une mesure à l'impédance mètre.

Le port étudié est constitué de 8 broches. Sur le modèle présenté figure 2-35, une seule broche est représentée afin de clarifier la figure. En réalité, le modèle comporte 7 autres broches, toutes identiques. Les E/S sont constituées d'un inverseur chargé par une capacité équivalente de l'E/S, par une inductance de boîtier et par la capacité de charge. Elles sont connectées au réseau d'alimentation VDDR2/VSSR2, une capacité équivalente du port est placée entre VDDR2/VSSR2. Les tailles des transistors MOS des inverseurs peuvent être déduites du fichier IBIS. Dans le cas de notre microcontrôleur, aucun fichier IBIS n'était disponible et nous avons réalisé une mesure de la caractéristique statique $I(V)$ du *buffer* de sortie pour déterminer les modèles de ses transistors de *pull up* et de *pull down*. La figure 2-36 présente la comparaison entre la mesure et la simulation des caractéristiques $I(V)$ des transistors de *pull up* et de *pull down*.

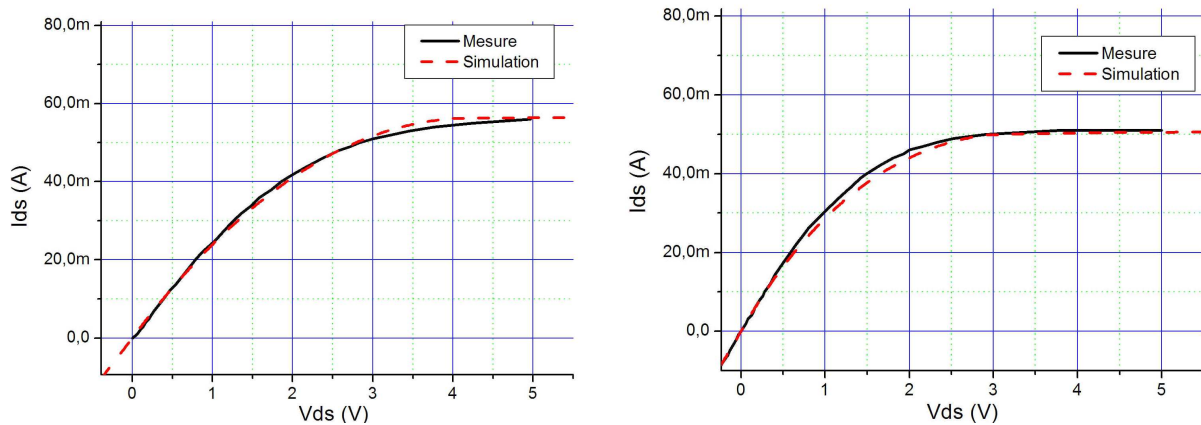


Figure 2-36 – Comparaison entre la mesure et la simulation des caractéristiques $I(V)$ des transistors Pull Up (gauche) et Pull Down (Droite)

C. Simulation du rayonnement en champ proche du microcontrôleur

1. Rayonnement du cœur et de la PLL

La première simulation concerne la prédiction du rayonnement du microcontrôleur lorsque le cœur et la PLL sont activés. Le port A reste inactif et l'activité du cœur est réduite. Ainsi, dans cette configuration, le spectre d'émission du composant est composé d'un ensemble de raies dont la fréquence fondamentale est égale à 32 MHz, la fréquence d'horloge du microcontrôleur. Cette configuration est appelée cœur + PLL.

Sur le modèle électrique du microcontrôleur, nous plaçons des « inductances rayonnantes » au niveau des broches d'alimentation et de masse. L'orientation correcte des inductances rayonnantes est fondamentale pour garantir une bonne prédiction du champ rayonné. En effet, le sens du courant définit l'orientation du champ magnétique et influe donc sur la manière dont les contributions de différentes inductances rayonnantes vont s'ajouter ou se soustraire. La figure 2-37 décrit le placement des inductances rayonnantes ainsi que leurs orientations. La géométrie des broches reste rudimentaire : elles sont composées d'une partie rectiligne horizontale et d'une connexion verticale vers le plan de masse. On remarque que les inductances rayonnantes sont orientées de telle manière que le courant entre dans les circuits par les broches d'alimentation et sorte par les broches de masse.

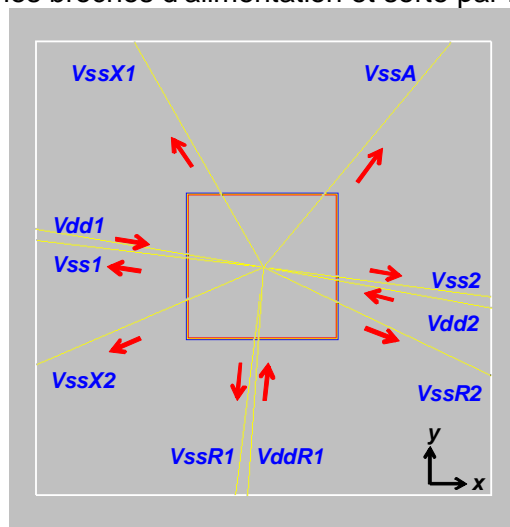


Figure 2-37 – Placement et orientation des inductances rayonnantes sur le boîtier du microcontrôleur dans la configuration cœur + PLL

Une simulation transitoire SPICE calcule les courants transitant le long des inductances rayonnantes. La figure 2-38 présente le résultat de simulation temporelle du courant V_{ss2} ainsi que le spectre résultant calculé par une transformée de Fourier. La valeur du courant à 32 MHz est ensuite affectée à « l'inductance rayonnante » associée à la broche V_{SS2} . Avec le modèle géométrique du boîtier, nous pouvons ensuite calculer le champ magnétique en tout point au-dessus du circuit, en utilisant l'algorithme que nous avons présenté à la figure 2-22.

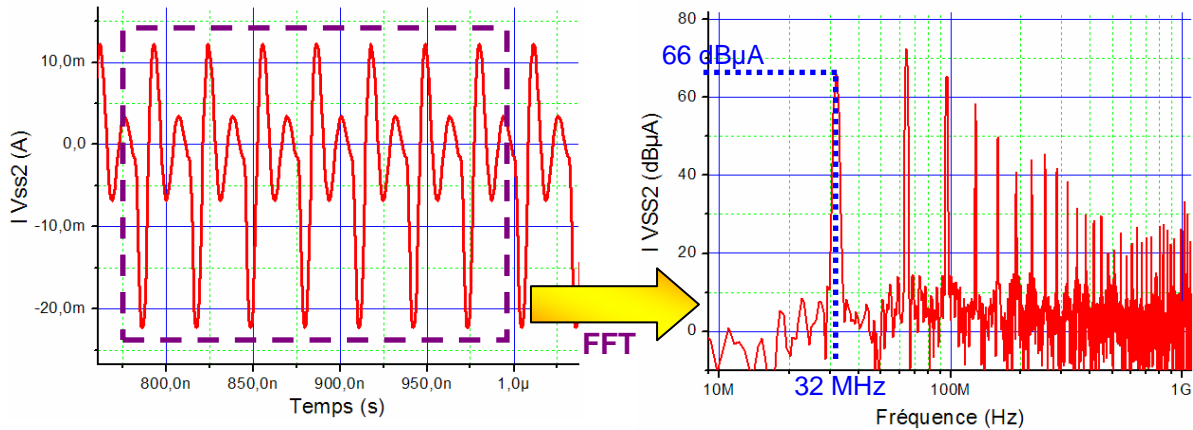


Figure 2-38 - Simulation temporelle et spectre du courant circulant sur la broche V_{ss2}

Le tableau 2-2 détaille le calcul du champ rayonné par le composant et le tableau 2-3 donne les valeurs des harmoniques des courants circulant dans les « inductances rayonnantes » à 32 MHz.

| | Caractéristiques |
|---|------------------|
| nombre d'inductances rayonnantes | 20 |
| temps de simulation électrique (s) | 11 |
| nombre points cartographie | 10000 |
| temps de simulation électromagnétique (s) | 13 |

Tableau 2-2 – Détail du calcul du rayonnement du microcontrôleur dans la configuration cœur + PLL

| Inductance | Courant à 32 MHz (dBµA) |
|------------|-------------------------|
| VddR1 | 41 |
| VssR1 | 60 |
| VssR2 | 56 |
| Vdd1 | 69 |
| Vss1 | 65 |
| Vdd2 | 69 |
| Vss2 | 66 |
| VssX1 | 43 |
| VssX2 | 42 |
| VssA | 51 |

Tableau 2-3 - Valeurs des harmoniques à 32 MHz des courants circulant sur les « inductances rayonnantes »

Les figures 2-39 et 2-40 présentent la comparaison entre la mesure et la simulation des composantes H_x et H_y du champ magnétique rayonné par le microcontrôleur à 32 MHz dans la configuration cœur + PLL.

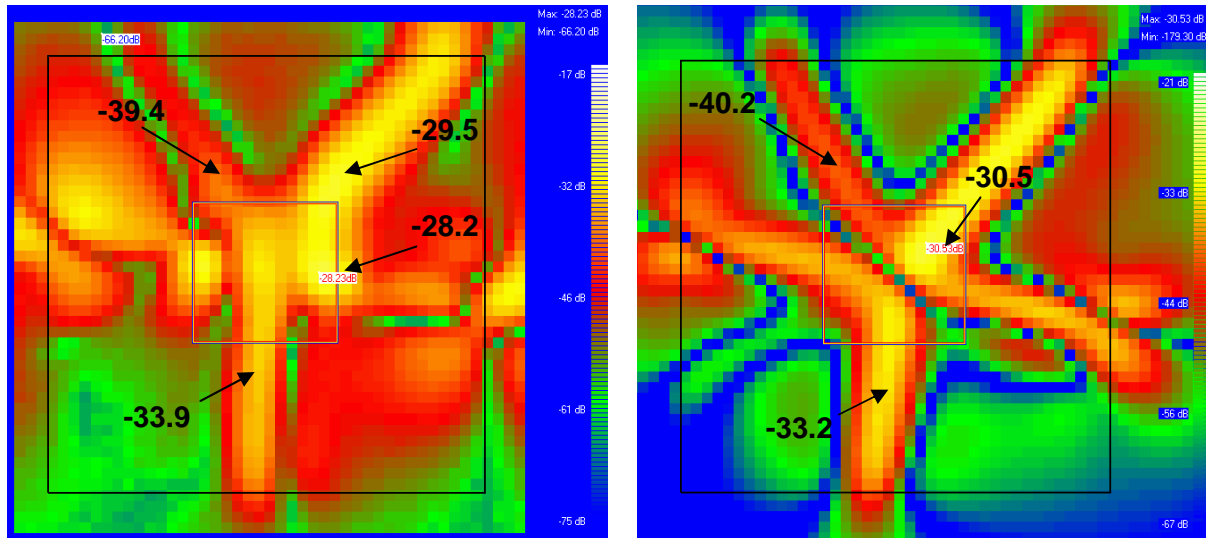


Figure 2-39 – Comparaison entre la mesure (gauche) et la simulation (droite) de la composante H_x du champ magnétique à 32 MHz

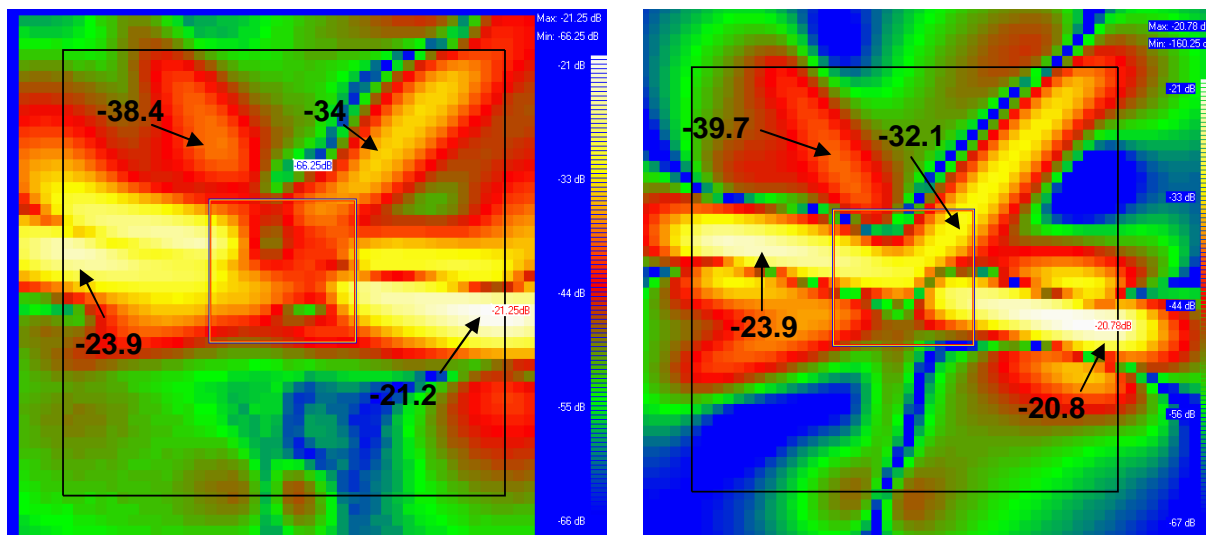


Figure 2-40 – Comparaison entre la mesure (gauche) et la simulation (droite) de la composante H_y du champ magnétique à 32 MHz

Ces résultats montrent une bonne corrélation entre la mesure et la simulation du champ magnétique rayonné. La forme générale de la cartographie est reproduite en simulation et les niveaux maxima sont prédits à moins de 2 dB près. Certes, des différences apparaissent qui peuvent être expliquées par :

- les différences géométriques entre le modèle du boîtier et le véritable boîtier. Des différences d'orientations des broches peuvent causer des petites erreurs et faire apparaître de nouvelles contributions au rayonnement en champ proche qui n'apparaissent pas en simulation ou en mesure
- l'influence de la carte de test n'est pas prise en compte en simulation. Sur la face supérieure de la carte, on trouve des petites longueurs de ligne ainsi que des ouvertures dans le plan de masse qui contribuent au rayonnement mesuré. En fait, tous ces éléments génèrent surtout un bruit de fond que nous ne pouvons pas reproduire en simulation

- comme les dimensions de la sonde ne sont pas négligeables, celle-ci a un effet intégrateur et peut modifier légèrement l'aspect de la cartographie. Néanmoins, dans notre cas d'étude, le diamètre de la boucle est de l'ordre de 1 mm, son influence sur la mesure reste faible.
- Comme nous l'avons vu précédemment, la calibration des sondes de mesure est soumise à des erreurs de mesure et il est difficile de garantir une calibration précise à moins de 1 dB près.
- la précision de la simulation du rayonnement en champ proche dépend au premier ordre de la capacité du modèle ICEM à prédire correctement le courant traversant les « inductances rayonnantes ». ICEM est avant tout un modèle simplifié visant à prédire un niveau global d'émission
- Enfin, la FFT est aussi une source d'erreur. Suivant le fenêtrage employé, le résultat de la FFT n'est pas le même.

D'après les cartographies mesurées et simulées, le rayonnement en champ magnétique est principalement causé par les paires d'alimentation du cœur VDD1/ VSS1 et VDD2/VSS2. Les broches de masse VSSR1 et VSSA qui servent de référence de masse au régulateur interne contribuent aussi au rayonnement. La mesure et la simulation du rayonnement en champ proche mettent aussi en évidence une fuite du courant parasite due à l'activité du cœur par les broches de masse VSSX1 et VSSX2. Dans le modèle ICEM, nous expliquons cette fuite par le couplage substrat. Par contre, ni la mesure ni la simulation ne mettent en évidence une fuite par la broche de masse VSSPLL qui est pourtant la référence de masse de la PLL. Même si celle-ci est active, sa consommation dynamique en courant reste limitée. En effet, lors de la mesure, celle-ci a atteint son régime permanent, elle est donc stabilisée. L'élément qui consomme du courant dans la PLL est la pompe à charge. Une fois la PLL stabilisée, la pompe à charge ne consomme plus qu'un courant de 3.5 μ A [S12X]. En comparaison, on trouve en simulation que la composante spectrale du courant consommé par le cœur à 32 MHz est de l'ordre de quelques mA. Ainsi, le champ magnétique rayonné par la broche VSSPLL doit être 1000 fois (60 dB) plus faible que celui rayonné par les broches VSS1 et VSS2. Ce cas d'étude nous démontre l'intérêt de la mesure du champ magnétique à proximité d'un composant dans la compréhension des mécanismes d'émission parasite d'un circuit en détectant par quelles broches s'écoulent les courants parasites.

2. Rayonnement du port A

Dans cette deuxième simulation, nous rajoutons au modèle précédent le modèle du port A. Cette configuration est appelée cœur + PLL + Port A. Dans cette configuration, le spectre d'émission du composant est composé de raies dont les fréquences sont des multiples de 2.29 et 32 MHz. Nous simulons le modèle du circuit à 2.29 MHz, la fréquence de commutation du port A. Sur le modèle électrique du microcontrôleur, nous plaçons des « inductances rayonnantes » au niveau des broches d'alimentation et de masse et des broches du port A. La figure 2-41 illustre le placement des « inductances rayonnantes » ainsi que leurs orientations, le tableau 2-4 donne les valeurs des harmoniques des courants circulant dans les « inductances rayonnantes » à 2.29 MHz. La géométrie des broches reste rudimentaire : elles sont composées d'une partie rectiligne horizontale et d'une connexion verticale vers le plan de masse. Par rapport au modèle précédent, nous avons supprimé les « inductances rayonnantes » des broches VDDR1, VSSX1, VSSX2 et VSSA, leur participation au rayonnement champ proche à 2.29 MHz restant négligeable. Le tableau 2-5 détaille le calcul du champ rayonné par le composant.

Les figures 2-42 et 2-43 présentent la comparaison entre la mesure et la simulation des composantes Hx et Hy du champ magnétique rayonné par le microcontrôleur à 2.29 MHz dans la configuration cœur + PLL + Port A.

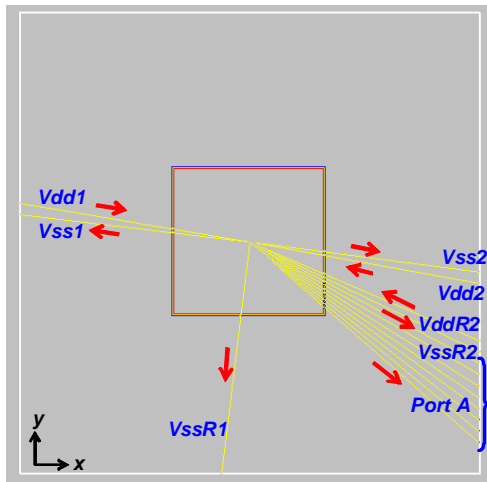


Figure 2-41 – Placement des inductances rayonnantes dans la configuration cœur + PLL

| Inductance | courant à 2.29 MHz (dB μ A) |
|------------|---------------------------------|
| VddR2 | 72 |
| VssR2 | 55 |
| VssR1 | 54 |
| Vdd1 | 50 |
| Vss1 | 54 |
| Vdd2 | 48 |
| Vss2 | 51 |
| PortA | 59 |

Tableau 2-4 - Valeurs des courants circulant sur les inductances rayonnantes à 2.29 MHz

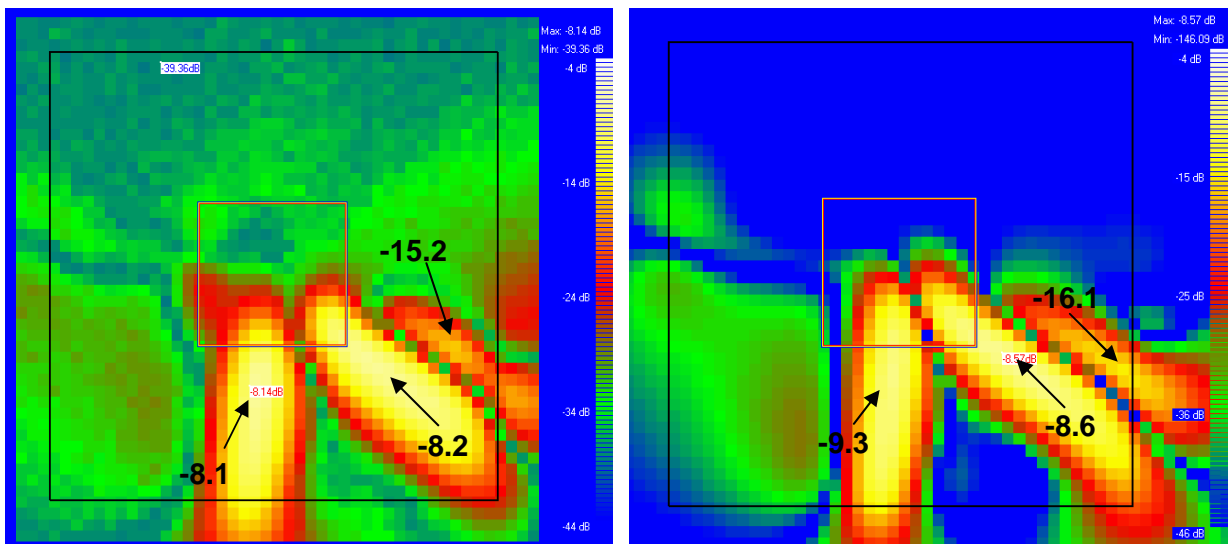


Figure 2-42 – Comparaison entre la mesure (gauche) et la simulation (droite) de la composante Hx du champ magnétique à 2.29 MHz

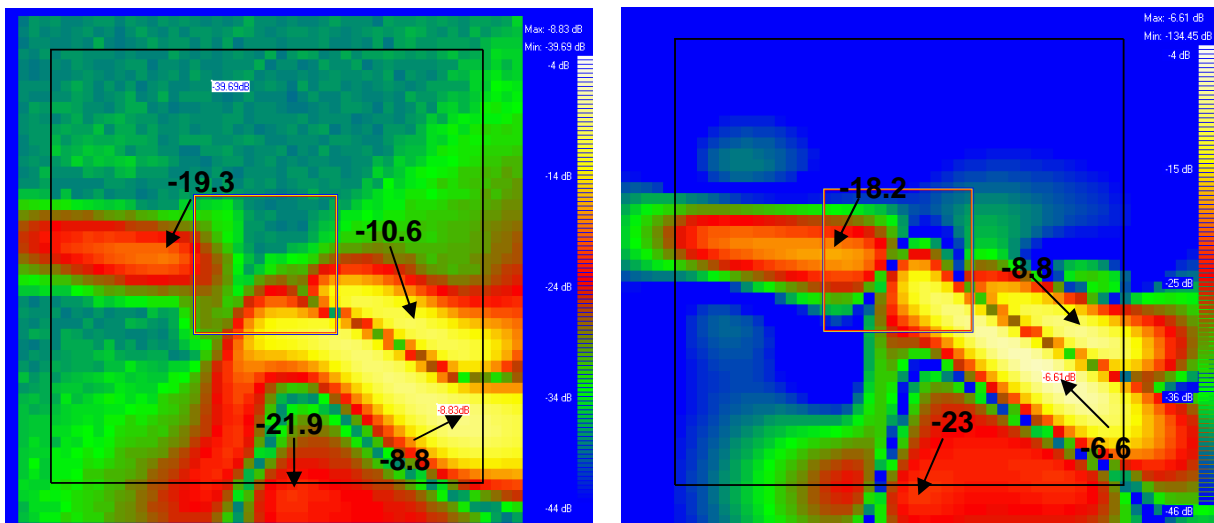


Figure 2-43 – Comparaison entre la mesure (gauche) et la simulation (droite) de la composante Hy du champ magnétique à 2.29 MHz

| | Caractéristiques |
|---|------------------|
| nombre d'inductances rayonnantes | 26 |
| temps de simulation électrique (s) | 12 |
| nombre points cartographie | 10000 |
| temps de simulation électromagnétique (s) | 20 |

Tableau 2-5 – Détail du calcul du rayonnement du microcontrôleur dans la configuration cœur + PLL + Port A

De nouveau une bonne corrélation est affichée entre la mesure et la simulation du champ magnétique rayonnée. La forme générale de la cartographie est reproduite en simulation et les niveaux maximums sont prédits à moins de 2 dB près. Seul le niveau d'émission du port A est un peu surestimé.

Ainsi, ces deux cas d'étude valident notre méthodologie de prédiction du rayonnement en champ proche d'un composant. Finalement, cette méthodologie constitue une extension du modèle ICEM pour la prédiction du rayonnement en champ proche. Il existe d'autres candidats basés sur le placement de dipôles équivalents, mais nécessitant une série de mesures de l'émission en champ proche et d'éventuels algorithmes d'extraction. De plus, ces modèles n'ont aucun lien avec le modèle ICEM « traditionnel » et son architecture, utilisé pour prédire l'émission conduite. De nouvelles informations spécifiques à la prédiction de l'émission rayonnée doivent être ajoutées au modèle ICEM. De ce point de vue, notre méthodologie s'adapte mieux au modèle ICEM qui conserve mieux son unité, puisqu'elle le réutilise entièrement et ne fait que rajouter des informations géométriques à des éléments déjà présents dans ICEM.

IV. Conclusion

Dans ce chapitre, nous nous sommes intéressés à la mesure et à la simulation du rayonnement en champ proche des circuits intégrés. Dans le cadre du rapprochement entre circuits, les couplages ayant lieu en champ proche, il est nécessaire de pouvoir caractériser et prévoir les niveaux des émissions rayonnées provenant d'un circuit agresseur. En outre, la mesure du champ proche apporte de nombreuses informations sur l'origine des émissions d'un circuit que les autres méthodes de caractérisation conduites ou rayonnées ne peuvent pas fournir. En effet, lorsque cette mesure est effectuée en champ très proche, elle localise les sources d'émission d'un circuit et nous renseigne de manière indirecte sur les valeurs des courants circulant à travers le circuit. Cette méthode est donc d'un grand intérêt pour la compatibilité électromagnétique des composants.

Dans un premier temps, nous avons détaillé la mise en œuvre de la mesure du champ proche, notamment le procédé de calibration des sondes de mesure qui permet de réaliser une mesure quantitative du champ rayonné. Dans un deuxième temps, nous avons présenté une méthode de prédiction de l'émission en champ proche des circuits intégrés basée sur l'utilisation « d'inductances rayonnantes ». Alors que la plupart des méthodes existantes considèrent le circuit comme une boîte noire et sont basées sur le placement de sources rayonnantes équivalentes, extraites par mesures et entièrement décorrélées de la constitution physique du circuit, notre méthodologie dépend de sa structure interne. Ainsi, contrairement aux autres méthodes, il s'agit réellement d'une méthode de prédiction qui ne nécessite pas de mesures préalables pour extraire et ajuster au mieux les valeurs d'un modèle. Elle trouve son origine dans la constatation du fait que l'émission rayonnée en champ électrique ou magnétique d'un circuit est reliée aux broches de son boîtier qui jouent le rôle d'antennes. Le placement des sources de rayonnement est donc lié à la géométrie du boîtier. Afin de prédire le courant circulant à travers les broches du boîtier, nous utilisons un modèle électrique du circuit. Pour des raisons de simplicité, de confidentialité des données et de standardisation, nous avons décidé d'employer une méthodologie de modélisation de l'émission des circuits basée sur le standard ICEM. Un des avantages de notre méthodologie tient dans le fait qu'un modèle unique est utilisé à la fois pour la simulation électrique du

circuit et pour la simulation électromagnétique de son rayonnement, grâce à l'emploi « d'inductances rayonnantes ».

Cette méthode permet non seulement de prédire correctement le rayonnement en champ proche produit par un ensemble de lignes traversées par un courant, mais elle permet aussi de prédire le rayonnement en champ lointain, comme l'ont montrées les comparaisons des simulations de notre outil avec un simulateur électromagnétique commercial. Cependant, les formulations utilisées par notre algorithme ne restent valides que pour des géométries idéales, correspondant à un boîtier isolé ou placé au dessus d'un plan de masse idéal. Or, dans la plupart des applications électroniques, les circuits sont généralement sur des cartes présentant des plans de masse incomplets et troués, constituant ainsi des antennes à fentes parasites. Ce type de plan de masse peut fortement modifier le rayonnement en champ proche lorsque l'énergie rayonnée du circuit vient exciter les modes de résonances de ces antennes. De futurs travaux seront utiles pour intégrer dans la simulation l'effet de plans de masse moins idéaux.

Notre méthodologie a ensuite été validée à travers un cas d'étude. Celui-ci consistait à comparer les cartographies en émission champ proche d'un microcontrôleur obtenues par mesure et par simulation grâce à un modèle ICEM précédemment construit et validé. Les résultats de simulation ont permis de retrouver avec succès les niveaux de champs magnétiques mesurés et de reproduire assez fidèlement la cartographie de l'émission rayonnée. La justesse de la prédiction du champ rayonné dépend de la qualité du modèle ICEM et du modèle géométrique du boîtier. Finalement, cette méthodologie peut constituer une extension intéressante du modèle ICEM pour la prédiction du rayonnement en champ proche des circuits intégrés. De plus, elle offre une alternative aux méthodes de type boîte noire pour les fabricants de systèmes qui cherchent à prédire le rayonnement en champ proche au niveau système. En effet, ces derniers peuvent exiger du fondeur du circuit un modèle générique, standard et confidentiel qui rende compte de l'émission des circuits présents, comme le fait ICEM. Ce modèle peut ensuite être inséré à l'intérieur du modèle électrique du système complet et enfin le rayonnement en champ proche peut être calculé à l'aide de la méthode des « inductances rayonnantes » que nous avons présentée.

V. Références

- [AND04] N. Ando, N. Masuda, N. Tarnaki, « Miniaturized Thin-film Magnetic Field Probe with High Spatial Resolution for LSI Chip Measurement », IEEE International Symposium on Electromagnetic Compatibility, August 2004, pp. 357–362.
- [BAUD05] D. Baudry, « Conception, validation et exploitation d'un dispositif de mesure de champs électromagnétiques proches – Application CEM », thèse présentée à l'université de Rouen, chapitre 3, avril 2005
- [BEND05] S. Ben Dhia, C. Lochot, C. Labussière, « 16-bit Microcontroller Measurements and Modelling using different Approaches », EMC Compo 05, Munich, 28 – 30 November 2005
- [CRI95] S. Criel, K. Haelvoet, L. Martens, D de Zutter, « Theoretical and experimental quantitative Characterization of the near field of PCB interconnexions structures », IEEE International Symposium on Electromagnetic Compatibility, August 1995, pp. 471-474
- [DAR03] F. de Daran, J. Chollet-Ricard, F. Lafon, O. Maurice, "Prediction of the field radiated at one meter from PCB's and microprocessors from near EM field cartography," in Proc. IEEE International Symposium on Electromagnetic Compatibility, Istanbul, Turkey, May 2003, pp. 479–482.
- [DAR05] F. de Daran, F. Lafon, O. Maurice, « Near Field Microcontroller Model for PCB Radiated Field Prediction », ICONIC 2005, Barcelona, 8 – 10 June 2005
- [FEK] FEKO 4.1, User's Manual, 2003, plus d'informations sur www.feko.info

- [GAO96] Y. Gao, I. Wolff, « A new miniature magnetic field probe for measuring three-dimensional fields in planar high-frequency circuits », IEEE Transactions on Microwave Theory and Techniques, vol 44, no 6, June 1996
- [GRZ91] R. R. Grzybowski, R. Bansal, « Magnetic Field Probe for measuring Surface Current Distributions on Millimetre Wave Microstrip Antennas », Electronic Letters, 3rd January 1991, vol 27, no 1
- [HAEL96] K. Haelvoet, S. Criel, F. Dobbelaere, L. Martens, « Near-Field Scanner for the Accurate Characterization of Electromagnetic Fields in close Vicinity of Electronic Devices », IEEE Instrumentation and Measurement Technology Conference, Brussels, Belgium, June 4 – 6, 1996
- [HFSS] Ansoft HFSS v11, plus d'informations sur www.ansoft.com/products/hf/hfss/
- [ICEMC] E. Sicard, A. Boyer, « IC-EMC – User's Manual », May 2007, disponible sur www.ic-emc.org
- [IEC] IEC61967- 3, « Integrated Circuits, Measurement of Electromagnetic Immunity, 150 KHz – 1 GHz : General and Definitions », 2001.
- [IEC61] IEC61967-1 part 1, « Integrated Circuits, Measurement of Electromagnetic Emission, 150 KHz – 1 GHz : General and Definitions », 2001.
- [IWA03] M. Iwanami, E. Yamazaki, K. Nakano, « Magnetic Near-Field Measurements Over LSI Package Pins by Fiber-Edge Magneto-optic Probe », Journal of LightWave Technology, vol. 21, no 12, December 2003
- [JOL05] J. Joly, « Caractérisation de l'émission électromagnétique d'un microcontrôleur 16 bits Freescale et mise au point des différents modèles associés », Rapport de stage de fin d'études, ESEO, septembre 2005
- [KAND93] M. Kanda, « Standard Probes for Electromagnetic Field Measurements », IEEE Transactions on Antennas and Propagation, vol 41, no 10, October 1993
- [KAZ02] S. Kazama, K. Ichi Arai, « Adjacent Electric Field and Magnetic Field Distribution Measurement System », IEEE International Symposium on EMC, 19 – 23 August 2002
- [KRAL04] P. Kralicek, W. John, and H. Garbe, « Modeling electromagnetic emission of integrated circuits for system analysis », presented at the DATE Conf., Munich, Germany, March 2001
- [LAB06] C. Labussière, S. Bendhia, E. Sicard, C. Lochot, B. Vrignon, « Modeling the Near Electric and Magnetic Fields at the Surface of an Integrated Circuit », EMC Europe Barcelona, September 2006
- [LAUR03] J. J. Laurin, Z. Ouairhi, « Méthode de Mesures des Paramètres S sans Contact », CCECE 2003, Montréal, mai 2003
- [MESD04] MEDEA + Project MESDIE A509, « Radiation Behaviour from Modules using Multipole Approach », Milestone Report M1.2-IMST-1-18, 2004
- [NOZ01] T. Nozokido, J. Bae, K. Mizuno, « Scanning Near-Field Millimeter-Wave Microscopy Using a Metal Slit as a Scanning Probe », IEEE Transactions on Microwave Theory and Techniques, vol. 49, no 3, March 2001
- [OSOF92] S. S. Osofsky, S. E. Schwarz, « Design and Performance of a non contacting Probe for Measurements on High-Frequency Planar Circuits », IEEE Transactions on Microwave Theory and Techniques, vol. 40, no 8, August 1992
- [ROL02] S. Roleson, « Field Probes as EMI Diagnostic Tools », Conformity, November 2002
- [S12X] « MC9S12XDP512 Data Sheet », documentation technique disponible sur www.freescale.com
- [SERP06] S. Serpaud, « Circuit Radiated Emission Modeling », Rapport de stage de fin d'études, INSA de Toulouse, Juin 2006
- [SHI04] J. Shi, M. Cracraft, J. Zhang, R. DuBroff, K. Slattery, and M. Yamaguchi, "Using near-field scanning to predict radiated fields," in Proc. IEEE International Symposium on Electromagnetic Compatibility, Santa Clara, 2004, pp. 14–18
- [SIM] SimLab Software, plus d'informations sur www.simlab-emc.com/simlab.html
- [SLAT99] K. Slattery, W. Cui, « Measuring the Electric and Magnetic Near Fields in VLSI Devices », IEEE International Symposium on EMC, 2 – 6 August 1999
- [SLATT99] K. P. Slattery, J. W. Neal, W. Cui, « Near-Field Measurement of VLSI Devices », IEEE Transactions on Electromagnetic Compatibility, vol. 41, no 4, November 1999
- [TAN05] A. Tankielun, B. Vrignon, U. Keller, « Complex Deconvolution for Correction of Near-Field Measurements applied to Microelectronic System », ICONIC 2005, Barcelona, Spain, 8 – 10 July 2005

- [VIV07] Y. Vives-Gilabert, C. Arcambal, A. Louis, F. de Daran, P. Eudeline, B. Mazari, « Modeling Magnetic Radiations of Electronic Circuits Using Near-Field Scanning Method », IEEE Transactions on Electromagnetic Compatibility, to be published
- [WOU03] J. Wout, L. Martens, « The Influence of the Measurement Probe on the Evaluation of Electrmagnetic Fields », IEEE Transactions on Electromagnetic Compatibility, vol. 43, no 1, p. 339-349, May 2003
- [CEC00] F. Cecelja, W. Balachandran, « Optimized CdTe Sensors for Measurement of Electric and Magnetic Fields in the Near-Field Region », IEEE Transactions on Instrumentation and Measurement, vol. 49, no 3, June 2000
- [SUZ05] E. Suzuki, S. Arakawa, H. Ota, K. I. Arai, R. Sato, « Optical Magnetic Near Field Probe Working up to 15 GHz Using CdTe Electrooptic Crystals », IEEE Transactions on Electromagnetic Compatibility, vol. 47, no 2, May 2005
- [SUZ05b] E. Suzuki, S. Arakawa, H. Ota, K. I. Arai, R. Sato, « EO Probe for Simultaneous Electric and Magnetic Near-Field Measurements Using LiNbO3 with Inverted Domain », IEEE Transactions on Microwave Theory and Techniques, vol. 53, no 2, February 2005

Chapitre 3. Etude de la susceptibilité des circuits intégrés en champ proche

Afin d'étudier l'effet d'une perturbation électromagnétique rayonnée se couplant sur le boîtier d'un circuit intégré, nous allons développer une méthode de test permettant d'injecter localement des perturbations électromagnétiques rayonnées. Celle-ci va nous permettre d'étudier plus en profondeur les mécanismes liés à la susceptibilité des composants. Dans une idée de prédiction de la susceptibilité, il sera aussi nécessaire de développer un modèle d'injection.

I. Développement d'une méthode d'injection en champ proche

A. Comparaison des méthodes de caractérisation de la susceptibilité des circuits intégrés

Dans la partie du chapitre 1 consacrée à la susceptibilité des circuits intégrés, nous avons présenté un ensemble de méthodes dédiées regroupées sous la norme IEC 62132 [IEC62132]. Ces méthodes diffèrent par la technique employée pour injecter la perturbation à l'intérieur du circuit. Elles peuvent différer par :

- le type de couplage, soit conduit, soit rayonné
- les domaines fréquentiels d'utilisation

Le tableau 3-1 présente un comparatif de ces méthodes, donnant leurs avantages et leurs inconvénients respectifs. Chacune de ces méthodes est utilisée en vue d'une injection d'un signal sinusoïdal, qui permet une analyse de la susceptibilité pour une fréquence donnée.

| Méthode | Couplage | Fréquence | Avantages | Inconvénients |
|---|-------------------|----------------------------------|--|--|
| Direct Power Injection (DPI) IEC 62132 - 3 | Conduit, localisé | 100 KHz – 1 GHz | <ul style="list-style-type: none"> ▪ Puissance requise faible (1 W) ▪ Economique ▪ Simple à mettre en oeuvre | <ul style="list-style-type: none"> ▪ Influence du chemin d'injection |
| Bulk Coupling Injection (BCI) IEC 62132 - 2 | Conduit, localisé | 1 MHz – 400 MHz | <ul style="list-style-type: none"> ▪ Adapté pour l'injection sur des câbles | <ul style="list-style-type: none"> ▪ Couplage faible ▪ Mesure système ▪ Requier au moins 100 W |
| TEM/GTEM IEC 62132 - 5 | Rayonné, global | 1 MHz – 1 GHz / 1 MHz -18 GHz | <ul style="list-style-type: none"> ▪ Chemin d'injection adapté 50 Ω | <ul style="list-style-type: none"> ▪ Couplage faible ▪ Requier au moins 100 W ▪ une seule orientation du champ incident |
| Chambre anéchoïque | Rayonné, global | > 30 MHz | <ul style="list-style-type: none"> ▪ Agression en champ lointain ▪ Milieu isolé | <ul style="list-style-type: none"> ▪ Espace occupé ▪ Coûteux |
| Chambre réverbérante à brassage de mode IEC 62132 - 6 | Rayonné, global | > 30 MHz | <ul style="list-style-type: none"> ▪ Champ uniforme ▪ Distribution aléatoire ▪ Puissance requise moyenne (10 - 100 W) | <ul style="list-style-type: none"> ▪ Espace occupé ▪ Coûteux ▪ Modélisation complexe |

Tableau 3-1 - Comparaison des méthodes de caractérisation de la susceptibilité des composants [IEC62132]

Parmi toutes ces techniques, la méthode DPI est la plus simple et la moins coûteuse à mettre en œuvre. Son principe est décrit à la figure 3-1. Le dispositif d'injection est une capacité de quelques nanofarads placée en entrée d'une broche d'un circuit, à laquelle on peut ajouter un dispositif d'isolation permettant de protéger l'alimentation DC éventuellement connecté à l'entrée. Le couplage conduit est plus efficace que le couplage rayonné, la puissance mise en jeu pour induire une défaillance est donc moins importante et les puissances maximales à mettre en œuvre dépassent rarement 1 W.

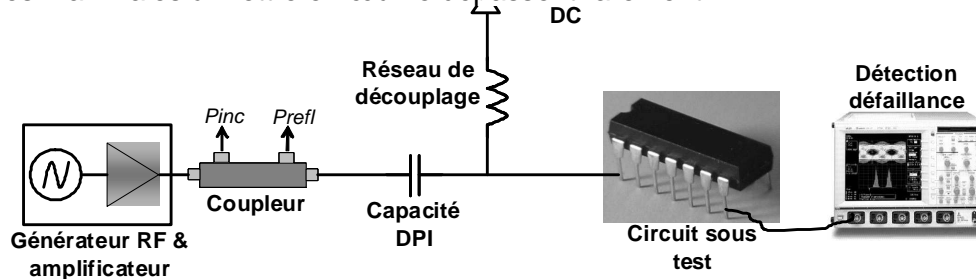


Figure 3-1 - Principe d'un banc d'injection en DPI

Cependant, la DPI présente certains inconvénients. D'abord, son domaine fréquentiel d'utilisation est limité à 1 GHz, même s'il est possible de l'utiliser jusqu'à plusieurs gigahertz, en utilisant des capacités plus faibles. Dans [MAUR95], en utilisant des capacités d'injection de 4.7 pF, le domaine de validité du banc d'injection en DPI est ainsi étendu jusqu'à 4 GHz. Ensuite, réaliser une injection sur l'ensemble des broches d'un circuit est difficile à mettre en œuvre, puisque cela nécessite de router des chemins d'injection en entrée de chacune des broches, ce qui requiert la construction d'une carte de caractérisation spécifique. De plus, le résultat de la caractérisation de la susceptibilité du circuit va dépendre du chemin d'injection et il est judicieux de soigner le routage du chemin de couplage. Ainsi, l'interprétation d'un résultat de caractérisation en DPI requiert de maîtriser le chemin de couplage (la mesure du profil d'impédance est nécessaire). Enfin, dans le cadre de cette thèse, nous nous intéressons principalement à des perturbations rayonnées, localisées et en champ proche. Cependant, il est difficile de faire le lien entre le résultat de caractérisation en injection conduite et celui en injection rayonnée. Dès lors, l'utilisation de la DPI comme moyen d'investigation de la susceptibilité aux agressions rayonnées en champ proche n'est pas judicieuse.

Les méthodes rayonnées proposées par la norme IEC 62132 sont des méthodes d'injection globale. Dans le cadre d'une qualification de composants, ce type d'injection est très intéressant car il est possible de tester la robustesse globale d'un circuit pour un niveau donné de perturbation. Par contre, localiser l'origine des défaillances est plus ardu.

Afin de pouvoir réaliser des injections rayonnées et localisées, nous avons préféré développer une nouvelle méthode d'injection. En comparant les méthodes proposées par le standard de caractérisation de l'émission des circuits intégrés IEC 61967 et le standard IEC 62132, on peut remarquer qu'aucune méthode de susceptibilité ne réutilise la méthode de scan champ proche. Il existe déjà des exemples de mise en œuvre plus ou moins expérimentale d'injection sur des circuits intégrés ou sur des circuits imprimés ou PCB à l'aide de cette méthode. Nous pouvons ainsi citer les travaux de S. G. Zaky [ZAK92] et de J. J. Laurin [LAU91], dans lesquels une injection créée par une boucle miniature était localisée sur les broches d'un oscillateur contrôlé en tension et induisait une modification des fréquences de fonctionnement de l'oscillateur. Dans [WANG04], ces injections localisées sont utilisées pour réaliser des cartographies de la susceptibilité des PCB aux décharges électrostatiques.

Une des propriétés du champ proche est qu'il décroît rapidement au fur et à mesure que l'on s'éloigne de la source de l'émission comme le montre la figure 3-2. Comme les sondes d'injection sont purement passives, les caractéristiques des sondes ne changent pas, qu'elles soient utilisées en mesure de champ incident ou en injection. Nous avons pu montrer que lorsque les sondes étaient utilisées en mesure d'émission, leur résolution était

de l'ordre des dimensions de la sonde et qu'elles pouvaient être considérées comme ponctuelle. D'après le principe de réciprocité, les champs qu'elles produisent sont forts sur une zone très étroite. Ainsi, l'injection produite peut être considérée comme localisée.

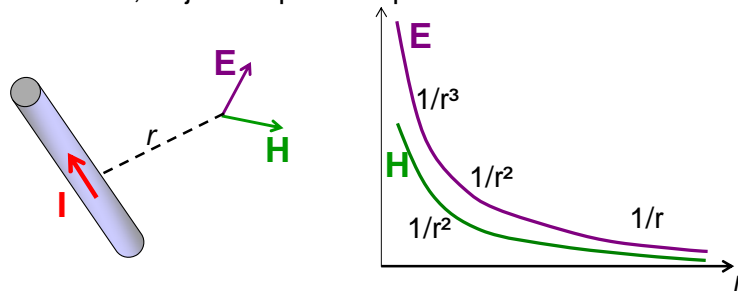


Figure 3-2 - Décroissance du champ proche à proximité de sa source

En déplaçant la sonde au-dessus du circuit testé, il est possible de déterminer les zones les plus sensibles aux agressions rayonnées. En appliquant toujours le principe de réciprocité, nous avons remarqué lors des mesures d'émission de circuits que les zones de plus forte émission étaient localisées sur les broches du boîtier. Ainsi, le couplage du champ produit par une sonde champ proche se fera principalement au niveau de ces broches. Nous disposons donc d'une méthode d'injection rayonnée et localisée. Nous allons maintenant décrire plus en détail la mise en œuvre de cette méthode et la caractériser.

B. Une nouvelle approche de mesure de l'immunité des circuits intégrés

1. Mise en œuvre de la mesure d'immunité en scan champ proche

La méthode de caractérisation de la susceptibilité en champ proche reprend la plupart des éléments d'un banc d'injection « classique » :

- chemin d'injection : celui-ci est composé d'un synthétiseur de signal qui génère une harmonique très faiblement distordue, qui sert de consigne pour un amplificateur de puissance. Celui-ci produit un signal harmonique amplifié et envoyé vers le circuit sous test à travers le dispositif d'injection, en l'occurrence la sonde champ proche.
- un coupleur directionnel est utilisé pour la mesure des puissances des ondes incidentes et réfléchies à l'intérieur du chemin de couplage.
- analyse du critère de défaillance : dans toute mesure de susceptibilité, il est nécessaire de suivre l'état du dispositif sous test à l'aide d'un ou plusieurs critères de susceptibilité. Ceux-ci peuvent être suivis à l'aide d'un oscilloscope (principalement lorsque le critère concerne la forme d'un signal), d'indicateur visuel tel que des *LED* (principalement le déclenchement de fautes logiques, d'interruption, de conversion de données), ou d'un logiciel d'acquisition via une interface série (analyse de trames de données).

La figure 3-3 détaille le principe du banc de caractérisation de l'immunité d'un circuit à une agression harmonique en champ proche.

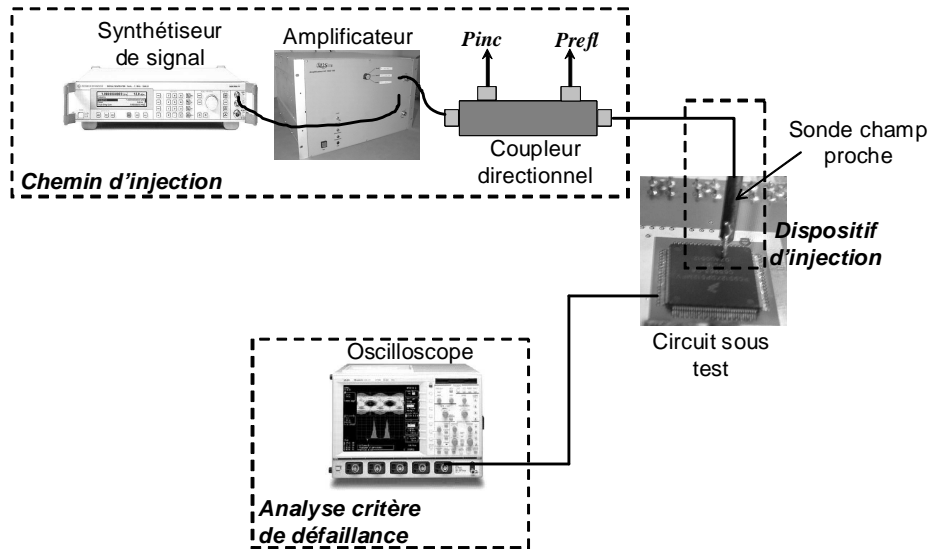


Figure 3-3 – Principe du banc de caractérisation d'immunité en scan champ proche proposé

Le dispositif d'injection est une sonde miniaturée de champ proche, soit de type électrique, soit de type magnétique. Lors d'essais d'injection harmonique, deux balayages sont possibles :

- un balayage fréquentiel. En un point donné de l'espace (x,y,z), on caractérise le seuil de susceptibilité d'un composant pour un ensemble de fréquences
- un balayage en amplitude. Pour chaque fréquence, on recherche la puissance nécessaire pour induire une défaillance

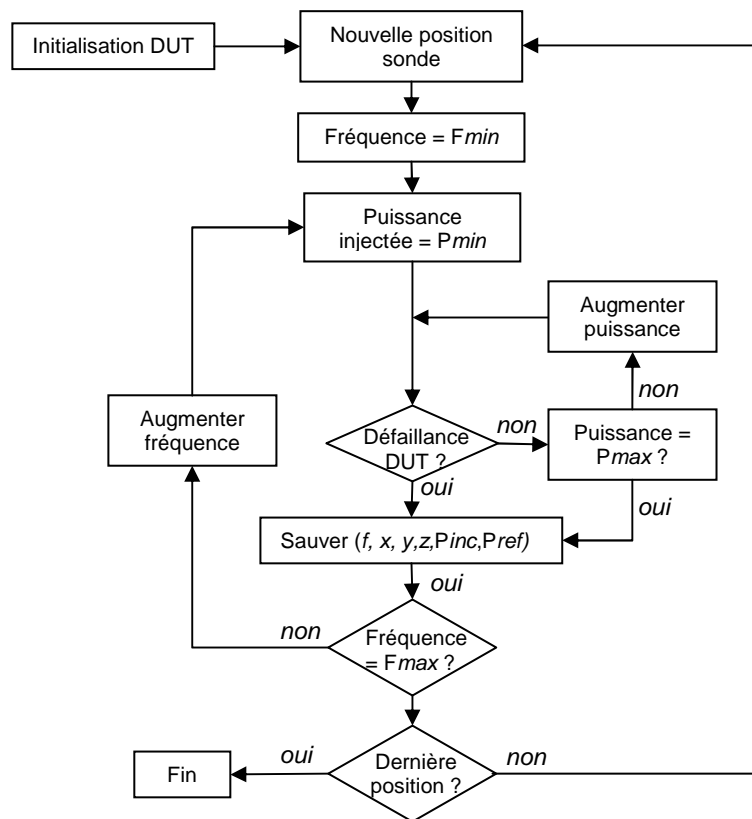


Figure 3-4 – Organigramme de caractérisation de la susceptibilité en injection champ proche

Par rapport aux autres techniques d'agressions, on ajoute en plus un balayage spatial, c'est-à-dire que la sonde d'injection est déplacée au-dessus du circuit sous test. Pour chacune des positions, on recherche l'amplitude nécessaire à donner à la perturbation en fonction de la fréquence pour induire une défaillance. De la même manière qu'en mesure de l'émission rayonnée en champ proche, il est possible de fournir des cartographies ou des *scans* de la susceptibilité rayonnée en champ proche d'un circuit, faisant apparaître les zones sensibles d'un circuit. L'organigramme de la figure 3-4 détaille le protocole de mesure en susceptibilité champ proche.

2. Caractéristiques de la méthode

Les performances de la méthode d'injection en champ proche peuvent être caractérisées par :

- sa fonction de transfert en fréquence puissance couplée sur puissance incidente en fonction de la fréquence
- sa résolution spatiale
- son influence sur le dispositif sous test (*Device Under Test* ou DUT)

Ces deux dernières caractéristiques ont déjà été étudiées dans le chapitre précédent, où nous avons montré que la sonde d'injection modifiait peu le comportement du DUT et que la résolution de la boucle magnétique était principalement limitée par le diamètre de l'âme centrale constituant la boucle magnétique. La fonction de transfert de l'injection avec cette méthode dépend du dispositif sous test puisque la fonction de transfert est définie entre l'entrée du dispositif d'injection et la sortie du DUT sur lequel se couple la perturbation incidente. Pour caractériser la fonction de transfert du dispositif d'injection, on choisit une ligne adaptée 50 Ω chargée par une résistance de 50 Ω . La figure 3-5 présente les caractéristiques de cette ligne ainsi qu'une mesure du coefficient de transmission entre la sortie de la ligne de caractérisation et l'entrée du dispositif d'injection entre 10 MHz et 10 GHz. La sonde magnétique est placée à 1 mm au-dessus de la piste de caractérisation.

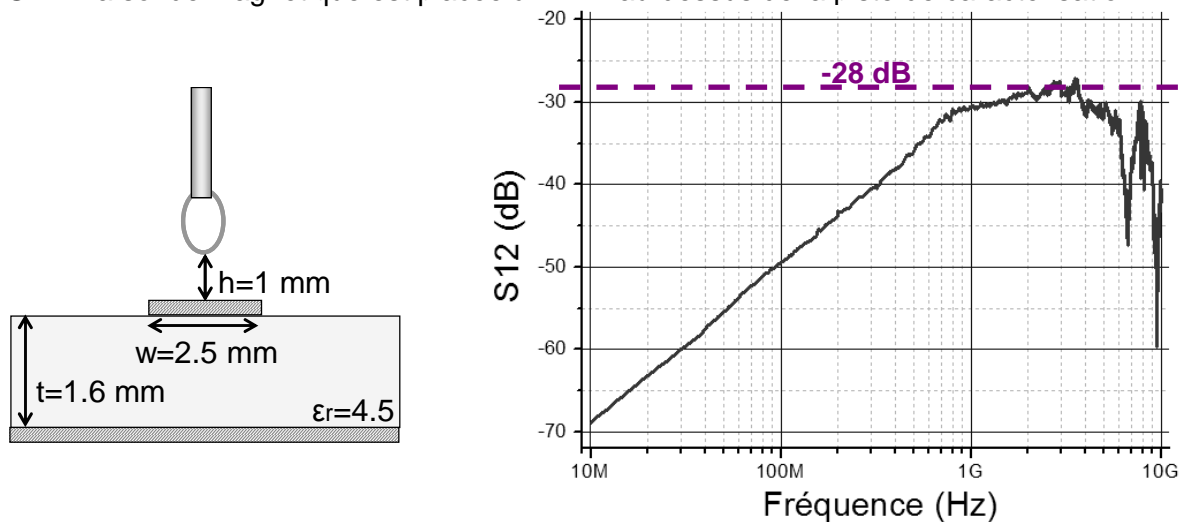


Figure 3-5 – Mesure du coefficient de transmission entre la sonde d'injection magnétique et une ligne adaptée 50 Ω

La mesure montre que le couplage dépend de la fréquence et qu'il est multiplié par 10 à chaque décade. A l'instar des méthodes rayonnées, le couplage reste faible. La valeur maximale du couplage atteint -28 dB, soit 4 %. Pour comparer les valeurs du couplage obtenues avec cette méthode, on effectue la même mesure, mais cette fois en cellule TEM. La figure 3-6 compare le coefficient de transmission mesuré entre une piste adaptée 50 Ω et un dispositif d'injection, qui est soit une sonde de champ magnétique, soit une cellule TEM. Cette dernière est spécifiée jusqu'à 1 GHz. On voit que jusqu'à 400 MHz, les couplages

créés avec la piste avec ces deux méthodes sont équivalents, mais au-dessus de 400 MHz, l'injection en champ proche devient plus efficace.

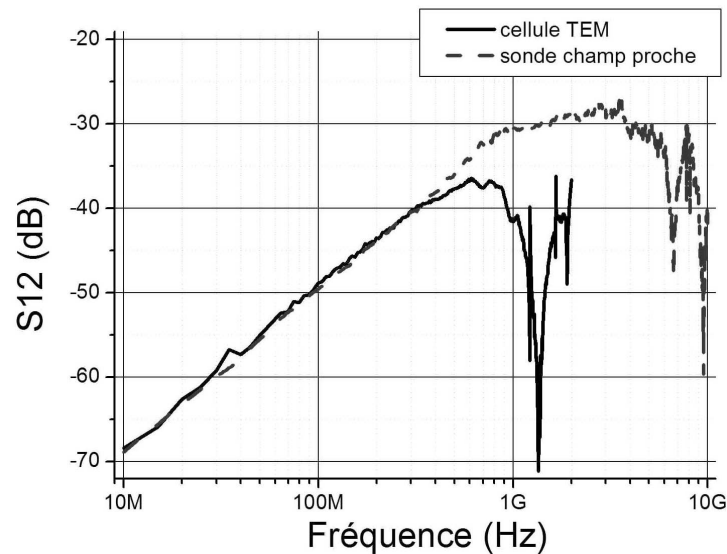


Figure 3-6 – Comparaison du couplage avec une ligne adaptée 50 Ω dans le cas d'une injection en champ proche et d'une injection en cellule TEM

3. Modélisation de l'injection

Avant de démarrer tout test d'injection en champ proche, il est nécessaire de savoir modéliser les caractéristiques de la sonde d'injection afin de déterminer ce qu'elle injecte réellement sur le dispositif sous test. Pour cela, il faut calculer le couplage entre la sonde et le DUT et calculer le champ qu'elle rayonne. Contrairement au scan en émission où la sonde était utilisée en capteur de champ proche et dont la sensibilité était supposée constante quelle que soit sa position et quel que soit le DUT, on ne peut pas déterminer directement ce qui sera injecté par la sonde sur le dispositif sous test à l'aide d'un coefficient constant. En effet, le couplage dépend fortement de la position de la sonde par rapport au DUT et de la géométrie du DUT. Le développement d'un modèle électrique équivalent de la sonde et du couplage et d'une méthodologie de simulation devient obligatoire. Dans cette partie, nous allons les décrire uniquement pour la sonde magnétique, sachant que pour les injections à l'aide d'une sonde de champ électrique, le flot de simulation restera le même, seuls les modèles changeront.

a. Modélisation électrique de la sonde

Dans un premier temps, il est nécessaire de fournir un modèle électrique de la sonde. Celui-ci doit nous permettre d'estimer correctement le courant qui circulera dans la sonde magnétique en fonction de l'excitation fournie en entrée. Dans le cas d'une sonde de type magnétique, la sonde peut être considérée comme une boucle élémentaire traversée par un courant d'amplitude constante, placée au bout d'une longueur de coaxial semi rigide adaptée 50 Ω . Cette boucle peut être représentée par une inductance en série avec une faible résistance due aux pertes ohmiques. On peut aussi ajouter une résistance représentant les pertes diélectriques de la ligne de transmission. Pour faire apparaître la résonance primaire de cette antenne, on peut ajouter au modèle équivalent de la boucle une capacité en parallèle. La figure 3-7 présente un exemple de sonde magnétique et le modèle électrique de la sonde.

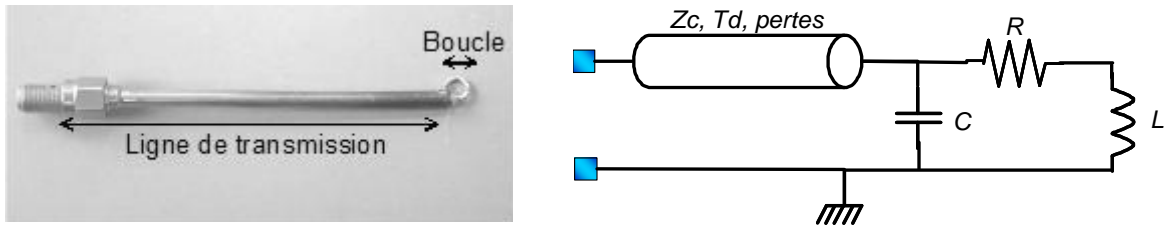


Figure 3-7 – Description d’une sonde magnétique (gauche) et modèle électrique équivalent (droite)

Dans [KAN93], des formulations (équations 3-1 et 3-2) de l’inductance L et de la capacité C de la boucle sont proposées, fonction de ses dimensions géométriques.

$$L = \mu b \times \left(\ln\left(\frac{8b}{a}\right) - 2 \right) \quad \text{Équation 3-1}$$

$$C = \frac{2\epsilon b}{\ln\left(\frac{8b}{a}\right) - 2} \quad \text{Équation 3-2}$$

avec :

- a = rayon de l’âme central du coaxial (m)
- b = rayon de la boucle (m)
- μ = perméabilité magnétique = $4\pi \times 10^{-7}$
- ϵ = permittivité électrique = 8.85×10^{-12}
- L = inductance propre de la boucle (H)
- C = capacité parasite de la boucle (F)

Il est aussi possible d’extraire numériquement l’inductance et la capacité de la boucle à l’aide d’une méthode numérique de type PEEC (cf. annexe B). Pour cela, nous avons développé un code de calcul de type PEEC implanté sous IC-EMC [ICEMC]. On compare aussi le résultat fourni par ce code avec celui donné par deux simulateurs, FastHenry et FastCap basés eux aussi sur PEEC [FAST]. Le tableau 3-2 compare les valeurs de l’inductance et de la capacité de la boucle calculées avec les formulations analytiques, notre code et FastHenry/FastCap, ainsi que les fréquences de résonance de la boucle déduites de ces valeurs. Le rayon de l’âme central est de 0.9 mm et celui de la boucle est de 4 mm. Ces résultats confirment bien l’hypothèse du comportement inductif de la sonde d’injection jusqu’à des fréquences atteignant plusieurs gigahertz. Néanmoins, l’équation 3-2 sous estime la capacité parasite de la boucle ce qui conduit à surestimer la valeur de la fréquence de résonance de la sonde.

| | Formulations analytiques | IC-EMC | FastHenry/FastCap |
|-----------------|--------------------------|--------|-------------------|
| L (nH) | 3.92 | 4.16 | 4.02 |
| C (fF) | 10 | 200 | 200 |
| Fo (GHz) | 25.4 | 5.5 | 5.6 |

Tableau 3-2 – Inductance et capacité de la boucle

Les dimensions de la sonde restant faibles, les pertes résistives introduites le sont aussi. Dans [PAUL92], on trouve une formulation (équation 3-3) permettant de calculer la résistance de rayonnement d’une boucle connaissant son rayon.

$$R_{rad} = 31170 \times \left(\frac{\Delta S}{\lambda^2} \right)^2 \quad \text{Équation 3-3}$$

avec :

R_{rad} = résistance de rayonnement de la boucle (Ω)

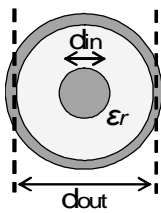
ΔS = surface de la boucle (m^2)

λ = longueur d'onde (m)

Pour la même boucle de 4 mm de diamètre, on calcule qu'à 1 GHz la résistance de rayonnement est de l'ordre de 0.1 m Ω . En tenant compte de l'effet de peau, les pertes ohmiques de la boucle sont de l'ordre de 40 m Ω à 1 GHz. On peut donc conclure que les pertes résistives de la boucle sont négligeables. Cependant, il nous faut considérer les pertes introduites par le coaxial servant à alimenter la sonde. Celui-ci est caractérisé par une impédance caractéristique Z_c , par un délai T_d lié à la longueur de la ligne et par des pertes. Deux manières existent pour modéliser les pertes dans une ligne de transmission :

- à l'aide d'un coefficient d'affaiblissement et d'un modèle analytique de la ligne et de sa charge terminale.
- à l'aide d'un modèle électrique à paramètres R, L, C, G linéiques distribués. Un simulateur de réseau tel que SPICE offre des modèles de ligne de ce genre.

Dans [COMB96], on trouve des formulations pour déterminer les pertes ohmiques et diélectriques d'une ligne coaxiale. Les équations 3-4 et 3-5 fournissent les formulations de calcul des coefficients d'atténuations dans un câble coaxial, dus aux pertes ohmiques et aux pertes dans le diélectrique.



$$\alpha_c \text{ (dB/m)} = \frac{45.8e-6 \times \sqrt{\epsilon_r} \times f}{\ln\left(\frac{d_{out}}{d_{in}}\right)} \times \left(\frac{1}{d_{in} \times \sqrt{\sigma}} + \frac{1}{d_{out} \times \sqrt{\sigma}} \right) \quad \text{Équation 3-4}$$

$$\alpha_d \text{ (dB/m)} = 91e-9 \times \sqrt{\epsilon_r} \times f \times \tan \delta \quad \text{Équation 3-5}$$

avec :

α_c, α_d : coefficients d'atténuation dus aux pertes ohmiques et diélectriques (Np/m)

d_{in} : diamètre de l'âme interne du coaxial (m)

d_{out} : diamètre du blindage externe (m)

ϵ_r : constante diélectrique de l'isolant

σ : conductivité de l'âme et du blindage externe (S)

$\tan \delta$: facteur de pertes

Le modèle analytique est basé sur les équations de propagation des ondes à travers une ligne de transmission. L'équation 3-6 donne l'expression de l'impédance vue en entrée de la ligne et l'équation 3-7 la constante de propagation γ d'une onde à travers une ligne de transmission.

$$Z_{in} = Z_c \times \frac{Z_{load} + jZ_c \times \tanh(\gamma \times l)}{Z_c + jZ_{load} \times \tanh(\gamma \times l)} \quad \text{Équation 3-6}$$

$$\gamma = (\alpha_c + \alpha_d) + j \times \frac{2\pi}{\lambda} \quad \text{Équation 3-7}$$

avec :

Z_{in} : impédance vue en entrée de la ligne (Ω)

Z_c : impédance caractéristique de la ligne = 50 Ω

Z_{load} : impédance de la charge connectée au bout de la ligne (Ω)

γ : constante de propagation de l'onde à travers la ligne (m^{-1})

l : longueur de la ligne (m)

On trouve dans [COMB96] des équations similaires aux équations 3-4 et 3-5, mais donnant les valeurs des paramètres électriques linéiques d'une ligne. Celles-ci sont données par les équations 3-8 à 3-11.

$$R (\Omega / m) = \sqrt{\frac{\mu_o f}{\pi}} \times \left(\frac{1}{d_{in} \times \sigma} + \frac{1}{d_{out} \times \sigma} \right) \quad \text{Équation 3-8}$$

$$L (H / m) = \frac{\mu_o}{2\pi} \times \ln \left(\frac{d_{out}}{d_{in}} \right) \quad \text{Équation 3-9}$$

$$C (F / m) = \frac{2\pi \epsilon_0 \epsilon_r}{\ln \left(\frac{d_{out}}{d_{in}} \right)} \quad \text{Équation 3-10}$$

$$G (S / m) = \frac{4\pi^2 \epsilon_0 \epsilon_r \times f \times \tan \delta}{\ln \left(\frac{d_{out}}{d_{in}} \right)} \quad \text{Équation 3-11}$$

On dispose ainsi d'un modèle électrique de la sonde que l'on peut simuler sous SPICE. Cependant, dans ce genre de modèles distribués, les paramètres linéiques RLCG restent constants avec la fréquence. Ce modèle convient pour une analyse temporelle avec une excitation harmonique. Par contre, pour une analyse fréquentielle de type AC permettant de simuler des fonctions de transfert ou des profils d'impédance, ce type de représentation ne convient plus. Pour modéliser l'impédance d'entrée de la sonde, nous préférons utiliser un modèle analytique codé sous Scilab [SCIL], avec lequel nous calculons les éléments électriques du modèles en fonction de la fréquence à partir de paramètres géométriques et physiques de la sonde. La figure 3-8 présente la comparaison entre la mesure à l'analyseur de réseau et la simulation à l'aide du modèle analytique de l'impédance Z_{in} vue en entrée de la sonde. Le profil d'impédance fait apparaître un ensemble de résonances et d'antirésonances très prononcées résultant du fait que la sonde est en court circuit. Le modèle analytique de pertes représente correctement la diminution exponentielle de l'amplitude de l'impédance en fonction de la fréquence.

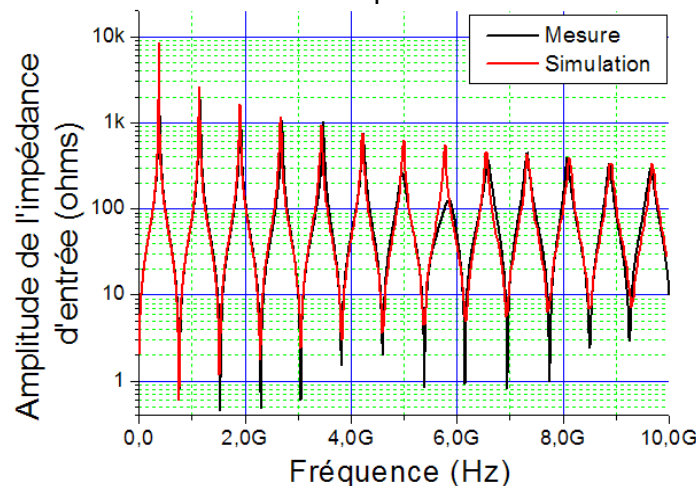


Figure 3-8 – Comparaison entre la mesure et la simulation de l'impédance d'entrée de la sonde champ proche magnétique

b. Modélisation du rayonnement de la sonde

Le rayonnement en champ magnétique de la sonde magnétique dépend du courant qui circule à travers la boucle. Comme nous savons modéliser l'impédance vue en entrée de la sonde, nous sommes capables de prédire le courant circulant en tout point de la sonde. Les équations 3-12 et 3-13 donnent les formulations de calcul de la tension et du courant d'une ligne de transmission aux bornes de sa charge [COMB96].

$$V_{load} = V_{in} \times \cosh(\gamma \times l) - jZ_c \times I_{in} \times \sinh(\gamma \times l) \quad \text{Équation 3-12}$$

$$I_{load} = I_{in} \times \cosh(\gamma \times l) - j \frac{V_{in}}{Z_c} \times \sinh(\gamma \times l) \quad \text{Équation 3-13}$$

La sonde magnétique peut être considérée comme une boucle quasi-ponctuelle traversée par un courant constant. L'approximation du dipôle magnétique permet de calculer le rayonnement généré par cette boucle en tout point de l'espace, en fonction du courant qui la traverse. Les formulations de la figure 3-9 détaillent la manière dont on peut déduire le champ électrique et magnétique rayonné par la sonde magnétique.

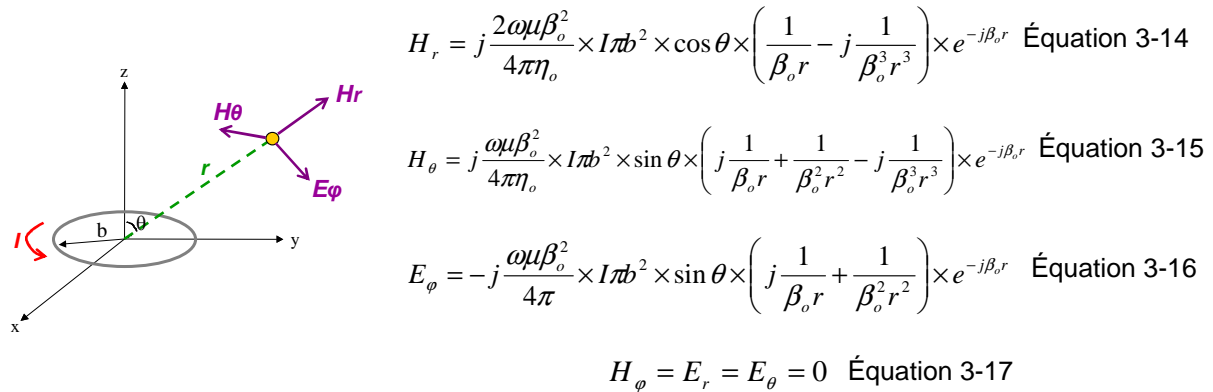


Figure 3-9 – Approximation du dipôle magnétique

avec :

- r : distance entre la sonde et le point de calcul du champ électromagnétique (m)
- η_o : Impédance d'onde dans le vide = 377 Ω
- β_o : constante de phase (m^{-1})

Pour valider ce modèle, les formulations précédentes sont implémentées sous Scilab et les résultats sont comparés à ceux fournis par un simulateur électromagnétique basé sur la méthode des moments appelé EMC2000 [EMC]. La figure 3-10 montre plusieurs comparaisons de simulations effectuées avec ces deux méthodes. La simulation consiste à calculer la valeur des différentes composantes du champ magnétique en différentes positions de l'espace autour de la sonde. Elle est effectuée à 100 MHz. Les résultats montrent que l'approximation est suffisante pour évaluer de manière assez précise l'amplitude du champ magnétique rayonnée par la sonde d'injection.

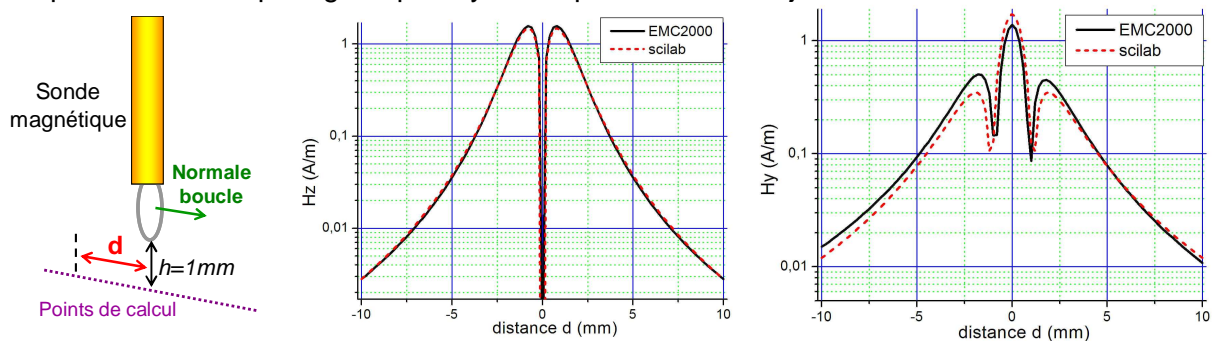


Figure 3-10 – Prédiction du champ magnétique rayonnée par la sonde magnétique

En outre, nous décidons de vérifier par la mesure la validité de nos modèles de prédiction du champ magnétique rayonné par la sonde. Pour cela, une sonde magnétique calibrée,

similaire à celle que nous avons utilisée dans la partie consacrée à l'étude du rayonnement en champ proche des circuits intégrés, est placée à une distance connue de la sonde d'injection. On envoie un signal harmonique sur la sonde d'injection et on mesure à l'aide d'un coupleur directif la puissance incidente du signal. On mesure ensuite la puissance générée aux bornes de la sonde de mesure. Comme celle-ci est calibrée, on peut déterminer le champ magnétique rayonné par la sonde d'injection. La figure 3-11 décrit l'expérience.

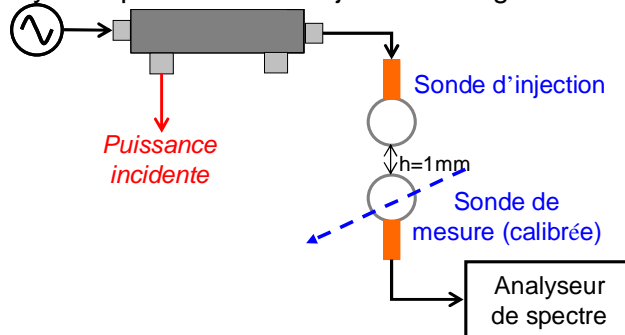


Figure 3-11 – Mesure du champ rayonné par la sonde de champ magnétique

Deux expériences sont effectuées. La première consiste à fixer la position relative des deux sondes et à balayer la fréquence du signal injecté. La deuxième consiste à fixer la fréquence du signal injecté et à modifier la position de la sonde de mesure par rapport à la sonde d'injection. La figure 3-12 présente les comparaisons entre les champs mesurés et ceux prédits en simulation pour ces deux expériences. Des différences de moins de 3 dB apparaissent et sont liées aux incertitudes sur la calibration de la sonde de mesure. Ces résultats montrent que l'approximation du dipôle magnétique suffit pour prédire la valeur du champ magnétique rayonné par la sonde d'injection jusqu'à 2 GHz.

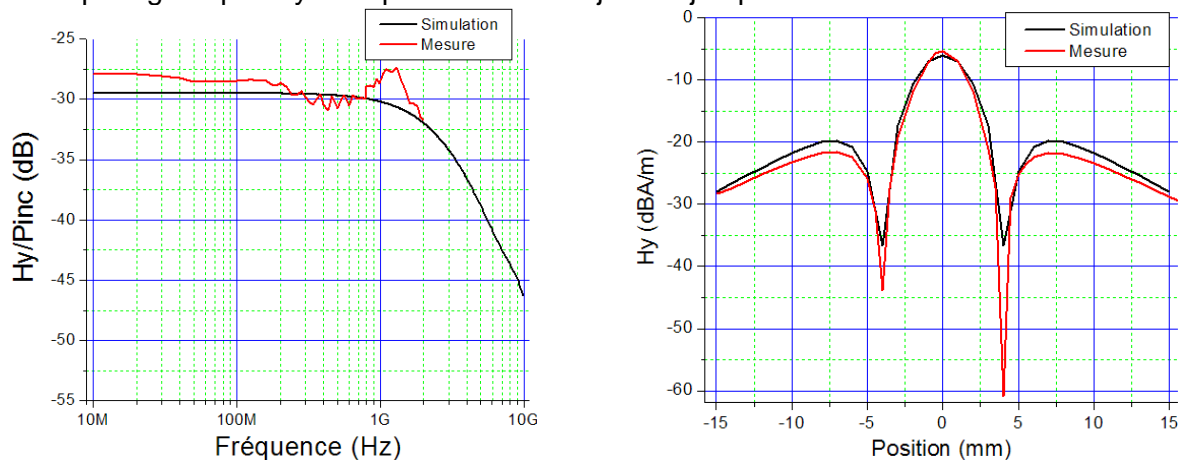
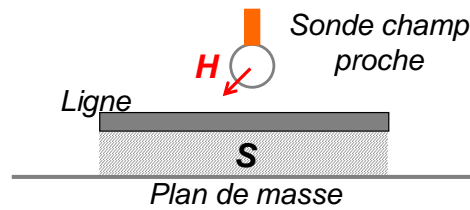


Figure 3-12 – Comparaison entre la mesure et la simulation du champ magnétique produit par la sonde d'injection : en fonction de la fréquence (gauche) en fonction de la position à 500 MHz (droite)

c. Modélisation du couplage

Entre la sonde magnétique et tout dispositif sous test se crée principalement un couplage inductif. Celui-ci est lié au couplage du flux du champ magnétique produit par la sonde sur le dispositif sous test. Il peut être représenté électriquement par une inductance mutuelle. Dans le cas d'une ligne placée au-dessus d'un plan de masse, l'inductance mutuelle peut se calculer à l'aide de l'équation 3-18 :



$$M_{12} = \frac{\Phi_2}{I_1} = \mu \times \frac{\int \vec{H}_2 \times d\vec{S}}{I_1} \quad \text{Équation 3-18}$$

avec :

M12 : inductance mutuelle entre la sonde et la ligne sous test (H)

S : surface entre la piste et le plan de masse (m²)

Φ2 : flux du champ magnétique à travers S (Wb)

I1 : courant circulant à travers la boucle (A)

H2 : champ magnétique produit par la sonde (A/m)

Cette formule nécessite le calcul du champ magnétique rayonné par la sonde (cf. équations 3-14 à 3-17). Néanmoins, elle ne s'applique qu'à des géométries simples, de type ligne micro-ruban. Or, notre problématique initiale concerne le couplage de perturbations électromagnétiques avec des boîtiers de circuits intégrés. Pour prendre en compte des géométries complexes, il est préférable de se tourner vers une méthode numérique de résolution des équations de Maxwell. Dans le premier chapitre, nous avons décrit plusieurs méthodes numériques. Parmi ces méthodes, la méthode PEEC présente l'avantage d'extraire des couplages sous la forme d'inductances et de capacités réduites, qu'il est possible d'inclure directement sous une schématique SPICE. Cette propriété représente un avantage certain pour la suite de notre travail puisque nous cherchons à établir des modèles électriques de la susceptibilité des circuits, qui sont ensuite simulés sous SPICE. Dans l'annexe B, des détails sont donnés au sujet de la méthode PEEC, qui sera réutilisée dans la suite de notre thèse dans le chapitre 4. Un code sous Scilab permettant de construire des modèles géométriques maillés de la sonde d'injection et de dispositifs sous test de type ligne micro-ruban a été implémenté.

Pour valider le modèle inductif du couplage, on choisit un cas de validation simple : une ligne micro-ruban adaptée 50 Ω. La sonde d'injection est placée à 1 mm au-dessus du centre de la ligne et on mesure le coefficient de transmission entre le dispositif d'injection et une des entrées de la piste. On cherche à reproduire en simulation le coefficient de transmission ou le paramètre S12 à l'aide d'un modèle électrique. Le modèle de la sonde est réutilisé. Étant donné que sous SPICE le couplage inductif apparaît sous la forme d'un coefficient de mutuelle inductance entre deux inductances, il est nécessaire de faire apparaître des inductances le long de la ligne. On propose un premier modèle de ligne apparaissant sous la forme d'un modèle à constantes distribuées avec un certain nombre de cellules LC. Celui-ci doit être suffisamment grand pour garantir la validité du modèle jusqu'à une fréquence élevée. On construit un modèle à 16 cellules LC en T, avec un coefficient de mutuelle inductance entre la sonde et chacune des inductances de la ligne. Ces coefficients sont calculés à l'aide du code Scilab. Dans un premier temps, des modèles géométriques de la ligne micro-ruban et de la boucle d'injection sont construits puis maillés. Ensuite, les valeurs des inductances propres et des mutuelles inductances sont extraites. La figure 3-13 présente la comparaison entre la simulation obtenue avec ce modèle et la mesure de l'impédance d'entrée de la ligne de caractérisation mise en court-circuit.

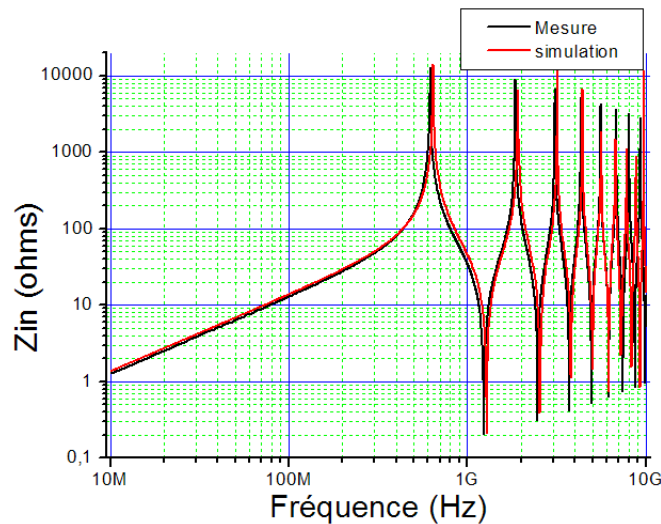
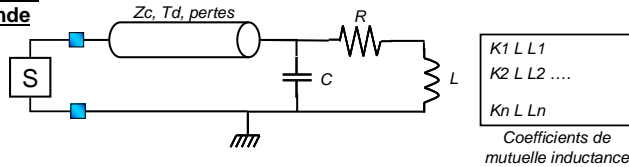


Figure 3-13 – Comparaison entre l'impédance d'entrée mesurée et simulée de la piste de caractérisation mise en court-circuit

La figure 3-14 décrit la schématique du modèle utilisé pour prédire le coefficient de transmission entre la ligne micro-ruban et le dispositif sous test, et donne les valeurs des éléments électriques de ce modèle. Cependant, pour simplifier ce modèle, on en propose un deuxième, décrit par la figure 3-15. La sonde étant petite par rapport à la ligne de test, le couplage ne se fait donc qu'avec une petite partie de la ligne. La zone de couplage de la ligne est représentée par une inductance, le reste de la ligne par deux tronçons de ligne de transmission. Les avantages de ce modèle sont la réduction du nombre de coefficients de mutuelle inductance et la validité du modèle sur une plage de fréquence plus large.

Modèle de la sonde



$K1 L L L1$
 $K2 L L2 \dots$
 $Kn L Ln$
 Coefficients de mutuelle inductance

| Eléments | Valeurs |
|------------|---------|
| L | 4 nH |
| R | 2 Ω |
| n | 16 |
| L_x | 1.36 nH |
| C_x | 0.88 pF |
| K_8, K_9 | 6 % |

Modèle de la piste

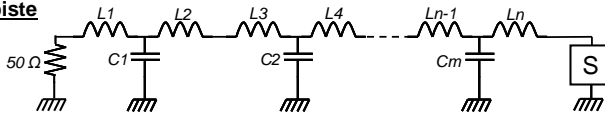
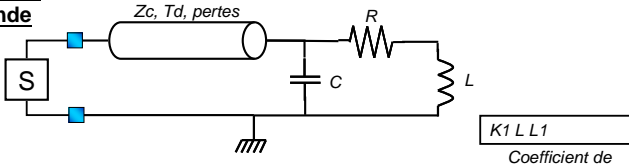


Figure 3-14 – Modèle électrique 1 du couplage entre la sonde magnétique et une piste adaptée 50 Ω

Modèle de la sonde



$K1 L L L1$
 Coefficient de mutuelle inductance

| Eléments | Valeurs |
|------------|---------|
| L | 4 nH |
| R | 2 Ω |
| L_1 | 4.5 nH |
| C_1, C_2 | 0.9 pF |
| K_1 | 6 % |

Modèle de la piste

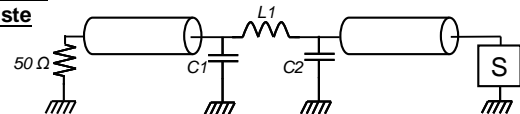


Figure 3-15 – Modèle électrique 2 du couplage entre la sonde magnétique et une piste adaptée 50 Ω

La figure 3-16 montre la comparaison entre la mesure et la simulation du coefficient de transmission entre l'entrée du dispositif d'injection la sortie d'une piste adaptée 50 Ω. Jusqu'à 6 GHz, les modèles proposés prédisent correctement le paramètre de transmission S12 entre la sonde et la piste de caractérisation. Au-dessus de 6 GHz, il est difficile de modéliser correctement les pertes dans les câbles et les pertes par insertion, qui introduisent des fluctuations dans la mesure du coefficient de transmission. Néanmoins, cette corrélation confirme la validité du modèle de couplage jusqu'à 6 GHz.

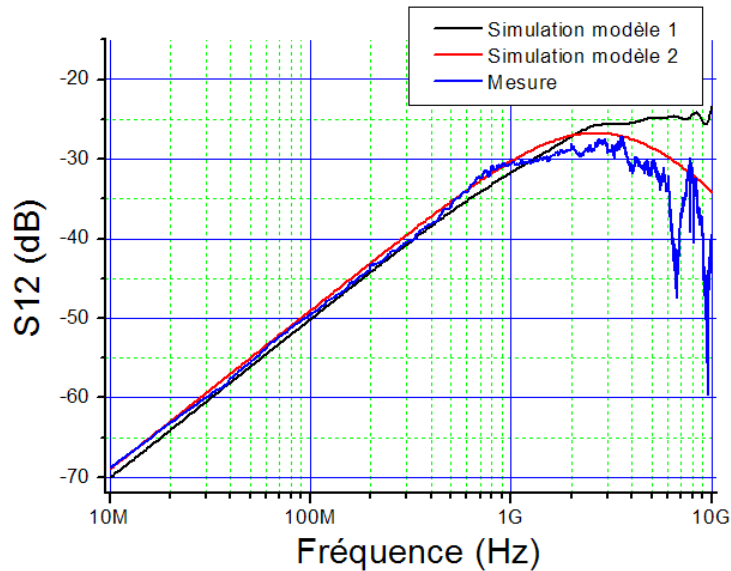


Figure 3-16 – Comparaison entre la simulation et la mesure du coefficient de transmission entre le dispositif d'injection et la piste adaptée 50 Ω testée

Dans un deuxième temps, puisque la perturbation produite dépend aussi du point d'injection, il est nécessaire de prédire correctement le couplage en fonction de la position relative de la sonde par rapport au dispositif sous test. On reprend le même cas de validation et on mesure la puissance couplée en sortie de la ligne micro-ruban pour différentes positions de la sonde d'injection à une fréquence donnée. La figure 3-17 décrit le principe de la mesure.

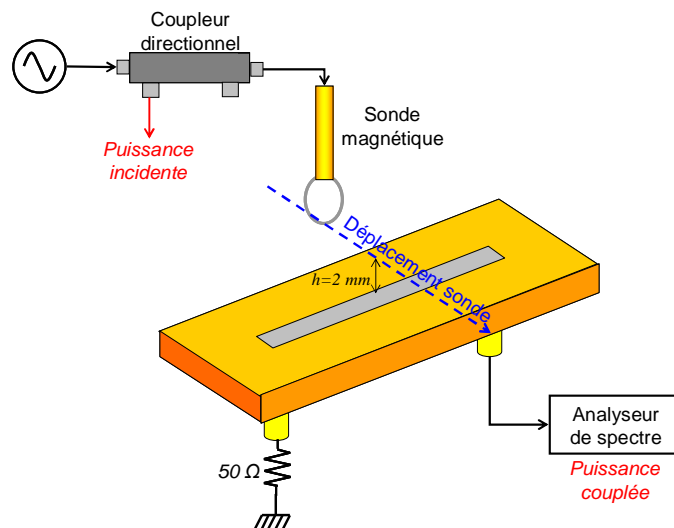


Figure 3-17 – Mesure de la puissance couplée sur une piste micro-ruban agressée par la boucle magnétique pour différentes positions

La sonde est déplacée perpendiculairement à la piste à 2 mm au-dessus de celle-ci. On injecte sur la sonde un signal harmonique à 500 MHz avec puissance incidente de 32 dBm.

En reprenant le même modèle et la même méthode de calcul, on détermine la puissance mesurée aux bornes d'une charge 50Ω placée au bout de la ligne micro-ruban. La figure 3-18 de gauche compare la puissance mesurée et celle prédite en simulation. On remarque que le modèle prédit correctement le niveau de puissance injectée dans le dispositif sous test, principalement lorsque la sonde est placée juste au-dessus de la piste et que le couplage est maximal. La figure 3-18 de droite présente la simulation du coefficient de mutuelle inductance entre la ligne sous test et la sonde en fonction de sa position.

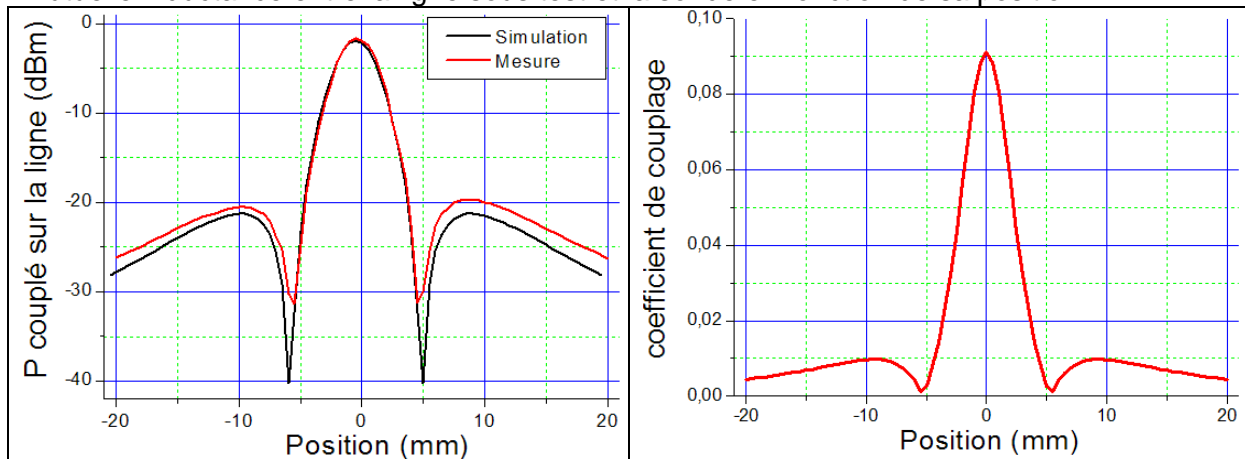


Figure 3-18 – Comparaison entre la mesure et la simulation de la puissance couplée sur la ligne micro-ruban (gauche) et coefficient de mutuelle inductance simulé (droite)

d. Flot de simulation

Nous avons présenté un ensemble de formulations mathématiques et de méthodes numériques nous permettant de modéliser correctement la sonde d'injection, son rayonnement en champ proche et le couplage créé avec un dispositif sous test. Ces éléments nous permettent maintenant de construire un modèle électrique équivalent de l'agression d'un circuit par une injection en champ proche. Ce modèle doit comprendre :

- le modèle du dispositif d'injection en champ proche
- le modèle du composant agressé
- le modèle du couplage entre la sonde d'injection et les broches du boîtier du composant agressé

A cet effet, nous avons développé un outil dans le logiciel IC-EMC aidant à la construction de ce modèle. La figure 3-19 présente le flot de construction du modèle. Il est nécessaire de disposer au préalable d'un modèle électrique du circuit sous test, représentatif de sa susceptibilité. Celui-ci doit faire apparaître les broches sur lesquelles la perturbation va se coupler. Comme le couplage est de nature inductive, les broches sont représentées dans le modèle électrique par des inductances équivalentes. Les couplages entre ces broches et la sonde apparaîtront comme des coefficients de mutuelle inductance. Le calcul du couplage étant basé sur des modèles géométriques, il est nécessaire d'en construire pour la sonde d'injection et pour le boîtier. La construction des modèles de boîtiers est discutée dans l'annexe B. Il est nécessaire de disposer d'informations telles que la liste des broches du boîtier et les dimensions géométriques comme la largeur du boîtier, la hauteur du *leadframe*, la séparation entre les broches, ... Celles-ci peuvent être fournies par le fichier IBIS et par les documentations techniques des composants, qui détaillent généralement la géométrie des boîtiers.

Dans un premier temps, à partir des modèles géométriques de la sonde d'injection et du modèle du boîtier, il est possible de calculer les valeurs des inductances mutuelles entre la sonde et les broches du boîtier. Dans un deuxième temps, en rentrant des informations basiques sur le dispositif d'injection (longueur de câble, dimensions de la boucle, fréquence), il est possible d'en construire un modèle électrique équivalent. Disposant de modèles

électrique et géométrique de la sonde, on peut déterminer le courant circulant à l'intérieur de la sonde à une fréquence donnée et pour une puissance incidente donnée, et ainsi déterminer le champ magnétique rayonnée par la sonde en tout point de l'espace. De cette manière, on peut réaliser des cartographies du champ magnétique produit par la sonde à proximité du boîtier du circuit testé. Enfin, une fois le modèle électrique du dispositif d'injection établi et l'ensemble des couplages sonde – broches extrait, il est possible de construire un modèle électrique de l'agression du circuit en fusionnant le modèle du circuit avec celui de l'agresseur et en ajoutant l'ensemble des couplages.

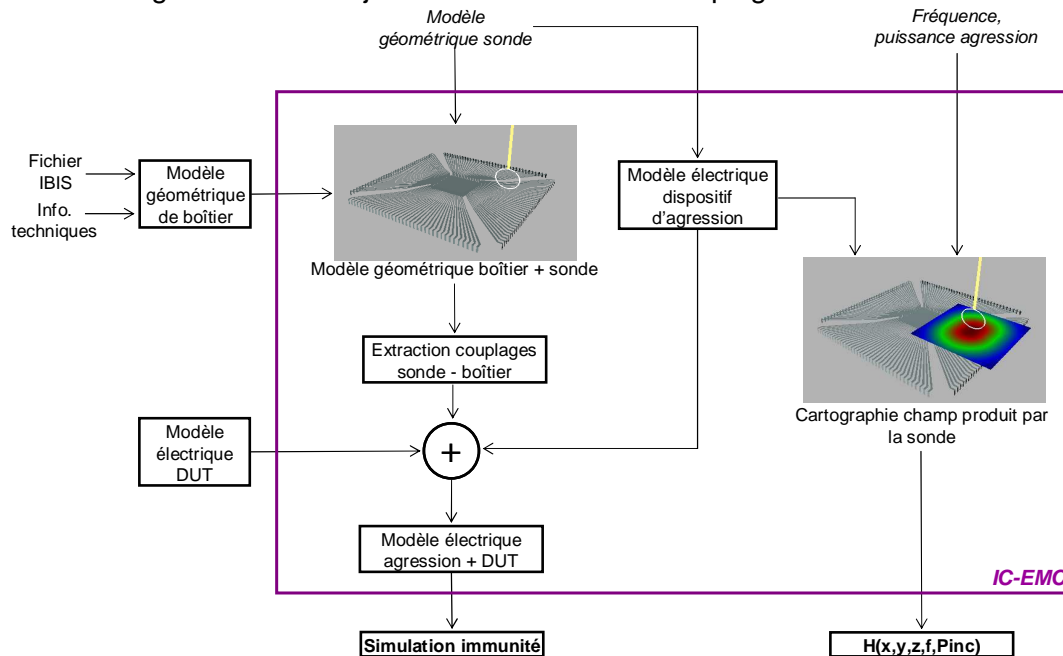


Figure 3-19 – Flot de construction du modèle électrique de l'injection en champ proche sur un boîtier de circuit intégré

Afin d'illustrer l'utilisation de cet outil, un exemple de simulation du couplage entre la sonde d'injection en champ proche et un boîtier est présenté. Il s'agit d'un boîtier de type QFP 64. La figure 3-20 illustre le cas d'étude. Une sonde de 4 mm de diamètre est placée à 1 mm au-dessus du boîtier. Les broches du boîtier sont espacées de 0.5 mm. On cherche à déterminer les coefficients de couplage inductif entre la sonde et les 16 broches d'un des côtés du boîtier.

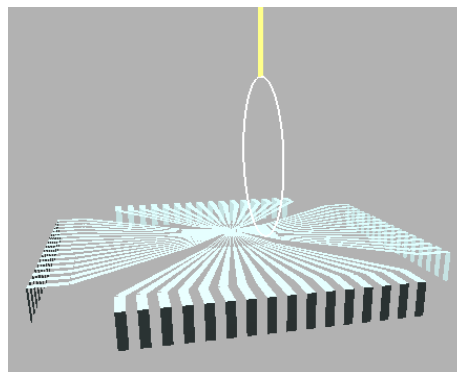


Figure 3-20 – Illustration d'un cas d'étude : couplage entre la sonde et un boîtier QFP 64

Au préalable, nous avons construit un modèle géométrique du boîtier que nous importons sous IC-EMC. Les paramètres géométriques et électriques du dispositif d'injection permettent d'extraire un modèle électrique équivalent. A partir de l'interface graphique de notre outil, nous fixons la position relative de la sonde par rapport au boîtier. Partant de ce

modèle géométrique, l'outil calcule la valeur de l'inductance propre de chaque broche et génère le modèle électrique du boîtier. Ensuite, le calcul d'extraction des coefficients de couplage entre la sonde et chaque broche est lancé. La figure 3-21 présente le résultat de ce calcul appliqué au cas précédent.

| Coupled inductance properties | | | | |
|-------------------------------|----------|------------|-------------|-------|
| name | Pin | Value (nH) | Mutual (nH) | K |
| LDVCC_1 | DVCC | 5.922 | 0.022 | 0.019 |
| LANT_VS_2 | ANT_VS | 5.669 | 0.027 | 0.024 |
| LANT_VCC_3 | ANT_VCC | 5.452 | 0.034 | 0.031 |
| LXTAL1_RF_4 | XTAL1_RF | 5.271 | 0.042 | 0.04 |
| LXTAL2_RF_5 | XTAL2_RF | 5.079 | 0.053 | 0.051 |
| LP1_2_6 | P1.2 | 4.981 | 0.066 | 0.064 |
| LVDD_PLL_7 | VDD_PLL | 4.88 | 0.079 | 0.077 |
| LP1_1_8 | P1.1 | 4.826 | 0.089 | 0.087 |
| LRST_RF/_9 | RST_RF/ | 4.826 | 0.089 | 0.087 |
| LP1_5_10 | P1.5 | 4.88 | 0.079 | 0.077 |
| LISEL_11 | ISEL | 4.981 | 0.066 | 0.064 |
| LP1_3_12 | P1.3 | 5.079 | 0.053 | 0.051 |
| LP5_3_13 | P5.3 | 5.271 | 0.042 | 0.04 |
| LP5_2_14 | P5.2 | 5.452 | 0.034 | 0.031 |
| LP1_4_15 | P1.4 | 5.669 | 0.027 | 0.024 |
| LVSS_16 | VSS | 5.922 | 0.022 | 0.019 |

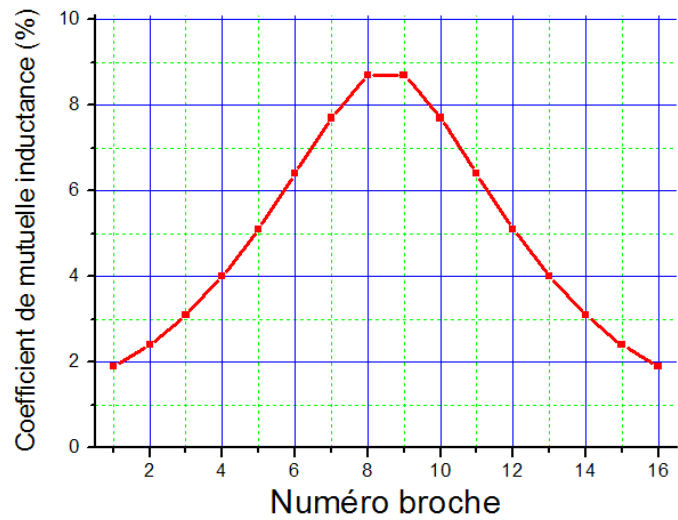


Figure 3-21 – Calcul des coefficients de mutuelle inductance

Il est maintenant possible d'ajouter le modèle du dispositif d'injection et les valeurs des couplages au modèle du dispositif sous test. La figure 3-22 décrit le modèle de l'agression du boîtier, composé de celui du dispositif d'injection, des inductances du boîtier et des coefficients d'inductances mutuelles entre la sonde et chacune des inductances du boîtier.

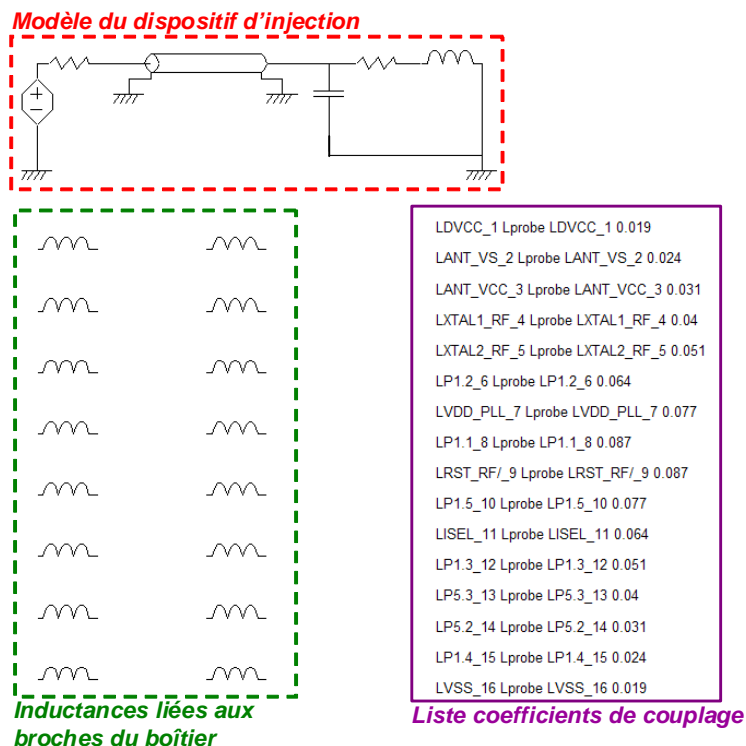


Figure 3-22 – Génération du modèle d'agression du boîtier

A partir de ce modèle complet, nous pouvons lancer une analyse de la susceptibilité du circuit. Cependant, cette simulation n'est pas triviale. En effet, les seuils de susceptibilité

obtenus en mesure sont généralement donnés en terme de puissance incidente. De plus, à l'instar de la mesure de caractérisation de la susceptibilité, la procédure de simulation implique une recherche itérative des puissances nécessaires pour induire une défaillance en fonction de la fréquence.

II. Méthodologie de simulation de la susceptibilité en injection harmonique

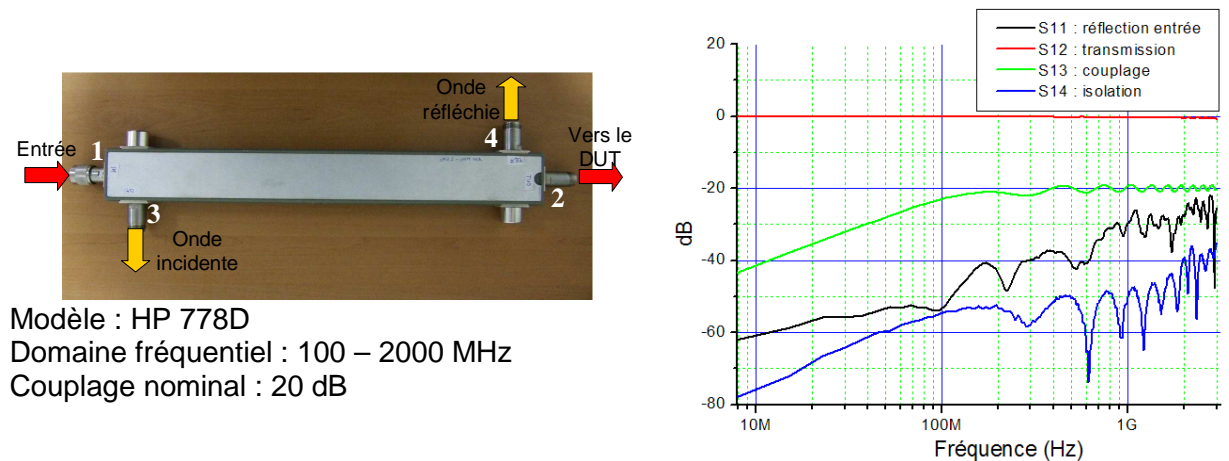
Pour entreprendre la prédiction de la susceptibilité d'un composant, nous devons définir une méthode de simulation comprenant le modèle du banc d'injection, du circuit intégré et le développement d'un outil de pilotage dédié.

A. Modélisation du banc d'injection

Un banc d'injection harmonique comprend plusieurs éléments :

- un générateur sinusoïdal faible distorsion servant de consigne pour l'amplificateur
- un amplificateur classe A
- un dispositif de lecture de la puissance injectée. Celui-ci se compose généralement d'un coupleur directif qui sépare onde incidente et onde réfléchie à l'intérieur du chemin d'injection, et d'un wattmètre. Les seuils de susceptibilité en injection harmonique sont le plus souvent donnés en terme de puissance incidente.
- des atténuateurs optionnels, qui réduisent certes la puissance incidente mais diminuent le taux d'onde stationnaire en sortie de l'amplificateur

Ces dispositifs sont tous adaptés 50 Ω . Du point de vue de la modélisation électrique, le générateur de signal et l'amplificateur peuvent être vus comme des générateurs de tension avec une résistance interne de 50 Ω . Sans dispositif de lecture de la puissance, il est difficile de connaître précisément la puissance incidente. D'abord, le gain de l'amplificateur n'est pas constant sur sa bande de fonctionnement et peut présenter des écarts atteignant plusieurs dB. Cependant, il est possible (et fortement conseillé) de mesurer les fonctions de transfert des différents équipements. Ensuite, pour une consigne donnée, la puissance incidente et la tension fournie à la charge dépendent fortement de l'impédance vue en entrée du chemin d'injection par l'amplificateur, c'est-à-dire du dispositif de couplage, des longueurs des câbles d'injection et du dispositif sous test dans le cas d'injection conduite. Mis à part les essais d'injection en cellule TEM/GTEM, la plupart des dispositifs de couplage ne sont pas adaptés 50 Ω et leur impédance varie avec la fréquence. Le coupleur directif est par conséquent un élément clé du dispositif d'injection et celui-ci doit être correctement modélisé si on cherche à réaliser des simulations de prédiction de la susceptibilité. La figure 3-23 présente une image du coupleur directif utilisé lors de nos essais d'injection ainsi qu'une caractérisation de ce dispositif à l'analyseur de réseau.



Modèle : HP 778D
 Domaine fréquentiel : 100 – 2000 MHz
 Couplage nominal : 20 dB

Figure 3-23 - Coupleur directif (à gauche) et caractérisation à l'analyseur de réseau (à droite)

Contrairement aux courants et aux tensions, les ondes incidentes ne sont pas des grandeurs directement simulables sous SPICE. L'amplitude de l'onde à l'intérieur du dispositif d'injection est liée à la superposition des ondes incidentes et réfléchies, comme l'illustre la figure 3-24.

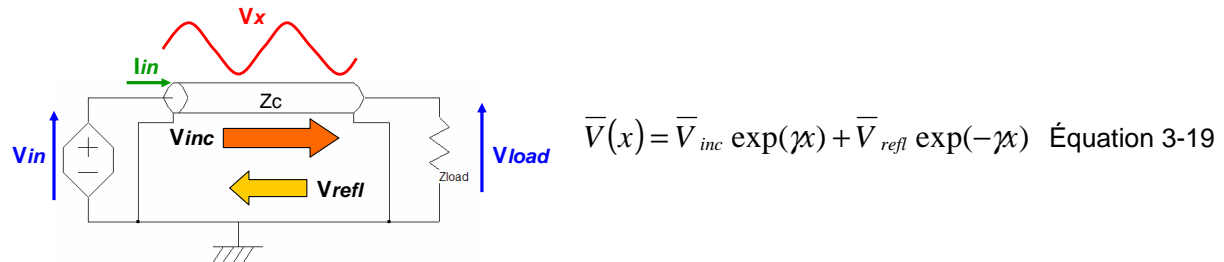


Figure 3-24 – Amplitude d'une onde à l'intérieur d'une ligne de transmission

Celles-ci sont liées à la désadaptation de la charge vis-à-vis de l'impédance caractéristique du chemin d'injection. Une partie de l'onde incidente est transmise à la charge, mais dans le cas d'une désadaptation, une part de cette onde est réfléchi par la charge. Plusieurs grandeurs permettent de quantifier cette désadaptation, dont le coefficient de réflexion donné par l'équation 3-20.

$$\Gamma = \frac{\overline{V_{refl}}}{\overline{V_{inc}}} = \frac{Z_{load} - Z_c}{Z_{load} + Z_c} \quad \text{Équation 3-20}$$

Comme la connaissance des valeurs des ondes incidentes et réfléchies permet de déterminer les tensions et les courants en tout point du dispositif d'injection, en connaissant le courant et la tension en un point, on peut déterminer les ondes incidentes et réfléchies. Les équations 3-21 et 3-22 décrivent comment les calculer à partir de la tension et du courant en entrée du dispositif d'injection.

$$V_{inc} = \frac{V_{in} + Z_c \times I_{in}}{2} \quad \text{Équation 3-21}$$

$$V_{refl} = \frac{V_{in} - Z_c \times I_{in}}{2} \quad \text{Équation 3-22}$$

Ces deux formulations ont une importance cruciale pour la simulation des ondes incidentes car elles peuvent être implémentées sous SPICE. En calculant sous SPICE la

tension et le courant au nœud d'entrée du dispositif d'injection, on peut déterminer les tensions et les puissances des ondes incidentes et réfléchies.

B. Développement d'un outil d'aide à la simulation de la susceptibilité

Afin de nous aider à la simulation de la susceptibilité à partir d'un modèle électrique, nous avons mis au point un autre outil logiciel sous IC-EMC, dédié à l'aide à la simulation d'extraction du seuil de susceptibilité. Le principe du flot de simulation est détaillé sur la figure 3-25.

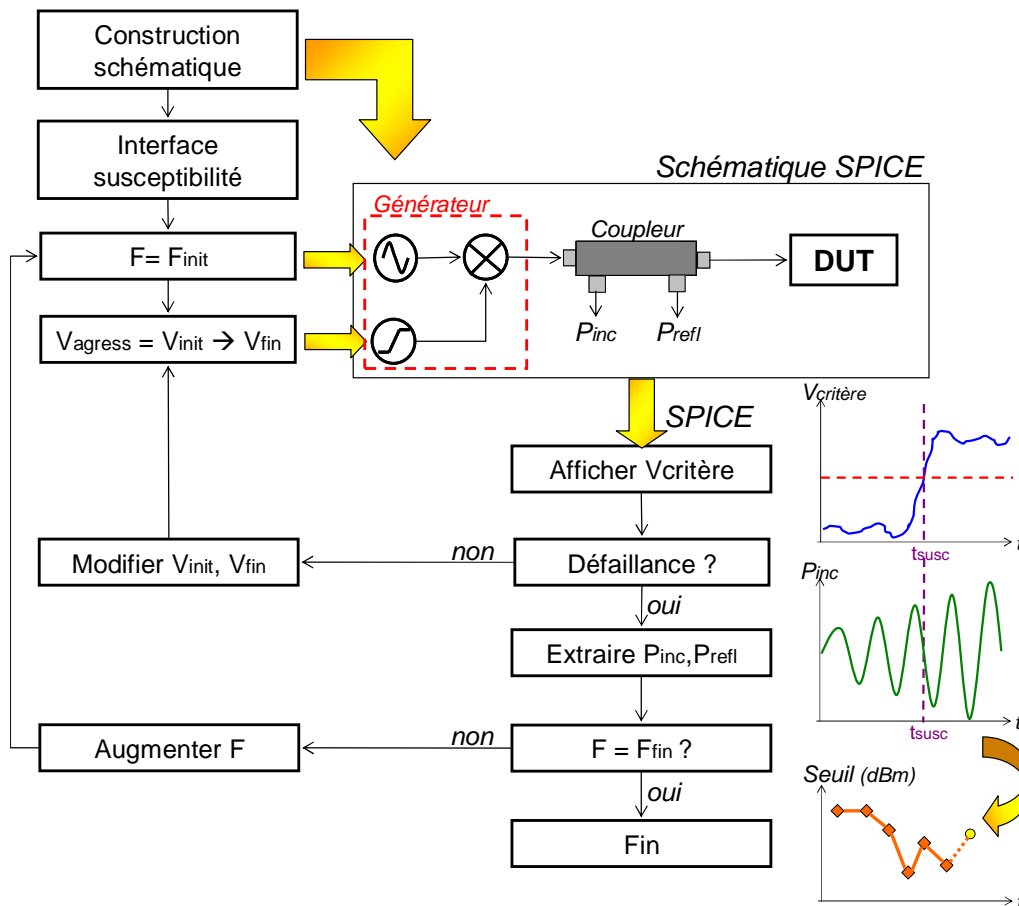


Figure 3-25 – Flot d'extraction du seuil de susceptibilité en simulation

La simulation consiste à extraire pour chaque fréquence le seuil de susceptibilité, ce qui revient à déterminer pour plusieurs fréquences la puissance incidente à injecter pour induire une défaillance. Cette recherche se fait par itérations successives de simulations SPICE dans le domaine temporel, où l'on modifie la fréquence de la perturbation harmonique. Durant une simulation temporelle, l'amplitude de la perturbation augmente régulièrement. Au préalable à la simulation, il est nécessaire d'avoir établi le modèle électrique de certains éléments indispensables à la simulation :

- modèle du générateur, dont l'amplitude varie au cours du temps de simulation qu'on appelle source RFI. Celui-ci est construit à l'aide d'un générateur sinusoïdal à amplitude constante, dont on fixe la fréquence, et d'un générateur de rampe, dont on fixe les valeurs minimales et maximales ainsi que la pente. Le signal injecté sur le

dispositif sous test correspond au produit du signal généré par chacun de ces deux générateurs.

- modèle du coupleur qui permet d'extraire la puissance incidente et, de manière optionnelle, la puissance réfléchie.

Durant la simulation, on conserve l'évolution temporelle du signal de sortie, sur lequel on appliquera un critère de susceptibilité, mais aussi des puissances incidentes et réfléchies. A la fin d'une simulation, on affiche l'évolution temporelle d'un signal de sortie. On ne considère à ce stade que des critères en tension, le circuit est supposé défaillant si il sort du gabarit prévu. A l'instant d'apparition de la défaillance, on calcule les puissances incidentes et réfléchies moyennes. Ces deux puissances sont enregistrées et un nouveau couple (fréquence ; puissance incidente) est ajouté à la courbe du seuil de susceptibilité.

Cependant, le réglage des paramètres du modèle, notamment ceux du générateur de rampe, influe sur la précision des résultats. Plus la rampe du générateur de perturbations augmente rapidement, plus l'erreur sur le seuil de susceptibilité est grande. La figure 3-26 décrit le problème. Supposons qu'en T_0 , l'amplitude du signal de sortie atteigne un maximum A_0 et qu'elle soit légèrement inférieure à la limite à partir de laquelle une défaillance apparaît. Comme l'amplitude croît régulièrement avec le temps, à l'instant T_1 où le signal de sortie dépassera la limite de défaillance, l'amplitude A_1 du signal aura elle aussi dépassée l'amplitude correspondant au seuil de susceptibilité.

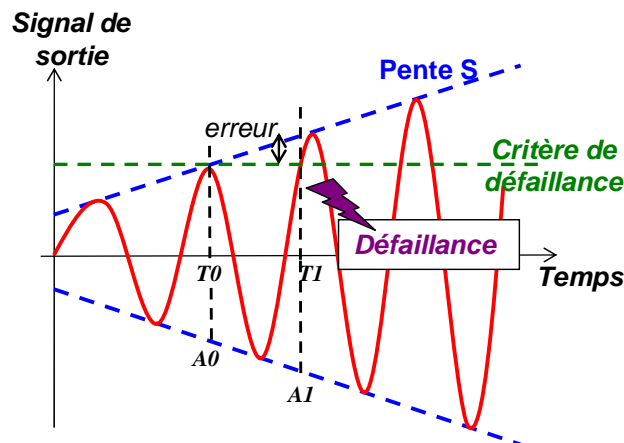


Figure 3-26 – Erreur sur la détermination du seuil de susceptibilité en simulation

De manière empirique, cette erreur est d'autant plus grande que la pente S de la rampe est grande et que la fréquence du signal est faible. A partir d'un raisonnement géométrique simple, on peut démontrer que l'équation 3-23 donne l'erreur maximale produite sur la détermination du seuil de susceptibilité.

$$erreur = S \times T_{signal} = \frac{S}{F_{signal}} \quad \text{Équation 3-23}$$

Par exemple, à 10 MHz, si on fait augmenter le signal de 0 à 5V en 1 μ s, l'erreur maximale atteint 500 mV. Sur une charge de 50 Ω , cela représente une erreur de puissance de 7 dB ! Cependant, le choix d'une pente faible implique soit une durée de simulation plus longue, soit une dynamique plus faible. Sachant qu'en général les temps de simulation temporelle sont longs, il conviendra de plutôt diminuer la dynamique.

C. Agression en DPI d'une entrée sortie d'un circuit intégré

Avant de démarrer des essais d'injection en champ proche sur des circuits, nous décidons d'appliquer les principes décrits précédemment pour prédire la susceptibilité d'un circuit. Nous choisissons une méthode d'injection plus conventionnelle : une injection conduite de type DPI.

1. Présentation du cas d'étude

Le cas d'étude choisi est un microcontrôleur 16 bits : le HCS12X de Freescale [S12X]. Ce circuit, dédié aux applications automobiles, est construit en technologie CMOS 0.25 μm , sur un substrat P fortement dopé. La version utilisée est montée dans un boîtier de type *Thin Quad Flat Package* à 144 broches (TQFP) et dispose de 14 ports d'entrée-sortie 8 bits, de 8 paires d'alimentation, d'un oscillateur et d'une boucle à verrouillage de phase interne, d'un cœur digital et de 16 entrées de conversion analogique numérique. Pour ce cas d'étude, nous décidons d'agresser une entrée-sortie (E/S) du microcontrôleur. La figure 3-27 décrit le *set-up* de l'expérience.

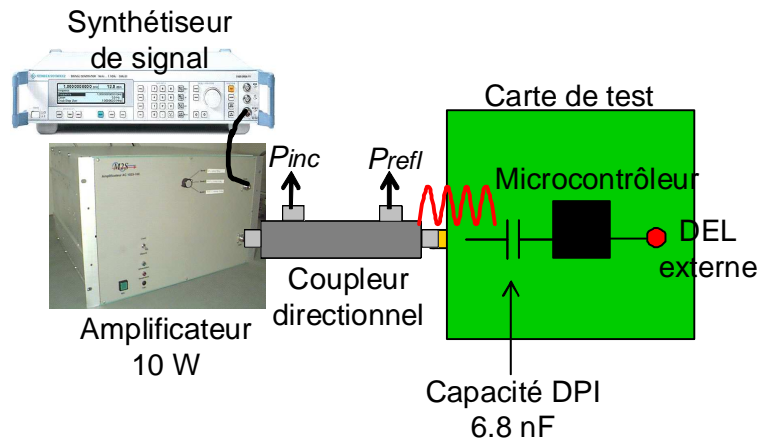


Figure 3-27 – Agression en DPI d'une entrée/sortie d'un microcontrôleur

L'E/S testée est configurée en entrée, nous étudions sa susceptibilité à une perturbation radiofréquence (RF) incidente. Le microcontrôleur est monté sur une carte de test 4 couches au format TEM. Une capacité de 6.8 nF est placée en entrée de l'E/S et sert de capacité d'injection. La perturbation RF, produite par un synthétiseur de signal et un amplificateur 10 W, est injectée directement par l'intermédiaire d'un coupleur directif sur un connecteur de la carte, réduisant ainsi la longueur du chemin d'injection. Le critère de défaillance choisi est un changement erroné de l'état logique de l'E/S. Pour le tester, une routine implantée dans la mémoire programme du microcontrôleur vient lire régulièrement l'état de l'E/S et le recopie sur une autre E/S configurée en sortie, connectée elle-même à une diode électroluminescente (DEL). Celle-ci permet un contrôle visuel du critère de susceptibilité.

Les tests de susceptibilité sur ce circuit sont effectués entre 10 MHz et 2 GHz en fixant une puissance incidente maximale de 25 dBm. La figure 3-28 présente le résultat de caractérisation du seuil de susceptibilité de l'E/S. La puissance à injecter pour induire une défaillance en basse fréquence est faible, mais elle tend à augmenter de plus en plus vite avec la fréquence. On peut remarquer une diminution du niveau de susceptibilité entre 550 et 900 MHz. Au-dessus de 1450 MHz, il n'est plus possible de modifier l'état de l'entrée.

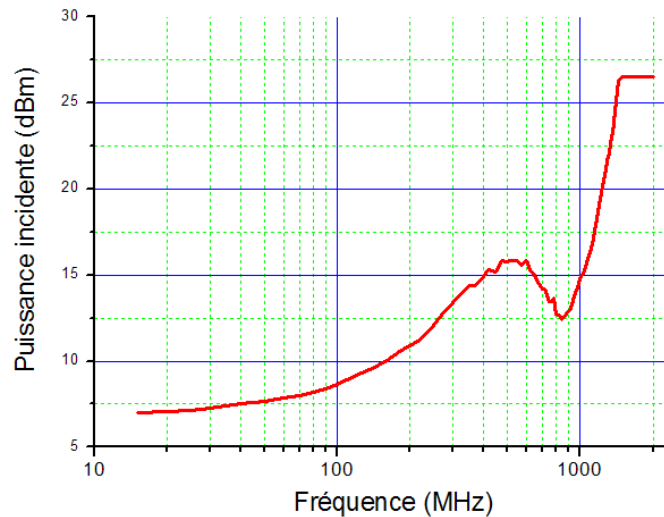


Figure 3-28 – Mesure du seuil de susceptibilité de l'E/S étudiée

2. Construction du modèle

Le modèle proposé pour prédire la susceptibilité est basé sur la structure physique du composant testé. On peut séparer le modèle en deux parties :

- une partie modélisant tout ce qui est externe au circuit, c'est-à-dire le dispositif d'injection et le chemin de couplage. Nous disposons de suffisamment d'informations pour modéliser correctement ces éléments.
- une autre pour tout ce qui est interne au circuit, qui décrit la structure de l'E/S et le réseau d'alimentation interne. Cependant, nous ne disposons que d'une quantité d'informations limitée au sujet de cette partie.

La figure 3-29 présente la topologie du modèle, constitué de plusieurs blocs élémentaires.

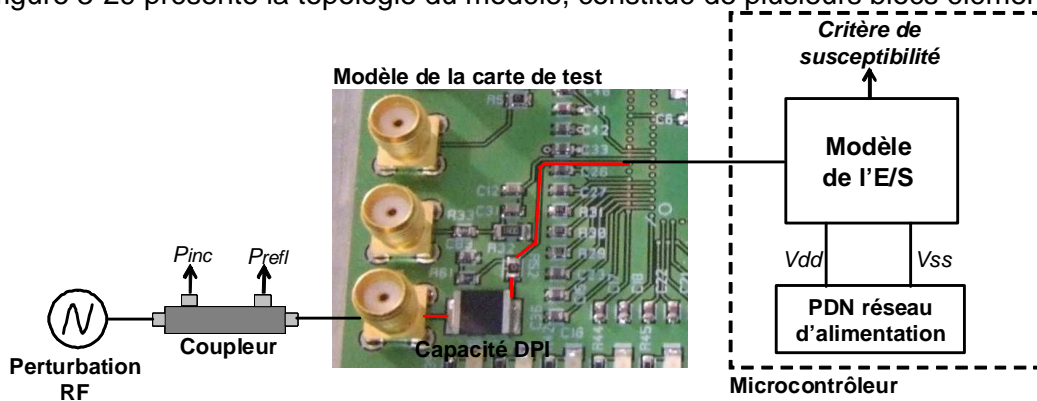


Figure 3-29 – Topologie du modèle de prédiction de la susceptibilité en DPI de l'E/S

Nous allons maintenant décrire la manière dont nous avons modélisé chacun de ces blocs.

a. Modélisation de l'entrée-sortie

Nous nous intéressons dans un premier temps au comportement statique de l'E/S, car il permet de caractériser son fonctionnement. La figure 3-30 décrit le modèle équivalent proposé pour simuler le comportement de l'E/S. Ce modèle est en grande partie basé sur une représentation de type IBIS. Ainsi, l'étage de protection aux décharges électrostatiques

(*Electrostatic Discharge* ou ESD) est modélisé par deux diodes appelées *Power Clamp* et *Ground Clamp*, respectivement placées entre l'entrée et l'alimentation de l'E/S et la référence de masse de l'E/S. Ces protections ont une influence sur la susceptibilité de l'E/S car, si l'agression est suffisante pour les déclencher, alors le signal injecté sera redressé. Généralement, les modèles des protections ESD sont déduits des informations fournies par les fichiers IBIS, qui apparaissent sous la forme de tables I(V). Cependant, comme les fichiers IBIS n'existent pas pour ce composant, il est nécessaire de construire ces tables.

Une capacité C_{comp} est ajoutée en entrée de l'E/S. Celle-ci a pour but de rendre compte de la capacité équivalente de l'E/S. La documentation technique donne une valeur typique pour C_{comp} de 6 pF. Nous reviendrons plus tard sur cette capacité. Celle-ci n'a de toute façon pas d'influence sur la caractéristique statique de l'E/S. L'E/S proprement dite ou *buffer* paraît une fonction relativement simple à modéliser puisqu'il s'agit de convertir une tension d'entrée en un état logique. Un simple inverseur conviendrait. Cependant, les E/S sont généralement plus complexes et présentent des *triggers* servant à synchroniser le déclenchement des protections aux stress de type ESD avant le buffer, ou des *triggers* de Schmitt qui ajoutent une hystérésis à la fonction de transfert de l'entrée. Ce dispositif est un moyen efficace pour remettre en forme un signal bruité. Néanmoins, même s'il s'agit d'un dispositif classique des E/S des circuits logiques et malgré son influence sur le comportement du circuit, le fichier IBIS de description d'une E/S ne donne pas d'information sur la présence d'un trigger de Schmitt ni sur ses caractéristiques.

Finalement, trois parties sont essentielles à la modélisation de l'E/S pour une simulation de son immunité aux interférences électromagnétiques : l'étage de protection ESD, la capacité équivalente de l'entrée et le buffer d'entrée. Même si nous ne disposons pas d'informations sur tous ces étages, leurs effets sont observables en mesure et nous pouvons extraire des modèles équivalents par mesure.

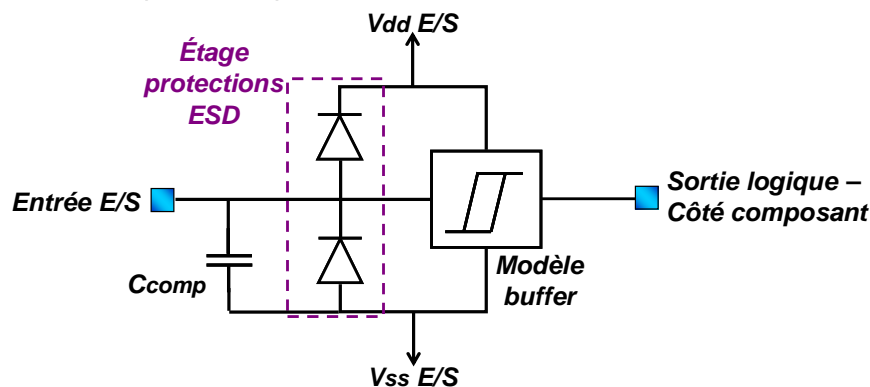


Figure 3-30 – Modèle électrique équivalent de l'E/S

Un banc testeur Transmission Line Pulse (TLP) offre la possibilité de caractériser les protections ESD, par la détermination de la caractéristique I(V). La figure 31 décrit le principe de la mesure au TLP de la caractéristique d'entrée d'une E/S. La mesure au TLP est basée sur une décharge électrique d'une ligne de transmission chargée par un dispositif sous test [MAL85]. Durant cette décharge, le courant et la tension aux bornes du dispositif sous test sont mesurés. La décharge produite se présente sous la forme d'une impulsion rectangulaire d'une centaine de nanosecondes de largeur. Celle-ci dépend de la longueur de la ligne. Les temps de montée sont généralement entre 2 et 10 ns. A cause de la désadaptation entre l'impédance de la ligne et la charge, un régime transitoire apparaît au début de l'impulsion. Le principe de la caractérisation est d'enregistrer la tension et le courant à un instant précis du régime établi du pulse, de répéter cette opération de décharge et de mesure pour une charge de plus en plus grande. Le fait d'utiliser des pulses plutôt que d'injecter des tensions et des courants continus permet de limiter l'énergie absorbée par les E/S et ainsi d'éviter des échauffements qui pourraient conduire à de l'auto-échauffement voire à des dégradations irréversibles.

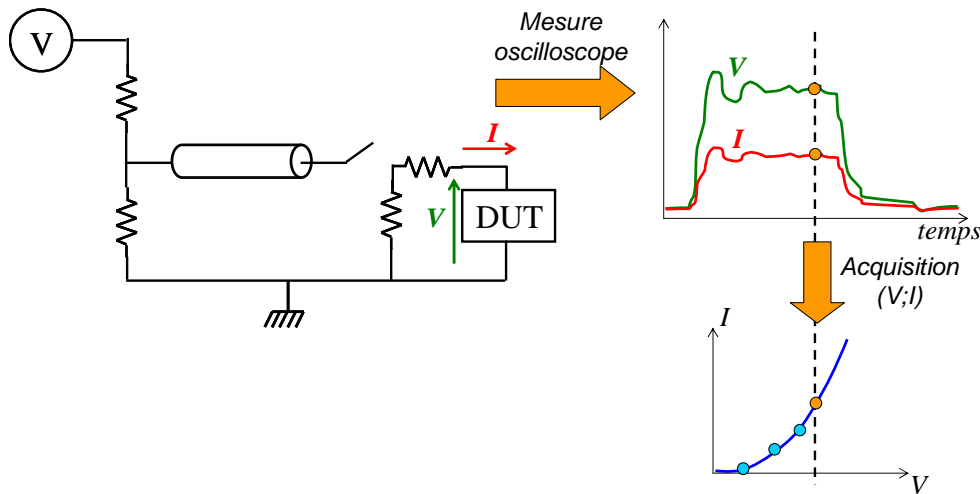


Figure 3-31 – Principe de la caractérisation $I(V)$ à l'aide d'un TLP

Ainsi, un banc TLP est adapté à la caractérisation des protections ESD d'une E/S [SMED02]. Cette mesure de caractérisation se fait en alimentant le circuit sous 5 V afin de se placer dans des conditions similaires à celles correspondant à l'agression. La figure 3-32 présente la comparaison entre la caractéristique $I(V)$ de l'E/S mesurée au TLP et celle simulée à partir d'un modèle de l'E/S, extrait de la mesure. Cette mesure met en évidence la mise en conduction des diodes de protection dès que la tension appliquée en entrée sort du domaine de fonctionnement nominal du circuit. On peut remarquer que grâce à l'utilisation du TLP, il est possible de faire circuler des courants de 2 A sous 10 V à travers les étages de protection de l'E/S, sans l'endommager de manière irréversible. Le modèle d'étage de protection ESD composé des deux diodes de clamp est suffisant pour prédire le comportement de l'E/S face à une surtension.

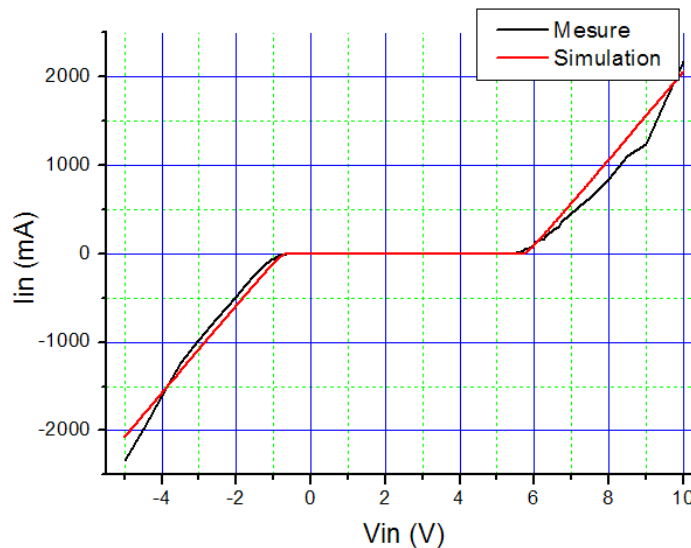


Figure 3-32 – Comparaison mesure simulation de la caractéristique $I(V)$ de l'E/S

La caractérisation du trigger de Schmitt peut se faire simplement en appliquant un signal triangulaire en entrée de l'E/S et en mesurant l'état logique en sortie de l'E/S. On peut ainsi vérifier si un trigger de Schmitt est présent ou non et détecter les seuils de commutation logique de l'E/S. La figure 3-33 présente le résultat de cette caractérisation et confirme la présence d'un cycle à hystérésis dû à un étage de trigger de Schmitt puisque deux seuils de commutation distincts apparaissent.

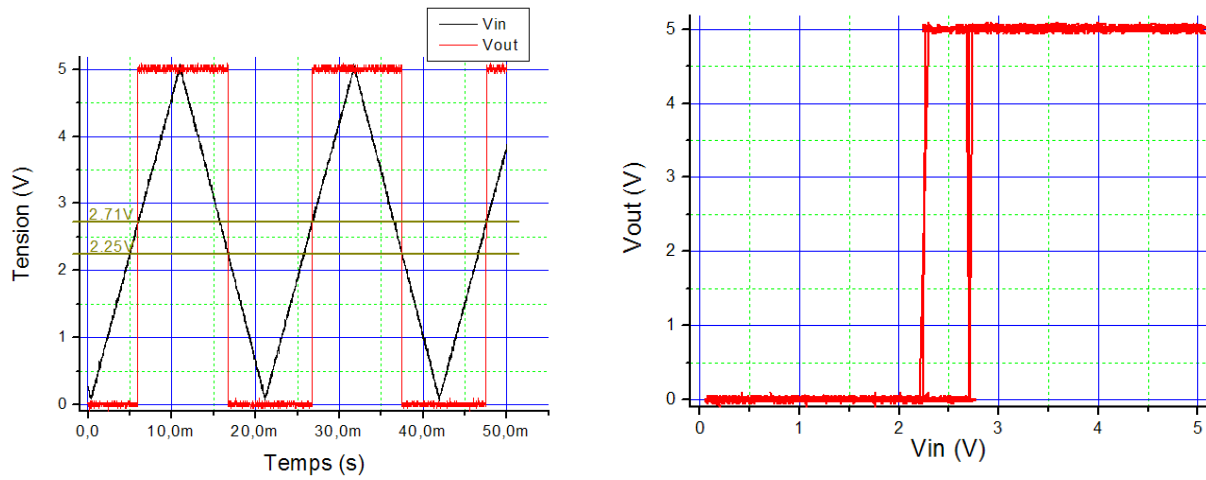


Figure 3-33 – Mesure des seuils de commutation de l'E/S

Le modèle présenté sur la figure 3-34 simule le comportement à seuils du trigger de Schmitt, grâce à une boucle de rétroaction qui modifie le point de commutation de l'étage d'entrée. Le résultat de la simulation est présenté figure 3-35. On vérifie que les seuils de commutation du modèle correspondent à ceux obtenus en mesure.

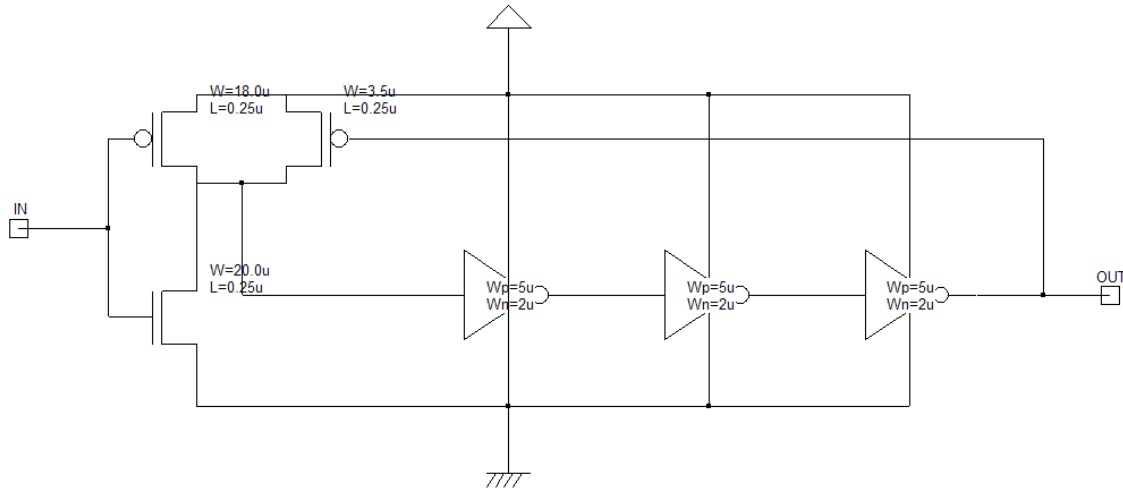


Figure 3-34 – Modèle de trigger de Schmitt

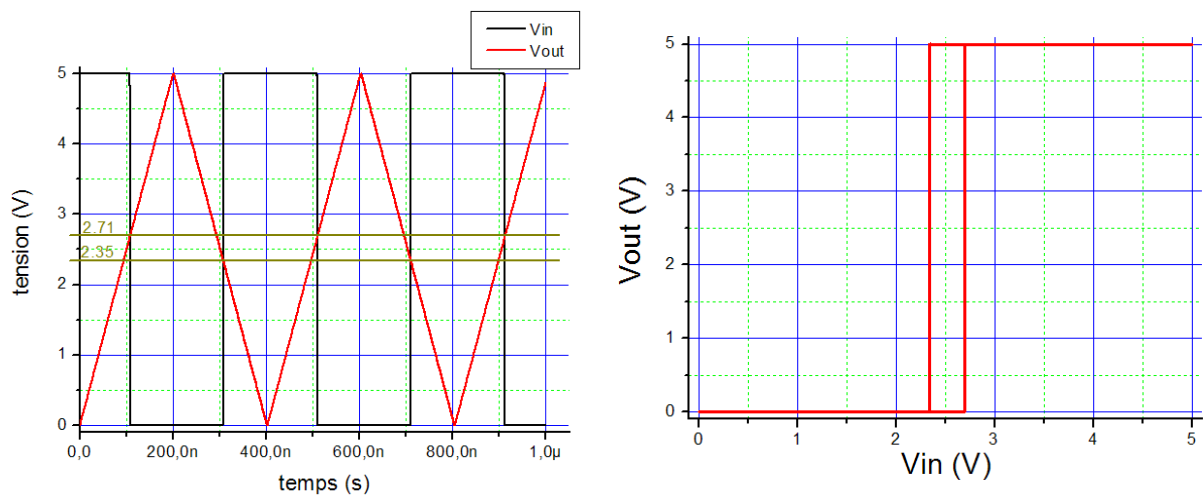


Figure 3-35 – Simulation temporelle du trigger de Schmitt

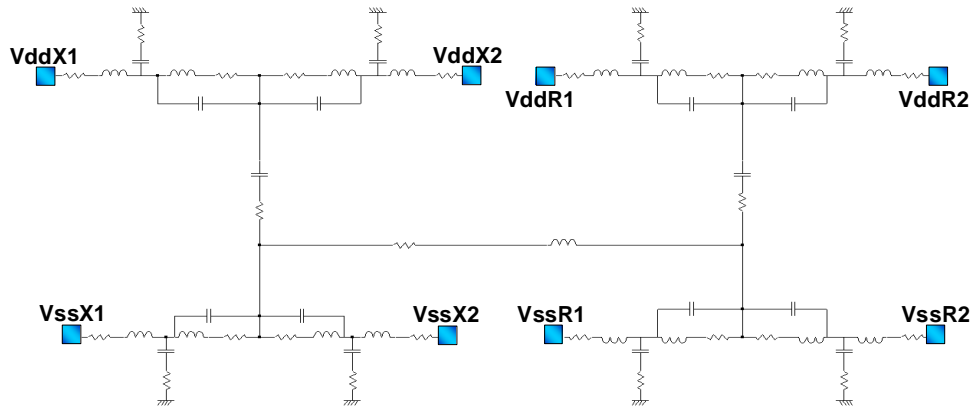


Figure 3-37 – Modèle du réseau d'alimentation interne du microcontrôleur

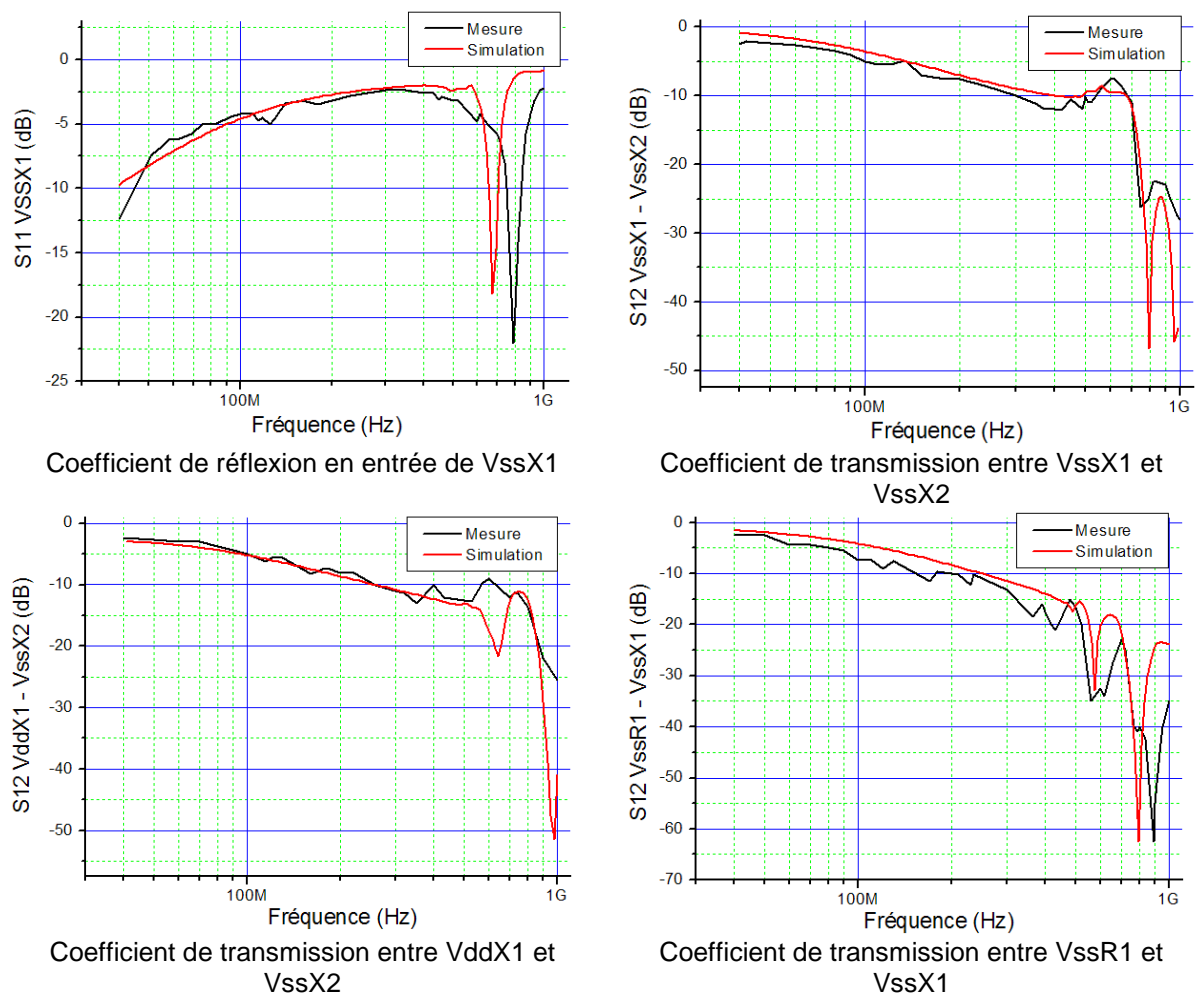


Figure 3-38 – Comparaison entre plusieurs mesures et simulations de paramètres S effectuées sur le réseau d'alimentation du microcontrôleur

On remarque que le modèle passif du réseau d'alimentation permet de prédire assez correctement son comportement fréquentiel jusqu'à 1 GHz. Néanmoins, les mesures de paramètres S apparaissent comme très perturbées, montrant ainsi la difficulté de cette méthode d'extraction.

c. *Modélisation du chemin de couplage*

Le chemin de couplage de la perturbation nécessite une modélisation fine car celle-ci va influencer sur l'amplitude du bruit en entrée du circuit pour une amplitude donnée de la perturbation. Pour le caractériser, une mesure de l'impédance d'entrée du DUT est effectuée à l'analyseur de réseau. Le chemin d'injection comporte le connecteur d'entrée de la carte, la piste véhiculant le signal RF jusqu'à l'entrée du circuit, la capacité d'injection, le boîtier du microcontrôleur, l'E/S testée et son réseau d'alimentation. On se rend compte qu'on teste non seulement l'E/S, mais aussi l'environnement nécessaire au fonctionnement du circuit et à l'injection conduite. Comme chacun de ces éléments modifie le comportement dynamique de l'entrée, il est donc nécessaire de tous les faire apparaître dans le modèle. La modélisation de l'impédance d'entrée du chemin d'injection est réalisée de la manière suivante :

- le connecteur et la piste véhiculant le signal RF sont modélisés séparément à partir d'une mesure d'impédance
- on choisit d'abord un modèle idéal pour la capacité, on pourra plus tard ajouter des parasites pour affiner la corrélation entre la mesure et la simulation
- le modèle du boîtier est un simple LC, dont les valeurs sont extraites par IC-EMC ou par des simulations électromagnétiques
- comme nous l'avons évoqué dans la partie 2.3.2.1, le comportement dynamique de l'E/S est modélisé par une capacité équivalente C_{comp} , dont la valeur est donnée par la documentation technique du composant. Cette valeur est ensuite ajustée pour améliorer la corrélation entre la mesure et la simulation. Le modèle statique de l'E/S (diode de protection, hystérésis) n'a pas d'influence sur la simulation de l'impédance d'entrée puisqu'il s'agit d'une analyse AC petits signaux.
- on connecte l'E/S au réseau d'alimentation que nous avons présenté dans la partie 2.3.2.2. L'E/S est directement alimenté par le réseau VddX. Néanmoins, le réseau VddR alimente aussi un certain nombre de ports d'E/S du composant. Des essais en simulation ont démontré la nécessité d'ajouter le réseau VddR pour améliorer la corrélation entre la simulation et la mesure de l'impédance

Divers essais de simulation ont montré qu'il était nécessaire d'ajouter des résistances de couplage substrat aux lignes de masse du réseau d'alimentation, ce qui était déjà apparu lors de la construction d'un modèle d'émission conduite et rayonnée de ce microcontrôleur [BEN05]. Du fait que le substrat soit fortement dopé, le substrat est résistif. Le tableau 3-4 présente les résistances DC mesurées entre plusieurs broches de masse du circuit. La figure 3-39 illustre la connexion des masses du microcontrôleur au substrat et le modèle électrique équivalent qui en découle [GHAR96]. Pour une masse donnée, il est possible de simplifier le modèle du couplage substrat à l'aide d'une résistance vers la masse. Ce couplage substrat n'apparaissait pas dans les modèles extraits des mesures de paramètres S car, lors d'une mesure entre deux broches de masse, les autres broches avaient été laissées à l'état haute impédance. Ainsi, même si des résistances assez faibles existent entre les différentes broches de masse, comme celles-ci sont « en l'air », ces chemins de couplage ne sont pas visibles lors de la mesure.

| Broche 1 | Broche 2 | Résistance DC (Ω) |
|----------|----------|----------------------------|
| VssR1 | VssR2 | 1.3 |
| VssR1 | VssX1 | 12.5 |
| VssR1 | VssX2 | 12.7 |
| VssR1 | Vss1 | 7 |
| VssX1 | Vss1 | 8.7 |
| Vss1 | VSSPLL | 13.7 |

Tableau 3-4 – Mesure des résistances DC entre plusieurs broches d'alimentation du microcontrôleur [LAB06]

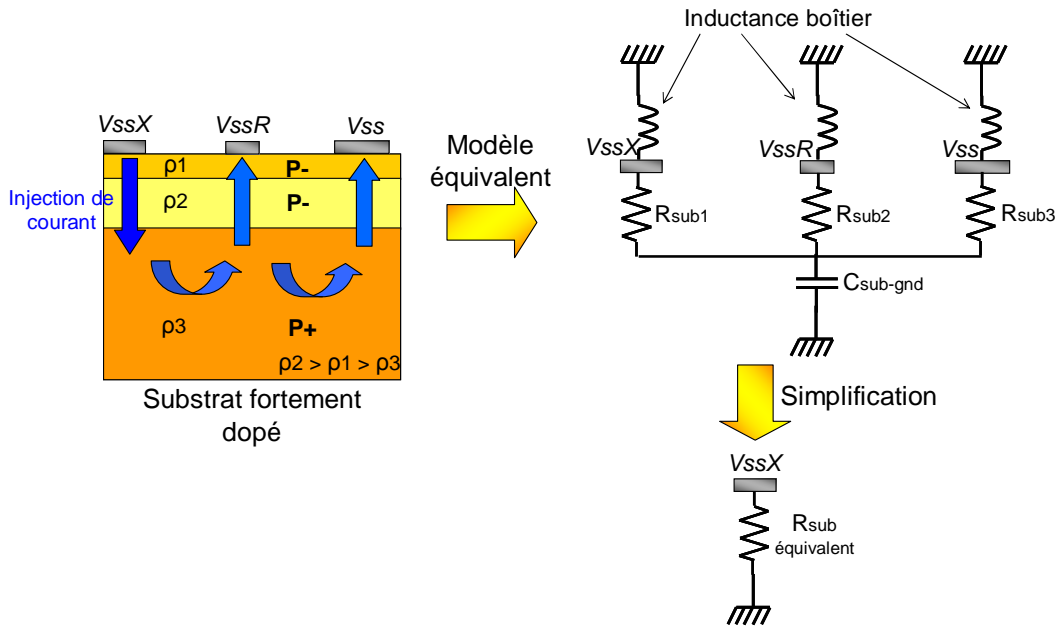


Figure 3-39 – Modélisation du couplage entre les masses du S12X par le substrat

Finalement, le modèle complet de la figure 3-40 a été élaboré à partir des éléments décrits précédemment. La figure 3-41 présente la comparaison entre la mesure et la simulation de l'impédance d'entrée du chemin d'injection, qui prouve la validité du modèle jusqu'à 2 GHz.

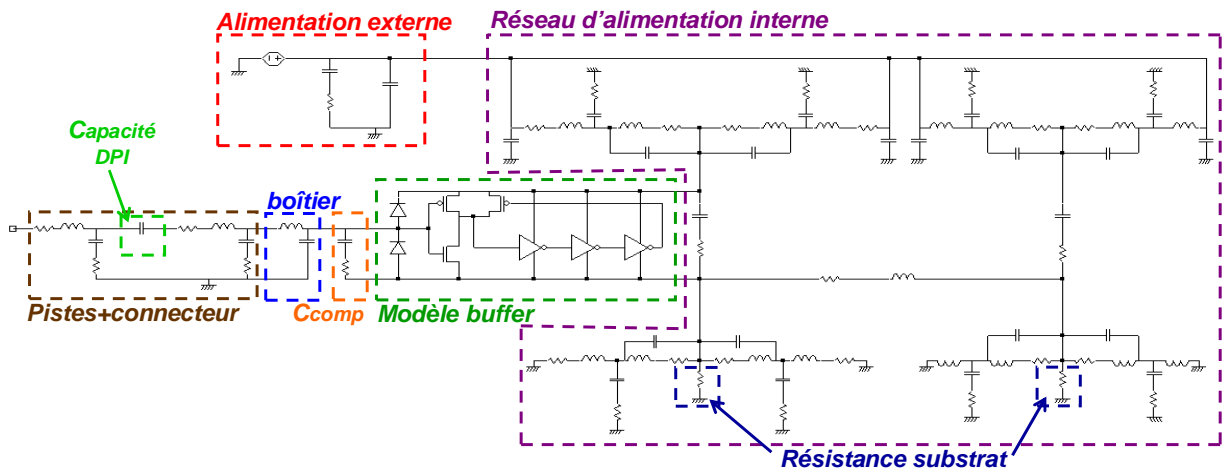


Figure 3-40 – Modèle de l'entrée agressée en DPI

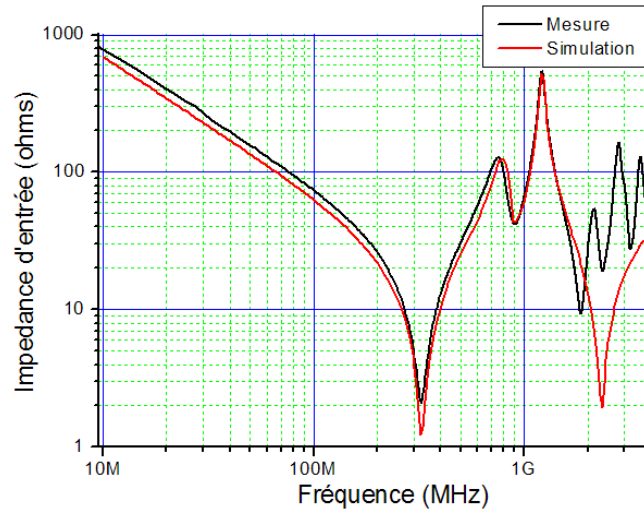


Figure 3-41 – Comparaison entre la mesure et la simulation de l'impédance d'entrée du chemin d'injection

3. Prédiction de la susceptibilité

Nous venons de construire un modèle de prédiction de la susceptibilité de l'E/S. Nous allons maintenant prédire la susceptibilité en DPI en suivant la méthodologie proposée dans la partie 2.2. Pour cela, on ajoute au modèle de la figure 3-40 un modèle de source RFI et un modèle de coupleur directionnel. On effectue pour plusieurs fréquences comprises entre 10 MHz et 2 GHz des simulations temporelles d'injections harmoniques sur l'E/S. On considère que le critère de défaillance est atteint lorsque l'état logique de l'E/S est modifié.

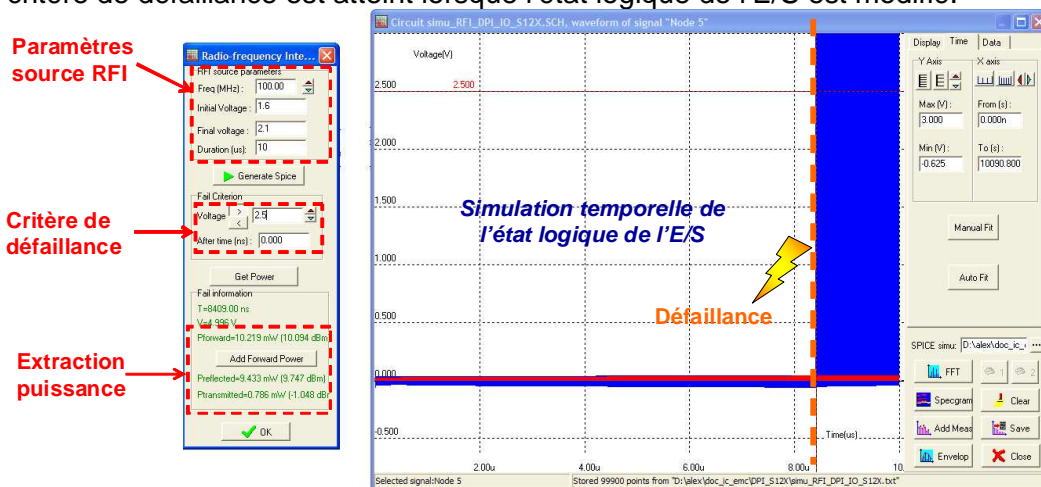


Figure 3-42 – Simulation de la susceptibilité de l'E/S

La figure 3-43 présente le résultat de la simulation de susceptibilité qui est comparé au seuil de susceptibilité mesuré de l'E/S. Une bonne corrélation apparaît jusqu'à 1.45 GHz, fréquence à laquelle plus aucune défaillance n'est observée en mesure.

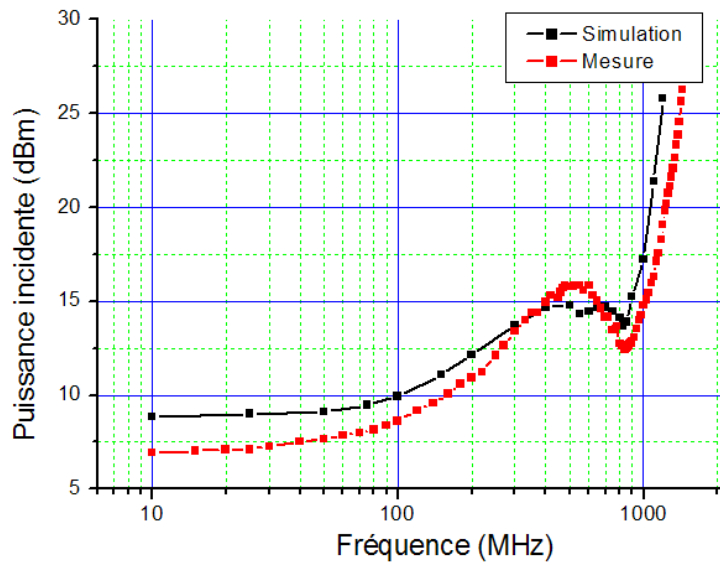


Figure 3-43 – Comparaison entre la mesure et la simulation du seuil de susceptibilité de l'E/S en DPI

Nous pouvons faire une analyse rapide du résultat observé. L'immunité de l'E/S est faible jusqu'à 100 MHz et a tendance à augmenter très rapidement au-dessus de 900 MHz. L'évolution du seuil de susceptibilité est en grande partie liée à l'état haute impédance de l'entrée, qui est dû à son comportement capacitif. En effet, en haute impédance, il suffit d'injecter une puissance faible pour développer une tension importante aux bornes de la charge. Cet état de haute impédance peut s'exprimer à partir de l'impédance d'entrée, mais aussi grâce au coefficient de réflexion. La figure 3-44 présente la comparaison entre la mesure et la simulation du module du coefficient de réflexion, obtenue en faisant le rapport de la puissance réfléchie sur la puissance incidente. Jusqu'à 100 MHz, le coefficient de réflexion est proche de 1, la charge vue en entrée du dispositif d'injection est donc en haute impédance et le seuil de susceptibilité est faible. Au fur et à mesure que la fréquence augmente, l'impédance de la charge diminue ainsi que le coefficient de réflexion, et le seuil de susceptibilité se met à augmenter, et le circuit devient moins sensible.

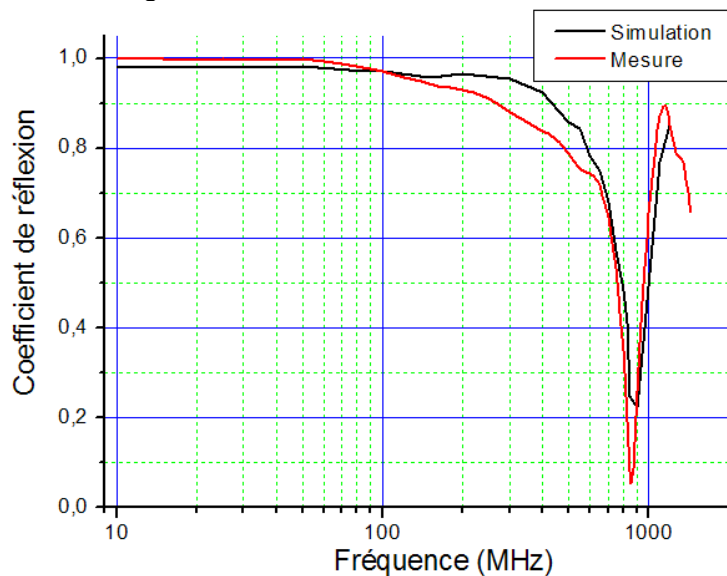


Figure 3-44 – Comparaison entre la mesure et la simulation du coefficient de réflexion

Une modification de la capacité C_{comp} , la capacité équivalente de l'E/S, conduit en simulation à une modification du seuil de susceptibilité. A cause des éléments parasites

introduits par le réseau d'alimentation, la charge équivalente de l'E/S ne reste pas capacitive au fur et à mesure que la fréquence augmente, modifiant le coefficient de réflexion sur la bande 400 – 900 MHz, et du même coup le seuil de susceptibilité. Néanmoins, le coefficient de réflexion est une grandeur complexe, et il est non seulement caractérisé par son module, mais aussi par sa phase. Le coefficient de réflexion peut être un moyen simple d'évaluer la susceptibilité d'un système dans le cas d'une agression conduite.

Finalement, à travers ce cas d'injection conduite en DPI, nous venons de valider notre méthodologie de prédiction de la susceptibilité en simulation. De plus, au travers de la construction de notre modèle, nous commençons à mettre en évidence certains blocs essentiels pour la compréhension des mécanismes de la susceptibilité.

III. Validation de l'agression en champ proche sur des cas d'étude

Maintenant que nous disposons d'une méthodologie de prédiction du couplage créé dans le cas d'une injection en champ proche et d'une méthodologie de simulation de la susceptibilité, nous allons présenter plusieurs exemples d'agressions de circuits par la méthode d'injection à l'aide de la sonde champ proche. Nous mettrons ainsi en évidence les avantages de cette approche pour la compréhension et l'analyse des mécanismes liés aux défaillances des composants soumis aux interférences électromagnétiques.

A. Agression d'un inverseur

1. Mise en œuvre de la mesure

Un des premiers circuits testés en champ proche est un inverseur CMOS de type ALVC04, monté dans un boîtier SOIC14. Ce composant a déjà fait l'objet d'une étude en susceptibilité conduite dans [LAM06]. Celui-ci est monté sur une carte au format TEM et est alimenté par un régulateur de tension. La figure 3-45 détaille la configuration de l'agression en champ proche de l'inverseur, en indiquant la position des broches de l'inverseur : l'entrée, la sortie et les broches d'alimentation.

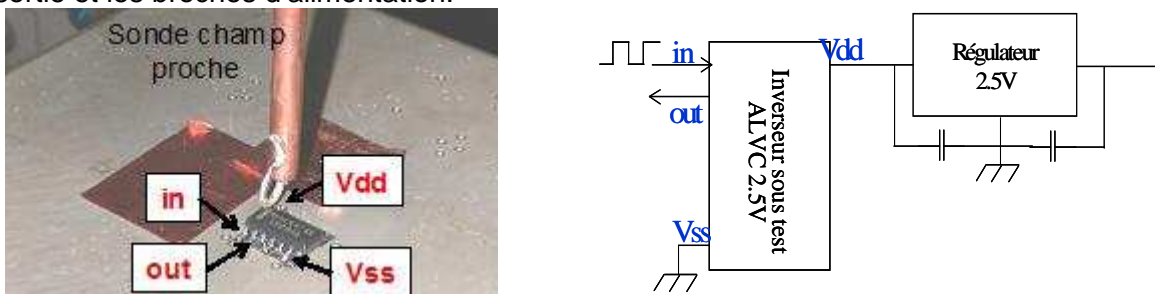


Figure 3-45 - Configuration de l'agression en champ proche de l'inverseur CMOS

Un signal carré à 1 MHz est envoyé en entrée de l'inverseur. On considère le critère de susceptibilité suivant : l'amplitude du signal de sortie ne doit pas dépasser +/-10 % de la tension d'alimentation, c'est-à-dire que l'amplitude du signal ne doit pas varier de +/- 0.25 V autour du signal nominal. De plus, la période du signal ne doit pas varier de +/- 10 % de la période nominale du signal, soit une variation inférieure à 100 ns.

2. Résultats de mesure

Deux expériences ont été effectuées. La première consiste à fixer la fréquence de la perturbation et à injecter la perturbation en différents endroits du circuit. Ainsi, en cherchant le seuil de susceptibilité à la fréquence fixée en chaque point, on peut réaliser une cartographie de la susceptibilité du circuit sous test. On fixe la fréquence d'injection à 250

MHz. On utilise une sonde de type magnétique tangentielle, qu'on oriente parallèlement aux broches de l'inverseur. La sonde est placée à 250 μm au-dessus du boîtier de l'inverseur. Pour réaliser la cartographie, on déplace la sonde par pas de 0.5 mm. La figure 3-46 présente la cartographie obtenue en mesure. Les niveaux de couleur indiquent la puissance incidente à injecter dans la sonde nécessaire pour induire une défaillance.

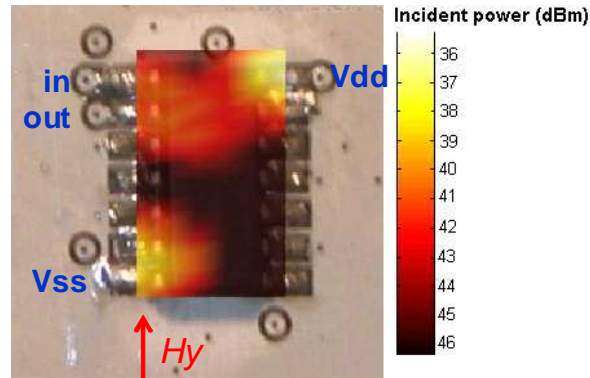


Figure 3-46 – Cartographie de la susceptibilité de l'inverseur en champ proche à 250 MHz

Il apparaît clairement trois zones de défaillances qui suivent les broches du boîtier et qui se situent sur :

- la broche d'alimentation Vdd
- la broche de masse Vss
- les broches d'entrée et de sortie, qu'il est difficile de distinguer du fait de leur proximité

La deuxième expérience consiste à se placer à un endroit précis au-dessus du circuit sous test et à mesurer le seuil de susceptibilité en fonction de la fréquence. Comme les broches d'entrée et de sortie sont placées trop près l'une de l'autre, on décide de ne pas injecter sur ces broches car il serait impossible de déterminer laquelle des broches est à l'origine de la défaillance observée. On décide de se placer au-dessus de la broche Vdd, à un endroit où on optimise le couplage. La puissance maximale injectée est de 10 W ou 40 dBm, correspondant à la limite de notre amplificateur. La figure 3-47 présente le résultat de caractérisation en mesure du seuil de susceptibilité de l'inverseur pour une injection en champ proche au-dessus de la broche Vdd. Il apparaît que l'inverseur présente une sensibilité aux agressions rayonnées entre 200 et 300 MHz. Pour analyser correctement cette mesure, il convient de rappeler que l'injection est d'autant plus efficace que la fréquence augmente. Comme le seuil de susceptibilité augmente après 250 MHz alors que le couplage s'améliore, on peut conclure que la susceptibilité de l'inverseur diminue. Une injection effectuée sur la broche Vss donne le même genre de résultat.

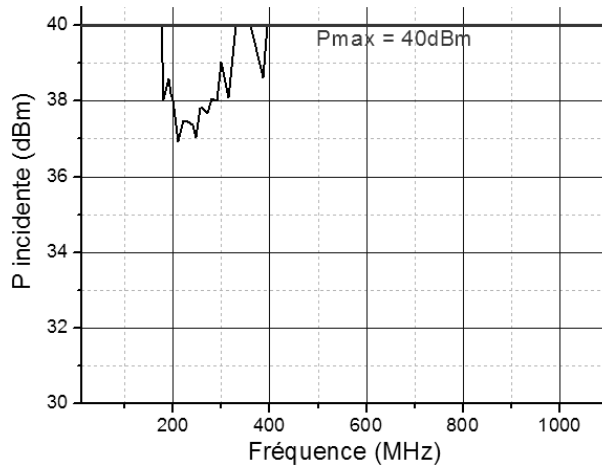


Figure 3-47 – Seuil de susceptibilité de l'inverseur pour une injection en champ proche au-dessus de la broche Vdd

La perturbation engendre seulement l'apparition de bruit sur les niveaux de sortie, la période du signal n'est pas affectée. Pour mieux comprendre l'origine de la sensibilité observée autour de 250 MHz, nous mesurons pour différentes fréquences d'injection l'amplitude du bruit présent sur la sortie, l'alimentation et la masse du composant. La figure 3-48 présente le bruit mesuré sur la sortie et les alimentations à 100 MHz, et la figure 3-49 à 300 MHz. Sur les courbes, les niveaux du bruit sur Vdd sont normalement centrés autour de 2.5 V, mais afin de comparer le bruit présent sur Vdd et Vss, nous les avons translétés.

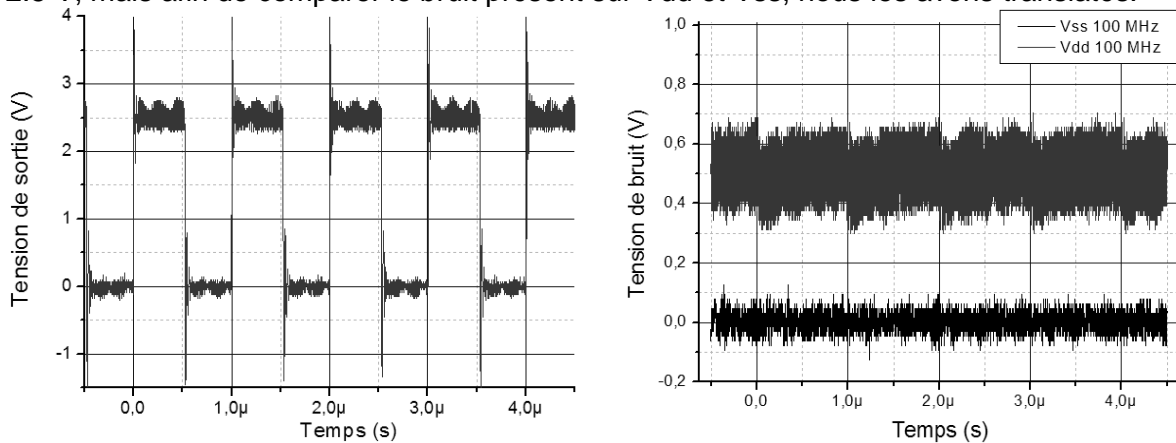


Figure 3-48 – Mesure des tensions de sortie, d'alimentation et de masse à 100 MHz

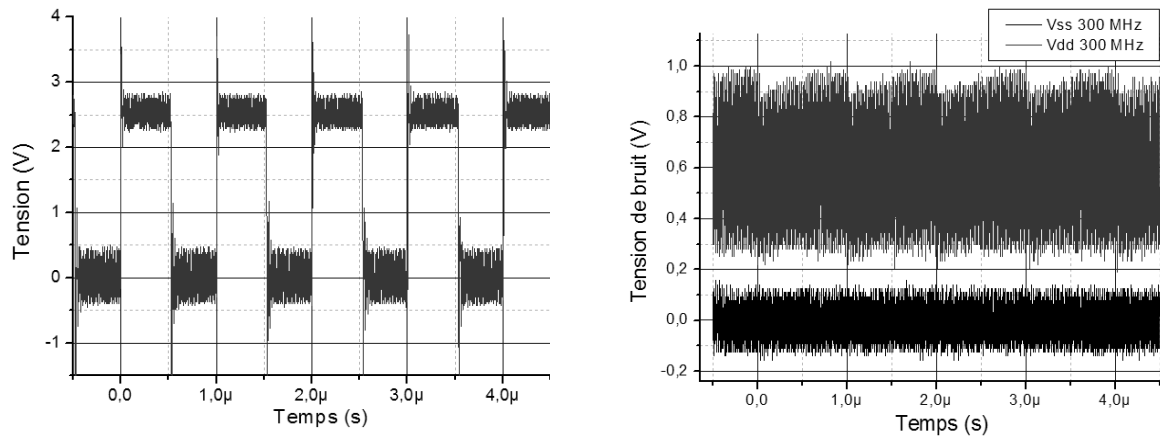


Figure 3-49 – Mesure des tensions de sortie, d'alimentation et de masse à 300 MHz

D'après ces figures, il apparaît qu'avant 200 MHz le bruit présent sur Vdd se retrouve seulement sur l'état haut de la sortie. Par contre, aux alentours de 200 MHz, un changement de comportement est observé et le bruit présent sur Vdd se retrouve majoritairement sur l'état bas de la sortie. Cette modification a lieu à la même fréquence que le maximum de susceptibilité du composant. Une des hypothèses pour expliquer l'origine de tous ces phénomènes est l'existence d'une capacité interne entre les rails Vdd et Vss de l'inverseur qui entre en résonance à 200 MHz. Cette résonance est due en grande partie aux inductances parasites des boîtiers. Pour confirmer cette hypothèse, on effectue la même mesure de caractérisation de susceptibilité en champ proche sur un autre inverseur CMOS de type AHCT04. Le composant est monté sur une carte identique et à l'intérieur du même type de boîtier. La seule différence provient donc des technologies employées. Si une différence est observée lors de la mesure de la susceptibilité, celle-ci proviendra d'une différence technologique, qui peut correspondre à une différence de la capacité entre les rails d'alimentation. La figure 3-50 compare les seuils de susceptibilité mesurés en champ proche avec l'inverseur ALVC04 (gauche) et AHCT04 (droite).

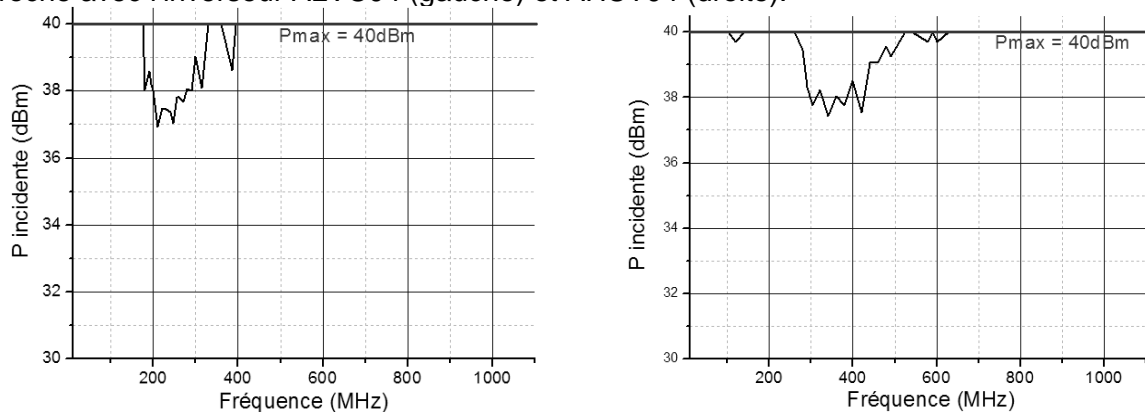


Figure 3-50 – Seuil de susceptibilité mesuré en champ proche d'un inverseur ALVC04 (gauche) et AHCT04 (droite)

Il apparaît clairement que les pics de susceptibilité des deux composants sont décalés d'au moins 100 MHz, pouvant s'expliquer par une différence au niveau de la capacité *on-chip* entre les rails Vdd et Vss.

3. Prédiction de l'immunité en champ proche de l'inverseur

Pour confirmer l'hypothèse précédente, nous décidons de modéliser l'agression de l'inverseur afin de prédire sa susceptibilité en champ proche. Dans [LAM06], un modèle d'agression de ces inverseurs en DPI a été produit. Son extraction s'est faite par un ensemble de mesures, similaires à celles effectuées dans la partie 2.3. Le modèle proposé pour simuler l'inverseur est valide jusqu'à 10 GHz. Le modèle proposé pour la simulation de l'agression en champ proche de l'inverseur est décrit sur la figure 3-51. Le modèle du dispositif d'injection et le coefficient de couplage sont construits à l'aide de l'outil présenté dans la partie 2.4.1.

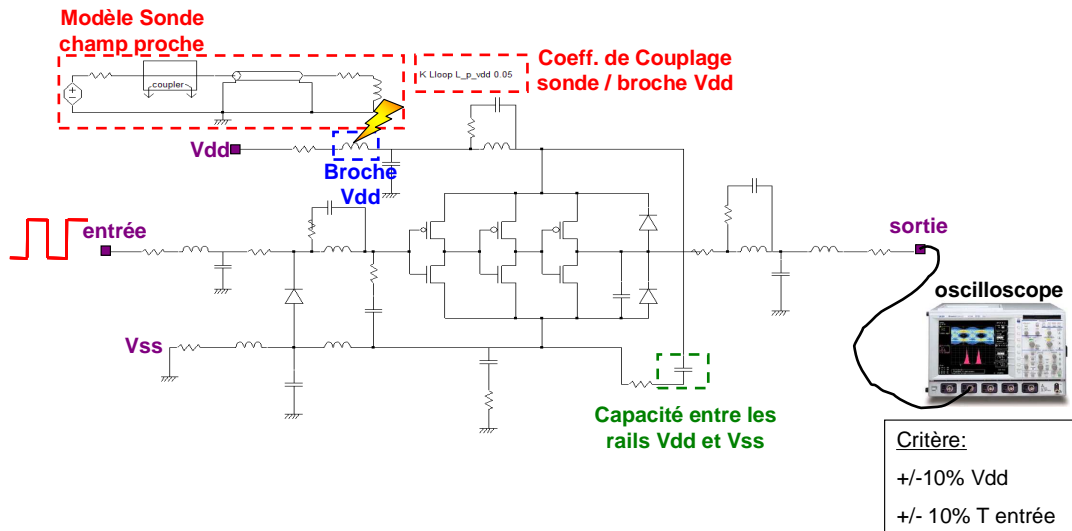


Figure 3-51 – Schématique SPICE du modèle de l’agression en champ proche de l’inverseur

La figure 3-52 présente la comparaison entre la mesure et la simulation du seuil de susceptibilité de l’inverseur en champ proche. La limite à 40 dBm correspond à la limite en puissance de l’amplificateur en mesure. La simulation permet de mettre en évidence le pic de susceptibilité de l’alimentation de l’inverseur centrée sur 250 MHz avec des niveaux équivalents. Les résonances qui apparaissent sur les seuils mesurés et simulés sont dues aux résonances du câble connecté à la sortie du composant. La charge vient en effet modifier la susceptibilité de l’inverseur.

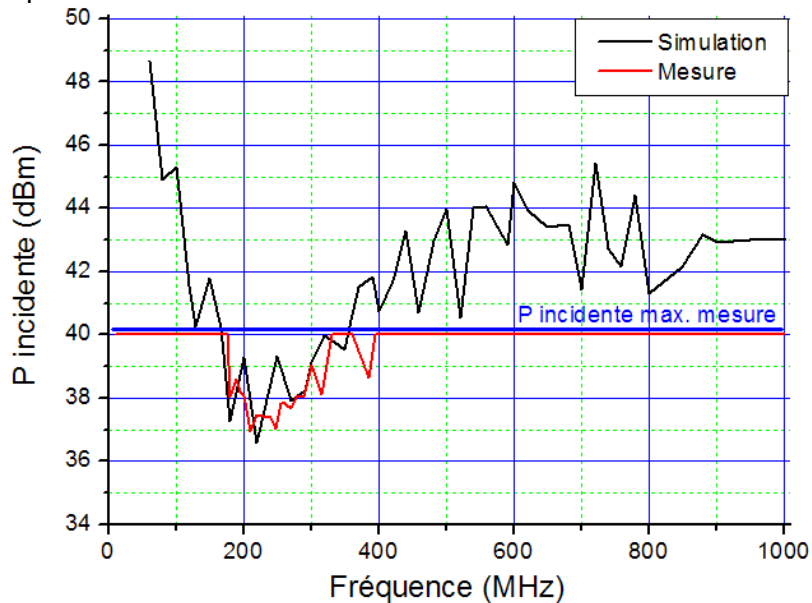


Figure 3-52 – Comparaison mesure – simulation du seuil de susceptibilité de l’inverseur en champ proche

En simulation, on peut modifier les valeurs des éléments du modèle et voir leur influence sur la susceptibilité du composant. Quand on modifie la valeur de la capacité, on vérifie en simulation que la fréquence du pic de susceptibilité est modifiée. De plus, on retrouve la même répartition du bruit sur les niveaux logiques du signal de sortie. Cela confirme la validité du modèle prédictif et celle de l’explication avancée sur l’origine de la susceptibilité particulière observée. Le seuil de susceptibilité obtenu en simulation permet d’analyser la tendance de la susceptibilité. Comme le couplage augmente de 20 dB par décade et que la

puissance à injecter reste quasiment constante entre 500 MHz et 1 GHz, cela signifie que le seuil de susceptibilité propre de l'inverseur augmente.

B. Agression de la boucle à verrouillage de phase d'un microcontrôleur

Un microcontrôleur est un circuit complexe composé de nombreux blocs de nature différente. Chacun de ces blocs présente un comportement propre face à des agressions RF. Il peut être intéressant d'étudier la susceptibilité de chacun des blocs. Une agression globale n'est pas forcément intéressante pour une investigation de la susceptibilité d'un composant. La méthode d'immunité en scan champ proche permet de réaliser des injections localisées sur une broche. Si cette broche est dédiée à un bloc donné, alors l'injection peut être localisée. Dans les parties qui vont suivre, nous allons utiliser la méthode d'injection en champ proche pour étudier la susceptibilité de différents blocs du microcontrôleur HCS12X.

Le premier bloc que nous décidons d'agresser concerne le circuit d'horloge interne du microcontrôleur. Comme nous l'avons évoqué dans le premier chapitre, les circuits analogiques de type oscillateur sont très sensibles aux agressions électromagnétiques. Il existe plusieurs moyens de produire le signal d'horloge du HCS12X. Le moyen qui offre le plus de granularité parmi la sélection des fréquences d'horloge correspond à l'utilisation de la boucle à verrouillage de phase interne (PLL) du microcontrôleur synchronisée sur une référence d'horloge fournie par un quartz externe. La figure 3-53 présente la schématique simplifiée du circuit de génération de l'horloge interne du microcontrôleur. Celle-ci peut être dérivée directement de l'oscillateur interne ou de la PLL. La figure 3-53 met aussi en évidence les broches liées à ce circuit. Parmi elles, la PLL et l'oscillateur sont alimentés par une tension de 2.5 V fournie par le réseau d'alimentation interne VDDPLL, généré par le régulateur interne. La broche VDDPLL sert à connecter une capacité de découplage et à polariser le filtre de la PLL.

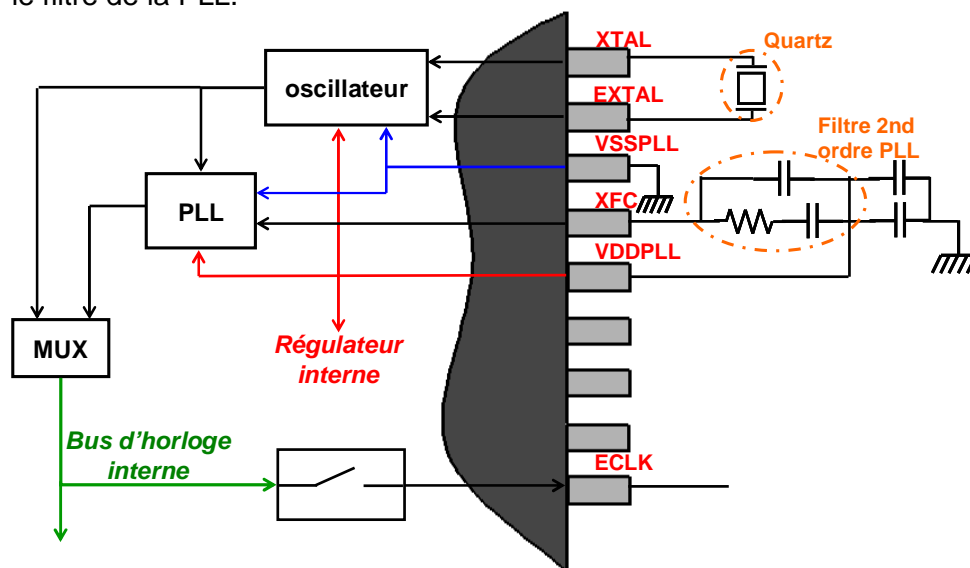


Figure 3-53 – Schématique simplifiée de la génération de l'horloge interne du microcontrôleur

La principale défaillance d'un circuit de génération d'horloge est une dégradation de l'horloge interne : apparition de *jitter*, modification de la fréquence de l'horloge, arrêt de l'horloge. Le microcontrôleur offre divers moyens de suivre l'état des signaux fournis par les circuits de génération d'horloge. D'abord, plusieurs signaux d'interruptions permettent de renseigner si les circuits d'horloge fonctionnent normalement ou si la qualité de l'horloge reste suffisante. Ensuite, il est possible de faire sortir sur la broche *ECLK* une image du signal présent sur le bus d'horloge interne. Cela va nous permettre de quantifier le *jitter* induit

sur le signal d'horloge ou de mesurer la variation de fréquence de commutation. Nous choisissons comme critères de susceptibilité une variation de la période du signal d'horloge supérieure à 10 % de la période nominale et un déclenchement des interruptions liées à la génération du circuit d'horloge.

La PLL est activée et le signal d'horloge dérive de la PLL. En reproduisant la même expérience, nous sommes en mesure de faire varier la fréquence du signal d'horloge pour plusieurs fréquences et sur une zone bien précise. La figure 3-54 présente la cartographie de la susceptibilité du circuit d'horloge du microcontrôleur à 490 MHz en champ magnétique. Une zone de défaillance apparaît le long des broches VddPLL et XFC, ce qui incrimine la PLL comme responsable de la susceptibilité. La figure 3-55 présente la forme du signal *ECLK* en fonction du temps avec et sans agression. On remarque une accélération du signal d'horloge. Il apparaît aussi que plus l'amplitude de la perturbation est grande, plus le signal d'horloge accélère sans pour autant faire décrocher la PLL.

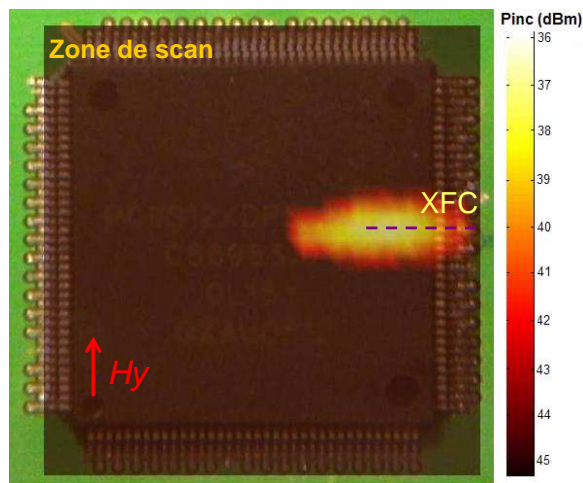


Figure 3-54 – Cartographie de la susceptibilité en champ proche du bloc d'horloge du microcontrôleur HCS12X à 490 MHz

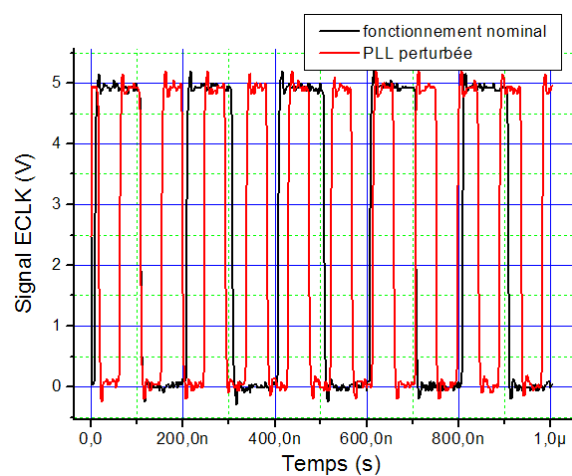


Figure 3-55 – Résultat de l'agression sur le signal ECLK

En plaçant la sonde sur la zone de forte susceptibilité, on mesure le seuil de susceptibilité du circuit d'horloge. Lors de ces essais d'agression, nous avons utilisé des amplificateurs de 50 dBm couvrant une bande de fréquence allant de 10 MHz à 10 GHz. La figure 3-56 présente la mesure du seuil de susceptibilité.

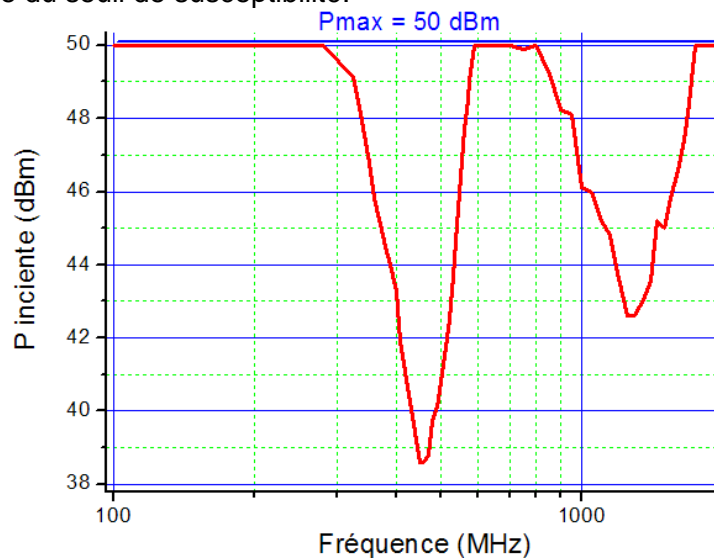


Figure 3-56 – Seuil de susceptibilité en champ proche du circuit d'horloge du microcontrôleur HCS12X

Deux bandes de fréquences sensibles apparaissent entre 100 MHz et 2 GHz. Aucune susceptibilité n'apparaît entre 2 GHz et 10 GHz. La première est comprise entre 300 et 600 MHz et centrée autour de 470 MHz. Sur cette bande, la perturbation modifie la fréquence de l'horloge interne. L'origine de cette défaillance est localisée sur les broches VddPLL et XFC. La deuxième bande apparaît entre 800 et 1700 MHz et centrée autour de 1300 MHz. Sur cette bande, le comportement du microcontrôleur diffère. La PLL décroche complètement et le signal d'horloge se met à commuter à une fréquence basse. Le microcontrôleur vient de passer en mode dit *Self Clock Mode*, qui correspond à une mode de survie dans le cas où la référence d'horloge produite par l'oscillateur ou par la PLL est trop dégradée pour produire un signal d'horloge de qualité. Cette hypothèse est aussi confirmée par les interruptions déclenchées lors de l'agression puisque l'une d'entre elles indique si le microcontrôleur est entré en *Self Clock Mode*. Néanmoins, on se rend compte en déplaçant la sonde d'injection que la zone de défaillance est localisée au-dessus des broches XTAL et EXTAL, dédiées à la connexion d'un oscillateur externe ou d'un quartz. Il semble que cette défaillance soit liée à l'oscillateur interne et non à la PLL.

Pour confirmer cette hypothèse, nous éteignons la PLL et le signal d'horloge est dérivé directement de l'oscillateur interne. Les expériences précédentes sont reproduites et il apparaît que la zone de défaillance est localisée au-dessus des broches XTAL/EXTAL. La figure 3-57 présente la mesure du seuil de susceptibilité de l'oscillateur interne lorsque la sonde est placée au-dessus des broches XTAL/EXTAL. On retrouve la zone de sensibilité centrée autour de 1.3 GHz observée dans l'expérience précédente. La susceptibilité observée à cette fréquence trouve donc son origine dans l'oscillateur interne.

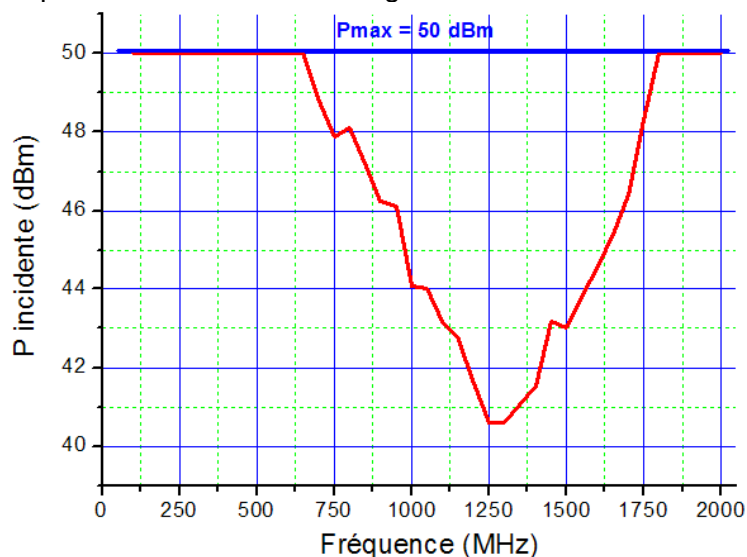


Figure 3-57 – Seuil de susceptibilité en champ proche de l'oscillateur interne du microcontrôleur

Cet exemple met en évidence la capacité de la méthode d'injection en champ proche à détecter les zones sensibles, ce qui permet de réaliser un diagnostic de la susceptibilité d'un composant.

C. Agression d'un convertisseur analogique numérique

Un autre type de bloc particulièrement sensible concerne les blocs analogiques d'un circuit. Le microcontrôleur S12X dispose de 16 canaux de conversion analogique numérique (CAN) sur 10 bits. Nous décidons de mesurer leur susceptibilité puis de proposer un modèle de prédiction associé.

1. Mise en oeuvre de la mesure

Nous décidons d'agresser le canal de conversion analogique numérique connectée à la broche AN00. L'idée est de convertir en continu une référence de tension constante appliquée sur l'entrée analogique et de lire le résultat de conversion sur un port de sortie du microcontrôleur, aux bornes duquel on a connecté un afficheur à LED. La figure 3-58 décrit le principe de la mesure et le schéma bloc du CAN. Cinq broches interviennent dans la conversion : l'entrée analogique AN00, les broches d'alimentation analogiques VDDA et VSSA, et les références de tension hautes et basses de la conversion VRH et VRL. Le convertisseur utilisé est un convertisseur à approximations successives. Sur l'entrée analogique, on trouve plusieurs autres étages analogiques : un multiplexeur pour sélectionner le canal de conversion, un suiveur et un échantillonneur bloqueur. La conversion est synchronisée sur une horloge de conversion dérivant de l'horloge interne. A la fin de chaque conversion, le résultat est placé dans un registre de conversion. Celui-ci est lu et son contenu est recopié sur un port de sortie.

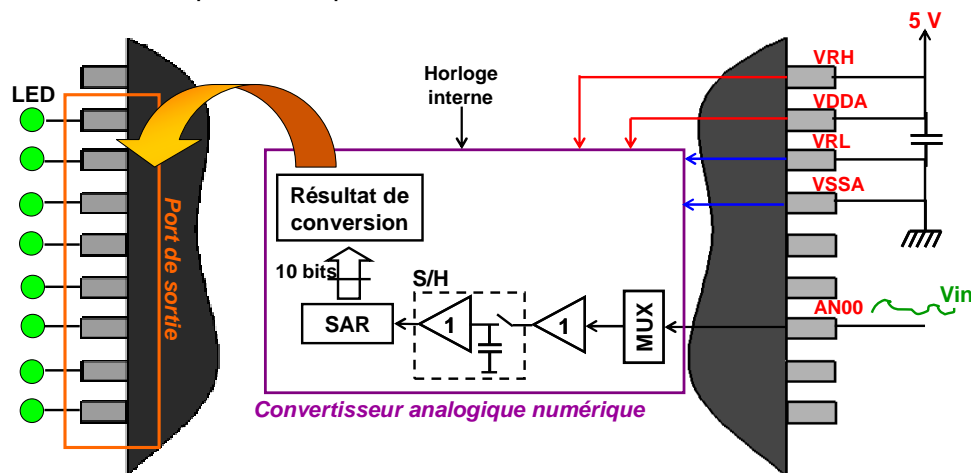


Figure 3-58 – Schématique simplifiée de l'étage de conversion analogique numérique du microcontrôleur

Le signal d'entrée est une référence à 0 V, le résultat de conversion doit donc être égal à 0. On considère que le CAN est perturbé lorsque la perturbation est suffisante pour modifier le résultat de conversion.

2. Résultats de mesure

Lors d'une opération de conversion analogique numérique sur l'entrée analogique AN00, le microcontrôleur présente deux zones sensibles distinctes. La première est localisée le long de la broche AN00, la deuxième est située au niveau de la référence de masse VSSA et de la référence basse VRL du convertisseur. Ces zones apparaissent clairement sur la figure 3-59 qui présente la cartographie de la susceptibilité en champ proche du CAN à 500 MHz. La résolution de la sonde n'est pas suffisante pour distinguer l'influence la broche VRL de la broche VSSA. Cependant, le microcontrôleur offre un mode de test dans lequel il est possible de convertir les références de tension VRH et VRL. Ce test révèle que lorsque la sonde est située au-dessus de la broche VRL, la référence de tension basse est perturbée. En outre, comme nous l'avons montré dans le tableau 3-4, toutes les lignes de masse sont couplées en interne par le substrat. Or, l'agression des autres broches de masse ne semble pas induire d'erreur de conversion. Ces observations semblent incriminer la broche de référence basse et l'entrée analogique comme les responsables de la défaillance du CAN.

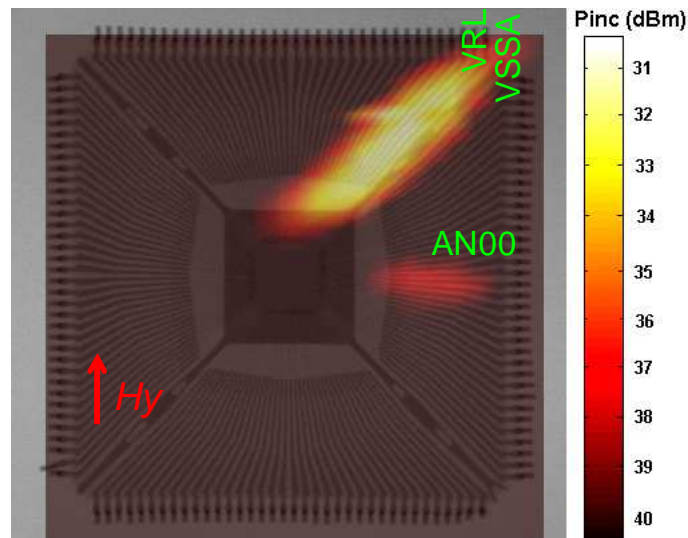


Figure 3-59 – Cartographie de la susceptibilité en champ proche du CAN du microcontrôleur HCS12X à 500 MHz

La sonde est ensuite placée au-dessus de ces deux zones sensibles afin de mesurer le seuil de susceptibilité du convertisseur. La figure 3-60 présente les seuils de susceptibilité du CAN obtenus pour les deux positions d'injection.

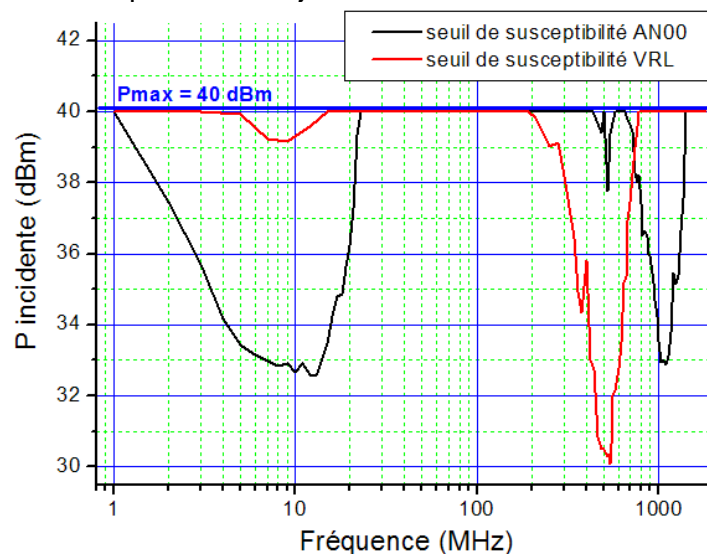


Figure 3-60 – Seuil de susceptibilité en champ proche du CAN pour deux zones d'injection différentes

Pour les deux positions de la sonde d'injection, les évolutions des seuils de susceptibilité diffèrent. L'agression de l'entrée analogique AN00 fait apparaître deux bandes sensibles. La première se situe entre 1 et 20 MHz et correspond à une agression *in-band* du CAN, c'est-à-dire que le signal couplé sur l'entrée est directement converti par le CAN. On peut remarquer qu'à partir de 10 MHz, l'immunité au bruit de l'entrée augmente rapidement car le signal couplé sort de la bande passante du convertisseur. La deuxième se situe bien plus haut en fréquence, entre 700 et 1400 MHz. Son origine est moins triviale à déterminer, mais nous tenterons de fournir une explication dans la partie suivante consacrée à la modélisation la susceptibilité du CAN. L'agression de la référence LRV ne fait apparaître qu'une seule bande sensible entre 200 et 800 MHz centrée autour de 500 MHz.

3. Prédiction de l'immunité en champ proche du convertisseur analogique numérique

Afin de mieux comprendre les mécanismes qui induisent les défaillances observées, nous décidons de construire un modèle électrique capable de prédire la susceptibilité du CAN aux agressions en champ proche. Nous allons commencer par décrire les étapes de construction des différents blocs du modèle.

a. Modélisation du convertisseur

Nous ne disposons que de très peu d'informations sur la structure du CAN. On sait seulement qu'il s'agit d'un convertisseur à approximations successives, une architecture couramment utilisée pour les convertisseurs embarqués. Cependant, le modèle électrique d'un tel dispositif n'est pas simple à réaliser car cela nécessite de modéliser un grand nombre de portes logiques. De toute manière, nous ne disposons pas de la schématique de ce circuit. Néanmoins, nous pouvons supposer que ce n'est pas la nature ou la schématique du convertisseur qui va influencer le plus sur la susceptibilité du circuit. En effet, d'après les résultats obtenus dans d'autres travaux [LAM06] [ICH06] [ALA07] et ceux obtenus dans le cas de l'inverseur et de l'E/S, la structure physique du composant a généralement un rôle majeur sur sa sensibilité aux agressions RF. Les blocs dont la modélisation interne est indispensable sont ceux qui influent soit sur l'amplitude du bruit, soit sur le temps de propagation du bruit. Ainsi, le réseau d'alimentation, le couplage substrat, la structure des E/S sont de première importance sur la pénétration de l'onde à l'intérieur du circuit jusqu'au bloc agressé.

Nous faisons donc l'hypothèse que l'architecture du convertisseur ne va pas avoir une influence importante sur la susceptibilité du circuit et qu'il est fondamental de modéliser correctement comment le bruit parvient sur l'entrée et sur la référence du convertisseur. La stratégie de la modélisation consiste à proposer un modèle comportemental de convertisseur qui rend compte de son fonctionnement de base sans tenir compte de ses aspects dynamiques. Celui-ci contient un échantillonneur bloqueur et un convertisseur 10 bits à architecture en *pipeline*. La figure 3-61 décrit le principe du modèle du convertisseur proposé. Il s'agit d'un modèle « idéal » car celui-ci possède une bande passante infinie. Les éléments parasites qui vont affecter la bande passante du convertisseur et modifier sa susceptibilité appartiennent au modèle de l'entrée analogique et à celui du réseau d'alimentation.

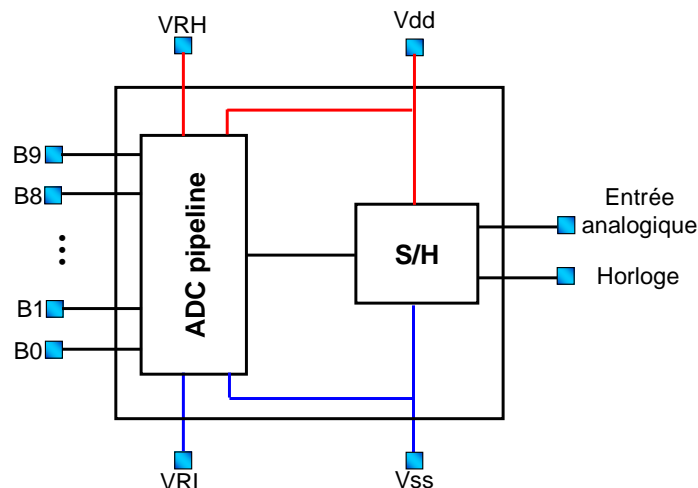


Figure 3-61 – Principe du modèle comportemental du convertisseur

b. Modélisation de l'entrée du convertisseur

L'entrée du convertisseur correspond au chemin électrique entre le connecteur d'entrée de la carte et l'entrée analogique du convertisseur. Il est détaillé sur la figure 3-62. La tension

à convertir est amenée jusqu'au composant à l'aide d'une piste sur laquelle on a placé une résistance de 1 K Ω , afin de réduire l'immunité au bruit du convertisseur analogique numérique. Le signal analogique traverse ensuite le boîtier et l'E/S et arrive en entrée des premiers blocs analogiques. Ceux-ci sont constitués d'un multiplexeur, de plusieurs étages de *buffers* et d'un échantillonneur bloqueur. Ces différents étages ont une certaine fonction de transfert et une bande passante limitée.

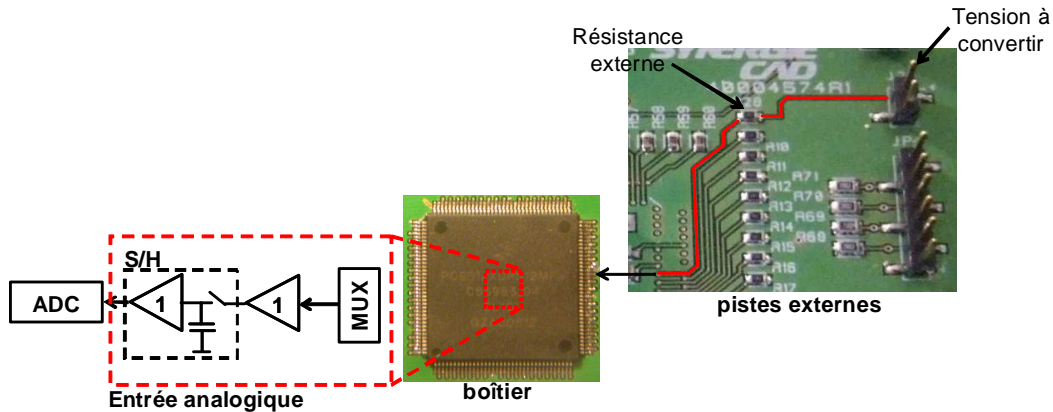


Figure 3-62 – Description du chemin d'entrée de la tension à convertir

Les pistes externes sont modélisées par un modèle électrique à constantes localisées extraites à partir d'une simulation électromagnétique 3D basée sur la méthode des moments [FEK]. La figure 3-63 illustre le modèle géométrique de ces pistes et compare l'impédance d'entrée calculée avec le simulateur électromagnétique et avec le modèle électrique extrait. Le modèle électrique reproduit correctement le comportement électromagnétique des pistes jusqu'à 3.5 GHz.

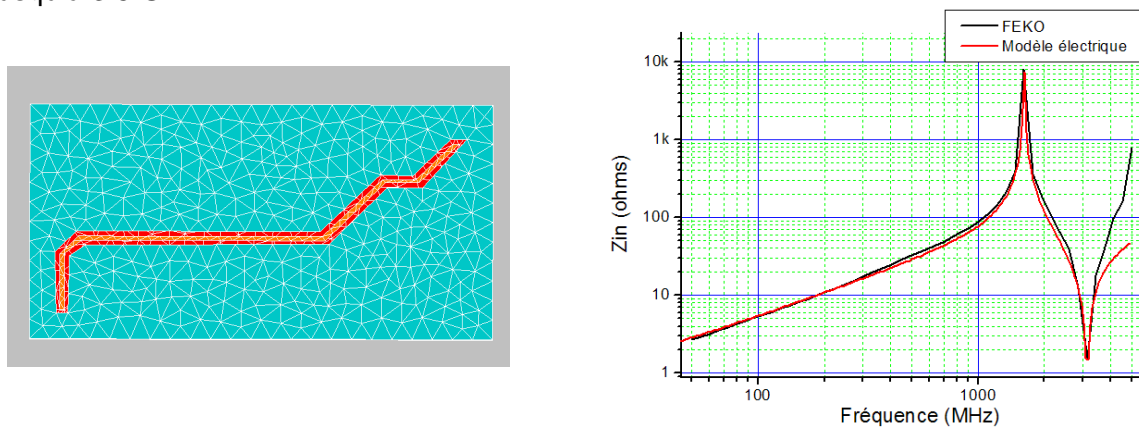


Figure 3-63 – Modélisation des pistes d'entrée (gauche) et comparaison de l'impédance d'entrée calculée par un simulateur électromagnétique et par un modèle électrique équivalent (droite)

Le modèle du boîtier est un simple circuit LC dont les valeurs ont été extraites à partir de nos outils de modélisation de boîtier. On réutilise le modèle d'E/S établi dans la partie 2.3.2.1. L'entrée analogique va jouer un rôle fondamental dans la pénétration du bruit jusqu'à l'entrée du convertisseur. Celle-ci a un comportement passe-bas qui atténue le bruit au-dessus de la bande passante du convertisseur. Il faut donc caractériser la fonction de transfert de l'entrée analogique. Cependant, nous ne disposons que de quelques informations pour construire un modèle équivalent de l'entrée analogique rendant compte de sa fonction de transfert. La documentation technique du microcontrôleur fournit des valeurs typiques de la résistance et de la capacité équivalente de l'entrée analogique :

- $R_{adc} = 1 \text{ K}\Omega$
- $C_{adc} = 22 \text{ pF}$

Nous nous basons sur ces valeurs pour construire un modèle préliminaire, mais nous décidons de caractériser en mesure la fonction de transfert de l'entrée analogique. Même si nous ne pouvons pas mesurer directement la tension en entrée du convertisseur à l'aide d'une sonde et d'un oscilloscope, le convertisseur analogique numérique peut jouer le rôle de sonde de tension interne. La mesure de la fonction de transfert de l'entrée analogique consiste à appliquer un signal sinusoïdal d'amplitude et de fréquence constante sur le connecteur d'entrée de la carte, de mesurer à l'oscilloscope l'amplitude du signal présent sur la broche AN00, puis de mesurer l'amplitude du signal présent en entrée du convertisseur. Pour cela, on réalise une centaine d'acquisitions qui sont placées dans la mémoire du microcontrôleur, puis on relève la valeur maximale que l'on place sur un port de sortie du microcontrôleur sur lequel on a connecté un afficheur à LED. De cette manière, on peut mesurer la fonction de transfert de l'entrée analogique. La figure 3-64 présente le résultat de la mesure de la fonction de transfert de l'entrée analogique. Sur cette courbe, on a ajouté la fonction de transfert calculée à partir d'un modèle de l'entrée analogique composé d'un RC, dont les valeurs correspondent à celles fournies par la documentation technique du microcontrôleur. Il apparaît clairement que ce modèle n'est pas suffisant pour représenter la réjection du bruit de l'entrée, puisqu'à partir de quelques dizaines de mégahertz, elle atteint 60 dB/déc.

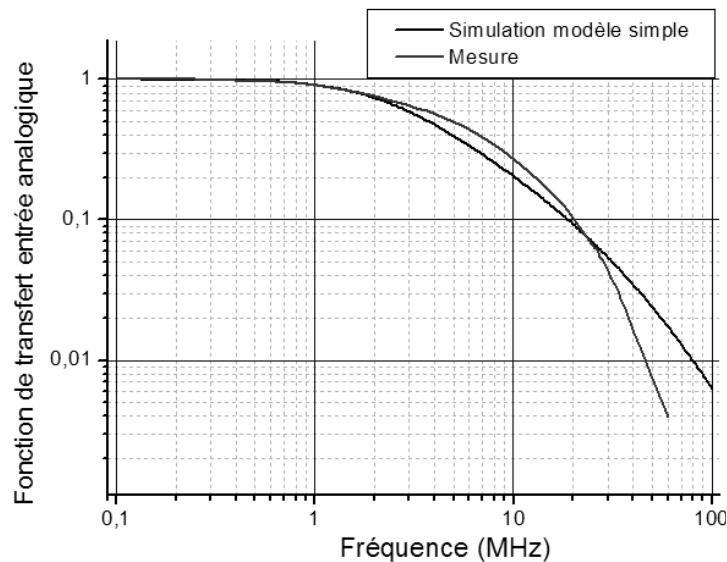


Figure 3-64 – Comparaison entre la fonction de transfert de l'entrée analogique mesurée et simulée à partir du modèle proposé par la documentation du microcontrôleur

Pour représenter cette coupure, nous décidons de placer à l'intérieur du modèle un filtre du second ordre qui, avec le filtre externe, créera une coupure à 60 dB/déc. Les valeurs de ce filtre sont ajustées afin que la fonction de transfert simulée corrèle à la fonction de transfert mesurée. La figure 3-65 présente leur comparaison.

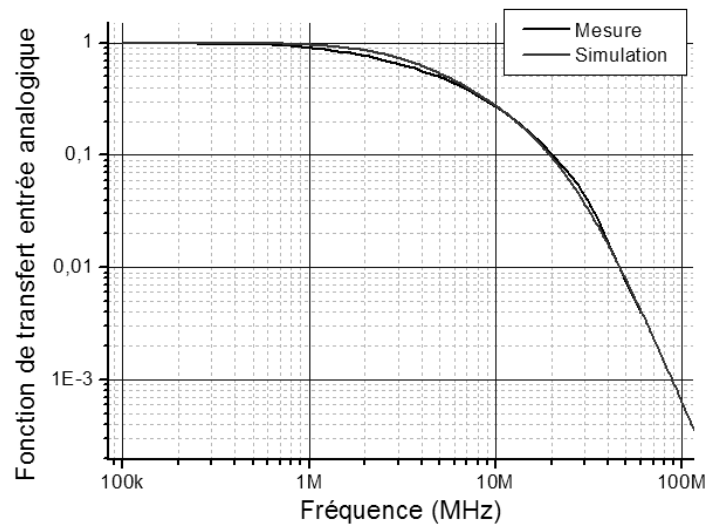


Figure 3-65 – Comparaison entre la mesure et la simulation de la fonction de transfert de l'entrée analogique

Nous disposons donc d'un modèle satisfaisant du chemin d'entrée analogique. Il nous faut maintenant modéliser le réseau d'alimentation qui va aussi modifier la susceptibilité du composant.

c. Modélisation du réseau d'alimentation

Comme nous l'avons vu dans la partie II.C.2.b, le microcontrôleur possède un réseau d'alimentation complexe et nous disposons d'un modèle valide jusqu'à 1 GHz. Dans notre modèle, deux sous réseaux doivent forcément apparaître : le sous-réseau VDDA/VSSA qui alimente les parties analogiques, et le sous réseau VDDX/VSSX qui alimente les E/S. Plusieurs essais en simulation ont montré que seuls ces deux sous-réseaux avaient une influence significative sur la susceptibilité du CAN. Pour simplifier le modèle, on ne fait pas apparaître les autres sous-réseaux.

Cependant, pour améliorer la précision du modèle, nous sommes contraints de prendre en compte d'autres phénomènes. D'abord, comme nous l'avons évoqué dans la partie II.C.2.c, des chemins de couplage résistifs existent à cause du couplage substrat entre les sous réseaux de masse du circuit et le substrat. Pour les modéliser, nous ajoutons des résistances entre chaque sous-réseau et la masse. Nous reviendrons plus tard sur la contribution de ces résistances sur la susceptibilité du circuit.

Ensuite, les sous-réseaux de masse sont non seulement couplés par le substrat, mais certains d'entre eux sont aussi directement interconnectés par des diodes antiparallèles ou *back-to-back*. Ces structures sont couramment employées comme protections ESD et dans les circuits intégrés possédant plusieurs broches de masse [HAST01]. D'après la documentation technique du microcontrôleur, la tension de seuil de ces diodes est de 0.3 V, ce qui limite la différence de potentiel entre les différents rails de masse. La figure 3-66 décrit le principe des diodes antiparallèles ainsi que le modèle linéaire équivalent. Suivant l'amplitude du bruit et le point de fonctionnement de ces diodes, celles-ci se comportent comme des résistances ou comme des capacités équivalentes.

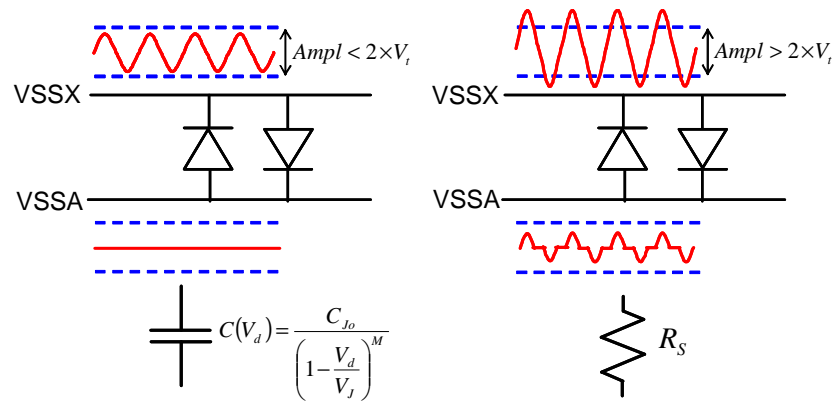


Figure 3-66 – Connexion entre VSSA et VSSX par des diodes antiparallèles

La présence de ces diodes dans le modèle est importante. Jusque-là, les sous-réseaux de masse étaient interconnectés par une résistance et une petite inductance série dans le modèle, ce qui correspondait au cas où les diodes étaient passantes. Cependant, si on conserve ce modèle, une perturbation couplée sur la broche de masse VSSX passe facilement sur la référence de masse analogique VSSA et vient perturber le convertisseur analogique numérique. Or, en mesure, nous avons constaté que le couplage des perturbations sur les différentes broches de masse hormis VSSA n’induisait aucune erreur de conversion. La représentation du couplage entre VSSA et VSSX par une simple résistance n’est donc pas suffisante. Par contre, avec l’ajout des diodes antiparallèles, si le couplage de la perturbation sur la broche VSSX induit une différence de potentiel inférieure au seuil des diodes, alors les masses VSSX et VSSA ne sont plus simplement reliés par une simple résistance, ce qui pourra limiter le passage de la perturbation de VSSX à VSSA. Pour illustrer l’influence des diodes antiparallèles sur la propagation du bruit, on réalise une simulation AC sur un modèle contenant le modèle du CAN, du chemin d’entrée et du réseau d’alimentation. Sur celui-ci, on ajoute un générateur en entrée de la broche VSSX et on mesure le bruit en entrée du convertisseur. On réalise cette simulation dans le cas où le couplage entre VSSA et VSSX est réalisé par une simple résistance, et dans le cas où il est réalisé par deux diodes antiparallèles. Sur la figure 3-67, on compare les résultats de ces deux simulations. La simulation met en évidence que la présence des diodes anti-parallèles modifie totalement le couplage entre VssX et VssA et permet d’isoler suffisamment la référence de masse VSSX de l’entrée analogique. Le couplage qui apparaît en basse fréquence jusqu’à plusieurs dizaines de mégahertz est dû à la capacité équivalente de l’E/S qui relie VSSX à l’entrée analogique.

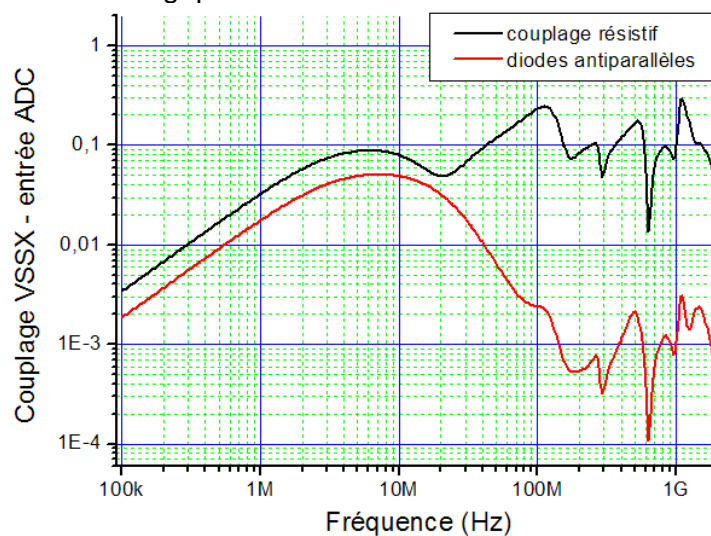


Figure 3-67 – Simulation du couplage entre VSSX et l’entrée du convertisseur

d. Modèle final

En assemblant les différents blocs décrits dans les parties précédentes, on obtient le modèle final détaillé sur la figure 3-68. Le modèle du dispositif d'injection et le coefficient de couplage sont construits à l'aide de l'outil présenté dans la partie 2.4.1.

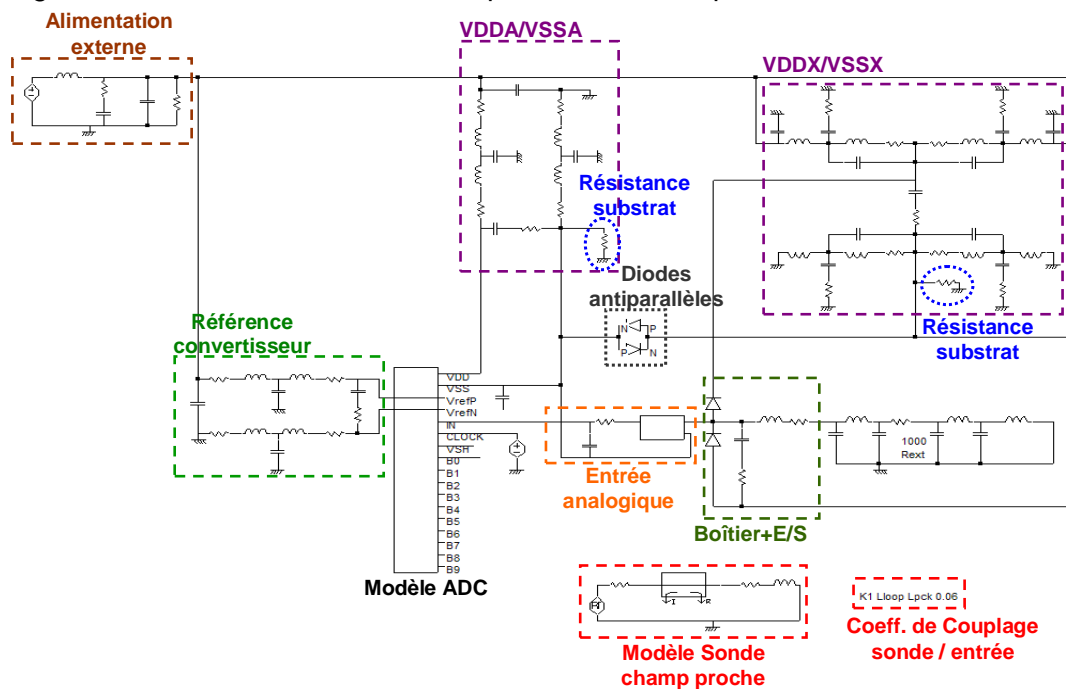


Figure 3-68 – Modèle de prédiction de la susceptibilité en champ proche du convertisseur analogique numérique

e. Simulation de l'immunité de l'entrée analogique du convertisseur

La figure 3-69 présente la comparaison entre la mesure et la simulation du seuil de susceptibilité du convertisseur à une agression en champ proche de l'entrée analogique entre 1 MHz et 2 GHz.

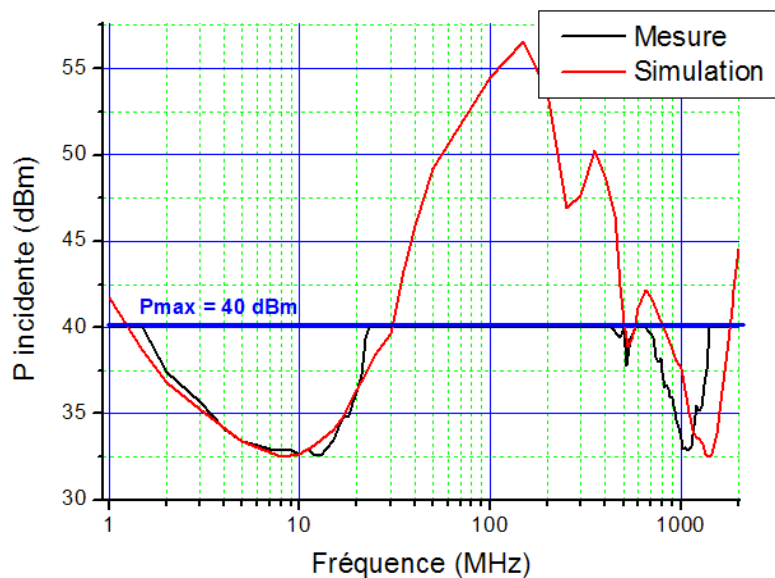


Figure 3-69 – Comparaison entre la mesure et la simulation du seuil de susceptibilité du convertisseur analogique numérique à une agression en champ proche de la broche d'entrée AN00

Une bonne corrélation est obtenue entre les résultats de mesure et de simulation, validant le modèle de prédiction de la susceptibilité du convertisseur. Entre 30 et 400 MHz, la puissance nécessaire pour induire une défaillance du convertisseur est supérieure à la puissance maximale disponible en mesure. Cependant, la mesure et la simulation de la susceptibilité ne nous donne pas directement une information sur la susceptibilité propre du circuit. En effet, quelle que soit la méthode d'injection, le niveau de susceptibilité mesuré correspond à la susceptibilité de l'ensemble constitué par le dispositif sous test et le système d'injection. Comme nous l'avons vu dans la première partie de ce chapitre, la boucle d'injection est un dispositif passe-haut. Jusqu'à environ 1 GHz, le couplage est multiplié par 10 à chaque nouvelle décade. Intuitivement, d'après les résultats de la figure 3-68, comme le niveau de puissance requis pour induire une défaillance à 10 MHz est sensiblement le même qu'à 1 GHz, et comme le couplage est 100 fois plus fort à 1 GHz qu'à 10 MHz, on en déduit que le circuit est beaucoup plus sensible à 10 MHz qu'à 1 GHz. Afin d'estimer le seuil de susceptibilité propre du convertisseur analogique numérique, nous décidons de retirer la contribution du dispositif de couplage de la mesure et de la simulation du seuil de susceptibilité. La figure 3-70 illustre la représentation qu'on peut donner au couplage de la perturbation produite par la sonde d'injection sur le circuit testé.

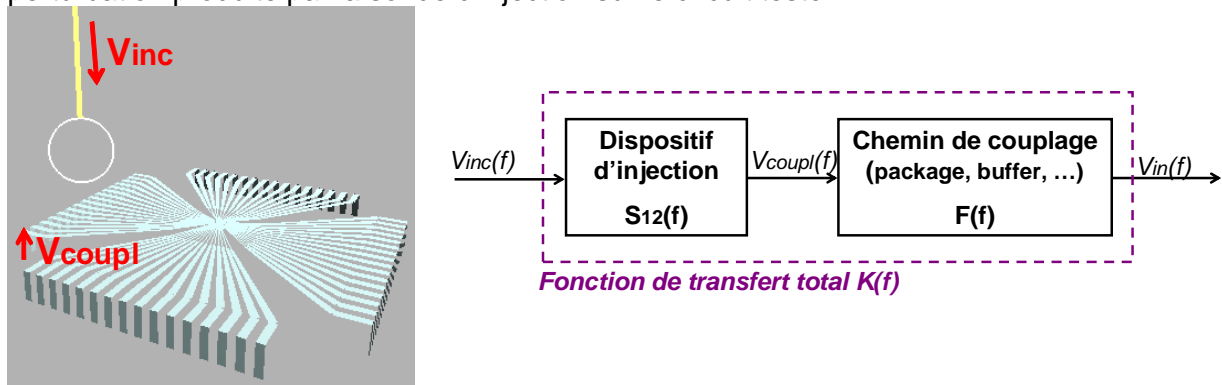


Figure 3-70 - Représentation du couplage entre la perturbation incidente produite par la sonde d'injection et le dispositif sous test

A partir de cette représentation, on définit la fonction de transfert totale de l'injection à l'aide de l'équation 3-24 :

$$K(f) = \frac{V_{in}(f)}{V_{inc}(f)} = S_{12}(f) \times F(f) \quad \text{Équation 3-24}$$

avec :

$V_{in}(f)$: tension en entrée du bloc agressé

$V_{inc}(f)$: tension incidente dans le dispositif d'injection

$V_{coupl}(f)$: tension générée sur le boîtier par le couplage de la perturbation incidente

$S_{12}(f)$: coefficient de couplage entre la perturbation produite par le dispositif d'injection et le boîtier du circuit sous test

$F(f)$: fonction de transfert entre l'entrée boîtier et l'entrée du bloc agressé

$K(f)$: fonction de transfert global

La fonction $K(f)$ relie l'amplitude de la perturbation incidente et celle du signal généré en entrée du bloc agressé, c'est-à-dire l'entrée du convertisseur analogique numérique dans notre cas. La mesure et la simulation de la susceptibilité du circuit en champ proche nous permet de déduire la tension incidente nécessaire pour induire une défaillance. Il est possible de caractériser le couplage $S_{12}(f)$ entre la sonde d'injection et le boîtier du circuit sous test. La susceptibilité propre du composant est contenue à l'intérieur du terme $F(f)$.

L'équation 3-25 développe cette fonction de transfert et fait apparaître un nouveau terme $Susc(f)$ définissant la susceptibilité propre du circuit.

$$F(f) = \frac{V_{in}(f)}{V_{coupl}(f)} = \frac{V_{in}(f)}{S_{12}(f) \times V_{inc}(f)} = \frac{V_{in}(f)}{Susc(f)} \quad \text{Équation 3-25}$$

Nous calculons donc le niveau de susceptibilité propre du convertisseur à partir de la mesure et de la simulation de la puissance incidente présentées sur la figure 3-69. Le coefficient de couplage S_{12} est celui déterminé dans la première partie de ce chapitre. La figure 3-71 présente la susceptibilité propre de l'entrée du convertisseur analogique numérique déduite de la mesure et de la simulation. Elle donne la tension induite sur la broche d'entrée nécessaire pour induire une défaillance. Le fait qu'on ne puisse pas mesurer le seuil de susceptibilité du convertisseur entre 25 et 500 MHz explique la différence de susceptibilité propre obtenue par mesure et par simulation. Ce résultat permet de mieux évaluer la susceptibilité du composant. On remarque ainsi que l'entrée analogique est 100 fois plus susceptible à 10 MHz qu'à 1 GHz, ce que le résultat brut ne pouvait pas laisser penser.

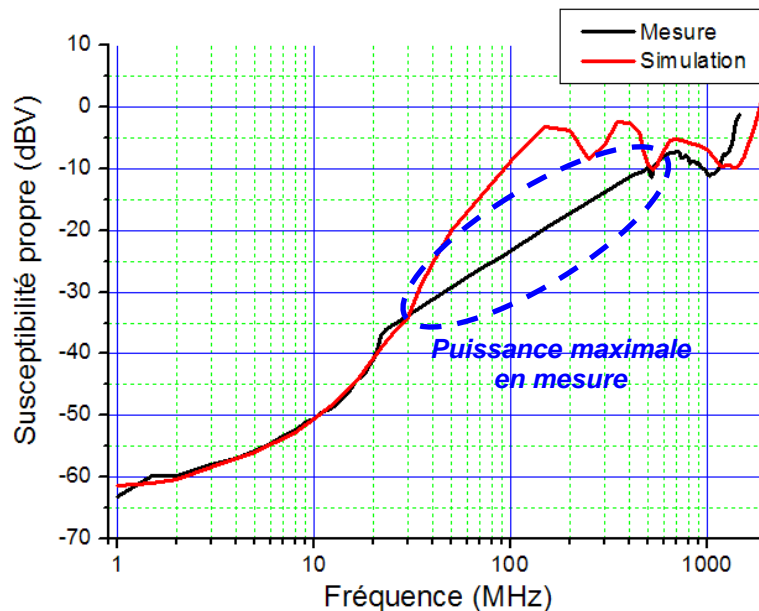


Figure 3-71 - Susceptibilité propre de l'entrée du convertisseur analogique numérique

Jusqu'à quelques mégahertz, le seuil de susceptibilité du composant est relativement stable. Sur cette bande, on assiste à une conversion directe du bruit présent sur l'entrée analogique qui n'est pas suffisamment atténué. Au-dessus de 10 MHz, l'immunité du convertisseur augmente très rapidement car l'entrée coupe très efficacement la perturbation incidente. Cependant, après 150 MHz, le seuil de susceptibilité du composant tend à se stabiliser et plusieurs pics de susceptibilité apparaissent à 250, 500 et 1300 MHz. Ce comportement est lié au fait que même si le filtre d'entrée coupe la perturbation incidente et l'écoule sur la référence de masse analogique VSSA, celle-ci n'est plus une équipotentielle à haute fréquence. En effet, l'ensemble des inductances parasites liées au boîtier et les capacités parasites entre les plans d'alimentation et les références de tension modifient l'impédance de la masse analogique et induisent des résonances. Au-dessus de 1.5 GHz, le seuil de susceptibilité augmente à nouveau. On retrouve une tendance similaire à celle observée lors du cas d'étude de l'agression de l'entrée digitale de ce microcontrôleur. L'immunité tend à augmenter avec la fréquence, mais on assiste à une stabilisation voire à une dégradation de l'immunité du composant sur la bande 100 MHz – 1 GHz liée à des résonances du réseau d'alimentation.

Un des avantages de la simulation est qu'elle nous aide à déterminer l'origine des pics de susceptibilité observés. En modifiant en simulation les valeurs des capacités et des inductances du modèle, on peut conclure quant à leur effet sur la susceptibilité du circuit :

- la diminution de l'immunité qui s'établit à partir de 150 MHz est due à la résonance de la capacité *on-chip* existant entre VDDA et VSSA
- les pics de susceptibilité à 250 et 500 MHz sont liés aux capacités *on-chip* entre VSSA et la référence VRL et entre VRL et VRH
- le pic de susceptibilité à 1.3 GHz dépend des valeurs des capacités des broches d'alimentation VDDA et VSSA, et des capacités présentes sur le chemin d'entrée
- les inductances et les capacités des boîtiers modifient légèrement les fréquences de résonance, mais leur influence reste mineure.

L'ajout des résistances de couplage substrat sur les rails de masse influe sur la susceptibilité du convertisseur. Pour l'illustrer, on effectue une simulation AC dans laquelle on injecte un signal sur la broche AN00 et on calcule le bruit arrivant en entrée du convertisseur, avec et sans les résistances de substrat. La figure 3-72 compare les résultats de ces deux simulations.

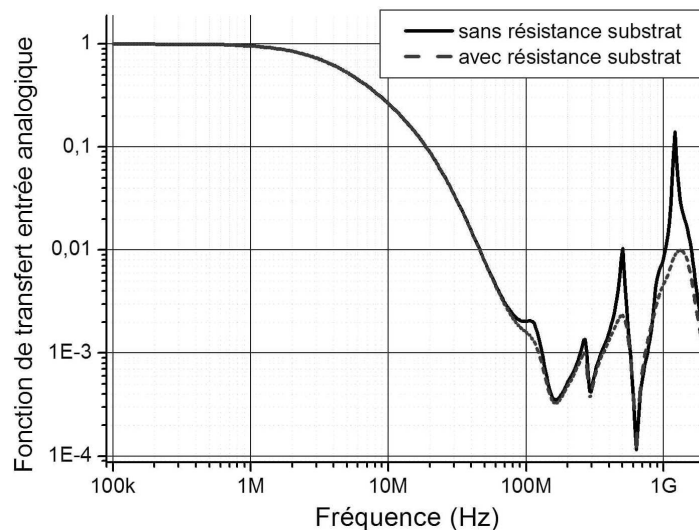


Figure 3-72 – Simulation de la fonction de transfert de l'entrée analogique avec et sans résistance de couplage substrat

Le résultat de cette simulation montre dans les bandes 300 – 400 MHz et 900 – 1500 MHz que le couplage substrat modifie la propagation du bruit injecté à l'intérieur du circuit et par conséquent la susceptibilité du convertisseur. En effet, à l'apparition des différentes résonances, le couplage substrat disperse une partie du bruit présent sur VSSA à l'intérieur du substrat, qui s'écoule ensuite à travers les autres broches de masse. Sur notre modèle, l'ajout d'une résistance de substrat divise par 15 le bruit présent en entrée du convertisseur à 1.3 GHz. Sans cette résistance, la puissance nécessaire pour induire une défaillance serait inférieure de 23 dB à la même puissance calculée avec la résistance de substrat. Sa prise en compte dans un modèle de susceptibilité est donc importante afin de ne pas surestimer la susceptibilité.

IV. Réflexion sur un modèle de susceptibilité des circuits intégrés

A travers les différents cas d'étude, nous avons eu l'occasion de produire des modèles de susceptibilité pour différents types de circuits. Certes, nous n'avons pas couvert l'ensemble

des circuits, mais certaines particularités ou points communs ont été mis en évidence, qui nous permettent de définir un ensemble de règles et de conseils pour la mise au point d'un modèle de susceptibilité des circuits intégrés.

- Avant de simuler un modèle de susceptibilité d'un circuit, il faut s'assurer que le modèle de l'injection est valide et qu'il permet de rendre compte de la perturbation qui arrive effectivement en entrée du circuit. Contrairement à la caractérisation de l'émission, la caractérisation de la susceptibilité utilise des dispositifs non adaptés qui peuvent influencer sur la mesure du seuil de susceptibilité. Cela est particulièrement vrai dans le cadre d'une injection conduite de type DPI, où la susceptibilité est fortement dépendante de l'impédance vue en entrée du dispositif d'injection. Elle est liée au chemin d'injection et au circuit. Si le modèle du dispositif d'injection ne permet pas de la retrouver correctement parce que le modèle du dispositif d'injection est erroné, on risque de rater la simulation de la susceptibilité du circuit testé. Les méthodes d'injection rayonnées telles que la cellule TEM ou le scan champ proche en immunité présentent l'avantage de posséder des dispositifs d'injection quasi indépendants du circuit sous test. Les modèles d'injection sont facilement réutilisables, seules les valeurs des couplages avec le circuit sous test changent.
- A travers les différents exemples présentés dans ce chapitre, nous avons pu nous rendre compte que la susceptibilité d'un circuit était fortement liée à la structure physique d'un circuit. Celle-ci fait apparaître de nombreuses résonances, particulièrement dans la bande 100 MHz – 2 GHz, qui modifient la susceptibilité du circuit. Il est certain que si on compare la susceptibilité de deux circuits présentant la même fonctionnalité et les mêmes caractéristiques, mais avec des routages différents, les seuils de susceptibilité de ces deux circuits seront différents.
- Cette constatation met en évidence le rôle clé du réseau d'alimentation interne (PDN) d'un circuit sur sa susceptibilité. Les capacités *on-chip* et les inductances parasites des boîtiers induisent un ensemble de résonances et changent l'impédance du réseau d'alimentation en fonction de la fréquence, modifiant ainsi la propagation de la perturbation à l'intérieur du circuit. La modélisation du PDN est cruciale, ce qui tend à rapprocher les modèles de susceptibilité aux modèles d'émission qui suivent un formalisme ICEM ou LEECS. Les caractérisations de l'impédance et les modèles passifs équivalents sont donc une des clés de l'établissement du modèle de susceptibilité. Disposer d'un profil de l'impédance en fonction de la fréquence permet au moins une analyse bas niveau de la susceptibilité puisqu'elle indique les fréquences sensibles du circuit.
- La simulation de la susceptibilité d'un circuit est une opération longue et parfois laborieuse puisqu'elle est basée sur un certain nombre d'itérations de simulations temporelles. Puisque la susceptibilité d'un circuit est liée au réseau passif d'alimentation, les simulations de type AC et $Z(f)$ peuvent permettre une analyse rapide mais partielle de la susceptibilité.
- Même si le boîtier introduit des inductances parasites qui sont liées aux résonances du PDN, son rôle reste modéré jusqu'à 2 GHz. Si on compare la susceptibilité de deux circuits identiques montés à l'intérieur de deux boîtiers différents, on modifiera sûrement légèrement les fréquences des pics de susceptibilité, mais on ne modifiera pas l'évolution du seuil de susceptibilité. Celle-ci est ancrée au cœur du circuit.
- Néanmoins, un modèle purement passif du réseau d'alimentation n'est pas toujours satisfaisant, comme nous l'avons vu dans l'étude de la susceptibilité du convertisseur. En effet, l'ajout de diodes anti-parallèles entre les différents rails de masse assure une meilleure isolation au bruit entre eux. Même si un modèle passif reste suffisant pour une simulation de l'émission puisque ces diodes ne sont jamais activées, ce n'est pas le cas lors d'une injection et ces diodes doivent alors apparaître dans un modèle de susceptibilité. Celui-ci doit donc faire apparaître un certain nombre de dispositifs non linéaires.

- Le couplage substrat est important pour la prédiction de l'émission puisqu'il fait apparaître des chemins de fuite pour le bruit de commutation. Nous avons vu qu'il l'est aussi pour la prédiction de la susceptibilité puisqu'il assure des chemins de fuite pour les perturbations injectées dans le circuit et le disperse ainsi. Nous avons modélisé son effet par des modèles très simples, mais des analyses plus poussées doivent être effectuées pour mieux appréhender son rôle sur la susceptibilité d'un circuit.
- Dans notre travail, nous nous sommes aussi intéressés à la susceptibilité des E/S. Nous avons pu nous rendre compte que le fichier IBIS contenait des informations cruciales (diodes de protection, capacité équivalente, buffer de sortie) pour la modélisation de la susceptibilité pour quelqu'un qui ne disposerait pas de la schématique de l'E/S.
- Parmi ces informations, la capacité équivalente C_{comp} d'une entrée est très importante pour la prédiction de la susceptibilité d'une entrée à une perturbation harmonique. En donnant une information sur l'impédance de l'entrée, elle permet d'estimer de manière fiable le seuil de susceptibilité.
- Néanmoins, le modèle IBIS présente certaines limites pour la prédiction de la susceptibilité d'une E/S. En premier lieu, le modèle IBIS donne rarement l'information sur la manière dont une E/S est connectée au réseau d'alimentation. En effet, le réseau d'alimentation modifie l'impédance équivalente d'une entrée et, de ce fait, la modélisation d'une entrée par une capacité unique C_{comp} n'est pas suffisante à partir de quelques dizaines de mégahertz.
- Ensuite, les diodes de protection ESD des entrées doivent apparaître dans les modèles de susceptibilité puisque les agressions appliquées sur les entrées sont en général suffisantes pour les activer. IBIS donne des informations sur ces protections par la mesure de la caractéristique $I(V)$ des entrées. Les plages de tensions sont rarement étendues au delà de $[0..V_{dd}]$ alors que la plage $[-V_{dd}..2V_{dd}]$ est nécessaire en immunité. Celles-ci sont certes suffisantes pour extraire un modèle de diodes. Néanmoins, ces mesures sont effectuées à l'aide d'un TLP qui soumet les diodes à des pulses très rapides et donc peu énergétiques. Or, les injections harmoniques ou continues correspondent à des perturbations beaucoup plus énergétiques, qui échauffent les structures de protections (diodes, résistances de diffusion). Ces effets thermiques ne sont pris en compte ni dans les modèles de diodes, ni dans les mesures fournies par IBIS.
- Les entrées de circuits intégrés disposent parfois de dispositifs de filtrage du bruit comme des triggers de Schmitt. Ceux-ci modifient le seuil de susceptibilité d'une entrée. Or, le modèle IBIS ne décrit que partiellement ce type de structure. Néanmoins, il est très simple de vérifier leur présence. Il pourrait être intéressant d'inclure dans IBIS la fonction de transfert statique d'une entrée, puisqu'elle permettrait de renseigner sur la présence d'une hystérésis.
- Un modèle de susceptibilité doit rendre compte de la fonctionnalité des blocs agressés, ou tout du moins de certaines caractéristiques liées à la défaillance observée. Par exemple, un modèle d'entrée doit rendre compte du seuil de basculement logique du *buffer*. Un modèle de PLL doit rendre compte de la fréquence du signal d'horloge en fonction d'une consigne et du jitter en fonction du bruit en entrée. Cela rend plus complexe la création d'un modèle de susceptibilité. Nous avons vu que le dispositif d'injection et le PDN influent sur la propagation du bruit à l'intérieur du circuit, le modèle fonctionnel du bloc doit rendre compte du comportement du bloc agressé à une perturbation donnée. Pour créer ce type de bloc fonctionnel ou comportemental, un langage tel que VHDL-AMS semble particulièrement adapté puisqu'il permet de modéliser beaucoup plus d'effet qu'avec un modèle électrique classique de type SPICE. De plus, il permet de placer des modèles comportementaux au milieu de netlists électriques classiques, et ainsi de

modéliser le comportement du bloc agressé et la propagation du bruit à travers le PDN.

Pour résumer ces différentes conclusions, observations et recommandations, la figure 3-73 présente une proposition d'architecture d'un modèle de susceptibilité d'un circuit. Celui-ci fait apparaître le PDN et les E/S à partir d'éléments passifs et de quelques éléments non linéaires classiques de type diodes ou transistors. Le bloc agressé est représenté par une sorte de boîte noire, décrite en SPICE ou en VHDL-AMS et qui rend compte des caractéristiques influentes sur la susceptibilité, qui est interconnecté au réseau d'alimentation et aux différentes E/S et signaux du modèle.

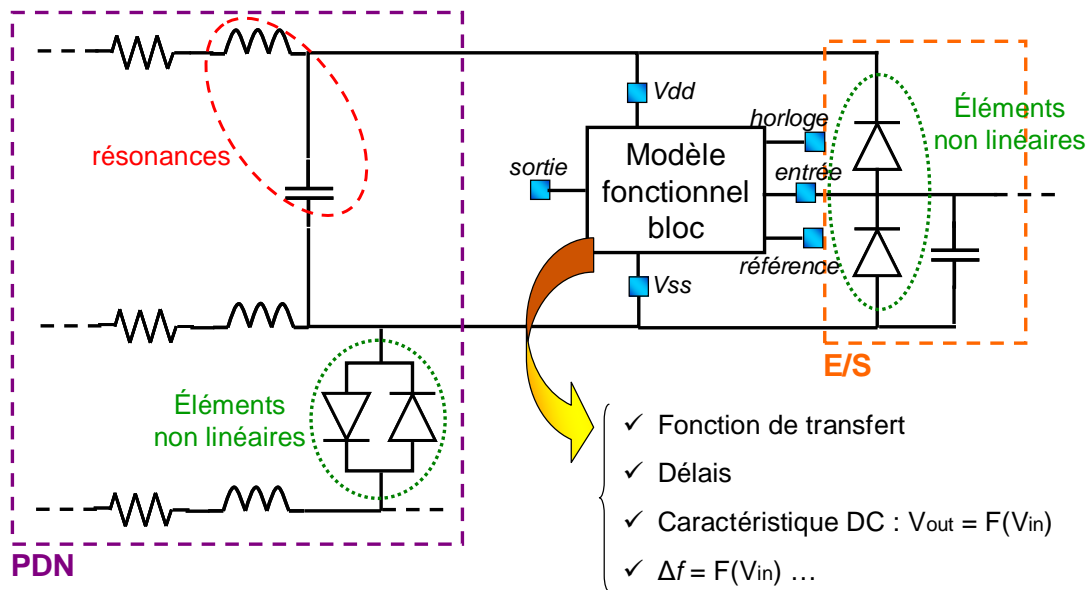


Figure 3-73 – Modèle générique de prédiction de la susceptibilité d'un circuit intégré

V. Conclusion

Dans ce chapitre, nous avons présenté une nouvelle méthode d'injection permettant d'étudier la susceptibilité des circuits intégrés à des agressions rayonnées et localisées en champ proche, typiques des agressions que subissent les circuits lors de couplages avec des circuits rapprochés. Les principaux avantages de cette méthode ont pu être mis en évidence. L'intérêt majeur de cette technique est sa capacité à réaliser des injections localisées, sans contact, sans PCB de test tout en ne demandant qu'une puissance modérée. Elle favorise ainsi le diagnostic de l'origine des défaillances. Une autre méthode rayonnée comme la cellule TEM n'aurait pas facilité le diagnostic. Une injection comme la DPI aurait exigé une carte de test spéciale. Ensuite, cette méthode est adaptée pour des injections qui s'étendent jusqu'à 10 GHz, ce qui permet la caractérisation de la susceptibilité sur une bande de fréquence sur laquelle des méthodes telles que la DPI ou la BCI ne sont plus adaptées. Enfin, l'aspect modélisation de l'injection est aussi un paramètre à prendre en compte puisque le dispositif d'injection influe sur le signal réellement couplé en entrée du dispositif sous test. De plus, quel que soit le circuit testé, le modèle du dispositif d'injection reste inchangé, ce qui n'est pas le cas pour l'injection conduite en DPI. Ces quelques avantages en font une méthode dédiée à la caractérisation de la susceptibilité des circuits intégrés.

Pendant, pour des injections harmoniques, à cause de la faiblesse du couplage, les puissances à mettre en jeu peuvent devenir importantes et la mise en œuvre de cette

méthode exige l'emploi d'un amplificateur 100 W. Il faut néanmoins rappeler que le couplage est faible et du même ordre de grandeur que d'autres méthodes rayonnées telles que la cellule TEM. Il est peut être conseillé de n'utiliser cette méthode que dans les cas d'agressions de circuits relativement sensibles, tels que des circuits analogiques. Même si nous ne l'avons pas fait apparaître dans ce chapitre, on peut toutefois signaler que cette méthode est particulièrement adaptée pour l'injection localisée et sans contact de transitoires rapides [LAC06]. La largeur de leur spectre, ainsi que l'amplitude importante des impulsions compensent la faiblesse du couplage, permettant de générer des transitoires suffisamment élevé pour induire des défaillances dans des circuits intégrés.

Nous avons donc fait la démonstration de la faisabilité de cette technique d'agression. Cependant, de nombreux travaux restent à faire pour l'améliorer, notamment en ce qui concerne le couplage avec le dispositif sous test. Plusieurs solutions peuvent être envisagées : utiliser des sondes multibrins afin d'augmenter le flux du champ magnétique, utiliser une probe pouvant injecter plus d'une composante du champ magnétique. De plus, nous avons principalement mis l'accent sur des injections à l'aide de sondes champ proche de type magnétique. Il serait intéressant de s'intéresser aux sondes de champ électrique. Celles-ci peuvent être particulièrement efficaces pour l'agression de circuits en haute impédance.

En outre, dans le cadre de la validation de cette méthode, nous nous sommes intéressés à la simulation de la susceptibilité et à la construction de modèles de prédiction de l'immunité des circuits intégrés aux perturbations électromagnétiques à travers plusieurs cas d'étude. Nous avons pu ainsi proposer une méthodologie et fournir des conseils pour la mise en place d'un modèle de prédiction de la susceptibilité des circuits intégrés. Une réflexion autour d'un modèle générique de prédiction de la susceptibilité des circuits a enfin été présentée. Celle-ci peut servir de base pour une discussion dans le cadre d'un groupe de travail autour d'un modèle de prédiction de la susceptibilité qui serait proposé comme standard. Certes, il reste à valider cette approche de modélisation à travers des cas d'étude supplémentaires, sur des circuits de nature et de fabricants différents. De plus, nous avons travaillé uniquement en injection harmonique. Il conviendra donc de vérifier si ce modèle est capable de fournir de bonnes prédictions pour des perturbations de type transitoire.

VI. Références

- [AGI01] Agilent Technologies, « De-embedding and Embedding S-parameter Networks Using a Vector Network Analyzer », Application note 1364-1, 2001
- [ALA07] A. Alaeldine, N. Lacrampe, J. L. Levant, R. Perdriau, « Efficiency of Embedded On-Chip Protections to Continuous Harmonic and Fast Transient Pulses with respect to Substrate Injection », », IEEE International Symposium on EMC 2007, Honolulu, Hawaii, 9 – 13 July 2007
- [BEN05] S. Bendhia, J. Joly, C. Lochot, C. Labussière, « A 16 bit Microcontroller emission measurements and modeling using different approaches and a specific test board », EMC Compo 05, Munich, Germany, November 2005.
- [COMB96] P. F. Combes, « Micro-Ondes – Lignes, Guides et Cavités », Dunod, ISBN 2-10-002840-5, 1996
- [EMC] ASERIS-EMC2000 v3.7, documentation technique, Mars 2004, disponible sur <http://www.aseris-emc2000.com>
- [ENG79] G. F. Engen, C. A. Hoer, « "Thru-Reflect-Line" : An Improve Technique for calibrating the Dual-Six Port Automatic Network Analyzer », IEEE Transactions Microwave Theory and Techniques, vol 27, no. 12, December 1979
- [FAST] FastModel, freeware disponible sur www.fastfieldsolvers.com
- [FEK] FEKO 4.1, User's Manual, 2003, plus d'informations sur www.feko.info

- [GHAR96] R. Gharpurey, R. G. Meyer, « Modeling and Analysis of Substrate Coupling in Integrated Circuits », IEEE Journal of Solid-State Circuits, vol. 31, no. 3, March 1996
- [HAST01] A. Hastings, « The Art of Analog Layout », Prentice Hall, ISBN 0-13-087061-7, 2001
- [ICEMC] E. Sicard, A. Boyer, « IC-EMC – User's Manual », April 2007, disponible sur www.ic-emc.org
- [ICH06] K. Ichikawa, M. Inagaki, Y. Sakurai, « Simulation of Integrated Circuit Immunity with LEECS Model », 17th International Zurich Symposium on Electromagnetic Compatibility, 2006
- [IEC62132] IEC 62132-1 part 1, « Integrated Circuits, Measurement of Electromagnetic Immunity, 150 KHz – 1 GHz : General and Definitions », 2001.
- [KAN93] Kanda M., « Standard Probes for Electromagnetic field Measurements », IEEE Transactions on Antennas and Propagation, vol. 41, no. 10, October 1993.
- [LAB06] C. Labussière, G. Bouisse, J. Tao, E. Sicard, C. Lochot, « Characterization and Modeling of the Supply Network from an Integrated Circuit up to 10 GHz », EMC Europe 06, Barcelone, Septembre 2006
- [LAC06] N. Lacrampe, A. Boyer, « Original Methodology for Integrated Circuit ESD Immunity combining VF-TLP and Near Field Scan Testing », 3rd EOS/ESD/EMI Workshop – Toulouse – 18-19 mai 2006, pp. 51 – 54
- [LAM06] E. Lamoureux, « Etude de la Susceptibilité des Circuits Intégrés Numériques aux Agressions Hyper-Fréquences », thèse soutenue à l'INSA de Toulouse, Janvier 2006
- [LAU91] J. J. Laurin, S. G. Zaky, K. G. Balmain « EMI-Induced Failures in Crystal Oscillators », IEEE Transactions on Electromagnetic Compatibility, vol. 33, no. 4, November 1991
- [MAL85] T. Maloney, N. Khurana, « Transmission line pulsing techniques for circuit modelling of ESD phenomena », Proceedings of the EOS/ESD Symposium, 1985
- [MAUR95] O. Maurice, « Méthode de Caractérisation de la Susceptibilité des Composants Electroniques Logiques aux Impulsions Sinusoïdales entre 0.1 et 4 GHz », Mémoire d'ingénieur CNAM, Paris, 1995
- [PAUL92] Clayton R. Paul, « Introduction to Electromagnetic Compatibility », Wiley-Interscience ISBN 0-471-54927-4, 1992.
- [S12X] « MC9S12XDP512 Data Sheet », documentation technique disponible sur www.freescale.com
- [SCIL] SCILAB, freeware disponible sur <http://scilabsoft.inria.fr/>
- [SMED02] T. Smedes, R. M. D. A. Velghe, R. S. Ruth, A. J. Huitsing, « The Application of Transmission Line Pulse Testing for the ESD Analysis of Integrated Circuits », Journal of Electrostatics, no 56, 2002, pp. 399 – 414
- [WANG04] K. Wang, D. Pommerenke, J. M. Zhang, R. Chundru, « The PCB Level ESD Immunity Study by using 3 Dimension ESD Scan System », IEEE International Symposium on EMC 2004, vol. 2, 9-13 August 2004, pp. 343 – 348
- [ZAK92] S. G. Zaky, K. G. Balmain, G. R. Dubois, « Susceptibility Mapping », IEEE International Symposium on EMC, August 1992, pp. 439 – 442

Chapitre 4. Couplage puce à puce

Dans les chapitres précédents, nous nous sommes intéressés à la mesure et à la modélisation de l'émission et de la susceptibilité rayonnées en champ proche des circuits intégrés. Ces études nous ont permis de définir des méthodes et des concepts que nous allons maintenant réutiliser afin de développer deux approches visant à prédire l'apparition de défaillances dues au couplage mutuel dans le cas d'un rapprochement de circuits intégrés. Ces méthodes ont pour but d'évaluer l'effet du placement des circuits sur le couplage par interférences. Dans ce chapitre, ces méthodes seront évaluées à l'aide d'un démonstrateur dont nous détaillerons le principe. Nous discuterons ensuite de leur efficacité.

I. Etude du rapprochement entre deux circuits par un démonstrateur

A. Définition du cas test

Un des objectifs de ce travail est de définir une méthodologie qui permette de prédire le risque de défaillances dues au couplage mutuel entre deux circuits intégrés. En effet, dans le cas où des circuits sensibles, comme des circuits analogiques ou des étages de réception radiofréquence, sont situés très proches de circuits agressifs du point de vue de l'émission parasite, le placement des composants devient crucial afin de limiter les risques de parasitage mutuel. Nous évaluerons l'efficacité des méthodes proposées grâce à un démonstrateur constitué d'un circuit agresseur et d'un circuit victime. Avant tout, il convient de spécifier la topologie des problèmes d'interférences que nous cherchons à adresser. Il s'agit ici de l'étude d'un couplage mutuel entre deux circuits.

N'ayant pas accès à des technologies d'intégration de circuits très avancées (par exemple un report de puces nues à l'intérieur d'un même boîtier), nous travaillerons avec des circuits montés à l'intérieur de boîtiers séparés. Le couplage des interférences se fera donc par l'intermédiaire des boîtiers des circuits, leurs interconnexions (*leadframe*, fils de *bonding*) étant de plus grandes dimensions que celles à l'échelle d'une puce. Le rapprochement des circuits se fera donc en vis-à-vis, créant ainsi le couplage entre les broches des boîtiers. D'une certaine manière, ce rapprochement ressemble aux assemblages verticaux de boîtiers appelés *package-on-package* [YOSH05] [YOSH06].

Pour ne favoriser que la création d'un couplage mutuel, il convient d'isoler les boîtiers de tout autre source de bruit. Pour cela, il est possible d'isoler les circuits testés sur une face des cartes sur lesquelles ils sont montés et de réduire les interactions entre les circuits et les autres composants des cartes à l'aide de plan de masse. Afin d'éviter tout couplage conduit entre les deux circuits, leurs alimentations sont séparées. Un des besoins de cette étude est de prédire l'effet du placement des composants sur les interférences entre les circuits. Ainsi, le démonstrateur que nous cherchons à réaliser doit permettre de contrôler les positions relatives des composants. A cet effet, nous avons réalisé un support mécanique permettant de contrôler le placement horizontal des composants et leur séparation avec une précision de l'ordre de la dizaine de microns sur la séparation. La figure 4-1 détaille le principe du démonstrateur (gauche) et la façon dont les deux circuits sont rapprochés.



Figure 4-1 - Démonteur du rapprochement de deux circuits intégrés : principe du support mécanique (gauche) et configuration du rapprochement (droite)

B. Choix des composants

Nous cherchons à rapprocher des circuits afin de créer des interférences dues au rapprochement pouvant perturber le comportement d'un des circuits. Le choix des circuits se fait donc de manière à disposer d'un circuit clairement identifié comme agresseur d'un point de vue électromagnétique, et un deuxième dont les niveaux de sensibilité le rendront susceptible lors du rapprochement. Le microcontrôleur S12X semble être un candidat intéressant pour cette étude. En effet, nous avons mis en évidence dans le chapitre précédent la faiblesse de son convertisseur analogique-numérique (CAN), dont l'entrée est sensible à des perturbations de quelques millivolts. De plus, nous avons établi un modèle satisfaisant de prédiction de sa susceptibilité lorsqu'il est soumis à une agression rayonnée en champ proche. Le CAN sera utilisé de la même manière que dans la mesure de caractérisation de sa susceptibilité en champ proche, le critère de défaillance considéré sera une modification de la valeur convertie.

Dans le chapitre précédent, nous avons pu mettre en évidence que le CAN était sensible à des perturbations rayonnées appliquées localement sur la broche de l'entrée analogique sur deux bandes de fréquence distinctes :

- une première en basse fréquence centrée autour de 10 MHz correspondant à une conversion directe des perturbations couplée.
- une deuxième à haute fréquence centrée autour de 1 GHz correspondant à une pénétration du bruit sur les rails d'alimentation et les références du CAN due à des phénomènes de résonances internes

Il convient de choisir un circuit agresseur dont les fréquences d'émission maximale coïncident avec celles de susceptibilité maximale du circuit victime. De plus, l'agresseur doit être capable de produire des champs électromagnétiques d'un niveau suffisamment élevé pour perturber la victime. On peut envisager deux types de circuits :

- un circuit de puissance de type hacheur ou commutateur : ces composants peuvent supporter des courants de plusieurs ampères et sont commandés par des signaux basses fréquences, atteignant quelques centaines de kilohertz jusqu'à quelques mégahertz. Ainsi, les appels de courant induits à chaque commutation peuvent produire des émissions dont les spectres s'étendent jusqu'à plusieurs dizaines de mégahertz.
- un émetteur radiofréquence (RF) : ces composants émettent des signaux quasi harmoniques dont la fréquence peut être fixée jusqu'à plusieurs gigahertz. La puissance rayonnée peut atteindre quelques dizaines de milliwatts (si on se fie aux standards de régulation de l'émission rayonnée, les émetteurs RF sont souvent limités à 20 mW).

Un commutateur de puissance pourrait générer une agression autour de la bande sensible du CAN à 10 MHz et le perturber sur sa bande de base. De même, un émetteur RF dont les fréquences d'émission se situeraient entre 900 MHz et 1.3 GHz serait en mesure d'agresser le CAN. Par souci de simplicité de mise en œuvre et pour assurer une puissance d'émission suffisante, nous décidons de choisir comme agresseur un circuit de puissance. Le choix s'est porté sur un commutateur de puissance de type MOSFET (HEXFET Power MOSFET IRF610 d'International Rectifier) [IRF]. Même si cela va à l'encontre des règles de CEM de réduction de l'émission et du couplage des interférences, nous cherchons par ce démonstrateur à favoriser la création de défaillances par couplage mutuel. Ce commutateur doit donc générer une émission rayonnée maximale dans la bande sensible du CAN. Pour augmenter l'émission de bruit et disposer d'un contrôle sur la fréquence d'émission maximale du commutateur, celui-ci est chargé par un résonateur LC dont la fréquence de résonance est réglée sur la première bande de fréquence sensible du CAN, c'est-à-dire autour de 10 MHz. La figure 4-2 illustre comment le décalage de la fréquence de résonance permet d'augmenter le risque d'interférences.

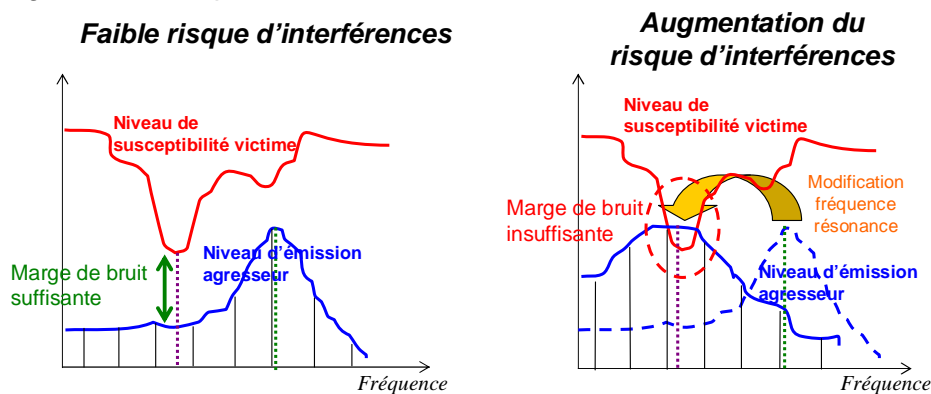


Figure 4-2 – Illustration du risque d'interférences entre les 2 circuits

Même si la fréquence fondamentale du spectre d'émission est fixée par la fréquence de commutation du commutateur, le résonateur crée une remontée du spectre autour de la fréquence de résonance. La figure 4-3 décrit le schéma de principe du circuit agresseur.

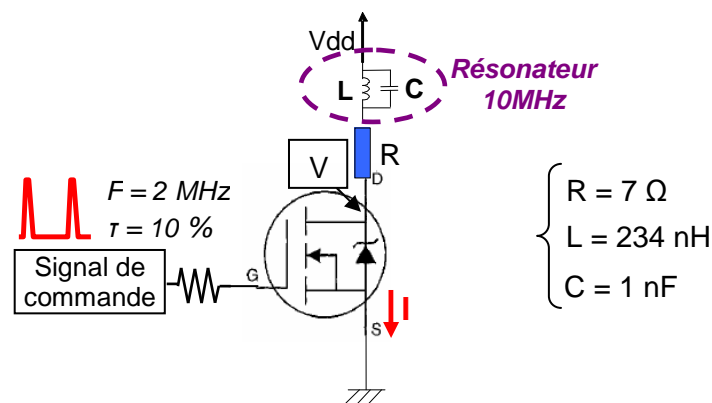


Figure 4-3 – Schéma de principe du circuit agresseur

Il s'agit d'un commutateur MOSFET commandé par un signal PWM et chargé par une résistance de 7 Ω. La fréquence du signal de commande est fixée à 2 MHz, ce qui est très proche de la fréquence de coupure du composant. Le rapport cyclique est fixé à 10 % pour réduire les échauffements thermiques. A chaque commutation, un courant parasite va circuler entre le drain et la source du transistor MOS. Cependant, pour favoriser la création de transitoires dont le spectre est centré autour de 10 MHz, un résonateur LC est ajouté à la charge. L'inductance est une inductance spirale réalisée sur la carte de l'agresseur. La figure

4-4 détaille ces dimensions et l'équation 4-1 donne une formule analytique permettant de calculer la valeur de l'inductance [WHE28].

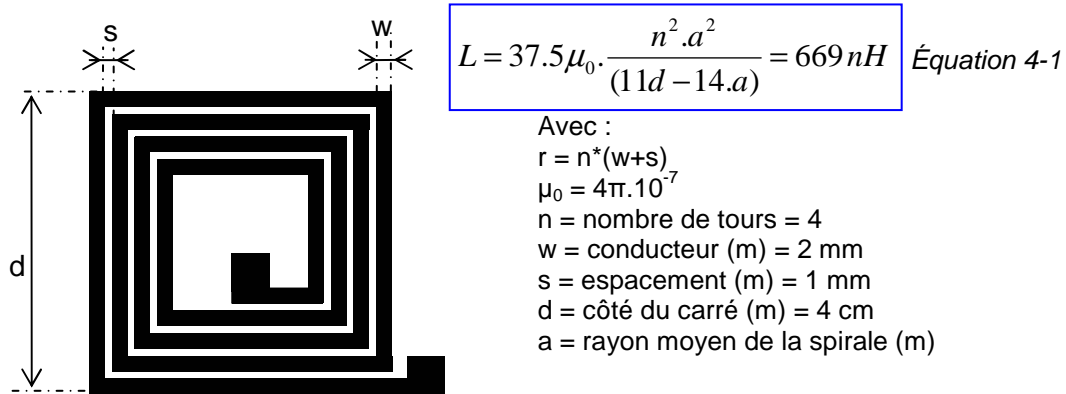


Figure 4-4 – Dimensions de l'inductance du résonateur

Néanmoins, cette formule ne tient pas compte du fait que l'inductance soit au-dessus d'un plan de masse, comme cela est le cas sur notre carte. En effet, celui-ci va avoir tendance à réduire la valeur de l'inductance Il est préférable d'utiliser un simulateur électromagnétique comme FastHenry [FAST] pour déterminer l'inductance. Sans le plan de masse, le simulateur donne une valeur d'inductance de 660 nH, alors qu'avec le plan de masse elle n'est plus que de 234 nH. La capacité du résonateur est discrète, sa valeur est fixée à 1 nF pour avoir une fréquence de résonance de 10 MHz.

C. Protocole de mesure

Le banc mécanique de positionnement permet de déplacer la carte agresseur au-dessus de la carte victime en plaçant les deux composants en vis-à-vis. On recherche d'abord le positionnement « pire cas », c'est-à-dire la position relative des composants dans un plan horizontal qui optimise la génération de la défaillance. Celle-ci peut facilement être déterminée à partir du résultat de conversion du CAN, comme le montre la figure 4-5. En effet, comme la victime est un convertisseur analogique-numérique à l'entrée duquel on applique une référence de tension nulle, le résultat de conversion correspond à la différence de potentiel induite par le couplage de la perturbation sur son entrée. L'affichage du résultat de conversion nous donne donc une information indirecte sur la valeur du couplage entre le circuit victime et le circuit agresseur. Le positionnement pire cas est atteint dès que la valeur du résultat de conversion est maximale.

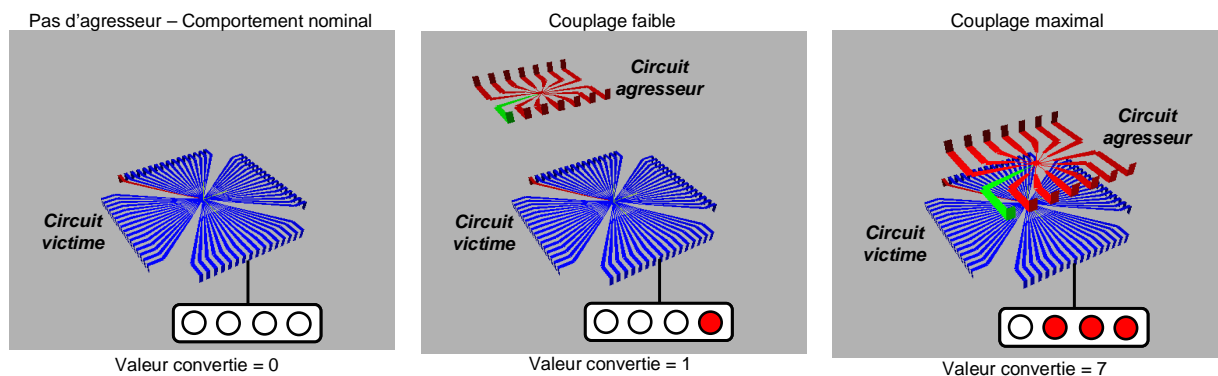


Figure 4-5 – Corrélation entre le couplage des circuits et le résultat de conversion du convertisseur analogique numérique

Ensuite, dès que cette position est déterminée, on peut modifier la séparation des deux composants et la mesurer à l'aide d'une vis micrométrique. Ainsi, il est possible d'évaluer

l'effet de la hauteur sur le couplage et fixer une marge au niveau de la séparation entre les composants qui supprime toute erreur de conversion. Par exemple, en alimentant le commutateur sous 30 V, après avoir déterminé la position horizontale qui optimise le couplage, on trouve que la séparation nécessaire entre les boîtiers pour faire disparaître toute erreur de conversion est de 6 mm. Si on rapproche le circuit agresseur, on augmente l'erreur de conversion. Notre démonstrateur permet donc de faire apparaître un ensemble de défaillances d'un circuit dues au rapprochement d'un autre circuit et d'analyser l'effet du placement sur la défaillance. Grâce à celui-ci, nous allons pouvoir tester et valider des méthodes de prédiction de la compatibilité entre deux circuits rapprochés.

II. Prédiction de l'auto-compatibilité par analyse comparative des niveaux d'émission et de susceptibilité

A. Principe

Une manière empirique de déterminer si une défaillance peut apparaître par rapprochement de deux circuits est de comparer leurs niveaux respectifs d'émission et de susceptibilité. La mesure ou la simulation de l'émission en champ proche de l'agresseur et celles de la susceptibilité de la victime permettent de caractériser ces niveaux et par conséquent de renseigner sur la possibilité d'une défaillance, ou tout du moins s'il existe une marge suffisante pour garantir un fonctionnement correct. La figure 4-6 décrit ce concept. Imaginons un rapprochement de deux circuits, soit dans un empilement de circuits ou de boîtiers, soit dans un rapprochement de cartes. Ce dernier cas est similaire au cas mis en œuvre avec notre démonstrateur. Supposons que l'on dispose de deux agresseurs différents appelés A et B et d'un seul circuit victime. Dans un premier temps, on caractérise le seuil de susceptibilité harmonique du circuit victime et le spectre d'émission des deux agresseurs. Tous ces niveaux sont exprimés dans la même unité et on choisit de les comparer directement, comme le montre la courbe de la figure 4-6.

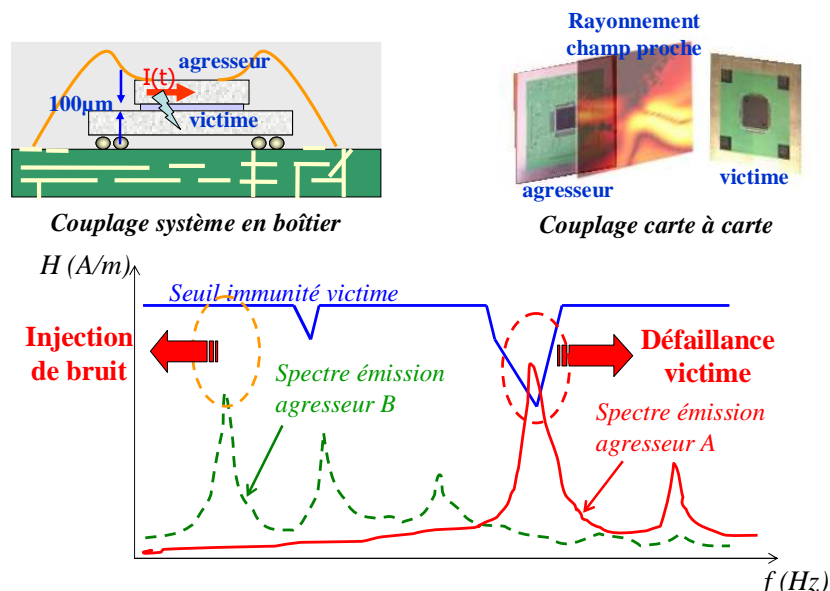


Figure 4-6 – Analyse de l'auto-compatibilité entre circuits par comparaison des niveaux d'émission et de susceptibilité

On voit clairement que le circuit A est en mesure de perturber le circuit victime car son niveau d'émission est suffisamment élevé autour de la fréquence sensible du circuit victime.

Dans cette configuration, on peut craindre une défaillance. Par contre, le spectre d'émission du circuit B ne dépasse jamais le seuil de la victime. Néanmoins, si on ne connaît pas la marge minimale à garantir entre le seuil de susceptibilité et le niveau d'émission, il est difficile de conclure quant à l'apparition d'une défaillance. Cependant, même si ce genre de comparaison semble trivial, certaines précautions doivent être prises pour l'effectuer de manière correcte. En effet, il est nécessaire de respecter les contraintes suivantes :

- les niveaux d'émission et de susceptibilité doivent être exprimés avec les mêmes unités
- les niveaux d'émission et de susceptibilité donnés doivent être représentatifs de la véritable interaction entre les circuits
- toutes les harmoniques du niveau d'émission doivent être comparées relativement au seuil de susceptibilité

Condition n°1 :

La première condition est évidente car, pour comparer deux grandeurs, il est indispensable qu'elles soient exprimées dans la même unité. Dans notre étude, nous utiliserons le champ magnétique exprimé en dBA/m.

Condition n°2 :

La deuxième condition concerne le fait que les grandeurs que l'on compare soient représentatives de l'état commun dans lequel se trouvent les deux circuits lorsqu'ils se perturbent mutuellement. Par exemple, lorsqu'on mesure la susceptibilité d'un circuit en champ proche à l'aide d'une sonde miniature de champ magnétique, la source d'agression est quasi ponctuelle et il est nécessaire qu'elle produise un niveau donné d'une certaine composante du champ magnétique pour engendrer une défaillance. Cependant, dans le cas d'un couplage entre circuit, la source d'agression est localisée au niveau des broches du circuit agresseur et celle-ci n'est plus ponctuelle. Supposons que les broches couplées des deux boîtiers soient parallèles, le champ produit par le circuit victime est constant et se couple le long de la broche du circuit victime (figure 4-7). Dans ce cas, le champ requis pour induire une défaillance est plus faible que dans le cas d'une agression en scan champ proche.

Pour rendre l'agression obtenue à l'aide de la sonde champ proche comparable à l'agression créée par le circuit agresseur, nous allons faire une approximation. Différents modèles ont été développés pour prédire la différence de potentiel parasite sur une ligne due au couplage d'une onde électromagnétique incidente [RACH93] [TAYL65]. Quelle que soit la nature de cette onde, le signal généré sur la ligne est lié à l'intégration du champ incident le long de toute la ligne. Le modèle équivalent du couplage de l'onde incidente sur la ligne se décompose généralement en cellules localisées composées de générateur de courant ou de tension dont l'amplitude est proportionnelle à l'intégrale du champ sur un tronçon de la ligne. Le nombre de cellules est lié à la fréquence de l'onde incidente et permet de rendre compte de l'effet de propagation de la ligne. La longueur de chaque cellule doit respecter l'approximation quasi-statique. La figure 4-7 illustre l'agression en champ magnétique d'une broche d'un boîtier de circuit intégré par une sonde miniature et par la broche d'un autre circuit parcourue par un courant important. Dans le premier cas, le champ rayonné est localisé alors que dans le second cas il est réparti de manière quasi constante le long de toute la broche. Néanmoins, ces deux cas de couplage de champ magnétique peuvent se modéliser par le même modèle équivalent à une cellule. Ce modèle est valide tant qu'on respecte l'approximation quasi-statique. Comme nous travaillons sur des broches de boîtiers dont les longueurs dépassent rarement le centimètre, cette approximation reste valide jusqu'à plusieurs gigahertz.

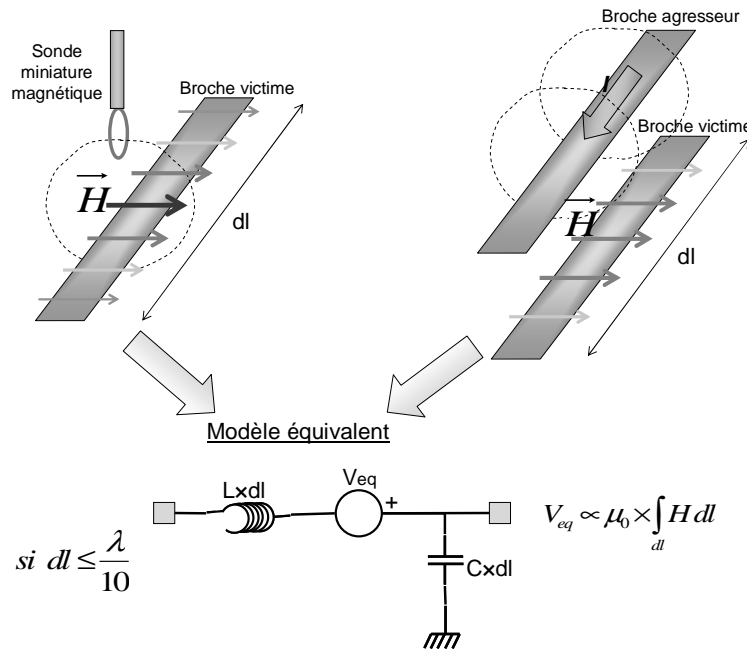


Figure 4-7 – Comparaison et modélisation de deux perturbations rayonnées d’une broche d’un boîtier de circuit intégré

Une manière de comparer l’effet de deux ondes incidentes différentes est de comparer la valeur de la différence de potentiel produite par leur couplage sur la ligne. Si on suppose que l’on travaille à une fréquence faible, le générateur équivalent de bruit a une amplitude égale à l’intégrale du champ incident le long de la ligne. Il s’agit donc du champ moyen le long de la ligne. Même s’il s’agit d’une approximation valide en basse fréquence, elle offre un moyen simple de comparer deux agressions différentes.

Condition n°3 :

Enfin, la dernière condition concerne le fait que l’agression produite par le circuit agresseur n’est pas forcément purement harmonique. La mesure de susceptibilité en scan champ proche est basée sur une injection harmonique, c’est-à-dire que le seuil de susceptibilité est un seuil harmonique et qu’il indique le niveau de champ nécessaire pour induire une défaillance lorsque le composant sous test est perturbé par un signal purement sinusoïdal. Or, le spectre généré par la commutation du commutateur de puissance est constitué de plusieurs harmoniques qui se superposent et sont responsables de manière simultanée de la génération d’une défaillance. Comparer directement un spectre d’émission et un seuil de susceptibilité harmonique n’a de sens que si le spectre d’émission est purement harmonique. Si ce n’est pas le cas, comme les différents harmoniques composants le spectre d’émission vont se superposer, il est nécessaire de tenir compte de l’effet de toutes les harmoniques présentes dans son spectre. Dans la partie suivante, nous allons décrire une méthodologie permettant de réaliser correctement cette comparaison.

B. Notion de niveau d’émission relatif

On suppose que l’on travaille en régime linéaire et que le signal produit par le circuit agresseur contient plusieurs harmoniques. L’effet d’une harmonique sur le circuit victime va être d’autant plus sévère que le circuit est susceptible à la fréquence de cette harmonique. Ainsi, pour connaître l’impact d’une harmonique du signal émis sur la victime, il faut la comparer au seuil de susceptibilité donnée à la fréquence de cette harmonique. D’un point de vue mathématique, cela revient à pondérer le niveau d’émission par le seuil de

susceptibilité. On définit donc le niveau d'émission pondéré W_n pour chaque harmonique n du signal émis (équation 4-2).

$$W_n = \frac{E_n}{S_n} \quad \text{Équation 4-2}$$

avec :

E_n le niveau d'émission de l'harmonique n

S_n le seuil de susceptibilité à la fréquence de l'harmonique n

On remarque que pour une harmonique donnée, plus le niveau d'émission pondéré est grand, plus cette harmonique aura un impact négatif sur la victime. De plus, si le niveau d'émission pondéré de l'harmonique est égal à 1, alors l'application unique de cette harmonique induit théoriquement une défaillance. La figure 4-8 illustre le concept d'émission pondérée. Supposons qu'on compare le seuil de susceptibilité du circuit victime avec le spectre d'émission du circuit agresseur et que ce dernier est composé de 3 harmoniques. D'après cette figure, on s'aperçoit que l'harmonique E2 aura le plus d'impact sur la défaillance du circuit même si ce n'est pas l'harmonique qui a l'amplitude la plus grande. En effet, c'est à la fréquence de E2 que l'écart entre le spectre d'émission de l'agresseur et le seuil de susceptibilité de la victime est le plus faible. Cet écart entre le spectre d'émission et le seuil de susceptibilité apparaît clairement sur le spectre d'émission pondéré qui apporte un meilleur éclairage sur l'impact de chacune des harmoniques composant le spectre d'émission sur la génération d'une défaillance.

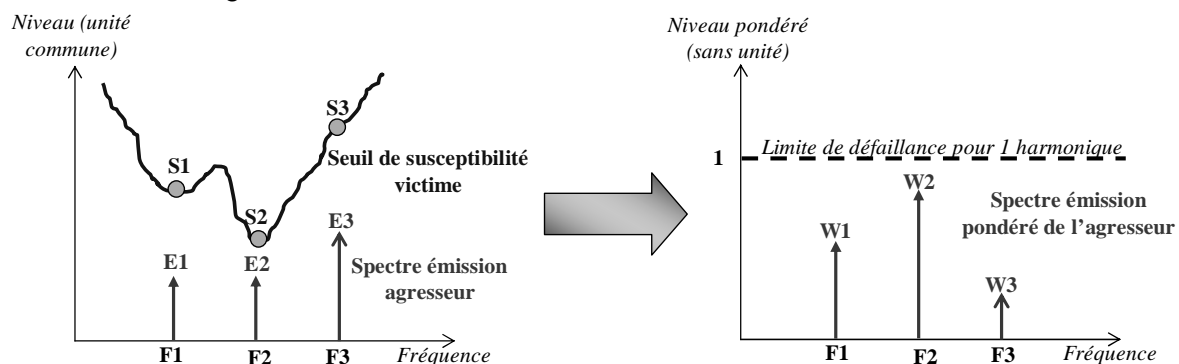


Figure 4-8 – Illustration de l'émission pondérée

Comme nous l'avons évoqué précédemment, il est nécessaire de considérer l'effet de toutes les harmoniques composant le signal émis et de les ajouter. Certes, les harmoniques ne sont pas des grandeurs scalaires puisqu'elles sont définies par une amplitude et une phase. Cependant, la phase n'est pas disponible lors d'une mesure à l'analyseur de spectre, ce qui rend impossible une addition correcte de chacune des harmoniques. (Cela explique pourquoi on ne peut pas reconstruire une forme temporelle d'un signal à partir du spectre en amplitude). On peut néanmoins prévoir l'amplitude maximale que peut atteindre le signal résultant de la somme des contributions de chacune des harmoniques. L'amplitude maximale sera bornée par la somme des amplitudes de toutes les harmoniques. Ainsi, la somme du niveau pondéré de chaque harmonique du spectre correspond au pire cas. Le résultat obtenu est appelé le coefficient d'interférence I et il est défini par l'équation 4-3.

$$I = \sum_n W_n = \sum_n \frac{E_n}{S_n} \quad \text{Équation 4-3}$$

Ce coefficient est nommé coefficient d'interférence car il va nous renseigner sur l'apparition d'une défaillance. On peut distinguer les 2 cas suivants :

- si $I < 1$, alors la cumulation des différentes harmoniques du spectre d'émission pondéré ne sera pas suffisante pour induire une défaillance
- Si $I \geq 1$, alors la cumulation des différentes harmoniques du spectre d'émission pondéré induit théoriquement une défaillance. La marge entre le niveau d'émission et le seuil de susceptibilité est insuffisante.

C. Flot de simulation

Le principe et les précautions à prendre pour comparer les niveaux d'émission et de susceptibilité de l'agresseur et de la victime ayant été exposés, on propose le flot décrit par la figure 4-9 pour réaliser cette comparaison.

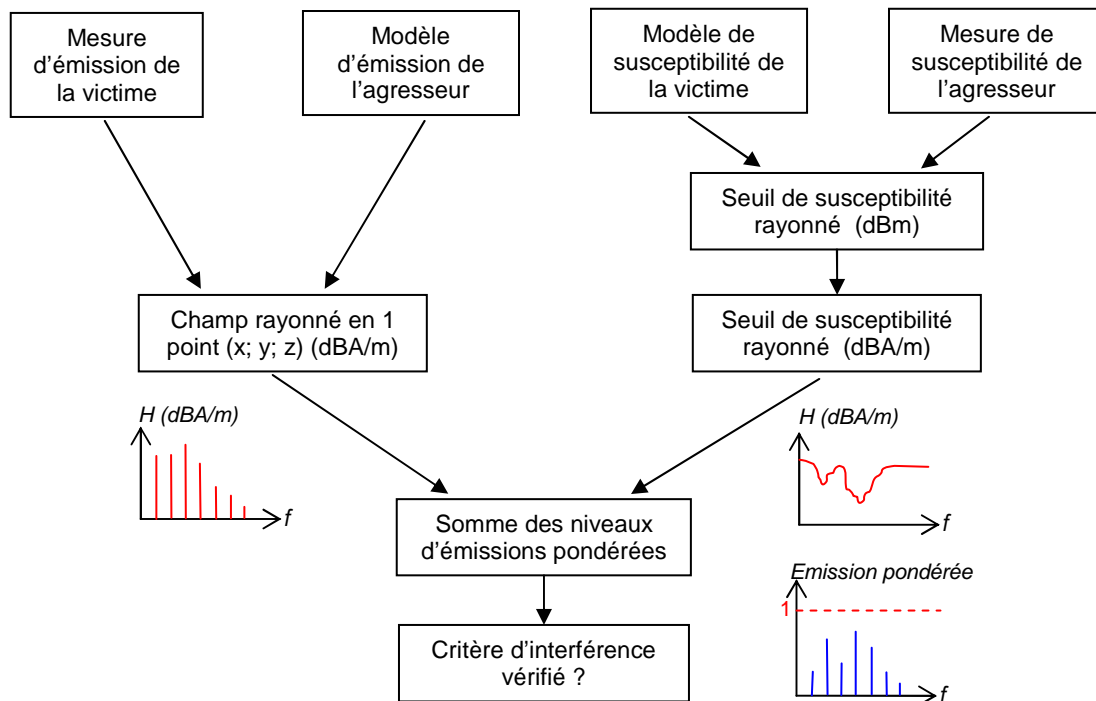


Figure 4-9 – Flot de prédiction de l'apparition de défaillance due au rapprochement entre 2 circuits

D'abord, il est nécessaire de disposer soit d'un ensemble de mesures de l'émission en champ proche en un grand nombre de points dans l'espace, soit d'un modèle prédictif de l'émission champ proche. Comme il est nécessaire de connaître le champ rayonné par l'agresseur en chaque point de la victime, il est évidemment plus simple de disposer d'un modèle prédictif. Nos méthodes de mesures d'émission et de susceptibilité étant principalement basées sur le champ magnétique, le niveau d'émission de l'agresseur et de la susceptibilité de la victime doivent être exprimés en terme de champ magnétique. Ainsi, si on dispose d'une mesure du seuil de susceptibilité de la victime donné en terme de puissance incidente à injecter dans la sonde, il est nécessaire d'exprimer le seuil de susceptibilité en champ magnétique moyen pour perturber le composant. On calcule ensuite le spectre d'émission pondérée au seuil de susceptibilité et on somme les contributions des différentes harmoniques. Si le critère d'interférence est supérieur à 1, alors le parasitage de l'agresseur sera à l'origine d'une défaillance de la victime et il est nécessaire de modifier le positionnement du circuit agresseur par rapport au circuit victime jusqu'à trouver un critère d'interférence inférieur à 1.

Nous allons appliquer cette méthodologie au cas d'étude que nous avons développé. Nous disposons déjà de la mesure du seuil de susceptibilité du CAN du S12X ainsi que d'un modèle de prédiction en immunité, mais nous n'avons pas de modèles de prédiction de

l'émission rayonnée en champ proche du circuit agresseur. Il est donc nécessaire de l'établir au préalable.

D. Modélisation de l'agresseur

1. Modélisation de l'émission conduite

Comme nous l'avons vu dans le chapitre II, l'émission rayonnée d'un composant est liée à la circulation du courant parasite à travers son boîtier et donc à son émission conduite. Il est donc nécessaire de proposer un modèle capable de prédire l'émission conduite du composant. A partir des valeurs des éléments discrets externes, d'une estimation de l'impédance des broches du boîtier et de données sur le composant, le modèle présenté sur la figure 4-10 est proposé. Le tableau 4-1 détaille les valeurs des éléments utilisés en simulation.

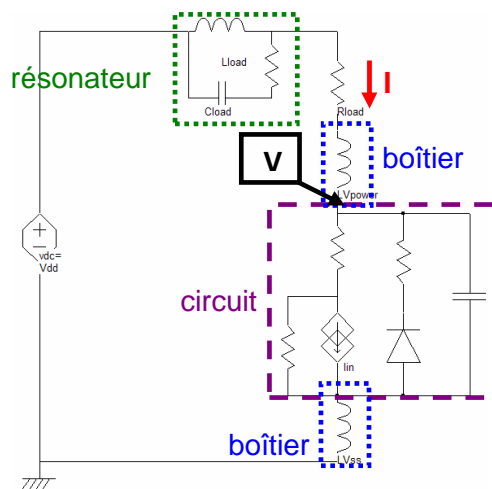


Figure 4-10 – Modèle électrique de l'agresseur

Un générateur de courant triangulaire est utilisé pour modéliser la génération des appels de courant. Sa forme et son amplitude sont déduites à partir de la mesure de la tension aux bornes du MOSFET. Cette approche de modélisation ressemble à ICEM par l'utilisation d'un générateur de courant et d'une capacité *on-chip*. Cependant, l'emploi d'une diode parasite en parallèle du générateur de courant ajoute un élément non linéaire au modèle, ce qui n'est pas dans l'esprit d'ICEM qui cherche à remplacer tout élément non linéaire par un modèle linéaire équivalent. Cette diode est néanmoins nécessaire au modèle pour représenter l'effet de la diode parasite présente entre le drain et la source [BARK00]. Celle-ci est responsable du phénomène de rectification de la tension drain source visible en mesure. Les broches reliées au drain et la source du MOSFET de puissance sont essentielles aux modèles puisqu'elles vont servir de dipôles rayonnants lors de la simulation du rayonnement champ proche. Les valeurs des inductances de ces broches sont calculées avec FastHenry [FAST]. Etant donné le faible rapport entre les dimensions des broches et la longueur d'onde, une modélisation fine et rigoureuse des éléments parasites des composants externes, des pistes et du boîtier n'est pas nécessaire.

Le choix des valeurs définitives des paramètres de la source de courant est déduit de comparaison entre la mesure et la simulation de la tension de drain. Après plusieurs essais, on arrive à obtenir une corrélation satisfaisante entre les résultats de mesure et de simulation de la tension de drain.

| Eléments | Valeurs |
|---|-------------------|
| Amplitude de la source de courant pour $V_{dd} = 20V$ | 5.8 A |
| Fréquence source de courant | 2 MHz |
| Temps de montée/descente source de courant | 17 / 8 ns |
| Capacité parasite on-chip C_d | 170 pF |
| Inductance package | 8.5 / 10.5 nH |
| Résistance de charge | 7 Ω / 21 W |
| Inductance externe résonateur | 234 nH |
| Capacité externe résonateur | 1 nF |

Tableau 4-1 – Paramètres du modèle de l'agresseur

La figure 4-11 présente la comparaison entre la mesure et la simulation de la tension de drain du transistor pour une tension d'alimentation de 20 V. Un bon accord est obtenu au niveau de l'amplitude et de la forme du signal.

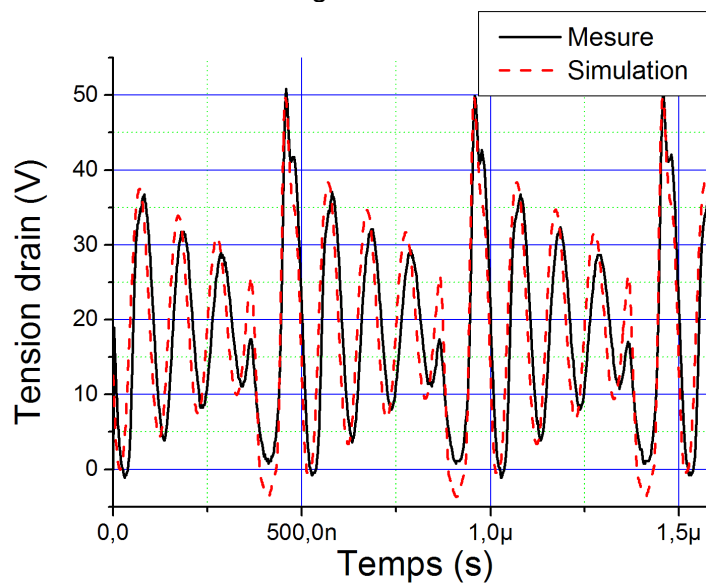


Figure 4-11 – Comparaison entre la mesure et la simulation de la tension de drain dans le domaine temporel

Pour calculer le champ magnétique rayonné par le commutateur, il faut d'abord calculer les courants traversant les broches du boîtier. On les calcule par la transformée de Fourier de la réponse temporelle des courants obtenus en simulation. La figure 4-12 présente la comparaison entre la mesure et la simulation du spectre de la tension aux bornes du MOSFET, qui est une image du courant le traversant. On peut remarquer qu'une bonne corrélation est obtenue jusqu'à 100 MHz, et principalement entre 1 et 15 MHz, c'est-à-dire la bande de fréquence où l'émission du composant est maximale. On peut donc conclure que le modèle proposé permet de représenter l'émission conduite de l'agresseur. Nous allons pouvoir utiliser ce modèle pour prédire l'émission rayonnée en champ proche.

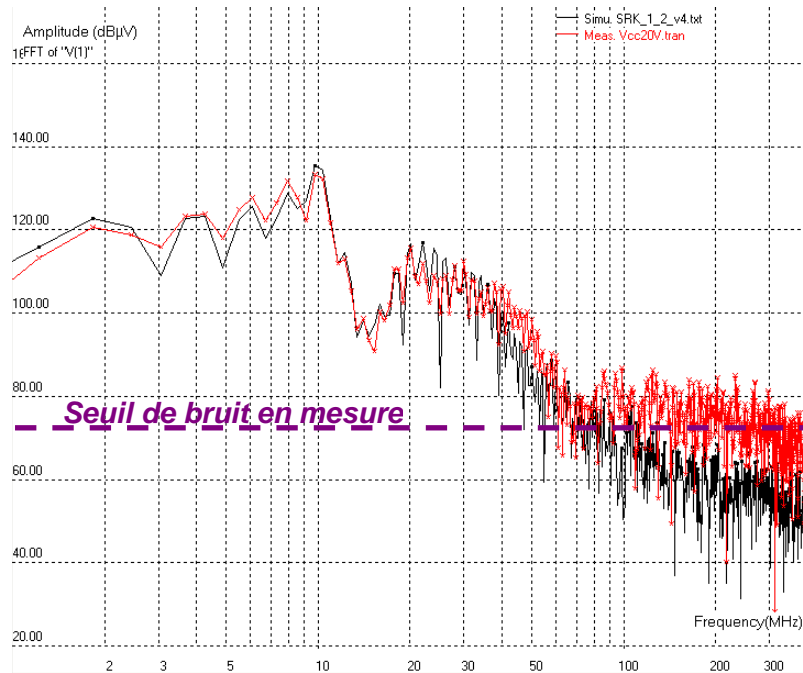


Figure 4-12 – Comparaison entre la mesure et la simulation de la tension de drain dans le domaine fréquentiel

2. Modélisation de l'émission en champ proche de l'agresseur

Pour prédire l'émission rayonnée en champ proche du commutateur, nous appliquons la méthodologie développée dans le chapitre II. Pour cela, nous considérons que l'émission rayonnée du composant est liée au passage du courant à travers les broches du boîtier. Pour confirmer cette hypothèse, la figure 4-13 présente les mesures des trois composantes du champ magnétique rayonné par le circuit à la fréquence fondamentale de 2 MHz. La mesure a été effectuée avec une sonde placée à 100 μm au-dessus de la surface du composant, le niveau indiqué pour chaque cartographie est donné en dBA/m.

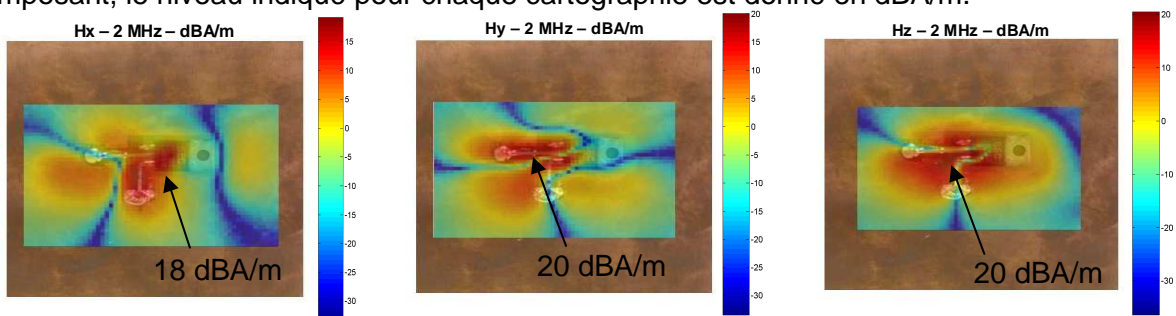


Figure 4-13 – Cartographie des trois composantes du champ magnétique rayonné par l'agresseur à 2 MHz

D'après ces cartographies, il apparaît que le rayonnement en champ proche est principalement lié au rayonnement de deux broches du boîtier connectées au drain et à la source du transistor MOS. Certes, on remarque que le plan métallique en face arrière du composant, qui sert à dissiper la chaleur du transistor, contribue aussi au rayonnement du circuit, puisqu'il re-rayonne une partie du rayonnement produit par le commutateur. Cependant, le niveau d'émission maximal mesuré au-dessus de celui-ci est 15 dB inférieur à celui mesuré au-dessus des broches du composant. On peut donc valider l'hypothèse selon laquelle le rayonnement est principalement relié aux deux broches par lesquelles circule le courant de drain.

On construit donc un modèle géométrique approché de ces deux broches. Dans le modèle électrique, on associe une inductance à chacune de ces deux broches. Il est essentiel de tenir compte du sens du courant qui traverse ces deux broches pour ajouter correctement les contributions de chaque broche au champ magnétique. La figure 4-14 présente la comparaison entre la mesure (19.27 dBA/m) et la simulation (20.12 dBA/m) du champ magnétique à 100 μm au-dessus du composant à la fréquence de 10 MHz.

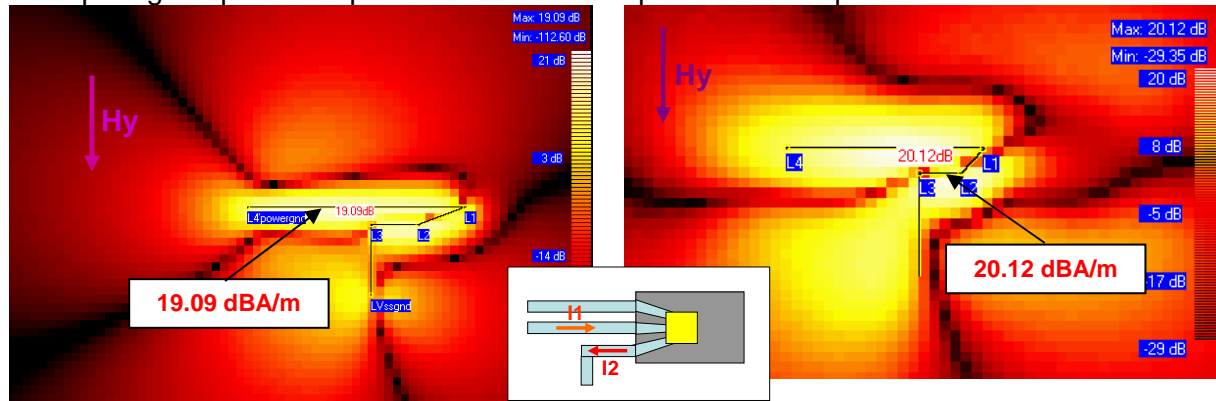


Figure 4-14 – Comparaison entre la simulation (gauche) et la mesure (droite) du champ magnétique à 100 μm au-dessus du boîtier du commutateur à 10 MHz

La prédiction du champ magnétique rayonné par le commutateur est satisfaisante. Le niveau maximal de l'émission est retrouvé ainsi que l'allure générale de la cartographie. Nous allons donc pouvoir utiliser ce modèle dans notre flot de simulation de prédiction d'auto-compatibilité.

E. Simulation de l'apparition d'une défaillance

Nous disposons d'un modèle représentatif de l'émission en champ magnétique du circuit agresseur et de la mesure du seuil de susceptibilité du circuit victime à une agression de type champ magnétique. Comme ce dernier est exprimé en terme de puissance à fournir à une sonde miniature, il est nécessaire d'exprimer ce seuil en terme de champ magnétique moyen rayonné par la sonde d'injection sur la broche d'entrée. Pour cela, nous utilisons le modèle de rayonnement de boucle élémentaire que nous avons développé dans le chapitre précédent. La figure 4-15 détaille le flot de simulation utilisé pour convertir le seuil de susceptibilité en terme de champ magnétique moyen.

Le point de départ de ce flot correspond aux données du seuil de susceptibilité (fréquences et les puissances incidentes correspondantes) que l'on fournit au modèle électrique de la sonde. A partir de ce modèle, on retrouve le courant qui traverse la boucle et on en déduit le champ rayonné en tout point de l'espace. Connaissant la position de la sonde par rapport aux broches du boîtier du circuit sous test, on peut calculer la valeur du champ magnétique en tout point de la broche considérée et calculer une valeur moyenne du champ incident. En répétant cette opération pour les différents points de fréquence du seuil, on peut reconstituer le seuil de susceptibilité du circuit exprimé en terme de champ magnétique moyen. La figure 4-16 présente le résultat de conversion du seuil de susceptibilité.

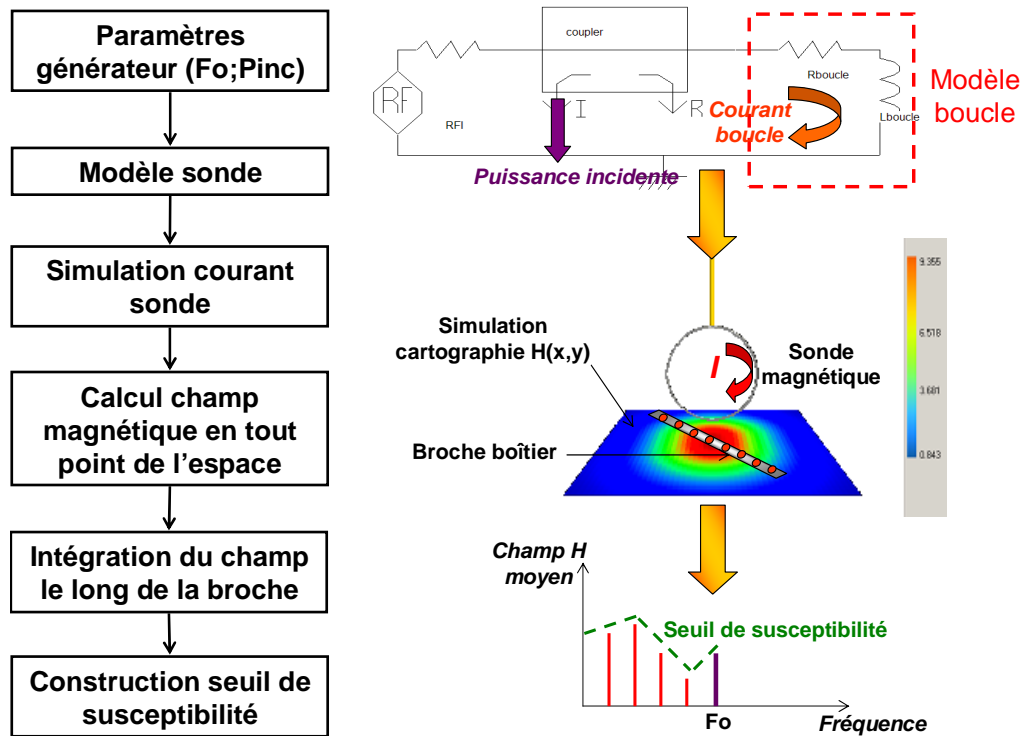


Figure 4-15 – Calcul du champ magnétique moyen rayonné par la sonde d’agression

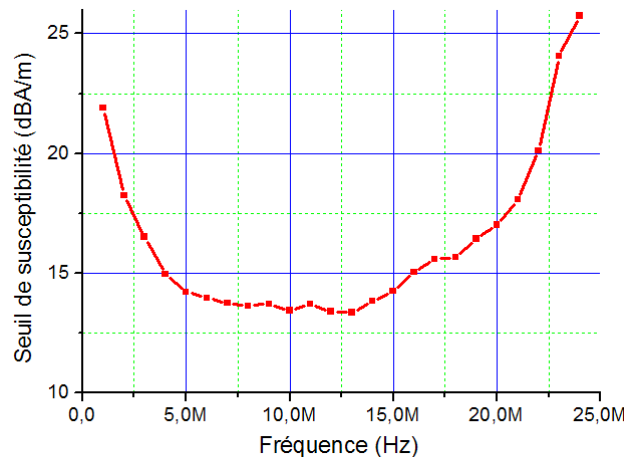


Figure 4-16 – Seuil de susceptibilité de la victime donné en champ magnétique incident

On calcule ensuite le spectre d’émission du composant en champ magnétique en un point correspondant à la position de la broche d’entrée de la victime. Pour cela, on calcule la valeur maximale du champ magnétique émis par le circuit agresseur sur la bande 0 – 20 MHz, bande sur laquelle le circuit victime est le plus susceptible. La figure 4-17 montre le spectre simulé du champ magnétique rayonné par le circuit agresseur au niveau de la broche d’entrée du circuit lorsque les deux composants sont collés l’un à l’autre. Seules les fréquences multiples de l’harmonique à 2 MHz nous intéresse, on ne s’occupe que de l’enveloppe du spectre.

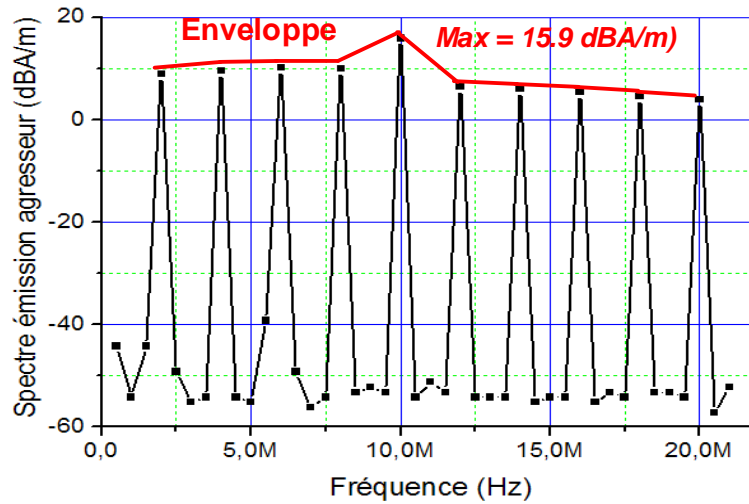


Figure 4-17 – Spectre du champ magnétique rayonné par l'agresseur au niveau de la broche d'entrée du circuit victime (séparation = 0)

Nous disposons désormais de toutes les informations pour comparer le spectre d'émission de l'agresseur avec le seuil de susceptibilité de la victime. La première simulation que nous réalisons cherche à prédire si une défaillance se produira lorsque la séparation entre les composants est nulle. Dans ce cas, en comparant directement le spectre d'émission de l'agresseur avec le seuil de susceptibilité de la victime, on se rend compte que le niveau d'émission passe au-dessus du seuil de susceptibilité de la victime, ce qui doit causer une défaillance du circuit victime. La figure 4-18 présente la comparaison des niveaux d'émission et de susceptibilité dans ce cas. Le coefficient d'interférence obtenu en effectuant la somme des amplitudes des harmoniques du niveau d'émission pondéré donne 5.2.

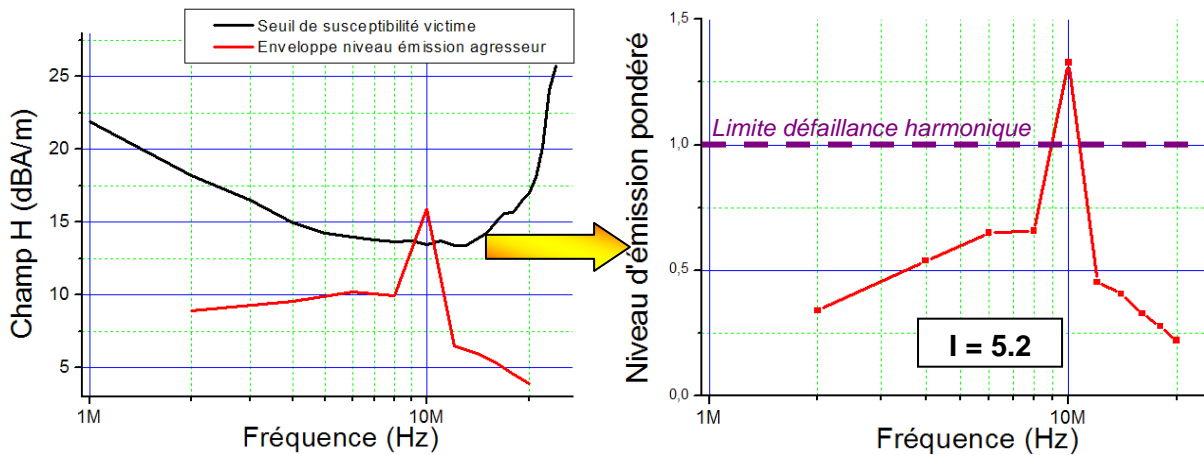


Figure 4-18 – Comparaison des niveaux d'émission et de susceptibilité (gauche) et niveau d'émission pondéré (droite) dans le cas où la séparation est nulle

En mesure, on obtient clairement une défaillance puisque l'erreur de conversion atteint la valeur de 4. Cela confirme la prédiction obtenue par notre méthode. Cependant, nous ne sommes pas capable de déterminer les conséquences sur le fonctionnement du circuit. La deuxième simulation consiste à trouver la séparation minimale pour faire disparaître la défaillance. En mesure, on trouve qu'il est nécessaire de les séparer d'au moins 6 mm pour que le résultat de conversion revienne à 0. En simulation, on calcule à nouveau le champ magnétique rayonné par l'agresseur au niveau de la broche d'entrée du convertisseur, mais avec l'agresseur se trouvant à 6 mm au-dessus. La figure 4-19 présente la comparaison des niveaux d'émission et de susceptibilité dans ce cas.

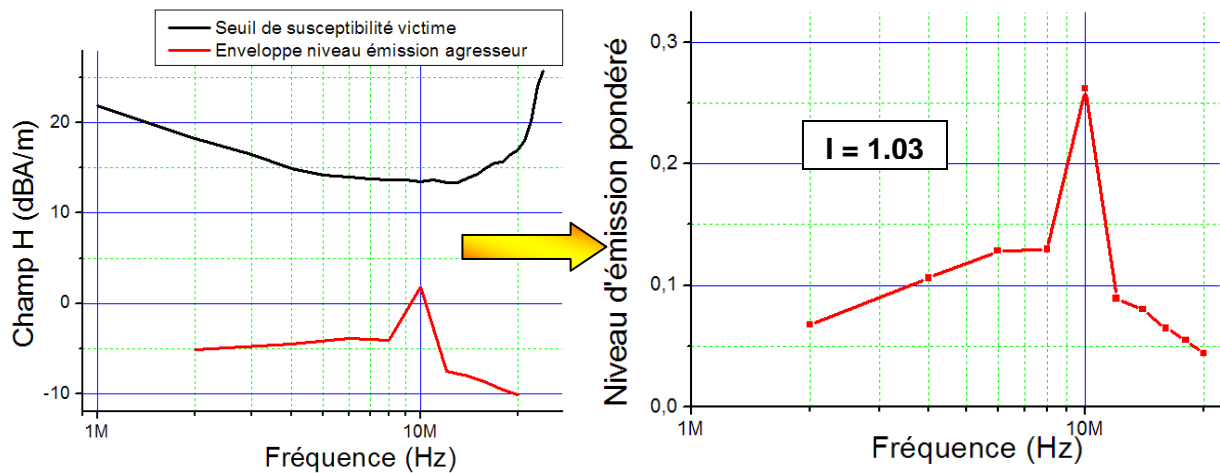


Figure 4-19 – Comparaison des niveaux d'émission et de susceptibilité (gauche) et niveau d'émission pondéré (droite) dans le cas où la séparation vaut 6 mm

On remarque que la marge entre les deux niveaux est de 12 dB à 10 MHz. Une comparaison trop hâtive laisserait à penser que l'agresseur n'est pas en mesure d'induire une erreur de conversion, alors que la mesure prouve le contraire. Néanmoins, la cumulation des harmoniques du niveau d'émission pondéré donne un coefficient d'interférence égal à 1.03, ce qui indique qu'une séparation de 6 mm correspond à la limite de disparition des erreurs de conversion dues au couplage entre les circuits. Le résultat de cette simulation est donc en accord avec l'observation faite en mesure.

De plus, ce résultat donne une idée de la marge de bruit qu'il est nécessaire de garantir pour assurer un bon fonctionnement du système électronique. Généralement, on ajoute une marge de sécurité de 3 dB à la marge de bruit minimale. Dans notre cas, pour s'assurer qu'on évite tout risque d'interférences, il est nécessaire de respecter une marge de 15 dB entre le niveau d'émission de l'agresseur et le seuil de susceptibilité de la victime.

F. Conclusion sur cette méthode

Les résultats précédents montrent que la méthode de comparaison du seuil de susceptibilité de la victime et de l'émission offre un moyen simple et empirique de prédire le risque d'interférence. Même si cette méthode requiert l'emploi d'un simulateur électromagnétique, celui-ci n'est utilisé que pour le calcul du champ électromagnétique, ce qui reste un problème plus simple à résoudre que le calcul du couplage d'une onde incidente sur un ensemble d'interconnexions métalliques. Certes, cette méthode n'est pas forcément précise car elle est basée sur plusieurs approximations, mais elle permet d'évaluer la marge de bruit à garantir et de déterminer si elle sera respectée pour un positionnement donné.

Malheureusement, les possibilités de cette méthode restent limitées. D'abord, il est difficile d'évaluer l'impact du couplage des interférences sur le circuit victime. En effet, on ne peut pas déduire de manière précise l'amplitude du signal parasite généré sur le circuit victime et l'ampleur de la défaillance produite. Ensuite, elle est difficilement applicable à un couplage entre plusieurs broches des deux circuits. En effet, le seuil de susceptibilité obtenu à partir de la mesure en agression champ proche correspond à une agression sur une seule broche à la fois. Enfin, la mise en œuvre de cette méthodologie n'est pas facilement automatisable.

III. Prédiction de l'auto-compatibilité par couplage de modèles électriques

A partir des conclusions précédentes, nous constatons qu'il nous faut développer une méthode permettant d'évaluer les couplages entre boîtiers de manière plus fine et de prédire la défaillance du circuit victime. Pour cela, nous serons forcés de faire intervenir des modèles électriques de circuits, qu'il faudra faire coupler. Dans la partie qui va suivre, nous allons proposer et développer une deuxième méthode de prédiction des risques d'interférences par couplage mutuel.

A. Proposition d'un modèle

Dans tout problème de couplage d'une interférence électromagnétique, il convient de définir au préalable la topologie du problème. Dans le cas d'un couplage mutuel entre circuits, celle-ci peut se décomposer d'une manière classique, illustrée sur la figure 4-20 : source de bruit, chemin de couplage et modèle de la victime.

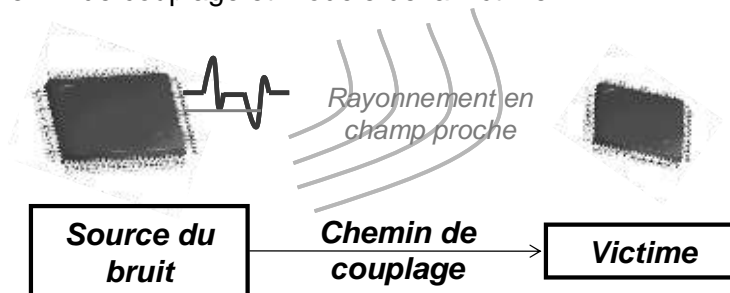


Figure 4-20 – Représentation d'un problème de couplage entre 2 circuits

En général, la plupart des approches de résolution des problèmes de couplage d'interférences électromagnétiques sont basées sur l'utilisation de méthodes électromagnétiques numériques. Elles proposent de représenter la source de bruit par un générateur équivalent placé en entrée du système ou par une onde incidente [MAUR02]. Celle-ci peut être déduite à partir de mesures ou de simulations électriques, puisque la résolution du modèle électrique du circuit n'est pas possible avec des simulateurs électromagnétiques classiques. Ensuite, il s'agit de modéliser le chemin de couplage par un réseau d'impédances ou par une matrice de paramètres S, et enfin de simuler la transmission du bruit jusqu'en entrée de la victime par un simulateur électrique. Cependant, sans modèle du circuit victime, il n'est pas possible de simuler directement l'effet de la perturbation sur la victime. Il reste la possibilité d'extraire une source équivalente du bruit en entrée de la victime et l'importer sous le modèle de susceptibilité de la victime. Finalement, la complexité des modèles et leur incompatibilité empêchent de produire un flot de simulation plus simple.

Modéliser l'émission et la susceptibilité des circuits par des macromodèles est très intéressante car elle fournit une méthode de réduction de la complexité des circuits en quelques dizaines d'éléments, pour la plupart passifs. Comme nous l'avons vu précédemment, de par son formalisme en sous blocs, ICEM offre déjà la possibilité de réaliser des simulations d'auto-compatibilité entre blocs bruyants et sensibles à l'intérieur d'un même circuit, couplés par leurs réseaux d'alimentation et par le substrat commun [LEV07]. Ce concept peut être remanié et appliqué à l'échelle d'un système en boîtier (SiP). En outre les couplages, qu'ils soient conduits ou rayonnés en champ proche, peuvent se ramener à des éléments électriques localisés type inductances mutuelles et capacités parasites, jusqu'à une fréquence limite. Dans le formalisme ICEM, ceux-ci sont représentés par un réseau de distribution passif ou PDN.

Ainsi, il est possible de mixer à l'intérieur du même modèle électrique un modèle d'émission, un modèle de couplage et un modèle de susceptibilité, qui peut être simulé sous

un simulateur électrique tel que SPICE. Pour le développeur de SiP, les modèles décrivant l'émission et la susceptibilité du composant peuvent être fournis par le fondeur sous forme de macromodèles électriques type ICEM. Ensuite, un modèle électrique de couplage peut être extrait par un outil de simulation électromagnétique. Enfin, un modèle final intégrant les modèles des circuits et les modèles de couplage permet de simuler l'ensemble du système à l'aide d'un simulateur électrique et de prédire le risque d'interférences dues au couplage mutuel entre les circuits. La figure 4-21 illustre cette méthodologie.

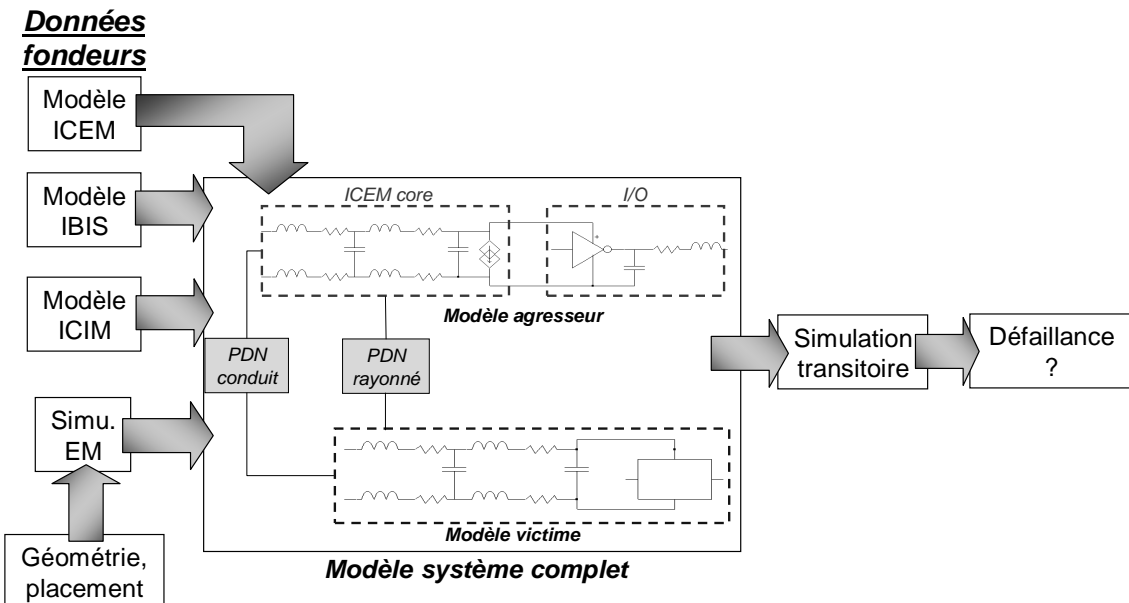


Figure 4-21 – Méthodologie proposée de prédiction d'apparition de défaillances par couplage entre les circuits

Dans les chapitres précédents, nous nous sommes intéressés à la modélisation de l'émission et de la susceptibilité des circuits. Il nous reste maintenant à déterminer une méthode d'extraction du couplage entre les boîtiers.

B. Méthode de couplage

Il existe deux types de méthodes pour déterminer un couplage électromagnétique. Le premier type consiste à utiliser des formulations analytiques [DEL96], mais celles-ci sont souvent limitées à des géométries simples et présentent des domaines de validité trop restreints pour pouvoir être généralisées à un problème de couplage entre boîtiers. Le deuxième type consiste à utiliser des méthodes électromagnétiques numériques. Dans le premier chapitre, nous en avons présentées certaines. Toutes ont leurs avantages et leurs inconvénients, mais pour notre problème, certaines disposent d'atouts par rapport aux autres. L'utilisation de méthodes comme la TLM ou la FDTD n'est pas forcément intéressante car elles sont adaptées au calcul de la propagation des champs électromagnétiques, ce qui ne présente pas d'intérêt dans la méthodologie que nous sommes en train de mettre en place. Des méthodes comme la MoM ou la FEM sont adaptés au calcul des couplages entre interconnexions métalliques, mais les couplages sont représentés sous forme de matrices de paramètres S. Une étape d'extraction est donc nécessaire pour déduire un modèle du couplage exploitable sous un simulateur électrique. Parmi ces méthodes, la méthode PEEC semble être la plus adaptée à notre solution de couplage entre modèles électriques (cf. annexe B). En effet, elle a l'avantage d'être directement compatible avec un simulateur électrique type SPICE puisqu'elle décrit les couplages à l'aide de matrices d'inductances et de capacités partielles. Pour illustrer cette qualité, on peut mentionner le fait qu'il existe des simulateurs commerciaux dédiés à la simulation PCB [SIM] qui ont déjà implantés dans un même outil un algorithme de résolution électromagnétique basé sur PEEC avec un simulateur électrique SPICE.

Néanmoins, la méthode PEEC est basée sur une approximation quasi-statique. Dès lors, la précision et la validité des résultats peuvent être discutées. L'approximation quasi-statique reste valide si le rapport longueur d'onde sur la dimension des structures maillées satisfait l'équation 4-4 :

$$\frac{l}{\lambda} \leq 10 \quad \text{Équation 4-4}$$

Les structures que nous étudions sont les broches de boîtiers de circuits intégrés. Les dimensions des boîtiers n'excèdent guère plusieurs centimètres afin de limiter les longueurs d'interconnexions entre le boîtier et la puce. On réduit ainsi les problèmes d'intégrité de signal et de bruit de commutation. Le tableau 4-2 donne les dimensions maximales de plusieurs types de boîtiers.





| Type boîtier | TSSOP | TQFP | Plastic BGA | Super Flip Chip |
|------------------------|---|---|--|---|
| |  |  |  |  |
| Nombre de broches max. | 80 | 176 | 1156 | 1932 |
| Dimensions max. | 6.1x14 mm | 20x20 mm | 40x40 mm | 45x45 mm |

Tableau 4-2 - Dimensions maximales de plusieurs types de boîtiers [AMKOR]

Pour un boîtier moyen, les dimensions des broches sont rarement supérieures à 1 cm. Pour cette dimension, la fréquence limite d'utilisation de l'approximation quasi-statique est de 3 GHz.

La méthode PEEC peut donc s'appliquer jusqu'à quelques gigahertz à notre problème de couplage entre boîtiers. Ensuite, modéliser un couplage mutuel par des éléments électriques localisés n'est valide que si le couplage se fait en zone réactive ou en champ proche. Il est donc essentiel de savoir dans quel domaine se fait le couplage. En champ proche, les interactions sont de type électrostatique, les échanges d'énergie se font par échange de lignes de champ électrostatique qui peuvent se représenter par des éléments localisés de type capacité et inductance. Par contre, en champ lointain, les interactions se font par ondes rayonnées, caractérisées des modes TEM. Dans notre cas d'étude, on considère que les boîtiers sont séparés par de très courtes distances (moins de quelques centimètres). La zone de champ proche autour d'un fil s'étend sur un rayon R donné par l'équation 4-5 [MARD01].

$$R \approx \frac{\lambda}{2\pi} \quad \text{Équation 4-5}$$

Par exemple, à 3 GHz, la zone de transition entre champ proche et champ lointain autour d'un fil se situe à 1.5 cm. Ainsi, jusqu'à des fréquences de plusieurs gigahertz, l'approximation quasi-statique et la représentation des couplages par des inductances et des capacités partielles extraites à l'aide de la méthode PEEC restent valides. Maintenant que nous avons déterminé la topologie du couplage, défini le principe de la méthodologie de couplage de modèles électriques et identifié la méthode de calcul électromagnétique du couplage entre les circuits, nous pouvons décrire plus en détail la méthodologie d'évaluation de risque de défaillances par couplage mutuel entre circuits. Cette méthodologie fera aussi l'objet d'une implémentation logicielle.

C. Description de la méthodologie

1. Méthodologie générale

La méthodologie proposée mixe des simulations électriques avec des simulations électromagnétiques. Les valeurs de couplage fournies par la simulation électromagnétique sont introduites dans le modèle électrique. La figure 4-22 décrit la méthodologie générale employée pour prédire le risque de défaillance lors d'un couplage mutuel entre deux circuits.

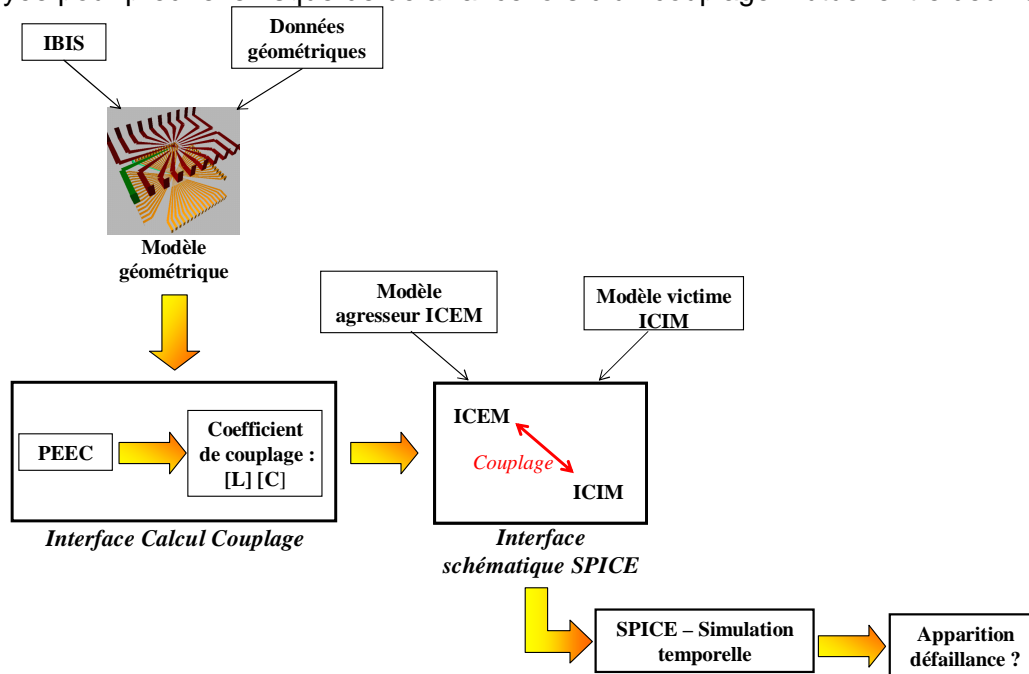


Figure 4-22 – Flot de simulation prédiction du risque de défaillance par couplage mutuel entre deux circuits

Différentes informations sont nécessaires pour mettre en œuvre cette simulation :

- les informations boîtiers, qui peuvent être contenues dans le fichier IBIS (*pin-out*, utilisation de mots clés définissant la géométrie du boîtier) ou dans la documentation technique ou *datasheet* du circuit
- le modèle électrique de l'agresseur, fourni par le fondeur ou déterminé au préalable par simulation ou mesure. Aucune contrainte n'est posée sur le format du modèle.
- le modèle électrique de la victime, fournit par le fondeur ou déterminer au préalable par simulation ou mesure. Aucune contrainte n'est posée sur le format du modèle.

Les informations boîtiers vont servir à construire les modèles géométriques des boîtiers, point d'entrée du simulateur électromagnétique. Il est donc nécessaire de disposer d'une interface graphique permettant de contrôler et modifier le placement des modèles géométriques des deux boîtiers. L'utilisation d'un simulateur électromagnétique basé sur PEEC permet de calculer des matrices d'inductances et de capacités partielles représentant les couplages inductifs et capacitifs entre chacune des broches des deux boîtiers. Les couplages entre les broches peuvent donc être extraits de ces matrices et être introduits dans le modèle final comprenant les modèles électriques de l'agresseur et de la victime. Ainsi, un modèle électrique d'interaction électromagnétique entre ces deux circuits peut être construit. Une simulation temporelle SPICE est ensuite lancée à partir de la *netlist* extraite de la schématique. L'analyse du résultat de la simulation temporelle permet de déduire si une défaillance est apparue.

Plusieurs manières d'utiliser ce flot de simulation peuvent être envisagées. Un premier type d'analyse correspond à une analyse pire cas permettant de déterminer si une défaillance est possible. Celle-ci consiste en une recherche par itérations successives de la simulation électromagnétique du placement qui optimise le couplage entre les circuits. Pour ce positionnement pire cas, on extrait les valeurs des éléments électriques représentant le couplage et on construit le modèle électrique du couplage entre les circuits agresseur et victime. La simulation électrique permet ensuite de déterminer si ce positionnement pire cas est en mesure d'engendrer une défaillance du circuit victime. Pour ce positionnement, on peut modifier certains des paramètres des modèles électriques de l'agresseur et de la victime afin d'en mesurer l'impact sur la susceptibilité du système.

Un deuxième type d'analyse correspond à une étude paramétrique du placement et consiste à rechercher l'influence du positionnement sur la défaillance produite. Dans un premier temps, on calcule par itérations successives de la simulation électromagnétique les valeurs du couplage pour différents placements. Dans un deuxième temps, pour chacun de ces placements, un nouveau modèle électrique est construit et une simulation SPICE est lancée. Pour chacun des placements, il est possible de noter si une défaillance est apparue, de déterminer sa gravité sur le circuit victime, ou bien de tester l'impact d'un des paramètres du modèle électrique sur la susceptibilité du circuit victime en fonction du placement.

Néanmoins, une des difficultés consiste à réduire la complexité du problème. L'approche ICEM/ICIM permet déjà de réduire la complexité des modèles électriques. Mais si on considère le couplage entre deux boîtiers composés de plusieurs centaines de broches, on risque de se retrouver face à un problème électromagnétique démesuré, nécessitant un temps de calcul et une allocation de ressources très importants. De plus, le nombre d'éléments à importer dans le modèle électrique devient énorme, risquant du même coup d'allonger le temps de simulation électrique. Il est donc nécessaire de limiter ou « filtrer » le nombre de broches à faire intervenir dans le mécanisme du couplage électromagnétique, sans pour autant réduire la précision du modèle.

2. Filtrage des données – rôle du fichier IBIS

Dans le cas d'un couplage entre boîtiers, toutes les broches sont susceptibles de se coupler les unes aux autres de manière plus ou moins efficace. Cependant, le calcul du couplage entre chacune des interconnexions prend trop de temps et augmente les ressources mémoire à allouer. Il est toujours possible de réduire l'ordre ou la complexité des modèles grâce à l'emploi de techniques mathématiques de réduction d'ordre, telles que l'utilisation d'algorithmes de multipôles rapides [KAM94] [NAB93]. Cependant, il convient de se poser la question de l'utilité de prendre en compte l'ensemble des broches, puisqu'il est probable que de très nombreuses broches n'interviennent ni dans l'émission du bruit, ni dans l'apparition de défaillances. Dans tout problème d'interférences électromagnétiques, avant de se demander quelle est la meilleure méthode de résolution électromagnétique à employer, il est nécessaire de réfléchir à la topologie du problème, c'est-à-dire répondre aux questions suivantes :

- d'où provient le bruit ?
- comment se propage le bruit ?
- où et comment se couple le bruit ?

Les broches qui vont être responsables de l'émission du bruit sont des broches que l'on peut qualifier « d'agressives », alors que les broches sur lesquelles le couplage du bruit peut induire une défaillance peuvent être qualifiées de « sensibles ». Cela nécessite de la part du *designer* une certaine connaissance des circuits qui se couplent, ce qui peut sembler être un prérequis. Cette connaissance constitue une manière manuelle et arbitraire de filtrer le nombre de broches à faire intervenir dans le calcul de couplage. Le *designer* doit être en mesure de sélectionner les broches les plus agressives, mais aussi les broches les plus sensibles. Néanmoins, celui-ci n'a pas forcément une connaissance complète du circuit et il

peut être judicieux de l'aider en le renseignant sur les broches les plus sensibles et les plus agressives. D'une certaine manière, cela constitue une opération de préfiltrage dans laquelle la nature de chaque broche est distinguée en fonction de son agressivité ou de sa sensibilité. Un bon vecteur pour faire passer ce type d'informations est un fichier standard tel que IBIS. En effet, IBIS est un fichier de description des entrées sorties des circuits, comprenant de nombreuses informations (cf. chapitre I), dont les modèles des E/S. Ces modèles sont liés aux caractéristiques I(V) des E/S. La figure ci-dessous présente un exemple de description de modèle d'E/S contenu dans le fichier IBIS.

```
[Pin] signal_name model_name R_pin L_pin C_pin      | I/O + Voltage reg supply p89 device User Guide
| Pin Number Description I/O Type                |
1      PP3 IOport                                | 52      VSSR1 VSSR
2      PP2 IOport                                | 53      VDDR1 VDDR
3      PP1 PWMport                               | 54      RESET IOport
4      PP0 PWMport                               | 55      VDDPLL VDDPLL
5      PJ2 IOport                                | 56      XFC OUTport
6      PK6 IOport                                | 57      VSSPLL VSSPLL
7      PK3 IOport                                | 58      XTAL INport
8      PK2 IOport                                | 59      XTAL OUTport
9      PK1 IOport                                | 60      TEST INport
10     PK0 IOport                                | 61      PH3 IOport
11     PT0 IOport                                | 62      PH2 IOport
12     PT1 IOport                                | 63      PH1 IOport
13     PT2 IOport                                | 64      PH0 IOport
14     PT3 IOport                                | 65      PD0 IOport
15     VDDxx = SUPPLYxx GROUNDxx = VSSxx mots possibles | 66      PD1 IOport
16     VDD1 VDDL                                  | 67      PD2 IOport
17     VSS1 VSSL                                  | 68      PD3 IOport
18     PT4 IOport                                | 69      PE3 IOport
19     PT5 IOport                                | 70      PE2 IOport
20     PT6 IOport                                | 71      PE1 IOport
21     PK5 IOport                                | 72      PE0 IOport
22     PK4 IOport                                | 73      PA0 IOport
23     PJ1 IOport                                | 74      PA1 IOport
24     PJ0 IOport                                | 75      PA2 IOport
25     BKGD IOport                               | 76      PA3 IOport
                                           | 77      PA4 IOport
                                           | 78      PA5 IOport
                                           | 79      PA6 IOport
```

Figure 4-23 – Exemple de description de modèles des E/S d'un circuit dans un fichier IBIS

Ces modèles permettent déjà de distinguer le type d'E/S, par exemple en faisant la différence entre E/S analogique et E/S numérique, broches d'alimentation et broches de masse. On sait que toutes les broches ne présentent pas la même sensibilité ou la même « agressivité ». Il est possible de classer de manière qualitative chaque type d'E/S en fonction de leur sensibilité et de leur agressivité. Le tableau 4-3 présente une analyse de l'agressivité et de la sensibilité de plusieurs types d'E/S [CAMP04] [BEND06] [MARD01], la liste est évidemment non exhaustive.

| Type d'E/S | Agressivité | Sensibilité |
|---|-------------|-------------|
| Sortie numérique rapide | + | - |
| Sortie PA | ++ | -- |
| Sorties High/Low side | ++ | -- |
| Entrée numérique rapide | - | + |
| Alimentation digitale | - | + |
| Reset | - | + |
| Entrée antenne/amplificateur faible bruit | -- | ++ |
| Entrée analogique | -- | ++ |
| Alimentation analogique | -- | ++ |
| Entrée oscillateur/horloge | -- | ++ |

Tableau 4-3 – Comparaison de l'agressivité et de la sensibilité de différents types de broches

Les E/S qui délivrent de la puissance ou qui sont à l'origine de commutations rapides sont par essence « agressives » puisqu'elles vont être à l'origine de la création de courants et de différences de potentiels de forte amplitude et donc d'une forte émission rayonnée. Ainsi, les sorties des circuits de puissance ou les sorties des amplificateurs de puissance dans les transmetteurs RF sont à l'origine de fortes émissions parasites. Les sorties digitales rapides produisent des harmoniques à très hautes fréquences.

Comme nous l'avons évoqué dans le premier chapitre et comme nous avons pu le voir à travers l'étude de la susceptibilité du convertisseur analogique numérique, les entrées et les alimentations des circuits analogiques sont particulièrement susceptibles aux interférences

électromagnétiques, de même que des convertisseurs analogiques numériques. Toutes les broches liées à la génération d'horloge, que ce soit les entrées des oscillateurs servant de références à des PLL internes ou bien les broches d'horloges digitales externes, sont aussi sensibles et peuvent être à l'origine de défaillances graves. On trouve aussi parmi les broches sensibles les entrées des récepteurs RF. Généralement ces entrées connectent une antenne externe à un amplificateur faible bruit. Etant donné les très fortes sensibilités des récepteurs RF, le moindre couplage de bruit parasite sur la bande passante du signal d'entrée peut fortement le parasiter. A un niveau de susceptibilité inférieur, on trouve les entrées numériques rapides en raison des faibles marges de délai, qui les rendent particulièrement sensibles au *jitter*. Les alimentations digitales sont capables de propager le bruit à travers tout le circuit et, à cause de couplage interne, celui-ci peut perturber des blocs qui ne sont pourtant pas alimentés par une alimentation digitale. Enfin, même si des entrées comme des *resets* sur les composants programmables sont moins sensibles, le couplage d'un bruit d'amplitude trop forte peut être à l'origine d'une défaillance logicielle grave et il peut être utile de les compter par défaut parmi les broches sensibles.

A partir de cette analyse, on se rend compte qu'il est possible d'établir un classement dans la sensibilité ou dans l'agressivité des broches. Indiquer au *designer* ce type d'information peut l'aider à faire le choix des broches indispensables à la simulation du couplage entre circuits. Un fichier IBIS peut servir de fichier source pour ce type d'information. Il pourrait être envisageable de relier à chaque modèle une information sur la sensibilité ou sur l'agressivité des broches. En important le fichier IBIS des différents circuits, un préfiltrage peut être effectué en n'incluant que les broches sensibles et agressives dans la simulation de couplage. Le fichier IBIS propose déjà de définir les marges de bruit dans la description des modèles d'entrée digitales avec les mots clés *Vinl* et *Vinh*, comme le montre la figure 4-24 [LEV06]. On peut très bien imaginer étendre ce type de marge à celles des E/S analogiques ou RF. Les marges sont beaucoup plus faibles et leur ordre s'étend de la centaine de microvolts à quelques millivolts. Il est tout à fait envisageable de n'inclure que les E/S présentant une marge inférieure à une certaine limite. De plus, IBIS est un format ouvert et il est possible de créer des mots clés qualifiant l'agressivité de pins, par exemple à l'aide d'un certain coefficient.

```
[Model]      AHCT245_DIR
Model type  Input
Vinl = 0.8
Vinh = 2.0 ]
|
| variable
| C_comp      typ      min      max
| [Temperature Range]  40      100     -40
| Ambient temperature  25      85     -40
| [Voltage range]      5       4.5    5.5
```

Figure 4-24 – Définition des marges de bruit d'une entrée digitale dans un fichier IBIS

Finalement, une réflexion autour du fichier IBIS peut être intéressante pour définir un ensemble de mots clés permettant de caractériser la sensibilité et l'agressivité des différentes broches d'un circuit. Cette classification offrirait un moyen efficace pour sélectionner les broches responsables de défaillances lors d'un couplage entre circuits, permettant ainsi de réduire la complexité du problème.

3. Implémentation logicielle

Une implémentation logicielle de cette méthodologie a été développée sous IC-EMC [ICEMC]. Elle reprend une partie de l'algorithme de calcul du couplage entre un boîtier et la sonde d'injection, présenté dans le chapitre III et dans l'annexe B. La figure 4-25 détaille le flot de simulation logicielle nécessaire pour réaliser la construction du modèle électrique du couplage entre les circuits. Celui-ci est basé sur le flot décrit dans la figure 4-22.

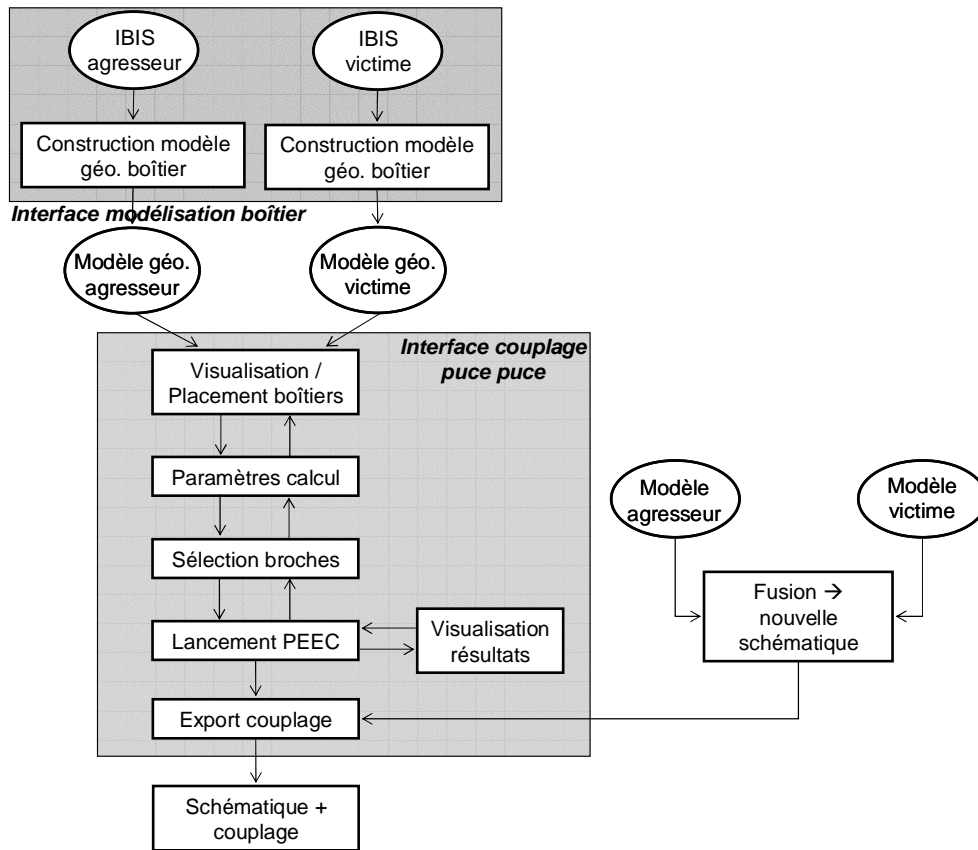


Figure 4-25 – Implémentation logicielle du flot de prédiction du risque de défaillance par couplage mutuel entre circuit

Avant de lancer la simulation d'extraction du couplage entre les boîtiers, deux opérations sont nécessaires. Dans un premier temps, il est indispensable de posséder les modèles géométriques des boîtiers que l'on va coupler l'un à l'autre. Les modèles géométriques sont construits à partir de l'outil « *Package Generator* » que nous avons présenté dans le chapitre précédent. Celui-ci construit le modèle approché d'un boîtier à partir des données contenues dans le fichier IBIS et d'informations données par l'utilisateur, au cas où celles fournies par IBIS seraient insuffisantes.

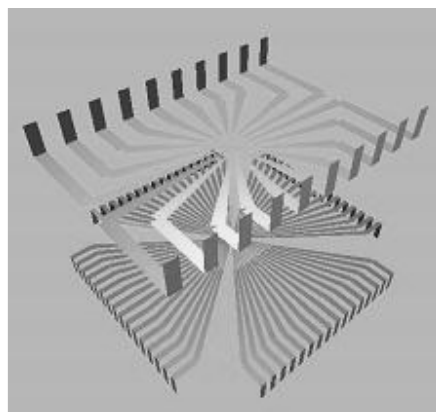


Figure 4-26 – Modèle géométrique des boîtiers couplés par leurs broches

Cet outil permet ensuite d'extraire les valeurs des éléments parasites électriques de chaque boîtier. Un fichier de description géométrique du boîtier est finalement généré par cet outil. Dans un deuxième temps, les modèles électriques de l'agresseur et de la victime doivent être disponibles et avoir été validés. Comme les circuits vont être couplés par

l'intermédiaire des broches de leurs boîtiers, il convient de faire apparaître les broches à l'intérieur des modèles des circuits.

Ces deux opérations étant réalisées, le calcul du couplage peut maintenant être lancé en ouvrant l'interface de couplage puce-puce. Lorsque les modèles géométriques des boîtiers correspondant à ceux de l'agresseur et de la victime sélectionnés, les modèles apparaissent à l'écran (figure 4-26). Ceux-ci sont placés l'un en face de l'autre, de la même manière que dans le démonstrateur que nous avons développé. Cette interface offre la possibilité de distinguer les différentes broches des boîtiers et de modifier leur placement dans l'espace.

A partir de cette même interface, les paramètres de la simulation électromagnétique peuvent être fixés :

- présence de plans de masse sous les boîtiers
- constante diélectrique des boîtiers
- placement des boîtiers pour lesquels on va lancer un calcul du couplage.
- calculs itératifs du couplage pour différentes positions

Comme nous l'avons évoqué dans la partie précédente, pour réduire l'ordre du calcul, l'interface offre la possibilité de sélectionner les broches qui interviendront dans le calcul. Pour l'instant, cette sélection reste purement manuelle. De plus, l'algorithme de calcul implanté ne calcule les couplages qu'entre les inductances suffisamment proches. Dès que tous les paramètres de la simulation ont été fixés, la simulation par la méthode PEEC peut être lancée. Il s'agit d'un code que nous avons développé et qui est détaillé dans l'annexe B. Une fois la simulation achevée, il est possible de visualiser les résultats de simulation. Ceux-ci sont écrits à l'intérieur de fichiers de sortie contenant l'ensemble des inductances et des capacités de couplage calculées. Il est possible d'afficher les résultats selon différentes manières :

- inductance ou capacité de couplage entre une broche d'un boîtier et toutes celles du second boîtier, pour un placement donné
- inductance ou capacité de couplage entre une broche d'un boîtier et une autre du second boîtier, pour tous les placements données selon un axe géométrique. Cette option requiert plusieurs itérations de la simulation pour différents placements dans l'espace.
- inductance ou capacité de couplage entre une broche d'un boîtier et une autre du second boîtier, sur un plan géométrique donné. Une cartographie du couplage en fonction du placement est générée dans ce cas. Cette option nécessite plusieurs itérations de simulation pour différents placements dans l'espace.

Après une simulation, le placement et les paramètres de simulation peuvent être à nouveau modifiés et une nouvelle simulation peut être lancée. Pour construire le modèle électrique du couplage entre les circuits par les boîtiers, il est nécessaire de faire la correspondance entre les broches du modèle géométrique et celle du modèle électrique. Pour cela, on doit importer les modèles électriques de l'agresseur et de la victime. Dans ce dernier, les broches apparaissent sous forme d'inductances. L'exportation est réalisée de cette manière :

- on sélectionne d'abord un placement des composants
- ensuite, pour ce placement, on sélectionne l'ensemble des broches dont le couplage va apparaître dans le modèle électrique
- à chacune des broches sélectionnées, on associe une inductance du modèle de l'agresseur ou de la victime

Une fois l'exportation terminée, les couplages inductifs apparaîtront sous forme de coefficient de mutuelle inductance entre les inductances représentatives des broches

couplées. Les couplages capacitifs apparaîtront sous forme d'une capacité connectant les inductances représentatives des broches couplées.

Le déroulement du flot reste à l'heure actuelle manuel et l'utilisateur en contrôle toutes les étapes, mais une automatisation de toutes ces opérations peut être envisagée. Comme un seul modèle électrique est généré à la fois, la simulation électrique de défaillances pour différents placements nécessite de générer manuellement une nouvelle schématique pour chaque placement. Cette opération peut aussi être automatisée, en créant automatiquement autant de schématiques électriques que de placements, puis en effectuant une simulation SPICE itérative avec chacune des netlists extraites des différentes schématiques.

Avant d'utiliser ce logiciel sur le cas du rapprochement entre le microcontrôleur et le commutateur de puissance de notre démonstrateur, nous devons nous assurer de la validité de l'algorithme de calcul de couplage.

4. Validation de l'algorithme

Pour valider notre algorithme, nous décidons de comparer les résultats qu'il fournit avec ceux de FastHenry et FastCap [FAST], deux *freewares* d'extraction d'inductances et de capacités basés sur la méthode PEEC s'appliquant à des géométries 3D. La comparaison des résultats est ainsi directe car ces logiciels et notre algorithme fournissent des résultats sous forme de matrices d'inductances et de capacités partielles. Si on avait utilisé un autre outil de simulation électromagnétique, qu'il soit basé sur la méthode des moments ou sur les éléments finis, celui-ci aurait présenté les couplages entre broches sous forme de matrices de paramètres S. Pour comparer ces résultats avec ceux de notre outil, il aurait été nécessaire d'extraire des modèles électriques équivalents, ce qui peut devenir rapidement fastidieux de nombreux éléments sont couplés les uns aux autres.

Une différence majeure entre notre outil et FastHenry/FastCap provient des techniques mises en œuvre pour réduire la taille des problèmes. FastHenry et FastCap emploient une méthode de multipôles rapides [NAB93] [BEAT01]. Ces méthodes sont adaptées aux calculs d'interactions entre N corps, qui requièrent un nombre d'opérations proportionnel à N^2 . À l'aide d'une méthode de multipôle rapide, il est possible de réduire la complexité du calcul et de rendre le nombre d'opérations proportionnelles à $N \times \log(N)$. Néanmoins, une étape préliminaire de décomposition hiérarchique du problème est nécessaire, puisqu'elle va regrouper les corps les plus proches. Par contre, notre outil n'utilise pas d'algorithmes mathématiques pour réduire la complexité des problèmes, mais est basé sur des raisonnements plus géométriques et empiriques, comme le fait de ne prendre en compte que les conducteurs proches dans le calcul des interactions. Ceux-ci sont détaillés dans l'annexe B.

Nous choisissons un cas de validation dans lequel un boîtier large de type TQFP 144 interagit avec un boîtier plus petit de type SOP14. On cherche à calculer les couplages entre chacune des broches, ce qui représente 2016 couplages inductifs et capacitifs à déterminer. La figure 4-27 illustre la géométrie du problème, avec le numéro des broches des deux boîtiers.

On commence la comparaison par l'évaluation des inductances mutuelles. À partir d'IC-EMC, on construit un modèle géométrique de ces deux boîtiers, ainsi qu'un fichier d'entrée pour FastHenry. De cette manière, on dispose de deux modèles quasi identiques que l'on va pouvoir simuler avec les deux outils. Le tableau 4-4 compare le nombre de filaments (éléments géométriques élémentaires dans le calcul de l'inductance) et les temps de simulation nécessaires pour déterminer l'ensemble des couplages inductifs entre les broches des deux boîtiers à l'aide des deux outils de simulation.

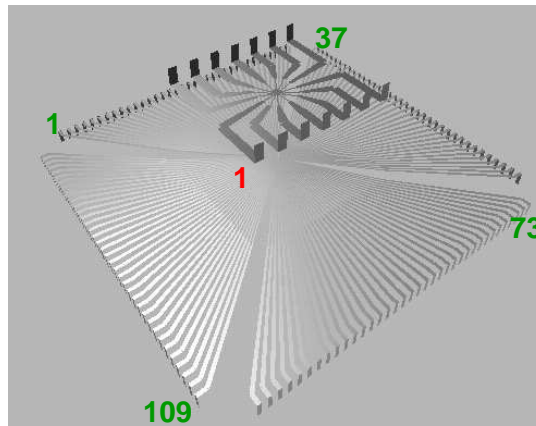


Figure 4-27 – Cas de validation n°1 : couplage entre un boîtier TQFP 144 et un boîtier SOP14

| | FastHenry | IC-EMC |
|--------------------------------|-----------|--------|
| Nombre de filaments | 4288 | 82072 |
| Temps de simulation (s) | 738 | 38 |

Tableau 4-4 – Caractéristiques du calcul des inductances de couplage sous FastHenry et IC-EMC

Notre code utilise presque 20 fois plus de filaments que FastHenry pour mailler les deux boîtiers, et pourtant il est 20 fois plus rapide. Cependant, notre outil ne calcule que les inductances de couplage entre deux broches de deux boîtiers différents, alors que sous FastHenry, toute la matrice des inductances partielles est calculée, c'est-à-dire les inductances propres de toutes les broches et toutes les inductances mutuelles sur le même boîtier. Ainsi, avec cet exemple, seulement $144 \times 14 = 2016$ inductances sont calculées avec notre outil, alors que $(144+14)^2 = 24964$ inductances sont calculées sous FastHenry. La figure 4-28 présente la comparaison des inductances mutuelles entre la broche 1 du SOP 14 et les 144 broches du TQFP 144, calculées avec FastHenry et avec IC-EMC. Il apparaît que les résultats de simulation concordent. Le couplage maximal apparaît avec la broche 109 du TQFP144, ce qui est en accord avec le placement des boîtiers.

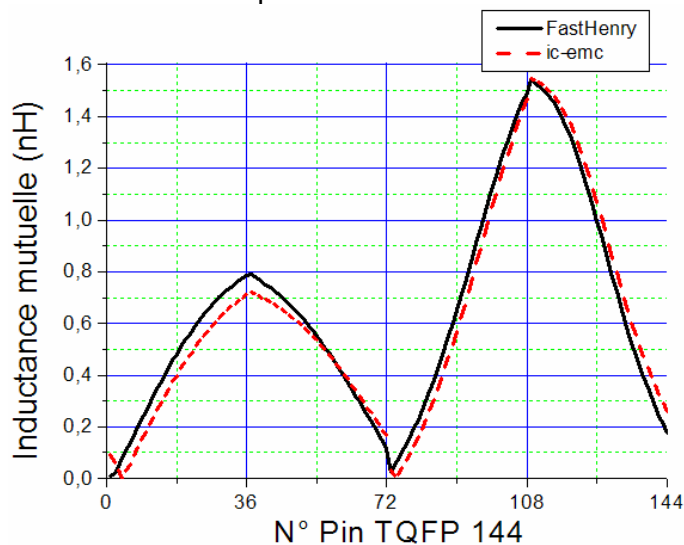


Figure 4-28 – Comparaison des mutuelles inductances entre la broche 1 du SOP 14 avec les 144 broches du TQFP 144 calculées avec FastHenry et IC-EMC

On cherche maintenant à calculer les capacités de couplage entre les broches des deux boîtiers. A partir du fichier d'entrée de FastHenry, il est possible de générer un fichier d'entrée pour FastCap. Cependant, la simulation de ce cas de validation sous FastCap présente de très nombreuses difficultés. Pour conserver un temps de simulation acceptable, il est nécessaire de fixer un ordre d'expansion de multipôle relativement faible, entre 1 et 3. Pourtant, la simulation ne converge pas et les résultats fournis ne deviennent corrects que si les ordres d'expansion deviennent supérieurs à 10. Finalement, nous décidons de ne pas simuler ce cas avec FastCap. Néanmoins, cette simulation est réalisée sans problème avec IC-EMC. Le tableau 4-5 détaille la taille du problème en terme de panneaux (éléments géométriques élémentaires dans le calcul de la capacité) et le temps de simulation. Le temps de simulation est dans ce cas plus long que dans le calcul de la capacité car, avant de déterminer la matrice des capacités partielles, il est nécessaire de calculer la matrice des potentiels puis de l'inverser. La figure 4-29 présente le résultat de la simulation sous IC-EMC des capacités de couplage entre la broche 1 de l'inverseur et les 144 broches du TQFP 144.

| | IC-EMC |
|--------------------------------|--------|
| Nombre de panneaux | 100064 |
| Temps de simulation (s) | 231 |

Tableau 4-5 – Caractéristiques du calcul des capacités de couplage sous IC – EMC

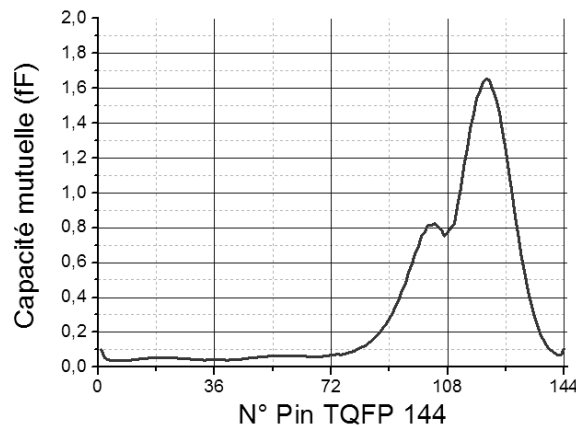


Figure 4-29 – Comparaison des capacités mutuelles entre la broche 1 du SOP 14 avec les 144 broches du TQFP 144 calculées avec IC-EMC

Pour confirmer la validité du calcul des capacités, nous définissons un deuxième cas de validation plus simple : une broche d'un boîtier TO 220 est approchée d'un boîtier TQFP 144, dont nous n'avons gardé qu'un huitième du boîtier. La figure 4-30 illustre la géométrie de ce cas.

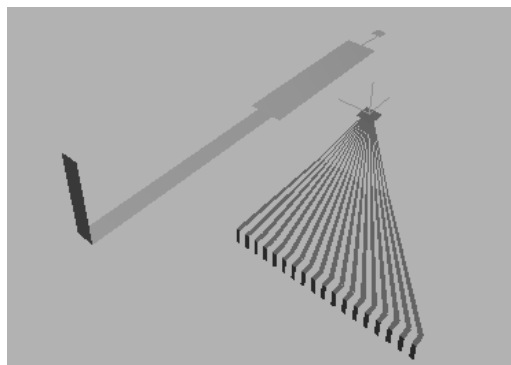


Figure 4-30 – Cas de validation n°2 : couplage entre une broche d'un boîtier TO 220 et d'une partie d'un boîtier TQFP 144

Le tableau 4-6 compare les nombres de panneaux et les temps de simulation nécessaires pour déterminer l'ensemble des couplages inductifs entre les broches des 2 boîtiers avec les deux outils de simulation.

| | FastCap | IC-EMC |
|--------------------------------|---------|--------|
| Nombre de filaments | 2052 | 12531 |
| Temps de simulation (s) | 381 | 4.8 |

Tableau 4-6 – Caractéristiques des calculs des inductances de couplage sous FastHenry et IC-EMC

La longueur du temps de simulation sous FastCap peut s'expliquer par le fait qu'il est nécessaire d'avoir un ordre d'expansion de 16 pour arriver à un résultat valide, ce qui a tendance à allonger fortement le temps de calcul. La figure 4-31 présente la comparaison des capacités mutuelles entre la broche du boîtier TO220 et les 18 broches du TQFP 144, calculées avec FastCap et avec IC-EMC. Les résultats des deux simulations sont en accord, malgré une différence relative de 20 %. Néanmoins il est difficile de déterminer lequel des deux résultats est le plus proche de la réalité.

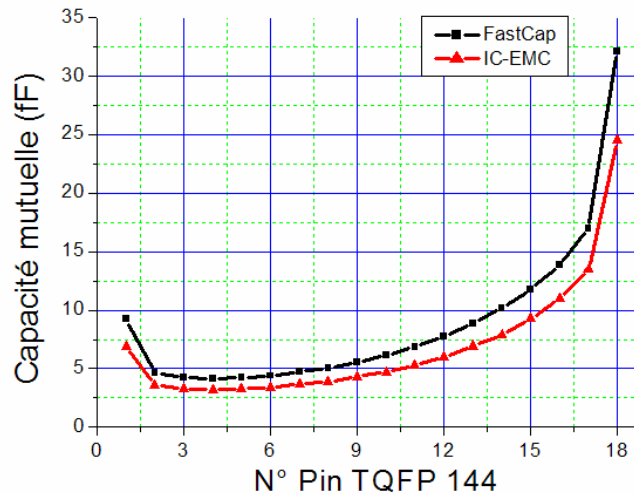


Figure 4-31 – Comparaison des capacités mutuelles entre la broche du TO 220 et les 18 broches du TQFP 144 calculées avec FastCap et IC-EMC

Finalement, à travers ces quelques résultats de simulation, nous avons pu montrer la validité de notre algorithme par comparaison des ses résultats avec ceux de deux autres outils eux aussi basés sur PEEC. De plus, ces cas de validation ont montré que les techniques de réduction de la complexité de problèmes par des raisonnements géométriques permettaient de réduire efficacement les temps de simulation sans pour autant dégrader la précision des calculs. Nous allons maintenant appliquer notre code au cas d'étude de rapprochement de circuits intégrés que nous avons développé.

D. Simulation de l'apparition d'une défaillance par perturbation mutuelle

1. Construction du modèle

Nous décidons d'appliquer la méthode de simulation présentée dans la partie III.C.3 au cas d'étude du rapprochement du microcontrôleur et du commutateur de puissance. L'objectif est de déterminer les placements pire cas pour le couplage et d'évaluer l'erreur produite sur le résultat de conversion du convertisseur analogique numérique. Les données nécessaires à l'application de notre méthode sont les suivantes :

- un modèle électrique du commutateur de puissance, que nous avons présenté dans la partie II.D
- un modèle électrique du CAN, qui a été présenté dans le chapitre III
- un modèle géométrique du boîtier du commutateur de puissance, de type TO 220
- un modèle géométrique du boîtier du microcontrôleur, de type TQFP 144

L'outil « *Package Generator* » permet de construire facilement les modèles géométriques des deux boîtiers à partir des fichiers IBIS et des dimensions géométriques données par les *datasheets* des composants. Les modèles électriques du commutateur et du CAN sont importés dans la même schématique électrique. La figure 4-32 présente la schématique simplifiée produite après l'import des deux modèles. A ce stade de la simulation, les couplages inductifs et capacitifs n'ont pas été extraits et n'apparaissent pas sur la schématique. Aucun couplage n'existe encore entre ces deux modèles.

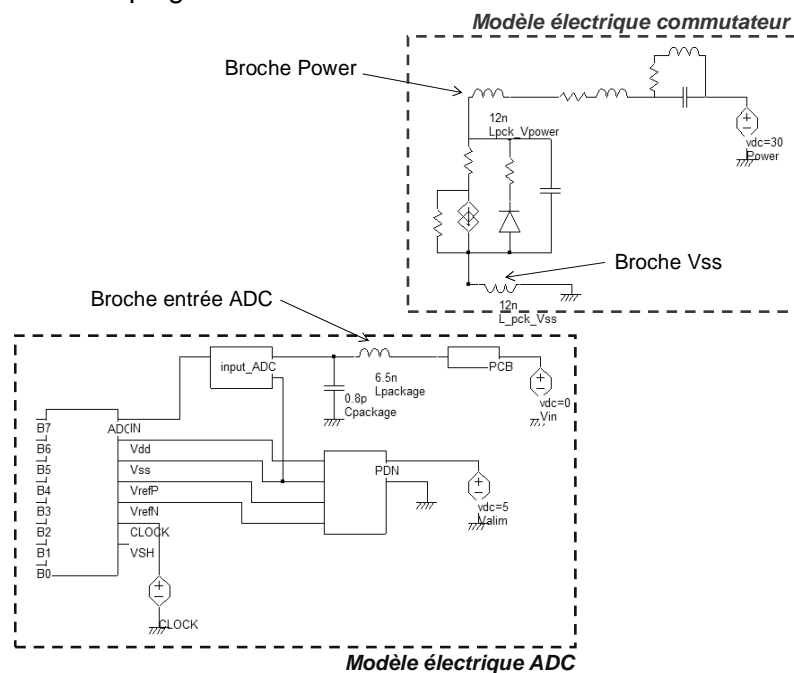


Figure 4-32 – Modèle électrique du rapprochement du CAN et du commutateur sans les couplages

Disposant de toutes les données, la simulation du couplage entre les deux boîtiers peut donc être lancée. La figure 4-33 illustre la modélisation géométrique du couplage entre les boîtiers du commutateur de puissance et du microcontrôleur. Sur la figure 4-32 décrivant les modèles électriques des deux circuits nous avons indiqué les inductances liées à ces broches.

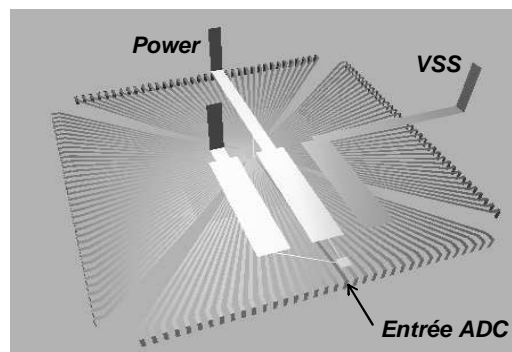


Figure 4-33 – Modélisation du couplage entre les boîtiers du commutateur et du microcontrôleur

Malgré le nombre important de broches, seules trois broches participent au couplage : les broches *Power* et *Vss* du commutateur reliées au drain et à la source du MOS de puissance sont responsables de l'émission rayonnée du commutateur, alors que la broche d'entrée du convertisseur est responsable du couplage du bruit aux fréquences proches de la dizaine de mégahertz. Cette identification permet de réduire la taille du problème, puisque seules les valeurs des inductances et des capacités de couplage entre ces différentes broches présentent un intérêt à ce problème d'interférence. Ainsi, le couplage entre ces boîtiers apparaîtra dans le modèle électrique sous la forme de deux inductances mutuelles et de deux capacités.

2. Simulation du placement des deux composants

La première simulation que nous effectuons a pour but de déterminer le placement horizontal des deux boîtiers qui optimisent les couplages inductifs et capacitifs. Pour cela, nous effectuons une simulation itérative de calcul des inductances et des capacités de couplage entre les broches des deux boîtiers pour différents placements. On déplace le boîtier du commutateur au-dessus du boîtier du microcontrôleur par pas de 1 mm. Sachant que le boîtier du microcontrôleur fait 20 mm × 20 mm, cette simulation nécessite $21 \times 21 = 441$ itérations automatiques. Le résultat de cette simulation peut s'afficher sous forme d'une cartographie du couplage en fonction du placement. Le tableau 4-7 détaille les temps de simulation nécessaires. Comme nous l'avons dit précédemment, la simulation du couplage capacitif requiert un temps de calcul plus long que celle du couplage inductif. La figure 4-34 présente les cartographies simulées du couplage inductif et capacitif entre les deux boîtiers. Sur ces cartographies, la grandeur affichée correspond à l'addition des couplages entre la broche d'entrée du CAN et les broches *Power* et *Vss* du commutateur. Sur ces cartographies, la couleur rouge correspond à un couplage maximal.

| | Couplage inductif | Couplage capacitif |
|------------------|-------------------|--------------------|
| Durée (s) | 18 | 265 |

Tableau 4-7 – Temps de simulation pour réaliser les cartographies de couplage

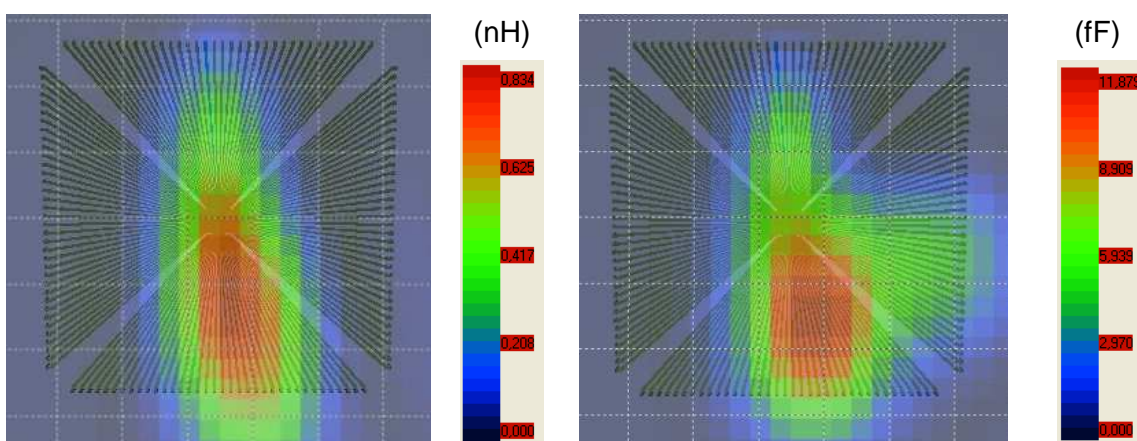


Figure 4-34 – Cartographies simulées du couplage inductif (gauche) et capacitif (droite)

L'interprétation de cette cartographie peut être difficile car les coordonnées qui définissent le positionnement relatif des boîtiers dépendent de la manière dont on référence le placement des deux boîtiers. Par simulation, on peut déterminer le ou les placements qui optimisent le couplage. D'après les résultats de simulation, on remarque que les placements

optimisant le couplage inductif et capacitif coïncident à quelques millimètres près. Toutes les simulations qui vont suivre se feront pour un placement horizontal dans cette configuration.

3. Simulation de la défaillance en fonction de l'espacement

La série de simulations suivante cherche à confirmer les observations obtenues en mesure qui concernent la séparation nécessaire entre les composants pour induire une erreur. Pour cela, on réalise une simulation itérative de calcul des couplages inductifs et capacitifs en fonction de la séparation des boîtiers. Les calculs sont réalisés pour des séparations comprises entre 0 et 10 mm par pas de 0.5 mm. La figure 4-35 présente les résultats de simulation, en donnant le coefficient de couplage inductif et de capacité mutuelle entre la broche d'entrée du CAN et les broches Power et Vss du commutateur.

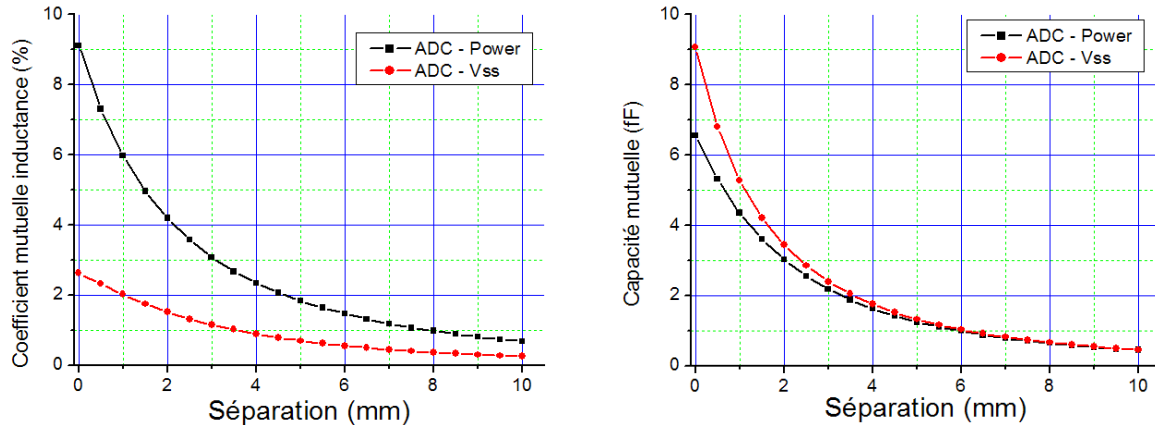


Figure 4-35 – Simulation du couplage inductif (gauche) et capacitif (droite) en fonction de la séparation des boîtiers

A partir de cette simulation, les couplages inductifs et capacitifs entre les différentes broches pour différentes séparations peuvent être extraits puis importés à l'intérieur du modèle électrique du couplage entre le commutateur et le CAN. La figure 4-36 illustre le modèle électrique simplifié du rapprochement des deux circuits sur lequel ont été ajoutés les éléments électriques modélisant les couplages inductifs et capacitifs. Ils apparaissent sous la forme de deux coefficients de mutuelles inductances et deux capacités de couplage.

A l'aide du démonstrateur de rapprochement de circuits, on place les deux circuits de manière à maximiser le couplage. On note les séparations nécessaires pour modifier la valeur convertie par le CAN. Cette mesure est réalisée pour différentes valeurs de tensions d'alimentation du commutateur, ce qui fait varier l'amplitude du bruit généré par celui-ci. On réalise cette même expérience en simulation. Pour différentes valeurs de séparation des deux boîtiers, on extrait les valeurs de couplage puis on les importe au niveau de la schématique. Ensuite, la valeur convertie par le CAN est simulée sous SPICE. Les différentes itérations sont réalisées de manière manuelle. On ne conserve que les valeurs de séparation pour lesquelles on modifie la valeur convertie par le CAN.

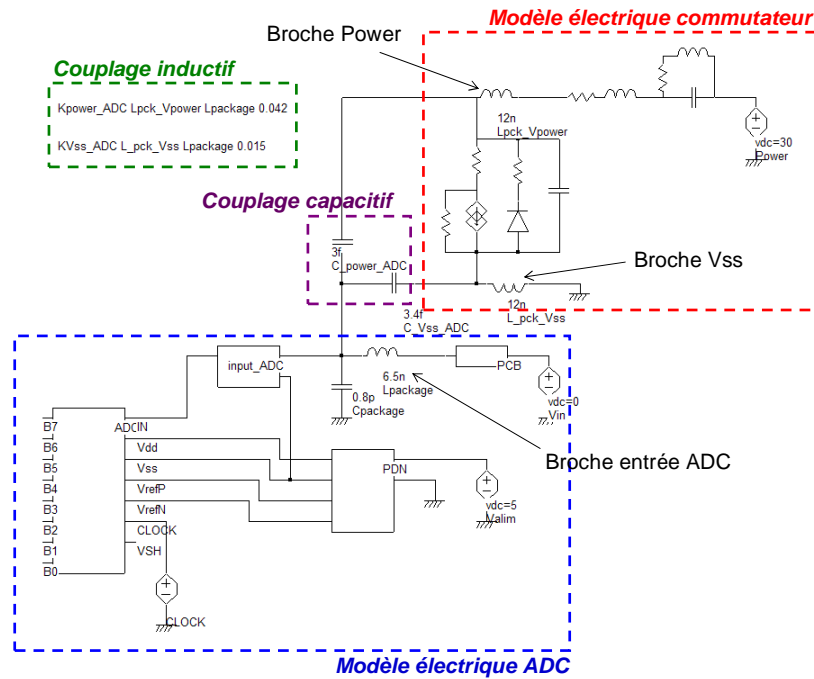


Figure 4-36 – Modèle électrique du rapprochement du CAN et du commutateur avec les couplages

La figure 4-37 présente deux comparaisons mesure/simulation de la séparation nécessaire pour engendrer une erreur donnée en sortie du convertisseur pour des tensions d'alimentation du commutateur de 20 et 30 V.

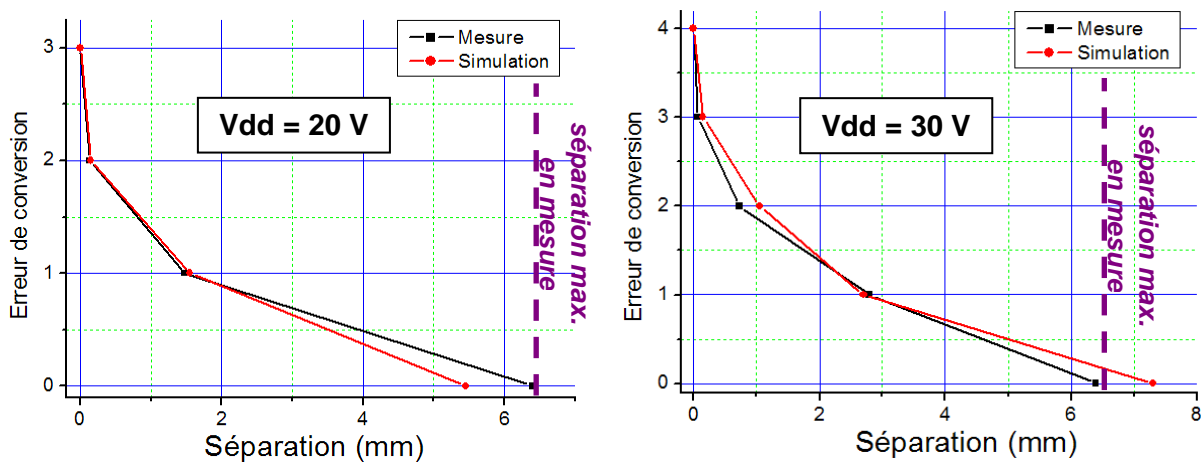


Figure 4-37 – Comparaison mesure/ simulation de l'erreur de conversion en fonction de la séparation des boîtiers pour une tension d'alimentation du commutateur de 20 V (gauche) et 30 V (droite)

Les résultats de simulation corrént bien aux résultats de mesure. Les différences de séparation qui apparaissent entre la mesure et la simulation peuvent en partie s'expliquer par l'incertitude de la mesure, qui est surtout visible quand on arrive à l'annulation de l'erreur de conversion. En effet, il devient alors difficile de déterminer précisément la limite à partir de laquelle l'erreur s'annule complètement.

4. Simulation de la défaillance en fonction des paramètres du circuit

Une deuxième série de simulation est menée pour vérifier qu'il est possible de tester l'influence de paramètres des circuits, tels que la tension d'alimentation de l'agresseur ou de la victime, la fréquence de commutation de l'agresseur, ..., sur l'erreur de conversion. Dans un premier temps, en collant les deux boîtiers l'un à l'autre, on modifie la tension d'alimentation du commutateur et on relève l'erreur convertie. En mesure, on note les tensions d'alimentations permettant de modifier l'erreur de conversion. En simulation, on extrait les valeurs de couplage dans le cas où la séparation entre les boîtiers est nulle et on l'importe dans la schématique. Ensuite, on effectue plusieurs simulations SPICE avec différentes valeurs pour la tension d'alimentation du commutateur et on relève l'erreur de conversion du convertisseur. On ne conserve que les valeurs de tension pour lesquelles on modifie la valeur convertie par le CAN. La figure 4-38 présente la comparaison mesure/simulation de la tension nécessaire pour engendrer une erreur donnée en sortie du convertisseur. Une bonne corrélation entre la mesure et la simulation tend à confirmer la validité du modèle.

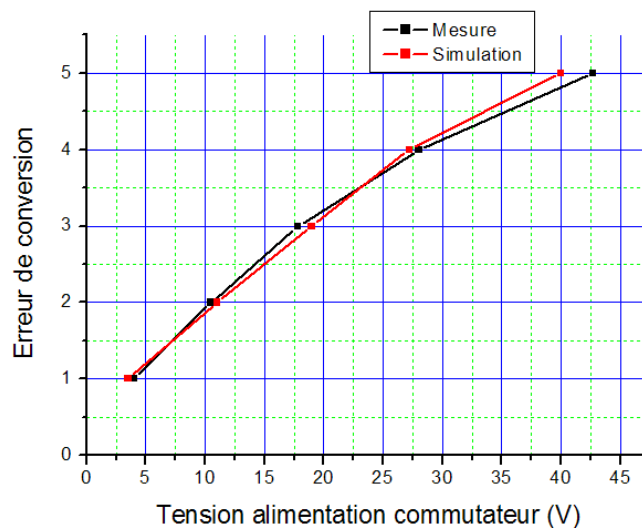


Figure 4-38 – Comparaison mesure/ simulation de l'erreur de conversion en fonction de la tension d'alimentation du commutateur

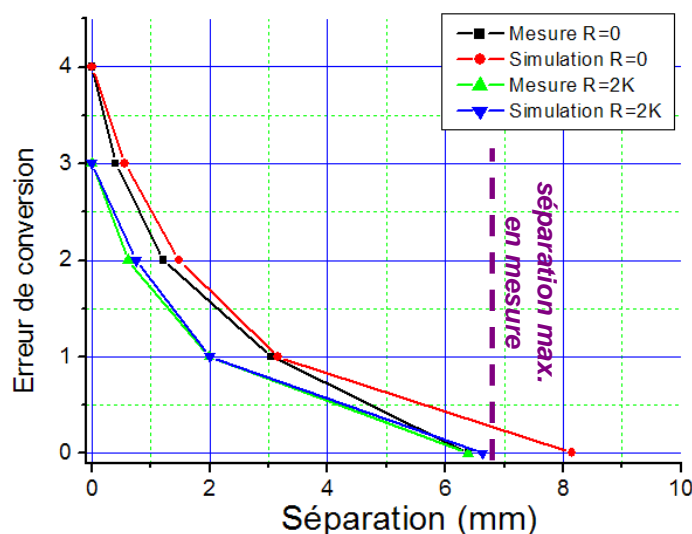


Figure 4-39 – Comparaison mesure/ simulation de l'erreur de conversion en fonction de la séparation des boîtiers pour deux valeurs de résistance externes

Ensuite, en conservant le même placement entre les boîtiers, on modifie la valeur de la résistance externe placée en entrée du convertisseur analogique numérique. La valeur de cette résistance fixe la fréquence de coupure de l'entrée du convertisseur. Jusque là, une résistance externe de 1 K Ω a été placée en entrée du convertisseur, fixant ainsi la fréquence de coupure autour de 3 MHz. Comme le commutateur génère un bruit principalement centré à 10 MHz, si on augmente cette résistance, on améliore la réjection du bruit en entrée du convertisseur. Nous allons chercher en simulation à retrouver l'effet de cette résistance sur l'erreur de conversion en fonction de la séparation entre les boîtiers. Pour cela, on refait la mesure précédente qui consistait à noter les valeurs de séparation pour lesquelles l'erreur convertie était modifiée, mais en mettant une résistance externe sur l'entrée du convertisseur soit de 0 Ω , soit de 2 K Ω . On fait de même en simulation. La figure 4-39 présente la comparaison mesure/simulation de l'erreur convertie en fonction de la séparation pour ces deux valeurs de résistance externes.

La simulation permet de retrouver les effets observés en mesure et l'influence de la résistance en entrée du convertisseur sur la séparation nécessaire pour induire telle défaillance. Nous pouvons donc en conclure que cet outil de simulation nous permet d'évaluer correctement les couplages entre les boîtiers et de prédire quels sont placements qui conduiront à une défaillance du système composé des circuits rapprochés. De plus, il nous permet de tester si une modification des paramètres électriques du système apportera une amélioration de l'auto-compatibilité entre les circuits.

IV. Conclusion

Dans cette partie, nous avons présenté deux méthodologies de prédiction des risques d'interférences entre circuits intégrés dus au couplage mutuel entre les broches de leurs boîtiers. Les rapprochements de circuits peuvent devenir problématiques dès que ceux-ci sont de natures différentes et des problèmes d'auto-compatibilité sont susceptibles d'apparaître. Dès lors, il convient de s'intéresser à l'influence du placement sur la susceptibilité des circuits. Une des difficultés est de pouvoir résoudre le problème électromagnétique représenté par le couplage entre les boîtiers, tout en déterminant le comportement électrique des circuits. Afin de tester nos méthodes, nous avons au préalable développé un démonstrateur de rapprochement de deux circuits, un étant considéré comme un « agresseur » et l'autre comme une « victime ». Avec ce démonstrateur il est possible d'induire des erreurs sur un des circuits lorsqu'on le rapproche du second et ainsi de tester l'influence du placement sur la susceptibilité du circuit victime.

Une première méthode empirique basée sur la comparaison des niveaux d'émission et de susceptibilité des différents circuits a été proposée. Elle nous a permis de vérifier la valeur de la séparation qu'il était nécessaire de garantir entre les deux circuits et de déduire une marge de bruit minimale entre les niveaux d'émission. Cependant, cette méthode a un caractère assez « artisanal » car elle nécessite de manipuler des niveaux d'émission et de susceptibilité et de les comparer au prix de quelques approximations. Bien qu'elle définisse une sorte de cadre pour comparer des niveaux d'émission et de susceptibilité, cette méthode ne peut prétendre être intégrable dans un flot de simulation visant à prédire l'apparition d'une défaillance d'un circuit électronique par couplage mutuel.

C'est pourquoi une deuxième méthode a été développée. Le flot de simulation proposé a été implémenté sous forme logicielle. Celui-ci est basée sur une simulation de modèles électriques représentatifs de l'émission et de la susceptibilité du circuit agresseur et du circuit victime, dans lequel les couplages apparaissent sous forme de constantes localisées. Une méthode électromagnétique basée sur PEEC permet d'extraire ces constantes. Une des principales difficultés concerne la réduction d'ordre du problème. La modélisation des circuits par des macromodèles s'inspirant de l'approche ICEM offre un moyen simple de reproduire l'émission ou la susceptibilité des circuits. De plus, une réflexion sur la topologie du couplage des interférences permet de réduire la taille du problème à résoudre par le simulateur électromagnétique. Cette approche permet de mieux prédire la susceptibilité du circuit

victime et de mieux tester l'effet du placement sur celle-ci. Néanmoins, elle requiert une certaine expertise de la part du concepteur, qui doit posséder certaines compétences en CEM pour déterminer les broches les plus émissives ou les plus sensibles aux agressions électromagnétiques. Un des axes de réflexion intéressant pour améliorer non seulement cet outil mais aussi les autres outils liés à la prédiction des performances CEM des circuits concerne la manière de notifier l'agressivité ou la sensibilité d'un point de vue CEM de certaines broches, pistes ou de certains composants. Ces informations seraient fournies à l'intérieur de fichiers d'entrée tels que IBIS ou ICEM et réduiraient la nécessité de faire appel à un concepteur expert en CEM.

Dans ces travaux, nous avons considéré des couplages entre circuits montés dans des boîtiers séparés. Que se passerait-il si ces circuits étaient reportés à l'intérieur d'un même boîtier ? L'outil logiciel que nous avons développé resterait adapté puisque seules les dimensions des interconnexions seraient modifiées. Le principe de simulation, le calcul et la représentation du couplage resteraient toujours valides. Néanmoins, il convient de le vérifier. Une autre question concerne la validité fréquentielle de cet outil. Les méthodologies présentées dans ce chapitre restent valides jusqu'à 3 GHz pour satisfaire à l'approximation quasi statique. Au dessus de cette fréquence, il devient nécessaire de passer à des méthodes de résolution exactes des équations de Maxwell. Ce travail pourrait donc être poursuivi par l'étude de couplages mutuels entre circuits à des fréquences de l'ordre de la centaine de mégahertz et du gigahertz. Ce type de couplage concernerait les circuits radiofréquence comme les étages de réception des téléphones portables.

V. Références

- [AMKOR] « Advanced Package Glossary », AMKOR Technology, www.amkor.com, 2003
- [BARK00] V. Barkhordarian, « Power MOSFET Basics », Application Notes, International Rectifier, www.irf.com
- [BEAT01] R. Beatson, L. Greengard, « A short Course on Fast Multipole Methods », 2001, disponible sur www.math.nyu.edu/faculty/greengar/shortcourse_fmm.pdf
- [BEND06] S. Ben Dhia, M. Ramdani, E. Sicard, « Electromagnetic Compatibility of Integrated Circuits – Techniques for low Emission and Susceptibility », Springer, ISBN 0-387-26600-3, 2006
- [CAMP04] M. Camp, H. Gerth, H. Garbe, H. Haase, « Predicting the Breakdown Behavior of Microcontrollers under EMP/UWB Impact using a Statistical Analysis », IEEE Transactions on Electromagnetic Compatibility, vol. 46, no. 3, August 2004
- [DEL96] N. Delorme, M. Belleville, J. Chilo, « Inductance and capacitance analytic formulas for VLSI interconnects », Electronic Letters, 23rd May 1996, vol. 32, no. 11
- [FAST] FastModel, freeware disponible sur www.fastfieldsolvers.com
- [ICEMC] E. Sicard, A. Boyer, « IC-EMC – User's Manual », April 2006, disponible sur www.ic-emc.org
- [IRF] « IRF610 – HEXFET Power MOSFET », documentation technique disponible sur www.irf.com
- [KAM94] M. Kamon, M. J. Tsuk, J. K. White, « FastHenry : A Multipole Accelerated 3D Inductance Extraction Program », IEEE Transactions on Microwave Theory and Techniques, vol. 42, no. 9, September 1994.
- [LEV06] R. Leventhal, L. Green, « Semiconductor Modeling – For Simulating Signal, Power and Electromagnetic Compatibility », Springer, ISBN 0-387-24159-0, 2006
- [LEV07] J. L. Levant, M. Ramdani, R. Perdriau, M. Drissi, « EMC Assessment at Chip and PCB Level: Use of the ICEM Model for Jitter Analysis in an Integrated PLL », IEEE Transactions on Electromagnetic Compatibility, vol. 49, no. 1, February 2007
- [MARD01] M. Mardiguian, « Controlling Radiated Emissions by Design – Second Edition », Kluwer Academic Publishers, ISBN 0-7923-7978-0, 2001
- [MAUR02] O. Maurice, « Synthèse sur l'immunité HF des composants et ébauche de modèle

- pour ICEM », novembre 2002, document en ligne sur <http://perso.wanadoo.fr/olivier.maurice/docs/Scdevice.pdf>
- [NAB93] K. Nabors, M. Kamon, J. White, « Multipole Accelerated 3D Interconnect Analysis », International Conference on VLSI Process and Device Modeling, 1993
- [PER98] R. Perez, « Wireless Communications Design Handbook – Volume 3 : Interference into Circuits », Academic Press, ISBN 0-12-550722-4, 1998
- [RACH93] F. Rachidi, « Formulation of the Field-to-Transmission Line Coupling Equations in Terms of Magnetic Excitation Field », IEEE Transactions on Electromagnetic Compatibility, vol. 35, no 3, August 1993
- [SIM] PCBMod – SimLab Software, <http://www.simlab-emc.com/pcbmod.html>
- [TAYL65] C. D. Taylor, R. S. Satterwhite, C. W. Harrison, « The Response of a Terminated Two-Wire Transmission Line Excited by a Nonuniform Electromagnetic Field », IEEE Transactions on Antennas and Propagation, November 1965
- [WHE28] H. A. Wheeler, « Simple Inductance Formulas for Radio Coils », Proceedings of the IRE, pp. 1398 – 1400, October 1928
- [YOSH05] A. Yoshida, « Package-on-Package Space Savings with Flexibility », Advanced Packaging, August 2005
- [YOSH06] A. Yoshida, J. Taniguchi, K. Murata, « A Study on Package Stacking for Package-on-Package (PoP) », ECTC2006 San Diego, California, 2006

Conclusion et perspectives

L'évolution technologique rend les circuits intégrés de plus en plus émissifs et susceptibles aux perturbations électromagnétiques. Avec l'intégration toujours plus poussée des composants au sein d'applications embarquées, se pose le problème des interférences électromagnétiques, notamment dans le cas de rapprochements entre plusieurs circuits. Dans ce contexte, il est nécessaire de savoir prédire l'apparition de défaillances dues à des problèmes d'interférences électromagnétiques et de tester l'efficacité des règles de conception visant à les minimiser. Notre thèse au sein de l'équipe Systèmes Embarqués Critiques du laboratoire LATTIS s'est donc focalisée sur cette problématique. L'étude qui a été présentée dans ce manuscrit s'est articulée autour de trois axes principaux :

- la modélisation de l'émission rayonnée en champ proche des circuits intégrés
- la modélisation et la mesure de la susceptibilité des circuits intégrés
- la modélisation des couplages rayonnés entre circuits montés dans des boîtiers différents

Dans le premier chapitre, un état de l'art des connaissances sur l'origine des problèmes d'émission et de susceptibilité des circuits intégrés ainsi que sur leur modélisation a été effectué. Il est apparu que même si des modèles d'émission des circuits existaient et permettaient des prédictions relativement fiables jusqu'à 1 GHz, il n'en était pas de même pour les modèles de susceptibilité des circuits. Ensuite, un tour d'horizon des problèmes de compatibilité électromagnétique dans les assemblages de type *system-in-package* a été réalisé. A l'intérieur de ces modules, le rapprochement de puces complexes, émissives et sensibles peut être source de défaillances causées par des interférences électromagnétiques couplées par mode conduit et rayonné. Par conséquent, la réduction de l'émission et de la susceptibilité des circuits à l'intérieur des *system-in-package* devraient intervenir dès les phases amont de conception. Des méthodologies et des outils de prédiction devraient être définis et développés. Une des difficultés concerne le fait qu'ils doivent être capables de reproduire en simulation la sensibilité des différents circuits en interaction et prédire leur couplage à travers une simulation électromagnétique.

Le deuxième chapitre a été consacré à la mesure et à la prédiction de l'émission rayonnée des composants en champ proche. L'intérêt de l'étude de l'émission en champ proche provient du fait que les couplages entre circuits rapprochés se font dans cette région. Sa mesure est une technique relativement bien maîtrisée qui permet de détecter des sources d'émission des circuits, localisées principalement sur les broches de leur boîtier. Notre travail s'est donc porté sur la quantification de la mesure du scan champ proche en vue de tester la validité des simulations de l'émission rayonnée. Ainsi, une méthodologie de prédiction de l'émission rayonnée des composants basée sur la simulation électrique de leur modèle *ICEM* a été proposée, et un outil logiciel a été développé. Afin de les valider, l'émission rayonnée en champ proche d'un microcontrôleur 16 bits a été caractérisée en mesure et comparée à la prédiction faite à partir d'un modèle *ICEM* préalablement établi. Les simulations ont montré une bonne corrélation avec les mesures, la justesse de la simulation étant principalement liée à celle du modèle *ICEM*.

Le troisième chapitre a été consacré à l'étude de la susceptibilité des circuits intégrés. Dans un premier temps, une méthode d'agression basée sur la réutilisation du scan champ proche en émission a été proposée. Celle-ci permet de tester la susceptibilité d'un circuit à une agression rayonnée localisée, qui reproduit la perturbation causée par un circuit placé à proximité. Par rapport aux méthodes standardisées de caractérisation de l'immunité des composants, elle offre la possibilité de localiser les zones de plus fortes sensibilités aux agressions électromagnétiques, aidant au diagnostic de la susceptibilité aux interférences électromagnétiques. Le chapitre s'est ensuite concentré sur la prédiction de l'immunité des

circuits intégrés. Une méthodologie de simulation de l'immunité de circuits intégrés a été présentée et appliquée sur plusieurs cas d'étude d'agressions conduites et rayonnées. Ces différents exemples ont permis de proposer un ensemble de règles pour la mise au point d'un futur modèle de prédiction de la susceptibilité des composants.

Le dernier chapitre s'est enfin penché sur le couplage mutuel entre circuits intégrés par l'intermédiaire de leurs boîtiers. Les méthodes de simulation de l'émission rayonnée et de la susceptibilité des circuits ont été réutilisées pour proposer deux méthodologies visant à prédire le risque d'apparitions de défaillances dues au couplage mutuel dans le cas d'un rapprochement entre puces. Afin de les valider, un démonstrateur de rapprochement de deux circuits a été développé, permettant d'évaluer l'effet du placement entre un circuit considéré comme un agresseur et un circuit considéré comme une victime du point de vue compatibilité électromagnétique. La première méthode consiste en une comparaison du niveau d'émission de l'agresseur et du seuil de susceptibilité de la victime. Bien qu'elle permette de définir des séparations et des marges de bruit minimales garantissant une compatibilité électromagnétique entre l'agresseur et la victime, elle s'intègre mal dans un flot de simulation logicielle. La seconde approche proposée et que nous avons implémentée sous forme logicielle est basée sur une simulation des modèles électriques représentatifs de l'émission et de la susceptibilité du circuit agresseur et du circuit victime, couplés par des constantes localisées extraites par une méthode de calcul électromagnétique de type *PEEC*. La susceptibilité du circuit victime en fonction du placement par rapport à un circuit agresseur a pu être prédite et validée par rapport à des mesures expérimentales.

Cette thèse s'est principalement focalisée sur la simulation de la compatibilité électromagnétique, pour laquelle de nouvelles méthodes ont été proposées, comme la simulation de l'émission en champ proche d'un circuit à partir de son modèle *ICEM*, ou la simulation du couplage mutuel entre deux puces à l'aide de leurs modèles d'émission et de susceptibilité. Dans un premier temps, les travaux effectués sur la prédiction de l'émission en champ proche des composants peuvent constituer une extension de la norme *ICEM*. Actuellement, la norme *ICEM* ne fournit pas de règles ou de méthodologies pour prédire l'émission rayonnée en champ proche. En outre, la méthode proposée peut aussi être appliquée au niveau système. Le respect de la confidentialité, le caractère standard et la simplicité du modèle *ICEM* font qu'un bloc *ICEM* peut facilement être intégré à un modèle électrique d'un système électrique complet tel qu'un circuit imprimé. En appliquant la méthode des « inductances rayonnantes », la simulation électrique des courants parasite permet de prédire le rayonnement en champ proche de la carte. Cependant, la version actuelle de notre outil ne considère que les cas où le boîtier du circuit est monté sur une carte sans plan de masse ou avec un plan de masse infiniment grand et sans ouverture. Ces cas idéaux ne sont pas forcément représentatifs des cartes utilisées dans des applications courantes, qui sont constituées de plans d'alimentation et de masse troués par des pistes et des vias. Or, ces ouvertures peuvent fortement modifier le rayonnement en champ proche et en champ lointain. Des améliorations sont donc nécessaires pour inclure dans notre outil des plans de masse moins idéaux.

Dans un deuxième temps, les différents exemples de modélisation de l'immunité de circuits établis en suivant un certain formalisme ont permis d'alimenter une réflexion autour d'un modèle générique de prédiction de l'immunité, qui serait à l'image d'*ICEM*. Les travaux effectués en modélisation de la susceptibilité constituent ainsi des bases pour un futur modèle d'immunité des circuits intégrés, objectif du projet européen *EPEA*, qui vient de démarrer en juillet 2007. Néanmoins, de nombreux travaux de validation sont encore nécessaires pour vérifier l'universalité de cette approche de modélisation. Par ailleurs, nous avons privilégié dans ce travail des agressions harmoniques alors que la plupart des agressions sont transitoires. Il conviendra donc de s'assurer que le modèle proposé reste valide dans le cas d'agressions transitoires, quelles que soient les caractéristiques des impulsions.

Dans un troisième temps, les méthodologies développées pour la prédiction des interférences électromagnétiques entre puces rapprochées devraient être réutilisées dans le cadre d'une thèse portant sur le rapprochement entre circuits dédiés à la téléphonie 3G, en donnant des indications sur les marges bruit minimum à assurer et sur l'optimisation des placements entre les composants. Cependant, ces méthodologies n'ont été appliquées que sur des cas de couplages entre boîtiers simples et il convient d'étendre nos études à des boîtiers plus complexes. De plus, même si les méthodologies présentées sont valides en théorie jusqu'à quelques gigahertz, il convient de le vérifier expérimentalement. Il serait particulièrement intéressant de tester nos méthodes de prédiction dans le cas de couplages à des fréquences de l'ordre de la centaine de mégahertz, voire de quelques gigahertz. Une autre critique concernant l'ensemble des méthodologies présentées dans ce manuscrit peut être apportée. En effet, elles requièrent toutes une certaine expertise CEM de la part de l'utilisateur pour produire les différents modèles. Une réflexion doit être menée pour réduire la part d'expérience que l'utilisateur doit apporter. L'utilisation de fichiers standards tels que IBIS peut constituer un vecteur efficace d'informations concernant la compatibilité électromagnétique des circuits.

Les outils logiciels créés au cours de cette thèse ont été implantés dans la plateforme logicielle *IC-EMC* développée au laboratoire. Ce démonstrateur constitue un moyen de diffusion efficace des différents concepts proposés en vue de la modélisation CEM des circuits intégrés.

Enfin, une nouvelle méthode de caractérisation de la susceptibilité des circuits intégrés basée sur une injection en champ proche a été présentée. Le travail autour de cette méthode peut servir de contribution à l'établissement d'une nouvelle norme de mesure de l'immunité des circuits intégrés. Comme la bande de fréquence de fonctionnement de notre méthode s'étend plus haut que la plupart des autres méthodes d'injection, elle peut être considérée comme une extension de méthodes déjà normalisées, notamment la technique d'injection BCI basée elle aussi sur un couplage inductif. Cependant, comme d'autres normes de caractérisation de la susceptibilité, notre méthode souffre de la faiblesse du couplage entre le dispositif d'injection et le composant sous test, exigeant une puissance importante lors des tests d'injection harmonique. Des travaux concernant l'amélioration des sondes d'injection et permettant de maximiser le flux produit pourraient réduire ce problème. Néanmoins, il convient de ne pas dégrader la ponctualité des sondes et de s'assurer qu'elles sont capables de véhiculer une forte puissance incidente. Même si aucun exemple d'agression pulsée n'a été présenté dans ce manuscrit, plusieurs essais ont montré que cette méthode était particulièrement adaptée à une injection localisée de signaux transitoires rapides. En effet, malgré la faiblesse du couplage, la forte amplitude et le temps de montée très rapide de ces impulsions sont capables de générer des impulsions parasites de quelques volts en entrée des circuits agressés. Celles-ci peuvent alors être à l'origine de défaillances sévères. Il est possible que notre méthode soit plus adaptée à des agressions pulsées qu'à des agressions harmoniques. Notre méthode peut donc être utilisée à la fois pour des agressions pulsées et pour des agressions harmoniques.

Glossaire

| | |
|-----------------------|--|
| CAN | Convertisseur analogique numérique. |
| CEM | Compatibilité Electromagnétique. Aptitude d'un appareil ou d'un système à fonctionner dans un environnement électromagnétique de façon satisfaisante et sans produire lui-même de perturbations électromagnétiques intolérables pour tout ce qui se trouve dans cet environnement. |
| CMOS | <i>Complementary Metal Oxyde Silicium</i> . Technologie reposant sur l'utilisation de transistors à canaux N et P pour réaliser des portes logiques élémentaires. |
| DPI | <i>Direct Power Injection</i> . Méthode de mesure de la susceptibilité des composants basée sur une injection à travers une capacité de couplage. |
| E/S | Entrée-Sortie. Interface entre le circuit intégré et la carte électronique sur lequel il est monté. |
| ESD | <i>Electrostatic Discharge</i> ou Décharge Electrostatique. |
| FFT | <i>Fast Fourier Transform</i> ou Transformée de Fourier rapide. Ensemble d'algorithmes de calcul de la transformée de Fourier discrète. |
| Fil de Bonding | Fil de quelques dizaines de μm de diamètre reliant le boîtier aux entrées sorties du circuit intégré. |
| Floorplan | Emplacement des blocs, des entrées sorties et des alimentations sur la surface de la puce. |
| IA | <i>Internal Activity</i> ou Activité interne. Dans le formalisme ICEM, le bloc d'IA décrit l'activité interne d'un composant. |
| IBIS | <i>Input/output Buffer Information Specification</i> . Format standard de description des entrées-sorties des circuits intégrés. |
| ICEM | <i>Integrated Circuit Emission Model</i> . Modèle standard de prédiction de l'émission conduite et rayonnée des circuits intégrés. |
| ICIM | <i>Integrated Circuit Immunity Model</i> . Proposition en cours de développement d'un modèle standard de prédiction de l'immunité des circuits intégrés. |
| IR noise | Bruit produit par le passage du courant à travers des résistances, telles que les résistances des rails d'alimentation des circuits. |
| Jitter | Gigue. Phénomène de fluctuation d'un signal numérique qui implique une variation de la phase, c'est-à-dire une variation des instants d'apparition des fronts montants ou descendants. Il peut conduire à des erreurs d'interprétation du signal de sortie. |
| Lead | Interconnexion métallique à l'intérieur d'un boîtier de circuit intégré |

reliant un fil de bonding au circuit imprimé.

| | |
|------------------------------------|--|
| Netlist | Liste de nœuds, fichier décrivant la topologie d'un réseau électrique, modélisant par exemple un circuit. |
| PCB | <i>Printed Circuit Board</i> ou Plaque de circuit imprimé. |
| PDN | <i>Passive Decoupling Network</i> ou réseau passif de découplage. Dans le formalisme ICEM, ce bloc représente l'impédance vue entre 2 terminaux, comme une alimentation et une masse. |
| PEEC | <i>Partial Element Equivalent Circuit</i> . Méthode de modélisation des circuits électriques au moyen de circuits équivalents à constantes localisées. |
| PF | <i>Performance Factor</i> ou Facteur de Performance. Coefficient décrivant la sensibilité d'une antenne et permettant de retrouver la valeur de l'amplitude du champ électromagnétique calculé. |
| PLL | <i>Phase Locked Loop</i> ou boucle à verrouillage de phase. Montage électronique permettant d'asservir la phase instantanée de sortie sur la phase instantanée d'entrée, mais aussi d'asservir une fréquence de sortie sur un multiple de la fréquence d'entrée. |
| RF | Radiofréquence. |
| SiP | <i>System in Package</i> ou système en boîtier. Concept visant à intégrer plusieurs puces au sein d'un même boîtier et constituant à lui seul un système complet. |
| SoC | <i>System on Chip</i> ou système sur puce. Concept visant à intégrer plusieurs composants électroniques sur une même surface de silicium. Il peut ainsi contenir des blocs numériques, analogiques, mixtes ou RF. |
| SSN | <i>Simultaneous Switching Noise</i> ou Bruit de commutation simultanée. Bruit généré par les appels de courant produits par l'activité d'un circuit. |
| TEM | Transverse Electromagnétique. Une onde dont les champs électriques et magnétiques la formant sont dans un plan perpendiculaire à la direction de propagation et sont eux-mêmes perpendiculaires. Il s'agit du mode de propagation d'une onde plane. |
| TLP | <i>Transmission Line Pulse</i> . Equipement générant une impulsion de quelques nanosecondes, utilisé notamment dans la caractérisation I(V) de dispositifs électroniques. |
| TQFP | <i>Thin Quad Flat Package</i> . Boîtier plastique carré caractérisé par une faible épaisseur et un grand nombre de broches disponibles sur les 4 côtés du boîtier. |
| ΔI noise | Bruit produit par le passage du courant à travers des inductances, telles que les inductances boîtier. |

Annexe A – Implémentation du calcul du champ proche rayonné par un circuit intégré

Le champ proche est une information importante pour l'étude de la compatibilité électromagnétique des composants, car il permet de localiser les sources d'émission électromagnétique liées à leur activité interne. Ainsi, le rayonnement d'un circuit et son activité interne sont intimement liés. La connaissance des courants circulant à travers celui-ci permet donc de prédire ce rayonnement. Dans le chapitre 2, nous avons développé une méthodologie de prédiction de l'émission rayonnée en champ proche d'un circuit intégré à partir de la simulation électrique de son modèle ICEM. Dans cette annexe sont fournis des détails sur la manière dont est implémenté cette méthodologie sous le logiciel IC-EMC.

1. Construction du modèle géométrique maillé

La résolution des équations de Maxwell par une méthode numérique exige l'utilisation d'un modèle géométrique maillé. Nous nous intéressons exclusivement au rayonnement de boîtiers de circuits intégrés, nous n'incluons pas les pistes de circuits imprimés. Les modèles géométriques des boîtiers sont construits de manière automatique à partir d'informations données par le fichier IBIS du circuit étudié. Ce fichier véhicule de nombreuses informations sur les entrées sorties d'un circuit ainsi que sur son boîtier à l'aide d'un ensemble de mots clés. Il s'agit donc d'un moyen simple de construire des modèles approchés de boîtiers génériques, de type QFP, DIL ou SOP. Des boîtiers avec des routages internes complexes tels que des BGA ne peuvent pas être reconstruits de manière aussi rapide et précise. La construction manuelle du modèle de boîtier devient alors nécessaire.

Le modèle géométrique produit est en réalité très rudimentaire car chaque broche est constituée d'une ligne droite. Il est possible d'améliorer le modèle géométrique des broches en les découpant en plusieurs lignes droites, mais nous préférons nous satisfaire de ce modèle au premier ordre. Les lignes sont considérées comme des fils infiniment fins, aucun rayon ne leur est spécifié. Cependant, il est possible d'utiliser des fils de section circulaire ou rectangulaire comme le montre la figure A-1. Le calcul du champ électromagnétique nécessite alors un nombre d'opérations élémentaires plus important.

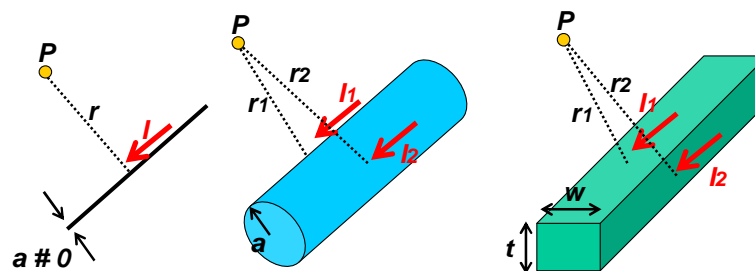


Figure A- 1 - Différentes géométries pour les broches

Le maillage des fils doit respecter les deux conditions suivantes :

- la longueur des mailles L doit permettre de considérer que le courant traversant la maille est quasi constant (approximation quasi statique). Cela se traduit par : $L \ll \lambda$.
- la longueur des mailles L doit rester négligeable devant la distance séparant la maille du point de calcul du champ.

Les longueurs des broches d'un boîtier dépassant rarement 2 cm, l'approximation quasi-statique est respectée avec une seule maille jusqu'à quelques gigahertz. Cependant, le

champ proche peut être calculé jusqu'à quelques centaines de μm au-dessus des broches. Ainsi, la deuxième condition impose le plus souvent la condition de maillage des broches.

2. Ajout d'un plan de masse

Les circuits sont montés sur des cartes électroniques sur lesquels peuvent être dessinés des plans de masse. Ceux-ci peuvent être rectangulaires ou non, larges devant la taille du circuit, troués ou non. Quelle que soit leur géométrie, ils modifient la répartition du champ électromagnétique rayonné par des conducteurs traversés par des courants puisqu'ils permettent un chemin de retour du courant. La figure A-2 présente une simulation de deux conducteurs traversés par un courant, avec et sans plan de masse.

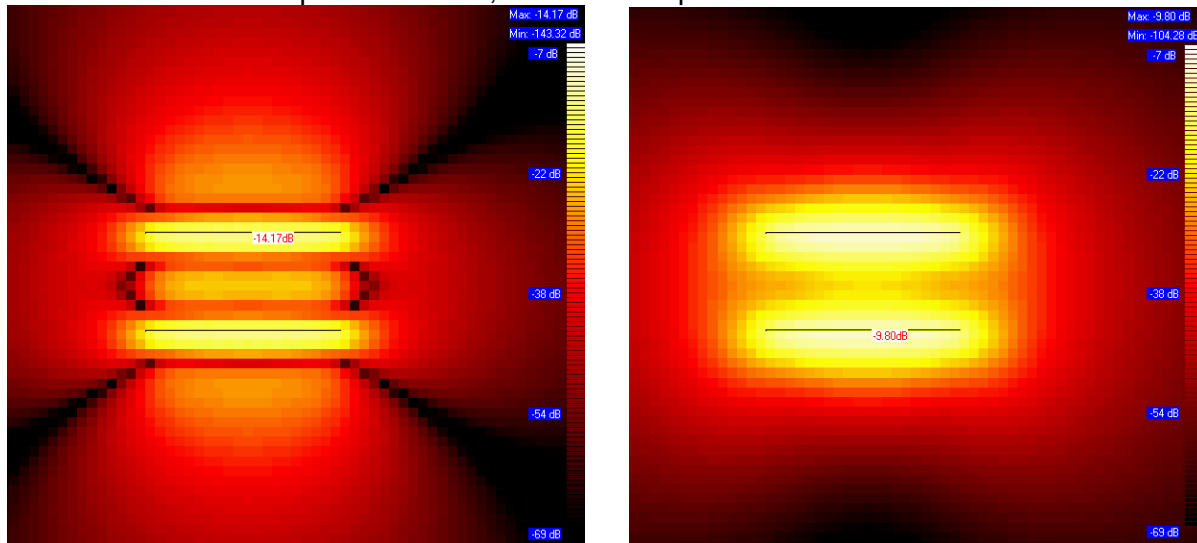


Figure A- 2 - Simulation du champ magnétique produit par deux conducteurs, à 1 mm au-dessus d'un plan de masse parfait (gauche) et sans plan de masse (droite)

Nous ne considérons que des plans de masse idéaux, c'est à dire infiniment grand, non troués et sans pertes. Cette approximation permet de tenir facilement compte du plan de masse à l'aide de la théorie des images. Ce plan de masse est un plan de symétrie pour les tensions et les champs électriques, et un plan d'antisymétrie pour les champs magnétiques et les courants. Ainsi, pour tout conducteur métallique au-dessus d'un plan de masse et traversé par un courant donné, on ajoute un nouveau conducteur, symétrique par rapport au plan de masse mais traversé par un courant de sens inverse, comme le montre la figure A-3.

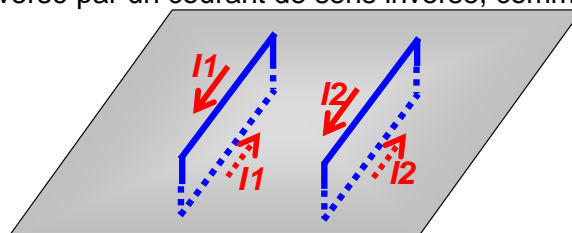
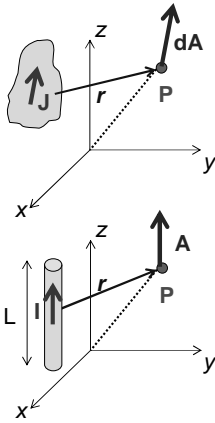


Figure A- 3 - Prise en compte du plan de masse par la théorie des images

3. Formulations

Les formulations utilisées pour calculer les champs électriques et magnétiques produits par un petit élément filaire ont déjà été présenté au chapitre 2. Nous les rappelons ici. Les équations A-1 à A-3 donnent les formulations permettant de calculer les potentiels vecteur et scalaire pour un fil élémentaire traversé par un courant constant.



$$d\vec{A} = \mu \vec{J} \frac{e^{-j\beta r}}{4\pi r} \quad \text{Équation A- 1}$$

$$\vec{A} = \frac{\mu}{4\pi} \times \int_{-L/2}^{L/2} I(z) \frac{e^{-j\beta r}}{r} dz \vec{z} \quad \text{Équation A- 2}$$

$$\Phi = \frac{1}{4\pi\epsilon} \int_{-L/2}^{L/2} Q(z) \frac{e^{-j\beta r}}{r} dz = \frac{\beta}{j\omega 4\pi\epsilon} \int_{-L/2}^{L/2} I(z) \frac{e^{-j\beta r}}{r} dz \quad \text{Équation A- 3}$$

avec :

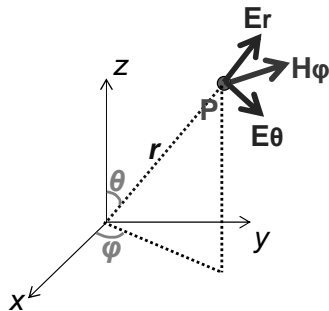
- A : potentiel vecteur (V.s/m)
- μ : perméabilité magnétique
- J : densité de courant (A/m²)
- I : courant (A)
- β : constante de propagation
- r : distance au point d'observation (m)
- Φ : potentiel scalaire (V)
- ϵ : permittivité électrique
- Q : densité de charge (C/m²)

Les équations A-4 et A-5 donnent les formulations permettant de calculer les champs magnétiques et électriques à partir des potentiels vecteur et scalaire.

$$\vec{H} = \frac{1}{\mu} \nabla \times \vec{A} \quad \text{Équation A- 4}$$

$$\vec{E} = -j\omega \vec{A} - \nabla \Phi \quad \text{Équation A- 5}$$

Dans le cas d'un fil élémentaire traversé par un courant constant, il est possible de calculer le champ magnétique à partir de formulations analytiques, données par les équations A-6 et A-7.



$$\vec{H}_\phi = 2 \times \frac{I \times l}{4\pi} \times \eta \beta^2 \times \sin \theta \times \left(\frac{1}{\beta^2 r^2} + j \frac{1}{\beta r} \right) \times e^{-j\beta r} \quad \text{Équation A- 6}$$

$$\vec{H}_r = \vec{H}_\theta = \vec{0} \quad \text{Équation A- 7}$$

4. Détail de l'algorithme

Le principe du calcul du champ rayonné par les broches d'un boîtier connaissant les courants les traversant a déjà été en partie détaillé dans le chapitre 2. Il consiste d'abord à mailler en fils élémentaires les broches rayonnantes d'un boîtier, puis de calculer le champ produit par chacun de ces fils et enfin de sommer leur contribution pour obtenir le champ électromagnétique total en tout point de l'espace. La figure A-4 résume ce principe.

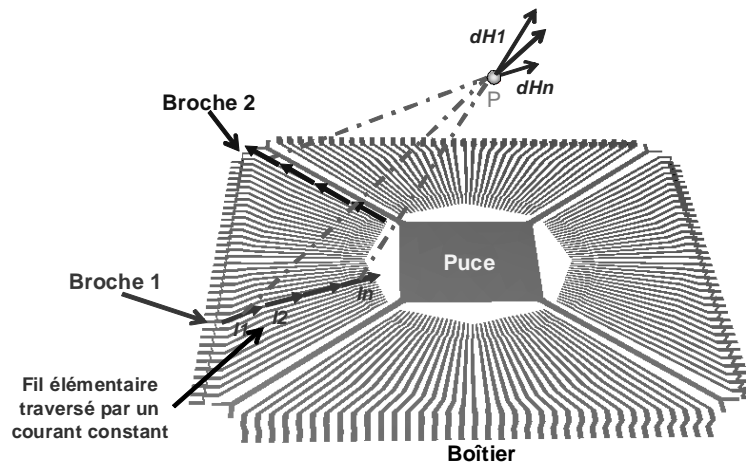


Figure A- 4 – Maillage d'une structure géométrique et calcul du champ électromagnétique par somme des contributions de chaque maille

La figure A-5 détaille l'algorithme du calcul de la cartographie de l'émission rayonnée en champ proche d'un circuit. On suppose que la simulation électrique a déjà été effectuée et que les profils temporels des courants traversant chacune des broches ont été sauvegardés.

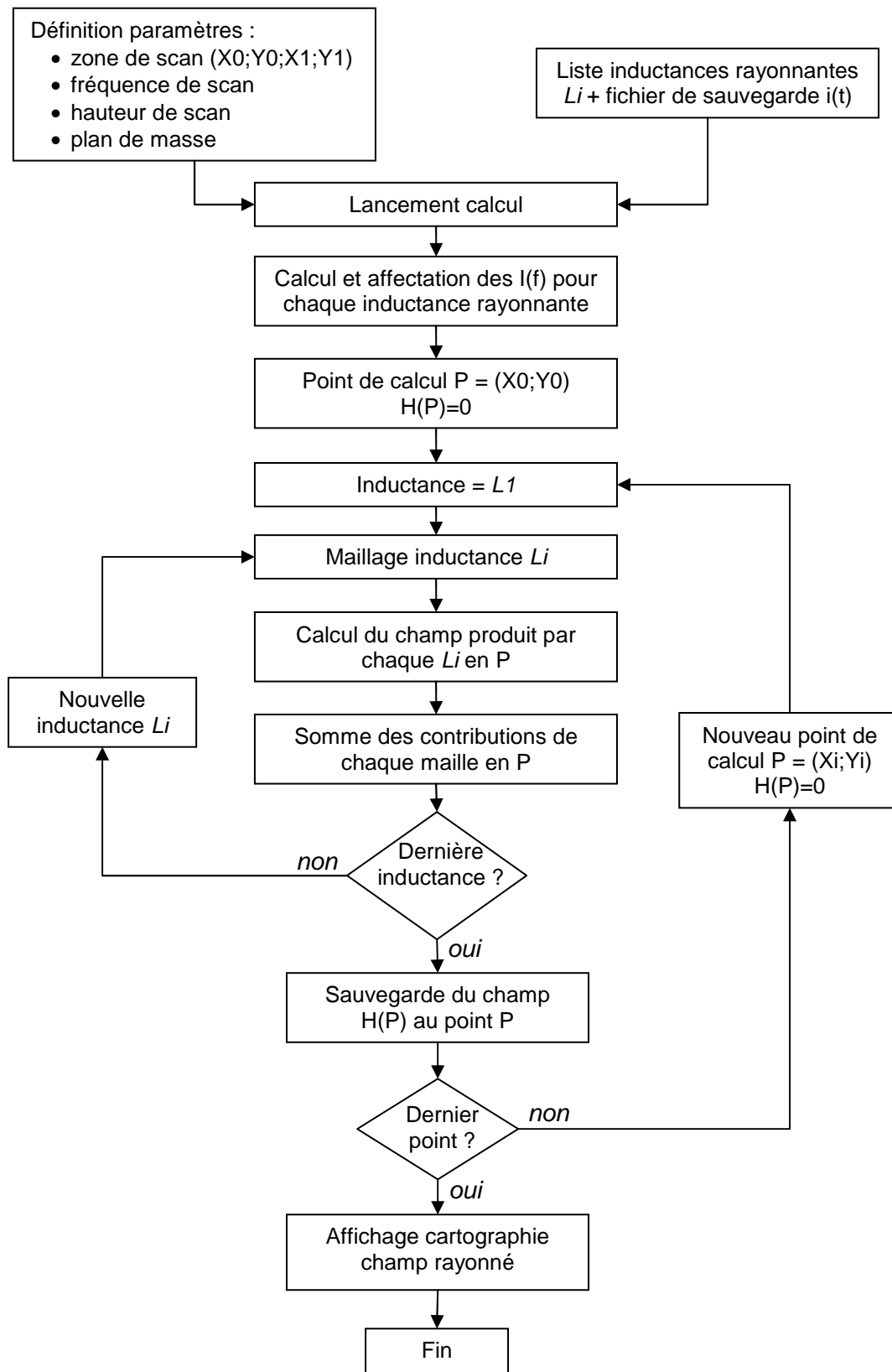


Figure A- 5 - Algorithme de construction de la cartographie de l'émission en champ proche d'un circuit

Annexe B – Implémentation de la méthode PEEC

La méthode PEEC (*Partial Element Equivalent Circuit*) est devenue une méthode très populaire pour la résolution des problèmes de couplage des ondes électromagnétique sur les dispositifs électroniques (câbles, cartes, boîtiers). Comme elle permet de ramener la simulation électromagnétique à la simulation d'un circuit électrique équivalent, elle est mieux intégrée dans le processus de conception d'un équipement électronique, qui reste basé sur des modèles électriques résolus à l'aide de simulateurs de réseaux de type SPICE. Dans cette annexe, nous allons d'abord présenter le concept de circuit électrique équivalent, qui est fondamental pour PEEC, puis nous décrivons les bases de la méthode. Enfin, nous présenterons succinctement comment nous avons implémenté la méthode PEEC dans nos outils de calculs de perturbations électromagnétiques sur des boîtiers de circuits intégrés.

1. Représentation par des modèles électriques équivalents – Notion d'éléments partiels

Tout conducteur électrique peut être représenté par un modèle électrique. La manière la plus simple de le modéliser est d'utiliser un modèle à éléments localisés R, L, C. Cependant, ce type de modèle n'est valide que sur une plage de fréquence sur laquelle on vérifie l'hypothèse quasi-statique, c'est-à-dire quand la longueur L du conducteur reste inférieure à la longueur d'onde λ du signal le traversant.

$$L \leq \frac{\lambda}{10} \quad \text{Équation B- 1}$$

Néanmoins, il est possible d'étendre le domaine de validité de ce genre de modèle en augmentant le nombre de cellules R, L, C élémentaires. On tend ainsi vers des modèles distribués, dont les éléments électriques équivalents sont donnés par des paramètres linéiques. La figure B-1 illustre ces deux modèles.

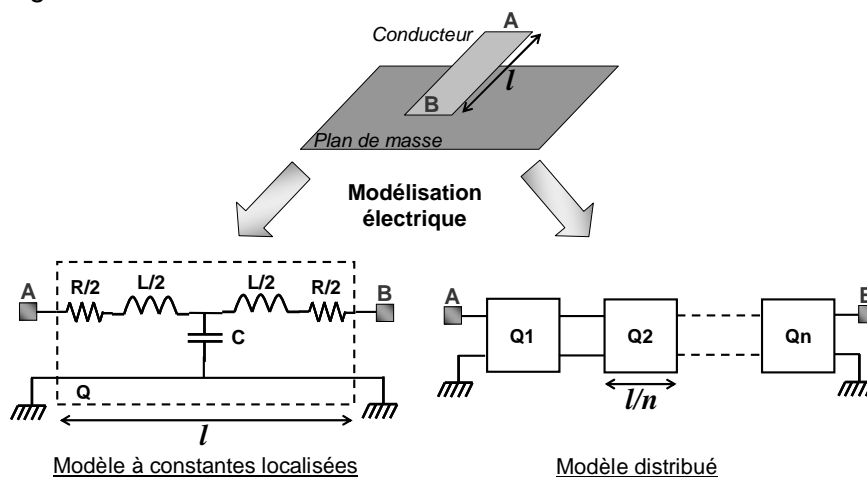


Figure B- 1 - Modèles électriques à constantes localisées et distribués

Ce type de modèle permet de simuler le comportement des signaux qui traversent les conducteurs modélisés. Il est aussi possible de représenter par des modèles électriques les couplages électromagnétiques existants entre plusieurs conducteurs adjacents. Un couplage par champ électrique est représenté par une capacité équivalente, alors qu'un couplage par champ magnétique est représenté par une inductance mutuelle.

Les valeurs des éléments peuvent être calculées à l'aide de formulations analytiques définies pour des configurations géométriques simples [DEL96] [WAD91]. Cependant, si on prend l'exemple des boîtiers de circuits intégrés, il existe une importante variété de conducteurs, différant par leurs formes, leurs tailles et leurs placements. La détermination des modèles électriques ne peut plus se faire à l'aide des formulations analytiques, mais doit faire appel à des méthodes numériques 3D. Une méthode numérique telle que PEEC permet notamment de calculer les éléments des modèles électriques équivalents. PEEC se base sur le concept des éléments partiels. Pour illustrer cette notion d'éléments partiels, prenons l'exemple de la figure B-2 d'une boucle rectangulaire et de sa modélisation par des inductances et résistances partielles.

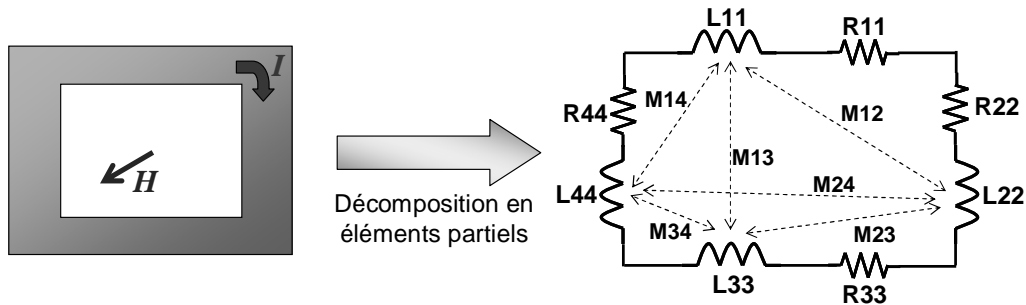


Figure B-2 - Décomposition en éléments partiels d'une boucle rectangulaire [ROU04]

Il est possible de décomposer ce circuit en quatre éléments rectilignes. Chacun de ces éléments, appelé « éléments partiels », va contribuer à l'impédance totale du circuit. Dans cet exemple, le circuit est décomposé en résistances et en inductances partielles. La résistance totale du circuit est liée à la circulation du courant à travers chacun des éléments partiels. Ainsi, la résistance totale de la boucle sera égale à la somme de toutes les résistances partielles (équation B-2). L'inductance totale de la boucle est liée au flux du champ magnétique à travers la surface de la boucle ou à la circulation du potentiel vecteur le long de la boucle. Ainsi, l'inductance totale de la boucle sera égale à la somme de toutes les inductances propres et mutuelles partielles de la boucle (équation B-3).

$$R_{tot} = \sum_i R_{ii} \quad \text{Équation B-2}$$

$$L_{tot} = \sum_i L_{ii} + \sum_i \sum_j M_{ij} \quad \text{Équation B-3}$$

2. La méthode PEEC

La méthode PEEC développée dans les années 70 [RUEH74] permet d'analyser des interconnexions électriques de formes complexes et irrégulières de dimensions finies. Le principe de la modélisation est de convertir chacune des structures physiques (pistes, plans de masse, substrats, vias, ...) en un circuit équivalent passif à constantes localisées, comprenant des résistances, des inductances et des capacités. En complétant ce circuit équivalent par les modèles électriques des composants externes interconnectés par ce circuit, on obtient un circuit global qui peut être entièrement simulé à l'aide d'un simulateur électrique de type SPICE. Ainsi, il est possible de coupler un modèle représentatif du couplage électromagnétique des structures avec des modèles de circuits, pouvant comprendre des composants actifs et non linéaires. Comme les valeurs des éléments de ce modèle dépendent uniquement de la géométrie de la structure, il n'est pas nécessaire pour une structure donnée de les recalculer lorsqu'on change les conditions imposées par les composants externes. La figure B-3 illustre la manière utilisée par PEEC pour créer un modèle électrique équivalent à partir d'un modèle géométrique.

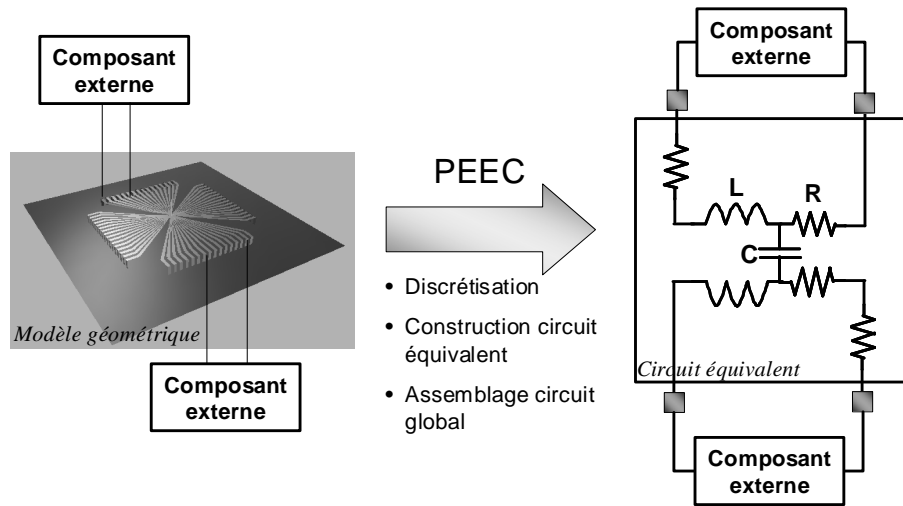


Figure B- 3 - Description de la méthode PEEC [VIAL03]

L'étude d'un système par la méthode PEEC se décompose en trois tâches :

- Discrétisation du modèle géométriques et définition des éléments partiels
- Construction du circuit équivalent
- assemblage du circuit global et simulation SPICE

Pependant, la méthode PEEC n'est pas une méthode *full wave* ou exacte car elle est basée sur une approximation quasi statique. Ainsi, afin de simplifier les calculs, il est supposé que la vitesse de propagation de l'onde dans une structure de longueur donnée est infinie. Cela signifie que le courant circulant dans un même conducteur est identique en tout point ou bien qu'il s'agit d'une équipotentielle, quel que soit l'instant durant lequel il est observé.

La méthode PEEC est basée sur l'équation intégrale du champ électrique (EFIE), donnée par l'équation B-4, dans laquelle le champ électrique total est la contribution du champ incident E_i et du champ E_s induit par les courants et les charges présents sur la structure.

$$\vec{E}_{tot} = \vec{E}_i + \vec{E}_s \quad \text{Équation B- 4}$$

Nous allons voir comment, à partir de cette équation, il est possible d'extraire un circuit électrique passif équivalent, c'est-à-dire faire apparaître des contributions résistives, inductives et capacitives. Pour chaque élément partiel de la structure étudiée, en supposant que le champ incident est nul et en exprimant le champ induit à l'aide des potentiels vecteur et scalaire, on peut réécrire l'équation B-4 sous la forme suivante :

$$\vec{E}_{tot} = -\frac{\partial}{\partial t} \vec{A} - \vec{\nabla} V \quad \text{Équation B- 5}$$

En remplaçant les potentiels par leurs expressions respectives, on obtient l'équation B-6, qui permet de calculer le champ électrique en un point r induit par le courant et la charge présents au point r' .

$$\vec{E}_{tot}(r,t) = -\frac{\partial}{\partial t} \left[\frac{\mu_r \mu_o}{4\pi} \int_V \frac{1}{|r-r'|} \vec{J}(r') dV \right] - \vec{\nabla} \left[\frac{1}{4\pi \epsilon_o \epsilon_r} \int_S \frac{1}{|r-r'|} q(r') dS \right] \quad \text{Équation B- 6}$$

La méthode PEEC est une méthode numérique qui implique une discrétisation des structures en N cellules élémentaires de volume V_i , de section A_i et de surface latérale S_i . On peut réécrire l'équation B-6 sous la forme suivante :

$$\vec{E}_{tot}(r,t) + \sum_{i=1}^N \left[\frac{\mu_r \mu_o}{4\pi A_i} \frac{\partial I_i}{\partial t} \int_{V_i} \frac{1}{|r-r'|} dV_i \right] + \sum_{i=1}^N \left[\frac{1}{4\pi \epsilon_o \epsilon_r S_i} \vec{\nabla} q_i \int_{S_i} \frac{1}{|r-r'|} dS_i \right] = \vec{0} \quad \text{Équation B- 7}$$

On cherche à déterminer le comportement électromagnétique d'une cellule de la structure discrétisée. Pour cela, on moyenne le champ électrique sur la section de cette cellule, en appliquant l'opérateur suivant :

$$\frac{1}{A_j} \int_{V_j} dV_j \quad \text{Équation B- 8}$$

On peut finalement écrire l'équation B-9 :

$$\frac{1}{A_j} \int_{V_j} \vec{E}_{tot}(r, t) + \sum_{i=1}^N \left[\frac{\mu_r \mu_o}{4\pi A_i A_j} \frac{\partial I_i}{\partial t} \iint_{V_i} \frac{1}{|r-r'|} dV_i dV_j \right] + \sum_{i=1}^N \left[\frac{1}{4\pi \epsilon_o \epsilon_r S_i S_j} \vec{\nabla} q_i \iint_{S_i} \frac{1}{|r-r'|} dS_i dS_j \right] = \vec{0} \quad \text{Équation B- 9}$$

Le premier terme de l'équation B-9 correspond à la contribution résistive, c'est-à-dire la résistance propre de l'élément partiel maillé. Le deuxième terme correspond à la contribution inductive, il comprend l'inductance propre de l'élément partiel ainsi que les inductances mutuelles avec les autres éléments partiels de la structure. Enfin, le troisième terme correspond à la contribution capacitive, qui comprend le potentiel de l'élément partiel par rapport à un point de potentiel nul situé à l'infini ainsi que potentiels de l'élément avec ceux des autres éléments partiels de la structure. En appliquant cette équation sur tous les éléments partiels de la structure étudiée, ceux-ci peuvent être remplacé par des circuits R, L, C équivalents et il est possible de représenter toute la structure par un circuit électrique global. A l'aide d'un simulateur de réseau de type SPICE, il est possible de calculer les courants et les tensions en tout point du circuit et ainsi de déterminer le comportement électromagnétique de la structure.

Nous allons maintenant décrire les expressions permettant de calculer les inductances et les capacités partielles dans le cas de conducteurs rectangulaires.

3. Application à des conducteurs de sections rectangulaires

La figure B-4 illustre le maillage de deux conducteurs métalliques pour le calcul des inductances partielles. Chaque conducteur est maillé sur sa longueur en cellules élémentaires, qui sont ensuite maillées en filaments élémentaires, représentant un volume élémentaire dans lequel circule le courant.

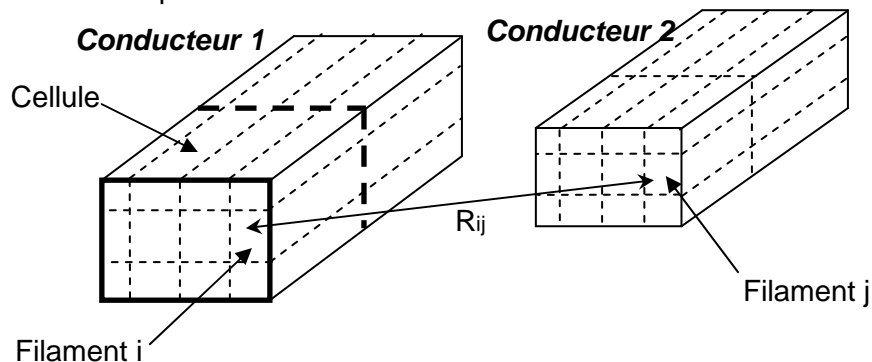


Figure B- 4 - Maillage en filaments élémentaires de deux conducteurs métalliques

A partir de l'équation B-9, il est possible d'isoler la contribution inductive et de calculer l'inductance partielle entre deux conducteurs à l'aide de l'équation B-10

$$L_{12} = \frac{\mu_o}{4\pi A_1 A_2} \int_{cond 1} \int_{cond 2} \frac{l_1 \times l_2}{|r_1 - r_2|} dV_2 dV_1 \quad \text{Équation B- 10}$$

avec :

L_{12} : inductance partielle entre les conducteurs 1 et 2

A_1, A_2 : section des conducteurs 1 et 2.
 h_i, h_j : direction des mailles i et j
 R_{ij} : distances entre les mailles i et j
 dV_i, dV_j : volume élémentaires des mailles i et j

Le résultat du calcul des inductances partielles par la méthode PEEC se présente sous la forme d'une matrice des inductances partielles, représentant l'ensemble des inductances propres et des inductances mutuelles entre les différents éléments partiels.

La figure B-5 illustre le maillage de deux conducteurs métalliques pour le calcul des capacités partielles. Chaque conducteur est maillé sur sa longueur en cellules élémentaires, dont la surface latérale est ensuite maillée en panneaux élémentaires, sur lesquels est répartie la charge.

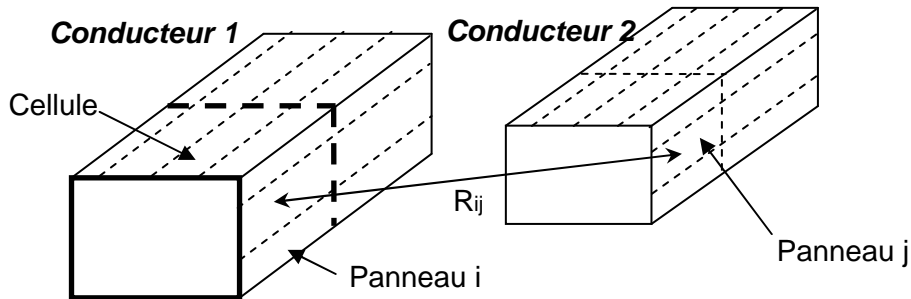


Figure B- 5 - Maillage en panneaux élémentaires de deux conducteurs métalliques

A partir de l'équation B-9, il est possible d'isoler la contribution capacitive. Cependant, l'expression ne donne pas directement les capacités partielles, mais donne une expression des potentiels de la surface (équation B-11).

$$P_{12} = \frac{1}{4\pi\epsilon S_1 S_2} \int_{cond 1} \int_{cond 2} \frac{1}{|r_1 - r_2|} dA_2 dA_1 \quad \text{Équation B- 11}$$

avec :

- P_{12} : potentiel entre les conducteurs 1 et 2
- S_1, S_2 : section latérale des conducteurs 1 et 2.
- R_{ij} : distances entre les panneaux i et j
- dA_i, dA_j : surface élémentaires des panneaux i et j

Le résultat du calcul se présente sous la forme d'une matrice des potentiels P . Pour déterminer la matrice des capacités partielles, il suffit d'inverser la matrice des potentiels (équations B-12 et B-13).

$$[V] = [P][Q] \Leftrightarrow [C][V] = [Q] \quad \text{Équation B- 12}$$

$$[C] = [P]^{-1} \quad \text{Équation B- 13}$$

4. Réduction d'ordre

Comme toutes les méthodes numériques de résolution des équations de Maxwell, le temps de résolution de la méthode PEEC dépend du nombre de mailles élémentaires de la structure. Plus ce nombre est important, plus le nombre d'opérations élémentaires et, par conséquent, le temps de simulation augmentent. Ce problème de temps de simulation est plus prononcé pour le calcul de la matrice des capacités que pour celui de la matrice des inductances, puisqu'il requiert une opération d'inversion de matrice. Il est donc souhaitable de mettre en place des techniques visant à réduire l'ordre du modèle, c'est-à-dire réduire le

nombre de variable et le temps de simulation. Dans la littérature, on trouve différents types de méthodes mathématiques de réduction d'ordre. En voici quelques exemples :

- dans [KAM94] ou [NAB93], des algorithmes de multipôles rapides sont utilisés pour réduire le nombre d'opérations élémentaires pour la détermination des éléments partiels. Lorsqu'on discrétise une structure en N mailles, le nombre d'opérations élémentaires est proportionnel à N^2 . A l'aide d'un algorithme de multipôles rapides, celui-ci devient proportionnel à $N \times \log(N)$.
- dans [ODA98] et [VIAL03], des méthodes d'analyse des pôles dominants d'un circuit passif permettent de réduire le nombre de nœuds des circuits équivalents, accélérant ainsi la simulation électrique.

5. Implémentation de la méthode PEEC dans nos outils

La problématique principale de notre travail concerne la modélisation du couplage de perturbations électromagnétique sur des boîtiers de circuits intégrés. Deux cas sont apparus : le premier concerne l'agression d'un circuit à l'aide d'une sonde de champ proche, le deuxième concerne un couplage puce à puce par leurs boîtiers. Dans les deux cas, la structure sur laquelle nous travaillons et nous nous limitons est un boîtier.

La première tâche que doit accomplir nos outils est de générer un modèle géométrique maillé d'un boîtier. En général, nous ne disposons pas de fichiers standards de description géométriques, ni de documentations techniques complètes donnant l'ensemble des côtes du boîtier. Nous sommes donc contraints de créer des modèles plus ou moins approchés, que nous pouvons construire à l'aide d'informations géométriques générales. Pour des boîtiers périphériques de type *Dual In Line*, *Small Outline Package* ou *Quad Flat Package*, les géométries sont suffisamment « simples » ou redondantes pour pouvoir nous permettre de générer automatiquement un modèle de boîtier à partir de quelques informations géométriques basiques, telles que les longueurs et largeurs du boîtier, les longueurs et les largeurs des broches, la taille de la puce, La figure B-6 illustre l'interface développée pour construire automatiquement un modèle géométrique de boîtier et la visualisation en 3D du modèle du *leadframe* généré. Pour des boîtiers moins génériques, il est alors nécessaire de construire manuellement le fichier de description géométrique.

Nous ne nous intéressons qu'au calcul des matrices d'inductances et de capacités, donc on implante seulement dans nos outils les expressions données par les équations 10 et 11, qui s'appliquent sur des conducteurs maillés. Aucune méthode mathématique de réduction d'ordre n'a été implémentée dans nos outils. Néanmoins, nous exploitons certaines particularités géométriques qui limitent le nombre d'opérations élémentaires à réaliser :

- on tient compte des symétries qu'il peut exister dans les boîtiers. Celles-ci sont très intéressantes à exploiter dans le cas de l'extraction d'un modèle de boîtier. Par exemple, dans le cas d'un boîtier comprenant N broches, nous n'avons qu'à remplir un quart de la matrice et nous réalisons seulement un nombre d'opérations élémentaires proportionnelles à $N^2/4$.
- il est possible d'ajouter un ou deux plans de masse sans avoir à les mailler, en utilisant la théorie des images. Cela suppose que les plans de masse sont supposés parfaits et infiniment grands.
- il est possible d'approximer l'effet d'une couche de diélectrique entourant un boîtier. Ce diélectrique va modifier les valeurs des capacités. Pour cela, on calcule la constante diélectrique efficace dans le cas d'une *strip-line* ou d'une ligne enterrée. Cette approximation simple permet d'évaluer rapidement l'effet d'un diélectrique sans avoir à le mailler [VIAL03].
- Les mailles sont rectangulaires et orientées selon le sens de propagation du courant. Si deux conducteurs sont perpendiculaires, la mutuelle inductance existant entre eux sera nulle et il sera inutile d'appliquer l'équation 10 sur les mailles de ces deux

conducteurs. Il est possible d'introduire un critère géométrique lié au produit scalaire des directions de deux conducteurs. Si les deux conducteurs sont presque perpendiculaires, il est possible de supposer que la mutuelle inductance est nulle.

- De la même manière, il est possible d'établir des critères d'éloignement entre les conducteurs. Dès que deux conducteurs sont supposés trop espacés, on ne fait plus interagir les mailles ou les panneaux de ces conducteurs ensemble, car leurs contributions à l'inductance ou au potentiel total restera faible. Cette approximation s'applique très bien dans le cas d'un boîtier, dans lequel une broche est toujours entourée par un grand nombre de broches et seule les broches les plus proches contribuent vraiment aux valeurs de l'inductance et de la capacité.

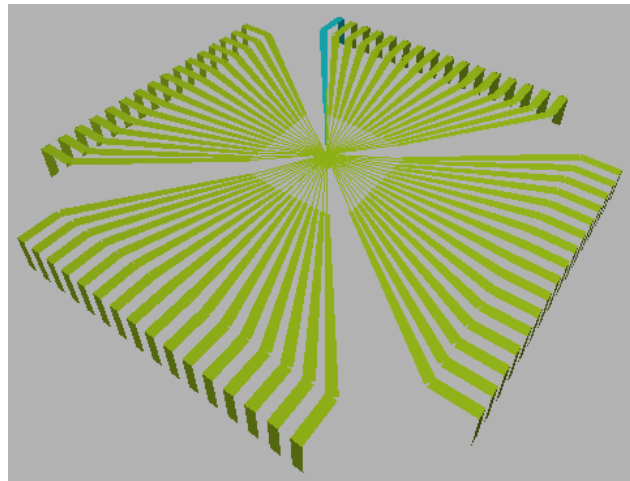
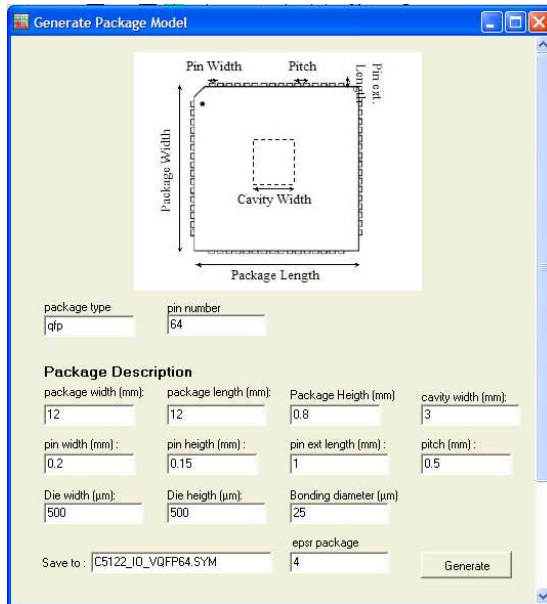


Figure B- 6 - Génération d'un modèle géométrique de boîtier

L'ensemble de ces moyens simples permet facilement de réduire le temps de calcul des matrices des inductances et de capacités. Une fois les matrices d'inductances et de capacités extraites, il est nécessaire de construire les circuits électriques équivalents. Dans le cas où les boîtiers sont composés d'un grand nombre de broches, le modèle électrique équivalent risque de devenir très grand et sa résolution par un simulateur de type SPICE peut devenir problématique. Plutôt que d'utiliser des méthodes mathématiques de réduction de l'ordre du circuit équivalent, nous pensons qu'il est préférable de laisser l'utilisateur faire lui-même le choix des valeurs de couplages qui lui semblent pertinentes. Sur l'ensemble des valeurs calculées et présentes dans les matrices d'inductance et de capacité, de très nombreuses valeurs de couplage sont négligeables, et certains des couplages entre broches n'ont aucun lien avec le problème de CEM étudié. Dans nos outils, la construction du modèle équivalent reste semi automatique, c'est-à-dire qu'on laisse l'utilisateur faire la sélection des valeurs de couplage.

6. Cas de validation sur un boîtier SOP14

Afin de valider notre algorithme basé sur PEEC, nous l'appliquons à l'extraction du modèle électrique équivalent d'un petit boîtier de type SOP14, qui contient un inverseur CMOS de type AHCT04. La figure B-7 présente le modèle géométrique généré à partir des informations géométriques du boîtier.

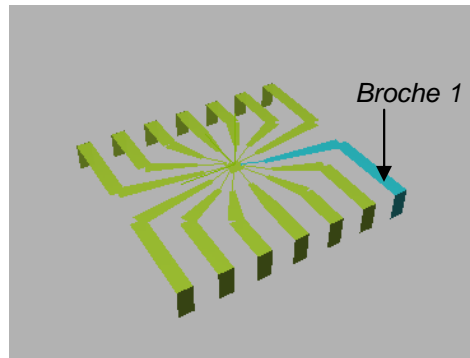


Figure B- 7 - Modèle géométrique d'un boîtier SOP14

Nous disposons du fichier IBIS de ce circuit. Celui-ci donne les valeurs minimum, maximum et typiques des inductances et des capacités propres des broches de ce boîtier. La figure B-8 montre le résultat d'extraction des inductances et des capacités en fonction du numéro de la broche. Le tableau B-1 compare les valeurs données par la simulation et celles données par le fichier IBIS. Les valeurs données par notre outil concordent avec celles données par le fichier IBIS.

| | IBIS | Notre outil |
|------------|------|-------------|
| L min (nH) | 2.46 | 2.18 |
| L max (nH) | 3.9 | 4.43 |
| L typ (nH) | 3.11 | 3.29 |
| C min (pF) | 0.36 | 0.45 |
| C max (pF) | 0.63 | 0.69 |
| C typ (pF) | 0.47 | 0.55 |

Tableau B- 1 - Comparaison des valeurs d'inductances et de capacités données par IBIS et par notre outil

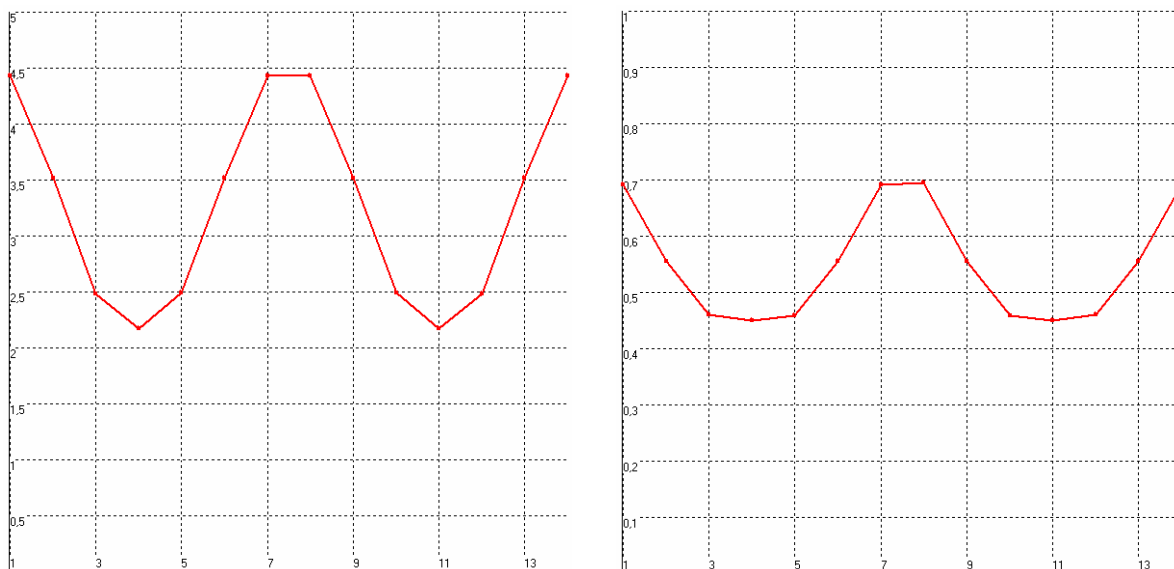


Figure B- 8 - Simulation de l'inductance (gauche) et de la capacité (droite) propre des broches

7. Références

- [DEL96] N. Delorme, M. Belleville, J. Chilo, « Inductance and capacitance analytic formulas for VLSI interconnects », *Electronic Letters*, 23rd May 1996, vol. 32, no. 11
- [KAM94] M. Kamon, M. J. Tsuk, J. K. White, « FastHenry : A Multipole Accelerated 3D Inductance Extraction Program », *IEEE Transactions on Microwave Theory and Techniques*, vol. 42, no. 9, September 1994.
- [NAB93] K. Nabors, M. Kamon, J. White, « Multipole Accelerated 3D Interconnect Analysis », *International Conference on VLSI Process and Device Modeling*, 1993
- [ODA98] A. Odabasioglu, M. Celik, L. T. Pileggi, « PRIMA : Passive Reduced Order Interconnect Macromodeling Approach », *IEEE Transactions on Computer Aided Design of Integrated Circuits and Systems*, vol. 17, no. 8, August 1998
- [ROU04] J. Roudet, E. Clavel, J. M. Guichon, J. L. Schanen, « Modélisation PEEC des Connexions dans les Circuits de Puissance », *Techniques de l'Ingénieur*, D3 071, pp 1 - 12
- [RUEH72] A. E. Ruehli, « Inductance Calculations in a Complex Integrated Circuit Environment », *IBM Journal of Research and Development*, September 1972
- [VIAL03] E. Vialardi, « Une Technique de Réduction d'Ordre couplée à des Modèles PEEC : Application sur Equipements Aéronautiques », thèse présentée à l'école polytechnique de Turin, Février 2003
- [WAD91] B. C. Wadell, « *Transmission Line Design Handbook* », Artech House, ISBN 0-89006-436-9, 1991

Liste des publications

Alexandre BOYER

Contribution à des ouvrages (3)

- « Maîtrise de la CEM – Technologie Réglementation – Normes », Les Référentiels Dunod, 7 pages, 2006
- S. Bendhia, M. Ramdani, E. Sicard, « Electromagnetic Compatibility – Techniques for Low Emission and Susceptibility », Springer, 2006, pp.442 – 451
- E. Sicard, A. Boyer "IC-EMC v1.5 User's Manual", INSA editor, ISBN 978-2-87649-052-9, 160 pp, online at www.ic-emc.org

Articles dans des revues internationales (1)

- A. Boyer, E. Sicard, S. Bendhia, « Characterization of the Electromagnetic Susceptibility of Integrated Circuits using a Near Field Scan », *Electronic Letters*, 4th January 2007, vol. 43, No 1

Articles dans des conférences internationales avec comité de lecture (11)

- A. Boyer, C. Labussière, O. Pigaglio, J. W. Tao, E. Sicard, C. Lochot, « Methodology of Calibration of Miniature Near-Field Probes for Quantitative Characterization of IC radiation », *ICONIC 2005 - Barcelone Espagne - 05-07 juin 2005*, pp. 311 – 316
- E. Sicard, A. Boyer, A. Tankielun, « On the Prediction of Near Field Microcontroller Emission », *IEEE EMC - Chicago - Août 2005*
- E. Lamoureux , A. Boyer, S. Ben Dhia, E. Sicard, « Investigations on a Conducted Aggression inside a Digital Integrated Circuits », *EMC Compo 05, Munich, Allemagne, 29 – 31 novembre 2005*, proc. pp. 87 – 91
- C. Labussière, C. Lochot, A. Boyer, « Characterization of the Radiation from a 16 bit Microcontroller by using miniature Near-Field Probes », *EMC Compo 05, Munich, Allemagne, 29 – 31 novembre 2005*, pp. 33 - 38
- C. Labussière, C. Lochot, A. Boyer, « Characterization of the Radiation from a 16 bit Microcontroller by using miniature Near-Field Probes », *EMC Compo 05, Munich, Allemagne, 29 – 31 novembre 2005*, pp. 33 - 38
- A. Boyer, E. Sicard, J.L. Levant, « On the Prediction of Near-Field Microcontroller Emission », *EMC Compo 05, Munich, Allemagne, 29 – 31 novembre 2005*, pp. 216 – 220
- N. Lacrampe, A. Boyer, « Original Methodology for Integrated Circuit ESD Immunity combining VF-TLP and Near Field Scan Testing », *3rd EOS/ESD/EMI Workshop - Toulouse - 18-19 mai 2006*, pp. 51 - 54
- A. Boyer, E. Sicard, S. Bendhia, « Near Field Scan Immunity Measurement with RF Continuous Wave », *EMC Europe 06 - Workshop Immunity - 4 - 8 septembre 2006*
- A. Alaeldine, A. Boyer, R. Perdriau, M. Ramdani, E. sicard ,M. Drissi, « A near field injection model including power losses for susceptibility prediction in IC », *EMC Workshop 07, 14-15 juin 2007*

- Ali Alaeldine, Alexander Boyer, Richard Perdriau, Mohamed Ramdani, Etienne Sicard, M'hamed Drissi, « A Near Field Injection Model for Susceptibility Prediction in Integrated Circuits », ICONIC 2007, Saint Louis, USA, 27 – 29 juin 2007
- S. Ben Dhia, E. Sicard, Y. Mequignon, A Boyer, JM Dienot, « Thermal Influence on 16-bits Microcontroller Emission », IEEE Symposium on EMC, Hawaii, 6 – 13 juillet 2007
- A. Boyer, S. Bendhia, E. Sicard, « Modelling of a Mixed-Signal Processor Susceptibility to Near-Field Aggression », IEEE Symposium on EMC, Hawaii, 6 – 13 juillet 2007

Articles dans des conférences francophones (7)

- A. Boyer, S. Bendhia, J.L. Levant, M. Ramdani, B. Vrignon, « Modélisation d'un Boîtier TQFP144 par mesures et simulation », 4èmes JFMMA & TELECOM 2005, Rabat, Maroc, 23 – 25 mars 2005
- E. Sicard, A. Boyer, G. Peres, « Un Logiciel Dédié à la Prédiction du Comportement des Circuits Intégrés en Compatibilité Electromagnétique de 1 MHz à 5 GHz », CEM06, Saint-Malo, avril 2006
- A. Boyer, E. Sicard, S. Bendhia, E. Lamoureux, « Immunité d'Inverseurs CMOS en Champ Proche », CEM06, Saint-Malo, avril 2006, pp. 323 – 324
- A. Boyer, S. Bendhia, « Design d'un Agresseur Champ Proche dédié à l'Etude CEM des System-in-Package », JNRDM06 - Rennes - France - 10 -12 mai 2006
- A. Boyer, « Caractérisation et Modélisation de la Susceptibilité d'un Circuit Intégré par une Méthode de Scan Champ Proche », Journée l'école doctorale GEET, Toulouse, 8 mars 2007
- L. Bouhouch, A. Boyer, « Amélioration des Performances CEM d'un Microcontrôleur à l'aide d'un Film de Matériau Ferromagnétique », 5èmes JFMMA & TELECOM 07, Fès, Maroc, 14 – 16 mars 2007
- A. Boyer, S. Akue Boulingui, E. Sicard, S. Baffreau, « Méthodologie de Prédiction des Risques d'Interférences dans un Couplage Puce à Puce », 5èmes JFMMA & TELECOM 07, Fès, Maroc, 14 – 16 mars 2007