

ÉCOLE DE TECHNOLOGIE SUPÉRIEURE
UNIVERSITÉ DU QUÉBEC

MÉMOIRE PRÉSENTÉ À
L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

COMME EXIGENCE PARTIELLE
À L'OBTENTION DE LA
MAÎTRISE EN GÉNIE ÉLECTRIQUE
M.Ing.

PAR
GHYSLAIN GAGNON

GÉNÉRATION ET SYNCHRONISATION DES HORLOGES
POUR UN SYSTÈME MICRO-ONDES 1024 QAM

MONTREAL, LE 31 OCTOBRE 2003

© droits réservés de Ghyslain Gagnon

CE MÉMOIRE A ÉTÉ ÉVALUÉ
PAR UN JURY COMPOSÉ DE :

M. Jean Belzile, directeur de mémoire
Département de génie électrique à l'École de technologie supérieure

M. François Gagnon, président du jury
Département de génie électrique à l'École de technologie supérieure

M. Michel Forté, spécialiste en conception
Ultra Electronics TCS

IL A FAIT L'OBJET D'UNE SOUTENANCE DEVANT JURY ET PUBLIC
LE 14 OCTOBRE 2003
À L'ÉCOLE DE TECHNOLOGIE SUPÉRIEURE

GÉNÉRATION ET SYNCHRONISATION DES HORLOGES POUR UN SYSTÈME MICRO-ONDES 1024 QAM

Ghyslain Gagnon

SOMMAIRE

Un récepteur QAM doit échantillonner le signal modulé reçu une fois par symbole. L'échantillonnage doit se faire au moment idéal, au centre de "l'œil". Lorsque du bruit de phase corrompt les horloges à l'émetteur et au récepteur, l'œil apparaît plus fermé, dégradant les performances théoriques du système de communication. Les systèmes QAM à haut niveau sont très sensibles au bruit de phase sur les horloges.

Ce mémoire propose un système de génération et synchronisation des horloges adapté aux communications QAM à haut niveau, minimisant le bruit de phase. Le système est basé sur deux boucles à verrouillage de phase numériques. La boucle à l'émetteur contient un diviseur de fréquence fractionnaire par conversion sigma-delta afin d'obtenir une bonne résolution de la fréquence en sortie sans sacrifier la largeur de bande de la boucle. La boucle au récepteur comporte un préfiltre numérique de mise en forme du signal minimisant le bruit de phase généré par la boucle.

Le circuit de génération d'horloge a été entièrement réalisé sur une plateforme de développement avec FPGA. Le spectre théorique du bruit de phase de ce circuit est d'abord calculé en prenant en considération chaque source de bruit. Les calculs théoriques sont comparés aux spectres relevés en pratique, confirmant la validité des équations développées dans ce travail.

CLOCK GENERATION AND SYNCHRONIZATION FOR A 1024 QAM MICROWAVE SYSTEM

Ghyslain Gagnon

ABSTRACT

A QAM receiver must sample the modulated signal once per symbol. The sampling has to be done at the optimum instant, at the centre of the "eye". When clock signals are corrupted with jitter, the eye appears to be closed, degrading the theoretical performances of the communication system. High-level QAM systems are particularly sensitive to clock jitter.

This paper proposes a system for generating and synchronizing clocks, optimized for high-level QAM communications, minimizing phase jitter. This system is based on two digital phase-locked loops. The loop on the transmitter side holds a fractional frequency divider based on sigma-delta conversion to obtain good resolution on the output frequency without sacrificing the loop bandwidth. On the receiver side, the loop holds a digital prefilter to shape the signal, in order to minimize the self-noise introduced by the loop.

The clock generation circuit is entirely implemented on a development platform with an FPGA. The theoretical phase noise spectrum of the circuit is calculated, taking in consideration every noise source. This spectrum is compared to phase noise plots collected with the implemented circuit, confirming the validity of the equations carried out in this work.

REMERCIEMENTS

Ce mémoire a été réalisé au sein du LACIME (Laboratoire de communication et d'intégration de la microélectronique) de l'ÉTS (École de technologie supérieure), en collaboration avec ISR Technologies inc.

Je tiens d'abord à remercier le Professeur Jean Belzile, Ph.D., pour son support, ses conseils et sa vivacité, nécessaires au parachèvement de ce travail.

Je remercie également le Professeur François Gagnon, Ph.D., qui a su me prêter main forte lors de certaines interrogations d'ordre technique dans le cadre de ce mémoire. Remerciements aussi à Mme Louise Leblanc pour sa contribution personnelle.

François, Marc, Davids, Karine, Normand, Hugo, Alexandre, Jean-Claude, Charles et les autres, merci d'avoir contribué à rendre le LACIME un endroit où il est agréable de travailler.

Marianne, Pierre, Bruno, merci de m'avoir supporté chacun à votre façon.

TABLE DES MATIÈRES

	Page
SOMMAIRE	i
ABSTRACT	ii
REMERCIEMENTS	iii
TABLE DES MATIÈRES.....	iv
LISTE DES TABLEAUX.....	vii
LISTE DES FIGURES.....	viii
LISTE DES ABRÉVIATIONS ET DES SIGLES	xii
INTRODUCTION.....	1
CHAPITRE 1 PROBLÉMATIQUE ÉTUDIÉE.....	4
1.1 Introduction	4
1.2 Système étudié.....	4
1.3 Notions relatives au bruit de phase.....	7
1.4 Effet du bruit de phase sur les systèmes de communication	10
1.4.1 Description du simulateur.....	12
1.4.2 Résultats de la simulation.....	13
1.5 Effet du bruit de phase sur les systèmes de conversion de données.....	16
1.6 Conclusion.....	16
CHAPITRE 2 CONVERSION SIGMA-DELTA	18
2.1 Introduction	18
2.2 Bruit de quantification.....	18
2.3 Conversion sigma-delta.....	20
2.4 Comportement avec une entrée DC.....	24
2.5 Tremblement ("dithering").....	26
2.6 Architectures de convertisseurs d'ordre supérieur	29
2.7 Stabilité.....	30
2.8 Simulation	31
2.9 Conclusion.....	38
CHAPITRE 3 THÉORIE GÉNÉRALE DES PLL.....	40
3.1 Introduction	40
3.2 Schéma-bloc	40
3.3 Modèle linéaire du PLL.....	42
3.4 Performances de bruit.....	45

3.5	Filtre de boucle	46
3.5.1	Filtre proportionnel (P).....	47
3.5.2	Filtre proportionnel et intégral (PI)	48
3.5.3	Filtre avance-retard (AR)	50
3.5.4	Ajout de pôles supplémentaires.....	54
3.6	Fréquence d'oscillation naturelle et facteur d'amortissement.....	55
3.7	Détecteur de phase.....	58
3.8	Diviseur du VCO.....	64
3.9	Fonctions de transfert du bruit.....	66
3.10	Conclusion.....	72
CHAPITRE 4 DIVISION DE FRÉQUENCE FRACTIONNAIRE.....		73
4.1	Introduction	73
4.2	Méthode par suppression de pulse.....	73
4.3	Division fractionnaire par conversion sigma-delta	77
4.4	Ajustement du gain.....	83
4.5	Quantification multi-bits	84
4.6	Structure permettant des fractions arbitraires.....	84
4.7	Simulation	86
4.8	Conclusion.....	89
CHAPITRE 5 SYNCHRONISATION DES SYMBOLES QAM		91
5.1	Introduction	91
5.2	Techniques de synchronisation des symboles QAM.....	91
5.2.1	Méthodes basées sur la décision ("decision directed").....	92
5.2.2	Méthode utilisant une relation entre le taux de symbole et la fréquence de la porteuse.....	92
5.2.3	Méthodes utilisant la quantification binaire de l'erreur de synchronisation....	93
5.2.4	Méthode sans VCO utilisant l'interpolation numérique	93
5.3	Système à l'étude	95
5.4	Estimateur d'erreur de synchronisation	101
5.5	Préfiltre idéal	102
5.6	Introduction à la réalisation numérique du préfiltre	109
5.7	Calcul de la variance de l'erreur de synchronisation	111
5.8	Optimisation des coefficients du préfiltre	116
5.8.1	Coefficients forcés à zéro	117
5.9	Résultats de l'algorithme d'optimisation.....	118
5.10	Effet de la quantification des coefficients	122
5.11	Conclusion.....	124
CHAPITRE 6 RÈGLES DE CONCEPTION D'UN SYSTÈME COMPLET		125
6.1	Introduction	125
6.2	Système à l'étude	125
6.3	Sommaire des paramètres à fixer pour la réalisation du système.....	129

6.4	Contraintes de bruit de phase à respecter	130
6.4.1	Bruit de phase total à l'émetteur	130
6.4.2	Bruit de phase relié à l'erreur de synchronisation des symboles	131
6.5	Largeurs de bande de boucle	134
6.5.1	Plage et temps d'acquisition	135
6.5.2	Largeur de bande de boucle à l'émetteur	137
6.5.3	Largeur de bande de boucle au récepteur	139
6.6	Calcul du bruit de phase	139
6.6.1	Bruit du canal	140
6.6.2	Préfiltre du récepteur	140
6.6.3	Oscillateurs (VCO).....	141
6.6.4	Détecteur d'erreur de phase à l'émetteur	142
6.6.5	Diviseur fractionnaire.....	144
6.6.6	Bruit sur la commande du VCO	145
6.6.7	Bruit total à la sortie du PLL	151
6.7	Conclusion.....	152
CHAPITRE 7 RÉALISATION D'UN CIRCUIT DE GÉNÉRATION D'HORLOGE ET ANALYSE DES RÉSULTATS		153
7.1	Introduction	153
7.2	Système réalisé	153
7.3	Calcul de la contribution des sources de bruits	157
7.3.1	Calcul du bruit du détecteur	157
7.3.2	Calcul du bruit du diviseur fractionnaire.....	158
7.3.3	Calcul du bruit de la commande du VCO	161
7.3.4	Bruit du VCO	163
7.4	Spectre du bruit de phase total et résultats pratiques.....	165
7.5	Performances du PLL réalisé.....	174
7.6	Conclusion.....	179
CONCLUSION		181
ANNEXE 1 Erreurs relevées à la référence [21].....		184
BIBLIOGRAPHIE		189

LISTE DES TABLEAUX

		Page
Tableau I.I	Bruit de phase (erreur de synchronisation) pour $M = \{64, 256, 1024\}$, $\alpha = \{0.25, 0.5\}$, une perte de puissance $PP = \{0.1, 1\}$ dB et un taux d'erreur binaire $BER = 10^{-6}$	15
Tableau II.I	Coefficients pour convertisseurs d'ordre 2 et 3.	30
Tableau II.II	Entrée DC maximale pour assurer la stabilité d'un convertisseur d'ordre 3 (résultats de simulation).	31
Tableau III.I	Paramètres utilisés pour tracer les figures 3.22 et 3.23.	69
Tableau IV.I	Paramètres des diviseurs fractionnaires utilisés aux figures 4.6 et 4.7.	81
Tableau IV.II	Paramètres des diviseurs fractionnaires utilisés aux figures 4.10 à 4.12.	86
Tableau V.I	Coefficients h optimisés, $\alpha = 0.3$, coefficients pairs optimisés (CPOPT).	119
Tableau V.II	Coefficients h optimisés, $\alpha = 0.3$, coefficients pairs nuls (CPZ).	119
Tableau V.III	Coefficients h optimisés, $\alpha = 0.5$, coefficients pairs optimisés (CPOPT).	119
Tableau V.IV	Coefficients h optimisés, $\alpha = 0.5$, coefficients pairs nuls (CPZ).	120
Tableau VI.I	Bruit de phase (erreur de synchronisation) pour $M = \{64, 256, 1024\}$, $\alpha = \{0.25, 0.5\}$, une perte de puissance $PP = \{0.1, 1\}$ dB et un taux d'erreur binaire $BER = 10^{-6}$	132
Tableau VI.II	Paramètres utilisés pour tracer la figure 6.6.	147
Tableau VI.III	Paramètres utilisés pour tracer la figure 6.7.	149
Tableau VII.I	Paramètres utilisés pour la réalisation du système de génération d'horloge.	155
Tableau VII.II	Puissance totale du bruit de phase intégrée numériquement de 100 Hz à 1 MHz pour les spectres des figures 7.11 et 7.12.	175
Tableau VII.III	Puissance totale du bruit de phase de l'émetteur non-asservi par le récepteur, intégrée numériquement de 100 Hz à 1 MHz pour les spectres pratiques des figures 7.13 et 7.14.	179

LISTE DES FIGURES

		Page
Figure 1.1	Schéma-bloc simplifié du système à l'étude.....	5
Figure 1.2	Signal rectangulaire corrompu par du bruit de phase.....	7
Figure 1.3	Spectre typique de bruit de phase $\mathcal{L}(f)$	8
Figure 1.4	Diagramme de l'œil d'un signal 4 QAM, $\alpha = 0.35$	11
Figure 1.5	Résultats de simulation reliant la perte de puissance équivalente au bruit de phase de synchronisation des symboles, pour un taux d'erreur binaire BER = 10^{-6}	14
Figure 2.1	Modèles d'un quantificateur.....	19
Figure 2.2	Schéma d'un convertisseur sigma-delta de premier ordre.	20
Figure 2.3	Modèle mathématique d'un convertisseur sigma-delta de premier ordre.....	20
Figure 2.4	Densité de puissance du bruit de quantification de convertisseurs sigma-delta d'ordre 0 à 3.....	22
Figure 2.5	Puissance totale du bruit de quantification contenue dans $ f \leq f_{\text{cfa}}$	23
Figure 2.6	Sortie d'un convertisseur d'ordre L = 3 à une entrée $x(n) = 1/7$	25
Figure 2.7	Ajout de tremblement par séquence PN.....	26
Figure 2.8	Ajout de tremblement – modèle mathématique.	27
Figure 2.9	Structure conventionnelle d'un convertisseur d'ordre 3.....	29
Figure 2.10	Structure alternative d'un convertisseur d'ordre 3.	29
Figure 2.11	Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, L = 2, $x_q = \{-1, +1\}$, $\delta_d/\Delta_q = 0.5$	32
Figure 2.12	Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, L = 2, $x_q = \{-1, +1\}$, $\delta_d/\Delta_q = 0.25$	32
Figure 2.13	Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, L = 3, $x_q = \{-1, +1\}$, $\delta_d/\Delta_q = 0.25$	33
Figure 2.14	Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, L = 3, $x_q = \{-1, 0, 1, 2\}$, $\delta_d/\Delta_q = 0.25$	34
Figure 2.15	Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, L = 3, $x_q = \{-3, -2, \dots, 3, 4\}$, $\delta_d/\Delta_q = 0.25$	34
Figure 2.16	Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, L = 3, $x_q = \{-3, -2, \dots, 3, 4\}$, $\delta_d/\Delta_q = 0.25$, structure conventionnelle.	35
Figure 2.17	Échantillons générés par le convertisseur sigma-delta, L = 2, $\delta_d/\Delta_q = 0.25$, $\Delta_q = 1$ sans saturation.	36
Figure 2.18	Échantillons générés par le convertisseur sigma-delta, L = 3, $\delta_d/\Delta_q = 0.25$, $\Delta_q = 1$ sans saturation.	37

Figure 2.19	Échantillons générés par le convertisseur sigma-delta, $L = 3$, structure conventionnelle, $\delta_d/\Delta_q = 0.25$, $\Delta_q = 1$ sans saturation.	37
Figure 3.1	Schéma-bloc d'un PLL de base.....	41
Figure 3.2	Schéma-bloc d'un PLL avec diviseurs.....	41
Figure 3.3	Modèle linéaire du PLL.....	44
Figure 3.4	Réponse en fréquence d'un filtre P d'ordre 0.....	47
Figure 3.5	Réponse en fréquence d'un filtre PI d'ordre 1.	48
Figure 3.6	Réalisation numérique d'un filtre PI.....	50
Figure 3.7	Réponse en fréquence d'un filtre AR d'ordre 2.	51
Figure 3.8	Largeur de bande équivalente de bruit pour des PLL de 2 ^e et 3 ^e ordre.....	52
Figure 3.9	Réalisation numérique d'un filtre AR.....	54
Figure 3.10	Effet du facteur d'amortissement sur la réponse à l'échelon.....	56
Figure 3.11	Effet du facteur d'amortissement sur la réponse en fréquence.	57
Figure 3.12	Réponse en fréquence de PLL d'ordre 2 (PI) et 3 (AR).	58
Figure 3.13	Réponse d'un détecteur de phase (PD).....	59
Figure 3.14	Réponse d'un détecteur de phase-fréquence (PFD).	59
Figure 3.15	Circuit d'un PFD typique.	60
Figure 3.16	Signaux d'intérêt du PFD.....	60
Figure 3.17	Circuit d'un PFD échantillonné.	62
Figure 3.18	Réponse d'un détecteur phase-fréquence (PFD) échantillonné.	62
Figure 3.19	Circuit d'un PFD intégré pour un filtre de boucle numérique.	64
Figure 3.20	Diviseur de fréquence par N entier.....	65
Figure 3.21	Modèle linéaire du PLL et ses sources de bruit.....	66
Figure 3.22	Fonctions de transfert des sources de bruit d'un PLL de 2 ^e ordre. Paramètres du tableau III.I.	70
Figure 3.23	Fonctions de transfert des sources de bruit d'un PLL de 3 ^e ordre. Paramètres du tableau III.I.	70
Figure 4.1	Schéma-bloc général du diviseur de fréquence fractionnaire.....	74
Figure 4.2	Exemple d'une division fractionnaire par 4 1/3.....	75
Figure 4.3	Spectre fréquentiel du signal $u_{\text{div-out}}$ pour $f_{\text{div-out}} = 1$ Hz et $N = 4 \frac{1}{3}$	76
Figure 4.4	Schéma-bloc général d'un diviseur fractionnaire par conversion sigma-delta.	78
Figure 4.5	Schéma équivalent du diviseur fractionnaire par conversion sigma-delta.	79
Figure 4.6	Bruit de quantification de diviseurs fractionnaires de 2 ^e et 3 ^e ordre. Paramètres du tableau IV.I.....	82
Figure 4.7	Bruit de quantification de diviseurs fractionnaires de 2 ^e et 3 ^e ordre (échelle des fréquences logarithmique). Paramètres du tableau IV.I.	82
Figure 4.8	Structure modifiée d'un convertisseur sigma-delta pour la division fractionnaire.....	85

Figure 4.9	Réalisation possible de la structure de la figure 4.8.	85
Figure 4.10	Spectre fréquentiel à la sortie du diviseur fractionnaire simulé, paramètres du tableau IV.II avec $L_{\text{div}} = 2$	87
Figure 4.11	Spectre fréquentiel à la sortie du diviseur fractionnaire simulé, paramètres de simulation du tableau IV.II avec $L_{\text{div}} = 3$	87
Figure 4.12	Spectre fréquentiel à la sortie du diviseur fractionnaire simulé, paramètres de simulation du tableau IV.II avec $L_{\text{div}} = 3$, structure sigma-delta conventionnelle et diviseur $\{\tilde{N} - 3, \dots, \tilde{N} + 4\}$	88
Figure 5.1	Schéma-bloc général du système à l'étude.	95
Figure 5.2	Réponse à l'impulsion $g(t/T)$ d'un filtre de mise en forme à cosinus surélevé.	98
Figure 5.3	Réponse en fréquence normalisée $G(fT)/T$ d'un filtre de mise en forme à cosinus surélevé.	98
Figure 5.4	Diagrammes de l'œil, $M = \{4, 256\}$, $\alpha = \{0.35, 0.7\}$	100
Figure 5.5	Schéma-bloc du système de synchronisation incluant un préfiltre analogique.	103
Figure 5.6	Réponse en fréquence $H_p(fT)$ du préfiltre idéal.	105
Figure 5.7	Réponse à l'impulsion $h_p(t/T)$ du préfiltre idéal.	105
Figure 5.8	Réponse en fréquence combinée $P(fT)$ du filtre adapté et du préfiltre.	106
Figure 5.9	Réponse à l'impulsion combinée normalisée $p(t/T)/\alpha$ du filtre adapté et du préfiltre.	107
Figure 5.10	Diagramme de l'œil du signal pré-filtré $y'(t)$, $M = \{4, 256\}$, $\alpha = \{0.35, 0.7\}$	108
Figure 5.11	Échantillons y_{2k-1} , y_{2k} , y_{2k+1} obtenus lors d'une erreur de synchronisation.	109
Figure 5.12	Schéma-bloc du système incluant un préfiltre numérique.	110
Figure 5.13	Courbe en S d'un détecteur sans préfiltre, $\alpha = 0.35$ et $P_R = 1$	114
Figure 5.14	Bruit de phase $\theta_{j-\text{dét-rx}}$ pour $\alpha = 0.3$, $M = 16$ et $B_L T = 10^{-3}$	120
Figure 5.15	Bruit de phase $\theta_{j-\text{dét-rx}}$ pour $\alpha = 0.5$, $M = 16$ et $B_L T = 10^{-3}$	121
Figure 5.16	Bruit de phase $\theta_{j-\text{dét-rx}}$ en fonction de M . $N_T = 5$ (CPZ), $\alpha = 0.3$ et $B_L T = 10^{-3}$	122
Figure 5.17	Effet sur le bruit de phase de la quantification des coefficients du préfiltre. $N_T = 7$ et $\alpha = 0.35$	123
Figure 5.18	Effet sur le bruit de phase de la quantification des coefficients du préfiltre. $N_T = 7$ et $\alpha = 0.7$	123
Figure 6.1	Schéma-bloc simplifié du système à l'étude.	126
Figure 6.2	Schéma-bloc général des PLL utilisés (génération et synchronisation).	126
Figure 6.3	Processus itératif pour la réalisation du système.	128

Figure 6.4	Spectre du bruit à la sortie du PLL, pour des largeurs de bande de boucle $f_n = \{300, 1\ 000, 5\ 000\}$ Hz et un facteur d'amortissement $\zeta = 0.707$	137
Figure 6.5	Bruit total à la sortie du PLL en fonction de la largeur de bande de boucle, pour les mêmes sources de bruit qu'à la figure 6.4.	138
Figure 6.6	Spectre du bruit de la commande du VCO. Paramètres du tableau VI.II.....	148
Figure 6.7	Bruit de la commande du VCO à la sortie du PLL. Paramètres de simulation du tableau VI.III.	150
Figure 7.1	Schéma-bloc du PLL de génération d'horloge réalisé.	154
Figure 7.2	Bruit de phase théorique du détecteur $\mathcal{L}_{\text{PFD}}(f)$ à la sortie du PLL.	158
Figure 7.3	Bruit de phase théorique $\mathcal{L}_{\text{div-}\Sigma\Delta}(f)$ du diviseur fractionnaire à la sortie du PLL.	160
Figure 7.4	Bruit de phase théorique $\mathcal{L}_{\text{com}}(f)$ de la commande à la sortie du PLL.	162
Figure 7.5	Bruit de phase du VCO en boucle ouverte.	164
Figure 7.6	Spectre du bruit de phase du VCO en boucle ouverte et fermée.	165
Figure 7.7	Spectre de bruit de phase théorique à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 0$	167
Figure 7.8	Spectre de bruit de phase théorique à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 2$	168
Figure 7.9	Spectre de bruit de phase mesuré à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 0$	169
Figure 7.10	Spectre de bruit de phase mesuré à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 2$	170
Figure 7.11	Spectres de bruit de phase mesuré et calculé à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 0$	171
Figure 7.12	Spectres de bruit de phase mesuré et calculé à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 2$	172
Figure 7.13	Spectre du bruit de phase de l'émetteur non asservi par le récepteur pour $L_{\text{com}} = 0$, $f_{\text{n-rx}} = \{1, 10\}$ kHz.....	177

LISTE DES ABRÉVIATIONS ET DES SIGLES

α	Facteur de mise en forme
A_d	Sensibilité de l'estimateur d'erreur de synchronisation
AR	Filtre avance-retard
BER	Taux d'erreur binaire ("bit error rate")
B_L	Largeur de bande équivalente du bruit
C_A, C_P, C_R	Coefficients du filtre AR numérique
CAN	Convertisseur analogique à numérique
CNA	Convertisseur numérique à analogique
CPOPT	Coefficients pairs (du préfiltre) optimisés
CPZ	Coefficients pairs (du préfiltre) forcés à zéro
DC	Courant continu ("direct current")
DDS	Oscillateur numérique ("direct digital synthesizer")
$DOWN_{VOH}$	Amplitude du signal DOWN lorsque actif
$\Delta f_{max-vco}$	Plage d'opération du VCO
Δf_{min}	Résolution de la fréquence du VCO
$\Delta\omega_L$	Plage d'acquisition rapide du PLL
$\Delta\omega_p$	Plage d'acquisition lente du PLL
Δ_q	Pas de quantification
Δ_{qcom}	Pas de quantification du convertisseur de la commande du VCO
Δ_{qdiv}	Pas de quantification du diviseur fractionnaire
δ_d	Amplitude crête à crête du signal de tremblement
E_b	Énergie par bit
\tilde{e}_k	Signal d'erreur de synchronisation du $k^{ième}$ symbole
e_n	Erreur de synchronisation du $n^{ième}$ symbole
$e_q(n)$	Erreur de quantification
f'_{ref}	Fréquence du signal de référence divisé (fréquence de comparaison) (Hz)
f'_{vco}	Fréquence du signal à la sortie du PLL divisé (Hz)
$F(s)$	Fonction de transfert du filtre de boucle
f_{cfa}	Fréquence de coupure du filtre analogique
f_{conv}	Fréquence d'opération du convertisseur
f_{cr}	Fréquence de croisement du bruit du convertisseur de la commande du VCO et du bruit du filtre de boucle numérique
f_{div-in}	Fréquence du signal à l'entrée du diviseur
$f_{div-out}$	Fréquence du signal à la sortie du diviseur
FIR	Réponse à l'impulsion finie ("finite impulse response")
f_n	Largeur de bande du PLL (Hz)
FPGA	Field programmable gate array
Fr	Partie fractionnaire de N
f_{ref}	Fréquence du signal de référence (Hz)

f_s	Fréquence d'échantillonnage
f_{s-com}	Fréquence d'opération du convertisseur de la commande du VCO
$f_{s-dét}$	Fréquence d'échantillonnage de la sortie du détecteur
$f_{s-filtre}$	Fréquence d'opération du filtre de boucle numérique
f_{sin}	Fréquence maximale du signal à convertir
f_{s-pf}	Fréquence d'opération du préfiltre
f_{sym}	Taux de symbole
f_{vco}	Fréquence du signal à la sortie du PLL (Hz)
γ_0	Sensibilité de la période du VCC (s/V)
$G(f)$	Réponse en fréquence du filtre de mise en forme à cosinus surélevé
$g(t)$	Réponse impulsionnelle du filtre de mise en forme à cosinus surélevé
h	Matrice des coefficients du préfiltre
$H(s)$	Fonction de transfert générale du PLL
$H_{AR}(s)$	Fonction de transfert d'un PLL avec filtre AR
$H_{com}(s)$	Fonction de transfert du bruit de la commande du VCO
$H_{dét}(s)$	Fonction de transfert du bruit du détecteur
$H_{div}(s)$	Fonction de transfert du bruit du diviseur
$H_{fa}(f)$	Réponse en fréquence du filtre analogique de la commande du VCO
$H_n(z)$	Fonction de transfert du bruit
$H_p(f)$	Réponse en fréquence du préfiltre
$H_p(s)$	Fonction de transfert d'un PLL avec filtre P
$h_p(t)$	Réponse à l'impulsion du préfiltre
$H_{PI}(s)$	Fonction de transfert d'un PLL avec filtre PI
$H_{ref}(s)$	Fonction de transfert du bruit de la référence
$H_{rx}(s)$	Fonction de transfert du PLL au récepteur
$H_s(z)$	Fonction de transfert du signal
$H_{vco}(s)$	Fonction de transfert du bruit du VCO
I	Composante en phase du signal QAM
IIR	Réponse à l'impulsion infinie ("infinite impulse response")
K	Matrice des coefficients d'un convertisseur sigma-delta à structure alternative
K_0	Sensibilité du VCO
K_a	Gain du filtre P
K_d	Sensibilité du détecteur de phase
K_{fr}	Numérateur de la partie fractionnaire de N
L	Ordre d'un convertisseur sigma-delta
$\mathcal{L}(f)$	Spectre de densité de puissance du bruit de phase
$\mathcal{L}_{com}(f)$	Spectre de densité de puissance du bruit de phase de la commande du VCO à la sortie du PLL
$\mathcal{L}_{canal}(f)$	Spectre de densité de puissance du bruit de phase du canal à la sortie du PLL

$\mathcal{L}_{\text{dét}}(f)$	Spectre de densité de puissance du bruit de phase du détecteur à la sortie du PLL
$\mathcal{L}_{\text{PFD}}(f)$	Spectre de densité de puissance du bruit de phase du détecteur de type PFD à la sortie du PLL
$\mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f)$	Spectre de densité de puissance du bruit de phase du diviseur fractionnaire en boucle ouverte
$\mathcal{L}_{\text{div-}\Sigma\Delta}(f)$	Spectre de densité de puissance du bruit de phase du diviseur fractionnaire à la sortie du PLL
$\mathcal{L}_{\text{vco-bo}}(f)$	Spectre de densité de puissance du bruit de phase du VCO en boucle ouverte
$\mathcal{L}_{\text{vco}}(f)$	Spectre de densité de puissance du bruit de phase du VCO asservi à la sortie du PLL
$\mathcal{L}_{\text{pll-tx}}(f)$	Spectre de densité de puissance du bruit de phase total à la sortie du PLL à l'émetteur
$\mathcal{L}_{\text{pll-tx,n-a}}(f)$	Spectre de densité de puissance du bruit de phase total à la sortie du PLL à l'émetteur, non-asservi par le PLL au récepteur
L_{div}	Ordre du convertisseur sigma-delta du diviseur fractionnaire
M	Niveau de modulation QAM
M_{fr}	Dénominateur de la partie fractionnaire de N
N	Dernier coefficient du préfiltre (chapitre 5)
N	Valeur du diviseur du VCO (chapitres 3, 4, 6 et 7)
\check{N}	Partie entière de N
$n(t)$	Bruit du canal
NCO	Oscillateur contrôlé numériquement ("numerically controlled oscillator")
N_0	Densité spectrale de puissance du bruit du canal
N_1	Valeur du premier diviseur du VCO (entier)
N_2	Valeur du deuxième diviseur du VCO (fractionnaire)
nb_{com}	Nombre de bits à la sortie du convertisseur de la commande du VCO
nb_{conv}	Nombre de bits effectifs du convertisseur
$\text{nb}_{\text{dét}}$	Nombre de bits à la sortie du détecteur
$\text{nb}_{\text{filtre}}$	Nombre de bits à la sortie du filtre de boucle
n_{fa}	Ordre du filtre analogique
N_{syms}	Nombre de symboles simulés
N_{T}	Nombre total de coefficients réalisés pour le préfiltre
N_{T}^*	Nombre total de coefficients effectifs pour le préfiltre
P	Filtre proportionnel
$P(f)$	Réponse en fréquence combinée du filtre de mise en forme et du préfiltre
$p(t)$	Réponse à l'impulsion combinée du filtre de mise en forme et du préfiltre
PD	Détecteur d'erreur de phase
PFD	Détecteur d'erreur de phase et de fréquence

PI	Filtre proportionnel et intégral
PLL	Boucle à verrouillage de phase ("phase locked loop")
P_M	Puissance moyenne de la constellation
PN	Pseudo-aléatoire ("pseudo-noise")
PP	Perte équivalente de puissance
Ppm	Partie par million
P_{qn}	Puissance du bruit de quantification
P_R	Puissance moyenne du signal reçu
$\theta_j(t)$	Signal de bruit de phase
θ_j^2	Puissance du bruit de phase
θ_{j-com}^2	Puissance du bruit de phase de la commande du VCO à la sortie du PLL
$\theta_{j-canal}^2$	Puissance du bruit de phase du canal à la sortie du PLL
$\theta_{j-dét}^2$	Puissance du bruit de phase du détecteur à la sortie du PLL
θ_{j-vco}^2	Puissance du bruit de phase du VCO asservi à la sortie du PLL
θ_{j-sync}^2	Puissance du bruit de phase relié à l'erreur de synchronisation des symboles
θ_{j-tx}^2	Puissance totale du bruit de phase du PLL à l'émetteur
$\theta_{j-tx,n-a}^2$	Puissance totale du bruit de phase du PLL à l'émetteur non asservi par le récepteur
θ_e	Erreur de phase
θ_{qPFD}	Résolution en phase du PFD échantillonné
θ_{ref}	Phase du signal de référence
θ'_{ref}	Phase du signal de référence divisé
θ_{vco}	Phase du signal à la sortie du PLL
θ'_{vco}	Phase du signal à la sortie du PLL divisé
Q	Composante en quadrature du signal QAM
QAM	Modulation en quadrature d'amplitude ("quadrature amplitude modulation")
R	Valeur maximale à la sortie du quantificateur (chapitre 2)
R	Valeur du diviseur de la référence (chapitre 3)
$R_N(m h)$	Fonction d'autocorrélation du bruit de la boucle
$\Sigma\Delta$	Sigma-delta
$S(\tau)$	Espérance mathématique du signal \tilde{e}_k en fonction de l'erreur de synchronisation (courbe en S)
s_k	$k^{ième}$ symbole QAM transmis
s_n	$n^{ième}$ symbole QAM transmis
$ S_{qn}(f) ^2$	Densité spectrale du bruit de quantification
$ S_{q\Sigma\Delta}(f) ^2$	Densité spectrale du bruit de quantification d'un convertisseur sigma-delta

$ S_{q\Delta com}(f) ^2$	Densité spectrale du bruit de quantification du convertisseur de la commande du VCO
$ S_{qcom}(f) ^2$	Densité spectrale du bruit de quantification de la commande du VCO
$ S_{qfiltre}(f) ^2$	Densité spectrale du bruit de quantification du filtre de boucle numérique
$ S_{qPFD}(f) ^2$	Densité spectrale de puissance du bruit de quantification du PFD échantillonné
$\sigma_{\tau}^2(\mathbf{h})$	Variance de l'erreur de synchronisation
τ	Erreur de synchronisation
τ_1, τ_2, τ_3	Constantes de temps des filtres PI et AR
T, T_{sym}	Durée d'un symbole QAM
T_L	Temps d'acquisition du PLL
$T_{s-filtre}$	Période d'opération du filtre de boucle numérique
$u_d(t), U_d(s)$	Signal à la sortie du détecteur de phase
$u_{div-in}(t)$	Signal à l'entrée du diviseur
$u_{div-out}(t)$	Signal à la sortie du diviseur
UP_{VOH}	Amplitude du signal UP lorsque actif
$u_{ref}(t)$	Signal de référence
$u'_{ref}(t)$	Signal de référence divisé
$u_{vco}(t)$	Signal à la sortie du PLL
$u'_{vco}(t)$	Signal à la sortie du PLL divisé
VCC	Horloge contrôlée en tension ("voltage controlled clock")
VCO	Oscillateur contrôlé en tension ("voltage controlled oscillator")
ω_n	Largeur de bande du PLL (rad/s)
ω_{ref}	Fréquence du signal de référence (rad/s)
ω'_{ref}	Fréquence du signal de référence divisé (fréquence de comparaison) (rad/s)
ω_{vco}	Fréquence du signal à la sortie du PLL (rad/s)
ω'_{vco}	Fréquence du signal à la sortie du PLL divisé (rad/s)
$x(n)$	Signal à échantillonner
$x_q(n)$	Signal échantillonné
$y(t)$	Signal en bande de base à la sortie du démodulateur
$y'(t)$	Signal $y(t)$ pré-filtré
ζ	Facteur d'amortissement du PLL

INTRODUCTION

Les systèmes de communication QAM à haut niveau, i.e. 256 et 1024 QAM, sont reconnus pour faire un usage efficace de la bande passante, leur efficacité spectrale étant respectivement de 8 et 10 bits/s/Hz. Par contre, l'augmentation du niveau de modulation M QAM réduit la tolérance aux imperfections des équipements et du canal [1]. Parmi ces imperfections, on dénote les distorsions linéaires et non-linéaires, ainsi que les erreurs de synchronisation.

Dans le cadre de ce travail, nous étudions l'effet des erreurs de synchronisation des symboles QAM, et nous proposons un système de génération et synchronisation des horloges conçu et réalisé de manière à maintenir les dégradations liées aux erreurs de synchronisation dans des limites acceptables.

D'abord, au premier chapitre, une vue d'ensemble à haut niveau du système étudié est présentée et expliquée. Nous verrons que ce système est composé de deux boucles à verrouillage de phase, la première pour générer l'horloge dictant la cadence des symboles transmis ainsi que la fréquence du convertisseur numérique à analogique. La deuxième boucle, au récepteur, synchronise le convertisseur analogique à numérique aux symboles modulés reçus. Dans ce chapitre, les notions de bases relatives au bruit de phase ainsi que son effet sur les systèmes de communication et de conversion sont aussi étudiées, mettant en évidence l'importance de ce facteur.

Au deuxième chapitre, nous étudions la conversion de données dite sigma-delta. Quelques convertisseurs sigma-delta sont utilisés dans le système proposé de génération et synchronisation des horloges. Les convertisseurs sigma-delta tirent avantage du sur-échantillonnage pour augmenter la résolution effective du convertisseur en repoussant le bruit de quantification en hautes fréquences.

Les notions de base des boucles à verrouillage de phase ("PLL") sont présentées au troisième chapitre. Nous avons mentionné précédemment que le système de génération et synchronisation des horloges reposait sur deux PLL. L'asservissement de phase est une discipline en soi, seules les notions essentielles à la compréhension du document sont incluses. Puisque ce travail porte sur la conception d'un système minimisant le bruit de phase, l'accent est mis sur l'analyse du comportement au niveau du bruit des PLL.

Dans le système de génération d'horloge, un diviseur de fréquence fractionnaire est utilisé. La division de fréquence fractionnaire permet la conception de PLL dont la résolution de la fréquence de sortie est inférieure à la fréquence de comparaison, tout en maintenant une grande largeur de bande. Ceci permet, par exemple, des systèmes de génération de fréquence avec une résolution de moins de 1 Hz, avec un temps d'acquisition de l'ordre de la milliseconde. Le chapitre 4 explique la théorie relative aux diviseurs fractionnaires.

Au chapitre 5, nous étudions la synchronisation des symboles QAM. Là aussi, la matière vue dans ce chapitre est une discipline en soi. Un algorithme en particulier est étudié. Nous verrons que la sensibilité au bruit de phase des systèmes de communication QAM à haut niveau nécessite l'utilisation d'un préfiltre de mise en forme du signal modulé reçu, mettant en évidence les instants d'échantillonnage idéaux. Ce préfiltre peut être facilement réalisé en pratique, en utilisant généralement une structure FIR à 9 coefficients ou moins.

Les chapitres 6 et 7 font la synthèse des notions théoriques présentées dans ce document. Le chapitre 6 jette les règles de base de la conception d'un système complet de génération et synchronisation des horloges, en appliquant les concepts des chapitres précédents. Un système de génération d'horloge avec diviseur fractionnaire a été réalisé en pratique sur une plate-forme de développement avec FPGA. Au chapitre 7, les performances théoriques de ce système sont d'abord calculées, puis comparées aux résultats pratiques

relevés. Nous verrons que ce système répond aux contraintes de bruit de phase établies pour un système de communication 1024 QAM, tout en démontrant de bonnes caractéristiques d'acquisition.

Une conclusion est finalement insérée, synthétisant le travail effectué. Elle met en évidence les innovations et contributions, et ouvre la porte vers une poursuite des activités de recherche.

CHAPITRE 1

PROBLÉMATIQUE ÉTUDIÉE

1.1 Introduction

Dans le cadre de ce travail, un système de génération et synchronisation des horloges pour un système de communication QAM à haut niveau est étudié. Il sera démontré dans ce chapitre que les systèmes QAM à haut niveau sont très sensibles au bruit de phase. L'accent est donc mis tout au long du document sur l'analyse de la puissance du bruit de phase.

Ce chapitre jette les bases du document. D'abord le schéma-bloc du système étudié est présenté et expliqué. Ensuite, les notions de base reliées à l'analyse du bruit de phase sont traitées. Finalement, ce chapitre aborde l'effet du bruit de phase sur les systèmes de communication, ainsi que les systèmes de conversion de données.

1.2 Système étudié

Le schéma-bloc simplifié du système étudié est présenté à la figure 1.1.

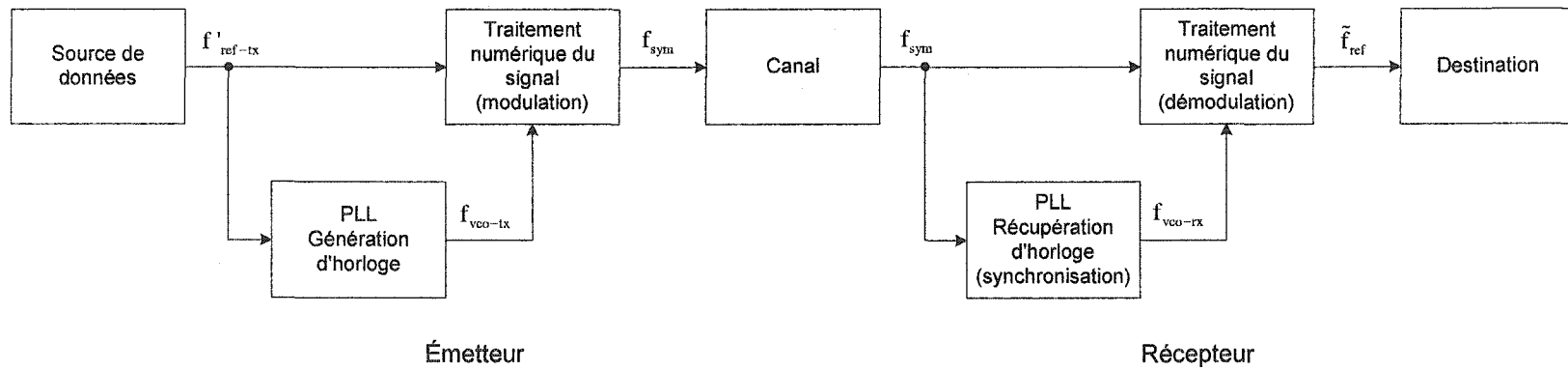


Figure 1.1 Schéma-bloc simplifié du système à l'étude.

À la figure 1.1, le bloc "Traitement numérique du signal (modulation)" effectue plusieurs opérations dont la mise en trames des données à transmettre, le codage, l'assignation des données binaires aux symboles QAM, le filtrage de mise en forme, etc. La fréquence à laquelle les symboles sont émis puis échantillonnés est en relation avec le taux de la source de données pour assurer un flot continu de transmission. Dans le système étudié, la fréquence d'échantillonnage $f_{\text{vco-tx}}$ du convertisseur numérique à analogique (CNA) est générée par une boucle à verrouillage de phase¹ ("PLL"). Le taux de symbole f_{sym} est déduit du signal généré par le PLL à l'aide d'un diviseur de fréquence.

Au récepteur, le PLL de synchronisation observe le signal reçu, puis ajuste la fréquence du convertisseur analogique à numérique (CAN) pour que l'échantillonnage soit effectué à l'instant idéal par rapport aux symboles reçus. Lorsque l'instant d'échantillonnage dévie de l'instant idéal, le diagramme de l'œil apparaît plus fermé, occasionnant une dégradation des performances théoriques de la modulation utilisée. Ce phénomène est étudié plus en détail à la section 1.4.

Le bloc "Traitement numérique du signal (démodulation)" effectue la tâche inverse du module correspondant à l'émetteur pour retrouver la séquence d'information transmise par la source de données. Le taux binaire de l'information démodulée est déduit de la fréquence générée par le PLL de synchronisation à l'aide d'un diviseur ou d'un autre PLL. Puisque toutes les fréquences générées dans la chaîne de transmission sont verrouillées entre elles, le taux binaire de la destination est le même que celui de la source.

¹ Bien que le terme "PLL" découle de la dénomination anglaise "Phase Locked Loop", son usage est fréquemment rencontré dans les ouvrages français. Aussi, l'usage verbal courant du terme PLL est au masculin. Le terme PLL sera donc utilisé au masculin tout au long de ce document pour désigner les boucles à verrouillage de phase.

1.3 Notions relatives au bruit de phase

Un signal sinusoïdal parfait du type $A \sin(\omega_c t + \theta)$ n'existe pas dans la réalité [2]. Tout signal réel dévie de sa trajectoire temporelle idéale théorique en raison de la présence de bruit. Dans le domaine fréquentiel, cette affirmation est équivalente à énoncer qu'une raie spectrale de largeur nulle (un dirac) est impossible à générer réellement. Par exemple, les oscillateurs à base de cristaux peuvent contenir 99.99 % de leur énergie dans une largeur de bande de moins de 0.01 Hz.

Un signal sinusoïdal corrompu par du bruit de phase est décrit par l'expression :

$$A \sin(\omega_c t + \theta_j(t)), \quad (1.1)$$

où la fonction de bruit $\theta_j(t)$ vient altérer la phase du signal. La fonction $\theta_j(t)$ peut contenir une composante déterministe, habituellement causée par l'alimentation, ainsi qu'une composante aléatoire.

Lorsque les signaux sont rectangulaires, la présence de bruit de phase modifie l'instant où les fronts montants et descendants sont observés par rapport aux instants théoriques idéaux, tel qu'illustré à la figure 1.2.

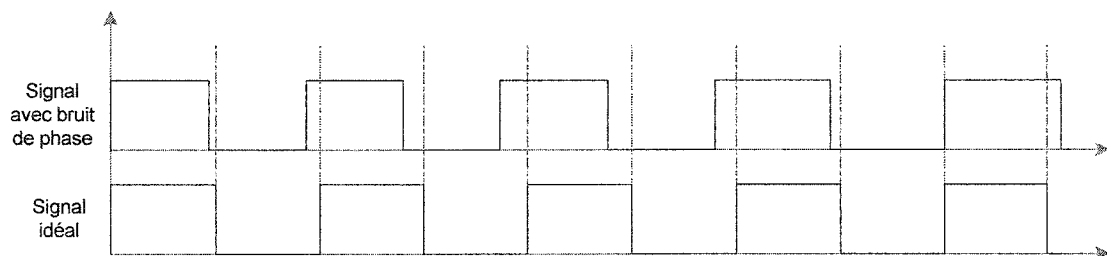


Figure 1.2 Signal rectangulaire corrompu par du bruit de phase.

Il est pratique de représenter graphiquement le spectre du bruit de phase, $\mathcal{L}(f)$, comme la puissance unilatérale du bruit de phase contenue dans une bande de 1 Hz à un delta de fréquence f par rapport à la porteuse. La puissance est divisée par la puissance totale du signal [2]. Un spectre de bruit de phase typique est illustré à la figure 1.3 [3]. La figure 1.3 est insérée pour illustrer la forme typique d'un spectre de bruit de phase, les puissances absolues du bruit de phase sur cette figure n'étant qu'à titre indicatif.

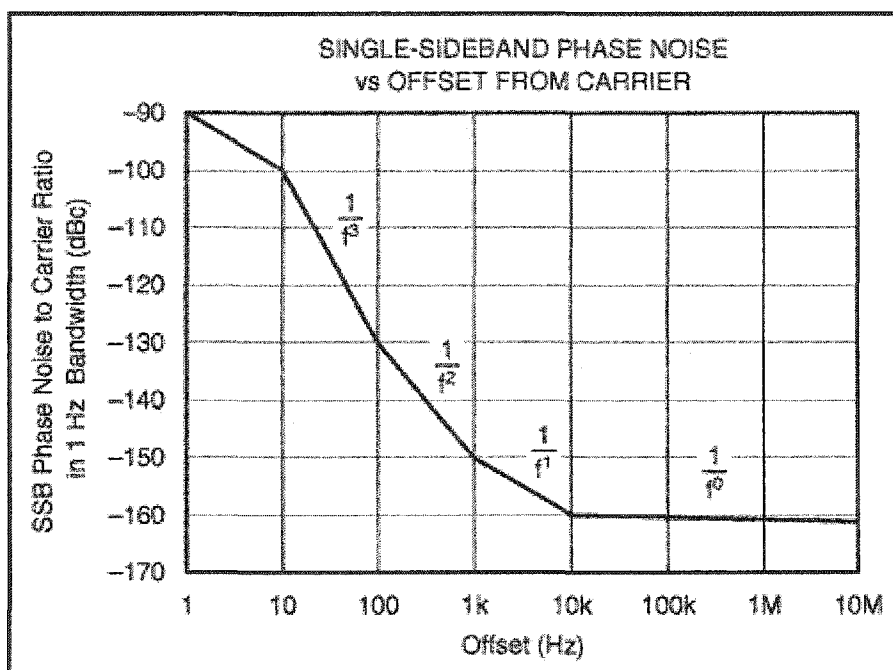


Figure 1.3 Spectre typique de bruit de phase $\mathcal{L}(f)$.

L'unité utilisée pour représenter $\mathcal{L}(f)$ est le (rad^2/Hz). Le spectre $\mathcal{L}(f)$ est habituellement représenté sur une échelle logarithmique, en utilisant comme unité le (dBc/Hz), où :

$$[\mathcal{L}(f)]_{\text{dBc/Hz}} = 10 \log_{10} [\mathcal{L}(f)]_{\text{rad}^2/\text{Hz}} \quad (1.2)$$

Il est facile d'obtenir la puissance totale du bruit de phase à partir de sa distribution spectrale [2] :

$$\theta_j^2 = 2 \int_0^{\infty} \mathcal{L}(f) df \quad (\text{rad}^2). \quad (1.3)$$

Le bruit de phase en basse fréquence représente les variations lentes de la phase de la porteuse. L'impact de ce type de bruit de phase est souvent limité. Par exemple, dans le domaine de l'audio, les variations inférieures à 20 Hz ne sont pas audibles. Dans les systèmes de communication, le bruit en basses fréquences peut être facilement suivi par un dispositif d'asservissement. Ainsi, les bornes de l'intégrale de l'équation (1.3) doivent être ajustées en fonction de l'application.

La puissance du bruit de phase peut être exprimée en utilisant plusieurs unités différentes, soit le radian, le degré, la seconde et le UI ("unit interval"), où 1 UI représente une période complète du signal. Les relations suivantes peuvent donc être utiles :

$$[\theta_j]_{\text{rad}} = \sqrt{[\theta_j^2]_{\text{rad}^2}}, \quad (1.4)$$

$$[\theta_j]_{\text{deg}} = \frac{180}{\pi} \sqrt{[\theta_j^2]_{\text{rad}^2}}, \quad (1.5)$$

$$[\theta_j]_s = \frac{1}{\omega_c} \sqrt{[\theta_j^2]_{\text{rad}^2}}, \quad (1.6)$$

et

$$[\theta_j]_{\text{UI}} = \frac{1}{2\pi} \sqrt{[\theta_j^2]_{\text{rad}^2}}. \quad (1.7)$$

1.4 Effet du bruit de phase sur les systèmes de communication

Dans un système de communication numérique, le signal retrouvé à la sortie du démodulateur doit être échantillonné périodiquement, une fois par symbole, afin de prendre une décision et en extraire l'information transmise [4]. Toute erreur de synchronisation peut causer une dégradation des performances du système de communication [2].

Dans ce document, l'attention se porte aux systèmes utilisant la modulation QAM avec filtrage de mise en forme de type cosinus surélevé. Ainsi, le signal observé par le récepteur est de la forme [4] :

$$y(t; \tau) = \sum_k s_k g(t - kT - \tau) + n(t), \quad (1.8)$$

où s_k est un signal complexe représentant l'amplitude du $k^{\text{ième}}$ symbole QAM transmis, $n(t)$ est le bruit additif causé par le canal, T est la durée d'un symbole et τ est le délai de la transmission, incluant le délai dû au filtre. La fonction $g(t)$ représente la réponse impulsionnelle du filtre de mise en forme. Dans notre cas, il s'agit d'un filtre à cosinus surélevé [4] :

$$g(t) = \frac{\sin(\pi t / T) \cos(\alpha \pi t / T)}{\pi t / T \sqrt{1 - (2\alpha t / T)^2}} \quad (1.9)$$

où α est appelé facteur de mise en forme. Le facteur α est indicateur de la largeur de bande utilisée par le signal transmis. L'effet du facteur α est étudié plus en détail au chapitre 5.

Lorsque le signal décrit par l'équation (1.8) est observé avec une certaine persistance, la superposition des différentes trajectoires du signal donne lieu à ce qu'il est convenu

d'appeler un diagramme de l'œil. Le diagramme de l'œil d'une des deux composantes (en phase et en quadrature) d'un signal 4 QAM ($\pm 1, \pm 1$) est présenté à la figure 1.4 en absence de bruit.

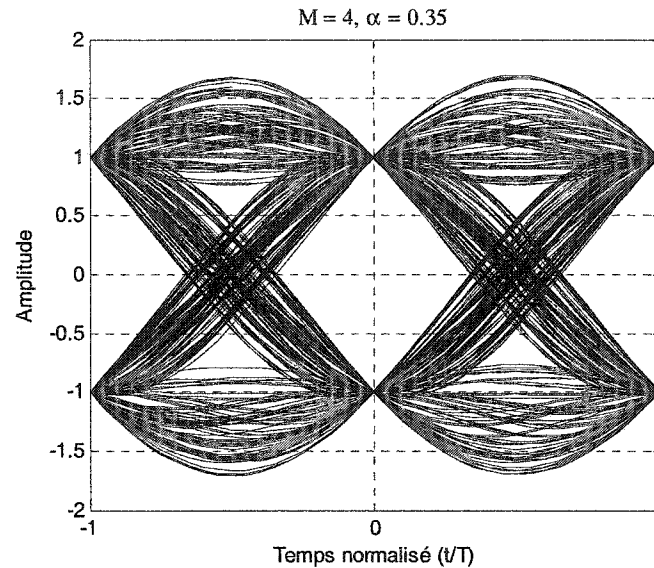


Figure 1.4 Diagramme de l'œil d'un signal 4 QAM, $\alpha = 0.35$.

La figure 1.4 montre que toutes les trajectoires passent par la valeur +1 ou -1 à l'instant d'échantillonnage idéal, i.e. lorsque $t = nT$. À cet instant, l'œil est ouvert au maximum, optimisant ainsi la protection face au bruit du canal. Lorsque le signal est échantillonné à un moment différent de l'instant idéal, l'œil apparaît plus fermé. Il est possible d'attribuer une dégradation de puissance équivalente à cette fermeture de l'œil.

En supposant l'échantillonnage du signal reçu au taux de symboles, le $n^{\text{ième}}$ échantillon recueilli en présence d'une erreur de synchronisation e_n est décrit par l'équation suivante :

$$y_n = \sum_k s_{n-k} g(kT + e_n) + n_n. \quad (1.10)$$

La puissance du bruit de phase dépend de la variance du signal e_n . Il apparaît impossible de relier analytiquement la perte équivalente de puissance au niveau de bruit de phase présent. Par contre, il est possible de simuler le système décrit par l'équation (1.10). Ce simulateur a été réalisé et les résultats sont présentés dans les pages qui suivent.

1.4.1 Description du simulateur

Le simulateur utilisé fournit comme résultat, le taux d'erreur binaire BER obtenu, pour un niveau de modulation M QAM, un rapport signal à bruit E_b/N_0 et une puissance de bruit de phase donnés, en réalisant l'équation (1.10) pour N_{syms} symboles. Le nombre de symboles simulés doit être suffisant pour que l'intervalle de confiance du taux d'erreur obtenu soit satisfaisant. Dans notre cas, pour un objectif de $BER = 10^{-6}$, 2×10^7 symboles ont été simulés, ce qui garantit que $0.6 \times 10^{-7} \leq BER \leq 1.4 \times 10^{-6}$, 9 fois sur 10 [4].

Le simulateur génère d'abord deux vecteurs de longueur N_{syms} de valeurs aléatoires représentant les symboles complexes s_n transmis (I et Q). Les valeurs possibles dépendent du niveau de modulation simulé et ont une densité de probabilité uniforme pour toutes les valeurs. Deux vecteurs de longueur N_{syms} de valeurs aléatoires suivant une distribution normale sont ensuite générés, représentant le bruit additif sur les composantes I et Q du signal reçu. La variance de ces deux vecteurs dépend du niveau de modulation et du rapport signal à bruit E_b/N_0 . Un dernier vecteur de N_{syms} valeurs aléatoires suivant une distribution normale est finalement généré, pour caractériser l'erreur de synchronisation e_n de chaque symbole. La variance de ce vecteur dépend de la puissance du bruit de phase spécifiée.

Pour chacun des N_{syms} symboles simulés, l'équation (1.10) est calculée. La réponse à l'impulsion $g(t)$ utilisée couvre 11 symboles, la somme étant bornée de $k = -5 \dots +5$. Une décision est prise sur l'échantillon y_n résultant. Cette décision est comparée au symbole

s_n transmis. En cas d'erreur, un compteur est mis à jour, permettant le calcul du taux d'erreur binaire BER.

1.4.2 Résultats de la simulation

Une façon pratique de caractériser l'effet du bruit de phase sur un système de communication est de relier la perte équivalente de puissance au niveau de bruit de phase présent pour un taux d'erreur donné. Pour ce faire, le simulateur décrit précédemment a été utilisé en faisant varier le niveau de bruit de phase, puis en comparant le rapport E_b/N_0 nécessaire pour obtenir un $BER = 10^{-6}$ aux performances théoriques de la constellation simulée. Les résultats sont présentés à la figure 1.5 pour divers scénarios. Noguchi et Nossek [1] ont déjà publié un article où ce type de courbe était présenté, pour un nombre limité de types de modulation. Les résultats de Noguchi et Nossek sont tracés en pointillés à la figure 1.5 à titre comparatif.

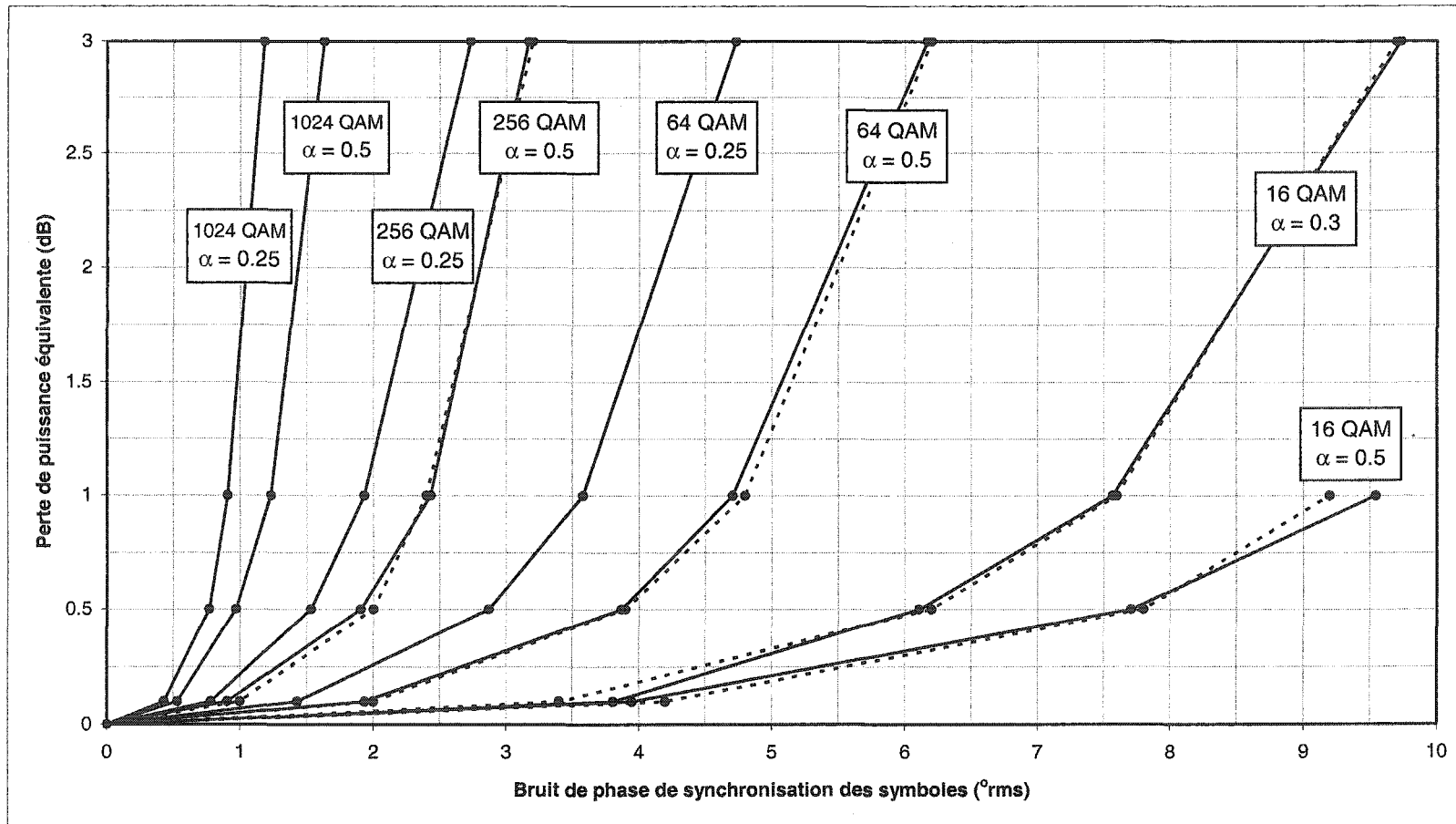


Figure 1.5 Résultats de simulation reliant la perte de puissance équivalente au bruit de phase de synchronisation des symboles, pour un taux d'erreur binaire BER = 10^{-6} .

La comparaison des résultats de simulation à ceux de Noguchi et Nossek ne laisse aucun doute sur la validité du modèle de simulation. Les quelques différences observées étant facilement explicables par le nombre conservateur de symboles simulés, afin de garder les temps de simulation raisonnables. La figure 1.5 permet de constater que la sensibilité au bruit de phase augmente lorsque α diminue ou lorsque M augmente. Les courbes ont une tendance exponentielle. Ainsi, pour une modulation et un facteur de mise en forme donnés, lorsque le bruit de phase dépasse un certain niveau, il devient impossible d'obtenir un BER = 10^{-6} , peu importe le rapport signal à bruit du canal. L'asymptote des courbes tracées à la figure 1.5 indique donc à quel niveau de bruit de phase est associé un plancher d'erreur avant codage de 10^{-6} . Les résultats de la figure 1.5 sont résumés au tableau I.I pour les points d'opération d'intérêt.

Tableau I.I

Bruit de phase (erreur de synchronisation) pour $M = \{64, 256, 1024\}$,
 $\alpha = \{0.25, 0.5\}$, une perte de puissance PP = $\{0.1, 1\}$ dB et un taux
d'erreur binaire BER = 10^{-6} .

Modulation	$\alpha = 0.25$		$\alpha = 0.5$	
	0.1 dB	1 dB	0.1 dB	1 dB
64 QAM	1.4 °rms	3.6 °rms	1.9 °rms	4.7 °rms
256 QAM	0.8 °rms	2.0 °rms	0.9 °rms	2.4 °rms
1024 QAM	0.4 °rms	0.9 °rms	0.5 °rms	1.2 °rms

L'analyse des résultats absolus de la simulation montre que les modulations à haut niveau sont très sensibles au bruit de phase. Afin de conserver la dégradation équivalente à une valeur raisonnable, le bruit de phase tolérable doit souvent être inférieur à 1 °rms. Ces résultats justifient l'attention particulière portée au bruit de phase dans le cadre de la conception d'un système de génération et synchronisation des horloges.

1.5 Effet du bruit de phase sur les systèmes de conversion de données

Un convertisseur numérique à analogique (CNA) ou analogique à numérique (CAN) opère à un taux dicté par un signal d'horloge. En théorie, ce signal d'horloge est à une fréquence fixe, les échantillons étant traités à une cadence parfaite. Lorsque le signal d'horloge d'un convertisseur est corrompu par du bruit de phase, l'échantillonnage s'effectue à un moment différent de l'instant prévu. Si le signal à convertir n'est pas inactif, l'erreur temporelle introduit une erreur d'amplitude. Quand la puissance du bruit de phase sur le signal d'horloge fait en sorte que la moyenne de l'erreur d'amplitude absolue correspondante est supérieure à la résolution du convertisseur, alors la validité du bit le moins significatif est compromise. Ainsi, une attention particulière doit être portée à la puissance du bruit de phase du signal d'horloge des CNA et CAN utilisant un nombre relativement élevé de bits de quantification.

En considérant un signal sinusoïdal de fréquence f_{sin} dont l'amplitude franchit toute la plage dynamique du convertisseur, échantillonné à un taux f_{conv} , alors le bruit de phase maximal sur l'horloge en fonction du nombre de bits effectifs du convertisseur est [2] :

$$\theta_{j\text{-conv}_{\text{max}}} = \frac{(f_{\text{conv}} / f_{\text{sin}})}{2^{nb_{\text{conv}}-1}} \quad (\text{rad rms}). \quad (1.11)$$

Par exemple, pour un rapport $f_{\text{conv}}/f_{\text{sin}} = 5$, le bruit de phase maximale tolérable pour obtenir 10 bits de précision est de 0.56°rms .

1.6 Conclusion

Dans ce chapitre, le système de génération et synchronisation des horloges étudié dans le cadre de ce travail a été présenté et expliqué. Ce système est basé sur deux PLL. Le premier génère le signal d'horloge du CNA du modem, duquel est déduit le taux de sym-

boles. La fréquence de ce signal d'horloge doit être en relation avec le taux de la source de données pour assurer un flot de transmission continu. Le deuxième PLL est au récepteur et il est utilisé pour assurer l'échantillonnage adéquat du signal modulé reçu, en synchronisant les symboles.

Nous avons vu que les systèmes de communication QAM à haut niveau étaient sensibles au bruit de phase de synchronisation des symboles. Par exemple, pour que la perte de puissance équivalente d'un système 1024 QAM soit contenue en deçà de 0.1 dB, la puissance du bruit de phase doit être inférieure à 0.5 °rms lorsqu'un facteur de mise en forme $\alpha = 0.5$ est utilisé. Cette sensibilité au bruit de phase motive le travail présenté dans ce document.

Finalement, nous avons vu que lorsque le bruit de phase des signaux d'horloges des CNA et CAN atteignait un certain niveau, la résolution d'amplitude des convertisseurs était réduite. L'équation permettant de relier la puissance du bruit de phase au nombre de bits effectifs des convertisseurs a été donnée.

CHAPITRE 2

CONVERSION SIGMA-DELTA

2.1 Introduction

Dans ce document, des convertisseurs sigma-delta sont utilisés. Au chapitre 4, un diviseur de fréquence fractionnaire par conversion sigma-delta est présenté. Un convertisseur sigma-delta est aussi utilisé pour effectuer la conversion numérique à analogique de la commande du VCO dans le PLL numérique analysé plus tard. Les notions théoriques de base des convertisseurs sigma-delta sont présentées ici afin d'assurer la compréhension des chapitres subséquents.

La conversion numérique à analogique (CNA) et analogique à numérique (CAN) introduit de la distorsion au signal original en raison du nombre fini de niveaux possibles en sortie. Cette distorsion, appelée bruit de quantification, est liée à la résolution du convertisseur. L'idée générale découlant des convertisseurs delta et sigma-delta consiste à utiliser un signal de rétroaction afin d'améliorer la résolution effective du quantificateur [5].

2.2 Bruit de quantification

Un signal $x(n)$ échantillonné à la fréquence f_s , en utilisant un certain nombre de niveaux distincts espacés de Δ_q (V)¹ peut être représenté comme suit :

¹ L'unité désignant l'amplitude de tous les signaux dans ce document est le volt (V). Bien qu'il serait plus juste d'utiliser le pas ou le lsb pour désigner l'amplitude des signaux numériques, le volt est néanmoins utilisé.

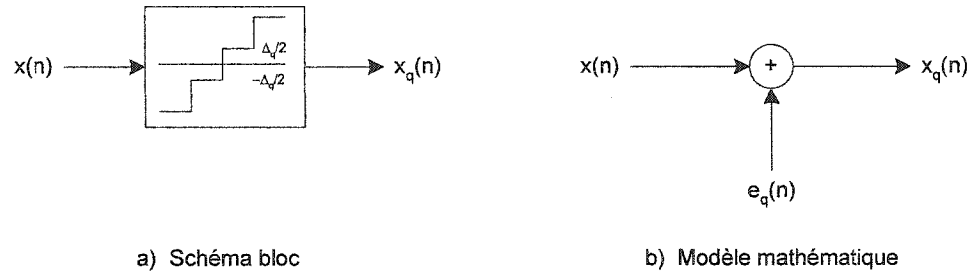


Figure 2.1 Modèles d'un quantificateur.

La puissance du bruit de quantification P_{qn} est donnée par [6] :

$$P_{qn} = E[e_q^2(n)] = \sigma_e^2 = \frac{1}{\Delta_q} \int_{-\Delta_q/2}^{\Delta_q/2} e^2 de = \frac{\Delta_q^2}{12} \quad (V^2). \quad (2.1)$$

La validité de l'expression P_{qn} nécessite que le bruit de quantification soit uniformément distribué entre $\{-\Delta_q/2, \Delta_q/2\}$. Cette condition est habituellement respectée si Δ_q est relativement petit et que le signal $x(n)$ franchit plusieurs niveaux de quantification entre deux échantillons [6]. Un signal d'entrée sinusoïdal permet habituellement de répondre à ces critères, alors qu'un signal d'entrée DC ou carré ne le permet pas.

Le signal étant échantillonné au taux f_s , la puissance du bruit de quantification est uniformément distribuée de $\{-f_s/2, f_s/2\}^1$ [5]. La densité spectrale de la puissance du bruit de quantification est donc :

$$|S_{qn}(f)|^2 = \frac{\Delta_q^2}{12f_s} \quad (V^2 / \text{Hz}). \quad (2.2)$$

¹ Toutes les équations décrivant la densité spectrale de puissance dans ce document utilisent la notation bilatérale. Par contre, les graphiques illustrent le spectre unilatéral pour éviter la duplication inutile de l'information, la partie négative du spectre étant identique à la partie positive. Une différence de 3 dB est donc observée entre les spectres illustrés et les équations utilisées pour les tracer. La fenêtre de pondération de Blackman est utilisée pour tous les spectres issus de simulations.

2.3 Conversion sigma-delta

Le schéma-bloc d'un convertisseur sigma-delta de premier ordre est présenté à la figure 2.2, alors que la figure 2.3 montre son modèle mathématique équivalent. Dans cette figure, le bloc z^{-1} représente un délai de $1/f_s$.

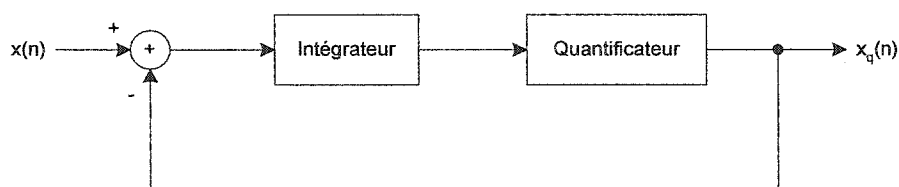


Figure 2.2 Schéma d'un convertisseur sigma-delta de premier ordre.

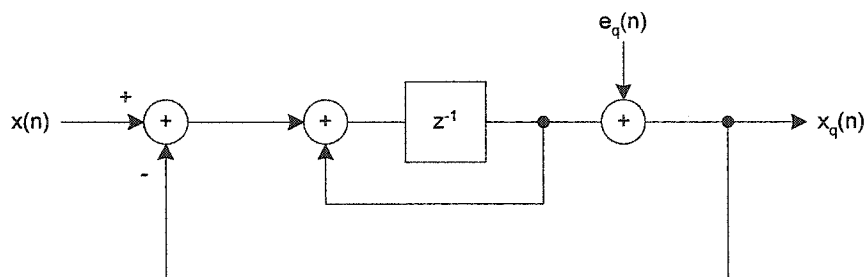


Figure 2.3 Modèle mathématique d'un convertisseur sigma-delta de premier ordre.

Aux figures 2.2 et 2.3, la rétroaction force la valeur moyenne du signal de sortie du convertisseur à suivre le signal d'entrée. L'erreur entre $x(n)$ et $x_q(n)$ est intégrée et sera éventuellement corrigée.

Souvent, la sortie du quantificateur n'utilise qu'un seul bit de quantification, restreignant la sortie aux valeurs $\{-1,+1\}$. Des convertisseurs sigma-delta multi-bits sont aussi possibles. Les avantages liés à l'utilisation de convertisseurs sigma-delta multi-bits sont nombreux, les plus importants étant [5, 7] :

- la réduction de la fréquence d'opération du convertisseur pour un rapport signal à bruit donné;
- la réduction de la sensibilité au bruit de phase de l'horloge;
- la réduction des raies spectrales fixes (section 2.4);
- l'augmentation de la stabilité pour les convertisseurs d'ordre supérieur à deux.

Par contre, leur mise en œuvre est plus complexe puisqu'elle nécessite l'utilisation de CNA et CAN de précision, très linéaires. Les convertisseurs sigma-delta multi-bits sont utilisés notamment dans le domaine de l'audio [7].

La couverture théorique de ce chapitre est générale et s'applique aux convertisseurs 1 bit et multi-bits, car elle est effectuée en fonction du pas de quantification, Δ_q .

La fonction de transfert $H_s(z)$ du signal est donnée par [6] :

$$H_s(z) = z^{-1}, \quad (2.3)$$

alors que la fonction de transfert $H_n(z)$ du bruit de quantification est donnée par

$$H_n(z) = 1 - z^{-1}. \quad (2.4)$$

Le signal $x(n)$ subit seulement un retard de $1/f_s$, alors que le bruit de quantification est mis en forme. L'équation (2.4) permet de déduire la densité spectrale de la puissance du bruit de quantification d'un convertisseur sigma-delta de premier ordre [5] :

$$\left| S_{q\Sigma\Delta_1}(f) \right|^2 = \frac{2^2 \Delta_q^2}{12 f_s} \sin^2 \left(\frac{\pi f}{f_s} \right) \quad (\text{V}^2 / \text{Hz}). \quad (2.5)$$

L'équation (2.5) se généralise pour un convertisseur d'ordre L [5] :

$$\left| S_{q\Sigma\Delta_L}(f) \right|^2 = \frac{2^{2L} \Delta_q^2}{12f_s} \sin^{2L} \left(\frac{\pi f}{f_s} \right) \quad (\text{V}^2 / \text{Hz}). \quad (2.6)$$

Il est intéressant de noter que l'équation (2.6) se ramène à l'équation (2.2) lorsque $L = 0$. L'architecture de convertisseurs d'ordre $L > 1$ est présentée à la section 2.6.

La figure 2.4 montre $\left| S_{q\Sigma\Delta_L}(f) \right|^2$ pour des convertisseurs d'ordre $L = \{0, 1, 2 \text{ et } 3\}$ avec $\Delta_q = 1$ et $f_s = 1$ Hz. Le bruit de quantification a une pente de $20L$ dB/décade.

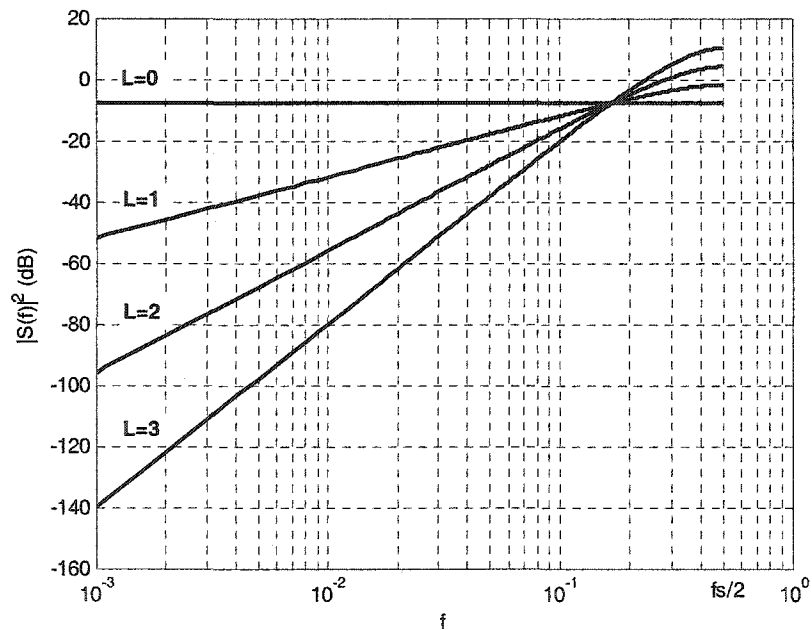


Figure 2.4 Densité de puissance du bruit de quantification de convertisseurs sigma-delta d'ordre 0 à 3.

En utilisant l'approximation $\sin(x) \approx x$ lorsque x est petit, l'expression de la puissance totale du bruit de quantification $P_{q\Sigma\Delta}$ contenue dans $\{-f_{cfa}, f_{cfa}\}$ lorsque $f_s > 4f_{cfa}$ est [5] :

$$P_{\text{qn}\Sigma\Delta} = \frac{\Delta_q^2}{12} \frac{\pi^{2L}}{(2L+1)} \left(\frac{2f_{\text{cfa}}}{f_s} \right)^{2L+1} \quad (\text{V}^2) \quad (2.7)$$

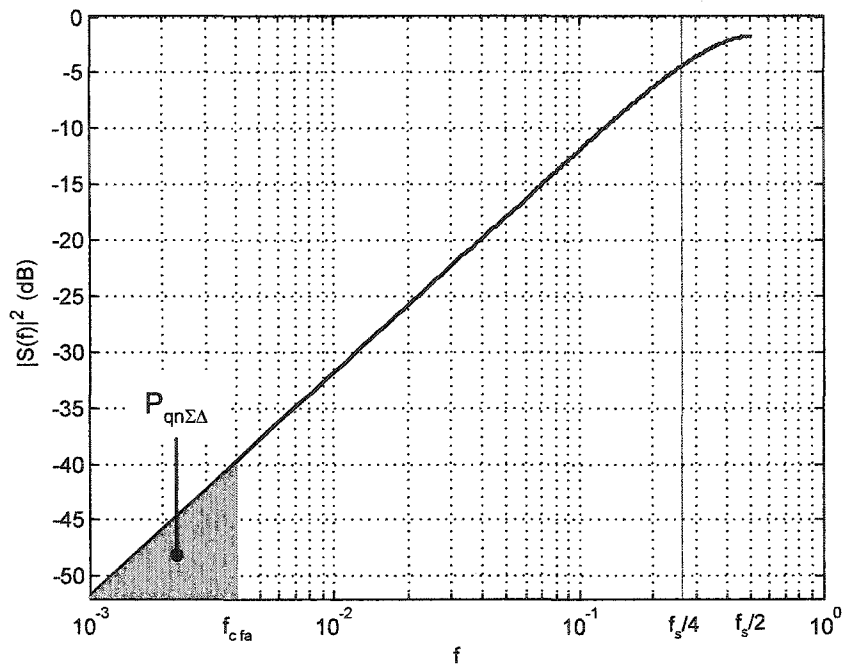


Figure 2.5 Puissance totale du bruit de quantification contenue dans $|f| \leq f_{\text{cfa}}$.

La figure 2.5 illustre la densité de puissance du bruit de quantification pour un convertisseur de premier ordre, ainsi que la puissance du bruit contenue dans $|f| \leq f_{\text{cfa}}$. Pour les fréquences inférieures à $f_s/4$, la courbe de la densité spectrale de puissance est linéaire, confirmant la validité de l'équation (2.7).

Si un convertisseur sigma-delta est suivi d'un filtre passe-bas d'ordre n_{fa} ayant une fréquence de coupure f_{cfa} , la puissance totale du bruit de quantification sera approximativement égale à $P_{\text{qn}\Sigma\Delta}$ lorsque $n_{\text{fa}} \geq L+2$.

2.4 Comportement avec une entrée DC

Lorsqu'un quantificateur est soumis à une entrée DC, le bruit de quantification est corrélé avec l'entrée et les conditions nécessaires à l'équation (2.1) ne sont plus respectées. Dans le cas d'un convertisseur d'ordre $L = 0$, l'erreur de quantification est fixe. Pour un convertisseur sigma-delta, l'erreur de quantification est intégrée, forçant le convertisseur à osciller entre deux ou plusieurs niveaux de quantification différents afin que la valeur moyenne du signal de sortie soit égale à la valeur DC en entrée.

Le signal de sortie aura un patron répétitif dont la période dépend de :

- la valeur DC mise à l'entrée (ou plus précisément, la valeur du dénominateur de la fraction);
- l'ordre du convertisseur;
- le pas de quantification.

Pour un pas de quantification donné, la densité de puissance du bruit de quantification se rapprochera de (2.6) seulement si le dénominateur de la fraction placée en entrée est élevé. Autrement, une série de raies spectrales sera observée à la sortie. Les équations et les explications permettant de prédire l'amplitude et la fréquence de ces raies sont données à la référence [5]. À titre d'exemple, le spectre de la sortie d'un convertisseur d'ordre $L = 3$, $x_q = \{-1,+1\}$ ($\Delta_q = 2$), $f_s = 1$ et ayant comme entrée le signal DC de valeur $x(n) = 1/7$ est présenté à la figure 2.6.

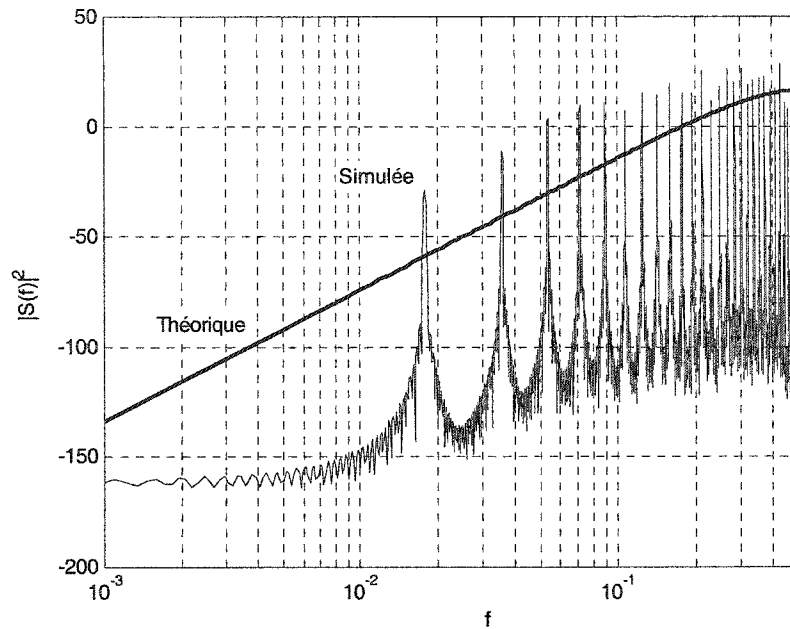


Figure 2.6 Sortie d'un convertisseur d'ordre $L = 3$ à une entrée $x(n) = 1/7$.

L'exemple de l'entrée DC illustre bien le comportement périodique du bruit de quantification d'un convertisseur sigma-delta. Or, tout signal d'entrée périodique générera un bruit de quantification périodique. L'augmentation de l'ordre du convertisseur augmente habituellement la période du patron en sortie, augmentant ainsi le nombre de raies spectrales tout en diminuant leur amplitude. Toutefois, même les convertisseurs de 5^e ordre ont tendance à générer des raies spectrales fixes [5]. De plus, le maintien de la stabilité des convertisseurs d'ordre élevé ($L > 2$) est plus difficile.

Une solution possible au problème de corrélation entre le bruit de quantification et le signal d'entrée consiste à rajouter un signal de bruit volontaire appelé signal de tremblement ("dither").

2.5 Tremblement ("dithering")

Il a été démontré à la section précédente que le bruit de quantification d'un convertisseur sigma-delta était généralement corrélé avec le signal d'entrée, générant ainsi un spectre en sortie composé d'une série de raies spectrales fixes dont les propriétés dépendent du signal d'entrée. Afin d'obtenir un bruit de quantification indépendant de la valeur placée en entrée, un signal de bruit pseudo-aléatoire appelé signal de tremblement est ajouté dans la boucle afin d'éliminer la périodicité du bruit de quantification [5]. Si l'amplitude du tremblement est judicieusement choisie, l'augmentation de la puissance du bruit de quantification sera relativement petite tout en permettant un étalement de la puissance contenue dans les raies spectrales, de telle sorte que le spectre en sortie soit très près de celui prédit par l'équation (2.6). Diverses techniques existent afin d'ajouter ce tremblement [5]; la plus simple est montrée à la figure 2.7, et son modèle mathématique équivalent, à la figure 2.8.

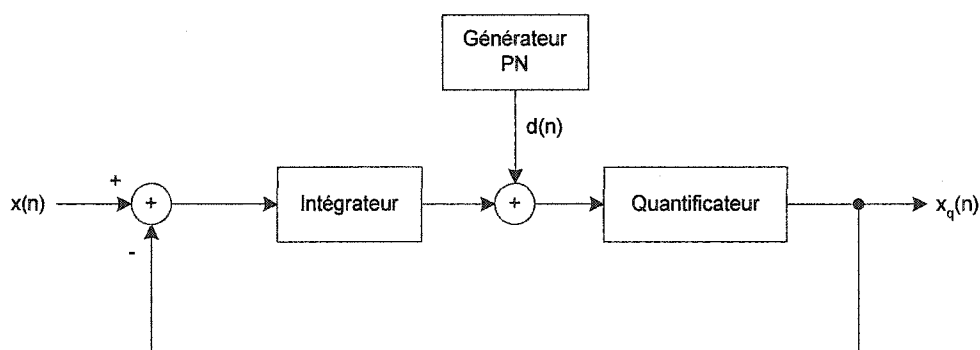


Figure 2.7 Ajout de tremblement par séquence PN.

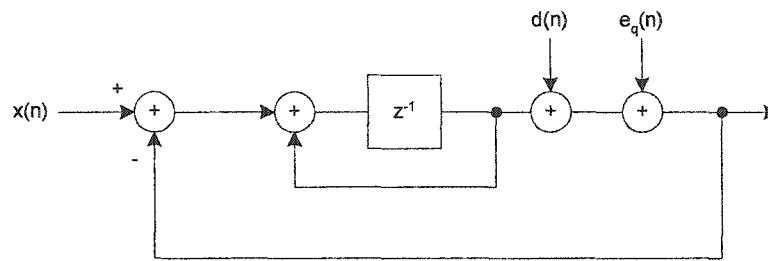


Figure 2.8 Ajout de tremblement – modèle mathématique.

Le tremblement étant ajouté tout juste avant le quantificateur, le bruit y étant associé sera mis en forme de la même façon que le bruit de quantification.

Puisque les convertisseurs à 1 bit d'ordre supérieur à 1 fonctionnent dans la région de saturation du quantificateur, le système est non-linéaire. Il est donc difficile, voire impossible, d'obtenir analytiquement une expression permettant de trouver l'amplitude optimale du tremblement. De nombreuses simulations ont toutefois permis de trouver une valeur acceptable. Ces simulations ont aussi permis de trouver qu'un tremblement efficace était un signal de 1 bit issu d'une séquence pseudo-aléatoire. L'utilisation d'un tremblement à 2 bits n'a jamais semblé améliorer le pouvoir de "blanchiment" du bruit de quantification [5].

Les simulations ont permis de trouver que le seuil où le tremblement semble cesser de blanchir le bruit de quantification est [5] :

$$\left(\frac{\delta_d}{\Delta_q}_{\text{seuil}} \right) = 0.5, \quad (2.8)$$

où le tremblement est un signal pseudo-aléatoire de 1 bit, d'amplitude crête à crête δ_d . En deçà de ce seuil, les raies spectrales tendent à apparaître.

Des valeurs de δ_d/Δ_q inférieures à 0.5 peuvent être utilisées. Lorsque δ_d/Δ_q diminue, les raies spectrales gagnent graduellement en puissance alors que la puissance du bruit rajouté diminue. Il a été expliqué à la section 2.4 que l'augmentation de l'ordre du convertisseur augmente la durée de la périodicité du patron en sortie. Ainsi, les convertisseurs d'ordre élevé requièrent généralement une puissance de tremblement moins élevée pour éliminer les raies spectrales fixes. Finalement, une valeur élevée de δ_d aura tendance à saturer le quantificateur, limitant ainsi la plage dynamique possible en entrée (voir section 2.6).

L'équation suivante permet de prédire le spectre de sortie en tenant compte du bruit ajouté par le signal de tremblement :

$$|S_{q\Delta d_L}(f)|^2 = \frac{2^{2L}}{f_s} \left(\frac{\Delta_q^2}{12} + \left(\frac{\delta_d}{2} \right)^2 \right) \sin^{2L} \left(\frac{\pi f}{f_s} \right) \quad (\text{V}^2 / \text{Hz}) \quad (2.9)$$

$$|S_{q\Delta d_L}(f)|^2 = \frac{2^{2L} (\Delta_q^2 + 3\delta_d^2)}{12f_s} \sin^{2L} \left(\frac{\pi f}{f_s} \right) \quad (\text{V}^2 / \text{Hz}) \quad (2.10)$$

Ainsi, la pénalité ΔdB_d due à l'ajout du signal de tremblement est de :

$$\Delta\text{dB}_d = 10 \log_{10} \left[1 + 3 \left(\frac{\delta_d}{\Delta_q} \right)^2 \right] \quad (\text{dB}) \quad (2.11)$$

Pour un rapport $\delta_d/\Delta_q = 0.5$, la pénalité est de $\Delta\text{dB}_d = 2.43$ dB, soit moins de $\frac{1}{2}$ bit de résolution. Pour un rapport $\delta_d/\Delta_q = 0.25$, la pénalité est de $\Delta\text{dB}_d = 0.75$ dB.

D'autres techniques plus complexes, telles que l'ajout de tremblement dynamique, sont présentées dans la littérature mais sortent du cadre de ce travail.

2.6 Architectures de convertisseurs d'ordre supérieur

La structure conventionnelle d'un convertisseur sigma-delta d'ordre 3 est présentée à la figure 2.9.

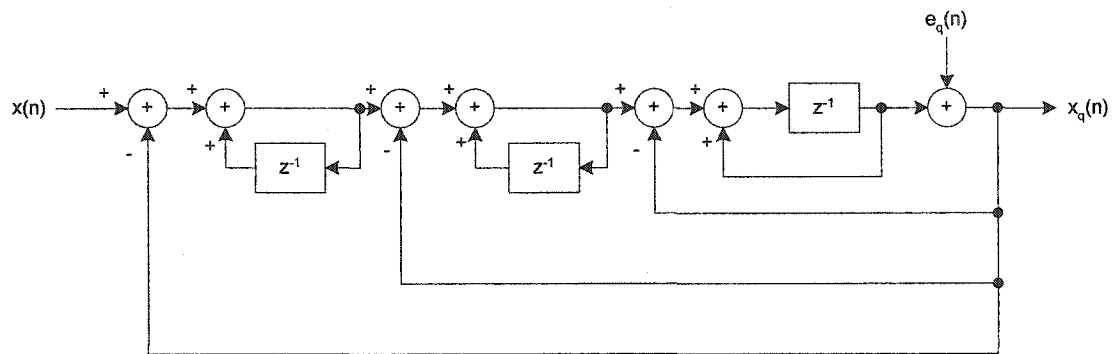


Figure 2.9 Structure conventionnelle d'un convertisseur d'ordre 3.

La structure de la figure 2.9 peut être adaptée à des convertisseurs d'ordre L différents en modifiant le nombre d'étages d'intégrateurs. Lorsque l'ordre du convertisseur dépasse 2 et que le quantificateur sature (situation normale lorsque le nombre de bits en sortie est limité), la structure présentée à la figure 2.9 devient instable. La structure présentée à la figure 2.10 permet de pallier ce problème [8, 9].

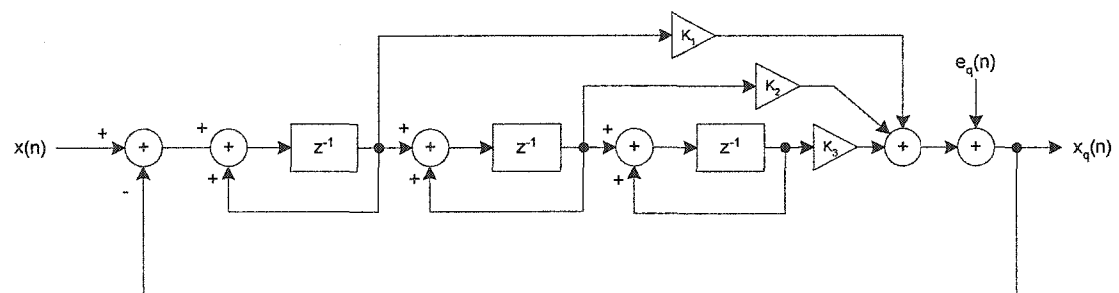


Figure 2.10 Structure alternative d'un convertisseur d'ordre 3.

Bien que la fonction de transfert de cette structure soit différente de la fonction de transfert générale d'un convertisseur d'ordre L , lorsque les valeurs des gains \mathbf{K} sont correctement choisis, cette structure a un comportement relativement proche. De plus, ces gains peuvent être choisis comme étant des puissances de 2, faciles à réaliser. La référence [9] propose les valeurs suivantes :

Tableau II.I

Coefficients pour convertisseurs d'ordre 2 et 3.

Ordre	K_1	K_2	K_3
$L = 2$	2	1	0
$L = 3$	2	1	0.25

D'autres valeurs peuvent aussi être utilisées. Pour $L = 3$, l'utilisation de certains coefficients permet un comportement s'approchant davantage de la structure conventionnelle, tout en sacrifiant la plage dynamique garantissant la stabilité. Entre autres, la référence [8] propose $\mathbf{K} = [2, 1.5, 0.5]$ avec un quantificateur à 3 bits. L'utilisation de 3 bits de quantification permet d'étendre la plage dynamique en sortie, garantissant la stabilité du convertisseur. Les conditions de stabilité sont présentées à la section suivante.

2.7 Stabilité

La stabilité n'est habituellement pas une préoccupation pour les convertisseurs de premier ou deuxième ordre. Cependant, une attention particulière doit être portée aux conditions de stabilité des convertisseurs d'ordre supérieur à 2.

Pour une plage de sortie de $\pm R$, un convertisseur d'ordre $L < 3$ est inconditionnellement stable lorsque l'entrée est bornée entre $\pm R$.

Dans le cas d'un convertisseur d'ordre $L = 3$ à structure alternative utilisant les coefficients $\mathbf{K} = [2, 1, 0.25]$ et un signal d'entrée DC, des simulations démontrent les résultats suivants :

Tableau II.II

Entrée DC maximale pour assurer la stabilité d'un convertisseur d'ordre 3 (résultats de simulation).

Quantificateur	$ \text{DC} _{\text{max-stable}}$
$\{-1, +1\}$	0.6
$\{-R, -R+1, \dots, R-1, R\}$	0.8 R

Ainsi, pour couvrir une plage s'étendant de 0 à 1, un quantificateur d'au moins deux bits est nécessaire.

2.8 Simulation

Diverses configurations de convertisseurs ont été simulées afin de valider les notions théoriques présentées dans ce chapitre. Les résultats sont présentés ici.

Toutes les simulations ont été effectuées en utilisant une entrée DC de valeur $x(n) = 1/7$ et une fréquence d'opération $f_s = 1$ Hz. Pour chaque résultat de simulation, la courbe théorique incluant la pénalité due au tremblement est tracée en pointillés. À moins d'avis contraire, la structure alternative (figure 2.10) a été utilisée pour la simulation avec les coefficients du tableau II.I.

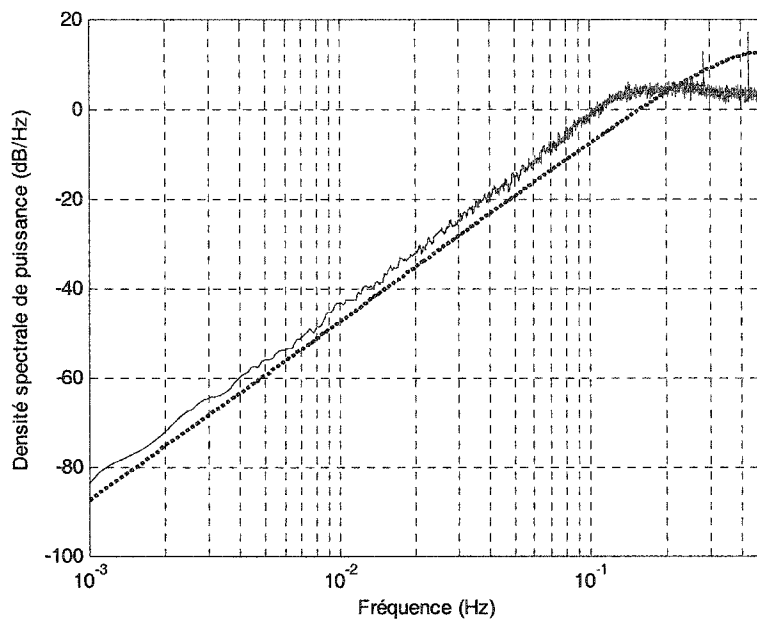


Figure 2.11 Spectre du bruit de quantification à la sortie du convertisseur sigma-delta,

$$L = 2, x_q = \{-1, +1\}, \delta_d/\Delta_q = 0.5.$$

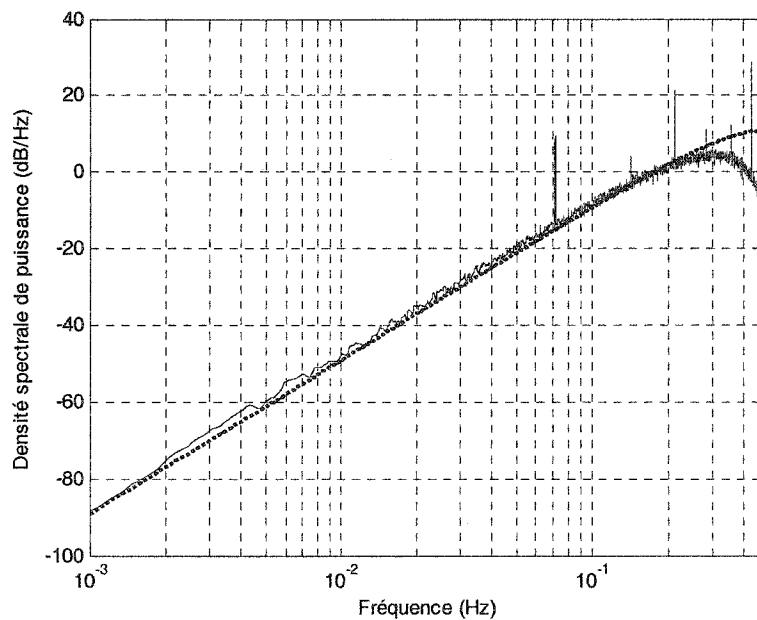


Figure 2.12 Spectre du bruit de quantification à la sortie du convertisseur sigma-delta,

$$L = 2, x_q = \{-1, +1\}, \delta_d/\Delta_q = 0.25.$$

Les figures 2.11 et 2.12 montrent l'effet du niveau de tremblement δ_d choisi pour un convertisseur de deuxième ordre à 1 bit. La pénalité théorique ΔdB_d du convertisseur de la figure 2.11 est de 2.4 dB, alors qu'elle est de 0.7 dB pour la figure 2.12. Lorsque δ_d/Δ_q passe de 0.5 à 0.25, une forte raie apparaît à $f = 6 \times 10^{-2}$. En revanche, un niveau de tremblement élevé sature le quantificateur, le résultat étant la coupure observée à $f = 1.3 \times 10^{-1}$ sur la figure 2.11. Lorsqu'une telle coupure apparaît, le bruit de quantification devant se trouver normalement en hautes fréquences est ajouté sur toute la largeur du spectre. Cette situation explique la différence entre les résultats simulés et la courbe théorique. À la figure 2.12, cette différence est moins prononcée car une partie de la puissance du bruit de quantification se retrouve dans les raies spectrales.

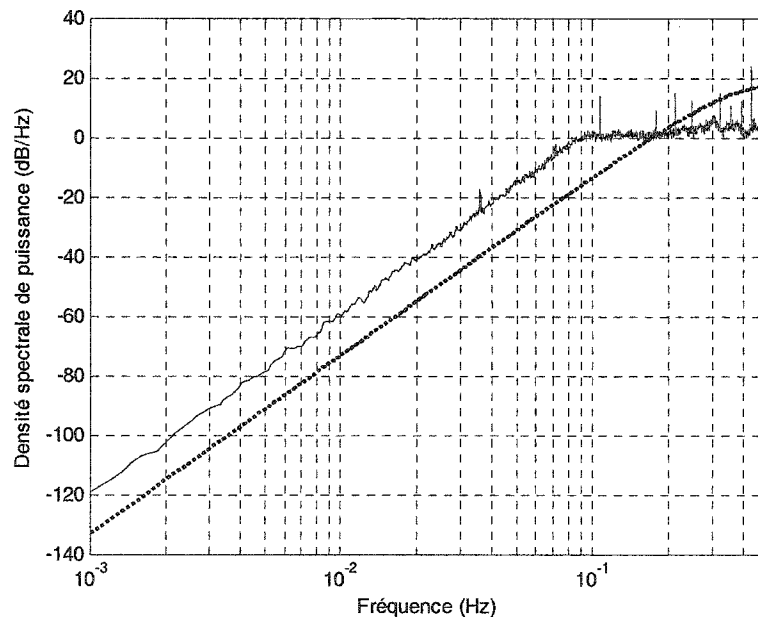


Figure 2.13 Spectre du bruit de quantification à la sortie du convertisseur sigma-delta,

$$L = 3, x_q = \{-1, +1\}, \delta_d/\Delta_q = 0.25.$$

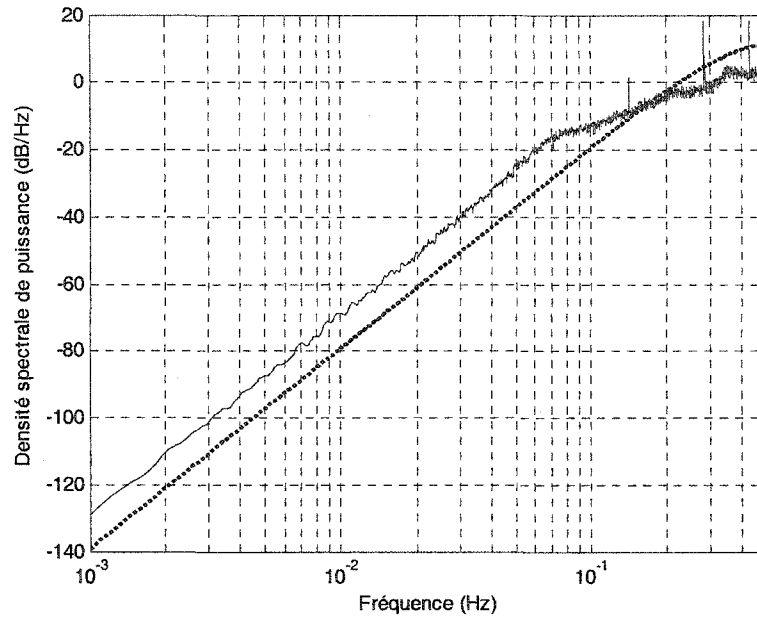


Figure 2.14 Spectre du bruit de quantification à la sortie du convertisseur sigma-delta,

$$L = 3, x_q = \{-1, 0, 1, 2\}, \delta_d/\Delta_q = 0.25.$$

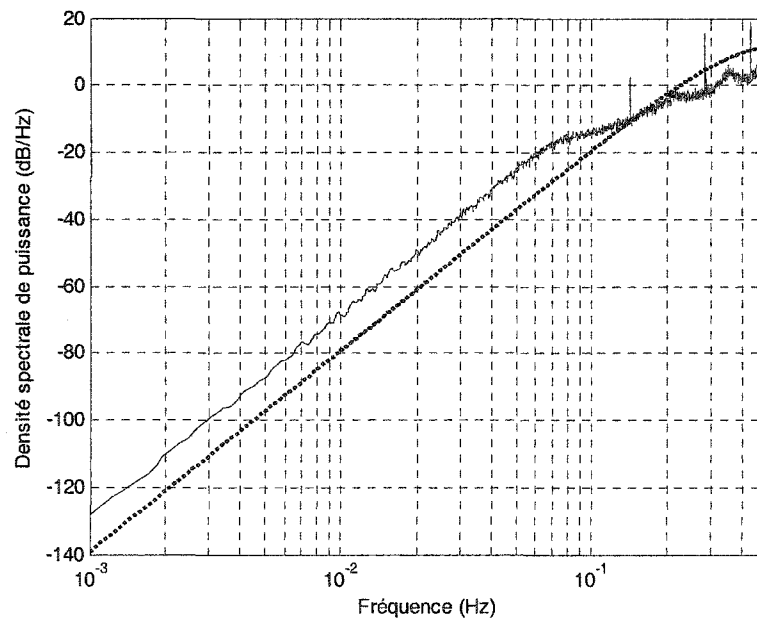


Figure 2.15 Spectre du bruit de quantification à la sortie du convertisseur sigma-delta,

$$L = 3, x_q = \{-3, -2, \dots, 3, 4\}, \delta_d/\Delta_q = 0.25.$$

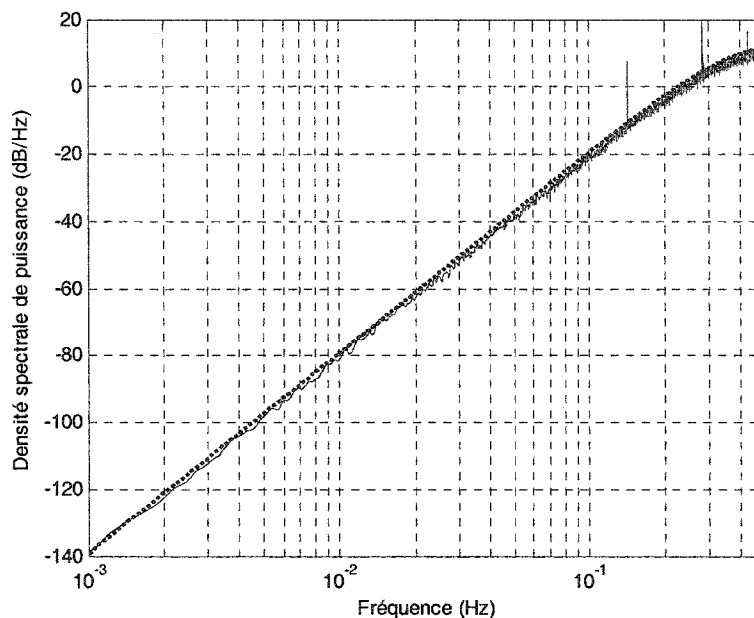


Figure 2.16 Spectre du bruit de quantification à la sortie du convertisseur sigma-delta, $L = 3$, $x_q = \{-3, -2, \dots, 3, 4\}$, $\delta_d/\Delta_q = 0.25$, structure conventionnelle.

Pour un convertisseur de troisième ordre avec une sortie limitée à $x_q = \pm 1$ (figure 2.13), le quantificateur est constamment saturé, ce qui explique le plateau à $f > 10^{-1}$. Comme avec le convertisseur de deuxième ordre de la figure 2.11, le bruit de quantification devant se trouver en hautes fréquences est étalé sur tout le spectre. Ce phénomène est évidemment moins présent lorsque la plage est étendue à $\{-1, 0, 1, 2\}$ (figure 2.14). Par contre, lorsque la plage est étendue à $\{-3, -2, \dots, 3, 4\}$ (figure 2.15), aucune amélioration notable n'est observée. La différence entre les résultats simulés et théoriques des figures 2.14 et 2.15 est donc attribuable à la structure alternative du convertisseur d'ordre 3. Cette affirmation est confirmée par les résultats de la figure 2.16 qui montrent une concordance presque parfaite avec la courbe théorique. D'autre part, cette structure est instable lorsque la plage du quantificateur est limitée à $\{-1, 0, 1, 2\}$.

Un tremblement δ_d/Δ_q de seulement 0.25 a été utilisé pour la simulation de convertisseurs d'ordre $L = 3$, car une valeur de 0.5 cause l'instabilité. Néanmoins, les résultats de

simulation démontrent que cette valeur était suffisante pour éliminer les raies spectrales en basses fréquences.

Les résultats de simulation suivants montrent les 1 000 premiers échantillons à la sortie de convertisseurs ayant un pas de quantification $\Delta_q = 1$, sans saturation. Ces résultats facilitent la compréhension de l'effet de la saturation du quantificateur en fonction de l'architecture utilisée. La valeur DC placée en entrée est tracée en pointillés.

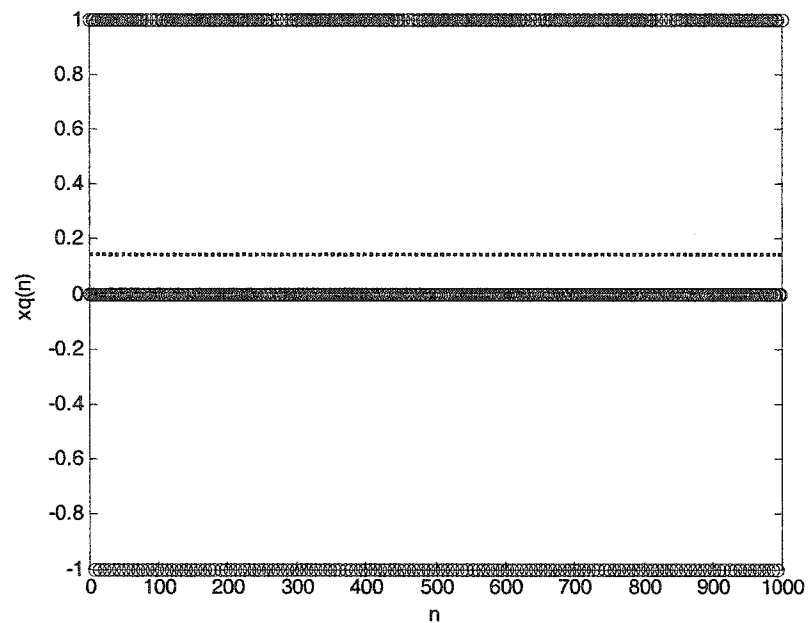


Figure 2.17 Échantillons générés par le convertisseur sigma-delta, $L = 2$, $\delta_d/\Delta_q = 0.25$,
 $\Delta_q = 1$ sans saturation.

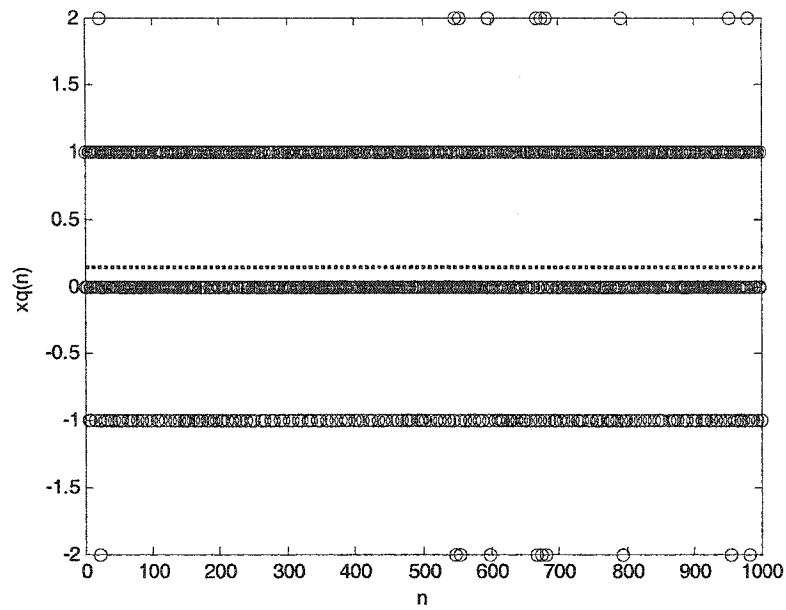


Figure 2.18 Échantillons générés par le convertisseur sigma-delta, $L = 3$, $\delta_d/\Delta_q = 0.25$, $\Delta_q = 1$ sans saturation.

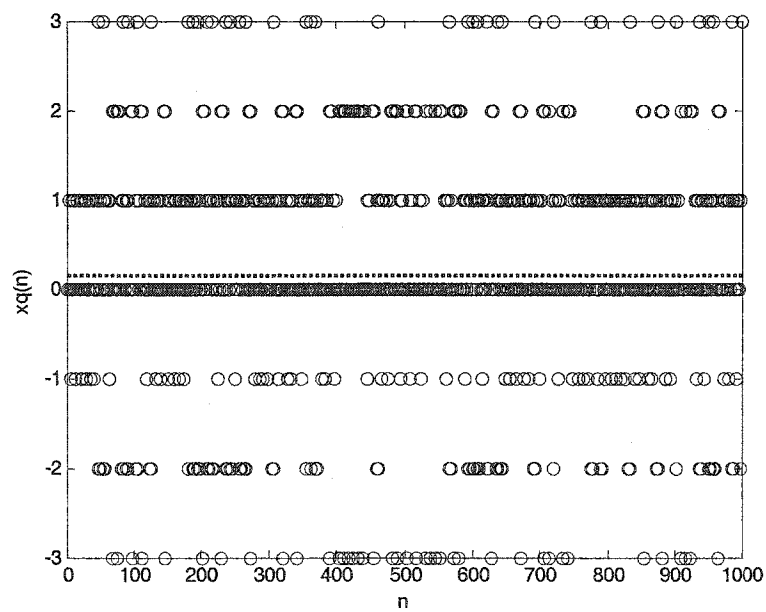


Figure 2.19 Échantillons générés par le convertisseur sigma-delta, $L = 3$, structure conventionnelle, $\delta_d/\Delta_q = 0.25$, $\Delta_q = 1$ sans saturation.

Les résultats des figures précédentes montrent que pour un convertisseur de deuxième ordre, les seules valeurs de sortie utilisées sont $\{-1, 0, 1\}$ afin de maintenir une valeur moyenne de $1/7$. Pour le convertisseur de troisième ordre utilisant la structure alternative, les valeurs utilisées vont de -2 à $+2$. Ces résultats confirment pourquoi l'augmentation de la plage dynamique n'a pas amélioré les performances de ce convertisseur (figure 2.15). Finalement, la figure 2.19 démontre que le convertisseur de troisième ordre à structure conventionnelle utilise la plage s'étalant de -3 à $+3$ pour maintenir le niveau moyen à $1/7$! Une saturation dans ce type de convertisseur mène directement à l'instabilité. Le nombre de bits supplémentaires nécessaire pour ce type de convertisseur rend son utilisation peu intéressante.

2.9 Conclusion

Les notions de base des convertisseurs sigma-delta ont été présentées dans ce chapitre. Nous avons vu que ce type de convertisseur est utilisé pour améliorer la résolution effective d'un quantificateur en mettant en forme le bruit de quantification. La densité spectrale de la puissance du bruit de quantification a une pente de 20 dB/décade/ordre, repoussant ainsi le bruit vers les hautes fréquences.

Pour des signaux d'entrée simples tels qu'un signal DC, les convertisseurs sigma-delta ont tendance à générer une série de raies spectrales fixes. L'utilisation judicieuse du tremblement permet d'étaler la puissance contenue dans ces raies, ramenant les performances du convertisseur très près de la théorie.

Finalement, une attention particulière doit être portée aux conditions de stabilité des convertisseurs d'ordre supérieur à 2.

Les notions présentées dans ce chapitre seront utiles pour l'analyse du diviseur de fréquence fractionnaire présentée au chapitre 4, ainsi que pour celle du convertisseur sigma-delta fournissant la commande au VCO dans le PLL numérique.

CHAPITRE 3

THÉORIE GÉNÉRALE DES PLL

3.1 Introduction

L'essentiel de ce document consiste à analyser les circuits servant à générer l'horloge au transmetteur et à récupérer cette horloge au récepteur dans un système de communication numérique. Ces deux circuits doivent générer chacun un signal dont la fréquence est reliée à la fréquence du signal d'entrée. Ils sont basés sur des boucles à verrouillage de phase (PLL).

Un PLL est un circuit servant à synchroniser, en fréquence et en phase, un signal de sortie avec un signal de référence [10].

Tel que vu au chapitre 1, le signal généré par le PLL du transmetteur est l'horloge du convertisseur numérique à analogique (CNA). La fréquence de cette horloge doit être en relation avec le taux binaire de la source de données. Au récepteur, le PLL fournit le signal d'horloge au convertisseur analogique à numérique (CAN) à partir de l'estimation du moment d'échantillonnage idéal des symboles modulés reçus.

Puisque le but est d'atteindre les performances de bruit de phase requises pour un système de communication numérique 1024 QAM, l'accent est mis dans ce chapitre sur les performances de bruit des PLL.

3.2 Schéma-bloc

Le schéma-bloc d'un PLL, dans sa forme la plus simple, est présenté à la figure 3.1 [10].

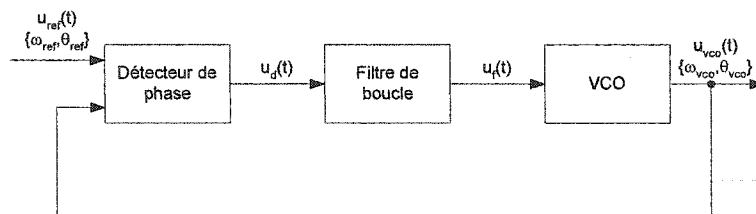


Figure 3.1 Schéma-bloc d'un PLL de base.

Dans cette figure, $u_{\text{ref}}(t)$ et $u_{\text{vco}}(t)$ sont respectivement les signaux d'entrée et de sortie. Ces signaux sont généralement des sinusoïdes (PLL analogiques) ou des ondes rectangulaires (PLL numériques). Ils sont définis par leur pulsation ω (rad/s) et leur phase θ (rad). Ce PLL s'efforce de maintenir $\theta_{\text{vco}} = \theta_{\text{ref}}$, par conséquent $\omega_{\text{vco}} = \omega_{\text{ref}}$.

Lorsque les signaux à l'entrée du détecteur de phase sont rectangulaires, il est commun de convenir qu'il s'agit d'un PLL numérique. Dans un PLL numérique, le filtre de boucle peut être analogique ou numérique. La commande du VCO ("voltage controlled oscillator") est habituellement analogique, mais elle peut être numérique comme dans le cas d'un NCO ("numerically controlled oscillator") ou d'un DDS ("direct digital synthesizer"). Si le filtre de boucle est numérique et que la commande du VCO est analogique, un CNA est nécessaire. Si tel est le cas, ce convertisseur est supposé inclus dans le bloc VCO du schéma des figures 3.1 et 3.2.

Le schéma-bloc d'un PLL plus complet est présenté à la figure 3.2.

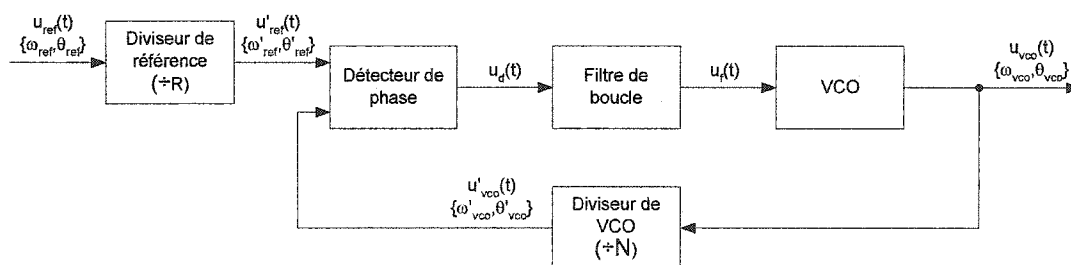


Figure 3.2 Schéma-bloc d'un PLL avec diviseurs.

Dans le PLL de la figure 3.2, des diviseurs de fréquence sont utilisés. Ainsi,

$$\omega'_{\text{ref}} = \frac{\omega_{\text{ref}}}{R} \quad (\text{rad/s}), \quad (3.1)$$

et

$$\omega'_{\text{vco}} = \frac{\omega_{\text{vco}}}{N} \quad (\text{rad/s}). \quad (3.2)$$

Le PLL travaille à maintenir $\theta'_{\text{vco}} = \theta'_{\text{ref}}$, de telle sorte que

$$\omega_{\text{vco}} = \omega_{\text{ref}} \frac{N}{R} \quad (\text{rad/s}). \quad (3.3)$$

Ce type de PLL est généralement utilisé pour multiplier une fréquence de référence par un facteur N/R .

Il est possible de construire un PLL à boucles multiples, utilisant plusieurs VCO. Les PLL à boucles multiples permettent habituellement une meilleure précision de la fréquence de sortie. Les PLL à boucles multiples ne sont pas étudiés dans ce document.

3.3 Modèle linéaire du PLL

Puisque le PLL est un système asservissant la phase des signaux, l'analyse du modèle linéaire s'effectue en utilisant θ_{ref} et θ_{vco} comme signaux d'entrée et de sortie. Afin d'alléger les équations, l'entrée du système est directement θ'_{ref} , où :

$$\theta'_{\text{ref}} = \frac{\theta_{\text{ref}}}{R} \quad (\text{rad}). \quad (3.4)$$

L'analyse se fait plus aisément en utilisant la transformée de Laplace des signaux :

$$\Theta'_{\text{ref}}(s) = \mathcal{L}\{\theta'_{\text{ref}}(t)\}, \quad (3.5)$$

et

$$\Theta_{\text{vco}}(s) = \mathcal{L}\{\theta_{\text{vco}}(t)\}, \quad (3.6)$$

permettant de trouver la fonction de transfert $H(s)$ du PLL :

$$H(s) = \frac{\Theta_{\text{vco}}(s)}{\Theta'_{\text{ref}}(s)}. \quad (3.7)$$

Pour un PLL réalisé de façon numérique, l'analyse du bruit du modèle linéaire en temps continu est valide si la fréquence du bruit observé est suffisamment inférieure à la fréquence d'opération du PLL [11]. Cette condition est supposée être respectée dans le cadre de ce travail. Dans le cas contraire, la référence [11] fournit une méthode pour l'analyse des PLL dans le domaine z .

La figure 3.3 présente le modèle linéaire d'un PLL [10].

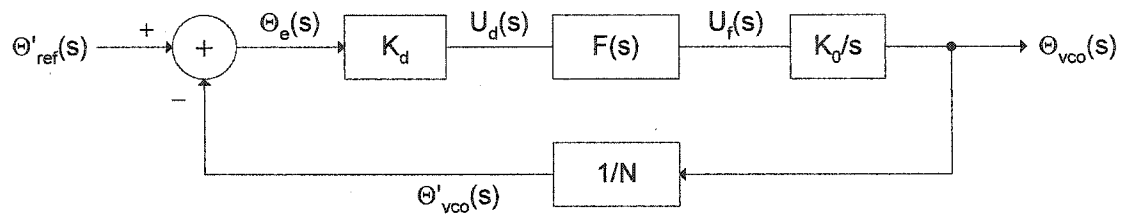


Figure 3.3 Modèle linéaire du PLL.

Dans le modèle linéaire de la figure 3.3, le détecteur est modélisé comme un additionneur idéal suivi d'un gain K_d (V/rad), produisant le signal :

$$U_d(s) = K_d (\Theta'_{ref}(s) - \Theta'_{vco}(s)) \quad (\text{V}). \quad (3.8)$$

Le filtre génère le signal :

$$U_f(s) = U_d(s)F(s) \quad (\text{V}), \quad (3.9)$$

où $F(s)$ est la fonction de transfert du filtre utilisé.

Le VCO fait une conversion de fréquence à phase et peut être modélisé comme un intégrateur ayant un gain K_0 . La fonction de transfert du VCO est donc K_0/s . Le gain du VCO est habituellement exprimé en rad/s/V.

La fonction de transfert du modèle linéaire du PLL est donc :

$$H(s) = \frac{K_d K_0 F(s)}{s + K_d K_0 F(s)/N} \quad (3.10)$$

L'analyse du comportement du PLL requiert la connaissance de la fonction de transfert $F(s)$ du filtre de boucle utilisé. La section 3.5 analyse les filtres de boucle les plus cou-

ramment retrouvés en pratique, mais auparavant, les performances de bruit du PLL sont présentées.

3.4 Performances de bruit

Une caractéristique importante du PLL est sa capacité à améliorer le rapport signal à bruit du signal d'entrée. Cette caractéristique est souvent exploitée afin de réduire le bruit de phase d'un signal.

Afin de quantifier l'amélioration du rapport signal à bruit dû au PLL, la largeur équivalente de bruit B_L est utilisée. B_L est habituellement représentée en Hz et peut être trouvée par l'intégrale [10] :

$$B_L = \int_0^{\infty} |H(j2\pi f)|^2 df \quad (\text{Hz}). \quad (3.11)$$

La largeur équivalente de bruit B_L permet de trouver le rapport signal à bruit à la sortie du PLL par la relation :

$$\text{SNR}_O = \text{SNR}_i \frac{B_i}{2B_L}. \quad (3.12)$$

Dans cette équation, le bruit à l'entrée du PLL est supposé blanc et limité en fréquence par un filtre idéal de largeur B_i . SNR_i et SNR_O représentent respectivement le rapport signal à bruit à l'entrée et à la sortie du PLL. B_L est habituellement inférieur à B_i . Le PLL améliore le rapport signal à bruit par un facteur de $B_i / 2B_L$.

La largeur équivalente de bruit est fixée par le type de filtre de boucle utilisé. Les équations tirées de la section suivante permettent de déterminer B_L .

3.5 Filtre de boucle

Le filtre de boucle élimine les composantes hautes fréquences présentes à la sortie du détecteur. Il dicte aussi la dynamique du PLL.

Le filtre est caractérisé par sa fonction de transfert $F(s)$. L'ordre du filtre est égal au nombre de pôles de sa fonction de transfert alors que l'ordre du PLL est égal à l'ordre du filtre + 1, puisque le VCO correspond, en fait, à un pôle à $s = 0$.

Le nombre de pôles à $s = 0$ indique la capacité du PLL à suivre les différents moments du signal d'entrée avec une erreur en régime permanent nulle. Un PLL avec un seul pôle à $s = 0$ ne peut asservir qu'un saut de phase [2]. Un deuxième pôle à zéro permet l'asservissement d'une rampe de phase (saut de fréquence), alors qu'un troisième permet l'asservissement d'une accélération de phase (rampe de fréquence). L'ajout de pôles réduit la marge de phase, compromettant la stabilité de la boucle. Un filtre de boucle comprenant des zéros supplémentaires doit donc être utilisé afin d'assurer la stabilité du PLL.

Avant de procéder à l'analyse des filtres de boucle, il est important de définir deux paramètres d'une grande importance pour l'analyse des PLL, puisque ces paramètres dépendent du filtre de boucle utilisé.

Pour les PLL d'ordre supérieur à 1, la réponse à l'impulsion est oscillatoire et amortie. La réponse à l'impulsion du PLL est caractérisée par la fréquence d'oscillation naturelle de la boucle, ω_n (rad/s), et par le facteur d'amortissement, ζ . L'influence de ces deux paramètres est étudiée à la section 3.6.

Les caractéristiques de trois filtres différents sont présentées, soit le filtre proportionnel d'ordre 0 (P), le filtre proportionnel et intégral de premier ordre (PI), ainsi que le filtre avance-retard de deuxième ordre (AR).

3.5.1 Filtre proportionnel (P)

Le filtre proportionnel est le filtre le plus simple pouvant être utilisé. Il s'agit simplement d'un filtre passe-tout, ayant un gain fixe K_a . Sa fonction de transfert est donc :

$$F_P(s) = K_a. \quad (3.13)$$

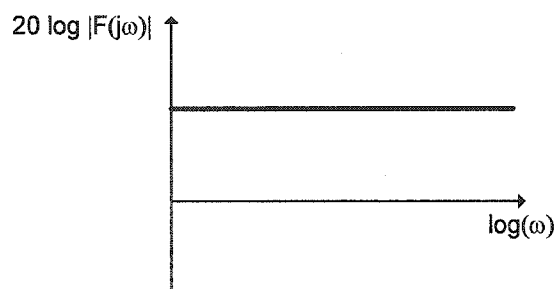


Figure 3.4 Réponse en fréquence d'un filtre P d'ordre 0.

La fonction de transfert d'un PLL basé sur un filtre P est :

$$H_P(s) = N \frac{K_d K_0 K_a}{Ns + K_d K_0 K_a} \quad (3.14)$$

Puisque ce filtre donne lieu à un PLL de premier ordre, la réponse à l'impulsion n'est pas oscillatoire. Ainsi, les paramètres ω_n et ζ n'ont aucune signification.

Il a été mentionné au début de la section 3.5 qu'un PLL de premier ordre aura une erreur de phase résiduelle lors d'un saut de fréquence de l'entrée. Afin de réduire cette erreur

de phase, le paramètre K_a doit être élevé. Par contre, la largeur de bande équivalente de bruit B_{Lp} est proportionnelle à K_a [12] :

$$B_{Lp} = N \frac{K_0 K_d K_a}{4} \quad (\text{Hz}) \quad (3.15)$$

La capacité du PLL à supprimer le bruit de phase du signal d'entrée est donc réduite.

3.5.2 Filtre proportionnel et intégral (PI)

Le filtre proportionnel et intégral (PI) est de 1^{er} ordre. Sa fonction de transfert est [10] :

$$F_{PI}(s) = \frac{1 + s\tau_2}{s\tau_1} \quad (3.16)$$

Ce filtre a un pôle à $s = 0$, et un zéro à $s = 1/\tau_2$. Sa réponse en fréquence asymptotique est présentée à la figure 3.5.

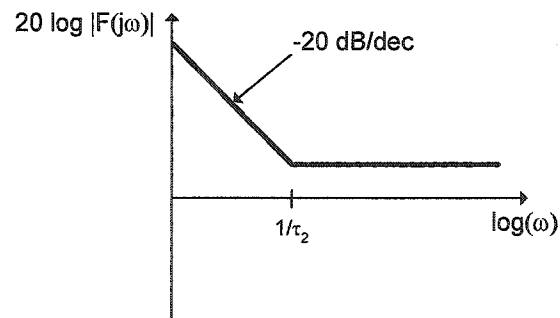


Figure 3.5 Réponse en fréquence d'un filtre PI d'ordre 1.

En fixant :

$$\tau_1 = \frac{K_0 K_d}{N\omega_n^2} \quad (\text{s}), \quad (3.17)$$

$$\tau_2 = \frac{2\zeta}{\omega_n} \quad (\text{s}), \quad (3.18)$$

puis en combinant (3.17), (3.18), (3.16) et (3.10), la fonction de transfert d'un PLL de 2^e ordre avec filtre PI est :

$$H_{PI}(s) = N \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}. \quad (3.19)$$

La largeur équivalente de bruit est [12] :

$$B_{L_{PI}} = N^2 \frac{\omega_n}{2} \left(\zeta + \frac{1}{4\zeta} \right) \quad (\text{Hz}). \quad (3.20)$$

La valeur du facteur d'amortissement qui minimise $B_{L_{PI}}$ est $\zeta = 0.5$, ce qui donne $B_{L_{PI}} = 0.5\omega_n N^2$. Pour $\zeta = 0.7$, $B_{L_{PI}} \approx 0.53\omega_n N^2$. Les caractéristiques du PLL sont généralement plus intéressantes lorsque $\zeta = 0.7$, la réponse transitoire étant la plus rapide. Puisque la pénalité sur la largeur équivalente de bruit est mineure, un facteur d'amortissement de $\zeta = 0.7$ est habituellement utilisé.

À noter que dans ces expressions, B_L est exprimé en Hz alors que ω_n est en rad/s.

La fonction de transfert $F_{PI}(s)$ peut aussi être exprimée de cette façon :

$$F_{PI}(s) = \frac{1}{s\tau_1} + \frac{\tau_2}{\tau_1}. \quad (3.21)$$

Sa réalisation peut donc être effectuée par l'addition de deux branches : une branche "P" composée simplement d'un gain τ_2/τ_1 , et une branche "I" composée d'un intégrateur parfait ayant un gain $1/\tau_1$. Un exemple de réalisation numérique de ce filtre IIR est présenté à la figure 3.6. Dans une réalisation numérique, le gain de l'intégrateur doit être normalisé par un facteur $T_{s\text{-filtre}}$, où $1/T_{s\text{-filtre}}$ est la fréquence d'opération du filtre.

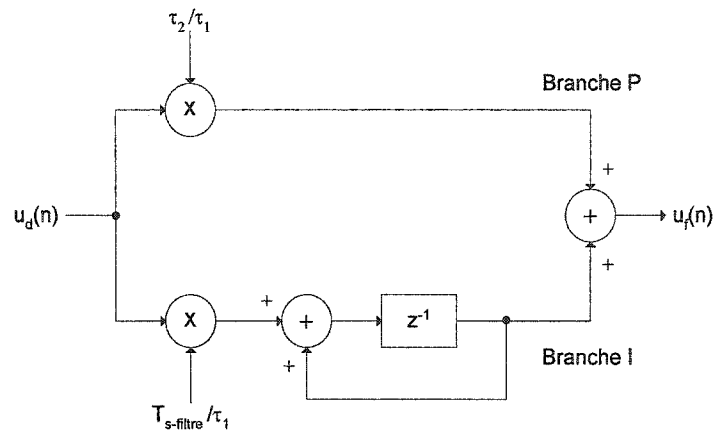


Figure 3.6 Réalisation numérique d'un filtre PI.

3.5.3 Filtre avance-retard (AR)

Le filtre PI est largement utilisé en pratique en raison de sa simplicité et de ses bonnes performances en général. En revanche, sa capacité à filtrer le bruit en hautes fréquences est limitée. Le filtre AR de deuxième ordre possède un pôle additionnel près de ω_n , ce qui permet de filtrer davantage le bruit en hautes fréquences.

La fonction de transfert du filtre AR d'ordre 2 est la suivante [13] :

$$F_{AR}(s) = \frac{1 + s\tau_2}{s\tau_1(1 + s\tau_3)}. \quad (3.22)$$

Ce filtre a un pôle à $s = 0$, un zéro à $s = 1/\tau_2$ et un autre pôle à $s = 1/\tau_3$. L'effet du deuxième pôle est mis en évidence en observant la réponse en fréquence du filtre à la figure 3.7.

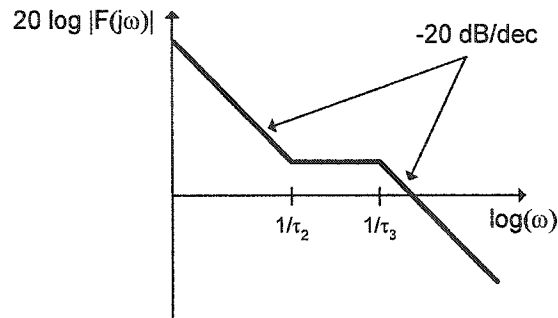


Figure 3.7 Réponse en fréquence d'un filtre AR d'ordre 2.

Les paramètres du filtre qui maximisent la marge de phase sont [13] :

$$\tau_1 = \frac{K_0 K_d}{N \omega_n^2} (1 + 2\zeta) \quad (\text{s}), \quad (3.23)$$

$$\tau_2 = \frac{1 + 2\zeta}{\omega_n} \quad (\text{s}), \quad (3.24)$$

et

$$\tau_3 = \frac{1}{\omega_n (1 + 2\zeta)} \quad (\text{s}). \quad (3.25)$$

La fonction de transfert d'un PLL de 3^e ordre utilisant un filtre AR est donc :

$$H_{\text{AR}}(s) = N \frac{(1 + 2\zeta) \omega_n^2 s + \omega_n^3}{s^3 + (1 + 2\zeta) \omega_n s^2 + (1 + 2\zeta) \omega_n^2 s + \omega_n^3}. \quad (3.26)$$

L'équation déterminant la largeur équivalente de bruit est plutôt lourde. Toutefois, pour des valeurs pratiques du facteur d'amortissement, l'approximation suivante est valide :

$$B_{L_{AR}} \approx N^2 \frac{\omega_n}{2} \left(\frac{1}{2} + \frac{1}{4\zeta} \right) \text{ (Hz)}. \quad (3.27)$$

La figure 3.8 trace la largeur de bande équivalente de bruit normalisée B_L/ω_n en fonction du facteur d'amortissement ζ , pour les PLL de 2^e et 3^e ordre.

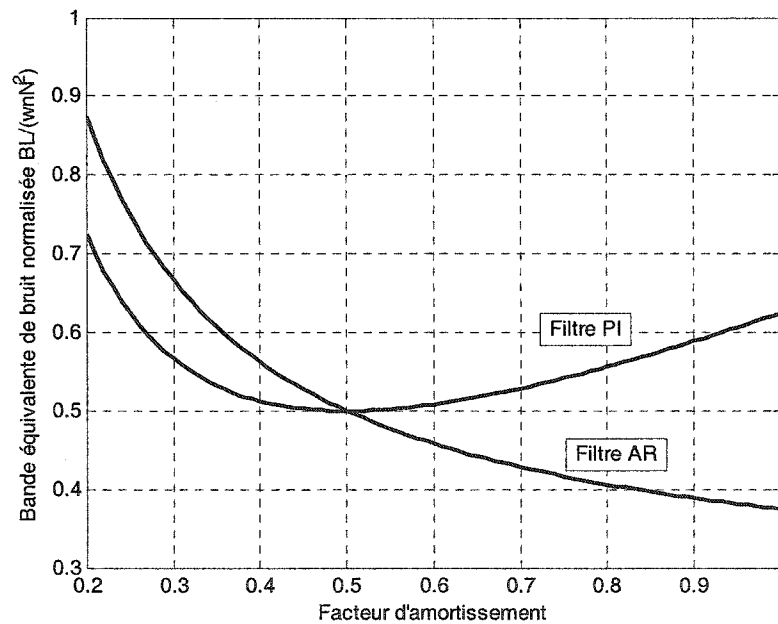


Figure 3.8 Largeur de bande équivalente de bruit pour des PLL de 2^e et 3^e ordre.

La figure 3.8 montre que la bande équivalente de bruit d'un PLL de 3^e ordre est inférieure à celle d'un 2^e ordre pour des valeurs de ζ supérieures à 0.5. Par exemple, pour $\zeta = 0.7$, $B_{L_{PI}} \approx 0.53\omega_n N^2$ alors que $B_{L_{AR}} \approx 0.43\omega_n N^2$.

Le filtre AR peut être réalisé numériquement. D'abord, la fonction de transfert $F_{AR}(s)$ est traduite dans le domaine z :

$$F_{AR}(z) = C_R \frac{1}{1-z^{-1}} + C_A \frac{1}{1-C_P z^{-1}}, \quad (3.28)$$

où C_R , C_A , et C_P sont les coefficients du filtre (voir figure 3.9). Afin que le gain de la fonction de transfert soit le même en z qu'en s , les coefficients sont :

$$C_R = \frac{T_{s\text{-filtre}}}{\tau_1}, \quad (3.29)$$

$$C_A = (1-C_P) \frac{\tau_2 - \tau_3}{\tau_1}, \quad (3.30)$$

$$C_P = e^{-T_{s\text{-filtre}}/\tau_3}. \quad (3.31)$$

Le filtre AR peut être réalisé de cette façon :

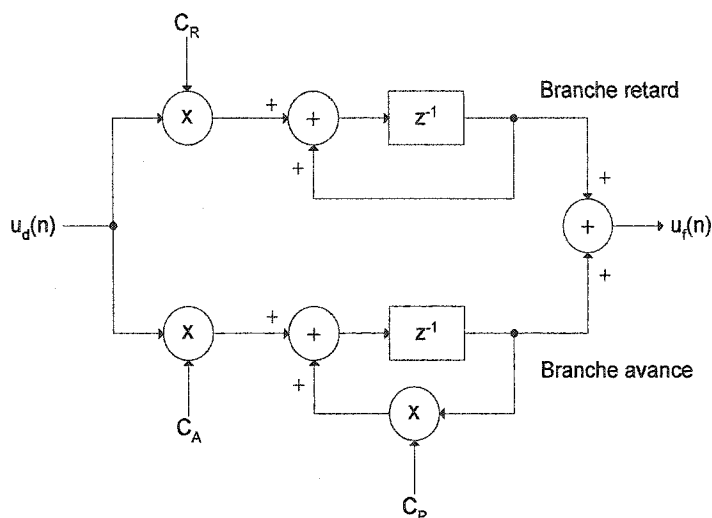


Figure 3.9 Réalisation numérique d'un filtre AR.

3.5.4 Ajout de pôles supplémentaires

La capacité de filtrage en hautes fréquences du PLL peut ne pas être suffisante, surtout lorsque le bruit à l'entrée du PLL n'est pas blanc. Il est alors possible d'ajouter des pôles dans la fonction de transfert du filtre de boucle. Ces pôles doivent être situés en hautes fréquences par rapport à ω_n ($\omega_{\text{pôles}} \gg \omega_n$). À mesure que l'emplacement de ces pôles se rapproche de ω_n , la marge de phase diminue, réduisant ainsi le facteur d'amortissement effectif. Lorsque les pôles supplémentaires sont trop près de ω_n , la réponse du PLL devient alors très oscillatoire, voire instable.

Lorsque $\omega_{\text{pôles}} > 10\omega_n$, l'effet sur la marge de phase est mineur et peut être négligé.

Tel que mentionné au début de cette section, des pôles supplémentaires à $s = 0$ peuvent aussi être ajoutés afin de suivre des moments supérieurs du signal de référence. Pour garantir la stabilité, pour chaque pôle à $s = 0$, un zéro doit être ajouté dans la fonction de transfert du filtre de boucle. La réponse en fréquence d'un filtre avec plusieurs pôles à $s = 0$ sera donc semblable celle du filtre PI (figure 3.5), avec une pente

de -20 dB/décade/pôle. Étant donné que le filtre contiendra le même nombre de pôles que de zéros, la réponse en haute fréquence sera plate. Les filtres de boucles à multiples pôles à $s = 0$ n'offrent pas de meilleures performances de filtrage du bruit en hautes fréquences qu'un filtre PI de 1^{er} ordre.

À partir de ce point et jusqu'à la fin de ce document, toute référence à un PLL de 2^e ordre sous-entend le PLL avec filtre PI de 1^{er} ordre, tandis qu'un PLL de 3^e ordre sera toujours un PLL avec filtre AR de 2^e ordre.

3.6 Fréquence d'oscillation naturelle et facteur d'amortissement

Pour les PLL d'ordre supérieur à 1, les réponses à l'impulsion et à l'échelon sont oscillatoires. L'oscillation est amortie de façon exponentielle. La fréquence d'oscillation naturelle du PLL, aussi appelée largeur de bande de la boucle, est dénotée ω_n (rad/s). Le facteur d'amortissement ζ détermine la durée de l'oscillation. Plusieurs paramètres du PLL dépendent de ω_n et ζ .

L'effet du facteur d'amortissement est mis en relief à la figure 3.10. Sur cette figure, la réponse à l'échelon d'un PLL de 2^e ordre, $\omega_n = 1$ rad/s, est montrée pour différents facteurs d'amortissement.

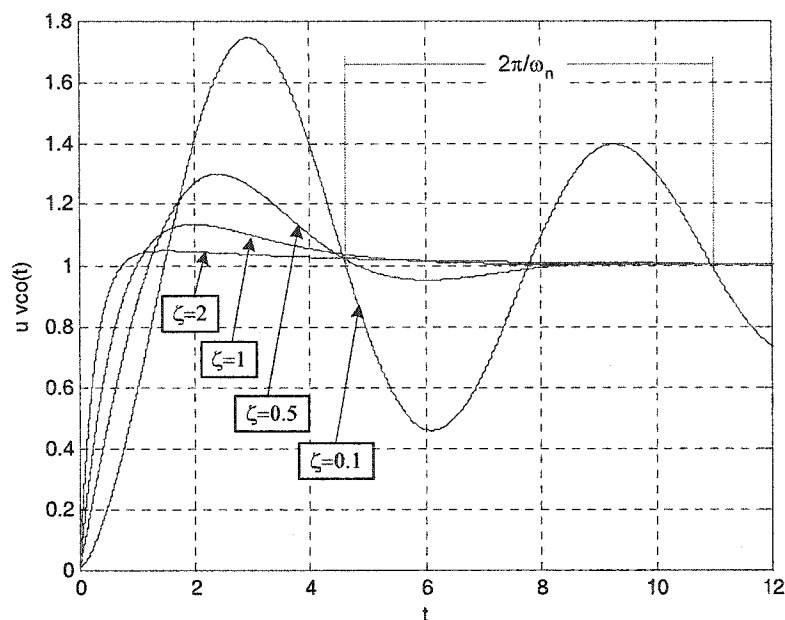


Figure 3.10 Effet du facteur d'amortissement sur la réponse à l'échelon.

Lorsque $\zeta > 1$, le système est suramorti. La réponse à l'échelon ne causera pas de dépassement par le bas ("undershoot"). Lorsque $\zeta < 1$, la réponse devient oscillatoire. Une valeur privilégiée de ζ est 0.7, puisqu'elle donne une réponse en fréquence optimale [10]. Lorsque $\zeta < 0$, le système est instable.

Le facteur d'amortissement ζ a aussi un impact sur la réponse en fréquence du PLL. La figure 3.11 montre cet effet dans le cas d'un PLL de 2^e ordre avec $\omega_n = 1$ rad/s.

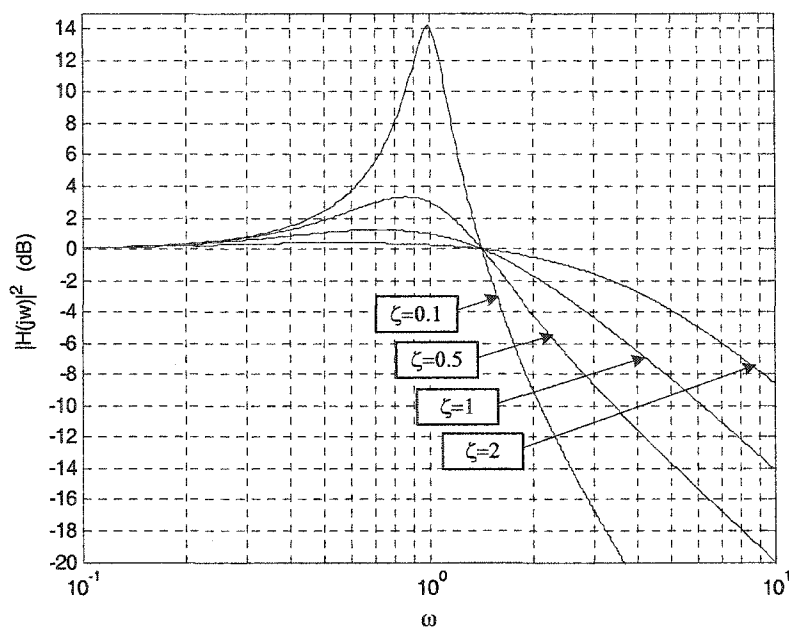


Figure 3.11 Effet du facteur d'amortissement sur la réponse en fréquence.

Sur la figure 3.10, pour toute valeur de ζ , la réponse en fréquence a une pente asymptotique de 20 dB/décade.

Finalement, la figure 3.12 montre la réponse en fréquence de PLL de 2^e et 3^e ordre pour $\zeta = 0.7$.

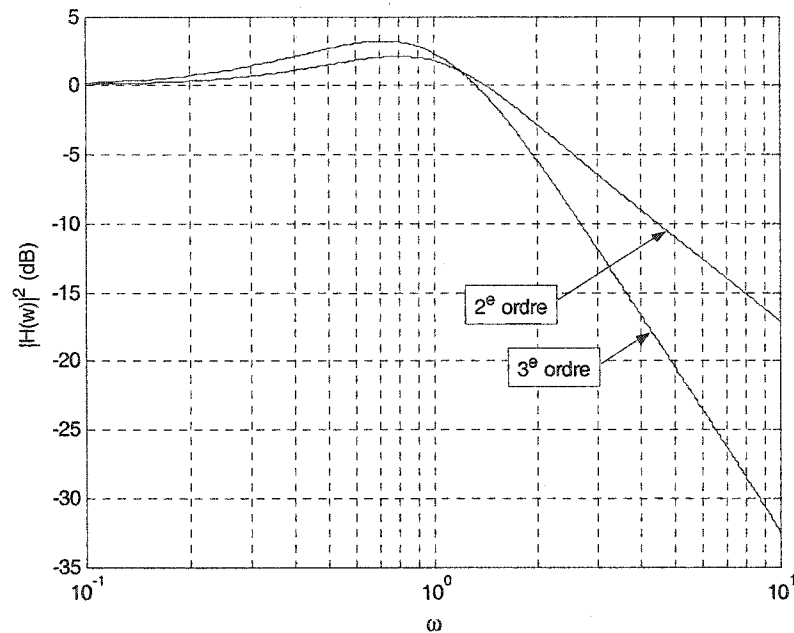


Figure 3.12 Réponse en fréquence de PLL d'ordre 2 (PI) et 3 (AR).

L'effet du pôle à $s = 1/\tau_3$ est mis en évidence à la figure 3.12. La réponse en fréquence a une pente de 40 dB/décade dans le cas du PLL de 3^e ordre et de 20 dB/décade pour le 2^e ordre.

3.7 Détecteur de phase

Le détecteur de phase génère un signal dont l'amplitude moyenne $\overline{u_d}$ est proportionnelle à l'erreur de phase θ_e ,

$$\theta_e = \theta'_{\text{ref}} - \theta'_{\text{vco}} \quad (\text{rad}). \quad (3.32)$$

Fondamentalement, deux types de détecteurs peuvent être utilisés : le détecteur de phase (PD) et le détecteur de phase-fréquence (PFD). Leurs réponses sont présentées aux figures 3.13 et 3.14.

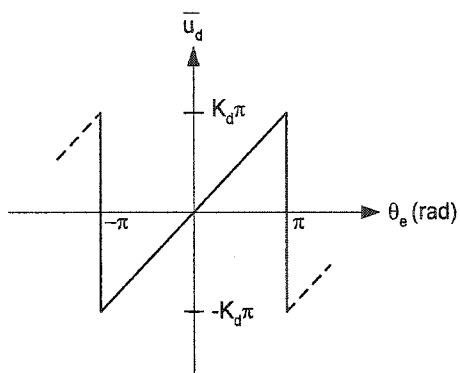


Figure 3.13 Réponse d'un détecteur de phase (PD).

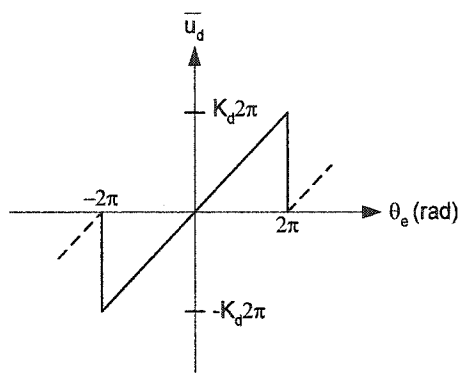


Figure 3.14 Réponse d'un détecteur de phase-fréquence (PFD).

Le gain du détecteur est dénoté K_d , et s'exprime habituellement en V/rad . La figure 3.13 illustre qu'un PD voit sa sortie changer de signe lorsque l'erreur de phase dépasse π rad. Cette situation se produit lorsque l'erreur de fréquence entre u'_{ref} et u'_{vco} dépasse la plage de capture rapide.

Le détecteur peut aussi avoir une réponse sinusoïdale. Dans un tel cas, le gain du détecteur est défini comme la pente de sa sortie dans sa région linéaire :

$$K_{d_{\sin}} = \left. \frac{du_d}{d\theta_e} \right|_{\theta_e=0} \quad (\text{V/rad}). \quad (3.33)$$

Un détecteur phase-fréquence fréquemment rencontré dans la littérature est présenté à la figure 3.15. La figure 3.16 montre un exemple de l'état des sorties Up et Down pour une erreur de phase θ_e .

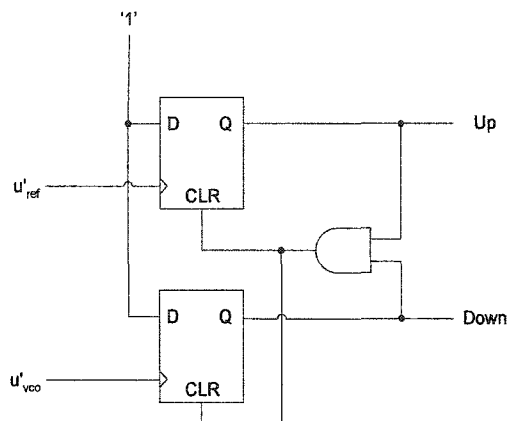


Figure 3.15 Circuit d'un PFD typique.

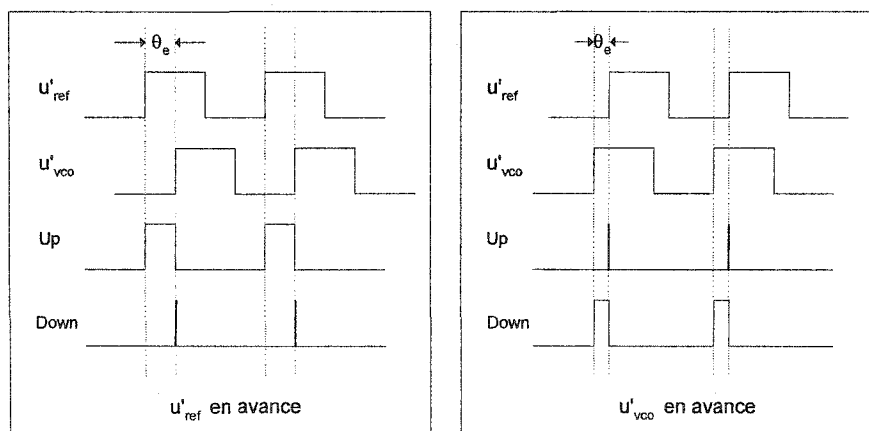


Figure 3.16 Signaux d'intérêt du PFD.

Lorsque le PLL est verrouillé ($\omega'_{vco} = \omega'_{ref}$), le PFD génère un pulse dont la largeur est proportionnelle à l'erreur de phase θ_e . Le pulse apparaît sur la sortie Up lorsque u'_{ref} est en avance sur u'_{vco} . Lorsque u'_{ref} est en retard sur u'_{vco} , le pulse apparaît sur la sortie Down. Un pulse de faible largeur apparaît sur la sortie inactive lors du front montant du signal retardataire. Ce pulse ne sera éliminé qu'après les délais de la porte ET ainsi que la remise à zéro asynchrone des bascules (CLR).

Le gain de ce type de détecteur est [10] :

$$K_{d-PFD} = \frac{V_{OH}}{2\pi} \quad (\text{V/rad}), \quad (3.34)$$

où V_{OH} est l'amplitude des signaux Up et Down lorsque actifs.

Lorsque le détecteur est suivi d'un filtre de boucle numérique, les sorties Up et Down doivent être échantillonnées afin de quantifier la largeur du pulse généré. Ainsi, soit une fréquence d'échantillonnage $f_{s-dét}$, tel qu'illustré à la figure 3.17, alors la résolution θ_{qPFD} du détecteur est donnée par :

$$\theta_{qPFD} = 2\pi \left(\frac{f'_{ref}}{f_{s-dét}} \right) \quad (\text{rad}) \quad (3.35)$$

avec :

$$f'_{ref} = \frac{\omega'_{ref}}{2\pi} \quad (\text{Hz}). \quad (3.36)$$

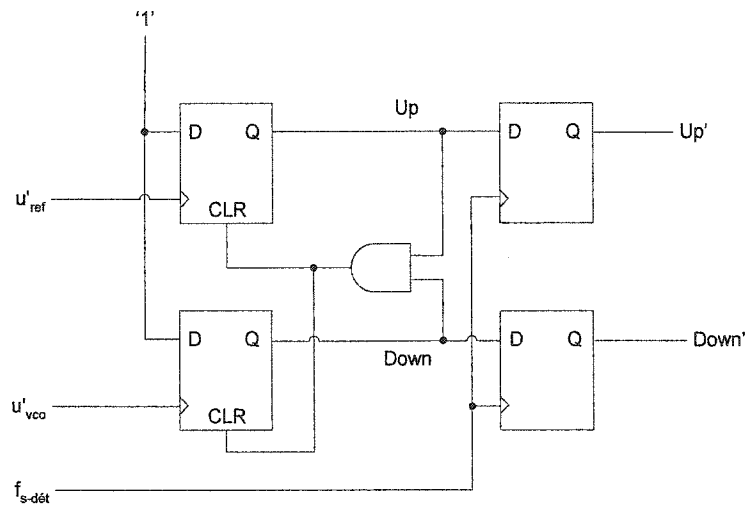


Figure 3.17 Circuit d'un PFD échantillonné.

La réponse d'un PFD échantillonné est montrée à la figure 3.18. La réponse du détecteur a une forme en escalier typique d'un signal quantifié, avec une zone morte de $2 \cdot \theta_{\text{qPFD}}$ similaire à une non linéarité différentielle dans un convertisseur traditionnel. Cette zone morte provient du fait qu'un pulse sur la sortie Up ou Down, dont la largeur est inférieure à $T_{\text{s-filtre}}$, ne causera pas de changement sur les signaux Up' et Down'.

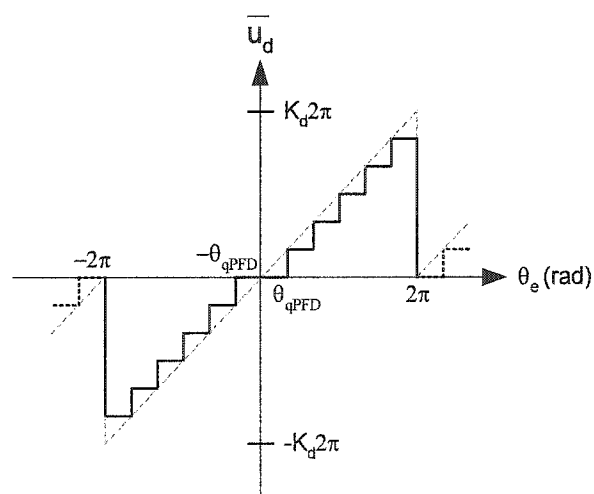


Figure 3.18 Réponse d'un détecteur phase-fréquence (PFD) échantillonné.

Dans un PLL où la zone morte du détecteur est relativement plus grande que le bruit de phase sur les signaux d'entrée du détecteur, le PLL aura tendance à entrer en oscillation lente. Lorsqu'il y a des sources de bruit importantes dans le PLL, l'effet de la bande morte est atténué et le détecteur peut être modélisé comme un processus de quantification de l'erreur de phase θ_e . Les équations du chapitre 2 peuvent alors être utilisées.

En négligeant l'effet de la zone morte, le pas de quantification équivalent est θ_{qPFD} . L'erreur de phase est évaluée à chaque cycle de u'_{ref} ou u'_{vco} (en mode de poursuite, la fréquence de ces deux signaux est égale). La fréquence d'échantillonnage équivalente du signal $u_d(t)$ est donc f'_{ref} . La densité spectrale de la puissance du bruit de quantification à la sortie du détecteur est par conséquent (2.2) :

$$|S_{\text{qPFD}}(f)|^2 = K_d^2 \frac{(\theta_{\text{qPFD}})^2}{12f'_{\text{ref}}} = K_d^2 \left(2\pi \frac{f'_{\text{ref}}}{f_{\text{s-dét}}}\right)^2 \frac{1}{12f'_{\text{ref}}} \quad (\text{V}^2/\text{Hz}), \quad (3.37)$$

$$|S_{\text{qPFD}}(f)|^2 = K_d^2 \left(\frac{2\pi}{f_{\text{s-dét}}}\right)^2 \frac{f'_{\text{ref}}}{12} \quad (\text{V}^2/\text{Hz}). \quad (3.38)$$

Le filtre de boucle numérique fonctionne habituellement à une horloge de fréquence $f_{\text{s-filtre}}$ inférieure à $f_{\text{s-dét}}$, afin d'en faciliter la réalisation. Une solution possible pour accorder les sorties Up' et Down', échantillonnées à $f_{\text{s-dét}}$, à l'entrée du filtre fonctionnant à une horloge de fréquence f_{sf} , consiste à passer les signaux dans un bloc "integrate and dump". Un exemple de ce type de circuit est montré à la figure 3.19.

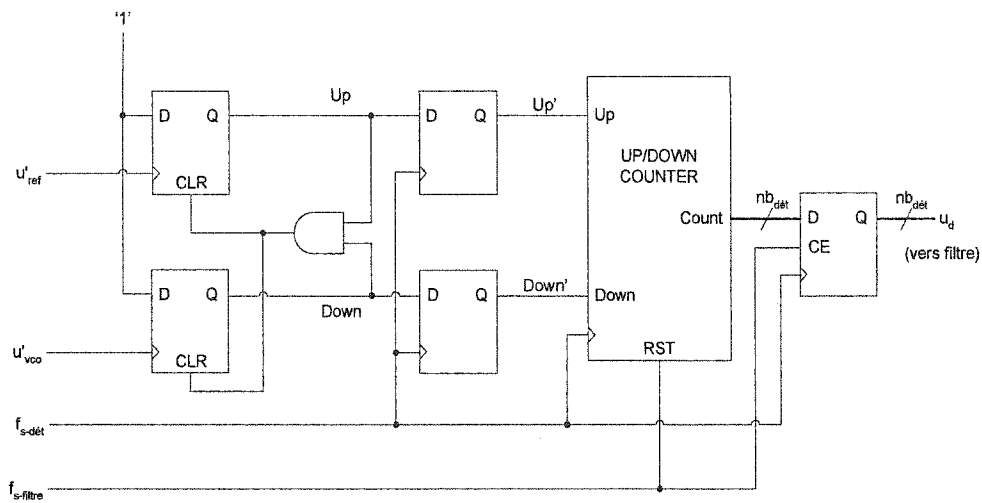


Figure 3.19 Circuit d'un PFD intégré pour un filtre de boucle numérique.

Le bloc intégrateur modifie le gain du détecteur. Celui-ci devient donc :

$$K_{d-PFD-I\&D} = \frac{V_{OH}}{2\pi} \left(\frac{f_{s-dét}}{f_{s-filtre}} \right) \quad (\text{V/rad}). \quad (3.39)$$

Le nombre de bits nécessaires à la sortie du compteur est :

$$nb_{dét} = 1 + \log_2 \left[\frac{f_{s-dét}}{f_{s-filtre}} \right] \quad (\text{bits}), \quad (3.40)$$

arrondi à l'entier supérieur.

3.8 Diviseur du VCO

Le diviseur du VCO génère le signal u'_{vco} , tel que :

$$\omega'_{vco} = \frac{\omega_{vco}}{N} \quad (\text{rad/s}). \quad (3.41)$$

Une façon de diviser la fréquence du signal u_{vco} consiste à utiliser ce signal comme horloge d'un compteur et de comparer la sortie de ce compteur à la valeur $(N-1)$. Un pulse est généré lorsque ces deux valeurs sont égales. Ce pulse est utilisé pour remettre le compteur à zéro, et est aussi le signal de sortie u'_{vco} . Le schéma de ce diviseur de fréquence est montré à la figure 3.20.

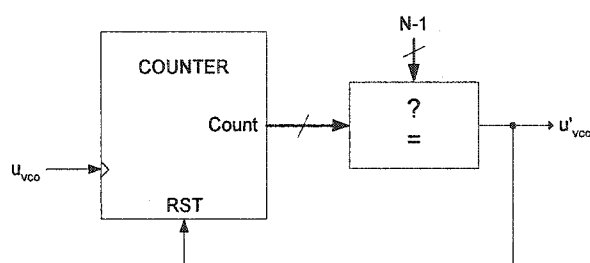


Figure 3.20 Diviseur de fréquence par N entier.

Le diviseur de fréquence de la figure 3.20 génère un pulse dont la largeur est la période du signal d'entrée. Ce pulse apparaît à tous les N cycles du signal d'entrée. Le signal u'_{vco} est donc un pulse dont la fréquence est ω_{vco}/N .

Ce type de diviseur requiert des valeurs de N entières. La pulsation du VCO en sortie ne peut être qu'un multiple entier de ω'_{ref} . Pour une fréquence d'entrée ω_{ref} et une fréquence de sortie ω_{vco} données, les valeurs de R et N doivent être trouvées afin de satisfaire

$$\omega_{vco} = \omega_{ref} \frac{N}{R} \quad (\text{rad/s}). \quad (3.3)$$

Dans certains cas, le plus grand diviseur commun de ω_{ref} et ω_{vco} est petit, résultant en une fréquence très faible à l'entrée du détecteur. Cette situation restreint la largeur de bande de la boucle, limitant ainsi sa capacité à asservir le signal d'entrée. Il devient

alors intéressant d'utiliser un diviseur du VCO permettant des valeurs de N fractionnaires. La division de fréquence fractionnaire peut rapidement devenir complexe. Le chapitre 4 se consacre entièrement à ce sujet.

3.9 Fonctions de transfert du bruit

Chaque bloc d'un PLL génère du bruit. Selon l'emplacement du bloc dans la boucle, le bruit généré sera filtré différemment. Le schéma-bloc équivalent des différentes sources de bruit est présenté à la figure 3.21.

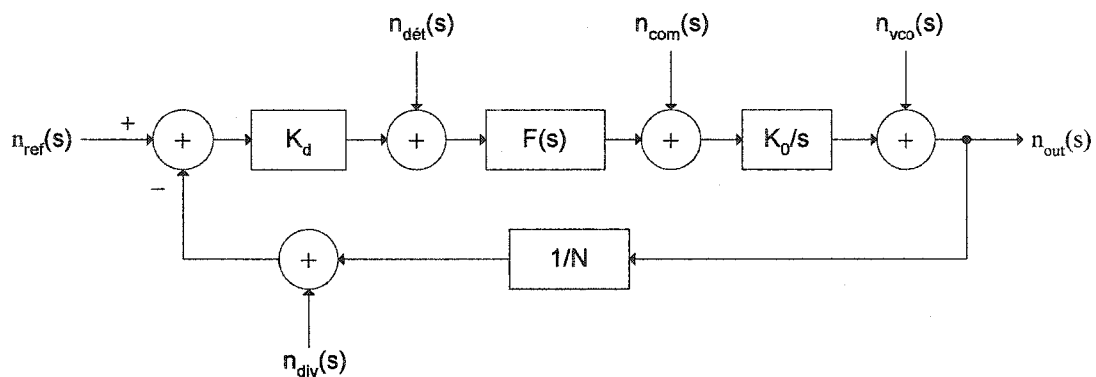


Figure 3.21 Modèle linéaire du PLL et ses sources de bruit.

Les équations présentées dans le cadre de ce travail supposent que les différentes sources de bruit sont indépendantes, ce qui est généralement le cas en pratique.

Rappelons d'abord que la fonction de transfert du PLL de 2^e ordre est :

$$H_{PI}(s) = N \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}, \quad (3.19)$$

alors que celle d'un 3^e ordre est :

$$H_{AR}(s) = N \frac{(1 + 2\zeta)\omega_n^2 s + \omega_n^3}{s^3 + (1 + 2\zeta)\omega_n s^2 + (1 + 2\zeta)\omega_n^2 s + \omega_n^3}. \quad (3.26)$$

La fonction de transfert du bruit de la référence est la même que la fonction de transfert du PLL. Ainsi :

$$|H_{ref}(s)| = |H(s)|, \quad (3.42)$$

en remplaçant $|H(s)|$ par $|H_{PI}(s)|$ ou $|H_{AR}(s)|$ selon le cas. La fonction de transfert du bruit du diviseur est la même que celle de la référence, outre le signe. Puisque c'est la puissance du bruit qui nous intéresse, ce changement de signe n'est d'aucune importance dans notre analyse.

$$|H_{div}(s)| = |H(s)| \quad (3.43)$$

Pour trouver la fonction de transfert du bruit du détecteur et de la commande, il suffit de prendre la fonction de transfert complète du PLL et de la diviser par l'effet des blocs précédents dans la boucle. Ainsi,

$$|H_{dét}(s)| = \frac{|H(s)|}{K_d}, \quad (3.44)$$

et :

$$|H_{com}(s)| = \left| \frac{H(s)}{K_d F(s)} \right|. \quad (3.45)$$

Pour un PLL avec un filtre de boucle PI, $F(s)$ est remplacé par $F_{PI}(s)$, pour donner

$$|H_{\text{compri}}(s)| = \left| K_0 \frac{s}{s^2 + 2\zeta\omega_n s + \omega_n^2} \right|. \quad (3.46)$$

De la même façon,

$$|H_{\text{comAR}}(s)| = \left| K_0 \frac{s^2 + \omega_n(1+2\zeta)s}{s^3 + \omega_n(1+2\zeta)s^2 + \omega_n^2(1+2\zeta)s + \omega_n^3} \right|. \quad (3.47)$$

Finalement, la fonction de transfert du bruit du VCO est donnée par :

$$|H_{\text{vco}}(s)| = \left| 1 - \frac{H(s)}{N} \right|. \quad (3.48)$$

À noter que $|H(s)|$ a un gain de N pour les PLL du 2^e et 3^e ordre (voir (3.19) et (3.26)). Ainsi, le bruit du VCO n'est pas affecté par la valeur de N . Par contre, les bruits de la référence, du diviseur et du détecteur sont multipliés par N .

Les figures 3.22 et 3.23 montrent les différentes fonctions de transfert de bruit pour un PLL de 2^e et 3^e ordre avec les paramètres du tableau III.I.

Tableau III.I

Paramètres utilisés pour tracer les figures 3.22 et 3.23.

Paramètre	Symbole	Valeur
Largeur de bande de la boucle	ω_h	1 rad/s
Facteur d'amortissement	ζ	0.7
Diviseur	N	10
Sensibilité du détecteur	K_d	1 V/rad
Sensibilité du VCO	K_0	5 rad/s/V

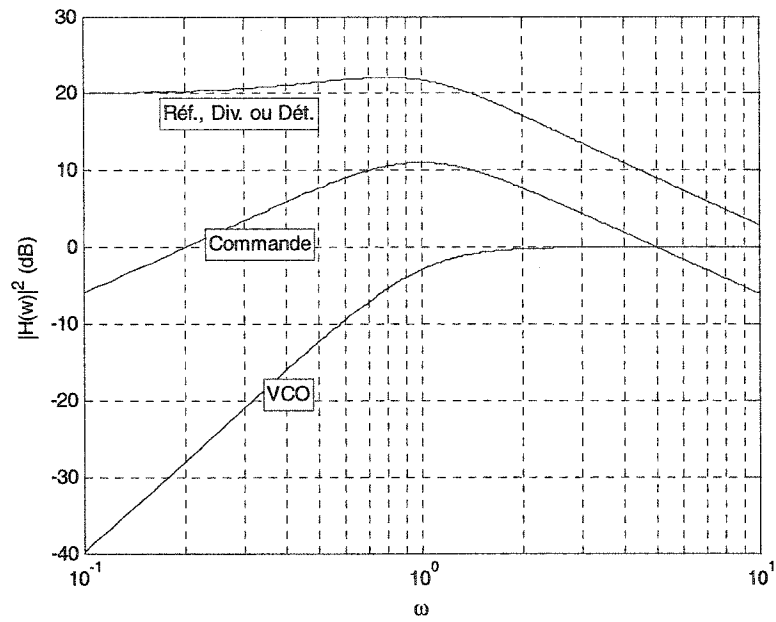


Figure 3.22 Fonctions de transfert des sources de bruit d'un PLL de 2^e ordre.

Paramètres du tableau III.I.

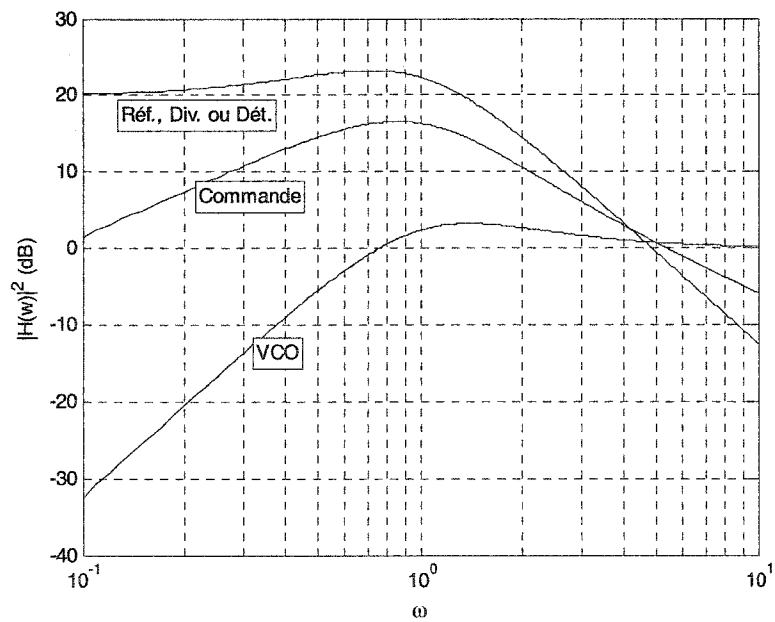


Figure 3.23 Fonctions de transfert des sources de bruit d'un PLL de 3^e ordre.

Paramètres du tableau III.I.

Les équations (3.42) à (3.48), supportées par l'observation des figures 3.22 et 3.23, amènent les points suivants :

- Le bruit de la référence, du détecteur et du diviseur du VCO sont filtrés passe-bas;
- Le bruit de la référence et du diviseur du VCO sont amplifiés de $20 \log(N)$;
- Le bruit du détecteur est amplifié de $20 \log(N/K_d)$;
- Le bruit du VCO est filtré passe-haut et n'est affecté que par ω_n , ζ et par l'ordre du PLL;
- Le bruit de la commande du VCO est filtré passe-bande;
- Le bruit de la commande du VCO est amplifié de $20 \log(K_0)$;
- Le PLL de 3^e ordre est plus efficace qu'un PLL de 2^e ordre pour éliminer le bruit en hautes fréquences de la référence, du détecteur et du diviseur, mais moins efficace pour filtrer le bruit de commande et du VCO.

Lorsque le spectre fréquentiel des sources de bruits du PLL est connu, il est possible de prédire le spectre à la sortie du PLL. La densité spectrale de puissance de chaque source de bruit est multipliée par la fonction de transfert correspondante pour trouver sa contribution sur le spectre de sortie. Le spectre ainsi obtenu est additionné à celui des autres sources pour trouver le spectre à la sortie du PLL.

Cette technique permet de mettre en évidence les sources de bruits dominantes afin de concentrer les efforts de conception dans la bonne direction si des améliorations sont requises. Le processus de conception est vu en détail au chapitre 6.

3.10 Conclusion

Les boucles à verrouillage de phase (PLL) sont largement utilisées pour une foule d'applications, notamment pour la génération et la synchronisation des signaux d'horloges.

Des ouvrages complets traitent de la théorie des PLL. Ce chapitre se veut donc être un bref aperçu de ce sujet, mettant en relief les notions qui seront utilisées dans les chapitres suivants.

Le modèle linéaire du PLL vu comme un système asservissant la phase des signaux a été présenté, de même que sa fonction de transfert.

Nous avons vu également le schéma d'un PFD adapté à un filtre de boucle numérique. Ce type de PFD quantifie l'erreur de phase.

Une porte a été ouverte sur les diviseurs de fréquence fractionnaires, ce sujet est élaboré au chapitre suivant.

Finalement, les fonctions de transfert des différentes sources de bruit du PLL ont été vues à la dernière section. Lorsque les caractéristiques de bruit des différents blocs du PLL sont connues, il est alors possible de prédire le spectre de sortie du PLL en utilisant les fonctions de transfert développées dans ce chapitre. Ce calcul est effectué aux chapitres 6 et 7.

CHAPITRE 4

DIVISION DE FRÉQUENCE FRACTIONNAIRE

4.1 Introduction

Au chapitre précédent, nous avons vu qu'il peut être souhaitable d'utiliser un diviseur de fréquence fractionnaire dans le chemin de rétroaction d'un PLL afin d'obtenir la résolution de fréquence souhaitée à la sortie du PLL sans sacrifier la largeur de bande de la boucle. Du même coup, la valeur du diviseur diminue, ce qui réduit le gain de la fonction de transfert du bruit du détecteur.

Plusieurs techniques existent afin de diviser la fréquence d'un signal par une valeur fractionnaire. La méthode par suppression de pulse ("pulse swallowing") et la division par conversion sigma-delta [2] sont présentées dans ce chapitre.

4.2 Méthode par suppression de pulse

La division fractionnaire par suppression de pulse est probablement la méthode la plus simple pouvant être utilisée. Soit un signal d'entrée $u_{\text{div-in}}(t)$ et un signal de sortie $u_{\text{div-out}}(t)$ tel que montré à la figure 4.1, la fréquence de $u_{\text{div-out}}(t)$ est reliée à celle de $u_{\text{div-in}}(t)$ par l'équation suivante :

$$f_{\text{div-out}} = \frac{f_{\text{div-in}}}{N} \quad (\text{Hz}). \quad (4.1)$$

La valeur du diviseur N est définie de cette façon :

$$N = \tilde{N} + fr, \quad (4.2)$$

où \check{N} est toujours un entier ($\check{N} \leq N$), et f_r est une fraction ($0 \leq f_r < 1$). Cette expression peut aussi être mise sous la forme :

$$N = \check{N} + \frac{K_{fr}}{M_{fr}}, \quad (4.3)$$

où \check{N} , K_{fr} et M_{fr} sont des entiers ($K_{fr} < M_{fr}$).

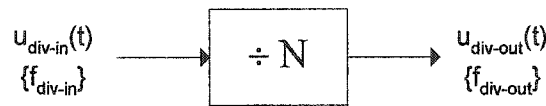


Figure 4.1 Schéma-bloc général du diviseur de fréquence fractionnaire.

Il est impossible de diviser directement la fréquence d'un signal numérique par un nombre fractionnaire. Une technique largement utilisée consiste à diviser la fréquence du signal par \check{N} pendant une fraction du temps, et par $\check{N}+1$ pendant le reste du temps. Ainsi, la valeur moyenne du diviseur sera entre \check{N} et $\check{N}+1$.

La division fractionnaire par suppression de pulse consiste à diviser $f_{\text{div-in}}$ par \check{N} pendant $\check{N}(M_{fr} - K_{fr})$ cycles successifs de $u_{\text{div-in}}(t)$, puis diviser $f_{\text{div-in}}$ par $\check{N}+1$ pendant $K_{fr}(\check{N}+1)$ cycles successifs de $u_{\text{div-in}}(t)$ en utilisant des compteurs.

Par exemple, pour diviser $f_{\text{div-in}}$ par $N = 4\frac{1}{3}$, le diviseur fractionnaire devra successivement diviser par $\div 4$, $\div 4$, $\div 5$, et recommencer, tel que montré à la figure 4.2.

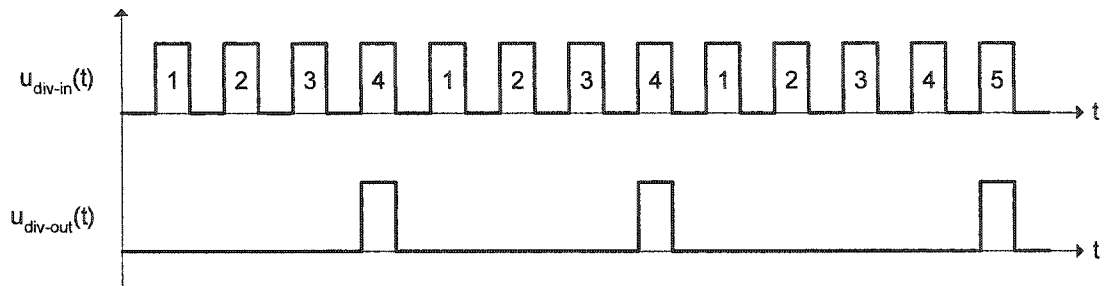


Figure 4.2 Exemple d'une division fractionnaire par $4 \frac{1}{3}$.

La figure 4.2 montre que pendant 13 cycles de $u_{\text{div-in}}$, le signal $u_{\text{div-out}}$ a généré 3 pulses. Puisque cette séquence sera répétée de façon théoriquement infinie, la période moyenne de $u_{\text{div-out}}$ est :

$$T_{\text{div-out}(fig4.2)} = \frac{13}{3} T_{\text{div-in}(fig4.2)}, \quad (4.4)$$

ou

$$T_{\text{div-out}(fig4.2)} = 4 \frac{1}{3} T_{\text{div-in}(fig4.2)}, \quad (4.5)$$

Puisque l'alternance entre \check{N} et $\check{N} + 1$ est faite de façon systématique, le patron à la sortie du diviseur sera répété à tous les M_{fr} cycles de $u_{\text{div-out}}$, ayant pour effet de générer une série de raies spectrales espacées de $f_{\text{div-out}}/M_{\text{fr}}$.

À titre d'exemple, la densité spectrale de puissance du signal $u_{\text{div-out}}$ de la figure 4.2 est présentée à la figure 4.3. Sur cette figure, $f_{\text{div-in}}$ a été fixée à $4 \frac{1}{3}$ Hz, de telle sorte que $f_{\text{div-out}}$ soit 1 Hz.

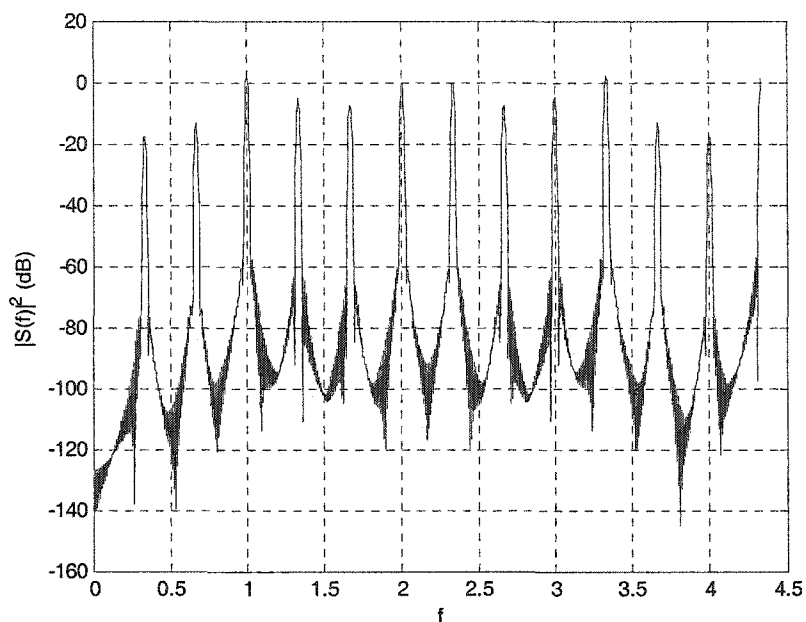


Figure 4.3 Spectre fréquentiel du signal $u_{\text{div-out}}$ pour $f_{\text{div-out}} = 1$ Hz et $N = 4 \frac{1}{3}$.

La figure 4.3 montre la raie principale représentant la fréquence moyenne du signal à 1 Hz, avec les raies spectrales espacées de $f_{\text{div-out}}/M_{\text{fr}} = 1/3$ Hz dues à la périodicité du patron en sortie.

Lorsque utilisé dans un PLL, le diviseur fractionnaire est inséré dans la boucle de rétroaction. Le signal divisé est présenté à l'entrée du détecteur de phase. En raison de l'amplitude et de la fréquence des raies spectrales indésirables, celles-ci seront difficilement atténuées par le filtre de boucle, et seront présentes à la sortie du VCO. Ces raies spectrales contribuent directement à augmenter le bruit de phase du signal à la sortie du PLL. Pour plusieurs applications, le bruit de phase ainsi généré est supérieur à ce qu'il est possible de tolérer.

Une des techniques existantes pour contrer ce phénomène consiste à utiliser un convertisseur sigma-delta pour étaler le bruit de quantification. La section suivante analyse ce type de diviseur fractionnaire.

4.3 Division fractionnaire par conversion sigma-delta

La division fractionnaire par conversion sigma-delta a fait son apparition dans les années 1990, et est de plus en plus utilisée dans les circuits commerciaux de génération de fréquences. Cette méthode utilise la propriété de mise en forme du bruit de quantification d'un convertisseur sigma-delta (chapitre 2), couplée au filtrage passe-bas effectué par le PLL (chapitre 3), pour générer un signal dont la puissance totale du bruit de phase est prévisible et réduite.

Il a été démontré à la section précédente que l'alternance systématique de la valeur du diviseur $\{\tilde{N}, \tilde{N}+1\}$ créait une série de raies spectrales indésirables de chaque côté de la raie à la fréquence désirée.

Puisque $\tilde{N} \leq N < \tilde{N}+1$, le processus de division fractionnaire en est un de quantification de la valeur du diviseur. En utilisant un convertisseur sigma-delta, les propriétés de mise en forme du bruit de quantification analysées au chapitre 2 pourront être mises à profit. Le bruit de quantification résultant de la division fractionnaire sera alors repoussé en hautes fréquences, où il sera atténué par le filtre de boucle du PLL.

La fraction K_{fr}/M_{fr} est placée à l'entrée du convertisseur comme une valeur continue tel qu'illustré à la figure 4.4. Si la sortie du convertisseur n'utilise qu'un bit de quantification, ce bit peut être utilisé pour contrôler la valeur du diviseur fractionnaire. Une fois la division effectuée, le pulse généré en sortie est utilisé pour commander une nouvelle valeur au convertisseur sigma-delta.

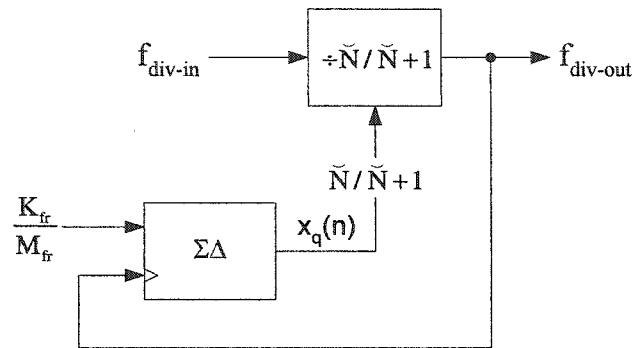


Figure 4.4 Schéma-bloc général d'un diviseur fractionnaire par conversion sigma-delta.

Au chapitre 2, nous avons vu qu'un signal continu soumis à l'entrée d'un convertisseur sigma-delta avait tendance à générer des raies spectrales fixes. Nous avons vu également que l'utilisation d'un signal de tremblement pouvait étaler la puissance contenue dans ces raies de telle sorte que la densité spectrale du bruit de quantification soit (2.6) :

$$|S_{q\Sigma\Delta_L}(f)|^2 = \frac{2^{2L} \Delta_q^2}{12f_s} \sin^{2L} \left(\frac{\pi f}{f_s} \right) \quad (\text{V}^2 / \text{Hz}). \quad (4.6)$$

Dans ce chapitre, il est supposé que le tremblement et l'ordre du convertisseur sont suffisants pour que l'équation (4.6) soit valide. La pénalité ΔdB_d due à l'ajout du signal de tremblement est ignorée ici, mais elle doit être prise en considération lors de calculs de bruit précis.

Le convertisseur sigma-delta contrôle la valeur du diviseur de fréquence. Deux valeurs différentes à la sortie du convertisseur généreront deux fréquences différentes à la sortie du diviseur fractionnaire. Le schéma de la figure 4.4 peut donc être modélisé comme un système linéaire où le convertisseur sigma-delta génère une constante, plus du bruit de quantification, connectés à un VCO, tel que montré à la figure 4.5.

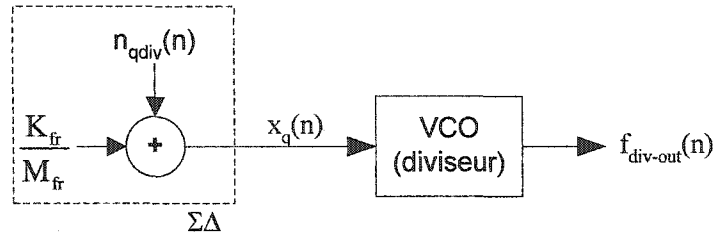


Figure 4.5 Schéma équivalent du diviseur fractionnaire par conversion sigma-delta.

Le convertisseur génère le signal $x_q(n) = \{0, \Delta_{qdiv}\}$, utilisé pour contrôler le diviseur $\{\tilde{N}, \tilde{N}+1\}$. La fréquence instantanée à la sortie du diviseur sera :

$$f_{div-out}(n) = \begin{cases} \frac{f_{div-in}}{\tilde{N}} & \text{si } x_q(n) = 0 \\ \frac{f_{div-in}}{\tilde{N}+1} & \text{si } x_q(n) = \Delta_{qdiv} \end{cases} \quad (\text{Hz}). \quad (4.7)$$

Le gain équivalent de ce "VCO" est :

$$K_{0div} = \frac{\Delta f}{\Delta V} = \frac{\left(\frac{f_{div-in}}{\tilde{N}} - \frac{f_{div-in}}{\tilde{N}+1} \right)}{\Delta_{qdiv}} \quad (\text{Hz/V}), \quad (4.8)$$

ce qui se ramène à :

$$K_{0div} = \frac{f_{div-in}}{\tilde{N}(\tilde{N}+1)\Delta_{qdiv}} \quad (\text{Hz/V}). \quad (4.9)$$

Puisque la conversion de fréquence à phase effectuée par le VCO est équivalente à un intégrateur avec un gain de K_{0div} [10], le spectre du bruit de phase à la sortie du diviseur fractionnaire sera :

$$\mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f) = \left[K_{0\text{div}} \frac{|S_{q\Sigma\Delta_L}(f)|}{f} \right]^2 \quad (\text{rad}^2 / \text{Hz}). \quad (4.10)$$

Puisque la fréquence d'opération du convertisseur sigma-delta f_s est en fait $f_{\text{div-out}}$, alors en combinant (4.6) et (4.9) dans (4.10) :

$$\mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f) = \left[\frac{2^{L_{\text{div}}} f_{\text{div-in}}}{(\tilde{N}(\tilde{N}+1)) f \sqrt{12} f_{\text{div-out}}} \sin^{L_{\text{div}}} \left(\frac{\pi f}{f_{\text{div-out}}} \right) \right]^2 \quad (\text{rad}^2 / \text{Hz}). \quad (4.11)$$

En utilisant l'approximation suivante :

$$\tilde{N}(\tilde{N}+1) \approx (N)^2, \quad (4.12)$$

avec :

$$\frac{f_{\text{div-in}}}{N} = f_{\text{div-out}}, \quad (4.13)$$

l'équation (4.11) peut être ramenée à :

$$\mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f) \approx \left[\frac{f_{\text{div-out}}}{N \cdot f} \cdot \frac{2^{L_{\text{div}}}}{\sqrt{12} f_{\text{div-out}}} \sin^{L_{\text{div}}} \left(\frac{\pi f}{f_{\text{div-out}}} \right) \right]^2 \quad (\text{rad}^2 / \text{Hz}). \quad (4.14)$$

L'équation (4.14) est équivalente à celle déduite par Riley et al. [9] en utilisant une approche différente.

Puisque les formes d'ondes étudiées sont rectangulaires, le spectre décrit en (4.11) se répétera à toutes les harmoniques de $f_{\text{div-out}}$.

L'analyse effectuée dans ce chapitre suppose que le signal généré à la sortie du diviseur fractionnaire a un cycle de service ("duty cycle") le plus près possible de 50 %, de telle sorte que les harmoniques paires de $f_{\text{div-out}}$ soient de puissance négligeable. Cette condition assure qu'il n'y a pas de chevauchement du spectre du bruit des différentes harmoniques du signal. Lorsque le diviseur fractionnaire est utilisé dans un PLL avec le détecteur phase-fréquence (PFD) étudié au chapitre 3, le cycle de service du signal divisé n'a pas d'importance puisque seulement les fronts montants du signal sont observés.

Les figures 4.6 et 4.7 comparent le bruit de quantification pour un diviseur fractionnaire sigma-delta de 2^e et 3^e ordre ayant les caractéristiques décrites au tableau IV.I.

Tableau IV.I

Paramètres des diviseurs fractionnaires utilisés aux figures 4.6 et 4.7.

Paramètre	Symbole	Valeur
Ordre du convertisseur	L_{div}	{2, 3}
Fréquence d'entrée	$f_{\text{div-in}}$	100.0001 Hz
Fréquence de sortie	$f_{\text{div-out}}$	1 Hz
Diviseur	N	$100 \frac{1}{10000}$

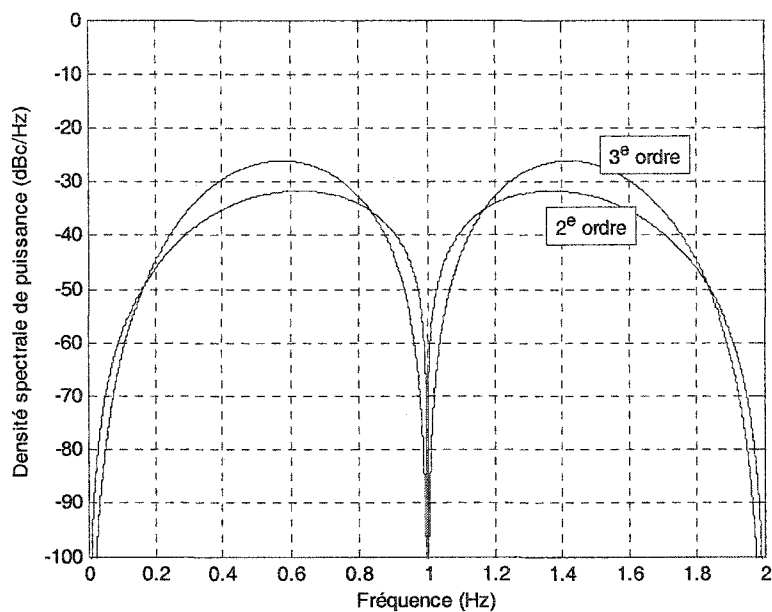


Figure 4.6 Bruit de quantification de diviseurs fractionnaires de 2^e et 3^e ordre. Paramètres du tableau IV.I.

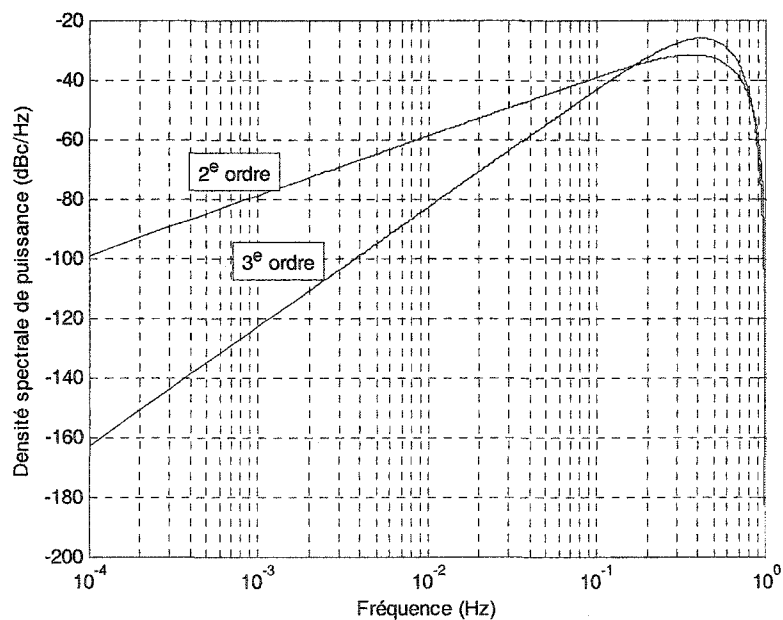


Figure 4.7 Bruit de quantification de diviseurs fractionnaires de 2^e et 3^e ordre (échelle des fréquences logarithmique). Paramètres du tableau IV.I.

Les figures 4.6 et 4.7 démontrent que le bruit de quantification est repoussé loin de la fréquence désirée. L'avantage d'utiliser un convertisseur du 3^e ordre est mis en évidence lorsque le bruit de quantification est tracé sur une échelle de fréquence logarithmique, tel que montré à la figure 4.7. Sur cette figure, l'effet d'intégration du VCO apparaît par la pente modifiée du bruit de quantification. Nous avons vu au chapitre 2 qu'un convertisseur sigma-delta d'ordre L avait une pente de 20 dB/décade/ordre. Or, lorsque la sortie du convertisseur est utilisée comme commande d'un VCO (ou diviseur de fréquence), la pente du bruit à la sortie du VCO est de 20 dB/décade/(ordre-1).

4.4 Ajustement du gain

Lorsqu'un convertisseur sigma-delta utilisant 1 bit de quantification est employé, la sortie du convertisseur peut prendre les valeurs $\{-1, +1\}$. La sortie du convertisseur étant utilisée pour contrôler un diviseur $\{\tilde{N}, \tilde{N} + 1\}$, un ajustement de la commande du convertisseur doit être effectué. Pour obtenir une fraction $\frac{K_{fr}}{M_{fr}}$ à la sortie du diviseur fractionnaire, la fraction placée à l'entrée du convertisseur sigma-delta doit être :

$$\left(\frac{K_{fr}}{M_{fr}} \right)_{\Sigma\Delta, 1\text{-bit}} = 2 \frac{K_{fr}}{M_{fr}} - 1 \quad (4.15)$$

Par exemple, pour obtenir $\frac{K_{fr}}{M_{fr}} = \frac{1}{2}$, la fraction placée à l'entrée du convertisseur sigma-delta 1 bit devra être 0. En plaçant 0 à l'entrée du convertisseur, la sortie oscillera entre $\{-1, +1\}$ en proportions égales. La commande du diviseur fractionnaire oscillera donc entre $\{\tilde{N}, \tilde{N} + 1\}$, générant la fraction désirée $\frac{K_{fr}}{M_{fr}} = \frac{1}{2}$.

4.5 Quantification multi-bits

Jusqu'à présent, il a été supposé que le diviseur avait une commande utilisant 1 bit, permettant de contrôler la valeur du diviseur $\{\tilde{N}, \tilde{N} + 1\}$.

Or, il a été démontré au chapitre 2 qu'un convertisseur sigma-delta d'ordre 3 nécessitait plusieurs bits de quantification afin d'assurer sa stabilité. Ainsi, pour couvrir toute la plage de fractions possibles entre 0 et 1, un convertisseur sigma-delta de 3^e ordre devra avoir une plage en sortie s'étendant à des valeurs supérieures à $\{-1, 1\}$. Dépendamment de la structure utilisée, 2 ou même 3 bits de quantification sont nécessaires afin que le convertisseur demeure stable.

L'extension de la plage du convertisseur sigma-delta impose que la plage du diviseur soit étendue de la même façon. Par exemple, la référence [8] propose un convertisseur sigma-delta de 3^e ordre utilisant 3 bits de quantification, avec un diviseur ayant une plage $\{\tilde{N}-3, \tilde{N}-2, \dots, \tilde{N}+3, \tilde{N}+4\}$.

4.6 Structure permettant des fractions arbitraires

La valeur de la fraction placée à l'entrée du convertisseur sigma-delta de la figure 4.4 doit être quantifiée sur un certain nombre de bits. En supposant une fraction quantifiée en utilisant nb_{frac} bits, bornée entre $\{-1, +1\}$, alors la précision sur cette fraction est :

$$\Delta_{q_{\text{frac}}} = \frac{2}{2^{nb_{\text{frac}}}}. \quad (4.16)$$

Lorsque le dénominateur de la fraction à quantifier n'est pas un multiple de 2, il est impossible de représenter une fraction avec une précision infinie. La structure de la figure 4.8 permet de remédier à ce problème [9] :

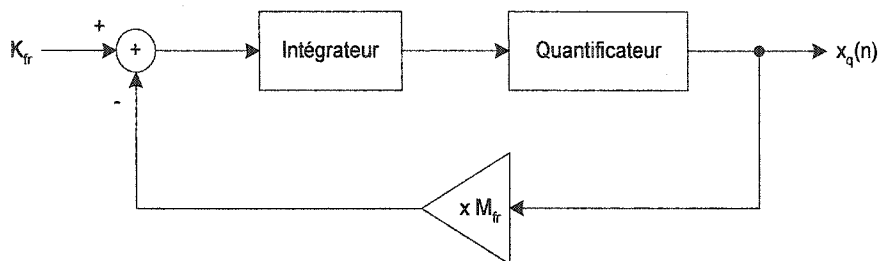


Figure 4.8 Structure modifiée d'un convertisseur sigma-delta pour la division fractionnaire.

À la figure 4.8, un gain de M_{fr} est inséré dans le chemin de rétroaction. Cette structure permet la quantification du numérateur K_{fr} et du dénominateur M_{fr} de la fraction désirée. Il est alors possible d'obtenir une précision infinie sur la fraction, lorsque le nombre de bits utilisés pour quantifier K_{fr} et M_{fr} est suffisant.

Pour un convertisseur utilisant 1 bit de quantification $\{-1, +1\}$, les seules valeurs possibles à la sortie de l'additionneur sont $\{K_{fr}-M_{fr}, K_{fr}+M_{fr}\}$. Puisque les valeurs de K_{fr} et M_{fr} sont habituellement fixes pour une application donnée, les valeurs $\{K_{fr}-M_{fr}, K_{fr}+M_{fr}\}$ peuvent être précalculées, la sortie du quantificateur étant utilisée pour contrôler un multiplexeur, tel que montré à la figure 4.9 [9]. Cette structure permet de réduire la complexité du convertisseur.

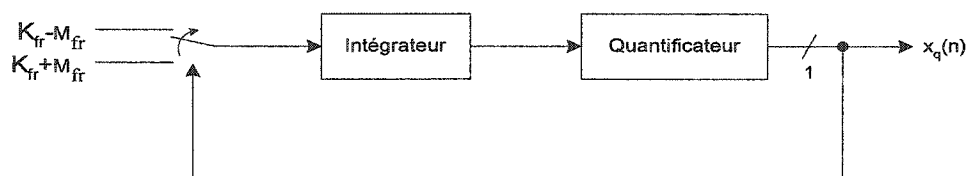


Figure 4.9 Réalisation possible de la structure de la figure 4.8.

La structure de la figure 4.9 peut facilement être modifiée pour accommoder les convertisseurs multi-bits.

4.7 Simulation

La simulation d'un diviseur fractionnaire utilisant la conversion sigma-delta a été effectuée afin de comparer sa performance de bruit par rapport à l'équation (4.11). Les résultats sont présentés aux figures 4.10, 4.11 et 4.12. À moins d'avis contraire, les paramètres de simulation sont ceux présentés au tableau IV.II. La courbe théorique est tracée en pointillés.

Tableau IV.II

Paramètres des diviseurs fractionnaires utilisés aux figures 4.10 à 4.12.

Paramètre	Symbole	Valeur
Ordre du convertisseur	L_{div}	{2, 3}
Valeurs possibles du diviseur		$\{\tilde{N}-1, \tilde{N}, \tilde{N}+1, \tilde{N}+2\}$
Structure sigma-delta alternative (figure 2.10)	K	[2, 1, 0] pour $L_{\text{div}} = 2$ [2, 1, 0.25] pour $L_{\text{div}} = 3$
Tremblement	δ_d / Δ_q	0.25
Fréquence d'entrée	$f_{\text{div-in}}$	300.001 MHz
Fréquence de sortie	$f_{\text{div-out}}$	10 MHz
Diviseur	N	$30 \frac{1}{10000}$

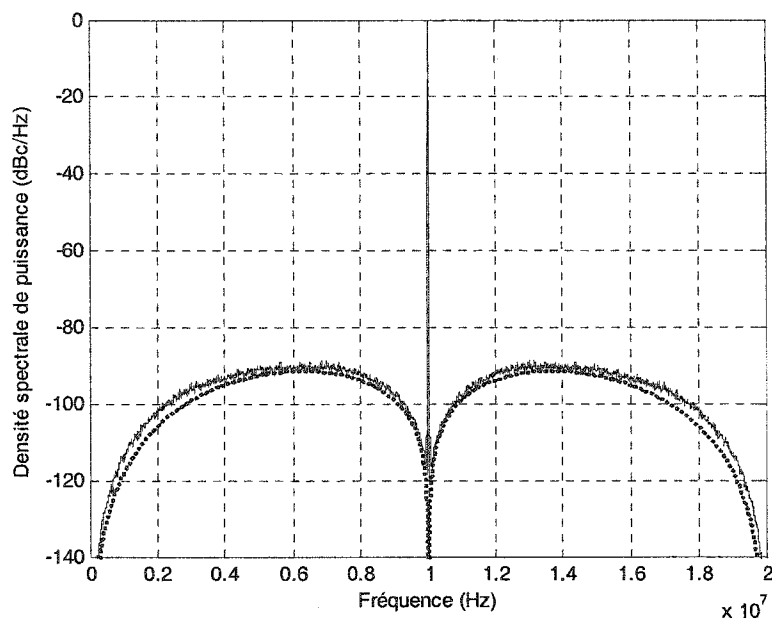


Figure 4.10 Spectre fréquentiel à la sortie du diviseur fractionnaire simulé, paramètres du tableau IV.II avec $L_{\text{div}} = 2$.

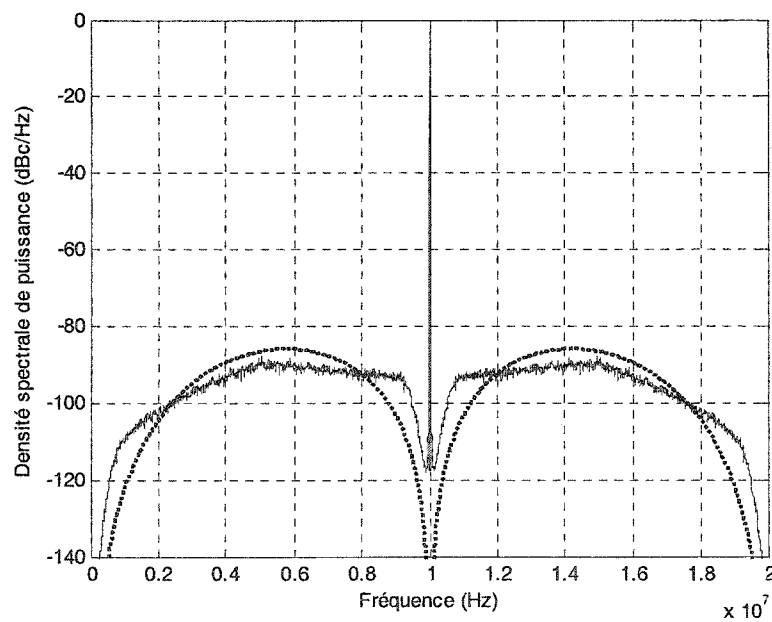


Figure 4.11 Spectre fréquentiel à la sortie du diviseur fractionnaire simulé, paramètres de simulation du tableau IV.II avec $L_{\text{div}} = 3$.

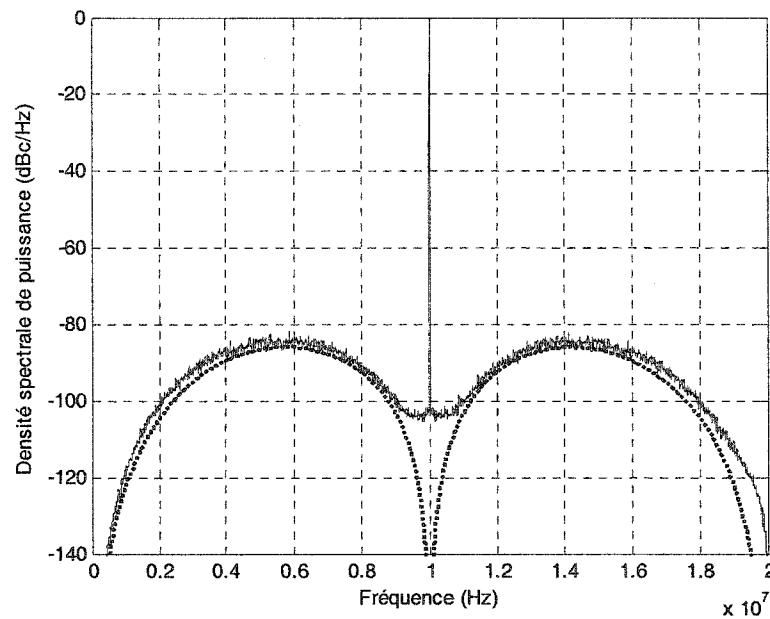


Figure 4.12 Spectre fréquentiel à la sortie du diviseur fractionnaire simulé, paramètres de simulation du tableau IV.II avec $L_{\text{div}} = 3$, structure sigma-delta conventionnelle et diviseur $\{\tilde{N} - 3, \dots, \tilde{N} + 4\}$.

L'observation des résultats de simulation (figures 4.10 à 4.12) confirme la validité de l'équation (4.11). Une portion de la différence entre les résultats de simulation et la courbe théorique au centre du lobe est due au signal de tremblement, dont l'effet a été négligé dans l'équation (4.11). La différence près de la raie spectrale est davantage explicable par les conditions de simulation (nombre de points, effet de la fenêtre, etc.).

Nous avons vu au chapitre 2 qu'un convertisseur sigma-delta de 3^e ordre utilisant la structure alternative présentait un comportement différent de celui prédit par l'équation (4.11). L'exactitude des résultats ne peut être obtenue qu'en utilisant la fonction de transfert en z du système pour calculer le spectre en sortie. Ce comportement est reproduit à la figure 4.11, où les résultats de simulation se détachent de la courbe théorique.

L'avantage d'utiliser un convertisseur d'ordre 3 par rapport à un 2^e ordre ne semble pas évident en analysant les résultats de simulation. Toutefois, le bruit de quantification en basses fréquences est plus faible dans le cas d'un 3^e ordre, ce qui a déjà été mis en évidence à la figure 4.7. De plus, les convertisseurs d'ordre 3 ont moins tendance à générer des raies fixes de forte puissance.

4.8 Conclusion

Le concept de division de fréquence fractionnaire a été présenté dans ce chapitre. Lorsque utilisée dans un PLL, la division de fréquence fractionnaire permet une précision accrue de la fréquence générée sans sacrifier la largeur de bande de boucle.

Afin de faciliter la compréhension du concept, la méthode par suppression de pulse a d'abord été expliquée. En raison de la périodicité systématique du patron généré par ce type de division fractionnaire, le spectre fréquentiel obtenu est bondé de raies spectrales fixes de forte puissance. Le spectre généré dépend de la fraction utilisée, rendant les performances inégales dans une application où la fraction doit être changée.

Comme la division fractionnaire est un processus de quantification de la fréquence désirée, les propriétés de mise en forme du bruit de quantification d'un convertisseur sigma-delta peuvent être utilisées. La fraction étant placée à l'entrée du convertisseur, la sortie contrôle la valeur d'un diviseur de fréquence entier. Le bruit de quantification étant repoussé en hautes fréquences, celui-ci peut être plus facilement filtré par le PLL. De plus, lorsqu'un tremblement adéquat est employé, le spectre fréquentiel obtenu est pratiquement identique, peu importe la fraction utilisée. Une équation permettant de prédire le spectre du bruit de quantification généré a été développée. L'équation ainsi obtenue est équivalente à celle dérivée en [9] en utilisant une approche différente. Cette équation a été confirmée par simulation.

Des techniques de division de fréquence fractionnaire dites mixtes, nécessitant des conversions numérique à analogique et analogique à numérique sont également possibles [2]. L'obligation du recours à des CNA et CAN augmente la complexité du circuit.

L'effet du bruit de quantification issu de la division fractionnaire sur le bruit de phase du signal généré par le PLL est analysé au chapitre 6.

CHAPITRE 5

SYNCHRONISATION DES SYMBOLES QAM

5.1 Introduction

Dans un système de communication numérique, la sortie du démodulateur doit être échantillonnée au taux de symboles ($1/T$) [4]. Afin de faciliter l'échantillonnage des données, certains systèmes transmettent un signal pilote en addition au signal d'information. Comme ce signal pilote consomme puissance et bande passante, il est souvent préférable de ne pas en faire usage et d'extraire l'instant d'échantillonnage idéal à partir du signal d'information, directement. Ce chapitre traite de la synchronisation de l'horloge sans signal pilote.

Puisque l'extraction de l'instant d'échantillonnage idéal est un processus d'estimation, une certaine quantité de bruit de phase sera ajoutée.

Dans ce chapitre, un algorithme minimisant le bruit de phase est analysé pour la synchronisation des symboles d'un système de communication à modulation d'amplitude en quadrature (QAM). D'abord, quelques algorithmes de récupération d'horloge existants sont brièvement présentés, avec les raisons justifiant la préférence envers l'algorithme analysé en détail.

5.2 Techniques de synchronisation des symboles QAM

L'algorithme d'estimation de l'erreur de synchronisation décrit en détail aux sections 5.4 à 5.10 semble être la méthode de recouvrement d'horloge offrant le meilleur compromis performance/complexité. D'autres techniques sont documentées dans la littérature, quelques-unes sont rapidement présentées dans cette section.

5.2.1 Méthodes basées sur la décision ("decision directed")

Plusieurs algorithmes de synchronisation des symboles s'appuient sur la décision prise par le récepteur sur le symbole reçu afin d'estimer l'erreur de synchronisation [4, 14]. Ces techniques nécessitent une certaine fiabilité sur les décisions prises par le récepteur, impliquant la convergence de la boucle d'asservissement de la porteuse et de l'égaliseur (le cas échéant). Or, l'asservissement de la porteuse et l'égalisation sont souvent dépendants de la synchronisation des symboles [15]. Il est donc plus intéressant de recourir à un algorithme de synchronisation des symboles relativement indépendant de l'erreur de phase de la porteuse, ayant un temps d'acquisition rapide, permettant à la boucle de recouvrement de la porteuse et à l'égaliseur de converger une fois la synchronisation des symboles acquise [15].

5.2.2 Méthode utilisant une relation entre le taux de symbole et la fréquence de la porteuse

La référence [16] propose d'agencer la fréquence de la porteuse de telle sorte que :

$$f_{\text{porteuse}} = \frac{K}{2^N} f_{\text{sym}} \quad (5.1)$$

où K est un entier, et 2^N représente le nombre de phases distinctes dans la constellation. L'algorithme présenté en [16] place aussi la contrainte :

$$f_{\text{porteuse}} \leq f_{\text{sym}} \quad (5.2)$$

Ces conditions font en sorte que l'observation des passages par zéro du signal modulé donne l'information nécessaire à la synchronisation des symboles. Les contraintes impo-

sées par (5.1) et (5.2) rendent l'algorithme présenté en [16] peu flexible, donc peu intéressant pour une radio programmable.

5.2.3 Méthodes utilisant la quantification binaire de l'erreur de synchronisation

Le bloc estimant l'erreur de synchronisation peut avoir une sortie à 3 états (positive, négative, nulle). Ce type de détecteur est très simple à réaliser. D'un autre côté, la quantification très dure de l'erreur de synchronisation implique habituellement l'utilisation d'un filtre séquentiel pour adoucir le signal d'erreur [17].

Ce type de détecteur présente normalement une bande morte dans la région où l'erreur de synchronisation est élevée, faisant en sorte que le PLL peut rester "coincé" pendant un bon moment avant de se synchroniser [18], phénomène appelé "hang up".

Afin de réduire la bande morte du détecteur binaire tout en minimisant le temps d'acquisition, la référence [18] propose l'utilisation d'un filtre séquentiel adaptatif. L'avantage de la complexité réduite, inhérent au détecteur binaire, est du fait même restreint par l'utilisation d'un filtre séquentiel adaptatif plus complexe. La comparaison du rapport performance/complexité n'a pas été faite pour déterminer la meilleure solution entre l'algorithme analysé en détail dans ce chapitre et celui présenté en [18].

5.2.4 Méthode sans VCO utilisant l'interpolation numérique

La référence [19] propose d'échantillonner le signal IF reçu à un taux égal à 2 fois le taux de symboles, avec une horloge fixe, sans VCO. La prémisse guidant les auteurs est qu'une fois l'échantillonnage respectant Nyquist effectué, toute l'information nécessaire à la synchronisation est incluse dans le signal numérique. Il leur apparaît donc inutile, voire illogique, de retourner au domaine analogique (via un VCO) afin de contrôler la synchronisation.

La méthode entièrement numérique présentée en [19] consiste à échantillonner le signal reçu de façon arbitraire à environ deux fois le taux de symbole, et ensuite interpoler le signal numérique à l'aide d'une banque de filtres polyphases.

L'algorithme est basé sur un PLL. L'estimation de l'erreur de synchronisation est utilisée pour sélectionner une des phases du filtre interpolateur, qui sera présentée au bloc prenant la décision sur le symbole reçu. En sélectionnant une des phases du filtre interpolateur, l'effet est de contrôler l'instant d'échantillonnage effectif. L'instant d'échantillonnage est, par le fait même, quantifié. La granularité de l'instant d'échantillonnage est directement reliée au nombre de phases du filtre interpolateur. La sensibilité au bruit de phase des constellations QAM à haut niveau a déjà été présentée dans ce document. Par exemple, pour une pénalité de puissance de 0.12 dB, 371 étages d'interpolation sont nécessaires pour une constellation 256 QAM, avec un facteur de mise en forme $\alpha = 0.3$. Ce chiffre passe à 834 pour une constellation 1024 QAM [19].

En réalité, il n'est pas nécessaire de réaliser un filtre présentant un si grand nombre de phases simultanées en sortie, sélectionnées par l'estimation de l'erreur de synchronisation. Plutôt, le signal d'erreur est utilisé pour choisir une banque de coefficients placés en mémoire, réalisant ainsi la phase du filtre interpolateur désirée. Pour obtenir la résolution nécessaire avec $M = \{256, 1024\}$, une quantité appréciable de mémoire est nécessaire.

La complexité reliée à la réalisation de cet algorithme jette une ombre sur ses avantages, dont le plus important est l'élimination du VCO ainsi que la section analogique nécessaire pour le contrôler [20], où se cachent d'importantes sources de bruit. Néanmoins, à mesure que la puissance des circuits de logique programmable augmentera, cet algorithme risque de devenir intéressant, même pour des modulations très sensibles au bruit de phase.

L'algorithme qui semble présenter le meilleur compromis performance/complexité est basé sur un estimateur d'erreur de synchronisation originalement conçu pour la modulation QPSK, couplé à un filtre de mise en forme. Cet algorithme est étudié en détail aux sections suivantes.

5.3 Système à l'étude

Le schéma-bloc du système à l'étude est présenté à la figure 5.1.

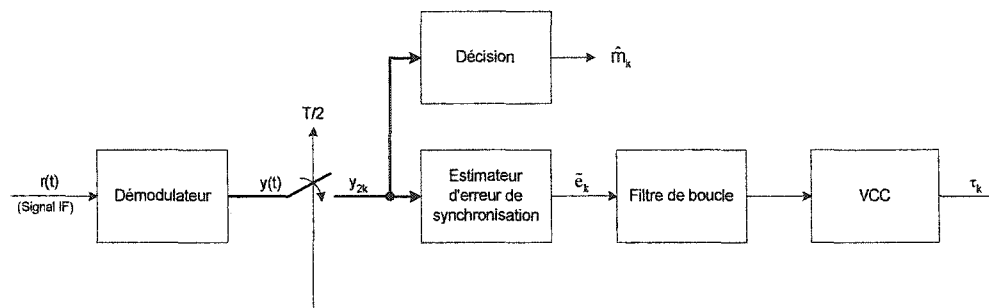


Figure 5.1 Schéma-bloc général du système à l'étude.

Le schéma de la figure 5.1 est un PLL servant à synchroniser l'échantillonneur aux symboles modulés reçus. Le bloc "Estimateur d'erreur de synchronisation" effectue la même tâche que le bloc "Détecteur de phase" du PLL analysé au chapitre 3, en générant un signal proportionnel à l'erreur de phase des signaux à asservir. Le bloc "VCC" ("voltage controlled clock") est un oscillateur variable. Il diffère du bloc "VCO" au chapitre 3 par le fait que la commande présente à son entrée contrôle la période du signal en sortie, et non sa fréquence.

À la figure 5.1, le démodulateur recouvre la phase de la porteuse et translate le spectre pour retrouver le signal complexe en bande de base $y(t)$. Le démodulateur contient aussi un filtre de mise en forme à cosinus surélevé, également appelé filtre adapté ("matched

filter"). Afin de faciliter l'analyse, les opérations effectuées par le démodulateur sont supposées parfaites. Cette supposition est légitime puisque l'algorithme de synchronisation étudié ici est insensible aux erreurs de phase de la porteuse [12].

Le signal complexe en bande de base $y(t)$ est décrit par l'équation [21] :

$$y(t) = \sqrt{\frac{2P_R}{P_M}} \sum_{k=-\infty}^{\infty} s_k g(t-kT) + n(t) \quad (5.3)$$

où s_k représente le $k^{\text{ième}}$ symbole transmis :

$$s_k = a_k + jb_k. \quad (5.4)$$

a_k et b_k représentent deux variables aléatoires discrètes, indépendantes, ayant une densité de probabilité uniforme, et pouvant chacune prendre les valeurs $\{-\sqrt{M}+1, -\sqrt{M}+3, \dots, \sqrt{M}-3, \sqrt{M}-1\}$, où M représente le niveau de modulation QAM.

P_M est la puissance moyenne de la constellation :

$$P_M = \frac{2(M-1)}{3}. \quad (5.5)$$

L'équation (5.5) est valide pour toutes les constellations carrées.

P_R est la puissance moyenne du signal reçu, et $g(t)$ est la réponse à l'impulsion d'un filtre de mise en forme à cosinus surélevé de Nyquist [4] :

$$g(t) = \frac{\sin(\pi t/T) \cos(\alpha\pi t/T)}{\pi t/T \cdot 1 - (2\alpha t/T)^2} \quad (5.6)$$

Le paramètre α est le facteur de mise en forme. Ce facteur détermine la largeur de bande occupée par le signal transmis, la réponse en fréquence du filtre de mise en forme étant [4] :

$$G(f) = \begin{cases} T & \left(0 \leq |f| < \frac{1-\alpha}{2T}\right) \\ \frac{T}{2} \left(1 + \cos\left(\frac{\pi T}{\alpha} \left(|f| - \frac{1-\alpha}{2T}\right)\right)\right) & \left(\frac{1-\alpha}{2T} \leq |f| \leq \frac{1+\alpha}{2T}\right) \\ 0 & \left(|f| > \frac{1+\alpha}{2T}\right) \end{cases} \quad (5.7)$$

Les réponses à l'impulsion et en fréquence du filtre de mise en forme sont présentées aux figures 5.2 et 5.3.

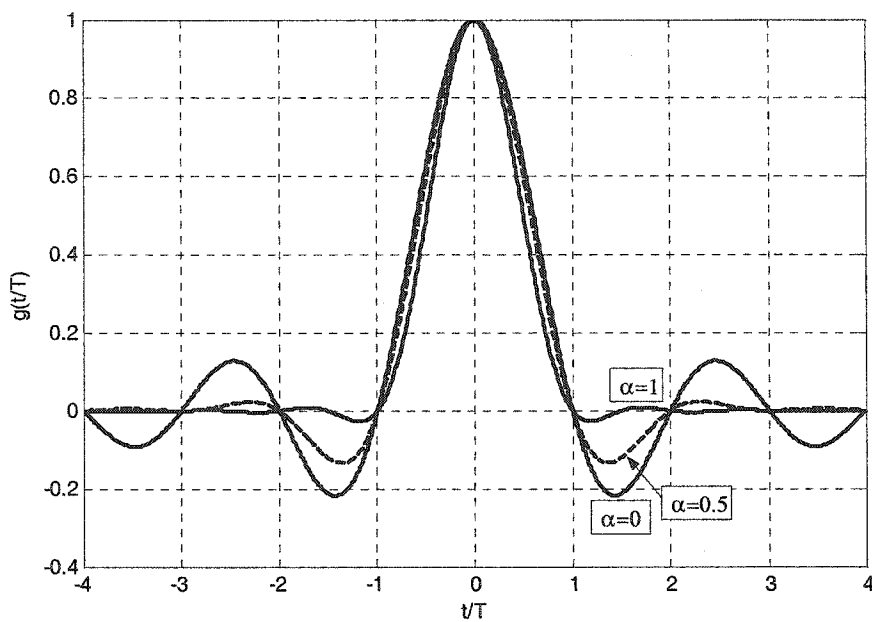


Figure 5.2 Réponse à l'impulsion $g(t/T)$ d'un filtre de mise en forme à cosinus surélevé.

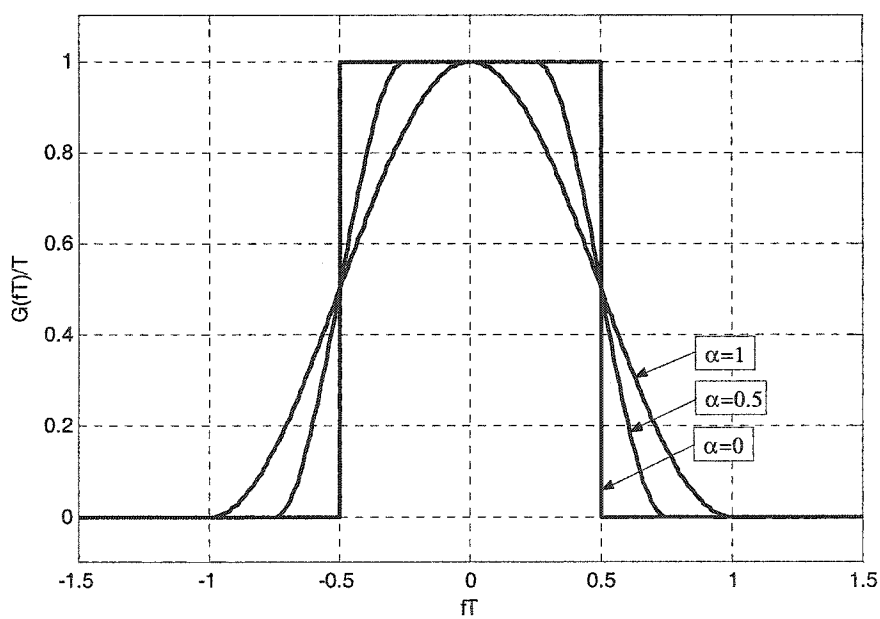


Figure 5.3 Réponse en fréquence normalisée $G(fT)/T$ d'un filtre de mise en forme à cosinus surélevé.

L'effet du facteur de mise en forme est observable aux figures 5.2 et 5.3. Une réduction de ce facteur réduit la largeur de bande utilisée, le prix à payer étant une réponse à l'impulsion s'affaissant plus lentement. Un système utilisant un facteur de mise en forme faible implique donc un filtre plus complexe à réaliser. De plus, il a été démontré au chapitre 1 que la sensibilité au bruit de phase augmente lorsque la valeur de α diminue.

Habituellement, le filtre de mise en forme est séparé en deux parties : $g_T(t)$ utilisé à l'émetteur et $g_R(t)$ utilisé au récepteur. Puisque $g(t) = g_T(t) \otimes g_R(t)$, le signal issu du filtre au récepteur a les caractéristiques décrites par (5.6) et (5.7). Ainsi,

$$|G_R(f)| = |G_T(f)| = \sqrt{|G(f)|}. \quad (5.8)$$

Finalement, le paramètre $n(t)$ dans l'équation (5.3) est une variable aléatoire représentant le bruit blanc gaussien introduit par le canal.

La figure 5.4 présente les diagrammes de l'œil pour des modulations QAM de niveaux $M = \{4, 256\}$, et des facteurs de mise en forme $\alpha = \{0.35, 0.7\}$.

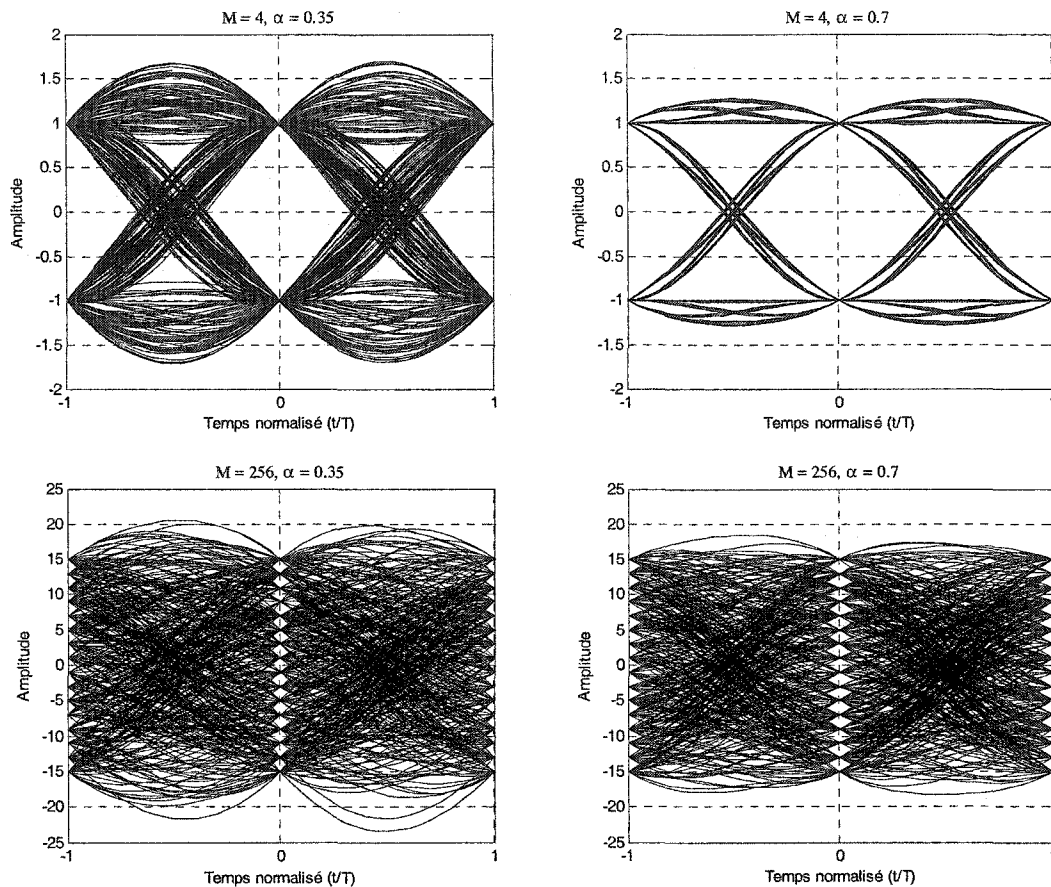


Figure 5.4 Diagrammes de l'œil, $M = \{4, 256\}$, $\alpha = \{0.35, 0.7\}$.

La figure 5.4 met en relief l'augmentation de la sensibilité au bruit de phase lorsque α diminue, ou lorsque M augmente. L'observation de la figure 5.4 permet de constater que lorsqu'une erreur de synchronisation se glisse, l'œil apparaît plus fermé. À titre comparatif, dans le cas du 4 QAM avec $\alpha = 0.7$, l'œil apparaît complètement fermé lorsque l'erreur de synchronisation atteint environ $T/2$, alors qu'avec $\alpha = 0.35$, la fermeture complète de l'œil se produit à environ $3T/8$. Dans le cas du 256 QAM, l'œil est complètement fermé à environ $T/10$. La fermeture de l'œil diminue la distance entre deux symboles, réduisant la tolérance au bruit ajouté par le canal.

5.4 Estimateur d'erreur de synchronisation

Gardner [12] a introduit en 1986 un détecteur d'erreur de synchronisation utilisant deux échantillons par symbole. Posons :

$$y_{2k} = y(2k(T/2) + \tau_k), \quad (5.9)$$

$$y_{2k+1} = y((2k+1)(T/2) + \tau_k), \quad (5.10)$$

avec :

$$y_{I_{2k}} = \operatorname{Re}\{y_{2k}\}, \quad (5.11)$$

$$y_{I_{2k+1}} = \operatorname{Re}\{y_{2k+1}\}, \quad (5.12)$$

$$y_{Q_{2k}} = \operatorname{Im}\{y_{2k}\}, \quad (5.13)$$

et

$$y_{Q_{2k+1}} = \operatorname{Im}\{y_{2k+1}\}, \quad (5.14)$$

où y_{2k} représente les "symboles", et y_{2k+1} représente les échantillons "mid-symboles", captés une demi période ($T/2$) suivant les symboles. La décision du récepteur est prise en observant y_{2k} seulement, les mid-symboles n'étant utilisés que par le détecteur d'erreur de synchronisation. La variable τ_k représente l'estimation de l'instant d'échantillonnage idéal.

Le détecteur estime l'erreur de synchronisation en générant le signal d'erreur \tilde{e}_k :

$$\tilde{e}_k = \text{Re} \left[y_{2k}^* (y_{2k+1} - y_{2k-1}) \right] \quad (5.15)$$

équivalent à :

$$\tilde{e}_k = y_{I_{2k}} (y_{I_{2k+1}} - y_{I_{2k-1}}) + y_{Q_{2k}} (y_{Q_{2k+1}} - y_{Q_{2k-1}}). \quad (5.16)$$

La valeur moyenne du signal d'erreur \tilde{e}_k est proportionnelle à l'erreur de synchronisation τ . Par contre, en raison des propriétés du signal reçu $y(t)$, pour une erreur de synchronisation fixe, la variance du signal \tilde{e}_k n'est pas nulle, ce qui implique que le détecteur génère du bruit de phase. Le chapitre 1 démontre que la sensibilité au bruit de phase augmente lorsque M augmente. L'algorithme d'estimation de l'erreur de synchronisation de l'équation (5.16) devient pratiquement inutilisable lorsque M devient arbitrairement grand [22]. Il devient alors nécessaire de mettre en forme le signal $y(t)$, à l'aide d'un pré-filtre optimisé pour réduire la variance du signal \tilde{e}_k .

5.5 Préfiltre idéal

La tâche du préfiltre consiste à mettre en forme le signal en bande de base $y(t)$, de telle sorte que l'algorithme d'estimation de l'erreur de synchronisation de l'équation (5.16) génère un signal dont la variance est minimale, voire nulle. Le préfiltre est inséré avant le détecteur, tel qu'illustré à la figure 5.5.

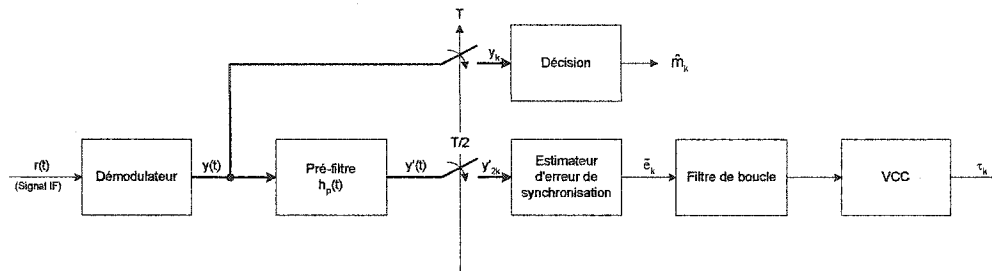


Figure 5.5 Schéma-bloc du système de synchronisation incluant un préfiltre analogique.

En considérant l'équation (5.16), une condition minimisant la variance du signal e_k est que l'amplitude des mid-symboles soit nulle lorsque la synchronisation est parfaite, ou :

$$y_{I_{2k\pm 1}} = y_{Q_{2k\pm 1}} = 0 \quad \forall k. \quad (5.17)$$

Soit $p(t)$ la réponse à l'impulsion combinée du filtre de mise en forme à cosinus surélevé $g(t)$ et du préfiltre $h_p(t)$:

$$p(t) = g(t) \otimes h_p(t), \quad (5.18)$$

alors $h_p(t)$ doit être choisi de manière à ce que :

$$p(kT + T/2) = 0 \quad \forall k, \quad (5.19)$$

et

$$p(kT) \neq 0. \quad (5.20)$$

Puisque $P(f)$ est contenu dans une largeur de bande inférieure à $1/T$, la condition (5.19) est équivalente, dans le domaine fréquentiel, à [22] :

$$P(f) = P(f - 1/T) \quad 0 \leq f < 1/T. \quad (5.21)$$

La réponse en fréquence d'un préfiltre satisfaisant l'équation (5.21) est [22] :

$$H_p(f) = \begin{cases} \frac{1}{T} G(f - 1/T) & 0 \leq f < 1/T \\ \frac{1}{T} G(f + 1/T) & -1/T < f < 0 \end{cases}. \quad (5.22)$$

La réponse en fréquence du préfiltre est donc obtenue simplement en effectuant une translation en fréquence de $\pm 1/T$ du filtre adapté $G(f)$. Cette translation en fréquence est équivalente, dans le domaine temporel, à :

$$h_p(t) = \cos(2\pi t/T) g(t) = \cos(2\pi t/T) \left[\frac{\sin(\pi t/T) \cos(\alpha \pi t/T)}{\pi t/T \cdot 1 - (2\alpha t/T)^2} \right]. \quad (5.23)$$

La réponse en fréquence $H_p(f)$ du préfiltre, ainsi que sa réponse à l'impulsion $h_p(t)$ sont tracées aux figures 5.6 et 5.7.

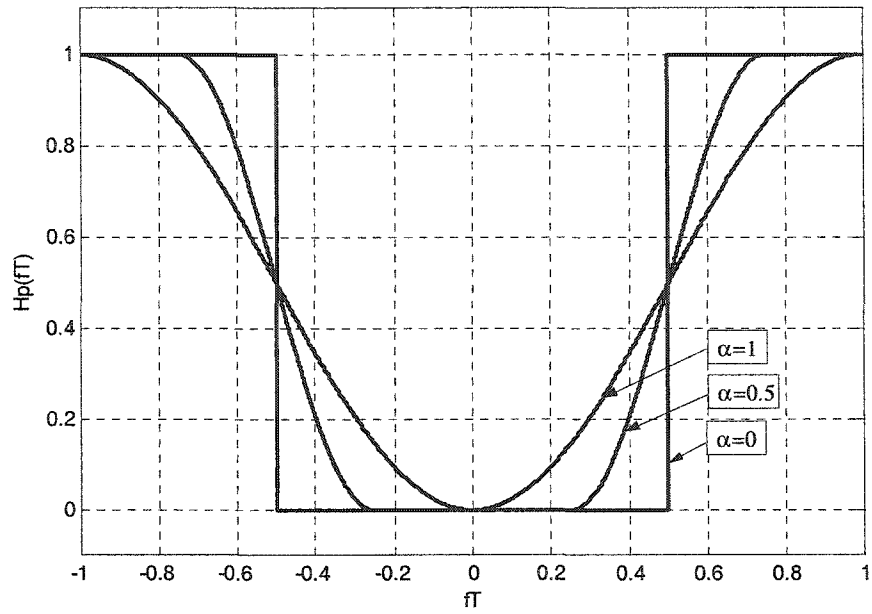


Figure 5.6 Réponse en fréquence $H_p(fT)$ du préfiltre idéal.

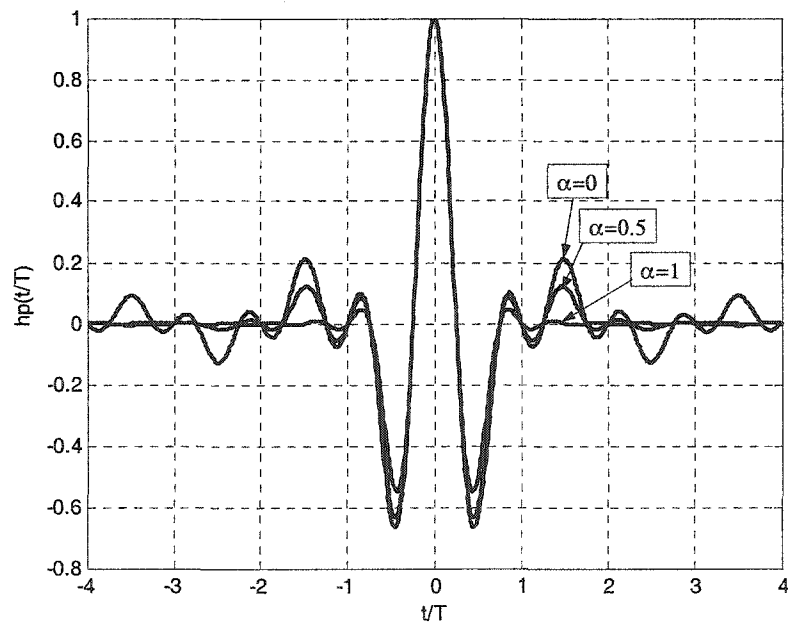


Figure 5.7 Réponse à l'impulsion $h_p(t/T)$ du préfiltre idéal.

La combinaison du filtre adapté et du préfiltre résulte en un filtre passe-bande, centré à $f = 1/2T$, dont la réponse en fréquence est donnée par :

$$P(f) = \begin{cases} \frac{T}{4} \cos^2 \left(\frac{\pi T}{\alpha} \left(|f| - \frac{1}{2T} \right) \right) & \frac{1-\alpha}{2T} \leq |f| \leq \frac{1+\alpha}{2T} \\ 0 & \text{ailleurs} \end{cases} \quad (5.24)$$

La réponse à l'impulsion correspondante, $p(t)$ est :

$$p(t) = \frac{\alpha \sin(\alpha\pi t/T) \cos(\pi t/T)}{4 \alpha\pi t/T \left(1 - \left(\frac{\alpha t}{T}\right)^2 \right)}. \quad (5.25)$$

$P(f)$ et $p(t)$ sont illustrés aux figures 5.8 et 5.9.

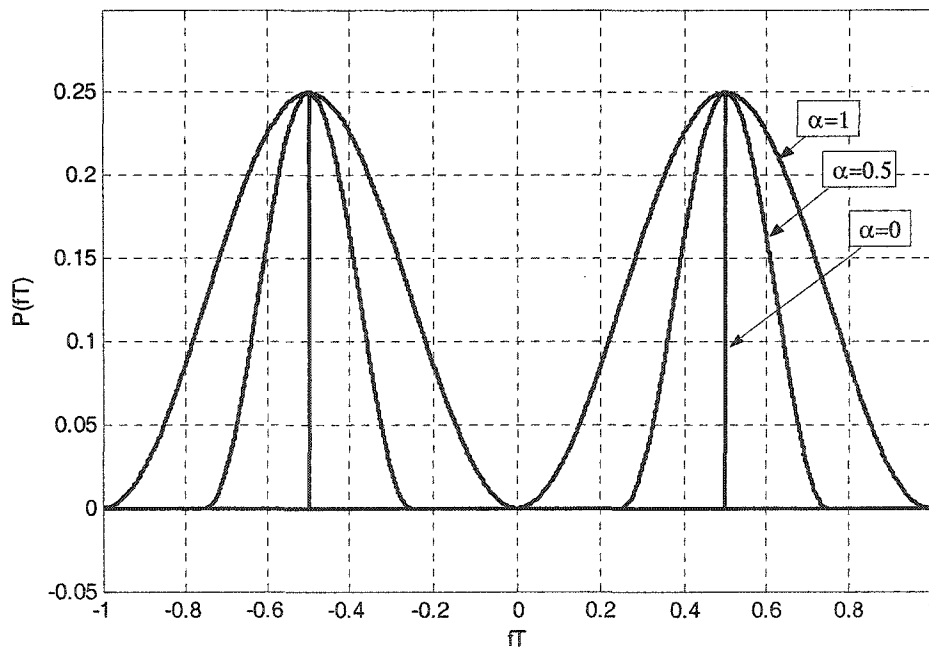


Figure 5.8 Réponse en fréquence combinée $P(fT)$ du filtre adapté et du préfiltre.

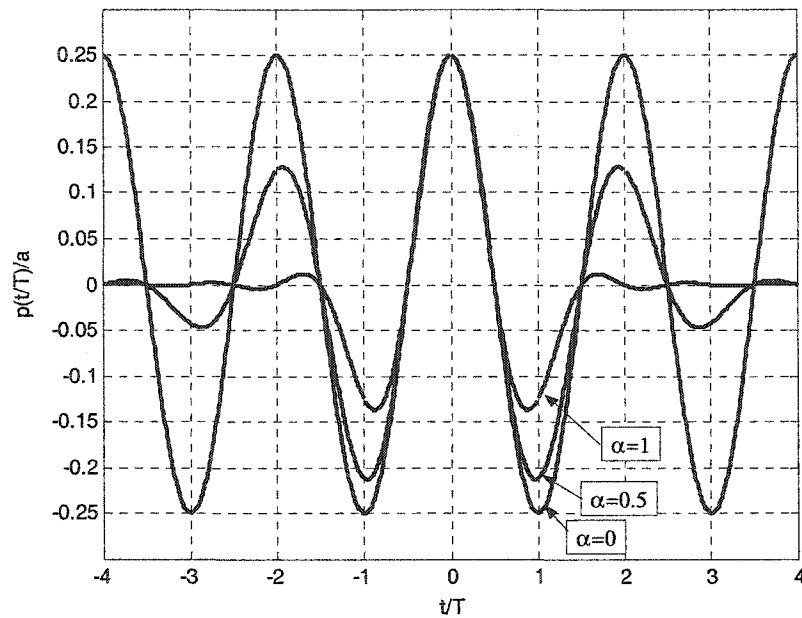


Figure 5.9 Réponse à l'impulsion combinée normalisée $p(t/T)/\alpha$ du filtre adapté et du préfiltre.

Le terme $\cos(\pi t/T)$ dans l'équation (5.25) démontre le respect de la condition :

$$p(kT + T/2) = 0 \quad \forall k, \quad (5.19)$$

ce qui est évidemment observable à la figure 5.9.

La réponse à l'impulsion $h_p(t)$ du préfiltre décroît plus lentement lorsque le facteur de mise en forme α diminue, ce qui rend la réalisation plus complexe à mesure que ce facteur diminue.

La figure 5.10 montre le diagramme de l'œil correspondant au signal préfiltré $y'(t)$, pour $M = \{4, 256\}$ et $\alpha \{0.35, 0.7\}$.

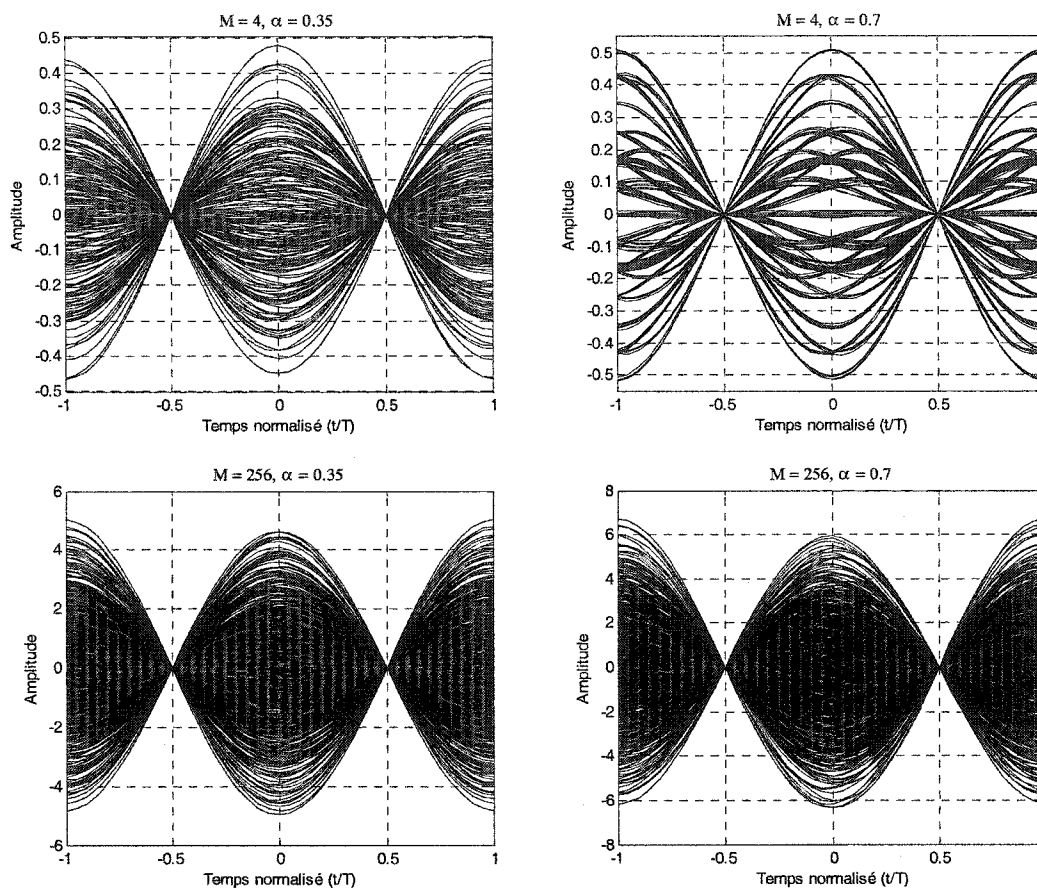


Figure 5.10 Diagramme de l'œil du signal préfiltré $y'(t)$, $M = \{4, 256\}$, $\alpha = \{0.35, 0.7\}$.

La figure 5.10 démontre que les passages par zéros sont mis en évidence à $t = \pm 0.5T$. Ainsi, lorsque la synchronisation est parfaite, le signal d'erreur \tilde{e}_k est nul. Lorsqu'il y a erreur de synchronisation, les 3 échantillons utilisés par le détecteur seront décalés par rapport au centre du diagramme de l'œil, résultant en un signal d'erreur \tilde{e}_k proportionnel à l'erreur de synchronisation. Cette propriété est mise en évidence à la figure 5.11.

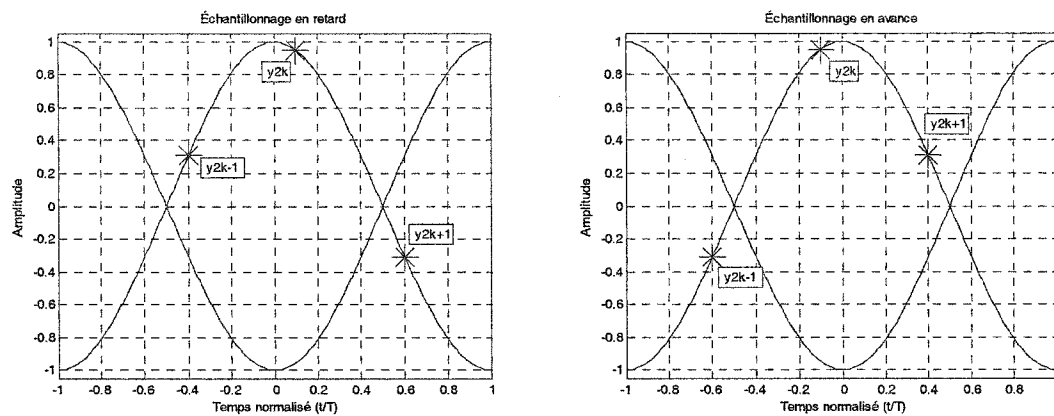


Figure 5.11 Échantillons y_{2k-1} , y_{2k} , y_{2k+1} obtenus lors d'une erreur de synchronisation.

L'équation permettant de trouver le gain équivalent A_d de ce détecteur est développée à la section 5.6.

5.6 Introduction à la réalisation numérique du préfiltre

Jusqu'à présent, l'analyse a été effectuée en supposant un préfiltre idéal, ayant une réponse à l'impulsion infinie.

Le préfiltre peut être réalisé de façon numérique, en utilisant une architecture à réponse à l'impulsion finie FIR ("finite impulse response"). Puisque le détecteur d'erreur de synchronisation nécessite 2 échantillons par symbole, le préfiltre numérique doit fonctionner à une vitesse égale à deux fois le taux de symbole. Le schéma-bloc du système utilisant un préfiltre numérique est présenté à la figure 5.12.

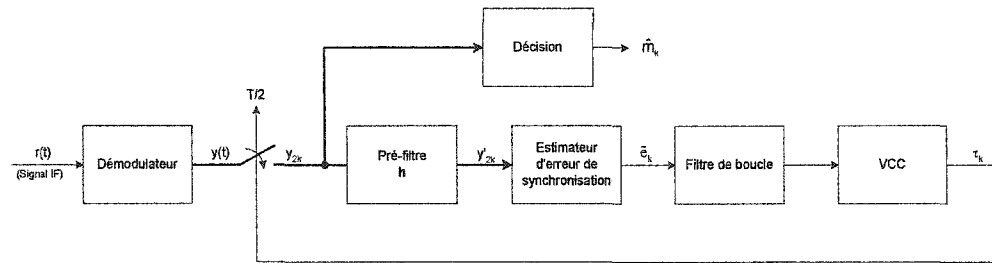


Figure 5.12 Schéma-bloc du système incluant un préfiltre numérique.

La linéarité de la réponse en phase du préfiltre étant critique, la réalisation numérique du préfiltre utilisant une structure FIR est privilégiée. Ce choix implique la troncature de la réponse à l'impulsion $h_p(t)$. Cette troncature a pour effet l'élimination des passages par zéro uniques à $t = \pm 0.5T$ de la réponse à l'impulsion combinée $p(t)$ du filtre adapté et du préfiltre. La variance de $p(kT+T/2)$ dépend de l'énergie tronquée de la réponse à l'impulsion infinie $h_p(t)$. Lorsque le facteur de mise en forme α diminue, la réponse à l'impulsion du préfiltre décroît lentement, donnant lieu à un préfiltre relativement long (section 5.4). Par exemple, pour que l'énergie tronquée représente moins d'un millièème de l'énergie totale de $h_p(t)$, avec un facteur $\alpha = 0.3$, le préfiltre doit couvrir 6 symboles, nécessitant 13 branches ("tap"). La multiplication de la réponse à l'impulsion par une fenêtre de pondération autre que rectangulaire ne réduit pas la variance aux instants $t = \pm 0.5T$ dans le résultat de la convolution $p(t) = g(t) \otimes h_p(t)$.

En 1996, D'Andrea et Luise [21] ont développé, les équations nécessaires pour prédire la variance de l'erreur de synchronisation $\sigma_\tau^2(\mathbf{h})$ en fonction des coefficients \mathbf{h} du préfiltre. Ceci permet de trouver les coefficients optimaux du préfiltre, en utilisant un algorithme numérique d'optimisation multidimensionnel, comme la méthode de Lagrange [23].

Les principales étapes menant à l'obtention des coefficients optimaux \mathbf{h} du préfiltre sont présentées aux prochaines sections.

5.7 Calcul de la variance de l'erreur de synchronisation

Soit un PLL numérique de 1^{er} ordre, avec les caractéristiques suivantes :

- Préfiltre numérique, défini par ses $N_T = 2N + 1$ coefficients h_u , $u = \{-N, \dots, N\}$. Le signal y'_{2k} présent à l'entrée du bloc estimateur de l'erreur de synchronisation est donc :

$$y'_{2k} = \sum_{u=-N}^N h_u y_{2k-u} \quad (5.26)$$

Rappelons que les échantillons y_{2k} sont issus du signal complexe en bande de base $y(t)$, mis en forme par les filtres adaptés à cosinus surélevé de l'émetteur et du récepteur.

- Filtre de boucle passe-tout de gain :

$$K_a = 1 \quad (5.27)$$

- Estimateur d'erreur de synchronisation dont l'algorithme est décrit par l'équation :

$$\tilde{e}_k = \Re \left[y'_{2k}{}^* (y'_{2k+1} - y'_{2k-1}) \right] \quad (5.28)$$

La courbe en S ("s-curve") décrivant l'espérance mathématique du signal d'erreur \tilde{e}_k en fonction de l'erreur de synchronisation τ est définie comme étant :

$$S(\tau) = E\{\tilde{e}_k | \tau_k = \tau\} \quad (V). \quad (5.29)$$

Les équations permettant de trouver $S(\tau)$ sont présentées plus loin dans ce chapitre. Le gain linéarisé A_d du détecteur, lorsque l'erreur de synchronisation est petite, est :

$$A_d = \left. \frac{dS(\tau)}{d\tau} \right|_{\tau=0} < 0 \quad (\text{V/s}). \quad (5.30)$$

Le gain A_d du détecteur est relié au paramètre K_d , défini au chapitre 3 portant sur la théorie générale des PLL, par l'équation :

$$K_{d-cr} = \frac{TA_d}{2\pi} \quad (\text{V/rad}). \quad (5.31)$$

- VCC dont la déviation de la période est déterminée par l'équation suivante :

$$\tau_{k+1} = \tau_k + \gamma_0 \tilde{e}_k \quad (\text{s}) \quad (5.32)$$

où γ_0 est la sensibilité de la période du VCC (s/V).

Le bruit de phase σ_τ à la sortie de ce PLL du 1^{er} ordre dépend de la largeur équivalente de bruit normalisé B_{LT} [21] :

$$B_{LT} = \frac{1}{2} \frac{\gamma_0 |A_d|}{2 - \gamma_0 |A_d|}. \quad (5.33)$$

La courbe en S décrivant le détecteur est obtenue à l'aide des équations suivantes :

$$S(\tau|\mathbf{h}) = 2P_R \cdot \sum_{k=-\infty}^{\infty} q_s(\tau+kT) \cdot \hat{q}_s(\tau+kT), \quad (5.34)$$

avec :

$$q_s(\tau) = \sum_{m=-N}^N h_m g(\tau - mT/2) \quad (5.35)$$

et

$$\hat{q}_s(\tau) = q_s(\tau + T/2) - q_s(\tau - T/2). \quad (5.36)$$

Rappelons que P_R représente la puissance moyenne du signal reçu et $g(t)$ est la réponse à l'impulsion du filtre à cosinus surélevé (équation (5.6)).

Évidemment, la courbe en S dépend des coefficients \mathbf{h} du préfiltre.

La courbe en S d'un détecteur sans préfiltre ($\mathbf{h} = [0, \dots, 0, 1, 0, \dots, 0]$), est tracée à la figure 5.13, avec $P_R = 1$ et $\alpha = 0.35$.

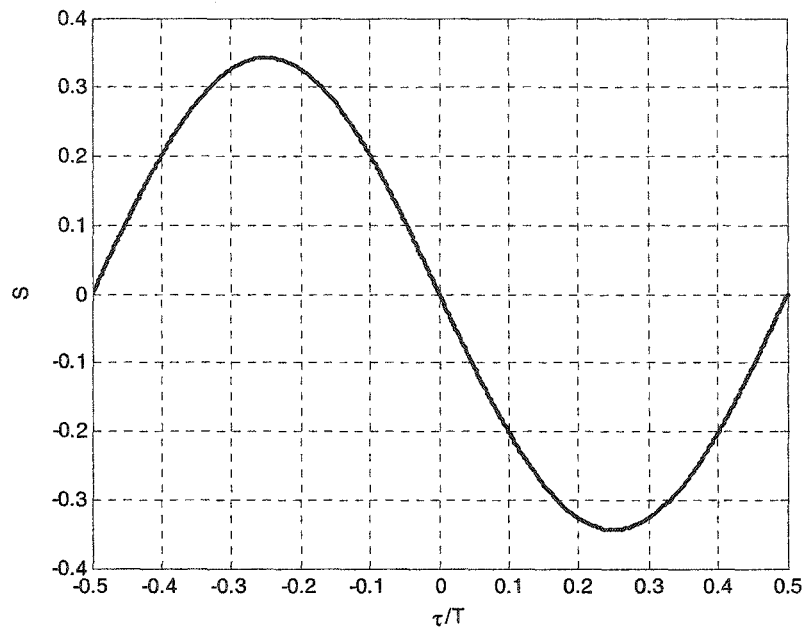


Figure 5.13 Courbe en S d'un détecteur sans préfiltre, $\alpha = 0.35$ et $P_R = 1$.

À la figure 5.13, la réponse du détecteur est sinusoïdale, comme dans le cas d'un PLL analogique où le détecteur est un multiplicateur. Lorsque l'erreur de synchronisation τ est petite, i.e. lorsque $-0.1T \leq \tau \leq 0.1T$, la courbe en S est pratiquement linéaire.

La fonction d'autocorrélation $R_N(m|\mathbf{h})$ du bruit n_k de la boucle est défini comme étant :

$$R_N(m|\mathbf{h}) = E\{\tilde{e}_{k+m}\tilde{e}_k|\mathbf{h}\}. \quad (5.37)$$

En supposant¹ un rapport signal à bruit $E_b/N_0 = \infty$ à l'entrée du récepteur, la fonction d'autocorrélation $R_N(m|\mathbf{h})$ est décrite par l'équation suivante [21] :

¹ La référence [3] développe la fonction d'autocorrélation $R_N(m|\mathbf{h})$ incluant les termes dus au bruit du canal $n(t)$, mais pour les raisons invoquées à l'annexe 1, ces termes sont ignorés dans ce travail.

$$\begin{aligned}
R_N(m|\mathbf{h}) &= R_N^{S \times S}(m|\mathbf{h}) = \\
&4P_R^2 \cdot \left[\left(\frac{P_{M4}}{P_M^2} - 2 \right) \cdot \sum_{k=-\infty}^{\infty} (q_{2k+2m} \cdot \hat{q}_{2k+2m} \cdot q_{2k} \cdot \hat{q}_{2k}) \right] \\
&+ 2P_R^2 \cdot \left[\sum_{k=-\infty}^{\infty} (q_{2k+2m} \cdot \hat{q}_{2k}) \cdot \sum_{k=-\infty}^{\infty} (q_{2k} \cdot \hat{q}_{2k+2m}) \right] \\
&+ 2P_R^2 \cdot \left[\sum_{k=-\infty}^{\infty} (q_{2k+2m} \cdot q_{2k}) \cdot \sum_{k=-\infty}^{\infty} (\hat{q}_{2k} \cdot \hat{q}_{2k+2m}) \right].
\end{aligned} \tag{5.38}$$

Le calcul de $R_N(m|\mathbf{h})$ requiert la connaissance des quantités suivantes :

- P_R , la puissance du signal reçu;
- P_M , l'énergie moyenne de la constellation :

$$P_M = \frac{2(M-1)}{3}. \tag{5.5}$$

- P_{M4} , définie comme étant :

$$P_{M4} = E\{|s_k|^4\} = \frac{4}{45}(M-1)(7M-13) \tag{5.39}$$

- Les signaux :

$$g(t) = \frac{\sin(\pi t/T)}{\pi t/T} \frac{\cos(\alpha\pi t/T)}{1-(2\alpha\pi t/T)^2} \tag{5.6}$$

$$g_i = g(iT/2) \tag{5.40}$$

$$\mathbf{q}_i = \mathbf{g}_i \otimes \mathbf{h}_i = \sum_{m=-N}^N h_m \mathbf{g}_{i-m} \quad (5.41)$$

$$\hat{q}_i = q_{i+1} - q_{i-1} \quad (5.42)$$

Ultimement, il peut être démontré [21] que la variance $\sigma_\tau^2(\mathbf{h})$ de l'erreur de synchronisation est obtenue en évaluant :

$$\sigma_\tau^2(\mathbf{h}) = \frac{2B_L T}{|A_d|^2} \sum_{m=-\infty}^{\infty} \left(R_N(m|\mathbf{h}) (1 - \gamma_0 |A_d|)^{|m|} \right) \quad (5.43)$$

Le bruit de phase résultant sur le signal d'horloge est :

$$\theta_{j\text{-dét-}rx} = 2\pi \cdot \sqrt{\left(\frac{\sigma_\tau}{T} \right)^2} \quad (\text{rad rms}) \quad (5.44)$$

5.8 Optimisation des coefficients du préfiltre

La section 5.7 a mené à l'expression de la variance de l'erreur de synchronisation $\sigma_\tau^2(\mathbf{h})$ en fonction des N_T coefficients \mathbf{h} utilisés pour la réalisation numérique du préfiltre. La prochaine étape consiste à établir les fondations menant à la minimisation de $\sigma_\tau^2(\mathbf{h})$ en optimisant les coefficients \mathbf{h} .

L'équation (5.43) amène les observations suivantes :

- les formules sont normalisées pour T et P_R , ces deux valeurs peuvent être fixées à 1 pour simplifier les calculs, sans modifier le résultat final;

- les valeurs M et B_L sont multiplicatives, elles n'influencent donc pas le résultat du vecteur \mathbf{h} optimal ;
- les valeurs A_d et γ_0 doivent être calculées à chaque itération de l'algorithme d'optimisation, pour une valeur de B_L donnée.

Le nombre de coefficients N_T doit être choisi. L'évaluation de $\sigma_\tau^2(\mathbf{h})$, une fois l'algorithme d'optimisation terminé, déterminera si le choix de N_T s'est avéré correct.

Un point de départ des coefficients \mathbf{h} doit être soumis à l'algorithme d'optimisation multidimensionnel. L'échantillonnage de la réponse à l'impulsion infinie $h_p(t)$ du préfiltre (voir équation (5.23)) constitue habituellement un bon point de départ.

Des contraintes doivent être spécifiées à l'algorithme d'optimisation pour éviter le résultat final $\mathbf{h} \equiv 0$ qui donne évidemment $\sigma_\tau^2(\mathbf{h}) = 0$. La simple contrainte $h_0 = 1$, fixant le coefficient central du préfiltre à 1, évite cette situation. Tous les coefficients \mathbf{h} pourront ensuite être mis à l'échelle en fonction de l'application.

5.8.1 Coefficients forcés à zéro

Le terme $\sin(\pi t / T)$ dans l'équation (5.23) force :

$$h_p(t) = 0 \quad \text{pour } t = kT. \quad (5.45)$$

Puisque le préfiltre fonctionne à la fréquence $f_{s\text{-pf}} = 2/T$, les coefficients h_i pour i pair (sauf pour $i = 0$) vont tendre vers zéro lorsque N_T tend vers l'infini. Or, la réalisation numérique d'un coefficient nul implique une diminution de la complexité requise. En forçant les coefficients pairs (sauf h_0) $h_{i,\text{pairs}} = 0$ dans l'algorithme d'optimisation, un préfiltre ayant une réponse à l'impulsion effective étendue est obtenu avec une complexité

réduite. Soit N_T^* la longueur effective de la réponse à l'impulsion du préfiltre, et N_T le nombre de coefficients nécessitant une opération mathématique, alors :

$$N_{T_{FZ}}^* = 2N_T + 1 \quad (5.46)$$

lorsque les coefficients pairs sont forcés à zéro, et :

$$N_{T_{PO}}^* = N_T + 2 \quad (5.47)$$

lorsque les coefficients pairs sont optimisés. Aux équations (5.46) et (5.47), les coefficients nuls aux extrémités de la réponse à l'impulsion sont considérés.

En général (voir section 5.9), l'extension de la réponse à l'impulsion effective du préfiltre fait en sorte que la variance $\sigma_\tau^2(\mathbf{h})$ résultante est inférieure à celle trouvée en ne restreignant pas $h_{i,\text{pairs}} = 0$, pour un nombre équivalent N_T de coefficients réalisés.

5.9 Résultats de l'algorithme d'optimisation

À titre de référence, l'algorithme d'optimisation des coefficients du préfiltre a été exécuté pour des facteurs de mise en forme $\alpha = \{0.3, 0.5\}$, et un nombre de coefficients réalisés $N_T = \{5, 7, 9\}$. Les résultats sont présentés aux tableaux V.I à V.IV.

Tableau V.I

Coefficients h optimisés, $\alpha = 0.3$, coefficients pairs optimisés (CPOPT).

N_T	h_0	$h_{\pm 1}$	$h_{\pm 2}$	$h_{\pm 3}$	$h_{\pm 4}$
5	1.00000	-0.73296	0.28761	-	-
7	1.00000	-0.74738	0.30519	-0.02021	-
9	1.00000	-0.55847	-0.21281	0.43370	-0.18006

Tableau V.II

Coefficients h optimisés, $\alpha = 0.3$, coefficients pairs nuls (CPZ).

N_T	h_0	$h_{\pm 1}$	$h_{\pm 3}$	$h_{\pm 5}$	$h_{\pm 7}$
5	1.00000	-0.58229	0.27919	-	-
7	1.00000	-0.64426	0.14489	-0.11384	-
9	1.00000	-0.62546	0.17349	-0.07473	0.02548

Tableau V.III

Coefficients h optimisés, $\alpha = 0.5$, coefficients pairs optimisés (CPOPT).

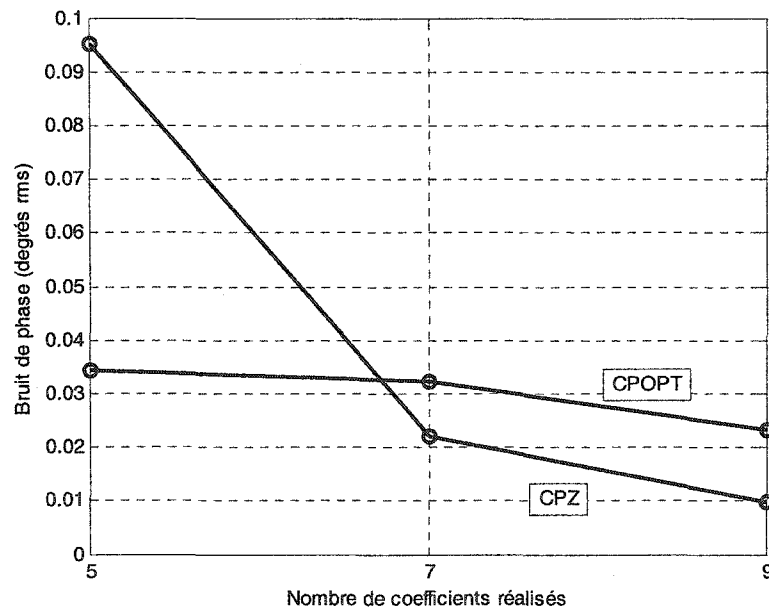
N_T	h_0	$h_{\pm 1}$	$h_{\pm 2}$	$h_{\pm 3}$	$h_{\pm 4}$
5	1.00000	-0.70818	0.16441	-	-
7	1.00000	-0.59930	0.02691	0.11901	-
9	1.00000	-0.61045	0.05693	0.09832	0.00597

Tableau V.IV

Coefficients h optimisés, $\alpha = 0.5$, coefficients pairs nuls (CPZ).

N_T	h_0	$h_{\pm 1}$	$h_{\pm 3}$	$h_{\pm 5}$	$h_{\pm 7}$
5	1.00000	-0.57983	0.14142	-	-
7	1.00000	-0.58769	0.13407	-0.00437	-
9	1.00000	-0.60223	0.11816	-0.01900	-0.00794

Le bruit de phase $\theta_{j\text{-dét-rx}}$ sur le signal d'horloge, en fonction du nombre de coefficients réalisés N_T , est tracée aux figures 5.14 et 5.15, pour $M = 16$ et $B_L T = 10^{-3}$.

Figure 5.14 Bruit de phase $\theta_{j\text{-dét-rx}}$ pour $\alpha = 0.3$, $M = 16$ et $B_L T = 10^{-3}$.

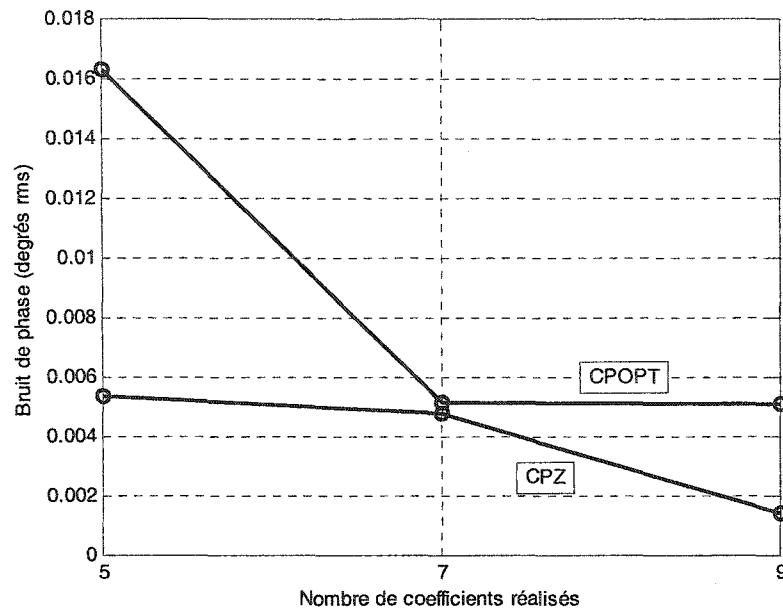


Figure 5.15 Bruit de phase $\theta_{j\text{-dét-}rx}$ pour $\alpha = 0.5$, $M = 16$ et $B_L T = 10^{-3}$.

Les figures 5.14 et 5.15 démontrent que le bruit de phase $\theta_{j\text{-dét-}rx}$ est généralement inférieur lorsque les coefficients pairs sont forcés à zéro (CPZ). L'exception est le cas $\alpha = 0.3$ avec $N_T = 5$, explicable par le fait que lorsque la valeur de α diminue, la réponse à l'impulsion idéale $h_p(t)$ du préfiltre s'affaïsse plus lentement. La troncation de la réponse à l'impulsion a donc un plus gros impact lorsque α diminue. Ainsi, pour de petites valeurs de α et un nombre limité de coefficients N_T , l'optimisation des coefficients pairs (CPOPT) donnera de meilleurs résultats (bruit de phase plus faible). Le seuil où l'optimisation des coefficients pairs est préférable ne peut être trouvé analytiquement.

La figure 5.16 trace la courbe du bruit de phase $\theta_{j\text{-dét-}rx}$ en fonction de M , le niveau de modulation QAM, pour $N_T = 5$ (CPZ), $\alpha = 0.3$ et $B_L T = 10^{-3}$. L'augmentation de M de 4 à 1024 n'entraîne qu'une augmentation de 1.6 % du bruit de phase.

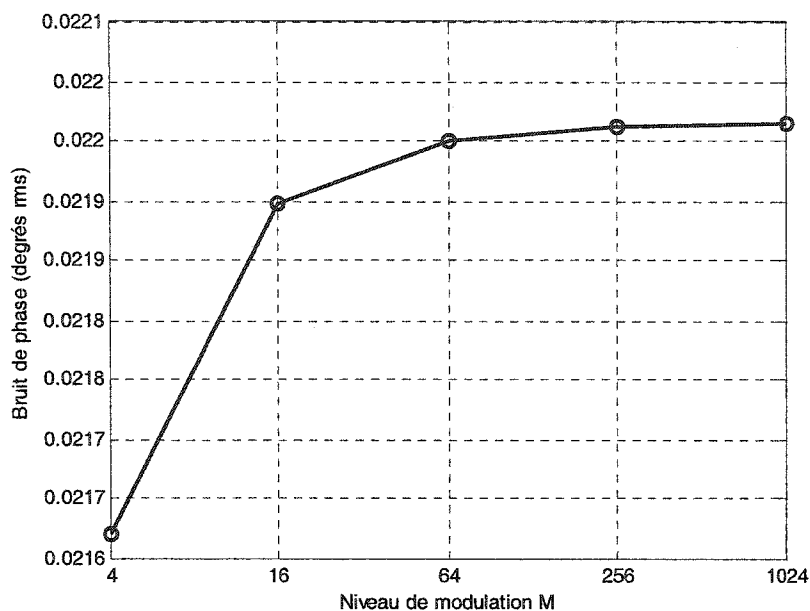


Figure 5.16 Bruit de phase $\theta_{j\text{-dét-rx}}$ en fonction de M . $N_T = 5$ (CPZ), $\alpha = 0.3$ et $B_L T = 10^{-3}$.

5.10 Effet de la quantification des coefficients

Dans une réalisation pratique, chaque coefficient du préfiltre est quantifié en utilisant un certain nombre de bits. La quantification des coefficients modifie la réponse à l'impulsion optimisée du préfiltre, ayant pour effet d'augmenter le bruit de phase. L'impact de la quantification des coefficients dépend du nombre de bits utilisés, et des valeurs spécifiques des coefficients avant quantification. Les figures 5.17 et 5.18 illustrent l'effet de la quantification des coefficients sur la puissance du bruit de phase, pour $N_T = 7$ et $\alpha = \{0.35, 0.7\}$. La puissance du bruit de phase sans quantification est tracée en pointillés.

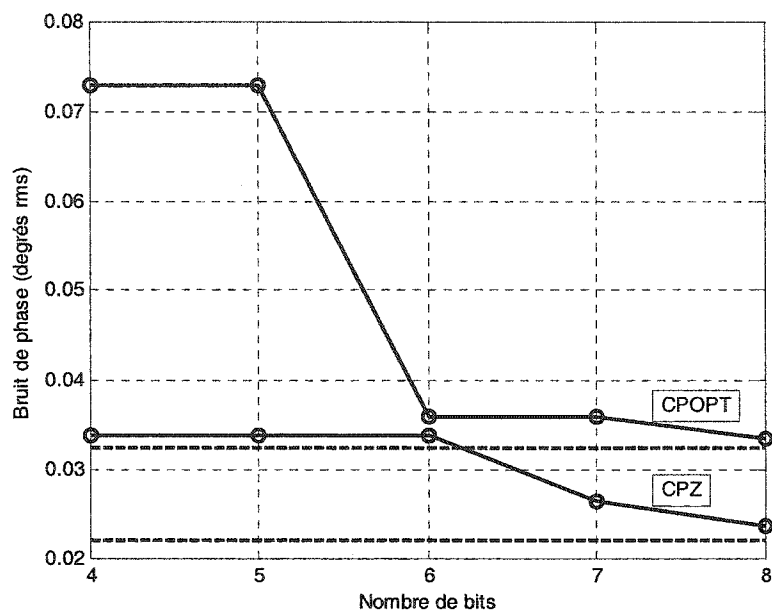


Figure 5.17 Effet sur le bruit de phase de la quantification des coefficients du préfiltre.

$N_T = 7$ et $\alpha = 0.35$.

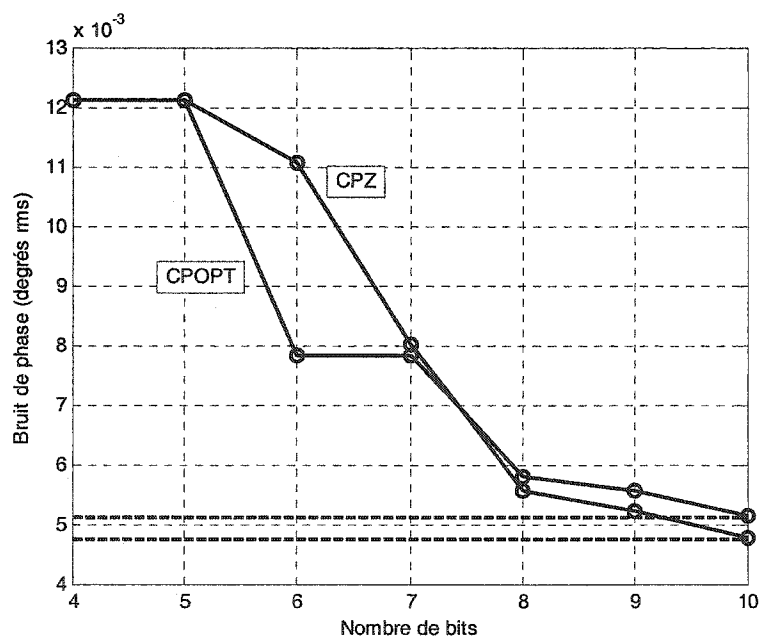


Figure 5.18 Effet sur le bruit de phase de la quantification des coefficients du préfiltre.

$N_T = 7$ et $\alpha = 0.7$.

Les figures 5.17 et 5.18 montrent que la sensibilité du bruit de phase au nombre de bits des coefficients varie beaucoup en fonction des coefficients initiaux. Ainsi, il est impossible de fournir un seuil où l'augmentation du nombre de bits des coefficients cesse d'améliorer les performances du préfiltre de façon notable.

5.11 Conclusion

Un algorithme de synchronisation des symboles, originalement développé par Gardner [12] pour une modulation QPSK, a été analysé dans ce chapitre. La sensibilité au bruit de phase étant reliée au niveau de modulation M , il devient rapidement nécessaire de combiner ce détecteur à un préfiltre, afin de mettre en forme le signal reçu et ainsi minimiser le bruit de phase à la sortie du PLL servant à synchroniser le récepteur. La réponse à l'impulsion analogique idéale d'un tel préfiltre a été présentée à la section 5.5.

La réalisation numérique FIR du préfiltre implique la troncation de la réponse à l'impulsion idéale (infinie). Les étapes menant au calcul de la variance de l'erreur de synchronisation en fonction des coefficients du préfiltre numérique ont été énumérées. La variance pouvant être calculée, il est ultimement possible de déterminer les coefficients optimaux du préfiltre minimisant la variance, à l'aide d'un algorithme d'optimisation numérique multidimensionnel comme la méthode de Lagrange. Une nouvelle méthode d'optimisation a été apportée, où les coefficients pairs sont forcés à zéro, réduisant la variance pour une complexité donnée dans certaines configurations.

D'autres techniques de synchronisation des symboles ont aussi été brièvement présentées, celle semblant la plus prometteuse étant celle développée par Harris [19], puisqu'elle ne nécessite pas de VCO. Le signal analogique reçu est échantillonné à un taux fixe, l'asservissement de l'instant d'échantillonnage idéal étant réalisé numériquement à l'aide d'un filtre interpolateur polyphase.

CHAPITRE 6

RÈGLES DE CONCEPTION D'UN SYSTÈME COMPLET

6.1 Introduction

Les chapitres précédents ont présenté la théorie relative aux circuits de génération et récupération d'horloge pour un système de communication QAM. La modulation QAM à haut niveau étant très sensible au bruit de phase [1], l'accent a été mis sur l'analyse du bruit.

Ce chapitre présente les règles de base pour la réalisation d'un système complet et analyse les performances de ce système.

6.2 Système à l'étude

Le schéma-bloc simplifié du système à l'étude est présenté à la figure 6.1. Le schéma-bloc général des PLL analysés à l'émetteur et au récepteur est présenté à la figure 6.2.

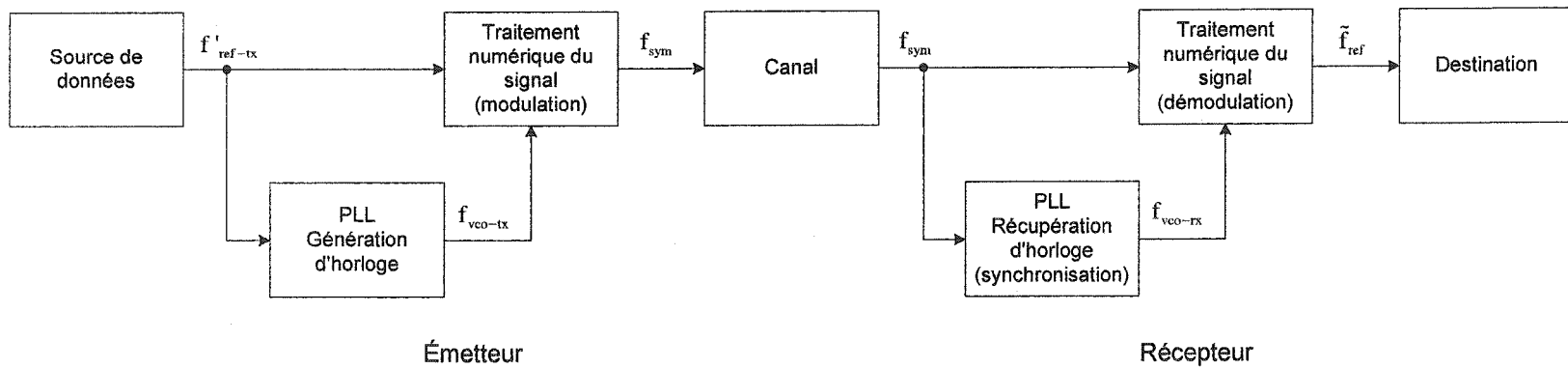


Figure 6.1 Schéma-bloc simplifié du système à l'étude.

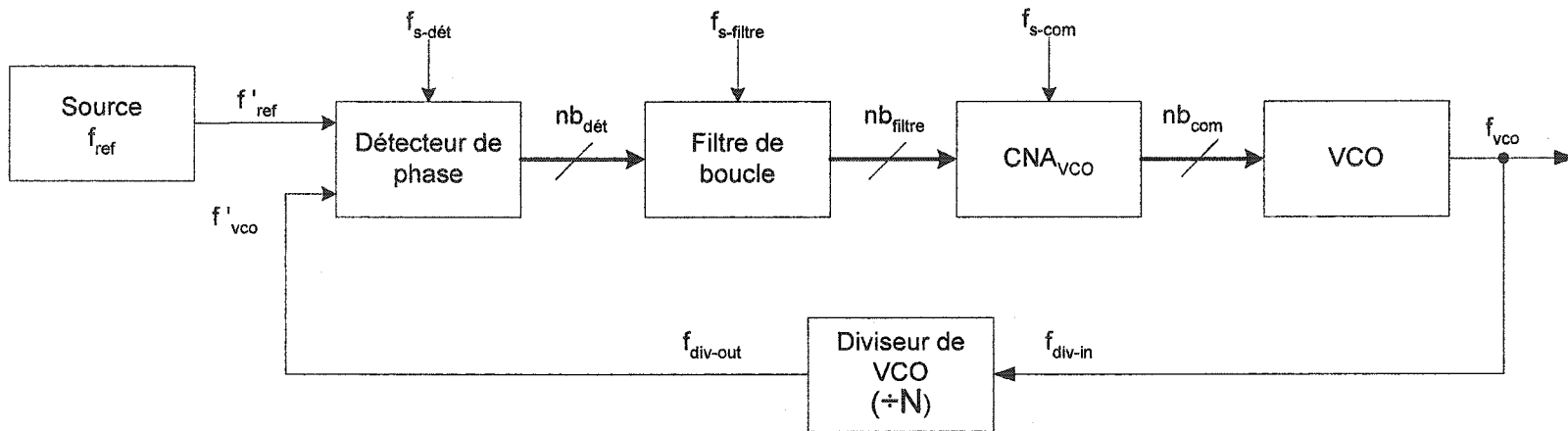


Figure 6.2 Schéma-bloc général des PLL utilisés (génération et synchronisation).

À la figure 6.1, le PLL à l'émetteur génère le signal d'horloge à la fréquence $f_{\text{vco-tx}}$, utilisé par le convertisseur numérique à analogique (CNA) du modem. Des dérivées de la fréquence $f_{\text{vco-tx}}$ sont aussi utilisées par le modem, dont le taux de symboles f_{sym} .

Au récepteur, le PLL estime l'instant d'échantillonnage idéal en observant le signal modulé reçu. Le signal à la sortie de ce PLL, à la fréquence $f_{\text{vco-rx}}$, est utilisé par le convertisseur analogique à numérique (CAN) du modem. La relation de fréquence entre $f_{\text{vco-rx}}$ et f_{ref} étant connue, la fréquence \tilde{f}_{ref} peut être dérivée de $f_{\text{vco-rx}}$ par un autre PLL ou un diviseur.

Le schéma de la figure 6.1 suppose une transmission en bande de base. Si une translation en fréquence parfaite est insérée aux extrémités du canal, l'analyse du modèle demeure valide.

Le chapitre 1 a démontré que la sensibilité au bruit de phase d'un système de communication QAM s'accroît lorsque le niveau de modulation augmente. Le bruit de phase est relié à l'erreur de synchronisation au niveau des symboles QAM. En supposant une fréquence d'échantillonnage f_{vco} égale à l'émetteur et au récepteur¹, le bruit de phase relié à l'erreur de synchronisation est défini comme suit :

$$\theta_{\text{j-sync}} = \frac{\sqrt{[\theta_{\text{vco-tx}}(t) - \theta_{\text{vco-rx}}(t)]^2}}{f_{\text{vco}}/f_{\text{sym}}} \quad (\text{rad rms}) \quad (6.1)$$

¹ Cette hypothèse de travail est conservée tout au long de ce chapitre afin d'alléger les équations.

Les performances du système sont reliées à la capacité du PLL au récepteur à bien asservir le signal reçu au taux de symboles f_{sym} . La tâche du PLL au récepteur sera facilitée si le bruit de phase du signal d'horloge à l'émetteur est minimum.

La réalisation d'un système complet consiste donc à définir les contraintes de bruit de phase à l'émetteur et au récepteur, puis choisir les paramètres de chaque bloc de telle sorte que ces contraintes soient respectées. Puisque le problème comporte plusieurs variables inconnues au départ, le processus de conception est itératif, tel que schématisé à la figure 6.3.

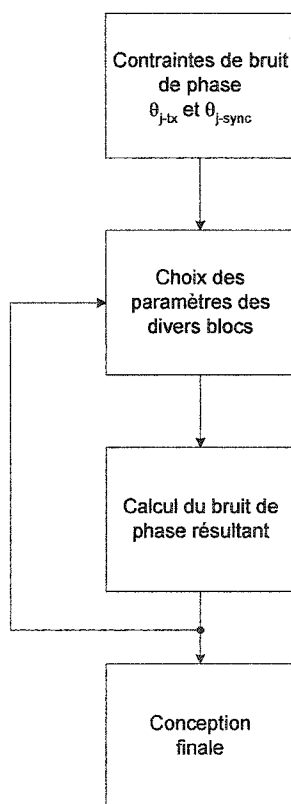


Figure 6.3 Processus itératif pour la réalisation du système.

6.3 Sommaire des paramètres à fixer pour la réalisation du système

La réalisation complète du système de génération et synchronisation des horloges pour un système de communication requiert l'ajustement de plusieurs paramètres. Selon les contraintes propres à l'application, certains paramètres peuvent être imposés. Le processus de conception doit alors être adapté.

Cette section présente sommairement les paramètres à fixer pour la réalisation du système complet. Ces paramètres sont :

- le bruit de phase total tolérable sur l'horloge à l'émetteur θ_{j-tx} ;
- le bruit de phase total tolérable lié à l'erreur de synchronisation des symboles modulés θ_{j-sync} ;
- la fréquence d'échantillonnage des convertisseurs f_{vco} ;
- les largeurs de bande de boucle à l'émetteur et au récepteur f_{n-tx} et f_{n-rx} ;
- la fréquence de comparaison du détecteur de phase à l'émetteur f'_{ref-tx} ;
- la fréquence d'échantillonnage du détecteur de phase à l'émetteur $f_{s-dét-tx}$;
- les performances de bruit de phase des VCO;
- les paramètres du diviseur fractionnaire à l'émetteur : nombre de bits des constantes, structure, ordre;
- les paramètres des convertisseurs pour la commande des VCO : nombre de bits à l'entrée et en sortie, fréquence d'opération, structure, ...;
- les paramètres du préfiltre au récepteur : nombre de coefficients, nombre de bits des coefficients;

Les sections suivantes présentent en détail l'effet de chacun des paramètres du système, de manière à guider le lecteur qui désire faire la réalisation d'un système complet. L'ordre de présentation reflète grossièrement l'ordre habituellement suivi dans le cadre du processus de conception d'un système complet.

6.4 Contraintes de bruit de phase à respecter

La première étape du processus de conception consiste à définir les contraintes de bruit de phase qu'il faudra respecter.

6.4.1 Bruit de phase total à l'émetteur

Au premier chapitre, nous avons vu que la précision en amplitude d'un CAN ou d'un CNA est liée à la précision de son horloge. Le bruit de phase sur l'horloge du convertisseur introduit une erreur temporelle sur l'échantillon converti, équivalant à une erreur en amplitude. Le nombre de bits effectifs du convertisseur peut ainsi être réduit.

Dans le cas d'une onde sinusoïdale franchissant toute la plage dynamique du convertisseur, le bruit de phase maximal tolérable sur l'horloge du convertisseur est lié au nombre de bits effectifs par l'équation suivante (1.11) :

$$\theta_{j\text{-conv_max}} = \frac{(f_{\text{conv}} / f_{\text{sin}})}{2^{\text{nb}_{\text{conv}} - 1}} \quad (\text{rad rms}). \quad (6.2)$$

Le paramètre f_{conv} représente la fréquence d'opération du convertisseur, f_{sin} est la fréquence maximale à convertir, et nb_{conv} est le nombre de bits effectifs du convertisseur. Par exemple, pour un rapport $f_{\text{conv}}/f_{\text{sin}} = 5$, le bruit de phase maximal tolérable pour obtenir 10 bits de précision est de 0.56°rms .

Une réduction du nombre de bits effectifs augmente la puissance du plancher de bruit de quantification. Cette problématique est plus importante à l'émetteur, puisqu'elle peut compromettre le respect de la contrainte du masque de transmission. Le bruit de phase maximal tolérable sur le signal d'horloge du CNA peut représenter la contrainte la plus

difficile à respecter dans le cadre de la réalisation d'un système de génération et synchronisation des horloges.

Le signal d'horloge du CNA à l'émetteur est généré par le PLL. Sa fréquence est $f_{\text{conv-tx}} = f_{\text{vco}}$. Le bruit de phase maximum tolérable sur le signal généré par le PLL à l'émetteur est donc :

$$\theta_{j\text{-tx}} = \frac{(f_{\text{vco}} / f_{\text{sin}})}{2^{nb_{\text{conv-tx}} - 1}} \quad (\text{rad rms}), \quad (6.3)$$

où f_{sin} est la fréquence maximale à convertir.

Le bruit de phase à l'émetteur $\theta_{j\text{-tx}}$ est relié au spectre de puissance du bruit de phase à la sortie du PLL $\mathcal{L}_{\text{PLL-tx}}(f)$ par l'équation suivante (1.3) :

$$\theta_{j\text{-tx}}^2 = 2 \int_0^{\infty} \mathcal{L}_{\text{PLL-tx}}(f) df \quad (\text{rad}^2). \quad (6.4)$$

La contrainte de bruit de phase $\theta_{j\text{-tx}}$ est choisie en fonction du nombre de bits effectifs nécessaires au CNA pour obtenir le plancher de bruit de quantification désiré. Les paramètres du PLL à l'émetteur doivent être choisis de manière à respecter la contrainte $\theta_{j\text{-tx}}$ établie avec l'équation (6.3).

6.4.2 Bruit de phase relié à l'erreur de synchronisation des symboles

Nous avons vu, au chapitre 1, que lorsque le CAN du récepteur échantillonne le signal reçu à un instant différent de l'instant d'échantillonnage idéal par rapport aux symboles, la fermeture de l'œil dégrade la tolérance au bruit du système de communication.

Noguchi et Nossek [1] présentent les courbes reliant la perte de puissance équivalente en fonction du bruit de phase de synchronisation des symboles. Ces courbes sont pour un taux d'erreur binaire (BER) de 10^{-6} . Pour les modulations à haut niveau ($M > 16$), les courbes présentées sont pour un facteur de mise en forme $\alpha = 0.5$ seulement. De plus, la courbe pour $M = 1024$ n'est pas illustrée. Des simulations ont permis de trouver des résultats très proches de ceux de Noguchi et Nossek (voir chapitre 1). Les principaux résultats de simulations sont résumés au tableau VI.I.

Tableau VI.I

Bruit de phase (erreur de synchronisation) pour $M = \{64, 256, 1024\}$,
 $\alpha = \{0.25, 0.5\}$, une perte de puissance $PP = \{0.1, 1\}$ dB et un taux
d'erreur binaire $BER = 10^{-6}$.

Modulation	$\alpha = 0.25$		$\alpha = 0.5$	
	0.1 dB	1 dB	0.1 dB	1 dB
64 QAM	1.4 °rms	3.6 °rms	1.9 °rms	4.7 °rms
256 QAM	0.8 °rms	2.0 °rms	0.9 °rms	2.4 °rms
1024 QAM	0.4 °rms	0.9 °rms	0.5 °rms	1.2 °rms

La contrainte de bruit de phase à respecter $\theta_{j\text{-sync}}$ est choisie en fonction du niveau de modulation, du facteur de mise en forme, et de la perte de puissance équivalente tolérée¹, pour un taux d'erreur binaire de $BER = 10^{-6}$. À noter que $\theta_{j\text{-sync}}$ est exprimé en radians alors que les résultats du tableau VI.I sont en degrés.

¹ Dans un système de communication, le signal de la porteuse peut être généré numériquement avec les horloges issues des PLL. Dans ce cas, le bruit de phase sur les horloges introduit du bruit de phase sur la porteuse, dégradant les performances du système de communication. La contrainte de bruit doit alors être ajustée de manière à tenir compte du bruit de phase injecté sur la porteuse. Les équations permettant de déterminer la contrainte de bruit dans cette situation débordent du cadre de ce document.

Le bruit de phase de l'horloge à l'émetteur fait varier l'instant d'échantillonnage idéal en fonction du temps. Puisque le PLL de récupération d'horloge au récepteur se verrouille au signal reçu, une portion du bruit de phase de l'horloge de l'émetteur sera asservie et ne contribuera pas à l'erreur de synchronisation. Le PLL de récupération d'horloge génère lui aussi du bruit de phase qui doit être pris en considération dans le calcul de $\theta_{j\text{-sync}}$.

Un PLL cesse graduellement d'asservir le signal d'entrée aux fréquences supérieures à la fréquence d'oscillation naturelle de la boucle,

$$f_n = \omega_n / 2\pi \quad (\text{Hz}). \quad (6.5)$$

Le PLL au récepteur doit asservir le signal reçu provenant de l'émetteur. Il doit aussi asservir le bruit de son propre VCO. Il doit filtrer le bruit provenant du canal, ainsi que le bruit généré par le bloc estimateur d'erreur de synchronisation. Le bruit de phase résultant $\theta_{j\text{-sync}}$ est constitué du bruit à asservir qui n'est pas asservi, et du bruit à filtrer qui n'est pas filtré.

Le spectre fréquentiel du bruit de phase de chaque source de bruit est mis en forme par la fonction de transfert correspondante du PLL au récepteur. À chaque source de bruit est associée une densité spectrale de bruit de phase $\mathcal{L}_{\text{source}}(f)$ observée à la sortie du PLL. Ce spectre est exprimé en (rad^2/Hz). La puissance totale du bruit de phase est reliée à la densité spectrale du bruit par l'intégrale (1.3):

$$\theta_{j\text{-source}}^2 = 2 \int_0^{\infty} \mathcal{L}_{\text{source}}(f) df \quad (\text{rad}^2). \quad (6.6)$$

Ainsi, le bruit de phase $\theta_{j\text{-sync}}$ relié à l'erreur de synchronisation des symboles est trouvé en faisant la somme des bruits de phase :

$$\left[\theta_{j\text{-sync}} \frac{f_{\text{vco}}}{f_{\text{sym}}} \right]^2 = 2 \left[\int_0^{\infty} \mathcal{L}_{\text{PLL-tx},n-a}(f) df + \int_0^{\infty} \mathcal{L}_{\text{vco-rx}}(f) df + \int_0^{\infty} \mathcal{L}_{\text{canal}}(f) df + \int_0^{\infty} \mathcal{L}_{\text{dét-rx}}(f) df + \int_0^{\infty} \mathcal{L}_{\text{com-rx}}(f) df \right] \quad (\text{rad}^2). \quad (6.7)$$

Le spectre dénoté $\mathcal{L}_{\text{PLL-tx},n-a}(f)$ représente le bruit de phase du PLL à l'émetteur qui n'a pas été asservi par le PLL du récepteur. Il est obtenu par l'équation :

$$\mathcal{L}_{\text{PLL-tx},n-a}(f) = \mathcal{L}_{\text{PLL-tx}}(f) \cdot \left| 1 - \frac{H_{\text{rx}}(s)}{N} \right|^2, \quad s = j2\pi f \quad (\text{rad}^2/\text{Hz}) \quad (6.8)$$

où $\mathcal{L}_{\text{PLL-tx}}(f)$ est le spectre observé à la sortie du PLL à l'émetteur. $H_{\text{rx}}(s)$ est la fonction de transfert du PLL au récepteur.

L'expression (6.7) est équivalente à :

$$\left[\theta_{j\text{-sync}} \frac{f_{\text{vco}}}{f_{\text{sym}}} \right]^2 = \theta_{j\text{-tx},n-a}^2 + \theta_{j\text{-vco-rx}}^2 + \theta_{j\text{-canal}}^2 + \theta_{j\text{-dét-rx}}^2 + \theta_{j\text{-com-rx}}^2 \quad (\text{rad}^2). \quad (6.9)$$

Les paramètres des PLL à l'émetteur et au récepteur doivent respecter la contrainte de bruit de phase $\theta_{j\text{-sync}}$ déterminée à l'aide du tableau VI.I.

6.5 Largeurs de bande de boucle

Les largeurs de bande de boucle des PLL à l'émetteur et au récepteur sont habituellement fixées assez tôt dans le processus de conception puisqu'elles influencent directement le

calcul de puissance du bruit de phase. Par contre, le choix optimal de la largeur de bande minimisant le bruit de phase dépend des paramètres fixés plus tard dans le processus. Ainsi, les largeurs de bande peuvent être fixées initialement en fonction d'objectifs de plage et de temps d'acquisition, pour être ensuite optimisées afin de minimiser le bruit de phase.

6.5.1 Plage et temps d'acquisition

Le temps requis pour qu'un PLL se verrouille au signal de référence est dénoté "temps d'acquisition". Le temps d'acquisition dépend de la largeur de bande du PLL, du facteur d'amortissement, du type de filtre de boucle et de l'écart de fréquence de la référence par rapport à sa fréquence nominale. La plage de fréquence de la référence où le PLL pourra éventuellement se verrouiller est séparée en deux parties : la plage d'acquisition rapide ("lock range") et la plage d'acquisition lente ("pull-in range").

Pour un PLL de 2^e ordre utilisant un détecteur d'erreur de phase sinusoïdal, la plage d'acquisition rapide est donnée par [10] :

$$\Delta\omega_{L,PI,SIN} = 2\zeta\omega_n \quad (\text{rad/s}). \quad (6.10)$$

Lorsque le détecteur d'erreur de phase est de type PFD ("phase frequency detector"), la plage d'acquisition rapide est étendue par un facteur de 2π en raison de la linéarité accrue de ce type de détecteur :

$$\Delta\omega_{L,PI,PFDD} = 4\pi\zeta\omega_n \quad (\text{rad/s}). \quad (6.11)$$

Dans le cas d'un PLL de 3^e ordre avec filtre AR, l'équation permettant d'obtenir la plage d'acquisition est plus complexe. Pour des valeurs pratiques du facteur d'amortissement,

i.e. pour $0.707 < \zeta < 1$, la plage d'acquisition rapide est approximativement égale à la largeur de bande de la boucle [13] lorsqu'un détecteur sinusoïdal est utilisé :

$$\Delta\omega_{L,AR,SIN} \approx \omega_n \quad (\text{rad/s}). \quad (6.12)$$

Finalement, pour un PLL de 3^e ordre avec détecteur de type PFD, la plage d'acquisition rapide est :

$$\Delta\omega_{L,AR,PFD} \approx 2\pi\omega_n \quad (\text{rad/s}). \quad (6.13)$$

Dans tous les cas, le temps d'acquisition est [10] :

$$T_L \approx \frac{2\pi}{\omega_n} \quad (\text{s}). \quad (6.14)$$

Puisque les filtres PI et AR ont une branche d'intégration pure, ils donnent lieu à un PLL dont la plage d'acquisition lente est infinie :

$$\Delta\omega_p \rightarrow \infty. \quad (6.15)$$

Dans les faits, la plage d'acquisition lente est limitée par la plage du VCO.

La largeur de bande de la boucle peut être initialement fixée en fonction d'un objectif de temps d'acquisition. Elle peut ensuite être ajustée en fonction du résultat des calculs des différentes sources de bruit de phase.

6.5.2 Largeur de bande de boucle à l'émetteur

La largeur de bande de boucle f_{n-tx} indique la fréquence à laquelle le VCO à l'émetteur cesse d'être asservi. Ainsi, pour $f < f_{n-tx}$, le bruit à la sortie du PLL sera principalement dû au bruit issu du détecteur d'erreur de phase et du diviseur fractionnaire. Pour $f > f_{n-tx}$, le bruit à la sortie du PLL sera surtout causé par le VCO. Habituellement, en fixant f_{n-tx} au point où le bruit du détecteur additionné à celui du diviseur croise la courbe du bruit du VCO, le bruit de phase total est près de sa valeur minimum. Cette situation est illustrée à la figure 6.4 pour des sources de bruit hypothétiques.

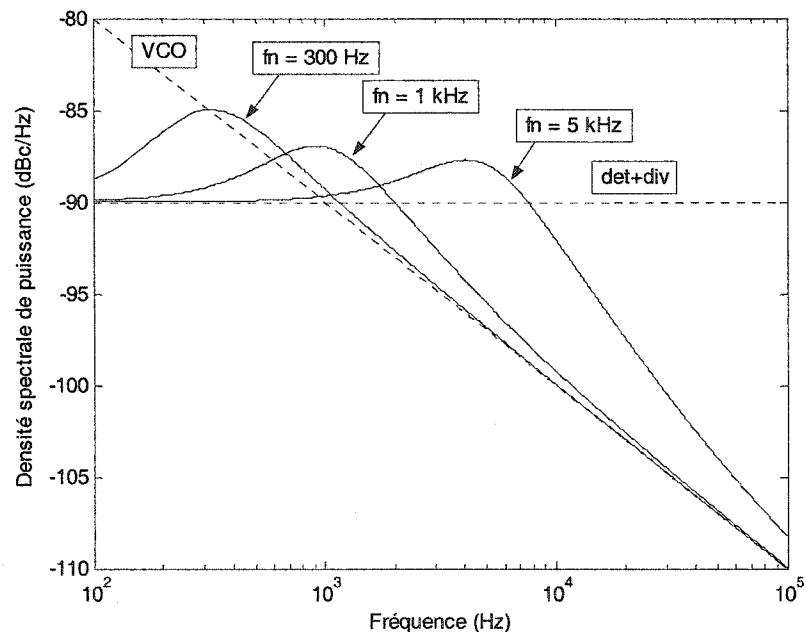


Figure 6.4 Spectre du bruit à la sortie du PLL, pour des largeurs de bande de boucle $f_n = \{300, 1\ 000, 5\ 000\}$ Hz et un facteur d'amortissement $\zeta = 0.707$.

À la figure 6.4, le bruit combiné du détecteur et du diviseur est plat à -90 dBc/Hz. Le bruit de phase du VCO est de -80 dBc/Hz @ 100 Hz, avec une pente de -10 dB/décade. Les courbes des deux sources de bruit se croisent à $f = 1\ 000$ Hz. Le spectre du bruit

total à la sortie du PLL est tracé pour $f_n = \{300, 1\ 000, 5\ 000\}$ Hz. La figure 6.4 montre que le bruit à la sortie du PLL tend à se rapprocher de la courbe du VCO à l'extérieur de la largeur de bande du PLL. La figure 6.5 trace la puissance du bruit à la sortie du PLL, intégrée de 0 à 1 MHz, en fonction de f_n . Les sources de bruit sont les mêmes qu'à la figure 6.4.

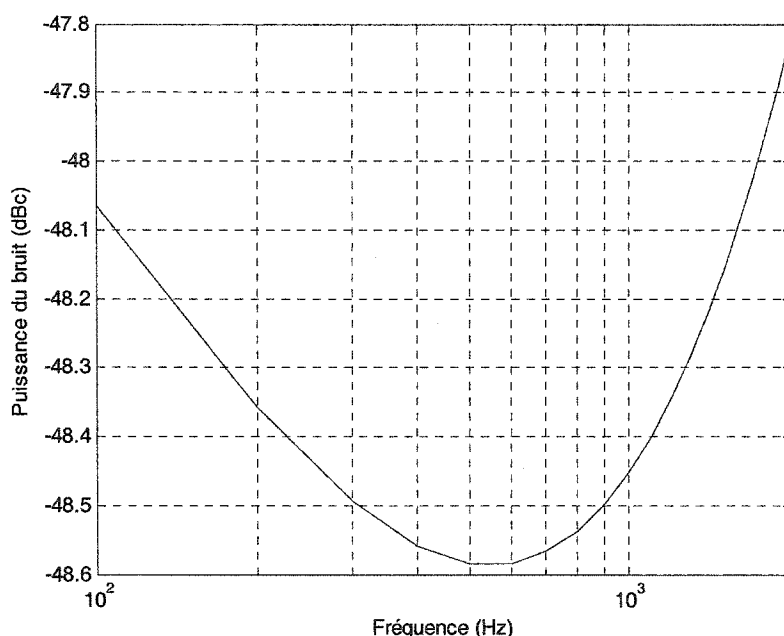


Figure 6.5 Bruit total à la sortie du PLL en fonction de la largeur de bande de boucle, pour les mêmes sources de bruit qu'à la figure 6.4.

La figure 6.5 démontre que le bruit total atteint un minimum lorsque $f_n = 530$ Hz, alors que les courbes des sources de bruit se croisent à $f = 1\ 000$ Hz (voir figure 6.4). La forme de la courbe de la figure 6.5 est particulière aux spectres de bruit de la figure 6.4. Des bruits d'une autre nature auraient engendré une puissance du bruit en fonction de f_n différente. Ainsi, le choix de f_{n-tx} peut être fixé initialement au point où les courbes se croisent, et être ensuite optimisé pour minimiser le bruit de phase total à l'émetteur.

6.5.3 Largeur de bande de boucle au récepteur

Le choix de la largeur de bande f_{n-tx} de la boucle au récepteur est un compromis. Une plus grande largeur de bande implique :

- un meilleur asservissement du bruit de phase généré à l'émetteur;
- un meilleur asservissement du bruit de phase du VCO au récepteur;
- une acquisition plus rapide au récepteur;

mais,

- une réduction du filtrage du bruit du canal;
- une réduction du filtrage du bruit du détecteur du PLL au récepteur;
- une dérive plus rapide de la fréquence de sortie en cas de perte momentanée du signal.

Tel que mentionné précédemment, la largeur de bande de boucle peut être déterminée au départ en fonction d'un objectif de temps d'acquisition. Une fois les paramètres des PLL fixés, la largeur de bande peut être optimisée pour minimiser le bruit de phase à l'aide des équations présentées dans ce chapitre.

6.6 Calcul du bruit de phase

La section 6.4 a décrit les équations permettant de calculer θ_{j-tx} et θ_{j-sync} en fonction des différentes sources de bruit de phase des PLL. Les contraintes de bruit de phase θ_{j-tx} et θ_{j-sync} ayant été fixées, les valeurs des divers paramètres des PLL peuvent être choisies de manière à respecter ces contraintes.

Cette section présente les équations permettant de calculer la puissance du bruit de phase de chaque source de bruit du système de génération et synchronisation des horloges.

6.6.1 Bruit du canal

Le canal utilisé pour la transmission du signal modulé introduit du bruit. Ce bruit est présent à l'entrée du PLL au récepteur et contribue donc au bruit de phase à la sortie du PLL.

Si le bruit du canal est blanc, le rapport signal à bruit SNR_o à la sortie du PLL est relié au rapport signal à bruit du canal SNR_i , à la largeur de bande équivalente B_{L-rx} du PLL, ainsi qu'à la largeur de bande du canal B_i par l'expression [10] :

$$SNR_o = SNR_i \frac{B_i}{2B_{L-rx}} . \quad (6.16)$$

De plus [10] :

$$SNR_o = \frac{1}{2 \cdot \theta_{j\text{-canal}}^2} . \quad (6.17)$$

La combinaison des équations (6.16) et (6.17) permet de trouver directement la contribution du bruit du canal sur $\theta_{j\text{-sync}}$.

6.6.2 Préfiltre du récepteur

Tel que vu au chapitre 5, le bruit du bloc estimateur d'erreur de synchronisation $\theta_{j\text{-dét-rx}}^2$ est essentiellement relié à la performance du préfiltre. Les équations (5.43) et (5.44) re-

lient le bruit de phase $\theta_{j\text{-dét-rx}}$ à la largeur de bande de bruit $B_{L\text{-rx}}$ du PLL et aux coefficients du préfiltre.

Les équations décrites au chapitre 5 supposent un PLL de 1^{er} ordre. Pour une même largeur de bande de bruit $B_{L\text{-rx}}$, un PLL de 2^e ou 3^e ordre devrait présenter sensiblement les mêmes performances de bruit, tout en réduisant le temps d'acquisition. L'optimisation des coefficients du préfiltre peut donc être faite selon la méthode décrite au chapitre 5. Le nombre de coefficients N_T du préfiltre peut être fixé initialement en utilisant les figures 5.14 et 5.15. Le nombre de coefficients pourra ensuite être ajusté en fonction du résultat de l'optimisation, étant donné $\theta_{j\text{-sync}}$. Finalement, les paramètres du filtre de boucle sont calculés afin de réaliser un PLL satisfaisant $B_{L\text{-rx}}$, à l'aide des équations tirées du chapitre 3. Le gain du détecteur K_d (V/rad) est dépendant des coefficients du préfiltre, et est défini par l'équation (5.31).

6.6.3 Oscillateurs (VCO)

Lorsque les contraintes de bruit de phase sont relativement sévères, les VCO peuvent devenir une source importante de bruit de phase.

Les fabricants fournissent habituellement la courbe du bruit de phase en boucle ouverte $\mathcal{L}_{\text{vco-bo}}(f)$ dans la fiche technique du VCO.

La contribution du bruit de phase du VCO à la sortie du PLL est trouvée en utilisant la fonction de transfert correspondante, trouvée au chapitre 3 (3.48):

$$|H_{\text{vco}}(s)| = \left| 1 - \frac{H(s)}{N} \right|. \quad (6.18)$$

Ainsi,

$$\mathcal{L}_{\text{vco}}(f) = \mathcal{L}_{\text{vco-bo}}(f) \cdot \left| 1 - \frac{H(s)}{N} \right|^2, \quad s = j2\pi f \quad (\text{rad}^2 / \text{Hz}), \quad (6.19)$$

où $H(s)$ est la fonction de transfert du PLL. Pour un PLL de 2^e ordre avec un filtre PI (3.19) :

$$H_{\text{PI}}(s) = N \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}, \quad (6.20)$$

alors que pour un PLL de 3^e ordre (3.26) :

$$H_{\text{AR}}(s) = N \frac{(1 + 2\zeta)\omega_n^2 s + \omega_n^3}{s^3 + (1 + 2\zeta)\omega_n s^2 + (1 + 2\zeta)\omega_n^2 s + \omega_n^3}. \quad (6.21)$$

Les VCO doivent être choisis de telle sorte que leur bruit de phase en boucle fermée respecte la contrainte de bruit de phase $\theta_{j\text{-sync}}$.

6.6.4 Détecteur d'erreur de phase à l'émetteur

Le chapitre 3 a démontré qu'en présence d'un détecteur et d'un filtre de boucle numériques, l'erreur de phase est quantifiée avec une certaine résolution liée aux fréquences des signaux. Il a été établi que la résolution du détecteur était (3.35) :

$$\theta_{\text{qPFD}} = 2\pi \left(\frac{f'_{\text{ref}}}{f_{\text{s-dét}}} \right) \quad (\text{rad}) \quad (6.22)$$

où f'_{ref} est la fréquence des signaux à l'entrée du détecteur (aussi appelée fréquence de comparaison), et $f_{s-dét}$ est la fréquence d'échantillonnage des pulses Up et Down à la sortie du détecteur.

Nous avons également trouvé que le spectre de bruit à la sortie du détecteur était lié à la résolution θ_{qPFD} du détecteur par la formule (3.38) :

$$|S_{qPFD}(f)|^2 = K_d^2 \left(\frac{2\pi}{f_{s-dét}} \right)^2 \frac{f'_{ref}}{12} \quad (V^2 / Hz). \quad (6.23)$$

Finalement, la fonction de transfert du bruit du détecteur est (3.44) :

$$|H_{dét}(s)| = \frac{|H(s)|}{K_d}. \quad (6.24)$$

$H(s)$ est la fonction de transfert du PLL (équations (6.20) et (6.21)).

Lorsque le PLL est verrouillé,

$$N = \frac{f_{vco}}{f'_{vco}} = \frac{f_{vco}}{f'_{ref}}. \quad (6.25)$$

La densité spectrale de bruit du détecteur de type PFD à la sortie du PLL est donnée par :

$$\mathcal{L}_{PFD}(f) = |S_{qPFD}(f)|^2 \cdot |H_{dét}(s)|^2, s = j2\pi f \quad (rad^2 / Hz) \quad (6.26)$$

$$\mathcal{L}_{\text{PFD}}(f) = \left(\frac{2\pi f_{\text{vco}}}{f_{\text{s-dét}} \sqrt{12f'_{\text{ref}}}} \left| \frac{H(s)}{N} \right| \right)^2, \quad s = j2\pi f \quad (\text{rad}^2 / \text{Hz}). \quad (6.27)$$

La fréquence de sortie f_{vco} est fixée par l'application. Habituellement, elle ne peut pas être changée. Pour minimiser le bruit produit par le détecteur, il s'agit de maximiser la fréquence d'échantillonnage $f_{\text{s-dét}}$ ainsi que la fréquence de comparaison f'_{ref} . La limite supérieure de ces deux paramètres est souvent fixée par la technologie utilisée pour réaliser le circuit. De plus, la fréquence de comparaison f'_{ref} pourrait difficilement être supérieure à la fréquence de référence f_{ref} .

6.6.5 Diviseur fractionnaire

L'utilisation d'un diviseur fractionnaire dans la boucle de rétroaction du PLL permet de générer des fréquences autres que les multiples entiers de la fréquence de comparaison f'_{ref} . Le chapitre 4 a démontré que le spectre à la sortie d'un diviseur fractionnaire sigma-delta était décrit par l'équation (4.11) :

$$\mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f) = \left[\frac{2^{L_{\text{div}}} f_{\text{div-in}}}{(\tilde{N}(\tilde{N}+1)) f \sqrt{12f_{\text{div-out}}}} \sin^{L_{\text{div}}} \left(\frac{\pi f}{f_{\text{div-out}}} \right) \right]^2 \quad (\text{rad}^2 / \text{Hz}). \quad (6.28)$$

L_{div} est l'ordre du convertisseur sigma-delta, $f_{\text{div-in}}$ et $f_{\text{div-out}}$ sont respectivement les fréquences d'entrée et de sortie du diviseur. \tilde{N} est la partie entière du diviseur fractionnaire.

La fonction de transfert du bruit du diviseur est celle du PLL, décrite aux équations (6.20) et (6.21). Ainsi, le spectre de bruit de phase dû au diviseur fractionnaire, à la sortie du PLL est :

$$\mathcal{L}_{\text{div-}\Sigma\Delta}(f) = \mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f) \cdot |H(s)|^2, s = j2\pi f \quad (\text{rad}^2 / \text{Hz}). \quad (6.29)$$

Lorsque le diviseur fractionnaire est inséré directement entre le VCO et le détecteur de phase, alors $f_{\text{div-in}} = f_{\text{vco}}$ et $f_{\text{div-out}} = f'_{\text{vco}} = f'_{\text{ref}}$. Ainsi, l'augmentation de la fréquence de comparaison f'_{ref} diminue le niveau de bruit généré par le diviseur fractionnaire, ce qui va dans le même sens que le bruit provenant du détecteur d'erreur de phase. Cette remarque confirme que la fréquence de comparaison devrait être fixée au maximum offert par la technologie utilisée afin de minimiser le bruit de phase à la sortie du PLL.

L'ordre du convertisseur L_{div} est habituellement 2 ou 3. Le chapitre 2 a établi qu'un convertisseur de premier ordre avait tendance à générer des raies spectrales fixes, alors qu'un convertisseur d'ordre supérieur à 3 était instable lorsque la plage de sortie est limitée.

Le nombre de bits quantifiant les paramètres K_{fr} , M_{fr} et \check{N} est fixé en fonction de l'agilité en fréquence désirée à la sortie du PLL.

6.6.6 Bruit sur la commande du VCO

Les PLL étudiés ici utilisent un filtre de boucle numérique. La sortie du filtre de boucle, aussi appelée la commande, est connectée à un CNA utilisant nb_{com} bits de quantification. La quantification de la commande du VCO introduit du bruit à la sortie du PLL.

En supposant un CNA sigma-delta entre le filtre de boucle numérique et le VCO analogique, alors le spectre de bruit de quantification mis en forme est décrit à l'aide de l'expression (2.6) :

$$|S_{\text{q}\Sigma\Delta\text{com}}(f)|^2 = \frac{2^{2L_{\text{com}}} \Delta_{\text{qcom}}^2}{12f_{\text{s-com}}} \sin^{2L_{\text{com}}}\left(\frac{\pi f}{f_{\text{s-com}}}\right) \quad (\text{V}^2 / \text{Hz}), \quad (6.30)$$

donnée au chapitre 2. En fixant $L_{\text{com}} = 0$, l'expression du spectre de quantification sans la mise en forme par conversion sigma-delta est retrouvée. La fréquence d'opération du CNA est $f_{\text{s-com}}$. Le pas de quantification Δ_{qcom} est relié au nombre de bits nb_{com} à la sortie du convertisseur. En restreignant la plage dynamique du convertisseur entre ± 1 V, alors :

$$\Delta_{\text{qcom}} = \frac{2}{2^{nb_{\text{com}}}} \quad (\text{V}). \quad (6.31)$$

Le gain équivalent K_0 du VCO est :

$$K_0 = 2\pi \frac{\Delta f_{\text{max-vco}}}{2} \quad (\text{rad/s/V}). \quad (6.32)$$

L'équation (6.32) suppose une réponse linéaire du VCO sur toute sa plage d'opération $\Delta f_{\text{max-vco}}$ (Hz). Lorsque la sortie est quantifiée en n'utilisant qu'un seul bit, les deux valeurs possibles en sorties sont $\{-1, +1\}$. Le pas de quantification est alors $\Delta_{\text{qcom}_{\pm 1}} = 2$.

Le bruit de la commande est mis en forme par le convertisseur sigma-delta avec une pente de 20 dB/décade/ordre. Le nombre de bits à la sortie du filtre de boucle nb_{filtre} , i.e. à l'entrée du CNA_{VCO} , définit le plancher de bruit de quantification. Le plancher de bruit est donné par l'expression (2.2) :

$$|S_{\text{qfiltre}}(f)|^2 = \frac{\Delta_{\text{qfiltre}}^2}{12f_{\text{s-com}}} \quad (\text{V}^2/\text{Hz}). \quad (6.33)$$

Le pas de quantification à la sortie du filtre de boucle Δ_{qfiltre} est :

$$\Delta_{q\text{filtre}} = \frac{2}{2^{nb_{\text{filtre}}}} \quad (\text{V}). \quad (6.34)$$

Ainsi, le spectre de bruit de la commande est :

$$|S_{q\text{com}}(f)|^2 = |S_{q\text{filtre}}(f)|^2 + |S_{q\Delta\text{com}}(f)|^2 \quad (\text{V}^2 / \text{Hz}). \quad (6.35)$$

À titre d'exemple, la courbe $|S_{q\text{com}}(f)|^2$ est tracée à la figure 6.6, pour les paramètres suivants :

Tableau VI.II

Paramètres utilisés pour tracer la figure 6.6.

Paramètre	Symbole	Valeur
Nombre de bits à l'entrée du CNA _{VCO}	nb _{filtre}	16
Nombre de bits à la sortie du CNA _{VCO}	nb _{com}	1
Ordre du CNA _{VCO}	L _{com}	2
Fréquence d'opération du CNA _{VCO}	f _{s-com}	1 MHz

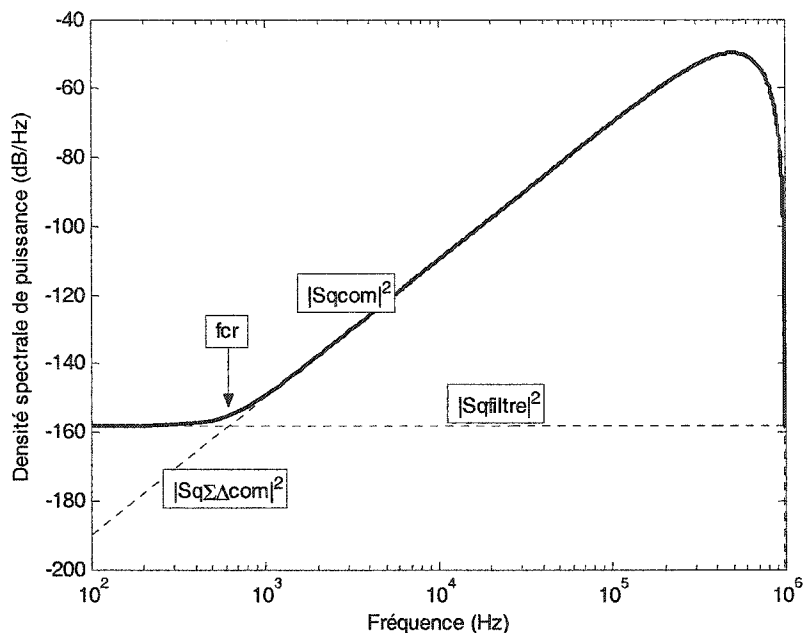


Figure 6.6 Spectre du bruit de la commande du VCO. Paramètres du tableau VI.II.

La figure 6.6 permet de constater que le bruit de quantification est mis en forme par le convertisseur sigma-delta, alors que le plancher de bruit est fixé par le nombre de bits à l'entrée du convertisseur. À partir de la fréquence de croisement f_{cr} , la source dominante de bruit est $|S_{q\Sigma\Delta com}(f)|^2$.

Le bruit de la commande est intégré par le VCO. La pente du bruit est donc atténuée de 20 dB/décade. Pour les convertisseurs d'ordre $L_{com} > 1$, la puissance du bruit de la commande à la sortie du PLL continuera d'augmenter en fonction de la fréquence. Un filtre analogique doit donc être inséré entre le convertisseur et le VCO. La fréquence de coupure f_{cfa} du filtre analogique doit être suffisamment élevée par rapport à la largeur de bande de la boucle pour ne pas affecter la dynamique de la boucle. L'ordre n_{fa} du filtre analogique doit être suffisant pour écraser le bruit de quantification du CNA.

À la sortie du PLL, le spectre de bruit de la commande du VCO est donné par l'expression :

$$\mathcal{L}_{\text{com}}(f) = |S_{\text{qcom}}(f)|^2 |H_{\text{fa}}(f)|^2 |H_{\text{com}}(s)|^2, s = j2\pi f \quad (\text{rad}^2 / \text{Hz}), \quad (6.36)$$

où $|H_{\text{fa}}(f)|^2$ est la réponse en fréquence du filtre analogique et $|H_{\text{com}}(f)|^2$ est la fonction de transfert du bruit de la commande du PLL, trouvée au chapitre 3. Pour un PLL de 2^e ordre (3.46),

$$H_{\text{comPI}}(s) = K_0 \frac{s}{s^2 + 2\zeta\omega_n s + \omega_n^2}, \quad (6.37)$$

alors que pour un PLL de 3^e ordre (3.47),

$$H_{\text{comAR}}(s) = K_0 \frac{s^2 + \omega_n(1 + 2\zeta)s}{s^3 + \omega_n(1 + 2\zeta)s^2 + \omega_n^2(1 + 2\zeta)s + \omega_n^3}. \quad (6.38)$$

La figure 6.7 trace le spectre de bruit de la commande du VCO à la sortie du PLL $\mathcal{L}_{\text{com}}(f)$, avec et sans filtre analogique. Les paramètres pour la simulation sont énumérés au tableau VI.III.

Tableau VI.III

Paramètres utilisés pour tracer la figure 6.7.

Paramètre	Symbole	Valeur
Nombre de bits à l'entrée du CNA _{VCO}	nb _{filtre}	16
Nombre de bits à la sortie du CNA _{VCO}	nb _{com}	1
Ordre du CNA _{VCO}	L _{com}	2

Fréquence d'opération du CNA_{VCO}	f_{s-com}	1 MHz
Plage de fréquence à la sortie du VCO	$\Delta f_{max-vco}$	1 MHz
Fréquence de coupure du filtre analogique	f_{cfa}	100 kHz
Ordre du filtre analogique	n_{fa}	2
Largeur de bande du PLL	f_n	10 kHz
Facteur d'amortissement du PLL	ζ	0.707
Type de PLL	-	PI (2 ^e ordre)

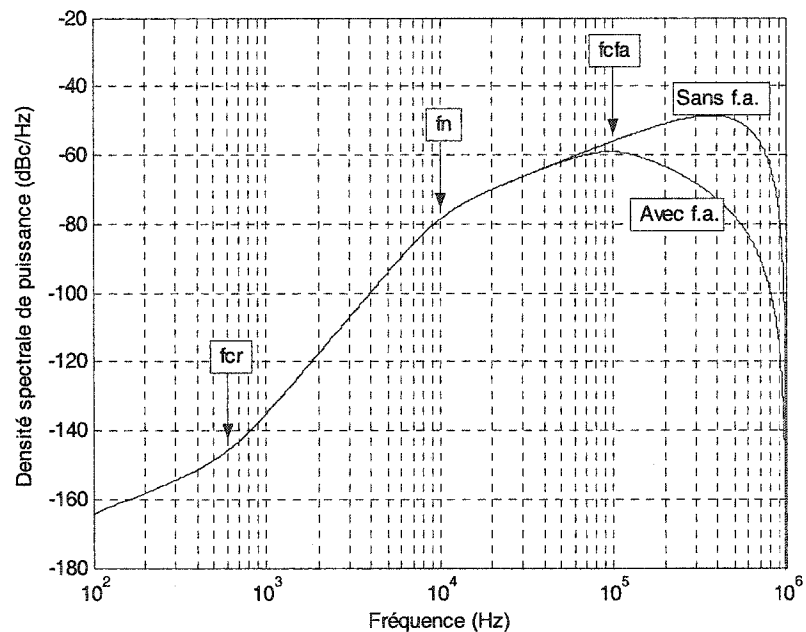


Figure 6.7 Bruit de la commande du VCO à la sortie du PLL. Paramètres de simulation du tableau VI.III.

À la figure 6.7, la courbe de bruit est sectionnée en 4 parties :

- Pour $f < f_{cr}$, le bruit à la sortie du PLL est celui du plancher de bruit, asservi par le PLL. La pente est de $0 + 20 = 20$ dB/décade;

- pour $f_{cr} < f < f_n$, le bruit à la sortie du PLL est dû à la quantification sigma-delta, asservi par le PLL. La pente de $40 + 20 = 60$ dB/décade;
- pour $f_n < f < f_{cfa}$, le bruit de quantification du CNA sigma-delta est intégré par le VCO, donnant une pente de $40 - 20 = 20$ dB/décade;
- pour $f > f_{cfa}$, le bruit de quantification du CNA sigma-delta est intégré par le VCO et atténué par le filtre analogique, donnant une pente de $40 - 20 - 40 = -20$ dB/décade. La fréquence d'opération du CNA étant de $f_{s-com} = 1$ MHz, la pente du bruit est arrondie par le facteur $\sin^{2L_{com}}(\pi f / f_{s-com})$ dans l'équation (6.30).

L'effet du filtre analogique est évident pour $f > f_{cfa}$.

6.6.7 Bruit total à la sortie du PLL

La contribution des différentes sources de bruit d'un PLL est obtenue en utilisant les équations développées aux sections précédentes. Lorsque chaque source de bruit est indépendante, le spectre de bruit de phase à la sortie du PLL est simplement l'addition de la puissance de chaque source de bruit. Le spectre de densité de puissance du bruit de phase à la sortie du PLL est donc :

$$\mathcal{L}_{PLL}(f) = \mathcal{L}_{ref}(f) + \mathcal{L}_{dét}(f) + \mathcal{L}_{div}(f) + \mathcal{L}_{com}(f) + \mathcal{L}_{vco}(f) \quad (\text{rad}^2/\text{Hz}). \quad (6.39)$$

Les sources de bruit sont respectivement la référence, le détecteur d'erreur de phase, le diviseur (fractionnaire), la commande du VCO, et le VCO. À l'émetteur, le bruit de la référence est souvent considéré négligeable. Au récepteur, le bruit de la référence est, en fait, le spectre de bruit de phase du PLL de l'émetteur. Les spectres $\mathcal{L}_{source}(f)$ représentent le bruit de chaque source, mis en forme par la fonction de transfert correspondante.

6.7 Conclusion

Dans un système de communication numérique QAM à haut niveau, une attention particulière doit être portée au niveau de bruit de phase des horloges. Ce chapitre fournit les outils nécessaires au lecteur qui désire réaliser un système de génération et synchronisation des horloges, en ayant une contrainte de bruit de phase à respecter.

La première étape consiste habituellement à définir les contraintes de bruit de phase. S'ensuit un processus de conception itératif, où les paramètres du système sont ajustés de manière à respecter les contraintes de bruits de phase.

Les équations permettant de calculer l'impact de chaque paramètre du PLL sur le spectre de bruit de phase, à la sortie du PLL, ont été développées en se référant aux notions des chapitres précédents. Les efforts de conception peuvent donc être orientés vers les sources de bruits prédominantes.

Un PLL de génération d'horloge a été réalisé en pratique. Le chapitre 7 présente les performances de bruit théoriques et pratiques de ce PLL.

CHAPITRE 7

RÉALISATION D'UN CIRCUIT DE GÉNÉRATION D'HORLOGE ET ANALYSE DES RÉSULTATS

7.1 Introduction

Chaque bloc constituant un PLL est une source potentielle de bruit. Pour qu'un PLL soit conçu et réalisé de manière à minimiser le bruit, il est important de connaître les caractéristiques de chaque source de bruit. Il est alors possible d'orienter les efforts de conception vers les sources de bruit prédominantes.

Au chapitre 6, les notions théoriques des chapitres précédents ont été rassemblées. Les équations prédisant le comportement du PLL au niveau du bruit ont été présentées.

Un système de génération d'horloge a été conçu et réalisé. Ce système est basé sur un PLL entièrement numérique (sauf pour le VCO) avec diviseur fractionnaire. D'abord, le spectre de densité de puissance du bruit de phase à la sortie du PLL est calculé à l'aide des équations du chapitre 6, pour les paramètres spécifiques du PLL réalisé. Ensuite, les résultats pratiques sont présentés. Ces résultats sont finalement comparés aux spectres théoriques, avec discussion.

7.2 Système réalisé

Le circuit de génération d'horloge de la figure 7.1 a été réalisé sur une plate-forme de développement. Le traitement numérique du signal est effectué par un FPGA.

Les paramètres du système réalisé sont donnés au tableau VII.I.

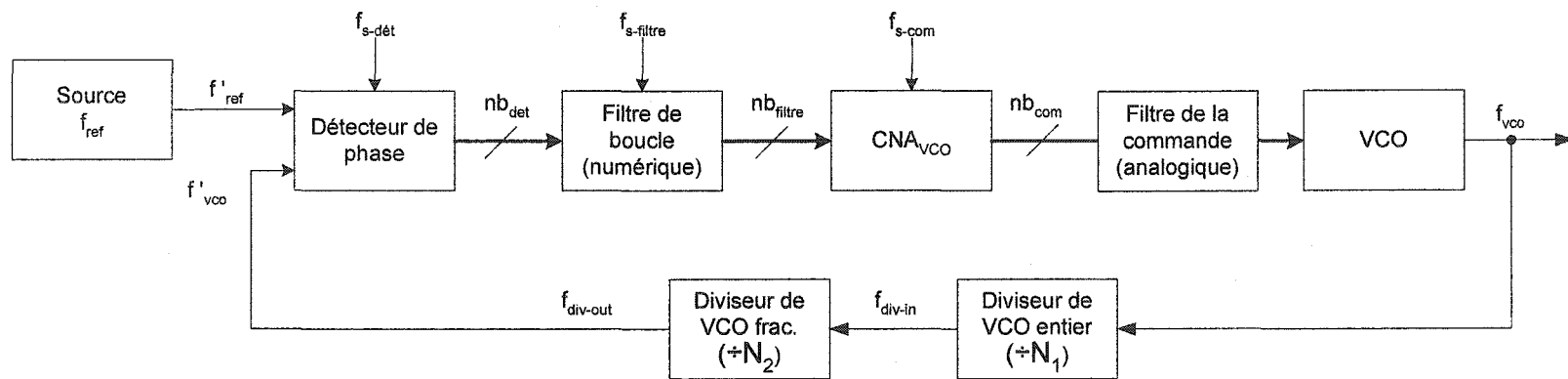


Figure 7.1 Schéma-bloc du PLL de génération d'horloge réalisé.

Tableau VII.I

Paramètres utilisés pour la réalisation du système de génération d'horloge.

Paramètre	Symbole	Valeur	Unité
Fréquence de référence	f_{ref}	34	MHz
Fréquence de sortie	f_{vco}	1.200001	GHz
Fréquence de comparaison	f'_{ref}, f'_{vco}	17	MHz
Fréquence d'échantillonnage du détecteur	$f_{s-dét}$	300	MHz
Fréquence à l'entrée du diviseur fractionnaire	f_{div-in}	300	MHz
Fréquence à la sortie du diviseur fractionnaire	$f_{div-out}$	17	MHz
Fréquence d'échantillonnage du CNA _{VCO}	f_{s-com}	500	kHz
Nombre de bits à la sortie du détecteur	$nb_{dét}$	10	bits
Nombre de bits à la sortie du filtre de boucle	nb_{filtre}	20	bits
Nombre de bits à la sortie du CNA _{VCO}	nb_{com}	16	bits
Ordre du CNA _{VCO} (sigma-delta)	L_{com}	{0, 2}	–
Tremblement CNA _{VCO} (sigma-delta)	$(\delta_d/\Delta_q)_{CNA}$	0.375	–
Fréquence de coupure du filtre analogique	f_{cfa}	50	kHz
Ordre du filtre analogique (Butterworth)	n_{fa}	4	–
Fréquence minimum à la sortie du VCO	$f_{vco-min}$	1.15	GHz
Fréquence maximum à la sortie du VCO	$f_{vco-max}$	1.30	GHz
Valeur du diviseur de fréquence entier	N_1	4	–
Valeur du diviseur de fréquence fractionnaire	N_2	$17 \frac{44001}{68000}$	–
Ordre du diviseur fractionnaire (sigma-delta)	L_{div}	3	–
Tremblement diviseur fractionnaire	$(\delta_d/\Delta_q)_{div}$	0.375	–
Type de filtre de boucle	–	AR	–
Fréquence d'oscillation naturelle du PLL	$f_n = \omega_n/2\pi$	1	kHz
Facteur d'amortissement du PLL	ζ	1	–

Ce circuit a été conçu pour un système de communication 1024 QAM avec un facteur de mise en forme $\alpha = 0.3$. Le taux de symbole $f_{\text{sym}} = 100$ MBauds.

Le nombre de bits effectifs nécessaire sur le convertisseur $n_{\text{b-conv}} = 7$ pour respecter la contrainte du masque de transmission¹. La fréquence maximale à transmettre est :

$$f_{\text{sin}} = \left(\frac{1+\alpha}{2} \right) f_{\text{sym}} = 65 \text{ (MHz)}. \quad (7.1)$$

La contrainte de bruit de phase totale à l'émetteur est trouvée à l'aide de l'équation (6.3) :

$$\theta_{\text{j-tx}} < \frac{180 (1200/65)}{\pi 2^{7-1}} = 16.5 \text{ (°rms)}. \quad (7.2)$$

La contrainte de bruit de phase lié à l'erreur de synchronisation est fixée pour une pénalité de puissance inférieure à 0.1 dB. Ainsi, à l'aide du tableau VI.I :

$$\theta_{\text{j-sync}} < 0.4 \text{ (°rms)}. \quad (7.3)$$

En supposant une répartition égale de la puissance du bruit de phase entre l'émetteur et le récepteur, la puissance du bruit de phase non asservi à l'émetteur est obtenue avec l'équation (6.9) :

$$\theta_{\text{j-tx,n-a}} < \frac{1}{\sqrt{2}} \left(\frac{f_{\text{vco}}}{f_{\text{sym}}} \right) \theta_{\text{j-sync}} = 3.4 \text{ (°rms)}. \quad (7.4)$$

¹ Les calculs permettant de déterminer le nombre de bits effectifs nécessaire ont été faits en marge de ce travail, en fonction des paramètres propres à ce système de communication.

7.3 Calcul de la contribution des sources de bruit

Cette section utilise les équations tirées du chapitre 6 pour obtenir le spectre de bruit de phase théorique à la sortie du PLL, pour les paramètres du système réalisé. Ceci est fait en calculant la contribution de chaque source de bruit.

7.3.1 Calcul du bruit du détecteur

La contribution du détecteur au spectre de bruit à la sortie du PLL est obtenue à l'aide de l'équation (6.26) :

$$\mathcal{L}_{\text{PFD}}(f) = \left(\frac{2\pi f_{\text{vco}}}{f_{\text{s-dét}} \sqrt{12f'_{\text{ref}}}} \left| \frac{H(s)}{N} \right| \right)^2, s = j2\pi f \quad (\text{rad}^2 / \text{Hz}). \quad (7.5)$$

Le PLL réalisé est de 3^e ordre, avec filtre de boucle de type AR. La fonction de transfert du PLL est donc (3.26) :

$$H_{\text{AR}}(s) = N \frac{(1 + 2\zeta)\omega_n^2 s + \omega_n^3}{s^3 + (1 + 2\zeta)\omega_n s^2 + (1 + 2\zeta)\omega_n^2 s + \omega_n^3}. \quad (7.6)$$

L'utilisation directe des paramètres du tableau VII.I avec les équations (7.5) et (7.6) permet de tracer facilement le spectre de bruit de phase $\mathcal{L}_{\text{PFD}}(f)$ du détecteur de type PFD à la sortie du PLL, ce qui a été fait à la figure 7.2.

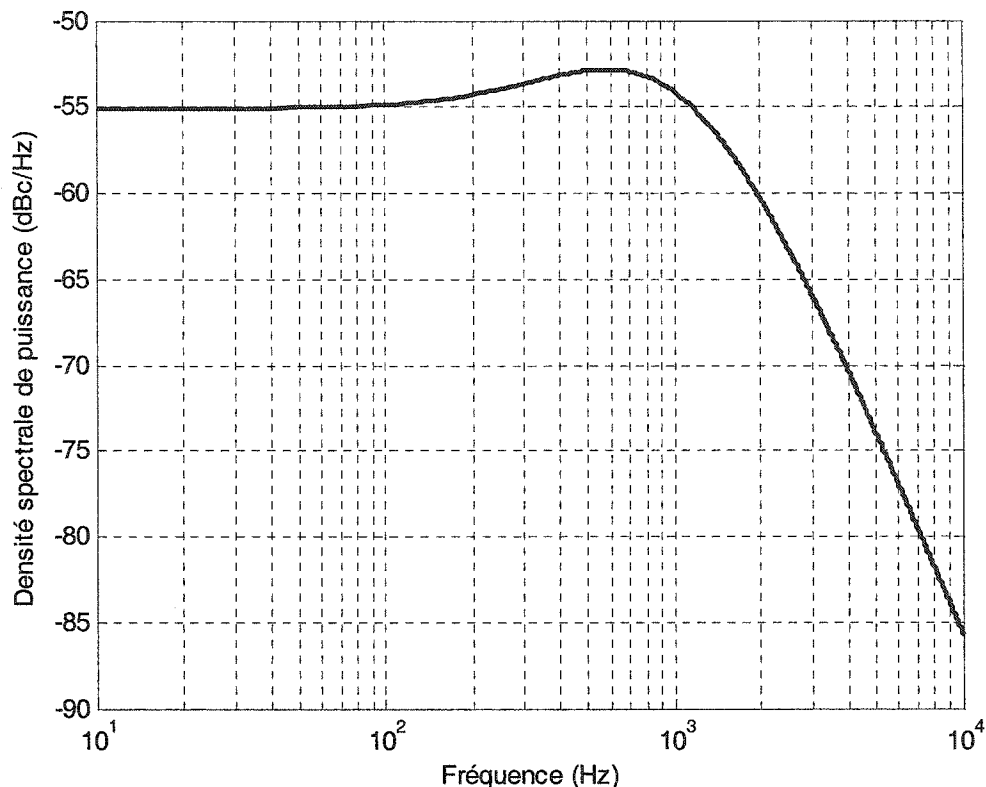


Figure 7.2 Bruit de phase théorique du détecteur $\mathcal{L}_{\text{PFD}}(f)$ à la sortie du PLL.

En basses fréquences, le bruit de phase est plat, avec une densité spectrale de -55 dBc/Hz. Ce bruit est filtré en hautes fréquences, la pente étant de -40 dB/décade puisque le PLL est de 3^e ordre avec filtre de boucle de type AR (voir chapitre 3).

7.3.2 Calcul du bruit du diviseur fractionnaire

À la sortie du diviseur fractionnaire, le spectre du bruit de phase est (4.11) :

$$\mathcal{L}_{\text{div-}\Sigma\Delta\text{-bo}}(f) = \left[\frac{2^{L_{\text{div}}} f_{\text{div-in}}}{(\tilde{N}_2 (\tilde{N}_2 + 1)) f \sqrt{12} f_{\text{div-out}}} \sin^{L_{\text{div}}} \left(\frac{\pi f}{f_{\text{div-out}}} \right) \right]^2 \quad (\text{rad}^2 / \text{Hz}) \quad (7.7)$$

Puisque le PLL réalisé comporte un diviseur de VCO entier suivi d'un diviseur fractionnaire, la valeur de \tilde{N} dans l'équation (6.28) a été remplacée par \tilde{N}_2 . \tilde{N}_2 représente la valeur de la partie entière de N_2 .

Ce spectre sera mis en forme par la fonction de transfert du PLL. Le spectre de bruit de phase du diviseur fractionnaire, à la sortie du PLL sera donc (6.29) :

$$\mathcal{L}_{\text{div}-\Sigma\Delta}(f) = \mathcal{L}_{\text{div}-\Sigma\Delta-\text{bo}}(f) \cdot |H(s)|^2, s = j2\pi f \quad (\text{rad}^2 / \text{Hz}), \quad (7.8)$$

en utilisant la fonction de transfert du PLL correspondante (équation (7.6)).

Dans la fonction de transfert du PLL, la valeur de N représente l'effet combiné du diviseur entier et du diviseur fractionnaire. Ainsi :

$$N = \frac{f_{\text{vco}}}{f'_{\text{vco}}} = N_1 N_2 = \frac{1200.001 \text{ MHz}}{17 \text{ MHz}}. \quad (7.9)$$

Le spectre de bruit de phase du diviseur fractionnaire à la sortie du PLL est tracé à la figure 7.3.

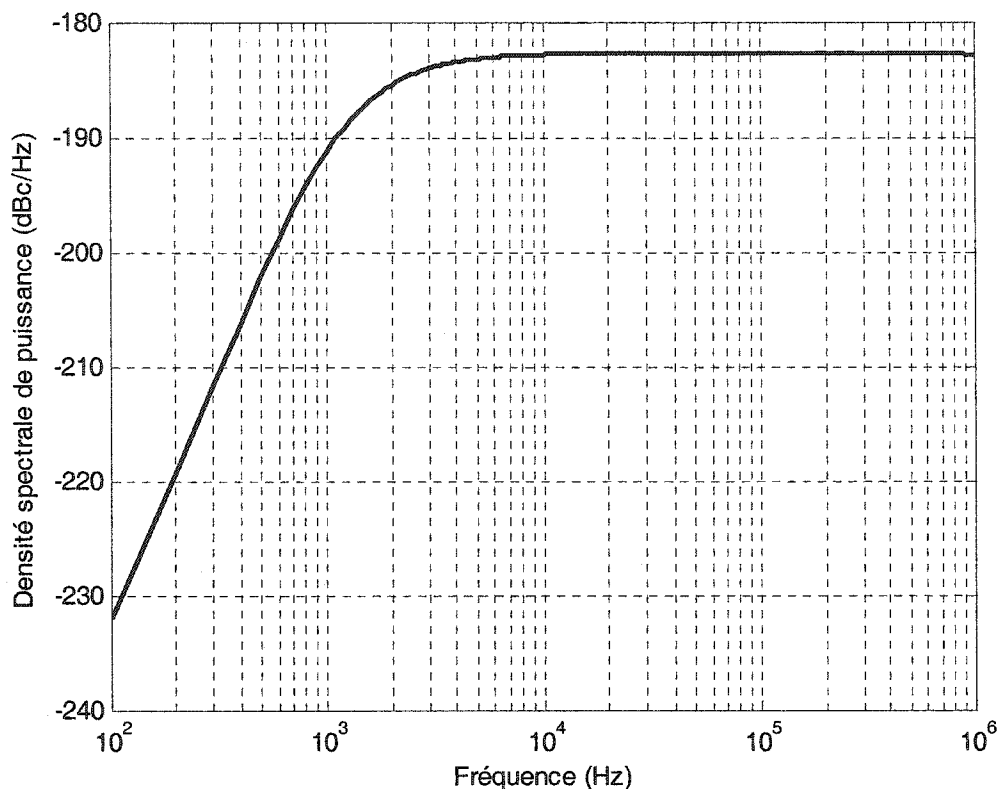


Figure 7.3 Bruit de phase théorique $\mathcal{L}_{\text{div-}\Sigma\Delta}(f)$ du diviseur fractionnaire à la sortie du PLL.

À la figure 7.3, le bruit de quantification du diviseur fractionnaire a une pente de 40 dB/décade puisque $L_{\text{div}} = 3$ (voir chapitre 4). Cette pente devient nulle à l'extérieur de la largeur de bande du PLL, en raison de l'effet de filtrage du PLL de 3^e ordre. Les valeurs absolues du bruit de phase du diviseur laissent croire que ce dernier aura un impact négligeable sur la puissance totale du bruit de phase à la sortie du PLL.

7.3.3 Calcul du bruit de la commande du VCO

La conversion numérique à analogique de la commande du VCO est faite par un CNA de 16 bits, fonctionnant à 500 kHz. Le signal, à la sortie du filtre de boucle, est quantifié sur 20 bits.

Deux scénarios ont été étudiés. Dans un premier cas, le signal à la sortie du filtre de boucle a été arrondi à 16 bits significatifs, et envoyé directement au CNA_{VCO} . Ceci équivaut à utiliser un convertisseur d'ordre $L_{com} = 0$, avec $nb_{com} = 16$. Dans le deuxième cas, les 20 bits à la sortie du filtre de boucle ont été connectés à un convertisseur sigma-delta d'ordre $L_{com} = 2$, opéré à une fréquence $f_{s-com} = 500$ kHz, dont la sortie est quantifiée sur 16 bits. La commande du VCO est limitée en fréquence par un filtre analogique dont la fréquence de coupure $f_{cfa} = 50$ kHz. Cette technique permet de faire usage du suréchantillonnage, afin que le convertisseur de 16 bits utilisé ait une résolution effective améliorée.

Le chapitre 6 a établi que le spectre de bruit de phase de la commande présent à la sortie du PLL était prédit par l'équation (6.36) :

$$\mathcal{L}_{com}(f) = |S_{qcom}(f)|^2 |H_{fa}(f)|^2 |H_{com}(s)|^2, s = j2\pi f \quad (\text{rad}^2/\text{Hz}) \quad (7.10)$$

La réponse en fréquence d'un filtre passe-bas de Butterworth est [24] :

$$|H_{fa}(f)|^2 = \frac{1}{1 + \left(\frac{f}{f_{cfa}}\right)^{2n_{fa}}} \quad (7.11)$$

En combinant les équations (6.30) à (6.38) et en utilisant les paramètres du tableau VII.I, il est facile de tracer le spectre du bruit de phase de la commande qui sera observé à la

sortie du PLL. C'est ce qui a été fait à la figure 7.4 pour les deux cas énumérés précédemment, i.e. pour $L_{\text{com}} = \{0, 2\}$. Le calcul de $\mathcal{L}_{\text{com}}(f)$ dépend du gain K_0 du VCO, obtenu par l'équation :

$$K_0 = 2\pi \frac{\Delta f_{\text{max-vco}}}{2} = \pi(1.30-1.15) \cdot 10^9 \text{ (rad/s/V)}. \quad (7.12)$$

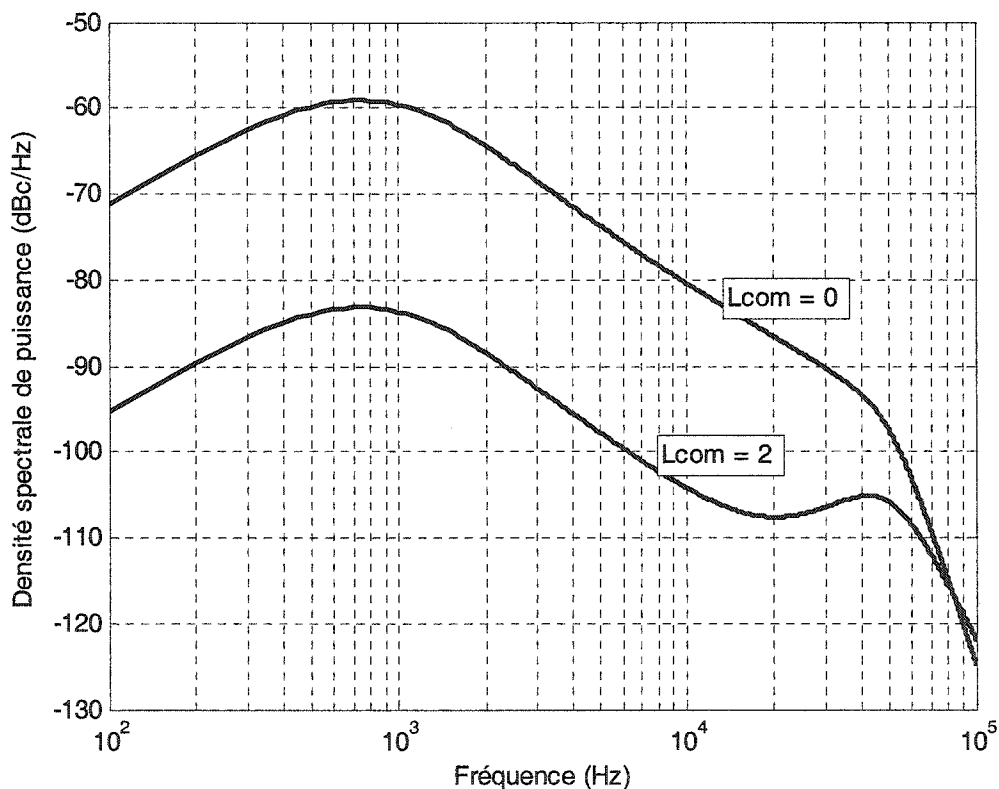


Figure 7.4 Bruit de phase théorique $\mathcal{L}_{\text{com}}(f)$ de la commande à la sortie du PLL.

La figure 7.4 montre que le bruit de phase dû à la commande est asservi par le PLL en basses fréquences et filtré par le VCO en hautes fréquences (effet d'intégration du VCO). La résolution améliorée de la commande, en utilisant 4 bits supplémentaires et $L_{\text{com}} = 2$,

est très visible en comparant les deux courbes. La puissance du bruit de phase de la commande est inférieure de 24 dB lorsqu'elle est quantifiée en utilisant 20 bits au lieu de 16. Pour $f < 20$ kHz, la courbe $L_{\text{com}} = 2$ est dictée par le plancher de bruit, l'effet du convertisseur sigma-delta n'étant visible qu'aux fréquences supérieures à 20 kHz. La pente due à la mise en forme du convertisseur sigma-delta est clairement écrasée par le filtre analogique, dont la fréquence de coupure est fixée à 50 kHz.

7.3.4 Bruit du VCO

Les fiches techniques du VCO utilisé pour cette réalisation sont pauvres en termes de spécifications de bruit de phase. La seule donnée disponible est que le bruit de phase à 10 kHz est de -105 dBc/Hz. De plus, l'implantation du VCO peut détériorer les performances théoriques de ce dernier, en raison des différentes sources de bruit externes (interférence électromagnétique, bruit sur l'alimentation, ...).

Le bruit de phase du VCO utilisé a donc été mesuré en plaçant une commande de fréquence fixe à son entrée et en laissant le PLL en boucle ouverte. Les résultats sont présentés à la figure 7.5.

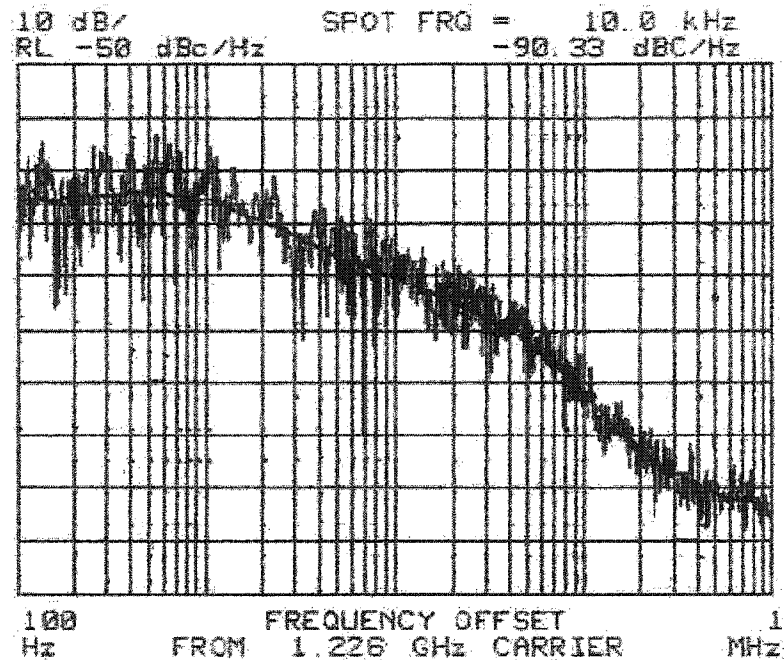


Figure 7.5 Bruit de phase du VCO en boucle ouverte.

À la figure 7.5, le bruit de phase à 10 kHz est de -90 dBc/Hz, soit 15 dB supérieur à celui annoncé dans les fiches techniques. L'hypothèse la plus probable est que cette perte de performance est due au bruit présent sur les alimentations et la commande. Il est important de noter qu'étant donné que le VCO n'est pas asservi, le spectre du VCO se déplace pendant la période de mesure du bruit de phase, ajoutant une certaine incertitude sur les valeurs mesurées.

Les points de la figure 7.5 ont été relevés pour permettre de tracer le spectre du bruit du VCO asservi, en utilisant la fonction de transfert du bruit du VCO, $H_{vco}(s)$ (3.48) :

$$|H_{vco}(s)| = \left| 1 - \frac{H(s)}{N} \right|. \quad (7.13)$$

À la figure 7.6, la courbe des points recueillis à partir de la figure 7.5 est tracée telle quelle, ainsi que le résultat de la multiplication par la fonction de transfert du bruit du VCO. La puissance du bruit est atténuée aux fréquences inférieures à f_n , alors qu'elle est la même en hautes fréquences.

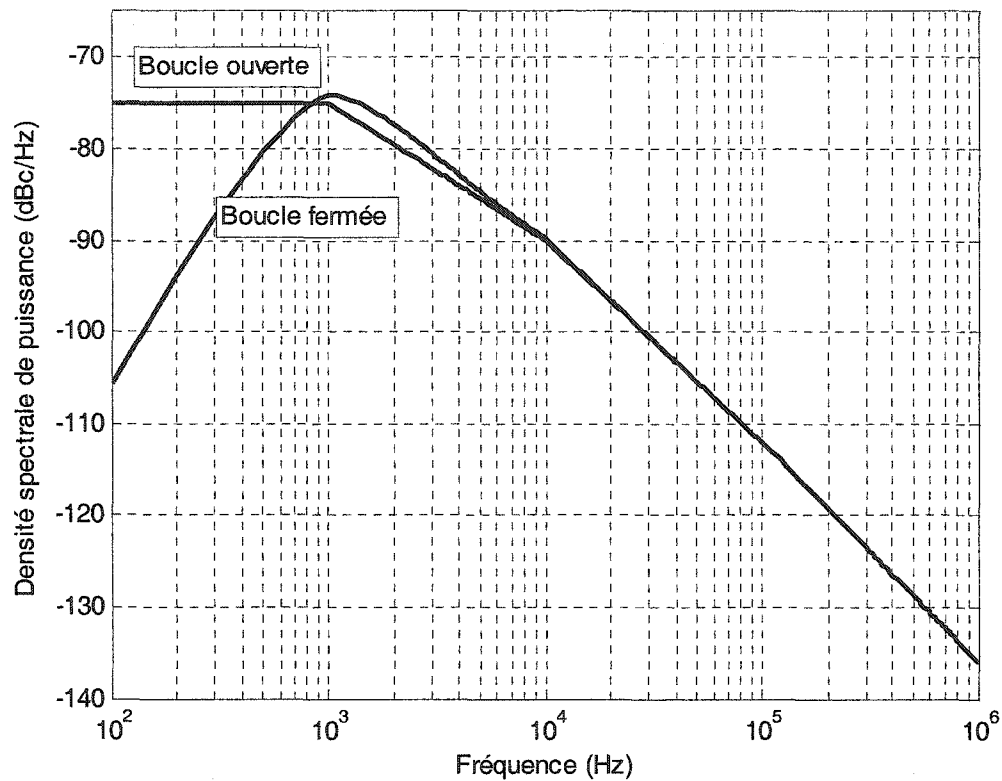


Figure 7.6 Spectre du bruit de phase du VCO en boucle ouverte et fermée.

7.4 Spectre du bruit de phase total et résultats pratiques

La contribution de chaque source de bruit a été calculée aux sections précédentes. Le bruit de phase total à la sortie du PLL est simplement l'addition du spectre de densité de puissance de chacune de ces sources de bruit. À noter que le spectre du bruit du détecteur et du diviseur est aussi affecté par le filtre analogique.

Les résultats théoriques sont tracés à la figure 7.7 lorsque $L_{\text{com}} = 0$, puis à la figure 7.8 lorsque $L_{\text{com}} = 2$. Aux figures 7.9 et 7.10, le spectre de bruit de phase mesuré en pratique est fourni, pour $L_{\text{com}} = \{0, 2\}$. Finalement, les figures 7.11 et 7.12 comparent les résultats théoriques et pratiques. Une discussion est insérée à la suite de cette série de figures.

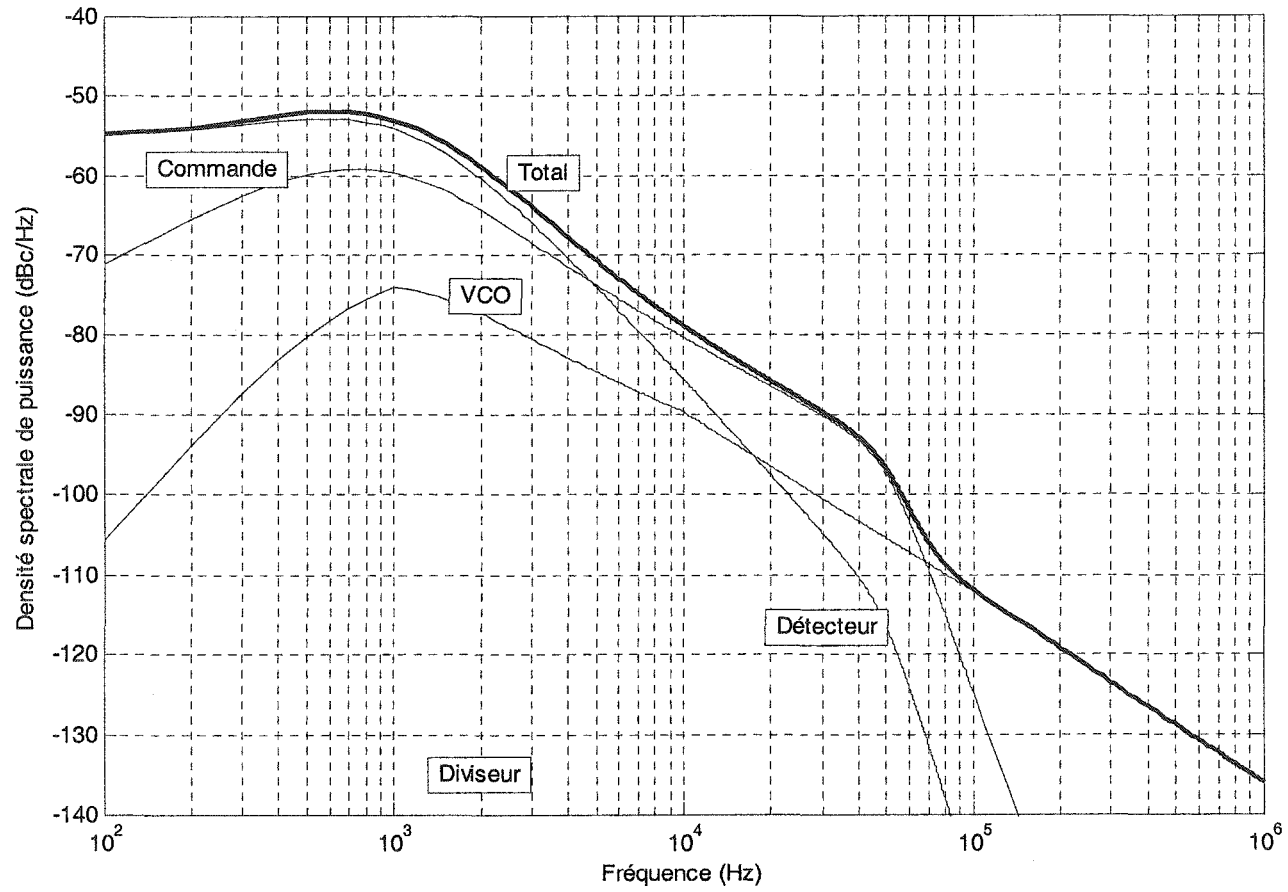


Figure 7.7 Spectre de bruit de phase théorique à la sortie du PLL. Paramètres du tableau VII.I avec $L_{com} = 0$.

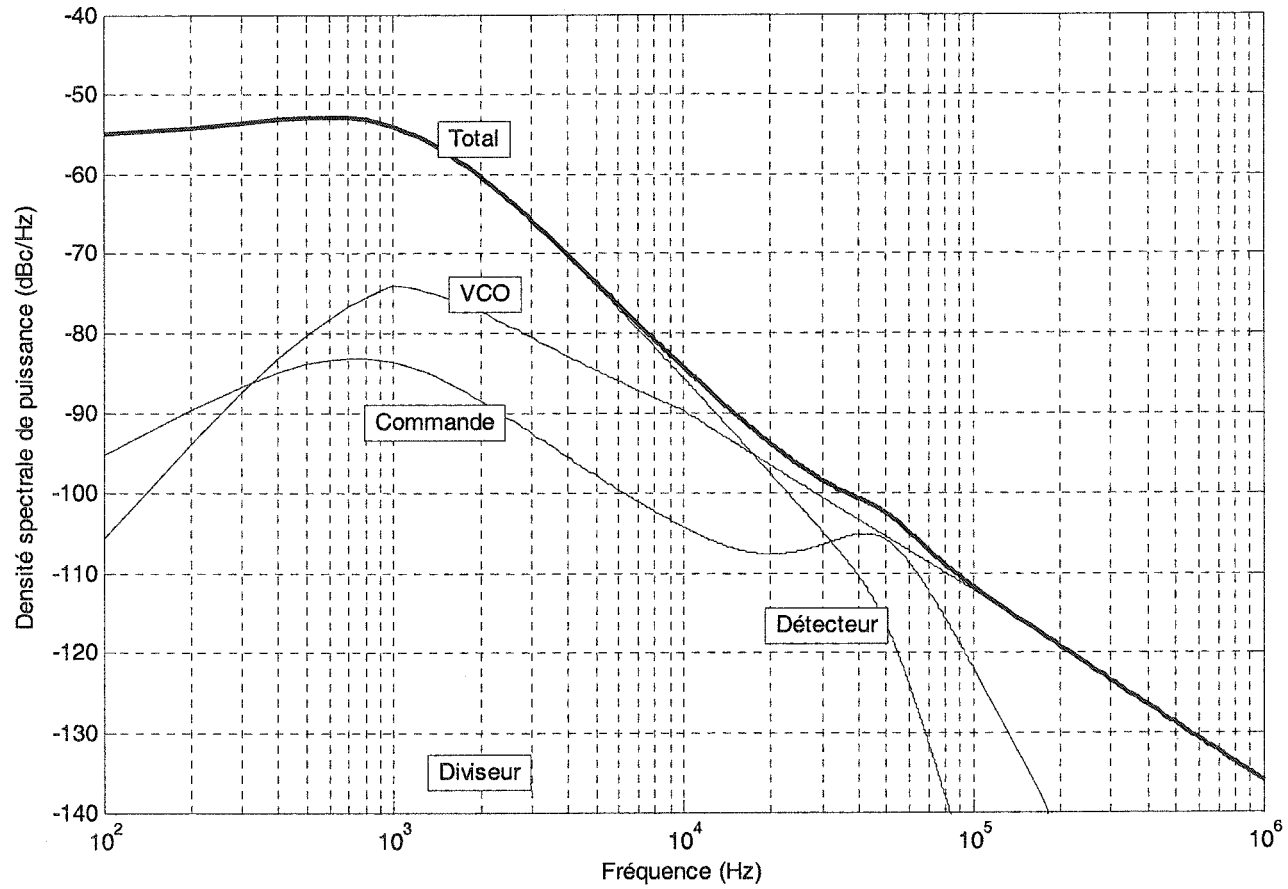


Figure 7.8 Spectre de bruit de phase théorique à la sortie du PLL. Paramètres du tableau VII.I avec $L_{com} = 2$.

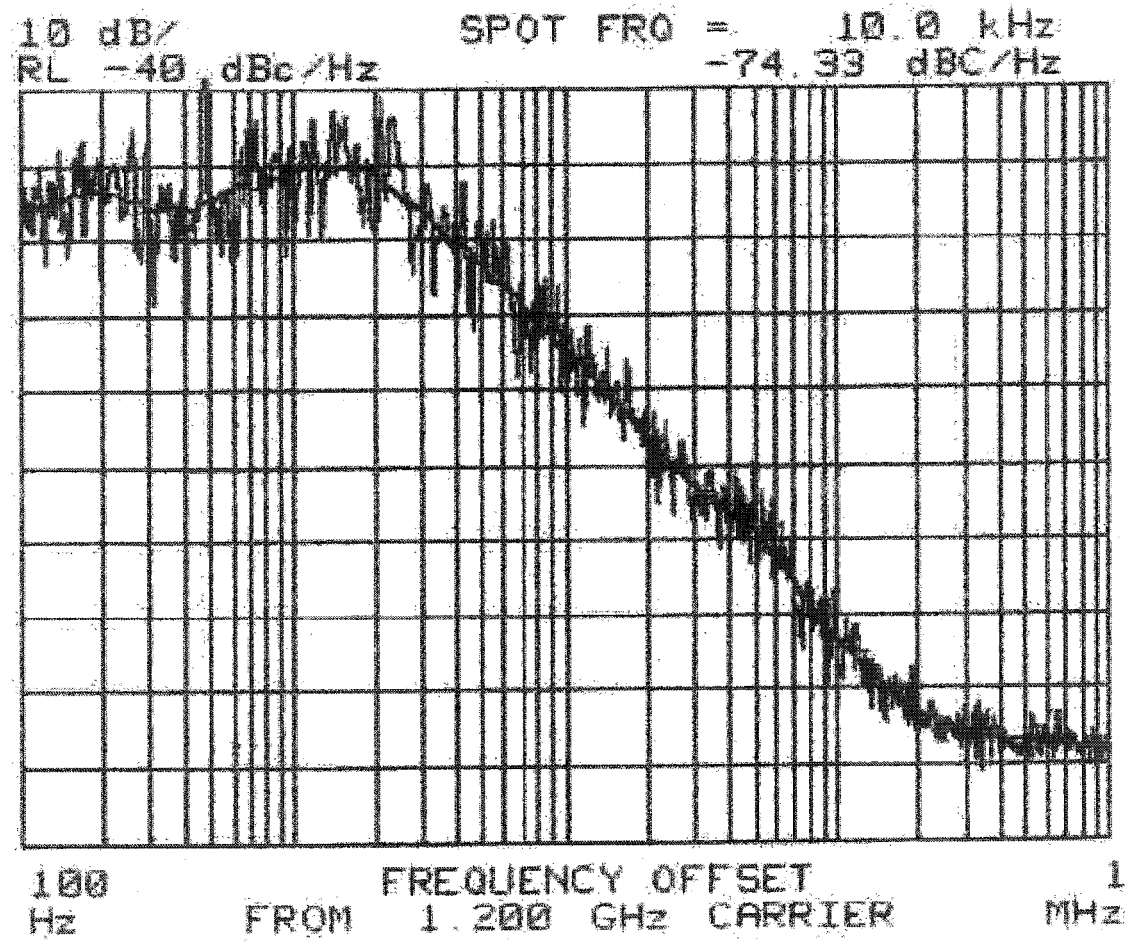


Figure 7.9 Spectre de bruit de phase mesuré à la sortie du PLL. Paramètres du tableau VII.I avec $L_{com} = 0$.

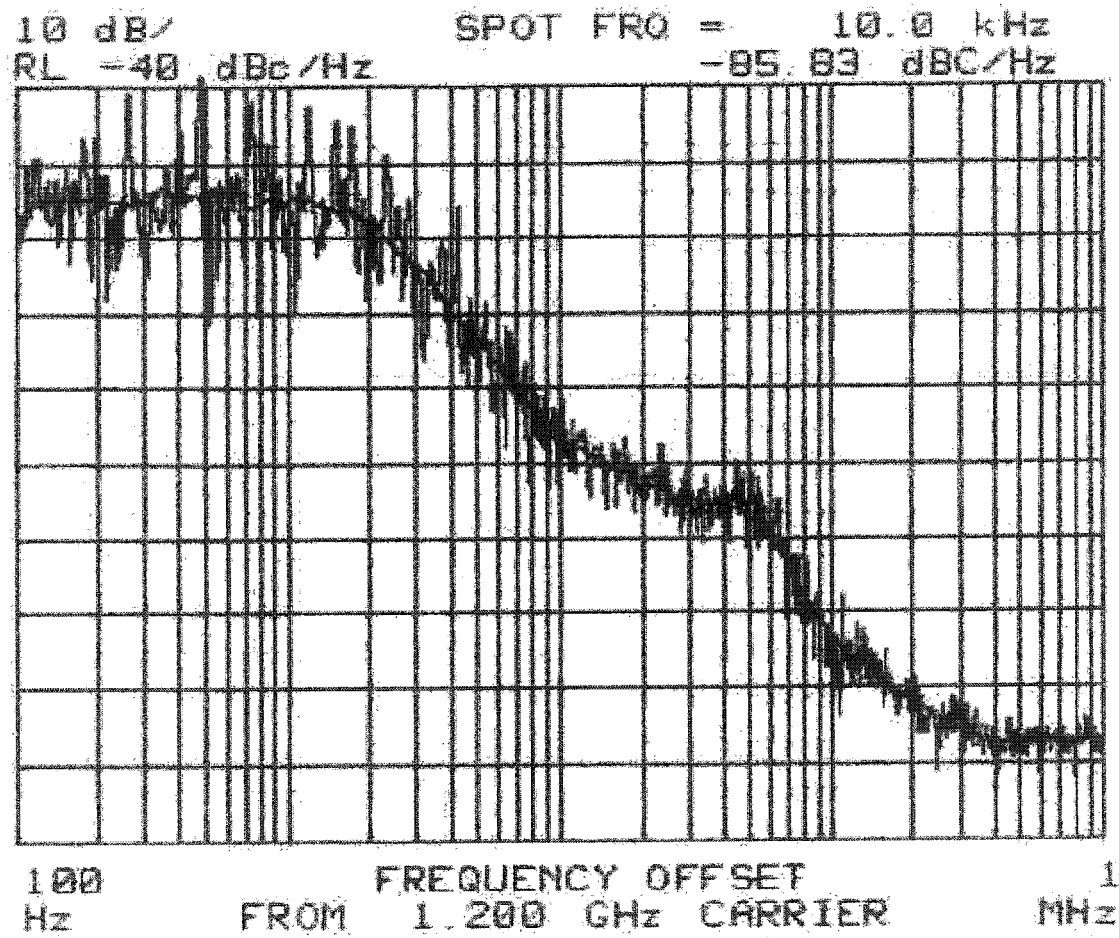


Figure 7.10 Spectre de bruit de phase mesuré à la sortie du PLL. Paramètres du tableau VII.I avec $L_{com} = 2$.

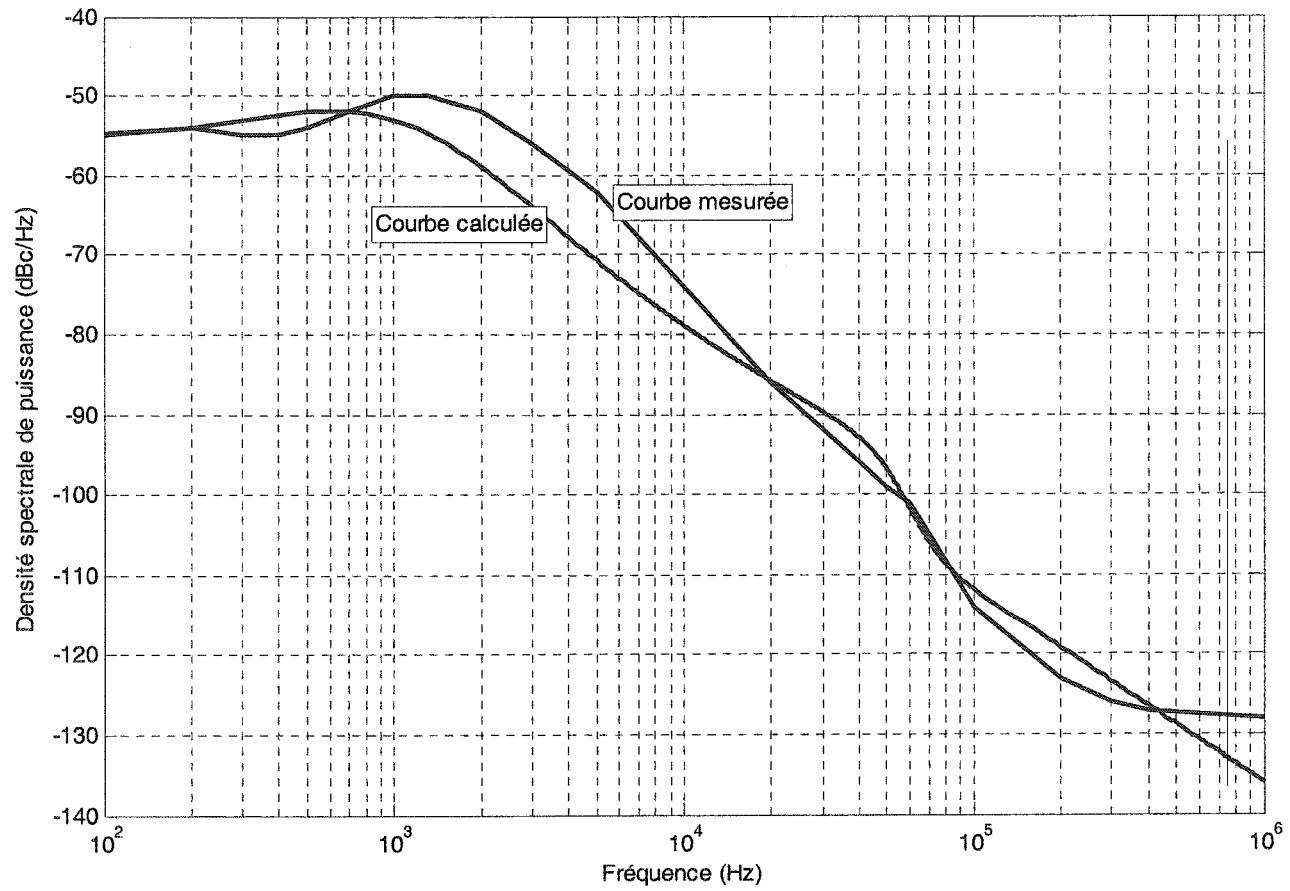


Figure 7.11 Spectres de bruit de phase mesuré et calculé à la sortie du PLL. Paramètres du tableau VII.I avec $L_{\text{com}} = 0$.

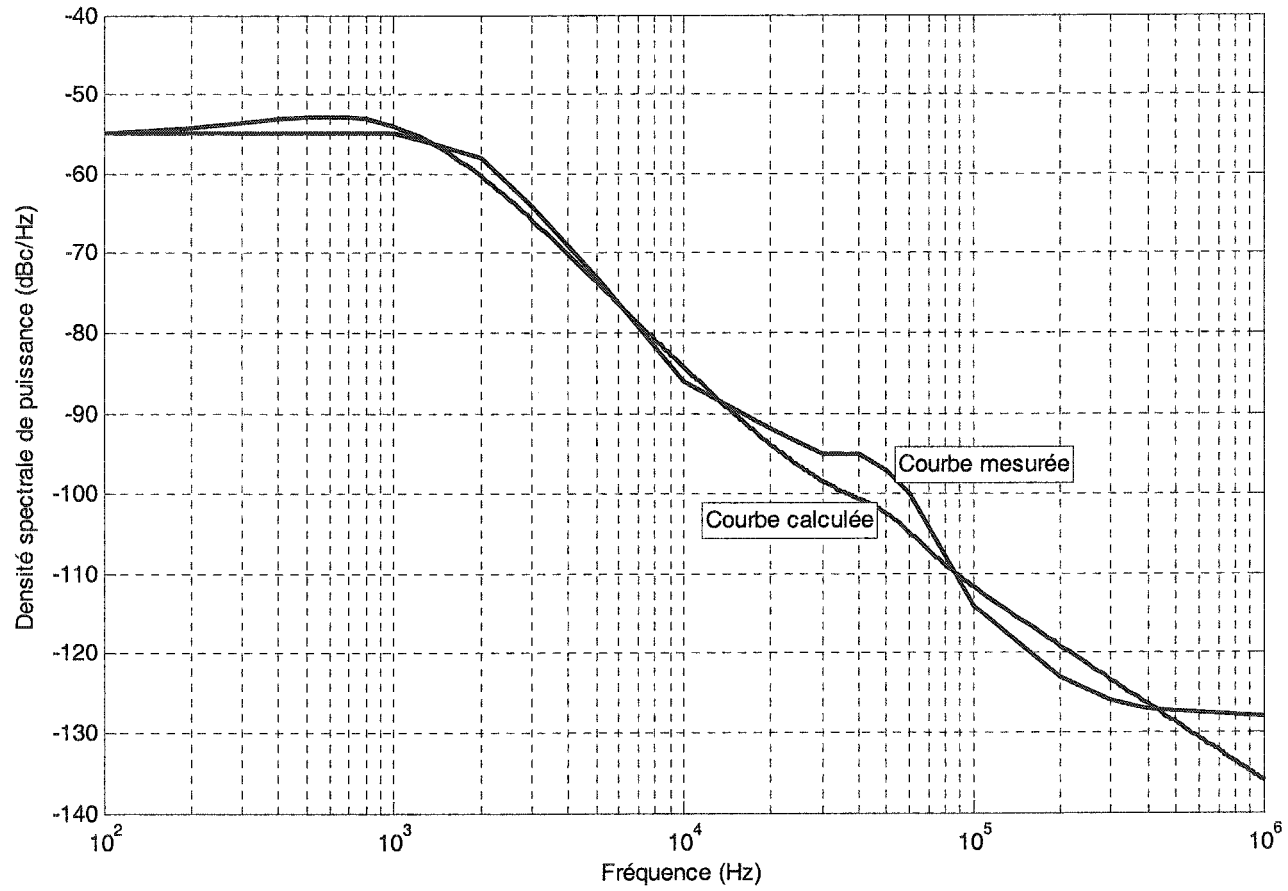


Figure 7.12 Spectres de bruit de phase mesuré et calculé à la sortie du PLL. Paramètres du tableau VII.I avec $L_{com} = 2$.

Les figures 7.7 et 7.8 montrent qu'en basses fréquences, le spectre du bruit à la sortie du PLL est surtout dû au bruit du détecteur. En utilisant $L_{\text{com}} = 0$, le bruit de quantification de la commande du VCO devient une source prédominante de bruit pour la plage de fréquence s'étendant de 3 kHz à 50 kHz. Lorsque $L_{\text{com}} = 2$, le bruit de la commande est pratiquement négligeable. Dans les deux cas, le bruit dû au diviseur fractionnaire est insignifiant (voir figure 7.3). Les sources de bruit autres que le VCO sont atténuées par le filtre analogique aux fréquences supérieures à 50 kHz. Le bruit en hautes fréquences est essentiellement celui du VCO en boucle ouverte.

Les figures 7.9 et 7.10 confirment qu'en pratique, il y a vraiment amélioration du spectre de bruit de phase en utilisant 20 bits de quantification et $L_{\text{com}} = 2$. Par exemple, à 10 kHz, l'amélioration est de 11.5 dB.

Aux figures 7.11 et 7.12, les spectres de bruit de phase théorique et pratique sont comparés. Les résultats sont relativement près des prévisions, quoiqu'une différence de près de 10 dB soit observée dans certaines sections du spectre à la figure 7.11. Nous verrons plus loin l'impact sur la puissance totale du bruit de phase. Les différences peuvent être expliquées par les incertitudes suivantes :

- Spectre du VCO en boucle ouverte. Il a déjà été expliqué que cette information était imprécise en raison de la dérive en fréquence pendant la mesure. L'effet sera apparent en hautes fréquences.
- Gain K_0 du VCO, dans la région utilisée. L'équation (7.12) suppose une réponse linéaire du VCO sur toute la plage, ce qui n'est pas nécessairement le cas. L'effet sera une largeur de bande f_n différente de celle désirée, ainsi qu'un biais dans le calcul du bruit de la commande du VCO.
- Nombre de bits effectifs du CNA_{VCO} . Bien que le convertisseur de la commande du VCO utilise 16 bits de quantification, la résolution réelle peut être inférieure. L'effet sera évidemment observé sur le niveau de bruit de la commande du VCO.

- Réponse en fréquence réelle du filtre analogique. L'équation (7.11) est une approximation de la réponse en fréquence du filtre analogique. La réponse en fréquence réelle dépend des composantes utilisées.
- Lecture des spectres mesurés. La transition des figures 7.9 et 7.10 aux figures 7.11 et 7.12 implique de relever un certain nombre de points à partir des spectres mesurés. Le nombre de points relevés et la précision de la lecture étant limités, une certaine incertitude s'ajoute sur toute la largeur du spectre.

7.5 Performances du PLL réalisé

Cette section analyse les performances de bruit de phase du PLL réalisé, en les comparant aux contraintes établies au début de ce chapitre. Les performances d'acquisition sont aussi calculées.

La plage de capture rapide du PLL réalisé est obtenue à l'aide de l'équation (6.13) :

$$\frac{\Delta\omega_{L,AR,sin}}{2\pi} \approx 2\pi f_n = 6283 \text{ (Hz)}, \quad (7.14)$$

ce qui représente

$$\frac{6283}{17 \times 10^6} 10^6 = 370 \text{ (ppm)} \quad (7.15)$$

par rapport à la fréquence de comparaison f'_{ref} .

Ainsi, le PLL se verrouillera en moins de (6.14) :

$$T_L \approx \frac{1}{f_n} = 1 \text{ (ms)} \quad (7.16)$$

si l'erreur de fréquence de la référence est contenue en deçà de 370 ppm.

Le nombre de bits de quantification de la fraction du diviseur fractionnaire $nb_K = nb_M = 20$. Pour une fréquence de comparaison $f'_{ref} = 17$ MHz, la résolution de la fréquence à la sortie du PLL est :

$$\Delta f_{min} = N_1 f'_{ref} 2^{-nb_{K,M}} = 4 \cdot 17 \cdot 10^6 \cdot 2^{-20} = 65 \text{ (Hz)}. \quad (7.17)$$

La puissance totale du bruit de phase à la sortie du PLL est obtenue en évaluant l'intégrale du spectre de bruit de phase, tel qu'énoncé précédemment (6.4) :

$$\theta_{j-tx}^2 = 2 \int_0^{\infty} \mathcal{L}_{PLL-tx}(f) df \text{ (rad}^2\text{)}. \quad (7.18)$$

Ce calcul a été fait numériquement pour les spectres théoriques et pratiques des figures 7.11 et 7.12. Les résultats sont donnés au tableau VII.II. Les bornes de l'intégrale ont été fixées à $\{10^2, 10^6\}$ Hz, la puissance du bruit contenue dans les bandes $0 < f < 100$ Hz et $f > 1$ MHz étant pratiquement impossible à mesurer. La puissance du bruit contenue dans ces bandes est faible, contribuant peu à la puissance totale du bruit de phase.

Tableau VII.II

Puissance totale du bruit de phase intégrée numériquement de 100 Hz à 1 MHz pour les spectres des figures 7.11 et 7.12.

	$L_{com} = 0$		$L_{com} = 2$	
	Théorique	Pratique	Théorique	Pratique
θ_{j-tx}	7.7 °rms	12.3 °rms	6.8 °rms	6.6 °rms

Les résultats du tableau VII.I montrent que dans tous les cas, la puissance totale du bruit de phase $\theta_{j\text{-tx}}$ respecte la contrainte établie à la section 7.2, i.e. $\theta_{j\text{-tx}} < 16.5^\circ\text{rms}$. Les hypothèses expliquant la différence entre les résultats pratiques et théoriques ont été énumérées à la fin de la section 7.4.

La contrainte de bruit de phase lié à l'erreur de synchronisation des symboles dépend de la puissance du bruit de phase à l'émetteur qui ne sera pas asservie par le PLL au récepteur. À la section 7.2, il a été établi que $\theta_{j\text{-tx},n\text{-a}} < 3.4^\circ\text{rms}$. De l'équation (6.8) :

$$\mathcal{L}_{\text{PLL-tx},n\text{-a}}(f) = \mathcal{L}_{\text{PLL-tx}}(f) \cdot \left| 1 - \frac{H_{\text{tx}}(s)}{N} \right|^2, s = j2\pi f \quad (\text{rad}^2/\text{Hz}) \quad (7.19)$$

avec :

$$\theta_{j\text{-tx},n\text{-a}}^2 = 2 \int_0^\infty \mathcal{L}_{\text{PLL-tx},n\text{-a}}(f) df \quad (\text{rad}^2). \quad (7.20)$$

Le calcul de $\theta_{j\text{-tx},n\text{-a}}$ nécessite donc la connaissance de la fonction de transfert du PLL au récepteur. Nous supposons un PLL de 3^e ordre avec filtre AR. Deux scénarios ont été considérés, soit une largeur de bande de boucle au récepteur $f_{n\text{-rx}} = \{1, 10\}$ kHz avec un facteur d'amortissement $\zeta_{\text{rx}} = 1$. Le spectre du bruit de phase non asservi de l'émetteur $\mathcal{L}_{\text{PLL-tx},n\text{-a}}(f)$ a été tracé aux figures 7.13 et 7.14 pour $L_{\text{com}} = \{0, 2\}$ et $f_{n\text{-rx}} = \{1, 10\}$ kHz. Dans les deux cas, la courbe des résultats pratiques du spectre à l'émetteur a été utilisée.

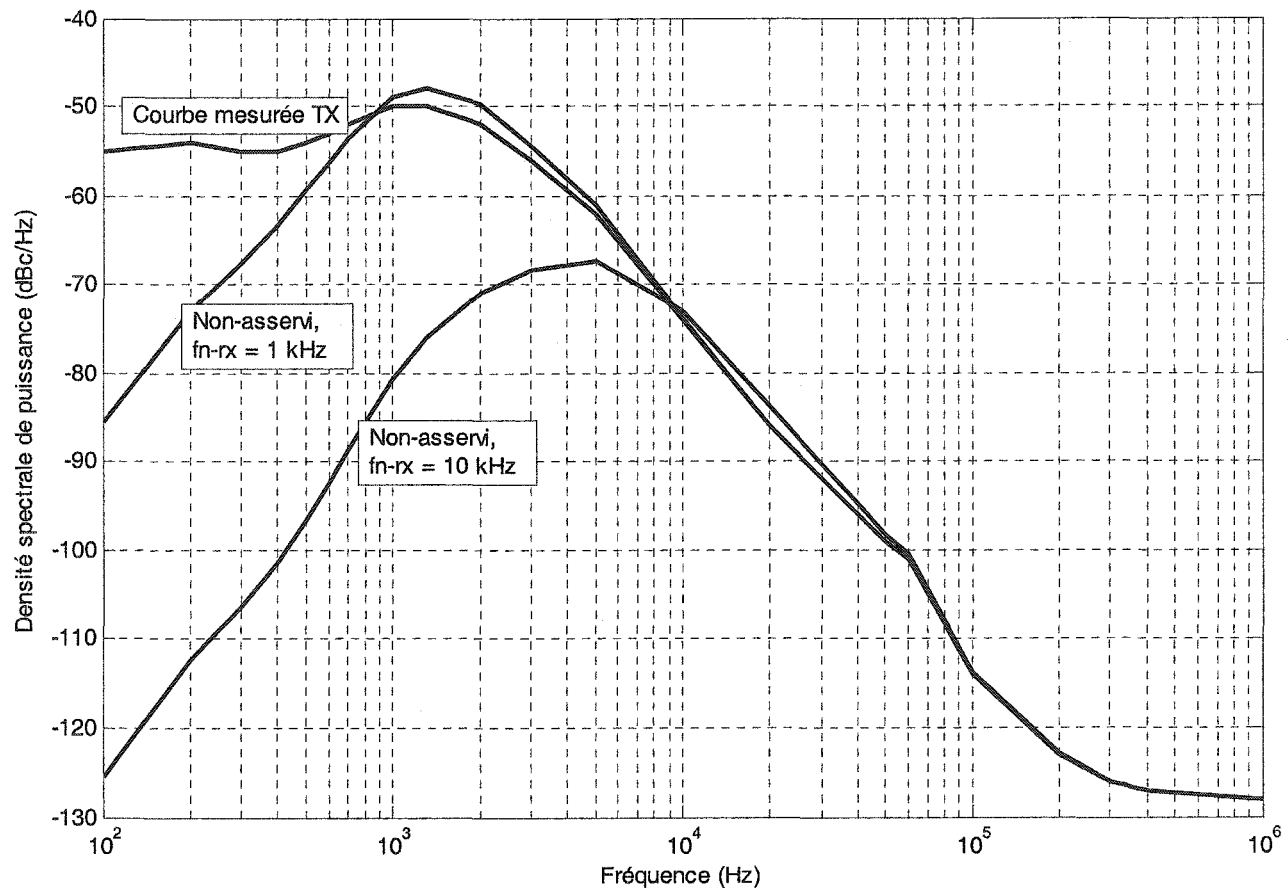


Figure 7.13 Spectre du bruit de phase de l'émetteur non-asservi par le récepteur pour $L_{com} = 0$, $f_{n-rx} = \{1, 10\}$ kHz.

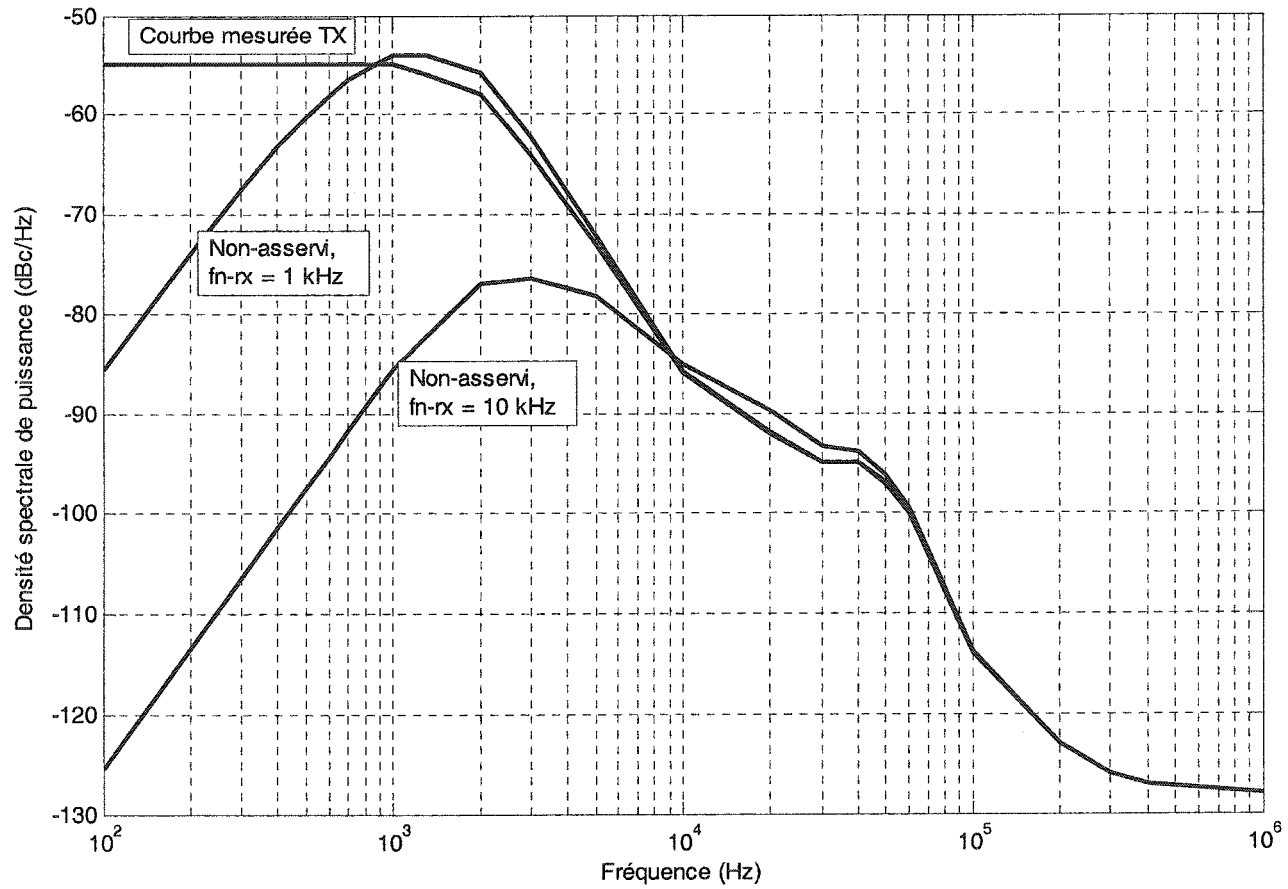


Figure 7.14 Spectre du bruit de phase de l'émetteur non-asservi par le récepteur pour $L_{com} = 2$, $f_{n-rx} = \{1, 10\}$ kHz.

Aux figures 7.13 et 7.14, l'effet du choix de la largeur de bande de boucle f_{n-rx} du PLL, au récepteur, est évident. Tel que mentionné au chapitre 6, une augmentation de la valeur de f_{n-rx} améliore les propriétés d'asservissement du bruit de phase généré à l'émetteur. La puissance totale du bruit de phase $\theta_{j-tx,n-a}^2$ a été calculée numériquement en utilisant l'équation (7.20). Les résultats sont présentés au tableau VII.III.

Tableau VII.III

Puissance totale du bruit de phase de l'émetteur non-asservi par le récepteur, intégrée numériquement de 100 Hz à 1 MHz pour les spectres pratiques des figures 7.13 et 7.14.

	$L_{com} = 0$		$L_{com} = 2$	
f_{n-rx}	1 kHz	10 kHz	1 kHz	10 kHz
$\theta_{j-tx,n-a}$	14.1 °rms	3.0 °rms	6.9 °rms	1.0 °rms

L'analyse des résultats du tableau VII.III montre que la contrainte de $\theta_{j-tx,n-a} < 3.4$ °rms est respectée en plaçant $f_{n-rx} = 10$ kHz. L'utilisation de $L_{com} = 2$ permettrait de réduire la valeur de f_{n-rx} pour la même performance. Une réduction de la valeur de f_{n-rx} facilite la conception du préfiltre du système de recouvrement d'horloge au récepteur.

7.6 Conclusion

Un système de génération d'horloge avec diviseur fractionnaire a été réalisé en pratique. Le signal généré a une fréquence de 1.2 GHz. Le spectre du bruit de phase à la sortie du PLL a été calculé pour les paramètres du PLL réalisé. Nous avons vu qu'en basses fréquences, le bruit à la sortie du PLL était causé par la résolution du détecteur. Cette observation met en évidence la nécessité d'utiliser des fréquences de comparaison et d'échantillonnage maximales. Il est relativement facile de rendre le bruit de la com-

mande négligeable en utilisant la conversion sigma-delta pour augmenter la résolution effective du CNA_{VCO} .

Le PLL réalisé génère une fréquence de 1.20001 GHz avec une résolution de 65 Hz, à partir d'une référence de 17 MHz. Il se verrouillera en moins de 1 ms lorsque l'erreur de fréquence de la référence est inférieure à 370 ppm. Lorsqu'un convertisseur sigma-delta est utilisé pour la commande du VCO, le bruit de phase total à l'émetteur est de 6.6° rms, ce qui est suffisant pour rencontrer le masque de transmission. Avec un PLL au récepteur dont la largeur de bande de la boucle serait fixée à 10 kHz, le bruit de phase non asservi est de 1.0° rms. Ces performances sont suffisantes pour maintenir la dégradation équivalente en deçà de 0.1 dB pour une constellation 1024 QAM, un facteur d'amortissement $\alpha = 0.3$ et un taux de symboles $f_{sym} = 100$ MHz.

CONCLUSION

Marqués par une grande efficacité spectrale, les systèmes de communication numérique utilisant la modulation QAM à haut niveau répondent à un besoin réel du marché : l'optimisation de l'utilisation de la bande passante. Par exemple, en utilisant la modulation 1024 QAM, il devient possible de transmettre à un débit de 155 Mbps en utilisant un canal de 20 MHz de largeur de bande. Néanmoins, l'augmentation du niveau de modulation accentue la sensibilité aux imperfections du système réalisé. Parmi celles-ci, il y a la sensibilité aux erreurs de synchronisation des symboles. Ces erreurs de synchronisation dégradent les performances d'erreur du système de communication par rapport aux performances théoriques. Cette dégradation doit être comblée par un apport supplémentaire de puissance de transmission pour un taux d'erreur donné, synonyme d'augmentation des coûts d'exploitation. Les erreurs de synchronisation sont liées au bruit de phase présent sur les horloges.

Le contenu de ce travail explique le processus de conception complet d'un système de génération et synchronisation des horloges pour un système de communication QAM à haut niveau, et en analyse les performances.

Jaugeant l'effet du bruit de phase sur les systèmes de communication et de conversion, le premier chapitre a mis en relief l'importance de ce facteur. Par exemple, pour que la dégradation de performance soit de moins de 0.1 dB pour un système de communication 1024 QAM, avec facteur de mise en forme $\alpha = 0.5$, le bruit de phase de synchronisation des symboles doit être inférieur à 0.5 °rms. De plus, pour des fréquences d'opération typiques, le bruit de phase maximal tolérable sur les horloges des convertisseurs doit souvent être inférieur à 1 °rms pour garantir la résolution désirée.

Ensuite, nous avons étudié successivement la théorie générale des convertisseurs sigma-delta, des PLL et la division de fréquence fractionnaire. Un algorithme de synchronisation des symboles QAM a été présenté, mettant en évidence la nécessité de recourir à un préfiltre de mise en forme du signal.

Tout le chapitre 6 applique les notions présentées dans les chapitres précédents afin d'établir les performances d'un système complet de génération et synchronisation des horloges. Ce chapitre sera certainement utile au lecteur qui désire faire la conception de ce type de système en gardant un œil attentif sur les caractéristiques du bruit de phase.

Au chapitre 7, un PLL numérique de génération d'horloge utilisant la division de fréquence fractionnaire a été réalisé en pratique sur un FPGA. Les performances obtenues avec ce système sont comparées aux résultats théoriques attendus. Malgré plusieurs sources d'incertitudes, la précision du modèle théorique est convaincante. Par exemple, en utilisant un convertisseur sigma-delta pour la commande du VCO, le bruit de phase mesuré intégré de 100 Hz à 1 MHz est de 6.8° rms comparé à 6.6° rms pour le modèle théorique. Étant donné le rapport élevé entre la fréquence d'horloge et le taux de symboles, ces performances répondent aux contraintes établies au début du chapitre 7.

De plus, le PLL réalisé peut générer un signal dont la plage de fréquence s'étend de 1.15 à 1.3 GHz avec une résolution de 65 Hz, alors que la fréquence de référence est de 17 MHz. Le temps d'acquisition est de 1 ms lorsque la précision des horloges est d'au moins 370 ppm. En supposant un taux de symboles de 100 MHz et une largeur de bande au récepteur typique de 10 kHz, la contribution de l'émetteur sur le bruit de phase de synchronisation des symboles est d'environ 0.1° rms (par rapport à la période d'un symbole). Ce système conserve le plancher de bruit de quantification à un niveau répondant aux contraintes de masque de transmission FCC.

Or, la boucle de synchronisation des symboles avec préfiltre n'a pas été réalisée en pratique, la couverture mathématique et théorique nous semblant suffisamment solide.

Recherchant dans la littérature existante, il nous a été impossible de trouver des références donnant les informations suivantes, incluses dans ce travail :

- Quantification de la perte équivalente de puissance en fonction du niveau de bruit de phase de synchronisation des symboles pour une modulation 1024 QAM;
- Fonction de transfert du bruit de la commande d'un VCO pour un PLL de 2^e et 3^e ordre;
- Calcul du niveau de bruit à la sortie d'un PFD numérique échantillonné;
- Optimisation des coefficients du préfiltre numérique en forçant certains coefficients à zéro, étendant la réponse impulsionnelle effective pour la même complexité;
- Effet de la quantification des coefficients du préfiltre pour la synchronisation des symboles;
- Sommaire des étapes menant à la réalisation d'un système de génération et synchronisation des horloges, avec calcul de l'effet de chaque source potentielle de bruit.

En perspective, ce document ouvre certainement la porte à la poursuite de travaux de recherche connexes. Par exemple, dans le cas de modems entièrement numériques, la présence de bruit de phase sur les horloges introduit du bruit de phase sur la porteuse. Nous savons que les modulations QAM sont encore plus sensibles au bruit de phase de la porteuse qu'elles ne le sont par rapport au bruit de phase des symboles. Il serait intéressant de caractériser l'effet du bruit des horloges sur la porteuse, ainsi que l'interaction des boucles de synchronisation des symboles et de recouvrement de la porteuse. À notre connaissance, aucune référence n'adresse cette problématique.

ANNEXE 1

Erreurs relevées à la référence [21]

Le chapitre 5 de ce document a été écrit en se basant en partie sur l'article "Optimization of Symbol Timing Recovery for QAM Data Demodulators" [21] écrit par D'Andrea et Luise en 1996.

Cette référence donne l'équation décrivant la fonction d'autocorrélation du bruit à la sortie du préfiltre (équation (A10) de la référence [21]), en fonction de plusieurs paramètres, dont le rapport signal à bruit E_b/N_0 . L'équation (A10) de la référence est rapportée ici :

$$\begin{aligned} R_N(m|\mathbf{h}) = & R_N^{S \times S}(m|\mathbf{h}) \\ & + R_N^{S \times N}(m|\mathbf{h}) \\ & + R_N^{N \times N}(m|\mathbf{h}) \end{aligned} \quad (A1) \text{ ((A10) dans [21])}$$

La fonction $R_N(m|\mathbf{h})$ est donc constituée de trois termes, soit :

- $R_N^{S \times S}(m|\mathbf{h})$, l'interaction du signal avec le signal;
- $R_N^{S \times N}(m|\mathbf{h})$, l'interaction du signal avec le bruit;
- $R_N^{N \times N}(m|\mathbf{h})$, l'interaction du bruit avec le bruit.

L'équation (A1) permet donc de calculer simultanément la puissance du bruit de phase du détecteur et du canal à la sortie du PLL au récepteur.

Les termes de $R_N(m|\mathbf{h})$ sont définis comme suit :

$$R_N^{S \times S}(\mathbf{m} | \mathbf{h}) = 4P_R^2 \left[\frac{A_4}{A_2^2} - 2 \right] \cdot \sum(\dots), \quad (\text{A2}) \text{ ((A12a) dans [21])}$$

$$R_N^{S \times N}(\mathbf{m} | \mathbf{h}) = 2 \left[\frac{2N_0 P_R}{A_2 T} \right]^2 \cdot \sum(\dots), \quad (\text{A3}) \text{ ((A12b) dans [21])}$$

$$R_N^{N \times N}(\mathbf{m} | \mathbf{h}) = \frac{4N_0 P_R^2}{A_2 T} \cdot \sum(\dots). \quad (\text{A4}) \text{ ((A12c) dans [21])}$$

Le développement de la somme aux équations (A2) à (A4) n'est pas important ici. Les paramètres A_2 et A_4 dépendent seulement de l'énergie moyenne de la constellation. P_R représente la puissance moyenne reçue, et N_0 la densité spectrale de puissance du bruit. L'équation (A1) permet éventuellement de calculer la variance de l'erreur de synchronisation $\sigma_\tau^2(\mathbf{h})$ en fonction des coefficients \mathbf{h} du préfiltre, pour un rapport signal à bruit donné.

Pour un rapport $E_b/N_0 = \infty$, $N_0 = 0$, $R_N^{S \times N}(\mathbf{m} | \mathbf{h}) = 0$ et $R_N^{N \times N}(\mathbf{m} | \mathbf{h}) = 0$. L'équation reliant $\sigma_\tau^2(\mathbf{h})$ à $R_N(\mathbf{m} | \mathbf{h})$ est normalisée pour P_R^2 . Ainsi, en conservant une largeur de bande de bruit B_L constante et $N_0 = 0$, en augmentant la puissance du signal reçu P_R , la variance de l'erreur de synchronisation $\sigma_\tau^2(\mathbf{h})$ demeure constante, ce qui semble normal. Or, pour un rapport signal $E_b/N_0 \neq \infty$ et constant, l'augmentation de P_R fait augmenter $\sigma_\tau^2(\mathbf{h})$. Autrement dit, pour un rapport signal à bruit constant et une largeur de bande du PLL constante, l'augmentation de la puissance reçue fait augmenter la variance de l'erreur de synchronisation. Cette affirmation semble illogique.

En observant les équations (A3) et (A4), nous notons que $R_N^{S \times N}(m|\mathbf{h})$ est proportionnel à $N_0^2 P_R^2$ et que $R_N^{N \times N}(m|\mathbf{h})$ est proportionnel à $N_0 P_R^2$. En se rappelant que $\sigma_t^2(\mathbf{h})$ est normalisée pour P_R^2 , et que pour un rapport signal à bruit constant, l'augmentation de P_R entraîne l'augmentation de N_0 , il est évident que l'augmentation de P_R entraîne l'augmentation de $\sigma_t^2(\mathbf{h})$.

D'ailleurs, il est difficile à concevoir que le terme $R_N^{N \times N}(m|\mathbf{h})$, identifiant l'interaction du bruit avec le bruit, dépende de la puissance du signal, et non pas seulement de la puissance du bruit.

La référence [21] comporte quelques erreurs typographiques évidentes :

- À l'équation (13), il est inscrit :

$$e_k = R \left[y'_{2k}{}^* (y'_{k+1} - y'_{2k-1}) \right]$$

alors qu'il aurait dû être inscrit :

$$e_k = R \left[y'_{2k}{}^* (y'_{2k+1} - y'_{2k-1}) \right].$$

- À l'équation (A10), il est inscrit :

$$R(m|\mathbf{h}) = R_N^{S \times S}(m|\mathbf{h}) + R_N^{S \times N}(m|\mathbf{h}) + R_N^{N \times N}(m|\mathbf{h})$$

alors qu'il aurait dû être inscrit :

$$\mathbf{R}_N(\mathbf{m}|\mathbf{h}) = \mathbf{R}_N^{S \times S}(\mathbf{m}|\mathbf{h}) + \mathbf{R}_N^{S \times N}(\mathbf{m}|\mathbf{h}) + \mathbf{R}_N^{N \times N}(\mathbf{m}|\mathbf{h}).$$

- À l'équation (A12b), il est inscrit :

$$\mathbf{R}^{S \times N}(\mathbf{m}|\mathbf{h}) = 2 \left[\frac{2N_0 P_R}{A_2 T} \right]^2 \cdot \sum(\dots)$$

alors qu'il aurait dû être inscrit :

$$\mathbf{R}_N^{S \times N}(\mathbf{m}|\mathbf{h}) = 2 \left[\frac{2N_0 P_R}{A_2 T} \right]^2 \cdot \sum(\dots).$$

Les explications démontrant la validité des équations (A10), (A12a), (A12b) et (A12c) de la référence [21] sont très brèves et basées sur une thèse de maîtrise, en italien, de A. Saffioti, étudiant à l'Université de Pise. Il est donc difficile de vérifier la démarche menant à ces équations et justifier la dépendance de $\sigma_\tau^2(\mathbf{h})$ à P_R . Un courriel a été envoyé à A. N. D'Andrea, l'auteur de [21], soulevant les interrogations mises en évidence à cette annexe. Ce courriel est demeuré sans réponse, 4 mois après son envoi.

L'hypothèse soutenue dans ce document est que les équations (A12b) et (A12c) sont erronées en raison d'une faute typographique. Lorsque le rapport signal à bruit est infini, l'utilisation de l'équation (A12a) seule permet de retracer les courbes correspondantes trouvées en [21], confirmant la validité de (A12a).

La référence [21] conclut que l'optimisation des coefficients du préfiltre, pour un rapport signal à bruit typique, converge vers pratiquement les mêmes coefficients que l'optimisation pour un rapport signal à bruit infini. La figure 4 de cet article démontre que l'utilisation des coefficients optimisés pour $E_b/N_0 = 30$ dB résulte en une variance de l'er-

reur de synchronisation pratiquement identique à celle retrouvée lors de l'utilisation des coefficients optimisés pour $E_b/N_0 = \infty$, dans un système où le rapport signal à bruit réel est $E_b/N_0 = 30$ dB.

Dans ce travail, nous avons décidé de faire fi de l'effet du bruit pour l'optimisation des coefficients du préfiltre, l'optimisation étant effectuée en supposant $E_b/N_0 = \infty$. L'effet du bruit du canal est pris en considération dans le calcul du bruit total en utilisant l'équation (6.16).

BIBLIOGRAPHIE

- [1] T. Noguchi, Y. Daido, and J. Nossek, "Modulation techniques for microwave digital radio," *IEEE Communications Magazine*, vol. 24, pp. 21-30, 1986.
- [2] B.-G. Goldberg, *Digital Frequency Synthesis Demystified : DDS and Fractional-N PLLs*. Eagle Rock: LLH, 1999.
- [3] J. Horn, "Additional Information About Clock Jitter," vol. 2003.
- [4] J. G. Proakis, *Digital communications*, 4th ed. Boston: McGraw-Hill, 2001.
- [5] S. R. Norsworthy, R. Schreier, and G. C. Temes, *Delta-sigma data converters : theory, design, and simulation*. New York: IEEE Press, 1997.
- [6] J. G. Proakis and D. G. Manolakis, *Digital signal processing : principles, algorithms, and applications*, 3rd ed. Upper Saddle River, N.J.: Prentice Hall, 1996.
- [7] I. Fujimori, A. Nogi, and T. Sugimoto, "A multibit delta-sigma audio DAC with 120-dB dynamic range," *IEEE Journal of Solid-State Circuits*, vol. 35, pp. 1066-1073, 2000.
- [8] R. Woogeun, A. Ali, and B.-S. Song, "A 1.1 GHz CMOS fractional-N frequency synthesizer with a 3b 3rd-order Delta-Sigma; modulator," presented at Solid-State Circuits Conference, 2000. Digest of Technical Papers. ISSCC. 2000 IEEE International, 2000.
- [9] T. A. D. Riley, M. A. Copeland, and T. A. Kwasniewski, "Delta-sigma modulation in fractional-N frequency synthesis," *IEEE Journal of Solid-State Circuits*, vol. 28, pp. 553-559, 1993.
- [10] R. E. Best, *Phase-locked loops : design, simulation, and applications*, 4th ed. New York: McGraw-Hill, 1999.
- [11] J. P. Hein and J. W. Scott, "z-domain model for discrete-time PLL's," *IEEE Transactions on Circuits and Systems*, vol. 35, pp. 1393-1400, 1988.
- [12] F. Gardner, "A BPSK/QPSK Timing-Error Detector for Sampled Receivers," *IEEE Transactions on Communications*, vol. 34, pp. 423-429, 1986.
- [13] J. Encinas, *Systemes a verrouillage de phase (P.L.L.) : réalisations et applications*. Paris: Masson, 1990.

- [14] K. Mueller and M. Muller, "Timing Recovery in Digital Synchronous Data Receivers," *IEEE Transactions on Communications*, vol. 24, pp. 516-531, 1976.
- [15] N. K. Jablon, "Joint blind equalization, carrier recovery, and timing recovery for 64-QAM and 128-QAM signal constellations," presented at IEEE International Conference on Communications, 1989. ICC 89, BOSTONICC/89. Conference record. World Prosperity Through Communications, 1989.
- [16] J. E. Plevridis and C. S. Koukourlis, "A clock recovery technique based on spectral restoration," *Consumer Electronics, IEEE Transactions on*, vol. 44, pp. 439-441, 1998.
- [17] W. C. Lindsey and C. M. Chie, "A Survey of Digital Phase-Locked Loops," *Proc. IEEE*, vol. 69, pp. 410-431, 1981.
- [18] I. Panayiotopoulos, D. G. Doumenis, and P. Constantinou, "Anti-hangup binary quantized DPLL technique for timing recovery in QAM symbol-rate sampled receivers," *IEEE Transactions on Communications*, vol. 49, pp. 360-374, 2001.
- [19] F. Harris, "Multirate digital filters used for timing recovery in digital receivers," presented at Conference Record of the Thirty-Fourth Asilomar Conference on Signals, Systems and Computers, 2000., 2000.
- [20] F. J. Harris and M. Rice, "Multirate digital filters for symbol timing synchronization in software defined radios," *IEEE Journal on Selected Areas in Communications*, vol. 19, pp. 2346-2357, 2001.
- [21] A. N. D'Andrea and M. Luise, "Optimization of symbol timing recovery for QAM data demodulators," *IEEE Transactions on Communications*, vol. 44, pp. 399-406, 1996.
- [22] A. N. D'Andrea and M. Luise, "Design and analysis of a jitter-free clock recovery scheme for QAM systems," *IEEE Transactions on Communications*, vol. 41, pp. 1296-1299, 1993.
- [23] P. Venkataraman, *Applied optimization with MATLAB programming*. New York, N.Y.: J. Wiley and Sons, 2002.
- [24] A. B. Williams and F. J. Taylor, *Electronic filter design handbook*, vol. 1, 3rd ed. New York, N.Y.: McGraw-Hill, 1995.