

芝浦工業大学

博士学位論文

プラズマ生成装置の高周波インバータ、
および高周波整合器に関する研究

平成 29 年3 月

杉本 一弘

概要

本論文は、機能デバイス、半導体・液晶製造装置における、高周波プラズマ生成装置に関するものであり、高周波インバータの電力損失の低減、電力変換効率の向上、および高周波トランスを用いた高周波整合器の広域インピーダンス整合に関する研究成果をまとめたものである。

高周波プラズマを用いた薄膜形成では、プラズマ化学気相成長(Plasma Chemical Vapor Deposition, Plasma CVD)などが、広く半導体、液晶、太陽電池の製造に用いられている。近年、工業用途の薄膜コーティングなどにも応用範囲が広がっている。また、物理気相成長(Physical Vapor Deposition, PVD)工程の前処理として、自然酸化膜除去(プリクリーン)のために、高周波を用いた高周波プラズマ処理が広く用いられている。

従来、ホトレジストの剥離処理には、酸性、またはアルカリ性の溶液を用いた液体エッチング処理(ウェットエッチング)など、物理的な反応を伴わない処理が主流であった。近年は、高周波プラズマを用いて、反応性ガスやエッチングガス、イオン、ラジカルによって材料をエッチングするドライエッチングが、半導体、液晶、製造装置において主流となっている。機能デバイスの研究開発においては、高周波プラズマ技術の重要性が高まっている。

従来、半導体製造装置に多く用いる周波数 13.56 MHz、高周波出力 1 kW の高周波インバータでは、高周波電力変換効率が約 50 % と低く、約 1 kW の電力損失が熱に変換される。1 kW の熱量を放熱するには、水冷熱交換機と付帯設備が必要であり、毎時 200 リットルの冷却水が必要であった。冷却水、付帯設備による環境負荷、エネルギー消費、経済的な観点からも問題があった。

本研究では、高周波電力損失の低減、電力変換効率の向上を目的として、高周波出力変成器に着目した。従来、4 個の出力変成器を用いて 1 kW の高周波出力を得たのに対し、本研究では高効率、高周波出力変成器、高周波出力 1 kW を実現する回路構成を検討した。

単体で高周波出力 1 kW の高周波インバータを用いることにより、従来の高

周波インバータで用いている高周波出力合成器が不要となる。そのため、高周波出力合成器の電力損失の低減を検討した。

高周波出力変成器を単体とするためには、MOS-FET 4 個を並列接続する必要がある。アキシアル構造プリント基板 (PCB) を用いて、MOS-FET 4 個を並列接続した、プッシュプル型高周波インバータを検討した。

また、高効率、高周波インバータを実現する上で重要な、高周波出力変成器と高周波出力合成器の高周波における、電力損失、温度について検討した。さらに、高周波出力変成器を構成する高周波フェライトコアの高周波における電力損失と温度について評価、検討を行った。

従来、誘導結合プラズマ(ICP)で用いている L 型高周波整合器を用いる ICP ドライエッチング装置では、高周波プラズマ生成に用いるチャンバー圧力は、0.1 ~13 Pa 程度の低圧であり、 10^{11} cm^{-3} 以上の高密度プラズマを得ることができる。ICP 高周波プラズマは、電磁コイルを用いなくても、高密度プラズマが得られることから、現在、半導体エッチング工程では、主流のエッチング方式となっている。

機能デバイス製造において、光硬化樹脂 (フォトレジスト) を用いた、アルミ薄膜エッチング処理装置では、エッチングパターンマスクを形成する。プラズマ励起によるイオンのダメージにより、フォトレジストの構造が変質するとともに、プラズマエッチングにより揮発したアルミ化合物、アルミ塩化物がフォトレジスト側壁に付着し、レジスト残渣やフェンスを形成することが知られている。

従来、フォトレジストの剥離処理には、ウェットエッチングを用いた。アルカリ性、あるいは酸性の溶液を用いて剥離処理を行ったフォトレジスト剥離液には、金属、有機物、ポリマーなど複数の物質が残留し、これらを除去するために、中和、イオン交換、活性汚泥、排水といった複雑な処理を必要としている。したがって、廃棄処理エネルギー増加、リサイクルに伴うエネルギー消費、埋め立て廃棄物増加の問題や魚毒性など、大きな環境問題を抱えている。

環境負荷の低減、省エネルギー、経済性向上の観点から、アルミエッチング

で用いるアッシング処理技術の向上は、半導体デバイスを形成する上で大きな課題となっていた。

本研究で用いたプラズマアッシング処理は、エッチングプロセスステップの低減や高周波プラズマ処理での環境負荷低減、省エネルギーに大きく貢献できる技術である。

従来の L 型高周波整合器では、プロセスチャンバーの圧力、反応ガスの種類、温度、ウェハー膜質の変化によるインピーダンスの変動により、反射波が発生する。その結果、入射波電力の低下を招き、プラズマ励起状態を安定に保つことが困難であった。また、混合ガスの自動圧力制御(Automatic Pressure Controller, APC)による排気バルブの開閉に伴う大幅なインピーダンスの変動により、プラズマ励起状態が不安定になっていた。プラズマ励起を安定に保つためには、インピーダンスの変動に対して、広範囲なインピーダンス整合範囲を確保し、かつ外乱によるインピーダンスの変化に対して、高速で反射波を低減する必要がある。

本研究は、機能デバイス、半導体デバイスのドライアッシング処理技術の向上を目的に研究開発を進め、高周波トランスを用いるインダクティブコイルの平衡接続を考案した。T 型高周波整合器では、高周波トランスの相互インダクタンス (M) を、可変真空コンデンサを用いてインピーダンス変換比率を可変することにより、インピーダンスの変動が大きい高圧プロセスにおいても、インピーダンスの大幅な変動に対応できるように、高周波トランスを用いる T 型高周波整合器を考案した。

機能デバイスとして、近年注目されているパワーデバイスや高密度ロジック、フラッシュメモリーなどで実用化された縦型デバイス構造の深穴エッチング加工において、エッチングと CVD サイドポリマ生成を交互に 100 回程度繰り返すボッシュプロセスが用いられている。ボッシュプロセスでは、一般的にエッチング工程でのチャンバー圧力は 1 Pa 前後の低圧力である。CVD サイドポリマ生成工程では、チャンバー圧力 50~160 Pa 前後の高圧力での高周波プラズマ処理が行われている。

高周波プラズマ生成装置においては、チャンバー圧力、反応ガス種類、ガス

流量、温度など、エッチング工程と CVD サイドポリマー生成工程では、プロセス条件が大きく異なる。その結果、高周波プラズマ励起時のインピーダンスも大きく異なる。インピーダンスの違いにより、各工程専用の高周波整合器がそれぞれ必要となるため、エッチングチャンバーと CVD サイドポリマー生成工程チャンバーを交互に 100 回プロセス処理を繰り返す必要があった。プロセス処理の安定性や、繰り返し精度、パーティクルなどの異物増加、付着の問題や、生産性など、ボッシュプロセスの実用化には問題があった。

本研究では、ボッシュプロセス処理でのデバイスの安定性、プロセス再現性、生産性、経済性の観点から、同一プロセスチャンバーを用いる連続・深穴エッチング加工処理を提案した。

同一プロセスチャンバーで、エッチング工程と CVD サイドポリマー生成工程を行うことにより、プロセスチャンバー間の搬送時間が削減され、生産性の大幅な改善が可能となる。同一チャンバーで、ボッシュプロセス処理を行うことにより、ウェハーを固定した状態でエッチング工程、CVD サイドポリマー生成工程を、各々 100 回繰り返すことができ、搬送による状態変化を無くすことが可能であるため、再現性、および安定性は、大幅に向上する。

本研究では、ボッシュプロセスに対応できるように、エッチング工程の圧力 1 Pa から CVD サイドポリマー生成工程の圧力 160 Pa までの、広範囲なインピーダンスに対して高周波整合できるように、高周波トランスを用いる T 型整合器を提案した。本研究を基に開発した高周波トランスを用いる T 型整合器は、半導体製造装置のエッチング工程に適用されている。

目次

第1章 序論	
1-1 本研究の背景	1
1-2 本研究の目的と意義	11
1-3 本論文の構成	14
参考文献	19
第2章 高周波プラズマ生成装置の概要	
2-1 半導体製造用高周波プラズマ生成装置	22
2-1.1 バレル型プラズマエッチング装置	22
2-1.2 CCP型プラズマエッチング装置	23
2-1.3 マグネトロン型RIEプラズマエッチング装置	25
2-1.4 ECR型プラズマエッチング装置	26
2-1.5 UHF-ECR型プラズマエッチング装置	27
2-1.6 ICP型プラズマエッチング装置	28
2-2 高周波用フェライトコア	29
2-2.1 フェライトコアの概要	29
2-2.2 フェライトコアの分類	29
2-2.3 本研究に用いたフェライトコア	30
2-3 高周波インバータ	31
2-3.1 高周波インバータにおけるパワーアンプの動作点	32
2-3.2 A級パワーアンプ	32
2-3.3 B級パワーアンプ	34
2-3.4 C級パワーアンプ	36
2-3.5 D級パワーアンプ	37
2-3.6 E級パワーアンプ	38
2-3.7 F級パワーアンプ	40
2-4 高周波整合器	41
2-4.1 高周波整合器の概要	41
2-4.2 高周波整合器と高周波エネルギー	42
2-4.3 高周波整合器の整合方法	43
2-4.4 Qを用いた高周波整合方式	44
2-4.5 高周波伝送線路と整合	44
2-4.6 高周波インバータと負荷の高周波反射係数	45
参考文献	47
第3章 高周波出力変成器の電力損失とヒステリシス損失	
3-1 はじめに	49
3-2 回路構成と動作原理	50
3-2.1 高周波インバータの基本構成と動作原理	52
3-2.2 フェライトコアのヒステリシス損失	54
3-3 実験方法	56

3-3.1	高周波出力変成器の電力損失の測定.....	57
3-3.2	使用機器.....	60
3-4	結果および考察.....	61
3-4.1	高周波出力変成器の電力損失.....	61
3-4.2	高周波インバータの電力変換効率と電力損失の理論値.....	70
3-5	まとめ.....	75
	参考文献.....	78
	第4章 MOS-FET 高周波インバータの電力変換効率と電力損失	
4-1	はじめに.....	79
4-2	高周波インバータの回路構成と動作原理.....	80
4-2.1	従来型、高周波インバータの基本構成と動作原理.....	80
4-2.2	高効率型インバータの基本構成と動作原理.....	83
4-2.3	高周波インバータの MOS-FET 並列接続による課題.....	84
4-3	実験方法.....	89
4-3.1	MOS-FET のゲート抵抗による高周波出力と変換効率.....	91
4-3.2	MOS-FET アレイの損失電力の測定.....	91
4-3.3	高周波出力変成器の電力損失の測定.....	94
4-3.4	高周波出力合成器の損失電力の測定.....	98
4-3.5	使用機器.....	102
4-4	結果および考察.....	103
4-4.1	MOS-FET アレイのインピダンスとゲート抵抗.....	103
4-4.2	放熱器の熱抵抗.....	107
4-4.3	MOS-FET アレイの電力損失と温度.....	108
4-4.4	高周波出力変成器の電力損失と温度.....	112
4-4.5	高周波出力合成器の電力損失.....	116
4-4.6	高周波インバータの電力損失の内訳.....	124
4-4.7	電力変換効率と損失電力の理論値.....	125
4-8	まとめ.....	127
	参考文献.....	129
	第5章 ボッシュプロセスにおける高周波整合	
5-1	はじめに.....	130
5-2	システム構成と動作原理.....	131
5-2.1	プラズマエッチング装置の基本構成.....	131
5-2.2	プラズマエッチングチャンバーの基本構成.....	133
5-2.3	ICP プラズマチャンバー概略図.....	133
5-2.4	L 型高周波整合器の動作原理.....	134
5-2.5	T 型高周波整合器の動作原理.....	136
5-3	実験方法.....	138
5-3.1	プラズマ整合実験.....	138
5-3.2	使用機器.....	139

5-4	結果および考察.....	140
5-4.1	L型高周波整合器による整合.....	140
5-4.2	T型高周波整合器による整合.....	142
5-4.3	プラズマ放電時のインピーダンス.....	144
5-5	まとめ.....	146
	参考文献.....	148
第6章 アッシング処理における高周波整合		
6-1	はじめに.....	149
6-2	システム構成と動作原理.....	150
6-2.1	プラズマエッチング装置の基本構成.....	150
6-2.2	プラズマエッチングチャンバーの基本構成.....	151
6-2.3	プラズマエッチングチャンバー圧力制御の基本構成...	152
6-2.4	ICPプラズマチャンバー概略図.....	152
6-2.5	L型高周波整合器の動作原理.....	153
6-2.6	T型高周波整合器の動作原理.....	153
6-3	実験方法.....	154
6-3.1	プラズマ整合実験.....	154
6-3.2	ICPコイルとアンテナ印加電圧の測定.....	155
6-3.3	使用機器.....	156
6-4	結果および考察.....	157
6-4.1	プラズマ整合実験.....	157
6-4.2	プラズマ放電時のインピーダンス.....	159
6-4.3	ICPコイルとSiO ₂ のエッチングレート.....	162
6-5	まとめ.....	163
	参考文献.....	165
第7章 結論		
7-1	本研究の成果.....	166
7-1.2	高周波出力変成器.....	168
7-1.3	高周波出力合成器.....	169
7-1.4	ボッシュプロセスに用いた、高周波整合器.....	170
7-1.5	アッシングプロセスに用いた、高周波整合器.....	171
7-2	今後の課題と展望.....	172
	謝辞.....	174
	本研究に関する論文，学会発表等.....	175

第1章 序論

1-1 本研究の背景

近年、ハイブリット自動車、電気自動車、太陽光発電の市場は、急速な拡大を続けている。これに伴い、パワートランジスタ、ダイオードなどの半導体電子部品の市場は、急速な拡大を続けている。この急速な市場の拡大は、電子デバイスの微細加工技術により性能向上を遂げた結果である。微細加工技術は、パワートランジスタの低損失化、大電流化、高耐圧化、高速化、低価格化を実現した。高性能パワートランジスタは、産業・民生分野をはじめ適用範囲を広げている。パワーデバイスは、高度情報化社会を支えるキー部品となっている、今後の発展には、微細加工技術と深穴エッチングの進歩が求められている。

図 1-1 に、次世代パワーデバイスの CO₂ 削減効果を示す。地球規模の課題として、環境・エネルギーの問題への対応が、国家・産業ごとに求められている。温室効果ガスの排出量 26% 削減のため、機器の省資源、省エネルギー、高効率化、環境負荷低減などの取り組みが行われている。新たに、モータ制御に用いるパワーデバイスを、次世代のパワーデバイスに置き換えることで、年間 4047 万トンの CO₂ を削減し、温室効果ガスの排出量を 3.35% 削減することが可能となる⁽¹⁾。

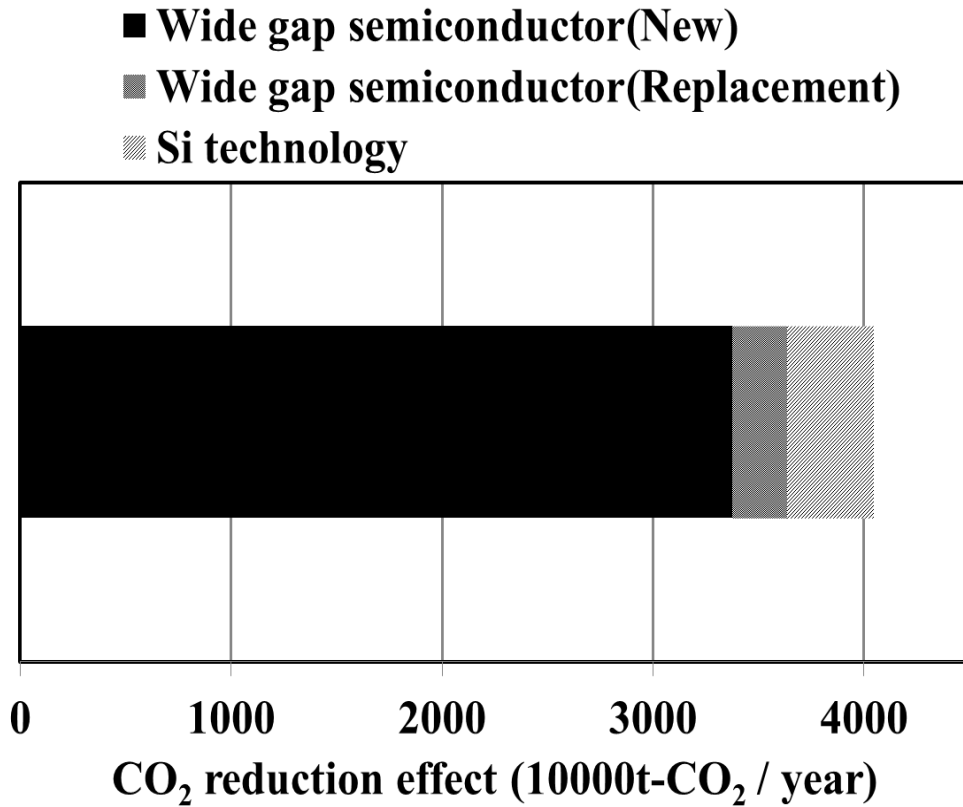


図 1-1 次世代パワーデバイスの CO₂ 削減効果

引用：Nikkei Business Publications, Inc.次世代パワー半導体、材料からデバイスまでを産総研が解説（第1回）

図 1-2 に、従来のパワーデバイス Si-IGBT と次世代パワーデバイス SiC-MOS FET の動作速度と電力損失を示す。

従来の Si-IGBT に比べて、次世代の SiC-MOS FET では、オフ動作時のテール電流が流れないため、電力損失を 90 % 低減できる⁽²⁾。

図 1-3 に、半導体パワーデバイス Si と SiC の電力損失比較を示す。

スイッチング損失全体では、Si-IGBT に比べて、SiC-MOS FET は、電力損失を 73 % 低減できる。次世代パワーデバイスは、省エネルギーのキーとなる重要な電子部品である⁽³⁾。

Turn-OFF Characteristics (Comparison with 1200V Product)

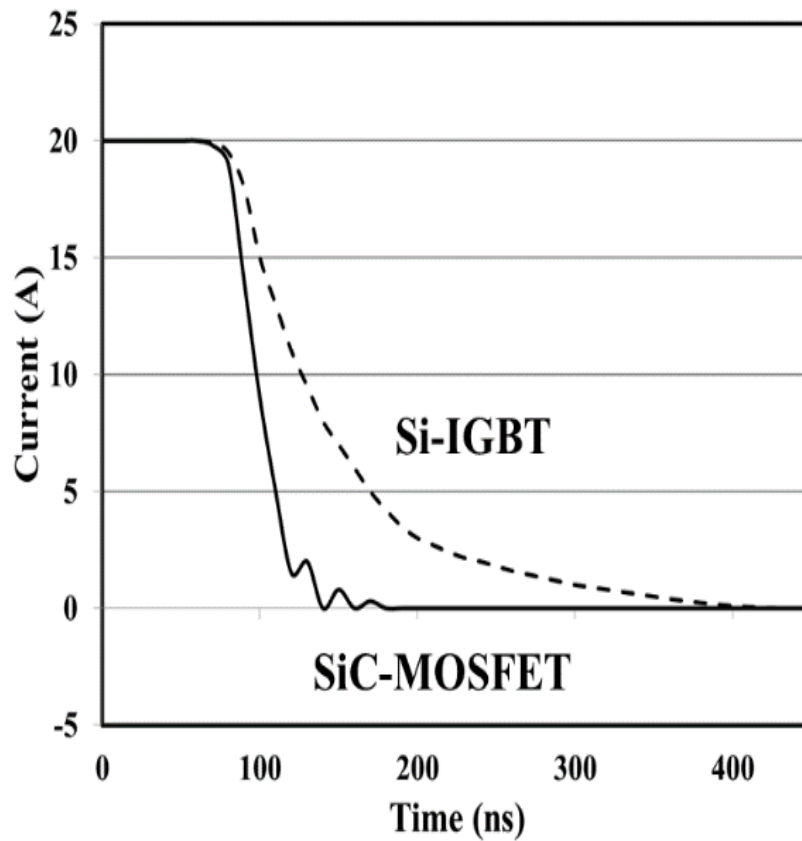


図 1-2 Si-IGBT と SiC-MOS FET のテール電流の比較

引用：電波新聞 2015/08/27

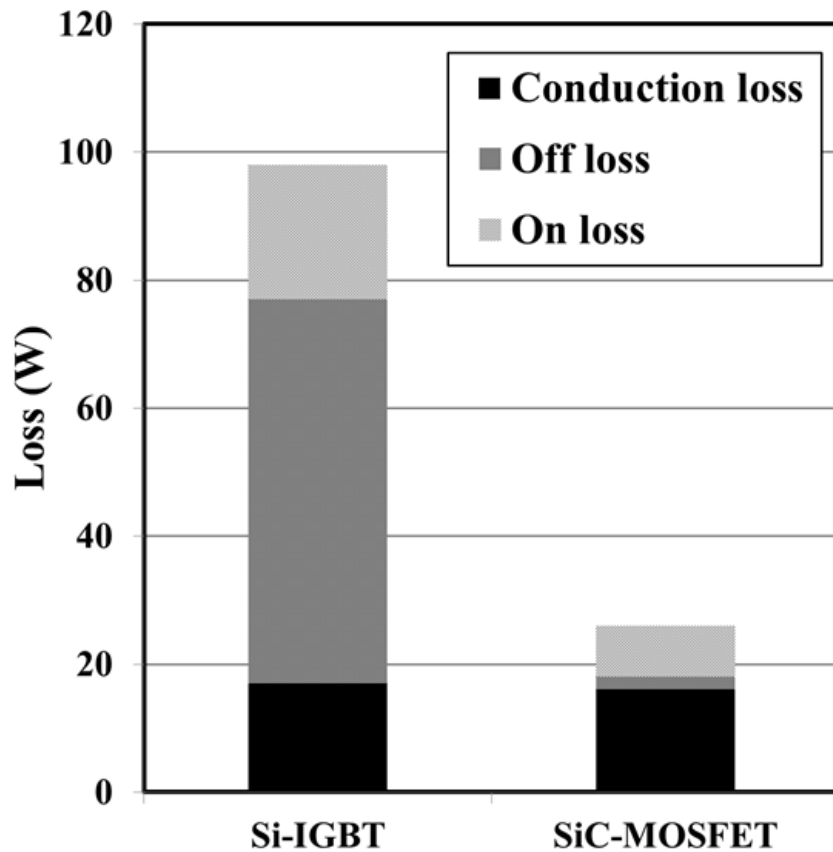
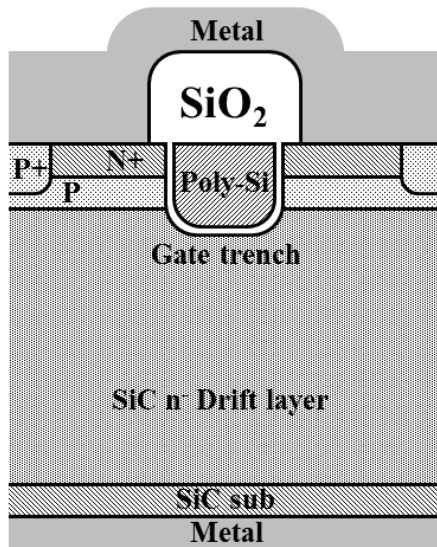


図 1-3 半導体パワーデバイス Si と SiC の電力損失比較

引用：電波新聞 2015/08/27

図 1-4 に、トレンチ型 SiC-MOS FET とダブルトレンチ型 SiC-MOS FET の比較を示す。ゲートトレンチ構造を用いる SiC-MOS FET のオン抵抗は、プレーナー型 SiC-MOS FET に比べて 42 % 低減でき、ゲートトレンチ構造とソーストレンチ構造を併せ持つダブルトレンチ型 SiC-MOS FET は、プレーナー型 SiC-MOS FET に比べてオン抵抗を 50 % 低減できる⁽⁴⁾⁻⁽⁶⁾。

Single trench structure



Double trench structure

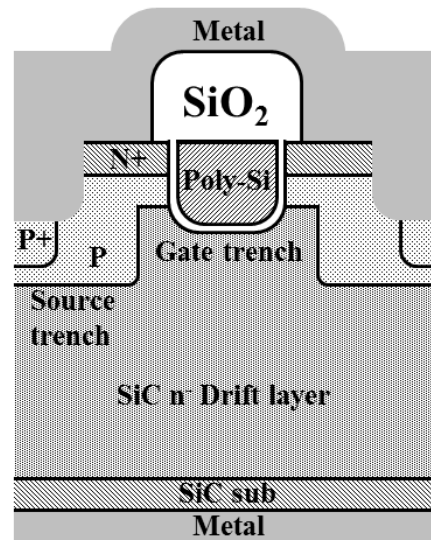


図 1-4 SiC のトレンチ構造の比較

引用：電波新聞 2015/08/27

図 1-5 に、プレーナ型 SiC-MOS FET とダブルトレンチ型 SiC-MOS FET の比較を示す。従来の微細加工を用いるプレーナ型 SiC-MOS FET に比べて、深穴加工を用いるダブルトレンチ型 SiC-MOS FET では、オン抵抗を 50 % 低減でき、MOS FET オン動作時の電力損失を 50 % 低減できる。プレーナ型 SiC-MOS FET に比べて、ダブルトレンチ型 SiC-MOS FET では、深穴加工により入力容量を 35 % 低減できる。入力容量の低下により、MOS FET の高速動作が可能となる⁽⁷⁾。

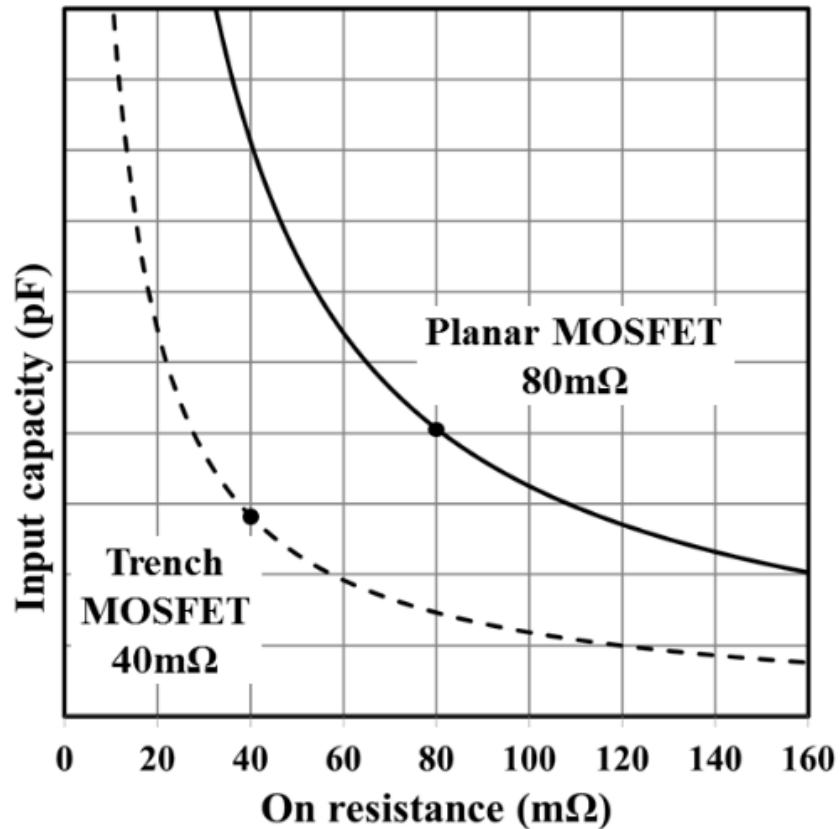


図 1-5 プレナー型とダブルトレンチ型 SiC- MOS FET 比較

引用：電波新聞 2015/08/27

図 1-6 に、トレンチ型 SiC のボッシュプロセスフローを示す。ボッシュプロセスは、1992 年にドイツの Robert Bosch GmbH 社により開発された深穴エッチング加工技術である。半導体パワーデバイスの製造技術のキーとなる深掘りエッチング加工では、一般的に 50 μm 程度の深さであるが、オン抵抗の低減を目的に、500 μm の深掘りの研究が進んでいる。

ボッシュプロセスの問題は、従来のプレナーエッチング加工に比べて、10 倍から 1000 倍の加工時間を必要とすることである。また、エッチングガスの消費やプラズマ生成装置に用いる高周波インバータの消費電力が大きくなることである。パワーデバイスの性能向上のため深掘りエッチング加工は、さらに深くエッチング加工する必要がある。

半導体パワーデバイスのコスト削減を目的に、深掘りエッチング加工時間

の短縮を目的に、高周波電力を高める傾向がある。ボッシュプロセスでは、従来のプレーナー型のエッチング加工に比べて、パワーデバイス当たりの消費電力は、10 倍から 1000 倍となる。経済面、環境面での課題として、早急な高周波インバータの消費電力の低減が必要である⁽⁹⁾。

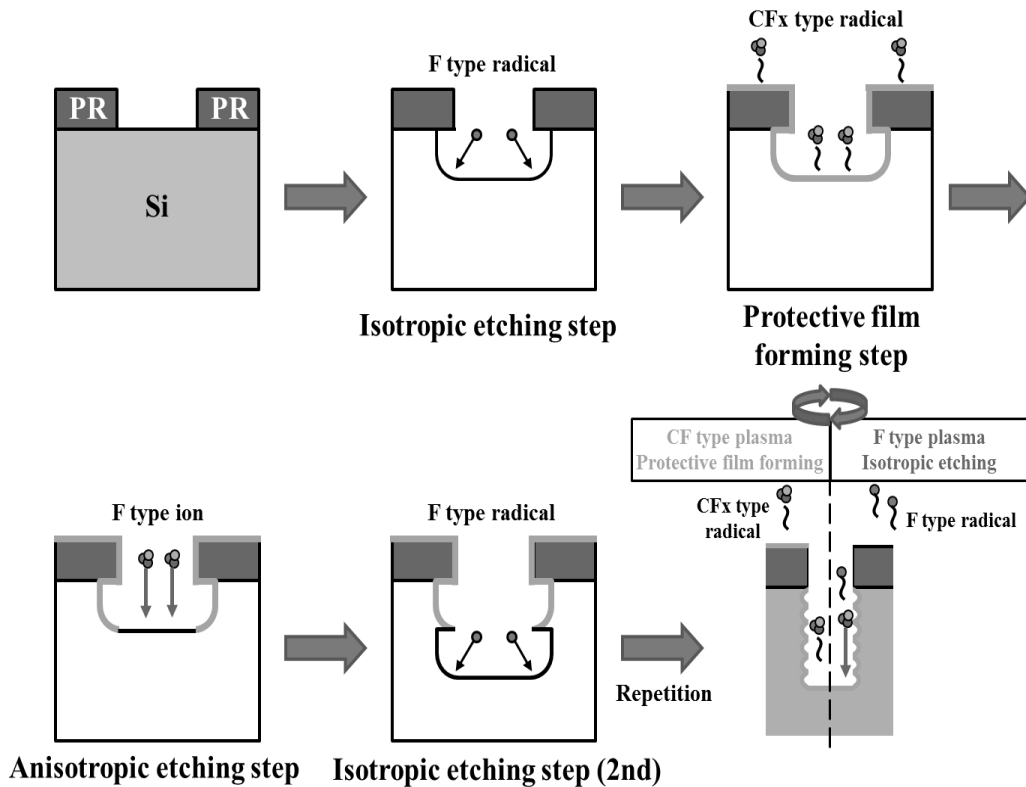


図 1-6 トレンチ型 SiC のボッシュプロセスフロー

引用：サムコ株式会社製品サイト：テクノロジー，ボッシュプロセス

図 1-7 に、トレンチ型 SiC の 2015 年と 2020 年の市場成長を示す。2015 年の SiC 市場は 178 億円と大きくないが、産業分野、自動車分野、太陽光発電分野、情報機器分野、民生機器分野では、2020 年には 850 億円となり、同市場は 2.5 倍から 8.6 倍と急速な成長が期待されている⁽⁹⁾。

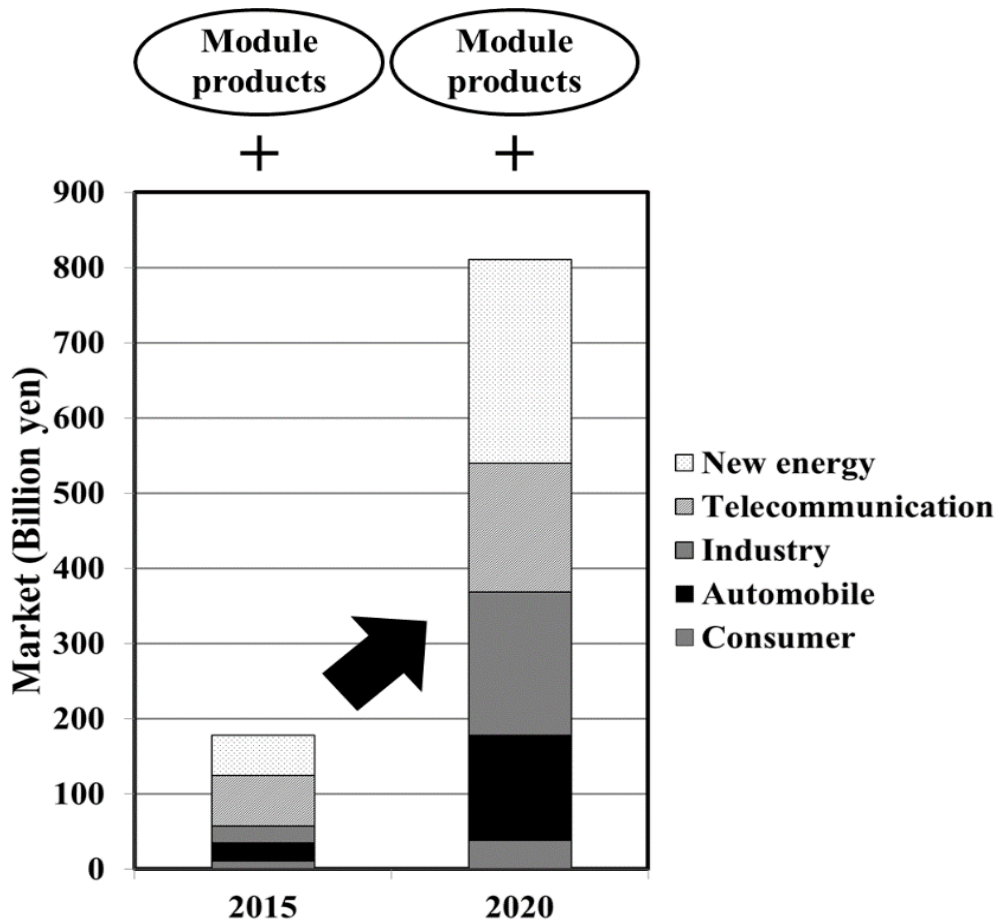


図 1-7 トレンチ型 SiC の 2015 年と 2020 年市場

引用：日経エレクトロニクス 日経 BP 社「パデバイスの世界戦争」,pp. 28-47
(2016 年 10 月)

図 1-8 に、トレンチ型 GaN の 2015 年と 2020 年の市場成長を示す。2015 年の GaN 市場は 9.5 億円と小さいが、産業分野、自動車分野、太陽光発電分野、情報機器分野、民生機器分野では、2020 年には 530 億円となり、同市場は 40 倍から 100 倍と急速な成長が期待されている⁽⁹⁾。

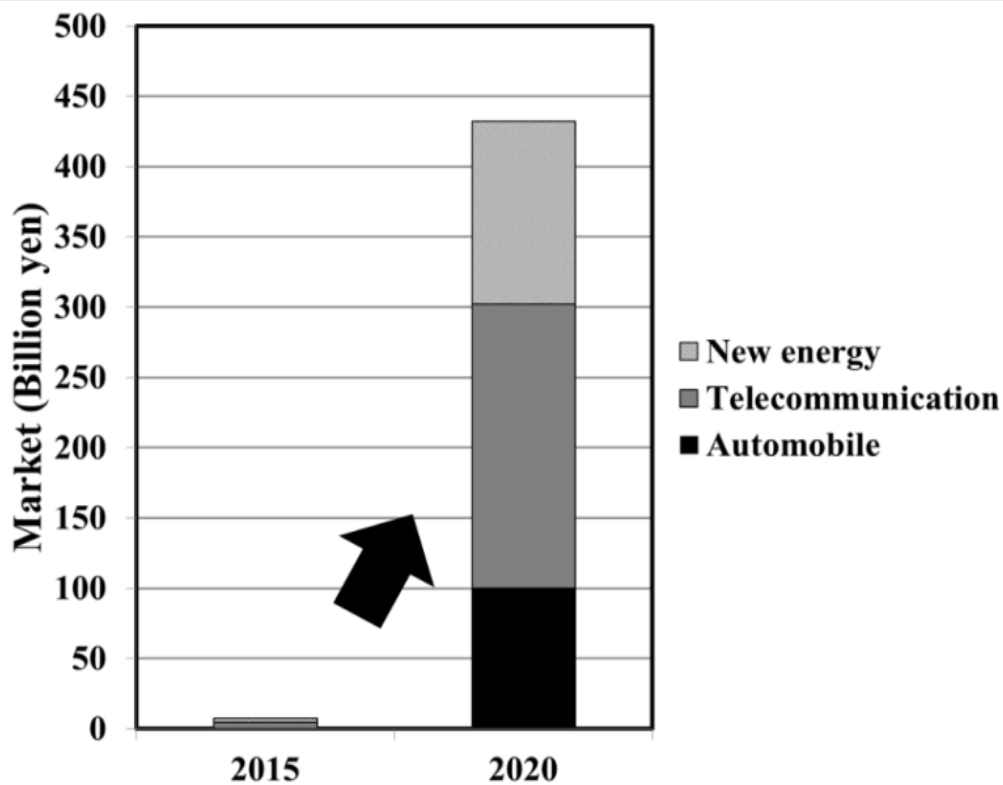


図 1-8 トレンチ型 GaN の 2015 年と 2020 年市場

引用：日経エレクトロニクス 日経 BP 社「デバイスの世界戦争」,pp. 28-47 (2016年10月)

図 1-9 に、SiC、GaN、IGBT の 2015 年と 2020 年の市場価格を示す。SiC は、2015 年に対して 2020 年には 2.5 倍から 8.6 倍の急成長が期待されている。GaN の成長率に比べて SiC の成長率が低い主な原因は、SiC の市場価格が高いことである。SiC の価格が高い原因は、SiC の材料コストが高いことが最大の原因である。

GaN は、2015 年に対して 2020 年には 40 倍から 100 倍と高い成長が期待されている。2020 年には 2015 年に比べて、GaN、IGBT の市場価格が大幅に低下したことで、応用分野が広がった。GaN、IGBT は、材料に Si を用いることで、低価格化を実現しており、これが成長の原動力となる。微細化とディープトレンチ、エッチング加工での深さが、高性能化のキーになる技術である⁽¹⁰⁾。

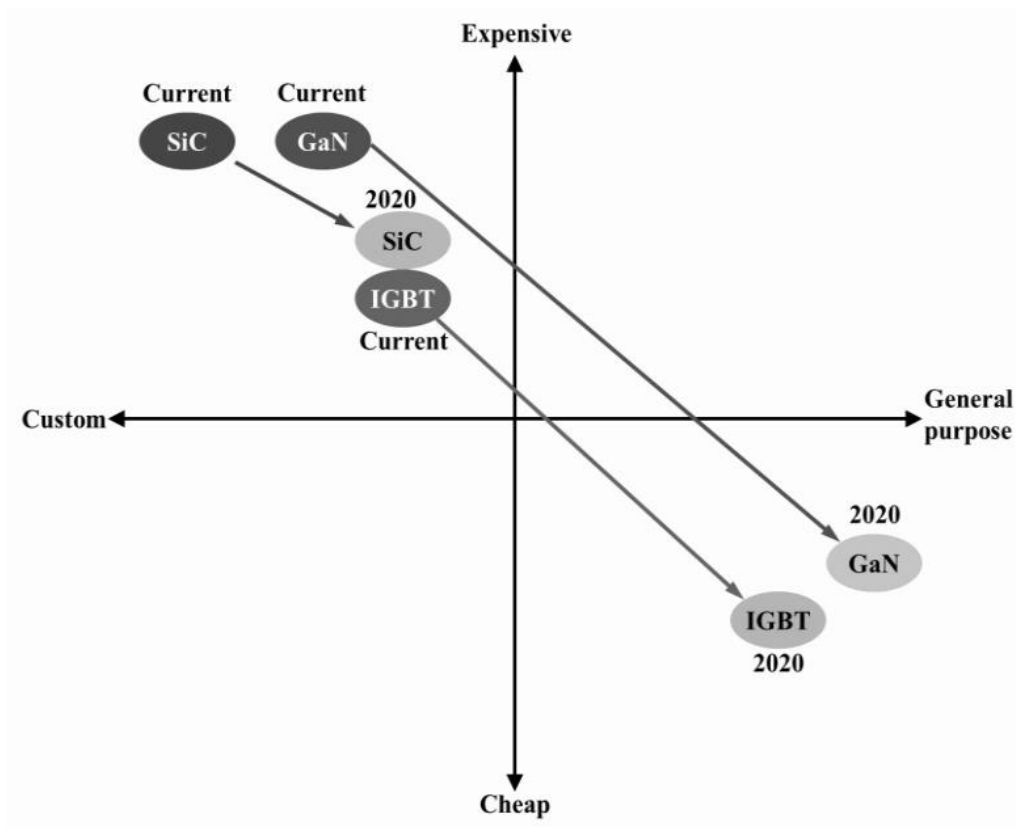


図 1-9 SiC、GaN、IGBT の 2015 年と 2020 年市場価格

引用：日経エレクトロニクス 日経 BP 社「デバイスの世界戦争」,pp. 28-47
(2016 年 10 月)

ボッシュプロセスを用いる深穴エッチング加工では、エッチング時間と高周波インバータの出力はトレードオフの関係となっている。従来のプレーン型に比べて、ディープトレンチ型パワーデバイスのエッチング加工に用いる電力は 10 倍から 1000 倍となり、エッチングコストに占める高周波インバータの消費電力が大きくなっている。

従来の高周波インバータの電力効率は約 50 % と低い。ディープトレンチエッチングでの電力損失も同様に、従来に比べて 10 倍から 1000 倍となる。高周波インバータの電力損失は高周波出力とほぼ同一となる。高周波出力 1 kW 時の高周波インバータの熱損失は 1 kW 以上となり、冷却のために大量の冷却水が必要となる。高周波インバータの冷却には、時間当たり 200 l の冷却水が必要になる。

本研究では、パワーデバイス構造のディープトレンチエッチング加工に用いるボッシュプロセスに着眼した。

本研究では、ボッシュプロセスに用いる高周波インバータの電力損失の低減による消費電力の低減、高周波インバータの冷却水の低減を検討している。

ボッシュプロセスのエッチング形状、エッチングレート、均一性の向上を検討した。本研究では、高周波トランスを用いる高周波整合器では、反射波の低減により、エッチングレート安定化、プロセス最適化、歩留まり向上、コスト低減に寄与できる⁽¹¹⁾⁻⁽¹⁴⁾。

本研究では、従来型の高周波インバータの電力損失と温度の測定、評価を行った。高周波インバータの電力損失の低減を目標に、高周波インバータ構成ユニットごとに、電力損失の測定、評価を行い、高効率の高周波インバータを開発した。

本章では、第 2 節で本研究の目的と意義を述べる。第 3 節では本研究の構成を述べる。

1-2 本研究の目的と意義

従来の、パワーデバイスの深穴エッチング加工に用いる高周波インバータと高周波整合器には、以下の 7 つの課題があった。

- 1) 高周波インバータの消費電力の削減
- 2) 高周波インバータの冷却水量の削減
- 3) 高周波インバーユニットサイズの小型化
- 4) ボッシュプロセスの側壁形状やエッチング処理の再現性向上
- 5) 反射波電力の低減による、高周波インバータの消費電力削減
- 6) 高周波整合器のインピーダンス整合範囲の拡大
- 7) フォトレジストのドライアッシング処理では、160 Pa の高圧条件でのプラズマの安定性向上

本研究は、これら 7 つ課題を解決できる高周波インバータ、および高周波整合器の研究開発を目的とする。

第 1 の課題である高周波インバータの消費電力の削減では、高周波インバ

ータを構成する高周波変成器、高周波合成器、MOS-FET アレイ、主要ユニットの電力損失と温度上昇抑制を検討した。

- 1) 高周波出力変成器の電力損失の削減を目的に、周波数 13.56MHz、高周波電力 1 kW での、電力用フェライトコアの材質を選定した。
- 2) 周波数 13.56 MHz、出力 1 kW の高周波インバータにおいて、高周波出力合成器を用いない構成を検討した。
- 3) 高周波インバータに用いる MOS-FET の並列接続の利点と課題を述べ、アキシシャル構造 PCB を採用した。

第 2 の課題である高周波インバータの冷却水の削減については、従来の周波数 13.56 MHz、出力 1 kW の高周波インバータで使用する冷却水 (毎時 200 l) を削減し、空冷放熱器で十分に対応可能かどうかを検討した。

- 1) 従来の出力 1 kW の高周波インバータでは、MOS-FET アレイ全体の電力損失が、1 kW が超えるため、冷却には水冷熱交換装置を用いていた。本研究では、MOS-FET アレイ全体の電力損失を削減することにより、空冷放熱器を提案している。

第 3 の課題である高周波インバータユニットサイズの小型化については、従来の高周波インバータに比べて、高周波出力変成器 3 ユニット、高周波入力分配器、高周波出力合成器 1 ユニットの削減できる構成を検討した。また、アキシシャル構造 PCB を用いて MOS-FET を並列接続することによる、MOS-FET アレイの PCB 面積の削減を検討した。

第 4 の課題であるボッシュプロセスの側壁形状やエッチング処理の再現性向上については、高周波整合器の反射波に着目し、反射波電力の削減、電力損失の削減を検討した⁽¹⁵⁾⁽¹⁶⁾。

- 1) ICP コイルのアンテナ電位の偏差、低減を目的に、従来の ICP コイル不平衡接続と比較して、ICP コイル平衡接続での、アンテナ電位の偏差、低減について検討した。
- 2) ボッシュプロセスのエッチング工程での反射波電力の低減を目的に、従

来用いた L 型整合器と、本研究で用いた高周波トランスと T 型高周波整合器と比較検討した。

- 3) ボッシュプロセスの CVD サイドポリマー生成工程での、設定電力 300 W に対して、2.6 倍のオーバーシュート(650 W)の低減が課題であった。本研究では、高周波トランスと T 型高周波整合器を用いて、相互インダクタンスの可変による、高速高周波整合を検討した。

第 5 の課題である高周波整合器による高周波インバータの消費電力の低減について、本研究では、高周波整合器の入射波と反射波に着目した。反射波電力の削減による過剰入射波の電力損失の削減を検討した。

第 6 の課題である従来の L 型高周波整合器のインピーダンス整合範囲の拡大に対して、本研究では、高周波トランスと T 型高周波整合器を用い、相互インダクタンスの可変による高周波整合により、整合範囲の拡大を検討した。

第 7 の課題である従来の L 型高周波整合器では、フォトレジストのドライアッシング処理での 160 Pa の高圧条件においてのプラズマ状態の安定化について、本研究では、インピーダンスの変動により L 型高周波整合器の整合範囲を超えたため発生する現象であると仮定し、広範囲インピーダンス整合特性を持つ高周波トランスと T 型高周波整合器でのインピーダンス整合を検討した⁽¹⁷⁾⁽¹⁸⁾。

1-3 本論文の構成

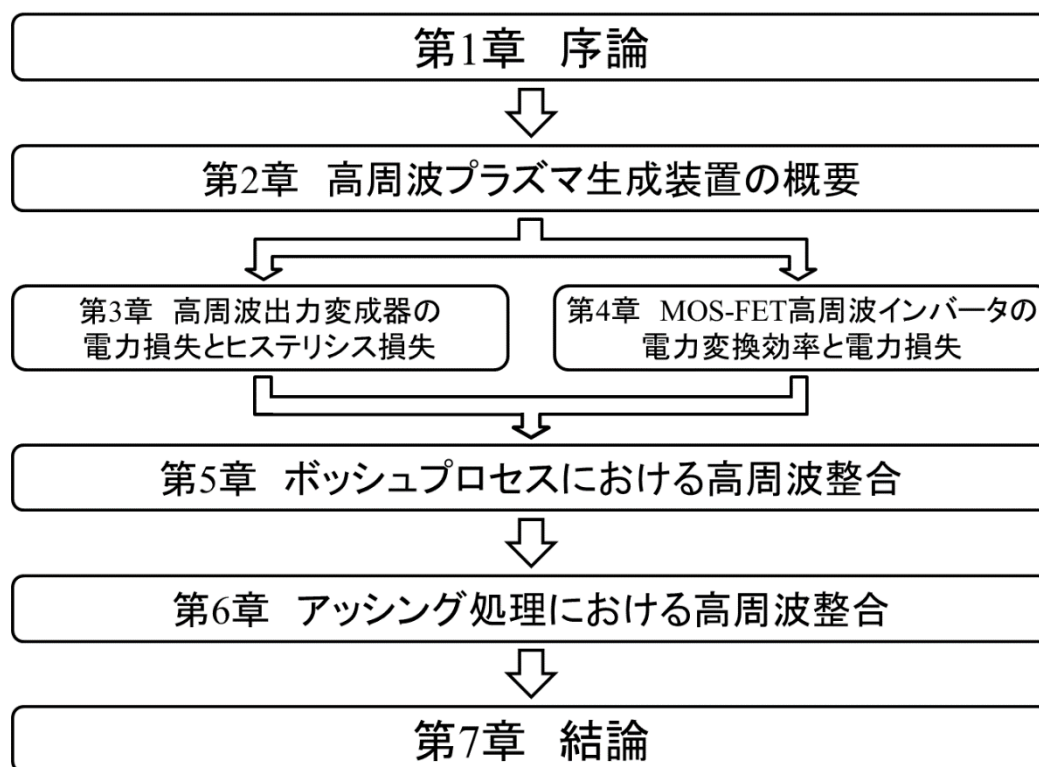


図 1-10 本論文の構成

図 1-10 に、本論文の構成をフローチャートで示す。

本論文は、第 1 章「序論」、第 2 章「高周波プラズマ生成装置の概要」、第 3 章「高周波出力変成器の電力損失とヒステリシス損失」、第 4 章「MOS-FET 高周波インバータの電力変換と電力損失」、第 5 章「ボッシュプロセスにおける高周波整合」、第 6 章「アッシング処理における高周波整合」、第 7 章「結論」の 7 章から構成されている。

第 2 章では、高周波プラズマ生成装置の概要、高周波フェライトコアの概要、高周波インバータの概要、高周波整合器の概要について述べている。

第 3 章、第 4 章、第 5 章、第 6 章は、本論文の骨子をなし、第 3 章では、高周波出力変成器の電力損失の分析を行い課題解決を行った結果を述べている。第 4 章では、MOS-FET 高周波インバータの電力変換効率と電力損失の分析を行い、課題解決を行った結果を述べている。第 5 章では、ボッシュプロ

セスを用いた深穴エッチング処理において、高周波整合器の反射波について分析を行い課題解決を行った結果を述べている。また高周波トランスと T 型整合器を用いる、単一プロセスチャンバーでの、ボッシュプロセス（エッチング処理と CVD サイドポリマー生成処理）の連続処理を検討した結果を述べている。第 6 章では、フォトレジストのドライアッシング処理について、分析を行い課題解決を行った結果を述べている。

第 3 章では、出力変成器の概要、損失電力とヒステリシス損失の現状と課題を述べている。周波数 13.56 MHz、高周波 1 kW の高周波インバータに用いる高周波変成器について、電力損失、温度、電力変換効率について、3 つの測定方法を検討した⁽²³⁾。

- 1) 高周波出力変成器の 1 次入力を高周波インバータに接続し、2 次出力には、終端抵抗 50Ω を接続した。高周波出力変成器のインピーダンス 50Ω として、電力損失と温度を求めた。
- 2) 高周波出力変成器のヒステリシスループ測定回路を用いて、差動電圧プローブとデジタルストレージオシロスコープを用いて、ヒステリシス損失と電力損失を測定した。
- 3) フェライトコアの材質 43、材質 61、材質 67 を高周波出力変成器に用い、高周波インバータの高周波出力変成器に取り付け、電力損失、高周波電力変換効率と温度を測定した。

従来の高周波インバータでは、高周波出力変成器 4 個と高周波電力合成器とを用いて、高周波出力 1 kW を実現していた。本研究では、フェライトコアの材質 67 を用いることで、高周波出力変成器 1 個を用いて、高周波出力 1 kW を実現した。高効率の高周波変成器の使用で、高周波インバータの回路構成の簡略化、電力損失の低減、高周波インバータ小型化に貢献できた。

第 4 章では、MOS-FET 高周波インバータの概要、および電力変換効率と損失電力の現状と課題を述べる。従来のプラズマ生成用高周波インバータと、

本研究で用いた高効率、高周波インバータ、基本回路と構成および、B 級プッシュプルパワーアンプの動作について述べている。また、MOS-FET の並列接続に関する課題について述べている。本研究では、アキシシャル構造のプリント基板を用い、MOS-FET の並列接続回路について述べる。高周波インバータ、MOS-FET アレイの DC 入力電圧に対する放熱器の温度を測定し、熱抵抗を基に MOS-FET 電力損失を求めた。

高周波インバータの MOS-FET アレイの DC 入力電圧と DC 入力電流を測定することにより、DC 入力電力を求めた。高周波電力計（バードメータ）を用いて高周波出力電力を測定し、DC 入力に対するバードメータの電力測定から電力損失を求めた。

放熱器の温度から熱抵抗を基に、MOS-FET アレイの電力損失を求めた。高周波インピーダンス 50Ω の 4 ポート入力の電力合成器について、電力損失とフェライトコアの温度、 V_{PP} (peak-to-peak Voltage) を測定した。

電力損失については、 50Ω 、4 ポート入力から 2 ポートへの電力合成、1 段階での電力損失とフェライトコアの温度を測定した。同様に 2 ポート入力から 1 ポートへの電力合成、2 段階での電力損失とフェライトコアの温度、 V_{PP} を測定した。電力合成 2 段階でのインピーダンスは、 12.5Ω となり出力トランス(1 : 4)のインピーダンス変換により 50Ω 出力となる。出力トランスの電力損失と温度、 V_{PP} を測定した。高周波出力変成器に用いたフェライトコアの材質 43、材質 61、材質 67 について、13.56 MHz での高周波電力損失と発熱を測定した⁽²⁴⁾⁻⁽²⁹⁾。

第 5 章では、ボッシュプロセスにおける高周波整合の概要と現状について述べる。半導体デバイス製造のボッシュエッチング加工(エッチングプロセスと CVD サイドポリマー生成プロセスを 100 回程度繰り返し行うプロセス)を用いた深穴エッチング加工について述べる⁽³⁰⁾⁻⁽³²⁾。

従来、Inductively Coupled Plasma(ICP)プラズマ生成装置では、ボッシュプロセスを用いた深穴エッチング加工に、L 型高周波整合器を用いていた。その概要と課題を述べる。従来の ICP 装置には、インダクティブコイルを不平

平衡接続した L 型高周波整合器を用いている。ボッシュエッチング加工に用いるエッチングプロセスと CVD サイドポリマー生成プロセスの高周波整合インピーダンスは、 4.5Ω 、 41Ω となった。L 型高周波整合器は整合範囲が狭く、 4.5Ω の低インピーダンスと、 41Ω のインピーダンスを、同一高周波整合器を用いて整合することが困難であった。

また、L 型高周波整合器を用いた。インダクティブコイルの不平衡接続では、ICP コイルの一端を高周波電力の給電部に接続し、コイルのもう一端をグランド(接地)に接続する。インダクティブコイルのアンテナ電位は、高周波給電部で最大値を示し、接地部で 0 V となり大きなアンテナ電位の偏差値が生じる。

本章では、ボッシュプロセス処理を用いた深穴エッチング加工において、高周波トランスと T 型高周波整合器を用いた研究について述べる。

インダクティブコイルの平衡接続では、ICP コイルの両端を高周波トランスの 2 次側に接続し、高周波トランスの 1 次側に高周波電力を接続する。インダクティブコイルのアンテナ電位は、グランドとフローティングとなり、ICP コイルの両端の電圧は等しく、 0 V から最大値を高周波インバータの周波数で上下する。アンテナ電位の偏差は平均化される。

従来の L 型高周波整合器では、ボッシュプロセスを用いた深穴エッチングプロセスにおいて、プラズマ励起が不安定になっていた。ボッシュエッチング加工時の L 型高周波整合器と T 型高周波整合器について、入射波、反射波の圧力との関係を検討した。

L 型高周波整合器と T 型高周波整合器の高周波整合範囲をネットワークアナライザを用いて測定した。高周波トランスを用いた T 型高周波整合器の動作原理と高周波整合範囲について述べる。

第 6 章では、フォトレジストのドライアッシング処理の概要、現状、課題を述べる。フォトレジストの剥離処理には、従来、ウェットエッチングが用いられていた。剥離液は、アルカリ性、または酸性の溶液を用いていた。剥離液には、金属、有機物、ポリマーなど複数の物質が残留する。これらを除

去するために、中和、イオン交換、活性汚泥、排水といった複雑な処理を必要としていた。

省エネルギー、低環境負担、経済性の観点から、剥離処理技術は、半導体デバイスを形成する上で、大きな課題となっていた。本研究では、Inductively Coupled Plasma(ICP)プラズマ生成装置を用いて、フォトレジストのドライアッシングを用いた剥離処理を検討した。

従来のドライアッシングを用いた剥離処理では ICP 装置が用いられ、ICP インダクティブコイルを不平衡接続した L 型高周波整合器を用いた。

本章では、160 Pa の高圧アッシング処理について、インダクティブコイルを平衡接続した T 型高周波整合器を用いて、ドライアッシングを行った結果について述べる。

ドライアッシング処理時の圧力 93 Pa でのアッシング処理と 160 Pa の高圧アッシング処理での高周波電力の入射波と反射波を測定した。L 型高周波整合器と T 型高周波整合器について入射波、反射波と圧力を測定した。また、L 型高周波整合器と T 型高周波整合器の高周波整合範囲をネットワークアナライザーを用いて測定した。高周波トランスを用いた T 型高周波整合器の動作原理と高周波整合範囲について述べた。

インダクティブコイルの不平衡接続を用いた L 型高周波整合器のシリコン酸化膜でのエッチングレートと本研究の高周波トランスを用いた T 型高周波整合器でのエッチングレートの比較検討を行った。シリコン酸化膜のエッチングレート、およびウェハ一面内均一性を決める要素としてアンテナ印加電圧を測定した。

T 型高周波整合器を用いることで、ICP インダクティブコイルの両端のアンテナ印加電圧を等しくでき、インダクティブコイルの不平衡接続に対してアンテナ印加電圧の偏差は 1/2 に低減できた。

第 7 章では、結論を述べる。第 3 章～第 6 章で述べた本研究で得られた結果をまとめ、結論を述べる。また、残る課題を述べ、今後を展望する。

参考文献

- (1) 奥村元,産業技術総合研究所,先端パワーエレクトロニクス研究センター
次世代パワーエレクトロニクスが拓く日本の未来,”NEDO 省エネルギー
技術フォーラム,pp.9. (2013年 11月 1日).
- (2) ローム株式会社,“SiC パワーデバイス・モジュール,”アプリケーション
ノート Rev. 002, pp.11-12, (2014年 8月).
- (3) ローム株式会社,“拡大するロームの最新パワーデバイスラインアップ,”
電波新聞,特集 パワーデバイス, (2014年 8月 28日).
- (4) ローム株式会社,“1200V/180A フル SiC パワーモジュール BSM180D12 P 3
C 007,”製品概要, PP.1-2, (2014年 8月 28日).
- (5) ローム株式会社,“世界初、トレンチ構造採用の SiC-MOSFET を開発・量
産 大幅な低オン抵抗により産業機器などの大電力機器の小型化・低消
費電力化に貢献,”ニュース, pp. 1, (2015年 4月 23日).
- (6) 電波新聞特集,“SiC トレンチ MOS 搭載超小型パワーモジュール,” 2012年
注目の半導体技術, pp. 2, (2012年 1月 19日).
- (7) 木本恒暢,須田淳,京都大学 工学研究科 電子工学専攻 “極限を目指した新
しい半導体デバイスの実現,” 高等研究院・インテックセンター成果報告
会, pp. 25, (2011年 3月 2日).
- (8) サムコ株式会社製品サイト,“ボッシュプロセス,” サムコ株式会社,テクノ
ロジー,ボッシュプロセス.
- (9) パワー半導体技術特集,“進化するロームの最新パワーデバイス,” 電波新
聞, pp. 2, (2015年 8月 27日).
- (10) 日経エレクトロニクス,“デバイスの世界戦争,” 株式会社日経 BP,pp. 28-47
(2016年 10月).
- (11) 野尻一男“現場の即戦力はじめての半導体ドライエッチング技術,” 株式
会社技術評論社,pp. 75-85 (2012).
- (12) 野尻一男 “90th Technical Symposium,” Electronic Journal, pp. 89-89(2004).

- (13) G. Kamarthy, G. Lo, I. Orain, Y. Kimura, R. Deshpande, Y. Yamaguchi, C. Lee, & L. Braly, “Dry Etching Technology for Semiconductors,” Proc. Symp. Dry Process, p.43 (2009).
- (14) C. Rusu : “Dry Etching Technology for Semiconductors,” PS2-FrM5, (2008).
- (15) R. Dejule, “ Semiconductor International,” 55th Int. Symp. America Vacuum Society, p.14, May (2009).
- (16) P. Marchal & M. V. Bavel “Semiconductor International,” p.24, August (2009).
- (17) K. Yahashi, M. Ishikawa H. Oguma, M. Omura, S. Takahashi, M. Iwase, H Hayashi, I. sakai, M. Hasegawa & T. Ohiwa, “Proc. Symp. Dry Process,” p. 279 (2008).
- (18) G. Kamarthy, I. Orain, Y. Kimura, A. Kabansky, A. Ozzello & L. Braly “Proc. Symp. Dry Process,” p.47 (2009).
- (19) 川崎博久, “最先端 FinFET SRAM 集積化技術,” 応用物理学, 第 79 卷, 第 12 号, p.1103 (2010).
- (20) G. Kamarthy, G. Lo, I. Orain, Y. Kimura, R. Deshpande, Y. Yamaguchi, C. Lee, & L. Braly, “ Proc. Symp. Dry Process,” p.43 (2009).
- (21) H. Kawasaki, et al. “Tech. Dig. Int. Electron Devices Meet,” p. 237 (2008).
- (22) K. Nojiri, G. Kamarthy & A. Ozzello “SEMI Technology Symposium,” (2009).
- (23) 牧野昇編, “永久磁石：その設計と応用,” アグネ出版社, (1966).
- (24) 市川武史, “フェライトコア装着による負荷効果の解析,” 電子情報通信学会論文誌. B-II, 通信 II-無線通信・無線応用, J79-B2(11): 950- 955,(1996年 11月 20日).
- (25) 伊藤健一, “ノイズ対策技術の動向,” 電気学会 C, vol.115-C, no.4, pp.512-516, April 1995.
- (26) 「ノイズ対策最新技術」編集委員会編, 総合技術出版, pp.117-118,1986.
- (27) 横山効生, 加賀庫治, 佐々木良典, 渡部誠二, “フェライトを応用した EMC チップ,” 信学技報, vol.EMC. J88-44,Oct. 1988.
- (28) 藤原修, 高木和弘, “フェライトコア装着で生じる導線の高周波インピーダンス,” 信学論 (B - II) ,vol.J78-B-11, no.4, pp.265-266, April 1995.
- (29) 竹山説三, “電磁気現象論,” pp.244, 丸善, 1979.

- (30) T. Furusawa & Y. Homma, “ Low dielectric constant materials and methods for interlayer dielectric films in ultralarge-scale integrated circuit multilevel interconnections ,” Solid State Device & Materials, p.145 (1996).
- (31) M. Ikeda, H. Kudo, R. Shinohara, F. Shimpuku, M. Yamada & Y. Furumura : Proc. Int. Interconnect Technol. Conf., P.131 (1998).
- (32) K. Mistry, et al. “ Interface and electrical properties of Tm₂O₃ gate dielectrics for gate oxide scaling in MOS devices,” Tech. Dig. Int. Electron Devices Meet., P.247 (2007).

第2章 高周波プラズマ生成装置の概要

2-1 半導体製造用高周波プラズマ生成装置

プラズマを用いた半導体製造装置には、バレル型プラズマエッチング装置、容量結合プラズマ(Capacitively Coupled Plasma, CCP)エッチング装置、マグネトロン RIE プラズマエッチング装置、電子サイクロトロン共鳴(Electron Cyclotron Resonance, ECR)プラズマエッチング装置、ICP プラズマエッチング装置などがある。

本章では、各プラズマ生成装置について、プラズマの発生原理、プラズマ密度、プラズマ動作圧力などの特徴について述べる。

2-1.1 バレル型プラズマエッチング装置

1968年に半導体関連材料の加工処理に、従来のウェットエッチング処理からドライエッチング処理として、初めてバレル型プラズマエッチングが用いられた。バレル型プラズマエッチング装置には、2種類のプラズマ発生方法がある。

図 2-1 に、誘導結合式バレル型プラズマエッチング装置の基本構成図を示す。誘導結合型バレル型プラズマエッチング装置は、筒状の石英チューブの外周部に電磁誘導コイルを設置した。電磁誘導コイルの一端に 13.56 MHz の高周波電力を供給した、もう一端を接地した、電磁誘導を用いてプラズマ生成を行った。

図 2-2 に、容量結合式バレル型プラズマエッチング装置の基本構成図を示す。容量結合型バレル型プラズマエッチング装置は、筒状の石英チューブの外周部に 1 対の電極を設置して、電極の一端に 13.56 MHz の高周波電力を供給し、もう一端を接地した、容量結合を用いたプラズマ生成を行う。2つのバレル型プラズマ生成装置に共通して、石英チューブを用いた、プラズマ生成装置のため、50~200 枚程度の試料を一度に処理できるという特徴がある。プラズマ生成圧力は、 $10^1 \sim 10^3$ Pa である。ただし、バレル型プラズマエッチング装置は、ラジカル反応による等方性エッチング処理となるため、用途は、ホトレジスト剥離、ウェハ裏面膜除去などに限られていた⁽¹⁾。

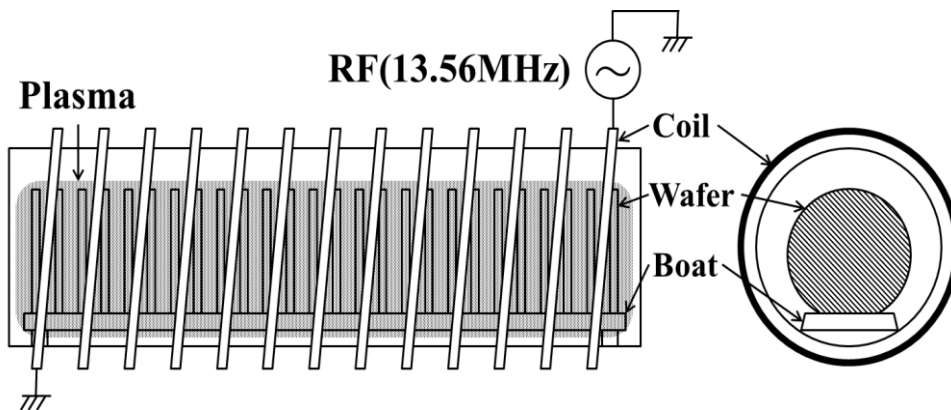


図 2-1 誘導結合式バレル型プラズマエッチング装置の基本構成図

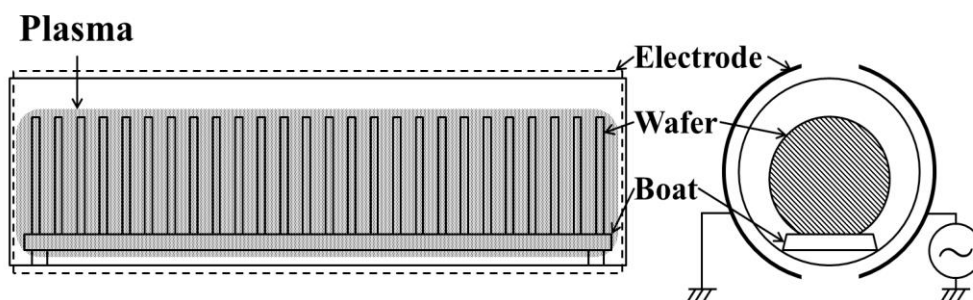


図 2-2 容量結合式バレル型プラズマエッチング装置の基本構成図

2-1.2 CCP 型プラズマエッチング装置

図 2-3 に、CCP 型プラズマエッチング装置の基本構成を示す。真空チャンバーに平行に設置された一対の電極に、ブロッキングコンデンサーを取り付けて高周波電力を供給することにより、電極とグランド間の容量結合によるプラズマ励起が発生する。

開発当初は、酸化膜 (SiO_2) エッチングやポリシリコン膜 (Poly-Si) エッチング、アルミ薄膜 (Al) エッチングなど、広く用いられた。動作圧力は、100~200 Pa の高圧でのプラズマ励起に用いられた。平行平板型プラズマエッチング装置あるいは、反応性イオンエッチング (RIE) と呼ばれている。

図 2-4 に、CCP ナローギャップ型プラズマエッチング装置の基本構成を示す。現在では、電極間隔を 20 から 30 mm に狭めたナローギャップを用いて、1 Pa 前後の低圧で、 10^{10} cm^{-3} と高密度なプラズマを実現している。高密度プラズマの研究として、高周波、低周波の 2 周波を用いた高密度プラズマの研究を行っている。高周波として周波数 1.8~100 MHz を、低周波として 380 kHz~2 MHz を用いる。現在、酸化膜エッチング装置の主力となっている⁽²⁾。

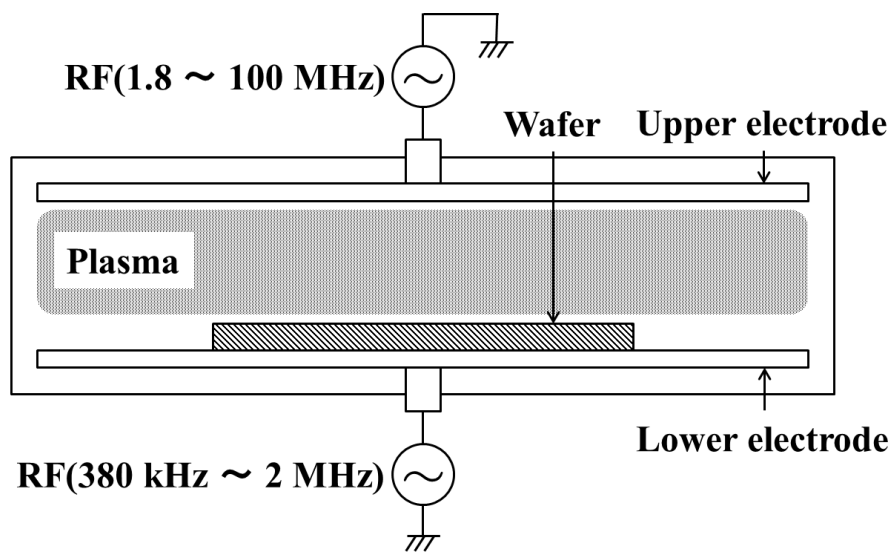


図 2-3 CCP型プラズマエッチング装置の基本構成図

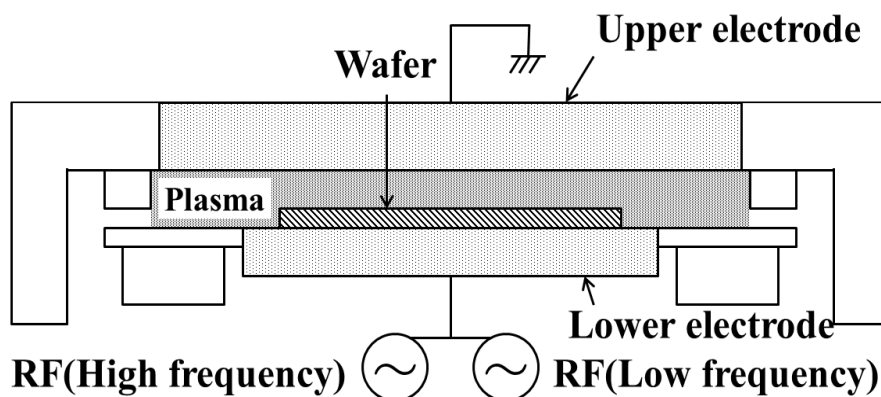


図 2-4 CCP ナローギャップ型プラズマエッチング装置の基本構成図

2-1.3 マグネトロン型 RIE プラズマエッチング装置

図 2-5 に、マグネトロン型プラズマエッチング装置の基本構成を示す。マグネトロン型 RIE プラズマエッチング装置は、平衡平板型の電極に永久磁石、電磁石や電磁コイルを用いて、RIE チャンバーに磁界を加えた構成となる。電界と磁界の相互作用を利用して、電子をサイクロイド運動に導き、高密度プラズマを生成する⁽³⁾。

図 2-6 に、マグネトロン型プラズマエッチング装置の基本構成を示す。マグネトロン型 RIE エッチング装置は、電界 E に直交する下部電極に磁界 B を与えることにより、電子はローレンツ力 $E \times B$ を受け、電界と磁界は直角にサイクロイド曲線を描くため、プラズマ発生の確率が増加した、

1 Pa の低圧でも、プラズマ密度は、 10^{10} cm^{-3} と高密度プラズマを得ることができる⁽⁴⁾。プラズマ発生とイオンエネルギーを独立して制御できない問題や、サイクロイド運動方向により電子が一方向に偏り、プラズマ密度のばらつくことによる、エッチングレートの不均一の問題を抱えている。電子の偏りによる、異常電圧（チャージアップ）により、デバイスの絶縁膜破壊を引き起こしていた。上記問題により、現在、適応工程が減少している⁽⁵⁾。

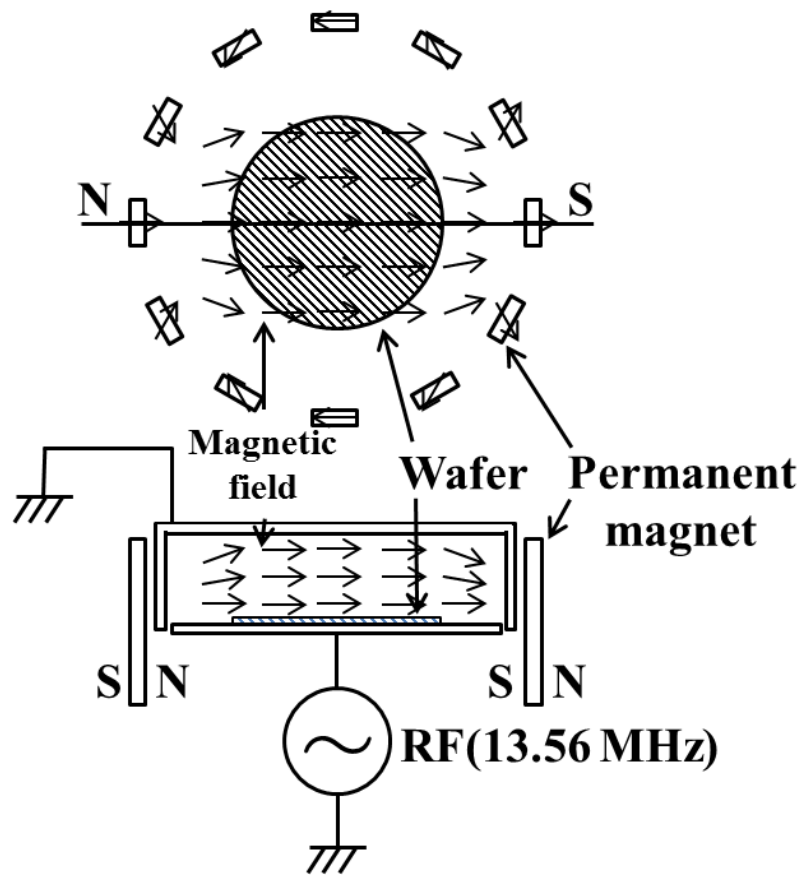


図 2-5 マグネトロン型プラズマエッチング装置の基本構成図

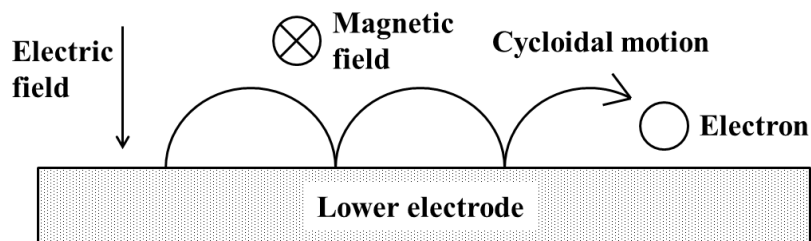


図 2-6 マグネトロン型プラズマエッチング装置の基本構成図

2-1.4 ECR 型プラズマエッチング装置

図 2-7 に、ECR 型プラズマエッチング装置の基本構成を示す。図 2-8 に、ECR プラズマの動作原理を示す。ECR プラズマは、2.45 GHz のマイクロウェーブをプロセスチャンバー上部に設置した、石英プレートに照射して、真空チャンバー内の反応性ガスをプラズマ励起させる。電磁石を用いてマイクロウェーブの電界と直角に磁界を発生させて、電子をサイクロン運動に導くた

め、磁束密度を 875 G に設定することにより、電子サイクロン共鳴が起きて、衝突確立が増加した、1 Pa の低圧プラズマ励起においても 10^{11} cm^{-3} 以上の高密度プラズマが得られる特徴を有している。下部電極が独立した、高周波インバータを用いたことで、プラズマ発生とイオンエネルギーを別々に制御できる⁽⁶⁾。

2-1.5 UHF-ECR 型プラズマエッチング装置

2.45 GHz マイクロウェーブの代わりに 400~600 MHz を用いて、磁界を 20 % 低減できるため、エッチング装置が非常にコンパクトとなる。チャージアップダメージが 20 % 低減され、UHF-ECR 型プラズマエッチング装置が実用化された⁽⁷⁾。

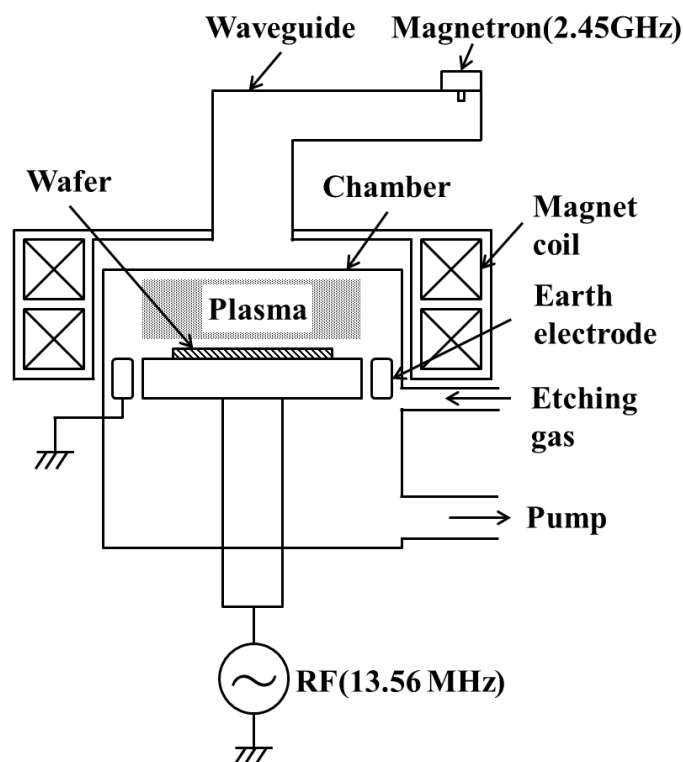


図 2-7 ECR 型プラズマエッチング装置の基本構成図

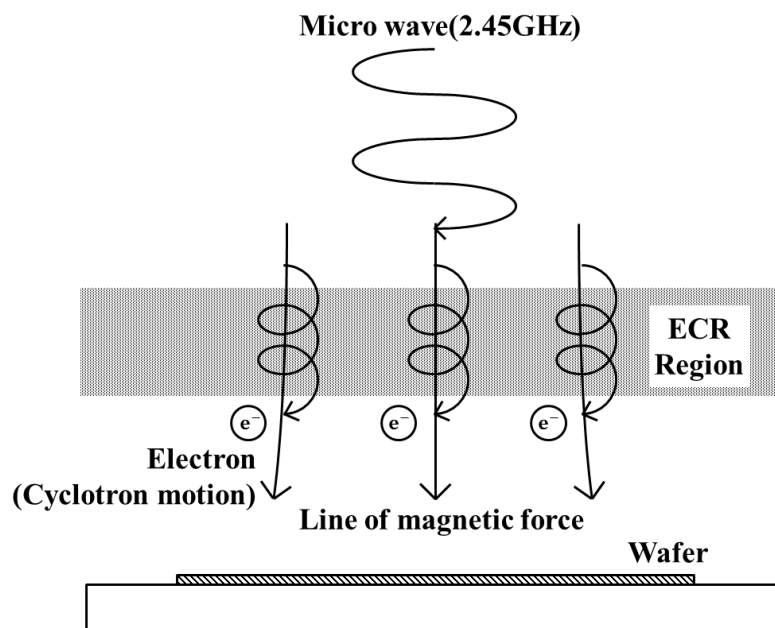


図 2-8 ECR 型プラズマ発生原理図

2-1.6 ICP 型プラズマエッチング装置

図 2-9 に、ICP 型プラズマエッチング装置の基本構成を示す。ICP プラズマの特徴は、プロセスチャンバー上部、セラミックプレートに、誘導コイルを渦巻き状に配置する ICP インダクティブコイルに、13.56 MHz の高周波電力を供給する。下部電極には、380 kHz から 13.56 MHz を供給する、下部電極を制御することにより、イオンエネルギーを制御する。大型の電磁コイルを用いなくて 1 Pa の低圧で、 10^{11} cm^{-3} 以上の高密度プラズマを得られることから、近年、主流のエッチング装置となっている⁽⁸⁾⁽⁹⁾。

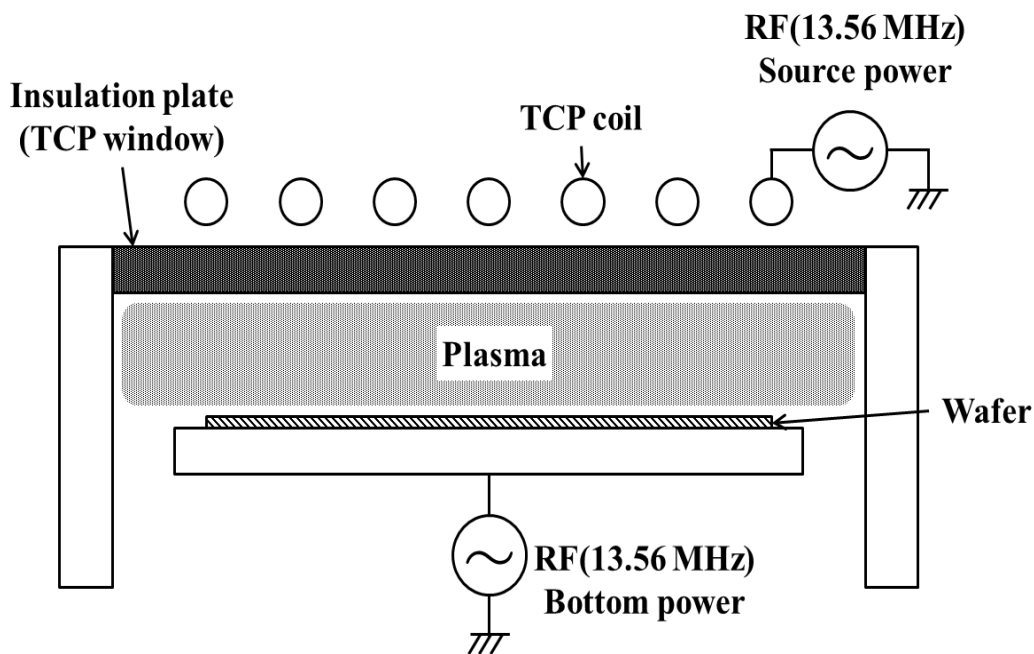


図 2-9 ICP 型プラズマエッチング装置の基本構成図

2-2 高周波用フェライトコア

半導体製造装置のプラズマ生成装置に用いる、高周波インバータでは、フェライトコアを用いた。高周波変成器、高周波合成器などに、フェライトコアを用いた。本章ではフェライトコアの概要、分類について述べる。

2-2.1 フェライトコアの概要

フェライトは、セラミックスや酸化物などで構成され、強磁性体である。金属の酸化物を粉末加工した材料と、セラミックスの混合物を焼結させたものである。フェライトは、硬質フェライトと軟質フェライトの 2 種類がある。硬質フェライトは、コイルに挿入すると磁力が数十倍から数千倍になることから、低周波の電源トランスや電磁石などに用いる。軟質フェライトは、特徴として絶縁抵抗が非常に高く、数百 MHz の高周波帯域まで使用できる。

2-2.2 フェライトコアの分類

フェライトは、主成分に酸化鉄を用いる、強磁性を示す。フェライトは、結晶構造により大きく 3 つに分類される。

1) スピネルフェライト

組成式は、 $A - F_{e2} - O_2$ ここで A は、 C_o, N_i, C_u などを示す。最も一般的なフェライトといえる。本研究では、高周波変成器、高周波合成器などに使用した。マンガンフェライト、マンガン亜鉛フェライト、ニッケル亜鉛フェライトなどの軟磁性材料は、近年、広く高周波機器に用いられている。

2) 六方晶フェライト

組成式は、 $A - F_{e12} - O_{19}$ ここで A は、 S_r, B_a などを示す。硬磁性材料を用いた、マグネットプランバイト型の六方晶構造のストロンチウムフェライト、バリウムフェライトは、磁気異方性が高く、大きな保磁力を有している、一般的には磁石として用いられる。

3) ガーネットフェライト

組成式は、 $A - F_{e5} - O_{12}$ ここで、 A は、 $Y - I - G_r$ イットリウム鉄ガーネットなどの希土類を示す。軟磁性材料を用いており、高周波領域での損失が少ないことから、数百 MHz から数 GHz のマイクロ波帯域に用いられる。希土類を用いることから、非常に高価になる。

2-2.3 本研究に用いたフェライトコア

本研究では、工業用途に用いることができ、安価で供給に不安や問題がなく、耐腐食性に優れた材質である、スピネルフェライトを使用した。

フェライトは、 $MO - F_{e3} - O_4$ 組成となり、 MO は 2 価の酸化物で、45 % から 70 % の鉄酸化物との混合物である。

フェライトの主成分は、約 30 年間大きな変化は無いが、材質の純度、微粒子化、圧縮圧力、焼結温度、機械加工精度など、近年の生産技術の進歩により、著しい性能向上を果たした。フェライトコアの特徴として、温度特性、磁束特性が非常に安定している。フェライトコアの製造は、酸化鉄、還元鉄などを接着材を用いて高圧で押し固めることによりフェライトが形成される。

フェライトコアの分類について、スピネルフェライトには、カーボニルフェライト（圧粉鉄系）、マンガンフェライト、マンガンニッケルフェライト、ニッケル亜鉛フェライトなどがある。本章では、フェライトコアの特性により、3つに分類して、以下に特性を示す。

- 1) カーボニルフェライトは、温度特性、磁束特性が非常に安定している。
透磁率 $3 \sim 75 \mu_0$ までの広範囲に対応できる、電源チョークやインダクタに用いられる。近年、磁性体の微細化など製造プロセスの改善により、高周波用途では、 $20 \text{ kHz} \sim 200 \text{ MHz}$ までの広帯域まで対応でき、高い Q 特性を合わせ持つ。
- 2) マンガンフェライト、マンガンニッケルフェライト、ニッケル亜鉛、フェライトは、数千度の高温でフェライトを焼結処理したセラミック材料であり、一般的にソフトフェライトと呼ぶ。マンガンフェライトは特徴として磁束密度が高く、温度特性にも優れているが、ヒステリシスループ特性において、ヒステリシス領域が大きいいため、スイッチング電源などの低周波で主に用いられる。マンガン亜鉛フェライトの材質はガラス状で、透磁率はスピネルフェライト最大となり、フェライトの固有抵抗値は $100 \sim \text{数 k}\Omega\text{-cm}$ と高い値を示す。マンガン亜鉛フェライトは、約 $10 \text{ ppm}/^\circ\text{C}$ の線形熱膨張係数の特性を示す。
- 3) ニッケル亜鉛フェライトは多孔質であり、主な原料として、マンガン、マグネシウム、コバルト、銅など酸化物を含む。特徴として、フェライトの固有抵抗値が $\text{数 k} \sim \text{数十 M}\Omega\text{-cm}$ と非常に高い値を示す。主に、 1 MHz 以上の高周波回路で用いられる。
本研究で用いたフェライト、コア材質 43、材質 61、材質 67 は、ニッケル亜鉛フェライトに分類される。

2-3 高周波インバータ

半導体製造装置のプラズマ生成に用いる製造装置には、マグネトロンを用いたマイクロウェーブ型 ECR プラズマエッチング装置、高周波インバータを用いた CCP 型プラズマエッチング装置、マグネトロン型 RIE プラズマエッチ

ング装置、ICP型プラズマエッチング装置などがある。

本節では、高周波インバータの原理、高周波インバータの効率をインバータの種類ごとに述べる。(1)-(9)

2-3.1 高周波インバータにおけるパワーアンプの動作点

図 2-10 に、A～C 級アンプの効率、および動作点を示す。アンプにおける級は、歴史的に、A 級(クラス A)、B 級(クラス B)、C 級(クラス C)、D 級(クラス D)、E 級(クラス E)、F 級(クラス F)に分類される。

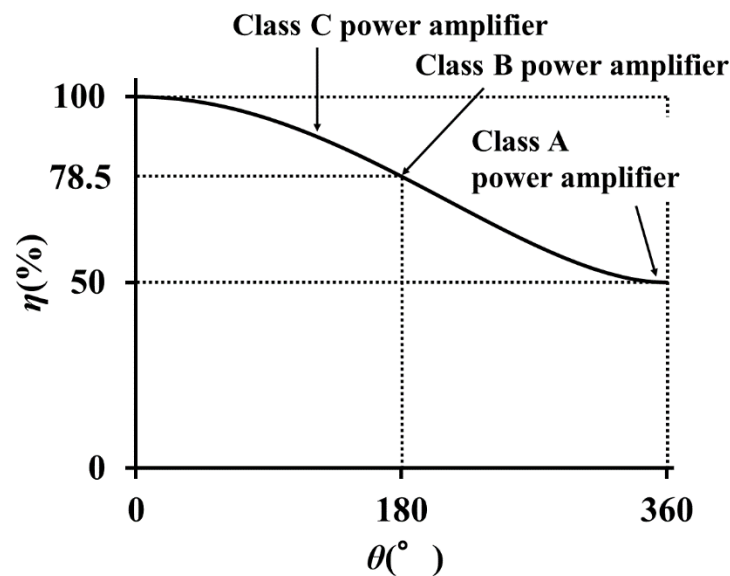


図 2-10 高周波インバータの動作点と効率

2-3.2 A 級パワーアンプ

図 2-11 に、A 級パワーアンプの基本回路図を示す。A 級パワーアンプの特徴としては、トランジスタは常に動作状態であり、全ての入力に対して、全ての出力の範囲において、トランジスタが線形動作を行うものと定義できる。トランジスタの両端に掛かる、ピーク電圧を低減するには、パワーアンプの V_X と R_L の間に、高周波整合器 (Filter / Matching Circuit) を取り付ける。高周波整合器は、終端抵抗 R_L より小さい抵抗値にインピーダンスを変換して、 V_X は、少ない振幅も必要な電力を R_L に届けることができる。最大ドレイン効率は、ドレイン電圧 V_X は、最大値 $2 V_{DD}$ と最小値は、 $0 V$ になる。整合回

路が無損失と仮定すると、出力電力は、 R_L まで出力する。

図 2-12 に、A 級パワーアンプ出力電流を示す。バイアス電流は I_p 大きいため、 T_{r1} の常時動作が保障される⁽¹⁰⁾⁻⁽¹²⁾。

$$(2V_{DD} / 2)^2 / (2R_{in}) = V_{DD}^2 / (2R_{in}) \quad (2-1)$$

インダクタンス負荷 V_{DD} / R_{in} の一定が流れるため、最大効率は 50 % となる。

$$\eta = (V_{DD}^2 / (2R_{in})) / (V_{DD}^2 / R_{in}) = 50 \% \quad (2-2)$$

ここで V_{DD} 、 R_{in} 、 η 、 I_p 、 V_X 、 R_L は、それぞれドレイン電圧 (V)、入力インピーダンス (Ω)、電力変換効率 (%)、ピーク信号電流 (A)、ドレイン電圧 (V)、終端抵抗 (Ω) である。

電力の 50 % は、トランジスタで熱として消費される。

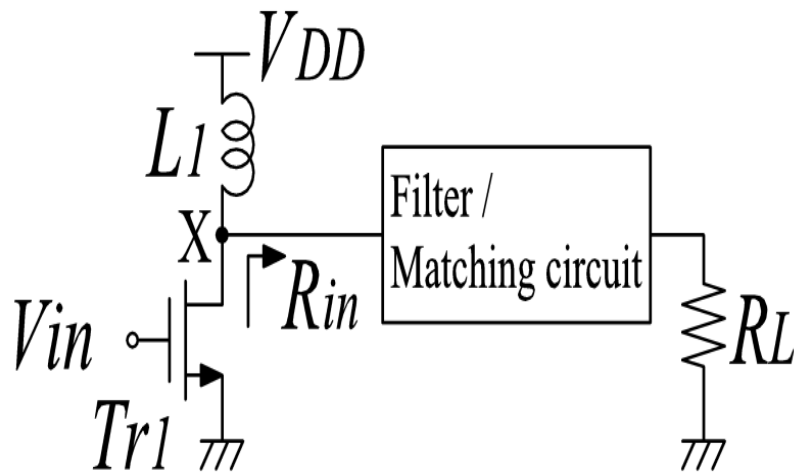


図 2-11 A 級パワーアンプの基本回路図

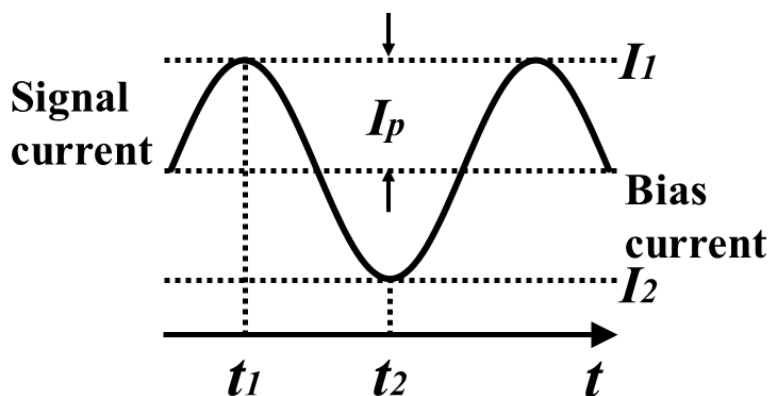


図 2-12 高周波インバータ A 級パワーアンプ出力電流

2-3.3 B 級パワーアンプ

B 級プッシュプル型パワーアンプの特徴として、1 対の並列接続されたトランジスタは、それぞれ 180° の位相角を持ち、A 級パワーアンプに比べ高い効率となる。

図 2-13 に示すように、2 つのトランジスタ Tr_1 , Tr_2 のドレイン電流を出力変成器 T_1 にて結合する。プッシュプル回路は、出力変成器が負荷を駆動する差動アンプといえる。B 級パワーアンプでは、各トランジスタに 180° の位相差があるため、トランジスタの動作時間は半分となる。トランジスタの動作時間はトランジスタの動作閾値電圧、ゲートのバイアス電圧の調整が必要となる。

B 級パワーアンプは、 $2V_{DD}$ と 0 が最大電圧 (V_{PP}) となる、整合回路が無損失と仮定すると、出力電力は R_L となる。

出力変成器の 1 次側の電圧は

$$V_{XY} = 2V_p \sin \omega_0 t \quad (2-3)$$

となる。ここで V_{XY} 、 V_p 、 ω_0 はそれぞれ 1 次側電圧 (V)、ピーク電圧 (V)、角周波数 (rad/s) である。

出力変成器の 2 次側の電圧は、出力変成器の巻き数比 $n / 2m$ を通り、 R_L に接続される。

$$V_{out}(t) = (n/2m)2V_p \sin\omega t \quad V_{out}(t) = (m/n)2I_p R_L \sin\omega t \quad (2-4)$$

$$\text{平均電力 } P_{out} = (m/n)^2 (R_L I^2/2) \quad (2-5)$$

$$\eta = \frac{\pi}{4V_{DD}} (n/m)^2 I_p/R_L, \quad \eta = \pi / 4 = 78.54 \% \quad (2-6)$$

ここで、 V_{out} 、 I_p 、 m 、 n 、 R_L 、 P_{out} 、 I 、 η 、 V_{DD} は、それぞれ 2 次側電圧 (V)、ピーク電流 (A)、1 次側コイル巻き数、2 次側コイル巻き数、出力電力 (W)、平均電力 (W)、平均電流 (A)、電力効率 (%)、ドレイン電圧 (V)である。

最大効率は 78.54 %となる。電力の 21.46 %はトランジスタで消費される
(12)(13)。

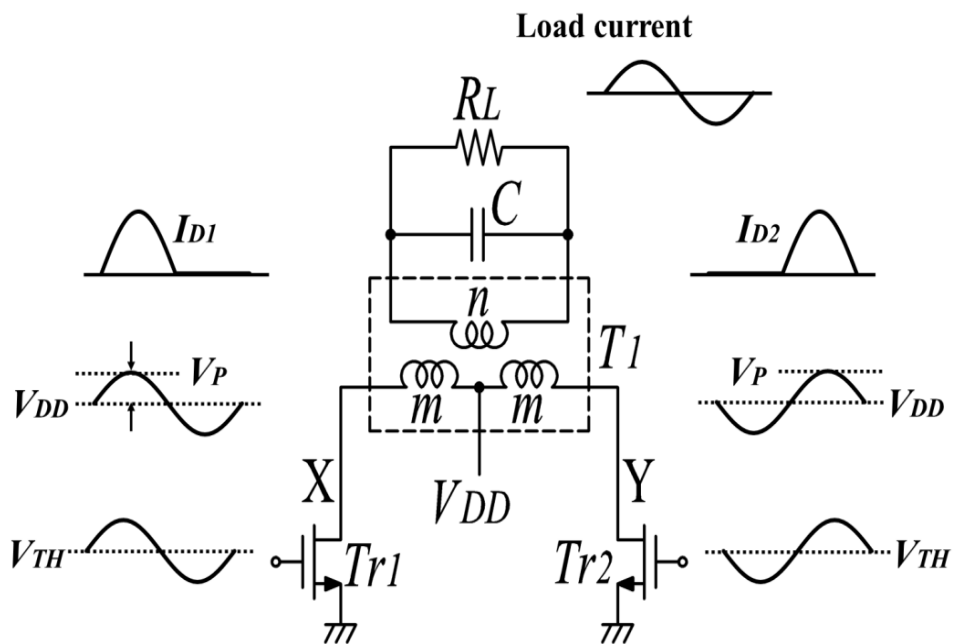


図 2-13 高周波インバータ B 級パワーアンプ基本回路図

2-3.4 C級パワーアンプ

C級は、図 2-10 が示すように、A 級と B 級からわかるとおり、導通角が小さいほど、アンプ効率が高くなる。B 級より導通角を小さくすることは、結果的に非線形特性となる。

図 2-14 に、高周波インバータ C 級パワーアンプ基本回路図を示す。トランジスタの両端に掛かるピーク電圧を低減するには、パワーアンプの V_X と R_L の間に、高周波整合器 (Filter / Matching Circuit) を取り付ける。高周波整合器は、終端抵抗 R_L より小さい抵抗値にインピダンスを変換して、 V_X は、少ない振幅も必要な電力を R_L に届けることができる。

図 2-15 に、高周波インバータ C 級パワーアンプの基本動作図を示す。A 級アンプの導通角を小さくすることで、C 級アンプとして動作となる。B 級プッシュプル回路も、導通角を小さくすることにより C 級動作となる。導通角が 0° に近づくとつれて効率は 100 % に近づくが、導通角が 0° に近づくとつれて負荷電力は 0 に近づくため、C 級アンプの効率が低い領域は限られる。導通角が小さくなり、トランジスタは、短時間に大電流を流す必要がある、B 級アンプ以上に使用できる周波数、電力容量に制限があった⁽¹²⁾⁽¹³⁾。

$$\eta = 1/4((\theta - \sin\theta) / ((\sin(\theta/2) - (\theta/2)\cos(\theta/2))) \quad (2-7)$$

$$P_{out} = (\theta - \sin\theta) / (1 - \cos(\theta/2)) \quad (2-8)$$

ここで η 、 P_{out} 、 θ 、 V_P 、 V_X 、RFC は、それぞれ電力変換効率 (%)、平均電力 (W)、導通角 (rad)、バイアス電圧 (V)、ドレイン電圧 (V)、RF チョークインダクター (Ω) である。

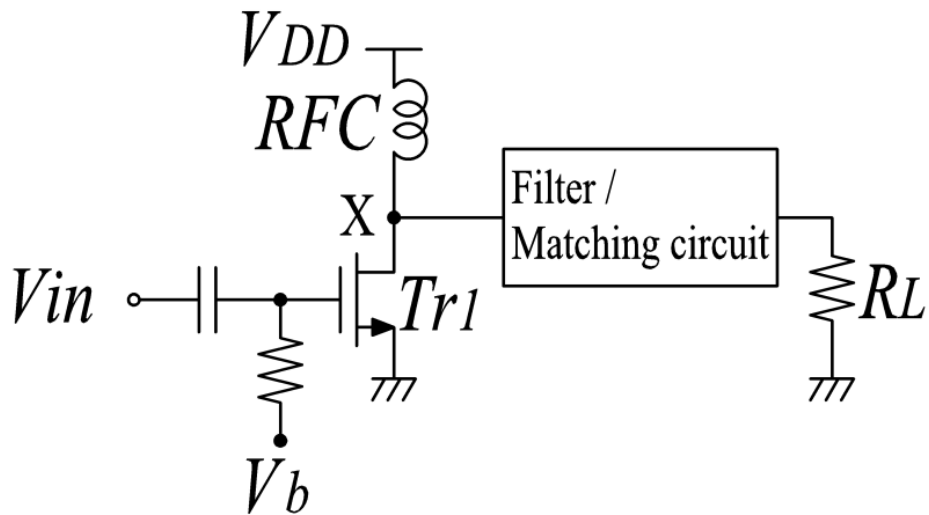


図 2-14 高周波インバータ C 級パワーアンプ基本回路図

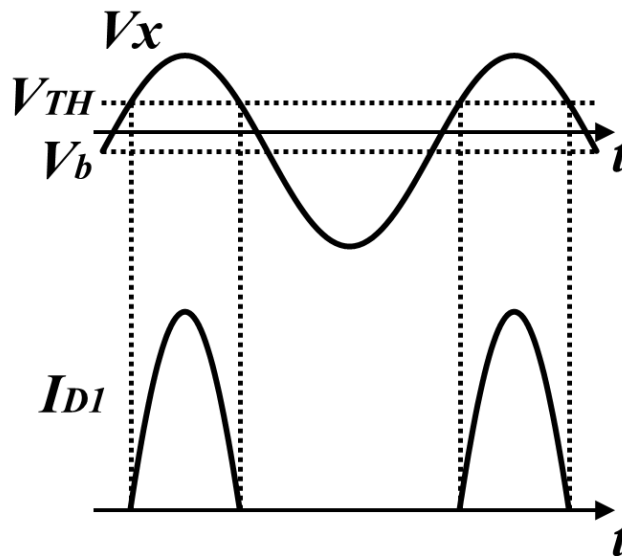


図 2-15 高周波インバータ C 級パワーアンプ基本回路図

2-3.5 D 級パワーアンプ

D 級パワーアンプは、高周波インバータ出力の周波数に比べて、100 倍以上、高速なスイッチング動作が求められる。本研究には、周波数 13.56MHz の高周波インバータを用いた。D 級アンプは、トランジスタのオン、オフの

動作を高速に行い、矩形波をパワーアンプに出力する。矩形波の出力波形をローパスフィルター、バンドパスフィルターを用いて、積分を行い、正弦波として高周波出力にする。D 級パワーアンプの理論効率は 100 % であるが、実際には、トランジスタのオン抵抗により、おおむね 90 % 程度となる⁽¹²⁾。

2-3.6 E 級パワーアンプ

図 2-16 に、高周波インバータ E 級パワーアンプ回路図を示す。ここで、アンプの出力に共振回路を用いた、アンプとなる。理論的には、アンプの効率は 100 % となる、非線形アンプである。オン、オフ動作を行う、スイッチングパワーアンプとなる。

矩形波入力に対して、トランジスタのオン、オフ動作を行うため、トランジスタは、導通抵抗（オン抵抗）の低いものが求められる。A 級と B 級からわかるように、導通角が小さい時に、アンプ効率は高くなり、B 級より導通角を小さくすることは、結果的に非線形特性となる。

図 2-17 に、ドレイン電流とドレイン電圧を示す。 I_{D1} と V_X が重なると電力消費により、効率の低下を招く。実際には、減衰振動などによる電力損失が発生する。E 級アンプの特徴として、ドレインのピーク電圧は、 V_{DD} の 3.56 倍となる。

図 2-18 に、E 級アンプの共振フィルター回路図を示す。E 級アンプは、 L 、 C_1 、 C_2 、接続からなる。E 級アンプは、 T_{r1} がオフの時は、ドレイン電流 (I_{D1}) が 0 になるまで、 V_X は低い電圧になるようにする。同様に T_{r1} がオンの時は、 V_X が十分に低い電圧になるまでは、ドレイン電流 (I_{D1}) 低い電流になるようにする。 dV_X/dt 十分に低い値となる。

図 2-19 に、E 級アンプの共振フィルター回路を示す。E 級パワーアンプは矩形出力のため、高周波出力フィルタにより、減衰振動、過減衰、臨界減衰のいずれかが生じる、臨界減衰を目標に、図 2-18 dV_X/dt が低い値となるように、高周波出力フィルタ設計する必要がある。E 級アンプは、 L 、 C_2 の直列共振回路により基本波を抽出を行う。E 級アンプは、 C_1 を設けていることが特徴となる。 C_1 により R_L に流れる電流は、 I_{D1} と C_1 電流 の合計となり、変換効率を高めることができる⁽¹⁴⁾⁻⁽¹⁶⁾。

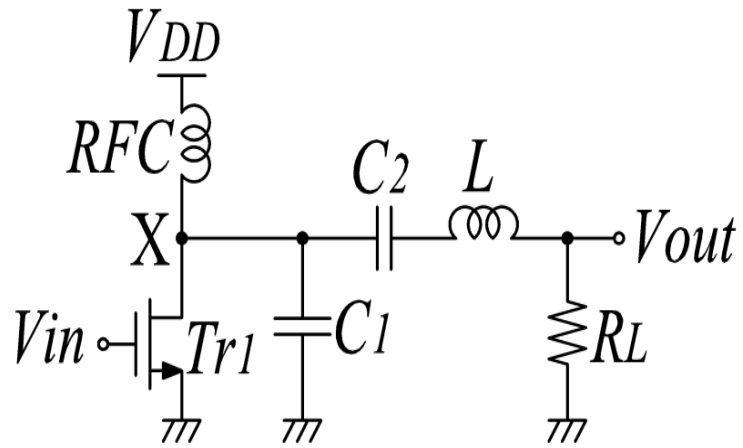


図 2-16 高周波インバータ E 級パワーアンプ回路図

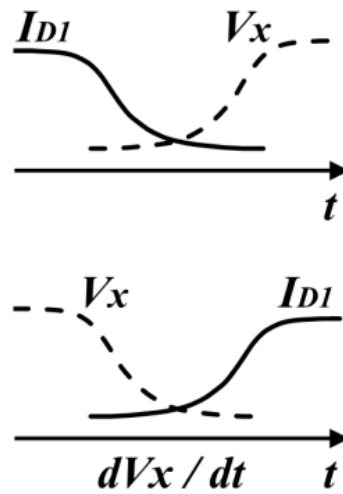


図 2-17 E 級パワーアンプのドレイン電流とドレイン電圧

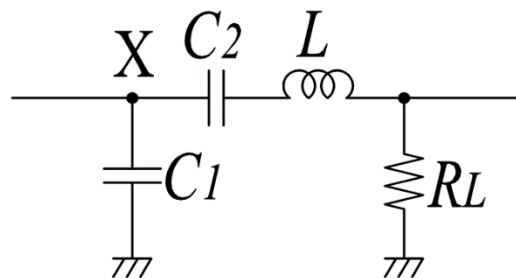


図 2-18 E 級アンプの共振フィルター回路図

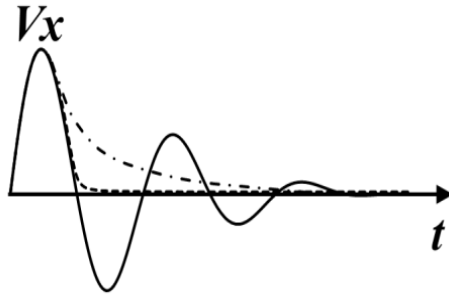


図 2-19 高周波インバータ E 級共振フィルター

2-3.7 F 級パワーアンプ

F 級パワーアンプは、スイッチングパワーアンプを用いた回路となる、整合回路の 3 次高調波に対して、高い入力インピーダンスを持つと、ドレイン電圧は急速に高まり、トランジスタの損失を低減できる。

図 2-20 に、高周波インバータ F 級パワーアンプ基本回路図を示す。F 級パワーアンプ基本構成は、 L_2 と C_2 を用いた、 $3f_0$ 高調波除去回路（トラップ回路）と基本波を抽出する、 L_3 と C_3 を用いた、 f_0 タンク回路を付加した構成となる。

図 2-21 に、F 級パワーアンプの電力損失のほとんどは、ドレイン電流と V_x 重なった面積が、電力損失となる。 L_2 と C_2 を用いた、 $3f_0$ 高調波除去回路により、 V_x は、図 2-21 に示した出力波形となる。ドレイン電流を整流した、正弦波の半分の波形であれば、3 次高調波を用いた、F 級パワーアンプの最大効率は、88 % となる⁽¹⁷⁾⁽¹⁸⁾。

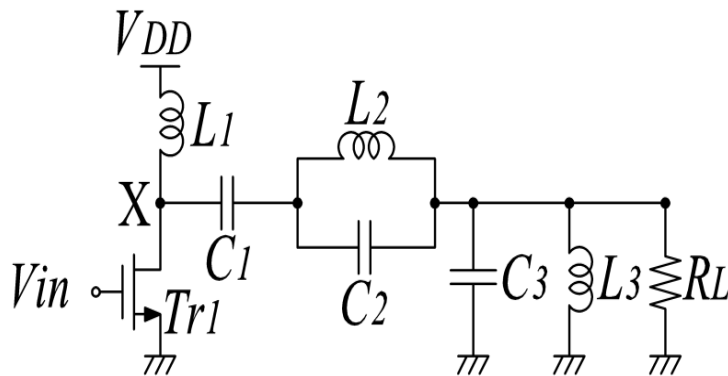


図 2-20 高周波インバータ F 級パワーアンプ基本回路図

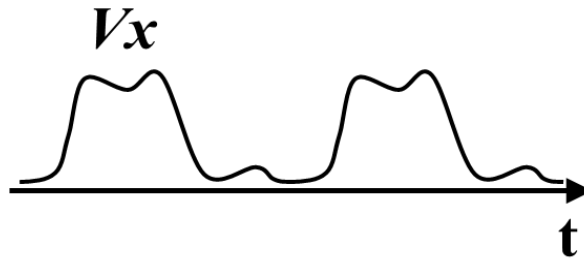


図 2-21 F 級パワーアンプ出力電圧

2-4 高周波整合器

半導体製造装置のプラズマ生成装置では、高周波インバータとプラズマ負荷とのインピーダンスを整合するため、高周波整合装置を用いる。本章では、高周波整合器の概要と高周波整合方法、および原理について述べる。

2-4.1 高周波整合器の概要

高周波整合器は、半導体製造用、プロセスチャンバーのプラズマ放電負荷時のインピーダンスと高周波インバータの出力インピーダンス 50Ω と高周波整合を行う装置である。

高周波インバータからのプラズマ励起エネルギーを、プラズマチャンバーに効率的に高周波伝送するための技術である。

高周波プラズマ生成装置において、高周波整合が取れていない回路では、電圧定在波(Voltage Standing Wave Ratio、VSWR)により、高周波伝送路上に、電圧の強弱が発生するため、高電圧となり異常放電や絶縁破壊を引き起こすことがある。プラズマ放電負荷により、低いインピーダンスとなり、高周波伝送路の異常放電や焼損を引き起こすという課題があった。

これらを解決するため、高周波整合器が必要となる。高周波伝送路からの電波放射による不具合の抑制や、外来電波の流入を防ぎ、高周波インバータを保護する役目も果たす。

本研究では、ICP 型プラズマ生成装置を用いた、半導体電力制御素子のエッチング加工では、ボッシュプロセスを用いた。ボッシュプロセスのエッチング処理工程では、インピーダンスは 4.5Ω 程度となった、CVD サイドポリマー生成処理工程では、 41Ω 程度となった。

異なるプロセス処理では、インピーダンスは、大きく異なり、それぞれ工程ごとに専用の高周波整合器を用いる必要がある。

2-4.2 高周波整合器と高周波エネルギー

高周波インバータからの高周波エネルギーは、マクスウェルの電磁方程式が示す通り、静電界、誘導電磁界、放射電磁界である。

電波としては、放射電磁界として表すことができ、これら成分をベクトル合成値として扱うことができる。

放射電界

$$E_1 = (2\pi / \lambda c) \cdot (l \cdot I / r) \sin\theta \sin(\omega t - kr) \quad (2-9)$$

誘導電界

$$E_2 = (1 / c) \cdot (l \cdot I / r^2) \sqrt{(1+3\cos^2\theta)} \sin(\omega t - kr) \quad (2-10)$$

静電界

$$E_3 = (\lambda / 2\pi c) \cdot (l \cdot I / r^3) \sqrt{(1+3\cos^2\theta)} \sin(\omega t - kr) \quad (2-11)$$

放射磁界

$$H_1 = (2\pi / \lambda c) \cdot (l \cdot I / r) \sin\theta \sin(\omega t - kr) \quad (2-12)$$

誘導磁界

$$H_2 = (1 / c) \cdot (l \cdot I / r^2) \sin\theta \sin(\omega t - kr) \quad (2-13)$$

静磁界

$$H_3 = 0 \quad (2-14)$$

ここで λ 、 c 、 l 、 I 、 r 、 θ 、 ω 、 t 、 k は、それぞれ波長 (mm)、光速 (m/s)、長さ (mm)、電流 (A)、半径 (mm)、平面角 (rad)、角周波数 (rad/s)、時間 (s)、定数である。

2-4.3 高周波整合器の整合方法

図 2-22 のような L 型高周波整合器における整合定数の求め方を示す。

$$Z = jX_L + \frac{-jR_L \cdot jX_L}{R_L - jX_C} \quad (2-15)$$

$$Z = jX_L + \frac{-jR_L \cdot X_C (R_L - jX_C)}{(R_L - jX_C) (R_L - jX_C)} \quad (2-16)$$

$$Z = jX_L + ((-jR_L \cdot jX_L) / (R_L - jX_C)) \quad (2-17)$$

$$R = \frac{R_L \cdot X_C^2}{R_L^2 \cdot X_C^2} \quad R(R_L^2 \cdot X_C^2) = R_L \cdot X_C^2 \quad (2-18)$$

$$X_C^2 = \frac{R \cdot R_L^2}{R_L - R} \quad X_C = \sqrt{\frac{R \cdot R_L^2}{R_L - R}} \quad (2-19)$$

$$X_L = \frac{R_L^2 \cdot X_C}{R_L^2 \cdot X_C^2} \quad (2-20)$$

ここで Z 、 X_L 、 R_L 、 X_C 、 R は、それぞれインピーダンス (Ω)、コイルのインダクタンス (H)、抵抗値 (Ω)、コンデンサ静電容量 (F)、入力インピーダンス (Ω) である。

基本的な L 型高周波整合器での整合条件の計算式を示した。

コンデンサ静電容量 X_C 、コイルのインダクタンス X_L は、上記計算式から求めることができる。一般的に用いられる整合方式となる。

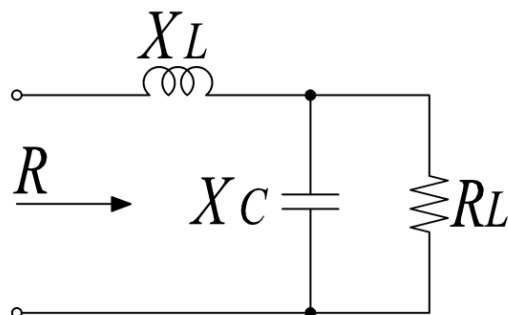


図 2-22 L 型高周波整合器の回路図

2-4.4 Qを用いた高周波整合方式

L型整合器を用いて、 X/R を用いた Q を用いた整合方式について述べる。

L型整合器として、無効電力として、インダクタンス、キャパシタンスを扱おうと、 $kVA = I_l^2 \cdot X_l$ 、 $kVA = I_c^2 \cdot X_c$ となる。消費電力は、 $kW = I^2 R$ となり、 Q は下記の様に表すことができる。

$$Q = \frac{kVA}{kW} \quad (2-21)$$

ここで kVA 、 KW 、 Q は、それぞれ無効電力 (W)、有効電力 (W)、ファクターである。

L型整合器に蓄積された、エネルギーと高周波1サイクルの消費電力は、 $Q/2\pi$ となる。

$$Q = \frac{R_l}{X_c} \quad (2-22)$$

$$R = \frac{R_l}{1+S^2} \quad (2-23)$$

$$X = R \cdot Q \quad (2-24)$$

ここで R_l 、 X_c 、 X 、 R は、それぞれ負荷抵抗 (Ω)、コンデンサ静電容量 (F)、リアクタンス (Ω)、入力インピーダンス (Ω)である。

Q を用いて、負荷抵抗 R_l の入力インピーダンス R を求めることができる。

2-4.5 高周波伝送線路と整合

図 2-23 に、整合回路図を示す。高周波インバータの出力インピーダンスを Z_s とした、高周波プラズマ負荷のインピーダンスを Z_L とする。

高周波プラズマ負荷に消費される電力は、

$$P = \frac{|V|^2}{2} \times \frac{R_s}{|Z_s + Z_L|} \quad (2-25)$$

$$P = \frac{|V|^2}{2} \times \frac{R_L}{(R_s + R_L)^2 + (X_s + X_L)^2}$$

となり、インピーダンスの実数部は等しく、虚数部は逆の符号になるため、インピーダンスの共役値が整合条件となる。

$$R_L = R_s \quad X_L = -X_s \quad (2-26)$$

となる。ここで P 、 V 、 R 、 Z_s 、 Z_L 、 R_s 、 R_L 、 X_s 、 X_L は、それぞれ消費電力 (W)、電圧 (V)、抵抗 (Ω)、出力インピーダンス (Ω)、負荷インピーダンス (Ω)、出力レジスタンス (Ω)、負荷レジスタンス (Ω)、出力リアクタンス (Ω)、負荷リアクタンス (Ω) である。

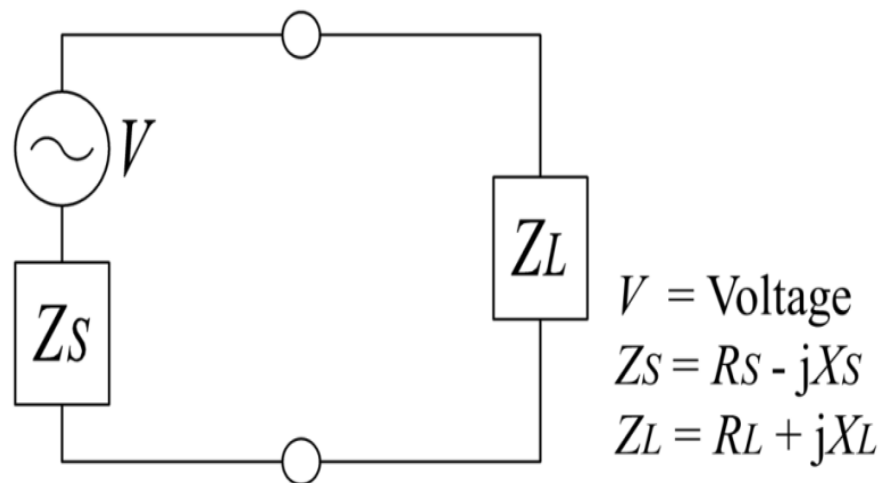


図 2-23 高周波伝送路の整合回路

2-4.6 高周波インバータと負荷の高周波反射係数

図 2-24 に、高周波反射係数について示す。高周波インバータの反射係数を Γ_s とする。高周波プラズマ負荷の反射係数を Γ_L とすると、プラズマ負荷を Z_L を直列接続した回路における入射波 a は

$$a = \frac{1}{1 - \Gamma_s \Gamma_L} \times a_s \quad (2-27)$$

ここで a 、 Γ_S 、 Γ_L 、 a_s はそれぞれ入射波 (W)、高周波インバータ反射係数、負荷反射係数、入力電力 (W) である。

高周波インバータの出力電力を P_s とすると高周波プラズマへの入射波電力は、

$$P_i = |a|^2 = \frac{1}{|1 - \Gamma_S \Gamma_L|^2} \times P_s \quad (2-28)$$

となる。ここで P_i 、 P_s は、それぞれ入射波電力 (W)、出力電力 (W) である。

伝送波形は、反射波に波形の歪が発生することを認識する必要がある。

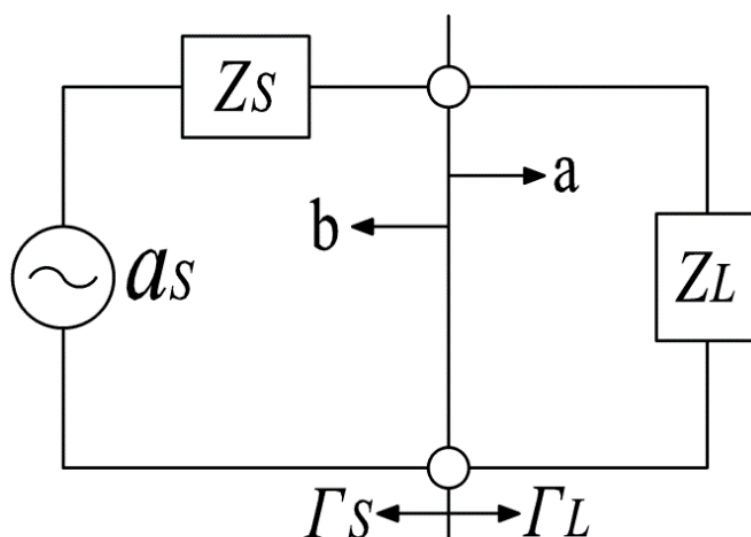


図 2-24 高周波伝送路の進行波と反射波

参考文献

- 1) 野尻一男 , 「現場の即戦力はじめての半導体ドライエッチング技術」 , 株式会社技術評論社, pp. 75-85 (2012).
- 2) 野尻一男 “ 90th Technical Symposium , ” *Electronic Journal* , pp. 89-89 (2004).
- 3) M. Sekine, M. Narita, S. Shimonishi, I. Sakai, K. Tomioka, K. Horioka, Y. Yoshida & H. Okano : *Proc. Symp. Dry Process*, pp. 17-17 (1993).
- 4) K. Nojiri, N. Mise, M. Yoshigai, Y. Nishimori, H. Kawasaki, T. Umezawa, T. Tokunaga & T. Usui : *Proc. Symp. Dry Process*, pp. 93-93 (1999).
- 5) S. Nakagawa, T. Sasaki & M. Mori , *Proc. Symp. Dry Process*, pp. 23-23 (1993).
- 6) N. Negishi, M. Izawa, K. Yokogawa, Y. Morimoto, T. Yoshida, K. NaKamura, H. Kawahara, M. Kojima, K. Tsujimoto & S. Tachi : *Proc. Symp. Dry Process*, pp. 31-31 (2000).
- 7) J. B. Carter, J. P. Holland, E. Pelzer, B. Richardson, E. Bogle, H. T. Nguyen, Y. Melaku, D. Gates & M. Ben-Dor : *J. Vac Sic. Technol.* , A11, 1301 (1993).
- 8) 深町輝昭 , “ 24th Technical Symposium , ” *Electronic Journal*, pp. 81-81 (1999).
- 9) C. Lee, Y. Yamaguchi , F. Lin, K. Aoyama, Y. Miyamoto & V. Vahedi : *Proc. Symp. Dry Process*, pp. 111-111 (2003).
- 10) I. Vassiliou et al., ” A Single-Chip Digitally Calibrated 5.15-5.825-GHz 0.18- μ m CMOS Transceiver for 802.11a Wireless LAN , ” *IEEE J. Solid-State Circuits*, vol. 38, pp. 2221-2231, Dec. 2003.
- 11) K. Cai and P. Zhang, “ The Effects of IP2 Impairment on an 802.11a OFDM Direct Conversion Radio System , ” *Microwave Journal*, Vol. 47, pp. 22-35, Feb. 2004.
- 12) H. L. Kraus, C. W. Bostian, and F. H. Raab, *Solid State Radio Engineering*, New York: John Wiley, 1980.
- 13) P. R. Gray and R. G. Meyer, *Analysis and Design of Analog Integrated Circuit*,

3rd ed., New York: John Wiley, 1993.

- 14) S. C. Cripps, "High-Efficiency Power Amplifier Design," lecture given in short Course: RF ICs for Wireless Communication, Portland, Oregon, June 1996.
- 15) J. Staudinger, "Multiharmonic Load Termination Effects on GaAs MES-FET Power Amplifiers," *Microwave J.*, pp. 60-77, April 1996.
- 16) N. O. Sokal and A. D. Sokal, "Class E-A New Class of High-Efficiency Tuned Single-Ended Switching Power Amplifiers," *IEEE Journal of Solid State Circuits*, Vol. 10, pp. 168-176, June 1975.
- 17) Louis. Robert . Nerone , "Design of a 2.5-MHz, Soft-Switching, Class-D Converter for Electrodeless Lighting ," *IEEE TRANSACTIONS ON POWER ELECTRON*, VOL. 12, NO. 3, MAY 1997.
- 18) A.Pham and C. G. Sodini, "A 5.8-GHz 47% Efficiency Linear Outphase Power Amplifier with Fully Integrated Power Combiner," *IEEE RFIC Symp. Dig. Tech. Papers*, pp. 160-163, June 2006.

第3章 高周波出力変成器の電力損失とヒステリシス損失

3-1 はじめに

周波数 13.56 MHz の短波帯において、高周波出力 1 kW 以上の高周波インバータには、一般的にプッシュプル型の高周波インバータ回路が採用されている⁽¹⁾。高周波インバータでは MOS-FET 電力損失と同様に、高周波出力変成器においても発熱が生じ電力損失が発生している。電力損失が減少すればフェライトコアの発熱も抑制され高周波インバータの動作を安定に保つことができる⁽²⁾⁻⁽⁴⁾。

本研究では、高周波インバータに用いる高周波出力変成器の電力損失と温度について述べる。高周波インバータの高周波出力変成器に用いるフェライトコアについて、フェライトコアの材質による電力変換効率と電力損失、および温度を測定した⁽⁵⁾⁻⁽⁷⁾。

従来、フェライトコアのヒステリシス損失の測定には、ネットワークアナライザや B-H 測定器などが用いられた。ネットワークアナライザは、最大 100 MHz までの、フェライトコアのヒステリシス損失を測定できる。ヒステリシス損失の測定には、数 mW の微小電力を用いるため、試料は、電子部品など微小信号用途に限られた。

B-H 測定器は、最大 2 MHz までのヒステリシス損失の測定ができる。ヒステリシス損失の測定には数 W の小電力を用いて行うが、フェライトコアの磁束密度の変化 ΔB が小さく、数 W までの小電力、電子部品の測定に限られた。ネットワークアナライザや B-H 測定器では、13.56 MHz の短波帯を用いた。大電力用フェライトコアの飽和磁束密度(BS)の計測については検討されていない。大電力用フェライトコアのヒステリシス損失について、周波数 800 kHz の低周波ヒステリシス損失の測定方法は報告されているが、13.56 MHz の短波帯においては検討されていない。

本章では、高周波出力変成器の電力損失、発熱とヒステリシス損失について述べる。

高周波出力変成器の電力損失と発熱を測定するために、高周波出力変成器の入力には高周波インバータを接続し、高周波出力変成器の出力には 50 Ω の

負荷抵抗を接続した。

高周波インバータの出力インピーダンス 50Ω と終端抵抗 50Ω のインピーダンスを整合するため、高周波出力変成器に用いるコイルの巻き数比が $2t : 2t$ と $2t : 2t$ の 2 個の高周波出力変成器を用いて、インピーダンスの整合を行った。高周波インバータ、最大出力 1 kW を高周波出力変成器に入力した。高周波出力変成器の入力と出力には、高周波電力計を取り付け、高周波電力計から電力損失を求めた、高周波入力に対する高周波出力変成器の温度を測定した。

高周波出力変成器のヒステリシス損失を求めるため、周波数 13.56 MHz の高周波と 400 kHz の低周波を用い、さらに高周波インバータの出力 50 W を用いて、ヒステリシス損失の測定を行った。

本章では、周波数 13.56 MHz 、 1 kW 出力の高周波インバータを設計、製作する際に、重要と考える大電力時の電力損失と発熱、電力変換効率、ヒステリシス損失について述べる。

3-2 回路構成と動作原理

本研究では、プッシュプル型、高周波インバータに用いる、高周波出力変成器に用いる、フェライトコアの材質による、電力損失と発熱、電力変換効率について述べる。

図 3-1 に、高周波インバータの周波数 13.56 MHz の写真を示す。MOS-FET ソース電極は、放熱板に固定しており、高周波インバータには、4 個の MOS-FET が並列に接続している。実効的なオン抵抗は、MOS-FET のオン抵抗に比べて、 $1/4$ に減少している。高周波インバータの出力からローパスフィルタを介して、同軸ケーブルに高周波電力計（バードメータ）を接続して、終端抵抗 50Ω に接続した。

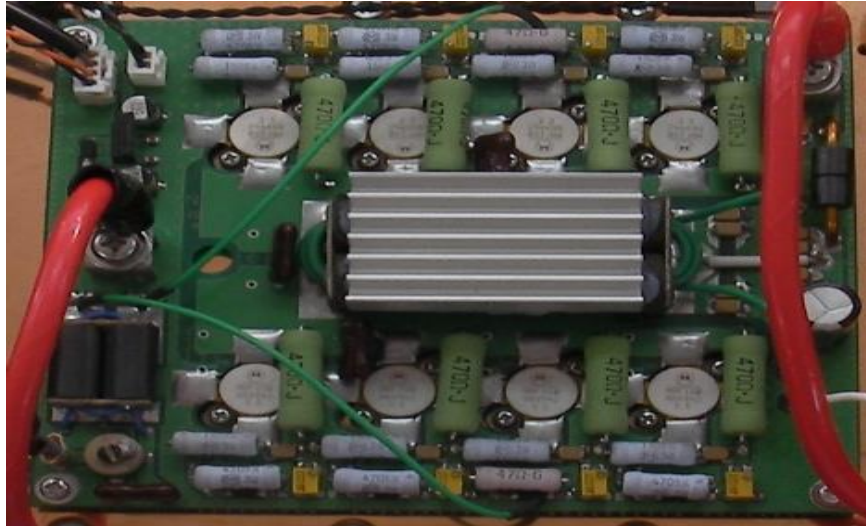


図 3-1 プッシュプル型高周波インバータの外観写真

本研究で用いた放熱器は、上部には、 $328 \times 150 \times 10$ mm の銅板を用いた、下部には、 $328 \times 150 \times 78$ mm のアルミニウム製の楕形放熱板の組み合わせた、合計の放熱表面積は 1.6 m^2 となる。

この放熱器に、風量 $7.35 \text{ m}^3/\text{min}$ の冷却ファンを 2 個取り付けて、強制空冷を行なった。放熱器の熱抵抗を計測するため 30Ω の巻き線抵抗を発熱元として、DC 入力に対する、放熱器の温度上昇を測定して、熱抵抗を求めた。

高周波インバータの高周波出力変成器には、1 次巻線は直径 6.5 mm、肉厚 0.5 mm の銅パイプを用い、2 次側は直径の 2.0 mm テフロン被覆銅線を用いた。フェライトコアの一次巻線は 1 回巻、二次巻線は 4 回巻きとした。

フェライトコアのキューリー温度は、 $125 \text{ }^\circ\text{C}$ 以下の低温のため、フェライトコアを $7.35 \text{ m}^3/\text{min}$ の風量で強制空冷しながら測定を行った。

図 3-2 に、高周波出力変成器の電力損失と発熱の測定回路を示す。 T_{R1} の 1 次入力と T_{R2} の 2 次出力には、高周波電力計(バードメータ)を取り付けた。

T_{R1} 1 次入力には、高周波インバータを取り付け、 T_{R2} 2 次出力には、終端抵抗 50Ω を取り付けた。

高周波出力変成器の測定には、電力損失を正しく測定するには、反射波を

低減する必要がある、高周波インバータの出力インピーダンス 50Ω と終端抵抗 50Ω を整合させる必要がある。

高周波出力変成器の 1 次巻線は、直径 6.5 mm、肉厚 0.5 mm の銅パイプを用いたが、1 次、2 次コイルの銅損を同一とするため、新たに、テフロン電線を使用して、コイルの巻き数比 $2t : 2t$ と $2t : 2t$ の 2 個の高周波出力変成器を用いてインピーダンス整合をした。

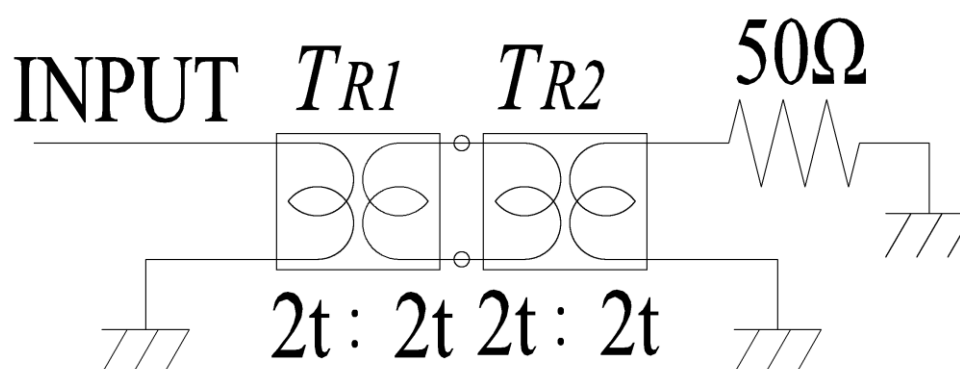


図 3-2 高周波インバータ出力変成器の基本回路構成

3-2.1 高周波インバータの基本構成と動作原理

図 3-3 に、高効率型、高周波インバータの回路図を示す。高周波インバータは、プッシュプル回路を構成するため 4 個の MOS-FET が並列に組み込まれている、合計 8 個の MOS-FET が交互に駆動を行い、プッシュプル動作をする。高周波インバータの動作電源としてドレイン・ソース間の電圧(V_{DS})を 42 V に設定した、アイドル時のドレイン電流が 200 mA になるように各 MOS-FET のバイアス電圧を調整し MOS-FET の振幅電圧を調整した。

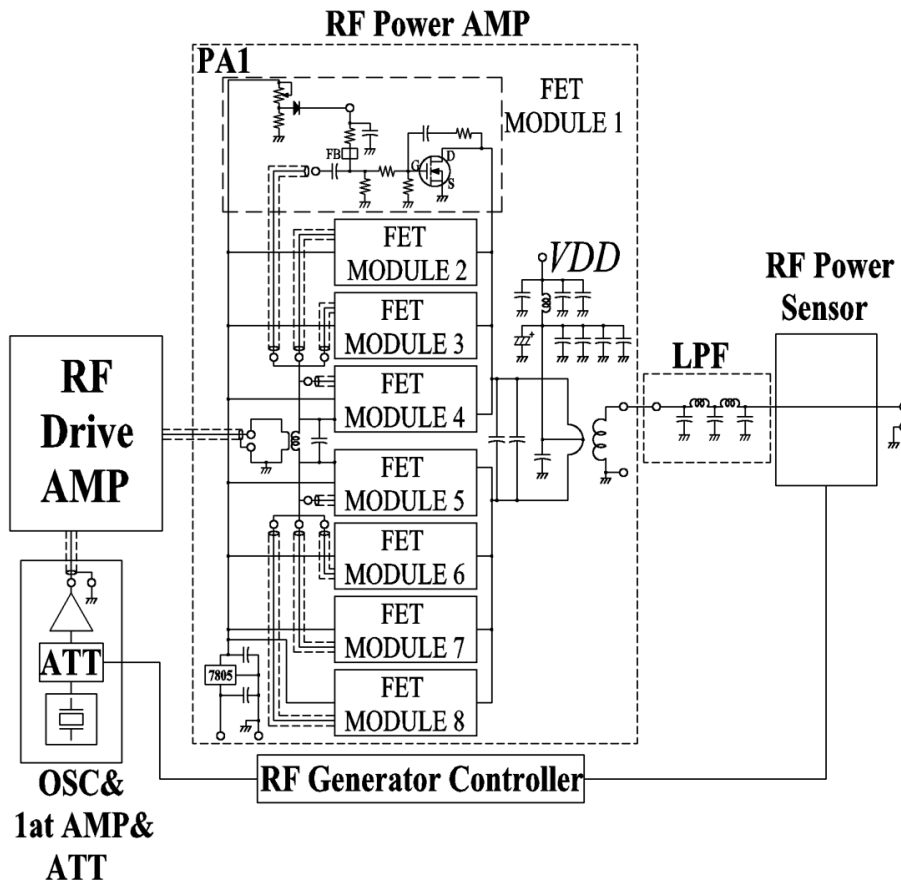


図 3-3 プッシュプル型高周波インバータの基本回路図

図 3-4 に、高周波インバータの動作を示す。高周波インバータに加えられる入力信号を V_i 、MOS-FET 1、MOS-FET 2 にかかる電圧と電流をそれぞれ V_{DS1} 、 V_{DS2} と i_{D1} 、 i_{D2} とした。MOS-FET ゲートに与える駆動信号波形は、正弦波とする。MOS-FET 1 と MOS-FET 2 が同時にオンとなり、直流電源がスイッチング期間で短絡することを避けられる。 V_{DS1} と V_{DS2} の波形が示すように、MOS-FET 1 と MOS-FET 2 は、交互に逆相で駆動して、プッシュプルの動作をする。

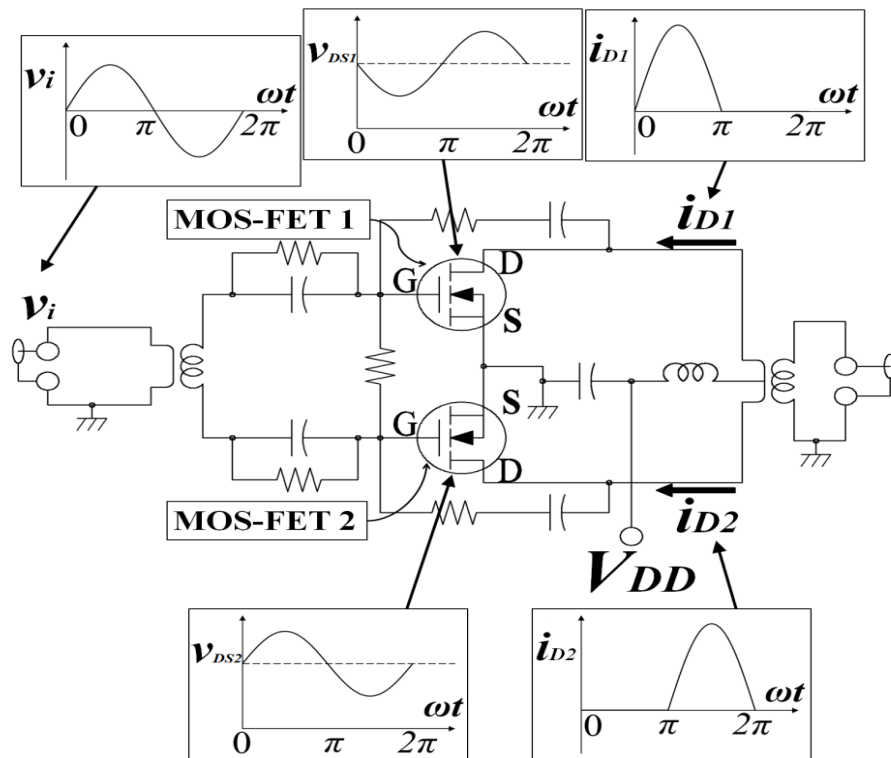


図 3-4 プッシュプル形インバータの動作

3-2.2 フェライトコアのヒステリシス損失

本研究では、周波数 13.56 MHz と 400 kHz の周波数を用いて、高周波出力変成器のヒステリシス損失を測定した。高周波出力変成器に高周波電力を入力することにより、磁界 H が加わり、フェライトコアの磁束密度 B が磁化される、 H を変化させることにより、ヒステリシスループとなる。ファラデーの誘導則より式 (3-1)、アンペールの法則より式 (3-2) が成り立つ。

一周期あたりのエネルギー W は、式 (3-3) となり、式 (3-3) に、式 (3-1)、式 (3-2) を代入すると式 (3-4)、と式 (3-5) となる。

$\int HdB$ は、 B - H ループと B 軸によって囲まれた領域の面積である。ヒステリシスループの面積がヒステリシス損失となり、フェライトコアの磁化に消費された損失エネルギーとなる。高周波インバータでは、高周波電力伝送に使用されない電力は、熱として放出される。

$$v(t) = nS \frac{dB(t)}{dt} \text{ [V]} \quad (3-1)$$

$$i(t) = \frac{L}{n} H(t) \text{ [A]} \quad (3-2)$$

$$W = \int v(t) \cdot i(t) dt \text{ [J]} \quad (3-3)$$

$$W = S \cdot L \int H dB \text{ [J]} \quad (3-4)$$

$$W = \int \left(nS \frac{dB(t)}{dt} \right) \cdot \left(\frac{L}{n} H(t) \right) dt \text{ [J]} \quad (3-5)$$

$$W = V \int H dB \text{ [J]} \quad (3-6)$$

ここで v 、 i 、 B 、 H 、 n 、 S 、 L 、 V 、 W は、それぞれ電圧 (V)、電流 (A)、磁束密度 (T)、磁界 (A/m)、フェライトコアの巻き数、フェライトコアの断面積 (mm^2)、フェライトコアの磁路長 (mm)、フェライトコアの体積 (mm^3)、一周あたりのエネルギー (Wh) である。

図 3-5 に示すように、a 点から b 点まで磁束密度が変化することにより $S_1 + S_2$ の領域のエネルギーがフェライトコアに蓄積される。次に b 点から c 点まで磁束密度が変化することにより、フェライトコアに蓄積されたエネルギー S_1 が放出され、放出されなかったエネルギー S_2 が熱として放出される。

この S_2 の部分がヒステリシス損失であり、 $-H$ 側も同様に考えると一周期のエネルギー W_h は、次の式で表せる。

$$W_h = V \left\{ \left(\int_a^b H dB - \int_b^c H dB \right) + \left(\int_c^d H dB - \int_d^a H dB \right) \right\} \quad (3-7)$$

$$W_h = V \oint H dB \text{ [J]} \quad (3-8)$$

S_2 の領域の二倍がヒステリシス損失となる。フェライトコアの磁化による磁束密度が ΔB 増加すると、エネルギーの増加は、 Δw を用いて、式 (3-9) で表せる。

$$\Delta w = H \Delta B \text{ [J/m}^3\text{]} \quad (3-9)$$

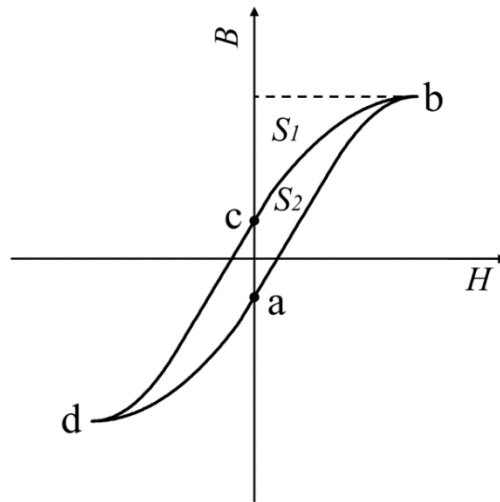


図 3-5 フェライトコアのヒステリシス損失

3-3 実験方法

本研究では、高周波インバータの高周波出力変成器に用いるフェライトコアの材質について、電力損失と発熱を比較した。電力損失 P は、素子や部品の発熱から計測を間接的に行うことができ、次の式により求めることができる。

$$P = \Delta T / R_{TH} \quad P = (K / R_{TH}) \times E^2 \quad (3-10)$$

ここで P 、 ΔT 、 R_{TH} 、 K 、 E は、それぞれ電力損失 (W)、温度上昇 (°C)、熱抵抗 (°C/W)、定数、電圧 (V) である。

本研究では、周波数 13.56 MHz と 400 kHz の 2 種類の高周波インバータを用いて、高周波電力を高周波、出力変成器に入力した。バードメータを高周波、出力変成器の入力と出力に取り付けた、入力電力と出力電力を測定することにより、電力損失を求めた。入力電力に対する、高周波出力変成器の温度を測定した。

表 3-1 に、高周波出力変成器に用いるフェライトコアの材質、外形寸法と 1 次側、2 次側のインダクタンスを示す。

表 3-1 フェライトコアの特性

Core material	Ferrite ring core			Inductance	
	Outside diameter (mm)	Inside diameter (mm)	Height (mm)	Primary side (μH)	Secondary side (μH)
43	14.5	6.5	28.7×2	12.9	208
61	15.2	7.2	29.0×2	1.5	27.3
67	14.5	6.5	28.7×6	0.6	11.8

3-3.1 高周波出力変成器の電力損失の測定

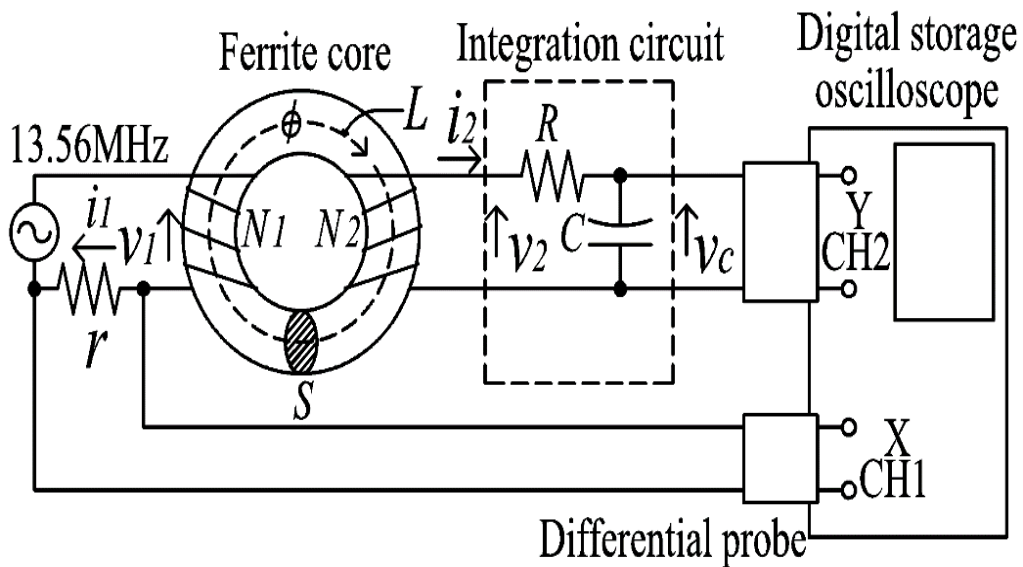


図 3-6 ヒステリシスループの測定回路図

図 3-6 に、フェライトコアのヒステリシス損失、測定回路の概略図を示す。

周波数 13.56 MHz、出力 50 W の高周波インバータを用いた。ポール周波数 (f_c) は、13.56 MHz の 1/100 以下になるように、積分回路 R 、 C を設定した。

励磁電流 i_p の検出には 1Ω の無誘導型抵抗を用いた、抵抗 r にかかる電圧と積分回路 V_c の検出には、差動電圧プローブを用いた。高周波電力の測定にはバードメーターを用いた。

ヒステリシス損失、測定回路の電力損失には、フェライトコアの渦電流損

失と残留損失があり、残留損失は、フェライトコアの 1 次巻き線銅損、2 次巻き線銅損、積分回路 RC における損失となる。

フェライトコアに巻いた、コイルの 1 次側の等価直列抵抗を R_{ES1} 、2 次側の等価直列抵抗を R_{ES2} とする。1 次巻き線銅損は、 $P = i_1^2 \cdot R_{ES1}$ で表すことができる、2 次巻き線銅損は、 $P = i_2^2 \cdot R_{ES2}$ となる。

RC 積分回路の損失は、 $P = i_2^2 \cdot R$ で表すことができる。

周波数 13.56 MHz の高周波電力を高周波出力変成器の 1 次側に給電すると、フェライトコアに蓄積されたエネルギーが、2 次側に励起される。

積分回路の R 、 C は、励磁電流に対して少ない電流に設定する必要がある。デジタルオシロスコープの入力インピーダンスの影響を軽減する目的で積分回路の C について、インピーダンスを低くする必要がある。積分回路の時定数 R 、 C は、電圧周期に対して、大きくなるように設定する必要がある。

磁界 H の測定には、1 次巻線 N_1 に流れる電流 i_1 を測定することにより、式 (3-11) (アンペアの法則) により、フェライトコアの瞬時値、磁界 H を測定できる。

$$H(t) = \frac{N_1}{L} i_1(t) \text{ [A/m]} \quad (3-11)$$

ここで H 、 N_1 、 i_1 、 L は、それぞれ磁界 (A/m)、1 次巻線の巻き数、1 次巻線の電流 (A)、フェライトコアの磁路長 (mm) である。

コンデンサ電圧を V_C とした時、式 (3-12)、(3-13) が求まる。2 次巻線 N_2 に誘電する電圧 V_2 は、ファラデーの誘導法則より、式 (3-14) となる。

式 (3-14) に式(3-12)、(3-13)を代入することにより、式 (3-15) を求めることができる。式(3-15)を時間積分すると、式 (3-16) となり、まとめると式 (3-17)、(3-18) となる。ただし時間は、瞬時値となる。 V_C が周期関数のため、 $R \cdot C$ が t より大きい条件では、式 (3-19)、(3-20) からコンデンサ電圧 V_C を測定すれば、磁束密度 B を計測できる。

$$v_2(t) = i_2(t) \cdot R + v_c(t) \text{ [V]} \quad (3-12)$$

$$i_2(t) = C \frac{dv_c(t)}{dt} \text{ [A]} \quad (3-13)$$

$$v_2(t) = N_2 \frac{d\phi(t)}{dt} = N_2 S \frac{dB(t)}{dt} \quad [\text{V}] \quad (3-14)$$

$$N_2 S \frac{dB(t)}{dt} = R \cdot C \frac{dv_c(t)}{dt} + v_c(t) \quad [\text{V}] \quad (3-15)$$

$$N_2 \cdot S \int \frac{dB(t)}{dt} dt = R \cdot C \int \frac{dv_c(t)}{dt} dt + \int v_c(t) dt \quad (3-16)$$

$$N_2 \cdot S \cdot B(t) = R \cdot C \cdot v_c(t) + t \cdot v_c(t) \quad (3-17)$$

$$N_2 \cdot S \cdot B(t) = (R \cdot C + t) \cdot v_c(t) \quad (3-18)$$

$$N_2 \cdot S \cdot B(t) = R \cdot C \cdot V_c \quad (3-19)$$

$$B(t) = \frac{R \cdot C}{N \cdot S} V_C(t) \quad (3-20)$$

ここで v_2 、 i_2 、 R 、 v_c 、 C 、 N_2 、 ϕ 、 S は、それぞれ 2 次巻線の誘導電圧 (V)、2 次巻線の誘導電流 (A)、抵抗 (Ω)、コンデンサ電圧 (V)、コンデンサ静電容量 (F)、2 次巻線の巻き数、単位面積あたりの磁束密度 (T)、フェライトコアの断面積 (mm^2) である。

式 (3-11)、式 (3-20) から I_1 、 V_c を測定することにより、 B 、 H を求めることができ、オシロスコープの X-Y リサーチ機能を用いて、 B - H ループを直読できる。

この面積がヒステリシスループの 1 周期の損失 ($[\text{J}/\text{m}^3]$) となり、これに周波数とフェライトコアの体積を乗算することで、ヒステリシス損失電力 ($[\text{W}]$) を求めることができる。

3-3.2 使用機器

高周波のインピーダンス測定には、Keysight の Network analyzer (E5061B 100 k~1.5 GHz)を用いた。

高周波の電圧測定、電流測定、波形の観察には Digital storage oscilloscope (Infiniivision DSO-X-4154A1500 MHz 5 GSa/S) と Teledyne lecroy の High definition mixed signal Digital oscilloscope HD4096 (HDO4034-MS 350 MHz 2.5 GS/S) を用いた。高周波電力の測定には、Bird のパワーセンサー (MODEL NO. Bird 4024、1.5~32 MHz、3 W~10 kW) とパワーメーター (MODEL NO. Bird 4421) を用いた。負荷抵抗として、最大入力電力 10 kW の 50 Ω 負荷抵抗 (MODEL NO. Bird 8931-115) を用いた。

オシロスコープの電圧プローブには、岩崎計測の High voltage Differential probe (SS-320 100 MHz) の差動プローブを用いた、高電圧プローブには、Teledyne lecroy の PPE 6KV 4000 MHz を用いた。電流プローブには、岩崎計測の High current probe SS-250 (30 A 100 MHz) を用いた。

DC 部の電流測定には、日置電機のクランプオンハイテスター (MODEL NO. HIOKI 3166) と横河電機 (30020) を用いた。DC 部の電圧計測には、Sanwa のマルチメーター (MODEL NO. PC5000) を用いた。

高周波インバータ用、DC 電源として、高砂製作所 Extender range DC power supply (EX-1500H) 2 台を並列接続で用いた (出力電圧 0~150 V、最大出力 3000 W) 。

温度の測定には、Keysight のサーモグラフィ(U5855A -22~350 °C) 、日置電機の (Memory hi logger 8430) 、TC を用いた。

3-4 結果および考察

3-4.1 高周波出力変成器の電力損失

表 3-2 に、周波数 13.56 MHz の高周波電力に対する、高周波変成器のフェライトコアの材質に対する電力損失を示す。

表 3-3 に、周波数 13.56 MHz の高周波電力に対する、高周波変成器のフェライトコアの材質ごとの温度を示す。

図 3-7 に、周波数 13.56 MHz の高周波入力電力に対する、高周波出力変成器の温度を示す。高周波出力変成器に用いたフェライトコアのキュリー温度は 125 °C のため、フェライトコアの温度は、100 °C 以下で実験を進めた。

フェライトコアの材質 43、材質 61、材質 67 では、高周波の最大入力は、500 W、900 W、1 kW となった。フェライトコアの温度は、97.3 °C、87.1 °C、79.7 °C となった。

図 3-8 に、周波数 13.56 MHz の高周波入力に対する、高周波出力変成器の電力損失を示す。高周波入力 500 W では、フェライトコアの材質 43、材質 61、材質 67 では、フェライトコアの電力損失は、24 W、7 W、5 W となった。

高周波電力の最大許容入力は、フェライトコアの材質 43、材質 61、材質 67 では、500 W、900 W、1 kW となった。フェライトコアの温度は、97.3 °C、90.1 °C、79.7 °C となった。

表 3-2 高周波出力変成器の電力損失

Core material	F=13.56 MHz, 50 W Power loss (W)	F=13.56 MHz, 500 W Power loss (w)
43	2.05	24
61	0.65	7
67	0.50	5

表 3-3 高周波出力変成器のフェライトコアの温度

Core material	F=13.56 MHz, 50 W Temperature (°C)	F=13.56 MHz, 500 W Temperature (°C)
43	33.1	97.3
61	29.2	50.3
67	29.6	49.0

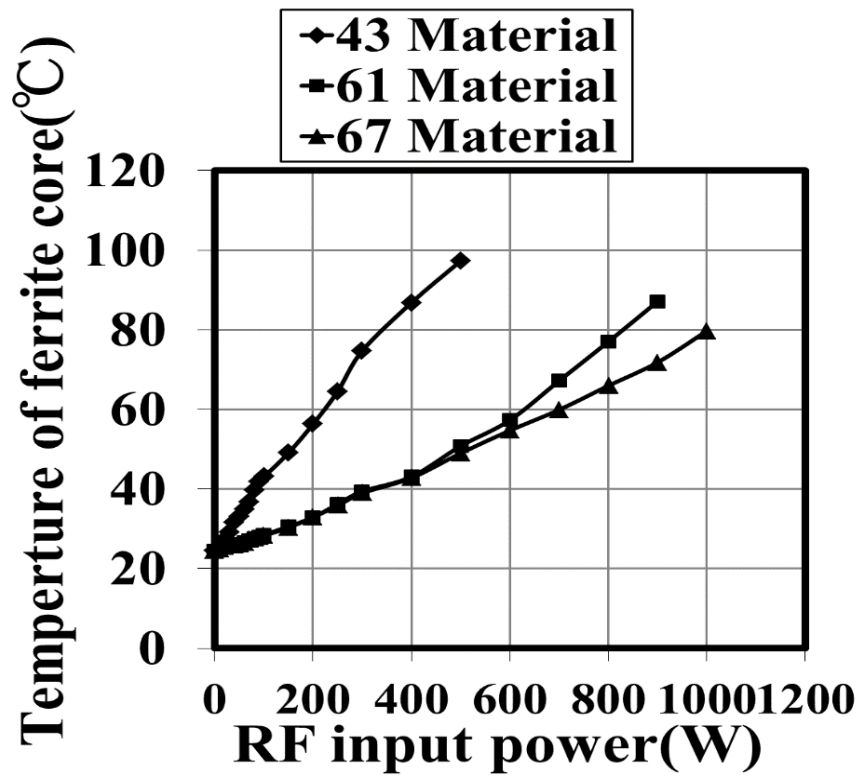


図 3-7 13.56 MHz の高周波入力と高周波出力変成器の温度

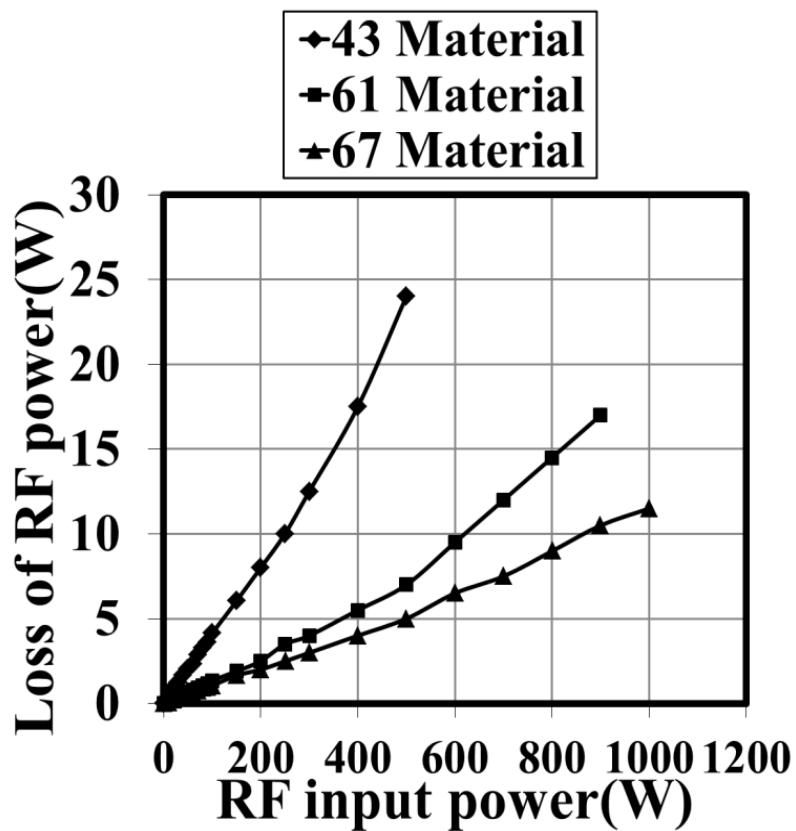


図 3-8 13.56 MHz の高周波入力と高周波出力変成器の電力損失

表 3-4 に、周波数 400 kHz の低周波電力に対する、高周波変成器に用いるフェライトコアの材質による電力損失を示す。周波数 400 kHz、50 W 入力に対して、高周波変成器に用いる、フェライトコアの材質 43、材質 61、材質 67 の電力損失は、2.6 W、10.4 W、13.95W となった。同様に 90 W 低周波入力では、フェライトコアの材質 43、材質 61、材質 67 の電力損失は、5.6 W、26.7 W、32.4 W となった。

表 3-5 に、周波数 400 kHz の低周波電力に対する、高周波変成器に用いるフェライトコアの材質による温度を示す。周波数 400 kHz、50 W 低周波入力に対して、高周波変成器に用いる、フェライトコアの材質 43、材質 61、材質 67 の温度は、36.9 °C、43 °C、46.8 °C となった。同様に、90 W 低周波入力では、フェライトコアの材質 43、材質 61、材質 67 の電力損失は、53.1 °C、81.8 °C、89 °C となった。低周波電力 90 W 以上の入力に対して、フェライトコアが高温になり実験の継続が困難になった。フェライトコアの材質 61、材質 67 に比べてフェライトコアの材質 43 が最も温度上昇が低い結果となった。

表 3-4 高周波出力変成器の電力損失と温度

Core material	F=400 k Hz, 50 W Power loss (W)	F=400 kHz, 90 W Temperature (W)
43	2.6	5.6
61	10.40	26.7
67	13.95	32.4

表 3-5 高周波出力変成器の電力損失と温度

Core material	F=400 k Hz, 50 W Temperature (°C)	F=400 kHz, 90 W Temperature (°C)
43	36.9	53.1
61	43.0	81.8
67	46.8	89.0

図 3-9 に、周波数 400 kHz の低周波入力電力に対する、高周波出力変成器の温度を示す。

フェライトコアの材質 43、材質 61、材質 67 では、高周波電力の最大入力
は、250 W、100 W、90 W となった、フェライトコアの温度は、107.2 °C、
94.2 °C、89 °C となった。

図 3-10 に、周波数 400 kHz の低周波入力電力に対する、高周波出力変成器
の電力損失を示す。フェライトコアの材質 43、材質 61、材質 67 では、図 3-
9 と同様に高周波電力の最大入力は、250 W、100 W、90 W となった、フェラ
イトコアの損失電力は、28.1 W、30.85 W、32.4 W となった。

周波数 400 kHz では、フェライトコアの材質 61、材質 67 に比べて、フェ
ライトコアの材質 43 が最も温度上昇が低く、電力損失が低い結果となった。

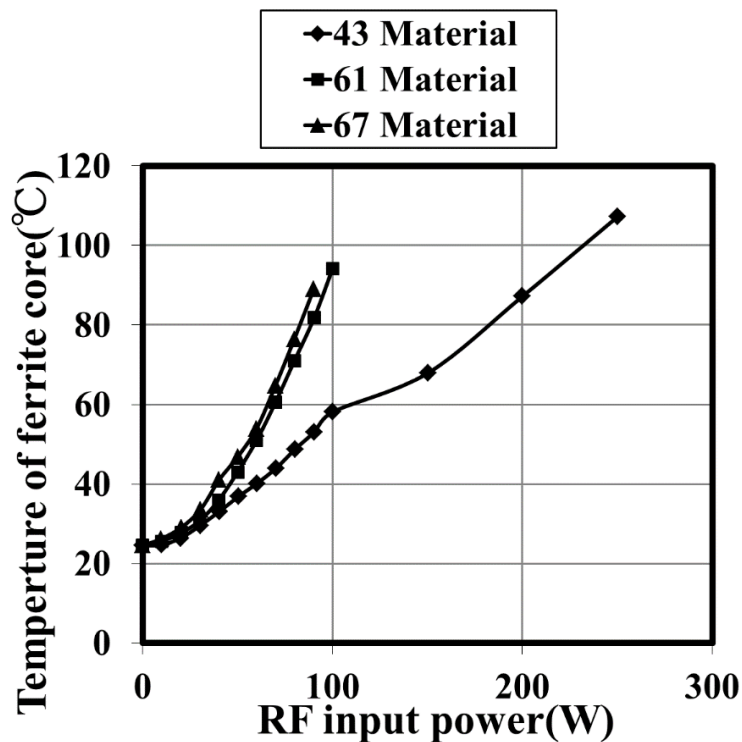


図 3-9 周波数 400 kHz での高周波出力変成器の高周波電力と温度

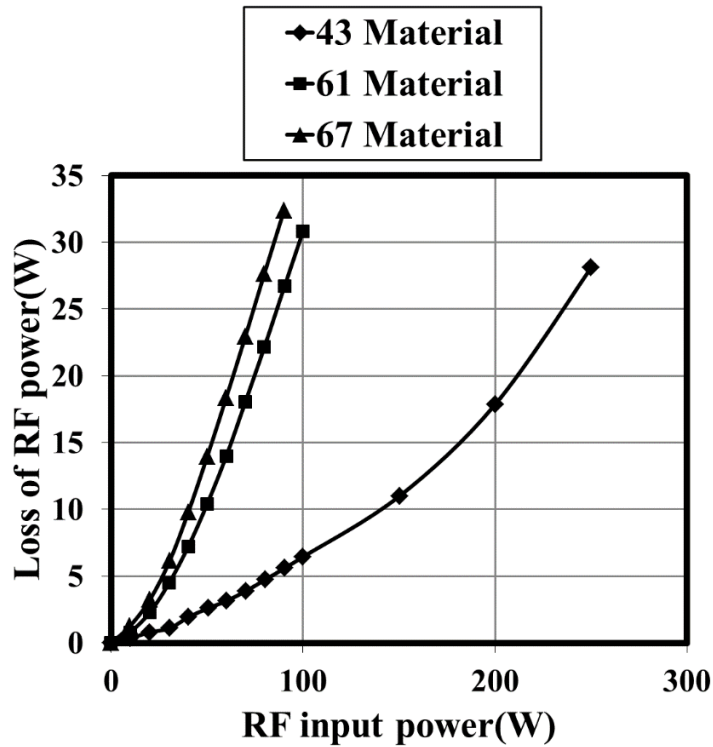


図 3-10 周波数 400 kHz での高周波出力変成器の高周波電力と電力損失

表 3-6 に、周波数 13.56 MHz の高周波入力に対する高周波出力変成器の温度を示す。また、表 3-7 に、周波数 13.56 MHz の高周波入力に対する高周波出力変成器の電力損失を示す。高周波電力の測定には、高周波電力計（バードメータ）を用いた、入力電力、出力電力を測定して、高周波出力変成器の電力損失を求めた。

表 3-8 に、周波数 400 kHz の低周波入力に対する高周波出力変成器の温度を示す。また、表 3-9 に、周波数 400 kHz の低周波入力に対する高周波出力変成器の電力損失を示す。低周波電力の測定には、バードメータを用いた、入力電力、出力電力を測定して、電力損失を求めた。

表 3-6 13.56 MHz を用いた高周波出力変成器の温度

RF input power (W)	Temperature (°C)			
	Material	43	61	67
0		24.5	24.5	24.5
50		33.1	26.2	26.1
100		43.1	28.5	28.3
250		64.5	36.2	35.9
500		97.3	50.8	49
700			67.2	59.9
900			87.1	71.8
1000				79.7

表 3-7 13.56 MHz を用いた高周波出力変成器の電力損失

RF input power (W)	Power loss(W)			
	Material	43	61	67
0		0	0	0
50		2.05	0.65	0.5
100		4.15	1.35	1.05
250		10	3.5	2.5
500		24	7	5
700			12	7.5
900			17	10.5
1000				11.5

表 3-8 400 kHz を用いた高周波出力変成器の温度

RF input power (W)	Temperature (°C)			
	Material	43	61	67
0		24.5	24.5	24.5
30		29.6	30.8	33.6
50		36.9	43	46.8
90		53.1	81.8	89
100		58.1	94.2	
150		67.9		
200		87.2		
250		107.2		

表 3-9 400 kHz を用いた高周波出力変成器の電力損失

RF input power (W)	Power loss(W)			
	Material	43	61	67
0		0	0	0
30		1.1	4.5	6.15
50		2.6	10.4	13.95
90		5.6	26.7	32.4
100		6.45	30.85	
150		11		
200		17.85		
250		28.1		

図 3-11 に周波数 13.56 MHz、出力 50 W の高周波インバータを用いて、高周波出力変成器のヒステリシス損失を求めた。ヒステリシスループに囲まれた面積が大きいほど、電力損失は大きくなる。

実際のヒステリシス電力損失 Wh は次の式で求められる。

$$Wh = V \times f \times W_o \quad (3-21)$$

ここで W_h 、 V 、 f 、 W_o は、それぞれ電力損失 (W)、コアの体積 (mm^3)、周波数 (MHz)、ヒステリシスループ面積 (J/m^3) である。

表 3-10 に、周波数 13.56 MHz、出力 50 W の高周波インバータを用いて、求めた高周波出力変成器のヒステリシス損失を示す。

ヒステリシス電力損失は、式(3-21)により求めた。周波数 13.56 MHz では、従来用いた、フェライトコアの材質 43 に比べて、本研究で用いた、フェライトコアの材質 67 は、ヒステリシス損失を 54.7 % 低減した。

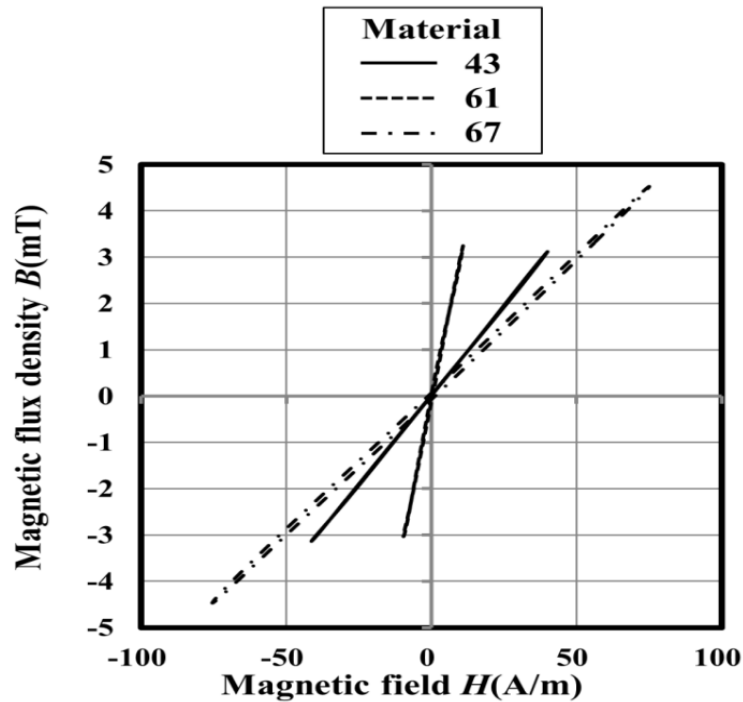


図 3-11 13.56 MHz での高周波出力変成器のヒステリシスループ

表 3-10 13.56 MHz、高周波出力変成器のヒステリシス損失

Core material	Hysteresis loss (J/m ³)	Hysteresis power loss (W)
43	0.609×10^{-3}	1.2656
61	0.301×10^{-3}	0.6253
67	0.276×10^{-3}	0.5731

図 3-12 に、周波数 400 kHz、出力 50 W 低周波インバータを用いて測定した、高周波出力変成器のヒステリシス損失を示す。

表 3-11 に、周波数 400 kHz、出力 50 W の低周波インバータを用いて求めた、高周波出力変成器のヒステリシス損失と電力損失を示す。

高周波出力変成器に用いた、フェライトコアの材質 43、材質 61、材質 67、のヒステリシス電力損失は、4.078 W、2.2304 W、3.5858 W となった。

本研究で用いた、フェライトコアの材質 67 は、従来用いたフェライトコアの材質 43 に比べて、電力損失を 12 % 低減した。

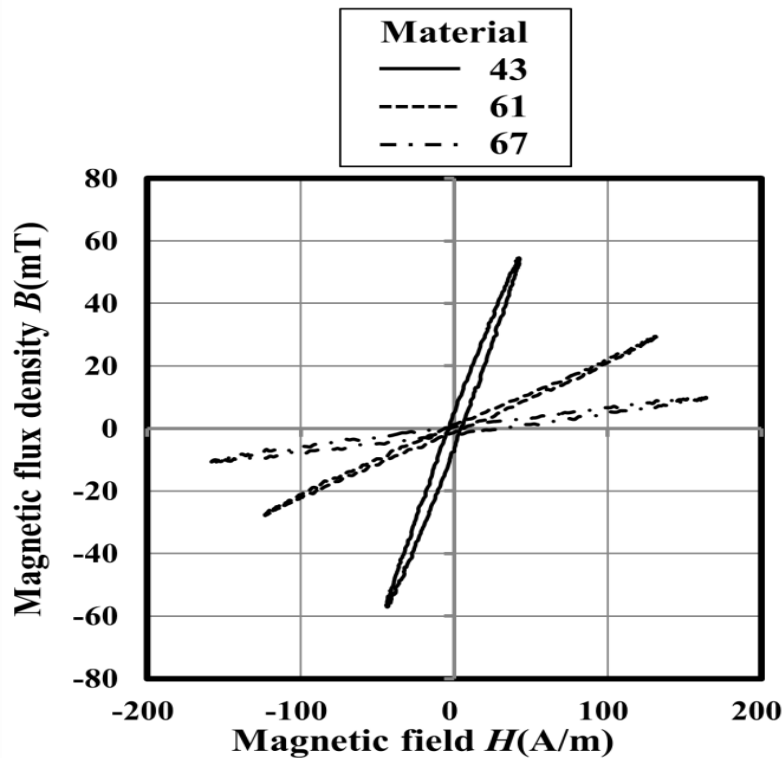


図 3-12 400 kHz での高周波出力変成器のヒステリシスループ

表 3-11 400 kHz、高周波出力変成器のヒステリシス損失

Core material	Hysteresis loss (J/m ³)	Hysteresis power loss (W)
43	0.6654×10^{-3}	4.0780
61	0.3639×10^{-3}	2.2304
67	0.5851×10^{-3}	3.5858

図 3-13 に、フェライトコアの入力周波数に対する損失係数を示す。また、表 3-12 に、高周波出力変成器の周波数に対する損失係数を示す。

周波数 400 kHz での損失係数は、フェライトコアの材質 43、材質 61 では、 $9 \times 10^{-5} (\tan \delta / \mu\text{i})$ 、 $3 \times 10^{-5} (\tan \delta / \mu\text{i})$ になった。材質 67 については不明である。

周波数 13.56 MHz での損失係数は、フェライトコアの材質 61、材質 67 では、 $1.4 \times 10^{-4} (\tan \delta / \mu\text{i})$ 、 $7 \times 10^{-5} (\tan \delta / \mu\text{i})$ となった。材質 43 については不明である。

フェライトコアの材質 43、材質 61、材質 67 では、500 kHz、3 MHz、10 MHz 以上の高い周波数において、急激に損失係数が増加している。周波

数の増加に伴い、フェライトコアの残留損失が大きくなる。残留損とは、高周波電流を加えると、磁束が磁界に追従しなくなる現象である。高周波では磁束が磁界に反応することができないため、磁束密度は飽和に達しない。

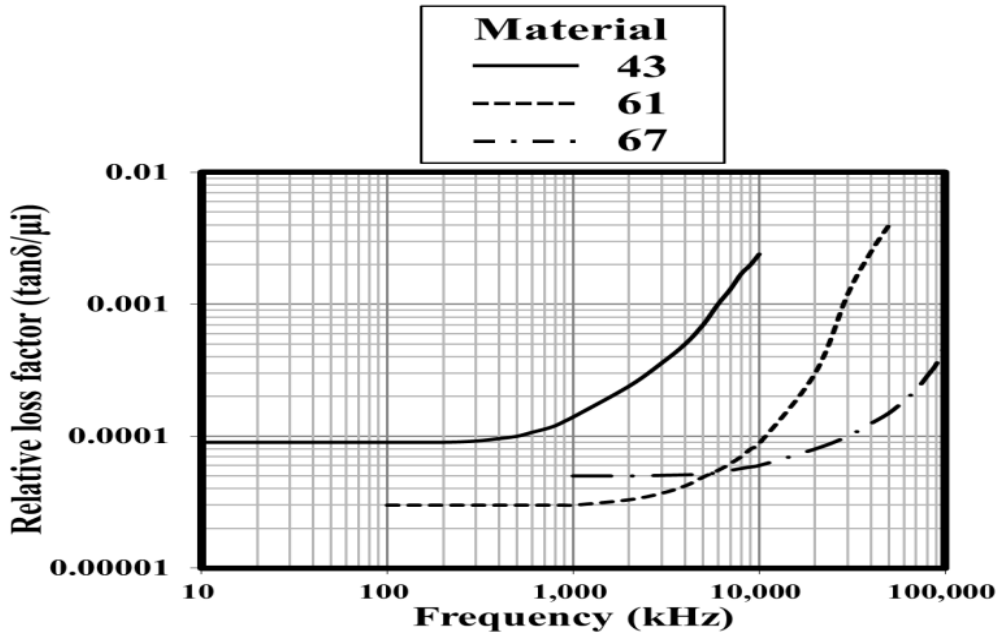


図 3-13 フェライトコアの周波数に対する損失係数

表 3-12 高周波出力変成器の周波数に対する損失係数

Core material	400 kHz Relative loss factor ($\tan\delta/\mu i$)	13.56 MHz Relative loss factor ($\tan\delta/\mu i$)
43	9×10^{-5}	
61	3×10^{-5}	1.4×10^{-4}
67		7×10^{-5}

3-4.2 高周波インバータの電力変換効率と電力損失の理論値

DC 電力から高周波電力への電力変換効率は次のように求められる。

電力変換効率 η_D は、 V_{DS} 、 V_{min} 、および φ の関数として求めることができる。

$$\eta_D = \frac{1}{2} \left(1 - \frac{V_{min}}{V_{DS}} \right) \frac{\varphi - \sin\varphi \cos\varphi}{\sin\varphi - \varphi \cos\varphi} \quad (3-22)$$

ここで η_D 、 V_{DS} 、 V_{min} 、 φ は、それぞれ電力変換効率 (%)、ドレイン電圧 (V)、最小ドレイン電圧 (V)、ドレイン電圧の流通角 (rad) である。

B 級動作では $\varphi = \pi/2$ となり、理想的な条件 $V_{min} = V_{DS} = 0$

$$\eta_D = \frac{\pi}{4} \left(1 - \frac{V_{min}}{V_{DS}} \right) \quad (3-23)$$

$$\eta_D = \frac{\pi}{4} = 78.5 \% \quad (3-24)$$

実際の測定にあたり、短波帯で大電力を取り扱う場合、浮遊容量や誘導ノイズ等により、電圧、電流、電力の測定誤差を 10 % 以内とすることは容易ではない。

周波数 13.56 MHz を用いて、プッシュプル型、高周波インバータの高周波出力変成器に、フェライトコアの材質 43、材質 61、材質 67 を取り付け、高周波インバータの出力に対する高周波出力変成器の温度を測定した。図 3-14 に、その結果を示す。

従来、高周波出力変成器に用いた、フェライトコアの材質 43 では、高周波インバータ出力 800 W において、高周波出力変成器の温度は 123 °C となった。フェライトコアのキュリーは、温度が 125 °C のため、実験の継続が困難となった。同様に、フェライトコアの材質 61 では、高周波インバータ 1 kW 出力時のフェライトコアの温度は、82.5 °C となった。

本研究で用いたフェライトコアの材質 67 では、高周波インバータ 1 kW 出力時のフェライトコアの温度は、60 °C となった。

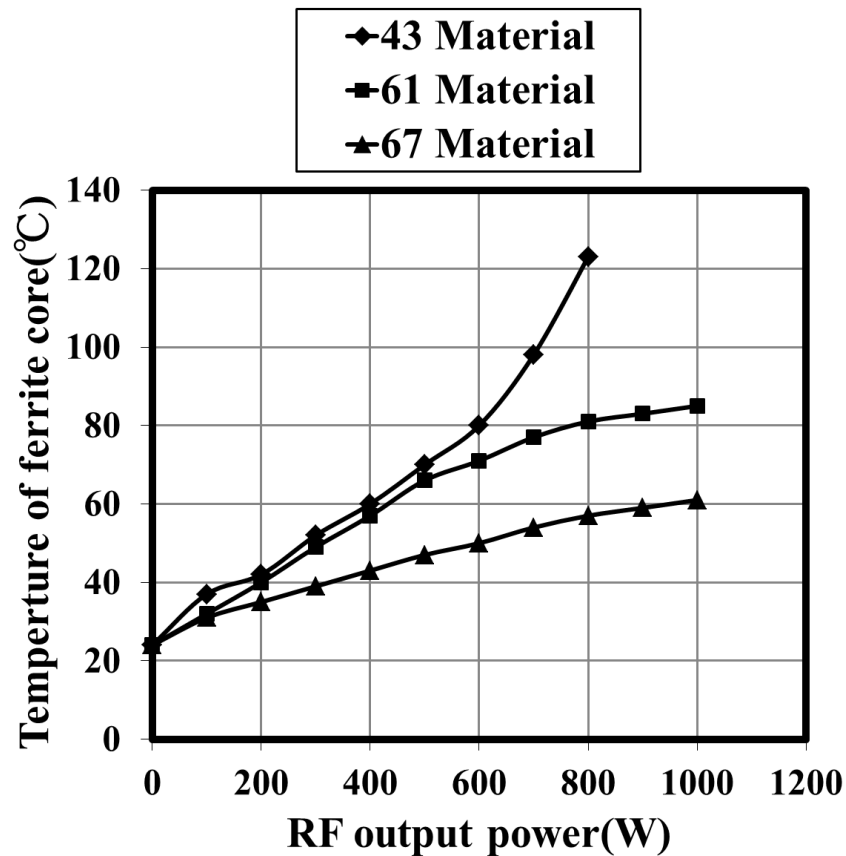


図 3-14 高周波インバータの出力と高周波出力変成器の温度

図 3-14 に結果を示す。周波数 13.56 MHz で用いたプッシュプル型、高周波インバータの高周波出力変成器に、フェライトコアの材質 43、材質 61、材質 67 を取り付け、高周波インバータの出力に対する電力損失を測定した。図 3-15 に、その結果を示す。

高周波インバータ 出力 800 W 時の電力損失は、フェライトコアの材質 43、材質 61、材質 67、では、485.9 W、436 W、425.3 W の電力損失が発生した。

本研究で用いた、フェライトコアの材質 67 は、高周波インバータ出力に対して、急激な電力損失は増加は認められないが、フェライトコアの材質 43 では、高周波インバータの出力 600 W 以上では、電力損失が増加した。

表 3-13 に、高周波インバータ 800 W 出力時の高周波出力変成器の電力損失と温度を示す。

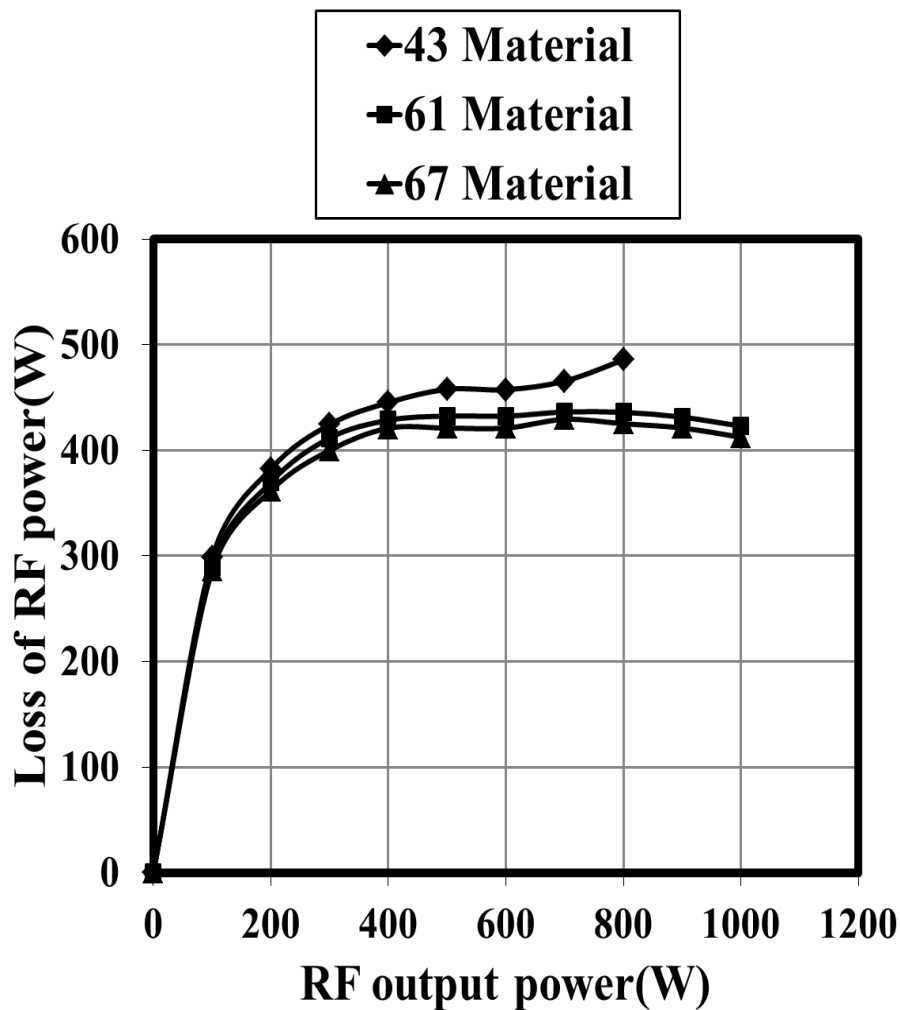


図 3-15 高周波インバータ出力と電力損失

表 3-13 高周波インバータ出力 800 W での高周波出力変成器の電力損失と温度

Core material	13.56 MHz Temperature of ferrite core (°C) RF output power 800 W	13.56 MHz Loss of RFpower (W) RF output power 800 W
43	123	485.9
61	80	436.0
67	58	425.3

図 3-16 に、周波数 13.56 MHz のプッシュプル型、高周波インバータの出力に対する、高周波出力変成器の電力変換効率を示す。

高周波インバータ 800 W 出力時の電力変換効率は、フェライトコアの材質 43、材質 61、材質 67 では、62.2 %、64.7 %、65.3 % となった。

本研究で用いた、フェライトコアの材質 67 は、材質 43 に比べて、3.1 % 電力変換効率が高かった。

従来、フェライトコア材質 43 は、30 MHz から 200 MHz までの広域トランス材料として、フェライトコア材質 61 は、10 MHz から 200 MHz までの広域トランス材料として推奨された。また、フェライトコア材質 67 は、400 MHz 以下の広域トランス材料として推奨された。従来、13.56 MHz では材質 43 が一般的に用いられた。本研究の 13.56 MHz、50 W の高周波電力を用いたヒステリシス検出回路では、フェライトコアの材質 43、材質 61、材質 67 によるヒステリシス損失を 1.266 W、0.625 W、0.573 W と従来用いた材質 43 が最も損失が大きく、材質 67 が最も損失が小さいことが確認できる。

本研究により、高周波電力と終端抵抗 50Ω を用いた電力損失と発熱の測定では、実際に 1 kW の高周波電力を高周波変成器に入力することにより、高周波変成器の高周波入力に対する発熱と電力損失について測定することが可能となった。表 3-13 が示す様にフェライトコアは、使用する周波数での高周波電力に対する発熱が最も重要な要素となる。フェライトコアの温度により使用電力の制限が発生する。使用温度を $80 \text{ }^\circ\text{C}$ と仮定すると高周波変成器の材質 43、材質 61、材質 67 では、最大出力は 600 W、800 W、1 kW 以上となる。材質 43、61 は、材質 67 と比較して、同じ出力でもキュリー温度により近くなるため、電力損失が大きくなったと考えられる。

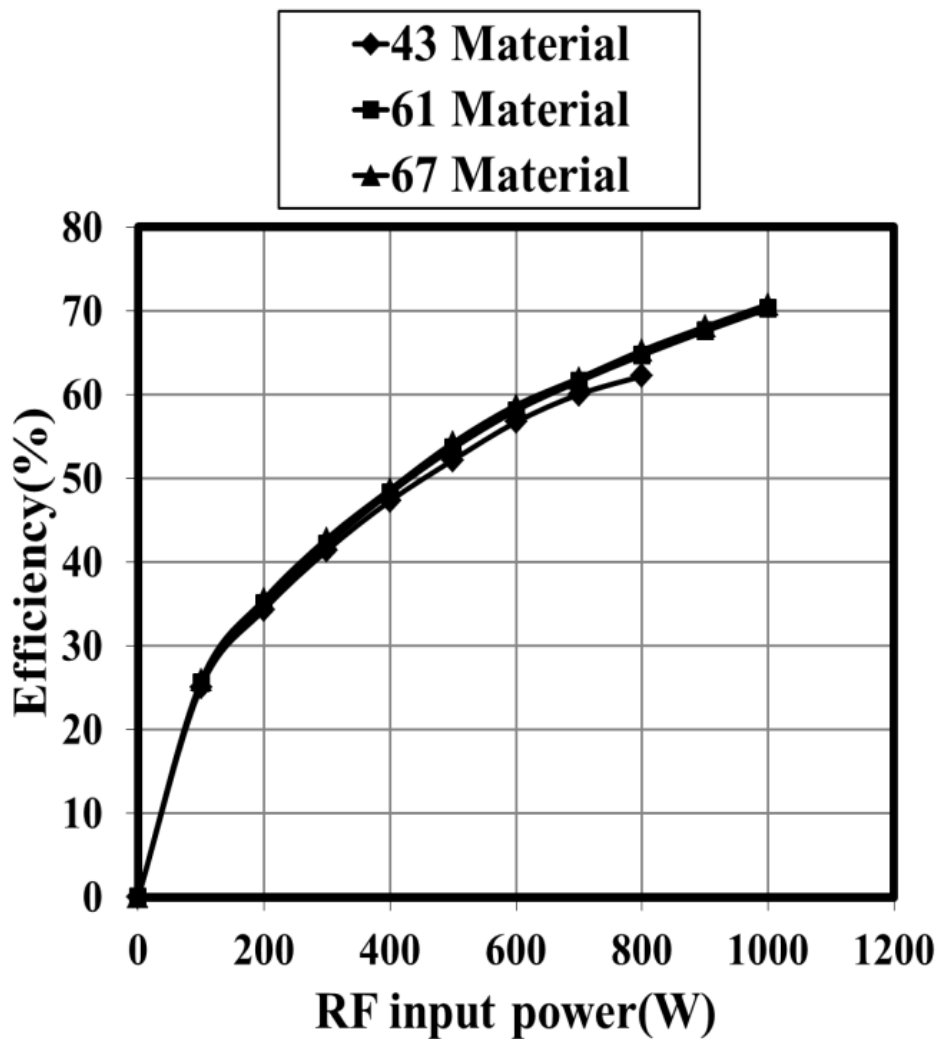


図 3-16 高周波インバータ出力と電力変換効率

3-5 まとめ

本章では、プラズマ生成装置に用いる、周波数 13.56 MHz、出力 1 kW のプッシュプル型、高周波インバータの高周波出力変成器について、電力損失、電力変換効率と温度の測定について、3つの測定方法を検討した。

1. 高周波出力変成器に高周波インバータと、終端抵抗 50Ω を接続して、インピーダンス 50Ω 負荷条件での電力損失と温度を求めた。

2. 高周波出力変成器のヒステリシス損失を求めるために、ヒステリシスループ測定回路を用いた本研究では、差動電圧プローブとデジタルストレージオシロスコープを用いて、電力損失を求めた。
3. フェライトコアの材質 43、材質 61、材質 67 を高周波出力変成器に組みつけ、高周波インバータの高周波出力変成器に用いて、電力損失、高周波電力変換効率と温度を求めた。

上記項目について検討した結果、

- (1) 50 Ω 抵抗負荷での電力損失の測定では、周波数 13.56 MHz、高周波 500 W 入力では、フェライトコアの材質 67 は、材質 43 に比べて、フェライトコアの電力損失を 19W、79 % 低減した。周波数 400 kHz、90 W 入力では、フェライトコアの材質 67 では、材質 43 に比べて、電力損失が 26.8 W、578 % 増加した。

従来、フェライトコアの材質 43 は、30 から 200 MHz の広帯域トランス材料とされていた。B-H アナライザーなどで、一般的に用いた 400 kHz の低周波を用いた測定では、13.56 MHz の測定値と大きく異なり 400 kHz の測定値は参考にならないため、実際に使用する周波数での測定値が最も重要になる。

周波数 13.56 MHz、高周波 500 W 入力時の高周波出力変成器の電力変換効率と温度は、フェライトコアの材質 43、材質 67 では、95.2 %、99.9 %、となった。温度は、97.3 °C、49 °C となった。

フェライトコアの材質 67 について、DC 電源装置の最大出力を超えたため、材質 67 の最大高周波出力を測定することができなかった。今後課題として、DC 電源を見直して、材質 67 の最大高周波出力を測定する必要がある。

- (2) 従来用いた、ネットワークアナライザー、B-H アナライザーの測定用高周波電力は、5 mW、5 W と低い。それに対し、本研究で用いた測定用高周波電力は 50 W と高いため、従来に比べて、10 倍から 1 万倍大きな電

力で、ヒステリシス損失の測定を行った。

ヒステリシス損失測定回路では、励磁電流検出用、抵抗 $1\ \Omega$ の許容入力により、最大高周波入力は、 $50\ \text{W}$ に制限された。高周波出力変成器の磁気飽和までの高周波電力を入力することができなかった。

- (3) 高周波出力変成器の使用温度を $80\ ^\circ\text{C}$ とすると、高周波インバータに用いた、高周波出力変成器の出力は、フェライトコアの材質 43、材質 61、材質 67 では、 $600\ \text{W}$ 、 $800\ \text{W}$ 、 $1\ \text{kW}$ 以上となった。

従来用いた、高周波インバータでは、高周波出力変成器を 4 個と高周波電力合成器を用いて、高周波出力 $1\ \text{kW}$ を実現していた。

本研究では、フェライトコアの材質 67 を用いることで、高周波出力変成器を 1 個にできた、高周波インバータの回路構成の簡素化、小型化に貢献できた。

参考文献

- (1) Shun Suzuki, Toshihisa Shimizu, “A Study on Efficiency Improvement of High-frequency Current Output Inverter Based on Immittance Conversion Element”, IEEJ Journal of Industry Applications, Vol.4 No.3, pp. 220-226 DOI : 10.1541 / ieejjia. 4. 220 (2015).
- (2) 鈴木大樹,池田弘明,吉田博文,「2.5MHz で出力 1kW のフルブリッジ形 MOS-FET 式電力インバータの電力損失と効率」, 電気学会論文誌, 117-D 卷, 1 号, pp. 35-43, 1997 年 1 月).
- (3) 池田弘明, 生岩量久,「出力10kWを有するMOS-FET式中波帯電力増幅器の試作」, 電気学会論文誌, 106-C 卷, 7 号, pp. 127-134(1986年 7月).
- (4) A. Egawa, H. Ikeda, S. Shinohara, “MOS-FET DC-RF Power Inverter of New Current-Fed Type”, Proceedings of IECON'88, pp. 628-633 (1988).
- (5) H. Saotome, D. Uramoto, “Measurement of Dynamic Loss Parameter in Ferrites ” IEEJ Trans. FM, Vol. 124, No. 3, pp. 260-264 (2004) (in Japanese).
- (6) H. Saotome, T. Kawasaki, and Y. Sakaki, “Iron Loss Evaluation of Ferrites by the Dynamic Magnetic Loss Parameter” IEEJ Trans. IA, Vol. 116, No. 6, pp. 559-565 (1996) (in Japanese).
- (7) H. Saotome, T. Shiraishi, “Mathematical Model of the Ferrite Core Taken the Magnetic Hysteresis Loss into Account for Circuit Simulations ” IEEJ Trans. FM, Vol. 125, No. 10, pp. 852-853 (2005) (in Japanese).

第4章 MOS-FET 高周波インバータの電力変換効率と電力損失

4-1 はじめに

半導体製造装置のプラズマ生成装置では、一般的に周波数 13.56 MHz の高周波インバータが用いられる。高周波インバータでは、高周波に適するように設計されていないと、MOS-FET は安定した動作をしない。短波帯で 1 kW 以上の電力を取り扱うには、特殊な高周波技術が必要である。

一般的に、短波帯において、出力 1 kW 以上の高周波インバータ回路には、プッシュプル回路が用いられる。プッシュプル型の回路構成は、比較的、単純という長所があるが、短所として、ドレイン・ソース間の耐圧が高い MOS-FET が必要となる⁽¹⁾。

短波帯では、MOS-FET のリードインダクタンスや電極間のキャパシタンスなど、わずかな寄生要素が電力変換効率に大きく影響する。また MOS-FET は、電力損失により簡単に焼損する。

高周波インバータで用いられる、高周波出力変成器や高周波出力合成器の発熱は、電力損失が発生していることを意味している。高周波インバータの電力変換効率を向上させるためには、電力損失が減少すれば発熱も抑制され、安定した動作が期待できる⁽²⁾⁻⁽⁷⁾。

本章では、周波数 13.56 MHz、1 kW 出力の高周波インバータを用いて、電力損失と変換効率を高める技法として、高周波出力合成器を使用しない、高効率、高周波インバータについて述べる。

従来の MOS-FET アレイは、MOS-FET 2 個と高周波出力変成器を組み合わせ MOS-FET アレイを構成した。MOS-FET アレイ 4 組と高周波出力合成器を用いて高周波出力 1 kW を得た。

本章では、高効率、高周波出力変成器とアキシヤル構造 PCB の MOS-FET 並列回路を用いた、高効率型、高周波インバータの電力損失と温度、電力変換効率について述べる。

4-2 高周波インバータの回路構成と動作原理

本研究では、電力損失と電力変換効率を比較検討するため、一般的なプッシュプル型の MOS-FET 高周波インバータ(以下、従来型)と、高効率且つプッシュプル型の MOS-FET 高周波インバータ(以下、高効率型)を製作した。

まずはじめに従来型における、周波数 13.56 MHz、出力 1 kW の基本構成と動作原理を述べる。次に、本研究の高効率型における、周波数 13.56 MHz、出力 1 kW の基本構成と動作原理を述べる。

4-2.1 従来型、高周波インバータの基本構成と動作原理

図 4-1 に、従来型の基本構成を示す。高周波パワーアンプ(RF Power AMP)では、2 個の MOS-FET 用いた、プッシュプル回路の構成単位(MOS-FET アレイ)とする。従来型では、 N 個(N : 正の整数)のアレイが並列に接続され、電力容量が N 倍になる。従来型インバータでは MOS-FET アレイの並列接続数は $N=4$ となる。

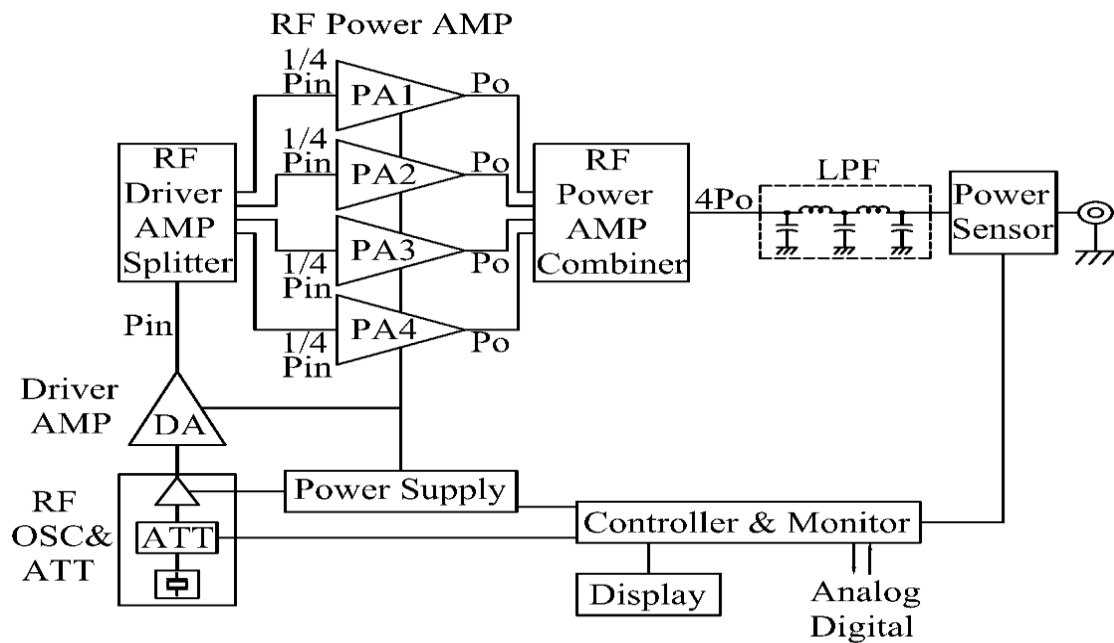


図 4-1 従来型、高周波インバータの基本構成図

図 4-2 に、従来型の基本回路構成図を示す。図 4-3 に MOS-FET アレイの基本回路図を示す。高周波ドライブアンプからの駆動信号は、分配器(Splitter)に入力され、高周波パワーアンプに分配される。MOS-FET アレイの出力は、高周波出力合成器(Combiner)によって、高周波出力を合成した。高周波出力は、同軸ケーブルを用いて $50\ \Omega$ の終端抵抗と接続している。

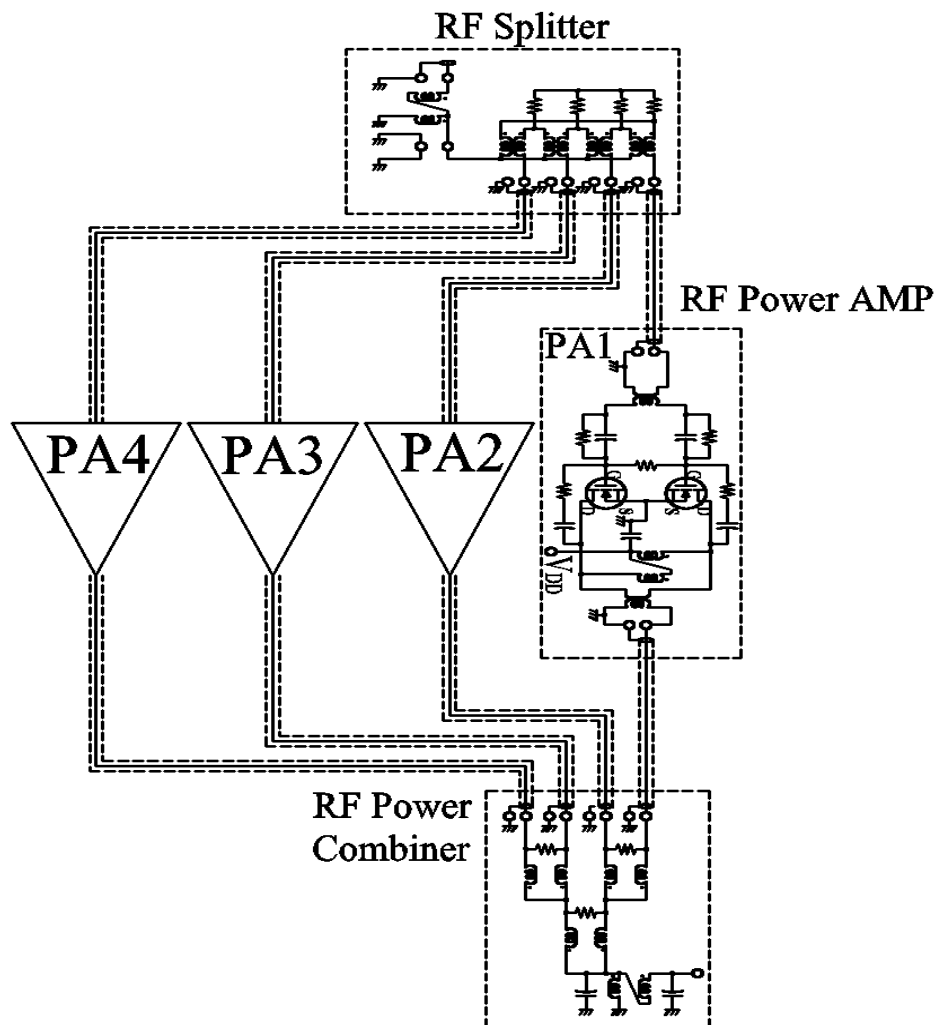


図 4-2 従来型、高周波インバータの基本回路図

RF Power AMP

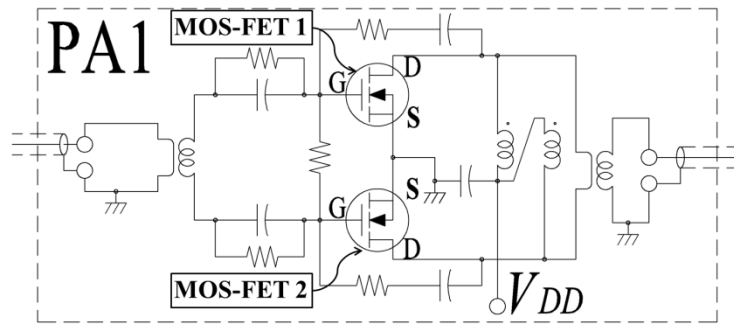


図 4-3 従来型、高周波 MOS-FET アレイの基本回路図

図 4-4 に、従来型、B 級プッシュアップルの動作を示す。第 3 章の図 3-4 に、プッシュアップル型、高周波インバータを動作に示した。MOS-FET ゲート入力波は、方形波ではなく、正弦波とした。これにより、MOS-FET 1 と MOS-FET 2 が同時にオンになって、短絡することが避けられる。

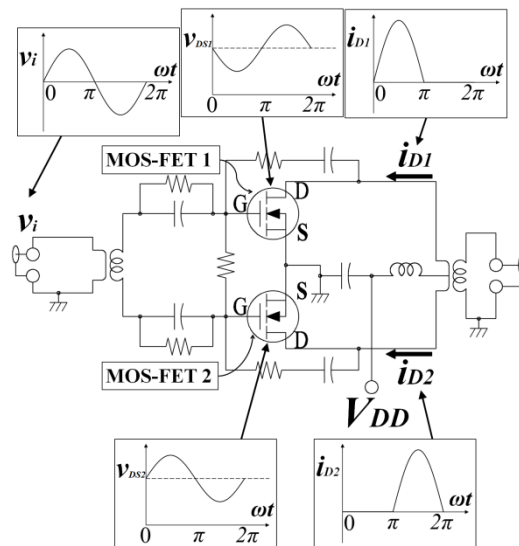


図 4-4 B 級プッシュアップルパワーアンプの動作

4-2.2 高効率型インバータの基本構成と動作原理

図 4-5 に、本研究で用いた、高効率型のプッシュプル MOS-FET 高周波インバータの基本回路構成を示す。従来型に比べて、高周波ドライブ出力の分配器(Splitter)、高周波出力合成(Combiner)が省略され、回路構成が単純化されている。

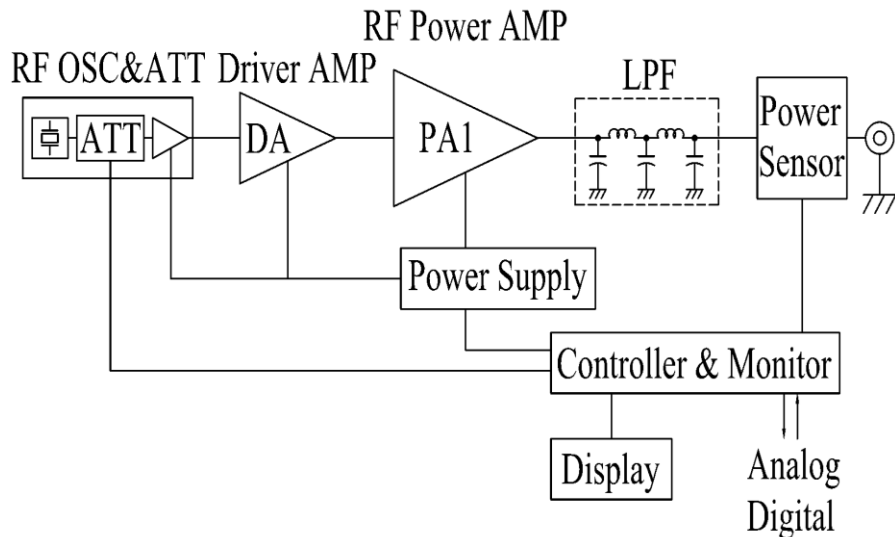


図 4-5 高効率型、高周波インバータの基本構成図

図 4-6 に、高効率型インバータの回路図を示す。高周波パワーアンプには、MOS-FET4 個が並列に接続され、合計 8 個の MOS-FET が交互にプッシュプル動作を行う。

従来型の MOS-FET アレイに比べて、電力容量は 4 倍になる。MOS-FET4 個の並列接続の構成では、各 MOS-FET の振幅に差が生じないように、それぞれの振幅電圧を合わせる必要がある。

高周波インバータの動作電圧、 V_{DS} を DC 42 V とした、MOS-FET がアイドル状態でのドレイン電流が 200 mA になるように、各 MOS-FET のバイアス電圧を調整して、MOS-FET の振幅電圧を調整した。

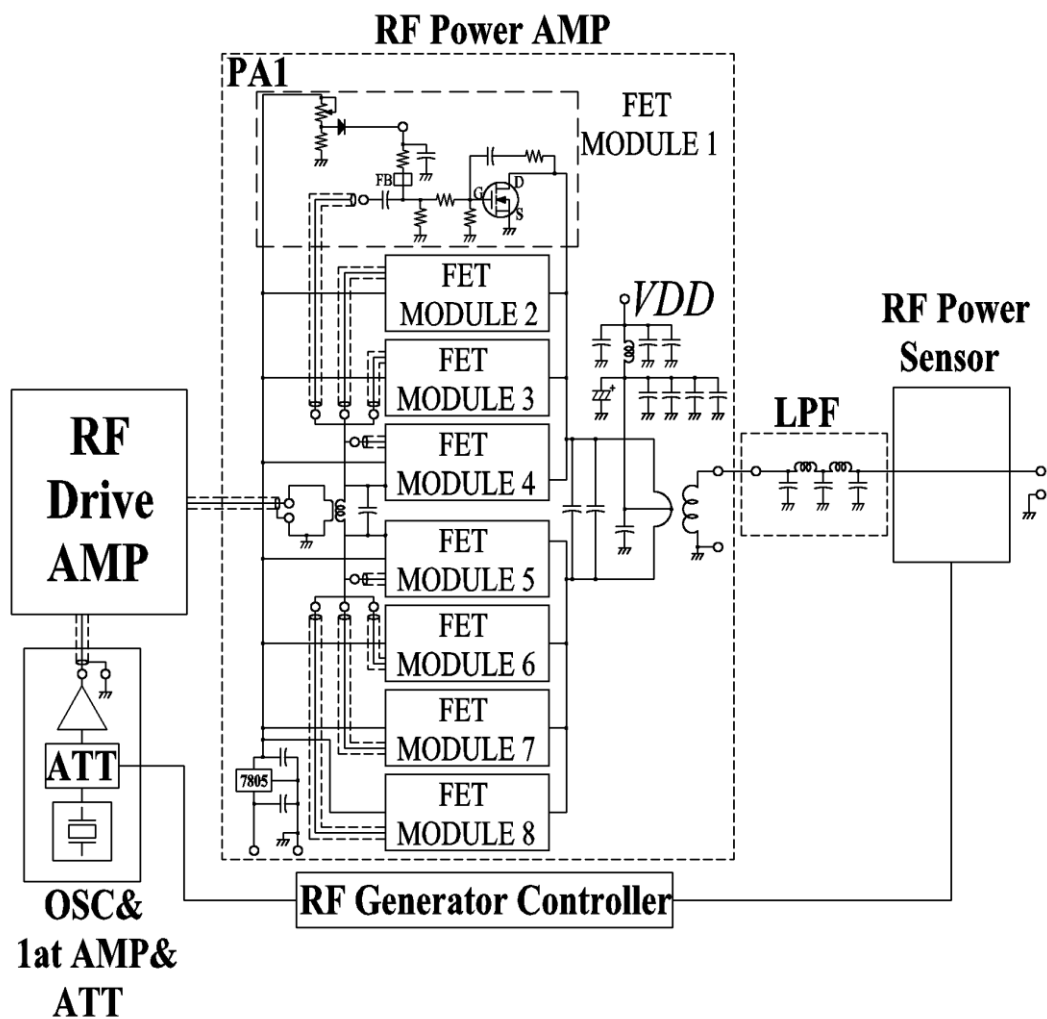


図 4-6 高効率型、高周波インバータの基本回路図

4-2.3 高周波インバータの MOS-FET 並列接続による課題

従来、MOS-FET 高周波インバータでは、全損失 (Total Device Dissipation, PD) が 150 W から 300 W 程度の MOS-FET を並列接続することで、経済性の向上が図られた。

MOS-FET の並列接続で考慮すべき課題は、MOS-FET 素子の動作電圧である。ゲート閾値電圧 (Gate Threshold Voltage, $V_{GS} (TH)$) の個体差によって生じる、動作電流のばらつきにより、 $V_{GS} (TH)$ の低い素子に電流が集中して、発熱や焼損が生じる。

従来の MOS-FET アレイでは、MOS-FET の配線長が異なり、リードインダクタンスに差が生じ、MOS-FET の動作に遅延が発生する。

図 4-7 に、本研究で用いた、MOS-FET (MACOM 社製、MRF150) の V_{GS} 電圧とドレイン電流を示す。MOS-FET の動作電圧である $V_{GS}(TH)$ は、DC 1 ~ 5 V と大きくばらつき、これにより電流アンバランスが発生する。

本研究では、MOS-FET を $V_{GS}(TH)$ DC 3 ± 0.1 V の範囲内で選別し、この選別品の動作範囲を Select zone として示した。このように既製品の MOS-FET を選別するだけでも、ばらつきを抑えることができる。

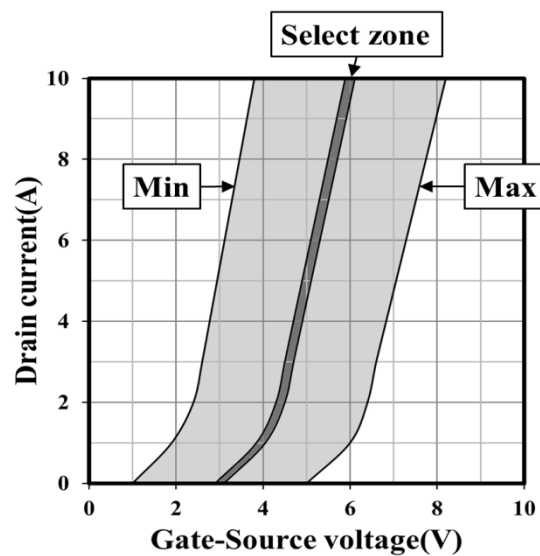


図 4-7 MOS-FET の V_{GS} とドレイン電流

図 4-8 に、単純に MOS-FET 4 個をプリント基板(PCB)に、並列接続した一例を示す。電源ラインのソース側のリードインダクタンスにより、帰還電圧は、T1→T2→T3→T4 の順に動作するが、一方でゲートーソース間の電圧変化は、T4→T3→T2→T1 の順にゲートを動作させる。T1 は最初にオン動作を行い、最後にオフ動作を行う。各素子間で動作時間が異なり、大きな損失電力が発生し、焼損など故障の原因となる。

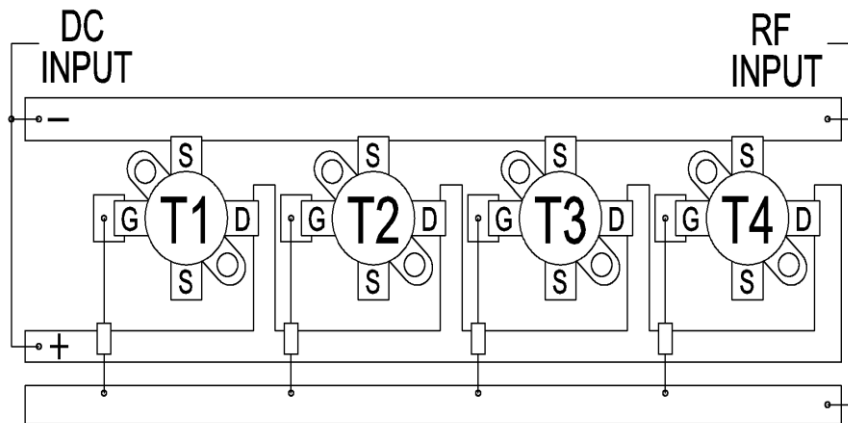


図 4-8 一般的な MOS-FET 並列接続図

図 4-9 に、リードインダクタンスを解決する一考として、PCB での等長配線（シンメトリック配線）例を示す。このシンメトリック配線を実際に用いるには、PCB の実装密度が低く、並列素子あたりの PCB が大きくなる。

プッシュプル回路構成の MOS-FET アレイでは、シンメトリック MOS-FET が 2 セット必要となり、更に大きくなるため、高周波動作では課題がある。

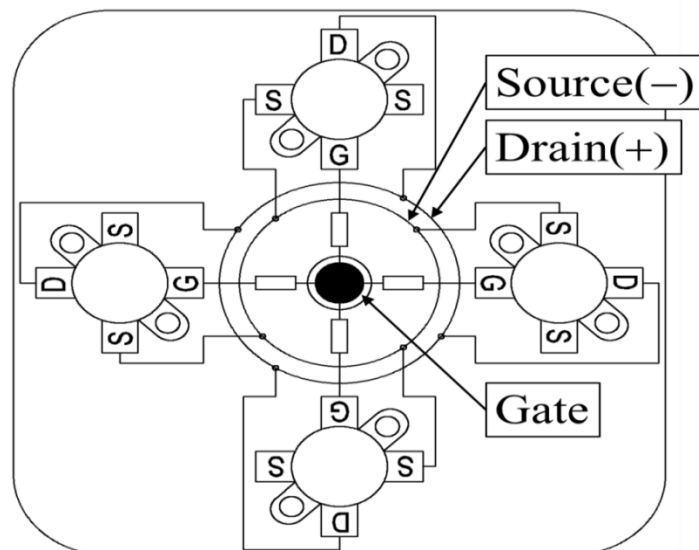


図 4-9 シンメトリック MOS-FET 並列接続図

図 4-10 に、本研究で用いた、アキシャル型 PCB の積層構造図を示す。アキシャル型を用いた、PCB に MOS-FET 4 個を並列接続することで、比較的、簡単に高密度 PCB が可能となる。

ソースを基板上部、ドレインを基板下部に、それぞれ銅版層で作成し、その間をガラスエポキシの絶縁層を挟んだ。

ソースレイヤー、ドレインレイヤーの銅版層を一般的な 35 μm から 125 μm に厚くした。MOS-FET との接続には、スルーホールを用いて直接ソースレイヤー、ドレインレイヤーに接続することによりリードインダクタンスの低減を検討した。この積層により、キャパシタンスが発生する。ゲートについては、等長の同軸ケーブルを用いて、各 MOS-FET のゲートと接続した。

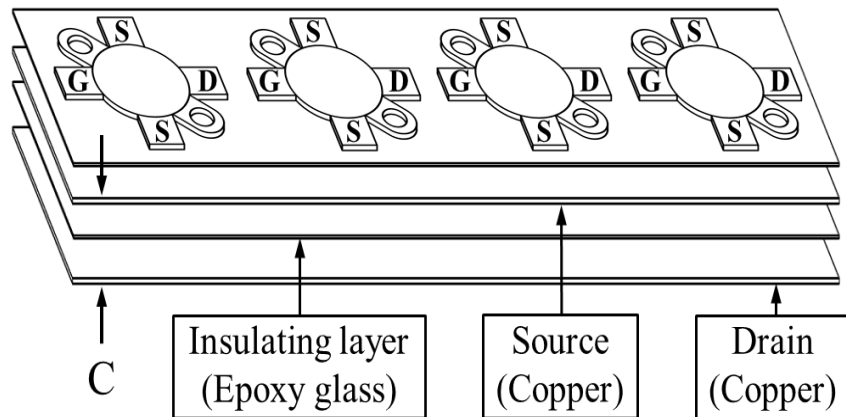


図 4-10 アキシャル型 PCB の積層構造

図 4-11 に、アキシャル型 PCB に形成される等価回路を示す。アキシャル構造を用いた PCB により、キャパシタンスを介して、インダクタンスで発生した電圧が重畳され、各 MOS-FET のゲートーソース間電圧は等しくなる。キャパシタンスは、

$$C = \epsilon_0 \epsilon_r (S/l) \quad (4-1)$$

で与えられる。ここで ϵ_0 、 ϵ_r 、 S 、 l は、それぞれ真空中の誘電率 (F/m)、PCB の誘電率 (F/m)、PCB 電極面積 (m^2)、PCB 電極間の距離 (m) である。

ノイズの振動の大きさは、リードインダクタンスと MOS-FET のスイッチング速度で決まる。プリント基板材料 FR4 を用いた、 ϵ_r は周波数 13.56 MHz

では、4.8 となった。銅版層を一般的な 35 μm から 125 μm にする、また配線幅を 8.6 mm から 65 mm の PCB 全幅にすることにより抵抗値は、943 m Ω から 323 $\mu\Omega$ と、99.9 % 低減した。リードインダクタンスは、137 nH から 73 nH に削減によりノイズによる振動を低減した。

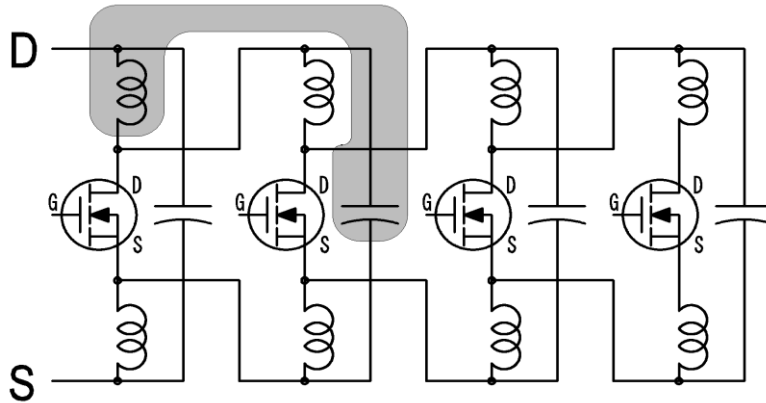


図 4-11 アキシャル型 MOS-FET 並列接続の等価回路

図 4-12 に、並列接続した MOS-FET の等価回路を示す。 L_G 、 L_D 、 L_S は、それぞれゲート、ドレイン、ソースのリードインダクタンスである。また、 C_{mi} 、 C_{GS} は、それぞれドレインーゲート間、ゲートーソース間の静電容量を示す。 r_G は、ゲート抵抗を示す。

MOS-FET のゲートをデカップリングを行わないまま並列接続を行うと、 C_{mi} と L_G により共振回路が形成され、ゲートの寄生振動が発生する。

この共振回路のリアクタンス（インダクタンス L とキャパシタンス C ）と抵抗 R に対する比率 Q は、

$$Q = j\omega L / R \quad , \quad Q = 1 / j\omega CR \quad (4-2)$$

で与えられる。ここで ω 、 L 、 C 、 R は、それぞれ角周波数 (rad/s)、インダクタンス (H)、キャパシタンス (F)、抵抗 (Ω) である。

Q は非常に大きく、容易に異常発振を招く。 Q を低下させ安定させるには、共振回路の損失を増加させることが効果的である。

ゲートに 3 Ω から 33 Ω の抵抗を取り付けることにより、寄生振動を低減できる。ゲートの寄生振動を低減させるため、Select zone に該当する MOS-FET のゲートに抵抗を直列に接続した。

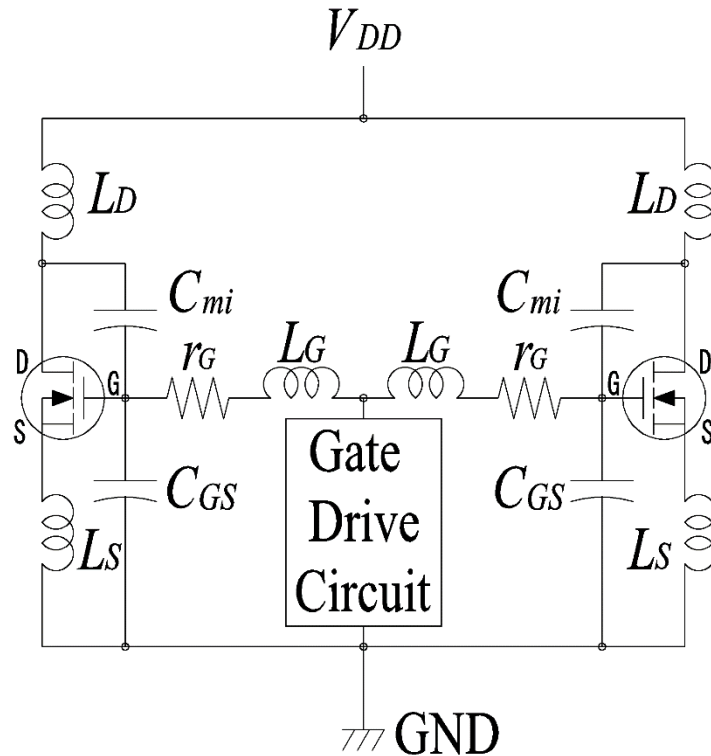


図 4-12 MOS-FET を並列接続した、高周波インバータの等価回路図

4-3 実験方法

本研究では、従来型と高効率型、高周波インバータを用いて、電力損失の比較を行った。

MOS-FET を用いた、高周インバータの電力変換効率を高めるには、高周波インバータを構成する、要素ごとの電力損失を測定する必要がある。本研究では、高周波インバータを構成する要素のうち、以下の3つに注目した。

(1) MOS-FET アレイ

従来型は、MOS-FET 2個を用いた、プッシュプル回路(MOS-FET アレイ)を構成した、高周波出力合成器を4組を用いて、高周波出力1kWの高周波インバータを構成していた。

高効率型は、アキシヤル構造 PCB を用いて MOS-FET 4個を並列接続した、プッシュプル回路を構成した。MOS-FET 8個を用いて、高周波出力1kWの高周波インバータを構成した。

(2) 高周波出力変成器

従来型では、MOS-FET アレイ 4 組は、それぞれに高周波出力変成器を用いた。高周波出力変成器には、フェライトコアの材質 43 を用い、高周波出力 1 kW の高周波インバータの高周波出力変成器には、48 個のフェライトコアを用いた。

本研究の高効率型では、アキシアル構造 PCB を用いて、MOS-FET 4 個を並列接続し、合計 8 個の MOS-FET を高周波出力変成器に接続した。高周波出力変成器には、フェライトコアの材質 67 を 4 個を用いて、高周波出力変成器を構成した。

(3) 高周波出力合成器

従来型では、MOS-FET アレイの高周波出力は 250 W のため、高周波出力 1 kW を得るには、MOS-FET アレイ 4 組の高周波出力を高周波出力合成器を用いて、出力合成する必要がある。

高効率型では、MOS-FET アレイ単体で、高周波出力 1 kW 以上となり、高周波出力合成器を必要としない。

プッシュプル型 MOS-FET 高周波インバータでは、電力損失によって素子や部品に発熱が生じるが、以上の 3 要素は特に発熱するため、強制空冷が必要となる。

高周波インバータには、数多くの部品が使用されており、他にも様々な要素で電力損失していると考えられるが、電力損失の大部分は、この 3 要素が占める。電力損失 P は、素子や部品の発熱から計測を間接的に行うことができ、次の式により求めることができる。

$$P = \Delta T / R_{TH} \quad P = (K / R_{TH}) \times E^2 \quad (4-3)$$

ここで P 、 ΔT 、 R_{TH} 、 K 、 E は、それぞれ電力損失 (W)、温度上昇 (°C)、熱抵抗 (°C/W)、定数、電圧 (V) である。

本研究では、高周波出力 1 kW の高周波インバータを用いて、上記の 3 要素について、入力電力に対して、得られる高周波出力電力と温度上昇を測定した。各要素における従来型と高効率型での電力損失と温度、電力変換効率を比較した。

4-3.1 MOS-FET のゲート抵抗による高周波出力と変換効率

図 4-13 に、アキシャル構造の MOS-FET アレイを用いた高周波インバータを示す。

高周波変成器には、 $50\ \Omega$ の終端抵抗を取り付け、MOS-FET ソースドレイン間を、測定周波数 $13.56\ \text{MHz}$ とし、ネットワークアナライザを用いて、インピーダンスを測定した。

MOS-FET 1 から 8 (図 4-6) のソースドレイン間のインピーダンスをネットワークアナライザを用いて測定した。

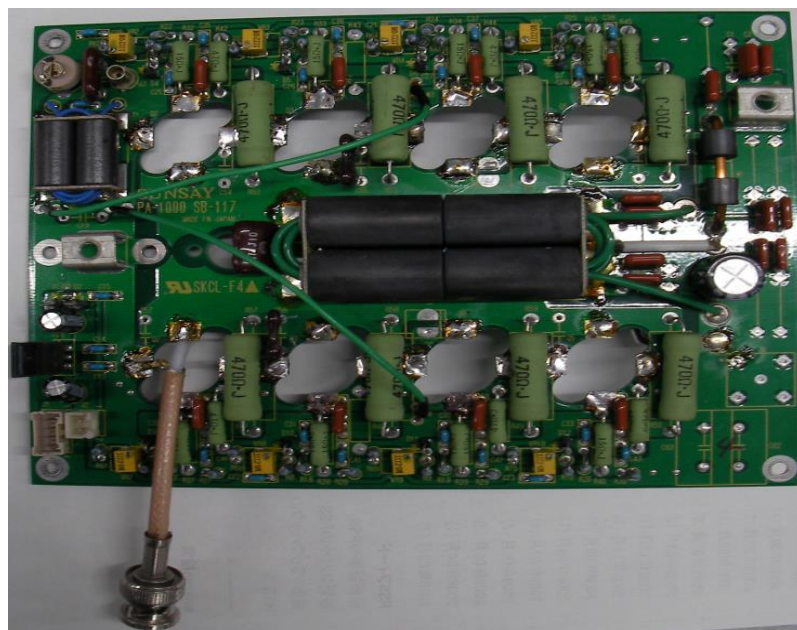


図 4-13 高効率型 MOS-FET アレイのソースドレイン測定

4-3.2 MOS-FET アレイの損失電力の測定

図 4-14 に、従来型 MOS-FET アレイを用いた高周波インバータを示す。

従来型は、MOS-FET アレイを $N = 4$ とした構成により、4 個の MOS-FET アレイの高周波出力を高周波出力合成器を用いて、高周波出力 $1\ \text{kW}$ に高周波出力合成する。

図 4-15 に、本研究で用いた高効率型インバータの MOS-FET アレイを示す。

本研究では、Case211-11, Style2 のケース入りの MOS-FET を使用した。この金属ケースは MOS-FET のソースに接続されている。ソース電極は放熱板

に固定しており、プリント回路基板上のソースに直結してある。

高周波インバータの動作が安定するように、アキシシャル構造の PCB 回路では、基板の回路パターンが形成されていない裏面を、共通接地電位に接続している。

高効率型、高周波インバータの MOS-FET アレイは、4 個の MOS-FET が並列に接続されている、実効的なオン抵抗は、各 MOS-FET のオン抵抗の 1/4 に減少している。



図 4-14 従来型 MOS-FET アレイの外観写真

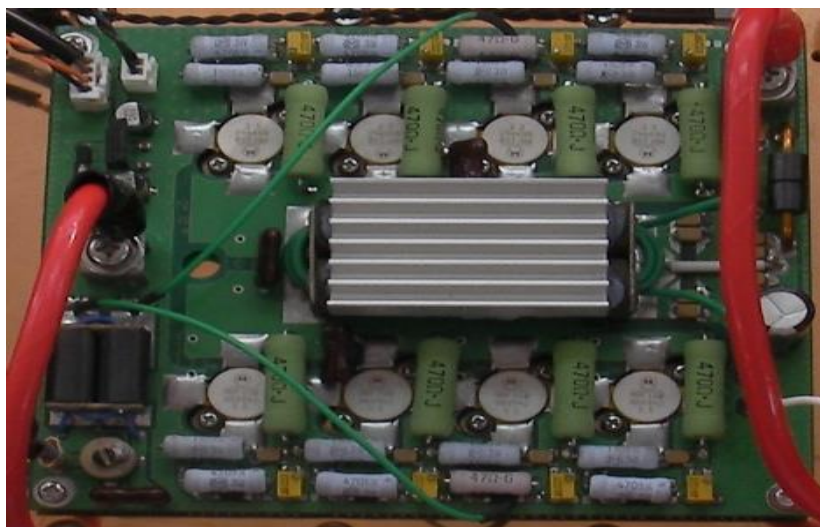


図 4-15 高効率型 MOS-FET アレイの外観写真

図 4-16 に、本論文で用いた放熱器を示す。上部は、 $328 \times 150 \times 10$ mm の銀メッキ処理した銅板と、下部は、 $328 \times 150 \times 78$ mm のアルミニウム製の楕形放熱板の組み合わせとなる。合計の放熱表面積は 1.6 m^2 となる。この放熱器の左右に、風量 $7.35 \text{ m}^3/\text{s}$ の冷却ファンを 2 個取り付け、写真左から右方向に強制空冷を行った。

放熱器の熱抵抗を計測するために、 30Ω の巻き線抵抗を用いて、入力電力に対する放熱器の温度上昇を測定して、熱抵抗を求めた。

図 4-17 に、従来型、MOS-FET2 個を用いたプッシュプル回路の MOS-FET アレイ 4 組を実装した、高周波出力 1 kW の高周波インバータを示す。実験には、MOS-FET アレイに供給する DC 電圧を可変して、従来型 MOS-FET アレイの高周波出力と電力損失、温度を測定した。

図 4-18 に、高効率型、MOS-FET アレイを用いた高周波インバータを示す。アキシシャル構造 PCB を用いて、MOS-FET4 個を並列接続した、プッシュプル回路には、MOS-FET8 個を用いた。

高周波インバータの出力部には、ローパスフィルタと高周波電力計を取り付け、 50Ω の終端抵抗を接続した。

実験には、MOS-FET アレイに供給する、DC 電圧を可変して、MOS-FET アレイの高周波出力と電力損失、温度を測定した。

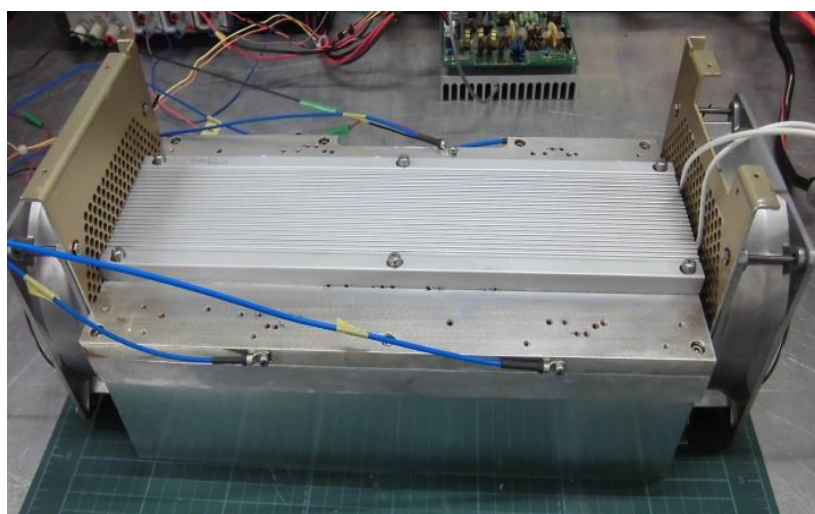


図 4-16 放熱器の外観写真

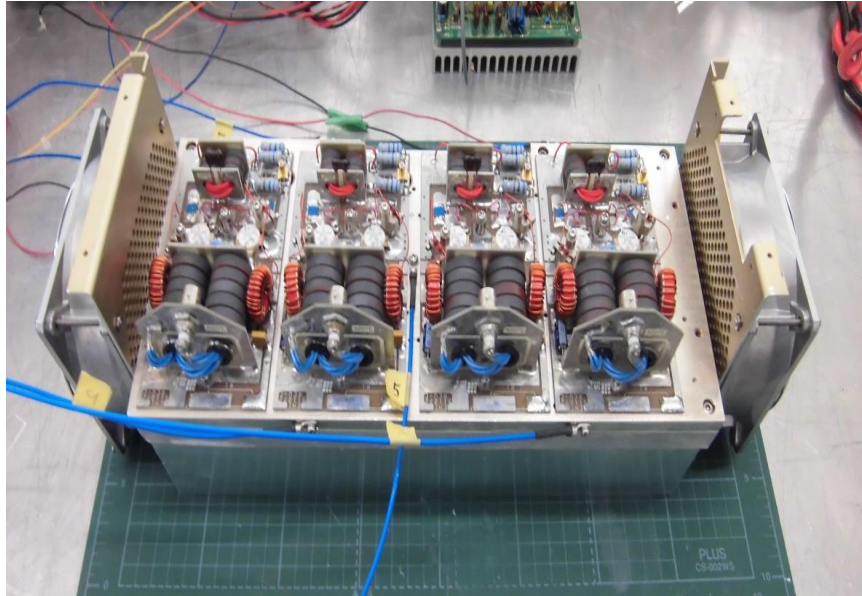


図 4-17 従来型、MOS-FET アレイ 4 個を用いた高周波インバータ

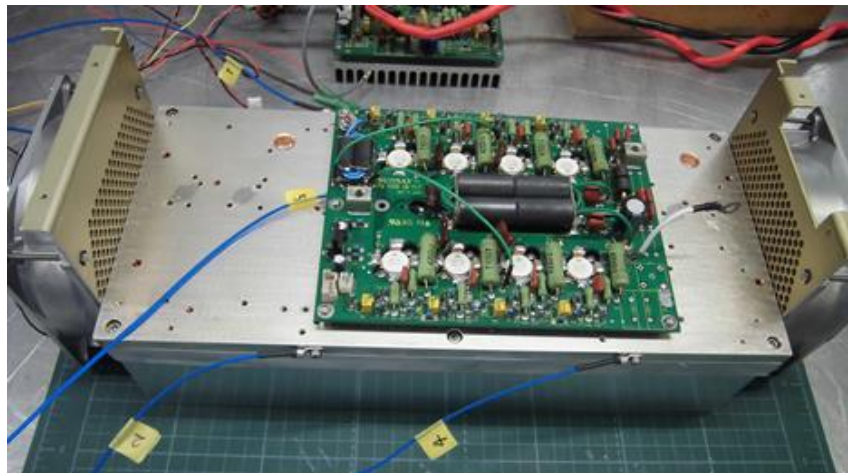


図 4-18 高効率型 MOS-FET アレイの電力損失

4-3.3 高周波出力変成器の電力損失の測定

図 4-19 に、従来型、高周波出力変成器を示す。外径 22 mm、内径 18 mm、高さ 6 mm の高周波出力変成器には、フェライトコアを 6 個ずつ積み重ねて、相互に接着した、高さ約 38 mm の大型フェライトコアを製作した。

高周波出力変成器には、大型フェライトコア 2 個を用いた。コイルの巻線には、1 次側は、直径 16 mm、肉厚 0.5 mm の銅パイプを用いた。2 次側には、直径 1.6 mm のテフロン被覆銅線を 4 本をツイストして用いた。一次巻線は 1

回巻き、二次巻線は 2 回巻きとした。コイルの 1 次側、2 次側のインダクタンスは、 $0.6 \mu\text{H}$ 、 $2.9 \mu\text{H}$ となった。フェライトコアのキュリー温度は $125 \text{ }^\circ\text{C}$ 以下のため、MOS-FET アレイの実験と同様に、フェライトコアを $7.35 \text{ m}^3/\text{s}$ の風量で強制空冷しながら測定を行った。

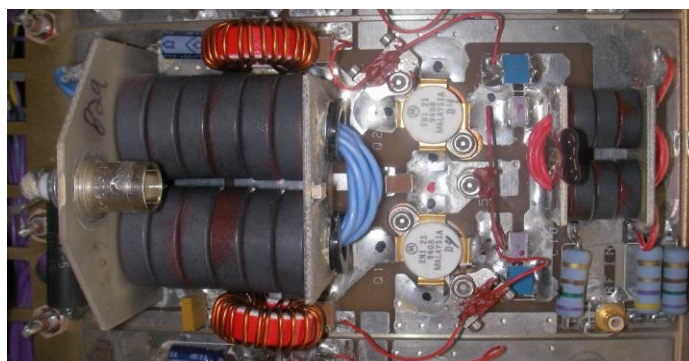


図 4-19 従来型インバータの出力変成器の外観写真

表 4-1 フェライトリングコアの特性

		Ferrite ring core			Inductance		
		Outside diameter (mm)	Inside diameter (mm)	Height (mm)	Primary side (μH)	Secondary side (μH)	
Conventional push-pull inverter	Output transformer	22	18	6×6	0.6	2.9	
	Output Combiner	First stage	22	12	6×2	3.2	3.2
		Second stage	22	12	6×2	2.1	2.1
		Output part	22	12	6×6	2.6	2.7
High efficiency push-pull inverter	Output transformer	14	6	28×2	13.1	114	

図 4-20 に、高効率型、高周波インバータに用いた高周波出力変成器を示す。高周波出力変成器には、外径 14 mm、内径 6 mm、高さ 28 mm、材質 67 のフェライトコア 2 個を積み重ねて相互に接着した、高さ 56 mm の大型フェライトコア 2 個を用いた。高周波出力変成器のコイル、1 次側巻線には、直径 7 mm、肉厚 0.5 mm の銅パイプを用いた。2 次側には、直径の 2.0 mm テフロン被覆銅線を用いた。

一次巻線は 1 回巻き、二次巻線は 3 回巻きとした。コイルの 1 次側と 2 次側のインダクタンスは、 $13.1 \mu\text{H}$ 、 $114 \mu\text{H}$ であった。



図 4-20 高効率型インバータの出力変成器の外観写真

図 4-21 に、 50Ω 負荷での電力損失の測定に用いた、従来型、高周波出力変成器を示す。また、図 4-22 に示すように、従来型、高周波出力変成器の一次入力には、高周波インバータ、出力インピーダンス 50Ω を取り付けた、2 次出力には、 50Ω の終端抵抗を取り付けた。そして、高周波出力変成器のインピーダンスを 50Ω に整合するために、高周波出力変成器のコイル巻き数を $1t:2t$ と $2t:1t$ として、インピーダンス変換を行った。

測定値の電力損失は、高周波出力変成器 2 個の電力損失の合計となる。従来型高周波インバータでは MOS-FET アレイと高周波出力変成器を 4 組を用いた構成となるため、電力損失は測定値の 2 倍となる。



図 4-21 従来型、測定用高周波出力変成器

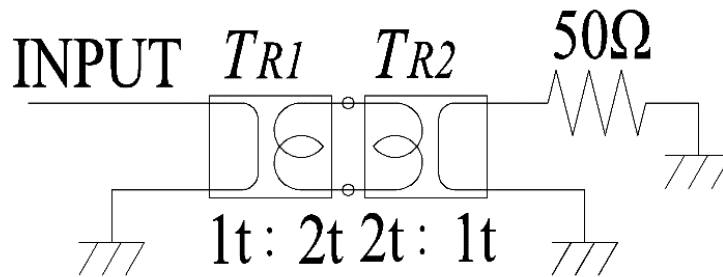


図 4-22 従来型、高周波出力変成器の電力損失の測定回路

図 4-23 に、50 Ω 負荷での電力損失の測定に用いた高効率型、高周波出力変成器を示す。

図 4-24 に示すように、高効率型、高周波出力変成器の一次入力には、高周波インバータ、出力インピーダンス 50 Ω を取り付けた。2 次出力には、50 Ω の終端抵抗を取り付けた。高周波出力変成器のインピーダンスを 50 Ω に整合するために、高周波出力変成器のコイル巻き数を 1 t : 3 t と 3 t : 1 t とし、インピーダンス変換を行った。

測定値の電力損失は、高効率型、高周波出力変成器 2 個の電力損失の合計となる。高周波出力変成器の電力損失は、測定値の 1/2 となる。

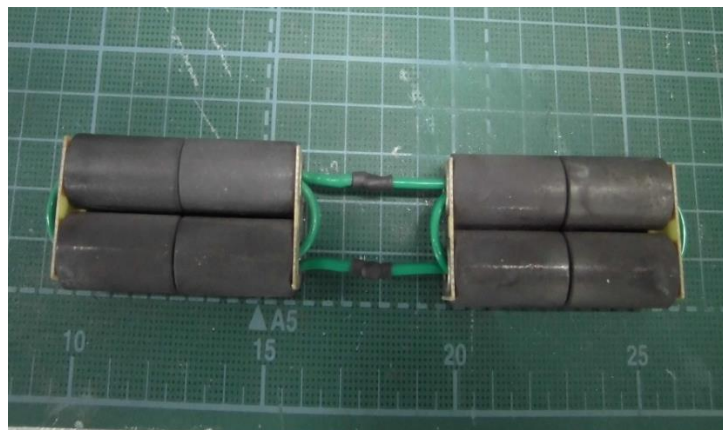


図 4-23 高効率型、高周波出力変成器

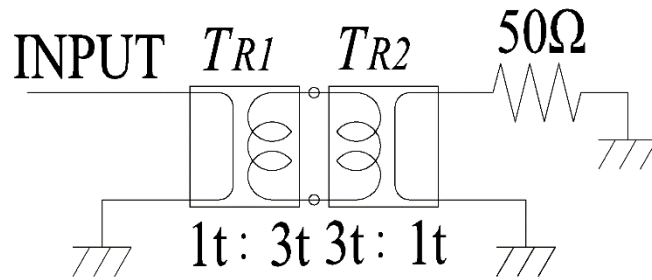


図 4-24 高効率型、高周波出力変成器の電力損失測定回路

4-3.4 高周波出力合成器の損失電力の測定

図 4-25 に、従来型、高周波インバータに用いた高周波出力合成器を示す。高周波出力合成器には、外径 22 mm、内径 12 mm、高さ 6 mm のフェライトコアを用いた。

フェライトコア 2 個を積み重ねて接着して、高さ 12 mm の大型リングコアを製作した。大型リングコア 2 個を並列に配置して、高周波出力合成器を構成した。コイルの巻線は、1 次側、2 次側共に、直径 1.2 mm の絶縁被覆銅線 2 本をツイストして使用し、一次巻線は 1 回、二次巻線は 4 回巻きとした。



図 4-25 高周波出力合成器

図 4-26 に、従来型、高周波インバータに用いた高周波出力合成器の回路を示す。4 ポートの高周波入力部から、第一段階 (First stage) では、4 ポートから 2 ポートに高周波出力合成を行い、同様に、第二段階 (Second stage) では、2 ポートから 1 ポートに高周波出力合成を行う。

出力部 (Output part) は、1 : 4 のインピーダンス変換トランスを用いて、

高周波出力合成器、第二段階の出力インピーダンス 12.5Ω から 50Ω にインピーダンス変換を行った。

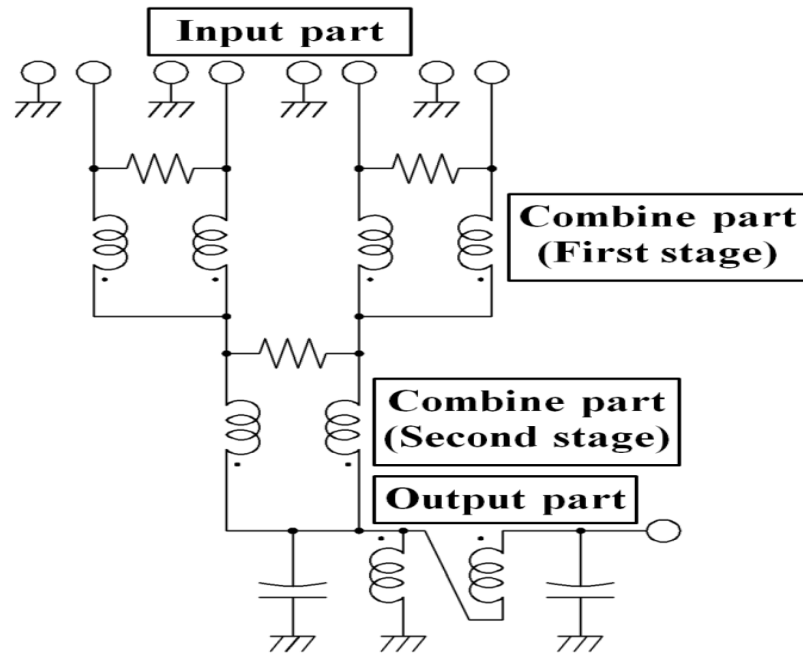


図 4-26 高周波出力合成器の回路図

図 4-27 に、高周波出力合成器の電力損失の測定装置を示す。高周波入力と終端抵抗 50Ω を用いて、高周波出力合成器の電力損失と温度の測定を行った。

従来型、高周波インバータに用いる高周波出力合成器 2 個を使用し、それぞれの入力部 4 ポートと同軸ケーブルを用いて 1 対に接続した。1 次入力には、周波数 13.56 MHz の高周波インバータを接続し、2 次出力には、終端抵抗 50Ω を取り付けた。

高周波インバータの出力インピーダンス 50Ω と終端抵抗 50Ω とのインピーダンス整合を行うため、2 個の高周波出力合成器を用いて、インピーダンスの整合を行った。測定値の電力損失は、2 個の出力変成器の電力損失となり、高周波合成器の電力損失は、測定値の $1/2$ となる。

高周波出力合成器の入力部と出力部に、高周波電力計(バードメータ)を取り付けて、高周波出力合成器の電力損失を求めた。高周波入力に対する、高周波出力合成器の温度を測定した。高周波出力合成器の第一段階、第二段階、出力部の電力損失をそれぞれ調べた。

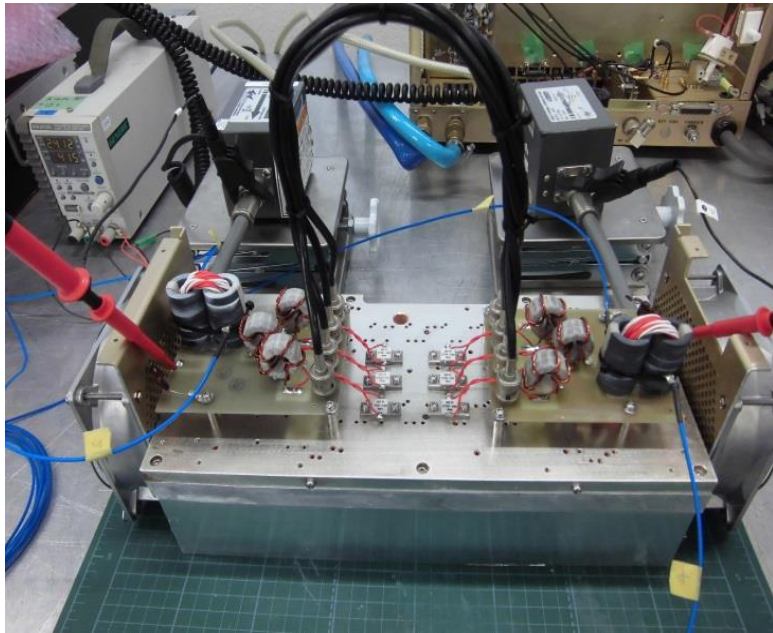


図 4-27 高周波出力合成器の電力損失と温度の測定装置

図 4-28、図 4-29、図 4-30 には、それぞれ高周波出力合成器に用いる、第一段階部、第二段階部、出力部を示す。高周波出力合成器の電力損失をボードメーターを用いて、入力電力と出力電力の測定を行い電力損失を求めた。入力には、周波数 13.56 MHz の高周波インバータを用いた。出力には、終端抵抗 $50\ \Omega$ を用いた。

電力損失は、2 個のフェライトコアの損失の合計となり、各高周波出力合成段階の電力損失は、測定値の $1/2$ となる。

第一段階については、高周波出力合成器の回路により、高周波電力が 2 個のフェライトコアに分配され、高周波出力合成器の入力ポート当たりの電力損失は、高周波電力は $1/2$ となるが、2 組のフェライトコアを用いるため、電力損失の合計は、測定値となる。第一段階と第二段階については、自然空冷と強制空冷(風量 $7.35\ \text{m}^3/\text{s}$)の条件で、温度の測定を行った。

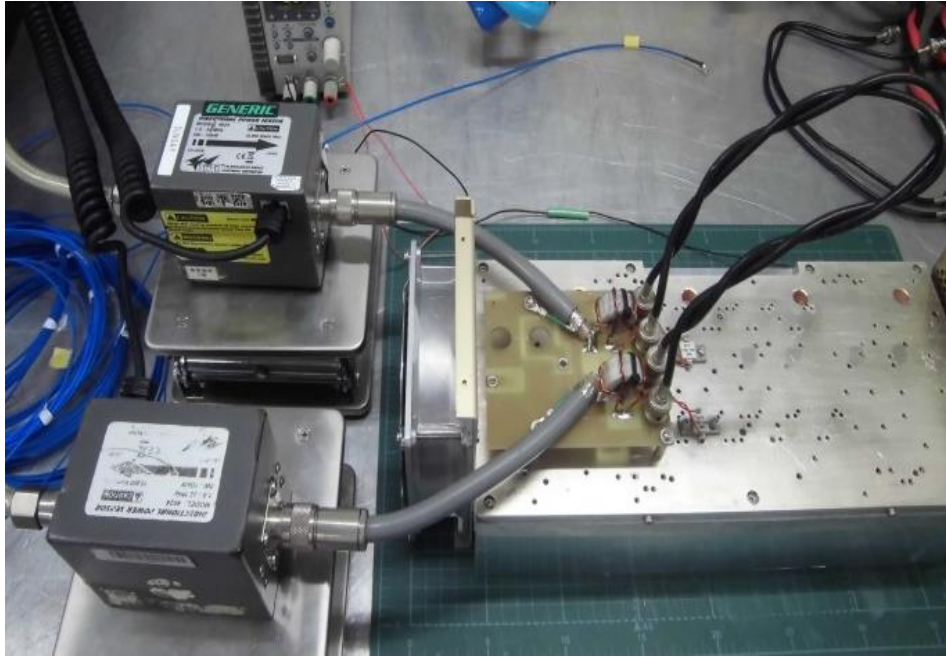


図 4-28 出力合成器、第一段階部の電力損失と温度の測定装置

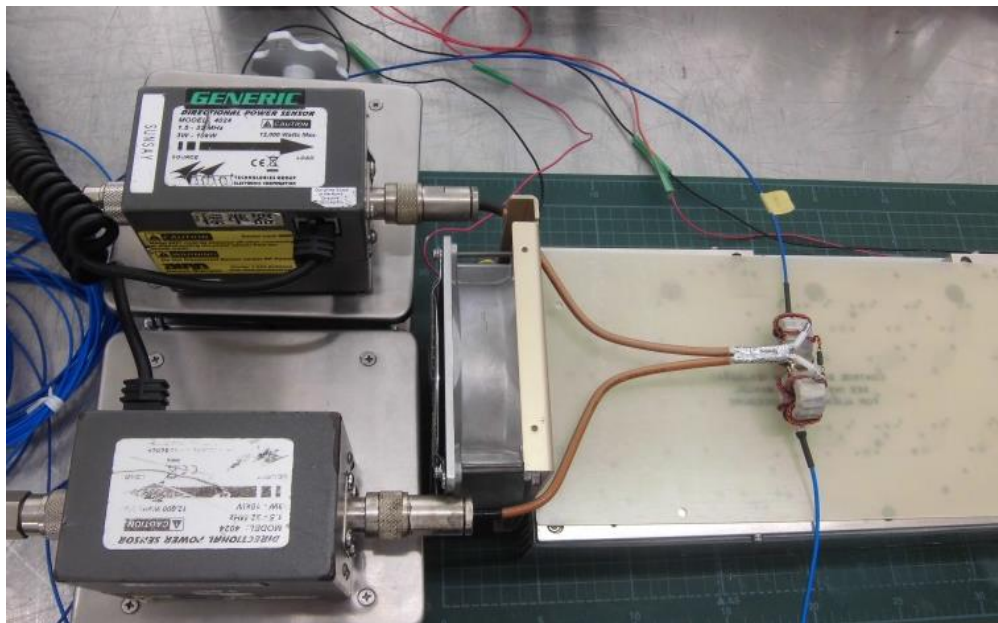


図 4-29 出力合成器、第二段階部の電力損失と温度の測定装置

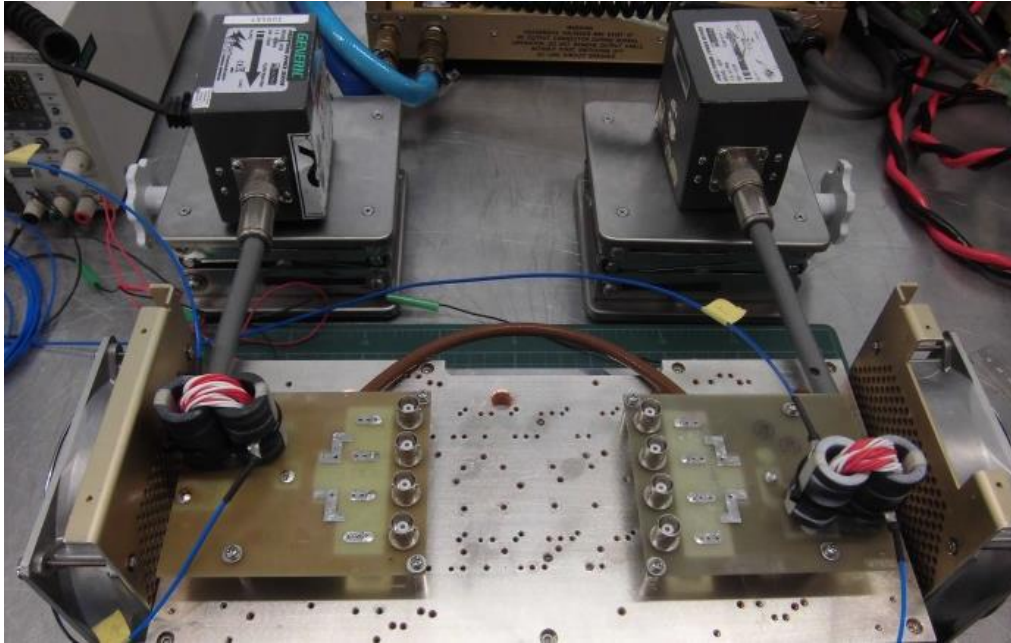


図 4-30 出力合成器、出力部の電力損失と温度の測定装置

4-3.5 使用機器

高周波のインピーダンス測定、通過特性には、Keysight の Network analyzer (E5061B 100k~1.5 GHz)、高周波の電圧、電流波形の観察には、Digital storage oscilloscope (Infinivision DSO-X-3024T 200 MHz 5 GSa/S) Teledyne lecroly の High definition mixed signal Digital oscilloscope HD4096 (HDO4034-MS 350 MHz 2.5 GS/S) を用いた。

電圧差動プローブには、岩崎計測 High voltage Differential probe (SS-320 100 MHz)、高電圧プローブには、Teledyne lecroly の PPE 6 kV 4000 MHz を用いた。電流プローブは、岩崎計測 High current probe SS-250 (30 A 100 MHz) を用いた。

RF 電力の測定には、Bird のパワーセンサー (MODEL NO. Bird 4024、1.5~32 MHz、3 W~10 kW)、パワーメーター (MODEL NO. Bird 4421) を用いた。終端抵抗として、最大入力 10 kW の 50 Ω 負荷抵抗 (MODEL NO. 8931-115) を用いた。

DC 部の電流測定には、日置電機のクランプオンハイテスター

(MODELNO. HIOKI 3166)、横河電機 (30020) を用いた。DC 部の電圧計測には、Sanwa のマルチメーター (MODEL NO. PC5000) を用いた。

高周波インバータ用 DC 電源として、高砂製作所 Extender range DC power supply (EX-1500H) 2 台を並列接続で使用した (出力電圧 0~150 V、最大出力 3000 W)、温度の測定には、Keysight のサーモグラフィ (U5855A - 22~350 °C)、日置電機の (Memory hi logger 8430)、および TC を用いた。

4-4 結果および考察

4-4.1 MOS-FET アレイのインピーダンスとゲート抵抗

図 4-31 に示すように、アキシシャル構造 PCB を用いた MOS-FET アレイでは、MOS-FET ソースドレイン間のインピーダンスを、ネットワークアナライザを用いて測定した。FET モジュール 1 ~ 8 のインピーダンスは、周波数 13.56 MHz では、約 $20 - j24 \Omega$ となり同じインピーダンスを示した。

図 4-32 には、アキシシャル構造 PCB を用いた MOS-FET のゲート抵抗を 3 Ω 、15 Ω 、33 Ω とした時の、高周波ドライブアンプと高周波インバータ出力を示す。高周波インバータ出力 800 W 時の高周波ドライブアンプの出力は、ゲート抵抗 3 Ω 、15 Ω 、33 Ω では、13.5 W、28.1 W、46.8 W となった。

図 4-33 に示すように、アキシシャル構造の MOS-FET アレイのゲート抵抗による、高周波インバータの出力と電力変換効率を示す。高周波インバータ出力、800 W 時の電力変換率は、ゲート抵抗 3 Ω 、15 Ω 、33 Ω では、64.44 %、64.55 %、63.47 % となった。

図 4-34 に示すように、アキシシャル構造 PCB に、ゲート抵抗 3 Ω を用い、MOS-FET アレイのゲートソース間の電圧に対するドレイン電流を測定した。

高周波インバータ出力 1 kW に対して、ゲート抵抗 3 Ω 時の高周波ドライブアンプ出力は、24 W ととなり、最も効率が高く、ゲートソース間の電圧に対する、ドレイン電流のばらつきが少なくなった。

高周波インバータの MOS-FET アレイの MOS-FET の寄生振動の大きさは、リードインダクタンスと MOS-FET のスイッチング速度で決まるため、銅版層を一般的な 35 μm から本研究では 125 μm とした。本研究では、従来の

MOS-FET アレイでのパターン配線幅 8.6 mm から PCB 全面配線 65 mm にすることにより、抵抗値 943 m Ω から 323 $\mu\Omega$ へと 99.9 % 削減した。さらに、MOS-FET の並列接続による寄生振動を削減した。これはリードインダクタンスを 137 nH から 73 nH に削減したことによるものと考えられる。

MOS-FET の並列接続における寄生振動の削減のため、本研究ではゲート抵抗について研究を行った。MOS-FET のゲートをデカップリングを行わないまま並列接続を行うと、ドレインーゲート間 とゲートリードインダクタンスにより共振回路が形成され、ゲートの寄生振動が発生する。この共振回路のリアクタンス（インダクタンス L と キャパシタンス C ）と抵抗 R に対する比率 Q は、 $Q = j\omega L / R$ 、 $Q = 1 / j\omega CR$ 、ここで ω 、 L 、 C 、 R は、それぞれ角周波数 (rad/s)、インダクタンス (H)、キャパシタンス (F)、抵抗 (Ω) である。 Q は非常に大きく、容易に異常発振を招く。 Q を低下させ安定させるため、ゲート抵抗を用いて損失を増加させて寄生振動を低減し安定化を図った。実験によりゲート抵抗は、3 Ω で寄生振動は無くなり、最もドライブ電力が低いと考えられる。

実際には、浮遊容量により測定には誤差が生じ、本研究の高効率高周波インバータでは、アキシシャル構造を用いた MOS-FET アレイの MOS-FET のソース、ドレイン間を高周波ネットワークアナライザを用いて、周波数 13.56 MHz でのインピーダンス測定を行った。

これは、PCB のアキシシャル構造を用いて MOS-FET の並列接続を行うため、PCB のソース、ドレイン銅版層を 125 μm として、 $C = \epsilon_0 \epsilon_r (S / l)$ を用いて、 ϵ_0 、 ϵ_r 、 S 、 l は、それぞれ真空中の誘電率 (F / m)、PCB の誘電率 (F / m)、PCB 電極面積 (m^2)、PCB 電極間の距離(m)である。

プリント基板材料 FR4 は、周波数 13.56 MHz では、 ϵ_r は 4.8 となる。銅版層を 125 μm 、配線幅を 65 mm の PCB を用いたため、抵抗値は 323 $\mu\Omega$ 、リードインダクタンスは、73 nH となった。これは PCB のガラスエポキシ層の厚みを変えて、インピーダンスを調整しアキシシャル構造を用いたことで、すべての MOS-FET のインピーダンスを約 20 - j24 Ω したことにより MOS-FET 電流のアンバランスは削減できたものと考えられる。

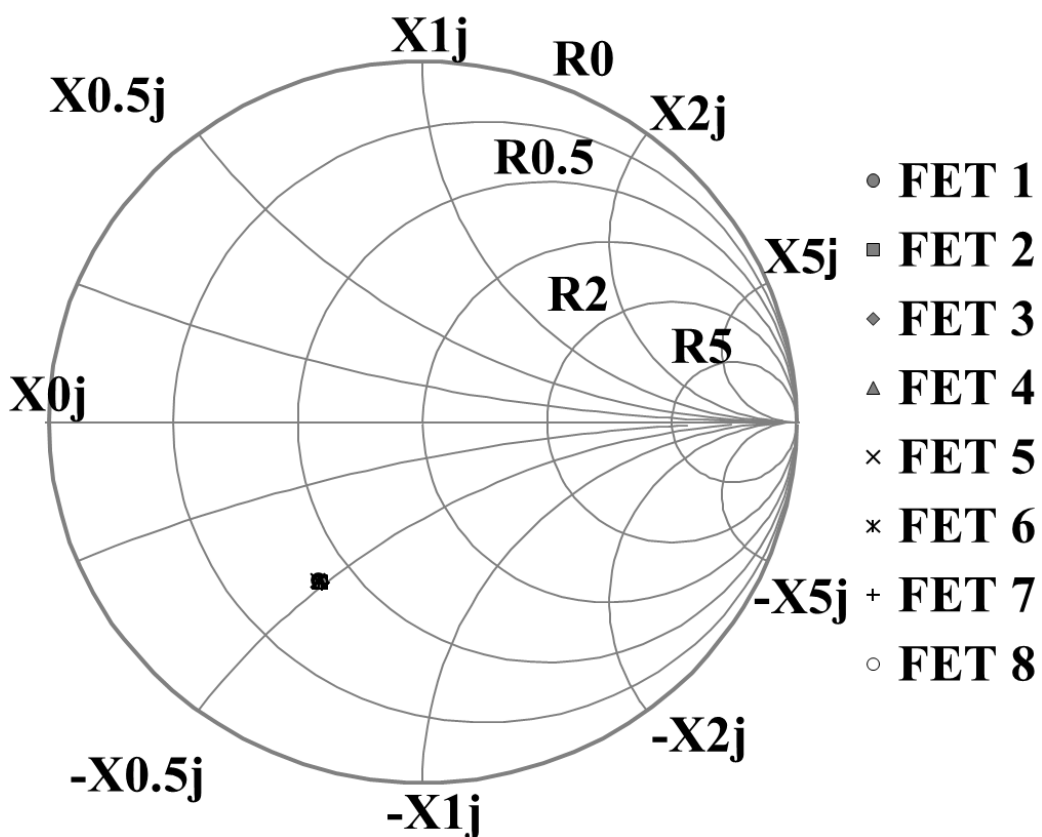


図 4-31 MOS-FET アレイ、ソースドレイン間のインピーダンス

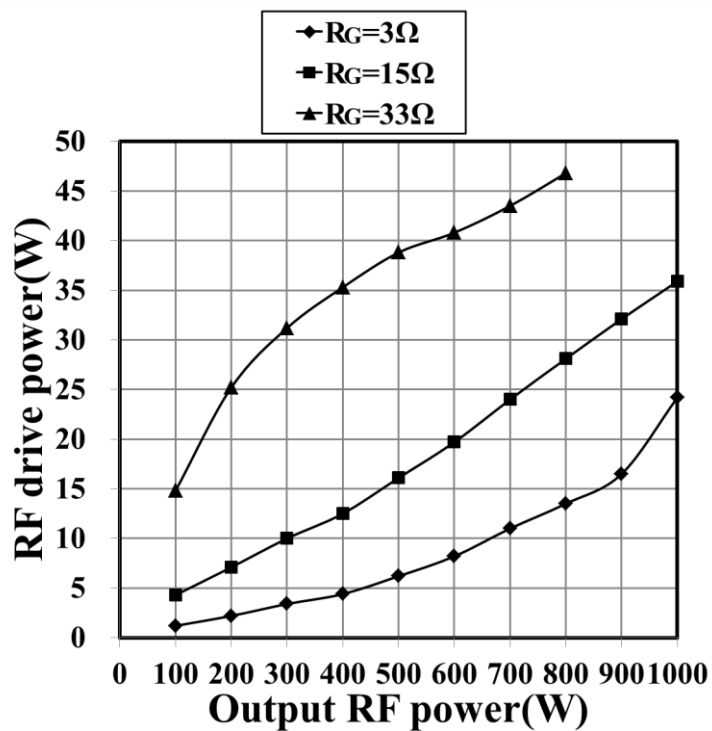


図 4-32 ゲート抵抗とドライブアンプと高周波インバータの出力

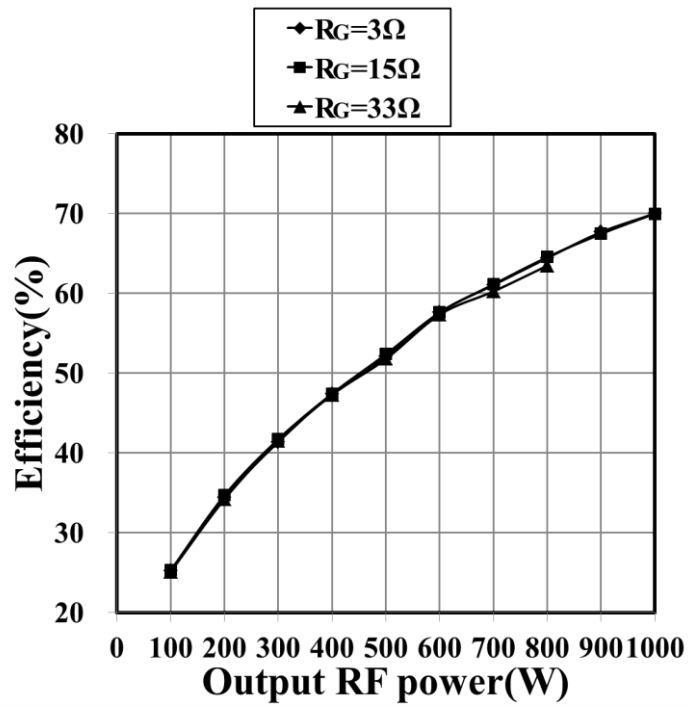


図 4-33 ゲート抵抗と高周波出力と電力変換効率

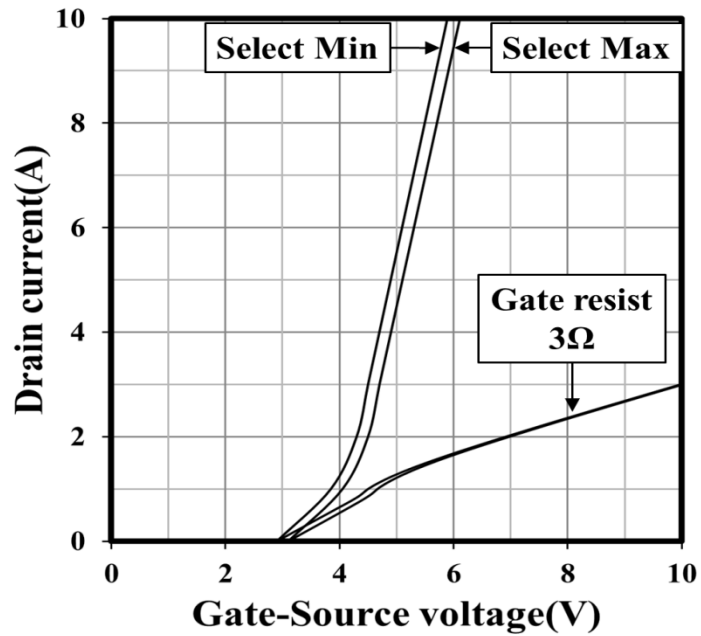


図 4-34 MOS-FET ゲートソース間電圧とドレイン電流

4-4.2 放熱器の熱抵抗

図 4-35 に、放熱器の抵抗負荷による、電力損失と放熱器の温度を示す。放熱器の熱抵抗を求めるため 30Ω の抵抗を用いて入力電力に対する発熱を測定し熱抵抗を求めた。また 500 W 直流入力時の放熱器の温度上昇は、18.6 °C から 21.4 °C となった。熱抵抗は、0.037 °C/W から 0.045 °C/W となった、平均値は 0.042 °C/W となった。測定温度のばらつきは、強制空冷のため、測定場所により、冷却風による温度センサーの測定値に、ばらつきが生じた。

放熱器には、4 個の温度センサーを上下左右に取り付けた。グラフ内の実線は、放熱器の温度の平均温度を示す。ひし形の上下は、温度の最高温度と最低温度を示す。放熱器の温度を測定することにより、MOS-FET の電力損失を測定温度と熱抵抗から求めることができる。

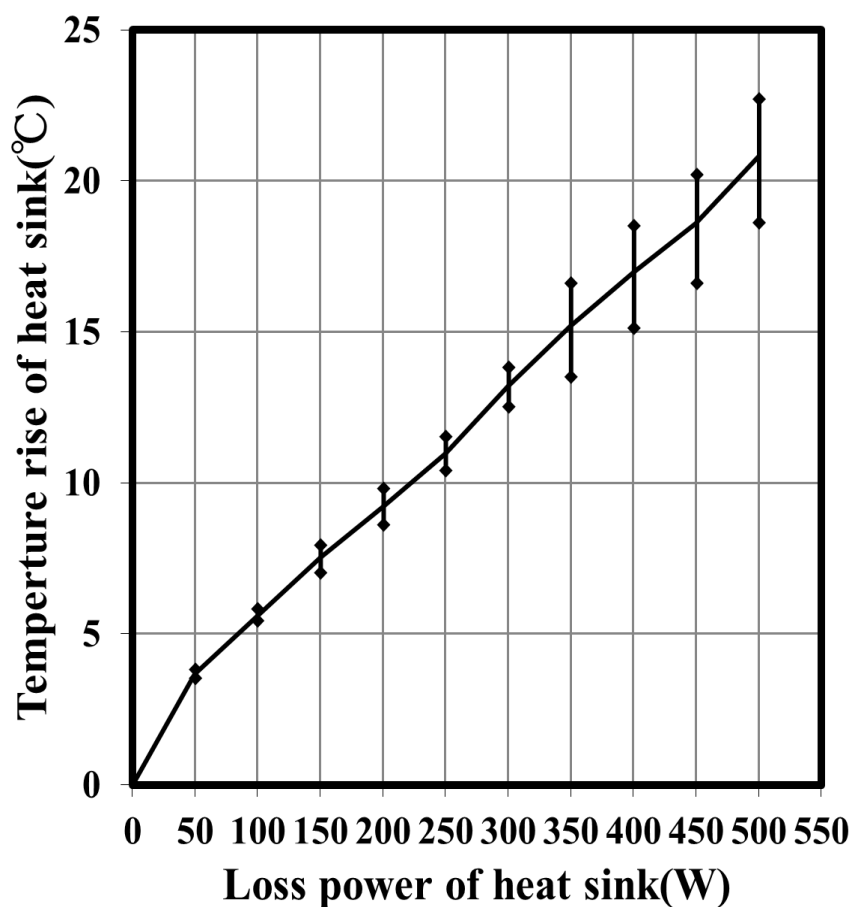


図 4-35 放熱器の熱抵抗

4-4.3 MOS-FET アレイの電力損失と温度

図 4-36 に、高効率型と従来型、MOS-FET アレイの DC 入力電圧に対する放熱器の温度上昇を示す。実線は高効率型、MOS-FET アレイの DC 入力電圧に対する放熱器の温度上昇の平均値を示す。破線は、従来型、MOS-FET アレイの DC 入力電圧に対する放熱器の温度上昇の平均値を示す。ひし形の上下は、DC 入力電圧に対する放熱器の温度上昇の最高温度と最低温度を示す。

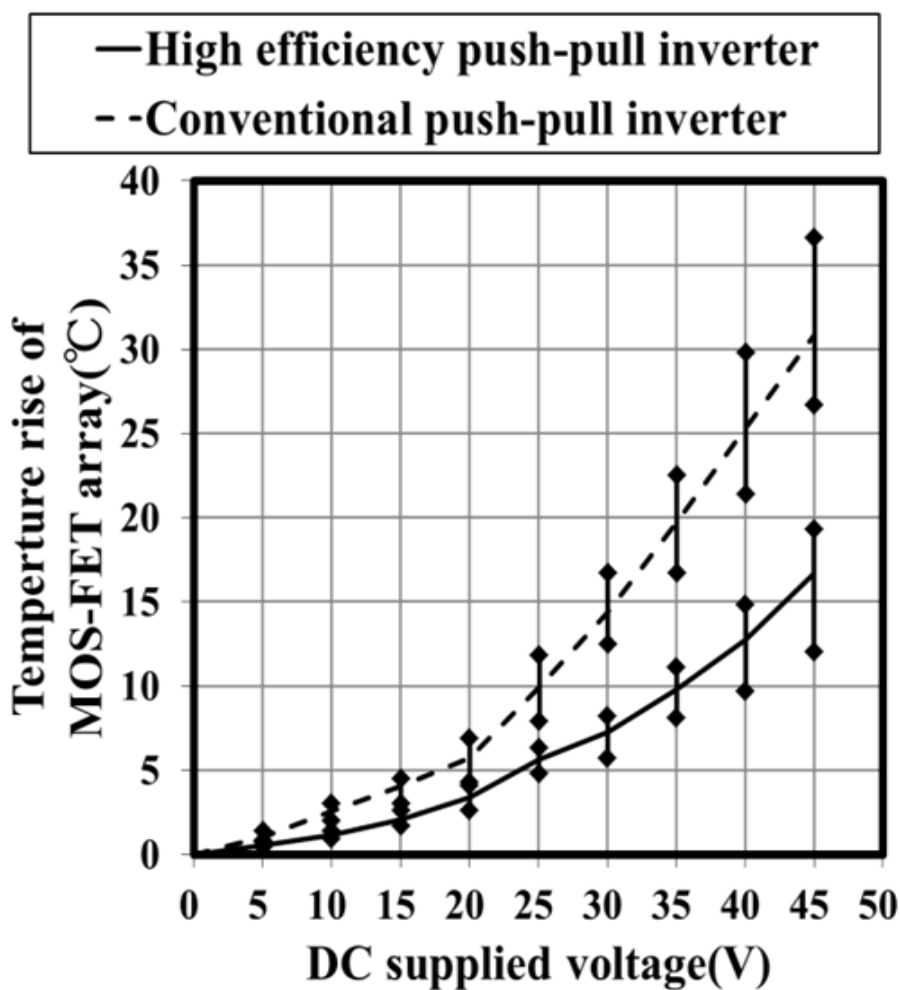


図 4-36 DC 入力電圧と MOS-FET アレイの温度上昇

図 4-37 に DC 入力電圧に対する高効率型と従来型 MOS-FET アレイの電力損失を示す。実線は、高効率、MOS-FET アレイの DC 入力電圧に対する電力損失の平均値を示す。破線は、従来型、MOS-FET アレイの DC 入力電圧に対する電力損失の平均値を示す。ひし形の上下は、電力損失の最高温度と最低温度を示す。

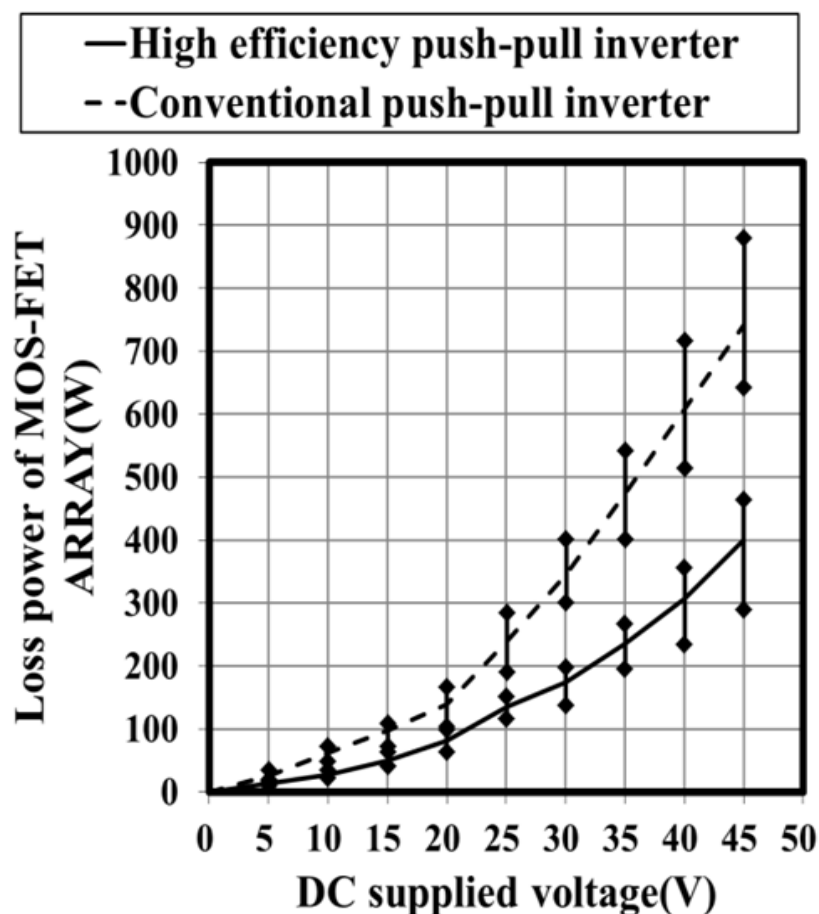


図 4-37 DC 入力電圧と MOS-FET アレイの電力損失

図 4-38 に、高効率型と従来型高周波インバータの、DC 入力電圧に対する DC 入力電力と高周波出力を示す。

実線は、高効率型、MOS-FET アレイを示す。ひし形は、高効率型 MOS-FET アレイの DC 入力電力を示す。四角は、高効率型、MOS-FET アレイの高周波出力を示す。破線は、従来型、高周波インバータ MOS-FET アレイを示す。三角は、従来型、MOS-FET アレイの DC 入力電力を示す。丸形は、従来

型、MOS-FET アレイの高周波出力を示す。

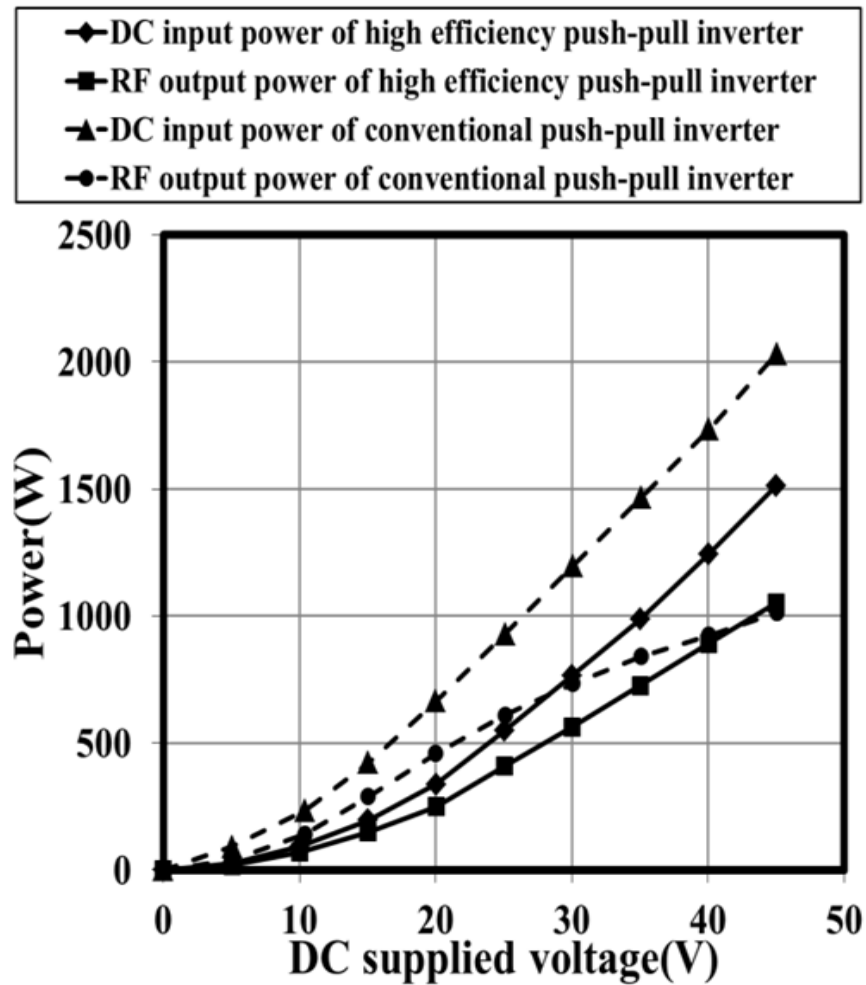


図 4-38 DC 電圧に対する DC 電力と高周波出力

図 4-39 に、高効率型と従来型高周波インバータの DC 入力電力に対する、高周波インバータの電力変換損失と MOS-FET アレイの電力損失を示す。

実線は、高効率型、高周波インバータの電力損失を示す。ひし形は、高効率型、高周波インバータの電力損失を示す。四角は、高効率型 MOS-FET アレイの電力損失を示す。DC 1.5 kW 入力時の高効率型、高周波インバータの電力変換損失は、460.3 W となった。MOS-FET アレイ電力損失は 400.1W となった。

高効率型、高周波インバータの電力変換損失に対して、MOS-FET アレイ

の電力損失は、87.0 %を占めている。破線は、従来型、高周波インバータの電力損失を示す。三角は、従来型、高周波インバータの電力損失を示す。丸形は、従来型、MOS-FET アレイの電力損失を示す。DC 2 kW 入力時の従来型、高周波インバータの電力変換損失は、1017.9 W となった。MOS-FET アレイ電力損失は、742.8 W となった。高周波インバータの電力損失に対して、MOS-FET アレイの電力損失は 73 % となった。従来型、MOS-FET アレイに比べて、高効率 MOS-FET アレイは、電力損失を 342.7 W、46.1 % 低減できた。

MOS-FET アレイの電圧入力に対する高周波出力と DC 入力電力を、従来の高周波インバータと高効率インバータで比較した。DC 電圧 45V を用いた高周波インバータの実験では、DC 入力電力、高周波電力は従来型では 2031 W, 1013 W となり、高効率型では 1512 W , 1052 W となった。高効率型では、アキシャル構造を用いた MOS-FET アレイとゲート抵抗 3 Ω を用いることで MOS-FET の並列接続を可能としたため、MOS-FET アレイの電力損失を 519 W 低減した。

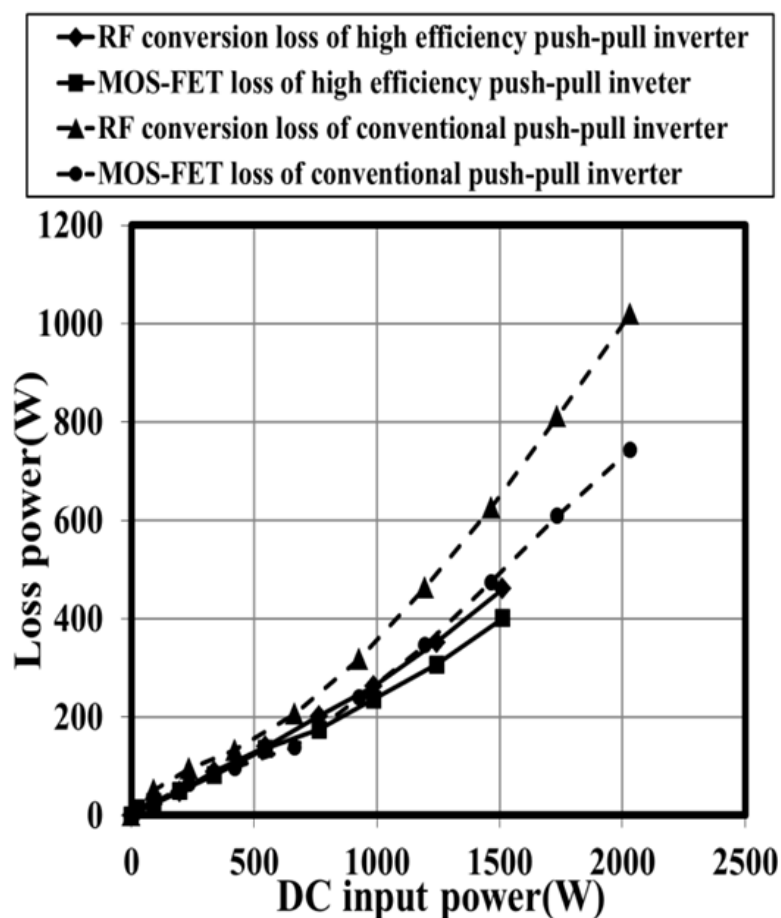


図 4-39 高周波インバータの電力変換損失と MOS-FET の電力損失

4-4.4 高周波出力変成器の電力損失と温度

図 4-40 に、高周波インバータに用いた、高周波出力変成器の高周波入力に対する Voltage peak to peak (V_{PP}) 電圧を示す。高周波出力変成器の入力には、周波数 13.56 MHz の高周波インバータを用いて、出力には 50 Ω の終端抵抗を取り付けた。

破線は、従来型、高周波出力変成器の高周波入力に対する V_{PP} 電圧を示す。従来型、高周波出力変成器では、高周波電力を 700 W 入力すると、高周波出力変成器の温度は 70 $^{\circ}\text{C}$ に急速に上昇したため、高周波出力変成器の飽和温度まで測定を継続することが困難となった。よって、最大 700 W までの高周波入力に対する V_{PP} 電圧の測定を行った。

実線は、高効率型、高周波出力変成器の高周波入力に対する V_{PP} 電圧を示す。高効率型、高周波出力変成器では、1 kW までの高周波入力に対する V_{PP} 電圧を測定した。

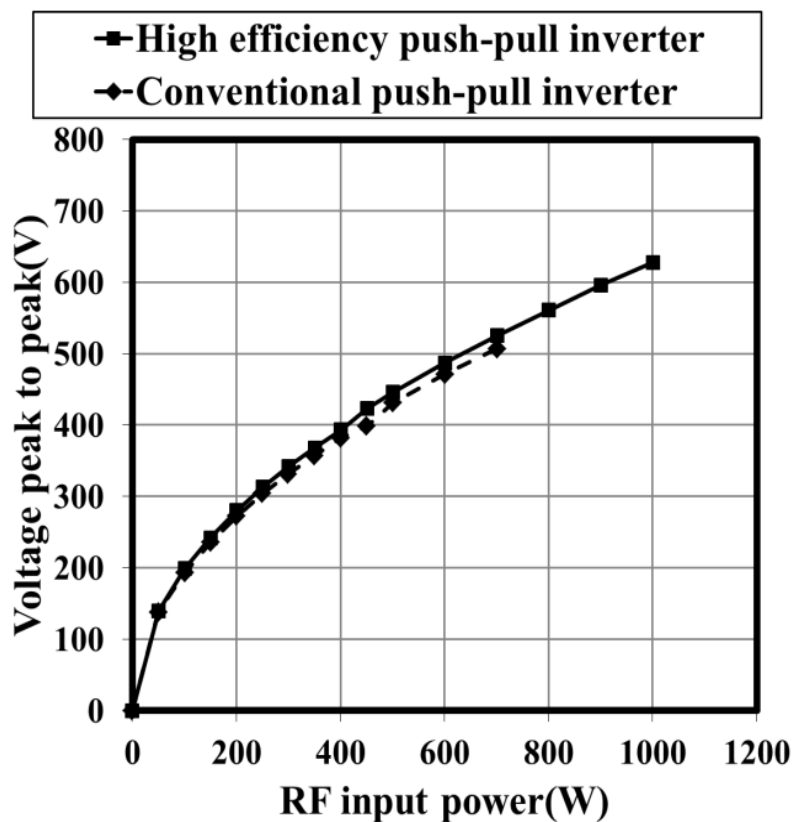


図 4-40 高周波出力変成器の高周波入力と V_{PP} 電圧

図 4-41 に、 V_{PP} 電圧に対する高周波出力変成器の温度上昇を示す。破線は、 V_{PP} 電圧に対する従来型、高周波出力変成器の平均温度を示す。ひし形は、 V_{PP} 電圧に対する最高温度と最低温度を示す。

従来型、高周波出力変成器では、 V_{PP} 電圧 507 V を入力すると高周波出力変成器の温度は、急速に上昇して、 70°C を越えたため、飽和温度まで測定を継続することが困難となった。 V_{PP} 電圧 507 V では、高周波変成器の最低温度は 17°C となった、また最高温度は 44.7°C となった。

実線は、 V_{PP} 電圧に対する、高効率型、高周波出力変成器の平均温度を示す。ひし形は、 V_{PP} 電圧に対する、最高温度と最低温度を示す。高効率型、高周波出力変成器では V_{PP} 電圧 628 V において、高周波変成器の温度は最低温度 10.4°C から最高温度 16.9°C となった。

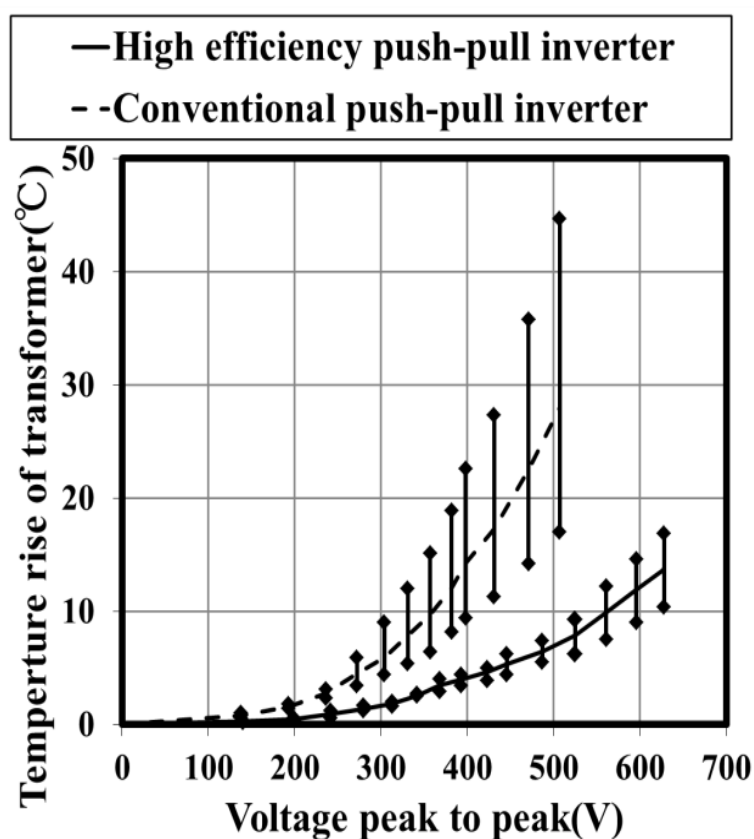


図 4-41 高周波出力変成器の V_{PP} 電圧と温度

図 4-42 に、高周波入力に対する高周波出力変成器の高周波出力と電力損失を示す。

実線は、高効率型、高周波インバータの高周波出力と電力損失を示す。四角は、高効率型、高周波インバータの高周波出力を示す。ひし形は、高効率型、高周波インバータの電力損失を示す。

破線は、従来型、高周波インバータの高周波出力と電力損失を示す。丸形は、従来型、高周波インバータの高周波出力を示す。三角は、従来型、高周波インバータの電力損失を示す。

1 kW の高周波入力に対して、従来型、高効率型高周波出力変成器では、高周波出力は、888.2 W、966 W となった、電力損失は、112.4 W、34.8 W となった。高効率型高周波出力変成器は、従来型に比べて電力損失 77.8 W、電力損失の 69 % を低減した。

従来の高周波変成器では、フェライトコア材質 43 を用いた。従来型は、プッシュプル高周波インバータに MOS-FET 2 個を用いた。高周波出力 250 W の MOS-FET アレイを 4 組用いて、高周波出力 1 kW を実現した。周波数 13.56 MHz では、従来用いられたフェライトコア材質 43 は、フェライトコアの発熱により高周波変成器出力 700 W 以上で使用することができなかった。従来型は、高周波出力 1 kW を出力するために、高周波変成器を 4 組フェライトコア 48 個を用いた。フェライトコアの発熱は、高周波 1 kW 出力時では、平均温度 28°C に対して最高温度 44.7°C、最低温度 17°C となった。48 個のフェライトコアを用いたため、コアとコアの 40 か所の接合による磁気損失により最低と最高温度では 27.7°C の温度差が生じたものとする。

本研究のプッシュプル高周波インバータでは、アキシシャル構造を使用した MOS-FET 4 個の並列回路を用いた。高周波変成器には、フェライトコア材質 67 を用いることにより、MOS-FET アレイ単体で高周波出力 1 kW を実現した。第 3 章の高周波変成器の電力損失と発熱の実験をもとに、本章では、フェライトコア材質 67 を用いて高周波変成器を製作した。高周波変成器には、フェライトコア材質 67 のフェライトコアを 4 個を用いて高周波 1 kW を実現した。コアとコアの接合が 2 か所となり、高周波 1 kW 出力時の高周波変成器の平

均温度は 14℃となり、最高温度は 18℃、最低温度は 11℃となった。最低と最高温度での温度差は 7℃となった。フェライトコアの発熱差についてはフェライトコアの接合箇所が従来の 40 箇所から本研究では 2 箇所となり磁気損失の削減によるものと考えられる。

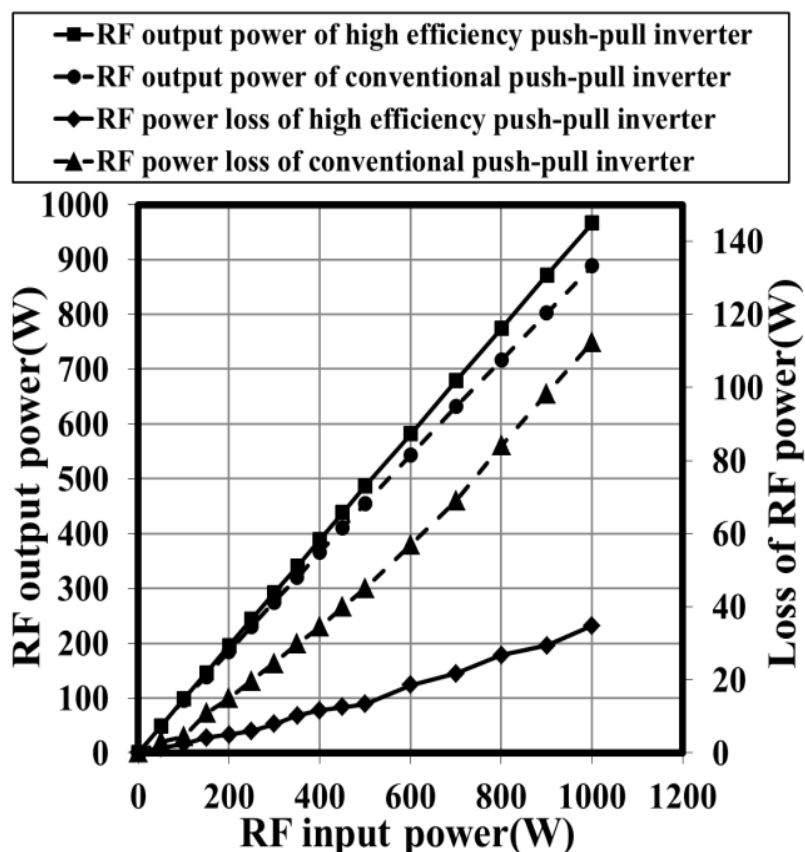


図 4-42 高周波出力変成器の高周波出力と電力損失

図 4-43 には、高周波出力変成器に用いたフェライトコア 1 個当たりのヒステリシス損失を示す。従来型、高効率型フェライトコアの電力損失は、0.16827 W、0.017755 W となった。従来型に比べて高効率型は、電力損失を 89.4 % 低減した。従来型、高周波出力変成器では、フェライトコアを 12 個を用いるため、ヒステリシス電力損失は、2.01924 W となった。

高効率型、高周波出力変成器では、フェライトコアを 4 個を用いるため、電力損失は 0.07102 W となった。本研究で用いた、高効率型出力変成器は、従来型出力変成器に比べて、周波数 13.56 MHz において、ヒステリシス電力損失を 96.5 % 低減した。

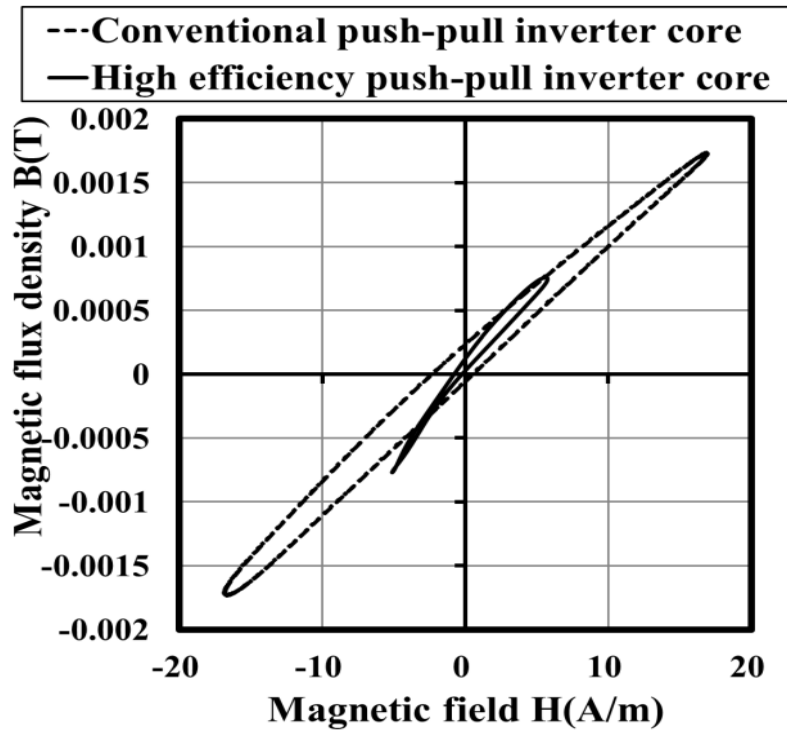


図 4-43 高周波出力変成器に用いたフェライトコアのヒステリシスループ

4-4.5 高周波出力合成器の電力損失

図 4-44 に、高周波出力合成器の高周波入力に対する高周波出力と電力損失を示す。四角は高周波出力を示し、三角は電力損失を示す。高周波出力合成器の電力損失の測定には、バードメータを用いた。

高周波インバータの出力インピーダンス 50Ω と、終端抵抗 50Ω とのインピーダンスを整合するために、高周波出力合成器 2 個を用いて、インピーダンス 50Ω に整合した。

高周波出力合成器に 1 kW の高周波を入力すると、電力損失は、 43.8 W となった、高周波出力合成器の単体での電力損失は、 $1/2$ となり、 21.9 W となった。

図 4-45 に、高周波出力合成器、第一段階部のフェライトコアについて、周波数 13.56 MHz の高周波入力に対する、 V_{PP} 電圧を測定した結果を示す。

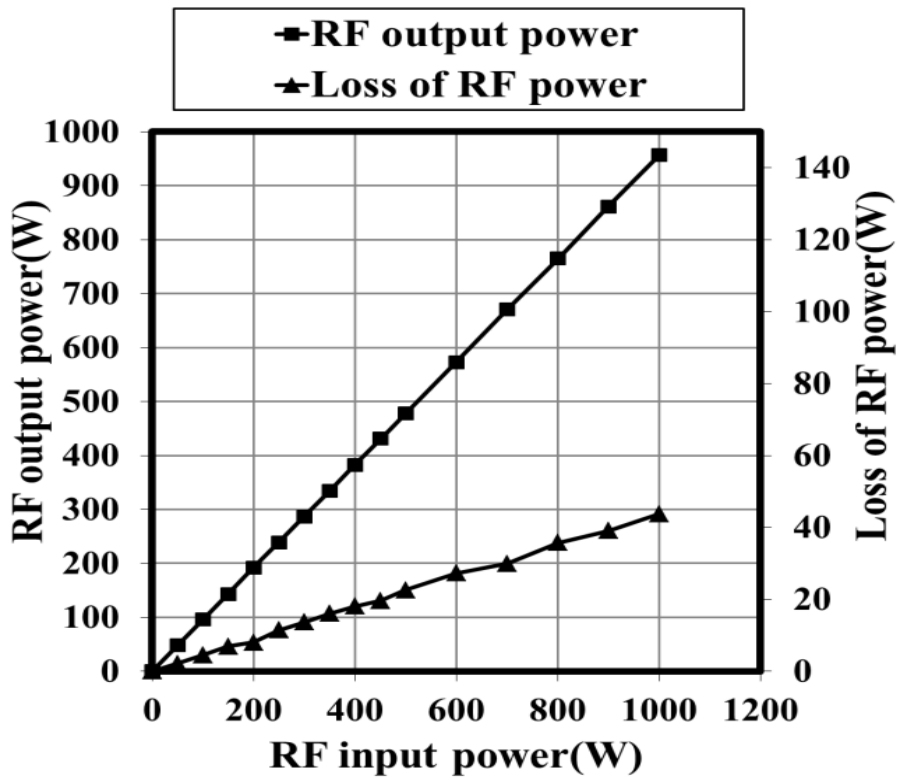


図 4-44 高周波出力合成器の高周波出力と電力損失

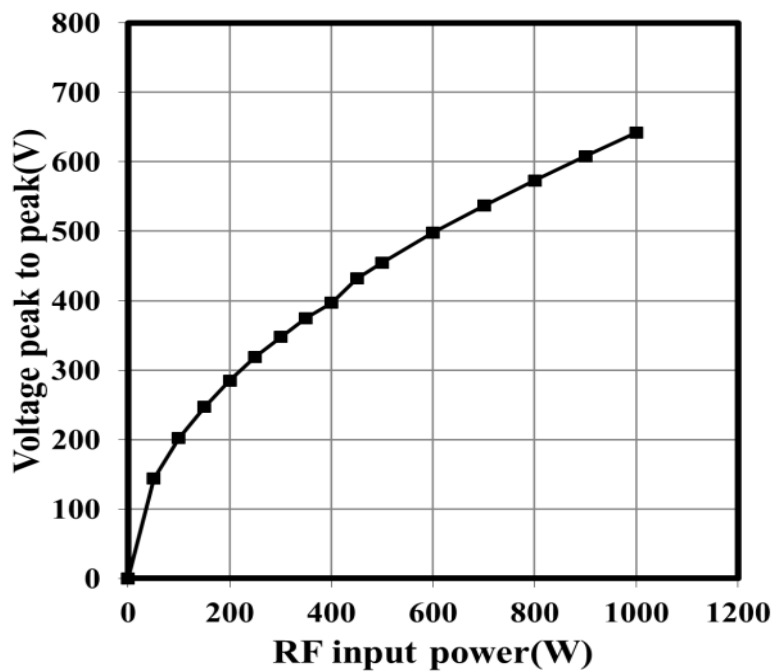


図 4-45 第一段階の高周波入力と V_{PP} 電圧

図 4-46 に、高周波出力合成器の第一段階部のフェライトコアの V_{PP} 電圧に対するフェライトコアの温度を示す。高周波出力合成器の第一段階に用いた、フェライトコア温度は、自然空冷時では 19.2 °C、強制空冷時では 1.4 °C となった。

図 4-47 に、高周波出力合成器の第一段階部での、高周波入力に対する高周波出力と電力損失を示す。高周波 500 W 入力時の高周波出力合成、第一段階での電力損失は、5.9 W となった。

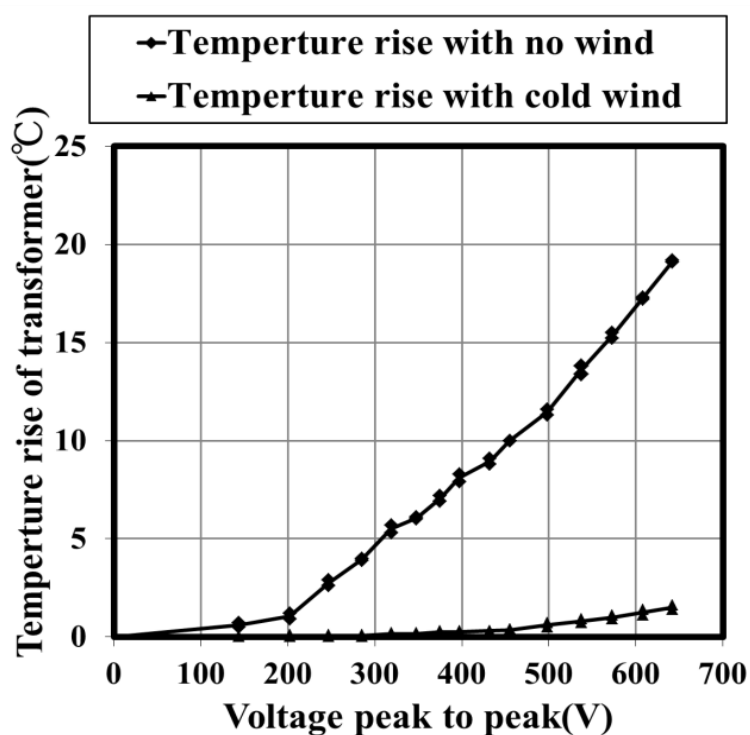


図 4-46 第一段階の V_{PP} 電圧とフェライトコアの温度

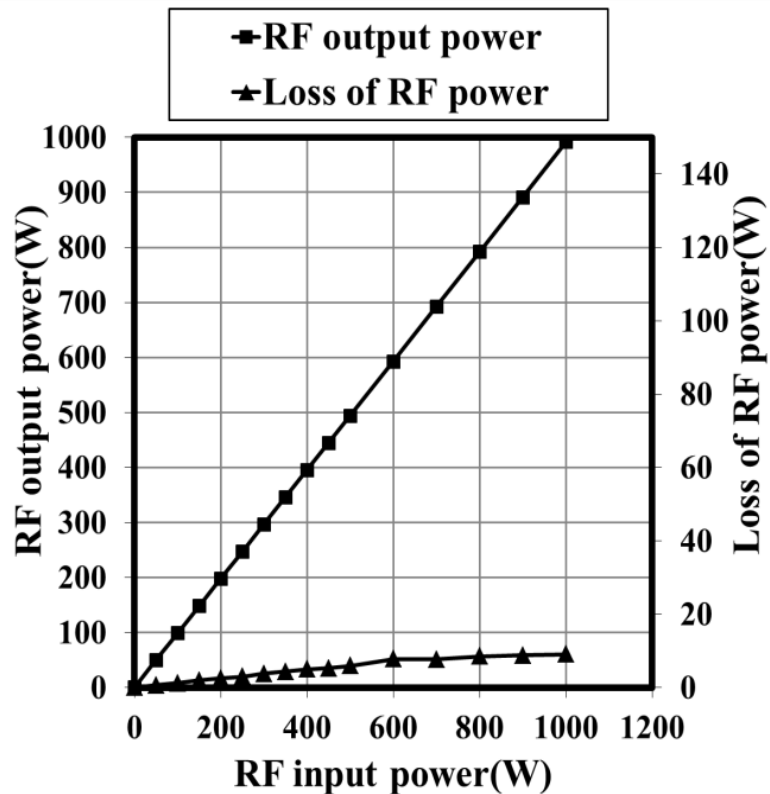


図 4-47 第一段階の高周波電力と電力損失

図 4-48 に、高周波出力合成器に用いた第二段階部のフェライトコアについて、周波数 13.56 MHz の高周波入力に対する V_{PP} 電圧を示す。

図 4-49 に、高周波出力合成器に用いた第二段階のフェライトコアの V_{PP} 電圧に対するフェライトコアの温度を示す。ひし形は、自然空冷の温度を示す。三角は、強制空冷の温度を示す。 V_{PP} 電圧 638 V 入力時の温度は、自然空冷では、10.5 °C から 12.0 °C となった。強制空冷では、3.1 °C から 3.4 °C となった。

図 4-50 に、高周波出力合成器に用いた第二段階部での高周波入力に対する高周波出力電力と電力損失を示す。高周波 1 kW 入力時の電力損失は、10.5 W となった。第二段階部の電力損失は 1/2 の 5.25 W となった。

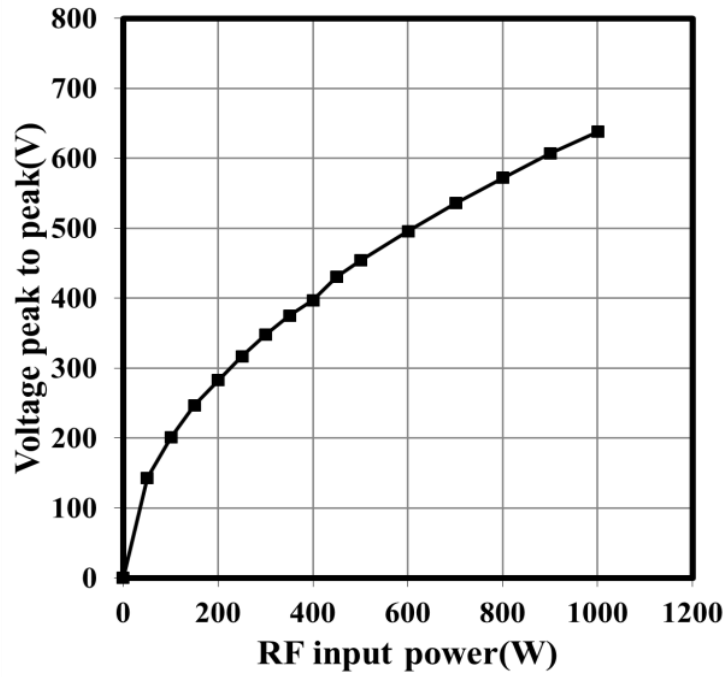


図 4-48 第二段階の高周波入力と V_{PP} 電圧

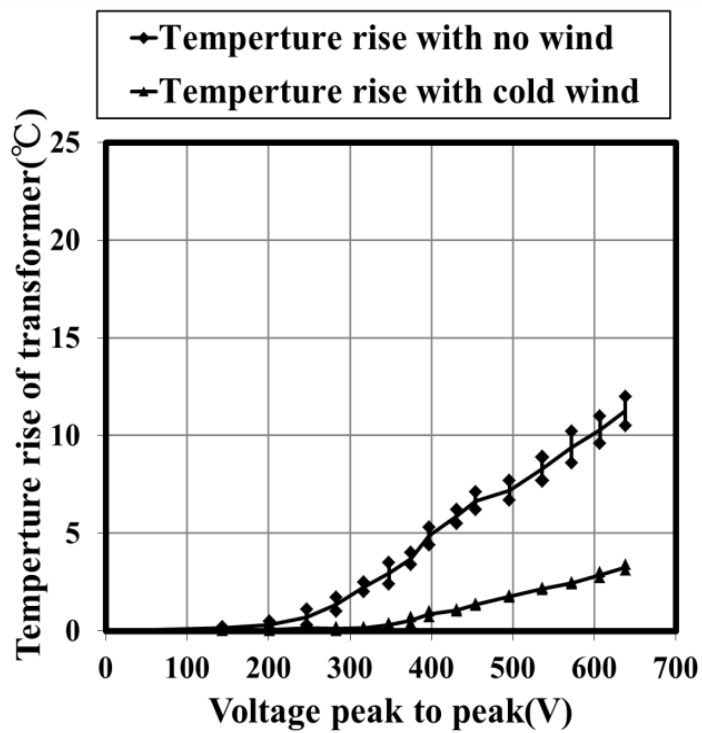


図 4-49 第二段階の V_{PP} 電圧と温度上昇

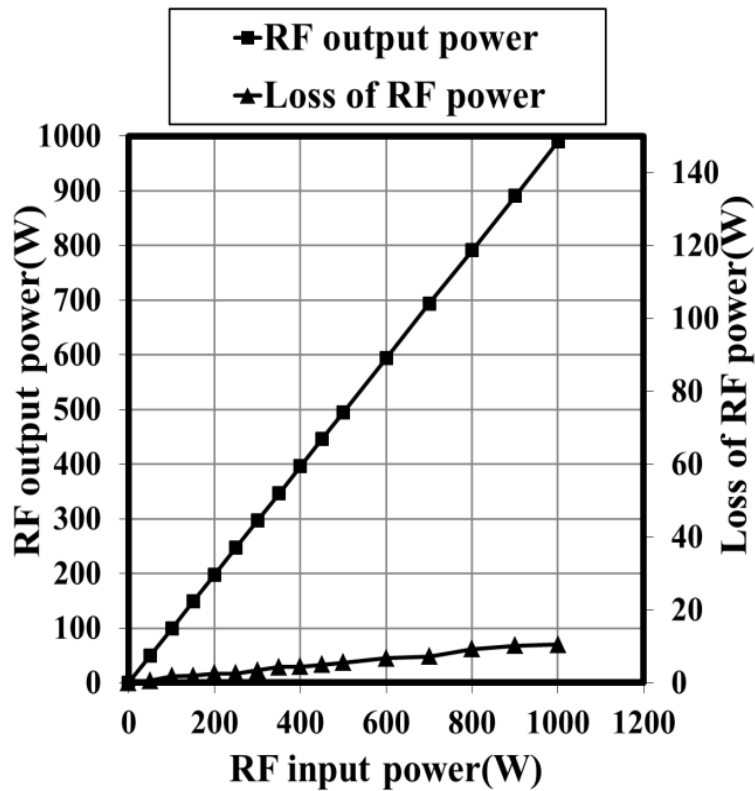


図 4-50 第二段階の高周波入力と損失電力

図 4-51 に、高周波出力合成器に用いる出力部に周波数 13.56 MHz の高周波電力を入力して、フェライトコアの V_{PP} 電圧を測定した結果を示す。

図 4-52 に、高周波出力合成器に用いる出力部に周波数 13.56 MHz の高周波電力を入力して、フェライトコアの温度を測定した結果を示す。高周波電力 1 kW を入力した時の温度は、0.6 °C から 1.1 °C となった。

図 4-53 に、高周波出力合成器に用いる出力部の高周波入力に対する高周波電力と電力損失を示す。高周波 1 kW 入力時の損失電力は、25.9 W となり、高周波出力合成器の出力部の電力損失は、1/2 となり、12.95 W となった。

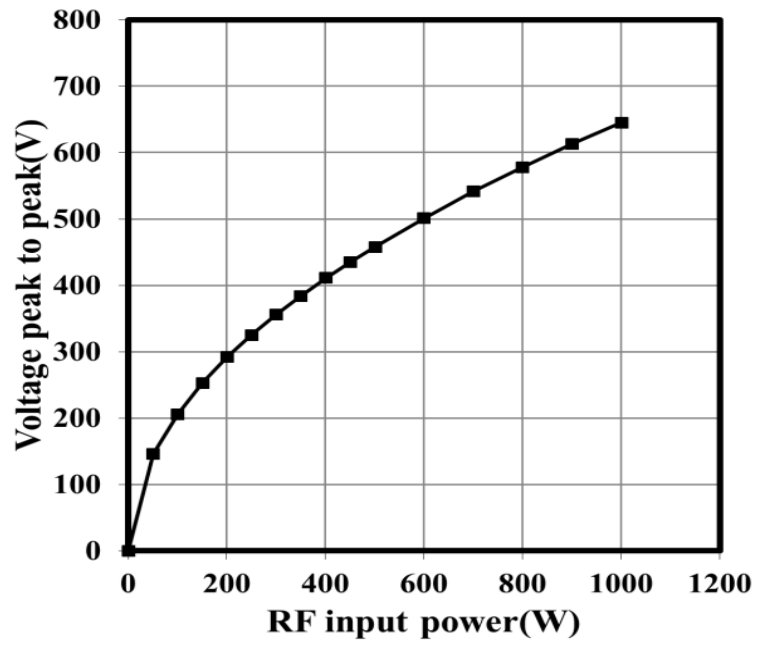


図 4-51 高周波出力合成器、出力部と高周波入力と V_{PP} 電圧

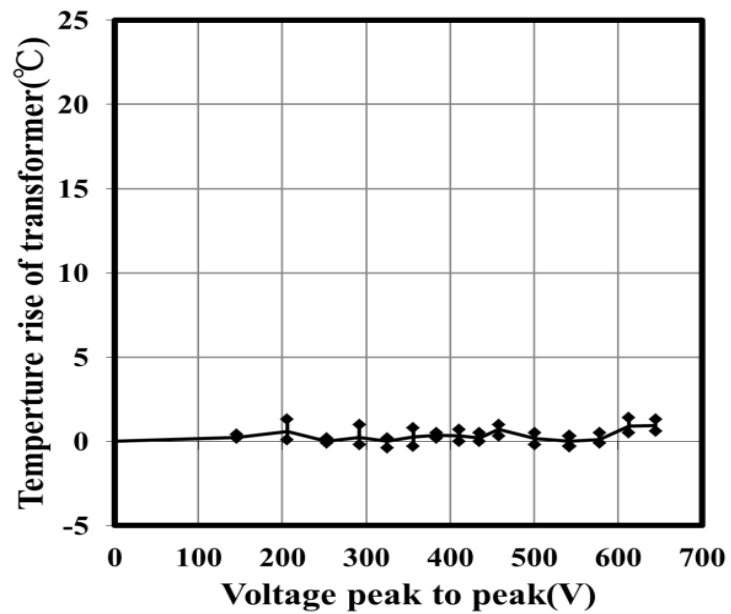


図 4-52 高周波出力合成器、出力部の V_{PP} 電圧と温度上昇

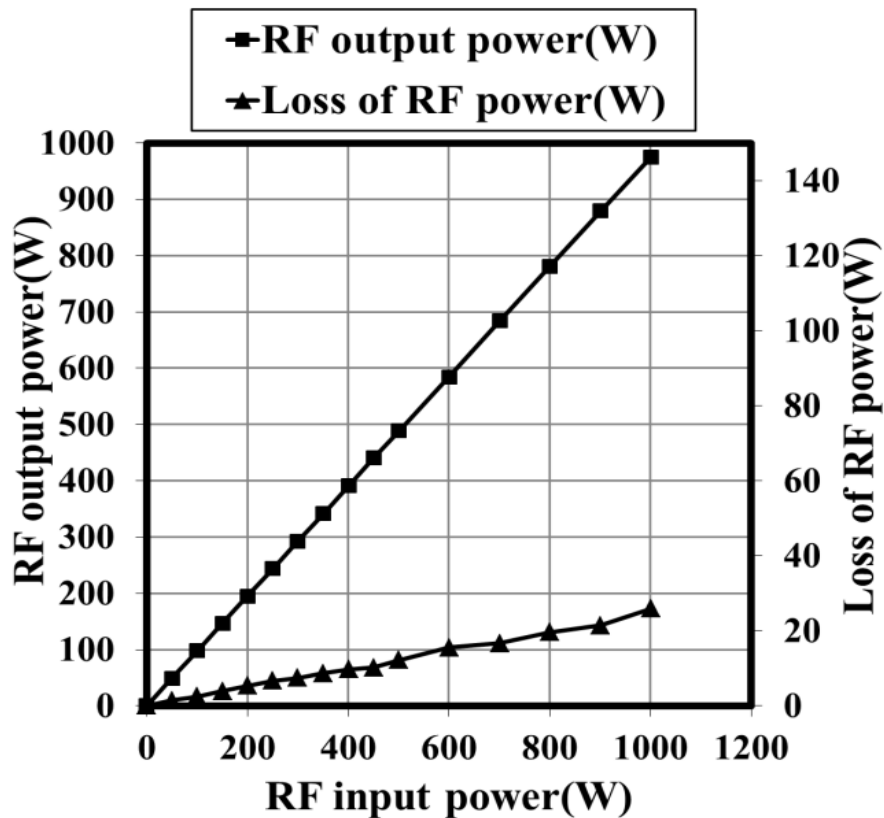


図 4-53 高周波出力合成器、出力部の高周波入出力と電力損失

従来型、高周波インバータに用いた高周波出力合成器では、高周波 1 kW を入力すると、電力損失は 21.9 W となった。

高周波電力 1 kW 入力時の電力損失は、第一段階、第二段階、出力部では、5.9 W (500 W 入力)、5.25 W、12.95 W となった。高周波出力合成器全体の電力損失 21.9 W に対して、高周波合成段階での電力損失の合計は、24.1 W となった。これは、高周波出力合成器全体の電力損失とほぼ一致した。高周波出力合成器の発熱温度は、強制空冷では、第一段階、第二段階、出力部の温度は、1.2 °C ~ 1.4 °C、3.1 °C ~ 3.4 °C、0.6 °C ~ 1.1 °C となった。高効率型インバータでは、出力合成器が必要無いため、高効率型は、従来型に比べ、高周波出力合成器における、電力損失を 21.9 W、100 % 低減した。

出力合成器自体の電力損失は、高周波電力 1 kW に対して 21.9 W となり、2.2 % の電力損失となった。強制空冷では発熱は 4 °C 以下となった。電力損失、発熱ともに良好な結果となったが、高周波出力合成器が大きく、高周波イン

バータを小型化する上で問題があると考えられる。

4-4.6 高周波インバータの電力損失の内訳

図 4-54 に、従来型と高効率型インバータの電力損失の内訳を示す。従来型高周波インバータでは、高周波 1 kW 出力時の電力損失は 1017.9 W となった。MOS-FET アレイ、高周波出力変成器、高周波出力合成器の電力損失に占める割合は、742.8 W (73.0%)、224.8 W (22.1%)、21.9 W (2.2%)となった。

MOS-FET アレイの出力振幅、位相差が生じた時は、高周波出力合成器に接続された、アンバランス抵抗により熱損失となる。残りの電力損失 28.4 W (2.8%)は、アンバランス抵抗により熱損失となった。

高効率型、高周波インバータでは高周波 1 kW 出力時の電力損失は 460.3 W となった。MOS-FET アレイ、高周波出力変成器、高周波出力合成器の電力損失に占める割合は、400.1 W (86.9%)、17.4 W (3.8%)、0 W (0%)となった。残りの電力損失 42.8 W (9.3%)は、アンバランス抵抗に吸収され、熱損失となった。高効率型は、従来型インバータに比べて、557.6 W の電力損失を低減した。つまり、従来型に比べて、高効率型は電力損失を 54.8% 低減した。

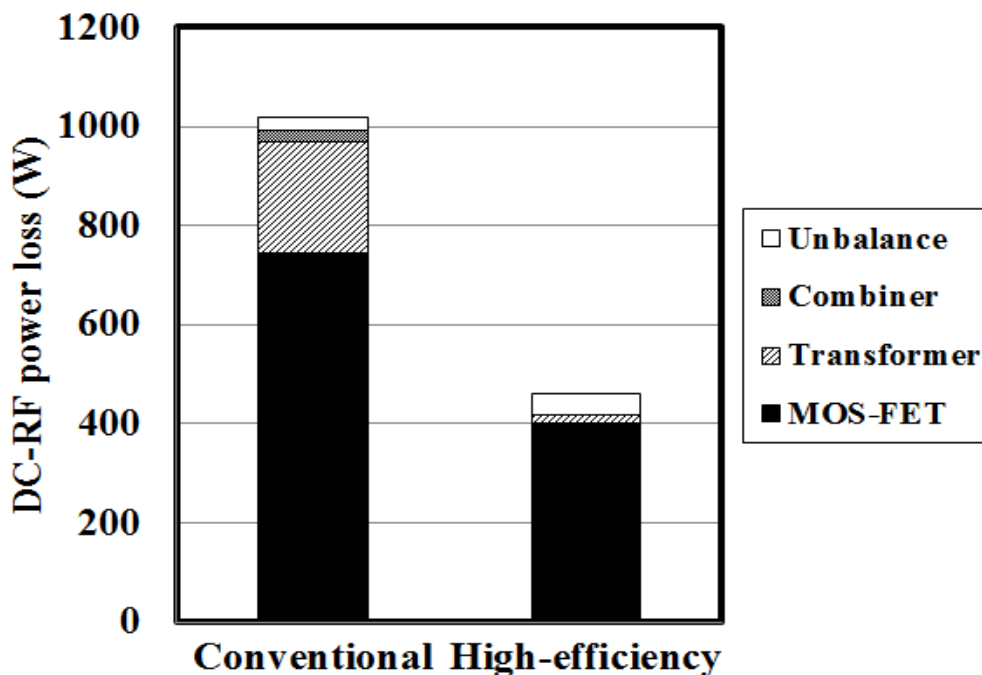


図 4-54 高周波インバータの電力損失の内訳

4-4.7 電力変換効率と損失電力の理論値

直流電力から高周波電力への電力変換効率は理論上、次のようになる。

電力変換効率 η_D は、 V_{DS} 、 V_{min} 、および φ の関数として、以下の式から求めることができる、

$$\eta_D = \frac{1}{2} \left(1 - \frac{V_{min}}{V_{DS}} \right) \frac{\varphi - \sin\varphi \cos\varphi}{\sin\varphi - \varphi \cos\varphi} \quad (4-2)$$

となる。ここで η_D 、 V_{DS} 、 V_{min} 、 φ は、それぞれ電力変換効率 (%)、ドレイン電圧 (V)、最小ドレイン電圧 (V)、ドレイン電圧の流通角 (rad) である。

B 級動作では $\varphi = \pi/2$ となり、

$$\eta_D = \frac{\pi}{4} \left(1 - \frac{V_{min}}{V_{DS}} \right) \quad (4-3)$$

理想的な条件 $V_{min} = V_{DS} = 0$ では、

$$\eta_D = \frac{\pi}{4} = 78.5 \% \quad (4-4)$$

となる。

実際の測定にあたり、短波帯 13.56 MHz で 1 kW の大電力を取り扱う場合、浮遊容量、誘導ノイズ等の外来ノイズにより、電圧、電流、および電力について、誤差 5~10 % 以内で測定することは容易ではない。

図 4-55 に、従来型、高効率型、高周波インバータの電力変換効率と理論値を示す。高効率型インバータは、出力 100 W から 1 kW までほぼ理論値に近い値を示したが、従来型、高周波インバータは、理論値に比べて変換効率が低い。

図 4-56 に、従来型、高効率型、高周波インバータの損失電力と理論上の電力損失を示す。高効率型インバータは理論値に近い値になったが、従来型インバータは、理論上の電力損失に比べて最大 3.7 倍の電力損失が生じた。

従来型は、出力変成器を 4 組、MOS-FET 8 個を用いて、MOS-FET アレイ 1 個当たり 250 W の高周波出力を行うが、MOS-FET アレイの入力に対する出

力が異なるため、MOS-FET アレイでの電力損失が発生するものと考えられる。

本研究で用いたアキシャル構造、ゲート抵抗を用いた MOS-FET アレイは、高周波出力 50 W から 1 kW まで電力変換効率が安定し、理論値との乖離も 9 % 以内の良好な結果となった。並列接続された MOS-FET の出力差が少ないため、理論値との乖離が少ないと考えられる。

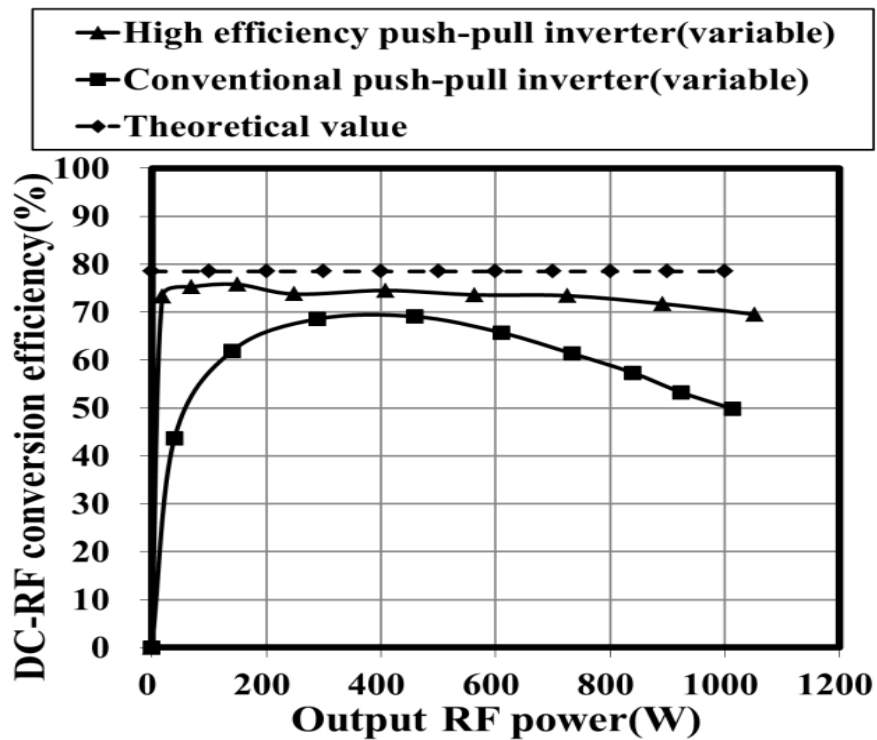


図 4-55 高周波インバータの電力変換効率と理論値

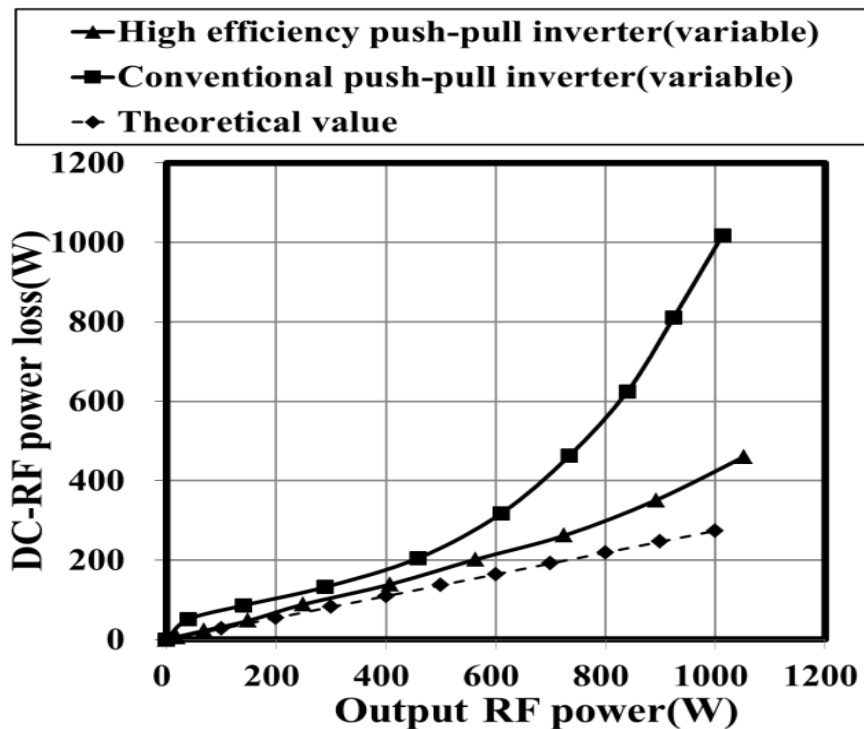


図 4-56 高周波インバータの電力損失と理論上の電力損失

4-8 まとめ

本章では、プラズマ生成装置に用いる、周波数 13.56 MHz、出力 1 kW のプッシュプル型、高周波インバータの電力損失の低減について検討した。

1. 高周波インバータにおける、MOS-FET の並列接続を検討した。
2. 高周波出力変成器の電力損失の削減を検討した。
3. 本研究では、出力合成器を用いない高周波インバータを検討した。

上記の項目について検討した結果、

- (1) 本研究では、アキシシャル構造 PCB を用いたことにより、MOS-FET すべてのソースとドレイン間のインピーダンスを約 20Ω とした。従来、問題となった MOS-FET 並列接続による MOS-FET 動作電流のアンバランスを、アキシシャル構造 PCB を用いることで解決した。また、ゲートに 3Ω の抵抗を取り付けることにより、寄生振動を低減できた。結果、アキシシャル構造を用いた PCB では MOS-FET 電力損失は 400.1 W となり、従来の MOS-FET 電力損失 742.8 W に比べて、342.7 W、53.9% 削減した。
- (2) 高周波電力と終端抵抗 50Ω を用いた高周波電力損失と発熱の測定方法を

用いて、高周波出力変成器のフェライトコア材質の検討を行った。高周波入力 1 kW に対して、電力損失は、従来のフェライトコア材質 43 では 112.4 W となり、本研究で用いた材質 67 では 34.8 W となった。従来と比較して、電力損失を 77.8 W、69 % 削減した。

高周波インバータの高周波変成器にフェライトコア材質 43、材質 67 を用いた結果、電力損失は 224.8 W、17.4 W となった。従来のフェライトコア材質 43 に比べて、本研究で用いたフェライトコア材質 67 は電力損失を 207.4 W、92 % 削減した。

- (3) (1) のアキシシャル構造 PCB を用いた MOS-FET の並列接続、および (2) 高効率高周波出力変成器を用いたプッシュプル型高周波インバータでは、高周波インバータ単体で、高周波出力 1 kW 以上を実現した。高周波出力合成器を用いる必要が無い場合、電力損失 21.9 W を削減できた。

高周波出力 1 kW 時の高効率型と従来型高周波インバータを比較して、電力損失の削減量と電力損失の削減率は、MOS-FET アレイ、高周波出力変成器、高周波出力合成器では 342.7 W (53.9 %)、207.4 W (92.3 %)、21.9 W (100 %) となった。高周波インバータ全体では、従来型に比べて、電力損失を 557.6 W、54.8 % を低減した。また、高周波出力合成器の電力損失は比較的小さいが、インバータ回路の簡略化が図れ、部品点数が少なくなる点においても有用と考えられる。

今後の課題として電力用フェライトコアの評価にあたり、ヒステリシス測定回路に 50 W 以上の高周波電力を入力すると、測定回路の一次励磁電流の検出抵抗が焼損する。そのため 1 kW の高周波入力の測定が行える様に、ヒステリシス損失測定回路の開発を進める必要がある。

参考文献

- (1) Shun Suzuki, Toshihisa Shimizu, “A Study on Efficiency Improvement of High-frequency Current Output Inverter Based on Immittance Conversion Element”, IEEJ Journal of Industry Applications, Vol.4 No.3, pp. 220-226 DOI : 10.1541 / ieejjia. 4. 220-226 (2015).
- (2) 鈴木大樹, 池田弘明, 吉田博文 : 「2.5MHz で出力 1kW のフルブリッジ形 MOS-FET 式電力インバータの電力損失と効率」, 電気学会論文誌, 117-D 巻, 1 号, pp. 35-43, (1997 年 1 月).
- (3) 池田弘明, 生岩量久, 「出力10kWを有するMOS-FET式中波帯電力増幅器の試作」, 電気学会論文誌, 106-C巻, 7号, pp. 127-134 (1986年7月).
- (4) A. Egawa, H. Ikeda, S. Shinohara, “MOS-FET DC-RF Power Inverter of New Current-Fed Type”, Proceedings of IECON'88, pp. 628-633 (1988).
- (5) H. Ikeda, T. Suzuki, H. Yoshida, S. Shinohara, and K. Hayeiwa, “DC-to-RF MOS-FET Power Inverter with Output Power of 1kW at 2.5MHz”, Proceedings of 33rd Midwest Symposium on Circuits and Systems, pp. 1102-1106 (1990-8).
- (6) H. Ikeda, T. Suzuki, K. Hayeiwa, H. Yoshida, and S. Shinohara, “Power Conversion Efficiency in DC-to-RF MOS-FET High Power Inverter Operating at 2.5MHz”, Proceedings of IEEE International Symposium on Circuit and Systems, pp. 3035-3038 (1991-6).
- (7) 生岩量久, 池田弘明 : 「高周波電力 MOS-FET の並列接続における DC-RF インバータ動作状態のシミュレーション」, 電気学会論文誌 107-C 巻, 6 号, pp. 561-568 (1987 年).

第5章 ボッシュプロセスにおける高周波整合

5-1 はじめに

半導体デバイス製造装置では、デバイス構造の三次元化(Three Dimensional Integrated Circuit, 3D IC)の研究、開発が行われている。3D ICには、Si 貫通電極 (Through Silicon Via, TSV) プロセスを用いて、Si 貫通ビアを形成する、TSV では、50 μm から 100 μm の深穴エッチング処理のため、ディープ Si エッチングプロセスまたは、ボッシュプロセスと呼ばれる。

従来、TSV、Si 貫通ビアには、ウエットエッチングが用いられた。ウエットエッチング液としては、フッ酸 (HF)、硝酸 (HNO_3)、酢酸(CHOOH) が用いられた。フッ酸と硝酸は、Si に対して、酸化・還元反応を行う。Si は、 HNO_3 と反応し酸化して、 SiO_2 となる、そして HF が SiO_2 と反応して H_2SiF_6 となり、HF は溶解反応を律速する。

ウエットエッチング液は、アルカリ、酸溶液に金属、有機物、ポリマーなど複数の物質が存在し、これらを除去するために、中和、イオン交換、活性汚泥、排水といった複雑な処理を必要としている⁽¹⁾⁻⁽³⁾。

廃棄処理エネルギー増加、リサイクルに伴うエネルギー消費、埋め立て廃棄物など大きな問題を抱えている。省エネルギー、低環境負担、経済性の観点から、TSV エッチングで用いる Si 貫通ビア処理は、半導体デバイスを形成する上で大きな課題となっていた。

ボッシュプロセスを用いた、ドライエッチング技術の特徴は、サイドポリマー生成とエッチングを交互に 100 回程度繰り返す深穴エッチング加工技術である。ボッシュプロセスでは、デバイス側壁に貝の殻に似た、波状の表面荒れが生じる、この表面の荒れをスキヤロップという⁽²⁾⁻⁽³⁾。ドライエッチング処理は、環境負荷軽減、省エネルギーに大きく貢献できる技術である。

ボッシュプロセスを用いた、エッチング処理時間は、10 秒から 200 秒程度となり、CVD サイドポリマー生成処理時間は、5 秒から 100 秒程度となる。プラズマ励起を安定的に保つためには、高速で反射波を低減する必要がある。

従来用いた、インダクティブコイルを不平衡接続する L 型高周波整合器では、可変コンデンサを直列、並列共振回路を用いて、L 型に構成したインピ

ーダンス整合となる。L 型高周波整合器では、プラズマ励起を維持するために必要な入射波電力を供給することが困難になっていた⁽⁴⁾⁻⁽⁸⁾。

本研究の T 型高周波整合器では、インピーダンスの整合範囲を広域に確保するため、高周波トランスを用いた。高周波トランスの相互インダクタンス (M) と可変真空コンデンサの容量性インダクタンスを可変することにより、インピーダンス変換を行う。高周波トランスを用いて、インダクティブコイルを平衡接続した。

5-2 システム構成と動作原理

5-2.1 プラズマエッチング装置の基本構成

図 5-1 に、従来用いたボッシュエッチング装置の基本構成を示す。試料はウエハーカセットに予め収納し、ロードポートに準備する。真空ロボットを用いて、ロードポートから試料を取り出し、ロードロックチャンバーに収納する。チャンバーゲートバルブを開閉を行い、試料をエッチングチャンバーに真空搬送する。

エッチングプロセス工程終了後、真空ロボットを用いて、CVD チャンバーに試料を搬送する。CVD サイドポリマ生成工程終了後、再度エッチングプロセス、CVD サイドポリマ生成を 100 回程度繰り返して深穴加工を行い、ボッシュプロセス工程終了後、搬出口（アンロードポート）に試料を搬出する。

図 5-2 に、本研究で用いた、ボッシュエッチング装置の基本構成を示す。本研究では、エッチング工程と CVD サイドポリマ生成工程を同一チャンバーで行うことで、工程間のチャンバー搬送を省略でき、搬送時間の短縮が可能となる。搬送の回数の低減によりパーテクル（異物）の発生を低減できる。

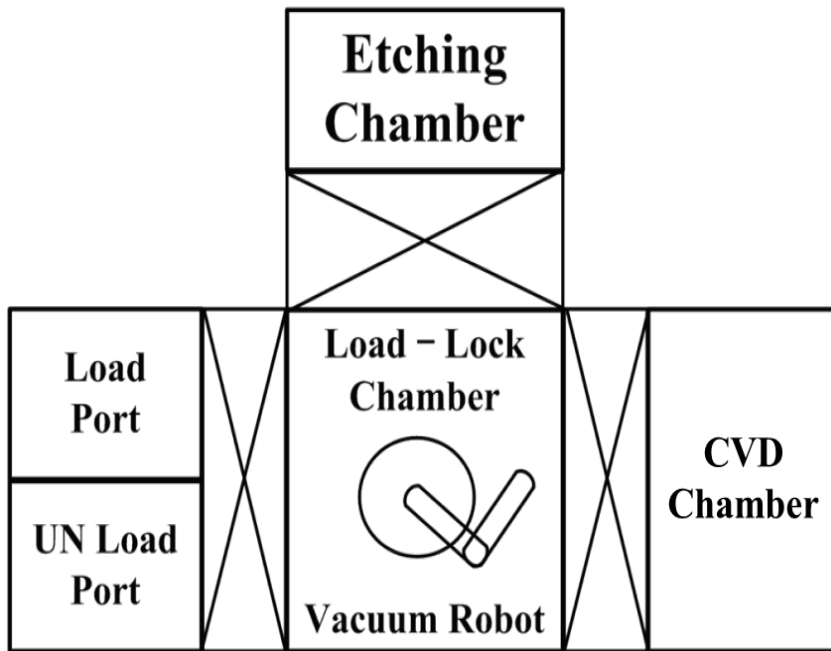


図 5-1 従来のプラズマエッチング装置の基本構成

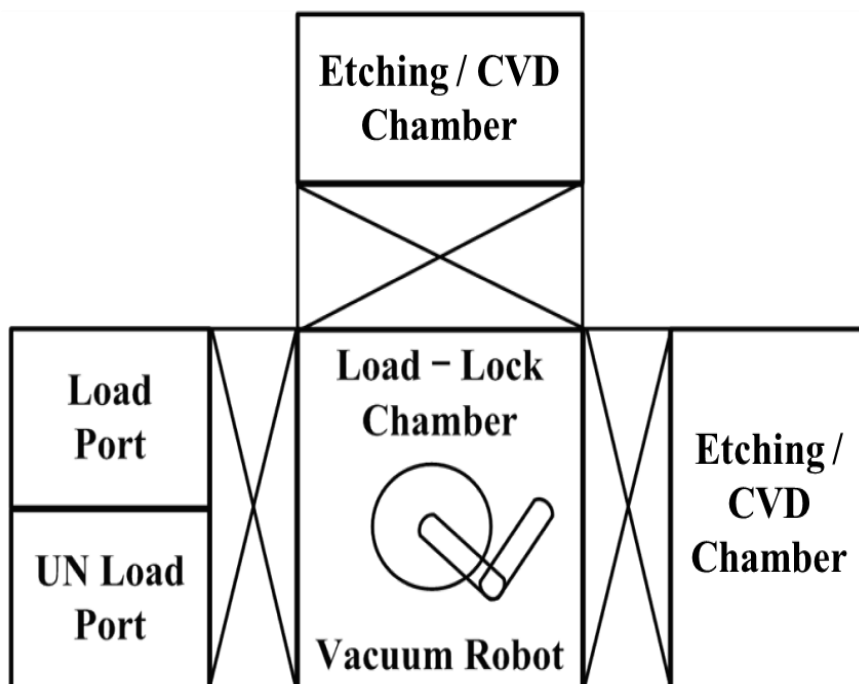


図 5-2 本研究のプラズマエッチング装置の基本構成

5-2.2 プラズマエッチングチャンバーの基本構成

図 5-3 に、インダクティブコイルを高周波トランスを用いて平衡接続した T-Match の構成を示す。

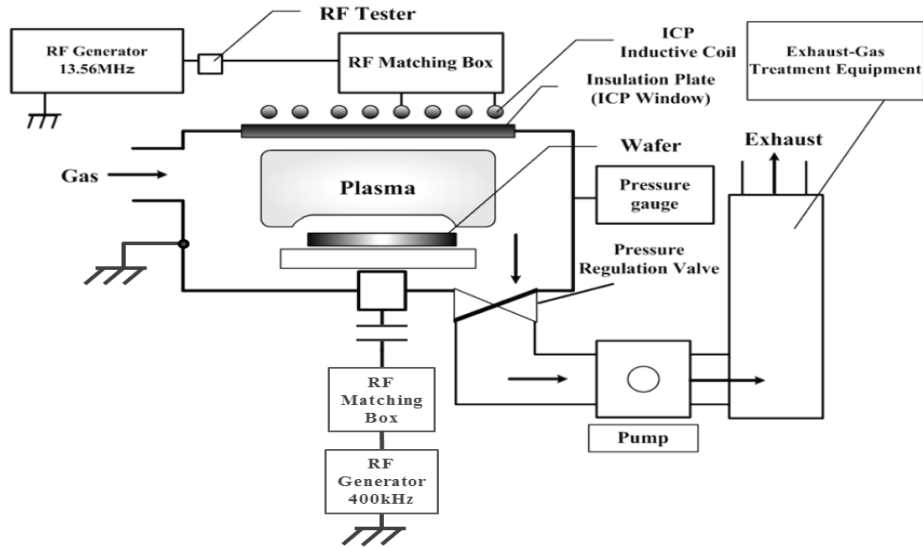


図 5-3 本研究の高周波トランスを用いた T-Match の構成

5-2.3 ICP プラズマチャンバー概略図

図 5-4 (a), (b)に、インダクティブコイルをそれぞれ不平衡、平衡接続した ICP 装置の構成図を示す。

図 5-4 (a)に示すように、従来用いられている L 型整合器 (L-Match) を用いている。L-Match は、出力部に ICP インダクティブコイルを不平衡接続し給電を行い、インダクティブコイル終端部をグラウンド接続する。

図 5-4 (b)に示すように、本研究で提案したインダクティブコイルの平衡接続を用いている。

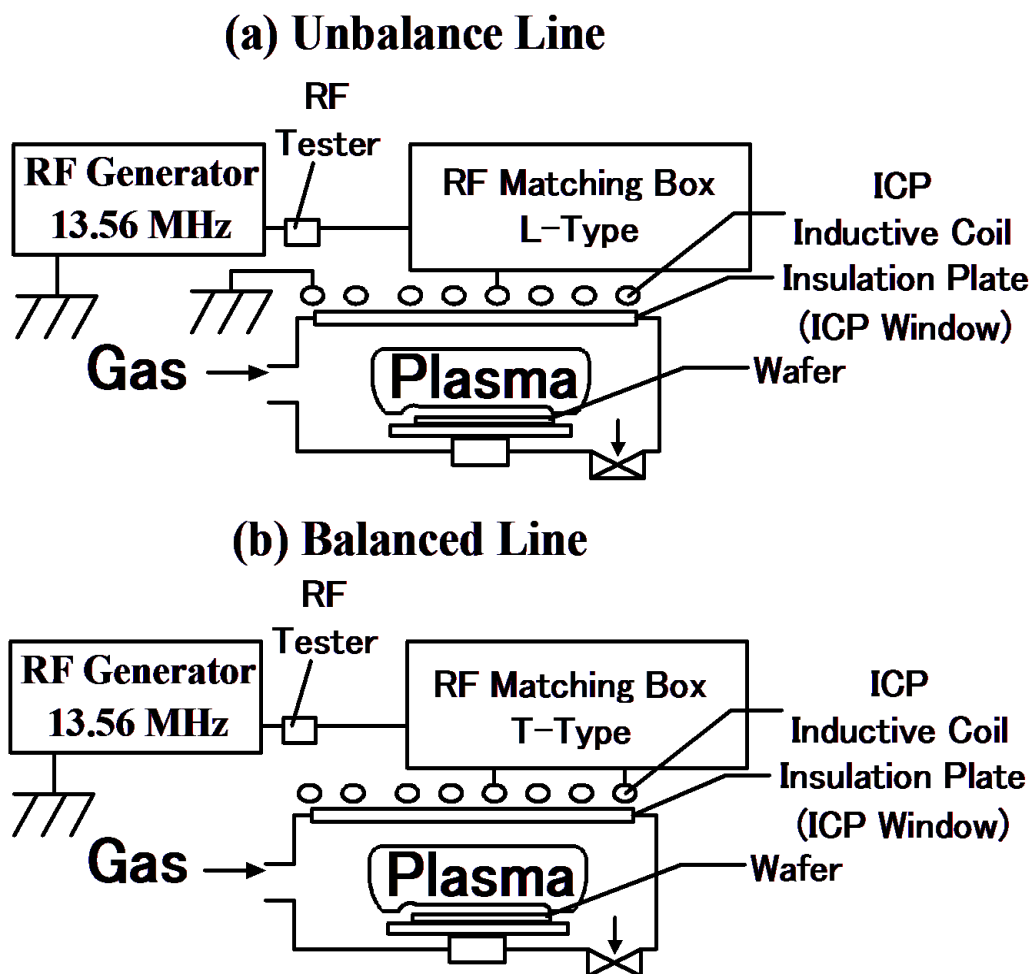


図 5-4 ICP プラズマチャンバー概略図, (a)L-Match, (b)T-Match

5-2.4 L 型高周波整合器の動作原理

図 5-5 に、従来用いた L-Match の写真を示す。図 5-6 に、ICP コイルを示す。

ICP コイルの終端をグラウンド電位に接続した、中央部を L-Match の真空コンデンサに接続する。L-Match では、RF センサー、RF マッチングコントローラ、真空可変コンデンサとインダクティブコイルを不平衡接続した回路構成となる。

図 5-7 に、不平衡接続 L-Match のブロック図を示す。入力インピーダンスを Z_0 (50 Ω)、負荷インピーダンスを Z_L とすると L-Match 整合回路では、以下のようにして整合をとる⁽⁷⁾。

$$Z_0 = R_0 + jX_0 \quad , \quad Z_L = R_L + jX_L \quad , \quad Q = \sqrt{(R_L / R_0) - 1} \quad (5-1)$$

$$V_{C1} = \frac{Q}{2\pi f R_L} \quad , \quad V_{C2} = \frac{Q}{2\pi f X_L} \quad (5-2)$$

$$X_{C2} = 1 / (2\pi f V_{C2}) \quad , \quad X_{C1} = 1 / (2\pi f V_{C1}) \quad (5-3)$$

ここで Z_0 、 Z_L 、 R_0 、 R_L 、 X_0 、 X_L 、 X_{C1} 、 X_{C2} 、 V_{C2} 、 V_{C1} 、 f 、 Q は、それぞれ入力インピーダンス (Ω)、負荷インピーダンス (Ω)、入力抵抗 (Ω)、負荷抵抗 (Ω)、入力リアクタンス (Ω)、負荷リアクタンス (Ω)、 C_1 リアクタンス (Ω)、 C_2 リアクタンス (Ω)、 C_2 静電容量 (F)、 C_1 静電容量 (F)、周波数 (MHz)、係数である。

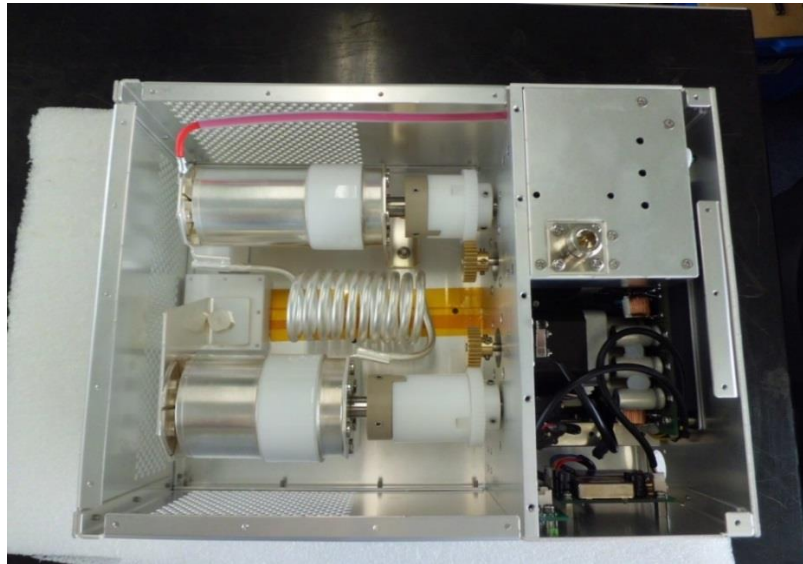


図 5-5 L 型高周波整合器 (L-Match) の写真



図 5-6 L-Match 接続した ICP コイル

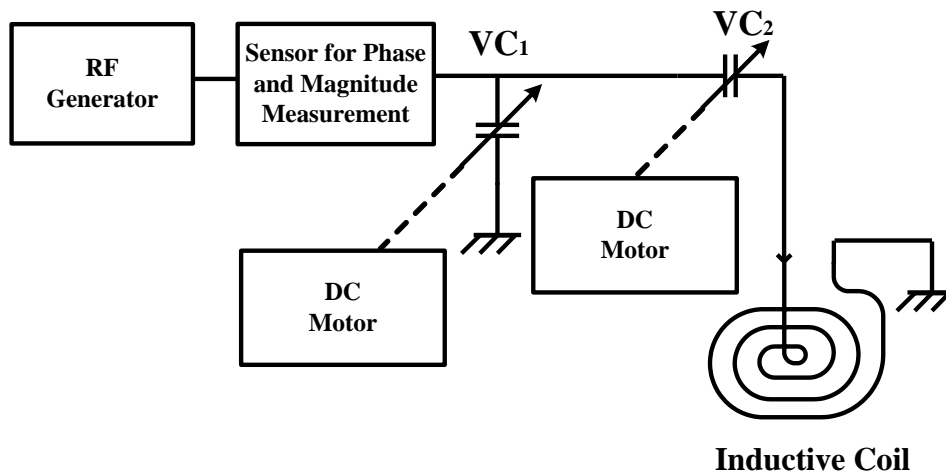


図 5-7 不平衡接続 L-Match ブロック構成

5-2.5 T 型高周波整合器の動作原理

図 5-8 に、T-Match の外観を示す。ICP コイルの両端を高周波トランスに接続して、グラウンド電位からフローティングとする。T-Match は、RF センサー、RF マッチングコントローラ、真空可変コンデンサ、と高周波トランスを用いて、インダクティブコイルを平衡接続した回路構成となる。

図 5-9 に、平衡接続 T-Match のブロック図を示す。T-Match 整合回路では、以下のようにして整合をとる⁽⁸⁾。

$$Z_0 = R_0 + jX_0 \quad , \quad Z_L = R_L + jX_L \quad (5-4)$$

$$N = \sqrt{L_1/L_2} \quad , \quad M = k\sqrt{L_1L_2} \quad , \quad Z_0 = \omega^2 M^2 / R_L \quad (5-5)$$

$$X_{C1} = X_{L1} - X_{L2} \sqrt{R_0/R_L} \quad , \quad X_{C2} = (X_L - X_{C1}) R_L / R_0 \quad (5-6)$$

$$X_{C2} = 1 / (2\pi f V_{C2}) \quad , \quad X_{C1} = 1 / (2\pi f V_{C1}) \quad (5-7)$$

$$N:1 = (X_{L1} - X_{C1}) : X_{L2} \quad , \quad N = \sqrt{R_0/R_L} \quad (5-8)$$

$$X_{C2} = X_L - X_{C1} / N^2 \quad (5-9)$$

ここで Z_0 、 Z_L 、 R_0 、 R_L 、 X_0 、 X_L 、 N 、 M 、 L_1 、 L_2 、 k 、 ω 、 X_{C1} 、 X_{C2} 、 X_{L1} 、 X_{L2} 、 V_{C1} 、 V_{C2} 、 f は、それぞれ入力インピーダンス (Ω)、負荷インピーダンス (Ω)、入力抵抗 (Ω)、負荷抵抗 (Ω)、入力リアクタンス (Ω)、負荷リアクタンス (Ω)、コイル巻き数、相互インダクタンス (H)、 L_1 インダクタンス (H)、 L_2 インダク

タンス (H)、定数、角周波数 (rad/s)、 C_1 リアクタンス (Ω)、 C_2 リアクタンス (Ω)、 L_1 リアクタンス (Ω)、 L_2 リアクタンス (Ω)、 C_1 静電容量 (F)、 C_2 静電容量 (F)、周波数 (MHz)である。

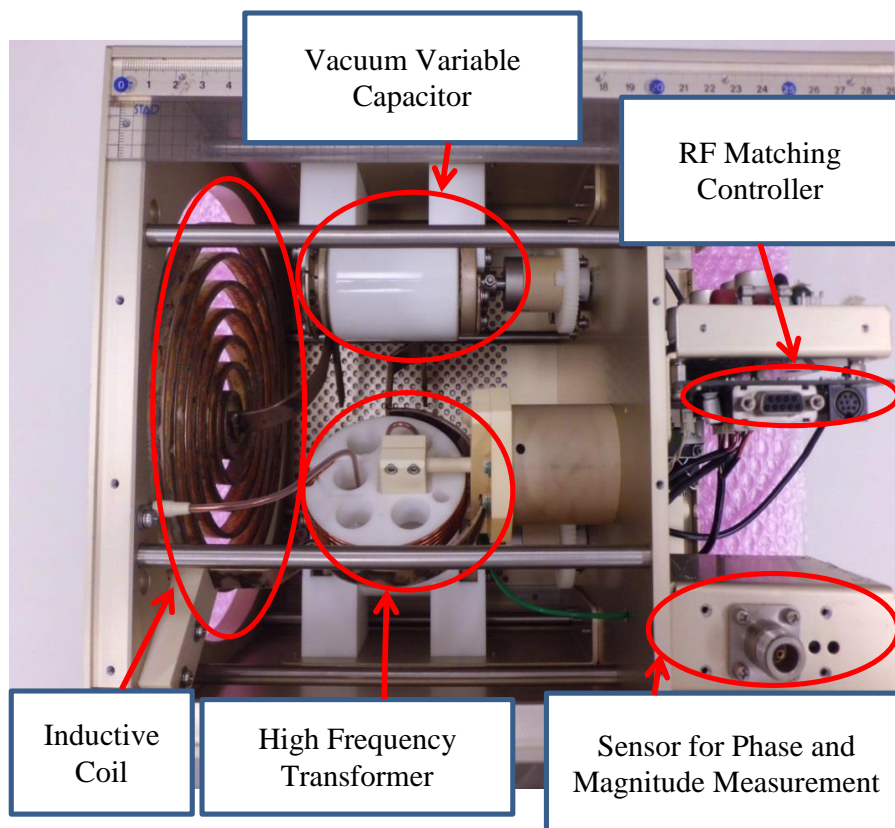


図 5-8 T型高周波整合器 (T-Match)

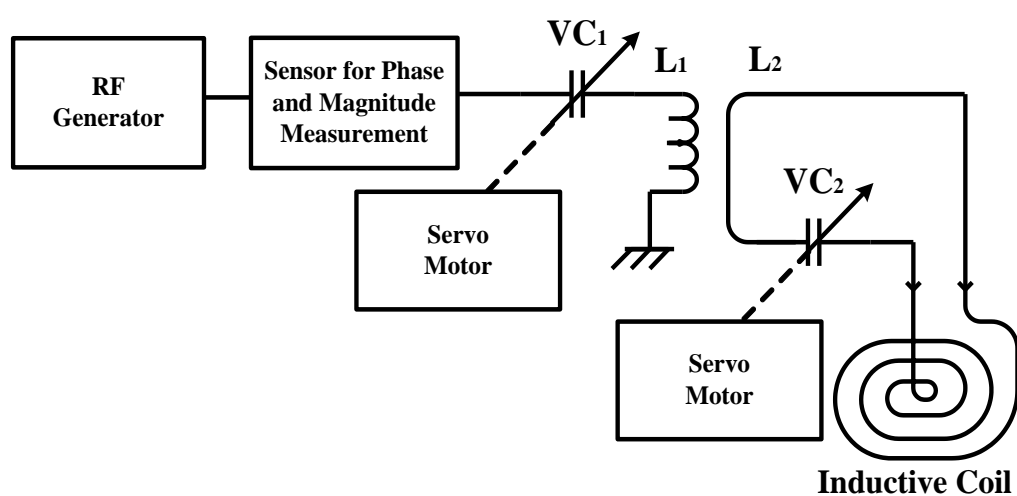


図 5-9 平衡接続 T-Match ブロック構成

5-3 実験方法

5-3.1 プラズマ整合実験

図 5-10 に示した、ボッシュプロセスフローの通り、試料 8 インチ Si ウエハー上に、フォトレジストをパターン形成した後、ICP エッチング装置を用いて Si エッチング処理を行った。

エッチング処理では、混合ガスは SF_6 : 150 sccm / O_2 : 30 sccm の流量で維持した。プロセス混合ガス圧は、設定圧力 50 mT に保つ様に、排気バルブを制御した。Si 基板温度は 20 °C に保ち、高周波電力は、周波数 : 13.56 MHz、設定出力 1 kW を用いた。

CVD ポリマー生成処理では、混合ガスは C_4F_8 : 150 sccm / He : 30 sccm の流量で維持し、プロセス混合ガス圧は、設定圧力 50 mT の圧力に保った。基板温度は 20 °C に保ち、高周波電力は、周波数 : 13.56 MHz、設定出力 300 W を用いた。

ボッシュプロセスでは、エッチング処理、CVD ポリマー生成処理を交互に 100 回程度、プロセス処理と真空搬送を繰り返した。

本研究のボッシュプロセス処理では、エッチングチャンバーを用いて、エッチング処理と CVD ポリマー生成処理を行う。

本研究の T 型高周波整合器では、高周波トランスをインダクティブコイルに平衡接続した。エッチング処理、CVD ポリマー生成処理は、図 5-10 に示す、ボッシュプロセスフローで実験を行った。

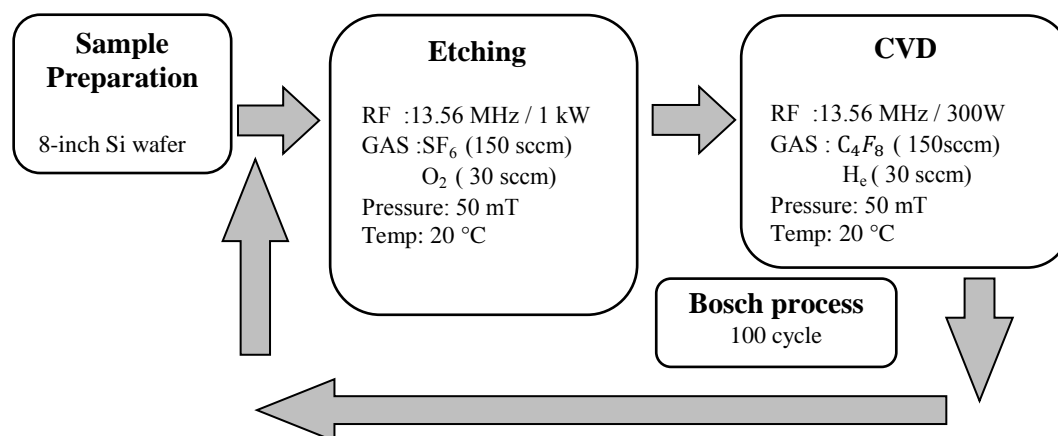


図 5-10 ボッシュプロセスフロー

5-3.2 使用機器

高周波のインピーダンス測定には、Keysight の Network analyzer (E5061B 100 k~1.5 GHz)、高周波の電圧測定、電流測定、波形の観察には Digital storage oscilloscope (Infiniivision DSO-X-4154A1500 MHz 5 GSa/S)および、Teledyne lecroy の High definition mixed signal Digital oscilloscope HD4096(HDO4034-MS 350 MHz 2.5 GS/S)を用いた。

電圧プローブは、差動プローブには、岩崎計測の High voltage Differential probe (SS-320 100 MHz)を、高電圧プローブには Teledyne lecroy の PPE 6KV 4000 MHz を用いた。電流プローブは、岩崎計測の High current probe SS-250(30 A 100 MHz)を用いた。

高周波電力の測定には、Bird のパワーセンサー(MODEL NO. Bird 4024、1.5 ~32 MHz、3 W~10 kW)、およびパワーメーター(MODEL NO. Bird 4421)を用いた。また、終端抵抗として、最大入力電力 10 kW の 50 Ω 負荷抵抗(MODEL NO. Bird 8931-115)を用いた。

DC 部の電流測定には日置電機のカランプオンハイテスター(MODEL NO. HIOKI 3166)、および横河電機(30020)を用いた。DC 部の電圧計測には、Sanwa のマルチメーター(MODEL NO. PC5000)を用いた。

高周波インバータ用 DC 電源として、高砂製作所 Extender range DC power supply(EX-1500H)2 台を並列接続で使用した(出力電圧 0~150 V、最大出力 3000 W)。温度の測定には、Keysight のサーモグラフィ(U5855A -22~350 °C) 日置電機の(Memory hi logger 8430)、および TC を用いた。

5-4 結果および考察

5-4.1 L型高周波整合器による整合

図 5-11 に、L-Match を用いたエッチングプロセスの入射波(Incident)電力、反射波(Reflected)電力を示す。高周波設定電力 1 kW に対して、入射波電力は、290 W、反射波電力は、265 W となった。実効電力は 25 W と低く、プラズマ励起には至らなかった。

設定電力 1 kW に対して、プラズマ励起時の反射波電力は、最大 850 W、反射係数(VSWR)は、47 となり、0.08 秒後に整合動作を完了した。

図 5-12 に、L-Match を用いた、CVD プロセスの入射波電力、反射波電力を示す。高周波、設定電力 300 W に対して VSWR が 20 と大きな値となった。入射波電力 650 W に対して、反射波電力 520 W となり、実効電力は 130 W と低く、プラズマ励起には至らなかった。

入射波電力の最大値は 780 W、設定電力の 2.6 倍を超えた。反射波電力の最大値は 650 W となった、0.08 秒後に整合動作を完了した。

図 5-11 にはボッシュプロセスに用いる、エッチング工程のプラズマ励起時の進行波電力と反射波電力を示す。L-Match を用いたプラズマ励起時の VSWR は 47、最大反射波電力は 850 W を示したことから整合範囲から外れたことを示す。また、高周波導入直後では、進行波、反射波電力は 290 W、265 W と、ともに設定電力 1 kW に対して低いが、これはインピーダンスが低いと考えられる。

図 5-12 にはボッシュプロセスに用いる CVD 工程のプラズマ励起時の進行波電力と反射波電力を示す。L-Match を用いたプラズマ励起時の VSWR は 20、最大反射波電力は 780 W を示したことから、整合範囲から外れたことを示す。

同様に高周波導入直後では、進行波、反射波電力ともに設定電力 300 W に対して 780W、680W と 2.6 倍高い値を示したが、これはインピーダンスが高いためと考えられる。

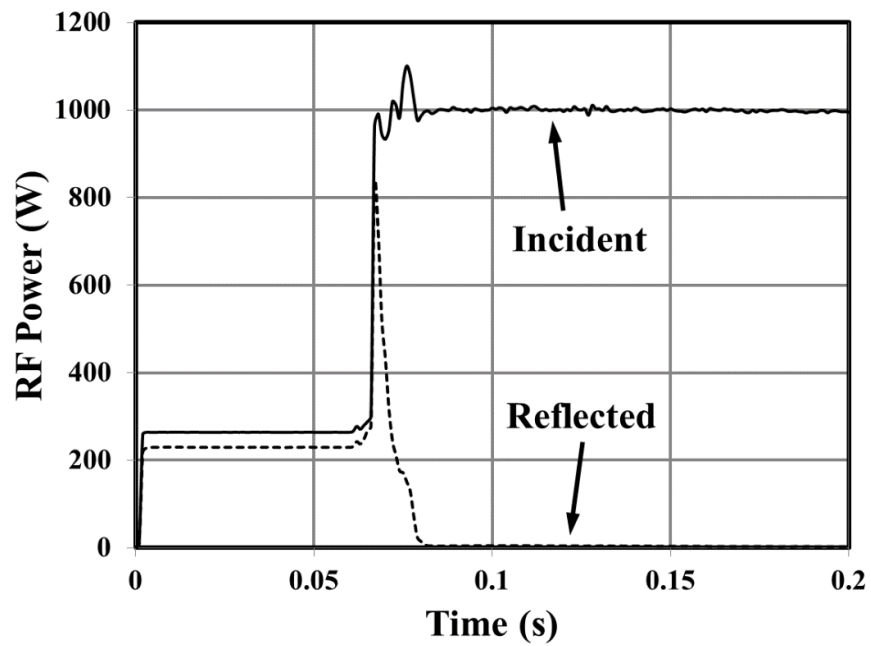


図 5-11 L型高周波整合器のエッチングプロセス

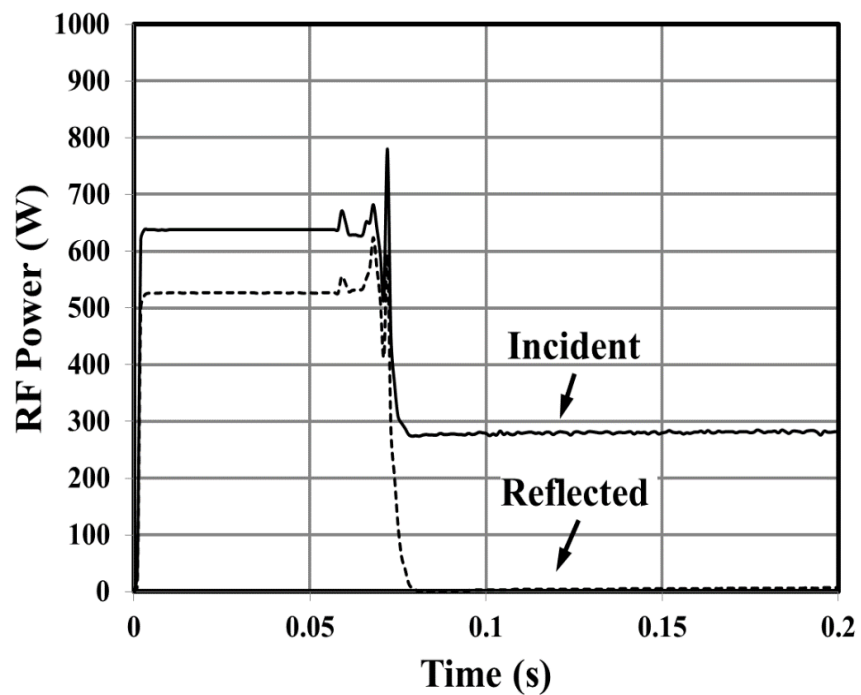


図 5-12 L型高周波整合器 CVD プロセス

5-4.2 T型高周波整合器による整合

図 5-13 に、T-Match を用いたエッチングプロセスの入射波電力、反射波電力を示す。

高周波電力導入後、高周波、設定電力 1 kW に対して、入射波電力 850 W、反射波電力 280 W となった、実効電力は 570 W となり、VSWR は、3.7 となりプラズマ励起に移行した。

T-Match の整合時間は 0.07 秒となり L-Match に比べて、T-Match では整合時間を 0.01 秒、13 % 短縮を図った。T-Match は、反射波電力を L-Match に比べて、570 W、67 % を低減した。T-Match は、VSWR を L-Match に比べて、VSWR 43、92 % を低減した。

図 5-14 に、T-Match を用いた CVD プロセスの入射波電力と反射波電力を示す。高周波電力導入後、設定電力 300 W に対して、入射波電力 320 W、反射波電力は 80 W となった。実効電力は、240 W、VSWR は、1.2 と低く、高周波整合時間は、0.06 秒となった。

図 5-13 にはボッシュプロセスに用いる、エッチング工程のプラズマ励起時の進行波電力と反射波電力を示す。T-Match を用いたプラズマ励起時の VSWR は 3.7、最大反射波電力は 280 W であるため整合範囲内であることを示す。また、高周波導入直後では、進行波、反射波電力ともに設定電力 1 kW に対して、850 W、280 W と設定電力に比べて低いが、これはインピーダンスが低いためと考えられる。図 5-14 にはボッシュプロセスに用いる CVD 工程のプラズマ励起時の進行波電力と反射波電力を示す。T-Match を用いたプラズマ励起時の VSWR は 1.2、最大反射波電力は 80 W を示したことから、整合範囲内であることを示す。

同様に高周波導入直後では、進行波、反射波電力ともに設定電力 300 W に対して、320W、80W と 1.06 倍を示したことによりインピーダンスは 50 Ω の近似値と考える。高周波トランス(1t : 5t)を用いることにより、ICP コイルからの入力インピーダンスを 25 倍に高め VSWR、反射波電力の低減が可能と考えられる。

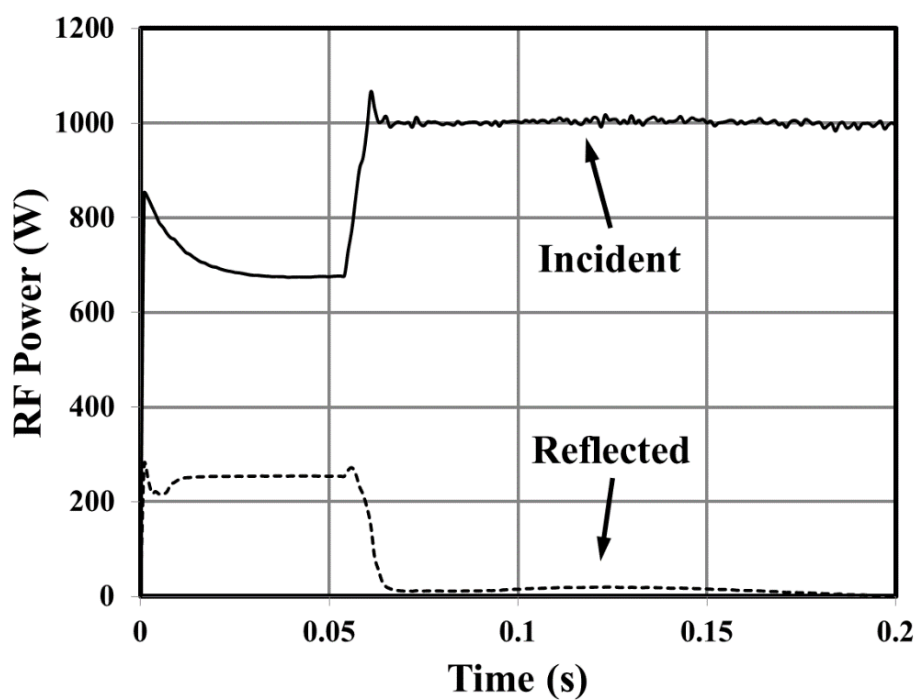


図 5-13 T型高周波整合器、エッチングプロセス

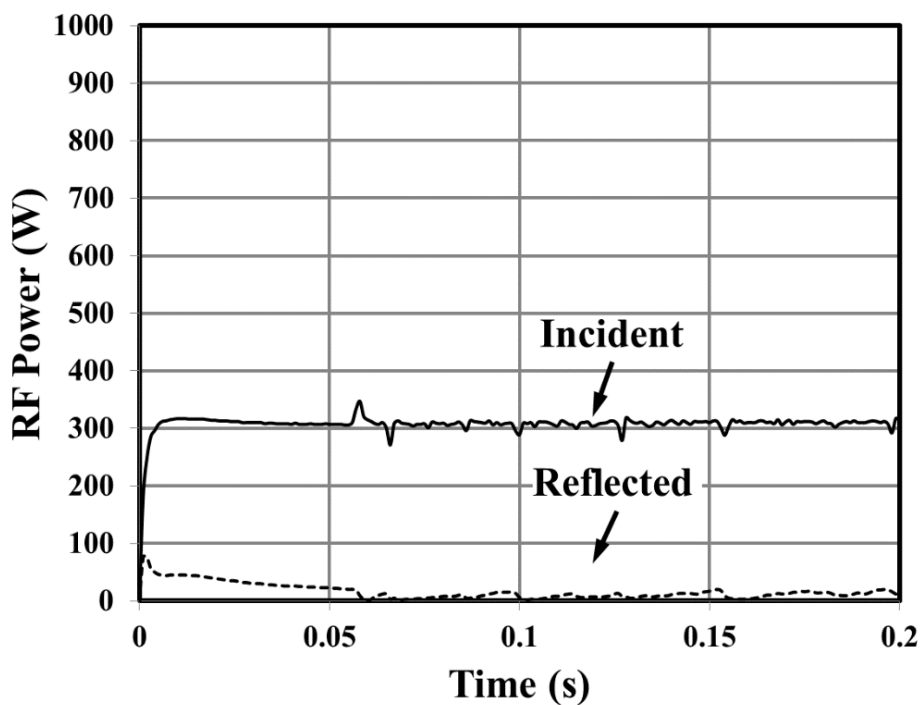


図 5-14 T型高周波整合器 CVD プロセス

5-4.3 プラズマ放電時のインピーダンス

図 5-15 に、L 型と T 型高周波整合器の整合動作範囲を示す。ネットワークアナライザを用いて、インピーダンスの測定を行った。インダクティブコイル不平衡接続方式、L 型高周波整合器の整合範囲を黒色で示す。同様に、本研究で用いた、インダクティブコイルを高周波トランスを用いて、平衡接続した T 型高周波整合器を、網点でスミスチャート上に示した。

L 型高周波整合器の黒い範囲は、可変コンデンサ、 V_{C1} 、 V_{C2} を調整して、整合を取ることができる範囲を表している。リング状の線は実数を示し、放射状の線は虚数を示す。A 点はプラズマが発生する前のインピーダンスを示す。プラズマが生じないときは、 $2.2 \mu\text{H}$ と、主に誘導成分だけであった。

ボッシュプロセスに用いるエッチング処理では、高周波出力 1 kW の高周波電力を入力して、自動インピーダンス整合動作を行った。 V_{C1} 、 V_{C2} の値が変化して、最終的に高周波整合を完了した、ポイントが B であった。実際には、 V_{C1} 、 V_{C2} が同時に調節され、複雑な経路で最終的な整合位置 B に達するため、0.8 秒の整合時間を要した。

ボッシュプロセスに用いる CVD サイドポリマー処理では、300 W の高周波電力を入力して、自動インピーダンス整合動作を行った。 V_{C1} 、 V_{C2} の値が変化して、最終的な整合状態が完了したポイントが C であった。実際には、 V_{C1} 、 V_{C2} が同時に調節され、複雑な経路で最終的な整合位置 C に達するため、0.6 秒の整合時間を要した。

L 型高周波整合器と比較して、T 型高周波整合器の整合動作範囲は、低インピーダンスから高インピーダンスの広範囲が整合動作範囲になる。ボッシュプロセスに用いる、エッチング処理や CVD サイドポリマー処理のインピーダンスも整合動作範囲となる。

図 5-15 で L-Match と T-Match の整合範囲が示すように、ボッシュプロセスのエッチング処理のインピーダンスは、ポイント B において約 4.5Ω 、CVD サイドポリマー生成処理のインピーダンスは、ポイント C において約 41Ω となった。従来用いた L-Match の整合範囲に比べて、本研究の高周波トランス(1t : 5t)を用いた T-Match では、相互インダクタンス M は、 $M = k\sqrt{L_1L_2}$ と

なる。また高周波トランスの巻き数比は、 $N = \sqrt{L_1/L_2}$ となり、この 2 式を満たすことにより、 V_{C1} は高周波トランスの 1 次入力の L_1 をキャンセルするものとなり、 V_{C2} は高周波トランスの相互インダクタンス M を調整するものとする。相互インダクタンス M を可変することにより、トランスの入力インピーダンスは 0.1 倍から 25 倍となり、従来の L-Match に比べて本研究の高周波トランスを用いた T-Match では、整合範囲を約 20 倍に拡張したものと考えられる。

高周波トランスを用いた T-Match では、整合範囲の広域特性を生かしたボッシュプロセス処理では、ボッシュプロセスのエッチング処理インピーダンス約 4.5Ω と CVD サイドポリマー生成処理インピーダンス約 41Ω の異なるインピーダンスのプロセス処理を単一プロセスチャンバー処理を可能としたものとする。

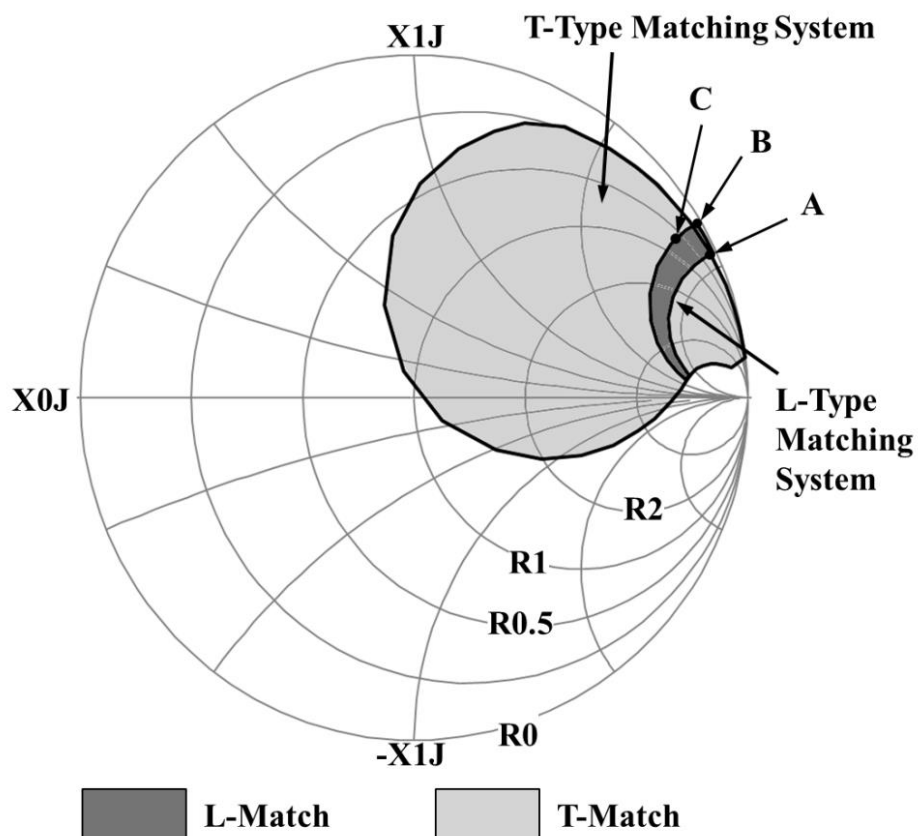


図 5-15 L-Match と T-Match の整合範囲比較

5-5 まとめ

本章では、パワーデバイス製造に用いる、ボッシュプロセス処理についての課題3つについて検討した。

1. プロセスチャンバーのインピーダンス、反射係数（VSWR）の低減を検討した。
2. ボッシュプロセスに用いる、CVD サイドポリマー生成では、設定電力 300 W に対して 2.6 倍の過大な入射波電力 780 W をチャンバーに入力していた、過大な入射波電力の低減を検討した。
3. ボッシュプロセスに用いる、エッチング処理、CVD サイドポリマー生成処理を単一チャンバーで処理出来るように検討した。

上記項目について検討した結果、

- 1) 従来の L-Match を用いた、エッチングプロセスでは、VSWR が 47 となった。従来の L-Match では、CVD サイドポリマー生成では、VSWR が 20 となった。

本研究では、高周波トランス(巻き数比 1 : 5)と T型高周波整合器を用いたことにより、VSWR はエッチングプロセスでは 3.7、CVD サイドポリマー生成では 1.2 と大幅に低減した。

- 2) 本研究で用いた、CVD サイドポリマー生成では、設定電力 300 W に対して、入射波電力 320 W と反射波電力 80 W をチャンバーに入力した。過大な入射波電力を 330 W、94 % 低減した。
- 3) 図 5-15 に L-Match と T-Match の整合範囲が示すように、ボッシュプロセスのエッチング処理のインピーダンスは、ポイント B において約 4.5 Ω 、CVD サイドポリマー生成処理のインピーダンスは、ポイント C において約 41 Ω となった。従来用いた L-Match の整合範囲に比べて、本研究の高周波トランスと T-Match の整合範囲は、約 20 倍広く、単一プロセスチャンバーを用いて、ボッシュプロセスのエッチング処理と CVD サイドポリマー生成処理を行うことができた。

今後の課題として、プラズマ励起後の高周波整合動作において L-Match では、反射波が 5~6 W と安定しているのに対して、T-Match では反射波

が 0~18 W と増加している原因の解析を進める必要がある。エッチングと CVD 処理の共用化は、工業的、経済的に大きく貢献できる技術である。また消費電力の低減により環境負荷の低減に大きく貢献できる技術である。

参考文献

- (1) M. Saito, I. Touno, K. Omiya, T. Homma, and T. Nagatomo : “A Process for Photoresist Removal after Aluminum Etching Using Plasma Treatment in a Gas Containing Hydrogen”, *J. Electrochem. Soc.* , Vol. 149, pp. G451-G454 (2002).
- (2) M. A. Hartney, D. W. Hess, and D. S. Soane : “Oxygen Plasma etching for resist stripping and multilayer lithography”, *J. Vac. Sci. Technol. B*, Vol. 7, pp. 1-13 (1989).
- (3) J. A. Stefani, L. M. Loewenstein, and C. Michael : “The interaction of ion implantation with photoresist ashing: A statistical experimental design study ”, *J. Vac. Sci. Technol. A*, Vol. 9, pp. 957-965 (1991).
- (4) F. Terai, H. Kobayashi, S. Katsui, N. Tamaoki, T. Nagatomo, and T. Homma : “High-Speed Rotating-Disk Chemical Vapor Deposition Process for In-Situ Arsenic-Doped Polycrystalline Silicon Films”, *Jpn. J. Appl. Phys.* , Vol.44, pp. 7883-7888 (2005).
- (5) A. Kondo, A. Nazri, Dagang, H. Motomura, and M. Jinno : “Characteristics of Low-pressure Xenon ICP discharge”, 22nd Int. Symp. on Discharges and Electrical Insulation in Vacuum, pp. 612-615 (2006).
- (6) F. Terai, H. Kobayashi, K. Iyanagi, M. Yamage, T. Nagatomo, and T. Homma : “New Inductively Coupled Plasma System Using Divided Antenna for Photoresist Ashing”, *Jpn. J. Appl. Phys.* , Vol. 43, pp. 6392-6398 (2004).
- (7) S. Banna, A. Agarwal, K. Tokashiki, H. Cho, S. Rauf, V. Todorow, K. Ramaswamy, K. Collins, P. Stout, J. -Y. Lee, J. Yoon, K. Shin, S. -J. Choi, H. -S. Cho, H. -J. Kim, C. Lee, and D. Lymberopoulos : “Inductively Coupled Pulsed Plasmas in the Presence of Synchronous Pulsed Substrate Bias for Robust, Reliable, and Fine Conductor Etching”, *IEEE Trans. Plasma Sci.* , Vol. 37, No. 9, pp. 1730-1746 (2009).
- (8) M. Long : “Power efficiency oriented optimal design of high density CCP and ICP sources for semiconductor RF plasma processing equipment”, *IEEE Trans. Plasma Sci.* , Vol. 34, No. 2, pp. 443-454 (2006).

第6章 アッシング処理における高周波整合

6-1 はじめに

半導体アルミ薄膜エッチング装置では、プラズマ励起によりフォトリジストの構造がイオンのダメージで変質するとともに、プラズマエッチングによって揮発したアルミ化合物、アルミ塩化物がレジスト側壁に付着し、レジスト残さやフェンスが形成されることが知られている。

従来、一般的にウェットエッチングで使用する剥離液は、アルカリ、あるいは、酸溶液に、金属、有機物、ポリマーなど複数の物質が存在し、これら除去するために、中和、イオン交換、活性汚泥、排水といった複雑な処理を必要としている。⁽¹⁾⁻⁽³⁾

廃棄処理エネルギー増加、リサイクルに伴うエネルギー消費、埋め立て廃棄物、魚毒性など大きな問題を抱えている。省エネルギー、低環境負担、経済性の観点から、アルミエッチングで用いるアッシング処理技術は、半導体デバイスを形成する上で、大きな課題となっていた。

プラズマアッシング処理は、エッチングプロセスステップの低減や、プラズマ処理による環境負荷軽減、省エネルギーに大きく貢献できる技術である。

プロセスチャンバーの圧力、温度、ウェハー膜質の変化による、インピーダンスの変動に対して、反射波が発生して、入射波電力の低下を招き、プラズマ励起状態を安定に保つことが困難となっていた。混合ガス圧力制御による排気バルブの開閉動作によりインピーダンスが変動し、プラズマ励起状態が不安定になっていた。プラズマ励起を安定に保つためには、インピーダンスの変動に対して、広範囲な整合範囲を確保する必要がある。

従来、アッシング装置の高周波整合器には、インダクティブコイルを不平衡接続する、L型整合器を使用していた。L型整合器では、真空可変コンデンサを用いて、直列共振、並列共振回路を用いて、L型に構成した。

L型整合器では、インダクティブコイルの一端を整合器に接続し、もう一端をグラウンドに接続する。インダクティブコイルのアンテナ印加電圧を均一に保つことが難しかった。

従来の研究では、固定コンデンサを用いて、インダクティブコイルを分割

して、コイルに掛かる電圧を分圧していた。プロセスチャンバー内の電子密度分布を均一化にすることを目的にしていたが、複数のプロセス条件に対応できなかった。(4)-(6)

本研究では、電子密度分布の偏りによるアッシングレートの偏り、ばらつきを低減するため、高周波トランスとインダクティブコイルを平衡接続した T 型高周波整合器を検討した。T 型高周波整合器では、高周波トランスの相互インダクタンス (M) と可変真空コンデンサを用いたインピーダンス変換を検討した。

6-2 システム構成と動作原理

6-2.1 プラズマエッチング装置の基本構成

図 6-1 に、プラズマ処理と高周波整合分析を連続で行うことができるアルミエッチング装置の構成を示す。

アルミエッチング工程では、試料を、ウエハーカセットに予め収納し、ロードポートに準備する。

真空搬送ロボットを用いてウエハーを搬入口（ロードポート）から取り出し、ロードロックチャンバーに収納する。収納後、真空引きを行った後、チャンバーゲートバルブの開閉を行い、エッチングチャンバーへとウエハーの搬送を行う。

エッチングプロセス工程終了後、真空ロボットを用いて、真空保持状態にて、ホトレジスト剥離工程（アッシング工程）に搬送し、灰化处理（アッシングプロセス）工程終了後、搬出口（アンロードポート）にウエハーを搬出する。

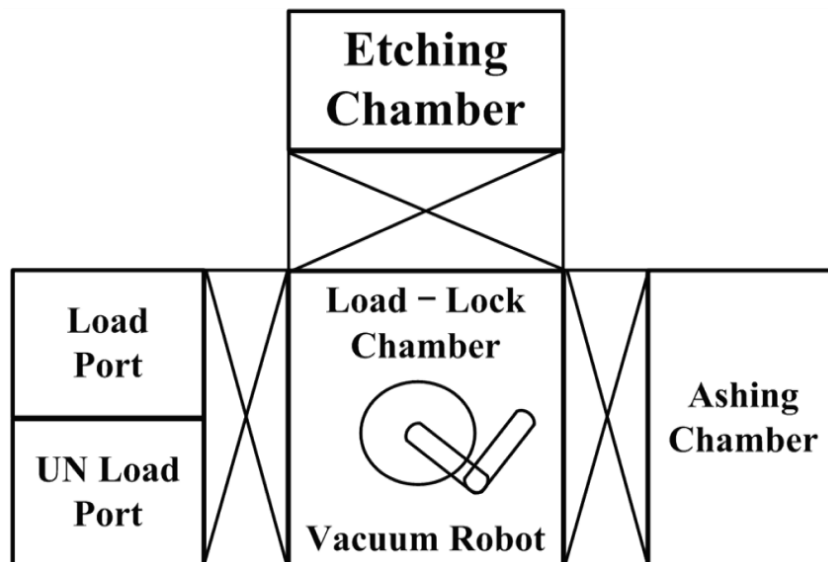


図 6-1 プラズマエッチング装置の基本構成図

6-2.2 プラズマエッチングチャンバーの基本構成

図 6-2 に、本研究で用いたインダクティブコイルの平衡接続を用いた ICP 装置の構成図を示す。T 型高周波整合器(T-Match)では、インダクティブコイルの接続には、高周波トランスを用いた。

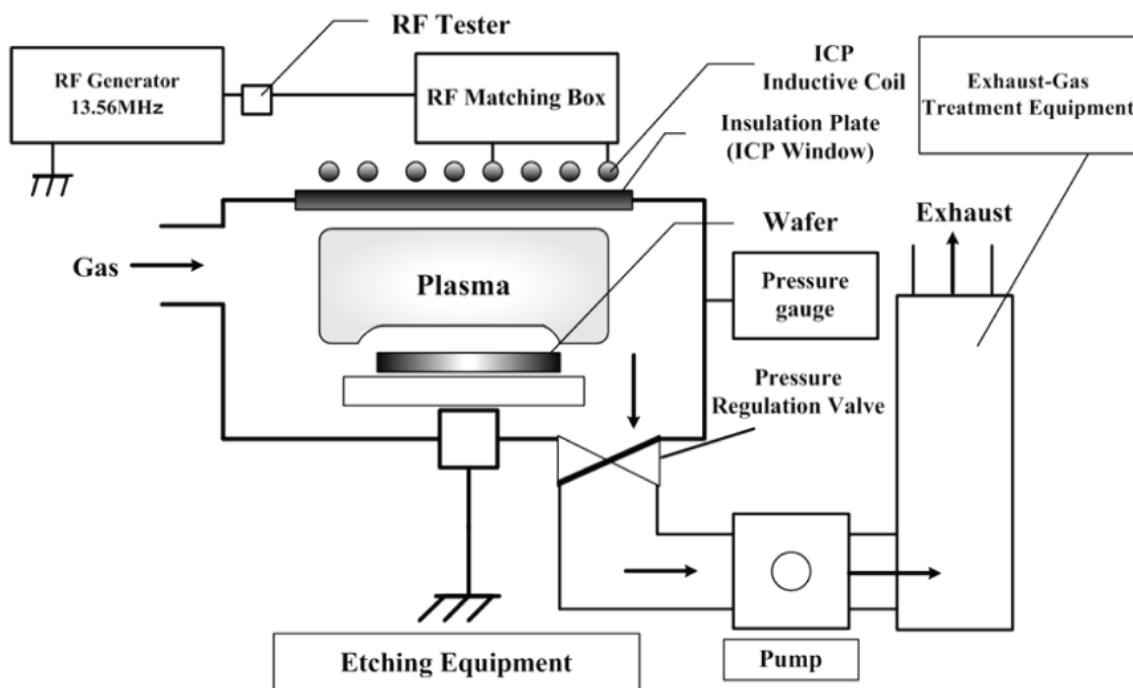


図 6-2 本研究の高周波トランス用いた T-Match の構成図

6-2.3 プラズマエッチングチャンバー圧力制御の基本構成

図 6-3 に、混合ガス圧力制御の概要を示す。混合ガスは、高周波プラズマ励起により、混合ガスの圧力が上昇するため、自動圧力制御(Automatic Pressure Controller, APC)は、排気バルブの開閉動作を自動で行い、混合ガスを設定圧力に保持する。排気バルブ制御には比例・積分・微分制御(Proportional Integral Derivative Controller, PID 制御)を用いた。

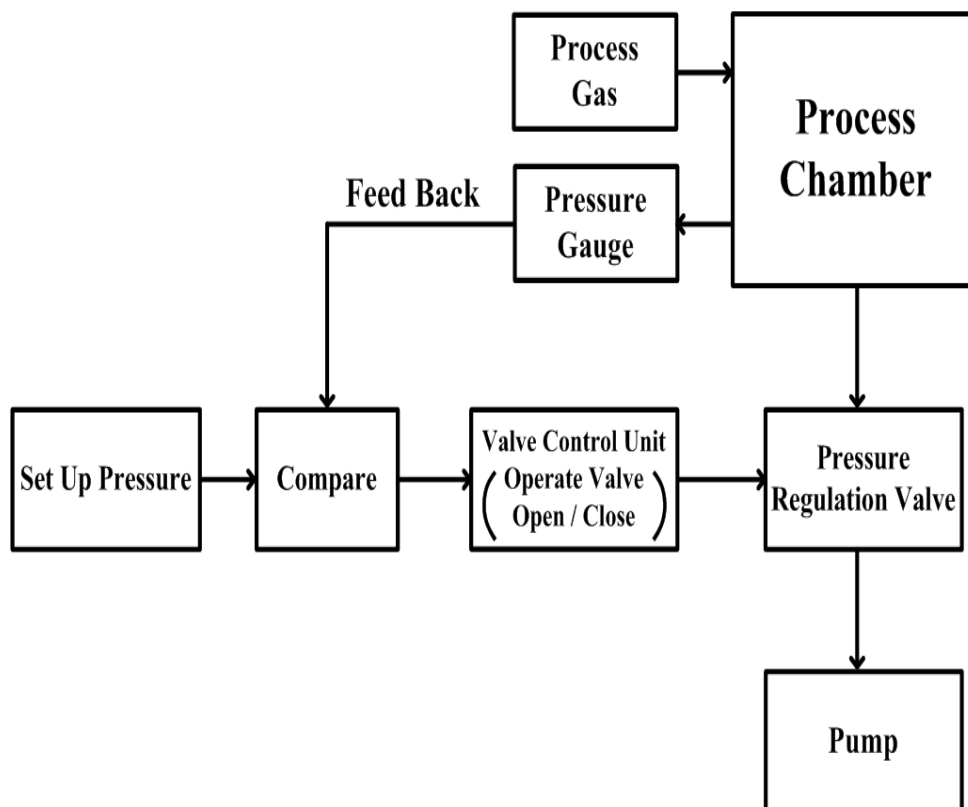


図 6-3 自動圧力制御装置の基本構成図

6-2.4 ICP プラズマチャンバー概略図

図 6-4 (a), (b)に、インダクティブコイルをそれぞれ不平衡、平衡接続した ICP 装置の構成図を示す。

図 6-4 (a)に示すように、L型高周波整合器 (L-Match) を用いた ICP 装置の概要を示す。L-Match は、出力部は、インダクティブコイル一端と接続し、コイル終端部をグラウンドに接続する。

図 6-4 (b)は、本研究で用いた、インダクティブコイルを平衡接続した ICP 装置の構成図を示す。インダクティブコイルは、高周波トランスによりフローティング接続となる。

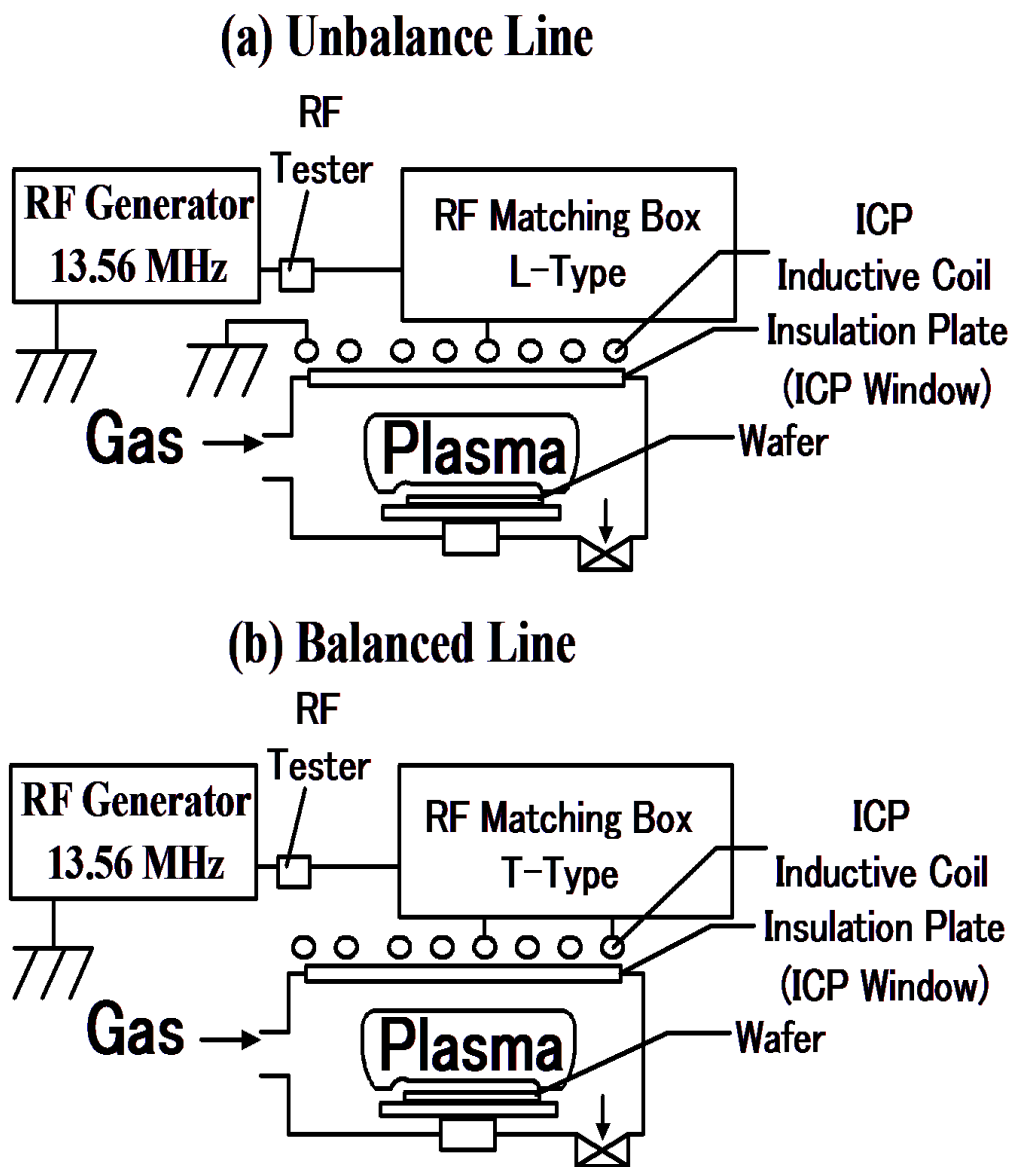


図 6-4 ICP プラズマチャンバー概略図, (a)L-Match, (b)T-Match

6-2.5 L 型高周波整合器の動作原理

動作原理は第 5 章 5-2.4 L 型高周波整合器の動作原理にて述べた。

6-2.6 T 型高周波整合器の動作原理

動作原理は第 5 章 5-2.5 T 型高周波整合器の動作原理にて述べた。

6-3 実験方法

6-3.1 プラズマ整合実験

図 6-5 に、アッシングプロセスフローを示す。試料には、8 インチ Si ウエハを用いた、Si ウエハは、1000 °C で、熱シリコン酸化膜を厚さ 100 nm で成膜した、シリコン酸化膜にスパッタ装置を用いて、厚さ 370 nm の Al-Cu 膜を成膜した。

フォトレジストをパターン形成した後、ICP 装置を用いてアルミエッチング処理を行った。Cl₂ / BCl₃ 混合ガスを反応室内に導入し、周波数 13.56 MHz 高周波電力 500 W を用いて、混合ガスを励起した。混合ガスは、Cl₂ : 85 sccm / BCl₃ : 65 sccm の流量で維持し、混合ガスの圧力は、2 Pa に設定した。圧力は、排気バルブを制御して、設定圧力 2 Pa を保った。基板温度は 18 °C に保った。

アルミ膜エッチング処理後、試料は、エッチングチャンバーからアッシングチャンバーへ搬送した。

本研究のアッシングチャンバーでは、O₂: 600 sccm / CF₄: 30 sccm / H₂O : 60 sccm の混合ガスを設定流量に維持し、混合ガスの圧力を、排気バルブを調整しながら、93~160 Pa まで可変して、高周波電力の入射波と反射波を測定した。基板温度は 18 °C、周波数 13.56 MHz、高周波出力 1 kW を用いた。

高周波電力は、整合器を用いてインダクティブコイルに接続され、セラミック板を介して、反応チャンバーに高周波プラズマを励起した。

従来用いた、不平衡接続 L-Match と本研究に用いた、平衡接続 T-Match について、高周波整合実験を行った。

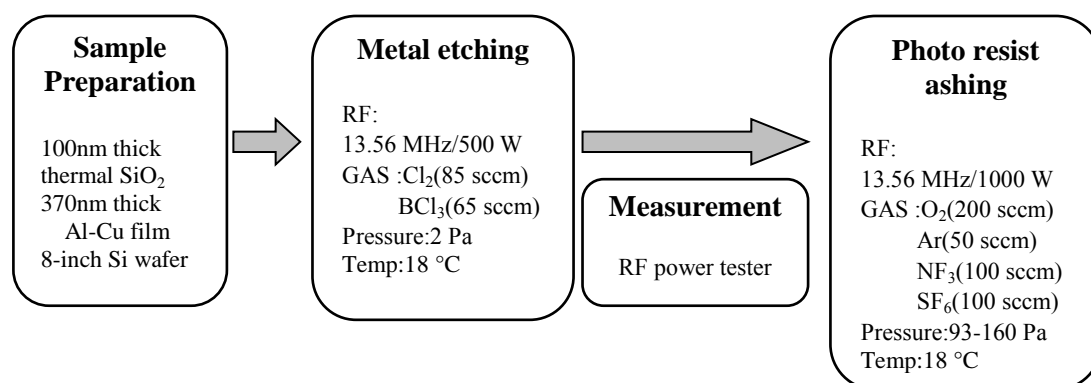


図 6-5 プラズマ、アッシングプロセスフロー

6-3.2 ICP コイルとアンテナ印加電圧の測定

図 6-6 に、L-Match、T-Match のアンテナ印加電圧を示す。シリコン酸化膜のエッチングレート、ウェハー面内均一性を決めるパラメータを求めるため、アンテナ印加電圧を測定した。

L-Match では、整合器給電部がアンテナ印加電圧の最大値を示す。高周波電力導入部から終端にかけて、アンテナ印加電圧は減少し、終端は、グランド接地しているので 0 V となる。T-Match では、インダクティブコイルの両端のアンテナ印加電圧は、等しくインダクティブコイルの不平衡接続に対して、アンテナ印加電圧の偏差は、1/2 に低減した。

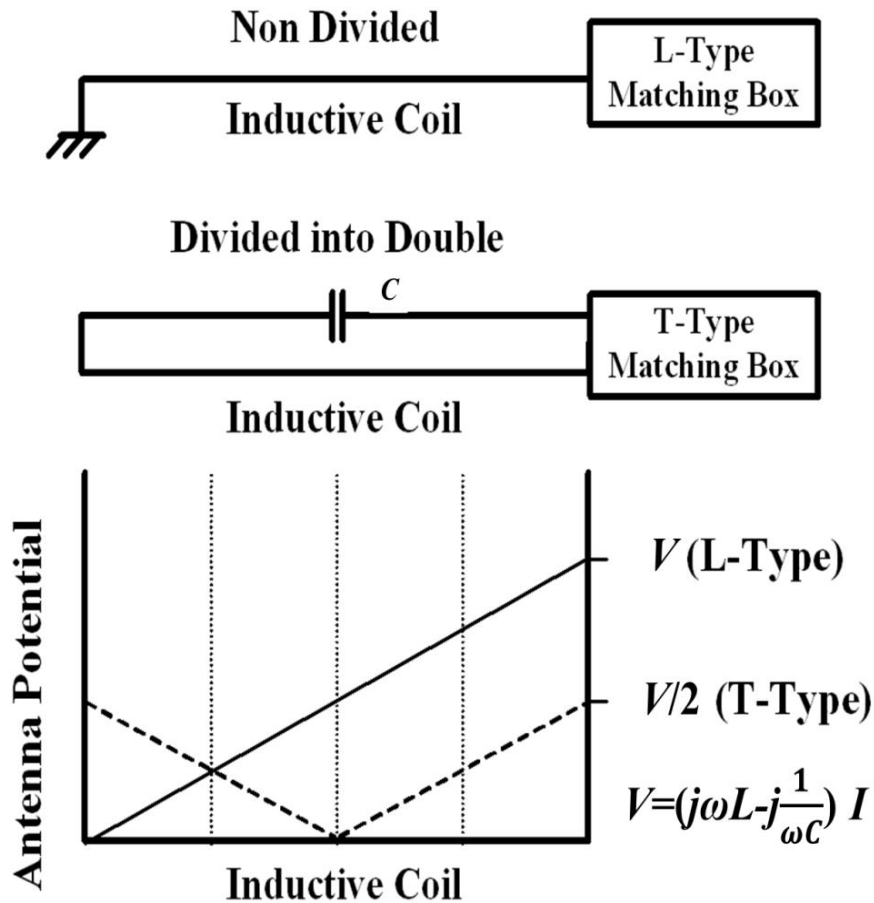


図 6-6 L-Match と T-Match のアンテナ印加電圧の関係

6-3.3 使用機器

高周波のインピーダンス測定には、Keysight の Network analyzer (E5061B 100 k~1.5 GHz)、高周波の電圧測定、電流測定、波形の観察には Digital storage oscilloscope (Infiniivision DSO-X-4154A1500 MHz 5 GSa/S)、Teledyne lecroy の High definition mixed signal Digital oscilloscope HD4096 (HDO4034-MS 350 MHz 2.5 GS/S) を用いた。

電圧プローブは、差動プローブには、岩崎計測の High voltage Differential probe (SS-320 100 MHz) を、高電圧プローブには Teledyne lecroy の PPE 6KV 4000 MHz を用いた。電流プローブは、岩崎計測の High current probe SS-250 (30 A 100 MHz) を用いた。

高周波電力の測定には、Bird のパワーセンサー (MODEL NO. Bird 4024、1.5~32 MHz、3 W~10 kW)、パワーメーター (MODEL NO. Bird 4421) を用いた。終端抵抗は、最大入力電力 10 kW の 50 Ω 負荷抵抗 (MODEL NO. Bird 8931-115) を用いた。

DC 部の電流測定には、日置電機のクランプオンハイテスター (MODEL NO. HIOKI 3166)、横河電機 (30020) を用いた。DC 部の電圧計測には、Sanwa のマルチメーター (MODEL NO. PC5000) を用いた。

高周波インバータ用 DC 電源として、高砂製作所 Extender range DC power supply (EX-1500H) 2 台を並列接続して用いた (出力電圧 0~150 V、最大出力 3000 W)。温度の測定には、Keysight のサーモグラフィ (U5855A -22~350 °C)、日置電機の (Memory hi logger 8430)、TC を用いた。

6-4 結果および考察

6-4.1 プラズマ整合実験

図 6-7 (a), (b)に、同一条件のもと、混合ガス圧力に対する、L-Match の入射波と反射波の電力変化を示す。

図 6-7 (a) に、L-Match を用い、混合ガス 160 Pa 条件でのアッシングプロセスについての入射波と反射波の電力変化を示す。L-Match の入射波は (Incident)、反射波は (Reflected) で示す。

プラズマ発生時、反射波は 300 W を超え、約 1 秒毎の周期で大きくハンチングを繰り返し、整合時間も約 8 秒と長い。電圧定在波比(VSWR)は、プラズマ励起時、VSWR3 と大きく、反射波 18 W と大きく安定性に欠ける。

図 6-7 (b) に、L-Match を用い、混合ガス 93 Pa 条件でのアッシングプロセスについての入射波と反射波を示す。プラズマ発生時、反射波は 300 W を超え、整合時間は、約 1 秒となった。また、約 1 秒毎の周期でハンチングを繰り返した、反射波は 7 ~ 12 W となった。

160 Pa の圧力では、プラズマ励起により混合ガスの圧力が上昇する。その際、APC 制御は 160 Pa の圧力を保つため、圧力調整バルブを開くことにより、圧力の低下を招く。そのため、図 6-7 (a), (b) に示すように、インピーダンスの変動により反射波電力の増加と進行波電力の低下を招いた。また APC は制御サイクル約 1 秒周期で反射波電力と進行波電力の上昇下降を繰り返した。93 Pa の圧力では、プラズマ励起による混合ガスの圧力上昇が少ないためインピーダンスの変動が少なく、進行波電力の低下が少ない反射波電力は 8 W から 14 W と増減は少ないが、160Pa 同様に約 1 秒ごとに反射波電力の増減を示したことにより、APC による混合ガスの圧力変動により反射波電力が増加したものと考えられる。

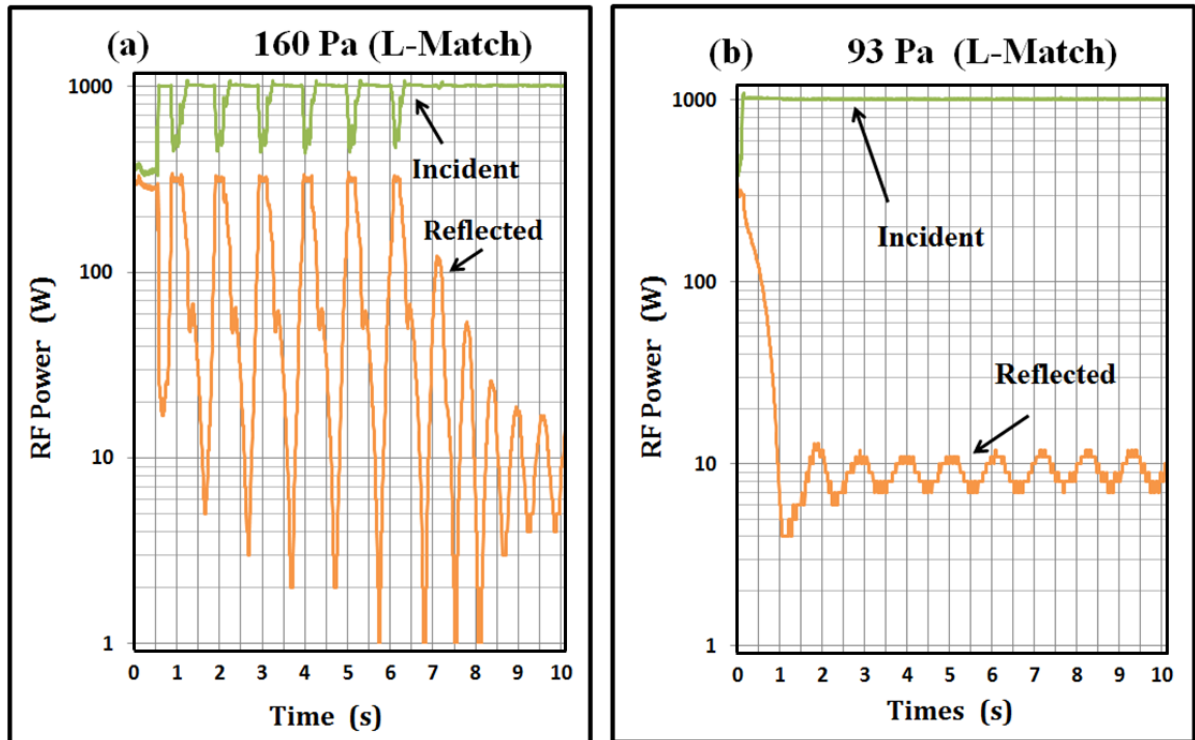


図 6-7 L-Match RF プラズマ整合実験の RF パワーの変化

図 6-8 (a), (b) に、T-Match を用い、160 Pa、93 Pa の圧力を用いて、入射波、反射波の測定を行った結果を示す。

図 6-8 (a) に、T-Match を用い、混合ガス圧力 160 Pa の条件でのアッシングプロセスの入射波と反射波を示す。

T-Match は L-Match に対して反射波を 99 % 低減した。安定性については、従来の L-Match の VSWR3.0 から T-Match は、約 1.1 と低減した。

プラズマ励起による、APC、PID 自動制御にともなう圧力変動に対して、反射波は 1 W 以下と良好な結果となった。高周波整合時間も 0.1 秒と良好な結果となった。

図 6-8 (b) に示すように、T-Match を用い、混合ガス圧力 93 Pa 条件でのアッシングプロセスを行った結果、最大反射波は 300 W、整合時間は約 0.2 秒となった。また、高周波整合完了後の反射波は 3 W となった。

本研究の高周波トランスを用いた T-Match では、図 6-8 (a), (b) に示すように、進行波電力、反射波電力の変動はなかった。APC による混合ガスの圧力

変動によるインピーダンスの変動に対して反射波電力増加が無いことから、高周波トランスを用いた T-Match の整合範囲の拡大により高周波整合の安定化を図ったとも考える。

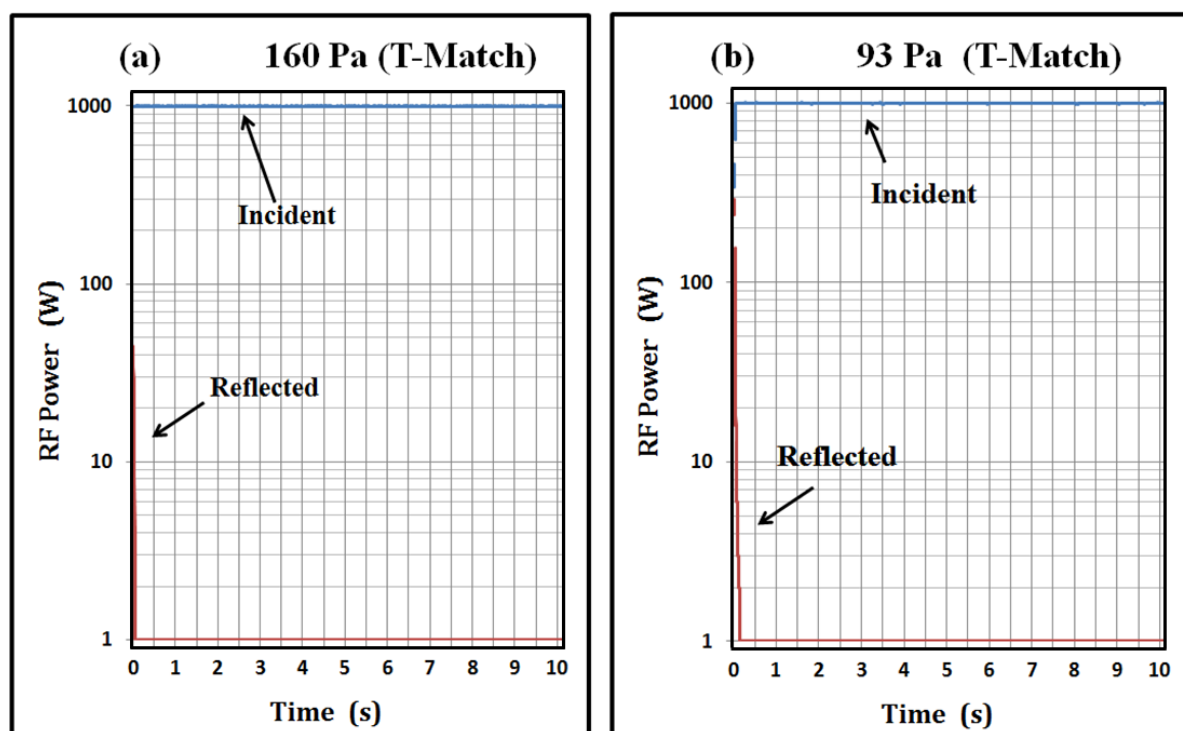


図 6-8 T-Match RF プラズマ整合実験の RF パワーの変化

6-4.2 プラズマ放電時のインピーダンス

図 6-9 に、L-Match、T-Match の高周波整合動作範囲を示す。ネットワークアナライザを用いて、L-Match、T-Match の高周波整合動作範囲をスミスチャート上に示す。インダクティブコイル不平衡接続の L-Match の整合範囲を黒色で示した。同様に本研究のインダクティブコイルの平衡接続と高周波トランスを用いた T-Match を網点でスミスチャートに示した。

L-Match の黒い範囲は可変コンデンサ、 V_{C1} 、 V_{C2} を調整して、整合を取ることができる範囲を示している。リング状の線は実数を、放射状の線は虚数を示した。

A 点は、プラズマが生成する前のインピーダンスを示した。プラズマが生じない時は、 $2.2 \mu\text{H}$ と主に誘導成分だけであった。

高周波整合器の自動制御では、 V_{C1} 、 V_{C2} の値が変化し、最終的に整合状態が形成されたポイントが **B** であった。

V_{C2} のみを動作すると、プラズマ励起時の **A** から **B1** となった。次に V_{C1} を動作すると、**B1** から **B** となった。実際の高周波整合装置の自動制御では、 V_{C1} 、 V_{C2} が同時に調節されるため、複雑な経路で最終的な整合位置 **B** になった。整合時間は、1~9 秒になった。

測定には、ネットワークアナライザ、RF パワーテスターを用いた。L-Match に比べて、T-Match は整合領域が広く、低インピーダンスから高インピーダンスまでの広域の整合動作を確認できた。

L-Match、T-Match の高周波整合動作範囲を比較すると、本研究の高周波トランスを用いた T-Match の整合範囲は、L-Match に比べて約 20 倍の整合範囲を示す。

図 6-10 に、T-Match 回路を示す。インピーダンスを Z とすると、T-Match 整合回路では、インピーダンス変換比率を、高周波トランスの巻き数比 (1 : 5) に固定にすることにより、L-Match で課題の低インピーダンス負荷でも安定したプラズマ励起が可能ものと考えられる。高周波トランス (1 : 5) を用いたインピーダンス変換により、インピーダンスを 25 倍に高められ、50 Ω に近いインピーダンスに変換され、プラズマ励起初期の入射波電力の低下を防ぎ、プラズマ励起に移行したものと考えられる。

V_{C2} を調整することにより、高周波トランスの相互インダクタンス (M) を可変することで、高周波整合領域を広範囲にすることができたものとする。相互インダクタンスを可変することにより、インピーダンス変換比率を可変することになり、可変コンデンサの可変量に対して、インピーダンスの可変量が大きく変化することで、高速整合動作が可能になったものとする⁽⁸⁾。本研究の高周波トランスを用いた T-Match では、相互インダクタンス (M) を用いる事で整合範囲の拡大と高速整合を実現したものとする。

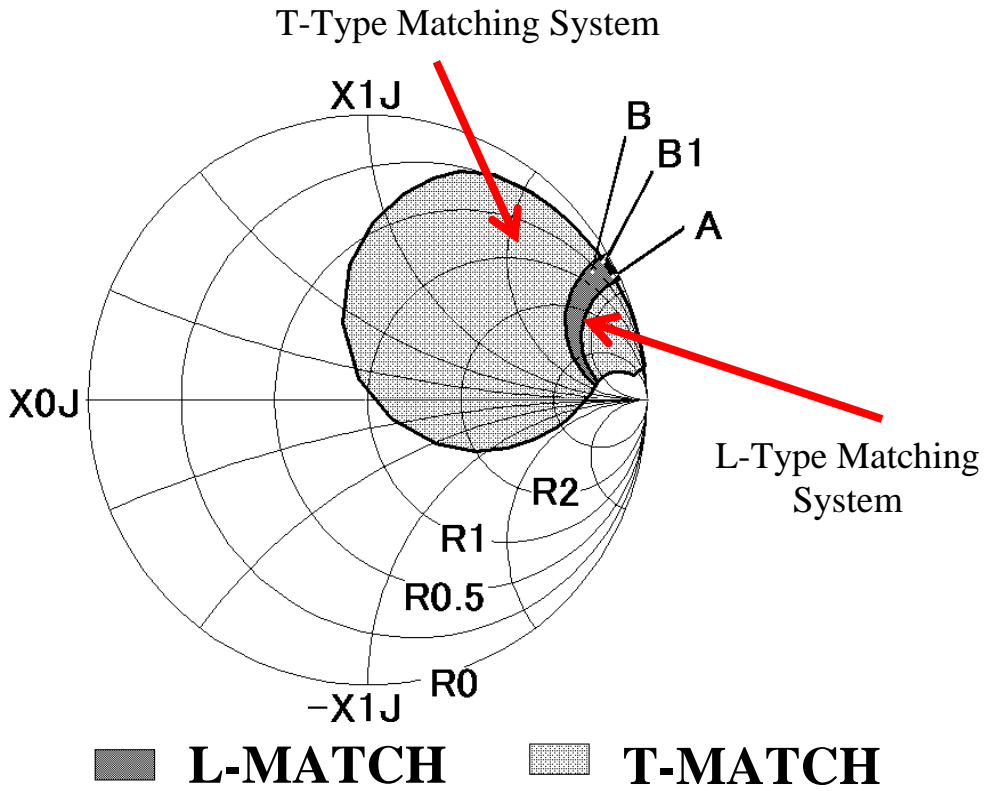


図 6-9 L-Match と T-Match の整合範囲比較

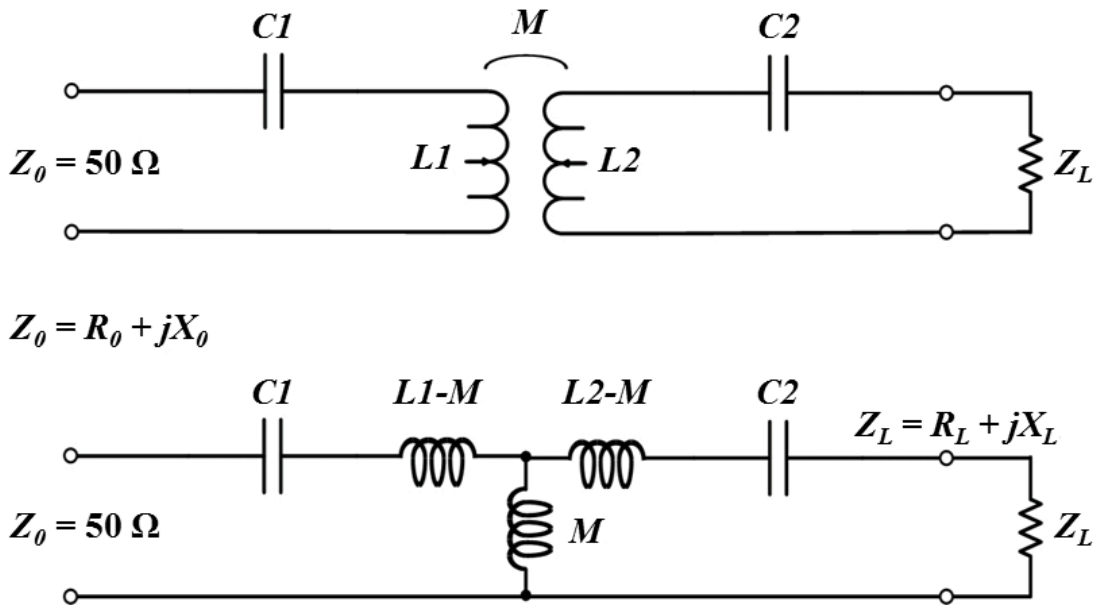


図 6-10 T-Match 回路

6-4.3 ICP コイルと SiO₂のエッチングレート

図 6-11 に、L-Match、T-Match のエッチングレート測定の結果を示す。

L-Match は 5~19 nm/min、T-Match は 5~7 nm/min となった、T-Match は、L-Match に比べて、シリコン酸化膜でのエッチングレートの均一性が向上している。

図 6-11 に示すように、L-Match では ICP コイルの a 点から高周波電力を給電するため最大電圧となり、終端部が接地のため c 点は低い電圧となる。ICP コイルに掛かるアンテナ印加電圧が低いため、電子密度分布の偏りによりエッチングレートの偏り、ばらつきが発生したものと考える。

本研究の T-Match では、ICP コイルを高周波トランスと平衡接続することによって ICP コイルをフローティングとしたことで、ICP コイルに掛かるアンテナ印加電圧が平均化されたため、電子密度分布の偏りが低減され、エッチングレートの偏り、ばらつきが低減できたものと考える。

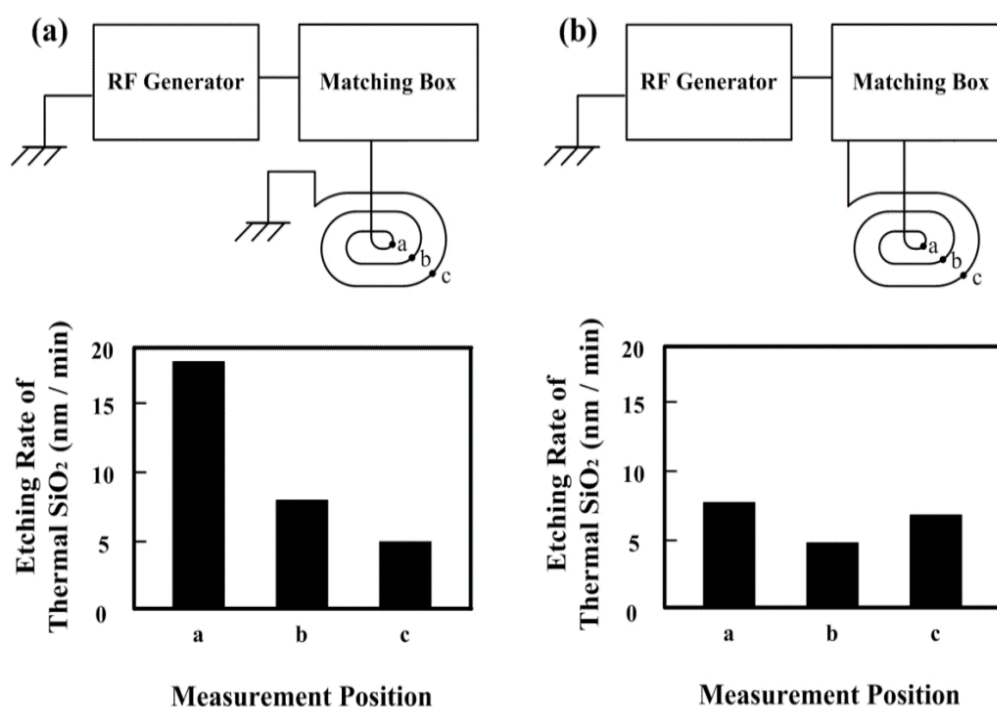


図 6-11 ICP コイルと酸化膜エッチングレートの関係, (a)L-Match, (b)T-Match

6-5 まとめ

本章では、フォトリソの剥離処理について、ドライアッシング処理の2つの課題について、検討した。

1. ICP プラズマ アッシング装置のエッチングレートの均一性に問題があった。
2. ドライアッシング処理では、160 Pa の高圧プロセス条件では、反射波電力の乱調（ハンチング）を起し、反射波電力を 300 W から数 W を 1 秒間隔で 10 秒以上、繰り返す問題があった。

上記項目について検討した結果、

- (1) 従来、ICP プラズマ アッシング装置では、インダクティブコイルを不平衡接続した、L-Match を用いた。不平衡接続は、アンテナ印加電圧の偏差量が大きく、プロセスチャンバー内での電子密度分布の偏りにより、エッチングレートの偏りが発生していた。

本研究は、高周波トランスと T-Match を用いることで、図 6-16 に ICP コイルと酸化膜エッチングレートの関係で示す様に、従来の L-Match では、5 から 19 nm / min、T-Match では、5 から 7 nm / min とエッチングのばらつきは、14 nm / min から 2 nm / min に大幅に低減した。

ICP プラズマ アッシング装置では、インダクティブコイルを、平衡接続する事により、アンテナ印加電圧の偏差量を不平衡接続に比べて、50 % 低減した。

- (2) 従来 160 Pa 高圧プロセスでは、混合ガス圧力が、高周波プラズマ励起により、上昇して安定するまでに、複数回の APC の PID 自動制御を繰り返して、6~10 秒の間、反射波電力のハンチングを引き起こしていた。

本研究では、図 6-14 に L-Match と T-Match の整合範囲を示した。ドライアッシング処理の整合ポイント B は、L-Match の整合範囲が小さく、インピーダンスの変動に対して、整合範囲を超えているため、図 6-12 の L-Match RF プラズマ整合実験にて示したように、周期的に反射波を繰り返した。L-Match に比べて、T-Match は、約 20 倍の整合範囲となり、従

来問題となった、160 Pa 高圧プロセスのインピーダンスの変動範囲が整合範囲内となり、図 6-13 で示したように、反射波電力は、1 W 以下となり、0.1 秒で整合を完了した。従来に比べ反射波電力を 99 % 削減した。

従来、一般的に用いられた、ウエットエッチングで使用する剥離液は、アルカリ、酸溶液に金属、有機物、ポリマーなど複数の物質が存在し、これら除去するために、中和、イオン交換、活性汚泥、排水といった複雑な処理を必要としている。この処理は、廃棄処理エネルギー増加、リサイクルに伴うエネルギー消費、埋め立て廃棄物、魚毒性など大きな問題を抱えている。省エネルギー、低環境負担、経済性の観点から、プラズマ処理技術は、半導体デバイスを形成する上で大きな課題となっていた。

本研究の高周波トランスを用いた、T-Match を用いることで、高周波整合範囲が従来用いられた L-Match に比べて 20 倍以上広く、混合ガスの高圧から低圧までの幅広いエッチング処理を行うことが可能となった。また、エッチングプロセス ステップの低減の検討や、エッチング速度の向上などの、プロセス条件の開発が可能となった。本研究のドライアッシング処理による、環境負荷軽減、省エネルギーなど、プラズマアッシング処理は、社会に貢献できる技術である。

参考文献

- (1) M. Saito, I. Touno, K. Omiya, T. Homma, and T. Nagatomo : “A Process for Photoresist Removal after Aluminum Etching Using Plasma Treatment in a Gas Containing Hydrogen”, *J. Electrochem. Soc.* , Vol. 149, pp. G451-G454 (2002).
- (2) M. A. Hartney, D. W. Hess, and D. S. Soane : “Oxygen plasma etching for resist stripping and multilayer lithography”, *J. Vac. Sci. Technol. B*, Vol. 7, pp. 1-13 (1989).
- (3) J. A. Stefani, L. M. Loewenstein, and C. Michael : “The interaction of ion implantation with photoresist ashing: A statistical experimental design study ”, *J. Vac. Sci. Technol. A*, Vol. 9, pp. 957-965 (1991).
- (4) F. Terai, H. Kobayashi, S. Katsui, N. Tamaoki, T. Nagatomo, and T. Homma : “High-Speed Rotating-Disk Chemical Vapor Deposition Process for In-Situ Arsenic-Doped Polycrystalline Silicon Films”, *Jpn. J. Appl. Phys.* , Vol.44, pp. 7883-7888 (2005).
- (5) A. Kondo, A. Nazri, Dagang, H. Motomura, and M. Jinno : “Characteristics of Low-pressure Xenon ICP discharge”, *22nd Int. Symp. on Discharges and Electrical Insulation in Vacuum*, pp. 612-615 (2006).
- (6) F. Terai, H. Kobayashi, K. Iyanagi, M. Yamage, T. Nagatomo, and T. Homma : “New Inductively Coupled Plasma System Using Divided Antenna for Photoresist Ashing”, *Jpn. J. Appl. Phys.* , Vol. 43, pp. 6392-6398 (2004).
- (7) S. Banna, A. Agarwal, K. Tokashiki, H. Cho, S. Rauf, V. Todorow, K. Ramaswamy, K. Collins, P. Stout, J. -Y. Lee, J. Yoon, K. Shin, S. -J. Choi, H. -S. Cho, H. -J. Kim, C. Lee, and D. Lymberopoulos : “Inductively Coupled Pulsed Plasmas in the Presence of Synchronous Pulsed Substrate Bias for Robust, Reliable, and Fine Conductor Etching”, *IEEE Trans. Plasma Sci.* , Vol. 37, No. 9, pp. 1730-1746 (2009).
- (8) M. Long : “Power efficiency oriented optimal design of high density CCP and ICP sources for semiconductor RF plasma processing equipment”, *IEEE Trans. Plasma Sci.* , Vol. 34, No. 2, pp. 443-454 (2006).

第7章 結論

7-1 本研究の成果

本論文では、デバイス構造の三次元化、TSV エッチング処理には、ボッシュプロセスを用いた。従来用いた、プレーナ型エッチング処理に比べて、TSV エッチング処理のエッチングの深さは、10 倍から 1000 倍となった。同様に 15 倍から 1500 倍の深穴エッチング処理時間と高周波インバータの電力が必要となる。

本研究では、プラズマ生成用、周波数 13.56 MHz の高周波インバータの消費電力を、従来と比べて 54.8 % 削減を実現した。これは、工業的意義を示し、省エネルギーによる CO₂ 削減が期待できる。

従来の高周波インバータでは、MOS-FET の並列接続に課題があり、2 個の MOS-FET と高周波変成器を使用した、プッシュプル回路を用いて、高周波出力 250 W を実現した。MOS-FET アレイ 4 組と高周波出力合成器を用いて、高周波出力 1 kW を実現した。

本研究では、高周波インバータに用いる、アキシアル構造 PCB を開発した。高効率、高周波変成器と MOS-FET 4 個を並列接続した、MOS-FET 合計 8 個を使用した、プッシュプル回路を用いて、高周波出力 1 kW を実現した。これは、電力損失の低減と小型化、高出力化について、工業的な意義を示した。

ボッシュプロセスは、CVD サイドポリマー生成処理とエッチング処理の 2 種類のプロセス処理を交互に 100 回程度、繰り返し処理を行う、半導体デバイス製造に用いる深穴エッチング加工技術である。CVD サイドポリマー生成処理(薄膜生成プロセス)と、エッチング処理(膜を削るプロセス)では、インピーダンスは大きく異なるため、各工程専用のプロセスチャンバーと専用の高周波整合器が必要とされた。そして、専用プロセスチャンバー間を搬送する必要があった。

本研究では、高周波トランスと T 型高周波整合器を用いた、広域インピーダンス高周波整合器を開発した。T 型高周波整合器では、従来 L 型高周波整合器に比べて、周波数 13.56 MHz では、20 倍以上のインピーダンス整合範囲

を実現した。

T型高周波整合器は、2種類以上の異なったプロセス処理の高周波整合が可能になった。プロセスチャンバ単体で、ボッシュプロセス処理すべてを行うことが可能となった。本研究のT型高周波整合器を用いることで、チャンバ間の搬送を約99%削減でき、生産性、経済性の向上を示し、工業的意義を示した。

従来、フォトレジストの剥離処理では、一般的にウエット剥離を用いた。従来のL型高周波整合器を用いた、ドライアッシング処理では、160 Paの高圧プロセス処理において、ハンチング現象を起こした。設定電力1 kWに対して、反射波は最大300 Wとなり、整合時間は10秒以上となった。等方エッチング処理に課題があった。

本研究での高周波トランスを用いたT型高周波整合器では、広域インピーダンス高周波整合の特性を生かしたドライアッシング処理では、160 Pa高圧プロセス処理の反射波は最大45 Wとなり、整合時間は0.1秒となった。また、従来のL型高周波整合器に比べて、本研究のT型高周波整合器は、整合時間を99%低減した。

フォトレジストのドライアッシング処理の実現は、産業廃棄物の削減、環境負担の軽減、省エネルギーからも研究の意義は大きく、経済的な観点から工業的意義を示した。

7-1.1 アキシャル構造を用いた、高効率高周波インバータ

- (1) 従来の高周波インバータでは、MOS-FET 2個と高周波出力変成器を用いて、プッシュプル回路を構成した。MOS-FET アレイ 4組と高周波出力合成器を用いて、高周波出力1 kWを実現した。
- (2) 本研究の高周波インバータでは、アキシャル構造 PCB を用いた MOS-FET アレイと、高効率、高周波出力変成器を用いたプッシュプル回路

を用いた。また、MOS-FET アレイ単体で高周波出力 1 kW 以上となったため、高周波出力合成器を必要としない。

- (3) 従来型、高周波インバータでは、周波数 13.56 MHz、高周波出力 1 kW に対して、消費電力は 2017.9 W、電力変換効率は、49.6 % となった。高周波出力 40 W から 1 kW の電力変換効率は、43.7 % から 69.1 % となった。論理値 78.5 % との乖離は、34.8 % から 9.4 % と電力損失が大きい。
- (4) 本研究で用いた高効率型、高周波インバータは、周波数 13.56 MHz、高周波出力 1 kW に対して、消費電力は 1449 W、電力変換効率は 69.6 % となった。高周波、電力変換効率の論理値 78.5 % との乖離も 8.9 % と少ない。高効率型、高周波インバータは、高周波出力 40 W から 1 kW の電力変換効率は、69.6 % から 75.8 % となった。論理値 78.5 % との乖離は、2.7 % から 8.9 % と良好な結果となった。

7-1.2 高周波出力変成器

- (1) 従来の高周波インバータでは、MOS-FET の並列接続が出来ないため、従来の高周波変成器は、フェライトコアの材質 43 を用いた。高周波出力変成器と合計 2 個の MOS-FET を用いた、プッシュプル回路を構成して、高周波出力 250 W を実現した。また、MOS-FET アレイ 4 組と高周波出力合成器を用いて、高周波出力 1 kW を実現した。
- (2) 本研究では、高周波インバータに用いる、MOS-FET アレイのアキシャル構造 PCB を開発した。高効率、高周波変成器には、フェライトコアの材質 67 を用いた。MOS-FET 4 個を並列接続した、MOS-FET を合計 8 個を用いてプッシュプル回路を構成した。また、MOS-FET アレイ 1 組を用いて、高周波出力 1 kW を実現した。これにより、高周波インバータにおける、電力損失の低減と小型化、高出力化について、工業的な意義を示した。

- (3) 本研究では、高周波出力変成器の電力損失の測定方法について、インピーダンス 50Ω を用いた、電力損失について、実験と評価を行った。高周波出力変成器の入力には高周波インバータを、出力には終端抵抗 50Ω を使用した、インピーダンス 50Ω 負荷を用いた、高周波出力変成器の電力損失の測定方法を提案した。
- (4) 高周波出力変成器の電力損失の測定方法において、フェライトコアの新たな選定、評価方法を行い、周波数 13.56 MHz での高周波出力変成器に用いる、フェライトコアの材質を選定した。
- 従来、高周波出力変成器のフェライトコアの材質 43 に対して、本研究で用いた、フェライトコアの材質 67 では、電力損失を 96% 低減できた。フェライトコア材質 43 は、高周波入力 800 W 時に $123 \text{ }^\circ\text{C}$ となった。材質 43 のキュリー温度が $125 \text{ }^\circ\text{C}$ のため、実用、最大高周波入力 600 W 程度となった。フェライトコアの材質 67 材は、高周波入力 1 kW 時に $60 \text{ }^\circ\text{C}$ となった。

7-1.3 高周波出力合成器

- (1) 従来の高周波インバータでは、高周波変成器と合計 2 個 MOS-FET を用いたプッシュプル回路を構成して、高周波出力 250 W を実現した。また、MOS-FET アレイ 4 組と高周波出力合成器を用いて、高周波出力 1 kW を実現した。
- (2) 高周波出力合成器の電力損失の測定には、バードメータを用いた。高周波出力合成器 2 組を使用し、入力には、高周波インバータを、出力には、終端抵抗 50Ω を用いた。インピーダンス 50Ω での電力損失の評価実験では、高周波インバータ出力 1 kW に対して、高周波出力合成器の電力損失は、 21.9 W となった。高周波出力合成器の温度は自然空冷では $19.2 \text{ }^\circ\text{C}$ の温度上昇となった。

- (3) 高周波出力合成器では、第一段階、第 2 段階、および出力部で構成されている。第 1 段階は、入力 4 ポートから出力 2 ポートに高周波電力合成を行う。第 2 段階は、入力 2 ポートから出力 1 ポートに高周波電力合成を行う。出力部は、第 2 段階の出力インピーダンス 12.5Ω からインピーダンス変換にて、出力インピーダンスを 50Ω に変換する。
- (4) 高周波出力合成器の電力損失と発熱は、第 1 段階(高周波入力 500W)、第 2 段階(高周波入力 1 kW)、出力部(高周波入力 1 kW)での電力損失は 5.9 W、5.25 W、12.9 W となった。電力損失の合計は、24.1 W となり、これは、高周波出力合成器全体の電力損失 21.9 W に対してほぼ一致した。

7-1.4 ボッシュプロセスに用いた、高周波整合器

- (1) ボッシュプロセス処理の特徴は、サイドポリマー生成処理とエッチング処理を交互に 100 回、程度繰り返す深穴エッチング加工技術である。エッチング加工を 100 回程度繰り返すことによりデバイス側壁には、貝の殻に似た波状の表面荒れがおこる、その表面荒れをスキヤロップという。ボッシュプロセス処理では、エッチングの形状、エッチング深さ、エッチングレートやスキヤロップ形状は、高周波整合器の入射波と反射波が大きく関わっている。
- (2) 半導体デバイス製造装置では、従来用いた、プレーナ型デバイス構造において、エッチング処理の深さは $0.1 \mu\text{m}$ から $5 \mu\text{m}$ となった。デバイス構造の三次元化、TSV エッチング処理の深さは、 $50 \mu\text{m}$ から $500 \mu\text{m}$ となった。
- (3) 従来用いた L 型高周波整合器では、プラズマ励起時のインピーダンス変動に対して、高周波整合動作が追従出来ないため、反射波が発生していた。反射波により、高周波電力の実行電力が減少して、プラズマ消失を招いていた。

- (4) 本論文では、プラズマ生成用、高周波インバータの高周波、電力変換効率の向上について研究を進めた。ボッシュプロセスで用いた、エッチングプロセス処理と CVD サイドポリマープロセス処理の 2 種類のプロセスを、単一チャンバーでの処理を目標とし、本研究では、高周波トランスを用いた T 型高周波整合器について、研究、実験、評価を行った。
- (5) 本研究の高周波整合器では、高周波トランス (1t : 5t) と T 型高周波整合器を用いた。高周波トランス (1t : 5t) によりインピーダンスを 25 倍大きく変換することで、高周波プラズマ励起時の過電流抑制に効果が得られた。T 型高周波整合器と、高周波トランスの接続を平衡接続することで、インピーダンスの整合範囲を広げ、インピーダンス変換比を 1 : N と可変することで、高速、高周波整合を可能とした。

7-1.5 アッシングプロセスに用いた、高周波整合器

- (1) 本研究では、高周波トランスを用いた、T 型高周波整合器の広域インピーダンス整合を生かして、フォトレジストの剥離処理を、従来のウェットアッシング処理から高周波プラズマを用いた、ドライアッシング処理を試みた。
- (2) 従来用いた L 型高周波整合器では、プラズマ励起時のインピーダンスの変動に対して、高周波整合動作に追従が出来ないため、反射波が発生していた。反射波電力により、高周波電力が減少して、プラズマの消失を招いていた。
- (3) 従来用いた、L 型高周波整合器の整合範囲を、図 6-14 スミスチャートに示したが、インピーダンス整合範囲は、狭い範囲に限定されていた。ドライアッシング処理における、160 Pa 高圧プロセス条件では、高周波設定電力 1 kW に対して、反射波電力は乱調 (ハンチング) 現象により 300 W から数 W を 1 秒間隔で 10 秒以上繰り返した。

- (4) 本研究では、T型高周波整合器と高周波トランス (1t : 5t) を用いて、インピーダンスを 25 倍に高めることで、プラズマ励起時の ICP コイルの過電流抑制に効果が得られた。
- (5) 本研究に用いた、T型高周波整合器は、ICP コイルと高周波トランス接続を平衡接続した。インピーダンスの変換比を $1 : N$ と可変することで、インピーダンスの整合範囲を広げ、高速、高周波整合を可能とした。
- (6) 本研究に用いた、T型高周波整合器では、混合ガス圧力 160 Pa の高圧アッシングプロセスに対して、高周波トランスの相互インダクタンス(M)を真空可変コンデンサを可変することにより 0.1 秒で高周波整合を完了した。
- (8) 混合ガス圧力 160 Pa の高圧アッシングプロセス条件では、高周波プラズマ励起による、混合ガス圧の上昇に伴うインピーダンスの変動と、APC 圧力調整弁動作による、圧力の上昇下降に伴う、インピーダンスの変動に対して、高周波整合動作は、0.1 秒、反射波電力は、1 W 以下となった。

7-2 今後の課題と展望

本研究では、高周波出力変成器には、周波数 13.56 MHz での電力損失および発熱が最も低い、フェライトコアの材質 67 を用いた。

高周波インバータに用いる、MOS-FET 入力波形を正弦波とした本研究では、良好な結果が得られた。従来用いたプッシュプル型高周波インバータに比べて、本研究で用いた高効率高周波インバータは、電力損失を 54.8 %低減した。これは、工業的意義と省エネルギーや CO₂ 削減に対して有効性を示した。

本研究で提案した、高周波トランスを用いた T 型整合器では、反射波電力を低減し、有効波電力を高め、プラズマ励起を安定に保った。

高周波トランスを用いることで、広範囲インピーダンスの整合動作が可能

となり、様々な用途に高周波機器を用いることが可能となった。これは、本研究の高周波トランスを用いた、T型整合器の工業的意義を示した。

LCD 製造装置、太陽電池製造装置に用いる、プラズマ生成用、高出力、高周波インバータでは、高周波出力 10 kW から 100 kW に本研究の高効率インバータを用いることで、損失電力の大幅な削減と小型化が可能となる。

本研究のフェライトコアの 50Ω インピーダンスによる、電力損失の評価方法を用いることで、磁気共鳴画像(Magnetic Resonance Imaging, MRI)をはじめとした高周波機器に用いる、大電力用フェライトコアの高周波、電力損失の測定が可能となった。その応用範囲は広く、高周波電力用フェライトコアの評価方法としての工業的意義を示した。

LCD 製造装置をはじめ、太陽電池製造装置に用いる、高周波プラズマ発生装置では、プロセスチャンバ一体積の大きな高周波プラズマ機器に対して、高周波トランスを用いた T 型高周波整合器の広域整合特性を用いることで、整合動作を行うことができる。

高周波トランスを用いた T 型高周波整合器を用いることで、様々なプロセスチャンバのインピーダンス負荷へ高周波電力を安定供給できる。また、高周波整合範囲は広域となり、応用範囲は広く本研究の工業的意義を示した。

今後の課題として、本研究に用いた DC 電源の最大電流が 50 A のため、フェライトコア材質 67 の最大高周波出力と最大出力時の温度が未解明である。そのため、実験環境を見直し今後解明を進める。

本研究で用いた高周波インバータは線形増幅のため、高周波変換効率の理論値は、78.3 %となる。今後の課題として、高周波インバータの電力変換効率の向上を目指して、矩形波を用いた高周波インバータの開発を進める必要がある。また、矩形増幅の高周波変換効率の理論値は 90 %以上であり矩形波の電力損失の解析が必要と考える。

謝辞

本論文の作成にあたり、終始懇切なるご指導とご助言を賜りました、芝浦工業大学工学部電子工学科（理工学研究科 機能制御システム専攻）本間 哲哉 教授に、心から感謝申し上げます。

本論文をまとめるにあたり、有益なご教示を賜りました、芝浦工業大学工学部 電子工学科 上野 和良 教授、同 小池 義和 教授、工学部電気工学科 藤田 吾郎 教授、東京工科大学 工学部 電気電子工学科 高木 茂行 教授に厚く感謝申し上げます。

本論文は、筆者がサンセイ ジェネリック株式会社でプラズマ生成装置の高周波インバータ、および高周波整合器に関する研究、開発の業績をまとめたものである。

研究を進めるにあたり、芝浦工業大学 大学院 博士課程への入学など、十分な機会と環境を与えて頂きました、齋藤 誠 博士に深く心から感謝申し上げます。

株式会社東芝 生産技術センター メカトロソリューション推進部シニアフェロー 寺井 藤雄 博士、ならびに、東芝 IT コントロールシステム 取締役 検査・メカトロシステム事業部 事業部長 土屋 均 博士には、暖かい励ましをいただき、大変お世話になりました、深く感謝いたします。

本研究に関する論文，学会発表等

1. 本研究に関する発表論文

- (1) 杉本 一弘、濱岡淳二、奥野雅之、迫邦洋、本間哲哉、“プラズマ生成用電源におけるプッシュプル型 MOS-FET インバータの電力変換効率と損失電力”，電気学会論文誌 136 巻 8 号 D 分冊, pp. 511-521 (2016).
- (2) K. Sugimoto, M. Watakabe, M. Okuno, T. Homma, “Stabilization of Impedance Matching System Using RF Transformer”, T. IEEJapan, Vol. 136-A, No. 7, pp. 404-408, (2016).

2. 本研究に関する学会発表

- (1) 杉本 一弘、濱岡淳二、迫邦洋、本間哲哉、“ボッシュプロセスにおけるプラズマ発生時の入射波と反射波”,2016 年 IEED Japan Annual Meeting 放電学会年次大会, A-1-2.(2016 年 11 月 26 日 東京都市大学 横浜キャンパス), pp.2-3.
- (2) 杉本 一弘、渡壁峰生、迫邦洋、本間哲哉、“高周波出力変成器の電力損失と発熱”,2016 年 IEED Japan Annual Meeting, 放電学会年次大会,C-1-5. (2016 年 11 月 26 日 東京都市大学 横浜キャンパス), pp.32-33.
- (3) 杉本 一弘、渡壁峰生、奥野雅之、本間哲哉、“ICP 装置における不平衡接続および平衡接続のアンテナ電位の比較”,2015 年 IEED Japan Annual Meeting 放電学会年次大会, A-1-4.(2015 年 12 月 5 日防衛大学), pp.9-10.
- (4) 杉本 一弘、濱岡淳二、本間哲哉、“ICP 装置における不平衡接続および平衡接続間での圧力変動に対する反射波比較”, 2014 年 IEED Japan Annual Meeting 放電学会年次大会,A-1-3.(2014 年 12 月 6 日 東京電機大学 東京千住キャンパス), pp.14-15.

3. その他の学会発表等

- (1). 杉本 一弘、渡壁峰生、“ICP 装置における不平衡接続および平衡接続間での Antenna Potential の比較”,2013年 IEED Japan Annual Meeting 放電学会 学年次大会, c-1-2. (2013年 11月 30日 首都大学東京 南大沢キャンパス), pp.31-32.
- (2). 杉本 一弘、濱岡淳、“インピーダンス整合器の安定化”, 2012年 IEED Japan Annual Meeting 放電学会 学年次大会, C-2-5.(2012年 12月 1日 芝浦工業大学 芝浦キャンパス), pp.61-62.
- (3). 杉本 一弘、渡壁峰生、“インピーダンス整合器の高速化”,2012年 IEED Japan Annual Meeting 放電学会 学年次大会, C-2-6.(2012年 12月 1日 芝浦工業大学 芝浦キャンパス), pp.63-64.
- (4). 杉本 一弘、講演タイトル“半導体最新微細加工技術“、講演要旨 “2X~3 X nm Etching および、 System、高圧 ICP Plasma System”, SEMI FORUM JAPAN 2011,(2011年 5月 31日 グランキューブ大阪).
- (5). 杉本 一弘、講演タイトル“RF Matching Unit“,講演要旨“RF Plasma 高速 Matching System”,ISMI / SEMATEC Japan in 2009, (2008年 9月 16日 Hyatt Regency Tokyo).
- (6). 杉本 一弘、講演タイトル“半導体微細加工技術“,講演要旨“2 X ~3 X nm Etching System および、高速 ICP Plasma System”,ISMI/SEMATEC USA in 2008,(2008年 11月 12日 ISMI / SEMATEC in Austin TX).
- (7). 杉本 一弘、講演タイトル“半導体微細加工技術“,講演要旨“2 X ~3 X nm Etching System および、高速 ICP Plasma System”, ISMI / SEMATEC Japan in 2008,(2008年 10月 31日 Hyatt Regency Tokyo).
- (8). 杉本 一弘、川崎 篤、吉見 武夫、相馬 平和、高村 純、“モノ作りの発展に寄与する企業へ 民間 /大学 /行政 の連携が重要”、電子ジャーナル (2007年、8月号,pp.34-38.
- (9). 杉本 一弘、“RF 電源機器類の新たな開発挑戦“講演要旨“デジタル回路技術とソフト処理技術を駆使しプロセスウインド拡大”、SEMI News 2003(Oct.2003) ,pp.20-21.
- (10). 杉本 一弘、“RF 電源機器類の新たな開発挑戦“講演要旨“デジタル回路技術とソフト 処理技術を駆使しプロセスウインド拡大”、SEMI Vol.19 No.5 2003 SEMI Home Page.
- (11). 杉本 一弘、“RF Plasma 機器類の新たな開発挑戦“、 TMS 研修会、講演会、第 23回 2001.

4. 特許登録および出願

4-1. 国内登録特許 (3件)

- (1). 杉本 一弘、寶諸 正明、“画像の色補正方法”、P3590568（登録日:2004年8月27日）。
- (2). 杉本 一弘、山岡 隆浩、木之下 誠、“高周波電力テスター”、P3378233（登録日:2002年12月6日）。
- (3). 杉本 一弘、山岡 隆浩、木之下 誠、“高周波トランス”、P3692281（登録日:2005年6月24日）。

4-2. 国内公開特許 (1件)

- (1). 杉本 一弘、山岡 隆浩、木之下 誠、“同軸ケーブルなどの安全ロック方法と装置”、P2002-8783（公開日:2002年1月11日）。