

Power-efficient Body Bias Control for Ultra Low-power VLSI Systems

August 2018

Hayate Okuhara

報告番号	甲 第 号	氏 名	奥原 颯
<p>主 論 文 題 名 :</p> <p>Power-efficient Body Bias Control for Ultra Low-power VLSI Systems</p> <p>(超低電力大規模集積回路のための電力効率の高い基板バイアス制御)</p>			
<p>(内容の要旨)</p> <p>効率的な IoT の実現において、CMOS 集積回路の電力は未だ必須な懸案事項の一つである。例えば、多数のノードを持つセンサーシステムやヘルスマニタリングシステムなどの大抵はバッテリー駆動であり、電力リソースは限られているためである。一方で、トランジスタではリーク電流やばらつき効果などによって生じる電力の増加が課題であり、これらを効率的に抑える方法が求められている。</p> <p>基板バイアス制御はリーク電流とゲート遅延のトレードオフをチップ製造後にかかわらず調節することができるため、前述の課題の解決に適した方法の一つである。加えて、基板バイアス効果が最新の完全空乏型の Silicon on Insulator (FD-SOI) では高められることが知られている。この FD-SOI ではさらに低製造コスト、高パフォーマンス、低電力といった優れた特徴を持つ。従って、FD-SOI と基板バイアス制御の活用は低電力集積回路にとって有効である。</p> <p>基板バイアス制御は優れた利点をもつ一方で、その電圧制御は慎重に行う必要がある。前述のトレードオフを考えれば、誤った電圧制御では過剰な電力を生じさせるか、あるいは所望のシステム性能を達成できない可能性がある。したがって、本論文では電力の最適点を求める手法を提案する。従来の手法と比較して、提案手法は基板バイアスの制御粒度が高く、より柔軟な電力制御を可能とする。また、提案手法は一般的な電圧制御回路を仮定しているため、すでに設計されたシステムに対しても親和性が高い。</p> <p>さらに、低電力用途では基板バイアス制御を行う際のオーバーヘッドそのものを考慮する必要がある。従来では、その制御粒度からデジタル-アナログ変換回路 (DAC) が基板バイアス制御に用いられてきたが、DAC の駆動にはデジタル回路と比較して高い電圧が要求される。当然、そのような電圧を出力するための追加の回路も必要である。結果として、低電力用途においては無視できないオーバーヘッドやシステムコストの増大を招いてしまう。この問題を解決するため、本論文では Digitally assisted automatic body bias tuning scheme (DABT) を提案する。DABT は 0.35V の超低電源電圧で動作が可能であり、たとえデジタル部がニアスレッショルドで動作していても、アナログ回路向けの追加の電源を必要としない。</p>			

これらの提案手法は SOTB-65nm で実装した実機によって検証されている。結果によると、提案の電力最適化手法は従来のそれと比較して平均して 9.62%、最大で 22.77% の電力削減を V850 マイクロコントローラにおいて達成した。さらに、DABT では電力オーバーヘッドが数 μW 以下であることが実証された。他の手法と比較しても、著者の知る限りではこのオーバーヘッドは世界でも最小である。

Thesis Abstract

No. _____

Registration Number	<input type="checkbox"/> "KOU" No.	*Office use only	Name	Hayate OKUHARA
Thesis Title				
Power-efficient Body Bias Control for Ultra Low-power VLSI Systems				
Thesis Summary				
<p>The power consumption of CMOS VLSI is still one of the main concerns for IoT demands. This is because available energy sources might be limited in some cases when the IoT nodes operate with quite tiny batteries (e.g. wearable computing, sensor systems, and health monitoring systems). On the other hand, recent transistors suffer from detrimental effects such as leakage current and process variations. Both of them increase the entire system power and degrade the battery lifetime; thus, they should be efficiently suppressed.</p> <p>Body bias control is one of the most efficient means to address these issues. It can widely provide an efficient tradeoff between leakage power and gate delay by adjusting the transistor threshold voltages even after chip fabrication. In addition, the body bias effect is further endorsed with the unique transistor structure of Fully Depleted Silicon on Insulators (FD-SOIs). Moreover, this technology provides some good features such as low fabrication cost, high performance, and low-power consumption. Thus, leveraging FD-SOI and body bias control can be an efficient solution for a low power VLSI design.</p> <p>Despite the advantages offered by body biasing, a crucial design challenge is introduced, namely, how to find the optimal voltage settings (i.e. power supply and body bias voltages). Improper voltage selection might cause excessive current consumption or timing violations. In this thesis, a power optimization methodology obtaining proper voltage settings is proposed and evaluated. Compared to the other conventional studies, the proposed method can improve the power/performance control granularity of body biasing. Since the proposed approach assumes conventional voltage sources, it allows utilizing given voltage regulators more efficiently compared to the conventional methods.</p> <p>In addition, the overhead incurred by the body bias control has to be taken into account for low power applications. Conventionally, digital-analog converters are often adopted for body biasing because of their fine voltage controllability. However, such analog circuits require a high-power supply voltage and an additional power source, resulting in a considerable power overhead and an increased system cost. When a system needs to operate at a limited power budget such as an order of milliwatt, these factors cannot be ignored. Therefore, in order to achieve a lower power overhead, an on-chip digitally assisted automatic body bias tuning scheme (DABT) is proposed in this thesis. Thanks to the proposed architecture, it can operate even at 0.35V of power supply voltage. A power source for digital circuits can be shared with the proposed body bias controller even when its voltage is set to a near-threshold region. As a result, the proposed architecture does not require any additional power sources.</p> <p>These proposed methods are validated with real chips fabricated with the SOTB-65nm technology. The evaluation results show that, when compared to conventional methods, the proposed power optimization can</p>				

Thesis Abstract

No. _____

achieve 9.62% of average power reduction reaching up to 22.77% in the case of the V850 microcontroller. Also, the proposed DABT mechanism can operate with a power overhead which does not exceed a few μW . To the best of the author's knowledge, this is the lowest power overhead among the already fabricated controllers to date.