



Université
de Toulouse

THÈSE

En vue de l'obtention du

DOCTORAT DE L'UNIVERSITÉ DE TOULOUSE

Délivré par l'Université Toulouse III - Paul Sabatier
Discipline ou spécialité : *Micro-nanoélectronique*

Présentée et soutenue par *Elias AL ALAM*
Le 28 avril 2011

Titre : *Développement de briques technologiques pour
la réalisation de transistor MOS de puissance
en Nitrure de Gallium*

JURY

<i>Yvon Cordier</i>	<i>Président du jury</i>	<i>Directeur de recherche CNRS</i>
<i>Daniel Alquier</i>	<i>Rapporteur</i>	<i>Professeur, Université de Tours</i>
<i>Dominique Planson</i>	<i>Rapporteur</i>	<i>Professeur, INSA Lyon</i>
<i>Marie-Paule Besland</i>	<i>Examineur</i>	<i>Chercheur HDR, IMN Nantes</i>
<i>Thierry Billon</i>	<i>Examineur</i>	<i>Ingénieur, LETI Grenoble</i>
<i>Philippe Renaud</i>	<i>Examineur</i>	<i>Ingénieur, Freescale Toulouse</i>
<i>Frédéric Morancho</i>	<i>Directeur de thèse</i>	<i>Professeur, Université Toulouse III</i>
<i>Alain Cazarré</i>	<i>Co-directeur de thèse</i>	<i>Professeur, Université Toulouse III</i>
<i>Gérard Sarabayrouse</i>	<i>Invité</i>	<i>Directeur de recherche CNRS</i>

Ecole doctorale : *GEET*

Unité de recherche : *LAAS-CNRS*

Directeurs de Thèse : *Frédéric Morancho et Alain Cazarré*

Rapporteurs : *Daniel Alquier et Dominique Planson*

UNIVERSITÉ DE TOULOUSE
ÉCOLE DOCTORALE GEET
GÉNIE ÉLECTRIQUE, ÉLECTRONIQUE
ET TÉLÉCOMMUNICATIONS

T H È S E

pour obtenir le titre de

Docteur en Électronique

de l'Université Toulouse III - Paul Sabatier
Mention : MICRO-NANOÉLECTRONIQUE

Présentée et soutenue par

Elias AL ALAM

Développement de briques
technologiques pour la réalisation de
transistor MOS de puissance en Nitrure
de Gallium

Thèse dirigée par Frédéric MORANCHO et Alain CAZARRÉ

préparée au LAAS-CNRS

soutenue le 28 avril 2011

Jury :

<i>Rapporteurs :</i>	Daniel ALQUIER	- Professeur, Université de Tours
	Dominique PLANSON	- Professeur, INSA Lyon
<i>Directeur :</i>	Frédéric MORANCHO	- Professeur, Université Toulouse
	Alain CAZARRÉ	- Professeur, Université Toulouse
<i>Président :</i>	Yvon CORDIER	- Directeur de recherche CNRS
<i>Examineurs :</i>	Marie-Paule BESLAND	- Chercheur HDR, IMN Nantes
	Thierry BILLON	- Ingénieur, LETI Grenoble
	Philippe RENAUD	- Ingénieur, Freescale Toulouse
<i>Invité :</i>	Gérard SARRABAYROUSE	- Directeur de recherche CNRS

À la mémoire de mes grand-mères,
À la mémoire de mon oncle Jihad,
À mes parents et à ma famille,
À mon pays.

“To understand the heart and mind of a person, look not at what he has already achieved, but at what he aspires to.”

Gibran Khalil Gibran

Remerciements

Ce travail a été réalisé à Toulouse au sein du groupe « Intégration de Systèmes de Gestion de l'Énergie » (ISGE) au Laboratoire d'Analyse et d'Architecture des Systèmes, Centre National de la Recherche Scientifique (LAAS-CNRS).

Dans ce cadre, je remercie Messieurs Raja Chatila et Jean-Louis Sanchez, directeurs successifs du LAAS-CNRS et Madame Marise Bafleur, responsable du groupe ISGE.

Je tiens à remercier particulièrement Monsieur Frédéric Morancho, professeur à l'université Paul Sabatier de Toulouse, pour la confiance qu'il m'a témoignée en acceptant la direction scientifique de nos travaux de recherche et pour m'avoir accordé une grande liberté dans la conduite de mes travaux. De même, je le remercie pour ses encouragements réguliers au cours de ma thèse, qui a constitué pour moi une difficile tentative d'exploration de nouvelles approches, à la frontière entre des disciplines scientifiques distinctes.

Ma profonde gratitude va à Monsieur Alain Cazarré, professeur à l'université Paul Sabatier de Toulouse et co-directeur de cette thèse. Merci de m'avoir fait confiance, de m'avoir encadré comme vous l'avez fait, d'avoir su donner de votre temps lorsque c'était nécessaire et de m'avoir apporté votre aide dans la rédaction de ce document.

Je suis très honoré de la présence à mon jury de thèse et je tiens à remercier :

Monsieur Yvon Cordier, directeur de recherche au CNRS, pour avoir accepté de présider le jury de ma soutenance.

Monsieur Daniel Alquier, professeur à l'université de Tours et Monsieur Dominique Planson, professeur à l'INSA de Lyon, pour avoir rapporté sur cette thèse et participé au jury de ma soutenance.

Monsieur Thierry Billon, ingénieur de recherche au CEA-LETI à Grenoble et Monsieur Philippe Renaud, ingénieur de recherche à FreeScale à Toulouse, d'avoir accepté d'examiner mes travaux.

Madame Marie-Paule Besland, chercheuse à l'institut des matériaux de Nantes, d'avoir examiné mes travaux, porté une attention particulière à cette étude et m'avoir constamment fait bénéficier de ses compétences. Je la remercie vivement pour son soutien permanent et sa gentillesse.

Monsieur Gérard Sarrabayrouse, directeur de recherche au CNRS, pour sa participation à mon jury de thèse et son aide précieuse tout au long de cette thèse, tant sur le plan expérimental que théorique. Son approche analytique et son esprit de synthèse m'ont beaucoup apporté pendant la rédaction de ce manuscrit. Je lui adresse ici mes plus vifs remerciements.

Je tiens à exprimer ma reconnaissance à Ignasi Cortes, ancien post-doctorant au LAAS, pour le travail que nous avons réalisé ensemble et l'échange d'idées qui a contribué à la réussite de cette thèse. Merci Natio et « on est en contact ».

Un grand merci à Philippe Regreny qui a réalisé les dépôts PECVD-ECR à Lyon, à Thomas Begou qui a procédé aux dépôts PECVD pulsé et continu à Nantes, ainsi qu'à Claude Armand qui a réalisé les caractérisations SIMS à l'INSA de Toulouse.

Ces travaux n'auraient pu être réalisés sans l'aide des membres de l'équipe TEAM. Je les remercie tous pour le travail qu'ils réalisent, en particulier Laurent, Fabien, Véronique, Sébastien, Ludovic, Djaffar, Pascal, Bernard, Laurent, Monique, David, Pierre-François, David, Jean-Baptiste, Monique, Eric, Guy, Jean-Christophe, Laurent, Franck, Hugues, Christina et ceux que j'aurais oubliés. De même, je souhaite remercier les membres de l'équipe 2I, notamment Nicolas Mauran et Sandrine Assié-Souleille.

Ces années éreintantes de travail furent aussi l'occasion de très agréables moments grâce à la présence de nombreux amis du LAAS. Je remercie particulièrement Adnan, sa présence, ses plaisanteries et son amitié m'ont encouragé chaque jour ; Hikmat et Micheline qui m'ont accueilli chez eux durant les quatre derniers mois de mon séjour en France, avec amour et amitié ; Sari, Hussein, Iman, Hajjoul, Arbess, Alona, Émilie et Sandra pour leur amitié et leur disponibilité.

J'aimerais clore cette partie en adressant un profond remerciement à ma famille et en particulier à mes parents. Vous pouvez être fiers de l'éducation et des valeurs de générosité et d'abnégation que vous m'avez transmises, et sans lesquelles je n'aurais pu mener à bien ce projet.

Enfin, mes derniers remerciements reviennent à celle dont le soutien continu a été primordial. Nora, la vie m'a réservé une belle surprise en me donnant la chance de te rencontrer. Ton amour, ta chaleur et ton attention me comblent de bonheur.

Table des matières

Remerciements	v
Table des matières	vii
Introduction générale	1
1 Les interrupteurs de puissance : du silicium au nitrure de gallium	5
1.1 Introduction	5
1.2 Interrupteurs de puissance	6
1.2.1 Composants de puissance unipolaire : le MOSFET	8
1.2.1.1 Fonctionnement à l'état passant	8
1.2.1.2 Fonctionnement à l'état bloqué	9
1.2.1.3 Le transistor VDMOS	9
1.2.1.4 Le transistor LDMOS	11
1.2.1.5 Le transistor LDMOS Resurf	12
1.2.1.6 Le transistor MOS de puissance à Superjonction	13
1.2.1.7 Le transistor MOS à îlots flottants : le FLIMOS	14
1.2.2 Composants de puissance bipolaire : l'IGBT	14
1.2.2.1 L'IGBT Non-Punch-Through	15
1.2.2.2 L'IGBT Punch-Through	16
1.2.3 Les limites du silicium	17
1.3 Les matériaux à large bande interdite (grand gap)	19
1.3.1 Propriétés des matériaux à large bande interdite	19
1.3.2 Choix du GaN	24
1.4 Les composants en GaN	27
1.5 Objectif de la thèse	30
1.6 Conclusion	30
2 Processus de dopage et gravure du GaN au laboratoire	33
2.1 Introduction	33
2.2 Dopage du matériau GaN	34
2.2.1 Origine du dopage résiduel	34
2.2.2 Dopage de type N	35
2.2.3 Dopage de type P	35
2.3 Implantation ionique dans les semiconducteurs : généralités	36
2.3.1 Implantation ionique dans le GaN	38
2.4 Généralités sur la gravure RIE	47
2.4.1 Nécessité de la gravure RIE	47
2.4.2 Définition	48
2.4.3 Caractéristiques de la gravure RIE	50
2.4.4 Présentation du réacteur ICP-RIE du LAAS	50
2.4.5 Défauts caractéristiques des profils de gravure	51
2.4.5.1 Les défauts à la surface de l'échantillon	52
2.4.5.2 Les défauts sur les flancs des tranchées	53

2.4.6	État de l'art sur la gravure du GaN	54
2.4.7	Résultats et interprétations	56
2.5	Conclusion	63
3	Diélectriques de grille sur GaN : étude théorique	65
3.1	Introduction	65
3.2	État de l'art : structures MOS sur GaN	66
3.2.1	Le dioxyde de silicium, SiO ₂	66
3.2.2	Le nitrure de silicium, Si ₃ N ₄	69
3.2.3	SiO ₂ /Ga ₂ O ₃ et SiO ₂ /Si ₃ N ₄ /SiO ₂	69
3.2.4	L'oxyde de gallium : Ga ₂ O ₃	70
3.2.5	Autres isolants	71
3.2.6	État de l'art : structure MISFET sur GaN type N	72
3.3	Procédés de réalisation de diélectriques de grille	73
3.3.1	Préparation de surface	73
3.3.1.1	Nettoyage chimique	73
3.3.1.2	Oxydation thermique assistée UV	74
3.3.2	Dépôt du diélectrique de grille	77
3.3.2.1	Dépôt chimique en phase vapeur	77
3.3.2.2	Dépôt PECVD	78
3.3.2.3	Dépôt LPCVD (Low Pressure CVD)	79
3.3.2.4	Dépôt PECVD-ECR	80
3.3.2.5	Plasma pulsé : principes et intérêts	84
3.4	Caractérisations électriques de la structure MOS	86
3.4.1	Diagramme de bandes d'une structure MOS	86
3.4.2	Cas d'une structure MOS idéale	88
3.4.3	Cas d'une structure MOS réelle	89
3.4.3.1	Capacité MOS en accumulation	91
3.4.3.2	Capacité MOS en déplétion	91
3.4.3.3	Capacité MOS en déplétion profonde / inversion	93
3.4.3.4	Influence de la différence de travaux de sortie	95
3.4.3.5	Influence des charges distribuées dans l'oxyde	95
3.4.3.6	Influence des charges fixes	98
3.4.3.7	Influence des états d'interface	98
3.4.3.8	Influence des charges de polarisation	99
3.4.4	Admittance d'une capacité	103
3.4.4.1	Extraction des résistances série et parallèle	104
3.4.4.2	Extraction de la densité d'état d'interface D _{it}	107
3.5	Conclusion	111
4	Caractérisations des diélectriques de grille sur GaN	113
4.1	Introduction	113
4.2	Description des échantillons et de la structure MOS	114
4.3	Caractérisation C(V) : SiO ₂ par PECVD	116
4.4	Caractérisation C(V) : SiO ₂ par LPCVD	118
4.4.1	Procédure de dépôt d'oxyde par LPCVD	118
4.4.2	Calcul du dopage à partir des mesures C(V)	119
4.4.3	Extraction des paramètres des capacités	121

4.4.4	Cas du substrat de type P en régime d'inversion	122
4.4.5	Cas d'un dépôt LPCVD avec une montée en température sous N_2O	123
4.5	Caractéristique C(V) : SiO_2 par PECVD-ECR	125
4.5.1	Analyses XPS des surfaces de GaN	128
4.5.2	Analyses des images par microscopie électronique en transmission à haute résolution (HRTEM)	133
4.5.3	Analyses et caractérisations électriques	134
4.5.3.1	Mesures C(V) de l'échantillon de type N	134
4.5.3.2	Mesures C(V) de l'échantillon NID	135
4.5.3.3	Mesures C(V) de l'échantillon de type P	136
4.5.3.4	Mesures C(V) en fonction de la fréquence	140
4.5.3.5	Densité d'état d'interface du type N et NID	140
4.5.4	Étude cinétique de la surface de GaN par XPS	142
4.5.4.1	Comparaison des types N et P sans traitement	143
4.5.4.2	Comparaison des types N et P après traitement par oxy- dation UV	144
4.5.4.3	Comparaison des types N et P après traitement par oxy- dation et nitruration ECR	145
4.6	Caractérisation C(V) : SiO_2 par PECVD continu et pulsé	148
4.6.1	Mesures C(V) : échantillon de type N (PTC489)	148
4.6.2	Mesures C(V) : échantillon de type P (N1482)	151
4.6.3	Mesures C(V) : échantillon de type N sur substrat Si (PTC498) . .	155
4.7	Conclusion	159
	Conclusion générale et perspectives	161
	Bibliographie	165
	Listes des publications	177

Introduction générale

Le domaine de l'énergie représente pour le 21^e siècle un axe de développement prioritaire autour duquel se focalisent dorénavant de nombreuses recherches. La baisse inéluctable des énergies fossiles et la prise en considération de plus en plus importante des risques liés à l'émission de gaz à effet de serre sur le climat et à la pollution due aux gaz résiduels issus de la combustion des hydrocarbures et leurs conséquences sur la santé, induisent dans le monde un effort important pour développer la production d'énergie alternative et réduire la consommation énergétique par les utilisateurs. Ainsi, en France comme ailleurs dans le monde, ces évolutions du secteur de l'énergie sont en train de générer des changements majeurs au sein des marchés « utilisateurs ». Le passage à la traction hybride et électrique pour les transports terrestres, voire aériens, le couplage des énergies renouvelables au réseau électrique, la généralisation dans l'habitat des systèmes motorisés, l'introduction de l'éclairage basse tension et la convergence « bâtiment / transport », par exemple, contribueront de façon significative à l'efficacité énergétique et à la diminution des rejets de CO₂. Ils vont en outre nécessiter une gestion performante des ressources, du stockage et de l'utilisation de l'énergie.

Une des conséquences de ces évolutions est que la consommation électrique mondiale (estimée à environ 17×10^{12} kWh/an selon la CIA¹) croît plus rapidement que toutes les autres formes d'énergie. Le marché des semiconducteurs de puissance représente approximativement 30 % du marché global des semiconducteurs au niveau mondial avec un bénéfice 31,4 milliards de dollars en 2010². Ce marché présente même un potentiel de croissance très important estimé à plus de 13 % par an pour les quatre années qui suivent (2011 à 2014). Pour le seul marché automobile, par exemple, le taux de croissance annuelle des semiconducteurs de puissance est actuellement estimé à environ 15 %³. Ce potentiel de croissance vient de la puissance crête installée à bord des véhicules : ces derniers devraient en effet évoluer du tout thermique au tout électrique sur les 20 prochaines années, en passant par les étapes dites « hybrides ». Ainsi, alors que la puissance crête

1. <https://www.cia.gov/library/publications/the-world-factbook/fields/2042.html>

2. <http://www.isuppli.com/Semiconductor-Value-Chain/News/Pages/Power-Management-Semiconductors-to-Enjoy-Unparalleled-Growth-This-Year.aspx>

3. http://www.adl.com/uploads/tx_extthoughtleadership/ADL_Study_Power_Electronics_2015.pdf

électrique des véhicules actuels est comprise entre 2,5 et 5 *kW*, elle est estimée pour 2020 dans une fourchette comprise entre 50 et 100 *kW*.

Dans ce contexte de généralisation de solutions électriques, support d'un développement durable, la conception de nouveaux composants intégrés de puissance (principalement des interrupteurs) qui doivent gérer cette énergie est indispensable : il convient de minimiser les pertes, d'assurer une meilleure gestion de l'énergie électrique en améliorant, d'une part, les caractéristiques intrinsèques des composants à semiconducteurs, et, d'autre part, en proposant des fonctions et des systèmes de conversion intégrés. En effet, dans de nombreux domaines, l'accroissement des performances est lié à l'augmentation des tensions, fréquences et températures de fonctionnement des composants, mais également à une intégration totale basée le plus souvent sur une fabrication collective afin de conserver les possibilités de réduction de taille, de coût et de pertes.

Les semiconducteurs à large bande interdite sont une solution pour obtenir l'amélioration drastique, voire une rupture, des performances des composants de puissance, limitées à ce jour par les propriétés physiques du silicium (Si). Les matériaux les plus prometteurs sont le carbure de silicium (SiC), le nitrure de gallium (GaN) et le diamant. Toutefois, le carbure de silicium et le nitrure de gallium présentent d'évidents avantages économiques par rapport au diamant. Par rapport au silicium, les principaux bénéfices apportés par ces matériaux sont un bon fonctionnement sur une large gamme de température, un champ électrique critique élevé, une saturation élevée de la vitesse de dérive des électrons et une grande conductivité thermique (sauf pour le GaN).

En outre, la réalisation d'un convertisseur à base de composants de puissance en silicium nécessite aujourd'hui l'utilisation de composants passifs volumineux et d'un système de refroidissement non négligeable. Le GaN permettra le développement de dispositifs pouvant commuter à plus haute fréquence que le Si : l'utilisation de composants GaN dans les convertisseurs de puissance permettrait donc de diminuer de façon spectaculaire la taille des composants passifs, du fait de l'augmentation de la fréquence de découpage du système, et de diminuer la taille du système de refroidissement car les composants GaN peuvent travailler à haute température. En outre, contrairement au SiC qui doit obligatoirement être réalisé par croissance cristalline sur un substrat de même composition et, en général, de faible diamètre (en général 100 mm maximum), le GaN peut être déposé

par hétéro-épitaxie sur des substrats en silicium, permettant ainsi une production sur des plaquettes de surfaces plus importantes (150 à 200 mm de diamètre) et bas coût.

C'est pour toutes ces raisons (excellentes propriétés électriques et coût de fabrication non prohibitif) que l'utilisation du GaN pour la conception des dispositifs de puissance du futur apparaît aujourd'hui comme une « évidence » pour de nombreux acteurs du domaine de l'électronique de puissance, depuis les fondeurs et les laboratoires de recherche jusqu'aux utilisateurs des circuits : le GaN devrait en effet permettre la conception de composants haute tension avec une chute à l'état passant réduite, travaillant à des fréquences et à des températures beaucoup plus élevées par rapport à des structures similaires en silicium. Le GaN permet donc de répondre aux quatre difficultés des systèmes énergétiques que sont le refroidissement, le poids, l'encombrement et le rendement.

Au début de nos travaux de thèse, l'interrupteur de puissance en GaN le plus répandu, utilisé essentiellement dans les applications radiofréquence, était le HEMT (High Electron Mobility Transistor) qui présente l'inconvénient, dans sa forme classique, d'être un interrupteur *normally-on*, c'est-à-dire qu'il est fermé même lorsqu'aucune tension n'est appliquée sur sa commande. Or, pour de nombreuses applications de l'électronique de puissance, un interrupteur *normally-off*, tel qu'un transistor MOS (MOSFET⁴) par exemple, est indispensable pour des raisons de sécurité et d'économie d'énergie.

L'objectif de ce travail de thèse était donc de développer les briques technologiques permettant la conception d'un interrupteur MOS de puissance *normally-off* en GaN. Ce travail a été effectué dans le cadre du projet ANR Blanc **MOreGaN** (Power **MOSFETs** realization on **G**allium **N**itride) relatif à la conception d'interrupteurs latéraux MOS en GaN sur substrat Silicium 2". Ce projet de 3 ans a démarré en novembre 2007 et impliquait outre le LAAS-CNRS (coordinateur), le CRHEA-CNRS, l'IMN et le LAPLACE.

Dans le premier chapitre, nous présentons tout d'abord les limites du silicium relatives aux performances des interrupteurs de puissance et nous montrons ensuite en quoi les semiconducteurs à large bande interdite, tels que le nitrure de gallium, répondent à ces exigences. Ainsi, nous présentons le projet MOreGaN et les étapes nécessaires à la réalisation d'un transistor MOS de puissance latéral en GaN.

4. MOSFET : transistor métal-oxyde-semi-conducteur à effet de champ

Dans le deuxième chapitre, nous abordons le travail effectué en termes de développement d'une filière technologique nécessaire à la réalisation de transistors MOS latéraux en GaN. Nous abordons particulièrement nos essais de dopage du GaN par implantation ionique ainsi que nos tests de gravure ionique sur des couches de GaN.

Enfin, dans le troisième chapitre, nous présentons dans un premier temps l'état de l'art sur la structure MOS sur GaN. Ensuite, nous décrivons les méthodes utilisées pour préparer la surface du GaN avant le dépôt d'oxyde, puis nous montrons plusieurs procédés et techniques de dépôt de dioxyde de silicium. Enfin, nous illustrons et analysons les caractéristiques électriques obtenues sur nos structures après avoir rappelé le formalisme nécessaire à l'analyse des résultats et nous terminons par une synthèse de nos résultats et établissons des perspectives pour les travaux à mener dans le futur.

Les interrupteurs de puissance : du silicium au nitrure de gallium

Sommaire

1.1	Introduction	5
1.2	Interrupteurs de puissance	6
1.3	Les matériaux à large bande interdite (grand gap)	19
1.4	Les composants en GaN	27
1.5	Objectif de la thèse	30
1.6	Conclusion	30

1.1 Introduction

Malgré de nombreux efforts pour économiser l'énergie, la demande en électricité devrait croître beaucoup plus rapidement que les autres sources d'énergie au cours des prochaines années. L'énergie électrique fournit environ un quart de l'énergie mondiale (25 % de la demande d'énergie finale). En 2006, la production électrique mondiale était d'environ 18800 TWh contre 5217 TWh en 1971. Entre 1990 et 2004, la croissance annuelle moyenne s'élevait à 2,9 % par an et a atteint 3,5 % en 2005. La demande et la production d'électricité devraient augmenter en moyenne de 2,5 % par an, pour atteindre un niveau deux fois plus élevé en 2030.

L'électronique de puissance est la technologie clé pour contrôler le flux d'énergie électrique de la source à la charge : elle est responsable de la fiabilité et de la stabilité de l'infrastructure d'alimentation dans le monde entier depuis les sources, en passant par la transmission et la distribution d'énergie dans une très grande variété d'applications dans l'industrie, telles que les systèmes de transport, les appareils ménagers, l'informatique et l'éclairage. Dans ce cadre, le marché des semiconducteurs est évalué à pour plus de 50 milliards de dollars en 2010 dans la gestion d'énergie. L'optimisation de cette gestion de-

mande des composants forte puissance, haute fréquence, haute température et présentant de faibles pertes en conduction et en commutation.

1.2 Interrupteurs de puissance

Les composants de puissance jouent le rôle d'interrupteurs de puissance qui basculent entre deux états :

- un état dit « passant » ou « ON », caractérisé par la résistance passante spécifique qui doit être la plus petite possible ($R_{ON} \cdot S$)¹ ;
- un état dit « bloqué » ou « OFF », caractérisé par la tenue en tension qui doit être la plus élevée possible (V_{DBR}).

Les composants de puissance sont généralement classés en composants unipolaires, comme le MOSFET, la diode Schottky, ... (figure 1.1.a) où un seul type de porteurs circule dans le composant et en composants bipolaires où les deux types de porteurs circulent comme la diode PN, le transistor bipolaire et l'IGBT (figure 1.1.b). Chaque type présente des avantages et des inconvénients. L'avantage des composants unipolaires réside dans de faibles pertes en commutation et un fonctionnement à haute fréquence mais ses inconvénients sont l'augmentation de la résistance passante spécifique et, par là même, des pertes en conduction avec l'augmentation de la tenue en tension recherchée. Par contre, pour les composants bipolaires, les avantages et les inconvénients sont inversés par rapport aux composants unipolaires : ils sont quasiment indépendants du dopage de la région N^- et présentent alors de faibles pertes en conduction mais de grandes pertes en commutation parce que le temps nécessaire pour évacuer les porteurs (électrons et trous) à la commutation est plus long.

La figure 1.2 représente différents composants de puissance dans le plan puissance-fréquence. Il existe un compromis entre la puissance commutée qui est le produit de la tension blocable par le courant maximum admissible à l'état passant (en VA) et leur fréquence d'utilisation. Les recherches menées sur les composants d'électronique de puissance visent à améliorer ce compromis. Ces deux propriétés sont dépendantes l'une de l'autre du fait des caractéristiques intrinsèques du semiconducteur utilisé, mais aussi du type et

1. $R_{ON} \cdot S$ est le produit de la résistance à l'état passant « R_{ON} » par la surface active « S »

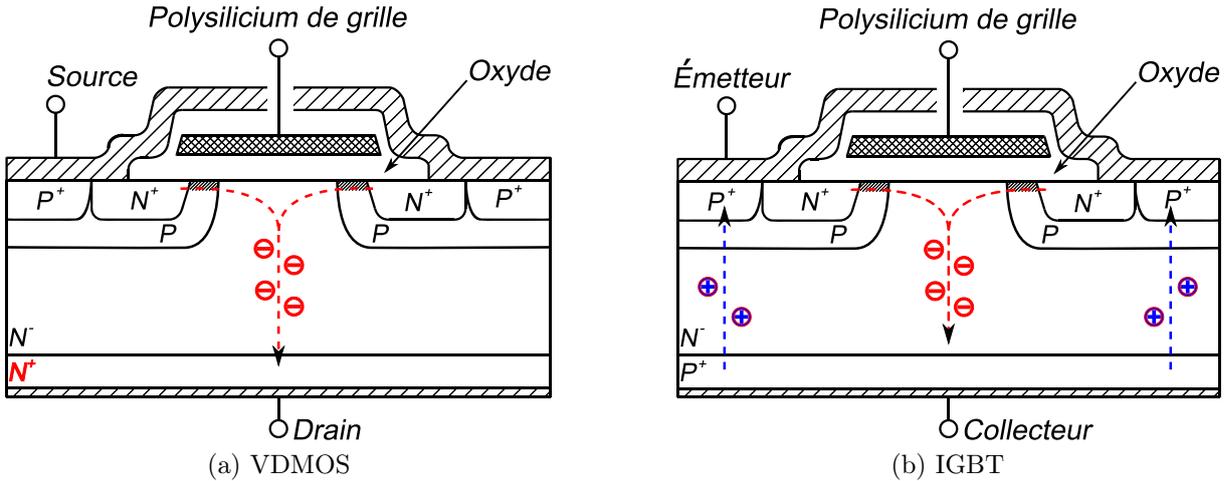


FIGURE 1.1 – Exemples de composants unipolaire (VDMOS) et bipolaire (IGBT).

de l'architecture du composant considéré, en prenant en considération aussi le compromis et les capacités de refroidissement du système. L'augmentation de la fréquence de fonctionnement ou de la puissance commutée par le système de puissance tend à augmenter la puissance dissipée par les composants. Ainsi, pour une capacité de refroidissement donnée, on peut soit augmenter la fréquence avec une diminution de la puissance commutée, soit augmenter la puissance commutée, mais à plus faible fréquence [Lefebvre 04].

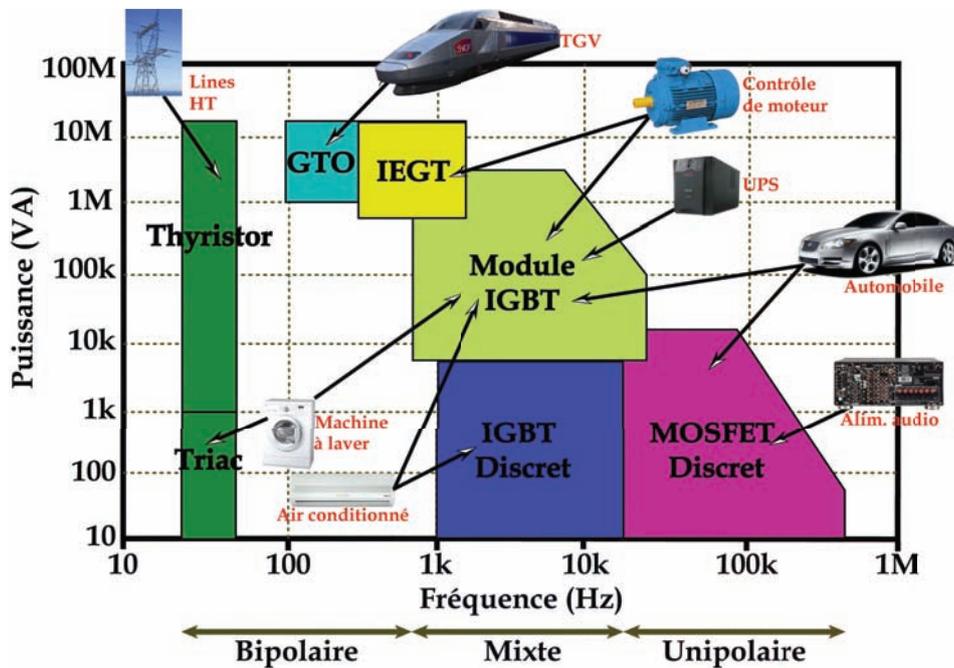


FIGURE 1.2 – Champs d'application des composants de puissance d'après [Nakagawa 08] en 2005.

1.2.1 Composants de puissance unipolaire : le MOSFET

Comme tous les composants de puissance, un transistor MOS de puissance (MOSFET) fonctionne entre deux états : le premier, dit « passant », se caractérise par la formation d'un canal d'inversion sous l'effet de la tension positive grille-source. Dans ces conditions, le composant est parcouru par un courant dont la valeur est fonction des paramètres physiques du matériau, de la géométrie et la technologie de la structure et des tensions appliquées. Le deuxième état, dit « bloqué », est obtenu à tension grille-source inférieure à une valeur dite de seuil pour laquelle seul un faible courant de fuite (conduction sous le seuil) est présent ; la quasi-totalité de la tension drain-source appliquée est alors supportée par la zone N^- dite zone de « *drift* » du transistor.

1.2.1.1 Fonctionnement à l'état passant

Les transistors MOS de puissance sont utilisés, à l'état passant, dans le régime non pincé. Dans ce régime, le canal N formé en surface de la région P pour un transistor NMOS assure la circulation des porteurs entre source et drain. Lorsqu'un transistor fonctionne à l'état passant, il se comporte donc comme une résistance, noté R_{ON} , qui impose une chute de tension aux bornes du composant. Cette chute de tension V_{ds} a tout simplement pour expression :

$$V_{ds} = R_{ON} \cdot I_d \quad (1.1)$$

où I_d est l'intensité du courant de drain.

Un des soucis majeurs et constants des fabricants de composants de puissance est de minimiser les pertes en conduction qui sont données par :

$$P_D = V_{ds} \cdot I_d = R_{ON} \cdot I_d^2 \quad (1.2)$$

Il est donc clair que la résistance à l'état passant doit être aussi faible que possible si l'on veut minimiser ces pertes.

1.2.1.2 Fonctionnement à l'état bloqué

Pour qu'un transistor MOS puisse fonctionner sans dégradation, il est indispensable de définir quelles sont les tensions maximales que l'on peut appliquer entre grille et source, d'une part, et entre drain et source, d'autre part. Le cas le plus contraignant est celui du régime bloqué pour lequel la tension drain-source est maximale. À ce titre, la tenue en tension V_{DBR} , ou tension de claquage, du transistor MOS est un facteur de mérite fondamental. À l'état bloqué, c'est la zone de transition de la jonction de drain qui supporte la tension. La mise en œuvre de dopages et de profondeurs convenablement choisis permettent d'éviter le perçage de la région P. La limite en tension provient essentiellement de l'effet d'avalanche à la jonction de drain, du fait que la zone de charge d'espace s'étend principalement dans la région peu dopée N^- .

Nous verrons, dans la suite de ce chapitre, que la tension de claquage et la résistance à l'état passant sont étroitement liées et doivent obéir à un compromis. En effet, la zone de drain N^- faiblement dopée a une double rôle : d'une part, elle supporte la quasi-totalité de la tension drain-source à l'état bloqué, et, d'autre part, elle procure un effet résistif important à l'état passant.

1.2.1.3 Le transistor VDMOS

La figure 1.3 montre une cellule élémentaire du transistor VDMOS². Ce dernier est fabriqué en utilisant le processus de double diffusion MOS. La source et la grille sont localisées à la surface de la puce alors que le drain se situe à l'arrière. À l'état passant, la tension grille-source V_{gs} est supérieure à la tension de seuil V_{T} et un canal d'inversion de type N est ainsi formé permettant le passage du courant entre le drain et la source. Ce courant passe, en grand partie, dans le volume de la structure à travers la zone de drift N^- mais une partie de ce courant passe en surface dans le canal et dépend de la mobilité des électrons dans la couche inversée.

La résistance du canal d'inversion est une limitation supplémentaire dans le cas des transistors VDMOS basse tension et elle est aussi importante dans le cas des nouveaux MOS de puissance fabriqués à base de carbure de silicium, en raison de la faible mobilité dans la couche inversée [Matsunami 02].

2. VDMOS : vertical double-diffusé MOS

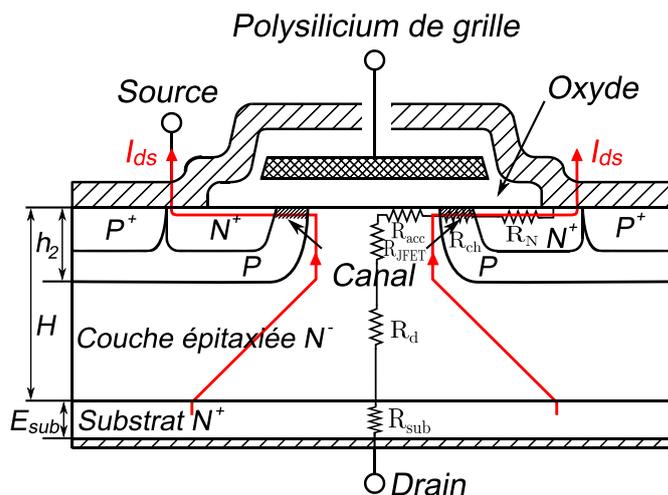


FIGURE 1.3 – Coupe schématique d'un transistor VDMOS.

La zone de drift N^- assure au transistor VDMOS la faculté de bloquer la tension. Pour une structure VDMOS bien optimisée [Gharbi 85, Baliga 87], la tension de claquage dépend du dopage et de l'épaisseur de la zone de drift (faible dopage et étendue suffisante de la charge d'espace). Ainsi, la forte résistance qui en découle peut être réduite par une augmentation de la surface active ou par l'utilisation de nouveaux concepts comme le concept de la Superjonction par exemple [Lorenz 99].

Le compromis universel entre la résistance à l'état passant et la tension de claquage est bien sûr imposé aux transistors VDMOS de puissance.

Concernant les « pertes en conduction », l'effort s'est porté en priorité sur la réduction de la valeur du produit de la résistance à l'état passant R_{ON} par la surface active de la puce S , que nous appellerons « résistance passante spécifique » [Sun 80]. Or, dans le cas d'un VDMOS, cette résistance est composée de plusieurs résistances en série : résistance du canal, résistance accumulée à la surface de la zone intercellulaire entre les diffusions P (source adjacentes), résistance JFET de la région entre les diffusions P, résistance de la zone volumique de drift N^- , résistance de substrat et résistances de contact. Pour un VDMOS basse tension, il est apparu qu'en réduisant à la fois la largeur de la source et la longueur du canal, c'est-à-dire en augmentant la densité d'intégration des composants élémentaires, la valeur de la résistance passante spécifique pouvait être fortement diminuée.

Pour un VDMOS haute tension, on considère que la résistance à l'état passant est équivalente à la résistance idéale de drift (on néglige alors les autres résistances) ; sa

valeur spécifique idéale peut alors être donnée par la relation (1.3) dans laquelle la mobilité dépend du dopage de la tension de claquage au travers de l'équation (1.4) [Hu 79] :

$$R_{ON} \cdot S(\Omega \cdot cm^2) = \frac{H - h_2}{q \cdot \mu_n \cdot N_D} \quad (1.3)$$

$$\mu_n(cm^2 \cdot V^{-1} \cdot S^{-1}) = 7,1 \times 10^2 \times V_{DBR}^{0,1} \quad (1.4)$$

En limitation de la zone de charge d'espace, Gharbi [Gharbi 85] a considéré que le champ électrique de claquage de la jonction principale restait égal à celui de la jonction en non limitation et a exprimé le couple « épaisseur-dopage » de la zone de drift suivant les relations suivantes :

$$(H - h_2)(cm) = 1,87 \times 10^{-6} \times V_{DBR}^{7/6} \quad (1.5)$$

$$N_D(cm^{-3}) = 1,85 \times 10^{18} \times V_{DBR}^{-4/3} \quad (1.6)$$

En utilisant les équations (1.3), (1.4), (1.5) et (1.6), on trouve la limite du silicium des transistors VDMOS (§ 1.2.3) :

$$R_{ON} \cdot S(\Omega \cdot cm^2) = 8,9 \times 10^{-9} \times V_{DBR}^{2,4} \quad (1.7)$$

1.2.1.4 Le transistor LDMOS

Un tel dispositif se trouve limité sur deux plans : la densité d'intégration et la tenue en tension. Si on désire mettre ensemble sur une même puce plusieurs interrupteurs indépendants, il faut choisir une technologie coplanaire où toutes les prises de contact sont en surface. Sur ce point, les transistors à structures horizontales sont plus intéressants que les transistors VDMOS ; la figure 1.4.a montre une coupe schématique du transistor LDMOS³ classique. La structure d'un LDMOS à enrichissement à canal N se compose d'un substrat P⁺, puis d'une couche enterrée N⁺ et enfin d'une région de drift faiblement dopée N⁻ située entre la fin du canal et le drain N⁺. Le contact de drain se situe sur

3. LDMOS : latéral double-diffusé MOS

la face supérieure de la puce. Sa résistance à l'état passant est plus grande que dans les structures verticales et, de plus, la présence des trois contacts sur la face supérieure limite la densité d'intégration. La tenue en tension d'un tel dispositif est limitée à des valeurs maximales de 250V, par l'avalanche qui se produit au droit de la jonction cylindrique P/N⁻ ou en surface du silicium à la fin de l'électrode de grille [Bouanane 92].

1.2.1.5 Le transistor LDMOS Resurf

Pour augmenter la tension de claquage du LDMOS, on met en œuvre la structure LDMOS Resurf (Reduced surface field) illustrée sur la figure 1.4.b. Cette structure est obtenue en élaborant l'épitaxie N⁻ non plus sur une couche N⁺ mais sur un substrat P faiblement dopé. Ce substrat P⁻ doit être relié à la source à travers la diffusion P, pour que la diode plane ainsi formée soit polarisée en inverse et soutienne, dans certaines conditions, la tension drain-source. Si la distance entre la source et la diffusion N⁺ de drain est telle que le perçage de la zone N⁺ drain soit effectif, le claquage peut s'opérer à la jonction plane N⁻/P⁻ permettant ainsi d'améliorer nettement la tension de claquage par rapport à la structure LDMOS classique. Soulignons, en particulier, que le gain obtenu en tension de claquage n'affecte en rien la résistance à l'état passant qui reste identique à celle du LDMOS classique. Rappelons que ce dispositif a permis aux circuits intégrés de puissance monolithiques de présenter des tensions de claquage supérieures à 250 V.

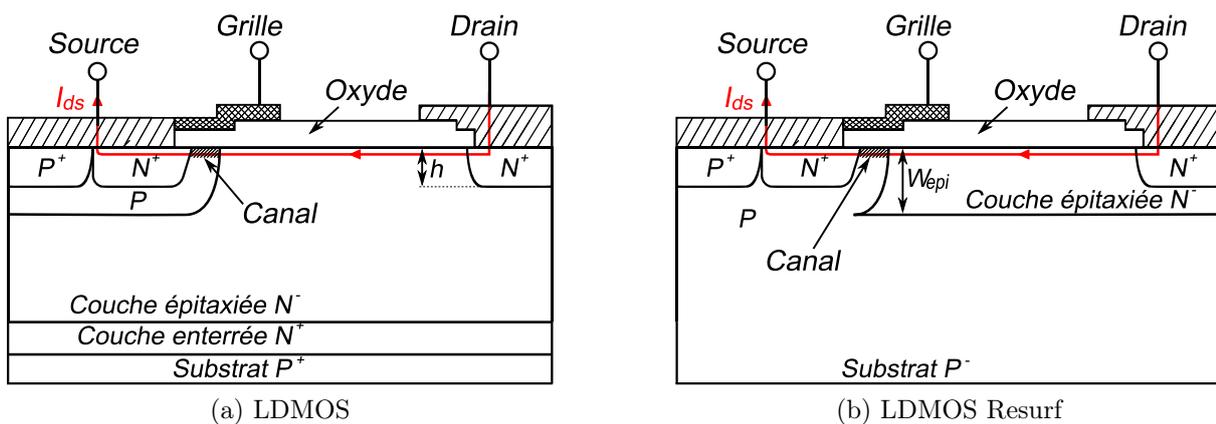


FIGURE 1.4 – Coupe schématique d'un transistor (a) LDMOS et (b) LDMOS Resurf.

La limite du silicium pour un transistor LDMOS s'écrit [Morancho 04] :

$$R_{ON} \cdot S (\Omega \cdot cm^2) = 1,66 \times 10^{-14} \times h^{-1} \times V_{DBR}^{3,56} \quad (1.8)$$

h étant la profondeur de la région N^+ de drain.

La limite du silicium pour un transistor LDMOS Resurf s'écrit :

$$R_{ON} \cdot S(\Omega \cdot cm^2) = 2,04 \times 10^{-6} \times W_{epi}^{5/12} \times V_{DBR}^2 \quad (1.9)$$

W_{epi} étant l'épaisseur de la zone épitaxiée, le choix du dopage de celle-ci permettant de repousser le claquage prématuré de la structure [Fujihira 97].

1.2.1.6 Le transistor MOS de puissance à Superjonction

Le concept des transistors MOS de puissance à Superjonction a permis de repousser notablement les limites de tenue en tension des composants unipolaires. Il est basé sur le remplacement de la zone de drift N^- par la répétition de zones alternativement dopées P et N afin d'augmenter la surface de la jonction principale (figure 1.5.a). Ceci permet au champ électrique de se développer non seulement verticalement, comme dans le cas des structures conventionnelles, mais aussi latéralement, le claquage dans ces structures dépendant essentiellement de la différence de niveaux de dopage et de l'épaisseur des zones N et P introduites et non plus du couple dopage-épaisseur de la zone de drift N^- . Dans le cas d'un transistor à canal N, la résistance à l'état passant, quant à elle, dépend du nombre et du dopage des zones N mises en parallèle.

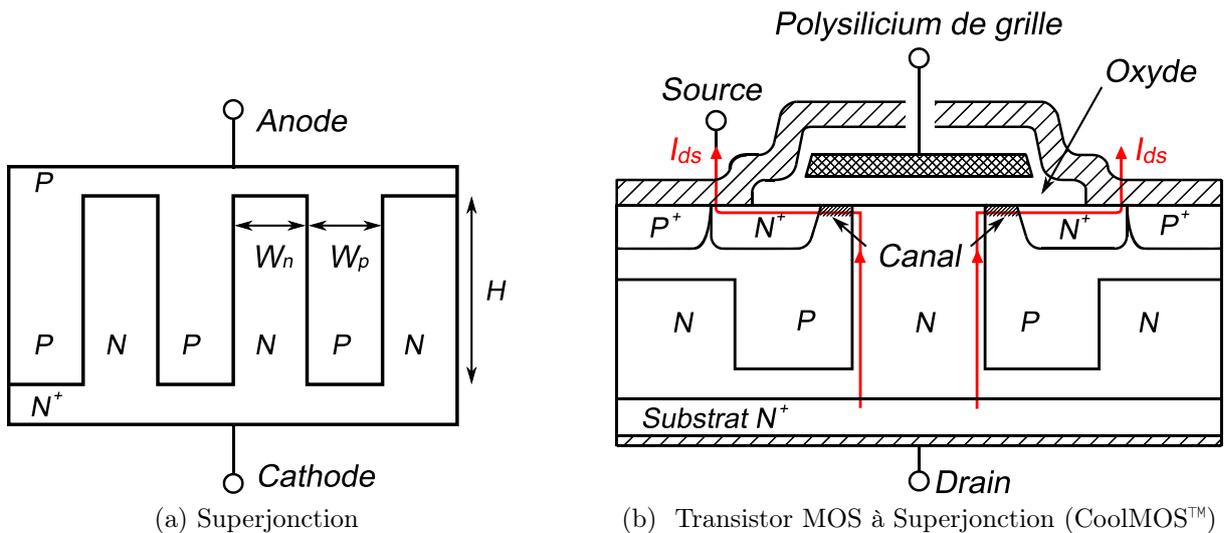


FIGURE 1.5 – Coupe schématique de la Superjonction et d'une cellule d'un transistor MOS à Superjonction.

Le premier transistor MOS à Superjonction, appelé CoolMOS™, a été fabriqué et commercialisé par la société Infineon [Lorenz 99]. Ce transistor (figure 1.5.b) présente, pour une tension de claquage de 600 V, une résistance passante spécifique cinq fois plus faible que celle d'un transistor VDMOS conventionnel [Lorenz 99]. En outre, cette résistance est plus faible que la limite théorique du silicium des composants unipolaires verticaux. Dans le cas des structures à Superjonction verticales, Fujihira [Fujihira 97] a exprimé la résistance passante spécifique idéale en fonction de la tension de claquage pour $N_A = N_D$ par la relation :

$$R_{ON} \cdot S(\Omega \cdot cm^2) = 1,98 \times 10^{-1} \times W^{5/4} \times V_{DBR} \quad (\text{pour } W_n = W_p = W \ll H) \quad (1.10)$$

1.2.1.7 Le transistor MOS à îlots flottants : le FLIMOS

Une autre solution permettant de réduire la résistance spécifique à l'état passant des composants unipolaires a été proposée pour la première fois au LAAS en 1999 [Cézac 02]. Cette solution consiste à introduire des îlots P fortement dopés dans la zone N^- de drift d'une structure VDMOS classique (figure 1.6), afin de réduire le champ électrique à la jonction principale. Ainsi, ces îlots flottants jouent le rôle de diviseurs de champ électrique exactement comme les anneaux de garde pour les jonctions planar. Le claquage dépend alors du nombre de puits introduits et du dopage de la zone de drift. Ainsi, pour une structure verticale à îlots flottants bien optimisée, le niveau de dopage de la zone de drift est supérieur à celui de la structure verticale conventionnelle de même tension de claquage.

L'expression de la limite du silicium, dans le cas des structures FLIMOS verticales à n îlots flottants, peut donc être calculée en considérant que la résistance de la zone de drift est la somme de $(n + 1)$ résistances de drift identiques en série. Dans ce cas, la limite du silicium des structures FLIMOS verticales à « n » îlots flottants peut être donnée par :

$$R_{ON} \cdot S(\Omega \cdot cm^2) = 1,78 \times 10^{-8} \times (n + 1)^{-1,4} \times V_{DBR}^{2,4} \quad (1.11)$$

1.2.2 Composants de puissance bipolaire : l'IGBT

Le transistor bipolaire à grille isolée (IGBT) combine un transistor bipolaire PNP et un MOSFET, profitant ainsi partiellement des avantages de chacun, respectivement faibles

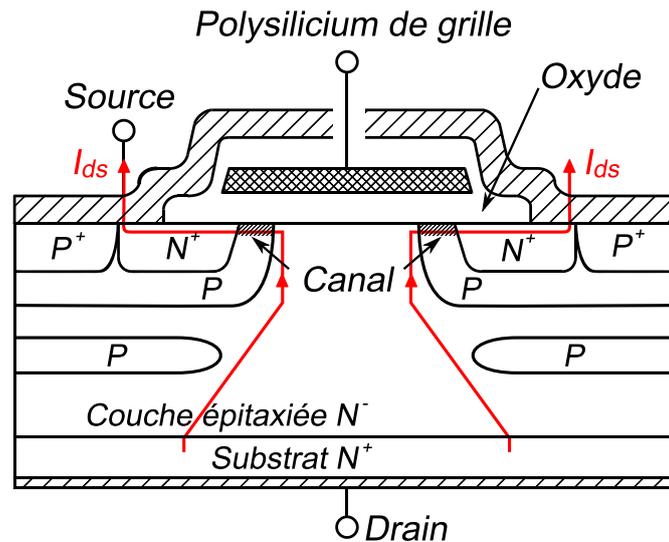


FIGURE 1.6 – Coupe schématique d'un transistor FLIMOS.

pertes en conduction et rapidité. L'IGBT conserve la simplicité de commande en tension du MOSFET. Son régime transitoire est proche de celui du MOSFET, augmenté d'effets d'accumulation de charges due à la composante de courant des porteurs minoritaires. En plus d'une réduction éventuelle de la durée de vie des porteurs dans la région dopée N^- , l'efficacité d'injection de la jonction émetteur-base interne est volontairement réduite. Deux technologies sont couramment utilisées.

1.2.2.1 L'IGBT Non-Punch-Through

La structure IGBT NPT (Non-Punch-Through) est très proche de celle du transistor MOSFET vertical. La différence principale réside dans la présence d'une couche P^+ (figure 1.7), à la place du drain N^+ du transistor VDMOS, qui injecte des porteurs minoritaires dans la base et devient ainsi le collecteur du PNP ou l'anode du transistor IGBT. Cette structure est appelée Non-Punch-Through (NPT) car la base est suffisamment profonde pour que la zone de charge d'espace ne puisse jamais atteindre la couche d'injection P^+ lorsque le transistor est à l'état bloqué. Quand l'IGBT est en conduction, le canal du MOSFET injecte des électrons dans la base et permet un effet transistor dans la partie bipolaire PN^-P^+ . Par rapport au courant total, le courant d'électrons circulant dans le canal du transistor MOSFET est réduit de la quantité du courant de trous circulant directement de la base N^- vers l'émetteur P .

La base, assurant la tenue en tension de l'IGBT au blocage, présente une extension toujours plus grande que la longueur de diffusion des porteurs minoritaires, rendant le gain en courant malheureusement bas (typiquement compris entre 0,5 et 2). On garde ainsi une certaine rapidité pour des pertes en conduction réduites par rapport au transistor MOS de puissance.

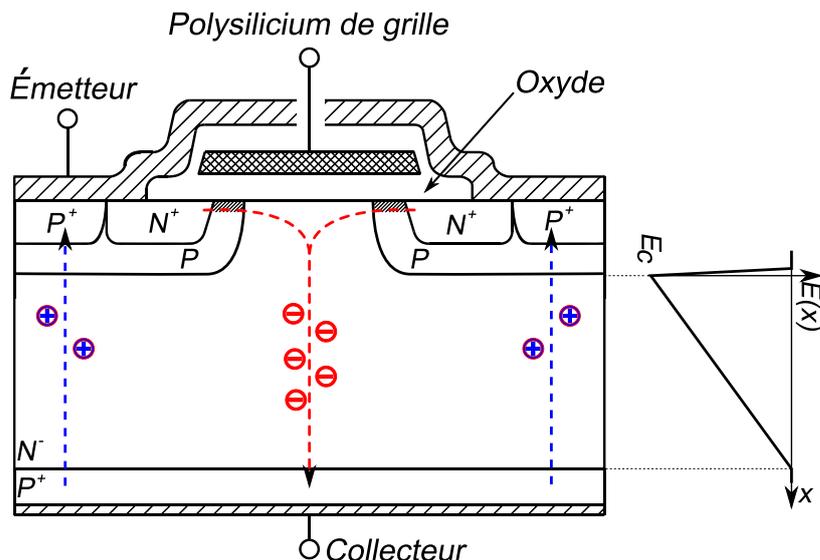


FIGURE 1.7 – Coupe schématique d'un IGBT Non-Punch-Through et répartition du champ électrique pour $V_{AK} \sim V_{BR}$.

1.2.2.2 L'IGBT Punch-Through

La technologie Punch Through (PT) permet de diminuer les pertes en conduction en raccourcissant la base [Rahimo 01]. Une décroissance plus rapide du champ électrique obtenue par un dopage N plus important est rendue possible dans la zone de base proche du collecteur. Le profil du champ électrique résultant le long de la base est trapézoïdal (figure 1.8). En conséquence, la zone de charge d'espace peut occuper totalement la région faiblement dopée N^- de base ; c'est donc une jonction tronquée qui assure dans ce cas la tenue en tension. Dans cette technologie, l'épaisseur de la région N^- peut être minimisée pour améliorer à la fois les performances dynamiques et en conduction.

En diminuant l'épaisseur de la région N^- , le gain en courant devient plus fort que dans la structure IGBT précédente mais il n'est plus contrôlé par le niveau du dopage de l'émetteur [Bauer 02]. Pour conserver des pertes en commutation faibles, la durée de vie des porteurs dans la zone tampon doit être réduite par irradiation ou par d'autres

méthodes. D'ailleurs, le développement des techniques de contrôle de la durée de vie des porteurs reste le problème majeur de l'amélioration des performances des IGBTs PT. L'inconvénient principal de la structure PT est le coût de fabrication des couches épitaxiées, en particulier pour des tensions de blocage élevées ($V_{AK} > 1,2 \text{ kV}$).

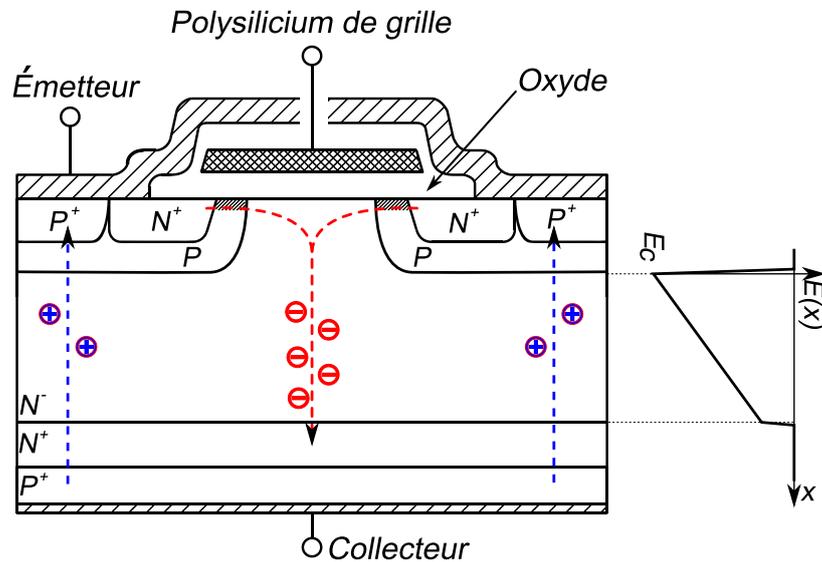


FIGURE 1.8 – Coupe schématique d'un IGBT Punch-Through et répartition du champ électrique pour $V_{AK} \sim V_{BR}$.

1.2.3 Les limites du silicium

Nous avons vu précédemment que la tension de claquage et la résistance à l'état passant étaient étroitement liées au travers de la couche épitaxiée N^- dont le rôle est double.

D'une part, elle supporte la tenue en tension à l'état bloqué et, d'autre part, elle a un effet résistif important à l'état passant (via R_{ON}). On a alors :

$$R_{ON} \cdot S (\Omega \cdot \text{cm}^2) = \alpha \cdot V_{DBR}^\beta \quad (1.12)$$

où α et β sont deux constantes réelles positives.

Cette relation définit la « limite du silicium ». Lorsqu'un composant de puissance doit soutenir une tension donnée, sa résistance passante spécifique ne peut pas être plus faible que cette limite fondamentale. Le compromis entre $R_{ON} \cdot S$ et V_{DBR} est donc une des principales caractéristiques des composants de puissance.

La figure 1.9 montre une comparaison entre les limites du silicium pour le VDMOS conventionnel, le LDMOS avec $h = 0,25 \mu\text{m}$, le LDMOS Resurf avec $W_{\text{epi}} = 1 \mu\text{m}$, les MOS à Superjonction avec $W = 2, 4$ et $6 \mu\text{m}$, les FLIMOS avec $n = 1, 2$ et 3 et la limite de l'IGBT donnée par [Nakagawa 08].

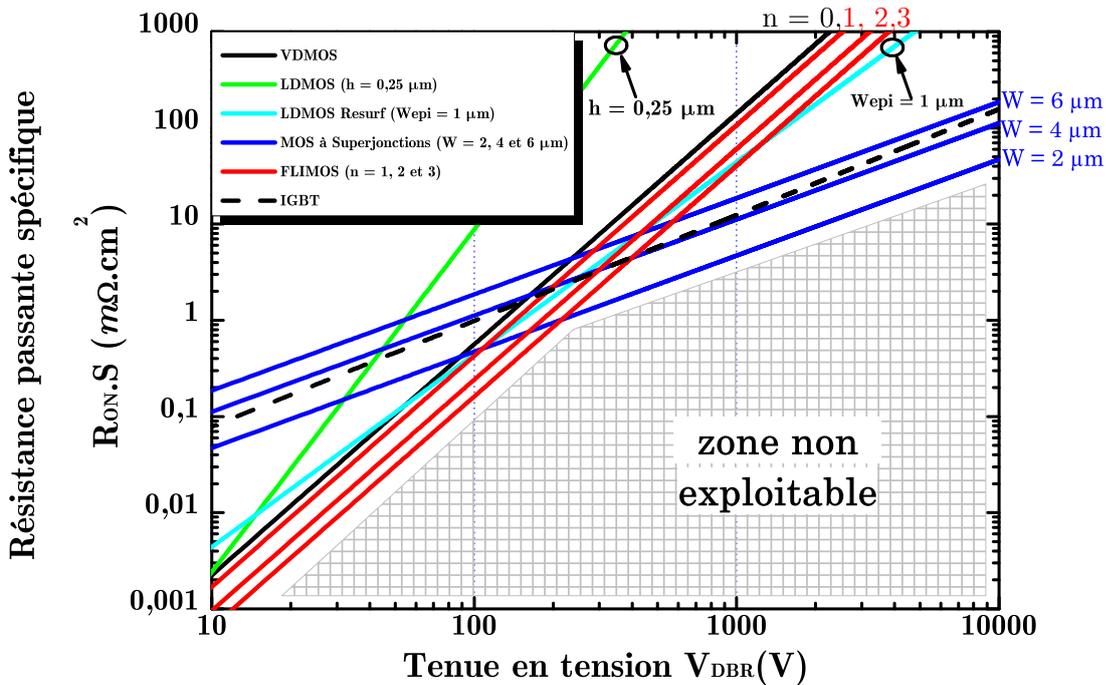


FIGURE 1.9 – Limites du silicium, « $R_{\text{ON}} \cdot S / V_{\text{DBR}}$ », dans le cas des composants unipolaires et bipolaires (IGBT) [Nakagawa 08]. La zone hachurée est non exploitable par le silicium.

Pour les faibles tensions de claquage ($V_{\text{DBR}} < 100 \text{ V}$), la réduction de la résistance spécifique des structures MOS à Superjonction verticales n'est pas significative. En effet, il faut réaliser des structures avec des bandes très fines pour que l'amélioration de cette résistance soit effective mais la fabrication des couches fines avec un dopage très élevé présente une difficulté technologique. De plus, un autre problème à résoudre sera d'éviter le claquage par perçage dans la zone du canal à cause du fort dopage des bandes N et P introduites. En basse tension, les structures MOS conventionnelles (VDMOS, LDMOS, LDMOS Resurf) sont toujours utilisées.

Les structures FLIMOS présentent un bon compromis pour des tensions de claquage moyennes ($100 < V_{\text{DBR}} < 300 \text{ V}$); en augmentant le nombre d'îlots (n), il est possible d'améliorer les performances de ces transistors.

Pour des tensions de claquage plus élevées (autour de 600 V), les structures FLIMOS, MOS à Superjonction et l'IGBT présentent des performances comparables et le choix de la structure dépend alors de la fréquence de fonctionnement et du coût de fabrication.

Enfin, pour les structures haute tension ($V_{\text{DBR}} > 1000 \text{ V}$), la réduction de la résistance passante spécifique est très significative des MOS à Superjonction. C'est donc en haute tension que ces structures sont intéressantes. De même, l'IGBT semble une bonne solution puisque ses limites sont comparables à celles des transistors MOS à Superjonction. De plus, sa fabrication technologique est moins coûteuse. Le choix dépend alors fortement de la fréquence de fonctionnement.

Les besoins de nouvelles applications de l'électronique de puissance exigent une électronique fiable, rapide, de faibles pertes en conduction et en commutation et un fonctionnement à des températures et des tensions très élevées [Lefebvre 04]. Le silicium ne peut pas répondre à ces besoins à cause de ses propriétés physiques et électroniques qui limitent son utilisation dans beaucoup d'applications de puissance et notamment dans l'électronique des transports du futur (automobiles, trains, avions). La zone hachurée de la figure 1.9 ne peut pas être couverte par le silicium et, ce, même avec des architectures complexes. C'est donc vers de nouveaux matériaux, et en particulier vers les semiconducteurs présentant une grande hauteur de bande interdite (autour de 3 eV) que la recherche s'est focalisée ces dernières années pour répondre aux exigences citées précédemment.

1.3 Les matériaux à large bande interdite (grand gap)

Comme nous l'avons déjà indiqué, une solution pour dépasser les limites du silicium consiste tout simplement à changer de matériau : les matériaux semiconducteurs à large bande interdite représentent en effet un grand avenir pour les composants de puissance destinés à fonctionner à haute température et en haute tension.

1.3.1 Propriétés des matériaux à large bande interdite

En effet, il est bien connu que, du fait de l'agitation thermique dans le réseau cristallin, la hauteur de la bande interdite diminue lorsque la température augmente pouvant à l'extrême rendre le matériau conducteur au-delà des tolérances. Dans ce cadre, une bande

interdite large induit une faible densité de porteurs intrinsèques, ce qui permet d'envisager des températures sensiblement plus élevées ; c'est par conséquent dans ce sens que nos recherches sont orientées.

De plus, le champ de rupture critique des matériaux semiconducteurs est lié à leur énergie de bande interdite [Kyuregyan 89, Chow 02]. En effet, plus la hauteur de la bande interdite est grande et plus le champ de claquage est grand. Par conséquent, ces matériaux présentent des propriétés de tenue en tension exceptionnelles et très appropriées pour les applications en électronique de puissance. Par exemple, le dopage de la zone de drift pourra être augmenté et son épaisseur réduite. Ainsi, à l'état passant, la résistance de la zone drift ne sera plus un handicap pour les composants MOS de puissance fabriqués avec des matériaux semiconducteurs à grand gap.

Les matériaux les plus prometteurs dans les applications de puissance haute température sont le carbure de silicium (SiC), le nitrure de gallium (GaN) et le diamant.

(a) Facteur de mérite de Baliga (BFM) : le facteur de mérite de Baliga [Baliga 87] est utile pour comparer différents matériaux semiconducteurs dans les applications de puissance haute tension. Il prend en compte la mobilité des porteurs et la permittivité diélectrique du matériau ainsi que le champ électrique critique. Il est plutôt utilisé dans les applications basse fréquence où les pertes en conduction sont dominantes. Il apporte une appréciation en termes de tenue en tension. Il s'écrit :

$$\text{BFM} = \varepsilon_r \mu_n E_c^3 \quad (1.13)$$

(b) Facteur de mérite de Baliga pour les applications haute fréquence (BHFM) : Ce facteur prend en compte la mobilité des porteurs et le champ électrique critique. Il est utilisé dans les applications haute fréquence et nous informe sur le compromis entre pertes en commutation et tenue en tension.

$$\text{BHFM} = \mu_n E_c^2 \quad (1.14)$$

Le tableau 1.1 donne les principales propriétés électriques des matériaux semiconducteurs conventionnels et à large bande interdite. Le diamant présente les propriétés les

	Semiconducteurs conventionnels		Semiconducteurs grand gap			
	Si	GaAs	6H-SiC	4H-SiC	GaN	Diamant
Largeur de bande interdite E_g (eV)	1,12	1,43	3,03	3,26	3,39	5,45
Mobilité des électrons μ_n ($\text{cm}^{-2}\cdot\text{V}^{-1}\cdot\text{s}^{-1}$)	1450	6500	85	980	1250	2000
Mobilité des trous μ_p ($\text{cm}^{-2}\cdot\text{V}^{-1}\cdot\text{s}^{-1}$)	450	400	101	115	35	2000
Champ critique de claquage E_c ($\text{MV}\cdot\text{cm}^{-1}$)	0,3	0,4	2,5	3	3,3	10
Concentration intrinsèque des porteurs n_i (cm^{-3})	$1,1 \times 10^{10}$	$2,1 \times 10^6$	$2,3 \times 10^{-6}$	$8,2 \times 10^{-9}$	1×10^{-10}	$1,6 \times 10^{-27}$
Conductivité thermique λ ($\text{W}\cdot\text{cm}^{-1}\cdot\text{K}^{-1}$)	1,412	0,455	4,9	4,9	1,3	20
Permittivité relative ϵ_r	11,8	13,1	9,66	10,1	9,5	5,7
Vitesse de saturation des électrons ν_{sat} ($\times 10^7 \text{ cm}\cdot\text{s}^{-1}$)	1	1	2	2	2,2	2,7
^(a) BFM/BFM _{%Si}	1	15,6	110	130	650	4110
^(b) BHFM/BHFM _{%Si}	1	10,8	16,9	16,9	77,8	470

TABLEAU 1.1 – Comparaison des propriétés électriques des semiconducteurs conventionnels et grand gap à 300 K.

plus avancées pour les applications de puissance, suivi par le nitrure de gallium qui peut être très intéressant pour les applications optoélectroniques et de puissance grâce à son gap direct et son champ électrique de claquage 10 fois supérieur à celui du silicium. Par contre, il présente la conductivité thermique la plus faible, comparativement aux autres matériaux et c'est environ la même que le silicium.

Le carbure de silicium présente plusieurs types de substrats dont deux intéressants pour l'électronique de puissance ; le 4H-SiC et le 6H-SiC, qui ne diffèrent que par leur mobilité et la structure cristalline. En effet, la mobilité dans le 4H-SiC est isotrope et supérieure à la mobilité anisotrope des électrons dans le cas du 6H-SiC.

D'après le tableau 1.1, on observe que les matériaux semiconducteurs à grand gap possèdent un champ de claquage beaucoup plus élevé que celui du silicium, leur procurant

une tenue en tension au moins 10 fois supérieure. Par conséquent, pour une même tenue en tension, un composant en matériau semiconducteur grand gap peut être réalisé avec une épaisseur dix fois plus faible ou bien avec un dopage 100 fois plus élevé de la région de dérive d'une jonction PN⁻. Ces améliorations permettront de produire des composants de plus faible résistance et donc des pertes à l'état passant minimisées. En effet, pour une jonction PN⁻, la tension de claquage théorique dépend du champ critique de claquage du matériau semiconducteur utilisé selon la relation :

$$V_{DBR}(V) = \frac{\varepsilon_0 \cdot \varepsilon_r \cdot E_c^2}{2 \cdot q \cdot N_d} \quad (1.15)$$

où ε_0 et ε_r représentent les permittivités du vide et du semiconducteur respectivement, q est la charge élémentaire de l'électron, N_d le dopage de la zone N⁻ et E_c le champ critique de claquage.

La résistance passante spécifique idéale à l'état passant peut être donnée par la relation suivante [Fujihira 97] :

$$R_{ON} \cdot S(\Omega \cdot cm^2) = \frac{27 \cdot V_{DBR}^2}{8 \cdot \varepsilon_0 \cdot \varepsilon_r \cdot \mu_n \cdot E_c^3} \quad (1.16)$$

où μ_n est la mobilité des électrons.

La figure 1.10 montre clairement la supériorité des matériaux semiconducteurs grand gap par rapport au silicium. On peut noter également que, pour un composant unipolaire avec des pertes à l'état passant convenables (inférieures à 1 $\Omega \cdot cm^2$), la limite du silicium est d'environ 1 kV alors que les matériaux semiconducteurs grand gap permettent de réaliser des composants dépassant 10 kV. Pour les applications de puissance avancées situées dans la zone hachurée de la figure 1.10, seuls les semiconducteurs à large bande interdite peuvent donc répondre au besoin.

En particulier, le diamant est le matériau qui présente les meilleures propriétés électriques et thermiques. Il est ainsi capable, grâce à sa faible concentration intrinsèque, de fonctionner à de très hautes températures. Par contre, son processus de fabrication est très peu avancé et nécessite des températures très élevées et difficile à mettre en œuvre. Toutefois, cette manière de calculer les limites théoriques du matériau ne prend pas en compte certains aspects technologiques pouvant jouer un rôle important comme, par exemple, la

variation de la mobilité en fonction du dopage ; il ne tient pas compte non plus de l'une des contraintes technologiques majeures dans le cas du diamant, qu'est la profondeur du niveau d'ionisation des dopants, qui affecte directement la conductivité de la zone de drift et donc la résistance passante spécifique des composants [Civrac 09].

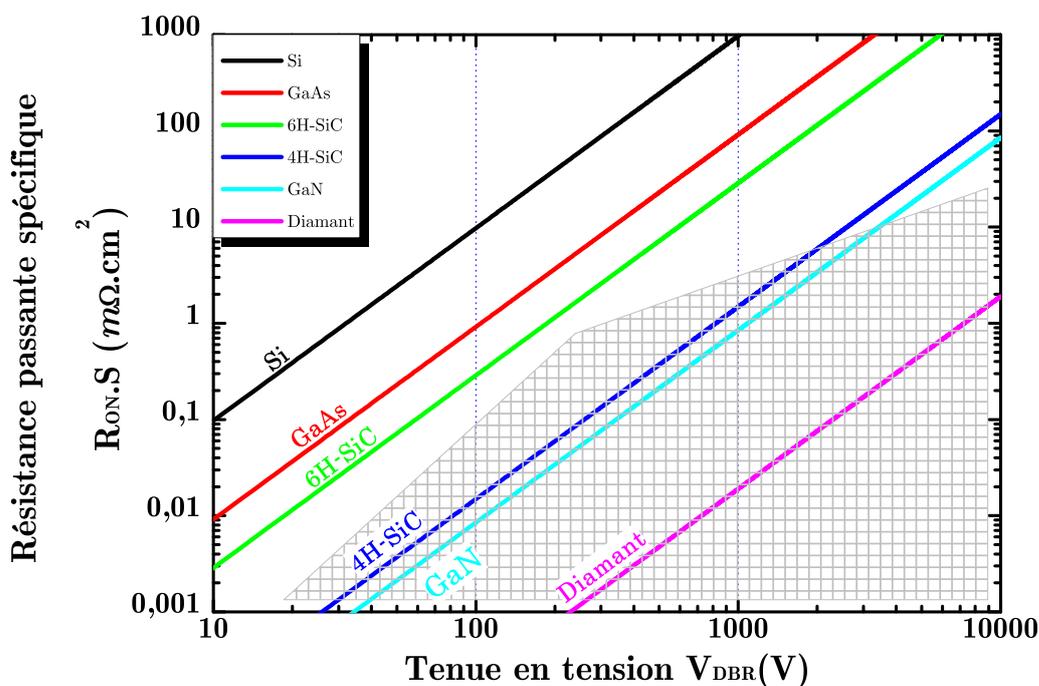


FIGURE 1.10 – Limites théoriques du silicium, de l'arséniure de gallium et des matériaux semiconducteurs grand gap en terme de compromis « résistance passante spécifique/tenue en tension ».

Le carbure de silicium est le matériau semiconducteur à large bande interdite qui présente une technologie bien avancée par rapport au Diamant et GaN ; des composants de puissance en carbure de silicium sont commercialisés actuellement. Le transistor JFET en SiC est l'interrupteur le plus avancé dans son développement ; ses performances permettent de fonctionner à 300 °C. Le grand désavantage de ce matériau est le prix élevé de ses substrats massifs et des épitaxies associées (~ 100 fois plus cher que l'équivalent en silicium) qui rend le rapport qualité/prix discutable.

Le nitrure de gallium, quant à lui, a été découvert en 1875 en France par Lecoq de Boisbaudran à l'aide de procédés d'analyse spectroscopique de la blende provenant de Pierrefitte dans les Pyrénées. Il fut étudié dans les années 1970 puis abandonné en raison

des difficultés de synthèse. Dans les années 90, sous l'impulsion de groupes japonais, des progrès furent réalisés sur la synthèse du cristal. En France, entre 1997 et 2000 la conception et la mise au point du prototype d'un nouveau réacteur EJM (Épitaxie par Jets Moléculaires ou MBE pour Molecular Beam Epitaxy) à vocation Recherche et Développement (R&D) a permis la croissance des matériaux nitrures de type GaN. Il a d'abord émergé en optoélectronique grâce à son gap direct, en haute fréquence (composants à effet de champ HEMT) grâce à sa mobilité et sa vitesse de saturation des électrons supérieures à celles du carbure de silicium et en haute température et haute tension grâce à son champ critique de claquage élevé. Jusqu'alors, les technologies bipolaires HF (HBTs) n'ont pu émerger en raison des difficultés de dopage type P conférant des résistances de base trop importantes. Cependant, plusieurs travaux de recherche sont actuellement en cours pour résoudre les problèmes liés au processus technologique :

- le GaN n'existe pas dans son état liquide, ce qui rend difficile l'obtention de substrats massif en GaN. Les couches proposés actuellement sont fabriquées par une croissance sur des substrats en saphir, en carbure de silicium ou en silicium afin de diminuer le coût de fabrication ; plus récemment sont apparus des substrats massifs en GaN [Chu 05]. Le choix du substrat doit donc se faire sur la base d'un compromis entre le niveau de performances, de coût et de fiabilité du dispositif ;
- l'oxydation thermique, qui est très utilisée dans la fabrication des transistors MOS en silicium, n'est pas possible sur le GaN et elle doit être remplacée par d'autres techniques moins efficaces comme le dépôt de diélectrique ;
- le dopage de type P reste problématique ;
- la densité de défauts dans les couches épitaxiées proposées est non négligeable.

Concernant les interrupteurs, les applications haute tension (1 – 10 kV) ne peuvent utiliser que des IGBTs et des thyristors en silicium à ce jour. Dans le futur, des composants unipolaires (HEMTs, MOSFETs) en GaN pourraient remplacer ces composants et permettraient d'augmenter la fréquence et la température de fonctionnement.

1.3.2 Choix du GaN

Le travail sur les matériaux semiconducteurs à large bande interdite s'intensifie depuis quelques années. Les propriétés électriques et physiques de ces matériaux sont très

intéressantes pour les concepteurs car les composants qui en découlent promettent des améliorations en termes de performances par rapport à leurs homologues à base de silicium. En particulier, leur capacité à fonctionner à des niveaux supérieurs en température, densité de puissance, tension et fréquence les rendent très intéressants pour une utilisation dans les futurs systèmes électroniques de puissance. Mis à part le diamant, deux autres semiconducteurs à large bande interdite semblent très prometteurs pour l'avenir des interrupteurs et RF de puissance : le nitrure de gallium (GaN) et le carbure de silicium (SiC).

Le tableau 1.1 compare les propriétés du Si, du GaN et du 4H-SiC. Ces propriétés montrent un impact notable au niveau des performances des composants. En effet, comme l'illustre la figure 1.10, le GaN et le SiC présentent tous les deux des propriétés supérieures au Si pour les interrupteurs de puissance.

En particulier, le champ critique élevée du GaN et du SiC permet à ces dispositifs de fonctionner à des tensions plus élevées et des courants de fuite plus faibles que dans les composants en Si. Une grande mobilité des électrons et une vitesse de saturation électronique importante permettent de fonctionner à haute fréquence. Par ailleurs, alors que la mobilité de Si est plus élevée que celle du SiC, la mobilité des électrons dans GaN est aussi plus élevée que dans le SiC, ce qui montre finalement que le GaN devrait être un candidat potentiel pour les applications haute fréquence. Par contre, une conductivité thermique élevée traduit la capacité à dissiper la chaleur ; le SiC, présentant une conductivité thermique supérieure au GaN et au Si, peut théoriquement fonctionner à des densités de puissance plus élevées. La conductivité thermique relativement faible du GaN pose donc le problème de l'évacuation de la chaleur dans la conception de ces nouveaux composants. Cet handicap du GaN peut être partiellement levé en utilisant un substrat bien adapté comme le SiC.

Les améliorations importantes ont été apportées à la qualité des matériaux à la fois pour SiC et pour GaN au cours des dernières années. Le substrat SiC est beaucoup plus avancé mais aussi coûteux. Le coût des substrats massifs SiC avec une épitaxie SiC en 4 pouces vaut 100 fois le prix d'un substrat Si. De même, le GaN peut être élaboré par épitaxie sur des substrats en silicium, ce qui réduit énormément le coût par rapport au SiC ; cette voie semble d'ailleurs très prometteuse et son développement est grandissant.

Dans le domaine de l'électronique de puissance, beaucoup de travaux de recherche ont déjà été menés sur le carbure de silicium depuis une quinzaine d'années : des diodes Schottky et des interrupteurs de puissance (essentiellement le JFET) sont déjà disponibles dans le commerce.

Ces dernières années, le nitrure de gallium a pris beaucoup d'essor non seulement pour les applications optoélectroniques et RF, mais aussi pour les applications de puissance. Il est déjà commercialisé en optoélectronique. Cependant, ses applications en interrupteurs de puissance ont encore besoin de nouvelles recherches sur la qualité du matériau, le traitement de surface et la conception de dispositifs. Beaucoup de progrès ont été accomplis dans les HEMT AlGa_N/Ga_N car ces hétérostructures offrent des mobilités d'électrons élevées ($1200 \text{ cm}^2 \cdot \text{V}^{-1} \cdot \text{s}^{-1}$). Malheureusement, ces dispositifs étaient encore *normally-on* en 2007 au début de mes travaux. Le tableau 1.2 résume les avantages et inconvénients qui sont présentés par le signe « + » et le signe « - » du silicium et des semiconducteurs grand gap, respectivement.

	Si	SiC	GaN	Diamant
Matériau	+++	-	--	---
Coût du substrat	+++	-	+ (dépend du substrat)	---
Technologie	+++	+	++ (compatible avec le silicium)	---
Types de composants	Tout	Tout	Unipolaire, latéral et <i>normally-on</i>	Unipolaire (Schottky, JFET)
Plage de tension	Tension basse et moyenne	Tension moyenne et haute	Tension moyenne	Tension très haute

TABLEAU 1.2 – Avantages et inconvénients des semiconducteurs à large bande interdite.

Les dispositifs *normally-off* sont préférables pour les dispositifs de puissance. Ainsi, si le MOSFET en GaN pouvait être fabriqué avec une bonne mobilité des porteurs dans le canal et une tenue en tension élevée, la technologie MOSFET en GaN pourrait rivaliser avec la technologie MOSFET en SiC qui nécessite, quant à elle, une amélioration de la mobilité du canal d'inversion ainsi que la fiabilisation de l'oxyde. C'est la raison pour

laquelle le projet ANR blanc 2007 nommé « MOreGaN » (Power MOSFETs realisation on Gallium Nitride) a été initié.

L'objectif principal du projet MOreGaN était de réaliser des transistor MOS latéraux de puissance *normally-off* présentant toutes les qualités requises pour les applications en électronique de puissance.

Ce projet était développé par quatre laboratoires français, chacun entrant en jeu pour une tâche précise. Le CRHEA/CNRS était responsable de la croissance épitaxiale du GaN, en particulier sur substrat silicium. Le LAAS/CNRS était responsable de la conception, la fabrication technologique, la caractérisation physique et électrique et la modélisation des dispositifs de puissance. L'IMN (Institut des Matériaux Jean Rouxel de Nantes) prenait en charge la croissance d'AlN et le dépôt de SiO₂ sur GaN et l'étude de la surface du GaN et de l'interface « diélectrique/GaN ». Enfin, le LAPLACE étudiait la passivation secondaire.

1.4 Les composants en GaN

Plusieurs composants et structures à base de GaN ont été publiés et même commercialisés. Dans ce paragraphe, nous présentons quelques composants optoélectroniques (DEL), HEMT et MOSFET de la littérature.

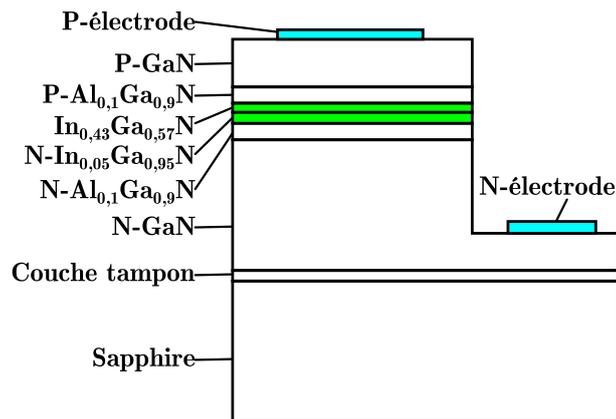


FIGURE 1.11 – Structure d'une diode électroluminescente qui émet dans le vert à un seul puits quantique [Nakamura 95].

Nakamura [Nakamura 95] a réalisé des structures DEL (diode électroluminescentes) capables de générer des lumières bleue, verte et jaune avec un seul puits quantique avec des couches épitaxiales de GaN et ses alliages AlGaN et InGaN élaborées par MOCVD

(Metal-Organic Chemical Vapour Deposition) (figure 1.11). Les DEL émettent en vert et présentent leur pic à la longueur d'onde 525 nm, une puissance de 1 mW et une intensité lumineuse de 4 cd, soit 40 fois plus importante que son analogue à base de GaP (0,1 cd). Les pics aux longueurs d'ondes bleu et jaune sont de 450 nm et 590 nm respectivement.

La figure 1.12.a présente une diode Schottky en GaN élaborée par MOCVD sur un substrat silicium. Sa résistance passante spécifique est de $6 \text{ m}\Omega\cdot\text{cm}^2$, sa tension de claquage vaut 1050 V. La figure 1.12.b présente un HEMT *normally-on* avec une résistance passante spécifique de $5,13 \text{ m}\Omega\cdot\text{cm}^2$ et une tension de claquage de 380 V, fonctionnant correctement à 300 °C.

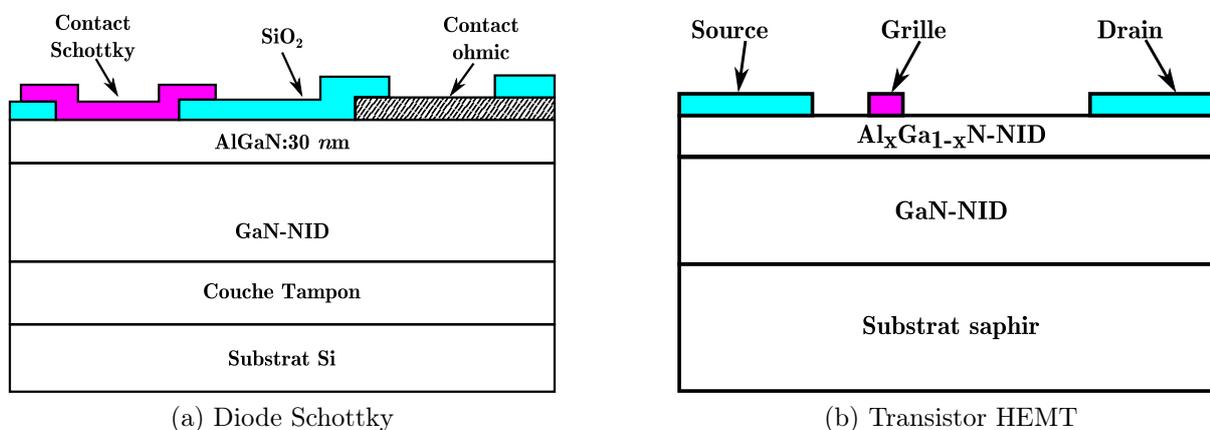


FIGURE 1.12 – Structure (a) d'une diode Schottky en AlGaIn/GaN [Yoshida 06] et (b) d'un HEMT en AlGaIn/GaN [Ueda 05].

Pour les transistors MOS latéraux, Huang a montré les deux composants fondamentaux que sont le LDMOS classique [Huang 06b] et le LDMOS Resurf [Huang 08]. Pour la structure classique, le transistor est *normally-off* avec une mobilité maximale dans le canal de $167 \text{ cm}^{-2}\cdot\text{V}^{-1}\cdot\text{s}^{-1}$. Pour une structure avec une distance de $16 \mu\text{m}$ entre la grille et le drain, la tension de claquage mesurée est de 940 V. Nomura [Nomura 08] a réalisé un MOSFET latéral *normally-on* qui fonctionne correctement à 250 °C et dont la mobilité du canal passe de 138 à $133 \text{ cm}^{-2}\cdot\text{V}^{-1}\cdot\text{s}^{-1}$, en montant en température de l'ambiante à 250 °C. Pour le LDMOS Resurf, une tension de claquage de 2,5 kV mais une résistance spécifique élevée de $1 \Omega\cdot\text{cm}^2$ sont données en mettant en œuvre une faible dose suivie d'un recuit à 1100 °C afin d'activer les porteurs. Par contre, pour une forte dose suivie d'un recuit rapide à 1300 °C, donc un taux d'activation élevé, le LDMOS Resurf présente une faible résistance spécifique de $30 \text{ m}\Omega\cdot\text{cm}^2$ et une tension de claquage de 1570 V.

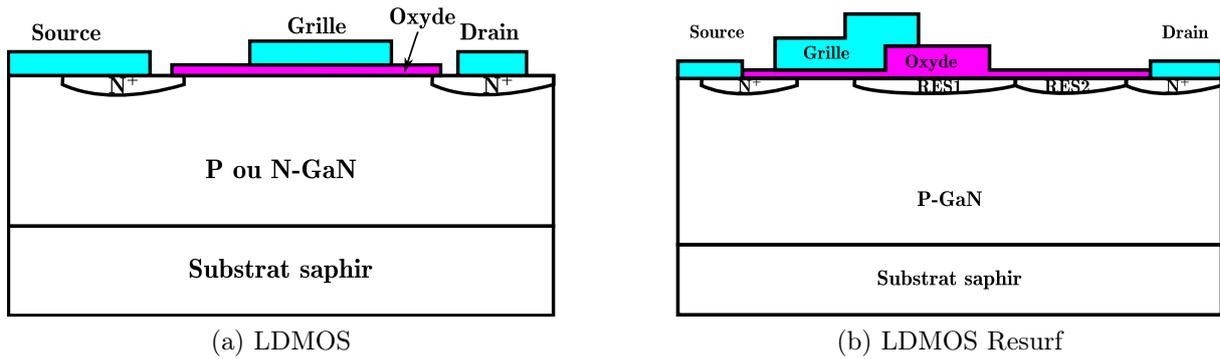


FIGURE 1.13 – Structure (a) d'un transistor LDMOS en GaN [Huang 06b] et (b) d'un transistor LDMOS Resurf en GaN [Huang 08].

D'autres structures de transistors MOS plus complexes ont été proposées par Otake [Otake 07, Otake 08]. Ce sont des transistors MOS latéraux et verticaux à grille en tranchée *normally-off* (figure 1.14). La structure latérale de la figure 1.14.a présente une tension de seuil de 5,1 V et une résistance passante spécifique de $30,6 \text{ m}\Omega\cdot\text{cm}^2$ avec une mobilité dans le canal de $133 \text{ cm}^{-2}\cdot\text{V}^{-1}\cdot\text{s}^{-1}$, tandis que la structure verticale avec un substrat en GaN (figure 1.14.b) présente une amélioration de la tension de seuil de 3,7 V et une résistance spécifique de $9,3 \text{ m}\Omega\cdot\text{cm}^2$, avec une mobilité dans le canal identique à la précédente. Aucune information n'est donnée sur la tension de claquage des deux structures.

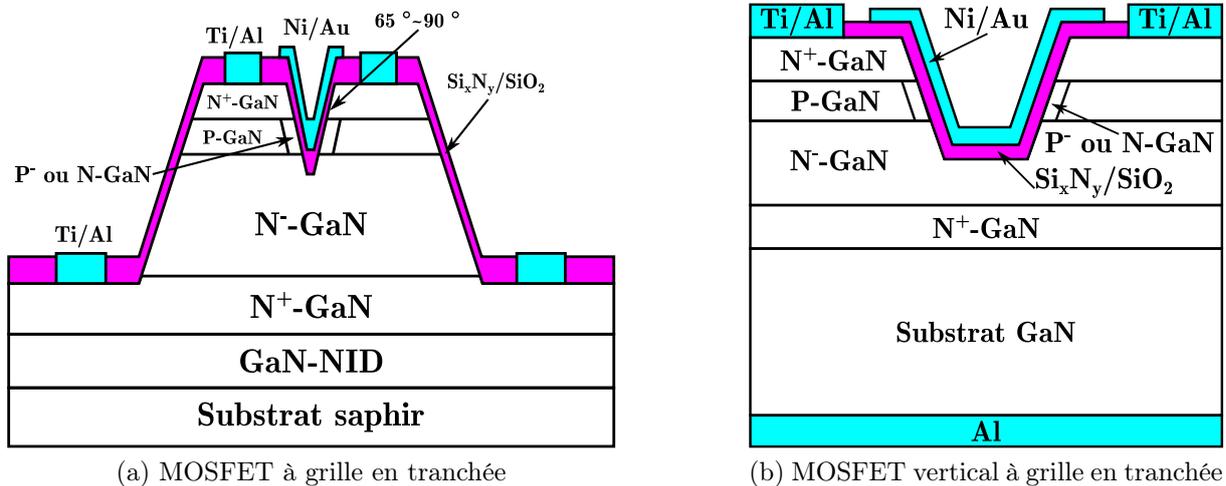


FIGURE 1.14 – Structure (a) d'un transistor MOS sur GaN à grille en tranchée sur substrat saphir [Otake 07] et (b) d'un transistor MOS vertical à grille en tranchée sur substrat GaN [Otake 08].

1.5 Objectif de la thèse

L'objectif du projet MOreGaN consistait donc à réaliser un transistor MOS de puissance latéral *normally-off* sur GaN sur substrat silicium. Dans ce cadre, la réalisation des électrodes de source et de drain dans le MOSFET nécessitait une étude précise des implantations ioniques des atomes dopants retenus. Dans notre étude, il s'agit du Si en type N et du Mg en type P, ce dernier constituant un verrou technologique bien connu en raison de la difficulté d'activation électrique qu'il présente [Götz 96]. Ensuite, nous avons étudié la gravure ionique réactive RIE (pour Reactive-Ion Etching) du GaN, avec ses alliages dérivés, inertes chimiquement et qui ne sont pratiquement pas attaqués par des solutions chimiques [Grenko 04]. Ces deux étapes, implantation ionique et gravure RIE, font l'objectif du chapitre 2. Par ailleurs, la structure de grille représentait la brique technologique fondamentale du composant de par l'importance de l'élaboration d'un oxyde mince de haute qualité sur du GaN. C'est pour cela que le travail de ma thèse est consacré pour une grande partie à l'étude des différentes techniques de dépôt de diélectrique de grille sur GaN dans l'objectif de déterminer la technique la mieux adaptée à la technologie MOS sur GaN. Après une étude approfondie de la surface du matériau et du nettoyage des échantillons avant le dépôt d'oxyde, dans le but de diminuer les impuretés, les défauts et la densité d'état d'interface, j'ai pu envisager diverses méthodologies pour réaliser puis améliorer les structures MOS. Ce travail long mais incontournable a occupé la majorité du temps de ma thèse. Cette étape sera détaillée dans le chapitre 4.

1.6 Conclusion

Les travaux de recherche sur les composants de puissance en GaN sont plus récents. Le GaN a été étudié dans les années 70, puis abandonné en raison des difficultés de faire croître des couches de qualité satisfaisante pour développer des dispositifs à semiconducteur. Dans les années 90, sous l'impulsion de groupes japonais, des progrès importants ont été réalisés sur la synthèse des nitrures de gallium (GaN), d'aluminium (AlN) et d'indium (InN). Ces progrès rapides ont stimulé un effort extraordinaire dans le monde entier sur ce thème et ont porté ces matériaux à un degré de maturité suffisant pour le développement de composants, surtout dans le domaine des diodes électroluminescentes

bleues ou vertes. Puis, durant les années 2001–2005, on a pu noter des progrès substantiels mais essentiellement limités à des composants de puissance latéraux *normally-on* (HEMT principalement), dédiés principalement aux communications hyperfréquences.

Utiliser le GaN pour réaliser des interrupteurs de puissance peut également être intéressant : en effet, le GaN est un matériau semiconducteur plus performant que le Si ou le SiC en terme de compromis « résistance passante spécifique / tenue en tension » (figure 1.10), qui est le facteur de mérite le plus important pour un interrupteur de puissance. Il est donc prévisible qu'un convertisseur utilisant de tels composants présentera des pertes à l'état passant très inférieures à une solution utilisant des composants en silicium.

En outre, la réalisation d'un convertisseur à base de composants de puissance en silicium nécessite aujourd'hui l'utilisation de composants passifs volumineux et d'un système de refroidissement non négligeable. Le GaN permettra le développement de dispositifs pouvant commuter à plus haute fréquence que le Si. Ceci a un impact important sur la diminution de la taille des composants passifs. L'utilisation de composants GaN dans les convertisseurs de puissance permettrait donc de diminuer de façon spectaculaire la taille des composants passifs du fait de l'augmentation de la fréquence de découpage du système et de diminuer la taille du système de refroidissement car les composants GaN peuvent travailler à haute température.

De plus, contrairement au SiC qui doit obligatoirement être réalisé par croissance cristalline sur un substrat de même composition et, en général, de faible diamètre (100 mm maximum), le GaN peut être déposé par hétéro-épitaxie sur des substrats en Silicium, permettant ainsi une production sur des plaquettes de surface plus importante (150 à 200 mm de diamètre) et bas coût, moyennant la mise en œuvre de solutions innovantes.

C'est pour toutes ces raisons (excellentes propriétés électriques et thermiques, coût de fabrication non prohibitif) que l'utilisation du GaN pour la conception des dispositifs de puissance du futur apparaît aujourd'hui comme une « évidence » pour de nombreux acteurs du domaine de l'électronique de puissance, depuis les fondeurs et les laboratoires de recherche jusqu'aux utilisateurs des circuits : le GaN devrait en effet permettre la conception de composants haute tension avec une chute à l'état passant réduite, travaillant à des fréquences beaucoup plus élevées et à des températures plus élevées par rapport

à des structures similaires en Silicium. Le GaN permet donc de répondre aux quatre difficultés des systèmes énergétiques que sont le refroidissement, le poids, l'encombrement et le rendement.

Processus de dopage et gravure du GaN au laboratoire

Sommaire

2.1	Introduction	33
2.2	Dopage du matériau GaN	34
2.3	Implantation ionique dans les semiconducteurs : généralités	36
2.4	Généralités sur la gravure RIE	47
2.5	Conclusion	63

2.1 Introduction

La réalisation de transistors MOS nécessite de développer les étapes technologiques telles que le dopage et la gravure, étapes à ce jour en cours d'optimisation dans les équipes internationales. Ainsi, la possibilité de réaliser les électrodes de source et de drain dans ces transistors par implantation ionique doit être étudiée. Dans notre étude, les éléments dopants sont le silicium (Si) en type N et le magnésium (Mg) en type P, ce dernier constituant un verrou technologique bien connu en raison de la difficulté d'activation électrique qu'il présente. Par ailleurs, les gravures des zones de drain et de source suivies par une croissance sélective du GaN dopé Mg peuvent être une alternative à l'implantation ionique puisque l'activation du Mg semble plus facile à atteindre durant la croissance ; une étude de la gravure ionique est donc nécessaire. Ce chapitre présente les développements technologiques menés durant cette thèse. Deux aspects sont abordés.

La première partie est dédiée à nos études portant sur le dopage du nitrure de gallium. En effet, la maîtrise du dopage reste un obstacle majeur dans le développement de l'électronique sur GaN. Notons cependant qu'à l'heure actuelle, l'épitaxie du GaN dopé Mg reste la solution la plus aboutie pour obtenir des couches de type P de niveau de dopage maîtrisé mais encore limité et présentant des mobilités électroniques satisfaisantes.

La deuxième partie de ce chapitre fait état de nos études concernant la gravure par ICP-RIE du GaN. Cette technique, largement exploitée en technologie III-V est incontournable. En effet, l'inertie chimique du GaN rendant son attaque par des méthodes de gravure humide très difficile, la gravure sèche est une étape obligatoire dans la plupart des procédés de réalisation de composants sur GaN.

2.2 Dopage du matériau GaN

Les propriétés électriques d'un semiconducteur sont directement liées à la quantité de porteurs libres, électrons et trous, présents dans la couche. La densité de porteurs libres est, dans le meilleur des cas, pilotée par le dopage intentionnel des couches, mais il existe toujours un niveau de dopage résiduel lié à la présence d'impuretés et de défauts structuraux qu'il est difficile de contrôler.

2.2.1 Origine du dopage résiduel

Les couches de GaN non intentionnellement dopées (NID) sont systématiquement de type N résiduel avec une concentration en porteurs assez importante variant généralement de 10^{14} à 10^{16} cm^{-3} . Il existe plusieurs théories qui s'opposent pour expliquer ce fort dopage N résiduel. Ces théories font intervenir la présence de défauts structuraux très nombreux dans les nitrures. Perlin [Perlin 95] a montré par le calcul que les lacunes d'azote pouvaient être à l'origine d'un niveau donneur léger simple dans le matériau GaN capable de fournir le dopage résiduel N observé.

D'autres approches antagonistes ont montré que l'énergie de formation de ces lacunes d'azote était de 4 eV, impliquant qu'elles ne devraient pas être assez nombreuses à température ambiante pour expliquer une telle concentration de porteurs. Ces calculs aboutissent également à une faible énergie de formation des lacunes de gallium (accepteurs profonds) dans une couche de type N et une faible énergie de formation des lacunes d'azote dans une couche de type P. La présence de ces lacunes semble être un bon critère pour expliquer le phénomène de compensation observé dans le GaN. Une autre explication pourrait venir de la présence d'impuretés telles que le silicium, l'oxygène ou encore

le germanium. Il a été effectivement montré dans la littérature que ces espèces pouvaient induire une conductivité de type N dans le matériau GaN [Popovici98, Song01].

Différentes mesures ont été expérimentées afin de lever l'incertitude entre l'une ou l'autre des deux hypothèses. Popovici *et al.* [Popovici98] ont mis en évidence, par des mesures SIMS (Spectroscopie de masse d'ions secondaires), que la concentration de porteurs résiduels n'était pas corrélée avec la concentration d'impuretés dans la couche. Ils ont également mis en évidence une diminution de la concentration des porteurs lorsque la concentration en azote dans la couche augmente. Ces deux observations tendent donc à confirmer l'hypothèse qui consiste en l'utilisation des lacunes d'azote comme source de dopage résiduel. Cependant, des résultats contradictoires ont été rapportés par Abernathy *et al.* [Abernathy97] qui mettent en évidence une grande concentration d'électrons pour des conditions de croissance riche en azote. Peut-être est ce, comme le suggère Xu [Xu01], une contribution des deux phénomènes qui est à l'origine du phénomène ; la question reste à ce jour toujours soumise à controverse.

2.2.2 Dopage de type N

Le dopage de type N activé électriquement est plus facile à finaliser que celui de type P, d'une part en raison du dopage résiduel et, d'autre part, parce qu'il y a beaucoup d'éléments bien adaptés. Le dopant le plus généralement utilisé est le silicium (Si) du groupe VI du tableau périodique, qui a un caractère amphotère et qui permet d'atteindre une large gamme de dopage. En effet, plusieurs travaux ont conduit à des taux de dopage de 10^{17} à 10^{19} cm^{-3} avec une énergie d'ionisation faible de 12 à 25 meV [Nakamura92, Leroux99]. Le précurseur le plus courant en MOCVD est le silane (SiH_4) ; en MBE, c'est une source solide de silicium.

2.2.3 Dopage de type P

Les dopants de type P pour le GaN sont généralement les éléments du groupe II-A, tels que le beryllium (Be), le calcium (Ca) et le magnésium (Mg), mais aussi les éléments du groupe II-B, tels que le zinc (Zn) et le cadmium (Cd). Le Mg reste le seul élément

approprié pour l'obtention d'une conductivité acceptable de type P dans le GaN avec les trois méthodes d'élaboration MOCVD [Kozodoy 09, Ramachandran 99], MBE et HVPE.

Il est largement utilisé comme dopant malgré ses difficultés intrinsèques (très faible fraction d'incorporation de l'ordre de 0,1 à 1 % et taux d'ionisation d'environ 1 à 5 % à 300 K et qui dépend de la technique utilisée). Les résultats expérimentaux semblent donner une valeur limite à l'incorporation du magnésium de quelques 10^{19} cm⁻³ dans le GaN hexagonal [Briot 98].

2.3 Implantation ionique dans les semiconducteurs : généralités

Historiquement, l'intérêt pour l'implantation ionique s'est concrétisé dans la fabrication des composants électroniques et, en particulier, dans la précision des concentrations en dopants et des profondeurs des jonctions.

En 1952, Ohl a décrit les améliorations des caractéristiques électriques des diodes du type « point de contact », qui ont été obtenues par le bombardement de la surface du substrat avec plusieurs gaz [Ohl 52].

Shockley, en 1957, a décrit les effets possibles de l'implantation ionique et le processus même dans plusieurs paragraphes de son brevet, intitulé « Forming Semiconductive Devices by Ionic Bombardment » [Shockley 57].

La première tentative d'implantation de dopants conventionnels dans les semiconducteurs a été réalisée en 1955 par Cussins, qui a implanté une large variété d'ions dans des substrats de germanium [Cussins 55].

On parlera de l'implantation ionique plus tard, en 1961, quand Lindhard, Scharff et Schiot conçoivent une théorie sur les parcours des ions lourds dans des cibles amorphes (théorie LSS) [Lindhard 63]. Gibbons a ensuite publié en 1968 un ensemble d'articles formalisant cette théorie LSS. Ces articles sont considérés comme des articles de base, reprise par plusieurs chercheurs [Gibbons 68].

L'implantation ionique a été utilisée pour la première fois dans le silicium dans la fabrication de dispositifs à la fin des années 60. Des diodes à jonction PN de capacité variable

(varactors) avec concentrations de dopage variables ainsi que les premiers transistors MOS auto-alignés et transistors bipolaires implantés ont été présentés en 1986 [Wolf 86].

Cependant, la technique et le phénomène d'implantation ont réellement été maîtrisés en 1975.

C'est à la fin des années 70, avec l'apparition d'appareils et de techniques plus performantes pour la fabrication de circuits intégrés à large échelle (LSI), que l'intérêt pour l'implantation ionique a considérablement augmenté.

L'implantation ionique offre en effet de nombreux avantages par rapport aux techniques de dopage conventionnelles, à savoir :

- la possibilité de contrôler de façon précise le nombre d'atomes dopants implantés ;
- les impuretés sont introduites dans les substrats avec beaucoup moins de redistribution latérale que par le processus de diffusion, ce qui permet de concevoir des structures de plus petites dimensions ;
- l'implantation peut aussi s'effectuer à travers une couche mince de surface (le SiO_2 par exemple), celle-ci servant d'écran de protection contre la contamination des métaux et d'autres dopants durant le processus ;
- l'implanteur ionique est équipé d'un spectrographe de masse pour séparer les ions désirés, ce qui implique un faisceau de dopants extrêmement purs, même si le matériau de base l'est moins ;
- une variété de types de profils peut être obtenue par la superposition d'implantations multiples ;
- c'est un processus à basse température, donc des matériaux comme les résines photosensibles habituelles peuvent être utilisés comme matériaux de masquage ;
- les paramètres de l'implantation étant réglés automatiquement, l'implanteur est un appareil de manipulation assez souple pour l'opérateur.

Cependant, l'implantation ionique présente certains inconvénients :

- le bombardement d'ions provoque la formation de défauts dans la structure ; des couches amorphes peuvent même être formées ;
- après l'implantation, le réseau cristallin du substrat est très perturbé, des atomes se plaçant dans des sites interstitiels où ils sont inactifs ;

- pour redonner au substrat sa structure cristalline et pour remettre les atomes dans les sites substitutionnels où ils sont électriquement actifs, il est nécessaire d’effectuer un traitement thermique après implantation. Ce traitement thermique, dans le cas des matériaux comme le GaN, où l’azote s’évapore pour des températures élevées mais nécessaires, est une étape très délicate ;
- selon le type d’impuretés, on peut observer une diffusion latérale non négligeable qui peut entraîner des difficultés pour la réalisation de structures de petites dimensions.

2.3.1 Implantation ionique dans le GaN

Avant de présenter le travail sur l’implantation ionique dans le GaN, il est important de rappeler la physique de l’ionisation de porteurs libres. L’hypothèse souvent admise de l’activation des porteurs à la température ambiante dans le silicium et l’arséniure de gallium (pour lesquels les énergies d’ionisation sont généralement inférieures à 20 meV) ne s’applique pas aux semiconducteurs à large bande interdite en raison de leur grande énergie d’ionisation. Le tableau 2.1 donne les valeurs des énergies d’ionisation pour les dopants les plus courants utilisés dans le GaN.

GaN	
Énergie d’ionisation des donneurs (meV)	Énergie d’ionisation des accepteurs (meV)
Si (25)	Ca (169)
O (29)	Mg (170)
	Zn (230)

TABLEAU 2.1 – Énergies d’ionisation des dopants les plus utilisés dans le GaN

Les densités des électrons libres (n) et des trous libres (p) peuvent être respectivement exprimées par [Sze 81] :

$$n = N_c \exp\left(-\frac{E_c - F_f}{kT}\right) \quad (2.1)$$

$$p = N_v \exp\left(-\frac{E_f - F_v}{kT}\right) \quad (2.2)$$

où E_c et E_v sont les bandes de conduction et de valence respectivement. Pour un semiconducteur de type N, la position du niveau de Fermi (E_f) peut être déterminée par l'expression de la densité des donneurs ionisés :

$$N_d^+ = N_d \left[1 - \frac{1}{1 + \frac{1}{g} \exp\left(\frac{E_d - E_f}{kT}\right)} \right] \quad (2.3)$$

et, pour le type P, l'expression de la densité des accepteurs ionisés est :

$$N_a^- = N_a \left[1 - \frac{1}{1 + g \exp\left(\frac{E_a - E_f}{kT}\right)} \right] \quad (2.4)$$

alors que la densité d'états de la bande de conduction (valence), $N_{c(v)}$ est définie par :

$$N_{c(v)} \equiv 2 \left(\frac{2\pi m_{de(h)} kT}{h^2} \right)^{\frac{3}{2}} M_c \quad (2.5)$$

où M_c est le nombre équivalent de minima dans la bande de conduction, g est le facteur de dégénérescence et $m_{de(h)}$ est la masse effective des électrons (trous). L'énergie d'activation des donneurs (accepteurs) ($E_{d(a)}$) est donnée dans le tableau 2.1. Pour simplifier l'étude, nous supposons que le matériau ne présente pas de compensation significative des impuretés.

L'idée principale à retenir de ces équations est que la concentration des porteurs libres dépend exponentiellement de l'énergie d'ionisation. La figure 2.1 illustre la fonction exponentielle simplifiée ou la statistique de Boltzmann des porteurs libres ($n(p) \sim N_{d(a)} \exp(-E_{d(a)}/kT)$) à température ambiante (23 °C) et à 300 °C, en fonction de l'énergie d'ionisation des porteurs.

Afin de pouvoir présenter les résultats en pourcentage d'ionisation, $N_{d(a)}$ est fixé à 100 meV. Pour le GaN, une énergie d'ionisation du Mg de 170 meV conduit seulement à 0,14 % de Mg dans le site substitutionnel [Akasaki 91, Zolper 96] passant à 3 % à 300 °C. Cette relation doit être considérée lors de l'examen de l'efficacité de l'implantation ionique, du fait que la présence de dopants dans le réseau cristallin ne suffit pas à contrôler la concentration des porteurs libres mesurée.

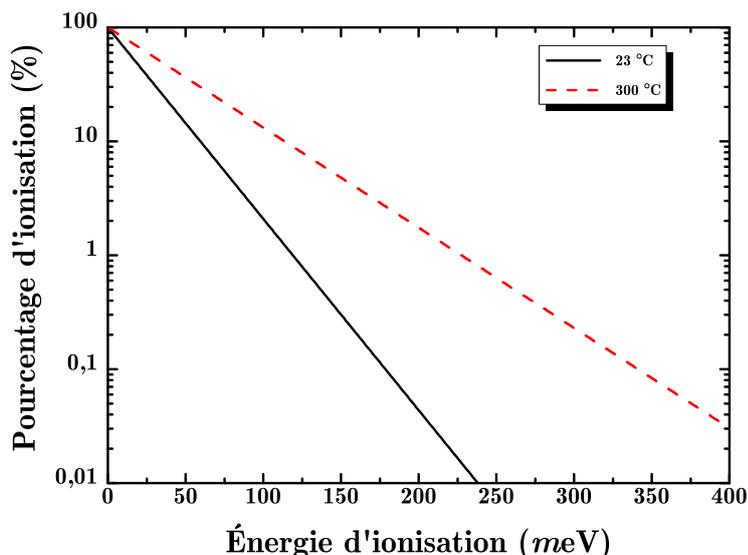


FIGURE 2.1 – Pourcentage d’ionisation des porteurs en fonction de l’énergie d’ionisation à 23 et 300 °C selon la statistique de Boltzmann ; $n(p) \sim N_{d(a)} \exp(-E_{d(a)}/kT)$ [Pearson 00a]

Pankove *et al.* [Pankove 76] ont utilisé l’implantation ionique pour caractériser les spectres photoluminescents à partir des dopants dans le GaN. Dans ce travail, les niveaux d’énergie des accepteurs dans les III-V (C, Be, Mg, Zn et Cd) ont d’abord été déterminés. Le magnésium a été identifié comme ayant le niveau accepteur le moins profond (~ 240 meV) tandis que le zinc (avec un niveau d’énergie de ~ 580 meV) présente une intensité lumineuse plus importante [Pankove 74]. Pour corriger les défauts dus à l’implantation, ces échantillons ont été recuits pendant 1 h sous NH_3 . Aucune mesure électrique des espèces implantées n’a été signalée. Ces couches sont probablement compensées par l’hydrogène (H), qui est déjà présent lors de la croissance et au cours du processus de recuit, recuit nécessaire pour l’activation des accepteurs dans le GaN.

Le tableau 2.2 illustre la série de procédures d’implantation ionique du silicium et du magnésium réalisées au LAAS dans des couches non intentionnellement dopées de GaN. Notons aussi que notre laboratoire n’avait aucune expérience dans ce type d’implantation, impliquant en particulier des difficultés à identifier le Mg dans le spectrographe de masse. De plus, l’implantation du Si et du Mg demande chacune une source indépendante et un nettoyage poussé de l’implanteur afin de ne pas contaminer les autres processus ; une telle procédure demande une journée voire plus pour que l’implanteur redevienne disponible pour les implantations classiques (Bore et Phosphore).

Atome implantée	Zone	Dose (cm^{-2})	Énergie (keV)	Temps/Température de recuit ($\text{s}/^\circ\text{C}$)
Silicium	–	3×10^{15}	170	30/1100
	zone 1	1×10^{15}	20	30/1100
	zone 2	1×10^{15}	70	30/1100
	zone 3	1×10^{15}	120	30/1100
	zone 4	1×10^{15}	180	30/1100
Magnésium	zone 1	1×10^{15}	20	30/1300
	zone 2	1×10^{15}	70	30/1300
	zone 3	1×10^{15}	120	30/1300
	zone 4	1×10^{15}	180	30/1300

TABLEAU 2.2 – Résumé du processus d’implantation ionique du silicium et du magnésium dans le GaN au LAAS

Après l’implantation ionique, il est important de connaître la redistribution des impuretés pendant le processus de recuit d’activation. Wilson *et al.* ont réalisé les études initiales sur la redistribution des atomes implantés dans le GaN, où le recuit était limité à 800°C [Wilson 95]. Ce travail a montré que le phénomène de redistribution de tous les atomes implantés n’était pas du tout marqué, à l’exception du Soufre (S) qui présentait une diffusion sensible à 600°C .

Par conséquent, des recuits d’activation supérieurs à 1000°C doivent être étudiés. La figure 2.2 montre les profils SIMS relevés après la première implantation de ^{28}Si au LAAS dans le GaN pour une dose de $3 \times 10^{15} \text{ cm}^{-2}$, avant et après un recuit thermique rapide (RTA) à 1100°C pendant 30 secondes sous N_2 réalisé par l’entreprise *Annealsys* à Montpellier ; cela montre aussi que le phénomène de redistribution est peu marqué, même pour des températures assez élevées ($> 1000^\circ\text{C}$). De plus, les pics présentés à une profondeur de $0,9 \mu\text{m}$ sont liés à des impuretés d’interface, notamment du carbone et d’oxygène, entre deux couches épitaxiales. L’épaisseur exacte de la structure est de $0,9 \mu\text{m}$ de GaN non intentionnellement dopé (NID) élaboré par MBE sur $3,5 \mu\text{m}$ de GaN élaborés par MOCVD sur saphir.

La deuxième série d’implantations ioniques a été réalisée sur $3,5 \mu\text{m}$ de GaN non intentionnellement dopé (NID) élaboré par MOCVD sur saphir. Un substrat de 2" a été utilisé pour chaque type d’implantation (Si et Mg) qui a été, lui-même, divisé en 4 zones (figure 2.3). L’implantation ionique est alors réalisée sur chaque zone à travers une faible

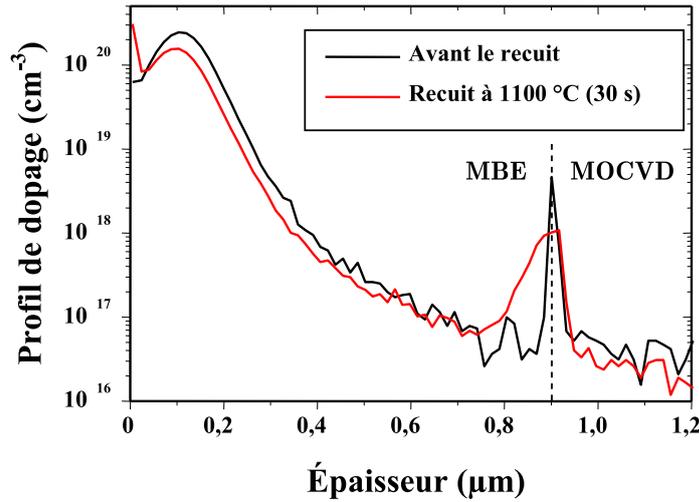


FIGURE 2.2 – Profil SIMS pour une implantation de Si au LAAS (type N) : dose = $5 \times 10^{15} \text{ cm}^{-2}$, énergie = 170 keV

couche d'oxyde de silicium (20 nm) déposée par PECVD, pour différentes énergies. La couche d'oxyde est ensuite gravée chimiquement par HF suivi par plasma O_2 pendant 15 mn avant que les échantillons soient de nouveau encapsulés par 200 nm de SiO_2 déposée par PECVD. Les échantillons sont ensuite placés dans un suscepteur (support) en graphite enrobé de SiC et subissent un recuit thermique rapide (RTA) sous N_2 au LAAS comme le montre le tableau 2.2.

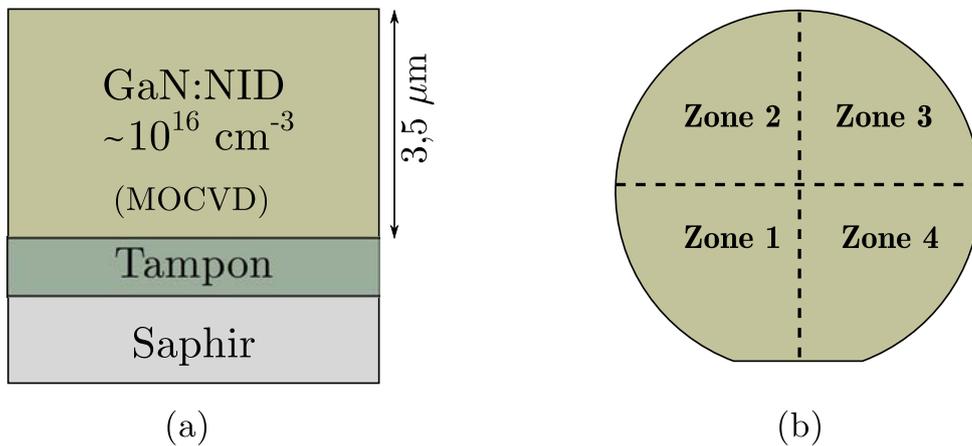


FIGURE 2.3 – Représentation schématique des échantillons utilisés pour l'implantation ionique de Si et de Mg ; (a) vue en tranche et (b) vue de dessus

La figure 2.4 illustre les profils SIMS relevés après une implantation ionique suivie par un recuit rapide de Si et de Mg pour une dose de $1 \times 10^{15} \text{ cm}^{-2}$ et une gamme d'énergies de 20, 70, 120 et 180 keV. Les deux énergies 20 et 180 keV correspondent

respectivement aux énergies minimale et maximale possibles avec notre implantateur. Les conditions à utiliser dans le SIMS pour voir correctement toutes les implantations sont les suivantes, en précisant qu'il est nécessaire de se placer à très basse énergie pour identifier l'implantation à 20 keV :

Pour le Si dans GaN :

Cs⁺, ions secondaires négatifs, énergie 3 keV (primaire : 2 keV, secondaire : -1 keV), HRM¹ = 1000, Igun² négative

Pour le Mg dans GaN :

Cs⁺, ions secondaires positives, énergie 1 keV (primaire : 2 keV, secondaire : +1 keV), HRM = 1000, Igun positive

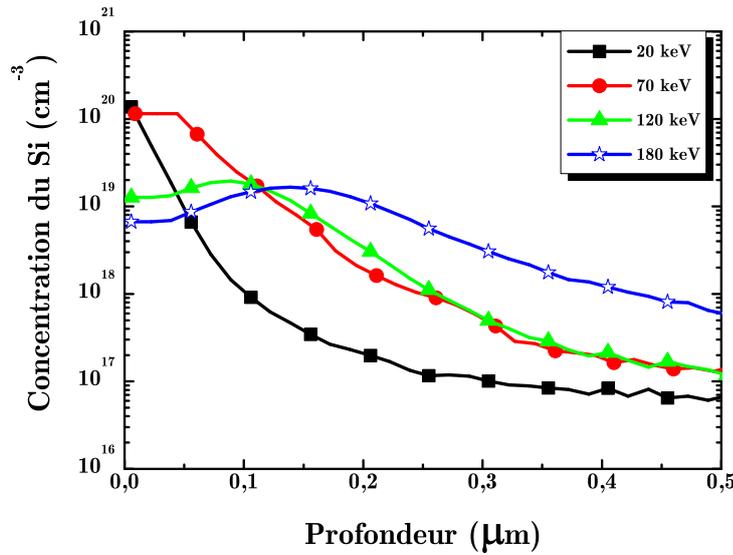
La première observation concerne la différence entre l'implantation ionique du Si et du Mg pour une énergie commune de 180 keV. Concernant l'élément Mg, aucune différence de profil n'est relevée à 180 keV par rapport à 120 keV, tandis qu'une distribution plus profonde est observée dans le cas de l'atome Si ; ceci montre que l'implantation ionique du Mg à 180 keV n'a pas été correctement réalisée et est probablement dû à une discontinuité dans la zone implanté à 180 keV.

D'autre part, les images AFM prises pour chaque zone montrent une augmentation significative de la rugosité de la surface après le recuit. En effet, les figures 2.5 et 2.6 illustrent des images AFM en 2D et en 3D de chaque zone après une implantation ionique de Si suivie par un recuit thermique rapide (RTA) à 1100 °C pendant 30 s. Il faut noter que ces images ont été réalisées après une attaque chimique de la couche d'oxyde par HF et par plasma O₂. La figure 2.7 représente des images prises de la zone 4 par un microscope optique et montre l'état de la surface avec une vision globale.

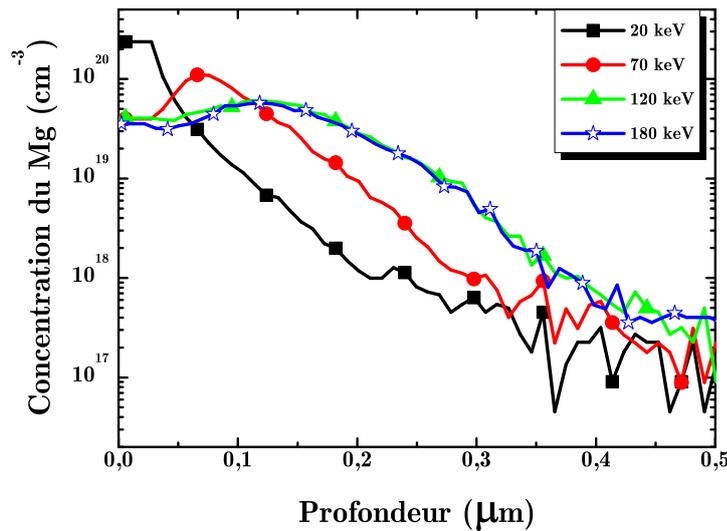
L'augmentation de la rugosité a été accompagnée par une dégradation de la surface, surtout pour des énergies supérieures à 70 keV (figure 2.6) ; ceci est dû à la décomposition de la couche GaN pendant le recuit.

Ce phénomène a été aussi observé par Zolper *et al.* comme le montre la figure 2.8.a. Par contre, une encapsulation de la surface avant le recuit par un dépôt de 120 nm d'AlN

1. Haute résolution en masse : on a légèrement filtré en masse pour supprimer de possibles interférences.
2. Utilisation d'un canon à électrons pour compenser les charges à la surface de l'échantillon. On utilise un canon à électrons conjointement au faisceau d'ions quand les échantillons ne sont pas bien conducteurs.



(a) Implantation ionique du silicium

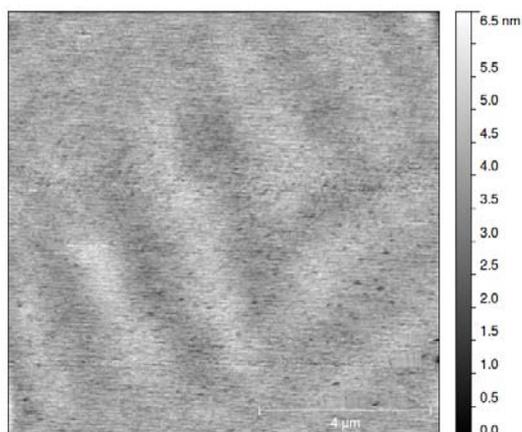


(b) Implantation ionique du magnésium

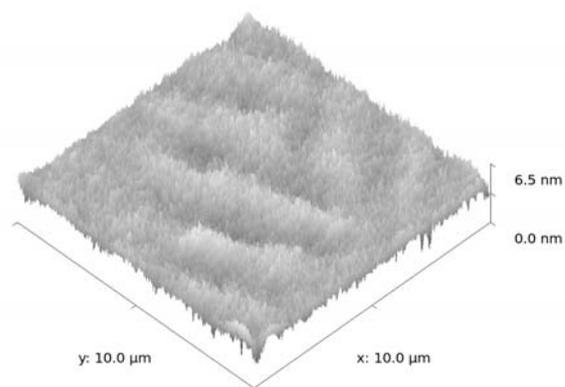
FIGURE 2.4 – Implantation ionique (a) du silicium et (b) du magnésium dans le GaN pour une dose de $1 \times 10^{15} \text{ cm}^{-2}$ et des énergies de 20, 70, 120 et 180 keV

peut réduire la décomposition de la surface (figure 2.8.b) [Zolper 98]. Ce phénomène a été aussi observé après l'implantation ionique du Mg suivie par un recuit à 1300 °C.

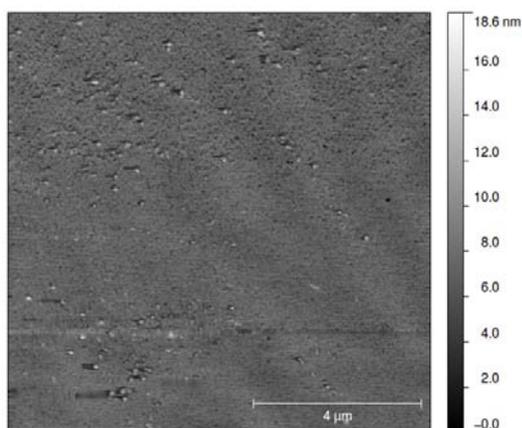
D'autre part, la figure 2.7 montre clairement des zones circulaires moins touchées par l'effet thermique. L'origine de ces zones n'est pas claire mais elle peut être due à des particules déposées durant le dépôt PECVD avant l'implantation ionique : par conséquent, ces particules protègent la surface de l'implantation et ensuite de la décomposition pendant



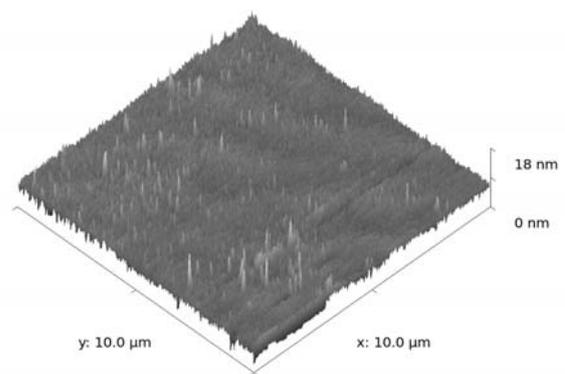
(a) Zone1 2D (énergie = 20 keV)



(b) Zone1 3D (énergie = 20 keV)



(c) Zone2 2D (énergie = 70 keV)

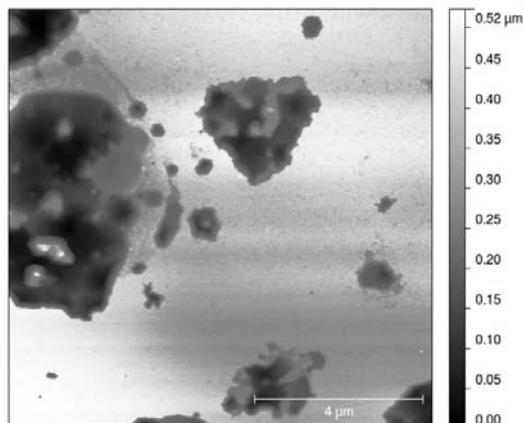


(d) Zone2 3D (énergie = 70 keV)

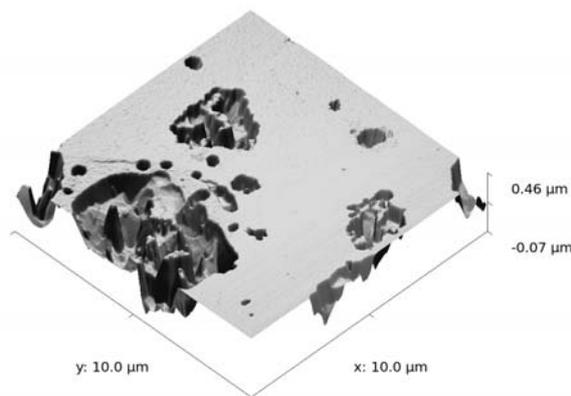
FIGURE 2.5 – Analyses AFM réalisées sur les zones 1 et 2 correspondant à une énergie d'implantation de 20 et 70 keV du Si, respectivement

le recuit, ou bien ce sont des particules déposées durant le second dépôt de SiO_2 . La première hypothèse est la plus évidente puisque ce phénomène n'a pas été observé pour les faibles énergies d'implantation (20 et 70 keV), même pour un recuit à 1300 °C.

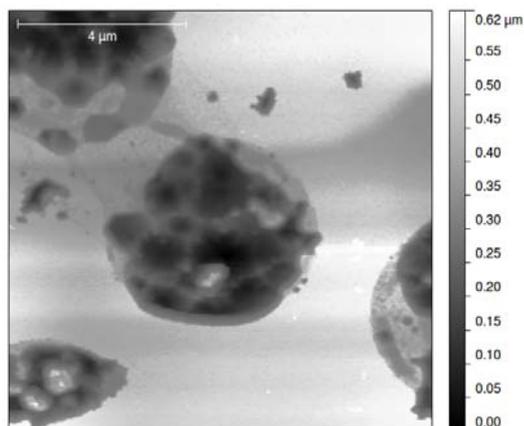
Finalement, nous pouvons dire, dans l'état actuel des études, que l'implantation ionique de Si et de Mg reste toujours, pour nous, problématique. Cependant, le GaN semble très sensible aux températures élevées mais un recuit est nécessaire pour activer les éléments implantés et pour réduire les défauts induits par l'implantation. Cette sensibilité et cette instabilité sont dues à l'exo-diffusion de l'azote du GaN, qui induit ensuite une rugosité élevée de la surface incompatible avec la technologie d'un MOSFET. Afin de diminuer



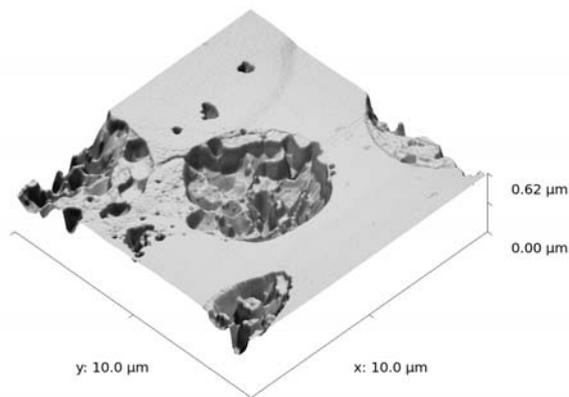
(a) Zone3 2D (énergie = 120 keV)



(b) Zone3 3D (énergie = 120 keV)



(c) Zone4 2D (énergie = 180 keV)



(d) Zone4 3D (énergie = 180 keV)

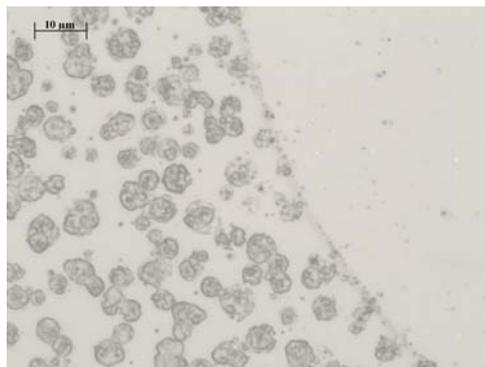
FIGURE 2.6 – Analyses AFM réalisées sur les zones 3 et 4 correspondant à une énergie d'implantation de 120 et 180 keV du Si, respectivement

ces effets, il est alors nécessaire de faire une large étude sur l'encapsulation du GaN et sur les matériaux associés. Par exemple, la réalisation d'une structure p-MOS demande, à part la réalisation de l'oxyde de grille, un fort dopage des drain et source de type P, qui est donc difficile à obtenir par l'implantation ionique.

Il faut donc proposer une autre solution pour réaliser les drain et source d'un transistor MOS : une possibilité consisterait à réaliser cela par une gravure ionique puis une croissance sélective du GaN.

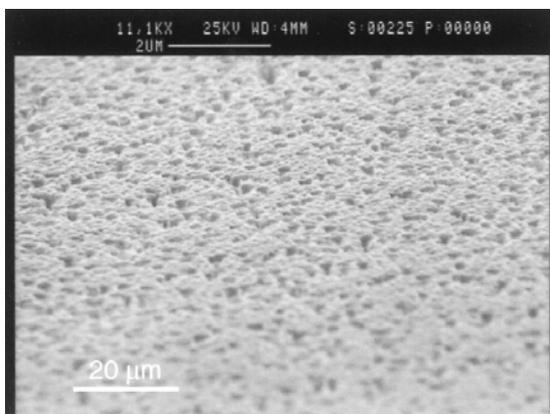


(a) Zone4 5x



(b) Zone4 100x

FIGURE 2.7 – Images réalisées par un microscope optique de la zone 4 après implantation ionique du Si à 180 keV



(a) Non encapsulé



(b) Encapsulé par AlN

FIGURE 2.8 – Images MEB du GaN après implantation ionique du Si suivie par un recuit à 1300 °C pendant 30 s (a) sans encapsulation de la surface et (b) avec encapsulation par AlN [Zolper 98]

2.4 Généralités sur la gravure RIE

2.4.1 Nécessité de la gravure RIE

Rappelons que, dans la finalité du projet ANR « MOreGaN », le composant à réaliser après développement du procédé de gravure est un MOSFET latéral *normally-off*. Le dopage P du GaN par implantation ionique étant toujours un verrou technologique pénalisant, la solution du dopage de type P par épitaxie doit être considérée puisqu'elle permet d'obtenir des concentrations de quelques 10^{17} voire 10^{18} cm^{-3} . De telles concentrations, suffisantes pour des substrats, sont très en-deçà des valeurs nécessaires pour la réalisation des électrodes de source et de drain dans les MOSFETs, qui doivent être très

peu résistives. Ainsi, pour le type P, une croissance sélective peut être une alternative puisque l'activation du magnésium semble plus facile à obtenir pendant la croissance du GaN.

En effet, en partant d'une couche continue de GaN obtenue par une croissance quelconque, on dépose un diélectrique amorphe (SiO_2 ou Si_3N_4) de quelques centaines de nanomètres. Par photolithographie ou par *lift-off* d'un masque en métal (figure 2.9.a) et gravure RIE de l'ensemble diélectrique GaN, on ouvre des zones dans le GaN (figure 2.9.b). On procède ensuite à la croissance sélective par MBE du GaN de type opposé à la couche initiale (figure 2.9.c) et on réalise ainsi les électrodes de source et drain d'un MOSFET (figure 2.9.d). Cette technique exige des conditions de croissance bien adaptées et une gravure parfaitement optimisée au niveau des profils de gravure.

Par ailleurs, la gravure est aussi d'une grande utilité pour diverses filières de composants, particulièrement la diode Schottky (figure 2.10). La stratégie de masquage est certes bien connue mais capitale puisqu'elle a une influence sur la qualité de la gravure, voire sur la faisabilité du composant. Nous avons alors fixé l'objectif de réaliser une gravure anisotrope de $1,5 \mu\text{m}$ de profondeur pour la réalisation de la diode Schottky et de $0,2 \mu\text{m}$ pour la réalisation des drain et source par la croissance sélective.

2.4.2 Définition

On parle de gravure ionique réactive (Reactive Ionic Etching), de gravure plasma ou encore de gravure sèche car ce processus se déroule au sein d'un plasma par opposition à la gravure humide du matériau.

Il s'agit d'une gravure physico-chimique car elle met en jeu à la fois un bombardement ionique, une énergie mécanique et une réaction chimique entre des particules ionisées et la surface de l'échantillon. Les atomes issus du gaz ionisés réagissent avec les atomes de l'échantillon pour former une nouvelle espèce volatile qui sera évacuée par le groupe de pompage.

Ce plasma est créé par un champ RF présent entre deux électrodes et c'est un champ statique entre le plasma et l'échantillon qui accélère les ions vers l'échantillon. Suivant la nature des ions, la composante chimique varie et vient s'ajouter à la composante physique de la gravure en fonction de la vitesse des ions. Dans le cas extrême de l'argon, seule

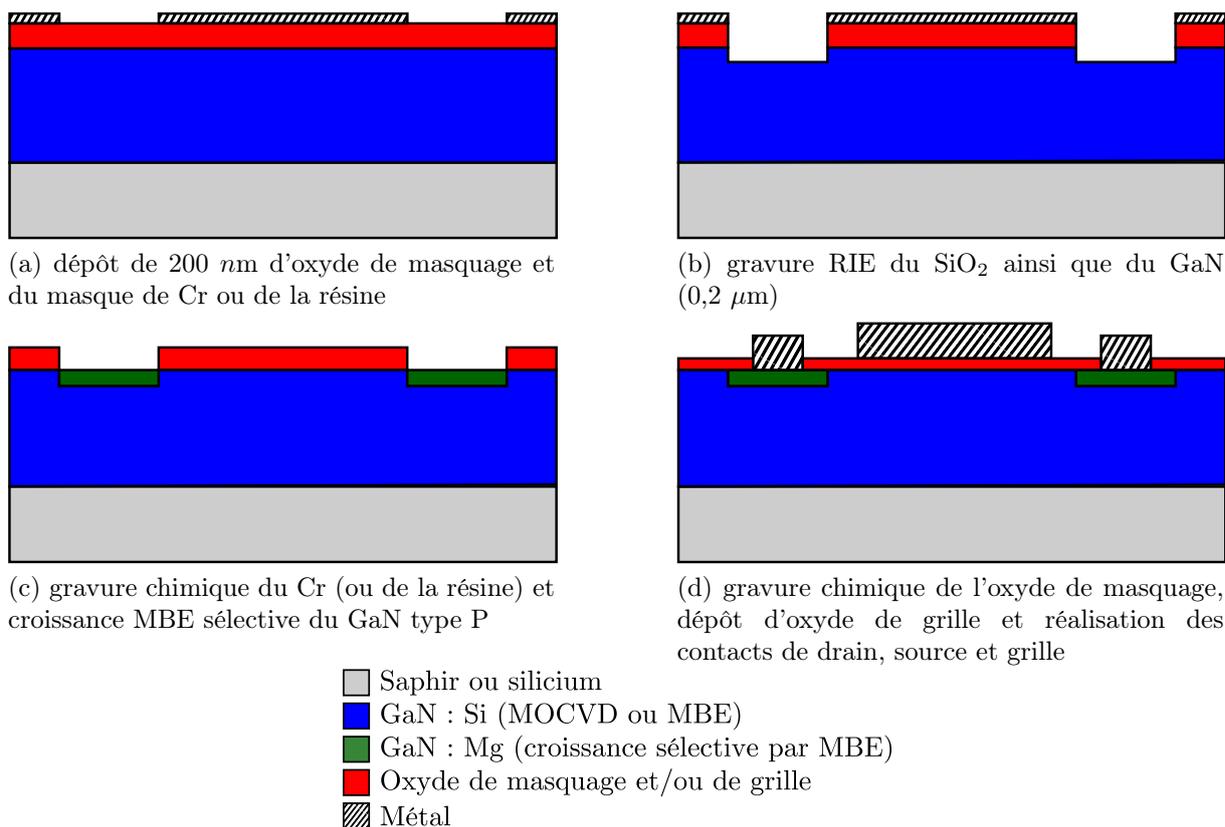


FIGURE 2.9 – Étapes pour la réalisation d'un transistor p -MOS en GaN par la croissance sélective de la source et du drain

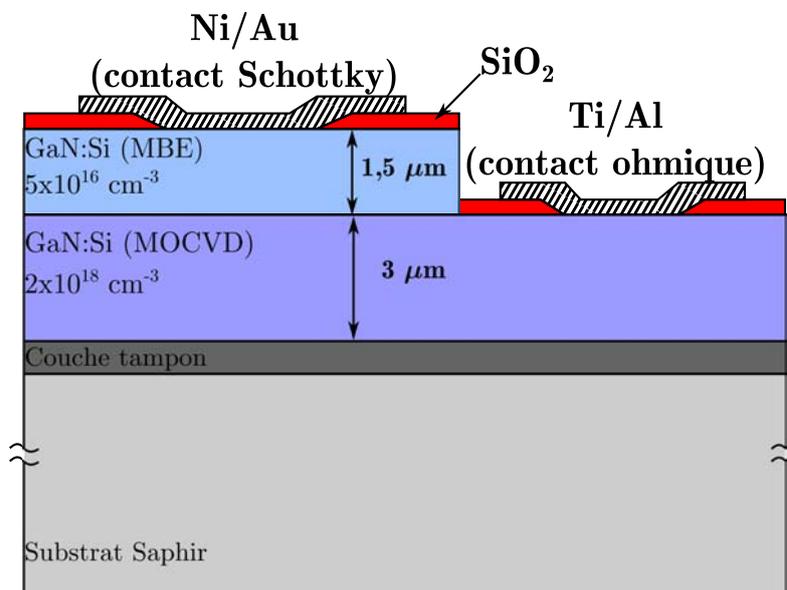


FIGURE 2.10 – Structure d'une diode Schottky pseudo-verticale en GaN

la composante physique est présente (usinage ionique). Selon le mode de couplage entre la source RF et le plasma, on distingue trois modes qui sont le mode ECR (Electron Cyclotron Resonance), le mode IC (Inductively Coupled) et le mode magnétron.

2.4.3 Caractéristiques de la gravure RIE

- **La vitesse** : une gravure se caractérise par sa « vitesse », qui traduit l'allure à laquelle un matériau est éliminé. Cette vitesse dépend de la qualité et de la structure du matériau ainsi que de sa direction cristalline.
- **La sélectivité** : elle est traduite par l'aptitude à attaquer différemment deux matériaux distincts selon l'équation :

$$\text{Sélectivité} = \frac{\text{Vitesse de gravure du matériau 1}}{\text{Vitesse de gravure du matériau 2}} \quad (2.6)$$

C'est une caractéristique fondamentale de la gravure. Elle est variable suivant les gaz utilisés et est, en particulier, difficile à apprécier en raison des différences de qualité entre les couches.

- **La rugosité** : la rugosité de surface est aussi un paramètre très important. Si cette dernière est excessive, elle peut dégrader l'état de surface par gravure préférentielle de certaines orientations cristallines par rapport à d'autres. Ceci est à attribuer à l'anisotropie de gravure qui est fonction des conditions de gravure et de la température de l'échantillon.

L'optimisation des différents paramètres tels que pression, puissance, température et polarisation permet de donner plus ou moins d'importance à l'un ou l'autre des processus de gravure. En effet, une faible polarisation, une pression et une température élevée vont favoriser le processus chimique, alors qu'une tension de polarisation importante et une pression basse vont favoriser le bombardement mécanique. On peut également obtenir des gravures isotropes et anisotropes ; les réactions chimiques entre le gaz et l'échantillon produisent une gravure sélective et isotrope alors que l'érosion de la surface due au bombardement ionique est anisotrope et non sélective. Ainsi, des flans quasi verticaux peuvent être obtenus en privilégiant la gravure mécanique due aux chocs des ions avec le matériau.

2.4.4 Présentation du réacteur ICP-RIE du LAAS

Dans ce matériel, le mode de couplage entre la source RF et le plasma est le mode IC (Inductively Coupled). Nous avons à notre disposition trois bâtis de gravure plasma

à haute densité de type ICP–RIE OMEGA 201 entièrement pilotés à partir d'un PC et fortement automatisés. L'ICP1 est destiné à graver le Si et ses dérivés comme le SiO_2 et le Si_3N_4 , l'ICP2 permet la gravure des composés III-V et, enfin, l'ICP3 assure la gravure des métaux et polymères.

Ce réacteur comprend une enceinte basse pression équipée d'un système d'introduction des gaz avec le contrôle de leurs débits, un dispositif de pompage et un dispositif de génération du plasma indépendant. Le plasma est créé par un couplage inductif ICP (Inductively Coupled Plasma). La tension V_{bias} indépendante permet de contrôler le bombardement ionique et l'interaction des espèces chimiques avec la surface à graver.

► **La source ICP** est composée d'une bobine connectée à un générateur RF placée sur un tube d'alumine; le courant, qui oscille à 13,56 MHz dans la bobine, induit un champ électromagnétique dans le tube d'alumine. Les électrons présents dans le réacteur sous vide résiduel et suffisamment mobiles acquièrent de l'énergie cinétique, contrairement aux ions qui sont trop lourds pour suivre les oscillations du champ électromagnétique. Les gaz utiles pour le procédé de gravure sont injectés dans l'enceinte sous vide; les électrons énergétiques génèrent des paires ions / électrons lors de collisions inélastiques avec les particules de gaz et le plasma est alors créé. La pression dans le réacteur est régulée avec l'ensemble « vanne papillon » asservi et le groupe de pompage secondaire (pompe turbo moléculaire associée à une pompe primaire sèche).

► **La polarisation (V_{bias})** génère un champ électrique perpendiculaire qui sert à accélérer les espèces ioniques vers l'échantillon à graver.

► **Les gaz** sont choisis de telle manière que les espèces formées réagissent avec le solide à graver et forment des produits volatils qui sont évacués ensuite lors du pompage. Les concentrations des gaz sont plus ou moins importantes selon que l'on favorise la composante physique ou chimique.

2.4.5 Défauts caractéristiques des profils de gravure

Deux grandes catégories de défauts de gravure se distinguent. La première est liée aux variations des vitesses de gravure sur la surface de l'échantillon et la deuxième concerne

des défauts localisés sur les flancs. La figure 2.11 illustre les différentes problématiques lors de la gravure RIE.

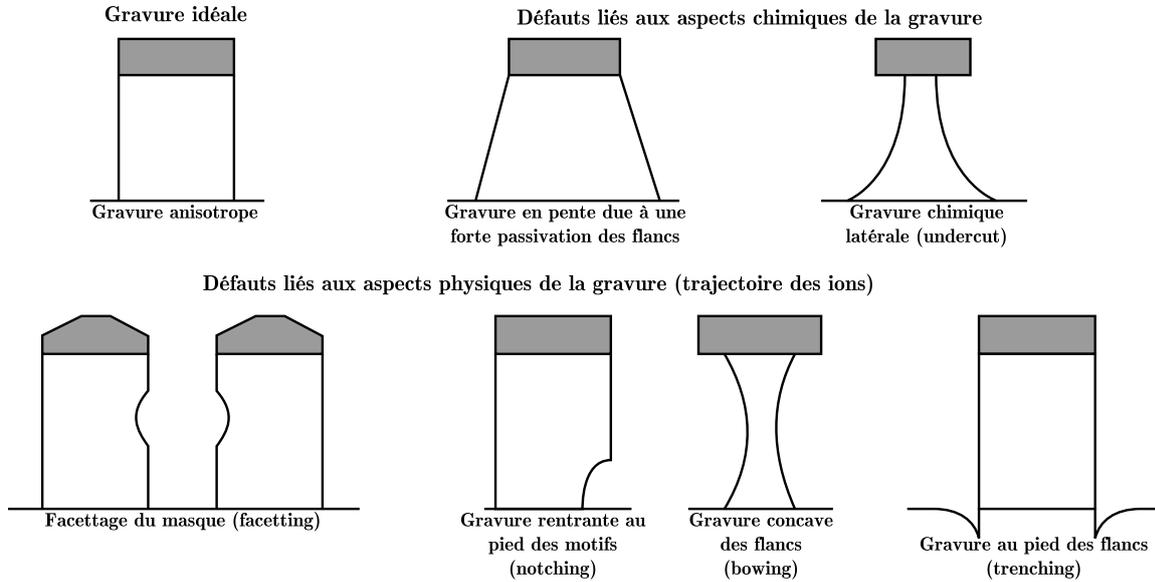


FIGURE 2.11 – Défauts des profils de gravure.

2.4.5.1 Les défauts à la surface de l'échantillon

Ces défauts, liés aux variations locales ou globales de la vitesse de gravure, se traduisent par :

- Une dépendance de la vitesse de gravure au facteur de forme des motifs à graver (*ARDE*, Aspect Ratio Dependent Etching). Ce rapport traduit la réduction des vitesses de gravure lors de l'augmentation du rapport profondeur/largeur caractéristique des structures et tient aussi compte de l'influence de l'aspect dimensionnel de celles-ci (ligne ou trou). Physiquement, le paramètre ARDE traduit la perte d'efficacité des espèces réactives dans les trous à fort facteur de forme [Lai 06].
- Une dépendance de la gravure en fonction de la proportion locale des surfaces à graver, pour des motifs de taille identique (*micro-loading*). Par exemple, la profondeur de gravure d'une tranchée de 500 nm de largeur sera plus importante pour une tranchée isolée que dans le cas d'un réseau dense de plusieurs tranchées [Hedlund 94].
- La non uniformité de la vitesse de gravure entre le centre et les bords de la plaque a été notamment mise en évidence sur des échantillons (*macro-loading*) [Stoltz 04].

2.4.5.2 Les défauts sur les flancs des tranchées

Ces défauts sont classés suivant leur origine, chimique ou physique. Dans le cas d'une gravure idéale anisotrope, les flancs de gravure sont parfaitement verticaux. Cependant, la verticalité des flancs peut être altérée en fonction de certains aspects chimiques. Le dépôt d'une couche de passivation sur les parois des flancs peut engendrer des profils de gravure en pente. Le profil des flancs peut être altéré par la gravure chimique latérale sous le masque par les espèces neutres du plasma, entraînant une sous-gravure (*undercut*) [Chen 97].

Les défauts liés aux aspects physiques de la gravure plasma et, plus particulièrement, à la trajectoire des ions sont :

- ▶ **Le facettage du masque** (*facetting*) est un phénomène d'érosion des bords du masque qui s'amplifie lors de la gravure. L'érosion du bord du masque engendre une forme des flancs en biseau qui peut entraîner l'érosion des flancs des structures par réflexion des ions sur les facettes du masque et/ou la perte des dimensions critiques des motifs, lorsque la hauteur de la facette dépasse celle du masque en transférant l'effet des facettes dans le semiconducteur [Wells 02].
- ▶ **La gravure latérale des flancs** au pied des structures (*notching*) est causée par l'accumulation des charges électrostatiques au fond des motifs déviant les ions de leur trajectoire. Ce phénomène est fréquent en technologie MEMS lorsque la gravure profonde du silicium à fort facteur de forme, se termine sur une couche d'arrêt de silice (isolante) sur laquelle les charges positives s'accumulent et dévient les ions vers les bords du motif [Hwang 09].
- ▶ **Une gravure concave des flancs** engendrée par les ions, dont la trajectoire est en incidence rasante sur les flancs des structures (*bowing*), a pour conséquence d'élargir les dimensions caractéristiques des motifs à mi-hauteur en se répartissant sur toute la profondeur de gravure [Aachboun 99].
- ▶ **Une gravure ionique préférentielle** aux pieds des flancs des structures est le résultat de la déflexion des ions positifs sur ces flancs (*trenching* ou *micro-trenching*). C'est une caractéristique d'un flux ionique qui n'est pas parfaitement vertical; ce

phénomène est plus fréquent pour des gravures CAIBE (Chemical Assisted Ion Beam Etching) [Lee 98].

2.4.6 État de l'art sur la gravure du GaN

Adesida [Adesida 93] fut le premier à graver le GaN dans un plasma (RIE) avec du Tétrachlorosilane (SiCl_4) comme gaz ; la vitesse de gravure était supérieure à $500 \text{ \AA}/\text{min}$ à -400 V . Lin [Lin 94] a trouvé des résultats similaires en utilisant le BCl_3 avec une vitesse de gravure de $1050 \text{ \AA}/\text{min}$. D'autres résultats ont été publiés sur l'utilisation du HBr [Ping 94], du CHF_3 et du C_2ClF_5 [Lee 95] avec des vitesses de gravure inférieures à $600 \text{ \AA}/\text{min}$. Les meilleurs résultats obtenus par la technique RIE pour les nitrures du groupe III ont été enregistrés avec du chlore pour des énergies d'ion élevées, rendant ainsi la rupture de la liaison du groupe III-N et la désorption de pulvérisation de la surface plus efficaces. Dans ces conditions, les défauts du plasma peuvent se produire et dégrader à la fois les performances électriques et optiques du dispositif. Ainsi, abaisser l'énergie des ions ou augmenter l'activité chimique dans le plasma pour minimiser les défauts se traduit souvent par des vitesses de gravure plus faibles ou un profil moins anisotrope, limitant considérablement la dimension critique. Par conséquent, il est nécessaire de trouver des plates-formes de gravure alternatives qui combinent une gravure de bonne qualité avec peu de défauts.

Dans ce cadre, les chercheurs se sont tournés vers les plasmas de haute densité, y compris l'ECR, l'ICP et le magnétron³ RIE (M-RIE). Ces plasmas ont conduit à une amélioration des caractéristiques de gravure des nitrures de groupe III par rapport à la technique RIE. Cette observation est attribuée à la densité de plasma qui est de deux à quatre fois plus élevée qu'en RIE, facilitant ainsi la rupture des liaisons du groupe III-N et la pulvérisation de désorption des produits de corrosion formés à la surface. De plus,

3. Tube à vide soumis à un champ d'induction magnétique, utilisé comme amplificateur de puissance en très haute fréquence.

Composition des gaz	Technique de gravure	Vitesse de gravure (nm/min)	Paramètre de gravure correspondant	Type de substrat
SiCl ₄ [w/Ar, SiF ₄]	RIE ⁴	55	-400 V	Saphir
BCl ₃	RIE	105	-230 V	Saphir
CHF ₃ , C ₂ ClF ₅	RIE	45	500 W	GaAs
SF ₆	RIE	17	-400 V	Saphir
BCl ₃ /Ar	ECR-RIE ⁵	30	-250 V	GaAs
CCl ₂ F ₂ /Ar	ECR-RIE	20	-250 V	GaAs
CH ₄ /H ₂ /Ar	ECR-RIE	40	-250 V	Saphir
Cl ₂ H ₂ /Ar	ECR-RIE	200	-180 V	GaAs ou Saphir
SiCl ₄ /Ar	ECR-RIE	95	-280 V	<i>a-</i> ou <i>c-plane</i> Saphir
HI/H ₂	ECR-RIE	110	-150 V	–
HBr/H ₂	ECR-RIE	70	-150 V	–
ICl/Ar	ECR-RIE	1300	-275 V	GaAs ou Si
IBr/Ar	ECR-RIE	300	-170 V	GaAs, Si ou Saphir
BCl ₃	M-RIE ⁶	350	<-100 V	GaAs
Cl ₂ /H ₂ /Ar	ICP-RIE ⁷	688	-280 V	Saphir
Cl ₂ /Ar	ICP-RIE	980	-450 V	6H-SiC
Ion Ar	Usinage ionique	110	-300 V	Saphir
Cl ₂ [ion Ar]	CAIBE ⁸	210	500 eV	Saphir
HCl [ion Ar]	CAIBE	190	500 eV	Saphir
Cl ₂	RIBE ⁹	150	500 eV	Saphir
HCl	RIBE	130	500 eV	Saphir
HCl	Photo-assisté	0,04 Å/impulsion	–	Saphir
H ₂ , Cl ₂	LE4 ¹⁰	50 à 70	1 à 15 eV	Si

TABLEAU 2.3 – Résumé des différentes techniques de gravure plasma sur GaN [Pearson 06]

l'énergie et la densité des ions peuvent plus efficacement être découplées par rapport à la RIE, rendant plus aisé le contrôle des défauts.

En ce qui concerne le GaN plus particulièrement, de nombreux travaux ont été développés à partir de différents gaz et différents paramètres de gravure. Le tableau 2.3 résume les différentes combinaisons de réacteur et de gaz utilisés ainsi que les performances obtenues. Les gaz sont tous des produits chlorés (ou parfois iodés ou bromés).

Après analyse des résultats publiés, en particulier par Shul *et al.* [Shul 98], il ressort que la composition chimique, la densité du plasma et l'énergie des ions peuvent affecter

4. RIE pour *Reactive Ion Etching*

5. ECR-RIE pour *Electron Cyclotron Resonance-RIE*

6. M-RIE pour *Magnetron enhanced-RIE*

7. ICP-RIE pour *Inductive Coupled Plasma-RIE*

8. CAIBE pour *Chemically Assisted Ion Beam Etching*

9. RIBE pour *Reactive Ion Beam Etching*

10. LE4 pour *Low Energy Electron Enhanced Etching*

fortement la sélectivité. Dans ce cadre, les sélectivités de gravure des III-N sont plus sensibles à la composante physique du mécanisme de gravure (l'énergie et la densité des ions) qu'à la composante chimique. Les sélectivités GaN:AlN et GaN:InN sont sensibles à l'augmentation du flux ionique et diminuent avec l'augmentation de l'énergie des ions. La sélectivité GaN:AlN la plus élevée, d'une valeur supérieure à 8:1 a été observée avec Cl₂/Ar à une pression de 10 mTorr, une puissance ICP de 500 W et une puissance RF de 130 W. Une sélectivité optimale de 6,5:1 est relevée pour le GaN:InN à 5 mTorr alors que la vitesse de gravure le plus élevé était de 0,68 μm/min pour un V_{bias} de -280 V pour le Cl₂/H₂/Ar.

2.4.7 Résultats et interprétations

La gravure plasma est une méthode pratique pour obtenir un système fiable pour réaliser des structures mesa en GaN [Pearson 99]. De plus, les plasmas chlorés sont couramment utilisés parce que la composante GaCl₃ est la plus volatile de gravure (point d'ébullition de 201 °C à la pression atmosphérique).

En raison de la forte énergie de liaison du GaN (9,12 eV/atome), la gravure nécessite alors l'utilisation d'une forte énergie de bombardement des ions, qui peut être améliorée en ajoutant de l'argon au plasma avec une tension de polarisation relativement élevée. C'est pour toutes ces raisons qu'on a choisi d'utiliser le Cl₂/Ar. Dans la suite, nous présentons les essais de gravure du GaN pour la première fois au LAAS.

Les premiers essais de gravure RIE du GaN au LAAS, utilisant le Cl₂/Ar à une puissance de 500 W et un masquage en résine AZ 4562 de 5,5 μm, ont donné les résultats présentés sur la figure 2.12 ; la vitesse de gravure était de 250 nm/min. Ces images prises par MEB montrent des défauts de surface dus au micro-maquage (des résidus de résine retombent sur l'échantillon et masquent la gravure), un profil insuffisamment abrupt et un *trenching* non négligeable dû i) au rebond des espèces ioniques sur le bord gravé du GaN, ii) à la charge négative des flancs par des électrons et iii) à l'influence du champ électrique associé sur les trajectoires d'ions [Schaepekens 98].

Ainsi, afin de corriger ces problèmes, nous avons opté pour une gravure utilisant un masque dur en métal. De par leur grande résistance aux gravures plasma, les métaux sont de bons candidats car une faible épaisseur suffit généralement pour constituer le

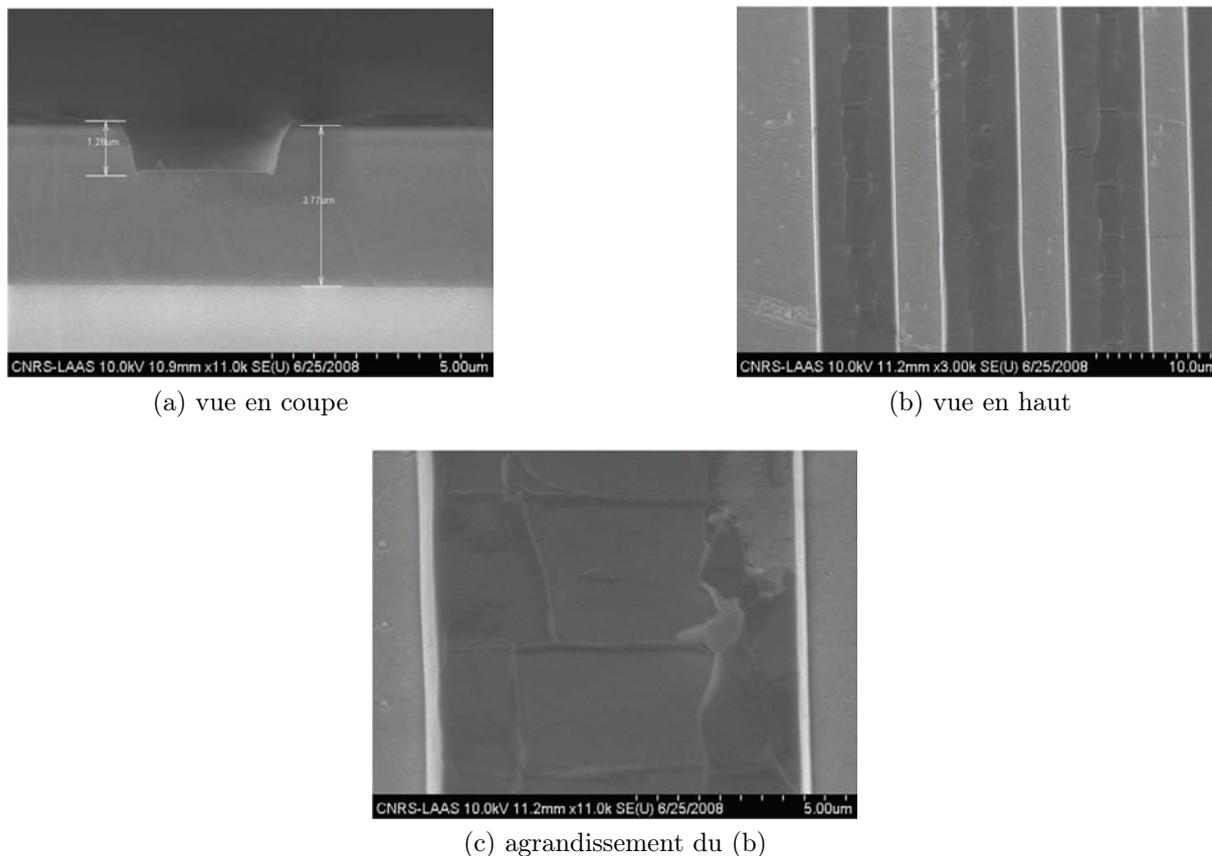


FIGURE 2.12 – Gravure du GaN par ICP-RIE utilisant un masque de résine

masque. Deux types de métaux sont utilisés au laboratoire : le chrome (Cr) et le nickel (Ni). Le Ni induit un phénomène d'auto-catalyse dégradant la qualité du masque après exposition du masque à l'air ambiant. Le Cr offre la possibilité de définir des motifs de taille submicronique soit par *lift-off*, soit par gravure sèche, alors que le *lift-off* est la seule voie possible pour le Ni. La structure de l'échantillon est représentée sur la figure 2.13 avec des épaisseurs de 500 nm et 100 nm pour le SiO₂ et le Cr respectivement.

Rappelons que la couche de SiO₂ servira pour l'étape de croissance sélective envisagée dans la technologie MOS projetée. L'épaisseur de chrome résulte d'un compromis : une faible épaisseur de chrome empêche sa bonne tenue durant la gravure, alors qu'une épaisseur trop importante induira des contraintes mécaniques entre Cr et SiO₂. Les recettes utilisées pour la gravure des différentes couches de notre structure, à une température de 18 °C, sont illustrées dans le tableau 2.4 et les résultats correspondants sur la figure 2.14.

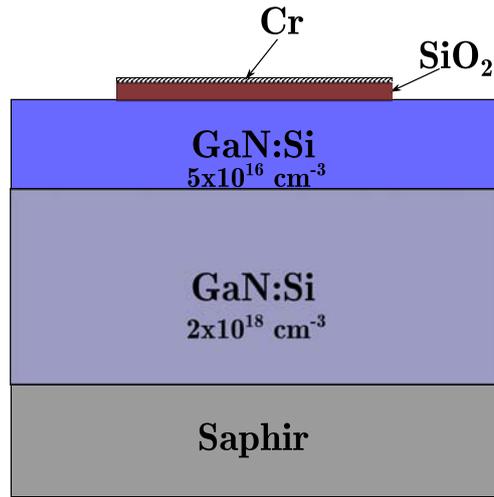
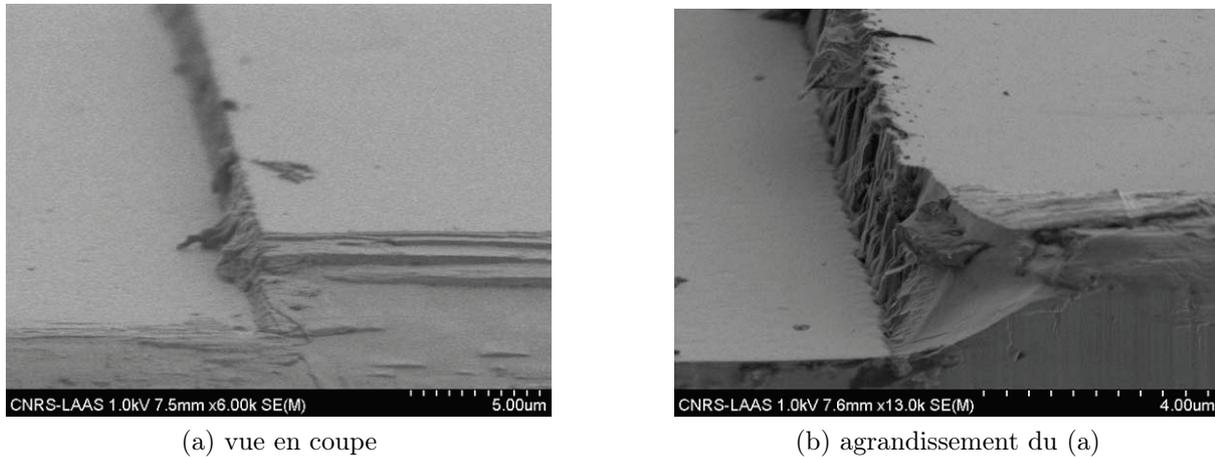


FIGURE 2.13 – Structure de l'échantillon gravé au LAAS avec un masque dur en chrome

Matériaux	Composition des gaz	Puissance source ICP (W)	Pression (mTorr)	Puissance bias (W)
Chrome	Cl ₂ /Ar (80 sccm / 20 sccm)	500	10	100
SiO ₂	CF ₄ (40 sccm)	500	5	60
GaN	Cl ₂ /Ar (80 sccm / 10 sccm)	500	5	60

TABLEAU 2.4 – Paramètres de gravure ICP-RIE du Cr, du SiO₂ et du GaN.

(a) vue en coupe

(b) agrandissement du (a)

FIGURE 2.14 – Gravure du GaN par ICP-RIE en utilisant un masque en chrome

Sur ces images, on note une diminution du *trenching* et un flanc plus vertical. Par contre, le profil des flancs est trop accidenté et s'avère incompatible avec le reste du procédé (notamment une bonne croissance du GaN).

Pour vérifier si ce problème provient réellement de la gravure du chrome, nous avons procédé à 3 possibilités de masquage sur 3 échantillons distincts.

La couche de SiO_2 d'épaisseur 200 nm est déposée sur les trois échantillons. Sur le premier, on rajoute un dépôt de Cr de 100 nm ; sur le deuxième, aucun dépôt de chrome n'est réalisé et, sur le troisième, le chrome est déposé puis gravé par *lift-off* évitant ainsi sa gravure par plasma.

► **Premier échantillon noté « A »** : le masque de gravure est du chrome gravé par ICP-RIE après une photolithographie classique. Les résultats sont représentés sur la figure 2.16.a ; on note que le profil des flancs est moins accidenté mais toujours incompatible avec la croissance sélective. D'autre part, les images AFM prises pour une zone non gravée (figure 2.17.a) et pour une zone gravée (figure 2.17.b) montrent une diminution dans la rugosité (tableau 2.5) après la gravure. Par contre, nous observons une forte densité des cavités représentées par des points noirs dans la figure 2.17.b ; ces cavités sont des colonnes créées par l'effet d'un micro-masquage [Yoshida 01, Hung 05]. En effet, des particules des masques durs (Cr ou SiO_2) retombent sur la surface gravée et créent des masques locaux. Ces micro-masques peuvent être à l'origine des défauts de type colonne. Ensuite, en fonction des conditions de gravure et de temps de procédé, les colonnes peuvent ou bien rester verticales ou bien tomber en laissant à leur place une cavité (figure 2.15).

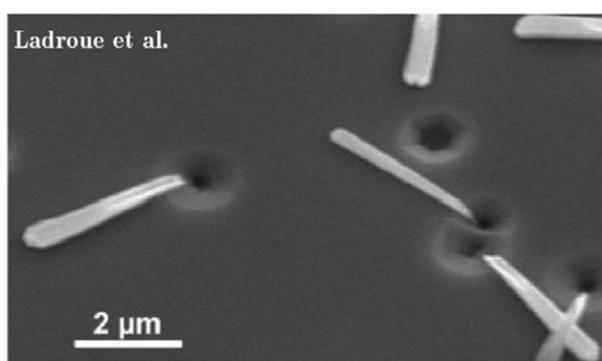


FIGURE 2.15 – Image MEB de colonnes tombées laissant des cavités sur la surface gravée du GaN [Ladroue 10]

► **Deuxième échantillon noté « B »** : le masque utilisé pour cet échantillon est la résine positive AZ 4562 d'épaisseur 5,5 µm. La figure 2.16.b montre que le résultat obtenu au MEB est satisfaisant. Par contre, les images AFM (figures 2.18.a et

2.18.b) montrent une légère augmentation de la rugosité (tableau 2.5) et une faible densité des cavités comparable avec l'échantillon « A » ; ceci est peut être dû à l'absence du Cr qui produit des micro-masquages, et une combinaison de SiO₂ et de la résine (AZ 4562) semble un bon choix pour un masque parce que, elle offre d'une part, des flancs et une surface de faible rugosité et, d'autre part, une sélectivité assez élevée.

► **Troisième échantillon noté « C »** : le masque utilisé est le chrome mais, cette fois, la technique de *lift-off* remplaçant la gravure plasma améliore sensiblement la définition par rapport à celle de l'échantillon A (figure 2.16.c). De plus, les images AFM (figures 2.19.a et 2.19.b) montrent une légère augmentation de la rugosité (tableau 2.5) et une présence des colonnes à la place des cavités.

Le tableau 2.5 présente les paramètres extraits des images AFM de la surface du GaN pour une surface de 100 μm^2 avec et sans gravure pour les trois échantillons A, B et C. L'échantillon B présente les meilleures rugosités arithmétique ($R_a = 0,22$) et quadratique moyenne ($R_q = 0,28$) avec et sans gravure ; ceci peut être dû à l'absence du Cr, qui semble moins avantageux comme masque dur pour la gravure, et à l'utilisation de la résine avec un masque en oxyde de silicium qui offre des résultats satisfaisants.

L'interprétation globale des résultats de gravure est la suivante :

- Concernant les premiers essais de gravure du GaN effectués au LAAS, utilisant le Cl₂/Ar à une puissance de 500 W, un masquage en résine AZ 4562 de 5,5 μm et donnant un taux de gravure de 250 nm/min, les problèmes rencontrés (inclinaison du profil, *trenching* et micro-masquage) s'expliquent par l'utilisation de la résine AZ 4562 dans des conditions de température et d'humidité non respectées. De ce fait, nous avons dû respecter la consigne suivante : **si la température de la salle de photolithographie est supérieure à 19,5 °C, alors l'utilisation de l'étuve RH¹¹ est nécessaire (étuve à T = 19 °C, humidité 55 %).**

11. Relative Hygrometry : hygrométrie relative ou humidité contrôlée

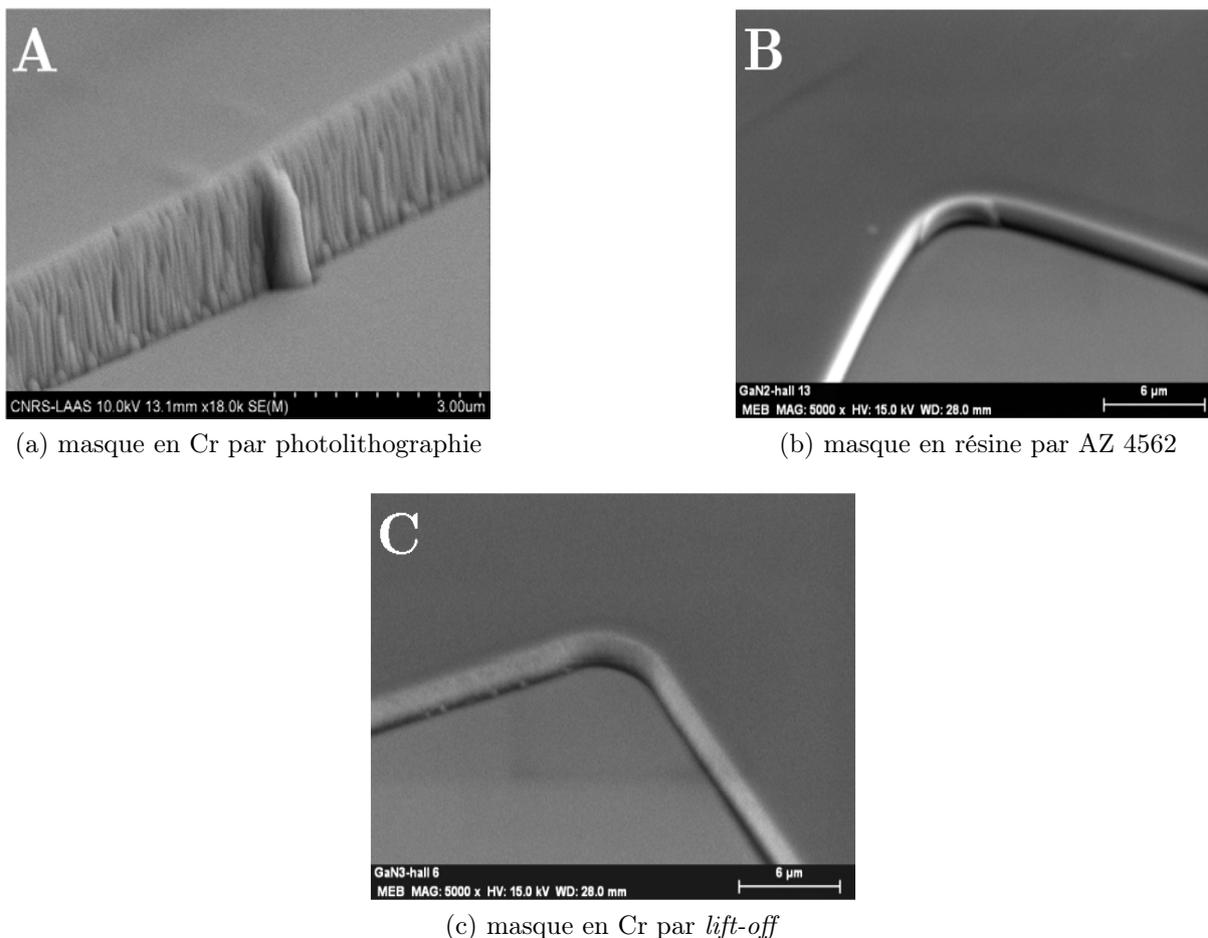


FIGURE 2.16 – Gravure du GaN par ICP-RIE utilisant (a) un masque en Cr par photolithographie, (b) un masque en résine par AZ 4562 et (c) un masque en Cr par *lift-off*

Échantillons	Masque	Gravure RIE	Valeur min (nm)	Valeur max (nm)	Valeur moyenne (nm)	Ra ¹² (nm)	Rq ¹³ (nm)
A	en Cr par photolithographie	non	0	10,13	6,4	0,77	0,99
		oui	0	8,35	6,11	0,33	0,45
B	en résine par AZ 4562	non	0	2,06	1,31	0,21	0,26
		oui	0	4,53	2,01	0,22	0,28
C	en Cr par <i>lift-off</i>	non	0	4,55	3,25	0,33	0,43
		oui	0	14,35	11,39	0,3	0,46

TABLEAU 2.5 – Paramètres extraits par les analyses des images AFM ($10 \times 10 \mu m^2$) sur les échantillons A, B et C

- Concernant les premiers résultats de gravure GaN utilisant le masque dur en chrome, ce masque conduit à de meilleurs résultats en verticalité de profils, comparativement au deuxième échantillon utilisant le même masque, mais présente des flancs très

12. Ra est la rugosité arithmétique

13. Rq est la rugosité quadratique moyenne ou RMS

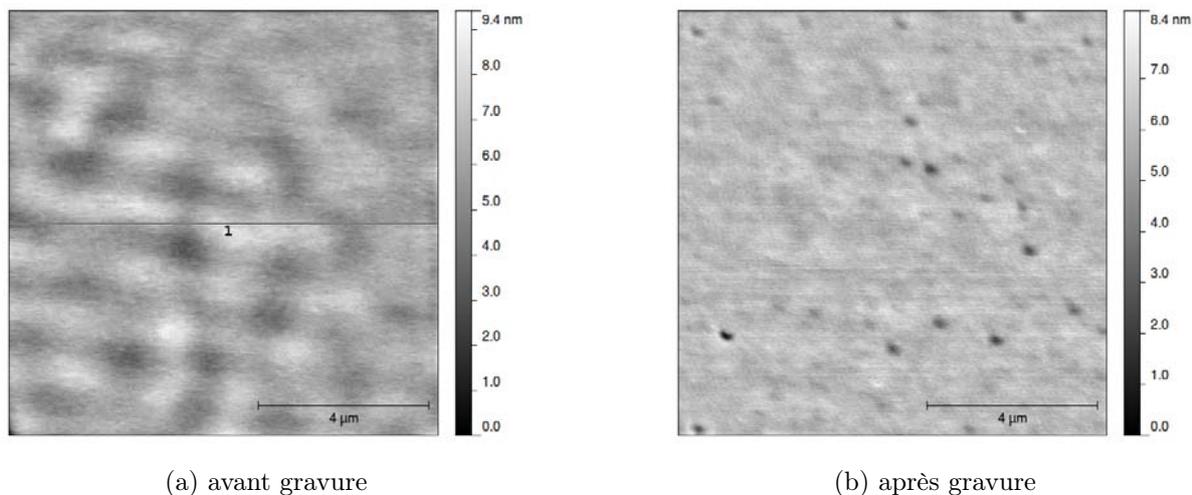


FIGURE 2.17 – Analyses AFM réalisées sur l'échantillon « A »

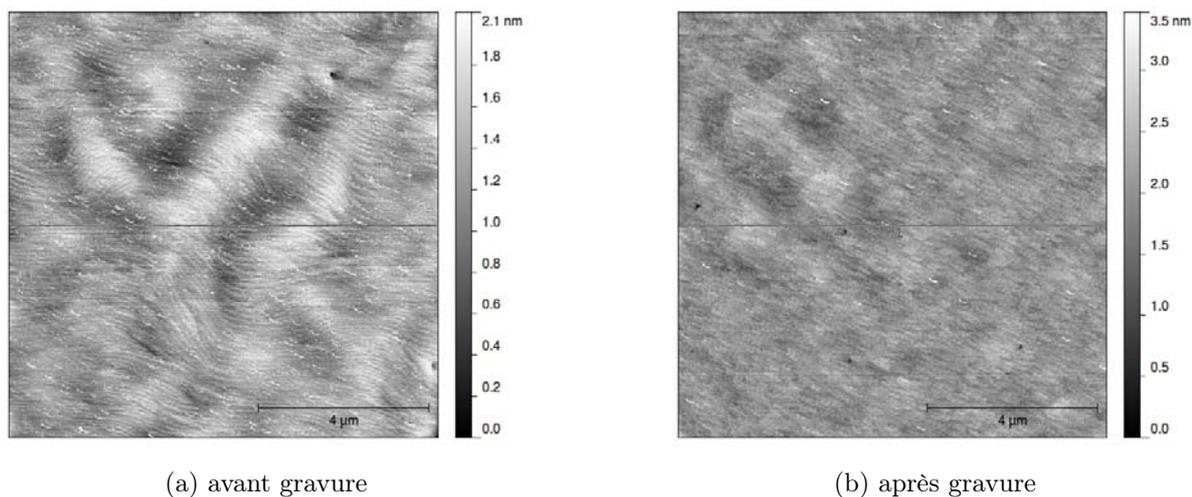


FIGURE 2.18 – Analyses AFM réalisées sur l'échantillon « B »

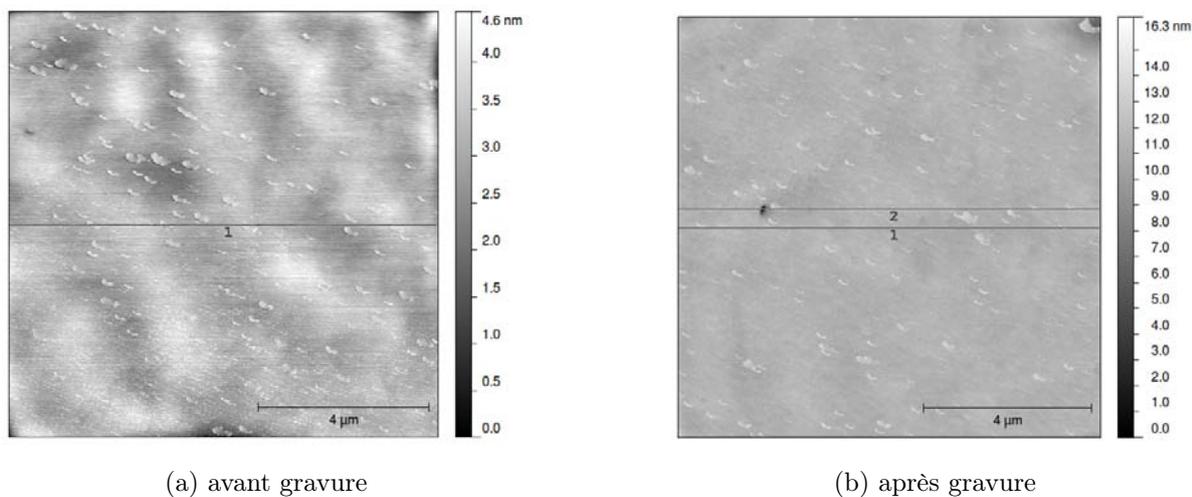


FIGURE 2.19 – Analyses AFM réalisées sur l'échantillon « C »

accidentés. En effet, les profils des flancs de gravure du chrome dépendent du temps de gravure. La durée de la gravure du chrome, initialement de 8 min 18 s, a été réduite à 4 min 30 s. La gravure de 8 min conduit à une bonne verticalité des flancs mais le bombardement ionique, produit sur le SiO_2 par l'excès de temps, induit des défauts au niveau du profil de gravure. Ces défauts se reproduiront ensuite lors de la gravure fluorée de cette couche de SiO_2 . L'utilisation d'une couche moins épaisse de silice (200 nm au lieu de 500 nm) montre bien cela puisqu'elle améliore sensiblement la forme de la gravure.

- En comparant les 3 derniers résultats relatifs à des masquages différents, on remarque que l'on a une meilleure forme de flancs sur l'échantillon utilisant le masquage dur par *lift-off* que sur celui utilisant le masquage dur par photolithographie classique. Cela est attribué à la faible résistance de la résine électro-sensible à la gravure plasma. Il est donc préférable de transférer les motifs définis sur la résine directement sur le chrome en utilisant le *lift-off* pour la définition des motifs ; en évitant de graver le chrome, nous observons des flancs bien moins accidentés.
- Finalement, une bonne utilisation de la résine AZ 4562, avec une épaisseur adéquate et sous des conditions optimales, peut éviter la mise en œuvre d'une couche supplémentaire de Cr tout en offrant de bons résultats de gravure avec une faible densité des cavités et un état de surface de qualité satisfaisante.

2.5 Conclusion

Ce chapitre a été consacré à la présentation de certains procédés technologiques fondamentaux pour la réalisation future de transistors MOS en GaN.

La première partie concernait nos études sur le dopage du GaN. Nous avons procédé au dopage du GaN par implantation ionique de silicium (type N) et du magnésium (type P), en utilisant une gamme d'énergie allant de 20 à 180 keV. Un recuit à des températures supérieures à 1000 °C sous une ambiance non hydrogénée est nécessaire afin de ne pas passer les dopants. Par contre, une ségrégation de la surface du GaN a été observée pour des énergies d'implantation supérieures à 70 keV ; ceci est dû à la décomposition de la couche GaN durant le recuit.

La deuxième partie a été consacrée à une étude de la gravure ionique du GaN par la méthode ICP-RIE. Les premiers essais ont montré qu'un masque en résine AZ 4562 devait être utilisé dans des conditions de température et d'humidité bien précises. Soulignons que la principale difficulté rencontrée lors de la gravure RIE du chrome est le profil très accidenté des flancs. Il s'agit là d'un des défauts qui se reproduira ensuite lors de la gravure de la couche SiO_2 et, par conséquent, lors de la gravure du GaN. Le verrou a cependant été levé grâce à l'alternative de la technique du *lift-off*, en remplacement de la RIE. Finalement, une bonne utilisation de la résine AZ 4562, avec une épaisseur adéquate et sous des conditions optimales, peut éviter la mise en œuvre d'une couche supplémentaire de Cr tout en offrant de bons résultats de gravure et un état de surface de qualité satisfaisante.

Diélectriques de grille sur GaN : étude théorique

Sommaire

3.1	Introduction	65
3.2	État de l'art : structures MOS sur GaN	66
3.3	Procédés de réalisation de diélectriques de grille	73
3.4	Caractérisations électriques de la structure MOS	86
3.5	Conclusion	111

3.1 Introduction

Lors des cinquante dernières années, la miniaturisation des transistors MOS (MOSFET) a été accomplie avec succès (loi de MOORE) en mettant en œuvre entre autres des oxydes thermiques SiO_2 extrêmement minces de quelques nm . Le SiO_2 est certes resté le leader des technologies MOS et MEMS mais le développement des structures à haute permittivité s'est avéré incontournable dans le contexte de la miniaturisation dans les filières VLSI. Ainsi, le HfO_2 (dioxyde d'Hafnium) s'est développé dans de nombreuses fonderies car offrant une meilleure isolation. Parallèlement se sont développées les techniques de croissance par dépôt CVD, en particulier dans les technologies MEMS. Ces techniques, une fois optimisées, peuvent ouvrir la filière MOSFET à d'autres semiconducteurs tels que les III-V pour lesquels la réalisation de structures MOS est problématique de par la difficulté d'obtenir une interface isolant/semiconducteur stable.

Dans ce chapitre, nous présentons dans un premier temps l'état de l'art sur la structure MOS sur GaN. Ensuite, nous décrirons les deux méthodes utilisées pour préparer la surface du GaN avant le dépôt d'oxyde puis nous montrerons le processus et les techniques de dépôt de dioxyde de silicium par quatre méthodes de dépôt en donnant les avantages et les

inconvenients de chacune. Enfin, nous illustrerons la théorie sur la structure MOS après avoir rappelé le formalisme nécessaire à l'analyse des résultats.

3.2 État de l'art : structures MOS sur GaN

L'état de l'art concernant la réalisation de structures MOS sur GaN est de nos jours très abondant. Les techniques de dépôt mises en œuvre utilisent principalement la PECVD mais aussi la LPCVD avec diverses méthodes de traitement de surface qui s'avèrent très sensibles sur les résultats.

Comme chacun sait, un diélectrique de grille doit répondre à des critères très stricts. Citons notamment la stabilité chimique et thermique, la faible densité de charges mobiles et piégées dans le diélectrique, la faible densité de défauts permettant de repousser le claquage, une permittivité diélectrique plus élevée que celle des semiconducteurs conduisant à réduire le champ électrique dans le diélectrique et un grand décalage des bandes de conduction contribuant à un plus faible courant de fuite. Le tableau 3.1 présente les propriétés du GaN et de divers diélectriques. Sur la base de ces données, un diagramme des bandes interdites peut être établi (figure 3.1). Rappelons, de plus, que l'interface diélectrique/semiconducteur doit présenter une densité d'état d'interface réduite ($< 5 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$).

3.2.1 Le dioxyde de silicium, SiO₂

La nécessité d'obtenir un isolant de grille de haute qualité sur GaN et d'en comprendre clairement le comportement reste à ce jour un défi des grands laboratoires [Gaffey 01]. Dans ce contexte, le traditionnel SiO₂, bien que présentant une permittivité relative assez limitée (3,9), reste le candidat principal. Il présente une large bande interdite et une affinité électronique qui procurent un grand écart de bande de conduction et de valence avec le GaN. De plus, les dépôts ont largement été exploités dans le cadre des « supports » Si. Les premières réalisations de capacités MOS SiO₂/GaN ont été élaborées par Casey *et al.* [Casey 96] par dépôt chimique en phase vapeur assisté par plasma à distance (RPECVD) à 300 °C sur une surface nettoyée au solvant. Les caractéristiques C(V) à 10 kHz mesurées et calculées coïncidaient et ne présentaient pas de phénomène

Matériaux	GaN	SiO ₂	SiN _x	AlN	GGG	Gd ₂ O ₃	Ga ₂ O ₃	Sc ₂ O ₃	MgO
Références	(1)	(2)	(2)	(3)	(4)	(5)	(6)	(7)	(8)
Structure cristalline	W	A	A	W/A	A	B	H/M	B	N
Paramètre de maille (Å)	3,189	-	-	3,113	-	10,813	-	9,845	4,211
Désaccord avec GaN (%)	×	-	-	2,3	-	20,1	56	9,2	-6,5
Bande interdite (eV)	3,4	9	5	6,2	4,7	5,3	5,4	6,3	8
Affinité électronique (eV)	4,07	0,9	0~2,9	0,9~1,2	0,63	-	-	0,7	-
Travail de sortie (eV)	-	-	-	-	-	2,1~3,3	-	4	3,1~4,4
Permittivité diélectrique relative	9,5	3,9	7,5	8,5	14,2	11,4	10	14	9,8
Température de fusion (K)	2800	1900	2173	3500	2023	2668	2013	2678	3073

(1)-[Edgar 94]; (2)-[Sze 81]; (3)-[Yim 73, Chin 94, Levinshtein 01]; (4)-[Xiao 94]; (5)-[Yoder 96]; (6)-[Matocha 05, Gila 00]; (7)-[Abramov 83]; (8)-[Daude 77]

TABLEAU 3.1 – Propriétés chimiques et électriques du GaN et de divers isolants. (W=Wurtzite, A=Amorphe, B=Bixbyite, N=NaCl, H=Hexagonale et M=Monoclinique)

d'hystérésis. Concernant le comportement de telles structures sous éclairage UV, une augmentation sensible de la capacité de déplétion profonde a été observée (3 fois plus grande que la valeur espérée) ainsi qu'un hystérésis important [Casey 96]. Concernant la densité d'état, certaines équipes ont obtenu des valeurs de D_{it} de $1 \text{ à } 3 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ [Arulkumaran 98, Sawada 98]. Ces faibles valeurs, plutôt optimistes, ont été déterminées par la méthode dite de Terman qui pourrait sous-estimer la valeur réelle de D_{it} . D'ailleurs, certains chercheurs ont estimé d'une manière imprécise tant la densité de charges fixes en volume que D_{it} [Arulkumaran 98].

Les états d'interface sont de deux types, lents et rapides; ils ont été étudiés sur une gamme de polarisations étendue [Chen 01] par des mesures à haute fréquence et pulsées, par les techniques de capacités transitoires et la méthode DLTS [Nakano 02]. Le nettoyage de la surface du GaN est généralement une étape critique pour l'obtention de faibles densités d'états d'interface dans les structures MOS en GaN, du fait que la surface n'est pas aussi robuste et inerte qu'on l'a généralement pensé, une fois exposée à l'air ambiant [Pearton 00b].

En ce qui concerne les traitements de surface avant le dépôt de l'isolant, ils ont été largement étudiés, en particulier par Nagasaki *et al.* [Nakasaki 00]. Il est à souligner l'influence de ces états sur le niveau de Fermi E_F en surface ; en particulier, pour les interfaces avec l'oxyde natif du GaN, E_F en surface est fortement piégé de par la forte valeur de D_{it} . Afin de minimiser l'oxyde natif et les états d'interface, un traitement de surface à base de NH_4OH s'avère efficace. De plus, une réduction supplémentaire de D_{it} a été réalisée par une combinaison du traitement NH_4OH avec un traitement plasma N_2 .

Certaines études s'avèrent contradictoires ; elles montrent soit que le niveau de Fermi n'est pas influencé par la façon dont la surface du GaN a été préparée avant le dépôt d'oxyde, soit que ce dernier est au contraire courbé à l'interface SiO_2/GaN , si la surface n'a pas été correctement préparée [Pearson 00b].

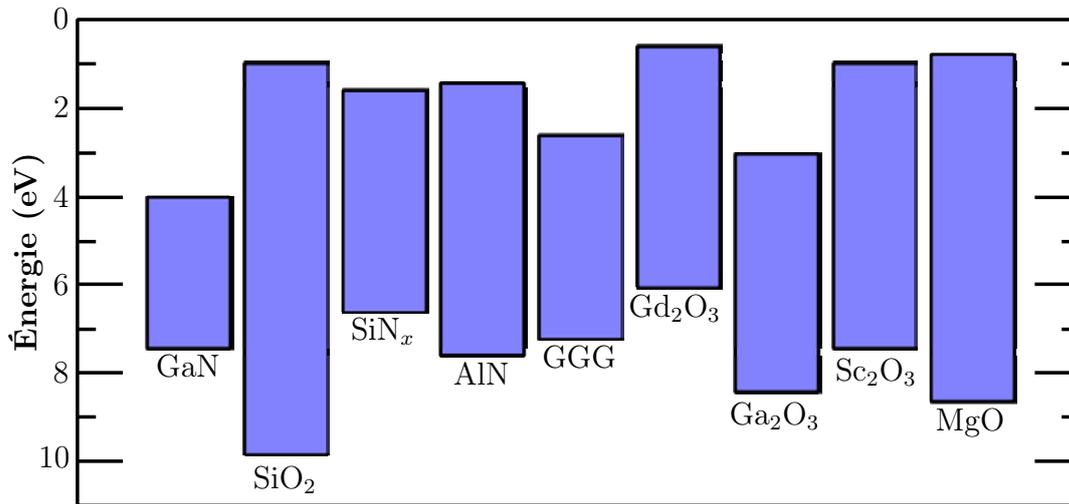


FIGURE 3.1 – Valeurs des hauteurs de bande interdite du GaN et de divers isolants. Le niveau du vide est à 0 eV

Un autre phénomène à prendre en compte est celui de la polarisation pyroélectrique qui augmente la concentration de charges négatives à la surface du GaN. Il doit donc être considéré, en particulier pour un fonctionnement à haute température des dispositifs tels que le MOSFET de puissance sur GaN [Matocha 02a] ou encore dans les MESFET en GaN plus anciennement étudiés [Meneghesso 00]. Il est notamment caractérisé par un décalage positif de la tension de bande plate en fonction de la température d'une structure MOS fabriquée par LPCVD à 900 °C. Le coefficient des charges pyroélectriques, caractéristique du phénomène, a été estimé à $3,7 \times 10^9 \text{ q}\cdot\text{cm}^{-2}\cdot\text{K}^{-1}$.

Par ailleurs, des dépôts en phase liquide [Wu 03] et en phase vapeur photochimique de SiO₂ [Chang 03] ont également été étudiés sur GaN.

3.2.2 Le nitrure de silicium, Si₃N₄

Sur GaN, le Si₃N₄ a été élaboré pour la première fois par PECVD par Arulkumaran *et al.* [Arulkumaran 98]. Une amélioration de l'interface Si₃N₄/GaN avec une déplétion profonde claire a été obtenue par un traitement au NH₄OH suivi d'un plasma azote de la surface avant le dépôt [Nakasaki 00, Hashizume 01, Hashizume 02]. En ce qui concerne le traitement *in-situ* par plasma azote, ce dernier est généralement favorable à l'obtention d'une faible densité D_{it}, mais Nakasaki a montré qu'un traitement à longue durée de plasma azote pouvait augmenter la densité des états d'interface d'une façon continue. Soulignons que, sur le plan du traitement NH₄OH ou NH₄ suivi par plasma azote de la surface du GaN, la littérature indique que la structure Si₃N₄/GaN donne un D_{it} plus faible que la structure SiO₂/GaN [Nakasaki 00].

3.2.3 SiO₂/Ga₂O₃ et SiO₂/Si₃N₄/SiO₂

La densité d'état d'interface peut être réduite en utilisant un processus plasma à distance en deux étapes pour former l'interface Ga₂O₃/GaN avant de déposer le film diélectrique (interface SiO₂/Ga₂O₃). Les effets d'hystérésis et *stretch-out* ont été observés sur les mesures C(V) dans la gamme de température 50 – 100 °C ainsi que pour des mesures avec éclairage UV pendant 15 secondes [Therrien 00, Therrien 98].

Pour les dépôts SiO₂/Si₃N₄/SiO₂, les mesures C(V) à l'ambiante et à 10 kHz d'un échantillon optimisé montrent un bon accord avec la courbe théorique. Sous éclairage UV à température ambiante, on observe aussi un large hystérésis mais sans décalage de la courbe sur le balayage de retour, ce qui suggère une faible D_{it}. Pour les mesures de la conductance G(V) à haute température (450 °C) et à basse fréquence (1 kHz), la densité D_{it} de l'échantillon optimisé a été établie à moins de $5 \times 10^{10} \text{ cm}^{-2} \cdot \text{eV}^{-1}$, soit une valeur 20 fois inférieure à celle des échantillons non optimisés [Gaffey 01].

3.2.4 L'oxyde de gallium : Ga_2O_3

Le Ga_2O_3 peut être obtenu par une oxydation thermique sèche ou humide du GaN en présence d'oxygène. L'oxydation sèche à 900 °C conduit à une morphologie de surface rugueuse [Wolter 98], alors que l'oxydation humide à 800 °C donne une meilleure morphologie de surface, mais de plus mauvaises propriétés électriques [Readinger 99]. À la température de 750 °C, l'oxydation devient trop lente et une croissance trop faible d'oxyde est obtenue. Finalement à 900 °C, le taux de croissance est d'environ 20 nm/h et la formation d'un polycristal monoclinique $\beta\text{-Ga}_2\text{O}_3$ a été confirmée par diffraction des rayons X (XRD) [Wolter 97a]. Avec l'oxydation humide, on peut également former un polycristal monoclinique $\beta\text{-Ga}_2\text{O}_3$; le taux d'oxydation entre 750 °C et 900 °C est illustré figure 3.2. Soulignons que les deux types d'oxydation, humide et sèche, ont donné de mauvaises propriétés électriques. L'analyse en microscopie électronique en transmission (TEM) montre une interface entre Ga_2O_3 et GaN non uniforme (figure 3.3); le champ de claquage résultant des oxydations sèche et humide est de 0,2 MV/cm et 0,05 ~ 0,1 MV/cm, respectivement.

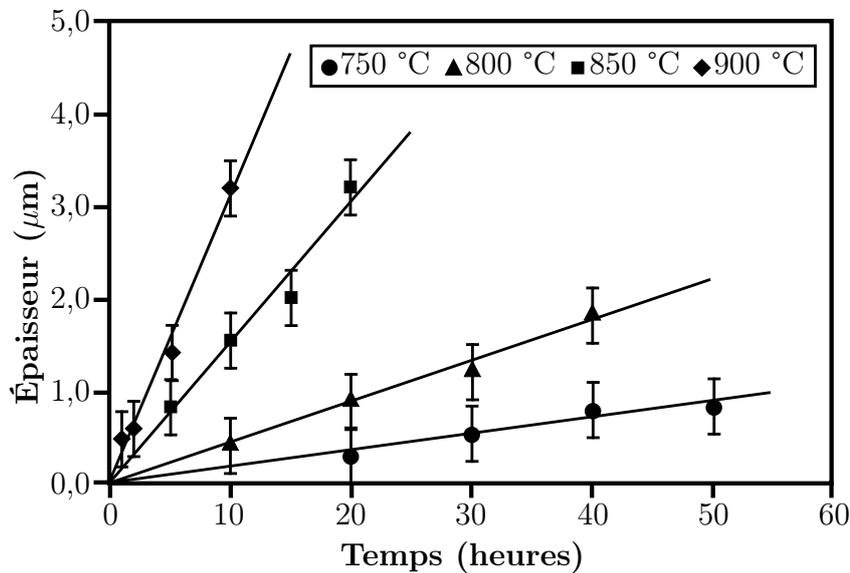


FIGURE 3.2 – Épaisseur d'oxydation humide à différentes températures (750 à 900 °C)

Des générations de films d'oxyde de gallium sur GaN par la photo-électrochimie utilisant un électrolyte KOH ont été étudiés [Rotter 01, Fu 02]. À partir de spectres Auger et diffraction des rayons X, la génération de l'oxyde de gallium (Ga_2O_3) a été obtenue sous

forme amorphe et les mesures $C(V)$ entre 1 kHz à 1 MHz conduisent bien à la déplétion profonde [Rotter 01].

En ce qui concerne le matériau GaN de type P sur saphir, une température de 850 °C pendant 12 h dans une ambiance oxygénée est nécessaire pour l'obtention du même oxyde monoclinique. Un hystérésis a été observé et attribué à l'injection des charges dans l'oxyde [Kim 01].

En conclusion, nous pouvons déduire de cette étude bibliographique que la structure MOS $\beta\text{-Ga}_2\text{O}_3/\text{GaN}$ présente un plus faible hystérésis et une plus faible densité D_{it} que son homologue SiO_2/GaN , rendant ainsi cette filière de diélectrique intéressante [Nakano 03a].

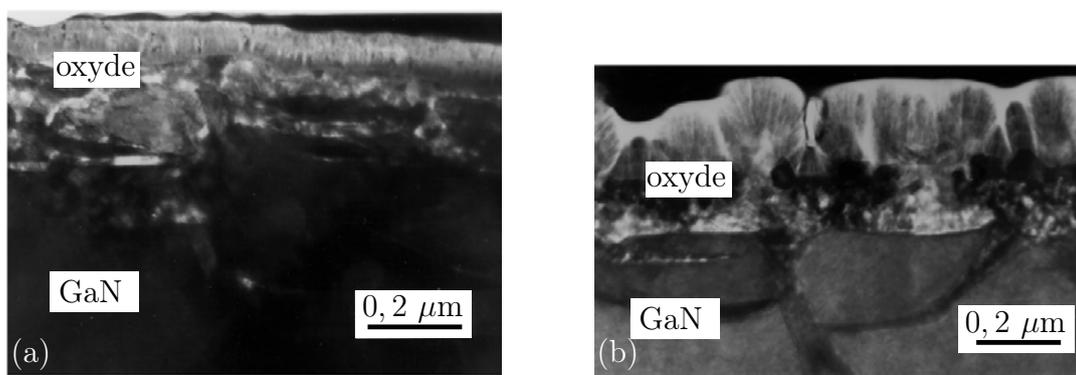


FIGURE 3.3 – Images transversales au microscope TEM de Ga_2O_3 sur GaN par oxydation (a) humide à 900 °C pendant 70 min et (b) sèche à 900 °C pendant 5 h [Readinger 99]

3.2.5 Autres isolants

Parmi les autres diélectriques possibles, citons le nitrure d'aluminium, AlN; outre sa grande bande interdite (6,2 eV), son intérêt est qu'il peut être épitaxié sur GaN [Hashizume 00]. Le $\text{Ga}_2\text{O}_3(\text{Gd}_2\text{O}_3)$ ou Gadolinium Gallium Garnet (GGG) est généralement utilisé sur GaAs mais la littérature laisse présager de son application sur GaN [Hong 00].

Le pentoxyde de tantale (Ta_2O_5) présente un intérêt tout particulier avant tout pour sa forte permittivité diélectrique. La relevé du $C(V)$ de ce matériau indique le point de départ de l'inversion forte pour une polarisation de -8 V, grâce à sa grande permittivité ($\epsilon_{ox} = 20$); ce résultat [Tu 00] est unique dans l'état de l'art. Dans le cas d'un polymère (poly(*p*-phenylenebenzobisthiazole)), les caractéristiques $C(V)$ montrent une déplétion profonde claire et la courbe $1/C^2(V)$ montre bien l'inversion selon le même auteur [Tu 01].

Par ailleurs, les isolants Gd_2O_3 , Sc_2O_3 [Gila 01], et MgO [Kim 02] ont aussi fait l'objet d'expériences.

3.2.6 État de l'art : structure MISFET sur GaN type N

– Cas d'un MISFET en GaN et Si_3N_4 [Binari 95, Binari 97a] : le dispositif présente une transconductance maximale de 16 mS/mm et une tension de pincement de -50 V avec un courant de fuite dans la grille inférieure à $0,2 \mu\text{A}$ sur toute la gamme de tensions de drain et de grille. La transconductance, relativement faible pour une tension de grille faible, est attribuée aux états d'interface. Les mesures $C(V)$ présentent un hystérésis de 6 V et une défaillance s'est produite à une température de $300 \text{ }^\circ\text{C}$.

– Pour un MISFET en GaN, dont la grille est réalisée avec un dépôt chimique de SiO_2 en phase vapeur assisté par plasma à distance (RPECVD¹) et une couche fine de Ga_2O_3 créée par plasma O_2 , une transconductance de $0,3 \text{ mS/mm}$ et un courant de grille limité à $0,1 \text{ nA}$ ont été obtenus pour une longueur de grille de $75 \mu\text{m}$ et une distance entre source et drain de $125 \mu\text{m}$ [Therrien 00].

– Cas d'un MISFET muni d'une épitaxie d'AlN sur le GaN : le dispositif a une longueur de grille de $2 \mu\text{m}$ et une transconductance de 136 mS/mm à $V_{\text{gs}} = 1 \text{ V}$. Une valeur minimale de D_{it} de $1 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ obtenue par la méthode de Terman a été relevée selon [Alekseev 99]. L'épaisseur de la barrière AlN devrait être en dessous d'une valeur critique afin de minimiser le nombre de dislocations en raison du désaccord de mailles entre l'AlN et le GaN.

– Cas d'un MISFET sur GaN utilisant une couche épitaxiale de Gd_2O_3 : une transconductance de 61 mS/mm a été mesurée à $V_{\text{gs}} = -0,5 \text{ V}$ et $V_{\text{ds}} = 20 \text{ V}$. Par contre, le grand désaccord de mailles du diélectrique Gd_2O_3 par rapport au GaN limite son épaisseur ; il est nécessaire de déposer du SiO_2 amorphe au-dessus du Gd_2O_3 [Johnson 00].

– Cas d'un MOSFET en GaN en utilisant le $\text{Ga}_2\text{O}_3(\text{Gd}_2\text{O}_3)$ comme diélectrique de grille [Ren 99] : à $V_{\text{ds}} = 30 \text{ V}$, une transconductance de 15 mS/mm est mesurée ; le courant

1. Précisions que la RPECVD (Remote Plasma-Enhanced Chemical Vapor Deposition) est similaire au PECVD, mais qu'il comporte deux chambres. Le plasma est confiné à l'aide d'un champ magnétique dans la partie supérieure, où il est mélangé avec l'un des réactants qui passe ensuite dans l'enceinte inférieure, où il réagit avec les autres précurseurs. Cette disposition permet d'isoler le substrat du plasma et donc d'éviter le bombardement ionique de ce substrat, ainsi que l'élévation de sa température suite aux chocs.

de fuite de grille est plus faible que sur un MESFET et les performances du dispositif sont améliorées à très haute température (400 °C). Ce comportement a été attribué à une réduction des résistances parasites.

– Cas d'un MOSFET en GaN dont l'isolant de grille est un dépôt d'oxyde de silicium (SiO_2) en phase liquide [Lee 02] : sur un dispositif de 13 μm de longueur de canal, pour $V_{\text{gs}} = 4 \text{ V}$ et $V_{\text{ds}} = 20 \text{ V}$, un courant de drain de 250 mA/mm et une transconductance de 48 mS/mm ont été relevés.

Le projet MOreGaN consistait à adapter la technologie silicium pour permettre la réalisation d'un MOSFET latéral sur nitrure de gallium. Dans ce cadre, nous avons fixé le choix sur le dioxyde de silicium comme diélectrique de grille pour ses avantages présentés dans la littérature et pour la possibilité de le déposer dans nos laboratoires.

3.3 Procédés de réalisation de diélectriques de grille

L'étape la plus fondamentale dans les procédés de réalisation de diélectriques de grille est la préparation de surface du semiconducteur afin de minimiser les états d'interface. Cette étape consiste à éliminer autant que possible les résidus organiques, les résidus métalliques et à dissoudre l'oxyde natif formé à l'ambiante et source de pièges. Parallèlement à la mise au point du dépôt de SiO_2 , nous avons donc étudié l'effet décontaminant de plusieurs traitements (chimiques et oxydation à l'ozone) sur les deux couches épitaxiales du GaN (MBE et MOCVD) et sur les trois types de surface type N, type P ou N^- (ou NID). L'oxydation de ces surfaces a été réalisée par plasma ECR d'oxygène ; le contrôle a été effectué par spectroscopie XPS.

3.3.1 Préparation de surface

3.3.1.1 Nettoyage chimique

Cette méthode utilise les solvants acétone et méthanol, chacun pendant 10 mn, afin de nettoyer la surface des résidus organiques. Ensuite, un traitement chimique humide est nécessaire afin de graver l'oxyde natif sur la surface selon la recette suivante :

[1 : 1 : 5] $\text{NH}_4\text{OH} : \text{H}_2\text{O}_2 : \text{H}_2\text{O}$ à 80 °C suivi par [1 : 5] $\text{NH}_4\text{OH} : \text{H}_2\text{O}$ à 80 °C ou bien

en utilisant le *buffered oxide etch* (BOE – oxyde gravant tamponné). Cette solution est composée de [7 : 1] du fluorure d’ammonium (NH_4F) et d’acide fluorhydrique (HF). Chaque étape est suivie d’un rinçage à l’eau dé-ionisée.

En analysant la surface du GaN par XPS après ce nettoyage, nous avons toujours détecté la présence du contaminant carbonique (fig. 3.5.a), d’où la nécessité d’utiliser une autre méthode plus efficace et qui rend la surface exempte des contaminants réduisant ainsi les états d’interface. Cette méthode est l’oxydation à l’ozone qui fait l’objet du prochain paragraphe.

3.3.1.2 Oxydation thermique assistée UV (oxydation à l’ozone)

Cette étude a d’abord été réalisée en vue de la préparation de surface du binaire InP [Loualiche 89]. Cette méthode d’oxydation fait intervenir le rayonnement UV d’une lampe au Mercure (Hg) qui produit de l’ozone (O_3) en réagissant avec l’oxygène ambiant permettant l’activation de l’oxydation d’un semiconducteur. Deux raies présentes dans le rayonnement interviennent dans le processus de formation de l’ozone :

- **la raie à 184,9 nm (6,7 eV)** est absorbée par la molécule O_2 qui se dissocie pour former de l’oxygène atomique et une molécule O_3^+ ;
- **la raie à 253,7 nm (4,9 eV)** est absorbée par l’ozone O_3 , les espèces hydrocarbonées et le semiconducteur.

Notons que la longueur d’onde 184,9 nm est particulièrement importante car elle est absorbée par l’oxygène et conduit à la génération d’ozone selon les réactions présentées dans [Volman 63, Nesbey 64].

Quant à la longueur d’onde 253,7 nm, elle n’est pas absorbée par l’oxygène et ne contribue donc pas à la génération d’ozone. Toutefois, elle est absorbée par l’ozone lui-même [Volman 63, Takahagi 88] et par la plupart des espèces hydrocarbonées. Ainsi, grâce à l’absorption de cette seconde raie, les contaminations carbonées sont éliminées sous forme d’espèces volatiles CO, CO_2 et H_2O . Ceci explique pourquoi les traitements UV sont de bonnes procédures de nettoyage en vue d’obtenir des surfaces exemptes de contamination de carbone, les composés CO, CO_2 et H_2O étant éliminés en phase gazeuse.

Au cours d'une étude sur la passivation de l'InP, M.P. Besland a étudié l'effet de plusieurs paramètres expérimentaux sur la cinétique d'oxydation [Besland 92]. Dans ce cadre, les cinétiques d'oxydation obtenues avec trois lampes UV de nature et de puissance différentes ont été comparées. Outre la durée de l'exposition aux radiations UV, la distance lampe-substrat (fig. 3.4.a), la température du substrat (fig. 3.4.b), l'atmosphère ambiante (air, oxygène, air humide) et le confinement ont été étudiés.

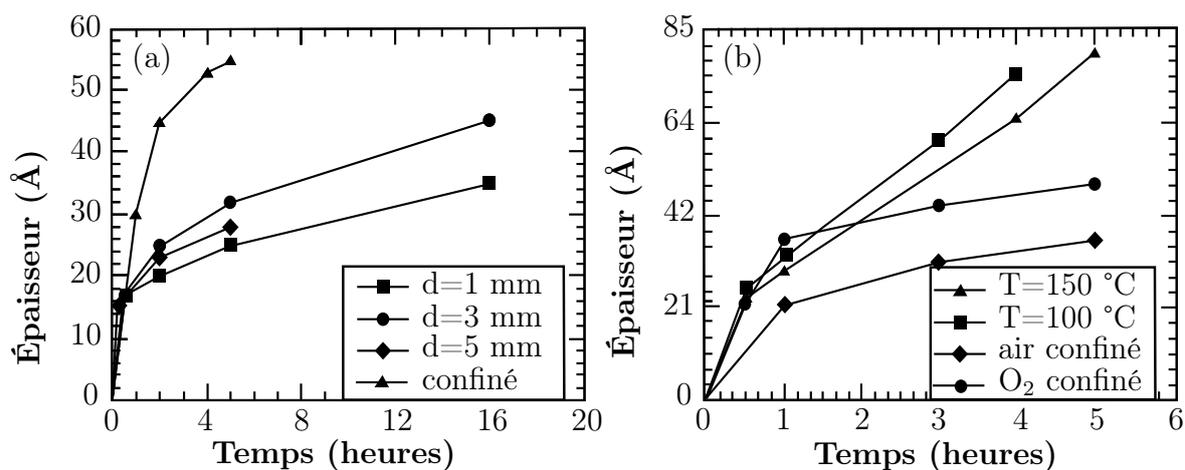


FIGURE 3.4 – Cinétique de l'oxydation avec une lampe de mercure (a) à haute pression et (b) à basse pression sur InP

Les figures 3.5.a et 3.5.b donnent les spectres XPS dans la plage 0 – 1150 eV de la surface du GaN, respectivement après le nettoyage chimique au BOE pendant 5 secondes et après oxydation à l'ozone pendant 10 minutes. Par suite, du carbone, de l'oxygène, du gallium et de l'azote ont été détectés. Les spectres Ga 3d, Ga 3p, Ga 3s, Ga 2p_{3/2}, Ga 2p_{1/2} et N 1s reflètent la nature du GaN. Les concentrations en oxygène O 1s et en carbone C 1s, qui sont assez importantes après le nettoyage chimique, diminuent après l'oxydation à l'ozone. Le carbone se situe alors en dessous de 1%, valeur minimale de détection XPS.

Le rinçage abondant des échantillons est fondamental afin d'éliminer toute trace de Fluor. À ce titre, la figure 3.6 montre bien la présence du fluor à la surface du GaN pour un rinçage d'une minute; un rinçage de 2 mn réduit cette concentration à moins de 1%. Un temps de rinçage de 3 mn semble donc nécessaire.

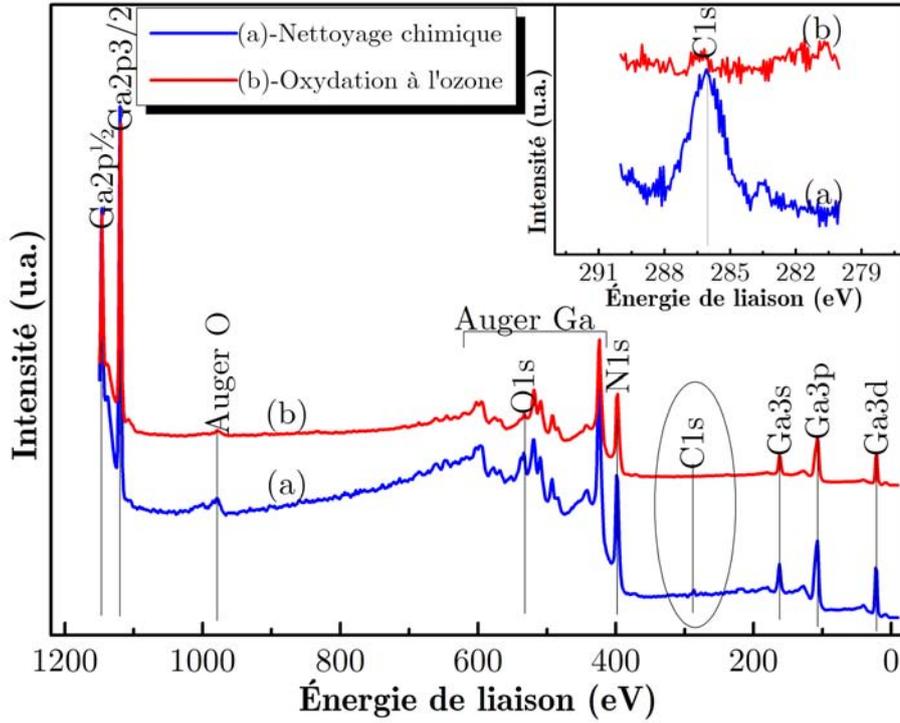


FIGURE 3.5 – Allure générale *in-situ* d'un spectre de photo-émission sur le GaN nettoyé par (a) la méthode chimique et (b) par la méthode d'oxydation à l'ozone

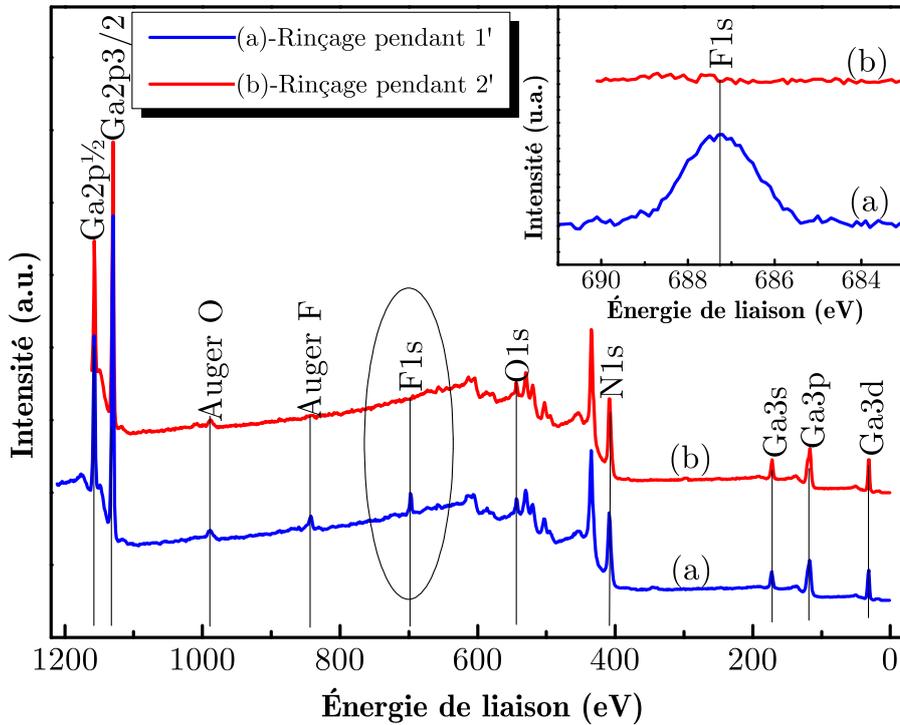


FIGURE 3.6 – Allure générale *in-situ* d'un spectre de photo-émission sur le GaN (a) pour un rinçage pendant 1 minute et (b) pour un rinçage pendant 2 minutes

Afin de résumer les étapes qui semblent les plus efficaces pour la préparation de la surface du GaN avant le dépôt de dioxyde de silicium, citons :

1. Le nettoyage de la surface à l'acétone et l'éthanol pendant 10 minutes chacun ;
2. Le traitement de l'échantillon dans la solution BOE pendant 5 secondes ;
3. Le rinçage à l'eau DI pendant 3 minutes ;
4. L'oxydation à l'ozone pendant 10 minutes ;
5. Le second traitement au BOE pendant 5 secondes ;
6. Le rinçage à l'eau DI pendant 3 minutes minimum.

Une étape supplémentaire *in-situ*, peut-être aussi efficace face aux contaminations carboniques, est le plasma oxygène indirect. Cette étape sera présentée dans le paragraphe 3.3.2.4.

3.3.2 Dépôt du diélectrique de grille

Avant de présenter ces différents types de dépôt, nous allons présenter les généralités sur le dépôt CVD.

3.3.2.1 Le dépôt chimique en phase vapeur (CVD : Chemical Vapor Deposition)

Ce procédé consiste à mettre un composé volatil du matériau à déposer en contact soit avec un autre gaz au voisinage de la surface à recouvrir, soit avec la surface en question, de façon à provoquer une réaction chimique donnant au moins un produit solide. Le dépôt d'espèces sur le substrat n'entraîne aucune modification de ce dernier.

Ce procédé permet d'obtenir des couches d'épaisseurs variables de pratiquement tous les métaux, alliages ou composés métalliques, tant sur des conducteurs que des isolants ou des semiconducteurs.

Généralement, on s'accorde à considérer que le dépôt chimique en phase gazeuse est la résultante de plusieurs processus simultanés réagissant les uns avec les autres, à savoir :

1. La diffusion en phase gazeuse des réactifs vers le substrat ;
2. L'adsorption d'une ou de plusieurs espèces gazeuses à la surface du substrat ;

3. La création chimique entre les réactifs adsorbés, catalysée par la surface ;
4. La diffusion dans le substrat des atomes déposés à la surface si la température est suffisamment élevée et si la diffusion à l'état solide est possible ;
5. La désorption de produits volatils formés lors de la réaction ;
6. La diffusion de ces produits volatils, à travers la couche limite vers la phase gazeuse.

Plusieurs systèmes de CVD peuvent être mis en oeuvre en fonction de la valeur des différents paramètres (pression, systèmes de chauffage, type d'énergie utilisée). Cependant, quelle que soit la méthode de dépôt utilisée, les couches d'oxyde doivent répondre à un certain nombre d'exigences communes :

- bonne uniformité en épaisseur ;
- film dense avec peu d'impuretés et de défauts de structures ;
- composition contrôlée ;
- bonne adhésion et bonne conformité.

Dans le cadre de ma thèse, nous avons déposé le dioxyde de silicium sur des couches épitaxiées de GaN type N, P et NID, tout d'abord au moyen des techniques de PECVD et LPCVD disponibles dans notre laboratoire (GaN NID) puis selon les techniques de dépôt PECVD-ECR et PECVD pulsé (GaN dopé N ou P ou NID).

Dans ce qui suit, nous décrivons les quatre types de dépôt et nous faisons un rappel sur la structure MOS et sur les caractérisations électriques associées.

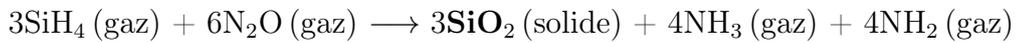
3.3.2.2 Le dépôt PECVD (Plasma Enhanced CVD)

Il s'agit d'un dépôt assisté par plasma, essentiellement utilisé pour le dépôt de films diélectriques ou de passivation comme le dioxyde de silicium ou son nitrure. Les espèces réactives à déposer sont obtenues à partir de l'application d'un champ électrique alternatif (source radio-fréquence en général) ; ces espèces, qui sont des ions et des radicaux, sont produites dans la phase gazeuse par des collisions électrons-molécules, ou sur la surface du solide lors de l'impact d'ions, d'électrons ou de photons produits dans le plasma.

Cette technique assistée par plasma permet d'obtenir des dépôts à basse température (< 350 °C), ce qui est avantageux si on a un substrat qui n'est pas stable à haute température, déjà dopé ou métallisé. De plus, cette technique procure une bonne adhésion

ainsi qu'un taux de dépôt rapide mais, néanmoins, la qualité de dépôt s'avère médiocre en raison de la forte rugosité de la couche et les impuretés incorporées (atomes d'hydrogènes). Les paramètres qui contrôlent ce dépôt sont : la température, le débit des gaz, la pression, et la durée.

Après un nettoyage chimique des échantillons comme nous l'avons décrit dans le paragraphe 3.3.1.1, nous avons déposé le dioxyde de silicium pendant 1 minute 30 secondes à 300 °C sur un échantillon de GaN type NID et, en même temps, sur un échantillon témoin de silicium. L'épaisseur d'oxyde déposé est de 80 nm. Les conditions de dépôt PECVD à basse fréquence (BF) et haute fréquence (HF) sont indiquées dans le tableau 3.2. La réaction chimique, avec N₂O comme précurseur, s'écrit :



L'analyse de cette caractéristique montre un fort décalage vers les valeurs négatives, signature d'une tension de bande plate excessive de -9 V. Selon l'équation V_{FB} , ce décalage est dû aux fortes densités de charges positives dans l'oxyde et, en particulier, les charges fixes (Q_f). L'origine de ces charges est liée à l'ambiance d'oxydation, à la température et aux conditions de refroidissement. La problématique dans notre laboratoire est que, jusqu'alors, la technique de PECVD n'a pas été optimisée en vue de la réalisation d'oxydes minces de haute qualité. Ainsi, afin de mener à bien mon travail de thèse dans les délais impartis, nous avons utilisé les techniques développées par l'INL (Institut des Nanotechnologies de Lyon) partenaire du projet ANR.

$$V_{FB} = \phi_{MS} - \frac{Q_f + Q_m + Q_{ot} + Q_{it} + Q_{pol}}{C_{ox}}$$

3.3.2.3 Dépôt LPCVD (Low Pressure CVD)

C'est une technique de dépôt effectué à haute température (600 à 1000 °C) et à faible pression (souvent inférieure à 1 Torr), ce qui présente plusieurs avantages :

- augmentation de la diffusion des espèces à travers la couche limite ;
- gain sur la quantité de gaz consommé ;
- possibilité d'introduire plusieurs plaquettes à la fois ;
- excellente pureté et uniformité des couches.

Il faut noter néanmoins que cette technique présente le désavantage d'être lente et que des problèmes peuvent subsister avec l'élévation de la température. Les paramètres qui contrôlent ce dépôt sont, comme en PECVD, la température, le débit des gaz, la pression et la durée.

N°	Type de dépôt	Gaz	Débit (sccm)	Pression mTorr	T (°C)	e_{ox} (nm)	Temps	ε_{ox}
a	PECVD(BF)	SiH ₄ +N ₂ O	90/1420	750	300	80	20 s	3,98
b	PECVD(HF)	SiH ₄ +N ₂ O	10/1420	1000	300	80	90 s	4,64
c	LPCVD	SiH ₂ Cl ₂ +N ₂ O	80/200	350	850	43,6	30 mn	3,8
d*	LPCVD	SiH ₂ Cl ₂ +N ₂ O	80/200	350	850	91	100 mn	3,9

TABLEAU 3.2 – Conditions du dépôt de SiO₂ par PECVD et LPCVD

*Recuit des échantillons dans le réacteur sous N₂O d'une durée de 1 h avant le dépôt

Comme dans le cas d'un dépôt PECVD, nous avons utilisé des échantillons GaN NID pour le dépôt LPCVD après un nettoyage chimique (cf. § 3.3.1.1). Afin de déterminer l'influence de la couche épitaxiale du GaN sur l'interface avec le diélectrique, nous avons mené une étude comparative avec des échantillons élaborés sur des substrats de silicium de type P (10^{16} cm⁻³) et d'épaisseur 300 μm. Les plaquettes de silicium sont nettoyées par la technique classique RCA, puis introduites dans le four de LPCVD dans les conditions du tableau 3.2. La réaction chimique, avec N₂O comme précurseur, s'écrit alors :



Les courbes C(V) de la figure 3.7 montrent les résultats électriques de dépôts PECVD et LPCVD en comparaison avec la théorie sur les mêmes échantillons de type NID et de dopage 6×10^{14} cm⁻³. La courbe théorique correspond à un oxyde idéal dépourvu de pièges tant à l'interface qu'en volume. Par contre, si l'on s'attache à la densité d'états d'interface, dont la signature est la pente de la caractéristique C(V) dans la zone de déplétion, on remarque que celle-ci est plus faible pour le LPCVD, indiquant donc une plus grande densité des états d'interface. Une analyse plus détaillée sera présentée dans la partie « caractérisation électrique ».

3.3.2.4 Dépôt PECVD-ECR

Les plasmas ECR, comme les plasmas ICP ou magnétron, font partie de la génération des plasmas *haute densité* (HDP) ou plasmas *basse pression* (BP). Ces plasmas permettent

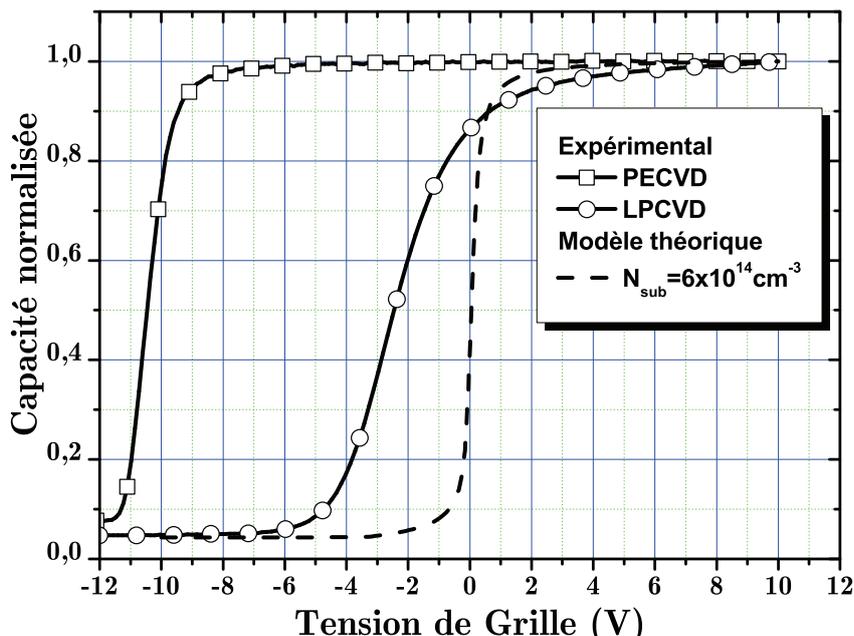


FIGURE 3.7 – Comparaison des mesures $C(V)$ avec la capacité idéale pour un dépôt PECVD et LPCVD de dioxyde de silicium au LAAS

de travailler à des pressions plus faibles, en couplant à l'énergie d'excitation RF ou micro-ondes, un champ électrique ou magnétique induit. Il est ainsi possible de générer un plasma à plus faible pression, typiquement dans la gamme 1 – 10 *mTorr* contre 10 – 100 *mTorr* pour les plasmas RF classiques. Cette configuration particulière confère à ces techniques plusieurs avantages :

- un meilleur degré d'ionisation des espèces (gain de 3 ordre de grandeur) ;
- une densité d'ions supérieure d'un ordre de grandeur, tout en abaissant d'un facteur 2 à 5 l'énergie des espèces ioniques.

De plus, l'intervention d'espèces ioniques de plus faible énergie permet l'obtention de surfaces de faible rugosité et la minimisation des défauts générés par bombardement ionique.

Les plasmas ECR utilisent la résonance cyclotronique d'un électron dans un champ magnétique uniforme. Cette résonance permet d'obtenir une forte absorption du champ magnétique exciteur et, donc, une grande ionisation dans un gaz à faible pression. L'avantage d'un plasma ECR par rapport à d'autres configurations, comme les plasmas micro-ondes multipolaires, est de séparer physiquement le plasma, source des espèces réactives, et l'échantillon. Il est ainsi plus aisé de contrôler la nature et l'énergie des

particules que l'on veut utiliser pour le traitement ou, dans notre cas, le dépôt. Nous pouvons citer, sans être exhaustif, quelques paramètres contrôlables et l'effet que l'on peut en attendre :

- la température de l'échantillon : le chauffage par le plasma est négligeable, d'où un contrôle plus aisé de la température ;
- le rayonnement lumineux UV du plasma peut être diminué ;
- l'angle d'incidence entre l'échantillon et le flux de particules peut être modifié (effet important dans le cas d'un nettoyage (fig. 3.8)) ;
- l'énergie des particules chargées peut être diminuée en rapprochant l'échantillon du plasma et augmentée en diminuant la pression du plasma ;
- l'ajout d'une tension continue entre le plasma et l'échantillon permet de contrôler le flux et l'énergie des particules chargées. L'addition d'une tension RF est également possible ;
- l'insertion d'un écran entre le plasma et l'échantillon favorise les espèces neutres ; on se rapproche alors d'une configuration « remote ».

Ces différents points montrent bien les nombreuses possibilités offertes par les plasmas ECR, dont certaines ont été exploitées au cours des études réalisées sur la passivation d'InP.

La figure 3.8 schématise le réacteur PECVD-ECR utilisé à l'INL où l'échantillon peut effectuer une rotation polaire de 270 degrés, ce qui permet une exposition au plasma dans différentes configurations : i) incidence normale (échantillon perpendiculaire à la direction des particules émises par le plasma) ; c'est la configuration standard, ii) incidence rasante qui permet de minimiser les dégâts d'irradiation, iii) exposition indirecte, avec l'échantillon dos au plasma, dans ce cas, les espèces neutres sont majoritaires et le bombardement ionique est minimisé. Un processus comprenant quatre étapes a été défini pour la réalisation de la capacité MOS :

1. préparation *ex-situ* de la surface (cf. § 3.3.1) ;
2. oxydation indirecte par plasma ECR, destinée à compléter la décontamination des surfaces en carbone et à former une fine couche d'oxyde de gallium (Ga_2O_3), jouant le rôle de couche intermédiaire ;
3. dépôt de dioxyde de silicium SiO_2 ;
4. évaporation d'aluminium par faisceau d'électrons pour la métallisation.

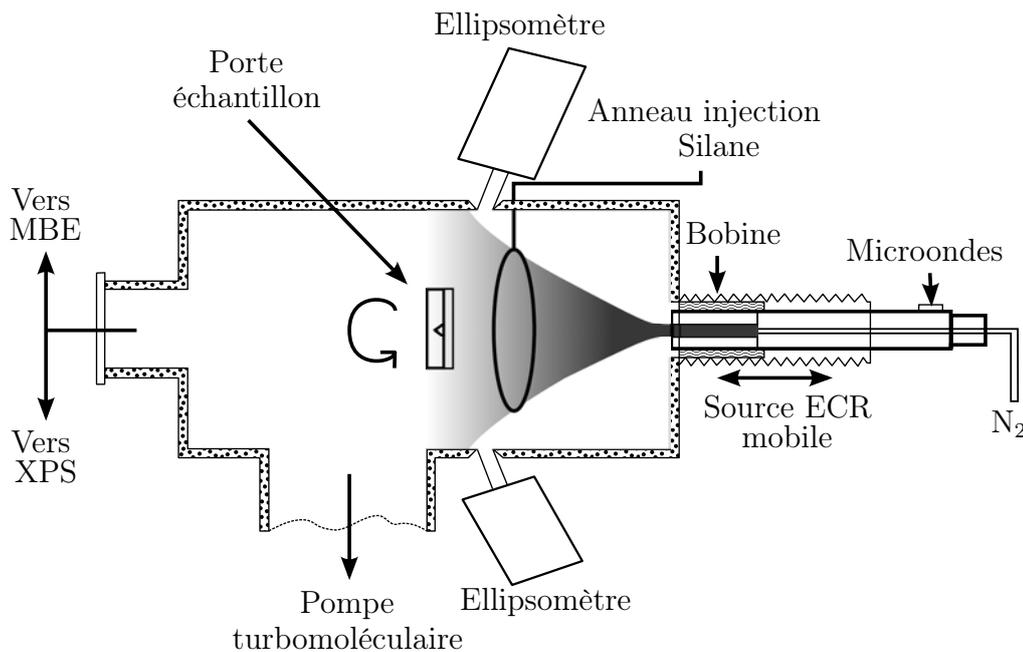


FIGURE 3.8 – Vue de profil du réacteur PECVD-ECR

Aucun recuit n'a été réalisé sur l'échantillon du type P, tandis que les échantillons de type N et NID ont été soit non recuits soit recuits *ex-situ* à 850 °C pendant 30 s sous azote. Un autre recuit après la métallisation est appliqué sur les trois échantillons à 450 °C pendant 30 mn sous azote.

Les travaux de C. Bae [Bae 04] avaient clairement montré que l'élaboration contrôlée d'oxyde natif (Ga_2O_3) pouvait conduire à une passivation chimique et électrique satisfaisante de l'interface. Nous avons donc étudié l'oxydation du GaN dans un plasma d'oxygène, avec, pour objectif, une optimisation de la procédure d'oxydation devant conduire à des structures SiO_2/GaN présentant un minimum de défauts structuraux et électroniques à l'interface. Les surfaces initiales du GaN ont été contrôlées par XPS, après désoxydation BOE et UV/ozone et dégazage sous vide à 300 °C ; elles présentent une très faible contamination résiduelle en carbone et oxygène (espèces adsorbées). Après exposition au plasma en configuration indirecte (l'échantillon est placé dos au flux du plasma afin de minimiser le bombardement ionique), la contamination en carbone est éliminée, probablement sous forme d'espèces CO et CO_2 , comme dans le cas d'une oxydation UV/ozone.

Il était possible d'obtenir des taux de contaminations résiduelles comparables, en utilisant la configuration directe. Toutefois, ce type de traitement s'est révélé trop énergétique et dégradant pour les interfaces. Une étape d'oxydation dans des conditions plus douces,

en configuration indirecte, laisse des taux de contaminations plus importants mais préserve l'intégrité du substrat (faible bombardement ionique des surfaces).

3.3.2.5 Plasma pulsé : principes et intérêts

Fort d'un historique datant des années 40, cette technique a été développée dans les années 80 au service de la science des matériaux. Depuis, ce domaine est en pleine expansion, appliquant la technique aux procédés de gravure, de pulvérisation physique ou encore de dépôt chimique en phase vapeur assisté par plasma.

► Principe d'un plasma pulsé

En régime pulsé, la puissance électrique n'est pas fournie en permanence au plasma mais de manière cyclique. Le procédé « plasma » est donc constitué de deux phases : la décharge, de durée T_{on} , pendant laquelle il est allumé et la post-décharge, de durée T_{off} , pendant laquelle il est éteint. On peut également définir l'évolution de la puissance à partir de la fréquence de l'impulsion F_r et de son rapport cyclique $DC = T_{\text{on}} / (T_{\text{on}} + T_{\text{off}})$. Cette fréquence est très inférieure à la fréquence d'excitation.

Les premières études théoriques menées sur les plasmas pulsés ont concerné le comportement des espèces chargées pendant une période d'impulsion et dans différents types de décharges : micro-ondes ou RF capacitive, inductive ou hélicon. Ces études ont montré que la densité électronique augmentait rapidement après l'application de la puissance pour atteindre une valeur stationnaire en quelques centaines de microsecondes. La température électronique T_e a une valeur élevée en début de décharge, quand les électrons sont encore peu nombreux, puis elle diminue quand leur nombre augmente. En post-décharge, ce sont les électrons énergétiques, les plus rapides, qui sont perdus en premier en atteignant les parois du réacteur. Leur perte, en quelques dizaines de microsecondes, entraîne la chute de T_e . Dans le même temps, l'émission du plasma disparaît. Les électrons, les ions, les espèces chargées et le rayonnement d'un plasma sont autant d'acteurs de la formation du dépôt et de la modification de sa composition. La différence de comportement cinétique de ces espèces, illustré par la figure 3.9, est à l'origine des nombreux avantages qu'apportent les plasmas pulsés.

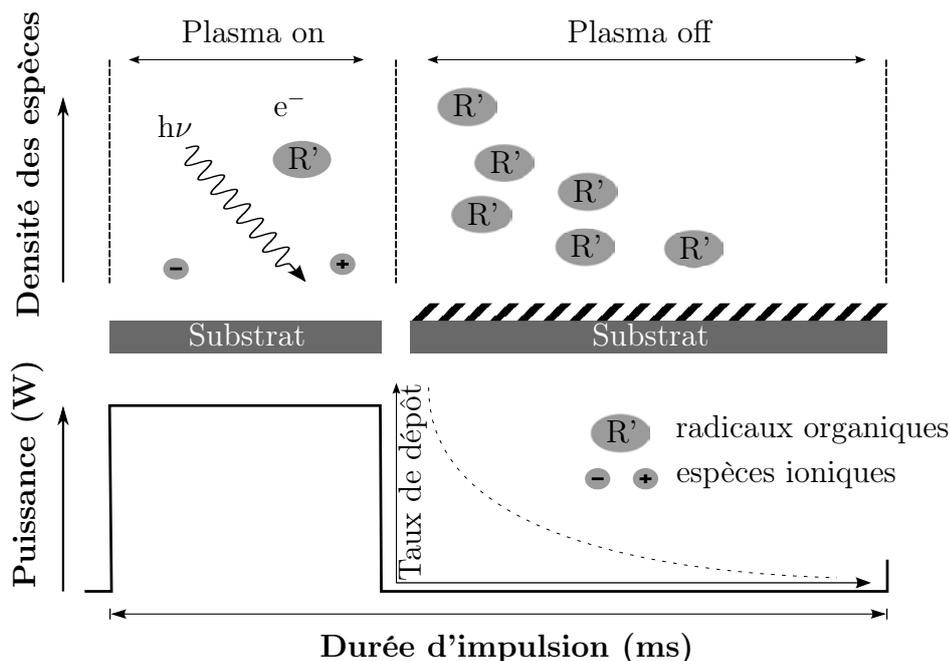


FIGURE 3.9 – Schémas des espèces présentes pendant la décharge et la post-décharge d'un plasma pulsé

Deux types d'ions peuvent exister dans une décharge : les ions positifs, toujours présents, et les ions négatifs, dans un plasma électronégatif. Pendant la post-décharge, ils sont tous perdus en quelques centaines de microsecondes. Un temps T_{off} supérieur à leur durée de vie permet donc de limiter leurs effets.

► Dépôt de HMDSO/ O_2

Après une utilisation très importante du silane (SiH_4) pour le dépôt de couches minces de silicium et d'oxyde de silicium par PECVD, les espèces organosiliciées sont apparues pour le remplacer dans nombre de domaines. Ces espèces, dont l'hexaméthylidisiloxane (HMDSO) fait partie, présentent l'avantage d'être moins nocives et moins dangereuses que le silane. Dans un mélange avec une espèce oxydante, elles permettent également d'obtenir des couches ayant une large gamme de composition depuis un oxyde de silicium inorganique jusqu'à un matériau organique de type $\text{SiO}_x\text{C}_y\text{H}_z$. La molécule de HMDSO est composée d'une liaison Si-O-Si et de six groupements méthyles (fig. 3.10).

C'est en raison de la présence de cette liaison Si-O-Si que cette molécule est utilisée pour le dépôt d'oxyde de silicium. D'après les données de [Hess 65], reportées dans le tableau de la figure 3.10, la liaison de plus faible énergie dans cette molécule est la liaison

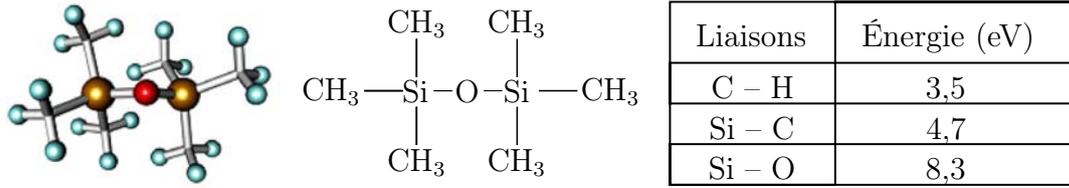


FIGURE 3.10 – Molécule de HMDSO et énergie de ses différentes liaisons d’après [Hess 65]

C-H des groupements méthyles. Elle est donc brisée de manière préférentielle par impact électronique et par réaction avec les atomes d’oxygène. Quand de l’oxygène est ajouté au HMDSO, la structure du film déposé évolue d’un matériau organique $\text{SiO}_x\text{C}_y\text{H}_z$ vers un oxyde de silicium inorganique. Ce phénomène est bien connu et a été observé lors de nombreuses études [Theil 94, Walker 00, Grüniger 06]. Ce passage d’un film organique à un film inorganique s’accompagne d’une augmentation de la densité du film que l’on attribue à une structure plus proche de celle de SiO_2 .

3.4 Caractérisations électriques de la structure MOS

3.4.1 Diagramme de bandes d’une structure MOS

Pour expliquer le comportement d’une structure MOS, nous utilisons le circuit équivalent de la figure 3.11 dans lequel la capacité de l’oxyde C_{ox} est en série avec un circuit parallèle formé par la capacité de la zone de charge d’espace C_{sc} , la capacité d’état d’interface C_{it} et les conductances G_n et G_p , qui tiennent compte de l’échange des charges d’état d’interface avec la bande de conduction (E_C) et la bande de valence (E_V).

Soulignons malgré tout que, par souci de simplification, la figure 3.11 considère un seul niveau d’énergie d’états d’interface alors qu’en réalité, il existe une continuité d’états à travers la bande interdite. L’occupation de ces états est déterminée par leur position par rapport au niveau de Fermi. Les charges de grille Q_G sont modifiées par l’application d’une tension sur son électrode. L’équilibre thermodynamique exige que le changement de ces charges soit équilibré par un changement des charges de surface du GaN, Q_{sc} , et

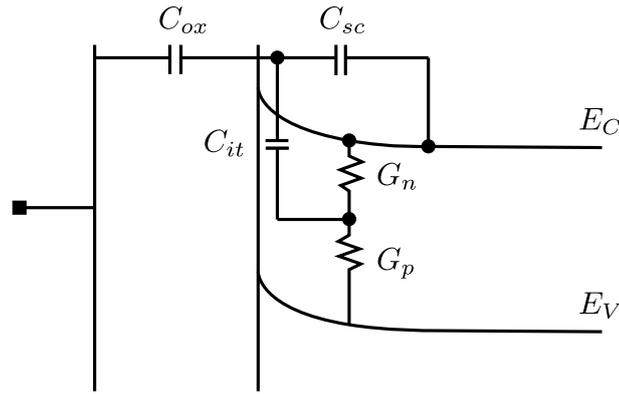


FIGURE 3.11 – Circuit équivalent d'une structure MOS. Un seul niveau d'énergie d'état d'interface est considéré

des états d'interface Q_{it} donc :

$$dQ_G = dQ_{sc} + dQ_{it} \quad (3.1)$$

Afin de compenser le changement de polarisation de la grille, les bandes d'énergie changent à l'interface du semiconducteur ainsi que la position relative des états d'interface par rapport au niveau de Fermi et, par conséquent, leur occupation. Trois régimes distincts peuvent être établis : l'accumulation, la déplétion et l'inversion / déplétion profonde [Nicollian 82, Sze 81].

Rappelons que la capacité équivalente d'une structure MOS s'écrit :

$$C_{eq} = \left(\frac{1}{C_{ox}} + \frac{1}{C_{sc} + C_{it}} \right)^{-1} \quad (3.2)$$

où la capacité de la zone de charge d'espace est définie par :

$$C_{sc} = \frac{\delta Q_{sc}}{\delta \psi_s} \quad (3.3)$$

et la capacité des états d'interface est aussi fonction du potentiel du surface ψ_s :

$$C_{it} = \frac{\delta Q_{it}}{\delta \psi_s} \quad (3.4)$$

3.4.2 Cas d'une structure MOS idéale

En mettant en contact un métal avec un isolant et un semiconducteur, un échange de charges a lieu jusqu'à ce qu'un équilibre thermique se produise. La figure 3.12 présente le diagramme de bandes d'une structure MOS idéale sur un semiconducteur de type N. L'abscisse correspond à la profondeur ; l'ordonnée représente le niveau d'énergie relatif au niveau du vide. E_C et E_V sont respectivement la bande de conduction et de valence, E_i est le niveau de Fermi intrinsèque d'un semiconducteur (non dopé), ψ_B est la différence de potentiel entre E_F/q et E_i/q . χ est l'affinité électronique du semiconducteur et ϕ_B et $\phi_{B_{sc}}$ sont les hauteurs de barrière métal-oxyde et oxyde-semiconducteur respectivement.

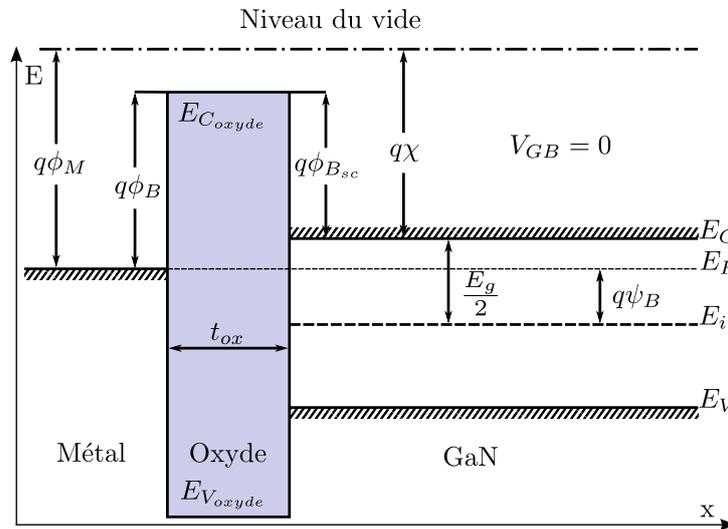


FIGURE 3.12 – Diagramme de bandes d'une structure MOS idéale

Lorsque la grille n'est soumise à aucune polarisation, la structure MOS est dite idéale si les hypothèses suivantes sont vérifiées :

- Les travaux de sortie du métal (ϕ_M) et du semiconducteur ($\chi + (E_C - E_F)/q$) sont égaux. Dans ces conditions, les niveaux de Fermi du métal et du semiconducteur sont alignés à l'équilibre thermodynamique.
- Le niveau de Fermi du semiconducteur est constant dans le volume de GaN jusqu'à l'interface ; il est déterminé par la concentration en dopants N (silicium).
- Il n'y a aucun piège, ni à l'interface métal-oxyde, ni à l'interface oxyde-semiconducteur. L'isolant est exempt de défauts (défauts structuraux, impuretés, défauts de liaisons, etc.). Les seules charges permises dans la structure existent dans le semiconducteur et, de type opposé, dans le métal.

- L'isolant est parfait (résistivité infinie) et ne présente donc pas de fuites.

Ainsi, pour une polarisation nulle sur la grille, les bandes du semiconducteur restent plates du volume jusqu'à l'interface. Si l'on applique une tension sur le métal de la grille, le champ électrique attire les charges de signe opposé à l'autre face de l'isolant, induisant soit une accumulation (porteurs majoritaires) soit une déplétion.

Quand une tension positive ou négative est appliquée sur la grille de la structure MOS, une courbure des bandes, vers le haut ou vers le bas selon le type de semiconducteur, se produit. La solution de l'équation de Poisson donne le champ électrique et la distribution du potentiel en fonction de la profondeur x de la structure. Le champ électrique reste constant dans l'isolant et il décroît linéairement dans la zone déplétée du semiconducteur. Ceci correspond à une variation du potentiel, linéaire dans l'isolant et parabolique dans le semiconducteur.

Le potentiel local $\psi(x)$ dans le semiconducteur est alors donné par l'écart entre le niveau de Fermi E_F et le niveau intrinsèque E_i à une position x soit, q étant la charge élémentaire :

$$q\psi(x) = E_F - E_i(x) \quad (3.5)$$

Dans le volume du semiconducteur, le champ électrique est très faible (quasi-neutralité) et l'équilibre est préservé. Le potentiel local du volume, alors noté ψ_B , est donné par la statistique de Boltzman à partir du dopage. En allant vers l'interface, le potentiel augmente d'une manière parabolique et atteint le potentiel de surface $\psi(0) = \psi_s$.

3.4.3 Cas d'une structure MOS réelle

Dans ce cas, l'oxyde contient à la fois des charges fixes et mobiles ; de plus, à l'interface, il existe des pièges qui affectent les caractéristiques $C(V)$. Par ailleurs, la différence de travaux de sortie métal–semiconducteur devient non nulle, impliquant une déviation des bandes à l'interface. Afin de compenser cette déviation et retrouver la situation des bandes plates ($\psi_s = 0$), une tension sur la grille doit être appliquée ; cette tension va décaler les caractéristiques $C(V)$. On pose alors :

$$V_{FB} = \phi_{MS} - \frac{Q_{eff}}{C_{ox}} \quad (3.6)$$

où Q_{eff} représente la densité de charges effectives par unité de surface et C_{ox} étant la capacité d'oxyde par unité de surface.

$$C_{\text{ox}} = \frac{\varepsilon_{\text{ox}}}{e_{\text{ox}}} \quad (3.7)$$

où e_{ox} est l'épaisseur de l'oxyde et ε_{ox} sa permittivité donnée par :

$$\varepsilon_{\text{ox}} = \varepsilon_0 \cdot \varepsilon_r \quad (3.8)$$

avec ε_0 la permittivité du vide et ε_r la constante diélectrique de l'isolant.

Dans l'oxyde, on trouve généralement quatre types de charges : les charges fixes, les charges mobiles, les charges piégées dans l'oxyde et les charges piégées à l'interface oxyde-semiconducteur. Dans les semiconducteurs dont la structure est polaire (c'est le cas du GaN c -plane utilisé dans cette étude), il faut, de plus, ajouter une charge due à cette polarité. L'équation (3.6) devient alors :

$$V_{FB} = \phi_{MS} - \frac{Q_f + Q_m + Q_{ot} + Q_{it} + Q_{pol}}{C_{\text{ox}}} \quad (3.9)$$

où Q_f sont les charges fixes dans l'oxyde, Q_m les charges mobiles, Q_{ot} les pièges dans l'oxyde, Q_{it} les pièges à l'interface et Q_{pol} les charges polaires du GaN.

La densité des charges effectives dans l'oxyde Q_{eff} est obtenue à partir des mesures $C(V)$ de la façon suivante :

$$Q_{\text{eff}} = -(V_{FB} - \phi_{MS}) \cdot C_{\text{ox}} = Q_f + Q_m + Q_{ot} + Q_{it} + Q_{pol} \quad (3.10)$$

Lorsque la densité d'état d'interface est élevée ($> 10^{11} \text{ cm}^{-2}$), la tension de bandes plates (V_{FB}) est différente suivant la direction du balayage (accumulation vers déplétion ou déplétion vers accumulation). Il en résulte une différence appelée hystérésis :

$$\Delta V_{FB} = V_{FB}(\text{acc} \rightarrow \text{dep}) - V_{FB}(\text{dep} \rightarrow \text{acc}) \quad (3.11)$$

La tension V_{GB} appliquée est la somme du potentiel de l'oxyde ψ_{ox} , du potentiel à la surface du GaN (potentiel surfacique) ψ_s et du potentiel de bandes plates V_{FB} .

$$V_{GB} = \psi_{ox} + \psi_s + V_{FB} \quad (3.12)$$

La capacité d'oxyde correspond aux charges accumulées sur la grille divisée par le potentiel de l'oxyde : $C_{ox} = Q_G/\psi_{ox}$. Dans le cas idéal, ces charges sont égales et opposées aux charges du semiconducteur, soit : $Q_G = -Q_{SC}(\psi_s)$, elles dépendent du potentiel surfacique. Toutes ces considérations nous amènent à une relation entre la tension appliquée et le potentiel surfacique :

$$V_{GB} - V_{FB} = -\frac{Q_{SC}(\psi_s)}{C_{ox}} + \psi_s \quad (3.13)$$

La dépendance de Q_{sc} en ψ_s peut être déterminée en résolvant les équations de Poisson à une dimension ([Sze 81] page 367).

3.4.3.1 Capacité MOS en accumulation

Pour un semiconducteur de type N, l'accumulation a lieu pour une tension positive appliquée sur la grille. La bande de conduction se courbe vers le bas et s'approche du niveau de Fermi à l'interface (voir figure 3.13.a). Le potentiel de surface ψ_s est maintenant positif. La densité des porteurs dépend exponentiellement de la différence d'énergie ($E_F - E_C$); l'accumulation des électrons à l'interface augmente avec la courbure de la bande de conduction.

La zone de charge d'espace dans le semiconducteur dépend de façon exponentielle de ψ_s et C_{sc} devient infini et la capacité mesurée sera alors la capacité d'oxyde C_{ox} :

$$C_{ox} = \frac{\varepsilon_{ox}}{e_{ox}}$$

3.4.3.2 Capacité MOS en déplétion

Lorsque la polarisation de la grille est négative, ψ_s passe par zéro (situation de flat-band), puis devient négative (figure 3.13.b). La constante de temps relative aux états d'interface localisés à proximité du niveau de Fermi est maintenant comparable avec la

fréquence du signal *ac* et, une perte d'énergie se produit lors de l'échange de charges avec la bande de conduction. Cette perte augmente la conductance *G* ; sa valeur normalisée G/ω passe par un maximum et atteint un pic pour $\omega\tau = 1,98$.

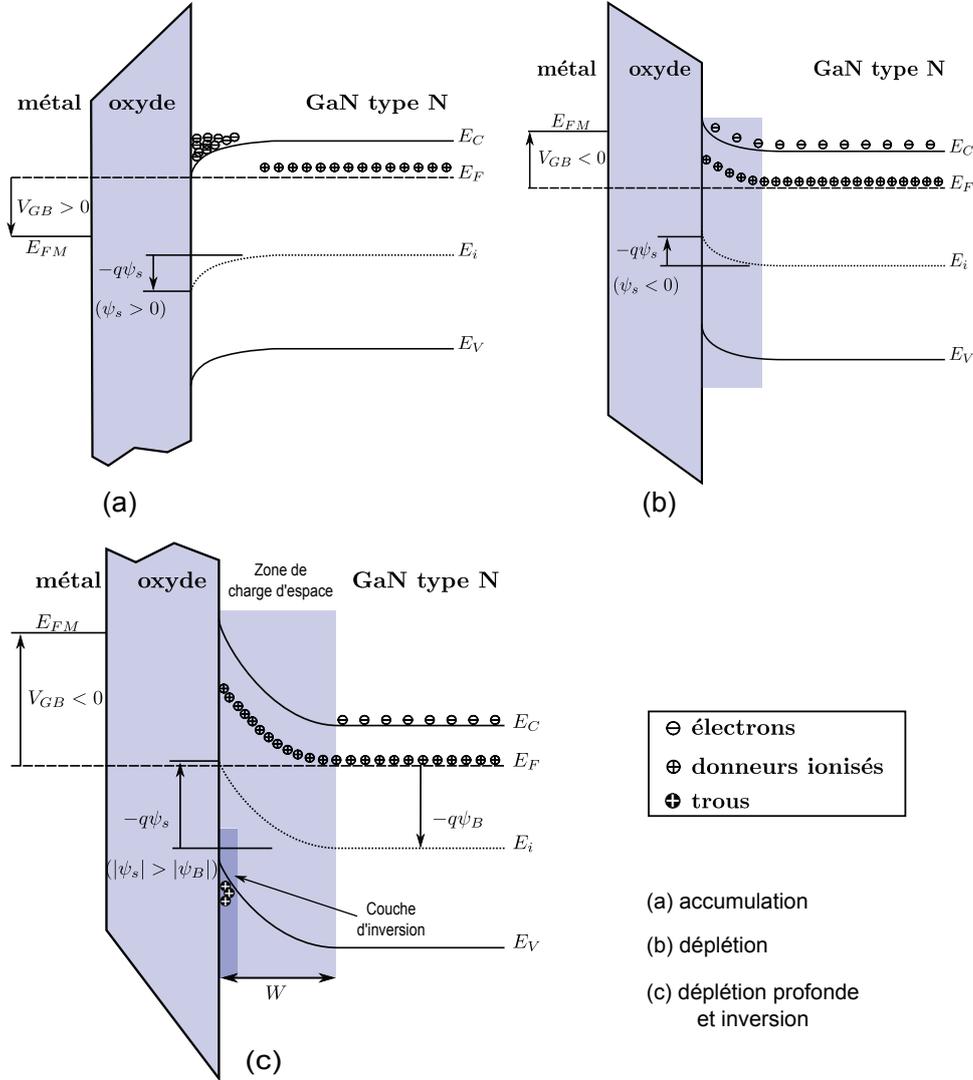


FIGURE 3.13 – Diagramme de bandes d’une structure MOS de type N (a) en accumulation, (b) en déplétion et (c) en déplétion profonde et inversion

La charge dans la zone déplétée est fonction de la concentration en donneurs N_D s’exprime simplement par :

$$Q_{sc} = qN_D e_{sc} \tag{3.14}$$

et le potentiel du surface s’écrit :

$$\psi_s = -\frac{qN_D e_{sc}^2}{2\epsilon_s} \tag{3.15}$$

En éliminant e_{sc} des équations (3.14) et (3.15), Q_{sc} devient :

$$Q_{sc} = \sqrt{2\varepsilon_s q N_D |\psi_s|} \quad (3.16)$$

La capacité différentielle C_{sc} dépend du potentiel de surface selon la loi :

$$C_{sc} \propto |\psi_s|^{+\frac{1}{2}} \quad (3.17)$$

En augmentant $|\psi_s|$, le premier terme de l'équation (3.2) devient négligeable ; la capacité équivalente décroît : cette zone s'appelle la zone de déplétion.

3.4.3.3 Capacité MOS en déplétion profonde / inversion

Quand le niveau d'énergie intrinsèque dans le semiconducteur dépasse le niveau de Fermi (figure 3.13.c), la densité des porteurs minoritaires (trous) à l'interface dépasse celle des porteurs majoritaires (électrons).

Dans le cas où le taux de génération de trous est extrêmement faible (ou le taux de recombinaison de trous élevé), la densité de porteurs minoritaires ne peut pas dépasser la densité de porteurs majoritaires à l'interface. La capacité est alors en régime de déplétion profonde et l'étendue de la zone de charge d'espace augmente en outre avec la polarisation négative de la grille. En introduisant l'équation (3.14) dans l'équation (3.13), nous obtenons :

$$V_{GB} - V_{FB} = \psi_s - \frac{1}{C_{ox}} \sqrt{2\varepsilon_s q N_D |\psi_s|} \quad (3.18)$$

Par contre, quand les taux de la génération et de recombinaison de trous sont comparables, la densité de porteurs minoritaires (trous) à la surface dépasse la densité des majoritaires (électrons). Dans ce cas, une faible inversion à la surface se produit et l'étendue de la charge d'espace croît en racine carré de $|\psi_s|$, comme indiqué dans l'équation (3.16).

Si l'on accentue encore le potentiel de grille, la concentration de trous à la surface devient égale puis dépasse le dopage N_D du semiconducteur. On atteint alors dans le régime d'inversion et le potentiel de surface devient, au seuil d'inversion, fonction uniquement

du dopage selon la relation :

$$\psi_s(inv) = 2\psi_B = \frac{2kT}{q} \ln \left(\frac{N_D}{n_i} \right) \quad (3.19)$$

Un signal alternatif faible (basse fréquence) peut être suivi par la génération rapide et la recombinaison des porteurs minoritaires (trous). En conséquence, les charges à l'interface sont proportionnelles à la polarisation du signal ac appliqué. À faible fréquence, la structure affiche une capacité égale à la capacité d'oxyde C_{ox} .

Par contre, un signal rapide (haute fréquence) ne peut être suivi par la génération et la recombinaison des porteurs minoritaires. Mais les électrons à la fin de la zone de charge d'espace suivront le signal alternatif ac , de sorte que C_{sc} détermine la capacité totale à l'inversion à haute fréquence. Si le balayage de la tension de grille est plus lent que la constante de temps de génération des trous, alors une densité équivalente des porteurs minoritaires (trous) est générée à l'interface et compense la variation des charges de la grille. La profondeur de la zone de charge d'espace reste donc inchangée et la capacité totale change peu.

Lorsque le balayage de la tension de la grille à haute fréquence est plus rapide que la constante de temps des générations et des recombinaisons des trous, aucune charge d'inversion n'apparaît à l'interface. La profondeur de la zone de charge d'espace est ensuite modulée par la tension de la grille et la capacité est en déplétion profonde.

À partir de tous ces régimes, nous pouvons extraire les différentes composantes de la capacité. En effet, en accumulation, nous obtenons l'épaisseur d'oxyde e_{ox} ; en déplétion, nous pouvons déterminer la densité des états d'interface D_{it} et leur position énergétique E_{it} . Cependant, l'inversion ne donne pas d'informations suffisamment précises sur les paramètres électriques du MOS, en raison du couplage de tous les mécanismes de génération-recombinaison qui contribuent à une seule constante de temps [Nicollian 82].

Dans le cas du nitrure de gallium, la large bande interdite entraîne un taux de génération thermique de porteurs intrinsèques extrêmement faible limitant ainsi, très fortement, la création de porteurs minoritaires. La couche d'inversion ne se forme donc pas quelle que soit la polarisation, et la zone de charge d'espace continue de s'étendre au-delà de sa largeur limite. La structure est donc toujours en déplétion profonde, sauf dans des

cas particuliers non souhaités, où d'importantes densités de charges sont présentes dans l'oxyde.

3.4.3.4 Influence de la différence de travaux de sortie métal–semiconducteur

Généralement, contrairement au cas idéal, les travaux de sortie de la grille et du semi-conducteur sont différents. Ainsi, en l'absence de tension appliquée, un champ électrique existe entre l'isolant et la surface du semiconducteur. Afin de retrouver la condition des bandes plates, nous devons appliquer une tension notée V_{FB1} qui s'exprime comme suit :

$$V_{FB1} = \frac{\phi_M - \phi_{SC}}{q} = \frac{1}{q} \left[\phi_M - \left(\chi + \frac{Eg}{2} \pm kT \ln \left(\frac{N_D}{n_i} \right) \right) \right] \quad (3.20)$$

Le signe \pm dépend du type de semiconducteur : + pour le type P et – pour le type N. L'effet de V_{FB1} est présenté dans la figure 3.15. À titre d'exemple, pour une structure Al/SiO₂/GaN, une valeur de V_{FB1} de 0,68 V est nécessaire pour le type N et de –0,5 V pour le type P, pour un dopage de $1 \times 10^{17} \text{ cm}^{-3}$.

Le seul effet de la différence des travaux de sortie est de décaler les caractéristiques $C(V)$ de la valeur V_{FB1} dans l'axe des tensions sans pour autant changer la forme de la courbe idéale, comme le montre la figure 3.15. Par la suite, la courbe $C(V)$ prenant en compte en compte ce seul décalage sera malgré tout qualifiée d'idéale.

3.4.3.5 Influence des charges distribuées dans l'oxyde

Les ions mobiles (Q_m) et les pièges dans l'oxyde (Q_{ot}) sont distribuées d'une façon inégale dans le volume d'oxyde. La distribution de toutes ces charges peut alors être représentée par une densité volumique $\rho(x)$ qui varie avec la distance.

Ainsi, afin d'étudier l'influence de la distribution de ces charges sur les propriétés électrique de la structure MOS, on peut dans un premier temps, calculer l'impact des seules charges situées dans une couche entre x et $x + dx$. L'origine de l'axe x est pris à l'interface métal–SiO₂ (figure 3.14). On peut ensuite additionner l'effet de toutes les couches de zéro jusqu'à e_{ox} . Or, d'après la loi de Gauss, le champ électrique dans l'oxyde $\vec{\xi}_{ox}$ montre une discontinuité $\delta\xi_{ox}$ lors du franchissement de cette couche de charge. Cette

discontinuité est donnée par :

$$\delta\xi_{ox} = \frac{\rho(x) dx}{\varepsilon_0 \varepsilon_{ox}} \quad (3.21)$$

Si nous voulons nous assurer de la condition des bandes plates dans le semiconducteur, nous devons avoir $\vec{\xi}_{ox}$ nul sur le côté droit de la discontinuité. Ainsi, le profil du champ électrique doit être tel que représenté sur la figure 3.14.b et la tension de grille qui assure la condition des bandes plates s'écrit :

$$\delta V_{FB2} = -\frac{\rho(x) x dx}{\varepsilon_0 \varepsilon_{ox}} \quad (3.22)$$

En utilisant le théorème de superposition, nous pouvons résumer les effets de toutes les couches comprises entre zéro et e_{ox} et de trouver la tension de grille, notée cette fois V_{FB2} nécessaire pour assurer la condition des bandes plates à l'interface SiO₂/GaN.

$$V_{FB2} = -\int_0^{e_{ox}} \frac{\rho(x) x dx}{\varepsilon_0 \varepsilon_{ox}} \quad (3.23)$$

L'effet de chaque couche de charge dépend de sa distance de l'interface isolant-semiconducteur comme on peut le voir dans l'équation (3.22). Une couche n'a pas d'effet si elle est située à l'interface métal-semiconducteur et a un effet maximal si elle est située à l'interface isolant-semiconducteur. L'effet global de la distribution de ces charges est alors le décalage de la courbe $C(V)$ par rapport à la courbe idéale d'une valeur V_{FB2} illustré dans la figure 3.15.

Si les charges dans l'oxyde sont seulement les ions mobiles (Q_m) un changement dans la distribution causé par un stress appliqué (température + champ électrique), donne lieu à une nouvelle valeur de V_{FB2} et donc un décalage de la courbe de $C(V)$. Cet effet est utilisé pour calculer la quantité globale des charges mobiles dans l'oxyde. En appliquant un stress adapté, tous les ions peuvent se regrouper à l'une des deux interfaces et la première valeur de V_{FB2} sera mesurée. Par contre, en appliquant un stress inverse, tous les ions peuvent se réunir à l'interface opposée et la deuxième valeur de V_{FB2} sera mesurée. La densité des ions mobiles sera alors établie par la différence ΔV_{FB2} .

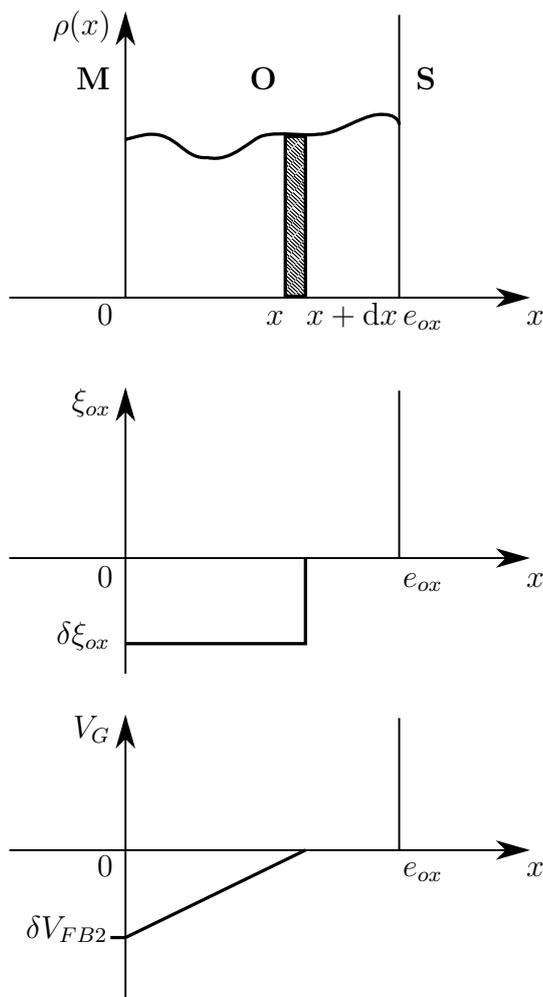


FIGURE 3.14 – Représentation de l’action de charges situées dans l’oxyde d’une structure MOS : (a) la distribution de charge, (b) la distribution du champ électrique et (c) la distribution du potentiel électrique correspondant

Si maintenant les charges ne sont que les charges piégées (Q_{ot}) un changement dans la distribution dû à une excitation (température, photons) provoque également un décalage de V_{FB2} et de la courbe $C(V)$.

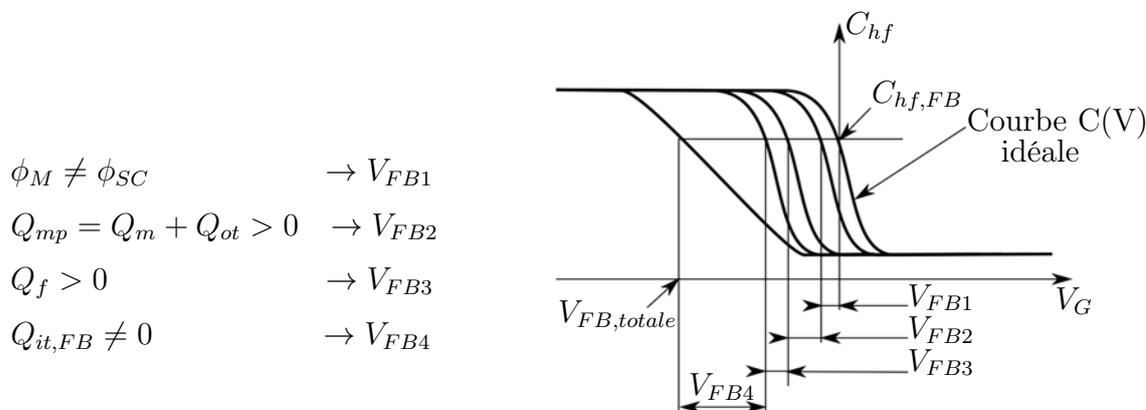


FIGURE 3.15 – Représentation de la courbe $C(V)$ idéale d’une structure MOS d’un semi-conducteur de type P. Les courbes supplémentaires montrent les changements introduits par diverses imperfections

3.4.3.6 Influence des charges fixes

Les charges fixes (Q_f) sont positives dans une structure SiO_2/Si et elles sont localisées à $\tilde{25}$ Å de la surface du semiconducteur. Dans la technologie silicium et avec un processus de fabrication bien optimisé, la valeur typique de la densité des charges fixes est en dessous de 10^{10} cm^{-2} . Elles sont dues à des défauts structurels créés au cours du dépôt de SiO_2 et leur densité est très sensible aux paramètres du dépôt comme la température, les conditions du dépôt, le refroidissement et l'orientation du substrat dans le cas du silicium (ce paramètre n'est pas encore vérifié dans le cas du GaN).

L'effet de ces charges est similaire aux autres charges dans l'oxyde (Q_m, Q_{ot}). Elles produisent un décalage V_{FB3} de la courbe $C(V)$ par rapport à la courbe idéale comme l'illustre la figure 3.15. De plus, V_{FB3} est donnée par une équation similaire à celle du (3.22) mais avec $x = e_{ox}$ parce que la seule couche qui contient ces charges est bien localisée à l'interface oxyde–semiconducteur.

$$V_{FB3} = \frac{Q_f e_{ox}}{\varepsilon_0 \varepsilon_{ox}} \quad (3.24)$$

3.4.3.7 Influence des états d'interface

L'interruption du réseau du GaN à l'interface avec l'oxyde présente des états électroniques dont les niveaux d'énergie sont réparties dans la bande interdite du GaN. Puisque les niveaux d'énergie situées au-dessous de E_{F1} sont occupés, il existe des charges piégées à l'interface comme illustré sur la figure 3.16. Toute augmentation des charges de contact de grille δQ_M suite à l'augmentation de la tension du grille δV_G est équilibrée du côté GaN par une augmentation des charges dans la zone de charge d'espace δQ_{SC} et dans la zone des états d'interface δQ_{it} . Ces dernières charges sont dues au fait que, à l'interface, le niveau du Fermi E_F par rapport à sa valeur normale E_{F1} se déplace d'une distance $\delta\psi_s$.

Notons que pour une variation δV_G donnée, la variation des bandes qui se traduit par $\delta\psi_s$, sera moins importante dans les structures qui présentent des états d'interface que dans les structures idéales. Ce qui provoque l'allongement de la courbe $C(V)$ selon l'axe de la tension comme le montre la figure 3.15.

Lorsque la condition des bandes plates aura lieu, les charges d'état d'interface Q_{it} sera responsable du décalage de la courbe $C(V)$ par rapport à la courbe idéale noté V_{FB4} :

$$V_{FB4} = -\frac{Q_{it} \epsilon_{ox}}{\epsilon_0 \epsilon_{ox}} \quad (3.25)$$

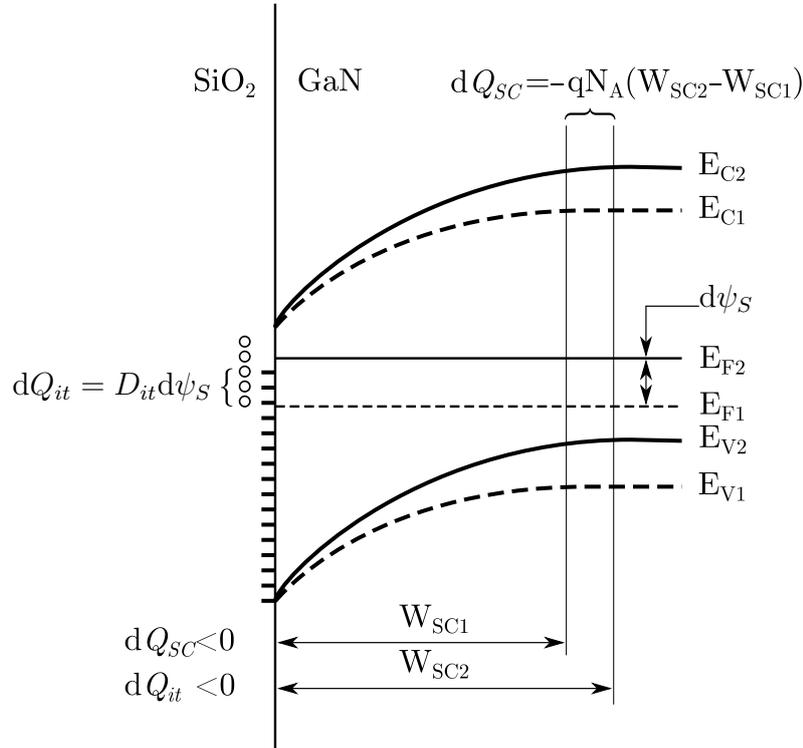


FIGURE 3.16 – Diagramme de bande d'une structure MOS montrant l'effet d'une augmentation de la polarisation de la grille δV_G sur les états d'interface

3.4.3.8 Influence des charges de polarisation

Les charges de polarisation correspondent à des dipôles qui, dans le GaN, correspondent à des charges positives sur la face N et à des charges négatives sur la face Ga [Yu 99].

Un effet significatif de type pyroélectrique est généralement présent dans le GaN. Le coefficient pyroélectrique caractéristique du phénomène est estimé à la valeur théorique de l'ordre de $7 \times 10^5 \text{ V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ [Shur 99]. Concernant les mesures expérimentales, elles donnent une valeur plus faible de l'ordre de $7 \times 10^4 \text{ V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ pour GaN [Matocha 02a] et de $8 \times 10^4 \text{ V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ pour AlN [Fuffyigin 00].

Or, les deux types d'épitaxie utilisés pour la fabrication de nos échantillons (MOCVD et MBE) sont généralement face Ga. Pour un échantillon de type N, l'équilibre de charge est présenté graphiquement dans la figure 3.17. Les charges sont équilibrées à proximité de la face Ga par une couche de déplétion avec une compensation des donneurs chargés positivement. Près de la face N, une couche d'accumulation d'électrons est formée afin d'équilibrer les charges de polarisation positive.

Influence de la température :

Lorsque la température augmente, les charges de polarisation augmentent aussi conduisant à une augmentation de l'épaisseur de la zone de déplétion W_D ainsi que la densité d'électrons n_{acc} dans la couche d'accumulation [Matocha02b].

La tension de bandes plates totale donnée par l'équation (3.9) peut être simplifiée de la façon suivante :

$$V_{FB} = \phi_M - \left[\chi + \left(\frac{E_g}{2} - \psi_B \right) \right] - \frac{Q_f + Q_{it} + Q_{pol}}{C_{ox}} \quad (3.26)$$

Concernant le travail de sortie du métal, l'affinité électronique et la bande interdite, ces derniers ne dépendent que faiblement de la température et leurs variations peuvent être négligées. Par contre, le potentiel de volume ψ_B varie avec la température et le niveau de Fermi s'approche du niveau intrinsèque. À partir de la connaissance du dopage, ψ_B peut être calculé en fonction de la température. Les charges fixes Q_f sont indépendantes de la température tandis que les états d'interface Q_{it} varient quant à eux, entraînant le niveau de Fermi vers sa valeur du niveau intrinsèque.

La variation des états d'interface avec la température est liée à l'évolution du potentiel du volume par :

$$\Delta Q_{it} = \int_{\psi_B(T_1)}^{\psi_B(T_2)} D_{it}(\psi_B) d\psi_B \quad (3.27)$$

Dans le cas où l'on a une faible variation de ψ_B et pour une faible densité d'état d'interface, l'effet de Q_{it} sur le décalage de V_{FB} avec la température devient négligeable et par conséquent la variation de la tension des bandes plates avec la température s'écrit comme suit :

$$\Delta V_{FB} = \Delta \psi_B(T) - \frac{\Delta Q_{pol}(T)}{C_{ox}} \quad (3.28)$$

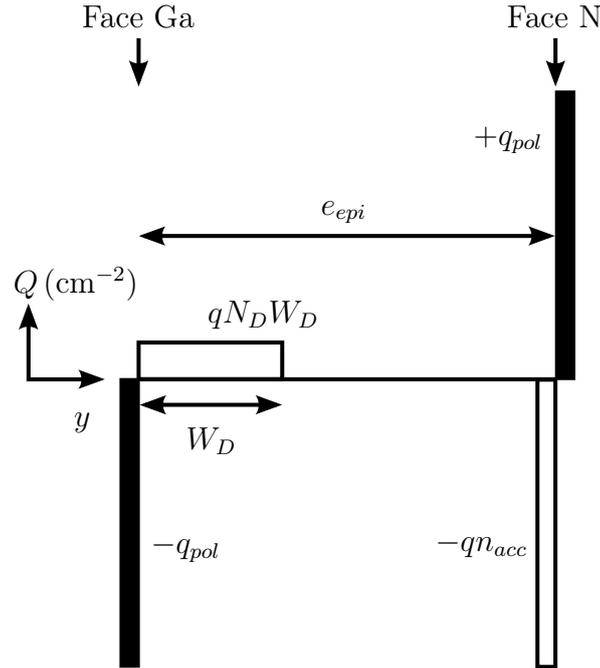


FIGURE 3.17 – Schéma des charges en couche épitaxiale du GaN type N

Les mesures $C(V)$ d'une capacité MOS réalisée par un dépôt PECVD-ECR sur GaN type N élaboré par une croissance MBE à différente température sont illustrées la figure 3.18.a. Ces courbes montrent une augmentation de la tension des bandes plates avec l'élévation de la température. Afin de réduire l'effet des charges mobiles, l'analyseur a été fixé à une tension nulle pendant la montée en température. Ce décalage positif de la tension des bandes plates ne peut se produire que si l'échauffement amène plus de charges négatives à l'interface oxyde/GaN. Les variations de ψ_B et Q_{it} ont tendance à diminuer la tension des bandes plates. La comparaison entre les tensions des bandes plates mesurées avec celles provoquées uniquement par la variation de ψ_B est illustrée dans la figure 3.18.b montrant que l'effet de ψ_B est seulement de diminuer légèrement la tension des bandes plates, tandis que la variation observée de V_{FB} est positive.

Coefficient des charges pyroélectriques :

Le coefficient des charges pyroélectriques (dP_S/dT en $\text{q}\cdot\text{cm}^{-2}\cdot\text{K}^{-1}$) est lié au coefficient de la tension pyroélectrique (P_ν en $\text{V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$) par :

$$\frac{dP_S}{dT} = \frac{\varepsilon_s dP_\nu}{100 q} \quad (3.29)$$

L'équation (3.28) est résolue à chaque température et ses valeurs sont présentées dans la figure 3.19. À partir d'un ajustement linéaire des données de la figure 3.19, nous déterminons à partir de la pente, le coefficient des charges pyroélectriques. Il est estimé à $5,6 \times 10^9 \text{ q}\cdot\text{cm}^{-2}\cdot\text{K}^{-1}$.

En résolvant l'équation (3.29), nous obtenons une valeur d'environ $1 \times 10^5 \text{ V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ situé entre la valeur expérimentale ($7 \times 10^5 \text{ V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ [Bykhovski 96]) et la valeur théorique ($\approx 10^4 \text{ V}\cdot\text{m}^{-1}\cdot\text{K}^{-1}$ [Shur 99]).

Cet effet pyroélectrique qui augmente la charge négative à la surface du GaN contribue à un « current slump » dans des dispositifs MESFET en GaN comme cela a été observée [Meneghesso 02] lorsque la température locale augmente en raison de la dissipation de puissance dans le dispositif. D'après le coefficient pyroélectrique mesuré dans cette étude, la variation des charges de polarisation de la température ambiante à 300 °C est de l'ordre de $\approx 1,6 \times 10^{12} \text{ q}/\text{cm}^2$; environ un cinquième de la dose du canal dans le MESFET en GaN [Binari 97b, Meneghesso 02]. Mais comme ce coefficient est du même ordre dans AlN [Fuffyigin 00] et GaN, la polarisation nette à l'interface AlGaIn/GaN ne devrait pas changer de façon significative avec la température. Par contre, pour la face supérieure de la couche AlGaIn dans les HFET, les charges de polarisation négative augmentent avec la température et réduisent ainsi la densité d'électrons dans le gaz bidimensionnel (2-DEG) et provoquent alors le « current slump ».

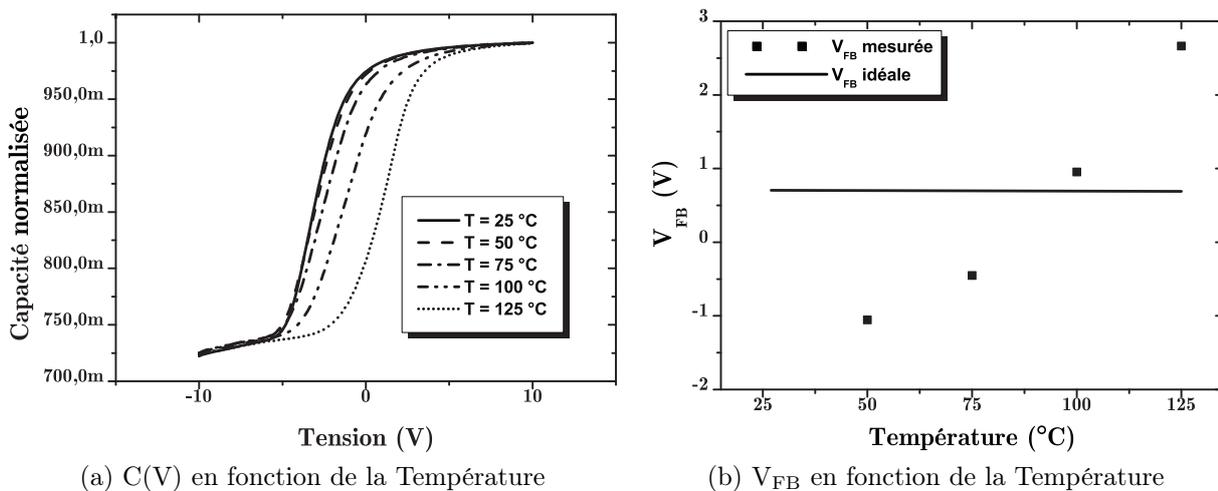


FIGURE 3.18 – (a) Mesures $C(V)$ à 1 MHz d'une capacité MOS en GaN à différentes températures. L'oxyde est déposé par PECVD-ECR et le GaN est élaboré par une croissance MBE; (b) comparaison entre les tensions des bandes plates mesurée et idéale en fonction de la température

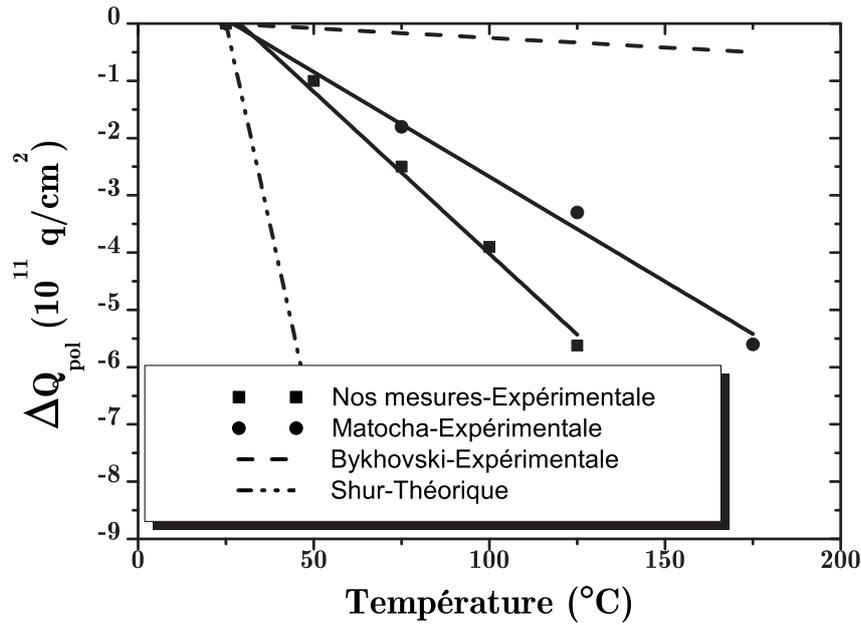


FIGURE 3.19 – Variation de charges de polarisation en fonction de la température d’une capacité MOS en GaN tracée à partir de l’équation (3.28) et comparaison avec les coefficients pyroélectriques de polarisation de [Shur 99] et [Bykhovski 96]

3.4.4 Admittance d’une capacité

L’admittance Y d’un circuit est définie par l’inverse de l’impédance, $Z=dV/dI$:

$$Y = \frac{dI}{dV} \quad (3.30)$$

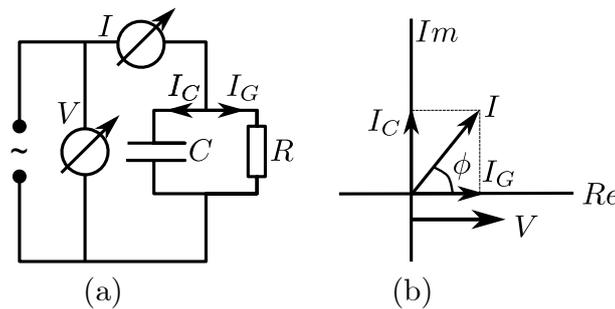


FIGURE 3.20 – (a) Circuit en parallèle composé d’une capacité et une résistance sous un courant I et une tension V alternatifs. (b) Diagramme de phase du courant par rapport à la tension appliquée. I_G et I_C sont la partie réelle (ohmique) et la partie imaginaire (capacitive) du courant I , respectivement

Pour simplifier, on peut supposer que la capacité réelle est une capacité idéale en parallèle avec une résistance idéale $R = 1/G$ (Fig. 3.20). Afin d’obtenir la capacité C et

la conductance G de la capacité MOS, nous appliquons une tension :

$$V(t) = V_G + V_{ac} \exp(j\omega t) \quad (3.31)$$

avec une faible amplitude V_{ac} superposée à une tension continue V_G . Le courant traversant la capacité I_C (fig. 3.20.a) est déphasé de $\frac{\pi}{2}$ par rapport à la tension V . Le courant résultant I est alors la somme du courant capacitif I_C et du courant dans la composante ohmique I_G (voir fig. 3.20.b). Le courant est déphasé par rapport à la tension appliquée, avec :

$$I(t) = I_0 + I_{ac} \exp(j\omega t + \phi) \quad (3.32)$$

En utilisant l'équation (3.30), nous obtenons l'admittance qui est une quantité complexe :

$$Y = G + j\omega C \quad (3.33)$$

La partie réelle G est déterminée par le transport de courant à travers la structure MOS et est due à des pertes d'énergie.

Afin d'obtenir les caractéristiques complètes $C(V)$ d'une structure MOS, V_G doit être balayé de façon « escalier » (fig. 3.21) à partir d'un niveau négatif suffisant jusqu'à une tension suffisamment positive. De cette façon, le semiconducteur passe du régime de déplétion vers l'accumulation ou bien l'inverse. V_G est balayé beaucoup plus lentement que la période du signal ac imposée : $T \gg \frac{2\pi}{\omega}$.

3.4.4.1 Extraction des résistances série et parallèle

La mesure capacitive fine est une technique de caractérisation fondamentale pour les dispositifs MOS : les variations de la capacité MOS avec la tension conduisent à l'épaisseur de l'oxyde et à la caractérisation des pièges à l'interface oxyde/semiconducteur.

Un paramètre fondamental est le courant de fuite direct (effet Tunnel) qui croit très fortement si l'oxyde est de mauvaise qualité ou de trop faible épaisseur (quelques nm). En conséquence, la mesure de la capacité quasi-statique s'avère difficile. Le problème de fuite peut être surmonté par la mesure de la capacité à une fréquence très élevée, de sorte

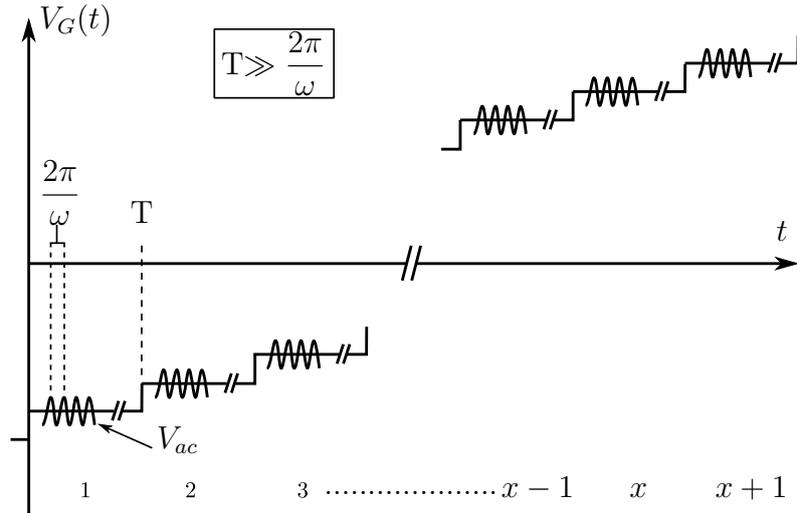


FIGURE 3.21 – Forme temporelle de la tension de grille appliquée. T est le temps d’intégration à un échelon x et ω est la fréquence du signal ac

que le courant capacitif soit dominant. Cependant, à très haute fréquence, l’influence de la résistance série devient importante en raison de la faible impédance du condensateur. Ainsi, il convient de tenir compte de la présence simultanée de deux résistances parasites : la résistance série et la résistance parallèle. La capacité réelle peut aussi être déterminée à partir de mesures effectuées à deux fréquences différentes [Lønnum 86]. Le circuit RC équivalent qui tient compte de ces parasites est présenté figure 3.22.a, où R_s et R_p sont respectivement les résistances parasites série et parallèle, tandis que C est la capacité indépendante de la fréquence.

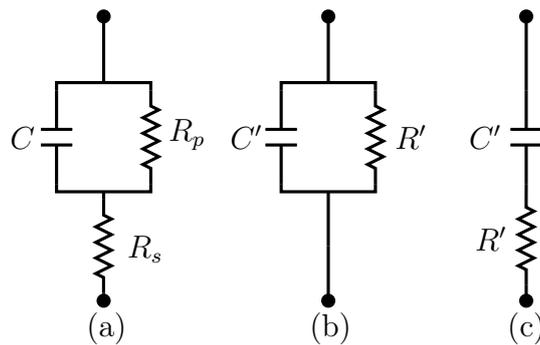


FIGURE 3.22 – Modèles du circuit équivalent petit signal : (a) à 3 éléments, (b) à 2 éléments en parallèle et (c) à 2 éléments en série

Ainsi, afin de déterminer les valeurs de chacun des trois éléments, nous devons tout d’abord mesurer l’impédance Z à deux fréquences différentes. Par ailleurs, il est important

de noter que R_s , R_p et C dépendent de la tension appliquée. L'impédance du circuit équivalent peut ainsi être calculée de la façon suivante :

$$Z = |Z|e^{j\theta} = \frac{\omega R_p^2 C}{1 + \omega^2 R_p^2 C^2} (\cot(\theta) - j) = K(\omega) (\cot(\theta) - j) \quad (3.34)$$

avec :

$$\cot(\theta) = \frac{R_s + R_p + \omega^2 R_p^2 C^2}{\omega^2 R_p^2 C} \quad (3.35)$$

où $|Z|$ est la valeur absolue de l'impédance, θ la phase associée, ω la pulsation et j le symbole de l'imaginaire pur ($j^2 = -1$).

L'amplitude de la partie imaginaire de Z peut être exprimée de la manière suivante :

$$|im(Z)| = |Z|\sin(\theta) = \frac{\omega R_p^2 C}{1 + \omega^2 R_p^2 C^2} = K(\omega) \quad (3.36)$$

Ainsi, en mesurant Z et θ à deux pulsations différentes, ω_1 et ω_2 , les valeurs suivantes de $K(\omega)$ seront obtenues par les relations suivantes :

$$K(\omega_1) = |Z_1|\sin(\theta_1) \quad (3.37)$$

$$K(\omega_2) = |Z_2|\sin(\theta_2) \quad (3.38)$$

Ainsi, en combinant les équations (3.36), (3.37) et (3.38), on obtient, pour les trois éléments, les équations suivantes :

$$C = \frac{\frac{\omega_2}{|Z_2|\sin(\theta_2)} - \frac{\omega_1}{|Z_1|\sin(\theta_1)}}{\omega_2^2 - \omega_1^2} \quad (3.39)$$

$$R_p = \sqrt{\frac{1}{\omega C} \cdot \frac{|Z|\sin(\theta)}{1 - \omega C|Z|\sin(\theta)}} \quad (3.40)$$

$$R_s = |Z|\cos(\theta) - \frac{R_p}{1 + \omega^2 R_p^2 C^2} \quad (3.41)$$

L'impédance peut aussi être mesurée en considérant un modèle parallèle RC comme indiqué sur la figure 3.22.b. Ensuite, l'impédance « mesurée » Z peut être écrite de la manière suivante :

$$Z = \frac{D' - j}{\omega C'(1 + D'^2)} \quad (3.42)$$

où R' est la résistance mesurée, C' est la capacité mesurée et $D' = \frac{1}{\omega R' C'}$ est la dissipation.

Remarquons cependant que, en utilisant le modèle à trois éléments, comme indiqué sur la figure 3.22.a, l'impédance prend la forme :

$$Z = R_s + \frac{R_p(1 - j\omega C R_p)}{1 + \omega^2 C^2 R_p^2} \quad (3.43)$$

En identifiant la partie imaginaire des équations (3.42) et (3.43), nous obtenons l'égalité :

$$1 + \frac{1 + \omega^2 C^2 R_p^2}{C R_p^2} = \omega^2 C'(1 + D'^2) \quad (3.44)$$

Par conséquent, en mesurant C' et D' à deux fréquences différentes et en les remplaçant dans l'équation (3.44), nous obtenons la capacité C indépendamment de la fréquence comme suit :

$$C = \frac{f_1^2 C'_1(1 + D_1'^2) - f_2^2 C'_2(1 + D_2'^2)}{f_1^2 - f_2^2} \quad (3.45)$$

De la même manière, en identifiant avec la partie réelle, nous trouvons R_p et R_s :

$$R_p = \frac{1}{\sqrt{(\omega^2 C' C(1 + D'^2) - \omega^2 C^2)}} \quad (3.46)$$

$$R_s = \frac{D'}{\omega C'(1 + D'^2)} - \frac{R_p}{1 + \omega^2 C^2 R_p^2} \quad (3.47)$$

3.4.4.2 Extraction de la densité d'état d'interface D_{it}

La densité d'état d'interface D_{it} peut être extraite soit de la capacité soit de la conductance de l'admittance mesurée. En utilisant des mesures $C(V)$, trois approches ont été proposées et examinées de manière approfondie par [Nicollian 82] : la méthode haute fré-

quence (Terman), la méthode basse fréquence et la méthode à haute-basse fréquence. En outre, à partir des mesures de la conductance $G(V)$, une autre méthode plus précise mais plus compliquée a été proposée par Nicollian en 1962 et simplifiée ensuite par plusieurs chercheurs : c'est la méthode de la conductance.

► **La méthode haute fréquence** [Terman 62] procède par comparaison d'une mesure $C(V)$ à haute fréquence avec une courbe $C(V)$ idéale où aucun état d'interface n'est présent. Or, pour calculer la courbe théorique $C(V)$, nous avons besoin de connaître le profil de dopage des semiconducteurs, ce qui n'est pas toujours le cas. Pour les raisons exposées par [Cooper 97], cette méthode ne convient pas pour les semiconducteurs à grand gap, du fait que les états localisés à 0,6 eV de la bande de conduction (dans le cas du GaN type N) ne peuvent suivre ni la fréquence de la sonde ni la vitesse de balayage de polarisation.

► **La méthode basse fréquence** compare les caractéristiques $C(V)$ mesurées à faible fréquence avec la courbe théorique; cette dernière néglige les états d'interface [Berghlund 66]. Encore une fois, la connaissance du profil de dopage est nécessaire. Il faut cependant noter que ces méthodes souffrent de l'inexactitude dans la connaissance de la position de l'énergie des états d'interface [Nicollian 82].

► **La méthode à haute-basse fréquence** [Castagne 71] consiste à soustraire la contribution de la charge d'espace à haute fréquence de la somme de la contribution de la charge d'espace et de la contribution d'état d'interface issue de la caractéristique $C(V)$ à basse fréquence. Cette méthode permet d'éviter le calcul théorique de C_{sc} et donc la connaissance du profil de dopage. De plus, elle résout le problème de l'imprécision de la localisation des niveaux d'énergie de pièges (D_{it}). Cependant, la quantité soustraite est un peu différente; des erreurs d'imprécision peuvent donc se produire; une discussion complète sur ce point est donné dans [Nicollian 82]. La densité d'état d'interface s'écrit alors :

$$D_{it} = \frac{C_{ox}}{q} \left(\frac{C_{lf}/C_{ox}}{1 - C_{lf}/C_{ox}} - \frac{C_{hf}/C_{ox}}{1 - C_{hf}/C_{ox}} \right) \quad (3.48)$$

Notons que la capacité et la conductance sont liées par la relation de Kramers-Kronig [Kronig 27]; elles contiennent donc les mêmes informations sur les états d'interface. La conductance est directement liée à la perte d'énergie fournie par l'échange de charge entre

les pièges des états d'interface et la bande de conduction dans le type N (ou la bande de valence dans le type P). De plus, la connaissance de la conductance s'avère plus précise car elle permet, outre D_{it} , d'accéder à la section de capture à l'interface σ_s et à la constante de temps de dispersion τ .

► **La méthode de la conductance** a été proposée par Nicollian et Goetzberger en 1967 [Nicollian 67]. Elle est généralement considérée comme la méthode la plus sensible à la détermination de la densité d'état d'interface (D_{it}) et une valeur au-dessous de $10^9 \text{ cm}^{-2} \text{ eV}^{-1}$ peut être mesurée. Elle est aussi la méthode la plus complète, car elle donne d'une part la valeur de D_{it} dans la déplétion et le début de l'inversion de la bande interdite, et d'autre part la section de capture des porteurs majoritaires à l'interface et la variation du potentiel de surface. La difficulté des méthodes de la capacité est l'extraction de la capacité d'état d'interface (C_{it}) à partir de la capacité mesurée, cette dernière contenant à la fois les trois composantes C_{ox} , C_{sc} et C_{it} . Comme cela a été vu précédemment, la capacité et de la conductance, en fonction de la tension et la fréquence, contiennent des informations identiques sur les états d'interface. Par contre, cette difficulté est évitée par la mesure de la conductance qui est directement liée aux états d'interface.

La figure 3.23 montre les circuits équivalents pour la mesure de la conductance. Le circuit équivalent de la capacité MOS de la figure 3.23.a est constitué de la capacité d'oxyde (C_{ox}), la capacité du semiconducteur (C_{sc}) et la capacité d'état d'interface (C_{it}) en série avec sa résistance (R_{it}).

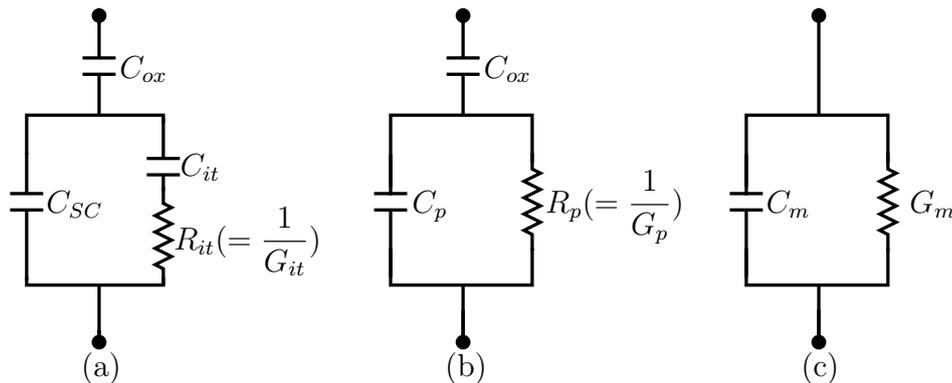


FIGURE 3.23 – Schéma équivalent de la conductance mesurée où la résistance série est négligeable; (a) circuit capacitif avec la constante de temps des pièges à l'interface $\tau_{it} = R_{it}C_{it}$, (b) circuit simplifié de (a) et (c) circuit mesuré

Pour analyser l'état d'interface, il est plus simple de remplacer le circuit (a) par son circuit simplifié (b) où C_p et G_p sont donnés par :

$$C_p = C_{SC} + \frac{C_{it}}{1 + (\omega\tau_{it})^2} \quad (3.49)$$

$$\frac{G_p}{\omega} = \frac{q\omega\tau_{it}D_{it}}{1 + (\omega\tau_{it})^2} \quad (3.50)$$

où $\omega = 2\pi f$, $\tau_{it} = R_{it}C_{it}$ et $C_{it} = q \cdot D_{it}$. Le circuit mesuré (c) est constitué de la capacité mesurée (C_m) en parallèle avec la conductance mesurée (G_m). En utilisant les deux circuits (b) et (c), la valeur de G_p/ω devient, en supposant que les résistances série sont négligeables :

$$\frac{G_p}{\omega} = \frac{\omega G_m C_{ox}^2}{G_m^2 + \omega^2 (C_{ox} - C_m)^2} \quad (3.51)$$

L'équation (3.50) montre bien l'avantage de cette méthode par rapport aux autres méthodes du fait que la détermination de C_{sc} n'est pas nécessaire. La conductance est, quant à elle, mesurée en fonction de la tension de grille pour différentes fréquences ; on trace alors la fonction $G_p/\omega(\omega)$. Cette fonction atteint un maximum pour $\omega \approx 2/\tau_{it}$ et l'expression approximative, qui détermine la densité d'état d'interface pour ce maximum, est :

$$D_{it} \approx \frac{2,5}{q} \left(\frac{G_p}{\omega} \right)_{max} \quad (3.52)$$

Soulignons que cette valeur de D_{it} correspond à un seul niveau d'énergie dans la bande interdite, alors que l'état d'interface est distribué d'une façon continue dans la bande interdite du semiconducteur.

Par contre, dans le cas où les résistances série ne sont pas négligeables ce qui est le cas de nos mesures, l'équation de G_p/ω doit prendre en compte cette résistance parasite en utilisant un circuit équivalent à trois éléments comme le montre la figure 3.24 où R_c est la résistance parallèle parasite due au courant de fuite et aux états d'interface et R_s est la somme de toutes les résistances séries. En assimilant le circuit simplifié en (a) avec le circuit à trois éléments (b), G_p/ω devient :

$$\frac{G_p}{\omega} = \frac{\omega G_c C_{ox}^2}{G_c^2 + \omega^2 (C_{ox} - C)^2} \quad (3.53)$$

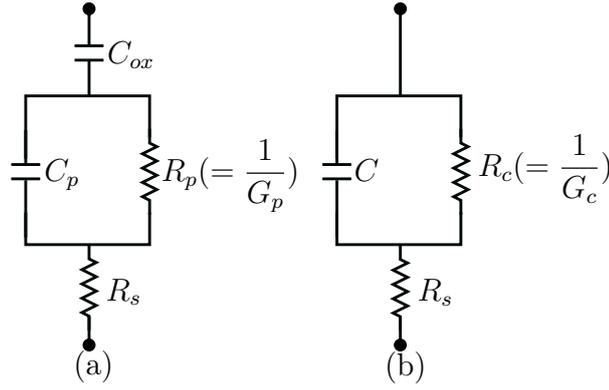


FIGURE 3.24 – Schéma équivalent de la conductance mesurée où la résistance série est ajoutée; (a) circuit simplifié de la capacité MOS et (b) circuit à trois éléments

où C est une capacité indépendante de la fréquence et est donné dans l'équation 3.45. Une comparaison des circuits illustrés sur les figures 3.24.b et figure 3.23.c nous donne la valeur de G_c , soit :

$$G_c = \omega \sqrt{C \left[C_m - C + \frac{1}{C_m} \left(\frac{G_m}{\omega} \right)^2 \right]} \quad (3.54)$$

En utilisant les équations 3.53 et 3.54 nous obtenons une équation modifiée de G_p/ω qui prend en compte les résistances séries parasites :

$$\frac{G_p}{\omega} = \frac{C_{ox}^2 \sqrt{C \left[C_m - C + \frac{1}{C_m} \left(\frac{G_m}{\omega} \right)^2 \right]}}{C_{ox}^2 - 2CC_{ox} + CC_m + \frac{1}{C_m} \left(\frac{G_m}{\omega} \right)^2} \quad (3.55)$$

Si R_s est négligeable, C_m devient égale à C et on retrouve la même équation 3.51.

3.5 Conclusion

Dans ce chapitre, nous avons présenté l'état de l'art sur la structure MOS en GaN. Ensuite, nous avons montré, à partir des analyses XPS, l'avantage de l'utilisation de la lampe au mercure pour nettoyer la surface : cela produit de l'ozone en réagissant avec l'oxygène ambiant et éliminant ensuite les contaminations carbonées sous forme d'espèces volatiles CO , CO_2 et H_2O . De plus, nous avons montré que le rinçage des échantillons après l'utilisation de BOE était aussi une étape fondamentale afin d'éliminer toute trace

de fluor à la surface. La dernière partie de ce chapitre a été consacrée à la théorie de la structure MOS après une présentation des techniques de dépôt CVD utilisées dans cette étude. Dans le chapitre suivant, nous allons présenter les résultats électriques relevés sur les structures MOS réalisées par un dépôt de dioxyde de silicium sur des couches épitaxiées de GaN type N, P et N⁻ (ou NID), tout d'abord au moyen des techniques de PECVD et LPCVD disponibles dans notre laboratoire puis selon les techniques de dépôt PECVD-ECR et PECVD pulsé.

Caractérisations des diélectriques de grille sur GaN

Sommaire

4.1	Introduction	113
4.2	Description des échantillons et de la structure MOS	114
4.3	Caractérisation C(V) : SiO ₂ par PECVD	116
4.4	Caractérisation C(V) : SiO ₂ par LPCVD	118
4.5	Caractéristique C(V) : SiO ₂ par PECVD-ECR	125
4.6	Caractérisation C(V) : SiO ₂ par PECVD continu et pulsé	148
4.7	Conclusion	159

4.1 Introduction

L'objectif de ce chapitre est de présenter les dépôts d'oxyde de silicium réalisés dans le cadre de ce travail et de qualité proche de celle de l'oxydation thermique, présentant en particulier une faible densité d'état d'interface (D_{it}).

La question de l'intérêt de la présence d'un oxyde natif sur un semiconducteur III-V est discutable ; d'ailleurs, la plupart des recherches indique que cet oxyde est plutôt néfaste de par la création de lacunes et la présence de résidus métalliques source de pièges et une interface électrique instable (injection de charges à l'interface) [Wager 85].

De plus, la croissance de l'oxyde natif sur les semiconducteurs III-V est beaucoup plus complexe que sur silicium car un élément peut diffuser, s'évaporer ou se dissoudre plus vite qu'un autre. Ainsi, la composition chimique de la couche d'oxyde en volume ou à son interface peut être fortement non uniforme. Cependant, la littérature indique que, pour une structure MOS sur GaN de type N, une densité d'état d'interface (D_{it}) honorable, dans la gamme de 1 à $5 \times 10^{11} \text{ cm}^{-2} \cdot \text{eV}^{-1}$ a été obtenue en conservant l'oxyde natif lors de la préparation de l'échantillon avant dépôt de SiO₂ [Pearton 00b].

La spécificité du GaN par rapport à d'autres semiconducteurs III-V, tels que GaAs et GaP par exemple, est la volatilité des différents types d'oxyde d'azote (NO, N₂O, ...); ceci nécessite alors qu'une couche mince d'oxyde natif de GaN (GaO et Ga₂O₃) élaborée par plasma oxygène soit mise en œuvre pour le contrôle de l'interface. Rappelons que, dans les applications visées de l'électronique de puissance, toute structure MOSFET doit produire un faible courant de fuite de grille, réduisant ainsi la consommation d'énergie. Dans ce cadre, il est intéressant de disposer d'une grille dont l'isolant présente une faible densité de défauts à l'interface, offrant d'une part une tension de seuil stable positive et d'autre part une mobilité électronique dans le canal suffisante.

Bien que le dépôt *in-situ* des hétérojonctions avec d'autres matériaux du groupe III-V, y compris AlN ou AlGaIn, pourrait être une solution pour la fabrication de la structure MIS, la technique la plus simple est encore celle du dépôt d'un isolant diélectrique par CVD, qui donne les meilleurs résultats à ce jour. Dans ce cadre, ce sont les dépôts de SiO₂ et d'Al₂O₃ qui ont été les plus prometteurs dans le domaine des III-V, principalement en raison de leur large bande interdite. En ce qui concerne le Si₃N₄ largement utilisé sur les filières GaAs et intéressant pour sa permittivité relative de l'ordre de 7, bien supérieure à celle du SiO₂, il présente un trop faible décalage (*offset*) entre les bandes et des niveaux de pièges nombreux dans la moitié inférieure de la bande interdite; ainsi, nous n'avons pas retenu ce matériau.

Dans ce chapitre, nous présentons les caractéristiques C(V) réalisées sur des structures MOS sur GaN de types N, P et NID élaborés par MOCVD et MBE sur substrat saphir et sur GaN de type N élaboré par MBE sur substrat silicium.

4.2 Description des échantillons et de la structure MOS

La figure 4.1 montre une représentation schématique des plaquettes de deux pouces en GaN type N et type P. Il s'agit de couches épitaxiées, d'épaisseurs 3 à 4 μm par MOCVD (ou EPVOM) issues de LUMILOG/Saint-Gobain.

Ces trempins ont ensuite servi de base au CRHEA en vue de l'épitaxie par MBE (ou EJM) de couches N ou P bien déterminées en dopages et épaisseurs (figures 4.1.a et

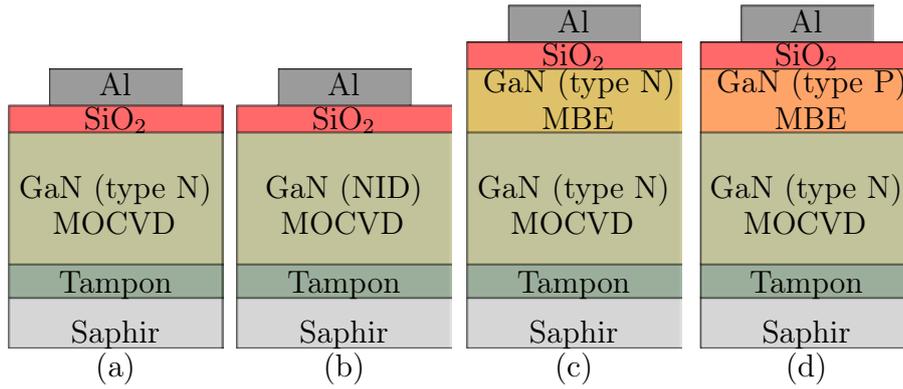
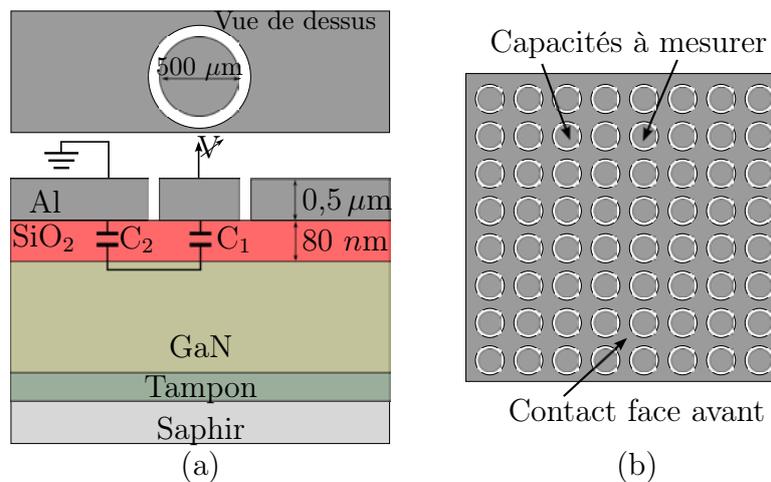


FIGURE 4.1 – Représentation schématique des échantillons en GaN de type N et P

4.1.b). Par ailleurs, d'autres échantillons du CRHEA ont été réalisés sur un substrat de Si; sur ces derniers, nous avons étudié le dépôt de SiO_2 par PECVD pulsé.

La conception technologique des capacités MOS utilisées dans le cadre de nos travaux a nécessité un niveau unique de photo-lithographie. Le masque utilisé est à base de motifs circulaires de diamètre $500 \mu\text{m}$ dans une configuration *back-to-back*, comme le montre la figure 4.2, afin d'éviter tout contact ohmique sur GaN [Huang 06a]. Le contact substrat est remplacé par un contact face avant permettant d'avoir une capacité dont la surface est considérée comme infinie devant celle de la capacité à mesurer. Le rapport des aires étant approximativement de 200, l'erreur qui résulte de cette méthode est alors pratiquement négligeable et l'on peut alors appliquer la relation classique suivante :

$$C_{eq} = \frac{C_1 \cdot C_2}{C_1 + C_2} \approx C_1 \quad \text{car } C_2 \gg C_1 \quad (4.1)$$

FIGURE 4.2 – (a) Vue en coupe et de dessus de la capacité circulaire avec la configuration *back-to-back*; (b) masque représentant les motifs de test

4.3 Caractérisation $C(V)$: SiO_2 par PECVD

Les paramètres caractérisant le dépôt PECVD sont donnés dans le tableau 3.2.b et les caractéristiques électriques $C(V)$ et $G(V)$ à différentes fréquences sont reportées sur la figure 4.3. Les mesures ont été effectuées dans la gamme -20 à +20 V pour une amplitude de 50 mV du signal *ac* et une rampe de 0,1 V/s permettant d'observer l'effet d'hystérésis. En première observation, nous relevons la diminution de la capacité en accumulation si l'on augmente la fréquence de la sonde parallèlement à une augmentation de la valeur de la conductance avec la fréquence. Un tel effet peut être attribué à la résistance série qui est la somme de toutes les résistances, câblage, contact et résistance d'accès, dans le semiconducteur.

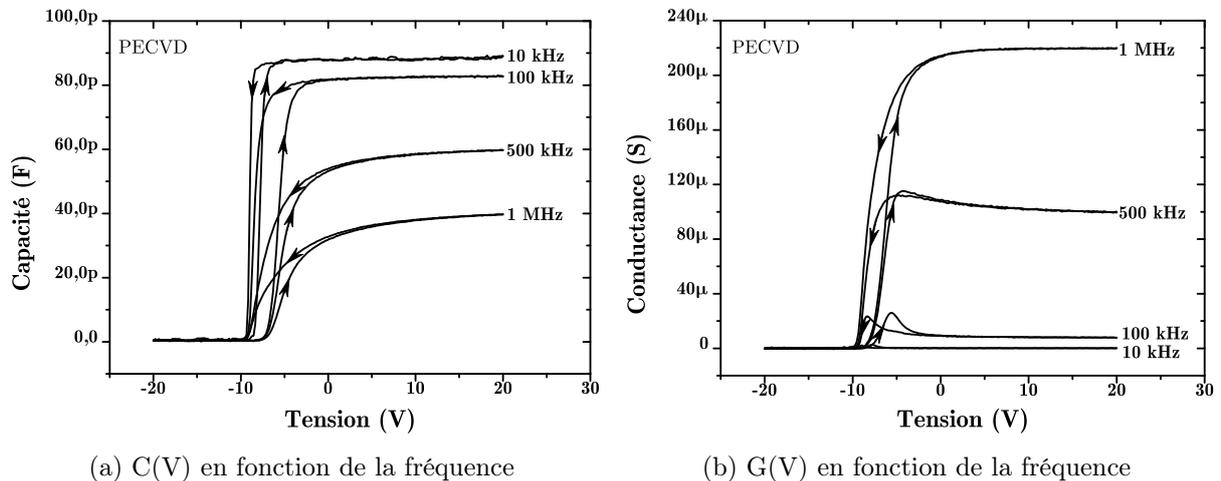


FIGURE 4.3 – Mesures de la capacité (a) et la conductance (b), en fonction de la fréquence, d'un oxyde déposé par PECVD sans extraction de la résistance série

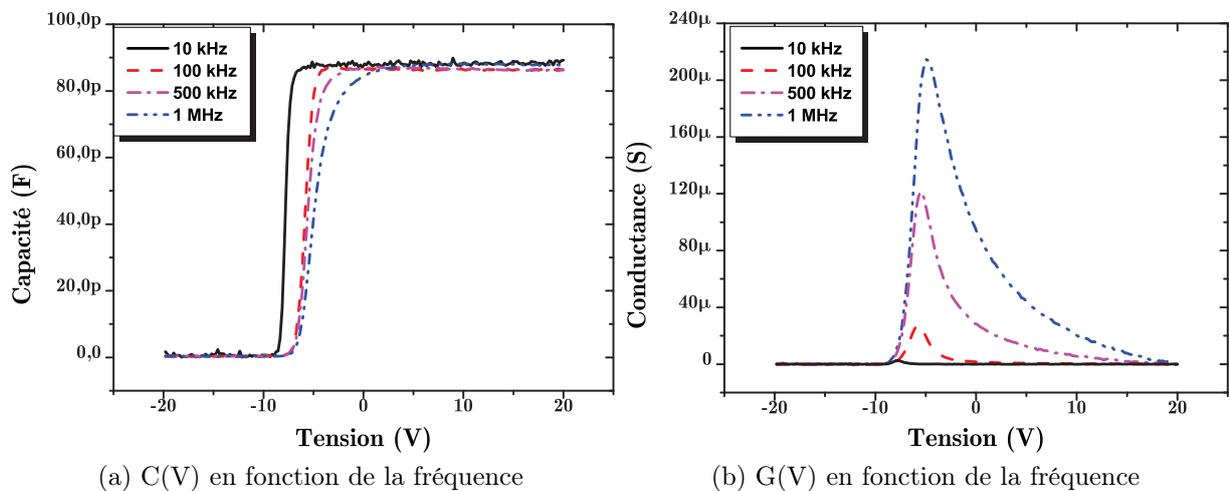


FIGURE 4.4 – Mesures de la capacité (a) et la conductance (b), en fonction de la fréquence, d'un oxyde déposé par PECVD avec extraction de la résistance série (2,5 k Ω)

Suite à un étalonnage de l'analyseur en modes « circuit ouvert » et « court-circuit », la résistance mesurée du câblage et du contact se situait en dessous de $0,5 \text{ m}\Omega$, valeur négligeable devant la résistance série trouvée après la correction proposée dans le paragraphe 3.4.4.1 ($\approx 2,5 \text{ k}\Omega$). Après l'extraction de cette résistance parasite, les courbes sont retracées sur la figure 4.4 où la capacité d'oxyde est identique.

Afin de mener une extraction précise des paramètres de la capacité, nous avons confronté la courbe idéale, la courbe calculée et la courbe mesurée. Ces courbes sont présentées dans la figure 4.5 et les paramètres associés dans le tableau 4.1.

On peut remarquer que le dépôt PECVD réalisé au LAAS procure une couche d'oxyde qui contient une densité des charges (Q_{ox}) très élevée et, par suite, une tension de bandes plates très décalée par rapport à la tension de bande plates idéale ; ces charges sont dues probablement aux contaminations du réacteur de dépôt. Pour cela, nous sommes donc passés à l'étude du dépôt LPCVD.

Paramètres	Unité	Valeur
Surface	cm ²	$1,9634 \times 10^{-3}$
e_{ox}	nm	80
ε_r		4,1
N_{GaN}	cm ⁻³	1×10^{13}
n_i	cm ⁻³	$1,1 \times 10^{-10}$
χ_{GaN}	eV	3,3
E_{gGaN}	eV	3,4

suite ...		
Paramètres	Unité	Valeur
$\phi_{M_{Al}}$	eV	4,08
V_{FB}^0 (idéale)	V	+0,44
V_{FB} (mesurée)	V	-7,7
$Q_{eff} = Q_{ox}$	q·cm ⁻²	$2,3 \times 10^{12}$
R_s	k Ω	2,5

TABLEAU 4.1 – Paramètres extraits des courbes idéale et mesurée de l'oxyde PECVD.

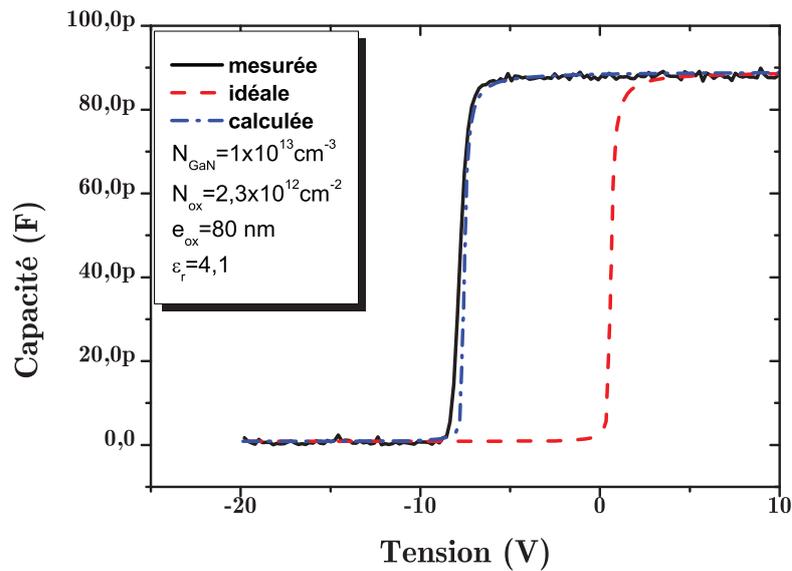


FIGURE 4.5 – Comparaison des caractéristiques C(V) mesurée, idéale et calculée

4.4 Caractérisation C(V) : SiO₂ par LPCVD

4.4.1 Procédure de dépôt d'oxyde par LPCVD

Dans un premier temps, toutes les capacités MOS ont été fabriquées sur un échantillon NID du fondeur LUMILOG (fig. 4.1.b). L'épaisseur et le dopage du GaN donnés par le fournisseur sont respectivement de 3 à 4 μm et de $1 \times 10^{15} \text{ cm}^{-3}$. Après un nettoyage chimique (voir § 3.3.1.1), une couche de 43,5 nm de SiO₂ est déposée par LPCVD suivie par un recuit sous N₂ à 900 °C pendant 30 mn, à 1000 °C pendant 30 mn, à 1100 °C pendant 5 mn et à 1050 °C pendant 30 s (RTA). Les conditions du dépôt sont présentées dans le tableau 3.2.c.

Après recuit du diélectrique, une couche d'Al est déposée par évaporation par un faisceau d'électrons. Ensuite, l'Al est gravé chimiquement¹ et les capacités sont réalisés par la structure *back-to-back* (fig. 4.2). Un autre recuit après métallisation est alors effectué sur tous les échantillons à 450 °C pendant 30 mn. La figure 4.6 montre les caractéristiques C(V) à différentes fréquences pour les échantillons recuits à différentes températures sans correction de la résistance série. La première observation montre que la qualité d'oxyde dépend fortement de la température et du temps du recuit. Concernant les figures (a) et (b), les deux échantillons ont été recuits pendant 30 mn à des températures différentes : la figure (a) montre un comportement critique de la capacité traduit par une densité des charges dans l'oxyde plus élevée par rapport à la capacité de la figure (b), bien que la température du recuit de (a) soit inférieure à celle du recuit de (b). Ce comportement est probablement dû aux contaminations dans le four pendant le recuit de l'échantillon (a) qui était le premier échantillon recuit, d'un point de vue chronologique : en effet, après une utilisation à haute température à 900 °C pendant 30 mn sous N₂ (échantillon (a)), la contamination du four a été fortement diminuée et une caractéristique C(V) améliorée est obtenue sur l'échantillon (b). Ceci suggère de procéder à un recuit du four à vide de longue durée et à haute température du four de longue durée avant sa première utilisation.

Par contre, pour des températures de recuit supérieures à 1100 °C (figure (c)), l'oxyde montre un claquage instantané pour des faibles tensions positives (cas d'accumulation), tandis que la figure (d) montre un grand décalage à gauche des courbes C(V) et une grande dépendance vis-à-vis de la fréquence.

1. (H₃PO₄/CH₃COOH/HNO₃/H₂O : 17/1/1/1)

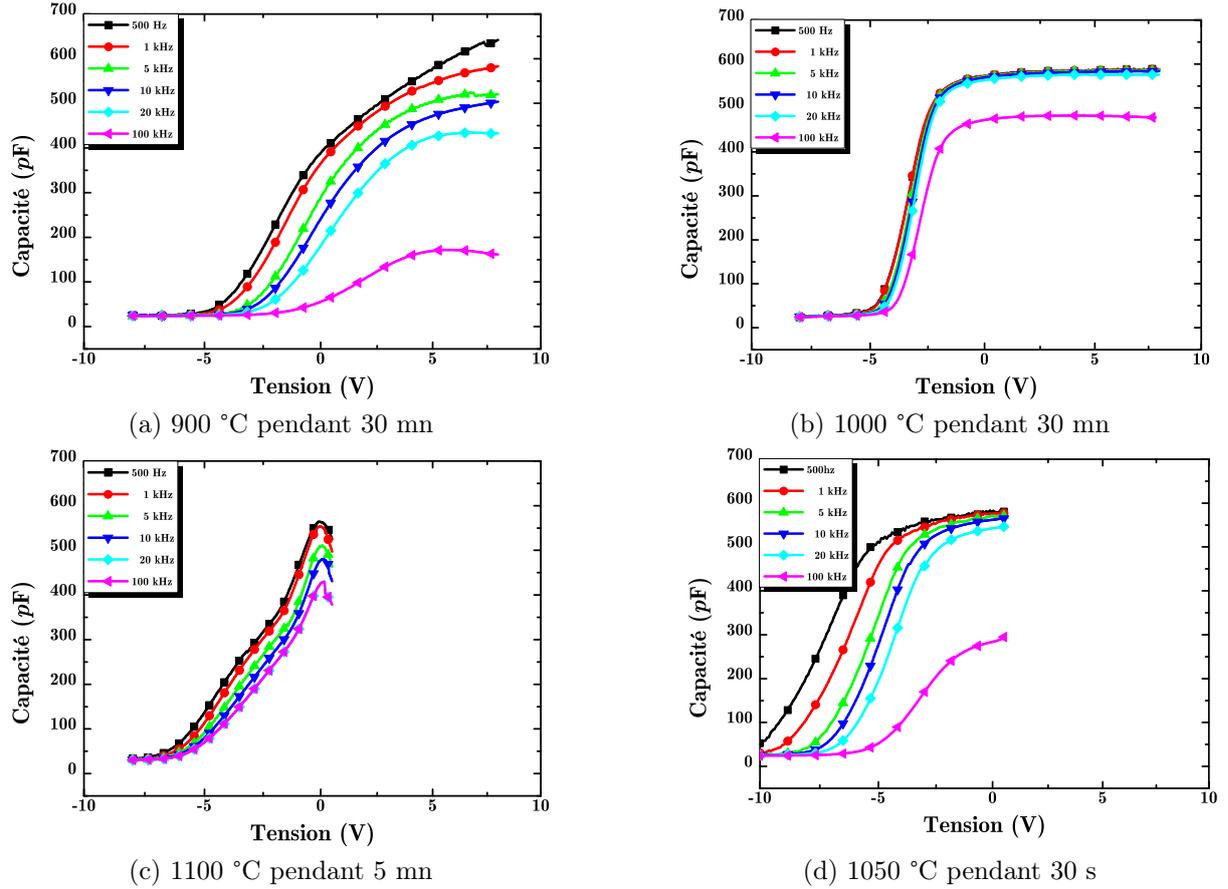


FIGURE 4.6 – Caractéristiques C(V) après dépôt de 43 nm de SiO₂ par LPCVD et recuit sous N₂ à différentes températures : (a) 900 °C pendant 30 mn, (b) 1000 °C pendant 30 mn, (c) 1100 °C pendant 5 mn et (d) 1050 °C pendant 30 s

4.4.2 Calcul du dopage à partir des mesures C(V)

Le dopage est un autre paramètre important ayant une influence sur la capacité. Le calcul du dopage à partir de la zone de charge d'espace (ZCE) dans le GaN est illustré figure 4.7.b [Brews 73]; il montre une grande différence entre les échantillons recuits à 1000 °C pendant 30 mn et à 1050 °C pendant 5 s. Cette différence est fortement influencée par la densité d'état d'interface. En prenant l'approximation d'une diode Schottky, qui n'est plus valide quand la structure MOS est en régime d'accumulation ou d'inversion, cette limitation en profondeur peut être exprimée par :

$$3L_D \leq W \leq 2L_D(U_B)^{1/2} \quad (4.2)$$

où L_D est la longueur du Debye (extrinsèque) = $(K_B T \epsilon_{\text{GaN}} / q^2 N)^{1/2}$, T désignant la température en K, $U_B = \ln(N/n_i)$ et n_i la densité des porteurs intrinsèques dans le GaN ($\approx 1,1 \times 10^{-10} \text{ cm}^{-3}$ à 300 K).

Dans l'équation (4.2), $3L_D$ indique la limite minimale due au régime d'accumulation et $2L_D(U_B)^{1/2}$ indique la limite maximale due au régime d'inversion. Ces deux limites sont représentées sur la figure 4.7.a pour le silicium et pour le GaN.

Par ailleurs, la quantité $C_{min} - C_{max}$, avec la condition d'un dopage homogène proposée dans [Deal 65], conduit à un dopage de $4,7 \times 10^{14} \text{ cm}^{-3}$.

Sur la figure 4.8, nous comparons les mesures $C(V)$ de tous les échantillons, à 500 Hz, avec la courbe théorique calculée pour un dopage de $1 \times 10^{15} \text{ cm}^{-3}$. On montre là qu'un recuit à $1000 \text{ }^\circ\text{C}$ pendant 30 mn améliore le comportement de la structure MOS.

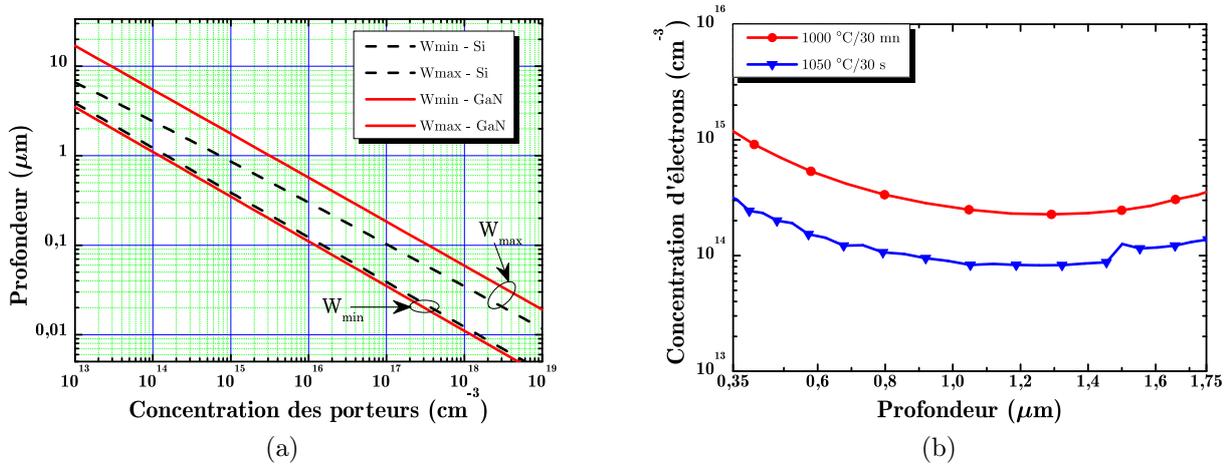


FIGURE 4.7 – (a) Domaine d'application de la détermination du dopage à partir des mesures $C(V)$ où les limites de validation en fonction de la profondeur sont tracées pour le silicium et le GaN. (b) Déformation du profil de dopage en fonction de la profondeur dans le GaN due à la densité d'états d'interface

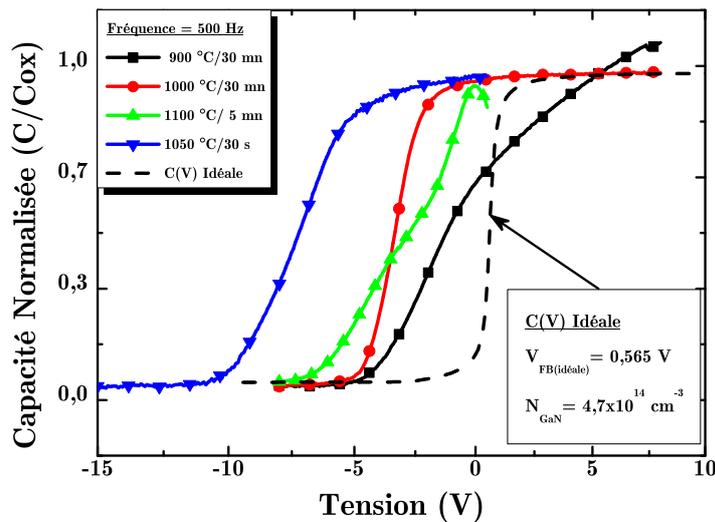


FIGURE 4.8 – Comparaison des caractéristiques $C(V)$ des quatre échantillons avec la courbe $C(V)$ idéale pour $f = 500 \text{ Hz}$

4.4.3 Extraction des paramètres des capacités

Dans la suite, nous présentons l'extraction des paramètres pour les échantillons recuits à 1000 °C pendant 30 mn et à 1050 °C pendant 30 s. La figure 4.9 compare les mesures de ces deux échantillons à 100 kHz, après extraction de la résistance série, avec la courbe idéale ($Q_{\text{ox}} = D_{\text{it}} = 0$) et la courbe calculée en tenant compte des seules charges dans l'oxyde mais pas des états d'interface ($Q_{\text{ox}} = 1,43 \times 10^{12} \text{ C}\cdot\text{cm}^2$ et $D_{\text{it}} = 0$). L'influence des charges dans l'oxyde et à l'interface, déjà évoquée sur la figure 3.15, est responsable du décalage des courbes mesurées vers des valeurs de tension négative en raison de charges positives distribuées dans l'oxyde. Par contre, la différence de pente entre les deux échantillons par rapport à la courbe calculée ($D_{\text{it}} = 0$) n'est qu'un miroir des états d'interface. En effet, dès que la pente diminue pour le même dopage, la densité d'états d'interface augmente, ce qui est le cas de l'échantillon recuit à 1050 °C pendant 30 s.

La figure 4.10 présente la distribution de la densité d'état d'interface dans la bande interdite du GaN des échantillons recuits à 1000 °C/30 mn et à 1050 °C/30 s. L'échantillon recuit pendant 30 mn présente un D_{it} inférieur d'une décade par rapport à celui dont le recuit n'est que de 30 s.

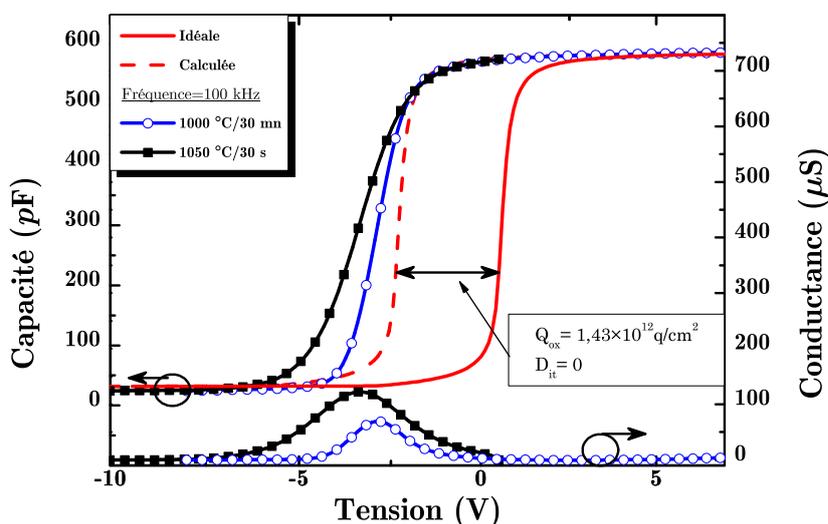


FIGURE 4.9 – Comparaisons des courbes C(V) idéale, calculée et mesurées à 100 kHz après extraction de la résistance série

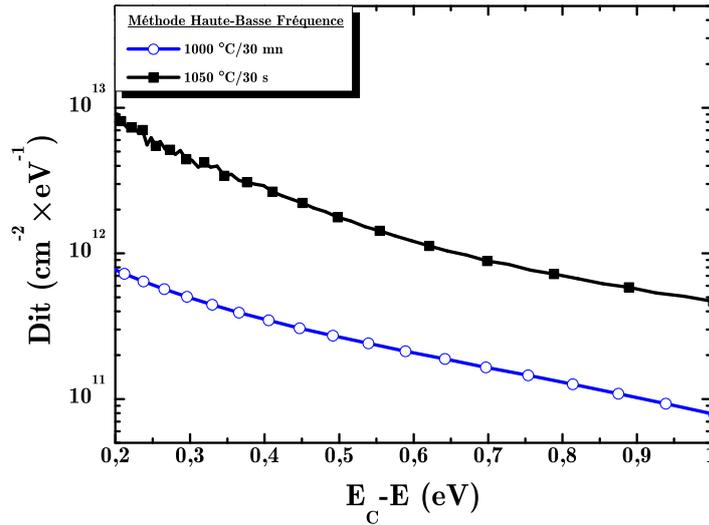


FIGURE 4.10 – Densité d'état d'interface obtenue par la méthode Haute-Basse fréquence d'échantillons recuit à 1000 °C/30 mn et 1050 °C/30 s

4.4.4 Cas du substrat de type P en régime d'inversion

Dans le cas d'un substrat de type P, que l'on soit sur Si ou sur GaN, une forte concentration de charges positives dans l'oxyde favorise l'inversion en surface provoquant celle-ci dès 0 V voire à des tensions négatives (*normally-on*). La capacité après inversion augmente alors jusqu'à atteindre la valeur maximale C_{ox} pour une fréquence d'excitation élevée ($f > 1$ kHz) et ce, d'autant plus facilement que la quantité de charges est forte [Nicollian 05]. L'obtention de cette valeur maximale, dans le cas d'une faible concentration de charges, nécessite un signal de très faible fréquence voire quasi-statique (*normally-off*). Les caractéristiques $C(V)$ reportées sur la figure 4.11.a montrent le phénomène sur des structures en silicium de type P réalisées par LPCVD. Ces structures ont subi la même procédure de dépôt que les structures au GaN mais sans aucun recuit après le dépôt.

Concernant les capacités réalisées sur GaN, elles présentent une densité de charges dans l'oxyde plus importante que ses homologues sur Si ($Q_{ox(GaN)} = 1,43 \times 10^{12}$ q·cm⁻² et $Q_{ox(Si)} = 4,3 \times 10^{11}$ q·cm⁻²). Cette différence est fortement liée à la densité des charges fixes, puisque, comme nous l'avons expliqué, le décalage des courbes $C(V)$ est une conséquence des différences des travaux de sortie et des charges dans l'oxyde (Q_f , Q_m et Q_{ot}). Quant au calcul des charges fixes, il prend en compte la différence des travaux de sortie ainsi que les charges mobiles et piégées dans l'oxyde (Q_m et Q_{ot}) qui sont presque identiques dans tous les échantillons, puisque le dépôt a été réalisé en même temps sur GaN

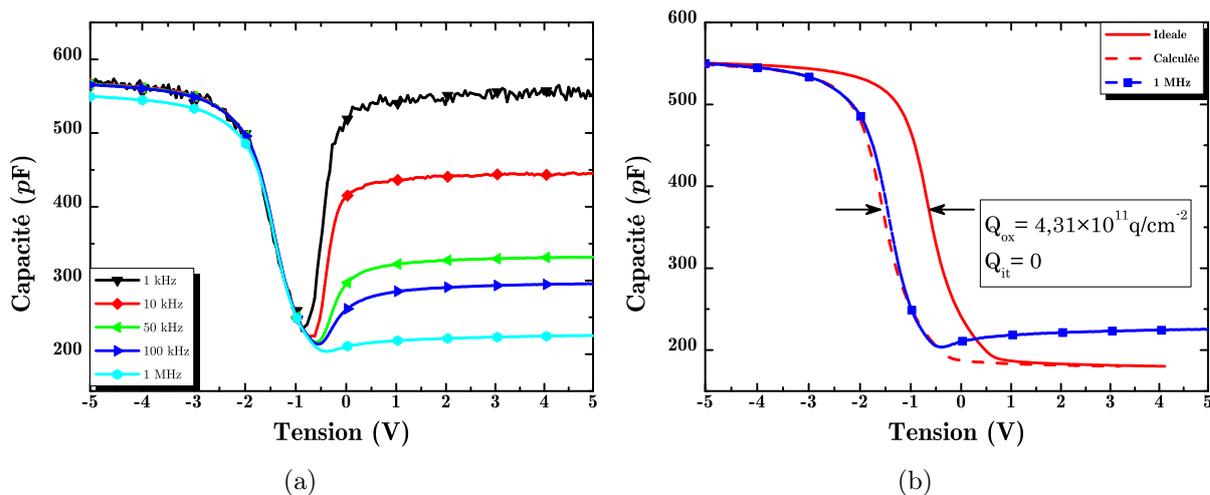


FIGURE 4.11 – (a) Mesures C(V) à différentes fréquences d’une structure MOS sur substrat silicium de type P ; (b) comparaison des courbes C(V) idéale, calculée et mesurée à 1 MHz

et sur Si. Par conséquent, la seule différence significative entre la différence des charges dans l’oxyde est liée aux charges fixes. Ces charges semblent être à l’origine d’un excès de silicium près de l’interface « oxyde / semiconducteur » [Deal67].

4.4.5 Cas d’un dépôt LPCVD avec une montée en température sous N₂O

Dans ce cadre, nous avons réalisé un autre dépôt LPCVD sur GaN et Si de type N dans les mêmes conditions de dépôt mais, avant ce dépôt, une montée en température de durée 1 h jusqu’à 850 °C sous N₂O a été effectuée. Cette technique a apporté une amélioration sensible sur la capacité en Si en réduisant les charges fixes dans l’oxyde et en créant une couche très fine d’oxyde thermique avant le dépôt de SiO₂ ; par contre, une grande dégradation du profil de la capacité sur GaN a été observée.

La préparation de la surface est analogue à celle du précédent dépôt LPCVD : RCA pour le Si et même nettoyage chimique (voir § 3.3.1.1) sur trois échantillons en GaN type N ($2,3 \times 10^{17} \text{ cm}^{-3}$) issus du même substrat. Une fois dans le réacteur, la température des échantillons est portée à 850 °C sous N₂O pendant 1 h. Ensuite et pour les mêmes conditions que le dépôt LPCVD précédent, nous avons déposé 90 nm de SiO₂ ; un recuit de deux échantillons en GaN à 900 et 1000 °C pendant 30 mn chacun est effectué mais le troisième et l’échantillon de Si ne sont pas recuits.

L'analyse des caractéristiques $C(V)$ de ces échantillons fait état d'un important décalage de la tension de bandes plates vers les valeurs positives, indiquant ainsi la présence de charges négatives dans l'oxyde.

En technologie silicium, l'interface SiO_2/Si est conditionnée par la composition chimique des régions interfaciales comme une conséquence de l'oxydation thermique. Il se compose d'un cristal de silicium unique suivi d'une mono-couche partiellement oxydée (SiO_x), puis une région mince tendue de SiO_2 , le reste étant une couche stœchiométrique amorphe de SiO_2 ($x = 2$).

Selon les publications de Deal [Deal 67], dans la structure MOS SiO_2/Si , les charges fixes positives dans l'oxyde sont dues à un excès du silicium à l'interface qui, portée à 850°C sous N_2O , induit une mince couche de SiO_x proche de celle obtenue par oxydation thermique. Il en résulte une diminution des charges dans l'oxyde, comme l'illustre la figure 4.12.b. Par contre, sur l'interface SiO_2/GaN , l'échauffement sous N_2O a créé une couche d'oxyde de gallium (Ga_2O_3) de mauvaise qualité et non contrôlée, qui provoque un décalage excessif d'environ 33 V de la tension de bandes plates (figure 4.12.a), même sur le meilleur des trois échantillons (recuit à $1000^\circ\text{C}/30\text{ mn}$). Ce décalage vers des valeurs positives, déjà observé sur des structures MOS $\text{Ga}_2\text{O}_3/\text{GaAs}$ [Passlak 09] et $\text{Ga}_2\text{O}_3/\text{GaN}$ [Lin 06a, Lin 06b] après une oxydation thermique sèche, s'explique par la présence de charges fixes négatives dans l'oxyde.

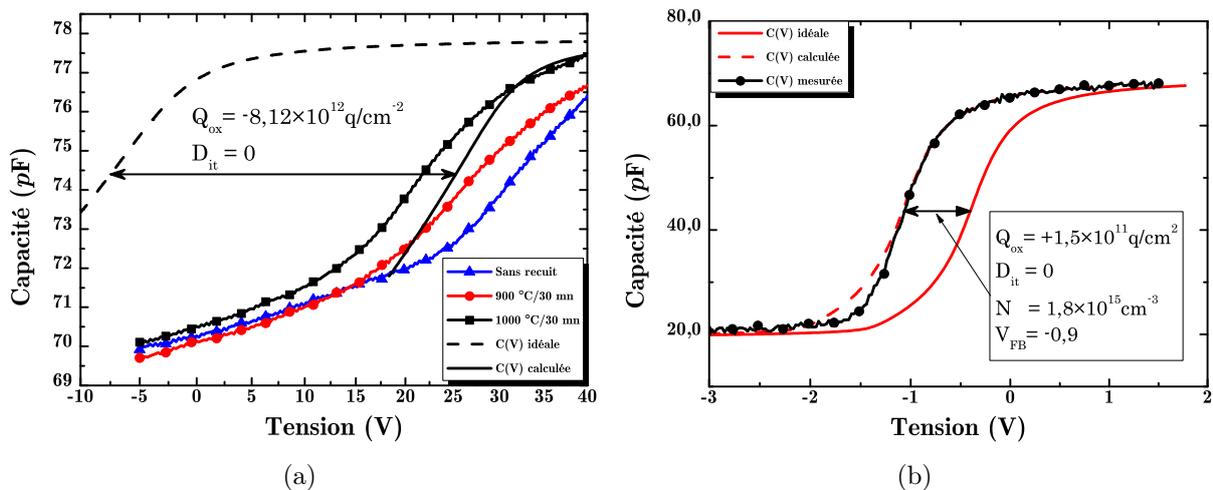


FIGURE 4.12 – Caractéristiques $C(V)$ d'un dépôt LPCVD, après une montée en température dans le réacteur d'une durée de 1 h sous N_2O avant le dépôt, sur (a) GaN et (b) Si

Le tableau 4.2 résume les valeurs des différents paramètres extraits des caractéristiques C(V) issues de dépôts LPCVD sur GaN et sur Si.

L'hypothèse de la présence de charges fixes négatives et le rôle de la couche Ga₂O₃ sur les mesures C(V) demandent une étude physicochimique fine de l'interface « SiO₂ / GaN ». Dans ce cadre, nous avons fait appel au dépôt de SiO₂ réalisé à l'INL avec la technique PECVD-ECR ; de plus, des analyses XPS *in-situ* de l'interface après chaque étape du procédé de dépôt sont possibles. De plus, nous avons étudié l'impact du nettoyage à l'ozone sur trois types d'échantillons (N, P et NID), puis des mesures électriques ont été mises en place afin d'étudier l'évolution des capacités.

Échantillons	Recuit (°C/mn)	e_{ox} (nm)	ϵ_r	N (cm ⁻³)	V_{FB}^0 (V)	V_{FB} (V)	Q_{ox} (q·cm ⁻²)	D_{it} (cm ⁻² eV ⁻¹)
GaN:NID	900/30	43	3,8	$4,7 \times 10^{14}$	+0,56	—	—	$2,6 \times 10^{12}$
GaN:NID	1000/30	43	3,8	$4,7 \times 10^{14}$	+0,56	-2,38	$1,23 \times 10^{12}$	$4,3 \times 10^{11}$
GaN:NID	1100/5	43	3,8	$4,7 \times 10^{14}$	+0,56	-2,38	$1,23 \times 10^{12}$	$7,2 \times 10^{11}$
GaN:NID	1050/0,5	43	3,8	$4,7 \times 10^{14}$	+0,56	—	—	$6,1 \times 10^{12}$
Si:P	—	45	3,8	$1,7 \times 10^{16}$	-0,89	-1,8	$+4,3 \times 10^{11}$	—
GaN:N	—	91	3,9	$2,7 \times 10^{18}$	+0,76	+33	$-8,12 \times 10^{12}$	—
GaN:N	900/30	91	3,9	$2,7 \times 10^{18}$	+0,76	> 33	$-8,12 \times 10^{12}$	—
GaN:N	1000/30	91	3,9	$2,7 \times 10^{18}$	+0,76	> 33	$-8,12 \times 10^{12}$	—
Si:N	—	91	3,9	$1,8 \times 10^{15}$	—	-0,9	$+1,5 \times 10^{11}$	$1,8 \times 10^{10}$

TABLEAU 4.2 – Paramètres extraits des capacités réalisées par LPCVD sur GaN et Si

4.5 Caractéristique C(V) : SiO₂ par PECVD-ECR

Au plan international, un effort important a été consacré par les laboratoires afin d'améliorer les propriétés électriques des couches diélectriques déposées à basse température par PECVD [Besland 96, Huang 06b]. Des travaux antérieurs ont démontré la possibilité d'obtenir des films SiO₂ de bonne qualité par un dépôt assisté par plasma sur des matériaux III-V, conduisant notamment à une optimisation de l'interface oxyde/InP [Besland 96]. En effet, les procédés plasma ECR permettent de travailler avec des ions de basse énergie dans la gamme 10 à 40 eV [Besland 96], conduisant à un processus « doux » en termes de niveau d'énergie des espèces actives et permettant ainsi de réaliser les couches d'isolants minces sans dégradation du substrat.

Dans cette partie, nous présentons donc l'étude des structures MOS obtenues par un dépôt de dioxyde de silicium par la technique PECVD-ECR à basse température. Notre objectif principal a été de réduire les défauts structuraux et électroniques à l'interface SiO_2/GaN et de comparer différentes méthodes de préparation de la surface au moyen de différents produits chimiques, par l'oxydation UV/ozone et par l'oxydation au plasma d'oxygène. Nous avons ensuite analysé la chimie et la surface des échantillons après les différents traitements par spectroscopie de photoélectrons X (XPS). De plus, nous avons étudié les propriétés électriques par les mesures $C(V)$ et les avons corrélées aux propriétés physico-chimiques de l'interface. La figure 4.13 présente les trois échantillons de GaN utilisés pour le dépôt PECVD-ECR.

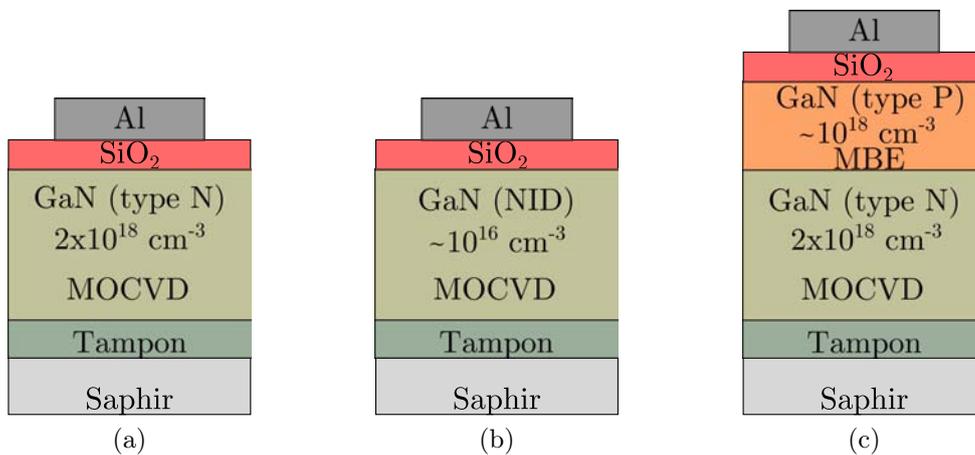


FIGURE 4.13 – Représentation schématique des échantillons utilisés pour le dépôt PECVD-ECR; (a) type N, (b) non intentionnellement dopé (NID) et (c) type P

Les couches de type N et NID sont élaborées sur un substrat saphir par MOCVD tandis que la couche dopée Mg (type P) a été réalisée par épitaxie par jets moléculaires (MBE) au CRHEA sur un échantillon « *template* » de type N. Ce dernier présente une concentration en dopants accepteurs activés de quelques 10^{17} cm^{-3} et une épaisseur de $1 \mu\text{m}$. Les échantillons de type N et NID sont respectivement dopés à 2×10^{18} et de $1 \times 10^{16} \text{ cm}^{-3}$ par le fondeur et l'épaisseur de la couche MOCVD est estimée par SIMS entre 3,5 et $4 \mu\text{m}$.

Dans un premier temps, pour tous les échantillons GaN, la surface a été préparée par oxydation UV/ozone. Cette méthode, comme nous l'avons montré précédemment (§ 3.3.1.2), consiste à activer l'oxydation de surface grâce à l'ozone (O_3) généré par la

réaction avec l'oxygène ambiant avec la longueur d'onde UV d'une lampe à mercure (Hg). Les contaminations de carbone sont ensuite éliminées par absorption de la lumière UV et la formation de CO, CO₂ et H₂O. Par ailleurs, la lumière UV génère des paires électron-trou par rupture de liaisons au voisinage de la surface et améliore donc le processus d'oxydation.

La deuxième étape est l'attaque chimique de la surface de GaN avec BOE pendant 5 secondes, suivie d'un rinçage à l'eau dé-ionisée, puis du séchage à l'azote. Un recuit thermique *in-situ* à 300 °C sous ultra-vide (10⁻⁷ Torr) est enfin appliqué à la structure.

La troisième étape du processus est la formation d'un oxyde natif interfacial par oxydation plasma ECR indirecte dans la chambre à plasma, avant le dépôt de SiO₂ sur la surface de GaN par ECR-PECVD. La chambre à plasma utilisée dans notre cas fait partie des multi-chambres à ultra-vide (UHV) y compris le système d'épitaxie par jets moléculaires (MBE) du réacteur et une chambre d'analyse de surface par spectroscopie de photoélectrons X (XPS) [Lapeyrade 99]. La chambre à plasma est pompée à une pression de 10⁻⁸ Torr et est équipée d'une source ECR Astex S-250 Compact dont l'énergie micro-ondes (2,45 GHz) est réglable jusqu'à 250 W. La source ECR génère des ions de basse énergie (10–40 eV). Le porte-échantillon de 2" peut pivoter de 270 degrés autour d'un axe perpendiculaire à celui de la source (§ 3.3.2.4), permettant ainsi d'exposer l'échantillon directement ou indirectement par rapport au plasma. En effet, une exposition indirecte au plasma minimise le bombardement ionique de la surface de l'échantillon au tout début du dépôt [Lapeyrade 99].

Par conséquent, le but de ces deux oxydations (UV et plasma) est d'abord de réduire la contamination résiduelle due au carbone au moyen de l'ozone et, ensuite, de former un oxyde interfacial bien contrôlé obtenu dans une configuration indirecte à faible énergie des ions. Ainsi, il est possible d'élaborer une couche de SiO₂ isolante de haute qualité sans dégrader les propriétés du GaN au cours de la première étape de dépôt diélectrique. Enfin, une épaisse couche de SiO₂ de l'ordre de 80 nm a été déposée à basse température (300 °C) par PECVD-ECR, dans les mêmes conditions sur tous les échantillons de GaN.

Le tableau 4.3 illustre la procédure de préparation de la surface et le dépôt de SiO₂ par PECVD-ECR. Les échantillons NID et type N sont fabriqués soit sans recuit (SIO557-A et SIO556-A), soit avec un recuit *ex-situ* de 850 °C pendant 30 s sous N₂ (SIO557-B et

SIO556-B). Aucun recuit n'est pratiqué après le dépôt de SiO₂ sur l'échantillon de type P (SIO558-P). Le contact est réalisé par dépôt d'Al par évaporation suivi par un recuit à 450 °C pendant 30 mn sous N₂/H₂ et une capacité MOS est réalisée avec la configuration « *back-to-back* » sur tous les échantillons (figure 4.2).

Échantillons	Type	Procédure de dépôt de SiO ₂ à l'INL				
		BOE + UV + BOE (5 s + 10 mn + 5 s)	Oxydation indirecte (1 mn)	Dépôt PECVD-ECR (80 nm) (5 nm)		Recuit (850 °C/30 s)
SIO557-A	GaN :NID	✓	✓	✓	–	–
SIO557-B	GaN :NID	✓	✓	✓	–	✓
SIO555-1	GaN :NID	✓	✓	–	✓	–
SIO556-A	GaN :N	✓	✓	✓	–	–
SIO556-B	GaN :N	✓	✓	✓	–	✓
SIO555-2	GaN :N	✓	✓	–	✓	–
SIO558-P	GaN :P	✓	✓	✓	–	–
SIO555	Si :P (Témoin)	✓	✓	–	✓	–
SIO557	Si :P (Témoin)	✓	✓	✓	–	–
SIO558	Si :P (Témoin)	✓	✓	✓	–	–

TABLEAU 4.3 – Préparation de la surface et procédure de dépôt de SiO₂ par PECVD-ECR à l'INL

4.5.1 Analyses XPS des surfaces de GaN

Les analyses XPS permettent de connaître la composition chimique de la surface après chaque étape de la procédure de préparation de celle-ci, c'est-à-dire : l'échantillon i) tel qu'il est avant tout processus, ii) après le premier nettoyage au BOE, iii) après l'oxydation UV/ozone, iv) après le deuxième nettoyage au BOE et enfin v) après l'oxydation indirecte au plasma. Nous avons enregistré les spectres correspondant aux C 1s, O 1s, N 1s et Ga 3d. Il faut noter que le pic Auger du gallium est bien localisé à la même énergie de liaison que celle du pic d'azote (N 1s) et, par conséquent, seuls les pics d'oxygène, de carbone et de gallium sont considérés dans la comparaison des échantillons. L'étude plus détaillée sera donnée plus loin lors de l'étude cinétique de la surface. Tous les spectres ont été calibrés par rapport à l'énergie de liaison du carbone située à 284,7 eV après nettoyage au BOE. Par contre, après l'oxydation indirecte par plasma, la calibration est faite par rapport au

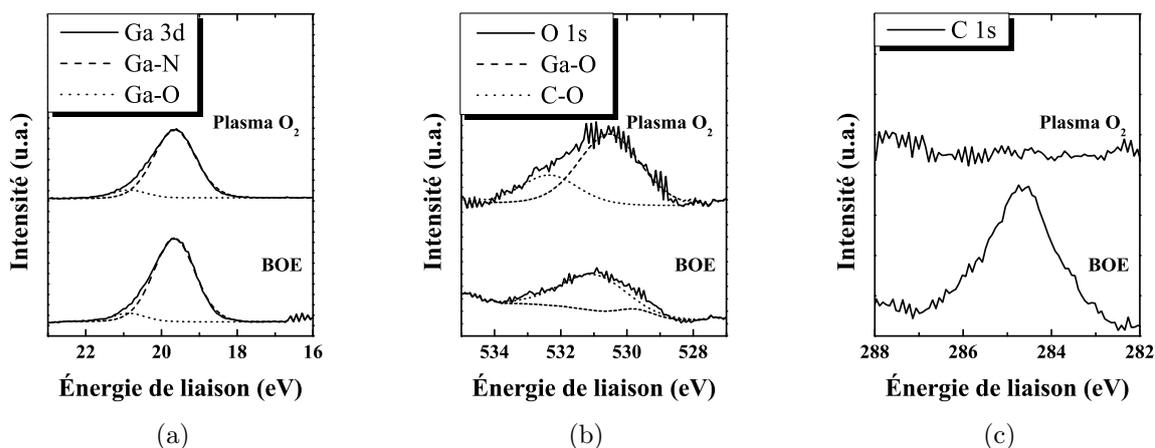


FIGURE 4.14 – Niveaux de cœur de (a) Ga 3d, (b) O 1s et (c) C 1s par les analyses XPS de la surface de l'échantillon GaN de type N, après traitement BOE et oxydation indirecte par plasma ECR

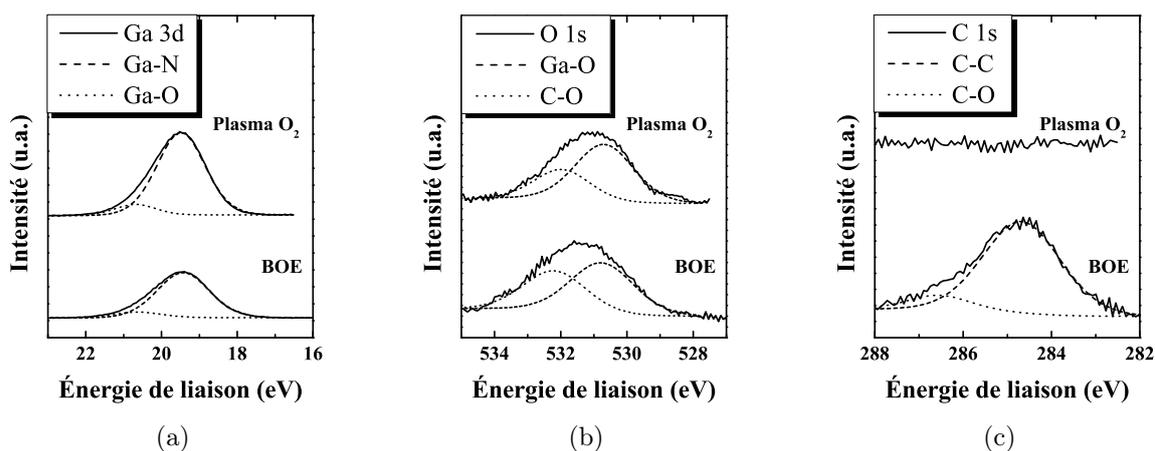


FIGURE 4.15 – Niveaux de cœur de (a) Ga 3d, (b) O 1s et (c) C 1s par les analyses XPS de la surface de l'échantillon GaN de type P, après traitement BOE et oxydation indirecte par plasma ECR

pic Ga 3d qui présente une énergie de liaison de 19,5 eV. Nous présentons ici les résultats des analyses XPS pour les 2 dernières étapes, c'est-à-dire après le deuxième nettoyage BOE et après l'oxydation indirecte par plasma.

Les tableaux 4.4 et 4.5 présentent le pourcentage atomique après le deuxième nettoyage au BOE et après l'oxydation indirecte par plasma O₂ des échantillons de type N et de type P, respectivement. De plus, les spectres Ga 3d, O 1s et C 1s sont illustrés sur les figures 4.14 et 4.15 pour le type N et le type P, respectivement.

En première observation, une petite concentration de carbone et d'oxygène résiduels reste sur la surface après l'attaque chimique au BOE. En effet, les surfaces des échantillons ont été exposées pendant quelques minutes à l'air ambiant après l'oxydation UV et le traitement BOE et avant l'analyse XPS. L'élimination incomplète du carbone après le traitement BOE est clairement visible sur les figures 4.14.c et 4.15.c. Après le traitement BOE, le pic C 1s situé à 284,7 eV est lié à la liaison C–C pour les deux types. En considérant la largeur à mi-hauteur (FWMH) de 1,8 et 2 eV pour le type N et le type P, respectivement, on peut distinguer un faible pic lié à la liaison C–O pour une énergie de liaison plus élevée (286 eV) et, éventuellement, un pic associé à la liaison C–H pour une énergie de liaison inférieure (283,6 eV) [Boudjelida 06]. En outre, la concentration résiduelle d'oxygène, présentée par la surface relative au pic O 1s, apparaît plus élevée d'un facteur deux par rapport à la surface de l'échantillon de type P comparativement au cas du type N.

En ce qui concerne le spectre O 1s (figures 4.14.b et 4.15.b), le pic enregistré après le traitement BOE peut être décomposé en deux composantes élémentaires attribuées aux liaisons Ga–O (530,6 eV) et C–O (532 eV). Dans le cas du type N, le pic lié à l'oxyde de gallium après le traitement BOE est très faible et la principale contribution se situe à une énergie plus élevée et liée à la liaison C–O. Ainsi, l'efficacité du traitement BOE semble assez peu efficace pour éliminer complètement l'oxyde natif et la contamination du carbone ; ceci peut s'expliquer par la reformation d'une mince couche de carbone après une exposition à l'air avant d'introduire les échantillons dans la chambre à vide (UHV). Ces résultats sont en bon accord avec les résultats de Ishikawa [Ishikawa 97] qui a souligné une légère diminution du pic O 1s après le traitement HF tamponné (Buffer HF), mais aucune atténuation du pic C 1s.

Quant au pic Ga 3d, il peut être décomposé, pour les deux types N et P, en une composante principale à 19,6 eV liée aux liaisons Ga–N de la couche épitaxiale et un faible pic supplémentaire pour des énergies de liaison plus élevées (20,8 eV) associé à l'oxyde de gallium (Ga_2O_3), traduit par la liaison Ga–O [Ould-Metidji 03].

Les résultats les plus intéressants sont obtenus après 1 mn d'oxydation par plasma O_2 en configuration indirecte. En effet, l'analyse XPS des spectres C 1s (figures 4.14.c et 4.15.c) montre une élimination complète des espèces carbonées, car aucun signal n'est

Type N	Pourcentage atomique (%)			
	O 1s	C 1s	Ga 3d	
			Ga-N	Ga-O
BOE	15,3	12	72,7	
			67,5	5,2
Plasma O ₂	33,4	0	66,6	
			60,4	6,2

TABLEAU 4.4 – Concentration atomique des éléments de surface de l'échantillon de type N, après traitement BOE et oxydation indirecte par plasma ECR déduite par l'XPS

Type P	Pourcentage atomique (%)			
	O 1s	C 1s	Ga 3d	
			Ga-N	Ga-O
BOE	31	12,2	56,8	
			50,6	6,2
Plasma O ₂	22,3	0	77,7	
			69,8	7,9

TABLEAU 4.5 – Concentration atomique des éléments de surface de l'échantillon de type P, après traitement BOE et oxydation indirecte par plasma ECR déduite par l'XPS

enregistré dans cette gamme d'énergie de liaison, ceci pour les deux types N et P. En même temps, nous observons une évolution différente des spectres liés à l'oxygène : d'une part, la concentration atomique augmente d'un facteur deux sur l'échantillon de type N et, d'autre part, elle diminue de 10 % sur l'échantillon de type P. Néanmoins, pour les deux types, le pic O 1s peut encore être décomposé en deux composantes élémentaires : la première est liée à l'oxyde de gallium (530,6 eV) et la seconde à une énergie de liaison plus élevée.

En revanche, pour les deux types d'échantillon, aucune contribution C-O n'est enregistrée sur le spectre C 1s ; l'attribution d'une deuxième composante du spectre O 1s est souvent controversée. Selon les résultats publiés [Boudjelida 06, Ma 03, King 98], plusieurs hypothèses peuvent être évoquées : i) les deux composantes peuvent être attribuées aux espèces oxydés O²⁻ et OH⁻, respectivement à 532 et 530,6 eV [Ma 03, King 98] ; ii) la composante à plus faible énergie de liaison peut être attribuée à l'oxygène dans l'oxyde non-stœchiométrique (Ga_xO ou Ga₂O) situé à l'interface « oxyde / GaN » ; iii) dans ce second cas, la dernière composante à 532 eV peut être attribuée à la liaison Ga-O de l'oxyde Ga₂O₃.

En ce qui concerne Ga 3d (figures 4.14.a et 4.15.a), le pic enregistré peut être aussi décomposé en deux composantes élémentaires : on trouve une différence de 1,2 eV entre les composantes de Ga–O (20,8 eV) et Ga–N (19,6 eV) [Wolter 97b]. En outre, pour la composante Ga–O, une légère augmentation de la concentration atomique est observée pour une énergie de liaison plus faible (tableau 4.4 et tableau 4.5). Une fois de plus, une différence significative est observée pour les deux types d'échantillons de GaN. Pour le type N, une augmentation de 19 % de la composante Ga–O est observée, alors qu'une augmentation de 30 % est enregistrée pour le type P : par conséquent, les échantillons de type P semblent plus sensibles à l'oxydation plasma O₂ que les échantillons de type N.

Selon les résultats publiés, la composante Ga–O est attribuée à la liaison covalente dans la couche d'oxyde Ga₂O₃, qui semble légèrement améliorée après l'oxydation par plasma par rapport au traitement BOE. Par conséquent, une couche mince d'oxyde de gallium (Ga₂O₃) a été formée avant le dépôt de SiO₂, en particulier dans les échantillons de type P, où la concentration atomique de la composante Ga–O est plus élevée. En bon accord, une contribution plus importante à faible énergie de liaison (530.6 eV) est observée sur les deux pics O 1s enregistrés après oxydation par plasma (figure 4.14.b et figure 4.15.b), ce qui signifie qu'un plus grand nombre d'atomes de Ga est lié à l'oxygène. Ainsi, nous retrouvons sur des échantillons de GaN les résultats précédemment obtenus pour la surface du InP, pour lequel l'oxydation par plasma ECR effectuée dans les mêmes conditions expérimentales conduit à une suppression complète des contaminations au carbone [Besland 96].

D'après toutes ces observations, on peut conclure que les échantillons GaN type P semblent être plus sensibles à l'oxydation par plasma par rapport aux échantillons de type N. En conclusion, sur la base de notre analyse XPS, le processus de préparation impliquant trois étapes i) 10 mn d'oxydation UV/ozone, ii) 5 s dans le traitement BOE et iii) 1 mn d'oxydation indirecte par plasma ECR, conduit à une amélioration de la composition chimique de la surface de GaN avec une élimination complète de la contamination carbonée et la formation d'une mini-couche interfaciale d'oxyde de gallium (Ga₂O₃). Il faut bien noter que les échantillons de type N présentent eux aussi une mini-couche d'oxyde de gallium sur leur surface avant le dépôt du diélectrique.

4.5.2 Analyses des images par microscopie électronique en transmission à haute résolution (HRTEM)

Pour mieux comprendre l'interface SiO₂/GaN des structures MOS, des images TEM à haute résolution ont été réalisées sur les échantillons des deux types N et P. La figure 4.16 représente les images TEM à haute et faible résolution. Les deux petites images insérées présentent la vision globale de la structure où les différentes couches sont clairement visibles : en particulier, la couche de SiO₂ est mise en évidence par une épaisseur de 80 à 90 nm, en bon accord avec les valeurs attendues. La première observation montre une qualité élevée des couches épitaxiales du GaN et également de l'interface avec le diélectrique. Sur le plan de la rugosité, il faut bien noter que l'interface SiO₂/GaN de l'échantillon de type P (vision globale de la figure 4.16.b) apparaît plus critique que l'échantillon de type N (vision globale de la figure 4.16.a). Cette rugosité élevée du type P, par rapport au type N, pourrait avoir des effets négatifs sur les propriétés électriques de la structure MOS associée.

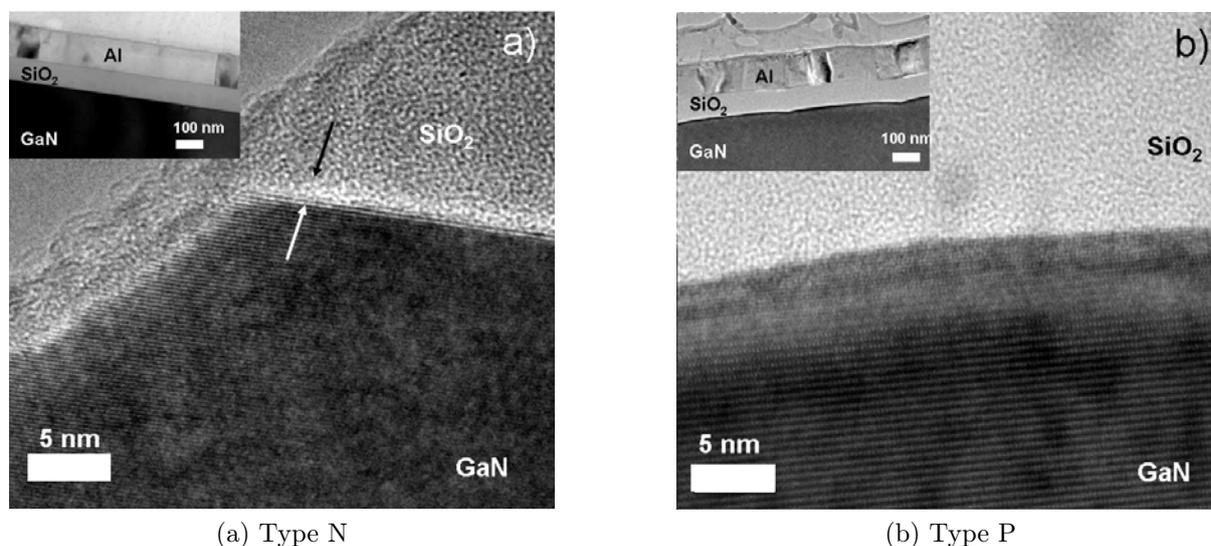


FIGURE 4.16 – Faible résolution (vision globale) et haute résolution des images HRTEM de l'interface SiO₂/GaN (a) de type N et (b) de type P

L'image TEM, obtenue à haute résolution, de l'interface de l'échantillon de type N (figure 4.16.a) montre un faible contraste entre la couche de SiO₂ et la couche de GaN, qui peut être attribué à une faible couche de 1 nm d'épaisseur d'oxyde amorphe Ga₂O₃, conformément aux analyses XPS précédentes ; par contre, pour l'échantillon de type P

(figure 4.16.b), il n'existe aucune preuve d'une couche interfaciale entre la couche SiO₂ et la couche GaN. De plus, la rugosité élevée de l'interface SiO₂/GaN dans l'échantillon de type P peut générer une courbure locale, ce qui pourrait être un obstacle à une bonne observation TEM. Par contre, sur la base des analyses XPS, la présence d'une couche plus épaisse d'oxyde natif a été conclue dans le cas de l'échantillon de type P par rapport au type N. Les observations HRTEM ne permettent pas de bien conclure quant à la présence de la mini-couche d'oxyde interfaciale sur le GaN de type P.

Pour résumer, sur la base de deux analyses XPS et TEM, l'étape d'oxydation par plasma avant le dépôt du diélectrique conduit à une interface lisse, constituée d'une couche de 1 nm d'épaisseur de Ga₂O₃. En ce qui concerne le type P, l'analyse XPS a mis en évidence une sensibilité plus élevée à l'oxydation par plasma conduisant à une couche plus épaisse de Ga₂O₃.

4.5.3 Analyses et caractérisations électriques

Les structures MOS ont été caractérisées par des mesures C(V) de la capacité dans l'obscurité et à température ambiante. La tension d'oscillation et le pas de la tension étaient de 20 mV et de 0,1 V respectivement, pour une gamme de fréquences comprises entre 100 Hz et 10 MHz.

4.5.3.1 Mesures C(V) de l'échantillon de type N

La figure 4.17 illustre les mesures C(V) de la capacité pour les échantillons de type N avec et sans recuit (échantillons SIO556-A et SIO556-B) pour une fréquence de 100 kHz, en comparaison avec la courbe C(V) calculée théoriquement avec Matlab. La courbe théorique représente le cas idéal pour une densité de charge effective d'oxyde (Q_{eff}) nulle. Pour les deux courbes (théoriques et expérimentales) après recuit, un dopage de $2 \times 10^{18} \text{ cm}^{-3}$ est extrait, alors que pour la courbe expérimentale sans recuit, une valeur de $1,8 \times 10^{18} \text{ cm}^{-3}$ est obtenue. Ces valeurs de dopages sont similaires à celle extraite à partir des mesures C(V) par la sonde à mercure effectuées par le CRHEA.

Le décalage de la tension de bandes plates (V_{FB}) vers des valeurs négatives (figure 4.17), pour l'échantillon après recuit, est interprété comme une augmentation de la valeur totale de Q_{eff} , ce qui implique une augmentation des charges fixes Q_f . Il est

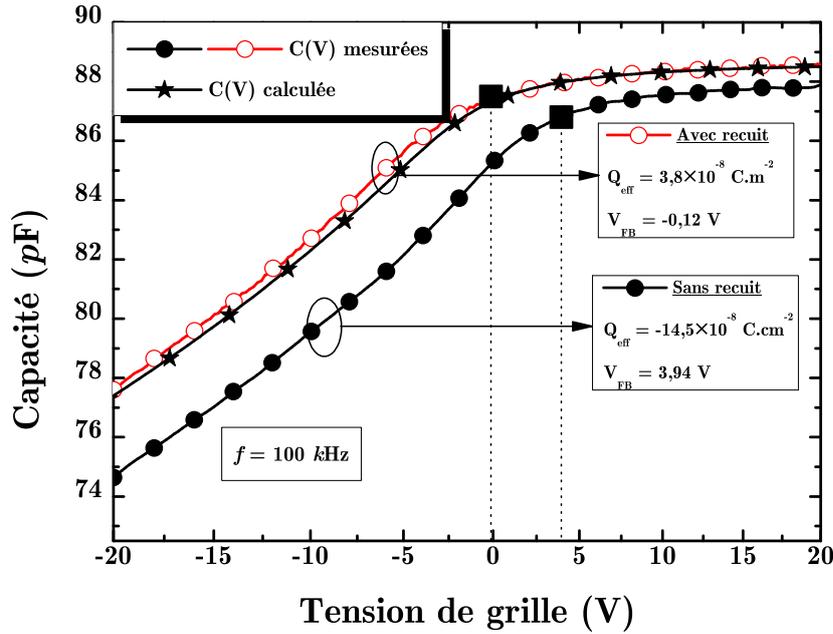


FIGURE 4.17 – Caractéristiques C(V) de l'échantillon de type N avec et sans recuit

intéressant de noter que, d'après Matocha [Matocha 03], aucune variation importante de Q_{it} et Q_{pol} n'est observée après un recuit à 850 °C pendant 30 s. Une explication possible de cette augmentation de Q_f pourrait être la diffusion des charges du volume d'oxyde vers l'interface « oxyde / GaN » lors d'un recuit thermique, conduisant ainsi à l'évolution négative observée de V_{FB} .

4.5.3.2 Mesures C(V) de l'échantillon NID

La figure 4.18 montre la comparaison des mesures C(V), obtenues à 100 kHz pour les échantillons NID avant et après le recuit, avec la courbe théorique. Plusieurs cycles de mesures consécutives ont été effectués ($N^{ème}$) de l'inversion à l'accumulation. Comme le montre la figure 4.18, un décalage à droite de la courbe C(V) est observé pour les deux échantillons NID entre le 1^{er} et le 2^{ème} balayage et une augmentation significative de Q_{it} (charges négatives) liée à la capture d'électrons à l'interface SiO₂/GaN. Après la $N^{ème}$ mesure, une forme de la courbe C(V) très dégradée est enregistrée, ce qui indique clairement une densité élevée d'état d'interface (D_{it}) due à la mauvaise qualité de l'interface SiO₂/GaN. En outre, la qualité de l'interface obtenue après le recuit de la couche SiO₂ déposée est même pire, comme le montrent les courbes en pointillés sur la figure 4.18. Il

faut bien noter que, selon notre connaissance, aucune publication n'a été mise en place sur la réalisation des capacités MOS avec des couches NID en GaN.

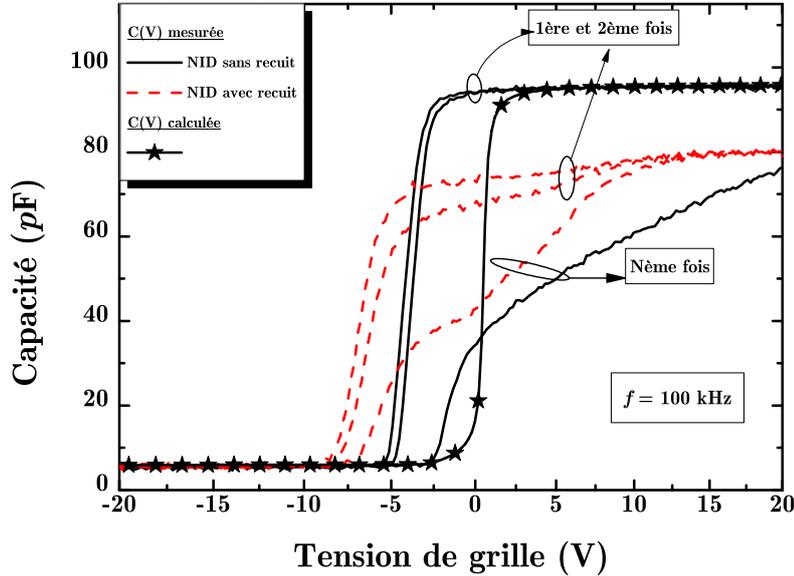


FIGURE 4.18 – Caractéristiques $C(V)$ de l'échantillon NID avec et sans recuit

4.5.3.3 Mesures $C(V)$ de l'échantillon de type P

De la même manière, l'échantillon de type P a été analysé par des mesures $C(V)$ en petits signaux. La figure 4.19 montre les mesures $C(V)$ petit signal ($f = 10 \text{ kHz}$) et quasi-statique en comparaison avec les courbes « idéales » avec des dopages de 3×10^{19} et de $5 \times 10^{17} \text{ cm}^{-3}$. La pente des deux courbes mesurées dans le régime de déplétion profonde conduit à un niveau de dopage très élevé proche de $5 \times 10^{19} \text{ cm}^{-3}$, soit beaucoup plus élevé que celui mesuré par la sonde de mercure (quelques 10^{18} cm^{-3}). Cette forte concentration de dopage, qui correspond à un semiconducteur dégénéré, pourrait être liée à la mauvaise qualité de l'interface SiO_2/GaN de l'échantillon de type P. De plus, si nous considérons que la valeur de la capacité en accumulation, donnée par l'équation $C_{\text{ox}} = (\epsilon_{\text{ox}}/e_{\text{ox}}) \cdot A$ avec $e_{\text{ox}} = 80 \text{ nm}$ et $\epsilon_{\text{ox}} = 3,9$, est la même pour les valeurs mesurées et théoriques, alors une densité des charges effectives positives (Q_{eff}) très élevée est attendue.

D'un autre côté, l'augmentation de la capacité, dans les mesures quasi-statiques pour des tensions de grille positives, est due à une inversion possible de la surface [Huang 06b]

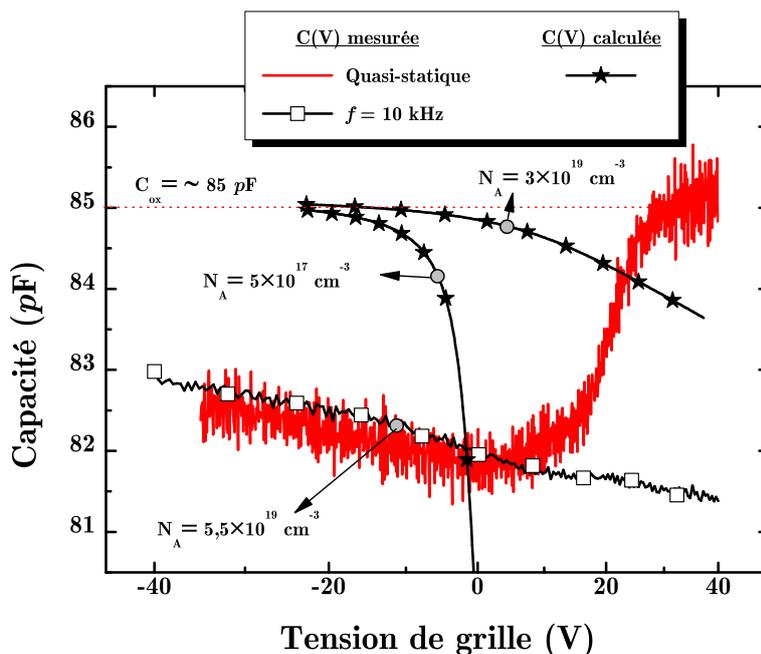


FIGURE 4.19 – Caractéristiques C(V) de l'échantillon de type P sans recuit

sans la présence des zones fortement dopées de type N (N^+), source des porteurs mineoritaires comme dans le cas d'un transistor MOS. Cette accumulation de porteurs mineoritaires a été attribuée, d'une part, à la présence de dislocations qui pourraient servir de centres de recombinaison [Nakano 03b] et, d'autre part, à la présence de la contamination Si (atome dopant : source d'électrons libres) pendant la croissance du GaN (expliqué en détail dans le chapitre 2).

Afin de comprendre à la fois la présence d'une grande densité des charges effectives positives (Q_{eff}) et le comportement observé dans la région d'inversion, nous avons réalisé des analyses du profil SIMS pour les deux échantillons (type N et type P) sans aucun recuit, afin de comparer le niveau de concentration en impureté (estimé en coups/s).

La figure 4.20 ne montre aucune différence significative entre les deux échantillons. Afin de bien détecter les différents atomes, nous avons utilisé l'oxygène (O^{2-}) comme ions primaires, pour détecter le magnésium (Mg) et l'aluminium (Al), et le césium (Cs^+) pour détecter l'hydrogène (H), le carbone (C), l'oxygène (O) et le silicium (Si). La seule différence observée est la forte concentration d'Al à l'interface « oxyde / GaN » pour l'échantillon de type N (figure 4.20.a). D'autre part, le niveau de l'oxygène (O) et les impuretés résiduelles du Si sont du même ordre (10^4 coups/s) pour les deux échantillons, ce qui est probablement lié à une faible diffusion au début de la couche de SiO₂ déposée.

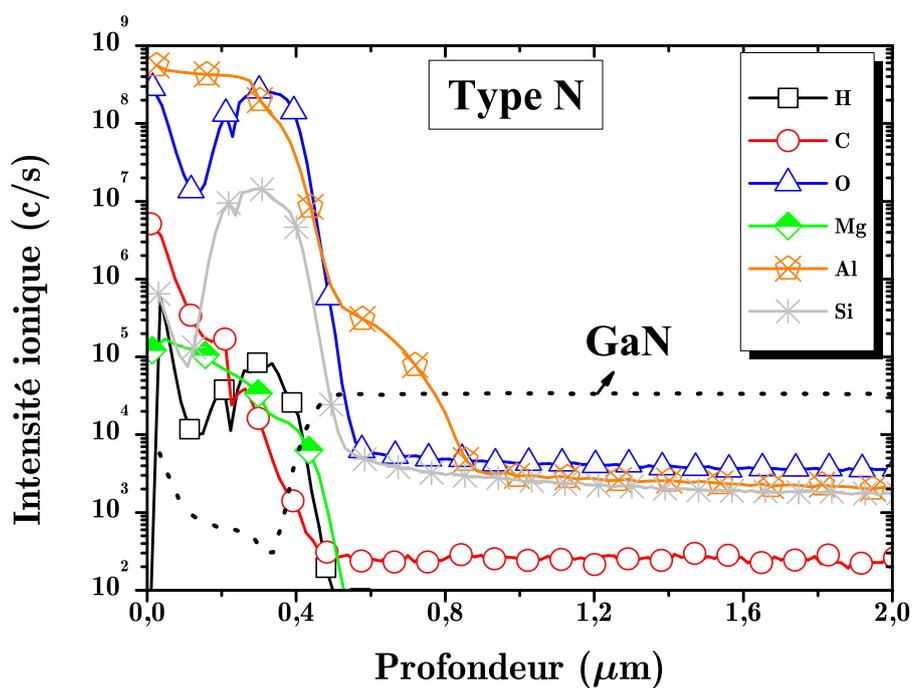
Cependant, le Si et l'O pourraient tous les deux participer au régime d'inversion dans les mesures quasi-statiques du type P, car ils pourraient servir à la recombinaison. Une autre explication possible pour le régime d'inversion observée dans type P pourrait venir de la densité des électrons piégés à l'interface SiO₂/GaN, puisque, sur la base des analyses XPS, une qualité inférieure de l'interface est attendue pour le type P par rapport au type N.

Inversement, une concentration élevée de Mg de 3×10^5 c/s est observée pour l'échantillon de type P (figure 4.20.b) par rapport à la concentration de Si de 10^4 c/s dans le type N (figure 4.20.a). Cette concentration chimique du dopage se traduit par une concentration atomique de 3×10^{19} cm⁻³ de Mg dans les échantillons de type P et de 2×10^{18} cm⁻³ de Si dans les échantillons de type N. La différence observée entre les concentrations chimique (SIMS) et électrique par C(V) du Mg est attribuée à la grande énergie d'ionisation du magnésium (voir chapitre 2). Il faut en effet noter que l'efficacité de dopage ou le taux d'activation du Mg est très faible dans nos échantillons de type P.

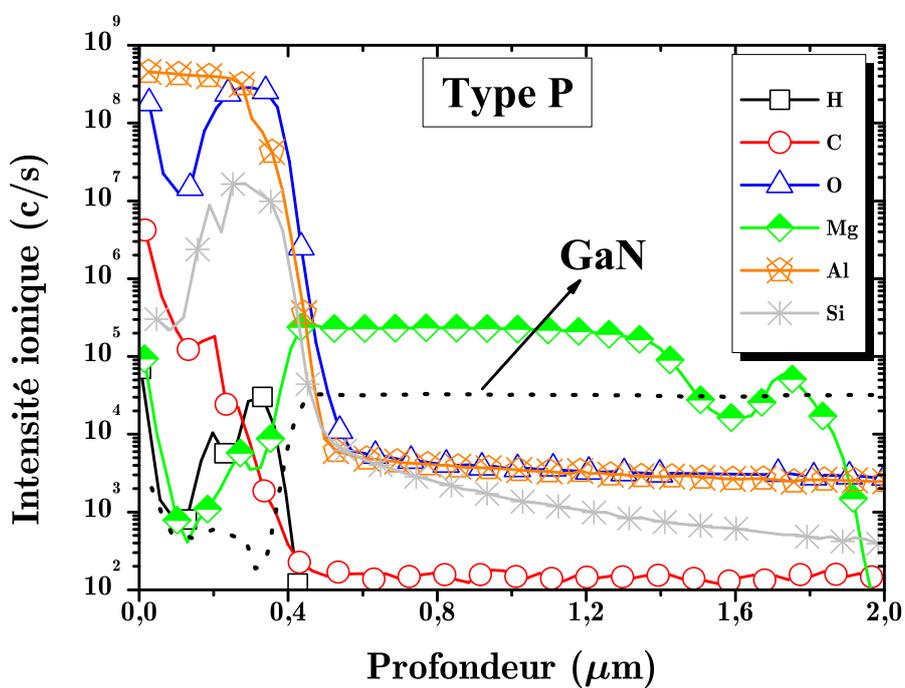
D'autre part, plusieurs auteurs [Baik 02b, Baik 02a, Kent 01, Shul 00] ont montré dans leurs travaux, sur la gravure ionique et la passivation par un dépôt PECVD de la surface d'une diode Schottky sur GaN type P, la présence d'un phénomène de passivation du magnésium par l'hydrogène qui se trouve en grand quantité dans les précurseurs de dépôt (SiH₄ et NH₃). En effet, la couche GaN de type P semble très sensible aux bombardements ioniques dus au plasma durant la gravure ionique ou durant le dépôt PECVD (SiO₂ ou SiN_x). Dans ce cas, il y a la possibilité d'une réduction sensible de la concentration effective d'accepteurs (Mg) à travers des mécanismes tels que :

1. passivation d'hydrogène : $\text{Mg}^- + \text{H}^+ \longrightarrow (\text{Mg} - \text{H})^0$;
2. compensation du Mg par l'évaporation de l'azote (création d'un donneur) : $\text{Mg}^- + \text{N}_v^+$
(*v* pour « *vacancy* ») ;
3. compensation du Mg par la diffusion de l'oxygène (création d'un donneur) : $\text{Mg}^- + \text{O}^+$.

Si l'énergie des ions incidents ou le flux d'ions est au-delà d'un seuil, il peut même y avoir un changement de type de dopage de l'interface et, par conséquent, la création d'une mini-couche de GaN NID [Shul 00, Luo 02, Luo 01]. Si ce phénomène a eu lieu durant notre procédé de dépôt d'oxyde sur l'échantillon de type P (plasma indirect d'O₂ + dépôt



(a) Type N



(b) Type P

FIGURE 4.20 – Profils SIMS d'échantillons (a) de type N et (b) de type P sans recuit

PECVD-ECR de SiO₂), nous pouvons avoir une structure MOS sur une jonction NP à la place d'une structure MOS conventionnelle sur GaN type P. Ceci peut expliquer le profil de la capacité obtenu pour l'échantillon de type P. Une telle configuration demande une étude fine en faisant varier l'énergie d'ions du plasma et peut être en ajoutant un processus de recuit afin de réactiver une partie du Mg dans le GaN selon les mécanismes suivants :

1. $(\text{Mg} - \text{H})^0 \longrightarrow \text{Mg}^- + \text{H}^+$;
2. $\text{H}^+ + \text{H}^0 \longrightarrow \text{H}_2 + h^+$.

4.5.3.4 Mesures C(V) en fonction de la fréquence

Enfin, la capacité normalisée en fonction de la fréquence a été tracée pour tous les échantillons (figure 4.21). Un excellent comportement de la capacité est constaté pour les échantillons de type N (avec et sans recuit), sans presque aucune dégradation de la valeur de la capacité en régime d'accumulation jusqu'à 1 MHz. Pour les échantillons NID, on observe une dégradation significative, surtout pour l'échantillon qui a subi un recuit, où la valeur de la capacité normalisée est atténuée pour les fréquences supérieures à 10 kHz. Dans le cas des échantillons de type P, la capacité normalisée est encore atténuée, même pour des fréquences inférieures à 1 kHz. Les mesures de l'impédance et de la phase, réalisées sur le type P, ne mettent en évidence aucun comportement de capacité pour les fréquences supérieures à 1 kHz. Cette dégradation de la capacité est peut être liée à la concentration électrique du dopage des échantillons, qui se traduit par une résistance en série avec la capacité mesurée. Cette résistance devient très faible pour un dopage élevé, comme dans l'échantillon de type N ($2 \times 10^{18} \text{ cm}^{-3}$) et beaucoup plus élevée pour un dopage plus faible, comme dans le cas de l'échantillon NID. En outre, pour l'échantillon de type P, la résistance série est aussi plus élevée que l'échantillon NID, du fait de la faible mobilité des trous dans le type P ($\mu_p < 10 \text{ cm}^2/\text{V}^{-1}\cdot\text{s}^{-1}$), qui est plus de 100 fois plus faible que la mobilité des électrons.

4.5.3.5 Densité d'état d'interface du type N et NID

Afin de déterminer la valeur de la densité d'état d'interface dans la bande interdite du GaN, nous avons appliqué la méthode haute-basse fréquence par des mesures quasi-

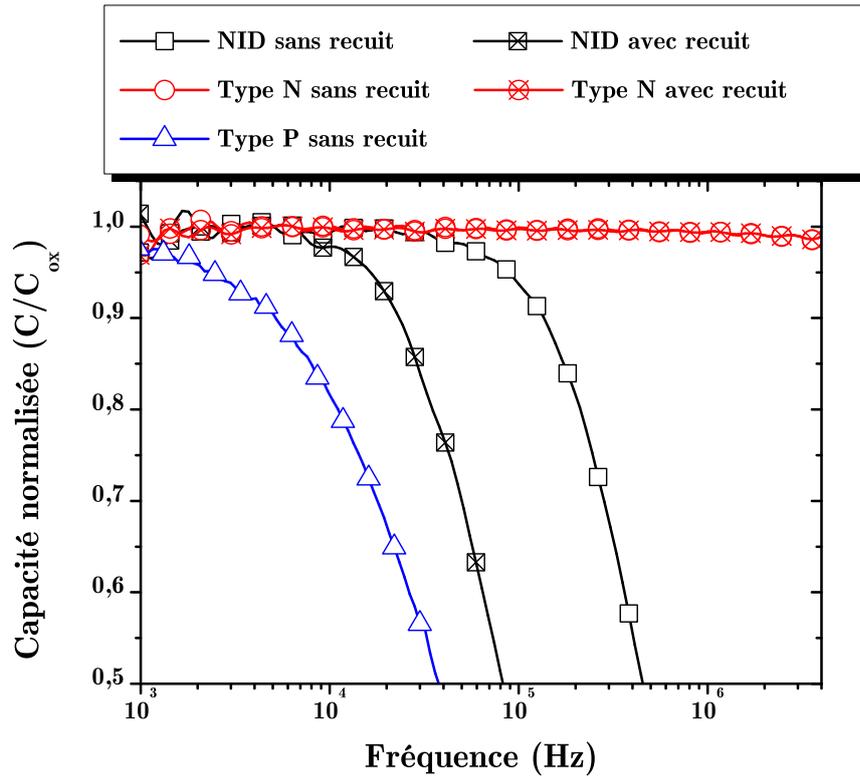


FIGURE 4.21 – Capacité normalisée de tous les échantillons en fonction de la fréquence statiques et des mesures petits signaux à 1 MHz. La figure 4.22 illustre la variation des densités d'état d'interface dans le gap supérieur du GaN (au-dessous de la bande de conduction E_c). L'échantillon de type N, sans aucun processus de recuit après le dépôt d'oxyde, présente la densité d'état d'interface la plus faible, comme nous l'avions prévu à partir des résultats XPS, en particulier pour des valeurs de 1,4 et 1,6 eV, énergies proches de la bande de conduction E_c . D'autres analyses XPS, après l'étape de recuit, peuvent être nécessaires pour expliquer son effet négatif sur la densité D_{it} . Par contre, une D_{it} beaucoup plus élevée est également observée pour les échantillons NID, en particulier pour l'échantillon qui a subi un recuit après le dépôt. En conséquence, la dégradation observée pour les courbes C(V) des échantillons NID (figure 4.18) peut être expliquée par la forte densité d'état d'interface. Au cours des mesures C(V), les états sont occupés par des électrons piégés dans le régime d'accumulation forte, entraînant ainsi une diminution de la pente lorsque les prochaines mesures sont effectuées. Le tableau 4.6 présente les valeurs des paramètres électriques obtenues sur l'échantillon N et NID. L'extraction des

paramètres électriques sur le type P est difficile voire impossible puisqu'on n'a pas le bon profil d'une capacité.

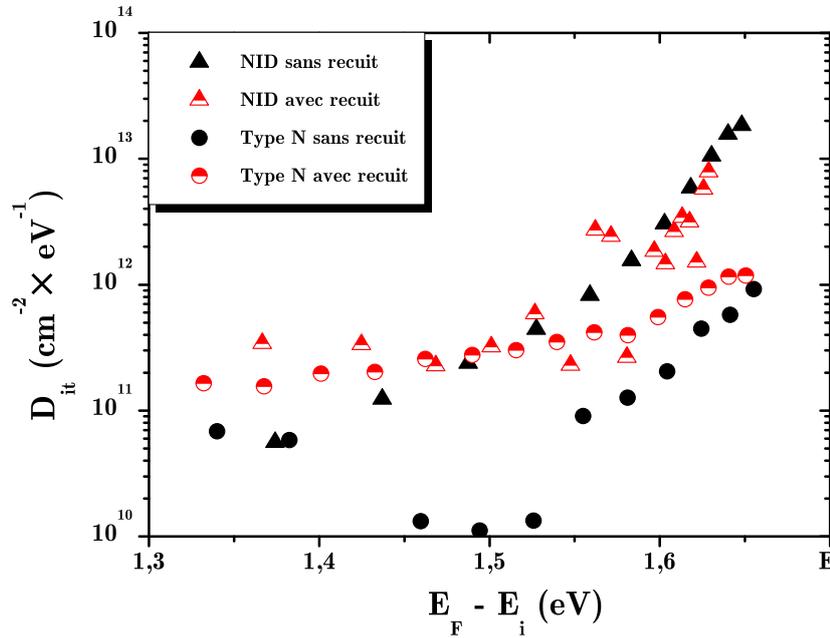


FIGURE 4.22 – Comparaison de la densité d'état d'interface d'échantillons NID et type N par la méthode haute-basse fréquence

Échantillons	Type	V_{FB} (V)	Q_{eff} ($\times 10^{11}$ q.cm $^{-2}$)	D_{it} ($\times 10^{11}$ cm $^{-2}$.eV $^{-1}$)	Recuit (850 °C / 30 s)
SIO556-A	GaN:N	3,94	-9,06	$\sim 0,1$	—
SIO556-B	GaN:N	-0,12	2,37	1 – 2	✓
SIO557-A	GaN:NID	-3,4	11,8	~ 1	—
SIO557-B	GaN:NID	-5,6	16	2 – 3	✓

TABEAU 4.6 – Valeurs des paramètres électriques après dépôt de SiO₂ par PECVD-ECR à l'INL

4.5.4 Étude cinétique de la surface de GaN par XPS

Dans ce paragraphe, nous présentons l'étude cinétique de chaque étape, avant le dépôt de SiO₂ sur GaN de types N et P, par une analyse fine par XPS des niveaux de cœur de la composition chimique de surfaces d'échantillons GaN. Cette étude comporte tout d'abord le travail d'un stage de T. Bezpalko à IMN [Bezpalko 10] dans le cadre du projet MOreGaN. Ce stage a été consacré à l'étude de la surface du GaN avant traitement et après oxydation à UV/ozone sur GaN de types N et P élaborés par MBE. Ensuite, nous

avons continué ce travail durant la thèse, sur l'effet de l'oxydation et de la nitruration indirecte sur la composition chimique de la surface sur GaN de types N et P élaborés par MBE au CRHEA et sur GaN de type N élaboré par MOCVD par le fondeur LUMILOG.

4.5.4.1 Comparaison des types N et P sans traitement

Les analyses des échantillons sont espacées d'une dizaine de jours environ. La première observation sur le type P est que la proportion en carbone semble doubler à chaque nouvelle analyse, tandis que la proportion en oxygène n'évolue qu'entre les analyses P2 et P3. La couche de carbone apparaît comme une protection, limitant la diffusion de l'oxygène et empêchant une réaction avec le nitrure de gallium et ainsi l'augmentation de la couche d'oxyde. Pour la région N 1s, les cas P1 et P2 présentent une composante N–O supplémentaire à énergie de liaison plus élevée. Le type P est obtenu par un dopage au magnésium, ce qui pourrait favoriser la diffusion de l'oxygène à travers la couche de GaN et la formation de liaisons N–O.

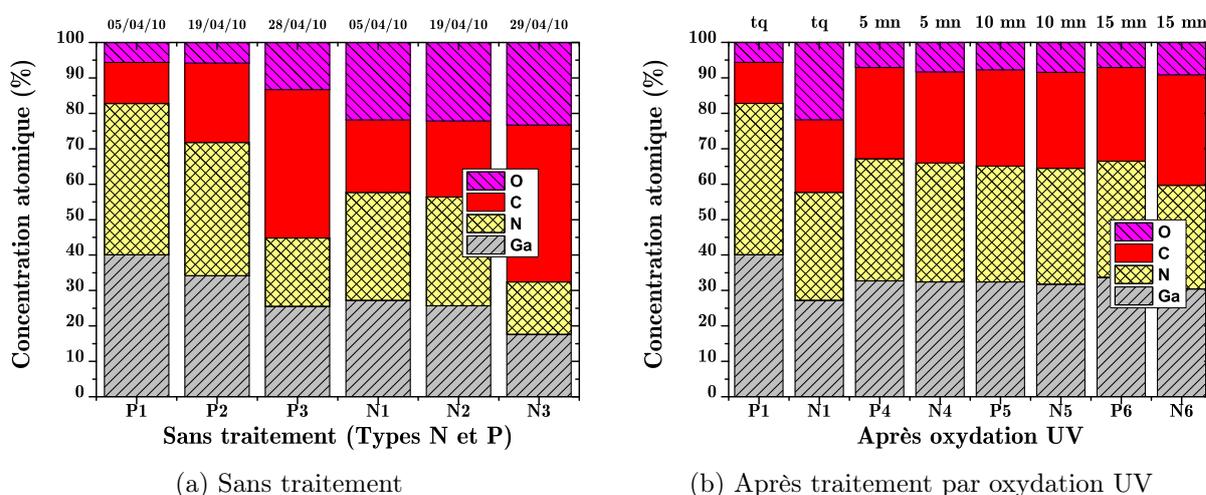


FIGURE 4.23 – Concentrations d'éléments pour les échantillons de types P et N (a) sans traitement et (b) après traitement par oxydation UV

Pour le GaN de type N, le pourcentage d'oxygène reste stable entre les analyses N1, N2 et N3 tandis que le carbone double, comme pour le type P. De plus, les échantillons N1 et N2 présentent une composante N–H.

Nous pouvons constater que la contamination n'est pas similaire entre les deux types d'échantillons. En considérant les cas P1, P2, N1 et N2 (figure 4.23.a), la contamination

en carbone est deux fois plus importante tandis que celle en oxygène est quatre fois plus forte pour N1 et N2. Cela se traduit par une couche de carbone deux fois plus épaisse pour le type N. En prenant en compte les cas P3 et N3, la contamination en carbone est similaire, ce qui suggère qu'au bout de 3 semaines, il y a saturation de celle-ci. En ce qui concerne l'oxygène, la contamination pour le type N est près de deux fois plus importante. Nous pouvons donc conclure que le GaN type N semble plus sensible aux contaminations en carbone et en oxygène mais la concentration des contaminants se sature au bout de 3 semaines.

4.5.4.2 Comparaison des types N et P après traitement par oxydation UV

Les échantillons type P et N ont été soumis à des oxydations UV de 5, 10 et 15 mn et leurs analyses ont été comparées avec celles des échantillons sans traitement. La figure 4.23.b illustre les résultats obtenus après cette étude.

Les analyses ont été réalisées le même jour et sont donc plus pertinentes que celles réalisées pour les échantillons sans traitement. Les deux types d'échantillons N et P ont été exposés simultanément à l'oxydation UV. Les différences mentionnées par la suite sont donc bien significatives du type de chaque échantillon.

Commençons par le point « étrange » : alors que l'oxydation UV est censée réduire la quantité de carbone en l'éliminant sous forme d'espèces volatiles, la proportion de carbone augmente, certes légèrement, lorsqu'on allonge la durée du traitement.

En considérant les échantillons de type N, nous observons bien une augmentation de la proportion en oxygène en fonction du temps. Cette augmentation reste toutefois relativement faible et donc oxyder 5 mn semble suffisant.

La comparaison des échantillons de types P et N montre que la différence observée initialement est moindre puisque les deux types présentent des contaminations similaires après chaque traitement. Nous constatons cependant que le type N présente une oxydation légèrement plus élevée.

Deux observations importantes peuvent également être faites : l'oxydation UV apparaît plus efficace dans l'élimination du carbone pour le type N. En effet, celui-ci présentait une contamination plus importante et, après traitement, la proportion en carbone est la même pour les deux types. En revanche, l'oxydation semble plus influente dans la contamination

en oxygène pour le type P. Ainsi, alors que, sans traitement, le type N présentait une proportion d'oxygène deux fois plus grande, ici, celle-ci est similaire à celle du type P.

4.5.4.3 Comparaison des types N et P après traitement par oxydation et nitruration ECR

Les trois échantillons utilisés dans cette étude sont de types N, élaborés par MBE et MOCVD, et P par MBE. Après un nettoyage par oxydation UV/ozone suivi par un traitement BOE, nous avons rincé nos échantillons pendant 1 mn à l'eau désionisée.

La figure 4.24 illustre la concentration atomique des différents atomes détectés par XPS sur la surface de chaque échantillon. Pour chaque échantillon, nous présentons les résultats de deux façons : en colonne et en point, afin d'avoir une vision globale et claire de l'évolution des atomes sur la surface.

La première analyse XPS montre bien (première colonne des images 4.24.a, 4.24.c et 4.24.e) la présence du carbone à la surface de tous les échantillons ($\sim 5\%$), ce qui confirme que le traitement par UV/ozone et BOE ne suffit pas pour éliminer la contamination en carbone de la surface. Il faut noter que cette concentration de carbone est forcément augmentée lors du transfert des échantillons, comme nous avons expliqué dans le paragraphe 4.5.1. De plus, nous détectons la présence d'oxygène (10 %) sur les 3 échantillons.

Par contre, et pour la première fois dans nos travaux, nous détectons la présence de fluor (F 1s) à la surface de nos échantillons (3,9 % pour le type N (MBE), 4,9 % pour le type N (MOCVD) et 6,55 % pour le type P). Cet atome, qui existe dans une grande quantité dans le BOE, reste à la surface du GaN, si le temps de rinçage n'est pas suffisant.

Nous avons ensuite répété les analyses XPS après une oxydation indirecte par plasma O₂ pendant 30 s ; seul l'échantillon de type N élaboré par MOCVD garde une quantité de carbone à sa surface ($\sim 1,5\%$) tandis que les deux autres élaborés par MBE (types N et P) sont exempts de contamination en carbone. Par contre, nous avons observé une légère augmentation de la concentration du fluor (+2 %), qui est peut-être due à la présence du carbone dans l'étape précédente, qui a atténué la sensibilité à détecter le fluor.

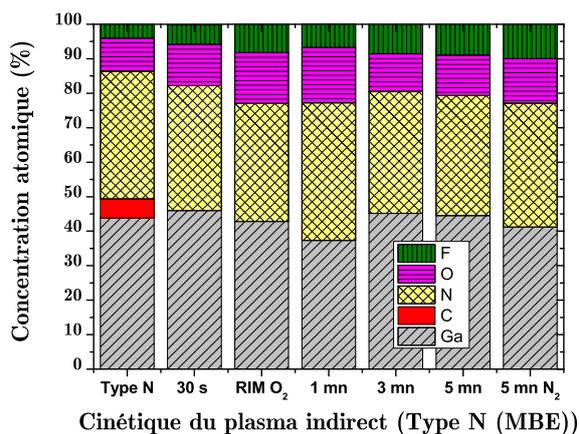
Afin de diminuer le fluor à la surface, nous avons réalisé un recuit *in-situ* sous vide à 300 °C, noté « RIM O₂ » dans les images de la figure 4.24. Il faut bien noter que les échantillons n'ont jamais été exposés à l'air ambiant, une fois introduits dans le réacteur

jusqu'à la fin de l'étude. Une augmentation significative de la concentration en oxygène est observée sur les 3 échantillons, surtout sur le type P (6,5 % contre 2 % pour les types N) avec une légère augmentation de l'azote aussi dans le type P. De plus, aucune concentration de fluor n'a été détectée sur le type P et une faible variation de fluor dans le type N. Ce phénomène reste incompréhensible, avant la réalisation de l'étape suivante.

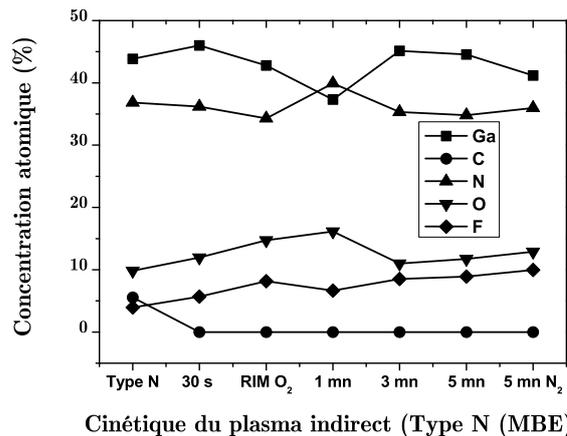
Nous avons ensuite réalisé une autre fois une oxydation par plasma O_2 pendant 30 s (1 mn en total). Dans ce cas, nous avons récupéré la même concentration de fluor sur le type P (figures 4.24.e et 4.24.f), ce qui montre clairement que, cette fois-ci, l'oxygène a joué le rôle d'une couche de protection, limitant ainsi la détection du fluor à la surface. D'autre part, une oxydation par plasma pendant 1 mn suffit pour éliminer toutes les contaminations en carbone sur les 3 échantillons; ceci est en bon accord avec l'étude précédente. Un autre phénomène « étrange » observé dans cette étape est dans le rapport « pourcentage de Ga / pourcentage de N » qui semble inversé uniquement pour le type N.

Dans le reste de l'étude, aucune variation importante n'est observée, à part la récupération d'une très faible concentration de carbone dans le type P, après 5 mn d'oxydation indirecte, parce que nous avons laissé les échantillons toute la nuit dans le réacteur. Cette contamination en carbone n'a pas été observée sur les échantillons de type N. D'autre part, dans la dernière étape, nous avons réalisé une nitruration indirecte pendant 5 mn mais aucune variation significative n'a été remarquée.

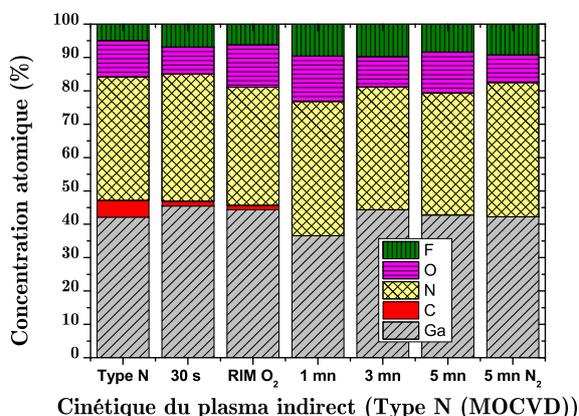
Pour résumer, l'oxydation UV/ozone suivie d'un traitement BOE ne suffit pas pour éliminer la contamination en carbone et 1 mn d'oxydation indirecte est nécessaire. De plus, il semble très difficile d'éliminer *in-situ* la contamination en fluor que ce soit en oxydation ou en nitruration ECR. Dans ce cadre, nous avons réalisé un test sur un autre échantillon qui a montré qu'un rinçage de minimum 3 mn était nécessaire pour éliminer complètement le fluor de la surface avant d'introduire les échantillons dans le réacteur. De plus, le GaN type P semble récupérer beaucoup plus rapidement le carbone.



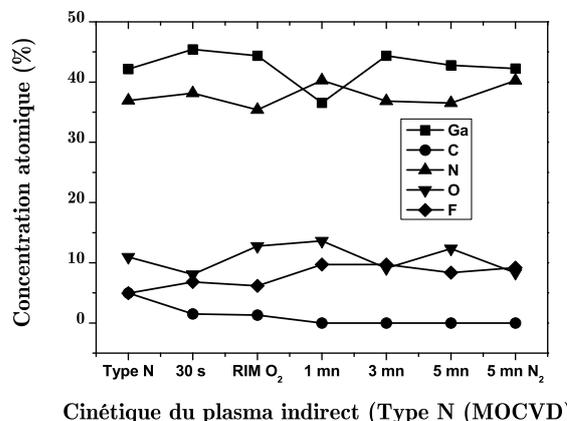
(a) Type N (MBE)



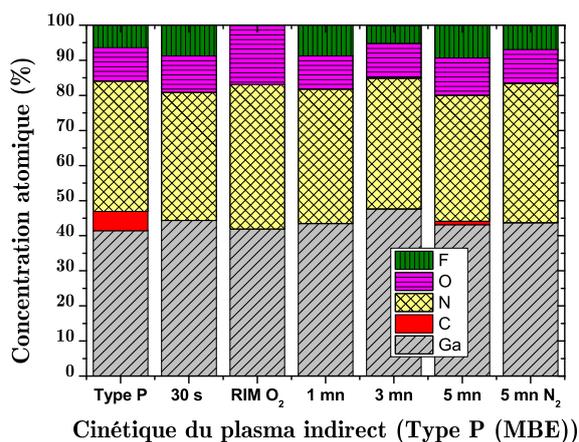
(b) Type N (MBE)



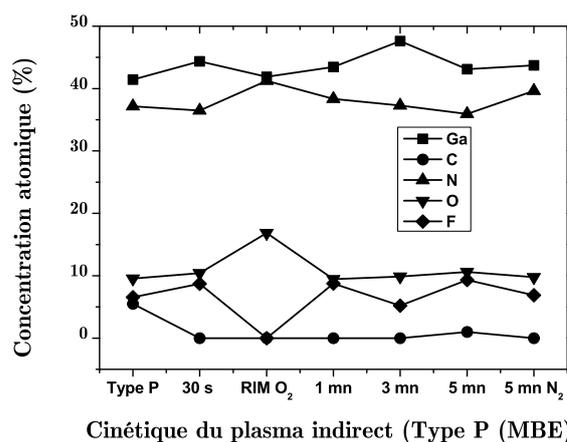
(c) Type N (MOCVD)



(d) Type N (MOCVD)



(e) Type P (MBE)



(f) Type P (MBE)

FIGURE 4.24 – Étude cinétique par XPS de l'oxydation et nitruration par plasma ECR sur GaN type N élaboré par MBE et MOCVD et sur type P élaboré par MBE

4.6 Caractérisation C(V) : SiO₂ par PECVD continu et pulsé

Compte tenu des résultats encourageants obtenus par dépôt PECVD-ECR du dioxyde de silicium sur le GaN de type N à l'INL, nous avons testé le dépôt par PECVD continu et pulsé à l'Institut des Matériaux de Nantes (IMN) (§ 3.3.2.5).

La figure 4.25 illustre les résultats obtenus sur trois échantillons utilisés dans cette étude. Il faut noter que les trois sont élaborés par MBE au CRHEA et que, pour la première fois nous testons la structure MOS sur une couche GaN élaborée sur un substrat silicium (figure 4.25).

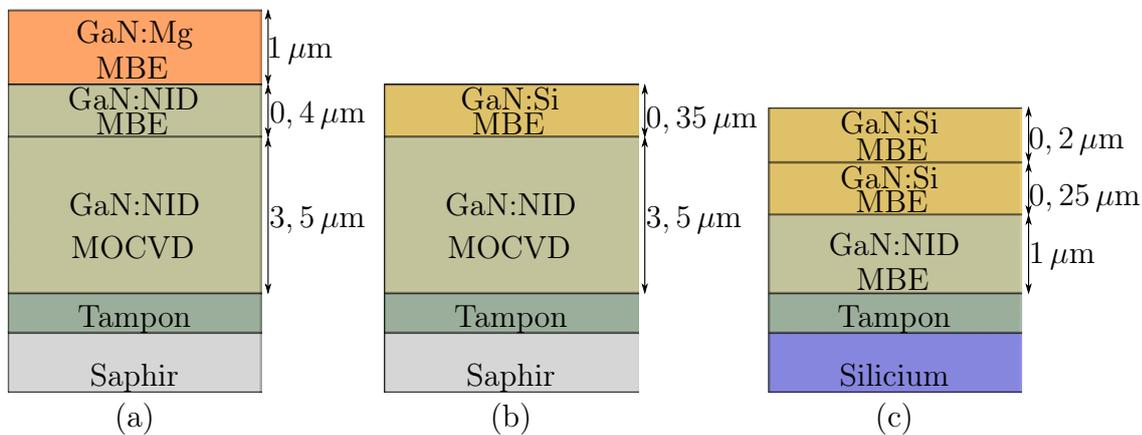


FIGURE 4.25 – Représentation schématique des échantillons utilisés pour les dépôts PECVD continu et pulsé à l'IMN; (a) N1482 type P, (b) PTC489 type N et (c) PTC498 type N (substrat silicium)

4.6.1 Mesures C(V) : échantillon de type N (PTC489)

Le tableau 4.7 illustre la procédure de préparation de la surface ainsi que la procédure de dépôt de SiO₂ et les tableaux 4.12 et 4.13 illustrent les paramètres du plasma O₂ pulsé et des dépôts PECVD en pulsé et en continu. L'échantillon PTC489 a été coupé en six parties, chacune ayant ensuite subi une procédure spécifique. Le but de cette étude est d'une part, de valider chaque étape de la procédure et d'autre part, de comparer les deux techniques de dépôt, pulsé et continu, de SiO₂ sur GaN. Tout d'abord, nous notons que tous les échantillons ont eu un traitement chimique au BOE pendant 5 s afin de graver la couche d'oxyde natif. Ensuite, nous avons combiné l'oxydation UV/ozone et le plasma

O₂ pulsé avec les dépôts continu et pulsé de manière à pouvoir déterminer l'avantage et l'inconvénient de chaque étape.

Échantillons [Conditions] (figure 4.25.b)	Procédure de dépôt de SiO ₂ à l'IMN					
	BOE (5 s)	UV (20 mn)	BOE (5 s)	Plasma O ₂ pulsé	dépôt PECVD pulsé	dépôt PECVD continu
PTC489-A [I]	✓	–	–	–	–	✓
PTC489-B [II]	✓	✓	✓	–	–	✓
PTC489-C [III]	✓	✓	✓	✓	–	✓
PTC489-D [VI]	✓	✓	✓	–	✓	–
PTC489-E [V]	✓	✓	✓	✓	✓	–
PTC489-F [V]	✓	–	–	✓	✓	–

TABLEAU 4.7 – Préparation de la surface et procédure de dépôt de SiO₂ sur l'échantillon PTC489 type N avec les techniques de dépôt continu et pulsé

La figure 4.26 présente les caractéristiques C(V) et G(V) de chacun des 6 échantillons de type N (PTC489). La première observation est une grande différence entre les valeurs de la capacité en régime d'accumulation (C_{ox}) des échantillons. Ceci est à attribuer au positionnement de la source de gaz HMDSO qui est décalée par rapport à l'échantillon entraînant ainsi une épaisseur d'oxyde non homogène. Dans ce cadre, nous avons entouré les échantillons de GaN par de petits échantillons de Si afin d'estimer *in-situ* les épaisseurs d'oxyde par l'ellipsomètre spectroscopie. De plus, on observe une différence de valeurs de la conductance, surtout pour les mesures à la fréquence de 1 MHz. Cette différence est proportionnelle à la qualité d'interface et à la résistance série parasite. Il faut par contre bien noter qu'aucun hystérésis n'est observé sur tous les échantillons.

D'autre part, la figure 4.27 compare les résultats électriques correspondant à la courbe idéale. Les échantillons A et F, qui ont été uniquement nettoyés chimiquement par BOE, montrent une pente plus faible par rapport à la courbe idéale, pente que l'on peut attribuer à une densité d'état d'interface plus élevée. Cette figure illustre parfaitement l'effet de l'étape d'oxydation par UV/ozone sur la réduction des états d'interface. Concernant les échantillons B et D, qui n'ont pas eu l'étape de plasma O₂ (soit sans couche intermédiaire Ga₂O₃), ils présentent un décalage d'environ –5 V, ce qui traduit une forte densité de charges fixes positives dans l'oxyde. Ceci illustre la contribution du traitement d'oxydation par plasma O₂ avant le dépôt de SiO₂. Enfin, les courbes C(V) relevées sur les échantillons C et E montrent l'avantage d'un dépôt PECVD continu par rapport au

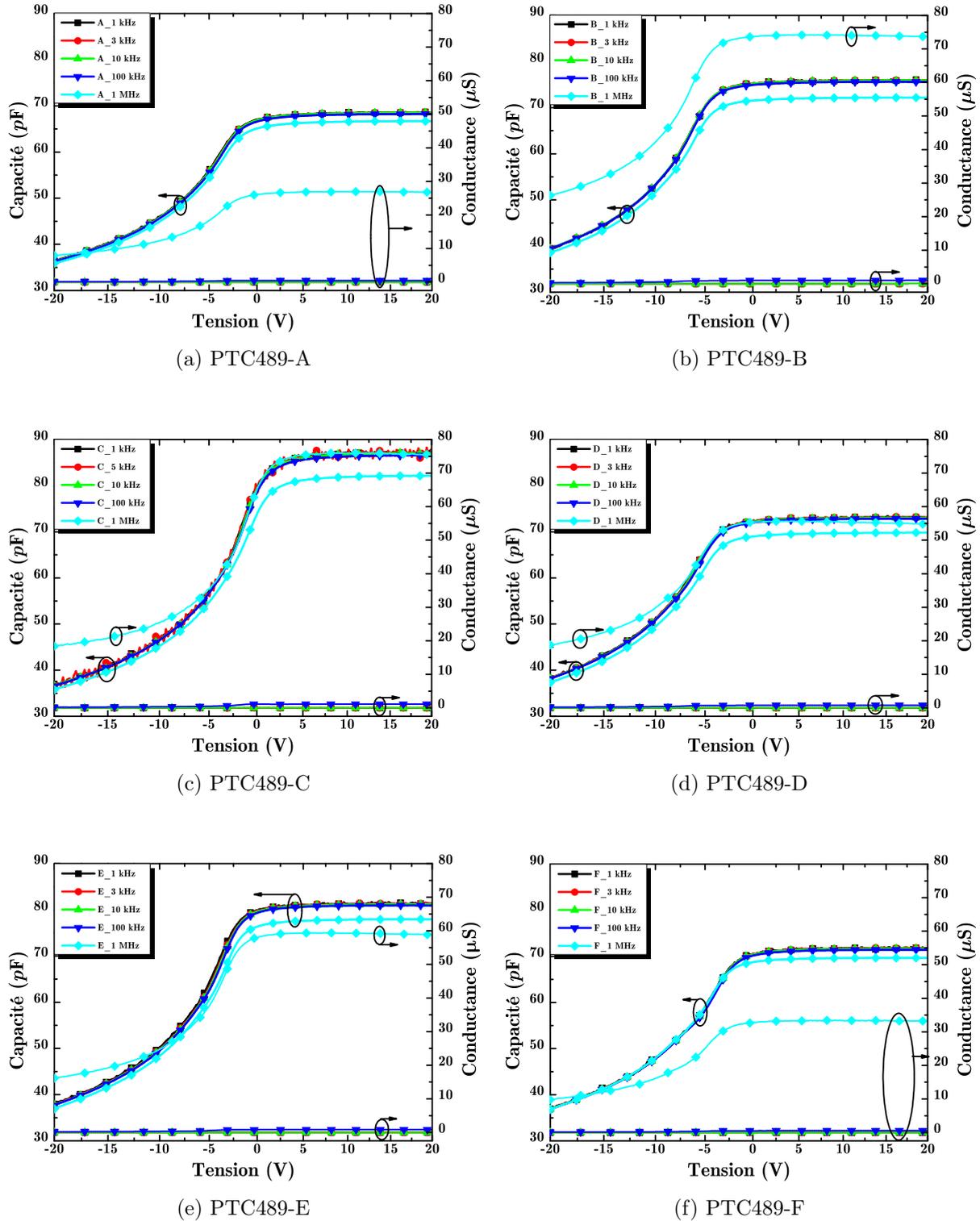


FIGURE 4.26 – Mesures $C(V)$ et $G(V)$ à différentes fréquences des structures MOS, sans correction de la résistance série, réalisées par un dépôt PECVD continu ou pulsé de SiO_2 sur GaN type N dopé $1,23 \times 10^{17} \text{ cm}^{-3}$

dépôt pulsé, qui présente des charges fixes positives de concentration encore trop importantes. Le tableau 4.8 présente les valeurs des paramètres électriques obtenues sur l'échantillon PTC489; la permittivité de l'oxyde et le dopage sont respectivement fixés à 3,9 et $1,23 \times 10^{17} \text{ cm}^{-3}$. Ainsi, pour résumer, la combinaison « oxydation UV/ozone, oxydation par plasma O₂ et dépôt PECVD en mode continu », pratiquée à l'IMN sur l'échantillon C, donne les meilleurs résultats dans notre étude sur le GaN.

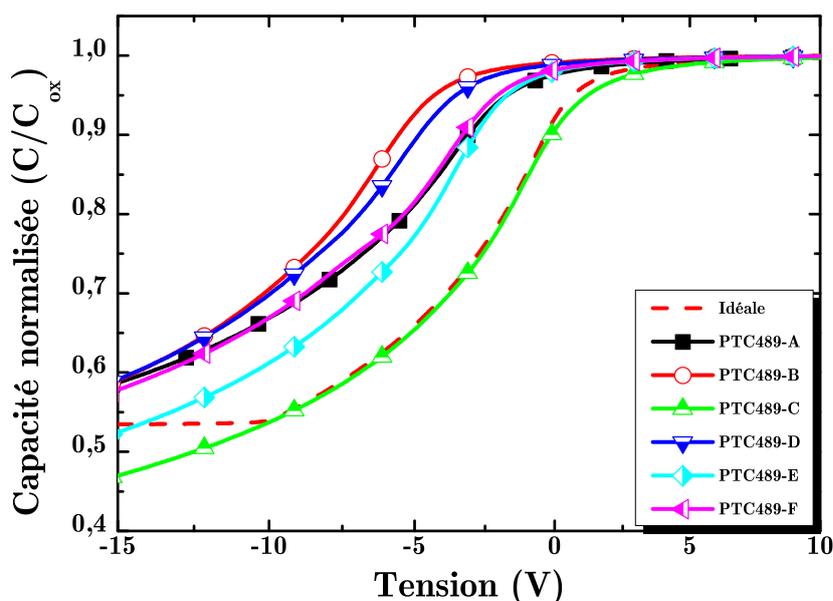


FIGURE 4.27 – Comparaison des caractéristiques C(V) de tous les échantillons PTC489

Échantillons	e_{ox} (nm)	Q_{ox} ($\times 10^{11} \text{ q}\cdot\text{cm}^{-2}$)	V_{FB} (V)	D_{it} ($\times 10^{10} \text{ eV}^{-1}\cdot\text{cm}^{-2}$)
Idéal	–	0	+0,67	0
PTC489-A	99	+4,06	-1,18	64,15
PTC489-B	89,4	+11,5	-4,11	5,21
PTC489-C	78	-0,625	+0,9	1,54
PTC489-D	92,8	9,37	-3,35	7,34
PTC489-E	83,5	+5,75	-1,54	5,02
PTC489-F	94,6	+5,62	-1,78	67,7

TABLEAU 4.8 – Valeurs des paramètres électriques après dépôt de SiO₂ par PECVD continu et pulsé à l'IMN

4.6.2 Mesures C(V) : échantillon de type P (N1482)

De la même manière, nous avons réalisé un dépôt de SiO₂ par PECVD continu et pulsé sur GaN type P (N1482). Le tableau 4.9 présente la procédure de préparation de la surface

et de dépôt de SiO₂ et les conditions de dépôt sont données par les deux tableaux 4.12 et 4.13.

Échantillons [Conditions] (figure 4.25.a)	Procédure de dépôt de SiO ₂ à l'IMN					
	BOE (5 s)	UV (20 mn)	BOE (5 s)	Plasma O ₂ pulsé	dépôt PECVD pulsé	dépôt PECVD continu
N1482-A [I]	✓	–	–	–	–	✓
N1482-B [II]	✓	✓	✓	–	–	✓
N1482-C [III]	✓	✓	✓	✓	–	✓
N1482-D [VI]	✓	✓	✓	–	✓	–
N1482-E [V]	✓	✓	✓	✓	✓	–

TABLEAU 4.9 – Préparation de la surface et procédure de dépôt de SiO₂ sur l'échantillon N1482 type P avec les techniques de dépôt continu et pulsé

La figure 4.28 illustre les résultats de mesures C(V) sur les cinq structures MOS en GaN type P. Les mesures ont été réalisées pour une fréquence de 600 Hz. La première observation est une différence sensible des différents profils tracés des capacités des échantillons. Prenons tout d'abord l'échantillon A : il a été tout simplement nettoyé au BOE avant le dépôt de SiO₂ en continu et, par conséquent, il n'a été ni oxydé par UV/ozone ni par plasma oxygène, tandis que les échantillons C et E ont été préparés par la combinaison (BOE + UV/ozone + BOE) et par un pré-traitement au plasma O₂ avant le dépôt de SiO₂ par PECVD continu et pulsé, respectivement. Une dégradation de la valeur de la capacité en régime d'accumulation (C_{ox}) est observée entre les échantillons A, C et E ; ceci peut poser la question de l'intérêt de l'oxydation UV/ozone et de plasma O₂ pour la réalisation de capacités MOS sur GaN type P. Cet intérêt a été déjà montré par les analyses XPS de la surface de GaN type P. La combinaison de l'oxydation UV/ozone et plasma O₂ élimine complètement la contamination en carbone et crée une mini-couche de Ga₂O₃ (figures 4.24.e et 4.24.f).

D'autre part, si on n'utilise pas l'étape de plasma O₂ (échantillons B et D) et que l'on dépose l'oxyde directement après le traitement UV/ozone, on retrouve les mêmes profils que ceux de la capacité réalisée par PECVD-ECR.

Ces résultats montrent, d'une part, que le GaN de type P est très sensible au procédé de dépôt et que, électriquement, il ne se comporte pas de la même manière que le GaN de type N. D'autre part, l'étude de la préparation de la surface utilisée pour nettoyer la

surface du GaN semble ne pas être bien adaptée au type P. Les résultats peuvent être analysés de la manière suivante :

- l'utilisation de l'étape oxydation UV/ozone peut compenser le Mg par la diffusion de l'oxygène et créer ainsi des donneurs ($Mg^+ + O^-$) ; ceci explique la différence entre le profil de l'échantillon A et celui des autres échantillons ;
- la passivation de l'hydrogène pendant le dépôt de SiO₂ ($Mg-H$)⁰ et la compensation du Mg par l'évaporation de l'azote et, ainsi, la création des donneurs ($Mg^- + N_v^+$) (échantillons B et D) imposent la nécessité qu'une couche mince d'oxyde natif de GaN élaborée par plasma oxygène soit mise en œuvre pour le contrôle de l'interface ;
- le dépôt continu présente un avantage par rapport au dépôt pulsé pour le GaN de type P (échantillons C et E).

De plus, il faut noter que la capacité de l'échantillon A présente un comportement instable lors des mesures en fonction de la fréquence. Ceci peut être dû à la présence du carbone à la surface et, par conséquent, à la grande densité d'état d'interface.

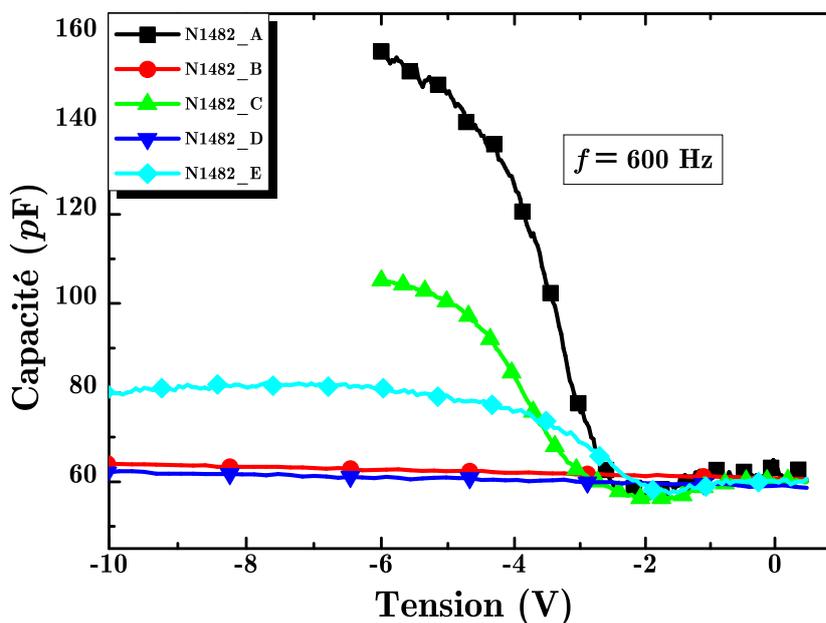


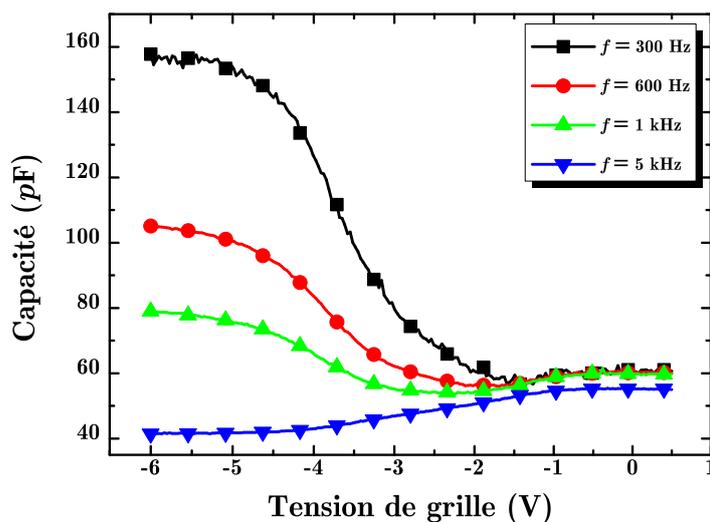
FIGURE 4.28 – Comparaison des caractéristiques C(V) de tous les échantillons N1482 à 600 Hz

Afin d'avoir plus d'information sur le comportement de la capacité MOS sur GaN de type P, nous avons réalisé des mesures C(V) et G(V) en fonction de la fréquence. La figure 4.29 illustre les variations de la capacité et de la conductance en fonction de la fréquence pour l'échantillon C. La valeur de la capacité en régime d'accumulation décroît

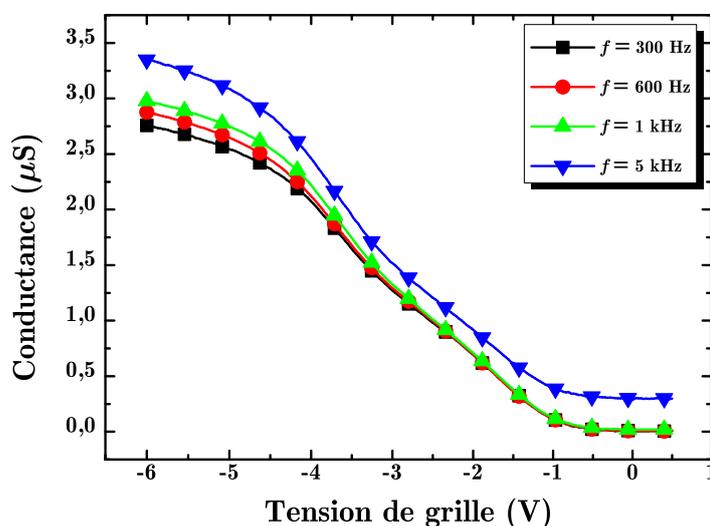
avec l'élévation de la fréquence de la sonde. En fait, le profil de la capacité de l'échantillon C à 300 Hz est proche de celui de la capacité de l'échantillon A mais à 600 Hz (figure 4.28). De plus, pour des fréquences supérieures à 3 kHz, nous avons observé un profil inversé de la capacité correspondant à un substrat de type N, tandis qu'aucune variation significative n'a été observée par les mesures de la conductance (figure 4.29.b).

Dans la figure 4.29.a et pour des fréquences inférieures à 1 kHz, la valeur de la capacité dans le régime d'inversion passe par un minimum puis elle remonte, ceci est due à la couche d'inversion formée à la surface des porteurs minoritaires (électrons) qui répondent facilement aux basses fréquences et/ou à la densité de dislocations non négligeable dans le GaN de type P.

La figure 4.30 illustre les caractéristiques $C(V)$ de la structure MOS de l'échantillon N1482-C pour une fréquence de 300 Hz. La comparaison entre la courbe idéale, calculée et mesurée donne une densité des charges dans l'oxyde (Q_{eff}) inférieure à 10^{12} q·cm⁻² qui correspond à un décalage de 1,6 V et un dopage de $3,4 \times 10^{16}$ cm⁻³; ces résultats sont une des meilleurs résultats obtenus par un dépôt PECVD sur GaN type P et ouvrent la porte sur une nouvelle étude afin de diminuer d'une part la contamination en carbone et d'autre part l'effet de passivation du Mg par l'hydrogène et la compensation du dopage par l'oxygène et par l'évaporation de l'azote. Comme nous avons vu dans l'étude XPS, la contamination en carbone resté après le traitement BOE sur l'échantillon A a joué le rôle d'une couche protectrice et diminué l'effet de la passivation du Mg pendant le dépôt de SiO₂ assisté par plasma, et par conséquent la couche de contamination en carbone joue deux rôles dans la structure MOS en GaN de type P : elle protège la surface contre les ions incidents dans le plasma (un avantage) et elle augmente la densité d'état d'interface (un inconvénient). Ceci demande alors de remplacer la contamination en carbone par une couche d'oxyde native réalisée par un plasma O₂ pulsé qui présente une énergie très faible aux ions ce qui demande encore une étude fine sur la sensibilité de la surface du GaN de type P. Mais ce qui est sûr est que le traitement de la surface par l'oxydation UV/ozone n'est pas une bonne solution du fait de la compensation qui se produit par l'oxygène.



(a)



(b)

FIGURE 4.29 – Caractéristiques (a) C(V) et (b) G(V) à différentes fréquences d’une structure MOS sur GaN type P réalisée par un dépôt PECVD continu à l’IMN (échantillon N1482 C)

4.6.3 Mesures C(V) : échantillon de type N sur substrat Si (PTC498)

Pour la première fois, nous avons réalisé un dépôt de SiO₂ sur GaN élaboré par MBE sur substrat silicium (figure 4.25.c). Le tableau 4.10 présente la procédure de préparation de la surface et de dépôt de SiO₂ et les conditions de dépôt sont données par les deux tableaux 4.12 et 4.13.

Il faut noter que des analyses XPS n’avaient jamais été effectuées sur ces types d’échantillons : l’influence de notre traitement de la surface et de notre procédure de dépôt sur

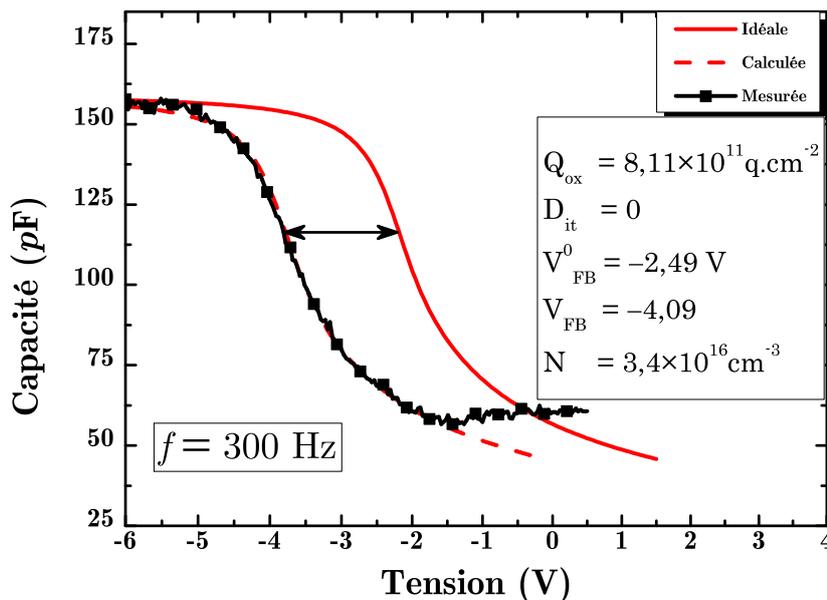


FIGURE 4.30 – Caractéristiques $C(V)$ d'une structure MOS sur GaN type P réalisée par un dépôt PECVD continu à l'IMN (échantillon N1482 C)

ces échantillons était donc une inconnue totale. La procédure de dépôt présentée dans le tableau 4.10 a été choisie identique à celle utilisée sur les échantillons PTC489 de type N et N1482 de type P.

Échantillons [Conditions] (figure 4.25.c)	Procédure de dépôt de SiO_2 à l'IMN					
	BOE (5 s)	UV (20 mn)	BOE (5 s)	Plasma O_2 pulsé	dépôt PECVD pulsé	dépôt PECVD continu
PTC498-A [IV]	✓	–	–	–	✓	–
PTC498-B [IV]	✓	✓	✓	–	✓	–
PTC498-C [III]	✓	✓	✓	✓	–	✓

TABLEAU 4.10 – Préparation de la surface et procédure de dépôt de SiO_2 sur l'échantillon PTC498 type N sur substrat silicium avec les techniques de dépôt continu et pulsé

La figure 4.31 illustre les caractéristiques $C(V)$ réalisées sur les trois échantillons de GaN élaborés sur substrat silicium. Dans cette figure, nous comparons chaque mesure $C(V)$ avec la courbe idéale ($Q_{\text{eff}} = D_{\text{it}} = 0$) et avec la courbe calculée en tenant compte de charges dans l'oxyde ($Q_{\text{eff}} \neq 0$ et $D_{\text{it}} = 0$). Nous pouvons remarquer que, cette fois-ci, la combinaison de UV/ozone, suivie par plasma O_2 pulsé avant le dépôt de SiO_2 par PECVD en continu, présente les meilleurs résultats électriques pour une structure MOS sur GaN. Par contre, et contrairement aux échantillons GaN de type N élaborés sur substrat saphir, un traitement BOE (échantillon A) semble plus avantageux qu'un traitement UV/ozone

(échantillon B) avant le dépôt PECVD (ici en pulsé); ceci demande une étude fine par XPS de la surface du GaN/Si, avant et après chaque étape du processus, étude identique à celle réalisée sur GaN types N et P élaborés sur substrat saphir.

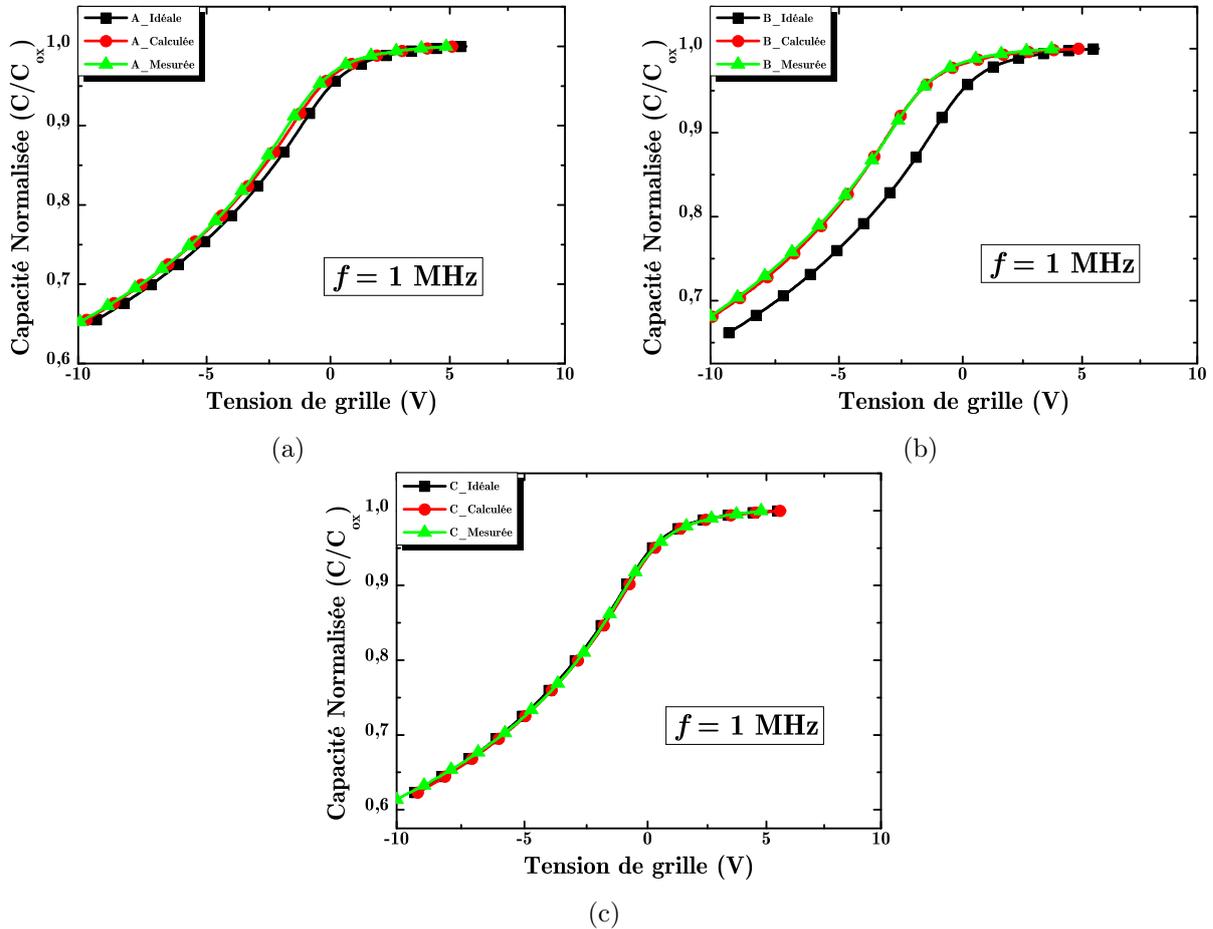


FIGURE 4.31 – Caractéristiques C(V) des structures MOS, après la correction de la résistance série, réalisées par un dépôt PECVD continu et pulsé de SiO₂ sur GaN type N élaboré par MBE sur substrat Si dopé $1,85 \times 10^{17} \text{ cm}^{-3}$

Le tableau 4.11 présente les valeurs des paramètres électriques obtenus après un dépôt PECVD en continu et en pulsé sur GaN de type N sur substrat silicium. Le dopage a été calculé à partir des mesures C(V) sur les trois échantillons (A, B et C) et estimé à $1,85 \times 10^{17} \text{ cm}^{-3}$; il est légèrement supérieur au dopage donné par le fournisseur ($1,6 \times 10^{17} \text{ cm}^{-3}$). De la même manière et suite à la difficulté d'avoir une épaisseur d'oxyde homogène et contrôlée, nous avons fixé la permittivité de l'oxyde à 4,6 ($\epsilon_{ox} = 4,6$) et nous avons ensuite calculé l'épaisseur d'oxyde (e_{ox}) sur chaque échantillon. D'après le tableau 4.11, l'échantillon PTC498-C, qui a subi les mêmes procédures que celui de l'échantillon PTC489-C, présente aussi les meilleurs résultats électriques (faibles D_{it} et Q_{ox}); ceci prouve que la combinaison du traitement de surface par l'oxydation UV/ozone, suivi par

un pré-traitement au plasma O_2 avant le dépôt PECVD de SiO_2 , donne des résultats satisfaisants et suffisants pour la réalisation de la capacité de grille du transistor MOS sur GaN de type N, élaboré que ce soit par MOCVD ou MBE et sur substrats saphir ou silicium.

Échantillons	e_{ox} (nm)	Q_{ox} ($\times 10^{11}$ q.cm $^{-2}$)	V_{FB} (V)	D_{it} (à $E_c-E = 0,5$ eV) ($\times 10^{10}$ eV $^{-1}$.cm $^{-2}$)
Idéal	–	0	+0,67	0
PTC498-A	97,3	+1	+0,32	5,21
PTC498-B	99	+4,3	–1	5,13
PTC498-C	89,4	–0,312	+0,81	4,37

TABLEAU 4.11 – Valeurs des paramètres électriques après dépôt de SiO_2 par PECVD continu et pulsé à l'IMN sur GaN de type N élaboré par MBE sur substrat silicium (PTC498)

Conditions	Pré-traitement en plasma O_2							Durée du dépôt (mn)
	Pression totale	% O_2	Puissance RF (W)	Paramètres d'impulsion				
				Fréquence (Hz)	Rapport cyclique	T_{on} (ms)	T_{off} (ms)	
I	–	–	–	–	–	–	–	–
II	–	–	–	–	–	–	–	–
III	3 mTorr	100 %	100	100	0,25	2,5	7,5	2
IV	–	–	–	–	–	–	–	–
V	3 mTorr	100 %	100	100	0,25	2,5	7,5	2
VI	–	–	–	–	–	–	–	–

TABLEAU 4.12 – Conditions de pré-traitement en plasma O_2 pulsé à l'IMN sur GaN

Conditions	Dépôt de SiO_2								Durée du dépôt (mn)
	Pression totale	% HMDSO (Pression)	% O_2 (Pression)	Puissance RF (W)	Paramètres d'impulsion				
					Fréquence (Hz)	Rapport cyclique	T_{on} (ms)	T_{off} (ms)	
I	4 mTorr	10 % (0,4 mTorr)	90 % (3,6 mTorr)	300	–	–	–	–	16mn 52s
II	4 mTorr	10 % (0,4 mTorr)	90 % (3,6 mTorr)	300	–	–	–	–	15mn 03s
III	4 mTorr	10 % (0,4 mTorr)	90 % (3,6 mTorr)	300	–	–	–	–	18mn 01s
IV	4 mTorr	10 % (0,4 mTorr)	90 % (3,6 mTorr)	1800	100	0,25	2,5	7,5	15mn 13s
V	4 mTorr	10 % (0,4 mTorr)	90 % (3,6 mTorr)	1800	100	0,25	2,5	7,5	15mn 18s
VI	4 mTorr	10 % (0,4 mTorr)	90 % (3,6 mTorr)	1800	100	0,25	2,5	7,5	15mn 40s

TABLEAU 4.13 – Conditions de dépôt PECVD de SiO_2 sur GaN en continu et en pulsé à l'IMN

4.7 Conclusion

Ce chapitre a été consacré à la réalisation de structures MOS sur GaN de types N, P et NID élaborés par MOCVD et MBE sur substrat saphir et sur GaN de type N élaboré par MBE sur substrat silicium.

Dans un premier temps, nous avons présenté l'état de l'art sur les structures MOS sur GaN. Ensuite, nous avons étudié l'effet décontaminant de traitements chimiques (BOE) et d'oxydation à l'ozone. En analysant la surface du GaN par XPS après le traitement BOE, nous avons détecté la présence systématique du contaminant carbonique, d'où la nécessité d'utiliser une autre méthode plus efficace : l'oxydation à l'ozone. Cette méthode, qui a été utilisée dans l'étude de la préparation de surface du binaire InP, fait intervenir le rayonnement UV d'une lampe à mercure qui produit de l'ozone en réagissant avec l'oxygène ambiant, permettant l'activation de l'oxydation du GaN et ainsi l'élimination des contaminations carbonées sous forme d'espèces volatiles CO, CO₂ et H₂O. La combinaison du traitement BOE et de l'oxydation à l'ozone a montré son efficacité sur la réduction des contaminants en carbone.

Nous avons ensuite déposé le dioxyde de silicium au moyen des techniques de PECVD et LPCVD disponibles dans notre laboratoire puis selon les techniques de dépôt PECVD-ECR à l'INL et PECVD en continu et en pulsé à l'IMN. Le dépôt PECVD au LAAS contient une concentration des charges dans l'oxyde très élevée ; ces charges sont dues aux contaminations du réacteur de dépôt. Dans le cas d'un dépôt LPCVD, un recuit après le dépôt à 1000 °C pendant 30 mn a présenté les meilleurs résultats. Par contre, après une montée en température sous N₂O jusqu'au 850 °C avant le dépôt de SiO₂, nous avons observé une amélioration sensible sur la capacité témoin en Si en réduisant les charges fixes dans l'oxyde et en créant une couche très fine d'oxyde thermique ; en revanche une grande dégradation du profil de la capacité sur GaN a été observée. Ceci nous a amené à réaliser des analyses fines *in-situ* par XPS après chaque étape du procédé de dépôt.

Les analyses XPS ont montré que l'oxydation UV/ozone suivie d'un traitement BOE ne suffisait pas pour éliminer la contamination en carbone : 1 mn d'oxydation indirecte est donc nécessaire. De plus, il semble très difficile d'éliminer *in-situ* la contamination en fluor qui vient du traitement BOE, que ce soit en oxydation ou en nitruration, et un

rinçage de minimum 3 mn est nécessaire pour éliminer complètement le fluor de la surface avant d'introduire les échantillons dans le réacteur. Enfin, les analyses XPS et les images TEM ont montré la création d'une mini-couche intermédiaire bien contrôlée de Ga_2O_3 qui améliore sensiblement le comportement de la capacité et réduit, d'une part, la densité des charges dans l'oxyde (Q_{eff}) et, d'autre part, la densité d'état d'interface (D_{it}).

Après les analyses XPS, nous avons déposé le dioxyde de silicium par PECVD-ECR sur GaN de types N, P et N^- sur substrat saphir. Les caractérisations électriques ont montré de bons comportements de la capacité sur GaN de type N avec des faibles densités d'état d'interface ($D_{\text{it}} \simeq 10^{10} \text{ eV}^{-1} \cdot \text{cm}^{-2}$) pour les échantillons réalisés sans recuit après le dépôt. Par contre, aucune variation significative n'a été observée pour la capacité réalisée sur GaN de type P.

Finalement, nous avons réalisé un dépôt de SiO_2 par PECVD en continu et en pulsé mais en remplaçant le silane (SiH_4) par des espèces organosiliciées (HMDSO), qui présentent l'avantage d'être moins nocives et moins dangereuses que le silane. Les analyses électriques de la capacité montrent clairement l'avantage apporté par la combinaison « oxydation UV/ozone puis traitement BOE suivi par une oxydation par plasma O_2 pulsé de faible énergie », comparable à l'oxydation ECR indirecte, avant le dépôt de SiO_2 en continu (PTC489-C). De même, et pour la première fois, nous avons obtenu un bon comportement de la capacité sur GaN type P. Cependant, une étude fine sur l'effet de chaque étape est nécessaire afin de trouver la meilleur compromis entre ces étapes du procédé. En outre, nous avons montré que notre procédé pouvait être réalisé avec succès sur les échantillons de GaN de type N élaborés par MBE sur substrat silicium.

Conclusion générale et perspectives

Les travaux de cette thèse consistaient à développer les briques technologiques nécessaires à la réalisation de transistors MOS de puissance en nitrure de gallium sur substrat silicium. Ces travaux se déroulaient dans le cadre d'un projet ANR blanc (MOreGaN) avec quatre laboratoires français : le LAAS-CNRS (coordinateur), le CRHEA-CNRS, l'IMN et le LAPLACE.

Dans le premier chapitre, nous avons présenté les limites des composants de puissance en silicium. Ces limites peuvent être dépassées en utilisant des semiconducteurs à large bande interdite (grand gap) et, en particulier, le nitrure de gallium. L'analyse des publications dans le domaine a montré que les travaux académiques étaient essentiellement tournés jusqu'à présent vers les problématiques de croissance et de dépôt qui représentent le principal verrou pour la mise en place de filières bas coût. Certains laboratoires ont développé des filières HEMT pour les applications hyperfréquence de puissance. Dans ce domaine, des HEMTs (High Electron Mobility Transistors) AlGaN/GaN sont réalisés pour les applications radiofréquence de puissance et de commutation de puissance. Les composants de type HEMT tirent avantage des effets du champ piézoélectrique interne qui trouve essentiellement son origine dans la symétrie du cristal. Ce dernier conduit au confinement d'un gaz d'électrons dans le canal en GaN à l'interface avec la barrière AlGaN, avec des densités de charges très élevées, même en l'absence de dopage intentionnel, et des mobilités électroniques nettement supérieures à celles relevées dans le matériau GaN massif. Des transistors RF en GaN sont d'ailleurs déjà commercialisés.

Cependant, ces HEMT sont, dans l'immense majorité des cas, des transistors *normally-on*. Or, dans la plupart des applications de l'électronique de puissance, ce sont des interrupteurs *normally-off* qui sont indispensables, notamment dans les transports, pour des raisons de sécurité et d'économie d'énergie. C'est pour cette raison que nous avons fait le choix, au début de nos travaux en 2007, d'étudier la faisabilité d'un transistor MOS de puissance *normally-off* en GaN. D'un point de vue transistor, les premiers travaux réalisés autour du MOSFET étaient centrés autour de l'optimisation des contacts et du diélectrique de grille. Ainsi, des valeurs compétitives de mobilité dans le canal de $167 \text{ cm}^{-2} \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ ont été déjà obtenues.

Il existe plusieurs possibilités de structures MOS sur GaN : la figure 5.1 est une de ces possibilités. La réalisation d'un tel transistor MOS sur GaN, que ce soit sur substrat silicium ou saphir, nécessitait donc le développement de plusieurs étapes technologiques :

1. la croissance d'une couche de GaN de bonne qualité avec une faible densité de dislocations, sur substrat silicium ou saphir ; ce travail a été effectué par le CRHEA ;
2. la réalisation des électrodes de source et de drain dans les transistors MOS par une étude précise des implantations ioniques, étudiée au LAAS (chapitre 2) ;
3. les gravures des zones de drain et de source suivies d'une croissance sélective du GaN dopé, alternative possible à l'implantation ionique, puisque elle reste toujours problématique ; cette étude a également été détaillée dans le chapitre 2 ;
4. la réalisation d'une structure de grille universelle et de qualité, par dépôt d'un isolant sur GaN et le contrôle de l'interface « diélectrique / GaN », qui conditionne les propriétés du diélectrique déposé et, par la même, le fonctionnement du transistor MOS (tension de seuil, mobilité, ...) ; ces structures ont été réalisées et caractérisées par l'IMN et le LAAS (chapitre 4) ;
5. enfin, la passivation secondaire nécessaire à la protection du composant final ; ce travail a été effectué par le LAPLACE.

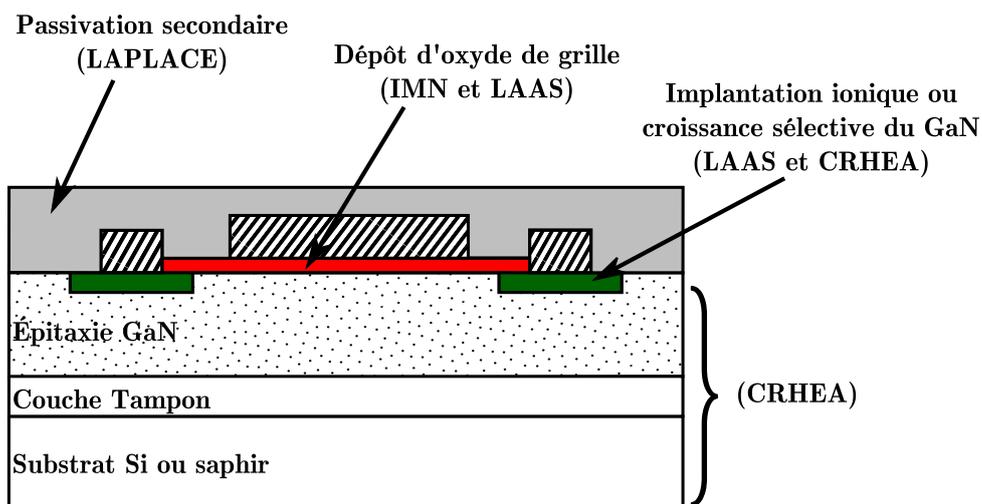


FIGURE 5.1 – Structure finale d'un transistor MOS latéral en GaN sur substrat silicium ou saphir

Les travaux menés durant cette première thèse au LAAS-CNRS sur le sujet ont permis de développer certains procédés technologiques nécessaires à la fabrication d'un transistor

MOS sur GaN. Nous avons donc, en particulier, travaillé sur le dopage par implantation ionique, sur la gravure ionique du GaN et sur le dépôt de diélectrique pour la réalisation d'une structure MOS de bonne qualité.

Dans le chapitre 2, nous avons étudié le dopage du GaN par l'implantation ionique du Si et du Mg. Les difficultés inhérentes aux moyens du laboratoire et particulièrement l'implantation ionique (trop faible énergie) ne nous ont pas permis d'obtenir les résultats escomptés. De plus, une ségrégation de la surface du GaN a été observée pour des énergies d'implantation supérieures à 70 keV ; ceci est dû à la décomposition de la couche GaN durant le recuit. Ces problématiques ont été élucidées grâce à des analyses AFM de la surface.

De plus, nous avons mis au point un procédé de gravure ICP-RIE à base de chlore. Les premiers essais ont montré qu'un masque en résine AZ 4562 devait être utilisé dans des conditions de température et d'humidité bien précises. Soulignons que la principale difficulté rencontrée lors de la gravure RIE du chrome est le profil très accidenté des flancs. Le verrou a cependant été levé grâce à l'alternative de la technique du lift-off, en remplacement de la RIE. Finalement, une bonne utilisation de la résine AZ 4562, avec une épaisseur adéquate et sous des conditions optimales, peut éviter la mise en œuvre d'une couche supplémentaire de Cr tout en offrant de bons résultats de gravure et un état de surface de qualité satisfaisante.

Enfin, le chapitre 4, est consacré à la réalisation de structures MOS réalisées et caractérisées par l'IMN et le LAAS-CNRS. Retenons que, les meilleures capacités conçues présentent de faibles densités d'état d'interface, soit quelques 10^{10} eV⁻¹·cm⁻² et de faibles charges effectives dans l'oxyde de l'ordre de 10^{10} q·cm⁻². Ces très faibles valeurs placent nos travaux parmi les meilleurs à ce jour sur GaN au niveau mondial et font du procédé proposé par l'IMN et le LAAS-CNRS un procédé particulièrement bien adapté à la réalisation de grilles MOS de qualité sur GaN.

Les perspectives de ces travaux sont nombreuses et peuvent se décliner comme suit :

1. une étude sur l'encapsulation du GaN avant le recuit thermique est nécessaire afin de réduire le phénomène d'exodiffusion du Si et d'éviter l'évaporation de l'azote après l'implantation ionique. De plus, des caractérisations électriques par effet Hall et TLM, indispensables pour déterminer la mobilité et le taux d'activation des porteurs sont incontournables ;
2. des essais de croissance sélective de GaN dopé par MBE pour la réalisation des drain et source sont nécessaires pour se substituer à l'implantation ionique ;
3. la réalisation d'une structure MOS sur GaN type P reste encore un verrou. En effet, les étapes du procédé utilisé pour la réalisation d'une capacité MOS sur GaN type N ne semblent pas tout à fait adaptables au type P. Dans ce cadre, une étude fine de l'influence de chaque étape du procédé sur le comportement électrique de la capacité est nécessaire. Si l'étude chimique par XPS de la surface n'a pas montré de différence majeure entre les types N et P, les analyses électriques, en revanche, ont montré des résultats très sensibles à notre procédé. Le principal problème à éviter est la passivation du Mg par l'hydrogène, qui existe en grande quantité dans les précurseurs de dépôt PECVD (silane et HMDSO) ainsi que la compensation du Mg par la diffusion de l'oxygène et l'évaporation de l'azote durant le procédé ;
4. finalement, il serait intéressant d'analyser par XPS la surface des échantillons GaN élaborés sur substrat silicium, afin de vérifier l'efficacité de notre procédé sur la réduction maximale des contaminants.

Dans un futur proche, la maîtrise de ces différentes étapes du procédé « MOS » devrait permettre la conception de transistors MOS de puissance latéraux performants en GaN. En outre, la combinaison des propriétés exceptionnelles des HEMT (mobilités élevées) et des transistors MOS (courants de fuite faibles, mobilités de canal « acceptables » à ce jour si on les compare à celles des MOS en SiC) doit permettre la conception de l'interrupteur de puissance idéal du futur en GaN, à savoir un interrupteur normalement ouvert (*normally-off*), faibles pertes, forte puissance, haute fréquence et haute température.

Bibliographie

- [Aachboun 99] S. Aachboun et P. Ranson. *Deep anisotropic etching of silicon*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 17, page 2270, 1999. 53
- [Abernathy 97] C.R. Abernathy, J.D. Mackenzie et S.M. Donovan. *Growth of group III nitrides by metalorganic molecular beam epitaxy*. Journal of Crystal Growth, vol. 178, no. 1-2, pages 74–86, 1997. 35
- [Abramov 83] V.N. Abramov, A.N. Ermoshkin et A.I. Kuznetsov. *Optical properties and electron energy structure of Y_2O_3 and Sc_2O_3* . Soviet Physics - Solid State, vol. 25, page 981, 1983. 67
- [Adesida 93] I. Adesida, A. Mahajan, E. Andideh, M.A. Khan, D.T. Olsen et J.N. Kuznia. *Reactive ion etching of gallium nitride in silicon tetrachloride plasmas^a*. Applied Physics Letters, vol. 63, no. 20, pages 2777–2779, 1993. 54
- [Akasaki 91] I. Akasaki, H. Amano, M. Kito et K. Hiramatsu. *Photoluminescence of Mg-doped p-type GaN and electroluminescence of GaN pn junction LED*. Journal of luminescence, vol. 48, pages 666–670, 1991. 39
- [Alekseev 99] E. Alekseev, A. Eisenbach et D. Pavlidis. *Low interface state density AlN/GaN MISFETs*. Electronics Letters, vol. 35, page 2145, 1999. 72
- [Arulkumaran 98] S. Arulkumaran, T. Egawa, H. Ishikawa, T. Jimbo et M. Umeno. *Investigations of SiO_2/n -GaN and Si_3N_4/n -GaN insulator–semiconductor interfaces with low interface state density*. Applied Physics Letters, vol. 73, no. 6, pages 809–811, 1998. 67, 69
- [Bae 04] C. Bae et G. Lucovsky. *Low-temperature preparation of GaN-SiO₂ interfaces with low defect density. I. Two-step remote plasma-assisted oxidation-deposition process*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 22, page 2402, 2004. 83
- [Baik 02a] K.H. Baik, B. Luo, J. Kim, S.J. Pearton et F. Ren. *Electrical characteristics of p-GaN Schottky rectifiers after PECVD SiN_x passivation*. Solid-State Electronics, vol. 46, no. 9, pages 1459–1462, 2002. 138
- [Baik 02b] K.H. Baik, B. Luo, S.J. Pearton et F. Ren. *Influence of SiO₂ PECVD layers on p-GaN rectifiers*. Solid-State Electronics, vol. 46, no. 6, pages 803–806, 2002. 138
- [Baliga 87] J. Baliga. Modern power devices. John Wiley and Sons Inc., New York, NY, 1987. 10, 20
- [Bauer 02] F. Bauer, W. Fichtner, H. Dettmer, R. Bayerer, E. Herr, T. Stockmeier et U. Thiemann. *A comparison of emitter concepts for high voltage IGBTs*. In Power Semiconductor Devices and ICs, 1995. ISPSD'95. Proceedings of the 7th International Symposium on, pages 230–235. IEEE, 2002. 16
- [Berglund 66] C.N. Berglund. *Surface states at steam-grown silicon-silicon dioxide interfaces*. Electron Devices, IEEE Transactions on, vol. 13, no. 10, pages 701–705, 1966. 108

- [Besland 92] M.-P. Besland, P. Louis, Y. Robach, J. Joseph, G. Hollinger, D. Gallet et P. Viktorovitch. *Growth of passivating UV-ozone oxides on InP : Correlations between chemical composition and interfacial electrical properties*. Applied Surface Science, vol. 56-58, no. Part 2, pages 846–854, 1992. 75
- [Besland 96] M.P. Besland, S. Jourba, M. Lambrinos, P. Louis, P. Viktorovitch et G. Hollinger. *Optimized SiO₂/InP structures prepared by electron cyclotron resonance plasma*. Journal of Applied Physics, vol. 80, no. 5, pages 3100–3109, 1996. 125, 132
- [Bezpalcko 10] T. Bezpalcko. *Caractérisation XPS de la surface de GaN*. Stage de Master 1, Parcours Physique Chimie, IMN Nantes, 2010. 142
- [Binari 95] S.C. Binari, L.B. Rowl, G. Kelner, W. Kruppa, H.B. Dietrich, K. Doverspike et D.K. Gaskill. *DC, microwave, and high-temperature characteristics of GaN FET structures*. In Compound semiconductors 1994 : proceedings of the Twenty-first International Symposium on Compound Semiconductors held in San Diego, California, 18-22 September 1994, volume 18, page 459. Taylor & Francis, 1995. 72
- [Binari 97a] S.C. Binari, K. Doverspike, G. Kelner, H.B. Dietrich et A.E. Wickenden. *GaN FETs for microwave and high-temperature applications*. Solid-State Electronics, vol. 41, no. 2, pages 177–180, 1997. 72
- [Binari 97b] S.C. Binari, W. Kruppa, H.B. Dietrich, G. Kelner, A.E. Wickenden et J.A. Freitas. *Fabrication and characterization of GaN FETs*. Solid-State Electronics, vol. 41, no. 10, pages 1549–1554, 1997. 102
- [Bouanane 92] M.A. Bouanane. *Conception et Optimisation des Composants DMOS Latéraux Haute Tension en Technologie Resurf*. Thèse, Université Paul Sabatier (Toulouse), 1992. 12
- [Boudjelida 06] B. Boudjelida, M.C. Simmonds, I. Gee et S.A. Clark. *The influence of chemical treatment and thermal annealing on Al_xGa_{1-x}N surfaces : An XPS study*. Applied Surface Science, vol. 252, no. 14, pages 5189–5196, 2006. 130, 131
- [Brews 73] J.R. Brews. *Correcting interface-state errors in MOS doping profile determinations*. Journal of Applied Physics, vol. 44, no. 7, pages 3228–3231, 1973. 119
- [Briot 98] O. Briot. *MOVPE growth of nitrides in group III Nitride semiconductors compound : physics and applications*. Oxford, 1998. 36
- [Bykhovski 96] A.D. Bykhovski, V.V. Kaminski, M.S. Shur, Q.C. Chen et M.A. Khan. *Pyroelectricity in gallium nitride thin films*. Applied Physics Letters, vol. 69, no. 21, pages 3254–3256, 1996. 102, 103
- [Casey 96] H.C. Casey, G.G. Fountain, R.G. Alley, B.P. Keller et Steven P. DenBaars. *Low interface trap density for remote plasma deposited SiO₂ on n-type GaN*. Applied Physics Letters, vol. 68, no. 13, pages 1850–1852, mar 1996. 66, 67
- [Castagne 71] R. Castagne et A. Vapaille. *Description of the SiO₂-Si interface properties by means of very low frequency MOS capacitance measurements*. Surface Science, vol. 28, no. 1, pages 157–193, 1971. 108
- [Chang 03] S.J. Chang, Y.K. Su, Y.Z. Chiou, J.R. Chiou, B.R. Huang, C.S. Chang, et J.F. Chen. *Deposition of SiO₂ Layers on GaN by Photochemical Vapor Deposition*. Journal of The Electrochemical Society, vol. 150, no. 2, pages C77–C80, 2003. 69

- [Chen 01] P. Chen, W. Wang, S.J. Chua et Y.D. Zheng. *High-frequency capacitance–voltage measurement of plasma-enhanced chemical-vapor-deposition-grown SiO₂/n-GaN metal-insulator-semiconductor structures*. Applied Physics Letters, vol. 79, no. 21, pages 3530–3532, 2001. 67
- [Chen 97] W. Chen et B. Abraham-Shrauner. *The effects of ion sheath collisions on trench etch profiles*. Journal of Applied Physics, vol. 81, page 2547, 1997. 53
- [Chin 94] V.W.L. Chin, T.L. Tansley et T. Osotchan. *Electron mobilities in gallium, indium, and aluminum nitrides*. Journal of Applied Physics, vol. 75, page 7365, 1994. 67
- [Chow 02] T.P. Chow et R. Tyagi. *Wide bandgap compound semiconductors for superior high-voltage unipolar power devices*. Electron Devices, IEEE Transactions on, vol. 41, no. 8, pages 1481–1483, 2002. 20
- [Chu 05] K.K. Chu, P.C. Chao et J.A. Windyka. *Stable high power GaN-on-GaN HEMT*. In High Performance Devices, 2004. Proceedings. IEEE Lester Eastman Conference on, pages 114–120. IEEE, 2005. 24
- [Civrac 09] G. Civrac. *Vers la réalisation de composants haute tension, forte puissance sur diamant CVD. Développement des technologies associées*. Thèse, Institut National Polytechnique de Toulouse, 2009. 23
- [Cooper 97] J.A. Cooper. *Advances in SiC MOS technology*. physica status solidi (a), vol. 162, no. 1, pages 305–320, 1997. 108
- [Cussins 55] W.D. Cussins. *Effects produced by the ionic bombardment of germanium*. Proceedings of the Physical Society. Section B, vol. 68, page 213, 1955. 36
- [Cézac 02] N. Cézac, F. Morancho, P. Rossel, H. Tranduc et A. Peyre-Lavigne. *A new generation of power unipolar devices : the concept of the floating islands MOS transistor (FLIMOST)*. In Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on, pages 69–72. IEEE, 2002. 14
- [Daude 77] N. Daude, C. Jouanin et C. Gout. *Electronic band structure of magnesium and calcium oxides*. Physical Review B, vol. 15, no. 4, pages 2399–2405, 1977. 67
- [Deal 65] B.E. Deal, A.S. Grove, E.H. Snow et C.T. Sah. *Observation of impurity redistribution during thermal oxidation of silicon using the MOS structure*. Journal of The Electrochemical Society, vol. 112, page 308, 1965. 120
- [Deal 67] B.E. Deal, M. Sklar, A.S. Grove et E.H. Snow. *Characteristics of the Surface-State Charge (Q_{SS}) of Thermally Oxidized Silicon*. Journal of The Electrochemical Society, vol. 114, page 266, 1967. 123, 124
- [Edgar 94] J.H. Edgar. *Properties of group III nitrides*. Institution of Electrical Engineers, 1994. 67
- [Fu 02] D.J. Fu, Y.H. Kwon, T.W. Kang, C.J. Park, K.H. Baek, H.Y. Cho, D.H. Shin, C.H. Lee et K.S. Chung. *GaN metal–oxide–semiconductor structures using Ga-oxide dielectrics formed by photoelectrochemical oxidation*. Applied Physics Letters, vol. 80, page 446, 2002. 70
- [Fuflyigin 00] V. Fuflyigin, E. Salley, A. Osinsky et P. Norris. *Pyroelectric properties of AlN*. Applied Physics Letters, vol. 77, page 3075, 2000. 99, 102
- [Fujihira 97] T. Fujihira. *Theory of semiconductor superjunction devices*. Japanese journal of applied physics, vol. 36, no. 10, pages 6254–6262, 1997. 13, 14, 22

- [Gaffey 01] B. Gaffey, L.J. Guido, X.W. Wang et T.P. Ma. *High-quality oxide/nitride/oxide gate insulator for GaN MIS structures*. IEEE Transactions on Electron Devices, vol. 48, no. 3, 2001. 66, 69
- [Gharbi 85] M. Gharbi. *La tenue en tension et le calibre en courant du transistor MOS vertical dans la gamme des moyennes tensions (300 à 1000 volts)*. Thèse, Université Paul Sabatier-Toulouse III (Sciences), Toulouse, 1985. 10, 11
- [Gibbons 68] J.F. Gibbons. *Ion implantation in semiconductors—Part I : Range distribution theory and experiments*. Proceedings of the IEEE, vol. 56, no. 3, pages 295–319, 1968. 36
- [Gila 00] B.P. Gila, K.N. Lee, W. Johnson, F. Ren, C.R. Abernathy, S.J. Pearton, M. Hong, J. Kwo, J.P. Mannaerts et K.A. Anselm. *A comparison of gallium gadolinium oxide and gadolinium oxide for use as dielectrics in GaN MOSFETs*. In Proceedings, 2000 IEEE/Cornell Conference on High Performance Devices : August 7, 8 & 9, 2000, Cornell University, Ithaca, New York, page 182. IEEE, 2000. 67
- [Gila 01] B.P. Gila, J.W. Johnson, R. Mehandru, B. Luo, A.H. Onstine, V. Krishnamoorthy, S. Bates, C.R. Abernathy, F. Ren et S.J. Pearton. *Gadolinium oxide and scandium oxide : gate dielectrics for GaN MOSFETs*. physica status solidi (a), vol. 188, no. 1, pages 239–242, 2001. 72
- [Götz 96] W. Götz, N.M. Johnson, J. Walker, D.P. Bour et R.A. Street. *Activation of acceptors in Mg-doped GaN grown by metalorganic chemical vapor deposition*. Applied Physics Letters, vol. 68, page 667, 1996. 30
- [Grenko 04] J. Grenko. *Selective Etching of GaN from AlGaN/GaN and AlN/GaN Structures*. MRS Internet Journal of Nitride Semiconductor Research, vol. 9, page 1, 2004. 30
- [Grüniger 06] A. Grüniger, A. Bieder, A. Sonnenfeld, Ph. Rudolf von Rohr, U. Müller et R. Hauert. *Influence of film structure and composition on diffusion barrier performance of SiO_x thin films deposited by PECVD*. Surface and Coatings Technology, vol. 200, no. 14-15, pages 4564–4571, Avril 2006. 86
- [Hashizume 00] T. Hashizume, E. Alekseev, D. Pavlidis, K.S. Boutros et J. Redwing. *Capacitance–voltage characterization of AlN/GaN metal–insulator–semiconductor structures grown on sapphire substrate by metalorganic chemical vapor deposition*. Journal of Applied Physics, vol. 88, no. 4, pages 1983–1986, 2000. 71
- [Hashizume 01] T. Hashizume, S. Ootomo, S. Oyama, M. Konishi et H. Hasegawa. *Chemistry and electrical properties of surfaces of GaN and GaN/AlGaN heterostructures*. Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures, vol. 19, page 1675, 2001. 69
- [Hashizume 02] T. Hashizume et R. Nakasaki. *Discrete surface state related to nitrogen-vacancy defect on plasma-treated GaN surfaces*. Applied Physics Letters, vol. 80, page 4564, 2002. 69
- [Hedlund 94] C. Hedlund, H.O. Blom et S. Berg. *Microloading effect in reactive ion etching*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 12, no. 4, pages 1962–1965, 1994. 52
- [Hess 65] G.G. Hess, F.W. Lampe et L.H. Sommer. *An Electron Impact Study of Ionization and Dissociation of Trimethylsilanes*. Journal of the American Chemical Society, vol. 87, no. 23, pages 5327–5333, Décembre 1965. 85, 86

- [Hong 00] M. Hong, K.A. Anselm, J. Kwo, H.M. Ng, J.N. Baillargeon, A.R. Kortan, J.P. Mannaerts, A.Y. Cho, C.M. Lee, J.I. Chyi et T.S. Lay. *Properties of Ga₂O₃(Gd₂O₃)/GaN metal-insulator-semiconductor diodes*. volume 18, pages 1453–1456. AVS, 2000. 71
- [Hu 79] C. Hu. *A parametric study of power MOSFETs*. In PESC'79 ; Power Electronics Specialists Conference, San Diego, Calif., Record.(A80-28892 10-33) Piscataway, NJ, Institute of Electrical and Electronics Engineers, Inc., volume 1, pages 385–395, 1979. 11
- [Huang 06a] W. Huang, T. Khan et T.P. Chow. *Comparison of MOS capacitors on n- and p-type GaN*. Journal of Electronic Materials, vol. 35, pages 726–732, 2006. 10.1007/s11664-006-0129-6. 115
- [Huang 06b] W. Huang, T. Khan et T.P. Chow. *Enhancement-mode n-channel GaN MOSFETs on p and n-GaN/sapphire substrates*. In Power Semiconductor Devices and IC's, 2006. ISPSD 2006. IEEE International Symposium on, pages 1–4. IEEE, 2006. 28, 29, 125, 136
- [Huang 08] W. Huang, T.P. Chow, Y. Niiyama, T. Nomura et S. Yoshida. *Lateral implanted RESURF GaN MOSFETs with BV up to 2.5 kV*. In Power Semiconductor Devices and IC's, 2008. ISPSD'08. 20th International Symposium on, pages 291–294. IEEE, 2008. 28, 29
- [Hung 05] S.C. Hung, Y.K. Su, S.J. Chang, S.C. Chen, L.W. Ji, T.H. Fang, L.W. Tu et M. Chen. *Self-formation of GaN hollow nanocolumns by inductively coupled plasma etching*. Applied Physics A : Materials Science & Processing, vol. 80, no. 8, pages 1607–1610, 2005. 59
- [Hwang 09] G.S. Hwang et K.P. Giapis. *On the origin of the notching effect during etching in uniform high density plasmas*. Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures, vol. 15, no. 1, pages 70–87, 2009. 53
- [Ishikawa 97] H. Ishikawa, S. Kobayashi, Y. Koide, S. Yamasaki, S. Nagai, J. Umezaki, M. Koike et M. Murakami. *Effects of surface treatments and metal work functions on electrical properties at p-GaN/metal interfaces*. Journal of Applied Physics, vol. 81, no. 3, pages 1315–1322, 1997. 130
- [Johnson 00] J.W. Johnson, B. Luo, F. Ren, B.P. Gila, W. Krishnamoorthy, C.R. Abernathy, S.J. Pearton, J.I. Chyi, T.E. Nee, C.M. Lee et C.C. Chuo. *Gd₂O₃/GaN metal-oxide-semiconductor field-effect transistor*. Applied Physics Letters, vol. 77, no. 20, pages 3230–3232, 2000. 72
- [Kent 01] D.G. Kent, K.P. Lee, A.P. Zhang, B. Luo, M.E. Overberg, C.R. Abernathy, F. Ren, K.D. Mackenzie, S.J. Pearton et Y. Nakagawa. *Electrical effects of N₂ plasma exposure on dry-etch damage in p- and n-GaN Schottky diodes*. Solid-State Electronics, vol. 45, no. 10, pages 1837–1842, 2001. 138
- [Kim 01] H. Kim, S.J. Park et H. Hwang. *Thermally oxidized GaN film for use as gate insulators*. Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures, vol. 19, page 579, 2001. 71
- [Kim 02] J. Kim, B. Gila, R. Mehandru, J.W. Johnson, J.H. Shin, K.P. Lee, B. Luo, A. Onstine, C.R. Abernathy, S.J. Pearton et al. *Electrical characterization of GaN metal oxide semiconductor diodes using MgO as the gate oxide*. Journal of the Electrochemical Society, vol. 149, page G482, 2002. 72

- [King 98] S.W. King, J.P. Barnak, M.D. Bremser, K.M. Tracy, C. Ronning, R.F. Davis et R.J. Nemanich. *Cleaning of AlN and GaN surfaces*. Journal of Applied Physics, vol. 84, no. 9, pages 5248–5260, 1998. 131
- [Kozodoy 09] P. Kozodoy, H. Xing, S.P. DenBaars, U.K. Mishra, A. Saxler, R. Perrin, S. Elhamri et W.C. Mitchel. *Heavy doping effects in Mg-doped GaN*. Journal of Applied Physics, vol. 87, no. 4, pages 1832–1835, 2009. 36
- [Kronig 27] R.L. Kronig et H.A. Kramers. *La diffusion de la lumière par les atomes*. Atti Congr. Intern. Fisici Como, vol. 2, pages 545–557, 1927. 108
- [Kyuregyan 89] A.S. Kyuregyan et S.N. Yurkov. *Room-temperature avalanche breakdown voltages of p-n junctions made of Si, Ge, SiC, GaAs, GaP, and InP*. Soviet Physics Semiconductors, 1989. 20
- [Ladroue 10] J. Ladroue, A. Meritan, M. Boufnichel, P. Lefauchaux, P. Ranson et R. Dusart. *Deep GaN etching by inductively coupled plasma and induced surface defects*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 28, page 1226, 2010. 59
- [Lai 06] S.L. Lai, D. Johnson et R. Westerman. *Aspect ratio dependent etching lag reduction in deep silicon etch processes*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 24, page 1283, 2006. 52
- [Lapeyrade 99] M. Lapeyrade, M.P. Besland, C. Meva'a, A. Sibai et G. Hollinger. *Silicon nitride thin films deposited by electron cyclotron resonance plasma-enhanced chemical vapor deposition*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 17, no. 2, pages 433–444, 1999. 127
- [Lee 02] K.W. Lee, D.W. Chou, H.R. Wu, J.J. Huang, Y.H. Wang, M.P. Hounng et S.J. Chang. *GaN MOSFET with liquid phase deposited oxide gate*. Electronics Letters, vol. 38, no. 75, page 829, 2002. 73
- [Lee 95] H. Lee, D.B. Oberman et J.S. Harris. *Reactive ion etching of GaN using CHF₃/Ar and C₂ClF₅/Ar plasmas*. Applied Physics Letters, vol. 67, no. 12, pages 1754–1756, 1995. 54
- [Lee 98] Y.H. Lee, H.S. Kim, G.Y. Yeom, J.W. Lee, M.C. Yoo et T.I. Kim. *Etch characteristics of GaN using inductively coupled Cl/Ar and Cl/BCl plasmas*. Journal of Vacuum Science & Technology A : Vacuum, Surfaces, and Films, vol. 16, page 1478, 1998. 54
- [Lefebvre 04] S. Lefebvre et F. Miserey. *Composants à semi-conducteur pour l'électronique de puissance*. Tec & Doc, 2004. 7, 19
- [Leroux 99] M. Leroux, N. Grandjean, B. Beaumont, G. Nataf, F. Semond, J. Massies et P. Gibart. *Temperature quenching of photoluminescence intensities in undoped and doped GaN*. Journal of Applied Physics, vol. 86, page 3721, 1999. 35
- [Levinshtein 01] M.E. Levinshtein, S.L. Rumyantsev et M. Shur. *Properties of Advanced Semiconductor Materials : GaN, AlN, InN, BN, SiC, SiGe*. Wiley-Interscience, 2001. 67
- [Lin 06a] L. Lin, Y. Luo, P.T. Lai et K.M. Lau. *Effects of oxidation temperature on Ga₂O₃ film thermally grown on GaN*. In Electron Devices and Solid-State Circuits, 2005 IEEE Conference on, pages 605–608. IEEE, 2006. 124

- [Lin06b] L.M. Lin, Y. Luo, P.T. Lai et K.M. Lau. *Influence of oxidation and annealing temperatures on quality of Ga₂O₃ film grown on GaN*. Thin Solid Films, vol. 515, no. 4, pages 2111–2115, 2006. 124
- [Lin94] M.E. Lin, Z.F. Fan, Z. Ma, L.H. Allen et H. Morkoç. *Reactive ion etching of GaN using BCl₃*. Applied Physics Letters, vol. 64, no. 7, pages 887–888, 1994. 54
- [Lindhard63] J. Lindhard, M. Scharff et H.E. Schiøtt. *Range concepts and heavy ion ranges (Notes on atomic collisions, II)*. Kgl. Danske Videnskab. Selskab. Mat. Fys. Medd., vol. 33, no. 14, 1963. 36
- [Lønnum86] L.F. Lønnum et J.S. Johannessen. *Dual-frequency modified C/V technique*. Electron. Lett., vol. 22, no. 9, pages 456–457, Avril 1986. 105
- [Lorenz99] L. Lorenz, G. Deboy, A. Knapp et M. Marz. *COOLMOS—A new milestone in high voltage power MOS*. In Proc. ISPSD, volume 99, pages 3–10, 1999. 10, 14
- [Loualiche89] S. Loualiche, A. Ginoudi, H. L’Haridon, M. Salvi, A. Le Corre, D. Lecrosnier et P.N. Favennec. *Schottky diode and field-effect transistor on InP*. Appl. Phys. Lett., vol. 54, no. 13, pages 1238–1240, Mars 1989. 74
- [Luo01] B. Luo, J.W. Johnson, F. Ren, K.H. Baik et S.J. Pearton. *Electrical effects of plasma enhanced chemical vapor deposition of SiN_x on GaAs Schottky rectifiers*. Journal of Applied Physics, vol. 90, no. 9, pages 4800–4804, 2001. 138
- [Luo02] B. Luo, J.W. Johnson, F. Ren, K.W. Baik et S.J. Pearton. *Effect of plasma enhanced chemical vapor deposition of SiN_x on n-GaN Schottky rectifiers*. Solid-State Electronics, vol. 46, no. 5, pages 705–710, 2002. 138
- [Ma03] H.L. Ma, Y.G. Yang, C.S. Xue, H.Z. Zhuang, X.T. Hao et J. Ma. *Structure and luminescence of GaN films by sputtering post-annealing-reaction technique*. Diamond and Related Materials, vol. 12, no. 8, pages 1402–1405, 2003. 131
- [Matocha02a] K. Matocha, T.P. Chow et R.J. Gutmann. *Positive flatband voltage shift in MOS capacitors on n-type GaN*. IEEE Electron Device Letters, vol. 23, no. 2, pages 79–81, 2002. 68, 99
- [Matocha02b] K. Matocha, TP Chow et RJ Gutmann. *Positive flatband voltage shift in MOS capacitors on n-type GaN*. Electron Device Letters, IEEE, vol. 23, no. 2, pages 79–81, 2002. 100
- [Matocha03] K. Matocha, R.J. Gutmann et T.P. Chow. *Effect of annealing on GaN-insulator interfaces characterized by metal-insulator-semiconductor capacitors*. Electron Devices, IEEE Transactions on, vol. 50, no. 5, pages 1200–1204, 2003. 135
- [Matocha05] K. Matocha, T.P. Chow et R.J. Gutmann. *High-voltage normally off GaN MOSFETs on sapphire substrates*. IEEE Transactions on Electron Devices, vol. 52, no. 1, 2005. 67
- [Matsunami02] H. Matsunami. *Progress in wide bandgap semiconductor SiC for power devices*. In Power Semiconductor Devices and ICs, 2000. Proceedings. The 12th International Symposium on, pages 3–9. IEEE, 2002. 9
- [Meneghesso00] G. Meneghesso, A. Chini, E. Zanoni, M. Manfredi, M. Pavesi, B. Boudart et C. Gaquiere. *Diagnosis of trapping phenomena in GaN MESFETs*. pages 389–392, 2000. 68

- [Meneghesso 02] G. Meneghesso, A. Chini, E. Zanoni, M. Manfredi, M. Pavesi, B. Boudart et C. Gaquiere. *Diagnosis of trapping phenomena in GaN MESFETs*. In Electron Devices Meeting, 2000. IEDM Technical Digest. International, pages 389–392. IEEE, 2002. 102
- [Morancho 04] F. Morancho. *De nouvelles limites pour le compromis « résistance passante spécifique/tenue en tension » des composants unipolaires de puissance*. Habilitation à Diriger des Recherches, Université Paul Sabatier - Toulouse III (Sciences), Toulouse, 2004. 12
- [Nakagawa 08] A. Nakagawa, Y. Kawaguchi et K. Nakamura. *Silicon limit electrical characteristics of power devices and Ics*. 2008. 7, 18
- [Nakamura 92] S. Nakamura, T. Mukai et M. Senoh. *Si- and Ge-doped GaN films grown with GaN buffer layers*. Jpn. J. Appl. Phys. Vol, vol. 31, pages 2883–2888, 1992. 35
- [Nakamura 95] S. Nakamura, M. Senoh, N. Iwasa et S.I. Nagahama. *High-brightness In-GaN blue, green and yellow light-emitting diodes with quantum well structures*. Japanese Journal of Applied Physics Part 2 Letters, vol. 34, pages 797–797, 1995. 27
- [Nakano 02] Y. Nakano et T. Jimbo. *Interface properties of SiO₂/n-GaN metal-insulator-semiconductor structures*. Applied Physics Letters, vol. 80, no. 25, pages 4756–4758, 2002. 67
- [Nakano 03a] Y. Nakano et T. Jimbo. *Interface properties of thermally oxidized n-GaN metal-oxide-semiconductor capacitors*. Applied Physics Letters, vol. 82, page 218, 2003. 71
- [Nakano 03b] Y. Nakano, T. Kachi et T. Jimbo. *Inversion behavior in thermally oxidized p-GaN metal-oxide-semiconductor capacitors*. Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures, vol. 21, no. 5, pages 2220–2222, 2003. 137
- [Nakasaki 00] R. Nakasaki, T. Hashizume et H. Hasegawa. *Insulator-GaN interface structures formed by plasma-assisted chemical vapor deposition*. Physica E : Low-dimensional Systems and Nanostructures, vol. 7, no. 3-4, pages 953–957, 2000. 68, 69
- [Nesbey 64] J.R. Mac Nesbey et H. Okabe. Advances in Photochemistry, volume 3. John Wiley & Sons. Inc., 1964. 74
- [Nicollian 05] E.H. Nicollian et A. Goetzberger. *Lateral AC current flow model for metal-insulator-semiconductor capacitors*. Electron Devices, IEEE Transactions on, vol. 12, no. 3, pages 108–117, 2005. 122
- [Nicollian 67] E.H. Nicollian et A. Goetzberger. *The Si-SiO₂ Interface-Electrical Properties as Determined by the Metal-Insulator-Silicon Conductance Technique*. The Bell System Technical Journal, 1967. 109
- [Nicollian 82] E.H. Nicollian et J.R. Brews. MOS (metal oxide semiconductor) physics and technology. John Wiley and Sons, 1982. 87, 94, 107, 108
- [Nomura 08] T. Nomura, H. Kambayashi, Y. Niiyama, S. Otomo et S. Yoshida. *High-temperature enhancement mode operation of n-channel GaN MOSFETs on sapphire substrates*. Solid-State Electronics, vol. 52, no. 1, pages 150–155, 2008. 28

- [Ohl52] R.S. Ohl. *Properties of ionic bombarded silicon*. Bell System Tech. J, vol. 31, page 104, 1952. 36
- [Otake07] H. Otake, S. Egami, H. Ohta, Y. Nanishi et H. Takasu. *GaN-Based Trench Gate Metal Oxide Semiconductor Field Effect Transistors with Over $100 \text{ cm}^{-2} \cdot \text{V}^{-1} \cdot \text{s}^{-1}$ Channel Mobility*. Japanese Journal of Applied Physics Part 2 Letters, vol. 46, no. 25/28, page 599, 2007. 29
- [Otake08] H. Otake, K. Chikamatsu, A. Yamaguchi, T. Fujishima et H. Ohta. *Vertical GaN-based trench gate metal oxide semiconductor field-effect transistors on GaN bulk substrates*. Applied Physics Express, vol. 9, no. 900, pages 1–3, 2008. 29
- [Ould-Metidji03] Y. Ould-Metidji, L. Bideux, D. Baca, B. Gruzza et V. Matolin. *Nitridation of GaAs (1 0 0) substrates and Ga/GaAs systems studied by XPS spectroscopy*. Applied Surface Science, vol. 212, pages 614–618, 2003. 130
- [Pankove74] J.I. Pankove et J.A. Hutchby. *Photoluminescence of Zn-implanted GaN*. Applied Physics Letters, vol. 24, no. 6, pages 281–283, 1974. 40
- [Pankove76] J.I. Pankove et J.A. Hutchby. *Photoluminescence of ion-implanted GaN*. Journal of Applied Physics, vol. 47, no. 12, pages 5387–5390, 1976. 40
- [Passlak09] M. Passlak, R. Droopad, P. Fejes et W. Lingquan. *Electrical Properties of $\text{Ga}_2\text{O}_3/\text{GaAs}$ Interfaces and GdGaO Dielectrics in GaAs-Based MOSFETs*. IEEE electron device letters, vol. 30, no. 1, pages 2–4, 2009. 124
- [Pearton00a] S.J. Pearton. Processing of wide band gap semiconductors. William Andrew publishing, 2000. 40
- [Pearton00b] S.J. Pearton, F. Ren, A.P. Zhang et K.P. Lee. *Fabrication and performance of GaN electronic devices*. Materials Science and Engineering : R : Reports, vol. 30, no. 3-6, pages 55–212, 2000. 67, 68, 113
- [Pearton06] S.J. Pearton, C.R. Abernathy et F. Ren. Gallium nitride processing for electronics, sensors and spintronics. Springer Verlag, 2006. 55
- [Pearton99] S.J. Pearton, J.C. Zolper, R.J. Shul et F. Ren. *GaN : Processing, defects, and devices*. Journal of Applied Physics, vol. 86, no. 1, pages 1–78, 1999. 56
- [Perlin95] P. Perlin, T. Suski, H. Teisseyre, M. Leszczynski, I. Grzegory, J. Jun, S. Porowski, P. Bogusławski, J. Bernholc et J.C. et autres Chervin. *Towards the identification of the dominant donor in GaN*. Physical review letters, vol. 75, no. 2, pages 296–299, 1995. 34
- [Ping94] A.T. Ping, I. Adesida, A. Khan et J.N. Kuznia. *Reactive ion etching of gallium nitride using hydrogen bromide plasmas*. Electronics Letters, vol. 30, no. 22, pages 1895–1897, 1994. 54
- [Popovici98] G. Popovici, H. Morkoç et S.M. Noor. Deposition and properties of group iii nitrides by molecular beam epitaxy. Oxford, 1998. 35
- [Rahimo01] M. Rahimo, W. Lukasch, C. von Arx, A. Kopta, R. Schnell, S. Dewar et S. Linder. *Novel Soft-Punch-Through (SPT) 1700 V IGBT Sets Benchmark on Technology Curve*. In Proc. PCIM, page 393, 2001. 16
- [Ramachandran99] V. Ramachandran, R.M. Feenstra, W.L. Sarney, L. Salamanca-Riba, J.E. Northrup, L.T. Romano et D.W. Greve. *Inversion of wurtzite GaN (0001) by exposure to magnesium*. Applied Physics Letters, vol. 75, page 808, 1999. 36

- [Readinger 99] E.D. Readinger, S.D. Wolter, D.L. Waltemyer, J.M. Delucca, S.E. Mohney, B.I. Prenitzer, L.A. Giannuzzi et R.J. Molnar. *Wet thermal oxidation of GaN*. Journal of Electronic Materials, vol. 28, no. 3, pages 257–260, 1999. 70, 71
- [Ren 99] F. Ren, S.J. Pearton, C.R. Abernathy, A. Baca, P. Cheng, R.J. Shul, S.N.G. Chu, M. Hong, J.R. Lothian et M.J. Schurman. *GaN metal oxide semiconductor field effect transistors*. Electronics Letters, 1999. 72
- [Rotter 01] T. Rotter, R. Ferretti, D. Mistele, F. Fedler, H. Klausning, J. Stemmer, O.K. Semchinova, J. Aderhold et J. Graul. *Electrical properties of photoanodically generated thin oxide films on n-GaN*. Journal of Crystal Growth, vol. 230, no. 3-4, pages 602–606, 2001. 70, 71
- [Sawada 98] M. Sawada, T. Sawada, Y. Yamagata, K. Imai, H. Kimura, M. Yoshino, K. Iizuka et H. Tomozawa. *Electrical characterization of n-GaN Schottky and PCVD-SiO₂/n-GaN interfaces*. Journal of Crystal Growth, vol. 189, pages 706–710, 1998. 67
- [Schaepkens 98] M. Schaepkens et G.S. Oehrlein. *Asymmetric microtrenching during inductively coupled plasma oxide etching in the presence of a weak magnetic field*. Applied Physics Letters, vol. 72, no. 11, pages 1293–1295, 1998. 56
- [Shockley 57] W. Shockley. *Forming semiconductive devices by ionic bombardment*. Brevet U.S. 2787564, 1957. 36
- [Shul 00] R.J. Shul, L. Zhang, A.G. Baca, C.G. Willison, J. Han, S.J. Pearton et F. Ren. *Inductively coupled plasma-induced etch damage of GaN p-n junctions*. volume 18, pages 1139–1143, 2000. 138
- [Shul 98] R.J. Shul, C.G. Willison, M.M. Bridges, J. Han, J.W. Lee, S.J. Pearton, C.R. Abernathy, J.D. Mackenzie et S.M. Donovan. *High-density plasma etch selectivity for the III-V nitrides*. Solid-State Electronics, vol. 42, no. 12, pages 2269–2276, 1998. 55
- [Shur 99] M.S. Shur, A.D. Bykhovski et R. Gaska. *Pyroelectric and Piezoelectric properties of GaN-based materials*. GaN and related alloys, 1999. 99, 102, 103
- [Song 01] JJ Song, W. Shan et Oklahoma State Univ Stillwater Center For Laser Research. *Optical properties and lasing in GaN*. Rapport technique, 2001. 35
- [Stoltz 04] A.J. Stoltz, J.D. Benson, J.B. Varesi, M. Martinka, M.J. Sperry, A.W. Kaleczyc, L.A. Almeida, P.R. Boyd et J.H. Dinan. *Macro-loading effects of electron-cyclotron resonance etched II–VI materials*. Journal of Electronic Materials, vol. 33, no. 6, pages 684–689, 2004. 52
- [Sun 80] S.C. Sun et J.D. Plummer. *Modeling of the on-resistance of LDMOS, VDMOS, and VMOS power transistors*. Electron Devices, IEEE Transactions on, vol. 27, no. 2, pages 356–367, 1980. 10
- [Sze 81] S.M. Sze. Physics of semiconductor devices. John Wiley and Sons, second édition, 1981. 38, 67, 87, 91
- [Takahagi 88] T. Takahagi, I. Nagai, A. Ishitani, H. Kuroda et Y. Nagasawa. *The formation of hydrogen passivated silicon single-crystal surfaces using ultraviolet cleaning and HF etching*. J. Appl. Phys., vol. 64, no. 7, pages 3516–3521, Octobre 1988. 74
- [Terman 62] L.M. Terman. *An investigation of surface states at a silicon/silicon oxide interface employing metal-oxide-silicon diodes*. Solid-State Electronics, vol. 5, no. 5, pages 285–299, 1962. 108

- [Theil 94] J.A. Theil, J.G. Brace et R.W. Knoll. *Carbon content of silicon oxide films deposited by room temperature plasma enhanced chemical vapor deposition of hexamethyldisiloxane and oxygen*. In J. Vac. Sci. Technol. A, volume 12, pages 1365–1370, Orlando, Florida (USA), Juillet 1994. AVS. 86
- [Therrien 00] R. Therrien, G. Lucovsky et R. Davis. *Charge redistribution at GaN-Ga₂O₃ interfaces : a microscopic mechanism for low defect density interfaces in remote-plasma-processed MOS devices prepared on polar GaN faces*. Applied Surface Science, vol. 166, no. 1-4, pages 513–519, 2000. 69, 72
- [Therrien 98] R. Therrien. *Growth and characterization of gate insulators on gallium nitride for metal-insulator-semiconductor-field-effect transistors*. Thèse, North Carolina State University, 1998. 69
- [Tu 00] L.W. Tu, W.C. Kuo, K.H. Lee, P.H. Tsao, C.M. Lai, A.K. Chu et J.K. Sheu. *High-dielectric-constant Ta₂O₅/n-GaN metal-oxide-semiconductor structure*. Applied Physics Letters, vol. 77, no. 23, pages 3788–3790, 2000. 71
- [Tu 01] L.W. Tu, P.H. Tsao, K.H. Lee, I. Lo, S.J. Bai, C.C. Wu, K.Y. Hsieh et J.K. Sheu. *Polymer PBT/n-GaN metal-insulator-semiconductor structure*. Applied Physics Letters, vol. 79, page 4589, 2001. 71
- [Ueda 05] H. Ueda, M. Sugimoto, T. Uesugi, O. Fujishima et T. Kachi. *High current operation of GaN power HEMT*. In Power Semiconductor Devices and ICs, 2005. Proceedings. ISPSD'05. The 17th International Symposium on, pages 311–314. IEEE, 2005. 28
- [Volman 63] D.H. Volman. *Advances in Photochemistry*, volume 1. John Wiley & Sons. Inc., 1963. 74
- [Wager 85] F. Wager et C.W. Wilmsen. *Physics and chemistry of iii-v compound semiconductor interfaces*. Plenum Press, New York, 1985. 113
- [Walker 00] M. Walker, K.M. Baumgärtner, J. Feichtinger, M. Kaiser, A. Schulz et E. Räu chle. *Silicon oxide films from the Plasmodul*. Vacuum, vol. 57, no. 4, pages 387–397, Juin 2000. 86
- [Wells 02] T. Wells, M.M. El-Gomati, J. Wood et S. Johnson. *Low temperature reactive ion etching of silicon with SF₆O₂ plasmas*. In Vacuum Microelectronics Conference, 1996. IVMC'96., 9th International, pages 349–353. IEEE, 2002. 53
- [Wilson 95] R.G. Wilson, S.J. Pearton, C.R. Abernathy et J.M. Zavada. *Thermal stability of implanted dopants in GaN*. Applied Physics Letters, vol. 66, no. 17, pages 2238–2240, 1995. 41
- [Wolf 86] S. Wolf et R.N. Tauber. *Silicon Processing for the VLSI Era*. Lattice Press, Process Technology, vol. 1, 1986. 37
- [Wolter 97a] S.D. Wolter, B.P. Luther, D.L. Waltemyer, C. Onneby, S.E. Mohny et R.J. Molnar. *X-ray photoelectron spectroscopy and x-ray diffraction study of the thermal oxide on gallium nitride*. Applied Physics Letters, vol. 70, no. 16, pages 2156–2158, 1997. 70
- [Wolter 97b] S.D. Wolter, B.P. Luther, D.L. Waltemyer, C. Onneby, S.E. Mohny et R.J. Molnar. *X-ray photoelectron spectroscopy and x-ray diffraction study of the thermal oxide on gallium nitride*. Applied Physics Letters, vol. 70, no. 16, pages 2156–2158, 1997. 132

- [Wolter 98] S.D. Wolter, S.E. Mohny, H. Venugopalan, A.E. Wickenden et D.D. Koleske. *Kinetic study of the oxidation of gallium nitride in dry air*. Journal of the Electrochemical Society, vol. 145, page 629, 1998. 70
- [Wu 03] H.R. Wu, K.W. Lee, T.B. Nian, D.W. Chou, J.J. Wu, Y.H. Wang, M.P. Houn, P.W. Sze, Y.K. Su, S.J. Chang, C.H. Ho, C.I. Chiang, Y.T. Chern, F.S. Juang, T.C. Wen, W.I. Lee et J.I. Chyi. *Liquid phase deposited SiO₂ on GaN*. Materials Chemistry and Physics, vol. 80, no. 1, pages 329–333, 2003. 69
- [Xiao 94] Q. Xiao et J.J. Derby. *Heat transfer and interface inversion during the Czochralski growth of yttrium aluminum garnet and gadolinium gallium garnet*. Journal of Crystal Growth, vol. 139, no. 1-2, pages 147–157, 1994. 67
- [Xu 01] X. Xu, H. Liu, C. Shi, Y. Zhao, S. Fung et C.D. Beling. *Residual donors and compensation in metalorganic chemical vapor deposition as-grown n-GaN*. Journal of Applied Physics, vol. 90, page 6130, 2001. 35
- [Yim 73] W.M. Yim, E.J. Stofko, P.J. Zanzucchi, J.I. Pankove, M. Ettenberg et S.L. Gilbert. *Epitaxially grown AlN and its optical band gap*. Journal of Applied Physics, vol. 44, page 292, 1973. 67
- [Yoder 96] M.N. Yoder. *Wide bandgap semiconductor materials and devices*. IEEE Transactions on Electron Devices, vol. 43, no. 10, pages 1633–1636, 1996. 67
- [Yoshida 01] H. Yoshida, T. Urushido, H. Miyake et K. Hiramatsu. *Formation of GaN Self-Organized Nanotips by Reactive Ion Etching*. Japanese Journal of Applied Physics, vol. 40, no. Part 2, No. 12A, pages L1301–L1304, 2001. 59
- [Yoshida 06] S. Yoshida, J. Li, H. Takehara, H. Kambayashi et N. Ikeda. *Fabrication of AlGaN/GaN HFET with a high breakdown voltage of over 1050 V*. In Power Semiconductor Devices and IC's, ISPSD 2006. IEEE International Symposium on, pages 1–4, 2006. 28
- [Yu 99] E.T. Yu, X.Z. Dang, P.M. Asbeck, S.S. Lau et G.J. Sullivan. *Spontaneous and piezoelectric polarization effects in III–V nitride heterostructures*. Journal of Vacuum Science & Technology B : Microelectronics and Nanometer Structures, vol. 17, page 1742, 1999. 99
- [Zolper 96] J.C. Zolper, M.H. Crawford, S.J. Pearton, C.R. Abernathy, C.B. Vartuli, C. Yuan et R.A. Stall. *Ion implantation and rapid thermal processing of III–V nitrides*. Journal of Electronic Materials, vol. 25, no. 5, pages 839–844, 1996. 39
- [Zolper 98] J.C. Zolper, J. Han, R.M. Biefeld, S.B. Van Deusen, W.R. Wampler, D.J. Reiger, S.J. Pearton, J.S. Williams, H.H. Tan et R.F. et autres Karlicek. *Si-implantation activation annealing of GaN up to 1400 °C*. Journal of electronic materials, vol. 27, no. 4, pages 179–184, 1998. 44, 47

Listes des publications

Revues

E. Al Alam, I. Cortes, M.-P. Besland, A. Goullet, L. Lajaunie, P. Regreny, Y. Cordier, J. Brault, A. Cazarré, K. Isoird, G. Sarabayrouse et F. Morancho. *Effect of surface preparation and interfacial layer on the quality on GaN/SiO₂ interfaces*. Journal of Applied Physics, vol. 109, Issue 7, 2011. Accepté mais pas encore publié.

Congrès internationaux

E. Al Alam, I. Cortes, M.-P. Besland, P. Regreny, A. Goullet, F. Morancho, A. Cazarré, Y. Cordier, K. Isoird et F. Olivié. *Comparison of GaN-based MOS structures with different interfacial layer treatments*. Microelectronics Proceedings (MIEL), 27th International Conference on Microelectronics, pages 459–462, 2010.

I. Cortes, E. Al Alam, M.-P. Besland, P. Regreny, F. Morancho, A. Cazarré, Y. Cordier, A. Goullet et K. Isoird. *Analysis of the C-V characteristic SiO₂/GaN MOS capacitors*. Electron Devices, 2009. CDE 2009. Spanish Conference on, pages 254–257, 2009.

Congrès nationaux

E. Al Alam, T. Begou, A. Goullet, A. Cazarré, I. Cortes, F. Olivié, P. Regreny, J. Brault, Y. Cordier, F. Morancho et M.-P. Besland. *Préparation de surface GaN par procédé plasma : Analyse par XPS*. Matériaux, Nantes, France, 18 au 22 octobre 2010.

E. Al Alam, F. Morancho et A. Cazarré. *Conception de transistors MOS latéraux de puissance en GaN*. REE, Revue de l'électricité et de l'électronique, Congrès de la Tribune des Jeunes Chercheurs, Toulouse, France, 2010.

E. Al Alam, F. Morancho, M.-P. Besland, P. Regreny, A. Goullet, A. Cazarré, I. Cortes, F. Olivié et Y. Cordier. *Conception de transistors MOS latéraux de puissance en GaN*. Journées Surfaces et Interfaces, Nantes, France, 27 au 29 janvier 2010.

E. Al Alam, F. Morancho, I. Cortes, A. Cazarré, M.-P. Besland, P. Regreny, Y. Cordier, A. Goullet et K. Isoird. *Analyse de la caractéristique C-V de la capacité MOS dans SiO₂/GaN*. Journées Nationales du Réseau Doctoral Micro-nano technologies, Lyon, France, 17 au 20 mai 2009.

E. Al Alam, A. Cazarré, F. Morancho, I. Cortes, K. Isoird, Y. Cordier et J.C. Marrot. *Étude et réalisation de dispositifs MOS de puissance sur GaN pour applications haute tension et haute température*. 12^{èmes} Journées Nano, Micro et optoélectronique, Ile d'Oléron, France, 3 au 6 Juin 2008.

E. Al Alam, A. Cazarré, F. Morancho, K. Isoird et Y. Cordier. *Le Nitrure de Gallium : un matériau d'avenir pour la conception de composants de puissance haute tension et haute température*. Conférence sur les Matériaux du Génie Électrique, Toulouse, France, 15 et 16 Mai 2008.

Développement de briques technologiques pour la réalisation de transistors MOS de puissance en Nitrure de Gallium

Résumé : Les potentialités du nitrure de gallium (GaN), semiconducteur à large bande interdite, en font un matériau particulièrement intéressant en électronique de puissance, notamment pour des applications haute tension, haute température et haute fréquence. L'objectif de ce travail de thèse était de développer les briques technologiques nécessaires à la réalisation de transistors MOS de puissance en nitrure de gallium (GaN). Après avoir évalué, dans premier temps, les bénéfices que pourrait apporter le nitrure de gallium en électronique de puissance, nous avons en effet opté pour la réalisation d'un interrupteur MOS *normally-off* en GaN, interrupteur indispensable dans de nombreuses applications de l'électronique de puissance.

La réalisation d'un tel dispositif passe par l'étape critique du dépôt du diélectrique de grille sur le semiconducteur, qui constitue la démarche universelle pour stabiliser et améliorer les performances d'un transistor. Le contrôle de la qualité de l'interface « diélectrique / GaN » est donc une étape fondamentale car elle influe sur les propriétés électriques du composant. Ce contrôle comprend le traitement de surface du semiconducteur, la formation de la couche interfaciale et le dépôt du diélectrique. Nous montrons qu'une étape d'oxydation du GaN sous UV, combinée à une oxydation plasma avant le dépôt du diélectrique, permet d'optimiser l'état de surface et de minimiser les contaminations à l'interface. Les mesures électriques, réalisées pour déterminer la densité de charges piégées à l'interface diélectrique / GaN ou dans le diélectrique, montrent des différences significatives liées au type de croissance du GaN (MBE ou MOCVD) et en particulier au type de dopage N ou P du substrat GaN. Des corrélations entre la physico-chimie d'interface et les propriétés électriques des structures sont illustrées.

De plus, d'autres étapes technologiques nécessaires à la fabrication d'un MOSFET sur GaN ont été étudiées, en particulier les implantations ioniques de type N et P et la gravure ionique.

Les résultats obtenus sur ces différentes briques technologiques permettront, dans un futur proche, la conception de transistors MOS de puissance en GaN, bien qu'il reste encore des défis scientifiques et technologiques à relever avant d'obtenir l'interrupteur de puissance idéal, c'est-à-dire un interrupteur normalement ouvert (*normally-off*), faibles pertes, forte puissance, haute fréquence et haute température.

Mots clés : Nitrure de Gallium, structures MOS, dépôt du diélectrique, implantation ionique, gravure RIE

Development of a technological process with the purpose of fabricating a Gallium Nitride power MOS transistor

Abstract : Gallium Nitride (GaN) semiconductor is one of the most promising materials for new power devices generation thanks to its outstanding material properties for high voltage, temperature and frequency applications.

The higher and higher efficiency demanded in future switch power applications requires the investment on *normally-off* transistors in GaN substrates. Hence, the main objective of this thesis was the development and optimization of a technological process with the purpose of fabricating a GaN power MOS transistor. Then, a first definition of the *normally-off* GaN power transistor design has been carried out after an extended evaluation of the state-of-the-art.

The gate dielectric deposition technological step which gives the quality of the dielectric / GaN interface is the cornerstone of a high performance GaN power transistor. This important step includes the GaN surface preparation, the formation of an interface layer and the subsequent deposition of the dielectric. We have observed that an UV-oxidation step combined with plasma oxidation before the dielectric deposition highly improves the GaN surface quality and minimizes the concentration of contaminants in the dielectric / GaN interface. Besides, measurements performed in fabricated MOS structures to determine the interface trap density of the obtained dielectric / GaN have shown significant differences related to the epitaxial growth type (MBE or MOCVD), especially to the type (N or P) and doping concentration of the GaN substrate. Correlations between the physical-chemistry of the interface and the electrical properties of MOS structures are also investigated in this work.

In addition, other necessary technological steps for the fabrication of a GaN MOSFET have been analysed, especially those concerning the N and P type ionic implantation and the reactive-ion etching.

All the results presented in this work will allow, in the near future, the design of high quality *normally-off* power MOS transistors in GaN substrate. However, there are still have scientific and technological challenges to overcome before obtaining the high efficiency power switch demanded in future switch applications.

Keywords : Gallium Nitride, MOS structures, dielectric deposition, ionic implantation, reactive-ion etching
