

Sistema de armazenamento e geração de energia para locais de consumo remotos

DIEGO HENRIQUE SCHECHTEL

novembro de 2016

SISTEMA DE ARMAZENAMENTO E GERAÇÃO DE ENERGIA PARA LOCAIS DE CONSUMO REMOTOS

DIEGO HENRIQUE SCHECHTEL



Departamento de Engenharia Electrotécnica

Mestrado em Engenharia Electrotécnica e de Computadores

Área de Especialização em Automação e Sistemas

2016

Relatório elaborado para satisfação parcial dos requisitos da Unidade Curricular de
Tese/Dissertação do Mestrado em Engenharia Electrotécnica e de Computadores

Candidato: Diego Henrique Schechtel, Nº 1151478, 1151478@isep.ipp.pt

Orientação científica: Doutor Rui Miguel Monteiro de Brito, rmb@isep.ipp.pt

Coorientação científica: Doutora Fernanda Cristina Corrêa, fernandacorrea@utfpr.edu.br



Departamento de Engenharia Electrotécnica

Mestrado em Engenharia Electrotécnica e de Computadores

Área de Especialização em Automação e Sistemas

2016

Dedico este trabalho a minha família, em especial aos meus pais, que não mediram esforços para que eu pudesse alcançar os meus sonhos.

Agradecimentos

Agradeço, primeiramente, a Deus por me dar força para persistir nas horas difíceis.

Agradeço aos meus pais, pelo amor, incentivo e dedicação que tiveram comigo ao longo de toda a minha vida. Vocês sempre serão meus exemplos de vida, amo vocês do fundo do meu coração.

Ao meu orientador, professor Doutor Rui Miguel Monteiro de Brito, pela paciência e orientações dadas ao longo do desenvolvimento desta dissertação.

A minha coorientadora, professora Doutora Fernanda Cristina Corrêa, pela ajuda e disponibilidade oferecida mesmo estando tão longe.

Agradeço também aos meus amigos Denis e Guilherme, que compartilharam comigo a experiência de estudar e morar em outro país, pela amizade e companheirismo neste ano que se mostrou um grande desafio a todos nós. Sem essa amizade o caminho trilhado seria mais difícil.

E agradeço as instituições UTFPR e ISEP, por terem me oferecido essa grande oportunidade.

Resumo

Este trabalho propõe o uso do conversor *Back to Back* para manter a tensão constante na carga em situações em que a rede sofre com oscilações ou quedas de tensão. Para isso o conversor terá em seu barramento CC um sistema de armazenamento baseado em baterias que será capaz de alimentar a carga por um período de tempo até que a situação da rede se normalize. A escolha do conversor *Back to Back* partiu do princípio de que este é capaz de fornecer à carga a energia armazenada na bateria independentemente da situação em que a rede elétrica se encontra. O trabalho apresenta um estudo geral das componentes necessários para a implementação do conversor. É feito um estudo do fluxo de potência entre a rede e o conversor para que a fator de potência visto pela rede seja unitário. É apresentado um método de sincronismo com a rede para que o conversor possa trabalhar com o fluxo bidirecional de potência.

As análises são feitas através de simulação em duas situações diferentes, primeiro o conversor é analisado sobre as condições normais de funcionamento da rede. Para isto são utilizados tipos de cargas diferentes. A segunda análise é feita sobre as falhas da rede, onde é analisado o comportamento da tensão e da corrente sobre a carga.

Para colocar em prática os conceitos estudados neste trabalho, é implementado um inversor que utiliza o ângulo estimado da rede para gerar sua frequência de trabalho.

Palavras-Chave

Retificador PWM, Inversor PWM, Conversores de potência, *Back to Back*, Qualidade de energia.

Abstract

This work proposes the use of the converter Back to Back to maintain constant the voltage in the load on situations when the grid suffers from fluctuations or voltage drops. For this, the converter will have on your DC bus a storage system based on batteries that will able to supply the load for a period of time until the grid situation return to normal. The Back to Back converter choice came from this converter is able to provide to the load the energy stored in the battery regardless of the situation grid is. The work presents a general survey of components required to implement the converter. It made a study of the power flow between the grid and the converter to the power factor seen by the grid to be unitary. It is presented a synchronization method whit the grid to able the converter to work with the bidirectional power flow.

Analyses are done using simulation in two different situations, the first analyses are make with the converter working under a normal grid operation. To this we are used different types of load. The second analysis was made regarding the network failures, where the behavior of the voltage and current on the load is analysed.

To put into particle the concepts studied, an inverter is implemented that uses the estimated angle of the grid to generate its working frequency.

Keywords

PWM rectifier, PWM inverter, Power converters, Back to Back, Power quality.

Índice

AGRADECIMENTOS.....	I
RESUMO	III
ABSTRACT	V
ÍNDICE DE FIGURAS.....	IX
ÍNDICE DE TABELAS	XV
ACRÓNIMOS.....	XVII
1. INTRODUÇÃO	1
1.1.CONTEXTUALIZAÇÃO.....	2
1.2.OBJETIVO	3
1.3.CALENDARIZAÇÃO	4
1.4.ORGANIZAÇÃO DO TRABALHO.....	4
2. ESTADO DA ARTE	7
2.1.FILTROS PASSIVOS.....	7
2.2.FILTROS ATIVOS.....	8
2.3.FONTES ININTERRUPTAS DE POTÊNCIA	13
2.4.CONVERSORES CA-CC-CA.....	16
2.5.ESCOLHA DO SISTEMA UTILIZADO.....	19
3. TRANSFORMADAS DE CLARKE E PARK	21
3.1.TRANSFORMADA DE CLARKE	23
3.2.TRANSFORMADA DE PARK	26
4. FUNCIONAMENTO DOS CONVERSORES CA-CC-CA.....	33
4.1.CONVERSORES CA-CC	34
4.2.CONTROLE DO FLUXO DE POTÊNCIA.....	46
5. SINCRONISMO COM A REDE.....	53
5.1. PLL	54
5.2.SRF PLL NO PSIM	58
6. TÉCNICAS DE MODULAÇÃO	63
6.1.MODULAÇÃO SENOIDAL POR LARGURA DE PULSO (SPWM).....	64
6.2.MODULAÇÃO POR VETOR DE ESPAÇO.....	68

6.3. MODULAÇÃO POR INJEÇÃO DE HARMÔNICO ÍMPAR DE TERCEIRA ORDEM	75
6.4. ESCOLHA DO MÉTODO DE MODULAÇÃO	77
7. ANÁLISE DE RESULTADOS.....	79
7.1. SIMULAÇÕES.....	79
7.2. PLL.....	88
7.3. INVERSOR	93
7.4. CONVERSOR BACK TO BACK.....	101
7.5. FALHAS DA REDE.....	107
7.6. MODELO DISCRETO	114
7.7. SRF PLL IMPLEMENTAÇÃO PRÁTICA.....	119
7.8. IMPLEMENTAÇÃO DO INVERSOR	125
8. CONCLUSÃO E TRABALHOS FUTUROS.....	145
8.1. TRABALHOS FUTUROS	147
REFERÊNCIAS DOCUMENTAIS	149
ANEXO A. CÓDIGO C PSIM	155

Índice de Figuras

Figura 1 Filtros passivos, (a) primeira ordem, (b) segunda ordem, (c) terceira ordem [5].	8
Figura 2 Esquema simplificado de um filtro ativo série [7].	10
Figura 3 Funcionamento de um filtro ativo série. Imagem modificada de [4].	10
Figura 4 Esquema simplificado de um filtro ativo paralelo (shunt) [5].	11
Figura 5 Funcionamento de um filtro ativo paralelo. Imagem modificada de [4].	11
Figura 6 Condicionador Universal de Qualidade de Energia [7].	12
Figura 7 Filtro híbrido [7].	12
Figura 8 Diagrama de blocos de uma UPS on-line [4].	14
Figura 9 Diagrama de blocos de uma UPS off-line [9].	15
Figura 10 Diagrama de blocos de uma UPS interativa [9].	16
Figura 11 Diagrama de blocos de conversores CA-CC-CA, (a) retificação a diodo, (b) retificação por chaves eletrônicas. Imagem modificada de [12].	16
Figura 12 Conversor trifásico a diodo em ponte completa, ponte de Greutz [13].	17
Figura 13 Voltage Source Retifeir trifásico.	18
Figura 14 VSR utilizados como método de redução de harmônicos na rede [12].	18
Figura 15 Inversor VSI Voltage Source Inverter [16].	19
Figura 16 Sistema trifásico abc. Imagem modificada de [15].	22
Figura 17 Tensões no sistema trifásico.	22

Figura 18 Representação dos sistemas abc trifásico e $\alpha\beta$ bifásico [15].	23
Figura 19 (a) Transformada de Clarke. (b) Transformada inversa de Clarke.	25
Figura 20 Circuito de transformações.	25
Figura 21 Sinais das transformações.	26
Figura 22 Sistemas abc em preto, $\alpha\beta$ em vermelho e dq em azul [15].	27
Figura 23 Transformação do sistema abc para dq. Imagem modificada de [15].	27
Figura 24 Transformada de Park a partir do sistema $\alpha\beta$. Imagem modificada de [15].	28
Figura 25 (a) abc para dq. (b) dq para abc. (c) $\alpha\beta$ para dq (d) dq para $\alpha\beta$.	29
Figura 26 Circuito para a transformada de Park.	30
Figura 27 Bloco que estima o ângulo θ_e no programa PSIM.	30
Figura 28 Sinais de tensão em cada sistema.	31
Figura 29 Configuração do retificador ativo com seis IGBTs.	35
Figura 30 Modelagem do AC do conversor.	36
Figura 31 Sistema para análise de transferência de potência entre fontes.	36
Figura 32 (a) Potência ativa sendo entregue pela rede, (b) potência ativa sendo entregue pelo conversor. Imagem modificada de [15].	39
Figura 33 Acoplamento CA/DC do conversor [27].	45
Figura 34 Lado CC do conversor.	45
Figura 35 Diagrama de controle do conversor VSC. Imagem modificada de [24].	47
Figura 36 Desacoplamento das tensões \mathbf{vd} e \mathbf{vq} . Imagem alterada de [12].	49
Figura 37 Modelo elétrico para o controle do conversor. Imagem modificada de [15].	49

Figura 38 Imagem explicativa do circuito elétrico.	50
Figura 39 Controlador da tensão do barramento CC.	51
Figura 40 Comparação entre os métodos de PLL existentes [15].	54
Figura 41 Estrutura básica de uma PLL [29].	55
Figura 42 Estrutura básica da SRF PLL [15].	56
Figura 43 Modelo SRF PLL PSIM.	58
Figura 44 Resultados da SRF PLL.	59
Figura 45 SRF PLL por corrente.	60
Figura 46 Resultados apresentados pela SRF PLL.	60
Figura 47 Circuito simplificado SRF PLL.	61
Figura 48 Circuito de comparação para geração de sinal de disparo dos IGBTs.	65
Figura 49 Sinais de disparo dos IGBTs usando a modulação SPWM.	66
Figura 50 Condução em funcionamento six-step. Imagem modificada de [37].	68
Figura 51 Inversor trifásico.	69
Figura 52 Oito possíveis estados das chaves. Imagem modificada de [42].	70
Figura 53 Vetores nulos, (a) $\mathbf{V0}$, (b) $\mathbf{V7}$.	70
Figura 54 Vetor $\mathbf{V1}=100$.	71
Figura 55 Divisão do plano complexos pelos vetores \mathbf{Vn} . Imagem modificada de [39].	73
Figura 56 Vetor \mathbf{V}^* na zona 1 [15].	73
Figura 57 Estrutura do SVM para o PSIM.	75
Figura 58 Sinais de formação da SVM.	76

Figura 59 Comparação da modulação SVM e PWM em relação à portadora.	76
Figura 60 Esquema elétrico para simulação.	80
Figura 61 Modelo elétrico com fonte de referência para a corrente.	82
Figura 62 Teste do controle de corrente.	83
Figura 63 Resultado dentro dos parâmetros de projeto.	84
Figura 64 Potência ativa controlada pela corrente id .	85
Figura 65 Modificação no barramento CC para o teste do controlador de tensão	86
Figura 66 Teste do controlador de tensão, sem bateria.	87
Figura 67 Teste do controlador de tensão, com bateria.	88
Figura 68 Circuito para teste da SRF PLL.	89
Figura 69 Tempo de sincronismo (a) 180 Hz, (b) 300 Hz, (c) 420 Hz.	89
Figura 70 Sinal sincronizado com harmônico de 20 kHz. Autoria própria.	90
Figura 71 Teste de robustez da SRF PLL.	91
Figura 72 Comparação do conversor. (a) θ gerado pela SRF PLL, (b) θ gerado pelo bloco xy/ra.	92
Figura 73 Configuração do inversor que alimenta um motor a indução.	93
Figura 74 (a) Controle de tensão de saída da inversora, (b) sistema de geração do SVM.	95
Figura 75 Inversor alimentando uma carga variável.	96
Figura 76 Resultados apresentados para experiência um.	97
Figura 77 Detalhe dos sinais da experiência um.	98
Figura 78 Resultado da experiência dois.	99

Figura 79 Funcionamento em sobre modulação até 0.25 segundos.	100
Figura 80 Conversor Back to Back, planta de simulação.	102
Figura 81 Comportamento do conversor Back to Back com motor a indução como carga.	103
Figura 82 Carga apresentada para a segunda experiência usando o conversor Back to Back.	104
Figura 83 Comportamento do conversor Back to Back com variação abrupta da carga.	105
Figura 84 Tensão e corrente da rede em fase.	107
Figura 85 Falha de sobre tensão.	108
Figura 86 Falha de afundamento de tensão.	109
Figura 87 Circuito usado para simular a queda de tensão da rede.	110
Figura 88 Saturação da referência de corrente na queda de tensão da rede.	112
Figura 89 Resultados apresentados após modificações propostas.	114
Figura 90 Fluxograma do controlador PI da SRF PLL por tensão.	117
Figura 91 Resposta do conversor usando controladores digitais.	119
Figura 92 XMC 4500 Relax Lite Kit.	120
Figura 93 Circuito de condicionamento de sinal.	121
Figura 94 Teste de sincronização SRF PLL.	124
Figura 95 Sinal de sincronização da SRF PLL com a Fase A do transformador trifásico.	125
Figura 96 Esquema de ligação do CI IRAMY20P60B [46].	127

Figura 97 Circuito de alimentação do CI.	127
Figura 98 Tempo de execução do código.	130
Figura 99 Circuito para produção de tempo morto.	131
Figura 100 Sinal de disparo com o tempo morto.	131
Figura 101 Tempo morto.	133
Figura 102 Sinal de disparo em sincronia com a rede.	134
Figura 103 Inversor simulado.	135
Figura 104 Esquema de ligação para o funcionamento do inversor.	136
Figura 105 Sistema de controle e aquisição de sinal.	136
Figura 106 Correntes do inversor e sinal de ângulo da SRF PLL.	137
Figura 107 Tensão do barramento CC.	138
Figura 108 Simulação, tensão de fase e de linha do conversor da fase A.	139
Figura 109 Tensão rms de linha do conversor.	139
Figura 110 Tensão rms de fase do conversor.	140
Figura 111 FFT dos sinais de tensão e corrente da simulação.	142

Índice de Tabelas

Tabela 1 Calendarização.	5
Tabela 2 Tensão da carga por vetor de espaço.	71
Tabela 3 Corrente de referência.	82
Tabela 4 Parâmetros de configuração da APP ADC_MEASUREMENT_ADV.	123
Tabela 5 Parâmetros de configuração da APP PWM.	124
Tabela 6 Parâmetros de configuração da modulação SVM.	128
Tabela 7 Parâmetros de configuração da interrupção da SVM.	128
Tabela 8 Comparação de resultados.	141

Acrónimos

AD	–	Analógico Digital
Aneel	–	Agência Nacional de Energia Elétrica
APPs	–	Aplications
CA	–	Corrente Alternada
CC	–	Corrente Contínua
CI	–	Circuito Integrado
CSI	–	Current Source Inverters
DAC	–	Digital-to-Analog Converter
DSP	–	Digital Signal Processor
Fas	–	Filtros Ativos
IGBT	–	Insulated Gate Bipolar Transistor
MOSFET	–	Metal Oxide Semiconductor Field Effect Transistor
PI	–	Proporcional Integral
PLL	–	Phase-Locked Loop
PWM	–	Pulse-Width Modulation
SO	–	Symmetrical optimum
SPWM	–	Sinusoidal Pulse-Width Modulation
SRF PLL	–	Synchronous Reference Frame Phase-Locked Loop

- SVM – Space Vector Modulation
- THUPWM – Third Harmonic Uniform Pulse Width Modulation
- UPQC – Unified Power Quality Conditioner
- UPS – Uninterruptible Power Supply
- VSC – Voltage Source Converter
- VSI – Voltage Source Inverter
- VSR – Voltage Source Rectifier

1. INTRODUÇÃO

Há vários estudos que apontam que o desenvolvimento de uma região está diretamente ligado ao acesso à energia elétrica, tanto o desenvolvimento econômico como a qualidade de vida é aprimorada com a disponibilidade da energia elétrica.

Por outro lado, é muito importante que essa energia seja entregue com qualidade ao consumidor. Para o desenvolvimento das atividades humanas na atualidade a qualidade de energia elétrica é indispensável.

O termo qualidade de energia é um termo que abrange muitas variáveis, porém de forma geral é usado para identificar as condições em que a energia é entregue para o consumidor pelas concessionárias de distribuição, ou ainda quão bem o consumidor pode aproveitar o uso desta energia. A qualidade de energia entregue ao consumidor tem alguns pontos fundamentais como a conformidade com parâmetros considerados desejáveis e a continuidade da distribuição [1].

Entre os problemas apresentados na distribuição pode-se citar:

- Distorções;

- Flutuação de Tensão;
- Variação de tensão de curta duração;
- Desequilíbrio de sistemas trifásicos;
- Transitórios rápidos;
- Interrupção do fornecimento durante um período de tempo.

Os problemas causados pela falta de qualidade de energia vão desde o incômodo visual devido à cintilação da luz até perdas de produção por interrupções da distribuição [1].

Atualmente os equipamentos instalados nas redes de distribuição são sensíveis a distúrbios e muitas vezes são também os causadores destes distúrbios.

1.1. CONTEXTUALIZAÇÃO

A dimensão territorial brasileira é um dos problemas enfrentados na distribuição de energia elétrica. Como é baixo o consumo das zonas rurais em relação aos centros urbanos e industriais, os consumidores rurais ainda enfrentem problemas com a entrega de energia em suas regiões.

As zonas rurais que em geral são muito afastas dos grandes centros de distribuição de energia, acabam sofrendo com a baixa qualidade da energia elétrica que são gerados pelas longas distâncias. Entre os distúrbios estão a tensão em níveis não adequados, oscilações e presença de harmônicos [2].

Na região sul do Brasil o aumento da agroindústria trouxe uma nova categoria de consumidores para as zonas rurais, consumidores que necessitam de uma energia de qualidade. As cargas instaladas pela agroindústria nas redes rurais agora são sensíveis a distúrbios. Essas cargas instaladas nas agroindústrias em geral são bombas de água, refrigeradores, compressores e esteiras. Essas cargas são basicamente motores em diferentes funções.

Assim como nas indústrias a baixa qualidade de energia entregue nas zonas rurais causa problemas nos equipamentos instalados na rede, tanto nas residências como nas atividades produtivas rurais.

Outro problema que aparece nas redes rurais com frequência são os desligamentos e oscilações causados por descargas elétricas nas proximidades ou diretamente na rede de transmissão.

Todas estas perturbações geram problemas para os consumidores, como mau funcionamento dos equipamentos, queima e perdas de produção. De acordo com a resolução 360/2009 da Agência Nacional de Energia Elétrica (Aneel), os danos causados em equipamentos devido a problemas nas redes elétricas devem ser ressarcidos ao consumidor [3], mas os danos relativos a perdas de produção entre outros não cabem à prestadora do serviço o ressarcimento.

Visto os problemas enfrentados pelos consumidores rurais, a pergunta que fica é se seria possível a utilização da eletrônica de potência para corrigir ou amenizar os problemas citados?

1.2. OBJETIVO

1.2.1. OBJETIVO GERAL

O objetivo fundamental deste trabalho é simular o uso de um conversor de potência *Back to Back* para atenuar os problemas que são apresentados nas redes rurais, nomeadamente sobre tensão e afundamentos (ocilações) e interrupções momentaneas.

1.2.2. OBJETIVO ESPECÍFICO

Os objetivos específicos são:

- Simular um conversor *Back to Back*;
- Simular as falhas na rede rural;

- Analisar o resultado das simulações das falhas no conversor *Back to Back* sobre o ponto de vista da carga;
- Caso haja recursos, implementar um conversor de potência *Voltage Source Converter* (VSC).

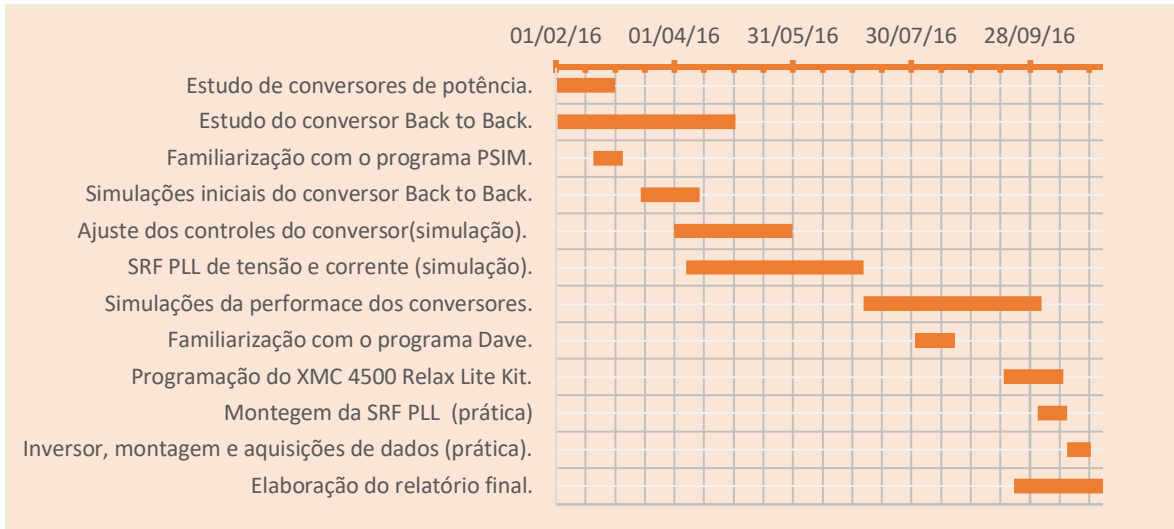
1.3. CALENDARIZAÇÃO

Para a execução deste trabalho foram definidas algumas atividades como, estudo de conversores de potência; estudo do conversor *Back to Back*; familiarização com o programa PSIM entre outras, os desenvolvimentos das atividades geraram a calendarização apresentada na tabela 1.

1.4. ORGANIZAÇÃO DO TRABALHO

No capítulo 1 são apresentados os motivos que levaram a execução deste trabalho, bem com os objetivos a serem atingidos com o mesmo, no capítulo 2 é apresentado o estado da arte, onde são apresentados os conceitos dos equipamentos que abrangem a maior parte das funções buscadas pela implementação do conversor *Back to Back*, no capítulo 3 é apresentado as transformadas de Clarke e Park que serão utilizadas na execução deste trabalho, no capítulo 4 é apresentado a modelagem e a forma de controle dos conversores utilizados no *Back to Back*, no capítulo 5 é apresentado o método de sincronização SRF PLL que é utilizado para sincronizar o conversor com a rede, no capítulo 6 são apresentados os dois métodos mais utilizados de modulação PWM, no capítulo 7 são feitas as simulações e apresentações de resultados, bem como a apresentação da atividade prática, e por último o capítulo 8 apresenta as conclusões gerais do trabalho, e as possíveis implementações futuras.

Tabela 1 Calendarização.



2. ESTADO DA ARTE

Diante de oscilações de tensão na rede, seja ela devido a condições climáticas, excesso de cargas não lineares ligadas à rede ou outra fonte de perturbação, para amenizar ou suprimir estes problemas existem classes de equipamentos que podem corrigir e evitar introduzir mais perturbações na rede. Entre estes equipamentos podemos citar como mais comuns as fontes de energia ininterruptas ou do inglês *Uninterruptible Power Supply* (UPS), e os filtros passivos e ativos.

Especificamente os filtros passivos e ativos são empregados para correção de fator de potência, eliminação de harmônicos e balanceamento de linhas. Já as UPS são utilizadas onde a necessidade de fornecimento de energia é constante e a falta da mesma pode gerar problemas de ordem material ou física [4].

2.1. FILTROS PASSIVOS

A qualidade de energia está diretamente ligada as cargas que a rede alimenta, cargas capazes de armazenar energia como capacitores e indutores geram baixos fatores de potência. Cargas não lineares como fontes de computadores, reatores de lâmpadas

fluorescentes e dispositivos para o acionamento de motores geram um grande conteúdo harmônico e também baixo fator de potência na rede.

Quando se fala em correção de fator de potência, eliminação de harmônicos de corrente ou tensão na rede elétrica os filtros são os primeiros dispositivos a serem usados. Os filtros passivos são instalados em paralelo as cargas não lineares, em resumo são caminhos de baixa impedância para os harmônicos que se deseja filtrar [5]. A figura 1 mostra filtros passivos de primeira a terceira ordem.

Estes filtros em geral são filtros passa baixa e são configurados para atenuar harmônicos específicos, como os de terceira e quinta ordem [5]. Os filtros passivos são amplamente utilizados, mas possui reveses que dificultam sua instalação e uso. Em geral os problemas vêm com o redimensionamento dos filtros todas as vezes que a carga é modificada, significando uma baixa flexibilidade, além de ser necessário um grande estudo sobre a planta em que se pretende instalar o filtro a fim de evitar efeitos de ressonância em outras frequências que não estariam presentes sem o filtro [6]. Porem na década de 70 surgiu os primeiros trabalhos sobre um novo tipo de filtro, conhecido como filtro ativo.

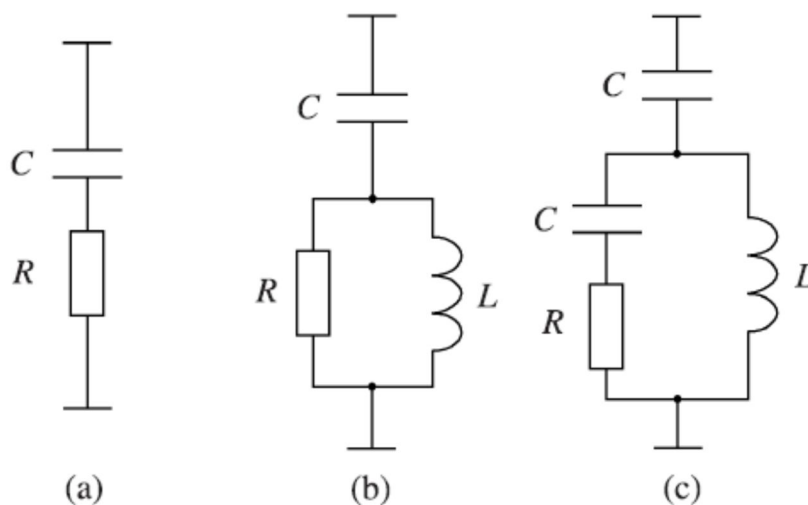


Figura 1 Filtros passivos, (a) primeira ordem, (b) segunda ordem, (c) terceira ordem [5].

2.2. FILTROS ATIVOS

Filtros ativos em geral são compostos por VSI, *Voltage Source Inverters*, ou CSI, *Current Source Inverters*, que basicamente são formados por chaves eletrônicas, que são disparadas

para gerarem sinais específicos de tensão ou corrente para eliminarem, entre outras funções, harmônicos de corrente ou tensão. Tratados como um assunto já bem consolidado por [7] em 1999, foi com o aumento das taxas de chaveamento das chaves eletrônicas, IGBTs (insulated-gated bipolar transistors) e MOSFETs de potência (metal-oxide-semiconductor field-effect transistors), juntamente com a evolução dos processadores de sinais digitais e conversores analógicos digitais (AD) que o número de pesquisas voltadas para a área de filtros ativos começou a aumentar [5] [7].

As grandes vantagens dos filtros ativos sobre os passivos são o tamanho reduzido, a flexibilidade e o não aparecimento do problema de ressonância, além de possuir uma maior capacidade de filtragem [5] [7].

Entre as aplicações possíveis dos filtros ativos (FAs) estão, a eliminação de harmônicos de tensão/corrente, correção do fator de potência, regular tensão nos terminais da carga ou da fonte, eliminar oscilações de tensões, balanceamento de tensão em sistemas trifásico.

Atuar em uma ou mais aplicações citadas anteriormente depende inicialmente dos requisitos e necessidades do projeto, além do tipo de topologia utilizada e da estratégia de controle [6] [7]. Entre as classificações possíveis dos filtros ativos a mais conhecida é a divisão entre filtros ativos série, filtros ativo paralelo (*shunt*) e misto, mais conhecido por universal ou ainda por condicionador universal de qualidade de energia ou do inglês *Unified Power Quality Conditioner* (UPQC) [5] [6] [7].

2.2.1 Filtros Ativos Série

São utilizados na correção de problemas relacionados a tensão, nomeadamente harmônicos de tensão, regulação de tensão e balanceamento de tensão em redes trifásicas. Em geral usa-se um transformador para o acoplamento a carga nessa topologia de FAs [7] [8], o que acaba por limitar o seu uso, pois o transformador deve aguentar a corrente total da carga, existem outras topologias que dispensam o uso do transformado [8]. A figura 2 mostra um esquema simplificado de um filtro ativo série.

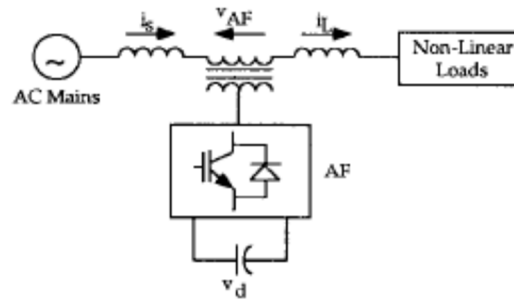


Figura 2 Esquema simplificado de um filtro ativo série [7].

A figura 3 mostra de forma simplificada o funcionamento de um filtro ativo série, basicamente uma fonte de tensão em série injeta uma tensão de mesma amplitude do conteúdo harmônica indesejado em oposição de fase para eliminar o conteúdo harmônico.

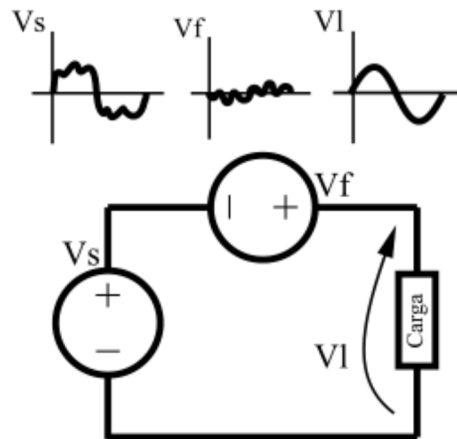


Figura 3 Funcionamento de um filtro ativo série. Imagem modificada de [4].

Na figura 3 V_s é a fonte de alimentação da carga que apresenta conteúdos harmônicos indesejados, a fonte V_f representa o filtro ativo que após ler o sinal da V_s e separar o conteúdo harmônico indesejado, injeta um sinal de tensão para a correção, assim a tensão vista pela carga é puramente senoidal.

2.2.2 Filtros Ativos Paralelo

Filtros ativos paralelo são os FAs mais utilizados, em geral são empregados para corrigir os harmônicos que as cargas não lineares introduzem na corrente e que acabam aparecendo no ponto de acoplamento entre a fonte e a carga. Apresentam como principais

funcionalidades a correção do fator de potência, redução ou eliminação dos harmônicos de corrente e o ajuste de correntes desbalanceadas [4] [7] [8]. A figura 4 mostra um esquema simplificado de um filtro ativo paralelo.

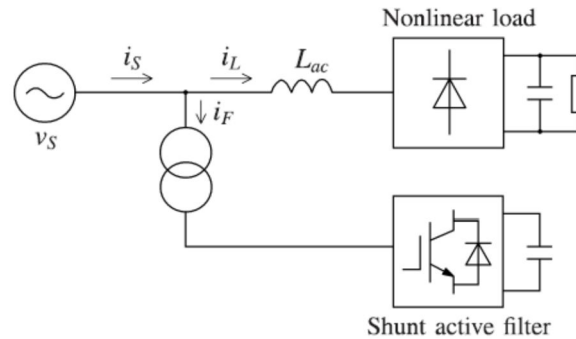


Figura 4 Esquema simplificado de um filtro ativo paralelo (shunt) [5].

A figura 4 mostra um esquema simplificado do filtro ativo paralelo. A figura 5 Mostra o funcionamento do filtro ativo paralelo, usando uma analogia a uma fonte de corrente alocada em paralelo com a carga.

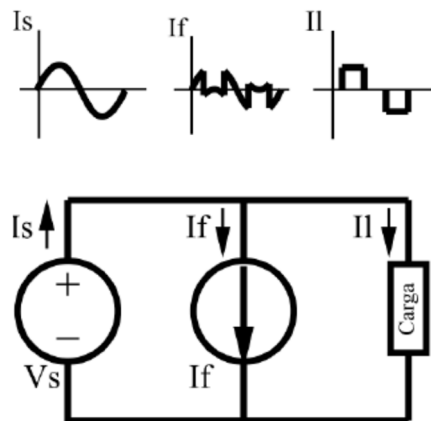


Figura 5 Funcionamento de um filtro ativo paralelo. Imagem modificada de [4].

A corrente I_i mostrada na figura 5 representa a corrente distorcida e carregada de harmônicos devido à presença de uma carga não linear, I_f de forma análoga a V_f do filtro ativo série é a fonte de corrente que fornecerá a corrente de correção de I_f , para deixa-la puramente senoidal. Após a correção da corrente a fonte V_s enxerga a carga como uma carga linear, puramente resistiva.

2.2.3 Condicionador Universal de Qualidade de Energia

Considerado por [7] como o filtro ativo ideal, corrige problemas de harmônicos de corrente e tensão, geralmente é empregado em equipamentos médicos, pois estes tipos de equipamentos necessitam de energia livre de perturbações. A figura 6 mostra um esquema simplificado do condicionador universal de qualidade de energia. Este filtro ativo tem no custo a sua principal desvantagem.

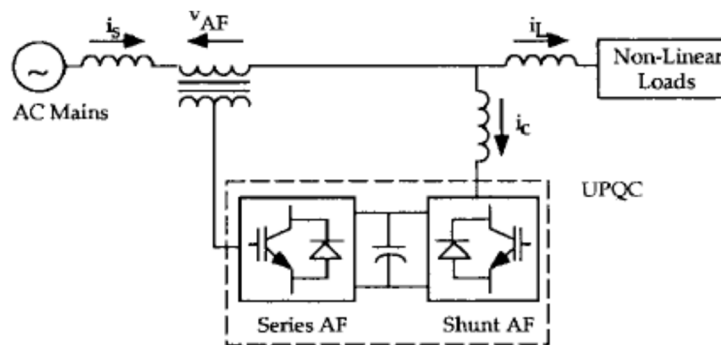


Figura 6 Condicionador Universal de Qualidade de Energia [7].

Uma saída mais barata para utilizar os benefícios dos filtros série e paralelo juntos, é o filtro híbrido, que é composto por um filtro ativo série e um filtro paralelo passivo [7]. A figura 7 mostra um esquema simplificado de um filtro híbrido.

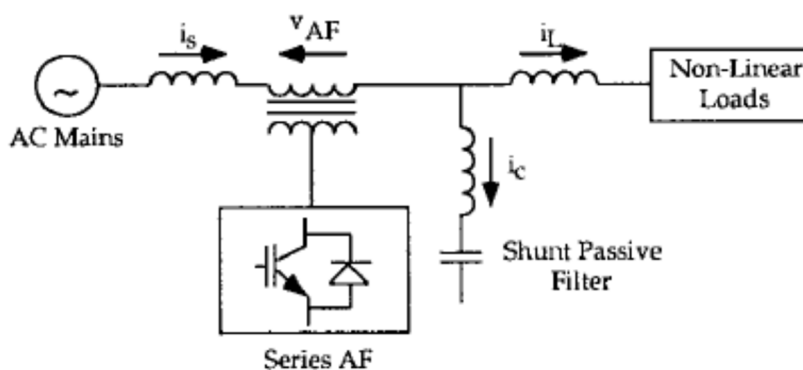


Figura 7 Filtro híbrido [7].

2.2.4 Controle de Filtros Ativos

Considerado na literatura com parte principal do processo de filtragem ativa [4] [7] [8], a estratégia de controle dos FAs pode ser dividido em três etapas para sua implementação.

A primeira etapa consiste no condicionamento do sinal de corrente ou tensão, nesta etapa é feita a leitura do sinal de tensão ou de corrente. O emprego de sensores de efeito Hall é comum para as duas medições porém há outros métodos de medição tanto de corrente como de tensão [7]. Ainda os sinais podem ser tratados analogicamente ou digitalmente para evitar problemas de leitura.

A segunda etapa tem efeito direto no transitório bem como no regime permanente do filtro, pois cria os sinais de compensação. Esta etapa é conhecida como derivação dos sinais de compensação [4] [7] [8], onde é comum usar ou o domínio do tempo ou da frequência para desenvolver os sinais de compensação. No domínio da frequência faz-se uso da transformada de Fourier para isolar os harmônicos indesejados. Já no domínio do tempo existem outras estratégias a se aplicar, como por exemplo, o método da potência ativa e reativa instantânea “p-q”, ou o método da referência síncrona “d-q” que transforma as variáveis lidas em grandezas de valores contínuos [7].

A terceira e última etapa consiste na geração dos pulsos de *gate* nas chaves eletrônicas. Esta etapa pode ser controlada por controle PWM de corrente ou tensão, PWM do inglês *Pulse Width Modulation*, lógica difusa entre outras que podem ser implementadas em hardware dedicado como os DSP, também do inglês *Digital Signal Processor* [4] [7] [8].

2.3. FONTES ININTERRUPTAS DE POTÊNCIA

São conhecidos também por *Uninterruptible Power Supply* (UPS). A UPS já é uma tecnologia que vem sendo estudada e usada há bastante tempo, podem ser categorizadas conforme a sua atuação em relação à carga. Em [4] as UPS são divididas em 3 categorias, *Nobreaks on-line*, *Nobreaks off-line* e *Nobreaks* interativos, *Nobreaks* é a nomenclatura comumente utilizada no Brasil para fontes ininterruptas de potência [4]. Em [9] a classificação é feita em três categorias distintas, UPS estáticas (*static*), UPS rotativas (*Rotary*) e a junção das duas UPS híbridas (*Hybrid*), Todas as apresentadas em [4] se encaixam na categoria de UPS estáticas, pois possuem somente elementos estáticos na sua topologia para fazer a conversão de energia.

A categoria de UPS estática será descrita em seguida, as outras duas UPS rotativa e híbrida não fazem parte do interesse deste trabalho.

2.3.1 UPS *on-line*

Basicamente é formada por um retificador, um banco de baterias e um inversor, são chamadas de UPS *on-line* por que o retificador esta continuamente alimentando o barramento DC, o retificador deve prover a potência total necessária para suprir as necessidades da carga, bem como o carregamento do banco de baterias [9]. A figura 8 apresenta um diagrama de blocos com as principais que formam a UPS *on-line*.

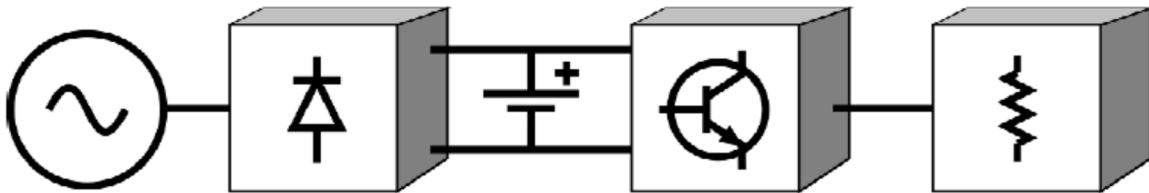


Figura 8 Diagrama de blocos de uma UPS *on-line* [4].

A carga recebe a tensão com boa qualidade por existir um barramento de corrente contínua (CC). Este barramento permite que as tensões entregue a carga sejam independentes das tensões ou da frequência da rede.

Apesar da figura 8 apresentar um bloco com um diodo na parte da retificação, muitos trabalhos apresentam outras topologia para retificação, aumentando a performace e a qualidade da energia [10] inclusive topologia *multilevel* para os conversores [11].

O modo de operação das UPS *on-line* divide-se em três partes, funcionamento normal que ocorre quando a retificação alimenta a bateria e a bateria fornece energia para o inversor, funcionamento e falta de tensão na rede, quando há falta de alimentação por parte da rede o banco de baterias encarrega-se de suprir a energia para a carga, até que a rede volte a alimentar o retificador. E por último o modo *bypass* que cumpre a função de ignorar a UPS, caso a mesma apresente funcionamento inadequado [9].

2.3.2 UPS *off-line*

As UPS *off-line* são formadas por um retificador, um banco de bateria, um inversor e uma chave estática. Agora o retificador é usado para carregar a bateria, não existe mais um barramento CC entre a rede e a carga, a carga está ligada diretamente à rede através de uma chave estática. A figura 9 mostra um diagrama de blocos de uma UPS *off-line*.

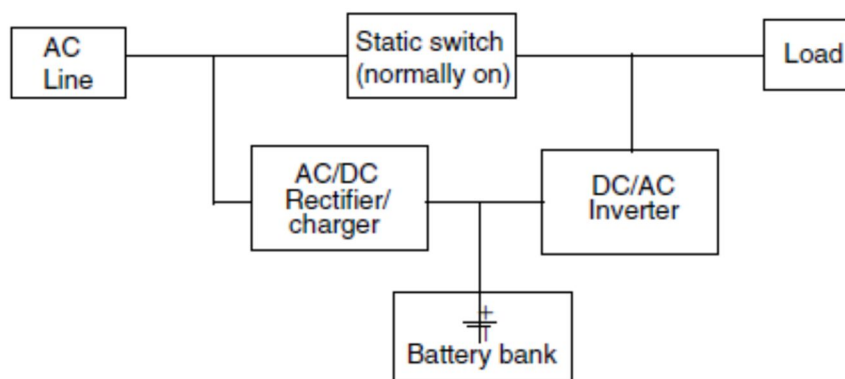


Figura 9 Diagrama de blocos de uma UPS off-line [9].

Essa configuração não permite nenhum processamento eletrônico da tensão entregue à carga pela rede, em alguns casos o inversor é usado como filtro ativo paralelo para retirar harmônicos de corrente da carga e melhorar o fator de potência, mas é mais comum que o inversor esteja desligado quando o sistema está operando com a tensão da rede [9].

No modo de funcionamento normal a chave estática liga à rede a carga e o retificador carrega a bateria. Quando a rede não está operando normalmente a chave estática abre e o inversor passa a fornecer a energia da bateria para a carga. Esta configuração não precisa de um modo de *bypass* [4] [9].

2.3.3 UPS Interativa

Com uma estrutura diferenciada é formada por uma chave estática, um indutor, um conversor bidirecional e um banco de bateria [9]. A figura 10 apresenta um diagrama de blocos com as partes que formam a UPS interativa.

No modo de funcionamento normal a fonte alimenta a carga e o conversor carrega o banco de bateria além de promover a filtragem do sinal da rede como um filtro ativo, quando a rede falha o conversor passa a trabalhar como um inversor e alimenta a carga com a energia do banco de bateria [9].

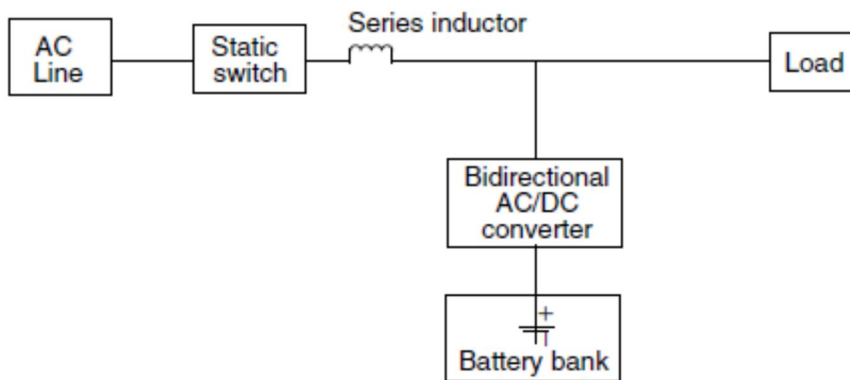


Figura 10 Diagrama de blocos de uma UPS interativa [9].

2.4. CONVERSORES CA-CC-CA

Conversores CA-CC-CA são formados por um estágio de retificação, um barramento CC e um estágio de inversão. São de grande utilidade na indústria, grande parte da sua aplicação é direcionada para sistemas de ajuste de velocidade de motores e geradores [12]. A figura 11 mostra o diagrama de blocos de diferentes tipos topologia para conversores CA-CC-CA.

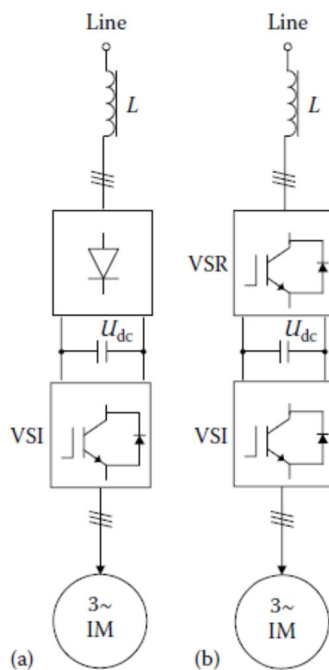


Figura 11 Diagrama de blocos de conversores CA-CC-CA, (a) retificação a diodo, (b) retificação por chaves eletrônicas. Imagem modificada de [12].

Na figura 11 (a), entre inúmeras formas de conversão de energia os conversores a diodo mono ou trifásicos são comumente utilizados por suas robustez e baixo custo, porem produzem um conteúdo harmônico nas correntes de entrada que são indesejáveis para a rede [12]. Conhecida como ponte de Greatz, a retificação a diodo trifásica é a estrutura apresentada na figura 12.

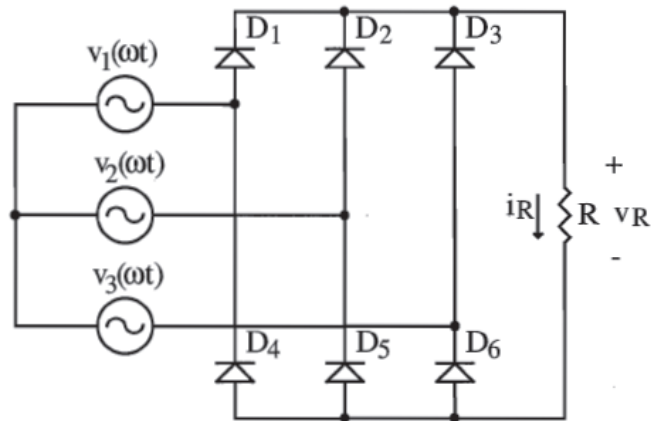


Figura 12 Conversor trifásico a diodo em ponte completa, ponte de Greatz [13].

Fazem parte dos conversores não controlados [13], são muito comuns em equipamentos eletrônicos como fontes de computadores, reatores de lâmpadas fluorescentes e outros.

A estrutura da figura 11 (b) possui um retificador formado por chaves eletrônicas, é comum o uso de IGBTs nestes casos. Conhecidos VSC *Voltage Source Converters*, que opera como um retificador também conhecido como VSR *Voltage Source Rectifiers*, é uma estrutura que possui vantagens sobre outras estruturas de conversão devido à possibilidade de fluxo bidirecional de potência e baixo conteúdo harmônico [12].

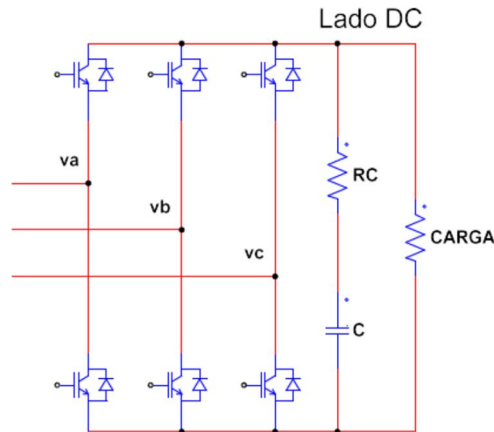


Figura 13 Voltage Source Rectifier trifásico.

Para que haja um controle do fluxo de potência, o barramento CC deve ter tensão maior que a tensão de linha da rede [14], por isso este tipo de configuração de conversor é visto com um conversor elevador (*boost*) na retificação e um conversor rebaixador (*buck*) na inversão [15].

Os VSR juntamente com os filtros ativos, são considerados uma forma de reduzir a poluição harmônica na rede, este tipo de retificação também consegue um fator de potência unitário, que o torna um modelo de retificação muito procurado. Os grandes reveses dessa configuração são o preço das chaves eletrônicas, especialmente as que são destinadas a potências mais elevadas. Outro problema dos VSR são as perdas por comutação [12].

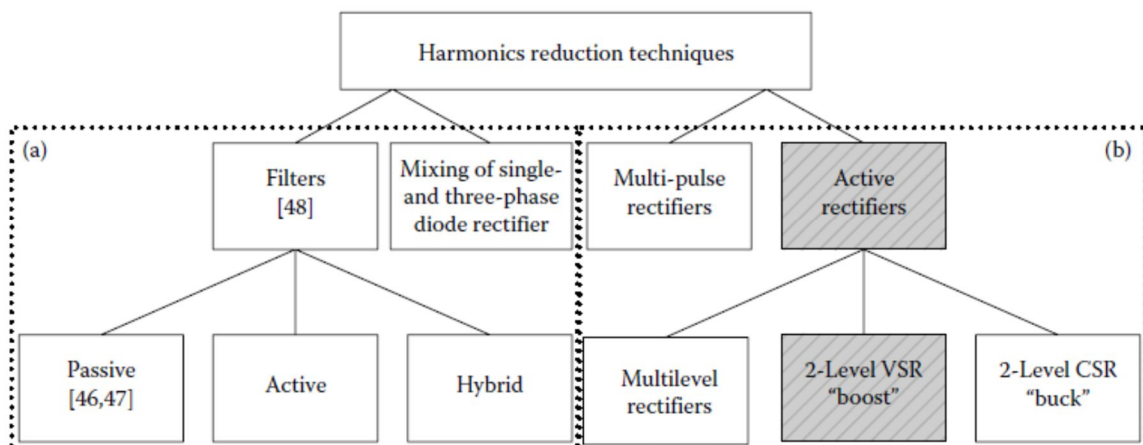


Figura 14 VSR utilizados como método de redução de harmônicos na rede [12].

No outro lado do barramento CC existe um VSC operando como um inversor, também conhecido como VSI, *Voltage Source Inverte*. O inversor é responsável por transforma a tensão contínua do barramento CC em uma tensão alternada. A tensão entregue a carga não necessariamente terá fase ou frequência da tensão da rede, isso torna o inversor um equipamento muito utilizado para controle de velocidade de motores de corrente alternada [12].

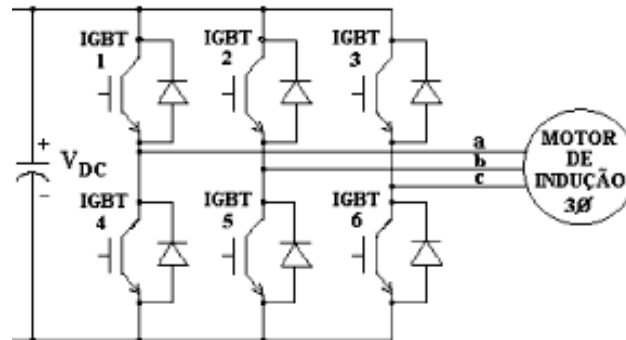


Figura 15 Inversor VSI Voltage Source Inverter [16].

A junção de um VSR a um VSI através de um barramento CC da origem a uma configuração chamada de *Back to Back*. Esta configuração de conversor é muito utilizada em diversas aplicações, nomeadamente em geração de energia eólica [14] [17], controle de velocidade de motores [12] entre outras aplicações.

O nome *Back to Back* é muitas vezes abreviado para BTB ou ainda B2B.

2.5. ESCOLHA DO SISTEMA UTILIZADO

Após uma pesquisa na literatura, fica evidente a versatilidade do conversor *Back to Back*. Este está presente em inúmeras aplicações e dos mais variados tipos.

Com o crescente aumento dos sistemas descentralizados de produção de energia como, por exemplo, energia eólica, solar entre outras, não é difícil de pensar que esta forma de produção de energia seja um meio de vencer as barreiras dimensionais para o território brasileiro.

É importante pensar em sistemas que possam se adaptar a novas situações. Por exemplo, um empresário do meio rural pode instalar um sistema de geração de energia eólica na

localidade da sua propriedade para consumo próprio, isso por si só já faria o *Back to Back* um conversor útil, mas o excedente da produção pode ser armazenado em baterias, supercapacitores ou simplesmente entregues a rede elétrica, neste caso o uso do conversor *Back to Back* também é possível.

Outra aplicação possível é o uso da energia reativa como forma de ajudar a estabilizar a tensão da rede, o VSC pode controlar a injeção de potência reativa na rede quando existir a necessidade da estabilização da tensão da mesma [18].

Assim visto as inúmeras aplicações e sua característica perante as condições de qualidade no ponto de acoplamento da rede, além de que o conversor *Back to Back* possui a capacidade de realizar as funções dos filtros e das UPS, a escolha deste sistema se tornou natural.

3. TRANSFORMADAS DE CLARKE E PARK

As transformações são comumente utilizadas para facilitar os cálculos ou o entendimento do sistema que está sendo utilizado. Pode-se citar como exemplo a transformada de Laplace que é utilizada para mudar o domínio do tempo para o domínio da frequência, assim facilitando alguns cálculos e ajudando na compreensão de sistemas de controle. As transformações que serão apresentadas nesta seção do trabalho não são diferentes, possuem o mesmo intuito de facilitar a modelagem matemática, a compreensão do sistema e facilitar o sistema de controle.

O Sistema trifásico ou abc é representado por três fasores estacionários que estão separados por um ângulo de 120 graus ou $\frac{2\pi}{3}$ radianos. A figura 16 mostra a representação de um sistema trifásico.



Figura 16 Sistema trifásico abc. Imagem modificada de [15].

O sistema de distribuição de energia elétrica, na sua grande maioria, é feito através de um sistema trifásico de tensão. A soma vetorial do sistema trifásico é igual a zero, o mesmo ocorre em um sistema balanceado de distribuição de energia elétrica [19].

O sistema apresentado na figura 16 pode ser representado pela equação (1).

$$\begin{cases} a = \cos(\theta) \\ b = \cos\left(\theta - \frac{2\pi}{3}\right) \\ c = \cos\left(\theta + \frac{2\pi}{3}\right) \end{cases} \quad (1)$$

No sistema trifásico de distribuição de energia os sinais de tensão da rede são representados como na figura 17.

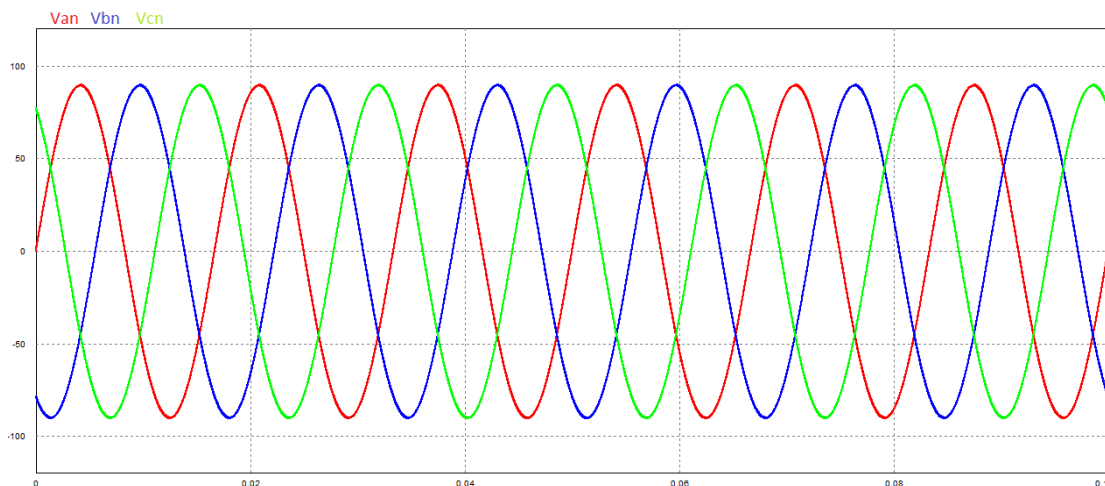


Figura 17 Tensões no sistema trifásico.

As tensões do sistema são representadas pela equação (2).

$$\begin{cases} V_a = V \cos(\omega t); \\ V_b = V \cos\left(\omega t - \frac{2\pi}{3}\right); \\ V_c = V \cos\left(\omega t + \frac{2\pi}{3}\right). \end{cases} \quad (2)$$

Onde V é a tensão de pico de fase e ω é a frequência angular da rede.

3.1. TRANSFORMADA DE CLARKE

A transformada de Clarke é aplicada para a transformação de sistemas trifásicos em um sistema de duas fases ortogonais chamadas de α e β [15], as fases estão representadas na figura 18.

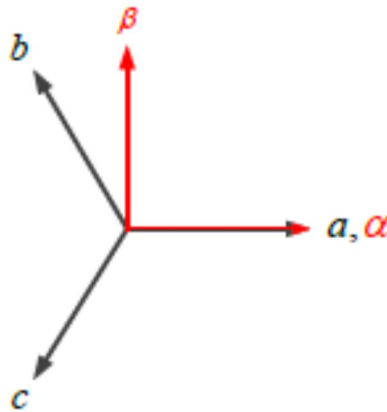


Figura 18 Representação dos sistemas abc trifásico e $\alpha\beta$ bifásico [15].

A transformada de Clarke representa o sistema trifásico em um sistema $\alpha\beta$ através da decomposição de cada fase do sistema abc em apenas duas fases. A decomposição do sistema abc em α fica;

$$\alpha = a + b \cos\left(\frac{2\pi}{3}\right) + c \cos\left(\frac{4\pi}{3}\right). \quad (3)$$

A mesma decomposição feita na fase β é representada na equação (4).

$$\beta = b \cos\left(\frac{\pi}{6}\right) - c \cos\left(\frac{\pi}{6}\right). \quad (4)$$

Simplificando as equações (3) e (4) tem-se;

$$\alpha = a - \frac{1}{2}b - \frac{1}{2}c. \quad (5)$$

$$\beta = \frac{\sqrt{3}}{2}b - \frac{\sqrt{3}}{2}c. \quad (6)$$

Como o conversor *Back to Back* que será utilizado nesse trabalho não possui neutro, as componentes homopolares não aparecem no sistema [20], por esse motivo não estão sendo consideradas na transformada de Clarke. Assim a transformada de Clarke é dada por;

$$\begin{bmatrix} \alpha \\ \beta \end{bmatrix} = N \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}. \quad (7)$$

Onde N é uma constante usada para manter a potência do sistema constante e é dada por [21];

$$N = \sqrt{\frac{2}{3}}. \quad (8)$$

Assim o sistema completo é dado pela equação (9).

$$\begin{bmatrix} \alpha \\ \beta \end{bmatrix} = \sqrt{\frac{2}{3}} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}. \quad (9)$$

Em algumas literaturas manter a amplitude do sinal (tensão ou corrente) nos diferentes sistemas de coordenadas é o principal interesse, assim N assume o valor de $\frac{2}{3}$ [15]. Para esse trabalho usou-se a constante que mantém a tensão de pico igual nos dois sistemas de coordenadas, a transformada de Clarke é apresentada na equação (10);

$$\begin{bmatrix} \alpha \\ \beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}. \quad (10)$$

A transformada inversa de Clarke é dada por [15];

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & 0 \\ -\frac{1}{2} & \frac{\sqrt{3}}{2} \\ -\frac{1}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} \alpha \\ \beta \end{bmatrix}. \quad (11)$$

No programa *PSIM*, o qual será utilizado para fazer as simulações nesta dissertação, existem blocos para fazer a transformação de Clarke e sua inversa. A figura 19 mostra os blocos do *PSIM* responsáveis pelas transformações.

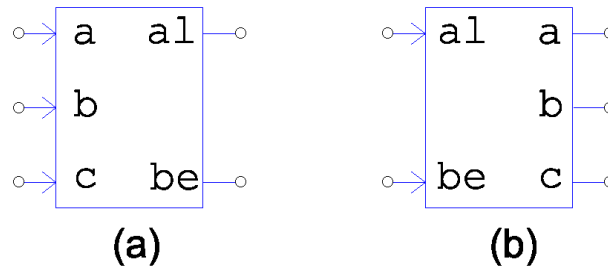


Figura 19 (a) Transformada de Clarke. (b) Transformada inversa de Clarke.

O circuito para a transformação do sistema abc para $\alpha\beta$ é mostrado na figura 20. O *PSIM* apresenta no bloco da transformada Clarke a equação (9), em [15] uma constante de multiplicação é proposta para corrigir a diferença. O valor dessa constante é igual $\sqrt{\frac{2}{3}}$, para a transformada inversa uma nova constante deve ser usada para manter as tensões de pico equivalentes $\sqrt{\frac{3}{2}}$.

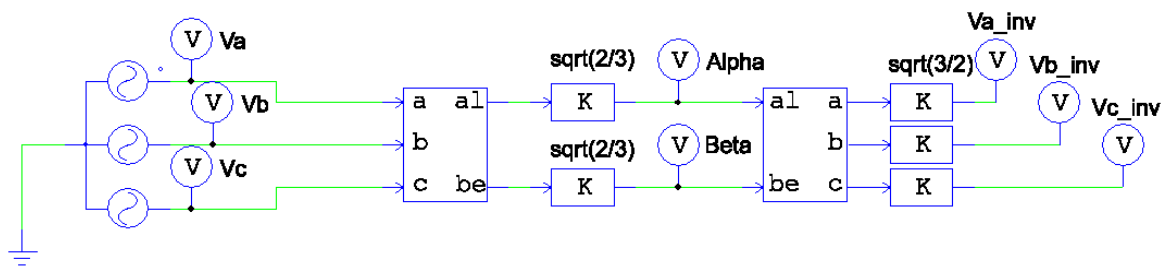


Figura 20 Circuito de transformações.

Os sinais resultantes das transformadas são apresentados na figura 21.

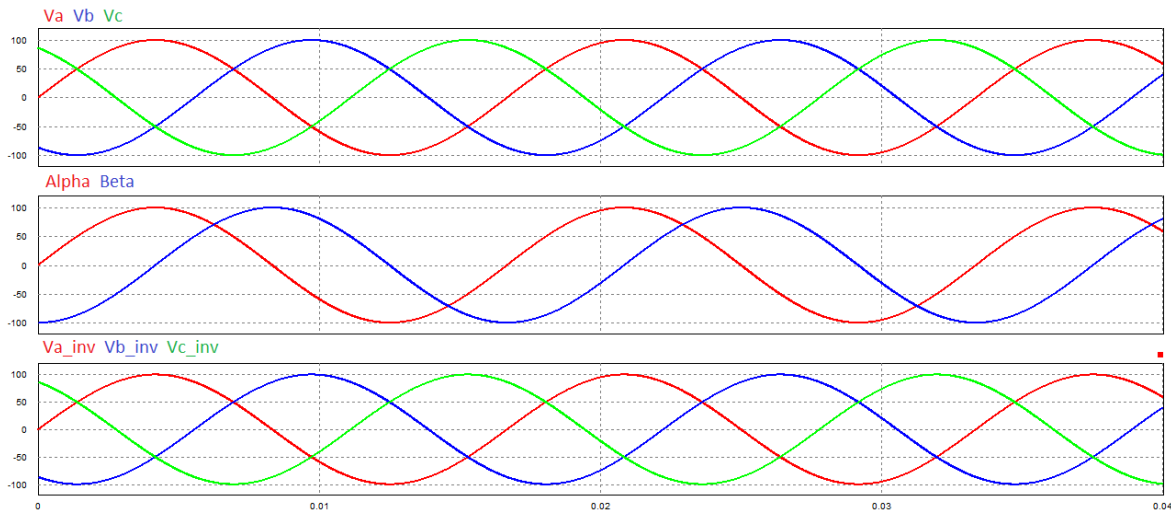


Figura 21 Sinais das transformações.

As tensões no sistema $\alpha\beta$ é representada pela equação (12).

$$\begin{bmatrix} V_\alpha \\ V_\beta \end{bmatrix} = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix} \begin{bmatrix} V_a \\ V_b \\ V_c \end{bmatrix}. \quad (12)$$

O mesmo vale para as correntes em $\alpha\beta$. A vantagem da troca do sistema abc para a $\alpha\beta$ é a redução do número de variáveis além de ser possível encontrar o módulo e o ângulo θ_e da rede.

$$\text{Módulo} = \sqrt{V_\alpha^2 + V_\beta^2}. \quad (13)$$

$$\theta_e = \tan^{-1} \left(\frac{V_\alpha}{V_\beta} \right). \quad (14)$$

O ângulo θ_e será importante para a obtenção da transformada de Park.

3.2. TRANSFORMADA DE PARK

Diferente dos sistemas abc e $\alpha\beta$, o sistema dq não é estacionário, este sistema rotaciona na mesma frequência da rede. A figura 22 mostra os três sistemas sobrepostos.

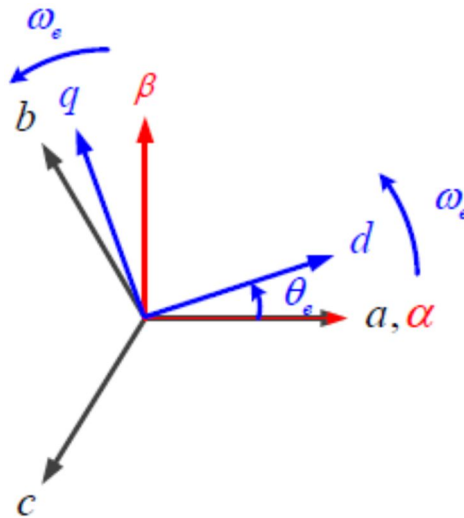


Figura 22 Sistemas abc em preto, αβ em vermelho e dq em azul [15].

O sistema dq pode ser obtido diretamente do sistema abc através da transformada de Park ou faz-se primeiro a transformada de Clarke para o sistema αβ e depois a transformada de Park para o sistema dq [15]. Primeiramente será feita a transformação abc para dq.

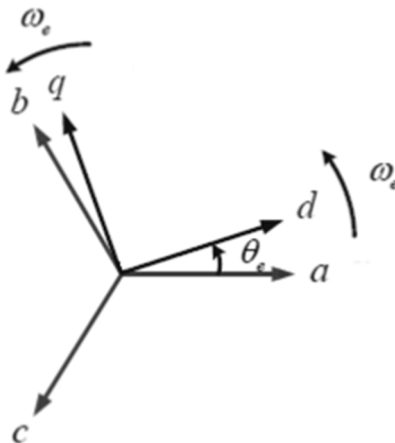


Figura 23 Transformação do sistema abc para dq. Imagem modificada de [15].

Assim como apresentado na transformada de Clarke as componentes homopolares não serão levadas em conta para a transformação. De forma semelhante à transformada de Clarke, a transformada de Park também é feita através da decomposição das fases abc só que agora para o sistema dq [21]. Depois da decomposição das três fases em d, chamada de em inglês de *direct axis*, d é representado pela equação (15);

$$d = a \cos(\theta_e) + b \cos\left(\theta_e - \frac{2\pi}{3}\right) + c \cos\left(\theta_e + \frac{2\pi}{3}\right). \quad (15)$$

A mesma decomposição para q, chamado em inglês de *quadrature-axis*, é apresentada em (16);

$$q = -a \operatorname{sen}(\theta_e) - b \operatorname{sen}\left(\theta_e - \frac{2\pi}{3}\right) - c \operatorname{sen}\left(\theta_e + \frac{2\pi}{3}\right). \quad (16)$$

Juntando as duas decomposições, tem-se a transformada de Park;

$$\begin{bmatrix} d \\ q \end{bmatrix} = \frac{2}{3} \begin{bmatrix} \cos \theta_e & \cos\left(\theta_e - \frac{2\pi}{3}\right) & \cos\left(\theta_e + \frac{2\pi}{3}\right) \\ -\sin \theta_e & -\sin\left(\theta_e - \frac{2\pi}{3}\right) & -\sin\left(\theta_e + \frac{2\pi}{3}\right) \end{bmatrix} \begin{bmatrix} a \\ b \\ c \end{bmatrix}. \quad (17)$$

É importante notar a necessidade do ângulo θ_e , isso se deve a característica rotacional do sistema dq.

A transformada inversa de Park para o sistema abc é dada pela equação (18) [15];

$$\begin{bmatrix} a \\ b \\ c \end{bmatrix} = \begin{bmatrix} \cos \theta_e & -\sin \theta_e \\ \cos\left(\theta_e - \frac{2\pi}{3}\right) & -\sin\left(\theta_e - \frac{2\pi}{3}\right) \\ \cos\left(\theta_e + \frac{2\pi}{3}\right) & -\sin\left(\theta_e + \frac{2\pi}{3}\right) \end{bmatrix} \begin{bmatrix} d \\ q \end{bmatrix}. \quad (18)$$

Agora será feita a transformada de Park a partir do sistema $\alpha\beta$. Assim como feito anteriormente os fasores α e β serão decompostos em dq.

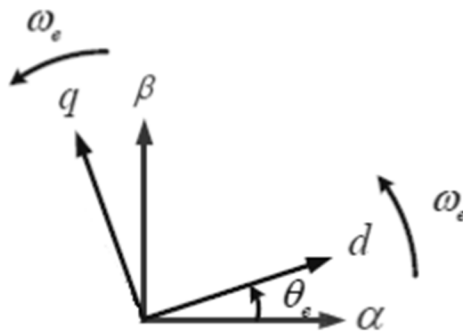


Figura 24 Transformada de Park a partir do sistema $\alpha\beta$. Imagem modificada de [15].

Seguindo a mesma ideia das outras transformações, α e β serão decompostos para d e q. Após as decomposições a equação (19) mostra a transformada de Park [15];

$$\begin{bmatrix} d \\ q \end{bmatrix} = \begin{bmatrix} \cos(\theta_e) & \sin(\theta_e) \\ -\sin(\theta_e) & \cos(\theta_e) \end{bmatrix} \begin{bmatrix} \alpha \\ \beta \end{bmatrix}. \quad (19)$$

Novamente o ângulo θ_e mostra-se necessário para a transformada de Park. Para achar a transformada inversa de Park basta isolar os termos de α e β da equação (20);

$$\begin{bmatrix} \alpha \\ \beta \end{bmatrix} = \begin{bmatrix} \cos(\theta_e) & -\sin(\theta_e) \\ \sin(\theta_e) & \cos(\theta_e) \end{bmatrix}^{-1} \begin{bmatrix} d \\ q \end{bmatrix}. \quad (20)$$

Resolver a matriz inversa a transformada inversa é dada pela equação (21) [15].

$$\begin{bmatrix} \alpha \\ \beta \end{bmatrix} = \begin{bmatrix} \cos(\theta_e) & \sin(\theta_e) \\ -\sin(\theta_e) & \cos(\theta_e) \end{bmatrix} \begin{bmatrix} d \\ q \end{bmatrix}. \quad (21)$$

O programa *PSIM* possui bloco para a transformada de Park, tanto partindo do sistema abc quanto do sistema $\alpha\beta$. A figura 25 mostra os blocos responsáveis pelas transformadas de Park no programa *PSIM*.

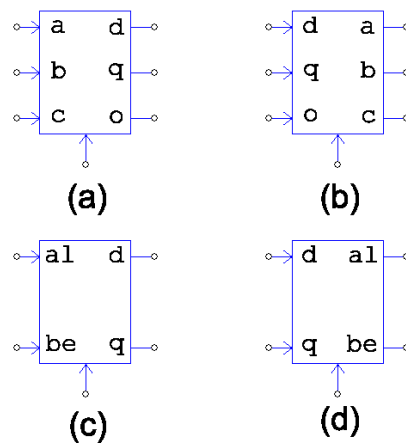


Figura 25 (a) abc para dq. (b) dq para abc. (c) $\alpha\beta$ para dq (d) dq para $\alpha\beta$.

O circuito mostrado na figura 26 apresenta as transformações de abc para $\alpha\beta$ em seguida para dq no programa *PSIM*.

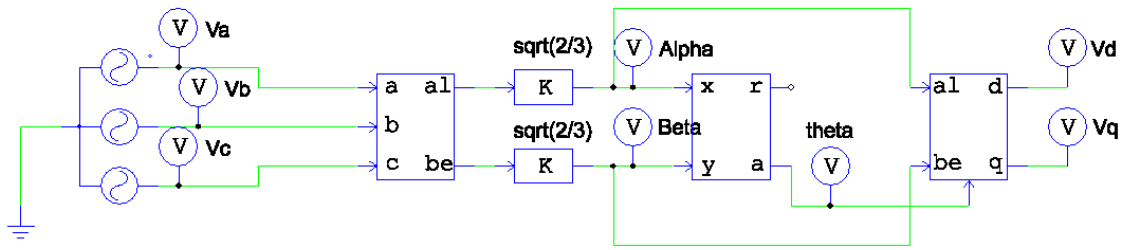


Figura 26 Circuito para a transformada de Park.

O bloco de transformação de xy/ra mostrado na figura 27 é usado para estimar o ângulo θ_e , onde a saída r apresenta o módulo entre entradas x e y dado pela equação (22) e a saída a dá o ângulo θ_e , dado pela equação (23).

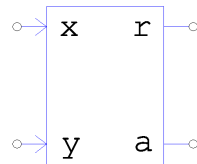


Figura 27 Bloco que estima o ângulo θ_e no programa PSIM.

$$r = \sqrt{x^2 + y^2}; \quad (22)$$

$$a = \theta = \tan^{-1}\left(\frac{y}{x}\right). \quad (23)$$

A figura 28 mostra os sinais de tensão para todos os sistemas, mostra também o ângulo estimado pelo bloco xy/ra mostrado na figura 27.

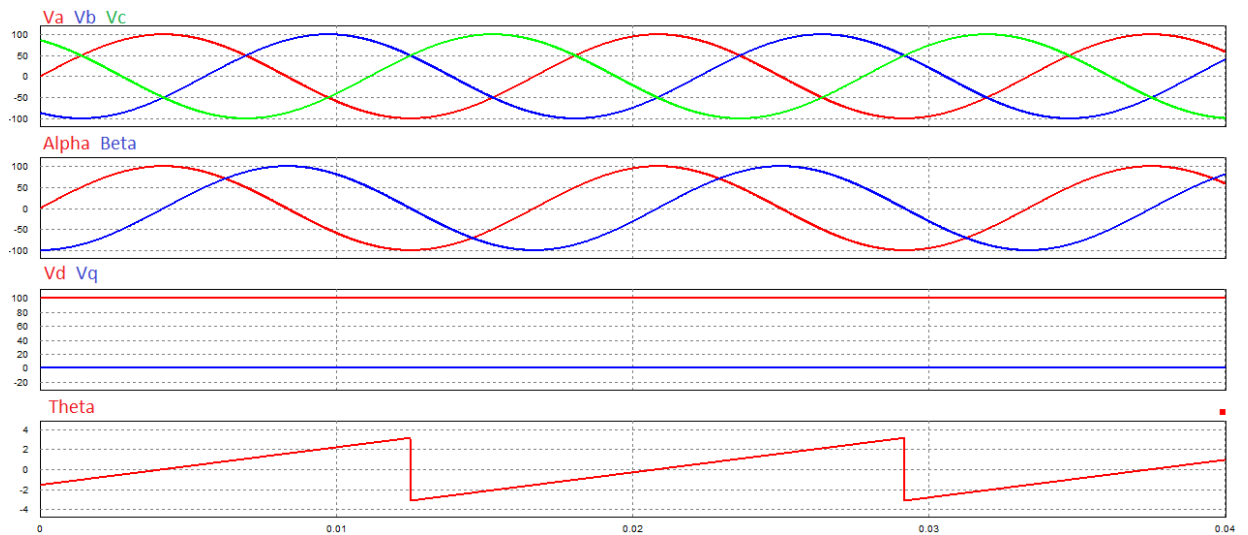


Figura 28 Sinais de tensão em cada sistema.

A grande vantagem de usar o sistema dq é de que sinais anteriormente senoidais agora tornaram-se constantes [15], esse fato facilita muito o controle e a modelagem do VSC utilizado neste trabalho.

4. FUNCIONAMENTO DOS CONVERSORES CA-CC- CA

Formado por dois conversores de tensão VSC (*Voltage source converter*) que estão unidos por um barramento CC, a melhor palavra para definir o conversor *back-to-back* é flexibilidade devido ao número de aplicações em que esse tipo de conversor é utilizado. Entre as possíveis aplicações o controle ajustável da velocidade de motores e geradores [12], geração de energia eólica [17], entre outras [22] [23].

Por existir um barramento CC o controle de cada conversor é feito separadamente, ambos podem ser vistos como VSR, *Voltage Source Rectifiers*, ou VSI, *Voltage Source Inverter*, isso possibilita o fluxo bidirecional da potência, outra vantagem é que o estudo de cada conversor é praticamente feito da mesma forma e separadamente [17] [14].

4.1. CONVERSORES CA-CC

Retificador controlado é o nome dado ao conversor que transforma tensão e corrente alternada em tensão e corrente contínua com controle da tensão média de saída [24]. Portanto os retificadores controlados são conversores CA-CC, VSC, que fazem a interface entre a rede e a carga. São conhecidos como retificadores ativos e podem ser mono ou trifásicos [12].

Retificadores ativos são conversores que aumentam a qualidade da energia no ponto de acoplamento com a rede, pois são capazes de controlar o fluxo de potência ativa entre a rede e o barramento CC e controlar o fluxo de potência reativa entre a rede e o lado CA do retificador [12] [15].

Buscando melhorar a utilização da energia, o controle do fluxo de potência reativa é extremamente importante, pois o fluxo de potência reativa definirá se o conversor trabalhará com fator de potência unitário. Será visto na seção 6 de técnicas de modulação que o conversor VSC possui harmônicos nas bandas laterais da frequência de comutação das chaves eletrônicas, que em geral são elevadas facilitando a filtragem destes harmônicos.

O controle do fluxo de potência ativa ainda define o sentido da potência, ou seja, o conversor pode extrair potência da rede ou fornecer potência a ela. Entre as inúmeras topologias a mais utilizada para o trânsito bidirecional de potência é a trifásica, que possui seis chaves eletrônicas [12]. Atualmente IGBTs são usados como as chaves eletrônicas, a estrutura do VSC pode ser visto na figura 29.

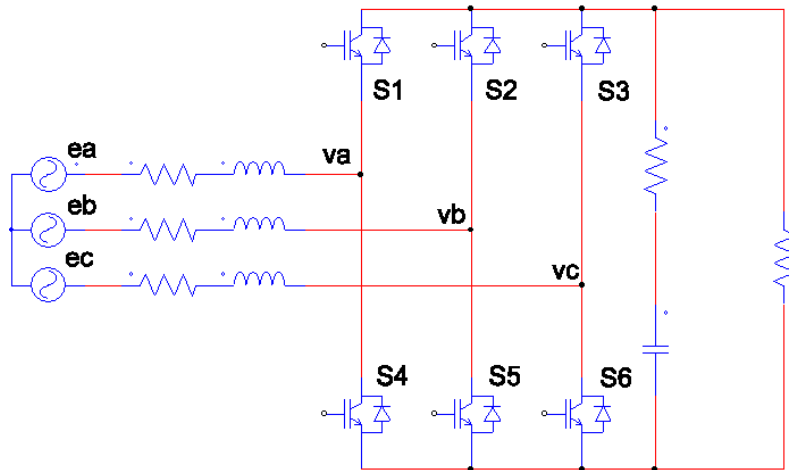


Figura 29 Configuração do retificador ativo com seis IGBTs.

Alguns elementos são muito importantes para o bom funcionamento deste conversor, entre eles estão o indutor de entrada e o capacitor no barramento CC. O indutor se faz importante por filtrar as oscilações de corrente (*ripples*) e servir como um armazenador de energia, isso para quando o VSC estiver na função de retificação, assim o conversor trabalha como um conversor elevador (*boost*). Por outro lado quando o conversor está fornecendo energia para a rede, trabalhando como um inversor, ele funciona como um conversor rebaixador (*buck*) [15]. O capacitor no barramento CC ajuda a estabilizar a tensão no mesmo.

Ambos, capacitor e indutor, influenciam a dinâmica do conversor e serão utilizados na modelagem [15].

4.1.1. MODELAGEM DO CONVERSOR VSC

A função de um modelo matemático é fornecer uma representação precisa do sistema modelado, este se faz útil para desenvolvimento de um controle e para que o mesmo tenha boa resposta. O modelo matemático ainda pode ser utilizado para avaliações do sistema, bem como análise das características dinâmicas além de analisar e selecionar parâmetros do sistema [12].

Para a modelagem que será feita do conversor serão assumidos alguns parâmetros, a tensão de lado CA do conversor é representada somente por sua frequência fundamental, não

utilizar as altas frequências implica em ignorar qualquer fenômeno de indução que possa ser causado pela alta frequência, o que reflete em não haver credibilidade para análises de compatibilidade eletromagnética. Mas como é um método rápido, é recomendado para estudos universitários [12]. Outra consideração é que não há perdas nas chaves semicondutoras, ou seja, elas são consideradas ideais, as únicas perdas estarão presentes na resistência da indutância da rede e na resistência do capacitor localizado no barramento CC.

Para controlar o fluxo de potência deve-se controlar o sentido da corrente que flui pela impedância RL mostrada da figura 30. Esta impedância separa a rede do lado CA do conversor. A figura 31 mostra um modelo simplificado da rede e do lado CA do conversor [24] [12].

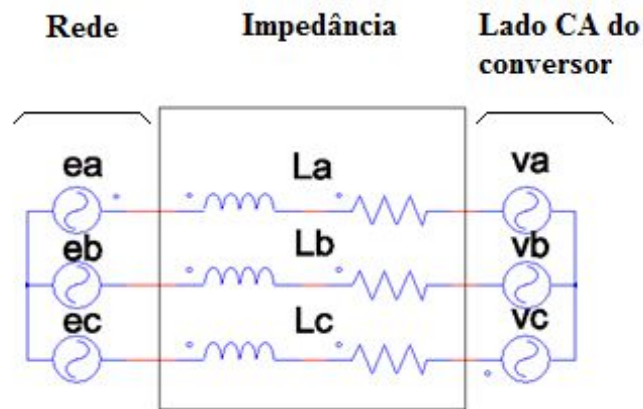


Figura 30 Modelagem do AC do conversor.

Onde ea , eb e ec são as tensões trifásicas da rede e va , vb e vc são as tensões geradas pelo conversor. Para a análise de transferência de potência entre duas fontes simplifica-se o sistema da figura 30 para o apresentado na figura 31 [24] [12].

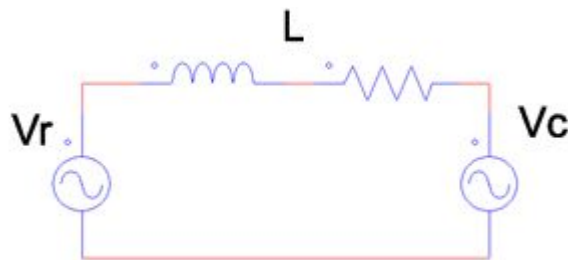


Figura 31 Sistema para análise de transferência de potência entre fontes.

Tem-se então V_r que representa a tensão da rede (ea , eb e ec) e V_c representando a tensão AC produzida pelo conversor (va , vb e vc). Para encontrar o fluxo de potência deve-se analisar qual é a influência que as fontes têm sobre ele. As fontes de tensão podem ser equacionadas como em (24) e (25) [25]:

Tensão V_r ;

$$V_r = V_r e^{j\theta_1}. \quad (24)$$

Tensão V_c ;

$$V_c = V_c e^{j\theta_2}. \quad (25)$$

A potência aparente vista pela rede é representada por;

$$S_r = P_r + jQ_r = V_r I_r^*. \quad (26)$$

Onde I_r^* é o conjugado da corrente, que é dado por;

$$I_r^* = \frac{V_r^* - V_c^*}{Z^*}. \quad (27)$$

Z^* é a impedância L entre a rede e o conversor, substituindo (27) em (26) tem-se;

$$S_r = V_r \left(\frac{V_r^* - V_c^*}{Z^*} \right) = \frac{V_r^2 - V_r V_c e^{-j(\varphi)}}{R - jX}. \quad (28)$$

Onde $\varphi = \theta_2 - \theta_1$, manipulando a equação (28);

$$S_r = \frac{(R + jX)}{(R + jX)} \left(\frac{V_r^2 - V_r V_c e^{-j(\varphi)}}{R - jX} \right). \quad (29)$$

Expandindo o termo $e^{-j(\varphi)}$;

$$S_r = (R + jX) \left(\frac{V_r^2 - V_r V_c \cos(-\varphi) - j V_r V_c \sin(-\varphi)}{R^2 + X^2} \right). \quad (30)$$

Considerando que a função cosseno é par e a seno ímpar pode-se simplificar a equação (30);

$$S_r = (R + jX) \left(\frac{V_r^2 - V_r V_c \cos(\varphi) + j V_r V_c \sin(\varphi)}{R^2 + X^2} \right). \quad (31)$$

Efetuada a multiplicação, e separando em parte real e imaginária;

$$S_r = \left(\frac{R V_r^2 - R V_r V_c \cos(\varphi) - X V_r V_c \sin(\varphi)}{R^2 + X^2} \right) + j \left(\frac{X V_r^2 - X V_r V_c \cos(\varphi) - R V_r V_c \sin(\varphi)}{R^2 + X^2} \right). \quad (32)$$

Assim a potência real vista pela rede é igual a;

$$P_r = \left(\frac{R V_r^2 - R V_r V_c \cos(\varphi) - X V_r V_c \sin(\varphi)}{R^2 + X^2} \right). \quad (33)$$

E a potência reativa é igual;

$$Q_r = j \left(\frac{X V_r^2 - X V_r V_c \cos(\varphi) - R V_r V_c \sin(\varphi)}{R^2 + X^2} \right). \quad (34)$$

Usando a mesma análise para o a potência vista pela fonte V_c ;

$$P_c = \left(\frac{R V_c^2 - R V_r V_c \cos(\varphi) + X V_r V_c \sin(\varphi)}{R^2 + X^2} \right). \quad (35)$$

E a potência reativa vista pela V_c fonte fica;

$$Q_c = j \left(\frac{X V_c^2 - X V_r V_c \cos(\varphi) - R V_r V_c \sin(\varphi)}{R^2 + X^2} \right). \quad (36)$$

Considerando que a resistência R é bem inferior a reatância X, pode-se então desprezar os efeitos da resistência na análise, então a potência vista por V_r é igual a;

$$P_r = \left(\frac{-V_r V_c \sin(\varphi)}{X} \right), \quad (37)$$

$$Q_r = j \left(\frac{V_r^2 - V_r V_c \cos(\varphi)}{X} \right). \quad (38)$$

E para V_c ;

$$P_c = \left(\frac{V_r V_c \sin(\varphi)}{X} \right), \quad (39)$$

$$Q_c = j \left(\frac{V_c^2 - V_r V_c \cos(\varphi)}{X} \right). \quad (40)$$

Para a potência ativa da fonte, a variação do ângulo φ define se a fonte está a receber ou a fornecer potência ativa. Se o ângulo φ é positivo a fonte estará recebendo potência do conversor, caso contrário estará fornecendo potência, a equação (41) sintetiza o fluxo de potência ativa [25].

$$P_r = \begin{cases} \text{Fornecendo potência ativa, } \varphi < 0; \\ \text{Recebendo potência ativa, } \varphi > 0. \end{cases} \quad (41)$$

A potência reativa tem seu fluxo regulado pela tensão da rede V_r , se a tensão da rede for maior que a tensão do conversor $V_c \cos(\varphi)$ a potência reativa estará sendo fornecida pela rede, caso contrário está recebendo potência reativa. Na equação (42) essa relação sintetiza o fluxo de potência reativa [25].

$$Q_r = \begin{cases} \text{Fornecendo potência reativa, } V_r > V_c \cos(\varphi); \\ \text{Recebendo potência reativa, } V_r < V_c \cos(\varphi). \end{cases} \quad (42)$$

Analisando a potência ativa vista pela rede e pelo conversor, percebe-se que elas são opostas, isso significa basicamente que se uma fonte está fornecendo potência a outra está necessariamente recebendo, e que a soma das potências vista pelos dois pontos é igual a zero, isto desconsiderando a potência dissipada na resistência de linha.

A análise fasorial mostrada na figura 32 apresenta a relação do ângulo φ com a direção da corrente I_r .

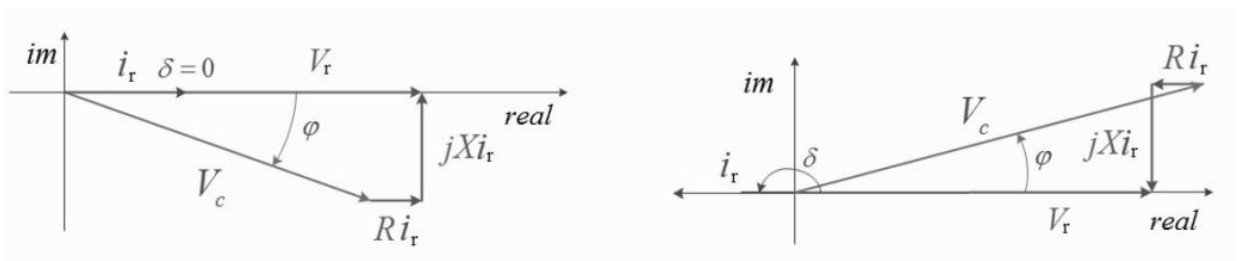


Figura 32 (a) Potência ativa sendo entregue pela rede, (b) potência ativa sendo entregue pelo conversor. Imagem modificada de [15].

Considerando a tensão da rede como um valor fixo, gerar as tensões do conversor (v_a , v_b e v_c) conforme a necessidade é a única forma de variar o fluxo de potência ativa e reativa entre a rede e o conversor. Porém analisando as potências ativa e reativa apresentadas nas equações (39) e (40) é visível que a variação de uma potência interfere diretamente na outra.

O controle separado da potência ativa e reativa fica prejudicado pelos termos V_c e φ que são comuns às duas equações. Este acoplamento presente entre as potências impediria, por exemplo, que o conversor trabalhasse sempre com fator de potência unitário, pois a variação da demanda da potência ativa interfere na potência reativa.

Assim a mudança de sistemas de coordenadas das tensões e das correntes é proposta para corrigir este problema [12] [15] [25]. Usando as transformadas de Clarke e Park, como visto na seção 3, todo o conversor será modelado para o sistema de referência dq.

A modelagem da parte CA do conversor começa pela definição da fonte trifásica na referência abc, que pode ser escrita como;

$$\begin{aligned} e_a &= E \cos(\omega t); \\ e_b &= E \cos\left(\omega t + \frac{2\pi}{3}\right); \\ e_c &= E \cos\left(\omega t - \frac{2\pi}{3}\right). \end{aligned} \quad (43)$$

Usando a lei de Kirchhoff das tensões, um sistema balanceado trifásico sem neutro como apresentado na figura 29 pode ser representado pela equação (44) [26];

$$\begin{cases} e_a = Ri_{la} + L \frac{di_{la}}{dt} + v_a; \\ e_b = Ri_{lb} + L \frac{di_{lb}}{dt} + v_b; \\ e_c = Ri_{lc} + L \frac{di_{lc}}{dt} + v_c. \end{cases} \quad (44)$$

Usando a transformada de Clarke dada pela equação (11), as tensões da rede são transferidas para o sistema de coordenadas $\alpha\beta$. As tensões da rede são representadas pela equação (45) [12];

$$\begin{aligned} e_\alpha &= E \cos(\omega t); \\ e_\beta &= E \sin(\omega t). \end{aligned} \quad (45)$$

Agora aplicando a transformada de Park, equação (19), na equação (45) a tensão da rede é dada pela equação (46), é interessante lembrar que agora os eixos ortogonais d e q estão a rotacionar com a velocidade angular da rede [12].

$$\begin{aligned} e_d &= E; \\ e_q &= 0. \end{aligned} \quad (46)$$

A grande vantagem de trabalhar com a transformada de Park é que as variáveis que nos sistemas estacionários eram senoidais agora são constantes, como pode ser visto na equação (46). É importante ressaltar que E tem a amplitude do pico de fase do sistema trifásico [15].

No sistema $\alpha\beta$ as equações do circuito da figura 30 são apresentadas pela equação (47) [15] [12].

$$\begin{cases} e_\alpha = Ri_\alpha + L \frac{di_\alpha}{dt} + v_\alpha; \\ e_\beta = Ri_\beta + L \frac{di_\beta}{dt} + v_\beta. \end{cases} \quad (47)$$

Usando a transformada de Park do sistema de coordenada $\alpha\beta$ para dq dado pela equação (19), pode-se achar a equação do circuito do lado CA do conversor [15]. A tensão e a corrente da rede são dadas por (48) e (49) respectivamente;

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} e_\alpha \\ e_\beta \end{bmatrix}. \quad (48)$$

$$\begin{bmatrix} i_d \\ i_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix}. \quad (49)$$

Substituindo (47) em (48);

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} Ri_\alpha + L \frac{di_\alpha}{dt} + v_\alpha \\ Ri_\beta + L \frac{di_\beta}{dt} + v_\beta \end{bmatrix}. \quad (50)$$

Isolando i_α e i_β da equação (49);

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix}^{-1} \begin{bmatrix} i_d \\ i_q \end{bmatrix}. \quad (51)$$

A matriz inversa da equação (49) é dada por;

$$\begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix}^{-1} = \begin{bmatrix} \cos \theta_e & -\sin \theta_e \\ \sin \theta_e & \cos \theta_e \end{bmatrix}. \quad (52)$$

Assim (51) fica;

$$\begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} = \begin{bmatrix} \cos \theta_e & -\sin \theta_e \\ \sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix}. \quad (53)$$

Expandindo a equação (50);

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} L \frac{d}{dt} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} + R \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} + \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix}. \quad (54)$$

Substituindo (53) em (54) e fazendo;

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix}. \quad (55)$$

tem-se;

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} L \frac{d}{dt} \begin{bmatrix} i_\alpha \\ i_\beta \end{bmatrix} + R \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} v_d \\ v_q \end{bmatrix}. \quad (56)$$

Substituindo (53) em (56);

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} L \frac{d}{dt} \left(\begin{bmatrix} \cos \theta_e & -\sin \theta_e \\ \sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} \right) + R \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} v_d \\ v_q \end{bmatrix}. \quad (57)$$

Usando a derivada da multiplicação e considerando que;

$$\theta_e = \omega_e t, \quad \omega_e = \frac{d\theta_e}{dt}. \quad (58)$$

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = \begin{bmatrix} \cos \theta_e & \sin \theta_e \\ -\sin \theta_e & \cos \theta_e \end{bmatrix} L \left(\begin{bmatrix} -\omega_e \sin \theta_e & -\omega_e \cos \theta_e \\ \omega_e \cos \theta_e & -\omega_e \sin \theta_e \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} \cos \theta_e & -\sin \theta_e \\ \sin \theta_e & \cos \theta_e \end{bmatrix} \begin{bmatrix} \frac{di_d}{dt} \\ \frac{di_q}{dt} \end{bmatrix} \right) + R \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} v_d \\ v_q \end{bmatrix}. \quad (59)$$

Desenvolvendo as multiplicações em (59);

$$\begin{bmatrix} e_d \\ e_q \end{bmatrix} = L \begin{bmatrix} 0 & -\omega_e \\ \omega_e & 0 \end{bmatrix} \begin{bmatrix} i_d \\ i_q \end{bmatrix} + L \begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix} \begin{bmatrix} \frac{di_d}{dt} \\ \frac{di_q}{dt} \end{bmatrix} + R \begin{bmatrix} i_d \\ i_q \end{bmatrix} + \begin{bmatrix} v_d \\ v_q \end{bmatrix}. \quad (60)$$

Por fim tem-se a equação (61), a representação do conversor da figura 29 no sistema de coordenadas dq.

$$\begin{cases} e_d = Ri_d + L \frac{di_d}{dt} - \omega Li_q + v_d; \\ e_q = Ri_q + L \frac{di_q}{dt} + \omega Li_d + v_q. \end{cases} \quad (61)$$

Agora e_d e e_q são as tensões da rede, i_d e i_q são as correntes que passam pela impedância de entrada e v_d e v_q são as tensões geradas pelo conversor. Na equação (61) nota-se que a tensão e_d e e_q estão acopladas pelos termos $-\omega Li_q$ e $+\omega Li_d$ respectivamente. Esse acoplamento torna as tensões dependentes uma da outra [15].

Segundo [26] a potências de um sistema balanceado trifásico podem ser escritas com;

$$P = e_a i_a + e_b i_b + e_c i_c. \quad (62)$$

$$Q = j \frac{1}{\sqrt{3}} (e_{bc} i_a + e_{ca} i_b + e_{ab} i_c). \quad (63)$$

No sistema de coordenadas $\alpha\beta$;

$$P_r = e_\alpha i_\alpha + e_\beta i_\beta. \quad (64)$$

$$Q_r = e_\beta i_\alpha - e_\alpha i_\beta. \quad (65)$$

No sistema de coordenadas dq, [15] apresentam as seguintes equações;

$$P = e_d i_d + e_q i_q. \quad (66)$$

$$Q = j(e_q i_d - e_d i_q). \quad (67)$$

Levando em conta a equação (46) a potência aparente em dq fica;

$$S = \frac{3}{2} (e_d i_d - j e_d i_q). \quad (68)$$

Como referido anteriormente $e_d = E$, assim a potência ativa e reativa no sistema de coordenadas dq é escrita como;

$$\begin{cases} P = \frac{3}{2} E i_d; \\ Q = -j \frac{3}{2} E i_q. \end{cases} \quad (69)$$

Analisando a equação (69) é possível verificar que as potências, ativa e reativa agora estão desacopladas, o que torna possível fazer o controle de cada uma separadamente. Segundo a equação (69) igualando a corrente i_q a zero não haverá transferência de potência reativa, então o fator de potência será unitário [15], essa informação será importante para o controle do fator de potência. A potência vista pelo lado CA do conversor é dada por;

$$S_c = \frac{3}{2} (v_d i_d + v_q i_q + j(v_q i_d - v_d i_q)). \quad (70)$$

$$\begin{cases} P_c = \frac{3}{2} (v_d i_d + v_q i_q); \\ Q_c = j \frac{3}{2} (v_q i_d - v_d i_q). \end{cases} \quad (71)$$

Só existe transferência de potência ativa para o lado CC do conversor. Como as chaves eletrônicas estão sendo consideradas ideais, sem perdas por comutação, toda potência ativa vista pelo lado CA do conversor pode ser transferida para o lado CC. Assim a potência pode ser escrita como na equação (72);

$$P_c = P_{Lado CA} = P_{Lado CC}. \quad (72)$$

A tensão no lado CC do conversor depende do tipo de carga que ele apresenta, em geral existe um capacitor para ajudar a estabilização da tensão do barramento CC, e a carga pode ser uma carga resistiva, um motor CC ou até mesmo uma bateria [15]. O acoplamento entre a parte CA e CC do conversor pode ser visto com um transformador ideal, em que seu secundário é visto como uma fonte de corrente para prover a potência para o lado CC [12]. A figura 33 mostra o sistema proposto por [27], nota-se que ainda existe o acoplamento entre v_d e v_q .

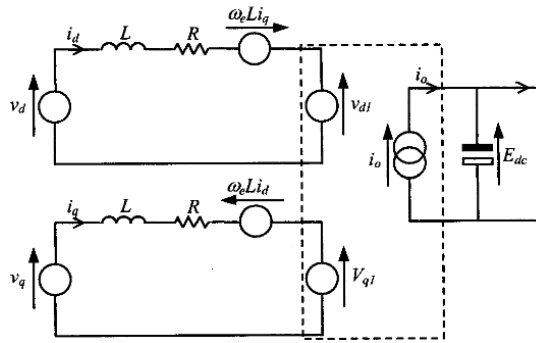


Figura 33 Acoplamento CA/DC do conversor [27].

É importante ressaltar que o desacoplamento é feito para melhorar o controle das tensões v_d e v_q , assim consegue-se variar uma das tensões e não afetar a outra, esse desacoplamento será mostrado adiante nesta seção do trabalho. Agora deve-se definir quem é P_{dc} , para a modelagem do lado CC. A figura 34 mostra o lado CC do conversor.

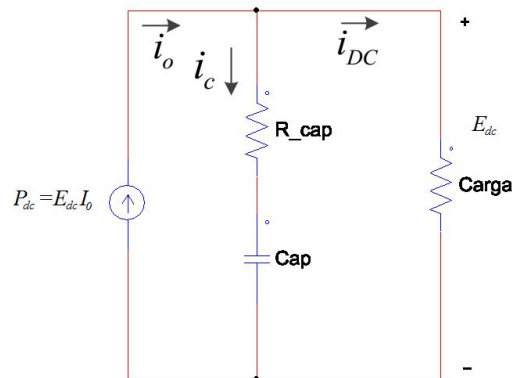


Figura 34 Lado CC do conversor.

Sendo um sistema de tensão e corrente contínua, a potência é dada pela corrente da fonte vezes a tensão do barramento CC, como na equação (73).

$$P_{dc} = E_{dc} i_0. \quad (73)$$

Uma análise da figura 34 pode-se dizer que a soma da potência do capacitor mais a soma da potência da carga é a potência CC. Se a carga representa uma resistência a potência na carga é dada por;

$$P_{carga} = E_{dc} i_{dc}. \quad (74)$$

Para o capacitor a potência instantânea é dada pela variação da energia em relação ao tempo [19], a resistência R_{cap} mostrada na figura 34 é uma resistência interna do capacitor, a energia do capacitor é mostrada na equação (75);

$$W(0) = \frac{1}{2}CE_0^2. \quad (75)$$

Considerando que o capacitor está carregado a equação passa a ser;

$$W(t) = \frac{1}{2}CE_{dc}^2. \quad (76)$$

Então a potência instantânea é;

$$P_{cap} = \frac{d\frac{1}{2}CE_{dc}^2}{dx} = \frac{1}{2}C \frac{dE_{dc}}{dx}. \quad (77)$$

A potência do Barramento CC é;

$$P_{dc} = \frac{1}{2}C \frac{dE_{dc}}{dt} + E_{dc}i_{dc}. \quad (78)$$

A equação que relaciona a potência ativa CA e CC é dada em (79);

$$\frac{3}{2}(v_d i_d + v_q i_q) = E_{dc} i_{dc}. \quad (79)$$

4.2. CONTROLE DO FLUXO DE POTÊNCIA

O conversor VSC que faz a interface entre a rede e o barramento CC tem como o principal objetivo manter a tensão do barramento igual a uma tensão de referência desejada. Para isso o conversor drena potência ativa da rede caso a tensão do barramento esteja abaixo da tensão de referência ou transfere potência ativa para a rede caso a tensão do barramento esteja acima da referência. Quando a potência ativa flui da rede para o conversor, o conversor está trabalhando como um retificador VSR, o conversor passa a trabalhar como um inversor VSI quando está transferindo potência para a rede.

Pela equação (69) a potência ativa está relacionada com a corrente i_d , para controlar o fluxo e a magnitude da potência deve-se controlar a direção e a amplitude da corrente i_d . Como visto a corrente que flui pela impedância entre a rede e o lado CA do conversor

dependendo da tensão gerada pelo conversor. Então as tensões v_d e v_q devem ser geradas pela necessidade de corrente i_d para suprir a potência exigida pelo barramento CC.

Os sentidos das correntes i_d e i_q ditam o fluxo da potência ativa e reativa respectivamente. Quando as correntes são positivas a potência parte da rede para o conversor, caso contrário flui do conversor para a rede [25]. O sistema de controle do VSC é representado de forma geral na figura 35.

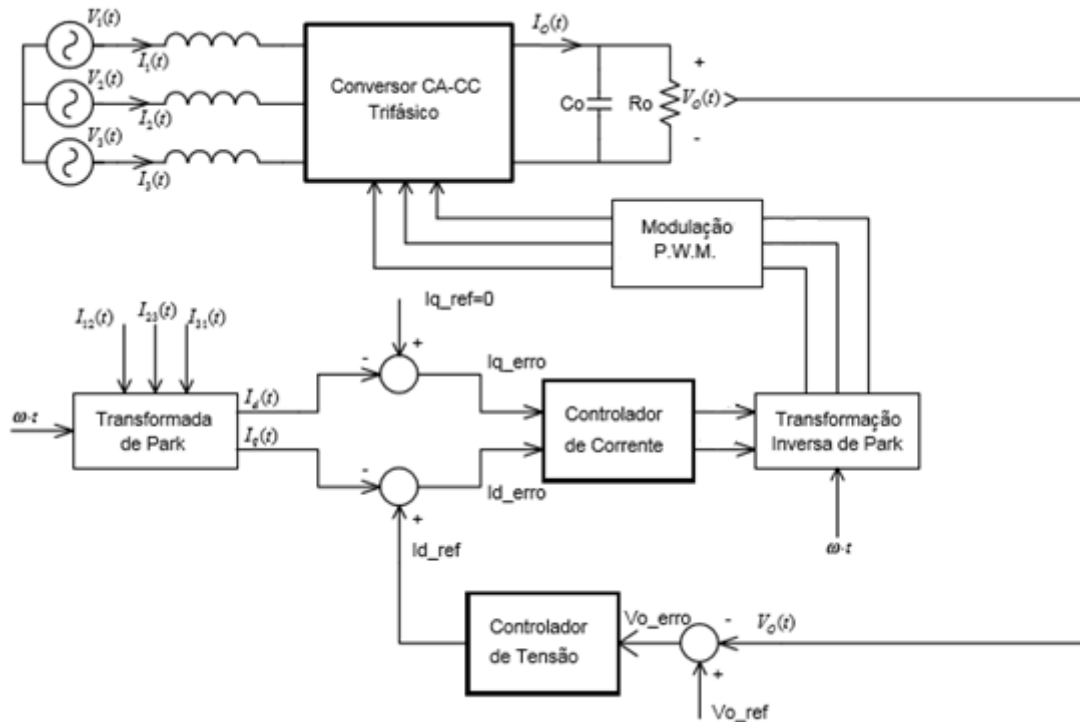


Figura 35 Diagrama de controle do conversor VSC. Imagem modificada de [24].

Para o controle do fluxo de potência serão utilizados dois controladores PIs de corrente e um controlador PI de tensão.

4.2.1. CONTROLE DE CORRENTE

O controle de corrente tem como princípio de funcionamento fazer com que as correntes de referência de id_ref e iq_ref sejam seguidas pela corrente id e iq , com tudo a referência de iq será zero para não haver transferência de potência reativa da rede para o lado CA do conversor [12] [15].

Como já foi mencionado o controlador PI será utilizado para fazer o controle das correntes, o controlador é dividido em duas partes como mostra a equação (80);

$$Pi = Kp + \frac{Ki}{s}. \quad (80)$$

Onde Kp é a constante de proporcional do controlador que será multiplicada ao erro gerado pela comparação entre a referência da corrente e a corrente i_d e i_q , e Ki é a constante integral do controlador multiplicada pela integral do erro.

Isolando v_d e v_q na equação (61) pode-se visualizar como ambas as tensões são formadas.

$$\begin{cases} v_d = e_d - Ri_d - L \frac{di_d}{dt} + \omega Li_q \\ v_q = e_q - Ri_q - L \frac{di_q}{dt} - \omega Li_d \end{cases} \quad (81)$$

Reescrevendo a equação (81) para a variação de tensão em cima do indutor de entrada;

$$\begin{cases} v_d = e_d - Ri_d - \Delta v_d + \omega Li_q \\ v_q = e_q - Ri_q - \Delta v_q - \omega Li_d \end{cases} \quad (82)$$

Onde Δv_d e Δv_q apresentados na equação (82) são dados por;

$$\begin{cases} \Delta v_d = K_p(id_{ref} - i_d) + Ki \int (id_{ref} - i_d) dt \\ \Delta v_q = K_p(iq_{ref} - i_q) + Ki \int (iq_{ref} - i_q) dt \end{cases} \quad (83)$$

Seria possível controlar independentemente as tensões vd e vq se não fosse o acoplamento existente entre as duas. Para o desacoplamento, a corrente do termo acoplado é multiplicada pelo oposto da reatância do acoplamento e somada ao sistema, assim uma simples multiplicação e soma já é suficiente para solucionar este problema [12]. A figura 36 mostra a multiplicação das correntes id e iq pelos os valores opostos aos do acoplamento para efetuar o desacoplamento.

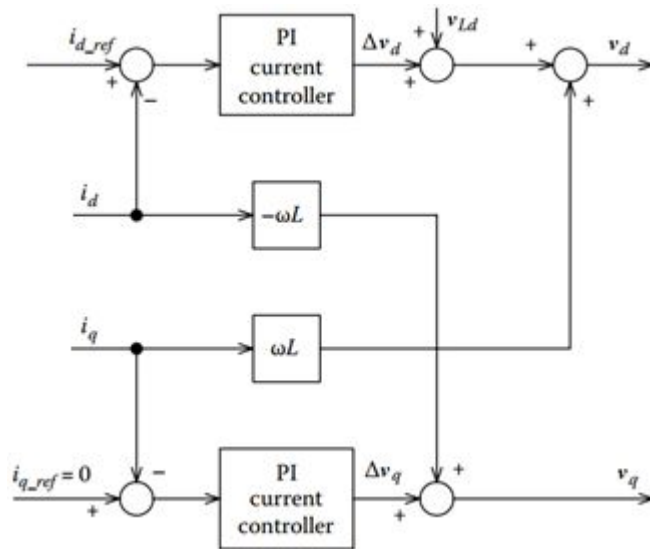


Figura 36 Desacoplamento das tensões v_d e v_q . Imagem alterada de [12].

Após o desacoplamento, a variação da corrente i_d não interfere na corrente i_q e vice versa, assim v_d e v_q podem ser construídas de forma independente. O controlador PI se torna mais eficiente para o controle das correntes depois do desacoplamento [12].

A figura 37 mostra o modelo do circuito elétrico que representa a equação (82), este circuito é usado para a afinação dos controladores bem como para os testes de controle dos conversores [15].

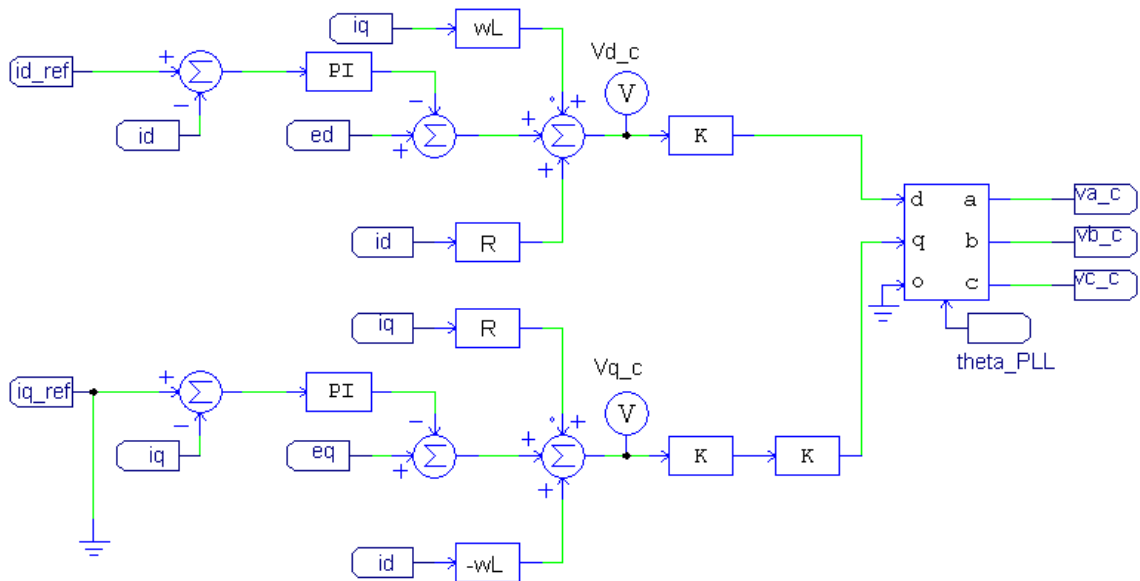


Figura 37 Modelo elétrico para o controle de corrente. Imagem modificada de [15].

Analisando a figura 37, o bloco da transformada inversa de Park, apresentado na seção 3 deste trabalho, é mostrado na figura 35 com um bloco de mesmo nome.

As tensões v_{a_c} , v_{b_c} e v_{c_c} presentes na figura 37, são as tensões criadas a partir da necessidade de corrente para suprir a potência no barramento CC, essas tensões são as moduladores que serão utilizadas para a geração dos pulsos através de uma modulação por largura de pulso, PWM *Pulse Width Modulation*, os pulso criados pela modulação gerarão as tensão do conversor v_d e v_q .

A figura 38 apresenta algumas partes destacadas que são interessantes de notar no modelo elétrico, todas as partes destacadas têm relação com a equação (82), a entrada destacada em amarelo corresponde ao Δv_d e Δv_q , em castanho as entradas e_d e e_q , em roxo Ri_d e Ri_q mas o mais importante está destacado em vermelho, onde são mostradas as constantes usadas para o desacoplamento já mostrado na figura 36. As somas das partes destacadas formam o v_d e v_q .

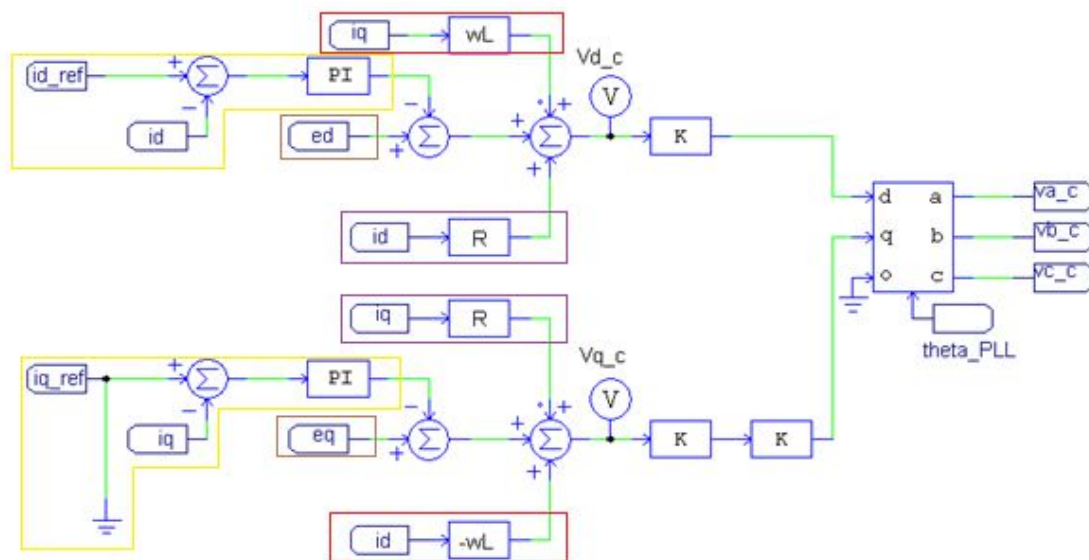


Figura 38 Imagem explicativa do circuito elétrico.

4.2.2. CONTROLE DE TENSÃO

O controle de tensão é utilizado para gerar a referência de corrente para o controlador de corrente. O controle de tensão trabalha comparando a tensão do barramento CC com a

tensão de referência de tensão desejada. Caso a tensão do barramento CC esteja abaixo ou acima da tensão de referência desejada o controlador aumenta ou diminui a referência de corrente.

O controlador de tensão é também um controlador PI, e possui uma estrutura bem simples como a mostrada na figura 39.

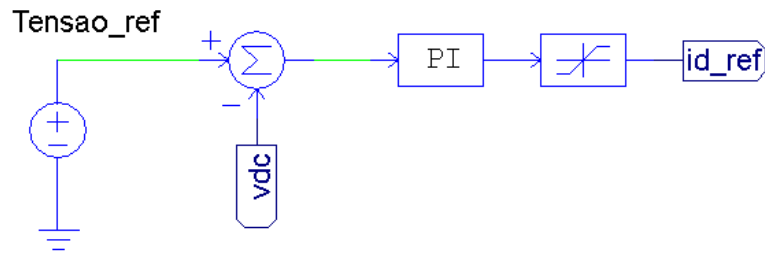


Figura 39 Controlador da tensão do barramento CC.

4.2.3. FUNCIONAMENTO GERAL DO SISTEMA DE CONTROLE

Havendo uma variação na tensão do barramento CC, o controle de tensão atua alterando a referência de corrente do controlador de corrente. O controlador de corrente por sua vez atua na geração de um esforço de controle para criar a tensão v_d e v_q necessárias para que a corrente i_d seja capaz de gerar a potência necessária para regular a tensão no barramento CC. As tensões v_{d_c} e v_{q_c} que são apresentadas na figura 26, são tensões que criarão as moduladoras que serão usadas para gerar os sinais de disparo para os IGBTs através de uma modulação PWM. Essas tensões são proporcionais as tensões desejadas para v_d e v_q .

5. SINCRONISMO COM A REDE

Como já visto em seções anteriores deste trabalho uma das melhores características do conversor *Back to Back* é a bidirecionalidade do fluxo de potência. Pode-se citar como exemplo, um sistema em que o fluxo de potência faz o caminho inverso ao caminho convencional, a geração de energia eólica. O aereo gerador, juntamente com um conversor, transferem potência para rede elétrica [17]. Outro fato importante sobre o conversor *Back to Back* é a capacidade de correção do fator de potência, controlando o fluxo da potência reativa entre o lado CA da rede e o lado CA do conversor [12].

Os dois exemplos citados acima têm em comum a necessidade da estimação do ângulo de fase e frequência da rede para o sincronismo do conversor. Isto é muito importância para que haja bidirecionalidade do fluxo de potência, tanto ativa como reativa, como foi vista na seção 4 deste trabalho. A estimação correta do ângulo de fase e frequência da componente fundamental da tensão ou corrente da rede elétrica necessita de um sistema de sincronismo rápido e eficiente.

Em um sistema ideal de sincronização o sincronismo é instantâneo, fornece a frequência e o ângulo de fase correspondente à componente fundamental do sinal da rede em tempo real (livre de atrasos) e sem erro. Porém um sistema real de sincronização não consegue um sincronismo instantâneo, o grande desafio dos sistemas reais é se aproximar dos sistemas ideais, reduzindo os erros em regime permanente e reduzindo o tempo de sincronismo [28].

Existem vários métodos de sincronização e podem ser separados em dois grupos, sistemas em malha aberta e sistemas em malha fechada. Nesta seção do trabalho será estudado o método em malha fechada de sincronização PLL (*Phase Lock Loop*) em especial (*Synchronous Reference Frame Phase Lock Loop*) por ser um dos métodos mais utilizados no sistema trifásico e por ser relativamente simples de implementar. A figura 40 apresenta um resumo dos métodos de PLL, onde SF-PLL é o mesmo que SRF PLL [15].

	Design Simplicity	Frequency adaptive & range	Distortion insensitivity	Unbalance insensitivity	Single-phase utilization
SF-PLL	Good	Average	Average	Poor	
PQ-PLL	Average	Average	Average	Poor	
DSF-PLL	Average	Average	Good	Good	
SSI-PLL	Average	Average	Good	Good	Good
DSOGI-PLL	Average	Average	Good	Good	Good
EPLL	Average	Average	Good	Good	Good
3MPLL	Average	Average	Good	Good	
Q-PLL	Average	Average	Good	T	Good
RPLL	Average	Average	Good	T	Good
PPLL	Average	Good	Good	Good	Good
ALC-PLL	Average	Average	Good	T	Good
MR-PLL	Average	Average	Good	T	Good
APLL	Average	Average	Good	Good	Good
ZCD	Good	Poor	Poor	Poor	Good
SV	Average	Poor	Average	Poor	
WLSE	Average	Average	Good	Good	

Figura 40 Comparação entre os métodos de PLL existentes [15].

Na figura 40 é possível ver que o sistema SRF PLL tem um rendimento médio, mas é de simples implementação. Como os sistemas de retificação será todo implementado por simulação este método será suficiente para a análise, para uma implementação prática deve-se utilizar um sistema mais robusto.

5.1. PLL

PLL é um dispositivo em malha fechada que tem como finalidade fazer um sinal (neste caso um sinal senoidal) seguir outro sinal, mantendo o sinal de saída sincronizado com o sinal de entrada. A PLL atua para diminuir a diferença entre o ângulo de fase dos dois

sinais, tendendo esta diferença a zero. A estrutura básica de uma PLL é composta por um detector de fase, um filtro passa baixa e um oscilador controlado por tensão (OCT), como mostrado na figura 41 [29].

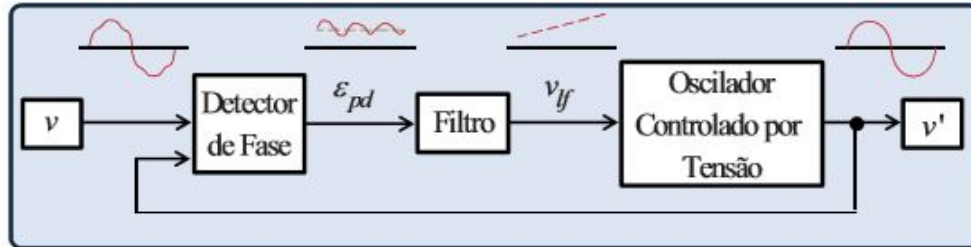


Figura 41 Estrutura básica de uma PLL [29].

O objetivo do detector de fase é comparar o sinal de entrada com o sinal de saída gerado pelo OCT, a comparação do sinal gera um erro que é entregue para o filtro passa baixa (controlador PI).

A função do filtro passa baixa é filtrar possíveis ruídos e altas frequências do sinal de erro que possam ser geradas pela comparação, além de manter constante o sinal para o OCT.

O OCT converte um sinal de tensão em um sinal de frequência, este sinal de frequência depende diretamente do sinal de tensão que o filtro entrega.

O detector de fase pode ser visto como um multiplicador [30], o sinal de entrada é do tipo;

$$v_i = A \sin(\omega_i t + \theta_i). \quad (84)$$

O sinal gerado pelo OCT é do tipo;

$$v_o = \cos(\omega_o t + \theta_o). \quad (85)$$

Assim o sinal gerado pelo bloco de detecção de fase é igual a;

$$\text{Sinal} = \frac{Akd}{2} (\sin((\omega_i - \omega_o)t + \theta_i - \theta_o) + \sin((\omega_i + \omega_o)t + \theta_i + \theta_o)). \quad (86)$$

O filtro passa baixa filtra a componente de alta frequência, $\sin((\omega_i + \omega_o)t + \theta_i + \theta_o)$, sobrando somente na saída do filtro;

$$v_f = \frac{Akd}{2} \sin((\omega_i - \omega_o)t + \theta_i - \theta_o). \quad (87)$$

A constante k_d é o ganho do detector de fase, com o passar do tempo a diferença de fase e de frequência vão diminuindo e o sinal do filtro passa a ser [30] [29];

$$v_f = \frac{Akd}{2} \sin(\theta_i - \theta_o). \quad (88)$$

A PLL estará em sincronismo quando $v_f = 0$, isso só acontece se $\theta_i \cong \theta_o$ [29].

5.1.1. SRF PLL

Tem o mesmo princípio de funcionamento da PLL, porém o sinal de entrada é transformado para o sistema de coordenadas dq. O sinal é lido do sistema de coordenada abc transformado para $\alpha\beta$ e depois para dq. A estrutura básica da SRF PLL pode ser vista na figura 42.

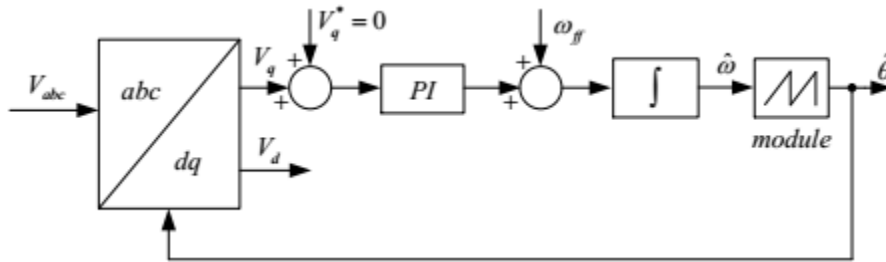


Figura 42 Estrutura básica da SRF PLL [15].

Agora o detector de fase é o bloco da transformada de Park, OTC é um integrador que gera o ângulo estimado que será injetado na transformação, o sinal de erro gerado pelo detector de fase será usado pelo controlador PI para gerar o esforço de controle. O sistema pode ser equacionado por [15];

$$\begin{cases} \hat{\omega}(t) = \omega_{ff} + K_v u_f(t); \\ \theta'(t) = \int \hat{\omega}(t), \quad 0 \leq \theta'(t) \leq 2\pi. \end{cases} \quad (89)$$

Onde $\hat{\omega}(t)$ é a frequência estimada, ω_{ff} frequência fundamental do sinal de entrada, K_v é um ganho gerado pelo PI, $u_f(t)$ sinal do esforço de controle gerado pelo PI e $\theta'(t)$ é o ângulo estimado gerado pelo integrador. O sistema estará em sincronismo quando o

esforço de controle for zerado e a frequência estimada for igual à frequência fundamental [15].

A equação (91) apresenta a tensão no sistema $\alpha\beta$;

$$\begin{bmatrix} v_\alpha \\ v_\beta \end{bmatrix} = \begin{bmatrix} E \cos(\theta) \\ E \sin(\theta) \end{bmatrix}. \quad (90)$$

Substituindo a equação (91) na equação da transformada de Park tem-se;

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} \cos(\theta') & -\sin(\theta') \\ \sin(\theta') & \cos(\theta') \end{bmatrix} \begin{bmatrix} E \cos(\theta) \\ E \sin(\theta) \end{bmatrix}. \quad (91)$$

Onde θ' será o ângulo estimado pela SRF PLL, efetuando a multiplicação e as simplificações as tensões de v_d e v_q serão;

$$\begin{bmatrix} v_d \\ v_q \end{bmatrix} = \begin{bmatrix} E \cos(\theta' - \theta) \\ E \sin(\theta' - \theta) \end{bmatrix}. \quad (92)$$

Tanto v_d quanto v_q podem ser usados como sinal de entrada, entretanto como o eixo de quadratura está ligado à potência reativa, o sinal de v_q é escolhido como o sinal usado para fazer a sincronização. Analisando a equação (92) é perceptível que com a aproximação do ângulo estimado ao ângulo do sinal de entrada v_d se aproxima de E e v_q se aproxima de zero. Quando a frequência fundamental for igual à frequência estimada v_q será igual e zero.

A dinâmica da SRF PLL é ditada pelo controlador PI, é muito importante o ajuste dos seus ganhos. A PLL pode ser vista com um integrador associada a um atraso [31].

$$P = \left(\frac{1}{1 + sT_s} \right) \left(\frac{V}{s} \right). \quad (93)$$

A planta em malha aberta é representada pela equação (93), o controlador é indicado pela equação (94).

$$C = \left(K_p \frac{1 + sT_i}{sT_i} \right). \quad (94)$$

Onde K_p e T_i são os parâmetros do controlador PI, há inúmeros métodos para achar os ganhos do controlador, porém o *Symmetrical optimum* (SO) é utilizado com certa frequência, pois a planta P apresenta as características necessárias para isso [32].

SO é um método para otimizar a margem de fase, margem de fase pode ser definida como a quantidade que se pode deslocar a fase dentro da estabilidade [33], a seleção de K_p e T_i estão relacionados com a fase e a amplitude da planta P mais o controlador C para serem simétricos à frequência de corte ω_c .

$$\begin{aligned} \omega_c &= 1/(\alpha T_s); \\ T_i &= \alpha^2 T_s; \\ K_p &= 1/(\alpha V T_s). \end{aligned} \tag{95}$$

Onde α é um fator de normalização, T_s é o período de amostragem, V tensão de pico [15].

5.2. SRF PLL NO PSIM

A estrutura da SRF PLL no programa *PSIM* pode ser vista na figura 43.

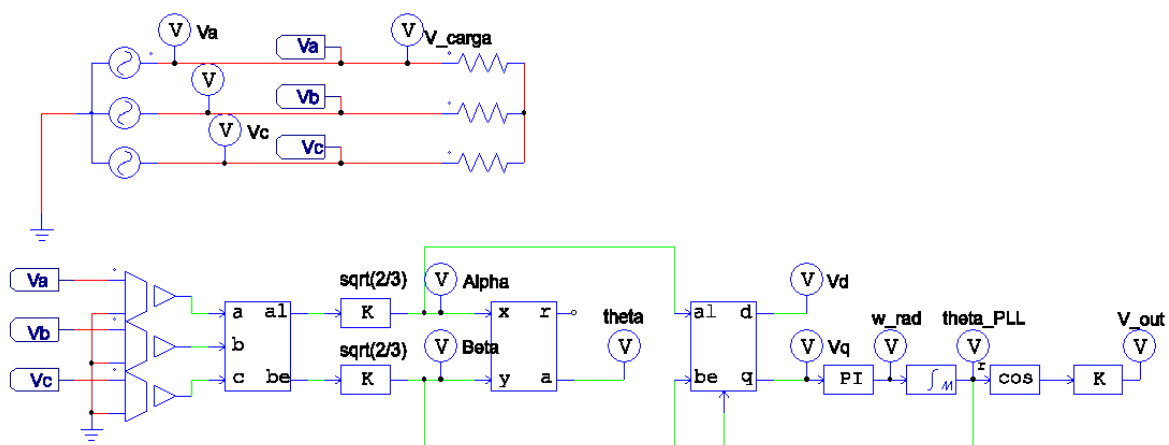


Figura 43 Modelo SRF PLL PSIM.

A figura 44 mostra os ângulos gerados pela SRF PLL e pelo bloco fornecido pelo programa *PSIM*, além do sincronismo da tensão da rede com uma tensão emulada a partir do ângulo gerado pela SRF PLL.

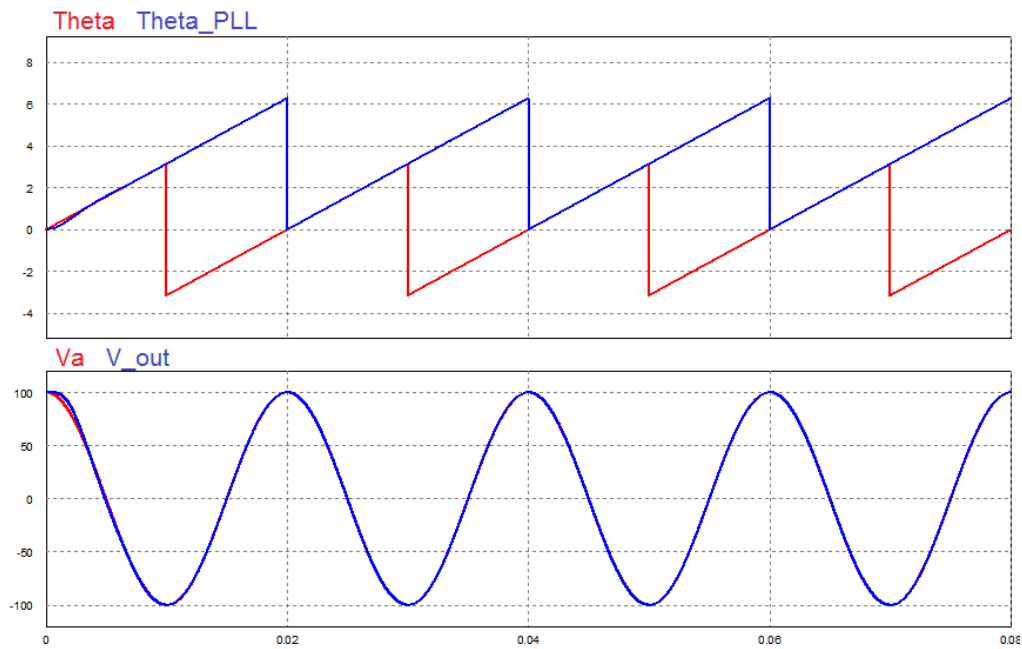


Figura 44 Resultados da SRF PLL.

O uso das fórmulas (95) serviu para mostrar um caminho para a configuração do PI, porém o refinamento da afinação foi feito através do método empírico de tentativa e erro.

O ângulo θ (Theta na figura 44) está variando de $-\pi$ até π , enquanto o ângulo θ_{PLL} (Theta_PLL na figura 44) varia de 0 até 2π , o que matematicamente é a mesma coisa.

Em [15] é apresentado uma SRF PLL usando a corrente como sinal de entrada, isso deve-se ao fato de que a corrente vista nos terminais do lado CA do conversor é praticamente senoidal [12] em quanto à tensão não.

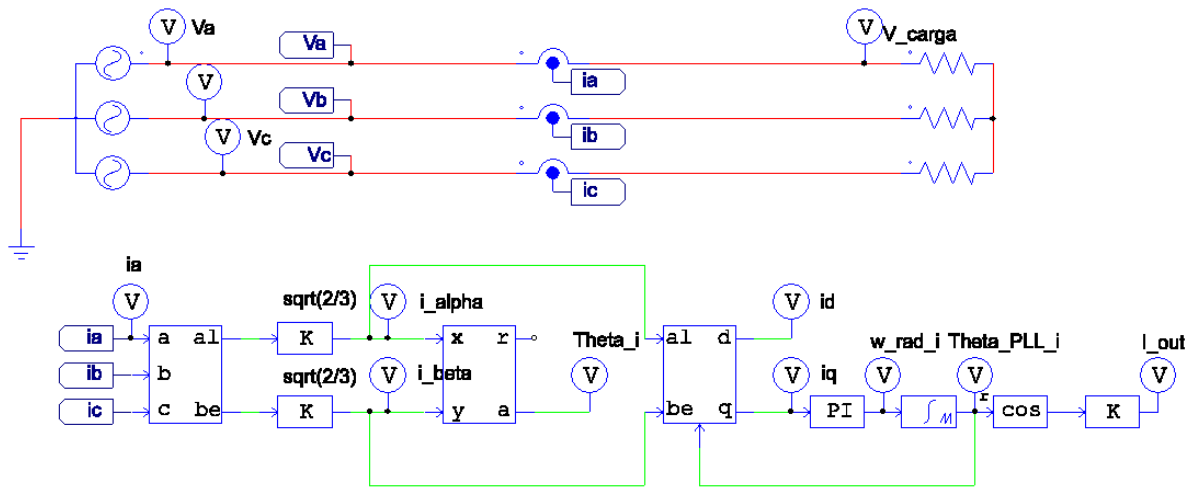


Figura 45 SRF PLL por corrente.

Usando a afinação da SRF PLL de tensão como ponto de partida a SRF PLL de corrente foi afinada empiricamente. Na figura 46 são apresentados os resultados para SRF PLL de corrente.

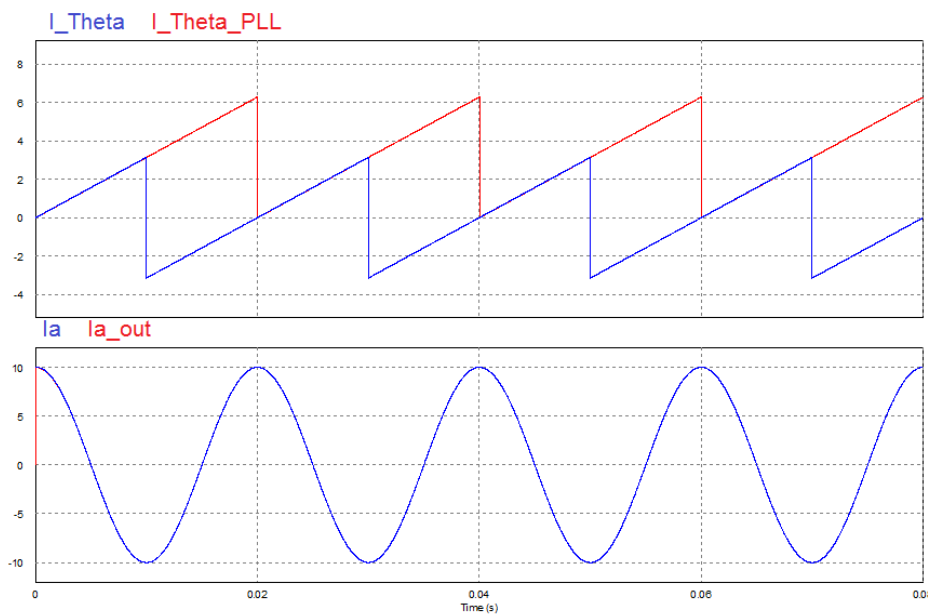


Figura 46 Resultados apresentados pela SRF PLL.

Os resultados das simulações para as SRF PLLs são bons, na seção 7 são feitos teste para conferir a robustez das duas SRF PLLs, pois as simulações preliminares foram feitas sobre condições ideais.

Para simplificar a transformação o circuito apresentado nas figuras 43 e 45 são modificados para a transformada de Park direta do sistema abc, o novo circuito é apresentado na figura 47. Os resultados apresentados pelos dois circuitos são exatamente iguais.

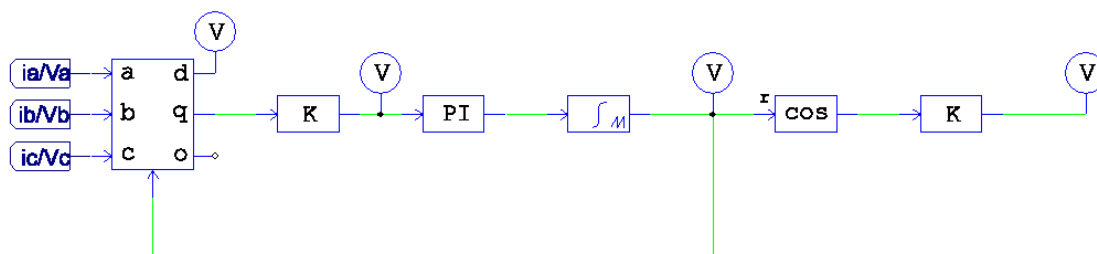


Figura 47 Circuito simplificado SRF PLL.

6. TÉCNICAS DE MODULAÇÃO

Conversores de potência fazem a conversão de energia elétrica para outra forma de energia elétrica, em outras palavras amplificam, rebaixam, retificam, invertem ou mudam a frequência da energia. Os conversores são formados por chaves eletrônicas, IGBTs, MOSFETs entre outros modelos. Estas chaves operam em dois estados, conduzindo (*ON*) ou em corte (*OFF*), para que isso ocorra um comando deve ser aplicado em um de seus terminais (*gate*). Modulação é o nome que se dá ao chaveamento dessas chaves eletrônicas, *ONs* e *OFFs* que deverão ocorrer nas chaves para que o objetivo do conversor seja atingido. Há inúmeras técnicas de modulação para conversores, algumas procuram eliminar harmônicos específicos, outras reduzir o número de chaveamentos necessários para a conversão entre outros, porém todas buscam a conversão da energia elétrica [34].

Nesta seção do trabalho serão apresentados dois tipos de modulação, a modulação senoidal por largura de pulso, em inglês *Sinusoidal Pulse Width Modulation* (SPWM) e a modulação por vetor espacial (SVM) do inglês *Space Vector Modulation*, serão apresentadas suas vantagens, implementações e uma avaliação para a escolha da modulação que será utilizada no trabalho.

6.1. MODULAÇÃO SENOIDAL POR LARGURA DE PULSO (SPWM)

A técnica de modulação SPWM é uma das mais utilizadas por sua simplicidade, seu funcionamento segue uma lógica de comparação de sinais. Os sinais aplicados nos terminais dos IGBT para as comutações são gerados a partir da comparação de uma onda triangular com uma onda senoidal de tensão da rede [35]. A onda triangular é conhecida como portadora e a senóide ganha o nome de moduladora. Algumas características das ondas, tanto portadora como moduladora, são importantes para o processo de modulação, nomeadamente o número de sinais aplicados para o chaveamento dos IGBTs, que está diretamente relacionado a frequência (f_c) da portadora enquanto o a largura dos sinais, tempo de duração do sinal, depende da amplitude da moduladora [36]. Com o aumento do chaveamento das chaves eletrônicas, as ordens dos harmônicos também sobem, ficando na ordem da frequência da portadora e nas bandas laterais da mesma [37]. A elevação da ordem dos harmônicos é desejável, pois facilitam a filtragem dos mesmos. Porém o aumento não pode ser feito de forma indiscriminada, pois as chaves eletrônicas possuem perdas por comutação que aumentam proporcionalmente com o aumento da frequência de chaveamento. Além das perdas as chaves eletrônicas possuem limitações físicas para a velocidade de chaveamento [15]. Um índice chamado de índice de frequência é dado pela equação (97) [35].

$$m_f = \frac{f_c}{f_m}. \quad (96)$$

A modulação SPWM pode ser feita inteiramente analógica, uma das provas da sua simplicidade. A figura 48 mostra o circuito de comparação que gera os sinais para a comutação dos IGBTs.

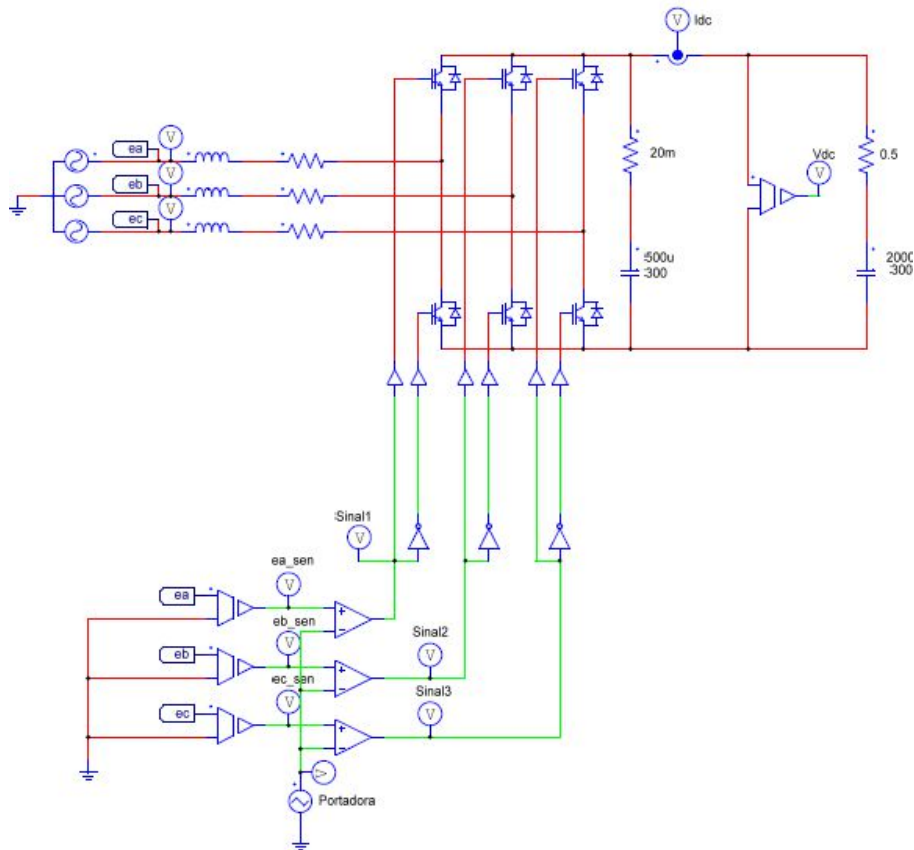


Figura 48 Circuito de comparação para geração de sinal de disparo dos IGBTs.

É importante perceber que o sinal é injetado no terminal de *gate* de cada IGBT, e que os sinais para os IGBTs que pertencem ao mesmo braço do VSC são complementares para que os dois IGBTs não conduzam ao mesmo tempo, assim evitam curto circuito no barramento CC. A figura 49 mostra os sinais gerados pela comparação da portadora com cada fase do sistema trifásico.

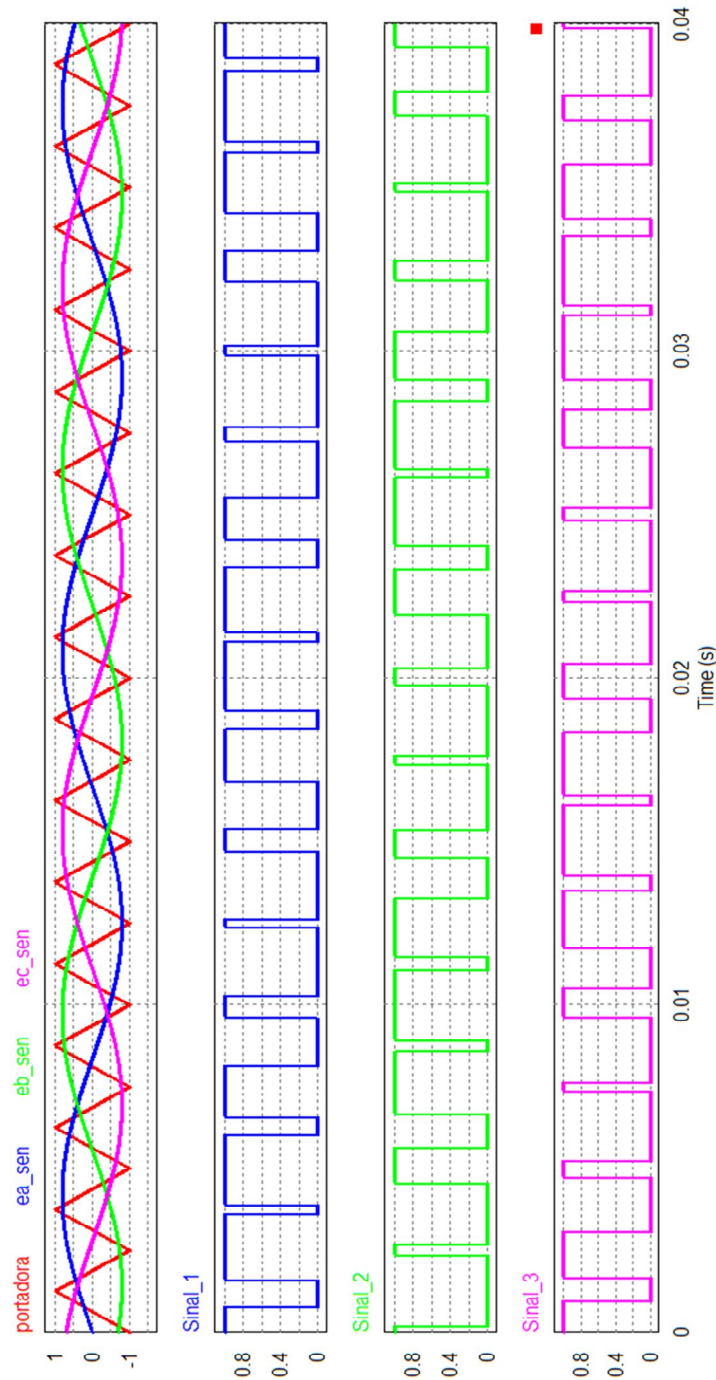


Figura 49 Sinais de disparo dos IGBTs usando a modulação SPWM.

Outra característica importante entre a onda moduladora e a portadora é o índice de modulação. O índice de modulação m , é dado pela razão entre a tensão de pico da onda moduladora (V_{pmod}) pela tensão de pico da onda portadora (V_{pport}) [38].

$$m = \frac{V_{pmod}}{V_{pport}}. \quad (97)$$

O índice m pode estar entre 0 e 1, quando m se aproxima de 0 a diferença de tensão de pico entre a moduladora e portada é grande, já quando m se aproxima de 1 a portadora e a moduladora tem a mesma tensão de pico [15]. Valores para m superiores a 1 deixam o sistema em uma zona de sobre modulação. Quando a sobre modulação é atingida, surgem no sinal harmônicos de ordem baixa, perto da frequência fundamental da moduladora, o que dificulta a filtragem desses [39]. Nesta situação a variação de V_p causa pouca variação no V_{dc} . O índice de modulação é o ganho do conversor, quanto mais perto do valor um, maior é a transferência de potência do lado CA para o lado CC. Todo o controle do conversor visto na seção 4 deste trabalho é feito para controlar o fluxo de potência, o que permite dizer que o índice de modulação é o atuador que permite variar o fluxo. As tensões v_{a_c} , v_{b_c} e v_{c_c} vistas na saída do bloco de transformação inversa de Park apresentado na figura 37, são moduladores que tem suas amplitudes variadas a partir da necessidade do fluxo de potência.

Existe ainda outro índice de modulação representado por M , este índice relaciona a tensão do barramento CC (V_{dc}) com a tensão de pico simples V_p CA. Este índice pode ser utilizado para comparar técnicas de modulação [39].

Em [40] o índice M é equacionado com;

$$M = \frac{V_p}{v_{six_step}}. \quad (98)$$

Onde $v_{six_step} = \frac{2V_{dc}}{\pi}$ [40]. A tensão v_{six_step} vem do funcionamento do conversor em modo *six-step*, também conhecido pelo nome de funcionamento em onda quadrada ou do inglês *square-wave operation*, este funcionamento coloca os braços do conversor em condução em 180 graus para cada chave eletrônica (IGBTs), e os braços conduzindo defasados de 120 graus entre cada um [37]. A figura 50 mostra a condução de cada braço do conversor.

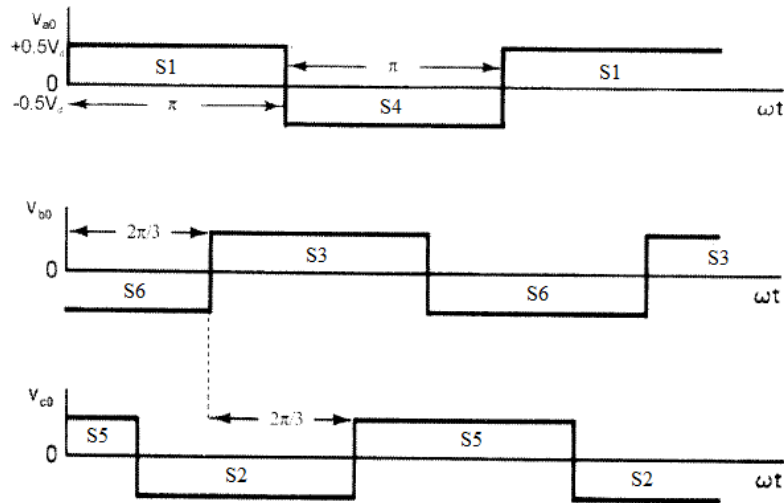


Figura 50 Condução em funcionamento six-step. Imagem modificada de [37].

E através da análise de Fourier calcula-se o valor da tensão fundamental que é o valor apresentado para a tensão em modo de funcionamento em *six-step*. Assim o índice M é apresentado pela equação (100) pode ser representada nas tensões v_d e v_q fica [15];

$$M = \frac{\pi V_p}{2V_{dc}} = \frac{\pi \sqrt{v_d^2 + v_q^2}}{2V_{dc}}. \quad (99)$$

Na modulação SPWM o valor máximo, dentro da zona linear, é de $M = \frac{\pi}{4} = 0.7854$, acima deste valor ocorre a sobre modulação e o controle da tensão deixa de ser linear [40], além de surgirem harmônicos de tensão de baixa frequência [15].

6.2. MODULAÇÃO POR VETOR DE ESPAÇO

A modulação por vetor de espaço ou do inglês *Space Vector Modulation* (SVM), tem como principais características a redução do número de comutações, minimizar o conteúdo harmônico e obter índice de modulação maior [41]. A figura 51 mostra um inversor trifásico ligado a um barramento CC.

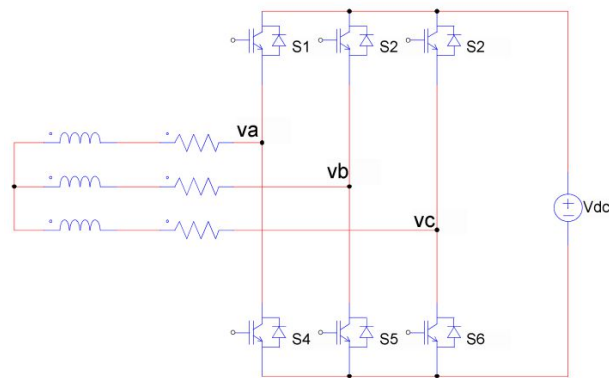


Figura 51 Inversor trifásico.

O conversor trifásico de dois níveis possui duas chaves eletrônicas (IGBTs) em cada braço, observando a figura 51 aparecem S1 e S4 no mesmo braço, assim como S2 e S5 e por último S3 e S6. Como já referido as chaves eletrônicas que estão no mesmo braço não podem conduzir ao mesmo tempo, então eles funcionam com lógica complementar, ou seja, se S1 está conduzindo S4 deve estar em corte. O braço em que S1 e S4 estão será chamado de Sa, o braço onde S2 e S5 estão será chamado de Sb, e por fim o braço com S3 e S6 estão será chamado de Sc.

Agora define-se que em Sa se S1 está conduzindo o valor de $S_a=1$, caso contrário se for S4 a conduzir $S_a=0$, o mesmo vale para os braços Sb e Sc, em resumo se as chaves eletrônicas superiores dos braços Sa, Sb e Sc estiveram conduzindo, os braços respectivos recebem o valor igual a 1, se for as chaves eletrônicas inferiores que estão a conduzir o respectivo braço recebe o valor igual a 0.

Assim temos oito possíveis posições de chaveamento, estas posições são chamadas de vetores, o vetor pode ser definido como $\vec{V}_n = S_a S_b S_c$. A figura 52 mostra as oito posições para as chaves eletrônicas.

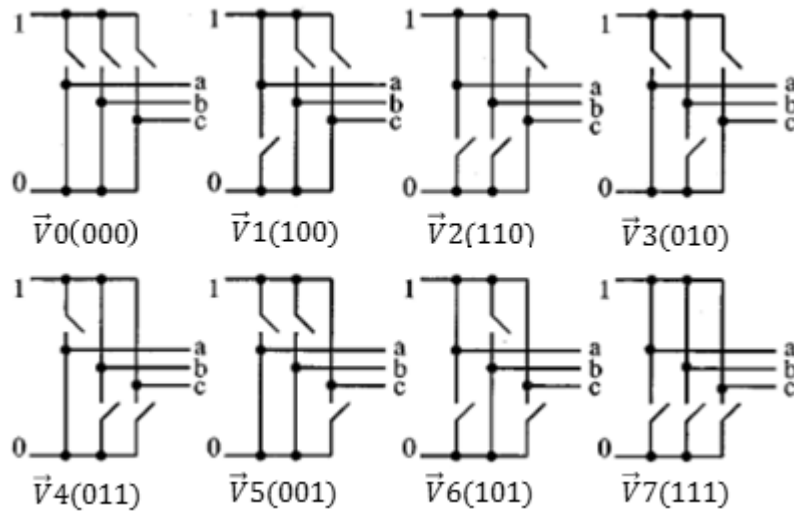


Figura 52 Oito possíveis estados das chaves. Imagem modificada de [42].

Para \vec{S}_n existem seis vetores não nulo e dois vetores nulos.

$$\vec{V}_n = \begin{cases} \text{n\~{a}o nulo,} & 0 < n < 6; \\ \text{nulo,} & n = 0 \text{ e } 7. \end{cases} \quad (100)$$

S\~{a}o chamados de nulos os vetores \vec{V}_0 e \vec{V}_7 por n\~{a}o haver circula\~{c}o de corrente nos terminais da carga em consequ\~{e}ncia n\~{a}o h\~{a} queda de tens\~{a}o na mesma. A figura 53 mostra a liga\~{c}o da carga nos vetores nulos.

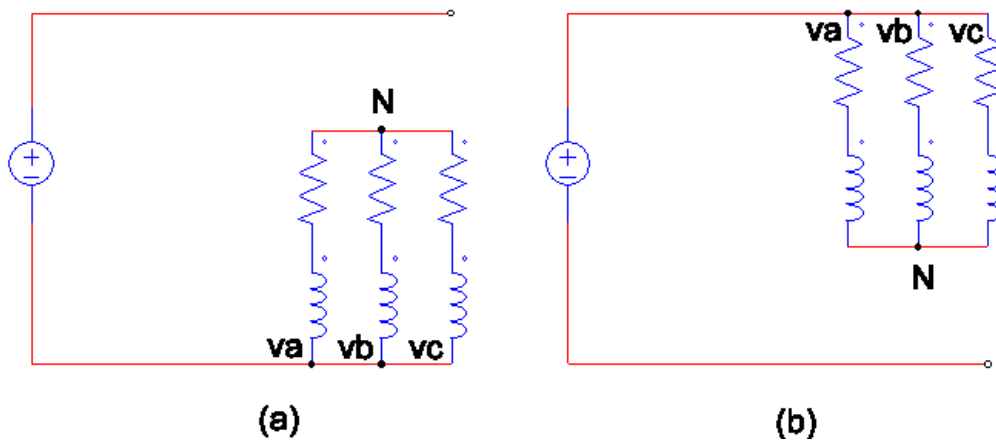


Figura 53 Vetores nulos, (a) \vec{V}_0 , (b) \vec{V}_7 .

A figura 54 mostra a ligação do vetor não nulo \vec{V}_1 .

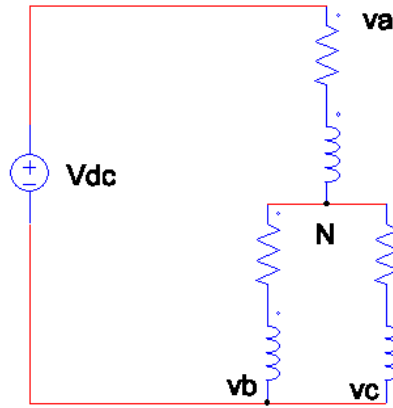


Figura 54 Vetor $\vec{V}_1=100$.

Analisando o circuito da figura 54 calcula-se a tensão $v_{an} = \frac{2}{3}V_{dc}$ e $v_{bn} = v_{cn} = -\frac{1}{3}V_{dc}$.

A tabela 2 mostra a tensão do barramento CC na carga em cada um dos vetores possíveis descritos acima.

Tabela 2 Tensão da carga por vetor de espaço.

Estado	Chaves Conduzindo	v_{an}	v_{bn}	v_{cn}	Tensão Space Vector
0	S4 S5 S6	0	0	0	$\vec{V}_0(000)$
1	S1 S5 S6	$\frac{2}{3}V_{dc}$	$-\frac{1}{3}V_{dc}$	$-\frac{1}{3}V_{dc}$	$\vec{V}_1(100)$
2	S1 S2 S6	$\frac{1}{3}V_{dc}$	$\frac{1}{3}V_{dc}$	$-\frac{2}{3}V_{dc}$	$\vec{V}_2(110)$
3	S4 S2 S6	$-\frac{1}{3}V_{dc}$	$\frac{2}{3}V_{dc}$	$-\frac{1}{3}V_{dc}$	$\vec{V}_3(010)$
4	S4 S2 S3	$-\frac{2}{3}V_{dc}$	$\frac{1}{3}V_{dc}$	$\frac{1}{3}V_{dc}$	$\vec{V}_4(011)$
5	S4 S5 S3	$-\frac{1}{3}V_{dc}$	$-\frac{1}{3}V_{dc}$	$\frac{2}{3}V_{dc}$	$\vec{V}_5(001)$
6	S1 S5 S3	$\frac{1}{3}V_{dc}$	$-\frac{2}{3}V_{dc}$	$\frac{1}{3}V_{dc}$	$\vec{V}_6(101)$
7	S1 S2 S3	0	0	0	$\vec{V}_7(111)$

Em posse dos valores da tabela 2 podemos achar a tensão dos vetores \vec{V}_n em relação ao plano complexo $\alpha\beta$ [15], usando a transformada de Clarke desenvolvendo (12) encontra-se a equação:

$$\vec{v} = \frac{2}{3} \left(v_a + \left(-\frac{1}{2} + j\frac{\sqrt{3}}{2} \right) v_b + \left(-\frac{1}{2} - j\frac{\sqrt{3}}{2} \right) v_c \right). \quad (101)$$

Usando o vetor \vec{V}_1 (100) como exemplo tem-se:

$$\vec{v}_{1(100)} = \frac{2}{3} \left(\frac{2}{3} V_{dc} + \left(-\frac{1}{2} + j\frac{\sqrt{3}}{2} \right) \left(-\frac{1}{3} V_{dc} \right) + \left(-\frac{1}{2} - j\frac{\sqrt{3}}{2} \right) \left(-\frac{1}{3} V_{dc} \right) \right). \quad (102)$$

Usando a equação de Euler para números complexos pode-se simplificar a (102) para;

$$\vec{v}_{1(100)} = \frac{2}{3} V_{dc} + j0 = \frac{2}{3} V_{dc} e^{j0}. \quad (103)$$

Usando a mesma lógica podem-se sintetizar todas as tensões dos vetores em uma equação [15].

$$\vec{v}_n = \begin{cases} \frac{2}{3} V_{dc} e^{j\frac{\pi}{3}(n-1)}, & 1 \leq n \leq 6; \\ 0, & n = 0, 7. \end{cases} \quad (104)$$

É notável que os seis vetores possuem o mesmo módulo e diferem na posição que se encontram no plano, assim os oito vetores dividem o plano complexo em seis zonas como mostrado na figura 55.

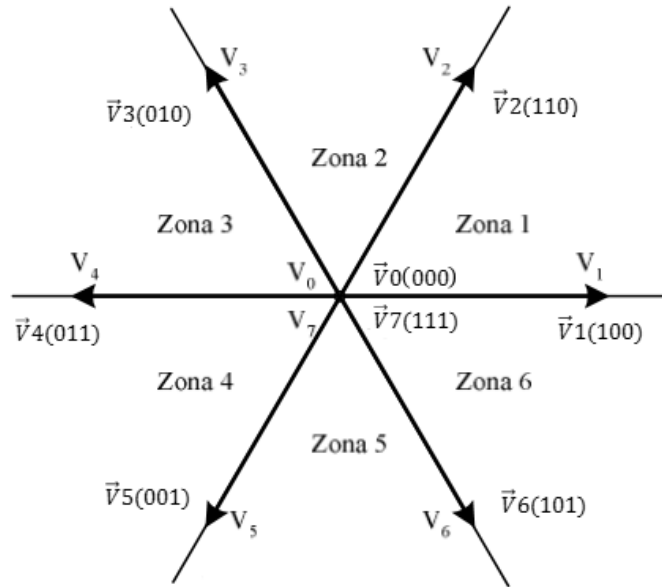


Figura 55 Divisão do plano complexos pelos vetores \vec{V}_n . Imagem modificada de [39].

Como os vetores \vec{V}_0 e \vec{V}_7 tem valores de módulo nulos, eles estão posicionados na origem do plano complexos. Para criar a tensão de saída senoidal é necessário sintetizar um vetor \vec{V}^* que irá rotacionar todo o plano complexo. A figura 56 mostra o vetor a ser sintetizado na zona 1.

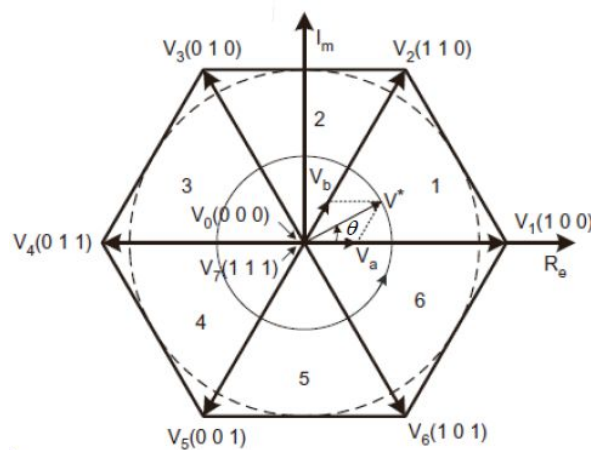


Figura 56 Vetor \vec{V}^* na zona 1 [15].

O vetor \vec{V}^* é responsável por definir quais as chaves estão a comutar, é importante notar que V_a e V_b são componentes do \vec{V}^* nos vetores possíveis \vec{V}_1 e \vec{V}_2 respectivamente, isto

quando o \vec{V}^* está na zona 1, caso esteja na zona 2, V_a e V_b são componentes do \vec{V}^* nos vetores possíveis \vec{V}_2 e \vec{V}_3 respectivamente, e assim para todas as zonas [40].

O vetor \vec{V}^* é dado pela soma vetorial de V_a , V_b e um vetor nulo, como mostrado na (105) [37].

$$\vec{V}^* = V_a + V_b = V_1 \frac{t_a}{T_c} + V_2 \frac{t_b}{T_c} + (V_0 \text{ ou } V_7) \frac{t_0}{T_c}. \quad (105)$$

Onde;

$$t_a = \frac{V_a}{V_1} T_c. \quad (106)$$

$$t_b = \frac{V_b}{V_1} T_c. \quad (107)$$

$$t_0 = T_c - (t_a + t_b). \quad (108)$$

Os tempos de t_a e t_b estão diretamente relacionados com a amplitude de V_a e V_b , que por sua vez estão relacionados com o vetor \vec{V}^* , a inserção de t_0 causa a diminuição de V_a e V_b . Para o máximo valor de \vec{V}^* , t_0 deve ser igual a zero, assim $T_c = t_a + t_b$. Por esse motivo a adição dos vetores nulos diminui o índice de modulação [37]. O chaveamento dos dois vetores adjacentes a \vec{V}^* são responsáveis por sua criação [15].

O índice de modulação M é dado pela equação.

$$M = \frac{\hat{V}^*}{v_{six-step}}. \quad (109)$$

Onde \hat{V}^* é a tensão máxima de \vec{V}^* na zona linear, pegando o \vec{V}_1 (100) como exemplo, o vetor tem a magnitude de $\frac{2}{3}V_{dc}$ no eixo α . Os outros vetores têm a mesma magnitude só que separados um dos outros por 60 graus, o círculo pontilhado que aparece na figura 24 delimita a zona linear de funcionamento da modulação SVM. O valor de \hat{V}^* ocorre quando o círculo pontilhado toca o lado do hexágono formado pela ligação das pontas dos vetores \vec{V}_n ; isso ocorre no ângulo θ de 30 graus, assim \hat{V}^* é dado pela equação (110) [37].

$$\hat{V}^* = \frac{2}{3}V_{dc} \cos\left(\frac{\pi}{6}\right). \quad (110)$$

O círculo pontilhado nada mais é que a rotação de \hat{V}^* pelo plano complexo, acima desse círculo a modulação SVM estará trabalhando em sobre modulação. Substituindo a equação (111) em (110), temos o valor máximo do índice M para a SVM trabalhando na zona linear [15].

$$M_{max} = \frac{\frac{2}{3}V_{dc} \cos\left(\frac{\pi}{6}\right)}{\frac{2}{\pi}V_{dc}} = \frac{\pi}{2\sqrt{3}} = 0.9069. \quad (111)$$

6.3. MODULAÇÃO POR INJEÇÃO DE HARMÔNICO ÍMPAR DE TERCEIRA ORDEM

Existe outra forma de gerar as mesmas propriedades da modulação SVM de uma forma mais simples, o sistema é conhecido como modulação por injeção de harmônica ímpar de terceira ordem em inglês (THUPWM sigla para *Third Harmonic Uniform Pulse Width Modulation*) e é dada pela soma de cada moduladora com um sinal dado pela equação (112) [35].

$$S_{inj} = -\frac{1}{2}(\max(ea_{sen}, eb_{sen}, ec_{sen}) + \min(ea_{sen}, eb_{sen}, ec_{sen})). \quad (112)$$

O sinal gerado pela equação (112) é um sinal triangular com o triplo da frequência das moduladoras [35]. Essa técnica facilita a implementação do método de modulação SVM no programa *PSIM*, possibilitando as simulações, A figura 57 mostra a esquema para a implementação da nova SVM no programa *PSIM* [15].

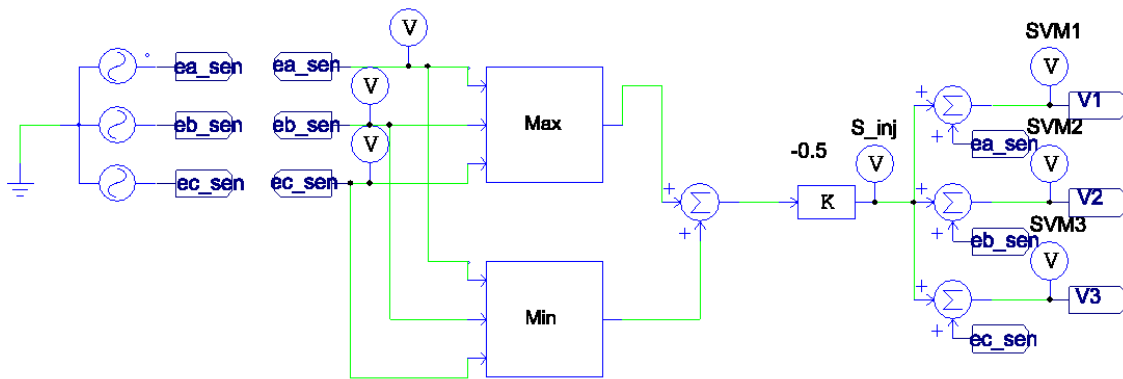


Figura 57 Estrutura do SVM para o PSIM.

A figura 58 mostra os sinais da moduladora ea_{sen} em vermelho, o sinal S_{inj} em verde e o sinal gerado da SVM1 em azul.

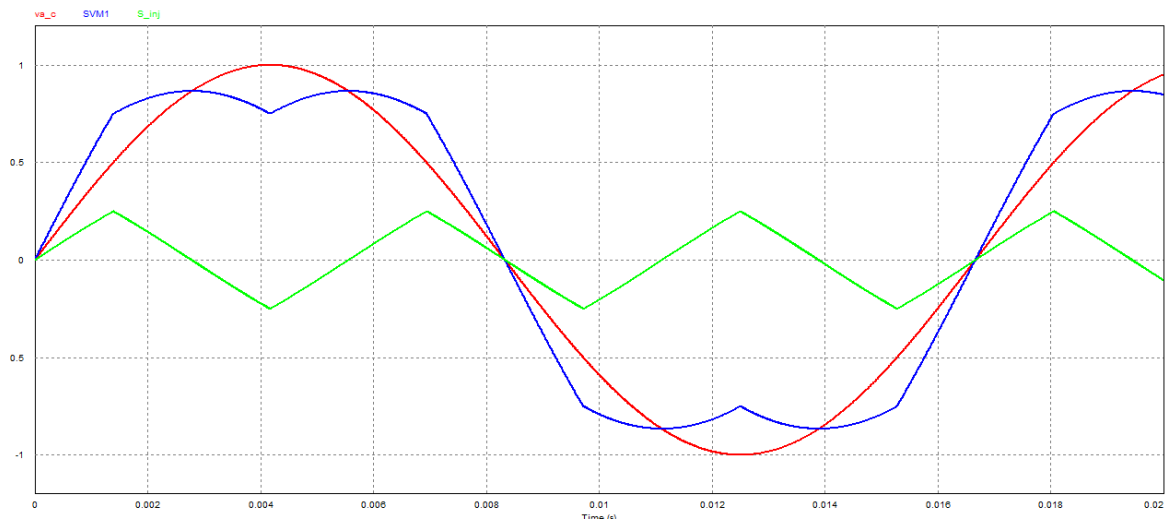


Figura 58 Sinais de formação da SVM.

Com a injeção do sinal S_{inj} na moduladora, o sinal que era puramente senoidal sofre um achatamento nos picos, desse achatamento nos picos que surge o aumento do índice de modulação da técnica SVM em relação à SPWM. Na figura 59 é possível ver com a comparação entre a SVM e a SPWM em relação à portadora e a possibilidade da SVM ter sua amplitude aumentada até atingir o índice de modulação $m = 1$, para isso acontecer a moduladora da SPWM entraria em sobre modulação.

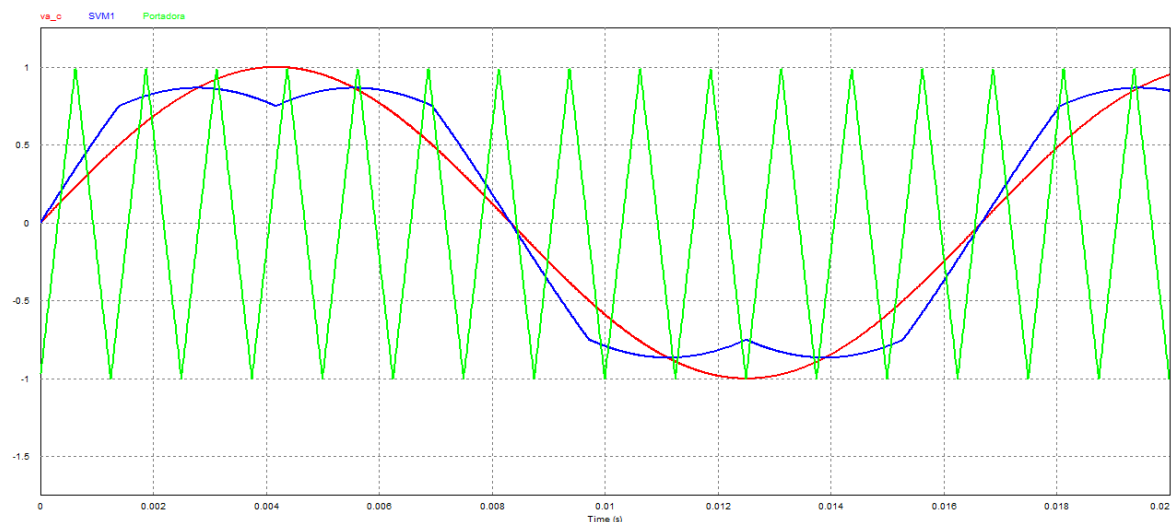


Figura 59 Comparação da modulação SVM e PWM em relação à portadora.

6.4. ESCOLHA DO MÉTODO DE MODULAÇÃO

Após o estudo das duas técnicas de modulação, chega-se à conclusão que apesar da fácil implementação da modulação SPWM, a modulação SVM é uma técnica de modulação superior, pois possibilita um melhor uso da tensão do barramento CC. Outro ponto importante para a escolha do método de modulação SVM é que o hardware que será usado na parte prática, o XMC4500 Relax Lite Kit, já possui um aplicativo que facilita a implementação da modulação SVM, além de que o mesmo aplicativo implementa o tempo morto necessário para evitar curto circuito no barramento CC. Os detalhes do hardware e do aplicativo serão mostrados na seção 7 deste trabalho.

7. ANÁLISE DE RESULTADOS

7.1. SIMULAÇÕES

Nesta seção do trabalho são desenvolvidas todas as simulações envolvendo a construção do conversor *Back to Back*, além dos testes aplicados ao conversor para confirmar se ele é capaz de amenizar ou eliminar os problemas da rede pelo ponto de vista da carga. Será utilizado o programa *PSIM* desenvolvido pela *Powersim INC*.

7.1.1. PARÂMETROS DE SIMULAÇÃO

Todos os testes feitos em simulação seguiram padrões de parâmetros, estes parâmetros estão relacionados com a frequência do PWM, condições iniciais do barramento CC entre outros. A impedância de entrada do conversor é formada por uma resistência de 100 m Ω em série com uma indutância de 1 mH, o filtro capacitivo do barramento CC é formado por um capacitor de 500 uF que possui uma resistência interna de 20 m Ω . Além do filtro capacitivo o barramento CC terá um banco de bateria que está modelado como um capacitor de 2000 F com uma resistência interna de 0,5 Ω . A frequência da modulação SVM é de 20 kHz. Tensão da rede 180 volts de pico na fase, frequência de 60 Hertz. A figura 60 mostra o VSC com os parâmetros apresentados anteriormente.

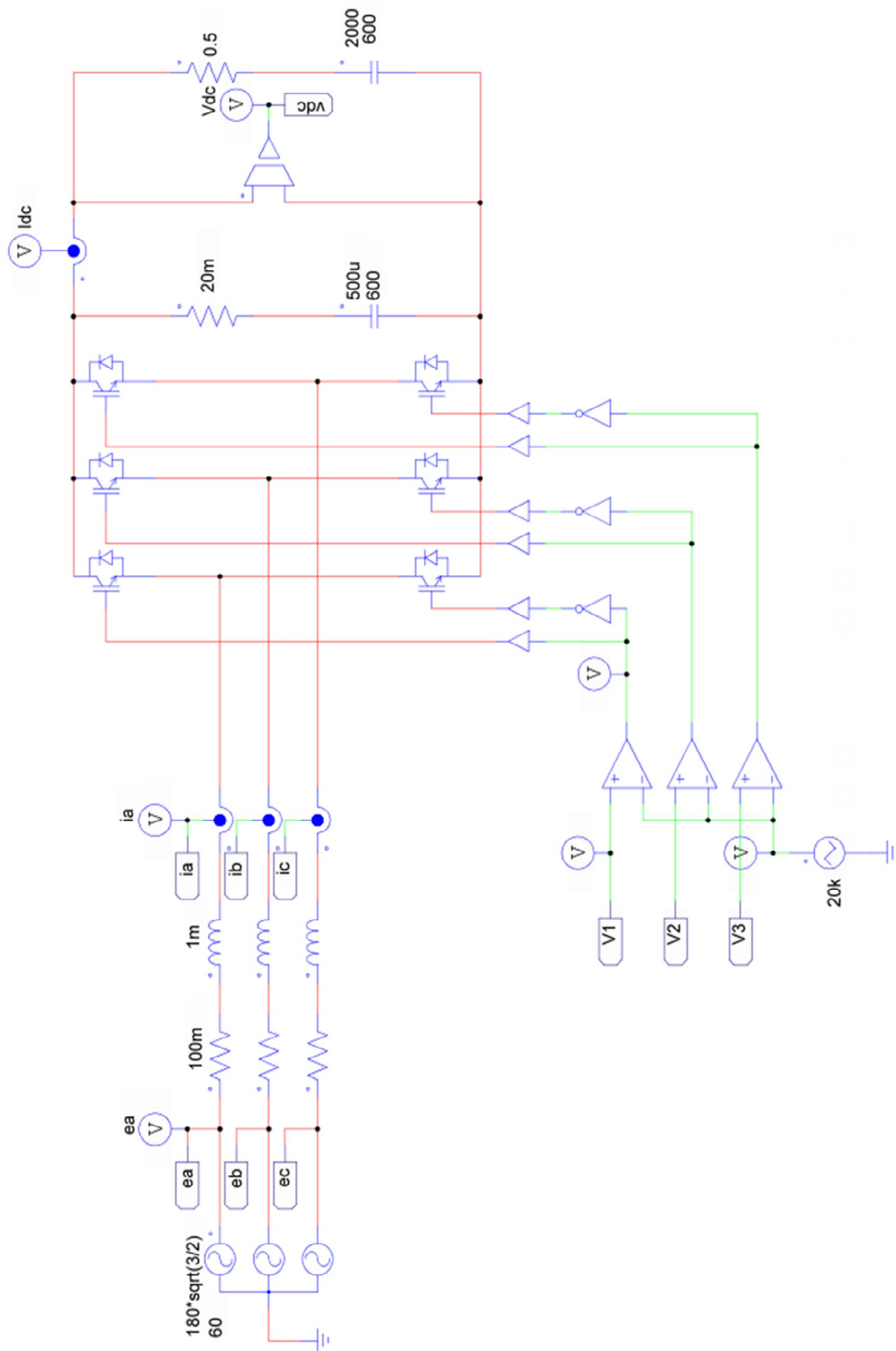


Figura 60 Esquema elétrico para simulação.

7.1.2. PLANTA DE CONTROLE DO CONVERSOR

O modelo elétrico de controle do conversor é feito a partir da equação (82) e é descrita na seção 4 desse trabalho. O objetivo do modelo elétrico é a de simular as condições de funcionamento do sistema elétrico. O modelo elétrico pode ser visto na figura 37.

Como dito na seção 4, os PIs são afinados pelo método empírico, alguns critérios são buscados.

- Tempo máximo de estabelecimento de um ciclo da rede (60 Hz);
- Evitar *overshoots* acima de 5%.

Além da aplicação da regra do PI da tensão ser necessariamente mais lento que os PIs de corrente.

No *PSIM* o controlador PI é dado pela equação (113);

$$G(s) = K \left(\frac{1+sT}{sT} \right). \quad (113)$$

Onde K é o ganho e T é a constante de tempo do controlador PI. No barramento CC foi considerado um capacitor para a estabilização e um banco de bateria modelado como um capacitor com uma alta capacitância [15], ambos pré-carregados com 600 volts.

7.1.2.1. AFINAÇÃO DO CONTROLADOR DE CORRENTE

Levando em conta que a dinâmica da corrente está relacionada com o valor da indutância e da resistência de entrada do conversor, como ponto de partida será usado a constante de tempo de um circuito RL para a constante de tempo do PI. A constante de tempo τ é dada pela divisão do valor da resistência pelo valor do indutor [19].

$$\tau = \frac{R}{L}. \quad (114)$$

O ganho K inicialmente é escolhido para ser unitário, modificado caso haja a necessidade de aumentar ou diminuir a velocidade do transitório, sempre buscando as exigências do projeto. O PI foi afinado pela primeira vez usando o ângulo θ dado pelo bloco da transformada *xy/ra* apresentado na figura 27.

A referência de corrente i_d foi feita por uma fonte que varia conforme a tabela 3. A figura 61 mostra a configuração do modelo elétrico com a fonte usada como referência, destacado em vermelho os controladores de corrente.

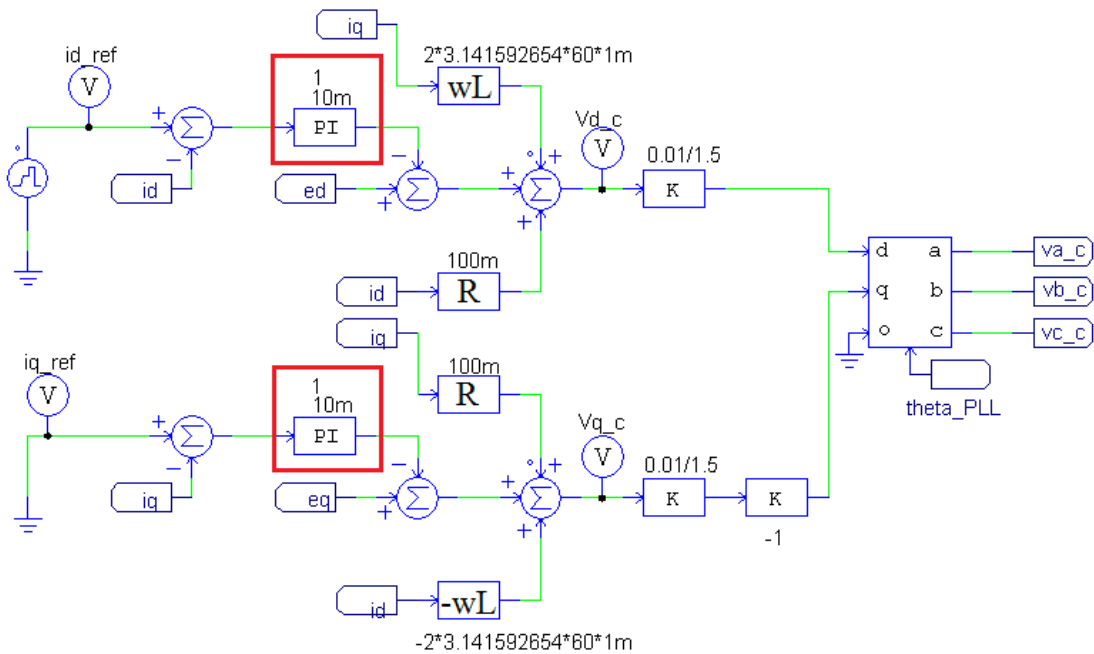


Figura 61 Modelo elétrico com fonte de referência para a corrente.

Na figura 61 em destaque aparecem os controladores PIs de corrente. Dois valores são apresentados acima do bloco do controlador, o valor superior corresponde a K e o inferior a T .

A corrente i_q é mantida com a referência em zero, pois deseja-se o fator de potência unitário para a retificação.

Tabela 3 Corrente de referência.

Tempo (s)	0	0.002	0.047	0.104	0.148
i_{d_ref} (A)	0	15	-10	10	0

A figura 62 apresenta o resultado da corrente i_d na primeira tentativa de afinação do controlador de corrente, com os valores de $K=1$ e $T=10\text{ms}$.

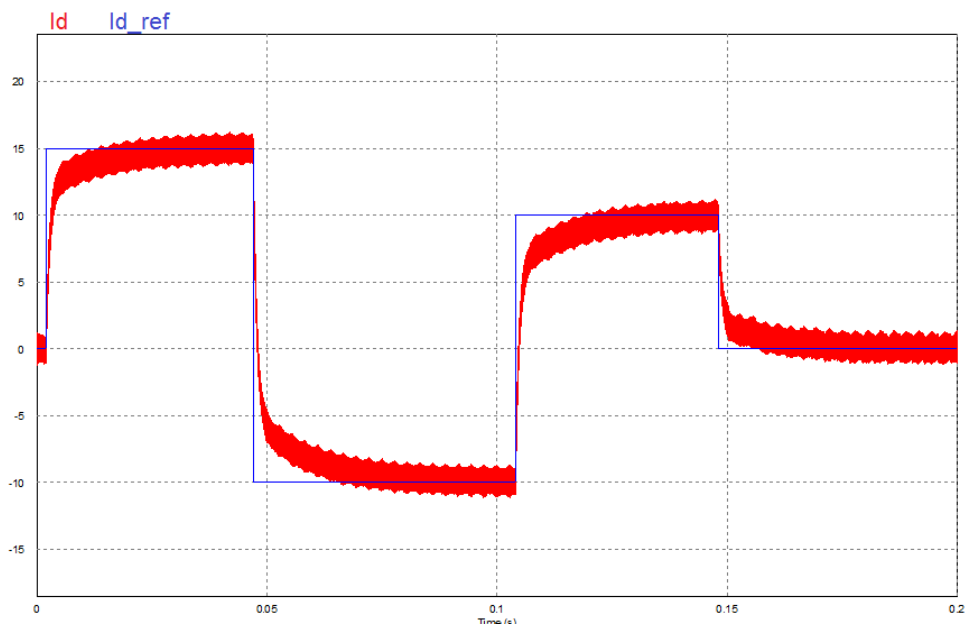


Figura 62 Teste do controle de corrente.

É possível notar que a corrente i_d segue a corrente de referência (i_{d_ref}). O tempo de estabilização ficou fora do valor desejado, assim novas modificações foram feitas nos parâmetros dos PI.

Após vários testes feitos modificando K e T , chegou-se a um valor dentro dos parâmetros de projetos.

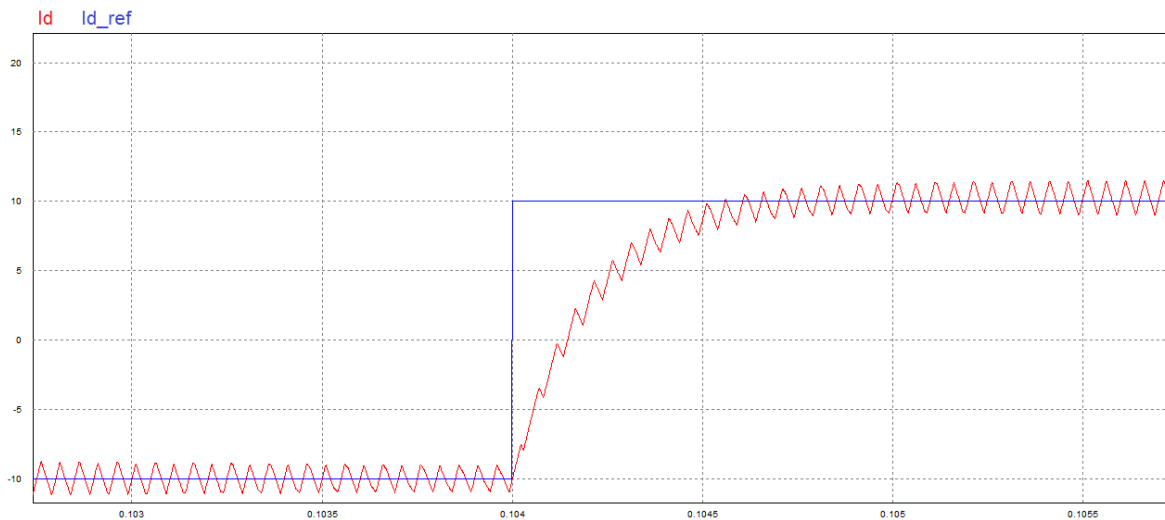


Figura 63 Resultado dentro dos parâmetros de projeto.

Para os resultados apresentados na figura 63 os coeficientes dos PIs de corrente assumiram os valores de $K = 5$ e $T = 2.5 \text{ ms}$. O tempo de estabilização foi de aproximadamente 1 ms e a corrente média não apresentou *overshoot*. O próximo passo será inserir o controlador de tensão.

No instante 0.047s até 0.104s a corrente foi configurada para ser negativa, o que significa que o VSC que a princípio estaria trabalhando como retificador no instante citado passa a trabalhar como um inversor entregando potência para a rede. A figura 70 mostra a potência ativa e reativa que flui pelo conversor.

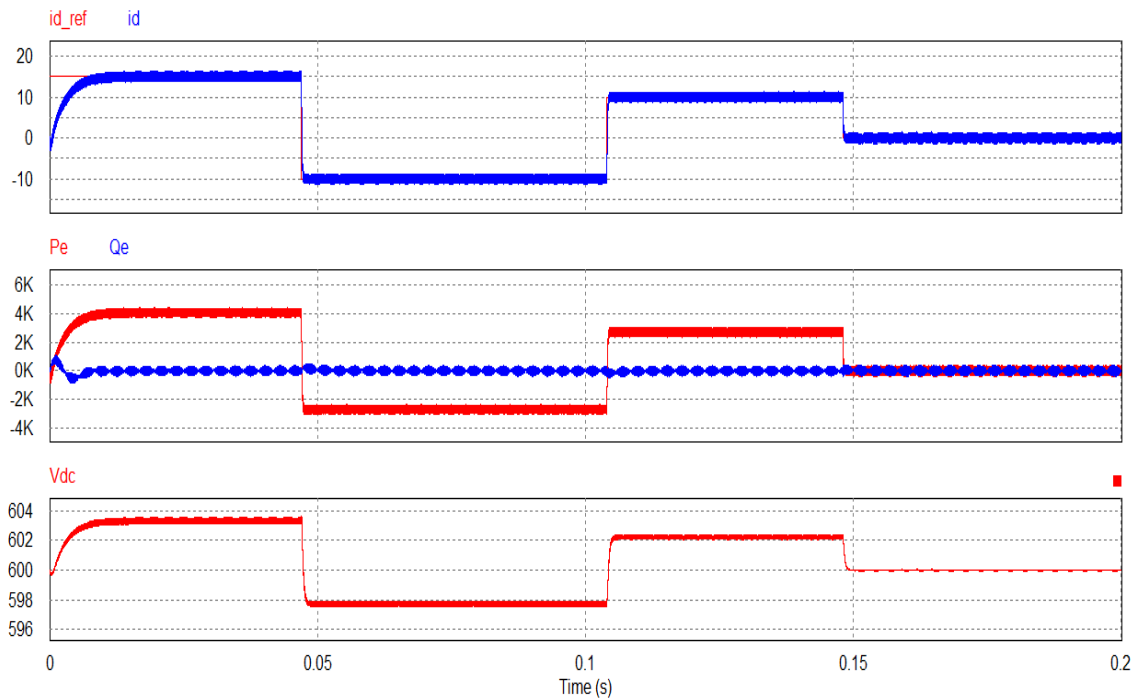


Figura 64 Potência ativa controlada pela corrente i_d .

Pela figura 64 fica evidente que a corrente i_d dita o fluxo de potência ativa entre a rede e o barramento CC, outro ponto a ser apontado é a variação da tensão no barramento CC pela falta do controle de tensão.

7.1.2.2. CONTROLADOR DE TENSÃO

O controle de tensão é feito a partir de uma leitura da tensão do barramento CC que é comparada com uma referência fixa, a função do controle de tensão é manter o barramento CC com tensão constante, a configuração do controlador foi apresentada na figura 39. Sabendo que a malha da tensão deve ser mais lenta que a da corrente, a escolha do controlador partiu de valores acima de 2.5 ms.

Os resultados apresentados não foram satisfatórios, o controlador de tensão deixou o sistema muito lento. Como o controle de tensão vai sobrepor-se ao de corrente, no quesito dinâmica, os controladores de corrente foram modificados para aumentar a dinâmica da corrente o que possibilitou aumentar a velocidade da malha de tensão.

A nova configuração dos PIs de corrente são $K = 5$ e $T = 0.5 \text{ ms}$ e para o PI de tensão os parâmetros ficaram $K = 2$ e $T = 1 \text{ ms}$. Para o teste do controle de tensão foi adicionado

duas cargas ao barramento CC. Uma carga fixa de $100\ \Omega$ e outra de $50\ \Omega$ que é conectada e desconectada ao barramento através de uma chave. A bateria foi desconsiderada para os testes, pois o controlador deve ser capaz de regular a tensão sem o auxílio da bateria, que tenderia manter a tensão pré-carregada. A figura 65 mostra as modificações feitas no barramento CC para o teste do controle de tensão.

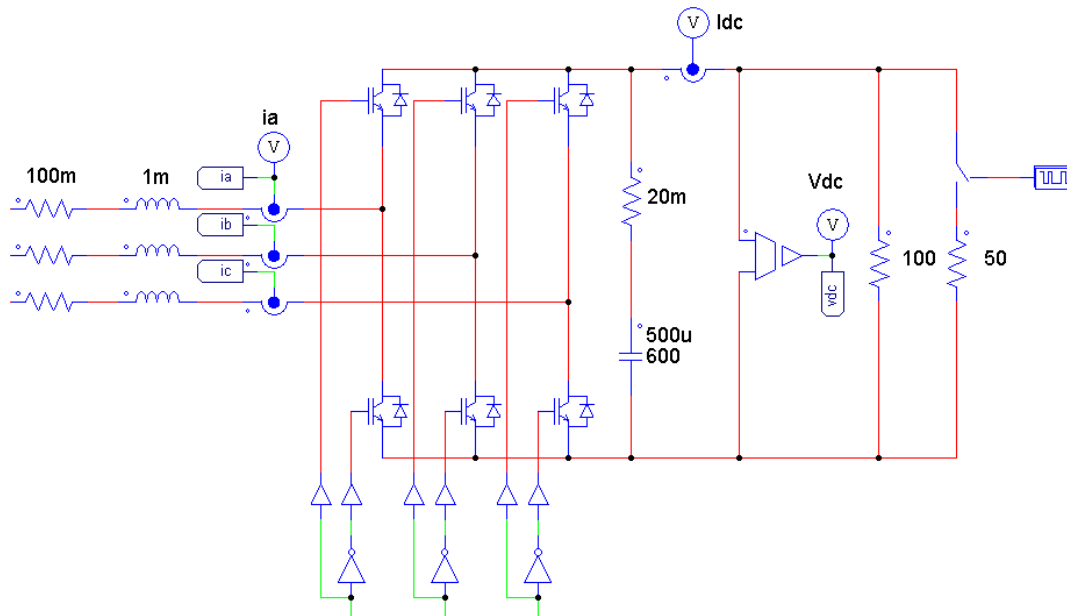


Figura 65 Modificação no barramento CC para o teste do controlador de tensão

A figura 66 apresenta a variação da corrente i_d devido à variação da carga no barramento CC, também apresenta a ação do controle PI de tensão para manter a tensão do barramento constante.

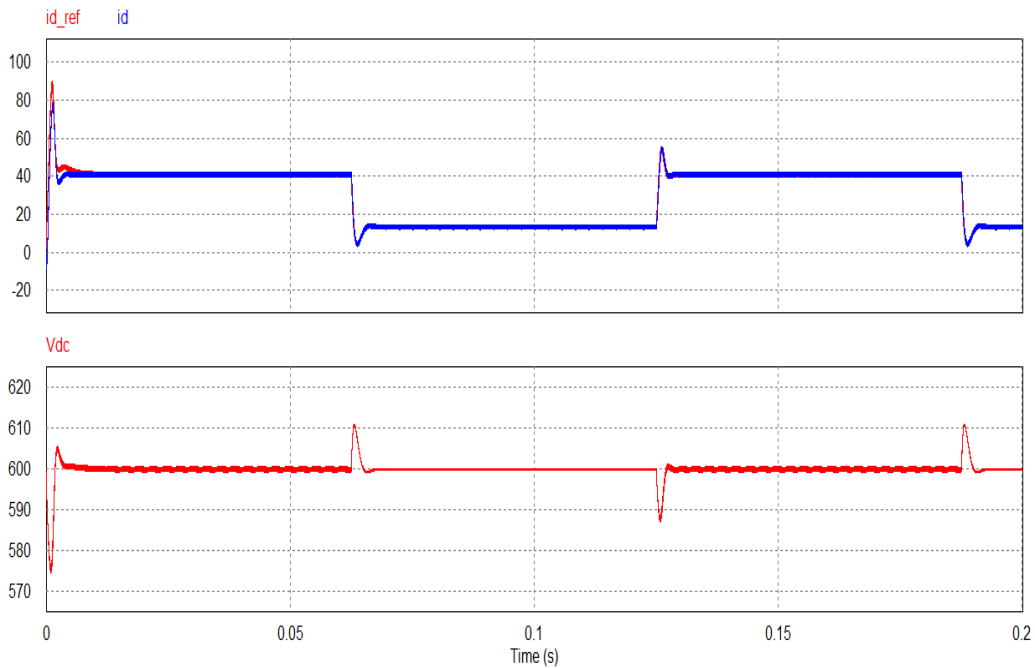


Figura 66 Teste do controlador de tensão, sem bateria.

Na figura 66 é perceptível a variação da carga olhando para variação da corrente, quando a carga é adicionada à carga fixa a corrente se eleva, visto que as cargas estão em paralelo. Olhando para os picos de tensão V_{dc} , também é visível o esforço do controlador para manter a tensão constante com a variação da carga.

O controlador foi capaz de manter a tensão constante no barramento CC. É possível notar que a houve picos de corrente na figura, isso se deve ao fato de que a bateria não está presente.

A bateria se opõe a variação de tensão, isto porque a bateria pode ser modelada como um capacitor de capacitância elevada. Assim ao introduzir a bateria novamente ao circuito a variação da tensão será menor, o que fará a referência de corrente variar de forma menos abrupta. Procedendo com o mesmo teste das cargas, porém com a bateria presente no barramento CC, a tensão e a corrente se comportam de forma diferente, a dinâmica diminui como esperado. A figura 67 apresenta o teste do controle de tensão com a presença da bateria.

Assim como citado na seção 4 deste trabalho, pelo ajuste dos controladores é possível ver como o capacitor e indutor influenciam na dinâmica do sistema.

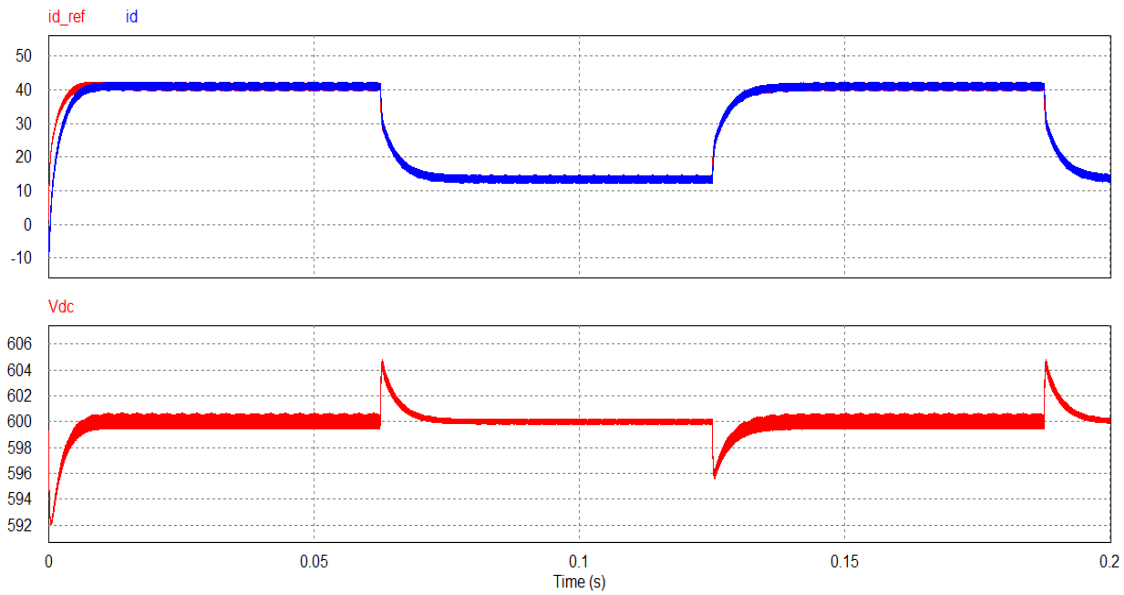


Figura 67 Teste do controlador de tensão, com bateria.

7.2. PLL

Após a afinação dos controladores de corrente e tensão o próximo passo é montar a SRF PLL. Serão simuladas as duas formas de SRF PLL (Tensão e Corrente), algumas perturbações serão colocadas para testar a robustez do sistema.

7.2.1. SRF PLL DE TENSÃO

A SRF PLL por tensão usa os sinais de tensão para fazer a detecção de fase, a afinação feita a partir do sistema SO (*Symmetrical optimum*) levou a valores de $T = 140 \text{ ms}$ e $K = 2,09$ para os parâmetros do PI. Os resultados não foram bons, mas serviram como ponto de partida para serem refinados através da tentativa e erro. Os valores finais são $K = 5$ e $T = 1 \text{ ms}$.

Para o teste da robustez serão injetados alguns harmônicos de tensão de baixa ordem e harmônicos que estarão presente no funcionamento do conversor.

Para simular os harmônicos de tensão fontes triangulares foram colocadas em série ao circuito, o posicionamento das fontes pode ser visto na figura 68.

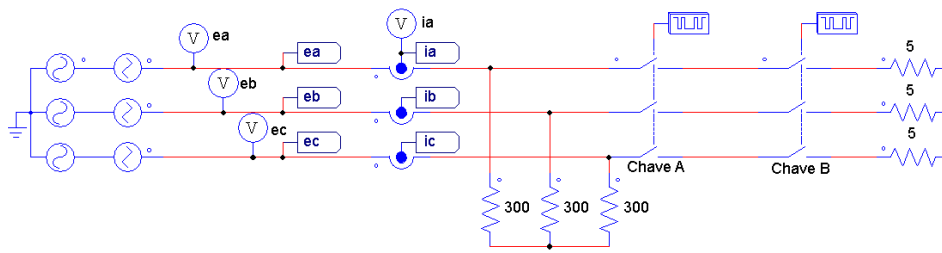


Figura 68 Circuito para teste da SRF PLL.

As amplitudes de tensão das fontes triangulares serão de 20 volts de pico a pico, com frequência de 180 Hz, 300 Hz, 420 Hz e 20 kHz. A variação da carga não afeta a PLL por tensão por isso nenhum teste será feito em relação à variação da carga. A razão da escolha das frequências está nos harmônicos da frequência de 60 Hz, além de 20 kHz que será a frequência de chaveamento do conversor.

É importante lembrar que a PLL estará em sincronismo quando a frequência estimada for igual à frequência da rede. Na figura 69 pode ser visto o tempo em que a PLL entra em sincronismo, a frequência estimada pode ser vista na linha de ω_{rad_v} , lembrando que $\omega = 2\pi 60 = 376,9911$, percebe-se que a injeção de harmônicos quase não interfere no tempo de sincronismo.



Figura 69 Tempo de sincronismo (a) 180 Hz, (b) 300 Hz, (c) 420 Hz.

Ainda foi feito um teste para 20 kHz, frequência máxima de comutação do conversor. Assim como nas outras frequências não houve problemas com a sincronização, que ocorreu aos 12 ms. A figura 70 mostra no primeiro gráfico o ângulo gerado pela SRF PLL, no segundo gráfico a frequência estimada ω_{rad_v} e no último gráfico as tensões do sistema trifásico poluídas com harmônico de tensão de 20 kHz. É importante notar que o ângulo da SRF PLL está sincronizado com a fase A do sistema trifásico, pode-se ver esta característica olhando para o sinal **ea** na figura 70, que tem tanto a ângulo como a tensão **ea** possuem seus valores máximos no mesmo instante de tempo.

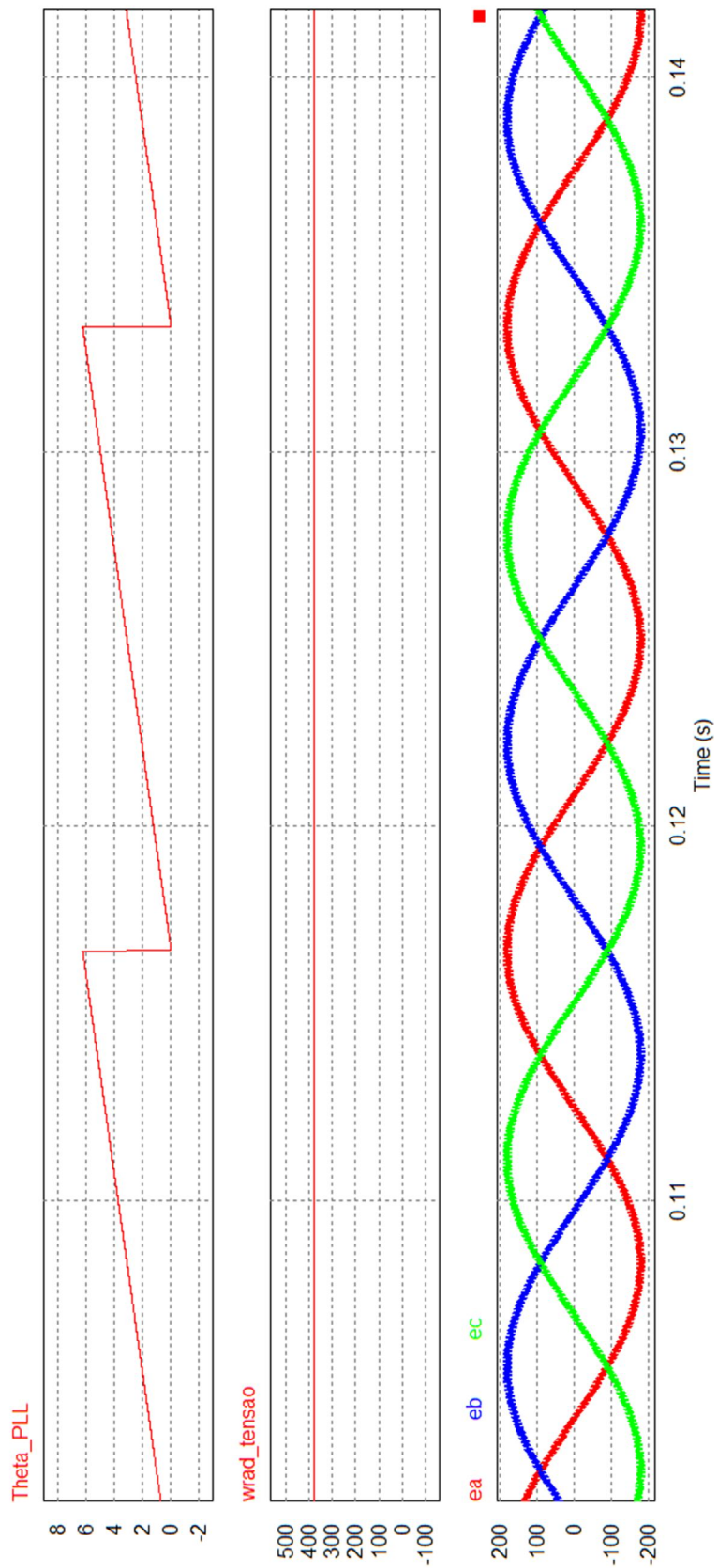


Figura 70 Sinal sincronizado com harmônico de 20 kHz. Autoria própria.

7.2.2. SRF PLL DE CORRENTE

A PLL que usa o sinal de corrente como referência para fazer a sincronização foi apresentada em [15], e alguns teste foram propostos para garantir a robustez deste método. Os testes que foram feitos envolveram a variação de corrente feita através da mudança de carga do sistema através das chaves 2 e 3 apresentadas na figura 73. A chave 2 será chaveada a uma frequência de 20 Hz e a chave 3 a 420 Hz. As chaves colocam em paralelo uma carga de 5 Ω a uma carga de 300 Ω . A corrente varia de 600 mA para 36,6 A.

Com a variação da carga surge o aparecimento de harmônicos de corrente, a PLL conseguiu sincronização em 65 ms, na figura 71 é possível ver o ruído gerado pela variação da carga.

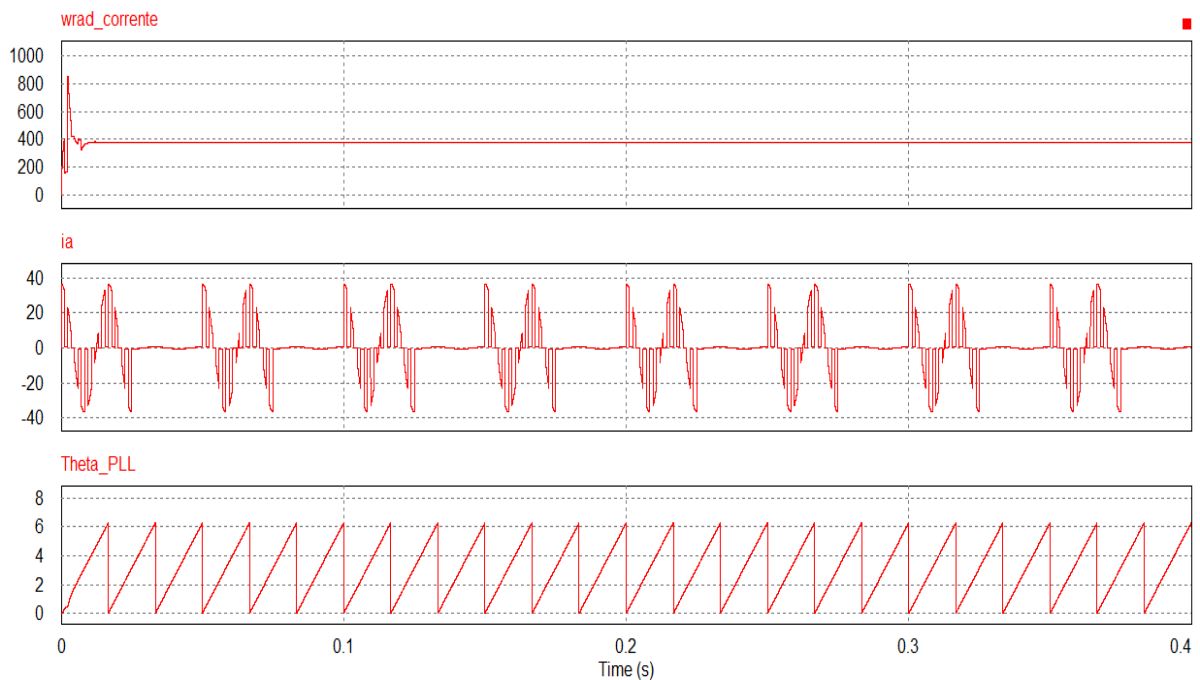


Figura 71 Teste de robustez da SRF PLL.

7.2.3. ESCOLHA DO SISTEMA DE SINCRONISMO

As duas formas para fazer o sincronismo do conversor com a rede mostraram-se robusta em relação ao proposto no trabalho, porém foi escolhido prosseguir com a tensão como sinal para o sincronismo porque a amplitude do sinal influencia a velocidade de sincronismo, o que torna o sincronismo pela tensão mais garantido. A corrente varia

conforme a necessidade do fluxo de potência, se a corrente exigida for muito pequena o tempo de sincronismo pode ser comprometido.

7.2.4. TESTE DO CONTROLADOR COM SRF PLL DE TENSÃO

Após o teste de robustez a SRF PLL foi colocada para fazer a sincronização do conversor, o mesmo teste apresentado para a afinação do controlador de tensão feito na seção 7.2.1 foi feito com a SRF PLL gerando o ângulo para o conversor. Os resultados podem ser vistos na figura 72, onde é comparado o sistema com o ângulo da SRF PLL e do bloco da transformada xy/ra que o programa fornece.

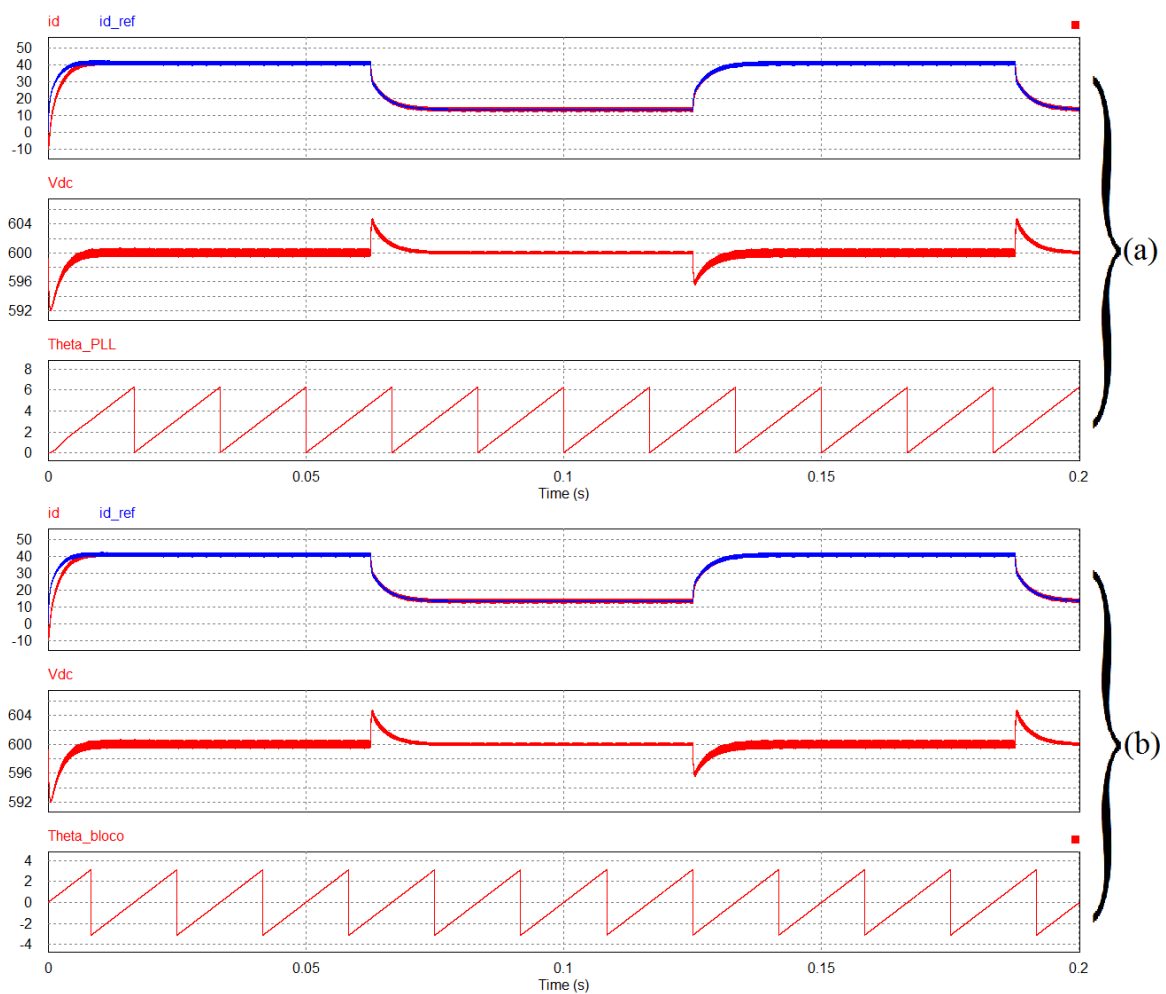


Figura 72 Comparação do conversor. (a) θ gerado pela SRF PLL, (b) θ gerado pelo bloco xy/ra.

Pela figura 72 pode-se ver que não houve diferença entre os sincronismos, a geração do ângulo θ pela SRF PLL gerou os mesmos resultados que o gerado pelo bloco da transformada xy/ra.

Sincronização foi feita de forma adequada, os ângulos gerados pelos dois métodos são matematicamente iguais.

7.3. INVERSOR

O conversor VSC que faz a ligação do barramento CC com a carga final trabalha como um inversor, para atingir o objetivo deste trabalho a tensão entregue para carga deve ser suas características de amplitude de pico constante. A figura 73 mostra a estrutura do conversor alimentando um motor à indução.

O barramento CC está na mesma configuração usada para simular o conversor VSC que trabalha como retificador da tensão da rede. Para manter a tensão constante na carga, o índice de modulação é usado como um controle em malha aberta. É definido como tensão de fase o valor de 180 volts, ou 311.76 volts de linha. Sabendo do valor da tensão CA e a tensão do barramento CC o índice de modulação M é usado para o controle.

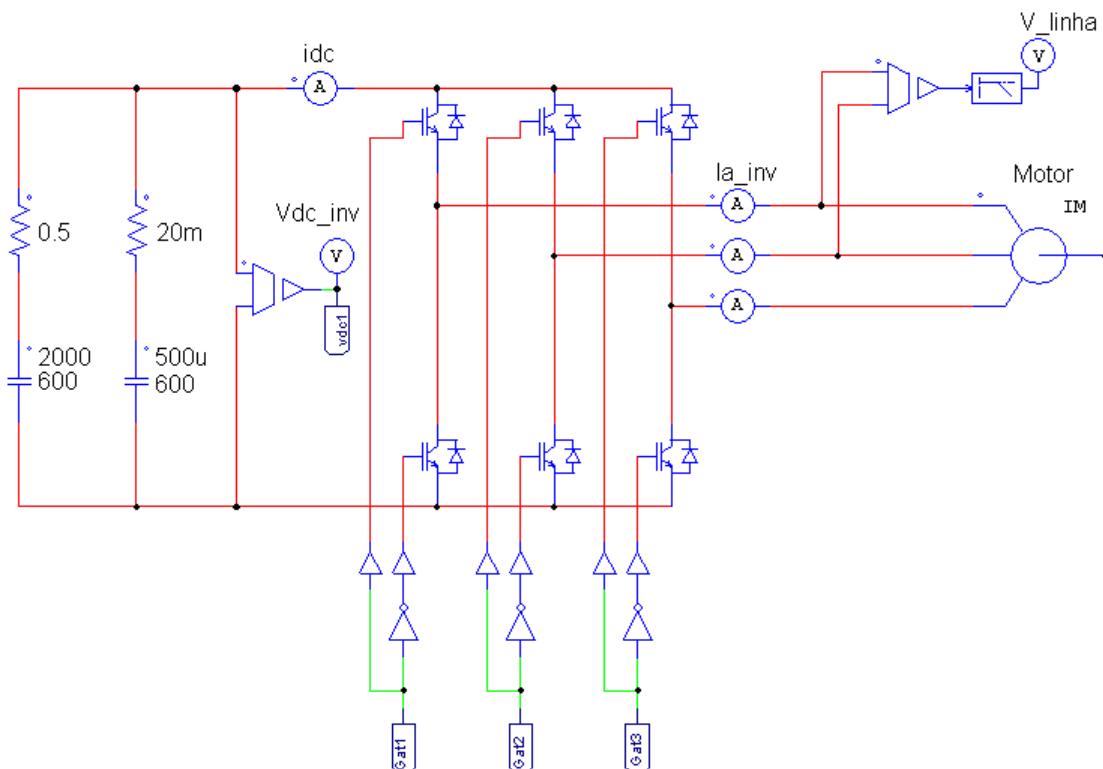


Figura 73 Configuração do inversor que alimenta um motor a indução.

$$M = \frac{\pi V_p}{2 V_{dc}}. \quad (100)$$

Fixando V_p em 180 volts, o índice de modulação se ajustará à variação da tensão do barramento CC. O índice de modulação será usado como o sinal de entrada para uma transformada inversa de Park.

A tensão senoidal gerada pela transformada inversa de Park terá pico igual ao índice de modulação, este sinal senoidal será usado para fazer a modulação SVM (THUPWM) que posteriormente irá gerar os pulsos para o disparo das chaves eletrônicas do inversor.

A figura 74 mostra o sistema de controle em malha aberta e a estrutura que gera o sinal da modulação SVM, na figura 74 (a) a fonte de tensão contínua de 180 V é a tensão de pico de fase desejada para a inversora, v_{dc1} é o sinal de tensão lido no barramento CC e a fonte de $1.5707... \text{ é } \pi/2$.

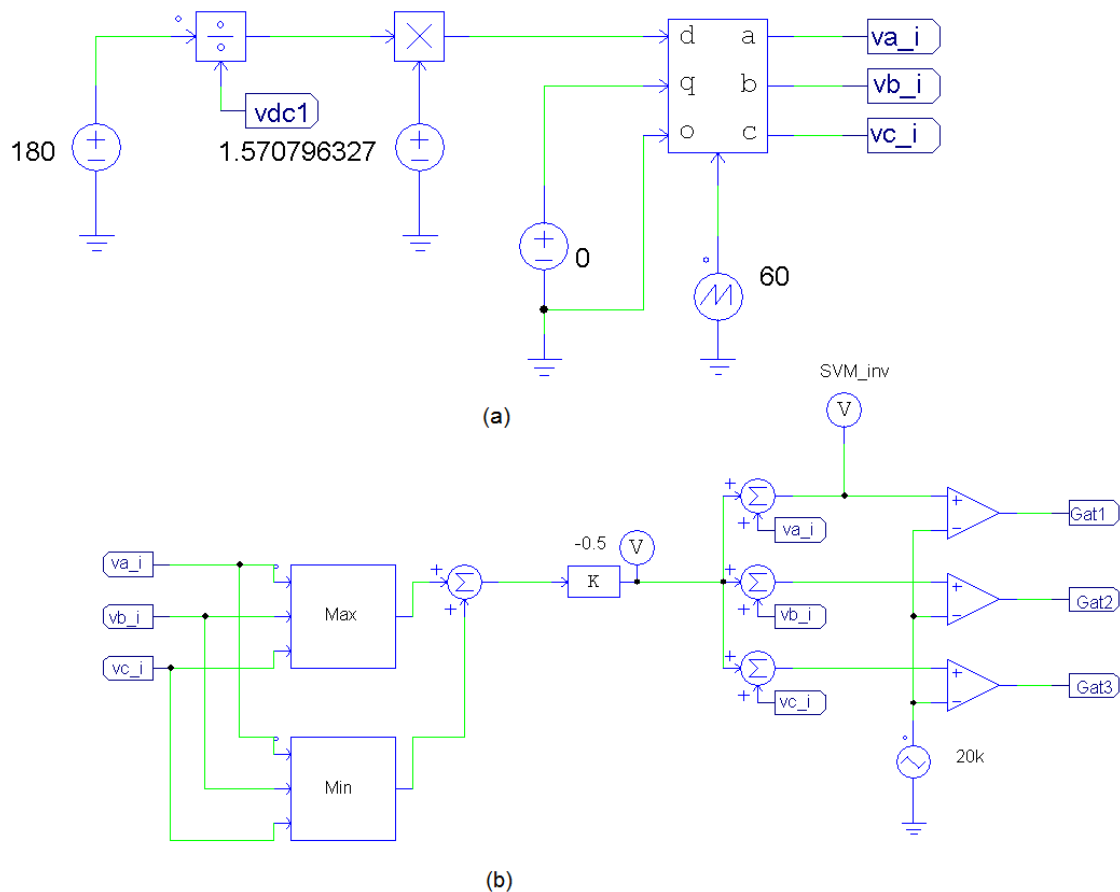


Figura 74 (a) Controle de tensão de saída da inversora, (b) sistema de geração do SVM.

A frequência fundamental da tensão de saída é dada pela frequência de variação do ângulo θ . Na figura 74 a velocidade angular é representada por uma fonte dente de serra de amplitude máxima de 2π e com frequência de 60 Hz, esta fonte emula o ângulo. Como o inversor está separado do retificador pelo barramento CC, a tensão do inversor não precisa estar em fase com a rede, o que facilita o controle. A escolha da frequência está relacionada com o funcionamento desejado para o inversor, neste projeto pretende-se reproduzir as condições da rede para a carga, por isso a escolha da frequência de 60 Hz.

São propostas duas experiências para testar o funcionamento do inversor. A primeira experiência usa um motor de indução de gaiola de esquilo como carga, esta experiência é usada para avaliar o funcionamento do conversor na situação onde é provável que seu uso seja empregado. O uso do motor como carga pode ser visto na figura 73, o motor de indução é um modelo presente na biblioteca do *PSIM*.

Para a segunda experiência são colocadas duas cargas trifásicas em paralelo, em que uma das cargas permanece constantemente alimentada pelo inversor enquanto a outra é conectada e desconectada do inversor através de uma chave. Essa experiência busca mostrar o comportamento do inversor com a variação abrupta de carga, exigindo variação da necessidade de potência e gerando variações rápidas do índice de modulação. A figura 75 mostra o esquema de ligação das cargas trifásica em paralelo.

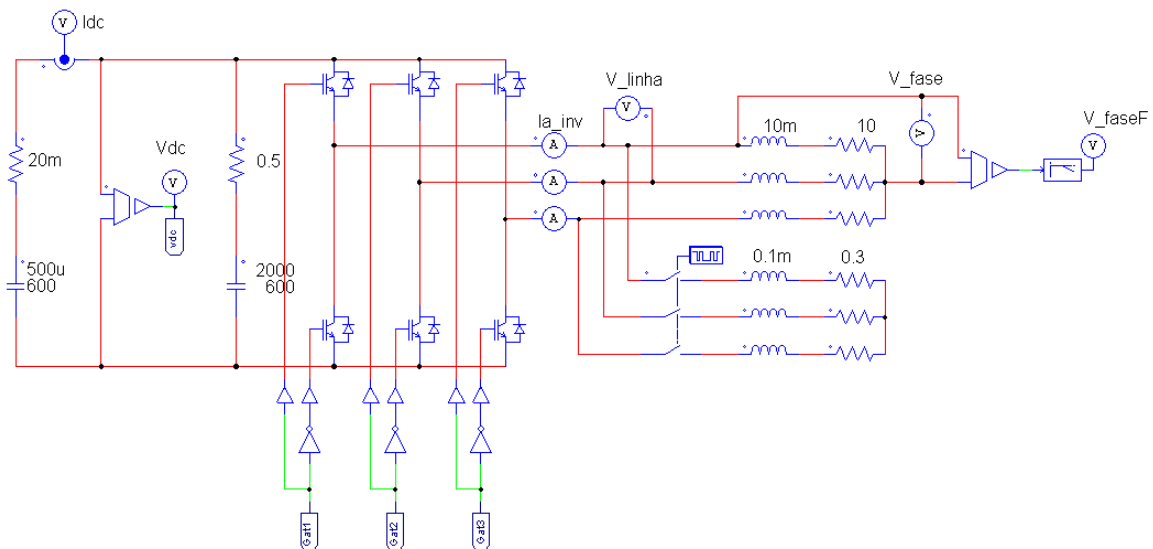


Figura 75 Inversor alimentando uma carga variável.

Um filtro é configurado para mostrar a tensão na frequência fundamental de 60 Hz e sem atenuação. Este filtro é desnecessário para o funcionamento do inversor e está presente somente para facilitar a visualização da tensão e o comportamento da mesma nas experiências propostas. Na falta de acesso à tensão de fase, na primeira experiência o filtro é aplicado na tensão de linha.

A figura 76 apresenta os resultados da primeira experiência, no primeiro gráfico são apresentadas as correntes exigidas para a partida do motor, o segundo gráfico apresenta a tensão do barramento CC, o terceiro gráfico mostra o índice de modulação e por último o quarto gráfico mostra a tensão de linha filtrada V_{ab} entregue à carga.

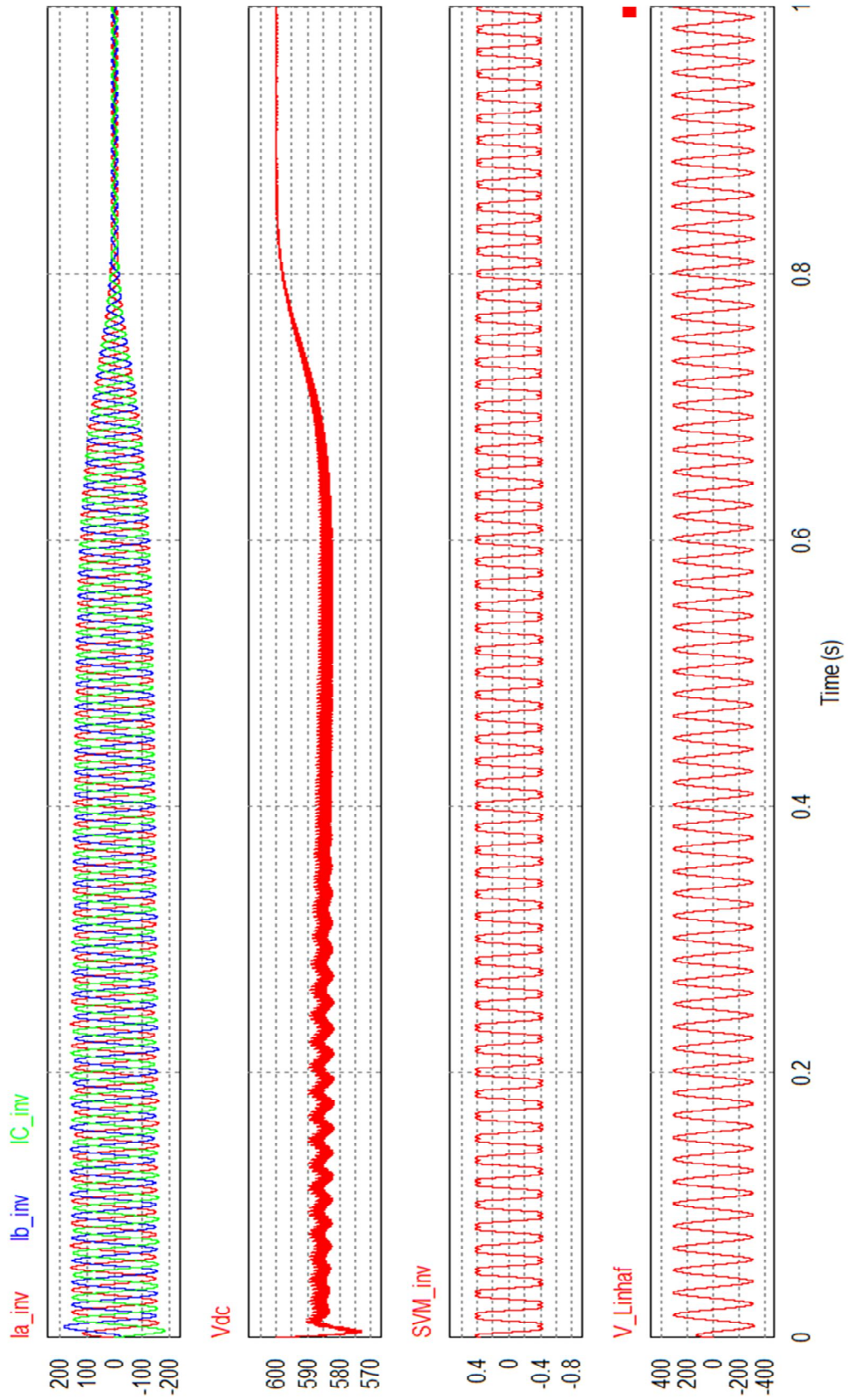


Figura 76 Resultados apresentados para experiência um.

A exigência de correntes elevadas para o acionamento do motor faz com que a tensão do barramento CC sofra uma queda até que o motor passe a trabalhar em regime. Essa queda ocorre porque somente a bateria está fornecendo potência para carga. Apesar da variação de tensão no barramento CC há pouca modificação no índice de modulação. Também pode ser visto que a tensão V_{ab} não sofreu alterações durante a partida do motor, o que mostra que o controle em malha aberta foi eficiente para a experiência um.

A figura 77 é uma aproximação feita nos gráficos da figura 76 para mostra de forma mais detalhada os sinais apresentados pelos gráficos. A aproximação é feita no período onde o motor começa a trabalhar em regime permanente.

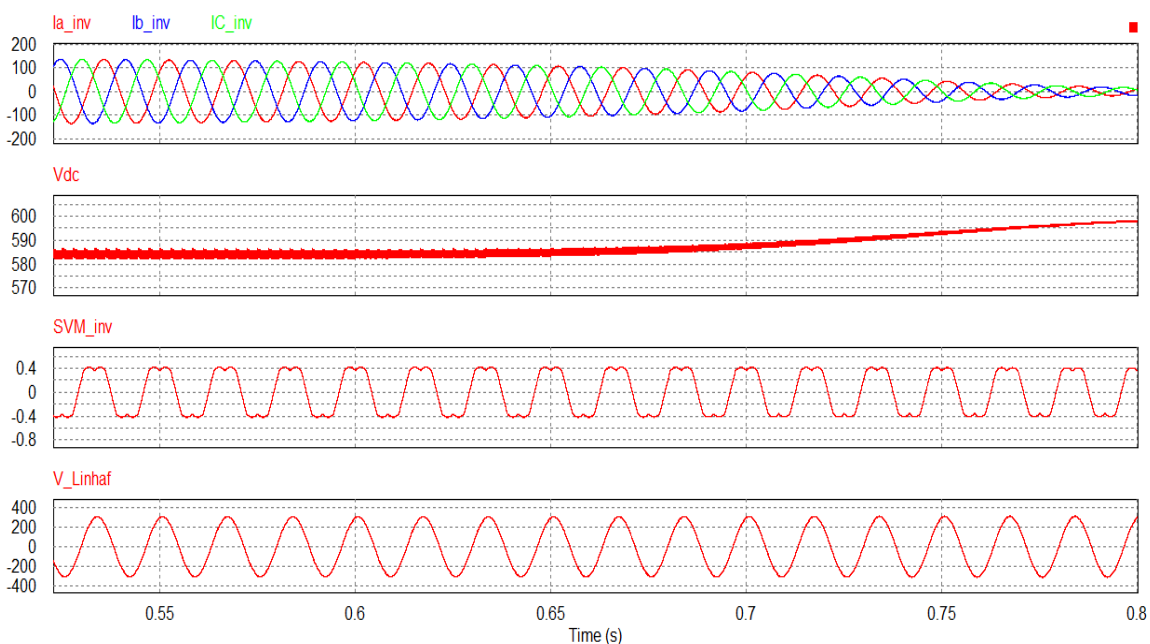


Figura 77 Detalhe dos sinais da experiência um.

A figura 78 apresenta os resultados para a segunda experiência. O primeiro gráfico mostra as correntes exigidas pela carga, o segundo gráfico apresenta a tensão no barramento CC, o terceiro gráfico mostra a moduladora da SVM e o último gráfico apresenta a tensão da fase A do conversor filtrada.

A simulação começa com as duas cargas conectadas ao conversor, as correntes iniciais são elevadas. No instante de 0.125 segundos a carga ligada à chave, como mostrada da figura 75, é desconecta e a corrente diminui abruptamente.

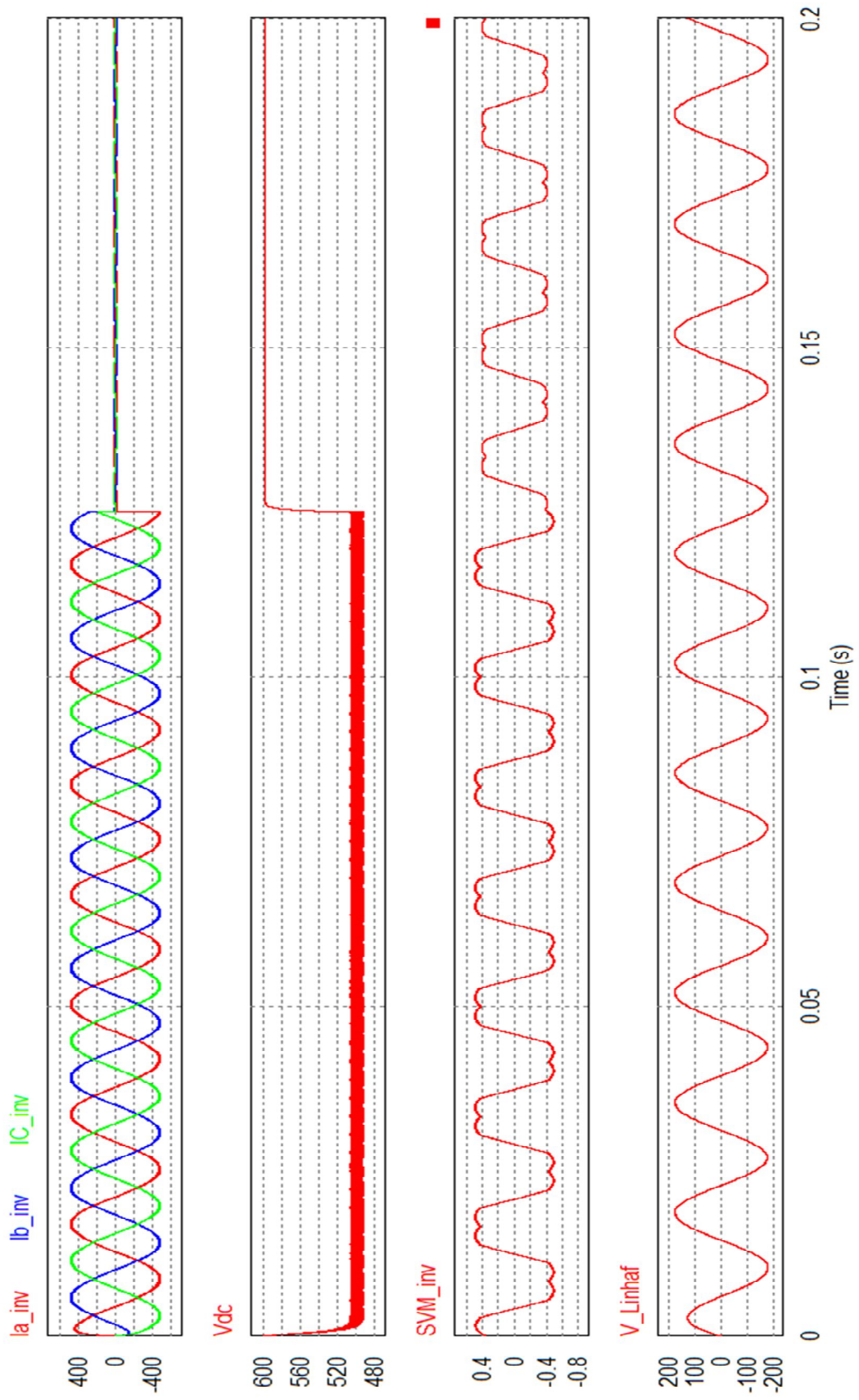


Figura 78 Resultado da experiência dois.

A exigência de correntes maiores para as duas cargas ligadas em paralelo gerou uma queda de tensão mais elevada no barramento CC. No instante onde uma das cargas é desconectada, 0.125 segundos, no gráfico três é possível notar a variação do índice de modulação através da variação da amplitude da moduladora. A tensão de fase permaneceu constante mesmo com a variação abrupta de carga que alterou a tensão do barramento CC.

A tensão mínima que o barramento CC pode atingir sem afetar a amplitude da tensão entregue para carga é dada pela equação (115).

$$V_{dc} = \frac{v_p}{M_{m\acute{a}x}} \frac{\pi}{2} = \frac{180}{0.9069} \frac{\pi}{2} = 311.77 \text{ V.} \quad (115)$$

Se a tensão do barramento CC for inferior a 311.77 V o conversor passa a trabalhar em sobre modulação, o que é indesejado pelo aparecimento de harmônicos que podem danificar os equipamentos ligados ao conversor bem como a tensão da carga fica abaixo da tensão desejada de 180 V.

Por isso a tensão do barramento CC foi escolhida para 600 volts, caso haja uma falta na rede o barramento CC consegue fornecer energia para a carga mesmo na partida de um motor. A figura 79 mostra o conversor trabalhando em sobre modulação.

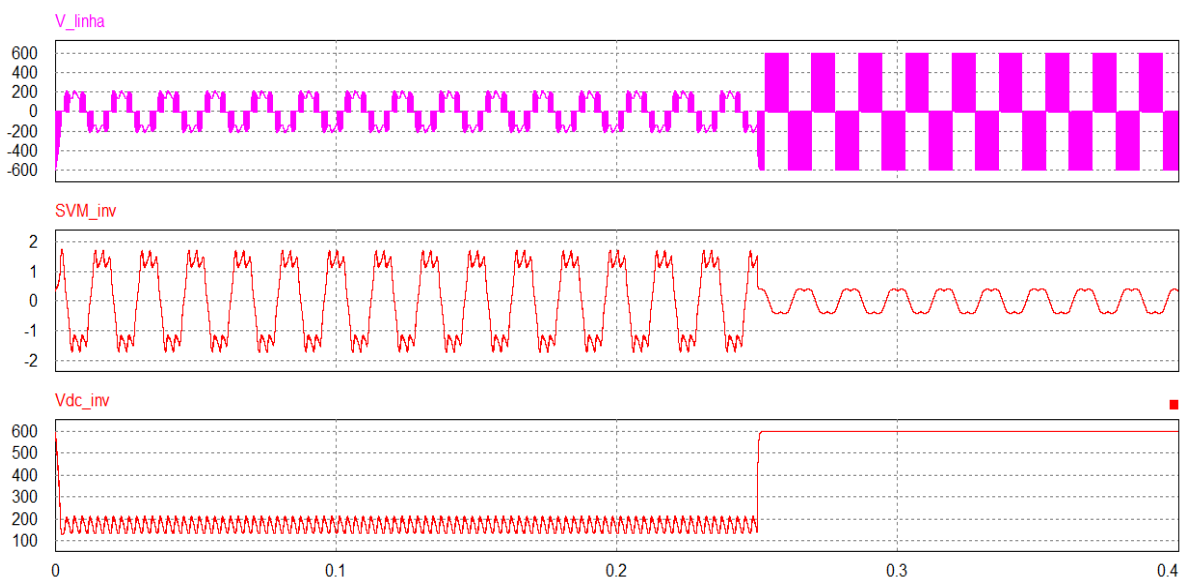


Figura 79 Funcionamento em sobre modulação até 0.25 segundos.

O sinal de modulação SVM_inv apresentado no segundo gráfico da figura 79 mostra o índice de modulação acima de 0.9069 até aproximadamente 0.25 segundos, neste caso o conversor funcionando em sobre modulação. Quando o conversor passa a trabalhar em sobre modulação a tensão do inversor diminui, a queda de tensão é visível até mesmo sem o filtro e pode ser vista no primeiro gráfico da figura 79. No terceiro gráfico é possível ver que a tensão do barramento CC está inferior a 200 V.

7.4. CONVERTOR BACK TO BACK

Após serem testados os VSCs separadamente, tanto trabalhando como retificador da tensão da rede (VSR) como trabalhando como inversor para alimentar a carga (VSI), os dois foram unidos pelo barramento CC formando o conversor *Back to Back*, e em seguida testado juntos para verificar se desempenham suas funções de forma adequada.

Duas experiências são propostas para a análise do funcionamento do conversor *Back to Back*. Na primeira experiência é usado um motor de indução, o mesmo da experiência proposta para o inversor, como carga do conversor *Back to Back*. Na segunda experiência foram usadas cargas trifásicas ligadas em paralelo, uma permanece conectada ao inversor e a outra é conectada e desconectada do conversor através de uma chave, assim como na experiência dois do inversor, porém com cargas que exigem correntes menores.

O sistema de conversão completo, desde a rede até a carga final, é apresentado na figura 80. Ainda são distinguidas as partes que formam o conversor *Back to Back* através de uma separação por setores.

Na figura 81 são apresentados os resultados da primeira experiência do conversor *Back to Back*, que usou o motor a indução como carga.

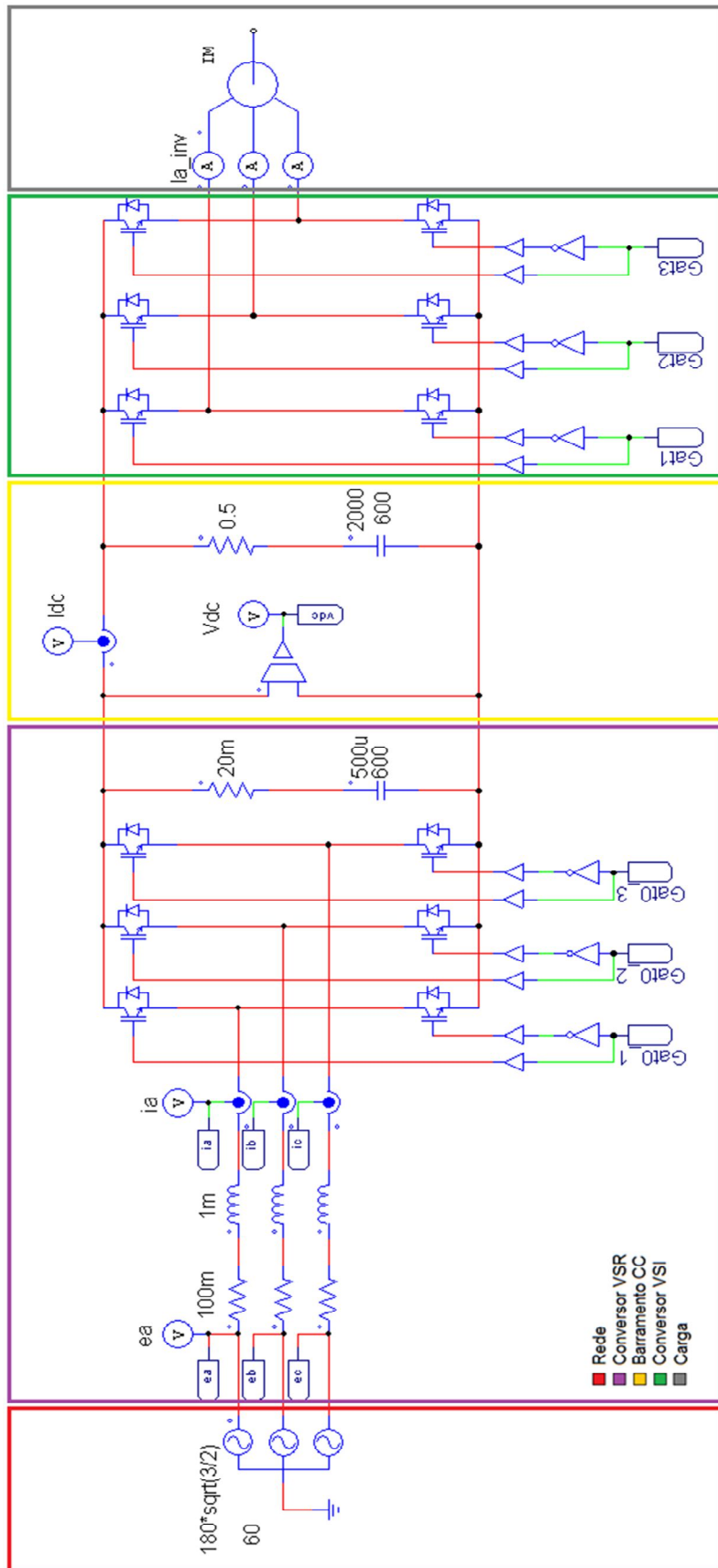


Figura 80 Conversor Back to Back, planta de simulação.

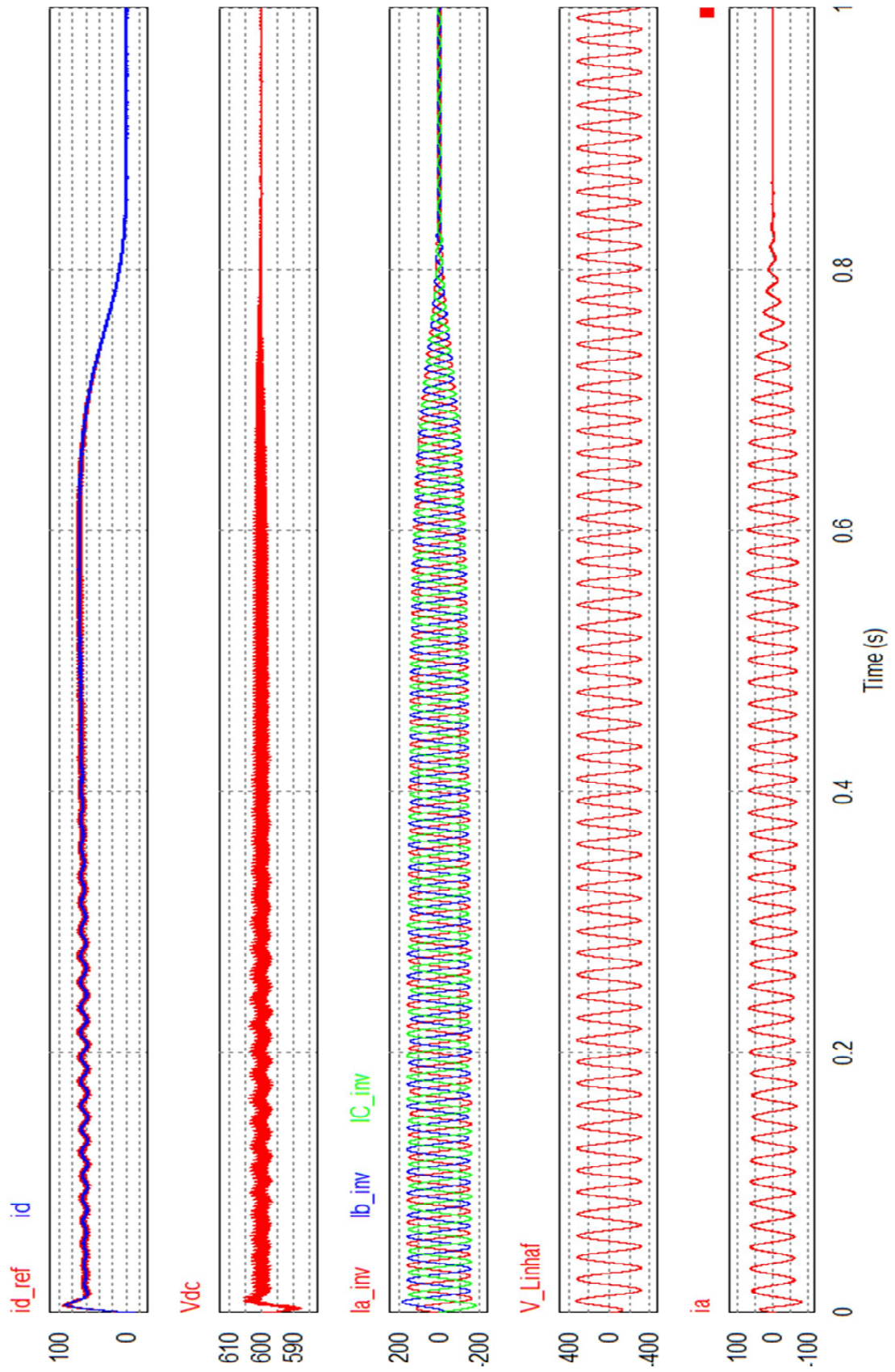


Figura 81 Comportamento do conversor Back to Back com motor a indução como carga.

No primeiro gráfico da figura 81 são mostrados os sinais das correntes i_{d_ref} e i_d , no segundo gráfico é apresentada a tensão do barramento CC.

Olhando para o terceiro gráfico onde são apresentadas as correntes de partida do motor a indução e comparando com o segundo gráfico da figura 81 é possível ver que a tensão do barramento CC não apresentou a queda de tensão que aparece na figura 76 na partida do motor. Isso porque a corrente i_d é modificada pelo controle para prover a potência necessária para alimentar a carga e manter a tensão no barramento CC constante. A tensão constante no barramento CC mostra que tanto o controle de tensão quanto o controle de corrente funcionam de forma adequada para o conversor *Back to Back*.

A tensão de linha apresentada pelo gráfico 4 mostra que não houve variação na tensão entregue para a carga durante a partida do motor. Além disso, no último gráfico é apresentada a corrente da fase A da rede, que é drenada para suprir a necessidade de potência exigida pela carga.

Para a segunda experiência com o conversor *Back to Back* a figura 82 apresenta a configuração da carga trifásica ligada ao conversor para o teste de variação abrupta da corrente.

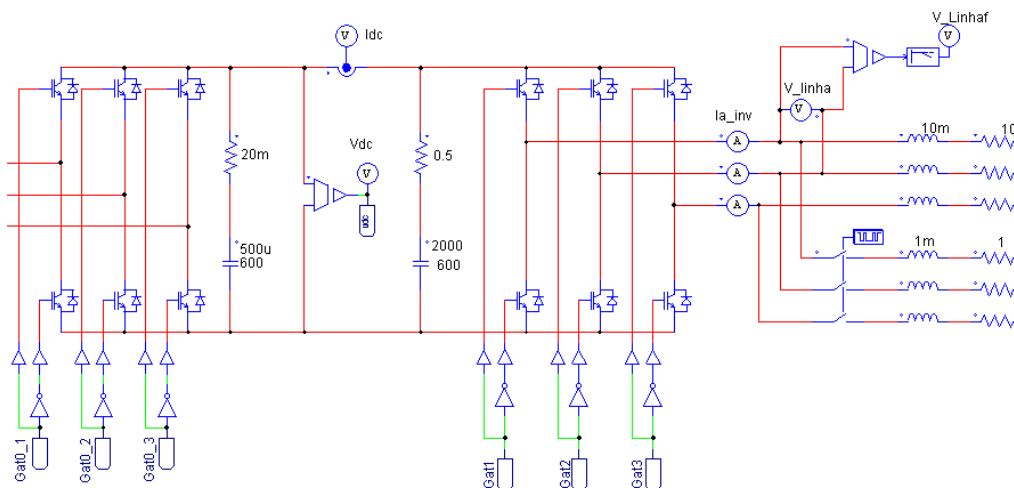


Figura 82 Carga apresentada para a segunda experiência usando o conversor *Back to Back*.

Os resultados da segunda experiência são apresentados na figura 83, onde são mostradas as correntes da carga, a tensão de linha filtrada, a corrente i_{d_ref} e i_d e tensão no barramento CC.

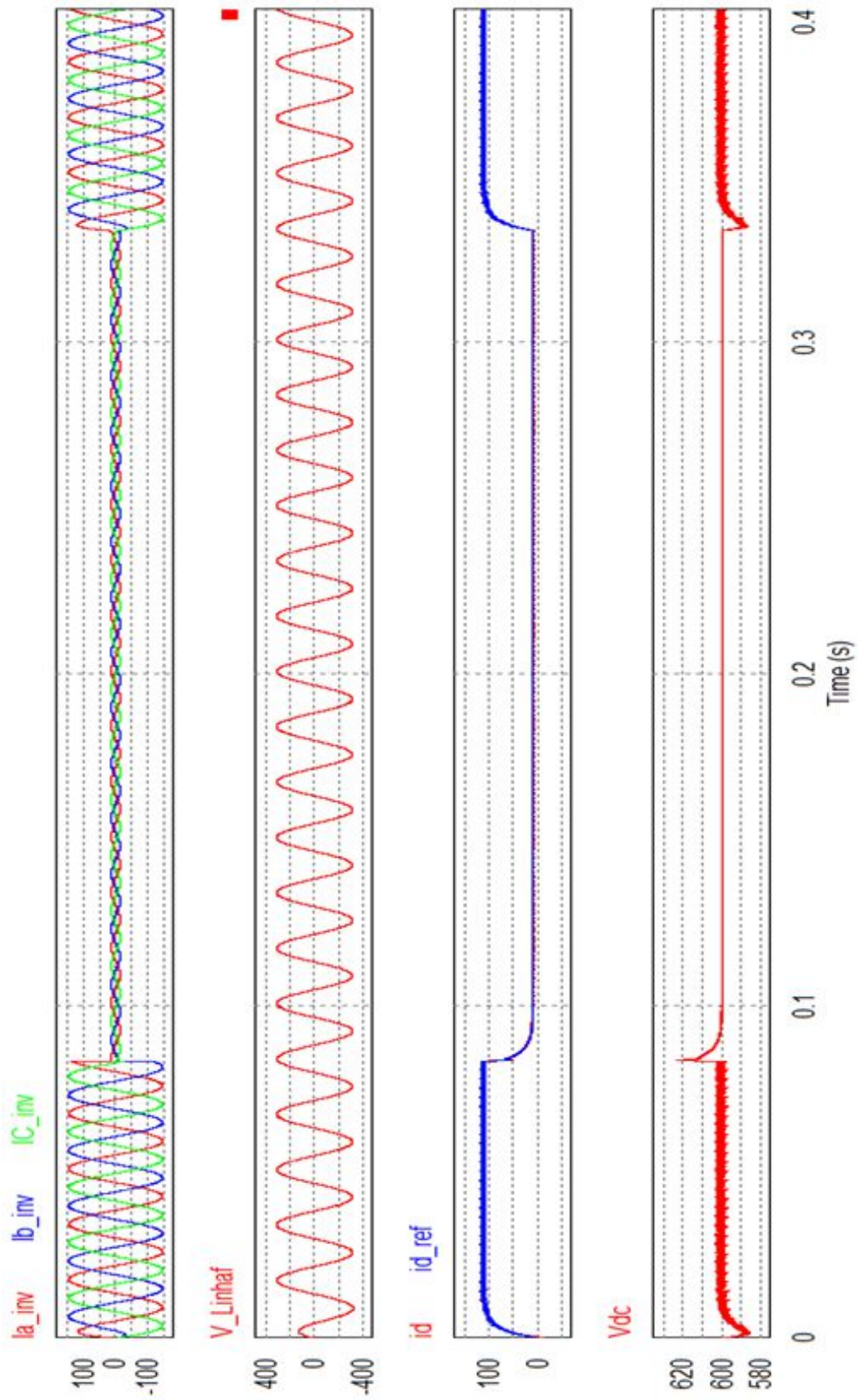


Figura 83 Comportamento do conversor Back to Back com variação abrupta da carga.

No gráfico 2 da figura 83 é apresentado a tensão de linha entregue para a carga, é possível ver que não houve variação na tensão mesmo com a mudança abrupta da carga, no terceiro gráfico é apresentado a corrente i_d juntamente com a corrente i_{d_ref} . Ainda no quarto gráfico é apresentada a tensão do barramento CC. Novamente é possível ver através da corrente i_d que os controladores atuaram para suprir a potência exigida pela carga. A corrente do inversor variou de 146 A de pico para 13 A de pico aproximadamente, essa variação gerou um pico de tensão do barramento CC. Este pico de tensão era esperado, pois a variação da carga foi abrupta e elevada, é importante notar que a atuação do controle conseguiu regular a tensão do barramento em menos de um ciclo da rede. O pico de tensão não ultrapassou três por cento da tensão do barramento, o que comprova a boa atuação do controle de tensão e de corrente.

Com o funcionamento do conversor *Back to Back*, a tensão fornecida pelo inversor só sofrerá redução na sua amplitude quando o retificador começar a trabalhar em sobre modulação, prejudicando a regulação da tensão no barramento CC.

Outro ponto a se observar é que a tensão e corrente da rede estão em fase, isso se deve ao fato de que o controle da corrente i_q está atuando de forma correta, mantendo o fator de potência unitário. Lembrado que o fator de potência unitário é atingido se i_q é referenciado e se mantém em zero, caso houvesse outros interesses a corrente i_{q_ref} poderia ser diferente de zero como, por exemplo, injetar potência reativa na rede para ajudar a estabilizar a tensão da mesma [18]. A figura 84 mostra a tensão e a corrente da rede em fase para o funcionamento do conversor na segunda experiência apresentada para o conversor *Back to Back*.

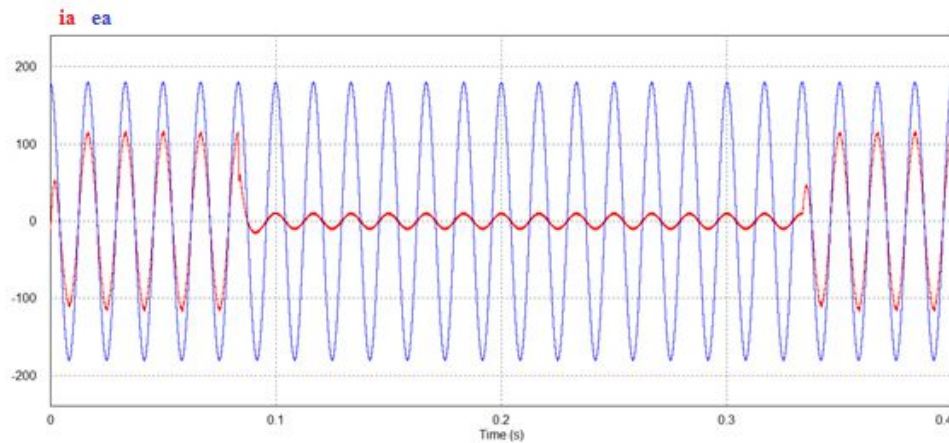


Figura 84 Tensão e corrente da rede em fase.

7.5. FALHAS DA REDE

Nesta seção do trabalho serão apresentadas as falhas da rede que são de interesse deste trabalho. Ainda será indicado o modo de simulação e a análise dos resultados obtidos.

7.5.1. ELEVAÇÃO DE TENSÃO

Quando há falhas no fornecimento de tensão, é muito comum haver uma sobre tensão no restabelecimento da normalidade do funcionamento da rede. A simulação deste distúrbio será feita aumentando a tensão de entrada da rede em cem por cento, para este teste o inversor alimentara somente a carga que permanece constante no teste da variação abrupta para o conversor *Back to Back*. A figura 85 apresenta os resultados do efeito da elevação de tensão vista pela carga.

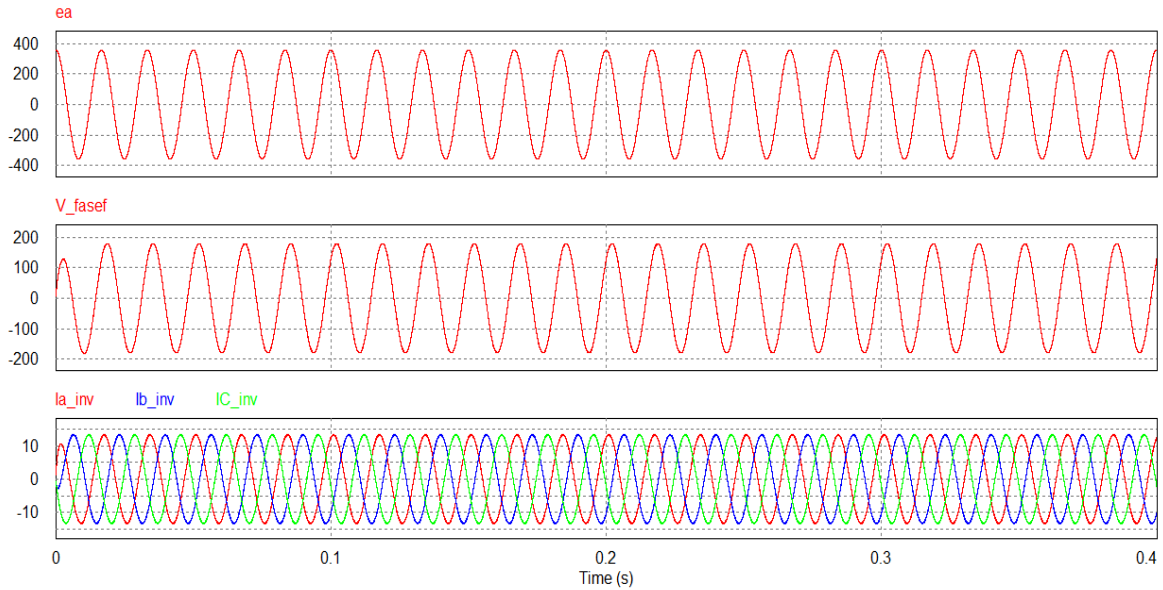


Figura 85 Falha de sobre tensão.

Analisando a figura 85, o segundo gráfico apresenta a tensão de linha medida na carga. Não há alteração na tensão de linha entregue para a carga. Porém a sobre tensão gerou um aumento no índice de modulação, colocando o conversor VSC que retifica a tensão da rede em sobre modulação.

O valor do índice de modulação chegou a 1,7, bem acima do valor máximo desejado para a modulação SVM ($M_{max} = 0,9069$). Para evitar injeção de harmônicos na rede é interessante cancelar os pulsos de disparos dos IGBTs até que a tensão da rede se normalize. A sobre tensão também pode ser um problema para os IGBTs, pois toda tensão da rede ficará sobre os terminais das chaves que estão em corte no momento do distúrbio.

A sobre tensão máxima suportável pelo conversor *Back to Back* depende da limitação física dos IGBTs. Pelo ponto de vista do índice de modulação a tensão máxima sem atingir a sobre modulação pode ser calculada como na equação (116)

$$M_{max} = \frac{v_p \pi}{V_{dc} 2} = v_p = 0,9069 \frac{2V_{dc}}{\pi} = 346,41 V. \quad (116)$$

7.5.2. AFUNDAMENTO DE TENSÃO (NOCH)

É caracterizado por uma diminuição na tensão de pico da rede. Com esse tipo de distúrbio a corrente tende a subir para suprir a potência na carga, o que acaba aumentando o stress térmico dos componentes do VSR.

Na figura 86 são apresentados os resultados dos efeitos do afundamento de tensão para a carga. Para esta simulação a tensão de entrada foi reduzida para 100 volts de pico na fase, a carga alimentada pelo inversor é a mesma usada no teste de sobre tensão.

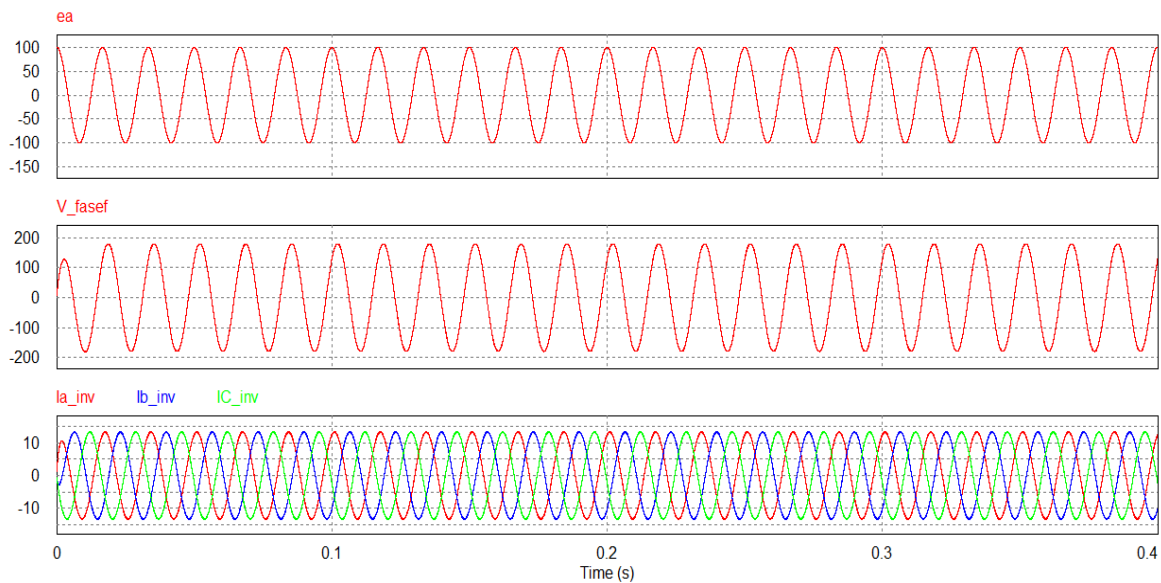


Figura 86 Falha de afundamento de tensão.

Com a redução da tensão na rede, a bateria passa a entregar a energia necessária para manter a carga com tensão constante, assim há um aumento da corrente de entrada para regular a tensão no barramento CC, esse aumento de corrente pode danificar os IGBTs do VSR.

Devido à ação do controlador para drenar mais corrente da rede o índice de modulação também se eleva, assumindo valores muito elevados. Em simulações feitas o valor mínimo de tensão sem haver os problemas relatados anteriormente é de 150 V de pico na fase.

Uma forma de evitar esse problema é cortar o comando dos disparos dos IGBTs caso a tensão da rede atinja um limite mínimo. Todo esse processo pode ser feito via programação

do hardware, através de uma comparação do valor de tensão e_d utilizado para fazer o controle de corrente.

7.5.3. QUESA DE TENSÃO

Queda de tensão é caracterizada quando a tensão da rede chega a níveis próximos ou iguais a zero, isso pode ocorrer por alguns instantes ou até mesmo por horas. Para fazer o teste do conversor em situação de queda de tensão será posicionada uma chave entre a rede e a entrada do conversor. Esta chave receberá um comando para abrir o circuito, e após um instante de tempo reconectar a rede ao conversor. Como carga será usado o motor trifásico com gaiola de esquilo, o mesmo já utilizado em outras simulações apresentadas anteriormente.

Com esse teste pretende-se analisar a ação do conversor não só na queda de tensão, mas também no retorno do funcionamento normal da rede.

Um problema esperado surgiu com a queda de tensão, como previsto a bateria assume o fornecimento da energia demandada pela carga. Assim como visto nas simulações feitas

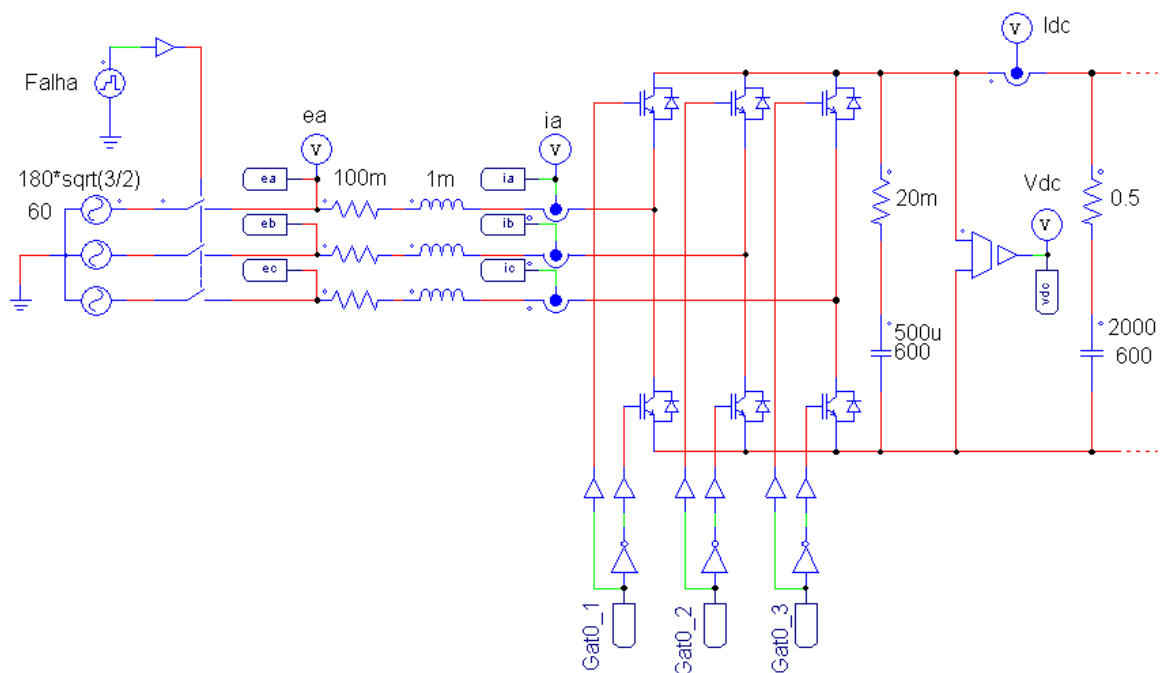


Figura 87 Circuito usado para simular a queda de tensão da rede.

com o inversor separadamente do retificador, houve uma redução na tensão do barramento CC.

Como resposta o controlador de tensão aumenta a referência de corrente para regular a tensão do barramento, porém no instante da queda de tensão não há corrente fluindo da rede para o conversor. A referência de corrente aumenta até o ponto de saturação do limitador de corrente que foi definido como 140 A.

Quando ocorre o retorno do funcionamento normal da rede a referência de corrente i_{d_ref} está muito elevada e gera uma elevação da corrente i_d no conversor que pode ser visto na figura 88.

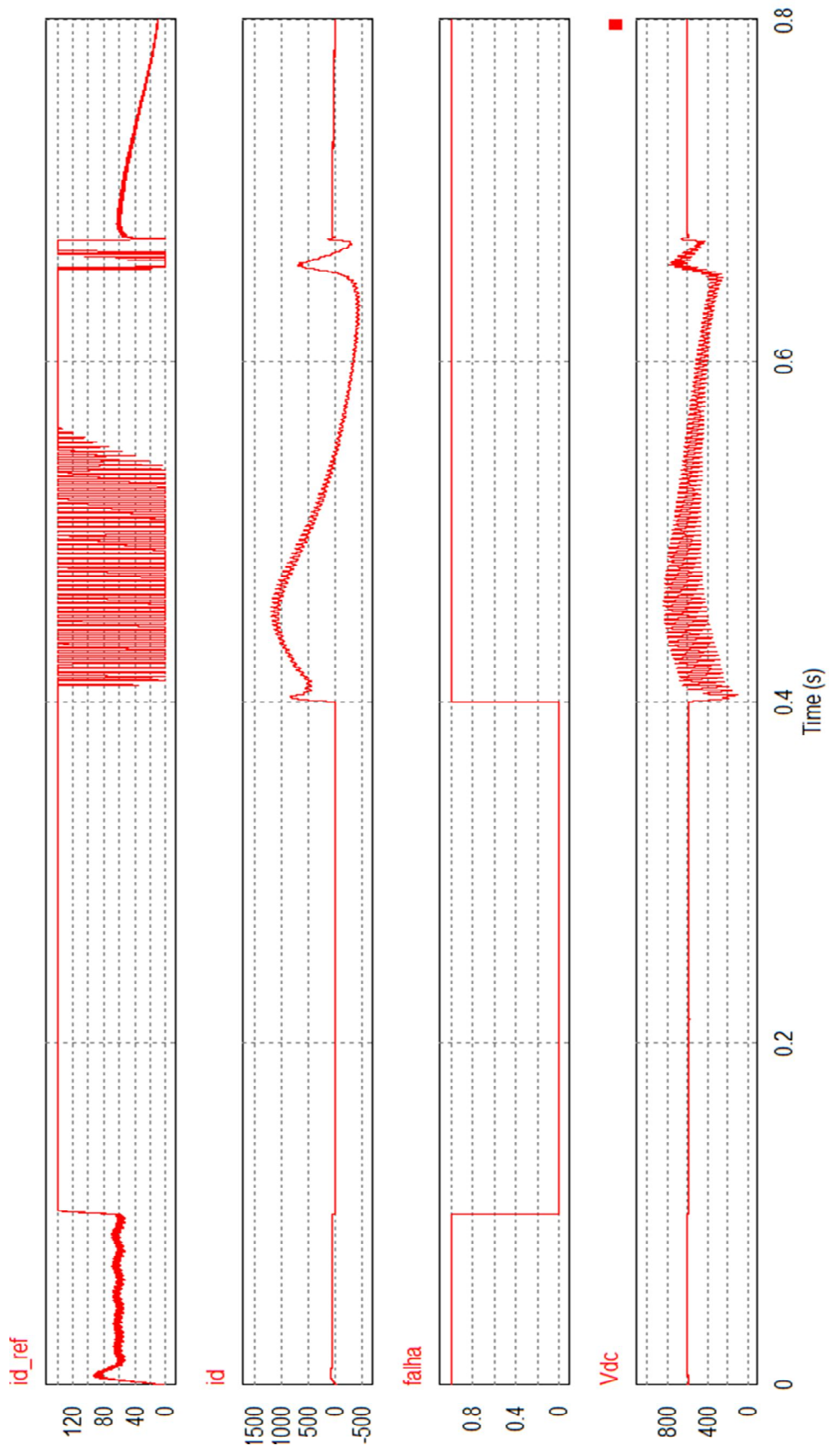


Figura 88 Saturação da referência de corrente na queda de tensão da rede.

O gráfico nomeado de “falha” na figura 88 apresenta o sinal que abre a chave que separa a rede do conversor, quando o valor está em zero é o instante em que a chave mantém a circuito desconectado da fonte.

Mesmo sendo usado um saturador para que o nível máximo da referência de corrente não ultrapasse o valor de 140 A, a corrente i_d assume valores bem acima do valor de saturação. Valores que causariam danos no conversor, na bateria e possivelmente na carga.

Para resolver o problema da saturação da corrente de referência, a corrente de referência deve ser zerada caso haja uma queda de tensão que ultrapasse um valor mínimo tensão. Como a tensão e_d possui a amplitude de tensão de pico da fase da rede, pode-se usar o valor dessa tensão para comparar com um valor mínimo e levar a corrente de referência a zero.

Assim se a tensão e_d for menor ou igual a 90 por cento da tensão de pico da rede a corrente de referência é zerada e os sinais de disparos dos IGBTs são interrompidos. O conversor só retorna ao funcionamento se a tensão da rede voltar à normalidade. A solução fica ainda mais fácil quando a parte de controle for transformada para a linguagem C para ser programado no hardware de controle.

Refazendo a simulação anterior com as modificações propostas, é possível ver na figura 89 que as modificações resultaram positivamente no funcionamento do conversor. Não há mais elevação de corrente ou tensão no barramento CC durante o retorno do funcionamento normal da rede. Com os resultados apresentados por essa simulação pode-se concluir que o conversor *Back to Back* é capaz de minimizar os efeitos das quedas de tensão nas redes rurais, ou em qualquer outra rede.

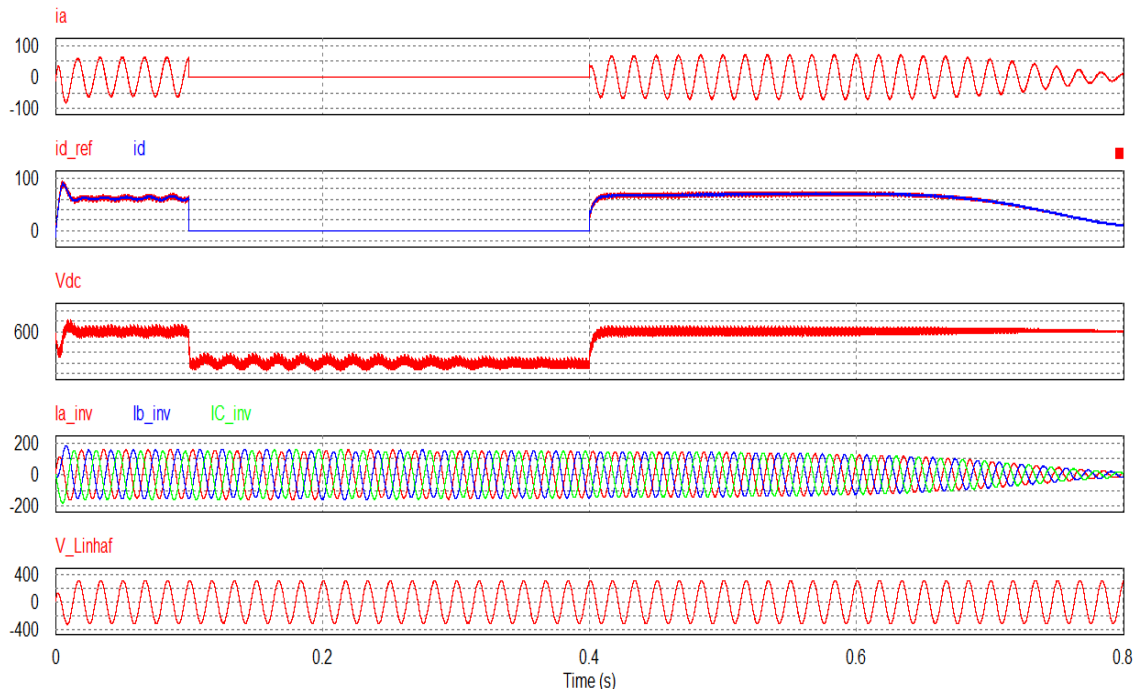


Figura 89 Resultados apresentados após modificações propostas.

7.6. MODELO DISCRETO

Até o momento toda a simulação foi feita através de um modelo de tempo contínuo dos conversores no programa *PSIM*, porém para utilizar um hardware de controle programável é necessário transcrever o sistema (modelo elétrico e controladores) para uma linguagem de programação.

O hardware XMC4500 Lite Kit utiliza a linguagem de programação em C, por isso todo o sistema será transcrito para C. O programa *PSIM* possui um bloco simulável de programação em C. Então será simulado a planta e o controle dos conversores em um modelo em tempo discreto no programa *PSIM*.

A título de demonstração dos passos para digitalizar controladores, foi escolhido o controlador da SRF PLL como exemplo, para os outros controladores só serão apresentados os resultados e equações finais.

7.6.1. CONTROLADORES EM TEMPO DISCRETO

Primeiramente deve-se fazer a passagem do controlador analógico para o modelo digital, para isso será utilizada a regra trapezoidal, conhecida também com Tustin ou ainda bilinear. A regra de Tustin foi escolhida por fornecer a melhor aproximação do modelo digital ao modelo analógico. A conversão pode ser feita usando a equação (117) [43].

$$s = \frac{2}{T_s} \frac{z-1}{z+1}. \quad (117)$$

Onde T_s é o período de amostragem dos sinais de entrada. A frequência de amostragem foi escolhida para 20 kHz, então o período de amostragem é dado pelo inverso da frequência de amostragem. O controlador PI dado pelo programa *PSIM* foi apresentado na equação (113), substituindo a equação (117) na equação (113) tem-se;

$$\frac{U(Z)}{E(Z)} = \frac{KT_s(z+1)}{2T(z-1)} + K. \quad (118)$$

Desenvolvendo a equação (118);

$$\frac{U(Z)}{E(Z)} = \frac{KT_s(z+1) + K2T(z-1)}{2T(z-1)} = \frac{z(KT_s + K2T) + KT_s - K2T}{2T(z-1)}. \quad (119)$$

Deixando os polos e zeros em evidencia;

$$\frac{U(Z)}{E(Z)} = \frac{KT_s + K2T \left(z + \frac{KT_s - K2T}{KT_s + K2T} \right)}{2T(z-1)}. \quad (120)$$

Para simplificação;

$$A = \frac{KT_s + K2T}{2T}; \quad (121)$$

$$B = \frac{KT_s - K2T}{KT_s + K2T}. \quad (122)$$

Então a equação (120) fica;

$$\frac{U(Z)}{E(Z)} = \frac{A(z+B)}{(z-1)}. \quad (123)$$

Multiplicando a equação (123) em cima e em baixo por z^{-1} ;

$$\frac{U(Z)}{E(Z)} = \frac{A + ABz^{-1}}{1 - z^{-1}}. \quad (124)$$

Isolando o termo $U(Z)$;

$$U(Z) = AE(Z) + ABE(Z)z^{-1} + U(Z)z^{-1}. \quad (125)$$

Sabendo que z^{-1} corresponde a um atraso de um período;

$$u(T) = Ae(T) + ABe(T - 1) + U(T - 1). \quad (126)$$

Sendo o PI da SRF PLL dado pela equação (127);

$$G(s) = 5 \left(\frac{1 + 0.001s}{0.001s} \right). \quad (127)$$

Utilizando as equações (121) (122) (123);

$$Cont_{dig} = \frac{5.013z - 4.987}{z - 1}. \quad (128)$$

Sabendo que o sinal do controlador é dado pelo sinal de esforço de controle $U(z)$ dividido pelo erro $E(z)$;

$$\frac{U(z)}{E(z)} = \frac{5.013z - 4.987}{z - 1}. \quad (129)$$

Multiplicando em cima e em baixo por z^{-1} ;

$$\frac{U(z)}{E(z)} = \frac{5.013z - 4.987}{z - 1} \frac{z^{-1}}{z^{-1}} = \frac{5.013 - 4.987z^{-1}}{1 - z^{-1}}. \quad (130)$$

Isolando $U(z)$ tem-se;

$$U(z) = 5.013E(z) - 4.987E(z^{-1}) + U(z^{-1}). \quad (131)$$

z^{-1} corresponde ao atraso de um período de amostragem, a equação (131) pode ser escrita como;

$$u(T) = 5.013e(T) - 4.987e(T - 1) + u(T - 1). \quad (132)$$

No sistema digital o controlador funciona fazendo a leitura do sinal a cada período T_s , em seguida os cálculos e a atualização da saída, os valores em atraso de um período são atualizados com os valores da leitura anterior como apresentado no fluxograma da figura 90.

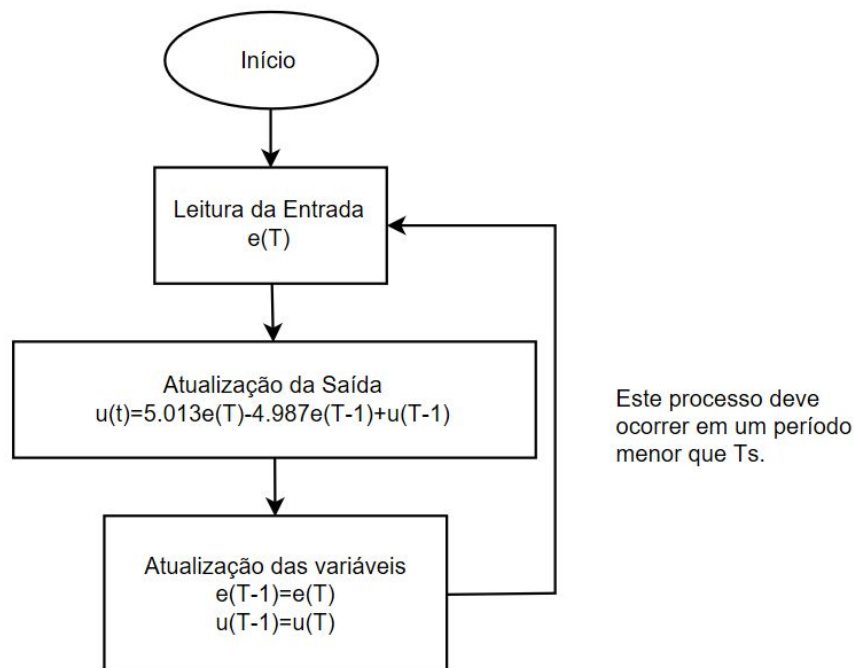


Figura 90 Fluxograma do controlador PI da SRF PLL por tensão.

O mesmo processo é feito para todos os controladores, inclusive para o integrador da SRF PLL. O integrador da SRF PLL é representado pelas equações (133) e (134).

$$int_{pll} = \frac{0.000025z + 0.000025}{z - 1}. \quad (133)$$

$$y(T) = 0.000025u(T) + 0.000025u(T - 1) + y(T - 1). \quad (134)$$

Onde $u(T)$ é o esforço de controle e $y(T)$ é o sinal de saída. Os controladores de corrente são iguais, o que significa que possuem a mesma equação discreta, assim os controladores de corrente são dados pelas equações (135) e (136).

$$\text{controlador}_{id,iq} = \frac{5.025z - 4.975}{z - 1}. \quad (135)$$

$$u_{id,iq}(T) = 5.025e_{id,iq}(T) - 4.975e_{id,iq}(T - 1) + u_{id,iq}(T - 1). \quad (136)$$

Por último é apresentado o controlador PI de tensão dado pelas equações (137) e (138).

$$\text{controlador}_{tensão} = \frac{2.005z - 1.995}{z - 1}. \quad (137)$$

$$u_{tensão}(T) = 2.005e_{tensão}(T) - 1.995e_{tensão}(T - 1) + u_{tensão}(T - 1). \quad (138)$$

Após encontrar todos os controladores em tempo discreto, o código C foi feito para o bloco que o *PSIM* disponibiliza, em seguida foi feito um teste para ver o comportamento do conversor com controle digital.

O código em C programado no bloco do *PSIM* é apresentado no Anexo A. O teste do modelo discreto do sistema foi feito utilizando um o motor de gaiola de esquilo como carga. Além do motor foi simulada a queda de tensão como falha da rede. O resultado do comportamento do conversor no modelo discreto pode ser visto na figura 91. O funcionamento ocorre de forma satisfatória, a dinâmica diminuiu um pouco, porem dentro de um limite tolerável.

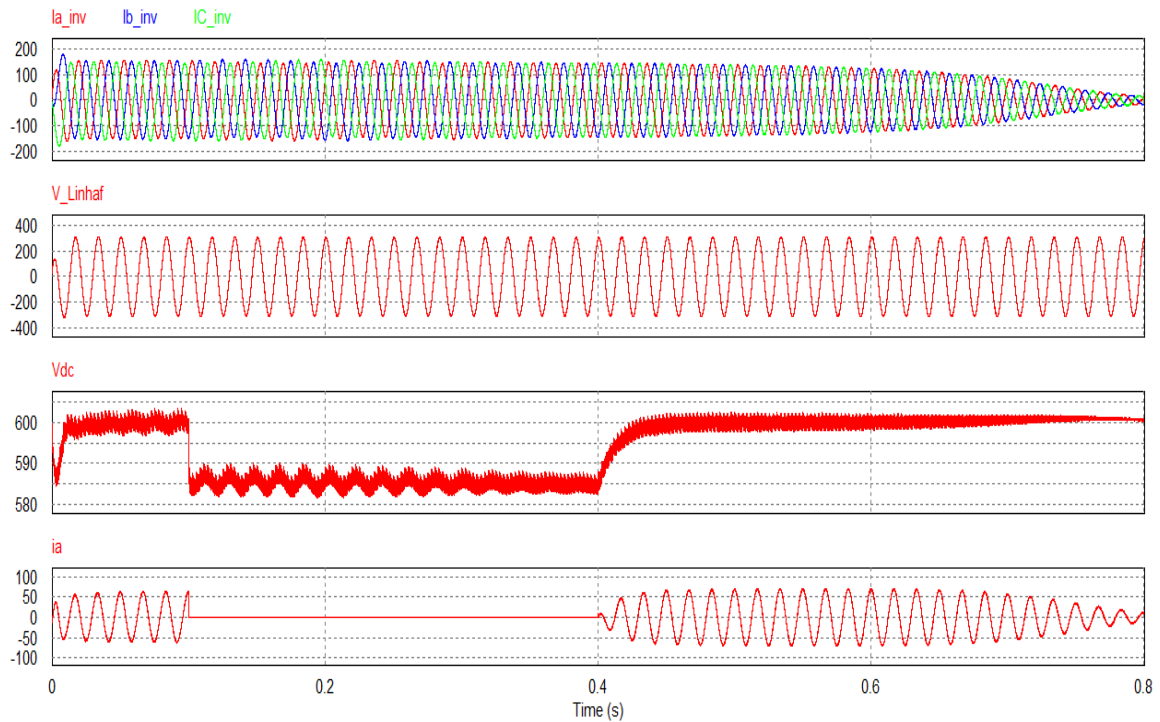


Figura 91 Resposta do conversor usando controladores digitais.

7.7. SRF PLL IMPLEMENTAÇÃO PRÁTICA

Após os testes feitos no *PSIM*, a PLL foi implementada na prática. Para isso foram usados alguns materiais citados abaixo:

- XMC4500 Lite Kit;
- Transformador trifásico;
- Fonte de tensão;
- Placa de condicionamento de sinal.

7.7.1. XMC4500 RELAX LITE KIT

Produzido pela Infineon Technologies AG a placa XMC 4500 Relax Lite Kit possui um micro controlador XMC 4500 (ARM® Cortex™-M4F), 17 possíveis entradas analógicas de 12 bits, 2 conversores digital analógicos, além das entradas e saídas digitais. Programável através de uma porta Micro USB que é usado também como alimentação (5 V CC). Possui um regulador de tensão de 5 V para 3.3 V com tensão máxima de saída das portas digitais de 3.3 V. A programação é feita através do software Dave™ v4 produzido pela Infineon Technologies India Pvt. Ltd., que pode ser descarregado no site do fabricante, e tem como base a programação em C. Possuem ainda aplicativos chamados de *APPS* que facilitam a programação dos registradores e outras funções que possam ser utilizadas no desenvolvimento de um projeto [44], o uso das *APPS* serão explicadas juntamente com a programação.

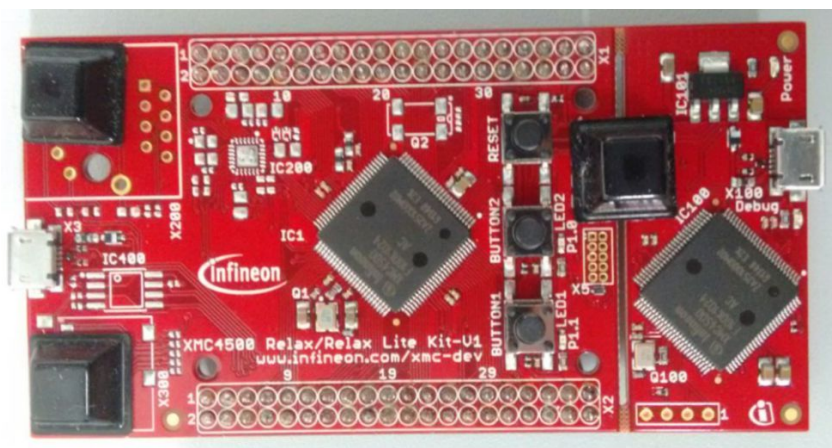


Figura 92 XMC 4500 Relax Lite Kit.

7.7.2. PLACA DE CONDICIONAMENTO DE SINAL

Como o controlador não é capaz de fazer a aquisição de sinais negativos nem e acima de 3.3 V, os sinais de tensão devem ser condicionados a valores dentro da faixa de trabalho do controlador.

Usando um transformador trifásico a tensão da rede trifásica foi rebaixada para níveis mais seguros, o valor de pico de fase depois da transformação assumiu o valor de 50 V. A leitura do sinal do transformador é feita por um sensor LEM LV25-P.

Este sensor de tensão usa o efeito Hall para a leitura indireta da tensão. Uma corrente proporcional a tensão deve passar por um resistor selecionado pelo usuário. Para a seleção do resistor é necessário saber a tensão máxima de leitura, A resistência do primário do sensor é dada pela divisão da tensão máxima por 10 mA. Para limitar a tensão do secundário o resistor de saída deve ser escolhido a partir da tensão máxima desejada para o secundário dividido por 25 mA [45].

Os valores dos resistores de primário e secundário para este trabalho são de 6,5 k Ω e 50 Ω respectivamente, que limita a tensão de primário para 60 V e do secundário de 1,25 V. O sinal do secundário ainda é alternado, ou seja, possui um semi ciclo positivo e outro negativo.

Para a leitura correta o sinal deve receber um *offset* de pelo menos 1.25 V. Para gerar *offset* necessário foram utilizados amplificadores operacionais TLV2471. O esquema elétrico da placa de condicionamento de sinal pode ser visto na figura 93. Um *offset* de 1,65 V é aplicado ao sinal de tensão de saída do sensor para que todo o sinal esteja na faixa de trabalho do conversor analógico/digital do controlador. O circuito apresentado na figura 93 se repete para as outras duas fases do transformador trifásico.

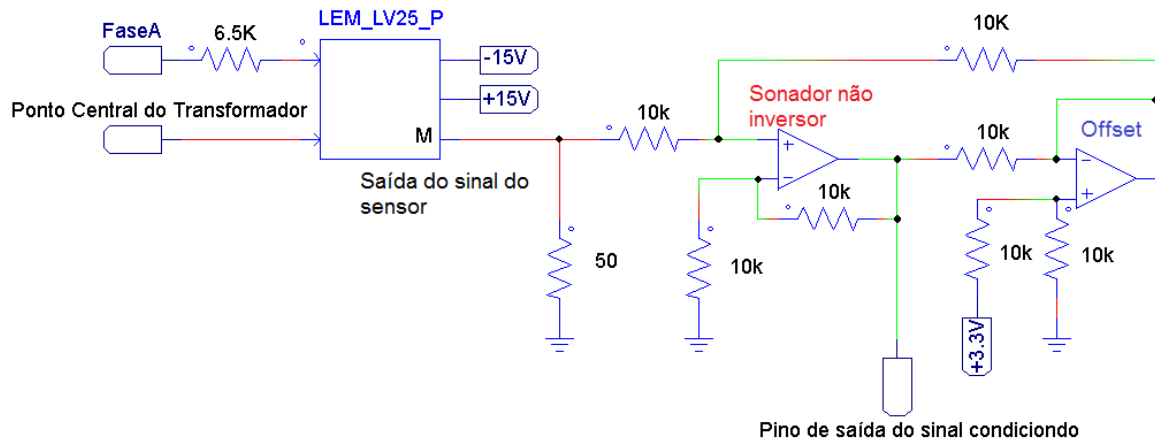


Figura 93 Circuito de condicionamento de sinal.

7.7.3. PROGRAMA DA SRF PLL

A programação em C da SRF PLL é apresentada no código abaixo:

```
//Início PLL de Tensão
void adc_teste(void){
    DIGITAL_IO_SetOutputHigh(&DIGITAL_IO_0);
theta=S;
    theta_int =(int)(100*theta+0.5);
    sintheta = trig[theta_int][1];    //sin(theta)
    costheta = trig[theta_int][0];    //cos(theta)

//Aquisição do sinal

resultA=ADC_MEASUREMENT_ADV_GetResult(&ADC_MEASUREMENT_ADV_0_
Channel_A);
resultB=ADC_MEASUREMENT_ADV_GetResult(&ADC_MEASUREMENT_ADV_0_
Channel_B);
resultC=ADC_MEASUREMENT_ADV_GetResult(&ADC_MEASUREMENT_ADV_0_
Channel_C);

//Transformada Park abc=>dq
    ea=Const*resultA;
    eb=Const*resultB;
    ec=Const*resultC;
Vd=C*ea*costheta+C*eb*costheta*CB+C*eb*sintheta*SB+C*ec*costh
eta*CB-C*ec*sintheta*SB;
Vq=-C*ea*sintheta-C*eb*sintheta*CB+C*eb*costheta*SB-
C*ec*sintheta*CB-C*ec*costheta*SB;
//PI DIGITAL
R=Vq;
Y=R*constPLL1+Y1-constPLL2*R1;
    E=Y;
    S=constin*E+constin*E1+ S1;

if(S<0 || S>=2*pi)
{
    S=0;
    E=0;
    S1=0;
    E1=0;
}

Y1=Y;
R1=R;
S1=S;
E1=E;
//*****
*****
    Data=200*S;
```

```

    Data1=(int) (Const2*S);
    dac_status = DAC_SingleValue_SetValue_u16(&DAC_0,Data);
}
//Fim PLL

```

Para diminuir o esforço computacional ao invés de usar operações com seno e cosseno, foi utilizada uma tabela que dividiu o resultado de seno e cosseno pelo círculo trigonométrico em 630 valores. Assim o θ (theta) estimado pela SRF PLL é convertido para um valor entre 0 e 629 pela expressão `theta_int`, que aparece no código acima, o valor calculado por `theta_int` é buscado na tabela que retorna o resultado do seno e cosseno que será usado pela transformada de Park.

Para chamar a interrupção “`adc_teste`” que inicia a leitura dos sinais de tensão e os cálculos para gerar o ângulo de sincronismo, foram utilizadas duas APPs oferecidos pelo programa *Dave*, são elas o PWM e o `ADC_MEASUREMENT_ADV`.

No APP `ADC_MEASUREMENT_ADV` são selecionados os números de sinais a serem medidos, o número de bit para a conversão, a sequência de conversão, tipo de inicialização da interrupção e o nome da interrupção. A tabela 4 mostra as definições utilizadas para configurar a APP.

Tabela 4 Parâmetros de configuração da APP `ADC_MEASUREMENT_ADV`.

Parâmetro de configuração	Configuração
Número de sinais	3
Número de bits para conversão	12
Sequência de conversão	1º Channel_A (fase A)
	2º Channel_B (fase B)
	3º Channel_C (fase C)
Tipo de interrupção	Gatilho externo por borda de subida
Nome da interrupção	<code>adc_teste</code>

Na APP PWM são configurados os parâmetros de frequência, tipo de inicialização da interrupção e ainda existe a possibilidade de configurar um pino, saída digital, para que seja possível ver quando ocorre a interrupção. A tabela 5 apresenta as configurações necessárias a APP PWM.

Tabela 5 Parâmetros de configuração da APP PWM.

Parâmetro de configuração	Configuração
Frequência (Hz)	20000
Início da interrupção	<i>Compare match</i>

Após as configurações feitas em ambas as *APPs*, é feito a vinculação entre elas através do PWM usando um dispositivo chamado de *HW Signal Conections*. Assim que o sinal do PWM trocar de 0 para 1 a interrupção será acionada.

7.7.4. RESULTADO

Após as simulações a SRF PLL foi montada e colocada para funcionar na prática, a figura 94 mostra as ligações feitas e equipamentos utilizados para o funcionamento e aferição de sinais da SRF PLL na prática.

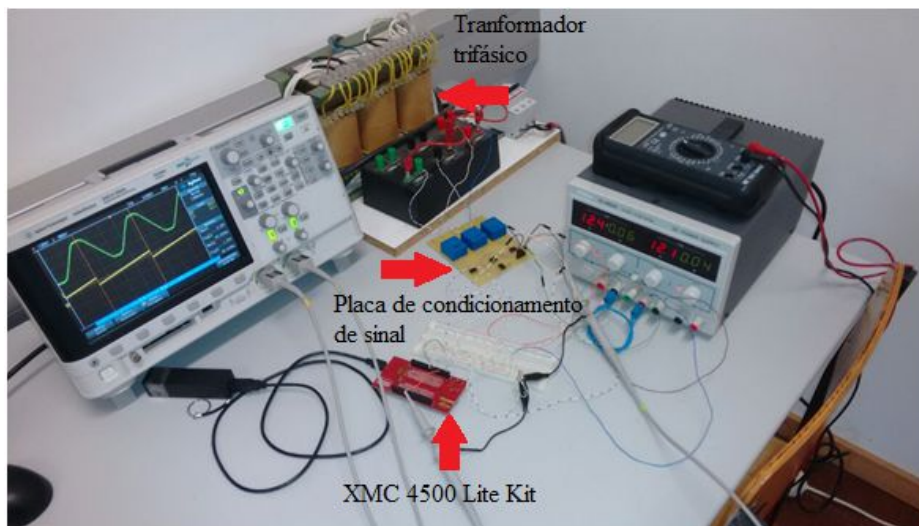


Figura 94 Teste de sincronização SRF PLL.

O sinal de tensão da fase A e o sinal gerado pela SRF PLL foram visualizados por um osciloscópio e podem ser vistos na figura 95. Em verde é mostrado o sinal aferido de tensão condicionada da fase A, em amarelo a variação dos valores do ângulo gerado pela SRF PLL.

O sinal do conversor digital analógico (DAC) trabalha com valores de 0 a 4095 que correspondem respectivamente a 0.3 V e 2.5 V. Para que o sinal pudesse ser analisado no

osciloscópio o valor do ângulo foi multiplicado por 200, caso contrário o sinal de tensão de saída do DAC seria muito pequeno o que iria dificultar a visualização no osciloscópio.

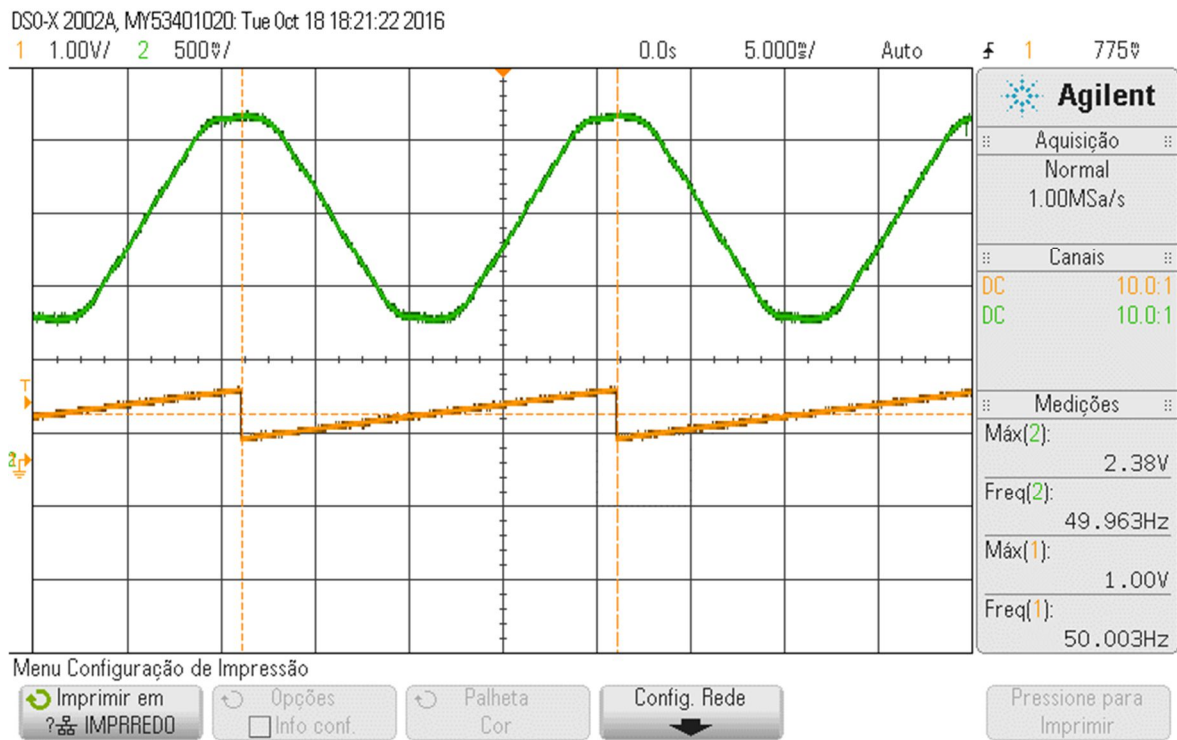


Figura 95 Sinal de sincronização da SRF PLL com a Fase A do transformador trifásico.

Analisando os sinais adquiridos, pode-se ver que os dois sinais estão na frequência correta, e os picos dos dois sinais são coincidentes. Essas características podem ser vistas nas simulações apresentadas em seções anteriores. A confecção da SRF PLL prática foi concluída com sucesso.

7.8. IMPLEMENTAÇÃO DO INVERSOR

O objetivo de montar um inversor é colocar em prática parte do conhecimento adquirido ao longo deste trabalho. Devido à falta de recurso o inversor foi a escolha mais lógica, visto que não é necessário o uso de sensores para sua construção. No entanto alguns materiais e componentes foram utilizados para sua construção. Abaixo a lista de componentes necessários para fazer a montagem do conversor;

- IRAMY20P60B;

- XMC 4500 Relax Lite Kit;
- Fontes de tensão contínua;
- Resistências variáveis de 1000 w;
- Indutores de 695 μ H.

O IRAMY20P60B é um circuito integrado (CI) de potência produzido pela *iMOTIONTM* que possui seis IGBTs configurados para o uso específico em conversores de potência trifásicos, este e já possui o driver de disparo dos IGBTs [46] possibilitando que o IRAMY20P60B seja ligado diretamente no XMC 4500 Relax Lite Kit. Tem como característica de funcionamento:

- Tensão de bloqueio de 600 V;
- Corrente por fase de 20 A;
- Tensão máxima do barramento CC de 450 V;
- Tensão de alimentação de 15 V CC;
- Frequência de chaveamento de 20 kHz;
- IGBTs ativado com nível lógico baixo (máximo 0.3 V).

Usando uma placa universal o regulador de tensão foi ligado para manter a tensão do CI constante, outras recomendações do fabricante também foram seguidas como, por exemplo, capacitores de desacoplamento para os pinos de alimentação, o uso de capacitores de alta velocidade entre os pinos 1 e 2, 4 e 5, 7 e 8. E para evitar problemas com interferências eletromagnéticas os capacitores do barramento CC, assim como os outros citados anteriormente, foram montados o mais próximo dos seus respectivos terminais do CI. Na figura 96 é mostrado o esquema de ligação do CI IRAMY20P60B onde o motor é a carga trifásica e o controlador é o XMC 4500 Relax Lite Kit. Na figura 97 mostra o circuito montado com o esquema de ligação da figura 96, juntamente com o XMC 4500 Relax Lite Kit. Os cabos marrons que aparecem na figura 97 são as fases do conversor, já o azul e o vermelho são o negativo e o positivo do barramento CC.

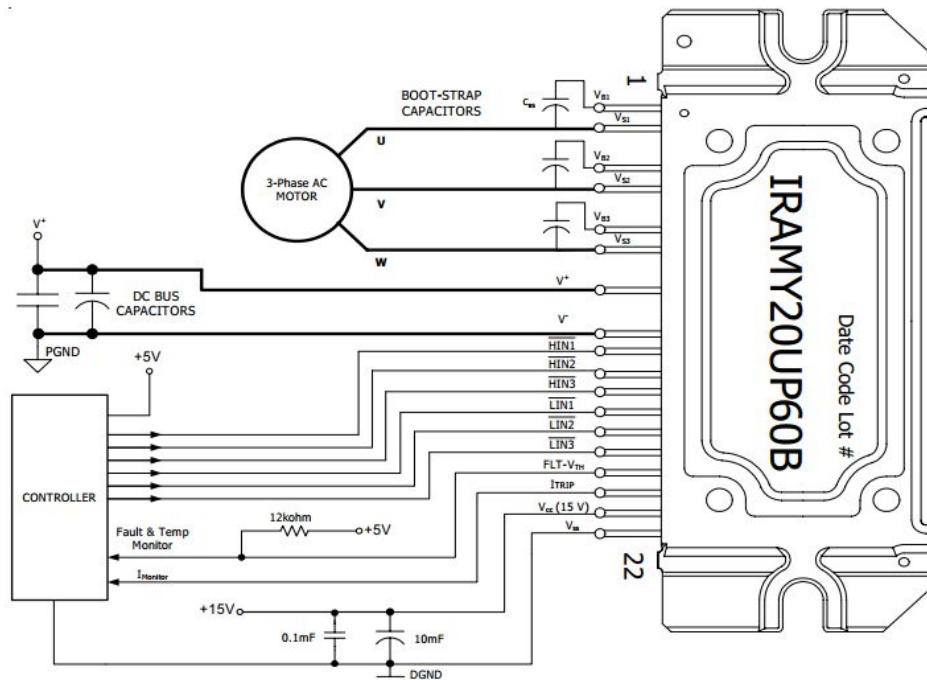


Figura 96 Esquema de ligação do CI IRAMY20P60B [46].

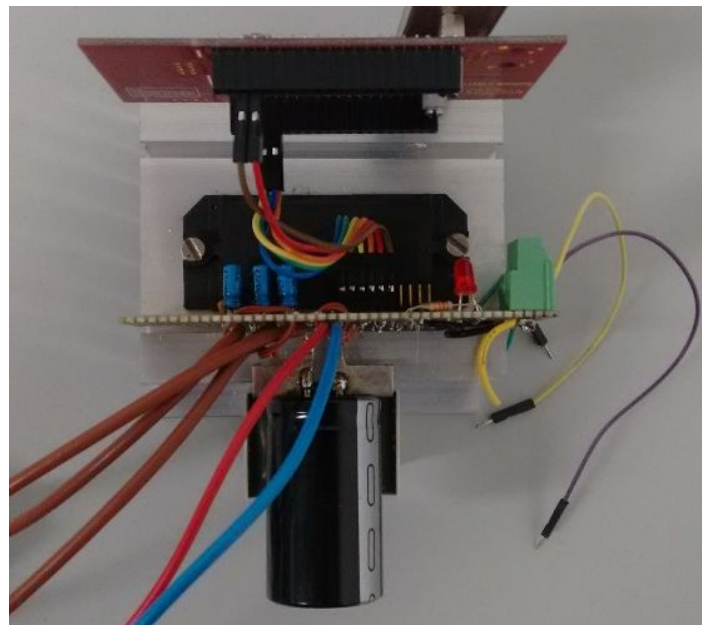


Figura 97 Circuito de alimentação do CI.

Assim como foi utilizado *APPs* para a configuração da interrupção da SRF PLL, para configurar a modulação SVM foi utilizado duas *APPs*. A primeira chamada de PWM_SVM, e a segunda de INTERRUPT. Os parâmetros de configuração da modulação de SVM são apresentados na tabela 6.

Tabela 6 Parâmetros de configuração da modulação SVM.

Parâmetro de configuração	Configuração
Frequência do PWM (HZ)	20000
Ativação dos IGBTs superiores	Ativo em nível baixo
Ativação dos IGBTs inferiores	Ativo em nível baixo
Tempo morto (ns)	290
Habilitação de inicialização da interrupção	<i>Period match event - Phase U</i>
Esquema do SVM	Padrão 7 setores simétricos

Diferente da *APP* do conversor analógico digital a SVM não possui uma interrupção integrada, por isso deve ser adicionado uma *APP INTERRUPT* para a configuração da interrupção. A tabela 7 mostra os parâmetros de configuração da *APP*.

Tabela 7 Parâmetros de configuração da interrupção da SVM.

Parâmetro de configuração	Configuração
Nome da Interrupção	PeriodMatchInterruptHandler
Habilitar interrupção na inicialização	Sim

A *APP INTERRUPT* ainda contém um campo que pode ser marcado com valores de 0 a 63 para informar o nível de prioridade da interrupção, sendo 63 o nível máximo.

Após a configuração das duas *APPs*, uma foi vinculada a outra através da *APP PWM_SVM* usando o dispositivo *HW Signal Connections*.

Após a configuração dos parâmetros citados acima, a interrupção foi adicionada na linha de código da SRF PLL, o intuito é gerar a frequência fundamental (moduladora) do inversor usando o ângulo da PLL. O código adicionado é apresentado abaixo;

```
//----- SVM -----
void PeriodMatchInterruptHandler(void)
{
static uint32_t angle = 0;
angle=Data1;
PWM_SVM_SVMUpdate(&PWM_SVM_0, amplitude, angle);
DIGITAL_IO_SetOutputLow(&DIGITAL_IO_0);
}
//-----Fim SVM -----
```

O valor do ângulo de leitura para a SVM produzida pelo XMC 4500 Relax Lite Kit é de 32 bits, onde 0 corresponde a 0 grau e FFFFFFFh a 360 graus. O valor em hexadecimal para o ângulo de 360 graus corresponde ao valor de 16777215 no sistema decimal. O ângulo θ gerado pela SRF PLL está entre 0 e 2π . Para associar os dois valores foi proposto uma constante de correção de valor 2670176,669, chamada de *Const2* e pode ser visto no código da SRF PLL. A constante *Data1* recebe o valor inteiro da multiplicação entre o θ e *Const2*, depois é passada para a constante *angle* que é usada para gerar a SVM.

Para o bom funcionamento do conversor o código inteiro deve caber dentro da interrupção. Para saber o tempo de execução total do código, uma saída digital (P0.11) é colocada em nível lógico alto no começo do programa da SRF PLL e levada ao nível lógico baixo no final do código do SVM, assim é possível medir o tempo total de execução do código. Para a comparação um pino associado à interrupção PWM, citada anteriormente, é configurado para que a interrupção coloque o sinal do pino (P0.12) em nível lógico alto na entrada da interrupção e retorne ao nível lógico baixo na metade do período de interrupção, assim é possível comparar o tempo de execução do código com o tempo da interrupção. A figura 98 mostra os sinais de tensão nos pinos de interrupção em azul e do tempo de execução do código em rosa.

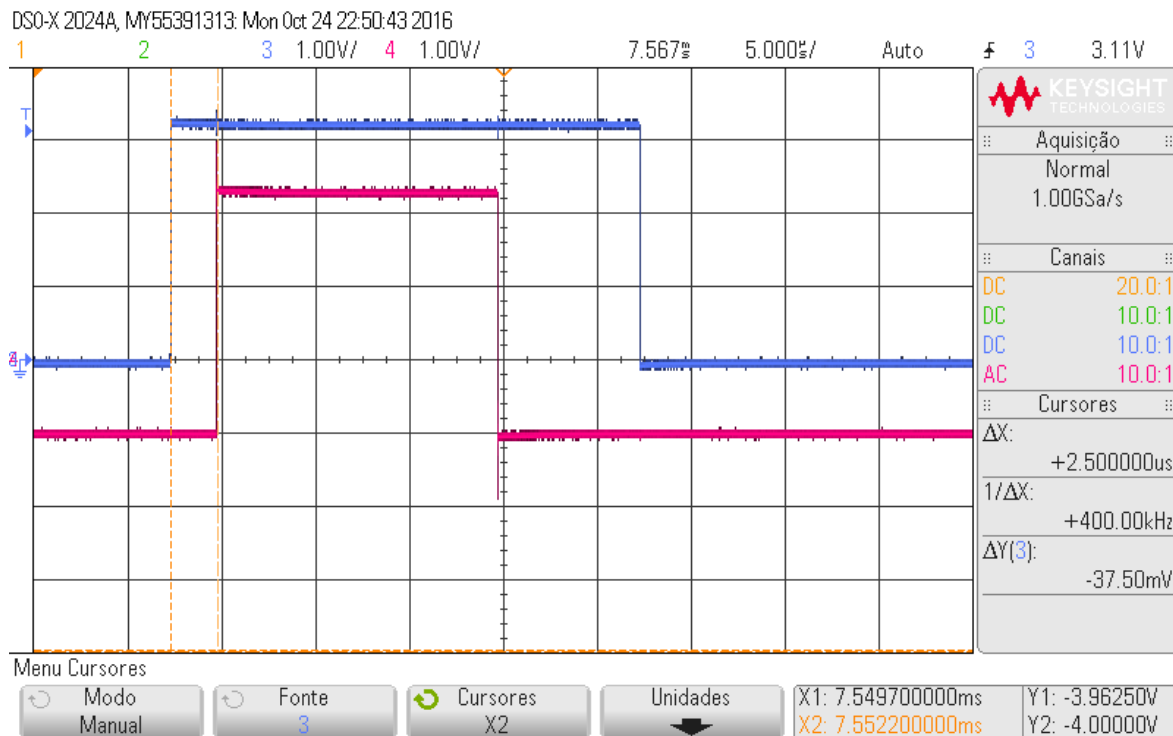


Figura 98 Tempo de execução do código.

É interessante notar que o programa não começa junto com a interrupção, esta diferença existe porque o programa dentro da interrupção `adc_teste` só começa a rodar depois de terem sido feitas todas as leituras e conversões dos sinais analógicos das tensões trifásicas, ou seja, a diferença entre o início da interrupção e o começo do código é o tempo que o conversor analógico digital leva para medir e converter os sinais de tensão, o tempo de conversão foi de 2.5 µs, que pode ser visto na figura 98 em ΔX. Analisando a figura 98 o tempo de execução do código é de aproximadamente 15 µs, pois cada divisão vertical do osciloscópio corresponde a 5 µs.

Somando o tempo de conversão mais o tempo de execução do código, descontando esse valor do período de interrupção (50µs), sobram aproximadamente 32.5 µs para outros códigos que podem ser necessários para outras funções como, por exemplo, leituras de sensores de corrente para controle ou segurança. Conclui-se que a tempo total de processamento de 17.5 µs é pequeno o suficiente para ser desenvolvido na frequência escolhida.

Como foi comentado em seções anteriores as chaves eletrônicas que pertencem ao mesmo braço do conversor não podem receber o mesmo sinal para comutação, por esse motivo

funcionam com a lógica complementar. Porém só o sinal complementar não evita um curto circuito no barramento CC, isso porque as características das chaves eletrônicas não permitem que elas entrem em corte ou em condução instantaneamente. Tempo morto é o nome que se dá ao tempo de atraso (*delay*) que é inserido no circuito de disparo para haver tempo da chave eletrônica entrar em corte antes da chave eletrônica do mesmo braço passe a conduzir [47]. A figura 99 mostra uma forma de fazer o circuito para produzir o tempo morto.

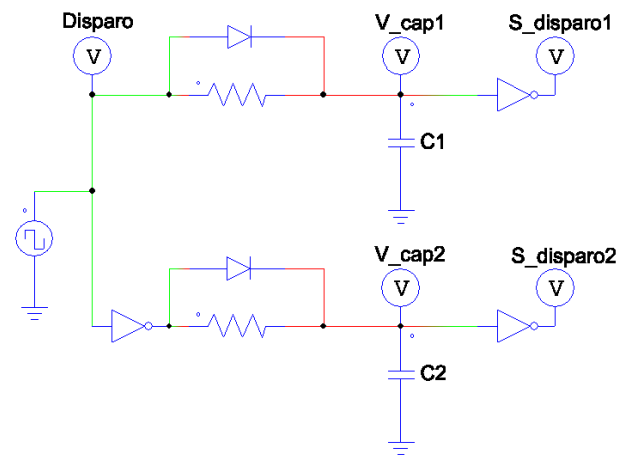


Figura 99 Circuito para produção de tempo morto.

O valor do tempo morto do circuito da figura 99 é dado pelo valor da capacitância dos capacitores C1 e C2.

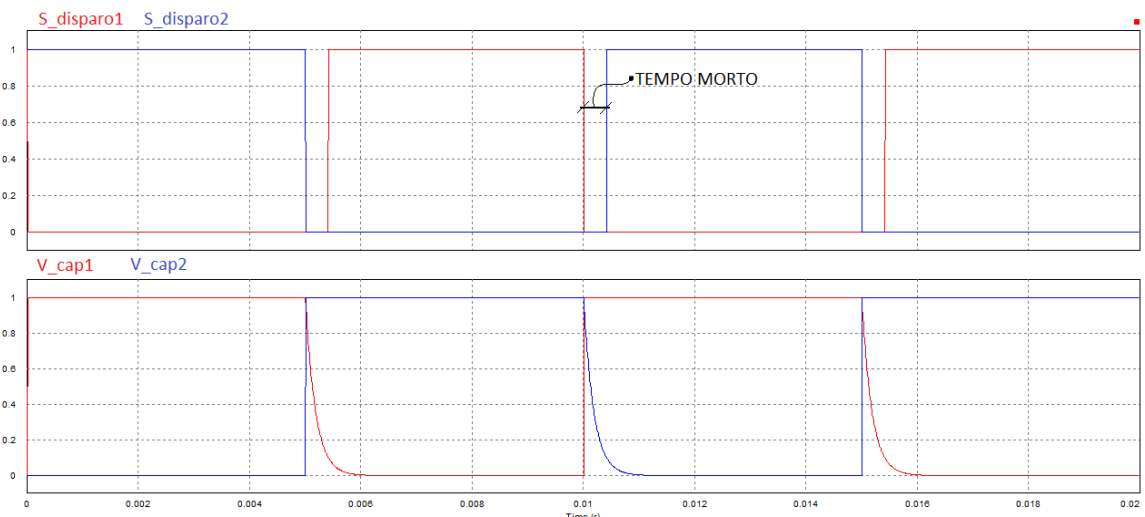


Figura 100 Sinal de disparo com o tempo morto.

Quanto maior o valor da capacitância maior o tempo de descarga do capacitor, quando a tensão do capacitor atingir a tensão de comutação da porta inversora haverá a troca de estado da saída gerando o sinal de disparo [47].

Para descobrir o valor do tempo morto necessário devem-se verificar na folha de dados da chave eletrônica e do hardware (driver) utilizado para o disparo alguns parâmetros [48].

- $T_{off-max}$ = Tempo máximo de atraso para entrada em corte;
- T_{on-min} = Tempo mínimo de atraso para entrada em condução;
- $T_{pdd-max}$ = Tempo máximo de atraso da propagação do sinal pelo driver;
- $T_{pdd-min}$ = Tempo mínimo de atraso da propagação do sinal pelo driver.

Após os dados coletados usa-se a formula abaixo para calcular o tempo morto necessário para sistema utilizado.

$$T_m = [T_{off-max} - T_{on-min} + T_{pdd-max} - T_{pdd-min}]1.2. \quad (139)$$

O valor que aparece no final da fórmula é uma constante utilizada para acrescenta uma margem de segurança ao tempo morto.

Uma das vantagens de usar o XMC 4500 Relax Lite Kit para fazer a modulação SVM, é que na configuração da *APP* é possível escolher o tempo morto necessário para evitar curto circuito no barramento CC. O fabricante do CI recomenda um valor usual de 290 ns [46]. Esse valor foi configurado no *APP* e testado lendo as saídas dos sinais de disparo dos IGBTs que pertencem ao mesmo braço do conversor. O resultado pode ser visto na figura 101.

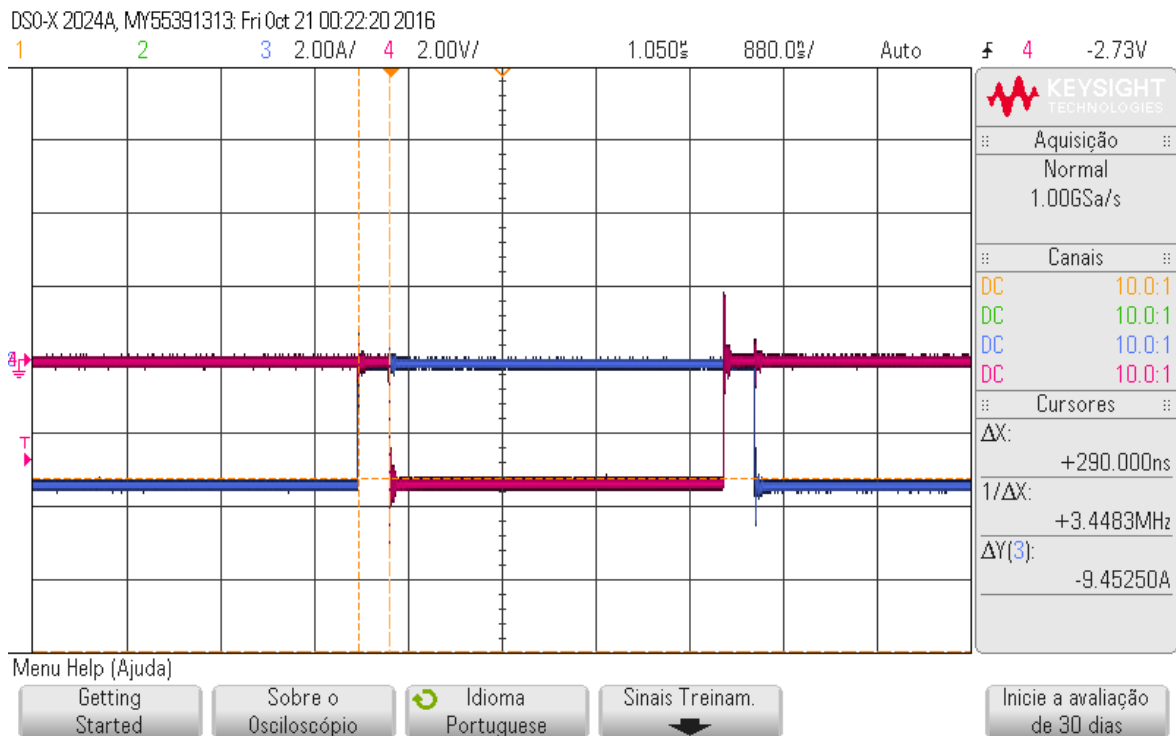


Figura 101 Tempo morto.

É importante lembrar que o sinal de disparo para o CI é em nível lógico baixo. Para medir o tempo morto foram utilizados os cursores do osciloscópio, um cursor foi colocado na borda de subida do sinal azul e o outro cursor em cima da borda de descida do sinal rosa. O valor do tempo morto pode ser visto na figura 101 pela medida de ΔX dada pelo osciloscópio. Assim como o configurado o valor real foi de 290 ns.

Após os testes do tempo de execução do código e do tempo morto, foi executado o teste da sincronização da frequência da rede com a frequência fundamental da moduladora SVM. Para o próximo teste, a placa de condicionamento de sinal foi ligada ao transformador trifásico e ligada ao XMC 4500 Relax Lite Kit e o programa foi colocado para rodar. Foi feita uma medição em um dos pinos (P0.2) de geração de sinal de disparo de um dos 6 IGBTs, e outra medição é feita no pino (P1.48) de saída do DAC que gera o sinal do ângulo da SRF PLL.

O resultado pode ser visto na figura 102, a imagem mostra o sinal aferido pelo osciloscópio. Para que o sinal de disparo pudesse ser visto como o apresentado da figura 102, foi utilizado um filtro capacitivo com frequência de corte de 160 Hz. Como apresentado na seção 6 sobre técnicas de modulação, o sinal de disparo filtrado, em

amarelo, possui o mesmo perfil do apresentado pela modulação SVM (THUPWM). Em verde o sinal de ângulo da SRF PLL.

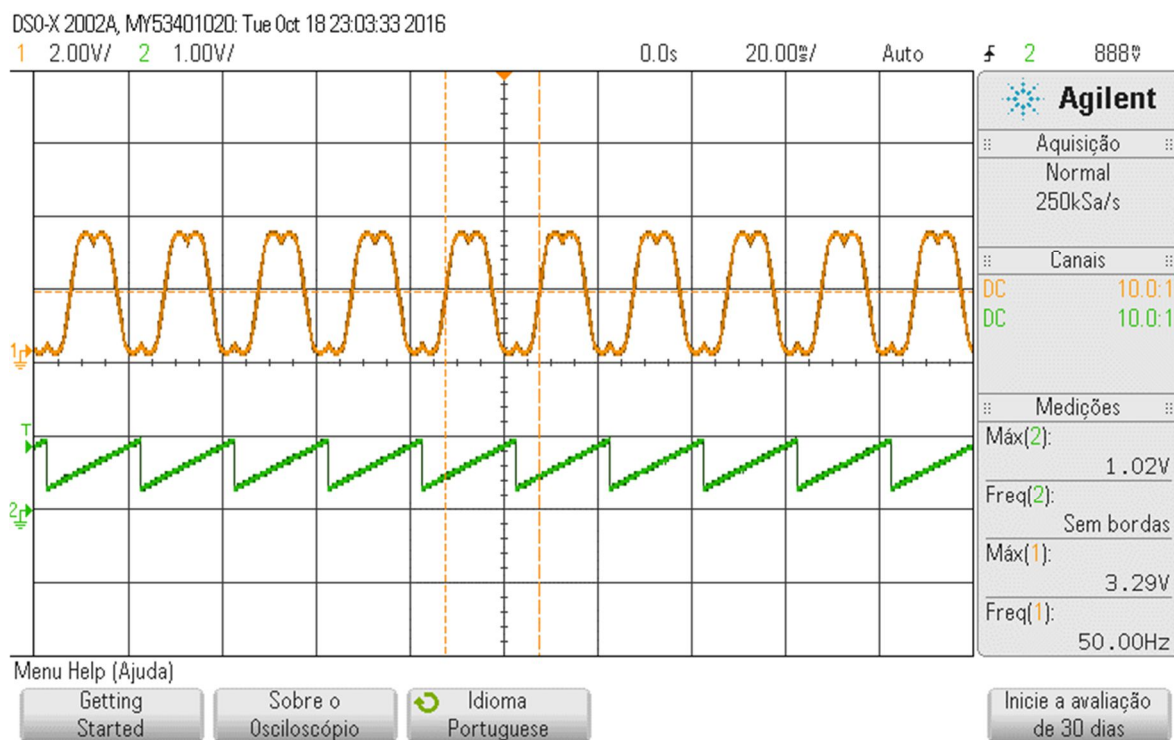


Figura 102 Sinal de disparo em sincronia com a rede.

Pelas medições feitas e apresentadas na figura 102, conclui-se que é possível usar a SRF PLL para sincronizar o conversor com rede.

Devido ao material disponível, para os testes práticos foram escolhidos a tensão de 60 V de barramento CC, que é fornecida por uma fonte de tensão contínua com saída máxima de corrente de 3 A. Para respeitar a corrente máxima da fonte uma resistência de 10 Ω foi escolhida para ser colocada em série com uma indutância de 695 μH , por fase, e a carga foi ligada em estrela.

Antes de montar na prática o inversor, em termos de comparação, foi feito uma simulação no *PSIM*, o circuito, as formas de ondas da corrente apresentada pela simulação e os valores das correntes rms, podem ser vistas na figura 103.

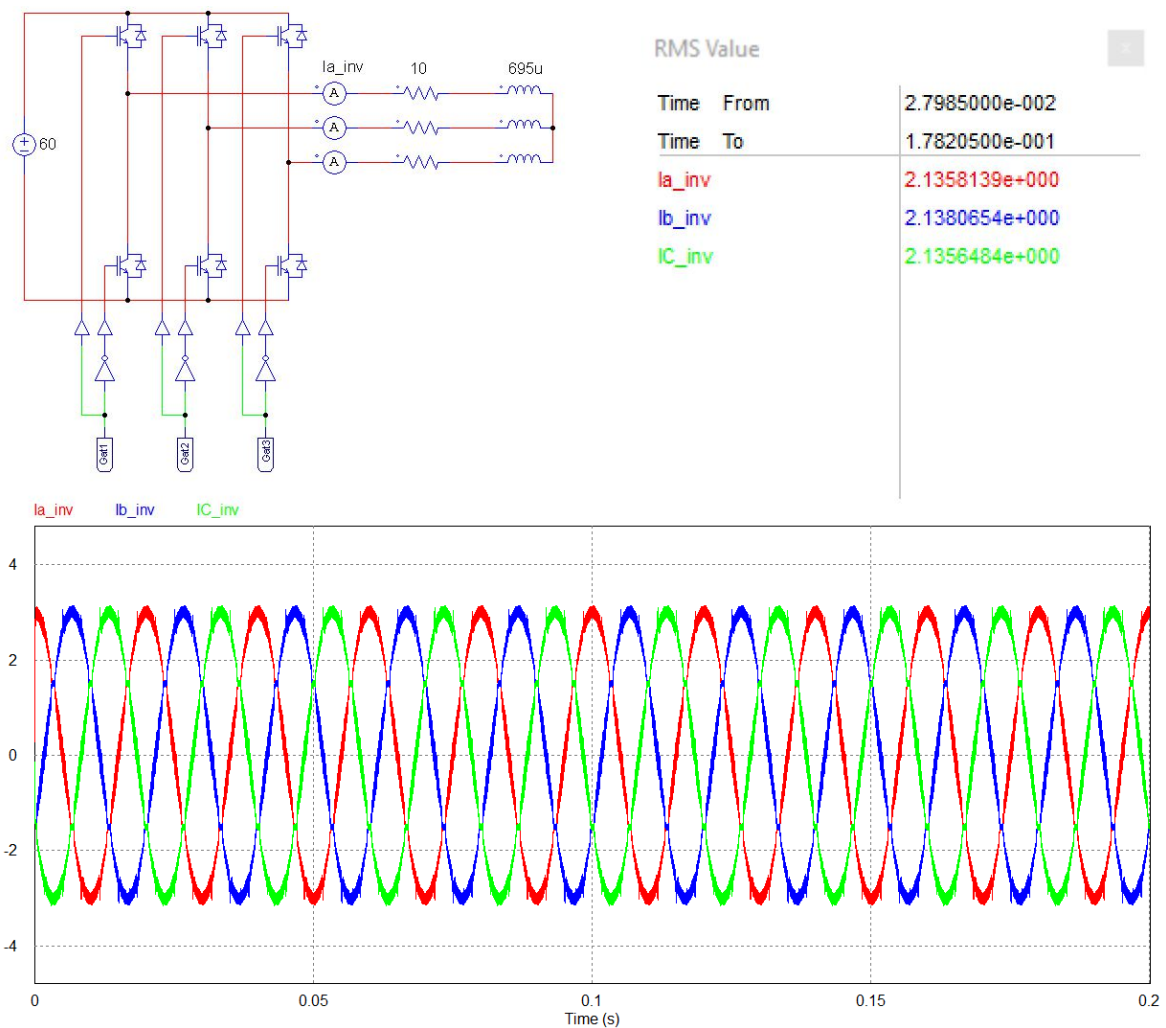


Figura 103 Inversor simulado.

Os materiais usados para a montagem prática podem ser vistos na figura 104, onde a marcação 1 mostra os indutores de 695 μH , 2 apresenta a fonte de tensão usada para os 60 V do barramento CC, configurada para trabalhar em série (30+30 V), 3 apresenta a fonte de tensão para alimentação do circuito de condicionamento de sinal e do CI que também está em série com 15+15 V, isso porque o circuito de condicionamento de sinal precisa de uma alimentação simétrica para o funcionamento do sensor de tensão. Na marcação 4 estão as resistências ajustadas para 10 Ω , capazes de dissipar 1000 watts, e por último o número 5 indica o CI mais o XMC 4500 Relax Lite Kit.

Na figura 105 estão em destaque a placa de condicionamento de sinal indicada pelo número 1, a estrutura de alimentação mais o CI e XMC 4500 Relax Lite Kit indicados por

2, e um multímetro, indicado pelo número 3, configurado para a função de amperímetro, mostrando a corrente de fase do conversor.

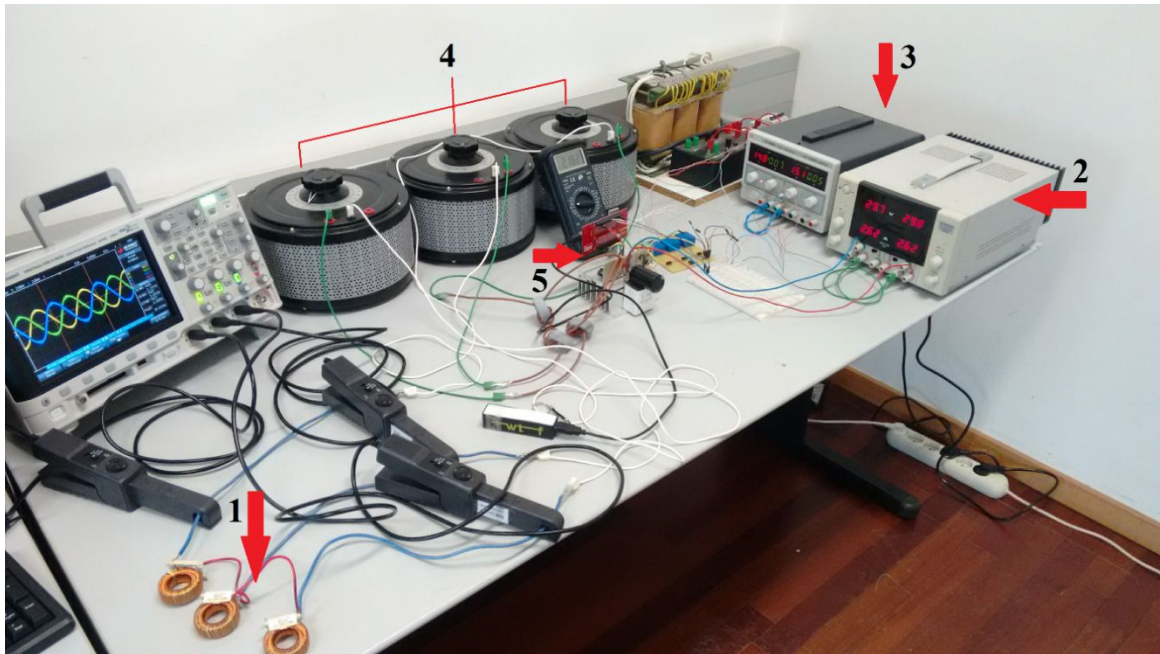


Figura 104 Esquema de ligação para o funcionamento do inversor.

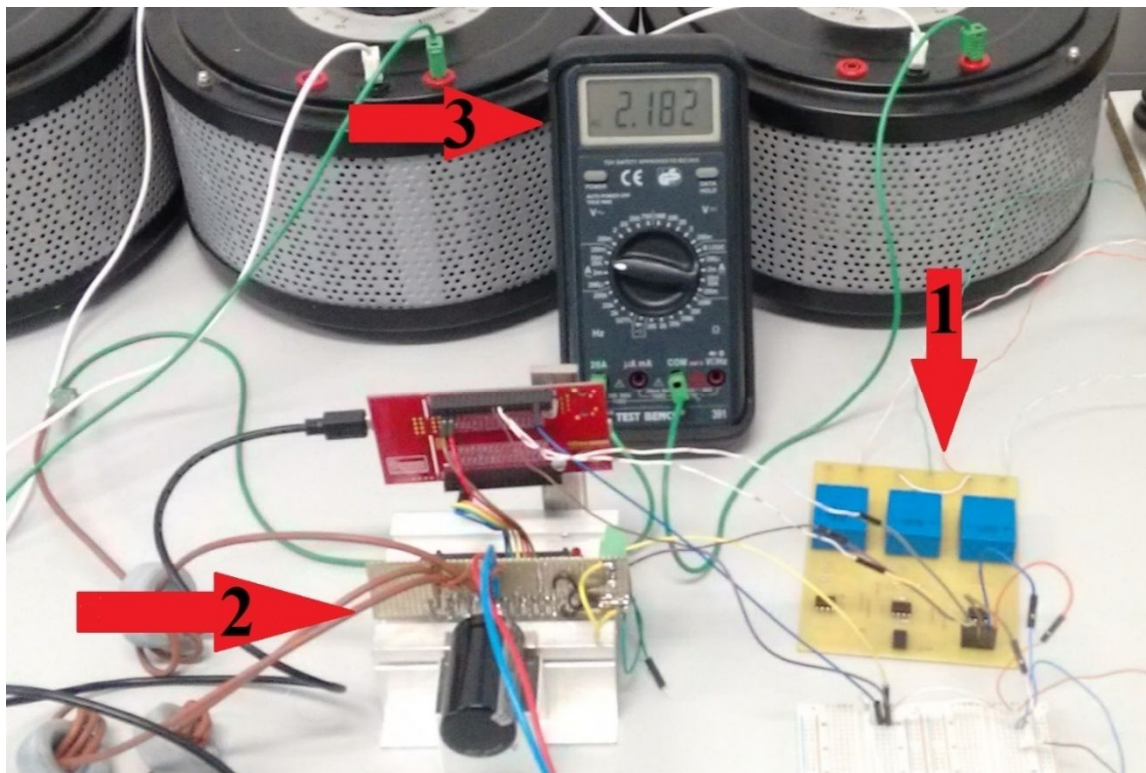


Figura 105 Sistema de controle e aquisição de sinal.

Montado o circuito, as primeiras medições feitas foram as de corrente, para isso foram usadas ponteiros de corrente de efeito hall, os resultados das medições podem ser vistos na figura 106.

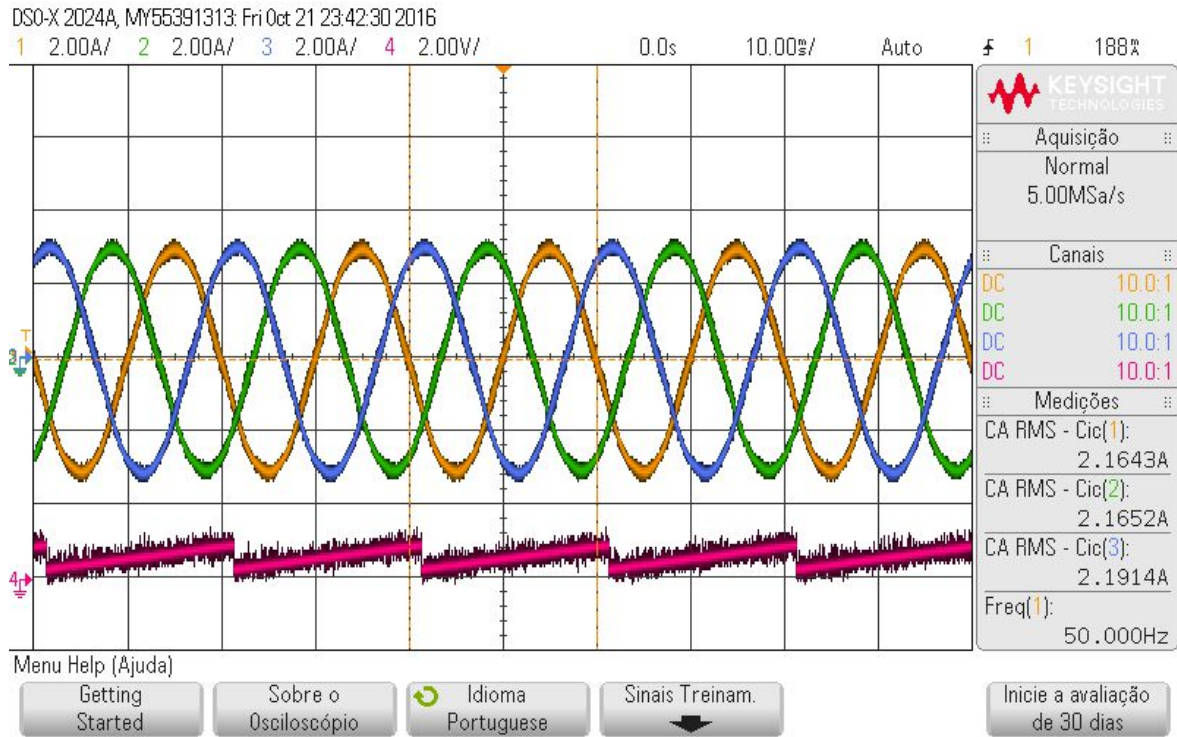


Figura 106 Correntes do inversor e sinal de ângulo da SRF PLL.

Os sinais de correntes estão representados pelo sinal de cor azul, amarelo e verde e em rosa o sinal do ângulo gerado pela SRF PLL.

Há dois pontos importantes a serem levantados sobre essa primeira aquisição de sinal, o primeiro é de que a simulação bateu com a medição feita na prática, analisando a os valores rms dados pela aquisição do sinal feito pelo osciloscópio com os valores rms apresentados na figura 103. Isto valida o modelo do *PSIM*. E o segundo ponto é o valor da frequência medida em relação ao canal 1 de 50 Hz. A SRF PLL foi capaz de gerar o ângulo corretamente para que a frequência do sinal do conversor seja a mesma da rede, isso demonstra que a SRF PLL pode ser usada para sincronizar um conversor com a rede.

Uma análise interessante de ser feita é verificar se o tempo morto configurado é suficiente para o funcionamento do conversor, uma forma de verificar isto é medir a tensão do barramento CC. O sinal não deve conter picos, pois a presença de picos indicaria que o

barramento CC estaria sendo curto circuitado em pequenos instantes de tempo. A figura 107 mostra o sinal do barramento CC. O sinal não apresenta picos, assim conclui-se que o tempo morto é suficiente para evitar curtos.

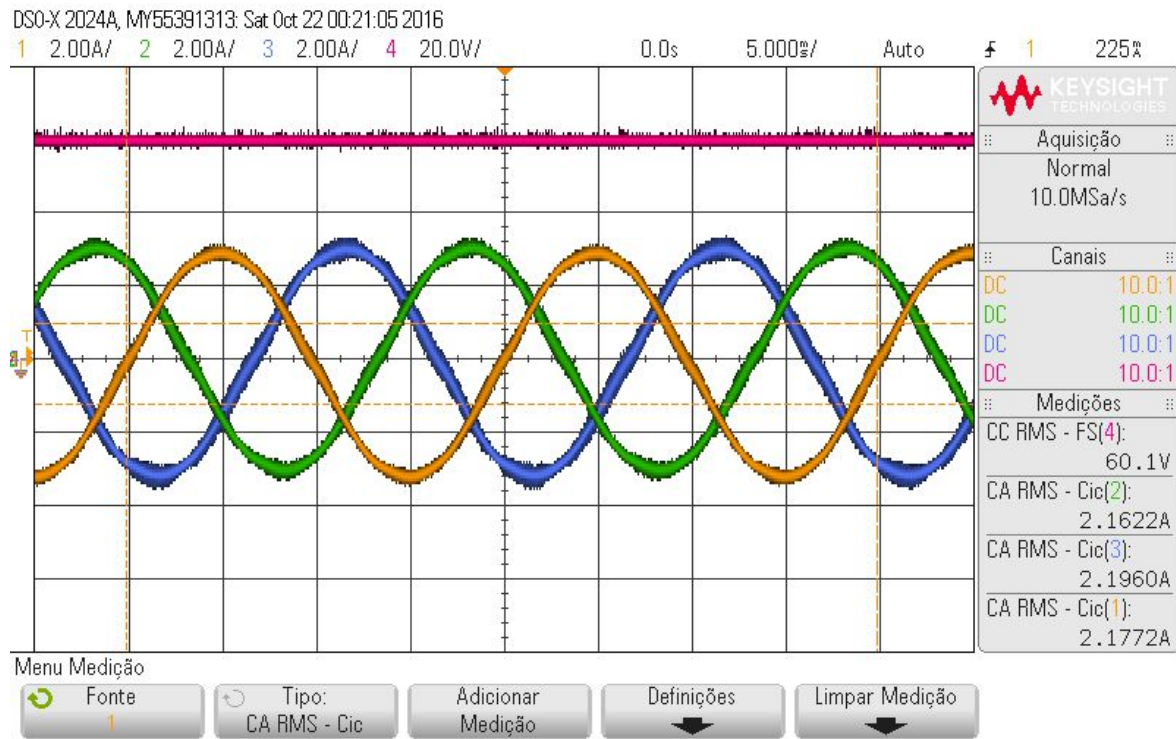


Figura 107 Tensão do barramento CC.

Diferentemente do sinal de corrente, os sinais de tensão não possuem um perfil senoidal tão aparente. Isto porque o sinal de tensão não possui nenhum filtro, diferente do sinal de corrente que ao passar pelo indutor tem suas altas frequências atenuadas. O sinal de tensão obtido pelas simulações é apresentado na figura 108, o primeiro gráfico apresenta a tensão de fase do inversor, já o segundo gráfico apresenta a tensão de linha.

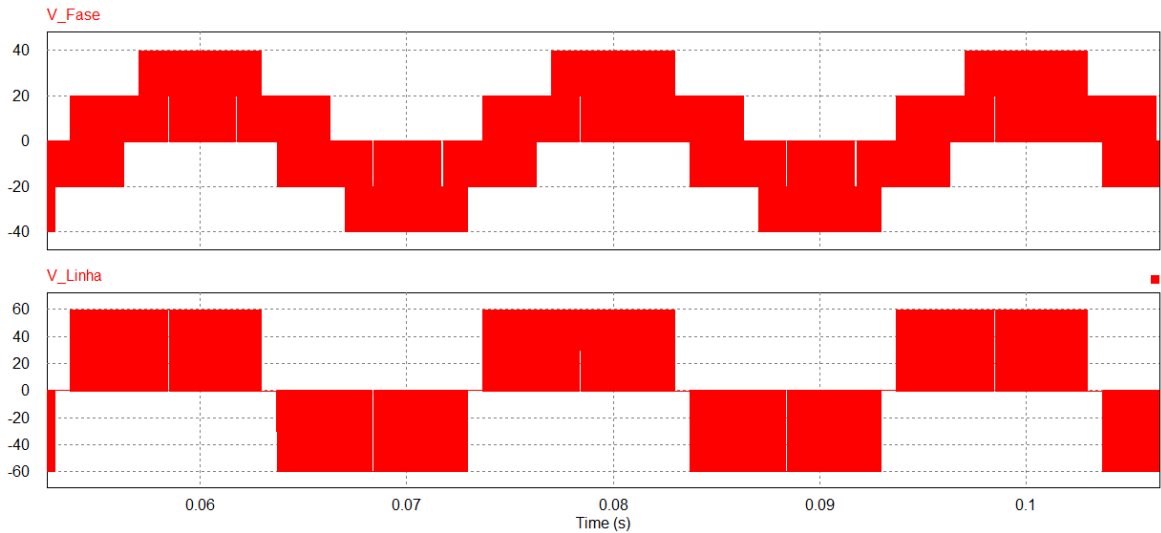


Figura 108 Simulação, tensão de fase e de linha do conversor da fase A.

Os valores rms das tensões de fase e linha obtidas pela simulação foram respectivamente 24,932 V e 43,282 V. A tensão de linha aferida do inversor pelo osciloscópio é apresentado na figura 109.

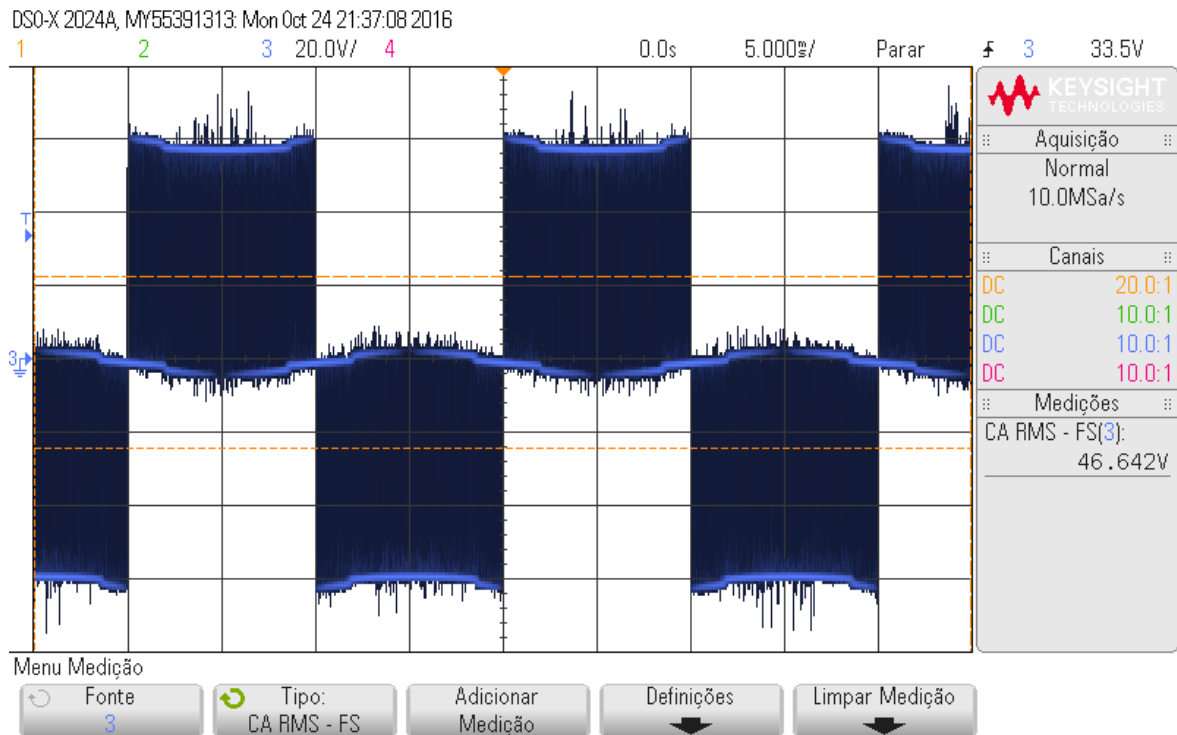


Figura 109 Tensão rms de linha do conversor.

A tensão rms do conversor ficou em 46,642 V, apresentou um erro de 7% em relação à simulação. A figura 110 apresenta a tensão de fase do conversor. A tensão rms de fase de 27,630 V teve um erro de 10.82%. Esses erros são causados principalmente por ruídos que podem ser vistos nas imagens 107 e 108. A tabela 8 compara os valores entre simulação, prática e valor calculado. Para os cálculos foi considerado um $M=0.866$ o que é considerado pelo fabricante da XMC 4500 Relax Lite Kit como o valor máximo do índice de modulação sem sobre modulação, para ultrapassar este valor, na configuração do APP da SVM_PWM deve-se marcar uma opção que habilita a sobre modulação.

Tensão de pico na fase do inversor fica;

$$0.866 = \frac{\pi V_{fp}}{2 \cdot 60} = V_{fp} = 33,079 V.$$

Tensão rms calculadas;

$$V_{frms} = \frac{33,079}{\sqrt{2}} = 23,390 V.$$

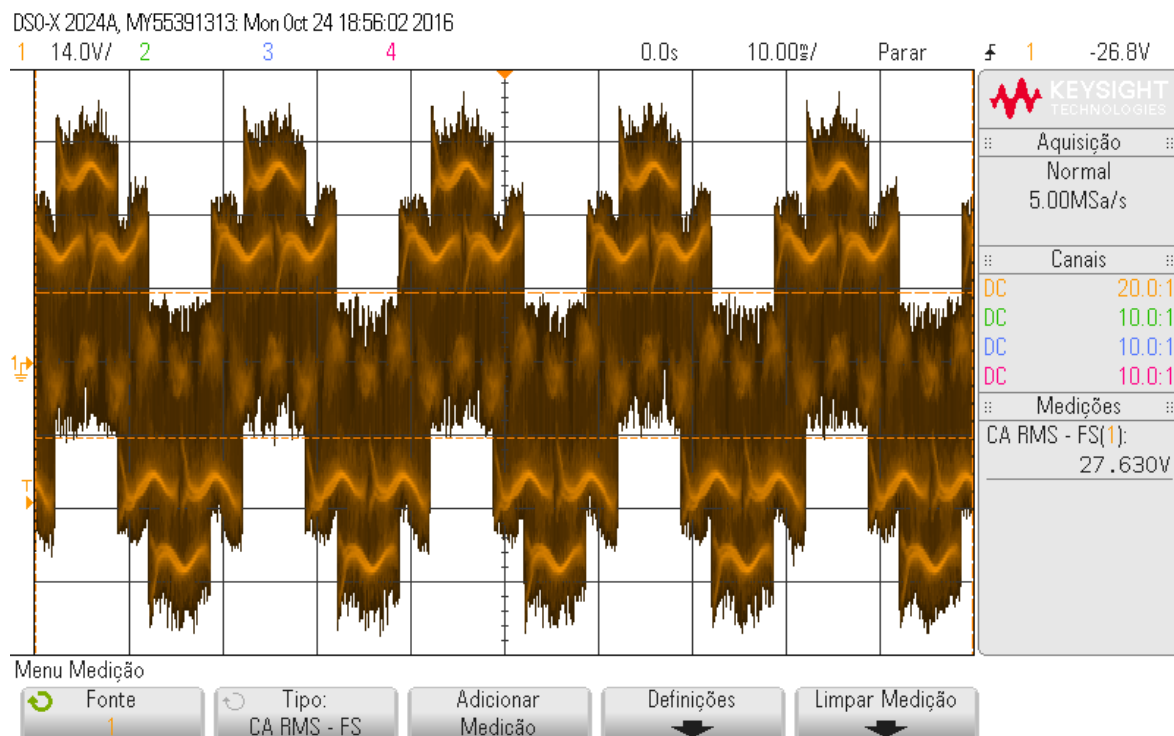


Figura 110 Tensão rms de fase do conversor.

Tensão de linha rms;

$$V_{Lrms} = 23,39\sqrt{3} = 40,513 \text{ V.}$$

Reatância indutiva;

$$X_L = 2\pi 50 * 695 * 10^{-6} = 0,218j \Omega.$$

Impedância total;

$$Z = 10 + 0.2183j \Omega = 10.002 \angle 1,25^\circ.$$

Corrente rms de fase;

$$i_{rms} = \frac{23.390}{10.002} = 2.338 \angle -1,25^\circ.$$

Tabela 8 Comparação de resultados.

	Uni.	Calculado	Simulação	Aferido
Tensão de Fase rms	V	23,39	24,932	27,63
Tensão de Linha rms	V	40,531	43,282	46,642
Corrente rms	A	2,338	2,136	2,165

É importante perceber a atenuação que o indutor causa nas correntes de alta frequência, e como as tensões não possuem esse filtro os valores da simulação e da prática tendem a uma diferença maior, por terem a adição das amplitudes de sinais de alta frequência além de ruídos externos. Aplicando a FFT nos sinais da simulação é possível ver o resultado da filtragem na corrente.

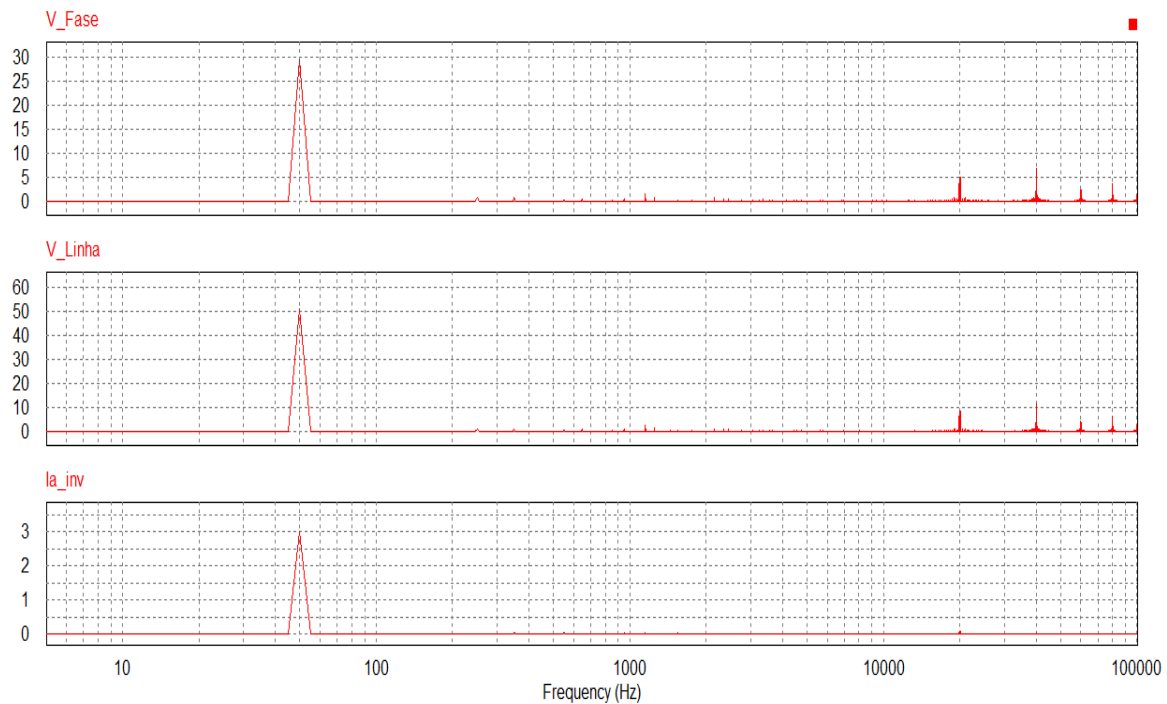


Figura 111 FFT dos sinais de tensão e corrente da simulação.

Na figura 111 o primeiro pico aparece na frequência fundamental, o segundo e terceiro pico aparecem nas bandas laterais de 20 kHz e 40 kHz, uma visualização rápida na imagem deixa claro a atenuação que a corrente possui nas altas frequências, por esse motivo que as correntes da simulação e da prática são bem parecidas, pois possíveis ruídos de alta frequência externos são eliminados deixando o sinal mais limpos.

Não é difícil perceber porque o indutor faz a filtragem das correntes em altas frequências, olhando para a equação da reatância indutiva [19];

$$X_L = j\omega L. \quad (140)$$

Olhando para a equação (140), e sabendo que ω é a frequência angular dada por $2\pi f$, ela sugere que quanto maior a frequência maior a reatância indutiva. Assim a reatância passa a ter mais peso na impedância total em altas frequências.

Fazendo o mesmo cálculo para a impedância feita anteriormente só que considerando a frequência de 20 kHz tem-se;

$$X_L = 2\pi 20000 * 695 * 10^{-6} = 87,336j \Omega.$$

$$Z = 10 + 87,336j \Omega = 87,907 \angle 83,681^\circ.$$

O sinal de corrente é fortemente atenuado por se tratar de uma impedância 8,7 vezes maior que para a frequência fundamental, levando em conta que as amplitudes do sinal de tensão nas frequências elevadas são menores que a da fundamental de 50 Hz, como mostrado na figura 109, os sinais de corrente em alta frequência são quase nulos.

Pensando nos resultados obtidos na prática e os analisando com os apresentados na simulação é possível dizer que o uso do conversor *Back to Back* para manter a carga com tensões adequadas sobre os distúrbios da rede, é possível de ser implementado. A dependência do bom funcionamento obviamente está na capacidade do banco de bateria instalado. Esse banco de bateria deve ser avaliado caso a caso devido à necessidade do consumidor.

8. CONCLUSÃO E TRABALHOS FUTUROS

Neste trabalho é apresentado o uso do conversor *Back to Back* como uma solução de eletrônica de potência para manter os níveis de tensão e o fornecimento de energia para uma carga quando a rede elétrica está trabalhando sobre condições não ideais. A separação da rede e da carga através de um barramento CC possibilita tal funcionamento. É também imprescindível o uso de um sistema de armazenamento de energia baseado em baterias para fornecer a energia à carga quando a rede não está em condições de fazê-la. Ao estudar o conversor outra vantagem se mostrou muito útil para este trabalho, a capacidade do controle do fluxo de potência ativa e reativa traz ao conversor a característica da possibilidade de trabalhar sobre o fator de potência unitário, evitando introduzir mais problemas na rede elétrica.

Foram efetuados testes com o conversor para demonstrar a capacidade deste de ser empregado na função desejada. Os testes feitos em simulação buscam principalmente analisar os efeitos que algumas cargas provocam no conversor, entre eles o acionamento de um motor, onde a corrente de partida é extremamente elevada, e a variação de carga

abrupta. Destas simulações conclui-se que a tensão na carga se manteve dentro dos parâmetros adequados.

A segunda parte das simulações foi feita no intuito de testar o funcionamento do conversor trabalhando sobre as falhas da rede. São simuladas as falhas mais comuns presentes nas redes rurais, a oscilação de tensão, ou seja, trabalhando acima ou abaixo da tensão nominal e na queda de tensão. Novamente as condições de alimentação da carga foram atendidas com sucesso. Concluindo assim que a escolha de trabalhar com o conversor *Back to Back* foi assertiva, visto que o mesmo foi capaz de fornecer energia com qualidade para a carga em situações de anormalidade da rede.

Por último é implementado um conversor VSI, inversor, para pôr em prática parte dos conhecimentos adquiridos ao longo da realização deste trabalho. É usado na implementação do inversor a técnica de sincronismo SRF PLL gerando o ângulo responsável pela frequência de trabalho do conversor, para seu funcionamento deve ser aplicado o conhecimento da transformada de Park bem como a utilização de um controlador PI. Ainda para o disparo dos IGBTs é utilizada a modulação SVM.

Os resultados provenientes da prática, dos calculados e simulação, são confrontados e é possível ver que os três se alinham, concluindo que a simulação é válida. Assim é possível dizer que o funcionamento do conversor *Back to Back* feito somente em simulação tem base para funcionar na prática.

A dificuldade encontrada neste trabalho partiu da introdução de vários assuntos anteriormente desconhecidos, como por exemplo, técnicas de modulações para sistemas trifásicos, técnicas de sincronismo, programação do microcontrolador.

Dito que vários assuntos novos são estudados para a elaboração deste trabalho, o conhecimento adquirido com eles foi muito grande e contribuiu para o desenvolvimento tanto acadêmico como profissional, aumentando o interesse na área da eletrônica de potência.

8.1. TRABALHOS FUTUROS

Dando continuidade ao estudo apresentado neste trabalho, as seguintes propostas de trabalho futuras são sugeridas:

- Implementação do Retificador;
- Implementação e análise do conversor *Back to Back* trabalhando sobre distúrbios da rede;
- Uso de um método de sincronismo capaz de trabalhar com fases desbalanceadas;
- Uso de um método analítico para o ajuste de parâmetros dos controladores, visando atingir um ponto ótimo;
- Implementação do controle do inversor em malha fechada;
- Usar o controle da corrente para injetar potência reativa na rede, como forma de ajudar na estabilização da tensão da mesma.

Referências Documentais

- [1] DECKMANN, Sigmar Maurer; POMILIO, José Antenor - Avaliação da qualidade da energia elétrica. [em linha]. Campinas:[s.n], 2016 [Consult. 06 Out. 2016] Disponível na Internet <URL <http://www.dsce.fee.unicamp.br/~antenor/pdf/files/qualidade/a1.pdf>
- [2] SILVA, Adriano J; MUNHOZ, Fernando C; CORREIA Paulo B - Qualidade de energia elétrica no setor rural: problemas, legislação e alternativas. Campinas:[s.n], 2002 [Consult. 05 Out. 2016] Disponível na Internet <URL <http://www.proceedings.scielo.br/pdf/agrener/n4v2/115.pdf>
- [3] ANEEL - Resolução normativa nº 360, de 14 de abril de 2009. Brasil [em linha]. [s.l.]: [s.n], 2009 [Consult. 04 Out. 2016] Disponível na Internet <URL <http://www2.aneel.gov.br/cedoc/ren2009360.pdf>
- [4] PEDIATIDAKIS, Kimon Stylianos - *Fontes Ininterruptas de Energia Aplicadas a Sitemas de Cargas não Lineares*. Santo André: Universidade Federal do ABC, Curso de Pós-graduação em Engenharia Elétrica, 2014 Tese de mestrado.
- [5] AKAGI, H - Modern active filters and tradicional passive filters.[em linha]. Tokyo: [s.n], 2016 [Consult. 27 Set. 2016] Disponível na Internet <URL [http://bluebox.ippt.pan.pl/~bulletin/\(54-3\)255.pdf](http://bluebox.ippt.pan.pl/~bulletin/(54-3)255.pdf)
- [6] SOUZA, Fabiana Pöttker - *Correção do fator de potência para instalações de baixa potência empregando filtros ativos*. Florianópolis: Universidade Federal de Santa Catarina, Programa de pós-graduação em engenharia elétrica, 2000 Tese de doutorado.
- [7] SINGH, Bhim; AL-HADDAD, Kamal; CHANDRA, Ambrish - A review of active filters for power quality improvement. Ieee Transactions On Industrial Electronics,

- [s.l.]. DOI 10.1109/41.793345 Vol. 46, n.º 5 (1999), p.960-971
- [8] RIBEIRO, Enio Roberto - *Filtros ativos série para compensação de harmônicos de tensão*. Florianópolis: Universidade Federal de Santa Catarina, Programa de pós-graduação em engenharia elétrica, 2003 Tese de doutorado.
- [9] EMADI, Ali; NASIRI, Abdolhosein; BEKIAROV Stoyan B. - *Uninterruptible power supplies and active filters*. Boca Raton: CRC PRESS, 2005, ISBN 0-8493-3035-1
- [10] DONG, Dezhi [et al]- *Design of hybrid ac-dc-ac topology for uninterruptible power supply*. Future Energy Electronics Conference (IFEEC), 2015 IEEE 2nd International: IEEE, 2015. 5 p. ISBN 978-1-4799-7655-3
- [11] ARDESTANI, Atefeh Zareie; MOHAMADIAN, Mostafa; VARJANI, Ali Yazdian. *Optimal design of multilevel uninterruptible power supply*. The 6th Power Electronics, Drive Systems & Technologies Conference (pedstc2015): IEEE 2015 5 p. ISBN: 978-1-4799-7653-9
- [12] IRWIN, J. David; WILAMOWSKI, Bogdan M - **Power electronics and motor drives**. 2ª ed. Boca Raton: CRC Press, 2011 ISBN 978-1-4398-0285-4.
- [13] IVO, Barbie - **Eletrônica de Potência**. 6º ed. Florianópolis: Do Autor, 2006 ISBN 0-12-088479-B.
- [14] RADUCU, George Alin - *Control of Grid Side Inverter in a B2B Configuration for WT Applications*. Aalborg: Aalborg University, Institute of Energy Technology, 2008 Tese de mestrado.
- [15] BRITO, Rui Miguel Monteiro de – *Power generation system for serieshybrid electric vehicles*. Porto: Faculdade de Engenharia Universidade do Porto, Programa doutoral em engenharia electrotécnica e de computadores, 2015 Tese de Doutorado.
- [16] LEAO, Paulo C. A.; OLIVEIRA, José C. de; RODRIGUES, Kleiber D. - *Conversores de frequência vsi-pwm submetidos a afundamentos temporários de*

- tensão ("voltage sags"). *Sba Controle & Automação*, [s.l.]. DOI 10.1590/S0103-17592003000100006 Vol. 14, n.º 1 (2003), p.50-57
- [17] JUNIOR, Ernano Arrais - *Estratégia de conversor para integração de sistemas de geração eólica à rede*. Natal: Universidade Federal do Rio Grande do Norte, Programa de pós-graduação em engenharia elétrica e de computação, 2014 Tese de mestrado.
- [18] BRABANDERE, K. Del [et al] - A voltage and frequency droop control method for parallel inverters. *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual: IEEE, 2004. 7 p. ISBN 0-7803-8399-0.*
- [19] JOHNSON, David E [et al] - *Fundamentos de Análise de Circuitos Elétricos*. 4ª ed. Rio de Janeiro: LTD , 1994 ISBN 9788521612384
- [20] GUEDES, Manuel Vaz - *Corrente alternada, sistema polifásico assimétrico*. [em linha]. Porto [s.n], 2005 [Consult. 15 Out. 2016] Disponível na Internet <URL https://paginas.fe.up.pt/maquel/AD/CA_Asistpoli.pdf
- [21] LIMA, Kleber - *Transformada de Clarke e Park [projecção visual]*. 23 diapositivos: color. Comunicação efectuada no âmbito do Curso de Pós-Graduação em Engenharia Elétrica Disponível na Internet <URL <http://www.coe.ufrj.br/~kleber/Transformadas.pdf>
- [22] ALCALA, Janeth; CHARRE, Saida; DURAN, Miguel y GUDINO, Jorge. *Análisis del Convertidor CA/CD/CA (Back to Back) para la Gestión del Flujo de Potencia*. *Inf. tecnol*, [s.l.]. DOI 10.4067/S0718-07642014000600014 Vol. 25 n.º6 (2014), vol.25, p.109-116.
- [23] NDIAYE, Mamour Sop - *Operação de conversores back-to-back para aproveitamento de energia fotovoltaica*. Rio de Janeiro: Universidade Federal do Rio de Janeiro, Programa de Engenharia Elétrica, 2013 Tese de doutorado.
- [24] BORGONOVO, DEIVIS - *Análise modelagem e controle de retificadores pwm trifásico*. Florianópolis: Universidade Federal de Santa Catarina, Programa de pós-

- graduação em engenharia elétrica, 2005 Tese de doutorado.
- [25] Brito, Rui - Voltage source converters basics [projecção visual]. 29 diapositivos: color. Material de apresentação para “Wenesdays in the Lab”.
- [26] MALINOWSKI, Mariusz - *Sensorless control strategies for three-phase pwm rectifiers*. Warsaw: Warsaw university of technology, Institute of control and industrial eletrônics, 2001 Tese de doutorado.
- [27] PENA, R. S. [et al] - Control strategies for voltage control of a boost type PWM converter. Power Electronics Specialists Conference, 2001. PESC. 2001 IEEE 32nd Annual: IEEE, 2001 6 p. ISBN 0-7803-7067-8.
- [28] RAMOS, Carlos João - Synchronization between static power converters and the grid [projecção visual]. 27 diapositivos: color. Material de Apresentação para "Power Electronics Lad Discussion Meeting" .
- [29] ARAÚJO, Renato Guerreiro - *Estruturas de pll (phase-locked lopp) monofásica e trifásico com alta rejeição a sub e inter-harmônicas*. Fortaleza: Universidade Federal do Ceará, Programa de pós-graduação em engenharia elétrica, 2015 Tese de mestrado.
- [30] HSICH, Guan-Chyun; HUNG, James C. - Phase-locked loop techniques. *A survey*. IEEE Transactions on Industrial Electronics, [s.l.]. DOI: 10.1109/41.544547 DOI 10.1109/41.544547 Vol. 43, n.º 6 (1996), p. 609-615
- [31] KAURA, V. [et al] - Operation of a phase locked loop system under distorted utility conditions. Ieee Transactions On Industry Applications, [s.l.]. DOI 10.1109/28.567077 Vol. 33, n.º 1 (1997), p.58-63
- [32] LOPES, Afonso Gil Portugal de Sena - *Controlo avançado de conversores para ligação à rede*. Porto: Faculdade de Engenharia da Universidade do Porto, 2013 Tese de mestrado.
- [33] ÖGREN, Jin - *Pll design for inverter grid connection*. Uppsala: Uppsala Universitet,

2011.

- [34] HOMES, Grahame; LIPO, Thomas A. - Pulse width modulation for power converters. Principles and Practice:1ª ed. Wiley-IEEE Press, 2003. ISBN 9780470546284
- [35] RAMOS, Carlos João Rodrigues Costa - *Modelação e controlo de conversores de tensão aplicados à máquinas assíncrona duplamente alimentada*. Porto: Universidade do Porto Faculdade de Engenharia, 2010 Tese de doutorado.
- [36] RASHID, Muhammad H - **Eletrônica de potência circuitos, dispositivos e aplicações**. 1ª ed. São Paulo: Makron Books Ltda, 1999 ISBN 85-346-0598-X.
- [37] BOSE, Bimal K. - **Modern power electronics and ac drives**. 1ª ed. Knoxville: Prentice Hall PTR, 2001 ISBN 0-13-016743-6.
- [38] MATTOS, Filipe Caixeiro - *Contribuição ao estudo de um sistema solar fotovoltaico monofásico de único estágio*. Juiz de Fora: Universidade Federal de Juiz de Fora, Programa de pós-graduação em engenharia elétrica, 2011 Tese de mestrado.
- [39] SILVA, Nuno André Vaz Moreira da - *Controlo das potências activas e reactivas fornecidas à rede elétrica por conversores cc/ca fontes de tensão*. Porto: Faculdade de Engenharia da Universidade do Porto, 2004 Tese de mestrado.
- [40] HOLTZ, Joachin - Pulse modulation for electronic power conversion. Proceedings of the IEEE, [s.l.]. DOI 10.1109/5.301684 Vol. 82, n.º 8 (1994) p.1194-1214
- [41] BATISTA, Flávio Alberto Bardemaker Batista - *Modulação vetorial aplicada a retificadores trifásico pwm unidirecionais*. Florianópolis: Universidade Federal de Santa Catarina, Programa de pós-graduação em engenharia elétrica, 2001 Tese de doutorado.
- [42] ZHOU, Keliang [et al] - Relationship between space-vector modulation and three-phase carrier-based PWM: a comprehensive analysis [three-phase inverters]. Ieee

Transactions On Industrial Electronics, [s.l.]. DOI 10.1109/41.982262 Vol. 49, n.º 1 (2002), p.186-196

- [43] BARBOSA, Ramiro de Sousa - Equivalentes Discretos [projecção visual]. 64 diapositivos: color. Material de exposição em aula.
- [44] INFINEON - Board user's manual. [em linha]. Munich: Infineon Technologies AG, 2014 [Consult. 29 Set. 2016] Disponível na Internet <URL http://www.infineon.com/dgdl/Board_Users_Manual_XMC4500_Relax_Kit-V1_R1.2_released%5B1%5D.pdf?fileId=db3a3043437e2e9601438fd1662060b4
- [45] LEM - Voltage transducer LV 25-P. [em linha]. [s.n], 2014 [Consult. 02 Out. 2016] Disponível na Internet <URL http://www.lem.com/docs/products/lv_25-p.pdf
- [46] IMOTION, *Integrated Power Hybrid IC for Appliance Motor Drive Applications "IRAMY20P60B"*, El Segundo: [s.n], 2005.
- [47] BATSCHAUR, Alessandro Luiz - Apostila da disciplina de controle de conversores estáticos.[em linha]. Joinville [s.n], 2012 [Consult. 21 Out. 2016] Disponível na Internet <URL http://www.joinville.udesc.br/portal/professores/batschauer/materiais/Apostila_CC_E_v7__simobologia_.pdf
- [48] INFINEON - How to calculate and minimize the dead time requirement for igbts properly.[em linha]. München [s.n], 2007 [Consult. 25 Out. 2016] Disponível na Internet <URL http://www.infineon.com/dgdl/Infineon-AN2007_04_Deadtme_calculation_for_IGBT_modules-AN-v1.0-en.pdf?fileId=db3a30431a5c32f2011a5daefc41005b

Anexo A. Código C PSIM

Neste anexo é apresentado o código de programação em C, usado para a simulação do conversor controlado por um microcontrolador.

```
g_nStepCount++;
// In case of error, uncomment next two lines. Set *pnError
to 1 and copy Error message to szErrorMsg
// *pnError=1;
// strcpy(szErrorMsg, "Place Error description here.");
//*****Detector de borda de subida*****
clock=in[4];
if(flag==0 && clock==1){
//*****Tabela senos e cossenos*****
theta=in[3];
theta_int = (int)(theta*100+0.5); //convert angle in rad to
a value between 0 and 629
sintheta = trig[theta_int][1]; //sin(theta)
costheta = trig[theta_int][0]; //cos(theta)
//*****Transformada abc--->dq (tensão)*****
ea=in[0];
eb=in[1];
ec=in[2];
Vd=(C)*ea*costheta+(C)*eb*costheta*CB+(C)*eb*sintheta*SB+(C)*
ec*costheta*CB-(C)*ec*sintheta*SB;
Vq=(-C)*ea*sintheta+(-C)*eb*sintheta*CB-(-
C)*eb*costheta*SB+(-C)*ec*sintheta*CB+(-C)*ec*costheta*SB;
out[0]=Vd;
out[3]=Vq;
R=Vq;
//***** Transformada abc--->dq (corrente)*****
ia=in[5];
ib=in[6];
ic=in[7];
Id=(C)*ia*costheta+(C)*ib*costheta*CB+(C)*ib*sintheta*SB+(C)*
ic*costheta*CB-(C)*ic*sintheta*SB;
Iq=(-C)*ia*sintheta+(-C)*ib*sintheta*CB-(-
C)*ib*costheta*SB+(-C)*ic*sintheta*CB+(-C)*ic*costheta*SB;
out[4]=Id;
out[5]=Iq;
//*****PI DIGITAL*****
Y=R*5.013+Y1-4.987*R1;
out[2]=Y;
E=Y;
```

```

        S=0.000025*E+0.000025*E1+ S1;
if(S<0 || S>=2*pi)
{
    S=0;
    E=0;
    S1=0;
    E1=0;
}
//***** PI controle de tensão *****
Vdc=in[10];
    erro_id = 600-Vdc;
    id_ref3=3.515*erro_id-3.485*erro_id1+ id_ref1;
if(Vd<=162){
    id_ref3=0;
    id_ref1=0;
}

    if(id_ref3<0){
        id_ref3=0;
        id_ref1=0;
    }

out[2]=id_ref3;
//***** PI planta *****
    Fd=id_ref3-Id;
    Fq=-Iq;
    Ud=5.025*Fd-4.975*Fd1+Ud1;
    Uq=5.025*Fq-4.975*Fq1+Uq1;

//***** Controle da planta *****

Od=Vd-Ud;
Vd_c=(Iq*1)+(Id*0.1)+Od;
Vdinv=z*Vd_c;
Oq=Vq-Uq;
Vq_c=(-Id*1)+(Iq*0.1)+Oq;
Vqinv=-z*Vq_c;
//***** Transformada dq-->abc (Tensão)*****
VAout=Vdinv*costheta+Vqinv*sintheta;
VBout=Vdinv*costheta*CB+Vdinv*sintheta*SB+Vqinv*costheta*CB-
Vqinv*sintheta*SB;
VCout=Vdinv*costheta*CB-
Vdinv*sintheta*SB+Vqinv*sintheta*CB+Vqinv*costheta*SB;
if(Vd<=162||Vd>=198){

out[6]=0;
out[7]=0;
out[8]=0;

}

```

```

else {
out[6]=VAout;
out[7]=VBout;
out[8]=VCout;
}

//***** Inversor *****
reg_f=in[9];
count = (int)(reg_f*100+0.5); //convert angle in rad to a
value between 0 and 629
sintheta_inv = trig[count][1]; //sin(theta)
costheta_inv = trig[count][0]; //cos(theta)
if(count>=629){
count=0;
}
if(Vdc<1){Vdc=1;}
Vdinv=1.570796327*(180/Vdc);
Vqinv=0;
va_inv=Vdinv*costheta_inv+Vqinv*sintheta_inv;
vb_inv=Vdinv*costheta_inv*CB+Vdinv*sintheta_inv*SB+Vqinv*costheta_inv*CB-Vqinv*sintheta_inv*SB;
vc_inv=Vdinv*costheta_inv*CB-Vdinv*sintheta_inv*SB+Vqinv*sintheta_inv*CB+Vqinv*costheta_inv*SB;
out[9]=va_inv;
out[10]=vb_inv;
out[11]=vc_inv;
//*****Atualização de variaveis*****
    out[1]=S;
    S1=S;
    R1=R;
    Y1=Y;
    E1=E;
    Ud1=Ud;
    Fd1=Fd;
    Uq1=Uq;
    Fq1=Fq;
    id_ref1=id_ref3;
    erro_id1=erro_id;
    flag=1;
}
if(clock==0){
    flag=0;
}

```