



Universidad
Carlos III de Madrid

ESCUELA POLITÉCNICA SUPERIOR

Dpto. Tecnología Electrónica

GRUPO DE SISTEMAS ELECTRÓNICOS DE POTENCIA (GSEP)

**“DISEÑO DE UN CORRECTOR DEL FACTOR DE
POTENCIA MULTIFASE OPERANDO EN MODO
DE CONDUCCIÓN CONTINUO”**

TRABAJO DE FIN DE GRADO

**GRADO EN INGENIERÍA ELECTRÓNICA INDUSTRIAL Y
AUTOMÁTICA**

AUTOR

RAQUEL JUZGADO CASCO

TUTOR DEL TRABAJO

ANTONIO LÁZARO BLANCO

OCTUBRE 2015



Índices

| | |
|--------------------------|----|
| Índice | ii |
| Índice de figuras | v |
| Índice de tablas | x |
| Índice de acrónimos..... | xi |

Índice

| | |
|--|----|
| 1. Introducción y objetivos..... | 2 |
| 1.1. Introducción..... | 2 |
| 1.1.1. Ámbito del Trabajo de Fin de Grado..... | 2 |
| 1.1.2. ¿Qué es el factor de potencia?..... | 3 |
| 1.1.3. Necesidad de corregir el factor de potencia..... | 6 |
| 1.1.4. Regulación de los armónicos de corriente..... | 7 |
| 1.2. Estado de la técnica..... | 12 |
| 1.2.1. Soluciones a la Corrección del Factor de Potencia..... | 12 |
| 1.2.2. Topologías para diseñar el Corrector del Factor de Potencia..... | 16 |
| 1.2.3. Modos de operación en el Corrector del Factor de Potencia..... | 19 |
| 1.3. Objetivos..... | 20 |
| 1.4. Breve descripción de la solución propuesta..... | 20 |
| 1.5. Aplicaciones..... | 22 |
| 2. Diseño del Corrector del Factor de Potencia..... | 25 |
| 2.1. Etapa de potencia..... | 25 |
| 2.2. Fuente universal..... | 26 |
| 2.3. Especificaciones de diseño..... | 27 |
| 2.3.1. Bobina..... | 28 |
| 2.3.1.1. Pérdidas en el cobre de la bobina..... | 31 |
| 2.3.1.2. Pérdidas en el núcleo de la bobina..... | 31 |
| 2.3.2. Puente rectificador..... | 33 |
| 2.3.3. MOSFET..... | 34 |
| 2.3.4. Diodo..... | 37 |
| 2.3.5. Condensador de salida..... | 39 |
| 2.4. Análisis de pérdidas totales..... | 40 |
| 3. Diseño del control del Corrector del Factor de Potencia..... | 44 |
| 3.1. Estructura del control del Corrector del Factor de Potencia..... | 44 |
| 3.1.1. Lazo interno de corriente..... | 45 |
| 3.1.2. Lazo externo de tensión..... | 45 |
| 3.2. Modelado del lazo interno de corriente..... | 47 |
| 3.2.1. Modelado de la planta de corriente..... | 47 |
| 3.2.2. Diseño del regulador del lazo de corriente..... | 49 |

| | | |
|----------|--|-----|
| 3.3. | Modelado del lazo externo de tensión | 51 |
| 3.3.1. | Modelado de la planta de tensión | 51 |
| 3.3.2. | Diseño del regulador del lazo de tensión..... | 54 |
| 3.4. | Controlador UC3854A..... | 56 |
| 3.4.1. | Definición del controlador UC3854A y sus pines..... | 56 |
| 3.4.2. | Lazos del integrado..... | 60 |
| 3.4.2.1. | Lazo interno de corriente..... | 60 |
| 3.4.2.2. | Lazo externo de tensión..... | 63 |
| 3.4.2.3. | Lazo Feedforward | 64 |
| 3.5. | Diseño del control mediante SmartCtrl | 65 |
| 3.5.1. | Lazo interno de corriente | 67 |
| 3.5.2. | Lazo externo de tensión | 71 |
| 3.6. | Desfasador | 75 |
| 4. | EMI..... | 80 |
| 4.1. | Compatibilidad electromagnética | 80 |
| 4.1.1. | Interferencias electromagnéticas (EMI) | 81 |
| 4.1.2. | Susceptibilidad electromagnética (EMS) | 82 |
| 4.1.3. | Elementos del problema de la compatibilidad electromagnética | 83 |
| 4.1.3.1. | Acoplamiento electromagnético..... | 83 |
| 4.2. | Diseño del filtro EMI para el Corrector del Factor de Potencia | 87 |
| 4.2.1. | Diseño del filtro EMI mediante SmartCtrl | 90 |
| 5. | Validación mediante simulación | 97 |
| 5.1. | Corrector del Factor de Potencia con una fase | 97 |
| 5.2. | Corrector del Factor de Potencia con tres fases | 100 |
| 5.3. | Corrector del Factor de Potencia con interleaving..... | 104 |
| 5.4. | Desfasador | 109 |
| 5.5. | Filtro EMI | 113 |
| 5.5.1. | Simulación sin filtro | 114 |
| 5.5.2. | Simulación con filtro | 115 |
| 6. | Conclusiones y trabajos futuros | 119 |
| 6.1. | Conclusiones | 119 |
| 6.1.1. | Conclusiones extraídas del análisis | 119 |
| 6.1.1.1. | Etapas de potencia | 119 |
| 6.1.1.2. | Etapas de control..... | 119 |



| | |
|---|-----|
| 6.1.2. Conclusiones extraídas de la validación mediante simulación..... | 120 |
| 6.2. Trabajos futuros | 121 |
| 7. Presupuesto..... | 124 |
| Bibliografía..... | 127 |
| Referencias bibliográficas | 129 |

Índice de figuras

CAPÍTULO 1

| | |
|---|----|
| Figura 1. 1: Esquema de las etapas de un equipo electrónico de potencia..... | 2 |
| Figura 1. 2: Triángulo de potencias | 4 |
| Figura 1. 3: Forma de onda ideal | 5 |
| Figura 1. 4: Corriente distorsionada | 5 |
| Figura 1. 5: Corriente desplazada..... | 5 |
| Figura 1. 6: Corriente distorsionada y desfasada..... | 6 |
| Figura 1. 7: Conversión CA/CC mediante el puente rectificador..... | 6 |
| Figura 1. 8: Corriente de entrada sin el CFP (I_o) y con él (I_{pfc})..... | 7 |
| Figura 1. 9: Diagrama de flujo para determinar la clase de un equipo..... | 9 |
| Figura 1. 10: Normativa para diseñar un CFP..... | 11 |
| Figura 1. 11: Diagrama de bloques de un convertidor CA/CC con una etapa | 15 |
| Figura 1. 12: Diagrama de bloques de un convertidor CA/CC de dos etapas | 15 |
| Figura 1. 13: Convertidor Elevador o Boost..... | 16 |
| Figura 1. 14: Convertidor reductor-elevador..... | 16 |
| Figura 1. 15: Convertidor Flyback | 16 |
| Figura 1. 16: Convertidor reductor | 17 |
| Figura 1. 17: Estructura y formas de onda del convertidor Elevador dentro del CFP.... | 18 |
| Figura 1. 18: tiempo de encendido del MOSFET..... | 18 |
| Figura 1. 19: Tiempo de apagado del MOSFET | 18 |
| Figura 1. 20: Corriente por la bobina en los tres modos de conducción | 19 |
| Figura 1. 21: Etapa de potencia y etapa de control del CFP..... | 21 |

CAPÍTULO 2

| | |
|---|----|
| Figura 2.1: Circuito Corrector del Factor de Potencia con interleaving..... | 25 |
| Figura 2.2: Puente rectificador | 26 |
| Figura 2.3: transformación CA/CC seguida de transformación CC/CC | 26 |
| Figura 2.4: bloque esquemático de la etapa de potencia con el puente rectificador incluido | 27 |
| Figura 2.5: Convertidor elevador | 28 |
| Figura 2.6: Forma de onda de las pérdidas en el núcleo con entrada de tensión baja.... | 31 |
| Figura 2.7: Forma de onda de las pérdidas en el núcleo con entrada de tensión alta.... | 31 |
| Figura 2.8: Tipo de puente rectificador usado. GSIB2580..... | 33 |
| Figura 2.9: Gráfica de la carga de puerta respecto de la tensión de puerta del MOSFET | 34 |
| Figura 2.10: Pérdidas de encendido y apagado del MOSFET..... | 35 |
| Figura 2.11: Diferencia entre diodos Si y SiC..... | 37 |
| Figura 2.12: Nueva estructura de diodos. Combinación de Schottky y PN | 38 |
| Figura 2.13: Definición tiempo Hold-up de un condensador | 39 |

CAPÍTULO 3

| | |
|---|----|
| Figura 3. 1: Estructura del control del Corrector del Factor de Potencia de un elevador | 44 |
| Figura 3. 2: Forma de onda de la corriente por la bobina y la corriente de referencia... | 45 |
| Figura 3. 3: Regulador de tensión mal diseñado | 46 |
| Figura 3. 4: Regulador de tensión bien diseñado..... | 46 |
| Figura 3. 5: Forma de onda de la corriente que se inyecta en el condensador | 47 |
| Figura 3. 6: Modelo promediado del MOSFET | 47 |
| Figura 3. 7: Diagrama de bloques del lazo interno de corriente..... | 48 |
| Figura 3. 8: Relación de triángulos para obtener el modulador..... | 48 |
| Figura 3. 9: Esquema del regulador de Tipo II..... | 49 |
| Figura 3. 10: Lugar donde se colocan los polos y ceros del regulador Tipo II | 49 |
| Figura 3. 11: Expresiones para obtener los valores del regulador Tipo II..... | 50 |
| Figura 3. 12: Diagrama de bloques completo del lazo interno de corriente | 50 |
| Figura 3. 13: Estructura del control del lazo externo de tensión | 51 |
| Figura 3. 14: Fórmula y forma de onda de la corriente que se inyecta en el condensador | 51 |
| Figura 3. 15: Multiplicador del lazo externo de tensión..... | 52 |
| Figura 3. 16: Modelo lineal del lazo externo de tensión | 53 |
| Figura 3. 17: Modelo lineal del lazo externo de tensión conectando la celda RC | 53 |
| Figura 3. 18: Diagrama de bloques del lazo externo de tensión..... | 54 |
| Figura 3. 19: Diagrama de bloques completo del lazo externo de tensión..... | 54 |
| Figura 3. 20: Control del CFP utilizando el UC3854A | 56 |
| Figura 3. 21: Diagrama interno del controlador UC3854A..... | 58 |
| Figura 3. 22: Control del CFP mediante el UC3854A | 60 |
| Figura 3. 23: Lazo interno de corriente del UC3854A | 61 |
| Figura 3. 24: Multiplicador interno del UC3854A | 61 |
| Figura 3. 25: Regulador Tipo II del lazo interno de corriente..... | 61 |
| Figura 3. 26: Corriente sensada de cada uno de los elevadores en paralelo..... | 62 |
| Figura 3. 27: Circuito para inserta la corriente en el UC3854A..... | 63 |
| Figura 3. 28: Sensado de la tensión de salida | 63 |
| Figura 3. 29: Regulador PI del lazo externo de tensión..... | 64 |
| Figura 3. 30: Lazo Feedforward | 64 |
| Figura 3. 31: Etapa de potencia | 65 |
| Figura 3. 32: Esquemático para controlar un CFP con elevador | 66 |
| Figura 3. 33: Elegir valores para el control del CFP | 67 |
| Figura 3. 34: Elegir valor de la resistencia de sensado de corriente..... | 67 |
| Figura 3. 35: Datos de la planta a controlar..... | 67 |
| Figura 3. 36: Elegir resistencia del regulador Tipo II..... | 68 |
| Figura 3. 37: Elegir frecuencia de cruce y margen de fase del lazo interno de corriente | 68 |
| Figura 3. 38: Diagrama de bode del lazo interno de corriente | 69 |
| Figura 3. 39: Diagrama de Niquist del lazo interno de corriente | 69 |
| Figura 3. 40: Corriente de entrada del CFP | 70 |
| Figura 3. 41: Tensiones que genera el UC3854A..... | 70 |
| Figura 3. 42: Elegir valores para el control del CFP | 71 |

| | |
|---|----|
| Figura 3. 43: Elegir valor de la resistencia de sensado de corriente..... | 71 |
| Figura 3. 44: Datos de la planta a controlar..... | 71 |
| Figura 3. 45: Sensado de la tensión de salida..... | 72 |
| Figura 3. 46: Regulador PI..... | 72 |
| Figura 3. 47: Elegir frecuencia de cruce y margen de fase del lazo externo de tensión. 72 | 72 |
| Figura 3. 48: Diagrama de bode del lazo externo de tensión..... | 73 |
| Figura 3. 49: Diagrama de Niquist del lazo externo..... | 73 |
| Figura 3. 50: Corriente de entrada del CFP..... | 74 |
| Figura 3. 51: Tensiones que genera el controlador UC3854..... | 74 |
| Figura 3. 52: Primera señal de 100kHz para el desfase..... | 75 |
| Figura 3. 53: Segunda señal de 100kHz para el desfase..... | 75 |
| Figura 3. 54: Tercera señal de 100kHz para el desfase..... | 76 |
| Figura 3. 55: Patilla de sincronismo Sync para introducir los desfases..... | 76 |
| Figura 3. 56: Parte interna del controlador UC3854A creada en PSIM..... | 77 |

CAPÍTULO 4

| | |
|--|----|
| Figura 4. 1: Esquema de compatibilidad electromagnética..... | 80 |
| Figura 4. 2: Tipos de ruido..... | 81 |
| Figura 4. 3: Causas de la compatibilidad electromagnética..... | 82 |
| Figura 4. 4: Elementos de los problemas CEM..... | 83 |
| Figura 4. 5: Tipos de acoplamiento..... | 84 |
| Figura 4. 6: Ejemplo de acoplamiento capacitivo..... | 84 |
| Figura 4. 7: Tipos de acoplamiento capacitivo..... | 85 |
| Figura 4. 8: Tipos de acoplamiento inductivo entre cables..... | 85 |
| Figura 4. 9: Acoplamiento inductivo entre cable y campo..... | 86 |
| Figura 4. 10: Corrector del Factor de Potencia con Filtro EMI incluido..... | 87 |
| Figura 4. 11: Circuito equivalente del lazo interno de corriente con filtro EMI..... | 88 |
| Figura 4. 12: Filtro EMI..... | 88 |
| Figura 4. 13: Regulador de corriente..... | 89 |
| Figura 4. 14: Datos necesarios para implementar el Filtro EMI (I)..... | 90 |
| Figura 4. 15: Datos necesarios para implementar el Filtro EMI (II)..... | 90 |
| Figura 4. 16: Bode del sistema con filtro RLC..... | 91 |
| Figura 4. 17: Filtro LC con damping..... | 91 |
| Figura 4. 18: Valores del filtro LC con damping..... | 92 |
| Figura 4. 19: Bode del sistema con el filtro LC con damping..... | 92 |
| Figura 4. 20: Valores del filtro LC con damping erróneos..... | 93 |
| Figura 4. 21: Bode del sistema con filtro LC con damping con valores erróneos..... | 93 |
| Figura 4. 22: Comparación del filtro LC con damping y sin damping..... | 94 |

CAPÍTULO 5

| | |
|--|----|
| Figura 5. 1: Etapa de potencia del CFP con una fase..... | 97 |
| Figura 5. 2: Etapa de control del CFP con una fase..... | 97 |

| | |
|--|-----|
| Figura 5. 3: Forma de onda de la corriente por la bobina del CFP con una fase..... | 98 |
| Figura 5. 4: Forma de onda de la corriente por la bobina ampliada. Rizado de la corriente por la bobina..... | 98 |
| Figura 5. 5: Forma de onda de la tensión de salida del CFP con una fase | 98 |
| Figura 5. 6: Forma de onda de la corriente de entrada del PFC con una fase | 99 |
| Figura 5. 7: Comparación entre la corriente de entrada y la tensión de entrada del CFP con una fase | 99 |
| Figura 5. 8: Factor del potencia del CFP con una fase | 99 |
| Figura 5. 9: Etapa de potencial del CFP con tres fases | 100 |
| Figura 5. 10: Etapa de potencia del CFP con tres fases..... | 100 |
| Figura 5. 11: Subcircuito A de la etapa de control | 101 |
| Figura 5. 12: Subcircuito B y Subcircuito C de la etapa de control | 101 |
| Figura 5. 13: Forma de onda de la corriente por la bobina del CFP con tres fases | 102 |
| Figura 5. 14: Forma de onda de la corriente por la bobina ampliada. Rizado de la corriente por la bobina..... | 102 |
| Figura 5. 15: Forma de onda de la tensión de salida del CFP con tres fases..... | 102 |
| Figura 5. 16: Forma de onda de la corriente de entrada del PFC con tres fases..... | 103 |
| Figura 5. 17: Comparación entre la corriente de entrada y la tensión de entrada del CFP con tres fases..... | 103 |
| Figura 5. 18: Factor del potencia del CFP con tres fases | 103 |
| Figura 5. 19: Etapa de potencia del CFP con interleaving | 104 |
| Figura 5. 20: Etapa de control del CFP con interleaving..... | 104 |
| Figura 5. 21: Forma de onda de la corriente por la bobina del CFP con interleaving.. | 105 |
| Figura 5. 22: Forma de onda de la corriente por la bobina ampliada. Rizado de la corriente por la bobina..... | 105 |
| Figura 5. 23: Forma de onda de la tensión de salida del CFP con interleaving | 105 |
| Figura 5. 24: Forma de onda de la corriente de entrada del PFC con interleaving | 106 |
| Figura 5. 25: Comparación entre la corriente de entrada y la tensión de entrada del CFP con interleaving | 106 |
| Figura 5. 26: Factor del potencia del CFP con interleaving | 106 |
| Figura 5. 27: Tres pulsos de 100kHz desfasados 120° | 109 |
| Figura 5. 28: Pulso de entrada, 300kHz..... | 109 |
| Figura 5. 29: Forma de onda a la salida del divisor de frecuencia, 100kHz..... | 110 |
| Figura 5. 30: Primera señal de 100kHz | 110 |
| Figura 5. 31: Circuito para obtener la segunda señal de 100kHz | 110 |
| Figura 5. 32: Señal a la salida de la puerta XOR..... | 110 |
| Figura 5. 33: Entradas de la puerta AND | 111 |
| Figura 5. 34: Segunda señal de 100kHz | 111 |
| Figura 5. 35: Circuito para obtener la tercera señal de 100kHz | 112 |
| Figura 5. 36: Tercera señal de 100kHz..... | 112 |
| Figura 5. 37: Tres señales de 100kHz desfasadas 120° | 112 |
| Figura 5. 38: LISN utilizada para estabilizar impedancia | 113 |
| Figura 5. 39: Límites de la normativa clase A y clase B para interferencias electromagnéticas | 113 |
| Figura 5. 40: Esquemático con LISN sin filtro..... | 114 |

| | |
|--|-----|
| Figura 5. 41: Formas de onda de la corriente por cada una de las bobinas y su rizado | 114 |
| Figura 5. 42: Armónicos de la LISN | 114 |
| Figura 5. 43: Ruido producido por las interferencias electromagnéticas del diseño sin filtro | 115 |
| Figura 5. 44: Esquemático con LISN y con filtro..... | 115 |
| Figura 5. 45: Formas de onda de la corriente por cada una de las bobinas y su rizado | 115 |
| Figura 5. 46: Armónicos de la LISN con filtro..... | 116 |
| Figura 5. 47: Ruido producido por las interferencias electromagnéticas del diseño con filtro | 116 |

Índice de tablas

| | |
|--|----|
| Tabla 1: Normativa de los armónicos..... | 10 |
| Tabla 2: Principales ventajas e inconvenientes de la Técnica pasiva..... | 13 |
| Tabla 3: Principales características de los convertidores | 17 |
| Tabla 4: Comparación modos de conducción..... | 20 |
| Tabla 5: Especificaciones de diseño | 27 |
| Tabla 6: Pérdidas totales..... | 40 |
| Tabla 7: Tabla de pérdidas..... | 41 |
| Tabla 8: Pines del integrado UC3854A [16] | 59 |
| Tabla 9: Áreas fundamentales para estudiar las interferencias electromagnéticas..... | 81 |

Índice de acrónimos

CA: Corriente alterna.

CC: Corriente continua.

C_o : Condensador de salida del convertidor.

CFP: Corrector del Factor de Potencia.

CEM: Compatibilidad electromagnética.

d: Ciclo de trabajo del convertidor.

DAT: Distorsión armónica total.

EMI: Interferencia electromagnética.

EMS: Susceptibilidad electromagnética.

FP: Factor de potencia.

F_D : Factor de desplazamiento.

F_φ : Factor de distorsión.

f_{red} : Frecuencia fundamental de red (50Hz).

f_c : Frecuencia de corte del regulador utilizado.

G_{id} : Función de transferencia del lazo interno de corriente.

I_o : Corriente de salida del convertidor.

I_{ef} : Corriente eficaz.

i_L : Corriente que pasa por la bobina del convertidor.

i_{REF} : Corriente de referencia.

i_{red} : Corriente de entrada en alterna.

V_{red} : Tensión de entrada en alterna.

L: inductancia del convertidor Elevador o Boost.

MCC: Modo de Conducción Continuo.

MCD: Modo de Conducción Discontinuo.

MCCr: Modo de Conducción Crítico.

MF: Margen de fase del regulador utilizado.

S: Potencia total que circula por la red eléctrica.

P: Potencia activa.

Q: Potencia aparente.

P_{in} : Potencia de entrada.

P_o : Potencia de salida del Convertidor.

$P_{L,cond}$: Pérdidas en el cobre de la bobina.

$P_{L,core,av}$: Pérdidas en el núcleo de la bobina.

P_{bridge} : Pérdidas en el puente rectificador.

$P_{S,cond}$: Pérdidas de conducción en el MOSFET.

$P_{S,oss}$: Pérdidas en la capacidad de salida del MOSFET.

$P_{S,on}$: Pérdidas en el encendido del MOSFET.

$P_{S,off}$: Pérdidas en el apagado del MOSFET.

$P_{S,gate}$: Pérdidas en la puerta del MOSFET.

$P_{D,cond}$: Pérdidas de conducción en el diodo.

$P_{D,comm}$: Pérdidas de conmutación en el diodo.

P_{Co} : Pérdidas en el condensador de salida.

PWM: Modulación por ancho de banda.

R_o : Resistencia de salida del Convertidor.

V_{ea} : Tensión de error amplificada del lazo externo de tensión.

V_{comp} : Tensión de salida del regulador Tipo II del lazo interno de corriente.

V_L : Tensión que cae en la bobina.

V_{ef} : Tensión eficaz.

V_e : Tensión de entrada del convertidor.

$V_{ac,min}$: Tensión de entrada mínima.

V_{ref} : Tensión de referencia.

V_{rms} : Tensión eficaz en alterna.

V_{rect} : Tensión rectificadora.

V_o : Tensión de salida del convertidor.

t_{on} : Tiempo de encendido del MOSFET.

t_{off} : Tiempo de apagado del MOSFET.



$T_{int}(S)$: Lazo interno de corriente en bucle abierto.

$T_{ext}(S)$: lazo externo de tensión en bucle abierto.

Δi_L : rizado de la corriente que circula por la bobina.

%Ripple: porcentaje de rizado de la corriente por la bobina.





Capítulo 1: Introducción y objetivos

| | |
|--|----|
| 1. Introducción y objetivos..... | 2 |
| 1.1. Introducción | 2 |
| 1.1.1. Ámbito del trabajo de fin de grado..... | 2 |
| 1.1.2. ¿Qué es el factor de potencia? | 3 |
| 1.1.3. Necesidad de corregir el factor de potencia..... | 6 |
| 1.1.4. Regulación de los armónicos de corriente..... | 7 |
| 1.2. Estado de la técnica..... | 12 |
| 1.2.1. Soluciones a la corrección del factor de potencia..... | 12 |
| 1.2.2. Topologías para diseñar el Corrector del Factor de Potencia..... | 16 |
| 1.2.3. Modos de operación en el Corrector del Factor de Potencia..... | 19 |
| 1.3. Objetivos | 20 |
| 1.4. Breve descripción de la solución propuesta..... | 20 |
| 1.5. Aplicaciones..... | 22 |

1. Introducción y objetivos

Para introducirnos en este Trabajo de Fin de Grado se hará una breve descripción del ámbito en el que se encuentra la Corrección del Factor de Potencia en convertidores conmutados. A continuación, se comentarán las necesidades de corregir el factor de potencia y la normativa a seguir para el desarrollo del proyecto. Más tarde, se mostrará un apartado con el estado de la técnica en el que se describirán las soluciones a la Corrección del Factor de Potencia y la diferencia entre los modos de conducción en los que puede operar el convertidor.

Por último, se explicarán los objetivos o especificaciones del presente Trabajo de Fin de Grado, la solución propuesta para la Corrección del Factor de Potencia multifase y sus aplicaciones.

1.1.Introducción

En este apartado se va a desarrollar el ámbito en el que se encuentra el Trabajo de Fin de Grado. Posteriormente, se explicará qué es el factor de potencia junto con las distintas formas de corriente que se pueden obtener, además de las necesidades de corregirlo. Por último, se explicará la normativa para poder desarrollar el diseño de nuestro CFP.

1.1.1. Ámbito del Trabajo de Fin de Grado

El ámbito en el que se encuentra este Trabajo de Fin de Grado es la disciplina de la electrónica de potencia. Dicha disciplina es la parte de la electrónica encargada de procesar, controlar y convertir las diferentes características de la energía eléctrica mediante dispositivos electrónicos, normalmente semiconductores. Su principal objetivo es la transformación de la energía de una forma eficiente, es decir, dar prioridad al rendimiento y no a la ganancia. Todo esto lo conseguimos principalmente con bobinas y condensadores.

Un equipo electrónico de potencia tiene principalmente dos etapas. La primera de ellas es la etapa de potencia que consta de semiconductores de potencia y de elementos pasivos que conectan la carga con la fuente de alimentación. La segunda es la etapa de control, que es la encargada de procesar la información proporcionada por la etapa de potencia y de usarla para conseguir las especificaciones propuestas. A continuación, se muestra un esquema en el que se puede ver la conexión de ambas etapas.

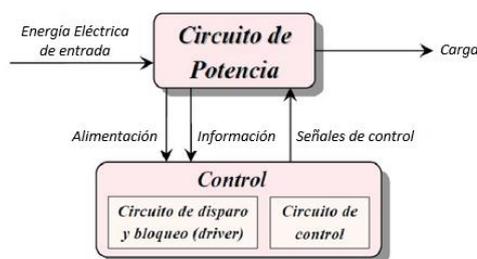


Figura 1. 1: Esquema de las etapas de un equipo electrónico de potencia

En la actualidad, ha aumentado notablemente el uso de los aparatos electrónicos, lo que conlleva un mayor uso de las fuentes de alimentación. La mayoría de estos aparatos necesitan tensiones estables y reguladas para un funcionamiento correcto.

En la electrónica, la fuente de alimentación es la encargada de convertir la corriente alterna en una o varias corrientes continuas que alimentan los circuitos internos del aparato electrónico conectado.

Las primeras fuentes de alimentación eran lineales, de gran tamaño, poca eficiencia y disipaban gran parte de la energía en forma de calor. Debido a estas características, la vida de los componentes se reduce a gran escala. El esquema de este tipo de fuentes es: transformador, rectificador, filtro, regulación y salida.

Las fuentes de alimentación más utilizadas en la actualidad son las fuentes de alimentación conmutadas. Estas fuentes utilizan transformadores en conmutación para transformar la energía eléctrica y siguen el siguiente esquema: rectificador, conmutador, transformador, rectificador y salida. Este tipo de fuentes tienen un tamaño menor, mejor regulación y velocidad, mejores características EMC, mayor eficiencia, menor coste y disipan menos calor, que resulta favorable para los componentes. Estas características hacen que las fuentes de alimentación conmutadas sean uno de los circuitos más utilizados en todos los ámbitos, empleándose en monitores, televisores, microondas, impresoras, instrumentación médica...

Debido al aumento de las fuentes de alimentación en los equipos electrónicos se ha polucionado excesivamente la red eléctrica. Esto es causado principalmente por los armónicos de corriente que han sido inyectados en la red por las fuentes de alimentación. Debido a estos armónicos aparecen problemas como la distorsión de la forma de onda de la tensión, ruidos, calentamientos adicionales y la limitación de la capacidad de la red para proporcionar energía eléctrica a los usuarios. Por todo esto se ha elaborado una normativa y legislación con la finalidad de limitar el contenido armónico de baja frecuencia absorbido de la red por los equipos electrónicos.

1.1.2. ¿Qué es el factor de potencia?

La potencia activa (P) es la potencia que se puede aprovechar de la red eléctrica para transformarse en trabajo, calor o luz mientras que la potencia aparente (S) es la potencia total que circula por la red eléctrica, incluyendo la potencia activa, la potencia reactiva (Q) y otra potencia asociada a la distorsión (armónicos de tensión o corriente). La expresión general de la potencia aparente es la siguiente:

$$S = V_{ef} \cdot I_{ef} \quad (1.1)$$

Para poder entender mejor las potencias aparente, activa y reactiva podemos utilizar la siguiente figura:

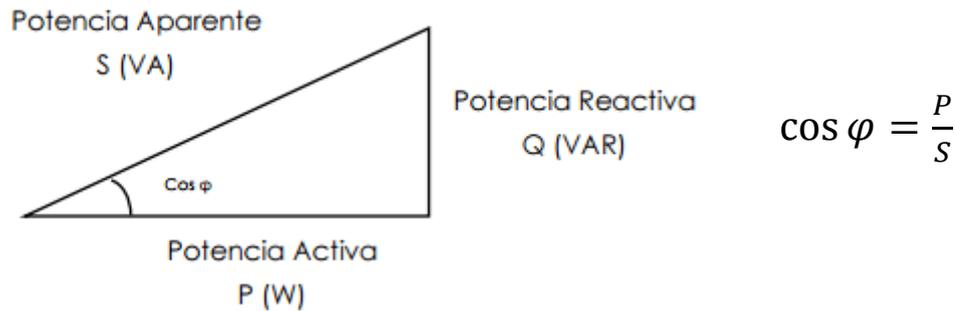


Figura 1. 2: Triángulo de potencias

El factor de potencia es la relación entre la potencia activa y la potencia aparente y se utiliza para determinar la cantidad de energía eléctrica que se transforma en trabajo. Podemos definir el factor de potencia mediante la siguiente fórmula:

$$FP = \frac{\text{Potencia activa}}{\text{Potencia aparente}} = \frac{P}{S} = \frac{P}{V_{gef} \cdot I_{gef}} \quad (1.2) [13]$$

Donde V_{gef} es el valor eficaz de la tensión de entrada y I_{gef} es el valor eficaz de la corriente de entrada. Si consideramos que la tensión de entrada y la corriente de entrada son sinusoidales y no están desfasadas, podemos deducir lo siguiente:

$$FP = \frac{P}{S} = \frac{V_{gef} \cdot I_{gef} \cdot \cos \varphi}{V_{gef} \cdot I_{gef}} = \cos \varphi \quad (1.3) [13]$$

Con esta expresión se puede sacar la conclusión de que el factor de potencia varía en un rango entre 0 y 1 y, que este valor depende de la potencia reactiva. Cuando la potencia reactiva es nula, tenemos un factor de potencia igual a 1 y, por lo tanto, estamos aprovechando toda la potencia de la red eléctrica. [13]

A las compañías eléctricas lo que les interesa es que el factor de potencia sea muy cercano a la unidad, y se pueda tener una carga que sea resistiva, ya que es la única carga que consume potencia. Si se tiene una carga inductiva o capacitiva, al tener su corriente desfasada $+90^\circ$ o -90° respecto de su tensión, no consumiría potencia. Una carga resistiva pura tiene la corriente y la tensión en fase. Cuando el factor de potencia tiende a 1, la potencia reactiva tiende a 0, quedando solo la potencia activa.

Por otro lado, si no se tiene la consideración de que tanto la tensión de entrada como la corriente de entrada son sinusoidales, vemos que el factor de potencia está determinado por otro factor a parte del factor de desplazamiento (potencia reactiva).

$$FP = \frac{P}{S} = \frac{V_{gef} \cdot I_{g_{1ef}} \cdot \cos \varphi}{V_{gef} \cdot I_{gef}} = \frac{I_{g_{1ef}}}{I_{gef}} \cdot \cos \varphi \quad (1.4)$$

Donde el valor $\frac{I_{g_{1ef}}}{I_{g_{ef}}}$ es el factor de distorsión, que es la cantidad de armónicos de la corriente, y $\cos \varphi$ es el factor de desplazamiento, que es la potencia reactiva que se introduce en la red eléctrica.

Por lo tanto, se puede decir que el factor de potencia se puede definir como el producto entre el factor de distorsión con el factor de desplazamiento considerando la tensión como una sinusoidal pura.

$$FP = F_D \cdot F_\varphi \quad (1.5)$$

Donde F_D es el factor desplazamiento y F_φ es el factor de distorsión, definidos anteriormente.

A continuación se muestran algunos ejemplos para entender mejor ambos factores y el factor de potencia:

- Factor de potencia =1, Factor de distorsión=1 y Factor de desplazamiento=1

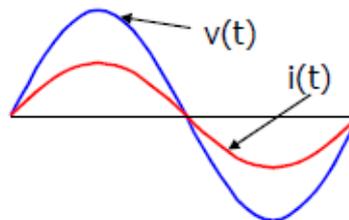


Figura 1. 3: Forma de onda ideal

En esta figura se puede observar que, tanto la corriente como la tensión son sinusoidales puras y, por lo tanto, el factor de potencia es 1.

- Factor de potencia <1, Factor de distorsión<1 y Factor de desplazamiento=1

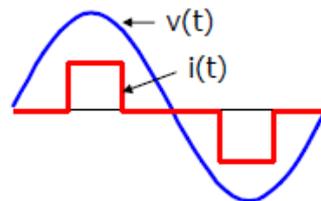


Figura 1. 4: Corriente distorsionada

En esta figura se puede observar que la corriente está distorsionada, por lo que el factor de distorsión es menor que 1 y el factor de potencia también.

- Factor de potencia <1, Factor de distorsión=1 y Factor de desplazamiento<1

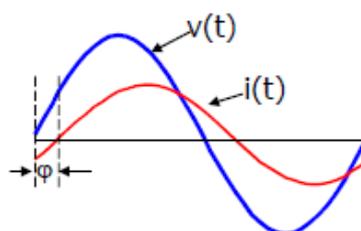


Figura 1. 5: Corriente desplazada

En esta figura se puede observar que la corriente está desplazada respecto de la tensión, por lo que el factor de desplazamiento es menor que 1 y el factor de potencia también.

- Factor de potencia < 1 , Factor de distorsión < 1 y Factor de desplazamiento < 1

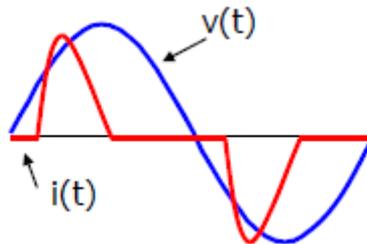


Figura 1. 6: Corriente distorsionada y desfasada

En esta figura se puede observar que la corriente está desplazada respecto de la tensión y, además, está distorsionada por lo que tenemos los tres factores menores que 1.

1.1.3. Necesidad de corregir el factor de potencia

Una gran cantidad de equipos electrónicos necesitan tensión continua para su alimentación y la red eléctrica de baja tensión proporciona tensión alterna, por lo que necesitamos incluir una etapa intermedia de acondicionamiento entre la red eléctrica y el aparato que se vaya a utilizar.

Antes, para realizar este acondicionamiento o conversión, se utilizaba un puente de diodos (rectificador de onda completa) con un condensador de filtro para obtener una tensión de salida constante. Se sabe que los rectificadores generan armónicos en el momento de la conversión y desfasan la corriente y el voltaje de entrada. Estos armónicos generan problemas en la línea de alimentación y, además, los nuevos dispositivos tienen una corriente eléctrica diferente por lo que se pueden causar problemas en la utilización de dichos dispositivos. Por otro lado, algunos de los componentes que realizan estas rectificaciones son no lineales por lo que distorsionan la forma de onda de la corriente de entrada y provocan pérdida de energía. También, se puede añadir que algunos sistemas tienen cargas reactivas, lo que hace que exista un desfase entre el voltaje de entrada y la corriente de entrada. Por todas estas apreciaciones resulta necesario diseñar los Correctores de Factor de Potencia. A continuación se muestra un pequeño ejemplo de cómo se acondicionaba la corriente alterna para ser utilizada por los equipos electrónicos.

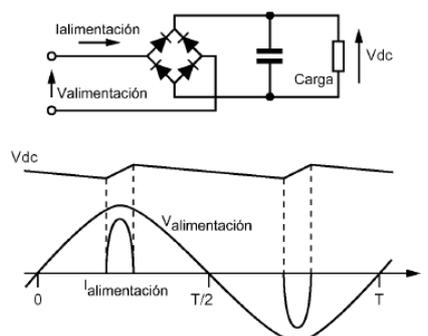


Figura 1. 7: Conversión CA/CC mediante el puente rectificador

En esta imagen se puede observar que la red eléctrica tiene un contenido armónico bastante alto ya que, aunque la tensión de alimentación sea sinusoidal pura, nos encontramos con una corriente de alimentación que no es sinusoidal y que introduce dichos armónicos en la red, provocando distorsiones en los aparatos de medida y de telecomunicaciones, pérdidas, calentamiento, desaprovechamiento de la energía eléctrica, etc. [12]

Distintas organizaciones se han dedicado a elaborar una normativa a seguir para reducir el nivel de armónicos introducido en la red por lo que la técnica del Corrector del Factor de Potencia se ha visto obligada a desarrollarse notablemente.

En la siguiente figura se puede observar la corriente de entrada sin utilizar la técnica del Corrector del Factor de Potencia (I_o), es decir, introduciendo armónicos en la red debido a un valor menor que 1 del factor de distorsión, y en rojo, se puede ver la corriente de entrada utilizando el Corrector del Factor de Potencia (I_{PFC}), que no introduce armónicos en la red ya que el factor de distorsión es prácticamente 1.

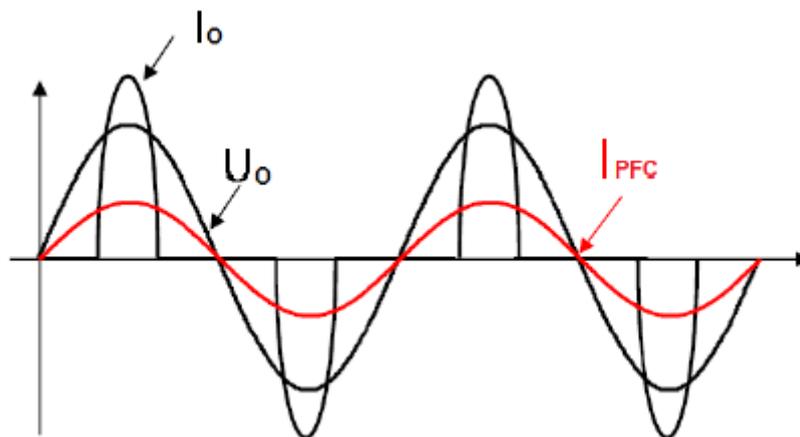


Figura 1. 8: Corriente de entrada sin el CFP (I_o) y con él (I_{pfc})

1.1.4. Regulación de los armónicos de corriente

Como se ha comentado anteriormente, se ha elaborado una normativa para reducir el nivel de armónicos que se introducen en la red eléctrica. Para elaborar cualquier producto electrónico y poder venderlo dentro del Mercado Común Europeo es necesario cumplir algunos requisitos impuestos por las Directivas Europeas.

Estas directivas se encargan de establecer los requisitos que se deben cumplir en todos los productos eléctricos antes de ser comercializados en cualquier lugar de la Unión Europea. Los estándares técnicos se obtienen de los organismos europeos de normalización que son el Comité Europeo de Normalización (CEN), el Comité Europeo de Normalización Electrotécnica (CENELEC) y el Instituto Europeo de Normas de Telecomunicaciones (ETSI).

Todos los productos electrónicos afectados por una de estas directivas, deben cumplir sus requisitos específicos. Cuando un producto cumpla todos los requisitos y estén etiquetados, se podrán vender por toda la Comunidad Europea.

En el caso del Corrector del Factor de Potencia hay que cumplir dos directivas fundamentales:

- Directiva de BAJA TENSIÓN 2006/95/CE de 12 de diciembre de 2006 relativa a la aproximación de las legislaciones de los Estados miembros sobre el material eléctrico destinado a utilizarse con determinados límites de tensión y por la que se deroga la Directiva 73/23/CEE. [5]
- Directiva de COMPATIBILIDAD ELECTROMAGNÉTICA 2004/108/CE de 15 de diciembre de 2004, relativa a la aproximación de las legislaciones de los Estados miembros en materia de compatibilidad electromagnética y por la que se deroga la Directiva 89/336/CEE. [5]

Una vez cumplida esta normativa puede incorporarse al producto el marcado CE. El marcado CE es el proceso mediante el cual el fabricante informa a los usuarios y autoridades de que el producto comercializado cumple con la normativa y legislación obligatoria. Con el marcado CE podemos saber que un producto está siguiendo la normativa de obligatorio cumplimiento. [6]

Norma EN 61000-3-2

La directiva europea sobre compatibilidad electromagnética se basa en la norma armonizada EN 61000-3-2, siendo una norma armonizada aquella que debe cumplir los siguientes requisitos:

- Debe estar elaborada por uno o varios de los organismos citados anteriormente: CEN, CENELEC o ETSI.
- Debe estar comunicada oficialmente a la Comisión Europea.
- Debe tener su referencia publicada en el DOCE como norma que concede presunción de conformidad con la Directiva.
- Debe ser una aplicación como norma nacional al menos en un Estado miembro.

El campo de aplicación de la norma EN 61000-3-2 abarca todos los equipos electrónicos y eléctricos que se conecten a la red eléctrica pública de baja tensión y cuya corriente por fase sea menor o igual a 16A. Esta norma sirve para limitar la emisión de armónicos a la red. [7]-[8]

Por otro lado, la potencia mínima a partir de la cual se debe cumplir dicha norma es de 75W, aunque se prevé que en un futuro, la potencia mínima baje a unos 50W.

Esta norma clasifica los equipos electrónicos en 4 clases diferenciadas. Cada uno de estos grupos se denomina Clase y se definen de la siguiente manera:

- CLASE A: equipos trifásicos equilibrados, accionadores de motores y todos aquellos dispositivos que no pertenezcan a cualquiera de las demás clases y cuya forma de onda de corriente de entrada tenga más de un 5% fuera de la máscara de forma de onda especial.
- CLASE B: equipos portátiles no trifásicos y aquellas herramientas eléctricas utilizadas durante intervalos cortos de tiempo.

- CLASE C: equipos de iluminación no trifásicos, lámparas y sus equipos auxiliares y balastos.
- CLASE D: equipos con una potencia menor de 600W que no pertenezcan al resto de las clases y con una forma de onda de entrada de corriente de entrada que quede incluida en más de un 95% dentro de la máscara de forma de onda especiales, por lo tanto, las formas de onda que tengan pequeños picos fuera de la máscara serán clasificadas como clase D.

Los límites aplicables para las Clases A y B son absolutos y su valor es fijo en independiente de la potencia del equipo, sin embargo, los límites definidos para los equipos clasificados como Clase C o D son proporcionales a la potencia de entrada del equipo. [7]-[8]

Para determinar la clase de un equipo determinado se describe el siguiente diagrama de flujo:

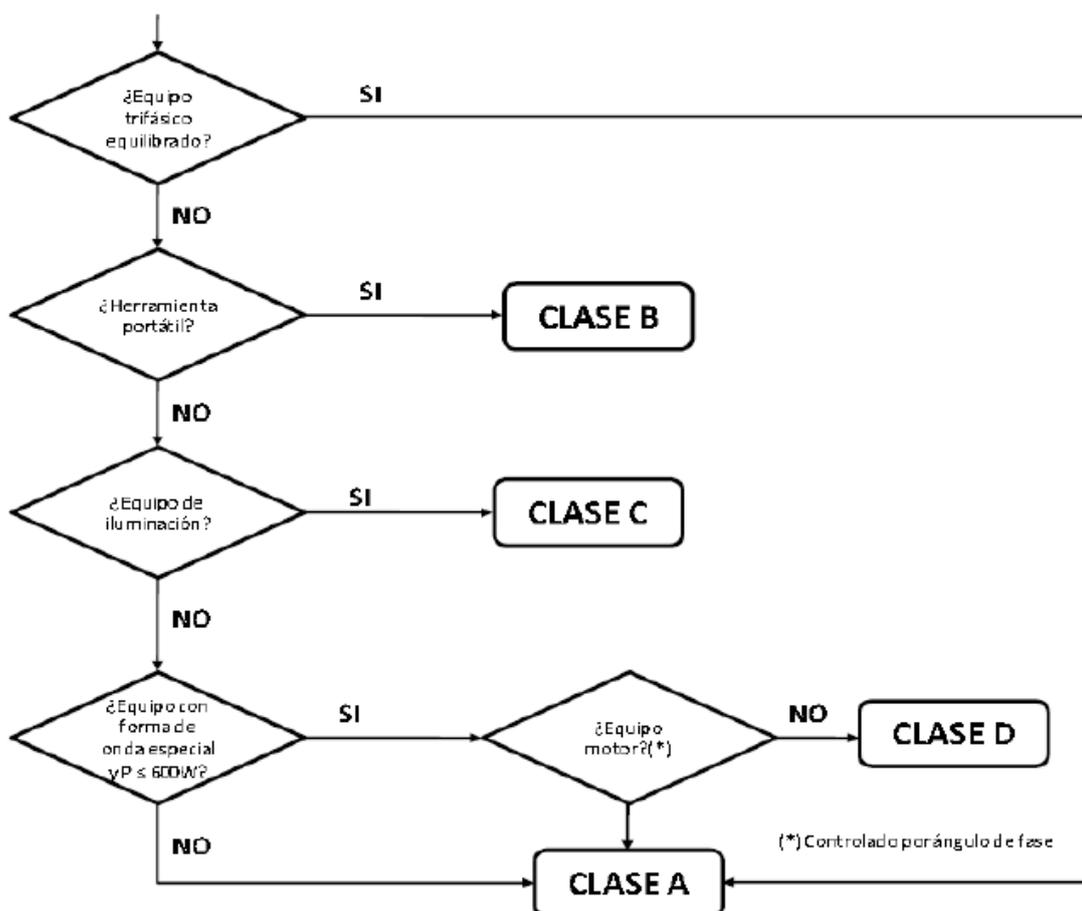


Figura 1. 9: Diagrama de flujo para determinar la clase de un equipo

A continuación se puede observar que la norma sólo impone un límite máximo para cada armónico según la clase a la que pertenezca el equipo. Sólo se hace referencia al factor de potencia en el valor del tercer armónico de la clase C.

| Clase | A | B | C | D |
|-----------------------|----------|----------|--|--------|
| Orden del armónico, n | Amperios | Amperios | % de la corriente de entrada fundamental | mA/W |
| Impares | | | | |
| 3 | 2,3 | 3,45 | 30xFactor de Potencia | 3,4 |
| 5 | 1,14 | 1,71 | 10 | 1,9 |
| 7 | 0,77 | 1,155 | 7 | 1,0 |
| 9 | 0,4 | 0,6 | 5 | 0,5 |
| 11 | 0,33 | 0,495 | 3 | 0,35 |
| 13 | 0,21 | 0,315 | 3 | 0,296 |
| 15<n<39 | 2,25/n | 3,375/n | 3 | 3,85/n |
| Pares | | | | |
| 2 | 1,08 | 1,62 | 2 | - |
| 4 | 0,43 | 0,645 | - | - |
| 6 | 0,3 | 0,45 | - | - |
| 8<n<40 | 1,84/n | 2,76/n | - | - |

Tabla 1: Normativa de los armónicos

En la siguiente tabla se puede observar un resumen de todo lo dicho anteriormente sobre la norma EN 16000-3-2.

Guía rápida de la norma EN 61000-3-2 Aplicable a equipos monofásicos y trifásicos con: $I \leq 16 A_{ef}$ por fase, Tensiones $\geq 220 V$ (fase-neutro), $P > 25W$

| ORDEN DEL ARMÓNICO N | CLASE A | CLASE B | CLASE C | CLASE D |
|----------------------|----------------------|-----------------------|--|--|
| - | A eficaces | A eficaces | % del valor eficaz del armónico fundamental de la corriente de entrada | mA/W de la potencia de entrada (50-600W) |
| 2 | 1.08 | 1.620 | 2 | - |
| 3 | 2.30 | 3.450 | $30 \times \lambda$ | 3.4 |
| 4 | 0.43 | 0.645 | - | - |
| 5 | 1.14 | 1.710 | 10 | 1.9 |
| 6 | 0.30 | 0.450 | - | - |
| 7 | 0.77 | 1.155 | 7 | 1.0 |
| 9 | 0.40 | 0.600 | 5 | 0.5 |
| 11 | 0.33 | 0.495 | 3 | 0.35 |
| 13 | 0.21 | 0.315 | 3 | 3.85/n |
| $15 \leq n \leq 39$ | $0.15 \times (15/n)$ | $0.225 \times (15/n)$ | 3 | 3.85/n |
| $8 \leq n < 40$ | $0.23 \times (8/n)$ | $0.345 \times (8/n)$ | 3 | 3.85/n |

λ es el Factor de Potencia del circuito
"Solo armónicos impares", implica que no se admitirán los armónicos pares.

- ① Ventanas temporales de medida, \forall tipo de armónicos :
 - ventana rectangular - 16 ciclos
 - ventana Hanning - 20 a 25 ciclos
- ② En algunos casos necesario filtro paso-bajo de 1^{er} orden con cte. de tiempo $1.5s \pm 10\%$.
- ③ Ver requisitos de la tensión de ensayo en la norma.

Cálculo de la Potencia Activa y el Factor de Potencia

$$F_P = \frac{P}{S} = \frac{\frac{1}{T} \int_0^T u(\omega t) \cdot i(\omega t) \cdot d\omega t}{U_{ef} \cdot I_{ef}} \quad P = \frac{1}{T} \int_0^T u(\tau) \cdot i(\tau) \cdot d\tau$$

Todos los límites expresados en valores eficaces. Se tendrán en cuenta 40 armónicos
NO se consideran aquellos valores de la corriente armónica:

- $< 5mA$ eficaces ó
- $< 0.6\%$ I_{ef} de entrada

Las medidas deben realizarse a plena carga (para Clase D) o de forma que se obtengan las máximas componentes armónicas bajo condiciones de funcionamiento normal del equipo.

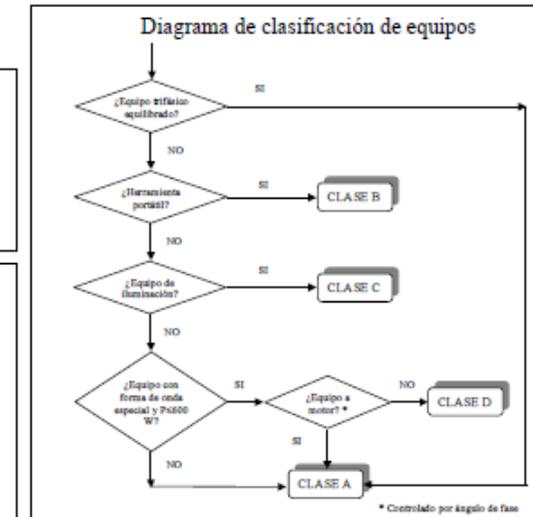
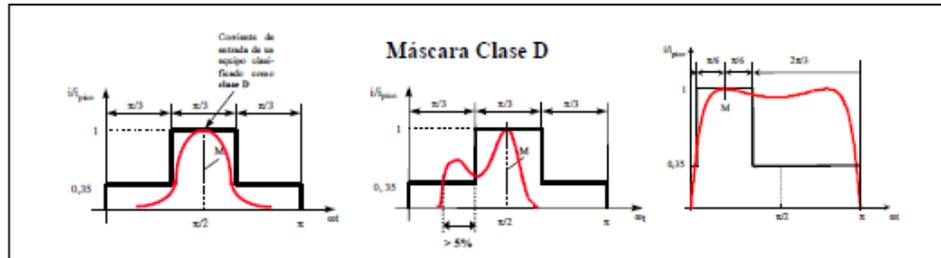


Figura 1. 10: Normativa para diseñar un CFP

1.2. Estado de la técnica

En este apartado se van a explicar brevemente los tipos de soluciones que existen para el problema de la Corrección del Factor de Potencia con sus ventajas y sus inconvenientes. A continuación se explican las topologías de convertidores CC/CC que se pueden usar para implementar el CFP y los modos de conducción en los que puede operar el convertidor.

1.2.1. Soluciones a la Corrección del Factor de Potencia

Para empezar, hay que decir que lo que se pretende buscar con la Corrección del Factor de Potencia es un factor de potencia muy cercano a 1. Es decir, que no haya armónicos que se puedan introducir en la red eléctrica y que la corriente de entrada tenga una forma de onda sinusoidal pura.

Actualmente, existen dos técnicas utilizadas para corregir el factor de potencia. En primer lugar, la técnica del Corrector del Factor de Potencia activo, que sirve para poder controlar mejor el factor de potencia, asegurarse que el contenido armónico es mínimo y poder regular otros parámetros como la tensión de salida o la potencia de salida. En segundo lugar, se tienen las técnicas del Corrector del Factor de Potencia pasivo utilizadas para corregir el factor de potencia, que eran métodos pasivos y enfocados a la corrección del factor de desplazamiento y en ocasiones, se utilizaban para filtrar los armónicos.

A continuación se va a hacer una descripción más extensa de los métodos utilizados para corregir el factor de potencia.

- Técnica del Corrector del Factor de Potencia pasiva

La técnica del CFP pasivo consiste en corregir el factor de potencia con componentes reactivos como condensadores o bobinas. Estos componentes se añaden al rectificador para extender la conducción de los diodos de forma que se tenga un contenido armónico dentro de los límites impuestos. Esta técnica tiene algunas desventajas sobre la activa.

- La primera es que añadir componentes reactivos a una baja frecuencia, como pueden ser los 50Hz de la red, obligan a tener que utilizar condensadores y bobinas grandes en tamaño y peso.
- La segunda tiene que ver con que esta solución al Corrector del Factor de Potencia es estática, es decir, no es adaptativa.

Esta técnica se caracteriza por ser barata, simple, robusta y tiene el inconveniente de presentar componentes voluminosos y pesados. Con esta técnica no se puede garantizar la Corrección del Factor de Potencia para todas las condiciones de funcionamiento y se puede decir que es limitada solo para voltajes de entrada y cargas fijos.

El diseño de estas técnicas se hace para unas condiciones determinadas de carga y, por lo tanto, fuera de estas condiciones, la corrección ya no es perfecta. Esto se puede corregir

con relés a continuación de bancos de condensadores, dependiendo de las condiciones de carga que se tengan.

Con el CFP pasivo se puede conseguir una eficiencia de potencia del orden del 98% y un factor de potencia máximo de 0.8. Este valor de factor de potencia es demasiado bajo por lo que estas técnicas suelen ser poco utilizadas.

Como conclusión se puede decir que la ventaja principal de esta técnica es que tiene un diseño simple ya que solo incluye elementos reactivos. Otras ventajas que se pueden añadir son su alto rendimiento y su menor coste.

A continuación se muestra una tabla en la que se pueden observar las principales ventajas e inconvenientes de la Técnica pasiva:

| VENTAJAS | INCONVENIENTES |
|--|---|
| Coste Simplicidad Fiabilidad Robustez Menos EMI No introduce armónicos de alta frecuencia | Mala regulación de carga Mala regulación de línea Corriente de entrada elevada en el arranque Elimina un número limitado de armónicos FP \neq 1 Tamaño Peso |

Tabla 2: Principales ventajas e inconvenientes de la Técnica pasiva

- Técnica del Corrector del Factor de Potencia activa

La técnica del CFP activo consiste en convertidores electrónicos conmutados. Este tipo de soluciones proporcionan un factor de potencia muy cercano a la unidad y con él se pueden obtener corrientes de entrada con forma de onda sinusoidal pura.

Una ventaja sobre las soluciones pasivas es que estos convertidores utilizan frecuencias altas, en torno a cientos de kHz, por lo que los componentes utilizados para realizar los diseños son mucho más pequeños en tamaño y peso. Por otro lado, esta técnica es, sin duda, más costosa que las soluciones pasivas.

Una de las principales ventajas del CFP activo es la capacidad que tiene para adaptarse a las condiciones de operación del circuito, ya que va sensando y modelando la forma de onda de la corriente en tiempo real.

Con el CFP activo se pueden conseguir una eficiencia de potencia del orden del 94% y un factor de potencia máximo de 0.99. Este valor es muy cercano a la unidad por lo que la corriente obtenida a la entrada es sinusoidal.

Una de las desventajas que aporta esta técnica activa es que disipa algo más de potencia que la solución pasiva debido a la incorporación de transistores y diodos. Pese a esta desventaja, se puede obtener un factor de potencia muy cercano a la unidad por lo que esta técnica es la más apropiada para usarla en los equipos de hoy en día.

Dentro de esta técnica existen tres posibles formas de Corrector de Factor de Potencia activo:

- Filtro activo
- Convertidores CA/CC de una etapa
- Convertidores CA/CC de dos etapas

- Filtro activo

Algunos ejemplos de equipos como pueden ser variadores de velocidad, UPS, hornos de arco, transformadores o lámparas de descarga, provocan distorsiones de la tensión, es decir, presentan armónicos. Estas distorsiones sobrecargan los cables y provocan fallos en relés e interruptores automáticos. Por otro lado, también alteran el funcionamiento de los equipos.

Mediante la utilización de filtros activos es posible filtrar todas las componentes armónicas de baja frecuencia. En la alta frecuencia generan un rizado de corriente e interferencias electromagnéticas que hacen que su rendimiento sea peor que el de los filtros pasivos. [14]

- Convertidores CA/CC de una etapa

En las fuentes de alimentación CA/CC la tensión de entrada y la potencia de entrada son sinusoidales, mientras que la tensión de salida y potencia de salida son continuas. Por este motivo se hace necesario añadir un componente capaz de almacenar energía cuando la potencia de entrada sea mayor que la potencia de salida y capaz de ceder la energía a la carga cuando la potencia de entrada sea menor que la potencia de salida. El dispositivo capaz de hacer esto es el condensador.

La idea básica de este tipo de convertidores CA/CC es integrar en una sola etapa las dos que integran los convertidores de dos etapas. Esta solución no es tan buena como la de dos etapas en cuanto a la forma de onda de corriente de entrada que se logra conseguir, pero es capaz de entrar dentro de la normativa correspondiente por lo que se usa en bastantes casos.

En estos convertidores, la tensión del condensador no está regulada sino que, lo único que se regula, es la tensión de salida.

Como se ha visto anteriormente, ninguna norma exige un factor de potencia igual a la unidad, con cumplir los límites impuestos del contenido armónico de la corriente de entrada es suficiente.

Este tipo de soluciones se suele usar en algunos casos ya que, aunque la corriente de entrada no sea sinusoidal, son buena opción porque cumplen los límites impuestos con un coste menor que los convertidores CA/CC de dos etapas. También se puede decir que en baja potencia se usan más este tipo de convertidores ya que en esos casos es más posible cumplir la norma debido a que para potencias menores de 600W los límites aplicables son los de la Clase A o Clase D.

A continuación se muestra un diagrama de bloques de un convertidor CA/CC de una etapa:

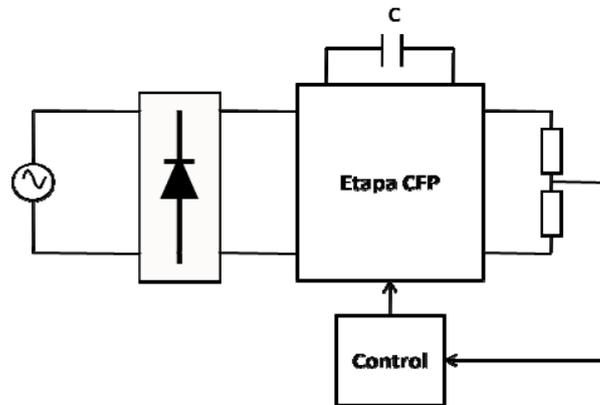


Figura 1. 11: Diagrama de bloques de un convertidor CA/CC con una etapa

- Convertidores CA/CC de dos etapas

En este caso el convertidor CA/CC tiene dos etapas independientes. Hay una primera etapa correctora del factor de potencia o prerreguladora del factor de potencia y una segunda etapa que corresponde a un convertidor CC/CC.

La primera etapa consta de dos lazos de control. El primero de ellos muestrea la tensión de línea y es el encargado de que la corriente de entrada pueda adoptar una forma idéntica a la de la tensión de entrada. También este lazo hace que la corriente de entrada y la tensión de entrada puedan permanecer en fase de manera que se obtenga un factor de potencia igual a la unidad. Con el segundo lazo de control, la etapa del Corrector del Factor de Potencia es la encargada de regular la tensión en el condensador de almacenamiento. La segunda etapa consta de un lazo de control mediante el cual se regula la tensión de salida y proporciona la respuesta dinámica rápida que necesita el sistema.

Este tipo de soluciones tienen unas características muy buenas pero, el principal inconveniente es su complejidad, ya que es necesario diseñar dos convertidores completos capaces de transferir la potencia de entrada con un rendimiento máximo. Por esto, como se ha dicho anteriormente, para convertidores con baja potencia se suelen utilizar los convertidores CA/CC de una etapa. A continuación, se muestra un diagrama de bloques de un convertidor CA/CC de dos etapas:

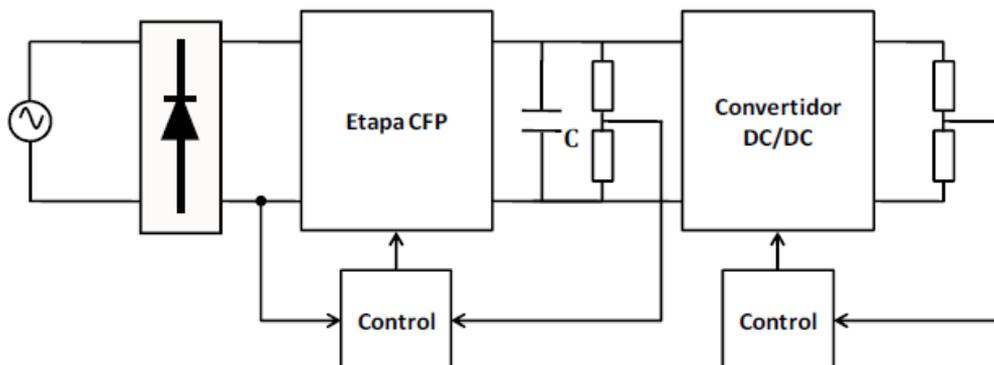


Figura 1. 12: Diagrama de bloques de un convertidor CA/CC de dos etapas

1.2.2. Topologías para diseñar el Corrector del Factor de Potencia

Se pueden utilizar varios convertidores para diseñar el Corrector del Factor de Potencia, ya que el único requisito es cerrar un lazo de corriente rápido alrededor de la corriente de entrada y hacer que se vea como la tensión de entrada.

Las topologías que se pueden usar para corregir el factor de potencia son el convertidor Elevador o Boost, el convertidor reductor-elevador, el convertidor Flyback y el convertido Reductor o Buck.

La topología más utilizada es la del convertidor Elevador o Boost. Este es el diseño más fácil de controlar.

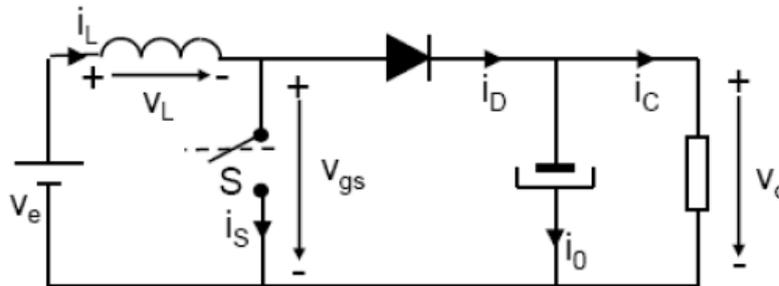


Figura 1. 13: Convertidor Elevador o Boost

También se puede usar el convertidor reductor-elevador.

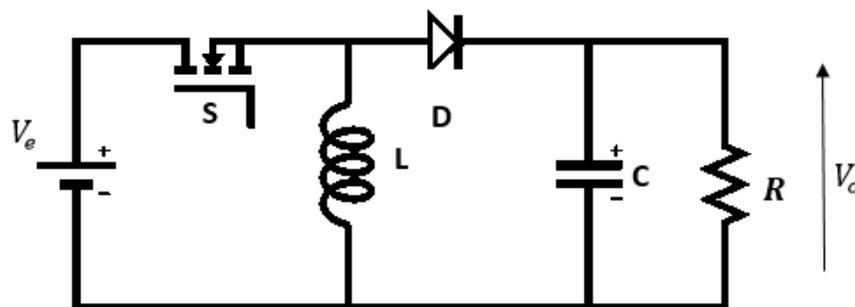


Figura 1. 14: Convertidor reductor-elevador

Otra de las topologías más utilizadas es la del convertidor Flyback, ya que permite el aislamiento entre la etapa de entrada y la de salida, aparte de poder elevar la tensión.

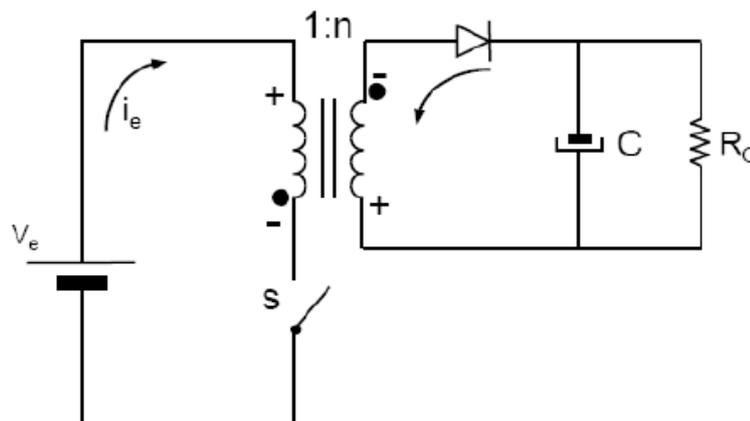


Figura 1. 15: Convertidor Flyback

Por último, el convertidor reductor se utiliza ya que su funcionamiento hace que sea bastante bueno igual que ocurre con el elevador.

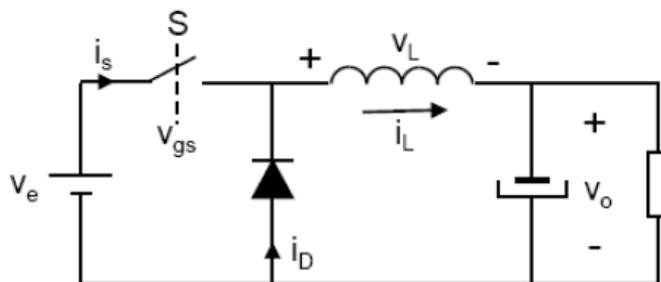


Figura 1. 16: Convertidor reductor

El convertidor desarrollado en este trabajo será un convertidor elevador o Boost por ser la topología más usada en el Corrector del Factor de Potencia debido a las siguientes razones:

- El voltaje de línea varía desde 0V hasta un valor de pico, típicamente 375V, por lo que la salida del bus de continua debe ser 400V. Por esta razón no se puede usar el convertidor reductor.
- El convertidor elevador tiene una bobina de filtro a la entrada con la que obtenemos una forma de onda de la corriente de entrada continua frente a la corriente de entrada discontinua que proporciona el convertidor reductor o el reductor-elevador. La corriente de entrada continua es mucho más fácil para el filtro, que es una ventaja en el diseño, ya que no necesita ningún filtro adicional con el que se incrementaría el coste y se reduciría el factor de potencia debido a la carga capacitiva de la línea.

A continuación se muestra una tabla con las principales características por las que se ha elegido este convertidor:

| CARACTERISTICAS | |
|--------------------------|---|
| REDUCTOR | Entrada de corriente pulsante Tensión de salida menor |
| REDUCTOR-ELEVADOR | Convertidor complejo Voltaje de salida con polaridad opuesta Entrada de corriente pulsante |
| FLYBACK | Fácilmente resistiva Corriente de entrada pulsante que se puede corregir con interleaving Aislamiento entre la etapa de entrada y la de salida |
| ELEVADOR | La tensión de salida es mayor Sólo utiliza un MOSFET La tensión de control está referenciada a tierra En MCC proporciona entrada de corriente continua No presenta problemas con acoplamiento galvánico |

Tabla 3: Principales características de los convertidores

En la siguiente figura se muestra la estructura y las formas de onda del convertidor elevador:

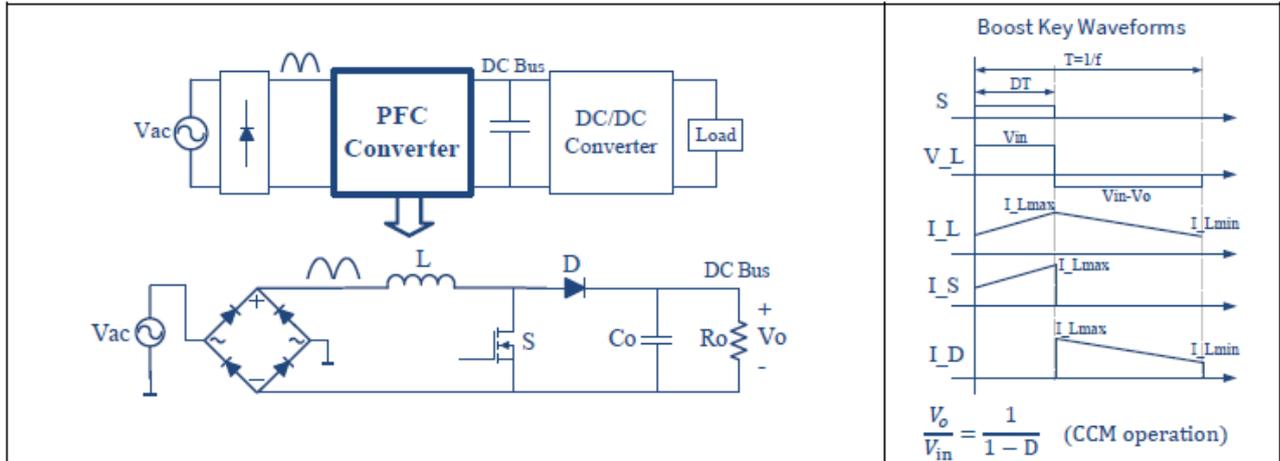


Figura 1. 17: Estructura y formas de onda del convertidor Elevador dentro del CFP

Durante el tiempo de encendido del MOSFET t_{on} : es el tiempo en el que la tensión de entrada es positiva y el interruptor del MOSFET está cerrado. La corriente sale de la fuente, pasa por el puente rectificador, sigue por la bobina y por el MOSFET y cierra su camino mediante el puente rectificador hasta volver a la fuente. Por otro lado el condensador se descarga y la corriente va del condensador a la carga.

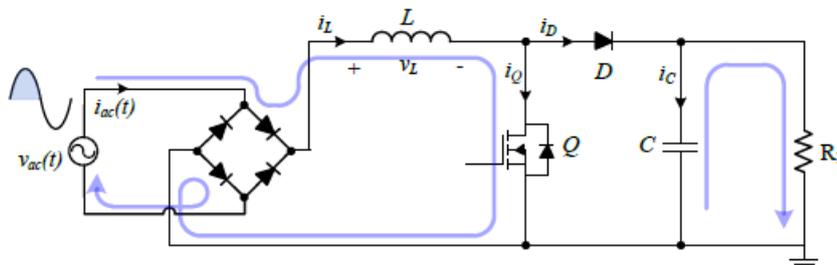


Figura 1. 18: tiempo de encendido del MOSFET

Durante el tiempo de apagado del MOSFET t_{off} : es el tiempo en el que la tensión de entrada es negativa y el interruptor del MOSFET está abierto. La corriente sale de la fuente, pasa por el puente rectificador, por la bobina y como el camino por el MOSFET está abierto, seguiría por el diodo. La corriente pasaría por la carga y además se encargará de cargar el condensador. A continuación se cerraría el camino mediante el puente rectificador hacia la fuente de entrada.

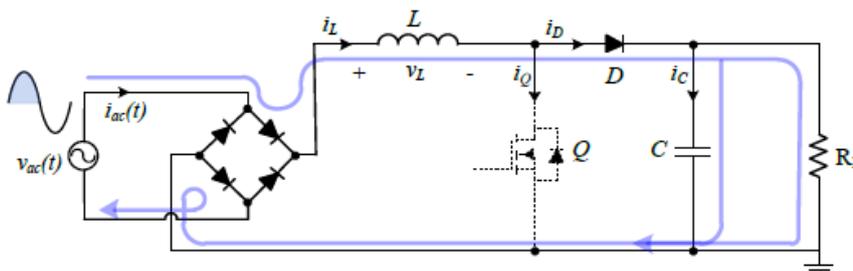


Figura 1. 19: Tiempo de apagado del MOSFET

1.2.3. Modos de operación en el Corrector del Factor de Potencia

En primer lugar, hay que decir que un convertidor elevador puede operar en tres modos: el Modo de Conducción Continuo (MCC), el Modo de Conducción Discontinuo (MCD) y el Modo de Conducción Crítico (MCCr).

A continuación se muestra una imagen en la que se puede observar la corriente por la bobina operando en los tres modos de conducción.

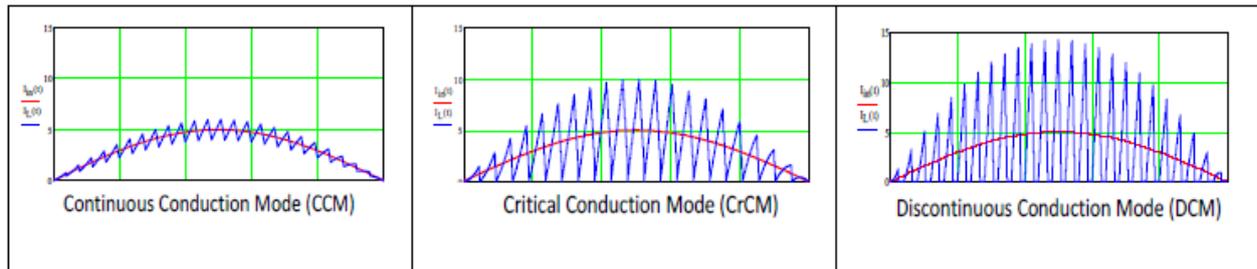


Figura 1. 20: Corriente por la bobina en los tres modos de conducción

El modo de conducción discontinuo es más simple que el modo de conducción crítico, ya que puede operar a una frecuencia constante. Sin embargo, el MCD tiene la desventaja, con respecto al MCCr y al MCC, de obtener picos de corriente muy altos, sin ninguna ventaja en el rendimiento. Por esta razón, es más común hacer el diseño en modo de conducción crítico que en modo de conducción discontinuo.

El MCCr se puede considerar un caso especial del MCC, donde la operación se controla para permanecer en el límite entre MCC y MCD. El MCCr controla la corriente de la bobina para iniciar el ciclo de conmutación en el momento en el que la corriente pasa por 0. Las ecuaciones de la etapa de potencia y la función de transferencia del MCCr son las mismas que las del MCC.

Las principales diferencias entre ambos modos se relacionan con el rizado de la corriente y la frecuencia de conmutación, que afecta a la corriente eficaz, a las pérdidas de conmutación y al diseño del filtro.

El MCC necesita una bobina de filtro más grande que el MCCr. El rizado de corriente por la bobina a plena carga en modo de conducción continuo está en un rango entre 20% y 40% de la corriente media de entrada. Gracias a esto se consiguen algunas ventajas:

- Los picos de corriente son bajos y la corriente eficaz se reduce en comparación con el MCCr y con ella las pérdidas de conducción.
- Las pérdidas en el encendido son menores debido al apagado en la corriente máxima.
- El rizado de corriente a alta frecuencia, al ser suavizado con el filtro EMI es mucho menor en amplitud.

Por otro lado, se encuentran las pérdidas de encendido del MOSFET. Estas pueden empeorar por las pérdidas de recuperación inversa del diodo, por lo que se necesitan cargas de recuperación inversa muy pequeñas o nulas, que se pueden encontrar con los modelos diodos ultra-fast o silicon carbide schottky.

Como conclusión se puede decir que en las aplicaciones de baja potencia, el convertidor elevador en modo de conducción crítico tiene ventajas en el ahorro de energía y en la mejora de la densidad de potencia. Esta ventaja puede extenderse a los rangos de potencia media. Sin embargo, en algunos niveles medios de potencia con filtros bajos y altos picos de corriente estas ventajas se vuelven desventajas. En estos casos, el modo de conducción continuo empieza a ser la mejor opción, además de para las aplicaciones de alta potencia. Esto se puede ver en la siguiente tabla:

| | Potencia/método | Aplicaciones |
|------|---|--|
| MCC | Potencia media y alta Gran rizado de corriente Circuitería simple | Ordenadores de mesa, Televisores de plasma |
| MCCr | Potencia baja (<300W) Gran rizado de corriente Circuitería simple | Televisores LCD (cristal líquido, CCFL/LED) |

Tabla 4: Comparación modos de conducción

1.3. Objetivos

El principal objetivo de este Trabajo de Fin de Grado es la necesidad actual de conseguir un uso más eficiente de la red eléctrica y además, poder reducir la circulación de armónicos que sufre. Esto se va a conseguir mediante el diseño de un *Corrector del Factor de Potencia multifase operando en Modo de Conducción Continuo*.

Los objetivos que se pretenden alcanzar con la realización de este trabajo son los siguientes:

- Aprender cómo y para qué se hacen los circuitos del Corrector del Factor de Potencia.
- Entender y saber cuál es el funcionamiento del Corrector del Factor de Potencia completo
- Aprender para qué sirve el uso de convertidores multifase.
- Análisis del circuito final incluyendo la etapa de potencia y la etapa de control.
- Diseñar la etapa de control mediante SmartCtrl.
- Simular el Corrector del Factor de Potencia en PSIM.

1.4. Breve descripción de la solución propuesta

En este apartado se va a mostrar una breve descripción de la solución que se propone en este trabajo para la Corrección del Factor de Potencia.

El diseño que se va a desarrollar va a ser un Corrector del Factor de Potencia con tres convertidores elevadores en paralelo operando en modo de conducción continuo. Cada convertidor elevador se puede separar en dos etapas; en primer lugar, se hace referencia a la etapa de potencia que es la que engloba al convertidor elevador, y en segundo lugar,

tenemos la etapa de control de dicho convertidor. En la siguiente figura se puede observar cómo están diferenciadas ambas etapas.

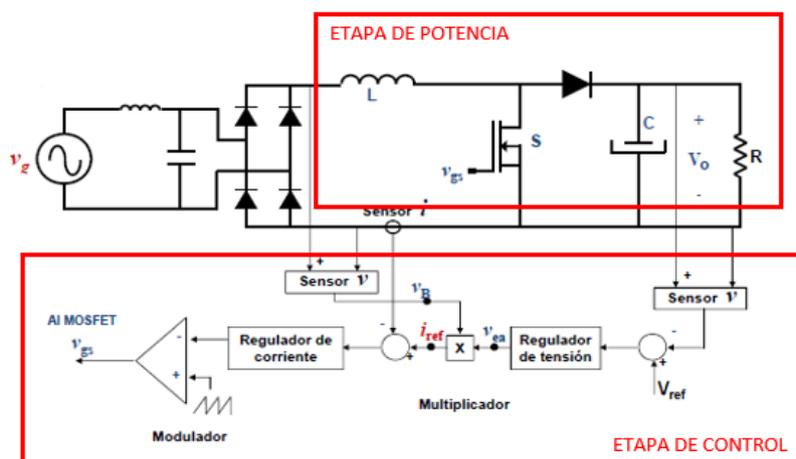


Figura 1. 21: Etapa de potencia y etapa de control del CFP

La tecnología “interleaving” o “entrelazado” consiste en poner varios convertidores idénticos en paralelo con señales de control sincronizadas a la misma frecuencia pero desfasadas uniformemente a lo largo del período de conmutación. El desplazamiento de las fases de las corrientes de cada rama ocasiona que en las corrientes de entrada y de salida del circuito global se produzca una cancelación de armónicos a la frecuencia de conmutación bastante amplia, lo que lleva a la reducción de las amplitudes del rizado en estas corrientes y en la tensión de salida. En la figura 1.22 se puede observar nuestro diseño con tres elevadores en paralelo:

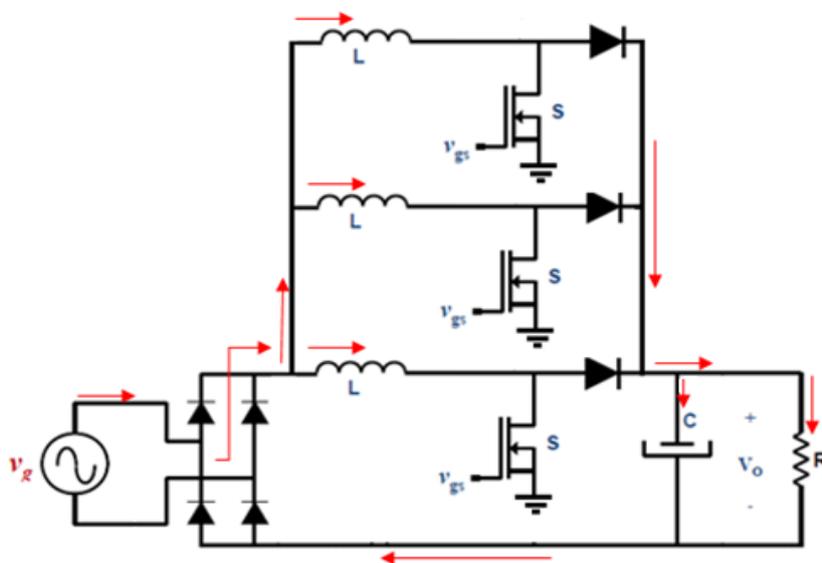


Figura 1. 22: Diseño del CFP con tres ramas en paralelo

Aplicando esta técnica se obtiene una frecuencia de rizado de entrada y salida multiplicada por “N”, siendo “N” el número de convertidores en paralelo puestos. Gracias al aumento de esta frecuencia se pueden cumplir las especificaciones de rizados dadas en los diseños propuestos con menores valores de capacidad de salida y de inductancia para la frecuencia dada. Dicho de otra manera, se podrían cumplir las especificaciones con los

mismos valores de capacidad e inductancia que si hubiera un solo convertidor, pero para frecuencias de conmutación menores, lo que conlleva algunas ventajas.

Por otro lado, la conexión de “N” convertidores en paralelo construidos lo más idénticos posible, permite distribuir la potencia nominal entre ellos, bajando las pérdidas. La disminución de la corriente que va por cada convertidor permite tener dispositivos de menor potencia y por lo tanto el diseño de los inductores también es más favorable.

Por último, al tener varios convertidores, el número de dispositivos o componentes utilizados en el diseño es mayor pero proporciona una disminución del tamaño y por lo tanto del precio de cada uno de ellos. [20]

Considerando “N” el número de ramas o convertidores idénticos conectados en paralelo y “f” la frecuencia de conmutación de dichos convertidores, podemos encontrar las siguientes ventajas utilizando esta técnica:

- Realizando el interleaving con un desfase de “ $2\pi/N$ ” entre cada rama, la frecuencia de rizado de la corriente de salida del sistema es “ $f \cdot N$ ”, lo que permite disminuir el tamaño de los componentes del filtro de salida.
- Para una frecuencia “f” de rizado de salida, la frecuencia de conmutación de cada fase puede ser reducida a “ f/N ” con la reducción de pérdidas de conmutación que esto conlleva.
- La amplitud del rizado de la corriente de salida se reduce en un factor de “ $1/N$ ”.
- Las corrientes que circulan por cada rama se reducen en un factor de “ $1/N$ ”, por lo que los componentes de conmutación son menores y se reducen las pérdidas de conducción.

Por todo esto, y sabiendo que la técnica de interleaving nos lleva a tener una mayor eficiencia de la energía, menores pérdidas y menores costes de los componentes, en este trabajo se va a desarrollar un Corrector del Factor de Potencia con tres convertidores elevadores en paralelo utilizando dicha tecnología. [20]

1.5.Aplicaciones

Este tipo de Correctores del Factor de Potencia tiene aplicaciones en bastantes ámbitos. A continuación se muestran algunos de ellos y sus aplicaciones:

- Medicina: las fuentes de alimentación médicas exigen altos estándares de seguridad y calidad. Como ejemplo tenemos: máquinas de rayos X, escáneres, equipos de diagnóstico clínico, equipos de diálisis, tratamiento y regeneración de piel, tratamiento para el cáncer, equipos de crioterapia, etc.
- Industria: láseres industriales, instrumento óptico de inspección, microscopios electrónicos, impresoras, cortadoras industriales, etc.
- Comunicaciones: equipos de telefonía, red eléctrica de transporte, etc.
- Militar: sistemas de radar, adquisición de datos, equipos de comunicaciones, equipos de pruebas y medidas.
- Otras aplicaciones: generación fotovoltaica, adaptadores de ordenadores, ordenadores de mesa, televisores de cristal líquido (LCD).





Capítulo 2: Diseño del Corrector del Factor de Potencia

| | | |
|----------|--|----|
| 2. | Diseño del Corrector del Factor de Potencia..... | 25 |
| 2.1. | Etapa de potencia | 25 |
| 2.2. | Fuente universal | 26 |
| 2.3. | Especificaciones de diseño | 27 |
| 2.3.1. | Bobina..... | 28 |
| 2.3.1.1. | Pérdidas en el cobre de la bobina | 31 |
| 2.3.1.2. | Pérdidas en el núcleo de la bobina | 31 |
| 2.3.2. | Puente rectificador..... | 33 |
| 2.3.3. | MOSFET | 34 |
| 2.3.4. | Diodo | 37 |
| 2.3.5. | Condensador de salida | 39 |
| 2.4. | Análisis de pérdidas totales..... | 40 |

2. Diseño del Corrector del Factor de Potencia

En este capítulo se va a desarrollar el diseño de la etapa de potencia del Corrector del Factor de Potencia. En primer lugar, se va a explicar la estructura de la etapa de potencia y el circuito que vamos a diseñar. En segundo lugar, se explicará un apartado sobre la fuente universal en el que se podrá desarrollar por qué es necesario utilizar dos transformaciones de corriente en nuestro diseño: transformación CA/CC y transformación CC/CC. A continuación, proponen unas especificaciones de diseño que se tendrán que utilizar para implementar el CFP. Con dichas especificaciones se diseñarán todos los componentes que se van a utilizar y, por otro lado, se calcularán las pérdidas que proporciona cada componente. Por último, habrá un apartado en el que se concluirá con tablas y gráficas qué componentes proporcionan mayores y menores pérdidas.

2.1. Etapa de potencia

En este apartado se va a desarrollar el circuito de la etapa de potencia. Este circuito se caracteriza por pasar la corriente alterna a corriente continua mediante un puente rectificador (CA/CC) y tres convertidores elevadores (CC/CC). Por esto, se puede decir que se trata de un circuito CA/CC.

La tensión de entrada es alterna y puede variar dentro de un rango específico (fuente universal). La tensión de salida no debe cambiar, siempre y cuando se encuentre dentro del rango de tensión de entrada especificado. El circuito Corrector del Factor de Potencia empleado para la etapa de potencia es el que se observa en la Figura 2.1.

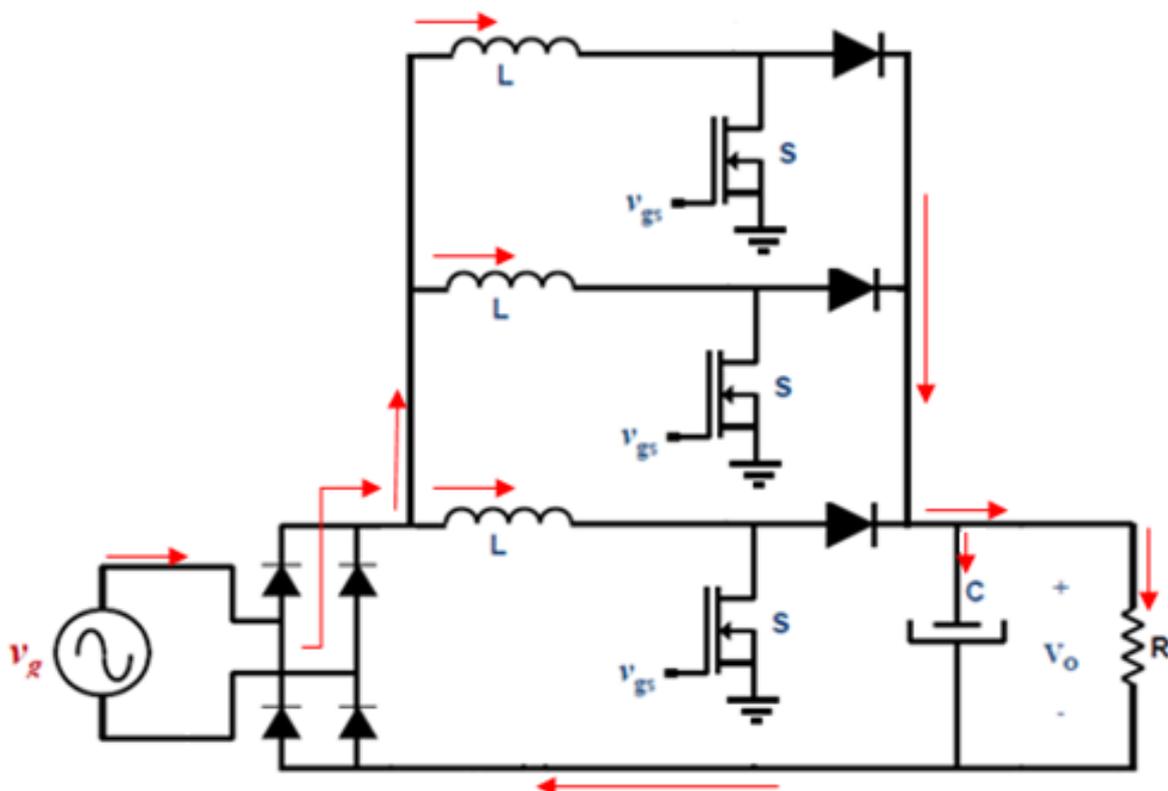


Figura 2.1: Circuito Corrector del Factor de Potencia con interleaving

2.2. Fuente universal

La mayoría de los sistemas de alimentación tienen como fuente primaria de energía la red de distribución de corriente alterna que debe sufrir dos transformaciones energéticas; una transformación CA/CC y otra transformación CC/CC.

La transformación CA/CC es una etapa sencilla compuesta únicamente por un puente rectificador de onda completa. Este esquema provoca en la red una alimentación con una forma de onda pulsante. Por todo esto, el factor de potencia es bajo (entre 0.6 y 0.8) y la distorsión armónica bastante alta (puede superar el 100%).

En la figura 2.2 se puede observar el circuito del puente rectificador de diodos.

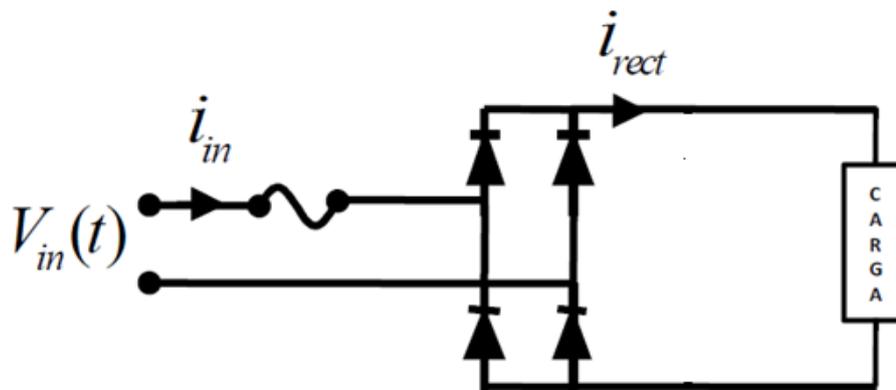


Figura 2.2: Puente rectificador

La transformación CC/CC es, por lo general, la más complicada, ya que es la encargada de garantizar una tensión de salida constante y adecuada al valor de diseño.

Para poner la etapa de transformación CC/CC seguida de este puente rectificador y que se consiga corregir el factor de potencia, se tiene que operar de tal modo que el puente de diodos vea a los convertidores CC/CC como una carga resistiva. Esto se puede observar en la figura 2.3.

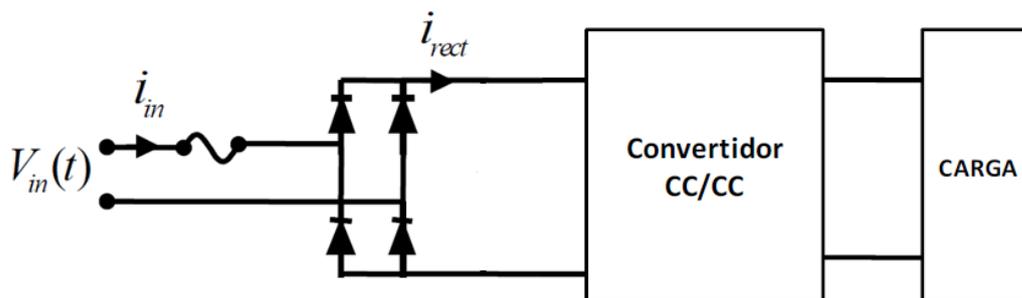


Figura 2.3: transformación CA/CC seguida de transformación CC/CC

Por otro lado, se puede decir que con la utilización de las fuentes universales se produce un aumento del uso de circuitos electrónicos de potencia y, por lo tanto, de la existencia de cargas electrónicas conectadas a la red de distribución eléctrica. Debido al contenido armónico de los circuitos electrónicos se pueden causar numerosos problemas en la red de distribución eléctrica. Esta distorsión armónica tiene dos efectos importantes:

- Los armónicos de la corriente de entrada producen una distorsión en la tensión debido a la impedancia finita de la fuente de potencia. Esta tensión distorsionada contribuye a la emisión conducida en forma de interferencia electromagnética (EMI).
- Las componentes armónicas de la corriente no están emparejadas con las componentes de tensión y, por lo tanto, no producen una potencia activa (potencia utilizable).

2.3. Especificaciones de diseño

A continuación se muestra una tabla en la que se muestran las especificaciones de la etapa de potencia del Corrector del Factor de Potencia. Estos datos son los que se usarán más adelante para calcular el valor de los componentes y de las pérdidas. Todas las pérdidas se calcularán en base al voltaje mínimo ya que es el peor caso de diseño.

| | |
|-----------------------------------|---------------------------|
| Voltaje de entrada | 85-265 Vac 50Hz |
| Voltaje de salida | 400 V |
| Potencia de salida | 3000 W |
| Frecuencia de conmutación | 100 kHz |
| Rizado de corriente por la bobina | 20% |
| Rizado del voltaje de salida | 10 V_{p-p} |
| Tiempo Hold-up | 10ms @ $V_{o,min} = 340V$ |

Tabla 5: Especificaciones de diseño

Para calcular los componentes y las pérdidas de nuestro diseño se utiliza el siguiente circuito y se multiplicarán por tres las pérdidas de la bobina, el MOSFET y el diodo, ya que nuestro trabajo se basa en un Corrector del Factor de Potencia con tres elevadores en paralelo.

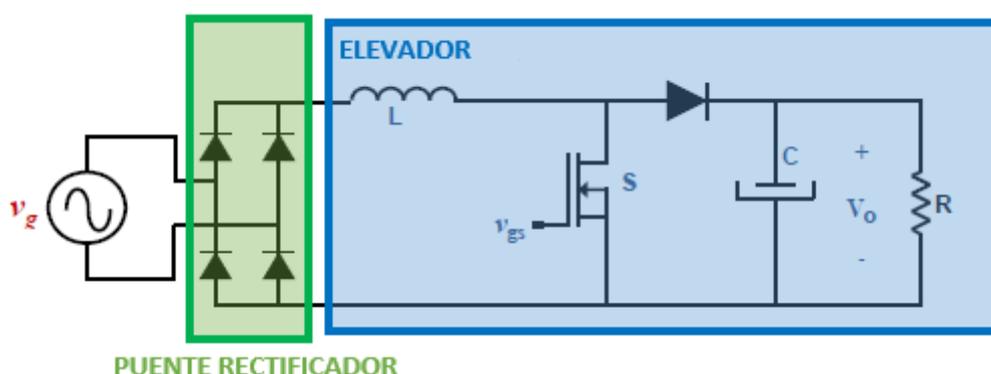


Figura 2.4: bloque esquemático de la etapa de potencia con el puente rectificador incluido

2.3.1. Bobina

Estas bobinas tienen típicamente un solo devanado y una permeabilidad del 30% o menos. En estas circunstancias, puede ser deseable optimizar la configuración de la bobina, con el fin de cumplir el requisito del alto factor de potencia en un rango amplio de corriente de entrada. Muchos controles del Corrector del Factor de Potencia usan un solo lazo de corriente que puede proporcionar un buen rendimiento mientras está operando en Modo de Conducción Continuo. Cuando el voltaje de entrada es bajo no hay problema, pero cuando empieza a aumentar (entre 176V y 265V), la corriente es mucho más baja y empiezan los problemas con la bobina.

Si se utiliza un valor de inductancia nominal estable, con voltajes de entrada bajos funciona bien, pero al poner en la entrada voltajes más altos, entra en modo de conducción discontinuo, baja el factor de potencia y aumenta el EMI.

Una bobina de Choque puede cambiar el valor de la bobina en función del voltaje de entrada, por lo que pueden abordar este tipo de diseños haciendo que la inductancia se eleve cuando bajamos la tensión, es decir, cuando la carga es más ligera. [15]

El valor de la bobina se puede calcular de la siguiente forma:

$$L = \frac{1}{\%Ripple} \cdot \frac{V_{ac,min}^2}{P_o} \cdot \left(1 - \frac{\sqrt{2} \cdot V_{ac,min}}{V_o}\right) \cdot T \quad (2.1) [15]$$

$$L = \frac{1}{0.2} \cdot \frac{(85 \cdot \sqrt{2})^2}{3000} \cdot \left(1 - \frac{\sqrt{2} \cdot (85 \cdot \sqrt{2})}{400}\right) \cdot \frac{1}{100 \cdot 10^3} \quad (2.2)$$

$$L = 1.385 \cdot 10^{-4} H = 138.5 \mu H \quad (2.3)$$

Con una bobina tan pequeña el convertidor entra en modo de conducción discontinuo al aumentar la tensión de entrada. Por esto, se debe calcular la bobina por otro método.

En primer lugar, se debe calcular el ciclo de trabajo.

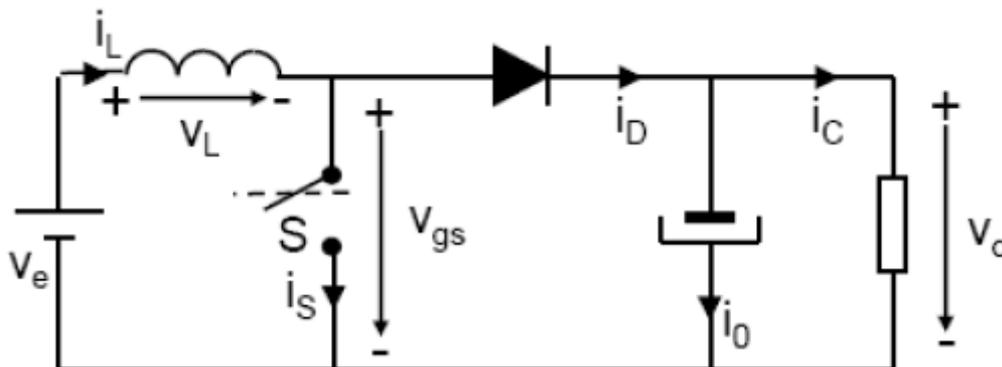


Figura 2.5: Convertidor elevador

- t_{on} : es el momento en el que el interruptor del MOSFET se cierra, por lo que toda la corriente pasa únicamente por la bobina hacia el MOSFET y acaba su camino en la fuente de entrada. El diodo quedaría abierto y la carga se alimentaría con la tensión que le proporciona el condensador.

$$V_L = (V_e - 0) \cdot d \cdot T \quad (2.4)$$

- t_{off} : es el momento en el que el interruptor del MOSFET se abre, por lo que la corriente ya no puede pasar por ahí y el diodo se pondría a conducir. La corriente pasaría por la carga y a cargar el condensador y acabaría su camino en la fuente de entrada.

$$V_L = (V_e - V_o) \cdot (1 - d) \cdot T \quad (2.5)$$

Por lo tanto:

$$(V_e - 0) \cdot d \cdot T = (-V_e + V_o) \cdot (1 - d) \cdot T \quad (2.6)$$

$$V_e \cdot d = -V_e + V_e \cdot d + V_o - V_o \cdot d \quad (2.7)$$

$$V_e = V_o - V_o \cdot d \quad (2.8)$$

$$V_o = \frac{1}{1 - d} \cdot V_e \quad (2.9)$$

Y, con esto, ya se puede obtener el ciclo de trabajo:

$$d = \frac{V_o - V_e}{V_o} \quad (2.10)$$

Con la siguiente expresión del rizado de la bobina y con el ciclo de trabajo se obtiene la expresión para calcular la bobina.

$$\Delta i_L = \frac{V_e \cdot d \cdot T}{L} = \left(\frac{V_e \cdot \frac{(V_e - V_o)}{V_o}}{L \cdot f_{sw}} \right) = \frac{T}{L} \cdot V_e \cdot \left(1 - \frac{V_e}{V_o} \right) = \quad (2.11)$$

$$\Delta i_L = \frac{T}{L} \cdot V_g \cdot \text{sen } wt \cdot \left[1 - \frac{V_g}{V_o} \cdot \text{sen } wt \right] \quad (2.12)$$

Para calcular la bobina se utiliza la siguiente expresión:

$$L = \frac{T}{\Delta i_L} \cdot V_g \cdot \text{sen } wt \cdot \left[1 - \frac{V_g}{V_o} \cdot \text{sen } wt \right] \quad (2.13)$$

Para poder utilizar la expresión anterior hay que saber el valor de wt . Este valor se puede calcular obteniendo la variación de la corriente en el tiempo mediante su derivada:

$$\Delta i_L = \frac{T}{L} \cdot V_g \cdot \text{sen } wt \cdot \left[1 - \frac{V_g}{V_o} \cdot \text{sen } wt \right] \quad (2.14)$$

$$\frac{di_L}{dt} = \frac{d}{dwt} \left[\frac{T}{L} \cdot V_g \cdot \text{sen } wt \cdot \left[1 - \frac{V_g}{V_o} \cdot \text{sen } wt \right] \right] \quad (2.15)$$

$$wt = \frac{\pi}{2}; \quad wt = -\frac{\pi}{2}; \quad wt = \sin^{-1} \frac{V_o}{2 \cdot V_g} \quad (2.16)$$

Como el valor $\frac{V_o}{2 \cdot V_g}$ es mayor que 1, no se puede sacar el valor de wt con esa solución, por lo que se puede sacar la conclusión de que el mayor rizado de la corriente por la bobina se encuentra en $\frac{\pi}{2}$ y en $-\frac{\pi}{2}$.

Por otro lado, se necesita obtener el rizado de la corriente por la bobina. Para esto se calcula la corriente por la bobina máxima y la corriente por la bobina mínima y se hace su diferencia. Esto será el rizado por la bobina. Para calcular ambos valores se utilizará el caso más desfavorable, es decir, la tensión de entrada mínima.

$$I_{L,max} = \frac{\sqrt{2} \cdot P_o}{V_{ac,min}} \cdot \left(1 + \frac{\%Ripple}{2} \right) = \frac{\sqrt{2} \cdot 1000}{85 \cdot \sqrt{2}} \cdot \left(1 + \frac{0.2}{2} \right) = 12.94A \quad (2.17)$$

$$I_{L,min} = \frac{\sqrt{2} \cdot P_o}{V_{ac,min}} \cdot \left(1 - \frac{\%Ripple}{2} \right) = \frac{\sqrt{2} \cdot 1000}{85 \cdot \sqrt{2}} \cdot \left(1 - \frac{0.2}{2} \right) = 10.588A \quad (2.18)$$

$$\Delta i_L = I_{L,max} - I_{L,min} = 12.94 - 10.588 = 2.35A \quad (2.19)$$

Con todo esto ya se puede obtener el valor de la bobina.

$$L = \frac{T}{\Delta i_L} \cdot V_g \cdot \text{sen } wt \cdot \left[1 - \frac{V_g}{V_o} \cdot \text{sen } wt \right] \quad (2.20)$$

$$L = \frac{1/100 \cdot 10^3}{2.35} \cdot (85 \cdot \sqrt{2}) \cdot \left[1 - \frac{85 \cdot \sqrt{2}}{400} \right] = 3.578 \cdot 10^{-4} = 357.8 \mu H \quad (2.21)$$

Para realizar nuestro diseño se utilizará una bobina Kool M μ con núcleo magnético y una permeabilidad de 60 μ . Esto consiste en dos toroides “Kool M μ ” 77083A7 apilados, con 64 vueltas de 1.15mm de alambre de cobre, cuya resistencia es alrededor de 70m Ω y el rango de inductancia desde 680 μ H hasta 165 μ H.

2.3.1.1. Pérdidas en el cobre de la bobina

La corriente eficaz por la bobina y las pérdidas en el cobre correspondientes se calculan de la siguiente forma. Cabe decir que se utiliza una potencia de 1000A ya que por cada bobina va un tercio de la potencia tota

$$I_{L,rms} \cong \frac{P_o}{V_{ac,min}} = \frac{1000}{85} = 11.76A \quad (2.22) [15]$$

$$P_{L,cond} = I_{L,rms}^2 \cdot DCR = 11.76^2 \cdot 0.07 = 9.68W \quad (2.23) [15]$$

2.3.1.2. Pérdidas en el núcleo de la bobina

Las pérdidas en el núcleo de la bobina se pueden calcular por distintos métodos.

Cuando la entrada de tensión es baja, las pérdidas en el núcleo se pueden representar mediante una forma de onda sinusoidal, por lo tanto, el método más simple y más preciso para estimar las pérdidas medias del núcleo es calcular las pérdidas medias pico a pico en el núcleo y luego multiplicarla por $2/\pi$.

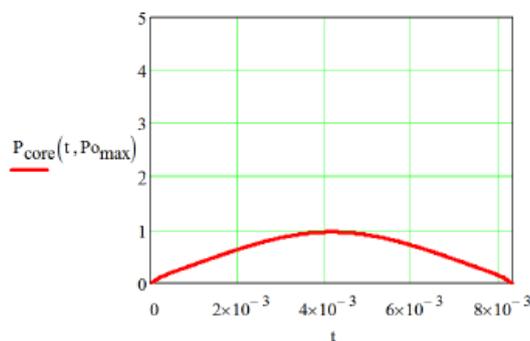


Figura 2.6: Forma de onda de las pérdidas en el núcleo con entrada de tensión baja

Cuando la entrada de tensión es alta, las pérdidas en el núcleo ya no tienen esa forma de onda sinusoidal, por lo que no se puede usar el método explicado anteriormente y se necesita modelar la pérdida del núcleo como una función de tiempo y después integrarlo para obtener el promedio de pérdidas.

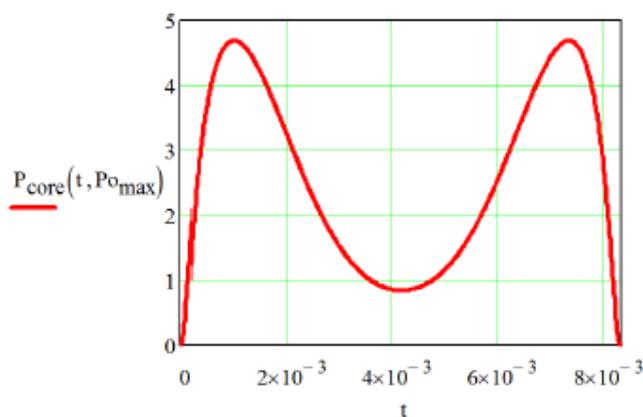


Figura 2.7: Forma de onda de las pérdidas en el núcleo con entrada de tensión alta

Como el peor caso es cuando la entrada de tensión es baja, se calcularán las pérdidas en el núcleo de la bobina mediante el primer método.

Lo primero que se tiene que calcular será la corriente mínima y la corriente máxima de la bobina y la fuerza magnética (H) asociada a esta corriente. Con esto, se utilizará la ecuación ajustada del material magnético de la bobina para calcular el flujo magnético mínimo y máximo (B) que se crea. Este flujo se puede utilizar para calcular las pérdidas en el núcleo mediante el uso de otra ecuación ajustada. [15]

Los datos que se necesitan utilizar del datasheet de la bobina son:

$$\text{Path length} \rightarrow l_e = 98.4\text{mm}$$

$$\text{Cross section área} \rightarrow A_e = 2 \cdot 107\text{mm}^2$$

$$\text{Volumen} \rightarrow V_e = 2 \cdot 10600\text{mm}^3$$

Se recuerdan los cálculos de las corrientes mínima y máxima por la bobina que están calculadas en el apartado 2.3.1.

$$I_{Lmin} = \frac{\sqrt{2} \cdot P_o}{V_{ac,min}} \cdot \left(1 - \frac{\%Ripple}{2}\right) = 10.588\text{A} \quad (2.24) [15]$$

$$I_{L,max} = \frac{\sqrt{2} \cdot P_o}{V_{ac,min}} \cdot \left(1 + \frac{\%Ripple}{2}\right) = 12.94\text{A} \quad (2.25) [15]$$

- Se calculan la fuerza magnética mínima y máxima asociada a cada corriente:

$$H_{min} = \frac{0.4 \cdot \pi \cdot N \cdot I_{L,min}}{l_e(\text{in cm})} = \frac{0.4 \cdot \pi \cdot 64 \cdot 10.588}{94.4/10} = 90.2 \text{ Oersteds} \quad (2.26) [15]$$

$$H_{max} = \frac{0.4 \cdot \pi \cdot N \cdot I_{L,max}}{l_e(\text{in cm})} = \frac{0.4 \cdot \pi \cdot 64 \cdot 12.94}{94.4/10} = 110.24 \text{ Oersteds} \quad (2.27) [15]$$

- Se calculan el flujo magnético mínimo y máximo:

La densidad de flujo para el material utilizado es:

$$B = \left(\frac{a + b \cdot H + c \cdot H^2}{a + d \cdot H + e \cdot H^2}\right)^x \quad (2.28) [15]$$

$$\text{donde } a = 1.658 \cdot 10^{-2}; b = 1.831 \cdot 10^{-3}; c = 4.621 \cdot 10^{-3};$$

$$d = 4.7 \cdot 10^{-3}; e = 3.833 \cdot 10^{-5}; x = 0.5$$

$$B_{min} = \left(\frac{a + b \cdot H_{min} + c \cdot H_{min}^2}{a + d \cdot H_{min} + e \cdot H_{min}^2}\right)^x = 7.086 \text{ kGauss} \quad (2.29)$$

$$B_{max} = \left(\frac{a + b \cdot H_{max} + c \cdot H_{max}^2}{a + d \cdot H_{max} + e \cdot H_{max}^2} \right)^x = 7.506 \text{ kGauss} \quad (2.30)$$

- El flujo magnético de pico es:

$$\Delta B = \frac{B_{max} - B_{min}}{2} = 0.21 \text{ kGauss} \quad (2.31) [15]$$

Y con esto ya se pueden obtener las pérdidas:

- Las pérdidas de pico en el núcleo son:

$$P_{core,pk} = \Delta B^2 \cdot \left(\frac{f}{10^3} \right)^{1.46} \cdot V_e \cdot 10^{-6} \quad (2.32) [15]$$

$$P_{core,pk} = 0.21^2 \cdot \left(\frac{100 \cdot 10^3}{10^3} \right)^{1.46} \cdot 2 \cdot 10600 \cdot 10^{-6} = 0.7776 \text{ W} \quad (2.33)$$

- Las pérdidas medias en el núcleo son:

$$P_{core,av} = P_{core,pk} \cdot \frac{2}{\pi} = 0.7776 \cdot \frac{2}{\pi} = 0.495 \text{ W} \quad (2.34)$$

Las pérdidas totales en la bobina será la suma de ambas:

$$P_{L,total} = P_{L,cond} + P_{L,core,av} = 9.68 + 0.495 = 10.175 \text{ W} \quad (2.35)$$

Como nuestro Corrector del Factor de Potencia tiene tres ramas y en este caso solo se está calculando una, se deben multiplicar las pérdidas de una bobina por tres, ya que hay tres bobinas.

$$P'_{L,total} = P_{L,total} \cdot 3 = 30.525 \text{ W} \quad (2.36)$$

2.3.2. Puente rectificador

Usar un puente de corriente puede reducir la caída de tensión directa V_f , que reduce la potencia total de disipación lo que incrementa el coste. También se pueden usar dos puentes en paralelo para distribuir la disipación térmica.

Como los componentes utilizados son modernos, el puente rectificador generalmente tiene pérdidas más altas para la etapa del CFP. En este diseño usaremos 2 GSIB2580 en paralelo. [15]

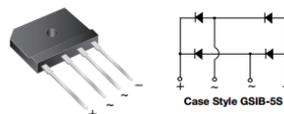


Figura 2.8: Tipo de puente rectificador usado. GSIB2580

Las pérdidas totales de este componente se calculan con la corriente de entrada media:

$$I_{average} = \frac{2}{\pi} \cdot \frac{\sqrt{2} \cdot P_o}{V_{ac,min}} = \frac{2}{\pi} \cdot \frac{\sqrt{2} \cdot 3000}{85 \cdot \sqrt{2}} = 22.46A \quad (2.37) [15]$$

$$P_{bridge} = 2 \cdot I_{bridge} \cdot V_{f,bridge} = 2 \cdot 22.46 \cdot 1 = 44.94W \quad (2.38)$$

2.3.3. MOSFET

Los MOSFET de alta tensión tienen varias familias basadas en las diferentes tecnologías. Para seleccionar el MOSFET más adecuado entre ellos, se debe tener en cuenta las siguientes consideraciones:

- Rápido encendido y apagado para reducir las pérdidas en conmutación.
- Baja capacidad de salida C_{oss} , para disminuir la energía de conmutación y aumentar la eficiencia de carga ligera.
- Tensión fuente-drenador de ruptura, $V_{BR,DSS}$, para manejar picos y limitaciones
- Baja resistencia térmica $R_{th,JC}$.
- La velocidad de conmutación del diodo y la carga de recuperación inversa no son importantes, ya que el diodo nunca conduce en MCC del convertidor elevador.

En nuestro diseño se utilizará un MOSFET de la familia CoolMOSTMC7. Se utiliza la C7 porque la carga total de puerta Q_g , es un tercio menor que en C6 y dos tercios menor que en CP. Además, la carga puerta-drenador Q_{gd} , tiene una longitud más corta en la meseta Miller que las demás generaciones, como se puede ver en la línea verde de la figura 2.9. Todo esto muestra una mejora en las pérdidas de conmutación del MOSFET. [15]

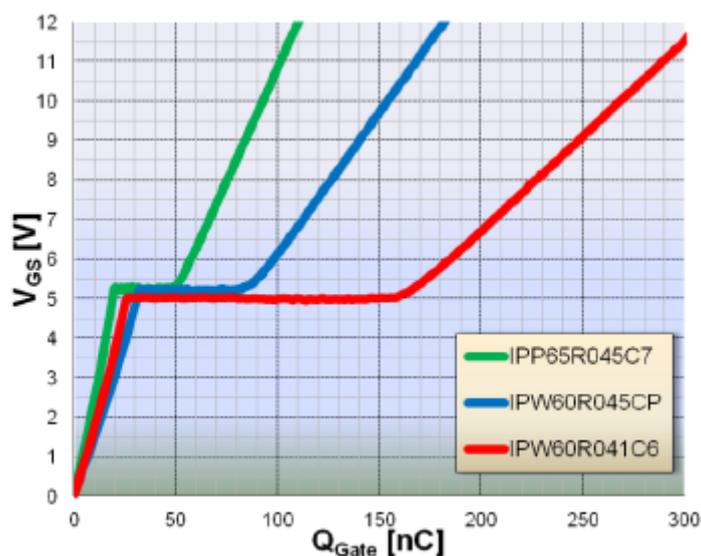


Figura 2.9: Gráfica de la carga de puerta respecto de la tensión de puerta del MOSFET

Para elegir el MOSFET que se va a utilizar dentro de la familia CoolMOS, se decidirá por la resistencia $R_{DS,on}$. Se buscará el equilibrio entre las pérdidas de conmutación y las pérdidas de conducción del dispositivo en un punto de carga.

El MOSFET que se va a utilizar para nuestro diseño es el IPW65R045C7 que, mirando su datasheet, se puede observar que tiene una resistencia $R_{DS,on}$ de 45mΩ.

Una vez elegido el dispositivo que se va a utilizar, ya se pueden calcular las pérdidas de conducción y las pérdidas de conmutación.

- Pérdidas de conducción:

En primer lugar, hay que sacar la corriente eficaz del MOSFET:

$$I_{S,rms} = \frac{P_o}{V_{ac,min}} \cdot \sqrt{1 - \frac{8 \cdot \sqrt{2} \cdot V_{ac,min}}{3 \cdot \pi \cdot V_o}} \quad (2.39)$$

$$I_{S,rms} = \frac{1000}{85 \cdot \sqrt{2}} \cdot \sqrt{1 - \frac{8 \cdot \sqrt{2} \cdot (85 \cdot \sqrt{2})}{3 \cdot \pi \cdot 400}} = 6.65A \quad (2.40)$$

Con esta corriente ya se pueden calcular las pérdidas de conducción:

$$P_{S,cond} = I_{S,rms}^2 \cdot R_{on(100^\circ C)} = 6.65^2 \cdot (0.045 \cdot 1.8) = 3.582W \quad (2.41)$$

$$\text{donde } R_{on(100^\circ C)} = R_{on(25^\circ C)} \cdot 1.8 \quad (2.42)$$

- Pérdidas de conmutación:

Los cálculos se basan en el tiempo de conmutación del MOSFET, donde el área triangular entre la corriente y la tensión cambia en referencia a las pérdidas de conmutación.

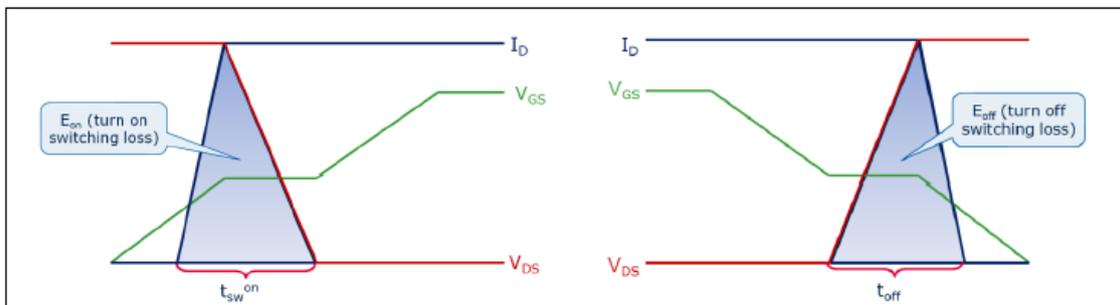


Figura 2.10: Pérdidas de encendido y apagado del MOSFET

En primer lugar, se calcula la corriente media de entrada:

$$I_{L,avg} = \frac{P_o}{V_{ac,min}} \cdot \frac{2 \cdot \sqrt{2}}{\pi} = \frac{1000}{85 \cdot \sqrt{2}} \cdot \frac{2 \cdot \sqrt{2}}{\pi} = 7.4896A \quad (2.43)$$

El tiempo de encendido y las pérdidas en el encendido del MOSFET son:

$$t_{on} = C_{iss} \cdot R_g \cdot \ln\left(\frac{V_g - V_{th}}{V_g - V_{pl}}\right) + C_{rss} \cdot R_g \cdot \left(\frac{V_{ds} - V_{pl}}{V_g - V_{pl}}\right) \quad (2.44) [15]$$

$$t_{on} = 4340 \cdot 10^{-12} \cdot 1.8 \cdot \ln\left(\frac{12 - 3.5}{12 - 5.4}\right) + 75 \cdot 10^{-12} \cdot 1.8 \cdot \left(\frac{400 - 5.4}{12 - 5.4}\right) \quad (2.45)$$

$$t_{on} = 10 \cdot 10^{-9}s \quad (2.46)$$

Donde:

$$V_{ds} = V_o = 400V \quad (2.47)$$

$$C_{rss} = \frac{Q_{gd}}{V_{ds}} = \frac{93 \cdot 10^{-9}nC}{400V} = 75 \cdot 10^{-12}F \quad (2.48)$$

$$P_{S,on} = 0.5 \cdot I_{L,avg} \cdot V_o \cdot t_{on} \cdot f \quad (2.49)$$

$$P_{S,on} = 0.5 \cdot 7.4896 \cdot 400 \cdot 10 \cdot 10^{-9} \cdot 100 \cdot 10^3 = 1.4979W \quad (2.50)$$

El tiempo de apagado y las pérdidas en el apagado del MOSFET son:

$$t_{off} = C_{rss} \cdot R_g \cdot \left(\frac{V_{ds} - V_{pl}}{V_{pl}}\right) + C_{iss} \cdot R_g \cdot \ln\left(\frac{V_{pl}}{V_{th}}\right) \quad (2.51) [15]$$

$$t_{off} = 75 \cdot 10^{-12} \cdot 1.8 \cdot \left(\frac{400 - 5.4}{5.4}\right) + 4340 \cdot 10^{-12} \cdot 1.8 \cdot \ln\left(\frac{5.4}{3.5}\right) \quad (2.52)$$

$$t_{off} = 13.3 \cdot 10^{-9}s \quad (2.53)$$

$$P_{S,off} = 0.5 \cdot I_{L,avg} \cdot V_o \cdot t_{off} \cdot f \quad (2.54) [15]$$

$$P_{S,off} = 0.5 \cdot 7.4896 \cdot 400 \cdot 13.3 \cdot 10^{-9} \cdot 100 \cdot 10^3 = 1.99W \quad (2.55)$$

Además en los MOSFET se pueden calcular otras dos pérdidas:

- Pérdidas en la capacidad de salida C_{oss} :

$$P_{S,oss} = E_{oss} \cdot f = 11.7 \cdot 10^{-6} \cdot 100 \cdot 10^3 = 1.17W \quad (2.56) [15]$$

- Pérdidas en la puerta del MOSFET:

$$P_{S,gate} = V_g \cdot Q_g \cdot f = 12 \cdot 93 \cdot 10^{-9} \cdot 100 \cdot 10^3 = 0.11W \quad (2.57) [15]$$

Por lo tanto, las pérdidas totales en el MOSFET son:

$$P_{S,total} = P_{S,on} + P_{S,off} + P_{S,oss} + P_{S,gate} \quad (2.58)$$

$$P_{S,total} = 1.49779 + 1.99 + 1.17 + 0.11 = 4.768W \quad (2.59)$$

Como nuestro Corrector del Factor de Potencia tiene tres ramas y en este caso solo se está calculando una, hay que multiplicar las pérdidas de un MOSFET por tres, ya que hay tres MOSFETS.

$$P'_{S,total} = P_{S,total} \cdot 3 = 14.304W \quad (2.60)$$

2.3.4. Diodo

La selección del diodo es una decisión importante en el diseño del convertidor elevador en modo de conducción continuo. La recuperación inversa del diodo puede ser un problema para las frecuencias altas y para las potencias altas. Además, el ciclo de trabajo de conducción del diodo es muy pequeño y la corriente del forward bastante alta en proporción a la corriente media. Por este motivo, el primer criterio para seleccionar un diodo en MCC es que tenga una recuperación rápida con una carga de recuperación inversa baja, seguido de una corriente del forward alta.

Los diodos de carburo de silicio (SiC) schottky tienen carga capacitiva Q_c , en vez de carga de recuperación inversa Q_{rr} . Las pérdidas de conmutación de estos diodos y el tiempo de recuperación son mucho más bajos que los diodos Silicon ultrafast y su rendimiento está mejorado.

Por otro lado, los diodos SiC permiten el diseño de frecuencias de conmutación más altas y, por lo tanto, se pueden obtener convertidores con potencias más altas.

Las cargas capacitivas de los diodos SiC no solo tienen la ventaja de ser bajas, sino que también son independiente de di/dt , del nivel de corriente y de la temperatura; mientras que los diodos ultrafast tienen una fuerte dependencia de estos parámetros como se puede ver en la siguiente figura.

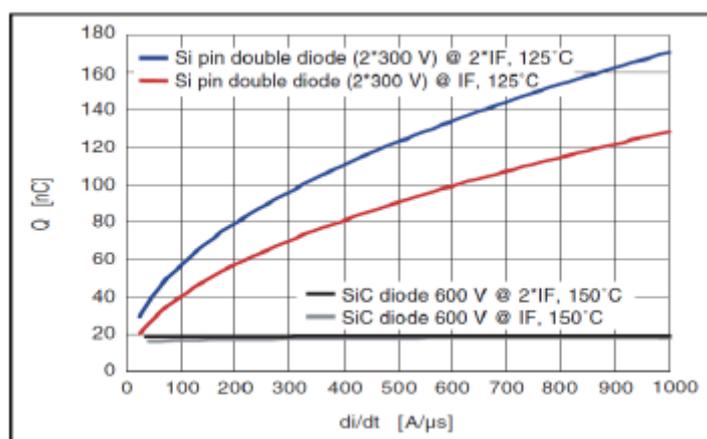


Figura 2.11: Diferencia entre diodos Si y SiC

Las nuevas generaciones de diodos de SiC no son solo dispositivos Schottky, sino que se fusionan dos estructuras ya conocidas: los diodos PN con los diodos schottky y se llaman diodos MPS. Esta nueva estructura combina la baja carga V_f con las características capacitivas de los diodos schottky, la alta capacidad de corriente máxima de los diodos PN evitando, a su vez, la tensión de unión alta de un diodo PN. [15]

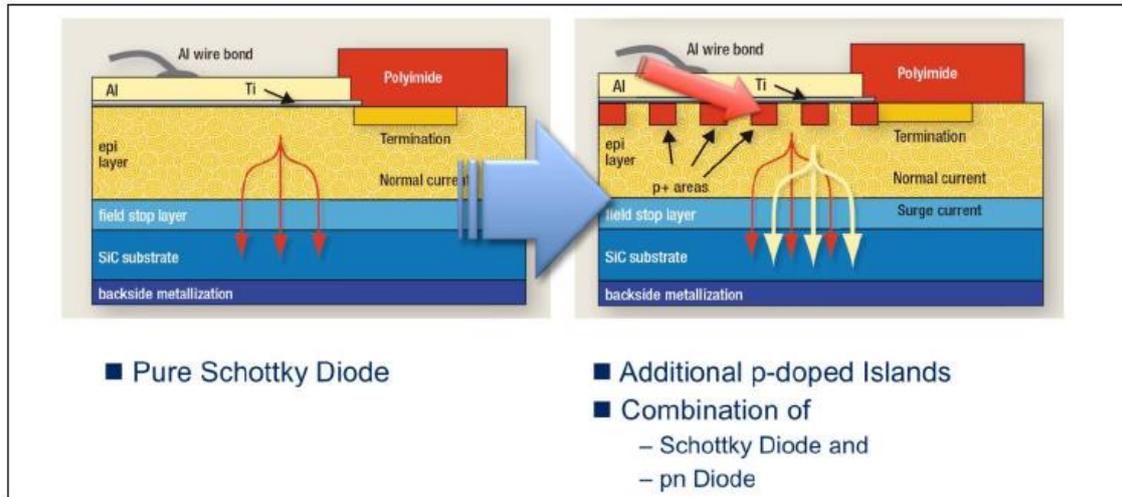


Figura 2.12: Nueva estructura de diodos. Combinación de Schottky y PN

Para el diseño de un convertidor elevador en MCC se recomienda elegir un diodo de 650V SiC Schottky de la generación 5, que incluye una de las últimas tecnologías de Infineon.

En este diseño se va a utilizar el diodo IDH16G65C5. A continuación se van a calcular las pérdidas de este diodo:

- Pérdidas de conducción:

Para calcular estas pérdidas se necesita la corriente media por el diodo.

$$I_{D,avg} = \frac{P_o}{V_o} = \frac{1000}{400} = 2.5A \quad (2.61)$$

Las pérdidas de conducción son:

$$P_{D,cond} = I_{D,avg} \cdot V_{f,diode} = 2.5 \cdot 1.5 = 3.75W \quad (2.62)$$

- Pérdidas de conmutación:

$$P_{D,comm} = 0.5 \cdot V_o \cdot Q_c \cdot f = 0.5 \cdot 400 \cdot 23 \cdot 10^{-9} \cdot 100 \cdot 10^3 = 0.46W \quad (2.63) [15]$$

Por lo tanto, las pérdidas totales del diodo serán:

$$P_{D,total} = P_{D,cond} + P_{D,comm} = 3.75 + 0.46 = 4.21W \quad (2.64)$$

Como nuestro Corrector del Factor de Potencia tiene tres ramas y en este caso solo se está calculando una, hay que multiplicar las pérdidas de un diodo por tres, ya que hay tres diodos.

$$P'_{D,total} = P_{D,total} \cdot 3 = 12.63W \quad (2.65)$$

2.3.5. Condensador de salida

El condensador de salida está dimensionado para satisfacer el tiempo hold-up (10ms) y el rizado de la tensión en frecuencias bajas (10V). El tiempo hold-up se puede definir como el tiempo que el condensador es capaz de mantener la carga alimentada. Imaginamos que, de repente, la red deja de proporcionar tensión al Corrector del Factor de potencia. En este momento la salida del convertidor elevador disminuiría hasta cero. Hay un tiempo en el que el condensador es capaz de proporcionar la tensión necesaria a la carga. Este tiempo es el tiempo de hold-up. Con las siguientes formas de onda se podrá observar mejor:

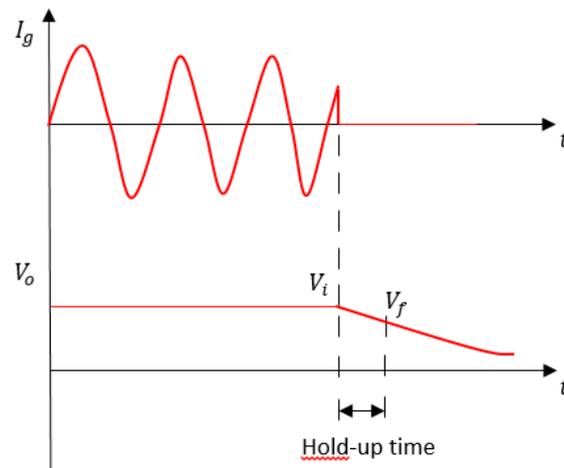


Figura 2.13: Definición tiempo Hold-up de un condensador

Para obtener el valor del condensador solo hay que sacar la ecuación de la energía:

$$P_o \cdot \Delta t = \frac{1}{2} \cdot C \cdot \Delta V^2 \quad (2.66)$$

$$P_o \cdot \Delta t = \frac{1}{2} \cdot C \cdot (V_f^2 - V_i^2) \quad (2.67)$$

$$C = \frac{2 \cdot P_o \cdot \Delta t}{V_f^2 - V_i^2} = 1.35 \cdot 10^{-3} F = 1.35 mF \quad (2.68)$$

En nuestro diseño se utilizará un condensador de 1mF y otro de 330μF en paralelo con factor de disipación DF=0.2, con lo que se pueden obtener las pérdidas de ambos condensadores.

$$ESR = \frac{DF}{2 \cdot \pi \cdot f \cdot C_o} = \frac{0.2}{2 \cdot \pi \cdot 100 \cdot 1.33 \cdot 10^{-3}} = 0.239 \Omega \quad (2.69) [15]$$

La corriente eficaz del condensador a través de la frecuencia de línea 50 Hz se puede calcular con la siguiente ecuación:

$$I_{Co,rms} = \sqrt{\frac{8 \cdot \sqrt{2} \cdot P_o^2}{3 \cdot \pi \cdot V_{ac,min} \cdot V_o} - \frac{P_o^2}{V_o^2}} \quad (2.70) [15]$$

$$I_{Co,rms} = \sqrt{\frac{8 \cdot \sqrt{2} \cdot 3000^2}{3 \cdot \pi \cdot 85 \cdot \sqrt{2} \cdot 400} - \frac{3000^2}{400^2}} = 12.978A \quad (2.71)$$

Las pérdidas del condensador son:

$$P_{Co} = I_{Co,rms}^2 \cdot ESR = 12.978^2 \cdot 0.239 = 40.25W \quad (2.72) [15]$$

2.4. Análisis de pérdidas totales

A continuación se muestra una tabla en la que se recogen las pérdidas de cada componente para la tensión mínima, ya que es la tensión más desfavorable y en la que mayores pérdidas y menor rendimiento vamos a encontrar:

| Componente | Pérdidas [W] |
|----------------------------|--------------|
| Bobina x3 | 30.525 |
| Puente rectificador | 44.94 |
| MOSFET x3 | 14.304 |
| Diodo x3 | 12.63 |
| Condensador | 40.25 |

Tabla 6: Pérdidas totales

En esta tabla se pueden observar las pérdidas de cada componente pero, se tendrá una mejor visión con la gráfica de sectores mostrada en la figura 2.14 en la que se podrá observar el porcentaje de pérdidas que proporciona cada uno.

En esta gráfica se puede observar que el puente rectificador, que soporta los 3000W de potencia, es el que mayores pérdidas proporciona seguido del condensador de salida que también soporta dicha potencia, mientras que los diodos y MOSFETS son los que menos pérdidas proporcionan ya que son diodos de SiC, sin recuperación inversa.



Figura 2.14: Gráfico del porcentaje de pérdidas de cada componente en el CFP

El rendimiento de nuestro CFP para la tensión mínima será:

$$\eta = \frac{3000 - 142.649}{3000} = 0.952$$

Se han calculado las pérdidas y el rendimiento del CFP para otras tensiones de entrada como se puede observar en la siguiente tabla:

| Componente | Pérdidas [W] ($V_{in} = 85V$) | Pérdidas [W] ($V_{in} = 120V$) | Pérdidas [W] ($V_{in} = 200V$) | Pérdidas [W] ($V_{in} = 265V$) |
|----------------------------|------------------------------------|-------------------------------------|-------------------------------------|-------------------------------------|
| Bobina x3 | 30.525 | 14.673 | 6.92 | 3.16 |
| Puente rectificador | 44.94 | 15.915 | 9.5 | 7.2 |
| MOSFET x3 | 14.304 | 5.13 | 3.167 | 2.423 |
| Diodo x3 | 12.63 | 12.63 | 12.63 | 12.63 |
| Condensador | 40.25 | 24.59 | 9.379 | 3.78 |
| Pérdidas totales | 142.649 | 72.94 | 41.596 | 29.193 |

Tabla 7: Tabla de pérdidas

Con esta tabla se puede afirmar que, a mayor tensión de entrada, menores son las pérdidas totales del CFP y, por lo tanto, mayor es su rendimiento. Esto es debido a que cuanto mayor es la tensión que cae en los componentes, menor es la intensidad que va por ellos, por lo que las pérdidas de conducción son menores.

A continuación se muestran dos gráficas en las que se pueden observar las pérdidas totales, las pérdidas en las bobinas y el rendimiento en función de la tensión de entrada. En la primera de ellas se ve cómo las pérdidas disminuyen según aumenta la tensión de entrada, mientras que en la segunda se observa lo contrario, el rendimiento aumenta con el aumento de la tensión de entrada.



Figura 2. 154: Gráfica de pérdidas en función de la tensión de entrada



Figura 2. 156: Gráfica de rendimiento en función de la tensión de entrada





Capítulo 3: Diseño del control del Corrector del Factor de Potencia

| | | |
|----------|---|----|
| 3. | Diseño del control del Corrector del Factor de Potencia | 44 |
| 3.1. | Estructura del control del Corrector del Factor de Potencia | 44 |
| 3.1.1. | Lazo interno de corriente | 45 |
| 3.1.2. | Lazo externo de tensión | 45 |
| 3.2. | Modelado del lazo interno de corriente | 47 |
| 3.2.1. | Modelado de la planta de corriente..... | 47 |
| 3.2.2. | Diseño del regulador del lazo de corriente | 49 |
| 3.3. | Modelado del lazo externo de tensión | 51 |
| 3.3.1. | Modelado de la planta de tensión | 51 |
| 3.3.2. | Diseño del regulador del lazo de tensión..... | 54 |
| 3.4. | Controlador UC3854A..... | 56 |
| 3.4.1. | Definición del controlador UC3854A y sus pines..... | 56 |
| 3.4.2. | Lazos del integrado..... | 60 |
| 3.4.2.1. | Lazo interno de corriente..... | 60 |
| 3.4.2.2. | Lazo externo de tensión..... | 63 |
| 3.4.2.3. | Lazo Feedforward | 64 |
| 3.5. | Diseño del control mediante SmartCtrl | 65 |
| 3.5.1. | Lazo interno de corriente | 67 |
| 3.5.2. | Lazo externo de tensión | 71 |
| 3.6. | Desfasador | 75 |

3. Diseño del control del Corrector del Factor de Potencia

En este capítulo se va a desarrollar el diseño de la etapa de control del Corrector del Factor de Potencia. En primer lugar, se va a explicar la estructura a seguir para el CFP. Se puede observar que el control se basa en un lazo interno de corriente, un lazo externo de tensión y un lazo feedforward. A continuación, se desarrollará el modelado del lazo interno de corriente y el modelado del lazo externo de tensión. Más tarde, se explicará el controlador usado para conseguir corregir el factor de potencia con sus pines y sus lazos correspondientes y poder terminar este apartado con la implementación del Corrector del Factor de Potencia en SmartCtrl. El diseño de SmartCtrl será para un CFP con un convertidor elevador, pero se podrá utilizar para nuestro diseño de tres convertidores elevadores.

Por último, habrá un apartado en el que se explicará cómo obtener un desfase de pulsos para poder introducir pulsos desfasados 120° en cada uno de los controladores, y así, disparar los MOSFET de cada rama de forma sincronizada.

3.1. Estructura del control del Corrector del Factor de Potencia

La estructura que se va a seguir para desarrollar el control del factor de potencia es la que se puede observar en la figura 3.1.

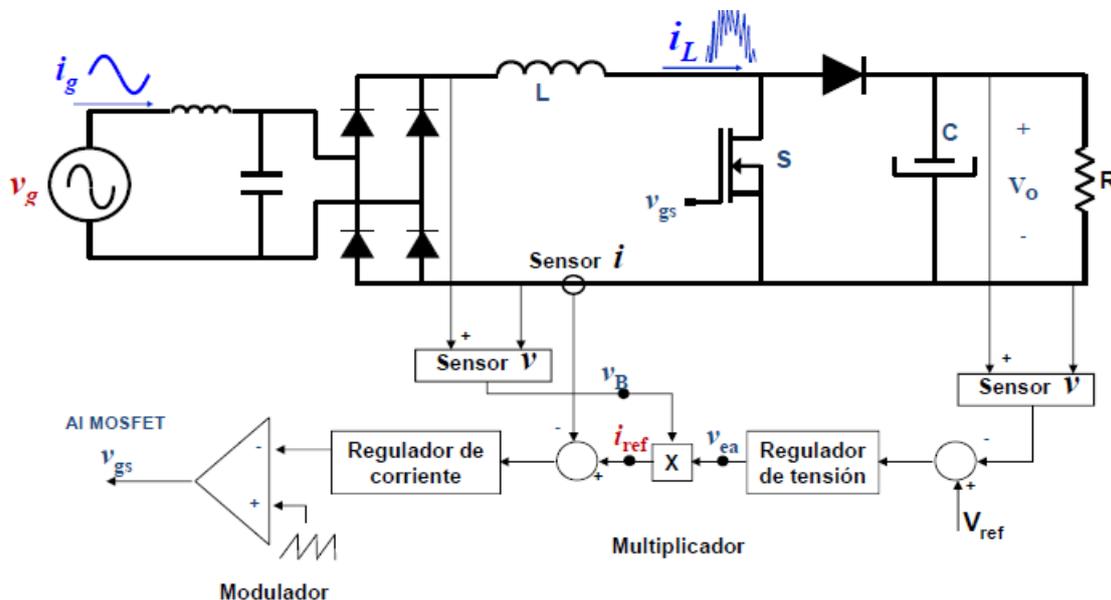


Figura 3. 1: Estructura del control del Corrector del Factor de Potencia de un elevador

El control del Corrector del Factor de Potencia está formado por dos lazos: el lazo interno de corriente y el lazo externo de tensión.

3.1.1. Lazo interno de corriente

El lazo interno de corriente sensa la tensión de entrada rectificada V_{rect} , para multiplicarla por la tensión que proporciona el lazo externo de tensión V_{ea} , que es un valor constante que se puede perturbar. Con esto, se obtiene la corriente de referencia I_{ref} , cuya forma de onda debe ser sinusoidal rectificada, ya que es el valor con el que se compara la corriente sensada, que es la corriente por la bobina i_L , y lo que queremos es que dicha corriente sea sinusoidal rectificada. Después, se le añade un regulador de corriente. A continuación, esta corriente se compara con la rampa del modulador y obtenemos el disparo del MOSFET.

El regulador de corriente debe proporcionar un gran ancho de banda al lazo de corriente para que el valor medio de la corriente por la bobina pueda seguir a la referencia de corriente (sinusoidal rectificada).

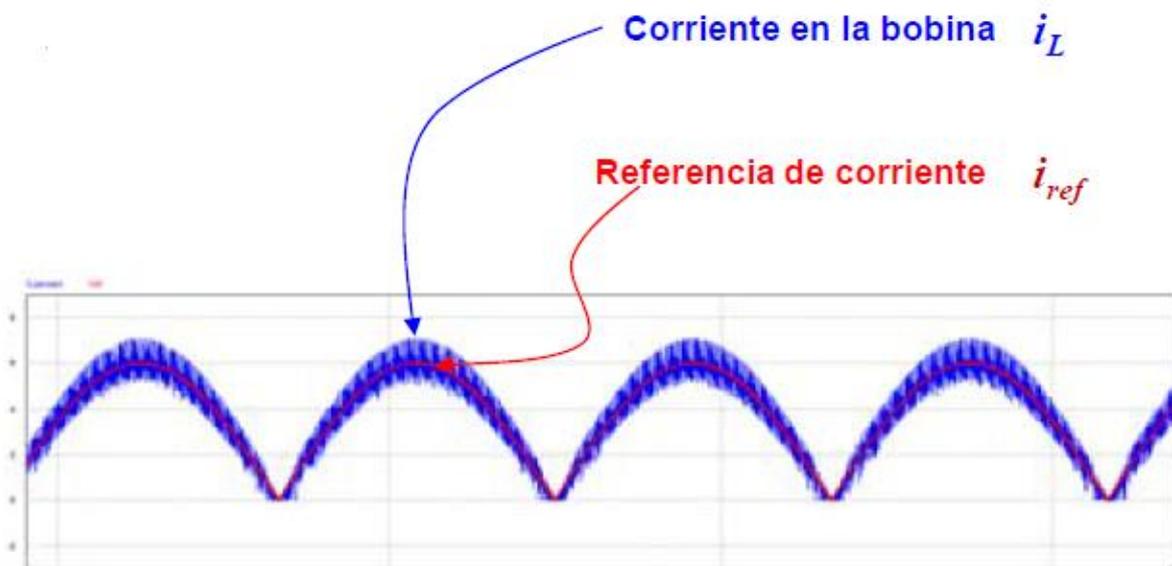


Figura 3. 2: Forma de onda de la corriente por la bobina y la corriente de referencia

3.1.2. Lazo externo de tensión

El lazo externo de tensión sensa la tensión de salida V_o , para compararla con una tensión de referencia V_{ref} , que se proponga. A continuación, se calcula un regulador de tensión del que se obtiene la tensión V_{ea} que se proporciona al lazo interno de corriente.

El regulador de tensión debe ajustar la amplitud de la corriente de referencia. Si la amplitud es demasiado pequeña, la tensión de salida estará por debajo de la referencia V_{ref} , y el regulador de tensión corregirá dicha amplitud. Por otro lado, debe filtrar el rizado de la tensión de salida, ya que si pasa a V_{ea} puede distorsionar la referencia de corriente. A continuación se muestran dos ejemplos en los que se puede observar lo que ocurre al filtrar bien o mal el rizado de la tensión de salida.

- El regulador de tensión presenta insuficiente filtrado del rizado de la tensión de salida. El rizado de la tensión de salida pasa a la tensión V_{ea} . V_{ea} se desfasa respecto de V_{rect} y aparece distorsión en la corriente de referencia.

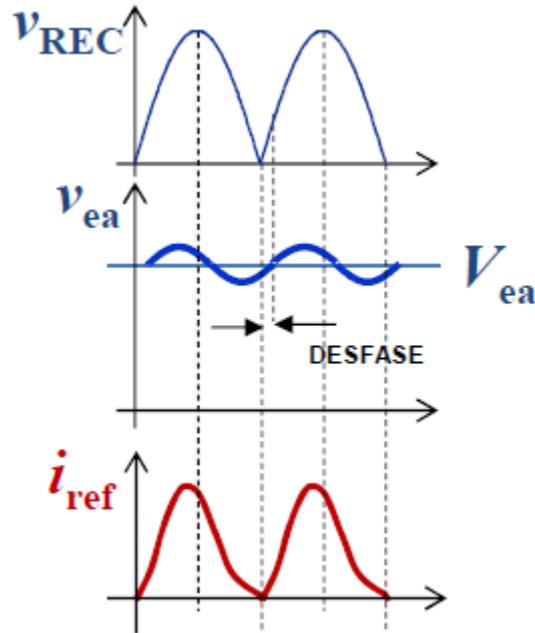


Figura 3. 3: Regulador de tensión mal diseñado

- El regulador de tensión presenta suficiente filtrado del rizado de la tensión de salida. El rizado de la tensión de salida no pasa a V_{ea} y ésta no se desfasa respecto de V_{rect} . Por lo tanto, la corriente de referencia es sinusoidal rectificada.

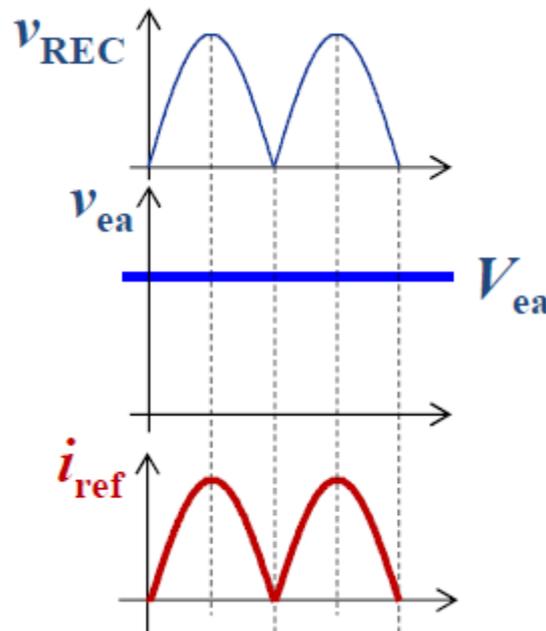


Figura 3. 4: Regulador de tensión bien diseñado

3.2. Modelado del lazo interno de corriente

En este apartado se va a desarrollar el modelado del lazo interno de corriente. En primer lugar, se hará el modelado de la planta de corriente y en segundo lugar, se explicará el regulador utilizado.

3.2.1. Modelado de la planta de corriente

Para que se produzca la perturbación dinámica de la tensión de salida \hat{v}_o , su valor medio v_o , debe variar. El valor medio variará si la corriente media que se inyecta en el condensador varía. Si esta corriente no varía, el convertidor tendrá una tensión de salida totalmente constante.

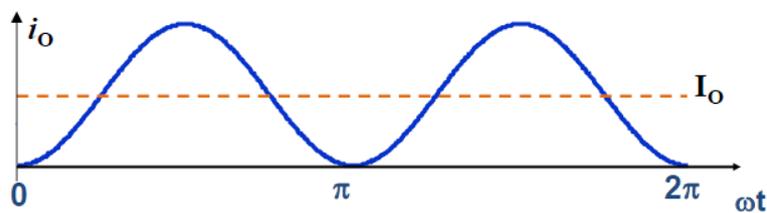


Figura 3. 5: Forma de onda de la corriente que se inyecta en el condensador

El valor de la corriente media de salida depende del valor de la amplitud de la corriente de entrada. Como dicha amplitud se controla con la señal v_{ea} que proporciona el lazo de tensión, y esta señal varía muy lentamente ya que el regulador de tensión proporciona un ancho de banda de unos 10Hz, se puede considerar que a la frecuencia del lazo de corriente (alrededor de 15kHz), la perturbación de \hat{v}_{ea} es nula y por lo tanto:

$$\hat{v}_o|_{15kHz} = 0 \rightarrow v_o|_{15kHz} = V_o \quad (3.1)$$

Esto quiere decir que, al tener una perturbación de la tensión de salida nula, se sabe que la tensión de salida a esa frecuencia es su valor medio, que es un valor constante.

Por otro lado, se sabe que, a una frecuencia de 15kHz, sólo proporciona dinámica la bobina, ya que como se ha visto anteriormente la tensión de salida es constante. Por esto el modelo promediado de la planta de corriente queda reducido a lo mostrado en la figura 3.6.

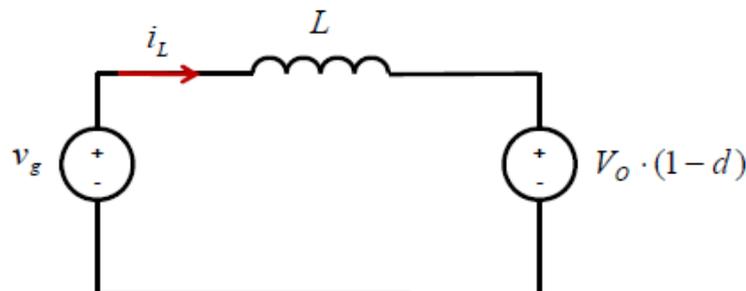


Figura 3. 6: Modelo promediado del MOSFET

$$v_L = L \cdot \frac{di_L}{dt} = v_g - V_o(1 - d) \quad (3.2)$$

Linealizando y perturbando se obtiene lo siguiente:

$$L \cdot s \cdot \hat{i}_L = \hat{v}_g - V_o \cdot (-\hat{d}) \quad (3.3)$$

Para calcular la función de transferencia de la corriente de la bobina con respecto al ciclo de trabajo, hay que considerar \hat{v}_g nula.

$$L \cdot s \cdot \hat{i}_L = -V_o \cdot (-\hat{d}) \quad (3.4)$$

$$G_{id} = \frac{\hat{i}_L}{\hat{d}} = \frac{V_o}{L \cdot s} \quad (3.5)$$

Con esto se obtiene el siguiente diagrama de bloques:

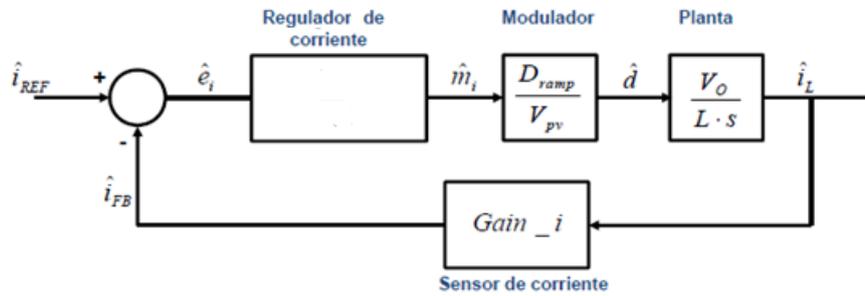


Figura 3. 7: Diagrama de bloques del lazo interno de corriente

Por último, para calcular el modulador se obtiene con la siguiente relación de triángulos:

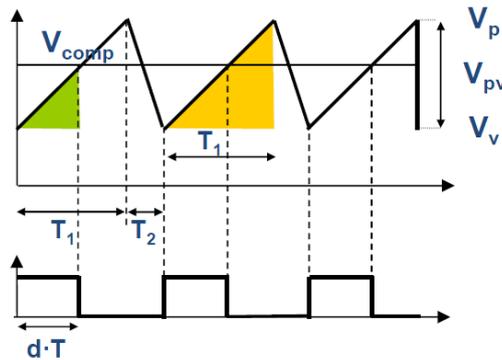


Figura 3. 8: Relación de triángulos para obtener el modulador

$$\frac{(V_p - V_v)}{(V_{comp} - V_v)} = \frac{T_1}{d \cdot T} \rightarrow d = \frac{T_1}{T} \cdot \frac{V_{comp} - V_v}{V_{pv}} \quad (3.6)$$

Linealizando y perturbando se obtiene la siguiente función de transferencia:

$$\frac{\partial d}{\partial V_{comp}} = \frac{T_1}{T} \cdot \frac{1}{V_{pv}} \quad (3.7)$$

$$\hat{d} = \frac{T_1}{T} \cdot \frac{1}{V_{pv}} \cdot \hat{v}_{comp} \quad (3.8)$$

Por lo tanto, el bloque modulador es:

$$\frac{\hat{d}}{\hat{v}_{comp}} = \frac{D_{ramp}}{V_{pv}} \quad \text{siendo} \quad D_{ramp} = \frac{T_1}{T} \quad (3.9)$$

3.2.2. Diseño del regulador del lazo de corriente

Para regular la tensión del lazo interno de corriente se ha utilizado el regulador de tipo II. Este regulador tiene un polo en el origen que sirve para eliminar el error en régimen permanente, un cero que hace que el regulador no reste mucha fase en las proximidades de la frecuencia de cruce y un polo adicional que se utiliza para proporcionar la atenuación necesaria a la frecuencia de conmutación. El esquema que sigue es el siguiente:

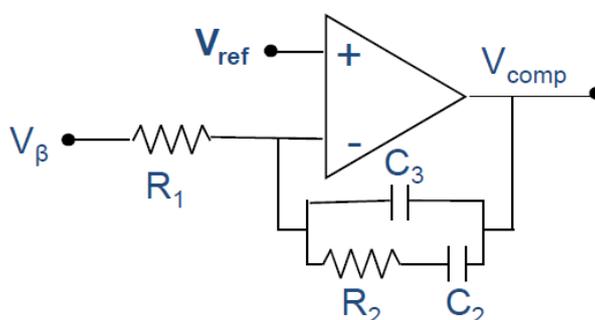


Figura 3. 9: Esquema del regulador de Tipo II

En primer lugar se elige el margen de fase y la frecuencia de cruce del regulador. Para poder obtener los valores de los condensadores y resistencias que se necesitan, se utilizará el método de la K.

En la figura 3.10 se puede observar que el cero del regulador se coloca a una distancia $1/K$ de la frecuencia de cruce mientras que el polo del regulador se coloca a una distancia K de la frecuencia de cruce.

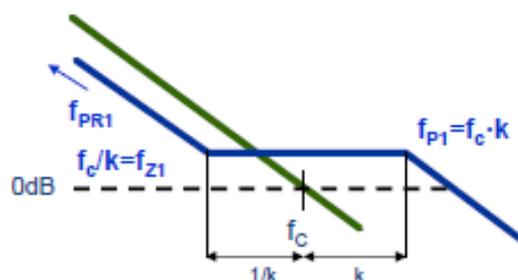


Figura 3. 10: Lugar donde se colocan los polos y ceros del regulador Tipo II

Para obtener los valores que se necesitan, se utilizarán las siguientes expresiones:

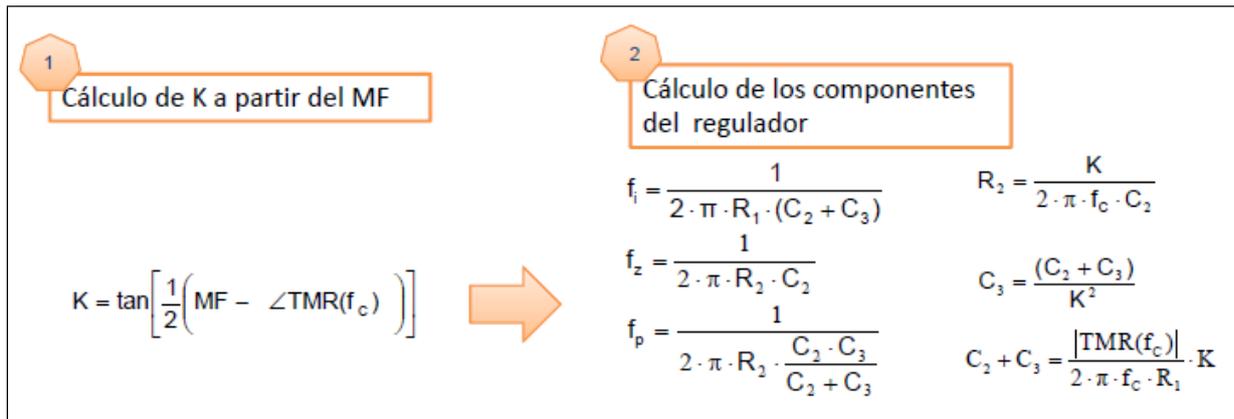


Figura 3. 11: Expresiones para obtener los valores del regulador Tipo II

La función de transferencia que se consigue con este regulador es la siguiente:

$$R(s) = \frac{1 + sR_2C_2}{(C_2 + C_3)s \cdot \left(1 + sR_2 \cdot \frac{C_2 \cdot C_3}{C_2 + C_3} \right)} \quad (3.10)$$

Y, por lo tanto, el diagrama de bloques es el que se muestra a continuación.

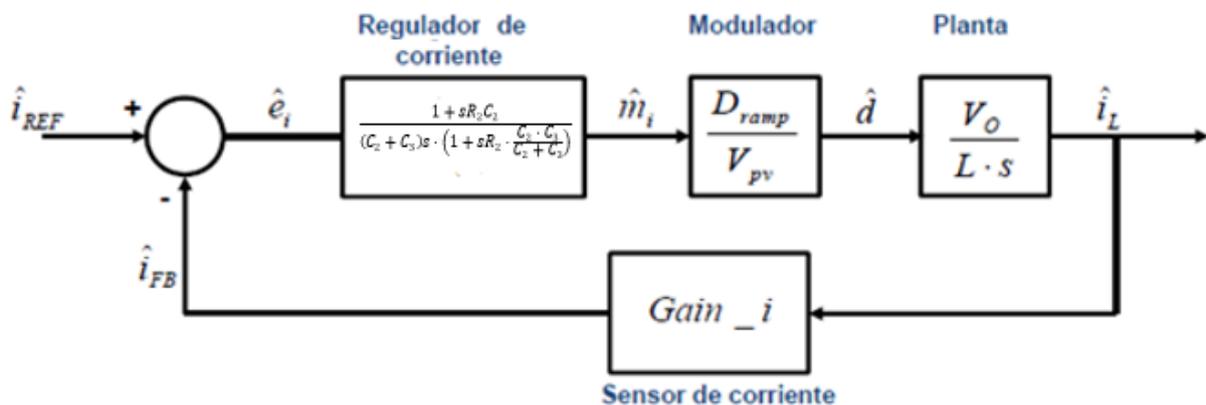


Figura 3. 12: Diagrama de bloques completo del lazo interno de corriente

Y el lazo interno de corriente en bucle abierto será:

$$T_{int}(s) = \frac{1 + sR_2C_2}{(C_2 + C_3)s \cdot \left(1 + sR_2 \cdot \frac{C_2 \cdot C_3}{C_2 + C_3} \right)} \cdot \frac{D_{ramp}}{V_{pv}} \cdot \frac{V_o}{L \cdot s} \cdot Gain_i \quad (3.11)$$

3.3. Modelado del lazo externo de tensión

En este apartado se va a desarrollar el modelado del lazo externo de tensión. En primer lugar, se hará el modelado de la planta de tensión y en segundo lugar, se explicará el regulador elegido para el lazo externo.

3.3.1. Modelado de la planta de tensión

A la frecuencia de cruce del lazo externo de tensión, que es típicamente 10Hz, el lazo interno de corriente se comporta como una constante, ya que su ancho de banda es mucho mayor, típicamente 15kHz. Esta constante es la ganancia del lazo interno en bucle cerrado. Por esto, cuando $A\beta$ es mucho mayor que 1, la ganancia es la inversa de la ganancia del sensor.

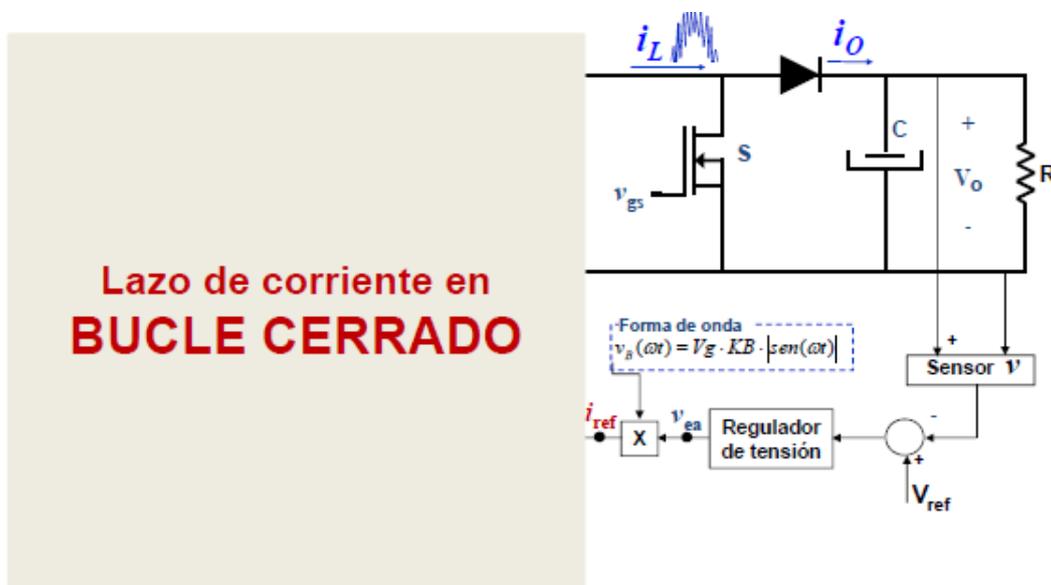


Figura 3. 13: Estructura del control del lazo externo de tensión

Por lo tanto, a la frecuencia de cruce del lazo externo de tensión se cumple lo siguiente:

$$i_L(\omega t) = \frac{1}{Gain_i} \cdot i_{REF}(\omega t) \quad (3.12)$$

Para que se produzca la perturbación dinámica de la tensión de salida \hat{v}_o , el valor medio de dicha tensión tiene que variar. Este valor V_o , solo variará si la corriente media que se inyecta en el condensador I_o cambia. Si no, el convertidor tiene una tensión de salida totalmente constante.

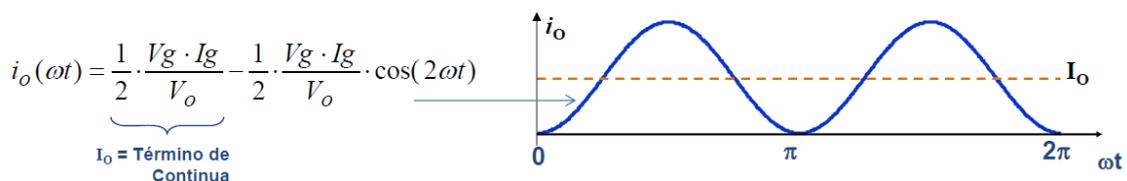


Figura 3. 14: Fórmula y forma de onda de la corriente que se inyecta en el condensador

Por esto, el modelo promediado de la planta de tensión se obtiene del balance de la potencia activa, es decir, el balance de la corriente media que se inyecta en el condensador.

$$\frac{1}{2} \cdot V_g \cdot I_g = V_o \cdot I_o \quad (3.13)$$

Con esto, se pueden obtener los valores eficaces considerando el factor de potencia igual a 1.

$$V_{g,rms} \cdot I_{g,rms} = V_o \cdot I_o \quad (3.14)$$

Por otro lado se sabe que la corriente de entrada eficaz es igual a la corriente eficaz que pasa por la bobina.

$$I_{g,rms} = I_{L,rms} \quad (3.15)$$

Por lo tanto, con las ecuaciones 3.12, 3.14 y 3.15 se puede obtener la siguiente expresión:

$$V_{g,rms} \cdot \frac{1}{Gain_i} \cdot I_{REF,rms} = V_o \cdot I_o \quad (3.16)$$

En el multiplicador se pueden encontrar dos entradas y una salida. En la figura 3.15 se pueden observar.

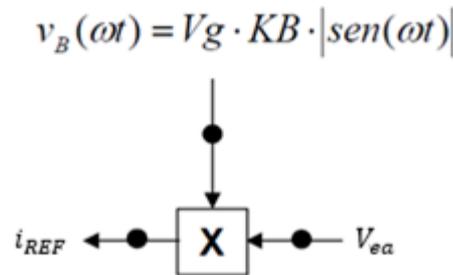


Figura 3. 15: Multiplicador del lazo externo de tensión

$$i_{REF}(wt) = V_g \cdot KB \cdot |sen(wt)| \cdot V_{ea} \rightarrow i_{REF,rms} = V_{g,rms} \cdot KB \cdot V_{ea} \quad (3.17)$$

Uniendo el lazo de corriente y el multiplicador mediante las ecuaciones 3.16 y 3.17 se obtiene el modelo promediado del lazo externo de tensión.

$$V_{g,rms} \cdot \frac{1}{Gain_i} \cdot V_{g,rms} \cdot KB \cdot V_{ea} = V_o \cdot I_o \quad (3.18)$$

$$V_{g,rms}^2 \cdot \frac{KB}{Gain_i} \cdot V_{ea} = V_o \cdot I_o \quad (3.19)$$

$$K \cdot V_{g,rms}^2 \cdot V_{ea} = V_o \cdot I_o \quad \text{donde } K = \frac{KB}{Gain_i} \quad (3.20)$$

La expresión anterior depende de dos variables:

- $V_{g,rms}$: valor eficaz de la tensión de entrada.

- V_{ea} : valor de tensión continua que impone la amplitud de la corriente de red o de la bobina. Esta magnitud es el control.

Linealizando y perturbando el modelo promediado se obtiene la siguiente expresión:

$$K \cdot 2 \cdot \hat{v}_{g,rms} \cdot V_{ea} + K \cdot V_{g,rms}^2 \cdot \hat{v}_{ea} = I_o \cdot \hat{v}_o + V_o \cdot \hat{i}_o \quad (3.21)$$

Para obtener la función de transferencia de la tensión de salida \hat{v}_o , respecto de la tensión de error \hat{v}_{ea} se utiliza la expresión anterior haciendo que la tensión de entrada no varíe, es decir, que $\hat{v}_{g,rms}$ sea igual a 0.

$$G_{vovea} = \frac{\hat{v}_o}{\hat{v}_{ea}} \quad (3.22)$$

Para obtener esta expresión se utiliza la ecuación 3.21.

$$\frac{KB}{Gain_i} \cdot V_{g,rms}^2 \cdot \hat{v}_{ea} = I_o \cdot \hat{v}_o + V_o \cdot \hat{i}_o \quad (3.23)$$

$$\hat{i}_o = \frac{KB \cdot V_{g,rms}^2}{Gain_i \cdot V_o} \cdot \hat{v}_{ea} - \frac{I_o}{V_o} \cdot \hat{v}_o \quad (3.24)$$

$$\hat{i}_o = \frac{KB \cdot V_{g,rms}^2}{Gain_i \cdot V_o} \cdot \hat{v}_{ea} - \frac{1}{R_o} \cdot \hat{v}_o \quad (3.25)$$

Con la expresión anterior se obtiene el siguiente circuito:

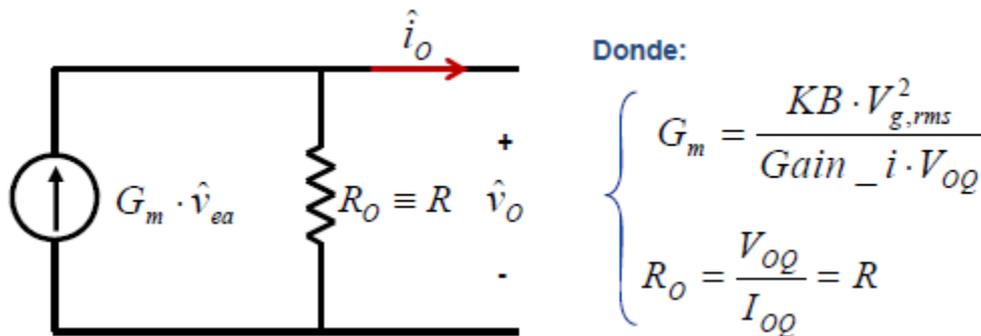


Figura 3. 16: Modelo lineal del lazo externo de tensión

Conectando dicho circuito a la celda RC:

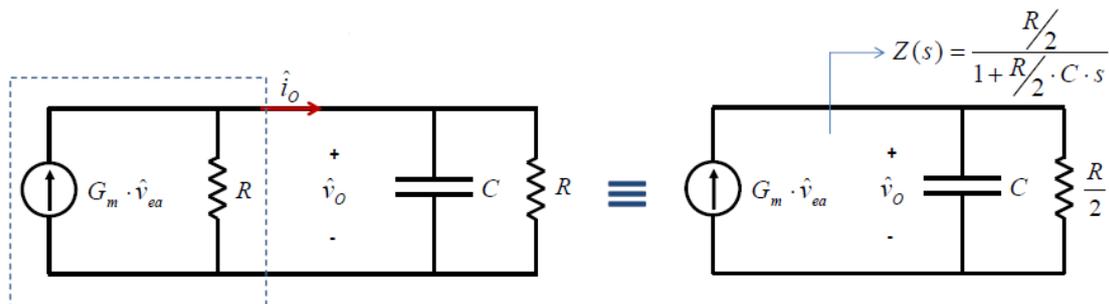


Figura 3. 17: Modelo lineal del lazo externo de tensión conectando la celda RC

$$\hat{v}_o = G_m \cdot Z(s) \cdot \hat{v}_{ea} \quad (3.26)$$

$$\hat{v}_o = G_m \cdot \frac{R/2}{1 + R/2 \cdot C \cdot s} \hat{v}_{ea} \quad (3.27)$$

Con todo esto se obtiene la función de transferencia que se estaba buscando:

$$G_{vovea} = \frac{\hat{v}_o}{\hat{v}_{ea}} = \frac{KB \cdot V_{g,rms}^2}{Gain_i \cdot V_o} \cdot \frac{R/2}{1 + R/2 \cdot C \cdot s} \quad (3.28)$$

Y se obtiene el siguiente diagrama de bloques:

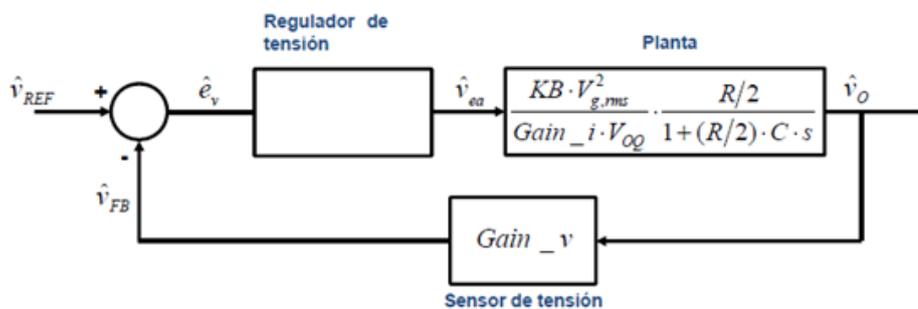


Figura 3. 18: Diagrama de bloques del lazo externo de tensión

3.3.2. Diseño del regulador del lazo de tensión

Para regular la tensión de error se necesita un regulador. En este caso, se va a utilizar un single pole, también llamado filtro paso bajo de primer orden. Este regulador solo tiene un polo.

Con este regulador se obtiene el siguiente diagrama de bloques:

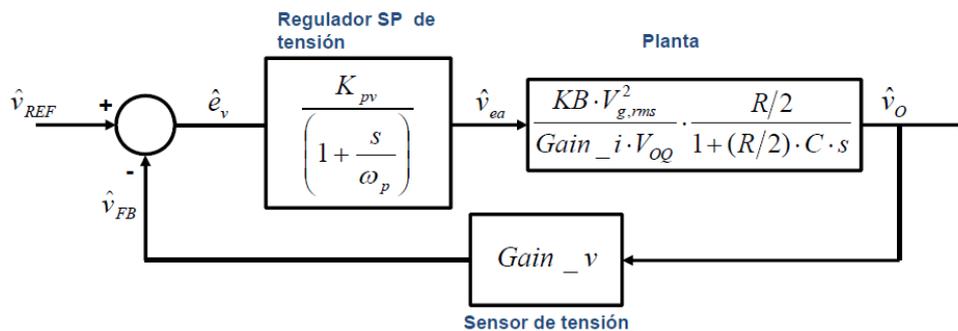


Figura 3. 19: Diagrama de bloques completo del lazo externo de tensión

La ganancia del lazo externo de tensión es:

$$T_{ext}(s) = \frac{K_{pv}}{\left(1 + \frac{s}{\omega_p}\right)} \cdot \frac{KB \cdot V_{g,rms}^2}{Gain_i \cdot V_o} \cdot \frac{R/2}{1 + R/2 \cdot C \cdot s} \cdot Gain_v \quad (3.29)$$

Con el Single Pole lo que se consigue es una ganancia de lazo en continua reducida (regulador proporcional). También se consigue que la tensión de error sea simétrica respecto de la tensión del rectificador y que la corriente de referencia no presente distorsión. El defecto de este regulador es que la tensión de salida no está en su valor consigna debido a la reducida ganancia en continua del proporcional del SP, pero se logra conseguir un factor de potencia muy cercano a la unidad. Por otro lado, se obtiene un desfase del regulador de -90° por lo que se compensa con los 90° que introduce el condensador de salida.

Para obtener los parámetros del regulador se utiliza la expresión de la ganancia en bucle abierto del lazo externo de tensión y se hace el criterio de la fase y del módulo:

- Criterio de la fase:

Se utiliza el criterio de la fase para calcular la constante integral T_v del regulador. En el criterio de la fase lo que se hace es igualar el ángulo del lazo en bucle abierto a la frecuencia de cruce con todos los ángulos que añaden los polos y ceros de la expresión anterior.

$$\angle T_{ext}(s) = -180 + MF_i = \angle polo SP + \angle polo planta \quad (3.30)$$

$$\angle T_{ext}(W_{cv}) = -180 + MF_i = \arctg\left(\frac{W_{cv}}{W_p}\right) - \arctg\left(\frac{R}{2} \cdot C \cdot W_{cv}\right) \quad (3.31)$$

Despejando W_p queda lo siguiente:

$$W_p = \frac{W_{cv}}{\operatorname{tg}\left[180 - MF_v - \arct\left(\frac{R}{2} \cdot C \cdot W_{cv}\right)\right]} \quad \text{siendo } W_{cv} = 2\pi f_{cv} \quad (3.32)$$

- Criterio del módulo:

Por otro lado, se utiliza el criterio del módulo para sacar la constante proporcional. El criterio del módulo dice que a la frecuencia de cruce la ganancia de lazo en bucle abierto es igual a 1.

$$|T_{ext}(w_{cv})| = 1 \quad (3.33)$$

$$k_{vsp} \cdot \frac{1}{\sqrt{1 + \left(\frac{W_{cv}}{W_p}\right)^2}} \cdot \frac{KB \cdot V_{g,rms}^2}{Gain_i \cdot V_O} \cdot \frac{R/2}{\sqrt{1 + \left(1 + \frac{R}{2} C \cdot W_{cv}\right)^2}} \cdot Gain_v = 1 \quad (3.34)$$

$$k_{vsp} = \frac{1}{Gain_v} \cdot \frac{\sqrt{1 + \left(\frac{W_{cv}}{W_p}\right)^2}}{1} \cdot \frac{Gain_i \cdot V_O}{KB \cdot V_{g,rms}^2} \cdot \frac{\sqrt{1 + \left(1 + \frac{R}{2} C \cdot W_{cv}\right)^2}}{R/2} \quad (3.35)$$

3.4. Controlador UC3854A

En este apartado se va a desarrollar el controlador utilizado para corregir el factor de potencia. El integrado que se va a usar es el UC3854A. En primer lugar, se desarrollará el integrado explicando porque se usa y su circuitería y, en segundo lugar, se desarrollarán todos sus pines. A continuación, se explicará en un esquemático los lazos que tiene dicho integrado. Lo último será explicar cada uno de estos lazos de forma completa.

3.4.1. Definición del controlador UC3854A y sus pines

El circuito integrado de control que se va a utilizar para la Corrección del Factor de Potencia es el UC3854A ya que se puede implementar fácilmente en SmartCtrl y en PSIM.

Nuestro diseño necesita sincronizar tres UC3854A para poder controlar cada uno de los convertidores elevadores, pudiendo desfasar el disparo de cada uno de ellos 120° respecto del otro. Para ello, se debe tener en dicho integrado una patilla de sincronismo. Como este integrado no tiene dicha patilla, se ha tenido que implementar en PSIM para poder sincronizar los integrados y que funcione. Si quisiéramos diseñar una placa con nuestro circuito, se debería utilizar un integrado similar al UC3854A pero con patilla de sincronismo para introducir los pulsos desfasados, como por ejemplo el L4981.

Siempre que se vaya a hacer un diseño de Corrector del Factor de Potencia se tendrá que hacer con un integrado como el UC3854A o similar ya que es necesario para que el factor de potencia sea cercano a la unidad.

El integrado UC3854A contiene el circuito necesario para llevar a cabo el control del Corrector del Factor de Potencia. Dicho integrado es diseñado para implementar el control en modo corriente, sin embargo, se puede usar para una gran variedad de topologías y diferentes métodos de control.

El UC3854A es un regulador que ajusta el factor de potencia para acercarlo a la unidad. Esto lo consigue utilizando el modo de control de corriente media.

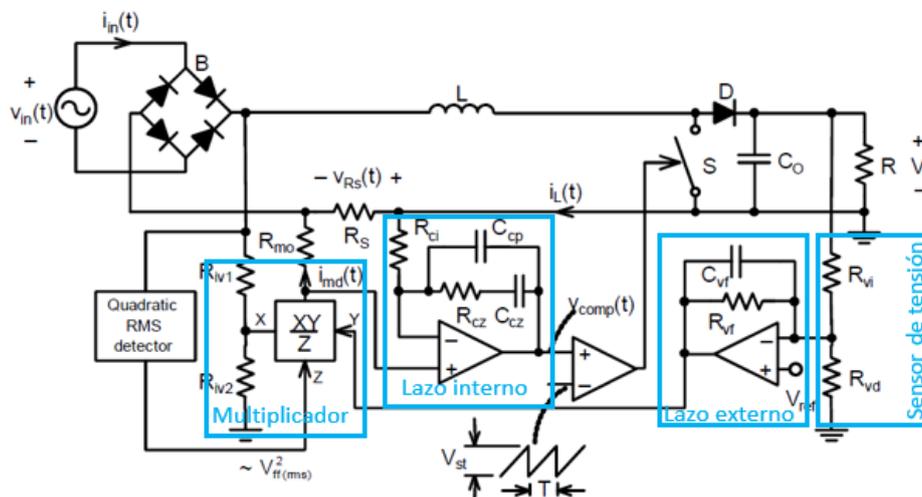


Figura 3. 20: Control del CFP utilizando el UC3854A

En la figura 3.20 se muestra el Corrector del Factor de Potencia con un elevador con control de corriente media y una línea de tensión opcional Feedforward. Este circuito se caracteriza porque en él se observan las distintas partes por las que está formado el circuito. Las más representativas son el lazo interno de corriente, el lazo externo de tensión y el lazo Feedforward. Este último lazo permite soportar cambios de tensión en los rangos que se han especificado. Por otro lado, este lazo, también desempeña otras funciones importantes que se detallarán más adelante. [17]

A partir de este circuito se pueden destacar algunas características para el diseño de CFP:

- Distorsión de la corriente de línea muy baja (en torno a un 3% de distorsión armónica total).
- La corriente en la bobina debe ser sensada.
- Requiere amplificar la corriente por lo que se aumenta la complejidad y es posible una oscilación con la línea de carácter inductivo o filtro de entrada.
- Multiplicador con entrada opcional para la tensión Feedforward.
- Control de los circuitos integrados.

En la figura 3.21 se puede observar el diagrama de bloques del integrado UC3854A. Se puede ver como en la parte izquierda superior se realiza una comparación. Ambas comparaciones son las que permiten que el UC3854A pueda funcionar de forma correcta ya que se corresponden con la tensión de alimentación de dicho integrado.

Por otro lado, se pueden ver unos diodos ideales en el pin 11. También se indica que la entrada al amplificador de la conexión no inversora se conecta a 7.5V de continua. Esta configuración empleada permite que el lazo de tensión opere antes de que la tensión de salida haya alcanzado su punto de operación y tenga que eliminar el punto de sobrecarga que produce.

La salida de la tensión de error, que es la tensión que proporciona el lazo de tensión al lazo de corriente, como se explicó anteriormente, está en el pin 7. Esta tensión también es la entrada al multiplicador del integrado. Las otras entradas al multiplicador son por un lado, el pin 6, que es la forma de onda de la entrada después de ser rectificada y, por otro lado, el pin 8, que es la entrada del lazo Feedforward. Dicho valor es elevado al cuadrado y pasa dividiendo dentro del multiplicador del integrado. Por lo tanto, lo que se obtiene a la salida del multiplicador será:

$$I_{mult-out} = \frac{(V_{A,out} - 1.5) \cdot I_{ac}}{k \cdot V_{rms}^2} \quad (3.36)$$

Esta corriente se puede medir en el pin 5 y, además, se conecta a la entrada no inversora del amplificador del lazo de corriente. La entrada inversora se conecta al pin 4. La salida de este amplificador se compara con un modulador de ancho de pulsos, PWM. Esta señal PWM viene del pin 14, que es una rampa generada por un condensador. A la salida de esta comparación se encuentra un biestable que conduce la corriente de salida hasta el pin 16. En el pin 16 será donde se conecte el disparo del MOSFET. [17]

Las entradas no mencionadas como el pin 13, Soft Start o el pin 2, PKLMT son limitaciones del integrado para que no sobrepase ciertas corrientes o tensiones de arranque. [16]

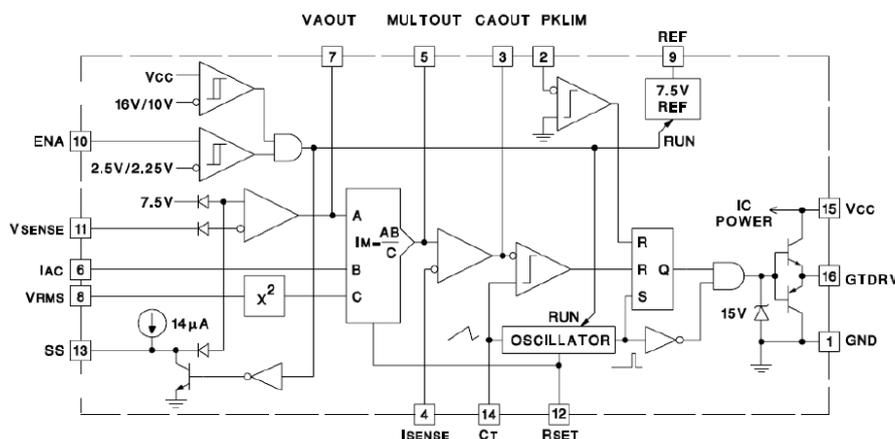


Figura 3. 21: Diagrama interno del controlador UC3854A

En la siguiente tabla se recogen las distintas entradas y salidas del integrado UC3854A con una pequeña explicación de cada uno de los pines. [16]

| PIN | NOMBRE | E/S | DESCRIPCIÓN |
|-----|--------|---------|--|
| 1 | GND | - | Pin de masa. Todas las tensiones son referenciadas a tierra. |
| 2 | PKLMT | Entrada | Limitador de pico. El umbral para PKLMT es 0V. Conectar esta entrada a la parte de la tensión negativa del sensado en la resistencia R_s . |
| 3 | CAO | Salida | Salida del amplificador de corriente. Salida del regulador V_{comp} que se compara con el diente de sierra. |
| 4 | ISENSE | Entrada | Corriente de sensado negativa. Entrada negativa del amplificador de corriente. Está conectada a GND a través de una resistencia R_{ci} . El valor medio de la tensión en este pin es 0. |
| 5 | MOUT | E/S | Salida del multiplicador. Entrada positiva del amplificador de corriente. El valor medio de tensión en este pin en régimen permanente es 0. |
| 6 | IAC | Entrada | Corriente alterna de entrada. Medida de la tensión de red. La Corrección del Factor de Potencia hace que el valor medio en cada periodo de conmutación de corriente de red sea proporcional a este valor. La tensión en Iac es de 6V y la corriente máxima debe ajustarse a 0.6 mA |
| 7 | VAO | Salida | Tensión del amplificador de salida. Salida del regulador de la tensión de salida. |
| 8 | VRMS | Entrada | Tensión de línea eficaz. Entrada de la muestra de la tensión de red para realizar la función Feedforward. |

| | | | |
|----|--------|---------|--|
| 9 | VREF | Salida | Referencia de la tensión de salida. Referencia de tensión 7.5V. Sirve para polarizar Iac y la limitación de pico. |
| 10 | ENA | Entrada | Enable. Habilita la salida PWM, la tensión de referencia y el oscilador. |
| 11 | VSENSE | Entrada | Entrada negativa del amplificador de tensión. Se conecta a una muestra de la tensión de salida. Su tensión en régimen permanente se ajusta a 7.5V |
| 12 | RSET | Entrada | Corriente de carga del oscilador y limitador del multiplicador. Está conectado a una resistencia que programa la corriente de carga del oscilador y la máxima corriente de salida del multiplicador. |
| 13 | SS | Entrada | Arranque suave. Soft Start. Se conecta a un condensador que se carga con 14μA. La tensión en este pin será la tensión de referencia del regulador de tensión cuando su valor sea menor a 7.5V. |
| 14 | CT | Entrada | Tiempo de oscilación del condensador. Se conecta a una capacidad que, junto con R_{set} , fijan la frecuencia del oscilador. $F = \frac{1.25}{R_{set} \cdot C_T}$ |
| 15 | VCC | Entrada | Tensión de alimentación positiva. La tensión de alimentación debe ser mayor de 17V y menor de 35V. Demanda al menos 20mA |
| 16 | GTDRV | Salida | Driver de la puerta. Salida PWM con driver para la puerta del MOSFET 200mA |

Tabla 8: Pines del integrado UC3854A [16]

3.4.2. Lazos del integrado

A continuación, se muestra una imagen del control de un CFP mediante un UC3854A. En ella se mostrarán las partes del dispositivo y las resistencias y los condensadores periféricos necesarios para un funcionamiento correcto.

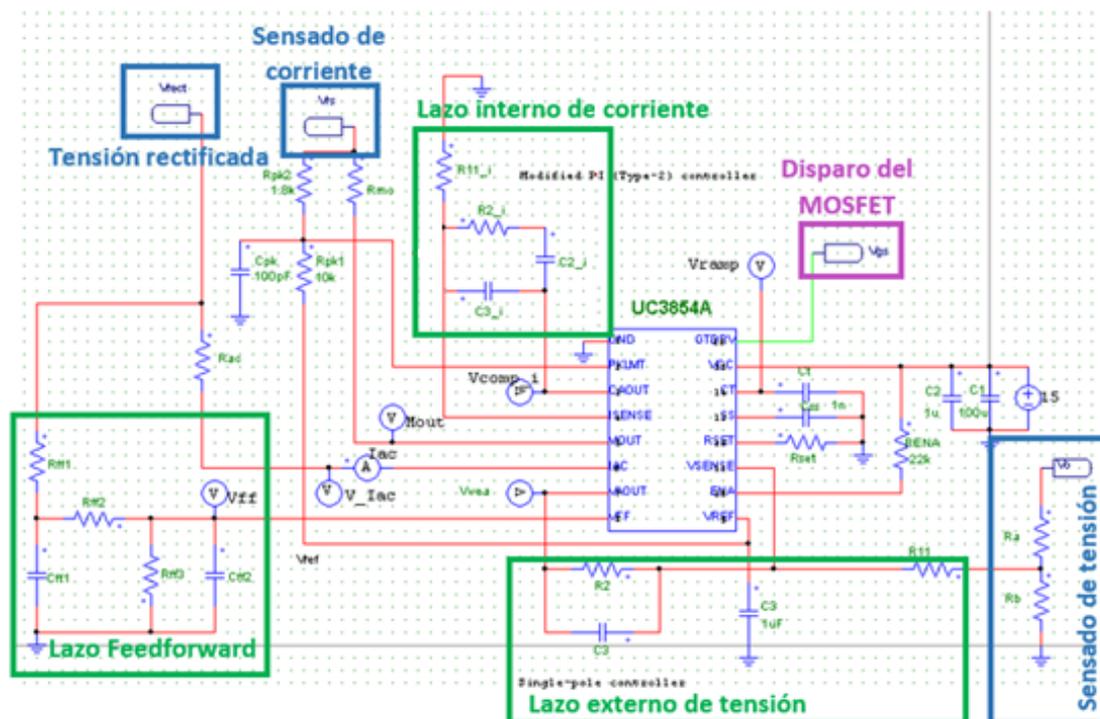


Figura 3. 22: Control del CFP mediante el UC3854A

En los siguientes apartados se va a explicar cada uno de los lazos del UC3854A marcados en la figura 3.22 en verde.

3.4.2.1. Lazo interno de corriente

Para el diseño de este lazo de corriente se deben tener en cuenta lo siguientes aspectos:

- La baja distorsión de la corriente de línea del Corrector del Factor de Potencia del elevador se consigue por un lazo de corriente. Para que la corriente media siga al valor instantáneo de la tensión rectificada, el lazo de corriente fuerza una deriva de corriente correspondiente a la bobina.
- El control del lazo de la corriente media debe tener alta ganancia en frecuencias bajas y, así, asegurar un buen funcionamiento del convertidor.
- Hay que evitar subarmónicos inestables en el lazo de corriente.

El funcionamiento de este lazo es muy sencillo. Se basa en sensar la corriente que circula a través de la resistencia R_5 y compararla con la referencia de corriente proporcionada por la salida del multiplicador. Este multiplicador tiene como entradas la tensión rectificada, la salida del amplificador de error de tensión y la tensión del lazo de feedforward como se puede ver en la figura 3.23. La multiplicación de estas variables se realiza en el interior del UC3854A. [18]

En la figura 3.23 se muestra detalladamente la señal de cada entrada y cada salida.

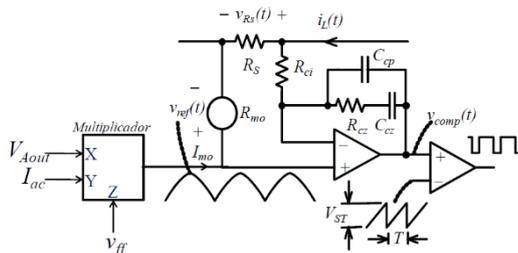


Figura 3. 23: Lazo interno de corriente del UC3854A

$$i_{ac} = \frac{V_{rect} - 0.5}{R_{ac}} \quad (3.37)$$

En la figura 3.24 se puede observar más detalladamente el multiplicador que contiene el integrado UC3854A. Como se puede ver tiene tres entradas: la tensión de error V_{ea} , la corriente i_{ac} , que se puede obtener mediante la ecuación 3.37, y la entrada del lazo Feedforward elevada al cuadrado $V_g^2 \cdot K_{FF}^2$, que entra dividiendo al multiplicador del UC3854A. Esta tensión de Feedforward se tiene que elevar al cuadrado para conseguir que la V_{REF} disminuya con el aumento de la tensión de entrada. Con esto ya se obtiene la corriente de referencia que, multiplicada por la resistencia R_{mo} , da la tensión de referencia que tiene la siguiente fórmula:

$$V_{REF}(wt) = \frac{K_m \cdot V_{vea}}{V_g \cdot K_{FF}^2} \cdot \frac{R_{mo}}{R_{ac}} \cdot |\text{sen}(wt)| \quad (3.38)$$

El obtención del valor de K_{FF} del lazo Feedforward se explicará en el apartado 3.4.2.3.

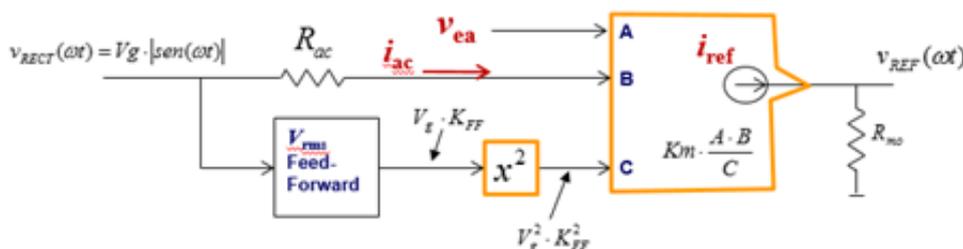


Figura 3. 24: Multiplicador interno del UC3854A

En la figura 3.25 se puede observar el lazo interno de corriente después del sensado. Se observa el regulador de tipo II comparando la corriente sensada con la corriente de referencia, seguido del comparador con la rampa del modulador para proporcionar el disparo del MOSFET.

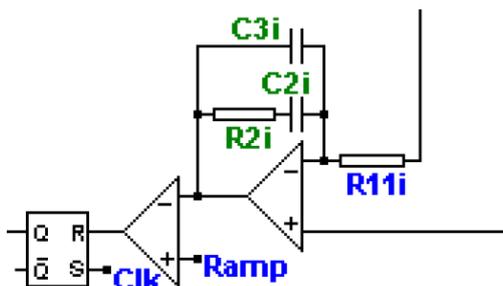


Figura 3. 25: Regulador Tipo II del lazo interno de corriente

Para realizar este lazo de corriente hay que tener en cuenta la limitación de la corriente de pico en el UC3854A. Esta hace que se apague cuando la corriente instantánea llegue a exceder su valor máximo y se activa cuando el pin 2 del integrado esté a tierra. El valor máximo de la corriente limitada se activa con un simple divisor de tensión que proviene de la tensión de referencia del sensor resistivo de corriente.

$$R_{pk2} = \frac{V_{rs} \cdot R_{pk1}}{V_{ref}} \quad (3.39)$$

Donde la tensión de referencia para el integrado es 7.5V, los valores de R_{pk1} y R_{pk2} son las resistencias del divisor de tensión y V_{rs} es la tensión que cae en la resistencia de sensado R_S . Los valores de todas estas resistencias se calcularán mediante SmartCtrl.

Como ya se ha explicado, nuestro diseño está formado por tres ramas con tres convertidores elevadores, por lo que necesita 3 integrados UC3854A y, por lo tanto, 3 lazos de corriente. Para sensar la corriente no se puede sensar directamente con la resistencia R_S . Esto es debido a que sensaría la corriente de las tres bobinas a la vez y no de una de ellas. Por esto es necesario sensar la corriente antes de pasar por la bobina y utilizar el circuito de la figura 3.27 para invertir el sentido de la corriente y poder introducirlo en el integrado.

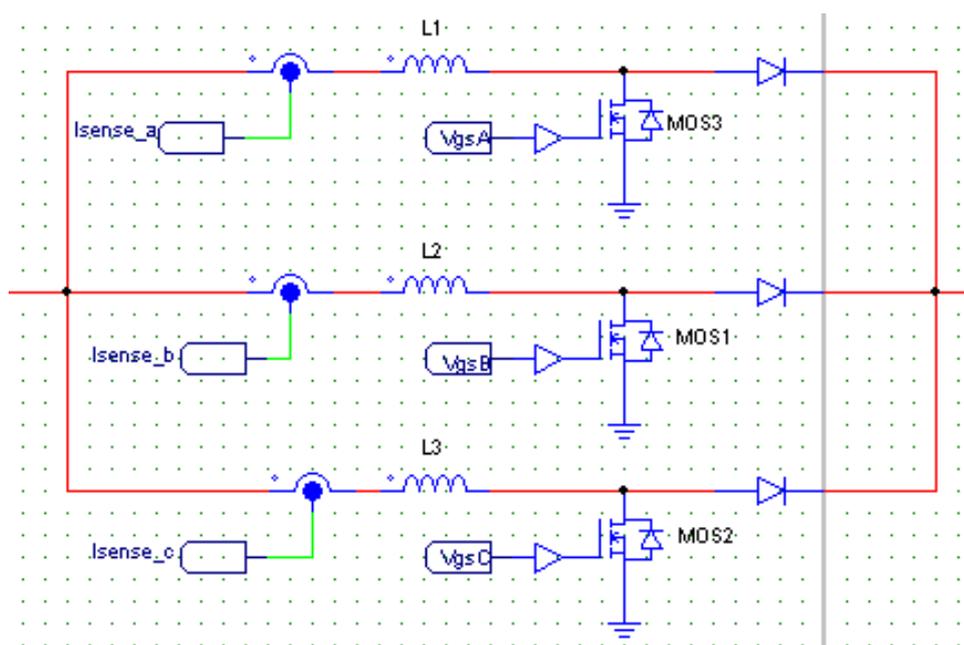


Figura 3. 26: Corriente sensada de cada uno de los elevadores en paralelo

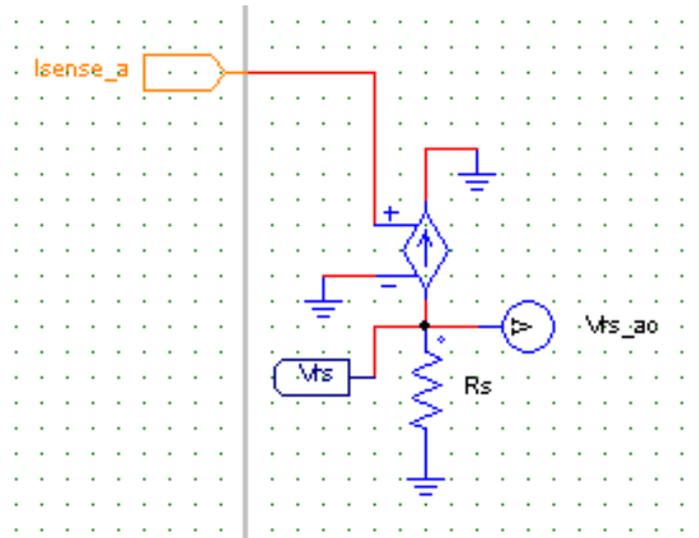


Figura 3. 27: Circuito para inserta la corriente en el UC3854A

Como se puede observar en la figura 3.26, lo único que se hace es sensar la corriente que pasa por cada una de las bobinas. En la figura 3.27 se puede ver cómo se invierte el sentido de la corriente y cómo se utiliza la tensión que cae por la resistencia R_S , tensión V_{rS} , para introducirla en el UC3854A.

Los valores de todas las resistencias y condensadores se calculan con el programa SmartCtrl como se podrá ver en el apartado 3.5.

3.4.2.2. Lazo externo de tensión

Para el diseño del lazo externo de tensión se requiere un ancho de banda pequeño para que el rizado de la tensión de salida no interfiera en el control y no produzca distorsión. Es necesario el ancho de banda pequeño para que este rizado no se note a la frecuencia de cruce del lazo interno de corriente. Por esto, se tiene un lazo externo de unos 10Hz y un lazo interno de unos 15kHz para que no interfieran entre ellos. [18]

En las siguientes imágenes se puede observar el divisor de tensión con las resistencias R_a y R_b , y el filtro RC con las resistencia R_2 y el condensador C_3 .

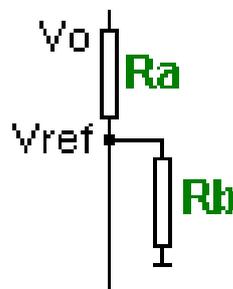


Figura 3. 28: Sensado de la tensión de salida

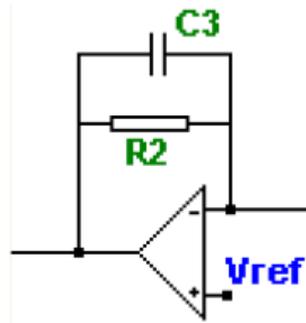


Figura 3. 29: Regulador PI del lazo externo de tensión

Los valores de todas las resistencias y condensadores se calculan con el programa SmartCtrl como se podrá ver en el apartado 3.5.

3.4.2.3. Lazo Feedforward

El lazo feedforward desempeña un papel fundamental dentro del circuito para corregir el factor de potencia. Este lazo permite soportar tensiones de alimentación dentro de un rango específico.

Para el integrado UC3854A el rango de tensión de feedforward es de 1.4 a 4.5V. Cuando se supera el valor máximo se activa un limitador de tensión interno a 4.5V. El divisor de tensión para este lazo contiene tres resistencias R_{ff1} , R_{ff2} y R_{ff3} , y dos condensadores, C_{ff1} y C_{ff2} , que forman dos filtros.

Debido a este control se introducen segundos armónicos con respecto a la frecuencia de red por el rizado que introduce la tensión de salida y por el rizado correspondiente del lazo feedforward.

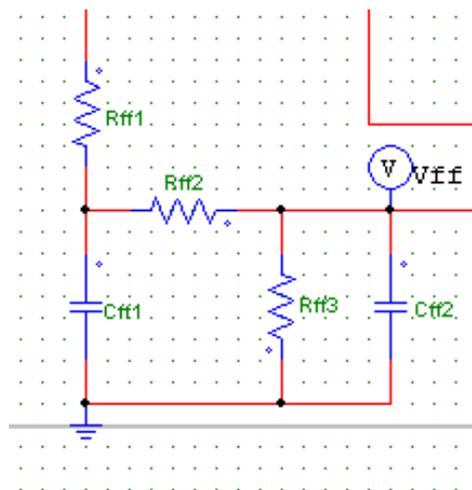


Figura 3. 30: Lazo Feedforward

Para poder obtener el valor de K_{FF} que se menciona en el apartado 3.4.2.1, solo se necesitan estas resistencias.

$$K_{FF} = \frac{R_{ff3}}{R_{ff1} + R_{ff2} + R_{ff3}} \quad (3.40)$$

3.5. Diseño del control mediante SmartCtrl

En este apartado se va a desarrollar el diseño de los lazos de control mediante el programa SmartCtrl. Con este programa se puede utilizar el integrado UC3854A para controlar el Corrector del Factor de Potencia.

La etapa de potencia que se tiene que controlar es la siguiente:

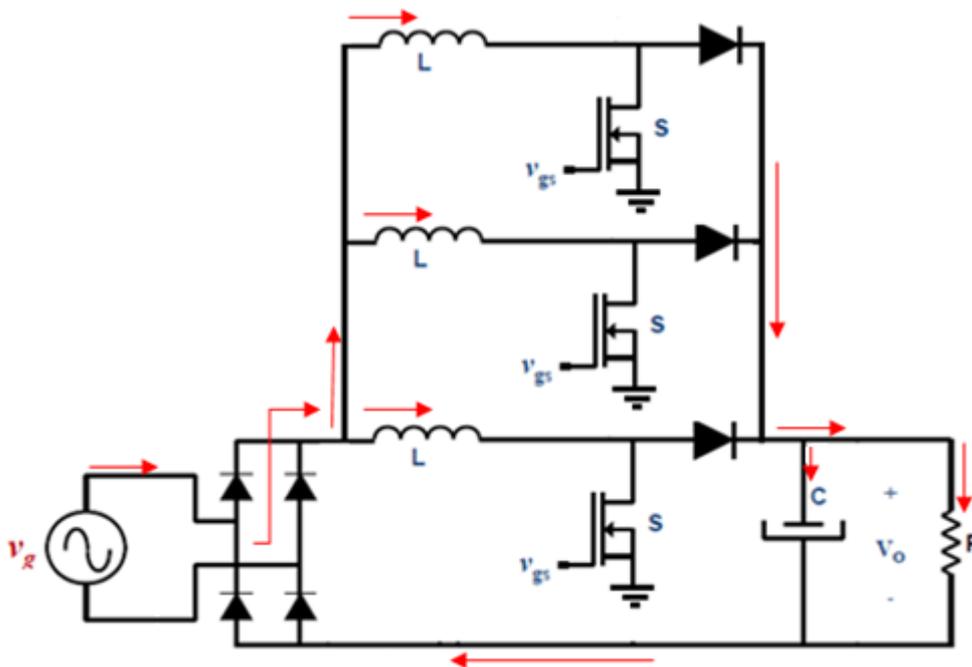


Figura 3. 31: Etapa de potencia

Como se puede ver en la imagen, la corriente sale de la fuente de tensión, pasa por un puente de diodos y, a continuación, se divide en tres ramas, que son los tres convertidores elevadores con los que se hará el interleaving. Más adelante, la corriente va hacia el condensador y la resistencia de salida, y vuelve por el puente de diodos a la fuente de tensión.

El lazo interno de corriente controla la corriente que pasa por la bobina del convertidor CC/CC. En este caso tenemos 3 convertidores, cada uno con su bobina correspondiente y, por lo tanto, cada uno con su lazo de control. Dicha corriente se tendrá que dividir entre tres. Además, la potencia de salida también está dividida entre tres, ya que por cada rama pasa un tercio de la potencia especificada y, lo que se va a controlar es cada rama por separado. Por esto, para obtener los lazos de corriente hay que hacer un diseño con una potencia de salida 1/3 de la especificada.

Sin embargo, el lazo externo de tensión, lo que controla es la tensión de salida. En este caso, como se puede observar en la imagen anterior, la potencia que llega es la potencia total y se tendrá que calcular otro lazo con la potencia especificada para obtener el lazo externo de tensión. En este caso, los tres lazos de control de cada convertidor CC/CC serán iguales, por lo que, con obtener uno de ellos, sería suficiente. En el capítulo 5 se explica cómo conectar los tres lazos de tensión.

Por todo esto, es necesario hacer un diseño de control para la potencia especificada dividida entre las ramas del interleaving (en nuestro caso, la potencia especificada entre tres) y elegir los datos para los lazos internos de corriente y, por otro lado, hacer un diseño de control para la potencia especificada y elegir los datos para los lazos externos de tensión.

En la figura 3.32 se puede observar el esquemático de un convertidor elevador realimentado a la salida a través de un divisor de tensión. El valor obtenido se compara con una tensión de referencia V_{ref} , seguida del regulador de tensión. Con esto, se obtiene como salida la tensión de error V_{ea} , que se multiplica por la tensión de entrada rectificada (después del puente de diodos). Así se obtiene una corriente de referencia que se compara con la corriente por la bobina seguida del regulador de corriente. Esto se compara con la rampa del modulador y se obtiene el disparo del MOSFET.

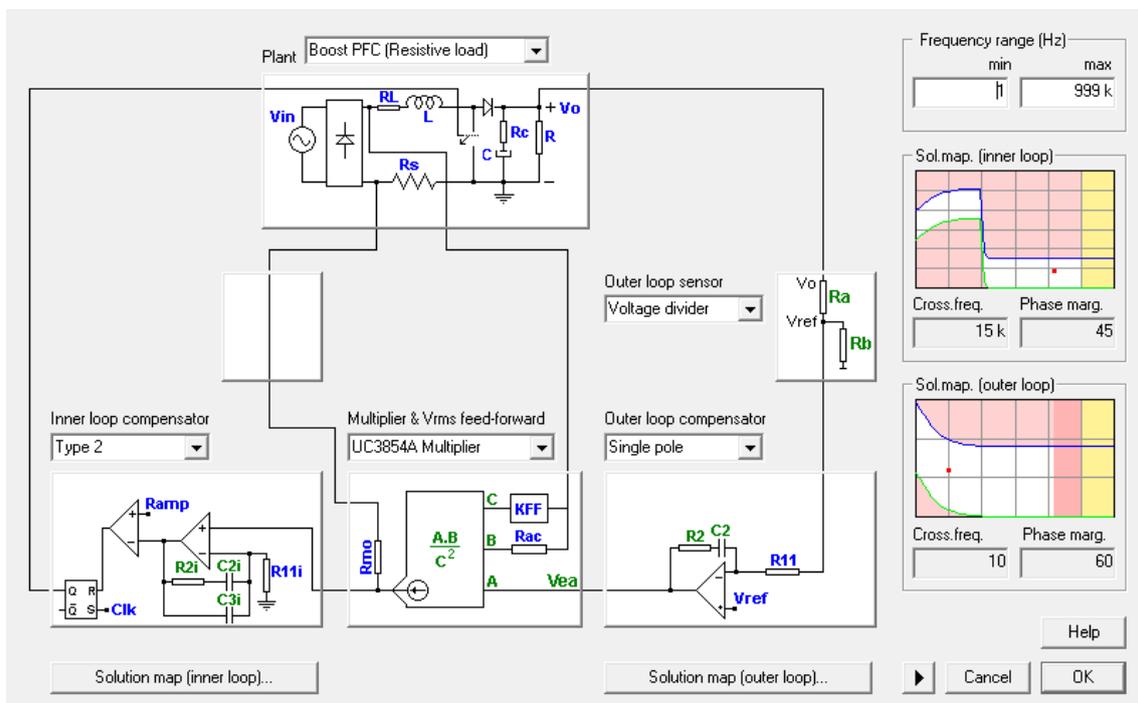


Figura 3. 32: Esquemático para controlar un CFP con elevador

3.5.1. Lazo interno de corriente

En primer lugar, se debe elegir la opción del integrado UC3854A. Al elegir esta opción se pedirán los valores de las resistencias R_{ac} y R_{mo} , que son la resistencia de entrada y la resistencia de salida del multiplicador de dicho integrado. A continuación, se pedirá el valor de la resistencia de sensado de la corriente por la bobina.

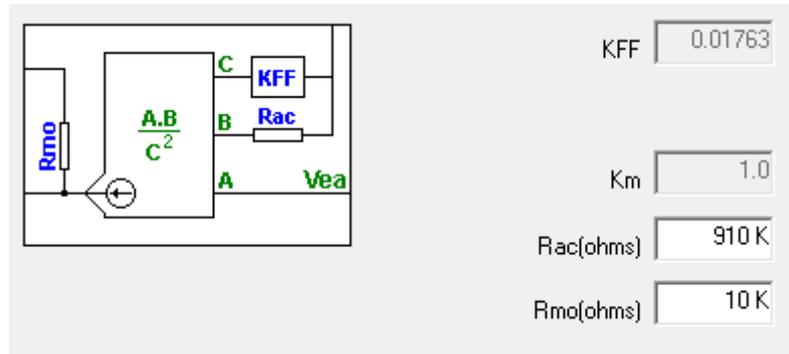


Figura 3. 33: Elegir valores para el control del CFP



Figura 3. 34: Elegir valor de la resistencia de sensado de corriente

Después, hay que introducir los datos de la planta que se quiere controlar. Estos datos se han calculado en el capítulo 2. En el caso del lazo de corriente, la potencia de salida que hay que introducir es 1kW. A continuación, se muestra una fórmula muy sencilla de lo que se ha explicado en el apartado anterior.

$$Potencia\ por\ cada\ rama = \frac{Potencia\ total\ de\ salida}{n^{\circ}\ de\ ramas} = \frac{3kW}{3} = 1kW \quad (3.41)$$

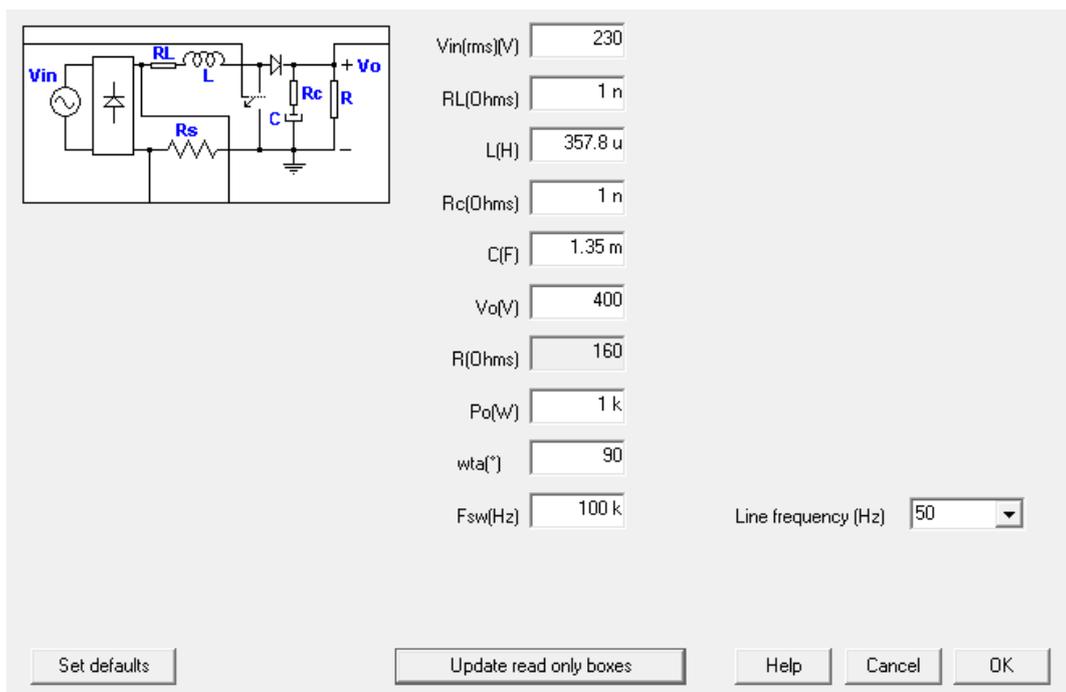


Figura 3. 35: Datos de la planta a controlar

Lo siguiente, será elegir el regulador de corriente que se va a utilizar. En nuestro caso se ha elegido un Tipo II ya que es el que mejor se adapta a nuestras condiciones. También se debe elegir el margen de fase y la frecuencia de cruce del lazo de corriente, 15kHz y 45°.

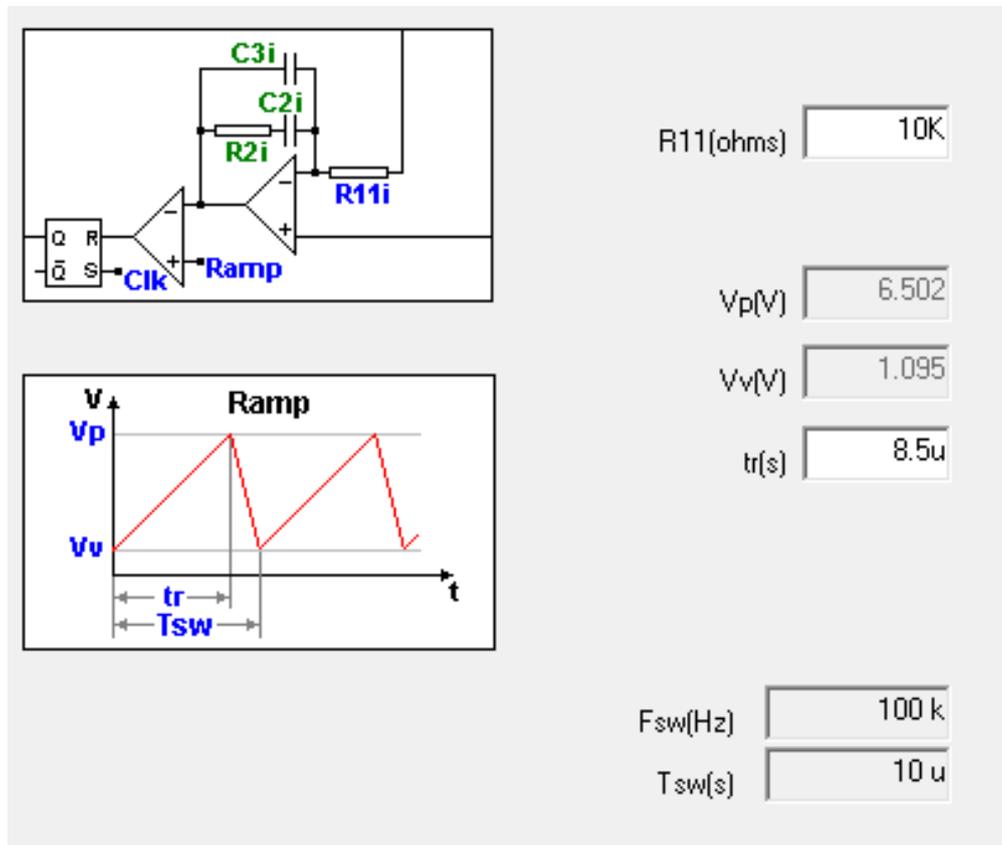


Figura 3. 36: Elegir resistencia del regulador Tipo II

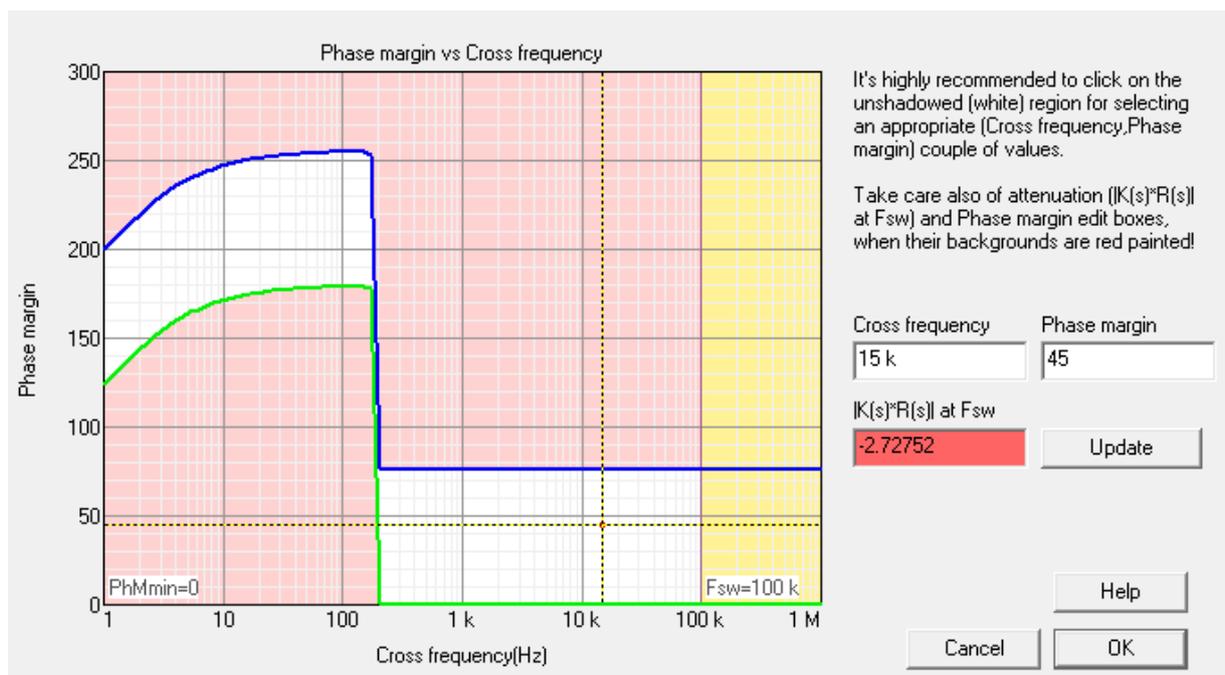


Figura 3. 37: Elegir frecuencia de cruce y margen de fase del lazo interno de corriente

Por último, se elige el regulador de tensión. En este caso, da igual el regulador que se seleccione, ya que de este diseño solo se utilizarán los datos del lazo interno de corriente.

Después de seguir todos estos pasos, se muestran algunas de las simulaciones del lazo de tensión:

- En primer lugar, se muestran los diagramas de bode donde se puede observar en rosa la función de transferencia del sistema completo, en verde la planta y en azul el regulador.

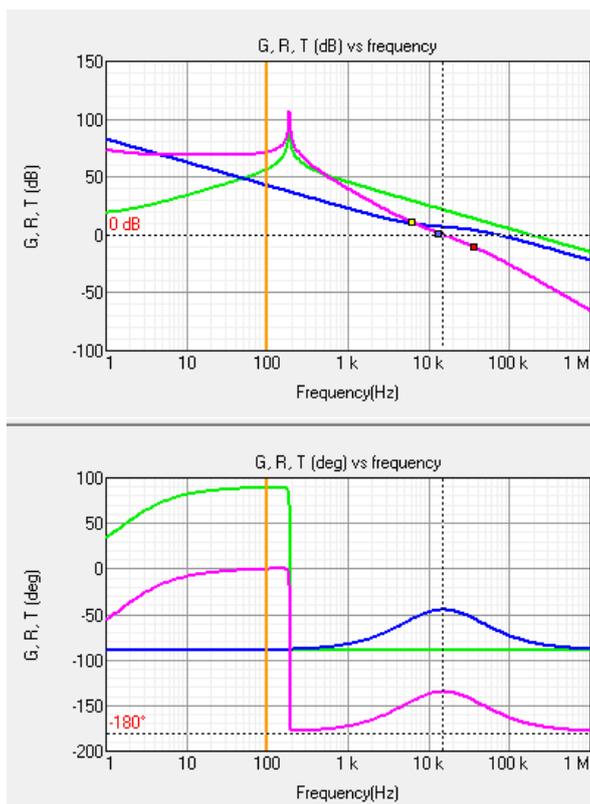


Figura 3. 38: Diagrama de bode del lazo interno de corriente

- En segundo lugar, se puede ver el diagrama de Nyquist para comprobar que hay un sistema estable.

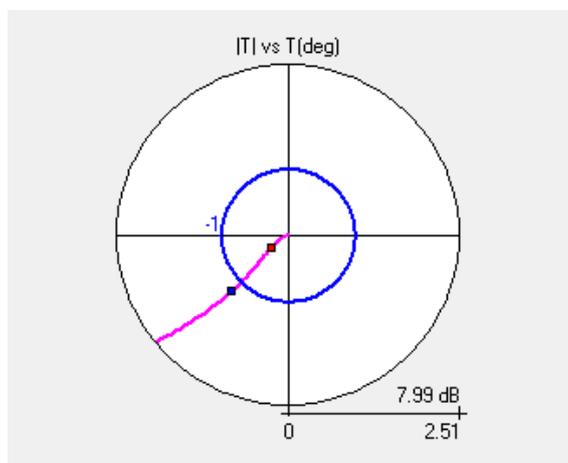


Figura 3. 39: Diagrama de Nyquist del lazo interno de corriente

- En tercer lugar, se muestra la corriente de entrada del Corrector del Factor de Potencia con respecto al tiempo.

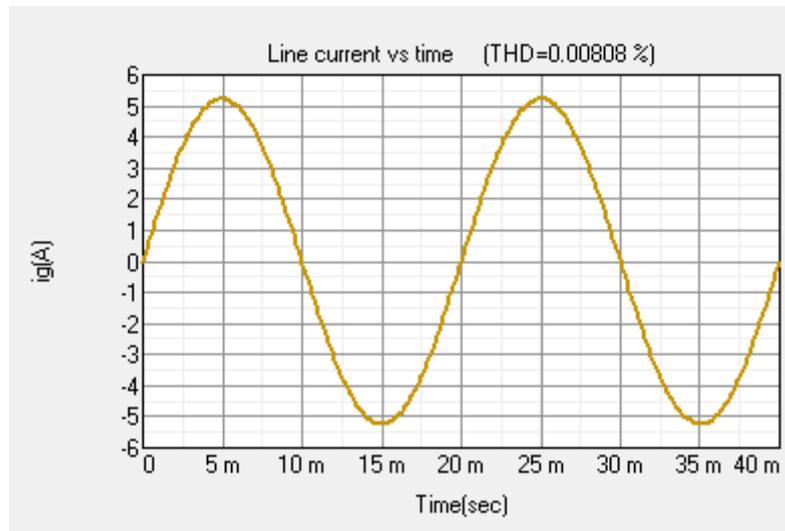


Figura 3. 40: Corriente de entrada del CFP

- Y en cuarto lugar, las tensiones que genera el UC3854A.

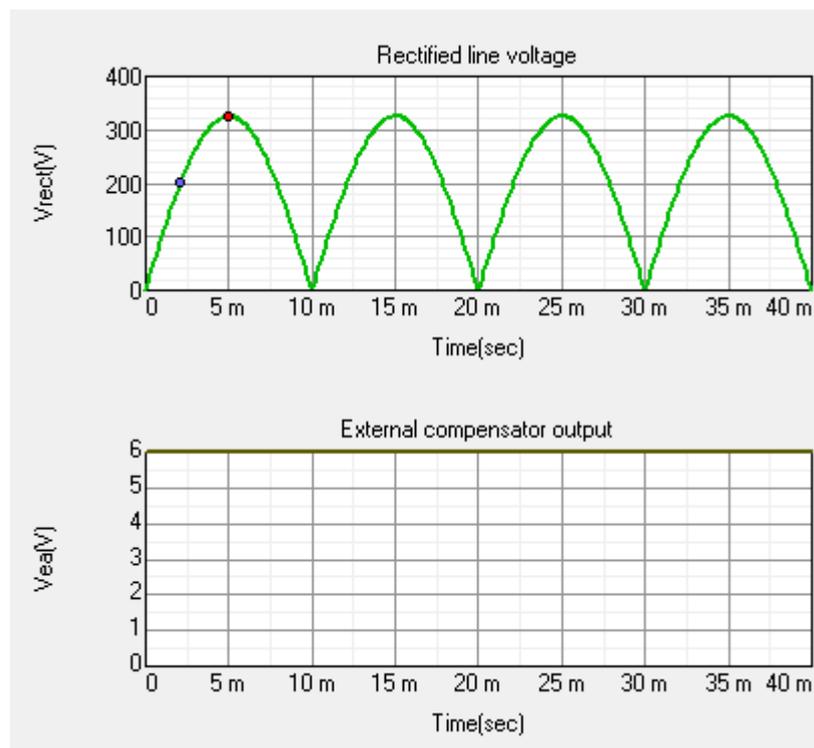


Figura 3. 41: Tensiones que genera el UC3854A

3.5.2. Lazo externo de tensión

Para diseñar el lazo externo mediante SmartCtrl se debe elegir el UC3854A igual que se ha elegido para obtener el lazo interno de corriente. A continuación, se elegirá la resistencia de sensado.

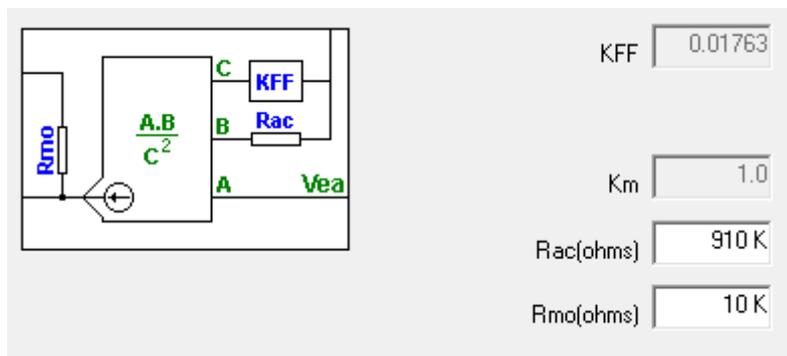


Figura 3. 42: Elegir valores para el control del CFP



Figura 3. 43: Elegir valor de la resistencia de sensado de corriente

Después, se introducirán los datos de la etapa de potencia. En este caso se pondrá la potencia total especificada por lo que se ha explicado en el apartado 3.5. Los demás datos se pondrán igual que en el diseño del lazo de corriente.

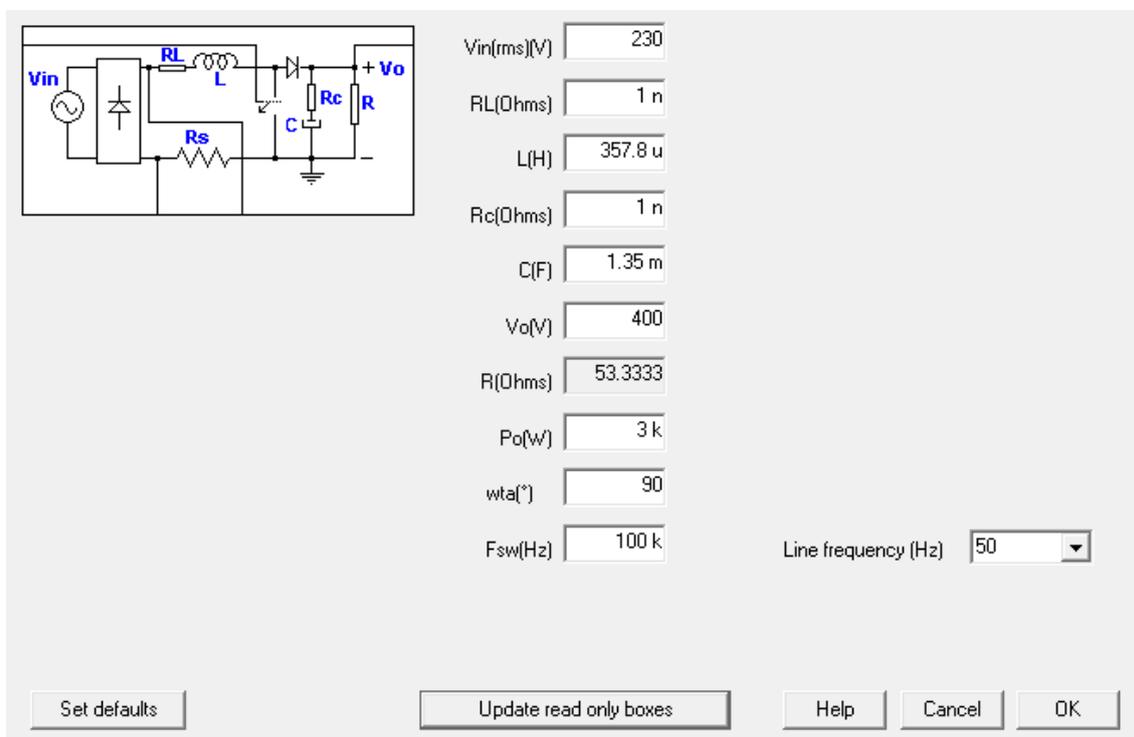


Figura 3. 44: Datos de la planta a controlar

A continuación, se elige el regulador del lazo interno de corriente. En este caso, no hace falta elegir el que se va a utilizar ya que solo se cogerán los datos del lazo externo de tensión para añadirlos a nuestro esquemático.

Lo siguiente, es elegir el lazo externo de tensión. En primer lugar, se pide el sensado de la tensión de salida. Se indica que la tensión de referencia del UC3854A es 7.5V y que la salida de nuestro Corrector del Factor de Potencia es 400V. Por lo tanto, habrá una ganancia de 18.75m utilizando dos resistencias para sensar la tensión.

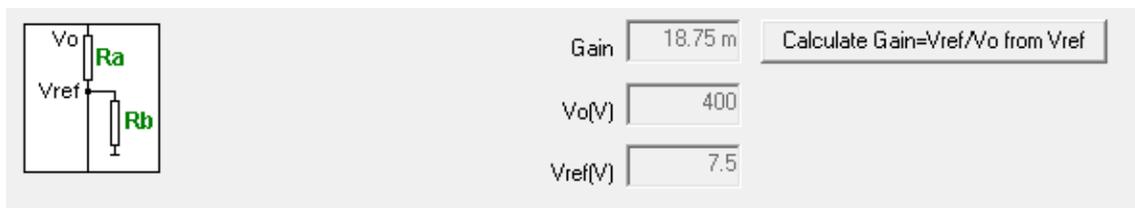


Figura 3. 45: Sensado de la tensión de salida

Por último, se debe elegir el regulador del lazo externo de tensión. En nuestro caso, como se ha explicado en el apartado 3.3.2, se ha elegido el Single Pole. También hay que elegir la frecuencia de cruce y el margen de fase del lazo de tensión, 10Hz y 60°.

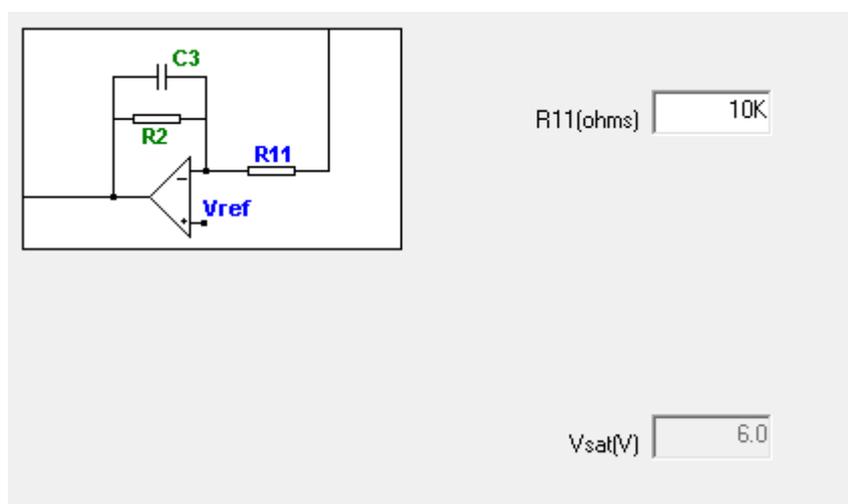


Figura 3. 46: Regulador PI

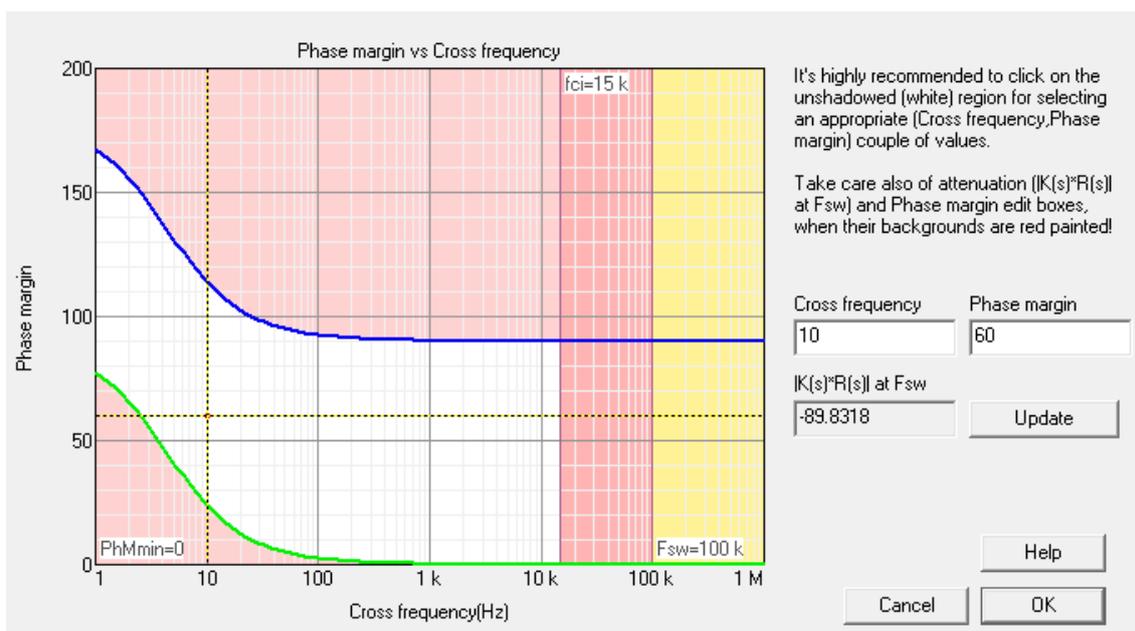


Figura 3. 47: Elegir frecuencia de cruce y margen de fase del lazo externo de tensión

Después de seguir todos estos pasos, se muestran algunas de las simulaciones del lazo de tensión:

- En primer lugar, se muestran los diagramas de bode donde se puede observar en rosa la función de transferencia del sistema completo, en verde la planta y en azul el regulador.

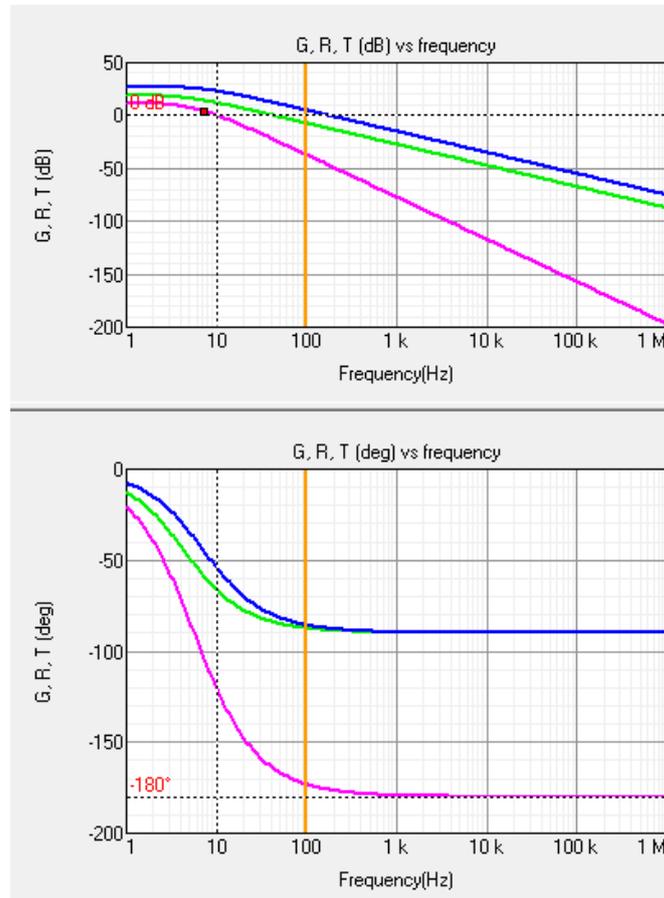


Figura 3. 48: Diagrama de bode del lazo externo de tensión

- En segundo lugar, se puede ver el diagrama de Nyquist para comprobar que hay un sistema estable.

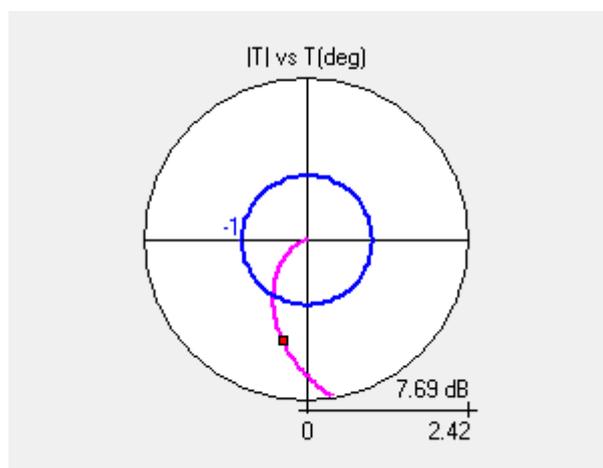


Figura 3. 49: Diagrama de Nyquist del lazo externo

- En tercer lugar, se muestra la corriente de entrada del Corrector del Factor de Potencia con respecto al tiempo.

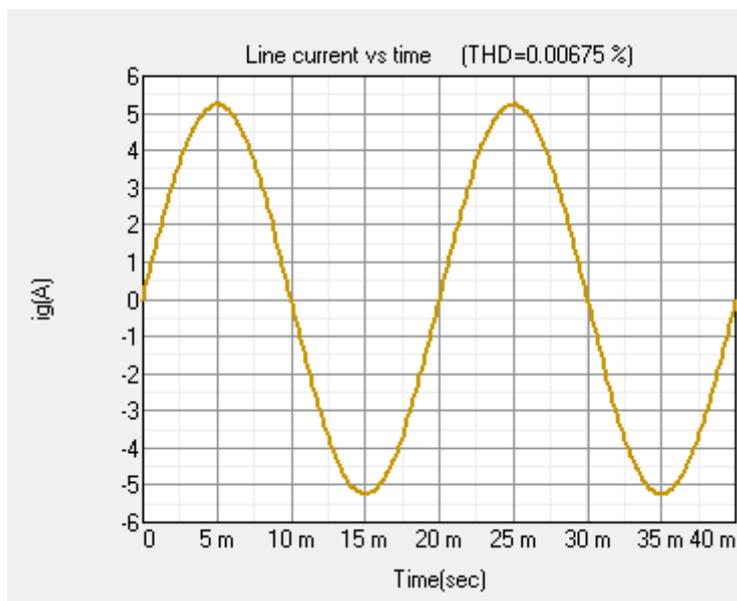


Figura 3. 50: Corriente de entrada del CFP

- Y en cuarto lugar, las tensiones que genera el UC3854A.

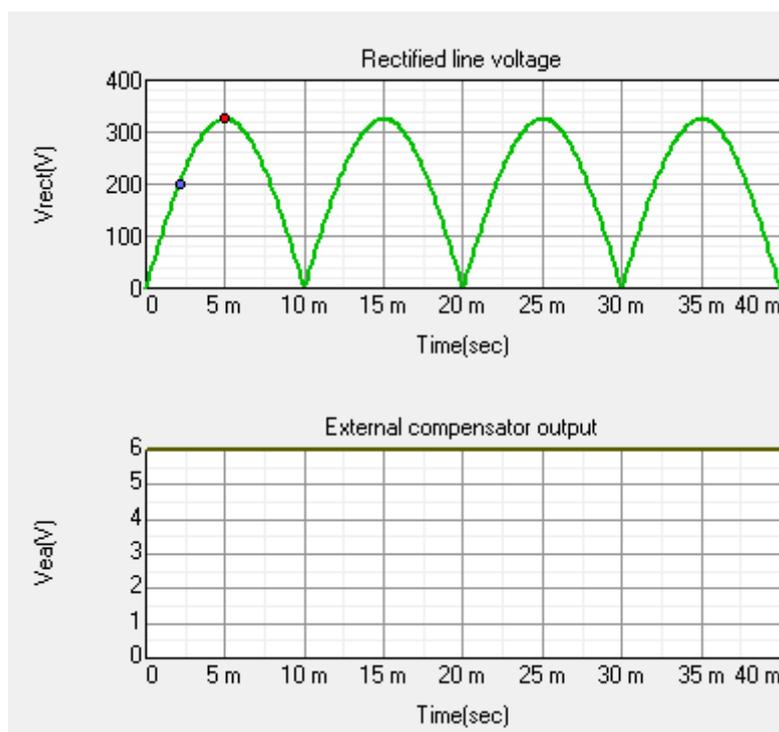


Figura 3. 51: Tensiones que genera el controlador UC3854

3.6.Desfasador

Para realizar el sincronismo de los tres controladores UC3854A hay que diseñar un desfasador de pulsos en el que, a partir de una señal de frecuencia “f”, se obtengan tres señales con pulsos desfasados 120° y con una frecuencia de “f/3”. Cada uno de estos pulsos se introduce en el integrado. Para nuestro diseño en PSIM se ha utilizado el UC3854A que no tiene patilla de sincronismo por lo que habrá que crearla. Como ya se ha comentado anteriormente, si se quiere diseñar nuestro circuito en una placa habrá que utilizar otro integrado similar al UC3854A pero con patilla de sincronismo como puede ser el L4981.

Para diseñar nuestro desfasador se necesitan funciones lógicas digitales y biestables.

En la figura 3.52 se puede observar que se utiliza una señal de 300kHz, por lo tanto, a la salida se obtendrán tres pulsos con una frecuencia de 100kHz desfasados 120° . También se puede observar que, para obtener el primer pulso de 100kHz, se utiliza un divisor de frecuencia por 3, que se consigue con los dos biestables conectados como se puede ver en la imagen. Lo siguiente será utilizar una puerta AND con dos entradas: la salida del biestable negada y la entrada. Con esto se obtiene la primera señal de 100kHz, señal A.

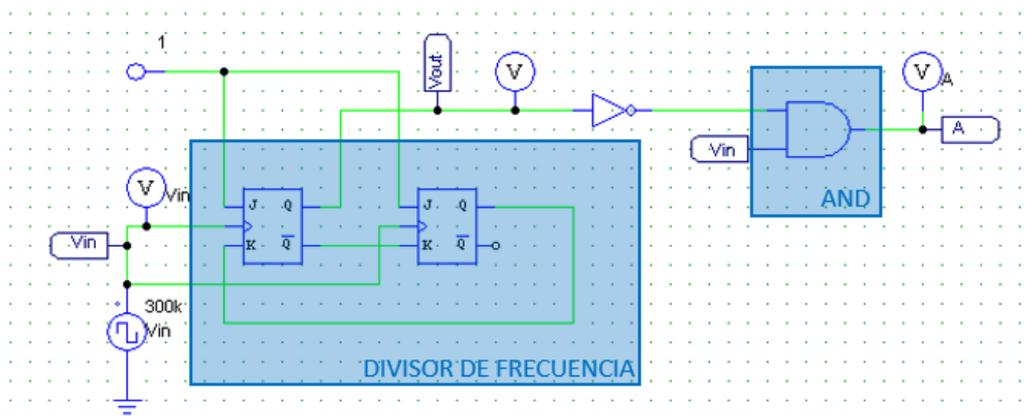


Figura 3. 52: Primera señal de 100kHz para el desfase

En la figura 3.53 se puede observar cómo se consigue otra de las señales de 100kHz. En primer lugar, se utilizará una puerta XOR con la salida del biestable y la fuente de entrada. A continuación, se utilizará un único biestable con la lógica que se puede ver y, por último, se utilizará una puerta AND de tres entradas: la salida del biestable negada, la primera señal de 100kHz negada y la fuente de entrada. Con esto se obtiene otra señal de 100kHz, señal B.

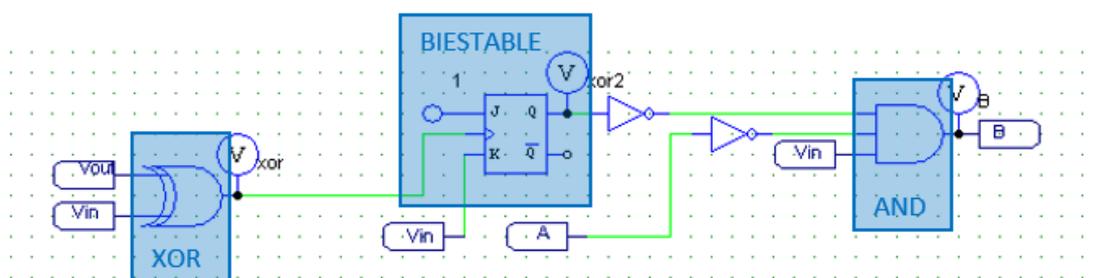


Figura 3. 53: Segunda señal de 100kHz para el desfase

En la figura 3.54 se puede ver cómo obtener la tercera señal de 100kHz. Esta es la lógica más simple ya que, lo único que se necesita es una puerta AND de tres entradas: la salida A negada, la salida B negada y la fuente de entrada. Así, se obtiene la tercera señal de 100kHz, señal C.

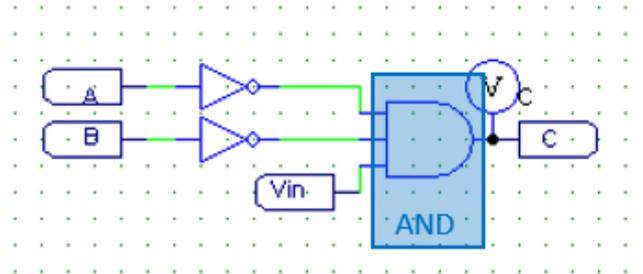


Figura 3. 54: Tercera señal de 100kHz para el desfase

Con todo esto, ya se tiene el desfase necesario. Cada una de estas señales, A, B y C, se utiliza para introducirlas por la patilla de sincronización del integrado. En nuestro caso, como sólo se ha hecho el diseño en PSIM, se ha creado una patilla de sincronismo en el integrado UC3854A aunque en realidad no existe. Esta patilla se muestra en la figura 3.55. Para poder utilizar este desfase en el diseño de la placa, se debe utilizar otro integrado similar al UC3854A pero con patilla de sincronismo como puede ser el L4981.

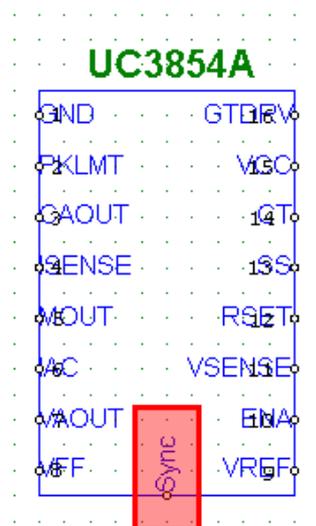


Figura 3. 55: Patilla de sincronismo Sync para introducir los desfases

En la figura 3.56 se puede observar el lugar exacto del integrado UC3854A donde se introducen los pulsos obtenidos con el desfaseador.

En primer lugar se puede observar que el pulso dentro del controlador se crea con un integrado 555 en configuración astable (recuadro naranja). Con este integrado el controlador crea un pulso con el que, siguiendo la lógica interna del UC3854A se consigue disparar el MOSFET del convertidor. Para conseguir introducir nuestro pulso hay que desconectar el circuito del 555 por su salida que es el biestable que está dentro del recuadro naranja y conectar ahí el pulso que se ha creado. Con esto se consigue que el pulso que utiliza el UC3854A para conseguir el disparo del MOSFET sea el que se ha diseñado y no el que crea con su circuito interno.

En cada controlador UC3854A se introduce uno de los tres pulsos diseñados y, al estar desfasados 120° , se consigue que cada MOSFET se dispare en el momento correcto para que las corrientes de las tres bobinas queden desfasadas los 120° que se necesitan.

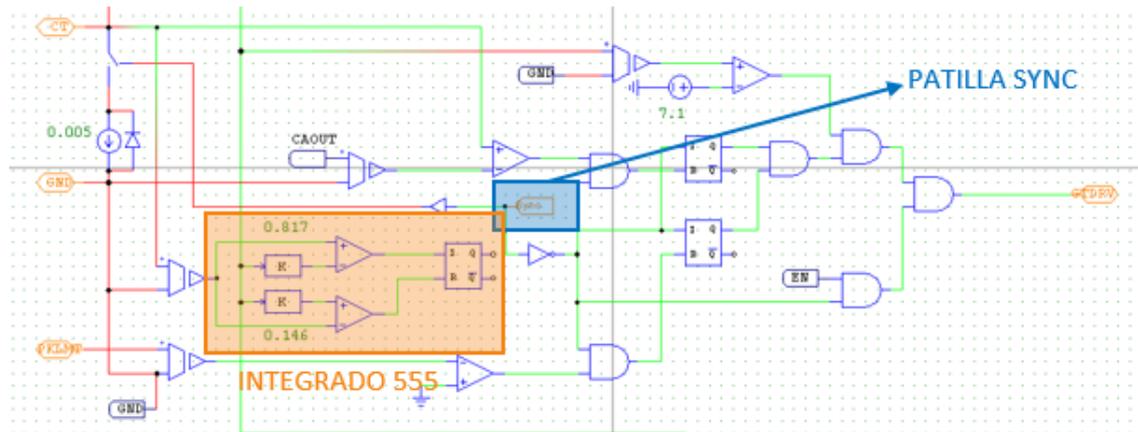


Figura 3. 56: Parte interna del controlador UC3854A creada en PSIM



Capítulo 4: EMI

| | | |
|------------|--|----|
| 4. | EMI..... | 80 |
| 4.1. | Compatibilidad electromagnética | 80 |
| 4.1.1. | Interferencias electromagnéticas (EMI) | 81 |
| 4.1.2. | Susceptibilidad electromagnética (EMS) | 82 |
| 4.1.3. | Elementos del problema de la compatibilidad electromagnética | 83 |
| 4.1.3.1. | Acoplamiento electromagnético..... | 83 |
| 4.1.3.1.1. | Acoplamiento capacitivo | 84 |
| 4.1.3.1.2. | Acoplamiento inductivo | 85 |
| 4.1.3.1.3. | Acoplamiento conductivo..... | 86 |
| 4.2. | Diseño del filtro EMI para el Corrector del Factor de Potencia | 87 |
| 4.2.1. | Diseño del filtro EMI mediante SmartCtrl | 90 |

4. EMI

En este capítulo se va a desarrollar el filtro EMI para el Corrector del Factor de Potencia diseñado en el trabajo. En primer lugar, se explicará detenidamente qué es la compatibilidad electromagnética (CEM), las interferencias electromagnéticas (EMI) y la Susceptibilidad electromagnética (EMS). A continuación, se pasará a explicar los elementos que componen los problemas de la CEM, el acoplamiento electromagnético y sus tres tipos: capacitivo, inductivo y conductivo. Por último, se desarrollará el filtro EMI utilizado en el CFP diseñado para enfrentarse a las interferencias electromagnéticas del diseño y la implementación de dicho filtro en SmartCtrl para poder observar la estabilidad del diseño con su filtro incluido.

4.1. Compatibilidad electromagnética

La compatibilidad electromagnética es la rama que estudia los mecanismos posibles para la eliminación, disminución y prevención de las interferencias que generan los equipos electrónicos en el entorno en el que se encuentran con la finalidad de que se cumpla la normativa legal vigente a fin de asegurar la fiabilidad de los equipos y sistemas en el lugar donde estén instalados y confiabilidad bajo un ambiente electromagnético controlado. Estos equipos serán compatibles siempre que no genere interferencias o cuando dichas interferencias estén por debajo de un umbral, sin afectar al resto de los equipos y, a su vez, presenten una inmunidad adecuada a las interferencias de otros equipos.

La compatibilidad electromagnética comprende dos partes fundamentales, la emisión o interferencia electromagnética (EMI) y la Inmunidad o Susceptibilidad Electromagnética (EMS) como se puede observar en la figura 4.1. [10]

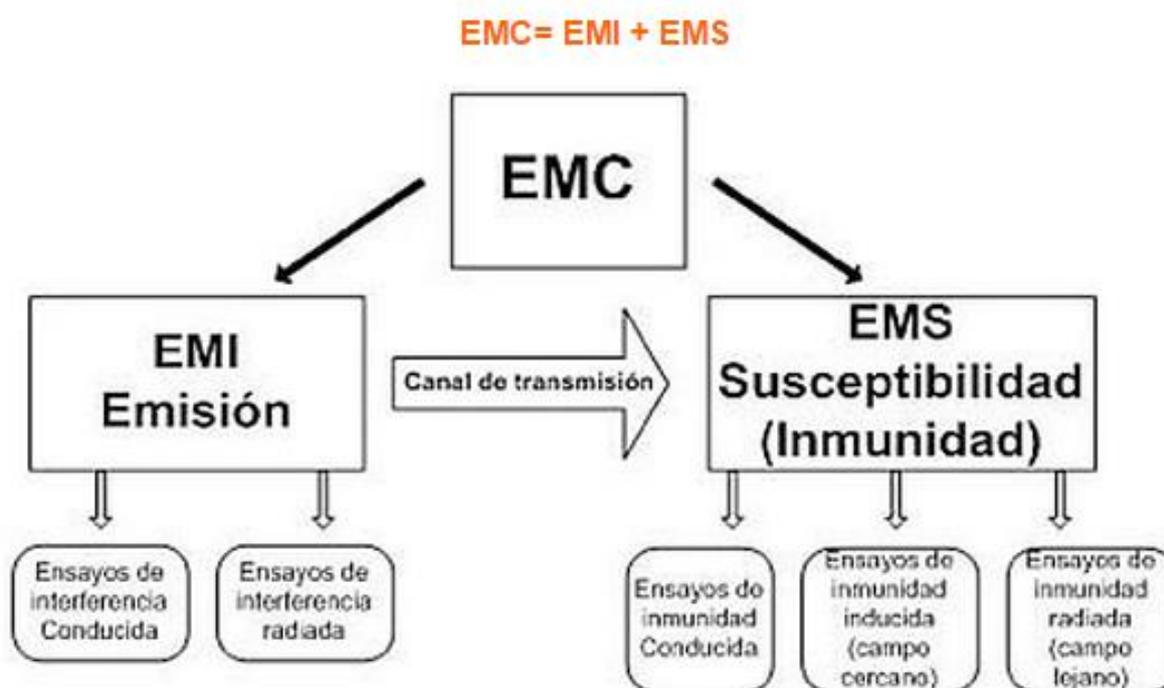


Figura 4. 1: Esquema de compatibilidad electromagnética [10]

Se pueden definir cuatro áreas fundamentales que hay que tener en cuenta para estudiar las interferencias electromagnéticas dependiendo del ámbito al que pertenezcan. En la siguiente tabla se pueden observar las cuatro áreas.

| | RADIADAS | CONDUCIDAS |
|-----------------|----------|------------|
| EMISIÓN | ER | EC |
| SUSCEPTIBILIDAD | SR | SC |

Tabla 9: Áreas fundamentales para estudiar las interferencias electromagnéticas

Cuando un sistema ruidoso genera interferencias con otro sistema, la transmisión del ruido puede ir fuera del sistema a través de dos caminos: como energía radiada a través de un campo eléctrico o magnético, o como energía conducida a través de un camino común entre la fuente generadora y el receptor. Estas interferencias (conducidas y radiadas) son fuentes de ruido que se clasifican de manera separada a la hora de evaluarlas en un sistema.

4.1.1. Interferencias electromagnéticas (EMI)

En la actualidad, uno de los retos más importantes en el diseño de los sistemas de alimentación conmutados o convertidores CA/CC es resolver o minimizar los problemas que conlleva la interferencia electromagnética.

La interferencia electromagnética (EMI) es la perturbación que puede ocurrir en cualquier circuito, componente o sistema electrónico causado por una fuente de radiación electromagnética externa al mismo. Dicha perturbación puede llegar a limitar el rendimiento del sistema que se ha diseñado. Por esto, es necesario eliminar sus efectos, aunque una eliminación total es básicamente imposible.

Lo que se trata de hacer con esta interferencia electromagnética es minimizar, tanto como sea posible, sus efectos y sus orígenes. Para ello, la mayoría de los convertidores CA/CC incorporan filtros EMI dentro de su circuito para eliminar la mayoría de los ruidos. Estos filtros trabajan básicamente en modo diferencial utilizando condensadores que se colocan en paralelo con la línea de alimentación de red. Hay otros filtros más elaborados y de mayor calidad y coste que incorporan condensadores referidos a tierra que tienen la propiedad de filtrar los ruidos y trabajan en modo común.

En la figura 4.2 se pueden observar los dos tipos de ruido:

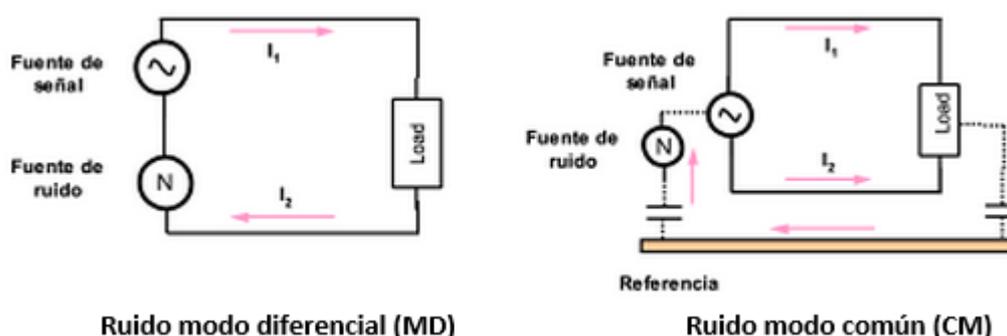


Figura 4. 2: Tipos de ruido

Por otro lado, se pueden clasificar las interferencias electromagnéticas según el mecanismo que acopla la fuente y la víctima de la interferencia como se puede observar en la tabla 7.

- Interferencias radiadas: cuando la señal se propaga de la fuente a la víctima mediante radiación electromagnética.
- Interferencias conducidas: cuando se propaga a través de una conexión común a ambos, como por ejemplo la red eléctrica.

La existencia de varios equipos de distintas tecnologías facilita la emisión de interferencias electromagnéticas, lo que causa problemas de compatibilidad electromagnética como se puede observar en la figura 4.3. [9]

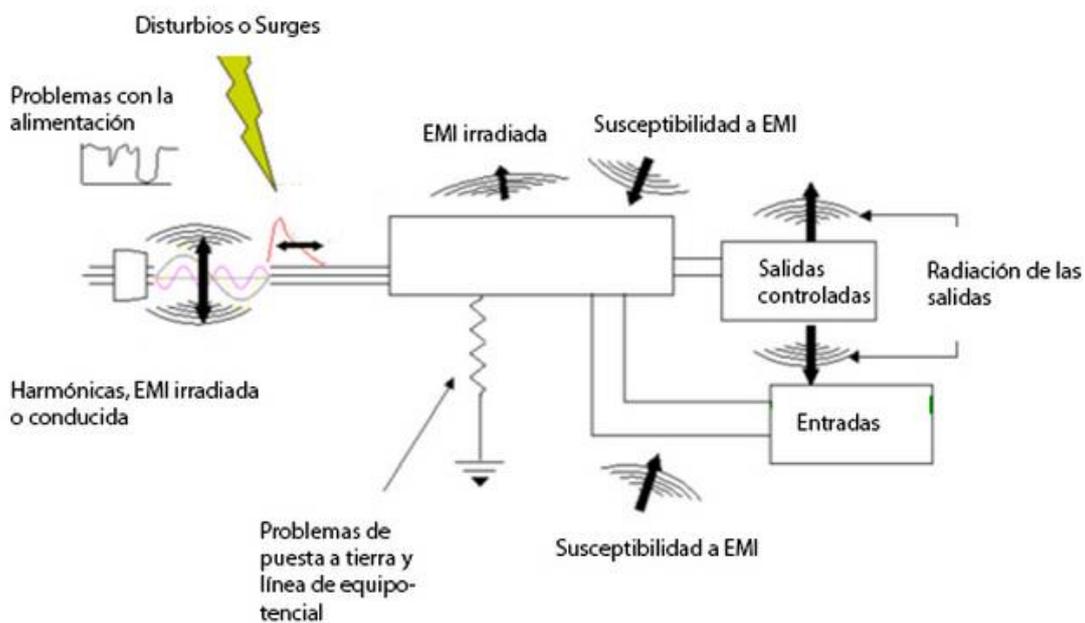


Figura 4. 3: Causas de la compatibilidad electromagnética [9]

4.1.2. Susceptibilidad electromagnética (EMS)

La Susceptibilidad electromagnética es la habilidad de un aparato o sistema para funcionar dentro de un entorno electromagnético para el cual se ha diseñado pudiendo acceder las perturbaciones de dicho entorno tanto en forma radiada como conducida. Las normas incluyen distintos grados de severidad de acuerdo con los diferentes tipos de entornos y definen criterios de aceptación al correcto funcionamiento para los distintos tipos y clases de aparatos o sistemas.

Con todo esto, se puede deducir que una susceptibilidad electromagnética alta indica una alta sensibilidad a los campos electromagnéticos y un problema en su compatibilidad electromagnética.

4.1.3. Elementos del problema de la compatibilidad electromagnética

Los elementos del problema CEM se pueden dividir en tres áreas: la fuente, que es el generador de energía electromagnética, la víctima, que es el circuito o sistema que resulta perturbado de forma negativa y recibe el impacto de la energía transmitida, y el acoplamiento, que es el mecanismo mediante el cual las perturbaciones EMC afectan a los dispositivos. En la figura 4.4 se pueden observar los tres elementos.



Figura 4. 4: Elementos de los problemas CEM

Estos tres elementos son los que se pueden encontrar en cualquier problema de compatibilidad electromagnética. Si se suprime uno de ellos, se consigue atenuar o eliminar el efecto de la interferencia. Además, es posible que, realizando un apantallamiento o aumentando la separación entre ellos, se consiga resolver parte del problema. Así, se puede deducir que las tres formas de eliminar las interferencias serán:

- Suprimir o reducir la emisión de la fuente.
- Hacer el camino de acoplamiento poco efectivo.
- Hacer el receptor menos sensible a las emisiones.

La mejor opción de las tres anteriores es la primera, aunque no siempre se puede identificar con exactitud la fuente de perturbación y, por lo tanto, no es posible eliminarla. En los casos en los que las interferencias son causadas por señales activas del sistema como puede ser el clock de un sistema digital, la primera opción no es posible y solo se podría actuar con un acoplamiento poco efectivo o haciendo la víctima más inmune.

4.1.3.1. Acoplamiento electromagnético

El acoplamiento electromagnético es la interrelación de dos o más circuitos, equipos o sistemas mediante una transferencia de energía entre ellos.

Según el medio de propagación que utilice la interferencia electromagnética para perjudicar el funcionamiento de un equipo o la calidad de una señal, se puede establecer una clasificación de EMI como EMI conducida, EMI por acoplamiento capacitivo o EMI por acoplamiento inductivo.

- EMI conducida: se propagan a través de cables, ya sean de alimentación, señal o tierra, y su contenido frecuencial nunca supera los 30MHz.
- EMI propagadas por acoplamiento capacitivo: se producen por efecto de campo eléctrico. Su principal fuente son los puntos donde haya grandes variaciones de tensión en espacios cortos de tiempo.
- EMI propagadas por acoplamiento inductivo: se producen por efecto de campo magnético. Su principal fuente son los bucles y la circulación de corriente a través de estos loops que presentan grandes derivas respecto del tiempo.

En la figura 4.5 se puede observar los tipos de acoplamiento existentes.

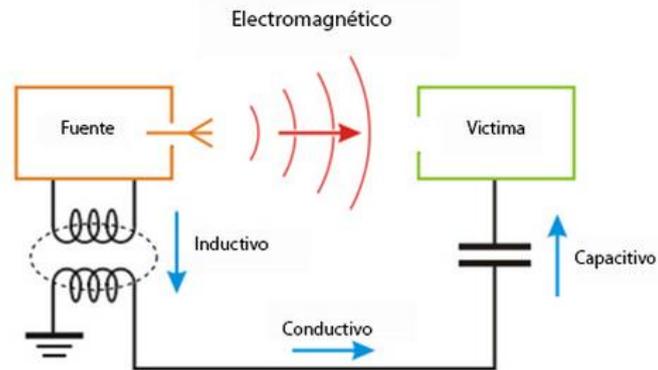


Figura 4. 5: Tipos de acoplamiento

4.1.3.1.1. Acoplamiento capacitivo

El acoplamiento capacitivo se representa por la interacción de campos eléctricos entre conductores. Un conductor pasa cerca de una fuente de ruido, capta dicho ruido y lo transporta para otra parte del circuito.

En el caso de que se produzca un acoplamiento entre dos cables, este acoplamiento se debe a la cercanía entre ellos que discurren paralelos a lo largo del sentido en el que circula la corriente.

El principio teórico que explica este acoplamiento se puede resumir de la siguiente forma: si el campo eléctrico generado por una fuente de tensión aplicada entre dos conductores atraviesa otro conductor cercano, se inducirá en él una corriente parásita que podrá provocar a su vez una tensión parásita.

A continuación, se puede observar dos imágenes. En la figura 4.6 se puede ver un ejemplo de acoplamiento capacitivo y en la figura 4.7 se puede ver el acoplamiento y las fuentes de tensión y de corriente en modo común y en modo diferencial. [11]

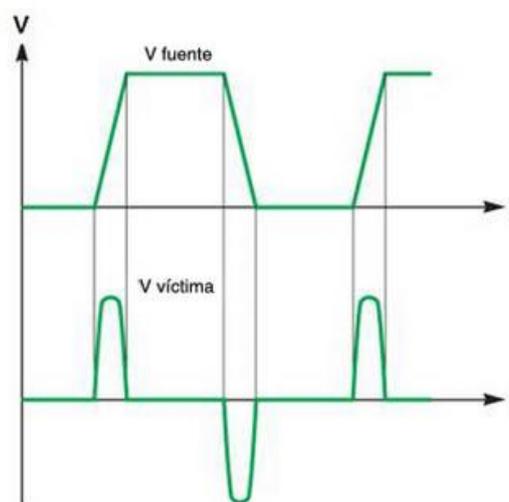


Figura 4. 6: Ejemplo de acoplamiento capacitivo [11]

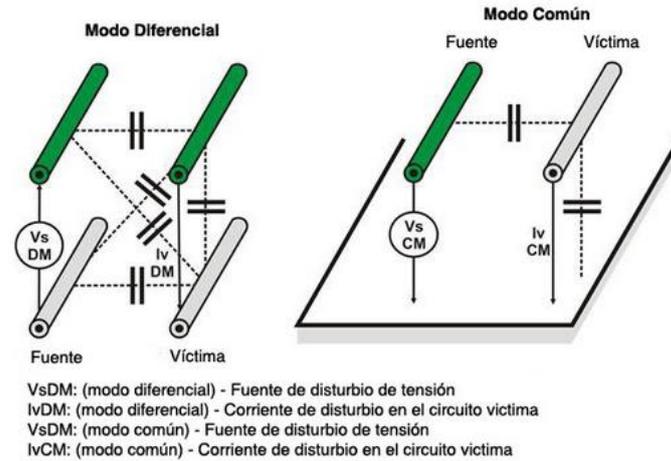


Figura 4. 7: Tipos de acoplamiento capacitivo [11]

Para reducir el efecto del acoplamiento capacitivo se pueden tomar diversas medidas:

- Limitar la extensión de los cables en paralelo.
- Aumentar la distancia de los cables en paralelo.
- Reducir el valor dV/dt de la señal perturbadora, aumentando el tiempo de subida de la señal siempre que sea posible.

4.1.3.1.2. Acoplamiento inductivo

Se basa en la generación de una d.d.p. en el bucle víctima debida al campo magnético creado por la corriente variable que circula por el conductor fuente.

Cualquier conductor por el que circula una corriente eléctrica que varía en el tiempo, produce un campo magnético a su alrededor. Si el otro conductor se encuentra dentro de ese campo magnético, se produce una inducción sobre este y circulará por él una corriente eléctrica. Este acoplamiento se debe a la inductancia mutua entre los cables. [11]

Para reducir el efecto del acoplamiento inductivo entre cables se pueden tomar diversas medidas:

- Límite de la longitud de los cables en paralelo.
- Aumentar la distancia entre el cable perturbador y el cable víctima
- Reducir el valor dV/dt de la señal perturbadora, aumentando el tiempo de subida de la señal siempre que sea posible.

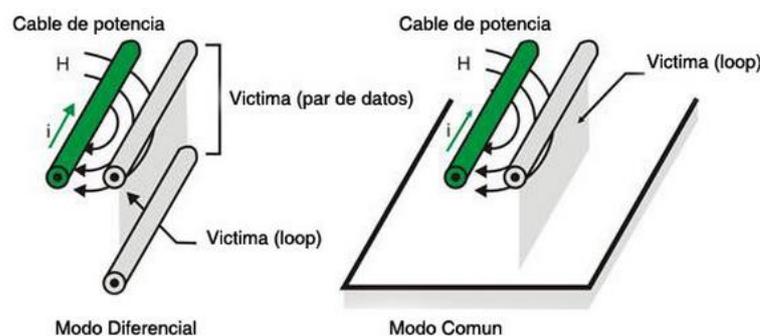


Figura 4. 8: Tipos de acoplamiento inductivo entre cables

Para reducir el efecto del acoplamiento inductivo entre cable y campo se pueden tomar diversas medidas:

- Limitar la altura del cable al plano de tierra.
- Colocar el cable junto a la superficie metálica siempre que sea posible.
- Usar cables trenzados.
- Usar ferritas y filtros EMI.

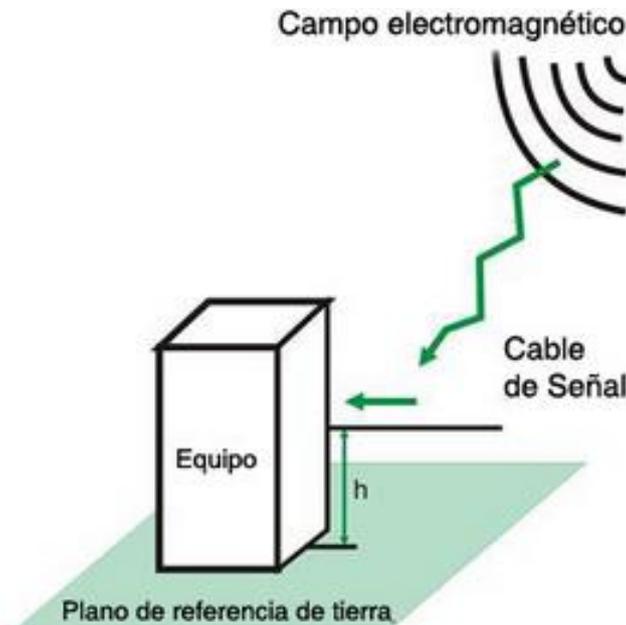


Figura 4. 9: Acoplamiento inductivo entre cable y campo

4.1.3.1.3. Acoplamiento conductivo

El acoplamiento conductivo o por impedancia común es el acoplamiento por transferencia de energía eléctrica a través del contacto físico de un medio conductor, en contraste con los acoplamientos inductivos y capacitivos. Puede darse por la vía de un cable, una resistencia, un terminal común, una línea de transmisión, una toma a tierra, etc.

Las EMI conducidas pueden aparecer en modo diferencial, cuando se propagan solo por conductores activos del sistema; o en modo común, cuando se propagan por los conductores activos y la toma de tierra del sistema. [11]

Para reducir el efecto del acoplamiento por impedancia común se pueden tomar diversas medidas:

- Separar las fuentes de alimentación y los retornos de toma a tierra.
- Minimizar los caminos comunes, principalmente de altas corrientes y corrientes conmutadas.
- Usar siempre que sea posible la menor resistencia para las altas corrientes en caminos comunes y la menor inductancia para alta di/dt .

4.2. Diseño del filtro EMI para el Corrector del Factor de Potencia

Para desarrollar nuestro Corrector del Factor de Potencia se ha decidido utilizar un filtro EMI para minimizar las interferencias electromagnéticas y con el que se pueda garantizar el cumplimiento de las regulaciones de la compatibilidad electromagnética.

El filtro que se ha decidido utilizar es un filtro RLC como se puede observar en la figura 4.10. Este filtrado será suficiente para minimizar las interferencias electromagnéticas producidas en el CFP diseñado.

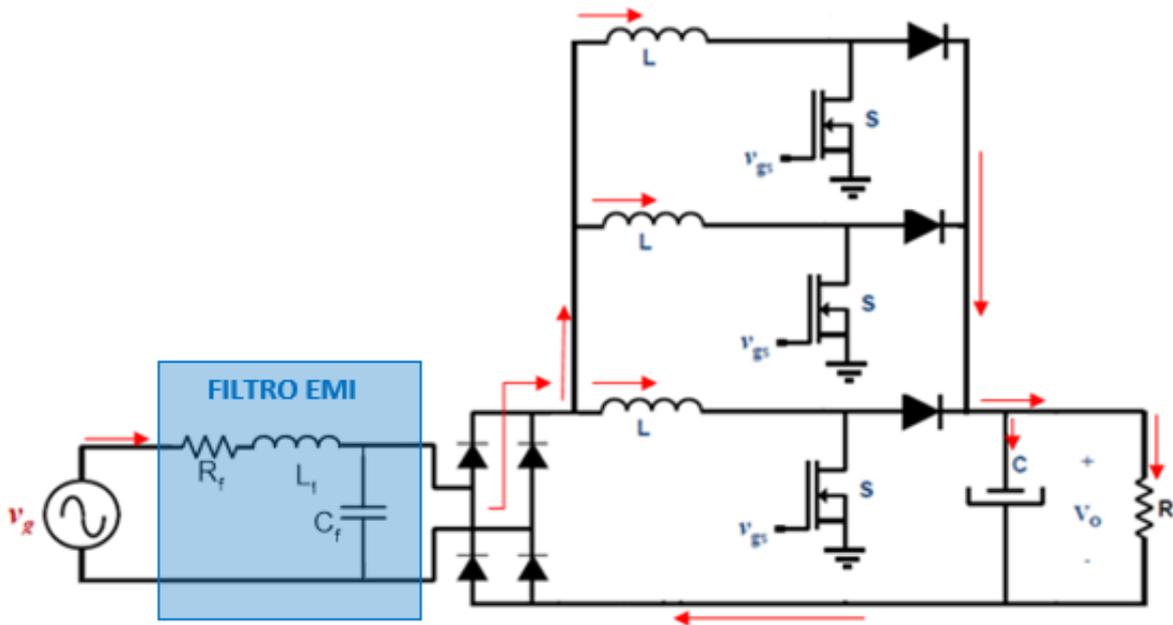


Figura 4. 10: Corrector del Factor de Potencia con Filtro EMI incluido

Este filtro nos tiene que garantizar dos aspectos fundamentales. En primer lugar, el filtro tendrá que ser diseñado de tal manera que cumpla con la normativa de compatibilidad electromagnética minimizando las interferencias y, en segundo lugar, se tendrá que diseñar un filtro que sea totalmente compatible con el lazo interno de corriente de cada uno de los tres convertidores implementados en nuestro Corrector del Factor de Potencia. Este filtro no debe hacer inestable ninguno de los tres lazos de corriente. Hay que decir que los tres convertidores y los tres lazos de corriente que los controlan son iguales, por lo que, para diseñar el filtro con fijarnos en uno de ellos sería suficiente.

Por otra parte, cabe decir que, el lazo externo de tensión no puede interactuar con el filtro EMI debido a su bajo ancho de banda.

Por todo esto, se debe calcular el filtro EMI teniendo en cuenta el lazo interno de corriente y no el lazo externo de tensión. En la figura 4.11 se puede observar el circuito equivalente del lazo interno de corriente con el filtro incluido.

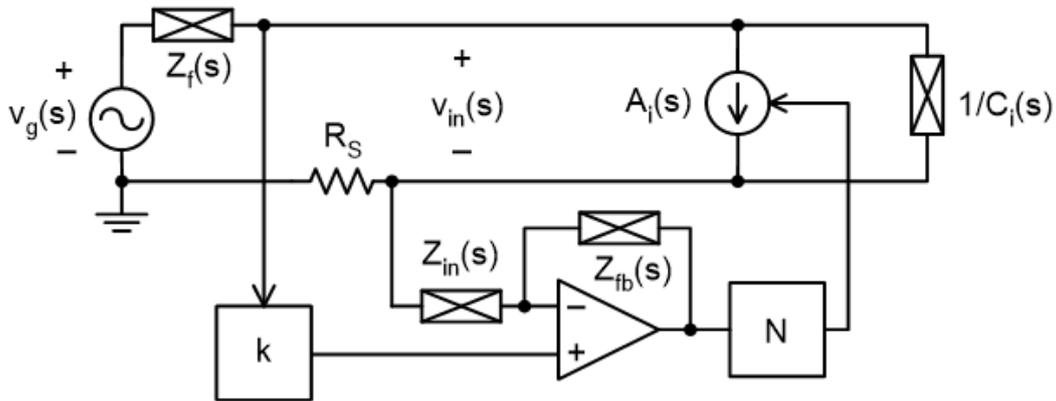


Figura 4. 11: Circuito equivalente del lazo interno de corriente con filtro EMI [21]

En esta imagen se puede ver la impedancia del filtro de entrada $Z_f(s)$, la resistencia de sensado R_s , el regulador del lazo interno de corriente representado mediante un comparador y dos impedancias: $Z_{in}(s)$ y $Z_{fb}(s)$ y el modulador representado mediante una fuente de corriente $A_i(s)$.

Donde:

$$A_i = \frac{V_o}{s \cdot L} \quad (4.1)$$

$$C_i = \frac{1}{s \cdot L} \quad (4.2)$$

$$N = \frac{1}{V_{st}} \quad (4.3)$$

Para obtener $Z_f(s)$ se calcula la función de transferencia del filtro:

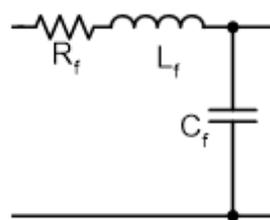


Figura 4. 12: Filtro EMI

$$Z_f(s) = (R_f + Z_{L_f}) || Z_{C_f} = \frac{(R_f + sL_f) \cdot \frac{1}{sC_f}}{(R_f + sL_f) + \frac{1}{sC_f}} \quad (4.4)$$

Desarrollando la ecuación 4.4 se obtendría lo siguiente:

$$Z_f = \frac{R_f + s \cdot L_f}{1 + s \cdot R_f \cdot C_f + s^2 \cdot L_f \cdot C_f} \quad (4.5)$$

Para obtener $Z_{in}(s)$ y $Z_{fb}(s)$ solo hay que sacar la función de transferencia del regulador del lazo interno de corriente:

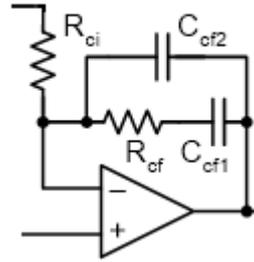


Figura 4. 13: Regulador de corriente

$$Z_{in} = R_{ci} \quad (4.6)$$

$$Z_{fb}(s) = (R_{cf} + Z_{Cf1}) || Z_{Cf2} = \frac{\left(R_{cf} + \frac{1}{sC_{f1}}\right) \cdot \frac{1}{sC_{f2}}}{\left(R_{cf} + \frac{1}{sC_{f1}}\right) + \frac{1}{sC_{f2}}} \quad (4.7)$$

Desarrollando la ecuación 4.7 se obtendría lo siguiente:

$$Z_{fb}(s) = \frac{1}{s \cdot (C_{f1} + C_{f2})} \cdot \frac{1 + s \cdot C_{f1} \cdot R_{cf}}{1 + s \cdot \left(\frac{C_{f1} \cdot C_{f2}}{C_{f1} + C_{f2}}\right) \cdot R_{cf}} \quad (4.8)$$

Con esto, ya se puede obtener la ganancia de lazo de este circuito:

Las tres ecuaciones que se pueden sacar de la figura 4.11 son las siguientes:

$$d = N \cdot \left[-\frac{Z_{fb}}{Z_{in}} \cdot i_L \cdot R_s + \left(1 + \frac{Z_{fb}}{Z_{in}}\right) \cdot v_{iref} \right] \quad (4.9)$$

$$i_L = A_i \cdot d + C_i \cdot V_{in} \quad (4.10)$$

$$v_g - Z_f \cdot i_L - R_s \cdot i_L - V_{in} = 0 \quad (4.11)$$

En este caso, lo que nos interesa es sacar la ganancia de lazo en bucle cerrado del circuito, es decir i_L/v_{iref} .

$$T(s) = \frac{i_L}{v_{iref}} = \frac{N \cdot A_i \cdot (Z_{in} + Z_{fb})}{Z_{in} \left(1 + C_i(R_s + Z_f)\right) + A_i \cdot N \cdot Z_{fb} \cdot R_s} \quad (4.14) [21]$$

4.2.1. Diseño del filtro EMI mediante SmartCtrl

Para calcular los valores del filtro se ha utilizado el SmartCtrl como se explica a continuación.

En primer lugar, se abre el editor de ecuaciones y se añaden los valores de la etapa de potencia necesarios, los valores de la etapa de control necesarios (valores de resistencias y condensadores del lazo interno de corriente), los valores del filtro que vamos a añadir y la ecuación 4.14 que es la ganancia de lazo del circuito que vamos a diseñar. Además de todas las fórmulas explicadas para obtener dicha ganancia a partir de los valores de las etapas de potencia y de control del Corrector del Factor de Potencia.

```
// CFP Etapa potencia
R = 53.33333
L = 357.8e-6
C = 1.35e-3
RL = 1e-9
RC = 1e-9
Vin = 230

// PFC Etapa control
Vout=400
Vst=5
Rci=10e3
Cf1=989.509e-12
Cf2=204.9e-12
Rcf=25.889e3
k=0.0015
Rs=0.217e-3

//PFC filtro
```

Figura 4. 14: Datos necesarios para implementar el Filtro EMI (I)

```
s-domain model
File C:\Users\RaquelJC\Desktop\filtro_TFG.tromod

//PFC filtro
Rf=0.5
Lf=100e-6
Cf=1e-6

// Intermediate variables
Ai=Vout/s*L
Ci=1/s*L
N=1/Vst
Zf=(Rf+s*Lf)/(1+s*Rf*Cf+s*s*Lf*Cf)
Zin=Rci
Zfb=(1/(s*(Cf1+Cf2)))*((1+s*Cf1*Rcf)/(1+
num = k*N*Ai*Zf*(Zin+Zfb)
den = (Zin*(1+Ci*Zf))+(N*Ai*Zfb*Rs)

// Plant transfer function
Gd = num/den
return Gd
```

Figura 4. 15: Datos necesarios para implementar el Filtro EMI (II)

En segundo lugar, se compila lo que se ha programado y se obtiene el bode de la ganancia de lazo.

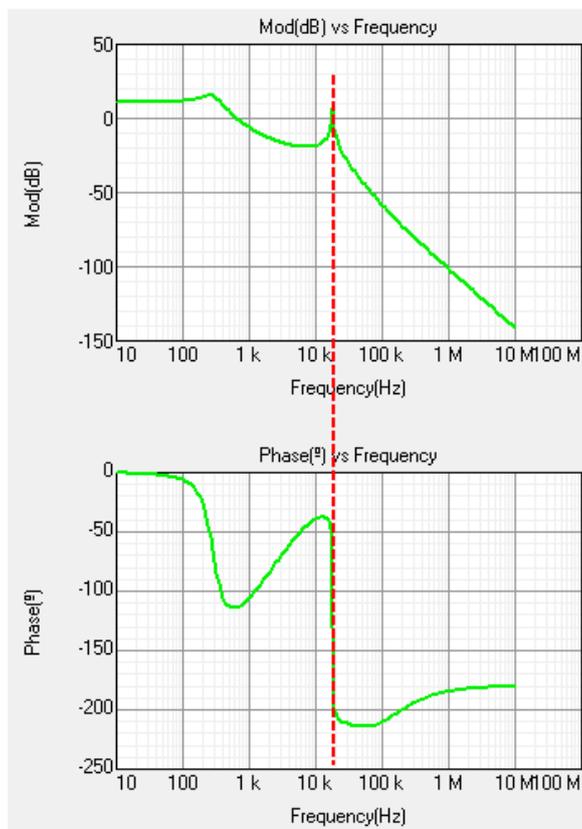


Figura 4. 16: Bode del sistema con filtro RLC

En este bode se puede observar que la ganancia de lazo no es estable por lo que se tendrán que buscar unos valores que lo sean. Buscando estos valores se puede ver que el primer pico de la ganancia es debido al lazo de la planta mientras que el segundo pico es debido al filtro, que es lo que hace el lazo inestable. Por esto, se decide introducir un damping para que el segundo pico producido por el filtro se amortigüe lo suficiente para no hacer inestable el sistema y que se pueda implementar dicho filtro para combatir las interferencias electromagnéticas.

En nuestro caso para introducir el damping se utiliza una resistencia en serie con un condensador en paralelo al condensador del filtro como se puede observar en la figura 4.17. También cabe destacar que eliminamos la resistencia del filtro RLC porque produciría demasiadas pérdidas.

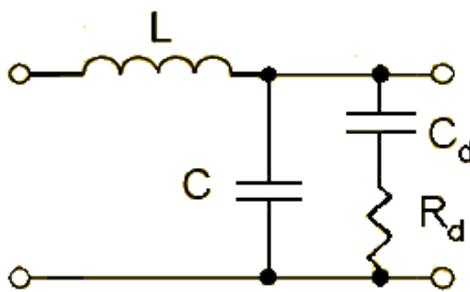


Figura 4. 17: Filtro LC con damping

Para poder introducir este filtro en SmartCtrl se debe calcular su función de transferencia de la siguiente forma:

$$Z_f(s) = Z_{L_f} || Z_{C_f} || (Z_{C_d} + R_d) \quad (4.10)$$

$$Z_f(s) = \frac{\frac{sL_f}{s^2L_fC_f} \cdot \left(\frac{1}{sC_d} + R_d\right)}{\frac{sL_f}{s^2L_fC_f} + \frac{1}{sC_d} + R_d} \quad (4.11)$$

La ecuación 4.11 se introduce en el editor de ecuaciones de SmartCtrl cambiándola por la del otro filtro y se obtiene el bode mostrado en la figura 4.19 con los valores introducidos de la figura 4.18.

```
//PFC filtro
Rf=0
Lf=100e-6
Cf=1e-6
Cd=0.1013e-3
Rd=10
```

Figura 4. 18: Valores del filtro LC con damping

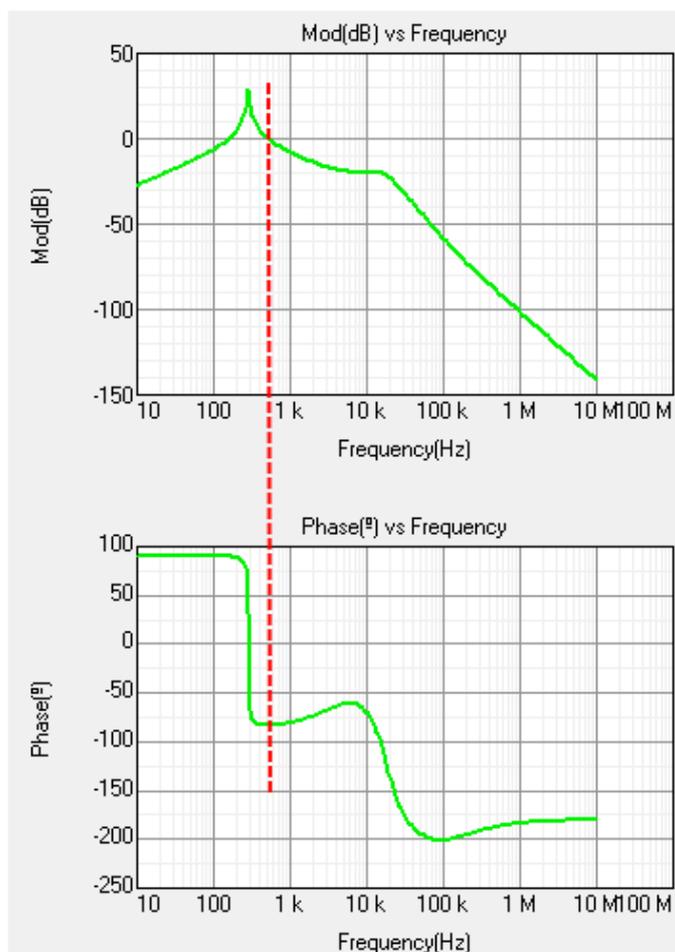


Figura 4. 19: Bode del sistema con el filtro LC con damping

Como se puede observar, con el damping se logra amortiguar lo suficiente el segundo pico de la ganancia del sistema y con ello, que no sobrepase la línea de 0dB y el sistema se haga estable.

A continuación, se muestra un ejemplo de un mal diseño del filtro. Se puede observar que, introduciendo unos valores erróneos de C_d y R_d , nos queda un sistema inestable.

```
//PFC filtro  
Rf=0  
Lf=100e-6  
Cf=1e-6  
Cd=0.1013e-3  
Rd=100e3
```

Figura 4. 20: Valores del filtro LC con damping erróneos

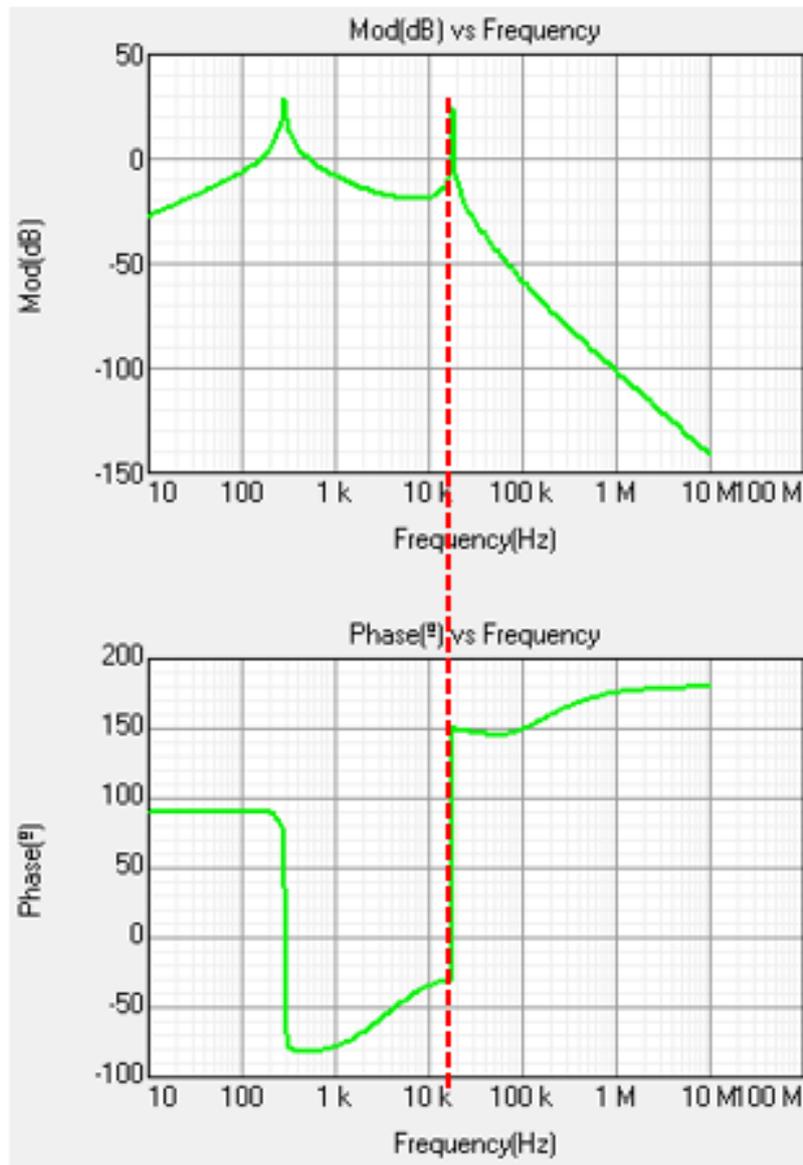


Figura 4. 21: Bode del sistema con filtro LC con damping con valores erróneos

Para acabar, se hace una comparación entre el filtro LC sin damping ($Gd2$) y el filtro LC con damping (Gd) en la que se puede observar que, al introducir el damping, el segundo pico del bode del sistema se atenúa. Gracias a esta atenuación el sistema se hace estable ya que el segundo pico no pasa por 0dB y predomina el primer pico para sacar la estabilidad con el margen de fase.

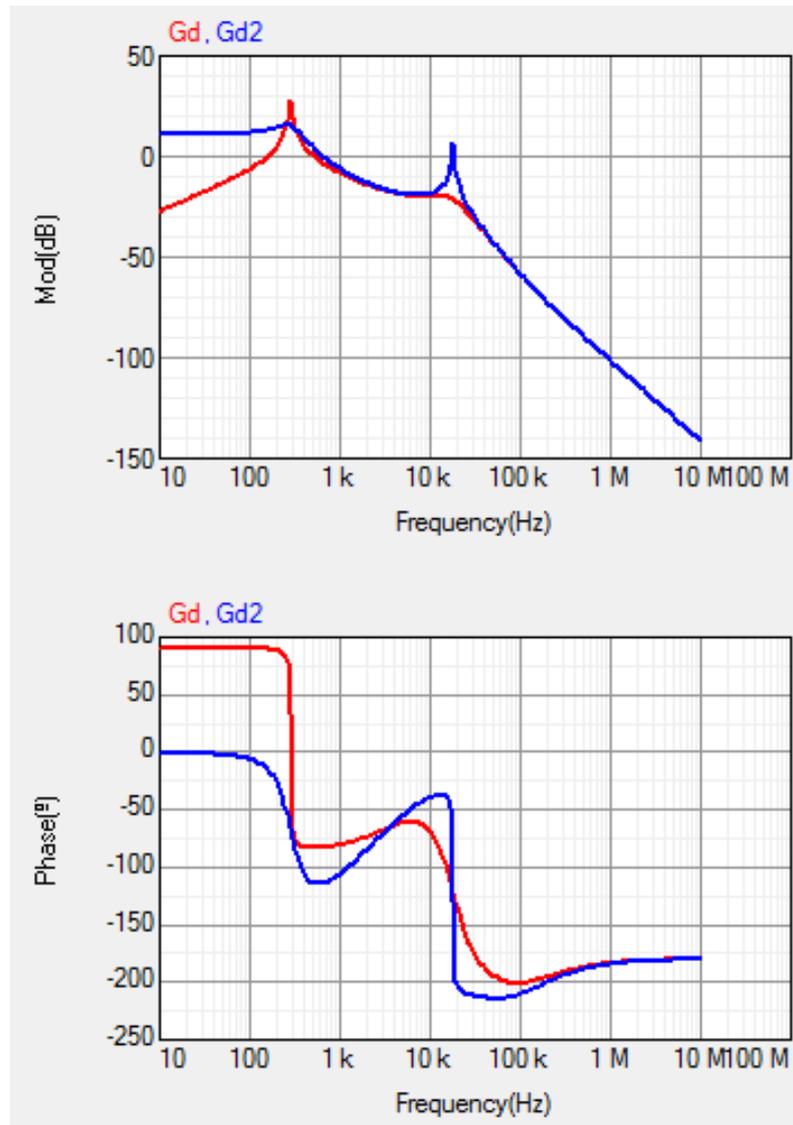


Figura 4. 22: Comparación del filtro LC con damping y sin damping





Capítulo 5: Validación mediante simulación

| | | |
|--------|--|-----|
| 5. | Validación mediante simulación | 97 |
| 5.1. | Corrector del Factor de Potencia con una fase | 97 |
| 5.2. | Corrector del Factor de Potencia con tres fases | 100 |
| 5.3. | Corrector del Factor de Potencia con interleaving..... | 104 |
| 5.4. | Desfasador | 109 |
| 5.5. | Filtro EMI | 113 |
| 5.5.1. | Simulación sin filtro | 114 |
| 5.5.2. | Simulación con filtro | 115 |

5. Validación mediante simulación

En este capítulo se va a validar mediante simulación los diseños propuestos en los capítulos anteriores. En primer lugar, se va a desarrollar un Corrector del Factor de Potencia con una sola fase, es decir, con un solo convertidor elevador. Posteriormente, se explicará el Corrector del Factor de Potencia con tres convertidores elevadores. A continuación, se introducirá el desfase de los pulsos que activan los MOSFETS para que dichos convertidores trabajen desfasados 120° y, así, la corriente de entrada reduzca su rizado y se introduzcan menos armónicos en la red eléctrica. Lo siguiente, será mostrar el desfasador diseñado para conseguir los pulsos que disparan cada MOSFET con un desfase de 120° . Por último, se incluirá un apartado en el que se compare el ruido conducido debido a las interferencias electromagnéticas de nuestro diseño con filtro y sin él.

5.1. Corrector del Factor de Potencia con una fase

En primer lugar, se va a diseñar el Corrector del Factor de Potencia con una sola fase, es decir, sin interleaving y con un solo convertidor elevador. Para desarrollar el Corrector del Factor de Potencia de una fase se utiliza el siguiente esquemático:

- En la figura 5.1 se puede observar la etapa de potencia.

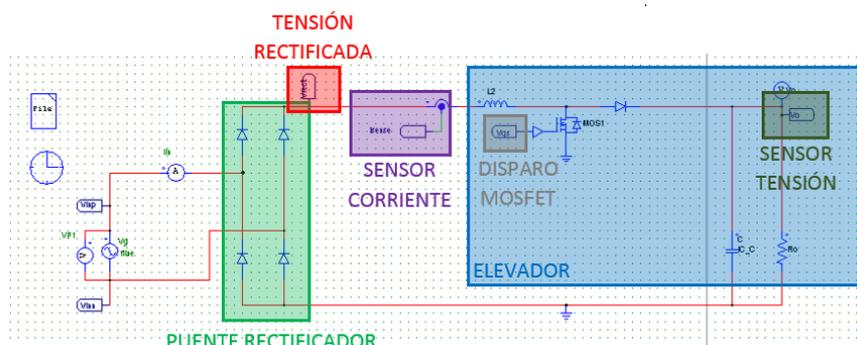


Figura 5. 1: Etapa de potencia del CFP con una fase

- En la figura 5.2 se puede observar la etapa de control.

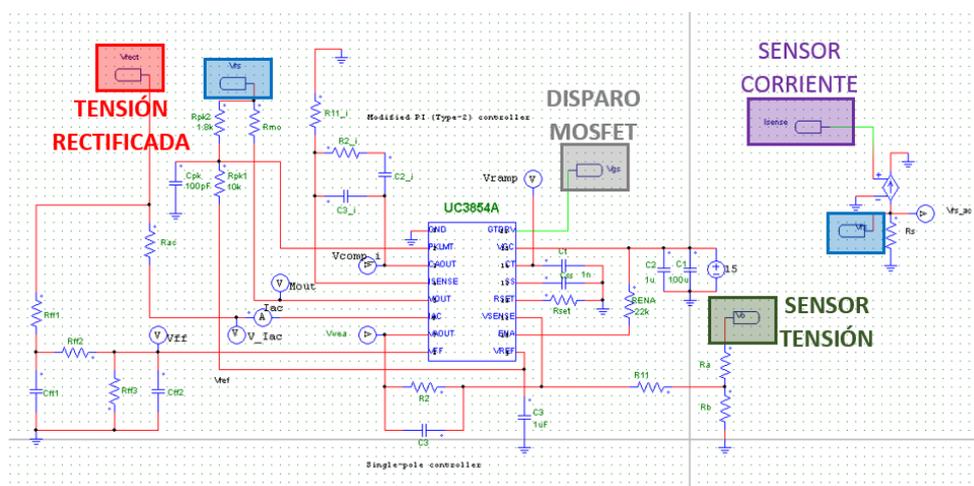


Figura 5. 2: Etapa de control del CFP con una fase

Con los recuadros de colores se puede observar mejor cómo conectar las señales entre la etapa de potencia y la etapa de control. Estas señales se conectan tal y como se ha explicado en capítulos anteriores. De la etapa de potencia a la etapa de control pasan tres señales: la tensión de entrada rectificadora, la tensión de salida y la corriente que pasa por la bobina. De la etapa de control a la etapa de potencia pasa una única señal que es la de disparo del MOSFET.

A continuación, se van a presentar algunas formas de ondas en las que se puede observar el correcto funcionamiento de dicho esquemático.

En primer lugar, se puede observar como la corriente que pasa por la bobina es una corriente perfectamente rectificadora. En la figura 5.4 se puede observar esta corriente más ampliada donde se puede ver el rizado que presenta dicha corriente.

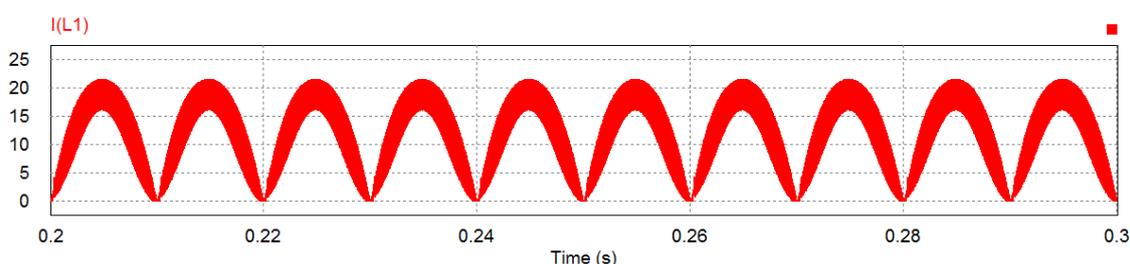


Figura 5. 3: Forma de onda de la corriente por la bobina del CFP con una fase

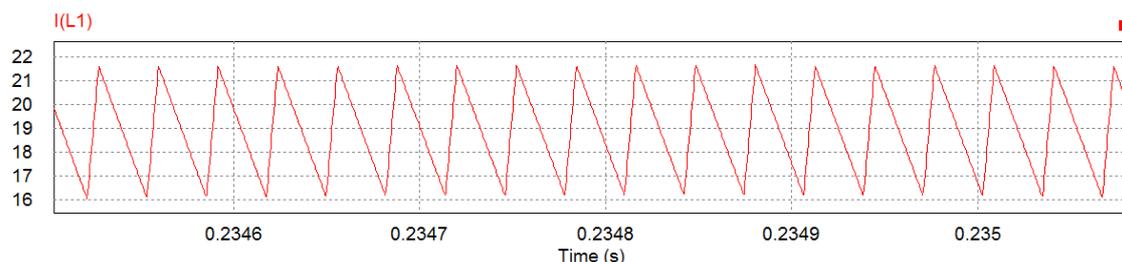


Figura 5. 4: Forma de onda de la corriente por la bobina ampliada. Rizado de la corriente por la bobina

En segundo lugar, se muestra cómo se consigue que la tensión de salida se estabilice en el valor especificado, 400V. Se puede observar cómo se presenta algo de rizado en la tensión de salida pero no es suficiente para que pase por el regulador de tensión, por lo que no hace que la corriente de referencia presente distorsión y, por lo tanto, la corriente de entrada podrá salir puramente sinusoidal.

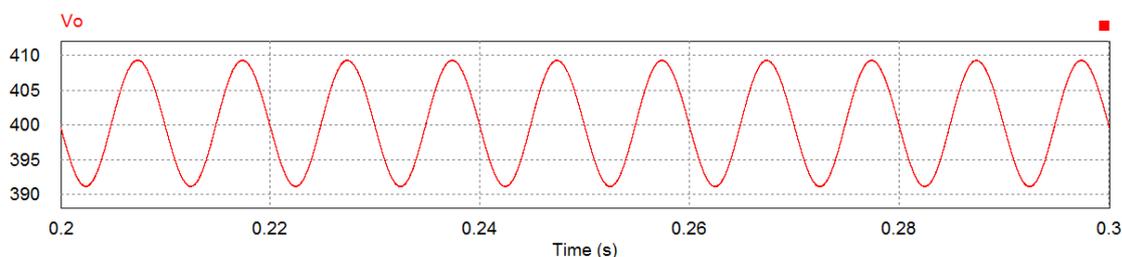


Figura 5. 5: Forma de onda de la tensión de salida del CFP con una fase

A continuación, se muestra la corriente de entrada que proporciona nuestro Corrector del Factor de Potencia. Se ve una forma de onda sinusoidal, por lo que se puede decir que el

Corrector del Factor de Potencia está bien diseñado. En esta forma de onda también se observa cómo todo el rizado de la bobina pasa a la corriente de entrada.

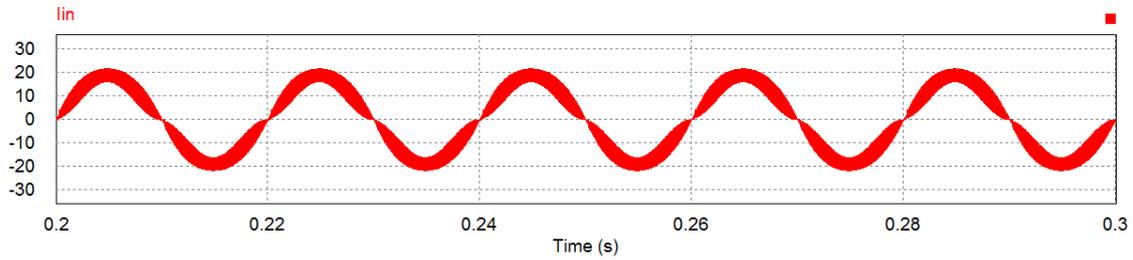


Figura 5. 6: Forma de onda de la corriente de entrada del PFC con una fase

En la figura 5.7 se muestra una gráfica en la que se comparan la corriente de entrada con la tensión de entrada. La tensión de entrada se divide entre 10 para que se pueda observar mejor que ambas señales están en fase y que la corriente de entrada no presenta apenas distorsión.

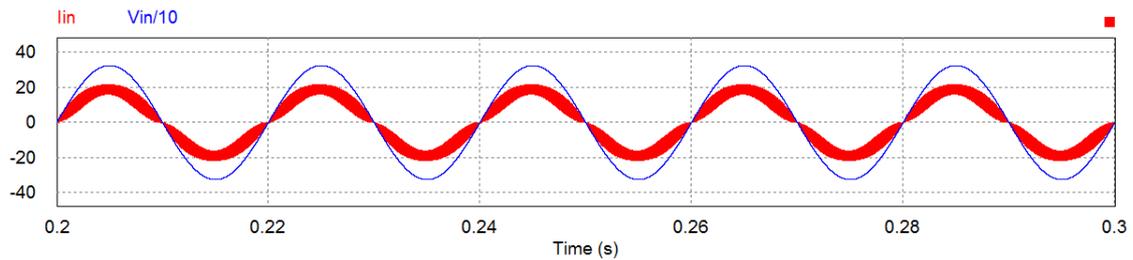


Figura 5. 7: Comparación entre la corriente de entrada y la tensión de entrada del CFP con una fase

Por último, se puede ver el factor de potencia que tiene nuestro diseño, que es muy cercano a la unidad.

| Power Factor | | |
|----------------|------|----------------|
| Time | From | 2.0000040e-001 |
| Time | To | 3.0000000e-001 |
| lin vs. Vin/10 | | 9.8730435e-001 |

Figura 5. 8: Factor del potencia del CFP con una fase

$$PF = 0.987$$

5.2. Corrector del Factor de Potencia con tres fases

En segundo lugar se va a desarrollar el diseño del Corrector del Factor de Potencia con interleaving, es decir, se añaden dos convertidores elevadores en paralelo al convertidor elevador ya existente, por lo que quedará un CFP con tres ramas en paralelo. Para desarrollar el Corrector del Factor de Potencia con interleaving se utilizará el siguiente esquemático:

- En la figura 5.9 se puede observar la etapa de potencia.

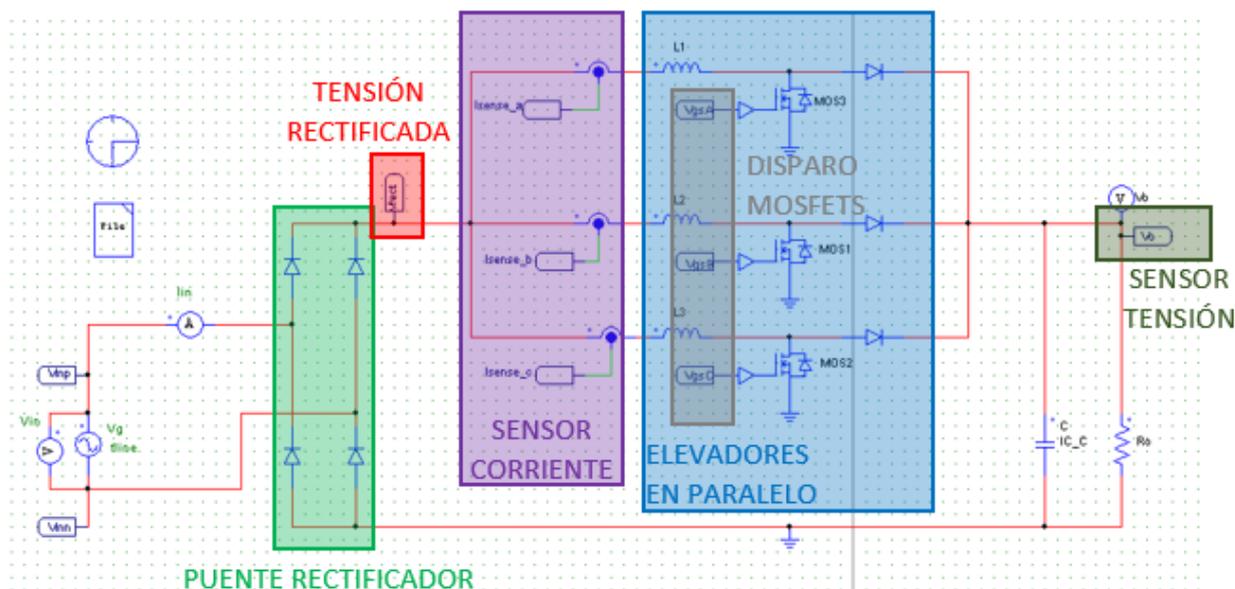


Figura 5. 9: Etapa de potencia del CFP con tres fases

- En la figura 5.10 se puede observar la etapa de control.

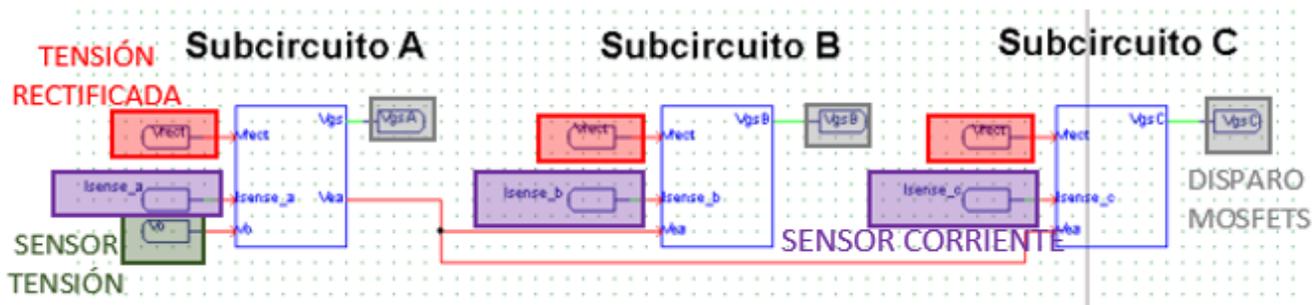


Figura 5. 10: Etapa de potencia del CFP con tres fases

Con los recuadros de colores se puede observar mejor cómo se conectan las señales entre la etapa de potencia y la etapa de control. Estas señales se conectan tal y como se ha explicado en capítulos anteriores. De la etapa de potencia a la etapa de control pasan siete señales: la tensión de entrada rectificada en cada subcircuito, la tensión de salida y la corriente que pasa por cada una de las bobinas. De la etapa de control a la etapa de potencia pasan tres señales que son las de disparo de los MOSFETS.

En el Subcircuito A de la etapa de control se encuentra el siguiente esquemático:

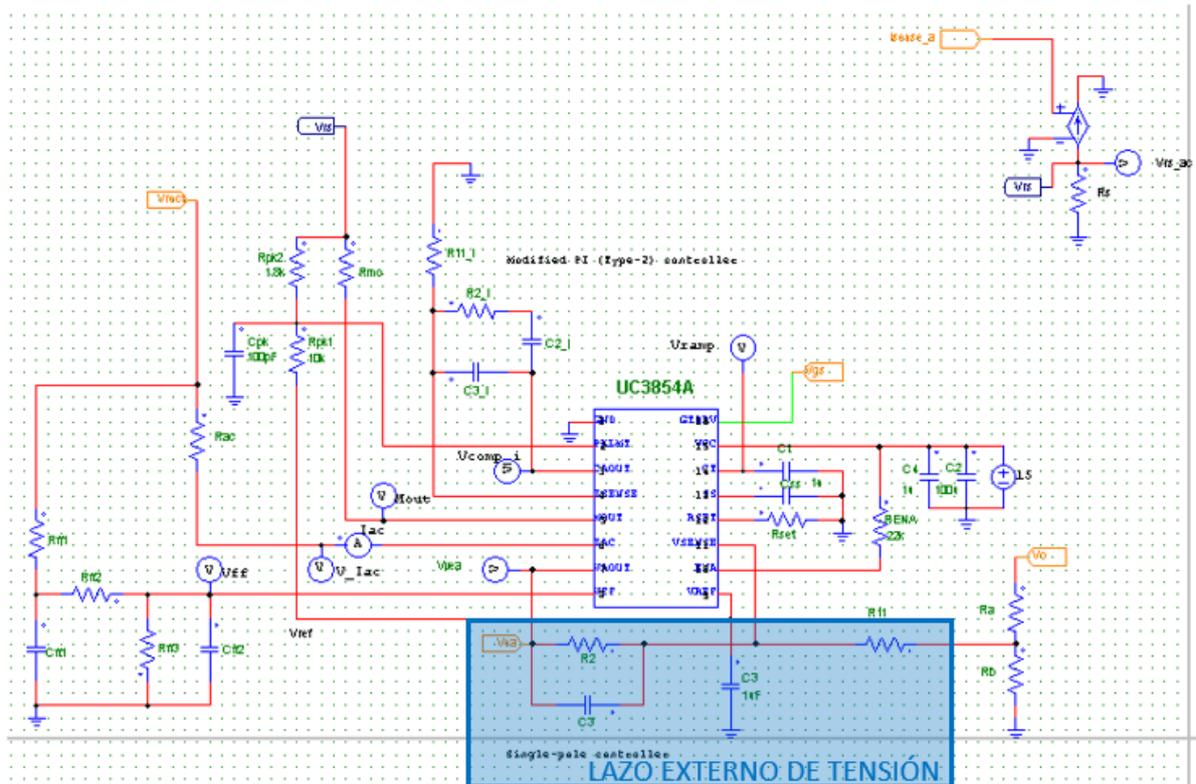


Figura 5. 11: Subcircuito A de la etapa de control

Mientras que en los otro dos subcircuitos, llamados Subcircuito B y Subcircuito C, se puede ver el siguiente esquemático:

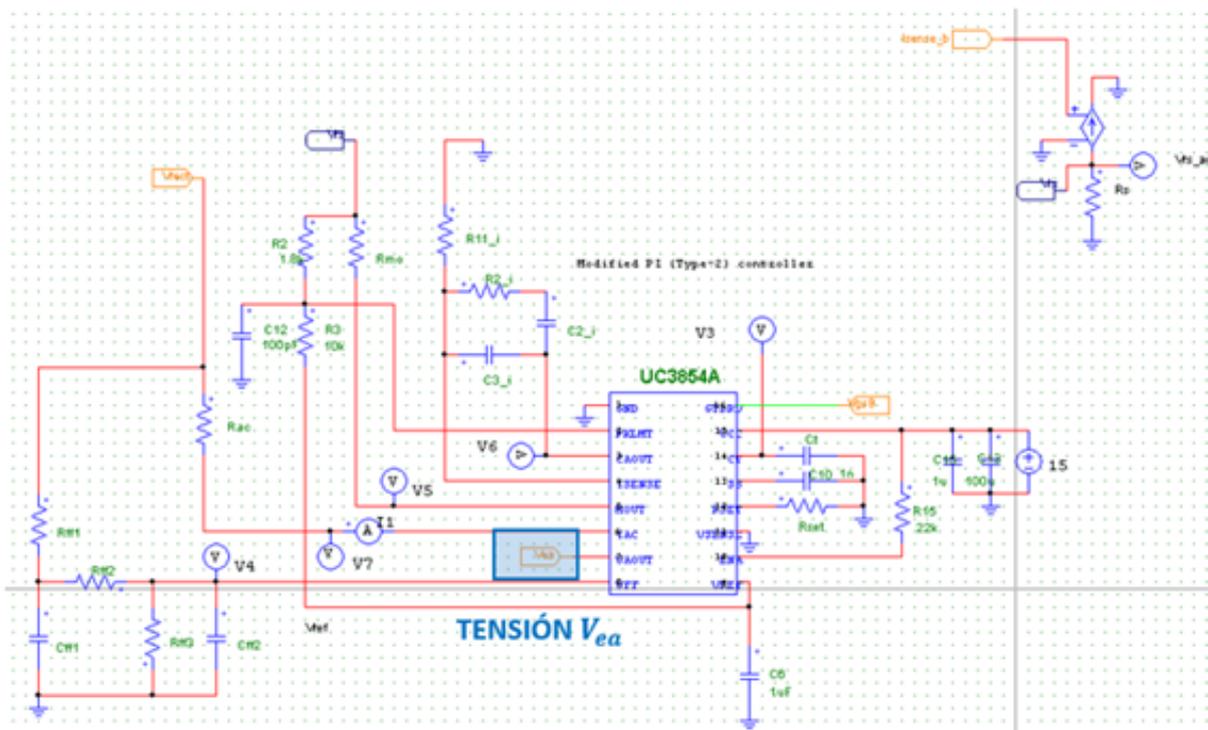


Figura 5. 12: Subcircuito B y Subcircuito C de la etapa de control

La diferencia se puede encontrar en el lazo externo de tensión señalado en azul. Esto se debe a que el Subcircuito A se considera el maestro y los otros dos, Subcircuito B y Subcircuito C, los esclavos. Esto quiere decir que existe un único lazo de tensión con el que se obtiene la tensión de error V_{ea} en el Subcircuito A, y dicha tensión se pasa a los otros dos subcircuitos para que los tres estén sincronizados y pueda funcionar bien el Corrector del Factor de Potencia. Como se ha comentado anteriormente, el regulador del lazo externo de tensión es el mismo para los tres UC3854A ya que los tres convertidores tienen la misma tensión de salida.

A continuación, se van a presentar algunas formas de ondas en la que se puede observar el correcto funcionamiento de dicho esquemático.

En primer lugar, se pueden observar las corrientes que pasan por cada una de las bobinas. Como en este diseño no se ha introducido ningún desfase, se ve que las tres bobinas tienen la misma corriente. Un detalle que se puede observar es que la corriente que pasa por la bobina del circuito monofásico llega a unos 21A, mientras que la corriente que pasa por cada una de las bobinas de este circuito llega a 7A. Esto se debe a que la corriente de entrada se divide entre las ramas existentes.

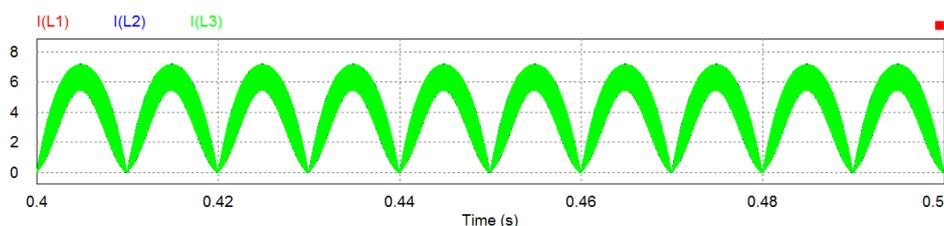


Figura 5. 13: Forma de onda de la corriente por la bobina del CFP con tres fases

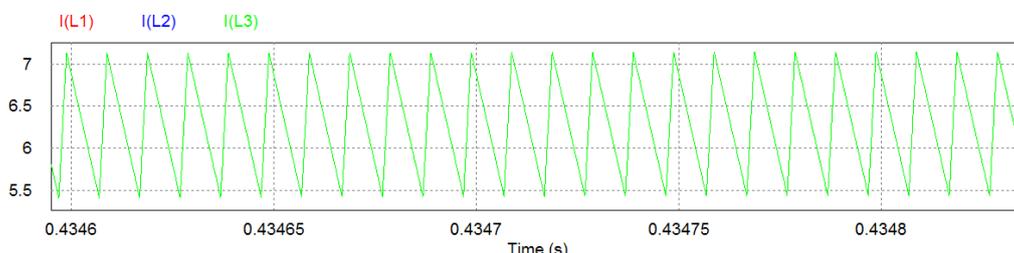


Figura 5. 14: Forma de onda de la corriente por la bobina ampliada. Rizado de la corriente por la bobina

En segundo lugar, se muestra cómo se consigue que la tensión de salida se estabilice en el valor especificado, 400V. Se puede observar cómo se presenta algo de rizado en la tensión de salida pero no es suficiente para que pase por el regulador de tensión, por lo que no hace que la corriente de referencia presente distorsión y, por lo tanto, la corriente de entrada podrá salir puramente sinusoidal.

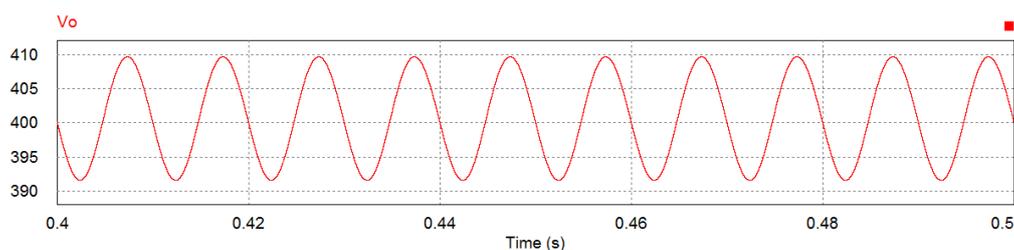


Figura 5. 15: Forma de onda de la tensión de salida del CFP con tres fases

A continuación, se muestra la corriente de entrada que proporciona nuestro circuito Corrector del Factor de Potencia. Se puede observar una forma de onda sinusoidal, por lo que se sabe que el Corrector del Factor de Potencia está bien diseñado. Se puede ver cómo esta forma de onda presenta el mismo rizado que las bobinas ya que, al no estar desfasadas, el rizado de cada una pasa a la corriente de entrada.

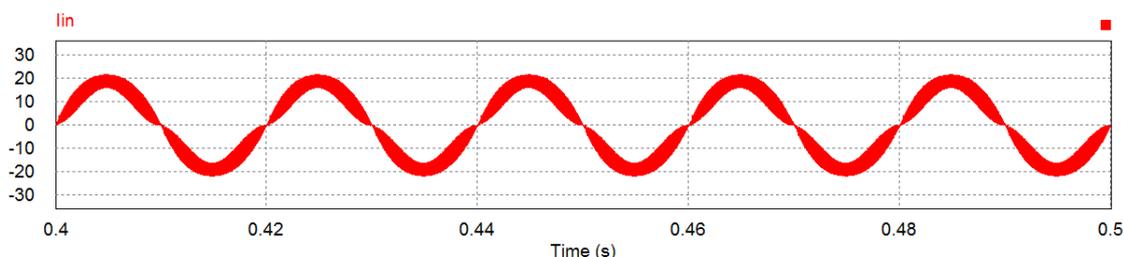


Figura 5. 16: Forma de onda de la corriente de entrada del PFC con tres fases

En la figura 5.17 se muestra una simulación en la que se comparan la corriente de entrada con la tensión de entrada. La tensión de entrada se divide entre 10 para que se pueda observar mejor que ambas señales están en fase y que la corriente de entrada no presenta apenas distorsión.

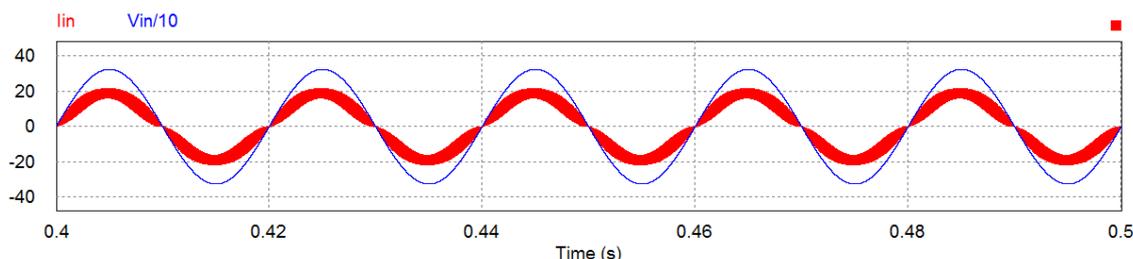


Figura 5. 17: Comparación entre la corriente de entrada y la tensión de entrada del CFP con tres fases

Por último, se puede ver el factor de potencia que tiene nuestro diseño, que es muy cercano a la unidad.

| Power Factor | | |
|----------------------------|--|----------------|
| Time From | | 4.0000010e-001 |
| Time To | | 4.9999005e-001 |
| Only 2 curves must be i... | | |
| Only 2 curves must be i... | | |
| lin vs. Vin/10 | | 9.6979387e-001 |

Figura 5. 18: Factor del potencia del CFP con tres fases

$$PF = 0.9698$$

5.3. Corrector del Factor de Potencia con interleaving

Por último, para conseguir el Corrector del Factor de Potencia con interleaving y con el desfase de las tres ramas, se necesita el siguiente esquemático:

- En la figura 5.20 se puede observar la etapa de potencia, que es idéntica a la del apartado anterior.

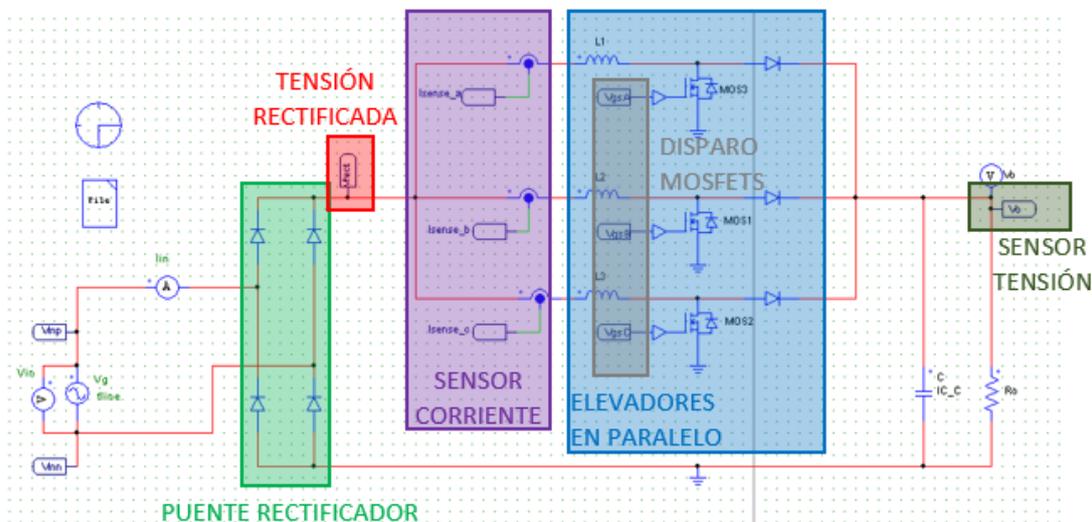


Figura 5. 19: Etapa de potencia del CFP con interleaving

- En la figura 5.21 se puede observar la etapa de control. En este caso hay una modificación con respecto al apartado anterior. Para poder sincronizar las tres ramas es necesario introducir tres pulsos desfasados 120° en cada uno de los Subcircuitos tal y como se explicó en el capítulo 3. Para esto, se diseña el siguiente esquemático:

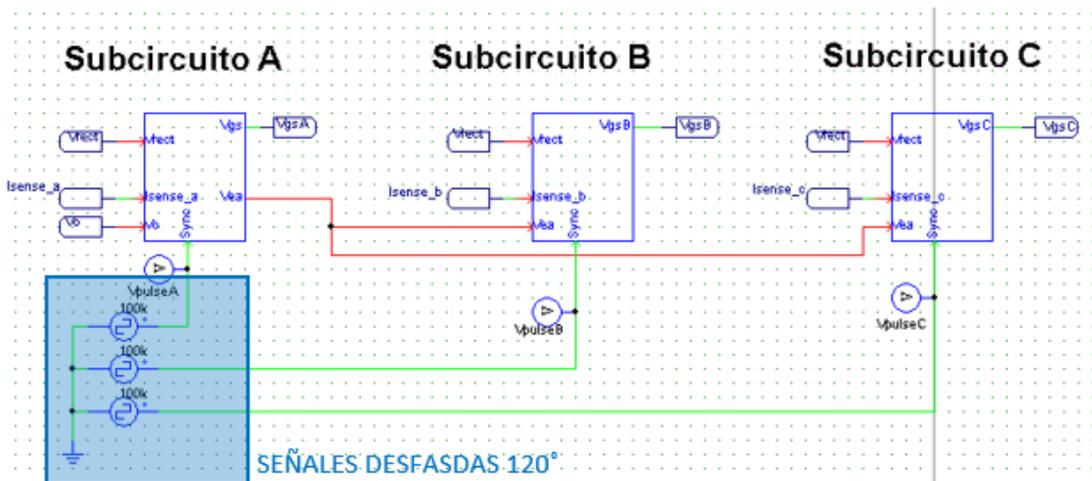


Figura 5. 20: Etapa de control del CFP con interleaving

En este esquemático se puede ver la introducción mediante tres fuentes de una señal cuadrada, con un ciclo de trabajo bajo y con una frecuencia de 100kHz cada una. Estas señales son necesarias para poder sincronizar los tres UC3854A y que cada uno obtenga

su señal de disparo del MOSFET desfasada 120° del anterior. Con este desfase se consigue que cada bobina tenga su rizado desfasado y se obtenga a la entrada del circuito una corriente con menor rizado como ya se explicó en el capítulo 3.

En primer lugar, se pueden observar las corrientes que pasan por cada una de las bobinas. Un detalle que se puede observar, como en el caso anterior, es que la corriente que pasa por la bobina del circuito monofásico llega a unos 21A, mientras que la corriente que pasa por cada una de las bobinas de este circuito llega a 7A. Esto se debe a que la corriente de entrada se divide entre las ramas existentes.

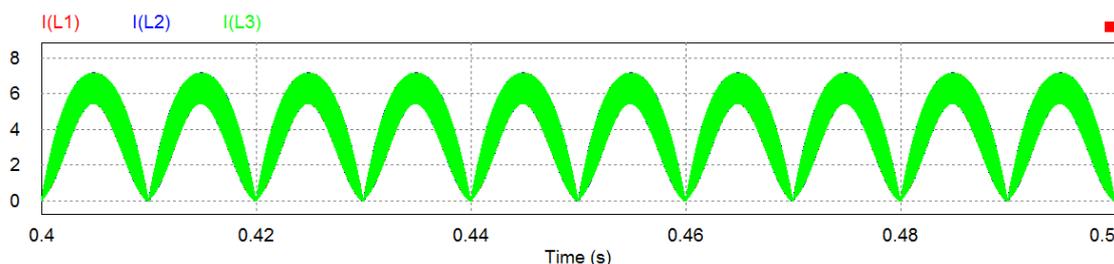


Figura 5. 21: Forma de onda de la corriente por la bobina del CFP con interleaving

En la figura 5.22 se puede ver cómo las corrientes que pasan por las bobinas están desfasadas 120° para que el rizado en la corriente de entrada sea menor.

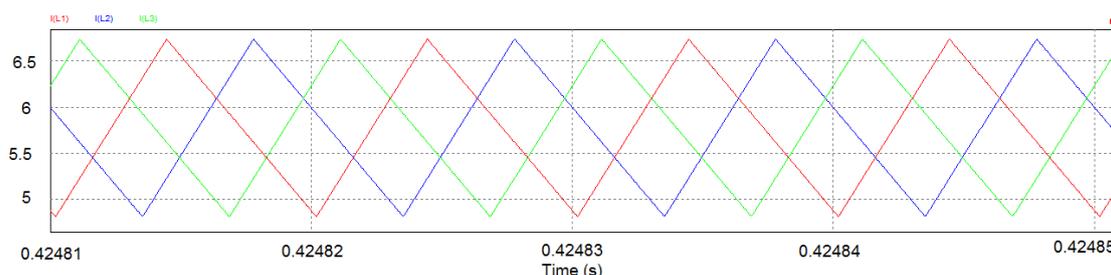


Figura 5. 22: Forma de onda de la corriente por la bobina ampliada. Rizado de la corriente por la bobina

En segundo lugar, se muestra cómo se consigue que la tensión de salida se establezca en el valor especificado, 400V. Se puede observar cómo se presenta algo de rizado en la tensión de salida pero no es suficiente para que pase por el regulador de tensión, por lo que no hace que la corriente de referencia presente distorsión y, por lo tanto, la corriente de entrada podrá salir puramente sinusoidal.

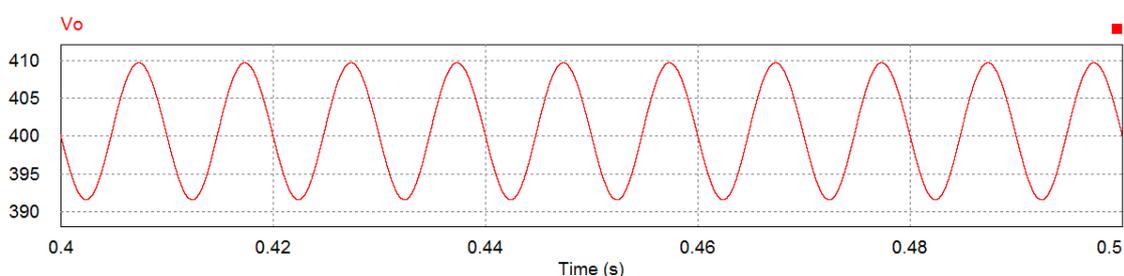


Figura 5. 23: Forma de onda de la tensión de salida del CFP con interleaving

A continuación, se muestra la corriente de entrada que proporciona nuestro circuito Corrector del Factor de Potencia. Se puede observar una forma de onda sinusoidal pura, por lo que se sabe que el Corrector del Factor de Potencia está bien diseñado. En esta

imagen también se puede ver cómo el rizado de cada una de las bobinas se compensa con el rizado de las otras bobinas y se obtiene menor rizado en la corriente de entrada.

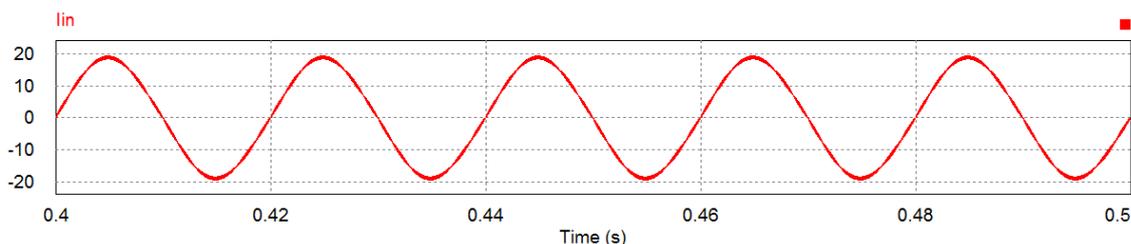


Figura 5. 24: Forma de onda de la corriente de entrada del PFC con interleaving

En la figura 5.25 se muestra una simulación en la que se comparan la corriente de entrada con la tensión de entrada. La tensión de entrada la dividimos entre 10 para que se pueda observar mejor que ambas señales están en fase y que la corriente de entrada no presenta distorsión.

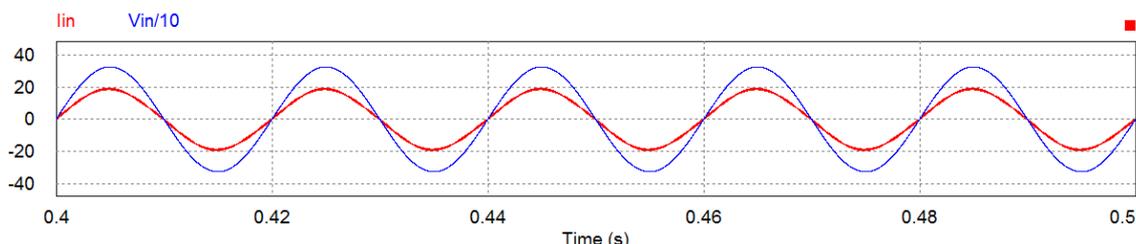


Figura 5. 25: Comparación entre la corriente de entrada y la tensión de entrada del CFP con interleaving

Por último, se puede ver el factor de potencia que tiene nuestro diseño, que es muy cercano a la unidad.

| Power Factor | |
|-----------------------|-----------------------|
| Time From | 4.0000010e-001 |
| Time To | 4.9999005e-001 |
| lin vs. Vin/10 | 9.9924399e-001 |

Figura 5. 26: Factor del potencia del CFP con interleaving

$PF = 0.999$

En las siguientes figuras se puede observar cómo reacciona el Corrector del Factor de Potencia ante dos tipos de escalón:

- **Escalón en la tensión de entrada:**

En primer lugar, se puede observar el esquemático implementado para simular dicho escalón. Por un lado se crea la parte continua de la tensión de entrada y por otro lado la parte alterna. Ambas se multiplican y se obtiene el escalón de entrada.

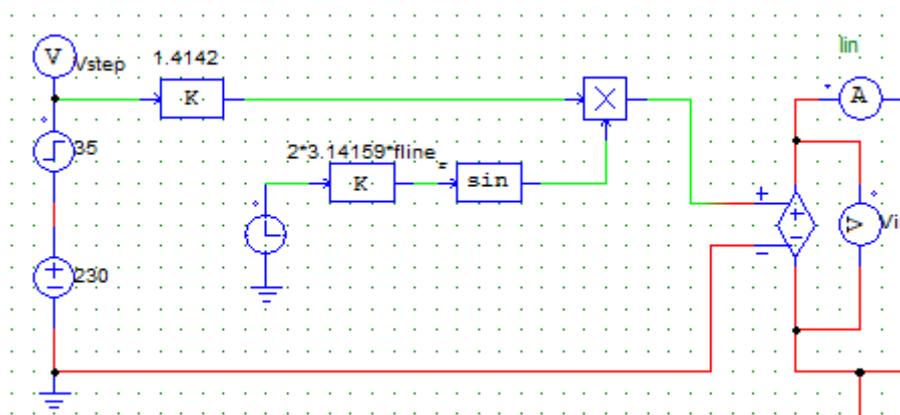


Figura 5. 27: Escalón en la tensión de entrada

A continuación, se pueden observar las formas de onda que se obtienen con una tensión inicial de 230Vac y con un escalón que llega a 265Vac. En primer lugar, se ve el escalón de entrada. En segundo lugar, se puede observar que la corriente por las bobinas disminuye según aumenta la tensión de entrada. En tercer lugar, se ven la corriente de entrada y la tensión de entrada en fase y sinusoidales, por lo que el factor de potencia sigue siendo muy cercano a la unidad. En esta gráfica se puede observar cómo al aumentar la tensión de entrada, disminuye la corriente de entrada y la potencia sigue siendo la misma. Por último, se puede ver la tensión de salida del CFP. Esta tensión de salida aumenta al aumentar la tensión de entrada pero, gracias al control, vuelve a su valor inicial medio de 400V.

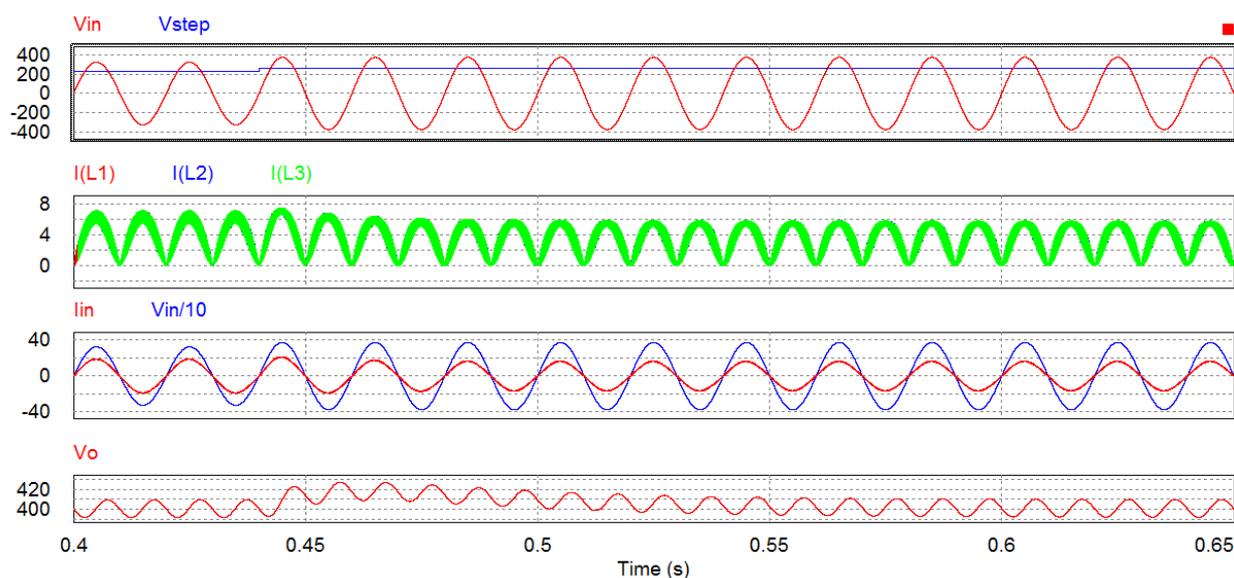


Figura 5. 28: Formas de onda debidas al escalón en la tensión de entrada

- **Escalón en la carga:**

En primer lugar, se puede observar el esquemático implementado para simular dicho escalón.

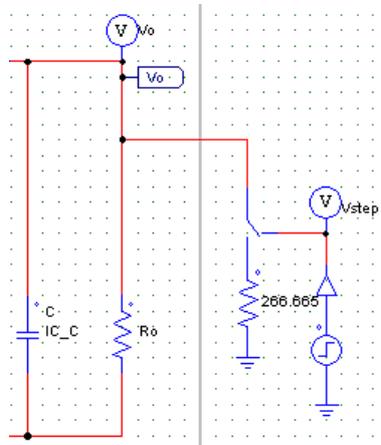


Figura 5. 29: Escalón en la carga

A continuación, se pueden observar las formas de onda que se obtienen con un escalón en la carga. En primer lugar, se observa el escalón para poder visualizar mejor desde donde ocurren los cambios. En segundo lugar, se muestra que la corriente por las bobinas sigue siendo la misma. En tercer lugar, se puede ver que la corriente de entrada sigue en fase con la tensión de entrada y ambas son sinusoidales, por lo que el factor de potencia es muy cercano a la unidad. Por último, se puede ver cómo la tensión de salida cae y se estabiliza en un valor menor. Esto se debe a que el regulador utilizado es un Single Pole. Dicho regulador no es capaz de hacer que la tensión de entrada vuelva al mismo valor pero, sin embargo, es capaz de crear una corriente que no se distorsione. Si se hubiera utilizado un regulador PI en vez de un Single Pole, se obtendría una tensión de salida constante aunque se hiciera un escalón en la carga, pero la corriente de entrada y la corriente por las bobinas se distorsionarían y el factor de potencia no sería tan cercano a la unidad.

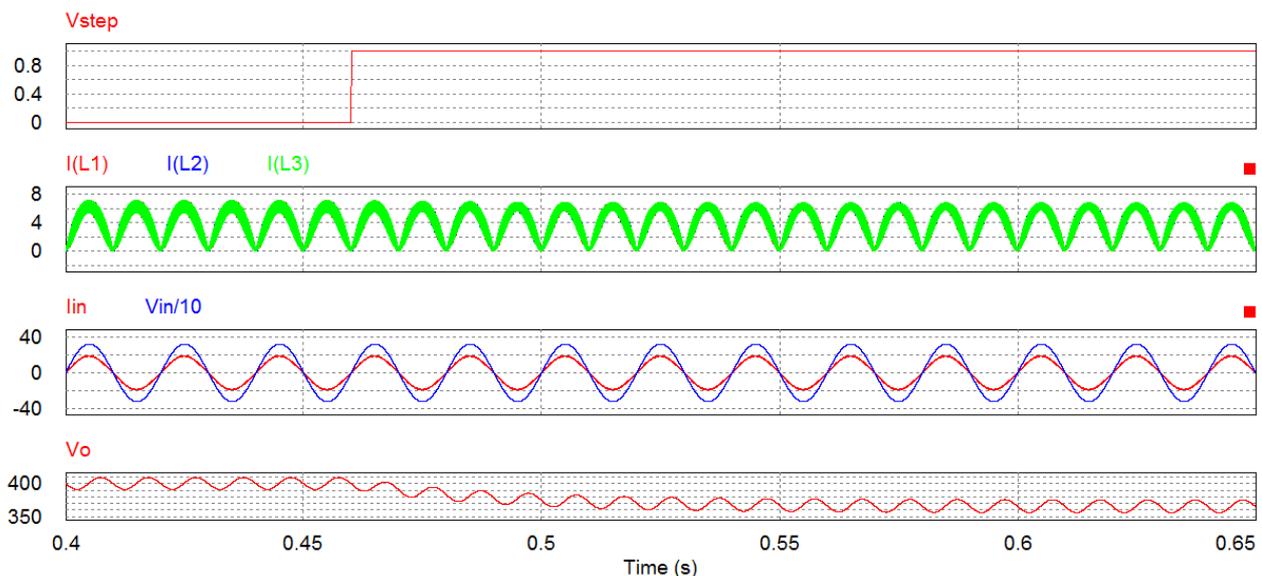


Figura 5. 30: Formas de onda debidas al escalón en la carga

5.4.Desfasador

Como se ha visto en el apartado anterior, es necesario introducir tres pulsos desfasados 120° . Para implementarlo en PSIM se ha decidido utilizar directamente estas señales desde tres fuentes de señal cuadrada con un ciclo de trabajo de 0.02 como se puede observar en la figura 5.20, pero para diseñar el circuito en una placa, se debe realizar un circuito en el que introduciendo una señal de 300kHz se obtengan tres señales de 100kHz desfasadas 120° . Para esto, se ha diseñado el circuito mostrado en la figura 5.31.

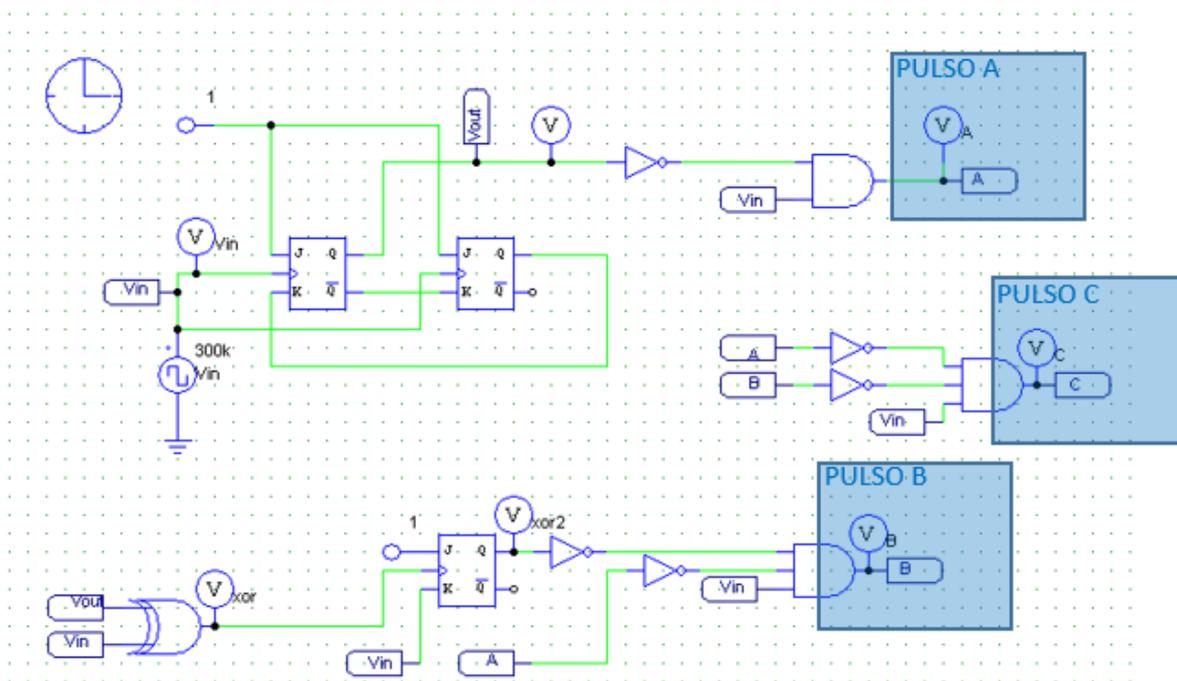


Figura 5. 31: Tres pulsos de 100kHz desfasados 120°

En primer lugar, se va a mostrar la señal de entrada. Se trata de una señal cuadrada de 300kHz, de $1V_p$ y con un ciclo de trabajo de 0.02. De esta señal se quieren obtener tres señales con tres pulsos desfasados 120° entre sí y de una frecuencia de 100kHz.



Figura 5. 32: Pulso de entrada, 300kHz

En primer lugar, se utiliza un divisor de frecuencia que lo se diseña tal y como se ha explicado en el apartado 3.6 de la memoria.

Esta señal se obtiene a la salida del divisor de frecuencia. Se trata de una señal de 100kHz, es decir, $300\text{kHz}/3$.

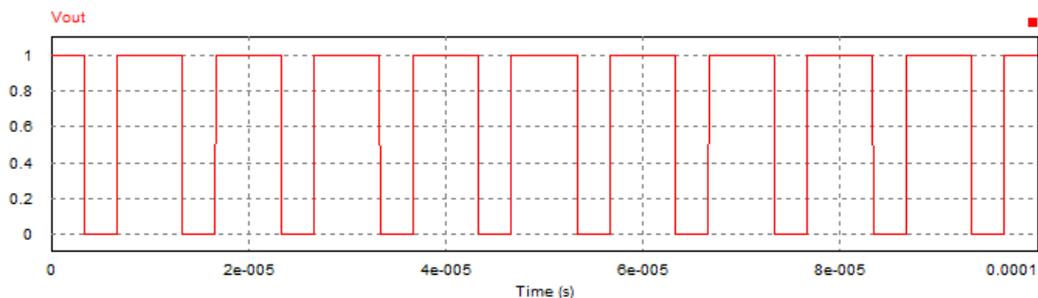


Figura 5.33: Forma de onda a la salida del divisor de frecuencia, 100kHz

Con las dos formas de onda que se obtienen, se puede obtener una señal cuadrada de una frecuencia de 100kHz y un ciclo de trabajo de 0.02 invirtiendo la señal V_{out} y poniendo una puerta AND con dos entradas: V_{out} invertida y la señal de entrada.

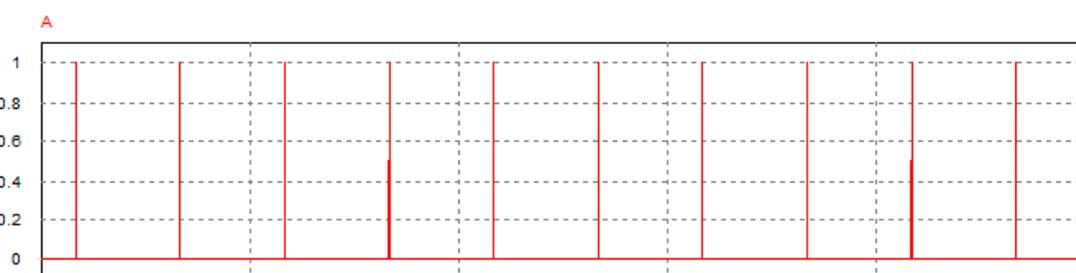


Figura 5.34: Primera señal de 100kHz

Ahora hay que conseguir obtener una señal con una frecuencia de 100kHz y un ciclo de trabajo de 0.02 desfasada 120° de A. Para ello hay que seguir la siguiente lógica:

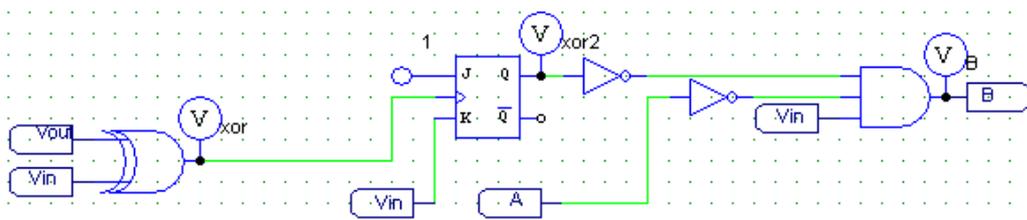


Figura 5.35: Circuito para obtener la segunda señal de 100kHz

En primer lugar, se utiliza una puerta XOR con dos entradas: V_{out} y V_{in} . A continuación, se sigue la lógica explicada en el apartado 3.6 del capítulo 3 utilizando un biestable y se obtiene la siguiente señal:

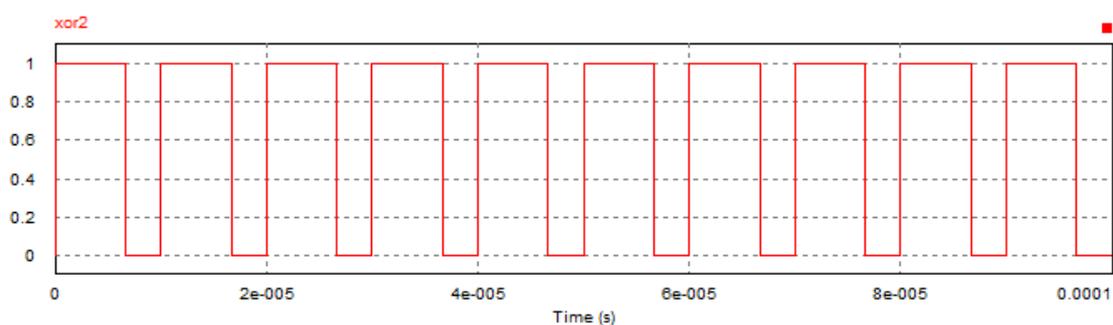


Figura 5.36: Señal a la salida de la puerta XOR

En la figura 5.37 se puede observar cómo utilizando una puerta AND entre la señal invertida del anterior biestable, la señal invertida de A y la señal de entrada V_{in} se obtiene la señal cuadrada de 100kHz y de un ciclo de trabajo de 0.02 desfasada 240° de A.

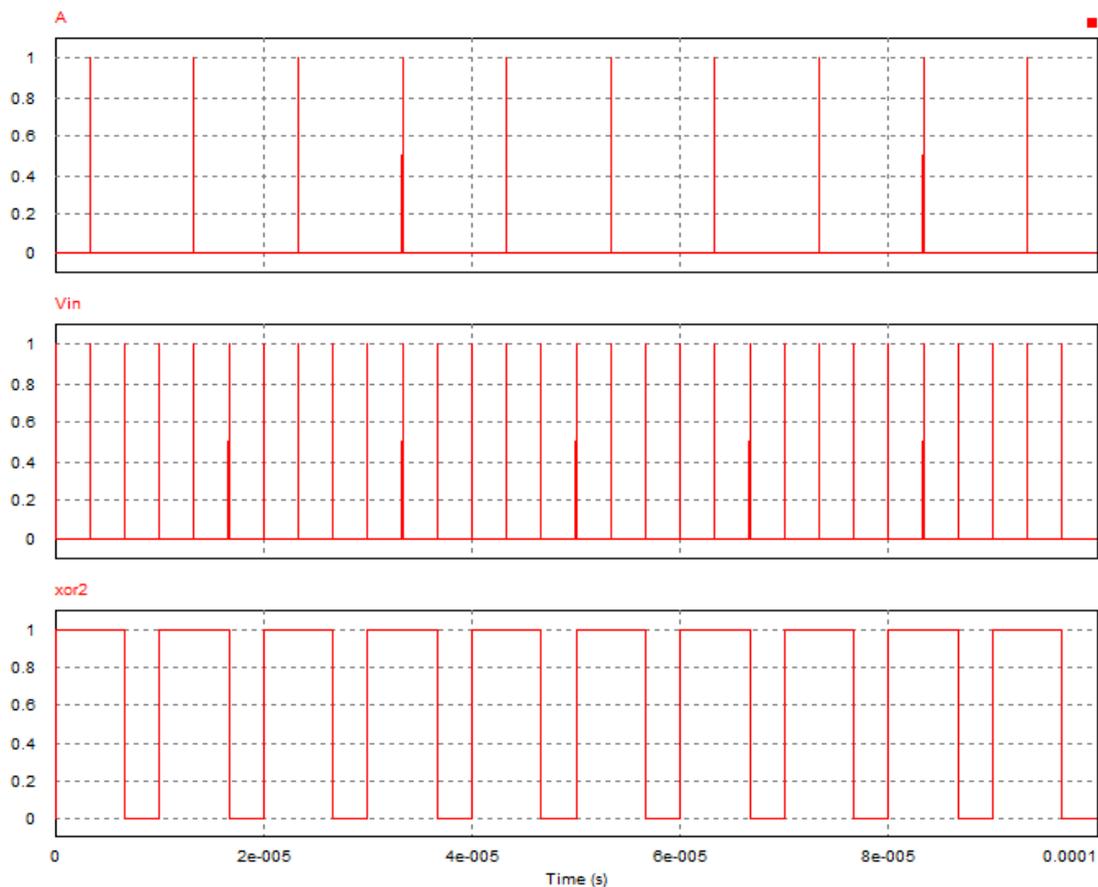


Figura 5. 37: Entradas de la puerta AND

La señal obtenida se puede observar en la figura 5.38.

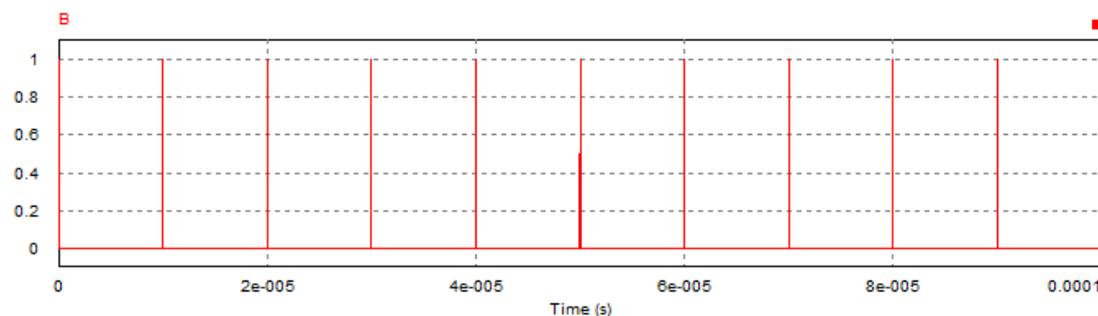


Figura 5. 38: Segunda señal de 100kHz

Por último, para obtener la señal desfasa 120° de A y 120° de B, se utiliza la siguiente lógica:

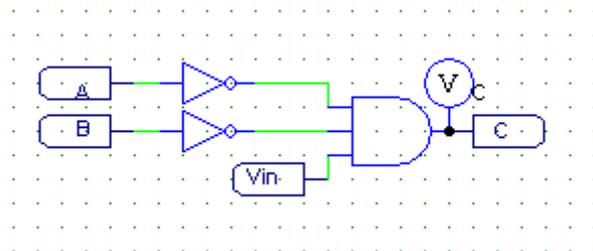


Figura 5. 39: Circuito para obtener la tercera señal de 100kHz

En este caso, sólo se utiliza el inverso de las señales A y B y la entrada V_{in} en las entradas de una puerta AND y con esto se obtiene la salida C que es la tercera señal que se necesita:

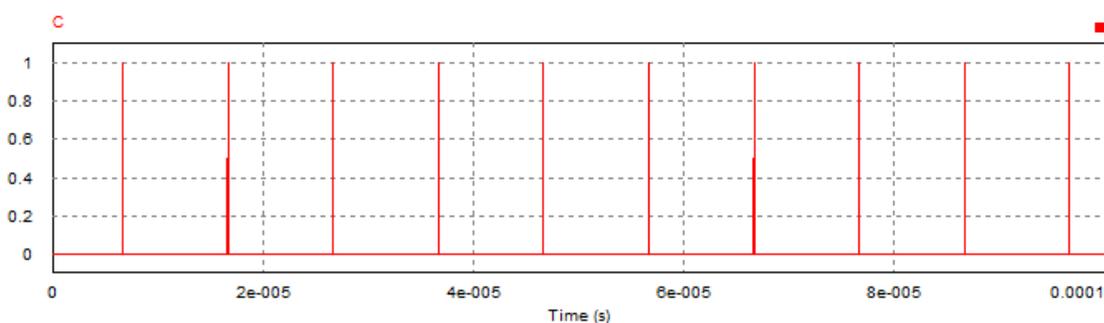


Figura 5. 40: Tercera señal de 100kHz

En la figura 5.41 se pueden observar las tres señales que se han obtenido en la misma gráfica. Aquí, se puede ver como las tres señales están desfasadas 120° una de la otra, tienen una frecuencia de 100kHz y un ciclo de trabajo de 0.02.

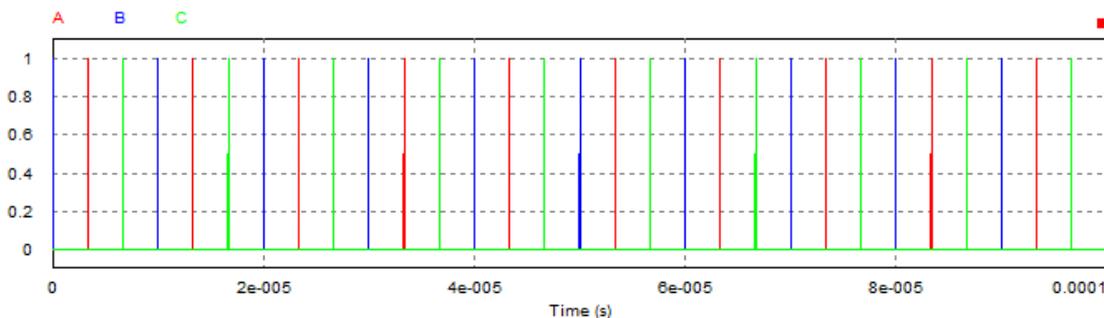


Figura 5. 41: Tres señales de 100kHz desfasadas 120°

5.5. Filtro EMI

Para combatir las interferencias electromagnéticas es necesario diseñar un filtro. El filtro que se ha decidido utilizar es el que se ha desarrollado en el capítulo 4, un filtro LC con damping.

En primer lugar, hay que decir que para poder realizar bien las medidas del ruido con respecto a las interferencias electromagnéticas es necesario utilizar una LISN (Line Impedance Stabilizer Network), capaz de estabilizar la impedancia de entrada para poder realizar todas las medidas del ruido conducido con la misma impedancia de entrada y poder comparar los resultados obtenidos de este ruido con filtro y sin filtro de una forma correcta. En la figura 5.42 se puede observar la LISN utilizada.

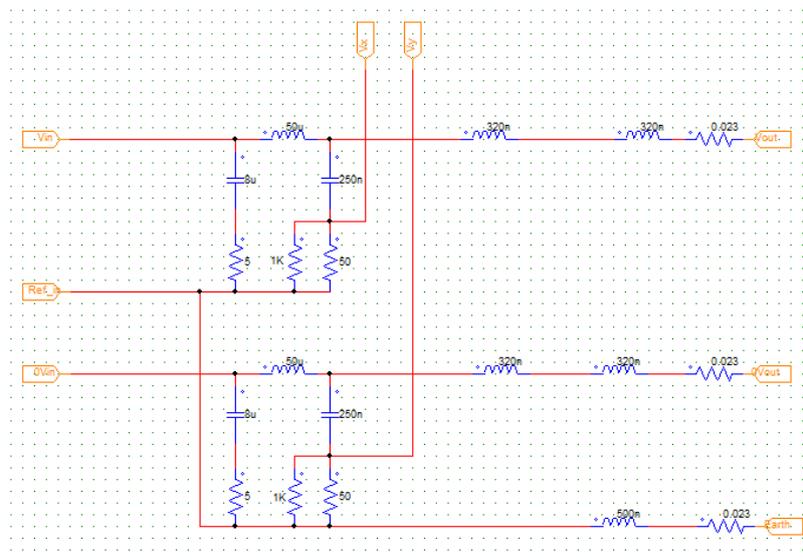


Figura 5. 42: LISN utilizada para estabilizar impedancia

En segundo lugar, hay que decir que estas interferencias electromagnéticas o ruido lo vamos a comparar con dos normas EMI:

- Clase A: se usa para sistemas digitales que se comercializan para uso comercial, industrial o en el entorno empresarial
- Clase B: se usa en sistemas que se comercializan para usar en un entorno residencial. Sus límites son más estrictos debido a que son más difíciles de corregir que en la industria.

En la figura 5.43 se pueden ver los límites de ambas normas y observar que la clase B es bastante más restrictiva que la clase A.

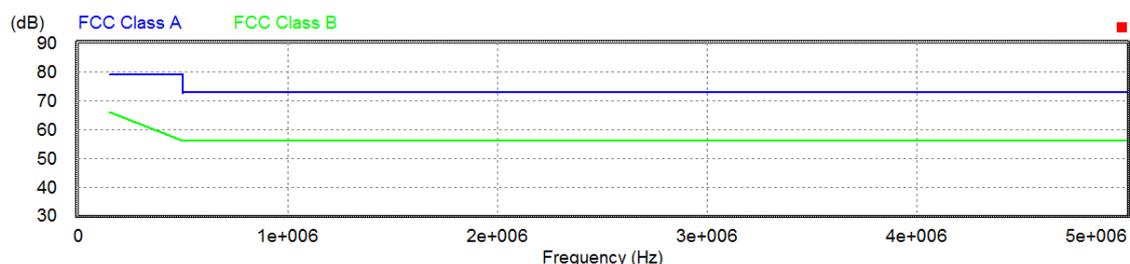


Figura 5. 43: Límites de la normativa clase A y clase B para interferencias electromagnéticas

5.5.1. Simulación sin filtro

A continuación, se muestra una imagen en la que se puede observar el esquemático con la LISN para poder medir las interferencias electromagnéticas o ruido.

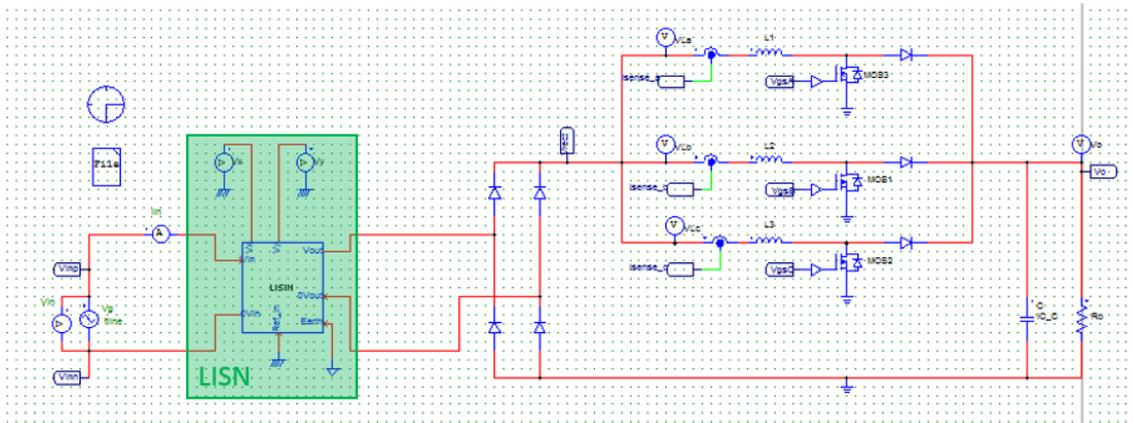


Figura 5. 44: Esquemático con LISN sin filtro

En primer lugar, se observa que, añadiendo esta LISN, la forma de onda de la corriente por la bobina sigue siendo la misma.

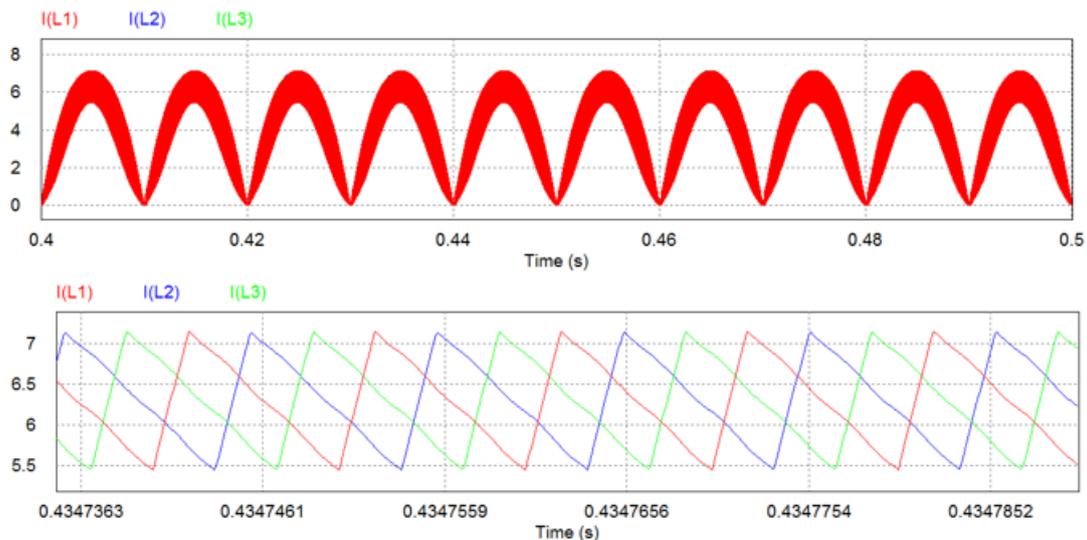


Figura 5. 45: Formas de onda de la corriente por cada una de las bobinas y su rizado

En segundo lugar, hacemos la FFT de la medida de la LISN para comprobar los armónicos que contiene. Se puede observar que son bastante grandes ya que todavía no se ha introducido ningún filtro que atenúe dichos armónicos.

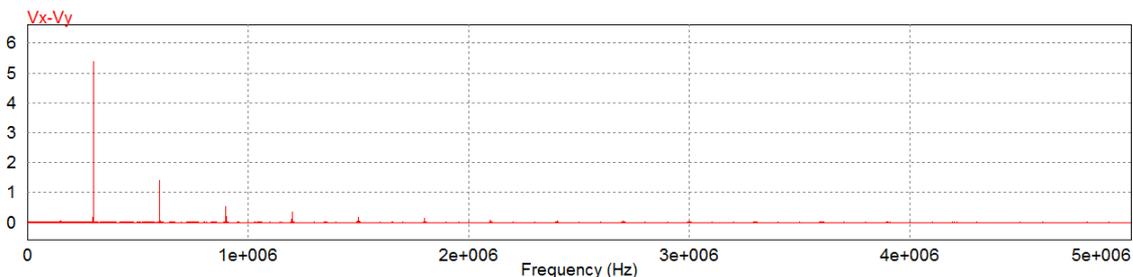


Figura 5. 46: Armónicos de la LISN

A continuación, se muestra la misma gráfica que la anterior pasada a dB para poder compararla con la norma explicada anteriormente. Se puede ver que no cumple con ninguna de las dos normativas ya que el ruido no debería sobrepasar los límites y los sobrepasa en su totalidad. Por esto, se debe calcular un filtro con el que se pueda atenuar el ruido y se pueda cumplir con la normativa propuesta.

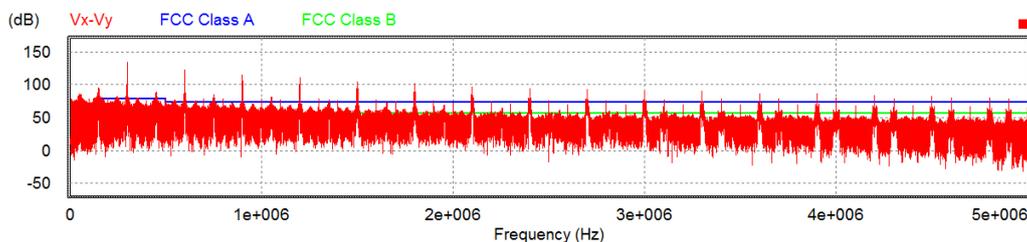


Figura 5. 47: Ruido producido por las interferencias electromagnéticas del diseño sin filtro

5.5.2. Simulación con filtro

A continuación se muestra una imagen en la que se puede observar el esquemático con la LISN para medir las interferencias electromagnéticas o ruido. Seguido de la LISN está el filtro LC con damping con el que se va a intentar atenuar el ruido que presenta nuestro diseño.

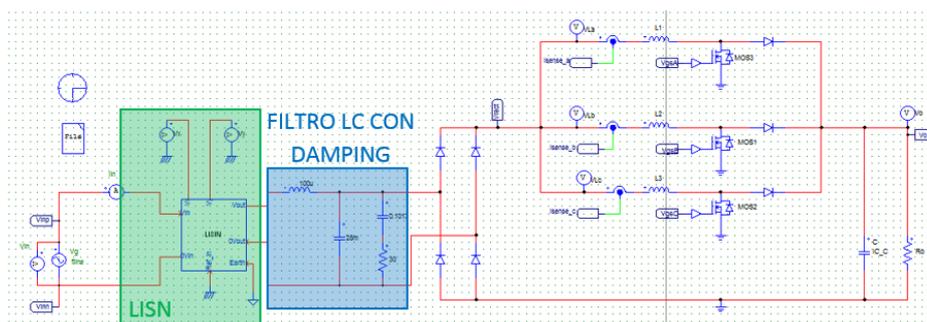


Figura 5. 48: Esquemático con LISN y con filtro

En primer lugar, hay que asegurarse de que la corriente por la bobina sigue siendo sinusoidal rectificadas y que la forma de onda de las tres bobinas siguen desfasadas 120° .

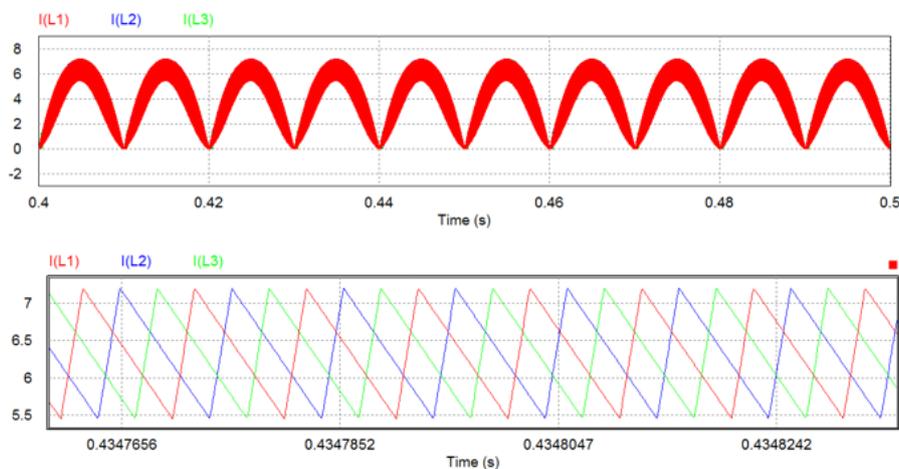


Figura 5. 49: Formas de onda de la corriente por cada una de las bobinas y su rizado

En segundo lugar, se hace la FFT de la medida de la LISN para comprobar los armónicos que contiene incluyendo el filtro. En la figura 5.50 se puede observar cómo los armónicos han disminuido en comparación con el mismo diseño sin el filtro.

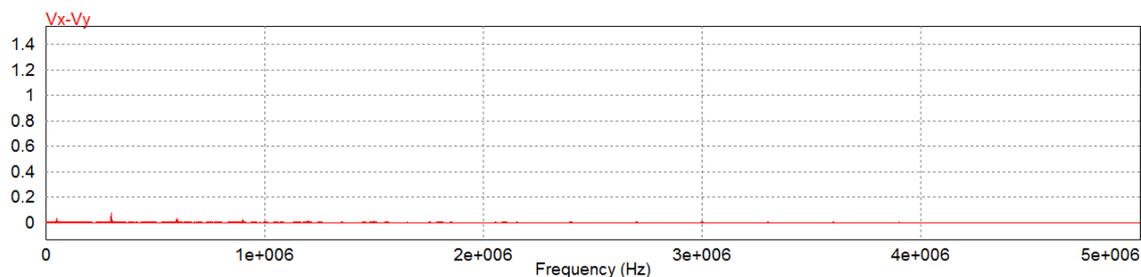


Figura 5. 50: Armónicos de la LISN con filtro

Por último, se puede observar la misma gráfica que la anterior pero pasada a dB para poder comparar el ruido con la normativa. En esta imagen se puede ver que, al incluir el filtro en nuestro diseño, el ruido se ha atenuado pero, aun así, no cumple totalmente con la normativa.

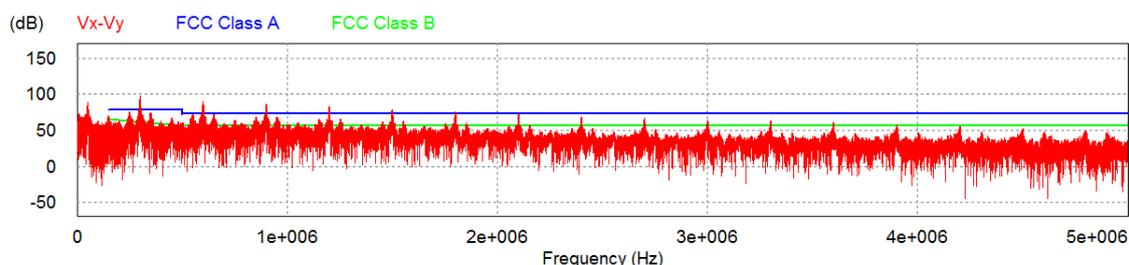


Figura 5. 51: Ruido producido por las interferencias electromagnéticas del diseño con filtro

Para acabar, comparando la figura 5.51 y la figura 5.47, se puede observar cómo se atenúa el ruido introduciendo el filtro LC con damping. Aun incluyendo dicho filtro, nuestro diseño no cumpliría ninguna de las dos normativas propuestas, por lo que, habría que buscar un valor exacto de los componentes del filtro con damping para poder atenuar más el ruido y conseguir que no sobrepase los límites establecidos.



Capítulo 6: Conclusiones y trabajos futuros

| | | |
|----------|--|-----|
| 6. | Conclusiones y trabajos futuros | 119 |
| 6.1. | Conclusiones | 119 |
| 6.1.1. | Conclusiones extraídas del análisis | 119 |
| 6.1.1.1. | Etapa de potencia | 119 |
| 6.1.1.2. | Etapa de control..... | 119 |
| 6.1.2. | Conclusiones extraídas de la validación mediante simulación..... | 120 |
| 6.2. | Trabajos futuros | 121 |

6. Conclusiones y trabajos futuros

En este capítulo se van a desarrollar las conclusiones a las que se han llegado con este Trabajo de Fin de Grado y, a continuación, los trabajos futuros que se pueden implementar a partir de nuestro diseño.

6.1. Conclusiones

A partir de la realización de este Trabajo Fin de Grado se pueden extraer una serie de conclusiones que se pueden dividir en dos grupos fuertemente diferenciados. Por un lado, se obtienen las conclusiones extraídas del análisis de la etapa de potencia y la etapa de control del Corrector del Factor de Potencia. Y, por otro lado, se obtienen las conclusiones extraídas de la validación mediante simulación de los diseños realizados del Corrector del Factor de Potencia.

6.1.1. Conclusiones extraídas del análisis

6.1.1.1. *Etapa de potencia*

Se ha incluido un capítulo con los cálculos necesarios para la obtención de la inductancia y el condensador de salida necesarios para las especificaciones de diseño. Además, en dicho capítulo, se presentan las pérdidas de todos los componentes del Corrector del Factor de Potencia, incluyendo puente rectificador, diodos, bobinas, MOSFETS y condensador de salida. Como conclusión se obtiene que cuanto mayor es la tensión de entrada menores son las pérdidas y mayor es el rendimiento, por lo que, el peor caso es el de menor tensión.

6.1.1.2. *Etapa de control*

- Lazo Feedback: este lazo está compuesto por dos lazos de control:
 - Lazo interno de corriente: debido a que la tensión de salida se puede considerar constante a la hora de modelar la planta de corriente del convertidor, el condensador de salida se desprecia. Por lo tanto, la planta que hay que estabilizar por el lazo interno es de primer orden, ya que sólo contiene la bobina. Por otro lado, a la hora de implementar dicho lazo, se debe tener en cuenta que el multiplicador del controlador UC3854A posee una salida en corriente I_{mo} y, por lo tanto, el amplificador de error resulta ser en corriente.
 - Lazo externo de tensión: una vez que se ha analizado este lazo hay que tener en cuenta que para estabilizarlo, la tensión de salida posee un rizado de dos veces la frecuencia de red. Por esto, el ancho de banda del lazo externo debe ser menor que la frecuencia de red para asegurarse de que el rizado no se introduzca en el control y no pueda distorsionar la corriente de referencia obtenida en el lazo interno de corriente.

- Lazo Feedforward: la conclusión que se puede obtener sobre este lazo es que es de gran importancia dentro del Corrector del Factor de Potencia. Esto se debe a que este lazo es el encargado de independizar el control del convertidor respecto de la tensión de entrada, consiguiendo disponer de una fuente universal. Por otro lado se puede concluir que un filtro de segundo orden mejora la respuesta de este lazo debido a que elimina mayor contenido de alta frecuencia.

6.1.2. Conclusiones extraídas de la validación mediante simulación

- Se ha diseñado mediante el programa SmartCtrl el control del Corrector del Factor de Potencia incluyendo los tres lazos de control con sus resistencias y condensadores además de los reguladores requeridos. Con este programa cualquier diseñador puede ajustar la parte que necesite y obtener otro control para el mismo diseño ya que esta herramienta da muchas facilidades para la obtención de dicho control utilizando distintos reguladores. También se han añadido diagramas de bode y de Nyquist para la obtención de los lazos de corriente y de tensión.
- Respecto a la validación mediante simulación se ha utilizado el programa PSIM. Se puede decir que nuestro diseño ha quedado validado ya que se obtiene un valor del Factor de Potencia muy cercano a la unidad y una corriente de entrada sinusoidal. Por otro lado, al realizar las simulaciones y, cambiando los parámetros de los lazos de control, se ha observado la influencia de los mismos en el Corrector del Factor de Potencia.
- Se ha observado que nuestro diseño es más sensible a los cambios en el lazo externo de tensión ya que, según la frecuencia de cruce impuesta en el lazo externo, se puede obtener una perturbación en la tensión de error a la salida del regulador de tensión. Esto hace que la referencia de corriente para el lazo interno y la corriente de línea no sean sinusoidales y, por lo tanto, se obtenga una distorsión grave en la corriente de entrada provocando la disminución del factor de potencia.
- Al realizar el diseño del filtro se puede observar que el primer diseño implementado, que es el filtro RLC, crea un segundo pico en el bode del sistema que lo hace inestable, por lo que hay que introducir el damping para atenuar dicho pico y que el sistema se haga estable. Por otro lado, al realizar las simulaciones se ve que, implementando el segundo filtro, LC con damping, se atenúa bastante el ruido pero sigue sin cumplir la normativa propuesta, por lo que, habrá que diseñar un filtro con otros valores para los cuales el sistema siga siendo estable cumpliendo la normativa.

6.2. Trabajos futuros

En este apartado se presentan los trabajos futuros propuestos tras la realización del presente Trabajo de Fin de Grado.

- Se podría utilizar este tipo de Corrector del Factor de Potencia en aplicaciones de aviónica, ya que al implementar el convertidor con fuente universal, se podría introducir la frecuencia de 400Hz con la que trabajan este tipo de aplicaciones.
- Se podría desarrollar más detalladamente el lazo Feedforward debido a su importancia dentro del sistema. Sería conveniente realizar un estudio sobre la interacción de dicho lazo de dinámica muy lenta con los convertidores CC/CC con un ancho de banda elevado.
- La mayor importancia de los Correctores del Factor de Potencia se encuentra en circuitos como fuentes de alimentación. En estos momentos, se está investigando bastante sobre la aplicación de fuentes de alimentación para el funcionamiento de diodos leds pero con un problema debido a la durabilidad de los leds frente a la fuente del CFP. Estas duraciones son muy diferentes por lo que siempre acaba fallando antes el CFP que los leds y no se produce una rentabilidad ya que las fuentes de alimentación cambian mucho antes que los diodos. Sin embargo, las investigaciones que se realizan hacen que esto mejore en todos los aspectos y la durabilidad de ambas partes, sobre todo la de la fuente de alimentación, se está aumentando.
- Por otro lado, se podría realizar otro diseño del Corrector del Factor de Potencia utilizando otro tipo de convertidores para obtener ventajas que no se obtienen con el convertidor elevador, o utilizar este mismo diseño trabajando en otro modo de conducción para obtener otro tipo de ventajas.
- También se podría introducir una fuente trifásica en vez de monofásica al Corrector del Factor de Potencia y realizar todos los cambios que ello conlleva, desarrollando un convertidor con el que se pueda llevar a cabo este diseño.

Por último, cabe decir que el desarrollo de ese diseño no está aún completo ya que falta validarlo todo mediante resultados experimentales. Una vez obtenidos estos resultados en el laboratorio, habría que compararlos con los resultados obtenidos en las simulaciones de este trabajo.





Capítulo 7: Presupuesto

| | |
|---------------------|-----|
| 7. Presupuesto..... | 124 |
|---------------------|-----|

7. Presupuesto

En este capítulo se va a desarrollar el presupuesto general para desarrollar el proyecto incluyendo el software utilizado y el personal. Por otro lado, se desarrollará una tabla en la que se incluye el número de días que se han necesitado para llevar a cabo el Trabajo de Fin de Grado.

PRESUPUESTO GENERAL

| SOFTWARE | | | |
|-----------------------|--------------|---------------------|------------------|
| Programa | Nº Licencias | Precio [€/Licencia] | Precio total [€] |
| PSIM v.10.0.4 | 1 | 1.000,00* | 1.000,00 |
| SmartCtrl v.3.0 | 1 | 500,00* | 500,00 |
| TOTAL SOFTWARE | | | 1.500,00 |

| RECURSOS HUMANOS | | | |
|--------------------|----------|-----------------|------------------|
| Concepto | Nº Horas | Precio [€/Hora] | Precio total [€] |
| Diseño | 50 | 70,00** | 3.500,00 |
| Validación | 150 | 40,00** | 6.000,00 |
| Documentación | 120 | 40,00** | 4.800,00 |
| TOTAL RR.HH | | | 14.300,00 |

| | |
|--------------------------|------------------|
| TOTAL PRESUPUESTO | 15.800,00 |
| I.V.A. (21%) | 3.318,00 |
| TOTAL | 19.118,00 |

*Se considera la compra de una licencia para cinco proyectos y solo se incluye el precio de este proyecto.

**Se considera un valor medio entre el precio de las horas senior y las horas junior.

El presupuesto total del proyecto asciende a la cantidad de **diecinueve mil ciento dieciocho euros**.

| Nº | ACTIVIDAD REALIZADA | RECURSOS UTILIZADOS | | ABRIL | MAYO | JUNIO | JULIO | AGOSTO | SEPTIEMBRE |
|-----|---|---------------------|-----------------|-------|------|-------|-------|--------|------------|
| 1 | Estudio previo | - | - | | | | | | |
| 1.1 | Soluciones a la Corrección del Factor de Potencia | PC | - | | | | | | |
| 1.2 | Solución propuesta | - | - | | | | | | |
| 2 | Diseño de la etapa de potencia | PC | - | | | | | | |
| 2.1 | Análisis de pérdidas | PC | - | | | | | | |
| 3 | Diseño de la etapa de control | PC | SmartCtrl | | | | | | |
| 3.1 | Diseño del desfasador | PC | PSIM | | | | | | |
| 3.2 | Diseño del Filtro EMI | PC | PSIM, SmartCtrl | | | | | | |
| 4 | Validación mediante simulación del CFP | PC | PSIM | | | | | | |
| 4.1 | Validación mediante simulación incluyendo filtro | PC | PSIM | | | | | | |
| 5 | Memoria | PC | - | | | | | | |





Bibliografía y referencias

Bibliografía y referencias

Bibliografía

COMPATIBILIDAD ELECTROMAGNÉTICA

[1] A. Lázaro, A. Barrado y E. Olías, “Emisión de Armónicos y CEM. Legislación y Normativa aplicable”. Mundo Electrónico nº 282, Diciembre 1997.

[2] Compatibilidad Electromagnética” Asociación Española de Normalización y Certificación (AENOR) 1998. Edición en CD-ROM, Serie: Libros Informáticos de AENOR.

FILTRO PASIVO

[3] O. García, M.D. Martínez-Avial, J.A. Cobos, J.Uceda, J. González, J.A. Navas. “Harmonic Reducer Converter”, IEEE Power Electronics Specialist Conference (PESC), 2000. Pág. 583-587.

MÉTODO DE LA K

[4] H. D. Venable, "The k-factor: A New mathematical Tool for Stability, Analysis, and Synthesis," Proceeding of. Powercon 10, San Diego, CA, March 22-24, 1983.

Referencias bibliográficas

NORMATIVA

[5] Ministerio de industria, energía y turismo. [Fecha de consulta: 22/07/2015]. Disponible en: <http://www.f2i2.net/legislacionseguridadindustrial/LegislacionComunitaria.aspx>

[6] AT4 Wireless. Mercado CE [Fecha de consulta: 22/07/2015]. Disponible en: <http://www.mercado-ce.com/index.html>

[7] European Committee for Standardization. [Fecha de consulta: 22/07/2015]. Disponible en: <http://www.cen.eu/about/Pages/default.aspx>

[8] European Committee for Standardization [Fecha de consulta: 22/07/2015]. Disponible en: http://www.cencenelec.eu/News/Publications/Publications/CEN-CENELEC-WP2015_EN.pdf

COMPATIBILIDAD ELECTROMAGNÉTICA

[9] CASSIOLATO, César. SMAR Equipamientos industriales. Publicado en: 04/08/2014. [Fecha de consulta: 30/08/2015]. Disponible en: <http://www.smar.com/espanol/articulo-tecnico/emi-interferencia-electromagnetica-en-instalaciones-industriales-y-mucho-mas>

[10] Instituto Nacional de Tecnología Industrial. [Fecha de consulta: 30/08/2015]. Disponible en: <http://www.inti.gov.ar/electronicaeinformatica/emc/ce.htm>

[11] CASSIOLATO, César. FIELDData industrial. [Fecha de consulta: 30/08/2015]. Disponible en: <http://www.fieldata.cl/index.php/Novedades/instalaciones-fieldbus-acoplamiento-capacitivo-e-inductivo.html>

SOLUCIONES FP

[12] COHEN, M. Patricio. Electrosoft Ingeniería Ltda. Actualizada: Mayo 2012. [Fecha de consulta: 23/07/2015]. Disponible en: http://www.pcb.electrosoft.cl/04-articulos-circuitos-impresos-desarrollo-sistemas/pdf/ImportanciaPFC_EIL.pdf

[13] TURMERO, Pablo. Corrección del factor de potencia. [Fecha de consulta: 24/07/2015] Disponible en: <http://www.monografias.com/trabajos104/correccion-del-factor-potencia/correccion-del-factor-potencia.shtml>

FILTRO ACTIVO

- [14] Schneider Electric. Eficiencia Energética. [Fecha de consulta: 24/07/2015]
Disponible en:
http://www.schneiderelectric.es/sites/spain/es/solutions/energy_efficiency/quick-navigation/filtrado-de-armonicos.page

DISEÑO PFC

- [15] STÜCKLER, Franz ABDEL-RAHMAN, Sam SIU, Ken. Infineon Application Note. PFC Boost Converter Design Guide

UC3854A

- [16] Texas Instruments. UC2854A / UC3854A / UC1854A / UC3854B. Advanced high-power factor preregulator. Rev. Aug. 2003
- [17] Lloyd Dixon Average current mode control of switching power supplies. Unitrode power supply design seminar SEM 800.1991
- [18] Lloyd Dixon Switching power supply control loop design. Unitrode power supply design seminar SEM 800. 1991
- [19] Unitrode High Power Factor Preregulator. Application information UC1854/UC2854/ UC3854

INTERLEAVING

- [20] NEIDORFF, Bob LEWIS, Thomas. Texas Instrument. CONVERtronic online magazine. [Fecha de consulta: 30/07/2015] Disponible en:
http://www.arrow.com/iweb/files_registro/49czo5Oj0aV8wNC5wZGYiOw%3D%3D.pdf

FILTRO EMI

- [21] REDL, Richard. Electronic Feasibility Investigations. Modeling Power Converter Systems

