

WICC 2014 XVI Workshop de Investigadores en Ciencias de la Computación

Arquitecturas de Sistemas Embebidos de Tiempo-Real para Aplicaciones de Control

Ricardo Cayssials², José M. Urriza¹, Francisco E. Páez¹, Eduardo Schorb¹, Lucas Schorb¹, Sebastián Lucas¹

¹ Depto. de Informática, Fac.de Ingeniería, Universidad Nacional de la Patagonia San Juan Bosco.

Puerto Madryn, Argentina
+54 280-4472885 – Int. 117
josemurriza@unp.edu.ar

² Depto. de Ingeniería Eléctrica y Computadoras - Universidad Nacional del Sur / UTN Bahía Blanca

Bahia Blanca, Argentina
+54 291-4595000 - Int. 3372
ricardo.cayssials@uns.edu.ar

1 Resumen

Este proyecto plantea el desarrollo de técnicas y mecanismos de planificación de tiempo real flexibles. Estos deben permitir adaptarse a las diferentes condiciones de trabajo de una aplicación, al mismo tiempo de minimizar el impacto en el resto de los requerimientos de diseño. Principalmente se abarcará la utilización de sistemas de tiempo real en aplicaciones de control y procesamiento de señales.

Palabras clave: Sistemas de Tiempo Real, Aplicaciones de Control, Procesamiento de Señales, Sistemas Embebidos, Planificación de CPU.

2 Contexto

El proyecto de investigación *Arquitecturas de Sistemas Embebidos de Tiempo-Real para Aplicaciones de Control* es dirigido por el Dr. Cayssials de la Universidad Nacional del Sur / Universidad Tecnológica Nacional Facultad Regional Bahía Blanca (UNS / UTN-FRBB) y codirigido por el Dr. Urriza de la Universidad Nacional de la Patagonia San Juan Bosco (UNPSJB). Las líneas de investigación del presente proyecto concuerdan tanto con

las desarrolladas por los integrantes del *Real Time Systems Group*, perteneciente a la Facultad de Ingeniería de la UNPSJB, Sede Puerto Madryn, como con las emprendidas por el *Laboratorio de Sistemas Digitales* del Departamento de Ingeniería Eléctrica y de Computadoras de la UNS y el Departamento de Ingeniería Electrónica de la UTN-FRBB, al cual pertenece el Dr. Cayssials. El proyecto es financiado por la Secretaría de Ciencia y Técnica de la UNPSJB.

3 Introducción

En los Sistemas de Tiempo Real (*STR*), los aspectos temporales son considerados en la especificación de las aplicaciones a desarrollar. Estos *STR* han cubierto una amplia gama de aplicaciones de la vida cotidiana, desde pequeños sistemas embebidos implementados con microcontroladores en electrodomésticos, hasta grandes sistemas distribuidos de procesadores, que se comunican a través del intercambio de mensajes, en un sistema de comando y control de vuelo de una aeronave ([14]).

En las aplicaciones actuales, las restricciones temporales son sólo una más de las condiciones de diseño que deben ser satisfechas. De esta manera, es necesario proponer mecanismos flexibles de planificación en tiempo real que permitan adaptarse a las diferentes condiciones de trabajo de la aplicación, al mismo tiempo de minimizar

el impacto en el resto de los requerimientos de diseño ([3, 4, 5, 13]).

Generalmente, las condiciones para garantizar un *STR* del tipo *duro* son conservadoras y diseñadas para el instante crítico de funcionamiento y, en consecuencia, los sistemas resultan sobredimensionados, por el pesimismo introducido en estas condiciones. La capacidad de procesamiento ociosa generada por dicho sobredimensionamiento, fue utilizada para la ejecución de tareas denominadas *blandas* cuyas especificaciones temporales se expresan estadísticamente ([6]). Estas tareas son atendidas por el sistema una vez que las condiciones temporales duras están garantizadas. Sin embargo, las condiciones temporales de las tareas de tiempo real blandas, pueden no ser adecuadas para una especificación de diseño. Se definen entonces, restricciones de tiempo real *débiles*, en las cuales las pérdidas de vencimientos están acotadas en una determinada ventana de tiempo ([3, 4, 5, 13]).

Por otro lado, el teorema del muestreo permite la utilización de sistemas de procesamiento digital en el mundo real. Sin embargo, las restricciones temporales deben ser rigurosamente satisfechas para poder recomponer digitalmente la naturaleza analógica de la aplicación. Entonces es necesario, adecuar los modelos de planificación utilizados en los *STR*, al modelo temporal planteado en la modelización discreta de aplicaciones de tiempo continuo. Esta relación no está tratada exhaustivamente en la literatura y las implicaciones que las perturbaciones que el sistema de tiempo real produce en las aplicaciones de control o procesamiento de señales, no poseen una métrica adecuada para su evaluación ([1, 2, 7, 8, 9, 10, 11, 12, 15]).

En proyectos anteriores, se analizaron diferentes aspectos que influyen en la aplicación de control, provocándole perturbaciones indeseadas. Se propusieron métricas que permiten cuantificar algunas de estas perturbaciones con el objeto de poseer métricas de evaluación de la eficiencia del *STR* en el procesamiento de las señales de control.

Es objetivo de este proyecto, proponer arquitecturas de procesamiento adecuadas para el desarrollo de aplicaciones embebidas, que optimicen las métricas de evaluación de la aplicación de control del *STR*.

4 Líneas de Investigación y Desarrollo

Se trata de un proyecto de investigación científica y aplicada, con desarrollo experimental en el área de *Sistemas de Tiempo Real*, particularmente enfocado a la planificación flexible de tareas con requerimientos heterogéneos, en diferentes condiciones de funcionamiento y requerimientos externos. El principal campo de aplicación es en la industria de dispositivos de propósito dedicado, especialmente en aplicaciones de control industrial y procesamiento de señales.

5 Resultados y Objetivos

La fecha de inicio del proyecto está estipulada para mediados de 2014, por lo cual no existen, a la actualidad, resultados directos del mismo.

Sin embargo, los objetivos que se persiguen son:

- Analizar y proponer métricas para la evaluación de las perturbaciones que los *STR* producen en el procesamiento de señales de control, a fin de realizar evaluaciones de eficiencia y proponer nuevos mecanismos de adaptación.
- Determinar la factibilidad de implementación de las metodologías propuestas en estructuras de diagramación tradicionales de tiempo real.
- Proponer arquitecturas de procesamiento adecuadas para el desarrollo de aplicaciones embebidas, que sumen valor a procesos productivos de la región.
- Publicar y difundir los resultados de las investigaciones realizadas en el marco del proyecto.
- Fomentar, incentivar y difundir las tareas de investigación en la Universidad.
- Interactuar con otros grupos de investigación en tareas conjuntas de investigación y desarrollo.
- Mejorar la formación de recursos humanos altamente calificados, con capacidades de investigación y desarrollo, brindando gran participación a los alumnos del proyecto.

Además, se espera mejorar e implementar nuevos métodos y técnicas de planificación dentro del núcleo de un Sistema Operativo de Tiempo Real (*RTOS*), a fin de mejorar la eficiencia de aquellos dispositivos de propósito dedicado controlados mediante este tipo de sistemas. Actualmente el grupo de investigación en *STR* cuenta con experiencia en MarteOS y FreeRTOS, entre otros.

6 Formación de Recursos Humanos

En este proyecto de investigación participan 3 (tres) docentes, dos de la UNPSJB y uno de la UNS, junto con 3 (tres) alumnos de la carrera Licenciatura en Informática de la Sede Puerto Madryn de la UNPSJB. Uno de los docentes ha obtenido una Beca Doctoral Tipo I de CONICET, de comienzo en 2012, en temas afines a este proyecto, siendo otro de los docentes del proyecto su co-director. Además, en 2010, este mismo docente obtuvo una beca anual de iniciación a la investigación de la Secretaría de Ciencia y Técnica e Innovación Productiva de la Provincia del Chubut, dirigida también por un docente del presente proyecto. Todos los alumnos participantes de este proyecto, tienen planeado enmarcar sus tesinas de grado dentro de la temática de los *STR*.

Referencias

- [1] Lluesma, M. ; Cervin, A. ; Balbastre, P. ; Ripoll, I. ; Crespo "Jitter Evaluation of Real-Time Control Systems", Proceedings. 12th IEEE International Conference on Embedded and Real-Time Computing Systems and Applications, 2006.
- [2] Balbastre, P., Ripoll, I., Vidal, J. and Crespo, A. "A Task Model to Reduce Control Delays". Journal of Real-Time Systems, 27, 215-236, (2004).
- [3] Bernat, G. and Burns, A. "Weakly-hard temporal constraints". Technical report YCS, Department of Computer Science, University of York, (2000).
- [4] Bernat, G. and Cayssials, R. "Guaranteed on-line weakly-hard real-time systems". In proc. 22nd IEEE Real-Time Systems Symposium, pages 25-35, London, (2001).
- [5] Buttazzo, G. and Abeni, L. "Adaptive workload management through elastic scheduling". Real-Time Systems Journal, 23:7-24, (2002).
- [6] Bertogna, M. ; Buttazzo, G. ; Marinoni, M. ; Gang Yao ;Esposito, F. ; Caccamo, M., "Preemption Points Placement for Sporadic Task Sets", In Proc. 22nd Euromicro Conference on Real-Time Systems, 2010.
- [7] Cervin, A. "Integrated Control and Real-Time Scheduling". PhD thesis, Department of Automatic Control. Lund Institute of Technology, (2003).
- [8] Cervin, A. and Eker, J. "The Control Server: A Computational Model for Real-Time Control Tasks". In proc. 15th Euromicro Conference on Real-Time Systems, Portugal, (2003).
- [9] Henriksson, D and Cervin, A. "Optimal On-line Sampling Period Assignment for Real-Time Control Tasks Based on Plant State Information". In proc. 44th IEEE Conference on Decision and Control and European Control Conference ECC 2005, Spain, (2005).
- [10] Pawlowski, A. ; Cervin,A. Guzman,J.L. ; Berenguel, M., "Generalized Predictive Control With Actuator Deadband for Event-Based Approaches", IEEE Transaction on Industrial Informatics, Vol.10. Issue1, 2014.
- [11] Henriksson, D., Cervin, A. and Årzén, K-E. "TrueTime: Simulation of Control Loops Under Shared Computer Resources". In Proc. of the 15th IFAC World Congress on Automatic Control, Barcelona, Spain, (2002).
- [12] Henrion, D., Hansson, A. and Wallin, R. "Reduced LMIs for fixed-order polynomial controller design". In proc. 16th International Symposium on Mathematical Theory of Networks and Systems. pp. 1-12, Belgium, (2004).
- [13] Martí, P., Fuertes, J. M., Fohler, G. and Ramamrithan, K.: "Improving quality-of-control using flexible timing constraints: Metrics and scheduling issues". In proc. 23rd IEEE Real-Time Systems Symposium, pages 91-100, (2002).
- [14] Sha, L., Abdelzaher, T., Årzén, K-E., Cervin, A., Baker, T., Burns, A., Caccamo, M., Lehoczky, J. and Mok, A. K. "Real Time Scheduling Theory: A Historical Perspective". Real-Time Systems 28(2-3):101-155, (2004).
- [15] Cervin, A. ; Velasco, M. ; Marti, P. ; Camacho, A., "Optimal Online Sampling Period Assignment: Theory and Experiments", IEEE Transactions on Control Systems Technology, 2011.