

表面・界面反応制御による高品質薄膜成長法の開発

研究代表者 工学部 龍山 智栄

(1) プロジェクトの背景・目的

半導体の表面・界面反応を利用した高品質薄膜成長や、量子井戸、量子細線、量子箱などのナノ構造の形成は、次世代半導体デバイスを創生する手段として注目されている。本研究では、シリコン基板上に、MBE(分子線エピタキシャル成長)法を用いて、酸化物超伝導薄膜や SiGe 合金層を成長させ、これらを用いた高速電子線デバイス作製の基礎技術の確立を目指している。

今年度はシリコン上に緩和した SiGe 合金層の薄膜を成長法の確立を目指した。SiGe はシリコンデバイスから III-V 族化合物半導体デバイスへ移行する過程で注目されている。その合金層を作製するにあたりシリコン上に種々の緩衝層 (バッファ層) が提案されている。我々は独自の手法として、低温で数原子層のアモルファスシリコン層を作製し、それを緩衝層とすることで良質の SiGe 層の作製する方法を採っている。名称を UTA-Si バッファ層と名づけている。この手法で歪の少ない SiGe 合金層の成長が確認できており、数値的には最高 80%緩和した SiGe 合金の作製に成功している。今後、さらなる改善が期待されるわけであるが、我々が提案している UTA-Si バッファ層の利用技術は独自のものであり有望視される成長技術として、企業と協議して特許化を目指している。

(2) 研究成果

(2-1) UTA-Si バッファ層を用いて成長した Si_{0.75}Ge_{0.25} 合金層の作成

化学洗浄で清浄化し酸化保護膜をつけた Si(001)を超高真空中に導入し、850°Cで20分間加熱することにより、酸化膜を除去し、更に、Si膜をつけ、850°C20分間アニーリングすることにより、Si(001)-2×1表面を作成した。それを基板とし、その上に175°C10-30ÅのUTAシリコンバッファ層を積み、SiGe合金層を2000Å成長した。それをVBLにある高分解能X線回折装置と、原子間力顕微鏡で合金層の歪と表面性を観察した。

(2-2) Si_{0.75}Ge_{0.25} 合金層の歪と緩和

図1に示す高分解能X線回折装置を用い逆格子マッピング法で薄膜の歪を観察した。合金層の回折ピーク(004)を観察することにより、Si表面に平行な面の面間隔の情報が得られ、(113)回折ピークの位置からSi表

面に平行と垂直な面間隔の情報が得られる。

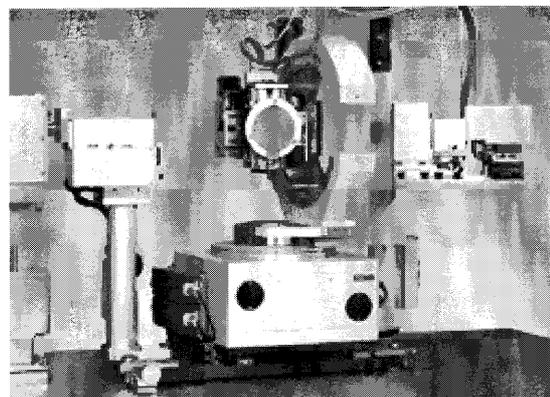


図1. VBLの高分解能X線回折装置

図2(a),(b)はそれぞれ(004)面近辺でUTA-Siバッファ層を用いない場合と、用いた場合の逆格子マッピングでの結果を示している。図の縦軸は $2\theta/\omega$ で、横軸は ω に相当する。上の点の集まりはSi基板からの回折点であり、下方の点の集まりは、作成し

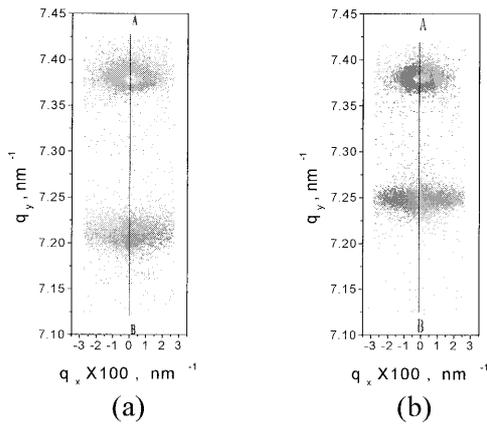


図 2. (a)UTA-Si なしと(b)UTA-Si 2nm の(004)面の逆格子マッピング

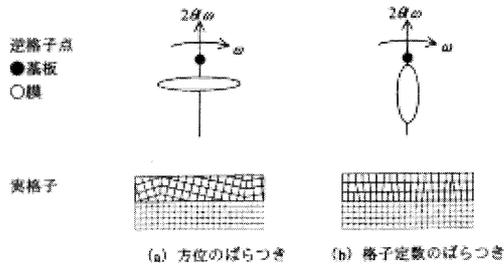


図 3. 逆格子マッピングの見方

た合金層からの回折点を反映している。組成比 0.75 対 0.25 を用いバーガード則から求めた $\text{Si}_{0.75}\text{Ge}_{0.25}$ の回折点は図では Si と測定された SiGe の回折の間にある。つまり作成した合金層は両者とも完全には緩和しておらず、歪をもっていることがわかる。図(a)と(b)を比べると、UTA-Si を用いた(b)の方が緩和した SiGe 合金層の面間隔に近いことがわかる(図では Si 基板の信号側に接近している)。

図 3 に逆格子マッピングについての説明図を示す。合金層の回折点の広がり基板の Si のそれに比べて横広がりとなっている。このことから、面の方向のばらつきが格子定数のばらつきよりも単結晶基板に比べて大きいことがわかる。これはアモルファス層をバッファ層に用いている影響とも考えられる。しかし、格子定数のばらつきについては単結晶基板と同程度で観測されているこ

とより、合金層内での格子定数が似通っていることを示している。

図 4 (a),(b)はそれぞれ(113)面近辺で UTA-Si バッファ層を用いない場合と、用いた場合の逆格子マッピングでの結果を示している。見ている面の違いはあるが(004)面と同様の傾向にある。

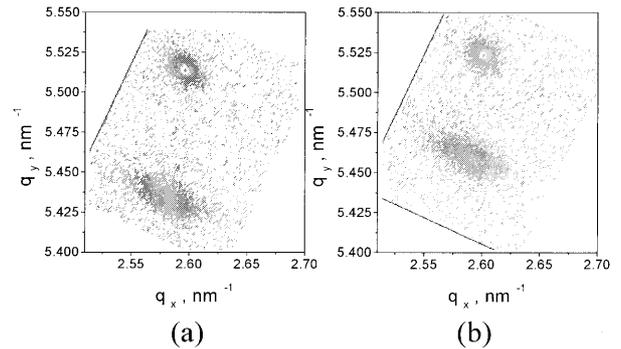


図 4. (a)UTA-Si なしと(b)UTA-Si 2nm の(113)面の逆格子マッピング

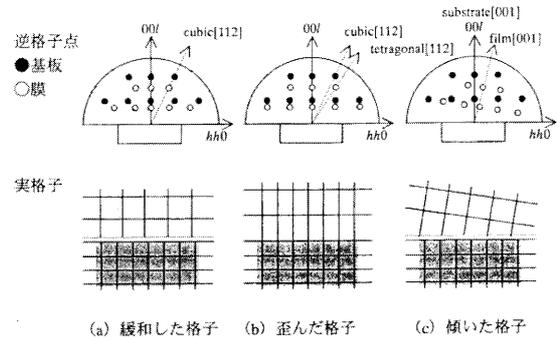


図 5. 歪と緩和と逆格子マップ

図 5 に、歪と緩和と逆格子マッピングの関係について示す。図中の膜が SiGe の合金層に対応し、基板が今の場合、Si(001)に対応する。図 4 で観測される基板 Si の回折点の分布の中心と合金層 SiGe の回折点の分布の中心の位置関係は図 5 における歪が強い位置関係に見受けられる。これら回折点の中心位置から数値的に緩和の様子を求めたのが図 6 である。計算した結果は逆格子マッピングから得られる印象とは異なっている。緩和の程度は膜厚にも若干の依存性があり、2nm

の UTA-Si を用いた場合もっともその緩和が大きく、Si 表面に平行な面間隔は 80%程度まで緩和していることを示している。

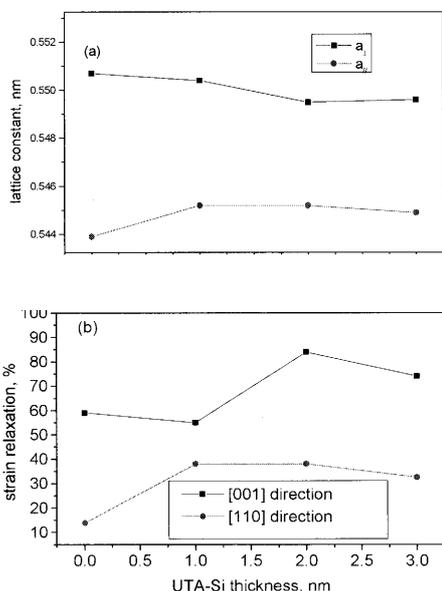


図 6. Si 表面に垂直と平行な SiGe 合金の (a)格子定数と(b)緩和の膜厚依存

(2-3) 表面のラフネス

3nm の UTA-Si を用いて作成した合金層の表面の平坦性は原子力顕微鏡を用いて観測された(図 7)。その結果、表面にはクロスハッチが観測されるが、0.6nm と非常に平坦な値が得られた。このことは、この薄膜作成法において作成された表面は原子オーダーで平坦な表面を持つことを示している。

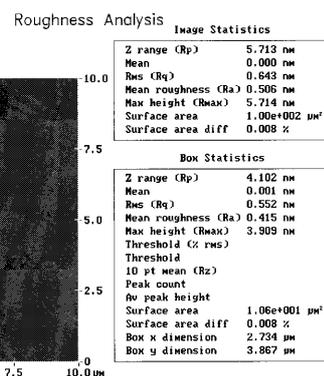


図 7. 3nm の UTA-Si を用いた SiGe の表面

(2-4) まとめ

非常に薄いアモルファスシリコン (UTA-Si) バッファ層を用いることにより、かなりの程度まで緩和した歪の少ない SiGe 合金層を作成することができ、その表面は非常に平坦であることがわかった。この結果は SiGe 合金層作成のために UTA-Si バッファ層が重要な役割を果たしていることを示している。この研究開発は始まったばかりであり、種々の改善でより高品質の SiGe 層が期待される。本研究に続く、アニーリングによる界面の安定性、相互拡散については非常勤研究者のページで紹介する。

(3) プロジェクトの成果

本研究で明らかにしたように UTA-Si を用いた成長法で Si 上に緩和した歪の少ない SiGe 合金層を作成することができた。この方法は従来提案されている傾斜型の合金バッファ層、低温合金バッファ層や傾斜型超格子バッファ層と比べ、厚さを大幅に減少させることができる、という点で格段に優位であると考えられる。この研究開発は始まったばかりであり新規性も高い。本データを基礎として 100%緩和した合金層への改善が望まれる。そのためには、作成条件の見直しや作成後のアニーリングの工夫による改善が考えられる。

(4) プロジェクト成果の応用・効果・構想

この SiGe 層の成長法については独自なものであり、アイデアとして十分に特許化できるものである。平成 14、16 年度に共同研究をしていた企業と、現在、特許化に向けて調整中である。

(5) 利用施設

本報告書の X 線回折にかかわるデータは VBL 内の高分解能 X 線回折装置を用いて得られたものであり、その装置の性能を十分に活用している。

(6) その他 “SrTiO₃ 誘電体薄膜成長法の開発”

我々は、SiGe 合金層成長法の開発とともに、シリコン上に絶縁体で且つ高い比誘電率を持つ誘電体薄膜の成長法について研究開発を進めている。

この特徴は、

① 超伝導体、III-V 族などの化合物半導体をシリコンチップの上に載せるとき重要な結晶性絶縁材料として、

② DRAM などデバイスの小型化に伴い、酸化シリコン絶縁層に取って代わる高誘電率材料として、

期待されていることである。

この結晶性と表面の平坦性に優れた SrTiO₃ 高品質薄膜は分子線エピタキシャル成長法で作成されている。①での重要な点は SrTiO₃ の格子定数がシリコンの格子定数に近いためにエピタキシャル成長するので、作成した薄膜の結晶性が高いところにある。単なる絶縁膜としては酸化シリコンで十分であるが、結晶性薄膜デバイスを Si 基板上に電氣的に絶縁して作成するためには、結晶性の高い絶縁バッファー層が必要となる。そのバッファー層として SrTiO₃ 結晶性薄膜が有用である。②での重要な点はバルク SrTiO₃ の比誘電率は 300 もあり、同じ絶縁層膜厚を用いるなら、大きな電氣的容量が得られることにある。

現在の研究開発段階では薄膜としては高品質なものが得られているが、電氣的な特性については信頼性や再現性など細部にわたって、信頼性のあるデータを取る必要がある。