

RAFAEL DE JESÚS NAVAS GONZÁLEZ

**DISPOSITIVOS ELECTRÓNICOS:
EXÁMENES RESUELTOS (2002-2009)**

*A mis alumnos,
sin los cuales este trabajo no tendría sentido.*

PRÓLOGO

El presente volumen reúne los enunciados y las soluciones de los exámenes propuestos entre 2002 y 2009 en las diferentes convocatorias oficiales de examen de la asignatura Dispositivos Electrónicos, que he impartido en la Escuela Técnica Superior de Ingeniería Informática de la Universidad de Málaga en las titulaciones Ingeniero Técnico en Informática de Sistemas, Ingeniero Técnico en Informática de Gestión e Ingeniero en Informática durante los últimos 10 años.

Hasta ahora, los documentos que aquí se recogen sólo han estado disponibles para los alumnos matriculados en la asignatura a través de la plataforma Moodle del Campus Virtual de la UMA. Con ellos pretendía responder a las reiteradas demandas de los estudiantes de conocer cómo iba a ser la prueba a la que deberían enfrentarse.

A pesar del vicio inherente que, a mi juicio, supone abordar el estudio de la asignatura desde estas miras, sin embargo, a su favor se puede argumentar que el disponer de los enunciados de examen y sus soluciones, sobre todo al nivel de detalle en que aquí se desarrollan, puede proporcionar una perspectiva nueva, que representa un valor añadido. Una lectura atenta de este material permite al estudiante conocer qué es lo que se espera de él, no sólo en cuanto a los conocimientos que debe adquirir, sino además, en cuanto al modo en que se espera que se exprese y elabore sus respuestas; sobre todo, cuando han de ir dirigidas a un lector que va a evaluar su dominio de la materia. Así las respuestas a los enunciados, que aquí se proporcionan, siguen un hilo argumental lógico, que justifica paso a paso los razonamientos y las decisiones tomadas para llegar a la respuesta y a los resultados obtenidos. En definitiva, proporciona un modelo que debe ayudar al estudiante a orientar su esfuerzo y establecer su propio método de trabajo, y que puede resultarle útil, más allá del propio dominio de la asignatura.

Con esta visión más amplia, el objetivo de esta publicación es organizar este material docente, difundirlo incorporándolo al recientemente creado repositorio de documentos de la UMA (RIUMA), y ofrecerlo a un espectro más amplio de lectores, para que pueda ser aprovechado más allá del entorno académico concreto en que ha sido concebido.

Recientemente, y en el contexto del viento de cambio que el Espacio Europeo de Educación Superior preconiza, algunas de las propuestas metodológicas más radicales abogan por la eliminación del tradicional examen final de una asignatura, en el que el alumno se juega a una carta su futuro académico. Se argumenta que una buena metodología docente debería guiar y llevar al alumno a alcanzar los objetivos de aprendizaje propuestos, tanto de competencias como de contenidos; y estar acompañada de un procedimiento de evaluación que, teniendo en cuenta el esfuerzo del alumno, proporcione al profesor una medida clara del cumplimiento individual de dichos objetivos, y, por tanto, le permita tener elementos de juicio suficientes para su evaluación final, sin necesidad de esa definitiva prueba final. Por ello puede parecer que un trabajo como éste, que lleva en el título la fatídica palabra examen, navega contra corriente en esta marea de nuevas propuestas que la “revolución de Bolonia” nos ha traído.

Sin embargo, a mi entender, esta idea no debe significar dejar de lado, como herramienta de evaluación, el tipo de prueba objetiva que aquí se contempla, en las que el alumno debe mostrar su dominio de la asignatura, así como su capacidad de expresarse y razonar con cierto rigor formal y por escrito, en base a los conocimientos adquiridos. En este sentido, considero que el material que aquí se proporciona es válido y constituye un buen ejemplo de esto.

A lo largo de este texto se presentan diferentes enunciados de examen ordenados en forma cronológica y en el mismo formato en que se entregaban a los alumnos. Cabe notar que al final de cada uno de los enunciados de examen se proporciona un pequeño formulario que resume las principales ecuaciones que el alumno puede necesitar conocer y manejar en la solución de los problemas. A continuación de cada enunciado se desarrolla la respuesta en detalle, en algunos casos mostrando diferentes alternativas posibles al abordar la solución del problema propuesto. En algunos casos sólo se ha proporcionado la respuesta a los problemas, dado que como puede verse en aquellos casos en los que se proporciona la respuesta completa (preguntas de teoría y problemas) la respuesta a las cuestiones teóricas es fácil de encontrar en el Manual 70 (Curso de Dispositivos Electrónicos en Informática y Problemas de Examen Resueltos) editado por el SPICUM (Servicio de Publicaciones de la UMA)

Para concluir este Prólogo, me gustaría resaltar aquí el carácter **Open Access** de esta publicación, a la que se ha otorgado licencia **Creative Commons (by-nc-sa)**, esto es (Reconocimiento - NoComercial - CompartirIgual). Esta licencia obliga al reconocimiento del autor, autoriza la reproducción y libre distribución de la obra, así como la creación de obra derivada. No permite, en ningún caso, un uso comercial, ni de la obra original ni de las obras derivadas, y exige que la distribución de las mismas se haga con una licencia igual a la que regula la obra original.

Cualquier pregunta o sugerencia será atendida en la dirección de correo: rjnavas@uma.es

Málaga Julio 2015

El autor.

Índice:

1.- Examen Ordinario. ITIG. Curso 02-03	1
2.- Examen Extraordinario. ITIG. Curso 02-03	9
3.- Examen Ordinario. II. Curso 03-04	17
4.- Examen Extraordinario. II Curso 03-04	27
5.- Examen Ordinario. ITIG. Curso 03-04	35
6.- Examen Extraordinario. ITIG. Curso 03-04	43
7.- Examen Ordinario. ITIG. Curso 04-05	51
8.- Examen Extraordinario. ITIG. Curso 04-05	61
9.- Examen Ordinario. ITIG. Curso 05-06	69
10.- Examen Extraordinario. ITIG. Curso 05-06	77
11.- Examen Convocatoria de Junio. ITIS. Curso 06-07	83
12.- Examen Convocatoria de Septiembre. ITIS. Curso 06-07	89
13.- Examen Convocatoria de Junio. ITIS. Curso 07-08	95
14.- Examen Convocatoria de Septiembre. ITIS. Curso 07-08	101
15.- Examen Convocatoria de Junio. ITIS. Curso 08-09	107
16.- Examen Convocatoria de Septiembre. ITIS. Curso 08-09	113

BIBLIOGRAFIA

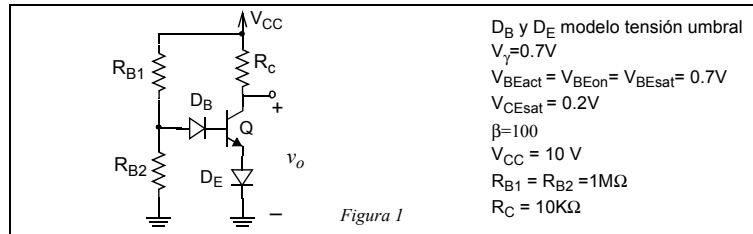
- Navas-González, R. y Vidal-Verdú F. “**Curso de Dispositivos Electrónicos en Informática y Problemas de Examen Resueltos**” SPICUM Manuales/ Universidad de Málaga 2006, Manual 70.
- Fernández Ramos, J. Díaz Lafuente, J.L. y Romero Sánchez J. “**Dispositivos Electrónicos para Estudiantes de Informática**” SPICUM Manuales/Universidad de Málaga 2001, Manual 37.
- Daza Márquez, A. y López García, J. “**Ejercicios de Dispositivos Electrónicos**” SPICUM Manuales/Universidad de Málaga 2002, Manual 58.
- Alados Arboledas, I. Liger Pérez E. y Peula García, J.M. “**Curso de Fundamentos Físicos de la Informática**” SPICUM Manuales/Universidad de Málaga 2006, Manual 76.
- Ríos-Gómez, F. J. y Martín-Marín, F. J. “**Simulación de Circuitos Digitales con PSPICE STUDENT V.9.0.1**” SPICUM Manuales/Universidad de Málaga 2007, Manual 78.
- Martín Canales J.F. “**Fundamentos Digitales**” SPICUM Manuales/ Universidad de Málaga 2000, Manual 33.



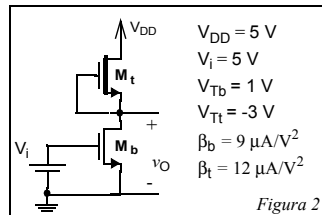
DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.
1º Curso Grupo C.

Examen ordinario. Curso 02/03. Málaga 13-6-2003.

- 1.- En el circuito de la *Figura 1*, el transistor bipolar Q funciona en su región activa:
- Justificar esta afirmación. Indicar y justificar además cuál es el estado de los demás dispositivos semiconductores.
 - Determinar el valor de la intensidad de corriente y la caída de tensión en cada uno de los elementos de circuito.
 - Determinar la tensión de salida, v_o , y la potencia aportada por la fuente V_{CC} . (3 puntos)

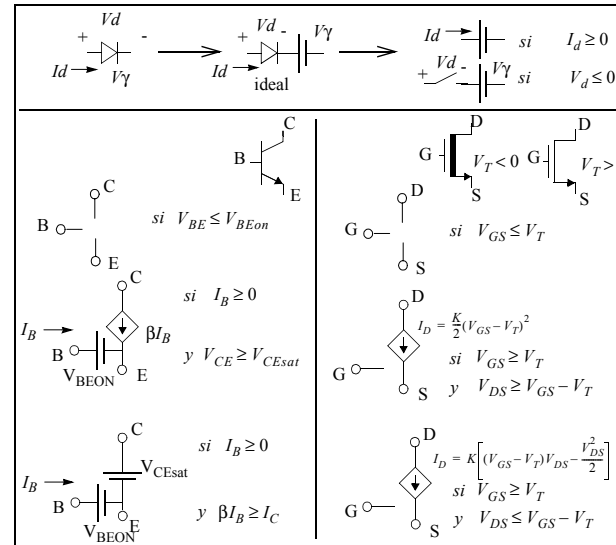


- 2.- Para el circuito inversor NMOS de la *Figura 2*:
- Indicar todos los posibles estados en que pueden encontrarse los transistores y las condiciones que ha de cumplir v_o en cada uno ellos.
 - Calcular el valor v_o y el consumo de potencia. Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran ambos transistores. (4 puntos)



- Explica brevemente el significado de los términos puerta lógica y familia lógica. Cita tres ejemplos de familias lógicas. Indicar también cuáles son los principales parámetros que se utilizan para comparar diferentes familias lógicas, explicando brevemente el significado de cada uno de ellos. (1 punto)
- Explica brevemente, en términos de corriente de portadores y de forma cualitativa, los fenómenos eléctricos que caracterizan a una unión PN en equilibrio, en polarización directa y en polarización inversa. (1 punto)
- Dibuja y describe el esquema básico de una memoria RAM (memoria de acceso aleatorio) de lectura y escritura (R/W memory). Explica también cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica. (1 punto)

FORMULARIO:

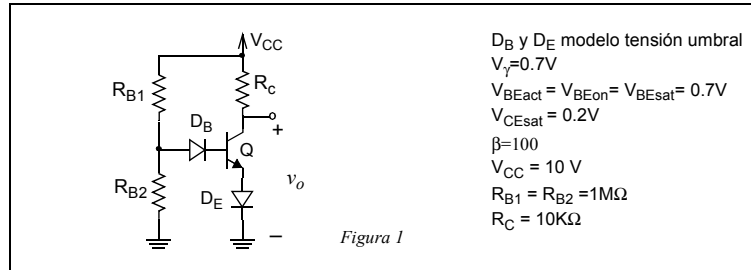


Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicadas el próximo 30 de Junio en los tabloneros oficiales del centro.

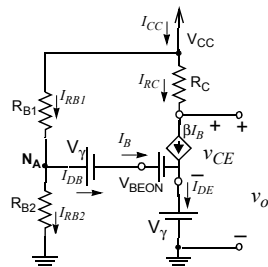
SOLUCIONES.

1.- En el circuito de la *Figura 1*, el transistor bipolar Q funciona en su región activa:

- Justificar esta afirmación. Indicar y justificar además cuál es el estado de los demás dispositivos semiconductores.
- Determinar el valor de la intensidad de corriente y la caída de tensión en cada uno de los elementos de circuito.
- Determinar la tensión de salida, v_o , y la potencia aportada por la fuente V_{CC} .



a) Es claro que si el transistor Q funciona en su región activa, los diodos D_B y D_E deben estar conduciendo. En caso contrario se tendría $I_{DB} = I_B = 0$ y $I_{DE} = I_E = 0$; pero esto es imposible con Q en activa donde $I_B \geq 0$ y $I_E = (\beta + 1)I_B \geq 0$. Así para justificar la afirmación de que Q trabaja en su región activa, sustituiremos en el circuito de la *Figura 1* cada uno de estos elementos por su correspondiente modelo y comprobaremos que se cumplen las condiciones que determinan su validez. Así resulta el siguiente esquema de la *Figura 1.1*, donde además se ha asignado nombre y referencia a diferentes variables de circuito:



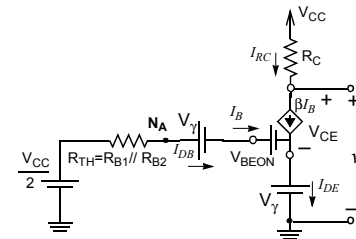
Se tienen las siguientes condiciones:

- Si Q esta en activa se ha de cumplir: a) $I_B \geq 0$ y b) $V_{CE} \geq V_{CEsat}$
- Si D_B conduce se ha de cumplir: c) $I_{DB} \geq 0$
- Si D_E conduce se ha de cumplir: d) $I_{DE} \geq 0$

Figura 1.1

Dado que de momento sólo estamos interesados en el cálculo de las variables I_B, I_{DB}, I_{DE} y V_{CE} , el circuito anterior puede ser sustituido para este propósito por el siguiente circuito equivalente más sencillo, donde las resistencias R_{B1} y R_{B2} y su conexión a V_{CC} han sido sustituidas por su equivalente Thevenin desde el nudo N_A . Desde este nudo ambas resistencias forman un divisor de tensión con resistencias iguales por lo que se tiene que $V_{TH} = V_{CC}/2$ y $R_{TH} = R_{B1} // R_{B2}$.

El esquema del circuito equivalente resulta pues:



Del análisis del circuito se tiene de forma directa:

$$I_{DB} = I_B = \frac{V_{CC} - (V_{BEON} + 2V_\gamma)}{R_{TH}} \quad (1)$$

$$I_{DE} = (\beta + 1)I_B \quad (2)$$

$$V_{CE} = V_{CC} - \beta R_C I_B - V_\gamma \quad (3)$$

Sustituyendo los valores numéricos:

$$I_{DB} = I_B = 5.8\mu A > 0 \quad \text{Se cumple a) y c)}$$

$$I_{DE} = 585.8\mu A > 0 \quad \text{Se cumple d)}$$

$$V_{CE} = 3.5V > V_{CEsat} \quad \text{Se cumple b)}$$

Figura 1.2

Por tanto hemos verificado que Q trabaja en su región activa, mientras que ambos diodos conducen.

b) En primer lugar se tendrá que identificar todas las variables que exige calcular este apartado del problema, esto es "la intensidad de corriente y la caída de tensión en cada uno de los elementos del circuito", así como indicar las referencias consideradas para cada una de ellas.

Por tanto, volviendo pues al esquema original del circuito se tiene que estas variables son:

- Tensiones y corrientes en las resistencias: $V_{RB1}, I_{RB1}, V_{RB2}, I_{RB2}, V_{RC}, I_{RC}$.
- Tensiones y corrientes en los diodos $V_{DB}, I_{DB}, V_{DE}, I_{DE}$.
- Tensiones y corrientes en el transistor. V_{BE}, I_B, V_{CE}, I_C (Variables de emisor común)
- Corriente en la fuente de alimentación I_{CC} .

Por otra parte, dado que hemos comprobado que el transistor Q trabaja en su zona activa y ambos diodos conducen, emplearemos para el cálculo de estas variables el esquema del circuito correspondiente a la *Figura 1.1*, previa a la simplificación Thevenin, de modo que las referencias para cada una de las variables son las que allí se han utilizado.

Algunas de las variables que se piden en este apartado ya han sido calculadas en el apartado anterior. Así se tiene que para los diodos ya se ha obtenido que $V_{DB} = V_{DE} = 0.7V$, dado que ambos diodos conducen; además de $I_{DB} = I_B = 5.8\mu A$ y $I_{DE} = 585.8\mu A$.

Para el transistor Q se ha obtenido $V_{BE} = 0.7V, I_B = 5.8\mu A, V_{CE} = 3.5V$ y finalmente $I_C = \beta I_B = 580\mu A$.

Quedan por calcular las variables asociadas a las resistencias y la corriente a través de la fuente V_{CC} .

Para R_C se tiene que $I_{RC} = I_C = 580\mu A$, mientras que $V_{RC} = V_{CC} - (V_{CE} + V_\gamma) = 5.8V$.

Para R_{B1} se tiene que $V_{RB1} = V_{CC} - (V_{BEON} + 2V_\gamma) = 7.9V$, y de ahí que $I_{RB1} = \frac{V_{RB1}}{R_{B1}} = 7.9\mu A$.

Para R_{B2} se tiene que $V_{RB2} = V_{BEON} + 2V_\gamma = 2.1V$, y de ahí que $I_{RB2} = \frac{V_{RB2}}{R_{B2}} = 2.1\mu A$.

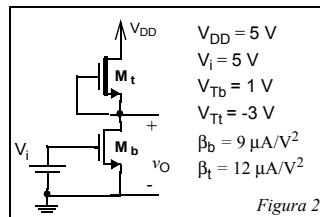
Finalmente $I_{CC} = (I_{RB1} + I_{RC}) = 587.9\mu A$.

c) Dado que del circuito se tiene que $v_o = V_{CE} + V_\gamma$, el valor de v_o es 4.2V.

Finalmente, la potencia aportada por la fuente V_{CC} resulta ser $P = V_{CC} \times I_{CC} = 5.879mW$.

2.- Para el circuito inversor NMOS de la *Figura 2*:

- Indicar todos los posibles estados en que pueden encontrarse los transistores y las condiciones que ha de cumplir v_o en cada uno ellos.
- Calcular el valor v_o y el consumo de potencia. Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran ambos transistores.



En primer lugar resulta conveniente poner nombre a las variables del circuito sobre las que se va a razonar; lo haremos según ilustra la *Figura 2.1*:

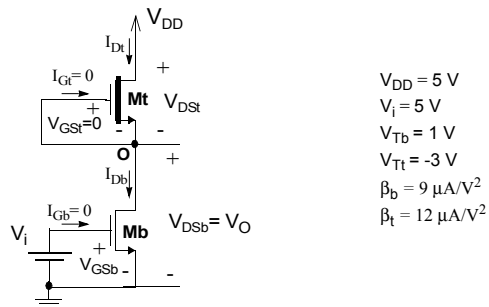


Figura 2.1

a) El análisis de las posibles combinaciones de estados de los transistores se presentó en clase y está recogido en la Transparencia 14 del Tema 6, por lo que se remite al razonamiento que allí se expone como respuesta a este apartado. En resumen la situación es que tanto M_t como M_b conducen y se tienen cuatro posibilidades:

- | | | |
|--|----------------------------|----------------------------|
| 1) M_b óhmica - M_t óhmica | $V_O \leq V_{DD} - V_{Tb}$ | $V_O \geq V_{DD} + V_{Tt}$ |
| 2) M_b óhmica - M_t saturación | $V_O \leq V_{DD} - V_{Tb}$ | $V_O \leq V_{DD} + V_{Tt}$ |
| 3) M_b saturación - M_t óhmica | $V_O \geq V_{DD} - V_{Tb}$ | $V_O \geq V_{DD} + V_{Tt}$ |
| 4) M_b saturación - M_t saturación | $V_O \geq V_{DD} - V_{Tb}$ | $V_O \leq V_{DD} + V_{Tt}$ |

Sustituyendo los valores numéricos de este problema se tiene:

- | | | | | |
|--|--------------|--------------|---------------|---------------------|
| 1) M_b óhmica - M_t óhmica | $V_O \leq 4$ | $V_O \geq 2$ | \rightarrow | $2 \leq V_O \leq 4$ |
| 2) M_b óhmica - M_t saturación | $V_O \leq 4$ | $V_O \leq 2$ | \rightarrow | $V_O \leq 2$ |
| 3) M_b saturación - M_t óhmica | $V_O \geq 4$ | $V_O \geq 2$ | \rightarrow | $V_O \geq 4$ |
| 4) M_b saturación - M_t saturación | $V_O \geq 4$ | $V_O \leq 2$ | \rightarrow | Imposible |

b) Para calcular V_o hay que decidir cual de las situaciones antes contempladas es la verdadera.

De las cuatro situaciones anteriores es claro que la 4) es imposible, ya que V_o no puede ser a la vez menor que dos y mayor que cuatro.

Según el enunciado, el circuito corresponde a un inversor de la familia NMOS, por tanto para una entrada $V_i = V_{DD}$, esto es, un uno lógico, como es el caso en este problema, la salida debería ser un cero lógico, esto es un valor V_o pequeño, esto correspondería a M_b en su zona óhmica. Por tanto cabe pensar que la situación más probable sea la 1), o bien la 2). De ambas el caso b) es aquel para el que la salida V_o puede alcanzar el valor más pequeño, además en la transparencia Transparencia 15 del Tema 6 se analiza con éxito esta situación.

Vamos a intentar pues este caso en primer lugar, esto es **M_b óhmica - M_t saturación**.

Dado que se tiene que $I_{Db(ohm)} = I_{Dt(sat)}$ $V_{GSt} = 0$ $V_{GSb} = V_i = V_{DD}$ $V_{DSb} = V_o$

$$\beta_b \left[(V_{GSb} - V_{Tb})V_{DSb} - \frac{V_{DSb}^2}{2} \right] = \frac{\beta_t}{2} (V_{GSt} - V_{Tt})^2$$

$$\beta_b \left[(V_{DD} - V_{Tb})V_o - \frac{V_o^2}{2} \right] = \frac{\beta_t}{2} (-V_{Tt})^2$$

$$\frac{\beta_b}{2} [2(V_{DD} - V_{Tb})V_o - V_o^2] = \frac{\beta_t}{2} (-V_{Tt})^2$$

$$V_o^2 - 2(V_{DD} - V_{Tb})V_o + \frac{\beta_{M2}}{\beta_{M1}} V_{Tt}^2 = 0$$

Sustituyendo valores numéricos

$$V_o^2 - 8V_o + 12 = 0 \quad \rightarrow \quad V_o \leq \begin{matrix} 6V \\ 2V \end{matrix}$$

Dado que para el caso b) se ha de cumplir

$$V_o \leq 2V \quad \text{la solución válida es} \quad \boxed{V_o = 2V}$$

Para el cálculo de la potencia consumida se tiene

$$P_{V_{DD}} = V_{DD} \cdot I_{Dt(sat)}$$

$$I_{Dt(sat)} = \frac{\beta_t}{2} (-V_{Tt})^2 = 54 \mu A$$

$$\rightarrow \boxed{P_{V_{DD}} = 270 \mu W}$$

Hasta aquí la respuesta al enunciado del problema.

Sin embargo, para este problema, esta misma solución también podría haberse alcanzado si de partida hubiéramos supuesto que el caso correcto es el 1). Vamos pues, como solución alternativa al apartado b) del enunciado, a estudiar también esta situación, esto es, **M_b óhmica - M_t óhmica**.

Dado que se tiene que $I_{Db(ohm)} = I_{Dt(ohm)}$ $V_{GSi} = 0$ $V_{DSb} = V_O$
 $V_{GSb} = V_i = V_{DD}$ $V_{DSi} = V_{DD} - V_O$

$$\beta_b \left[(V_{GSb} - V_{Tb})V_{DSb} - \frac{V_{DSb}^2}{2} \right] = \beta_i \left[(V_{GSi} - V_{Ti})V_{DSi} - \frac{V_{DSi}^2}{2} \right]$$

$$\beta_b \left[(V_{DD} - V_{Tb})V_O - \frac{V_O^2}{2} \right] = \beta_i \left[(-V_{Ti})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right]$$

$$\beta_b \left[2(V_{DD} - V_{Tb})V_O - \frac{V_O^2}{2} \right] = \beta_i [-V_{DD}^2 - 2V_{Ti}V_{DD} + 2(V_{Ti} + V_{DD})V_O - V_O^2]$$

$$V_O^2 - \frac{2[V_{Ti} + V_{DD} - \frac{\beta_b}{\beta_i}(V_{DD} - V_{Tb})]}{1 - \frac{\beta_b}{\beta_i}} V_O + \frac{2V_{Ti}V_{DD} + V_{DD}^2}{1 - \frac{\beta_b}{\beta_i}} = 0$$

Sustituyendo valores numéricos

$$V_O^2 + 8V_O + 20 = 0 \Rightarrow V_O = \begin{matrix} 2V \\ -10V \end{matrix}$$

Dado que para el caso b) se ha de cumplir

$$2 \leq V_O \leq 4 \quad \text{la solución válida es } \boxed{V_O = 2V}$$

Para el cálculo de la potencia consumida se tiene

$$P_{V_{DD}} = V_{DD} \cdot I_{Dt(ohm)}$$

$$I_{Dt(ohm)} = \beta_i \left[(-V_{Ti})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right] = 54 \mu A$$

$$\boxed{P_{V_{DD}} = 270 \mu W}$$

Se observa que el resultado es idéntico al caso anterior. La razón es que el transistor Mt está funcionando en la frontera de su regiones óhmica y saturación, donde $V_O = 2V$.

Finalmente, y aunque no se pide en el enunciado de este examen, a fin de completar la discusión que sobre el problema aquí se hace podríamos verificar que la situación c) no es posible.

Así supongamos que **M_b saturación - M_i óhmica**.

Dado que se tiene que $I_{Db(sat)} = I_{Dt(ohm)}$ $V_{GSi} = 0$ $V_{DSb} = V_O$
 $V_{GSb} = V_i = V_{DD}$ $V_{DSi} = V_{DD} - V_O$

$$\frac{\beta_b}{2} (V_{GSb} - V_{Tb})^2 = \beta_i \left[(V_{GSi} - V_{Ti})V_{DSi} - \frac{V_{DSi}^2}{2} \right]$$

$$\frac{\beta_b}{2} (V_{DD} - V_{Tb})^2 = \beta_i \left[(-V_{Ti})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right]$$

$$\frac{\beta_b}{\beta_i} (V_{DD} - V_{Tb})^2 = -V_{DD}^2 - 2V_{Ti}V_{DD} + 2(V_{Ti} + V_{DD})V_O - V_O^2$$

$$V_O^2 - 2[V_{Ti} + V_{DD}]V_O + (2V_{Ti}V_{DD} + V_{DD}^2 + \frac{\beta_b}{\beta_i}(V_{DD} - V_{Tb})^2) = 0$$

Sustituyendo valores numéricos

$$V_O^2 - 4V_O + 1 = 0 \Rightarrow V_O = \begin{matrix} 2 + \sqrt{3}V \\ 2 - \sqrt{3}V \end{matrix}$$

Dado que para el caso c) se ha de cumplir $V_O \geq 4$ no existe solución válida para esta situación

3.- Explica brevemente el significado de los términos puerta lógica y familia lógica. Cita al menos tres ejemplos de familias lógicas. Indicar también cuáles son los principales parámetros que se utilizan para comparar diferentes familias lógicas, explicando también brevemente el significado de cada uno de ellos.

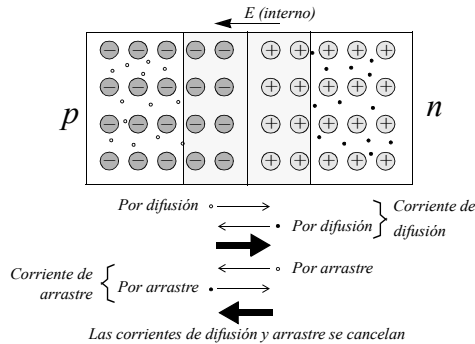
Un resumen de las Transparencias 7, 8, 9, 13, 14 y 15 del Tema 2 dan respuesta a esta pregunta:

- **Puertas Lógicas:** Son **Circuitos Electrónicos** cuyo comportamiento, cuando se interpretan adecuadamente las señales eléctricas que se aplican o se miden en sus terminales, se asemeja al de los **operadores lógicos**.
- **Familias lógicas:** Son Grupos de circuitos capaces de realizar los diferentes operadores lógicos que se distinguen según:
 - El tipo de elementos empleados en su diseño
 - La estructura del circuito
 - La tecnología de fabricación
- Las familias lógicas más usuales son:
 - **TTL.** Lógica Transistor-Transistor. Usa transistores bipolares.
 - **ECL.** Lógica de Emisor a Coplado. Usa transistores bipolares.
 - **CMOS.** Lógica con transistores Metal-Óxido-Semiconductor.
 - **BICMOS.** Lógica con transistores Bipolares y **CMOS**
- Se comparan atendiendo a diferentes características:
 - Características de transferencia: Curva que representa cómo varía la tensión de salida frente a la tensión de entrada en una puerta lógica.
 - A partir de ella se calculan:
 - Los **Niveles lógicos:** que son los valores concretos de tensión que se asocian a cada uno de los dos valores binarios, cero y uno lógicos.
 - Los **Márgenes de ruido:** que son un índice que indica la inmunidad al ruido de una puerta o familia lógica.
 - Características de entrada/salida. Caracterizan la limitación en cuanto a conexionado de puertas lógicas:
 - **Fan-in:** Máximo número de entradas con que puede ser diseñada una puerta lógica de la familia.
 - **Fan-out:** Máximo número de puertas que puede conectarse a la salida de una puerta lógica de la familia sin que se degraden los niveles lógicos.
 - Características temporales: Medida de la velocidad y capacidad de computación.
 - **Velocidad de operación. Tiempo de propagación**
 - Consumo de potencia. Medida de la energía consumida en la unidad de tiempo.
 - Capacidad de integración: Medida de la ocupación de área de silicio.

4.- Explica brevemente, en términos de corriente de portadores y de forma cualitativa, los fenómenos eléctricos que caracterizan a una unión PN en equilibrio, en polarización directa y en polarización inversa.

Un resumen de las Transparencias 4, 5 y 6 del Tema 4 dan respuesta a esta pregunta:

Una unión PN es una estructura física que resulta de la fabricación, sobre una misma oblea de silicio, de dos zonas adyacentes de materiales semiconductores, uno de tipo p y otro de tipo n. La figura ilustra de forma esquemática esa estructura y su comportamiento en equilibrio en término de corriente de portadores:



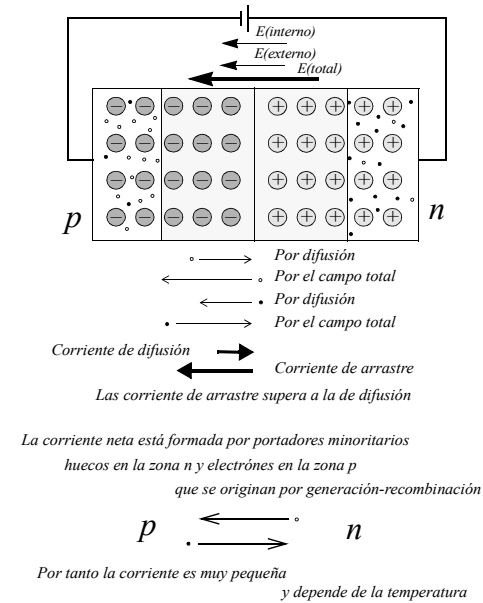
- En equilibrio:

La **corriente de difusión** de portadores mayoritarios, huecos en la zona p, y electrones en la zona n, generada a partir de la diferencia de concentración de estos a ambos lados de la unión, se ve contrarrestada por la **corriente de arrastre** de portadores minoritarios, electrones en la zona p, y huecos en la zona n, generada a su vez por el campo eléctrico interno, que aparece en las inmediaciones de la unión, como consecuencia de la formación de una zona en la que sólo hay **cargas fijas**, (iones de la red cristalina) positivas en la zona n y negativas en la zona p. En resumen, llega un momento en el que **se alcanza un equilibrio** entre la corriente originada por difusión y la de arrastre, con una corriente neta nula.

- En polarización inversa:

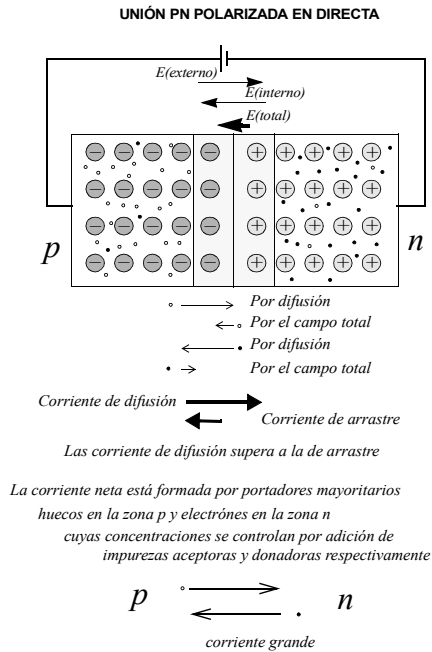
Si a la unión PN se le coloca una fuente independiente externa de manera que la **caída de tensión esté entre la parte n y la parte p**, se dice que está polarizada en inversa. En estas condiciones, como ilustra la figura de más abajo, **el campo resultante** va hacia la izquierda, y por tanto se **suma al campo eléctrico interno**. Esto origina un **desequilibrio entre las corrientes de arrastre y difusión**, en concreto **favorece la corriente de arrastre**, que es la debida al campo eléctrico. En resumidas cuentas, el desequilibrio originado por el campo externo obliga a un movimiento neto de huecos hacia la izquierda y electrones hacia la derecha. Sin embargo, los electrones y huecos que se pueden mover son muy escasos en las zonas de origen, por ejemplo en la zona p hay muy pocos electrones que puedan viajar hacia la derecha. Se dice que **la corriente está formada por portadores minoritarios**, porque son minoría en sus zonas de origen, y **como son pocos la corriente es pequeña**. Estos pocos portadores minoritarios, por ejemplo los electrones en la zona p, no se originan por introducción de impurezas, sino por el proceso de generación de pares electrón-hueco, que es tanto más intenso cuanto mayor sea la temperatura (se da más energía), por eso esta corriente **depende de la temperatura**.

UNIÓN PN POLARIZADA EN INVERSA



- La unión PN en polarización directa:

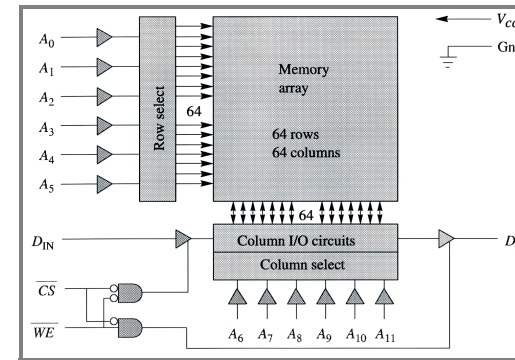
Si a la unión PN se le coloca una fuente independiente externa de forma que la **caída de tensión se produce desde la parte p a la n**, se dice que está polarizada en directo. En estas condiciones, como ilustra la figura de más abajo, **el campo externo** se orienta hacia la derecha, y por tanto **se contraponen al interno**. Esto origina un **desequilibrio** que favorece el paso de huecos hacia la derecha y de electrones hacia la izquierda, es decir **se favorece la corriente de difusión** frente a la de arrastre. Como los huecos que deben moverse netamente de izquierda a derecha son mayoría en la zona de la izquierda, que es material p, habrá una gran cantidad de huecos moviéndose hacia la derecha. De igual forma, habrá una gran cantidad de electrones moviéndose hacia la izquierda. En otras palabras, **la corriente está formada por portadores mayoritarios, que son muchos, y por tanto es grande**.



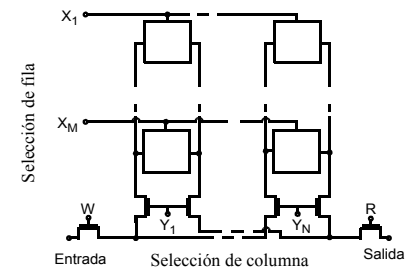
5.- Dibuja y describe el esquema básico de una memoria RAM (memoria de acceso aleatorio) de lectura y escritura (R/W memory). Explica también cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica.

Un resumen de las Transparencias 9, 10 y 14 del Tema 7 dan respuesta a esta pregunta:

Estructura general de una memoria RAM de lectura y escritura



En la figura se muestra un esquema de la organización de una memoria de acceso aleatorio de lectura y escritura (R/W RAM memory). Los elementos básicos de memoria se organizan en forma de **matriz de celdas de memoria** cada una de las cuales puede ser seleccionada individualmente a partir de una línea de **selección de columna y una de fila**, cuyo esquema se muestra en la figura de abajo. El conjunto de líneas de selección se obtiene de la decodificación de las líneas de dirección de acceso a memoria. Una **línea** adicional denominada WE indica si el acceso a las celdas de memoria es de **lectura** de la información almacenada, o de **escritura** de dicha información, esto es de **lectura** de la información almacenada. El dato a escribir o leer llega a todas las celdas del array por medio de la **línea de dato**, D_{IN} para escritura, D_O para lectura.

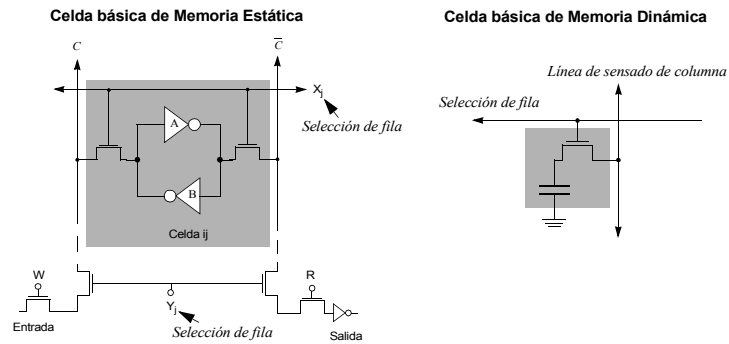


Esta organización es común a todas las memorias RAM de lectura y escritura, por tanto es común a las memorias RAM dinámicas y RAM estáticas.

Por otra parte ambos tipos de memorias son consideradas memorias volátiles, dado que mantienen la información almacenada, sólo mientras están alimentadas.

La principal diferencia entre ellas radica en el circuito empleado para realizar la celda básica de almacenamiento de información, esto es, la celda básica de memoria:

En el caso de la memoria RAM estática la celda básica de memoria la constituye un circuito biestable, como el de la figura de abajo a la izquierda. Dado que cada uno de sus dos estados estables se asocia a cada una de las variables binarias, es capaz de almacenar un bit de información por tiempo indefinido siempre que el circuito esté alimentado, y sin circuitería adicional. En el caso de la memoria RAM dinámica la celda básica de memoria la constituye un circuito cuyo elemento de almacenamiento es un condensador, como el de la figura de abajo a la derecha, la información es almacenada en términos de la tensión en los terminales de condensador: cuando este está cargado se dice que almacena un uno lógico, y cuando está descargado se dice que almacena un cero. Dada la presencia de corrientes de fuga, el almacenamiento de uno lógico se degrada con el tiempo, por lo que en este tipo de memorias es necesario incluir un procedimiento de refresco del valor almacenado. Este inconveniente frente a las memorias estáticas es compensado con la mayor capacidad de integración de las memorias dinámicas debido a la simplicidad de su celda básica de almacenamiento.





UNIVERSIDAD DE MÁLAGA
DEPARTAMENTO DE ELECTRÓNICA
COMPL.EJO TECNOLÓGICO
Campus de Teatinos - 29071 Málaga

DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.

1º Curso Grupo C.

Examen extraordinario. Curso 02/03. Málaga 3-9-2003.

- ¿De qué tipo es el cristal para el que existen electrones que ocupan niveles de energía en la banda de conducción de menor energía que otros que ocupan niveles en la banda de valencia? Justifica la respuesta. ¿En qué cristales nunca es posible encontrar esa situación y por qué? Cita algún ejemplo de cada uno de estos cristales. (0,75 puntos)
- ¿Qué es un diodo LED? ¿Y un fotodiodo? ¿Y un diodo Zener? Indicar sus principales diferencias y semejanzas. (0,75 puntos)
- ¿Qué es una memoria de acceso aleatorio. Cuáles son sus principales ventajas e inconvenientes frente a una memoria de acceso secuencial. Cita algunos ejemplos. (0,5 puntos)
- En el circuito de la *Figura 1* se sabe que el diodo D_B conduce:
 - Determinar el estado de conducción de Q. Justificar la respuesta verificando las condiciones de funcionamiento de cada dispositivo.
 - Determinar la tensión de salida, v_o , y la potencia consumida en la resistencia R_L .
 - Determinar la potencia en las fuentes independientes de corriente. ¿Se comportan éstas como elementos activos o como elementos pasivos? Justificar la respuesta. (3 puntos)
- Para el inversor CMOS de la *Figura 2*:
 - Determinar el intervalo de valores de V_i para los que el transistor M_P conduce en saturación y el transistor M_N en óhmica. Justificar adecuadamente la respuesta.
 - Calcular el valor de v_o y la potencia consumida para los valores de V_i extremo de dicho intervalo. (2 puntos)

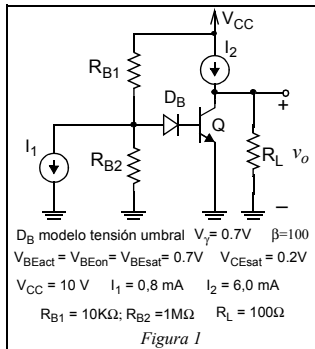


Figura 1

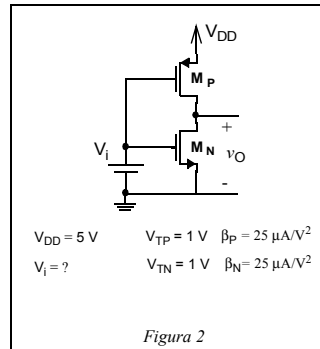


Figura 2

- Para el circuito digital de la *Figura 3*:
 - Calcular los márgenes de ruido de cada uno de los inversores que se emplean en dicho circuito. ¿Cuál de ellos es más inmune al ruido? Justifica la respuesta.
 - Calcular el valor de v_o para $n=2$ y verificar que el circuito funciona correctamente. (3 puntos)

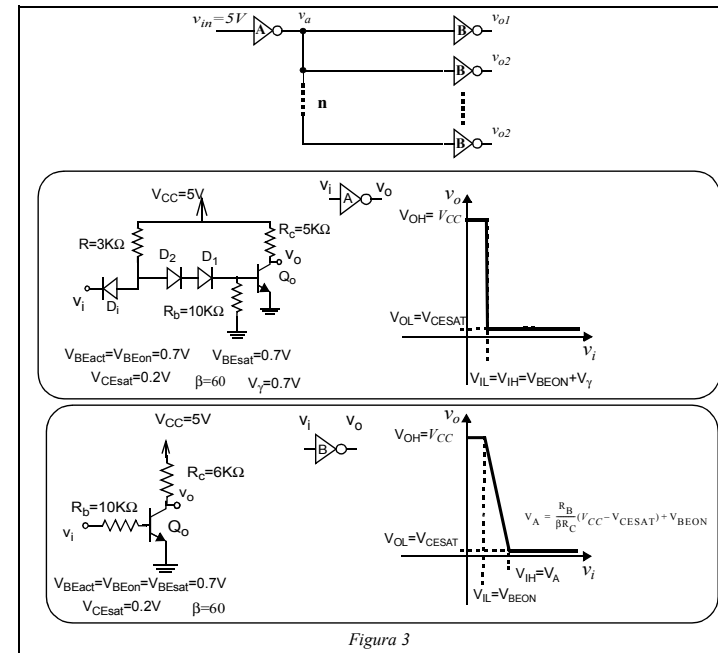
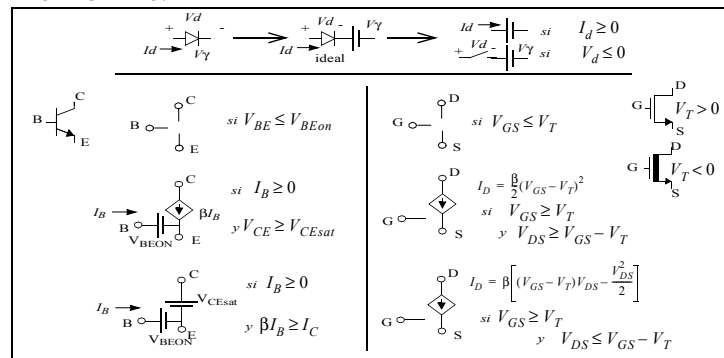


Figura 3

FORMULARIO:



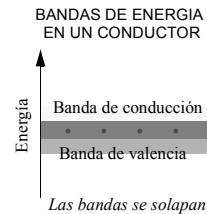
Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicadas el próximo 19 de Septiembre en los tabloneros oficiales del centro.

SOLUCIONES.

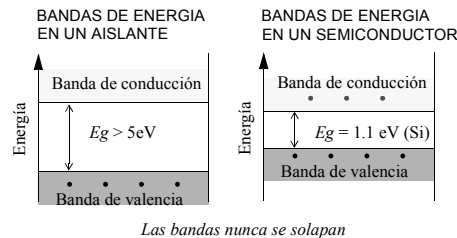
1.- ¿De qué tipo es el cristal para el que existen electrones que ocupan niveles de energía en la banda de conducción de menor energía que otros que ocupan niveles en la banda de valencia? Justifica la respuesta. ¿En qué cristales nunca es posible encontrar esa situación y por qué? Cita algún ejemplo de cada uno de estos cristales.

Ver Transparencia 2 del Tema 3.

Los cristales para los que existen electrones que ocupan niveles de energía en la banda de conducción de menor energía que otros que ocupan niveles en la banda de valencia se denominan **cristales conductores**. Su estructura de bandas de energía se muestra en la figura de la derecha. En estos cristales, la banda de conducción y de valencia se solapan, de modo que pueden existir electrones libres (electrones pertenecientes a la banda de conducción) de menor energía que otros que pertenecen a la banda de valencia. Como ejemplo de este tipo de cristales puede citarse el de cualquier metal, por ejemplo oro, plata, cobre, platino que son buenos conductores de la electricidad.



Los cristales para los que esta situación nunca se da son, o bien **cristales aislantes**, o bien **cristales semiconductores**. En ambos, la estructura de bandas de energía, mostrada en las figuras de la derecha, es tal que los niveles de energía de la banda de conducción son siempre superiores a los de la banda de valencia, sin posibilidad de solapamiento entre bandas, esto es, las banda de conducción y la banda de valencia están separadas



por una banda de energía denominada banda prohibida. Por tanto no pueden existir electrones libres (electrones pertenecientes a la banda de conducción) de menor energía que otros que pertenecen a la banda de valencia; cualquier electrón que se encuentre en la banda de conducción de alguno de estos cristales (esta situación es poco probable en los aislantes, aunque lo es bastante más en los semiconductores, de ahí su nombre) tendrá siempre más energía que cualquier otro electrón que se encuentre en la banda de valencia. Un ejemplo de de cristales aislantes lo constituye los cristales diamante (cristal de carbono), mientras que un ejemplo de los segundos lo tenemos en los cristales de silicio.

2.- ¿Qué es un diodo LED? ¿Y un fotodiodo? ¿Y un diodo Zener? Indicar sus principales diferencias y semejanzas.

Ver Transparencia 27 del Tema 4.

El **diodo emisor de luz (LED)** es un diodo de unión pn fabricado con un compuesto semiconductor denominado Arseniuro de Galio (AsGa) y se caracteriza por que es capaz de **emitir fotones de luz visible o infrarroja cuando conduce en polarización directa**. La intensidad de la radiación luminosa es proporcional a la intensidad de corriente eléctrica, aunque suele presentar un valor de tensión umbral superior al diodo normal. Polarizado en inversa se comporta también como un diodo normal.

El **fotodiodo**, es un dispositivo electrónico basado en la unión p-n, y que aprovecha el siguiente fenómeno. Cuando una unión p-n polarizada en inversa se ilumina, se observa un incremento en el valor de la corriente inversa de saturación I_0 . Este aumento es proporcional a la intensidad de la luz incidente, y es consecuencia de la ruptura de enlaces covalentes y por tanto de la generación de parejas electrón - hueco, que tiene lugar por la absorción de fotones, y por tanto de su energía, por parte de los electrones que forman parte de dichos enlaces.

El **diodo Zener** es un dispositivo electrónico formado por una unión p-n, diseñada para conducir polarizada en inversa. Aprovecha el fenómeno denominado **ruptura Zener**. Para un diodo normal esta situación provoca la ruptura de la unión p-n, produciendo un fenómeno denominado **ruptura** en el que se produce una reacción en **avalancha** en la que a partir de la ruptura de algunos de los enlaces covalentes del cristal semiconductor, consecuencia de la aplicación del campo eléctrico externo intenso, se produce una generación de gran cantidad de portadores libres, que provocan a su vez la ruptura de nuevos enlaces covalentes y un aumento de portadores por generación de pares electrón-hueco, todo ello como reacción en cadena. Este fenómeno, perjudicial en un diodo normal, es aprovechado en el diodo Zener. En estas condiciones, el diodo es capaz de fijar la tensión en sus terminales a un valor V_Z denominado **tensión Zener** cuando la tensión V_D en sus terminales supera dicho valor y conducir en inversa una corriente importante.

3.- ¿Qué es una memoria de acceso aleatorio. Cuáles son sus principales ventajas e inconvenientes frente a una memoria de acceso secuencial. Cita algunos ejemplos.

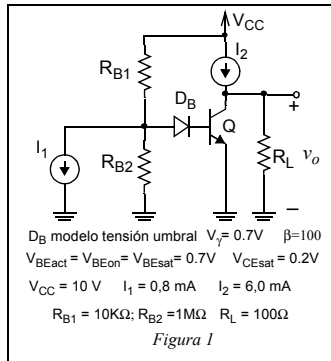
Ver Transparencia 1 del Tema 7.

La principal característica de las **memorias de acceso aleatorio** (memorias RAM) consiste en que cualquier dato almacenado en ellas puede ser direccionado de forma independiente para su acceso. Esto permite que el tiempo de acceso a la información almacenada sea prácticamente independiente de la posición física y/o secuencia de almacenamiento de dicha información en el sistema de memoria. Frente a estas, las memorias de **acceso secuencial**, limitan la forma de acceso a la información de forma que el tiempo de acceso depende de ambos aspectos, posición física y/o secuencia de almacenamiento de la información en el sistema de memoria. Para acceder a una información dada es necesario seguir un protocolo o secuencia de acceso.

Entre la **ventajas** de la primeras, frente a las segundas cabe citar, además de su **menor** y más uniforme **tiempo de acceso**, lo que permite una **mayor velocidad de operación**, la regularidad de su estructura, lo que redundará a su vez en una regularidad en los circuitos electrónicos empleados en su diseño, que facilita su **integración en sistemas VLSI**. Su principal **inconveniente**, siempre comparada con las memorias de acceso secuencial, reside en su más **limitada capacidad de almacenamiento** de información.

Como ejemplos de la primera pueden citarse las memorias RAM estáticas o dinámicas que constituyen la memoria principal de los sistemas basados en microprocesador, o bien las memorias ROM, (PROM, EPROM EEPROM, etc.) Ejemplo de las segundas encontramos en los elementos de almacenamiento masivo, discos duros y flexibles, cintas magnéticas, CD-ROM, etc.

- 4.- En el circuito de la *Figura 1* se sabe que el diodo D_B conduce:
- Determinar el estado de conducción de Q. Justificar la respuesta verificando las condiciones de funcionamiento de cada dispositivo.
 - Determinar la tensión de salida, v_o , y la potencia consumida en la resistencia R_L .
 - Determinar la potencia en las fuentes independientes de corriente. ¿Se comportan éstas como elementos activos o como elementos pasivos? Justificar la respuesta.



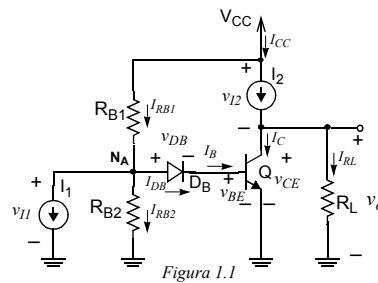
Nota: En la solución que aquí se presenta se analizan todos los casos posibles, esto es, es la solución más general. Es claro que la respuesta más simple al enunciado del problema, y por tanto una respuesta correcta, es la que contempla el único caso que válido.

a) En primer lugar se asignarán nombres y referencias a las variables de circuito. El resultado es el esquema de la *Figura 1.1*.

Es claro que si el diodo D_B conduce, el transistor Q también conducirá, dado que la corriente de base del transistor Q coincide con la corriente del diodo ($I_{DB} = I_B$). Por lo tanto lo que habrá que determinar es en que región lo hace: en su región activa, o bien en la de saturación.

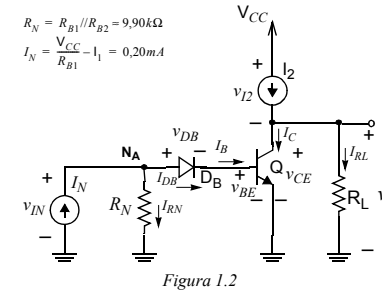
Se tienen pues dos casos:

- D_B ON- Q Activa
- D_B ON- Q Saturación

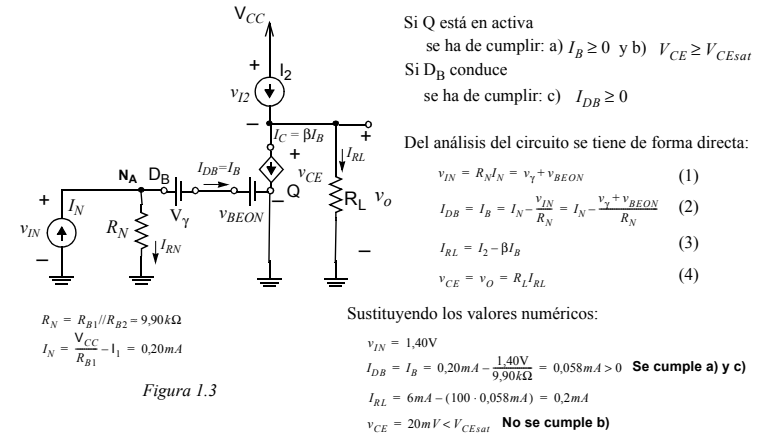


Antes de analizar cada uno de ellos y dado que de momento sólo estamos interesados en el cálculo de las variables I_{DB} , V_{DB} , I_B , I_C , V_{BE} , V_{CE} , que son las variables que aparecen en los modelos de los dispositivos D_B y Q respectivamente, el circuito de la *Figura 1.1* puede ser sustituido para este propósito por el circuito equivalente más sencillo de la *Figura 1.2*, donde las resistencias R_{B1} y R_{B2} y su conexión a V_{CC} , y la fuente independiente I_1 han sido sustituidas por su equivalente Norton desde el nudo N_A .

Desde este nudo, para el cálculo de la resistencia Norton R_N , ambas resistencias aparecen en paralelo por lo que $R_N = R_{B1} // R_{B2}$, mientras que para la corriente Norton I_N , se tiene $I_N = \frac{V_{CC}}{R_{B1}} - I_1$.

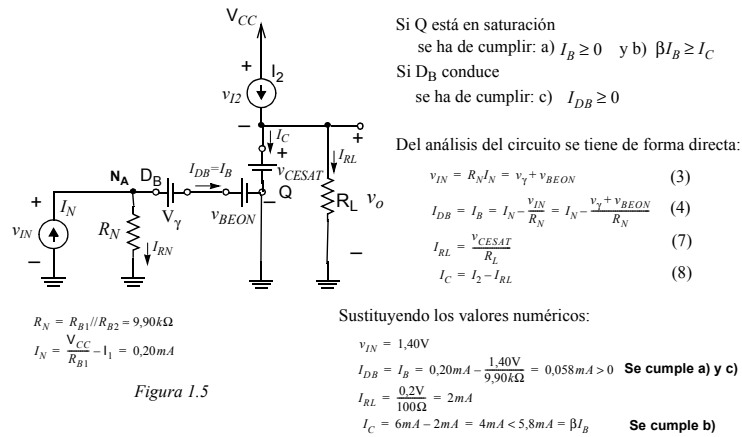


Consideramos en primer lugar el caso 1), esto es, D_B ON - Q Activa. Sustituyendo los modelos correspondientes del diodo y el transistor en el circuito de la *Figura 1.2* resulta el esquema de la *Figura 1.3*.



Q no trabaja en su región activa, por tanto ha de trabajar en saturación y la situación correcta será la contemplada en el caso 2).

Vamos a verificarlo. Sustituyendo los modelos correspondientes del diodo y el transistor en el circuito de la *Figura 1.2* resulta el esquema de la *Figura 1.5*.



Por tanto hemos verificado que D_B conduce y que Q trabaja en su región de saturación.

b) Del análisis anterior tenemos que $v_o = v_{CESAT}$, por lo que el valor de v_o es 0,2V.
Por su parte la potencia consumida por la resistencia R_L (P_{RL}) puede ser calculada de diferentes maneras: $P_{RL} = v_o \times I_{RL} = I_{RL}^2 R_L = \frac{v_o^2}{R_L}$. Sustituyendo valores numéricos se tiene $P_{RL} = 0,4mW$.

c) Para el cálculo de la potencia en las fuentes independiente hemos de volver al esquema inicial de circuito, antes de la sustitución realizada tras el cálculo del equivalente Norton, (ver Figura 1.1).

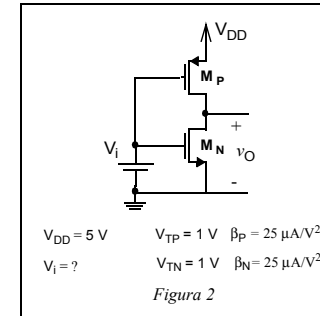
Así, la potencia en la fuente I_1 resulta ser $P_{I_1} = v_{I1} \times I_1$, mientras que para la fuente I_2 resulta ser $P_{I_2} = v_{I2} \times I_2$.

Es claro que comparando la Figura 1.1 con la Figura 1.5 se tiene que $v_{I1} = v_{IN} = 1,40V$ y que $v_{I2} = V_{CC} - v_o = 9,8V$, por tanto se tiene que $P_{I_1} = 1,40V \times 0,8mA = 1,12mW$ y que $P_{I_2} = 9,8V \times 6mA = 58,8mW$.

Finalmente y dado el criterio de signo utilizado para dar referencia a las variables del circuito (criterio de elemento pasivo), como ambas potencias son positivas hay que concluir que ambas fuentes independientes se comportan como elementos pasivos.

5.- Para el inversor CMOS de la Figura 2:

- Determinar el intervalo de valores de V_i para los que el transistor M_P conduce en saturación y el transistor M_N en óhmica. Justificar adecuadamente la respuesta.
- Calcular el valor de v_o y la potencia consumida para los valores extremo de dicho intervalo.



En primer lugar resulta conveniente poner nombre a las variables del circuito sobre las que se va a razonar; lo haremos según ilustra la Figura 2.2:

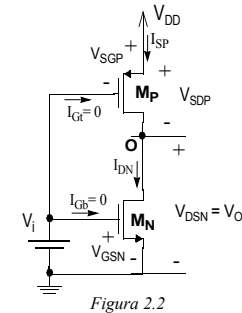
a) Para que el transistor M_P conduzca en saturación se ha de verificar que $V_{TP} \leq V_{SGP}$ y que $V_{SDP} \geq V_{SGP} - V_{TP}$.

Dado que del circuito de la Figura 2.2 se tiene que $V_{SGP} = V_{DD} - V_i$ y que $V_{SDP} = V_{DD} - v_o$.

Sustituyendo en las expresiones anteriores resulta
 $\rightarrow V_{TP} \leq V_{DD} - V_i$ y de aquí $V_i \leq V_{DD} - V_{TP}$

$\rightarrow V_{DD} - v_o \geq V_{DD} - V_i - V_{TP}$
 y de aquí $V_i \geq v_o - V_{TP}$, o bien $v_o \leq V_i + V_{TP}$.

Por otra parte para que el transistor M_N conduzca en óhmica se ha de verificar que $V_{TN} \leq V_{GSN}$ y que $V_{DSN} \leq V_{GSN} - V_{TN}$.



Dado que del circuito de la Figura 2.2 se tiene que $V_{GSN} = V_i$ y que $V_{DSN} = v_o$.

Sustituyendo en las expresiones anteriores resulta
 $\rightarrow V_{TN} \leq V_i$ y que $v_o \leq V_i - V_{TN}$ o bien $V_i \geq v_o + V_{TN}$.

Finalmente y dado que los datos del enunciado son tales que $V_{TP} = V_{TN} = 1V$, todas estas condiciones pueden resumirse en la condición $v_o + V_{TN} \leq V_i \leq V_{DD} - V_{TP}$. O bien $v_o \leq V_i - V_{TP}$ con $V_i \leq V_{DD} - V_{TP}$.

Sustituyendo valores numéricos $v_o + 1 \leq V_i \leq 4$. O bien $v_o \leq V_i - 1$ con $V_i \leq 4$.

Además para el nodo O se ha de cumplir que la corriente I_{SP} en saturación sea igual a la corriente I_{DN} en óhmica.

Así en resumen se tiene que $I_{SP(sat)} = I_{DN(ohm)}$

$$\frac{\beta_p}{2}(V_{SGP} - V_{TP})^2 = \beta_n \left[(V_{GSN} - V_{TN})V_{DSN} - \frac{V_o^2}{2} \right]$$

$$\frac{\beta_p}{2}(V_{DD} - V_i - V_{TP})^2 = \beta_n \left[(V_i - V_{TN})V_o - \frac{V_o^2}{2} \right]$$

Sustituyendo valores numéricos y reordenando

$$(4 - V_i)^2 = [2(V_i - 1)V_o - V_o^2]$$

$$V_o^2 - 2(V_i - 1)V_o + (4 - V_i)^2 = 0$$

Cuya solución es

$$V_o = (V_i - 1) \pm \sqrt{(V_i - 1)^2 - (4 - V_i)^2} = (V_i - 1) \pm \sqrt{6V_i - 15}$$

Dado que se ha de verificar que $V_o \leq V_i - 1$ con $V_i \leq 4V$

de las dos soluciones posibles, la solución válida ha de ser $V_o = (V_i - 1) - \sqrt{6V_i - 15}$ (9)

pero como además esa solución ha de ser un número real se ha de verificar que $6V_i - 15 \geq 0$

de donde se tiene que la solución es válida para $V_i \geq 2,5V$

En resumen: Para que el transistor M_p conduzca en óhmica y el transistor M_n conduzca en saturación se ha de verificar que

$$2,5V \leq V_i \leq 4V$$

b) Para $V_i = 2,5V$ sustituyendo en la expresión (9) se tiene que $V_o = 1,5V$. Mientras que para $V_i = 4V$ sustituyendo en la expresión (9) se tiene que $V_o = 0V$.

Por lo que respecta a la potencia consumida, dado que en todo este intervalo el transistor M_p conduce en saturación se tiene que la corriente que ha de aportar la fuente resulta ser

$I_{SP(sat)} = \frac{\beta_p}{2}(V_{DD} - V_i - V_{TP})^2$, que es una función de la tensión de entrada V_i , por lo que para la potencia se tiene que $P_{DD}(V_i) = V_{DD} \cdot I_{SP(sat)} = V_{DD} \cdot \frac{\beta_p}{2}(V_{DD} - V_i - V_{TP})^2 = 5 \cdot \frac{25}{2}(4 - V_i)^2$ (10), que es también una función de la tensión de entrada V_i .

Así, para $V_i = 2,5V$, sustituyendo en la expresión (10) se tiene que $P_{DD}(2,5) = 140,625\mu W$. Mientras que para $V_i = 4V$, sustituyendo en la expresión (10) se tiene que $P_{DD}(4) = 0W$.

6.- Para el circuito digital de la **Figura 3**:

a) Calcular los márgenes de ruido de cada uno de los inversores que se emplean en dicho circuito. ¿Cuál de ellos es más inmune al ruido? Justifica la respuesta.

b) Calcular el valor de v_a para $n=2$ y verificar que el circuito funciona correctamente.

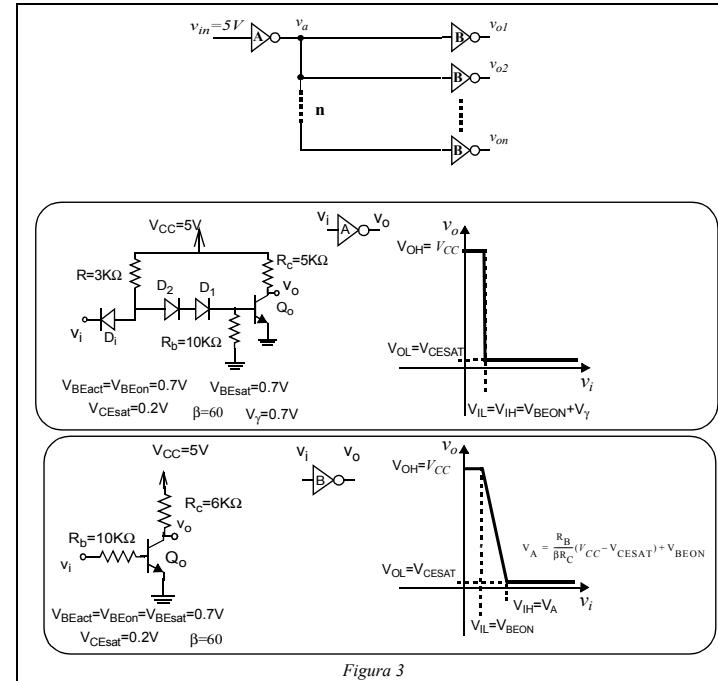


Figura 3

a) Los márgenes de ruido para cada uno de los inversores de la **Figura 3** se definen:

Margen de ruido para el cero: $NM_L = V_{IL} - V_{OL}$

Margen de ruido para el uno: $NM_H = V_{OH} - V_{IH}$

Para el caso del inversor (A) estas expresiones toman la forma:

Margen de ruido para el cero: $NM_L = V_{BEon} + V_T - V_{CESAT}$

Margen de ruido para el uno: $NM_H = V_{CC} - (V_{BEon} + V_T)$

Por tanto para el inversor (A) se tiene que $NM_L = 1,2V$ y $NM_H = 3,6V$.

Para el caso del inversor (B) las expresiones toman la forma:

Margen de ruido para el cero: $NM_L = V_{BEon} - V_{CESAT}$

Margen de ruido para el uno: $NM_H = V_{CC} - V_A$ (V_A se calcula como se indica en la **Figura 3**)

Por tanto para el inversor (B) se tiene que $NM_L = 0,5V$ y $NM_H = 4,16V$.

El margen de ruido se define como el mínimo de los valores NM_L y NM_H . A la vista de anteriores datos el inversor más inmune al ruido es el (A), su margen de ruido es $1,2V$, mayor que el del (B) que es $0,5V$.

b) En el circuito de la *Figura 3*, el inversor del tipo (A) es un inversor de la familia DTL, mientras que los inversores del tipo (B) lo son de la familia RTL.

Dado que la tensión a la entrada v_{in} es 5V, esto es, un uno lógico, a la salida del inversor tipo (A), si todo funciona adecuadamente se tendrá un cero lógico, al que corresponderá un valor de tensión $v_a \leq V_{IL}$, con V_{IL} al nivel lógico cero a la entrada del inversor tipo (B). Por otra parte, en esta situación, cualquiera de las salidas de los inversores tipo (B) del circuito será a su vez un uno lógico.

De lo estudiado en la teoría se sabe que, si la salida del inversor tipo (A) (inversor DTL) ha de ser un cero lógico, el transistor Q_{0A} correspondiente estará en saturación, mientras que para los inversores tipo (B), sus correspondientes transistores Q_{0B} estarán en corte.

Por lo tanto para $n=2$ que es el caso que se plantea en este apartado b), para el cálculo de v_a se tendrá el circuito equivalente de la *Figura 3.1*.

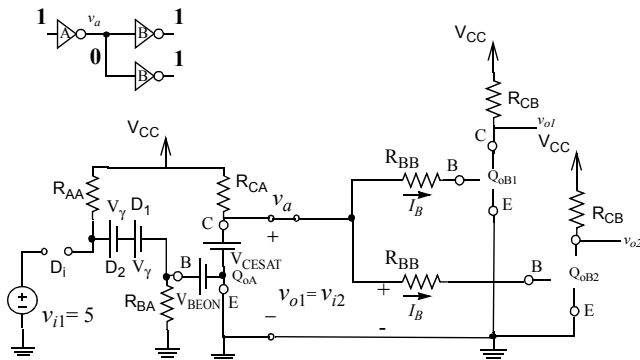


Figura 3.1

En este circuito se tiene que $v_a = V_{CESAT} = 0,2V$.

Como además se cumple que $V_{CESAT} < V_{IL} = V_{BEON} = 0,7V$ es claro todos los transistores Q_{0B} de los inversores del tipo (B) estarán en corte por lo que la corriente I_B en cada una de las ramas que constituyen el puerto de entrada de estos es nula. Así nada impide que el transistor Q_{0A} del inversor tipo (A) permanezca en saturación y la situación sea estable.

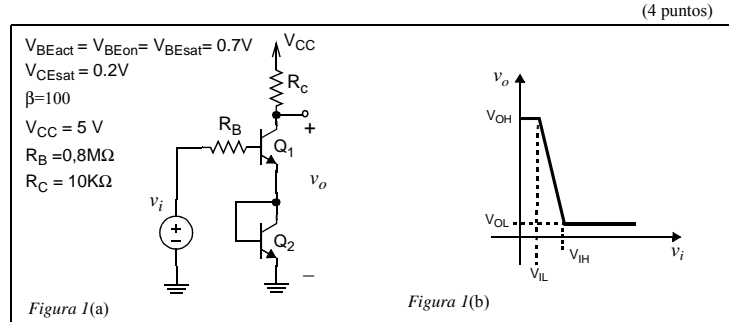
De modo que el circuito funciona correctamente proporcionando en cada una de las salidas v_{o1} y v_{o2} un uno lógico de valor $v_{oi} = V_{CC}$.



DISPOSITIVOS ELECTRÓNICOS.
INGENIERO EN INFORMÁTICA.
1º Curso Grupo D.

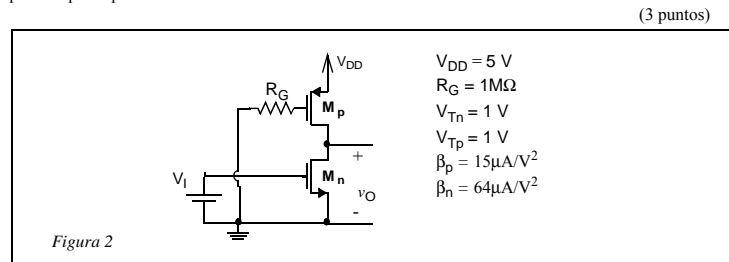
Examen ordinario. Curso 03/04. Málaga 25-6-2004.

- 1.- Para el inversor de la *Figura 1(a)*, cuya característica de transferencia (curva $v_o(v_i)$) se esboza en la *Figura 1(b)* obtener:
- Sus niveles lógicos y su margen de ruido. Justificar adecuadamente la respuesta.
 - El valor de tensión v_o , la potencia aportada por la fuente V_{CC} y la corriente de base del transistor Q_2 para $v_i = 1,5V$.
 - ¿Que valor lógico, (1 o 0 lógico), podría ser asociado a la tensión de entrada v_i del apartado b)? Justificar adecuadamente la respuesta.



- 2.- Para el circuito inversor de la *Figura 2*, Calcular el valor de v_o , y la potencia aportada por la fuente V_{DD} , para:
- $V_i = 0V$
 - $V_i = V_{DD}$.

Justificar la respuesta en cada caso verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran ambos transistores.



- 3.- Responde brevemente a las siguientes cuestiones:
- ¿Qué es un semiconductor intrínseco? Cita al menos dos ejemplos.
 - ¿Qué es un semiconductor extrínseco? Cita al menos dos ejemplos.
 - Indica cuáles son las principales diferencias que existen, en cuanto a su naturaleza, y en cuanto al mecanismo que la origina, entre la corriente eléctrica que circula a través de un cristal conductor y uno semiconductor. (1 puntos)

- 4.- Responde brevemente a las siguientes cuestiones:

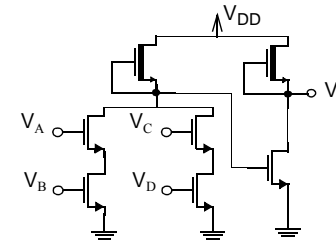


Figura 3

- ¿Que función booleana realiza el circuito NMOS de la *Figura 3*? Justifica la respuesta describiendo brevemente el razonamiento que ha llevado a ella.
 - Indica cuáles son las características más destacables de esta familia lógica y sus principales ventajas e inconvenientes si se compara con la familia CMOS. (1 punto)
- 5.- ¿Qué es un transistor MOS de puerta flotante? Describe brevemente su principio de funcionamiento e indica cual es su principal aplicación en el ámbito de las memorias semiconductoras? (1 punto)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 9 de Julio en los tabloneros oficiales del centro.

FORMULARIO:

$I_d \rightarrow$ V_d V_{Vf} V_d V_{Vf} $I_d \rightarrow$ V_d V_{Vf} $I_d \rightarrow$ V_d V_{Vf} $I_d \geq 0$ $V_d \leq 0$

$I_B \rightarrow$ V_{BEON} $I_B \geq 0$ $\beta I_B \geq I_C$ $V_{CE} \geq V_{CEsat}$

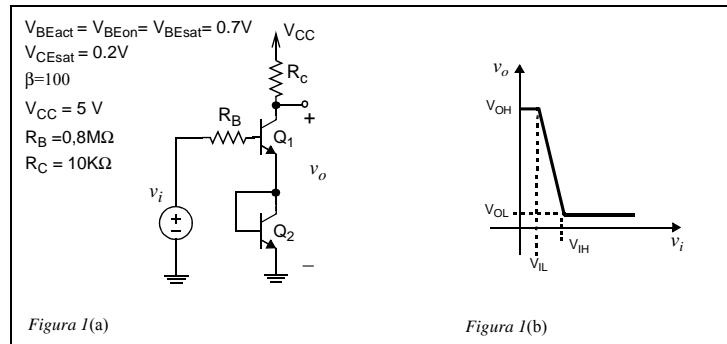
$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2$ $V_{GS} \geq V_T$ $V_{DS} \geq V_{GS} - V_T$

$I_D = \beta \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right]$ $V_{GS} \geq V_T$ $V_{DS} \leq V_{GS} - V_T$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

SOLUCIONES.

- 1.- Para el inversor de la *Figura 1(a)*, cuya característica de transferencia (curva $v_o - v_i$) se esboza en la *Figura 1(b)* obtener:
- Sus niveles lógicos y su margen de ruido. Justificar adecuadamente la respuesta.
 - El valor de tensión v_o , la potencia aportada por la fuente V_{CC} y la corriente de base del transistor Q_2 para $v_i = 1,5V$.
 - ¿Que valor lógico, (1 o 0 lógico), podría ser asociado a la tensión de entrada v_i del apartado b)? Justificar adecuadamente la respuesta.



a) Como ilustra la *Figura 1(b)*, los niveles lógicos coinciden con los valores de abscisa y ordenada en los puntos que delimitan las fronteras de las diferentes regiones lineales en las que se descompone la curva característica. A partir de éstos es posible calcular los márgenes de ruido para el cero y para el uno, los cuales se definen:

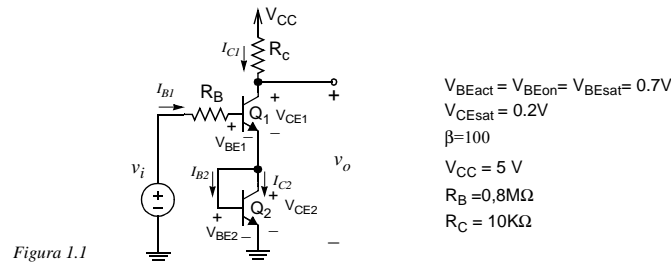
$$\text{Margen de ruido para el cero: } NM_L = V_{IL} - V_{OL}$$

$$\text{Margen de ruido para el uno: } NM_H = V_{OH} - V_{IH}$$

Finalmente, el margen de ruido, NM, queda definido por el mínimo de los valores NM_L y NM_H , esto es, $NM = \min(NM_L \text{ y } NM_H)$.

Así pues, para responder a este apartado es necesario encontrar dichos valores frontera. Para ello bastará con considerar sólo la región central de la curva, estimar el estado de los transistores en ese intervalo de v_i , analizar el circuito resultante y determinar los extremos de dicho intervalo.

En la *Figura 1.1* se reproduce el circuito inversor del enunciado incorporando las variables de circuito que serán empleadas en su análisis, así como sus referencias.



Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

Para estimar cual debe ser el estado de los transistores en esa región debemos tener en cuenta las siguientes consideraciones:

1) Según el esquema de la *Figura 1.1*, el **transistor Q_2 , si conduce, lo hará en activa**, dado que para él, al tener cortocircuitados sus terminales de base y colector, se cumple siempre que $V_{BE} = V_{CE}$ y por tanto, si conduce se tendrá que $V_{CE} = V_{BEon} > V_{CEsat}$.

2) El comportamiento del transistor bipolar en conmutación, esto es, en los circuitos que representan funciones booleana, como es el caso del circuito aquí propuesto, es conocido. Según el esquema de la curva característica, se tienen tres situaciones:

S1) El tramo lineal de valor constante $v_o = V_{OH}$, para el que lo habitual es que el **transistor Q_1 esté en corte**; de modo que el valor de la variable v_i en el límite superior de esta región determina V_{IL} .

S2) El tramo lineal de valor constante $v_o = V_{OL}$, para el que lo habitual es que el transistor **Q_1 esté en saturación**; de modo que el valor de la variable v_i en el límite inferior de esta región determina V_{IH} .

S3) El tramo de pendiente negativa, comprendido entre los anteriores, para el que lo habitual es que el transistor **Q_1 esté en activa**; de modo que el valor de la variable v_i en el límite inferior de esta región coincide con el límite superior de S1) y en el límite superior de esta región con el inferior de S2).

3) Del esquema del circuito se deduce que **Q_2 sólo conducirá si lo hace Q_1** , en caso contrario, ambos transistores estarán cortados. Esto es así por la conexión entre los terminales de emisor de Q_1 y colector de Q_2 , que liga a las respectivas corrientes.

Así pues, en el circuito de la *Figura 1.1*, de las consideraciones 1 y 3 cabe razonar que para los dos transistores en conjunto se tendrán las siguiente combinaciones de estados de conducción:

- 1) **Q_1 CORTE - Q_2 CORTE**
- 2) **Q_1 ACTIVA - Q_2 ACTIVA**
- 3) **Q_1 SATURACIÓN - Q_2 ACTIVA**

Es claro que el Caso1) debe corresponder con la situación S1) descrita más arriba; el Caso3) con la situación S2) y finalmente el Caso2) con la situación S3).

Por tanto, para obtener los niveles lógicos, y a partir de ellos el margen de ruido, que es en definitiva lo que se pide en este apartado a), analizaremos el circuito resultante del Caso2).

Por otra parte, cabe hacer notar que una alternativa para responder a este apartado, sería considerar los casos Caso1) y Caso3) y encontrar los valores que delimitan las correspondientes regiones.

A continuación se analiza en detalle el Caso2 para confirmar las correspondientes suposiciones y responder al enunciado del problema. Posteriormente, y antes de abordar la solución del apartado b), se analizan también el Caso 1) y el Caso 3), para que sirva al alumno como ejemplo y solución alternativa.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

S3)-Caso2) Q₁ ACTIVA- Q₂ ACTIVA; por tanto se asume que $V_{BE1} = V_{BEon}$; $V_{BE2} = V_{BEon}$, $I_{C1} = \beta I_{B1}$ e $I_{C2} = \beta I_{B2}$. El circuito resultante se muestra en la Figura 1.2:

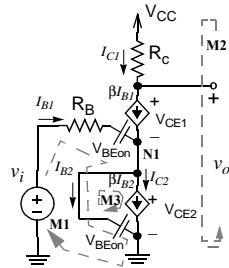


Figura 1.2

- Se tienen que verificar las siguientes condiciones:
Si Q₁ está en Activa se ha de cumplir: a) $I_{B1} \geq 0$
b) $V_{CE1} \geq V_{CEsat}$
Si Q₂ está en Activa se ha de cumplir: c) $I_{B2} \geq 0$
d) $V_{CE2} \geq V_{CEsat}$
- Del análisis del circuito se tiene de forma directa:
N1: $(\beta + 1)I_{B1} = (\beta + 1)I_{B2}$ (1)
M1: $I_{B1} = \frac{v_i - 2V_{BEon}}{R_B}$ (2)
M2: $V_{CE1} = V_{CC} - R_C \beta I_{B1} - V_{CE2}$ (3)
M3: $V_{CE2} = V_{BEon}$ (4)

- Sustituyendo (2) en a) se tiene que : $v_i \geq 2V_{BEon}$ (5)
- Sustituyendo (2) y (4) en (3) y luego ésta en b) se tiene que :
 $V_{CE1} = V_{CC} - R_C \beta \frac{v_i - 2V_{BEon}}{R_B} - V_{BEon} \geq V_{CEsat} \Rightarrow v_i \leq 2V_{BEon} + \frac{R_B}{R_C \beta} (V_{CC} - (V_{CEsat} + V_{BEon}))$ (6)
- De (1) se tiene que : $I_{B1} = I_{B2}$, luego si se cumple a) se cumple también c)
- De (4) se tiene que d) siempre se verifica
- Sustituyendo valores numéricos $\left\{ \begin{matrix} (5) & v_i \geq 1,4V \\ (6) & v_i \leq 4,68V \end{matrix} \right\}$ se concluye que a), b) y c) se cumplen si $1,4V \leq v_i \leq 4,68V$
- en cuyo caso $v_o = V_{CE1} + V_{CE2} = -\frac{R_C \beta}{R_B} v_i + V_{CC} + \frac{2V_{BEon} R_C \beta}{R_B} \rightarrow v_o = -1,25v_i + 6,75$

Los resultados confirman la suposición realizada es este caso; esto es, ambos transistores trabajan en su región activa. Por otra parte, dado que se ha obtenido que $1,4V \leq v_i \leq 4,68V$ los valores para los niveles lógicos a la entrada son:

$$V_{IL} = 2V_{BEon} = 1,4V \text{ y } V_{IH} = 2V_{BEon} + \frac{R_B}{R_C \beta} (V_{CC} - (V_{CEsat} + V_{BEon})) = 4,68V,$$

sustituyendo estos valores en la expresión obtenida para v_o , esto es $v_o = -1,25v_i + 6,75$ se obtiene los valores para los niveles lógicos a la salida $V_{OH} = 5V$ y $V_{OL} = 0,9V$.

Estos resultados se resumen en la característica de transferencia reproducida en la Figura 1.3.

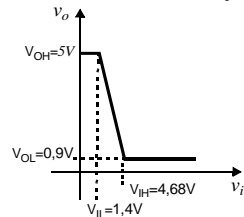


Figura 1.3

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

A partir de éstos se calculan los márgenes de ruido:

$$\begin{aligned} \text{Margen de ruido para el cero: } NM_L &= V_{IL} - V_{OL} = 0,5V \\ \text{Margen de ruido para el uno: } NM_H &= V_{OH} - V_{IH} = 0,32V \end{aligned}$$

Finalmente, el **margen de ruido**, definido como el mínimo de los valores NM_L y NM_H , a la vista de anteriores datos **resulta ser 0,32V**.

Hasta aquí la respuesta al apartado **a)**. A continuación se proporciona una solución alternativa igualmente correcta que pasa por analizar los casos 1) y 3, en lugar de considerar sólo el Caso2.

El Caso1) proporcionará los valores de los niveles lógicos V_{IL} y V_{OH} , mientras que del análisis del Caso3) se obtendrán los valores de V_{IH} y V_{OL} .

S1) - Caso1) Q₁ CORTE - Q₂ CORTE; por tanto se asume que $I_{B1} = I_{C1} = I_{B2} = I_{C2} = 0$. El circuito resultante se muestra en la Figura 1.4:

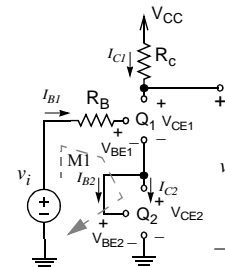


Figura 1.4

- Se tienen que verificar las siguientes condiciones:
Si Q₁ está en corte se ha de cumplir: a) $V_{BE1} \leq V_{BEon}$
Si Q₂ está en corte se ha de cumplir: b) $V_{BE2} \leq V_{BEon}$
- Del análisis del circuito se tiene de forma directa:
M1: $V_{BE1} = v_i - V_{BE2}$ (1)
- Sustituyendo (1) en a) se tiene que : $V_{BE2} \geq v_i - V_{BEon}$ (2)
- Sustituyendo (2) en b) se tiene que : $v_i \leq 2V_{BEon}$
- Sustituyendo valores numéricos se concluye que a) y b) se cumplen si: $v_i \leq 1,4V$
- en cuyo caso se tiene que $v_o = 5V$

Los resultados confirman la suposición realizada es este caso; y se obtienen los valores para los niveles lógicos $V_{IL} = 2V_{BEon} = 1,4V$ y $V_{OH} = V_{CC} = 5V$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

S2) - Caso 3) Q₁ SATURACIÓN - Q₂ ACTIVA; por tanto se asume que que $V_{BE1} = V_{BEon}$; $V_{BE2} = V_{BEon}$; $V_{CE1} = V_{CEsat}$ e $I_{C2} = \beta I_{B2}$. El circuito resultante se muestra en la Figura 1.5.

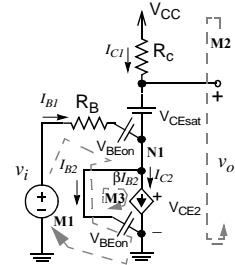


Figura 1.5

- Se tienen que verificar las siguientes condiciones:
 Si Q₁ está en Saturación se ha de cumplir: a) $I_{B1} \geq 0$
 b) $\beta I_{B1} \geq I_{C1}$
 Si Q₂ está en Activa se ha de cumplir: c) $I_{B2} \geq 0$
 d) $V_{CE2} \geq V_{CEsat}$
- Del análisis del circuito se tiene:
 N1: $I_{B1} + I_{C1} = (\beta + 1)I_{B2}$ (1)
 M1: $I_{B1} = \frac{v_i - 2V_{BEon}}{R_B}$ (2)
 M2: $I_{C1} = \frac{V_{CC} - V_{CEsat} - V_{CE2}}{R_C}$ (3)
 M3: $V_{CE2} = V_{BEon}$ (4)

- Sustituyendo (2) en a) se tiene que : $v_i \geq 2V_{BEon}$ (5)
- Sustituyendo (4) en (3) y luego ésta junto con (2) en b) se tiene que :

$$\beta \frac{v_i - 2V_{BEon}}{R_B} \geq \frac{V_{CC} - V_{CEsat} - V_{BEon}}{R_C} \Rightarrow v_i \geq 2V_{BEon} + \frac{R_B}{R_C} (V_{CC} - (V_{CEsat} + V_{BEon}))$$
 (6)
- De (1) se tiene que : $I_{B2} = \frac{I_{B1} + I_{C1}}{(\beta + 1)}$
- De (4) se tiene que d) siempre se verifica

- Sustituyendo valores numéricos $\left\{ \begin{matrix} (5) v_i \geq 1,4V \\ (6) v_i \geq 4,68V \end{matrix} \right\}$ se concluye que a), b) se cumplen si: $v_i \geq 4,68V$
 y dado que de (3) $I_{C1} = 0,41mA > 0$
 con esta condición se cumple también c).

Finalmente se tiene que $v_o = V_{CE1} + V_{CE2} = V_{CEsat} + V_{BEon} \rightarrow v_o = 0,9V$

Los resultados confirman la suposición realizada es este caso; y se obtienen los valores para los niveles lógicos $V_{IH} = 2V_{BEon} + \frac{R_B}{R_C} (V_{CC} - (V_{CEsat} + V_{BEon})) = 4,68V$ y $V_{OL} = V_{BEon} + V_{CEsat} = 0,9V$.

Todos los valores se resumen en la característica de transferencia reproducida en la Figura 1.5. Sobre ella, además de señalar cada uno de los tramos con el número del caso a partir del cual se han obtenido, se han escrito también las expresiones analíticas obtenidas para cada tramo, así como los valores de los niveles lógicos.

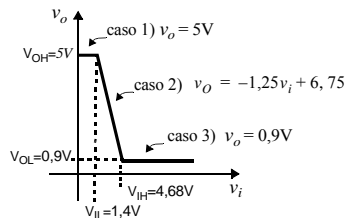


Figura 1.5

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

b) Para $v_i = 1,5V$, según la gráfica de la Figura 1.4 (y también de la Figura 1.5), se cumple $V_{IL} \leq v_i \leq V_{IH}$ por lo que el resultado obtenido en el Caso2) nos permite calcular directamente el valor aquí pedido. Así, para $v_i = 1,5V$ se tiene que $v_o = -1,25v_i + 6,75$, de donde finalmente resulta $v_o = 4,875V$.

La potencia aportada por la fuente V_{CC} se evalúa a partir de la expresión $P_{CC} = V_{CC} \cdot I_{CC}$ donde I_{CC} es la corriente aportada por la fuente V_{CC} , que en este circuito se identifica siempre con la corriente de colector de Q₁ (I_{C1}), cuyo valor depende de v_i .

- Para $v_i = 1,5V$, del análisis realizado en el Caso 2 se obtiene que $I_{C1} = \beta I_{B1}$; por lo que en primer lugar hay que obtener el valor de I_{B1} . Este valor puede ser calculado a partir de la expresión (2), que resulta ser $I_{B1} = \frac{v_i - 2V_{BEon}}{R_B}$. Sustituyendo valores numéricos se obtiene $I_{B1} = 0,125\mu A$; y por tanto $I_{C1} = 12,5\mu A$. Finalmente se tiene $P_{CC} = 5V \times 12,5\mu A = 62,5\mu W$.

Por lo que respecta a la corriente de base de Q₂, del análisis previo se tiene que $I_{B2} = I_{B1}$. Como I_{B1} ya ha sido calculada en este caso, llegamos a que $I_{B2} = 0,125\mu A$.

c) Dado que para $v_i = 1,5V$, se cumple $V_{IL} \leq v_i \leq V_{IH}$ no es posible asignar ningún valor lógico a este valor de la tensión de entrada.

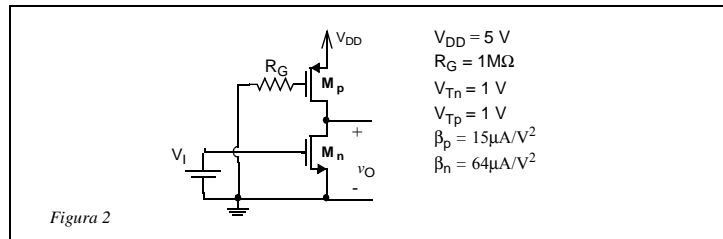
Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

2.- Para el circuito inversor de la *Figura 2*, Calcular el valor de v_o y la potencia aportada por la fuente V_{DD} , para:

a) $V_i = 0V$

b) $V_i = V_{DD}$.

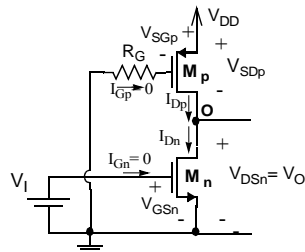
Justificar la respuesta en cada caso verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran ambos transistores.



$V_{DD} = 5V$
 $R_G = 1M\Omega$
 $V_{Tn} = 1V$
 $V_{Tp} = 1V$
 $\beta_p = 15\mu A/V^2$
 $\beta_n = 64\mu A/V^2$

Figura 2

En primer lugar resulta conveniente poner nombre a las variables del circuito sobre las que se va a razonar, lo haremos según ilustra la siguiente *Figura 2.1*:



$V_{DD} = 5V$
 $R_G = 1M\Omega$
 $V_{Tn} = 1V$
 $V_{Tp} = 1V$
 $\beta_p = 15\mu A/V^2$
 $\beta_n = 64\mu A/V^2$

Figura 2.1

El esquema del circuito inversor muestra que está formado por dos tipos de transistores MOS de enriquecimiento, uno de ellos de tipo PMOS (Mp) y el otro NMOS (Mn), y que están conectados de forma que siempre se ha de cumplir que su corriente de drenador ha de ser la misma, ($I_{Dn} = I_{Dp}$ Ley de Kirchhoff de corrientes para el nudo O). Por otra parte también muestra que la puerta del transistor PMOS está conectada a tierra a través de la resistencia R_G pero como la corriente que circula ha a través de ella es nula (como ocurre en todo transistor MOS), en la práctica es como si esta resistencia no estuviera, y podemos considerar que el terminal de puerta del transistor PMOS esta conectado a tierra.

Así del circuito se desprende que $V_{SGP} = 5V > V_{Tp}$ (1), por lo que el transistor PMOS siempre ha de conducir.

Conducirá en saturación siempre que se cumpla $V_{SDP} \geq V_{SGP} - V_{Tp}$ (2).

Dado que, según el esquema del circuito, se tiene que $V_{SDP} = V_{DD} - V_O$ (3), sustituyendo en (2), las expresiones (1) y (3) se obtiene como condición de saturación $V_O \leq V_{Tp}$, y sustituyendo los valores numéricos, $V_O \leq 1V$.

Por otra parte conducirá en su región óhmica en caso contrario, esto es para $V_O \geq 1V$.

El razonamiento seguido hasta ahora es independiente del valor de la variable V_i , por lo que resulta válido para resolver ambos apartados del enunciado.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

a) Consideremos a continuación la situación que plantea el apartado a)

En este caso se tiene $V_i = 0V$.

En esta situación del circuito se desprende que $V_{GSn} = 0V < V_{Tn}$ (4), por lo que el transistor NMOS estará cortado, esto es $I_{Dn} = 0V$. Por lo tanto el transistor PMOS ha de conducir con corriente nula.

Es claro que en estas circunstancias el transistor PMOS no puede conducir en saturación. Si suponemos que M_p conduce en saturación se ha de cumplir que $I_{Dp(sat)} = I_{Dn} = 0 = \frac{\beta}{2}(V_{SGP} - V_{Tp})^2$, lo que resulta imposible dados los valores de $V_{SGP} = 5V$ y $V_{Tp} = 1V$. Por tanto M_p ha de conducir en su región óhmica, por lo que se tiene

$$I_{Dp(ohm)} = I_{Dn} = 0 = \beta_p \left[(V_{SGP} - V_{Tp})V_{SDP} - \frac{V_{SDP}^2}{2} \right]$$

$$0 = \beta_p \left[4(5 - V_O) - \frac{(5 - V_O)^2}{2} \right]$$

Se tienen dos soluciones $\begin{cases} V_O = 5V \\ V_O = -3V \end{cases}$ y dado que la condición de óhmica para Mp supone que $V_O \geq 1V$

la solución buscada es $V_O = 5V$, como además la corriente suministrada por la fuente es nula,

también lo es la potencia aportada por la fuente.

b) Consideremos a continuación la situación que plantea el apartado b)

En este caso se tiene $V_i = 5V$.

En esta situación del circuito se desprende que $V_{GSn} = 5V > V_{Tn}$ (5), por lo que el transistor NMOS tendrá que conducir.

Mn conducirá en saturación siempre que se cumpla $V_{DSn} \geq V_{GSn} - V_{Tn}$ (6).

Dado que, según el esquema del circuito, se tiene que $V_{DSn} = V_O$ (7), sustituyendo en (6), las expresiones (5) y (7) se obtiene como condición de saturación $V_O \geq V_{DD} - V_{Tn}$ (8), y sustituyendo los valores numéricos, $V_O \geq 4V$.

Por otra parte Mn conducirá en su región óhmica en caso contrario, esto es para $V_O \leq 4V$

En resumen la situación es que tanto M_p como M_n conducen y se tienen cuatro posibilidades:

- | | | |
|---------------------------------------|---------------------------|---------------------------------|
| 1) M_p saturación- M_n saturación | $V_O \leq 1$ $V_O \geq 4$ | \rightarrow Imposible |
| 2) M_p saturación- M_n óhmica | $V_O \leq 1$ $V_O \leq 4$ | $\rightarrow V_O \leq 1$ |
| 3) M_p óhmica - M_n saturación | $V_O \geq 1$ $V_O \geq 4$ | $\rightarrow V_O \geq 4$ |
| 4) M_p óhmica- M_n óhmica | $V_O \geq 1$ $V_O \leq 4$ | $\rightarrow 1 \leq V_O \leq 4$ |

Dado que el enunciado indica que el circuito corresponde a un inversor, y que en este apartado estamos considerando que la entrada es un nivel alto, $V_i = 5V$, cabe pensar que la salida V_O correspondera a un nivel lógico bajo, y por tanto un valor de tensión pequeño. Como se tiene que $V_{DSn} = V_O$, un valor pequeño solo será posible si Mn trabaja en suregión óhmica. Por otra parte de las dos situaciones posibles, etiquetadas como 2) y 4), tomamos en consideración en primer lugar el caso 2), puesto que es el que contempla un valor más pequeño para V_O . En el caso de resultar fallido este intento se consideraría el caso 4), y finalmente el caso 3) si éste tambien lo fuera.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

Sea pues la situación 2) **M_p saturación - M_n óhmica**

Dado que se tiene que $I_{Dn(ohm)} = I_{Dp(sat)}$ $V_{SGp} = V_{DD}$ $V_{SDp} = V_{DD} - V_O$
 $V_{GSn} = V_i = V_{DD}$ $V_{DSn} = V_O$

$$\beta_n \left[(V_{GSn} - V_{Tn}) V_{DSn} - \frac{V_{DSn}^2}{2} \right] = \frac{\beta_p}{2} (V_{SGp} - V_{Tp})^2$$

$$\beta_n \left[(V_{DD} - V_{Tn}) V_O - \frac{V_O^2}{2} \right] = \frac{\beta_p}{2} (V_{DD} - V_{Tp})^2$$

$$V_O^2 - 2(V_{DD} - V_{Tn}) V_O + \frac{\beta_p}{\beta_n} (V_{DD} - V_{Tp})^2 = 0$$

Sustituyendo valores numéricos resulta: $V_O^2 - 8V_O + 3,75 = 0$

De las dos soluciones posibles sólo $V_O = 0,5V$ es correcta, dado que esta es la única que cumple la condición 2) $V_O \leq 1$

Para el cálculo de la potencia consumida se tiene

$$P_{V_{DD}} = V_{DD} \cdot I_{Dp(sat)}$$

$$I_{Dp(sat)} = \frac{\beta_p}{2} (V_{DD} - V_{Tp})^2 = 120 \mu A$$

$$P_{V_{DD}} = 600 \mu W$$

Hemos encontrado la solución correcta, y por tanto la solución válida del examen termina aquí. Sin embargo, a fin de completar la discusión que sobre el problema, y para que sirva al alumno como ejemplo, a continuación vamos a verificar que la situación 4) y 3) no son posibles.

Sea pues la situación 4) **M_p óhmica - M_n óhmica**

Dado que se tiene que $I_{Dn(ohm)} = I_{Dp(ohm)}$ $V_{SGp} = V_{DD}$ $V_{SDp} = V_{DD} - V_O$
 $V_{GSn} = V_i = V_{DD}$ $V_{DSn} = V_O$

$$\beta_n \left[(V_{GSn} - V_{Tn}) V_{DSn} - \frac{V_{DSn}^2}{2} \right] = \beta_p \left[(V_{SGp} - V_{Tp}) V_{SDp} - \frac{V_{SDp}^2}{2} \right]$$

$$\beta_n \left[(V_{DD} - V_{Tn}) V_O - \frac{V_O^2}{2} \right] = \beta_p \left[(V_{DD} - V_{Tp})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right]$$

$$V_O^2 - 2 \left(\frac{V_{DD} - (V_{Tn} + \frac{\beta_p}{\beta_n} V_{Tp})}{1 - \frac{\beta_p}{\beta_n}} \right) V_O + \left(\frac{V_{DD} - 2V_{Tp} V_{DD}}{\frac{\beta_n}{\beta_p} - 1} \right) = 0$$

Sustituyendo valores numéricos resulta la ecuación, $V_O^2 - 9,84V_O + 4,59 = 0$

donde los valores numéricos están aproximados hasta el segundo decimal:

De las dos soluciones $V_O = 9,35V$ ninguna verifica la condición de 4) $1 \leq V_O \leq 4$
 $V_O = 0,49V$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

Finalmente para la situación 3) **M_p óhmica - M_n saturación**

Dado que se tiene que $I_{Dn(sat)} = I_{Dp(ohm)}$ $V_{SGp} = V_{DD}$ $V_{SDp} = V_{DD} - V_O$
 $V_{GSn} = V_i = V_{DD}$ $V_{DSn} = V_O$

$$\frac{\beta_p}{2} (V_{GSn} - V_{Tn})^2 = \beta_p \left[(V_{SGp} - V_{Tp}) V_{SDp} - \frac{V_{SDp}^2}{2} \right]$$

$$\frac{\beta_n}{2} (V_{DD} - V_{Tn})^2 = \beta_p \left[(V_{DD} - V_{Tp})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right]$$

$$V_O^2 - 2V_{Tp} V_O + \frac{\beta_n}{\beta_p} (V_{DD} - V_{Tn})^2 - V_{DD} (V_{DD} + 2V_{Tp}) = 0$$

Sustituyendo valores numéricos resulta la ecuación, $V_O^2 - 2V_O + 17,3 = 0$

donde los valores numéricos están aproximados hasta el segundo decimal:

Las dos soluciones resultan ser complejas por lo que ninguna verifica la condición de 3) $V_O \geq 4$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

b) Las puertas y funciones lógicas implementadas con transistores NMOS ocupan muy poca área, lo que las hace ideales para implementar circuitos muy grandes en un chip. Su consumo de potencia en condiciones estáticas es pequeño; resultando más importante cuando hay transiciones en las entradas, y estas lo hacen a mayor frecuencia, esto es, hay consumo de potencia dinámica. Por esta razón el consumo de potencia depende de la frecuencia de trabajo. El retardo de propagación es pequeño; y el máximo retardo tolerable en una implementación concreta determina el fan-out, dado que cuantas más puertas se conectan a la salida de una dada mayor el retardo.

Las puertas y funciones lógicas implementadas con transistores CMOS ocupan más área que las realizadas con la familia NMOS, lo que resulta una desventaja frente a estas. Sin embargo el consumo de potencia en condiciones estáticas para la familia CMOS es nulo, consumiendo potencia sólo cuando hay transiciones en las entradas, esto es, como en el caso de la familia NMOS, hay consumo de potencia dinámica. Por esta razón el consumo de potencia depende de la frecuencia de trabajo. Por lo que respecta al fan-out, en la familia CMOS ocurre igual que en la NMOS y viene determinado, para una implementación dada, por los requerimientos en cuanto a velocidad de operación, ya que la respuesta es más lenta conforme conectamos más y más puertas a una dada.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04

5.- ¿Qué es un transistor MOS de puerta flotante? Describe brevemente su principio de funcionamiento e indica cual es su principal aplicación en el ámbito de las memorias semiconductoras?

Un transistor MOS de puerta flotante es un transistor MOS modificado de manera que se añade una segunda puerta, es decir un trozo de conductor dentro del aislante que separa la primera puerta del resto del transistor. De ahí el nombre de puerta flotante. La Figura 4 ilustra la situación. El objeto es poder alterar por medios eléctricos el valor de la tensión umbral del transistor, a fin de disponer de un dispositivo MOS cuya presencia en un circuito pueda ser anulada y/o recuperada. Su principal aplicación en el ámbito de las memoria semiconductoras está relacionada con la idea incorporar programabilidad a las memorias ROM diseñadas con tecnología CMOS. Su papel es fundamental en los dispositivos denominados EPROM y EEPROM, esto es, memorias ROM borrables y reprogramables.

El principio de funcionamiento del transistor MOS de puerta flotante, ilustrado también en la Figura 4 es el siguiente:

-) Para eliminar el transistor, (dispositivo programado) se introducen cargas dentro de la puerta flotante, de forma que se crea un campo eléctrico que dificulta que los electrones se acumulen para formar el canal. El resultado es que la tensión umbral de este transistor con la puerta cargada es muy grande, y el transistor estará normalmente en corte, por tanto será como si no estuviera (ver parte inferior de la figura).
-) Para recuperar el dispositivo basta con eliminar las cargas introducidas en la puerta flotante, con lo que la tensión umbral volvera a valores normales que permitan su paso a conducción cuando sea necesario (situación mostrada en la parte central de la figura.)

Para realizar estos dispositivos se dispone de diferentes tecnologías: FAMOS, FLOTOX y FLASH, las cuales se diferencian principalmente en el modo de realizar las operaciones de programación y desprogramación antes mencionadas.

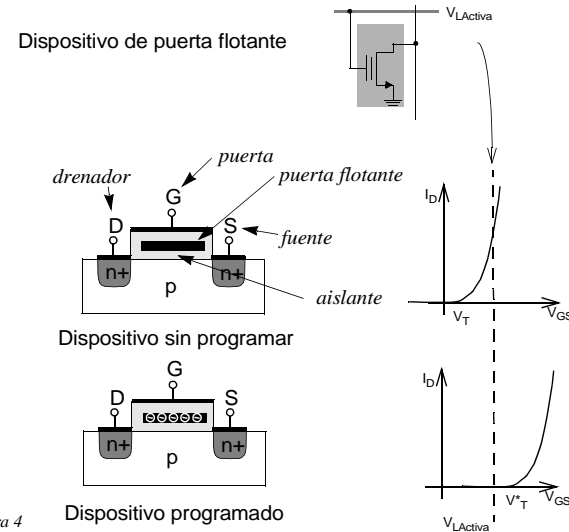


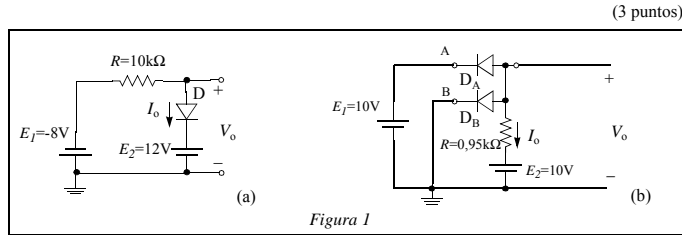
Figura 4



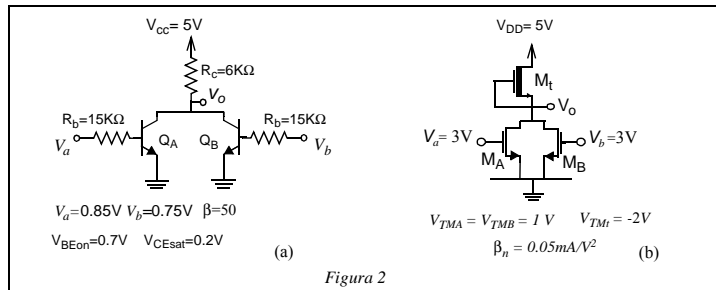
**DISPOSITIVOS ELECTRÓNICOS.
INGENIERO EN INFORMÁTICA.**

1º Curso Grupo D.
Examen extraordinario. Curso 03/04. Málaga 25-9-2004

1.- Determinar la tensión de salida V_o , y la corriente I_o , en cada uno de los circuitos electrónicos que se muestran en la *Figura 1*. Justificar la respuesta en cada caso verificando el estado de los diodos. Considerar para los diodos el modelo linealizado ($V_\gamma = 0.7V$, $R_D = 50\Omega$).

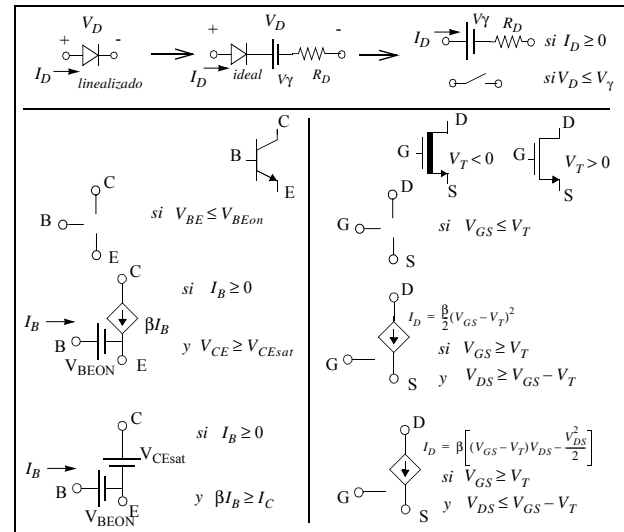


2.- Los circuitos de la *Figura 2* corresponden a dos puertas lógicas:
a) Indicar qué tipo de puertas son y a qué familia lógica pertenece cada una de ellas. Describir brevemente su funcionamiento de forma cualitativa y en términos del estado de los transistores que las constituyen.
b) Calcular la tensión a la salida V_o , y el consumo, de cada una de ellas cuando sus entradas V_a y V_b toman los valores aparecen en la *Figura 2*. Justificar la respuesta en cada caso, verificando la zona de trabajo de los transistores.



3.- Describe brevemente la estructura física Metal Óxido Semiconductor (MOS), base del transistor MOS de “enriquecimiento” o “acumulación”, y su comportamiento en condiciones de reposo y polarización. (1,5 puntos)
4.- Dibuja y describe el esquema básico de una memoria RAM (memoria de acceso aleatorio) de lectura y escritura (R/W memory). Explica también cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica. (1,5 puntos)

FORMULARIO:

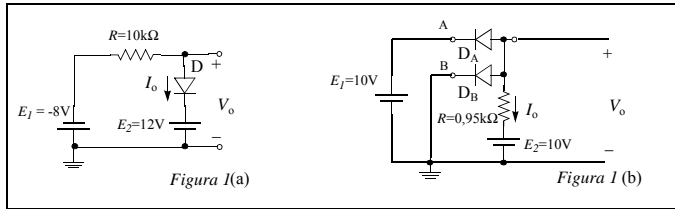


Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 5 de Octubre en los tablones oficiales del centro.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

SOLUCIONES

1.- Determinar la tensión de salida V_o , y la corriente I_o , en cada uno de los circuitos electrónicos que se muestran en la *Figura 1*. Justificar la respuesta en cada caso verificando el estado de los diodos. Considerar para los diodos el modelo linealizado ($V_\gamma = 0.7V$, $R_D = 50\Omega$).



a) En la *Figura 1.1* se reproduce el circuito de la *Figura 1(a)* al que se han añadido las variables tensión y corriente del diodo (V_D e I_D respectivamente) y su polaridad.

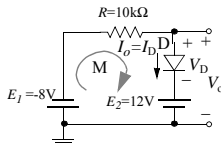


Figura 1.1

Del análisis de este circuito es posible escribir directamente las siguientes expresiones para las incógnitas del problema que son válidas independientemente del estado de conducción del diodo D.

$$I_o = I_D = \frac{-E_1 - (V_D + E_2)}{R} \quad (1)$$

$$V_o = -E_1 - RI_D \quad (2)$$

$$V_o = V_D + E_2 \quad (3)$$

Sin embargo, para poder calcular los valores de I_o y V_o , si es necesario determinar el estado de conducción del diodo. Para ello establecemos una hipótesis sobre su estado, sustituimos el diodo por el modelo correspondiente y verificamos que se cumplen las condiciones de validez de dicha hipótesis. Así, supongamos en primer lugar que el diodo D conduce. En ese caso, sustituyendo el diodo según se indica en el formulario proporcionado junto al enunciado del examen, se tendrá el esquema de la *Figura 1.2*, que será válido siempre que se cumpla $I_D \geq 0$. Nótese que en este modelo $V_D = V_\gamma + R_D I_D$ (4).

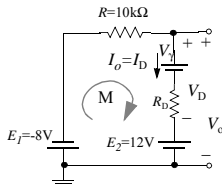


Figura 1.2

- De la malla M se puede calcular directamente el valor de I_D . Y se tiene que $I_D = \frac{-(V_\gamma + E_1 + E_2)}{R + R_D}$ (5)
- Nótese que (5) se obtiene de (1) sustituyendo (4) y despejando I_D
- Sustituyendo valores se tiene $I_D = \frac{-(0.7 - 8 + 12)}{10k + 0.05k} < 0$
- Lo que contradice la suposición de que D conduce.

Por tanto el diodo D debe estar cortado, y según el modelo se tendrá que $I_D = 0$ y se ha de cumplir que $V_D < V_\gamma$. Verifiquémoslo.

- En este caso de la ecuación (2) se sigue que $V_o = -E_1 = 8V$
- Y de la ecuación (3) despejando V_D y sustituyendo el valor de V_o que $V_D = -E_1 - E_2 = -4V < V_\gamma$. Lo que confirma que D está cortado.
- Finalmente, dado que $I_o = I_D$, el valor de la intensidad pedido es nulo, mientras que $V_o = 8V$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

b) En la *Figura 1.3* se reproduce el circuito de la *Figura 1(b)* al que se han añadido las variables tensión y corriente de los diodos (V_{DA} , V_{DB} , I_{DA} e I_{DB} respectivamente) y su polaridad.

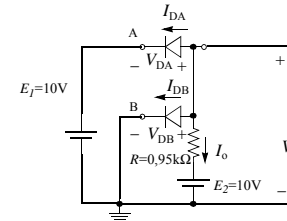


Figura 1.3

De la distribución de fuentes de tensión respecto de los diodos cabe suponer que el diodo D_A estará en corte mientras que el diodo D_B estará en conducción.

Nótese que el terminal negativo de D_A está conectado a una fuente de tensión de 10V, y que su terminal positivo nunca podrá superar este valor, dado que la fuente de tensión más próxima a este terminal es también una fuente de 10V, a la que se conecta a través de una resistencia, por lo que es muy probable que esté cortado.

Por otra parte el terminal negativo de D_B está conectado a tierra, y dado que próximo a su terminal positivo hay una fuente de 10V, es probable que conduzca.

Bajo esta hipótesis sustituimos cada diodo por su modelo y verificamos las condiciones de validez. Recordar que se pide emplear el modelo linealizado de diodo.

A continuación se resumen el modelo y condiciones:

$$D_A \text{ OFF} \longrightarrow I_{DA} = 0 \quad \text{si } V_{DA} < V_\gamma \quad (a)$$

$$D_B \text{ ON} \longrightarrow V_{DB} = V_\gamma + R_{DB} I_{DB} \quad \text{si } I_{DB} \geq 0 \quad (b)$$

Sustituyendo los diodos por sus modelos correspondientes se tiene el esquema de la *Figura 1.4*.

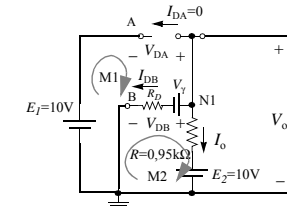


Figura 1.4

Debemos calcular pues V_{DA} e I_{DB} .

Del análisis de circuito se tiene

$$N1: I_{DB} = -I_o \quad (6)$$

$$M1: V_{DA} = V_\gamma + R_D I_{DB} - E_1 \quad (7)$$

$$M2: I_{DB} = \frac{E_2 - V_\gamma}{R + R_D} \quad (8)$$

Y también

$$V_o = V_{DA} + E_1 = V_\gamma + R_D I_{DB} = E_2 - R I_{DB} \quad (9)$$

$$\bullet \text{ Sustituyendo valores en (8) se tiene } I_{DB} = \frac{10 - 0.7}{0.95k + 0.05k} = 9.3\text{mA} > 0 \quad (10)$$

Luego se verifica la condición (b).

$$\bullet \text{ Sustituyendo valores en (7) junto al valor obtenido en (10) se tiene}$$

$$V_{DA} = 0.7V + 0.05k\Omega \times 9.3\text{mA} - 10V = -8.835 < V_\gamma \quad (11)$$

Luego también se verifica la condición (a).

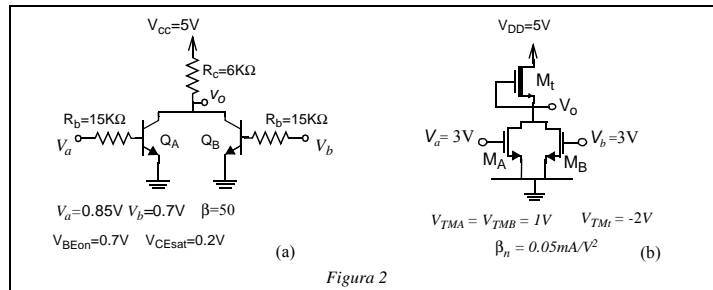
Por tanto se cumple que el diodo D_A está en corte y que el diodo D_B conduce.

Así, finalmente, a partir de (6) obtenemos que $I_o = -I_{DB} = -9.3\text{mA}$; mientras de cualquiera de las igualdades en (9) se tiene que $V_o = 1.165V$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

2.- Los circuitos de la *Figura 2* corresponden a dos puertas lógicas:

- a) Indicar qué tipo de puertas son y a qué familia lógica pertenecen cada una de ellas. Describir brevemente su funcionamiento de forma cualitativa y en términos del estado de los transistores que las constituyen.
- b) Calcular la tensión a la salida V_o y el consumo, de cada una de ellas cuando sus entradas V_a y V_b toman los valores aparecen en la *Figura 2*. Justificar la respuesta en cada caso, verificando la zona de trabajo de los transistores.



a) El circuito de la *Figura 2*(a) corresponde a una puerta NOR de la familia RTL (ver Transparencia 12 del Tema 5 y Problemas 4 y 5 de la Quinta Relación), mientras que el circuito de la *Figura 2*(b) corresponde a una puerta NOR de la familia NMOS (ver Transparencia 18 del Tema 6 y Problema 6 de la Sexta Relación).

De forma breve el funcionamiento de la puerta NOR RTL es el siguiente:

- Si las dos entradas del circuito están a nivel bajo, (ambas entradas a cero lógico), los dos transistores Q_A y Q_B estarán en corte; por lo que no circulará corriente por la resistencia de colector R_c , y la salida V_o tomará el valor V_{CC} , que corresponde a un nivel alto, esto es uno lógico a la salida.
- Si alguna de las entradas, o ambas están a nivel alto, (uno lógico a la entrada), uno o ambos transistores (Q_A y Q_B) estarán en saturación. En cualquiera de los tres casos posibles V_o queda fijado a la tensión de saturación de los transistores, la cual corresponde a un nivel bajo, (cero lógico a la salida).

De forma breve el funcionamiento de la puerta NOR NMOS es el siguiente:

- En los circuitos de esta familia, el transistor M_t siempre conduce, dado que se trata de un transistor MOS de empobrecimiento, (tensión umbral negativa) con su puerta y su fuente cortocircuitadas ($V_{GS}=0$).
- Si las dos entradas del circuito están a nivel bajo, (ambas entradas a cero lógico), los dos transistores M_A y M_B estarán en corte; por lo que M_t ha de conducir con corriente nula, esta circunstancia sólo es posible si M_t conduce en óhmica; además su tensión drenador fuente ha de ser nula. En estas circunstancias $V_o = V_{DD}$ que es considerado un uno lógico a la salida.
- Si alguna de las entradas, o ambas están a nivel alto, (uno lógico a la entrada), uno o ambos transistores (M_A y M_B) conducirán en óhmica, mientras que M_t lo hará en saturación. En una puerta NOR bien diseñada, V_o tomará un valor pequeño que se hace corresponder a un cero lógico a la salida.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

b) Consideremos en primer lugar la puerta NOR RTL, *Figura 2*(a). Dado que se indica que $V_a=0,85V$ y $V_b=0,75V$, y ambos son mayores que V_{BEon} , cabe esperar que ambos transistores conduzcan. Sin embargo, como tanto V_a como V_b son tan sólo ligeramente superior a V_{BEon} supondremos que lo más probable es que tanto Q_A como Q_B conduzcan en su zona activa. Siguiendo esta hipótesis y sustituyendo cada transistor por su modelo se obtiene el esquema de la *Figura 2.1*. A continuación analizaremos el circuito resultante para verificar las condiciones que impone el modelo.

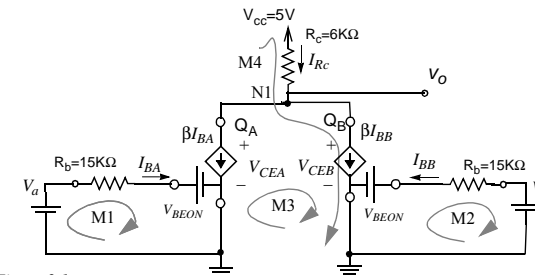


Figura 2.1

- Se tienen que verificar las siguientes condiciones:
 Si Q_A está en Activa se ha de cumplir: a) $I_{BA} \geq 0$ y b) $V_{CEA} \geq V_{CEsat}$
 Si Q_B está en Saturación se ha de cumplir: c) $I_{BB} \geq 0$ y d) $V_{CEB} \geq V_{CEsat}$
- Del análisis del circuito se tiene de forma directa:
 N1: $I_{Rc} = \beta(I_{BA} + I_{BB})$ (1) M3: $V_{CEA} = V_{CEB} = V_o$ (4)
 M1: $I_{BA} = \frac{V_a - V_{BEon}}{R_b}$ (2) M4: $V_o = V_{cc} - R_c I_{Rc}$ (5)
 M2: $I_{BB} = \frac{V_b - V_{BEon}}{R_b}$ (3)
- Claramente de (4) se tiene que si se cumple b) también se cumple d)
- Sustituyendo valores en (2) y (3) vemos que se verifican las condiciones a) y b)
 $I_{BA} = 0,01mA$ $I_{BB} = (10/3) \mu A$
- Sustituyendo estos valores (1) se tiene: $I_{Rc} = 2/3 mA$
- Sustituyendo valores en (5) se tiene $V_o = 1V$
- Y finalmente de (4) vemos que la condición d) se verifica. $V_{CEA} = V_{CEB} = V_o > V_{CEsat}$

Así pues, los cálculos confirman la suposición realizada, ambos transistores trabajan en su región activa; por tanto el valor de V_o resulta ser $V_o = 1V$. Por lo que respecta al consumo del circuito, $P_{V_{cc}} = V_{CC} \times I_{Rc}$, sustituyendo valores se obtiene $P_{V_{cc}} = (10/3)mW$.
 Nótese que para los valores de tensión de entrada dados, el circuito no funciona como puerta lógica, por lo que ni los valores de entrada ni el de salida pueden ser interpretados como valores lógicos.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

A continuación analizamos el circuito NOR NMOS, *Figura 2(b)*. En la *Figura 2.2* se reproduce el esquema del circuito al que se han añadido las variables necesarias para analizarlo y su polaridad.

Como ya se ha mencionado en el apartado a), el transistor M_1 siempre conduce, $V_{GS1} = 0 \geq V_{TM1}$ y $I_{D1} \neq 0$. Por su parte del circuito es claro que $V_{GSA} = V_a$ y $V_{GSB} = V_b$; y dado el valor de éstas ($V_a = V_b = 3V > V_{TMA} = V_{TMB}$) cabe esperar que ambos transistores (M_A y M_B) conduzcan; además el circuito también fuerza la relación $V_O = V_{DSA} = V_{DSB}$, lo que unido al hecho de que todos los parámetros que caracterizan a M_A y M_B sean idénticos, fuerza a que se cumpla también la relación $I_{DA} = I_{DB}$. Por otra parte, las corrientes que circulan por estos transistores están ligadas además por la relación que establece el nudo **O**, $I_{Dt} = I_{DA} + I_{DB}$, que dada la simetría del circuito antes destacada lleva a que $I_{Dt} = 2I_{DA}$.

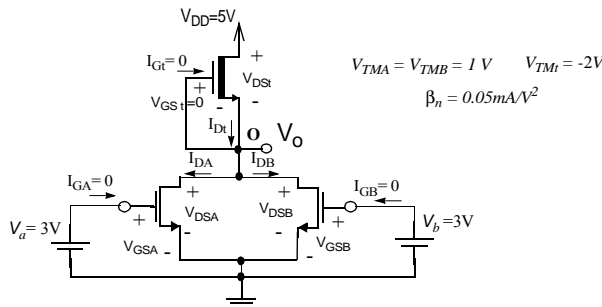


Figura 2.2

Supondremos que el circuito funciona como puerta NOR, en cuyo caso 3V puede ser considerado 1 lógico a la entrada y por tanto la salida ha de ser un 0 lógico, de modo que supondremos que tanto M_A como M_B conducen en su región óhmica, mientras que M_1 lo hace en la de saturación.

Si M_1 conduce en saturación se ha de verificar que $V_{DS1} > -V_{TM1}$, y dado que del circuito es claro que $V_{DS1} = V_{DD} - V_O$, se tendrá como condición de saturación para M_1 que $V_O \leq V_{DD} + V_{TM1}$. Sustituyendo valores numéricos se tiene finalmente $V_O \leq 3V$. En caso contrario M_1 trabajará en su región óhmica.

Si tanto M_A como M_B conducen en óhmica, para ambos se ha de verificar que $V_{DS} \leq V_{GS} - V_T$, para sus respectivas tensiones puerta-fuente y drenador-fuente, y dado que en el circuito $V_O = V_{DSA} = V_{DSB}$, esta condición se expresa como $V_O \leq 2V$. En caso contrario los transistores trabajan en saturación.

Reuniendo ambas condiciones tenemos que

M_1 saturación - M_A y M_B óhmica $\rightarrow V_O \leq 2$

Verificaremos esta condición tras calcular V_O a partir de la relación que impone el nudo **O** del circuito, que bajo esta hipótesis vamos escribir como $I_{Dt(sat)} = 2I_{DA(ohm)}$, para recalcar que las corrientes a las que se hace referencia son las de saturación y óhmica en los respectivos transistores.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

Así, dado que se tiene que $I_{Dt(sat)} = 2I_{DA(ohm)}$ $V_{GS1} = 0$ $V_{DS1} = V_{DD} - V_O$
 $V_{GSA} = V_a$ $V_{DSA} = V_O$

$$\frac{\beta_n}{2}(V_{GS1} - V_{TM1})^2 = 2\beta_n \left[(V_{GSA} - V_{TMA})V_{DSA} - \frac{V_{DSA}^2}{2} \right]$$

$$\frac{1}{2}(-V_{TM1})^2 = 2 \left[(V_a - V_{TMA})V_O - \frac{V_O^2}{2} \right]$$

$$V_O^2 - 2(V_a - V_{TMA})V_O + \frac{V_{TM1}^2}{2} = 0$$

Sustituyendo valores numéricos resulta: $V_O^2 - 4V_O + 2 = 0$

De las dos soluciones posibles $V_O = (2 - \sqrt{2})V$ es la correcta, la única que cumple la condición $V_O \leq 2V$

Para el cálculo de la potencia consumida se tiene

$$P_{DD} = V_{DD} \times I_{DD} = V_{DD} \times I_{Dt(sat)}$$

$$I_{Dt(sat)} = \frac{\beta_n}{2}(-V_{TM1})^2 = 100\mu A$$

$P_{DD} = 500\mu W$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

3.- Describe brevemente la estructura física Metal Óxido Semiconductor (MOS), base del transistor MOS de "enriquecimiento" o "acumulación", y su comportamiento en condiciones de reposo y polarización.

Un resumen de la Transparencias 2 del Tema 6 da respuesta a esta pregunta:

Se tienen dos posibilidades a la hora de construir la estructura física Metal Óxido Semiconductor (MOS) de "enriquecimiento o acumulación", según se ilustra en la Figura 3, que dan lugar a su vez a dos tipos distintos de transistores MOS, según se tenga que el material semiconductor que la constituye sea de tipo P (mitad izquierda de las Figura 3) o de tipo N (mitad derecha).

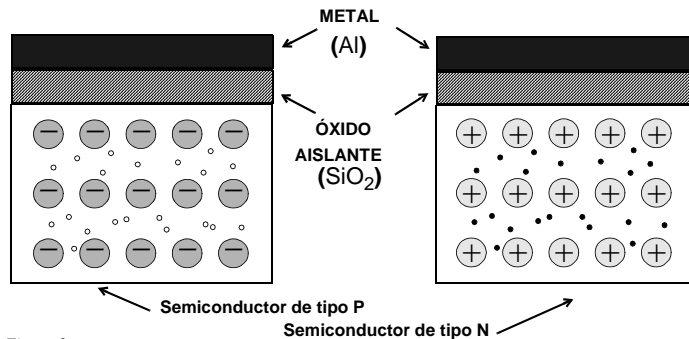


Figura 3

En el estado de equilibrio, no polarización, que corresponde con el presentado en la Figura 3, cada uno de los materiales está en equilibrio. En particular, en el material semiconductor (sea cual sea su tipo N o P) ambos tipos de portadores, (electrones y huecos), se encuentra aleatoriamente distribuidos por todo el material, como trata de ilustrarse en la figura.

Cuando cualquiera de estas estructuras se polariza adecuadamente, aplicando una diferencia de potencial entre las capas de metal y semiconductor, según se muestra en las Figura 3.1 y Figura 3.2 se crea un campo eléctrico E. Dado que el material óxido sirve de aislante e impide el paso de portadores de carga, el campo eléctrico generado actúa sobre los portadores del material semiconductor cambiando su distribución en dicho material. La situación es tal que los portadores mayoritarios son alejados de la interfase óxido-semiconductor, mientras que los portadores minoritarios son atraídos hacia dicha interfase.

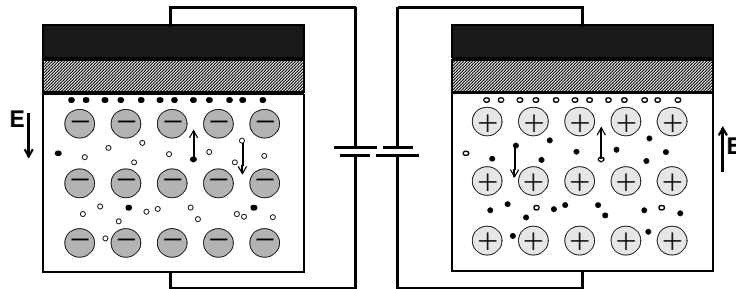


Figura 3.1

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

Si la tensión de polarización es suficientemente elevada, tal que supera un cierto nivel de tensión denominado tensión umbral V_T , el fenómeno resultante es la creación de una región próxima a la interfase óxido-semiconductor caracterizada por un predominio de los portadores minoritarios frente a los mayoritarios, produciéndose de hecho una "inversión" en cuanto al tipo de portadores que son mayoritarios en dicha región. Se dice entonces que se ha inducido un canal. Esta circunstancia, esto es, la formación del canal por acumulación de portadores, es la que justifica la denominación de enriquecimiento o acumulación que adjetiva a esta estructura MOS. Esta situación es la que se ilustra en las Figura 3.2.

Cuando el semiconductor es de tipo P, en el canal que se genera hay predominio de electrones, (en la izquierda de la Figura 3.2) por lo que se le denomina canal N. Cuando el semiconductor es de tipo N, en el canal que se genera hay predominio de huecos por lo que se le denomina entonces canal P, (en la derecha de la Figura 3.2).

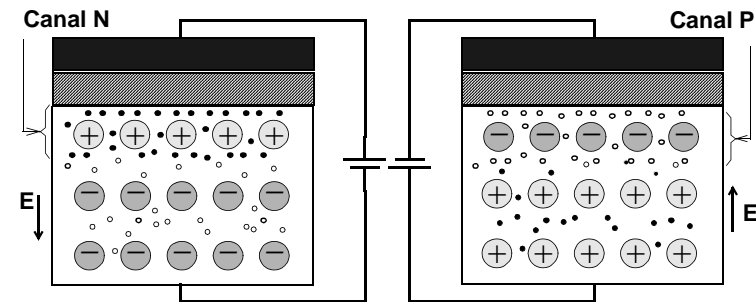


Figura 3.2

Así, mediante este mecanismo, en ambos casos, es posible establecer un camino conductor que comunica los extremos del material semiconductor, cuyas características de conducción están controladas por la tensión de polarización establecida entre el metal y el semiconductor.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

4.- Dibuja y describe el esquema básico de una memoria RAM (memoria de acceso aleatorio) de lectura y escritura (R/W memory). Explica también cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica.

Un resumen de las Transparencias 9, 10 y 14 del Tema 7 dan respuesta a esta pregunta:

En la Figura 4 se muestra un esquema de la organización de una memoria de acceso aleatorio de lectura y escritura (R/W RAM memory).

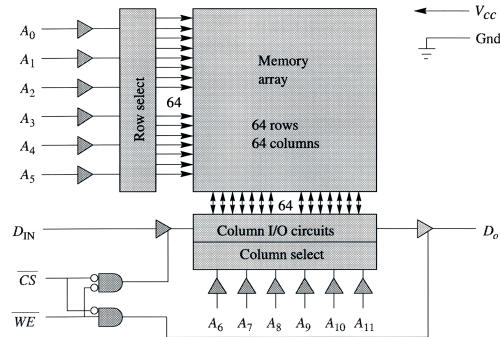


Figura 4

Los elementos básicos de memoria se organizan en forma de **matriz de celdas de memoria** cada una de las cuales puede ser seleccionada individualmente a partir de una línea de **selección de columna y una de fila**, cuyo esquema genérico se ilustra en la Figura 4.1. El conjunto de líneas de selección se obtiene de la decodificación de las líneas de dirección de acceso a memoria, A0 .. A11 en la Figura 4, y que como en ella se ilustra se dividen en dos grupos, para seleccionar filas y columnas respectivamente del la matriz de celdas de memoria. Por otra parte, una **línea** adicional denominada WE indica si el acceso a las celdas de memoria es de **lectura** de la información almacenada, o de modificación de dicha información, esto es de **escritura** de la celda de memoria. El dato a escribir o leer llega a todas las celdas del array por medio de la **línea de dato**, D_{IN} para escritura, D_O para lectura (ver Figura 4).

Esta estructura permite la selección y el acceso de forma independiente a cada una de las celdas de memoria, lo que justifica el nombre de memoria de acceso aleatorio (RAM).

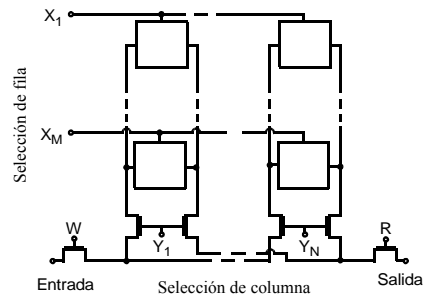


Figura 4.1

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

La **organización y funcionamiento** descritos son **comunes** a las dos categorías de memorias RAM entre las que suele distinguirse ("memorias RAM estáticas" y "memorias RAM dinámicas").

Por otra parte **ambos tipos de memorias son consideradas memorias volátiles**, dado que mantienen la información almacenada, sólo mientras están alimentadas.

La **principal diferencia** entre las memorias RAM estáticas y dinámicas radica en la **estructura y principio de funcionamiento del circuito que se emplea como celda básica de memoria**:

- En el caso de la memoria RAM estática la celda básica de memoria la constituye un **circuito biestable**, como el de la Figura 4.2(a). Dado que cada uno de sus dos estados estables se asocia a cada una de las variables binarias, es **capaz de almacenar un bit de información por tiempo indefinido** siempre que el circuito esté alimentado, y sin circuitería adicional.

- En el caso de la memoria RAM dinámica la celda básica de memoria la constituye un **circuito cuyo elemento de almacenamiento es un condensador**, como el de la Figura 4.2(b), la información es almacenada en términos de la tensión en los terminales de condensador: cuando este está cargado se dice que almacena un uno lógico, y cuando está descargado se dice que almacena un cero. Dada la presencia de corrientes de fuga, el almacenamiento del **uno lógico se degrada** con el tiempo, por lo que en este tipo de memorias **es necesario incluir un procedimiento de refresco del valor almacenado**. Este inconveniente frente a las memorias estáticas es **compensado con la mayor capacidad de integración de las memorias dinámicas debido a la simplicidad de su celda básica de almacenamiento**.

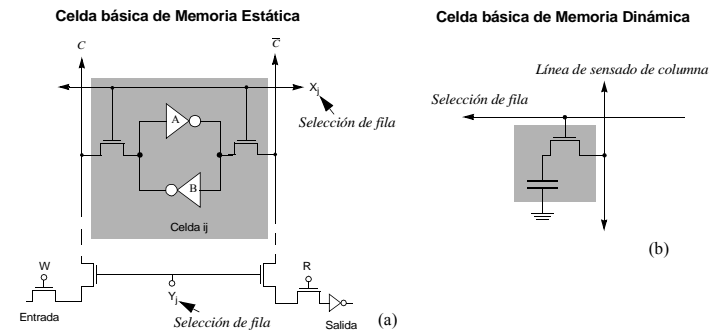


Figura 4.2

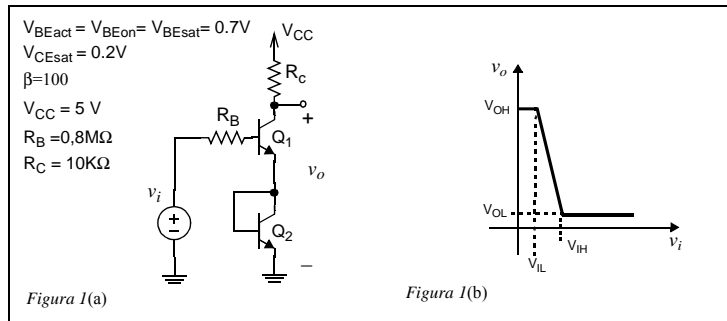


DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.
1º Curso Grupo C.

Examen ordinario. Curso 03/04. Málaga 25-6-2004.

- 1.- Para el inversor de la *Figura 1(a)*, cuya característica de transferencia (curva $v_o(v_i)$) se esboza en la *Figura 1(b)* obtener:
- Sus niveles lógicos y su margen de ruido. Justificar adecuadamente la respuesta.
 - El valor de tensión v_o , la potencia aportada por la fuente V_{CC} y la corriente de base del transistor Q_2 para $v_i = 5V$ y $v_i = 0,5V$.

(4 puntos)

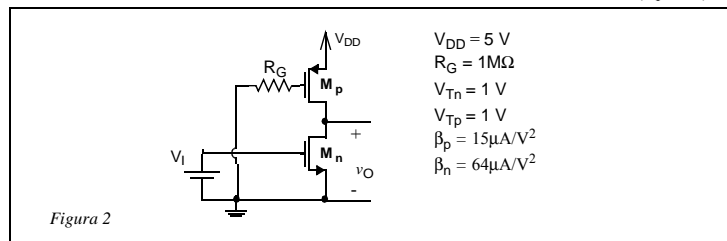


- 2.- Para el circuito inversor de la *Figura 2*. Calcular el valor de v_o y la potencia aportada por la fuente V_{DD} , para:

- $V_i = 0V$
- $V_i = V_{DD}$.

Justificar la respuesta en cada caso verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran ambos transistores.

(3 puntos)



- 3.- Responde brevemente a las siguientes cuestiones:
- ¿Qué es un semiconductor intrínseco? Cita al menos dos ejemplos.
 - ¿Qué es un semiconductor extrínseco? Cita al menos dos ejemplos.
 - Indica cuáles son las principales diferencias que existen, en cuanto a su naturaleza, y en cuanto al mecanismo que la origina, entre la corriente eléctrica que circula a través de un cristal conductor y uno semiconductor. (1 puntos)

- 4.- Responde brevemente a las siguientes cuestiones:

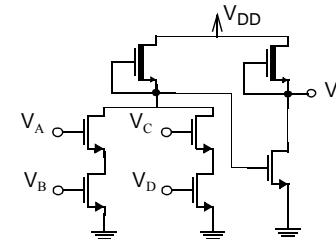


Figura 3

- ¿Que función booleana realiza el circuito NMOS de la *Figura 3*? Justifica la respuesta describiendo brevemente el razonamiento que ha llevado a ella.
- Indica cuáles son las características más destacables de esta familia lógica y sus principales ventajas e inconvenientes si se compara con la familia CMOS. (1 punto)

- 5.- ¿Qué es un transistor MOS de puerta flotante? Describe brevemente su principio de funcionamiento e indica cual es su principal aplicación en el ámbito de las memorias semiconductoras? (1 punto)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 9 de Julio en los tabloneros oficiales del centro.

FORMULARIO:

$I_d \rightarrow$ (diagrama de diodo real) \rightarrow (diagrama de diodo ideal) \rightarrow (diagrama de diodo ideal con polarización) $I_d \geq 0$ si $V_d \geq 0$, $I_d \leq 0$ si $V_d \leq 0$

Transistor BJT:

- si $V_{BE} \leq V_{BEon}$
- si $I_B \geq 0$ y $V_{CE} \geq V_{CEsat}$
- si $I_B \geq 0$ y $\beta I_B \geq I_C$

MOSFET:

- si $V_{GS} \leq V_T$
- si $V_{GS} \geq V_T$ y $V_{DS} \geq V_{GS} - V_T$
- si $V_{GS} \geq V_T$ y $V_{DS} \leq V_{GS} - V_T$

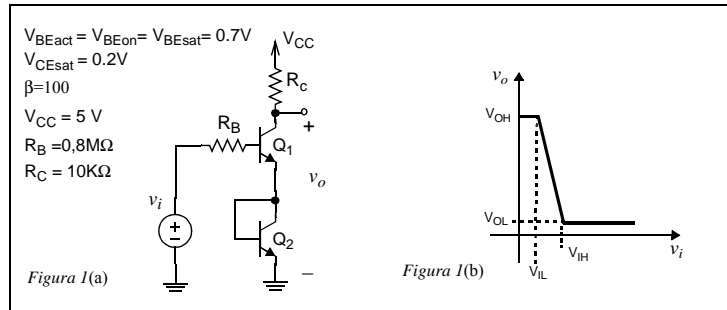
$I_D = \frac{\beta}{2} (V_{GS} - V_T)^2$ (zona activa)

$I_D = \beta \left[(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2} \right]$ (zona lineal)

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

SOLUCIONES.

- 1.- Para el inversor de la *Figura 1(a)*, cuya característica de transferencia (curva v_o-v_i) se esboza en la *Figura 1(b)* obtener:
- Sus niveles lógicos y su margen de ruido. Justificar adecuadamente la respuesta.
 - El valor de tensión v_o , la potencia aportada por la fuente V_{CC} y la corriente de base del transistor Q_2 para $v_i = 5V$ y $v_i = 0,5V$.



a) Como ilustra la *Figura 1(b)*, los niveles lógicos, coinciden los valores de abscisa y ordenada en los puntos que delimitan las fronteras de las diferentes regiones lineales en las que se descompone la curva característica. A partir de éstos es posible calcular los márgenes de ruido para el cero y para el uno, los cuales se definen:

$$\text{Margen de ruido para el cero: } NM_L = V_{IL} - V_{OL}$$

$$\text{Margen de ruido para el uno: } NM_H = V_{OH} - V_{IH}$$

Finalmente, el margen de ruido, NM, queda definido por el mínimo de los valores NM_L y NM_H , esto es, $NM = \min(NM_L \text{ y } NM_H)$.

Así pues, para responder a este apartado es necesario encontrar los valores que delimitan las fronteras de las diferentes regiones lineales. Para ello bastará con analizar sólo dos de las tres regiones que aparecen en la curva; y dado que es conocido el comportamiento del transistor bipolar en conmutación, esto es, en los circuitos que representan funciones booleana, como es el caso del circuito aquí propuesto, las dos situaciones a analizar son:

- El tramo lineal de valor constante $v_o = V_{OH}$, para el que lo habitual es que el transistor Q_1 esté en corte; de modo que el valor de la variable v_i en el límite superior de esta región determina V_{IL} .
- El tramo lineal de valor constante $v_o = V_{OL}$, para el que lo habitual es que el transistor Q_1 esté en saturación; de modo que el valor de la variable v_i en el límite inferior de esta región determina V_{IH} .

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

En la *Figura 1.1* se reproduce el circuito inversor del enunciado incorporando las variables de circuito que serán empleadas en su análisis, así como sus referencias.

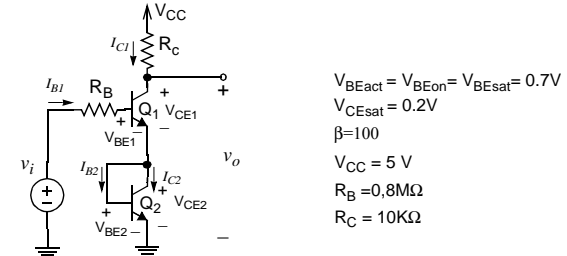


Figura 1.1

Por otra parte, sabemos que, según el esquema de la *Figura 1.1*, el transistor Q_2 , si conduce, lo hará en activa, dado que para él, al tener cortocircuitados sus terminales de base y colector, se cumple siempre que $V_{BE} = V_{CE}$ y por tanto, si conduce se tendrá que $V_{CE} = V_{BEon} > V_{CEsat}$. Además, también de la observación del esquema del circuito se deduce que Q_2 sólo conducirá si lo hace Q_1 , en caso contrario, ambos transistores estarán cortados. Esto es así por la conexión entre los terminales de emisor de Q_1 y colector de Q_2 , que liga a las respectivas corrientes.

Así en el circuito de la *Figura 1.1*, para los dos transistores en conjunto se tendrán las siguientes combinaciones de estados de conducción:

- 1) Q_1 CORTE - Q_2 CORTE
- 2) Q_1 ACTIVA - Q_2 ACTIVA
- 3) Q_1 SATURACIÓN - Q_2 ACTIVA

Es claro que el Caso 1) debe corresponder con la situación S1) descrita más arriba; mientras que para la situación S2) parece claro que el Caso 3) es el correspondiente. A continuación se analizan en detalle estos dos casos para confirmar las correspondientes suposiciones:

S1) y Caso 1) Q_1 CORTE - Q_2 CORTE; por tanto se asume que $I_{B1} = I_{C1} = I_{B2} = I_{C2} = 0$. El circuito resultante se muestra en la *Figura 1.2*:

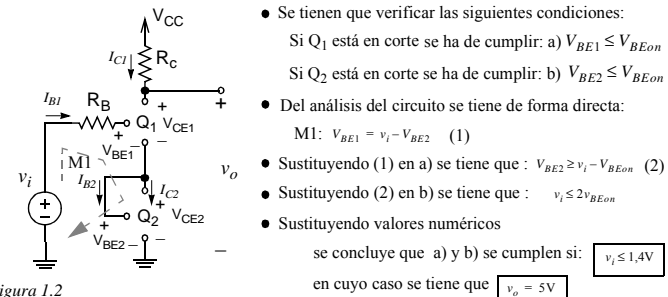


Figura 1.2

- Se tienen que verificar las siguientes condiciones:
Si Q_1 está en corte se ha de cumplir: a) $V_{BE1} \leq V_{BEon}$
Si Q_2 está en corte se ha de cumplir: b) $V_{BE2} \leq V_{BEon}$
- Del análisis del circuito se tiene de forma directa:
M1: $V_{BE1} = v_i - V_{BE2}$ (1)
- Sustituyendo (1) en a) se tiene que: $V_{BE2} \geq v_i - V_{BEon}$ (2)
- Sustituyendo (2) en b) se tiene que: $v_i \leq 2V_{BEon}$
- Sustituyendo valores numéricos
se concluye que a) y b) se cumplen si: $v_i \leq 1,4V$
en cuyo caso se tiene que $v_o = 5V$

Los resultados confirman la suposición realizada es este caso; y se obtienen los valores para los niveles lógicos $V_{IL} = 2V_{BEon} = 1,4V$ y $V_{OH} = V_{CC} = 5V$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

S2) y Caso 3) **Q₁ SATURACIÓN - Q₂ ACTIVA**; por tanto se asume que $V_{BE1} = V_{BEon}$, $V_{BE2} = V_{BEon}$, $V_{CE1} = V_{CEsat}$ e $I_{C2} = \beta I_{B2}$. El circuito resultante se muestra en la Figura 1.3.

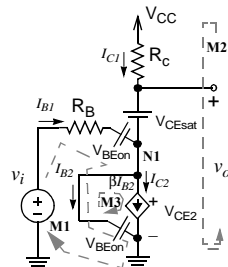


Figura 1.3

- Se tienen que verificar las siguientes condiciones:
 - Si Q₁ está en Saturación se ha de cumplir: a) $I_{B1} \geq 0$
 - b) $\beta I_{B1} \geq I_{C1}$
 - Si Q₂ está en Activa se ha de cumplir: c) $I_{B2} \geq 0$
 - d) $V_{CE2} \geq V_{CEsat}$
- Del análisis del circuito se tiene:
 - N1: $I_{B1} + I_{C1} = (\beta + 1)I_{B2}$ (1)
 - M1: $I_{B1} = \frac{v_i - 2V_{BEon}}{R_B}$ (2)
 - M2: $I_{C1} = \frac{V_{CC} - V_{CEsat} - V_{CE2}}{R_C}$ (3)
 - M3: $V_{CE2} = V_{BEon}$ (4)

- Sustituyendo (2) en a) se tiene que : $v_i \geq 2V_{BEon}$ (5)
- Sustituyendo (4) en (3) y luego ésta junto con (2) en b) se tiene que :

$$\beta \frac{v_i - 2V_{BEon}}{R_B} \geq \frac{V_{CC} - V_{CEsat} - V_{BEon}}{R_C} \Rightarrow v_i \geq 2V_{BEon} + \frac{R_B}{R_C \beta} (V_{CC} - (V_{CEsat} + V_{BEon}))$$
 (6)

- De (1) se tiene que : $I_{B2} = \frac{I_{B1} + I_{C1}}{(\beta + 1)}$
- De (4) se tiene que d) siempre se verifica

• Sustituyendo valores numéricos $\left\{ \begin{matrix} (5) & v_i \geq 1,4V \\ (6) & v_i \geq 4,68V \end{matrix} \right\}$ se concluye que a), b) se cumplen si: $v_i \geq 4,68V$ y dado que de (3) $I_{C1} = 0,41mA > 0$ con esta condición se cumple también c).

Finalmente se tiene que $v_o = V_{CE1} + V_{CE2} = V_{CEsat} + V_{BEon} \rightarrow v_o = 0,9V$

Los resultados confirman la suposición realizada es este caso; y se obtienen los valores para los niveles lógicos $V_{IH} = 2V_{BEon} + \frac{R_B}{R_C \beta} (V_{CC} - (V_{CEsat} + V_{BEon})) = 4,68V$ y $V_{OL} = V_{BEon} + V_{CEsat} = 0,9V$.

Los resultados se resumen en la característica de transferencia reproducida en la Figura 1.4. Sobre ella, además de señalar cada uno de los tramos con el número del caso a partir del cual se han obtenido, se han escrito también las expresiones analíticas obtenidas para cada tramo, así como los valores de los niveles lógicos, lo que sirve, a su vez, para responder al apartado b) del enunciado.

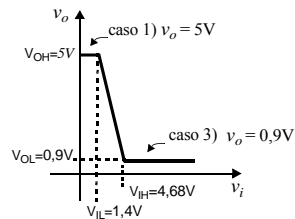


Figura 1.4

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

A partir de éstos se calculan los márgenes de ruido:
 Margen de ruido para el cero: $NM_L = V_{IL} - V_{OL} = 0,5V$
 Margen de ruido para el uno: $NM_H = V_{OH} - V_{IH} = 0,32V$

Finalmente, el margen de ruido, definido como el mínimo de los valores NM_L y NM_H , a la vista de anteriores datos resulta ser 0,32V.

b) Para responder a las cuestiones que se plantean en este apartado sólo hay que revisar parte del trabajo ya hecho:

Para el cálculo de v_o basta con mirar la curva característica de la Figura 1.4:

- Para $v_i = 5V$ se tiene que, dado que en este caso $v_i > V_{IH}$, la salida del inversor será el valor V_{OL} , esto es $v_o = 0,9V$.
- Para $v_i = 0,5V$ se tiene que, dado que en este caso $v_i < V_{IL}$, la salida del inversor será el valor V_{OH} , esto es $v_o = 5V$.

La potencia aportada por la fuente V_{CC} se evalúa a partir de la expresión $P_{CC} = V_{CC} \cdot I_{CC}$ donde I_{CC} es la corriente aportada por la fuente V_{CC} , que en este circuito se identifica siempre con la corriente de colector de Q₁ (I_{C1}), cuyo valor depende del caso considerado, según el valor de v_i , de entre los contemplados en el apartado a) de esta pregunta.

- Para $v_i = 5V$ el circuito se encuentra en el caso 3) (ver Figura 1.3). Del análisis allí realizado se obtuvo $I_{C1} = 0,41mA$; por lo que finalmente se tiene $P_{CC} = 5V \times 0,41mA = 2,05mW$.

- Para $v_i = 0,5V$ el circuito se encuentra en el caso 1) (ver Figura 1.2). Del análisis allí realizado se obtiene que $I_{C1} = 0$, por lo que la potencia a portada en este caso es nula $P_{CC} = 0W$.

Por lo que respecta a la corriente de base de Q₂, su valor se puede calcular revisando también los análisis previos realizados en los diferentes casos contemplados en el apartado a) de esta pregunta.

- Para $v_i = 5V$ el circuito se encuentra en el caso 3) (ver Figura 1.3) como ya se ha indicado. En ese mismo análisis se obtuvo $I_{B2} = \frac{I_{B1} + I_{C1}}{(\beta + 1)}$. Aquí el valor de I_{C1} es ya conocido; falta calcular el valor

de I_{B1} , que puede ser calculado a partir de la expresión (2) del caso 3), que resulta $I_{B1} = \frac{v_i - 2V_{BEon}}{R_B}$.

Sustituyendo valores se obtiene $I_{B1} = 4,5\mu A$. Finalmente llegamos a que $I_{B2} = 4,1\mu A$.

- Para $v_i = 0,5V$ el circuito se encuentra en el caso 1) (ver Figura 1.2). Del análisis allí realizado se tiene que ambos transistores están en corte, por lo que en este caso $I_{B2} = 0$.

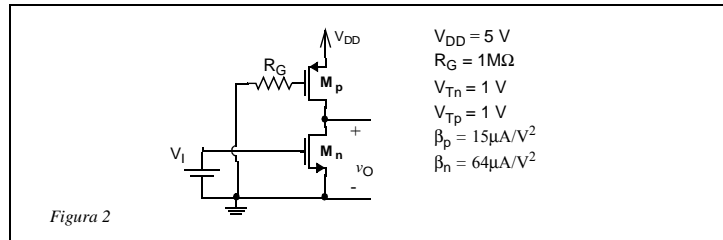
Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

2.- Para el circuito inversor de la *Figura 2*, Calcular el valor de v_o y la potencia aportada por la fuente V_{DD} , para:

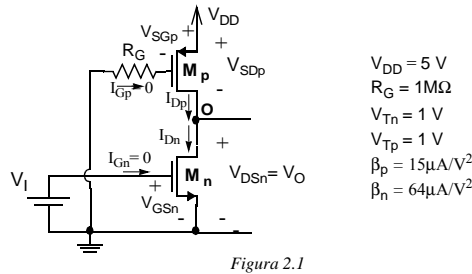
a) $V_i = 0V$

b) $V_i = V_{DD}$.

Justificar la respuesta en cada caso verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran ambos transistores.



En primer lugar resulta conveniente poner nombre a las variables del circuito sobre las que se va a razonar, lo haremos según ilustra la siguiente *Figura 2.1*:



El esquema del circuito inversor muestra que está formado por dos tipos de transistores MOS de enriquecimiento, uno de ellos de tipo PMOS (Mp) y el otro NMOS (Mn), y que están conectados de forma que siempre se ha de cumplir que su corriente de drenador ha de ser la misma, ($I_{Dn} = I_{Dp}$ Ley de Kirchhoff de corrientes para el nudo O). Por otra parte también muestra que la puerta del transistor PMOS está conectada a tierra a través de la resistencia R_G pero como la corriente que circula ha a través de ella es nula (como ocurre en todo transistor MOS), en la práctica es como si esta resistencia no estuviera, y podemos considerar que el terminal de puerta del transistor PMOS esta conectado a tierra.

Así del circuito se desprende que $V_{SGp} = 5V > V_{Tp}$ (1), por lo que el transistor PMOS siempre ha de conducir.

Conducirá en saturación siempre que se cumpla $V_{SDp} \geq V_{SGp} - V_{Tp}$ (2).

Dado que, según el esquema del circuito, se tiene que $V_{SDp} = V_{DD} - V_O$ (3), sustituyendo en (2), las expresiones (1) y (3) se obtiene como condición de saturación $V_O \leq V_{Tp}$, y sustituyendo los valores numéricos, $V_O \leq 1V$.

Por otra parte conducirá en su región óhmica en caso contrario, esto es para $V_O \geq 1V$.

El razonamiento seguido hasta ahora es independiente del valor de la variable V_i , por lo que resulta válido para resolver ambos apartados del enunciado.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

a) Consideremos a continuación la situación que plantea el apartado a)

En este caso se tiene $V_i = 0V$.

En esta situación del circuito se desprende que $V_{GSn} = 0V < V_{Tn}$ (4), por lo que el transistor NMOS estará cortado, esto es $I_{Dn} = 0V$. Por lo tanto el transistor PMOS ha de conducir con corriente nula.

Es claro que en estas circunstancias el transistor PMOS no puede conducir en saturación. Si suponemos que M_p conduce en saturación se ha de cumplir que $I_{Dp(sat)} = I_{Dn} = 0 = \frac{\beta}{2}(V_{SGp} - V_{Tp})^2$, lo que resulta imposible dados los valores de $V_{SGp} = 5V$ y $V_{Tp} = 1V$. Por tanto M_p ha de conducir en su región óhmica, por lo que se tiene

$$I_{Dp(ohm)} = I_{Dn} = 0 = \beta_p \left[(V_{SGp} - V_{Tp})V_{SDp} - \frac{V_{SDp}^2}{2} \right]$$

$$0 = \beta_p \left[4(5 - V_O) - \frac{(5 - V_O)^2}{2} \right]$$

Se tienen dos soluciones $\begin{cases} V_O = 5V \\ V_O = -3V \end{cases}$ y dado que la condición de óhmica para Mp supone que $V_O \geq 1V$

la solución buscada es $V_O = 5V$, como además la corriente suministrada por la fuente es nula,

también lo es la potencia aportada por la fuente.

b) Consideremos a continuación la situación que plantea el apartado b)

En este caso se tiene $V_i = 5V$.

En esta situación del circuito se desprende que $V_{GSn} = 5V > V_{Tn}$ (5), por lo que el transistor NMOS tendrá que conducir.

Mn conducirá en saturación siempre que se cumpla $V_{DSn} \geq V_{GSn} - V_{Tn}$ (6).

Dado que, según el esquema del circuito, se tiene que $V_{DSn} = V_O$ (7), sustituyendo en (6), las expresiones (5) y (7) se obtiene como condición de saturación $V_O \geq V_{DD} - V_{Tn}$ (8), y sustituyendo los valores numéricos, $V_O \geq 4V$.

Por otra parte Mn conducirá en su región óhmica en caso contrario, esto es para $V_O \leq 4V$

En resumen la situación es que tanto M_p como M_n conducen y se tienen cuatro posibilidades:

- | | | |
|---------------------------------------|---------------------------|---------------------------------|
| 1) M_p saturación- M_n saturación | $V_O \leq 1$ $V_O \geq 4$ | \rightarrow Imposible |
| 2) M_p saturación- M_n óhmica | $V_O \leq 1$ $V_O \leq 4$ | $\rightarrow V_O \leq 1$ |
| 3) M_p óhmica - M_n saturación | $V_O \geq 1$ $V_O \geq 4$ | $\rightarrow V_O \geq 4$ |
| 4) M_p óhmica- M_n óhmica | $V_O \geq 1$ $V_O \leq 4$ | $\rightarrow 1 \leq V_O \leq 4$ |

Dado que el enunciado indica que el circuito corresponde a un inversor, y que en este apartado estamos considerando que la entrada es un nivel alto, $V_i = 5V$, cabe pensar que la salida V_O correspondera a un nivel lógico bajo, y por tanto un valor de tensión pequeño. Como se tiene que $V_{DSn} = V_O$, un valor pequeño solo será posible si Mn trabaja en suregión óhmica. Por otra parte de las dos situaciones posibles, etiquetadas como 2) y 4), tomamos en consideración en primer lugar el caso 2), puesto que es el que contempla un valor más pequeño para V_O . En el caso de resultar fallido este intento, se consideraría el caso 4), y finalmente el caso 3) si éste también lo fuera.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

Sea pues la situación 2) **M_p saturación - M_n óhmica**

Dado que se tiene que $I_{Dn(ohm)} = I_{Dp(sat)}$ $V_{SGp} = V_{DD}$ $V_{SDp} = V_{DD} - V_O$
 $V_{GSn} = V_i = V_{DD}$ $V_{DSn} = V_O$

$$\beta_n \left[(V_{GSn} - V_{Tn}) V_{DSn} - \frac{V_{DSn}^2}{2} \right] = \frac{\beta_p}{2} (V_{SGp} - V_{Tp})^2$$

$$\beta_n \left[(V_{DD} - V_{Tn}) V_O - \frac{V_O^2}{2} \right] = \frac{\beta_p}{2} (V_{DD} - V_{Tp})^2$$

$$V_O^2 - 2(V_{DD} - V_{Tn}) V_O + \frac{\beta_p}{\beta_n} (V_{DD} - V_{Tp})^2 = 0$$

Sustituyendo valores numéricos resulta: $V_O^2 - 8V_O + 3,75 = 0$

De las dos soluciones posibles sólo $V_O = 0,5V$ es correcta, dado que es la única que cumple la condición 2) $V_O \leq 1$

Para el cálculo de la potencia consumida se tiene

$$P_{V_{DD}} = V_{DD} \cdot I_{Dp(sat)}$$

$$I_{Dp(sat)} = \frac{\beta_p}{2} (V_{DD} - V_{Tp})^2 = 120 \mu A$$

$$P_{V_{DD}} = 600 \mu W$$

Hemos encontrado la solución correcta, y por tanto la solución válida del examen termina aquí. Sin embargo, a fin de completar la discusión que sobre el problema, y para que sirva al alumno como ejemplo, a continuación vamos a verificar que la situación 4) y 3) no son posibles.

Sea pues la situación 4) **M_p óhmica - M_n óhmica**

Dado que se tiene que $I_{Dn(ohm)} = I_{Dp(ohm)}$ $V_{SGp} = V_{DD}$ $V_{SDp} = V_{DD} - V_O$
 $V_{GSn} = V_i = V_{DD}$ $V_{DSn} = V_O$

$$\beta_n \left[(V_{GSn} - V_{Tn}) V_{DSn} - \frac{V_{DSn}^2}{2} \right] = \beta_p \left[(V_{SGp} - V_{Tp}) V_{SDp} - \frac{V_{SDp}^2}{2} \right]$$

$$\beta_n \left[(V_{DD} - V_{Tn}) V_O - \frac{V_O^2}{2} \right] = \beta_p \left[(V_{DD} - V_{Tp})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right]$$

$$V_O^2 - 2 \left(\frac{V_{DD} - (V_{Tn} + \frac{\beta_p}{\beta_n} V_{Tp})}{1 - \frac{\beta_p}{\beta_n}} \right) V_O + \left(\frac{V_{DD}^2 - 2V_{Tp} V_{DD}}{\frac{\beta_n}{\beta_p} - 1} \right) = 0$$

Sustituyendo valores numéricos resulta la ecuación, $V_O^2 - 9,84V_O + 4,59 = 0$

donde los valores numéricos están aproximados hasta el segundo decimal:

De las dos soluciones $V_O = 9,35V$ ninguna verifica la condición de 4) $1 \leq V_O \leq 4$
 $V_O = 0,49V$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

Finalmente para la situación 3) **M_p óhmica - M_n saturación**

Dado que se tiene que $I_{Dn(sat)} = I_{Dp(ohm)}$ $V_{SGp} = V_{DD}$ $V_{SDp} = V_{DD} - V_O$
 $V_{GSn} = V_i = V_{DD}$ $V_{DSn} = V_O$

$$\frac{\beta_p}{2} (V_{GSn} - V_{Tn})^2 = \beta_p \left[(V_{SGp} - V_{Tp}) V_{SDp} - \frac{V_{SDp}^2}{2} \right]$$

$$\frac{\beta_n}{2} (V_{DD} - V_{Tn})^2 = \beta_p \left[(V_{DD} - V_{Tp})(V_{DD} - V_O) - \frac{(V_{DD} - V_O)^2}{2} \right]$$

$$V_O^2 - 2V_{Tp} V_O + \frac{\beta_n}{\beta_p} (V_{DD} - V_{Tn})^2 - V_{DD} (V_{DD} + 2V_{Tp}) = 0$$

Sustituyendo valores numéricos resulta la ecuación, $V_O^2 - 2V_O + 17,3 = 0$

donde los valores numéricos están aproximados hasta el segundo decimal:

Las dos soluciones resultan ser complejas por lo que ninguna verifica la condición de 3) $V_O \geq 4$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

3.- Responde brevemente a las siguientes cuestiones:

- a) ¿Qué es un semiconductor intrínseco? Cita al menos dos ejemplos.
- b) ¿Qué es un semiconductor extrínseco? Cita al menos dos ejemplos.
- c) Indica cuáles son las principales diferencias que existen, en cuanto a su naturaleza, y en cuanto al mecanismo que la origina, entre la corriente eléctrica que circula a través de un cristal conductor y uno semiconductor.

a) Recibe el nombre de **semiconductor intrínseco** aquel en el que se verifica que la **concentración de portadores libres electrones, n**, es igual a la **concentración de huecos, p**. Dicha concentración recibe el nombre de concentración intrínseca n_i .

Si se trata de un cristal semiconductor "puro", esto es, formado por elementos de una única especie química, ambos tipos de portadores provienen de los procesos de generación-recombinación de pares electrón-hueco. A una temperatura dada ambos procesos se equilibran de modo que las concentraciones de ambos tipos de portadores se igualan.

Si se trata de un cristal semiconductor con impurezas, esto es contaminado con átomos de otras especies químicas, a los portadores cuyo origen son los fenómenos de generación-recombinación, se añaden aquellos que provienen de las impurezas del cristal, huecos en el caso de las impurezas aceptoras, y electrones en el de las impurezas donadoras. Si la concentración de ambos tipos de impurezas es la misma, se tiene también que las concentraciones de ambos tipos de portadores serán aproximadamente las mismas, por lo que a este cristal semiconductor también se le considera como intrínseco.

Los **ejemplos** más conocidos son los de los **cristales puros de silicio, germanio y arseniuro de galio**.

b) Recibe el nombre de **semiconductor extrínseco** aquel en el que la **concentración de portadores libres electrones, n**, difiere apreciablemente de la **concentración de huecos, p**.

Si existe una mayoría de electrones libres, se dice que dicho semiconductor extrínseco es de tipo **N**; si por el contrario existe una mayoría de huecos se dice que dicho semiconductor es de tipo **P**.

En los semiconductores extrínsecos el exceso de portadores se consigue aumentando artificialmente el número de átomos de impurezas que favorezcan la formación del tipo concreto de semiconductor deseado; donadoras en el caso de los electrones y por tanto de los semiconductores de tipo **N**; y aceptoras en el caso de los huecos y por tanto de los semiconductores de tipo **P**.

Los **ejemplos** más conocidos son los del cristal **silicio dopado con átomos donadores como el fósforo**, para generar un **semiconductor extrínseco de tipo N**; y el del cristal **silicio dopado con átomos aceptores como el boro**, para generar un **semiconductor extrínseco de tipo P**.

c) Las **corrientes eléctricas** que aparecen en un **conductor** son básicamente **corrientes de arrastre de electrones**. Esto es, son producidas por la acción de un campo eléctrico sobre el único tipo de portadores de carga libres en un conductor, que son los electrones.

En un semiconductor pueden aparecer diversos tipos de corrientes eléctricas. Según el mecanismo que las origina se distingue entre **corrientes de arraste y corrientes de difusión**.

El origen de las primeras es el movimiento de portadores debido a la acción de un campo eléctrico, como en el caso de los cristales conductores. Las corrientes de difusión son debidas al movimiento neto de portadores de carga consecuencia del movimiento aleatorio y la diferencia de concentración de éstas en el cristal, esto es, debidas al fenómeno de difusión de partículas, en este caso cargadas.

Además, como en los semiconductores es posible la presencia de dos tipos diferentes de portadores, cabe distinguir a su vez entre dos tipos de corrientes tanto de arraste como de difusión; a saber **corriente de arraste de huecos y corriente de arraste de electrones, corriente de difusión de huecos y corriente de difusión de electrones**.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

4.- Responde brevemente a las siguientes cuestiones:

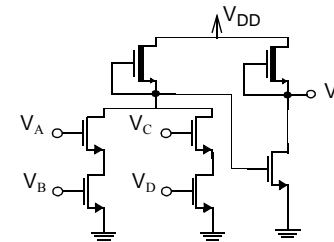


Figura 3

- a) ¿Que función booleana realiza el circuito NMOS de la Figura 3? Justifica la respuesta describiendo el razonamiento que ha llevado a ella.
- b) Indica además cuáles son las características más destacables de esta familia lógica y sus principales ventajas e inconvenientes si se compara con la familia CMOS.

a) Llamemos $F(A,B,C,D)$ a la función booleana que realiza el circuito de la Figura 3. Observando este circuito con más detalle se aprecia que en él **cabe distinguir claramente dos subcircuitos que realizan funciones booleanas más básicas**, $F_1(A,B,C,D)$ y $F_2(I)$ conectadas en cascada, esto es, la salida de una es la entrada de la siguiente y por tanto $F(A,B,C,D) = F_2(F_1(A,B,C,D))$. En la figura Figura 3.1 se muestran separadas ambas, para una mayor claridad. En ella se ha dado nombre a cada uno de los transistores para poder referirse a ellos en lo que sigue.

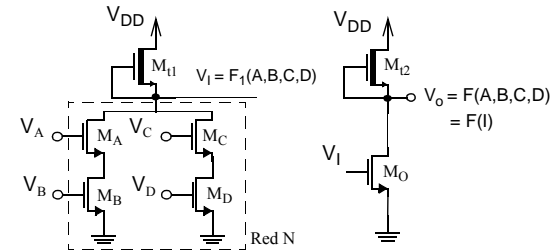


Figura 3.1

La **segunda etapa**, formada por los transistores M_{12} y M_{10} , proporciona la salida, y es un **inversor NMOS**, $F_2(I) = INV(I)$ y su funcionamiento como circuito es conocido.

La **primera etapa es una función booleana NMOS**, que según se ha estudiado tiene la forma $f(A, B, C, D)$ donde $f(A, B, C, D)$ es la función que realiza la red de transistores NMOS de enriquecimiento, (Red N en la Figura 3.1).

Por tanto $F_1(A,B,C,D) = \overline{f(A, B, C, D)}$ y como $F(A,B,C,D) = F_2(F_1(A,B,C,D)) = INV(F_1(A,B,C,D))$ se **tiene que $F(A,B,C,D) = f(A, B, C, D)$** .

Así, para encontrar la función que realiza este circuito, **basta obtener la función que realiza la Red N**. Según lo estudiado, en esta red **la operación OR se hace corresponder a una asociación en paralelo de elementos**, mientras que **la operación AND se hace corresponder a una asociación en serie**. Por tanto observando la Red N de la Figura 3.1, vemos que los transistores M_A y M_B están conectados en serie, luego ambos realizan la operación $A \cdot B$, del mismo modo que lo están los transistores M_C y M_D , los cuales realizan la operación $C \cdot D$. A su vez estas dos asociaciones de transistores lo está en paralelo, lo que supone la función OR. De todo ello se deduce que $F(A,B,C,D) = f(A, B, C, D) = AB + CD$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

b) Las puertas y funciones lógicas implementadas con transistores NMOS ocupan muy poca área, lo que las hace ideales para implementar circuitos muy grandes en un chip. Su consumo de potencia en condiciones estáticas es pequeño; resultando más importante cuando hay transiciones en las entradas, y estas lo hacen a mayor frecuencia, esto es, hay consumo de potencia dinámica. Por esta razón el consumo de potencia depende de la frecuencia de trabajo. El retardo de propagación es pequeño; y el máximo retardo tolerable en una implementación concreta determina el fan-out, dado que cuantas más puertas se conectan a la salida de una dada mayor el retardo.

Las puertas y funciones lógicas implementadas con transistores CMOS ocupan más área que las realizadas con la familia NMOS, lo que resulta una desventaja frente a estas. Sin embargo el consumo de potencia en condiciones estáticas para la familia CMOS es nulo, consumiendo potencia sólo cuando hay transiciones en las entradas, esto es, como en el caso de la familia NMOS, hay consumo de potencia dinámica. Por esta razón el consumo de potencia depende de la frecuencia de trabajo. Por lo que respecta al fan-out, en la familia CMOS ocurre igual que en la NMOS y viene determinado, para una implementación dada, por los requerimientos en cuanto a velocidad de operación, ya que la respuesta es más lenta conforme conectamos más y más puertas a una dada.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 03-04.

5.- ¿Qué es un transistor MOS de puerta flotante? Describe brevemente su principio de funcionamiento e indica cual es su principal aplicación en el ámbito de las memorias semiconductoras?

Un transistor MOS de puerta flotante es un transistor MOS modificado de manera que se añade una segunda puerta, es decir un trozo de conductor dentro del aislante que separa la primera puerta del resto del transistor. De ahí el nombre de puerta flotante. La Figura 4 ilustra la situación. El objeto es poder alterar por medios eléctricos el valor de la tensión umbral del transistor, a fin de disponer de un dispositivo MOS cuya presencia en un circuito pueda ser anulada y/o recuperada. Su principal aplicación en el ámbito de las memoria semiconductoras está relacionada con la idea incorporar programabilidad a las memorias ROM diseñadas con tecnología CMOS. Su papel es fundamental en los dispositivos denominados EPROM y EEPROM, esto es, memorias ROM borrables y reprogramables.

El principio de funcionamiento del transistor MOS de puerta flotante, ilustrado también en la Figura 4 es el siguiente:

-) Para eliminar el transistor, (dispositivo programado) se introducen cargas dentro de la puerta flotante, de forma que se crea un campo eléctrico que dificulta que los electrones se acumulen para formar el canal. El resultado es que la tensión umbral de este transistor con la puerta cargada es muy grande, y el transistor estará normalmente en corte, por tanto será como si no estuviera (ver parte inferior de la figura).
-) Para recuperar el dispositivo basta con eliminar las cargas introducidas en la puerta flotante, con lo que la tensión umbral volvera a valores normales que permitan su paso a conducción cuando sea necesario (situación mostrada en la parte central de la figura.)

Para realizar estos dispositivos se dispone de diferentes tecnologías: FAMOS, FLOTOX y FLASH, las cuales se diferencian principalmente en el modo de realizar las operaciones de programación y desprogramación antes mencionadas.

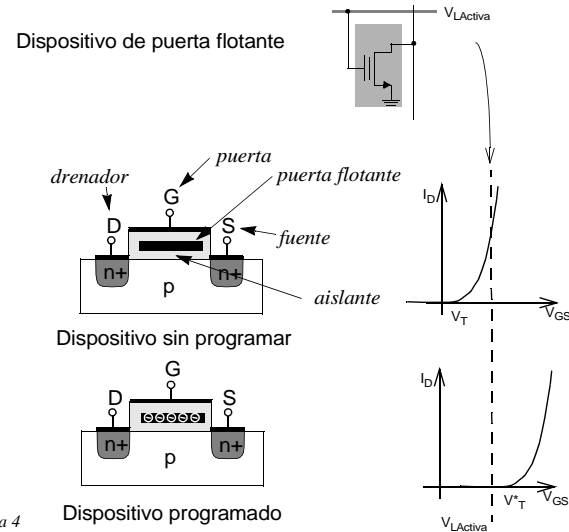


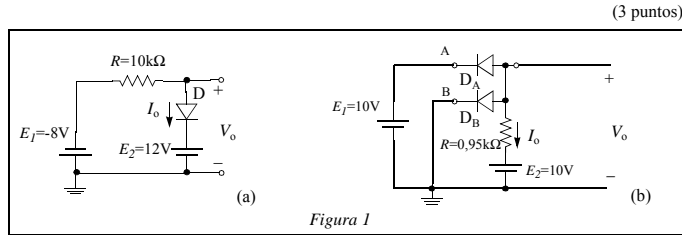
Figura 4



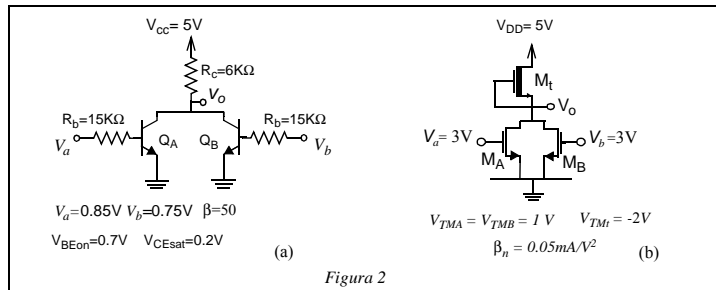
DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.

1º Curso Grupo C.
Examen extraordinario. Curso 03/04. Málaga 25-9-2004

1.- Determinar la tensión de salida V_o , y la corriente I_o , en cada uno de los circuitos electrónicos que se muestran en la *Figura 1*. Justificar la respuesta en cada caso verificando el estado de los diodos. Considerar para los diodos el modelo linealizado ($V_\gamma = 0.7V$, $R_D = 50\Omega$).

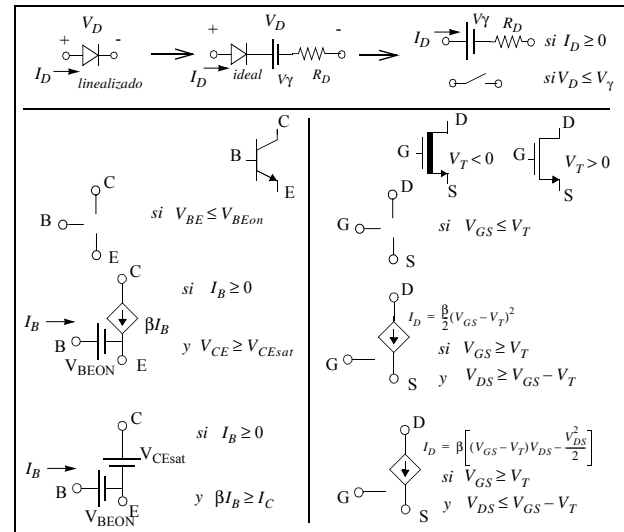


2.- Los circuitos de la *Figura 2* corresponden a dos puertas lógicas:
a) Indicar qué tipo de puertas son y a qué familia lógica pertenece cada una de ellas. Describir brevemente su funcionamiento de forma cualitativa y en términos del estado de los transistores que las constituyen.
b) Calcular la tensión a la salida V_o , y el consumo, de cada una de ellas cuando sus entradas V_a y V_b toman los valores aparecen en la *Figura 2*. Justificar la respuesta en cada caso, verificando la zona de trabajo de los transistores.



3.- Describe brevemente la estructura física Metal Óxido Semiconductor (MOS), base del transistor MOS de “enriquecimiento” o “acumulación”, y su comportamiento en condiciones de reposo y polarización. (1,5 puntos)
4.- Dibuja y describe el esquema básico de una memoria RAM (memoria de acceso aleatorio) de lectura y escritura (R/W memory). Explica también cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica. (1,5 puntos)

FORMULARIO:

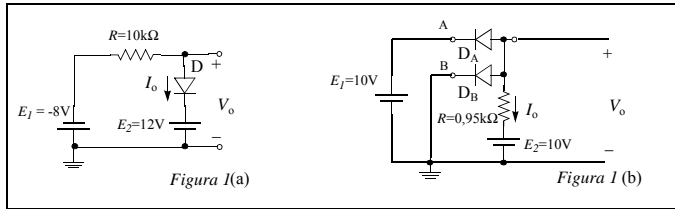


Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 5 de Octubre en los tablones oficiales del centro.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

SOLUCIONES

1.- Determinar la tensión de salida V_o , y la corriente I_o , en cada uno de los circuitos electrónicos que se muestran en la *Figura 1*. Justificar la respuesta en cada caso verificando el estado de los diodos. Considerar para los diodos el modelo linealizado ($V_\gamma = 0.7V$, $R_D = 50\Omega$).



a) En la *Figura 1.1* se reproduce el circuito de la *Figura 1(a)* al que se han añadido las variables tensión y corriente del diodo (V_D e I_D respectivamente) y su polaridad.

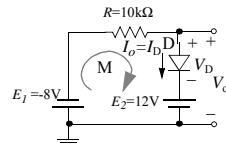


Figura 1.1

Del análisis de este circuito es posible escribir directamente las siguientes expresiones para las incógnitas del problema que son válidas independientemente del estado de conducción del diodo D.

$$I_o = I_D = \frac{-E_1 - (V_D + E_2)}{R} \quad (1)$$

$$V_o = -E_1 - R I_D \quad (2)$$

$$V_o = V_D + E_2 \quad (3)$$

Sin embargo, para poder calcular los valores de I_o y V_o , si es necesario determinar el estado de conducción del diodo. Para ello establecemos una hipótesis sobre su estado, sustituimos el diodo por el modelo correspondiente y verificamos que se cumplen las condiciones de validez de dicha hipótesis. Así, supongamos en primer lugar que el diodo D conduce. En ese caso, sustituyendo el diodo según se indica en el formulario proporcionado junto al enunciado del examen, se tendrá el esquema de la *Figura 1.2*, que será válido siempre que se cumpla $I_D \geq 0$. Nótese que en este modelo $V_D = V_\gamma + R_D I_D$ (4).

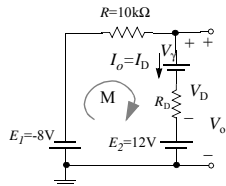


Figura 1.2

- De la malla M se puede calcular directamente el valor de I_D . Y se tiene que $I_D = \frac{-(V_\gamma + E_1 + E_2)}{R + R_D}$ (5)
- Nótese que (5) se obtiene de (1) sustituyendo (4) y despejando I_D
- Sustituyendo valores se tiene $I_D = \frac{-(0.7 - 8 + 12)}{10k + 0.05k} < 0$
- Lo que contradice la suposición de que D conduce.

Por tanto el diodo D debe estar cortado, y según el modelo se tendrá que $I_D = 0$ y se ha de cumplir que $V_D < V_\gamma$. Verifiquémoslo.

- En este caso de la ecuación (2) se sigue que $V_o = -E_1 = 8V$
- Y de la ecuación (3) despejando V_D y sustituyendo el valor de V_o que $V_D = -E_1 - E_2 = -4V < V_\gamma$. Lo que confirma que D está cortado.
- Finalmente, dado que $I_o = I_D$, el valor de la intensidad pedido es nulo, mientras que $V_o = 8V$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

b) En la *Figura 1.3* se reproduce el circuito de la *Figura 1(b)* al que se han añadido las variables tensión y corriente de los diodos (V_{DA} , V_{DB} , I_{DA} e I_{DB} respectivamente) y su polaridad.

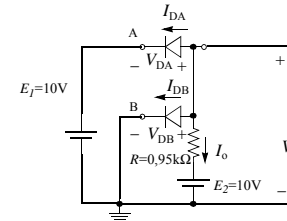


Figura 1.3

De la distribución de fuentes de tensión respecto de los diodos cabe suponer que el diodo D_A estará en corte mientras que el diodo D_B estará en conducción.

Nótese que el terminal negativo de D_A está conectado a una fuente de tensión de 10V, y que su terminal positivo nunca podrá superar este valor, dado que la fuente de tensión más próxima a este terminal es también una fuente de 10V, a la que se conecta a través de una resistencia, por lo que es muy probable que esté cortado.

Por otra parte el terminal negativo de D_B está conectado a tierra, y dado que próximo a su terminal positivo hay una fuente de 10V, es probable que conduzca.

Bajo esta hipótesis sustituimos cada diodo por su modelo y verificamos las condiciones de validez. Recordar que se pide emplear el modelo linealizado de diodo.

A continuación se resumen el modelo y condiciones:

$$D_A \text{ OFF} \longrightarrow I_{DA} = 0 \quad \text{si } V_{DA} < V_\gamma \quad (a)$$

$$D_B \text{ ON} \longrightarrow V_{DB} = V_\gamma + R_{DB} I_{DB} \quad \text{si } I_{DB} \geq 0 \quad (b)$$

Sustituyendo los diodos por sus modelos correspondientes se tiene el esquema de la *Figura 1.4*.

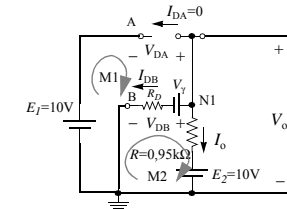


Figura 1.4

Debemos calcular pues V_{DA} e I_{DB} .

- Del análisis de circuito se tiene

$$N1: I_{DB} = -I_o \quad (6)$$

$$M1: V_{DA} = V_\gamma + R_D I_{DB} - E_1 \quad (7)$$

$$M2: I_{DB} = \frac{E_2 - V_\gamma}{R + R_D} \quad (8)$$

Y también

$$V_o = V_{DA} + E_1 = V_\gamma + R_D I_{DB} = E_2 - R I_{DB} \quad (9)$$

$$\bullet \text{ Sustituyendo valores en (8) se tiene } I_{DB} = \frac{10 - 0.7}{0.95k + 0.05k} = 9.3\text{mA} > 0 \quad (10)$$

Luego se verifica la condición (b).

- Sustituyendo valores en (7) junto al valor obtenido en (10) se tiene

$$V_{DA} = 0.7V + 0.05k\Omega \times 9.3\text{mA} - 10V = -8.835 < V_\gamma \quad (11)$$

Luego también se verifica la condición (a).

Por tanto se cumple que el diodo D_A está en corte y que el diodo D_B conduce.

Así, finalmente, a partir de (6) obtenemos que $I_o = -I_{DB} = -9.3\text{mA}$; mientras de cualquiera de las igualdades en (9) se tiene que $V_o = 1.165V$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

A continuación analizamos el circuito NOR NMOS, *Figura 2(b)*. En la *Figura 2.2* se reproduce el esquema del circuito al que se han añadido las variables necesarias para analizarlo y su polaridad. Como ya se ha mencionado en el apartado a), el transistor M_1 siempre conduce, $V_{GS1} = 0 \geq V_{TM1}$ y $I_{D1} \neq 0$. Por su parte del circuito es claro que $V_{GSA} = V_a$ y $V_{GSB} = V_b$; y dado el valor de éstas ($V_a = V_b = 3V > V_{TMA} = V_{TMB}$) cabe esperar que ambos transistores (M_A y M_B) conduzcan; además el circuito también fuerza la relación $V_O = V_{DSA} = V_{DSB}$, lo que unido al hecho de que todos los parámetros que caracterizan a M_A y M_B sean idénticos, fuerza a que se cumpla también la relación $I_{DA} = I_{DB}$. Por otra parte, las corrientes que circulan por estos transistores están ligadas además por la relación que establece el nudo **O**, $I_{Dt} = I_{DA} + I_{DB}$, que dada la simetría del circuito antes destacada lleva a que $I_{Dt} = 2I_{DA}$.

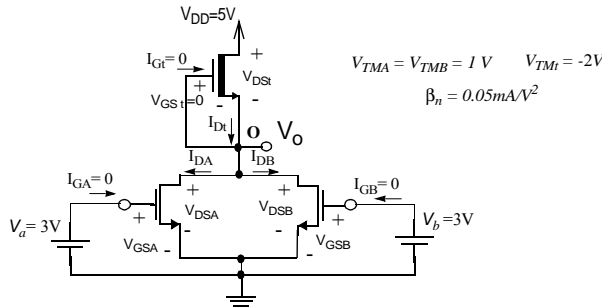


Figura 2.2

Supondremos que el circuito funciona como puerta NOR, en cuyo caso 3V puede ser considerado 1 lógico a la entrada y por tanto la salida ha de ser un 0 lógico, de modo que supondremos que tanto M_A como M_B conducen en su región óhmica, mientras que M_1 lo hace en la de saturación.

Si M_1 conduce en saturación se ha de verificar que $V_{DS1} > -V_{TM1}$, y dado que del circuito es claro que $V_{DS1} = V_{DD} - V_O$, se tendrá como condición de saturación para M_1 que $V_O \leq V_{DD} + V_{TM1}$. Sustituyendo valores numéricos se tiene finalmente $V_O \leq 3V$. En caso contrario M_1 trabajará en su región óhmica.

Si tanto M_A como M_B conducen en óhmica, para ambos se ha de verificar que $V_{DS} \leq V_{GS} - V_T$, para sus respectivas tensiones puerta-fuente y drenador-fuente, y dado que en el circuito $V_O = V_{DSA} = V_{DSB}$, esta condición se expresa como $V_O \leq 2V$. En caso contrario los transistores trabajan en saturación.

Reuniendo ambas condiciones tenemos que

M_1 saturación - M_A y M_B óhmica $\rightarrow V_O \leq 2$

Verificaremos esta condición tras calcular V_O a partir de la relación que impone el nudo **O** del circuito, que bajo esta hipótesis vamos a escribir como $I_{Dt(sat)} = 2I_{DA(ohm)}$, para recalcar que las corrientes a las que se hace referencia son las de saturación y óhmica en los respectivos transistores.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

Así, dado que se tiene que $I_{Dt(sat)} = 2I_{DA(ohm)}$ $V_{GS1} = 0$ $V_{DS1} = V_{DD} - V_O$
 $V_{GSA} = V_a$ $V_{DSA} = V_O$

$$\frac{\beta_n}{2}(V_{GS1} - V_{TM1})^2 = 2\beta_n \left[(V_{GSA} - V_{TMA})V_{DSA} - \frac{V_{DSA}^2}{2} \right]$$

$$\frac{1}{2}(-V_{TM1})^2 = 2 \left[(V_a - V_{TMA})V_O - \frac{V_O^2}{2} \right]$$

$$V_O^2 - 2(V_a - V_{TMA})V_O + \frac{V_{TM1}^2}{2} = 0$$

Sustituyendo valores numéricos resulta: $V_O^2 - 4V_O + 2 = 0$

De las dos soluciones posibles $V_O = (2 - \sqrt{2})V$ es la correcta, la única que cumple la condición $V_O \leq 2V$

Para el cálculo de la potencia consumida se tiene

$$P_{DD} = V_{DD} \times I_{DD} = V_{DD} \times I_{Dt(sat)}$$

$$I_{Dt(sat)} = \frac{\beta_n}{2}(-V_{TM1})^2 = 100\mu A$$

$P_{DD} = 500\mu W$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

3.- Describe brevemente la estructura física Metal Óxido Semiconductor (MOS), base del transistor MOS de "enriquecimiento" o "acumulación", y su comportamiento en condiciones de reposo y polarización.

Un resumen de la Transparencias 2 del Tema 6 da respuesta a esta pregunta:

Se tienen **dos posibilidades** a la hora de construir la **estructura física Metal Óxido Semiconductor (MOS)** de "enriquecimiento o acumulación", según se ilustra en la *Figura 3*, que dan lugar a su vez a **dos tipos distintos de transistores MOS**, según se tenga que el material semiconductor que la constituye sea de tipo P (mitad izquierda de las *Figura 3*) o de tipo N (mitad derecha).

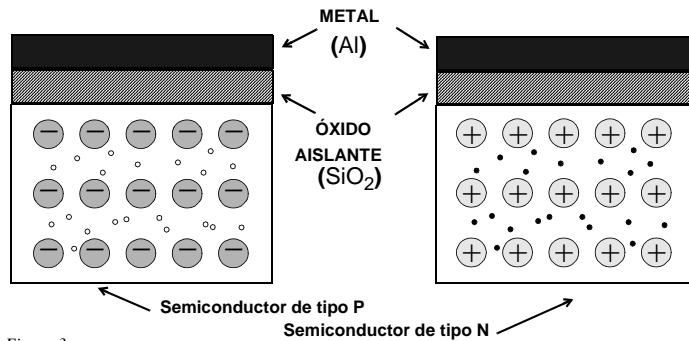


Figura 3

En el estado de equilibrio, no polarización, que corresponde con el presentado en la *Figura 3*, cada uno de los materiales está en equilibrio. En particular, en el material semiconductor (sea cual sea su tipo N o P) ambos tipos de portadores, (electrones y huecos), se encuentra aleatoriamente distribuidos por todo el material, como trata de ilustrarse en la figura.

Cuando cualquiera de estas **estructuras se polariza** adecuadamente, aplicando una diferencia de potencial entre las capas de metal y semiconductor, según se muestra en las *Figura 3.1* y *Figura 3.2* se **crea un campo eléctrico E**. Dado que el **material óxido sirve de aislante** e impide el paso de portadores de carga, el campo eléctrico generado actúa sobre los portadores del material semiconductor cambiando su distribución en dicho material. La situación es tal que **los portadores mayoritarios son alejados de la interfase óxido-semiconductor, mientras que los portadores minoritarios son atraídos hacia dicha interfase**.

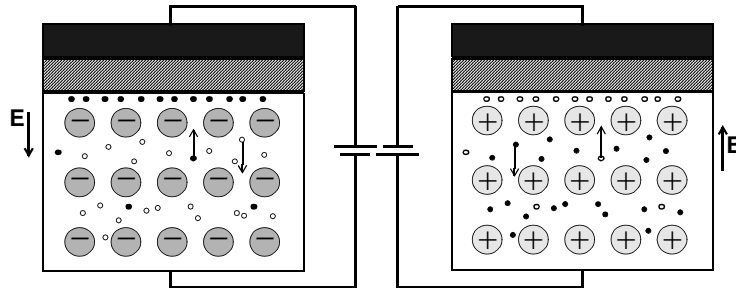


Figura 3.1

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

Si la **tensión de polarización** es suficientemente elevada, tal que **supera un cierto nivel** de tensión denominado **tensión umbral V_T** , el **fenómeno resultante** es la **creación de una región próxima a la interfase óxido-semiconductor caracterizada por un predominio de los portadores minoritarios frente a los mayoritarios, produciéndose de hecho una "inversión" en cuanto al tipo de portadores que son mayoritarios en dicha región**. Se dice entonces que se ha inducido un **canal**. Esta circunstancia, esto es, la **formación del canal por acumulación de portadores**, es la que justifica la denominación de **enriquecimiento o acumulación** que adjetiva a esta estructura MOS. Esta situación es la que se ilustra en las *Figura 3.2*.

Cuando el **semiconductor es de tipo P**, en el canal que se genera hay predominio de electrones, (en la izquierda de la *Figura 3.2*) por lo que se le denomina **canal N**. Cuando el **semiconductor es de tipo N**, en el canal que se genera hay predominio de huecos por lo que se le denomina entonces **canal P**, (en la derecha de la *Figura 3.2*).

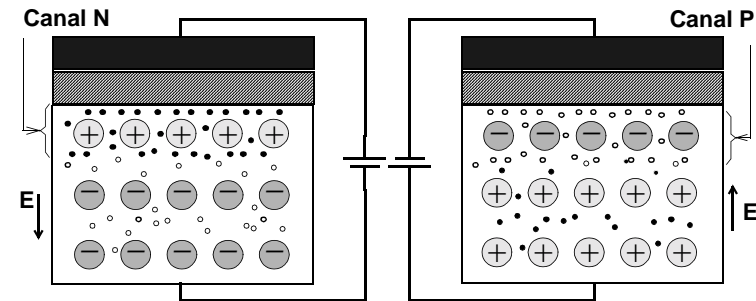


Figura 3.2

Así, mediante este mecanismo, en ambos casos, es posible establecer un camino conductor que comunica los extremos del material semiconductor, cuyas características de conducción están controladas por la tensión de polarización establecida entre el metal y el semiconductor.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

4.- Dibuja y describe el esquema básico de una memoria RAM (memoria de acceso aleatorio) de lectura y escritura (R/W memory). Explica también cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica.

Un resumen de las Transparencias 9, 10 y 14 del Tema 7 dan respuesta a esta pregunta:

En la Figura 4 se muestra un esquema de la organización de una memoria de acceso aleatorio de lectura y escritura (R/W RAM memory).

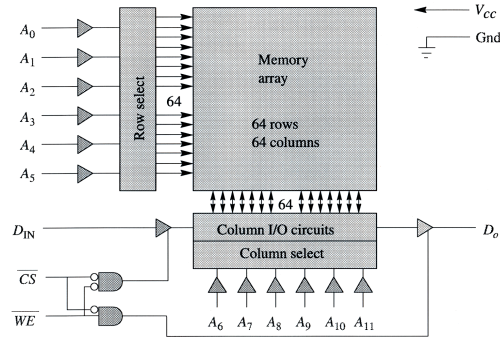


Figura 4

Los elementos básicos de memoria se organizan en forma de **matriz de celdas de memoria** cada una de las cuales puede ser seleccionada individualmente a partir de una línea de **selección de columna** y **una de fila**, cuyo esquema genérico se ilustra en la Figura 4.1. El conjunto de líneas de selección se obtiene de la decodificación de las líneas de dirección de acceso a memoria, A0 .. A11 en la Figura 4, y que como en ella se ilustra se dividen en dos grupos, para seleccionar filas y columnas respectivamente del la matriz de celdas de memoria. Por otra parte, una **línea** adicional denominada WE indica si el acceso a las celdas de memoria es de **lectura** de la información almacenada, o de modificación de dicha información, esto es de **escritura** de la celda de memoria. El dato a escribir o leer llega a todas las celdas del array por medio de la **línea de dato**, D_{IN} para escritura, D_O para lectura (ver Figura 4).

Esta estructura permite la selección y el acceso de forma independiente a cada una de las celdas de memoria, lo que justifica el nombre de memoria de acceso aleatorio (RAM).

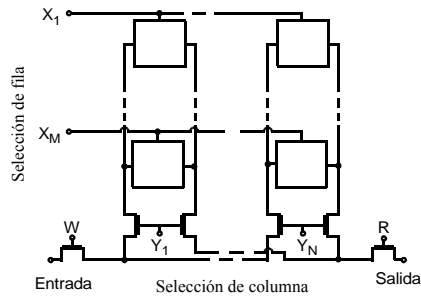


Figura 4.1

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 03-04

La **organización y funcionamiento** descritos son **comunes** a las dos categorías de memorias RAM entre las que suele distinguirse ("memorias RAM estáticas" y "memorias RAM dinámicas").

Por otra parte **ambos tipos de memorias son consideradas memorias volátiles**, dado que mantienen la información almacenada, sólo mientras están alimentadas.

La **principal diferencia** entre las memorias RAM estáticas y dinámicas radica en la **estructura y principio de funcionamiento del circuito que se emplea como celda básica de memoria**:

- En el caso de la memoria RAM estática la celda básica de memoria la constituye un **circuito biestable**, como el de la Figura 4.2(a). Dado que cada uno de sus dos estados estables se asocia a cada una de las variables binarias, es **capaz de almacenar un bit de información por tiempo indefinido** siempre que el circuito esté alimentado, y sin circuitería adicional.

- En el caso de la memoria RAM dinámica la celda básica de memoria la constituye un **circuito cuyo elemento de almacenamiento es un condensador**, como el de la Figura 4.2(b), la información es almacenada en términos de la tensión en los terminales de condensador: cuando este está cargado se dice que almacena un uno lógico, y cuando está descargado se dice que almacena un cero. Dada la presencia de corrientes de fuga, el almacenamiento del **uno lógico se degrada** con el tiempo, por lo que en este tipo de memorias es **necesario incluir un procedimiento de refresco del valor almacenado**. Este **inconveniente frente a las memorias estáticas es compensado con la mayor capacidad de integración de las memorias dinámicas debido a la simplicidad de su celda básica de almacenamiento**.

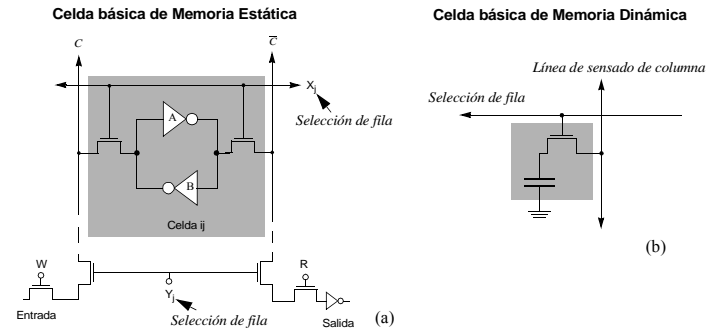


Figura 4.2

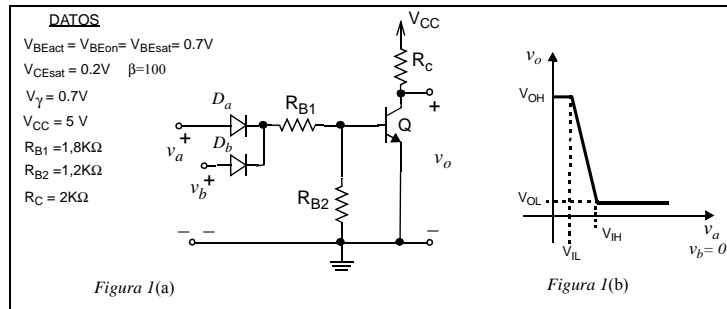
Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

SOLUCIONES.

1.- Para la puerta NOR que modela el circuito de la *Figura 1(a)*, y cuya característica de transferencia (curva $v_o(v_a)$, para $v_b=0V$), se esboza en la *Figura 1(b)*, definir y obtener los siguientes parámetros:

- a) Niveles lógicos y Margen de ruido,
- b) Ancho de la transición y Excursión lógica
- c) Consumo estático.
- d) Comparar los valores obtenidos en los apartados anteriores con los correspondientes a una puerta lógica ideal.

Justificar adecuadamente la respuesta.(Nota: Usa modelo tensión umbral para modelar los diodos.)



Los Niveles Lógicos de una puerta, o familia, lógica se definen como los valores de tensión eléctrica que representan a cada uno de los dos valores posibles de las variables booleana que se asocian tanto a la entradas como a la salida del circuito electrónico que la implementa. Como ilustra la *Figura 1(b)*, para este circuito, los niveles lógicos, (V_{IL} , V_{IH} , V_{OL} y V_{OH}) coinciden los valores de abscisa y ordenada en los puntos que delimitan las fronteras de las diferentes regiones lineales en las que se descompone su característica de transferencia.

A partir de éstos es posible calcular algunos de los parámetros de la puerta lógica que se piden en el enunciado del problema, como son: el margen de ruido, el ancho de la transición y la excursión lógica.

El Margen de ruido de la puerta lógica, NM, se define como el mínimo valor de entre los márgenes de ruido para el cero (NM_L) y para el uno (NM_H), $NM = \min(NM_L \text{ y } NM_H)$; los cuales a su vez se definen como:

Margen de ruido para el cero: $NM_L = V_{IL} - V_{OL}$
 Margen de ruido para el uno: $NM_H = V_{OH} - V_{IH}$

Por su parte, el ancho de la transición, TW, se define como la diferencia entre los niveles lógicos para el uno y para el cero a la entrada de la puerta lógica ($TW = V_{IH} - V_{IL}$); mientras que la excursión lógica se obtiene como la diferencia entre los niveles lógicos para el uno y el cero a la salida de la puerta lógica ($LS = V_{OH} - V_{OL}$).

Así pues, para responder a los apartados a) y b) de este problema es necesario en primer lugar encontrar los valores que delimitan las fronteras de las diferentes regiones lineales de la gráfica de la *Figura 1(b)*. La forma de dicha gráfica debe ser familiar para el alumno, como, por otra parte, debe ser conocido el comportamiento del transistor bipolar en conmutación, esto es, en los circuitos que representan funciones booleanas, como es el caso del circuito aquí propuesto. Teniendo en cuenta dicho comportamiento, en la

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

gráfica de la *Figura 1(b)* se distinguen los tres tramos que se señalan en la reproducción de esta que muestra la *Figura 1.1*:

- S1) El tramo lineal de valor constante $v_o = V_{OH}$, para el que lo habitual es que el transistor Q esté en corte; de modo que el valor de la variable v_a en el límite superior de esta región determina V_{IL} .
- S2) El tramo lineal de pendiente negativa, para el que lo habitual es que el transistor Q trabaje en su región activa; en el que se verifica que $V_{IL} \leq v_a \leq V_{IH}$. En el extremo inferior del intervalo $v_a = V_{IL}$ se tiene el límite con la región de corte del transistor, en cuyo caso se tendrá $v_o = V_{OH}$, mientras que en el extremo superior $v_a = V_{IH}$ estará el límite con la región de saturación, y se tendrá $v_o = V_{OL}$.
- S3) El tramo lineal de valor constante $v_o = V_{OL}$, para el que lo habitual es que el transistor Q esté en saturación; de modo que el valor de la variable v_a en el límite inferior de esta región determina V_{IH} .

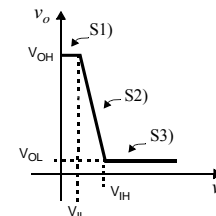


Figura 1.1

Por tanto, para obtener los niveles lógicos bastará con analizar, los casos S1 y S3, o bien, y ésta es la opción que aquí se adopta, únicamente el caso S2. (La primera opción se presenta también al final para que el alumno compare y comprenda las ventajas e inconvenientes de elegir una u otra).

En la *Figura 1.2* se reproduce el circuito del enunciado incorporando las variables de circuito que serán empleadas en su análisis, así como sus referencias. Además, y dado que sabemos que la gráfica de la *Figura 1(b)* se ha obtenido fijando v_b a cero voltios y haciendo variar v_a , en la *Figura 1.2* también se han incorporado los elementos de circuito apropiados para estudiar dicha situación, esto es, una fuente

independiente en la entrada v_a , y la conexión a tierra de la entrada v_b .

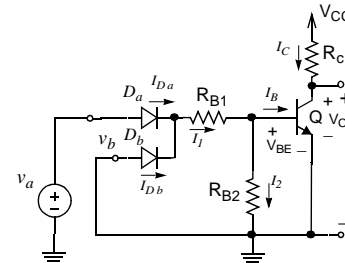


Figura 1.2

DATOS

- $V_{BEact} = V_{BEon} = V_{BEsat} = 0.7V$
- $V_{CEsat} = 0.2V \quad \beta = 100$
- $V_\gamma = 0.7V$
- $V_{CC} = 5V$
- $R_{B1} = 1,8K\Omega$
- $R_{B2} = 1,2K\Omega$
- $R_C = 2K\Omega$

Del esquema de la *Figura 1.2*, es claro que el diodo D_b siempre estará cortado, (su terminal positivo está conectado a cero voltios, mientras que su terminal negativo nunca podrá estar a una tensión negativa), por tanto para simplificar el esquema podría eliminarse, lo que se hará en las figuras que siguen. Por otra parte, para la situación S2, Q ha de trabajar en su región ACTIVA. Por tanto, considerando en conjunto los estados posibles para el transistor Q y el diodo D_a se tendrán las siguientes combinaciones de estados de conducción:

- 1) Q ACTIVA - D_a OFF
- 2) Q ACTIVA - D_a ON

Es claro que el Caso2) es el que debe corresponder a la situación S2). Esto es así porque el Caso1) es imposible. Veámoslo. Del circuito de la *Figura 1.2* se tiene que $I_B = I_{Da} - I_2$, (hemos razonado que $I_{Db} = 0$) y por estar Q en ACTIVA se ha de cumplir que $I_B \geq 0$. Pero esto es imposible si el diodo D_a está

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

cortado ($I_{Da} = 0$), dado que si Q está en ACTIVA también se tiene que $I_2 = \frac{V_{BEon}}{R_{B2}} \geq 0$ y por tanto se tendría $I_B = -I_2 < 0$, lo que contradice la condición de conducción. Por tanto ha de ser $I_{Da} \geq 0$ y el diodo conduce. A continuación se analizan en detalle el Caso2) para confirmar las correspondientes suposiciones y calcular los correspondiente niveles lógicos: S2) y Caso 2) Q ACTIVA - D_a ON; por tanto se asume que $V_{BE} = V_{BEon}$, $V_{Da} = V_\gamma$, $I_{Db} = 0$ e $I_C = \beta I_B$. El circuito resultante se muestra en la Figura 1.3.

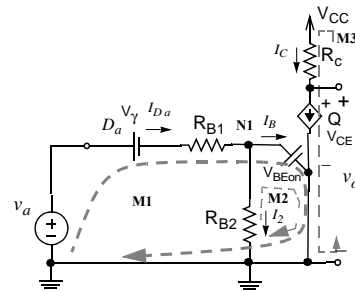


Figura 1.3

- Se tienen que verificar las siguientes condiciones:
Si Q_1 está en activa se ha de cumplir: a) $I_B \geq 0$
b) $V_{CE} \geq V_{CEsat}$
Si D_a está en ON se ha de cumplir: c) $I_{Da} \geq 0$

• Del algoritmo de análisis de circuitos se tiene:

N1: $I_B = I_{Da} - I_2$ (1)
 M1: $I_{Da} = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}}$ (2)
 M2: $I_2 = \frac{V_{BEon}}{R_{B2}}$ (3)
 M3: $V_{CE} = V_{CC} - \beta I_B R_C$ (4)

- Sustituyendo (2) en c) se tiene que: $I_{Da} = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} \geq 0 \rightarrow v_a \geq (V_\gamma + V_{BEon})$ (5)
- Sustituyendo (2) y (3) en (1) se tiene que: $I_B = I_{Da} - I_2 = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} - \frac{V_{BEon}}{R_{B2}}$ (6)
- Sustituyendo (6) en a) se tiene que: $I_B = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} - \frac{V_{BEon}}{R_{B2}} \geq 0 \rightarrow v_a \geq (V_\gamma + V_{BEon}) + \frac{R_{B1}}{R_{B2}} V_{BEon}$ (7)

a), c) se cumplen si se cumple (7), dado que si se cumple (7) también se cumple (5)

- Sustituyendo valores numéricos en (7) se obtiene la condición $v_a \geq 2,45V$

- Sustituyendo (6) en (4) y operando se tiene que:

$$V_{CE} = V_{CC} - \beta R_C \left(\frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} - \frac{V_{BEon}}{R_{B2}} \right) = \frac{\beta R_C}{R_{B1}} v_a + \left[V_{CC} + \frac{\beta R_C}{R_{B1}} \left[(V_\gamma + V_{BEon}) + \frac{R_{B1}}{R_{B2}} V_{BEon} \right] \right] \quad (8)$$

- Sustituyendo (8) en b) se tiene que:

$$V_{CE} = \frac{\beta R_C}{R_{B1}} v_a + \left[V_{CC} + \frac{\beta R_C}{R_{B1}} \left[(V_\gamma + V_{BEon}) + \frac{R_{B1}}{R_{B2}} V_{BEon} \right] \right] \geq V_{CEsat}$$

$$v_a \leq \frac{R_{B1}}{\beta R_C} (V_{CC} - V_{CEsat}) + \left[(V_\gamma + V_{BEon}) + \frac{R_{B1}}{R_{B2}} V_{BEon} \right] \quad (9)$$

por tanto b) se cumple si se cumple (9)

- Sustituyendo valores numéricos en (9) se obtiene la condición $v_a \leq 2,49V$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

a) Por tanto la situación S2 determina el intervalo $2,45V \leq v_a \leq 2,49V$, de donde se obtienen los valores para los niveles lógicos a la entrada: $V_{IH} = 2,49V$ y $V_{IL} = 2,45V$. Además, como en el circuito se tiene que $v_o = V_{CE}$, el valor de (8) en estos extremos proporcionarían los niveles lógicos a la salida, así sustituyendo $V_{IH} = 2,49V$ y $V_{IL} = 2,45V$ en la ecuación (8) se tiene $V_{OH} = V_{CEsat} = 0,2V$ y $V_{OL} = V_{CC} = 5V$.

Los resultados se resumen en la característica de transferencia reproducida en la Figura 1.4. Con lo que se da respuesta a la primera cuestión que plantea el apartado a) del enunciado.

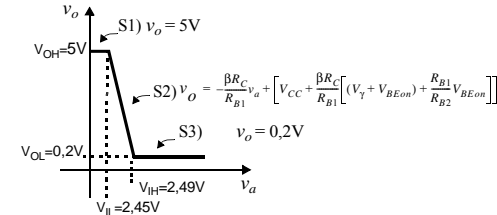


Figura 1.4

A partir de éstos datos se calculan los márgenes de ruido:

Margen de ruido para el cero: $NM_L = V_{IL} - V_{OL} = 2,25V$
 Margen de ruido para el uno: $NM_H = V_{OH} - V_{IH} = 2,51V$

Finalmente, el margen de ruido, definido como el mínimo de los valores NM_L y NM_H , a la vista de anteriores datos resulta ser $NM = 2,25V$.

- A partir de ellos se calcula también el ancho de la transferencia:

Ancho de la transferencia: $TW = V_{IH} - V_{IL} = 0,04V$

Y la excursión lógica:

Excursión lógica: $LS = V_{OH} - V_{OL} = 4,8V$

- El consumo estático del circuito se calcula como la potencia aportada por la fuente V_{CC} cuando las entradas permanecen estables. Se evalúa a partir de la expresión $P_{CC} = V_{CC} \cdot I_{CC}$ donde I_{CC} es la corriente aportada por la fuente V_{CC} , que en este circuito se identifica siempre con la corriente de colector de Q (I_C), cuyo valor depende del caso considerado.

En el circuito del problema sólo habrá consumo para aquellas combinaciones de entrada para las que el transistor de salida conduzca; éstas son las combinaciones de las entradas $v_a v_b = 01, 10$ y 11 , en las que, o bien uno, o ambos diodos conducen. Para su cálculo podemos emplear el esquema de la Figura 1.5.

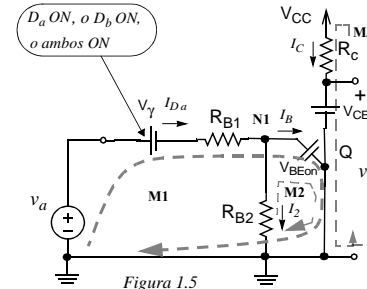


Figura 1.5

- En este circuito, de la malla M3 se calcula I_C .

$$M3: I_C = \frac{V_{CC} - V_{CEsat}}{R_C} \quad (10)$$

y sustituyendo valores numéricos

$$I_C = 2,4mA$$

que es siempre menor que βI_B para valores de $v_a > V_{IH}$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

Dado que, en cualquiera de esa tres combinaciones de entrada el transistor de salida estará en saturación, (situación S3 de la gráfica de la Figura 1.4.); (Por eso en la Figura 1.5 la fuente de tensión V_γ modela la conducción de uno o ambos diodos según la combinación de entrada considerada).

Así pues, finalmente se tiene que el consumo estático de la puerta NOR es $P_{CC} = 5V \times 2,4mA = 12 mW$.

d) En la siguiente tabla se resumen los valores de los parámetros obtenidos en los apartados anteriores y se comparan con los correspondientes a una puerta lógica ideal.

Param.	Valor Puerta Pr.	Valor Puerta Ideal	Comparación
Niveles Lógicos	$V_{IH} = 2,49V$ $V_{IL} = 2,45V$ $V_{OH} = 0,2V$ $V_{OL} = V_{CC} = 5V$	$V_{IH} = V_{CC}/2 = 2,5V$ $V_{IL} = V_{CC}/2 = 2,5V$ $V_{OH} = 0,0V$ $V_{OL} = V_{CC} = 5V$	Bastante próximos a los ideales
Margen de Ruido	NM = 2,25V	NM = 2,5V	Próximo al ideal
Ancho de la transición	TW = 0,04V	TW = 0,00V	Próximo al ideal
Excursión Lógica	LS = 4,8V	LS = $V_{CC} = 5,0V$	Próxima al ideal
Consumo de potencia	$P_{CC} = 12 mW$	$P_{CC} = 0W$	Mayor consumo

En este punto puede considerarse completada la respuesta a las preguntas del enunciado del problema. Sin embargo, a continuación, y a fin de proporcionar al alumno una visión más amplia sobre las diferentes posibilidades que están presentes en el análisis del circuito propuesto, vamos a mostrar cómo es posible llegar a la misma solución considerando la opción de obtener los valores de los niveles lógicos a partir del análisis de las situaciones S1 y S2 contempladas en la discusión inicial sobre el problema (ver Figura 1.1 y la discusión sobre ella).

Recordaremos que:

S1) Es el tramo lineal de valor constante $v_o = V_{OH}$, para el que lo habitual es que el transistor Q esté en corte; de modo que el valor de la variable v_a en el límite superior de esta región determina V_{IL} .

S3) Es el tramo lineal de valor constante $v_o = V_{OL}$, para el que lo habitual es que el transistor Q esté en saturación; de modo que el valor de la variable v_a en el límite inferior de esta región determina V_{IH} .

Consideremos pues en primer lugar S1. Para esta situación, Q ha de trabajar en su región de CORTE. Por tanto, considerando en conjunto los estados posibles para el transistor Q y el diodo D_a se tendrán las siguientes combinaciones de estados de conducción (D_b está siempre cortado y no se considera):

- 3) Q CORTE - D_a OFF
- 4) Q CORTE - D_a ON

Analizaremos cada uno de estos caso y encontraremos cual de ellos corresponde al límite superior del tramo de curva característica S1.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

S1) y Caso 3) Q CORTE - D_a OFF; por tanto se asume que $I_{Db} = I_{Da} = 0$ e $I_B = I_C = 0$. La Figura 1.6 muestra el circuito resultante en este caso.

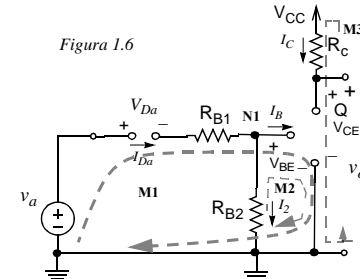


Figura 1.6

- Se tienen que verificar las siguientes condiciones:
Si Q_1 está en corte se ha de cumplir: d) $V_{BE} \leq V_{BEon}$
Si D_a está en OFF se ha de cumplir: e) $V_{Da} \leq V_\gamma$
- Del algoritmo de análisis de circuitos se tiene:
N1: $I_2 = 0$ (11)
M1: $V_{Da} = v_a - V_{BE}$ (12)
M2: $V_{BE} = R_{B2}I_2$ (13)
M3: $V_{CE} = v_o = V_{CC}$ (14)

- Sustituyendo (1) en (13) se tiene que: $V_{BE} = 0$ (15) por lo que d) se cumple
- Sustituyendo (15) en (12) y luego en e) se tiene que: $V_{Da} = v_a \leq V_\gamma$ (16) por tanto d) y e) se cumplirán siempre que se cumpla (16) y en ese caso (14) da el valor de v_o
Se tiene pues que en esta situación $v_a \leq 0,7V$ y $v_o = 5V$

S1) y Caso 4) Q CORTE - D_a ON; por tanto se asume que $V_{Da} = V_\gamma$, $I_{Db} = 0$ e $I_B = I_C = 0$. La Figura 1.7 muestra el circuito resultante en este caso.

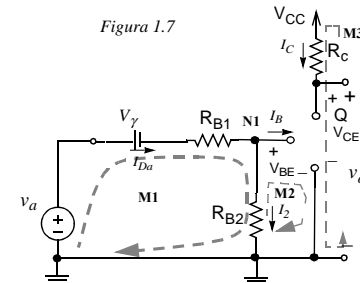


Figura 1.7

- Se tienen que verificar las siguientes condiciones:
Si Q_1 está en corte se ha de cumplir: f) $V_{BE} \leq V_{BEon}$
Si D_a está en ON se ha de cumplir: g) $I_{Da} \geq 0$
- Del algoritmo de análisis de circuitos se tiene:
N1: $I_2 = I_{Da}$ (17)
M1: $I_{Da} = \frac{v_a - V_\gamma}{R_{B1} + R_{B2}}$ (18)
M2: $V_{BE} = R_{B2}I_2$ (19)
M3: $V_{CE} = v_o = V_{CC}$ (20)

- Sustituyendo (18) en g) se tiene que: $I_{Da} = \frac{v_a - V_\gamma}{R_{B1} + R_{B2}} \geq 0 \rightarrow$ g) se cumple si $v_a \geq V_\gamma$
- Dado (17), Sustituyendo (18) en (19) y el resultado a su vez en f) se tiene que: $V_{BE} = R_{B2} \frac{v_a - V_\gamma}{R_{B1} + R_{B2}} \leq V_{BEon} \rightarrow$ f) se cumple si $v_a \leq \left(1 + \frac{R_{B1}}{R_{B2}}\right) V_{BEon} + V_\gamma$
por tanto f) y g) se cumplen si $V_\gamma \leq v_a \leq \left(1 + \frac{R_{B1}}{R_{B2}}\right) V_{BEon} + V_\gamma$ (21) en cuyo caso $v_o = V_{CC}$
- Sustituyendo valores numéricos en (20) se tiene que la situación estudiada se cumple para: $0,7V \leq v_a \leq 2,45V$ en donde $v_o = 5V$

A la vista de los resultados obtenidos es claro que es este último caso (Q Corte y Da ON) el que determina el límite superior del tramo S1 de la curva característica. Por tanto se concluye que $V_{IL} = 2,45V$. Resultado que coincide con el encontrado como límite inferior de tramo de curva S2. Obviamente $V_{OH} = 5V$, que también coincide con lo ya encontrado.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

Consideremos ahora el tramo S3 de la curva característica. Para esta situación, Q ha de trabajar en su región de SATURACIÓN. Por tanto, considerando en conjunto los estados posibles para el transistor Q y el diodo D_a se tendrán las siguientes combinaciones de estados de conducción (D_b está siempre cortado y no se considera)

- 5) Q ACTIVA - D_a OFF
- 6) Q ACTIVA - D_a ON

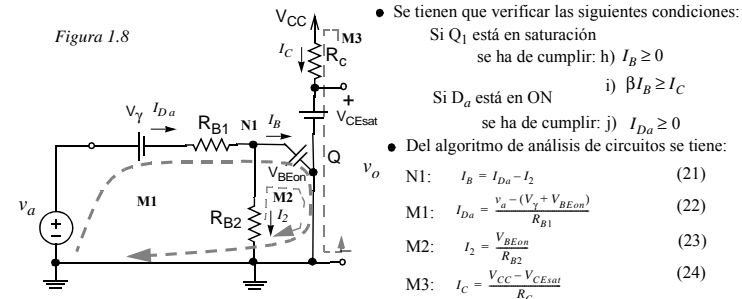
Es claro que el Caso6) es el que debe corresponder a la situación S3). Esto es así porque el Caso5) es imposible. El razonamiento es análogo que el empleado cuando se estudió el Caso1). Recordémoslo: Del circuito de la Figura 1.2 se tiene que $I_B = I_{Da} - I_2$, (hemos razonado que $I_{Db} = 0$) y por estar Q en SATURACIÓN se ha de cumplir que $I_B \geq 0$. Pero esto es imposible si el diodo D_a está cortado ($I_{Da} = 0$),

dado que si Q está en SATURACIÓN también se tiene que $I_2 = \frac{V_{BEon}}{R_{B2}} \geq 0$ y por tanto se tendría

$I_B = -I_2 < 0$, lo que contradice la condición de conducción. Por tanto ha de ser $I_{Da} \geq 0$ y el diodo conduce.

A continuación se analizan en detalle el Caso6) para confirmar las correspondientes suposiciones y calcular los correspondiente niveles lógicos:

S3) y Caso 6) Q SATURACIÓN - D_a ON; por tanto se asume que $V_{BE} = V_{BEon}$; $V_{Da} = V_\gamma$, $I_{Db} = 0$ e $V_{CE} = V_{CEsat}$. El circuito resultante se muestra en la Figura 1.8.



- Se tienen que verificar las siguientes condiciones:
Si Q_1 está en saturación se ha de cumplir: h) $I_B \geq 0$
Si D_a está en ON i) $\beta I_B \geq I_C$
se ha de cumplir: j) $I_{Da} \geq 0$
- Del algoritmo de análisis de circuitos se tiene:

N1: $I_B = I_{Da} - I_2$ (21)
M1: $I_{Da} = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}}$ (22)
M2: $I_2 = \frac{V_{BEon}}{R_{B2}}$ (23)
M3: $I_C = \frac{V_{CC} - V_{CEsat}}{R_C}$ (24)

• Sustituyendo (22) en j) se tiene que : $I_{Da} = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} \geq 0 \rightarrow v_a \geq (V_\gamma + V_{BEon})$ (25)

• Sustituyendo (22) y (23) en (21) se tiene que: $I_B = I_{Da} - I_2 = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} - \frac{V_{BEon}}{R_{B2}}$ (26)

• Sustituyendo (26) en h) se tiene que :
 $I_B = \frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} - \frac{V_{BEon}}{R_{B2}} \geq 0 \rightarrow v_a \geq (V_\gamma + V_{BEon}) + \frac{R_{B1}}{R_{B2}} V_{BEon}$ (27)

• Sustituyendo (24) y (26) en (i) se tiene que: $\beta I_B = \beta \left(\frac{v_a - (V_\gamma + V_{BEon})}{R_{B1}} - \frac{V_{BEon}}{R_{B2}} \right) \geq \frac{V_{CC} - V_{CEsat}}{R_C}$

y operando para despejar v_a resulta: $v_a \geq (V_\gamma + V_{BEon}) + \frac{R_{B1}}{R_{B2}} V_{BEon} + \frac{R_{B1}}{\beta R_C} (V_{CC} - V_{CEsat})$ (28)

• Es claro que las condiciones h), i) y j) se cumplen simultáneamente si se cumple (28), dado que si se cumple (28) también se cumple (27) y (25).

Sustituyendo valores numéricos en (28) se obtiene la condición $v_a \geq 2,49V$ y además $v_o = V_{CEsat} = 0,2V$

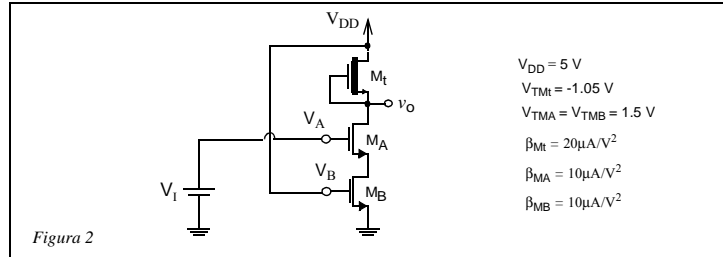
Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

A la vista de este resultados es claro que este caso determina el límite inferior del tramo S3 de la curva característica. Por tanto se concluye que $V_{IH} = 2,49V$. Resultado que coincide con el encontrado como límite superior de tramo de curva S2. Obviamente $V_{OH} = 0,2V$, que también coincide con lo ya encontrado.

A partir de estos resultados el resto del problema se continuaría de las misma manera que ya se ha expuesto.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

2.- El circuito de la *Figura 2*, modela una puerta NAND de la familia NMOS. Calcular el valor de v_o y la potencia aportada por la fuente V_{DD} , para $V_I = V_{DD}$. Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran los transistores.



Es claro observar que el circuito de la *Figura 2* corresponde a una puerta NAND de la familia NMOS en el que una de sus entradas, en concreto la entrada V_B está conectada a V_{DD} , por tanto puesta a uno lógico, mientras que la otra entrada V_A , se conecta a una fuente de tensión V_I , cuyo valor es también V_{DD} según el propio enunciado del problema. Por tanto, lo que, en otras palabras, pide el enunciado del problema es estudiar y calcular el valor a la salida y el consumo de una puerta NAND NMOS para la combinación 11 a su entrada.

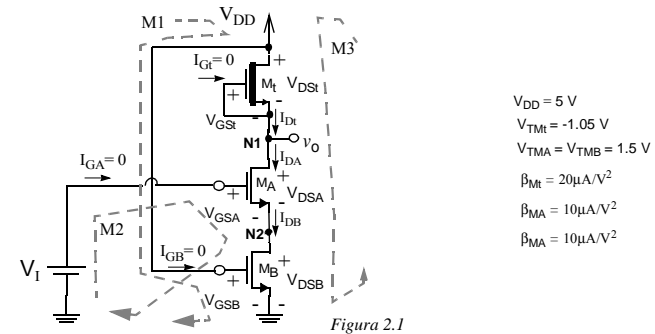
El funcionamiento de una puerta NAND NMOS debe ser conocido por el alumno, al menos de forma cualitativa, esto es, al menos en términos de los estados de los transistores para cada una de las cuatro posibles combinaciones de valores de sus entradas, y que de forma breve puede resumirse así:

- En los circuitos de esta familia, el transistor M_1 siempre conduce, dado que se trata de un transistor MOS de empobrecimiento, (tensión umbral negativa) con su puerta y su fuente cortocircuitadas ($v_{GS} = 0$).
- Si las dos entradas del circuito, V_A y V_B en la *Figura 2* están a nivel alto, (uno lógico a la entrada), ambos transistores (M_A y M_B), conectados en serie, conducirán en óhmica, mientras que M_1 lo hará en saturación. En una puerta NAND bien diseñada, $v_o = v_{D_{SA}} + v_{D_{SB}}$ tomará un valor pequeño que se hace corresponder a un cero lógico a la salida.
- Si alguna de las entradas, o ambas, está a nivel bajo, (cero lógico a la entrada), uno de los transistores, M_A o M_B , o ambos, estará en corte, por lo que al estar conectados en serie no conducirán corriente hacia el transistor de carga M_1 , esto es, M_1 ha de conducir con corriente nula, esta circunstancia sólo es posible si M_1 conduce en óhmica; lo que sólo es posible si además su tensión drenador fuente es nula. En estas circunstancias $v_o = v_{DD}$ que es considerado un uno lógico a la salida.

Por tanto, para responder al enunciado analizaremos de forma cuantitativa el caso en que ambas entradas de la puerta NAND están a uno lógico, y teniendo en cuenta lo antes mencionado.

En primer lugar, y antes de continuar, resulta conveniente asignar nombre y polaridad a todas las variables del circuito sobre las que se va a razonar; lo haremos según ilustra la *Figura 2.1*, en dicha figura se señalan también las mallas y nudos empleados en dicho razonamiento.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.



Razonamos de la siguiente manera:

En el circuito es claro que $V_{GSB} = V_{DD}$, (malla M1) por lo que se cumple que $V_{GSB} = 5V > V_{TMB}$ y por tanto que M_B conduce. Por otra parte $V_{GSA} = V_I - V_{DSB} = V_{DD} - V_{DSB}$ (malla M2), por lo que para que el transistor M_A conduzca se ha de cumplir que $V_{GSA} = V_{DD} - V_{DSB} \geq V_{TMA}$, y por tanto que $V_{DSB} \leq V_{DD} - V_{TMA}$, que sustituyendo valores lleva a las condición $V_{DSB} \leq 3,5V$ (1). Dado el funcionamiento esperado del circuito como puerta NAND, es de esperar que esta condición se cumpla y por tanto que ambos transistores (M_A y M_B) conduzcan y que lo hagan en su región óhmica.

Si esto es así también se habrá de cumplir las condiciones: $V_{DSA} \leq V_{GSA} - V_{TMA}$ y $V_{DSB} \leq V_{GSB} - V_{TMB}$, que sustituyendo valores lleva a las condiciones: $V_{DSA} \leq 3,5V - V_{DSB}$ (2) y $V_{DSB} \leq 3,5V$ (3).

(Nótese que la condición (1) impuesta por el hecho de que M_A conduzca es idéntica a (3) que es impuesta por el hecho de que M_B conduzca en óhmica). Se tiene pues que (2) y (3) son las condiciones que habrá que verificar para que la hipótesis que hemos realizado sobre el estado de conducción de M_A y M_B sea acertada.

Como también se ha mencionado, el transistor M_1 , en esta configuración, siempre conduce ($V_{GS1} = 0 \geq V_{TM1}$), y lo hará en su región de saturación. Por tanto se cumplirá $V_{DS1} \geq V_{GS1} - V_{T1}$, que sustituyendo valores lleva a la condición: $V_{DS1} \geq 1,05V$ (4).

Por su parte, la conexión en serie de los tres transistores fuerza, en virtud a la Ley de Kirchhoff de Intensidades, a que la corriente que circula por ellos sea la misma, esto es, se ha de verificar la relación $I_{D1(sat)} = I_{DAohm} = I_{DBohm}$ (nudos N1 y N2), expresión ésta en la que con el subíndice se quiere destacar el estado de conducción de cada transistor.

Esta relación proporciona dos ecuaciones con dos incógnitas, V_{DSA} y V_{DSB} :

$$I_{D1(sat)} = I_{DAohm} \rightarrow \frac{\beta_{M1}}{2}(V_{GS1} - V_{TM1})^2 = \beta_{MA} \left[(V_{GSA} - V_{TMA})V_{DSA} - \frac{V_{DSA}^2}{2} \right]$$

$$I_{D1(sat)} = I_{DBohm} \rightarrow \frac{\beta_{M1}}{2}(V_{GS1} - V_{TM1})^2 = \beta_{MB} \left[(V_{GSB} - V_{TMB})V_{DSB} - \frac{V_{DSB}^2}{2} \right]$$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

Sustituyendo las tensiones puerta-fuente de los transistores resulta:

$$I_{D1(sat)} = I_{DAohm} \rightarrow \frac{\beta_{M1}(-V_{TM1})^2}{2} = \beta_{MA} \left[(V_{DD} - V_{DSB} - V_{TMA})V_{DSA} - \frac{V_{DSA}^2}{2} \right]$$

$$I_{D1(sat)} = I_{DBohm} \rightarrow \frac{\beta_{M1}(-V_{TM1})^2}{2} = \beta_{MB} \left[(V_{DD} - V_{TMB})V_{DSB} - \frac{V_{DSB}^2}{2} \right]$$

Sustituyendo valores, y teniendo en cuenta que $\beta_{M1} = 2\beta_{MA} = 2\beta_{MB}$, resulta:

$$I_{D1(sat)} = I_{DAohm} \rightarrow (1,05)^2 = \left[(3,5 - V_{DSB})V_{DSA} - \frac{V_{DSA}^2}{2} \right] \quad (5)$$

$$I_{D1(sat)} = I_{DBohm} \rightarrow (1,05)^2 = \left[3,5V_{DSB} - \frac{V_{DSB}^2}{2} \right] \quad (6)$$

Solucionamos en primer lugar (6) puesto que sólo contiene a la variable V_{DSB} . Después de operar y reordenar dicha ecuación resulta:

$$V_{DSB}^2 - 7V_{DSB} + 2,205 = 0 \quad \text{que tiene dos soluciones} \begin{cases} V_{DSB} = 6,67V \\ V_{DSB} = 0,33V \end{cases}$$

dado que se ha de verificar (3) $V_{DSB} \leq 3,5V$ la solución buscada debe ser $V_{DSB} = 0,33V$

Sustituyendo este valor en (5) y despise de operar y de reordenar dicha ecuación resulta:

$$V_{DSA}^2 - 6,34V_{DSA} + 2,205 = 0 \quad \text{que tiene dos soluciones} \begin{cases} V_{DSA} = 5,97V \\ V_{DSA} = 0,37V \end{cases}$$

dado que se ha de verificar (2) $V_{DSA} \leq 3,5V - V_{DSB}$ la solución buscada debe ser $V_{DSA} = 0,37V$

Finalmente y dado que $V_{DS1} = V_{DD} - (V_{DSA} + V_{DSB})$ (malla M3) se tiene que $V_{DS1} = 4,3V$, con lo que también se verifica la condición (4) ($V_{DS1} \geq 1,05V$).

En resumen, hemos probado que M_1 conduce en saturación, y que M_A y M_B lo hacen en óhmica. Así pues, ahora podemos calcular V_O , puesto que en el circuito se cumple $V_O = V_{DSA} + V_{DSB}$, con lo que se tiene que $V_O = 0,7V$.

Por lo que respecta al consumo la corriente suministrada por la fuente es $I_{D1sat} = I_{DAohm} = I_{DBohm}$, por lo que cualquiera de las expresiones para ellas, antes manejadas, permitirá calcularla. La expresión más cómoda es $I_{D1sat} = \frac{\beta_{M1}(-V_{TM1})^2}{2}$, de la que sustituyendo valores se tiene que $I_{D1sat} = 11,025\mu A$.

Finalmente, para el cálculo de la potencia consumida se tiene

$$P_{V_{DD}} = V_{DD} \cdot I_{D1(sat)} \rightarrow \boxed{P_{V_{DD}} = 55,125\mu W}$$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

3.- Responde brevemente a las siguientes cuestiones:

- ¿Qué es un semiconductor intrínseco? Cita al menos dos ejemplos.
- ¿Qué es un semiconductor extrínseco? Cita al menos dos ejemplos.
- Indica cuáles son las principales diferencias que existen, en cuanto a su naturaleza, y en cuanto al mecanismo que la origina, entre la corriente eléctrica que circula a través de un cristal conductor y uno semiconductor.

a) Recibe el nombre de **semiconductor intrínseco** aquel en el que se verifica que la **concentración de electrones libres, n**, es igual a la **concentración de huecos, p**. Dicha concentración recibe el nombre de concentración intrínseca n_i .

Si se trata de un cristal semiconductor "puro", esto es, formado por elementos de una única especie química, ambos tipos de portadores provienen de los procesos de generación-recombinación de pares electrón-hueco. A una temperatura dada ambos procesos se equilibran de modo que las concentraciones de ambos tipos de portadores se igualan.

Si se trata de un cristal semiconductor con impurezas, esto es, contaminado con átomos de otras especies químicas, a los portadores cuyo origen son los fenómenos de generación-recombinación, se añaden aquellos que provienen de las impurezas del cristal, huecos en el caso de las impurezas aceptoras, y electrones en el de las impurezas donadoras. Si la concentración de ambos tipo de impurezas es la misma, se tiene también que las concentraciones de ambos tipos de portadores serán aproximadamente las mismas, por lo que a este cristal semiconductor también se le considera como intrínseco.

Los **ejemplos** más conocidos son los de los **cristales puros de silicio, germanio y arseniuro de galio**.

b) Recibe el nombre de **semiconductor extrínseco** aquel en el que la **concentración de electrones libres, n**, **difiere apreciablemente de la concentración de huecos, p**.

Si existe una mayoría de electrones libres, se dice que dicho semiconductor extrínseco es de tipo **N**; si por el contrario existe una mayoría de huecos se dice que dicho semiconductor es de tipo **P**.

En los semiconductores extrínsecos el exceso de portadores se consigue aumentando artificialmente el número de átomos de impurezas que favorezcan la formación del tipo concreto de semiconductor deseado; donadoras en el caso de los electrones y por tanto de los semiconductores de tipo **N**; y aceptoras en el caso de los huecos y por tanto de los semiconductores de tipo **P**.

Los **ejemplos** más conocidos son los del cristal **silicio dopado con átomos donadores como el fósforo**, para generar un **semiconductor extrínseco de tipo N**; y el del cristal **silicio dopado con átomos aceptores como el boro**, para generar un **semiconductor extrínseco de tipo P**.

c) Las **corrientes eléctricas** que aparecen **en un conductor** son básicamente **corrientes de arrastre de electrones**. Esto es, son producidas por la acción de un campo eléctrico sobre el único tipo de portadores de carga libres en un conductor, que son los electrones.

En un semiconductor pueden aparecer diversos tipos de corrientes eléctricas. Según el mecanismo que las origina se distingue entre **corrientes de arraste** y **corrientes de difusión**.

El origen de las primeras es el movimiento de portadores debido a la acción de un campo eléctrico, como en el caso de los cristales conductores. Las corrientes de difusión son debidas al movimiento neto de portadores de carga consecuencia del movimiento aleatorio y la diferencia de concentración de éstas en el cristal, esto es, debidas al fenómeno de difusión de partículas, en este caso cargadas.

Además, como en los semiconductores es posible la presencia de dos tipos diferentes de portadores, cabe distinguir a su vez entre dos tipos de corrientes tanto de arrastre como de difusión; a saber **corriente de arrastre de huecos** y **corriente de arrastre de electrones**, **corriente de difusión de huecos** y **corriente de difusión de electrones**.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

4.- Responde brevemente a las siguientes cuestiones:

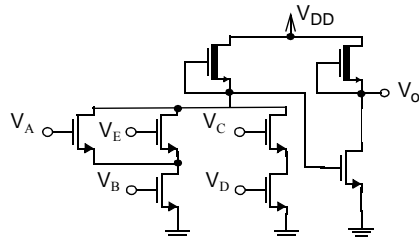


Figura 3

- a) ¿A qué familia lógica pertenece y qué función booleana realiza el circuito de la Figura 3? Justifica la respuesta describiendo el razonamiento que ha llevado a ella.
- b) ¿Qué es un transistor MOS de puerta flotante? Describe brevemente su principio de funcionamiento e indica cual es su principal aplicación en el ámbito de las memorias semiconductoras?

a) El circuito pertenece a la familia lógica NMOS, razonemos la respuesta: Llamemos $F(A,B,C,D,E)$ a la función booleana que realiza el circuito de la Figura 3. Observando este circuito con más detalle se aprecia que en él cabe distinguir claramente dos subcircuitos que realizan funciones booleanas más básicas, $F_1(A,B,C,D,E)$ y $F_2(I)$ conectadas en cascada, esto es, la salida de una es la entrada de la siguiente y por tanto $F(A,B,C,D) = F_2(F_1(A,B,C,D))$. En la figura Figura 3.1 se muestran separadas ambas, para una mayor claridad. En ella se ha dado nombre a cada uno de los transistores para poder referirse a ellos en lo que sigue.

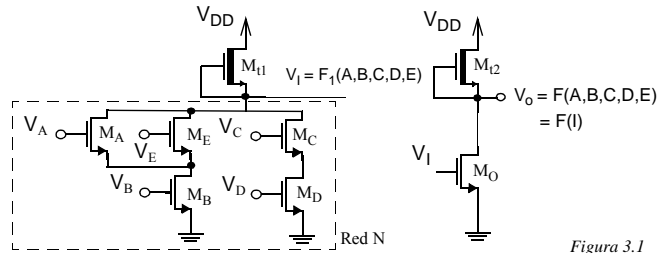


Figura 3.1

Cada uno de estos dos subcircuitos presenta la estructura típica de los circuitos que realizan funciones booleanas en la familia NMOS. Con un transistor de carga de canal N de empobrecimiento con su terminal de drenador conectado a la fuente de alimentación V_{DD} , y con sus terminales de fuente y puerta cortocircuitados (lo que fuerza a que siempre conduzca), y conectados a una red de transistores N de enriquecimiento que realizan la función booleana complementaria. Por tanto podemos afirmar que el circuito de la Figura 3 pertenece a la familia NMOS.

La segunda etapa, formada por los transistores M_{12} y M_0 , proporciona la salida, y es un inversor NMOS, $F_2(I) = \text{INV}(I)$ y su funcionamiento como circuito es conocido.

La primera etapa es una función booleana NMOS, que según se ha estudiado tiene la forma $f(A, B, C, D, E)$ donde $f(A, B, C, D, E)$ es la función que realiza la red de transistores NMOS de enriquecimiento, (Red N en la Figura 3.1).

Por tanto $F_1(A,B,C,D,E) = \overline{f(A, B, C, D, E)}$ y como $F(A,B,C,D,E) = F_2(F_1(A,B,C,D,E)) = \text{INV}($

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

$F_1(A,B,C,D,E)$ se tiene que $F(A,B,C,D,E) = f(A, B, C, D, E)$.

Así, para encontrar la función que realiza este circuito, basta obtener la función que realiza la Red N. Según lo estudiado, en esta red la operación OR se hace corresponder a una asociación en paralelo de elementos, mientras que la operación AND se hace corresponder a una asociación en serie. Por tanto observando la Red N de la Figura 3.1, vemos que los transistores M_A y M_E están conectados en paralelo, luego ambos realizan la operación $A + E$, a su vez estos están conectados en serie con el transistor M_B , de forma que en conjunto realizan la función $(A + E) \bullet B$. Por su parte, los transistores M_C y M_D están también conectados en serie, y por tanto realizan la operación $C \cdot D$. A su vez estas dos asociaciones de transistores lo están en paralelo, lo que supone la función OR. De todo ello se deduce que la función booleana que realiza el circuito es: $F(A,B,C,D) = f(A, B, C, D) = (A + E) \bullet B + CD$.

- b) Un transistor MOS de puerta flotante es un transistor MOS modificado de manera que se añade una segunda puerta, es decir un trozo de conductor dentro del aislante que separa la primera puerta del resto del transistor. De ahí el nombre de puerta flotante. La Figura 4 ilustra la situación. El objeto es poder alterar por medios eléctricos el valor de la tensión umbral del transistor, a fin de disponer de un dispositivo MOS cuya presencia en un circuito pueda ser anulada y/o recuperada. Su principal aplicación en el ámbito de las memorias semiconductoras está relacionada con la idea incorporar programabilidad a las memorias ROM diseñadas con tecnología CMOS. Su papel es fundamental en los dispositivos denominados EPROM y EEPROM, esto es, memorias ROM borrables y reprogramables.

El principio de funcionamiento del transistor MOS de puerta flotante, ilustrado también en la Figura 4 es el siguiente:

-) Para eliminar el transistor, (dispositivo programado) se introducen cargas dentro de la puerta flotante, de forma que se crea un campo eléctrico que dificulta que los electrones se acumulen para formar el canal. El resultado es que la tensión umbral de este transistor con la puerta cargada es muy

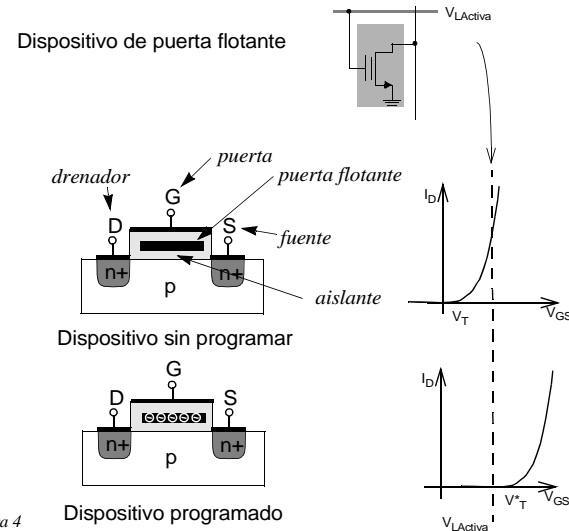


Figura 4

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.

grande, y el transistor estará normalmente en corte, por tanto será como si no estuviera (ver parte inferior de la figura).

-) Para recuperar el dispositivo basta con eliminar las cargas introducidas en la puerta flotante, con lo que la tensión umbral volverá a valores normales que permitirán su paso a conducción cuando sea necesario (situación mostrada en la parte central de la figura.)

Para realizar estos dispositivos se dispone de diferentes tecnologías: FAMOS, FLOTOX y FLASH, las cuales se diferencian principalmente en el modo de realizar las operaciones de programación y desprogramación antes mencionadas.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 04-05.



UNIVERSIDAD DE MÁLAGA
DEPARTAMENTO DE ELECTRÓNICA
COMPLEJO TECNOLÓGICO
Campus de Teatinos - 29071 Málaga

DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.

1º Curso Grupos A y C.

Examen ordinario. Curso 04/05. Málaga 21-9-2005.

1.- Del inversor RTL que modela el circuito de la *Figura 1(a)*, y cuya característica de transferencia (curva $v_o(v_a)$), se esboza en la *Figura 1(b)*, se sabe que sus márgenes de ruido para el cero (NM_L) y para el uno (NM_H) cumplen la siguiente relación ($NM_H = 4NM_L$); además se conocen los valores de los siguientes parámetros:

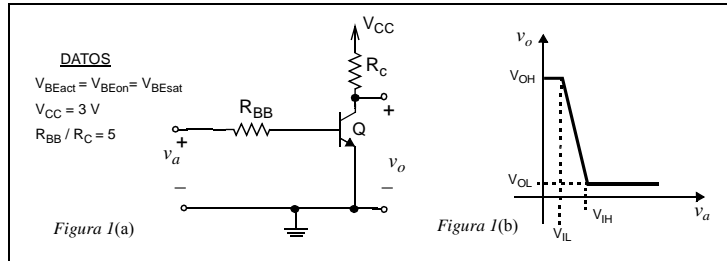
- Ancho de la transición $TW = 0.29V$
- Excursión lógica $LS = 2.9V$

Determinar:

- Sus niveles lógicos (V_{IH} , V_{IL} , V_{OH} y V_{OL}) y su margen de ruido NM .
- Los valores de los parámetros V_{BEon} , V_{CEsat} y β del modelo del transistor bipolar Q (modelo que recoge el formulario).
- El valor de R_C para el cual el consumo potencia estática del inversor es 3mW.

Justificar adecuadamente la respuesta.

(3 puntos)

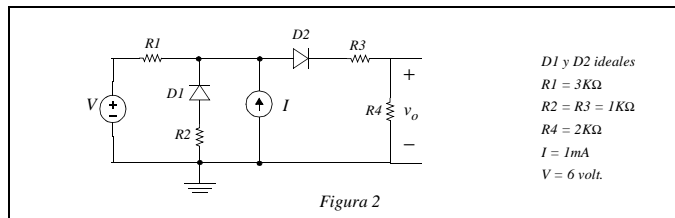


2.- En el circuito de la *Figura 2*:

- Mostrar que ambos diodos no pueden conducir simultáneamente.
- Determinar la tensión de salida v_o , y el consumo de potencia.

Considerar el modelo ideal para los diodos. Justificar adecuadamente la respuesta

(2 puntos)



3.- Calcular el valor de tensión a la salida V_o , y el consumo de potencia, para cada una de las puertas lógicas de la *Figura 3*, cuando sus entradas V_a y V_b toman los valores que en ella se muestran. Justificar la respuesta en cada caso, verificando que se cumplen las condiciones para la zona de trabajo que se supone para los transistores. (3 puntos)

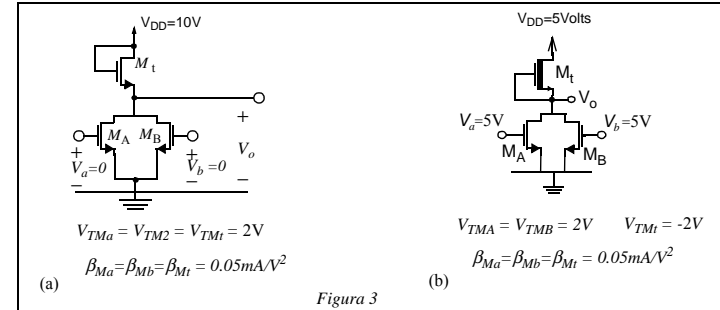


Figura 3

4.- Responde brevemente a las siguientes cuestiones:

- ¿Qué es y para qué sirve la característica de transferencia de una puerta lógica?
- ¿Cuáles son las variables de tensión y de corriente que se emplean para caracterizar a un transistor bipolar npn como elemento de circuito en configuración de emisor común. Caracteriza en función de ellas sus diferentes zonas de operación y su comportamiento en cada una de ellas. (1 punto)

5.- Explicar brevemente y forma cualitativa el funcionamiento del inversor básico de la familia lógica NMOS, indicando las principales características en cuanto a funcionamiento y zona de trabajo de los transistores que lo forman, así como en cuanto a su consumo, para cada una de las combinaciones de entrada $v_m = 0$ y $v_m = V_{DD}$. (1 punto)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 27 de Septiembre en los tabloneros oficiales del centro.

FORMULARIO:

$I_d \rightarrow V_d$ si $I_d \geq 0$
 $I_d \rightarrow V_d$ si $I_d \leq 0$
 $I_d \rightarrow V_d$ ideal
 $I_d \rightarrow V_d$ si $V_{BE} \leq V_{BEon}$
 $I_d \rightarrow V_d$ si $I_B \geq 0$
 $I_d \rightarrow V_d$ si $V_{CE} \geq V_{CEsat}$
 $I_d \rightarrow V_d$ si $I_B \geq 0$
 $I_d \rightarrow V_d$ si $\beta I_B \geq I_C$
 $I_D \rightarrow V_{GS}$ si $V_{GS} \leq V_T$
 $I_D \rightarrow V_{GS}$ si $V_{GS} \geq V_T$
 $I_D \rightarrow V_{GS}$ si $V_{GS} \geq V_T$ y $V_{DS} \geq V_{GS} - V_T$
 $I_D \rightarrow V_{GS}$ si $V_{GS} \geq V_T$ y $V_{DS} \leq V_{GS} - V_T$
 $I_D = \frac{\beta}{2} (V_{GS} - V_T)^2$
 $I_D = \beta [(V_{GS} - V_T) V_{DS} - \frac{V_{DS}^2}{2}]$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

SOLUCIONES.

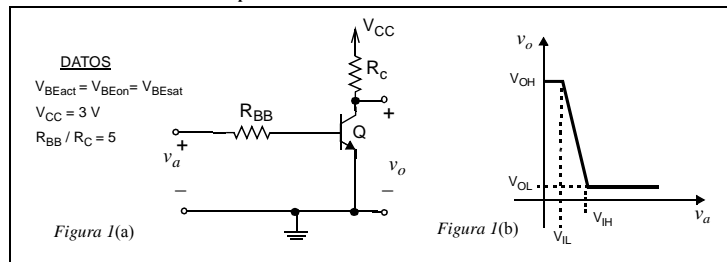
1.- Del inversor RTL que modela el circuito de la Figura 1(a), y cuya característica de transferencia (curva $v_o(v_a)$), se esboza en la Figura 1(b), se sabe que sus márgenes de ruido para el cero (NM_L) y para el uno (NM_H) cumplen la siguiente relación ($NM_H = 4NM_L$); además se conocen los valores de los siguientes parámetros:

- Ancho de la transición $TW = 0.29V$
- Excursión lógica $LS = 2.9V$

Determinar:

- a) Sus niveles lógicos (V_{IH} , V_{IL} , V_{OH} y V_{OL}) y su margen de ruido NM.
- b) Los valores de los parámetros V_{BEon} , V_{CESat} y β del modelo del transistor bipolar Q (modelo que recoge el formulario).
- c) El valor de R_C para el cual el consumo potencia estática del inversor es 3mW.

Justificar adecuadamente la respuesta.



Los parámetros de inversor que proporciona el enunciado del problema (margen de ruido, el ancho de la transición y la excursión lógica) se calculan todos a partir de sus niveles lógicos; así pues, conocido el valor de los primeros debe ser posible determinar el de los segundos, siempre que seamos capaces de encontrar el número suficiente de ecuaciones e incógnitas. Para este fin, además de las definiciones de estos parámetros contamos también con la información adicional que proporciona el circuito que modela dicho inversor (Figura 1(a)), su característica de transferencia (Figura 1(b)) y el conocimiento que de ambos tenemos por la teoría.

Recordemos en primer lugar las definiciones que proporcionan las primeras expresiones:

- Los **niveles lógicos** (V_{IL} , V_{IH} , V_{OL} y V_{OH}) se definen como los valores de tensión eléctrica que representan a cada uno de los dos valores posibles de las variables booleana que se asocian tanto a la entradas como a la salida del circuito electrónico que la implementa. La Figura 1(b) los representa sobre la característica de transferencia del inversor y recuerda que coinciden con los valores de abscisa y ordenada en los puntos que delimitan las fronteras de las diferentes regiones lineales en las que ésta se descompone.

- El **margen de ruido** de la puerta lógica, NM, se define como el mínimo valor de entre los márgenes de ruido para el cero (NM_L) y para el uno (NM_H), $NM = \min(NM_L \text{ y } NM_H)$; los cuales a su vez se definen como:

$$\text{Margen de ruido para el cero: } NM_L = V_{IL} - V_{OL} \quad (1)$$

$$\text{Margen de ruido para el uno: } NM_H = V_{OH} - V_{IH} \quad (2)$$

- El **ancho de la transición**, TW, se define como la diferencia entre los niveles lógicos para el uno y para el cero a la entrada de la puerta lógica:

$$\text{Ancho de la transición, } TW = V_{IH} - V_{IL} \quad (3)$$

- La **excursión lógica**, LS, se obtiene como la diferencia entre los niveles lógicos para el uno y el cero a la salida de la puerta lógica:

$$\text{Excursión lógica: } LS = V_{OH} - V_{OL} \quad (4)$$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

Por su parte, del estudio del inversor RTL (ver Transp. 17 del Tema 5) sabemos que se tendrá un nivel lógico alto a la salida, V_{OH} , cuando en transistor Q esté en corte; en cuyo caso $V_{OH} = V_{CC}$ (5); además el máximo valor a la entrada para esta situación determina el valor de V_{IL} , en cuyo caso $V_{IL} = V_{BEon}$ (6).

Por otra parte, también sabemos que se tendrá un nivel lógico bajo a la salida, V_{OL} , cuando en transistor Q esté en saturación; en cuyo caso $V_{OL} = V_{CESat}$ (7); además el mínimo valor a la entrada para esta situación

determina el valor de V_{IH} ; en cuyo caso $V_{IH} = V_A$ (8), con $V_A = \frac{R_{BB}}{\beta R_C} (V_{CC} - V_{CESAT}) + V_{BEON}$. (Cómo

se llega a esta expresión se recuerda en el apéndice al final de esta respuesta)

Así pues, a partir de las definiciones (1 - 4), y conocido el valor de estos parámetros; y del funcionamiento básico del inversor de la familia RTL, resumido en las ecuaciones (5 - 8) resulta fácil escribir un sistema de ecuaciones adecuado para responder a los apartados a) y b) de este problema.

a) Dado que, según el enunciado del problema, $NM_H = 4NM_L$, sustituyendo en esta condición las definiciones (1) y (2), y agrupando convenientemente se obtiene la ecuación:

$$V_{IH} + 4V_{IL} - V_{OH} - 4V_{OL} = 0 \quad (9)$$

Esta ecuación junto a las expresiones (3), (4) y (5) permiten escribir un sistema de cuatro ecuaciones con cuatro incógnitas, de cuya solución se tiene directamente los valores de los niveles lógicos buscados:

$$\left. \begin{aligned} (9) \quad & V_{IH} + 4V_{IL} - V_{OH} - 4V_{OL} = 0 \\ (3) \quad & V_{IH} - V_{IL} = TW \\ (4) \quad & V_{OH} - V_{OL} = LS \\ (5) \quad & V_{OH} = V_{CC} \end{aligned} \right\}$$

- De la ecuación (5) y del valor para V_{CC} que proporciona la Figura 1(a) se tiene que $V_{OH} = 3V$.

- De la ecuación (4), dado que V_{OH} y LS son conocidos se obtiene V_{OL} : $V_{OL} = V_{OH} - LS = 0.1V$

- Sustituyendo en (9) el valor de V_{OL} se llega a:

$$V_{IH} + 4V_{IL} = 5V_{OH} - 4LS \quad (10)$$

que junto con (3) forman ahora un sistema de dos ecuaciones con dos incógnitas cuya solución es:

$$\left. \begin{aligned} (10) \quad & V_{IH} + 4V_{IL} = 5V_{OH} - 4LS \\ (3) \quad & V_{IH} - V_{IL} = TW \end{aligned} \right\}$$

- Multiplicando (3) por (4), sumando ambas ecuaciones

y despejando V_{IH} se obtiene $V_{IH} = V_{OH} - \frac{4}{5}(LS - TW)$

- Restando (10) - (3) y despejando se obtiene $V_{IL} = V_{OH} - \frac{4LS + TW}{5}$

Sustituyendo valores se obtiene finalmente $V_{IH} = 0,912V$ y $V_{IL} = 0,622V$. Finalmente el margen de ruido NM se obtiene sustituyendo valores en (1) dado que según el enunciado $NM_L < NM_H$. Así $NM = 0,522V$.

En la siguiente tabla se resumen los valores de los parámetros obtenidos.

Param.	Valor en la puerta
Niveles Lógicos	$V_{IH} = 0,912V$ $V_{IL} = 0,622V$ $V_{OH} = 3V$ $V_{OL} = 0,1V$
Margen de Ruido	$NM = 0,522V$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

b)

- De la expresión (6) y de los resultados del apartado anterior se tiene que $V_{BEon} = V_{IL} = 0,622V$.

- De la expresión (7) y de los resultados del apartado anterior se tiene que $V_{CESat} = V_{OL} = 0,1V$.

- De la expresión (8), de los anteriores resultados y del valor del cociente R_{BB}/R_C que proporciona la Figura 1(a) puede obtenerse el valor de β . Despejando β en (8) Se tiene que $\beta = \frac{R_{BB}(V_{CC} - V_{CESAT})}{R_C(V_{IH} - V_{BEON})}$, de donde sustituyendo valores se obtiene $\beta = 50$.

Nótese que por otra parte que $\beta = \frac{R_{BB}(V_{CC} - V_{CESAT})}{R_C(V_{OH} - V_{OL})} = \frac{R_{BB}LS}{R_C \cdot TW}$.

c) Si se desea que el consumo estático del inversor sea 3mW, dado que la tensión que proporciona la fuente de alimentación V_{CC} es de 3V, la corriente que suministre, llamémosla I_{CC} (ver Figura 1.1), ha de ser de 1mA. Es sabido que el inversor RTL solo consume potencia en condiciones estáticas para el caso en que proporciona un cero lógico a la salida, esto es, para la situación en la que el transistor Q en el circuito de la Figura 1(a) trabaja en saturación. Esta situación es la que se ilustra en la Figura 1. En este caso es claro que la corriente I_{CC} que proporciona la fuente V_{CC} , que coincide con la corriente de colector de Q se

obtiene como $I_{CC} = \frac{V_{CC} - V_{CESat}}{R_C}$. Por tanto, dado que todos los valores de esta expresión son conocidos salvo el de la resistencia de colector R_C , despejando esta variable y sustituyendo valores se obtiene $R_C = \frac{V_{CC} - V_{CESat}}{I_{CC}} = 2,9k\Omega$.

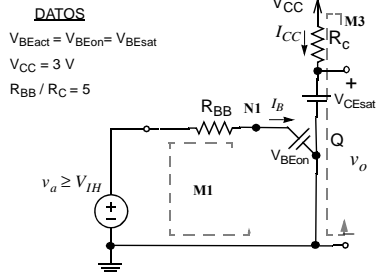


Figura 1.1

Apéndice

Recordemos, como ilustra la Figura 1(b) que V_{IH} es el mínimo valor de v_a para el que el transistor Q está en saturación. Este valor se puede calcular empleando el circuito de la Figura 1.1.

Dado que en saturación se ha de cumplir que $I_C \geq \beta I_B$, y que por su parte de la malla M3 se tiene $I_C = \frac{V_{CC} - V_{CESat}}{R_C}$ y de la M1 que $I_B = \frac{v_a - V_{BEsat}}{R_{BB}}$; sustituyendo ambas expresiones en la condición de

saturación y despejando v_a se llega a $v_a \leq \frac{R_{BB}}{\beta R_C}(V_{CC} - V_{CESAT}) + V_{BEON}$, cuyo mínimo valor lleva a la expresión (8).

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

2.- En el circuito de la Figura 2:

- a) Demostrar que ambos diodos no pueden conducir simultáneamente.
- b) Determinar la tensión de salida v_o , y el consumo de potencia.

Considerar el modelo ideal para los diodos. Justificar adecuadamente la respuesta.

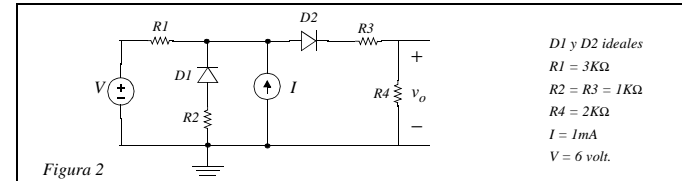


Figura 2

a) Para demostrar que ambos diodos no pueden conducir simultáneamente, procederemos por reducción al absurdo. Supondremos que ambos diodos conducen y los sustituiremos por su modelo en conducción en el circuito de la Figura 2; lo analizaremos y veremos que alguna de las condiciones que exige el modelo de conducción del diodo resulta fallida, en cuyo caso quedará demostrado el enunciado propuesto.

El esquema del circuito para el caso de que ambos transistores conduzca se muestra en la Figura 2.1. En él se han añadido también los nombres y polaridad de las variables que se van a utilizar en el análisis (Se considera para los diodos su modelo ideal, según indica el enunciado del problema: $V_{D1} = 0$ y $V_{D2} = 0$).

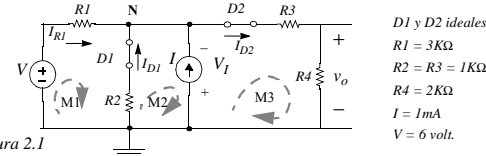


Figura 2.1

- Si ambos diodos conducen se tienen que verificar las siguientes condiciones: a) $I_{D1} \geq 0$ b) $I_{D2} \geq 0$
- Analizamos el circuito para encontrar el valor de estas variables:

El circuito posee 2 nudos y 4 ramas. Por tanto será necesario escribir un sistema de cuatro ecuaciones con cuatro incógnitas para resolver el circuito.

Para ello seguimos el algoritmo de análisis estudiado en clase.

Elegimos como incógnitas las corrientes en las ramas I_{R1} , I_{D1} e I_{D2} y la tensión en la fuente de intensidad V_I (Nótese que I_{D1} e I_{D2} son las corrientes que queremos calcular.)

Escribimos el sistema de ecuaciones: una ecuación de nudo y tres de malla:

$$\left. \begin{array}{l} \text{N1: } I_{R1} + I_{D1} - I_{D2} = -I \quad (1) \\ \text{M1: } R_1 I_{R1} - R_2 I_{D1} = V \quad (2) \\ \text{M2: } R_2 I_{D1} - V_I = 0 \quad (3) \\ \text{M3: } (R_3 + R_4) I_{D2} + V_I = 0 \quad (4) \end{array} \right\}$$

Para nuestro propósito, en este sistema basta con calcular el valor de las variables I_{D1} e I_{D2} de modo que:

- Despejando I_{R1} de (1) y sustituyendo (2) se tiene que: $R_1 I_{D2} - (R_1 + R_2) I_{D1} = V + R_1 I$ (5)
- Despejando V_I de (3) y sustituyendo (4) se tiene que: $(R_3 + R_4) I_{D2} + R_2 I_{D1} = 0$ (6)
- Despejando I_{D2} de (6) y sustituyendo (5) y despejando I_{D1} se tiene:

$$I_{D2} = \frac{-R_2}{R_3 + R_4} I_{D1} \rightarrow I_{D1} = \frac{V + R_1 I}{R_a} \quad (7) \text{ con } R_a = \frac{R_1 R_2 + (R_1 + R_2)(R_3 + R_4)}{R_3 + R_4}$$

Dado que según los valores que proporciona el enunciado se verifica que $R_a > 0$ y $V + R_1 I > 0$

De la expresión (7) se obtiene que $I_{D1} < 0$, lo que contradice la condición a) y demuestra que ambos diodos no pueden conducir simultáneamente.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

b)

Del apartado anterior sabemos que ambos diodos no conducen simultáneamente. Por otra parte en el análisis que allí se ha hecho se ha visto que la condición que falla es la correspondiente al estado de conducción del diodo D1. Así pues, dado el valor y la distribución de las fuentes en el esquema de este circuito y el resultado anterior parece claro que el estado más probable para los diodos es D2 en ON y el D1 OFF. Consideraremos pues esta situación, teniendo en cuenta siempre que se trata de una hipótesis de trabajo que hay que justificar verificando que se cumplen las condiciones que exige el modelo de diodo. Una vez verificada la validez de la hipótesis pasaremos a responder a las cuestiones que plantea el enunciado b) del problema.

En el esquema de la *Figura 2.2* se han sustituido los diodos de la *Figura 2* por los modelos correspondientes para cada uno de los diodos, esto es D1 OFF y D2 ON. En él se han añadido también los nombres y polaridad de las variables que se van a utilizar en el análisis (De nuevo, se considera para los diodos su modelo ideal, según indica el enunciado del problema: $I_{D1} = 0$ y $V_{D2} = 0$).

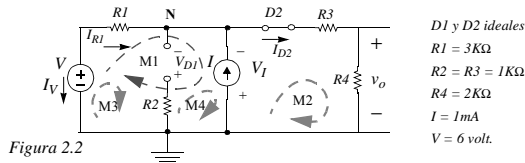


Figura 2.2

- Si D1 está en OFF y D2 ON se han de verificar las siguientes condiciones: a) $V_{D1} < 0$ b) $I_{D2} \geq 0$
- Analizamos el circuito para encontrar el valor de estas variables:

El circuito posee 2 nudos y 3 ramas. Por tanto será necesario escribir un sistema de tres ecuaciones con tres incógnitas para resolver el circuito.

Para ello seguimos el algoritmo de análisis estudiado en clase.

(Nótese que la rama que incluye el diodo D1 está cortada. Sin embargo posteriormente se utilizará como parte de las mallas M3 y M4, para calcular el valor de V_{D1} .)

Elegimos como incógnitas las corrientes en las ramas I_{R1} , e I_{D2} y la tensión en la fuente de intensidad V_I . (Nótese que I_{D2} es una de las variables que queremos calcular.)

Escribimos el sistema de ecuaciones: una ecuación de nudo y dos de malla:

$$\left. \begin{aligned} \text{N1: } I_{R1} - I_{D2} &= -I & (1) \\ \text{M1: } R_1 I_{R1} - V_I &= V & (2) \\ \text{M2: } (R_3 + R_4) I_{D2} + V_I &= 0 & (3) \end{aligned} \right\}$$

Para nuestro propósito, en este sistema basta con calcular el valor de I_{D2} de modo que:

- Despejando I_{R1} de (1) y sustituyendo (2) se tiene que: $R_1 I_{D2} - V_I = V + R_1 I$ (5)

- Despejando V_I de (3), sustituyendo (5) y despejando I_{D2} se tiene: $V_I = -(R_3 + R_4) I_{D2}$ (6) $\rightarrow I_{D2} = \frac{V + R_1 I}{R_1 + R_3 + R_4}$ (7)

La expresión (7) demuestra que se cumple la condición b) dado que según los valores de las resistencias y fuentes que proporciona el enunciado, tanto el numerador como el denominador de (7) son positivos.

A continuación para comprobar la condición a) calcularemos V_{D1} , para ello consideraremos la ecuación que proporciona la malla M4: $V_{D1} = V_I$ (8)

V_I puede calcularse de la expresión (6) dado que el valor de I_{D2} ya ha sido calculado.

Así, sustituyendo (7) en (6) y esta en (8) obtenemos: $V_{D1} = -(R_3 + R_4) \frac{V + R_1 I}{R_1 + R_3 + R_4} < 0$, luego a) se cumple.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

Hemos demostrado que la hipótesis es correcta: D1 está en OFF y D2 en ON. Ahora ya podemos responder a las preguntas del enunciado b) del problema realizando los cálculos oportunos sobre el circuito de la *Figura 2.2*.

De dicho esquema es claro que $v_o = R_4 I_{D2} = \frac{R_4(V + R_1 I)}{R_1 + R_3 + R_4}$, y sustituyendo valores $v_o = 3V$.

Por lo que respecta al consumo de potencia P es sabido que la potencia consumida en el circuito por los elementos pasivos coincide con la potencia aportada por los elementos activos. Por tanto, para calcular la potencia consumida habrá que, o bien determinar qué elementos consumen energía y sumar la potencia consumida por cada uno de ellos, o bien determinar qué elementos aportan energía y sumar el total de energía aportada por cada uno de estos. En el circuito problema las resistencias son elementos pasivos, al considerar un modelo ideal para los diodos, estos se consideran a su vez como elementos no energéticos, es decir que ni aportan ni consumen energía, mientras que para las fuentes independientes habrá que determinar cuáles son elementos activos, pues al menos una de ellas lo ha de ser.

Dado que seguimos el criterio del elemento pasivo a la hora de asignar polaridad a las variables tensión y corriente en los elementos del circuito, si una fuente independiente es activa, el producto intensidad tensión en sus terminales tomará un valor negativo, en caso contrario, la fuente independiente se comportará como un elemento pasivo. Comenzaremos pues comprobando el carácter activo o pasivo de las fuentes independiente V e I .

Para la fuente de tensión V se tiene que la potencia es: $P_V = V I_V$ y dado que $I_V = -I_{R1}$ podemos escribir $P_V = -V I_{R1}$. Por tanto si se cumple que I_{R1} es positivo, la fuente V es activa. A partir de la ecuación (1) del apartado anterior tenemos que $I_{R1} = I_{D2} - I$. El valor de I_{D2} se ha obtenido en (7), por lo

que sustituyendo resulta $I_{R1} = \frac{V + R_1 I}{R_1 + R_3 + R_4} - I$; y sustituyendo valores $I_{R1} = 0,5\text{mA}$, positivo, por lo

que finalmente la fuente V es activa y la potencia aportada resulta ser $P_V = -3\text{mW}$.

Por lo que respecta a la fuente de intensidad I la potencia se calcula como $P_I = V_I I$. El valor de V_I resulta de la expresión (7), luego sustituyendo en la expresión de la potencia resulta $P_I = -(R_3 + R_4) I_{D2} I$, y sustituyendo valores $P_I = -4,5\text{mW}$, que resulta ser también potencia aportada por un elemento activo.

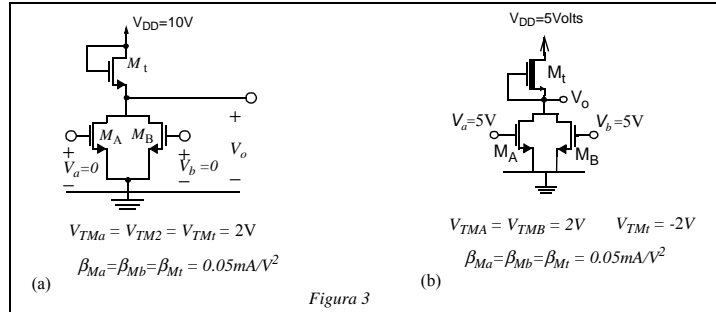
Así hemos verificado que ambas fuentes son elementos activos, y dado que solo hay dos de estos elementos en el circuito, resulta más fácil responder al enunciado del problema sumando la potencia aportada por estos. Así finalmente la potencia consumida por el circuito que es igual a la potencia aportada por los elementos activos resulta ser $P = -(P_V + P_I) = 7,5\text{mW}$.

Nótese que una vez que hemos verificado que los únicos elementos pasivos que hay en el circuito son las resistencias, la potencia consumida puede también calcularse a partir de la expresión $P = R_1 I_{R1}^2 + (R_3 + R_4) I_{D2}^2$ que resulta de la agregación de la potencia consumida en cada una de las resistencias por las que circula corriente.

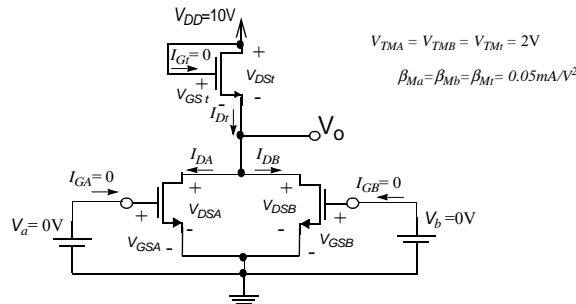
Nota: Nótese que en este problema, demostrando que D1 no conduce, mientras que D2 si lo hace, lo que es necesario para resolver el apartado b), el apartado a) puede responderse argumentando que para este tipo de circuitos y problemas (cálculo de punto de operación de circuitos con diodos) sólo hay un caso posible para el estado de los diodos y que ése es el encontrado al resolver el apartado b) por lo que a) queda demostrado, esto es D1 y D2 no pueden conducir simultáneamente.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

3.- Calcular el valor de tensión a la salida, V_o , y el consumo de potencia, para cada una de las puertas lógicas de la *Figura 3*, cuando sus entradas V_a y V_b toman los valores que en ella se muestran. Justificar la respuesta en cada caso, verificando que se cumplen las condiciones para la zona de trabajo que se supone para los transistores.



a) El circuito de la *Figura 3(a)* corresponde a una puerta NOR de dos entradas, de la familia NMOS construido únicamente con transistores MOS de enriquecimiento. La principal característica de esta familia de circuitos es que el transistor de carga M_t presenta su drenador y su puerta cortocircuitados, de manera que su tensión puerta-fuente es igual a su tensión drenador-fuente, lo que fuerza a que dicho transistor, cuando conduce, lo haga siempre en saturación. En la *Figura 3.1* se ha reproducido este circuito, al que se han añadido el nombre y la polaridad de las variables que se van a emplear en el análisis que sigue.



Como ya se ha mencionado, el transistor M_t si conduce lo hace en saturación dado que para él $V_{GS_t} = V_{DS_t}$, y por tanto siempre se cumple la condición de saturación que $V_{DS_t} \geq V_{GS_t} - V_{TM_t}$. Por su parte, del circuito es claro que ambos transistores (M_a y M_b) estarán cortados: $V_{GS_a} = V_a$ y $V_{GS_b} = V_b$; y ($V_a = V_b = 0V < V_{TM_a} = V_{TM_b}$); por tanto $I_{DA} = I_{DB} = 0$. Como por otra parte, las corrientes que circulan por estos transistores están ligadas además por la relación que establece el nudo O , $I_{Dt} = I_{DA} + I_{DB}$, se tendrá que también $I_{Dt} = 0$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

Así pues, tenemos dos posibilidades, o bien M_t está en corte, en cuyo caso $V_{GS_t} = V_{DS_t} < V_{TM_t}$, y dado que en el circuito se cumple $V_{DS_t} = V_{DD} - V_o$ se tendrá que cumplir $V_o > V_{DD} - V_{TM_t}$; o bien el transistor M_t conduce con corriente nula, en cuyo caso $V_{GS_t} = V_{DS_t} \geq V_{TM_t}$, que conduce a la condición $V_o \leq V_{DD} - V_{TM_t}$, además de verificarse que exista alguna solución válida para la ecuación $I_{Dt(sat)} = 0$. Veamos en que circunstancias esto es posible.

$$\text{Si } I_{Dt(sat)} = 0 \rightarrow \frac{\beta_{Mt}}{2} (V_{GS_t} - V_{TM_t})^2 = 0 \text{ cuya única solución es } V_{GS_t} = V_{TM_t}$$

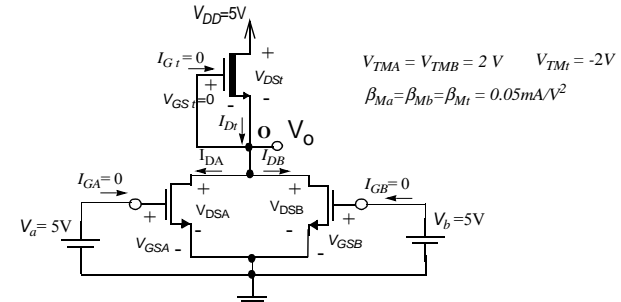
Dado que del circuito se tiene que $V_{GS_t} = V_{DS_t}$ y además $V_{DS_t} = V_{DD} - V_o$ es posible encontrar un valor para V_o , de modo que finalmente: $V_o = V_{DD} - V_{TM_t}$

Lo que es compatible con la hipótesis de que M_t conduce con corriente nula.

Finalmente sustituyendo valores se obtiene $V_o = 8V$

Claramente la potencia consumida por el circuito es nula, dado que como hemos visto no circula corriente por ninguno de sus elementos.

b) A continuación analizamos el circuito NOR NMOS, *Figura 3(b)*. Como es sabido, la principal característica de esta familia de circuitos es que el transistor de carga M_t es un transistor de empobrecimiento que presenta su puerta y su fuente cortocircuitados, de manera que su tensión puerta-fuente es nula, lo que unido al hecho de que su tensión umbral es negativa, fuerza a que dicho transistor siempre esté en conducción. En la *Figura 3.2* se reproduce el esquema del circuito al que se han añadido las variables necesarias para analizarlo y su polaridad.



Como ya se ha mencionado, el transistor M_t siempre conduce, $V_{GS_t} = 0 \geq V_{TM_t}$ y $I_{Dt} \neq 0$. Por su parte, del circuito es claro que $V_{GS_a} = V_a$ y $V_{GS_b} = V_b$; y dado el valor de éstas ($V_a = V_b = 5V > V_{TM_a} = V_{TM_b}$) cabe esperar que ambos transistores (M_a y M_b) conduzcan; además el circuito también fuerza la relación $V_o = V_{DS_a} = V_{DS_b}$, lo que unido al hecho de que todos los parámetros que caracterizan a M_a y M_b sean idénticos, fuerza a que se cumpla también la relación $I_{DA} = I_{DB}$. Por otra parte, las corrientes que circulan por estos transistores están ligadas además por la relación que establece el nudo O , $I_{Dt} = I_{DA} + I_{DB}$, que dada la simetría del circuito antes destacada lleva a que $I_{Dt} = 2I_{DA}$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

Si el circuito funciona como una puerta NOR, 5V puede ser considerado 1 lógico a la entrada y por tanto la salida ha de ser un 0 lógico, de modo que supondremos que tanto M_a como M_b conducen en su región óhmica, mientras que M_1 lo hace en la de saturación.

Si M_1 conduce en saturación se ha de verificar que $V_{DS1} > -V_{TM1}$, y dado que del circuito es claro que $V_{DS1} = V_{DD} - V_O$, se tendrá como condición de saturación para M_1 que $V_O \leq V_{DD} + V_{TM1}$. Sustituyendo valores numéricos se tiene finalmente $V_O \leq 3V$. En caso contrario M_1 trabajará en su región óhmica.

Si tanto M_a como M_b conducen en óhmica, para ambos se ha de verificar que $V_{DS} \leq V_{GS} - V_T$, para sus respectivas tensiones puerta-fuente y drenador-fuente, y dado que en el circuito $V_O = V_{DSA} = V_{DSB}$, esta condición se expresa como $V_O \leq 3V$. En caso contrario los transistores trabajan en saturación.

Reuniendo ambas condiciones tenemos que

$$M_1 \text{ saturación} - M_A \text{ y } M_B \text{ óhmica} \rightarrow V_O \leq 3$$

Verificaremos esta condición tras calcular V_O a partir de la relación que impone el nudo O del circuito, que bajo esta hipótesis vamos a reescribir como $I_{D1(sat)} = 2I_{DA(ohm)}$, para recalcar que las corrientes a las que se hace referencia son las de saturación y óhmica en los respectivos transistores.

$$\text{Así, dado que se tiene que } I_{D1(sat)} = 2I_{DA(ohm)} \quad \begin{matrix} V_{GS1} = 0 & V_{DS1} = V_{DD} - V_O \\ V_{GSA} = V_{GSB} = V_a & V_{DSA} = V_{DSB} = V_O \end{matrix}$$

$$\frac{\beta_{M1}}{2}(V_{GS1} - V_{TM1})^2 = 2\beta_{Ma} \left[(V_{GSA} - V_{TMA})V_{DSA} - \frac{V_{DSA}^2}{2} \right]$$

$$\frac{1}{2}(-V_{TM1})^2 = 2 \left[(V_a - V_{TMA})V_O - \frac{V_O^2}{2} \right]$$

$$V_O^2 - 2(V_a - V_{TMA})V_O + \frac{V_{TM1}^2}{2} = 0$$

Sustituyendo valores numéricos resulta: $V_O^2 - 6V_O + 2 = 0$

De las dos soluciones posibles $V_O = (3 - \sqrt{7})V$ es la correcta, la única que cumple la condición $V_O \leq 3V$

Para el cálculo de la potencia consumida se tiene

$$\left. \begin{matrix} P_{DD} = V_{DD} \times I_{DD} = V_{DD} \times I_{D1(sat)} \\ I_{D1(sat)} = \frac{\beta_I}{2}(-V_{TM1})^2 = 100\mu A \end{matrix} \right\} \rightarrow P_{DD} = 500\mu W$$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

4.-Responde brevemente a las siguientes cuestiones:

- a) ¿Qué es y para qué sirve la característica de transferencia de una puerta lógica?
- b) ¿Cuáles son las variables de tensión y de corriente que se emplean para caracterizar a un transistor bipolar npn como elemento de circuito en configuración de emisor común. Caracteriza en función de ellas sus diferentes zonas de operación y su comportamiento en cada una de ellas.

a) La **Característica de Transferencia** de una puerta o familia lógica es uno de los principales parámetros que se utilizan para comparar diferentes realizaciones electrónicas de estos elementos.

Más concretamente, se llama **característica de transferencia** de una puerta lógica a la gráfica que muestra como varían los valores de tensión a la salida del circuito eléctrico que realiza dicha puerta lógica, con respecto a los correspondientes valores de tensión a su entrada.

Esta gráfica, que en general se emplea para caracterizar el comportamiento analógico un circuito eléctrico en condiciones estáticas, es decir, para valores de tensión de entrada que no varían con el tiempo, en el caso de las puertas lógicas se utiliza también para fijar y determinar el valor concreto de los parámetros digitales denominados **Niveles Lógicos**, esto es, de los valores de tensión, V_{IH} y V_{IL} , que se asocian a cada uno de los dos valores de las variables binarias. En general, para una puerta lógica se habla cuatro valores, dos asociados a la variable de salida: V_{OH} para el '1' lógico y V_{OL} para el '0' lógico, y otros dos asociados a la variable de entrada V_{IL} y V_{IH} para el '0' y '1' lógico respectivamente.

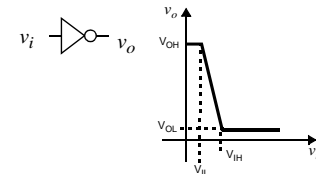


Figura 4.1

En la *Figura 4.1* se muestra, a modo de ejemplo, la característica de transferencia de un inversor junto con sus niveles lógicos.

b) El transistor bipolar, como elemento de circuito (ya sea pnp o npn), es **un elemento de tres terminales**, por tanto para caracterizar su comportamiento pueden emplearse seis **variables de circuito**, éstas son: las tres intensidades de corriente I_B, I_C, I_E y las tres tensiones V_B, V_C, V_E en cada uno de sus terminales: base, colector y emisor. También es posible, como alternativa a las variables de tensión en los terminales, escoger la diferencia de potencial entre sus terminales dos a dos, por ejemplo las tensiones V_{EB}, V_{CE}, V_{CB} que se denominan tensión emisor-base, tensión colector-emisor y tensión colector-base respectivamente.

Ahora bien, de estos conjuntos de variables, **sólo cuatro de ellas** (dos intensidades y dos tensiones) **son independientes**, dado que las leyes de Kirchhoff imponen dos condiciones de ligadura entre dichas variables. Se tienen pues tres posibilidades para escoger dichos conjuntos de variables independientes. Esto da lugar a **tres posibles configuraciones** para el transistor bipolar, según se escoja como terminal referencia de tensión uno de ellos. Así, en la práctica, resultan tres posibilidades que se denominan configuraciones:

Configuración en **emisor común**, donde se elige el terminal de emisor como referencia de tensiones; configuración en **base común**, donde es el terminal de base el escogido como referencia y configuración en **colector común** donde hace lo propio el terminal de colector. En la *Figura 4.2* se muestra un transistor npn en configuración emisor común, en la que se destacan las variables que se escogen para su caracterización, estas son: las tensiones V_{BE}, V_{CE} , tensión base-emisor y tensión colector-emisor; y las intensidades I_B, I_C , intensidad de base e intensidad de colector respectivamente.

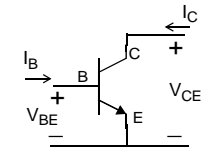


Figura 4.2

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

En términos de estas variables es posible modelar de forma sencilla el comportamiento del transistor (modelo lineal): **Se definen tres regiones de funcionamiento: corte, activa, saturación.** (Una respuesta más completa podría incluir también la mención a la región activa inversa)

En la **región de corte** el transistor no conduce corriente en sus terminales, esto es, las corrientes de base y de colector son nulas $I_B = I_C = 0$, mientras que la tensión colector-emisor V_{CE} , no está determinada por el transistor. Esta región se alcanza cuando la tensión base-emisor es menor que un cierto valor de tensión denominado tensión base-emisor en conducción $V_{BE} \leq V_{BEon}$.

En la **región activa** la corriente de colector es constante y proporcional a la corriente de base $I_C = \beta I_B$, y la tensión base-emisor está fijada a un valor por el transistor, tensión base-emisor en activa $V_{BE} = V_{BEact}$, (en muchas ocasiones se tiene $V_{BEact} = V_{BEon}$). En esta región la corriente de base siempre ha de ser positiva $I_B \geq 0$ (según la referencia de la *Figura 4.2* entrante en el terminal de base) y la tensión colector-emisor V_{CE} mayor o igual que un cierto valor denominado tensión colector-emisor de saturación $V_{CE} \geq V_{CEsat}$.

En la **región de saturación** la tensión base-emisor está fijada a un valor por el transistor, tensión base-emisor de saturación $V_{BE} = V_{BEsat}$, (en muchas ocasiones se tiene $V_{BEsat} = V_{BEact}$); lo mismo ocurre con la tensión colector-emisor, que es fijada por el transistor a un valor denominado tensión colector-emisor en saturación $V_{CE} = V_{CEsat}$. En esta región la corriente de base siempre ha de ser positiva $I_B \geq 0$ (según la referencia de la *Figura 4.2* entrante en el terminal de base) y la corriente de colector menor que βI_B , esto es $I_C \leq \beta I_B$.

En el formulario proporcionado al final del enunciado del examen se encuentra un resumen de los modelos de circuito y las principales expresiones a utilizar en cada una de las regiones de funcionamiento que aquí se han explicado.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 04-05.

5.- Explicar brevemente y forma cualitativa el funcionamiento del inversor básico de la familia lógica NMOS, indicando las principales características en cuanto a funcionamiento y zona de trabajo de los transistores que lo forman, así como en cuanto a su consumo, para cada una de las combinaciones de entrada $v_{in} = 0$ y $v_{in} = V_{DD}$.

(El análisis del comportamiento del inversor NMOS para $v_{in} = 0$ y $v_{in} = V_{DD}$ ha sido realizado en detalle en ejemplo presentado en las transparencias 14,15 y 16 del Tema 6.)

En la *Figura 5.1* se muestra un esquema del circuito que realiza un **inversor de la familia NMOS**. Como en ella se aprecia está formado por dos transistores MOS de canal N, uno de ellos de empobrecimiento M_t denominado transistor de carga y otro de enriquecimiento M_A .

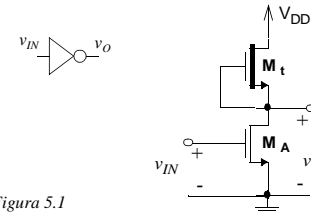


Figura 5.1

Su funcionamiento de forma breve puede resumirse así:

- En los circuitos de esta familia, el transistor M_t siempre conduce, dado que se trata de un transistor MOS de empobrecimiento, (tensión umbral negativa) con su puerta y su fuente cortocircuitadas ($V_{GS}=0$).
- Si la entrada del circuito está a nivel bajo, ($v_{in}=0$), el transistor M_A estará en corte; por lo que M_t ha de conducir con corriente nula; esta circunstancia sólo es posible si M_t conduce en óhmica; además su tensión drenador fuente ha de ser nula. En estas circunstancias $v_o = V_{DD}$ que es considerado un uno lógico a la salida. Por su parte dado que la corriente que circula por ambos transistores es nula el consumo de potencia también lo es en este caso.
- Si la entrada está a nivel alto, ($v_{in} = V_{DD}$), el transistor M_A conducirá en óhmica, mientras que M_t lo hará en saturación. En un inversor bien diseñado, v_o tomará un valor pequeño que se hace corresponder a un cero lógico a la salida. Por su parte el consumo de potencia ya no es nulo en este caso y se calcula como el producto $V_{DD} \times I_{DD}$, siendo I_{DD} la corriente suministrada por la fuente de alimentación V_{DD} y que ha de coincidir con la corriente de drenador en saturación de M_t , que coincide a su vez con la corriente de drenador en óhmica de M_A .



UNIVERSIDAD DE MÁLAGA
DEPARTAMENTO DE ELECTRÓNICA
COMPLEJO TECNOLÓGICO
Campus de Teatinos - 29071 Málaga

DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.

1º Curso Grupos A, B y C.

Examen ordinario. Curso 05/06. Málaga 23-6-2006.

1.- El circuito de la *Figura 1* está formado por un inversor RTL al que se ha conectado una resistencia R_L a su terminal de salida. Obtener la expresión analítica de su característica de transferencia (curva $v_o(v_i)$) y representarla gráficamente en los tramos donde el transistor Q está en corte y saturación. Justificar adecuadamente la respuesta.

(4 puntos)

DATOS

$V_{BEact} = V_{BEon} = V_{BEsat} = 0.7V$
 $V_{CEsat} = 0.2V \quad \beta = 100$

$V_{CC} = 5V$
 $R_{B1} = 100K\Omega$
 $R_{B2} = 100K\Omega$
 $R_C = 200K\Omega$
 $R_L = 200K\Omega$

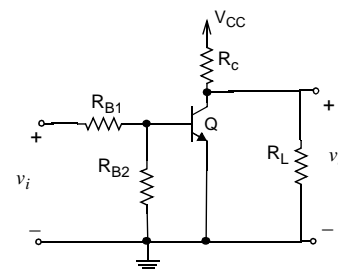


Figura 1

2.- En el circuito de la *Figura 2*:

a) Determinar el valor de la tensión de salida v_o para cada una de las cuatro combinaciones de las entradas v_A, v_B ($v_A = 0V, v_B = 0V; v_A = 0V, v_B = 5V; v_A = 5V, v_B = 0V; v_A = 5V, v_B = 5V$). Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran los dispositivos semiconductores. (Usar modelo tensión umbral para los diodos)

b) Indicar qué función lógica realiza. Justificar adecuadamente la respuesta.

(3 puntos)

DATOS

$V_{DD} = 5V$
 $R_G = 10k\Omega$
 $V_\gamma = 0.7V$
 $\beta_t = 25\mu A/V^2$
 $\beta_b = 200\mu A/V^2$
 $V_{Tt} = 1V$
 $V_{Tb} = 0.3V$

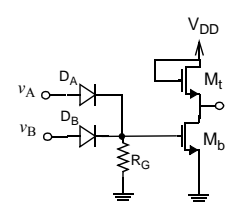


Figura 2

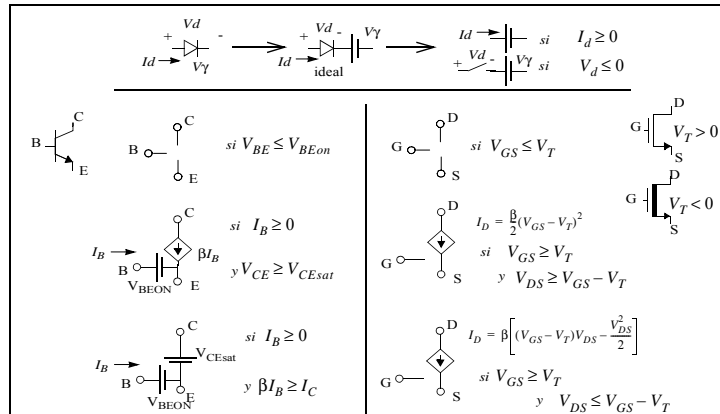
3.- Dibuja y describe brevemente el esquema básico de una memoria RAM, de lectura y escritura (R/W memory). Explicar brevemente cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica (1 punto)

4.- Esboza y describe brevemente las curvas características que caracterizan el comportamiento de un transistor bipolar npn en configuración emisor común. Señala sobre ellas las diferentes regiones de trabajo y las condiciones que las determinan en el modelo básico estudiado. (1 punto)

5.- En base a la Teoría de Bandas, explica brevemente por qué a temperatura ambiente hay cristales aislantes, cristales conductores y cristales semiconductores. Cita algunos ejemplos de cada uno de dichos materiales. (1 punto)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 4 de Julio en los tabloneros oficiales del centro.

FORMULARIO:



Diagramas de diodos: $I_d \rightarrow V_d$ (ideal), $I_d \rightarrow V_d$ (si $I_d \geq 0$), $I_d \rightarrow V_d$ (si $V_d \leq 0$)

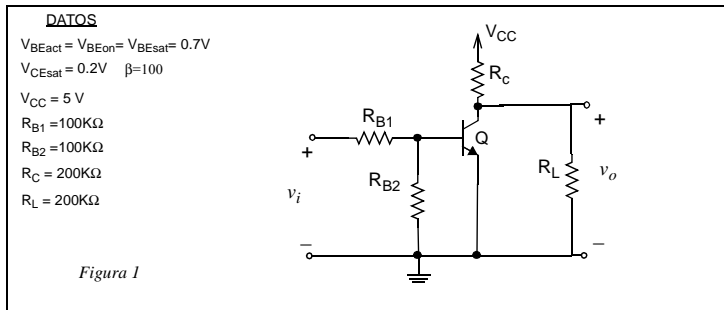
Diagramas de MOSFETs: $I_D \rightarrow V_{GS}, V_{DS}$ (si $V_{BE} \leq V_{BEon}$), $I_D \rightarrow V_{GS}, V_{DS}$ (si $I_B \geq 0$), $I_D \rightarrow V_{GS}, V_{DS}$ (si $V_{GS} \leq V_T$), $I_D \rightarrow V_{GS}, V_{DS}$ (si $V_{GS} \geq V_T$ y $V_{DS} \geq V_{GS} - V_T$), $I_D \rightarrow V_{GS}, V_{DS}$ (si $I_B \geq 0$ y $\beta I_B \geq I_C$), $I_D \rightarrow V_{GS}, V_{DS}$ (si $V_{GS} \geq V_T$ y $V_{DS} \leq V_{GS} - V_T$)

Ecuaciones: $I_D = \frac{\beta}{2}(V_{GS} - V_T)^2$ (si $V_{GS} \geq V_T$ y $V_{DS} \geq V_{GS} - V_T$), $I_D = \beta \left[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2} \right]$ (si $V_{GS} \geq V_T$ y $V_{DS} \leq V_{GS} - V_T$)

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

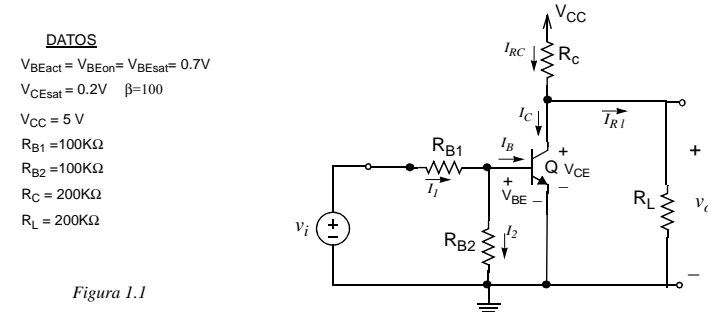
SOLUCIONES.

1.- El circuito de la *Figura 1* está formado por un inversor RTL al que se ha conectado una resistencia R_L a su terminal de salida. Obtener la expresión analítica de su característica de transferencia (curva $v_o(v_i)$) y representarla gráficamente en los tramos donde el transistor Q está en corte y saturación. Justificar adecuadamente la respuesta.



Como indica el enunciado de este problema, se trata de analizar el circuito de la *Figura 1* en los casos en los que el transistor Q está en corte y saturación, y para cada uno de ellos determinar el rango de valores de v_i y el valor de la tensión de salida v_o .

Antes de analizar cada uno de ellos daremos nombre y polaridad a las principales variables que se utilizarán en dicho análisis. Estas son las que se muestran en la *Figura 1.1*: Las corrientes en las resistencias R_{B1} , R_{B2} , R_C y R_L (I_1 , I_2 , I_{RC} e I_{RL} respectivamente) y las variables en configuración emisor común para el transistor Q (V_{BE} , V_{CE} , I_B e I_C). También se ha añadido una fuente de tensión que representa a la variable de entrada v_i .



Nótese que la presencia de la resistencia R_L hace que la corriente de colector I_C sea diferente de la corriente I_{RC} que es la que circula por la resistencia R_C .

Una vez clarificadas las variables con las que vamos a trabajar, consideremos pues el caso en el que el transistor Q está en CORTE. En esta situación se asume que las corrientes de base y colector son nulas ($I_B = 0$ e $I_C = 0$), y que se tiene que cumplir que $V_{BE} \leq V_{BEon}$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

El circuito que resulta tras sustituir Q por el correspondiente modelo se muestra en la *Figura 1.2*.

DATOS

$V_{BEact} = V_{BEon} = V_{BEsat} = 0.7V$
 $V_{CEsat} = 0.2V \quad \beta = 100$
 $V_{CC} = 5V$
 $R_{B1} = 100K\Omega$
 $R_{B2} = 100K\Omega$
 $R_C = 200K\Omega$
 $R_L = 200K\Omega$

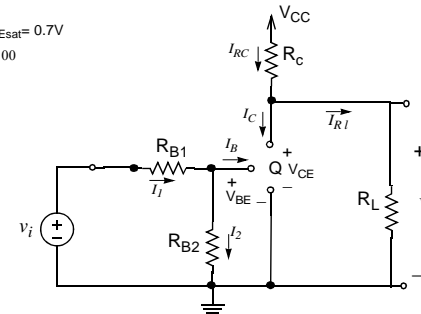


Figura 1.2

Dado que $I_B = 0$, es claro que $V_{BE} = \frac{R_{B2}}{R_{B1} + R_{B2}} v_i = \frac{v_i}{2}$. Nótese que en este caso las resistencias R_{B1} y R_{B2} forman un divisor de tensión con V_{BE} como tensión de salida y v_i como tensión de entrada, y además $R_{B1} = R_{B2}$, (*Figura 1.3(a)*). Por tanto, en esta región se ha de cumplir $V_{BE} = \frac{v_i}{2} \leq V_{BEon}$, de donde para que Q esté en corte se ha de cumplir $v_i \leq 2V_{BEon}$. Sustituyendo valores se tiene que $v_i \leq 1,4V$.

Por otra parte, dado que $I_C = 0$, es claro que $v_o = \frac{R_L}{R_C + R_L} V_{CC} = \frac{V_{CC}}{2}$. Nótese que en este caso las resistencias R_C y R_L forman un divisor de tensión con v_o como tensión de salida y V_{CC} como tensión de entrada, y además $R_C = R_L$ (*Figura 1.3(a)*). Sustituyendo valores resulta que en esta región $v_o = 2,5V$.

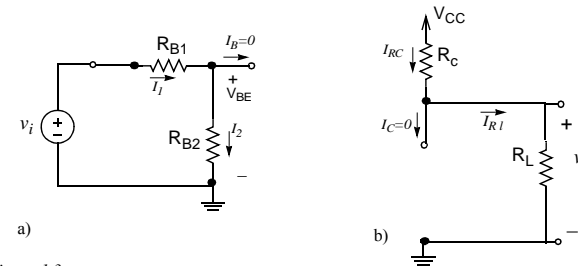


Figura 1.3

En resumen, para Q en corte $v_i \leq 1,4V$ y $v_o = 2,5V$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

Consideramos a continuación el caso en el que el transistor **Q** está en **SATURACIÓN**. En esta situación se asume que la tensión base-emisor, y la tensión colector-emisor son constantes ($V_{BE} = V_{BEon}$ y $V_{CE} = V_{CEsat}$). El circuito que resulta tras sustituir Q por el correspondiente modelo se muestra en la **Figura 1.4**.

DATOS

- $V_{BEact} = V_{BEon} = V_{BEsat} = 0.7V$
- $V_{CEsat} = 0.2V$ $\beta = 100$
- $V_{CC} = 5V$
- $R_{B1} = 100K\Omega$
- $R_{B2} = 100K\Omega$
- $R_C = 200K\Omega$
- $R_L = 200K\Omega$

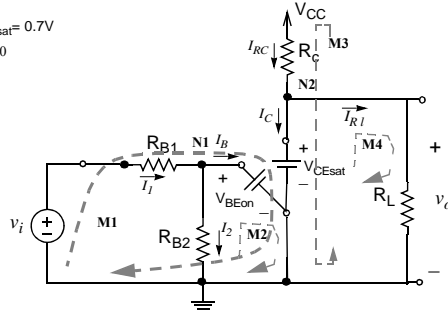


Figura 1.4

- Se tienen que verificar las siguientes condiciones: a) $I_B \geq 0$
b) $\beta I_B \geq I_C$
- Del algoritmo de análisis de circuitos se tiene:

N1: $I_B = I_1 - I_2$ (1)	M1: $I_1 = \frac{v_i - V_{BEon}}{R_{B1}}$ (3)
N2: $I_C = I_{RC} - I_{RL}$ (2)	M2: $I_2 = \frac{V_{BEon}}{R_{B2}}$ (4)
	M3: $I_{RC} = \frac{V_{CC} - V_{CEsat}}{R_C}$ (5)
	M2: $I_{RL} = \frac{V_{CEsat}}{R_L}$ (6)
- Sustituyendo (3) y (4) en (1) y teniendo en cuenta que $R_{B1} = R_{B2}$ se tiene que: $I_B = \frac{v_i - V_{BEon}}{R_{B1}} - \frac{V_{BEon}}{R_{B2}} = \frac{v_i - 2V_{BEon}}{R_{B1}}$ (7) y sustituyendo en a) $\rightarrow v_i \geq 2V_{BEon}$ (8)
- Sustituyendo valores numéricos en (8) se obtiene $v_i \geq 1,4V$
- Por otra parte sustituyendo (5) y (6) en (2) y teniendo en cuenta que $R_C = R_L$ se tiene que: $I_C = I_{RC} - I_{RL} = \frac{V_{CC} - V_{CEsat}}{R_C} - \frac{V_{CEsat}}{R_L} = \frac{V_{CC} - 2V_{CEsat}}{R_C}$ (9)
- Sustituyendo (7) y (8) en b) se tiene que: $\beta I_B = \frac{\beta}{R_{B1}}(v_i - 2V_{BEon}) \geq \frac{V_{CC} - 2V_{CEsat}}{R_C} \rightarrow v_i \geq \frac{R_{B1} V_{CC} - 2V_{CEsat}}{R_C} + 2V_{BEon}$ (10)
- Sustituyendo valores numéricos en (10) se obtiene $v_i \geq 1,423V$
- Por tanto a), c) se cumplen si se cumple (10), dado que si se cumple (10) también se cumple (8) Así pues para que Q esté en corte se ha de cumplir $v_i \geq 1,423V$
- Finalmente es claro que en esta región $V_0 = V_{CEsat}$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

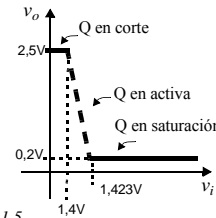


Figura 1.5

Puede verificarse fácilmente que para la región $1,4V \leq v_i \leq 1,423V$ Q trabaja en su región activa.

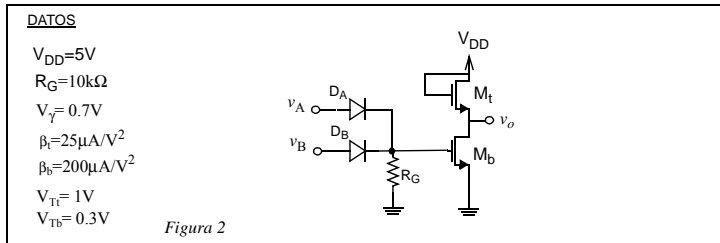
La **Figura 1.5** representa esquemáticamente la característica de transferencia del circuito en las regiones requeridas. Cuando Q está en corte se ha de cumplir $v_i \leq 2V_{BEon}$; y sustituyendo valores $v_i \leq 1,4V$. En esta región la tensión de salida es $\frac{V_{CC}}{2}$. Cuando Q está en saturación se ha de cumplir $v_i \geq \frac{R_{B1} V_{CC} - 2V_{CEsat}}{R_C} + 2V_{BEon}$; y sustituyendo valores $v_i \geq 1,423V$. En esta región $V_0 = V_{CEsat}$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

2.- En el circuito de la *Figura 2*:

a) Determinar el valor de la tensión de salida v_o para cada una de las cuatro combinaciones de las entradas v_A y v_B ($v_A = 0V, v_B = 0V$; $v_A = 0V, v_B = 5V$; $v_A = 5V, v_B = 0V$; $v_A = 5V, v_B = 5V$). Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran los dispositivos semiconductores. (Usar modelo tensión umbral para los diodos)

b) Indicar qué función lógica realiza. Justificar adecuadamente la respuesta.

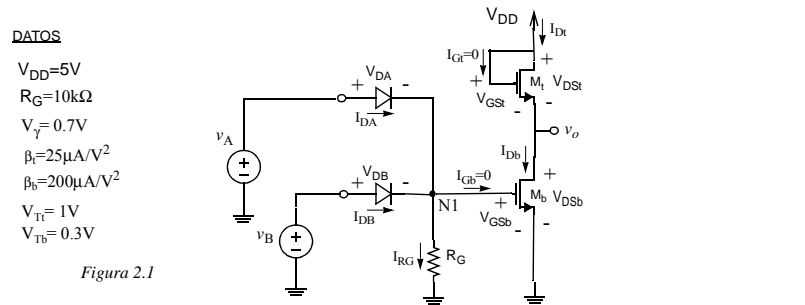


En este problema se pide analizar el circuito para completar los valores de tensión de la Tabla 1 y posteriormente interpretarla como tabla de verdad de manera que reconozcamos en ella función booleana que realiza el circuito.

Tabla 1:

$v_A(V)$	$v_B(V)$	$v_o(V)$
0	0	
0	5	
5	0	
5	5	

En primer lugar resulta conveniente asignar nombre y polaridad a todas las variables del circuito sobre las que se va a razonar. Estas son las que se muestran en la *Figura 2.1*: Las variables en configuración fuente común de los transistores NMOS M_t y M_b (V_{GS_t} , V_{DS_t} e I_{D_t} y V_{GS_b} , V_{DS_b} e I_{D_b} respectivamente), las variables tensión e intensidad en los diodos D_A y D_B (V_{DA} e I_{DA} , y V_{DB} e I_{DB} respectivamente) y la corriente en la resistencia R_G (I_{RG}). Además, el esquema del circuito se ha completado con dos fuentes independientes de tensión que representan a las variables de entrada del circuito.



Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

Previo al trabajo de análisis, que habrá que realizar para calcular los valores de tensión v_o , en el circuito de la *Figura 2.1* podemos reconocer fácilmente dos circuitos que realizan funciones lógicas que han sido estudiados en clase, y que en él aparecen interconectados. Un primer circuito es el formado por los dos diodos D_A y D_B , y la resistencia R_G , y que corresponde a una puerta OR realizada con diodos; y un segundo circuito es el formado por los dos transistores NMOS de enriquecimiento conectados de forma que realizan un inversor NMOS con carga de enriquecimiento. Estos dos circuitos están conectados de forma que el nudo de salida del primero se conecta al nudo de entrada del segundo, (nudo N1 en la *Figura 2.1*) de manera que cabe esperar que en conjunto realicen la función OR invertida o función NOR. Tras el análisis detallado verificaremos esta hipótesis.

Esta idea también nos permite razonar de forma que es posible simplificar los casos de estudio.

En el circuito OR, que constituye la etapa de entrada del circuito de la *Figura 2.1*, un valor de $0V$ en cualquiera de las entradas v_A y v_B lleva a que el correspondiente diodo esté cortado, mientras que un valor de $5V$ hace que este conduzca. Por otra parte, la tensión en el nudo N1 será la misma en todos los casos en los que al menos uno de los diodos conduzca. Así pues, cabe esperar que, por lo que respecta a los diodos, se tendrán sólo dos casos; a saber: que ambos estén cortados ($v_A = 0V, v_B = 0V$) o bien que al menos uno de ellos conduzca (resto de combinaciones de entrada), en cuyo caso se tendrá un circuito equivalente que permita analizar simultáneamente esas tres combinaciones.

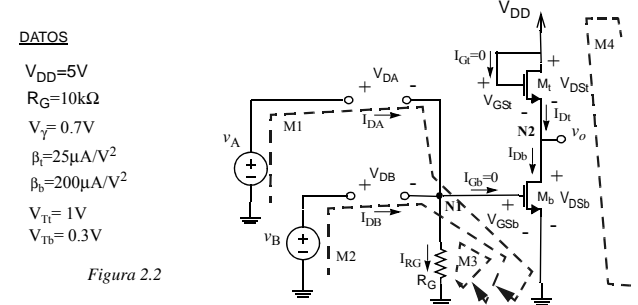
Con estas consideraciones, pasamos al análisis detallado del circuito contemplando las diferentes combinaciones de entrada.

Consideremos en primer lugar el caso $v_A = 0V, v_B = 0V$:

Es fácil demostrar que en esta situación ambos diodos están cortados: Para ello supondremos que $I_{DA} = I_{DB} = 0$ y tendremos que verificar que se cumple las condiciones: a) $V_{DA} \leq V_\gamma$ y b) $V_{DB} \leq V_\gamma$. El circuito de la *Figura 2.2* sirve para ilustrar el razonamiento que sigue a continuación.

Claramente en la *Figura 2.2* se tiene de la malla M1: $V_{DA} = v_A - V_{GS_b} = -V_{GS_b}$ y de la malla M2: $V_{DB} = v_B - V_{GS_b} = -V_{GS_b}$. Por otra parte, dado que $I_{GB}=0$, del esquema de la *Figura 2.1* también se tiene que del nudo N1: $I_{DA} + I_{DB} = I_{RG}$. Y como suponemos que ambos diodos están cortados ($I_{DA} = I_{DB} = 0$) resulta que $I_{RG} = 0$, y por tanto de M3: $V_{GS_b} = R_G I_{RG} = 0$. Así finalmente $V_{DA} = V_{DB} = 0$ por lo que se verifican las condiciones a) y b).

También es fácil ver que M_b está cortado, puesto que se cumple $V_{GS_b} < V_{Tb}$. Nótese que en los anteriores cálculos hemos obtenido que $V_{GS_b} = 0$ y del enunciado del problema que $V_{Tb} = 0,3$. Así, se tiene que $I_{D_b} = 0$.



Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

Por su parte, dada la especial configuración de M_1 en este circuito, con sus terminales de puerta y drenador cortocircuitados, lo que lleva a que $V_{GS1} = V_{DS1}$, si M_1 conduce lo hará en saturación, puesto que siempre se cumplirá $V_{DS1} > V_{GS1} - V_{T1}$. Así, se tendrá que $I_{D1} = \frac{\beta_1}{2}(V_{GS1} - V_{T1})^2$ siempre que $V_{GS1} \geq V_{T1}$.

Dado que en el nudo N2 del circuito de la *Figura 2.1* se ha de verificar la igualdad $I_{D1} = I_{DB} = \frac{\beta}{2}(V_{GS1} - V_{T1})^2 = 0$, la única solución posible de esta ecuación es que $V_{GS1} = V_{T1}$, que es compatible con la condición para que M_1 conduzca.

Finalmente, es posible obtener el valor de la tensión de salida de la ecuación que proporciona la malla M4: $v_O = V_{DD} - V_{DS1} = 4V$.

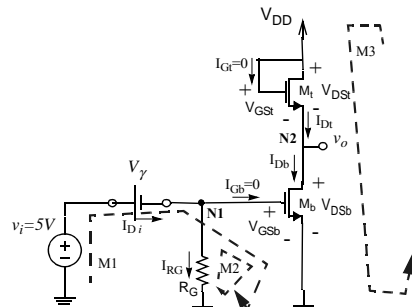
En resumen, hemos probado que en el circuito de la *Figura 2.1* para $v_A = 0V$, $v_B = 0V$ ambos diodos están cortados, el transistor M_b está cortado y el transistor M_1 conduce en saturación y por tanto la tensión de salida es 4V.

Abordaremos a continuación de manera conjunta los restantes casos $v_A = 0V$, $v_B = 5V$; $v_A = 5V$, $v_B = 0V$; $v_A = 5V$, $v_B = 5V$. Razonaremos en primer lugar que para el cálculo de v_O los tres casos son equivalentes y pueden resumirse en el circuito de la *Figura 2.2*.

DATOS

- $V_{DD} = 5V$
- $R_G = 10k\Omega$
- $V_T = 0.7V$
- $\beta_1 = 25\mu A/V^2$
- $\beta_b = 200\mu A/V^2$
- $V_{T1} = 1V$
- $V_{Tb} = 0.3V$

Figura 2.3



En primer lugar es claro que los papeles que juegan los diodos D_A y D_B en el esquema de la *Figura 2.1* son intercambiables en los casos $v_A = 0V$, $v_B = 5V$; $v_A = 5V$, $v_B = 0V$; para un valor 0V en una de las entradas el correspondiente diodo deberá estar cortado, mientras que para 5V esté conduciendo. La tensión en el nudo N1 que es la misma que la tensión puerta-fuente del transistor M_b (V_{GSb}) quedará entonces fijada por el diodo que conduzca y su valor será $V_{GSb} = v_i - V_T$, donde v_i denota la fuente de tensión de 5V asociada a v_A o v_B , según el caso. Esta misma situación se tiene para el caso $v_A = 5V$, $v_B = 5V$. En este caso los dos diodos conducen y la tensión en el nudo N1 será la misma que en los casos anteriores, dada la simetría de las dos ramas formadas por la fuente de tensión y el diodo. Por tanto para el cálculo de v_O esta situación es equivalente a las anteriores.

Analizamos pues el circuito de la *Figura 2.3* y verificaremos que se cumple las condiciones de conducción de cada uno de los dispositivos semiconductores.

Suponemos que al menos uno de los diodos conduce, por tanto se tiene que cumplir que $I_{Di} \geq 0$, donde I_{Di} denota a la corriente del diodo que conduce, uno o ambos diodos según el caso. Como la corriente de

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

puerta del transistor M_b es nula en el nudo N1 se cumple que $I_{Di} = I_{RG} = \frac{V_{GSb}}{R_G} = \frac{v_i - v_O}{R_G} \geq 0$, por tanto la hipótesis sobre los diodos se confirma. Notese que por simetría en la *Figura 2.13*, en el caso de que ambos diodos conduzcan la corriente que circulará por cada diodo será la mitad de I_{Di} que seguirá siendo positiva.

Con anterioridad se ha obtenido $V_{GSb} = v_i - v_O$, sustituyendo valores numéricos se obtiene entonces $V_{GSb} = 4,3V$. Con este valor se tiene que M_b conduce puesto que se cumple $V_{GSb} > V_{Tb}$.

Como intuimos que la etapa de salida se comporta como un inversor, supondremos que M_b conducirá en su región óhmica. Por tanto se tendrá $I_{Db(ohm)} = \beta_b \left[(V_{GSb} - V_{Tb})V_{DSb} - \frac{V_{DSb}^2}{2} \right]$, siempre que se cumpla $V_{DSb} \leq V_{GSb} - V_{Tb} = 4V$, o lo que es lo mismo, dado que $V_{DSb} = v_O$, $v_O \leq 4V$.

Por su parte la situación de M_1 no ha cambiado, al tener sus terminales de puerta y drenador cortocircuitados, y por tanto $V_{GS1} = V_{DS1}$, si M_1 conduce lo hará en saturación, puesto que siempre se cumplirá $V_{DS1} > V_{GS1} - V_{T1}$. Así, se tendrá que $I_{D1(sat)} = \frac{\beta_1}{2}(V_{GS1} - V_{T1})^2$ siempre que $V_{GS1} \geq V_{T1}$. Como de la malla M3 en el circuito de la *Figura 2.3* se obtiene que $v_O = V_{DD} - V_{DS1}$, y como $V_{GS1} = V_{DS1}$ sustituyendo en la condición de saturación, ésta se puede expresar en términos de v_O como $v_O \leq V_{DD} - V_{T1} = 4$.

Finalmente, como en el nudo N2 del circuito de la *Figura 2.3* se ha de verificar la igualdad $I_{D1(sat)} = I_{Db(ohm)}$, resulta:

$$I_{D1(sat)} = I_{Db(ohm)} \rightarrow \frac{\beta_1}{2}(V_{GS1} - V_{T1})^2 = \beta_b \left[(V_{GSb} - V_{Tb})V_{DSb} - \frac{V_{DSb}^2}{2} \right]$$

Como $V_{GS1} = V_{DS1} = V_{DD} - v_O$, $V_{GSb} = v_i - v_O$ y $V_{DSb} = v_O$, sustituyendo resulta:

$$I_{D1(sat)} = I_{Db(ohm)} \rightarrow \frac{\beta_1}{2}(V_{DD} - v_O - V_{T1})^2 = \beta_b \left[(v_i - v_O - V_{Tb})v_O - \frac{v_O^2}{2} \right]$$

Sustituyendo valores y operando, teniendo en cuenta que $\beta_b = 8\beta_1$, resulta:

$$\begin{aligned} \frac{\beta_1}{2}(4 - v_O)^2 &= \beta_b \left[4v_O - \frac{v_O^2}{2} \right] \\ (4 - v_O)^2 &= 16 \left[4v_O - \frac{v_O^2}{2} \right] \\ 9v_O^2 - 72v_O + 16 &= 0 \quad \text{que tiene dos soluciones} \rightarrow \begin{cases} v_O \cong 7,77V \\ v_O \cong 0,23V \end{cases} \end{aligned}$$

dado que se ha de verificar $v_O \leq 4V$ la solución buscada debe ser $v_O \cong 0,23V$

En resumen, hemos probado que para las combinaciones $v_A = 0V$, $v_B = 5V$; $v_A = 5V$, $v_B = 0V$; $v_A = 5V$, $v_B = 5V$ uno o ambos diodos conducen, el transistor M_b está conduciendo en óhmica y el transistor M_1 conduce en saturación y por tanto la tensión de salida es 0,23V.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

Podemos ahora completar la Tabla 1, que resume el comportamiento eléctrico para las cuatro combinaciones de entrada pedidas:

Tabla 1:

$v_A(V)$	$v_B(V)$	$v_O(V)$
0	0	4
0	5	0,23
5	0	0,23
5	5	0,23

A la vista de estos datos, si asumimos que 0V es un 0 lógico a la entrada y 5V es un 1 lógico a la entrada, mientras que 4V es un 1 lógico a la salida y 0,23V es un cero lógico a la salida, la Tabla 1 corresponde a la tabla de verdad de una puerta NOR. Por lo que concluimos que el circuito del problema realiza la función booleana NOR.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 05-06.

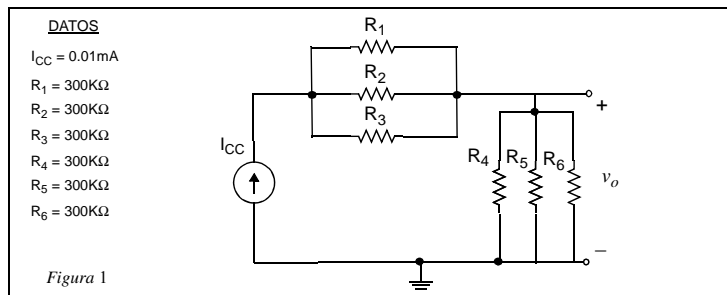


DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE GESTIÓN.

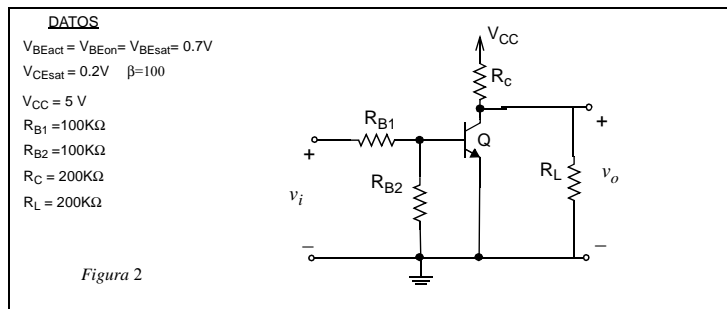
1º Curso Grupos A, B y C.

Examen extraordinario. Curso 05/06. Málaga 6-9-2006.

1.- Determinar el valor de la tensión v_o y la potencia aportada por la fuente de corriente I_{CC} en el circuito de la *Figura 1*.



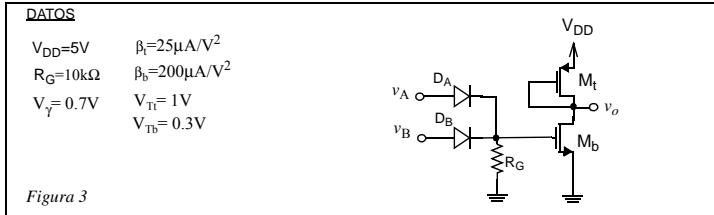
2.- En el circuito de la *Figura 2* obtener la expresión analítica de su característica de transferencia (curva $v_o(v_i)$) y el intervalo de valores v_i tales que el transistor Q trabaja en su región activa. Justificar adecuadamente la respuesta.



3.- En el circuito de la *Figura 3*:

- Determinar el valor de la tensión de salida v_o para cada una de las cuatro combinaciones de las entradas v_A v_B ($v_A = 0\text{V}$, $v_B = 0\text{V}$; $v_A = 0\text{V}$, $v_B = 5\text{V}$; $v_A = 5\text{V}$, $v_B = 0\text{V}$; $v_A = 5\text{V}$, $v_B = 5\text{V}$). Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran los dispositivos semiconductores. (Usar modelo tensión umbral para los diodos)
- Indicar qué función lógica realiza. Justificar adecuadamente la respuesta.

(3 puntos)



4.- Describe brevemente el circuito electrónico que constituye la celda básica de una memorias RAM estática NMOS. Ilustra cómo se organizan estas celdas básicas para formar un array de celdas de memoria en el que cada una de ellas puede ser direccionada individualmente e ilustra cómo se lee y escribe una de ellas.

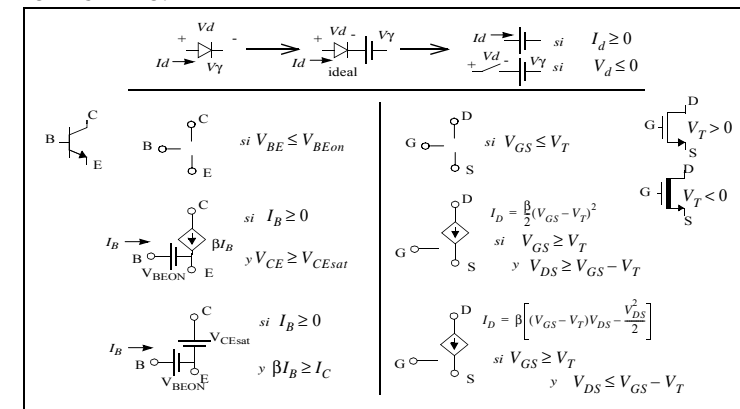
(1,5 puntos)

5.- ¿Que es un diodo LED? ¿Y un fotodiodo? ¿Y un diodo Zener? Destaca sus principales características y cita alguna aplicación para cada uno de ellos.

(1,5 puntos)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 18 de Septiembre en los tablonos oficiales del centro.

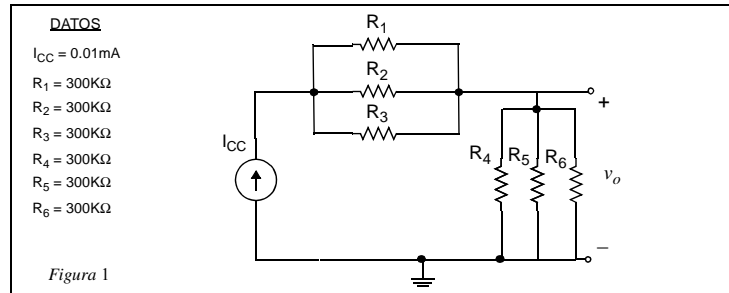
FORMULARIO:



Solución del Examen de Septiembre Dispositivos Electrónicos. Curso Académico 05-06.

SOLUCIONES.

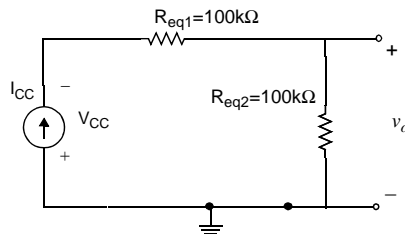
1.- Determinar el valor de la tensión v_o y la potencia aportada por la fuente de corriente I_{CC} en el circuito de la *Figura 1*.



Para el cálculo de v_o y de la potencia $P_{I_{CC}}$, suministrada por la fuente I_{CC} , el circuito de la *Figura 1* es equivalente al de la *Figura 1.1* donde las resistencias R_1 , R_2 y R_3 , que están conectadas en paralelo, se han sustituido por R_{eq1} ; y donde las resistencias R_4 , R_5 y R_6 , que también lo están, se han sustituido por R_{eq2} . En esa figura también se ha asignado nombre, V_{CC} , y polaridad, utilizando el criterio del elemento pasivo, a la tensión en la fuente de corriente.

DATOS

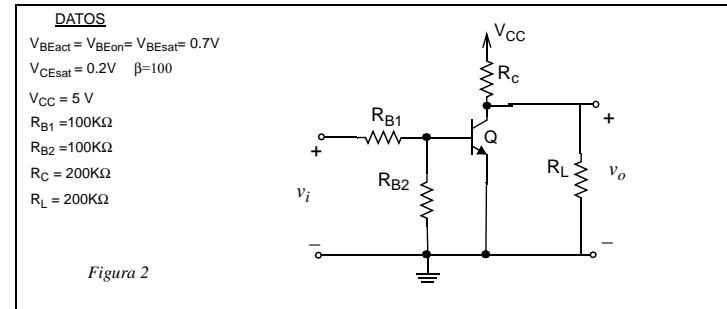
- $I_{CC} = 0.01\text{mA}$
- $R_1 = 300\text{k}\Omega$
- $R_2 = 300\text{k}\Omega$
- $R_3 = 300\text{k}\Omega$
- $R_4 = 300\text{k}\Omega$
- $R_5 = 300\text{k}\Omega$
- $R_6 = 300\text{k}\Omega$



Así, en este circuito es claro que $v_o = R_{eq2}I_{CC} = 100\text{k}\Omega \times 0,01\text{mA} = 1\text{V}$.
 Por otra parte, dado que $V_{CC} = -(R_{eq1} + R_{eq2}) \times I_{CC}$, se tiene para la potencia $P_{I_{CC}} = V_{CC} \times I_{CC} = -(R_{eq1} + R_{eq2}) \times I_{CC}^2 = -0,02\text{mW}$; donde el signo menos indica que la potencia es aportada por la fuente, según el criterio de elemento pasivo adoptado.

Solución del Examen de Septiembre Dispositivos Electrónicos. Curso Académico 05-06.

2.-En el circuito de la *Figura 2* obtener la expresión analítica de su característica de transferencia (curva $v_o(v_i)$) y el intervalo de valores v_i , tales que el transistor Q trabaja en su región activa. Justificar adecuadamente la respuesta.

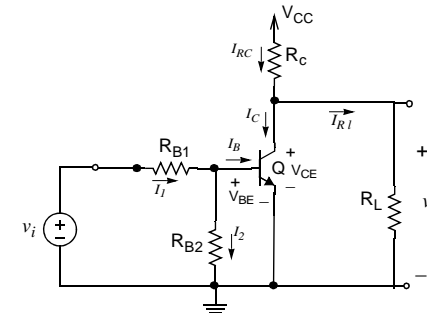


Como indica el enunciado de este problema, se trata de analizar el circuito de la *Figura 2* en el caso en el que el transistor Q está en su región activa y determinar el valor de la tensión de salida v_o como una función de la tensión de entrada v_i . Se pide además que se determine el rango de valores de v_i para los que es cierto que Q trabaja en activa.

Como es siempre recomendable, en primer lugar daremos nombre y polaridad a las principales variables que se utilizarán en dicho análisis. Estas son las que se muestran en la *Figura 2.1*: Las corrientes en las resistencias R_{B1} , R_{B2} , R_C y R_L (I_1 , I_2 , I_{RC} e I_{RL} respectivamente) y las variables en configuración emisor común para el transistor Q (V_{BE} , V_{CE} , I_B e I_C). También se ha añadido una fuente de tensión que representa a la variable de entrada v_i . Nótese que la presencia de la resistencia R_L hace que la corriente de colector I_C sea diferente de la corriente I_{RC} que es la que circula por la resistencia R_C .

DATOS

- $V_{BE\text{act}} = V_{BE\text{on}} = V_{BE\text{sat}} = 0.7\text{V}$
- $V_{CE\text{sat}} = 0.2\text{V}$ $\beta = 100$
- $V_{CC} = 5\text{V}$
- $R_{B1} = 100\text{k}\Omega$
- $R_{B2} = 100\text{k}\Omega$
- $R_C = 200\text{k}\Omega$
- $R_L = 200\text{k}\Omega$



Una vez clarificadas las variables con las que vamos a trabajar, consideremos pues el caso **Q en Activa**. En esta situación se asume que la tensión base-emisor es constante ($V_{BE} = V_{BE\text{on}}$), y la corriente de colector proporcional a la corriente de base ($I_C = \beta I_B$). El circuito que resulta tras sustituir Q por el correspondiente modelo se muestra en la *Figura 1.2*.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 05-06.

DATOS

$V_{BEact} = V_{BEon} = V_{BEsat} = 0.7V$
 $V_{CEsat} = 0.2V \quad \beta = 100$
 $V_{CC} = 5V$
 $R_{B1} = 100K\Omega$
 $R_{B2} = 100K\Omega$
 $R_C = 200K\Omega$
 $R_L = 200K\Omega$

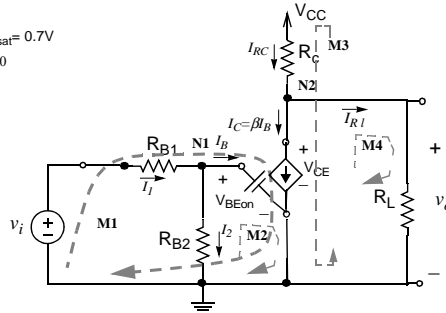


Figura 1.2

- Se tienen que verificar las siguientes condiciones: a) $I_B \geq 0$ b) $V_{CE} \geq V_{CEsat}$

- Del algoritmo de análisis de circuitos se obtienen las siguientes ecuaciones:

N1: $I_B = I_1 - I_2$ (1) M1: $I_1 = \frac{v_i - V_{BEon}}{R_{B1}}$ (3)

N2: $I_{RC} = \beta I_B + I_{RL}$ (2) M2: $I_2 = \frac{V_{BEon}}{R_{B2}}$ (4)

M3: $V_{CE} = V_{CC} - R_C I_{RC}$ (5)

M4: $I_{RL} = \frac{V_{CE}}{R_L}$ (6)

- Sustituyendo (3) y (4) en (1) y teniendo en cuenta que $R_{B1} = R_{B2}$ se tiene que: $I_B = \frac{v_i - V_{BEon}}{R_{B1}} - \frac{V_{BEon}}{R_{B2}} = \frac{v_i - 2V_{BEon}}{R_{B1}}$ (7) y sustituyendo en a) $\rightarrow v_i \geq 2V_{BEon}$ (8)

- Sustituyendo valores numéricos en (8) se obtiene $v_i \geq 1.4V$

- Por otra parte sustituyendo (6) en (2) y el resultado en (5) y teniendo en cuenta que $R_C = R_L$ se tiene que: $V_{CE} = V_{CC} - R_C(\beta I_B + \frac{V_{CE}}{R_L}) \rightarrow V_{CE} = \frac{1}{2}(V_{CC} - R_C \beta I_B)$ (9)

- Sustituyendo (7) en (9) y luego en b) se tiene que: $V_{CE} = \frac{1}{2}(V_{CC} - R_C \beta \frac{v_i - 2V_{BEon}}{R_{B1}}) \geq V_{CEsat}$

de donde despejando v_i resulta $\rightarrow v_i \leq \frac{R_{B1} V_{CC} - 2V_{CEsat}}{R_C \beta} + 2V_{BEon}$ (10)

- Sustituyendo valores numéricos en (10) se obtiene $v_i \leq 1.423V$

- Por tanto a), b) se cumplen si se cumplen simultáneamente (8) y (10)

Así pues para que Q esté en activa se ha de cumplir $1.4V \leq v_i \leq 1.423V$

- Finalmente, dado que en este circuito la tensión de salida v_o coincide con la tensión colector-emisor de Q, V_{CE} , de (9) y (7) se obtiene que en esta región: $v_o = V_{CE} = \frac{1}{2}(V_{CC} - R_C \beta \frac{v_i - 2V_{BEon}}{R_{B1}})$ (11)

Y sustituyendo valores numéricos: $v_o = -100v_i + 142.5 (V)$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 05-06.

3.- En el circuito de la Figura 3:

- a) Determinar el valor de la tensión de salida v_o para cada una de las cuatro combinaciones de las entradas v_A, v_B ($v_A = 0V, v_B = 0V; v_A = 0V, v_B = 5V; v_A = 5V, v_B = 0V; v_A = 5V, v_B = 5V$). Justificar la respuesta verificando que se cumplen las condiciones de la zona de trabajo en la que se supone que se encuentran los dispositivos semiconductores. (Usar modelo tensión umbral para los diodos)
- b) Indicar qué función lógica realiza. Justificar adecuadamente la respuesta.

DATOS

$V_{DD} = 5V$
 $R_G = 10k\Omega$
 $V_T = 0.7V$
 $\beta_n = 25 \mu A/V^2$
 $\beta_p = 200 \mu A/V^2$
 $V_{Tn} = 1V$
 $V_{Tp} = 0.3V$

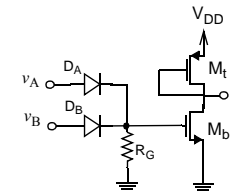


Figura 3

En este problema se pide analizar el circuito para completar los valores de tensión de la Tabla 1 y posteriormente, interpretarla como tabla de verdad de manera que reconozcamos en ella función booleana que realiza el circuito.

Tabla 1:

$v_A(V)$	$v_B(V)$	$v_o(V)$
0	0	
0	5	
5	0	
5	5	

En primer lugar resulta conveniente asignar nombre y polaridad a todas las variables del circuito sobre las que se va a razonar. Estas son las que se muestran en la Figura 2.1: Las variables en configuración fuente común de los transistores PMOS M_t y NMOS M_b (V_{SGt} , V_{SDt} e I_{Sp} y V_{GSb} , V_{DSb} , e I_{Dn} respectivamente), las variables tensión e intensidad en los diodos D_A y D_B (V_{DA} e I_{DA} , y V_{DB} e I_{DB} respectivamente) y la corriente en la resistencia R_G (I_{RG}). Además, el esquema del circuito se ha completado con dos fuentes independientes de tensión que representan a las variables de entrada del circuito.

DATOS

$V_{DD} = 5V$
 $R_G = 10k\Omega$
 $V_T = 0.7V$
 $\beta_n = 25 \mu A/V^2$
 $\beta_p = 200 \mu A/V^2$
 $V_{Tn} = 1V$
 $V_{Tp} = 0.3V$

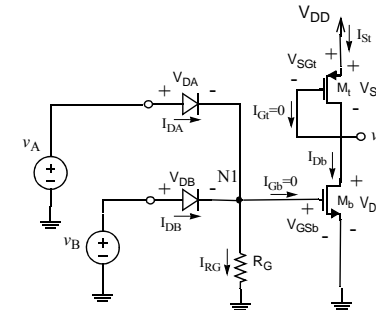


Figura 3.1

Solución del Examen de Septiembre Dispositivos Electrónicos. Curso Académico 05-06.

Previo al trabajo de análisis, que habrá que realizar para calcular los valores de tensión v_o , en el circuito de la *Figura 3.1* podemos reconocer fácilmente dos circuitos que realizan funciones lógicas que han sido estudiados en clase, y que en él aparecen interconectados. Un primer circuito es el formado por los dos diodos D_A y D_B , y la resistencia R_G y que corresponde a una puerta OR realizada con diodos; y un segundo circuito es el formado por los dos transistores de enriquecimiento, uno NMOS y otro PMOS como transistor de carga. Estos dos circuitos están conectados de forma que el nudo de salida del primero se conecta al nudo de entrada del segundo, (nudo N1 en la *Figura 3.1*) de manera que cabe esperar que en conjunto realicen la función OR invertida o función NOR. Tras el análisis detallado verificaremos esta hipótesis.

Esta idea también nos permite razonar de forma que es posible simplificar los casos de estudio. En el circuito OR, que constituye la etapa de entrada del circuito de la *Figura 3.1*, un valor de 0V en cualquiera de las entradas v_A y v_B lleva a que el correspondiente diodo esté cortado, mientras que un valor de 5V hace que éste conduzca. Por otra parte, la tensión en el nudo N1 será la misma en todos los casos en los que al menos uno de los diodos conduzca. Así pues, cabe esperar que, por lo que respecta a los diodos, se tendrán sólo dos casos; a saber: que ambos estén cortados ($v_A = 0V, v_B = 0V$) o bien que al menos uno de ellos conduzca (resto de combinaciones de entrada), en cuyo caso se tendrá un circuito equivalente que permitirá analizar simultáneamente esas tres combinaciones. Con estas consideraciones, pasamos al análisis detallado del circuito contemplando las diferentes combinaciones de entrada.

Consideremos en primer lugar el caso $v_A = 0V, v_B = 0V$:

Es fácil demostrar que en esta situación ambos diodos están cortados: Para ello supondremos que $I_{DA} = I_{DB} = 0$ y tendremos que verificar que se cumple las condiciones: a) $V_{DA} \leq V_\gamma$ y b) $V_{DB} \leq V_\gamma$. El circuito de la *Figura 3.2* sirve para ilustrar el razonamiento que sigue a continuación. Claramente en la *Figura 3.2* se tiene de la malla M1: $V_{DA} = v_A - V_{GSb} = -V_{GSb}$ y de la malla M2: $V_{DB} = v_B - V_{GSb} = -V_{GSb}$. Por otra parte, dado que $I_{Gb} = 0$, del esquema de la *Figura 3.2* también se tiene que del nudo N1: $I_{DA} + I_{DB} = I_{RG}$. Y como suponemos que ambos diodos están cortados ($I_{DA} = I_{DB} = 0$) resulta que $I_{RG} = 0$, y por tanto de M3: $V_{GSb} = R_G I_{RG} = 0$. Así finalmente $V_{DA} = V_{DB} = 0$ por lo que se verifican las condiciones a) y b).

También es fácil ver que M_b está cortado, puesto que se cumple $V_{GSb} < V_{Tb}$. Nótese que en los anteriores cálculos hemos obtenido que $V_{GSb} = 0$ y del enunciado del problema que $V_{Tb} = 0,3V$. Así, se tiene que $I_{Db} = 0$.

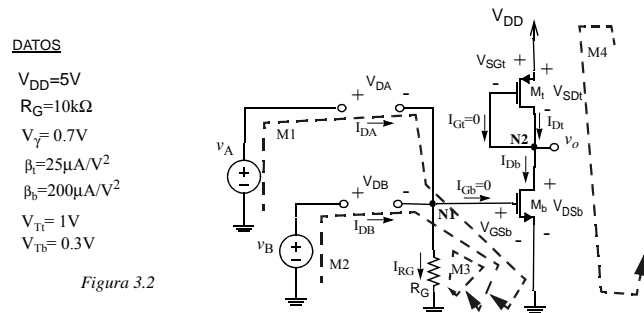


Figura 3.2

Solución del Examen de Septiembre Dispositivos Electrónicos. Curso Académico 05-06.

Por su parte, dada la especial configuración de M_i en este circuito, con sus terminales de puerta y drenador cortocircuitados, lo que lleva a que $V_{SGi} = V_{SDi}$, si M_i conduce lo hará en saturación, puesto que siempre se cumplirá $V_{SDi} > V_{SGi} - V_{Ti}$. Así, se tendrá que $I_{Di} = I_{Si} = \frac{\beta_i}{2}(V_{SDi} - V_{Ti})^2$ siempre que $V_{SGi} \geq V_{Ti}$. Dado que en el nudo N2 del circuito de la *Figura 3.2* se ha de verificar la igualdad $I_{Di} = I_{Db} = \frac{\beta_i}{2}(V_{SGi} - V_{Ti})^2 = 0$, la única solución posible de esta ecuación es que $V_{SGi} = V_{Ti}$, que es compatible con la condición para que M_i conduzca.

Finalmente, es posible obtener el valor de la tensión de salida de la ecuación que proporciona la malla M4: $v_o = V_{DD} - V_{DSi} = 4V$.

En resumen, hemos probado que en el circuito de la *Figura 3.2* para $v_A = 0V, v_B = 0V$ ambos diodos están cortados, el transistor M_b está cortado y el transistor M_i conduce en saturación y por tanto la tensión de salida es 4V.

Abordaremos a continuación de manera conjunta los restantes casos $v_A = 0V, v_B = 5V; v_A = 5V, v_B = 0V; v_A = 5V, v_B = 5V$. Razonaremos en primer lugar que para el cálculo de v_o , los tres casos son equivalentes y pueden resumirse en el circuito de la *Figura 3.3*.

DATOS

- $V_{DD} = 5V$
- $R_G = 10k\Omega$
- $V_\gamma = 0.7V$
- $\beta_i = 25\mu A/V^2$
- $\beta_b = 200\mu A/V^2$
- $V_{Ti} = 1V$
- $V_{Tb} = 0.3V$

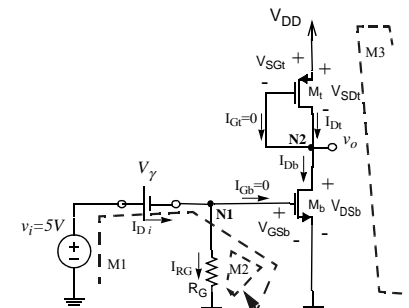


Figura 3.3

En primer lugar es claro que los papeles que juegan los diodos D_A y D_B en el esquema de la *Figura 3.1* son intercambiables en los casos $v_A = 0V, v_B = 5V; v_A = 5V, v_B = 0V$; para un valor 0V en una de las entradas el correspondiente diodo deberá estar cortado, mientras que para 5V esté conduciendo. La tensión en el nudo N1 que es la misma que la tensión puerta-fuente del transistor M_b (V_{GSb}) quedará entonces fijada por el diodo que conduzca y su valor será $V_{GSb} = v_i - V_\gamma$, donde v_i denota la fuente de tensión de 5V asociada a v_A o v_B , según el caso. Esta misma situación se tiene para el caso $v_A = 5V, v_B = 5V$. En este caso los dos diodos conducirán y la tensión el nudo N1 será la misma que en los casos anteriores, dada la simetría de las dos ramas formadas por la fuente de tensión y el diodo. Por tanto para el cálculo de v_o esta situación es equivalente a las anteriores.

Analizamos pues el circuito de la *Figura 3.3* y verificaremos que se cumple las condiciones de conducción de cada uno de los dispositivos semiconductores.

Suponemos que al menos uno de los diodos conduce, por tanto se tiene que cumplir que $I_{Di} \geq 0$, donde I_{Di} denota a la corriente del diodo que conduce, uno o ambos diodos según el caso. Como la corriente de

Solución del Examen de Septiembre Dispositivos Electrónicos. Curso Académico 05-06.

puerta del transistor M_b es nula en el nudo N1 se cumple que $I_{Di} = I_{RG} = \frac{V_{GSb}}{R_G} = \frac{v_i - V_T}{R_G} \geq 0$, por tanto la hipótesis sobre los diodo se confirma. Notese que por simetría en la *Figura 3.3*, en el caso de que ambos diodos conduzcan la corriente que circulará por cada diodo será da mitad de I_{Di} que seguirá siendo positiva.

Con anterioridad se ha obtenido $V_{GSb} = v_i - V_T$, sustituyendo valores numéricos se obtiene entonces $V_{GSb} = 4, 3V$. Con este valor se tiene que M_b conduce puesto que se cumple $V_{GSb} > V_{Tb}$. Como intuimos que la etapa de salida se comporta como un inversor, supondremos que M_b conducirá en su

región óhmica. Por tanto se tendrá $I_{Db(ohm)} = \beta_b \left[(V_{GSb} - V_{Tb})V_{DSb} - \frac{V_{DSb}^2}{2} \right]$, siempre que se cumpla $V_{DSb} \leq V_{GSb} - V_{Tb} = 4V$, o lo que es lo mismo, dado que $V_{DSb} = v_o$, $v_o \leq 4V$.

Por su parte la situación de M_t no ha cambiado, al tener sus terminales de puerta y drenador cortocircuitados, y por tanto $V_{SGt} = V_{SDt}$, si M_t conduce lo hará en saturación, puesto que siempre se cumplirá $V_{SDt} > V_{SGt} - V_{Tt}$. Así, se tendrá que $I_{Dt(sat)} = I_{St(sat)} = \frac{\beta_t}{2}(V_{SGt} - V_{Tt})^2$ siempre que $V_{SGt} \geq V_{Tt}$. Como de la malla M3 en el circuito de la *Figura 3.3* se obtiene que $v_o = V_{DD} - V_{SDt}$, y como $V_{SDt} = V_{SDt}$ sustituyendo en la condición de saturación, ésta se puede expresar en términos de v_o como $v_o \leq V_{DD} - V_{Tt} = 4$.

Finalmente, como en el nudo N2 del circuito de la *Figura 3.3* se ha de verificar la igualdad $I_{Dt(sat)} = I_{Db(ohm)}$, resulta:

$$I_{Dt(sat)} = I_{Db(ohm)} \rightarrow \frac{\beta_t}{2}(V_{SGt} - V_{Tt})^2 = \beta_b \left[(V_{GSb} - V_{Tb})V_{DSb} - \frac{V_{DSb}^2}{2} \right]$$

Como $V_{SGt} = V_{SDt} = V_{DD} - v_o$, $V_{GSb} = v_i - V_T$ y $V_{DSb} = v_o$, sustituyendo resulta:

$$I_{Dt(sat)} = I_{Db(ohm)} \rightarrow \frac{\beta_t}{2}(V_{DD} - v_o - V_{Tt})^2 = \beta_b \left[(v_i - V_T - V_{Tb})v_o - \frac{v_o^2}{2} \right]$$

Sustituyendo valores y operando, teniendo en cuenta que $\beta_b = 8\beta_t$, resulta:

$$\begin{aligned} \frac{\beta_t}{2}(4 - v_o)^2 &= \beta_b \left[4v_o - \frac{v_o^2}{2} \right] \\ (4 - v_o)^2 &= 16 \left[4v_o - \frac{v_o^2}{2} \right] \\ 9v_o^2 - 72v_o + 16 &= 0 \quad \text{que tiene dos soluciones} \rightarrow \begin{cases} v_o \cong 7,77V \\ v_o \cong 0,23V \end{cases} \end{aligned}$$

dado que se ha de verificar $v_o \leq 4V$ la solución buscada debe ser $v_o \cong 0,23V$

Solución del Examen de Septiembre Dispositivos Electrónicos. Curso Académico 05-06.

En resumen, hemos probado que para las combinaciones $v_A = 0V$, $v_B = 5V$; $v_A = 5V$, $v_B = 0V$; $v_A = 5V$, $v_B = 5V$ uno ambos diodos conducen, el transistor M_b está conduciendo en óhmica y el transistor M_t conduce en saturación y por tanto la tensión de salida es 0,23V.

Podemos ahora completar la Tabla 1. que resume el comportamiento eléctrico para las cuatro combinaciones de entrada pedidas:

Tabla 1:

$v_A(V)$	$v_B(V)$	$v_o(V)$
0	0	4
0	5	0,23
5	0	0,23
5	5	0,23

A la vista de estos datos, si asumimos que 0V es un 0 lógico a la entrada y 5V es un 1 lógico a la entrada, mientras que 4V es un 1 lógico a la salida y 0,23V es un cero lógico a la salida, la Tabla 1 corresponde a la tabla de verdad de una puerta NOR. Por lo que concluimos que el circuito del problema realiza la función booleana NOR.

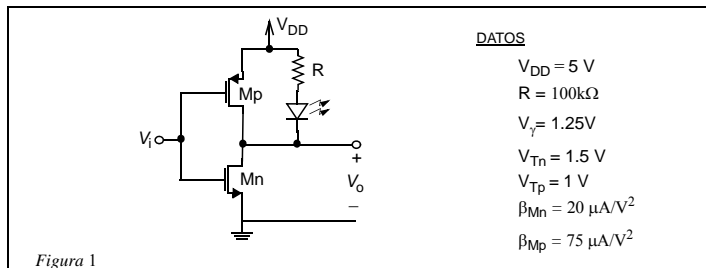


DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE SISTEMAS.
1º Curso Grupo A.

Examen convocatoria de Junio. Curso 06/07. Málaga 13-6-2007.

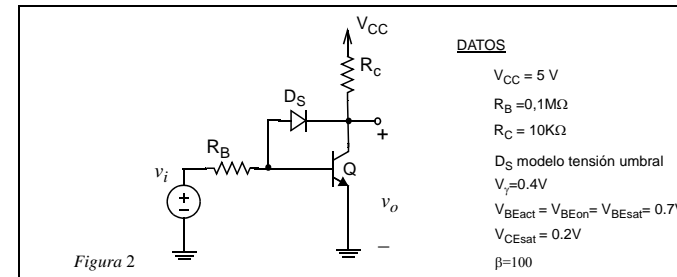
- Cita al menos tres familias lógicas e indica cuáles son sus principales rasgos distintivos. Dibuja también el circuito correspondiente a un inversor de cada una de ellas. (0.75 puntos)
- Responde brevemente a las siguientes cuestiones:
 - ¿Qué es la movilidad de un portador de carga, y cuál es su dependencia con la temperatura? Justifica adecuadamente la respuesta.
 - ¿Qué es la conductividad de un material y cuál es su relación con la movilidad de los portadores de carga? Indica también cuál es su relación con la resistencia eléctrica de dicho material (0.75 puntos)
- Dibuja el esquema básico de un circuito rectificador de onda completa y justifica cualitativamente su funcionamiento en términos de su característica de transferencia. (0.75 puntos)
- Describe brevemente el circuito electrónico que conforma la celda básica de la memoria RAM estática NMOS. Ilustra su funcionamiento indicando cómo se selecciona, y cómo se lee y se escriben en ella cada uno de los valores lógicos. (0,75 puntos)

- En el circuito de la *Figura 1*, calcula los valores a la salida (V_o) y el consumo para cada uno de los valores de entrada $V_i = 5V$ y $V_i = 0V$. Probar en cada caso cuál es el estado de conducción de los dispositivos semiconductores. (Considerar el modelo tensión umbral para el diodo LED). (4 puntos)



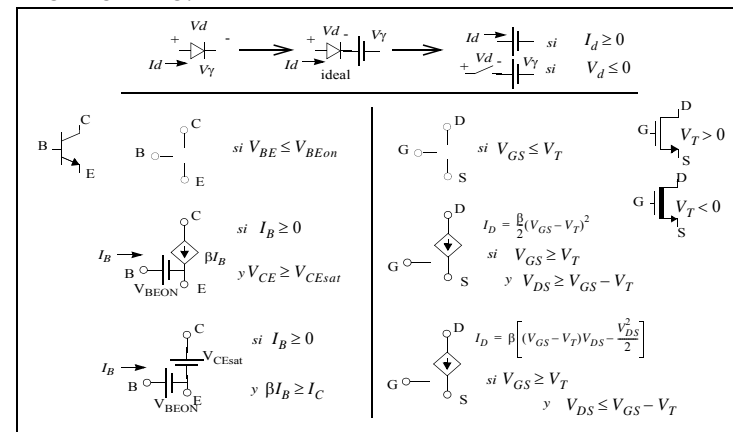
- En el circuito inversor de la *Figura 2*:
 - Determina el rango de valores de v_i para los cuales el diodo D_s está en conducción, mientras el transistor Q trabaja en su región activa.
 - Determina también el valor de v_o y la potencia aportada por la fuente V_{CC} .

(3 puntos)



Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 26 de Junio en los tabloneros oficiales del centro.

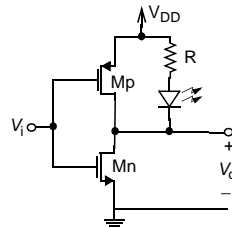
FORMULARIO:



Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 06-07.

SOLUCIONES.

5.- En el circuito de la *Figura 1*, calcular los valores a la salida (V_o) y el consumo para cada uno de los valores de entrada $V_i = 5V$ y $V_i = 0V$. Probar en cada caso cuál es el estado de conducción de los dispositivos semiconductores. (Considerar el modelo tensión umbral para el diodo LED).



- $V_{DD} = 5V$
- $R = 100k\Omega$
- $V_T = 1.25V$
- $V_{Tn} = 1.5V$
- $V_{Tp} = 1V$
- $\beta_{Mn} = 20 \mu A/V^2$
- $\beta_{Mp} = 75 \mu A/V^2$

Figura 1

Observando el circuito de la *Figura 1* es fácil identificar que se trata de un inversor CMOS a cuyo terminal de salida V_o se ha conectado un diodo LED en serie con una resistencia conectada a su vez a la alimentación V_{DD} . Se pide analizar el circuito y calcular el valor de la tensión de salida y el consumo de potencia, cuando a la entrada V_i se aplican 5 y 0 voltios, los cuales, como es habitual, representaran al uno y cero lógico respectivamente.

Dado que el comportamiento del inversor CMOS ha sido estudiado en detalle en clase es fácil razonar así:

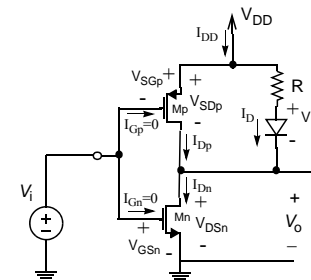
- Para $V_i = 5V$ (uno lógico a la entrada) la salida presentará un valor de tensión pequeño, asociado a un cero lógico (cero voltios en el caso en que el nudo de salida no está cargado). Dada la polarización que tiene la rama formada por la resistencia y el diodo LED, éste podrá conducir emitiendo luz. Así cabe esperar que el transistor Mp esté cortado, el transistor Mn conduzca en su región óhmica o lineal y que el diodo LED conduzca.

- Para $V_i = 0V$ (cero lógico a la entrada) la salida presentará un valor de tensión alto, asociado a un uno lógico (V_{DD} en el caso en que el nudo de salida no está cargado). Dada la polarización que tiene la rama formada por la resistencia y el diodo LED, éste estará cortado y no emitirá luz. Así cabe esperar que el transistor Mn esté cortado, el transistor Mp conduzca en su región óhmica o lineal y que el diodo LED no conduzca.

A continuación analizaremos ambas situaciones y verificaremos estas hipótesis sobre el estado de conducción de los dispositivos electrónicos.

En primer lugar resulta conveniente asignar nombre y polaridad a todas las variables del circuito sobre las que se va a razonar. Estas son las que se muestran en la *Figura 1.1*: Las variables en configuración fuente común de los transistores MOS: NMOS Mn (V_{GSn} , V_{DSn} e I_{Dn}) y PMOS Mp (V_{SGp} , V_{SDp} , e I_{Dp}), y las variables tensión e intensidad del diodo LED (V_D e I_D). Además, el esquema del circuito se ha completado con una fuente independiente de tensión que representa a la variable de entrada del circuito. Por su parte la variable I_{DD} representa a la corriente que proporciona la fuente de alimentación V_{DD} .

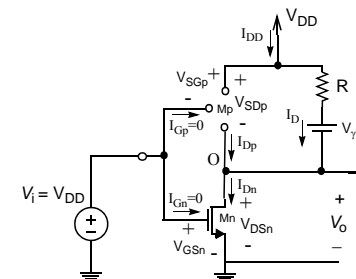
Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 06-07.



- $V_{DD} = 5V$
- $R = 100k\Omega$
- $V_T = 1.25V$
- $V_{Tn} = 1.5V$
- $V_{Tp} = 1V$
- $\beta_{Mn} = 20 \mu A/V^2$
- $\beta_{Mp} = 75 \mu A/V^2$

Figura 1.1

Consideremos pues el caso en que $V_i = 5V$. El circuito que cabe esperar se muestra en la *Figura 1.2*.



- $V_{DD} = 5V$
- $R = 100k\Omega$
- $V_T = 1.25V$
- $V_{Tn} = 1.5V$
- $V_{Tp} = 1V$
- $\beta_{Mn} = 20 \mu A/V^2$
- $\beta_{Mp} = 75 \mu A/V^2$

Figura 1.2

El transistor PMOS está cortado puesto que se tiene que $V_{SGp} = V_{DD} - V_i = 0 < V_{Tp}$, mientras que el transistor NMOS conduce puesto que $V_{GSn} = V_i = V_{DD} > V_{Tn}$.

Como ya se ha mencionado, cabe esperar que el transistor Mn conduzca en su región lineal. En ese caso se tendrá que cumplir $V_{DSn} \leq V_{GSn} - V_{Tn}$, de donde resulta que $V_o \leq V_{DD} - V_{Tn}$, y sustituyendo valores $V_o \leq 3,5V$. Por supuesto, si esta condición no se verifica Mn conducirá en saturación.

Por otra parte, y dada la relación que impone el nudo de salida O, se tiene que $I_{Dn} = I_{Dp} + I_D$, y como $I_{Dp} = 0$ por estar el transistor Mp cortado, resulta que $I_{Dn} = I_D$. Esto es, la corriente que ha de conducir el transistor Mn será la corriente que circula por el diodo.

La corriente I_D es fácil de calcular en función de V_o puesto que ésta es también la corriente que circula por la resistencia R. De la ley de Óhm aplicada a R se tiene directamente que $I_D = \frac{V_{DD} - (V_T + V_o)}{R}$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 06-07.

Por tanto, si suponemos que el transistor Mn trabaja en su región lineal podemos escribir la siguiente ecuación:

$$I_{Dn(ohm)} = I_D \rightarrow \beta_{Mn} \left[(V_{GSn} - V_{Tn})V_{DSn} - \frac{V_{DSn}^2}{2} \right] = \frac{V_{DD} - (V_\gamma + V_o)}{R}$$

Como $V_{GSn} = V_{DD}$ y $V_{DSn} = V_o$, sustituyendo resulta:

$$I_{Dn(ohm)} = I_D \rightarrow \beta_{Mn} \left[(V_{DD} - V_{Tn})V_o - \frac{V_o^2}{2} \right] = \frac{V_{DD} - (V_\gamma + V_o)}{R}$$

Sustituyendo valores y operando, y dado que $\beta_{Mn} \cdot R = 20\mu A/V^2 \cdot 100K\Omega = 2V^{-1}$ resulta:

$$\begin{aligned} (\beta_{Mn} \cdot R) \left[(V_{DD} - V_{Tn})V_o - \frac{V_o^2}{2} \right] &= V_{DD} - (V_\gamma + V_o) \\ 2 \left[3,5V_o - \frac{V_o^2}{2} \right] &= 3,75 - V_o \\ V_o^2 - 8V_o + 3,75 &= 0 \quad \text{que tiene dos soluciones} \end{aligned}$$

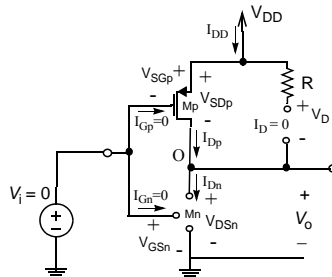
$\begin{matrix} \nearrow V_o = 7,5V \\ \searrow V_o = 0,5V \end{matrix}$

dado que se ha de verificar $V_o \leq 3,5V$ la solución buscada es $V_o = 0,5V$

Por lo que respecta al consumo se tiene

$$P_{V_{DD}} = V_{DD} \times I_D = V_{DD} \times \frac{V_{DD} - (V_\gamma + V_o)}{R} = 5V \times 32,5\mu A = 162,5\mu W$$

Consideremos a continuación $V_i = 0V$. El circuito que cabe esperar se muestra en la Figura 1.3.



- $V_{DD} = 5V$
- $R = 100k\Omega$
- $V_\gamma = 1.25V$
- $V_{Tn} = 1.5V$
- $V_{Tp} = 1V$
- $\beta_{Mn} = 20 \mu A/V^2$
- $\beta_{Mp} = 75 \mu A/V^2$

Figura 1.3

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 06-07.

Es claro que el transistor NMOS está cortado, puesto que se tiene que $V_{GSn} = V_i = 0 < V_{Tn}$, mientras que el transistor PMOS conduce, puesto que $V_{SGp} = V_{DD} - V_i = V_{DD} > V_{Tp}$.

Como ya se ha mencionado, en este caso cabe esperar que el transistor Mp conduzca en su región lineal. Por lo que se tendrá que cumplir $V_{SDp} \leq V_{SGp} - V_{Tp}$, y dado que $V_{SDp} = V_{DD} - V_o$, resulta que $V_o \geq V_{Tp}$. Sustituyendo valores $V_o \geq 1V$. Por supuesto, en caso de que esta condición no se verifique Mp conducirá en saturación.

Por lo que respecta al diodo LED, si éste está cortado se ha de cumplir $V_D \leq V_\gamma$. Del circuito se tiene directamente que $V_D = V_{DD} - V_o$. Sustituyendo en la desigualdad anterior resulta pues que el diodo estará cortado siempre que $V_o \geq V_{DD} - V_\gamma$, y sustituyendo valores $V_o \geq 3,75V$.

Por tanto ambas hipótesis se cumplirán siempre que $V_o \geq 3,75V$.

Por otra parte, y dada la relación que impone el nudo de salida O, se tiene que $I_{Dn} = I_{Dp} + I_D$, y como $I_{Dn} = 0$ por estar el transistor Mn cortado, e $I_D = 0$ por estar el diodo cortado, resulta que $I_{Dp} = 0$.

Esto es, esperamos que el transistor Mp conduzca en su región lineal pero con corriente nula. Así se ha de cumplir:

$$I_{Dp} = \beta_{Mp} \left[(V_{SGp} - V_{Tp}) - \frac{V_{SDp}}{2} \right] V_{SDp} = 0$$

Como $V_{SGp} = V_{DD}$ y $V_{SDp} = V_{DD} - V_o$, sustituyendo variables y eliminando el factor $\beta_{Mp} \neq 0$ resulta:

$$\left[(V_{DD} - V_{Tp}) - \frac{(V_{DD} - V_o)}{2} \right] (V_{DD} - V_o) = 0$$

que tiene dos soluciones: $V_o = V_{DD}$ y $V_o = \frac{1}{2}(V_{DD} - 2V_{Tp})$.

Con los valores de V_{DD} y V_{Tp} la segunda solución no cumple la condición $V_o \geq 3,75V$, puesto que es negativa, por lo que la solución buscada es

$$V_o = V_{DD}$$

con lo que se confirman las hipótesis sobre el estado de conducción de todos los dispositivos semiconductores.

Finalmente, y dado que $I_{DD} = I_{Dp} + I_D = 0$, la potencia consumida en este caso es nula.

$$P_{V_{DD}} = V_{DD} \times I_D = 0$$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 06-07.

6.- En el circuito de la **Figura 2**:

a) Determinar el rango de valores de v_i para los cuales el diodo D_S está en conducción, mientras el transistor Q trabaja en su región activa.

b) Determinar también el valor de v_o y la potencia aportada por la fuente V_{CC} .

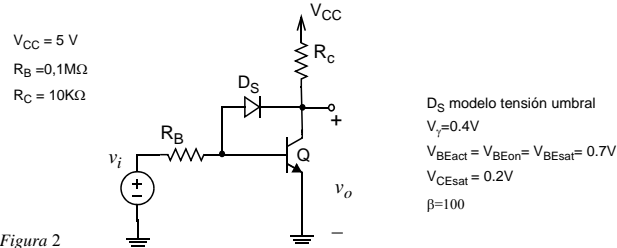


Figura 2

a) Según indica el enunciado, hay que estudiar el caso Q Activa y D_S ON y determinar el rango de valores de v_i para el que esta situación es posible. En primer lugar se asignará nombre y polaridad a las variables que van a ser utilizadas en la resolución del problema. Estas asignación se recogen en la **Figura 2.1**.

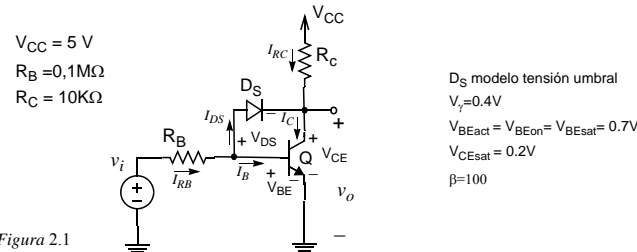


Figura 2.1

Se asume que $V_{D_S} = V_f$; $V_{BE} = V_{BEon}$ e $I_C = \beta I_B$. El circuito resultante se muestra en la **Figura 2.2**.

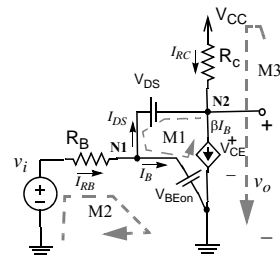


Figura 2.2

• Se tienen las siguientes condiciones:

Si D_S está en ON se ha de cumplir: a) $I_{D_S} \geq 0$

Si Q está en Activa se ha de cumplir: b) $I_B \geq 0$

c) $V_{CE} \geq V_{CEsat}$

• Del análisis del circuito se tiene:

N1: $I_B = I_{RB} - I_{D_S}$ (1)

N2: $\beta I_B = I_{RC} + I_{D_S}$ (2)

M1: $V_{CE} = V_{BEon} - V_f$ (3)

M2: $I_{RB} = \frac{v_i - V_{BEon}}{R_B}$ (4)

M3: $I_{RC} = \frac{V_{CC} - V_{CE}}{R_C}$ (5)

• Es claro que c) se cumple, pues sustituyendo valores numéricos en (3) se tiene que $V_{CE} = 0.3V > V_{CEsat}$

• Sumando (1) y (2) se tiene $(\beta + 1)I_B = I_{RC} + I_{RB}$ (6)

y haciendo uso de (3) y sustituyendo (6), (4) y (5) resulta

$$(\beta + 1)I_B = \frac{V_{CC} - V_{CE}}{R_C} + \frac{v_i - V_{BEon}}{R_B} = \frac{V_{CC} - (V_{BEon} - V_f)}{R_C} + \frac{v_i - V_{BEon}}{R_B}$$

de donde $I_B = \frac{1}{(\beta + 1)} \left(\frac{V_{CC} - (V_{BEon} - V_f)}{R_C} + \frac{v_i - V_{BEon}}{R_B} \right)$ (7)

y sustituyendo en (1)

$$I_{D_S} = \frac{v_i - V_{BEon}}{R_B} - \frac{1}{(\beta + 1)} \left(\frac{V_{CC} - (V_{BEon} - V_f)}{R_C} + \frac{v_i - V_{BEon}}{R_B} \right) = \frac{1}{(\beta + 1)} \left(\beta \left(\frac{v_i - V_{BEon}}{R_B} \right) - \left(\frac{V_{CC} - (V_{BEon} - V_f)}{R_C} \right) \right)$$
 (8)

• Si se han de verificar a) y b) entonces se han de cumplir simultáneamente

$$\frac{V_{CC} - (V_{BEon} - V_f)}{R_C} + \frac{v_i - V_{BEon}}{R_B} \geq 0 \longrightarrow v_i \geq V_{BEon} - \frac{R_B}{R_C} (V_{CC} - (V_{BEon} - V_f))$$
 (9)

$$\beta \left(\frac{v_i - V_{BEon}}{R_B} \right) - \left(\frac{V_{CC} - (V_{BEon} - V_f)}{R_C} \right) \geq 0 \longrightarrow v_i \geq \frac{R_B}{\beta R_C} (V_{CC} - (V_{BEon} - V_f)) + V_{BEon}$$
 (10)

• Sustituyendo valores numéricos (9) $v_i \geq -46.3V$

(10) $v_i \geq 1.17V$

se concluye que a), b) y c) se cumplen si: $v_i \geq 1.17V$

b) En este apartado se pide determinar el valor de v_o y el consumo en las condiciones del apartado a).

Como $v_o = V_{CE}$, de la ecuación (3) se tiene que

$$v_o = V_{BEon} - V_f = 0.3V$$

Por su parte la potencia aportada por la fuente V_{CC} se obtiene, según las variables empleadas en el análisis como $P_{V_{CC}} = V_{CC} \times I_{RC}$ (11).

La corriente I_{RC} se calcula a partir de la ecuación (5) como $I_{RC} = \frac{V_{CC} - V_{CE}}{R_C}$, por lo que sustituyendo en (11) resulta

$$P_{V_{CC}} = V_{CC} \times \left(\frac{V_{CC} - V_{CE}}{R_C} \right) = 2.35mA$$



DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE SISTEMAS.
1º Curso Grupo A.

Examen convocatoria de Septiembre. Curso 06/07. Málaga 5-9-2007.

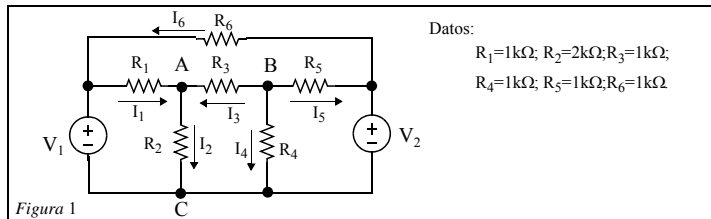
1.- El circuito de la *Figura 1* se ha probado en el laboratorio y se han realizado las medias que se muestran en la tabla:

$V_{AC} = 2V$	$V_{BC} = 4V$	$I_6 = 9mA$
---------------	---------------	-------------

A partir de estos datos:

- Determina el valor de las corrientes I_1 e I_5 según la polaridad indicada en la *Figura 1*.
- Determina también el valor de las fuentes independientes V_1 y V_2 .
- Calcula la potencia consumida por el circuito e indica qué elemento o elementos del circuito la proporcionan.

(2 puntos)



2.- Del inversor RTL de la *Figura 2(a)*, y cuya característica de transferencia (curva $v_o(v_a)$), se esboza en la *Figura 2(b)*, se han medido en el laboratorio sus niveles lógicos, habiéndose obtenido los datos que recoge la tabla:

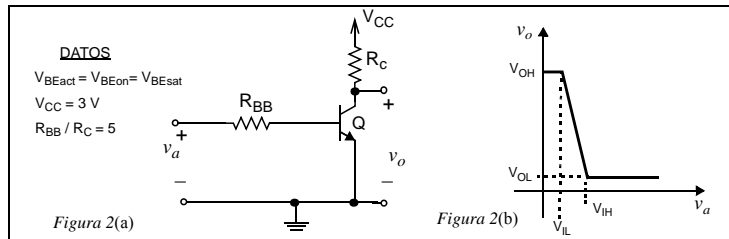
$V_{IH} = 0,912V$	$V_{IL} = 0,622V$	$V_{OH} = 3V$	$V_{OL} = 0,1V$
-------------------	-------------------	---------------	-----------------

A partir de estos valores determina:

- Su margen de ruido NM.
- Su fan-out.
- Los valores de los parámetros V_{BEon} , V_{CEsat} y β del modelo del transistor bipolar Q (modelo que recoge el formulario al final del enunciado del examen).

Justificar adecuadamente la respuesta.

(2 puntos)

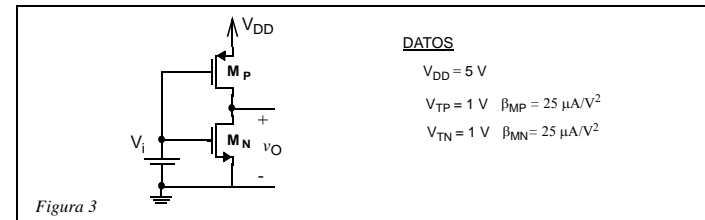


1

3.- Para el inversor CMOS de la *Figura 3*:

- Determinar el intervalo de valores de V_i para los que el transistor M_P conduce en su región de saturación mientras el transistor M_N lo hace en su región óhmica. Justificar adecuadamente la respuesta.
- Calcular el valor de v_o y la potencia consumida para los valores de V_i extremo de dicho intervalo.

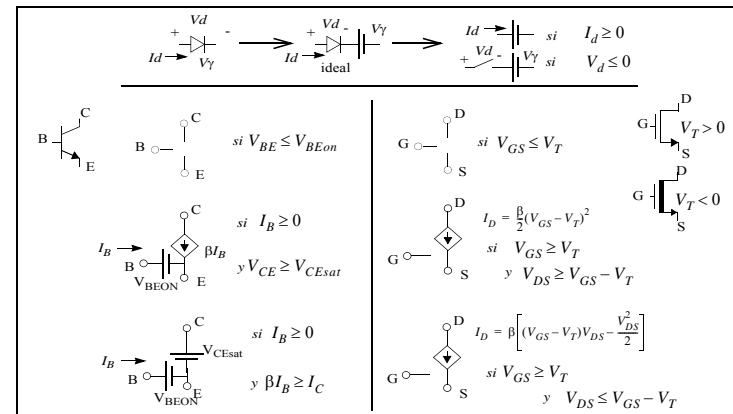
(3 puntos)



- Cita al menos tres tipos diferentes de diodos. Dibuja el símbolo que los representa como elemento de circuito, e indica cuáles son sus principales rasgos distintivos, tanto en su estructura física como en su comportamiento como elementos de circuito. (0,75 puntos)
- Describe y caracteriza las diferentes componentes de la corriente eléctrica que puede circular en un material semiconductor. (0,75 puntos)
- Dibuja el esquema básico de un inversor CMOS y explica su funcionamiento en términos del estado de conducción de los transistores que lo forman. Indica sus principales ventajas frente a los inversores de la familia NMOS. (0,75 puntos)
- Qué es una memoria de acceso aleatorio. Cuáles son sus principales ventajas e inconvenientes frente a una memoria de acceso secuencial. Cita algunos ejemplos de memorias. (0,75 puntos)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 19 de Septiembre en los tabloneros oficiales del centro.

FORMULARIO:



2

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

SOLUCIONES.

1.- El circuito de la *Figura 1* se ha probado en el laboratorio y se han realizado las medias que se muestran en la tabla:

$V_{AC} = 2V$	$V_{BC} = 4V$	$I_6 = 9mA$
---------------	---------------	-------------

A partir de estos datos:

- Determina el valor de la corriente I_1 e I_5 según la polaridad indicada en la *Figura 1*.
- Determina también el valor de las fuentes independientes V_1 y V_2 .
- Calcula la potencia consumida por el circuito e indica qué elemento o elementos del circuito la proporcionan.

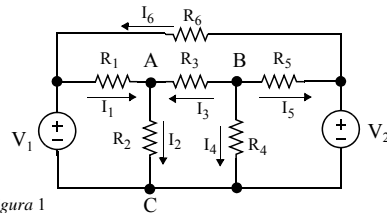


Figura 1

Datos:

$$R_1=1k\Omega; R_2=2k\Omega; R_3=1k\Omega; \\ R_4=1k\Omega; R_5=1k\Omega; R_6=1k\Omega$$

Los valores de corriente y tensión requeridos en este ejercicio son fáciles de calcular directamente a partir de las medidas proporcionadas y la aplicación ordenada y racional de la ley de Ohm y de las leyes de Kirchhoff.

a) Es claro que, dado que $V_{AC} = 2V$, la corriente I_2 resulta de la ley de Ohm: $I_2 = \frac{V_{AC}}{R_2} = 1mA$;

mientras que, dado que $V_{BC} = 4V$, la corriente I_4 resulta igualmente: $I_4 = \frac{V_{BC}}{R_4} = 4mA$. Por otra parte,

la corriente I_3 se puede calcular como: $I_3 = \frac{V_{BA}}{R_3} = \frac{V_{BC} - V_{AC}}{R_3} = 2mA$.

Una vez conocidas I_2, I_3 e I_4 es fácil obtener las corrientes I_1 e I_5 requeridas en este apartado:

- De aplicar la ley de Kirchhoff de corrientes al nudo A se tiene: $I_1 = I_2 - I_3 = -1mA$.
- De aplicar la ley de Kirchhoff de corrientes al nudo B se tiene: $I_5 = -I_4 - I_3 = -6mA$.

b) Una vez calculados estos valores, es fácil calcular los valores de V_1 y V_2 :

- Conocida I_1 es directo calcular el valor de V_1 , puesto que aplicando la ley de Kirchhoff de tensiones a la malla formada por las ramas que continen a la fuente V_1 y a las resistencias R_1 y R_2 es posible escribir la ecuación: $V_1 = R_1 I_1 + V_{AC}$, y sustituyendo valores $V_1 = 1V$.
- Conocida I_5 es directo calcular el valor de V_2 , puesto que aplicando la ley de Kirchhoff de tensiones a la malla formada por las ramas que continen a la fuente V_2 y a las resistencias R_5 y R_4 es posible escribir la ecuación: $V_2 = -R_5 I_5 + V_{BC}$, y sustituyendo valores $V_2 = 10V$.

Notese que el resultado obtenido es consecuente con el dato del enunciado que indica que $I_6 = 9mA$,

puesto que de la ley de Ohm para R_6 se tiene que cumplir que $I_6 = \frac{V_2 - V_1}{R_6}$, lo cual es cirerto con los valores que se han calculado.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

c) Para calcular la potencia consumida en un circuito hay que determinar que elementos consumen energía, y sumar la contribución de cada uno de ellos. Otra opción es determinar que elementos aportan energía y sumar la contribución de cada uno de ellos, y dado que en un circuito se cumple el principio de conservación de la energía, la potencia aportada será igual a la potencia consumida.

En el circuito de la *Figura 1*, formado por resistencias y fuentes independientes, es claro que la clave para el cálculo de la potencia consumida está en determinar la potencia en las fuentes, puesto que las resistencias de este circuito son siempre elementos pasivos.

Para evaluar la potencia en las fuentes es necesario conocer la corriente que circula por ellas, para ello asignaremos nombre y polaridad a estas variables según ilustra la *Figura 1.1*, en la que se ha reproducido en circuito de la *Figura 1* añadiendo estas nuevas variables I_{V1} e I_{V2} , junto con su polaridad, siguiendo el criterio de elemento pasivo empleado en este curso; además se ha dado nombre a los nudos que no se habían nombrado con anterioridad en ella.

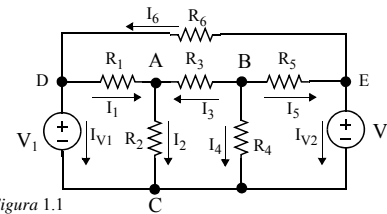


Figura 1.1

Datos:

$$R_1=1k\Omega; R_2=2k\Omega; R_3=1k\Omega; \\ R_4=1k\Omega; R_5=1k\Omega; R_6=1k\Omega$$

El cálculo de I_{V1} e I_{V2} es directo:

- De aplicar la ley de Kirchhoff de corrientes al nudo D se tiene: $I_{V1} = I_6 - I_1 = 10mA$.
- De aplicar la ley de Kirchhoff de corrientes al nudo E se tiene: $I_{V2} = I_5 - I_6 = -15mA$.

A partir de estos valores se calcula la potencia en cada una de las fuentes independientes V_1 y V_2 , P_{V1} y P_{V2} respectivamente:

- $P_{V2} = V_1 \times I_{V1} = 10mW$, lo que indica, según el criterio de elemento pasivo empleado aquí, que es potencia consumida.
- $P_{V2} = V_2 \times I_{V2} = -150mW$, lo que indica, según el criterio de elemento pasivo empleado aquí, que es potencia aportada.

Así pues la potencia consumida por el circuito es 150mW y es aportada únicamente por la fuente independiente V_2 .

El alumno puede verificar que se cumple que la potencia aportada coincide con la potencia consumida:

$$|P_{V2}| = P_{V1} + \sum_{i=1}^6 R_i I_i$$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

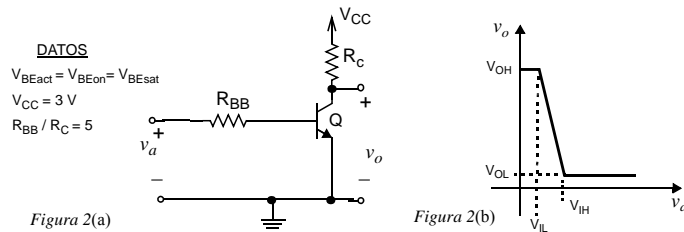
2.- Del inversor RTL de la *Figura 2(a)*, y cuya característica de transferencia (curva $v_o(v_a)$), se esboza en la *Figura 2(b)*, se han medido en el laboratorio sus niveles lógicos, habiéndose obtenido los datos que recoge la tabla:

$V_{IH} = 0,912V$	$V_{IL} = 0,622V$	$V_{OH} = 3V$	$V_{OL} = 0,1V$
-------------------	-------------------	---------------	-----------------

A partir de estos valores determina:

- Su margen de ruido NM.
- Su fan-out.
- Los valores de los parámetros V_{BEon} , V_{CEsat} y β del modelo del transistor bipolar Q (modelo que recoge el formulario al final del enunciado del examen).

Justificar adecuadamente la respuesta.



Los Niveles Lógicos de una puerta, o familia, lógica se definen como los valores de tensión eléctrica que representan a cada uno de los dos valores posibles de las variables booleana que se asocian tanto a la entradas como a la salida del circuito electrónico que la implementa. Como ilustra la *Figura 2(b)*, para este circuito, los niveles lógicos, (V_{IL} , V_{IH} , V_{OL} y V_{OH}) coinciden los valores de abscisa y ordenada en los puntos que delimitan las fronteras de las diferentes regiones lineales en las que se descompone su característica de transferencia.

A partir de éstos datos que son proporcionados en el enunciado de este ejercicio, es posible calcular algunos de los parámetros de la puerta lógica y del transistor Q que se piden en el enunciado del problema.

a) El Margen de ruido de la puerta lógica, NM, se define como el mínimo valor de entre los márgenes de ruido para el cero (NM_L) y para el uno (NM_H), $NM = \min(NM_L \text{ y } NM_H)$; los cuales a su vez se definen a partir de los niveles lógicos como:

$$\begin{aligned} \text{Margen de ruido para el cero: } NM_L &= V_{IL} - V_{OL} \\ \text{Margen de ruido para el uno: } NM_H &= V_{OH} - V_{IH} \end{aligned}$$

Así sustituyendo los valores medidos que proporciona la tabla resulta:

$$\begin{aligned} \text{Margen de ruido para el cero: } NM_L &= 0,522V \\ \text{Margen de ruido para el uno: } NM_H &= 2,088V \end{aligned}$$

Con lo que el margen de ruido resulta : $NM = 0,522V$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

b) El problema del fan-out, o estimación del máximo número (n , con n entero) de puertas lógicas que es posible conectar a la salida, del inversor de la *Figura 2(a)*, ha sido examinado en detalle en las Transparencias 17 y 18 del Tema 5 (pags. 199 y 200, y 215 y 216 del Manual 70, UMA).

En ella se obtiene que: $n \leq \frac{V_{CC} - V_{IH}}{V_{IH} - V_{BEon}} \frac{R_{BB}}{R_C}$, donde se observa que el fan-out depende de la tensión de alimentación V_{CC} , del nivel lógico para el uno a la entrada V_{IH} , de la tensión base-emisor en conducción del transistor V_{BEon} y de la razón de las resistencia de base y colector, R_{BB} y R_C respectivamente.

Todos estos valores son proporcionados en el enunciado del problema salvo el de la tensión V_{BEon} . Sin embargo debe ser conocido que para el circuito de la *Figura 2(a)* se tiene que $V_{IL} = V_{BEon}$ (ver Transparencia 17 o 18), por lo que este dato también es proporcionado en el enunciado del problema.

Así pues, sustituyendo valores el fan-out estimado es $n = 36$.

c) Por lo que respecta al valor de los parámetros del transistor Q pedidos en este apartado también resulta conveniente recordar las Transparencias 17 y 18 del Tema 5 (pags. 199 y 200, y 215 y 216 del Manual 70, UMA).

En primer lugar, como ya se ha indicado en el apartado anterior $V_{IL} = V_{BEon}$, por lo que $V_{BEon} = 0,662V$.

Por otra parte, también debe ser conocido que, para el circuito de la *Figura 2(a)*, $V_{OL} = V_{CEsat}$; por lo que $V_{CEsat} = 0,1V$.

Por lo que respecta al valor del parámetro β de Q, este puede obtenerse a partir de la expresión que determina el valor de V_{IH} en el circuito de la *Figura 2(a)* $V_{IH} = \frac{R_{BB}}{\beta R_C} (V_{CC} - V_{CEsat}) + V_{BEon}$; de donde

$$\text{es posible despejar } \beta \text{ con lo que se obtiene: } \beta = \frac{R_{BB}}{R_C} \left(\frac{V_{CC} - V_{CEsat}}{V_{IH} - V_{BEon}} \right).$$

Finalmente, sustituyendo valores resulta $\beta = 50$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

3.- Para el inversor CMOS de la *Figura 3*:

- Determinar el intervalo de valores de V_i para los que el transistor M_P conduce en su región de saturación mientras el transistor M_N lo hace en su región óhmica. Justificar adecuadamente la respuesta.
- Calcular el valor de v_o y la potencia consumida para los valores de V_i extremo de dicho intervalo.

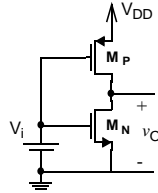


Figura 3

DATOS

$$V_{DD} = 5 \text{ V}$$

$$V_{TP} = 1 \text{ V} \quad \beta_{MP} = 25 \mu\text{A}/\text{V}^2$$

$$V_{TN} = 1 \text{ V} \quad \beta_{MN} = 25 \mu\text{A}/\text{V}^2$$

La solución detallada de este ejercicio podéis consultarla en la página 347 y siguientes del Manual 70 de la UMA.

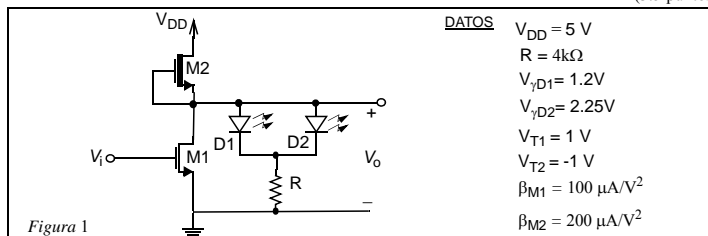


DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE SISTEMAS.
1º Curso Grupo A.

Examen convocatoria de Junio. Curso 07/08. Málaga 11-6-2008.

- 1.- Responde brevemente a las siguientes cuestiones:
 - a) ¿Qué representa el parámetro movilidad de un portador de carga y cuál es su dependencia con la temperatura? Justifica adecuadamente la respuesta.
 - b) ¿Qué corriente es la que predomina en una unión P-N polarizada en directo? Justifica la respuesta. (0,75 puntos)
- 2.- Responde brevemente a las siguientes cuestiones:
 - a) Dibuja un esquema y explica las principales características de la estructura física del transistor PNP.
 - b) ¿Qué es un transistor Schottky? Cita alguna de sus principales características y aplicaciones. (0,75 puntos)
- 3.- Responde brevemente a las siguientes cuestiones:
 - a) Dibuja de forma esquemática y explica la estructura física de un transistor PMOS de acumulación. Muestra también mediante un dibujo y explica cuál es la situación en el canal cuando dicho transistor entra en saturación.
 - b) Dibuja el esquema del inversor básico de la familia lógica CMOS. Explica su funcionamiento indicando los valores de tensión esperados en el terminal de salida, el estado de conducción de los transistores que lo forman y el consumo de potencia, para cada uno de los dos posibles valores lógicos de entrada. (1 punto)
- 4.- Responde brevemente a las siguientes cuestiones:
 - a) Cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica.
 - b) Dibuja el esquema y describe brevemente el circuito electrónico que conforma la celda básica de la memoria RAM estática NMOS. Ilustra su funcionamiento indicando cómo se selecciona una celda, y cómo se lee y se escribe en ella cada uno de los valores lógicos. (1 punto)

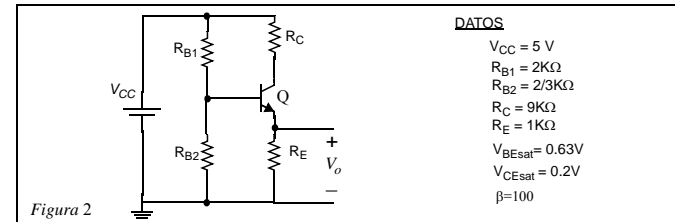
- 5.- En la *Figura 1* se muestra un circuito formado por un inversor NMOS al que se ha conectado a su terminal de salida dos diodos LED. Se ha comprobado que para $V_i = 0V$, el diodo D1 se ilumina, mientras que el diodo D2 permanece apagado. En esta situación:
 - a) Indica cuál es el estado de conducción de cada uno de los dispositivos electrónicos. Justifica tu respuesta comprobando que se cumplen las condiciones del modelo empleado para representar el estado de cada uno de ellos. (Considerar el modelo tensión umbral para los diodos LED).
 - b) Determina el valor de la tensión en el nudo de salida V_o .
 - c) Determina el consumo de cada uno de los elementos del circuito y verifica que la suma de estos coincide con la potencia aportada por la fuente V_{DD} . (3,5 puntos)



1

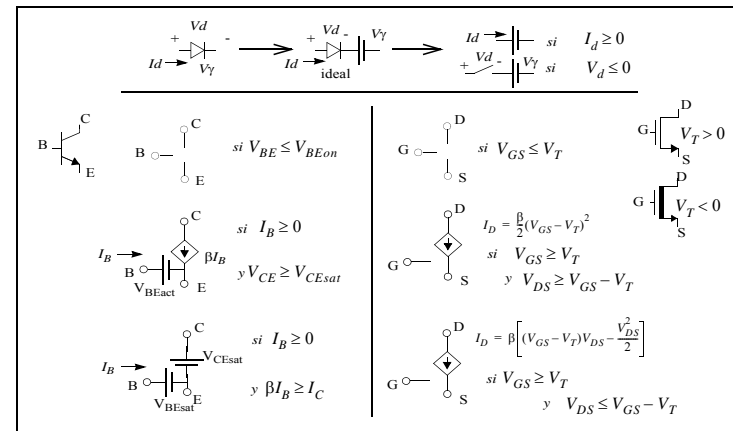
- 6.- En el circuito de la *Figura 2* se ha medido que la corriente que circula por la resistencia de colector R_C es de $470\mu A$:

- a) Prueba que el transistor Q está trabajando en su región de saturación.
- b) Determina la corriente que circula por las demás ramas del circuito.
- c) Determina el valor de la tensión de salida V_o , la potencia aportada por la fuente V_{CC} y la consumida por la resistencia de emisor R_E . (3 puntos)



Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 16 de Junio en los tabloneros oficiales del centro.

FORMULARIO:



2

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 07-08.

SOLUCIONES.

5.- En la *Figura 1* se muestra un circuito formado por un inversor NMOS al que se ha conectado a su terminal de salida dos diodos LED. Se ha comprobado que para $V_i = 0V$, el diodo D1 se ilumina, mientras que el diodo D2 permanece apagado. En esta situación:

- a) Indica cuál es el estado de conducción de cada uno de los dispositivos electrónicos. Justifica tu respuesta comprobando que se cumplen las condiciones del modelo empleado para representar el estado de cada uno de ellos. (Considerar el modelo tensión umbral para los diodos LED).
- b) Determina el valor de la tensión en el nudo de salida V_o
- c) Determina el consumo de cada uno de los elementos del circuito y verifica que la suma de estos coincide con la potencia aportada por la fuente V_{DD} .

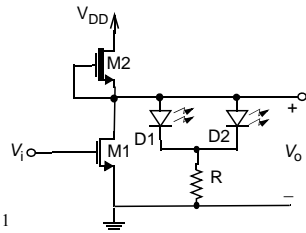


Figura 1

- DATOS**
- $V_{DD} = 5 V$
 - $R = 4k\Omega$
 - $V_{\gamma D1} = 1.2V$
 - $V_{\gamma D2} = 2.25V$
 - $V_{T1} = 1 V$
 - $V_{T2} = -1 V$
 - $\beta_{M1} = 100 \mu A/V^2$
 - $\beta_{M2} = 200 \mu A/V^2$

Como indica el enunciado, el circuito de la *Figura 1* representa a un inversor NMOS a cuyo terminal de salida V_o se ha conectado un circuito formado por dos diodos LED conectados en paralelo, conectados a tierra a través de una resistencia R. Se pide analizar el circuito cuando la entrada V_i está al valor 0V, para así determinar el estado de los dispositivos semiconductores, calcular el valor de la tensión de salida V_o y el consumo de potencia de cada elemento. Por último se pide realizar el correspondiente balance energético. Como información adicional se indica que en esta situación el diodo D1 se ilumina, mientras que el diodo D2 está apagado.

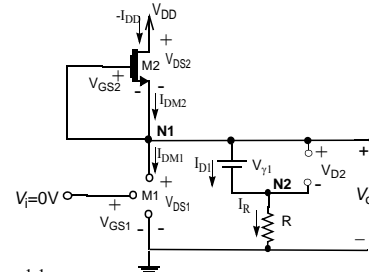
Esta última información sugiere comenzar el razonamiento suponiendo el diodo LED D1 está en conducción, mientras que el diodo LED D2 está cortado; circunstancia que es fácil de probar, empleando el modelo de tensión umbral y observando la diferencia de valor que en este parámetro presentan ambos diodos, como se hará posteriormente.

Por otra parte, el comportamiento del inversor NMOS debe ser familiar, puesto que ha sido estudiado en detalle en clase, por lo que también es fácil razonar así:

- Para $V_i = 0V$ (cero lógico a la entrada) el transistor M1 está cortado, mientras que el transistor M2 siempre conduce, dado que se trata de un transistor NMOS de empobrecimiento con sus terminales de puerta y fuente cortocircuitados. Además, en este caso, a diferencia del estudiado en clase, en el que M2 debía conducir una corriente nula, el transistor M2 debe proporcionar la corriente que circula por el diodo D1, que es el que conduce, según el esquema de conexión de la *Figura 1*. El que el transistor M2 trabaje en su región óhmica o en su región de saturación dependerá de la magnitud de esa corriente, que será la que determine el valor de la tensión de salida V_o .

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 07-08.

Antes de seguir con el razonamiento, para ser más precisos y escribir las correspondientes ecuaciones conviene poner nombre y dar polaridad a las diferentes variables del circuito que van a ser utilizadas en la argumentación. De resultas se tiene el esquema de la *Figura 1.1*, donde además se ha sustituido el transistor M1 por su modelo de corte, dado que parece claro que ese es su estado, y cada uno de los diodos LED por el correspondiente modelo tensión umbral, según el estado de conducción que según el razonamiento que seguimos, se les presupone. Se han identificado también los nudos **N1** y **N2** a los que posteriormente se hace referencia.



- DATOS**
- $V_{DD} = 5 V$
 - $R = 4k\Omega$
 - $V_{\gamma D1} = 1.2V$
 - $V_{\gamma D2} = 2.25V$
 - $V_{T1} = 1 V$
 - $V_{T2} = -1 V$
 - $\beta_{M1} = 100 \mu A/V^2$
 - $\beta_{M2} = 200 \mu A/V^2$

Figura 1.1

Así pues, una vez designadas las variables con las que se va a trabajar, a continuación vamos a justificar de forma analítica y cuantitativa el estado de los diferentes dispositivos semiconductores:

- Que M1 está cortado es claro dado que $V_{GS1} = V_i = 0 < V_{T1}$, que es la condición de corte para el modelo de transistor empleado.

- Por su parte, que D2 está cortado también es fácil de verificar puesto que podemos escribir $V_{D2} = V_{\gamma1} < V_{\gamma2}$, que es la condición de corte para D2 con el modelo aquí empleado.

- Para justificar que el diodo D1 conduce es necesario verificar que la corriente I_{D1} es positiva, esto es, $I_{D1} > 0$, dado que sabemos que este diodo está iluminado. Del circuito de la *Figura 1.1* es claro que, como por el nudo **N2** se cumple que $I_{D1} = I_R$, se tiene que $V_o = V_{\gamma1} + RI_{D1}$ (1),

o bien despejando el valor de la corriente $I_{D1} = \frac{V_o - V_{\gamma1}}{R}$ (2);

lo que lleva a que, si D1 conduce, se tendrá que cumplir que $V_o > V_{\gamma1}$ (3).

- Por lo que respecta a M2, sabemos que ha de conducir siempre, puesto que en este circuito $V_{GS2} = 0 > V_{T2}$. Esta corriente, que ha sido denominada I_{DM2} en la *Figura 1.1*, es también la que ha de circular por el diodo D1, puesto que el nudo **N1** del circuito impone la condición $I_{D1} = I_{DM2}$ (4).

El que M2 conduzca en su región de saturación o en su región óhmica dependerá de cuál de las siguientes relaciones se cumpla en el circuito:

-) Si M2 conduce en saturación se ha de cumplir $V_{DS2} \geq V_{GS2} - V_{T2}$, esto es $V_{DS2} \geq -V_{T2}$, o, teniendo en cuenta que $V_{DS2} = V_{DD} - V_o$, en términos de la tensión de salida: $V_o \leq V_{DD} + V_{T2}$ (5).

-) Si M2 conduce en óhmica se ha de cumplir $V_{DS2} \leq V_{GS2} - V_{T2}$, esto es $V_{DS2} \leq -V_{T2}$, o, teniendo en cuenta que $V_{DS2} = V_{DD} - V_o$, en términos de la tensión de salida: $V_o \geq V_{DD} + V_{T2}$ (6).

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 07-08.

Si sustituimos valores numéricos encontramos que:

-) Si M2 conduce en saturación se tendrá de cumplir $V_o \leq 4V$ (7).
-) Si M2 conduce en óhmica se tendrá de cumplir $V_o \geq 4V$ (8).

El valor de V_o se puede obtener de la expresión (1), teniendo en cuenta la condición (4) impuesta por el nudo N1. Este valor será mayor cuanto mayor sea la corriente I_{DM2} . Para un transistor MOSFET, esta corriente es máxima cuando trabaja en saturación, en cuyo caso no depende de su tensión drenador-fuente, o lo que en este caso es lo mismo, no depende de V_o .

Supondremos pues en primer lugar que M2 trabaja en saturación y calcularemos V_o a partir de (1), y a continuación comprobaremos si se cumple (7).

Si suponemos que M2 trabaja en saturación. Dado que en nuestro circuito $V_{GS2} = 0$, obtenemos:

$$I_{DM2(sat)} = \frac{\beta_{M2}}{2} [(V_{GS2} - V_{T2})^2] = \frac{\beta_{M2}}{2} [(-V_{T2})^2] = 100\mu A$$

Si ahora sustituimos este valor en (1) resulta:

$$V_o = V_{\gamma_1} + RI_{D1} = 1,2V + 4k\Omega \cdot 100\mu A = 1,6V$$

con lo que es claro que (7) se cumple, esto es, verificamos que M2 trabaja en saturación. Además este valor de V_o verifica también la condición (3), necesaria para justificar que D1 conduce.

Por tanto resumiendo tenemos:

- D1 conduce, puesto que se cumple $I_{D1} = I_{DM2(sat)} = 100\mu A > 0$.
- D2 está cortado, puesto que $V_{D2} = V_{\gamma_1} < V_{\gamma_2}$.
- M1 está cortado, puesto que $V_{GS1} = V_i = 0 < V_{T1}$.
- M2 conduce en su región de saturación, puesto que $V_{DS2} = V_{DD} - V_o = 3,4V > 1 = -V_{T2}$.

Así hemos dado cumplida respuesta al apartado a) del enunciado de esta pregunta.

Por otra parte, a fin de completar la solución del examen, vamos a comprobar qué ocurre si se supone que M2 trabaja en su región óhmica:

Se tratará de calcular V_o y ver si se cumple la condición (6), y por tanto (8). Al igual que se ha razonado más arriba, para obtener V_o se utiliza la expresión (1), mejor en este caso la (2), donde I_{D1} ha sido despejada, junto con la condición que proporciona el nudo N1 $I_{D1} = I_{DM2(ohm)}$. Tras sustituir las correspondientes expresiones se tiene:

$$I_{D1} = \frac{V_o - V_{\gamma_1}}{R} = I_{DM2(ohm)} = \beta_{M2} \left[(V_{GS2} - V_{T2})V_{DS2} - \frac{V_{DS2}^2}{2} \right]$$

$$\frac{V_o - V_{\gamma_1}}{R\beta_{M2}} = \left[(-V_{T2})(V_{DD} - V_o) - \frac{(V_{DD} - V_o)^2}{2} \right]$$

operando se llega a:

$$V_o^2 - 2 \left(V_{DD} + V_{T2} - \frac{1}{R\beta_{M2}} \right) V_o + \left(V_{DD}^2 + 2V_{T2}V_{DD} - \frac{2V_{\gamma_1}}{R\beta_{M2}} \right) = 0$$

y sustituyendo valores, a la ecuación:

$$V_o^2 - 5,5V_o + 12 = 0$$

cuyas raíces son complejas. Con lo que se concluye que M2 no puede estar trabajando en su región óhmica.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 07-08.

La respuesta al apartado b) ya se ha obtenido al justificar el estado de los dispositivos en el apartado a), esto es:

$$V_o = V_{\gamma_1} + RI_{D1} = 1,2V + 4k\Omega \cdot 100\mu A = 1,6V$$

Para responder al apartado c) en primer lugar hay que calcular la potencia consumida en cada uno de los elementos del circuito:

- Para D1, puesto que conduce, se tendrá $P_{D1} = V_{D1} \times I_{D1} = 1,2V \times 100\mu A = 0,12mW$
- Para D2, puesto que está cortado, se tendrá $P_{D2} = V_{D2} \times I_{D2} = 1,2V \times 0A = 0,0mW$
- Para R, puesto que D1 conduce, se tendrá $P_R = R \times I_{D1}^2 = 4k\Omega \times (100\mu A)^2 = 0,04mW$
- Para M1, puesto que no conduce se tendrá $P_{M1} = V_{DS1} \times I_{DM1} = 1,6V \times 0A = 0mW$
- Para M2, puesto que conduce se tendrá $P_{M2} = V_{DS2} \times I_{DM2} = 3,4V \times 100\mu A = 0,34mW$

En total resulta un consumo de 0,5mW

Puesto que la corriente proporcionada por la fuente de alimentación V_{DD} es $I_{DD} = -I_{DM2}$, la potencia aportada por ésta resulta ser ,

$$P_{V_{DD}} = V_{DD} \times I_{DD} = 5V \times -100\mu A = -0,5mW$$

que coincide en valor absoluto, como debe de ser, con la potencia consumida por el circuito.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 07-08.

6.- En el circuito de la **Figura 2** se ha medido que la corriente que circula por la resistencia de colector R_C es de $470\mu\text{A}$:

- a) Prueba que el transistor **Q** está trabajando en su región de saturación.
- b) Determina la corriente que circula por las demás ramas del circuito.
- c) Determina el valor de la tensión de salida V_O , la potencia aportada por la fuente V_{CC} y la consumida por la resistencia de emisor R_E .

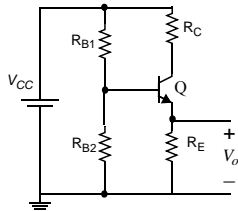


Figura 2

DATOS

- $V_{CC} = 5\text{ V}$
- $R_{B1} = 2\text{ K}\Omega$
- $R_{B2} = 2/3\text{ K}\Omega$
- $R_C = 9\text{ K}\Omega$
- $R_E = 1\text{ K}\Omega$
- $V_{BEsat} = 0.63\text{ V}$
- $V_{CEsat} = 0.2\text{ V}$
- $\beta = 100$

a) Para probar que **Q** trabaja en saturación emplearemos el circuito de la **Figura 2.1** en el que se ha sustituido **Q** por el correspondiente modelo en saturación, y se ha asignado nombre y polaridad a las variables de circuito que van a ser utilizadas en el razonamiento y los cálculos que siguen.

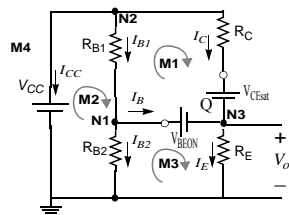


Figura 2.1

DATOS

- $V_{CC} = 5\text{ V}$
- $R_{B1} = 2\text{ K}\Omega$
- $R_{B2} = 2/3\text{ K}\Omega$
- $R_C = 9\text{ K}\Omega$
- $R_E = 1\text{ K}\Omega$
- $V_{BEon} = 0.63\text{ V}$
- $V_{CEsat} = 0.2\text{ V}$
- $\beta = 100$

Para que el transistor **Q** esté conduciendo en su región de saturación se han de cumplir las siguientes condiciones:

- a) $I_B \geq 0$
- b) $\beta I_B \geq I_C$

La corriente de colector I_C es conocida, puesto que coincide con la corriente que circula por la resistencia R_C , que es proporcionada en el enunciado del problema: $I_C = 470\mu\text{A} = 0,47\text{mA}$, por tanto para verificar ambas condiciones habrá que calcular el valor de I_B .

I_B puede calcularse de la ecuación del nudo N1: $I_B = I_{B1} - I_{B2}$ (1)

Dado que la corriente de colector I_C es conocida, I_{B1} puede calcularse directamente de la ecuación de la malla M1: $I_{B1} = \frac{R_C I_C + V_{CEsat} - V_{BEon}}{R_{B1}} = 1,9\text{mA}$.

Conocida I_{B1} , I_{B2} puede calcularse de la ecuación de la malla M2: $I_{B2} = \frac{V_{CC} - R_{B1} I_{B1}}{R_{B2}} = 1,8\text{mA}$.

Por tanto de (1) se tiene $I_B = 0,1\text{mA}$.

Con estos resultados, es claro que tanto a) como b) se verifican:

a) $I_B = 0,1\text{mA} > 0$, y b) $\beta I_B = 10\text{mA} > 0,47\text{mA} = I_C$, por tanto queda probado que **Q** trabaja en saturación.

b) En el apartado anterior hemos calculado I_B , I_{B1} e I_{B2} ; faltaría por calcular la corriente de emisor I_E y la corriente en la fuente I_{CC} .

I_E se obtiene de la ecuación del nudo N3: $I_E = I_B + I_C = 0,57\text{mA}$.

I_{CC} se obtiene de la ecuación del nudo N2: $I_{CC} = -(I_{B1} + I_C) = -2,37\text{mA}$.

En resumen la respuesta a este apartado es:

$I_B = 0,1\text{mA}$, $I_{B1} = 1,9\text{mA}$, $I_{B2} = 1,8\text{mA}$, $I_E = 0,57\text{mA}$ e $I_{CC} = -2,37\text{mA}$

c) La tensión de salida se obtiene como $V_o = R_E I_E = 0,57\text{V}$

La potencia aportada por la fuente V_{CC} resulta $P_{V_{CC}} = V_{CC} \times I_{CC} = 5\text{V} \times -2,37\text{mA} = -11,85\text{mW}$

La potencia consumida por la resistencia R_E $P_{R_E} = V_o \times I_E = 0,57\text{V} \times 0,57\text{mA} = 0,3249\text{mW}$



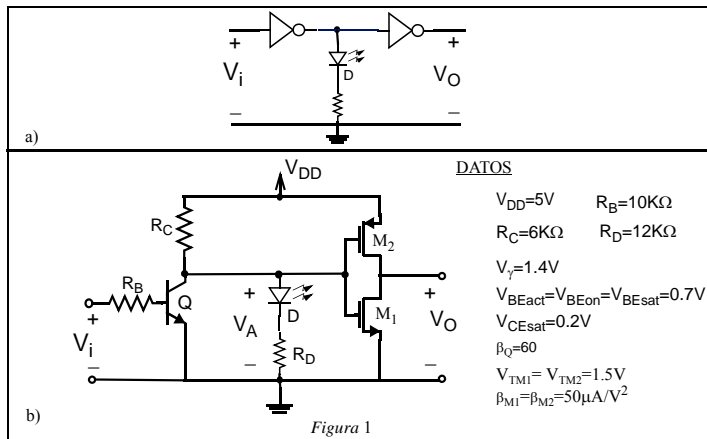
DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE SISTEMAS.
1º Curso Grupo A.

Examen convocatoria de Septiembre. Curso 07/08. Málaga 3-9-2008.

1.- El circuito electrónico cuyo esquema se muestra en la *Figura 1b* es una realización con transistores BJT y MOSFET del sistema electrónico digital de la *Figura 1a*:

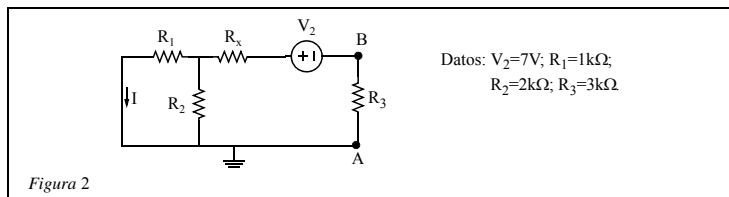
- Analiza dicho circuito y calcula los valores de tensión señalados como V_A y V_O , así como el consumo de potencia para cada uno de los dos valores de tensión a la de entrada: $V_i = V_{DD}$ y $V_i = 0V$.
- Determina el rango de valores de tensión de entrada V_i para los que el diodo LED está iluminado.

Nota: En cada uno de los apartados anteriores, y en cada caso, indica y justifica adecuadamente el estado de conducción de todos los dispositivos semiconductores. Utiliza para el diodo LED el modelo tensión umbral del diodo. (4 puntos)



2.- En el circuito de la *Figura 2*:

- Calcula el valor de la resistencia R_x sabiendo que $I = 1mA$.
- Calcula y dibuja los correspondientes circuitos equivalentes Thevenin y Norton desde los terminales marcados como A(+) y B(-). (2 puntos)



3.- Explica brevemente, mediante un esquema y de forma cualitativa, cómo se comporta una unión de materiales semiconductores de tipo P y de tipo N en función de la polarización externa aplicada a ambos lados de la unión. Justifica dicho comportamiento en términos del campo eléctrico en la unión y la corriente de portadores (electrones y huecos) presentes en cada uno de dichos materiales semiconductores y que puede circular por dicha unión. (1 punto)

4.- Indica cuáles son las diferentes regiones de funcionamiento de un transistor bipolar (pnp o npn). Explica, sobre un esquema de su estructura física y de forma cualitativa, cuáles son las condiciones de polarización y cómo funciona un transistor npn en cada una de ellas. (1 punto)

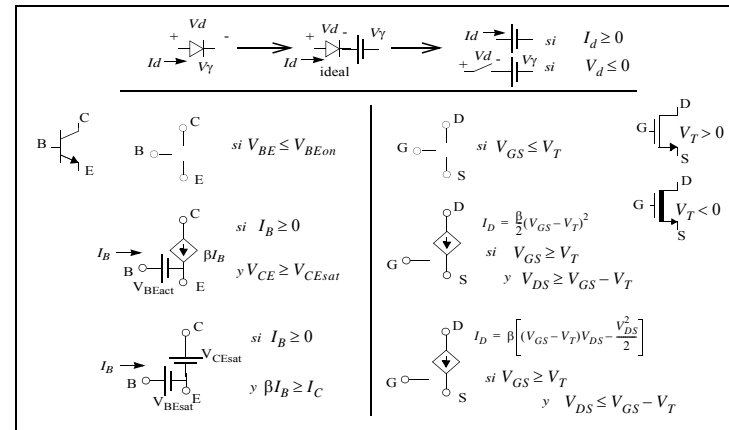
5.- ¿Cuáles son las principales diferencias entre un transistor NMOS y un transistor PMOS, ambos de enriquecimiento, en cuanto a su estructura física y en cuanto a su funcionamiento como elemento de circuito? (1 punto)

6.- Responde brevemente a las siguientes cuestiones:

- Dibuja y describe el esquema básico genérico de una memoria ROM. Indica cómo está almacenada en ella la información.
- Dibuja como ejemplo el esquema de una ROM - Matriz NOR, hecha con transistores NMOS de tamaño $2^2 \times 2$ bits.
- Explica los diferentes tipos, métodos y dispositivos empleados para obtener memorias ROM reconfigurables. (1 punto)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 16 de Septiembre en los tabloneros oficiales del centro. También podrán ser consultadas en el

FORMULARIO:



Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 07-08.

SOLUCIONES.

1.- El circuito electrónico cuyo esquema se muestra en la *Figura 1b* es una realización con transistores BJT y MOSFET del sistema electrónico digital de la *Figura 1a*:

- a) Analiza dicho circuito y calcula los valores de tensión señalados como V_A y V_O , así como el consumo de potencia para cada uno de los dos valores de tensión a la de entrada: $V_i = V_{DD}$ y $V_i = 0V$.
- b) Determina el rango de valores de tensión de entrada V_i para los que el diodo LED está iluminado.

Nota: En cada uno de los apartados anteriores, y en cada caso, indica y justifica adecuadamente el estado de conducción de todos los dispositivos semiconductores. Utiliza para el diodo LED el modelo tensión umbral del diodo.

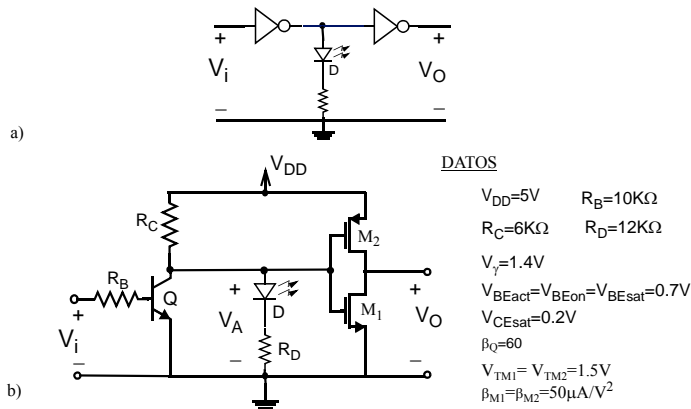


Figura 1

Como sugiere el enunciado con la *Figura 1a*), el circuito electrónico de la *Figura 1b*) está formado un inversor RTL cuyo terminal de salida está conectado a la entrada un inversor CMOS, y a un diodo LED. El funcionamiento de este sistema desde el punto de vista de un circuito digital, es fácil de imaginar: dado que se trata de dos etapas inversoras: el sistema propaga a la salida el valor lógico presente a su entrada. Por su parte, se espera que el diodo LED se ilumine cuando la salida del inversor RTL proporcione un valor de tensión suficientemente alto, esto es, mayor que el valor V_γ de dicho diodo LED, con lo que dicho elemento estará en conducción y por tanto se iluminará; en caso contrario el diodo LED permanecerá apagado; con lo que puede decirse que el diodo LED actúa de indicador o testigo del estado lógico en ese punto de conexión, iluminado si uno lógico, apagado en caso contrario.

El comportamiento cualitativo tanto del inversor RTL, como del inversor CMOS es conocido, puesto que ejemplos de ambos han sido analizados en clase, por lo que debe ser fácil para el alumno razonar cual debe de ser el estado de cada uno de los dispositivos electrónicos del circuito de la *Figura 1b*) para cada una de las situaciones que se pide analizar en el enunciado del problema.

Así, en el apartado a) se pide analizar el circuito y determinar los valores concretos de tensión en dos de los nodos de ese circuito: la salida del inversor RTL (V_A) y la salida del inversor CMOS (V_O), para los dos posibles valores de entrada $V_i = V_{DD}$ y $V_i = 0V$. Se pide también evaluar el consumo de potencia en cada

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 07-08.

caso. Esto es, en este apartado se pide analizar el circuito para dos valores concretos de las entrada, que se corresponden con valores de tensión comúnmente asignados como uno y cero lógico a la entrada de un circuito digital.

Por otra parte, en el apartado b) se pide identificar el intervalo de valores de entrada que hacen que el diodo LED esté iluminado. En el circuito de la *Figura 1b*) esto es equivalente a estudiar la característica de transferencia del inversor RTL, con el diodo LED conectado a su salida, prescindiendo del inversor CMOS, dado que por su terminal de entrada no circula corriente, y determinar el valor de V_i , tal que $V_A = V_\gamma$, puesto que éste es el valor mínimo de V_A necesario para que el diodo pueda conducir.

En base a estos argumentos, pasamos analizar el circuito y responder a los diferentes apartados del enunciado.

a) Consideramos pues en primer lugar el caso del apartado a) en el que $V_i = V_{DD}$.

En este caso se tiene un uno lógico a la entrada del inversor RTL, lo que supondrá un cero lógico a su salida, con lo que el diodo LED debería estar cortado. Este valor supone también un cero lógico a la entrada del inversor CMOS, lo que supondrá un uno lógico a su salida.

Del conocimiento cualitativo que se tiene del funcionamiento de los inversores RTL y CMOS cabe esperar que los diferentes dispositivos electrónicos en el circuito de la *Figura 1b*) se encuentren en el siguiente estado de conducción:

-) Q trabaja en su región de saturación
-) D trabaja en corte
-) M1 trabaja en su región de corte
-) M2 trabaja en su región óhmica.

Analizáremos pues el circuito para verificar que en él se cumplen las condiciones que justifican esta situación. El circuito de la *Figura 1.1* reproduce el esquema de la *Figura 1b*) en el que se ha sustituido cada elemento por el modelo correspondiente en el estado de conducción considerado. En dicha figura se ha asignado también nombre y polaridad a cada una de las variables que van a ser utilizadas en el análisis y posterior argumentación.

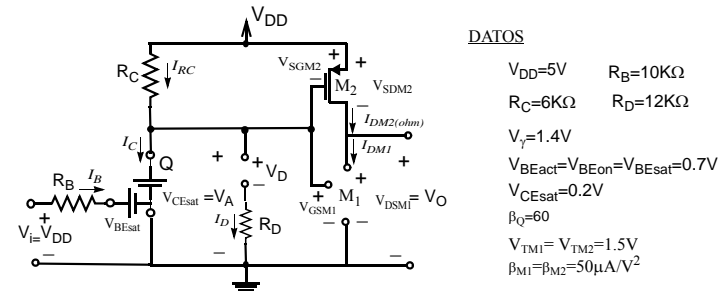


Figura 1.1

Para justificar el estado de los dispositivos electrónicos verificamos que se cumplen las condiciones:

- Q en saturación: a) $I_B \geq 0$ M1 en corte: d) $V_{GSM1} \leq V_{TM1}$
- b) $\beta I_B \geq I_C$ M2 en óhmica: e) $V_{GSM2} \geq V_{TM2}$
- D en corte: c) $V_D < V_\gamma$ f) $V_{SDM2} < V_{SGM2} - V_{TM2}$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 07-08.

- El valor de V_O puede obtenerse del circuito de la *Figura 1.2* como $V_O = V_{DSM1}$ y dado el resultado obtenido en (7), se tiene que $V_O = 0V$, que corresponde con un cero lógico a la salida que se esperaba.
- Por lo que respecta a la potencia consumida, ésta ha de coincidir en valor absoluto con la potencia proporcionada por la fuente V_{DD} . Dado que por el inversor CMOS no circula corriente $I_{DM2} = I_{DM1} = 0$, la única corriente que ha de proporcionar la fuente V_{DD} es la corriente que circula por el diodo LED, I_D que ha sido calculada en (5); por lo tanto la potencia consumida por el circuito en este caso es puede obtenerse como $P_{V_{DD}} = I_D \times V_{DD} = 1mW$.

b) Como ya se ha mencionado más arriba, para determinar el intervalo de valores de la tensión de entrada V_i para los cuales el diodo LED está iluminado, podemos recurrir a estudiar la característica de transferencia del circuito más simple de la *Figura 1.3*, formado por el inversor RTL, y el diodo LED conectado a su salida, y determinar el valor de V_i , tal que $V_A = V_\gamma$, puesto que éste es el valor mínimo de V_A necesario para que el diodo pueda conducir.

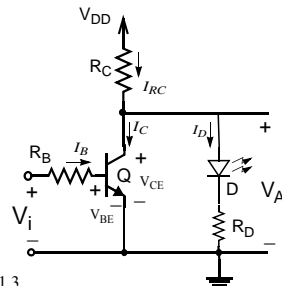


Figura 1.3

DATOS

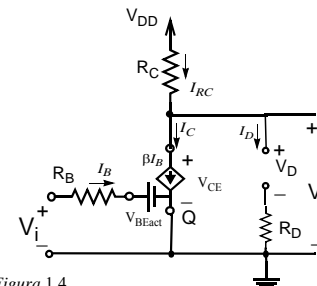
- $V_{DD}=5V$ $R_B=10K\Omega$
- $R_C=6K\Omega$ $R_D=12K\Omega$
- $V_\gamma=1.4V$
- $V_{BEact}=V_{BEon}=V_{BEsat}=0.7V$
- $V_{CEsat}=0.2V$
- $\beta_Q=60$

Dado que la característica de transferencia del inversor RTL debe ser conocida por el alumno, sobre éste circuito es fácil razonar de la siguiente manera:

- Para valores de V_i tales que $V_i = V_{BE} \leq V_{BEon}$, es claro que el transistor Q estará cortado, y se estará en la situación contemplada en el apartado a), cuando se ha considerado $V_i = 0V$, por lo que el valor obtenido en (6) es aquí también válido, con lo que se tendrá que $V_A = V_\gamma + I_D R_D = 3.8V$, y que $I_D = I_{RC} = \frac{V_{DD} - V_\gamma}{R_C + R_D} = 0.2mA$. Por tanto, para valores tales que $V_i \leq V_{BEon}$, el diodo LED estará en conducción, se cumple $I_D > 0$, y consecuentemente estará iluminado.
- Para valores de V_i tales que $V_i = V_{BE} \geq V_{BEon}$, el transistor Q estará conduciendo. Inicialmente lo hará en su región activa, hasta alcanzar la región de saturación conforme la tensión de entrada V_i aumenta.
- Sabemos que cuando se alcanza la región de saturación, como es el caso estudiado en el apartado a) para $V_i = V_{DD}$, $V_A = V_{CEsat} = 0.2V$, esto es $V_A \leq V_\gamma$, con lo que el diodo está cortado y por tanto dejará de estar iluminado.
- Así pues, mientras el transistor está en su región activa, debe existir un valor de tensión de entrada, que llamaremos V_{imax} , por encima del cual se tendrá $V_A \leq V_\gamma$, con lo que el diodo dejará de

conducir. Por tanto éste es el valor de tensión de entrada que delimita la región para la cual el diodo LED pasa de estar iluminado a apagarse. A este valor de entrada corresponderá un valor de V_A mínimo, que llamaremos V_{Amin} , y que coincide con la tensión umbral del diodo LED, $V_{Amin} = V_\gamma$.

- Para calcular V_{imax} , consideraremos el circuito de la *Figura 1.4*, donde se ha sustituido Q por su modelo en la región activa, por tanto $I_C = \beta I_B$ y el diodo LED por su modelo de corte $I_D = 0$.



DATOS

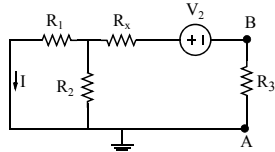
- $V_{DD}=5V$ $R_B=10K\Omega$
- $R_C=6K\Omega$ $R_D=12K\Omega$
- $V_\gamma=1.4V$
- $V_{BEact}=V_{BEon}=V_{BEsat}=0.7V$
- $V_{CEsat}=0.2V$
- $\beta_Q=60$

Figura 1.4

- En él, el valor V_A se obtiene como $V_A = V_D = V_{CE} = V_{DD} - R_C \beta I_B$, puesto que $I_{RC} = \beta I_B$. Como por otra parte $I_B = \frac{V_i - V_{BEact}}{R_B}$, se tiene finalmente que $V_A = V_{DD} - R_C \beta \frac{V_i - V_{BEact}}{R_B}$.
- Como estamos buscando V_{imax} que corresponde a $V_{Amin} = V_\gamma$, sustituyendo y despejando en la anterior expresión se llega a $V_{imax} = \frac{R_B}{\beta R_C} (V_{DD} - V_\gamma) + V_{BEact} = 0.8V$.
- Por tanto, el diodo LED estará encendido para valores de V_i , inferiores a 0.8V.

2.- En el circuito de la **Figura 2**:

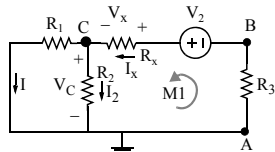
- a) **Calcula el valor de la resistencia R_x , sabiendo que $I = 1\text{mA}$.**
- b) **Calcula y dibuja los correspondientes circuitos equivalentes Thevenin y Norton desde los terminales marcados como A(+) y B(-).**



Datos: $V_2=7\text{V}$; $R_1=1\text{k}\Omega$;
 $R_2=2\text{k}\Omega$; $R_3=3\text{k}\Omega$

Figura 2

a) El cálculo de R_x es bastante directo. Antes que nada asignaremos nombre y polaridad a las variables del circuito que van a ser empleadas en los cálculos. Así resulta el circuito de la **Figura 2.1**.



Datos: $V_2=7\text{V}$; $R_1=1\text{k}\Omega$;
 $R_2=2\text{k}\Omega$; $R_3=3\text{k}\Omega$

Figura 2.1

Para obtener R_x podemos razonar de la siguiente manera:

- Como R_1 e I son conocidas, es directo calcular la tensión en el nudo C: $V_C = R_1 \times I = 1\text{V}$.
- Conocido V_C es directo calcular I_2 : $I_2 = \frac{V_C}{R_2} = 0.5\text{mA}$.
- Y ahora también obtener el valor de I_x : $I_x = I + I_2 = 1.5\text{mA}$.
- Para obtener el valor de R_x basta con calcular previamente el valor de V_x . Este valor es fácil de calcular recurriendo a la ley de Kirchhoff de tensión para la malla M1: $V_x + V_C + R_3 I_x - V_2 = 0$. De donde despejando V_x se llega a $V_x = V_2 - V_C - R_3 I_x = 1.5\text{V}$.
- Con lo que finalmente se obtiene $R_x = \frac{V_x}{I_x} = 1\text{k}\Omega$.

b) Las **Figuras 2.2a)** y **2.2b)** muestran los circuitos equivalentes Thevenin y Norton respectivamente del circuito de la **Figura 2** desde los terminales A(+) y B(-).



Figura 2.2

A continuación vamos a calcular el valor de los diferentes elementos de estos circuitos equivalentes: (E_{TH} , I_N , R_{TH} y R_N).

- Por definición, la tensión Thevenin E_{TH} desde los terminales AB en el circuito de la **Figura 2** es la

tensión que cae entre dichos terminales V_{AB} . Por tanto, empleando las variables usadas en el apartado anterior resulta $E_{TH} = V_{AB} = R_3 I_x = 4.5\text{V}$.

- Por definición la intensidad Norton I_N se obtiene como $I_N = \frac{E_{TH}}{R_{TH}}$, con lo que para calcularla será necesario determinar previamente el valor de la resistencia Thevenin R_{TH} vista desde los terminales AB.
- Por definición es la resistencia Thevenin R_{TH} es la resistencia equivalente que se ve desde los terminales AB. Una forma de evaluarla, apropiada para este caso, es dibujar de nuevo el circuito anulando las fuentes independientes, con lo que resulta un circuito puramente resistivo. A continuación hay que ir substituyendo progresivamente asociaciones de resistencias en serie o en paralelo por su resistencia equivalente, hasta conseguir una única resistencia equivalente entre los terminales deseados.
- Por otra parte, el valor de la resistencia Thevenin y Norton R_N coinciden, $R_{TH} = R_N$. Por tanto para el cálculo de ambas puede emplearse el mismo esquema, el cual se recoge en la **Figura 2.3 a)**, donde, como se ha indicado anteriormente, la fuente V_2 ha sido anulada, esto es, substituida por un cortocircuito, resultando un circuito puramente resistivo.
- La resistencia equivalente desde los terminales AB $R_{TH} = R_N$ (ver **Figura 2.3 d)**) se obtendrá de la combinación de R_3 en paralelo con la resistencia R_{12x} (ver **Figura 2.3 c)**), equivalente ésta de la asociación de R_x en serie con la resistencia R_{12} (ver **Figura 2.3 b)**) equivalente esta última de la asociación en paralelo de las resistencias R_1 y R_2 .

Procediendo así se obtiene $R_{TH} = R_3 \parallel (R_x + (R_1 \parallel R_2)) = \frac{15}{14}\text{k}\Omega$.

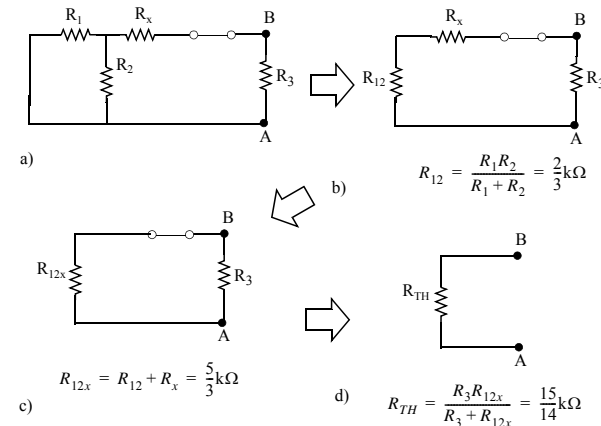


Figura 2.3

- Finalmente, para concluir este apartado, para intensidad Norton se tiene $I_N = \frac{E_{TH}}{R_{TH}} = 4.2\text{mA}$



DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE SISTEMAS.
1º Curso Grupo A.

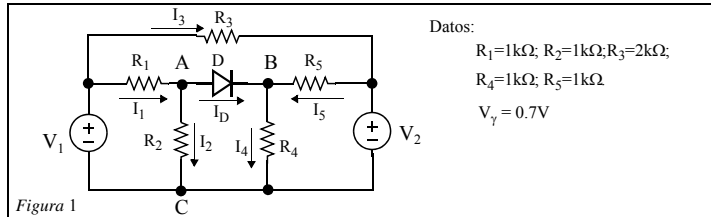
Examen convocatoria de Junio. Curso 08/09. Málaga 10-6-2009.

1.- El circuito de la *Figura 1* se ha probado en el laboratorio y se han realizado las medias que se muestran en la tabla:

$V_{AC} = 2V$	$V_{BC} = 5V$
---------------	---------------

A partir de estos datos:

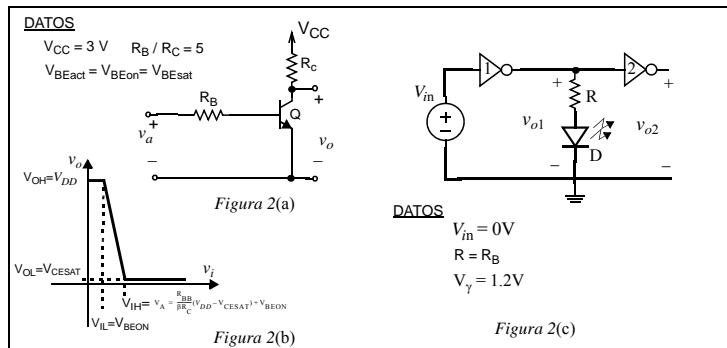
- Determina el valor de la corriente I_D e I_3 según la polaridad indicada en la *Figura 1*.
- Determina también el valor de las fuentes independientes V_1 y V_2 .
- Calcula la potencia consumida por el circuito, e indica qué elementos la proporcionan. (1.5 puntos)



2.- En el laboratorio se han medido los niveles lógicos del inversor RTL de la *Figura 2(a)* siguiendo el esquema de la característica de transferencia (curva $v_o(v_i)$) que se esboza en la *Figura 2(b)* y que se ha obtenido a partir del modelo de transistor BJT proporcionado en el Formulario. Los resultados de dichas medidas se recogen en la tabla:

$V_{IH} = 0,912V$	$V_{IL} = 0,622V$	$V_{OH} = 3V$	$V_{OL} = 0,1V$
-------------------	-------------------	---------------	-----------------

En el diseño de la *Figura 2(c)* se utilizan dos inversores idénticos al del *Figura 2(a)*. Determina en dicho circuito el valor de las tensiones v_{o1} y v_{o2} . Justifica la respuesta verificando el estado de conducción que se supone para los diferentes dispositivos semiconductores. (2.5 puntos)

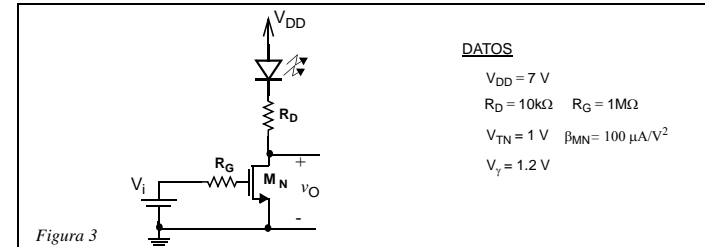


3.- Para el circuito NMOS de la *Figura 3*:

- Calcular el valor de la tensión de salida v_o , la corriente suministrada por la fuente V_{DD} y la potencia disipada en el transistor M_N , para $V_i = 7V$.
- Calcular el valor de la tensión de salida v_o , la corriente suministrada por la fuente V_{DD} y la potencia disipada en la resistencia R_D , para $V_i = 0V$.

Justifica la respuesta en cada caso, verificando el estado de conducción que se supone para los diferentes dispositivos semiconductores.

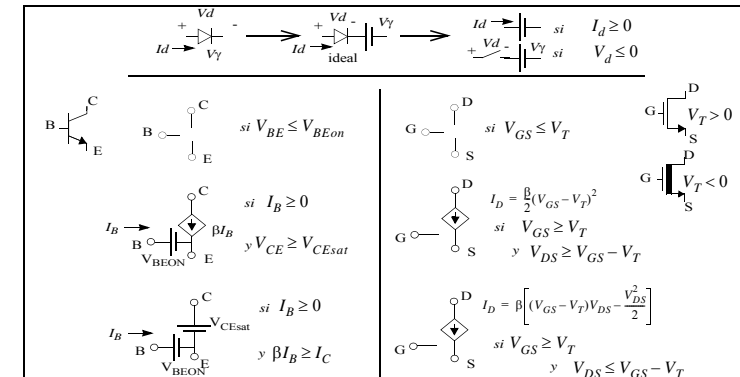
(3 puntos)



- Cita al menos tres tipos diferentes de diodos. Dibuja el símbolo que los representa como elementos de circuito, e indica cuáles son sus principales rasgos distintivos, tanto en su estructura física como en su comportamiento como elementos de circuito. (0.75 puntos)
- Describe y caracteriza las diferentes componentes de la corriente eléctrica que puede circular en un material semiconductor. (0.75 puntos)
- Dibuja el esquema básico de un inversor CMOS y explica su funcionamiento indicando el estado de conducción de los transistores que lo forman en cada uno de sus dos estados lógicos posibles. Indica además cuáles son sus principales ventajas frente a los inversores de la familia NMOS. (0.75 puntos)
- Describe brevemente la celda básica de las memorias RAM estática NMOS. Ilustra cómo se lee y cómo se escribe una memoria RAM estática NMOS. (0,75 puntos)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 19 de Junio en los tablones oficiales del centro y en la asignatura del campus virtual.

FORMULARIO:



Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

SOLUCIONES.

1.- El circuito de la *Figura 1* se ha probado en el laboratorio y se han realizado las medias que se muestran en la tabla:

$V_{AC} = 2V$	$V_{BC} = 5V$
---------------	---------------

A partir de estos datos:

- Determina el valor de la corriente I_D e I_3 según la polaridad indicada en la *Figura 1*.
- Determina también el valor de las fuentes independientes V_1 y V_2 .
- Calcula la potencia consumida por el circuito, e indica qué elementos del circuito la proporcionan.

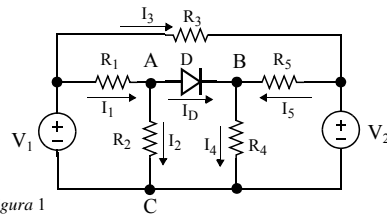


Figura 1

Datos:
 $R_1=1k\Omega$; $R_2=1k\Omega$; $R_3=2k\Omega$;
 $R_4=1k\Omega$; $R_5=1k\Omega$
 $V_\gamma = 0.7V$

El estado de conducción del diodo, así como los valores de corriente y tensión requeridos en este ejercicio son fáciles de calcular directamente a partir de las medidas proporcionadas y la aplicación ordenada y racional de la ley de Ohm y de las leyes de Kirchhoff.

La tensión en el diodo V_D se puede obtener como la diferencia entre las tensiones medidas, $V_D = V_{AC} - V_{BC}$ (ley de Kirchhoff de tensiones aplicada a la malla formada por D, R_2 y R_4). Sustituyendo valores es claro comprobar que el diodo estará cortado, puesto que $V_D = -3V < V_\gamma$. Por tanto se tiene $I_D = 0A$, que es uno de los datos pedidos.

Dado que $V_{AC} = 2V$, la corriente I_2 puede obtenerse fácilmente de la ley de Ohm: $I_2 = \frac{V_{AC}}{R_2} = 2mA$; y como hemos visto que $I_D = 0A$, de la aplicación de la ley de Kirchhoff de corrientes al nudo A se tiene que $I_1 = I_2 = 2mA$.

Por tanto resulta directo calcular el valor de la fuente V_1 , puesto que en el circuito se cumple que $V_1 = R_1 I_1 + R_2 I_2 = 4V$ (ley de Kirchhoff de tensiones aplicada a la malla formada por V_1 , R_1 y R_2).

Un razonamiento similar no lleva a obtener el valor de V_2 . Del circuito se tiene que $V_2 = R_5 I_5 + R_4 I_4$ (ley de Kirchhoff de tensiones aplicada a la malla formada por V_2 , R_5 y R_4). Dado que $V_{BC} = 5V$, la corriente

I_4 resulta: $I_4 = \frac{V_{BC}}{R_4} = 5mA$, y de la aplicación de la ley de Kirchhoff de corrientes al nudo B que

$I_5 = I_4 = 5mA$. Por tanto resulta que $V_2 = 10V$.

Finalmente, una vez calculados V_1 y V_2 , la corriente I_3 se puede calcular aplicando la ley de Ohm:

$$I_3 = \frac{V_1 - V_2}{R_3} = -3mA.$$

Así hemos dado respuesta a los apartados a) y b) del ejercicio.

En resumen hemos obtenido: $I_D = 0A$, $I_3 = -3mA$, $V_1 = 4V$ y $V_2 = 10V$.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

c) Para calcular la potencia consumida en un circuito habría que determinar qué elementos consumen energía, y sumar la contribución de cada uno de ellos. Otra opción es determinar qué elementos aportan energía y sumar la contribución de cada uno de ellos, y dado que en un circuito se cumple el principio de conservación de la energía, la potencia aportada será igual a la potencia consumida.

En el circuito de la *Figura 1*, formado por un diodo, resistencias y fuentes independientes, es claro que la clave para el cálculo de la potencia consumida está en determinar la potencia en las fuentes, puesto que tanto el diodo, como las resistencias de este circuito son siempre elementos pasivos.

Para evaluar la potencia en las fuentes es necesario conocer la corriente que circula por ellas, para ello asignaremos nombre y polaridad a estas variables según ilustra la *Figura 1.1*, en la que se ha reproducido en circuito de la *Figura 1* añadiendo estas nuevas variables I_{V1} e I_{V2} , junto con su polaridad, siguiendo el criterio de elemento pasivo empleado en este curso; además se ha dado nombre a los nudos que no se habían nombrado con anterioridad en ella.

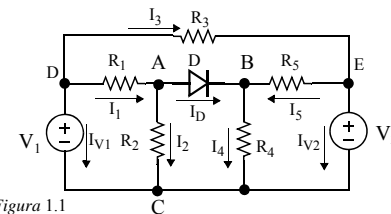


Figura 1.1

Datos:
 $R_1=1k\Omega$; $R_2=1k\Omega$; $R_3=2k\Omega$;
 $R_4=1k\Omega$; $R_5=1k\Omega$
 $V_\gamma = 0.7V$

El cálculo de I_{V1} e I_{V2} es directo:

- De aplicar la ley de Kirchhoff de corrientes al nudo D se tiene: $I_{V1} = -I_3 - I_1 = 1mA$.
- De aplicar la ley de Kirchhoff de corrientes al nudo E se tiene: $I_{V2} = I_3 - I_5 = -8mA$.

A partir de estos valores se calcula la potencia en cada una de las fuentes independientes V_1 y V_2 , P_{V1} y P_{V2} respectivamente:

- $P_{V1} = V_1 \times I_{V1} = 4mW$, lo que indica, según el criterio de elemento pasivo empleado aquí, que es potencia consumida.
- $P_{V2} = V_2 \times I_{V2} = -80mW$, lo que indica, según el criterio de elemento pasivo empleado aquí, que es potencia aportada.

Así pues la potencia consumida por el circuito es 80mW y es aportada únicamente por la fuente independiente V_2 .

El alumno puede verificar que se cumple que la potencia aportada coincide con la potencia consumida:

$$|P_{V2}| = P_{V1} + \sum_{i=1}^6 R_i I_i$$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

2.- En el laboratorio se han medido los niveles lógicos del inversor RTL de la Figura 2(a) siguiendo el esquema de la característica de transferencia (curva $v_o(v_a)$) que se esboza en la Figura 2(b) y que se ha obtenido a partir del modelo de transistor BJT proporcionado en el Formulario. Los resultados de dichas medidas se recogen en la tabla:

$V_{IH} = 0,912V$	$V_{IL} = 0,622V$	$V_{OH} = 3V$	$V_{OL} = 0,1V$
-------------------	-------------------	---------------	-----------------

En el diseño de la Figura 2(c) se utilizan dos inversores idénticos al del la Figura 2(a). Determina en dicho circuito el valor de las tensiones v_{o1} y v_{o2} . Justifica la respuesta verificando el estado de conducción que se supone para los diferentes dispositivos semiconductores.

DATOS

$V_{CC} = 3V$ $R_B / R_C = 5$
 $V_{BEsat} = V_{BEon} = V_{BEsat}$

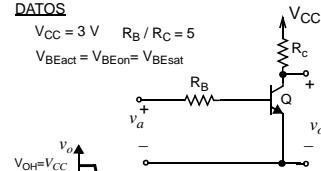


Figura 2(a)

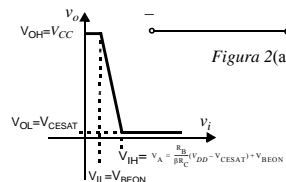
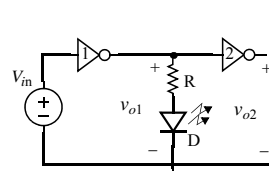


Figura 2(b)



DATOS

$V_{in} = 0V$
 $R = R_B$
 $V_\gamma = 1.2V$

Figura 2(c)

El funcionamiento del circuito de la Figura 2(c), como sistema digital, es fácil de imaginar: dado que se trata de dos etapas inversoras: el sistema propaga a la salida el valor lógico presente a su entrada. Por su parte, se espera que el diodo LED se ilumine cuando la salida del primer inversor proporcione un valor de tensión suficientemente alto, con lo que dicho elemento estará en conducción y por tanto se iluminará; en caso contrario el diodo LED permanecerá apagado, así el diodo LED actúa de indicador o testigo del estado lógico en ese punto de conexión, iluminado si uno lógico, apagado en caso contrario.

En el enunciado se nos dice que en ese sistema cada uno de los inversores es del tipo RTL de la Figura 2(a). Así pues, para completar el análisis, calcular los valores de tensión requeridos en el enunciado, y justificar el estado que se supone para los dispositivos semiconductores, utilizaremos el circuito que recoge la Figura 2.1. En él se ha sustituido cada uno de los inversores por el correspondiente circuito RTL equivalente, y se ha nombrado con el subíndice 1 o 2 respectivamente, a los diferentes elementos de circuito que corresponden a los inversores 1 y 2.

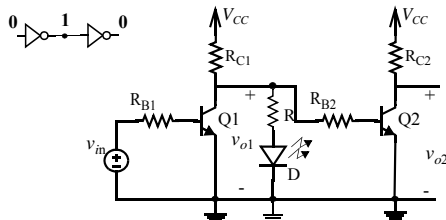


Figura 2.1

DATOS

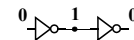
$V_{CC} = 3V$
 $R_{B1} = R_{B2} = R_B$
 $R_{C1} = R_{C2} = R_C$
 $R = R_B$
 $R_B = 5R_C$
 $V_{in} = 0V$
 $V_\gamma = 1.2V$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

El comportamiento cualitativo del inversor RTL aislado debe ser conocido, puesto que ha sido analizado en clase, donde también se ha obtenido la curva de la Figura 2b), por lo que debe ser fácil para el alumno razonar cuál debe de ser el estado de cada uno de los dispositivos electrónicos en circuito de la Figura 2.1.

En concreto, puesto que en este circuito la entrada V_{in} se ha fijado a cero voltios, esto es un cero lógico, es de esperar que el transistor Q1 esté en corte, y así a la salida del inversor 1 haya un valor v_{o1} que represente un uno lógico, de modo que sea interpretado también como un uno lógico a la entrada del inversor 2, y por tanto que se cumpla $v_{o1} \geq V_{IH}$. Si esto es así, el inversor 2 proporcionará a la salida un cero lógico, esto es $v_{o2} = V_{OL}$, en cuyo caso el transistor Q2 debe estar en saturación. Por su parte, dado que suponemos que la tensión v_{o1} corresponde a un uno lógico cabe esperar que ésta sea mayor que el valor V_γ del diodo LED, por lo que éste estará en conducción y por tanto permanecerá iluminado.

Incorporando estas hipótesis al circuito de la Figura 2.1, resulta el circuito de la Figura 2.2, donde se han sustituido cada uno de los dispositivos electrónicos por su modelo en el estado que se les supone. Se han añadido además las variables que van a ser empleadas en los cálculos y se les ha asignado polaridad.



DATOS

$V_{CC} = 3V$
 $R_{B1} = R_{B2} = R_B$
 $R_{C1} = R_{C2} = R_C$
 $R = R_B$
 $R_B = 5R_C$
 $V_{in} = 0V$
 $V_\gamma = 1.2V$

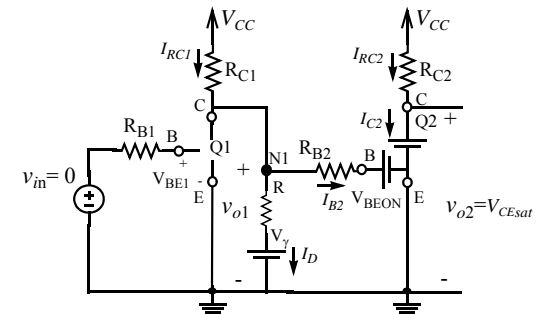


Figura 2.2

Que Q1 está cortado es fácil de verificar, puesto que $V_{BE1} = V_{in} < V_{BEon}$. (El parámetro del transistor V_{BEon} , es proporcionado indirectamente en el enunciado, puesto que por la Figura 2(b) sabemos que $V_{BEon} = V_{IL}$, y este nivel lógico aparece recogido en la tabla de datos medidos en el laboratorio.)

Dado que v_{o1} es la tensión entre el nudo N1 y tierra, ésta es fácil de calcular, puesto que para el nudo N1 se ha de cumplir N1: $I_{RC1} = I_{B2} + I_D$ (1).

De la ley de Ohm para la resistencia R_{C1} se tiene que $I_{RC1} = \frac{V_{CC} - v_{o1}}{R_{C1}}$ (2).

De la ley de Ohm para la resistencia R se tiene que $I_D = \frac{v_{o1} - V_\gamma}{R}$ (3)

De la ley de Ohm para la resistencia R_{B2} se tiene que $I_{B2} = \frac{v_{o1} - V_{BEon}}{R_{B2}}$ (4)

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

Así pues sustituyendo (2), (3) y (4) en la ecuación (1) resulta:

$$\frac{V_{cc} - v_{o1}}{R_{C1}} = \frac{V_{o1} - V_{\gamma}}{R} + \frac{V_{o1} - V_{BEon}}{R_{B2}}$$

De donde, dado que $R = R_{B2}$, y que $R_{C1} = R_C$ es posible despejar v_{o1} :

$$v_{o1} = \frac{\frac{R_B}{R_C} V_{cc} + V_{\gamma} + V_{BEon}}{2 + \frac{R_B}{R_C}} \quad (5)$$

En esa expresión todos los datos son conocidos puesto que son proporcionados en el enunciado del problema, unos directamente, y otros indirectamente, como el parámetro del transistor V_{BEon} . Así pues, sustituyendo valores se obtiene $v_{o1} \approx 2.40V$.

El estado de conducción del diodo LED es fácil verificar, dado que sustituyendo el valor de v_{o1} en la ecuación (3) se tiene que se cumple $I_D > 0$.

Por otra parte, puesto que el valor de v_{o1} verifica la desigualdad $v_{o1} > V_{IH}$, es claro que esta tensión es interpretada como un uno lógico a la entrada del inversor 2, con lo que se confirma que Q2 está en saturación y se tiene a la salida $v_{o2} = V_{CEsat} = V_{OL} = 0.1V$.

Este razonamiento es suficiente para justificar el estado de conducción del transistor Q2, puesto que se supone conocido el funcionamiento del inversor RTL, y por tanto está simple argumentación debe ser considerada como correcta como respuesta al enunciado del ejercicio.

Vamos a comprobar que esto es así, verificando que se cumplen las condiciones de saturación para Q2, esto es, que en el circuito de la *Figura 2.2* se verifica que $I_{B2} \geq 0$ y que $\beta I_{B2} \geq I_{C2}$, y que esta última es equivalente a la relación $v_{o1} > V_{IH}$ empleada en el anterior argumento justificativo.

Para darse cuenta de que $I_{B2} \geq 0$, basta con sustituir el valor de v_{o1} en la ecuación (4).

Por otra parte, puesto que de la ley de Ohm para la resistencia R_{C2} se tiene que $I_{RC2} = I_{C2} = \frac{V_{cc} - v_{o2}}{R_{C2}}$,

la segunda condición de saturación puede escribirse: $\beta \frac{v_{o1} - V_{BEon}}{R_{B2}} \geq \frac{V_{cc} - v_{o2}}{R_{C2}}$.

Este desigualdad se transforma en esta otra equivalente, asumiendo que $R_{B2} = R_B$, y que $R_{C2} = R_C$:

$$\frac{v_{o1} - V_{BEon}}{V_{cc} - v_{o2}} \geq \frac{R_B}{\beta R_C}$$

El cociente del segundo miembro de esta expresión puede ser evaluado a partir de la información aportada en la *Figura 2b*), de modo que se tiene que $\frac{R_B}{\beta R_C} = \frac{V_{IH} - V_{BEon}}{V_{cc} - V_{CEsat}}$.

Por tanto si Q2 está en saturación se tiene que cumplir que $\frac{v_{o1} - V_{BEon}}{V_{cc} - v_{o2}} \geq \frac{V_{IH} - V_{BEon}}{V_{cc} - V_{CEsat}}$. Puesto que en esta

expresión los denominadores son positivos, e iguales, dado que hemos visto que $v_{o2} = V_{CEsat}$, la anterior

desigualdad es equivalente a esta otra $v_{o1} - V_{BEon} \geq V_{IH} - V_{BEon}$, y ésta a la relación $v_{o1} \geq V_{IH}$ que ya

hemos visto que se cumple.

Por tanto se justifica el estado de saturación para Q2.

En resumen hemos obtenido que $v_{o1} \approx 2.40V$ y $v_{o2} = 0.1V$. Q1 está en corte, Q2 conduce en saturación y el diodo LED está iluminado.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

3.- Para el circuito NMOS de la *Figura 3*:

a) Calcular el valor de la tensión de salida v_o , la corriente suministrada por la fuente V_{DD} y la potencia disipada en el transistor M_N , para $V_i = 7V$.

b) Calcular el valor de la tensión de salida v_o , la corriente suministrada por la fuente V_{DD} y la potencia disipada en la resistencia R_D , para $V_i = 0V$.

Justifica la respuesta en cada caso, verificando el estado de conducción que se supone para los diferentes dispositivos semiconductores.

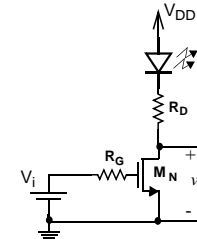


Figura 3

DATOS

$V_{DD} = 7V$

$R_D = 10k\Omega$ $R_G = 1M\Omega$

$V_{TN} = 1V$ $\beta_{MIN} = 100 \mu A/V^2$

$V_{\gamma} = 1.2V$

El funcionamiento cualitativo de este circuito, un inversor de la familia NMOS, debe ser conocido por el alumno, puesto que fue objeto de estudio en la 4ª sesión de prácticas de laboratorio de este curso. Allí el alumno experimentó sobre el consumo estático del circuito para dos posibles valores de entrada $V_i = 7V$ y $V_i = 0V$ y tuvo que razonar sobre la causa de este comportamiento (la única diferencia entre éste y el circuito de la práctica es que la resistencia R_G no estaba presente; pero es claro que en él su presencia es superflua, puesto que la corriente de puerta del transistor NMOS puede considerarse nula). Cabe recordar que en dicha práctica, el papel del diodo es el de testigo del paso de corriente y por tanto de que hay consumo.

Las principales ideas en cuanto al funcionamiento cualitativo del circuito que habría que destacar son:

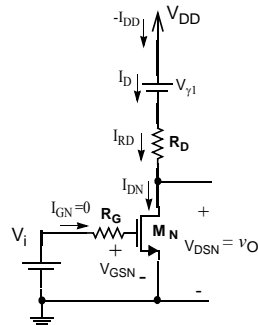
- Cuando $V_i = 7V$, el transistor M_N debe conducir puesto que su tensión puerta-fuente es superior a su tensión umbral. Si consideramos que se trata de un inversor NMOS, como se indicaba en dicha práctica, se espera que a la salida haya un valor pequeño de tensión, por lo que lo habitual es que dicho transistor conduzca en su región óhmica. Por su parte el diodo debe conducir, y por tanto se ilumina. Esta corriente es la proporcionada por la fuente V_{DD} , con lo que se comprueba que hay consumo de potencia.
- Cuando $V_i = 0V$, el transistor M_N estará cortado puesto que su tensión puerta-fuente es inferior a su tensión umbral. La tensión de salida será un valor alto que se asociará a un uno lógico, como corresponde al comportamiento esperado para un inversor. La fuente no proporciona corriente, el diodo LED estará apagado, y el consumo estático será nulo.

En este ejercicio, de lo que se trata fundamentalmente es de corroborar este funcionamiento de forma cuantitativa, esto es, obteniendo valores concretos de tensiones de salida y consumo, y justificando el estado supuesto para los dispositivos semiconductores verificando que se cumplen las condiciones de los modelos empleados.

a) Consideremos pues en primer lugar el caso $V_i = 7V$. Por tanto asumiremos que tanto el transistor NMOS como el diodo LED van a conducir, verificaremos esta hipótesis y finalmente daremos respuesta a las cuestiones que plantea el apartado a) de este ejercicio.

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

Para ello, trabajaremos sobre el circuito de la *Figura 3.1*, donde se ha dado nombre y polaridad a las diferentes variables del circuito que van a ser empleadas en el análisis.



DATOS

- $V_{DD} = 7\text{ V}$
- $R_D = 10\text{ k}\Omega$ $R_G = 1\text{ M}\Omega$
- $V_{TN} = 1\text{ V}$ $\beta_{MN} = 100\ \mu\text{A/V}^2$
- $V_\gamma = 1.2\text{ V}$

Figura 3.1

Puesto que $I_{GN} = 0$, se cumple $V_{GSN} = V_i = 7\text{ V} > V_{TN}$, y por tanto que M_N conduce. Hemos razonado que lo más probable es que conduzca en su región óhmica, por lo que se tendrá que cumplir la condición $V_{DSN} \leq V_{GSN} - V_{TN}$, esto es, $V_{DSN} \leq 6\text{ V}$ (7)

Por su parte vemos que en el circuito se cumple $I_{DN} = I_{RD} = I_D = -I_{DD}$, por tanto, la corriente que circula por M_N es la misma que circula por la resistencia R_D , por el diodo LED, y la que proporciona la fuente V_{DD} . Así pues podemos escribir $I_{DN(ohm)} = I_{RD}$

La corriente que circula por la resistencia R_D se puede calcular como: $I_{RD} = \frac{V_{DD} - V_\gamma - V_{DSN}}{R_D}$ (8).

Por tanto escribiremos: $\beta_{MN} \left[(V_{GSN} - V_{TN})V_{DSN} - \frac{V_{DSN}^2}{2} \right] = \frac{V_{DD} - V_\gamma - V_{DSN}}{R_D}$, que conduce a la

ecuación de 2º grado $V_{DSN}^2 - 2 \left[\frac{1}{\beta_{MN} R_D} + (V_{GSN} - V_{TN}) \right] V_{DSN} + 2 \frac{V_{DD} - V_\gamma}{\beta_{MN} R_D} = 0$

y sustituyendo valores $V_{DSN}^2 - 14V_{DSN} + 11,6 = 0$, que tiene una solución que verifica la condición (7) que es $V_{DSN} = 0,88\text{ V}$.

Por tanto la tensión de salida es $v_o = 0,88\text{ V}$

Conocido V_{DSN} , de la ecuación (8) y dado que $I_{DD} = -I_{RD}$, se tiene que la corriente proporcionada por la fuente es $I_{DD} = -0,491\text{ mA}$.

Finalmente, la potencia disipada en el transistor puede obtenerse como:

$$P_{M_N} = V_{GSN} I_G + V_{DSN} I_{DN} = 0,88\text{ V} \times 0,491\text{ mA} = 3,44\text{ mW}$$

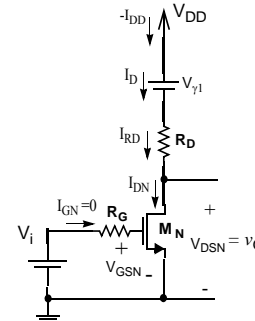
o bien, como la potencia total consumida, menos la potencia disipada en el diodo y en la resistencia R_D :

$$P_{M_N} = |P_{V_{DD}}| - P_D - P_{R_D} = |V_{DD} \times I_{DD}| - (V_\gamma \times I_D) - R_D \times I_{RD}^2 = 0,88\text{ V} \times 0,491\text{ mA} = 3,44\text{ mW}$$

Solución del Examen de Junio de Dispositivos Electrónicos. Curso Académico 08-09.

b) Consideremos a continuación el caso $V_i = 0\text{ V}$. Esperamos probar que el transistor NMOS está cortado. Por lo que respecta al diodo LED esperamos que no esté iluminado, lo que no significa necesariamente que esté cortado. Verificaremos estas hipótesis y finalmente daremos respuesta a las cuestiones que plantea el apartado b) de este ejercicio.

Para ello, trabajaremos sobre el circuito de la *Figura 3.2*, donde se ha dado nombre y polaridad a las diferentes variables del circuito que van a ser empleadas en el análisis.



DATOS

- $V_{DD} = 7\text{ V}$
- $R_D = 10\text{ k}\Omega$ $R_G = 1\text{ M}\Omega$
- $V_{TN} = 1\text{ V}$ $\beta_{MN} = 100\ \mu\text{A/V}^2$
- $V_\gamma = 1.2\text{ V}$

Figura 3.2

Inicialmente supondremos que el diodo conduce puesto que la condición que se ha de verificar en este caso es $I_D \geq 0$, que es compatible con que el transistor NMOS esté en corte. (Si suponemos inicialmente que el diodo está cortado, no podremos escribir ninguna ecuación que nos permita decidir el estado de conducción del dispositivo, como se analizará más adelante).

Así pues, puesto que $I_{GN} = 0$, se cumple $V_{GSN} = V_i = 0\text{ V} < V_{TN}$, y por tanto que M_N no conduce, esto es $I_{DN} = 0$.

Por su parte como hemos visto en el apartado anterior, en el circuito se cumple $I_{DN} = I_{RD} = I_D = -I_{DD}$, por tanto, la corriente que circula por la resistencia R_D , por el diodo LED, y la que proporciona la fuente V_{DD} es también nula. En particular se tiene $I_D = 0$, compatible con el estado supuesto para el LED.

Por otra parte, en el circuito de la *Figura 3.2*, la corriente que circula por la resistencia R_D debe verificar la relación: $I_{RD} = \frac{V_{DD} - V_\gamma - V_{DSN}}{R_D}$. Por lo que se debe cumplir: $\frac{V_{DD} - V_\gamma - V_{DSN}}{R_D} = 0$. Lo que permite determinar el valor de la tensión de salida: $v_o = V_{DSN} = V_{DD} - V_\gamma = 5,8\text{ V}$.

En resumen respondiendo al enunciado del ejercicio:

La tensión de salida es $v_o = 5,8\text{ V}$.

La corriente suministrada por la fuente es nula $I_{DD} = 0$.

al igual que la potencia disipada por la resistencia R_D , dado que $I_{RD} = 0$.

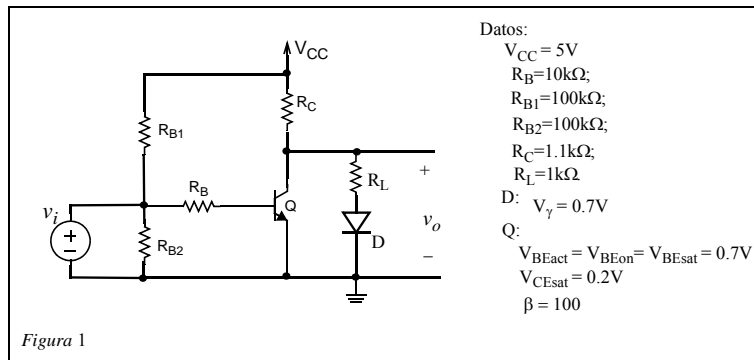
Si inicialmente hubiéramos supuesto que el diodo está cortado, para demostrarlo habría que probar que $V_D \leq V_\gamma$. Pero en este caso, del circuito sólo podemos escribir la ecuación $V_D = V_{DD} - V_{DSN}$, con lo que sólo podemos afirmar que, para que el diodo esté cortado, se debe de cumplir que $V_{DSN} \geq V_{DD} - V_\gamma$, pero no evaluar V_{DSN} . Algo que es posible suponiendo que el diodo LED conduce, como ya hemos visto.



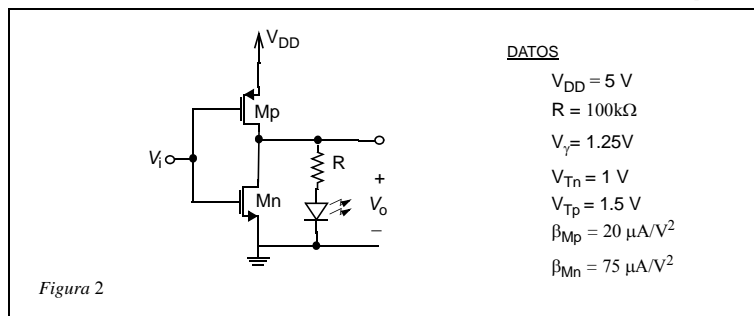
DISPOSITIVOS ELECTRÓNICOS.
INGENIERO TÉCNICO EN INFORMÁTICA DE SISTEMAS.
1º Curso Grupo A.

Examen convocatoria de Septiembre. Curso 08/09. Málaga 2 - 9 - 2009.

- 1.- Se desea que la tensión de salida v_o del circuito de la *Figura 1*, sea 1.7V. Analiza dicho circuito y determina, justificando adecuadamente la respuesta:
- El valor que ha de tomar la tensión de entrada v_i .
 - La potencia que va a aportar cada una de las fuentes independientes V_{cc} y v_i .
 - La potencia que van a consumir el diodo D y el transistor Q.
- (3 puntos)



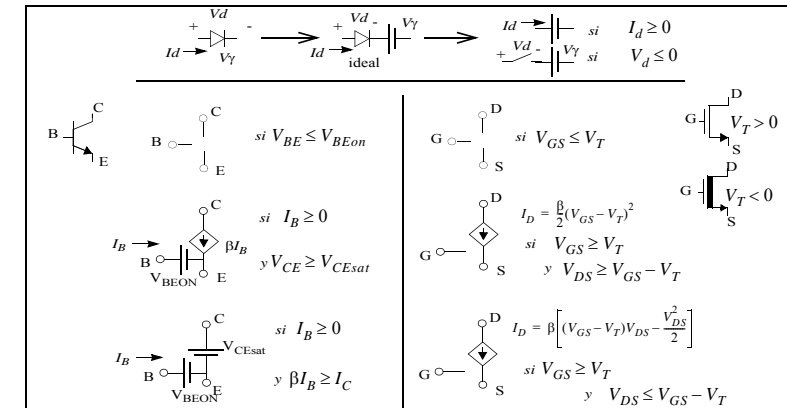
- 2.- En el circuito de la *Figura 2*, calcula los valores de tensión a la salida (V_o) y el consumo de potencia, para cada uno de los valores de entrada $V_i = 5V$ y $V_i = 0V$. Probar en cada caso cuál es el estado de conducción de todos los dispositivos semiconductores. (Considerar el modelo tensión umbral para el diodo LED).



- 3.- Responde brevemente a las siguientes cuestiones:
- ¿Qué representa el parámetro movilidad de un portador de carga eléctrica en un material y cuál es su dependencia con la temperatura? Justifica adecuadamente la respuesta.
 - ¿Qué componente de la corriente eléctrica en los semiconductores es la que predomina en una unión P-N polarizada en directo? Justifica la respuesta.
- (1 punto)
- 4.- Responde brevemente a las siguientes cuestiones:
- Explica con la ayuda de un esquema las principales características de la estructura física de un transistor PNP.
 - ¿Qué es un transistor Schottky? Cita alguna de sus principales características y aplicaciones.
- (1 punto)
- 5.- Responde brevemente a las siguientes cuestiones:
- Explica con la ayuda de un esquema la estructura física de un transistor PMOS de acumulación. Muestra también mediante un dibujo y explica, cuál es la situación en el canal cuando dicho transistor entra en saturación.
 - Dibuja el esquema del circuito correspondiente a un inversor básico de la familia lógica CMOS. Explica su funcionamiento para cada uno de sus dos estados lógicos posibles, indicando los valores de tensión esperados en el terminal de salida, el estado de conducción de los transistores que lo forman y el consumo de potencia. Indica además cuáles son sus principales ventajas frente a los inversores de la familia NMOS.
- (1 punto)
- 6.- Responde brevemente a las siguientes cuestiones:
- ¿Cuáles son las principales semejanzas y diferencias entre los sistemas que representan los términos RAM estática y RAM dinámica.
 - Dibuja el esquema y describe brevemente el circuito electrónico que conforma la celda básica de la memoria RAM estática NMOS. Ilustra su funcionamiento indicando cómo se selecciona una celda, y cómo se lee y se escribe en ella cada uno de los valores lógicos.
- (1 punto)

Nota: Las calificaciones, así como el día, lugar y hora de la revisión del examen, serán publicados el próximo 15 de Septiembre en los tablones oficiales del centro y en la asignatura del campus virtual.

FORMULARIO:

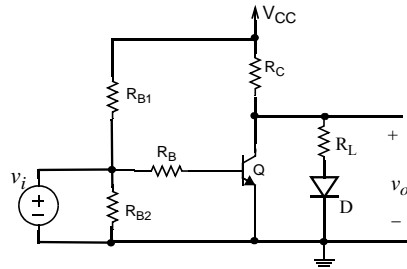


Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 08-09.

SOLUCIONES.

1.- Se desea que la tensión de salida v_o del circuito de la Figura 1, sea 1.7V. Analiza dicho circuito y determina, justificando adecuadamente la respuesta:

- a) El valor que ha de tomar la tensión de entrada v_i .
- b) La potencia que va a aportar cada una de las fuentes independientes V_{cc} y v_i .
- c) La potencia que van a consumir el diodo D y el transistor Q.



Datos:
 $V_{CC} = 5V$
 $R_B = 10k\Omega$
 $R_{B1} = 100k\Omega$
 $R_{B2} = 100k\Omega$
 $R_C = 1.1k\Omega$
 $R_L = 1k\Omega$
 $D: V_\gamma = 0.7V$
 $Q: V_{BEact} = V_{BEon} = V_{BEsat} = 0.7V$
 $V_{CEsat} = 0.2V$
 $\beta = 100$

Figura 1

En primer lugar asignaremos nombre y polaridad a las variables que van a ser utilizadas en el análisis del circuito, como recoge la Figura 1.1. Estas son las corrientes en las ramas ($I_{CC}, I_{R_{B1}}, I_{R_{B2}}, I_{R_B}, I_{R_C}, I_{R_L}$), y las variables que determinan el punto de operación de los dispositivos semiconductores: (I_D, V_D) para el diodo D, y (I_B, V_{BE}, I_C, V_{CE}) para el transistor BJT Q. (Nótese que $I_B = I_{R_B}$ y que $I_D = I_{R_L}$, lo que en será tenido en cuenta en el posterior razonamiento). También se ha dado nombre a tres de los cuatro nudos que posee el circuito.

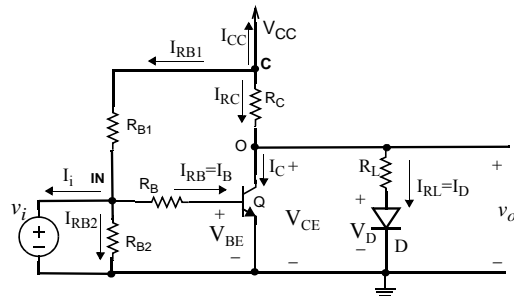


Figura 1.1

Segun indica el enunciado del problema, en primer lugar se pide determinar qué valor ha de tomar la tensión de entrada, variable v_i , para que la tensión de salida, variable v_o , tome el valor de 1.7V. Para poder responder a esta cuestión, o a cualquier otra, lo primero es determinar cuál debe ser el estado de conducción de los diferentes dispositivos semiconductores.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 08-09.

A este fin podemos razonar de la siguiente manera:

- 1) **El diodo D debe conducir.** Veámoslo: Del circuito se tiene facilmente que $v_o = R_L I_D + V_D$ (1). Si suponemos que el diodo está cortado, se tendrá que $I_D = 0$ y se ha de cumplir que $v_D < V_\gamma = 0.7V$. Sin embargo, con $I_D = 0$, de (1) resulta $v_D = v_o = 1.7V$. con lo que no se cumpliría la condición de corte. Se concluye que si se desea que $v_o = 1.7V$ el diodo debe conducir. Si el diodo D conduce, se tiene que $v_D = V_\gamma = 0.7V$; por tanto de (1) podemos evaluar cuál es la corriente que circula ha de circular por él. Resulta $I_D = \frac{v_o - V_\gamma}{R_L}$ (2) y sustituyendo valores $I_D = 1mA$.
- 2) **El transistor Q debe conducir:** Para el nudo de salida O, se verifica que $I_C = I_{R_C} - I_D$ (3). En esta expresión, I_D es conocida (ecuación (2)), y el valor de I_{R_C} se puede calcular como $I_{R_C} = \frac{V_{CC} - v_o}{R_C}$ (4), donde sustituyendo valores resulta $I_{R_C} = 3mA$. Por tanto de (3) se tiene que $I_C = 2mA$. Lo que indica que si se desea que $v_o = 1.7V$, Q debe conducir.
- 3) **El transistor Q debe conducir en su región activa:** Q no puede conducir en saturación. Si así fuera, dado que del circuito es claro que $v_o = V_{CE}$, la tensión de salida habría de ser $v_o = V_{CEsat}$, que es diferente de la tensión de salida requerida $v_o = 1.7V$.

Así pues, para responder a los diferentes apartados del problema analizaremos el circuito que recoge la Figura 1.2, donde se han sustituido los dispositivos semiconductores por el correspondiente modelo: D en conducción y Q en activa.

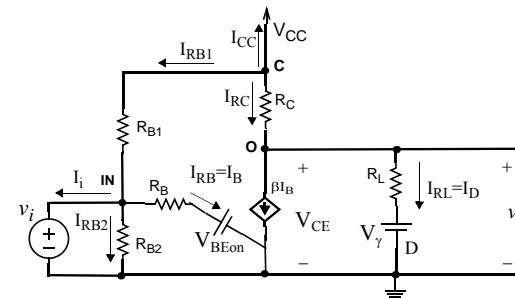


Figura 1.2

- a) En el circuito es claro que de aplicar la ley de Kirchhoff de corriente al nudo de salida O se tiene $\beta I_B = I_{R_C} - I_D$ (ecuación (3)) en la que ahora, como corresponde al modelo de activa, $I_C = \beta I_B$). Además, como la expresiones (2) y (4) siguen siendo válidas para el circuito de la Figura 1.2, es posible escribir $\beta I_B = \frac{V_{CC} - v_o}{R_C} - \frac{v_o - V_\gamma}{R_L}$ (5).

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 08-09.

Por otra parte en dicho circuito también se cumple $I_B = \frac{v_i - V_{BEon}}{R_B}$ (6).

Sustituyendo (6) en (5) y despejando v_i se llega a $v_i = \frac{R_B(V_{CC} - v_O)}{\beta} - \frac{v_O - V_i}{R_L} + V_{BEon}$ (7).

En esta expresión todas la variables a la derecha de la igualdad son conocidas, por lo que sustituyendo valores se obtiene que, para que se cumpla que la tensión de salida sea $v_O = 1.7V$, la tensión de entrada ha de ser $v_i = 0.9V$.

Aunque no es necesario, puesto que ya lo hemos probado con anterioridad, como mera comprobación, verificaremos a continuación que se cumplen las condiciones para que D conduzca y Q esté en activa:

- Si D conduce entonces $I_D \geq 0$: De (2) se tiene que para $v_i = 0.9V$, $I_D = 1mA$.
- Si Q está en activa entonces $I_B \geq 0$: De (6) se tiene que para $v_i = 0.9V$, $I_B = 20\mu A$.
- Si Q está en activa además $V_{CE} \geq V_{CEsat}$: Dado que para $v_i = 0.9V$, $v_O = 1.7V$ y que $v_O = V_{CE}$, es obvio que se cumple esta condición.

b) La potencia en la fuente V_{CC} se obtiene como $P_{V_{CC}} = V_{CC} \times I_{CC}$. Del nudo **C** se tiene $I_{CC} = -(I_{R_C} + I_{R_{B1}})$. I_{R_C} se ha obtenido en la expresión (4), mientras que $I_{R_{B1}}$, se calcula fácilmente en el circuito: $I_{R_{B1}} = \frac{V_{CC} - v_i}{R_{B1}}$ (8). Sustituyendo valores se tiene $I_{R_C} = 3mA$ e $I_{R_{B1}} = 0.041mA$. Así finalmente $P_{V_{CC}} = -15.205mW$, que es potencia aportada.

La potencia en la fuente V_i se obtiene como $P_{V_i} = V_i \times I_i$. Del nudo **IN** se tiene $I_i = (I_{R_{B1}} - (I_B + I_{R_{B2}}))$. I_B e $I_{R_{B1}}$ se ha obtenido en las expresiones (7) y (8) respectivamente, mientras que $I_{R_{B2}}$, se calcula fácilmente en el circuito: $I_{R_{B2}} = \frac{v_i}{R_{B2}}$ (9). Sustituyendo valores se tiene $I_B = 0.02mA$, $I_{R_{B1}} = 0.041mA$ e $I_{R_{B2}} = 0.009mA$. Con lo que $I_i = 0.011mA$. Así $P_{V_i} = 9.9\mu W$, que es potencia consumida.

c) La potencia consumida por el diodo D se obtiene como $P_D = V_D \times I_D$. Como ambas variables son conocidas operando resulta $P_D = 0.7mW$.

La potencia consumida por el transistor Q se obtiene como $P_Q = (V_{BE} \times I_B) + (V_{CE} \times I_C)$. Todas variables son conocidas: $V_{BE} = V_{BEon}$, $I_B = 0.02mA$, $V_{CE} = v_O$ e $I_C = \beta I_B = 2mA$, operando resulta $P_Q = 3.414mW$.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 08-09.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

2.- En el circuito de la *Figura 2*, calcula los valores de tensión a la salida (V_o) y el consumo de potencia, para cada uno de los valores de entrada $V_i = 5V$ y $V_i = 0V$. Probar en cada caso cuál es el estado de conducción de todos los dispositivos semiconductores. (Considerar el modelo tensión umbral para el diodo LED).

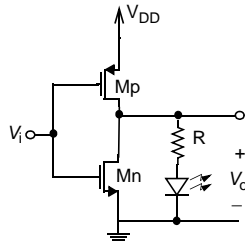


Figura 2

Observando el circuito de la *Figura 2* es fácil identificar que se trata de un inversor CMOS a cuyo terminal de salida V_o se ha conectado un diodo LED en serie con una resistencia conectada a tierra. Se pide analizar el circuito y calcular el valor de la tensión de salida y el consumo de potencia, cuando a la entrada V_i se aplican 5 y 0 voltios, los cuales, como es habitual, representarían al uno y cero lógico respectivamente.

Dado que el comportamiento del inversor CMOS ha sido estudiado en detalle en clase es fácil razonar así:

- Para $V_i = 0V$ (cero lógico a la entrada) la salida presentará un valor de tensión alto, asociado a un uno lógico (V_{DD} en el caso en que el nudo de salida no está cargado). Dada la polarización que tiene la rama formada por la resistencia y el diodo LED, éste podrá conducir emitiendo luz. Así cabe esperar que el transistor Mn esté cortado, el transistor Mp conduzca en su región óhmica o lineal y que el diodo LED conduzca.

- Para $V_i = 5V$ (uno lógico a la entrada) la salida presentará un valor de tensión pequeño, asociado a un cero lógico (cero voltios en el caso en que el nudo de salida no está cargado). Dada la polarización que tiene la rama formada por la resistencia y el diodo LED, éste estará cortado y no emitirá luz. Así cabe esperar que el transistor Mp esté cortado, el transistor Mn conduzca en su región óhmica o lineal y que el diodo LED no conduzca.

A continuación analizaremos ambas situaciones, verificaremos estas hipótesis sobre el estado de conducción de los dispositivos electrónicos y obtendremos los valores pedidos en cada caso.

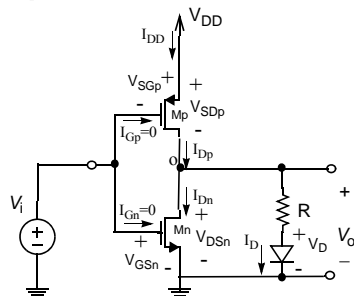


Figura 2.1

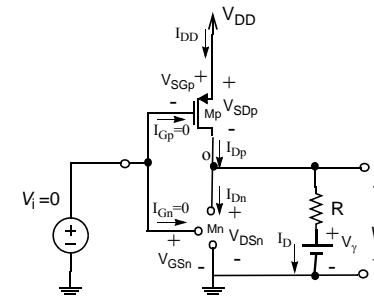
DATOS

- $V_{DD} = 5V$
- $R = 100k\Omega$
- $V_\gamma = 1.25V$
- $V_{Tn} = 1V$
- $V_{Tp} = 1.5V$
- $\beta_{Mp} = 20 \mu A/V^2$
- $\beta_{Mn} = 75 \mu A/V^2$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

En primer lugar resulta conveniente asignar nombre y polaridad a todas las variables del circuito sobre las que se va a razonar. Estas son las que se muestran en la *Figura 2.1*: Las variables en configuración fuente común de los transistores MOS: NMOS Mn (V_{GSn} , V_{DSn} e I_{Dn}) y PMOS Mp (V_{SGp} , V_{SDp} , e I_{Dp}), y las variables tensión e intensidad del diodo LED (V_D e I_D). Además, el esquema del circuito se ha completado con una fuente independiente de tensión que representa a la variable de entrada del circuito. Por su parte la variable I_{DD} representa a la corriente que proporciona la fuente de alimentación V_{DD} .

Consideremos pues el caso en que $V_i = 0V$. El circuito que cabe esperar se muestra en la *Figura 2.2*.



- $V_{DD} = 5V$
- $R = 100k\Omega$
- $V_\gamma = 1.25V$
- $V_{Tn} = 1V$
- $V_{Tp} = 1.5V$
- $\beta_{Mp} = 20 \mu A/V^2$
- $\beta_{Mn} = 75 \mu A/V^2$

Figura 2.2

El transistor NMOS está cortado puesto que se tiene que $V_{GSn} = V_i = 0 < V_{Tn}$, mientras que el transistor PMOS conduce puesto que $V_{SGp} = (V_{DD} - V_i) = V_{DD} > V_{Tp}$.

Como ya se ha mencionado, cabe esperar que el transistor Mp conduzca en su región lineal. En ese caso se tendrá que cumplir $V_{SDp} \leq V_{SGp} - V_{Tp}$, de donde resulta que $V_{SDp} \leq V_{DD} - V_{Tp}$, y sustituyendo valores $V_{SDp} \leq 3,5V$. Por supuesto, si esta condición no se verifica Mp conducirá en saturación.

Por otra parte, y dada la relación que impone el nudo de salida O, se tiene que $I_{Dn} = I_{Dp} + I_D$, y como $I_{Dn} = 0$ por estar el transistor Mn cortado, resulta que $I_{Dp} = I_D$. Esto es, la corriente que ha de conducir el transistor Mp será la corriente que circula por el diodo.

La corriente I_D es fácil de calcular en función de V_o puesto que ésta es también la corriente que circula por la resistencia R y el diodo D. De la ley de Óhm aplicada a R se tiene directamente que $I_D = \frac{V_o - V_\gamma}{R}$;

y puesto que en el circuito se cumple que $V_o = V_{DD} - V_{SDp}$, sustituyendo V_o en esta expresión resulta:

$$I_D = \frac{V_{DD} - V_{SDp} - V_\gamma}{R} = \frac{(V_{DD} - V_\gamma) - V_{SDp}}{R}$$

Por tanto, si suponemos que el transistor Mp trabaja en su región lineal podemos escribir la siguiente ecuación:

$$I_{Dp(ohm)} = I_D \rightarrow \beta_{Mp} \left[(V_{SGp} - V_{Tp})V_{SDp} - \frac{V_{SDp}^2}{2} \right] = \frac{(V_{DD} - V_\gamma) - V_{SDp}}{R}$$

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

Dado que $V_{SGp} = V_{DD}$, y teniendo en cuenta que $\beta_{Mp} \cdot R = 20 \mu A V^{-2} \cdot 100 K \Omega = 2 V^{-1}$, sustituyendo valores y operando resulta:

$$(\beta_{Mp} \cdot R) \left[(V_{DD} - V_{Tp}) V_{SDp} - \frac{V_{SDp}^2}{2} \right] = (V_{DD} - V_{\gamma}) - V_{SDp}$$

$$2 \left[3,5 V_{SDp} - \frac{V_{SDp}^2}{2} \right] = 3,75 - V_{SDp}$$

$$V_{SDp}^2 - 8 V_{SDp} + 3,75 = 0 \text{ que tiene dos soluciones } \begin{cases} V_{SDp} = 7,5V \\ V_{SDp} = 0,5V \end{cases}$$

dado que se ha de verificar $V_{SDp} \leq 3,5V$ la solución buscada es $V_{SDp} = 0,5V$
 y puesto que sabemos que $V_o = V_{DD} - V_{SDp}$ la tensión en el terminal de salida es $V_o = 4,5V$

Por lo que respecta al consumo se tiene

$$P_{V_{DD}} = V_{DD} \times I_D = V_{DD} \times \frac{(V_{DD} - V_{\gamma}) - V_{SDp}}{R} = 5V \times 32,5 \mu A = 162,5 \mu W$$

Consideremos a continuación $V_i = 5V$. El circuito que cabe esperar se muestra en la *Figura 2.3*.

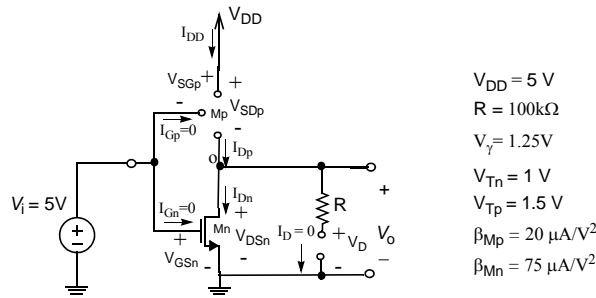


Figura 2.3

Es claro que el transistor PMOS está cortado, puesto que se tiene que $V_{SGp} = V_{DD} - V_i = 0 < V_{Tp}$, mientras que el transistor NMOS conduce, puesto que $V_{GSn} = V_i = V_{DD} > V_{Tn}$.

Como ya se ha mencionado, en este caso cabe esperar que el transistor Mn conduzca en su región lineal. Por lo que se tendrá que cumplir $V_{DSn} \leq V_{GSn} - V_{Tn}$, y dado que $V_{DSn} = V_o$, resulta que $V_o \leq V_{DD} - V_{Tn}$. Sustituyendo valores $V_o \leq 4V$. Por supuesto, en caso de que esta condición no se verifique Mn conducirá en saturación.

Solución del Examen de Septiembre de Dispositivos Electrónicos. Curso Académico 06-07.

Por lo que respecta al diodo LED, si éste está cortado se ha de cumplir $V_D \leq V_{\gamma}$. Del circuito se tiene directamente que $V_D = V_o$. Sustituyendo en la desigualdad anterior resulta pues que el diodo estará cortado siempre que $V_o \leq V_{\gamma}$, y sustituyendo valores $V_o \leq 1,25V$.

Por tanto ambas hipótesis se cumplirán siempre que $V_o \leq 1,25V$.

Por otra parte, y dada la relación que impone el nudo de salida O, se tiene que $I_{Dn} = I_{Dp} + I_D$, y como $I_{Dp} = 0$ por estar el transistor Mp cortado, e $I_D = 0$ por estar el diodo cortado, resulta que $I_{Dn} = 0$.

Esto es, esperamos que el transistor Mn conduzca en su región lineal pero con corriente nula. Así se ha de cumplir:

$$I_{Dn} = \beta_{Mn} \left[(V_{GSn} - V_{Tn}) - \frac{V_{DSn}}{2} \right] V_{SDn} = 0$$

$$\left[(V_{DD} - V_{Tn}) - \frac{V_o}{2} \right] V_o = 0$$

Como $V_{GSn} = V_{DD}$ y $V_{DSn} = V_o$, sustituyendo variables y eliminando el factor $\beta_{Mp} \neq 0$ resulta: que tiene dos soluciones: $V_o = 0V$ y $V_o = 2(V_{DD} - V_{Tn})$.

Con los valores de V_{DD} y V_{Tn} , la segunda solución no cumple la condición $V_o \leq 1,25V$, por lo que la solución buscada es

$$V_o = 0V$$

con lo que además quedan confirmadas las hipótesis sobre el estado de conducción de todos los dispositivos semiconductores.

Finalmente, y dado que $I_{Dn} = I_{Dp} + I_D = 0$, la potencia consumida en este caso es nula.

$$P_{V_{DD}} = V_{DD} \times I_D = 0$$