

УДК 004.056

doi: 10.26583/bit.2024.2.10

Денис И. Сотсков¹, Владислав Н. Котов², Алексей В. Зубаков³,
Николай А. Усачев⁴, Александр Ю. Никифоров⁵, Дмитрий В. Бойченко⁶

¹⁻⁶Национальный исследовательский ядерный университет «МИФИ»,

Каширское ш., 31, Москва, 115409, Россия

^{1-4,6}Акционерное общество «Экспериментальное научно-производственное объединение
СПЕЦИАЛИЗИРОВАННЫЕ ЭЛЕКТРОННЫЕ СИСТЕМЫ»,

Каширское ш., 31, Москва, 115409, Россия

¹e-mail: disotskov@mephi.ru, <https://orcid.org/0000-0003-2047-2008>

²e-mail: vnkot@spels.ru, <https://orcid.org/0009-0000-7212-8829>

³e-mail: avzub@spels.ru, <https://orcid.org/0009-0005-3188-1415>

⁴e-mail: nausach@spels.ru, <https://orcid.org/0009-0008-0926-2134>

⁵e-mail: aynikiforov1@mephi.ru, <https://orcid.org/0000-0002-2427-663X>

⁶e-mail: dvboy@spels.ru, <https://orcid.org/0000-0002-8382-4675>

МЕТОДИКА ПРОЕКТИРОВАНИЯ БЛОКА УПРАВЛЕНИЯ ПИТАНИЕМ МИКРОСХЕМЫ РАДИОЧАСТОТНОЙ МЕТКИ СИСТЕМ ЦИФРОВОЙ МАРКИРОВКИ И ИДЕНТИФИКАЦИИ ОБЪЕКТОВ КРИТИЧЕСКОЙ ИНФРАСТРУКТУРЫ*

Аннотация. Представлена методика проектирования основной части блока управления питанием (БУП) микросхемы радиочастотной метки (РЧМ) УВЧ-диапазона. Методика представляет собой пошаговый алгоритм проектирования БУП и состоит из пяти взаимосвязанных этапов. На первом этапе осуществляется формирование требований к параметрам БУП (выходное напряжение, мощность постоянного тока на выходе, коэффициент полезного действия, емкость выходного конденсатора) и значению добротности аналогового тракта РЧМ. На втором этапе осуществляется проектирование электрической схемы умножителя напряжения (УН), предназначенного для преобразования напряжения входного радиочастотного (РЧ) сигнала в нестабилизированное постоянное напряжение. В ходе третьего этапа осуществляется проектирование электрической схемы ограничителя постоянного напряжения, необходимого для снижения уровня выходного напряжения УН до безопасного уровня. Результатом выполнения четвертого этапа является электрическая схема защиты от перенапряжения, предназначенной для обеспечения требуемого уровня стойкости микросхемы РЧМ к воздействию электростатического разряда и РЧ сигнала высокой мощности. В рамках заключительного этапа осуществляется оценка и приведение в соответствие с требуемым значением добротности аналогового тракта РЧМ. Предложенная методика может быть использована для оперативной разработки отечественных микросхем РЧМ УВЧ-диапазона (стандарты ISO 18000-6С, GJB 7377.1 и др.) на основе КМОП технологических процессов, в т.ч. микросхем РЧМ, предназначенных для применения на объектах критической инфраструктуры. С использованием представленной методики выполнено проектирование БУП с расчетным значением коэффициента полезного действия 70%, оценочной добротностью аналогового тракта РЧМ менее 15 при мощности входного РЧ сигнала 12,7 дБм.

Ключевые слова: методика проектирования, радиочастотная метка, блок управления питанием, КМОП, УВЧ, цифровая маркировка, радиочастотная идентификация.

Для цитирования: СОТСКОВ, ДЕНИС И. И ДР. МЕТОДИКА ПРОЕКТИРОВАНИЯ БЛОКА УПРАВЛЕНИЯ ПИТАНИЕМ МИКРОСХЕМЫ РАДИОЧАСТОТНОЙ МЕТКИ СИСТЕМ ЦИФРОВОЙ МАРКИРОВКИ И ИДЕНТИФИКАЦИИ ОБЪЕКТОВ КРИТИЧЕСКОЙ ИНФРАСТРУКТУРЫ. Безопасность информационных технологий, [S.l.], т. 31, № 2, с. 142–158, 2024. ISSN 2074-7136. URL: <https://bit.spels.ru/index.php/bit/article/view/1641>. DOI: <http://dx.doi.org/10.26583/bit.2024.2.10>.

**Благодарности.* Работа выполнена при поддержке Министерства науки и высшего образования Российской Федерации (код (шифр) научной темы «FSWU-2022-0019», рег. № НИОКТР 12212160004-3).

Denis I. Sotskov¹, Vladislav N. Kotov², Alexey V. Zubakov³,
Nikolay A. Usachev⁴, Alexander Y. Nikiforov⁵, Dmitry V. Boychenko⁶
¹⁻⁶*National Research Nuclear University MEPHI (Moscow Engineering Physics Institute),
Kashirskoe sh., 31, Moscow, 115409, Russia*
^{1-4,6}*Joint Stock Company "Experimental Research and Production Association
SPECIAL ELECTRONIC SYSTEMS",
Kashirskoe sh., 31, Moscow, 115409, Russia*
¹*e-mail: disotskov@mephi.ru, <https://orcid.org/0000-0003-2047-2008>*
²*e-mail: vnkot@spels.ru, <https://orcid.org/0009-0000-7212-8829>*
³*e-mail: avzub@spels.ru, <https://orcid.org/0009-0005-3188-1415>*
⁴*e-mail: nausach@spels.ru, <https://orcid.org/0009-0008-0926-2134>*
⁵*e-mail: aynikiforov1@mephi.ru, <https://orcid.org/0000-0002-2427-663X>*
⁶*e-mail: dvboy@spels.ru, <https://orcid.org/0000-0002-8382-4675>*

The Design Technique for Power Management Unit of the Tag IC for Radio Frequency Identification of Critical Infrastructure Objects*

Abstract. The ultra-high frequency (UHF) tag IC's main part of the power management unit (PMU) design technique is presented. The technique is a step-by-step algorithm for designing a PMU and consists of five interrelated stages. At the first stage, the requirements for the parameters of the PMU (output voltage, output DC power, efficiency, output capacitor capacity) and the Q-factor of the tag analog front-end are determined. At the second stage, the design of an electrical circuit of a voltage multiplier (VM) is carried out. VM is required to convert the voltage of the input radio frequency (RF) signal into an DC voltage. During the third stage, the design of the electrical circuit of the DC voltage limiter is carried out, which is necessary to reduce the output voltage of VM to a safe level. The result of stage 4 is an electrical circuit of surge protection designed to provide the required level of immunity of the tag IC to the effects of electrostatic discharge and a high-power RF signal. As part of the final stage, the evaluation and alignment with the required Q-factor value of the tag IC analog front-end is carried out. The proposed technique can be used for the development of domestic UHF tag ICs (ISO 18000-6C, GJB 7377.1, etc.) based on CMOS technological processes, including ICs designed for radio frequency identification of critical infrastructure objects. Using the presented technique, the design of a PMU with an estimated efficiency value of 70%, an estimated Q-factor of the analog front-end of less than 15 at an RF input signal power of -12.7 dBm was performed.

Keywords: design technique, tag, power management unit, CMOS, UHF, tagging, radiofrequency identification.

For citation: SOTSKOV, Denis I. et al. The Design Technique for Power Management Unit of the Tag IC for Radio Frequency Identification of Critical Infrastructure Objects. *IT Security (Russia)*, [S.l.], v. 31, no. 2, p. 142–158, 2024. ISSN 2074-7136. URL: <https://bit.spels.ru/index.php/bit/article/view/1641>. DOI: <http://dx.doi.org/10.26583/bit.2024.2.10>.

**Acknowledgement.* This work was supported by the Ministry of Science and Higher Education of the Russian Federation (code of the scientific topic "FSWU-2022-0019", project registration number 122121600004-3).

Введение

Системы беспроводной (радиочастотной) маркировки и идентификации УВЧ диапазона широко применяются для задач автоматизации учета, управления складскими запасами, отслеживания технологических процессов в режиме реального времени, многих других, в т.ч. в составе объектов критической инфраструктуры. Подобные системы состоят из считывателя (одного или нескольких), задачей которого является излучение радиочастотного сигнала и детектирование отраженного от метки сигнала, и множества радиочастотных меток [1–3].

Радиочастотные метки (РЧМ) в составе данных систем представляют собой, как правило, пассивные устройства (отсутствует источник питания, энергия для функционирования РЧМ поступает от считывателя посредством передачи немодулированного радиочастотного (РЧ) сигнала). РЧМ состоит из микросхемы, изготовленной в большинстве своем по КМОП технологическим процессам с проектными нормами 0,25...0,09 мкм, и антенны. К РЧМ предъявляются повышенные требования в части потребляемой мощности в активном режиме работы (чтение информации, запись информации), объема доступной энергонезависимой памяти, площади кристалла и стоимости.

Типовая структура микросхемы РЧМ УВЧ-диапазона, показанная на рис. 1, включает в своем составе аналоговый тракт, цифровой тракт и энергонезависимую память [4, 5]. Аналоговый тракт микросхемы РЧМ, как правило, содержит два укрупненных блока: (1) блок управления питанием, предназначенный для формирования напряжения питания аналоговых и цифровых функциональных блоков (V_{DD}), а также напряжения питания энергонезависимой памяти (V_{VM}) микросхемы; (2) сигнальный интерфейс, включающий модулятор, демодулятор, генератор тактового сигнала, схему запуска («Power-on Reset»).

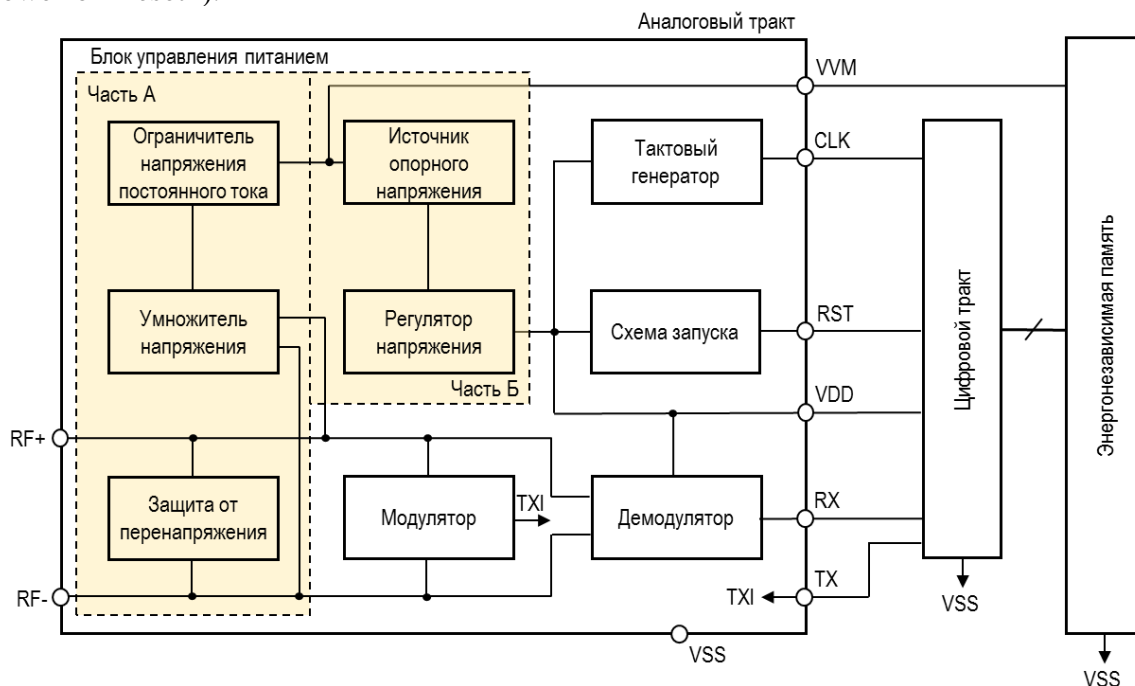


Рис. 1. Типовая структурная схема микросхемы РЧМ УВЧ-диапазона

Ведущими мировыми производителями РЧМ УВЧ-диапазона являются такие компании как Impinj Inc. (США), Alien Tech. Inc. (США), NXP (Нидерланды), которые предлагают широкую номенклатуру микросхем, основные параметры некоторых представителей которых обобщены в табл. 1.

В настоящее время серийно выпускаемые и доступные для применения в составе систем цифровой маркировки и идентификации (в т.ч. объектов критической инфраструктуры) отечественные микросхемы РЧМ УВЧ-диапазона представлены в весьма ограниченном объеме, что делает актуальной задачу по их разработке и последующему серийному производству.

Таблица 1. Значения основных параметров выпускаемых серийно микросхем пассивных РЧМ стандарта EPC Class 1 Gen2 / ISO 18000-6C

Наименование кристалла РЧМ	Monza 4QT	Monza R6	Higgs 4	Higgs-EC	UCODE 7xm	UCODE 8m
Производитель	Impinj Inc.		Alien Tech. Inc.		NXP	
Диапазон частот входного РЧ сигнала, МГц	860 - 960	860 - 960	840 - 960	840 - 960	840 - 960	840 - 960
Чувствительность, дБм (режим чтения)	-16,9	-20	-16,8	-17,8	-18,5	-22,9
Чувствительность, дБм (режим записи)	-14,1	-16,7	-13,8	-14,8	-12,0	-17,8
Объем пользовательской памяти, бит	512	–	128	128	1024	32
Максимальная входная мощность, дБм	20	20	н.д.	н.д.	20	20
Эквивалентное параллельное сопротивление, Ом	1650*	1200	1800	2500	–	–
Эквивалентная параллельная ёмкость, пФ	1,0	1,23	0,95	0,85	0,63	0,69
Размеры кристалла, мм ²	0,59 × 0,59	0,47 × 0,40	0,59 × 0,59	0,49 × 0,48	0,57 × 0,63	0,47 × 0,48

Примечание: при однопортовом включении.

В рамках настоящей работы рассмотрен методический подход к проектированию ключевого блока аналогового тракта РЧМ – блока управления питанием, характеристики которого во многом определяют значения основных параметров микросхемы РЧМ: диапазон частот входного РЧ сигнала ($\Delta F_{\text{РЧ}}$), чувствительность (S) в режиме чтения и записи, максимальную входную мощность ($P_{\text{МАКС}}$), эквивалентное параллельное соединение (R_p) и эквивалентную параллельную емкость (C_p), а также размеры кристалла.

1. Архитектура блока управления питанием

В соответствии со структурной схемой микросхемы РЧМ УВЧ-диапазона, показанной на рис. 1, блок управления питанием (БУП) состоит из двух частей, первая из которых (часть А на рис. 1) формирует нестабилизированное напряжение (V_{VM}) посредством преобразования радиочастотной мощности на входе микросхемы РЧМ, тогда как вторая (часть Б на рис. 1) обеспечивает стабилизированное напряжение (V_{DD}), формируемое из напряжения V_{VM} посредством применения регулятора напряжения с источником опорного напряжения.

Часть А БУП (БУП-А) включает в своем составе следующие функциональные блоки (ФБ):

а) защиту от перенапряжения на радиочастотных выводах микросхемы (RF+, RF-), предназначенную для обеспечения требуемого уровня стойкости микросхемы РЧМ к воздействию электростатического разряда и РЧ сигнала высокой мощности. В простейшем случае данный ФБ реализуется посредством применения четырех диодов, образующих две встречновключенные диодные структуры [6]. В ряде случаев, с целью дополнительного снижения напряжения радиочастотного сигнала на выводах RF+, RF- (при высоком уровне входной мощности, вплоть до 20 дБм), помимо рассмотренной диодной структуры применяется ограничитель напряжения на основе МОП-транзисторов, функционирующих в ключевом режиме и управляемых напряжением, формируемым встроенным умножителем напряжения (УН, см. рис. 2) [7];

б) умножитель напряжения, предназначенный для преобразования напряжения входного РЧ сигнала в нестабилизированное напряжение постоянного тока. Умножитель напряжения, как правило, выполняется с использованием одного или нескольких (N) последовательно включенных ядер (рис. 3). Примеры типовых схемотехнических реализаций умножительного ядра в рамках КМОП технологических процессов показаны на рис. 4 [8];

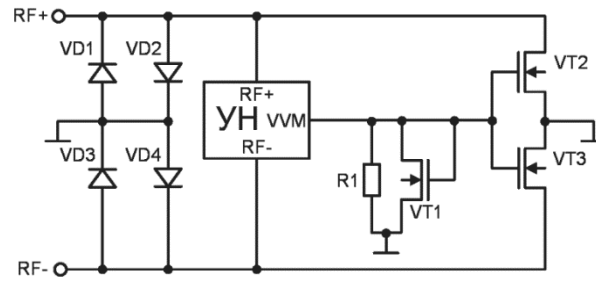


Рис. 2. Типовая электрическая схема защиты от перенапряжения на радиочастотных выводах

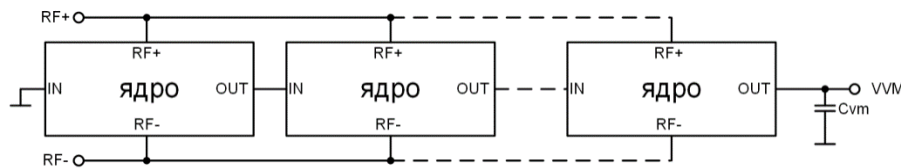


Рис. 3. Типовая электрическая схема умножителя напряжения

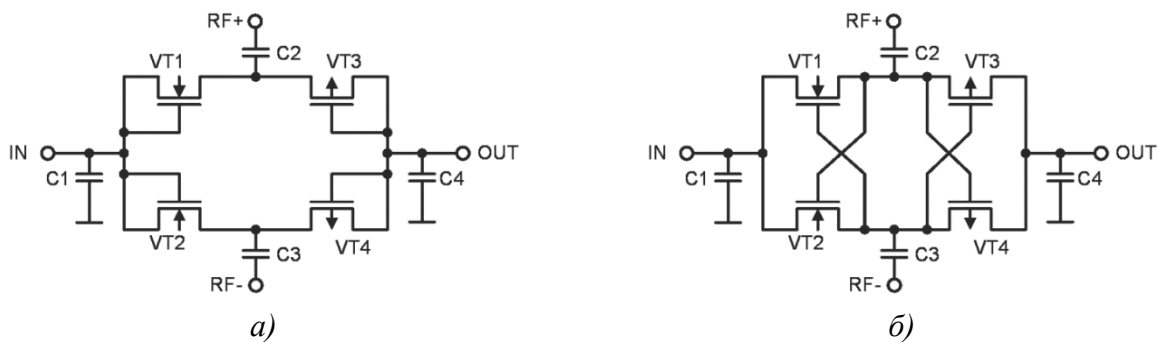


Рис. 4. Типовые электрические схемы умножительного ядра на основе МОП-транзисторов в диодном включении (а), с перекрестными связями (б)

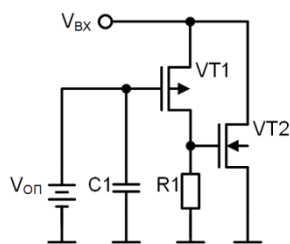


Рис. 5. Типовая электрическая схема ограничителя постоянного напряжения

в) ограничитель постоянного напряжения, необходимый для снижения уровня выходного напряжения умножителя напряжения до безопасного уровня. Пример типовой схемы построения ограничителя постоянного напряжения показан на рис. 5 [9]. Входное (ограничиваемое) напряжение подается на вывод $V_{ВХ}$.

2. Методика проектирования блока управления питанием

Подходы к проектированию БУП-Б широко описаны в [10, 11]. Отличительной особенностью данных блоков для микросхем пассивных РЧМ является повышенное требование к току потребления, который не должен превышать несколько сотен нА [6].

С другой стороны, при разработке микросхемы РЧМ наиболее трудоемкой задачей является проектирование БУП-А, который отвечает за формирование напряжения V_{VM} , т.к. его характеристики вместе с потребляемой мощностью остальных блоков микросхемы определяют ключевые параметры аналогового тракта и микросхемы РЧМ в целом.

Некоторые подходы к проектированию отдельных функциональных блоков БУП-А представлены в открытых научно-технических источниках [7, 12]. Между тем, не представлена пошаговая методика, позволяющая выполнить оперативное проектирование БУП-А в целом с учетом заданных требований к параметрам микросхемы РЧМ.

На рис. 6. представлен предложенный алгоритм проектирования БУП-А, состоящий из 5 этапов.

На первом этапе формируются требования к параметрам БУП-А:

а) с использованием выражения (1) определяется значение требуемой минимальной мощности постоянного тока на выводе VVM ($P_{VM_{мин_T3}}$). Следует отметить, что значение $P_{VM_{мин_T3}}$ будет отличаться для режимов чтения и записи микросхемы РЧМ.

$$P_{VM_{мин_T3}} = V_{VM_{мин}} \times I_{VM}, \quad (1)$$
$$V_{VM_{мин}} = \max\{V_{DD_{мин}} + V_{DROP-OUT}; V_{NV_{мин}}\},$$

где $V_{VM_{мин}}$ – минимальное значение напряжения на выводе VVM; I_{VM} – ток потребления в цепи VVM при напряжении на выводе равном $V_{VM_{мин}}$; $V_{DD_{мин}}$ – минимальное значение напряжения питания цифровой части, для которого она охарактеризована; $V_{DROP-OUT}$ – падение напряжения регулятора напряжения; $V_{NV_{мин}}$ – минимальное напряжение питания энергонезависимой памяти, при котором она работоспособна (в режиме чтения / записи);

б) с использованием выражений (2) и (3) соответственно проводится оценка требуемого значения коэффициента полезного действия БУП-А (η_{T3}), а также значения его нагрузочного сопротивления (R_L), необходимого для расчета характеристик в САПР.

$$\eta_{T3} = [P_{VM_{мин_T3}} / (S_{T3} \times M)] \times 100 \%, \quad (2)$$

$$R_L = (V_{VM_{мин}} / I_{VM}) \times M, \quad (3)$$

где S_{T3} – требуемое значение чувствительности микросхемы РЧМ в Вт (для режимов чтения и записи, как правило, принимает различное значение); $M \leq 1$ – коэффициент, отражающий, снижение средней мощности РЧ сигнала при передаче данных от считывателя. Например, для микросхемы РЧМ стандарта ISO 18000-6C (ГОСТ Р 58701-2019 (ИСО/МЭК 18000-63:2015). Информационные технологии. Идентификация радиочастотная для управления предметами. Параметры радиоинтерфейса для связи в диапазоне частот от 860 МГц до 960 МГц (Тип С)) критичным случаем с энергетической точки зрения является передача данных, содержащих исключительно символы «0» при глубине амплитудной модуляции равной 100% и максимальной длительности импульса радиочастотного сигнала ($PW = 0,525 \times T_{ari}$). Таким образом, оценка значения η_{T3} на наихудший случай будет дана при $M = 0,475$;

в) с использованием технической документации на ФБ энергонезависимой памяти, определяется максимально-допустимое выходное напряжение умножителя напряжения ($V_{VM_{макс}}$);

г) с использованием выражения (4) проводится расчет минимальной емкости ($C_{VM_{мин}}$) выходного конденсатора умножителя напряжения [6] (C_{VM} на рис. 3).

$$C_{VM_{мин}} = (I_{VM} / \Delta V_{VM}) \times t_{и}, \quad (4)$$

где ΔV_{VM} – максимальное изменение напряжения VVM на выходе умножителя напряжения при приеме данных от считывателя; $t_{и}$ – максимальная длительность импульса радиочастотного сигнала низкого уровня для бита передаваемых считывателем данных. Например, с целью обеспечить значение ΔV_{VM} не более 100 мВ при $I_{VM} = 8$ мкА и

$t_{И} = PW_{\max} \approx 0,5 \times T_{\text{ари}}_{\max} = 12,5 \text{ мкс}$ (для стандарта ISO 18000-6С), значение ёмкости $C_{VM\min}$ должно быть не менее 1 нФ;

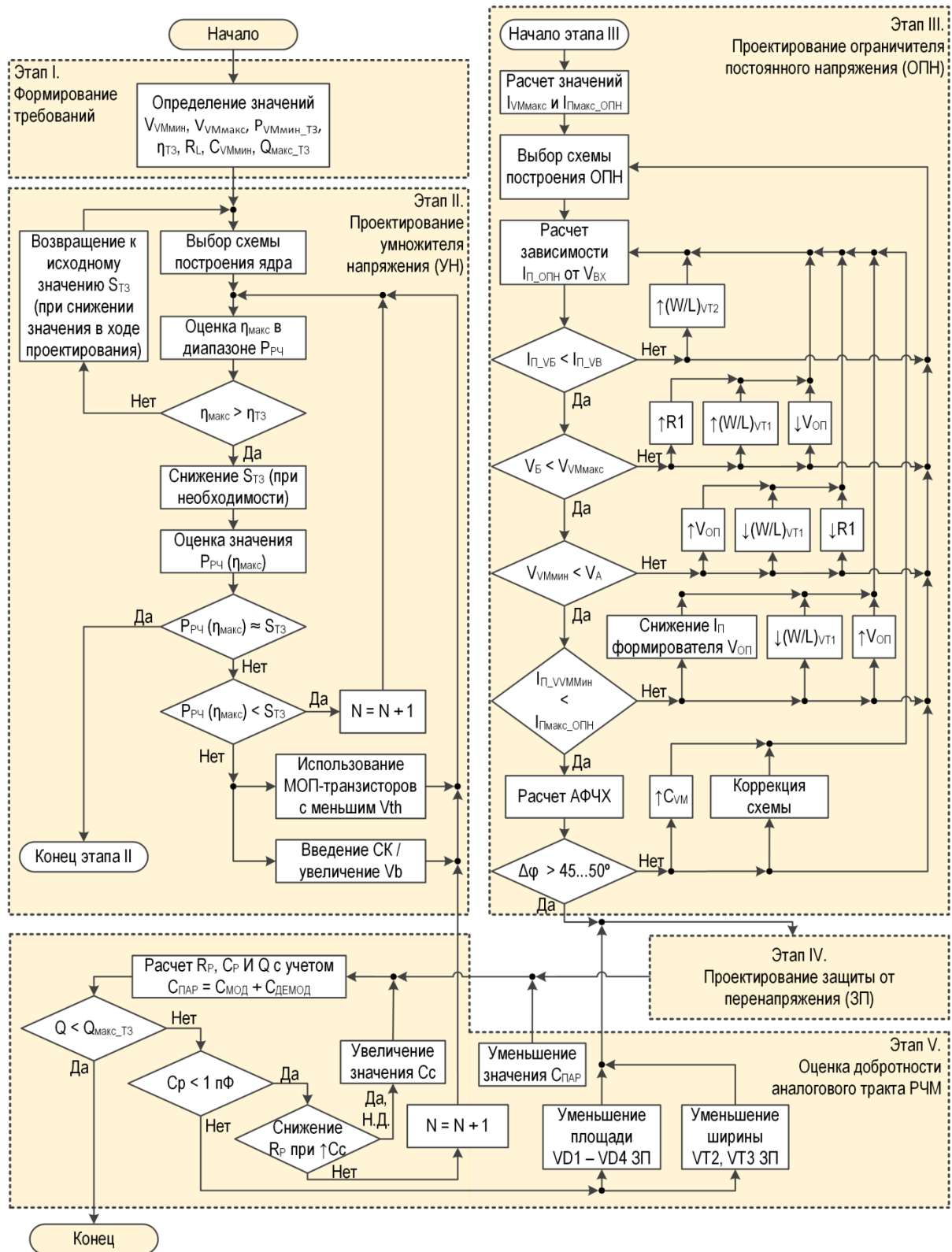


Рис. 6. Предложенный алгоритм проектирования БУП-А

д) с использованием выражения (4) определяется максимальное значение добротности аналогового тракта микросхемы РЧМ ($Q_{\text{макс_ТЗ}}$) [13].

$$Q_{\text{макс_ТЗ}} = 2 \times f_0 / \Delta f_{-3\text{дБ}}, \quad (5)$$

где f_0 – центральная частота; $\Delta f_{-3\text{дБ}}$ – полоса пропускания по уровню снижения входной мощности на 3 дБ. Следует учитывать, что выражение (5) справедливо для случая, когда РЧМ согласована с антенной [13].

На втором этапе осуществляется проектирование электрической схемы умножителя напряжения с целью достижения значения коэффициента полезного действия (η), превышающего $\eta_{\text{ТЗ}}$ при мощности РЧ сигнала ($P_{\text{РЧ}}$) равной $S_{\text{ТЗ}}$ и нагрузочном сопротивлении R_L :

а) выбирается схема построения ядра УН. Для стандартных КМОП технологических процессов, наиболее широкое распространение получила дифференциальная схема построения ядра на основе МОП-транзисторов с перекрестными связями (рис. 4,б) [6, 9], позволяющая обеспечить высокий уровень η при малых значениях $P_{\text{РЧ}}$. Расчетные зависимости η от $P_{\text{РЧ}}$ для ядра на основе МОП-транзисторов в диодном включении (рис. 4,а) и с перекрестными связями (рис. 4,б) показаны на рис. 7,а. Следует отметить, что в случае наличия технологической опции изготовления изолированных (DNW) n-канальных МОП-транзисторов (nМОПТ), актуальным является их применение в составе ядра в конфигурации с объединенными контактами к «телу» и истоку. Данный подход позволяет добиться более высокого значения η при последовательном каскадировании ($N \geq 2$) ядер (рис. 7,б);

б) выполняется расчет зависимости η от $P_{\text{РЧ}}$ (рис. 7,а) для выбранной схемы построения ядра и заданного значения R_L ; оценивается максимальное значение η ($\eta_{\text{макс}}$). В случае если $\eta_{\text{макс}}$ существенно (более 20 %) превышает $\eta_{\text{ТЗ}}$, целесообразно пересмотреть значение $S_{\text{ТЗ}}$ в сторону его уменьшения с одновременным увеличением значения $\eta_{\text{ТЗ}}$ (выражение (2)). Если расчетное значение $\eta_{\text{макс}} < \eta_{\text{ТЗ}}$ осуществляется возврат к исходным значениям $S_{\text{ТЗ}}$ и $\eta_{\text{ТЗ}}$ (в случае их коррекции) или выбор иной схемы построения ядра для достижения соотношения $\eta_{\text{макс}} > \eta_{\text{ТЗ}}$.

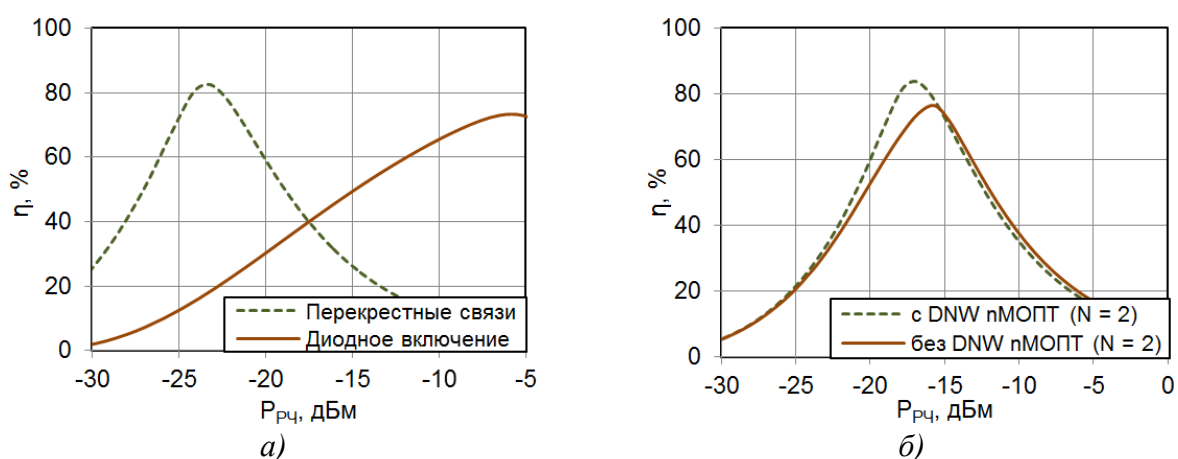


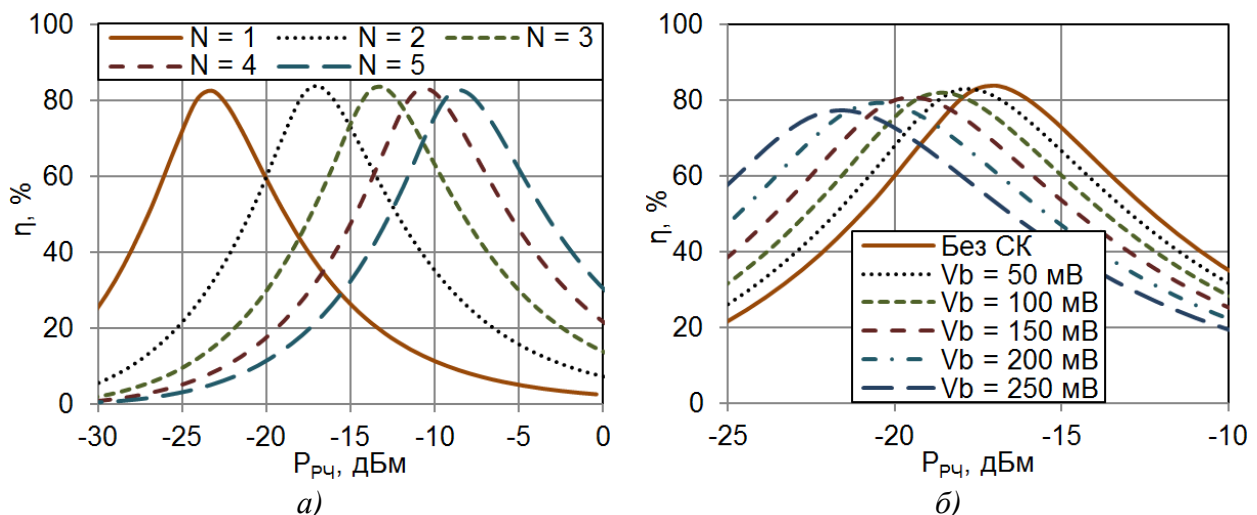
Рис. 7. Расчетные зависимости η от $P_{\text{РЧ}}$:

- а) для умножительных ядер на основе МОП-транзисторов в диодном включении и с перекрестными связями;
- б) для умножителя напряжения на основе двух последовательно-включенных ядер с перекрестными связями

в) с использованием полученной зависимости η от $P_{рч}$ для выбранной схемы построения ядра осуществляется оценка значения $P_{рч}$, при котором достигается η_{\max} ($P_{рч}(\eta_{\max})$). В случае, если данное значение располагается вблизи $S_{ТЗ}$ и значение η при $P_{рч} = S_{ТЗ}$ превышает $\eta_{ТЗ}$, осуществляется переход к следующему этапу методики. В обратном случае рекомендуется либо (если $P_{рч}(\eta_{\max}) < S_{ТЗ}$) увеличить число (N) последовательно включенных ядер, либо (если $P_{рч}(\eta_{\max}) > S_{ТЗ}$) выполнить одно или несколько из следующих действий: (1) выбрать МОП-транзисторы из состава ядра с меньшим значением порогового (V_{th}) напряжения (в случае наличия таковых в составе библиотеки технологического процесса); (2) ввести схему компенсации (СК) [6, 12] порогового напряжения МОП-транзисторов из состава ядра / увеличить значение выходного напряжения (V_b) СК (если СК уже введена).

Расчетные зависимости η от $P_{рч}$ для умножителя напряжения с различным числом последовательно включенных ядер с перекрестными связями показаны на рис. 8,а. На рис. 8,б показаны расчетные зависимости η от $P_{рч}$ для ядра с перекрестными связями без и с введенной СК порогового напряжения МОП-транзисторов. Как видно из рис. 7 эффективным способом увеличения значения $P_{рч}(\eta_{\max})$ является увеличение числа последовательно включенных ядер, а введение СК порогового напряжения МОП-транзисторов из состава ядра и увеличение значения V_b СК позволяет уменьшить значение $P_{рч}(\eta_{\max})$. Следует отметить, что с увеличением значения V_b происходит снижение η_{\max} .

Как будет показано далее (этап 5 настоящей методики) построение УМ на основе большого числа ($N \geq 3$) последовательно-включенных ядер позволяет существенно снизить добротность аналогового тракта микросхемы РЧМ за счет уменьшения значения эквивалентного последовательного сопротивления. В этой связи приоритетным является решение, основанное на использовании $N \geq 3$ последовательно-включенных ядер.



*Рис. 8. Расчетные зависимости η от $P_{рч}$:
 а) для умножителя напряжения с разным количеством (N) последовательно-включенных умножительных ядер с перекрестными связями;
 б) для умножителя напряжения на основе ядра с перекрестными связями без и с введенной СК порогового напряжения МОП-транзисторов*

На третьем этапе осуществляется проектирование электрической схемы ограничителя постоянного напряжения (ОПН):

а) с использованием документации на выбранный технологический процесс определяются предельно-допустимые рабочие напряжения ($V_{ЗИ\max}$, $V_{СИ\max}$) МОП-транзисторов из состава ядра УН;

б) выполняется расчет выходного тока ($I_{VM\max}$) УН при максимальной амплитуде дифференциального РЧ сигнала ($A_{РЧ\max}$) на радиочастотных выводах (RF+, RF-) и значении его выходного напряжения $V_{VM\min}$. Для УН на основе ядра с перекрестными связями (см. рис. 4,б) значение $A_{РЧ\max} = V_{ЗИ\max}$;

в) посредством расчета значения η УН при $P_{РЧ} = S_{ТЗ}$, нагрузочном сопротивлении R_L и добавочном токе потребления ($I_{П\text{ОПН}}$), моделирующем потребление ОПН, определяется максимальное значение $I_{П\max\text{ОПН}}$, при котором выполняется соотношение $\eta > \eta_{ТЗ}$. Следует учитывать, что полученное $I_{П\max\text{ОПН}}$ должно быть не менее нескольких сотен нА – в противном случае требуется обеспечить большой запас η на этапе 2 настоящей методики;

г) выбирается схема построения ОПН. Классическая схема ОПН, показанная на рис. 5, имеет двухкаскадную структуру и включает в своем составе: р-канальный МОП-транзистор в схеме включения «общий затвор» (VT1), выходной n-канальный МОП-транзистор (VT2) и формирователь опорного напряжения ($V_{ОП}$). С целью снижения чувствительности параметров ОПН к температуре среды из-за изменения порогового напряжения МОП-транзисторов, напряжение $V_{ОП}$, как правило, делают пропорциональным абсолютной температуре (РТАТ) [9];

д) осуществляется расчет зависимости тока потребления ОПН ($I_{П\text{ОПН}}$) от входного напряжения ($V_{ВХ}$) и определяются её характерные токи и напряжения (рис. 9):

- $I_{П_V_{VM\min}}$ – ток потребления ОПН при $V_{ВХ} = V_{VM\min}$;
- V_A – максимальное напряжение на входе ОПН при котором оба транзистора (VT1 и VT2) находятся в подпороговой области;
- V_B – напряжение на входе ОПН, соответствующее значению тока потребления $I_{П_V_B} = k \times I_{VM\max}$, где $k \geq 1$ – коэффициент, обеспечивающий запас (как правило, принимает значение от 1 до 2);
- V_B и $I_{П_V_B}$ – соответственно значения $V_{ВХ}$ и $I_{П\text{ОПН}}$, определяющие границу перехода транзистора VT1 в линейный режим работы (снижение крутизны вольт-амперной характеристики (ВАХ) на рис. 9).

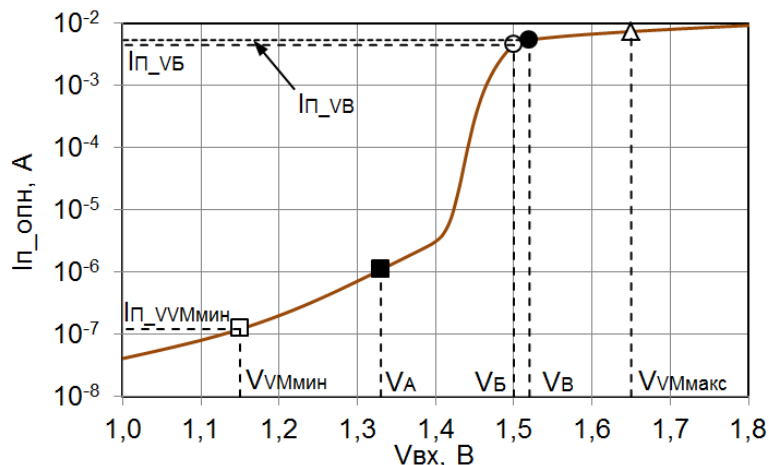


Рис. 9. Расчетная зависимость $I_{П\text{ОПН}}$ от $V_{ВХ}$

Проводится оценка выполнения условий (6) – (9) и, при необходимости, коррекция схемы ОПН в соответствии с алгоритмом, показанным на рис. 6 и поясняющими зависимостями (рис. 10). Выполнение условий (6) и (8) в общем случае не является обязательным, но строго рекомендуется, т.к. обеспечивает ОПН с лучшими характеристиками (меньшим значением $I_{П_VVM\min}$ и большим средним значением крутизны ВАХ в рабочем диапазоне входных напряжений от V_A до V_B).

$$I_{П_VB} < I_{П_VВ}, \quad (6)$$

$$V_B < V_{VM\max}, \quad (7)$$

$$V_{VM\min} < V_A, \quad (8)$$

$$I_{П_VVM\min} < I_{П\max_ОПН}; \quad (9)$$

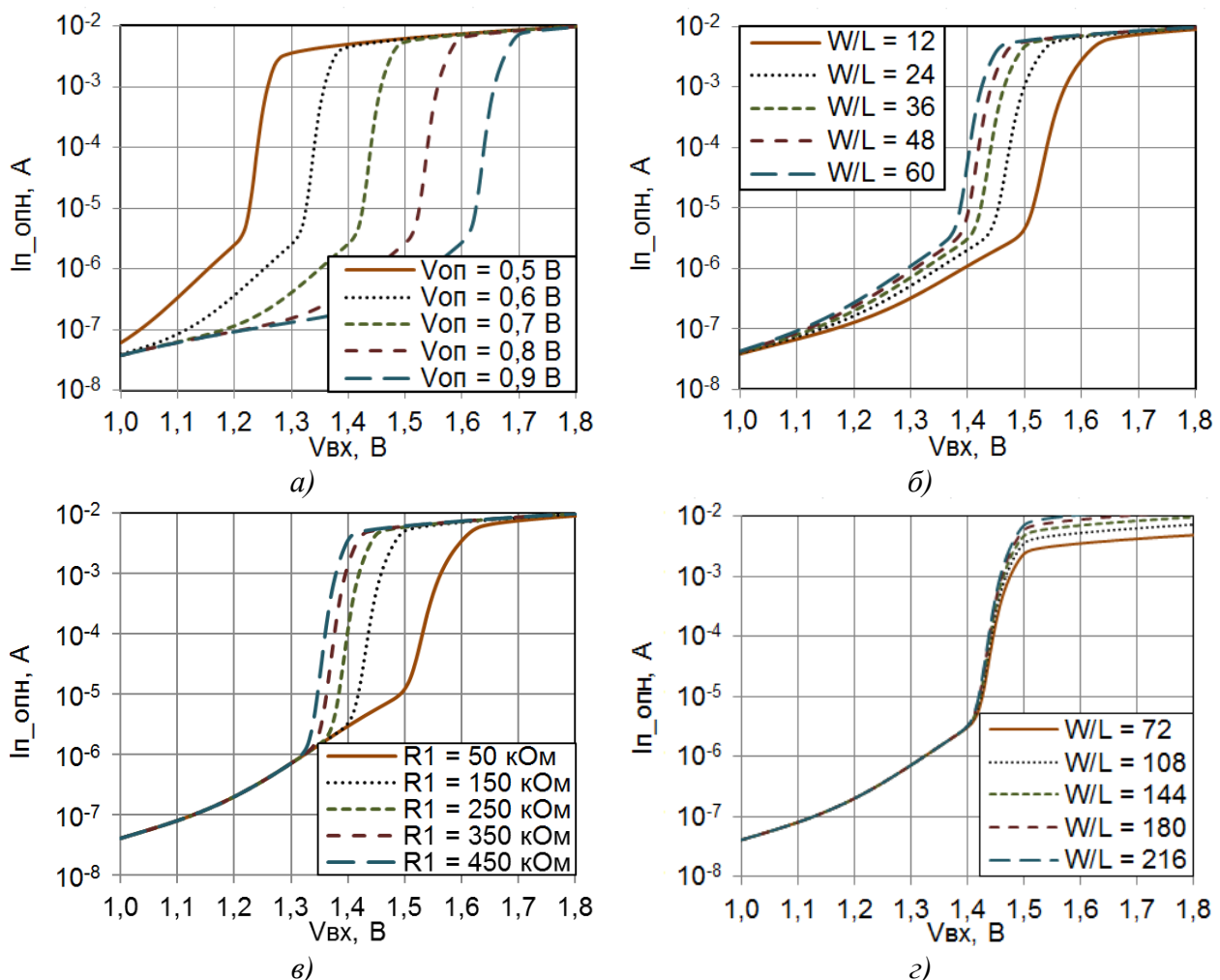


Рис. 10. Расчетные зависимости $I_{П_ОПН}$ от $V_{ВХ}$ для различных значений $V_{оп}$ (а); W/L VT1 (б); $R1$ (в); W/L VT2 (г);

е) для заданных значений R_L , C_L и входного тока $I = I_{П_VB}$ выполняется расчет амплитудно-фазовой частотной характеристики (рис. 11) ОПН с разомкнутой цепью обратной связи (цепь стока VT2). Определяется запас устойчивости по фазе ($\Delta\phi$) и, при

необходимости ($\Delta\phi < 45...50^\circ$), корректируется схема ОПН и/или подключаемая нагрузка (R_L, C_{VM}). Значение R_L определяется и фиксируется на этапе 1 настоящей методики, тогда как для C_{VM} определено только минимальное значение ($C_{VM\text{мин}}$), т.е. значение C_{VM} может быть увеличено.

Реализация интегрального конденсатора высокой емкости (сотни пФ...единицы нФ) требует применения специализированных решений, позволяющих сократить занимаемую площадь. Известным является подход [14], заключающийся в построении составного конденсатора, сочетающего на единой площади плоско-параллельные (МММ) и встречно-штыревые (МОМ) конденсаторы типа «металл-диэлектрик-металл» (МДМ) [15], а также конденсатор на основе МОП-структуры (МОС). Упрощенная электрическая схема и фрагмент топологии подобного конденсатора для КМОП технологического процесса с расчетным значением удельной емкости $C_{уд} = 6,7...8,1$ фФ/мкм² (в зависимости от приложенного напряжения) показан на рис. 12.

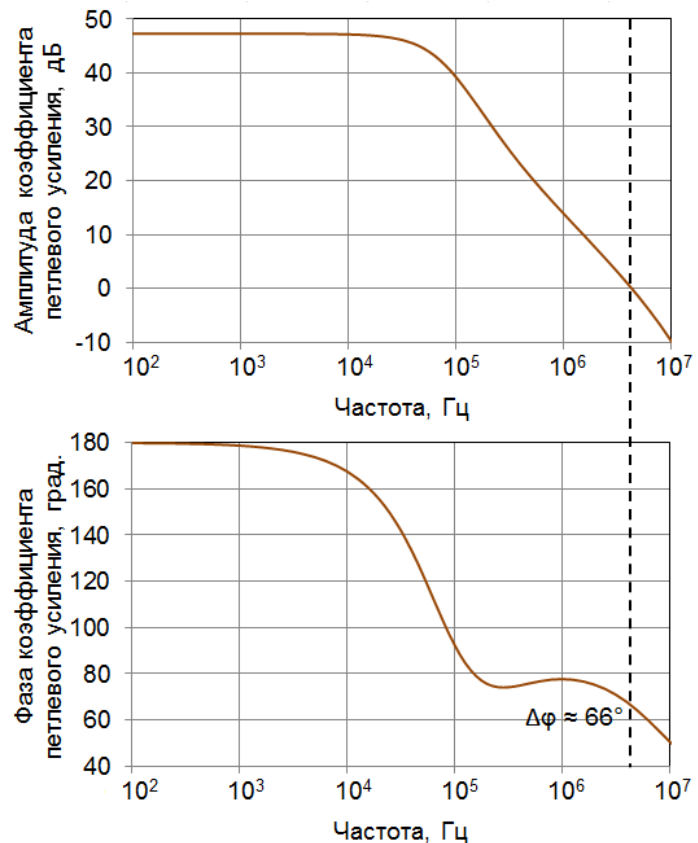


Рис. 11. Расчетная амплитудно-фазовая частотная характеристика ограничителя постоянного напряжения

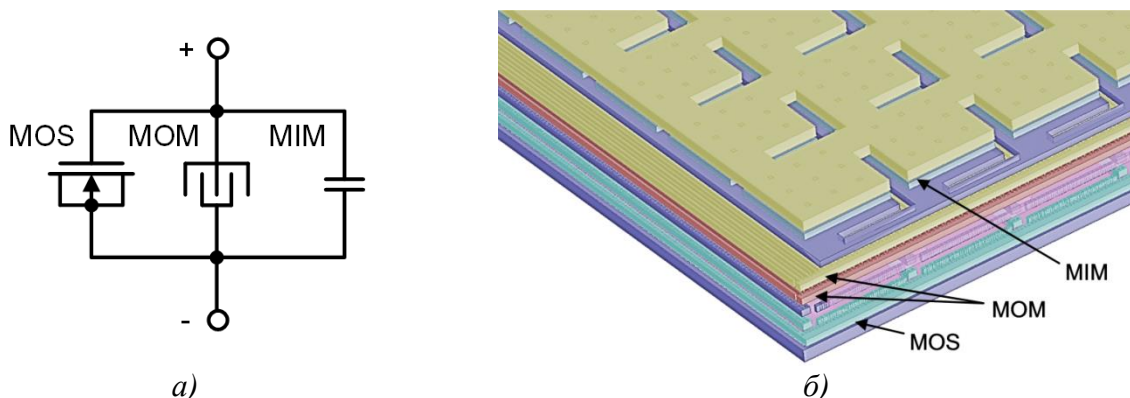


Рис. 12. Упрощенная электрическая схема (а) и фрагмент топологии (б) конденсатора

На четвертом этапе выполняется проектирование электрической схемы защиты от перенапряжения:

а) имеющаяся электрическая схема УН с ОПН дополняется двумя встречновключенными диодными структурами (диоды VD1 – VD2 и VD3 – VD4 на рис. 2), предназначенными для защиты микросхемы РЧМ от электростатического разряда;

б) выполняется оценка амплитуды напряжения дифференциального РЧ сигнала ($A_{рч}$) на радиочастотных выводах (RF+, RF-) при максимальном уровне входной РЧ мощности ($P_{МАКС}$). В случае если, полученное значение $A_{рч} < A_{рчМАКС}$, осуществляется переход к следующему этапу методики. В противном случае выполняется проектирование РЧ ограничителя напряжения (РЧОН) на основе МОП-транзисторов, функционирующих в ключевом режиме и управляемых напряжением, формируемым встроенным УН (рис. 2). РЧОН должен обладать низким значением эквивалентного параллельного (R_p) сопротивления (единиц...десятки Ом) при $A_{рч} = A_{рчМАКС}$ и высоким значением (десятки...сотни кОм) при $A_{рч}$ соответствующей $P_{ВХ} = S_{ТЗ}$ [7]. Типовые расчетные зависимости R_p от $A_{рч}$ для схемы защиты от перенапряжения, выполненной как на основе диодов VD1 – VD4, так и дополненной РЧОН, показаны на рис. 13;

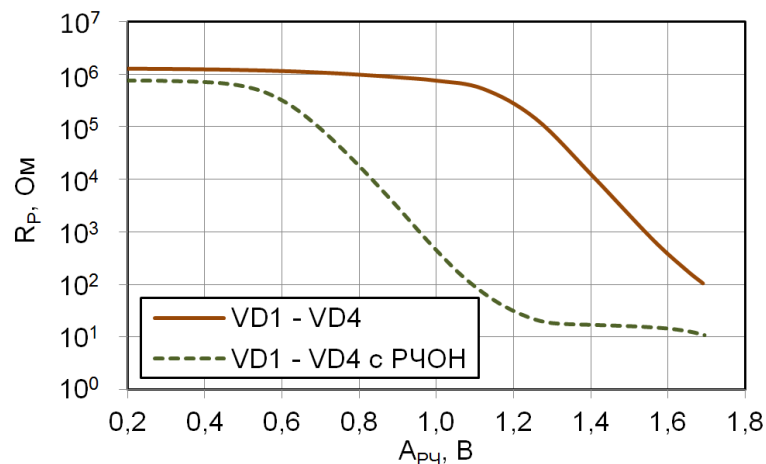


Рис. 13. Расчетная зависимость R_p от $A_{рч}$ для схемы защиты от перенапряжения

в) проектирование схемы защиты от перенапряжения завершается при одновременном выполнении БУП-А следующих условий: $\eta > \eta_{ТЗ}$ и $A_{рч} < A_{рчМАКС}$.

На пятом этапе проводится оценка соответствия Q аналогового тракта РЧМ предъявленным требованиям:

а) электрическая схема БУП-А дополняется паразитной емкостью ($C_{ПАР} = C_{МОД} + C_{ДЕМОД}$), моделирующей эквивалентную параллельную ёмкость модулятора ($C_{МОД}$) и демодулятора ($C_{ДЕМОД}$) из состава аналогового тракта РЧМ.

б) с использованием выражений (10) – (12) проводится оценка значений эквивалентного параллельного сопротивления (R_p), эквивалентной параллельной ёмкости (C_p) и Q аналогового тракта РЧМ для значения $P_{рч} = S_{ТЗ}$.

$$R_p = 1 / \text{Re}(Y_{11}(f_0)), \quad (10)$$

$$C_p = \text{Im}(Y_{11}(f_0)) / (2 \times \pi \times f_0), \quad (11)$$

$$Q = 2 \times \pi \times f_0 \times C_p \times R_p, \quad (12)$$

где $\text{Re}(Y_{11}(f_0))$ и $\text{Im}(Y_{11}(f_0))$ – соответственно действительная и мнимая часть компоненты Y_{11} матрицы проводимости аналогового тракта РЧМ на частоте f_0 .

в) выполняется сопоставление полученного значение Q с максимально допустимым ($Q_{МАКС_ТЗ}$). Если $Q < Q_{МАКС_ТЗ}$, то осуществляется финализация спроектированной электрической схемы и проектирование топологии БУП-А. В обратном случае выполняется сопоставления полученного значения C_p с типовыми значениями для

серийно-выпускаемых микросхем. В соответствии с табл. 1, значение C_p , как правило, не превышает 1,0 пФ. Таким образом, в случае если расчетное значение C_p аналогового тракта не превышает указанное значение, эффективный подход к снижению значения Q заключается в уменьшении значения эквивалентного последовательного сопротивления основного УН ($R_{p_ун}$) одним или несколькими из приведенных способов: (1) увеличение значения блокирующей емкости (C_c) из состава ядра умножителя напряжения ($C_c = C_2 = C_3$ на рис. 4); (2) увеличение количества (N) последовательно-включенных ядер. Типовые расчетные зависимости значения $R_{p_ун}$ при максимальном значении η (η_{\max}) от значений C_c и N показаны на рис. 14.

В случае если расчетное значение C_p аналогового тракта превышает 1,0 пФ, актуальной является также задача по снижению паразитной ёмкости одного или нескольких следующих критичных ФБ: (1) защиты от перенапряжения за счет уменьшения площади применяемых диодов ($VD1 - VD4$ на рис. 2) и/или ширины выходных транзисторов ($VT2, VT3$ на рис. 2); (2) модулятора за счет снижения ширины применяемых транзисторов.

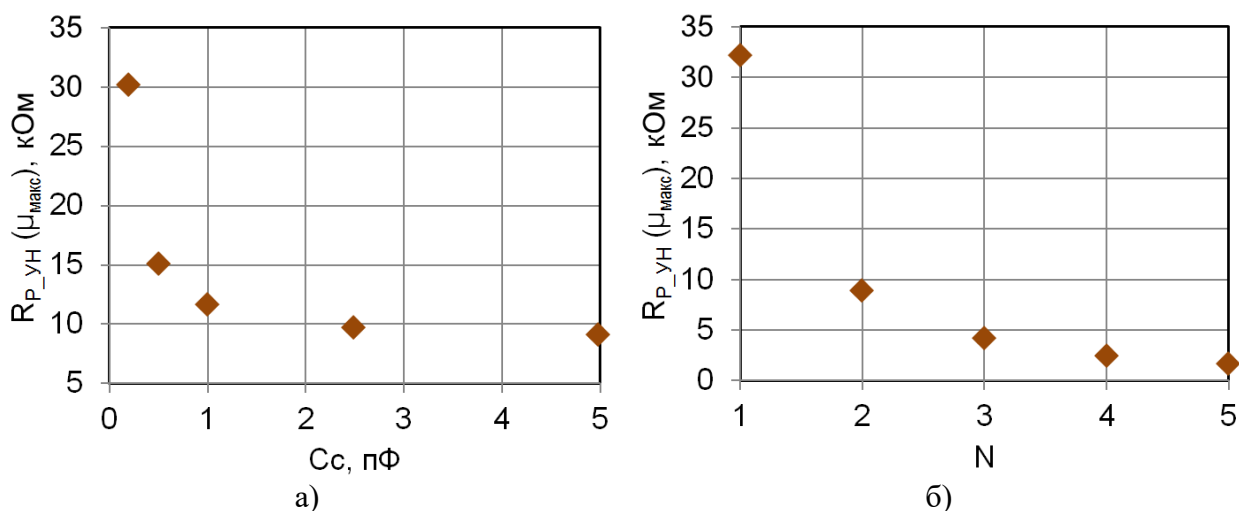


Рис. 14. Расчетная зависимость $R_{p_ун}$ от C_c (а) и N (б)

3. Результаты проектирования блока управления питанием

В ходе апробации представленной методики в рамках КМОП технологического процесса выполнено проектирование блока управления питанием микросхемы РЧМ УВЧ-диапазона. БУП-А (часть А БУП) выполнена с применением рассмотренных схмотехнических решений. БУП-Б (часть Б БУП), электрическая схема которой показана на рис. 15, представляет собой регулятор напряжения с интегрированным источником опорного напряжения (ИОН).

В качестве термочувствительных элементов ИОН применены n-канальные МОП-транзисторы $VT8, VT11$, работающие в подпороговой области. Опорное напряжение, формируемое ИОН, преобразуется до необходимого уровня при помощи выходного каскада, состоящего из операционного усилителя $A2$ и силового p-канального МОП-транзистора $VT16$ [10]. В качестве делителя напряжения в выходном каскаде использованы транзисторы $VT17, VT18$, что позволяет значительно снизить занимаемую на кристалле площадь по сравнению с традиционным резистивным делителем. С целью снижения тока потребления в схеме БУП-Б применены n-канальные транзисторы с низким током утечки, а для расширения диапазона входных напряжений использованы p-канальные транзисторы с толстым подзатворным диэлектриком.

Расчетные значения основных параметров БУП обобщены в табл. 2. Внешний вид топологии БУП показан на рис. 16.

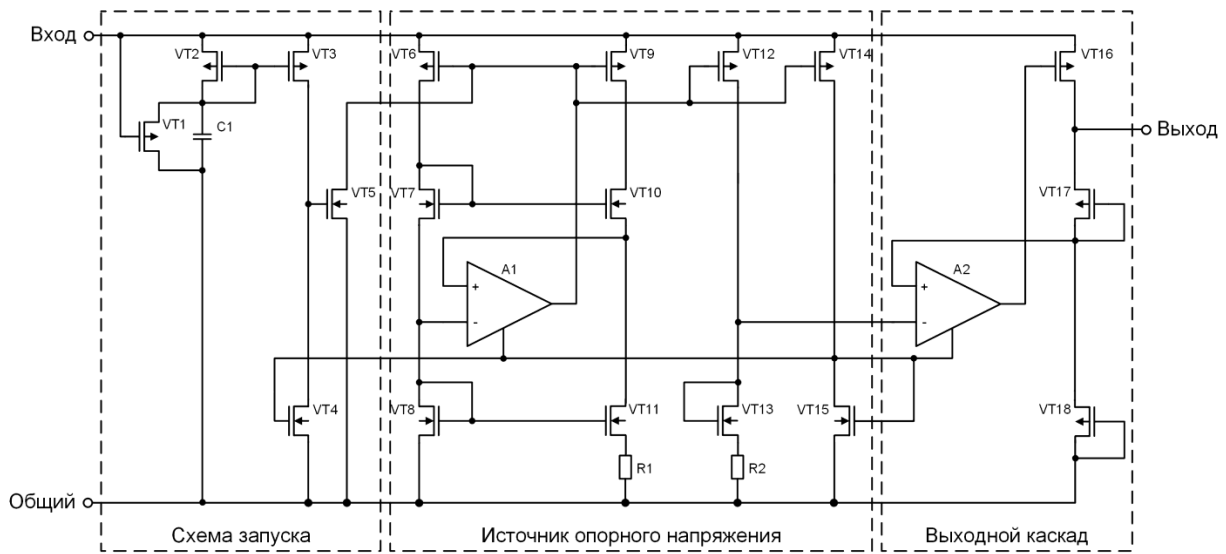


Рис. 15. Электрическая схема БУП-Б

Таблица 2. Расчетные значения параметров БУП

Наименование параметра	Электрический режим	Значение параметра
Коэффициент полезного действия, %	$P_{ВХ} = \text{минус } 12,7 \text{ дБм};$	70
Добротность, ед.	$R_{L_VVM} = 128 \text{ кОм};$ $R_{L_VDD} = 67 \text{ кОм}$	14,7
Выходное нестабилизированное напряжение, В	$P_{ВХ} = \text{минус } 13 - 20 \text{ дБм};$ $R_{L_VVM} = 128 \text{ кОм};$ $R_{L_VDD} = 67 \text{ кОм}$	1,25 – 1,65
Выходное опорное напряжение, В		0,58
Выходное напряжение регулятора напряжения, В		1,1
Нестабильность выходного напряжения регулятора напряжения от температуры, мВ/°С		0,07
Нестабильность выходного напряжения регулятора напряжения от выходного напряжения питания, мВ/В		5
Максимальный ток нагрузки регулятора напряжения, мкА	$P_{ВХ} = \text{минус } 13 - 20 \text{ дБм}$	25
Ток потребления регулятора напряжения, нА		600

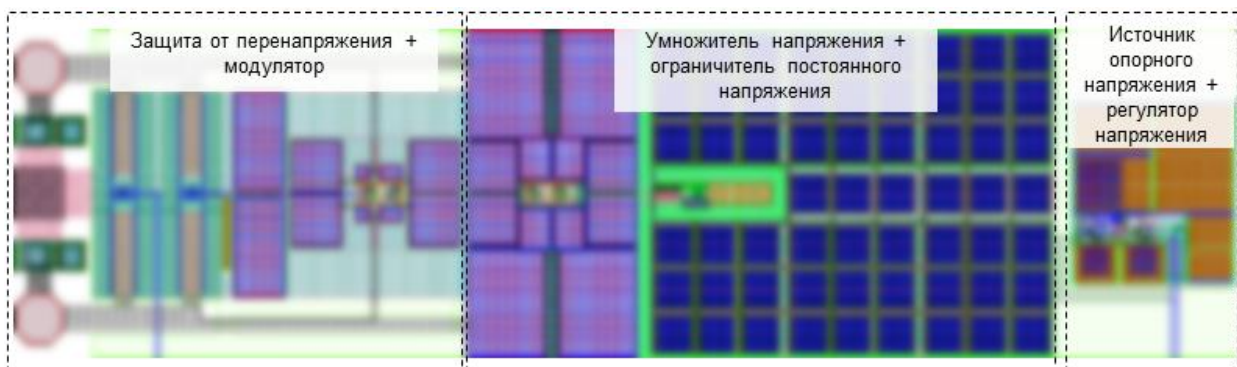


Рис. 16. Внешний вид топологии БУП

Заключение

Представлена методика проектирования основной части блока управления питанием (БУП) микросхемы радиочастотной метки (РЧМ) УВЧ-диапазона. Методика состоит из пяти взаимосвязанных этапов, предполагающих последовательное проектирование ключевых функциональных блоков: умножителя напряжения, ограничителя постоянного напряжения и защиты от перенапряжения. Методика прошла успешную апробацию в ходе проектирования БУП с расчетным значением коэффициента полезного действия 70%, оценочной добротностью аналогового тракта РЧМ менее 15 при мощности входного РЧ сигнала -12,7 дБм. Предложенная методика может быть использована для оперативной разработки отечественных микросхем РЧМ УВЧ-диапазона (стандарты ISO 18000-6С, GJB 7377.1 и др.) на основе КМОП технологических процессов, в т.ч. микросхем РЧМ, предназначенных для применения на объектах критической инфраструктуры.

СПИСОК ЛИТЕРАТУРЫ:

1. Daniel M. Dobkin. The RF in RFID. UHF RFID in Practice. Newnes 2nd ed. 2013. – 540 p.
2. Сотсков Денис И. и др. Доверенный УВЧ тракт приемника систем цифровой маркировки и идентификации объектов критической инфраструктуры. Безопасность информационных технологий, [S.l.], т. 30, № 4, с. 114–127, 2023. ISSN 2074-7136. DOI: <http://dx.doi.org/10.26583/bit.2023.4.07>. – EDN: UZLYRP.
3. Usachev N.A., Elesin V.V., Nikiforov A.Y. and Telets V.A. Behavioral approach to design universal UHF RFID reader transceiver ICs. 29th International Conference on Microelectronics Proceedings - MIEL 2014, Belgrade, Serbia. 2014, p. 405–408. DOI: 10.1109/MIEL.2014.6842176.
4. Lee J. -W., Phan N.D., Vo D. H. -T. and Duong V. -H. A Fully Integrated EPC Gen-2 UHF-Band Passive Tag IC Using an Efficient Power Management Technique. IEEE Transactions on Industrial Electronics. 2014. v. 61, no. 6, p. 2922–2932. DOI: 10.1109/TIE.2013.2278519.
5. Shen J. et al. Fully integrated passive UHF RFID transponder IC with a sensitivity of -12 dBm. IEEE International Symposium on Circuits and Systems (ISCAS). 2013, p. 289–292. DOI: 10.1109/ISCAS.2013.6571839.
6. Li S. et al. A -20 dBm Passive UHF RFID Tag IC With MTP NVM in 0.13- μ m Standard CMOS Process. IEEE Transactions on Circuits and Systems I: Regular Papers. Dec. 2020, v. 67, no. 12, p. 4566–4579. DOI: <http://dx.doi.org/10.1109/TCSI.2020.3007952>.
7. Zoscher L., Grosinger J., Muehlmann U., Watzinger H. and Bösch W. RF voltage limiters for passive differential UHF RFID front-ends in a 40 nm CMOS technology. IEEE MTT-S International Microwave Symposium, Phoenix, AZ, USA. 2015, p. 1–4. DOI: <http://dx.doi.org/10.1109/MWSYM.2015.7166839>.
8. Gomez-Casseres E.A., Arbulú S.M., Franco R.J., Contreras R. and Martínez J. Comparison of passive rectifier circuits for energy harvesting applications. IEEE Canadian Conference on Electrical and Computer Engineering (CCECE), Vancouver, BC, Canada. 2016, p. 1–6. DOI: <http://dx.doi.org/10.1109/CCECE.2016.7726840>.
9. Zöscher L., Herkess P., Grosinger J., Muehlmann U., Amschl D., and Bösch W. Passive differential UHF RFID front-ends in a 40 nm CMOS technology. 47th European Microwave Conference (EuMC), Nuremberg, Germany. Oct. 2017, p. 105–108. DOI: 10.23919/EuMC.2017.8230810.
10. Li Q., Xu Y., Li Q. and Zhang X. Design of a LDO Circuit Based on RFID Technology. IEEE 3rd International Conference on Circuits and Systems (ICCS), Chengdu, China. 2021, p. 1–5. DOI: <http://dx.doi.org/10.1109/ICCS52645.2021.9697199>.
11. Golhani M., Khatri R. and Bansod P.P. A Low Voltage Low Power Wide Supply CMOS Current Mode Bandgap Voltage Reference. IEEE Bombay Section Signature Conference (IBSSC), Gwalior, India. 2021, p. 1–5. DOI: <http://dx.doi.org/10.1109/IBSSC53889.2021.9673414>.
12. Papotto G., Carrara F. and Palmisano G. A 90-nm CMOS Threshold-Compensated RF Energy Harvester. IEEE Journal of Solid-State Circuits. Sept. 2011, v. 46, no. 9, p. 1985–1997. DOI: <http://dx.doi.org/10.1109/JSSC.2011.2157010>.
13. Qian Ma, Waffaoui R. El, Baltus P. and van Roermund A. H. M. A broadband frontend design for UHF RFID tag. 19th IEEE Symposium on Communications and Vehicular Technology in the Benelux (SCVT), Eindhoven, Netherlands. 2012, p. 1–12. DOI: 10.1109/SCVT.2012.6399406.

14. Rikan, B.S.; Kim, D.; Choi, K.-D.; Hejazi, A.; Yoo, J.-M.; Pu, Y.; Kim, S.; Huh, H.; Jung, Y.; Lee, K.-Y. T/R RF Switch with 150 ns Switching Time and over 100 dBc IMD for Wideband Mobile Applications in Thick Oxide SOI Process. *Sensors*. 2022, 22, no. 2: 507. DOI: <https://doi.org/10.3390/s22020507>.
15. Сотсков Денис И. и др. Специализированная СВЧ библиотека для разработки приемопередающей доверенной ЭКБ. *Безопасность информационных технологий*, [S.I.], т. 30, № 3, с. 104–115, 2023. ISSN 2074-7136. DOI: <http://dx.doi.org/10.26583/bit.2023.3.07>. – EDN: FFKHYD.

REFERENCES:

- [1] Daniel M. Dobkin. The RF in RFID. The RF in RFID. UHF RFID in Practice. Newnes 2nd ed. 2013. – 540 p.
- [2] Sotnikov D.I. et al. The Trusted UHF Receiver for Radio Frequency Identification of Critical Infrastructure Objects. *IT Security (Russia)*, [S.I.], v. 30, no 4, p. 114–127, 2023. ISSN 2074-7136 DOI: <http://dx.doi.org/10.26583/bit.2023.4.07> (in Russian). – EDN: UZLYRP.
- [3] Usachev N.A., Elesin V.V., Nikiforov A.Y. and Telets V.A. Behavioral approach to design universal UHF RFID reader transceiver ICs. 29th International Conference on Microelectronics Proceedings - MIEL 2014, Belgrade, Serbia. 2014, p. 405–408. DOI: 10.1109/MIEL.2014.6842176.
- [4] Lee J. -W., Phan N.D., Vo D. H. -T. and Duong V. -H. Duong. A Fully Integrated EPC Gen-2 UHF-Band Passive Tag IC Using an Efficient Power Management Technique. *IEEE Transactions on Industrial Electronics*. 2014. v. 61, no. 6, p. 2922–2932. DOI: 10.1109/TIE.2013.2278519.
- [5] Shen J. et al. Fully integrated passive UHF RFID transponder IC with a sensitivity of –12 dBm. *IEEE International Symposium on Circuits and Systems (ISCAS)*. 2013, p. 289–292. DOI: 10.1109/ISCAS.2013.6571839.
- [6] Li S. et al. A –20 dBm Passive UHF RFID Tag IC With MTP NVM in 0.13- μ m Standard CMOS Process. *IEEE Transactions on Circuits and Systems I: Regular Papers*. Dec. 2020, v. 67, no. 12, p. 4566–4579. DOI: <http://dx.doi.org/10.1109/TCSI.2020.3007952>.
- [7] Zoscher L., Grosinger J., Muehlmann U., Watzinger H. and Bösch W. RF voltage limiters for passive differential UHF RFID front-ends in a 40 nm CMOS technology. *IEEE MTT-S International Microwave Symposium*, Phoenix, AZ, USA. 2015, p. 1–4. DOI: <http://dx.doi.org/10.1109/MWSYM.2015.7166839>.
- [8] Gomez-Casseres E.A., Arbulú S.M., Franco R.J., Contreras R. and Martínez J. Comparison of passive rectifier circuits for energy harvesting applications. *IEEE Canadian Conference on Electrical and Computer Engineering (CCECE)*, Vancouver, BC, Canada. 2016, p. 1–6. DOI: <http://dx.doi.org/10.1109/CCECE.2016.7726840>.
- [9] Zöscher L., Herkess P., Grosinger J., Muehlmann U., Amschl D., and Bösch W. Passive differential UHF RFID front-ends in a 40 nm CMOS technology. 47th European Microwave Conference (EuMC), Nuremberg, Germany. Oct. 2017, p. 105–108. DOI: 10.23919/EuMC.2017.8230810.
- [10] Li Q., Xu Y., Li Q. and Zhang X. Design of a LDO Circuit Based on RFID Technology. *IEEE 3rd International Conference on Circuits and Systems (ICCS)*, Chengdu, China. 2021, p. 1–5. DOI: <http://dx.doi.org/10.1109/ICCS52645.2021.9697199>.
- [11] Golhani M., Khatri R. and Bansod P.P. A Low Voltage Low Power Wide Supply CMOS Current Mode Bandgap Voltage Reference. *IEEE Bombay Section Signature Conference (IBSSC)*, Gwalior, India. 2021, p. 1–5. DOI: <http://dx.doi.org/10.1109/IBSSC53889.2021.9673414>.
- [12] Papotto G., Carrara F. and Palmisano G. A 90-nm CMOS Threshold-Compensated RF Energy Harvester. *IEEE Journal of Solid-State Circuits*. Sept. 2011, v. 46, no. 9, p. 1985–1997. DOI: <http://dx.doi.org/10.1109/JSSC.2011.2157010>.
- [13] Qian Ma, Waffaoui R. El, Baltus P. and van Roermund A. H. M. A broadband frontend design for UHF RFID tag. 19th IEEE Symposium on Communications and Vehicular Technology in the Benelux (SCVT), Eindhoven, Netherlands. 2012, p. 1–12. DOI: 10.1109/SCVT.2012.6399406.
- [14] Rikan, B.S.; Kim, D.; Choi, K.-D.; Hejazi, A.; Yoo, J.-M.; Pu, Y.; Kim, S.; Huh, H.; Jung, Y.; Lee, K.-Y. T/R RF Switch with 150 ns Switching Time and over 100 dBc IMD for Wideband Mobile Applications in Thick Oxide SOI Process. *Sensors*. 2022, 22, no. 2: 507. DOI: <https://doi.org/10.3390/s22020507>.
- [15] Sotnikov D.I. et al. The Specialized RF Elements Library for Trusted Transceiver VLSI Design. *IT Security (Russia)*, [S.I.], v. 30, no 3, p. 104–115, 2023. ISSN 2074-7136 DOI: <http://dx.doi.org/10.26583/bit.2023.3.07> (in Russian). – EDN: FFKHYD.

*Поступила в редакцию – 06 апреля 2024 г. Окончательный вариант – 28 Мая 2024 г.
Received – April 06, 2024. The final version – May 28, 2024.*