

UNIVERSIDAD DE VALLADOLID
DEPARTAMENTO DE TECNOLOGÍA ELECTRÓNICA



TESIS DOCTORAL

**CONTROL DIGITAL VECTORIAL CON *SLIDING* EN
FUENTE DE CORRIENTE PARA CONVERTIDORES CC/CA
TRIFÁSICOS CONECTADOS A RED**

AUTOR:

ALEXIS BONIFACIO REY BOUÉ

INGENIERO EN ELECTRÓNICA

DIRECTORES:

JOSÉ MIGUEL RUIZ GONZÁLEZ

SANTIAGO DE PABLO GÓMEZ

VALLADOLID, DICIEMBRE 2000



UNIVERSIDAD DE VALLADOLID
DEPARTAMENTO DE
TECNOLOGIA ELECTRONICA

Paseo del Cauce, s/n
Teléfonos 42 33 40 - 42 33 39
Fax (983) 42 33 10
47011-VALLADOLID

D. JOSÉ MIGUEL RUIZ GONZÁLEZ, Doctor en Ciencias Físicas, y
D. SANTIAGO DE PABLO GÓMEZ, Doctor Ingeniero Industrial, actuando
como Directores de Tesis,

HACEN CONSTAR que la Tesis Doctoral titulada “**Control Digital Vectorial con *Sliding* en Fuente de Corriente para Convertidores CC/CA Trifásicos conectados a Red**”, que presenta D. ALEXIS BONIFACIO REY BOUÉ para optar por el título de Doctor Ingeniero Industrial, ha sido realizada en el Departamento de Tecnología Electrónica de la Universidad de Valladolid bajo nuestra dirección, y constituye una valiosa aportación dentro del área del Control Vectorial de Convertidores de Potencia.

Para que así conste a efectos de su presentación ante el Tribunal correspondiente, firman la presente en Valladolid a cinco de Septiembre de dos mil.

José Miguel Ruiz González

Santiago de Pablo Gómez



UNIVERSIDAD DE VALLADOLID
DEPARTAMENTO DE
TECNOLOGIA ELECTRONICA

Paseo del Cauce, s/n
Teléfonos 42 33 40 - 42 33 39
Fax (983) 42 33 10
47011-VALLADOLID

Valladolid, 5 de Septiembre de 2000

Sr. Presidente de la Comisión de
Doctorado de la Universidad de
Valladolid

D. SANTIAGO LORENZO MATILLA, Director del Departamento de Tecnología Electrónica de la Universidad de Valladolid,

CERTIFICA: El Departamento de Tecnología Electrónica de la Universidad de Valladolid está de acuerdo con la Defensa de la TESIS DOCTORAL por **D. Alexis Bonifacio Rey Boué**, titulada “**Control Digital Vectorial con *Sliding* en Fuente de Corriente para Convertidores CC/CA Trifásicos conectados a Red**”.

Y para que conste a los efectos oportunos, expido el presente certificado en Valladolid, a 5 de Septiembre de 2000.

SANTIAGO LORENZO MATILLA
DIRECTOR DEL DEPARTAMENTO DE
TECNOLOGÍA ELECTRÓNICA

Memoria presentada por **D. Alexis Bonifacio Rey**
Boué para optar al grado de Doctor Ingeniero
Industrial por la Universidad de Valladolid.

A mis padres

No sería justo comenzar esta Tesis Doctoral sin expresar mi más sincero agradecimiento a:

La Agencia Española de Cooperación Internacional y, en especial, a su Servicio de Becas ICI, por haberme brindado la oportunidad de realizar los Estudios de Tercer Ciclo en España.

Al Departamento de Tecnología Electrónica de la Universidad de Valladolid y, en especial, a su Director D. Santiago Lorenzo Matilla, por haber tenido la gentileza de aceptarme en el Programa de Doctorado.

A mis Directores de Tesis, D. José Miguel Ruiz González y D. Santiago de Pablo Gómez, por su apoyo, los consejos recibidos, y el interés mostrado durante la realización de este trabajo.

A todos mis amigos y, en especial, a la colonia cubana en Valladolid, que supieron apoyarme en todo momento.

“No sé como el mundo me verá algún día, pero yo sólo me siento como un niño que juega en la playa del mar y que jugando, encuentra de vez en cuando un guijarro más liso o una concha más bonita de lo normal, mientras que el océano de la verdad yace desconocido ante mis ojos”

ISAAC NEWTON

Índice

ÍNDICE

Símbolos.....	1
Capítulo 1. Introducción.....	3
1.1 Introducción.....	5
1.2 Objetivos de la Tesis.....	7
1.3 Estructura de la Tesis.....	8
Capítulo 2. Fundamentos Teóricos.....	11
2.1 Introducción.....	13
2.2 Convertidores de Potencia.....	13
2.3 Polo de Potencia. Función Existencial.....	14
2.4 Convertidores CC/CA.....	16
2.4.1 Control PWM.....	17
2.4.2 Control Adaptativo.....	18
2.5 Inversores Trifásicos.....	19
2.6 Conexión a Red.....	20
2.6.1 Requerimientos.....	21
2.6.1.1 Calidad de la Señal.....	21
2.6.1.2 Seguridad.....	25
2.6.2 Normativas sobre Armónicos.....	26
2.6.2.1 Normativas.....	27
2.6.3 Procedimientos para la reducción de armónicos.....	29
2.6.3.1 Aumento del número de pulsos.....	30
2.6.3.2 Filtros Pasivos.....	30
2.6.3.3 Filtros Activos.....	31
2.6.3.4 Técnicas de inyección de corriente.....	32
2.6.3.5 Uso de Convertidores PWM.....	32
2.7 Modelado de la Planta.....	32

2.8 Sistemas de Control y Generación de secuencias de disparo.....	33
2.9 Conclusiones.....	33
Capítulo 3. Vector de Park.....	35
3.1 Introducción.....	37
3.2 Representación Vectorial.....	37
3.2.1 Vector de Park.....	37
3.2.1.1 Composición vectorial.....	38
3.2.2 Sistemas de Referencia. Matrices de Transformación.....	42
3.2.2.1 Transformación del número de fases.....	42
3.2.2.2 Transformación de coordenadas.....	44
3.2.2.3 Matrices de Transformación.....	46
3.3 Conclusiones.....	48
Capítulo 4. Análisis de Observadores de Estado de la Red Eléctrica.....	51
4.1 Introducción.....	53
4.2 Observadores de Estado de la Red Eléctrica.....	54
4.2.1 Observador de Estado de Potencias.....	55
4.2.2 Observadores de Estado de la Amplitud, Frecuencia y Fase del vector Tensión de Red.....	57
4.2.2.1 Observador con filtro RC.....	58
4.2.2.2 Observador Vectorial.....	61
4.2.2.3 Filtro analógico de primer orden.....	65
4.2.2.4 Filtro digital de primer orden.....	69
4.2.2.5 Filtro analógico de segundo orden.....	71
4.2.2.6 Filtro digital de segundo orden.....	74
4.3 Conclusiones.....	77
Capítulo 5. Control <i>Sliding</i> de Convertidores CC/CA Trifásicos conectados a Red.....	81
5.1 Introducción.....	83
5.2 Esquema de Potencia.....	84
5.3 Esquema de Control.....	86
5.4 Control de Estructura Variable.....	87
5.4.1 Control <i>Sliding</i>	87
5.4.1.1 <i>Sliding</i> escalar.....	89

5.4.1.2 <i>Sliding</i> vectorial.....	91
5.4.1.2.1 Control en tres niveles.....	91
5.4.1.2.2 Control en cinco niveles.....	114
5.5 Control <i>Sliding</i> con banda de histéresis adaptativa para funcionamiento con frecuencia de conmutación constante.....	120
5.6 Conclusiones.....	132
Capítulo 6. Dimensionado y Simulaciones.....	135
6.1 Introducción.....	137
6.2 Regulador de la tensión de continua.....	138
6.2.1 Limitación de la intensidad de la corriente.....	141
6.3 Datos de los Reguladores.....	142
6.4 Datos de la Planta.....	145
6.5 Simulaciones.....	147
6.6 Conclusiones.....	158
Capítulo 7. Diseño Digital del Control del Inversor.....	159
7.1 Introducción.....	161
7.2 Esquema del circuito de control del Inversor.....	161
7.2.1 Cometidos del DSP.....	161
7.2.2 Funciones a desarrollar por la FPGA.....	163
7.3 Dispositivos Lógicos Programables PLD's.....	164
7.3.1 FPGA's.....	164
7.4 FPGA XC4000E de <i>Xilinx</i>	165
7.5 <i>Sliding</i> en coma fija.....	169
7.5.1 Asignación del número de bits a cada variable.....	169
7.5.1.1 Formato de las corrientes.....	170
7.5.1.2 Formato de la Banda de Histéresis.....	171
7.5.1.3 Formato de la Frecuencia.....	171
7.5.1.4 Valor del parámetro α	175
7.5.1.5 Valor del parámetro δ	175
7.5.2 Simulación del <i>Sliding</i> en coma fija.....	176
7.6 Implementación del <i>Sliding</i> en la FPGA XC4000E	179
7.6.1 Esquema en bloques de la función <i>sliding</i> en coma fija.....	179
7.6.2 Diagrama de tiempos de la FPGA.....	182

7.6.3 Desarrollo del código en lenguaje VHDL.....	184
7.7 Simulación. Verificación de resultados.....	185
7.7.1 Simulación global.....	185
7.8 Conclusiones.....	191
Capítulo 8. Conclusiones.....	193
8.1 Aportaciones de esta Tesis.....	195
8.2 Líneas futuras.....	196
Apéndice A. Normativas sobre Armónicos.....	197
A.1 IEC 1000-3-2.....	199
A.2 IEC 1000-3-4.....	200
A.3 IEC 1000-2-2.....	201
A.4 IEEE-519 (USA).....	202
A.5 Resumen.....	203
Apéndice B. Códigos Fuente.....	205
B.1 Código VHDL del control <i>sliding</i> a implementar en la FPGA.....	207
Apéndice C. Bibliografía.....	215

THD ¹	Índice de distorsión armónica total
SHD	Índice de distorsión armónica simple
LFHD	Índice de distorsión armónica en baja frecuencia (<35)
FP	Factor de potencia
DFP	Factor de potencia de desplazamiento
x_1, x_2, x_3	Componentes trifásicas del vector \mathbf{X}
X_α	Componente del vector \mathbf{X} en el eje fijo α del plano complejo (espacio de Park)
X_β	Componente del vector \mathbf{X} en el eje fijo β del plano complejo (espacio de Park)
X_d	Componente del vector \mathbf{X} en el eje móvil d del plano complejo (espacio de Park)
X_q	Componente del vector \mathbf{X} en el eje móvil q del plano complejo (espacio de Park)
u_1, u_2, u_3	Componentes trifásicas del vector \mathbf{U} a observar
i_{s1}, i_{s2}, i_{s3}	Componentes trifásicas del vector \mathbf{I}_s por la red RC para observar \mathbf{U}
i_1, i_2, i_3	Componentes trifásicas del vector \mathbf{I} a entregar a la red
U_{obs}	Magnitud observada del vector \mathbf{U}
θ_{obs}	Fase observada del vector \mathbf{U}
W_{obs}	Frecuencia observada del vector \mathbf{U}
P_{obs}	Potencia activa trifásica observada
Q_{obs}	Potencia reactiva trifásica observada
I^*_d, I^*_q	Componentes en los ejes móviles d y q del plano complejo del vector \mathbf{I} de referencia
V_{cc}	Tensión de continua
R	Resistencia de línea
L	Inductancia de línea del filtro LC
C	Condensador del filtro LC
L_t	Inductancia del secundario del transformador de red
R_t	Resistencia del secundario del transformador de red
$u_{cuv}, u_{cvw}, u_{cwu}$	Tensiones trifásicas en los condensadores del filtro LC
$u_{cun}, u_{cvn}, u_{cwn}$	Tensiones trifásicas en los condensadores equivalentes, conectados en estrella, del filtro LC
S_u, S_v, S_w	Conmutadores de los polos de potencia superiores de las ramas 1,2,3
i_u, i_v, i_w	Corrientes trifásicas por fase entregadas por el inversor
i_{uv}, i_{vw}, i_{wu}	Corrientes trifásicas fase-fase entregadas por el inversor
i_r, i_s, i_t	Corrientes trifásicas inyectadas a la red
i_{cc}	Corriente del inversor en la parte de continua
u_{gn}	Tensión neutro de alterna-punto medio de batería
v_{ug}, v_{vg}, v_{wg}	Tensiones trifásicas fase-punto medio de batería
u_{un}, u_{vn}, u_{wn}	Tensiones trifásicas fase-neutro de alterna
v_{rs}, v_{st}, v_{tr}	Tensiones trifásicas de red
σ	Hipersuperficie
F_{pwm}	Frecuencia de conmutación
BH	Banda de Histéresis
α	Decaimiento continuo en la medición de F_{PWM}
δ	Incremento que se aplica a F_{PWM} al producirse una conmutación
V_k	Valor k del vector \mathbf{V} en el inversor
nr	Relación del número de espiras del transformador de acoplamiento a la red
S_{nom}	Potencia aparente nominal trifásica entregada a la red
P_{inv}	Potencia activa trifásica entregada por el inversor
P_g	Potencia activa de continua generada
P_{cond}	Potencia activa consumida por el condensador <i>link</i>
P_{red}	Potencia activa trifásica entregada a la red
I_g	Fuente de corriente que representa al generador de continua
k	Constante que depende del control efectuado ($2/9 \rightarrow 3N$, $2/3 \rightarrow 5N$)
C_{link}	Condensador <i>link</i>
x_{mod}	Índice de modulación
$H_1(H_2)$	Función existencial del polo de potencia superior (inferior) de la rama 1
$H_3(H_4)$	Función existencial del polo de potencia superior (inferior) de la rama 2
$H_5(H_6)$	Función existencial del polo de potencia superior (inferior) de la rama 3
$F^*_{PWM_CE}$	Frecuencia de conmutación de referencia con cambio de escala
δ_{CE}	Incremento, con cambio de escala, que se aplica a F_{PWM_CE} al producirse una conmutación
$F^*_{PWM_FJA}$	Frecuencia de conmutación de referencia en coma fija
δ_{FJA}	Incremento, en coma fija, que se aplica a F_{PWM} al producirse una conmutación

¹ Todas las magnitudes se expresarán en el Sistema Internacional de Unidades, salvo que se indique lo contrario.

Capítulo 1

INTRODUCCIÓN

1.1 INTRODUCCIÓN

La energía ha sido desde la antigüedad un factor impulsor del desarrollo de la sociedad, pero no siempre su uso ha respetado la preservación de la naturaleza y el medio ambiente. En ese sentido, las fuentes tradicionales de generación de energía, como los hidrocarburos y la energía nuclear, son altamente contaminantes, por lo que se plantea una contradicción al desearse un desarrollo sostenible que no comprometa el bienestar de las futuras generaciones.

Es por ello que la generación de energía “limpia” está adquiriendo una importancia cada vez mayor en nuestra sociedad. Si a esto se añade que las reservas de hidrocarburos son limitadas, parece lógico que las fuentes de energías alternativas, como la solar y la eólica, se vislumbren como la solución energética a la sociedad del mañana, siendo, por demás, fuentes de energía inagotables.

Sin embargo, la utilización de las energías solar y eólica como fuentes de energías primarias está limitada actualmente debido a la competencia de las grandes transnacionales del petróleo que ajustan los precios para entorpecer su desarrollo. En los últimos años se ha notado un creciente interés por parte de los gobiernos europeos, que han subvencionado la investigación y desarrollo de nuevos centros de cogeneración solar y eólica.

En general, las fuentes de energías alternativas producen corriente continua y las cargas industriales consumen corriente alterna, por lo que es necesaria una etapa intermedia de conversión. A esta etapa se le denomina conversión continua-alterna y a los equipos que la realizan convertidores CC/CA o inversores.

En la actualidad, el número de convertidores de potencia conectados a la red eléctrica está creciendo de manera apreciable, comportándose como cargas no lineales, lo que provoca que consuman corrientes no senoidales que deforman la tensión de red. Además, consumen potencia reactiva que degrada el factor de potencia global de la red de distribución, provocando la disminución de la eficiencia global del sistema. Es por ello, que una de las principales líneas de investigación, en el campo de la electrónica de potencia, ha ido encaminada a reducir la generación de armónicos indeseados por los convertidores de potencia, así como a procurar conectarse a la red con factor de potencia unitario.

Las técnicas de modulación del ancho del pulso (PWM, del inglés *Pulse Width Modulation*) han sido objeto de un amplio estudio durante las últimas décadas [BRO88], [DIX88], [HOL92], [MOH95], [NOV96]. Una gran variedad de métodos, diferentes en su concepto y funcionamiento, han sido ampliamente desarrollados y descritos en la literatura

científica. Su implementación en el control de convertidores CC/CA dependerá, por ejemplo, de la aplicación, del nivel de potencia, y de los dispositivos semiconductores empleados en el convertidor de potencia. Son el coste y el funcionamiento requeridos en una aplicación específica los que determinan, en última instancia, la elección de uno u otro método PWM. Este tipo de control, en su forma más clásica -por ejemplo, con secuencias programadas- tiene la desventaja de no poder adaptarse a los cambios que puedan sufrir las cargas no lineales que alimente el inversor, al ser fijas las secuencias de disparo de los polos de potencia, por lo que tendrá una respuesta dinámica pobre; en cambio, posee la virtud de ser un tipo de control muy sencillo de implementar y ofrece una frecuencia de conmutación constante, lo que permite controlar las pérdidas por conmutación.

Para solventar la desventaja del control PWM clásico se utiliza el control *Sliding* en fuente de corriente, decidiendo el estado de los polos en tiempo real en función de las medidas de corriente. Este tipo de control tiene la virtud de adaptarse a los cambios que se produzcan en la carga, por lo que tendrá una respuesta dinámica muy rápida. En cambio, tiene la desventaja de la gran capacidad de cálculo que necesita, por lo que requiere el empleo de Procesadores Digitales de Señales (DSP del inglés *Digital Signal Processor*), además de no ofrecer una frecuencia de conmutación constante, a menos que se introduzca un procedimiento para establecer una banda de histéresis adaptativa [RUI89].

El Departamento de Tecnología Electrónica de la Universidad de Valladolid ha adquirido una amplia experiencia en este tipo de control, y en particular, en el control de las máquinas asíncronas trifásicas empleando la teoría de los vectores espaciales de campo orientado presentada por Blaschke en 1972 [BLA72]. Esta teoría es una adaptación del vector de Park [JAR69], en el cual el vector giratorio resultante se hace coincidir con el campo magnético giratorio que poseen las máquinas asíncronas trifásicas.

En el planteamiento clásico la magnitud objeto de análisis de cada fase se sustituye por un fasor de módulo proporcional al valor eficaz y no se representa la frecuencia por considerarse constante. En cambio, el vector de Park sustituye todo el sistema polifásico por un sólo vector y, lo que es más importante aún, la frecuencia se refleja en el giro del vector con el paso del tiempo. Esto último permite emplear dicho vector para estudiar tanto los regímenes estacionarios como los transitorios en dichos sistemas.

La aplicación del vector de Park a sistemas trifásicos constituye una poderosa herramienta para el análisis y control de los convertidores CC/CA trifásicos alimentando diferentes tipos de cargas (motor asíncrono trifásico, UPS, conexión a red, etc.) haciendo posible el desacople de las ecuaciones diferenciales que rigen el comportamiento de los sistemas en ejes rotatorios independientes, sin perder de vista el significado físico que las magnitudes del vector de Park representan.

La principal desventaja de este método es que introduce una parte no lineal, un giro de ejes, lo que requerirá técnicas digitales de procesamiento de señal y de mucha potencia de cálculo, cuestión que se resuelve con los actuales DSP, que operan en coma flotante.

En cuanto a la generación de armónicos, es obvio la imposibilidad de eliminarlos del todo, por lo que diversos organismos internacionales han elaborado diversas normas que fijan los niveles de distorsión armónica admisibles a generar por los convertidores.

1.2 OBJETIVOS DE LA TESIS

La realización de esta Tesis Doctoral se enmarca dentro de una de las líneas principales de investigación llevadas a cabo por el Departamento de Tecnología Electrónica de la Universidad de Valladolid, basada en el desarrollo de Métodos de Control para Convertidores de Potencia en los entornos de Industria y Energía.

En particular, la conexión a Red de los Inversores Trifásicos ha sido tratada en las Tesis Doctorales de Dña. María Isabel del Valle González [VAL95], y de D. José Antonio Domínguez Vázquez [DOM96], bajo la dirección de D. Santiago Lorenzo Matilla.

La Tesis de Domínguez tiene dos aportaciones: la regulación de la tensión de continua de manera que se siga el punto de máxima potencia, lo que evita el uso de convertidores CC/CC, aumentando por consiguiente, el rendimiento global del sistema, así como también, la inclusión de un observador de estado que proporcionará todos y cada uno de los parámetros de la red en tiempo real, cuestión esta posible gracias al empleo de un DSP, este observador podrá, entonces, controlar el factor de potencia entregado a la red, de manera que sea unitario si así se desea.

El observador de estado propuesto por Domínguez tiene el inconveniente de introducir una constante de tiempo RC, lo que hace que dicho observador se comporte como un filtro de primer orden introduciendo una demora a las componentes armónicas de la tensión y fase de red observadas.

Estos trabajos carecen, sin embargo, de un estudio riguroso de las normativas de conexión a red que indiquen las distorsiones armónicas individual (SHD, del inglés *Single Harmonic Distortion*) y total (THD, del inglés *Total Harmonic Distortion*) admitidas, tanto de tensión como de corriente y realizan el control *sliding* de forma escalar.

Por tanto, los objetivos que nos hemos planteado a la hora de realizar esta Tesis Doctoral son los siguientes:

1. Proporcionar información detallada de las reglamentaciones sobre armónicos a través de la normativa europea IEC y la americana IEEE, de manera que pueda servir como manual de consulta a los futuros investigadores.
2. Implementar un nuevo observador de estado de red.
3. Búsqueda de nuevas estrategias de control *sliding* vectorial en fuente de corriente para inversores trifásicos conectados a red.
4. Diseño digital de las estrategias de control *sliding* vectorial en fuente de corriente del inversor, empleando los nuevos dispositivos en el mercado, tales como las FPGA (del inglés *Field Programmable Gate Array*), y utilizando el lenguaje de descripción de hardware VHDL para la simulación y síntesis de dicho diseño.

La validación del nuevo observador de estado de red y de las estrategias de control *sliding* vectorial en fuente de corriente se harán mediante simulación en alto nivel, dada la amplia experiencia que posee el Departamento de Tecnología Electrónica, en cuanto a la elevada fiabilidad de que una vez que el sistema funcione en simulación, funcionará de forma similar en los equipos físicos, tal y como ha sucedido en trabajos precedentes.

1.3 ESTRUCTURA DE LA TESIS

De acuerdo a los objetivos planteados, esta Tesis Doctoral dedica los capítulos dos al siete a su estudio.

El segundo capítulo brinda una visión general de los fundamentos teóricos del funcionamiento de los convertidores de potencia. En este sentido, se particulariza el estudio para el caso de los convertidores CC/CA mono y trifásicos, mencionándose el control PWM clásico y el control adaptativo de las funciones existenciales. Los requerimientos de la conexión a red son ampliamente tratados, brindándose las normativas europea y americana sobre generación de armónicos, tanto de corriente como de tensión, así como también los diversos procedimientos existentes para su reducción.

El tercer capítulo presenta un resumen de las características del vector de Park y la posibilidad de su empleo en sistemas trifásicos equilibrados, tanto para la regulación y control en ejes desacoplados, como para la generación de las secuencias de disparo en los polos de potencia de los convertidores.

En el cuarto capítulo se presenta un nuevo observador de estado y se compara su comportamiento con el observador de estado anterior, propuesto por Domínguez. Por medio de la simulación se traza su función de transferencia de tensión y se calculan las distorsiones armónicas de la tensión y la frecuencia observadas.

Se presentan, además, diversos filtros asociados al nuevo observador con vistas a reducir los armónicos presentes en la red, y se hace un estudio comparativo entre ellos por medio de las simulaciones de la función de transferencia y las distorsiones armónicas resultantes.

Al final del capítulo se brindan dos tablas resumen detallando las diferencias entre cada uno de ellos.

En el quinto capítulo se presentan las estrategias de control *sliding* vectorial en fuente de corriente propuestas, tanto para el control en tres como en cinco niveles, por medio de la aplicación del vector de Park, de manera tal que la decisión que se toma para la conmutación de los polos en las tres fases se hace de forma conjunta y mejorando notablemente los métodos escalares propuestos anteriormente [VAL95], [DOM96].

Se detallan, además, cuatro áreas de operación dependiendo del índice de modulación empleado. Se muestran diversas simulaciones en lenguaje de alto nivel que validan el correcto funcionamiento de dichas estrategias.

Se propone un regulador integral para la banda de histéresis que compara la frecuencia real de conmutación promedio (que es medida digitalmente en tiempo real) con una referencia fijada de antemano con vistas a controlar el número promedio de conmutaciones en las tres fases, regulándose las pérdidas en los polos de potencia y el espectro generado. Las simulaciones muestran el comportamiento correcto del medidor de frecuencia, así como también del regulador, ante variaciones de la frecuencia de referencia y de potencia.

En el sexto capítulo se lleva a cabo el dimensionado del equipo conectado a red, calculándose las constantes del regulador de la tensión de continua y garantizando la entrega de la máxima potencia a la red. Una vez dimensionado el equipo, se muestran las simulaciones globales de las alternativas de control *sliding* vectorial que se aportan.

En el séptimo capítulo se hace una descripción resumida de las PLD's (del inglés *Programmable Logic Devices*) y en particular, de las FPGA's. En el mismo se presenta el diseño digital en forma de circuito segmentado (*pipeline*), en coma fija, del control *sliding* en fuente de corriente. Para ello se emplea una FPGA de la familia **XC4000E** de *Xilinx* y se utiliza como herramienta de diseño el lenguaje de descripción de hardware VHDL, por ser un lenguaje versátil, ampliamente extendido y orientado tanto al modelado como a la síntesis de circuitos digitales. Este diseño se presenta como una alternativa al empleo tradicional de los DSP's, que son dispositivos con menores posibilidades de integración, y su validación está respaldada por numerosas simulaciones.

Por último, en el octavo capítulo se presentan las conclusiones del trabajo.

Como complemento, el apéndice A muestra las distintas reglamentaciones sobre armónicos recogidas en diversas normativas, tanto europeas como americanas.

En el apéndice B se ofrece el código fuente en VHDL del diseño digital del control *sliding* propuesto en el capítulo siete.

En el apéndice C se relaciona la bibliografía consultada para la realización de esta Tesis Doctoral.

Capítulo 2

FUNDAMENTOS TEÓRICOS

2.1 INTRODUCCIÓN

En este capítulo se expone la formulación general desarrollada por P. Wood para el estudio de los tipos de convertidores de potencia (CA/CA, CA/CC, CC/CA, y CC/CC) [WOO81], y su aplicación al caso específico de los convertidores CC/CA. Se presentan los diversos métodos de control de estos convertidores.

La conexión a red de los convertidores CC/CA es ampliamente tratada y analizada, así como las características del modelo matemático de la planta que debe utilizarse.

Por último, se mencionan algunos dispositivos digitales necesarios para realizar el control adaptativo del convertidor y generar las secuencias de disparo de los polos de potencia.

2.2 CONVERTIDORES DE POTENCIA

La configuración más general de un convertidor de potencia puede ser representada por una matriz de interruptores, que representa la topología más sencilla para conseguir la función de conversión más general, y ningún elemento, excepto los interruptores, estará conectado entre las tensiones de entrada y salida (figura 2-1).

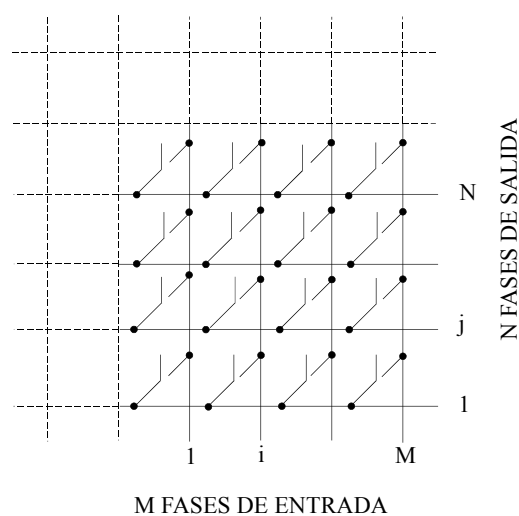


Figura 2-1 Convertidor de potencia con matriz de conversión.

La matriz general de conversión representada en la figura 2-1 muestra la topología más simple que puede realizar la Función de Conversión Polifásica CA/ Polifásica CA, estando formada por la conexión de un único interruptor, entre cada una de las M fases de entrada con cada una de las N fases de salida.

Cada fase de entrada puede conectarse, alternativamente, con cada una de las fases de salida, pero debe cumplirse que solamente un interruptor debe estar cerrado en cada momento sobre una fase de salida, pues en caso contrario dos o más entradas estarían cortocircuitadas entre sí.

La tensión de salida en cada fase estará formada por la sucesiva conexión de cada una de las tensiones de entrada en una secuencia ajustable a voluntad.

El conjunto de tensiones de entrada es definido a voluntad, mientras que el conjunto de tensiones de salida es dependiente de dos factores: tensiones de entrada y secuencia de cierre de los interruptores.

Las intensidades que circulan por las fases de salida estarán determinadas por las tensiones de salida y por las cargas conectadas entre ellas. Dos o más de los N interruptores pueden estar cerrados a la vez, pero al menos uno de los M interruptores conectados a una fase de salida debe estar cerrado para que circule por él la intensidad de salida. Las intensidades de entrada son así magnitudes dependientes.

Como las tensiones de salida no pueden tener mayor amplitud que las tensiones de entrada, es presumible que, con una adecuada variación de la secuencia de cierre de los interruptores, pueda ser variada no sólo la frecuencia de salida, sino el nivel de tensión desde cero hasta su valor máximo. Queda en evidencia la potencia del control que se puede obtener mediante la adecuada secuenciación o modulación de los interruptores en la matriz de conversión.

Para la descripción realizada, las tensiones de entrada y las corrientes de salida serán magnitudes definidas; siendo las tensiones de salida y las corrientes de entrada magnitudes dependientes. Esta definición se corresponde con la de los convertidores en fuente de tensión.

El funcionamiento de la matriz general de conversión es completamente reversible, es decir, pueden considerarse M intensidades de entrada definidas actuando como fuentes de energía, y N tensiones de salida definidas actuando como receptoras de energía. Esta definición se corresponde con la de los convertidores en fuente de corriente.

2.3 POLO DE POTENCIA. FUNCIÓN EXISTENCIAL

El polo de potencia (interruptor) es el elemento de base mínimo de todo convertidor estático.

Las características básicas requeridas por los interruptores pueden ser fácilmente deducidas, y configuran la definición de polo de potencia. Debido a que las tensiones e

intensidades son, en el caso más general, alternas, los interruptores deben ser capaces de conducir una intensidad bidireccional cuando están cerrados, y bloquear una tensión bidireccional cuando están abiertos. Por tanto, deben ser capaces de cerrarse independientemente de la polaridad de la tensión previa y la dirección de circulación de la intensidad después de producirse el cierre, y de abrirse independientemente del sentido previo de circulación de la intensidad y de la polaridad de la tensión posterior a la apertura.

El desarrollo de la tecnología de producción de dispositivos semiconductores ha proporcionado una gran variedad de interruptores electrónicos. Los IGBT's han emergido como un dispositivo muy atractivo ya que combinan las ventajas de los transistores bipolares BJT (baja tensión de saturación) con las de los MOSFET's (alta impedancia de entrada y alta velocidad), poseen muy bajas pérdidas por conmutación, demandan muy poca potencia en la señal de puerta y pueden operar en torno a una frecuencia de conmutación del orden de los 20 KHz, con tensiones y corrientes del orden de 2.000 V y varios cientos de amperios, respectivamente. Sin embargo, los IGBT's, por sí solos, no pueden usarse como polos de potencia en el sentido general expuesto, ya que sólo son capaces de conducir la intensidad de la corriente de salida en un sentido y éste vendrá determinado por la carga conectada. Por ello, se suele integrar un diodo en antiparalelo, de manera que el conjunto completo IGBT-diodo sí se comporte como un polo de potencia general (figura 2-2). Actualmente, se suelen ofrecer seis parejas IGBT-diodo, con protecciones incluidas, en los llamados módulos de potencia inteligente IPM (del inglés *Intelligent Power Module*) para aplicaciones en convertidores CC/CA trifásicos.

Se suele simplificar el polo de potencia anterior a uno ideal, de manera que pueda modelarse su funcionamiento por ordenador mediante expresiones matemáticas sencillas denominadas funciones existenciales. Esta simplificación no elimina el sentido físico del comportamiento global del convertidor de potencia analizado.

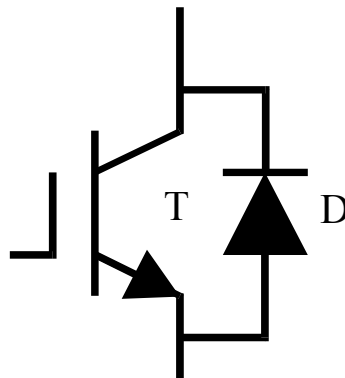


Figura 2-2 Polo de Potencia.

La función existencial, para un interruptor aislado, tiene un valor “1” si está cerrado, y un valor “0” si está abierto. Como en el funcionamiento del convertidor cada polo de potencia es abierto y cerrado en una secuencia repetitiva, su función existencial tendrá la forma indicada en la figura 2-3: un tren de impulsos de magnitud unitaria. No es necesario que los periodos de repetición y la duración con valor unitario sean constantes, la única condición es que existan grupos repetidos (periódicos) de impulsos.

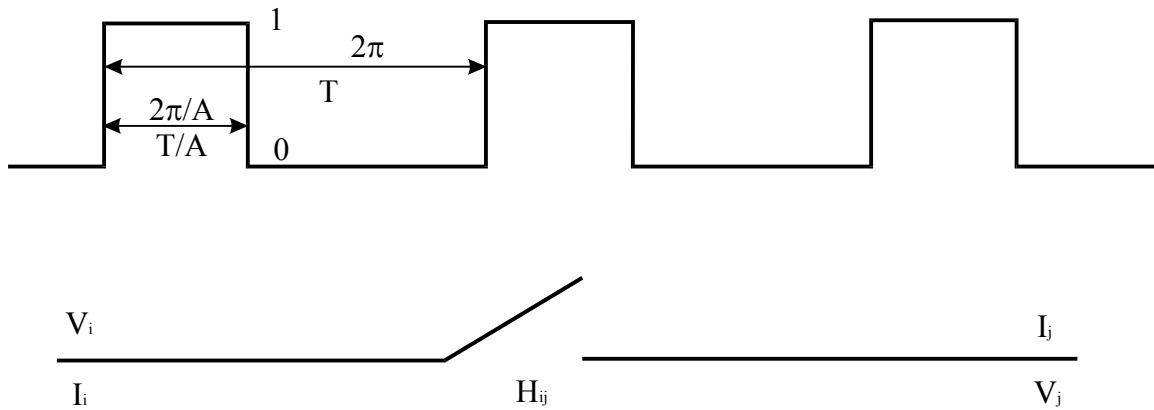


Figura 2-3 Función existencial y polo de potencia aislado.

El tipo más sencillo de función existencial no modulada es el representado en la figura 2-3, ya que tiene un periodo y duración de impulso unitario constantes. El tipo más complicado será el que tenga gran variedad de duraciones de impulsos y de periodos de repetición, denominándose función existencial modulada.

2.4 CONVERTIDORES CC/CA

Los convertidores CC/CA o inversores en fuente de tensión utilizan una fuente de tensión de CC a su entrada y generan una tensión de CA. Por su funcionamiento, pueden dividirse en inversores de pulso único por semiciclo e inversores de pulso múltiple.

La tensión de salida obtenida en los inversores de pulso único por semiciclo presenta un espectro de frecuencias distribuido en múltiplos enteros de la frecuencia fundamental, lo que dificulta el filtrado de armónicos. Por el contrario, los inversores de pulso múltiple, al emplear modulación del ancho del pulso PWM, logran que la frecuencia fundamental deseada esté lo suficientemente alejada de la frecuencia portadora, con lo que se puede realizar un filtrado de armónicos más óptimo. En la actualidad, esta última modalidad es la que se ha impuesto.

Si se puede disponer de un punto medio accesible de conexión en la entrada CC, puede establecerse la topología conocida como configuración en semipunto; por el contrario, si no existe conexión directa entre las líneas de entrada y salida, todas las conexiones se realizarán a través de interruptores, denominándose a ésta configuración en puente (figura 2-4). En el primer caso la tensión de salida tendrá dos niveles: $+V_{CC}/2$, $-V_{CC}/2$, y en el segundo, tres niveles: $+V_{CC}$, 0 , $-V_{CC}$. Evidentemente, será necesario algún tipo de filtrado para obtener la señal de CA senoidal deseada.

Definiendo la función existencial H_i , en función del estado del polo de potencia y para ambas topologías, como sigue:

$$H_i = \begin{cases} 1: & \text{Si cerrado} \\ 0: & \text{Si abierto} \end{cases} \quad (2.1)$$

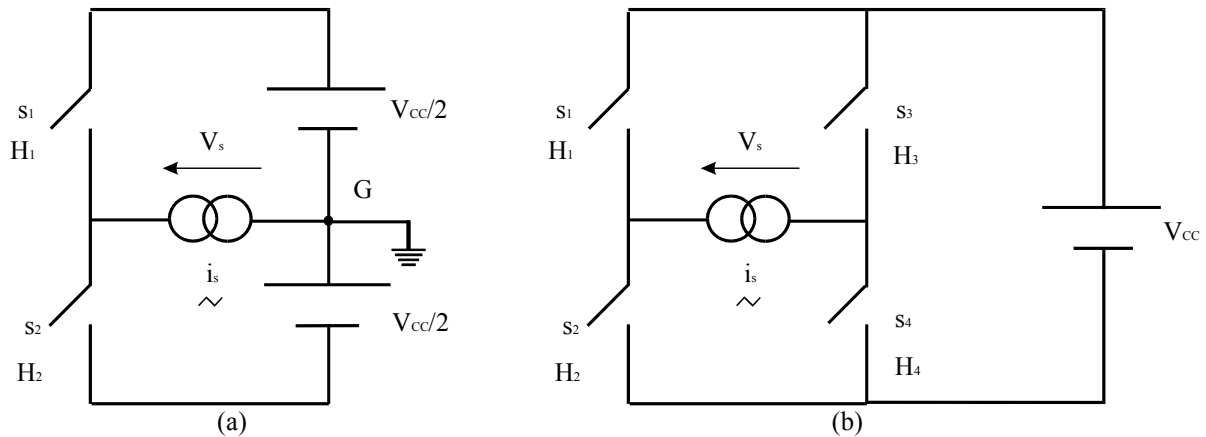


Figura 2-4 Topologías de los inversores.
 (a) Configuración en semipuente.
 (b) Configuración en puente.

En el caso del semipuente:

$$V_s = (H_1 - H_2) \cdot \frac{V_{CC}}{2} \tag{2.2}$$

donde la función existencial H_2 debe ser necesariamente complementaria de H_1 para permitir la circulación de i_s .

Para el puente:

$$V_s = (H_1 - H_3) \cdot V_{CC} \tag{2.3}$$

en este caso H_2 es complementaria de H_1 , así como también H_4 de H_3 .

La adopción de una fuente de corriente ideal i_s es aceptable por suponer la existencia de un filtro que elimina las componentes armónicas de la tensión de salida, siendo i_s una magnitud CA variable con la impedancia conectada en CA.

2.4.1 CONTROL PWM

El control PWM de los convertidores CC/CA da lugar a los denominados inversores de pulso múltiple, en ellos las funciones existenciales se forman por sucesiones de pulsos de anchura variable, de manera que su espectro en frecuencias se divida en zonas de baja y alta frecuencia. La zona de baja frecuencia se corresponderá con la de la señal senoidal deseada, y la de alta frecuencia con la de la señal portadora a filtrar. Esto se aprecia en la figura 2-5.

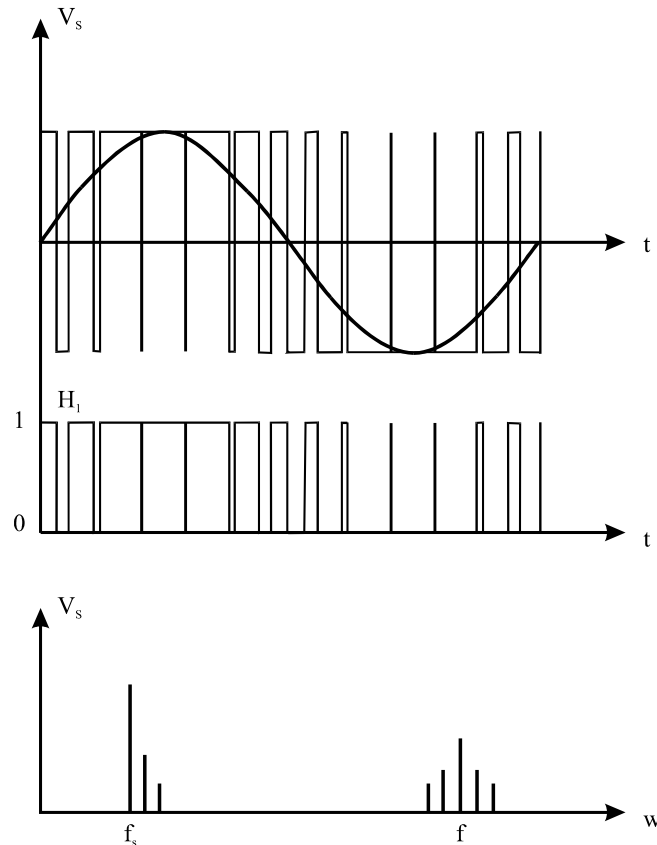


Figura 2-5 Tensión de salida producida por el inversor para las conexiones en semipunto y puente. Espectro armónico.

La figura 2-5 muestra también la función existencial de uno de los polos y la existencia de dos frecuencias básicas: f_s , que corresponde a la frecuencia fundamental deseada en la tensión de salida, y f , que representa la frecuencia de repetición de la función existencial.

La frecuencia f suele ser un múltiplo entero de f_s , y se denomina frecuencia portadora, mientras que a f_s se le denomina frecuencia moduladora. El cociente f/f_s se denomina relación de frecuencias k .

Si la tensión de continua no presenta ondulaciones, el espectro de la función existencial se corresponderá con el de la tensión de salida producida por el inversor.

2.4.2 CONTROL ADAPTATIVO

Las técnicas de control PWM posibilitan optimizar el contenido de armónicos, que posteriormente se filtrarán. La utilización de un valor elevado de k permite la elección de un filtro paso bajo con suficiente margen para que se cumplan las siguientes condiciones:

- Eliminar los armónicos de alta frecuencia generados.
- Mantener el valor de la magnitud, tensión o corriente, correspondiente a la frecuencia f_s que se desea generar.

La imposibilidad de obtener tensiones de CC ideales, así como la variación de las condiciones de carga conectada al filtro, puede modificar substancialmente su ajuste, por lo que parece conveniente realizar un control adaptativo, que permita que el sistema se comporte de manera insensible ante cualquier tipo de perturbación.

El control adaptativo de las funciones existenciales compara la magnitud de salida del filtro con una referencia deseada, de forma que cualquier posible perturbación es eliminada.

Los reguladores en modo de deslizamiento (*sliding*) cumplen con este requisito y serán ampliamente tratados en el capítulo 5 de esta Tesis.

El control adaptativo de las funciones existenciales tiene la desventaja de requerir gran potencia de cálculo ya que tiene que medir u “observar” la magnitud de salida deseada, compararla con la referencia generada y en dependencia del error resultante generar la secuencia de cierre o apertura de los polos de potencia del convertidor. Es decir, en este caso la función existencial se irá generando en tiempo real en dependencia de la variación de la condición de carga y de la referencia generada. Esta gran potencia de cálculo debe llevarla a cabo un circuito integrado digital, generalmente un DSP, que no es más que un microprocesador capaz de ejecutar operaciones en coma flotante a gran velocidad, lo cual encarece el sistema. No obstante, con el desarrollo de la microelectrónica, van apareciendo en el mercado DSP's cada vez más potentes y baratos, por lo que el control adaptativo, impensable hace unos años, es una realidad incuestionable en la actualidad y su uso se va imponiendo cada día.

2.5 INVERSORES TRIFÁSICOS

La generación de tensiones de CA monofásicas usando inversores PWM es muy sencilla y la mayoría de las cargas monofásicas tienen un consumo moderado de potencia, lo que posibilita operar al inversor a frecuencias de conmutación elevadas. Sin embargo, la aplicación de las técnicas PWM estudiadas a inversores trifásicos es más complicado.

La topología de los inversores trifásicos en fuente de tensión será una generalización de sus homólogos monofásicos en donde también se puede tener la posibilidad de acceder o no al punto medio de conexión en la entrada de CC (ver figura 2-6).

La conexión de la carga en semipunto ofrece dos posibilidades: conectar los puntos medios de CA y CC o dejarlos aislados (neutro flotante), la primera garantiza dos niveles de tensión de salida por fase en la carga: $+V_{CC}/2$, $-V_{CC}/2$, y la segunda garantiza cinco niveles: $-2/3V_{CC}$, $-1/3V_{CC}$, 0 , $+1/3V_{CC}$, $+2/3V_{CC}$, producto de la tensión que aparece entre dichos puntos medios. La conexión en puente garantiza tres niveles de la tensión de salida por fase en la carga: $+V_{CC}$, 0 , $-V_{CC}$ [LOR96].

La conexión en semipunto es lo que se conoce en los circuitos trifásicos como conexión en estrella de la carga, y la conexión en puente como conexión en triángulo.

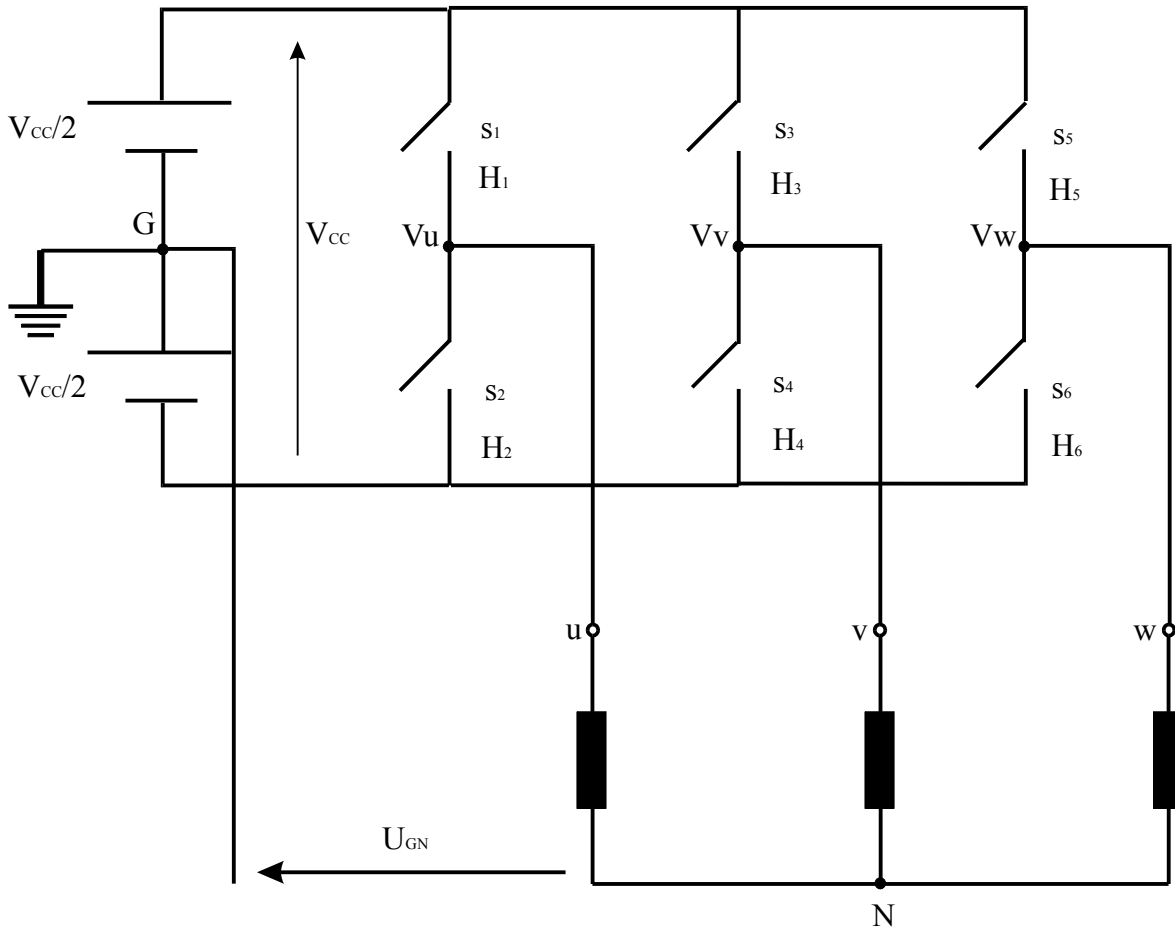


Figura 2-6 Inversor trifásico. Esquema de potencia con carga en estrella.

En el caso de conectarse la carga en estrella con neutro flotante o en triángulo, un cambio de tensión en cualquiera de los semipuentes afectará irremediablemente a los otros dos. Es, por tanto, conveniente, diseñar estrategias PWM que contemplen las tres tensiones y/o corrientes como un todo, en lugar de analizarlas en cada fase por separado.

El análisis vectorial por medio del vector de Park [JAR69] cumple con este requerimiento y será tratado en el siguiente capítulo.

2.6 CONEXIÓN A RED

Una de las aplicaciones de los inversores es como equipo acondicionador de potencia para cogeneración de energía. Las fuentes primarias de energía más empleadas suelen ser la solar y la eólica. La carga del inversor es la red eléctrica, que se comporta como fuente de tensión, y es conveniente realizar un control del mismo en fuente de corriente.

En la mayoría de los países europeos la red eléctrica tiene una frecuencia de 50 Hz. Teóricamente esta frecuencia debería formar una senoide perfecta; sin embargo, la onda real está deformada en mayor o menor medida por múltiplos de la frecuencia principal de 50 Hz. De esta forma, analizando la red se encuentran frecuencias de 100, 150, 200 Hz, etc.

2.6.1 REQUERIMIENTOS

Para la compañía eléctrica los puntos más importantes a tener en cuenta son la seguridad y la calidad de la potencia entregada. A continuación se detallan algunos de los requerimientos normalmente exigidos a los generadores estáticos (inversores) conectados a red [VAR93]:

- El inversor debe cumplir las especificaciones de la red eléctrica.
- La seguridad de los operadores debe tenerse siempre en cuenta (pueden existir partes activas desconocidas).
- Los sistemas cogeneradores no deberán entregar energía a una línea sin protecciones.
- La desconexión del inversor debe ser automática en cuanto aparezca un fallo.
- Deberá existir un punto de fácil desconexión (contactos) que sea accesible a los empleados de la compañía eléctrica.
- Los inversores deberían operar con factor de potencia unidad.
- Se deberá efectuar aislamiento eléctrico entre el sistema cogenerador y la red.

Por tanto, es necesario incluir en la planta polos de potencia para *by-pass* y bloqueo, fusibles tanto en la etapa de continua como en la de alterna, varistores, seccionadores de vigilancia de tensión, etc.

2.6.1.1 CALIDAD DE LA SEÑAL

Respecto a la calidad de la señal, las dos principales cuestiones a tener en cuenta en un inversor son la distorsión armónica y el factor de potencia.

Las empresas eléctricas deberían proporcionar a sus clientes una tensión perfectamente senoidal de magnitud aproximadamente constante. Sin embargo, esto no es posible en los sistemas reales, debido a la existencia de equipos de características no lineales como los motores de corriente continua, los convertidores estáticos, las instalaciones electrolíticas, etc., conectados a la red, que dan lugar a la aparición de armónicos de tensión y corriente. La generación de armónicos afecta a todo el sistema eléctrico y el alcance de las perturbaciones que provocan es mayor, en general, que el de otros tipos de contaminación eléctrica.

El incremento de armónicos en la red eléctrica tiene como principal consecuencia la disminución de su capacidad que se traduce en una reducción del factor de potencia, necesiéndose mayor corriente para una determinada potencia transmitida. Si a esto se añade que con la frecuencia aumentan las pérdidas originadas en la red de distribución (efecto pelicular, corrientes de Foucault en los transformadores), se comprende fácilmente que la potencia máxima que puede ofrecer la red se verá drásticamente disminuida con los

armónicos. La inmensa mayoría de los equipos conectados a la red eléctrica son robustos y capaces, sin grandes perjuicios, de soportar distorsiones armónicas incluso superiores a las que existen hoy en día.

Con factores de potencia bajos, el inversor demandará a la red energía reactiva, afectando a la tensión del sistema, lo cual puede degradar la calidad del servicio eléctrico de los demás consumidores conectados a ella. Por tanto, lo usual es trabajar con factores de potencia unitarios.

El concepto de potencia reactiva en situación senoidal es muy interesante en el análisis práctico de un sistema eléctrico de potencia y presenta las siguientes propiedades:

- La potencia reactiva es la amplitud de la componente fluctuante de la potencia suministrada, la cual se puede compensar mediante una reactancia.
- La potencia reactiva nula es equivalente a un factor de potencia unidad. Esto se corresponde con la menor intensidad de línea, suministrando la misma potencia activa.
- Para una línea de transporte inductiva la caída de tensión en la línea es aproximadamente proporcional a la potencia reactiva transmitida.
- La potencia reactiva satisface la propiedad de conservación de la energía al igual que la potencia activa y la potencia instantánea.

Zamora et al. [ZAM97] hace una generalización en las definiciones de potencias en condiciones no senoidales.

Aunque las normativas actuales vigentes en empresas eléctricas como Sevillana en España o las recomendaciones de instituciones o asociaciones como la ANSI, no permiten trabajar con factores de potencia capacitivos, esto no deja de ser contradictorio con la filosofía de calidad y servicio que un generador debe proporcionar, pues un factor de potencia capacitivo es en realidad una mejora de la calidad de la red, fuertemente degradada por los consumidores, un 99 % de ellos consumidores inductivos. Realmente es un punto a revisar por los organismos correspondientes para, no sólo permitir el funcionamiento de los generadores como compensadores de energía reactiva, sino más aún, premiarlos en la tarifa correspondiente.

En el caso de los convertidores estáticos de potencia, el funcionamiento en régimen de conmutación de los interruptores hacen que los mismos se comporten como una carga no lineal pues, aun cuando la topología del convertidor es generalmente fija, el encendido y apagado de los interruptores inducen un comportamiento de impedancia variable. Esto provoca la aparición de armónicos.

Los efectos no deseados de los armónicos y la consecuente distorsión de la onda de tensión en los equipos eléctricos provocan daños en los equipos, mal funcionamiento u operación y aumento en los costes económicos de una instalación.

La cuantificación de los armónicos se ha medido en torno a una tasa de distorsión que se encuentra entre el 2-3 % para la alta tensión, 5-7 % para la media tensión y en un 5-8 % para la baja tensión.

La realidad muestra que los armónicos son indeseables para la mayoría de los sistemas eléctricos, aunque su efecto es diferente dependiendo del dispositivo que se vea afectado. El hecho de que existan armónicos dentro de la red puede producir pérdidas, no tenidas en cuenta, en los condensadores con el consiguiente desgaste del dispositivo antes de tiempo.

En los transformadores el efecto de los armónicos es muy indeseable ya que producen pérdidas por tres efectos: debido al efecto Joule que es proporcional a la corriente, debido a la histéresis producidas que son proporcionales a la frecuencia, y debido al efecto Foucault que es también proporcional a la frecuencia. A medida que los armónicos de órdenes superiores no están adecuadamente filtrados, todas estas pérdidas se incrementan considerablemente.

Los armónicos también inciden en los materiales empleados en la misma instalación como, por ejemplo, los cables. Un excesivo número de armónicos implica el incremento de temperatura por encima de los cálculos teóricos. De ahí que en la práctica haya siempre que sobredimensionar todos los parámetros para no asistir a consecuencias perjudiciales y peligrosas como es el caso de cortocircuitos producidos por calentamientos excesivos de los cables.

El contenido armónico de la señal de salida se expresa normalmente en términos de distorsión armónica total (THD, del inglés *Total Harmonic Distortion*). La magnitud que representa a cualquiera de los armónicos por separado se denomina distorsión armónica simple (SHD, del inglés *Single Harmonic Distortion*) y es igualmente interesante para las compañías eléctricas. Dentro de todas las especificaciones, las de corriente se deben tener más en cuenta que las de tensión, ya que los armónicos de corriente son los que más problemas causan, debido a que generalmente los sistemas generadores conectados a red trabajan como fuentes de corriente.

El documento IEEE Std 519-1992 [PAI96] proporciona, en forma de una terminología estandarizada, las definiciones que facilitarán la discusión de los requerimientos en términos de distorsiones armónicas de tensión y corriente provocadas por la conexión a la red eléctrica de cargas no lineales, por ejemplo, los convertidores electrónicos de potencia.

En la especificación IEEE, el índice de distorsión armónica total THD expresa el porcentaje entre la tensión o corriente armónica total y la componente fundamental. Así:

$$\text{THD}_V = \frac{V_H}{V_1} \cdot 100\% \quad (2.4)$$

$$\text{THD}_I = \frac{I_H}{I_1} \cdot 100\% \quad (2.5)$$

donde V_1 es la componente fundamental de la tensión nominal eficaz e I_1 la componente fundamental de la corriente (ésta incluye las corrientes demandadas tanto por las cargas lineales como por las no lineales).

$$V_H = \sqrt{\sum_{h=2}^{h=\infty} V_h^2} \quad (2.6)$$

$$I_H = \sqrt{\sum_{h=2}^{h=\infty} I_h^2} \quad (2.7)$$

En la mayoría de los casos prácticos, se obtienen buenos resultados de la estimación limitando el nivel superior de la suma en las ecuaciones anteriores a $h = 25$. En el caso de estar presente convertidores operando en conmutación puede elevarse este límite para detectar la posible presencia de armónicos de alta frecuencia debido a las conmutaciones.

Para simplificar el análisis de la influencia de los armónicos de corriente en la degradación del factor de potencia se supondrá a continuación que la tensión de red será senoidal pura y con frecuencia igual a la fundamental f_1 .

$$v_s = \sqrt{2} \cdot V_s \cdot \text{sen } \omega_1 \cdot t \quad (2.8)$$

En estado estacionario, y considerando que i_s no posee componente de continua:

$$i_s(t) = i_{s1}(t) + \sum_{h \neq 1} i_{sh}(t) \quad (2.9)$$

donde i_{s1} es la componente a la frecuencia fundamental y i_{sh} es la componente al armónico h ($f_h = h \cdot f_1$). i_s puede expresarse también según sus componentes:

$$i_s(t) = \sqrt{2} \cdot I_{s1} \cdot \text{sen}(\omega_1 \cdot t - \phi_1) + \sum_{h \neq 1} \sqrt{2} \cdot I_{sh} \cdot \text{sen}(\omega_h \cdot t - \phi_h) \quad (2.10)$$

Por definición, la potencia promedio es [MOH95]:

$$P = \frac{1}{T_1} \cdot \int_0^{T_1} p(t) \cdot dt = \frac{1}{T_1} \cdot \int_0^{T_1} v_s(t) \cdot i_s(t) \cdot dt = V_s \cdot I_{s1} \cdot \cos \phi_1 \quad (2.11)$$

Nótese que las componentes de la corriente a las frecuencias de los armónicos no contribuyen a la potencia promedio demandada a la fuente de tensión senoidal v_s .

Siendo la potencia aparente S el producto de los valores eficaces de la tensión V_s e I_s , el factor de potencia FP queda definido según:

$$FP = \frac{V_s \cdot I_{s1} \cdot \cos \phi_1}{V_s \cdot I_s} = \frac{I_{s1}}{I_s} \cdot \cos \phi_1 \quad (2.12)$$

El factor de potencia de desplazamiento (*displacement power factor*), que coincide con el factor de potencia en circuitos lineales con tensiones y corrientes senoidales, se define como $\cos \phi_1$.

$$DPF = \cos \phi_1 \quad (2.13)$$

Por tanto, el factor de potencia con corriente no senoidal es:

$$FP = \frac{I_{s1}}{I_s} \cdot DPF \quad (2.14)$$

En función de la distorsión armónica total de corriente THD_I :

$$FP = \frac{1}{\sqrt{1 + THD_I^2}} \cdot DPF \quad (2.15)$$

La ecuación anterior demuestra la degradación del factor de potencia de cara a la red al aumentar la distorsión armónica total de la corriente.

Aun cuando en baja tensión se tiene un THD_V habitual inferior al 5 %, con el predominio de las cargas no lineales, el coeficiente de distorsión armónica de la corriente THD_I , en la red de distribución, puede sobrepasar el 40 %, lo que contribuirá a disminuir aún más el factor de potencia.

En general, los armónicos son más perjudiciales para los sistemas de distribución que para las cargas conectadas. Debido a esto, las normas se están desarrollando para proteger principalmente a dichos sistemas de distribución [MAR97c].

Las tensiones de la red eléctrica presentarán, en caso de ser tensiones trifásicas equilibradas, los armónicos de orden bajo (5° , 7° , 11° , 13° , 17° , ...), no estando presentes los múltiplos de tres por formar sistemas homopolares, ni los pares por ser las cúpulas de las ondas simétricas producto de su propia generación.

Por las razones antes expuestas, se deben atenuar las componentes armónicas en la tensión y/o en la corriente de la red de distribución con vistas a mejorar su eficiencia.

2.6.1.2 SEGURIDAD

En este aspecto hay dos puntos importantes a tener en cuenta:

- Aislamiento eléctrico.
- Protecciones.

El aislamiento eléctrico se obtiene mediante un transformador situado entre la red y el inversor, ya que además el aislamiento galvánico es obligado por motivos de seguridad.

Los inversores de potencia deben incluir el control de todo el sistema, y son ellos los que normalmente se ocupan de detectar y señalar la mayoría de los fallos en el lado de continua. Además también se debe detectar cuándo existe energía suficiente para conectarse a la red, cerrando en ese momento un contactor.

La lógica de control del inversor incluirá un sistema de protección que detecte situaciones de funcionamiento anormales, como son:

- Derivación a tierra en continua.
- Condiciones anormales en la red (tensión de línea o frecuencia).
- Pérdida de una fase.
- Parada del inversor cuando la etapa de potencia se sobrecaliente.

Además el inversor deberá estar protegido contra transitorios de tensión mediante varistores en el lado de continua y alterna.

Además de las protecciones ya comentadas, un sistema de cogeneración debe poseer un nivel de seguridad máximo para el usuario y/o personal de mantenimiento, semejante a los sistemas eléctricos de generación/consumo convencionales.

2.6.2 NORMATIVAS SOBRE ARMÓNICOS

Las Normativas Estandarizadas para límites de armónicos en los usuarios conectados a red desarrolladas por la Comisión Electrotécnica Internacional (*International Electrotechnical Commission IEC*) [IEC95], [IEC95a], [IEC95b], y por la IEEE [IEE92], aunque no están aún refrendadas por ASNI y CENELEC, han atraído la atención de la industria de la Electrónica de Potencia. La aplicación de estas normativas variará en dependencia del tamaño y localización de los diferentes equipos. Quizás la que más se está teniendo en cuenta es la IEC 1000-3-2 que ha de adoptarse como EN61000-3-2. La adaptación de IEC 1000-3-2 a un estándar EN implica un esfuerzo futuro para su cumplimiento por los equipos electrónicos de potencia vendidos en Europa. En otras palabras, todos los productos electrónicos de potencia vendidos en Europa cuya corriente sea menor o igual a 16 A¹ por fase deben cumplir con la normativa de armónicos estandarizada EN. Los usuarios se están percatando de las causas y efectos de los armónicos, pero la aceptación de límites estandarizados no es generalizada. Los investigadores ya propusieron algunas soluciones y los productores ya se han preparado para la distribución de productos compatibles con estos límites.

¹ 16 A eficaces (rms).

En la mayoría de las aplicaciones no es difícil cumplir con estas normativas, sin embargo, aún se están desarrollando las opciones más económicas. Las normativas IEEE e IEC pueden agruparse en tres categorías:

1. Límites para Sistema/Usuario

- IEEE 519-1992
- IEC 1000-2-2 (Niveles de Compatibilidad)
- IEC 1000-3-6

2. Límites para Equipamiento

- IEC 1000-3-2 (hasta 16 A)
- IEC 1000-3-4 (16 - 75 A)
- Límites de Armónicos para cargas monofásicas (IEEE)

3. Cómo medir los armónicos

- IEC 1000-4-7

En lo referente a la red eléctrica, los niveles de compatibilidad están recogidos en la norma CEI 1000-2-2. Para las redes de baja y media tensión, la tasa de distorsión aceptable sobre el total es del orden del 8 %, que además, tienen una limitación más precisa por niveles. Así, el armónico de 2º orden está limitado a un 2 % sobre el total de la tasa de distorsión, el armónico de 3er orden se limita al 5 % y así sucesivamente.

Sólo las normativas IEC 1000-3-2 y -4 fijan límites específicos para contenidos armónicos individuales, y por eso son las más tenidas en cuenta al realizar el diseño electrónico. La IEEE 519 también fija límites para armónicos individuales, pero su propósito es limitar los armónicos en el punto común de acoplamiento (*PCC*). Debido a la inviabilidad de la normativa IEC 1000-3-4, algunas industrias adoptan la IEEE 519 como guía de diseño para la limitación de la emisión de armónicos en los equipos trifásicos. Esta pseudo-aplicación refleja la fuerte necesidad de normativas trifásicas de armónicos.

2.6.2.1 **NORMATIVAS [KEY97], [LAZ97]**

Las normativas se brindan íntegramente en el apéndice A.

A. IEC 1000-3-2

La serie IEC 1000 tiene que ver con toda la compatibilidad electromagnética. La 3ra parte fija los límites, y la Sección 2 limita las emisiones de armónicos de corriente para equipamiento que tengan corrientes de entrada menor o igual a 16 A por fase. Los números de IEC 1000-3-2 se derivan básicamente de su predecesora, la IEC 555-2 [IEC92]. Existen cuatro clases de equipos limitados por esta normativa.

Clase A:

- Equipos trifásicos equilibrados o cualquier otro equipo que no se incluya dentro de las otras tres clases.
- Valores absolutos, permite armónicos pares e impares.

Clase B:

- Equipos portátiles: herramientas eléctricas utilizadas durante cortos intervalos de tiempo (solamente unos minutos); ej.: taladros, batidoras, etc.
- Se obtiene de multiplicar los límites de la clase A por 1,5.

Clase C:

- Equipos de iluminación: lámparas y sus equipos auxiliares y balastos.
- Límites relativos al valor eficaz del primer armónico. Solamente armónicos impares.
- En ningún caso se pueden superar los límites absolutos de la clase A.

Clase D:

- Equipos con una forma de onda especial y $P \leq 600$ W.
- Los límites son aplicables a equipos con $P > 75$ W a partir de 1995 y a equipos con $P > 50$ W a partir de 1999.
- Límites absolutos en miliamperios por vatio. Solamente armónicos impares.
- En ningún caso se pueden superar los límites absolutos de la clase A.

La clase D es quizás la más discutida pues tiene que ver con formas de ondas especiales que se encuentran en la mayoría de los equipos electrónicos de potencia monofásicos.

La tabla A.1-1 lista los límites para los armónicos de corriente para las distintas clases de equipos.

B. IEC 1000-3-4

Esta normativa no sólo tiene que ver con equipos individuales, sino que también fija límites para toda la instalación. Se especifican tanto los límites de armónicos para sistemas mono como trifásicos. Este estándar también toma en consideración la razón de cortocircuito, R_{SCC} . La tabla A.2-1 muestra esta normativa para equipamiento trifásico cuya corriente de entrada sea ≥ 16 A.

Puede apreciarse que no se brindan los límites para armónicos superiores al 13°. Cuando se consideren armónicos de orden superior (del 14° en adelante) sólo se define la distorsión armónica ponderada (PWHD):

$$\text{PWHD} = \sqrt{\sum_{n=14}^{40} n \cdot \left(\frac{I_n}{I_1}\right)^2}$$

La tabla A.2-2 muestra los límites para toda la instalación según IEC 1000-3-4. Aunque los valores de THD y PWHD no se listan en la tabla, ellos se limitan al 20 % para toda la instalación. Si las tres fases no están equilibradas, cada fase debe cumplir con la norma de manera individual.

C. IEC-1000-2-2 [IEC90]

Esta normativa fija los límites para los armónicos de tensión en porcentaje respecto al armónico fundamental. En este caso la distorsión armónica total no debe exceder el 8 %. Ver tabla A.3-1.

D. IEEE-519 (USA)

Esta normativa fija límites para distorsión armónica de tensión y corriente en el punto común de acoplamiento (*PCC*). La filosofía de esta normativa es prevenir que la distorsión armónica de corriente se redirija al sistema de potencia y afecte a otros usuarios. La tabla A.4-1 lista los límites para la distorsión armónica de tensión.

Para sistemas de potencia de 120 V a 69 kV, los límites de distorsión armónica de corriente se muestran en la tabla A.4-2. Los armónicos pares están limitados al 25 % de los armónicos impares. La corriente continua no está permitida. Los límites más estrictos se aplican a bajas razones de cortocircuito (*SCR*) que se define como la razón de la máxima corriente de cortocircuito, I_{SC} , y el promedio máximo de la corriente de carga demandada mensualmente, I_L . Todos los equipos de generación de potencia están limitados a los valores pertenecientes a $SCR = I_{SC} / I_L < 20$.

A manera de resumen se brindan las tablas A.5-1 y A.5-2.

2.6.3 PROCEDIMIENTOS PARA LA REDUCCIÓN DE ARMÓNICOS

Las soluciones para reducir el contenido o el impacto de los armónicos en una red de potencia pueden dividirse en los siguientes métodos [ZAM97]:

- Aumentar el número de pulsos de los convertidores o la configuración de cargas para que éstas se comporten como convertidores de mayor número de pulsos.

- Emplear filtros pasivos.
- Emplear filtros activos.
- Utilizar técnicas de inyección de corriente del lado de continua en el sistema de alterna para así reducir el contenido de armónicos.
- Uso de convertidores PWM.

No es objetivo de esta Tesis Doctoral hacer un estudio exhaustivo de cada uno de estos métodos, por lo que sólo se presentarán a continuación sus características fundamentales.

2.6.3.1 AUMENTO DEL NÚMERO DE PULSOS

Conforme se aumenta el número de pulsos del convertidor, los primeros armónicos característicos que aparecen, tienen cada vez órdenes superiores. Así para 6 pulsos el primer armónico característico es el 5°, para 12 pulsos el 11°, para 18 pulsos el 17°, etc. Por lo tanto, empleando puentes inversores de más pulsos se consigue una mejora de la polución armónica en la red.

El mismo efecto se consigue si en un sistema con varios convertidores, estos se conectan a la red a través de transformadores con diferentes grupos de conexión que den lugar a distintos desplazamientos de fase. De esta manera puede conseguirse que dos convertidores de seis pulsos, alimentados por dos transformadores con una diferencia de fases de 30°, se comporten como un convertidor de 12 pulsos. Para que la cancelación de los armónicos 5° y 7° sea completa ambos convertidores deben funcionar en el mismo régimen de carga. Si esto no sucede, se conseguirá una reducción de dichos armónicos, pero no su eliminación total.

2.6.3.2 FILTROS PASIVOS

Los filtros pasivos basan su funcionamiento en proporcionar a las corrientes armónicas un camino de una impedancia mucho menor que la red exterior, actuando como sumidero de las mismas. Están formados por componentes pasivos (resistencias, condensadores e inductancias), empleándose principalmente tres tipos:

- **Filtro LC paralelo:** es un filtro que está sintonizado a una única frecuencia, estando formado por una inductancia en serie con un banco de condensadores. Esta es la configuración de menor coste, pero exige una selección cuidadosa del valor de la inductancia, al objeto de no desplazar la resonancia del sistema hacia un armónico particular.
- **Filtro paso alto (LCR o LR):** a la configuración anterior se le añade en este caso una resistencia en paralelo con la inductancia. Se emplea cuando las limitaciones en la emisión de armónicos son más exigentes. Dado que deben ser capaces de soportar el paso de la corriente de todos los armónicos por encima de la frecuencia a la cual se sintonizan, requieren un dimensionado elevado de los equipos. En particular el condensador puede resultar de un tamaño excesivo. Es por ello que se recurre a

filtros paso alto de órdenes superiores (segundo y tercero). Otra desventaja de este tipo de filtros son las pérdidas que se producen en la resistencia.

- **Combinación de los filtros anteriores:** se eliminan los armónicos de menor orden con filtros LC individuales, y los de orden más elevado con un filtro LCR.

Este método, que permite compensar los consumos de energía reactiva en la instalación, reduce los armónicos de una forma eficaz, en especial los de orden alto, pero son muy voluminosos. Pueden presentar problemas de resonancia, que dependen en gran medida de la impedancia de la red, que suele ser desconocida o variar.

2.6.3.3 FILTROS ACTIVOS

Los filtros activos consisten en cancelar las corrientes armónicas generadas en la carga mediante la inyección de las mismas corrientes armónicas pero en contrafase, de modo que queden anuladas. El convertidor tiene la forma de un inversor que conecta la red de CA con un sistema de almacenamiento de energía situado en el lado de CC. Este sistema de almacenamiento debe ser capaz de absorber o suministrar el contenido de corriente armónica que precise en cada momento. El elemento almacenador de energía puede ser un condensador o una inductancia. Este convertidor que trabaja con PWM a alta frecuencia, va dotado de un sistema de control, cuya regulación hace un seguimiento de la corriente de carga, determina el contenido de armónicos y genera las consignas de mando a los semiconductores para conseguir la cancelación. Su potencia debe ser la correspondiente a la potencia de distorsión asociada a los armónicos, aunque el consumo en vatios es teóricamente nulo y prácticamente el debido a pérdidas en los semiconductores, control, etc.

Estos filtros permiten reducir el contenido de armónicos, mejorar el factor de potencia, lograr un funcionamiento estable a pesar de la variación de la impedancia de la red, así como una variación rápida si cambia el orden o magnitud de los armónicos. Su desventaja principal es su mayor coste, y que las corrientes producidas pueden circular por otros componentes del sistema.

Los filtros activos y pasivos pueden emplearse de manera conjunta. El filtro pasivo tiene una estructura convencional y consta de varias secciones de filtros LC resonantes en paralelo con la carga y sintonizados con los armónicos supuestamente presentes. Su cálculo es sencillo ya que se puede prescindir totalmente de resonancias con la línea y centrar la atención exclusivamente en la función de cancelación de armónicos. El filtro activo está formado por un convertidor PWM de tensión que se conecta en serie con la línea a través de un transformador reductor. Funcionalmente se comporta como una impedancia variable situada entre la línea y la carga. Teóricamente se pretende que la impedancia sea nula para la componente fundamental y de carácter resistivo y elevada para los armónicos. Es decir, actúa como un aislador de armónicos, evitando fenómenos de resonancia entre la línea y el filtro pasivo. El filtro activo debe soportar la totalidad de la carga, pero sólo la tensión debida al paso de las corrientes armónicas desde o hacia la red a través de la impedancia que representa el propio filtro, por lo cual se dimensiona únicamente del 2 al 5 % de la potencia de la carga.

2.6.3.4 TÉCNICAS DE INYECCIÓN DE CORRIENTE

Estas técnicas fueron propuestas inicialmente por Bird en 1969. Se basan en inyectar en el transformador de alimentación al convertidor, o directamente en la línea de alimentación a éste, corrientes armónicas a ciertas frecuencias, que mitiguen las producidas por el convertidor. Se trata realmente de convertir la onda que absorbe el convertidor en una senoide, bien por medios magnéticos o por medio de semiconductores.

2.6.3.5 USO DE CONVERTIDORES PWM

Este sistema se basa en la utilización de convertidores CA/CC ó CC/CA PWM con control de fase y amplitud. El mismo permite la eliminación de los armónicos de orden más bajo, requiriendo por lo tanto la instalación de filtros LC de menor coste.

El concepto de esta solución es eliminar la aparición de los armónicos, tanto en CA como en CC, así como el consumo de energía reactiva, por medio de nuevos convertidores CA/CC ó CC/CA de mayor complejidad, controlados mediante diferentes estrategias de control.

2.7 MODELADO DE LA PLANTA

La simulación constituye hoy día una herramienta indispensable para el ingeniero. La adopción de este procedimiento permitirá analizar los comportamientos en diferentes situaciones y juzgar las ventajas de cada alternativa de control que se emplee.

A efectos de simulación, resulta imprescindible proceder al modelado de la planta. Así, el inversor trifásico y su carga asociada: motor de inducción, sistemas de alimentación ininterrumpida (UPS), conexión a red, etc., se modelará por medio de las ecuaciones diferenciales y algebraicas que lo describen. Esto permitirá hacer estimaciones del comportamiento global del sistema cuando ocurran desequilibrios tanto de la carga como de los condensadores e inductores del filtro utilizado, y, en el caso de la conexión a red, se podrá analizar la influencia de los armónicos.

El modelo matemático debe ser realista y descartar todos aquellos efectos de segundo orden que pudieran aumentar la complejidad del modelo con el consiguiente aumento de la capacidad de cálculo. Es por tanto, tarea del ingeniero/diseñador definir el modelo matemático a utilizar de acuerdo con el objetivo que se haya trazado de antemano.

Una vez descrito el modelo, podrá realizarse la simulación en lenguaje de alto nivel del inversor trifásico y su carga asociada, lo que dará la posibilidad de analizar todas las variantes posibles de control del mismo, deduciendo las ventajas y desventajas de cada una hasta obtener el método de control óptimo según unas especificaciones dadas.

Así, se seguirán los siguientes pasos para realizar la simulación:

- Obtención de las ecuaciones diferenciales o integrales del modelo para cada una de las fases.
- Discretizado de estas ecuaciones con un periodo de muestreo adecuado lo que da lugar a un sistema de ecuaciones en diferencias .
- Traducción del sistema de ecuaciones en diferencias a un lenguaje de programación de alto nivel.
- Aplicación de un método de resolución iterativo .

Se ha empleado el método de Gauss-Seidel, que utiliza en cada iteración el valor más actual obtenido hasta ese momento.

En el capítulo 5 se detalla el modelo matemático empleado para el caso del inversor trifásico conectado a red.

2.8 SISTEMAS DE CONTROL Y GENERACIÓN DE SECUENCIAS DE DISPARO

El control adaptativo de los convertidores de potencia y la generación de las funciones existenciales presupone el empleo de DSP's para poder afrontar la gran potencia de cálculo necesaria.

Una vez simulado el comportamiento del inversor en lenguaje de alto nivel, y determinado cual es la estrategia de control más optima, se pasa a programar el DSP para que funcione de acuerdo a esta estrategia.

Existen diversidad de DSP's en el mercado (**TMS320C40** de *Texas Instruments*, **ADSP21060** de *Analog Devices*, etc.) y será la aplicación particular que se desee realizar quien impondrá qué DSP utilizar. Para ello se debe hacer un balance entre el coste y las prestaciones que ofrezca.

El **DSP32C** de *AT&T* [ATT88] ha sido ampliamente utilizado en el Departamento de Tecnología Electrónica de la Universidad de Valladolid en el control *sliding* de variadores de velocidad, laminadores de punta de consumo, aplicaciones solares de bombeo (E.P.E. Solar), etc.

2.9 CONCLUSIONES

En este capítulo se ha hecho una introducción al estudio, análisis y control de los convertidores estáticos de potencia y, en particular, de los convertidores CC/CA o inversores. Se ha demostrado la utilidad y simplicidad del empleo de la matriz general de conversión y sus posibilidades de conseguir la función de conversión deseada. Se ha apuntado a los IGBT's como polos de potencia más idóneos.

Se ha evidenciado la superioridad del control PWM de los inversores con respecto a los inversores de pulso único por semiciclo, ya que en los primeros se puede realizar un filtrado de armónicos más eficiente al estar la componente fundamental de la señal de salida tan alejada como se quiera de los armónicos de orden superior.

Ante la inevitabilidad de variación en las condiciones de carga y debido al desarrollo actual de la microelectrónica, el control adaptativo se presenta como la mejor alternativa, y, en particular, el control en modo de deslizamiento que será el empleado en esta Tesis Doctoral.

Se presenta un estudio pormenorizado del estado actual de la red eléctrica y los requerimientos para conectar convertidores estáticos. Esto provoca que los organismos internacionales ofrezcan las normativas presentadas, que deberán ser de estricto cumplimiento por parte del usuario.

El modelado de la planta que se propone es el que tenga en cuenta las ecuaciones diferenciales y algebraicas del sistema trifásico objeto de análisis para poder analizar y simular todas las variables que sean de interés en el estudio.

Por último, se han introducido a los DSP's como los circuitos integrados encargados de realizar el control y generación de las secuencias de disparo de los polos de potencia.

Capítulo 3

VECTOR DE PARK

3.1 INTRODUCCIÓN

En este capítulo se presenta el vector de Park, cuya interpretación es igual a la de los Vectores Espaciales de Campo Orientado utilizados en el entorno de las máquinas asíncronas trifásicas (por referencia al campo magnético giratorio que poseen las mismas al ser alimentadas por un conjunto de tensiones trifásicas), y que han sido ampliamente utilizados y desarrollados en el Departamento de Tecnología Electrónica de la Universidad de Valladolid.

A diferencia del planteamiento clásico, en donde la magnitud objeto de análisis de cada fase se sustituye por un vector de amplitud igual a su valor eficaz y de argumento igual al desfase respecto a la referencia del sistema, y en donde no se representa la frecuencia por considerarse constante, el vector de Park sustituye todo el sistema polifásico por un sólo vector y, lo que es más importante aún, la frecuencia se refleja en el giro del vector con el paso del tiempo. Esto último permite emplear dicho vector para estudiar tanto los regímenes estacionarios como los transitorios en dichos sistemas.

La aplicación del vector de Park a sistemas trifásicos constituye una poderosa herramienta para el análisis y control de los convertidores CC/CA trifásicos alimentando diferentes tipos de cargas (motor asíncrono trifásico, UPS, conexión a red, etc.) haciendo posible el desacoplo de las ecuaciones diferenciales que rigen el comportamiento de los sistemas en ejes rotatorios independientes, sin perder de vista el significado físico que las magnitudes del vector de Park representan.

3.2 REPRESENTACIÓN VECTORIAL

3.2.1 VECTOR DE PARK

Dado un sistema trifásico equilibrado expresado por el vector $[x_1 \ x_2 \ x_3]$, se define al vector de Park $\bar{x}(t)$ como [JAR69]:

$$\bar{x}(t) = \frac{2}{3} \cdot (x_1(t) + \bar{a} \cdot x_2(t) + \bar{a}^{-2} \cdot x_3(t)) \quad (3.1)$$

donde:

$$\begin{aligned}\bar{a} &= e^{j(2\pi/3)} = -\frac{1}{2} + j\frac{\sqrt{3}}{2} \\ \bar{a}^{-2} &= e^{j(4\pi/3)} = -\frac{1}{2} - j\frac{\sqrt{3}}{2}\end{aligned}\tag{3.2}$$

y $x_1(t)$, $x_2(t)$, $x_3(t)$ son los valores instantáneos por fase del sistema trifásico.

La componente homopolar está dada por:

$$x_0(t) = \frac{1}{3} \cdot (x_1(t) + x_2(t) + x_3(t))\tag{3.3}$$

Al contrario, si se conoce el vector $\bar{x}(t)$, pueden usarse las siguientes ecuaciones para obtener los valores instantáneos en cada fase:

$$x_1(t) = \text{Re}\{\bar{x}(t)\} + x_0(t)\tag{3.4}$$

$$x_2(t) = \text{Re}\{\bar{a}^{-2} \cdot \bar{x}(t)\} + x_0(t)\tag{3.5}$$

$$x_3(t) = \text{Re}\{\bar{a} \cdot \bar{x}(t)\} + x_0(t)\tag{3.6}$$

Los valores instantáneos dados por (3.4), (3.5), (3.6) no son más que las proyecciones del vector $\bar{x}(t)$ en tres ejes fijos (**a,b,c**) girados 120° uno del otro. Esto constituye la composición vectorial del sistema trifásico dado por el vector $[x_1 \ x_2 \ x_3]$, dicha composición se estudiará detalladamente en el siguiente apartado, pero multiplicando por 3/2 al vector $\bar{x}(t)$ expresado por (3.1), así como también a la componente homopolar expresada por (3.3), de manera que se obtenga un vector 3/2 veces mayor que la magnitud de tensión o corriente analizada por la primera fase, tal y como se ha utilizado, por conveniencia, en el Departamento de Tecnología Electrónica de la Universidad de Valladolid.

3.2.1.1 COMPOSICIÓN VECTORIAL

El mecanismo de composición vectorial nos muestra cómo, por ejemplo, un sistema trifásico de tensiones u_1 , u_2 , u_3 equilibradas se reduce a un único vector \mathbf{U}^1 , mediante una composición vectorial en cada instante de tiempo t , consistente en sumar el valor de u_1 , el valor de u_2 rotado 120° y el de u_3 rotado 240°. El vector resultante \mathbf{U} se puede representar en cualquier sistema de ejes, habitualmente se utilizan dos sistemas de referencia, uno fijo (**α,β**) y otro móvil (**d,q**), estando cada par de ejes a 90° uno con respecto al otro.

¹ Como representación genérica se adoptará, en adelante, **A** como designación del vector \bar{A}

$$\begin{aligned}
 u_1(t) &= V_m \cdot \cos(\omega t) \\
 u_2(t) &= V_m \cdot \cos\left(\omega t - \frac{2\pi}{3}\right) \\
 u_3(t) &= V_m \cdot \cos\left(\omega t - \frac{4\pi}{3}\right)
 \end{aligned}
 \tag{3.7}$$

Comencemos por estudiar el proceso de generación de \mathbf{U} a partir de un conjunto trifásico y equilibrado de tensiones alternas, mostrando además las expresiones generales que nos permiten su obtención inmediata. Demostraremos también que su módulo es constante siempre y cuando el valor de cresta de las tensiones trifásicas lo sea.

En la figura 3-1 representamos una red trifásica senoidal de frecuencia $\omega = 2\pi f$ y de valor de cresta V_m . En dicha figura se ha señalado un instante cualquiera de tiempo t en el que se efectuará la composición vectorial para obtener \mathbf{U} .

La expresión de partida para obtener dicha composición vectorial es de la forma:

$$\bar{U}(t) = u_1(t) + u_2(t) \cdot e^{j\tau} + u_3(t) \cdot e^{j2\tau}
 \tag{3.8}$$

donde $u_1(t)$, $u_2(t)$ y $u_3(t)$ representan los valores de cada una de las tensiones en el instante t , rotadas 0 , τ y 2τ respectivamente, respecto a la fase inicial de la primera de las tensiones.

En la figura 3-2 representamos dicha composición vectorial, donde \mathbf{U} es un vector giratorio con frecuencia ω y módulo proporcional a V_m .

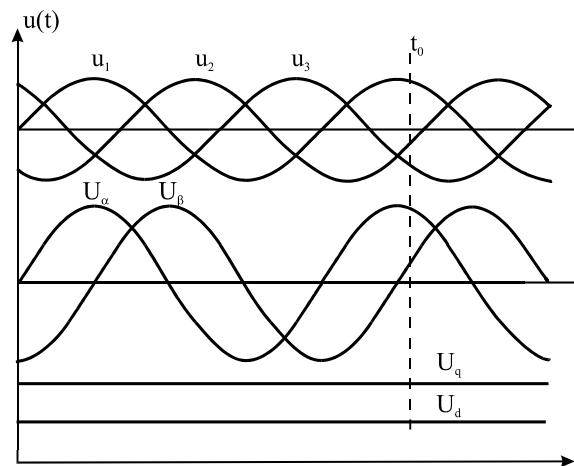


Figura 3-1 Sistema trifásico de tensiones.

El ángulo de giro τ es función del número de fases:

$$\tau = \frac{2\pi}{N}
 \tag{3.9}$$

en nuestro caso particular, al ser un sistema trifásico de tensiones, τ tomará el valor de 120° .

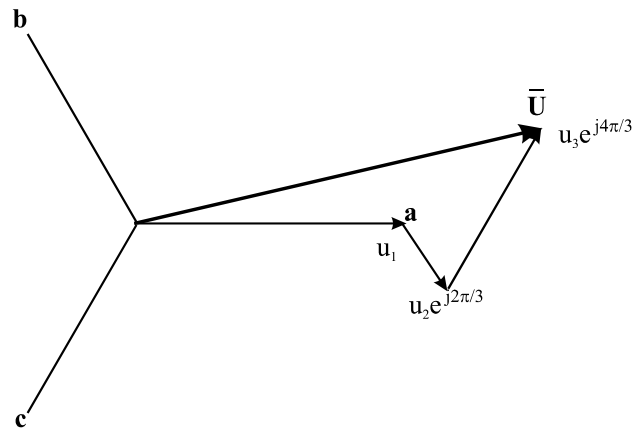


Figura 3-2 Composición vectorial en el instante t_0 .

A continuación podemos descomponer el vector \bar{U} , representante del sistema, en sus coordenadas real e imaginaria, recordando el operador:

$$e^{(j\tau)} = \cos \tau + j \cdot \text{sen } \tau \quad (3.10)$$

Sustituyendo (3.10) en (3.8) resulta:

$$\bar{U}(t) = u_1(t) + u_2(t) \cdot \cos(\tau) + j \cdot u_2(t) \cdot \text{sen}(\tau) + u_3(t) \cdot \cos(2\tau) + j \cdot u_3(t) \cdot \text{sen}(2\tau) \quad (3.11)$$

Tomaremos un sistema de coordenadas fijos en el espacio, que represente el plano complejo. En posteriores desarrollos de este trabajo representaremos por coordenada “ α ” la proyección sobre el eje real y por “ β ” la coordenada imaginaria.

Con estas premisas y partiendo de (3.11) obtenemos las coordenadas de \bar{U} :

$$\begin{aligned} U_\alpha(t) &= u_1(t) + u_2(t) \cdot \cos(\tau) + u_3(t) \cdot \cos(2\tau) \\ U_\beta(t) &= u_2(t) \cdot \text{sen}(\tau) + u_3(t) \cdot \text{sen}(2\tau) \end{aligned} \quad (3.12)$$

Particularizando para el sistema trifásico ($\tau = 120^\circ$), las componentes real e imaginaria de \bar{U} son:

$$\begin{aligned} U_\alpha(t) &= u_1(t) - \frac{1}{2} \cdot u_2(t) - \frac{1}{2} \cdot u_3(t) \\ U_\beta(t) &= \frac{\sqrt{3}}{2} \cdot u_2(t) - \frac{\sqrt{3}}{2} \cdot u_3(t) \end{aligned} \quad (3.13)$$

Si tenemos en cuenta que el sistema de tensiones es equilibrado:

$$u_1(t) + u_2(t) + u_3(t) = 0 \quad (3.14)$$

las expresiones (3.13) pueden escribirse de la forma:

$$\begin{aligned} U_{\alpha}(t) &= \frac{3}{2} \cdot u_1(t) \\ U_{\beta}(t) &= \frac{\sqrt{3}}{2} \cdot (u_2(t) - u_3(t)) \end{aligned} \quad (3.15)$$

Si en las ecuaciones anteriores sustituimos $u_1(t)$, $u_2(t)$ y $u_3(t)$ por los valores dados en (3.7) y, teniendo en cuenta las relaciones trigonométricas, podemos expresar las componentes $U_{\alpha}(t)$ y $U_{\beta}(t)$ de la siguiente forma:

$$\begin{aligned} U_{\alpha}(t) &= \frac{3}{2} \cdot V_m \cdot \cos(\omega t) \\ U_{\beta}(t) &= \frac{3}{2} \cdot V_m \cdot \sin(\omega t) \end{aligned} \quad (3.16)$$

de donde es obvio deducir que el vector \mathbf{U} tiene por módulo $3/2 V_m$ y gira en función del tiempo con una frecuencia igual a la del sistema trifásico de origen, o lo que es lo mismo, la expresión general de \mathbf{U} es de la forma:

$$\bar{\mathbf{U}}(t) = \frac{3}{2} \cdot V_m \cdot e^{j\omega t} \quad (3.17)$$

La representación de estas componentes corresponde a la indicada en la figura 3-1. Con ello se ha efectuado una composición vectorial en el plano complejo de un sistema trifásico convencional, obteniéndose un único vector giratorio representativo de dicho sistema, es decir, con su misma frecuencia de pulsación eléctrica y de amplitud proporcional a los valores de cresta de las ondas senoidales que constituyen el sistema trifásico de partida.

Podemos decir que el vector resultante es una expresión matemática que tiene su propio significado físico: la acción conjunta de las magnitudes físicas, tensiones en este caso, asociadas a cada una de las fases del sistema, determina en su forma definitiva una única magnitud y una única dirección; esta magnitud es el resultado de la interacción del conjunto de las diferentes fases individuales.

Como veremos en próximos capítulos, se puede utilizar este vector para establecer un sistema de control en régimen dinámico del convertidor CC/CA conectado a la red.

El objetivo que se persigue con la aplicación del vector de Park en el control del convertidor CC/CA es disponer de las magnitudes de potencia activa P y reactiva Q de forma desacoplada para poder regularlas mediante dos bucles independientes. En este sistema la magnitud de entrada es el vector de corriente \mathbf{I} que circula a través de una carga conectada al convertidor, el cual se descompone también en dos coordenadas: una de ellas asociada a la generación de potencia activa, mientras que la otra interviene únicamente en la generación de potencia reactiva.

Posteriormente se verá la gran importancia que tiene la elección adecuada de los sistemas de referencia para la consecución del objetivo anteriormente planteado: desacoplo de magnitudes y regulación en bucles independientes, sistemas que se asocian habitualmente a la magnitud más importante del sistema a controlar.

3.2.2 SISTEMAS DE REFERENCIA. MATRICES DE TRANSFORMACIÓN

La expresión y posterior resolución de las ecuaciones que describen la dinámica de una planta varía en función del sistema de referencia que se elija. La elección del sistema de referencia se hará siempre con el objeto de facilitar el análisis y la resolución del problema planteado.

En el caso que estamos considerando decimos que el vector \mathbf{U} es un vector giratorio con la frecuencia ω del sistema trifásico al que representa. Esto es cierto respecto a unos ejes (α, β) que consideramos fijos en el plano complejo. Siempre es posible tomar un sistema de referencia (\mathbf{d}, \mathbf{q}) que gire con velocidad ω respecto de los ejes que consideramos fijos y, respecto a él el vector \mathbf{U} no se moverá, pasando a ser (α, β) unos ejes giratorios con velocidad $-\omega$.

Así pues, la base para establecer el sistema de ejes de referencia es clara: encontrar un vector representativo del sistema en estudio y tomar como referencia unos ejes tales que uno de ellos esté en la misma dirección que el vector y el otro sea ortogonal a éste, ambos girando con la misma velocidad que el vector representativo del sistema.

En teoría, y en la práctica, a partir de este vector equivalente monofásico será posible el análisis y resolución del problema en el plano bidimensional, siempre que la planta pueda ser reducida a su equivalente monofásico mediante la aplicación de la teoría de circuitos.

Para completar la validez de esta hipótesis resta comprobar por una parte la bidireccionalidad de las expresiones anteriores, es decir, resuelto el problema en el plano bidimensional debemos asegurar que podemos regresar al sistema trifásico de partida, y por la otra, se debe asegurar la compatibilidad de las magnitudes obtenidas en cualquier sistema de referencia que se emplee, lo cual permitirá, sin duda, la elección de unos ejes adecuados al problema que se plantee en cada caso.

Asegurar la característica de bidireccionalidad de esta transformación, así como las relaciones entre sistemas de referencia serán los objetivos de los próximos apartados de este capítulo.

3.2.2.1 TRANSFORMACIÓN DEL NÚMERO DE FASES

Ya hemos efectuado una primera transformación del número de fases del sistema en las ecuaciones (3.13), en las cuales de un sistema trifásico se pasa a un vector bidimensional, como es \mathbf{U} . Recordemos que las expresiones de esta transformación son:

$$U_{\alpha}(t) = u_1(t) - \frac{1}{2} \cdot (u_2(t) + u_3(t)) \quad (3.18)$$

$$U_{\beta}(t) = \frac{\sqrt{3}}{2} \cdot (u_2(t) - u_3(t)) \quad (3.19)$$

Es posible expresar estas ecuaciones en forma matricial en (3.20):

$$\begin{bmatrix} U_{\alpha}(t) \\ U_{\beta}(t) \\ 0 \end{bmatrix} = \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ 1 & 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} u_1(t) \\ u_2(t) \\ u_3(t) \end{bmatrix} \quad (3.20)$$

La transformación antes expuesta asegura el paso de un sistema trifásico de tensiones a un vector del plano complejo, cuyas componentes real e imaginaria están expresadas en unos ejes fijos (α, β) por la relación matricial anterior.

Para obtener la transformación inversa, es decir, el paso de un vector del plano complejo a un sistema trifásico, será necesario manipular las ecuaciones anteriores junto con (3.15). A partir de ellas es inmediato que:

$$u_1(t) = \frac{2}{3} \cdot U_{\alpha}(t) \quad (3.21)$$

$$u_1(t) = -(u_2(t) + u_3(t)) \quad (3.22)$$

se obtiene la expresión:

$$u_2(t) = -u_3(t) - \frac{2}{3} \cdot U_{\alpha}(t) \quad (3.23)$$

Al sustituir esta última ecuación en (3.19), que nos permite obtener $U_{\beta}(t)$ obtenemos la expresión para la tensión $u_3(t)$:

$$u_3(t) = -\frac{1}{3} \cdot U_{\alpha}(t) - \frac{1}{\sqrt{3}} \cdot U_{\beta}(t) \quad (3.24)$$

que sustituida en (3.23) nos permite obtener la expresión de la tensión $u_2(t)$ en función de las coordenadas real e imaginaria de \mathbf{U} :

$$u_2(t) = -\frac{1}{3} \cdot U_{\alpha}(t) + \frac{1}{\sqrt{3}} \cdot U_{\beta}(t) \quad (3.25)$$

Las ecuaciones anteriores pueden expresarse en forma matricial:

$$\begin{bmatrix} u_1(t) \\ u_2(t) \\ u_3(t) \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & 0 \\ -\frac{1}{3} & \frac{\sqrt{3}}{3} \\ -\frac{1}{3} & -\frac{\sqrt{3}}{3} \end{bmatrix} \cdot \begin{bmatrix} U_\alpha(t) \\ U_\beta(t) \end{bmatrix} \quad (3.26)$$

De esta forma aseguramos la resolución del problema de transformación del número de fases y la bidireccionalidad existente entre un sistema trifásico equilibrado y un vector del plano complejo.

3.2.2.2 TRANSFORMACIÓN DE COORDENADAS

El problema que abordaremos en este apartado es el de la representación de $\mathbf{U}(t)$ en diferentes sistemas de referencia. Anteriormente se comentó la posibilidad de escoger un sistema de ejes que facilite el estudio del problema planteado. En el caso que tratamos, un sistema trifásico representado por un vector del plano complejo giratorio con velocidad w , sería conveniente tomar como referencia un sistema de ejes móviles con esa misma velocidad. En esa situación las coordenadas del vector $\mathbf{U}(t)$ con respecto al sistema de ejes móviles serán constantes, lo cual facilita, sin duda, los algoritmos de control de la planta.

Para lograr este objetivo debemos encontrar las ecuaciones algebraicas de paso entre el sistema de referencia fijo (α, β) , en el que ya conocemos las coordenadas $U_\alpha(t)$ y $U_\beta(t)$ y un sistema de ejes móviles (d, q) de velocidad w .

El proceso se ilustra en la figura 3-3 donde representamos por $\theta(t)$ el ángulo que en cada instante de tiempo forman ambos sistemas.

En la figura se denota por δ el ángulo que forma el vector giratorio $\mathbf{U}(t)$ con los ejes (d, q) , que será constante por girar ambos con la misma velocidad.

Vamos ahora a buscar las expresiones de las coordenadas del vector $\mathbf{U}(t)$ en el nuevo sistema de ejes $(U_d(t), U_q(t))$, en función de las obtenidas en los ejes fijos (α, β) .

Llamamos $\bar{\alpha}$ y $\bar{\beta}$ a los vectores unitarios directores de los ejes (α, β) y \bar{d} y \bar{q} a sus homónimos del sistema de referencia giratorio. A partir de la figura 3-3 podemos establecer las ecuaciones de paso entre ambos sistemas de vectores unitarios, las cuales expresamos por:

$$\begin{aligned} \bar{\alpha} &= \bar{d} \cdot \cos \theta(t) - \bar{q} \cdot \sin \theta(t) \\ \bar{\beta} &= \bar{d} \cdot \sin \theta(t) + \bar{q} \cdot \cos \theta(t) \end{aligned} \quad (3.27)$$

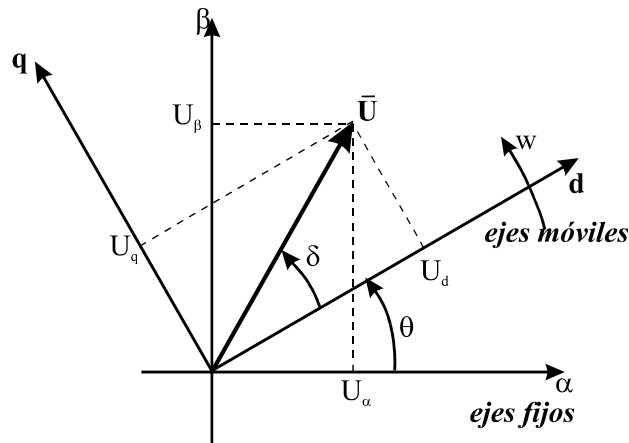


Figura 3-3 Vector U. Representación en los ejes fijos (α, β), y en los móviles (d, q).

Por otra parte el vector $\mathbf{U}(t)$ es el mismo en los dos sistemas, por lo que:

$$\bar{U}(t) = U_\alpha(t) \cdot \bar{\alpha} + U_\beta(t) \cdot \bar{\beta} = U_d(t) \cdot \bar{d} + U_q(t) \cdot \bar{q} \quad (3.28)$$

Sustituyendo (3.27) en (3.28), se obtiene:

$$\bar{U}(t) = U_\alpha(t) \cdot (\bar{d} \cdot \cos \theta(t) - \bar{q} \cdot \sin \theta(t)) + U_\beta(t) \cdot (\bar{d} \cdot \sin \theta(t) + \bar{q} \cdot \cos \theta(t)) \quad (3.29)$$

Agrupando términos en d y q e identificando con (3.28) se obtienen las expresiones de $U_d(t)$ y $U_q(t)$ en función de $U_\alpha(t)$ y $U_\beta(t)$, que permiten hallar las coordenadas en el nuevo sistema de referencia:

$$\begin{aligned} U_d(t) &= U_\alpha(t) \cdot \cos \theta(t) + U_\beta(t) \cdot \sin \theta(t) \\ U_q(t) &= -U_\alpha(t) \cdot \sin \theta(t) + U_\beta(t) \cdot \cos \theta(t) \end{aligned} \quad (3.30)$$

Esta transformación de coordenadas puede expresarse igualmente en forma matricial mediante su matriz ortonormal de paso:

$$\begin{bmatrix} U_d(t) \\ U_q(t) \end{bmatrix} = \begin{bmatrix} \cos \theta(t) & \sin \theta(t) \\ -\sin \theta(t) & \cos \theta(t) \end{bmatrix} \cdot \begin{bmatrix} U_\alpha(t) \\ U_\beta(t) \end{bmatrix} \quad (3.31)$$

La representación de estas componentes corresponde a la indicada en la figura 3-1.

La resolución del problema inverso, es decir, conocidas las coordenadas en el sistema de ejes móviles (d, q) obtener las componentes en el sistema fijo (α, β), es inmediato, puesto que se reduce a invertir la matriz de paso de la transformación, la cual es cuadrada y ortonormal, determinante unidad. Por ello se obtiene:

$$\begin{bmatrix} U_\alpha(t) \\ U_\beta(t) \end{bmatrix} = \begin{bmatrix} \cos \theta(t) & -\sin \theta(t) \\ \sin \theta(t) & \cos \theta(t) \end{bmatrix} \cdot \begin{bmatrix} U_d(t) \\ U_q(t) \end{bmatrix} \quad (3.32)$$

3.2.2.3 MATRICES DE TRANSFORMACIÓN

Las ecuaciones (3.20), (3.26), (3.31), y (3.32) constituyen las Matrices de Transformación para el sistema trifásico alterno equilibrado representado por (3.7).

En general, dado cualquier sistema trifásico equilibrado ($x_1+x_2+x_3=0 \Rightarrow$ dos grados de libertad), cuyas magnitudes puedan definirse por el vector $[x_1 \ x_2 \ x_3]$, éste puede representarse en el plano complejo como otro vector giratorio \mathbf{X} que resulta de proyectar en todo instante de tiempo t las magnitudes de cada una de las fases en tres ejes fijos $\mathbf{a}, \mathbf{b}, \mathbf{c}$, rotados $0, 120^\circ$ y 240° respecto a una referencia. Dicho vector puede representarse también por sus componentes real e imaginaria o ejes fijos (α, β) , o en unos ejes móviles (\mathbf{d}, \mathbf{q}) con velocidad angular igual a la frecuencia angular ω del sistema trifásico equilibrado de origen:

1.- Tomando como referencia la primera fase del sistema trifásico equilibrado:

$$\bar{\mathbf{X}} = x_1 + x_2 \cdot e^{j120^\circ} + x_3 \cdot e^{j240^\circ} \quad (3.33)$$

Operando algebraicamente obtenemos las matrices de transformación que son las siguientes.

La transformación directa:

$$\begin{bmatrix} X_\alpha \\ X_\beta \\ 0 \end{bmatrix} = \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \\ 1 & 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} \quad (3.34)$$

$$\begin{bmatrix} X_d \\ X_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \text{sen } \theta \\ -\text{sen } \theta & \cos \theta \end{bmatrix} \cdot \begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} \quad (3.35)$$

La transformación inversa:

$$\begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} = \begin{bmatrix} \cos \theta & -\text{sen } \theta \\ \text{sen } \theta & \cos \theta \end{bmatrix} \cdot \begin{bmatrix} X_d \\ X_q \end{bmatrix} \quad (3.36)$$

$$\begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} = \begin{bmatrix} \frac{2}{3} & 0 \\ -\frac{1}{3} & \frac{\sqrt{3}}{3} \\ -\frac{1}{3} & -\frac{\sqrt{3}}{3} \end{bmatrix} \cdot \begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} \quad (3.37)$$

2.- Tomando como referencia la primera fase del sistema trifásico equilibrado rotada 30°:

$$\overline{X}_1 = x_1 \cdot e^{j30^\circ} + x_2 \cdot e^{j150^\circ} + x_3 \cdot e^{j270^\circ} \quad (3.38)$$

La transformación directa:

$$\begin{bmatrix} X_\alpha \\ X_\beta \\ 0 \end{bmatrix} = \begin{bmatrix} \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} & 0 \\ \frac{1}{2} & \frac{1}{2} & -1 \\ 1 & 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} \quad (3.39)$$

$$\begin{bmatrix} X_d \\ X_q \end{bmatrix} = \begin{bmatrix} \cos \theta & \text{sen } \theta \\ -\text{sen } \theta & \cos \theta \end{bmatrix} \cdot \begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} \quad (3.40)$$

La transformación inversa:

$$\begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} = \begin{bmatrix} \cos \theta & -\text{sen } \theta \\ \text{sen } \theta & \cos \theta \end{bmatrix} \cdot \begin{bmatrix} X_d \\ X_q \end{bmatrix} \quad (3.41)$$

$$\begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} = \begin{bmatrix} \frac{\sqrt{3}}{3} & \frac{1}{3} \\ -\frac{\sqrt{3}}{3} & \frac{1}{3} \\ 0 & -\frac{2}{3} \end{bmatrix} \cdot \begin{bmatrix} X_\alpha \\ X_\beta \end{bmatrix} \quad (3.42)$$

Si $\overline{X} = \overline{X}_1$ podemos sustituir (3.34) en (3.42), operando:

$$\begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix}_{30^\circ} = \begin{bmatrix} \frac{\sqrt{3}}{3} & 0 & -\frac{\sqrt{3}}{3} \\ -\frac{\sqrt{3}}{3} & \frac{\sqrt{3}}{3} & 0 \\ 0 & -\frac{\sqrt{3}}{3} & \frac{\sqrt{3}}{3} \end{bmatrix} \cdot \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} \quad (3.43)$$

3.- Tomando como referencia la primera fase del sistema trifásico equilibrado, rotada -30° y operando de manera similar:

$$\begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix}_{-30^\circ} = \begin{bmatrix} \frac{\sqrt{3}}{3} & -\frac{\sqrt{3}}{3} & 0 \\ 0 & \frac{\sqrt{3}}{3} & -\frac{\sqrt{3}}{3} \\ -\frac{\sqrt{3}}{3} & 0 & \frac{\sqrt{3}}{3} \end{bmatrix} \cdot \begin{bmatrix} x_1 \\ x_2 \\ x_3 \end{bmatrix} \quad (3.44)$$

Las ecuaciones (3.43) y (3.44) serán muy útiles si se desean rotar las proyecciones del vector $[x_1 \ x_2 \ x_3]$ en los ejes fijos $(\mathbf{a}, \mathbf{b}, \mathbf{c})$ a otros $(\mathbf{a}', \mathbf{b}', \mathbf{c}')$, cuando se analice, por ejemplo, el *Sliding* Vectorial en el capítulo 5.

Con todo lo visto hasta ahora hemos sentado las bases del método que emplearemos en nuestro estudio aplicado a diversas plantas [VAL95]. Dicho método puede resumirse en los siguientes puntos:

- Reducir el sistema trifásico a un vector del plano complejo giratorio y representativo de dicho sistema tal y como se muestra en (3.33) y (3.38) según la referencia escogida (ver figura 3-2).
- Referir dicho vector a un sistema de referencia que simplifique las ecuaciones, es decir, un sistema de referencia móvil que gire con la misma velocidad que el vector. Para ello se usan las transformaciones directa dadas por las ecuaciones (3.34)-(3.35) y (3.39)-(3.40) según la referencia escogida (ver figura 3-3).
- Resolver las ecuaciones de la planta en dicho sistema de referencia y diseñar los reguladores apropiados.
- Deshacer la transformación de coordenadas.
- Reconponer el sistema trifásico con los nuevos valores obtenidos.

Estos dos últimos tópicos se realizan con las transformaciones inversa dadas por las ecuaciones (3.36)-(3.37) y (3.41)-(3.42) según la referencia escogida.

Cada una de estas transformaciones es preciso realizarla en cada instante de tiempo t . Este método es de fácil implementación en un sistema basado en un DSP para el que se determina un periodo de muestreo T en función de un compromiso entre el deterioro de la calidad del control que puede producir un valor alto de T y la potencia de cálculo necesaria para ejecutar el algoritmo de control con valores pequeños.

3.3 CONCLUSIONES

En este capítulo se ha realizado una interpretación del vector de Park aplicado a sistemas trifásicos equilibrados, mostrándose las matrices de transformación para cada uno de los sistemas de referencia. Esto permite el análisis vectorial de estos sistemas, sin tener que

acudir al análisis individual de las fases. Las transformaciones directa e inversa analizadas permiten la bidireccionalidad del análisis en cualquier caso, es decir, se puede pasar de un sistema trifásico equilibrado de partida al plano complejo, y viceversa, lo que asegura la generación, por ejemplo, de referencias senoidales para cada fase a partir de referencias continuas, tal y como se detallará posteriormente.

Capítulo 4

ANÁLISIS DE OBSERVADORES DE ESTADO DE LA RED ELÉCTRICA

4.1 INTRODUCCIÓN

El vector de Park permite la utilización de bucles de regulación con respuesta optimizada. No obstante, el control de magnitudes en cadena cerrada presupone su medición de forma precisa y a menudo no están disponibles en forma directa en la planta a controlar. Es preciso, por tanto, realizar la estimación de diversos parámetros mediante observadores de estado, que deben tener la suficiente precisión y velocidad de respuesta para permitir un sistema de regulación globalmente optimizado.

Podemos definir a los observadores de estado como modelos matemáticos del sistema a controlar, que permiten la medida indirecta de determinadas magnitudes internas, a partir de magnitudes externas (que son fáciles de obtener mediante la colocación de sensores en el sistema) empleando las ecuaciones físicas, estáticas y dinámicas de la planta objeto de estudio. Se pueden utilizar diversos observadores de estado de acuerdo con las magnitudes a controlar en cada aplicación: control de tensión, medida de la frecuencia generada, control de las potencias activa y reactiva para funcionamiento en paralelo con la red, etc.

Una característica importante de los observadores de estado es que deben implementar en su algoritmo unas ecuaciones que reflejen del modo más exacto posible el funcionamiento de la planta que se desea controlar. Estas ecuaciones deben utilizar aquellas señales de la planta a controlar que sean fácilmente medibles mediante captadores exteriores.

Un observador de estado debe ser capaz de calcular de una manera fiable aquellas magnitudes internas que sean necesarias para la realimentación de los reguladores del sistema de control, siendo estas medidas en lo posible insensibles a las variaciones internas de los parámetros de la planta con las condiciones de funcionamiento. Si un parámetro de la planta es variable en el tiempo, existen dos posibilidades a la hora de diseñar el algoritmo del observador de estado de la planta: que el proceso de cálculo no utilice dicho parámetro o que esté dotado de un mecanismo de estimación de los cambios y autoajuste del mismo, aumentando la complejidad del algoritmo.

Otro aspecto muy importante a tener en cuenta es la facilidad en su implementación física, tanto en el aspecto de adquisición de señales externas como en términos de tiempo de cálculo.

En este capítulo se aplicará el vector de Park a los observadores de estado de la red eléctrica eligiendo adecuadamente el sistema de ejes de referencia, de manera que podamos

“observar” la amplitud y fase del vector tensión de red U , así como también las potencias activa P y reactiva Q que le entregamos.

Uno de los objetivos a lograr en esta Tesis Doctoral es el control de la amplitud y fase de las corrientes trifásicas inyectadas a la red. Para ello es necesario conocer el valor instantáneo de la fase del vector tensión de red para lograr el sincronismo, así como también los valores instantáneos de las potencias activa y reactiva para poder regularlas en ejes independientes. Esto último posibilitará obtener en todo momento un factor de potencia unitario si así se desea [VAL95]. Otro de los objetivos es lograr que las corrientes trifásicas inyectadas a la red presenten un contenido armónico bajo para mejorar la calidad de la forma de onda de dichas corrientes y evitar, además, que se degrade el factor de potencia.

Debe destacarse que la simulación funcional de la planta será quien nos brinde en cada instante de tiempo las magnitudes externas necesarias para la “observación” de las magnitudes internas deseadas y, de ese modo, tener un comportamiento más o menos aproximado de lo que sucederá en la realidad.

4.2 OBSERVADORES DE ESTADO DE LA RED ELÉCTRICA

La figura 4-1 muestra el esquema en bloques del observador de estado de la red eléctrica. Las señales de entrada serán las tensiones trifásicas de red o las corrientes trifásicas a través de un filtro RC (u_{si} , i_{si}), equilibradas, y las corrientes trifásicas de referencia generadas (I^*_d e I^*_q); las señales de salida serán la amplitud, frecuencia, y fase observadas del vector tensión de red U (U_{obs} , W_{obs} , θ_{obs} respectivamente), así como las potencias activa y reactiva observadas (P_{obs} y Q_{obs}) de cara al control posterior en ejes desacoplados.

Las tensiones trifásicas de red o las corrientes trifásicas por un filtro RC se transforman al espacio de Park y el observador de estado permite el sincronismo en frecuencia y fase de las corrientes de referencia trifásicas generadas. El seguimiento de trayectoria se realiza con la técnica de deslizamiento (*sliding*) (capítulo 5) posibilitando que las corrientes de salida (i_1 , i_2 , i_3) sean senoidales.

Las tensiones equilibradas de la red eléctrica presentarán los armónicos de orden bajo (5° , 7° , 11° , 13° , 17° , ...), no estando presentes los múltiplos de tres por formar sistemas homopolares, ni los pares por ser las cúpulas de las ondas simétricas producto de su propia generación. En cambio, al transformar estas magnitudes al espacio de Park sólo existirán armónicos múltiplos de seis debido a que los armónicos 5° , 11° , 17° , etc., forman sistemas inversos y con el giro a la frecuencia del fundamental se convierten en 6° , 12° , 18° , etc.; y los armónicos 7° , 13° , 19° , etc., forman sistemas directos y con el giro se convierten, también, en los armónicos antes mencionados; el armónico fundamental se convierte en magnitud continua [PAB92].

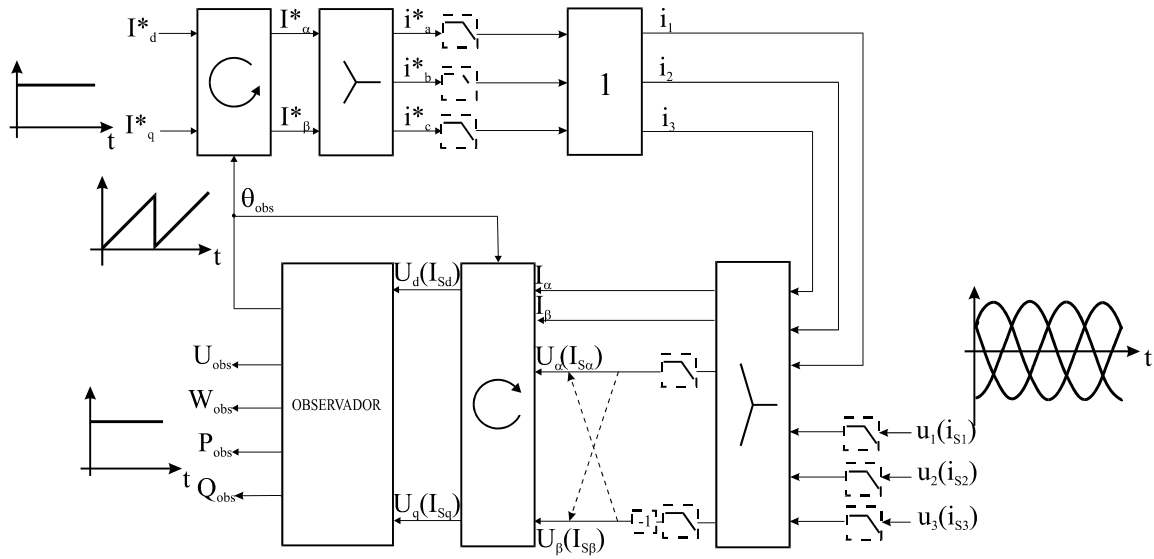


Figura 4-1 Observador de estado de la red eléctrica. Esquema en bloques.

En la figura 4-1 se representa con línea discontinua la colocación de filtros paso bajo que se emplean para atenuar los armónicos presentes en la red eléctrica. Estos filtros podrán ser de primer y segundo orden, analógicos o digitales; el cambio de ejes fijos señalado se hará cuando se utilice un filtro paso bajo de segundo orden a las tensiones trifásicas de red.

4.2.1 OBSERVADOR DE ESTADO DE POTENCIAS

Considerando un sistema trifásico equilibrado de tensiones, según (3.7), que es cargado por una impedancia trifásica equilibrada, tenemos que las corrientes trifásicas resultantes estarán retrasadas un ángulo φ respecto a las tensiones. Los vectores en el espacio de Park correspondientes al sistema trifásico de tensiones y corrientes serán los siguientes:

$$\begin{aligned} \bar{U} &= \frac{3}{2} \cdot U_m \cdot e^{j\omega t} \\ \bar{I} &= \frac{3}{2} \cdot I_m \cdot e^{j(\omega t - \varphi)} \end{aligned} \tag{4.1}$$

los cuales se pueden expresar en función de los valores eficaces, como es más habitual, en lugar de los valores máximos:

$$\begin{aligned} \bar{U} &= \frac{3}{2} \cdot \sqrt{2} \cdot U \cdot e^{j\omega t} \\ \bar{I} &= \frac{3}{2} \cdot \sqrt{2} \cdot I \cdot e^{j(\omega t - \varphi)} \end{aligned} \tag{4.2}$$

La potencia aparente S en un sistema trifásico equilibrado es la suma de las potencias aparentes de cada fase. Esto también es cierto para las potencias activa P y reactiva Q . Así:

$$S = S_1 + S_2 + S_3 \quad (4.3)$$

Si el sistema es perfectamente equilibrado:

$$S = |3 \cdot U_f \cdot I_f^*| = |U_{ff} \cdot I_{ff}^*| \quad (4.4)$$

donde:

I_f^* e I_{ff}^* son los valores conjugados de las corrientes por fase y fase-fase, respectivamente.

Vectorialmente:

$$\bar{S} = k \cdot \bar{U} \cdot \bar{I}^* \quad (4.5)$$

Sustituyendo (4.2) en (4.5):

$$\bar{S} = \frac{9}{2} \cdot k \cdot U \cdot I \cdot e^{j\phi} \quad (4.6)$$

Tomando sólo el valor absoluto de (4.6) e igualándolo a (4.4) tenemos dos posibilidades de acuerdo a esta última:

- $k = 2/3$: cuando se analizan las magnitudes tensión y corriente por fase.
- $k = 2/9$: cuando se analizan las magnitudes tensión y corriente fase-fase.

Expresando (4.5) en sus componentes de ejes fijos α , β , así como en los ejes móviles d, q , y sabiendo que $\bar{S} = P + jQ$ tenemos:

$$\begin{aligned} P &= k \cdot (U_\alpha \cdot I_\alpha + U_\beta \cdot I_\beta) \\ Q &= k \cdot (U_\beta \cdot I_\alpha - U_\alpha \cdot I_\beta) \end{aligned} \quad (4.7)$$

$$\begin{aligned} P &= k \cdot (U_d \cdot I_d + U_q \cdot I_q) \\ Q &= k \cdot (U_q \cdot I_d - U_d \cdot I_q) \end{aligned} \quad (4.8)$$

En (4.8) se observa que si hacemos coincidir a la tensión de red U con el eje d ($U_q=0$) el control de corriente para la conexión a red se podrá efectuar en ejes desacoplados para las potencias activa P y reactiva Q , como se dijo al inicio de este apartado:

- **eje d** : para el control de la potencia activa P .
- **eje q** : para el control de la potencia reactiva Q .

4.2.2 OBSERVADORES DE ESTADO DE LA AMPLITUD, FRECUENCIA Y FASE DEL VECTOR TENSIÓN DE RED

El observador de estado de la amplitud, frecuencia y fase del vector tensión de red debe atenuar las componentes armónicas que éste presente, con vistas a generar corrientes de referencia trifásicas con la componente armónica del fundamental de salida. Esto podrá lograrse empleando diversos tipos de filtros. Sin embargo, el empleo de filtros presupone la introducción de demoras en las corrientes de referencia generadas, lo que conllevará a la disminución del factor de potencia.

El comportamiento de los distintos observadores de estado se evaluará, tanto cualitativa como cuantitativamente, analizando la función de transferencia de la amplitud observada del vector tensión de red¹ respecto a un vector tensión de entrada con modulación de amplitud, el análisis armónico de la tensión y frecuencia observadas, el índice de distorsión armónica total (THD), así como el factor de potencia (FP).

La función de transferencia de tensión nos dará una idea de la demora que introducirá el observador estudiado al vector tensión de red y, para su trazado, se hará una aproximación lineal. Las señales de entrada serán tensiones trifásicas equilibradas moduladas en amplitud, de manera que se observe la señal moduladora barrida en frecuencia (ver figura 4-2).

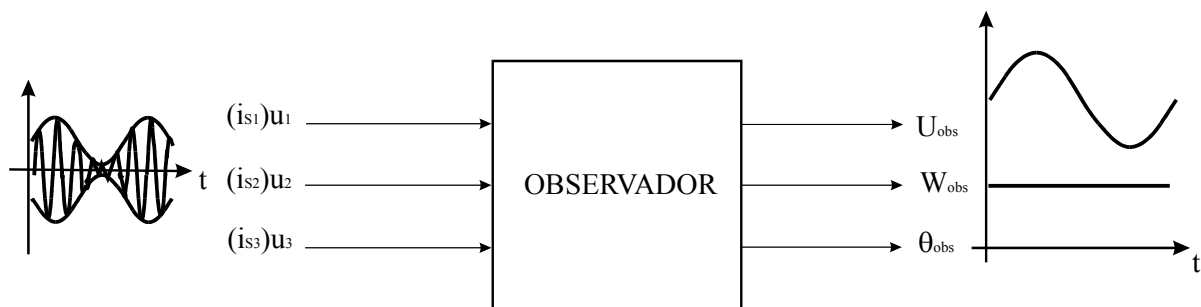


Figura 4-2 Esquema para la determinación de la función de transferencia de tensión.

El análisis armónico de la tensión y frecuencia observadas dará idea de la ganancia que ofrece el observador analizado a los distintos armónicos presentes en las tensiones de red, lo que nos aclarará sobre la calidad de las corrientes de referencia que se generarán posteriormente. Ésta se podrá analizar también por medio del THD.

De este modo, el “mejor” observador de estado será aquel que provoque, por un lado, que las corrientes que se inyectan hacia la red tengan el menor contenido armónico (THD) y, por el otro, que el factor de potencia FP sea máximo.

Los observadores que mostraremos en los dos apartados siguientes nos van a permitir conocer los valores instantáneos de la tensión y el ángulo de fase del vector tensión de red U . El primero ha sido desarrollado y ampliamente utilizado en el Departamento de Tecnología Electrónica D.T.E de la Universidad de Valladolid [VAL95], [DOM96] y utiliza para ello en cada fase un filtro RC en paralelo con la tensión de red, observando ésta a partir de la

¹ En lo que sigue a la amplitud observada del vector tensión de red U se le denominará tensión observada

medición de las corrientes en cada una de las fases; el segundo es un observador vectorial medidor ya que “observa” directamente dichos parámetros, y constituye una novedad de esta Tesis Doctoral.

4.2.2.1 OBSERVADOR CON FILTRO RC

El circuito eléctrico monofásico equivalente de este observador se muestra en la figura 4-3 .

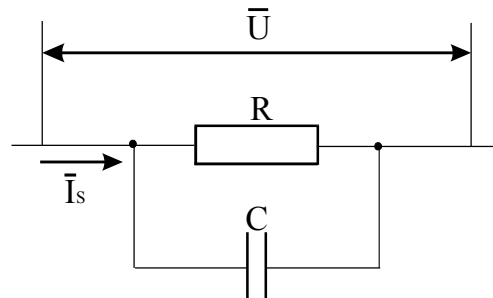


Figura 4-3 Observador de estado con filtro RC. Circuito eléctrico monofásico.

La ecuación de nudo puede escribirse en la forma:

$$\bar{I}_s = \frac{1}{R} \cdot \bar{U} + C \cdot \frac{d\bar{U}}{dt} \quad (4.9)$$

Haciendo coincidir \mathbf{U} con el eje d , obtendremos:

$$\text{Componente } d: I_{sd} = \frac{1}{R} \cdot U_d + C \cdot \frac{dU_d}{dt} \quad (4.10)$$

$$\text{Componente } q: I_{sq} = \omega \cdot C \cdot U_d$$

En la figura 4-4 se muestra el procedimiento para obtener los valores de tensión, frecuencia y fase del vector tensión de red, a partir únicamente de las corrientes en el filtro. Nótese como el filtro RC actúa sobre la componente I_d , que es una magnitud de corriente continua, por lo que no introduce demora alguna sobre ella.

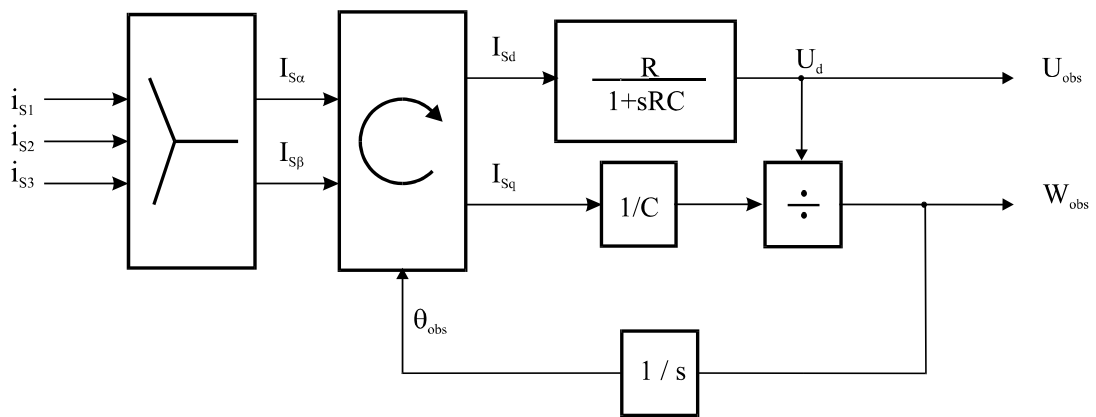


Figura 4-4 Observador de estado con filtro RC. Esquema en bloques.

Se mostrarán a continuación las simulaciones realizadas con una constante de tiempo en el filtro RC de 1 ms ($R = 1 \text{ k}\Omega$, $C = 1 \text{ }\mu\text{F}$) que origina a una frecuencia de corte $f_0 \approx 160 \text{ Hz}$ (aproximadamente igual al tercer armónico):

En la figura 4-5 se muestra la función de transferencia de tensión observándose una pendiente de -20 dB/dec y un desfase de $-17,4^\circ$ aproximadamente a la frecuencia del fundamental, propios del filtro RC de primer orden que se emplea, lo que trae como consecuencia una degradación en la respuesta transitoria de dicho observador. No obstante, el factor de potencia de cara a la red no se afecta ya que la frecuencia del fundamental se transforma en componente continua producto de la aplicación del vector de Park y no es afectada por dicho filtro.

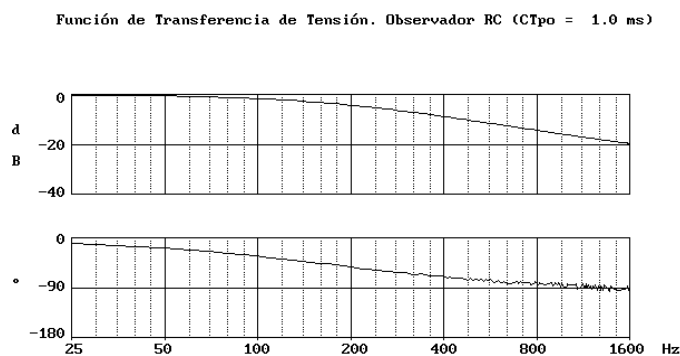


Figura 4-5 Función de transferencia de tensión.

La figura 4-6 (a), (b) y (c) muestra la tensión de red en trazo a puntos a observar por la fase 1 con un 10 % del 5° armónico, así como también la tensión observada² (desfasada con respecto a la tensión de red), la fase observada y el espectro armónico de la tensión observada, respectivamente. Este último muestra como el 10 % del 5° armónico presente en la red se transforma en el 6° al aplicar el vector de Park con una amplitud del 4,34 %, con lo cual se ha logrado una atenuación de la distorsión de tensión de $-7,2 \text{ dB}$ aproximadamente que

² Multiplicada por 2/3 para que se aprecie su coincidencia con la cresta de la tensión a observar por la fase 1

permitirá, además, una reducción de la distorsión armónica de las corrientes trifásicas de referencia a generar. Obsérvese el régimen transitorio producto de la constante de tiempo del filtro RC.

La figura 4-7 (a) y (b) muestra la frecuencia observada y su espectro armónico, respectivamente. En este caso se aprecia, por una parte, como se amplifica el espectro armónico de la frecuencia observada hasta un 15 % del 6° armónico aproximadamente y, por otro lado, aparece una distorsión adicional en el armónico 12° de un 0,6 % aproximadamente, debido a la no linealidad del observador de estado utilizado. Así se tiene un $THD_{Fobs} = 15,78\%$ lo que significa que se ha acentuado la distorsión armónica de la frecuencia observada en 3,9 db aproximadamente. Obsérvese nuevamente la degradación de la respuesta transitoria.

Las figuras 4-8 (a) y (b) muestra los análisis temporales y armónicos, respectivamente, de la intensidad de la corriente que se entregaría a la red en la fase 1 empleando los valores suministrados por el observador, estando presente nuevamente un 10 % del 5° armónico en las tensiones de red, así como dos fuentes de corriente constantes I_d^* e I_q^* en la entrada. En este caso la distorsión armónica total es $THD = 4,79\%$ (-6,4 db) con factor de potencia unitario.

La figura 4-9 muestra el comportamiento de las potencias activa y reactiva que se entregarían a la red ante un escalón de corriente en el eje q . En este caso se aprecia que dicho escalón no afecta la evolución de la potencia activa, lo que significa que se podrá efectuar un control de ambas magnitudes en los ejes d, q de forma desacoplada.

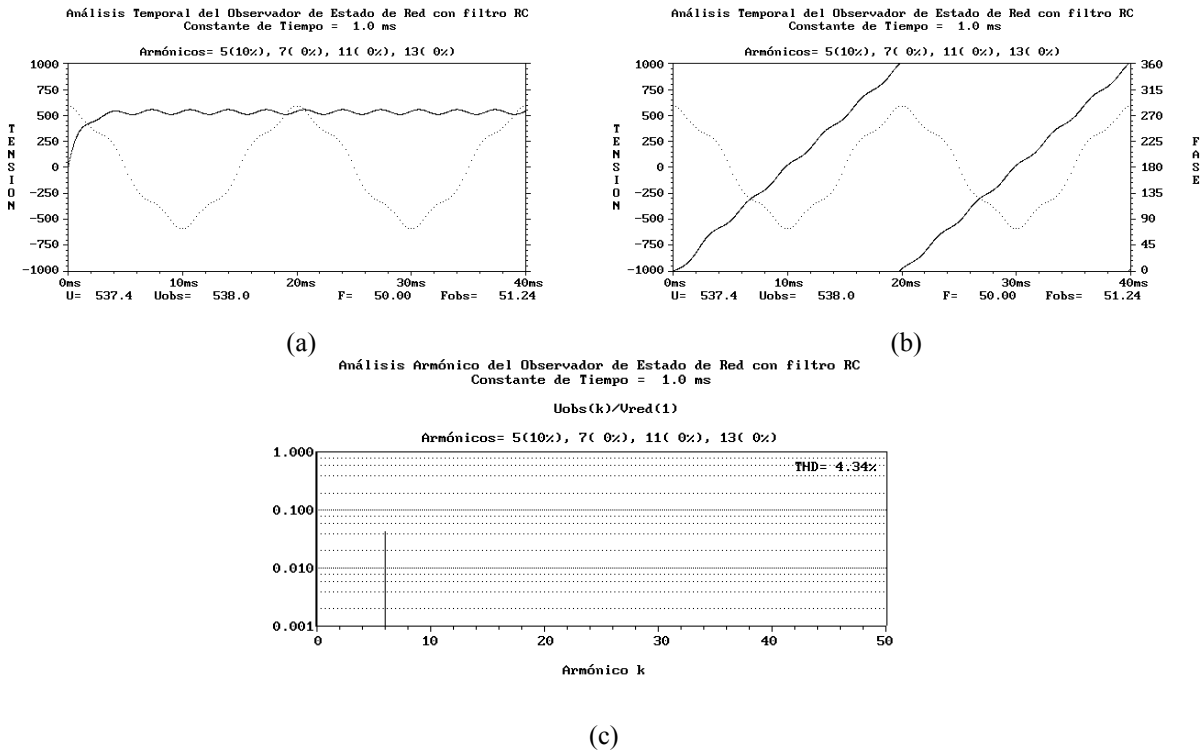


Figura 4-6 (a) Tensión observada.
(b) Fase observada.
(c) Análisis armónico.

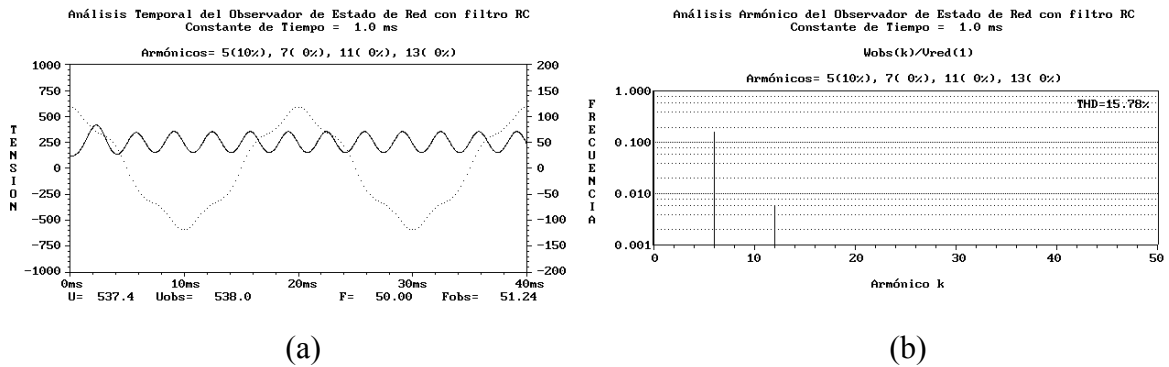


Figura 4-7 (a) Frecuencia observada.
(b) Análisis armónico.

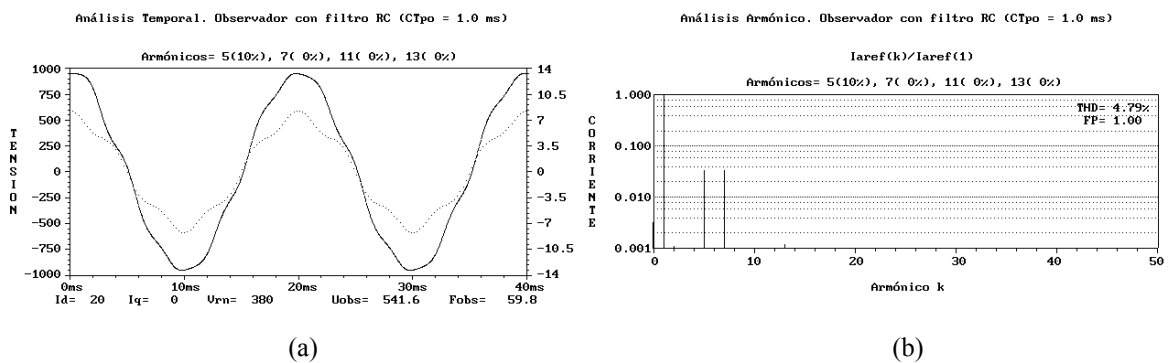


Figura 4-8 (a) Tensión (en línea de puntos) e intensidad de la corriente de referencia en la fase 1.
(b) Análisis armónico.

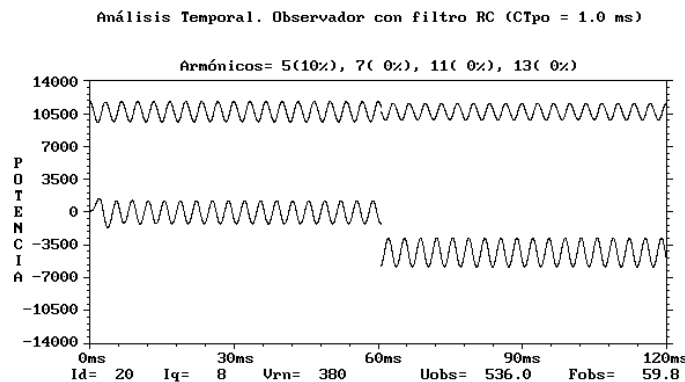


Figura 4-9 Potencias activa y reactiva entregada a la red ante un escalón de 8A en I_q^* .

4.2.2.2 OBSERVADOR VECTORIAL

Este observador no utiliza ninguna red eléctrica para “observar” la tensión de red U , sino que basándose en que no es más que un vector giratorio en el espacio transformado, determina periódicamente cuanto se aleja éste del eje d al que lo queremos alinear. La figura 4-10 muestra su análisis gráfico.

Las ecuaciones que rigen su comportamiento, según la figura 4-10 y para pequeñas variaciones de $d\theta$ (se utilizará un periodo de muestreo de $25 \mu\text{s}$ para el observador de estado), son:

$$U_{\text{obs}} = |U_d| \quad (4.11)$$

$$d\theta = \frac{U_q}{U_{\text{obs}}} \quad (4.12)$$

$$W_{\text{obs}} = \frac{d\theta}{dt} \quad (4.13)$$

$$\theta_{\text{obs}} = \int_0^T W_{\text{obs}} \cdot dt \quad (4.14)$$

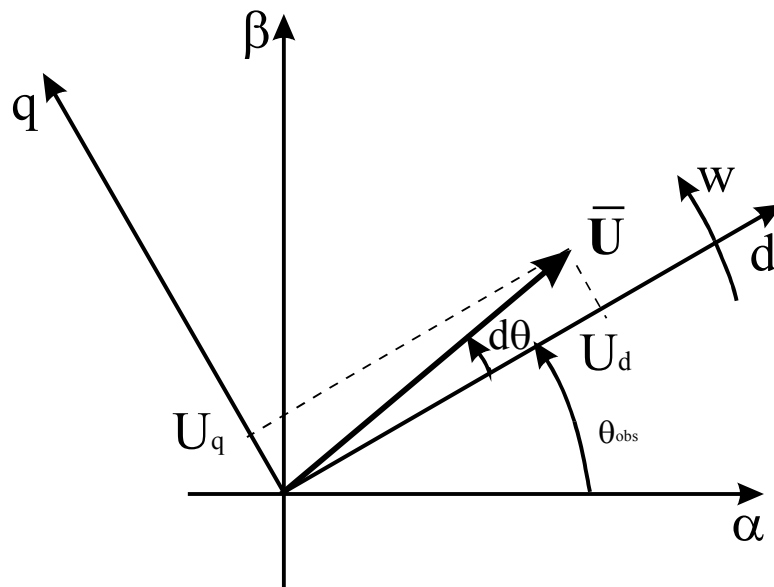


Figura 4-10 Observador vectorial. Análisis gráfico.

Es decir, dependiendo del error resultante, el eje d se acelerará o frenará automáticamente en su movimiento giratorio para seguir a la fase de U , de modo que la componente de la tensión de red en el eje q , U_q , tenderá a cero. La figura 4-11 muestra el esquema en bloques de este observador.

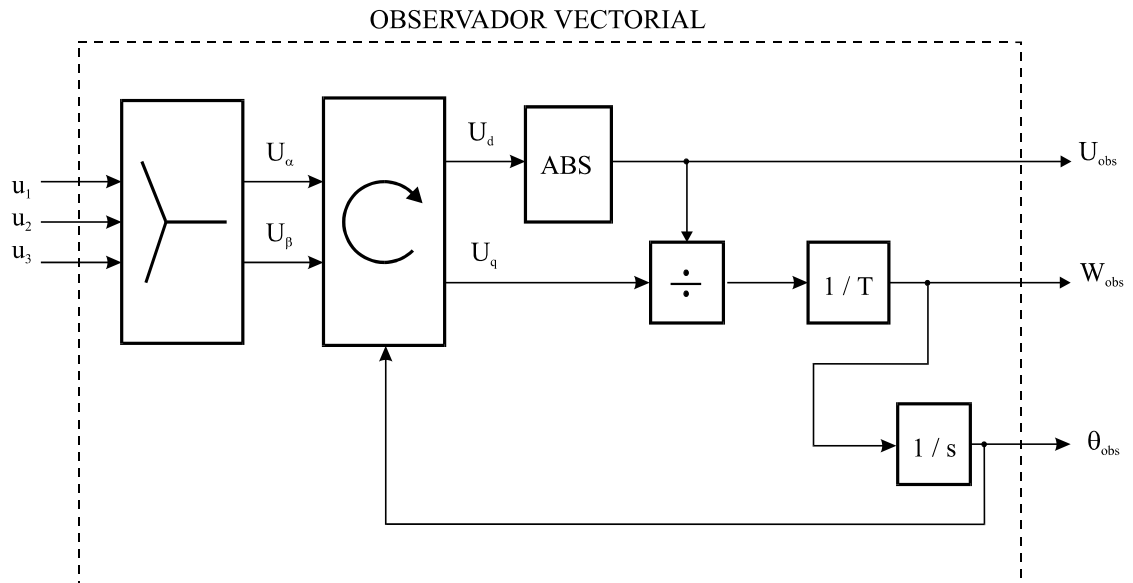


Figura 4-11 Observador vectorial. Esquema en bloques.

Se presentan a continuación las simulaciones con los mismos parámetros de entrada que en el caso del observador con filtro RC, y en lo que sigue se hará lo mismo para los distintos observadores analizados.

La figura 4-12 muestra la función de transferencia de tensión que se mantiene aproximadamente plana hasta los 1.600 Hz, por lo que la respuesta transitoria de este observador será prácticamente instantánea respecto a las frecuencias de interés, no introduciendo demora alguna en las referencias de corrientes generadas al no atenuar los armónicos de la red.

La figura 4-13 (a), (b), (c) muestra la tensión y fase observadas y el espectro armónico de la primera, respectivamente. Este último demuestra como el 10 % del 5º armónico presente en la red se transforma en el 10 % del 6º al aplicar el vector de Park, lo que significa que no ha habido atenuación alguna a la distorsión de la tensión de red (0 db). La no linealidad del observador se manifiesta por el armónico de orden 12º presente en la figura. En dicha figura apenas se observa respuesta transitoria para la escala empleada.

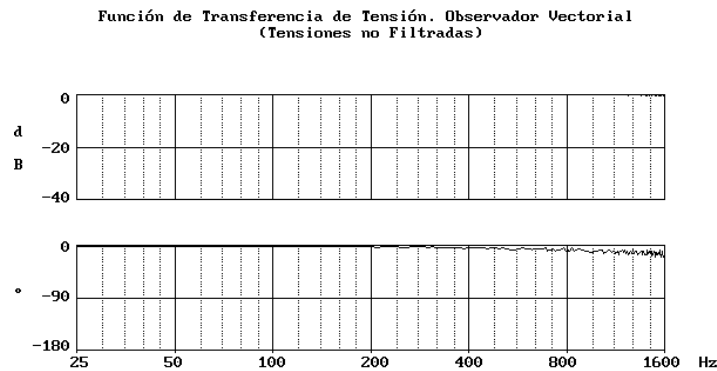


Figura 4-12 Función de transferencia de tensión del observador de estado vectorial.

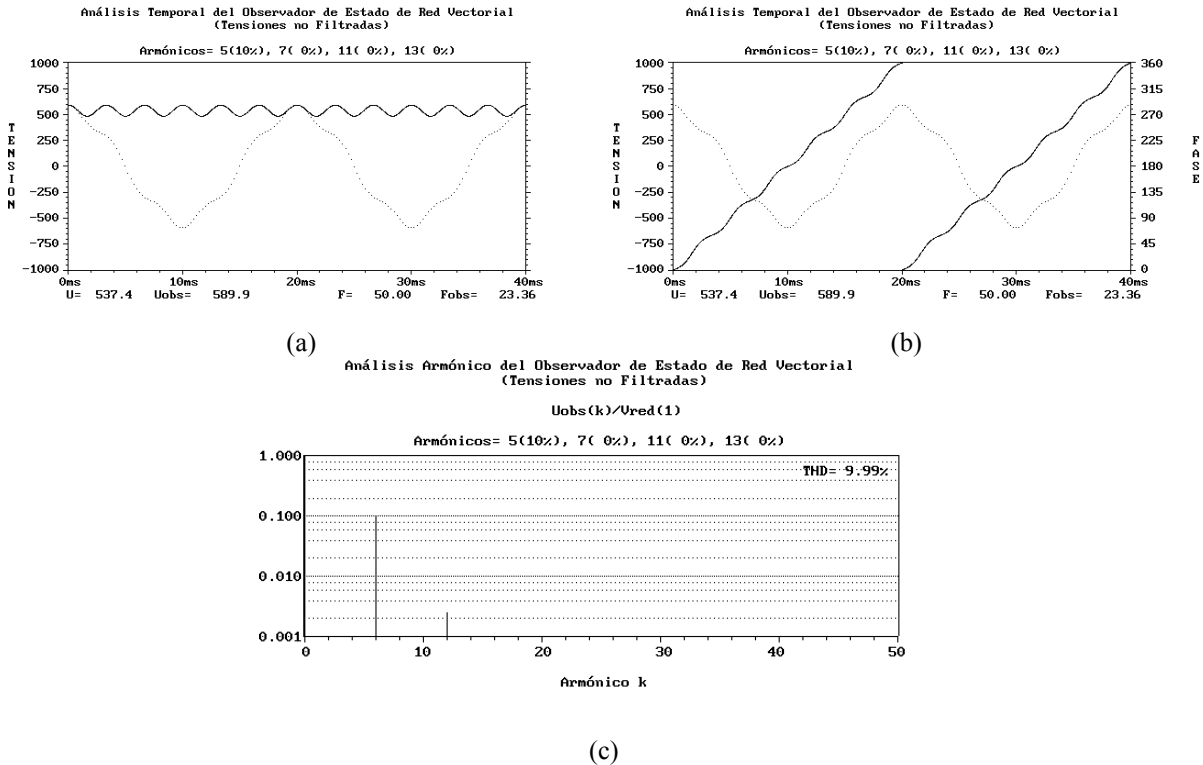


Figura 4-13 (a) Tensión observada.
 (b) Fase observada.
 (c) Análisis armónico.

La figura 4-14 (a) y (b) muestra la frecuencia observada y su espectro armónico, respectivamente. Nuevamente se observa como se amplifica el espectro armónico de la frecuencia observada hasta un 21 % del 6° armónico aproximadamente y, por la no linealidad del observador, aparece una distorsión adicional en el armónico 12° de un 2 % y en el 18° de un 0.2 % aproximadamente. De este modo, $THD_{Fobs} = 23,50 \%$ lo que significa una acentuación de la distorsión de 7,4 db. Apenas se observa respuesta transitoria.

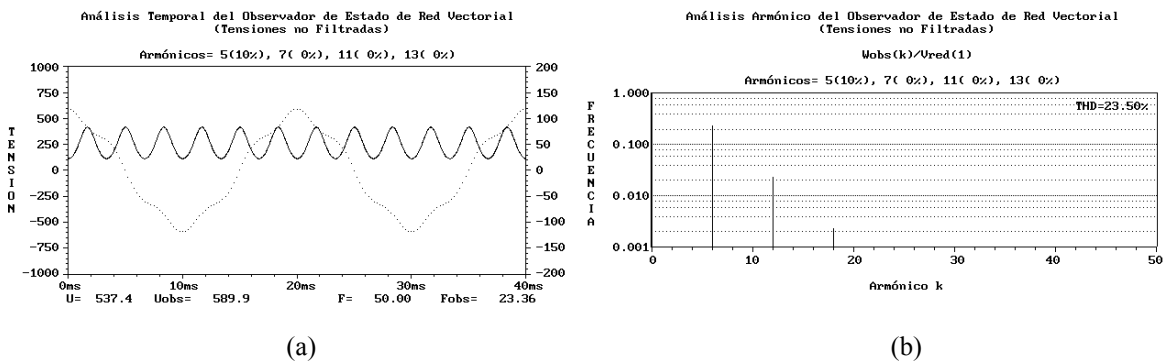


Figura 4-14 (a) Frecuencia observada.
 (b) Análisis armónico.

La figura 4-15 (a) y (b) muestra el análisis temporal y armónico de la intensidad de la corriente que se cedería a la red, respectivamente, presentando un $THD = 6,96 \%$ (-3,1db) con factor de potencia unitario.

La figura 4-16 muestra el comportamiento de las potencias activa y reactiva que se entregarían a la red ante un escalón de corriente en el eje q , observándose también un perfecto desacople de ambas magnitudes ya que al estar el vector corriente de referencia \mathbf{I} alineada en el eje d (en fase con la tensión observada) la potencia reactiva Q sólo depende del valor de la corriente de referencia en el eje q . Ver (4.8)

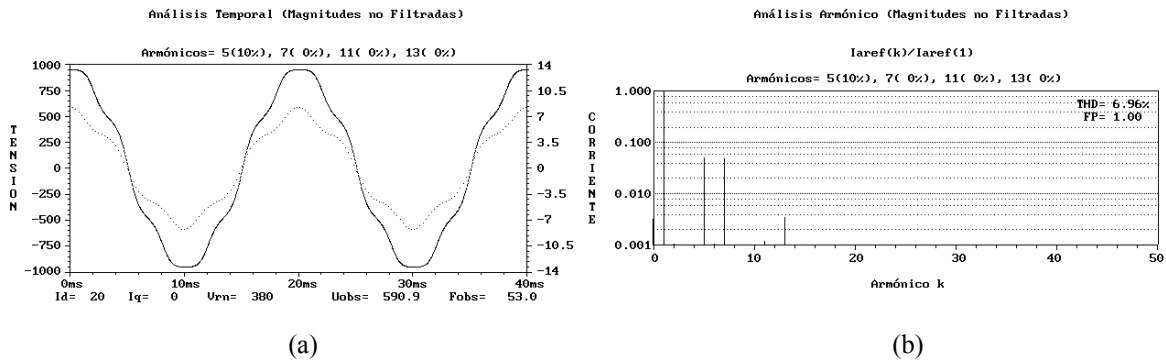


Figura 4-15 (a) Tensión e intensidad de la corriente de referencia en la fase 1.
(b) Análisis armónico.

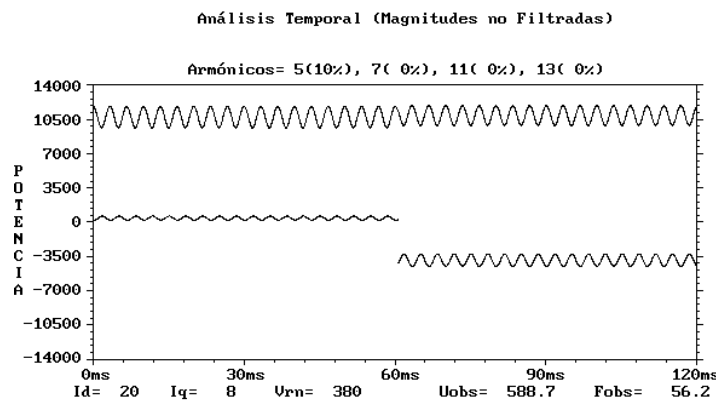


Figura 4-16 Potencias activa y reactiva entregada a la red ante un escalón de 8A en I^*_q .

Debe realizarse algún tipo de filtrado para mejorar las prestaciones de este observador, ya que los armónicos de orden bajo siempre estarán presentes en las tensiones de red.

4.2.2.3 FILTRO ANALÓGICO DE PRIMER ORDEN

En este caso se realiza un filtrado analógico paso bajo de primer orden a cada una de las tres tensiones de red con el objetivo de atenuar los armónicos de orden bajo presentes en ella. El proceso se ilustra en la figura 4-17.

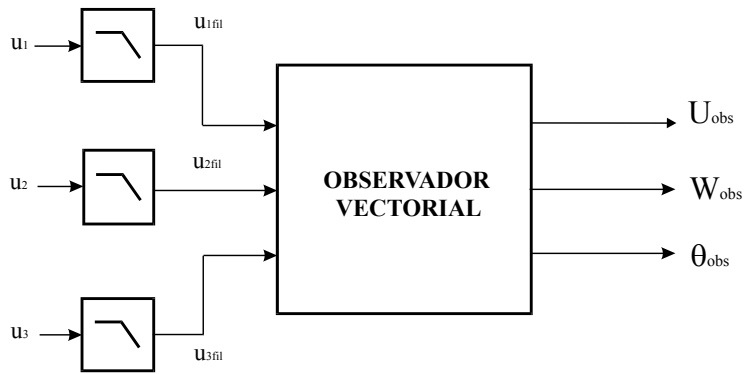


Figura 4-17 Filtrado de primer orden a las tensiones de red. Esquema en bloques.

Se escogerá la frecuencia de corte f_0 de manera tal que atenúe adecuadamente los armónicos de orden 5°, 7°, 11°, etc. Entre el fundamental y el armónico de orden 5° se puede escoger una frecuencia de corte f_0 igual al 2°, 3°, y 4°. Escoger el 2° implica que estará muy cerca del fundamental y, por ende, lo atenuará mucho; escoger el 4° implica que estará muy cerca del 5° y lo atenuará poco. Atendiendo a esto se escogerá $f_0 = 150$ Hz que se corresponde con el armónico de orden 3° que no estará presente en la red.

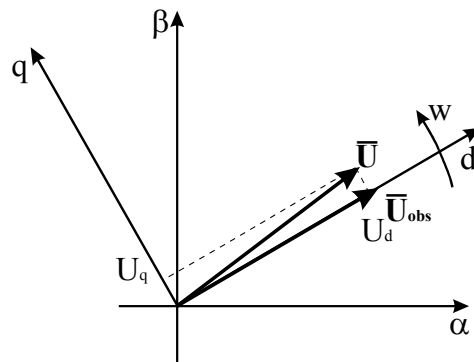


Figura 4-18 Observador vectorial con filtrado de primer orden a las tensiones de red. Análisis gráfico.

Partiendo de (4.8), repetida a continuación para el caso de las corrientes de referencia I_d^* e I_q^* :

$$\begin{aligned} P &= k \cdot (U_d \cdot I_d^* + U_q \cdot I_q^*) \\ Q &= k \cdot (U_q \cdot I_d^* - U_d \cdot I_q^*) \end{aligned} \tag{4.15}$$

y debido a la demora que introduce el filtro analógico de primer orden al vector U , su componente en el eje q no es cero lo que origina un acople de ejes en las potencias activa y reactiva. La corriente de referencia generada estará en fase con la tensión observada, ver figura 4-18. Así, por ejemplo, si se fija $I_q^* = 0$ se obtiene:

$$\begin{aligned} P &= k \cdot U_d \cdot I_d^* \\ Q &= k \cdot U_q \cdot I_d^* \end{aligned} \tag{4.16}$$

generándose una potencia reactiva positiva no deseada que disminuirá el factor de potencia.

A continuación se muestran las simulaciones realizadas para este caso:

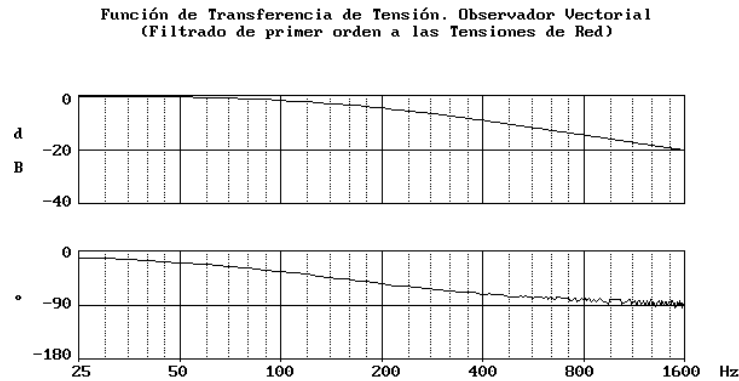
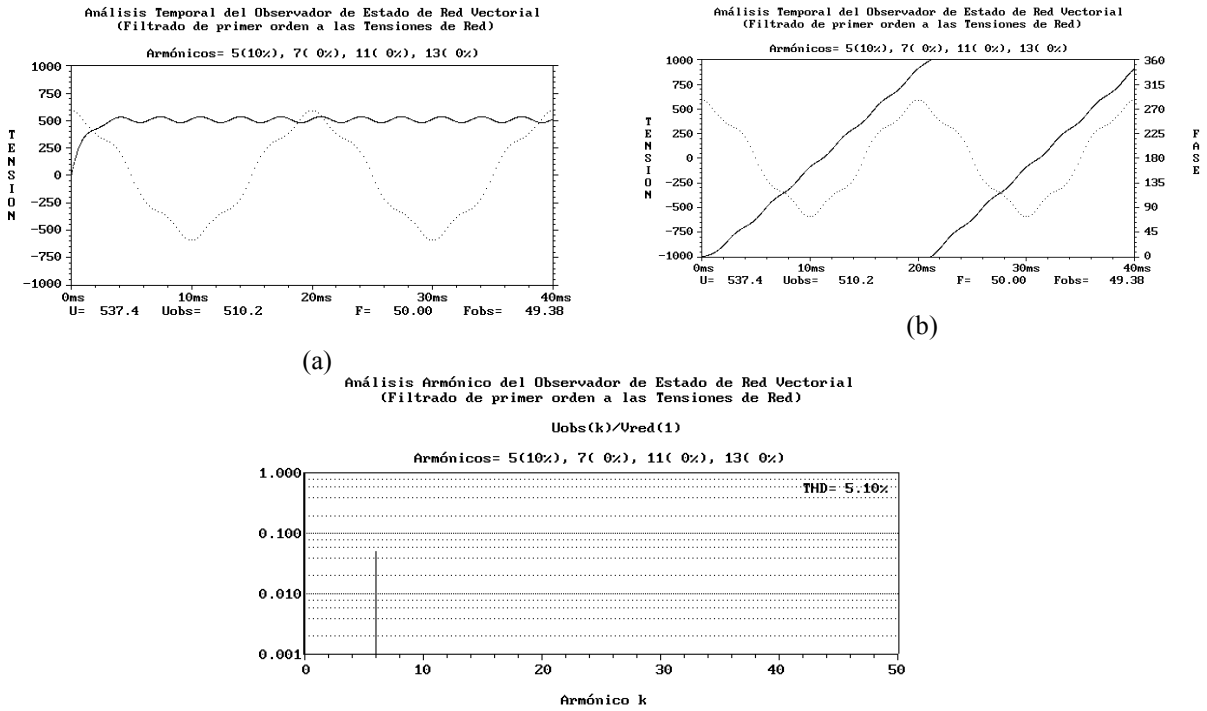


Figura 4-19 Función de transferencia de tensión del observador de estado vectorial. Filtrado de primer orden a las tensiones de red.

En la figura 4-19 se muestra la función de transferencia de tensión observándose una pendiente de -20 db/dec y un desfase de $-17,4^\circ$ aproximadamente a la frecuencia del fundamental, propios del filtro digital de primer orden empleado. Esto último introducirá una demora (respuesta transitoria) en las referencias trifásicas de corriente que degradará el factor de potencia de cara a la red ya que, y a diferencia del observador con filtro RC, el filtrado se realiza en este caso a las tensiones trifásicas de alterna como puede apreciarse en la figura 4-17.

La figura 4-20 (a), (b), (c) muestra la tensión observada (desfasada con respecto a la tensión de red), la fase observada y el espectro armónico de la tensión observada, respectivamente. Este último muestra cómo el 10 % del 5º armónico presente en la red se transforma en el 6º al aplicar el vector de Park, y con una amplitud del 5,10 %, con lo cual se ha logrado una atenuación de la distorsión de tensión de $-5,85$ db que permitirá, además, una reducción de la distorsión armónica de las corrientes trifásicas de referencia a generar. En dicha figura puede apreciarse la existencia de una respuesta transitoria.

La figura 4-21 (a) y (b) muestra la frecuencia observada y su espectro armónico. En este caso se aprecia, por una parte, como se amplifica el espectro armónico de la frecuencia observada hasta un 12 % del 6º armónico aproximadamente y, por otro lado, aparece una distorsión adicional en el armónico 12º de un 0,6 % aproximadamente, debido a la no linealidad del observador de estado utilizado. La distorsión armónica total $THD_{Fobs} = 12,6$ % que se corresponde con una acentuación de $+2$ db. Se aprecia igualmente una respuesta transitoria.



(a) Análisis Armónico del Observador de Estado de Red Vectorial (Filtrado de primer orden a las Tensiones de Red)

Figura 4-20 (a) Tensión observada.
(b) Fase observada.
(c) Análisis armónico.

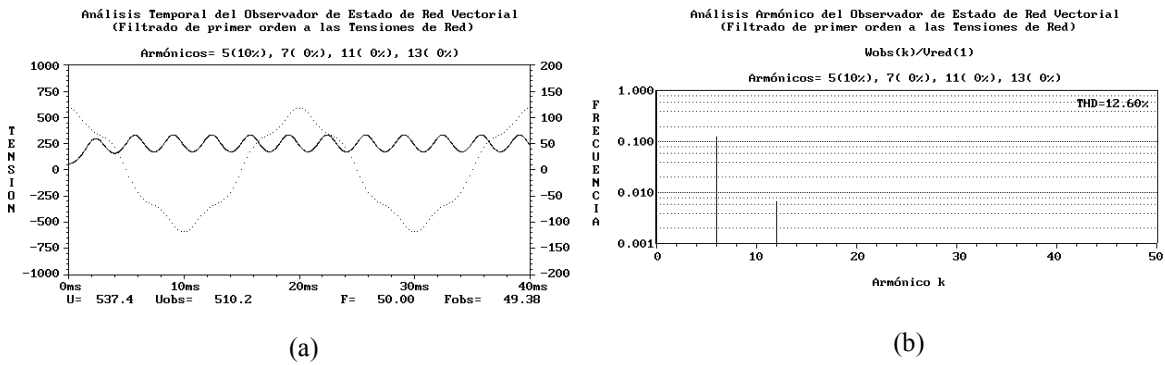


Figura 4-21 (a) Frecuencia observada.
(b) Análisis armónico.

La figura 4-22 (a) y (b) muestra el análisis temporal y armónico de la intensidad de la corriente que se cedería a la red, respectivamente, presentando un THD = 3,75 % (-8,5 db), pero el factor de potencia de cara a la red se reduce a 0,93.

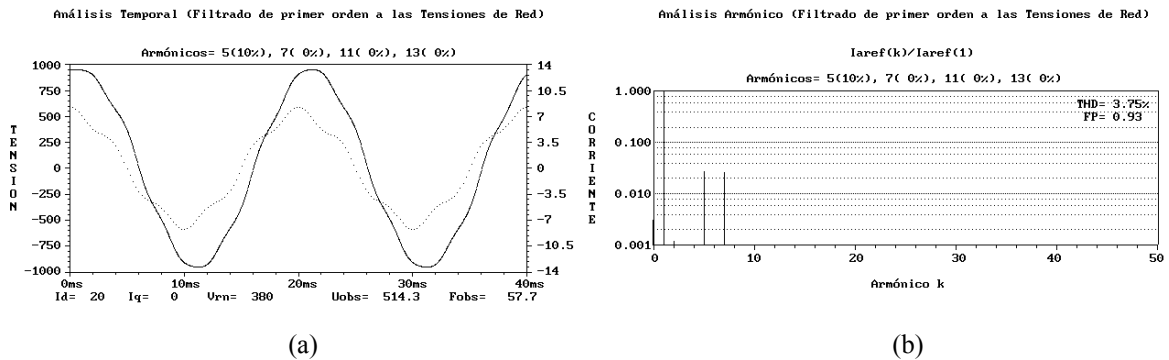


Figura 4-22 (a) Tensión e intensidad de la corriente de referencia en la fase 1. (b) Análisis armónico.

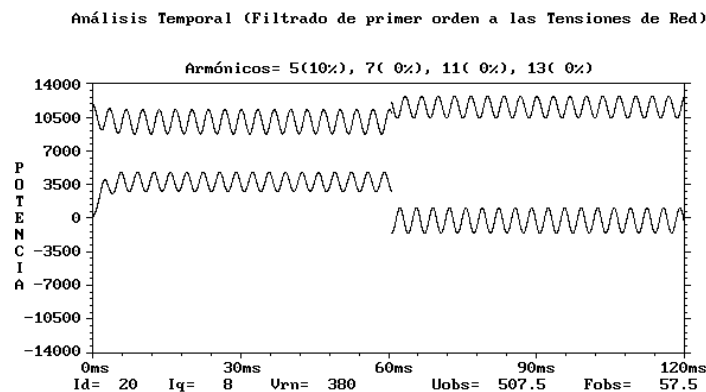


Figura 4-23 Potencias activa y reactiva entregada a la red ante un escalón de 8A en I^*_q .

La figura 4-23 muestra el comportamiento de las potencias activa y reactiva cedidas a la red ante un escalón de corriente en el eje q , observándose en este caso un acoplamiento entre ambas magnitudes, lo que imposibilitará realizar un control de las potencias en ejes desacoplados.

Tanto la degradación del factor de potencia como la imposibilidad de controlar las potencias activa y reactiva en ejes desacoplados son aspectos muy importantes a tener en cuenta a la hora de elegir el filtro.

4.2.2.4 FILTRO DIGITAL DE PRIMER ORDEN

Al contrario del caso anterior, se puede realizar un filtrado digital paso bajo a cada una de las tres corrientes de referencia que se generarían con el objetivo también de atenuar los armónicos de orden bajo presentes en ella. El proceso se ilustra en la figura 4-24.

Debido a la demora que introduce el filtro digital de primer orden al vector \mathbf{I} , su componente en el eje q no es cero ($I^*_{qfil} < 0$ cuando $I^*_q = 0$) lo que origina un acople de ejes para las potencias activa y reactiva. La corriente de referencia generada estará en fase con \mathbf{U} , ver figura 4-25. Así, por ejemplo, si se fija $I^*_q = 0$ se obtiene:

$$\begin{aligned}
 P &= k \cdot U_d \cdot I_{dfil}^* \\
 Q &= -k \cdot U_d \cdot I_{qfil}^*
 \end{aligned}
 \tag{4.17}$$

generándose, igualmente, una potencia reactiva no deseada que disminuirá el factor de potencia.

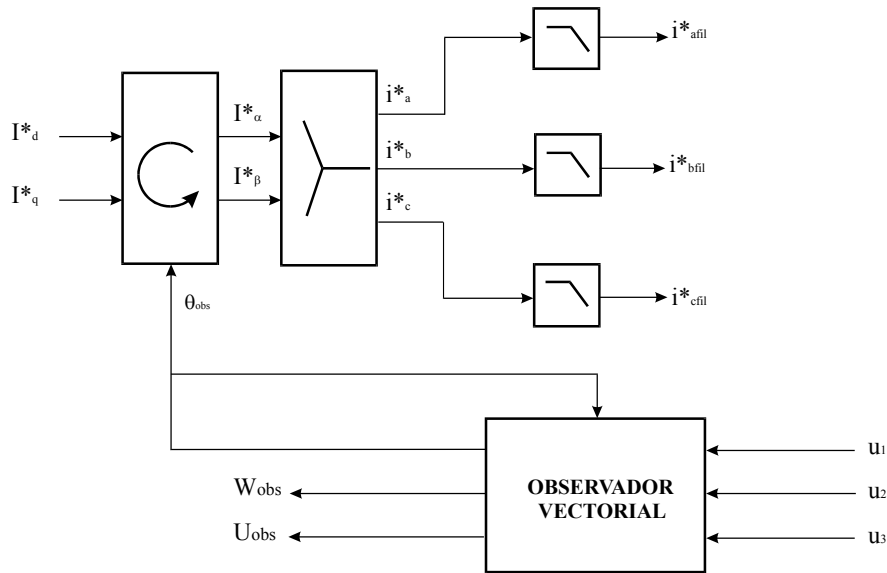


Figura 4-24 Filtrado de primer orden a las corrientes de referencia generadas. Esquema en bloques.

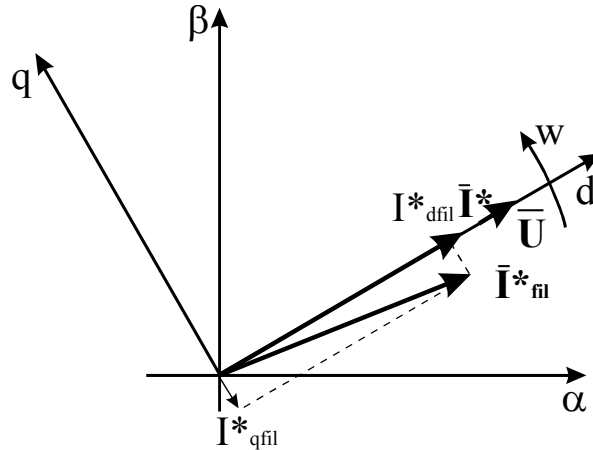


Figura 4-25 Observador vectorial con filtrado de primer orden a las corrientes de referencia generadas. Análisis gráfico.

La figura 4-26 (a) y (b) muestra el análisis temporal y armónico, respectivamente, de la intensidad de la corriente que se cedería a la red presentando un THD = 3,35 % (-9,5 db), reduciéndose el factor de potencia de cara a la red a 0,93.

La figura 4-27 muestra el comportamiento de las potencias activa y reactiva cedidas a la red ante un escalón de corriente en el eje q , observándose nuevamente un acoplamiento entre ambas magnitudes.

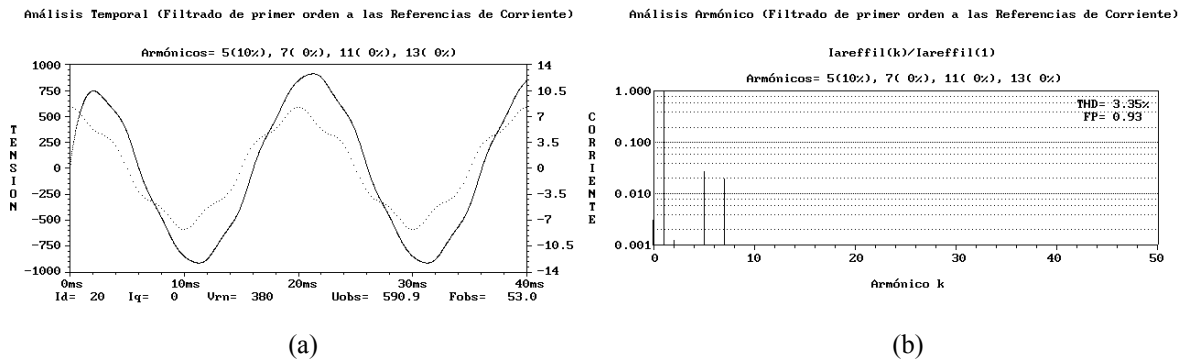


Figura 4-26 (a) Tensión e intensidad de la corriente de referencia en la fase 1. (b) Análisis armónico.

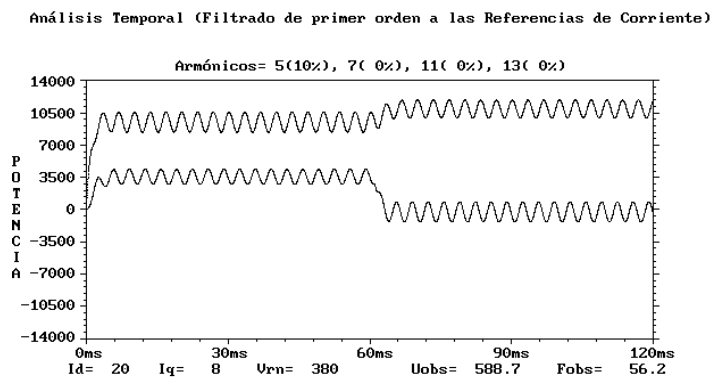


Figura 4-27 Potencias activa y reactiva entregada a la red ante un escalón de 8A de I_q^* .

4.2.2.5 FILTRO ANALÓGICO DE SEGUNDO ORDEN

En este caso se realiza un filtrado analógico paso bajo de segundo orden a las tensiones trifásicas de la red (ver figura 4-28).

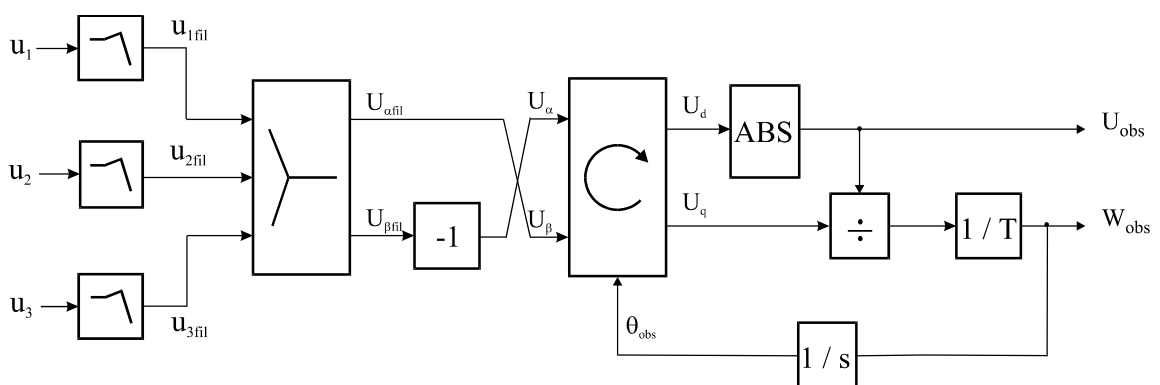


Figura 4-28 Filtrado de segundo orden a las tensiones de red. Esquema en bloques.

El filtro paso bajo analógico de segundo orden, cuya función de transferencia se expresa en (4-18), presenta ganancia unitaria y desfase de -90° a la frecuencia de corte f_0 si el coeficiente de amortiguamiento $\xi = 0,5$. Por ello, las magnitudes en los ejes fijos del espacio

vectorial de las tensiones de red U_α y U_β estarán desfasadas también -90° , de modo que ($U_\alpha = -U_{\beta fil}$, $U_\beta = U_{\alpha fil}$). El proceso se ilustra en las figuras 4-28 y 4-29.

$$H(s) = \frac{1}{1 + 2 \cdot \xi \cdot \left(\frac{s}{w_0}\right) + \left(\frac{s}{w_0}\right)^2} \quad (4.18)$$

De esta manera, alineando el vector corriente de referencia I con el vector U en el eje d , a régimen estacionario se elimina el desacople en las expresiones de las potencias activa y reactiva.

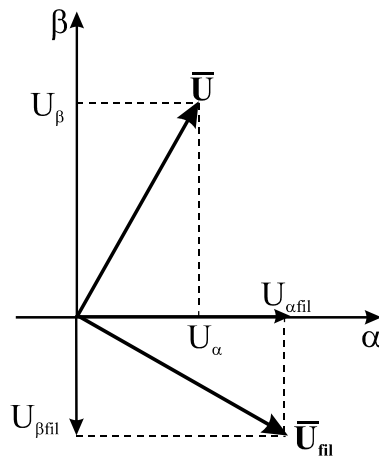


Figura 4-29 Observador vectorial con filtrado de segundo orden a las tensiones de red. Análisis gráfico.

Este filtro presenta la ventaja de tener una pendiente de -40 db/dec a diferencia de los -20 db/dec de los filtros de primer orden vistos anteriormente, además de no atenuar la componente fundamental de la tensión, por lo que se podrán filtrar de una manera más eficiente los armónicos presente en la red. La evolución de la función de transferencia de tensión puede observarse en la simulación mostrada en la figura 4-30.

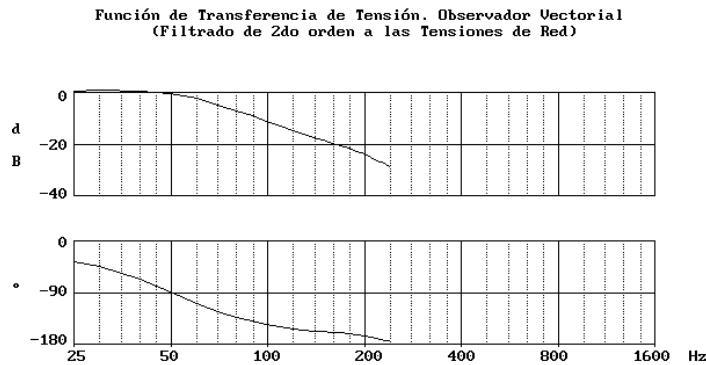


Figura 4-30 Función de transferencia de tensión del observador de estado vectorial. Filtrado analógico de segundo orden a las tensiones de red.

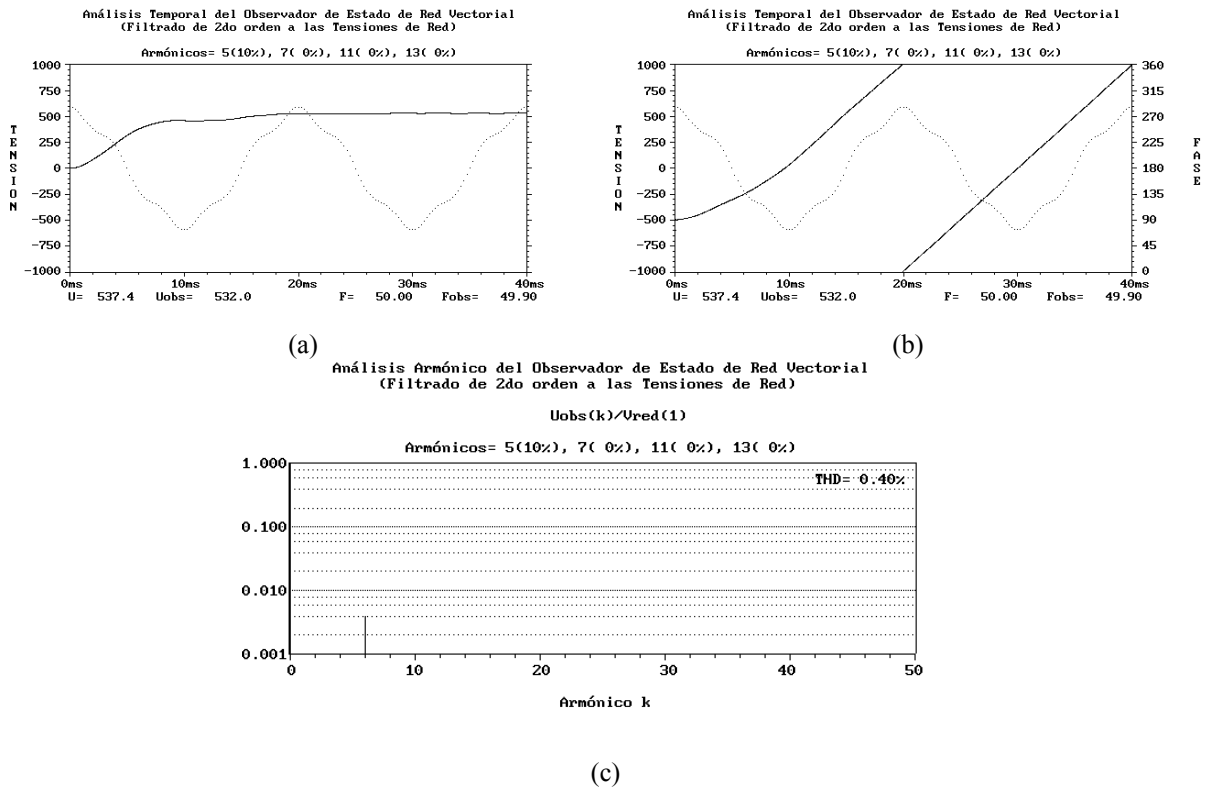


Figura 4-31 (a) Tensión observada.
 (b) Fase observada.
 (c) Análisis armónico.

La figura 4-31 (a), (b), (c) la tensión y fase observadas y el espectro armónico de la tensión observada, respectivamente. El 10 % del 5º armónico presente en la red se transforma en el 6º al aplicar el vector de Park, con una amplitud del 0,40 %, con lo cual se ha logrado una atenuación de la distorsión armónica de tensión de -28 db que permitirá una importante reducción de la distorsión armónica de las corrientes trifásicas de referencia. En este caso la evolución de la repuesta transitoria es más lenta comparada con sus homólogos de primer orden.

La figura 4-32 (a) y (b) muestra la frecuencia observada y su espectro armónico. En este caso se aprecia la conversión del 10 % del 5º armónico presente en la red al 6º en el espacio transformado, pero atenuado en -20,3 db. También se aprecia una respuesta transitoria importante.

La figura 4-33 (a) y (b) muestra el análisis temporal y armónico de la intensidad de la corriente que se cedería a la red presentando un THD = 0,31 % (-30 db), y factor de potencia unitario de cara a la red.

La figura 4-34 muestra el comportamiento de las potencias activa y reactiva cedidas a la red ante un escalón de corriente en el eje q , observándose un total desacople entre ambas magnitudes. Sin embargo, el tiempo de duración del estado transitorio es el mayor de todos los analizados hasta aquí.

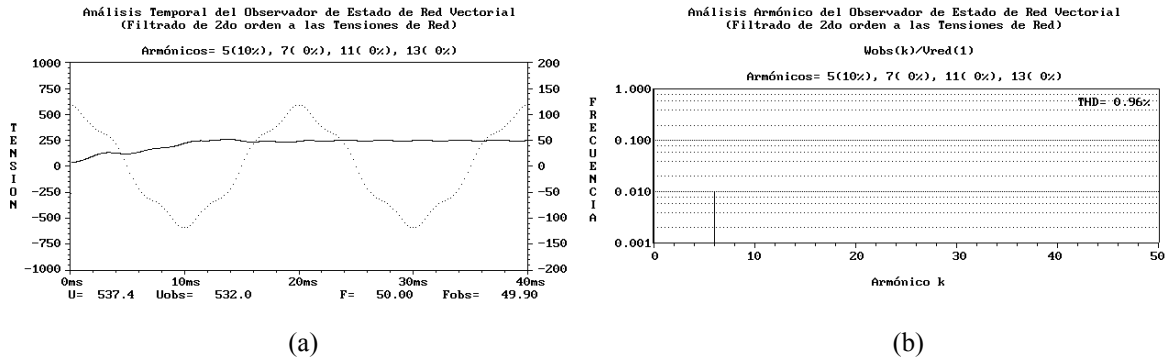


Figura 4-32 (a) Frecuencia observada.
(b) Análisis armónico.

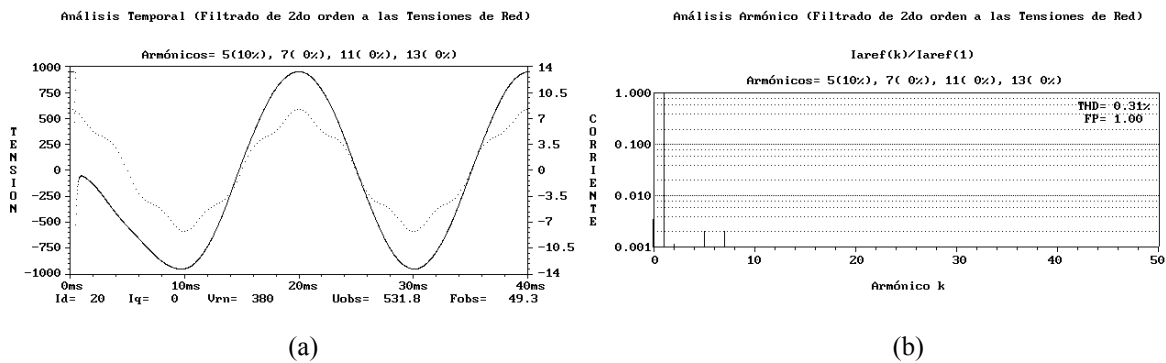


Figura 4-33 (a) Tensión e intensidad de la corriente de referencia en la fase 1.
(b) Análisis armónico.

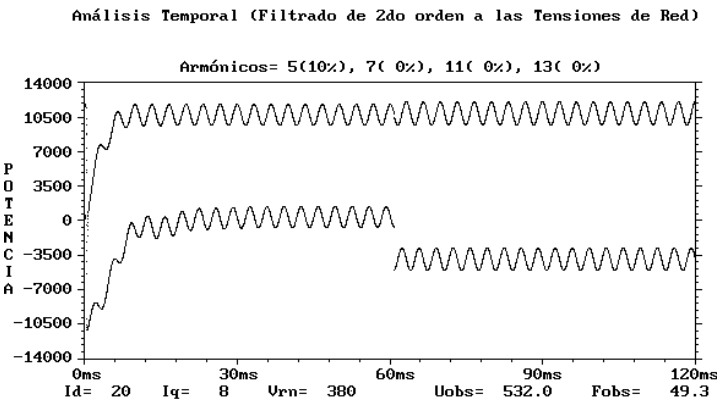


Figura 4-34 Potencias activa y reactiva entregada a la red ante un escalón de 8A de I_q^* .

4.2.2.6 FILTRO DIGITAL DE SEGUNDO ORDEN

En este caso se procede a realizar el filtrado digital de segundo orden, pero a las tensiones de red en los ejes fijos U_α y U_β del espacio transformado, teniendo el filtro las mismas características que el analizado en el apartado anterior en lo concerniente a la frecuencia de corte f_0 y al coeficiente de amortiguamiento ξ . Entonces, ($U_\alpha = -U_{\beta fil}$, $U_\beta = U_{\alpha fil}$). Todo el proceso se ilustra en las figuras 4-35 y 4-36.

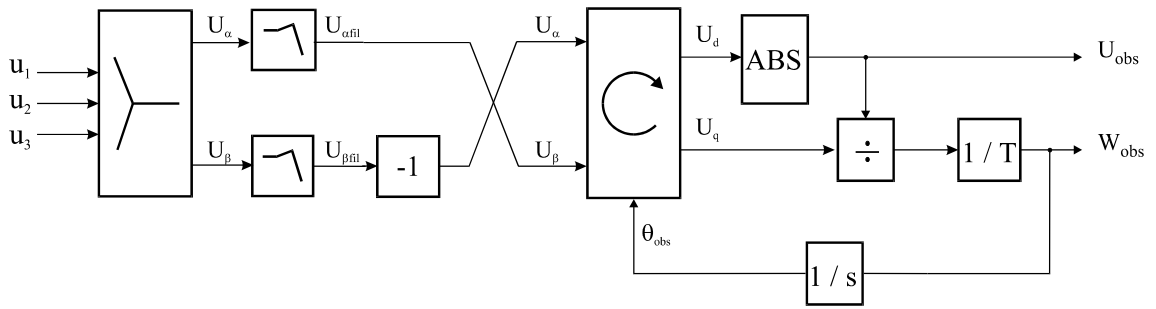


Figura 4-35 Filtrado de segundo orden a las tensiones de red en ejes α , β . Esquema en bloques.

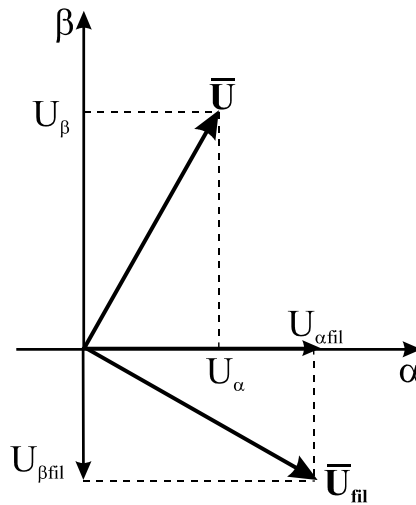


Figura 4-36 Observador vectorial con filtrado de segundo orden a las tensiones de red en ejes α , β . Análisis gráfico.

Las simulaciones realizadas muestran un comportamiento muy parecido al caso anterior.

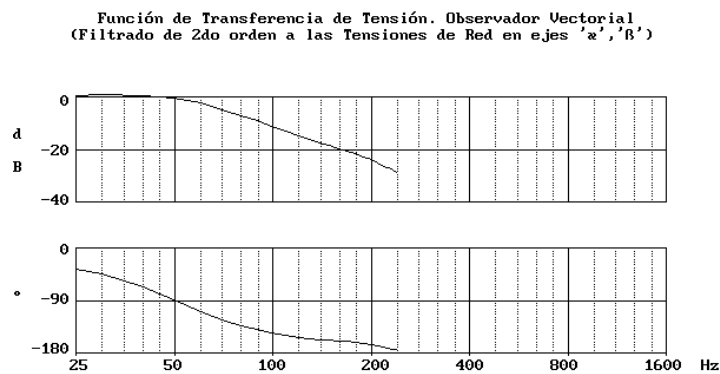


Figura 4-37 Función de transferencia de tensión del observador de estado vectorial. Filtrado digital de segundo orden a las tensiones de red en ejes α , β .

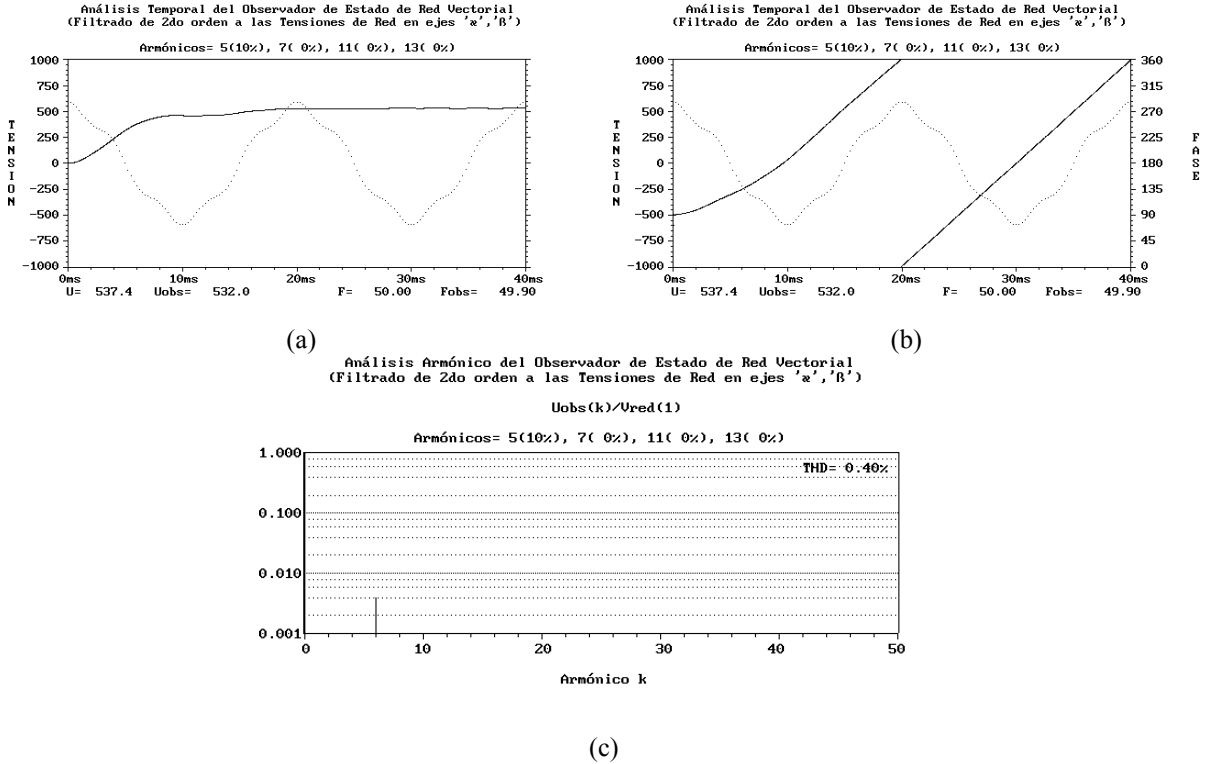


Figura 4-38 (a) Tensión observada.
(b) Fase observada.
(c) Análisis armónico.

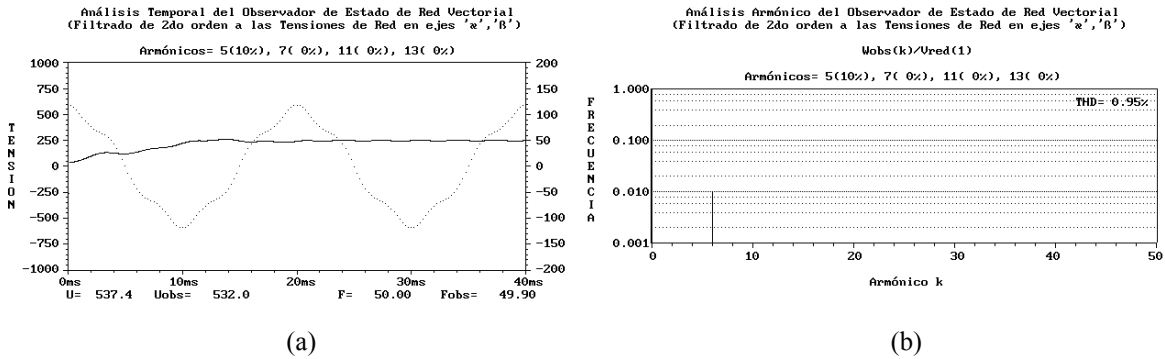


Figura 4-39 (a) Frecuencia observada.
(b) Análisis armónico.

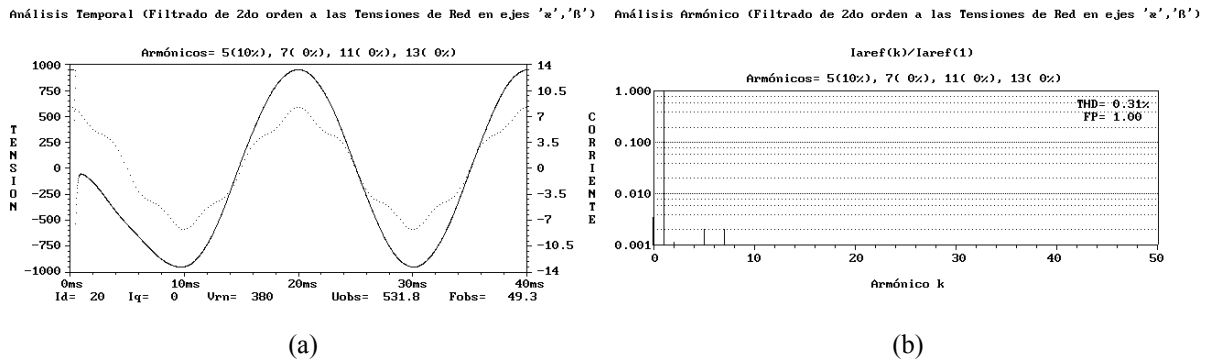


Figura 4-40 (a) Tensión e intensidad de la corriente de referencia en la fase 1. (b) Análisis armónico.

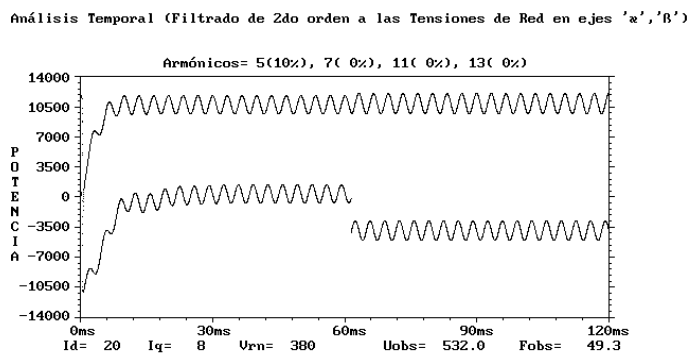


Figura 4-41 Potencias activa y reactiva entregada a la red ante un escalón de 8A de I_{q}^* .

4.3 CONCLUSIONES

En este capítulo se ha analizado los distintos observadores de estado de la red eléctrica, así como los diversos filtros de red utilizados.

Específicamente se han analizado dos observadores de estado: el observador con filtro RC y el observador vectorial. El primero ha sido ampliamente utilizado en el Departamento de Tecnología Electrónica de la Universidad de Valladolid, siendo el segundo una novedad de esta Tesis Doctoral.

Como inconvenientes del observador con filtro RC debe destacarse, primeramente, el hecho de poseer una función de transferencia de tensión con una pendiente de -20 db/dec, estando la frecuencia de corte aproximadamente en el armónico 3º, lo que atenuará poco el 5º armónico provocando la consiguiente disminución del factor de potencia de cara a la red.

En contraposición, el observador vectorial posee una función de transferencia de tensión aproximadamente plana hasta los 1.600 Hz lo que lo hace ideal para conseguir una respuesta transitoria casi instantánea para la frecuencia fundamental de la red. Sin embargo, este observador no atenúa los armónicos presentes en ella por lo que será necesario la utilización de filtros.

Se han analizado cuatro tipos de filtros: filtro analógico de primer y segundo orden para las tensiones de red, y filtro digital de primer y segundo orden a las corrientes de referencia generadas y a las tensiones de red en los ejes fijos α , β , respectivamente.

Las tablas 4-1 y 4-2 muestran un resumen del análisis.

Se aprecia que los filtros de primer orden presentan un notable acoplamiento de ejes en las potencias activa y reactiva, así como una degradación del factor de potencia de cara a la red, aun cuando se inyecte cero I^*q .

Tanto el filtro analógico de segundo orden a las tensiones de red como el filtro digital de segundo orden a las tensiones de red en los ejes fijos α , β logran un total desacople de ejes a la hora de controlar las potencias activa y reactiva. Además, ambos filtros logran la mayor atenuación de la distorsión de la corriente inyectada a la red, por lo que la degradación del factor de potencia, producto de dicha atenuación, será el mínimo posible. Como inconveniente, la respuesta transitoria es peor en este caso.

Por todo lo dicho, y aprovechando la posibilidad que brindan los DSP's, se propone la utilización en esta Tesis del observador de estado de red vectorial utilizado conjuntamente con el filtro digital de segundo orden a las tensiones de red en los ejes fijos α , β por, creer, lograr las mejores prestaciones.

OBSERVADOR	Características	THD _{Uobs} (%)	THD _{Fobs} (%)	Desacople de P y Q	THD _I (%)	FP
Filtro RC	$f_0=160$ Hz -20db/dec	4,34	15,78	Excelente	4,79	1,00
Vectorial	Función Transf. Plana	9,99	23,50	Excelente	6,96	1,00
Filtro analógico de primer orden a tensiones de red	$f_0=150$ Hz -20db/dec	5,10	12,60	Deficiente	3,75	0,93
Filtro digital de primer orden a referencias de I	_____	_____	_____	Deficiente	3,35	0,93
Filtro analógico de segundo orden a tensiones de red	$f_0=50$ Hz -40db/dec $\xi = 0,5$	0,40	0,96	Excelente	0,31	1,00
Filtro digital de segundo orden a U_α y U_β	$f_0=50$ Hz -40db/dec $\xi = 0,5$	0,40	0,95	Excelente	0,31	1,00

Tabla 4-1 Resumen de las características de los distintos observadores de estado de red y los filtros para una distorsión del 10 % en el 5° armónico en la tensión de red y cero potencia reactiva.

OBSERVADOR	Tensión Observada	Frecuencia Observada	Corriente hacia la Red
Filtro RC	-7,2	+3,9	-6,4
Vectorial	0	+7,4	-3,1
Filtro analógico de primer orden a tensiones de red	-5,85	+2	-8,5
Filtro digital de primer orden a referencias de I	—————	—————	-9,5
Filtro analógico de segundo orden a tensiones de red	-28	-20,3	-30
Filtro digital de segundo orden a U_{α} y U_{β}	-28	-20,4	-30

Tabla 4-2 Atenuación en db introducida por cada observador de estado de red y los filtros para una distorsión del 10 % en el 5° armónico en la tensión de red y cero potencia reactiva.

Capítulo 5

CONTROL *SLIDING* DE CONVERTIDORES CC/CA TRIFÁSICOS CONECTADOS A RED

5.1 INTRODUCCIÓN

El control de la conexión de los inversores trifásicos a la red eléctrica es el aspecto central del presente capítulo. Para no entrar en contradicción con la tensión de red, el inversor será controlado con modulación de anchura de impulsos PWM en fuente de corriente y en modo deslizamiento (también conocido como control con banda de histéresis o control *sliding*). Este tipo de control tiene en cuenta el error entre la magnitud a controlar y una referencia senoidal para decidir el estado de los polos de potencia.

El control PWM clásico tiene muy buen comportamiento a régimen estacionario, no así a régimen transitorio, en donde la respuesta de los reguladores de corriente ante variaciones bruscas en la carga tarda varios ciclos antes de estabilizarse, y las cargas no lineales pueden incrementar la distorsión armónica [KOR98].

El control *sliding* [MAL87], [BOS88], [GRE89], [NOV96] posee, en cambio, un excelente comportamiento dinámico, pero tiene, sin embargo, las siguientes desventajas [SAL91], [HOL92]:

- En dependencia del punto de operación, la desviación de la corriente controlada sobrepasa la banda de tolerancia y, en ocasiones, puede alcanzar un máximo que duplica el ancho de dicha banda.
- Para sistemas trifásicos, en caso de que no se conecte el neutro de alterna al punto medio de batería, si se controla cada fase individualmente, existirá un acoplamiento entre las tres fases que provocará conmutaciones no coordinadas lo que podrá aumentar la frecuencia de conmutación.
- Se produce una generación de armónicos de orden bajo lo que provoca una degradación del factor de potencia que disminuye la eficiencia global del sistema.

La frecuencia de conmutación del convertidor de potencia es un factor importante a tener en cuenta ya que la distorsión armónica de las corrientes de CA en baja frecuencia se reduce casi linealmente con el aumento de dicha frecuencia [HOL92]. Sin embargo, ésta no puede incrementarse deliberadamente por las siguientes razones:

- Las pérdidas por conmutación de los dispositivos semiconductores crecen proporcionalmente a la frecuencia de conmutación.
- Los semiconductores empleados como polos de potencia producen mayores pérdidas por conducción y conmutación al incrementarse la potencia que manejan y la frecuencia de operación. Esto limita la frecuencia idónea para los módulos con transistores bipolares a unos pocos kilohertz, mientras que los IGBT's pueden operar a 10-20 kHz.
- Las regulaciones concernientes a la compatibilidad electromagnética (CEM) son más estrictas para los equipos de conversión de potencia que operen a frecuencias de conmutación mayores que 9 kHz [LAZ97].

Marroyo [MAR97c] hace un estudio detallado del control escalar PWM en fuente de corriente aplicado a los rectificadores trifásicos, dejando claro las ventajas del control de corriente por histéresis. En este capítulo se realiza un estudio pormenorizado de este tipo de control, pero enfocado al inversor trifásico conectado a la red eléctrica, haciéndose hincapié en el *sliding* vectorial.

5.2 ESQUEMA DE POTENCIA

En la figura 5-1 se presenta el esquema de potencia del inversor trifásico conectado a red en el que se basa el estudio.

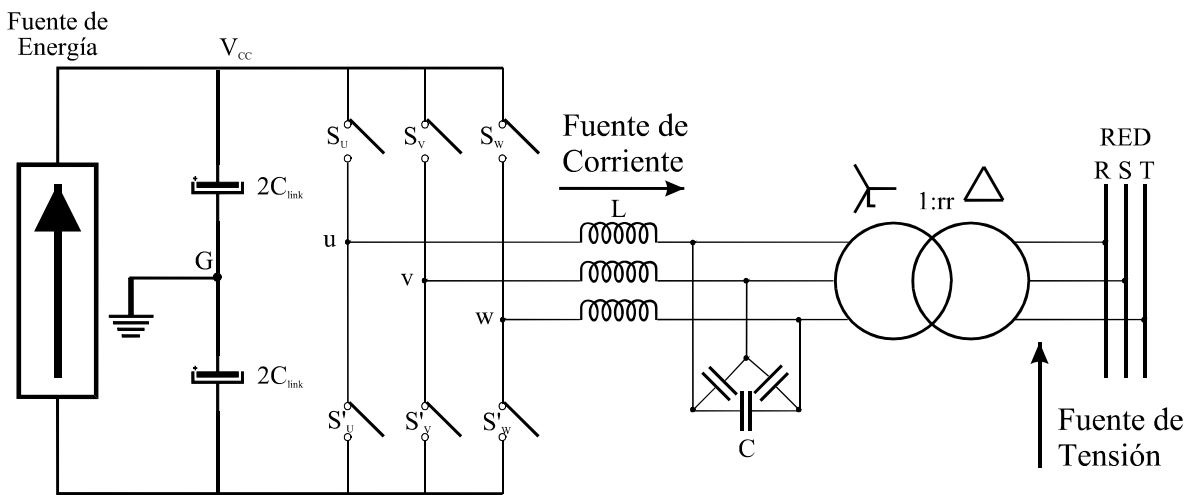


Figura 5-1 Inversor trifásico conectado a red. Esquema de potencia.

Éste consta de una fuente de energía primaria de corriente continua a su entrada, el puente inversor constituido por seis polos de potencia, el filtro LC para la reducción de armónicos, el transformador de acoplamiento, y la red eléctrica. En la práctica se utilizará un sólo condensador *link* y el inversor propuesto operará regulando su tensión a través de la potencia activa entregada a la red.

La figura 5-2 muestra el esquema eléctrico del filtro LC conectado a la red eléctrica. Este filtro está en conexión mixta por ser la económicamente más rentable, y el transformador de acoplamiento se conecta en estrella del lado del puente inversor y en triángulo del lado de la red.

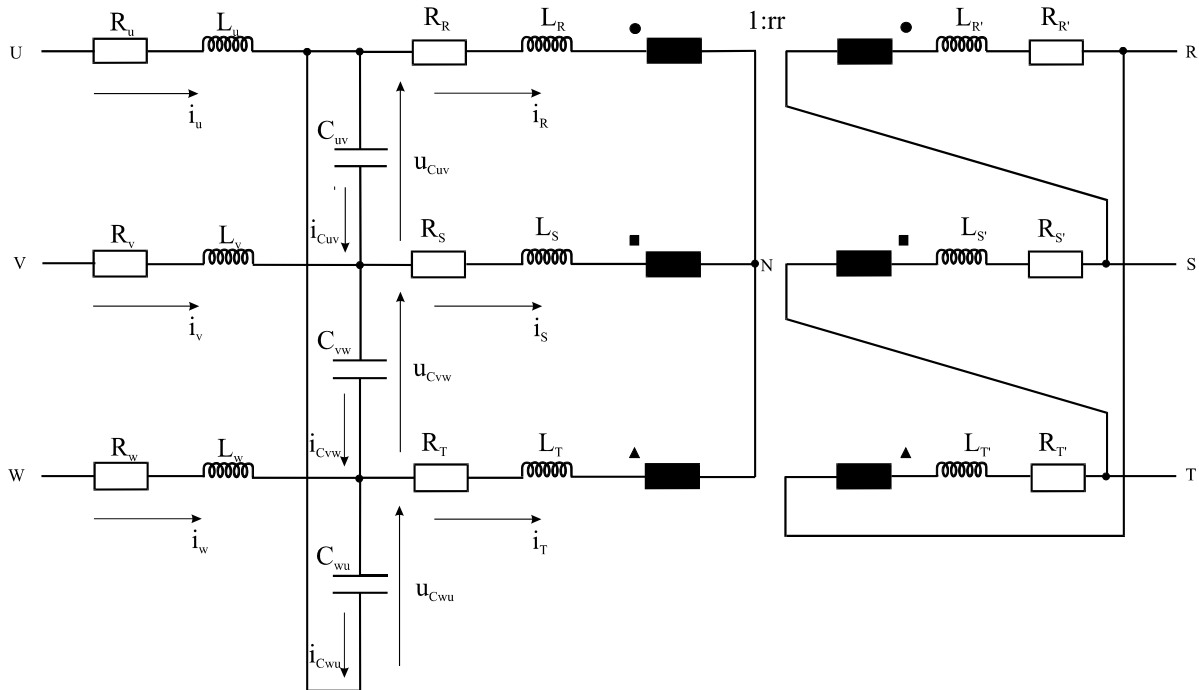


Figura 5-2 Filtro LC en conexión mixta y transformador de red. Esquema eléctrico.

Definiendo u_{CU} , u_{CV} , u_{CW} como las tensiones en los condensadores equivalentes C_U , C_V , C_W de la transformación triángulo-estrella en la figura 5-2, y aplicando ley de Kirchhoff de tensión a los lazos externos de cada rama se obtiene la relación entre las tensiones y corrientes trifásicas:

$$\begin{aligned}
 u_{UN} &= R_U \cdot i_U + L_U \cdot \frac{d i_U}{dt} + u_{CU} \\
 u_{VN} &= R_V \cdot i_V + L_V \cdot \frac{d i_V}{dt} + u_{CV} \\
 u_{WN} &= R_W \cdot i_W + L_W \cdot \frac{d i_W}{dt} + u_{CW}
 \end{aligned}
 \tag{5.1}$$

siendo:

$$\begin{aligned}
 u_{UN} &= v_{UG} + u_{GN} \\
 u_{VN} &= v_{VG} + u_{GN} \\
 u_{WN} &= v_{WG} + u_{GN}
 \end{aligned}
 \tag{5.2}$$

Igualando (5.1) y (5.2):

$$\begin{aligned}
 v_{UG} + u_{GN} &= R_U \cdot i_U + L_U \cdot \frac{d i_U}{dt} + u_{CU} \\
 v_{VG} + u_{GN} &= R_V \cdot i_V + L_V \cdot \frac{d i_V}{dt} + u_{CV} \\
 v_{WG} + u_{GN} &= R_W \cdot i_W + L_W \cdot \frac{d i_W}{dt} + u_{CW}
 \end{aligned}
 \tag{5.3}$$

Sumando miembro a miembro se obtiene:

$$\begin{aligned}
 3 \cdot u_{GN} &= R_U \cdot i_U + R_V \cdot i_V + R_W \cdot i_W + L_U \cdot \frac{d i_U}{dt} + L_V \cdot \frac{d i_V}{dt} + L_W \cdot \frac{d i_W}{dt} + \\
 &+ u_{CU} + u_{CV} + u_{CW} - (v_{UG} + v_{VG} + v_{WG})
 \end{aligned}
 \tag{5.4}$$

En caso de que el sistema sea totalmente equilibrado:

$$\begin{aligned}
 3 \cdot u_{GN} &= R \cdot (i_U + i_V + i_W) + L \frac{d}{dt} (i_U + i_V + i_W) + \\
 &+ u_{CU} + u_{CV} + u_{CW} - (v_{UG} + v_{VG} + v_{WG})
 \end{aligned}
 \tag{5.5}$$

$$u_{GN} = - \frac{v_{UG} + v_{VG} + v_{WG}}{3}
 \tag{5.6}$$

por ser:

$$\begin{aligned}
 i_U + i_V + i_W &= 0 \\
 u_{CU} + u_{CV} + u_{CW} &= 0
 \end{aligned}$$

Las ecuaciones (5.3) y (5.4) constituyen el modelo matemático del puente inversor y el filtro LC y serán las que se emplearán en las simulaciones del control en tres y cinco niveles.

5.3 ESQUEMA DE CONTROL

En la figura 5-3 se muestra el esquema en bloques propuesto para el control *sliding* del inversor conectado a la red eléctrica. En él se observan tres corrientes de referencia i_a^* , i_b^* , e i_c^* que son generadas a partir de dos fuentes de corriente en los ejes fijos **d,q** del espacio de Park. Comparando los valores reales de las corrientes trifásicas por el inversor i_1 , i_2 , e i_3 con estas tres corrientes se decidirá el estado de los polos de potencia. Las corrientes en los ejes **d** y **q** se utilizarán para controlar la potencia activa y reactiva entregada a la red.

El algoritmo encargado de generar las señales de disparo de los polos de potencia del inversor aprovechando toda la energía de entrada disponible en cada momento, y asegurando tiempos de respuesta extremadamente cortos ante el aumento de carga o disminución de la energía, se analizará en el próximo apartado.

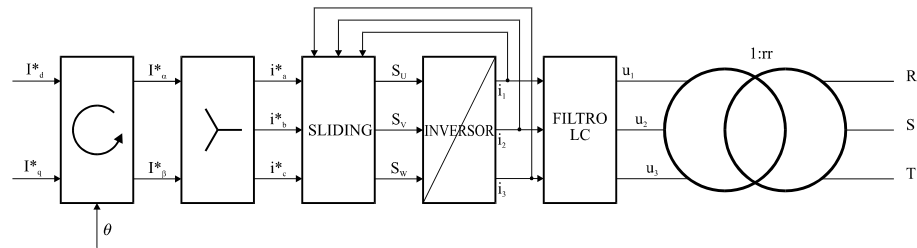


Figura 5-3 Control *sliding* del inversor conectado a la red eléctrica. Esquema en bloques.

5.4 CONTROL DE ESTRUCTURA VARIABLE

La robustez es la principal virtud de los sistemas de control de estructura variable (VSC, del inglés *Variable Structure Control*). Bajo ciertas condiciones, el control en modo deslizamiento (control *sliding*) (SMC, del inglés *Sliding Mode Control*) de un sistema VSC es invariante, más que robusto, con respecto a perturbaciones en el sistema y externas. Diseñando convenientemente la función de conmutación, el control *sliding* de un sistema VSC puede ser asintóticamente estable [GAO93].

5.4.1 CONTROL *SLIDING*

El control *sliding*, basado en una extensión de las técnicas de los reguladores de respuesta mínima controlados por hipersuperficie [LOR88], ofrece las ventajas de una mayor simplicidad de realización y una velocidad de respuesta prácticamente instantánea.

Dada la capacidad de los reguladores de respuesta mínima controlados por hipersuperficie de seguimiento de una referencia dada, se infiere su posible capacidad de generación, como salida del regulador, de una secuencia que, convenientemente filtrada, se adapte a una trayectoria senoidal y, en este caso, el regulador produciría, de forma automática, la secuencia precisa de activación de los polos precisa para la generación senoidal propuesta.

Puede entonces considerarse, por extensión, la aplicación de un regulador que, ante una referencia de corriente senoidal, suministre a un puente inversor la secuencia de activación de los polos necesaria para que su salida, una vez filtrada, siga a dicha senoide de referencia, realizándose, de forma intrínseca la generación idónea sin necesidad de secuencias preestablecidas [RUI89].

Así, la salida del inversor trifásico conmutará entre valores constantes $+u_o$ y $-u_o$, lo que se traduciría en la generación de formas de onda con secuencias que alcanzarían los siguientes valores a la entrada del filtro LC:

- $+V_{CC}/2$ y $-V_{CC}/2$, para el caso de control en dos niveles: conexión en estrella del filtro con neutro de alterna conectado al punto medio de batería.
- $+2/3V_{CC}$, $+1/3V_{CC}$, 0 , $-1/3V_{CC}$, $-2/3V_{CC}$, para el caso de control en cinco niveles: conexión en estrella del filtro con neutro aislado.

- $+V_{CC}$, 0 , $-V_{CC}$, para el caso de control en tres niveles: conexión mixta o en triángulo del filtro.

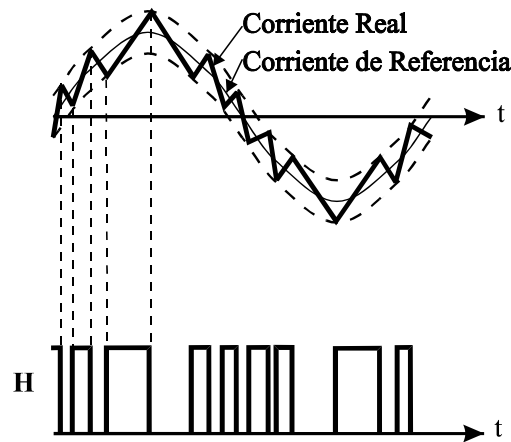


Figura 5-4 Corriente de referencia generada y corriente real resultante de la aplicación del *sliding*.

Básicamente existen dos modos de funcionamiento empleando este tipo de control: con banda de histéresis fija y con banda de histéresis adaptativa. El funcionamiento con banda de histéresis fija presenta el inconveniente de que la frecuencia de conmutación varía a lo largo de un semiciclo del periodo del fundamental (ver figura 5-4), por el contrario, empleando el funcionamiento con banda de histéresis adaptativa se obtiene una frecuencia de conmutación prácticamente constante, pero presenta el inconveniente de precisar una mayor información de los parámetros de la planta, no siempre disponibles.

La estrategia de control en reguladores controlados por hipersuperficie se refleja en la figura 5-5.

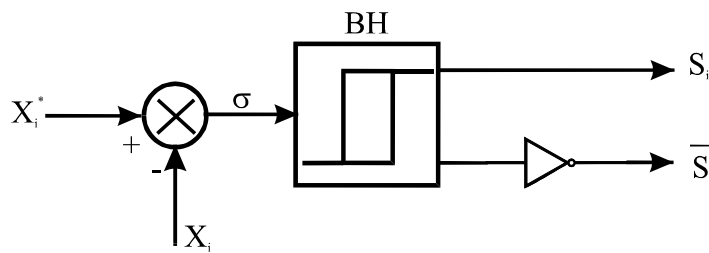


Figura 5-5 Estrategia de control en reguladores controlados por hipersuperficie (σ).

En dependencia del orden del sistema respecto a la magnitud controlada se emplearán diversas leyes de conmutación [RUI89]:

- hipersuperficie proporcional al error entre la señal de referencia y la real: sistemas de primer orden (por ejemplo, las corrientes en las bobinas del filtro).
- hipersuperficie proporcional al error entre la señal de referencia y la real, así como también a la señal anticipativa, que no es otra que la primera derivada de dicho error: sistemas de segundo orden (por ejemplo, la tensión en los condensadores del filtro).

- hipersuperficie proporcional al error entre la señal de referencia y la real, así como también componentes derivadas de distinto orden: sistemas de orden superior.

En el presente caso, al estar el puente inversor controlado en fuente de corriente, el sistema resultante es de primer orden [REY98] y, por tanto, se establecerá la ley de conmutación mediante una hipersuperficie proporcional al error entre la corriente de referencia y la real.

Mientras en el caso de control PWM con secuencias programadas se ejercía un control implícito sobre los armónicos, que eran conocidos y por lo tanto era fácil determinar el filtro que permitiese la atenuación deseada, esta posibilidad no existe en el control *sliding*, que por propia naturaleza generará la modulación idónea pero a frecuencias de conmutación variables, lo que dificulta el diseño de un filtro, salvo si se incorpora un procedimiento que establezca una frecuencia de conmutación constante.

Sería conveniente, por tanto, hacer una combinación del control PWM, que ofrece una regulación intrínseca optimizada del contenido armónico de la magnitud de salida, y un control *sliding*, que garantice la rapidez de respuesta transitoria en el control de dicha magnitud. Ello se logra realizando el control *sliding* con banda de histéresis adaptativa.

5.4.1.1 *SLIDING* ESCALAR

Analizando la figura 5-2 y (5.1) puede apreciarse la posibilidad de controlar el inversor en dos niveles, en caso de que el neutro N esté conectado al punto medio de batería (en este caso, al punto medio del condensador de *link*). De este modo será muy fácil implementar el control de las corrientes en cada una de las fases de forma independiente puesto que las tensiones fase-punto medio de batería serán independientes entre sí. En este caso las corrientes por cada una de las fases serán controladas por las tensiones fase-punto medio de batería ($v_{UG} \rightarrow i_U$, $v_{VG} \rightarrow i_V$, $v_{WG} \rightarrow i_W$). Las ecuaciones que regirán el control del puente inversor en fuente de corriente son como sigue:

$$\begin{aligned} v_{UG} - R_U \cdot i_U - u_{CU} &= L_U \cdot \frac{d i_U}{dt} \\ v_{VG} - R_V \cdot i_V - u_{CV} &= L_V \cdot \frac{d i_V}{dt} \\ v_{WG} - R_W \cdot i_W - u_{CW} &= L_W \cdot \frac{d i_W}{dt} \end{aligned} \quad (5.7)$$

Por el contrario, en caso de que el neutro de alterna quede aislado podrá efectuarse un control en tres o cinco niveles [LOR96].

Para el control en tres niveles, las tensiones fase-fase controlarán la evolución de las corrientes fase-fase¹ correspondientes ($v_{UV} \rightarrow i_{UV}$, $v_{VW} \rightarrow i_{VW}$, $v_{WU} \rightarrow i_{WU}$). Las ecuaciones que rigen este control son:

¹ Las corrientes fase-fase son las corrientes compuestas que resultan de la diferencia de corrientes de dos fases contiguas, por ejemplo, $i_{uv} = i_u - i_v$.

$$\begin{aligned}
 v_{UV} - R \cdot i_{UV} - u_{CUV} &= L \cdot \frac{d i_{UV}}{dt} \\
 v_{VW} - R \cdot i_{VW} - u_{CVW} &= L \cdot \frac{d i_{VW}}{dt} \\
 v_{WU} - R \cdot i_{WU} - u_{CWU} &= L \cdot \frac{d i_{WU}}{dt}
 \end{aligned} \tag{5.8}$$

considerando iguales las resistencias e inductancias por fase.

siendo u_{CUV} , u_{CVW} , u_{CWU} las tensiones en los condensadores reales del filtro LC C_{UV} , C_{VW} , C_{WU} en la figura 5-2.

Para el control en cinco niveles, las tensiones fase-neutro controlarán la evolución de las corrientes por fase correspondientes ($u_{UN} \rightarrow i_U$, $u_{VN} \rightarrow i_V$, $u_{WN} \rightarrow i_W$). Las ecuaciones que rigen este control son:

$$\begin{aligned}
 u_{UN} - R_U \cdot i_U - u_{CU} &= L_U \cdot \frac{d i_U}{dt} \\
 u_{VN} - R_V \cdot i_V - u_{CV} &= L_V \cdot \frac{d i_V}{dt} \\
 u_{WN} - R_W \cdot i_W - u_{CW} &= L_W \cdot \frac{d i_W}{dt}
 \end{aligned} \tag{5.9}$$

Las tensiones en los condensadores que aparecen en (5.7), (5.8), y (5.9) constituyen perturbaciones de cara al control que se realiza, siendo aproximadamente proporcionales a las tensiones de red por fase (aproximadamente puesto que hay que tener en cuenta la perturbación producida por el transformador de acoplamiento y su relación de transformación). Para lograr que las corrientes siempre estén controladas por las tensiones respectivas hay que garantizar en todo momento que éstas sean mayores, en valor absoluto y en todo instante de tiempo, que las tensiones en los condensadores.

Tanto para el control en tres como en cinco niveles, la acción que se ejerza sobre una fase cualquiera influirá en las otras dos, por lo que el algoritmo de control deberá tenerlo en cuenta.

Independientemente de la conexión empleada, del Valle [VAL95] propone, bien realizar el control de las tres fases de forma dependiente, empleando para ello un algoritmo de cálculo en el programa de control que decida la secuencia correcta de disparo de todos los semiconductores, bien realizarlo de forma independiente calculando una banda de histéresis para cada fase, con lo cual existirán zonas donde la tensión conmuta entre valores no previstos, adoptando esta última como solución.

Marroyo [MAR97c] propone realizar el control de dos fases cualesquiera y en la tensión del neutro.

5.4.1.2 SLIDING VECTORIAL

Las soluciones dadas para el *sliding* escalar ofrecen una interpretación compleja del fenómeno que está ocurriendo, puesto que al tomar una decisión cualquiera para una fase dada hay que pensar en el efecto que producirá en las otras, salvo en el caso del control en dos niveles. Sin embargo, siempre y cuando las magnitudes trifásicas dadas por (5.8) y (5.9) sean equilibradas, de manera que puedan expresarse de forma **vectorial** por medio del vector de Park y representarse en un espacio bidimensional, se podrá tomar una decisión conjunta que tendrá en cuenta a las tres magnitudes objeto de análisis. Para facilitar el cálculo dicho espacio se representará a través de tres ejes fijos **a,b,c** rotados 120° uno con respecto del otro. De esta forma se tendrá la siguiente notación vectorial para representar dichas magnitudes:

$$\overline{V_K} - R \cdot \overline{I} - \overline{U_{CA}} = L \cdot \frac{d\overline{I}}{dt} \quad (5.10)$$

siendo los vectores $\overline{V_K}^2$, y $\overline{U_{CA}}$ las representaciones por medio del vector de Park de las tensiones trifásicas con componentes de diversas frecuencias que resultan de las conmutaciones de los polos de potencia, y la de los condensadores del filtro LC, respectivamente. El vector \overline{I} es la representación, también por medio del vector de Park, de las corrientes trifásicas que van a ser controladas.

5.4.1.2.1 CONTROL EN TRES NIVELES

Dado que se tienen seis conmutadores y cada pareja opera de manera complementaria para cada fase, se tendrán ocho combinaciones posibles para el estado de los polos de potencia. Así:

S_W	S_V	S_U	v_{UV}	v_{VW}	v_{WU}	V_K
0	0	0	0	0	0	V_0
0	0	1	V_{CC}	0	$-V_{CC}$	V_1
0	1	0	$-V_{CC}$	V_{CC}	0	V_2
0	1	1	0	V_{CC}	$-V_{CC}$	V_3
1	0	0	0	$-V_{CC}$	V_{CC}	V_4
1	0	1	V_{CC}	$-V_{CC}$	0	V_5
1	1	0	$-V_{CC}$	0	V_{CC}	V_6
1	1	1	0	0	0	V_7

La representación en el espacio de Park de los ocho posibles vectores resultantes v_{UV} , v_{VW} , y v_{WU} , se muestra en la figura 5-6, donde se observa como V_0 y V_7 coinciden con el origen y los seis restantes aportan seis posibles acciones de control.

² Como representación genérica se adoptará, en adelante, \overline{A} como designación del vector \overline{A}

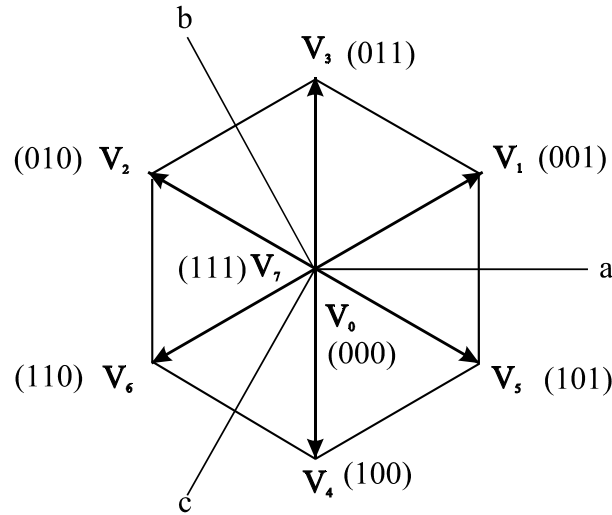


Figura 5-6 Representación en el espacio de Park de v_{UV} , v_{VW} , y v_{WU} .

El vector error de corriente se define como:

$$\Delta \bar{I} = \bar{I} - \bar{I}^* \quad (5.11)$$

siendo en este caso \bar{I}^* el vector corriente de referencia.

Además, según (5.10):

$$\overline{V_K} = L \cdot \frac{d\bar{I}}{dt} + R \cdot \bar{I} + \overline{U_{CA}} \quad (5.12)$$

Generalmente, $R \ll \omega L$, así:

$$\frac{d\bar{I}}{dt} \approx \frac{1}{L} \cdot (\overline{V_K} - \overline{U_{CA}}) \quad (5.13)$$

Sustituyendo (5.11) en (5.13):

$$\frac{d}{dt}(\Delta \bar{I} + \bar{I}^*) \approx \frac{1}{L} \cdot (\overline{V_K} - \overline{U_{CA}}) \quad (5.14)$$

Considerando que \bar{I}^* presenta una componente única fundamental correspondiente a la corriente deseada en la salida (50 Hz) y que \bar{I} ofrece una componente fundamental más diferentes componentes armónicas introducidas por la conmutación del puente, la derivada de la primera puede considerarse aproximadamente cero. De esta forma, puede aproximarse (5.14) como sigue:

$$\frac{d\Delta \bar{I}}{dt} \approx \frac{1}{L} \cdot (\overline{V_K} - \overline{U_{CA}}) \quad (5.15)$$

La variación del vector error de corriente $d\Delta\mathbf{I}/dt$ expresada por (5.15) es la variable más importante a controlar pues determina el contenido armónico de la corriente controlada en estado estacionario, así como su respuesta transitoria. La condición de existencia del control *sliding* (alcanzabilidad de la hipersuperficie) es cuando $\Delta\mathbf{I}$ y $d\Delta\mathbf{I}/dt$ tengan direcciones opuestas [KOR95], [KOR98], de modo que hay que escoger \mathbf{V}_K de manera que se cumpla esta condición.

Según (5.15), la variación del vector corriente seguirá la evolución marcada por el vector tensión siempre y cuando el valor absoluto del vector \mathbf{V}_K sea en todo momento mayor que el del vector \mathbf{U}_{CA} y la caída en la resistencia sea despreciable, produciendo el *forcing* necesario; si esto no se cumple, será entonces el vector \mathbf{U}_{CA} quien imponga dicho *forcing*, perdiéndose, por tanto, el control.

Esta situación se representa, para un caso real, en la figura 5-7. En ella se pueden observar los vectores \mathbf{I} e \mathbf{I}^* en el espacio de Park. Primeramente \mathbf{I} está en el punto 1, lo que significa un error $\Delta\mathbf{I}$ con respecto a \mathbf{I}^* . En este caso, la decisión de la acción de control a ejercer debe ser tal que provoque que la evolución del vector corriente \mathbf{I} sea en la dirección de minimizar dicho error. Así, si la acción de control se ejerce en la dirección positiva del eje fijo β , la variación del vector corriente seguirá esa dirección hasta que $\Delta\mathbf{I}$ sea nulo (punto 2). Si no se ejerciera otra acción de control \mathbf{I} seguirá su evolución hasta el punto 3. En este punto debe ejercerse una acción de control en la dirección negativa del eje fijo β si se quiere disminuir nuevamente $\Delta\mathbf{I}$.

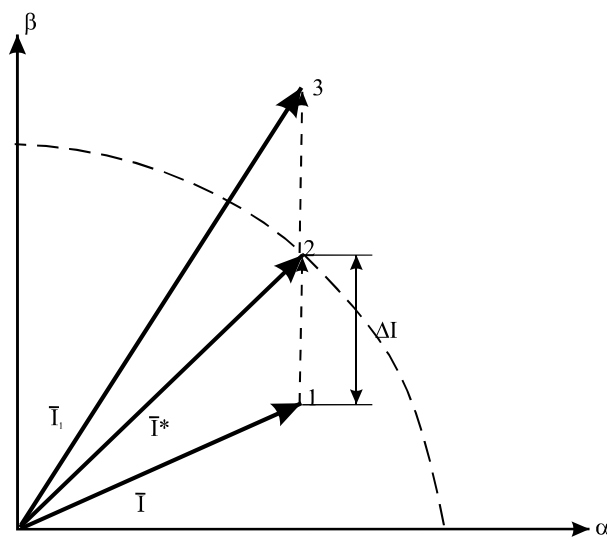


Figura 5-7 Evolución del vector corriente en el espacio de Park.

Para asignar la combinación correspondiente al estado de los polos de potencia se divide el espacio de Park en seis sextantes asignando a cada región una combinación tal que la dirección del vector \mathbf{V}_K resultante sea opuesta al vector $\Delta\mathbf{I}$, esto da lugar a tres estrategias para realizar el *sliding* vectorial que garantizan que en ningún momento se pierda el control de la corriente y se minimice en todo momento el vector error $\Delta\mathbf{I}$: así, la estrategia directa provocará que $\Delta\mathbf{I}$ rote en el sentido de las agujas del reloj alrededor del punto de error nulo, la inversa en el sentido contrario, y la estrategia óptima provocará que converja hacia este punto

de error nulo. Esto se muestra en la figura 5-8, para una banda de histéresis hipotéticamente cero (*sliding* ideal).

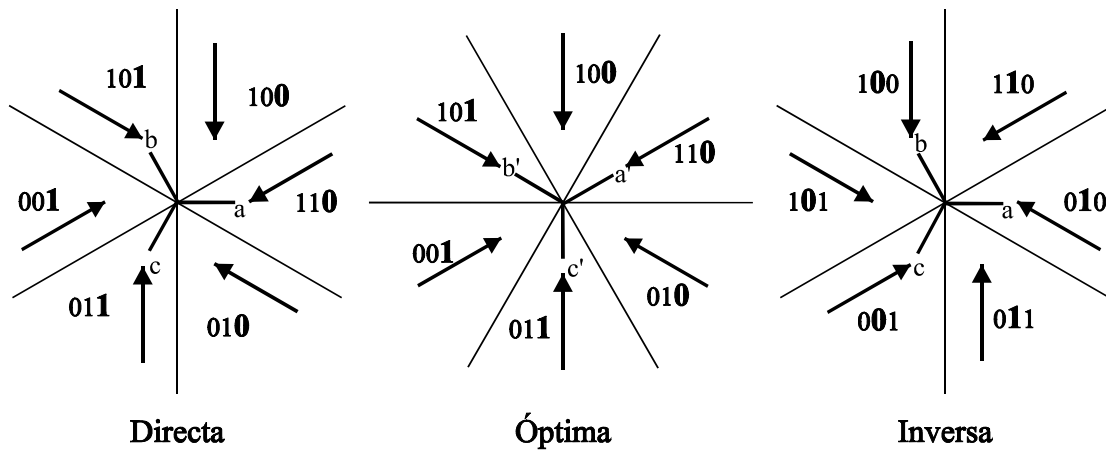


Figura 5-8 Estrategias de *sliding* vectorial y valores de (S_w, S_v, S_u). Control en tres niveles.

Para determinar en cual de los sextantes se encuentra el vector ΔI basta con determinar el signo de cada una de sus componentes en los ejes fijos **a,b,c**. En el caso de la estrategia óptima hay que rotar previamente los ejes **a,b,c** 30° aplicando para ello (3.43). En la figura 5-8 se han resaltado las decisiones que se toman en el eje **a** (**a'** para la estrategia óptima), por ejemplo, en el caso de la estrategia directa se observa que cuando la componente de ΔI en el eje **a** sea positiva se decide $S_u = 0$, en caso de que sea negativa se decide $S_u = 1$; para el caso de la estrategia inversa se decide $S_v = 1$ en caso de ser positiva y $S_v = 0$ en caso de ser negativa. De manera similar se hace el análisis para los restantes ejes y para la estrategia óptima.

En el caso de *sliding* real se compara el valor de cada una de las componentes del vector ΔI en los tres ejes fijos **a,b,c** (**a',b',c'**) con la banda de histéresis y en consecuencia se decide el estado de los polos en cada fase.

Definiendo a e_i como el error de corriente para la fase i ($i=a,b,c$) ($e_i = i_i - i_i^*$), se presentan a continuación los algoritmos de cálculo del estado de los polos de potencia para cada una de las estrategias presentadas:

Estrategia Directa

- SI ($e_a > BH$) ENTONCES $S_u = 0$ SI NO SI ($e_a < -BH$) ENTONCES $S_u = 1$
- SI ($e_b > BH$) ENTONCES $S_v = 0$ SI NO SI ($e_b < -BH$) ENTONCES $S_v = 1$
- SI ($e_c > BH$) ENTONCES $S_w = 0$ SI NO SI ($e_c < -BH$) ENTONCES $S_w = 1$

Estrategia Inversa

- SI ($e_a > BH$) ENTONCES $S_v = 1$ SI NO SI ($e_a < -BH$) ENTONCES $S_v = 0$
- SI ($e_b > BH$) ENTONCES $S_w = 1$ SI NO SI ($e_b < -BH$) ENTONCES $S_w = 0$
- SI ($e_c > BH$) ENTONCES $S_u = 1$ SI NO SI ($e_c < -BH$) ENTONCES $S_u = 0$

Estrategia Óptima

En este caso es necesario rotar 30° los ejes **a,b,c** aplicando (3.43):

SI ($e_a > BH$) ENTONCES $S_U = 0$ SI NO SI ($e_a < -BH$) ENTONCES $S_U = 1$
 SI ($e_b > BH$) ENTONCES $S_V = 0$ SI NO SI ($e_b < -BH$) ENTONCES $S_V = 1$
 SI ($e_c > BH$) ENTONCES $S_W = 0$ SI NO SI ($e_c < -BH$) ENTONCES $S_W = 1$

En todas las estrategias mostradas la decisión acerca del estado de los polos se realiza de forma vectorial como se ha mostrado en la figura 5-8 . En cambio, como se desprende de las ecuaciones anteriores, las comparaciones resultantes de las estrategias vectoriales son puramente escalares al realizarse sobre cada uno de los ejes de forma independiente. Esto simplifica las necesidades de cálculo del sistema físico a la vez que garantiza una decisión coordinada en todo el sistema.

La figura 5-9 muestra la situación correspondiente a la estrategia óptima, que resulta cuando ΔI se encuentra en la región donde se decide el vector $V_4(100)$ para el estado de los polos.

Se representa una banda de histéresis BH común para las tres fases dando lugar a un hexágono en donde la evolución del vector error de corriente es libre y sólo depende del estado anterior de los polos de potencia. Fuera del hexágono el inversor impone las direcciones mostradas asegurando la convergencia (*sliding*) hacia el vector corriente de referencia, así como la estabilidad del sistema.

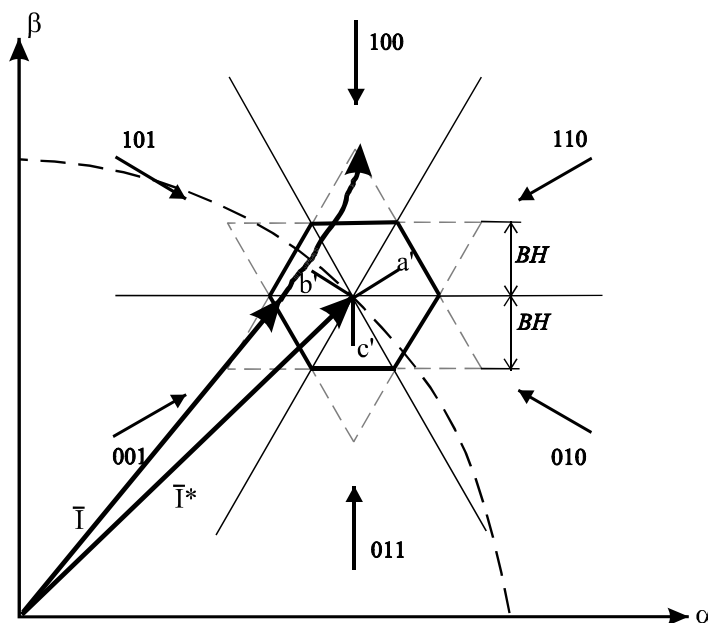


Figura 5-9 Vector corriente y vector corriente de referencia para *sliding* vectorial. Estrategia óptima.

Pueden darse cuatro situaciones diferentes en dependencia de donde se encuentre el vector ΔI (ver figura 5-10):

- **Caso 1:** ΔI se encuentra dentro del hexágono establecido por la banda de histéresis BH. En este caso no se toma ninguna nueva decisión puesto que no se sobrepasa la banda de histéresis en ninguno de los ejes fijos a', b', c' .
- **Caso 2:** ΔI se encuentra en uno de los triángulos exteriores al hexágono sobrepasando la banda de histéresis de uno de los ejes fijos a', b', c' , pero no en los restantes. En el punto (2), por ejemplo, se sobrepasa la banda de histéresis en el eje c' . En este caso se decide $S_W = 1$, por lo que la dirección final del *forcing* dependerá del estado anterior de los polos. Así, dicha dirección puede ser la de los vectores $V_4(100)$, $V_5(101)$, $V_6(110)$ ó $V_7(111)$. Esta última resulta ser el peor caso cuando U_{CA} coincida con ΔI pues provoca que el error no decrezca, sino que incluso su magnitud pueda alcanzar el doble de la banda de histéresis antes de que se produzca la siguiente conmutación [MAR97c], [NOV96].
- **Caso 3:** ΔI se encuentra en una zona en que sobrepasará la banda de histéresis en dos de los tres ejes fijos a', b', c' . En el punto (3), por ejemplo, se sobrepasa la banda de histéresis en los ejes b' y c' decidiéndose $S_W = 1$ y $S_V = 0$ que origina que la dirección resultante pueda ser la de $V_4 (100)$ o $V_5 (101)$.
- **Caso 4:** ΔI se encuentra en una zona en que sobrepasará la banda de histéresis en los tres ejes fijos a', b', c' . En el punto (5), por ejemplo, se decide $S_W = 1$, $S_V = 0$ y $S_U = 0$, es decir, $V_4 (100)$.

Un proceso similar ocurre para los cinco vectores restantes. De este análisis se concluye que cuanto más se aleje la corriente real de su referencia, más fuerza se ejercerá en la dirección opuesta a ese error para tratar de anularlo.

Las figuras 5-11 y 5-12 muestran las zonas de decisión al emplear las estrategias directa e inversa, respectivamente, cuando se decide V_4 nuevamente.

En cuanto a la distribución espectral de frecuencia, es de esperar que las estrategias directa e inversa centren el espectro de alta frecuencia alrededor de la frecuencia portadora pues ΔI rotará alrededor del punto de error nulo, en cambio, es de esperar que la estrategia óptima disperse el espectro pues en este caso ΔI convergerá hacia el punto de error nulo sin imponer una rotación específica. Por eso, el filtrado de los armónicos de alta frecuencia sería más fácil en el caso de la estrategias directa e inversa. Esta hipótesis será comprobada en el próximo capítulo.

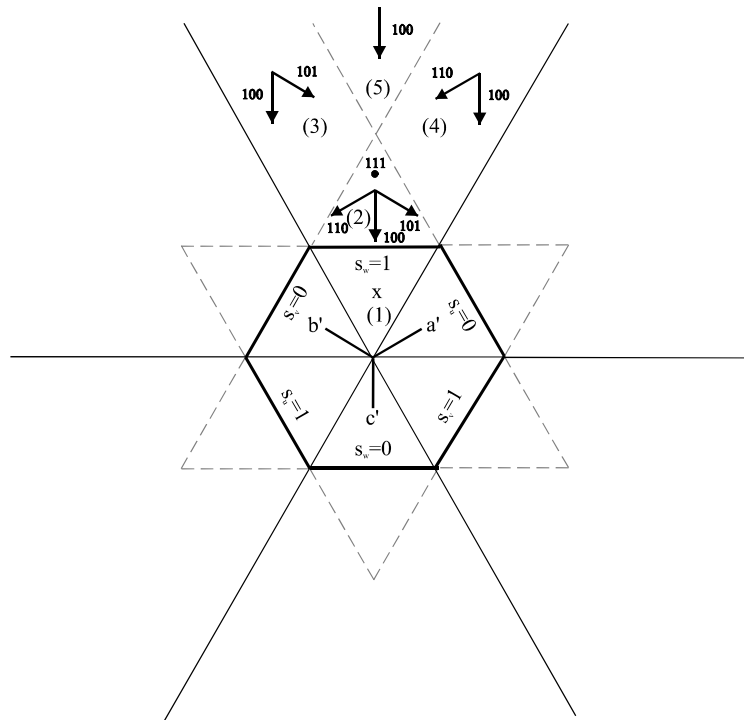


Figura 5-10 Regiones de decisión según la estrategia **óptima**.

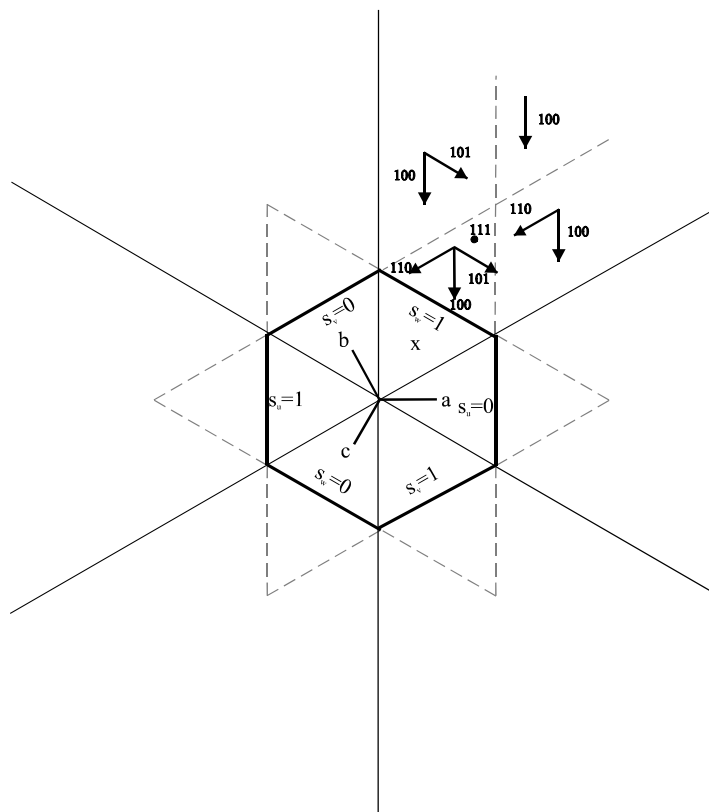


Figura 5-11 Regiones de decisión según la estrategia **directa**.

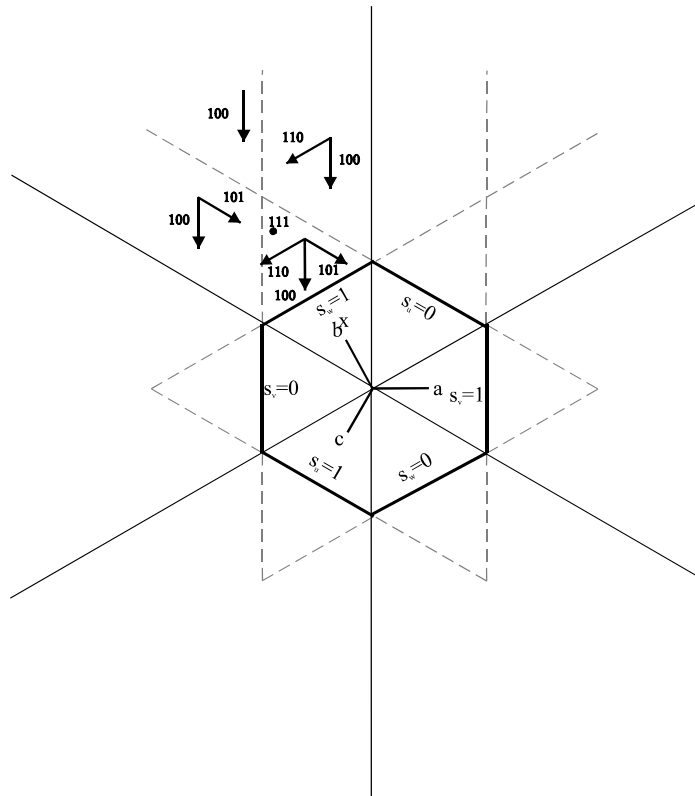


Figura 5-12 Regiones de decisión según la estrategia inversa.

En todos los casos analizados en las figuras 5-10, 5-11, y 5-12 no se ha tenido en cuenta el efecto del vector tensión en los condensadores U_{CA} . Dicha tensión introducirá una perturbación en la dirección resultante al aplicar V_K . Así, por ejemplo, si se aplica V_4 , tal y como se hace en la figura 5-10, la influencia de U_{CA} se muestra en la figura 5-13.

Como se puede apreciar, la perturbación U_{CA} desviará la acción del control. Esta desviación será tanto mayor cuanto mayor sea la magnitud de U_{CA} , considerando constante la magnitud de V_K . Es de esperar, por tanto, que existirá un límite a partir del cual se pierda la condición de alcanzabilidad de la hipersuperficie, o lo que es lo mismo, se pierda el control de la corriente. La relación entre U_{CA} y V_K no es otra que el índice de modulación. En la figura 5-14 se muestra esta situación límite, que resulta ser la unidad, es decir, cuando los valores absolutos de V_K y U_{CA} sean iguales.

En los sistemas electrónicos de potencia la magnitud de U_{CA} es constante en general; por tanto es la magnitud de V_K la que debe escogerse de manera que sea mayor que U_{CA} .

$V_K \gg U_{CA}$ garantizará un comportamiento óptimo de cara al control. Sin embargo, escoger V_K muy grande no es factible económicamente, y escogerlo aproximadamente igual a U_{CA} introducirá distorsión armónica importante en baja frecuencia.

Es necesario pues, un compromiso entre la calidad de la señal y la factibilidad económica, por lo que es necesario encontrar el índice de modulación máximo que cumpla con este compromiso.

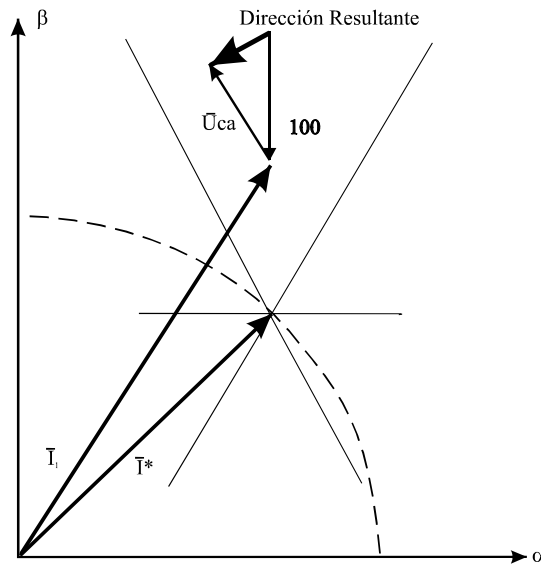


Figura 5-13 Efecto de la perturbación del vector tensión de alterna en la dirección de evolución del vector corriente.

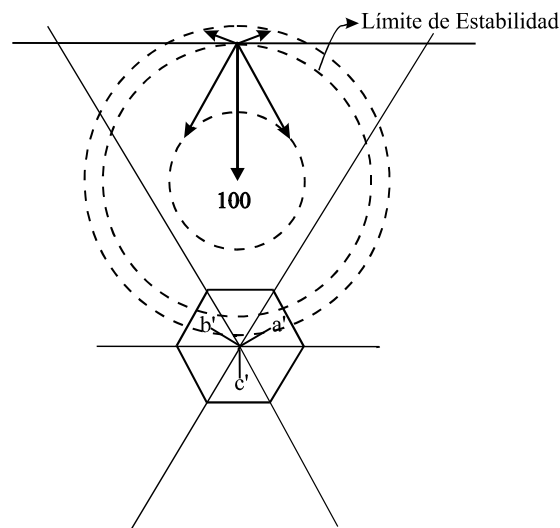


Figura 5-14 Límite de la alcanzabilidad de la hiperuperficie.

Analicemos más detenidamente lo que ocurre en el espacio de Park cuando se decide V_4 y éste es perturbado por U_{CA} , que estará a 30° y resulta ser el peor caso. Las figuras 5-15, 5-16, y 5-17 muestran esta situación para las estrategias óptima, directa e inversa, respectivamente.

Como puede apreciarse, el índice de modulación límite permitido para evitar la distorsión de baja frecuencia es $\cos 30^\circ = 0,86$ en todos los casos. Con este valor, la evolución del vector corriente oscilará en las cercanías de la banda de histéresis seis veces por ciclo y lo hará siempre que el vector tensión en los condensadores esté a $\pm 30^\circ$ con respecto a V_K . Para $X_{mod} < 0,86$ es de esperar poca distorsión armónica en baja frecuencia y para $X_{mod} > 0,86$ es de esperar que la distorsión armónica en baja frecuencia aumente de manera apreciable.

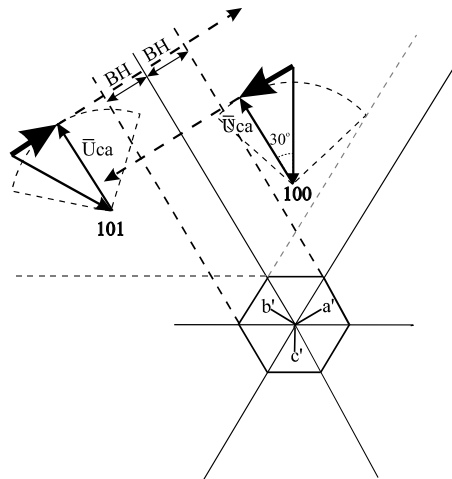


Figura 5-15 Límite del índice de modulación máximo permitido para evitar distorsión de baja frecuencia. Estrategia **óptima**.

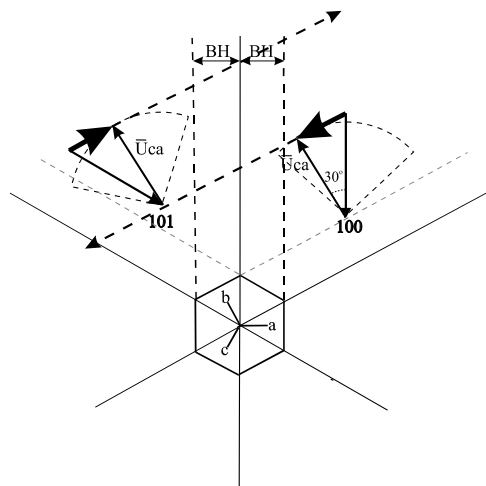


Figura 5-16 Límite del índice de modulación máximo permitido para evitar distorsión de baja frecuencia. Estrategia **directa**.

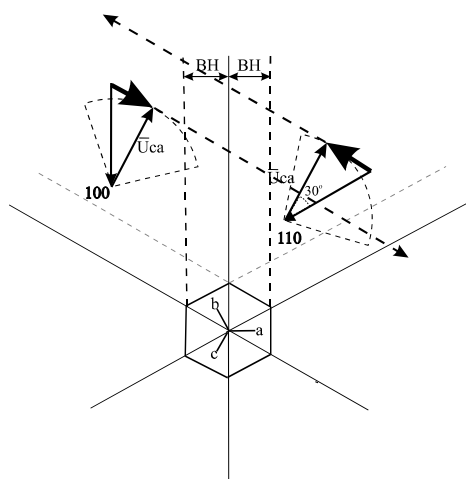


Figura 5-17 Límite del índice de modulación máximo permitido para evitar distorsión de baja frecuencia. Estrategia **inversa**.

Las figuras 5-18 a la 5-29 muestran el comportamiento por simulación de la tres estrategias para *sliding* para los índices de modulación 0,66 ($V_{CC} = 820$ V); 0,86 ($V_{CC} = 625$ V); 1,00 ($V_{CC} = 537,4$ V); y 1,05 ($V_{CC} = 512$ V). En todos los casos se han escogido los siguientes parámetros de simulación:

- Corriente de referencia en el eje fijo d : $I_d^* = 56$ A
- Tensión de alterna de red: $V_{CA} = 380$ V
- Potencia aparente entregada a la red: $S_{red} = 10$ KVA
- Factor de potencia de cara a la red: $FP = 1$
- Relación de transformación: $rr = 1,73$
- Inductancia de la bobina de conexión del inversor: $L = 1,5$ mH
- Condensador del filtro LC: $C = 2$ μ F
- Inductancia del transformador de red: $L_t = 1,7$ mH
- Resistencias del cobre de las bobinas de conexión del inversor y de los devanados del transformador de red: $R = 0,5$ Ω

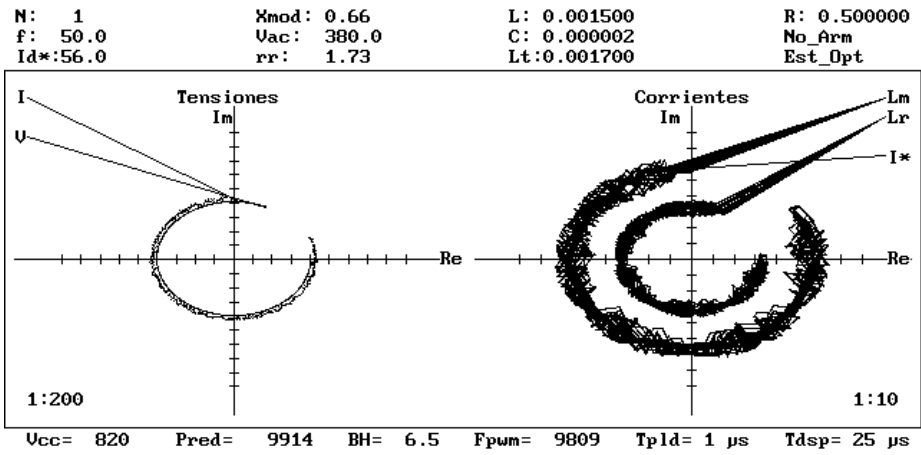
En ellas se muestran las evoluciones en el espacio de Park del vector corriente de referencia (I^*), el vector correspondiente a las corrientes trifásicas fase-fase controladas (L_m), el vector correspondiente a las corrientes trifásicas por fase (L_r), el vector correspondiente a las tensiones trifásicas de red (V), así como el vector correspondiente a las tensiones trifásicas del inversor (I), ligeramente filtradas.

Analizando estas figuras se demuestra todo lo planteado en cuanto a los límites del índice de modulación. Así, pueden definirse las siguientes áreas de operación:

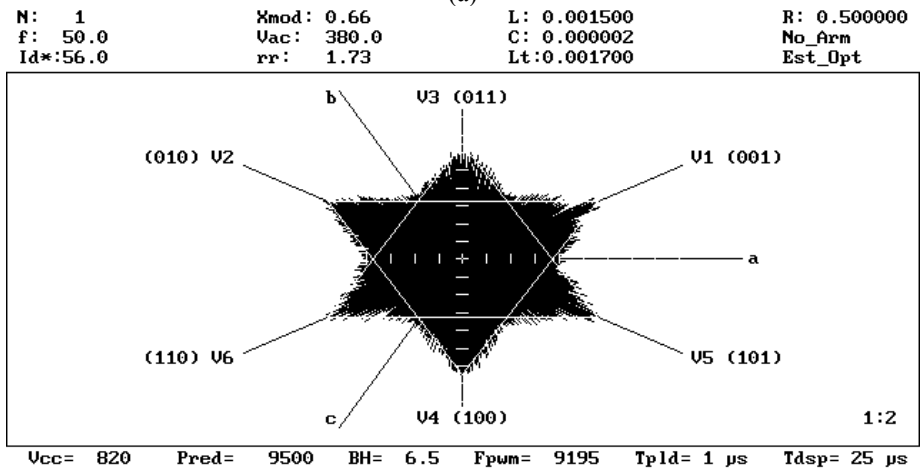
- $X_{mod} < 0,5$. Sistema Estable. Distorsión armónica en baja frecuencia pequeña. No factible económicamente pues se necesita un valor muy elevado de V_K .
- $0,5 < X_{mod} < 0,86$. Sistema Estable. Distorsión armónica en baja frecuencia aceptable.
- $0,86 < X_{mod} < 1,00$. Sistema Estable. Distorsión en baja frecuencia grande.
- $X_{mod} > 1,00$. Sistema Inestable. No se alcanza la hipersuperficie.

Se concluye, por tanto, que el índice de modulación debe cumplir la segunda condición.

En las figuras 5-18 a la 5-29 se comprueba la hipótesis anteriormente planteada: para $X_{mod} < 0,86$ las corrientes trifásicas controladas tendrán una distorsión armónica en baja frecuencia pequeña, mientras que cuando $X_{mod} > 0,86$, la distorsión armónica en baja frecuencia de dichas corrientes comenzará a aumentar de manera apreciable.

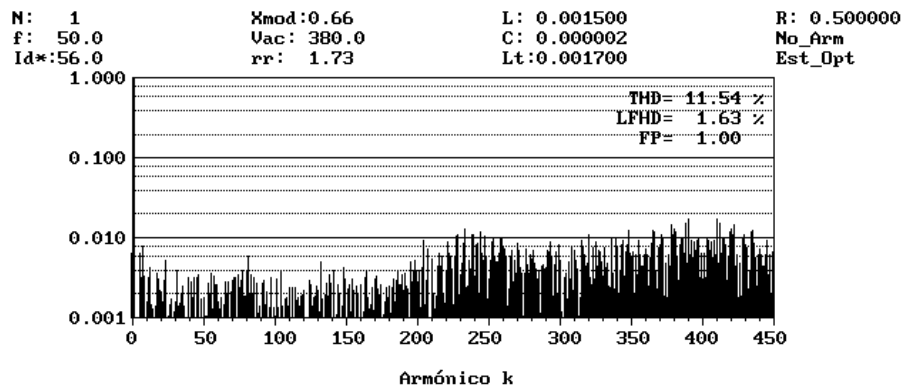


(a)



(b)

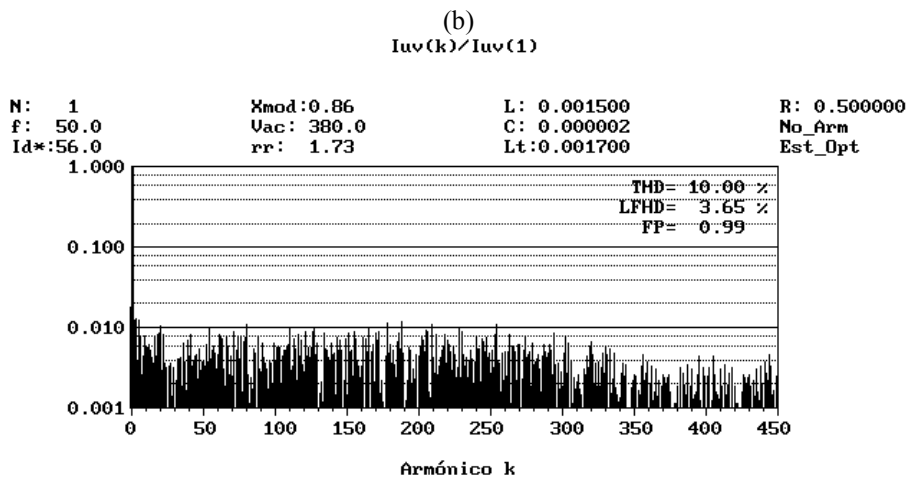
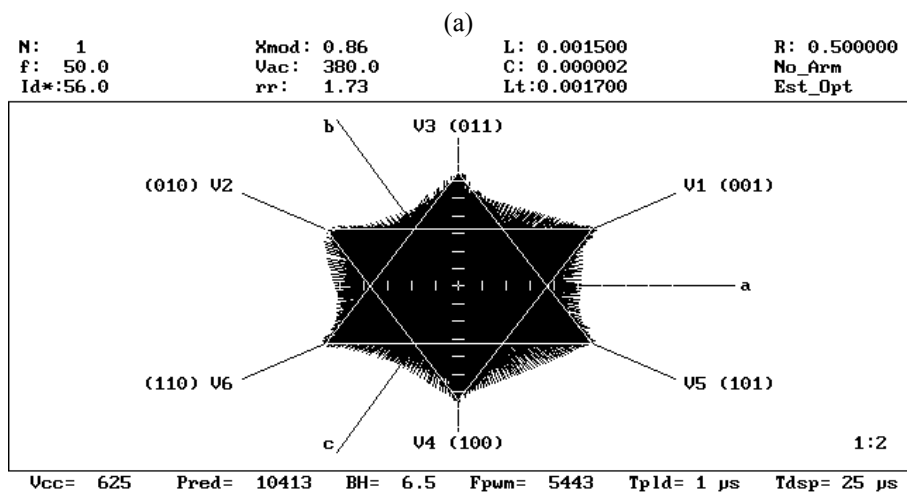
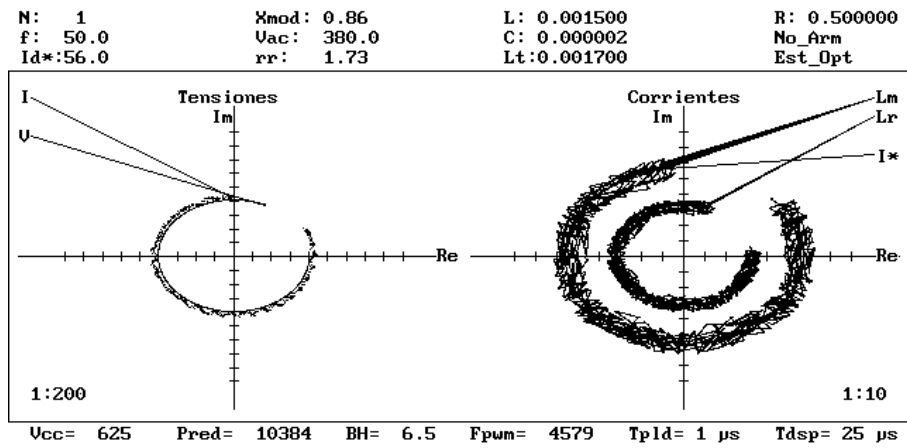
$I_{uv}(k)/I_{uv}(1)$



(c)

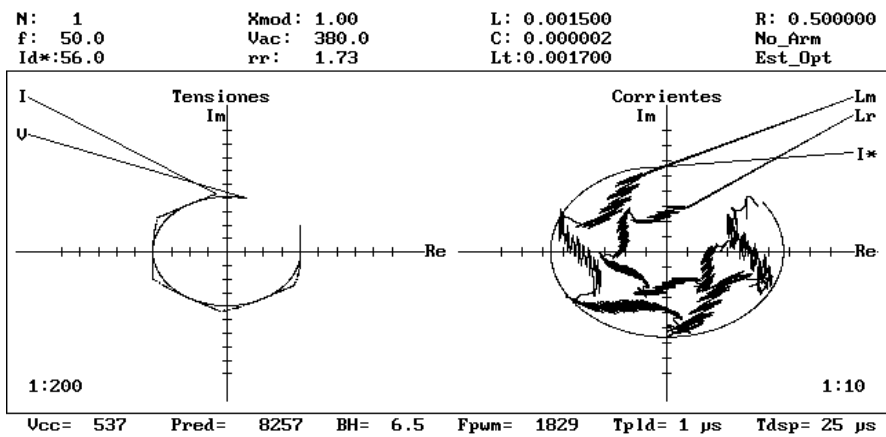
Figura 5-18 Índice de modulación $x_{mod} = 0,66$. Estrategia óptima.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Evolución en el espacio de Park del vector error de corriente.
- (c) Análisis armónico.

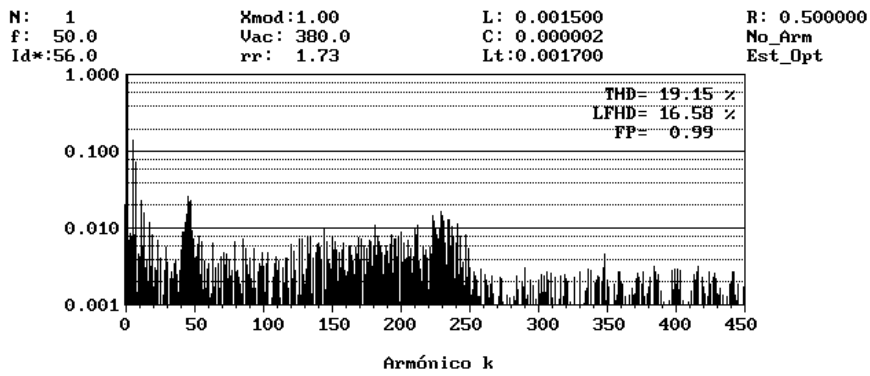


(c)

Figura 5-19 Índice de modulación $x_{mod} = 0,86$. Estrategia **óptima**.
 (a) Evolución en el espacio de Park de los vectores tensión y corriente.
 (b) Evolución en el espacio de Park del vector error de corriente.
 (c) Análisis armónico.



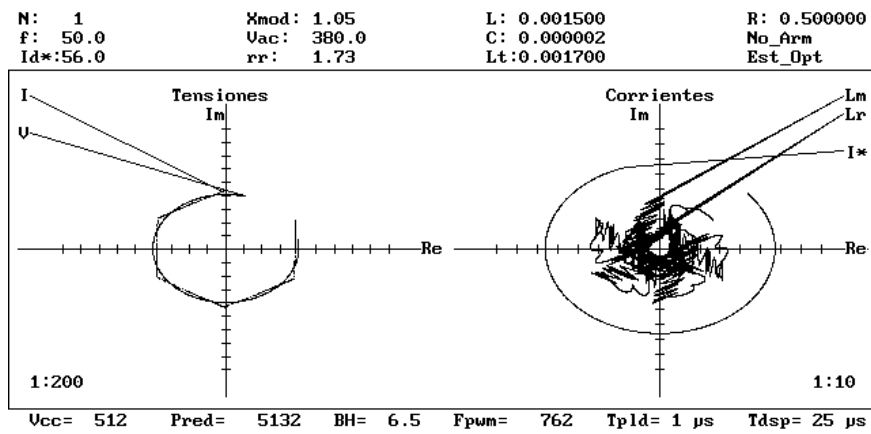
(a)
Iuv(k)/Iuv(1)



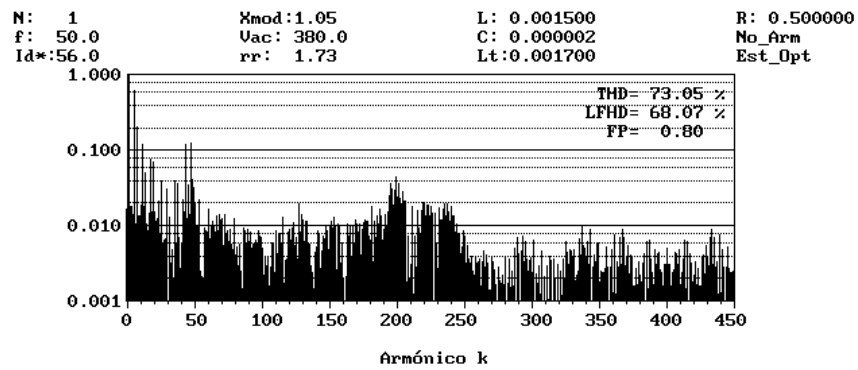
(b)

Figura 5-20 Índice de modulación $x_{mod} = 1,00$. Estrategia **óptima**.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Análisis armónico.

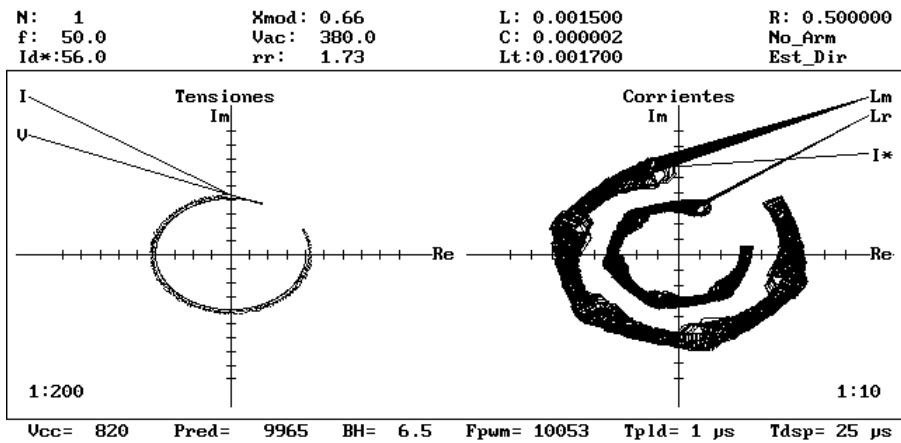


(a)
Iuv(k)/Iuv(1)

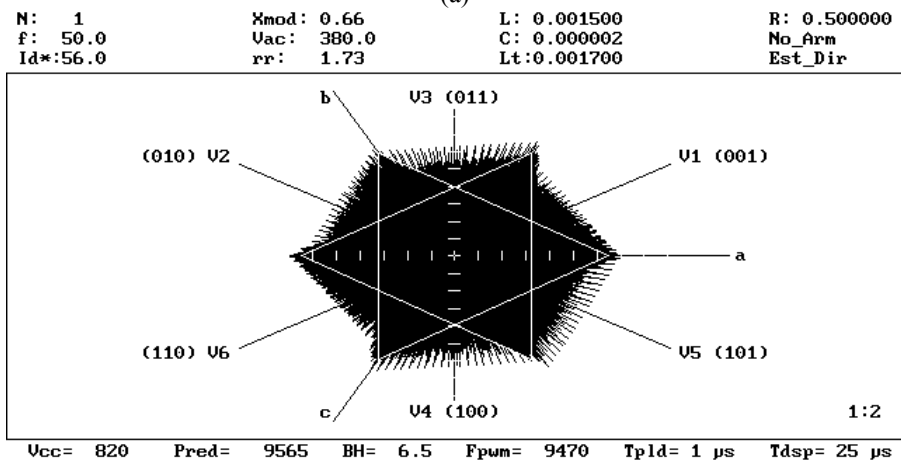


(b)

Figura 5-21 Índice de modulación $x_{mod} = 1,05$. Estrategia **óptima**.
 (a) Evolución en el espacio de Park de los vectores tensión y corriente.
 (b) Análisis armónico.

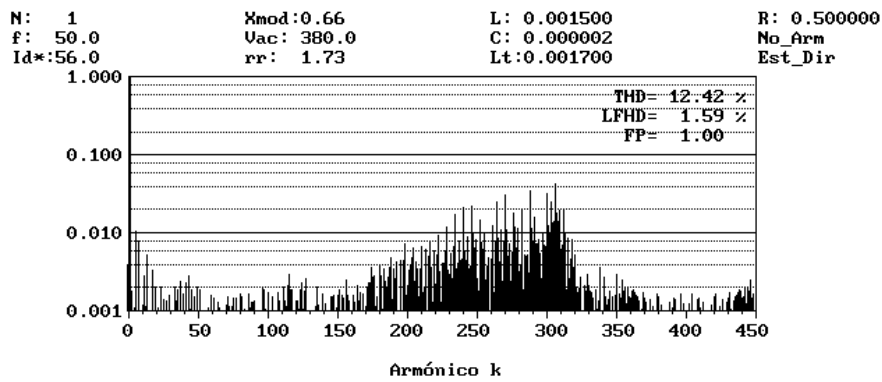


(a)



(b)

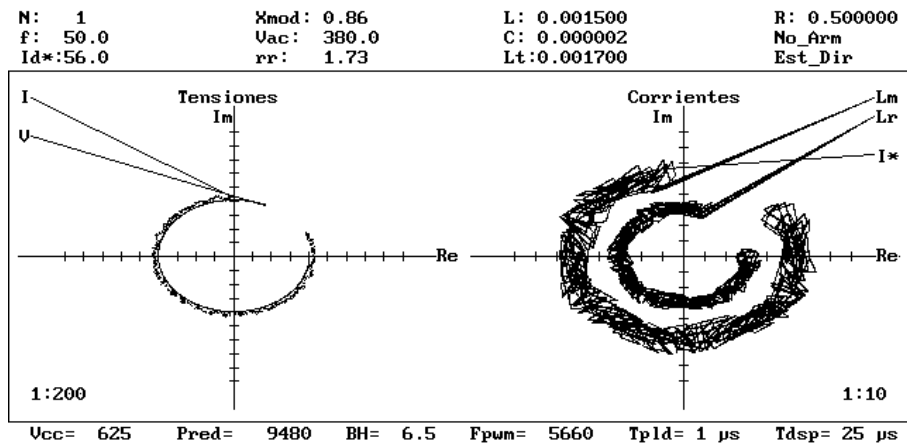
$I_{uv}(k)/I_{uv}(1)$



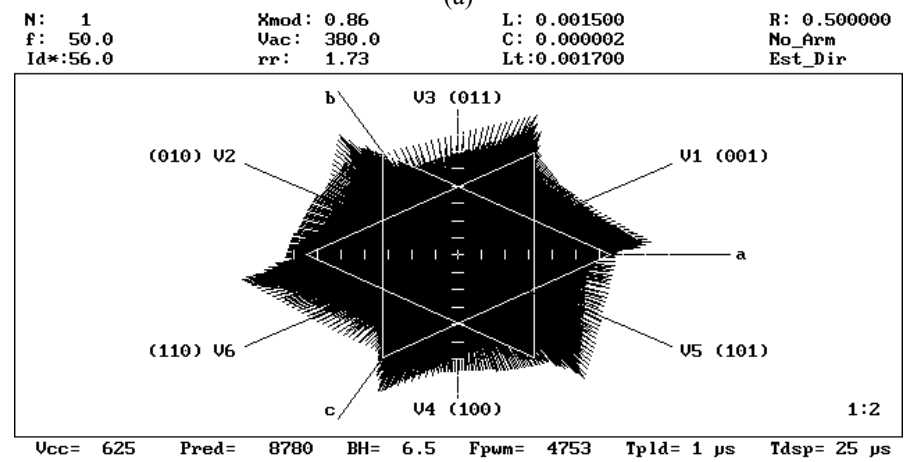
(c)

Figura 5-22 Índice de modulación $x_{mod} = 0,66$. Estrategia **directa**.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Evolución en el espacio de Park del vector error de corriente.
- (c) Análisis armónico.

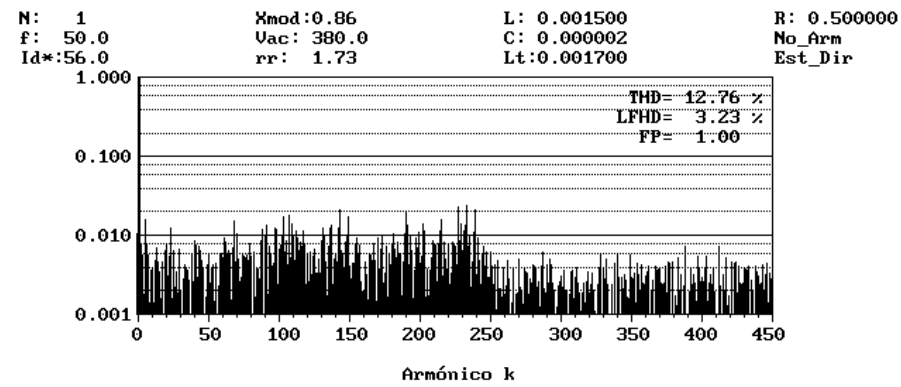


(a)



(b)

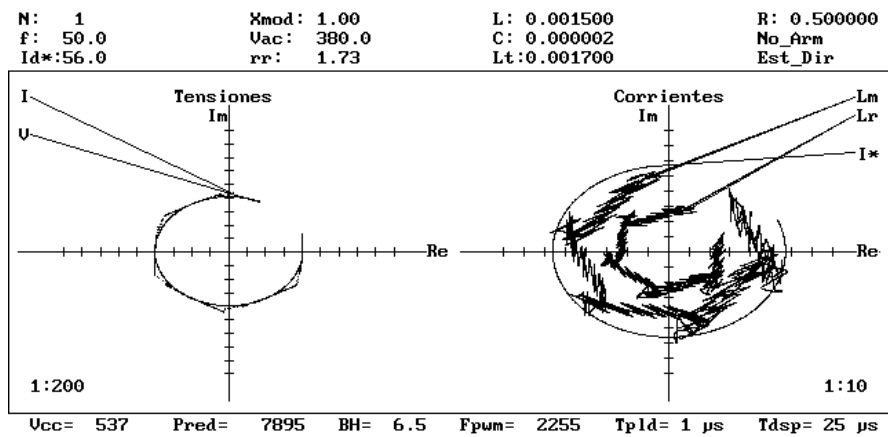
$I_{uv}(k)/I_{uv}(1)$



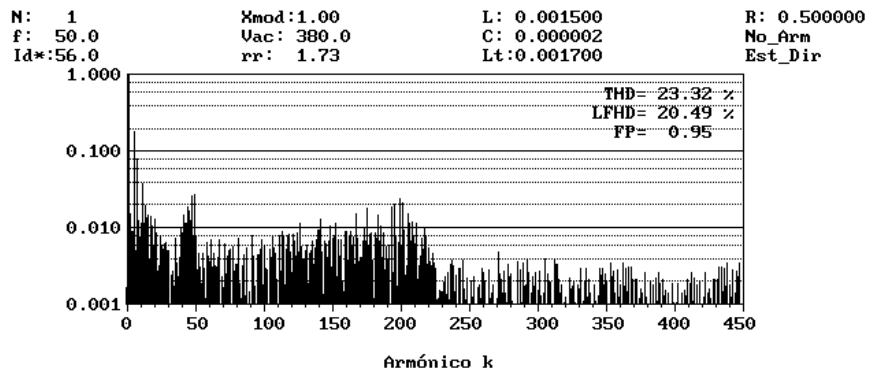
(c)

Figura 5-23 Índice de modulación $x_{mod} = 0.86$. Estrategia directa.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Evolución en el espacio de Park del vector error de corriente.
- (c) Análisis armónico.



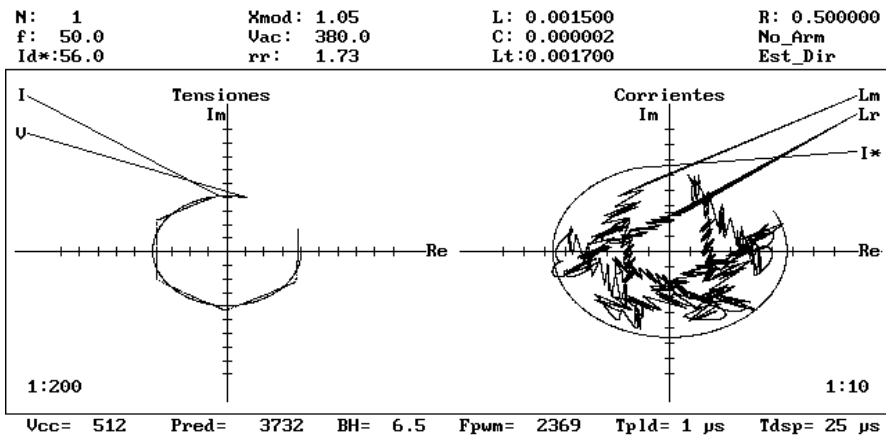
(a)
 $I_{uv}(k)/I_{uv}(1)$



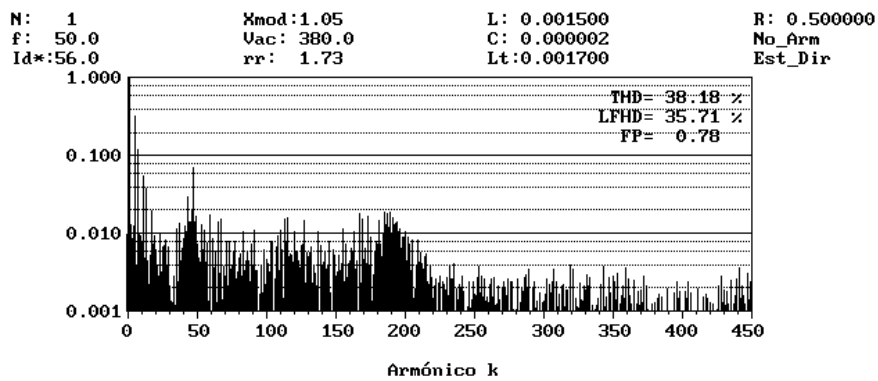
(b)

Figura 5-24 Índice de modulación $x_{mod} = 1,00$. Estrategia **directa**.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Análisis armónico.

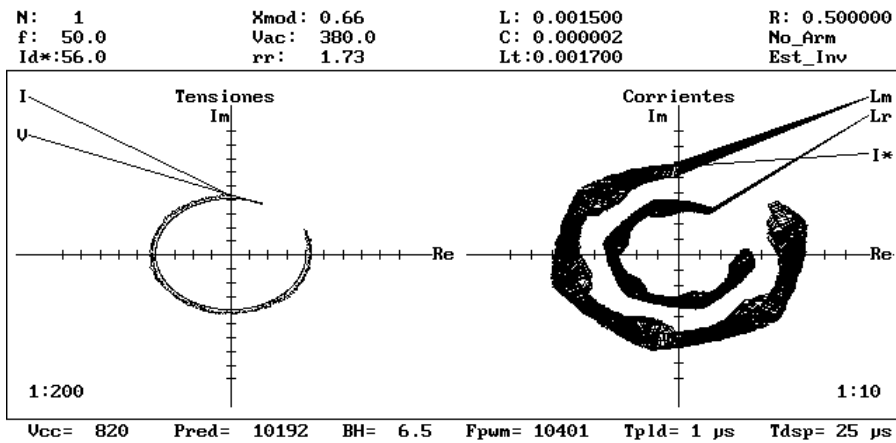


(a)
 $I_{uv}(k)/I_{uv}(1)$

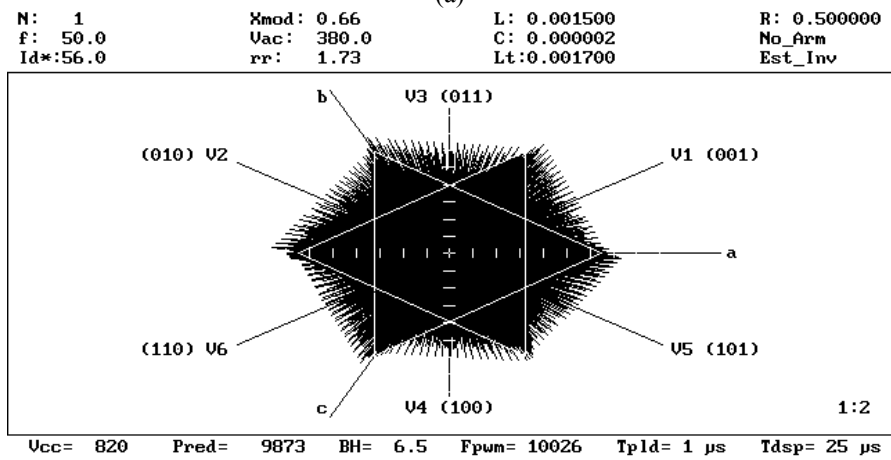


(b)

Figura 5-25 Índice de modulación $x_{mod} = 1,05$. Estrategia **directa**.
 (a) Evolución en el espacio de Park de los vectores tensión y corriente.
 (b) Análisis armónico.

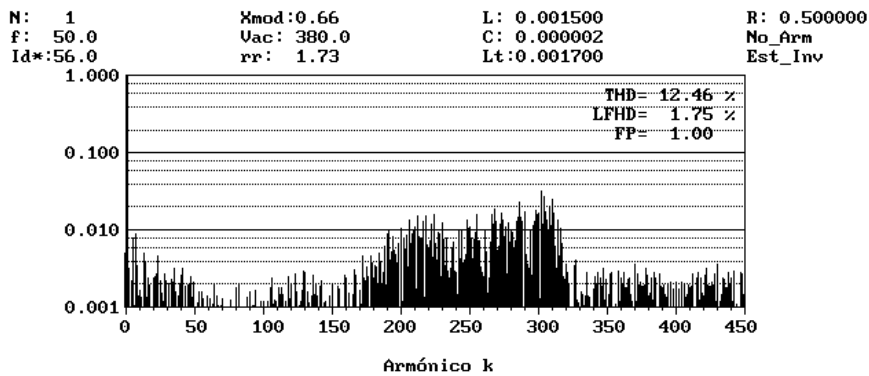


(a)



(b)

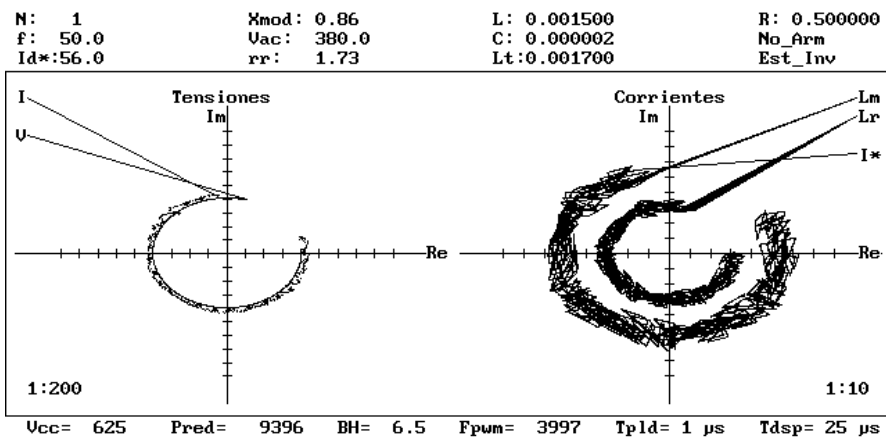
$I_{uv}(k)/I_{uv}(1)$



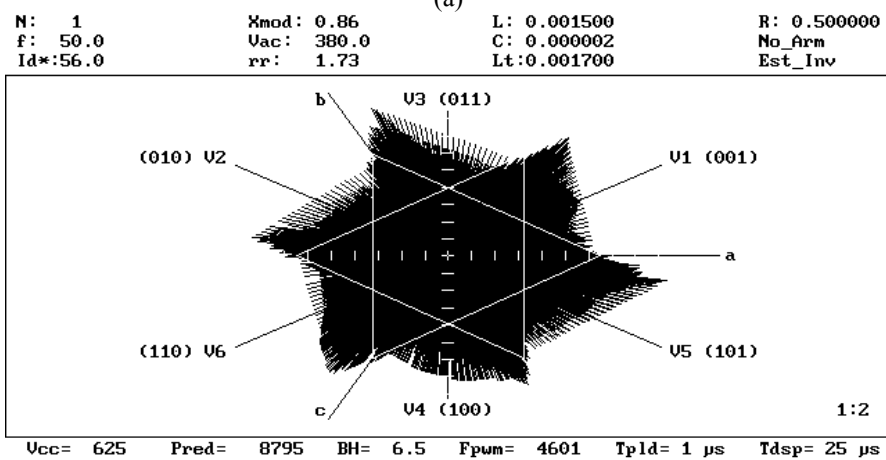
(c)

Figura 5-26 Índice de modulación $x_{mod} = 0,66$. Estrategia inversa.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Evolución en el espacio de Park del vector error de corriente.
- (c) Análisis armónico.

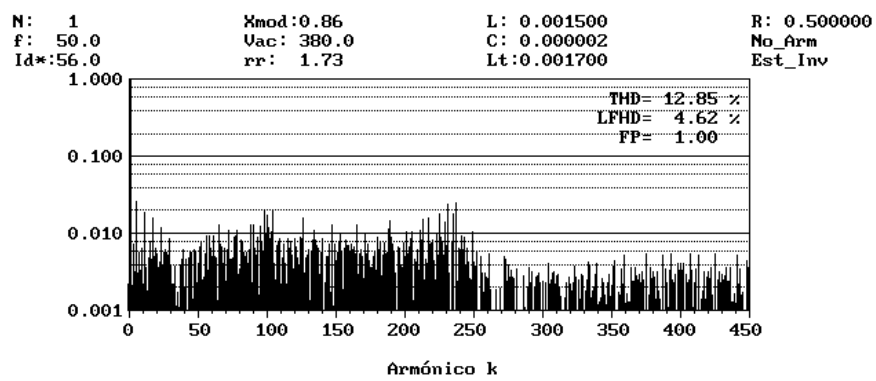


(a)



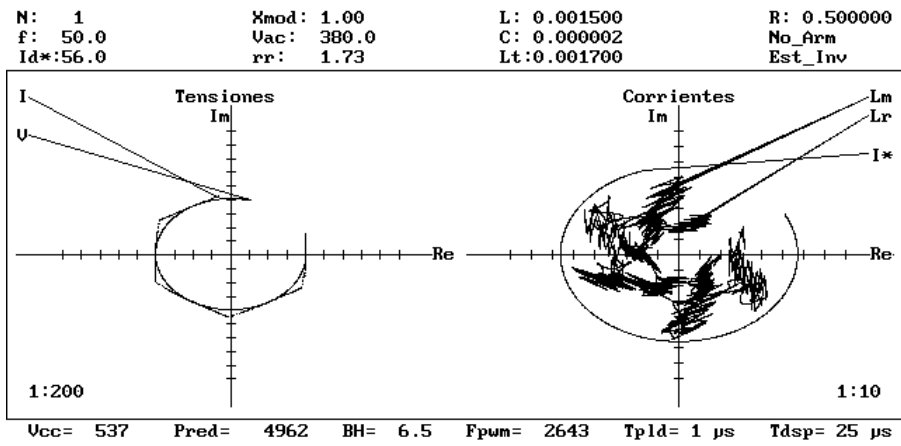
(b)

$I_{uv}(k)/I_{uv}(1)$

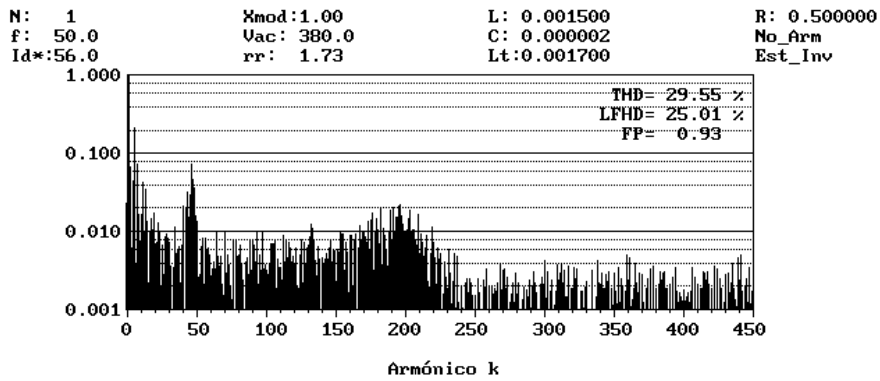


(c)

Figura 5-27 Índice de modulación $x_{mod} = 0,86$. Estrategia **inversa**.
 (a) Evolución en el espacio de Park de los vectores tensión y corriente.
 (b) Evolución en el espacio de Park del vector error de corriente.
 (c) Análisis armónico.



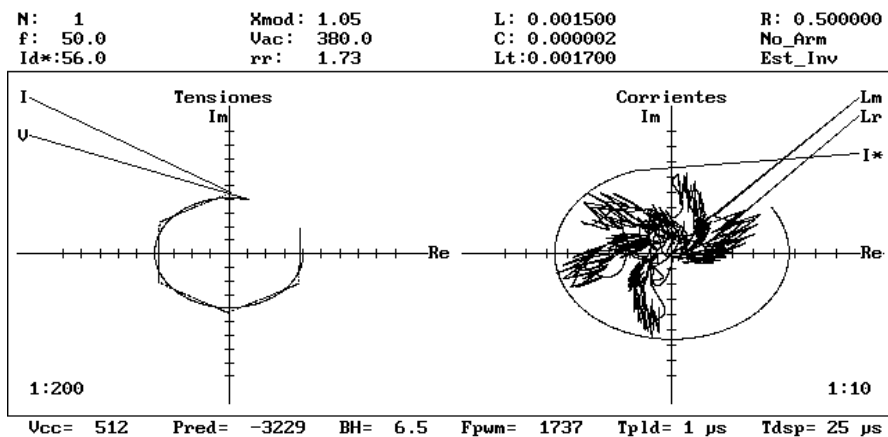
(a)
 $I_{uv}(k)/I_{uv}(1)$



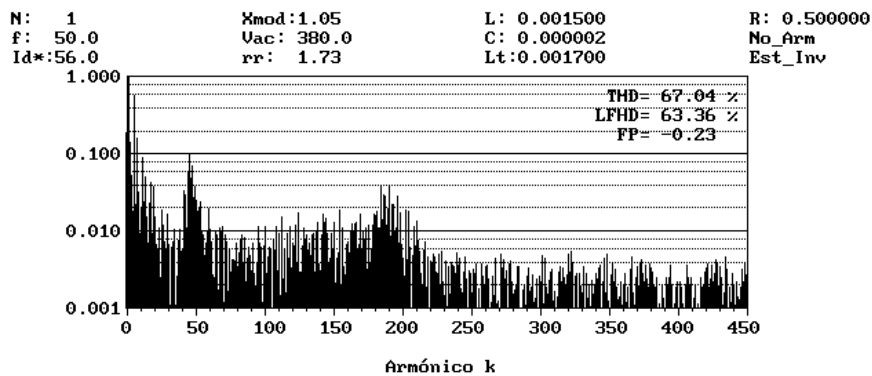
(b)

Figura 5-28 Índice de modulación $x_{mod} = 1,00$. Estrategia **inversa**.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Análisis armónico.



(a)
I_{uv}(k)/I_{uv}(1)



(b)

Figura 5-29 Índice de modulación $x_{mod} = 1,05$. Estrategia **inversa**.
 (a) Evolución en el espacio de Park de los vectores tensión y corriente.
 (b) Análisis armónico.

En las figuras 5-18 a la 5-29 puede apreciarse que aun cuando se efectúa el control de las corrientes trifásicas por el inversor fase-fase, las corrientes trifásicas por fase también son controladas de manera indirecta. Esto se debe a que el sistema es completamente equilibrado en corrientes y existe una relación biunívoca entre ellas.

Por último, hay que decir que Korondi et al. [KOR93], [KOR95], [KOR98] tiene en cuenta en que posición se encuentra U_{CA} antes de decidir el estado de los polos. Esta alternativa tiene la ventaja de elegir siempre el vector V_K en la dirección opuesta al error ΔI de manera que se cumpla siempre la condición de existencia del *sliding* y efectuar así un control más óptimo; sin embargo, presenta el inconveniente de aumentar la complejidad del sistema analizado.

5.4.1.2.2 CONTROL EN CINCO NIVELES

Operando de manera similar que para el control en tres niveles se tiene:

S_W	S_V	S_U	v_{UG}	v_{VG}	v_{WG}	u_{UN}	u_{VN}	u_{WN}	V_K
0	0	0	$-V_{CC}/2$	$-V_{CC}/2$	$-V_{CC}/2$	0	0	0	V_0
0	0	1	$V_{CC}/2$	$-V_{CC}/2$	$-V_{CC}/2$	$2V_{CC}/3$	$-V_{CC}/3$	$-V_{CC}/3$	V_1
0	1	0	$-V_{CC}/2$	$V_{CC}/2$	$-V_{CC}/2$	$-V_{CC}/3$	$2V_{CC}/3$	$-V_{CC}/3$	V_2
0	1	1	$V_{CC}/2$	$V_{CC}/2$	$-V_{CC}/2$	$V_{CC}/3$	$V_{CC}/3$	$-2V_{CC}/3$	V_3
1	0	0	$-V_{CC}/2$	$-V_{CC}/2$	$V_{CC}/2$	$-V_{CC}/3$	$-V_{CC}/3$	$2V_{CC}/3$	V_4
1	0	1	$V_{CC}/2$	$-V_{CC}/2$	$V_{CC}/2$	$V_{CC}/3$	$-2V_{CC}/3$	$V_{CC}/3$	V_5
1	1	0	$-V_{CC}/2$	$V_{CC}/2$	$V_{CC}/2$	$-2V_{CC}/3$	$V_{CC}/3$	$V_{CC}/3$	V_6
1	1	1	$V_{CC}/2$	$V_{CC}/2$	$V_{CC}/2$	0	0	0	V_7

De esta forma se puede representar en el espacio de Park a las tensiones u_{UN} , u_{VN} , y u_{WN} que impondrán en todo momento la dirección que debe seguir el vector formado por las corrientes de fase i_U , i_V , e i_W (figura 5-30).

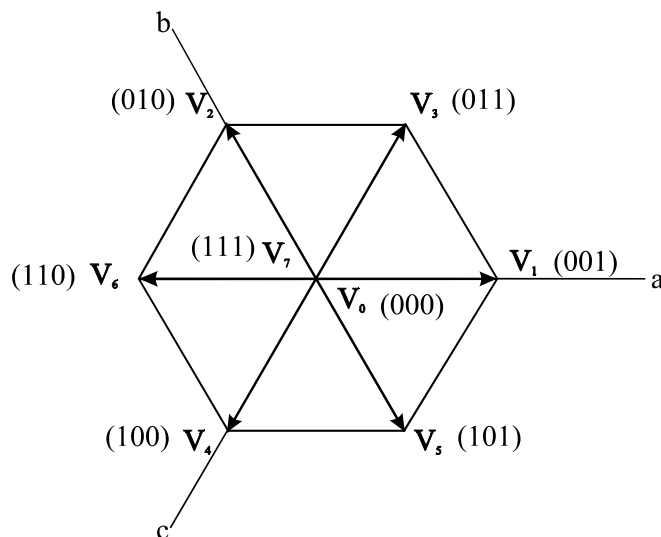


Figura 5-30 Representación en el espacio de Park de u_{UN} , u_{VN} , y u_{WN} .

La figura 5-30 no es otra que la figura 5-6 rotada -30° , y todo el procedimiento para el *sliding* vectorial descrito en el apartado anterior es válido nuevamente.

Los algoritmos de cálculo del estado de los polos de potencia son (ver figura 5-31):

Estrategia Directa

En este caso es necesario rotar -30° los ejes fijos **a,b,c** aplicando (3.44):

- SI ($e_a' > BH$) ENTONCES $S_U = 0$ SI NO SI ($e_a' < -BH$) ENTONCES $S_U = 1$
- SI ($e_b' > BH$) ENTONCES $S_V = 0$ SI NO SI ($e_b' < -BH$) ENTONCES $S_V = 1$
- SI ($e_c' > BH$) ENTONCES $S_W = 0$ SI NO SI ($e_c' < -BH$) ENTONCES $S_W = 1$

Estrategia Inversa

Nuevamente es necesario rotar -30° los ejes fijos **a,b,c** aplicando (3.44):

SI ($e_{a'} > BH$) ENTONCES $S_V = 1$ SI NO SI ($e_{a'} < -BH$) ENTONCES $S_V = 0$
 SI ($e_{b'} > BH$) ENTONCES $S_W = 1$ SI NO SI ($e_{b'} < -BH$) ENTONCES $S_W = 0$
 SI ($e_{c'} > BH$) ENTONCES $S_U = 1$ SI NO SI ($e_{c'} < -BH$) ENTONCES $S_U = 0$

Estrategia Óptima

SI ($e_a > BH$) ENTONCES $S_U = 0$ SI NO SI ($e_a < -BH$) ENTONCES $S_U = 1$
 SI ($e_b > BH$) ENTONCES $S_V = 0$ SI NO SI ($e_b < -BH$) ENTONCES $S_V = 1$
 SI ($e_c > BH$) ENTONCES $S_W = 0$ SI NO SI ($e_c < -BH$) ENTONCES $S_W = 1$

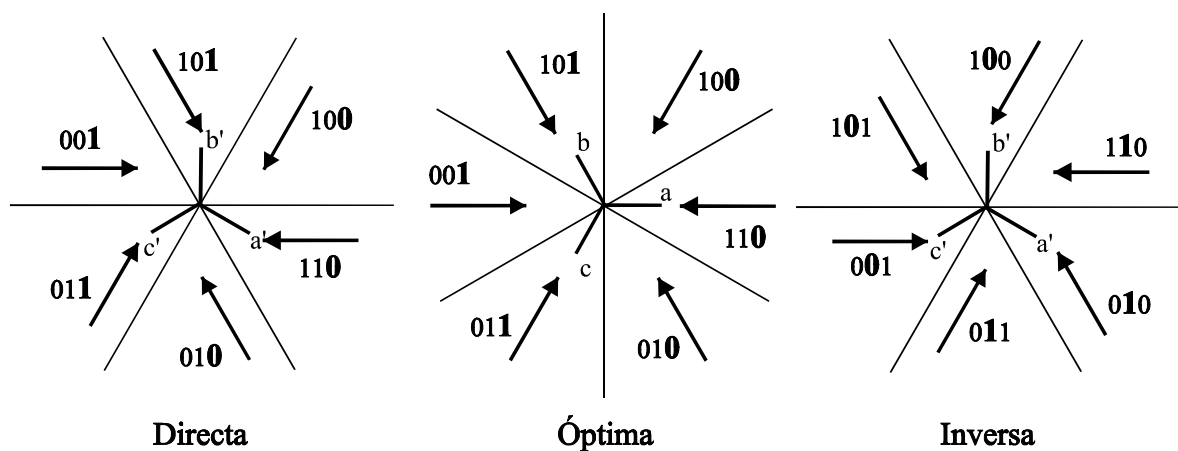
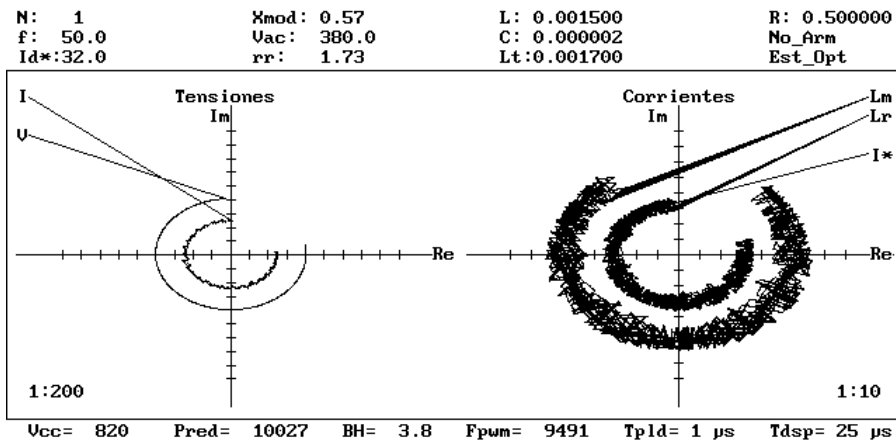


Figura 5-31 Estrategias de *sliding* vectorial y valores de (S_W, S_V, S_U). Control en cinco niveles.

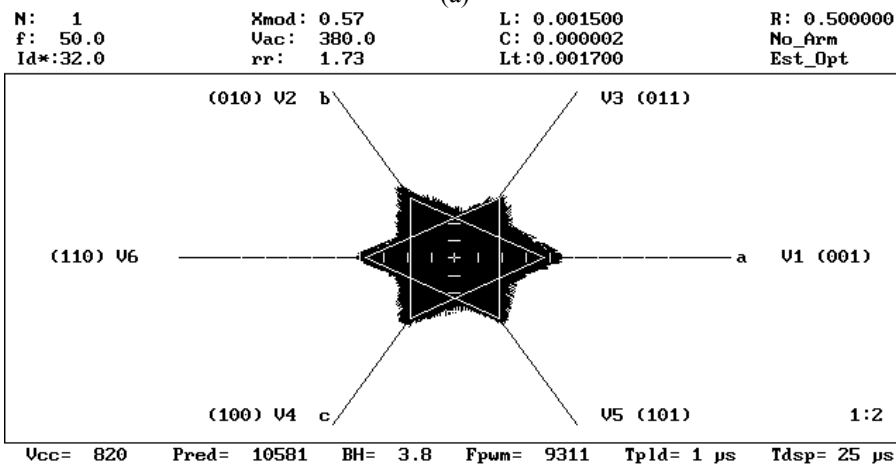
Las figuras 5-32, 5-33, y 5-34 muestran el comportamiento por simulación de la tres estrategias de control *sliding* para un índice de modulación $X_{mod} = 0,57$ ($V_{CC} = 820$ V). En todos los casos se han escogido los siguientes parámetros de simulación:

- Corriente de referencia en el eje fijo **d**: $I^*_d = 32$ A
- Tensión de alterna de red: $V_{ca} = 380$ V
- Potencia aparente entregada a la red: $S_{red} = 10$ KVA
- Factor de potencia de cara a la red: $FP = 1$
- Relación de transformación: $rr = 1,73$
- Inductancia de la bobina de conexión del inversor: $L = 1,5$ mH
- Condensador del filtro LC: $C = 2$ μ F
- Inductancia del transformador de red: $L_t = 1,7$ mH
- Resistencias del cobre de las bobinas de conexión del inversor y de los devanados del transformador de red: $R = 0,5$ Ω

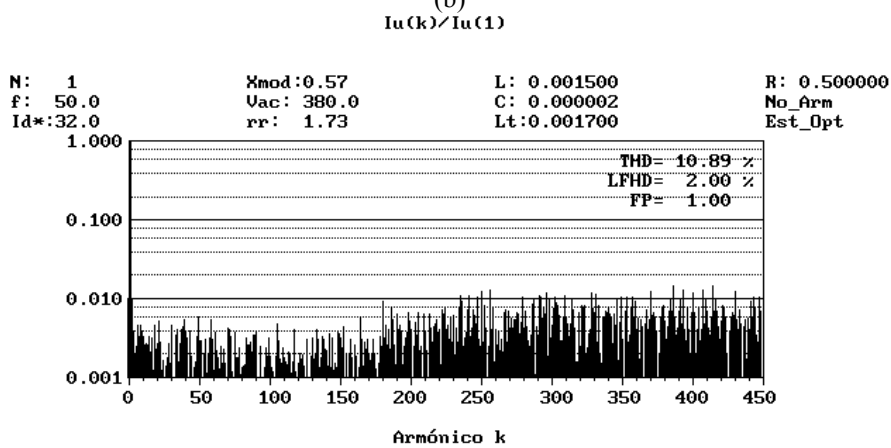
Al igual que en el control en tres niveles, el índice de modulación límite permitido para evitar la distorsión de baja frecuencia es $\cos 30^\circ = 0,86$ en todos los casos.



(a)



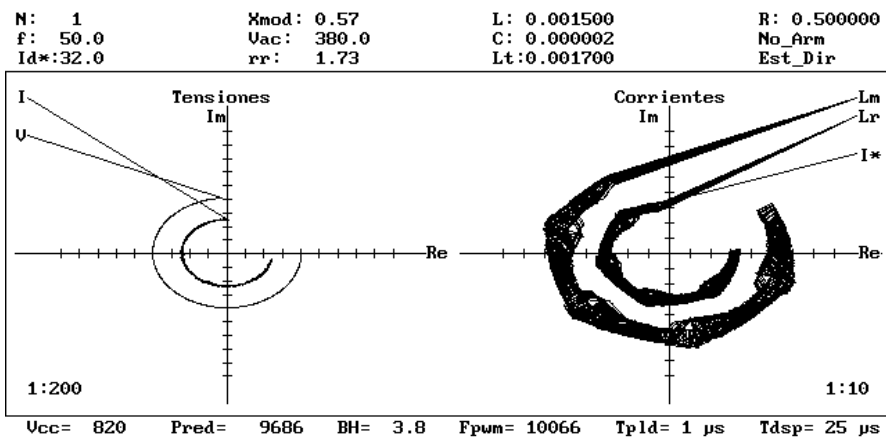
(b)



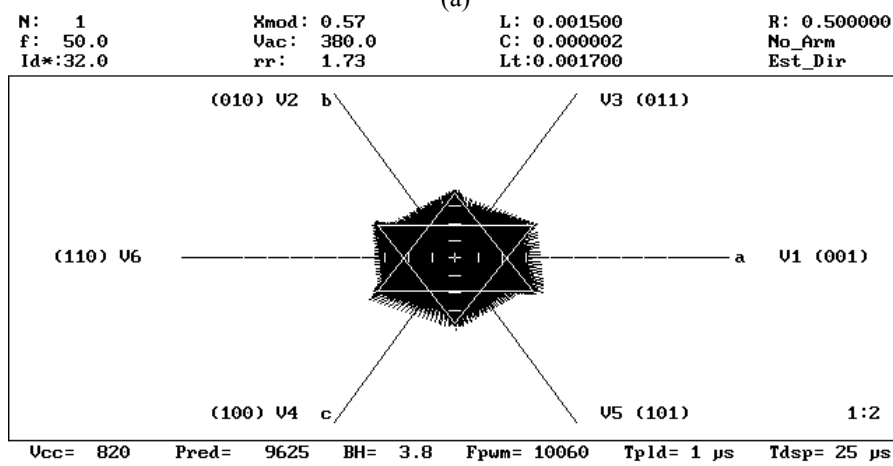
(c)

Figura 5-32 Índice de modulación $x_{mod} = 0,57$. Estrategia **óptima**.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Evolución en el espacio de Park del vector error de corriente.
- (c) Análisis armónico.

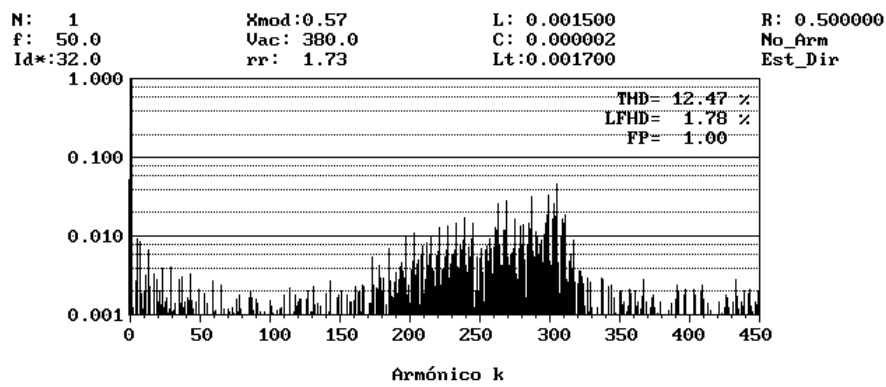


(a)



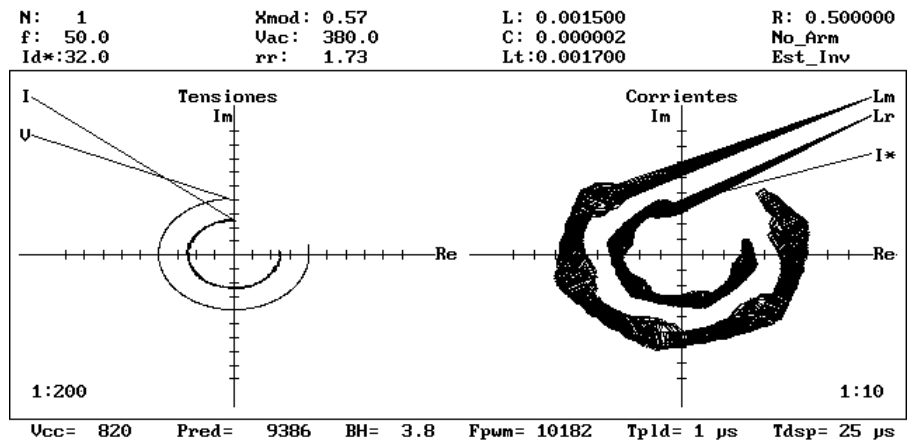
(b)

I_u(k)/I_u(1)

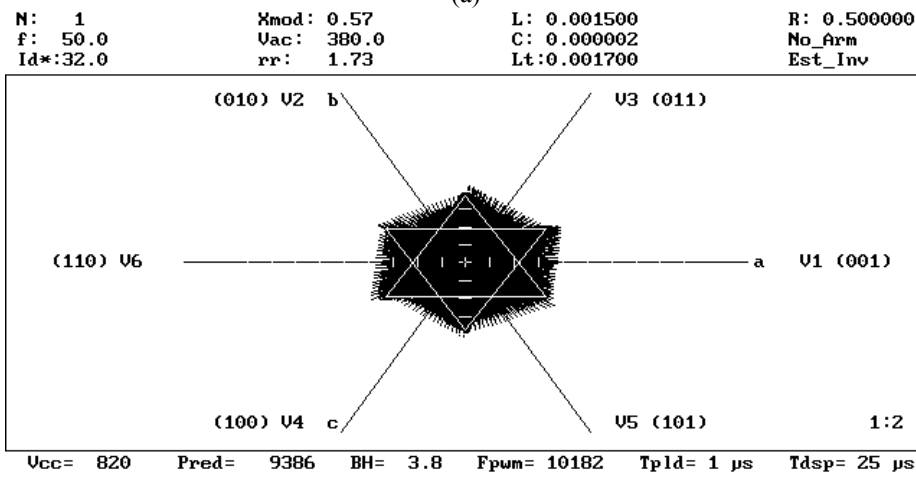


(c)

Figura 5-33 Índice de modulación $x_{mod} = 0,57$. Estrategia **directa**.
 (a) Evolución en el espacio de Park de los vectores tensión y corriente.
 (b) Evolución en el espacio de Park del vector error de corriente.
 (c) Análisis armónico.

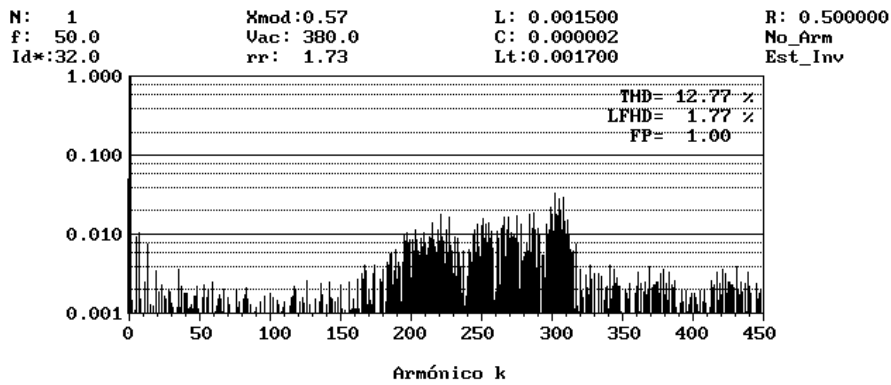


(a)



(b)

$I_u(k)/I_u(1)$



(c)

Figura 5-34 Índice de modulación $x_{mod} = 0,57$. Estrategia *inversa*.

- (a) Evolución en el espacio de Park de los vectores tensión y corriente.
- (b) Evolución en el espacio de Park del vector error de corriente.
- (c) Análisis armónico.

En este caso, las figuras 5-32, 5-33, y 5-34 muestran que aun cuando el control se realice sobre las corrientes trifásicas por fase en el inversor, las corrientes trifásicas fase-fase quedan controladas de manera indirecta por ser un sistema equilibrado en corrientes y existir una relación biunívoca entre ellas.

Para ilustrar todo lo anteriormente planteado, sea el control ejercido en tres niveles según la estrategia directa:

$$\begin{aligned} S_u &\Rightarrow \begin{bmatrix} e_a \end{bmatrix} \\ S_v &\Rightarrow \begin{bmatrix} e_b \end{bmatrix} \\ S_w &\Rightarrow \begin{bmatrix} e_c \end{bmatrix} \end{aligned} = \begin{bmatrix} i_{uv} - i_{uv}^* \\ i_{vw} - i_{vw}^* \\ i_{wu} - i_{wu}^* \end{bmatrix} = \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_u - i_u^* \\ i_v - i_v^* \\ i_w - i_w^* \end{bmatrix} \quad (5.16)$$

Al aplicar (3.43) para rotar 30° los ejes **a,b,c** se tiene la estrategia óptima:

$$\begin{aligned} S_u &\Rightarrow \begin{bmatrix} e_{a'} \end{bmatrix} \\ S_v &\Rightarrow \begin{bmatrix} e_{b'} \end{bmatrix} \\ S_w &\Rightarrow \begin{bmatrix} e_{c'} \end{bmatrix} \end{aligned} = \frac{\sqrt{3}}{3} \cdot \begin{bmatrix} 1 & 0 & -1 \\ -1 & 1 & 0 \\ 0 & -1 & 1 \end{bmatrix} \cdot \begin{bmatrix} 1 & -1 & 0 \\ 0 & 1 & -1 \\ -1 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_u - i_u^* \\ i_v - i_v^* \\ i_w - i_w^* \end{bmatrix} \quad (5.17)$$

Operando:

$$\begin{aligned} S_u &\Rightarrow \begin{bmatrix} e_{a'} \end{bmatrix} \\ S_v &\Rightarrow \begin{bmatrix} e_{b'} \end{bmatrix} \\ S_w &\Rightarrow \begin{bmatrix} e_{c'} \end{bmatrix} \end{aligned} = \frac{\sqrt{3}}{3} \cdot \begin{bmatrix} 2 & -1 & -1 \\ -1 & 2 & -1 \\ -1 & -1 & 2 \end{bmatrix} \cdot \begin{bmatrix} i_u - i_u^* \\ i_v - i_v^* \\ i_w - i_w^* \end{bmatrix} + \frac{\sqrt{3}}{3} \cdot \begin{bmatrix} 1 & 1 & 1 \\ 1 & 1 & 1 \\ 1 & 1 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_u - i_u^* \\ i_v - i_v^* \\ i_w - i_w^* \end{bmatrix} \quad (5.18)$$

$$\begin{aligned} S_u &\Rightarrow \begin{bmatrix} e_{a'} \end{bmatrix} \\ S_v &\Rightarrow \begin{bmatrix} e_{b'} \end{bmatrix} \\ S_w &\Rightarrow \begin{bmatrix} e_{c'} \end{bmatrix} \end{aligned} = \sqrt{3} \cdot \begin{bmatrix} 1 & 0 & 0 \\ 0 & 1 & 0 \\ 0 & 0 & 1 \end{bmatrix} \cdot \begin{bmatrix} i_u - i_u^* \\ i_v - i_v^* \\ i_w - i_w^* \end{bmatrix} \quad (5.19)$$

La ecuación (5.19) muestra que al ejercer el control en tres niveles según la estrategia óptima para las corrientes trifásicas fase-fase por el inversor, realmente se estarán controlando las corrientes trifásicas por fase, que no es otro que el control en cinco niveles según la propia estrategia óptima. Esto puede explicarse gráficamente observando las figuras 5-8 y 5-31: los vectores de esta última coinciden con los de la primera, pero rotadas -30° , que no es otra que la rotación de 30° aplicada a los ejes **a,b,c** para el control en tres niveles según dicha estrategia óptima.

5.5 CONTROL *SLIDING* CON BANDA DE HISTÉRESIS ADAPTATIVA PARA FUNCIONAMIENTO CON FRECUENCIA DE CONMUTACIÓN CONSTANTE

En el supuesto de adoptar la modalidad de control PWM clásico, se ejercerá un control implícito sobre el contenido de armónicos pudiéndose determinar con facilidad el filtro que proporcione la atenuación deseada. Esta posibilidad no existe en el caso que se adopte un control *sliding*, el cual, por propia naturaleza, generará la modulación adecuada, pero a frecuencias de conmutación variables, lo que dificulta el diseño del filtro, además de incrementar las pérdidas por conmutación.

Por esta razón, es necesario incorporar un procedimiento que establezca una frecuencia de conmutación constante. Ruiz [RUI89] propone una banda de histéresis adaptativa por fase que hará que la frecuencia de conmutación instantánea sea aproximadamente constante. Esta banda se debe de calcular en tiempo real siendo necesario conocer, además de la frecuencia de conmutación deseada, la inductancia de la bobina del filtro LC, la tensión actual de continua, y la tensión instantánea de alterna en cada fase. La dinámica de dicha banda variará subcíclicamente.

Esta Tesis Doctoral propone, en cambio, estimar en tiempo real la frecuencia de conmutación y utilizar un regulador integral para la banda de histéresis de manera que su dinámica no varíe subcíclicamente, sino que se adapte para mantener aproximadamente constante, a lo largo del periodo fundamental de la señal, el número de conmutaciones en las tres fases. La regulación de esta banda será independiente de los valores de la bobina y las tensiones de continua y alterna.

La figura 5-35 muestra la evolución de la corriente en el interior del hexágono que forman las tres bandas de histéresis en los ejes fijos **a,b,c**. Dicha evolución es libre y sólo depende del estado anterior de los polos de potencia. En el caso de que U_{CA} sea cero, la evolución de la corriente seguirá en todo momento la evolución de los seis vectores representados y puede afirmarse que dicha evolución seguirá la periferia del hexágono [BRO85].

La velocidad que se impondrá a esa evolución dependerá del vector V_K y del valor de L. Así:

$$vel = \frac{d\bar{I}}{dt} = \frac{V^*_{CC}}{L} \quad (5.20)$$

y la distancia d recorrida en el ciclo límite es aproximadamente igual a $4 \cdot \sqrt{3} \cdot BH$. Por tanto:

$$F_{PWM} = \frac{vel}{d} = \frac{\sqrt{3}}{12} \cdot \frac{V^*_{CC}}{BH \cdot L} \quad (5.21)$$

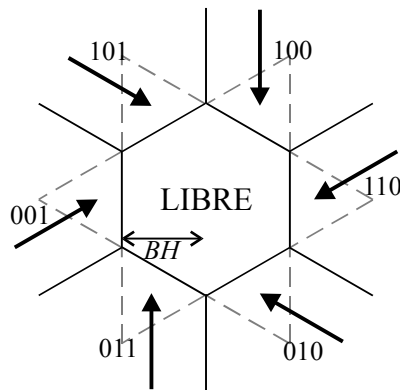


Figura 5-35 Evolución libre de la corriente en los límites de la banda de histéresis BH. Estrategia **directa**.

De esta forma se propone, dada la dinámica deseada, el regulador integral para la frecuencia F_{PWM} promedio se representa en la figura 5-36.

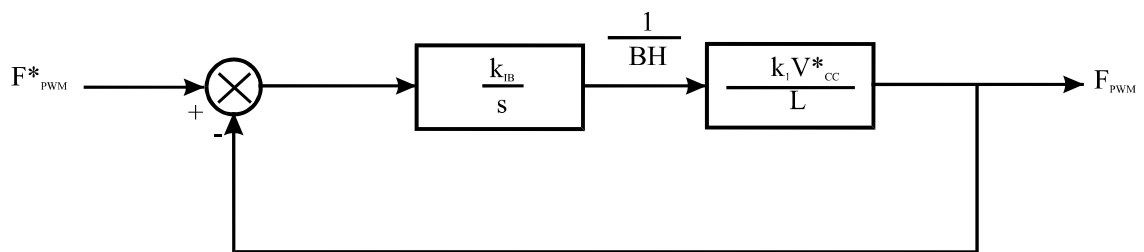


Figura 5-36 Regulador integral para la frecuencia de conmutación.

El cálculo de la constante del regulador se hará teniendo en cuenta el rizado que se produce en la frecuencia medida y la atenuación que se quiera ofrecer a ese rizado, así como la rapidez que se desee.

Queda por definir, entonces, un algoritmo para la estimación, en tiempo real, de la frecuencia de conmutación, lo que requiere conocer cuándo se producen las conmutaciones, algo difícil si se emplean comparadores analógicos, pero extremadamente sencillo cuando un circuito digital toma todas las decisiones. También requiere cierta potencia de cálculo, pues se ha de actuar al mismo ritmo del circuito que impone el estado de los polos, por lo que deben elegirse operaciones sencillas.

El algoritmo que se propone, y que se describirá en forma de circuito digital sobre un dispositivo programable en el capítulo 7, establece una variable F_{PWM} que decae exponencialmente con el tiempo, pero que recibe pulsos que suponen pequeños incrementos cada vez que se produce una conmutación. Con el tiempo se estabiliza en un valor proporcional a la frecuencia de los pulsos con que se incrementa, es decir, proporcional a la frecuencia de conmutación. Para conseguir un comportamiento más suave, adicionalmente, se emplean conjuntamente las conmutaciones de las tres fases, pues así se es más independiente de las variaciones subcíclicas que de otra manera se observan: cuando en una fase se produzcan muchas o pocas conmutaciones, las otras dos compensan la diferencia respecto al valor medio.

Las ecuaciones que expresan esta algoritmo son las siguientes:

$$\begin{aligned}
 F_{P_{W_{M}}} &= F_{P_{W_{M}}} \cdot (1 - \alpha) \\
 \text{SI } (S_{U_{old}} = 0 \text{ and } S_U = 1) \text{ ENTONCES } F_{P_{W_{M}}} &= F_{P_{W_{M}}} + \delta \\
 \text{SI } (S_{V_{old}} = 0 \text{ and } S_V = 1) \text{ ENTONCES } F_{P_{W_{M}}} &= F_{P_{W_{M}}} + \delta \\
 \text{SI } (S_{W_{old}} = 0 \text{ and } S_W = 1) \text{ ENTONCES } F_{P_{W_{M}}} &= F_{P_{W_{M}}} + \delta \\
 S_{U_{old}} = S_U; S_{V_{old}} = S_V; S_{W_{old}} = S_W
 \end{aligned}
 \tag{5.22}$$

En cada periodo de muestreo se produce un incremento sobre $F_{P_{W_{M}}}$ con valor medio proporcional a la constante δ y al número de conmutaciones en las tres fases por ciclo, $3 \cdot T_{PLD} \cdot F_{P_{W_{Mreal}}}$, siendo T_{PLD} el periodo de actuación del algoritmo, mientras que su decaimiento continuo alcanza el valor $\alpha \cdot F_{P_{W_{M}}}$. El equilibrio se encontrará en el punto en el que ambos valores sean iguales, es decir:

$$\begin{aligned}
 \alpha \cdot F_{P_{W_{M}}} &= \delta \cdot 3 \cdot T_{PLD} \cdot F_{P_{W_{Mreal}}} \\
 \Rightarrow F_{P_{W_{M}}} &= \frac{3 \cdot T_{PLD} \cdot \delta}{\alpha} \cdot F_{P_{W_{Mreal}}}; F_{P_{W_{M}}} = F_{P_{W_{Mreal}}} \quad \text{si} \quad \delta = \frac{\alpha}{3 \cdot T_{PLD}}
 \end{aligned}
 \tag{5.23}$$

Analizando el decaimiento exponencial que se produce en estacionario:

- 1) $F_{P_{W_{M}}} = (1 - \alpha) \cdot F_{P_{W_{M}}}$
- 2) $F_{P_{W_{M}}} = (1 - \alpha) \cdot (1 - \alpha) \cdot F_{P_{W_{M}}}$
- ...
- ...
- ...
- N) $F_{P_{W_{M}}} = (1 - \alpha)^N \cdot F_{P_{W_{M}}}$

Al cabo de N iteraciones la variable decae un valor proporcional a $(1 - \alpha)^N$.

El valor de α se elige para que el decaimiento entre conmutaciones no suponga un rizado excesivo en la variable $F_{P_{W_{M}}}$. Como en estacionario se produce un disparo cada $[3 \cdot T_{PLD} \cdot F_{P_{W_{Mreal}}}]^{-1}$ iteraciones, designando a N como a este número de iteraciones:

$$\begin{aligned}
 N &= \frac{1}{3 \cdot T_{PLD} \cdot F_{P_{W_{Mreal}}}} \\
 Riz &= 1 - (1 - \alpha)^N
 \end{aligned}
 \tag{5.24}$$

Todo lo anteriormente expuesto se explica en la figura 5-37. En la misma se aprecia que al producirse una conmutación cada $33 \mu s$ ($3 \cdot F_{P_{W_{M}}} = 30 \text{ kHz}$, $T_{PLD} = 1 \mu s$) se incrementa $F_{P_{W_{M}}}$ en δ . Según (5.23) y (5.24) para un rizado en $F_{P_{W_{M}}}$ del 5 %, $N = 33$, $\alpha = 0,00155$ y $\delta = 517$.

El decaimiento exponencial continuo de $F_{P_{W_{M}}}$ medida hace que varíe la pendiente según aumente o disminuya $F_{P_{W_{M}}}$ real. Por ejemplo, si $F_{P_{W_{M}}} = 10 \text{ kHz}$ habrá una conmutación cada $33 \mu s$ aproximadamente en alguna de las fases, incrementándose $F_{P_{W_{M}}}$ en δ , lo que significa

que, si el rizado es pequeño, puede considerarse con buena aproximación que habrá un incremento en F_{PWM} de $\delta/33$ cada $1 \mu s$. Por el contrario, si disminuye F_{PWM} real a la mitad, entonces se producirá un incremento de δ cada $66 \mu s$ o de $\delta/66$ cada $1 \mu s$. La disminución de la pendiente en la curva exponencial para el segundo caso hace que el nuevo incremento de $\delta/66$ se equilibre con la menor disminución del decaimiento por α .

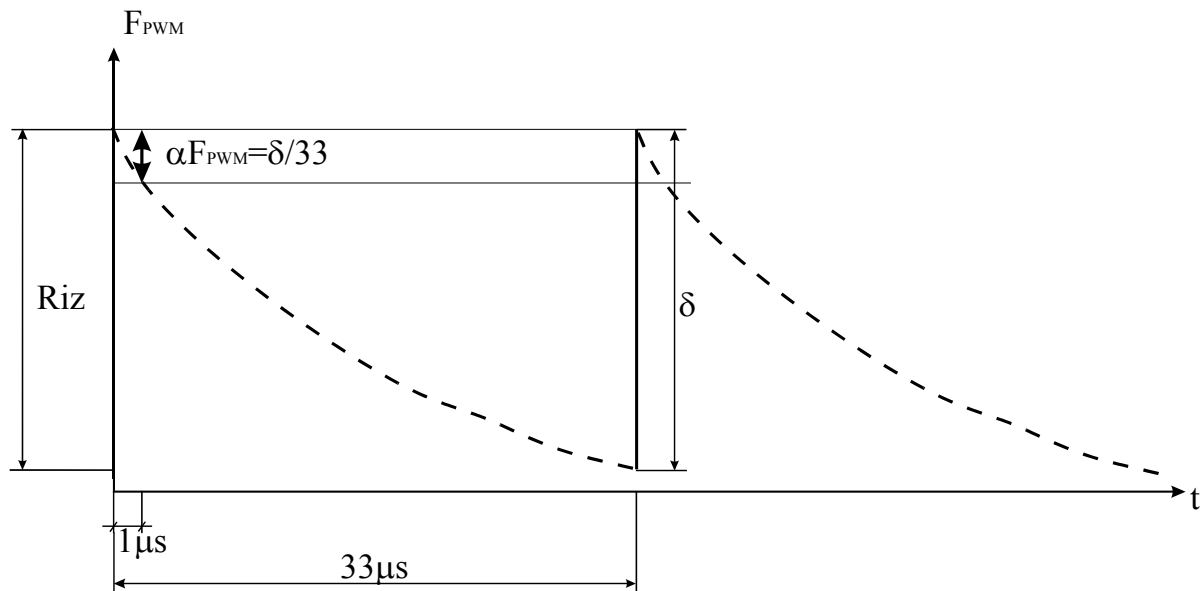


Figura 5-37 Representación temporal del algoritmo medidor de la frecuencia de conmutación F_{PWM} para un periodo de muestreo de $1 \mu s$ y $F_{PWM} = 10 \text{ KHz}$ y a régimen estacionario.

Para observar el comportamiento del medidor de frecuencia propuesto incorporado al inversor trifásico controlado con banda de histéresis constante se muestran diversas situaciones. Las simulaciones se muestran en las figuras 5-38, 5-39, 5-40, 5-41, y 5-42 para un rizado impuesto en F_{PWM} del 5 % mediante la elección de parámetros en (5.24) y para un sistema trifásico con una frecuencia fundamental de salida de 50 Hz.

En lo que sigue, las simulaciones que se efectuarán utilizan un modelo de regulador PI que proporcionará la corriente de referencia en el eje d I^*d comparando una tensión continua de referencia V^*_{CC} con la tensión de continua actual V_{CC} . El valor de I^*d dependerá del balance de potencia entre la generada a la entrada y la enviada hacia la red por parte del inversor. El cálculo de las constantes de este regulador se realizará en el próximo capítulo.

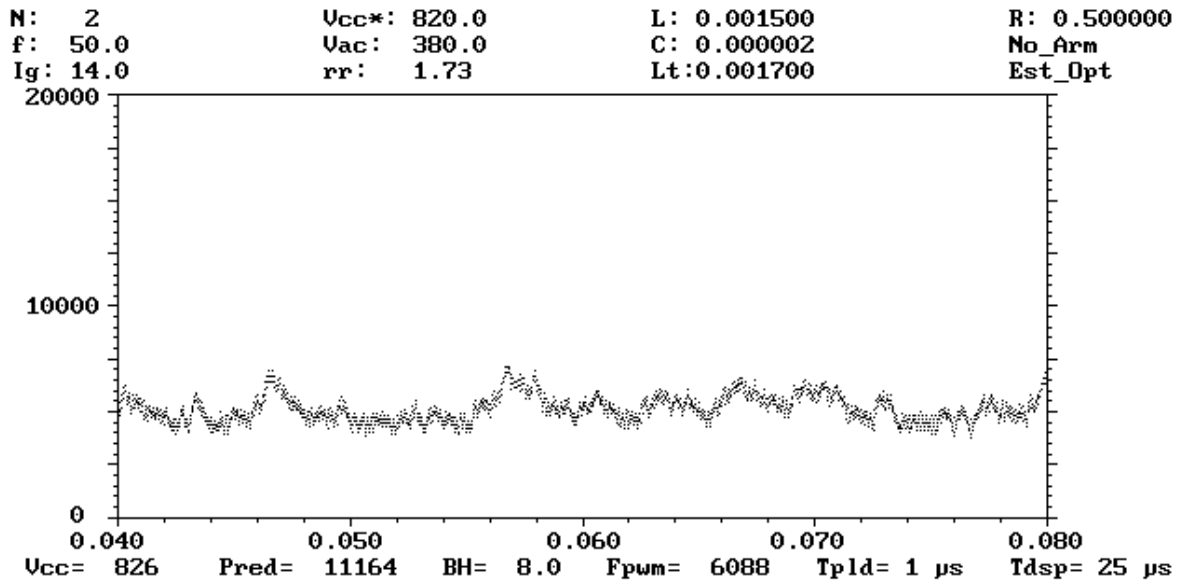


Figura 5-38 Evolución temporal de la $F_{P_{WM}}$ medida para una banda de histéresis de 8A.

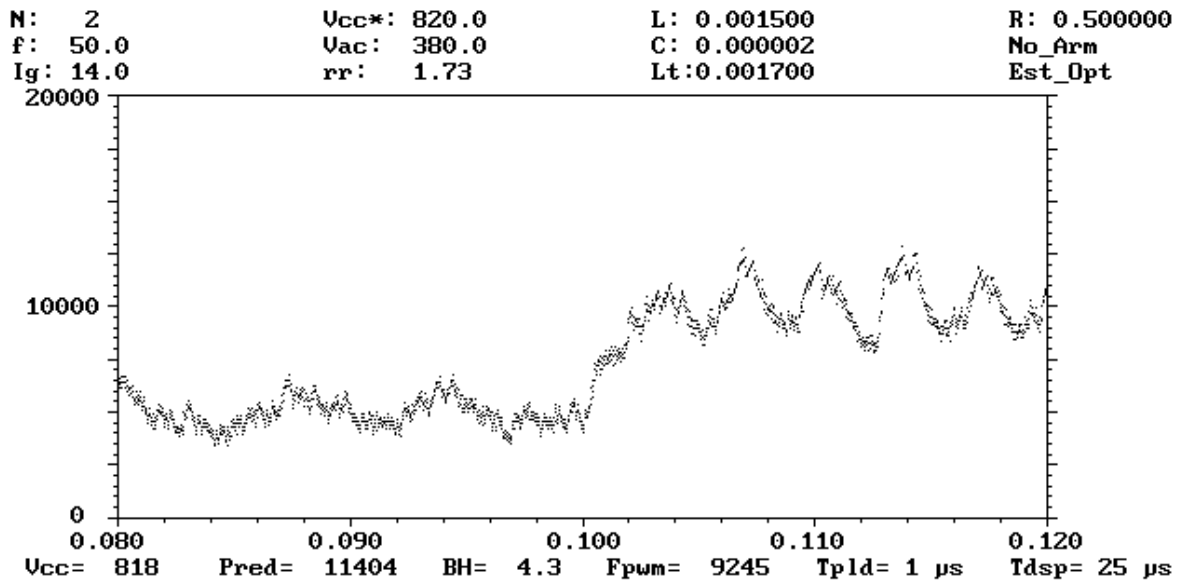


Figura 5-39 Evolución temporal de la $F_{P_{WM}}$ medida ante un escalón de 8 a 4.3A en la banda de histéresis.

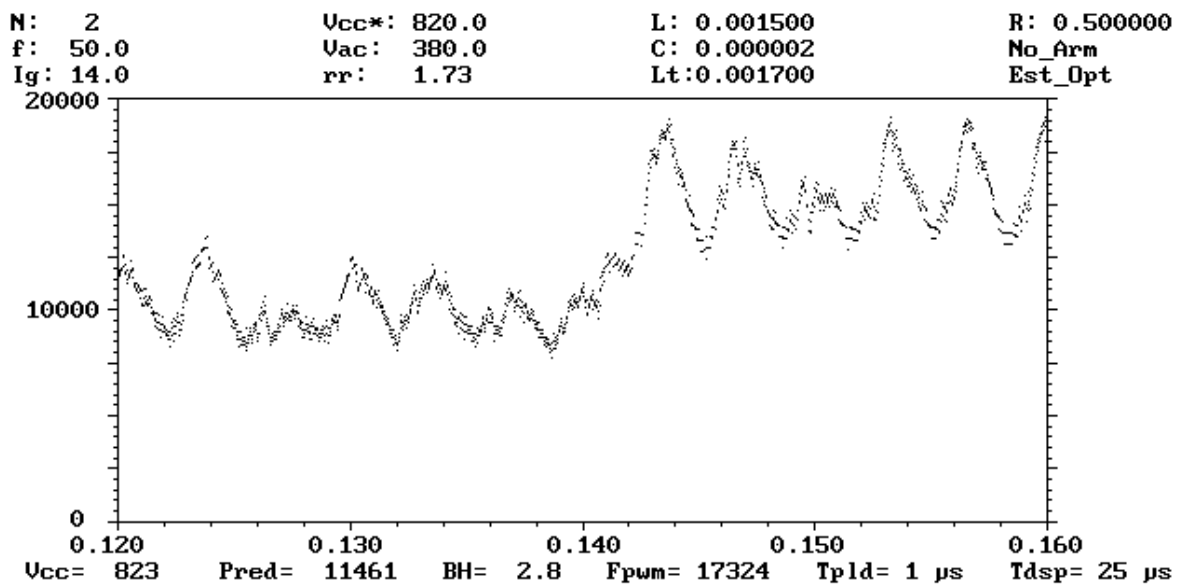


Figura 5-40 Evolución temporal de la F_{PWM} medida ante un escalón de 4.3 a 2.8A en la banda de histéresis.

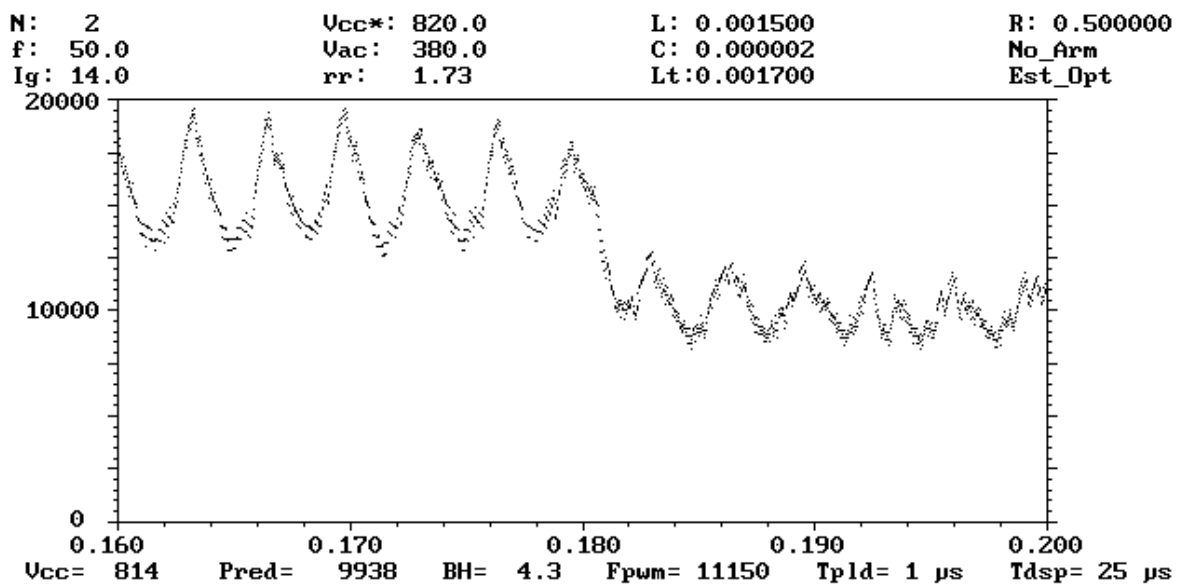


Figura 5-41 Evolución temporal de la F_{PWM} medida ante un escalón de 2.8 a 4.3A en la banda de histéresis.

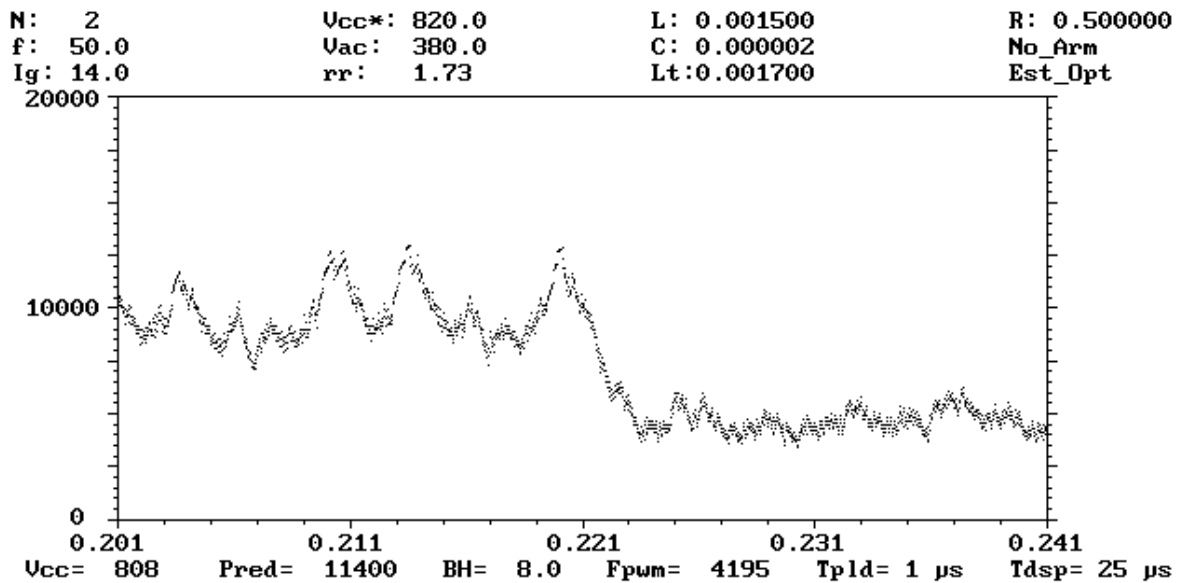


Figura 5-42 Evolución temporal de la F_{PWM} medida ante un escalón de 4.3 a 8A en la banda de histéresis.

Las simulaciones se realizan ajustando de forma que una banda de histéresis de 8 A se corresponda con una $F_{PWM} = 5$ kHz a régimen estacionario. Posteriormente, se aplica un escalón en BH con un valor final de 4,3 A que se corresponde con $F_{PWM} = 10$ kHz, posteriormente uno con valor final de 2,8 A que se corresponde con $F_{PWM} = 16$ kHz. Por último se aplican los escalones en sentido inverso.

Puede apreciarse un rizado de 300 Hz aproximadamente con una amplitud del $\pm 25\%$ en la frecuencia de conmutación $F_{PWM} = 10$ kHz medida. El rizado de 300 Hz se corresponde con el 6º armónico del fundamental, que se corresponde a su vez con las tres crestas y los tres valles que resultan de superponer las tres fases en un periodo de la señal. Además, puede apreciarse que la respuesta dinámica en la evolución del valor medio de F_{PWM} estimado presenta una constante de tiempo pequeña, por lo que la función de transferencia del medidor puede considerarse unitaria con muy buena aproximación, siempre que se ajuste la frecuencia de corte del bucle a valores que supongan una atenuación adecuada de la frecuencia de rizado.

Puesto que el regulador propuesto es de tipo integral, la función de transferencia en lazo cerrado en las condiciones expuestas, según la figura 5-36, puede aproximarse mediante:

$$F_{PWM}(s) = \frac{F_{PWM}^*(s)}{1 + s \cdot k} \quad ; \quad \omega_c \ll \omega_{\text{rizado}} \quad (5.25)$$

$$\text{siendo } k = \frac{L}{k_{Ib} \cdot k_1 \cdot V_{CC}^*} \quad ; \quad k_1 = \frac{\sqrt{3}}{12}$$

Fijando la frecuencia de corte a una década por debajo de los 300 Hz del rizado en F_{PWM} , se ofrecerá una atenuación de 20 db, y para este caso:

$$\frac{1}{k} = 0,1 \cdot 2 \cdot \pi \cdot 300 = \frac{V_{CC}^* \cdot k_{Ib} \cdot k_1}{L}$$

Para $V_{CC}^* = 820$ V y $L = 1,5$ mH, que serán los valores normales de operación del inversor:

$$k_{Ib} = \frac{0,1 \cdot 2 \cdot \pi \cdot 300 \cdot L}{k_1 \cdot V_{CC}^*} = 0,0024$$

Pasando al dominio temporal (5.25) y para un escalón a la entrada:

$$F_{PWM}(t) = F_{PWM}^* \cdot \left(1 - e^{-\frac{t}{k}}\right) \quad (5.26)$$

Por lo que el tiempo de respuesta se calcula de la siguiente forma:

$$0,9 \cdot F_{PWM}^* = F_{PWM}^* \cdot \left(1 - e^{-\frac{t_r}{k}}\right)$$

Operando:

$$t_r = 12 \text{ ms}$$

Las figuras 5-43 a 5-48 muestran las simulaciones de la evolución temporal de la banda de histéresis y el número de conmutaciones, tanto para las tres fases como para la primera, para las tres estrategias de *sliding* analizadas.

En ellas se observa que la pendiente de la evolución del número de conmutaciones total por las tres fases es constante a partir de los 60 ms aproximadamente, una vez superado el transitorio que introduce el regulador de la banda de histéresis, lo que equivale a decir que la frecuencia promedio en las tres fases también lo es a partir de ese momento. Por ejemplo, según la figura 5-48, para la estrategia óptima, se tiene una frecuencia promedio de aproximadamente $(3.569 - 1.800) / 60 \text{ ms} = 29.483$ conmutaciones por segundo en las tres fases, que se corresponden con 9.827 conmutaciones por segundo para cada fase. Sin embargo, el número de conmutaciones por la fase 1 (y, en general, por las otras dos fases aisladas) presenta incrementos y decrementos periódicos en un periodo de la frecuencia del fundamental, que son productos de la cresta y el valle de la tensión por el condensador del filtro LC en esa fase, que origina a su vez que disminuya y aumente el número de conmutaciones, respectivamente.

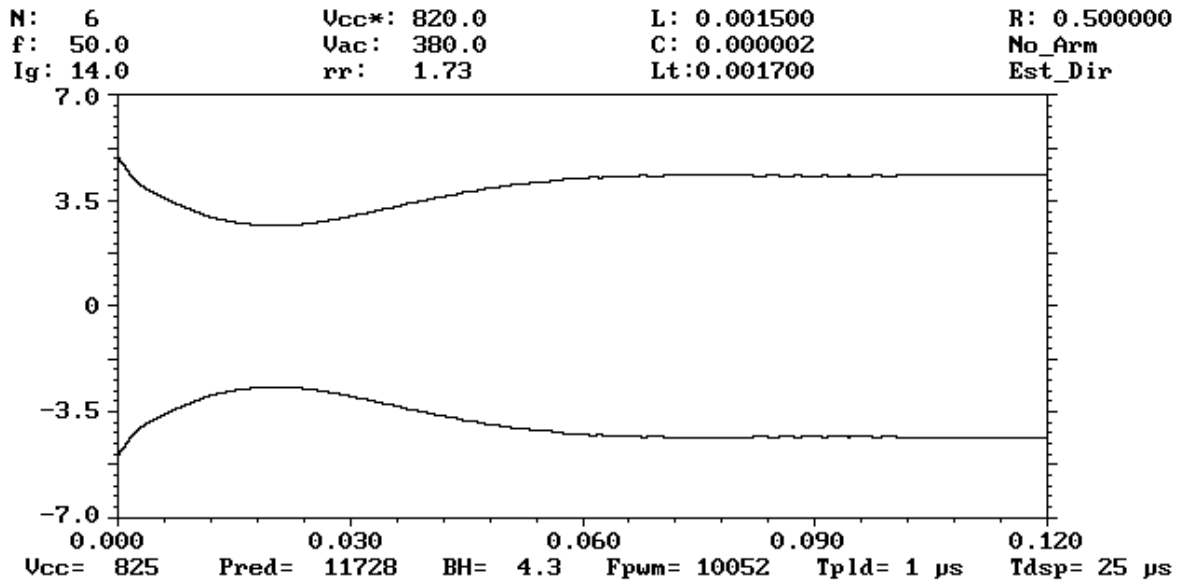


Figura 5-43 Evolución temporal de la banda de histéresis. Estrategia directa.

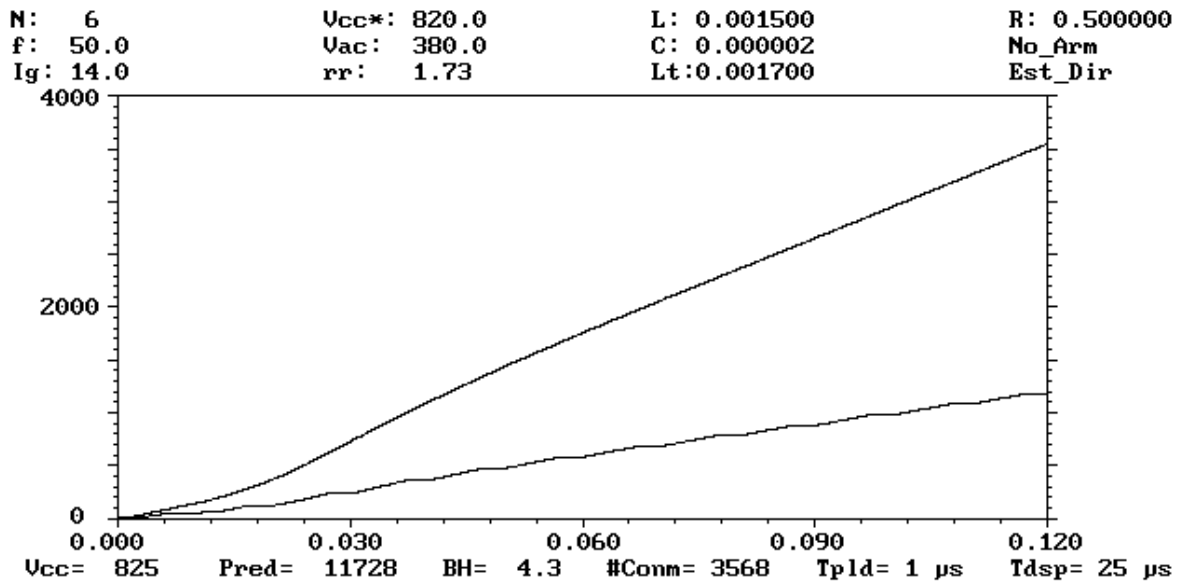


Figura 5-44 Evolución temporal del número de conmutaciones por las tres fases y por la fase 1. Estrategia directa.

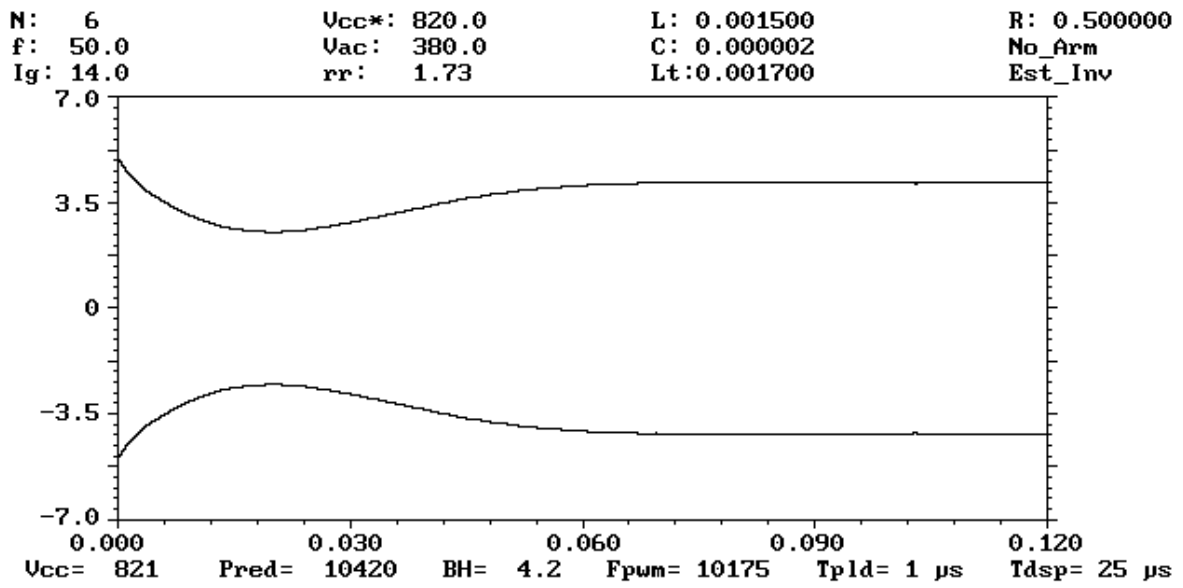


Figura 5-45 Evolución temporal de la banda de histéresis. Estrategia inversa.

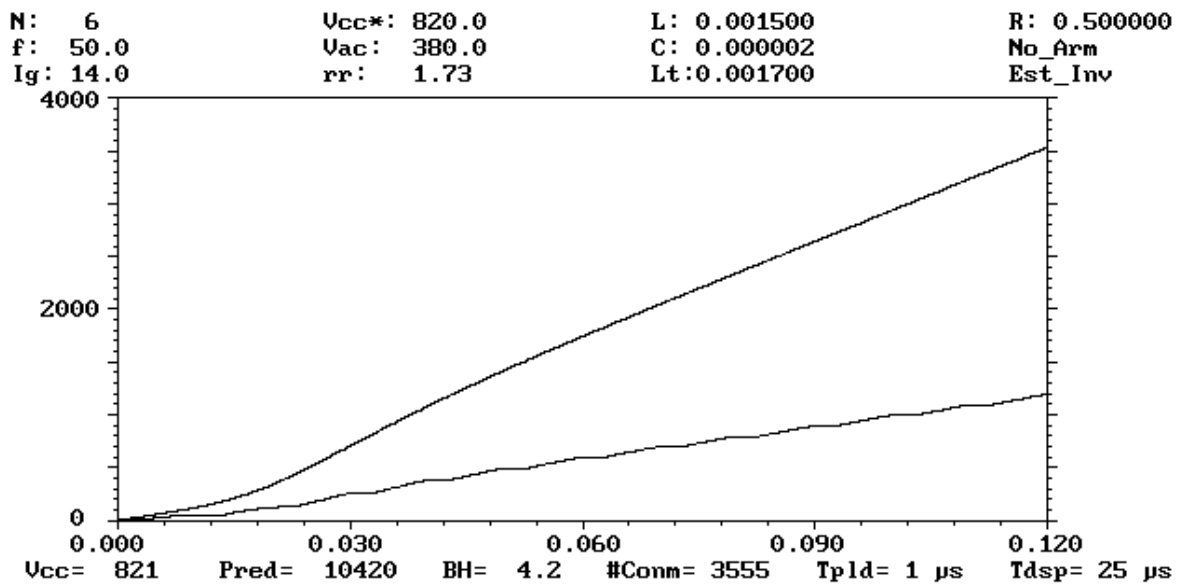


Figura 5-46 Evolución temporal del número de conmutaciones por las tres fases y por la fase 1. Estrategia inversa.

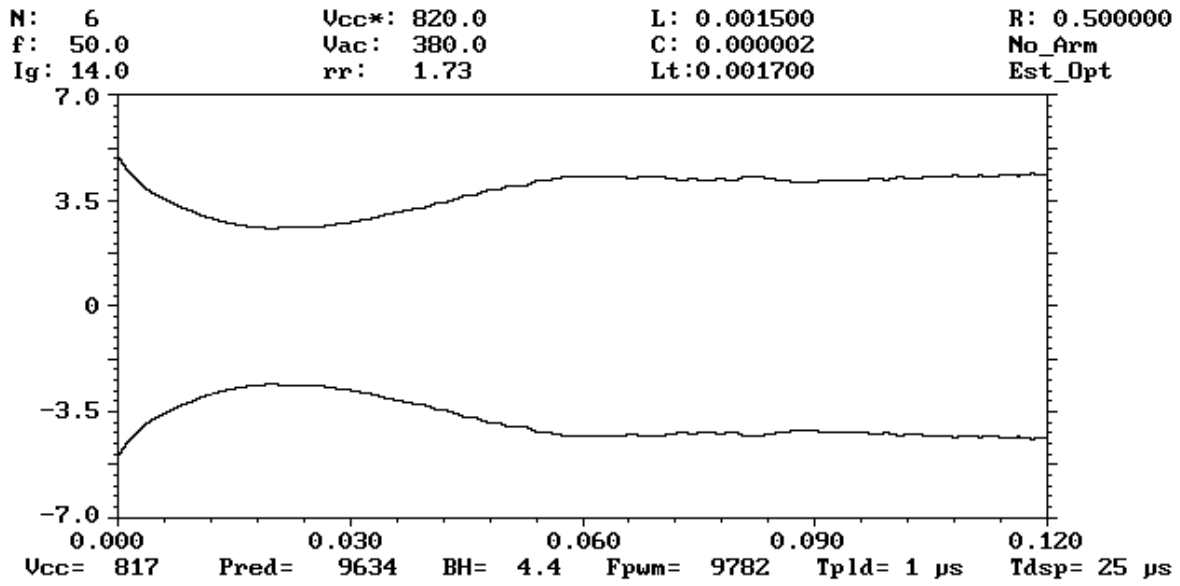


Figura 5-47 Evolución temporal de la banda de histéresis. Estrategia óptima.

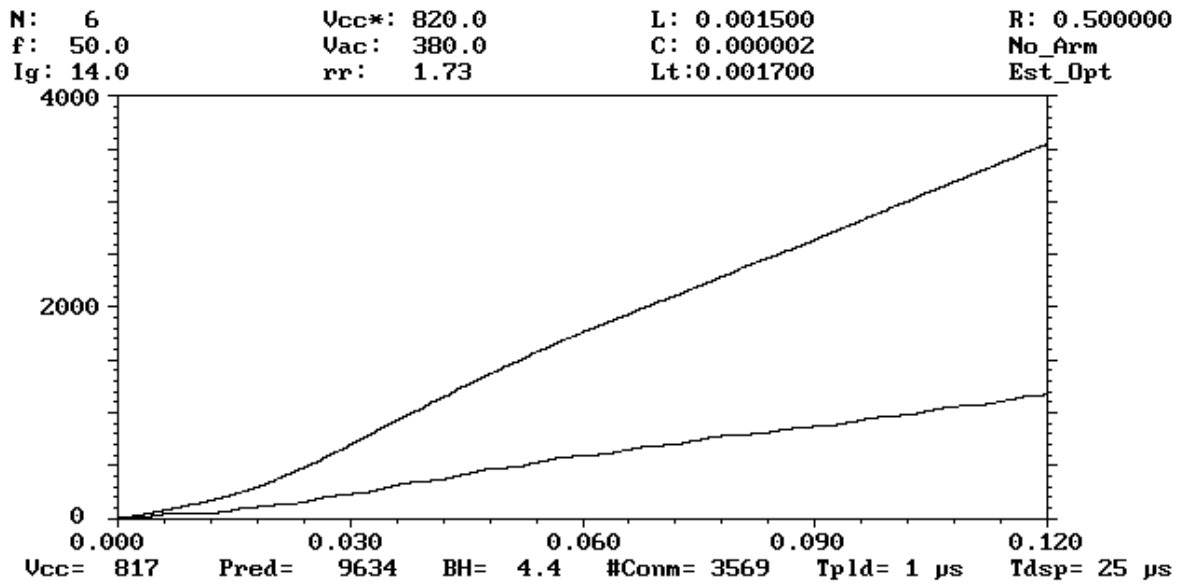


Figura 5-48 Evolución temporal del número de conmutaciones por las tres fases y por la fase 1. Estrategia óptima.

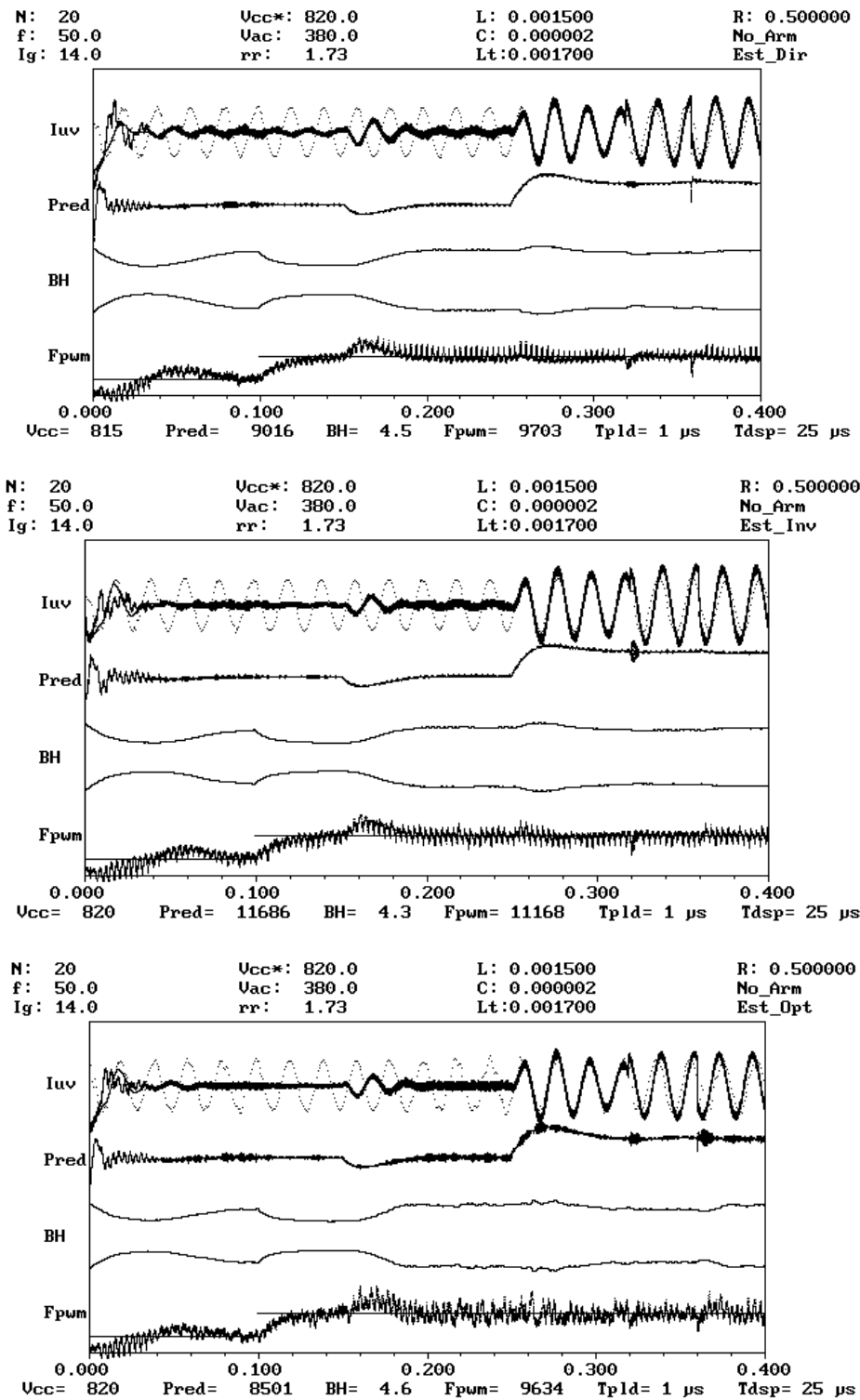


Figura 5-49 Evolución temporal ante escalones de F^*_{PWM} y potencia.

La figura 5-49 muestra las simulaciones de la regulación de la banda de histéresis ante variaciones de F^*_{PWM} y de potencia, igualmente para las tres estrategias de *sliding* analizadas. En ella se aplican los siguientes escalones: 5 a 10 kHz en F^*_{PWM} a los 100 ms, 600 a 820 V en V^*_{CC} a los 150 ms, 0 a 14 A en la corriente aportada por el generador de continua I_g a los 250

ms, 0 a -50 A en I_q^* (potencia reactiva) a los 320 ms, y -50 a 50A a los 360 ms. Se observa un comportamiento cualitativa y cuantitativamente similar para las tres estrategias de *sliding* analizadas, así como la robustez de la regulación de la banda de histéresis que es capaz de seguir estos cambios.

Debe destacarse la influencia de F_{PWM}^* y V_{CC}^* en la evolución de la banda de histéresis: con el escalón de 10 kHz disminuye BH como era de esperar, y con el escalón de 820 V, disminuye el índice de modulación y aumenta el *forcing* según (5.10), que origina que aumente BH.

La influencia de los cambios de la potencia activa o reactiva en la banda de histéresis es despreciable.

5.6 CONCLUSIONES

En este capítulo se han mostrado tres estrategias de control *sliding* vectorial para los convertidores CC/CA trifásicos, aplicando el vector de Park a las magnitudes trifásicas de tensión y corriente, y decidiendo el estado de los polos de potencia en tiempo real de forma sencilla. A pesar de que se realiza un *sliding* vectorial, las comparaciones resultantes son puramente escalares, al realizarse sobre cada uno de los ejes de forma independiente. Esto simplifica las necesidades de cálculo del sistema físico a la vez que garantiza una decisión coordinada en todo el sistema trifásico.

Igualmente se ha demostrado la existencia de cuatro áreas de operación en dependencia del índice de modulación que se utilice: para índices de modulación muy bajos el control sobre el puente inversor dará lugar a distorsiones pequeñas en baja frecuencia, pero a expensas de un encarecimiento del equipo; para índices de modulación altos dicho control originará un aumento de esta distorsión, llegando a perder el control cuando éste sobrepase la unidad. Esto trae como consecuencia que haya que encontrar un compromiso entre estos dos límites de operación.

Se muestra, asimismo, que el control en cinco niveles de las corrientes por fase en el inversor resulta ser un caso particular del control en tres niveles de las corrientes fase-fase, debido a que el sistema es totalmente equilibrado en corrientes y existir, además, una relación biunívoca entre ellas. Esto es muy importante pues el control que se realice no tendrá que tener en cuenta la tensión existente entre el neutro de alterna y el punto medio de batería. Esto último, creemos, constituye una novedad teórica aportada por esta Tesis Doctoral.

En cuanto a la regulación de la banda de histéresis, se propone estimar en tiempo real la frecuencia de conmutación y utilizar un regulador integral para la banda de histéresis de manera que su dinámica no varíe subcíclicamente, sino que se adapte para mantener aproximadamente constante, a lo largo del periodo fundamental de la señal, el número de conmutaciones en las tres fases. La regulación de esta banda será independiente de los valores de la bobina y las tensiones de continua y alterna.

Las simulaciones muestran el correcto funcionamiento de las tres estrategias del control *sliding* vectorial propuesto según los distintos índices de modulación analizados, así como también el comportamiento de la banda de histéresis ante perturbaciones de potencia.

Hay que resaltar que aun cuando se realice la simulación de los polos de potencia como dispositivos ideales, ésto no se alejará demasiado de la realidad ya que aquellos actúan en un tiempo mucho menor que la constante de tiempo de la planta. Además, dicho supuesto ayudará a agilizar el tiempo de ejecución de la simulación sin tener que definir un modelo no lineal para dichos interruptores.

El método de regulación de la banda de histéresis permitirá utilizar un Dispositivo Lógico Programable tipo FPGA para el cálculo de la frecuencia de conmutación actual F_{PWM} , y la consiguiente regulación de la banda de histéresis, evitando así el uso de un Procesador Digital de Señal (DSP).

El control *sliding* vectorial propuesto y sus tres estrategias constituye también una novedad teórica aportada por esta Tesis Doctoral.

Capítulo 6

DIMENSIONADO Y SIMULACIONES

6.1 INTRODUCCIÓN

Con el desarrollo actual de los semiconductores de potencia, en especial de los IGBT's la frecuencia de conmutación F_{PWM} puede aumentarse hasta los 20 kHz sin incrementar excesivamente las pérdidas por conmutación; esto redundará, sin dudas, en un mejor comportamiento del inversor debido a que el dimensionado del filtro LC será más fácil y menos costoso ya que se necesitarán valores de inductancias y condensadores más pequeños para un mismo rizado de la corriente por las bobinas. Además la reducción del valor del condensador del filtro hará que no se degrade el factor de potencia de cara a la red eléctrica.

En este capítulo se determinará, primeramente, la estructura del regulador de la tensión de continua y posteriormente se calcularán las constantes de dicho regulador para que su funcionamiento sea óptimo.

El dimensionado del inversor debe tener en cuenta las especificaciones exigidas de antemano para su correcto funcionamiento. Así, es necesario conocer la potencia nominal, las tensiones trifásicas de red, el THD máximo de las corrientes trifásicas por el inversor y a entregar a la red, y la máxima variación permitida a la tensión de continua.

Para cumplir con estas especificaciones hay que determinar el tipo de interruptor a emplear, el transformador de acoplamiento y la relación de transformación, los condensadores del filtro LC, las inductancias de las bobinas de conexión, la frecuencia de conmutación, la capacidad del condensador *link* y la tensión de continua mínima necesaria para garantizar el *forcing* de las corrientes controladas.

El dimensionado de los interruptores no se hará en esta Tesis Doctoral pues es un tema ampliamente estudiado en la literatura científica [MOH95]. En cambio, si se considerará la estructura y la determinación de las constantes de los distintos reguladores empleados en el control del inversor.

A continuación se harán los cálculos para un prototipo de potencia aparente nominal entregada a la red, S_{nom} , de 10 kVA con un margen de seguridad del 10 % para prever las diversas pérdidas que se producen en el inversor y en las resistencias de cobre, conectado a una línea de baja tensión ($V_{CA} = 380$ V entre fases). El transformador de acoplamiento estará conectado en estrella del lado del puente inversor y en triángulo del lado de la red por lo que la relación del número de espiras será $n_r = \sqrt{3}$. La frecuencia de conmutación empleada será $F_{PWM} = 10$ kHz.

6.2 REGULADOR DE LA TENSION DE CONTINUA

La diferencia entre la potencia proporcionada por la fuente de corriente continua I_g a la entrada (figura 6-1) y la inyectada a la red se empleará en modificar la tensión del condensador de *link* que convierte la fuente de corriente primaria I_g en fuente de tensión continua, necesaria para el correcto funcionamiento del inversor trifásico [DOM96].

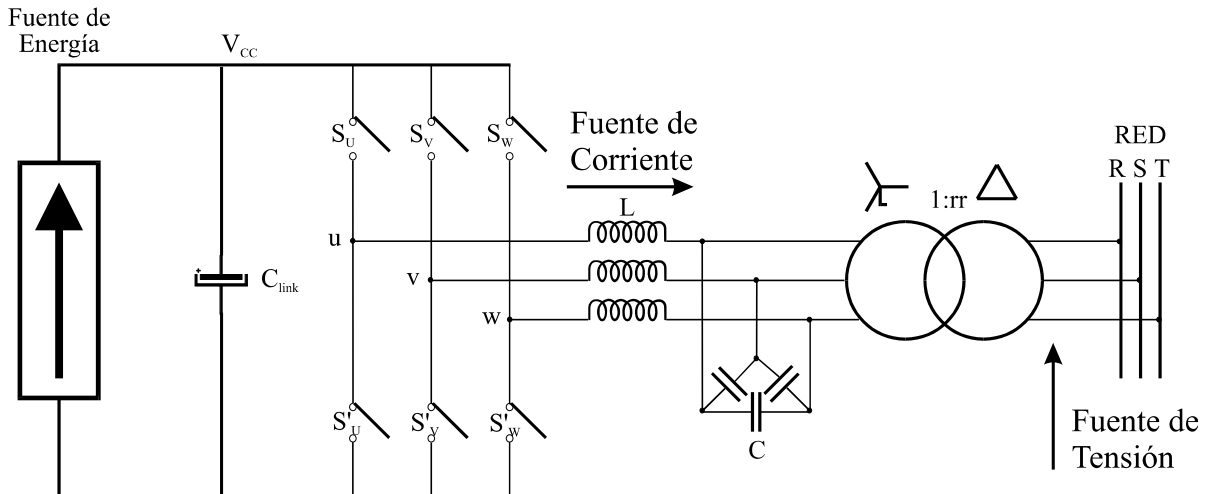


Figura 6-1 Inversor trifásico conectado a red. Esquema de potencia.

La potencia activa instantánea cedida por el inversor a la red es, según (4.8) y considerando $U_q = 0$ así como también despreciando las pérdidas en el filtro LC y en el transformador de acoplamiento, como se muestra en la ecuación (6.1).

$$P_{inv} = k \cdot U_d \cdot I_d^* \quad (6.1)$$

Las potencias activas instantáneas de I_g y del condensador *link* son:

$$P_g = V_{CC} \cdot I_g \quad (6.2)$$

$$P_{cond} = C_{link} \cdot V_{CC} \cdot \frac{dV_{CC}}{dt} \quad (6.3)$$

Considerando que las pérdidas en el convertidor son despreciables, se puede aplicar el principio de conservación de la energía, verificándose que:

$$P_g - P_{cond} = P_{red} \quad (6.4)$$

Sustituyendo en la expresión anterior las ecuaciones (6.1) a (6.3) se obtiene una relación de gran importancia que permitirá la regulación de la tensión de continua:

$$V_{CC} \cdot I_g - C_{link} \cdot V_{CC} \cdot \frac{dV_{CC}}{dt} = k \cdot U_d \cdot I_d^* \quad (6.5)$$

Operando y tomando transformada de Laplace:

$$I_g(s) - C_{link} \cdot s \cdot V_{CC}(s) = k \cdot L \left[\frac{U_d}{V_{CC}} \cdot I_d^* \right] \quad (6.6)$$

Para frecuencias reducidas, bastante inferior al fundamental de salida, puede considerarse que el cociente $\frac{U_d}{V_{CC}}$ es proporcional al índice de modulación y, por tanto, prácticamente constante. En consecuencia, para estas frecuencias, puede expresarse:

$$I_g(s) - C_{link} \cdot s \cdot V_{CC}(s) = k \cdot k_1 \cdot I_d^*(s) \quad (6.7)$$

Operando:

$$V_{CC}(s) = \frac{1}{C_{link} \cdot s} \cdot (I_g(s) - k \cdot k_1 \cdot I_d^*(s)) \quad (6.8)$$

donde:

$$k_1 = \frac{U_d}{V_{CC}} \approx \frac{U_d(\text{nom})}{V_{CC}(\text{nom})} \quad (6.9)$$

- **k = 2/3**: cuando se analizan las magnitudes tensión y corriente por fase (control en cinco niveles).
- **k = 2/9**: cuando se analizan las magnitudes tensión y corriente fase-fase (control en tres niveles).
- **U_d** es la magnitud del vector tensión de CA por fase para el control en cinco niveles y del vector tensión de CA fase-fase para el control en tres niveles.

Como utilizaremos la expresión (6.8) para el establecimiento de la estructura de regulación, los supuestos anteriores son válidos siempre que la frecuencia de cruce del conjunto se ubique en la zona de frecuencias reducidas (suficientemente inferior a los 50 Hz de salida).

La configuración de la planta indica la conveniencia de utilizar un regulador PI construido con avance de fase en la realimentación de forma que se aumente el tipo del sistema en cadena directa anterior a la perturbación y se introduzcan las ventajas del avance de fase [RUI86]. El esquema en bloques de este regulador se muestra en la figura 6-2. La relación entre las constantes proporcional k_p e integral k_i con T_1 y T_2 se muestra a continuación:

$$T_1 = \frac{k_{pv}}{k_{Iv}} ; T_2 = \frac{1}{k_{Iv}} \quad (6.10)$$

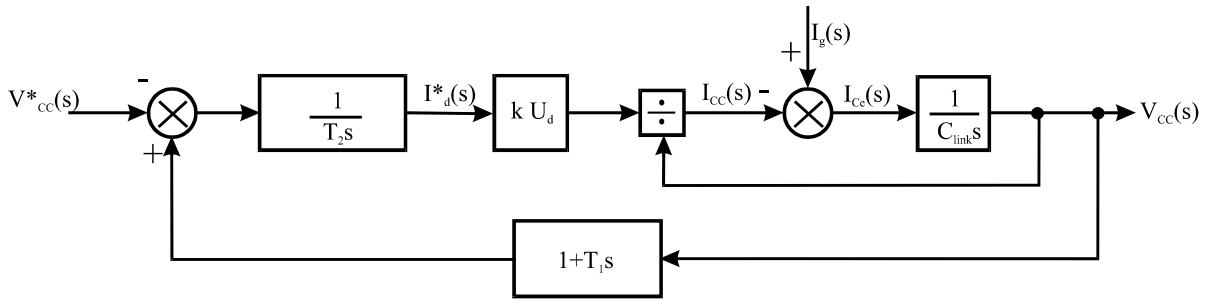


Figura 6-2 Regulador de tensión y la planta. Esquema en bloques.

La función de transferencia a lazo cerrado es como sigue:

$$V_{CC}(s) = \frac{\omega_n^2}{s^2 + 2 \cdot \delta \cdot \omega_n \cdot s + \omega_n^2} \cdot V_{CC}^*(s) + \frac{s/C_{link}}{s^2 + 2 \cdot \delta \cdot \omega_n \cdot s + \omega_n^2} \cdot I_g(s) \quad (6.11)$$

siendo:

$$\omega_n^2 = \frac{k \cdot k_1}{T_2 \cdot C_{link}} \quad (6.12)$$

$$2 \cdot \delta \cdot \omega_n = \frac{k \cdot k_1 \cdot T_1}{T_2 \cdot C_{link}} \quad (6.13)$$

Operando:

$$\delta = \frac{1}{2} \cdot T_1 \cdot \omega_n \quad (6.14)$$

Por último, un aspecto a tener en cuenta es a qué valor de tensión de continua se regula. Dicha tensión debe tener un valor mínimo de forma que el convertidor tenga suficiente *forcing* como para imponer la dirección de la corriente a la red trifásica en cualquier instante. Por encima de este valor cualquier otro es posible, aunque un valor muy alto encarecería el diseño. La relación entre la tensión de continua V_{CC} y la de alterna V_{CA} se ofrece mediante el índice de modulación x_{mod} en (6.15). Se ha fijado un límite de 0,8 para el peor caso, que está por debajo de 0,86, que es la frontera a partir de la cual se introduce distorsión armónica importante en baja frecuencia.

$$x_{modlim} = \frac{1,1 \cdot \sqrt{2} \cdot V_{CA}}{0,9 \cdot V_{CC}^*} = 0,8 \quad (6.15)$$

La interpretación de (6.15) manifiesta que aun cuando la tensión de alterna sobrepase en un 10 % con respecto a su valor nominal y la tensión de continua quede por debajo de su valor nominal en un 10 %, se tendrá un índice de modulación de 0,8, correspondiente al peor caso que se pueda dar. Así:

$$V_{CC}^* = \frac{1,1 \cdot \sqrt{2} \cdot \frac{V_{CA}}{rr} \cdot \sqrt{3}}{0,9 \cdot 0,8} = \frac{1,1 \cdot 1,414 \cdot 380 \cdot 1,73}{1,73 \cdot 0,9 \cdot 0,8} \approx 820V$$

6.2.1 LIMITACIÓN DE LA INTENSIDAD DE LA CORRIENTE

Es necesario efectuar una limitación de las corrientes de referencia I_d^* e I_q^* para asegurar que al deshacer el vector de Park, las corrientes por cada una de las fases del inversor no exceda un valor determinado de acuerdo a la potencia aparente nominal fijada de antemano.

El valor establecido para la limitación de I_d^* debe tener en cuenta que dicho regulador debe hacer frente a las posibles variaciones de la tensión de red, impidiendo que la tensión de continua varíe más de un 10 %.

En el cálculo de la limitación de corriente se debe dejar un margen de seguridad que tenga en cuenta las pérdidas en los semiconductores, así como también las que se producen en el filtro LC y en el transformador de acoplamiento a la red.

Así, para una potencia aparente nominal S_{nom} a la salida del inversor, dada en kVA, se tiene:

$$|S_{lim}| = S_{nom} + k_{seg} \cdot S_{nom} \quad (6.16)$$

$$S_{lim} = P_{lim} + j \cdot Q_{lim} \quad (6.17)$$

Admitiendo una degradación máxima de hasta 0,96 en el factor de potencia de cara a la red, se tiene que la potencia reactiva máxima que pueda brindar el inversor será el 30 % del de la potencia activa, así:

$$Q_{lim} = 0,3 \cdot P_{lim} \quad (6.18)$$

$$|S_{lim}| = \sqrt{P_{lim}^2 + 0,09 \cdot P_{lim}^2} \quad (6.19)$$

sustituyendo (6.16) en (6.19) se tiene:

$$P_{lim} = 0,96 \cdot (S_{nom} + k_{seg} \cdot S_{nom}) \quad (6.20)$$

y sustituyendo (6.20) en (6.18):

$$Q_{lim} = 0,288 \cdot (S_{nom} + k_{seg} \cdot S_{nom}) \quad (6.21)$$

Según las expresiones dadas por (6.1) y (6.20) se puede calcular la corriente de referencia límite en el eje d como sigue:

$$I_{dlim}^* = \frac{P_{lim}}{k \cdot U_d} \tag{6.22}$$

Según (4.8):

$$Q_{inv} = -k \cdot U_d \cdot I_q^* \tag{6.23}$$

Según (6.23) y (6.21), la corriente de referencia límite en el eje *q* es:

$$I_{qlim}^* = \frac{-Q_{lim}}{k \cdot U_d} \tag{6.24}$$

6.3 DATOS DE LOS REGULADORES

La optimización del regulador de la tensión de continua se hará de acuerdo al modelo de óptimo cuantitativo. Para ello se ajustará el sistema para que la frecuencia de cruce del lazo sea $f_c = 10$ Hz ($\omega_c = 20\pi$ rad/s), presente un coeficiente de amortiguamiento $\delta = 0,707$, y un margen de fase MF = 63,5°. La figura 6-3 muestra el Diagrama de Bode en lazo abierto del regulador propuesto.

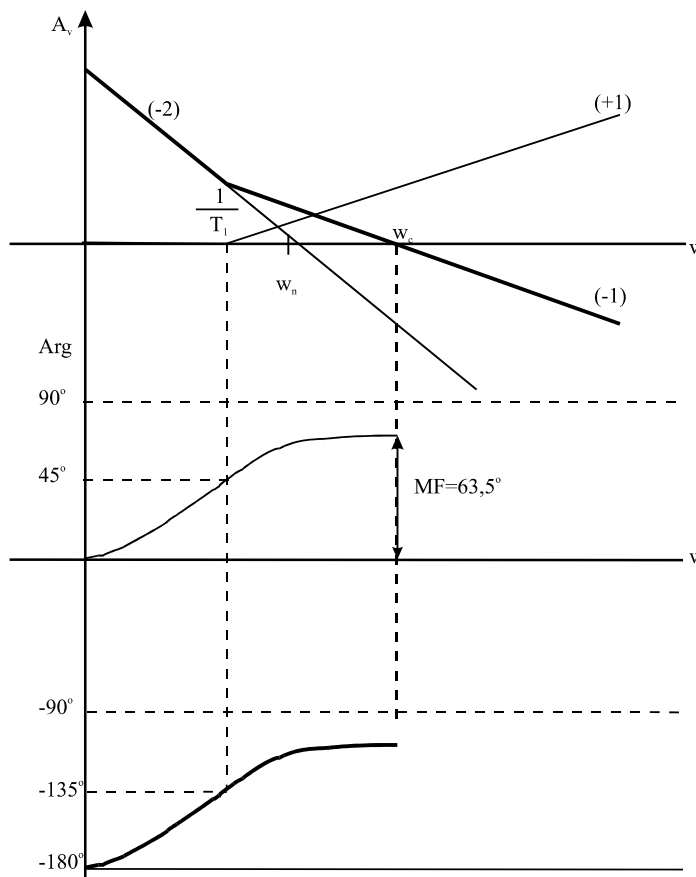


Figura 6-3 Diagrama de Bode en lazo abierto del regulador propuesto.

Así, a lazo abierto:

$$\frac{k \cdot k_1 (1 + T_1 \cdot s)}{T_2 \cdot C_{link} \cdot s^2} = \frac{1 + T_1 \cdot s}{s^2 \cdot \frac{T_2 \cdot C_{link}}{k \cdot k_1}} = \frac{1 + T_1 \cdot s}{\left(\frac{s}{\omega_n}\right)^2} \quad (6.25)$$

$$\tan^{-1}(\omega_c \cdot T_1) = 63,5^\circ \Rightarrow T_1 = 0,032s \Rightarrow \frac{1}{T_1} = 31,4 \text{ rad / s}$$

Sustituyendo el valor de δ y T_1 en (6.14), $\omega_n = 44,2 \text{ rad / s}$

En (6.12) tenemos una ecuación con dos incógnitas: T_2 y el valor del condensador de *link*, mientras que en (6.11) se observa que la tensión de continua V_{CC} se ve afectada por la perturbación que se produzca en la corriente de entrada I_g .

En régimen permanente sólo se necesita un pequeño valor de capacidad para absorber los armónicos de alta frecuencia. Sin embargo, se hace necesario una mayor capacidad para poder almacenar energía y limitar las variaciones de la tensión de continua durante el tiempo que tarda el lazo de tensión en responder a los escalones de potencia de entrada. El valor de la capacidad del condensador *link* se calculará a partir de la variación de tensión de continua permitida durante un escalón de la corriente de entrada I_g .

Para el caso de una entrada escalón en I_g , su transformada de Laplace es $I_g(s) = \frac{\Delta I_g}{s}$.

Sustituyendo este valor en el segundo término de (6.11) y pasando al dominio temporal se obtiene [MAR97c]:

$$V_{CC}(t) = \frac{\Delta I_g}{C_{link} \cdot \omega_n \cdot \sqrt{1 - \delta^2}} \cdot e^{-\omega_n \delta \cdot t} \cdot \text{sen}(\omega_n \cdot t \cdot \sqrt{1 - \delta^2}) \quad (6.26)$$

Calculando el máximo de esta expresión:

$$\Delta V_{CC\text{max}} = 0,45 \cdot \frac{\Delta I_g}{C_{link} \cdot \omega_n} \quad (6.27)$$

Es decir, la máxima variación de la tensión de continua ante un escalón de la corriente I_g depende del valor de la capacidad y de la rapidez del lazo de tensión. Mientras más rápido sea el lazo de tensión menor capacidad se necesitará, pero un lazo de tensión muy rápido introducirá armónicos de orden bajo en el lazo de corriente. Es necesario, por tanto, un compromiso que se solucionará en este caso fijando una frecuencia de corte $f_c = 10 \text{ Hz}$, tal y como se ha mencionado.

Permitiendo un 10 % de máxima variación de la tensión de continua con respecto a la tensión nominal de 820 V y ante un escalón de $I_g = 14 \text{ A}$ que garantice la máxima entrega de energía a la red:

$$C_{\text{link}} = \frac{0,45 \cdot 14}{82 \cdot \omega_n} = 1738 \mu F \approx 1800 \mu F$$

Sustituyendo el valor anterior en (6.12), y asumiendo que $V_{CC(\text{nom})}$ es aproximadamente igual a la tensión continua de referencia V^*_{CC} en régimen estacionario:

$$T_2 = \frac{2 \cdot 806}{9 \cdot 820 \cdot 44,2^2 \cdot 1800} \cdot 10^6 \approx 0,062 \Rightarrow \frac{1}{T_2} = 16,1 \text{ rad / s}$$

Sustituyendo los valores de T_1 y T_2 en (6.10):

$$k_{Iv} = \frac{1}{0,062} \approx 16$$

$$k_{pv} = 16 \cdot 0,032 \approx 0,5$$

La figura 6-4 muestra el comportamiento del regulador de la tensión de continua ante una perturbación en la corriente I_g proveniente del generador de continua. Primeramente se aplica un escalón en I_g de 0 hasta 14 A, a los 105 ms aproximadamente, apreciándose un $\Delta V_{\text{máx}} \approx 92$ V; posteriormente se aplica un escalón en el sentido inverso (de 14 A hasta 0) a los 210 ms aproximadamente, apreciándose un $\Delta V_{\text{máx}} \approx -90$ V. Esto concuerda aproximadamente con los ± 82 V teóricos fijados para la variación máxima de la tensión de continua admitida.

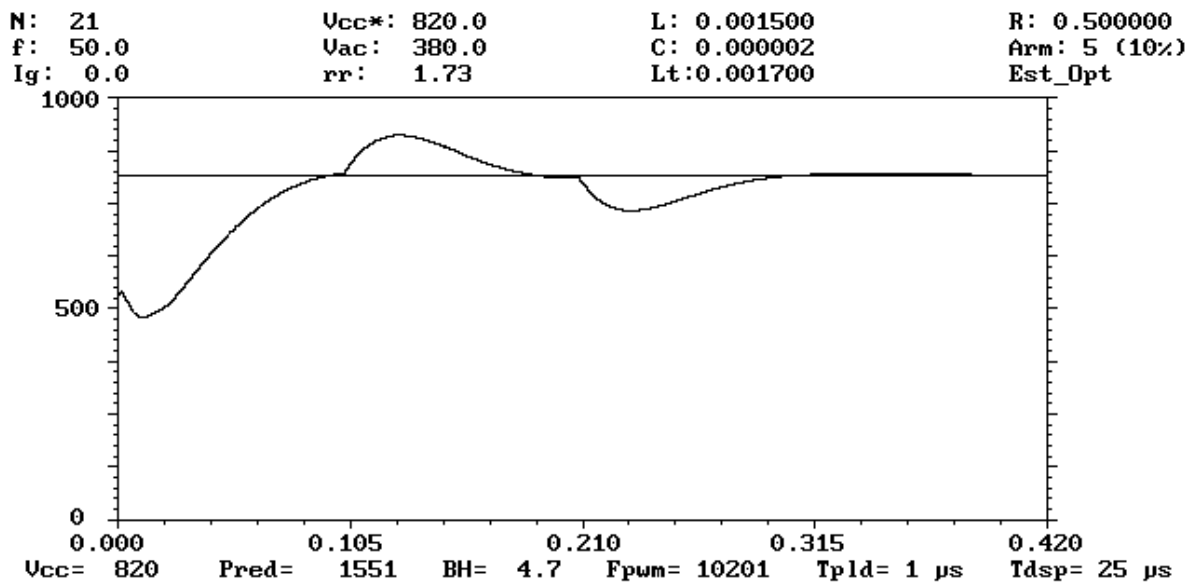


Figura 6-4 Evolución temporal de la tensión de continua ante dos escalones de corriente provenientes del generador de continua.

La constante del regulador integral de la banda de histéresis se ha calculado en el capítulo anterior: $k_{Ib} = 0,0024$.

6.4 DATOS DE LA PLANTA

A continuación se calcularán los valores de la inductancia del transformador de acoplamiento a la red y del filtro LC formado por las bobinas de conexión del inversor y los condensadores en paralelo.

La reactancia de cortocircuito del transformador de acoplamiento suele ser del 4%. Así:

$$L_t = \frac{0,04 \cdot 3 \cdot \left(\frac{V_{CA}}{r_r}\right)^2}{(1 + k_{seg}) \cdot S_{nom} \cdot 2 \cdot \pi \cdot f} = \frac{0,04 \cdot 3 \cdot 380^2}{(1 + 0,1) \cdot 3 \cdot 10^4 \cdot 2 \cdot \pi \cdot 50} \approx 1,7 \text{mH}$$

Las inductancias por fase L_t del transformador de acoplamiento con la red y el equivalente en estrella de los condensadores del filtro LC (conectados en triángulo, ver figura 5-2) forman un filtro de segundo orden para las corrientes por fase del inversor i_u , i_v , i_w . Es necesario, por tanto, acodar este filtro de manera que esté lo suficientemente alejado de la frecuencia de conmutación (armónico 200) para filtrar este rizado, así como también del 5° armónico para evitar que resuene con él originando distorsión en la corriente inyectada a la red. Se acodará, por tanto, el filtro en el 32° armónico:

$$C = \frac{1}{3 \cdot (32 \cdot 50 \cdot 2 \cdot \pi)^2 \cdot L_t} \approx 2 \mu\text{F}$$

El coeficiente de amortiguamiento vendrá determinado por, además del condensador y la inductancia del filtro LC, la resistencia de los devanados del transformador de desacople de la red. Si es muy pequeña disminuirá el coeficiente de amortiguamiento y, por tanto, amplificará las componentes de frecuencia en el entorno del 32° armónico y si es muy grande incrementará las pérdidas por calentamiento.

Por otra parte, la bobina de conexión del inversor se calculará teniendo en cuenta el máximo rizado que se permitirá a las corrientes por fase. Independientemente de si se realiza un control en tres o cinco niveles, existirá una relación entre las corrientes fase-fase y fase de aproximadamente dos ya que existe una relación biunívoca entre ellas. El máximo rizado que se permitirá a las corrientes por fase se fijará buscando un compromiso entre un valor de L no muy elevado, pero que sea suficiente para garantizar un filtrado paso bajo de la corriente. Considerando un rizado máximo de un 40 % (± 20 %) en las corrientes fase-fase, el valor de L se hallará teniendo en cuenta la expresión (5.21), dada a continuación para mayor claridad, en el caso en que la tensión de alterna sea cero, que supone el peor caso asintótico.

$$F_{\text{PWM}} = \frac{\sqrt{3}}{12} \cdot \frac{V_{cc}^*}{BH \cdot L} \quad (6.28)$$

Puesto que se fijará un rizado del 40 % (± 20 %) para las corrientes fase-fase, se necesita conocer el valor máximo de dichas corrientes partiendo de la potencia activa nominal del equipo:

$$P_{inv} = \frac{2}{9} \cdot U_d \cdot I_d \quad (6.29)$$

Fijando la potencia del inversor en 10 kW, $U_d = 806$ V y un factor de seguridad del 10 % para posibles sobrecargas, tal y como se ha fijado:

$$I_d = 61,41A$$

$$0,4 \cdot I_d = 2 \cdot \frac{3}{2} \cdot BH \Rightarrow BH = 8,2A$$

Sustituyendo en (6.28) para $F_{PWM} = 10$ kHz:

$$L = \frac{1,73 \cdot 820}{12 \cdot 8,2 \cdot 10^4} = 1,44mH \approx 1,5mH$$

La resistencia del cobre de la bobina de conexión no tiene mucha influencia en el control ya que éste se realizará en fuente de corriente comportándose el conjunto inductancia-resistencia como un filtro de primer orden. Se escogerá el valor $R = 0,5 \Omega$ tanto para la resistencia del cobre de la bobina de conexión, como para la resistencia del cobre de los devanados del transformador.

A modo de resumen los datos de la planta y los reguladores son los siguientes:

V^*_{CC}	820 V
L_t	1,7 mH
C	2 μ F
L	1,5 mH
R	0,5 Ω
C_{link}	1800 μ F
k_{pv}	0,5
k_{Iv}	16
k_{Ib}	0,0024

6.5 SIMULACIONES

A continuación se mostrarán las simulaciones del control del inversor trifásico. Para ello, se ha utilizado el observador vectorial de la tensión de red con filtro digital de segundo orden en los ejes fijos α , β , y no se regulará la potencia reactiva, sino que se fijará $I^*_q = 0$ debido a que la alta frecuencia de conmutación empleada permite escoger un valor de capacidad suficientemente pequeño en el filtro LC que no degradará el factor de potencia de cara a la red por su bajo consumo de potencia reactiva.

La figura 6-5 muestra el esquema en bloques del control del inversor trifásico conectado a la red eléctrica.

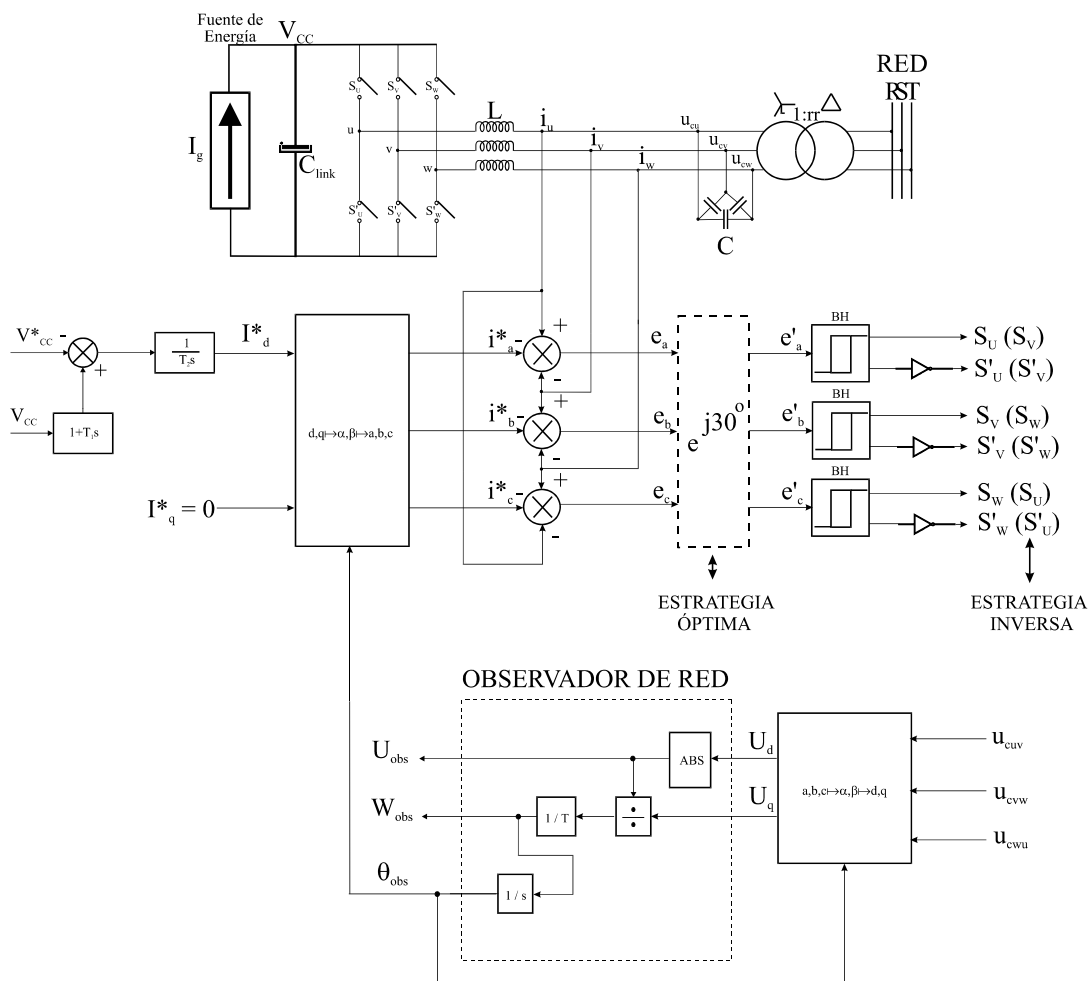


Figura 6-5 Control en tres niveles del inversor trifásico conectado a la red eléctrica. Esquema en bloques.

La figura 6-6 muestra que en el arranque actúa el rectificador asociado al puente cargando el condensador de *link* hasta un valor suficiente para operar en modo inversor. En este momento es necesario consumir potencia activa de la red durante un tiempo pequeño pues la corriente del generador de continua I_g es cero. Posteriormente, se muestra su comportamiento ante un escalón de 14 A en I_g a los 120 ms, que lo hace operar en modo inversor, entregando, en este caso, energía a la red. La notación empleada en esta figura es como sigue:

- I_g : Corriente del generador de continua
- V_{uv} : Tensión fase-fase en el inversor por la rama 1
- $U_{c_{uv}}$: Tensión fase-fase en el condensador del filtro LC por la rama 1
- I_{uv} : Corriente fase-fase en el inversor por la rama 1
- V_{rs} : Tensión fase-fase en la red por la rama 1
- I_r : Corriente de fase inyectada a la red por la rama 1
- P_{red} : Potencia activa trifásica entregada a la red
- **BH**: Banda de histéresis
- F_{PWM} : Frecuencia de conmutación promedio por las tres fases

Puede notarse en estas simulaciones que tanto la corriente fase-fase por el inversor (I_{uv}) y la tensión fase-fase en el condensador del filtro LC ($U_{c_{uv}}$), así como la corriente inyectada a la red (I_r) y le tensión de red (V_{rs}), están en contrafase antes del escalón en I_g ya que el inversor consume energía de la red; posterior al escalón en I_g estas magnitudes estarán en fase.

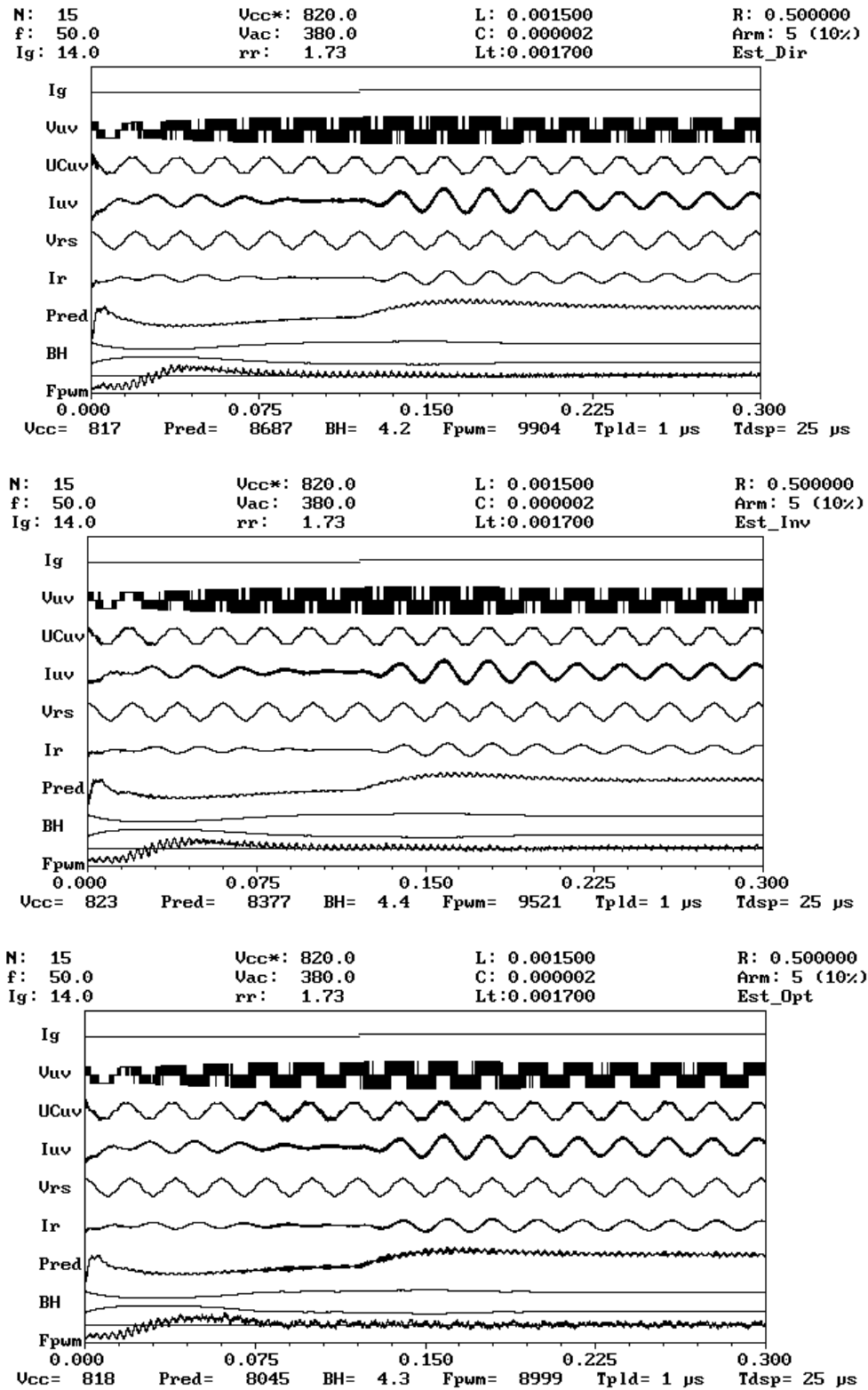


Figura 6-6 Evolución temporal de las magnitudes del convertidor por la fase 1 ante un escalón de potencia.

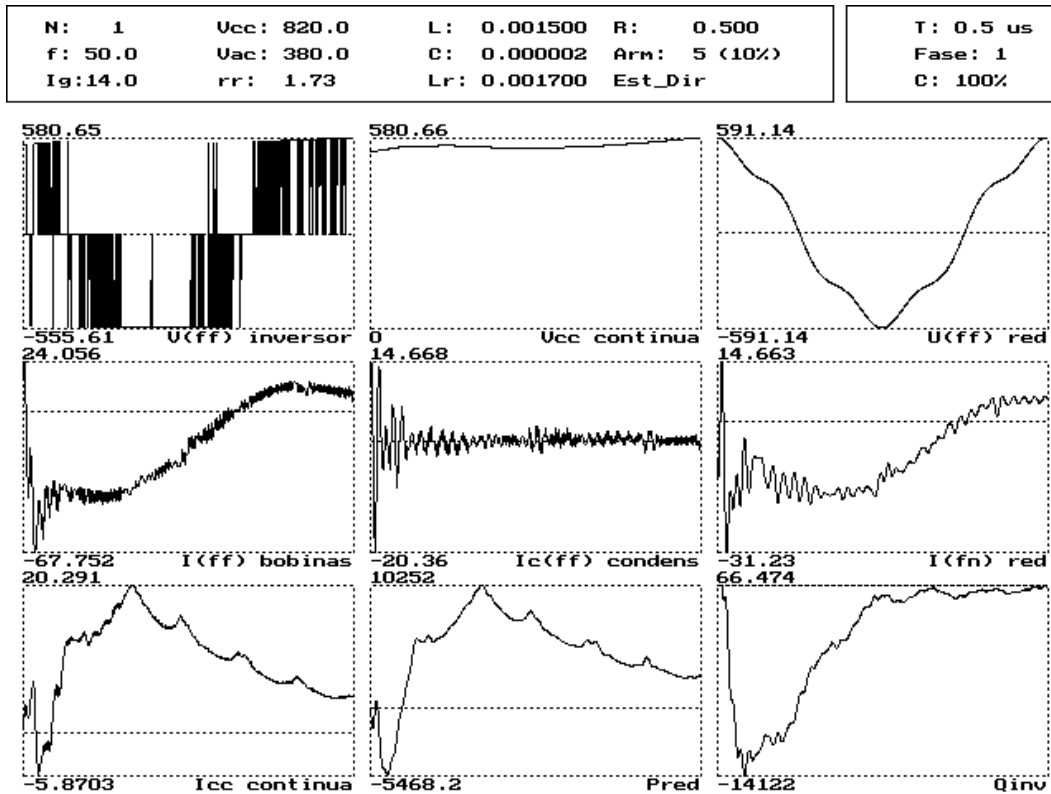


Figura 6-7 Análisis temporal de la fase 1 a régimen transitorio del convertidor operando en modo inversor. Estrategia directa.

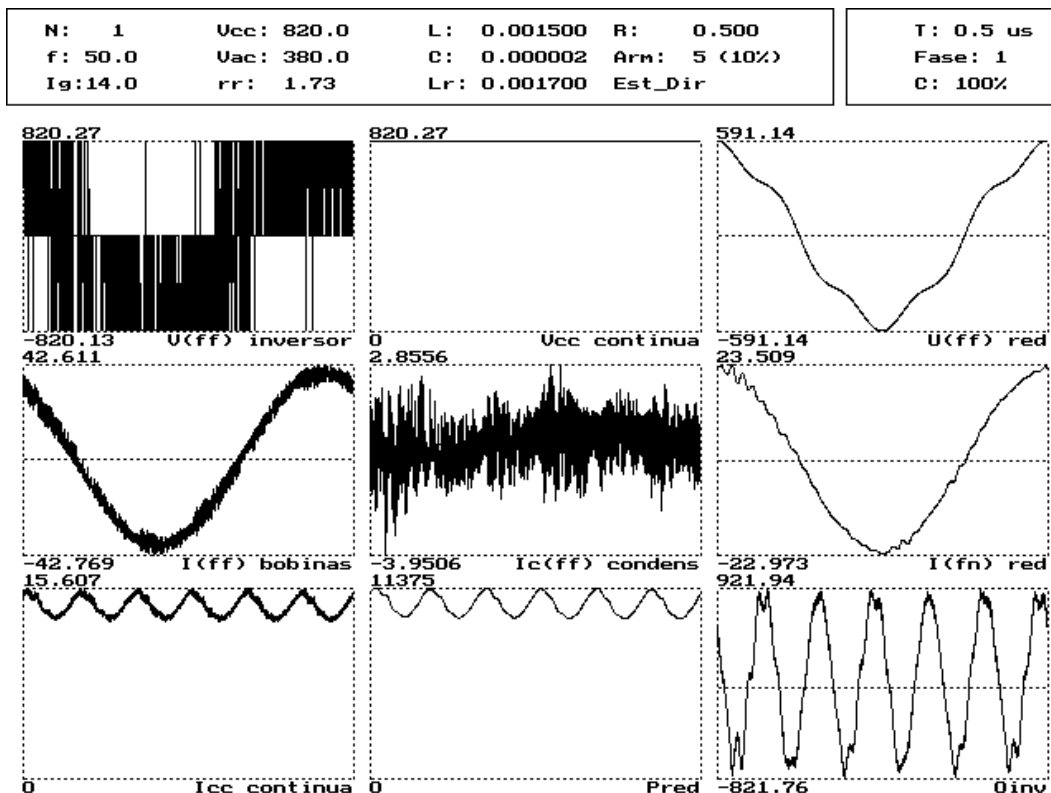


Figura 6-8 Análisis temporal de la fase 1 a régimen estacionario del convertidor operando en modo inversor. Estrategia directa.

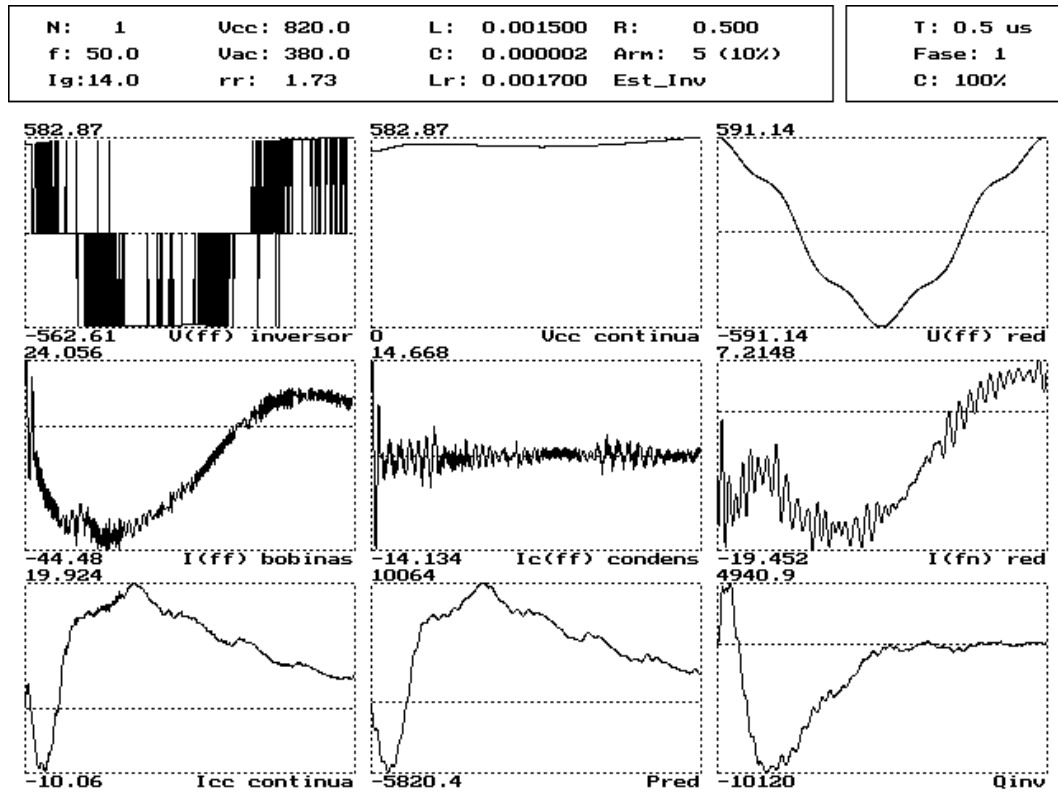


Figura 6-9 Análisis temporal de la fase 1 a régimen transitorio del convertidor operando en modo inversor. Estrategia inversa.

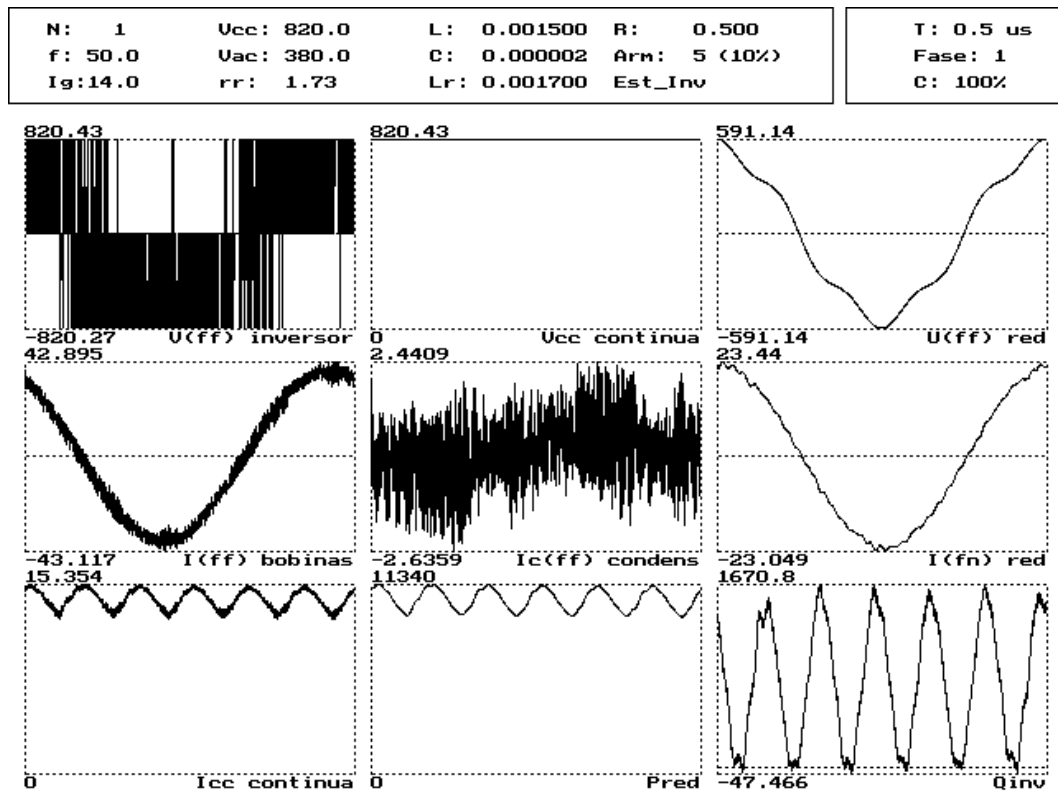


Figura 6-10 Análisis temporal de la fase 1 a régimen estacionario del convertidor operando en modo inversor. Estrategia inversa.

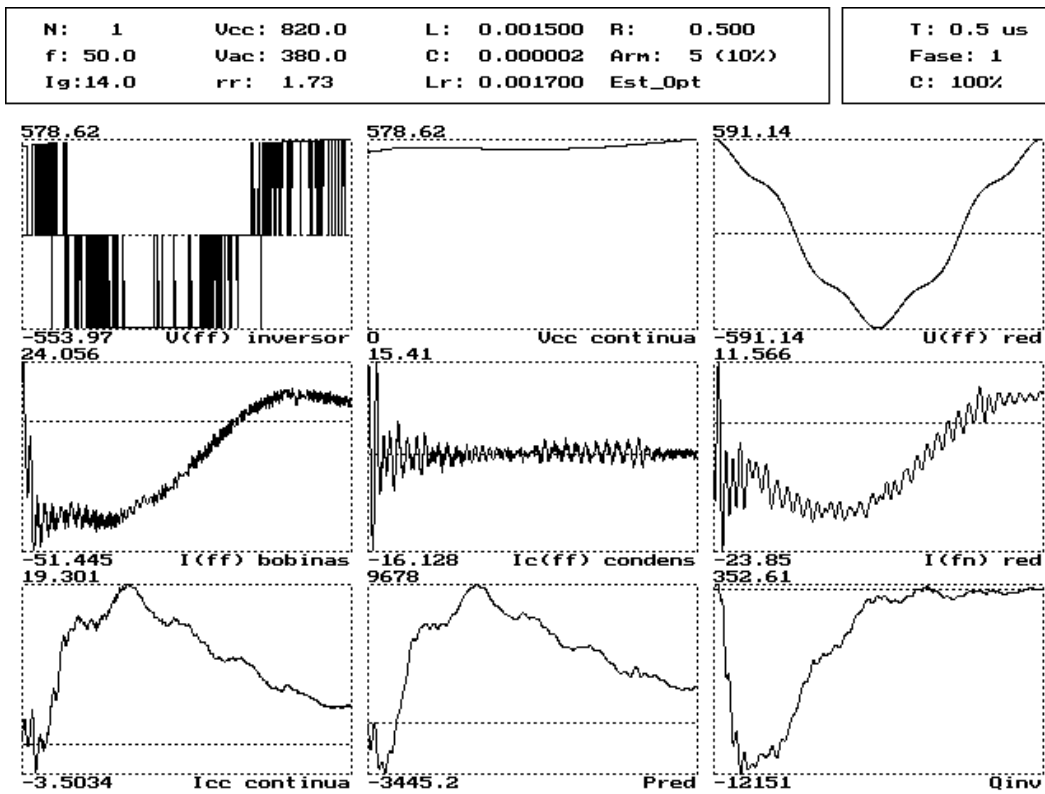


Figura 6-11 Análisis temporal de la fase 1 a régimen transitorio del convertidor operando en modo inversor. Estrategia óptima.

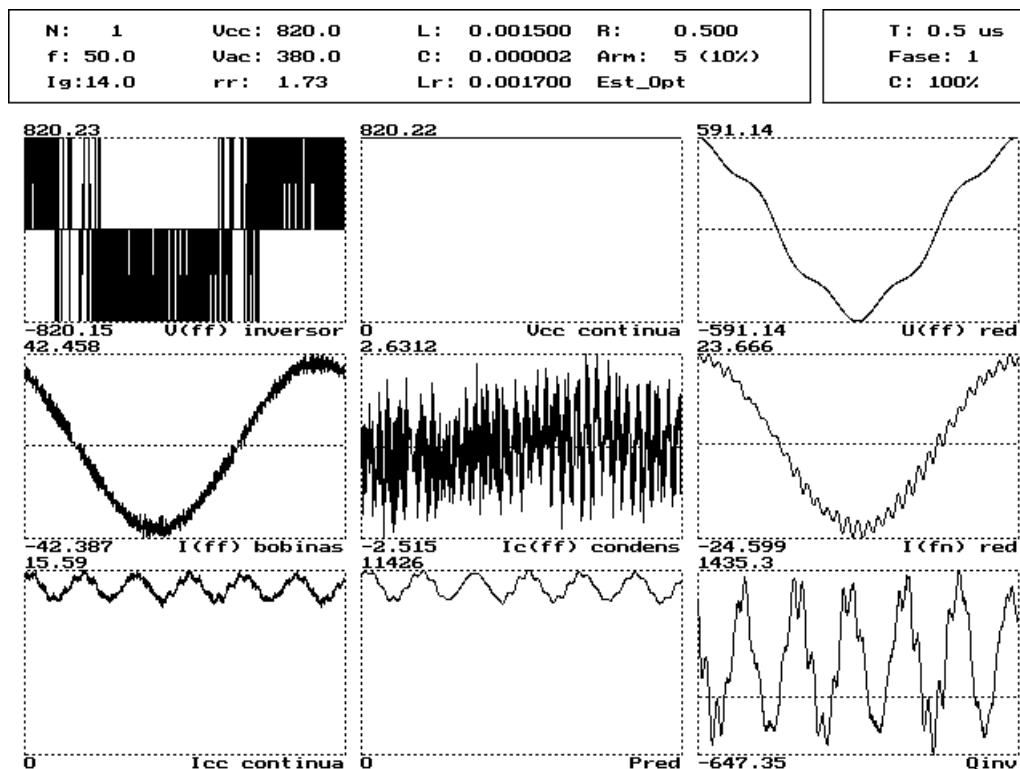


Figura 6-12 Análisis temporal de la fase 1 a régimen estacionario del convertidor operando en modo inversor. Estrategia óptima.

Las figuras 6-7 a la 6-12 muestran las simulaciones de las tres estrategias de *sliding* del convertidor operando en modo inversor y entregando 10 kW a la red.

Comparando las figuras 6-8, 6-10, y 6-12 se aprecia como la estrategia directa para *sliding* garantiza que el inversor entregue cero potencia reactiva media a régimen estacionario.

Otro aspecto interesante a resaltar en dichas figuras es el hecho de que aun cuando se tenga un rizado del 10 % en las tensiones trifásicas fase-fase de red (U_{ff} red), la corriente de fase que se inyecta (I_{fn} red) lo presenta muy atenuado, lo cual de idea del buen funcionamiento del filtro de segundo orden en los ejes fijos α , β empleado en el observador de estado. Además estas tensiones y corrientes están en perfecto sincronismo de fase y frecuencia, lo que garantiza que el factor de potencia de cara a la red sea unitario.

Nótese los tres niveles de la tensión fase-fase por el inversor (V_{ff} inversor), así como también el pequeño valor de la corriente fase-fase por el condensador del filtro LC ($I_{c(ff)}$ condens) lo que corrobora el bajo consumo de potencia reactiva de dicho condensador que permite diseñar el inversor para entregar cero potencia reactiva.

A continuación se muestran las simulaciones del comportamiento del inversor, pero en el espacio transformado de Park, así como el espectro armónico normalizado de las corrientes fase-fase en el inversor e inyectada a la red, ambas para la fase 1.

El significado de los símbolos empleados es como sigue:

- **I**: tensión fase-fase (filtrada) por el inversor.
- **C**: tensión fase-fase por el condensador del filtro LC.
- **V**: tensión fase-fase de red y corriente de fase inyectada a la red.
- **L_m**: corriente fase-fase por la inductancia mutua.
- **I***: corriente fase-fase de referencia.

Las figuras 6-14 y 6-15 muestran que el espectro de frecuencia de la corriente fase-fase analizada está mucho más centrado alrededor de la frecuencia F_{PWM} al utilizar las estrategias directa e inversa, en relación con el uso de la estrategia óptima (figura 6-16). Esto se puede justificar analizando la figura 6-13, que no es otra que la figura 5-8 repetida por conveniencia, que muestra como el *forcing* ejercido al vector corriente **I**, al utilizar las estrategias directa e inversa para *sliding*, provoca su rotación alrededor del vector corriente de referencia **I***, que describe una trayectoria circular en el espacio de Park. Este comportamiento origina tres corrientes fase-fase en el dominio temporal con una componente armónica de baja frecuencia correspondiente al fundamental de salida (50 Hz) y otra componente armónica de alta frecuencia correspondiente a la frecuencia de conmutación F_{PWM} (esta componente de alta frecuencia estará más o menos definida debido a que la rotación de **I** alrededor de **I*** no es del todo circular ya que su evolución se ve influenciada por la perturbación del vector tensión de alterna U_{CA}).

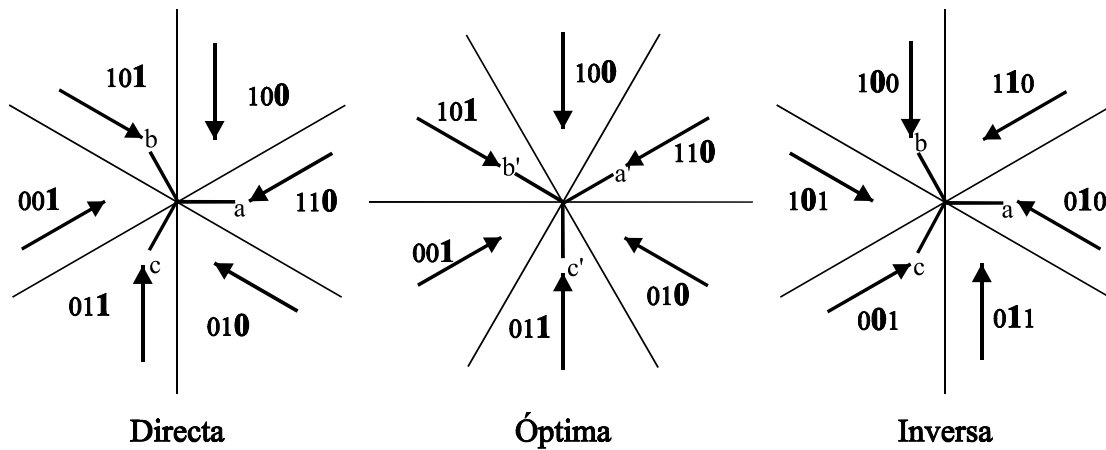
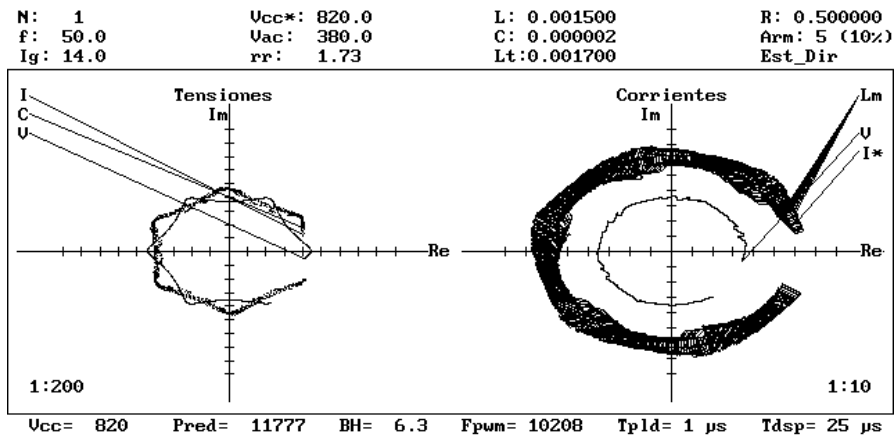


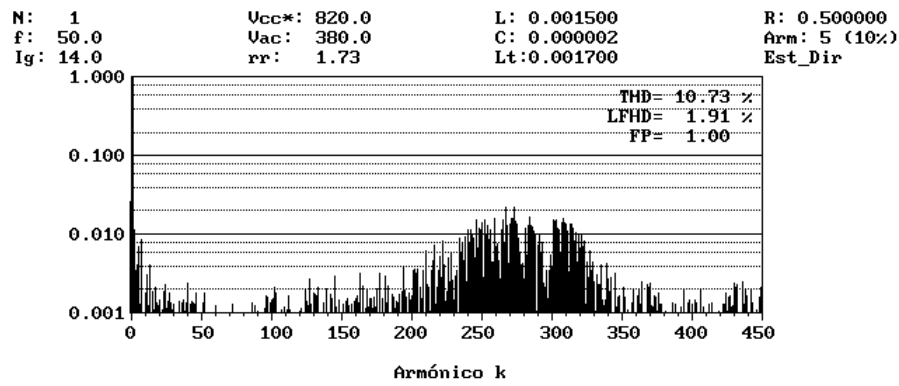
Figura 6-13 Estrategias de *sliding* vectorial y valores de (S_w , S_v , S_u). Control en tres niveles.

En el caso de la estrategia óptima, el *forcing* ejercido al vector \mathbf{I} será mayor y provocará que \mathbf{I} converja hacia \mathbf{I}^* sin imponer ningún tipo de rotación específica y, por tanto, originará tres corrientes fase-fase en el dominio temporal con una componente armónica de baja frecuencia correspondiente al fundamental de salida (50 Hz) y componentes armónicas adicionales esparcidas en toda la banda de frecuencias. Esto dificultará su posterior filtrado para obtener las corrientes que van a ser inyectadas a la red, ya que el filtro de segundo orden formado por el condensador del filtro LC y la bobina del transformador podrán amplificar las componentes de baja frecuencia de las corrientes por fase si el coeficiente de amortiguamiento δ es lo suficientemente bajo.

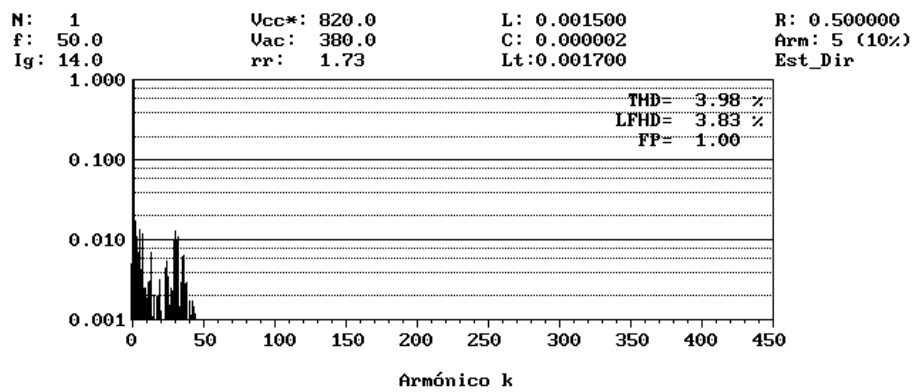
La figura 6-16 (c) muestra como se amplifican notablemente las componentes de frecuencias alrededor del armónico 32 en la corriente inyectada a la red por la fase 1, específicamente se aprecia una distorsión del 10,37 % en armónicos bajos aun cuando la distorsión en baja frecuencia que presenta la corriente fase-fase por el inversor es del 2,41 %.



(a)
 $I_{uv}(k)/I_{uv}(1)$



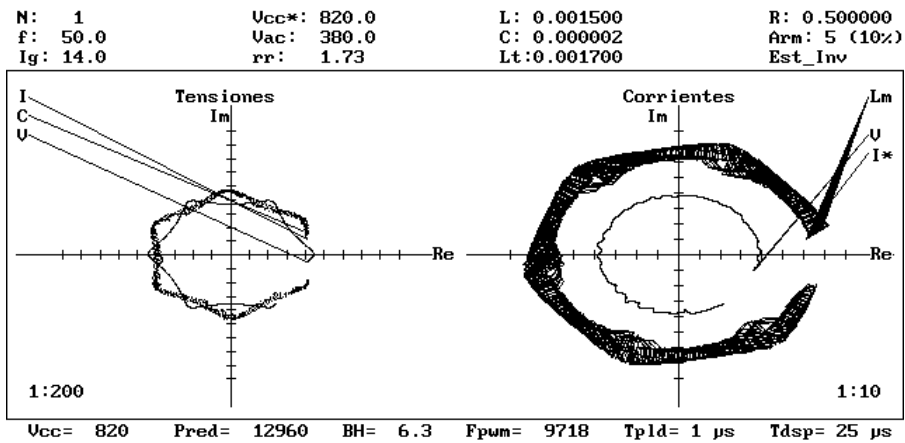
(b)
 $I_r(k)/I_r(1)$



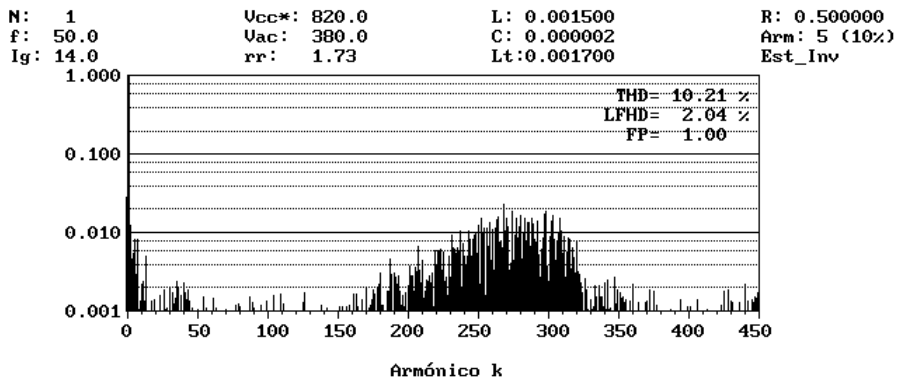
(c)

Figura 6-14 Estrategia directa.

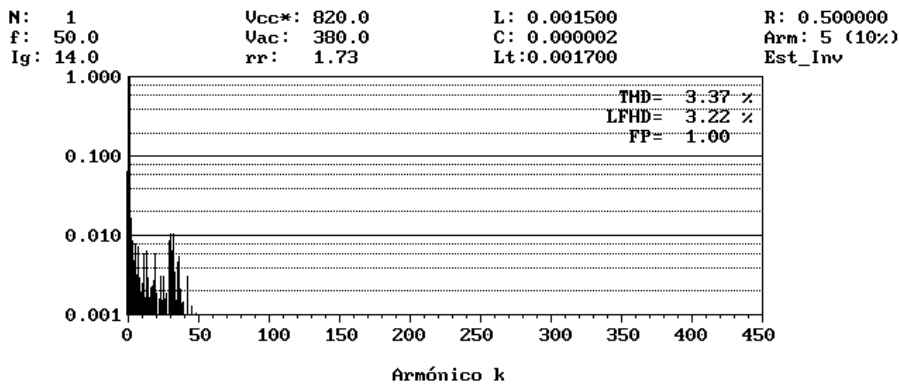
- (a) Análisis vectorial.
- (b) Análisis armónico de la corriente fase-fase 1 por el inversor.
- (c) Análisis armónico de la corriente inyectada a la red por la fase 1.



(a)
 $I_{uv}(k)/I_{uv}(1)$



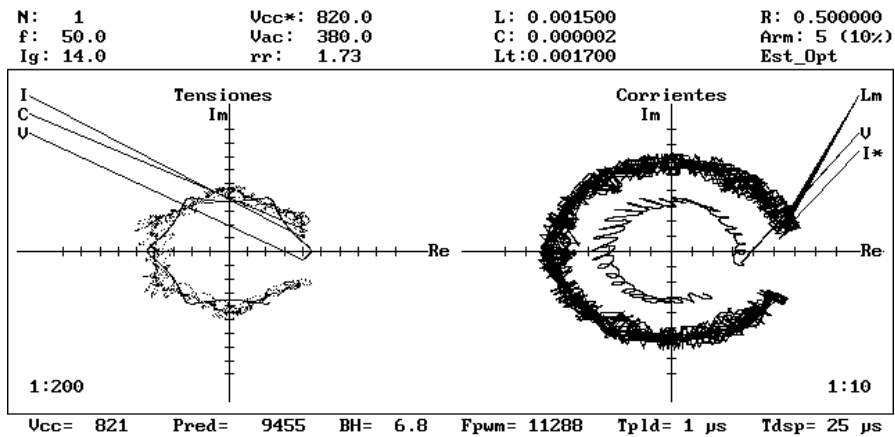
(b)
 $I_r(k)/I_r(1)$



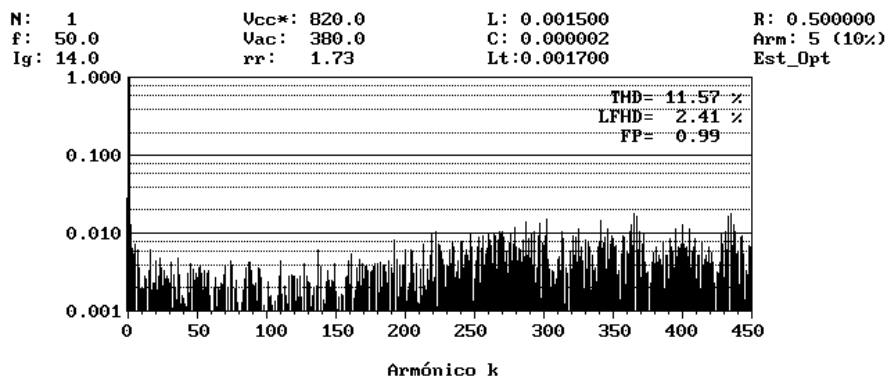
(c)

Figura 6-15 Estrategia inversa.

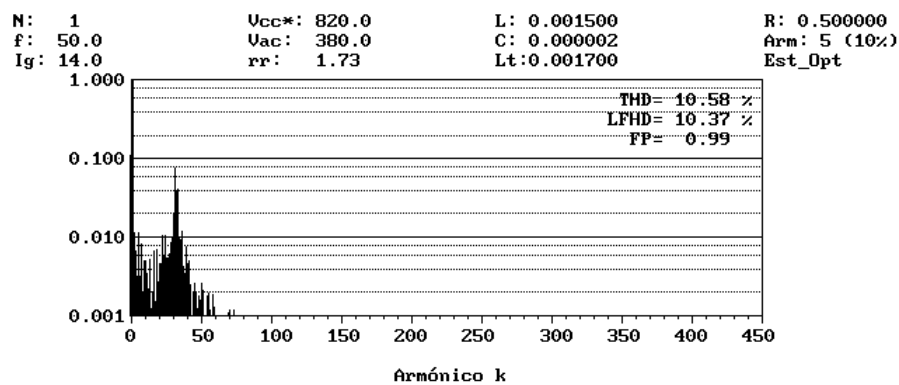
- (a) Análisis vectorial.
- (b) Análisis armónico de la corriente fase-fase 1 por el inversor.
- (c) Análisis armónico de la corriente inyectada a la red por la fase 1.



(a)
 $I_{uv}(k)/I_{uv}(1)$



(b)
 $I_r(k)/I_r(1)$



(c)

Figura 6-16 Estrategia óptima.

- (a) Análisis vectorial.
- (b) Análisis armónico de la corriente fase-fase 1 por el inversor.
- (c) Análisis armónico de la corriente inyectada a la red por la fase 1.

6.6 CONCLUSIONES

En este capítulo se ha realizado el dimensionado del regulador de la tensión de continua y de la planta y se ha validado su comportamiento mediante simulación.

La hipótesis de partida suponía que la estrategia óptima sería la que mejor comportamiento tendría por ser la que ejercía el mayor *forcing* al vector corriente **I** controlado, de ahí su nombre. Sin embargo, se ha demostrado que las estrategias directa e inversa provocan que las corrientes trifásicas presenten un espectro de frecuencias aproximadamente centrado alrededor de la frecuencia de conmutación, lo que facilita su posterior filtrado.

La alta frecuencia de conmutación utilizada permite que se pueda acodar el filtro de segundo orden lejos de los armónicos bajos presentes en la red (5° , 7° , 11°), y así evitar que dicho filtro resuene con ellos, lo que provocaría el aumento de la distorsión armónica de baja frecuencia. Este hecho hace que el condensador escogido sea suficientemente pequeño y no consuma potencia reactiva apreciable.

En todos los casos la distorsión armónica en corriente del 5° armónico se ve reducida aun cuando éste esté presente en las tensiones trifásicas de red, lo que se debe al filtrado de segundo orden en los ejes fijos α , β utilizado en el observador vectorial empleado.

Debido a que la utilización del puente inversor está orientada a la cogeneración de energía eléctrica, se necesita que la potencia reactiva inyectada a la red sea cero, es decir, debe operar con factor de potencia unitario. Puesto que la estrategia directa para *sliding* garantiza este requisito cuando así se desee, además de garantizar una reducción del contenido armónico de las corrientes trifásicas inyectadas a la red, nos parece que esta estrategia presenta las mejores prestaciones de cara a su utilización en un inversor trifásico para cogeneración de energía eléctrica.

Capítulo 7

DISEÑO DIGITAL DEL CONTROL DEL INVERSOR

7.1 INTRODUCCIÓN

En los capítulos 4, 5 y 6 se ha analizado toda la teoría relacionada con la regulación y el control de los convertidores CC/CA o inversores trifásicos conectados a red. En ellos se ha demostrado, mediante simulaciones en lenguaje de alto nivel, la validez de las hipótesis planteadas.

Este capítulo pretende mostrar las técnicas digitales empleadas en la regulación y control de los inversores trifásicos conectados a red.

La potencia de cálculo requerida por el control adaptativo se resuelve en la actualidad con los DSP's que ejecutarán algoritmos en coma flotante. Así, por ejemplo, en el caso del E.P.E. Solar y partiendo de que el **DSP32C** [ATT88] posee una capacidad de cálculo de 25 Mflops, Domínguez [DOM96] demuestra que se pueden realizar todas las funciones de control y generación de impulsos cada 15 μ s.

7.2 ESQUEMA DEL CIRCUITO DE CONTROL DEL INVERSOR

El esquema en bloques tradicional de la regulación y el control del inversor trifásico conectado a red se muestra en la figura 7-1, en donde se puede apreciar que el DSP es el encargado de realizar todas estas funciones.

7.2.1 COMETIDOS DEL DSP

Para garantizar las funciones de control del puente inversor conectado a red y la generación de las secuencias de disparo, el DSP debe realizar, en general, las siguientes funciones:

- **Observador de estado.** Permite obtener parámetros de la red a partir de las tensiones y/o corrientes trifásicas medidas. Estos parámetros pueden ser no medibles directamente pero son necesarios para la regulación: amplitud de la tensión, fase, frecuencia y potencia reactiva.

- **Reguladores.** Se aplica una acción de control de tipo proporcional-integral (PI), obteniéndose unas referencias de corriente a partir de la diferencia entre los valores observados y los valores de referencia .
- **Generación de referencias.** Los valores en los ejes móviles **d,q** se transforman en referencias senoidales en los tres ejes fijos **a,b,c**.
- **Sliding.** El DSP calcula el estado de los polos del puente inversor en tiempo real a partir de la diferencia entre las medidas y las referencias generadas en la etapa anterior.

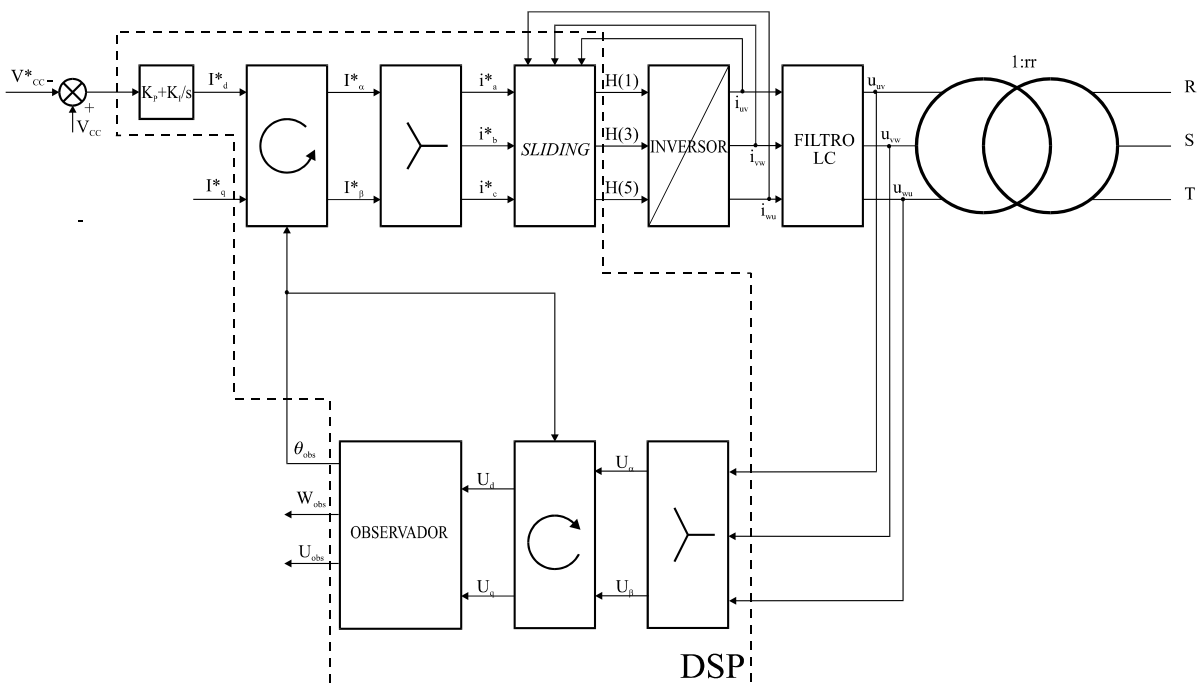


Figura 7-1 Regulación y control tradicional del puente inversor conectado a red. Esquema en bloques.

Sin embargo, es deseable reducir el tiempo para realizar el control y generación de impulsos (*sliding*) a $1\sim 2 \mu s$. Esto se puede lograr bien utilizando un DSP más veloz, bien utilizando circuitos adicionales analógicos o digitales de manera que el DSP sólo realice las funciones de observación, regulación y generación de referencias, realizando los circuitos adicionales el cálculo del estado de los polos del inversor. La primera opción es muy sencilla pues, en esencia, sólo se tendrá que traducir el código en lenguaje ensamblador del DSP antiguo al actual y hacer ligeras modificaciones de hardware, pero tiene el inconveniente de que un DSP más veloz será más caro. La segunda opción es más complicada desde el punto de vista del hardware ya que se tendrán que realizar interfaces entre el circuito del DSP y el de los circuitos adicionales, pero tiene la ventaja de ser más económica.

La segunda opción es la que se propone como alternativa en esta Tesis, y la figura 7-2 muestra su esquema en bloques. En dicha figura se observan dos bloques fundamentales formados por un DSP y una FPGA, y varios bloques secundarios constituidos por los convertidores analógico-digitaes A/D, *buffers*, el módulo de potencia inteligente IPM, y los optoacopladores.

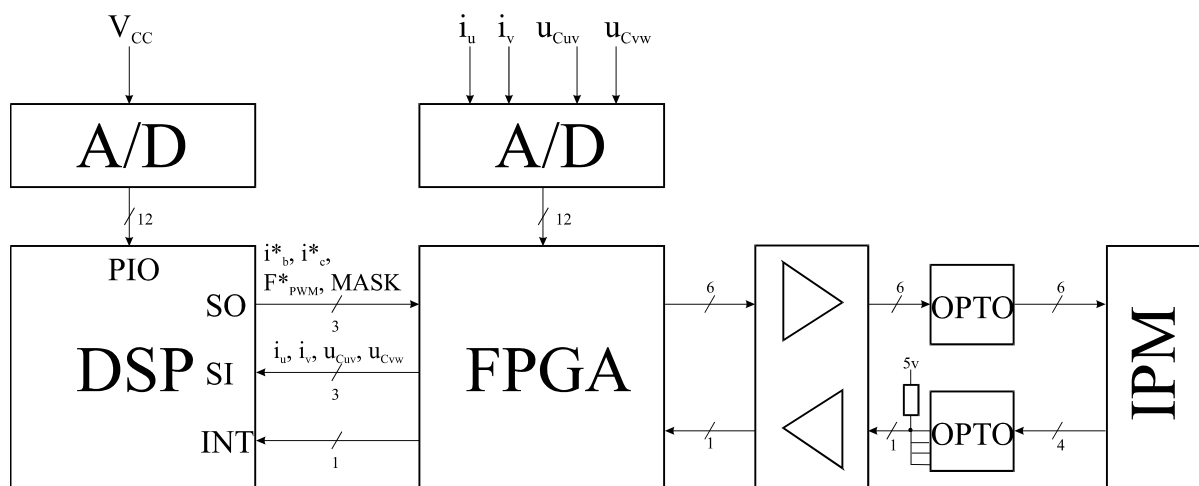


Figura 7-2 Conjunto DSP-FPGA para el control digital del puente inversor conectado a red. Esquema en bloques.

7.2.2 FUNCIONES A DESARROLLAR POR LA FPGA

Para realizar el control y la generación de impulsos, el DSP ejecutará las funciones de observador de estado, regulación y generación de las referencias senoidales, mientras un circuito digital, en este caso una FPGA de la familia **XC4000E** de *Xilinx*, calculará el estado de los polos por medio del *sliding*.

Las funciones que realizará la FPGA son:

- Recibir las medidas de corrientes y tensiones desde un convertidor analógico-digital de la parte de potencia del equipo que se desea controlar, así como las corrientes de referencia provenientes del DSP de dos cualesquiera de las fases. Solamente son necesarias dos fases, debido a que se tiene un sistema trifásico equilibrado. El valor de la tercera fase se obtiene en el interior de la FPGA, mediante un cálculo sencillo.
- Realizar el *Sliding* cada $1 \mu\text{s}$ para el control del Puentes Inversor entre la parte de continua y la red eléctrica. Mediante el algoritmo interno programado se decide sobre el estado de los polos del convertidor en cada momento y se calcula la banda de histéresis adaptativa en tiempo real, según una frecuencia de conmutación de referencia F^*_{PWM} aportada por el DSP.
- Transmitir el estado de los polos a través de optoacopladores al IPM.
- Recibir la señal de alarma que ofrece el IPM cuando se produce sobrecarga, cortocircuito, sobretensión o fallo en la alimentación, e interrumpir al DSP.

La FPGA constituye el medio ideal para implementar las funciones enunciadas, puesto que se pueden segmentar los cálculos (*pipeline*), lo que significa que es posible realizar diversas operaciones simultáneamente, obteniendo los resultados en el momento que se precisen.

7.3 DISPOSITIVOS LÓGICOS PROGRAMABLES PLD'S

Los Dispositivos Lógicos Programables (PLD del inglés *Programmable Logic Devices*) son circuitos digitales de propósito general formados por lógica AND-OR y biestables DFF con muchas puertas AND de entrada. La función lógica a implementar, que no es más que el diseño digital deseado, puede lograrse interconectando a voluntad dichas puertas. Esta interconexión se realiza abriendo y cerrando unos transistores que operan como “fusibles”, de manera que una vez realizado el diseño, no puede cambiarse.

Para obviar esta deficiencia surge un campo relativamente nuevo en los circuitos VLSI (del inglés *Very Large Scale Integration*) denominado FPLD (del inglés *Field-Programmable Logic Devices*). Estos dispositivos implementan miles de puertas lógicas en estructuras multiniveles. La arquitectura consiste en una matriz de celdas lógicas que pueden interconectarse por programación para implementar diversos diseños. A diferencia de los MPLD (del inglés *Mask-Programmable Logic Devices*), en donde las interconexiones se realizan programando la fabricación del circuito integrado de manera que éstas sean físicamente reales por medio de interconexiones metálicas, los FPLD's se programan usando conmutadores programables eléctricamente, al igual que los PLD's. Los FPLD's pueden lograr mayores niveles de integración que los PLD's tradicionales debido a que implementan la lógica de manera más sencilla, aunque poseen arquitecturas de ruteado más complejas.

Los circuitos FPLD's son muy útiles para producir prototipos de laboratorio ya que pueden ser programados en un tiempo mucho menor que los MPLD's debido a que se evita el proceso de máscaras para la producción del circuito integrado y es el diseñador quien, por medio de las herramientas de diseño específicas, lo realiza, lo simula y lo comprueba. No obstante, si se quisiera una producción en gran escala, entonces se utilizaría los MPLD's.

Una FPLD típica consiste en un número de celdas lógicas que se usan para funciones lógicas. Las celdas lógicas se disponen en forma de matriz. Los recursos de interconexión conectan las celdas lógicas, mientras que los bloques de entrada/salida conectan la FPLD con el mundo exterior.

7.3.1 FPGA's

Dentro de las FPLD's están las SRAM FPGA's (del inglés *Static RAM Field-Programmable Gate Array*) las cuales implementan la lógica como LUT's (del inglés *LookUp Tables*) hechas de celdas de memoria con las entradas controlando las líneas de dirección. Cada LUT de 2^n celdas de memoria implementa cualquier función de n entradas. Una o más LUT's, combinadas con *flip-flops*, forman un Bloque Lógico Configurable CLB (del inglés *Configurable Logic Block*). Las CLB's se disponen en una matriz bidimensional con segmentos de interconexión en canales.

La programación de las SRAM FPGA se realiza por medio de una cadena de bits o palabra. Una circuitería asociada carga esta palabra, leyéndola en forma serie de una memoria externa cada vez que se ponga bajo tensión el circuito. Esta palabra configura los valores de todas las celdas de memoria configurables en el *chip*, los valores de la LUT y selecciona qué segmentos conectar a los otros. Las SRAM FPGA's son inherentemente reprogramables lo

que brinda la posibilidad de realizar nuevos diseños cambiando la cadena de bits de la palabra de programación, lo que las hace ideales para la puesta a punto de prototipos.

Las principales ventajas de las SRAM FPGA's son su mayor densidad de integración y el empleo de LUT's que posibilita implementar lógicas más complejas. La mayor desventaja es su volatilidad, es decir, deben ser configuradas cada vez que se ponga bajo tensión el circuito.

El esquema general de una FPGA se muestra en la figura 7-3.

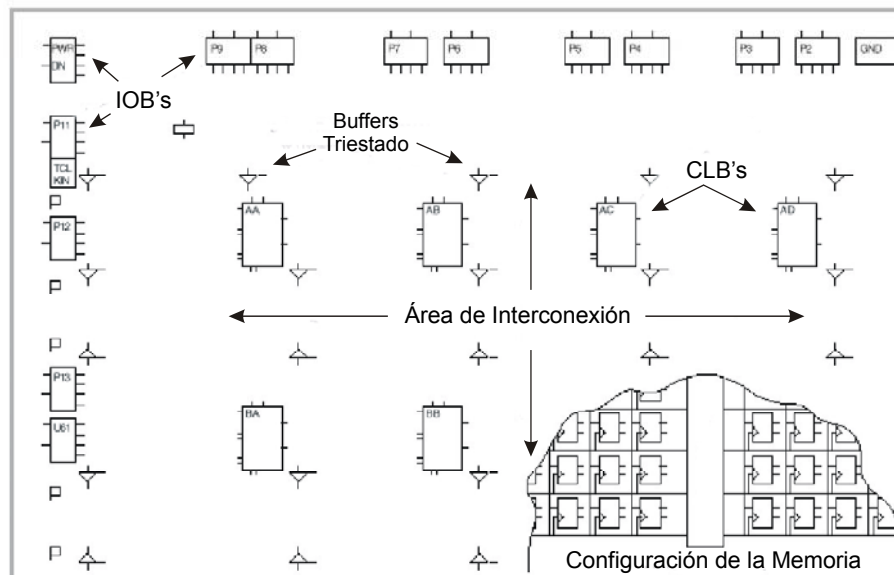


Figura 7-3 Estructura general de una FPGA.

Los tres elementos fundamentales de los que se compone son: los bloques de Entrada/Salida IOB (del inglés *In Out Block*), los bloques lógicos configurables CLB, y las líneas de interconexión.

7.4 FPGA XC4000E DE XILINX

Se ha escogido como familia de trabajo la XC4000E de Xilinx. Además de ser Xilinx uno de los fabricantes que ofrecen una de las mejores tecnologías hay que destacar la excelente relación calidad precio que ofrece la familia 4000. Se trata de una línea de productos que lleva más de seis años en el mercado pero que no por eso ha quedado obsoleta. Xilinx calcula que al menos se implementan 3.000 diseños al mes en sus FPGA. Además es una gama de producto que presenta una constante evolución, siempre manteniendo la compatibilidad. Prueba de esto es que Xilinx ha lanzado consecutivamente al mercado, desde el año 1995 hasta la actualidad, las familias XC4000E, XC4000EX, XC4000XL, XC4000XV y XC4000XLA, que presentan sucesivas innovaciones frente a la XC4000 original pero manteniendo una compatibilidad total en cuanto a la secuencia de programación y distribución de pines. Esto permite mejoras instantáneas de rendimiento, como aumento de la frecuencia de funcionamiento y menor consumo, simplemente sustituyendo en la placa impresa la FPGA original por un modelo más

moderno, sin necesidad de rediseño o recompilación alguna. No obstante, es posible beneficiarse en mayor grado de las mejoras habidas, recompilando el diseño original, de forma que se empleen dichas capacidades añadidas.

Se muestran a continuación los esquemas en bloques de los IOB, CLB y las líneas de interconexión de la FPGA **XC4000E**.

La figura 7-4 muestra el esquema de un bloque IOB de la **XC4000E**.

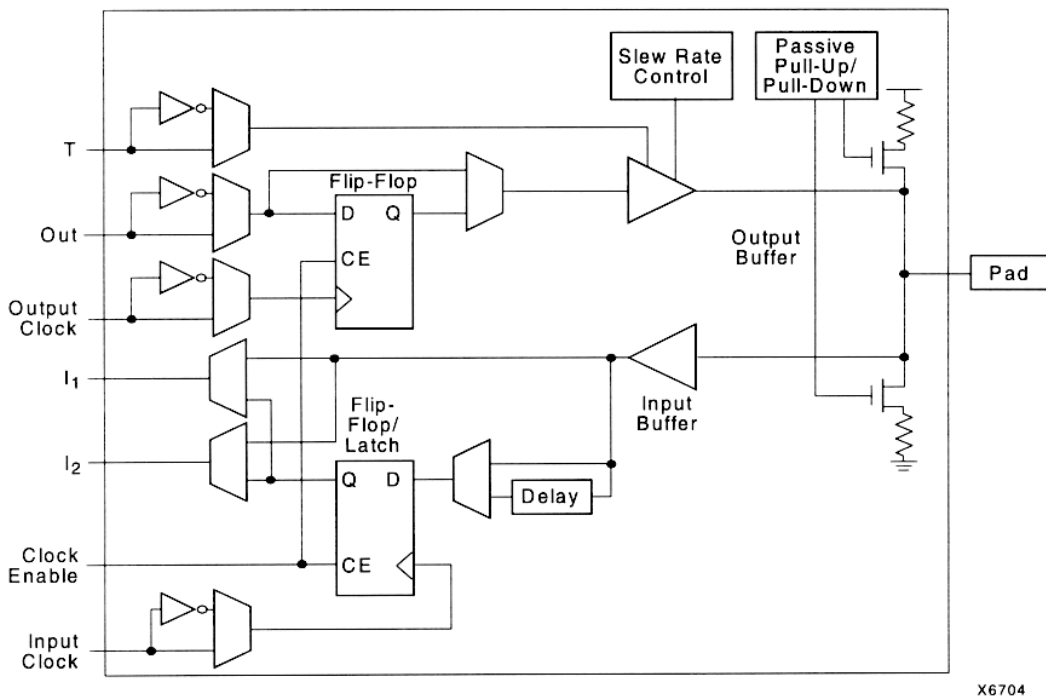


Figura 7-4 Esquema de un bloque de entrada/salida IOB de la **XC4000E**.

En el IOB se pueden observar dos *flip-flops*, configurables como tales o como *latches*, uno para la entrada y otro para la salida. La entrada se puede distribuir a la FPGA por dos líneas distintas, I_1 e I_2 y puede ser registrada o no. A los biestables están conectadas señales de reloj diferentes, y por lo tanto, pueden estar a distintas frecuencias.

Existe la posibilidad de configurar los pines como entrada, salida o bidireccionales. La línea T procedente del interior de la FPGA controla la capacidad de triestado en la salida.

Otras características son la posibilidad de introducir retrasos en la señal de entrada, control del *Slew Rate* (ralentización de las conmutaciones en los pines de salida para evitar efectos de inductancias parásitas), niveles TTL y CMOS configurables y *Pull – Up / Pull – Down* pasivos, cuya misión es evitar tener que dejar los pines al aire, conmutándolos bien a V_{DD} , bien a Gnd, con lo cual se reducen el consumo y la sensibilidad al ruido.

La figura 7-5 muestra el esquema en bloques de una CLB de la **XC4000E**.

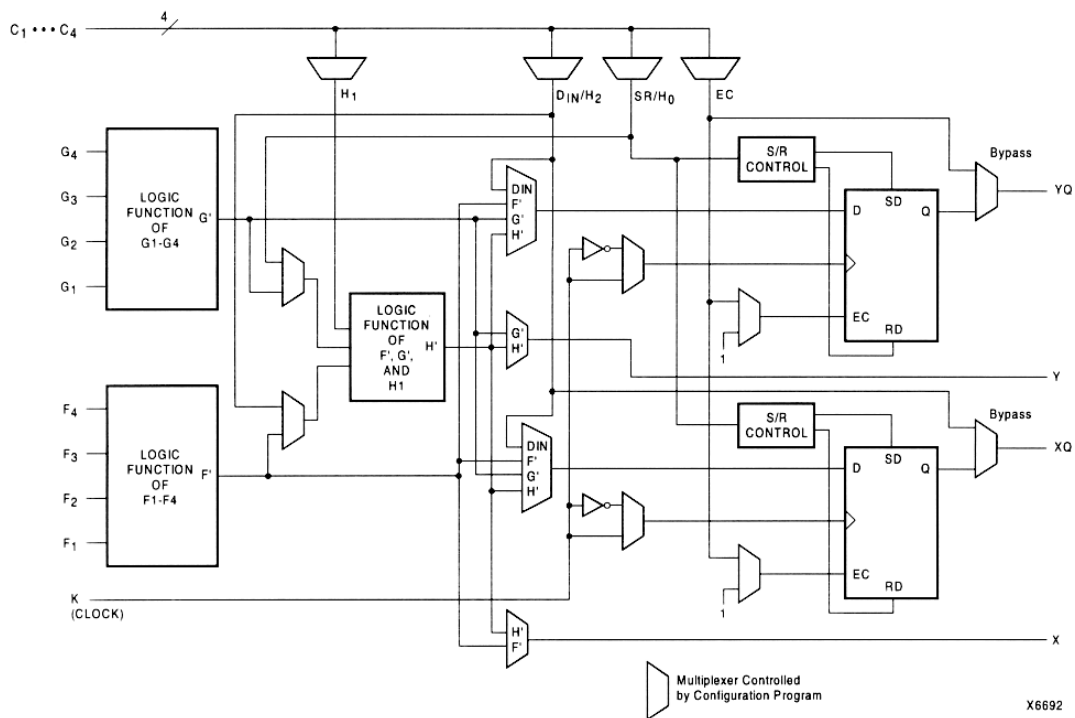


Figura 7-5 Esquema en bloques de una CLB de una XC4000E.

Cada bloque CLB posee 13 entradas y 4 salidas. Dos generadores de función de cuatro entradas cada uno, completamente independientes, y otro generador más de tres entradas, permiten realizar cualquier función lógica de cinco variables, e incluso de hasta nueve, pero en un número limitado.

Al igual que el IOB, posee dos *flip-flops* por bloque, con cuatro posibles entradas cada uno, en base a sendos multiplexores, pero en este caso, la fuente de reloj es la misma para ambos. Tienen también entrada de puesta a ‘cero’ o a ‘uno’ asíncrona.

Los generadores de funciones antes mencionados se corresponden físicamente con tablas de memoria RAM. Por lo tanto, un bloque generador de funciones de 4 entradas contiene $2^4=16$ bits de memoria. Es decir, que no están realizados en base a planos AND / OR, como las PLD. Esta nueva característica permite configurar un sector de la FPGA como una auténtica memoria RAM.

Se había anunciado la gran capacidad de interconexión de los dispositivos tipo FPGA. En la figura 7-6 se puede apreciar el elevado porcentaje de superficie del mismo dedicado a tal fin.

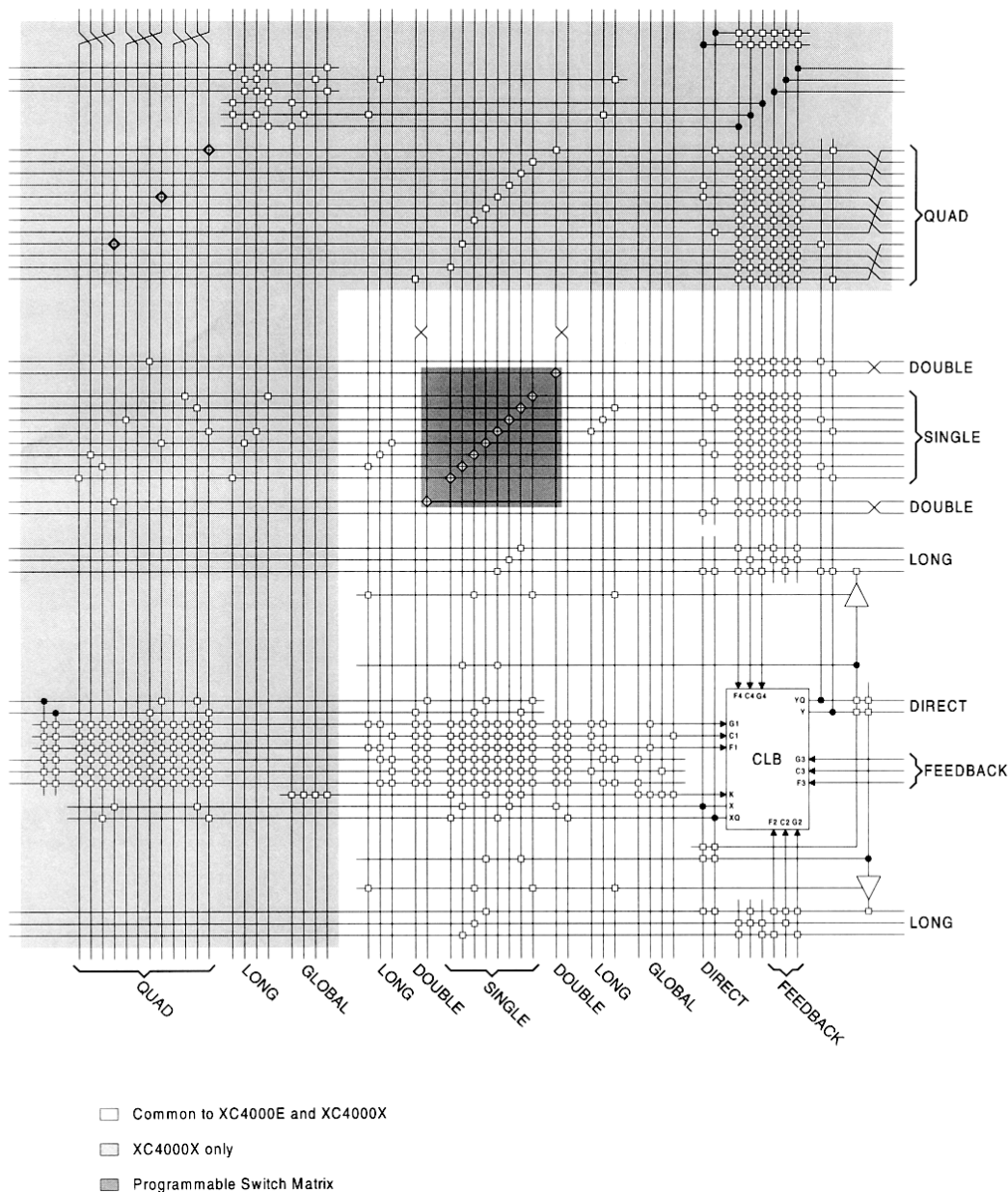


Figura 7-6 Estructura de las líneas de interconexión de una XC4000E.

Se pueden destacar los siguientes elementos:

- **Líneas simples (*single*).** Horizontales y verticales discurren a modo de malla, de una forma simétrica, entre las distintas entradas y salidas. Las posibilidades de conexión para las salidas y la entrada de reloj, están limitadas. Los cruces entre líneas verticales y horizontales se realizan en base a matrices de conmutación, y están limitados, tal y como se aprecia en la figura anterior.
- **Líneas dobles (*double*).** Líneas de transmisión horizontales y verticales situadas entre los CLB's que se cruzan entre si a intervalos de espacio periódico. Las

entradas de cada CLB se pueden conectar a cualquiera de estas líneas, las salidas sólo a algunas y el reloj a ninguna. La función principal de este tipo de líneas es facilitar la interconexión entre CLB's cercanos, pasando por el menor número posible de elementos de conmutación, aumentando así la rapidez de la transmisión de señales internas.

- **Líneas largas y líneas globales (*long, global*).** Son también grupos de líneas horizontales y verticales ubicadas entre los CLB. Pero su particularidad fundamental es que poseen reducidas capacidades y, por lo tanto, menores tiempos de transmisión de señales. En cuanto a las globales, están especialmente concebidas para transmitir señales de reloj, con el menor desfase posible, a los distintos CLB's.

Aparte de las mejoras introducidas en cuanto al incremento en el número de CLB's, IOB's y líneas de interconexión con respecto a las familias anteriores, la familia **XC4000E** presenta también otras características que la hacen más eficiente aún. Entre ellas se pueden destacar:

- Circuitería específica para la generación de acarreo, de alta velocidad (para funciones aritméticas...).
- Capacidad de triestado interno. Esto permite implementar estructuras de buses y multiplexores o decodificadores de muchas entradas.
- Soporte "*Boundary Scan*". Permite realizar el *test* automático del dispositivo.

7.5 SLIDING EN COMA FIJA

Debido a que la arquitectura de una FPGA consta de multitud de puertas lógicas, líneas de interconexión y elementos de almacenamiento, tipo *latch* o *flip-flops* y su funcionamiento está pensado en base a realizar funciones lógico-aritméticas sencillas, es impensable actualmente implementar un algoritmo en coma flotante, propio de los DSP's. Por ello, el control digital mediante *sliding* del puente inversor se realizará en coma fija, en tres niveles y mediante la estrategia directa.

7.5.1 ASIGNACIÓN DEL NÚMERO DE BITS A CADA VARIABLE

Los valores de las constantes y variables que intervienen en el algoritmo deben ser guardados en los *flip-flops* de la FPGA. Puesto que los recursos son limitados se ha de decidir el número de bits que se va a emplear para cada valor, asumiendo pérdidas de precisión razonables que no afecten notablemente a la bondad del control y sin consumir un número excesivo de recursos, que hiciese que el diseño no se pudiera implementar en una FPGA comercial, o requiriese una más cara de lo necesario.

7.5.1.1 FORMATO DE LAS CORRIENTES

Se parte de un formato de 12 bits normalizado para las corrientes medidas (corrientes de fase sencillas), incluyendo el signo. El rango de variación es por tanto, de $2^{11}-1$ (2.047), que coincidirá con el valor máximo asumido, a -2^{11} (-2.048) representado en complemento a dos. Conviene dejar un margen de seguridad por cada lado al ajustar el convertidor analógico-digital para prevenir las posibles no linealidades de las medidas (ver figura 7-7). Este valor se determina a continuación.

Dada la expresión de la potencia activa:

$$P = \frac{2}{9} \cdot U_d \cdot I_d,$$

conociendo que $U_d = 806 \text{ V}$ (3N),

para $P = 10 \text{ kW}$:

$$I_d = 55,8\text{A} = \frac{3}{2} \cdot \sqrt{2} \cdot I_{\text{ffef}} = \frac{3}{2} \cdot I_{\text{ffmax}} \Rightarrow I_{\text{ffmax}} = \frac{2}{3} \cdot I_d \text{ (corriente fase-fase máxima),}$$

$$I_{\text{fnmax}} = \frac{I_{\text{ffmax}}}{\sqrt{3}} = \frac{\frac{2}{3} \cdot I_d}{\sqrt{3}} = 21,51\text{A} \text{ (corriente por fase máxima)}$$

Teniendo en cuenta un factor de seguridad por posibles sobrecargas del puente inversor, otro más de holgura para asegurar que la corriente no supere el valor máximo permitido de $|2^{11}|$ ni por arriba ni por abajo, y otro para un rizado del 20 %, se tiene:

$$I_{\text{max}} = I_{\text{fnmax}} \times (1+0,1+0,2) \times 1,1$$

↙
↓
↘
 Sobrecarga Rizado Holgura

$$I_{\text{max}} = I_{\text{fnmax}} \cdot (1 + 0,1 + 0,2) \cdot 1,1 \approx 31\text{A} (2.047)$$

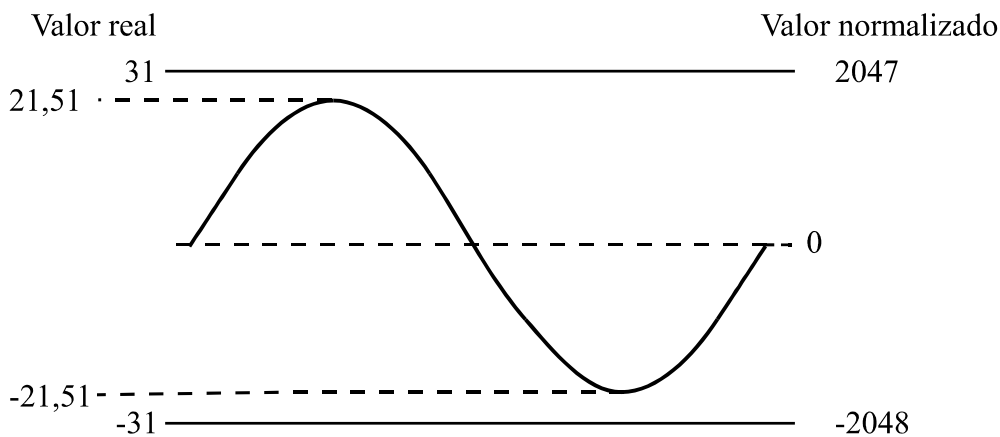


Figura 7-7 Rango de valores discretos para las corrientes por fase.

Cuando se pasa de corrientes de fase simples, i_U , i_V e i_W , a corrientes compuestas i_{UV} , i_{VW} e i_{WU} , el valor máximo de las primeras se ve incrementado por un factor de $\sqrt{3}$, no siendo posible la representación mediante 12 bits. Habría que pasar a 13 bits. Pero para poder seguir trabajando con una resolución de 12 bits, se puede despreciar el bit menos significativo a la hora de comparar estas corrientes con las referencias.

7.5.1.2 FORMATO DE LA BANDA DE HISTÉRESIS

El valor típico del ancho de la banda de histéresis será igual al rizado de la corriente que es menor o igual al 20% del de fase máximo. Así se tiene:

$$BH_{FIJA} = 0,2 \cdot \frac{2.048}{(1 + 0,1 + 0,2) \cdot 1,1} = 0,2 \cdot \frac{2.048}{1,3 \cdot 1,1} = 286$$

Para este valor se necesitan 9 bits. Sin embargo estos 9 bits no serán suficientes para representar la banda de histéresis.

7.5.1.3 FORMATO DE LA FRECUENCIA

El regulador integral de la banda de histéresis mostrado en la figura 5-36 tiene la característica de regular el inverso de la banda de histéresis, por lo que es necesario hallar el inverso de este valor para determinar el valor real de la banda de histéresis necesario para realizar el *sliding*. Esta última operación no se puede implementar eficientemente en una FPGA. Para solventar esta dificultad se procederá a regular la propia banda de histéresis por medio de la comparación de los inversos de las frecuencias F_{PWM} y F^*_{PWM} (ver figura 7-8).

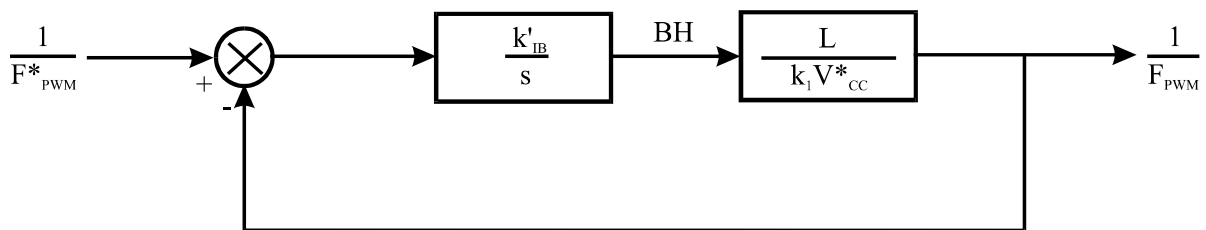


Figura 7-8 Regulador integral de la banda de histéresis.

Calculando k'_{IB} para un tiempo de respuesta $t_r = 12$ ms, de manera que las características dinámicas del regulador sean iguales que el regulador empleado en la figura 5-36, se tiene:

$$\frac{1}{F_{PWM}(s)} = \frac{1/F^*_{PWM}(s)}{1 + s \cdot k} \quad ; \quad \omega_c \ll \omega_{\text{rizado}}$$

$$k = \frac{k_1 \cdot V^*_{CC}}{k'_{IB} \cdot L} \quad ; \quad k_1 = \frac{\sqrt{3}}{12}$$

$$\frac{1}{k} = 0,1 \cdot 2 \cdot \pi \cdot 300 = \frac{k'_{ib} L}{k_1 \cdot V_{CC}^*}$$

Operando para $V_{CC}^* = 820 \text{ V}$ y $L = 1,5 \text{ mH}$:

$$k'_{ib} = \frac{0,1 \cdot 2 \cdot \pi \cdot 300 \cdot k_1 \cdot V_{CC}^*}{L} = \frac{0,1 \cdot 2 \cdot \pi \cdot 300 \cdot 1,73 \cdot 820}{12 \cdot 1,5 \cdot 10^{-3}} = 14.855.579$$

Así, el regulador integral de la banda de histéresis presenta la siguiente ecuación:

$$BH = BH + k'_{ib} \cdot T_{PLD} \cdot \left(\frac{1}{F_{PVM}^*} - \frac{1}{F_{PVM}} \right) \quad (7.1)$$

Ahora surge otro problema ya que hay que determinar el inverso de F_{PVM} . Para solventar este problema se operará con las fracciones de (7.1):

$$BH = BH + k'_{ib} \cdot T_{PLD} \cdot \left(\frac{F_{PVM} - F_{PVM}^*}{F_{PVM}^* \cdot F_{PVM}} \right) \quad (7.2)$$

A régimen estacionario el producto del denominador es aproximadamente constante e igual al cuadrado de F_{PVM}^* . Entonces:

$$BH = BH + k_{ib} \cdot T_{PLD} \cdot (F_{PVM} - F_{PVM}^*) \quad (7.3)$$

donde:

$$k_{ib} = \frac{k'_{ib}}{F_{PVM}^{*2}} = \frac{14.855.579}{1 \cdot 10^8} = 0,15 \text{ para } F_{PVM}^* = 10 \text{ kHz.}$$

Como comparación se muestran a continuación las simulaciones del regulador del inverso de la banda de histéresis (figura 7-9) y el regulador de la propia banda a través de la ecuación (7.3) (figura 7-10).

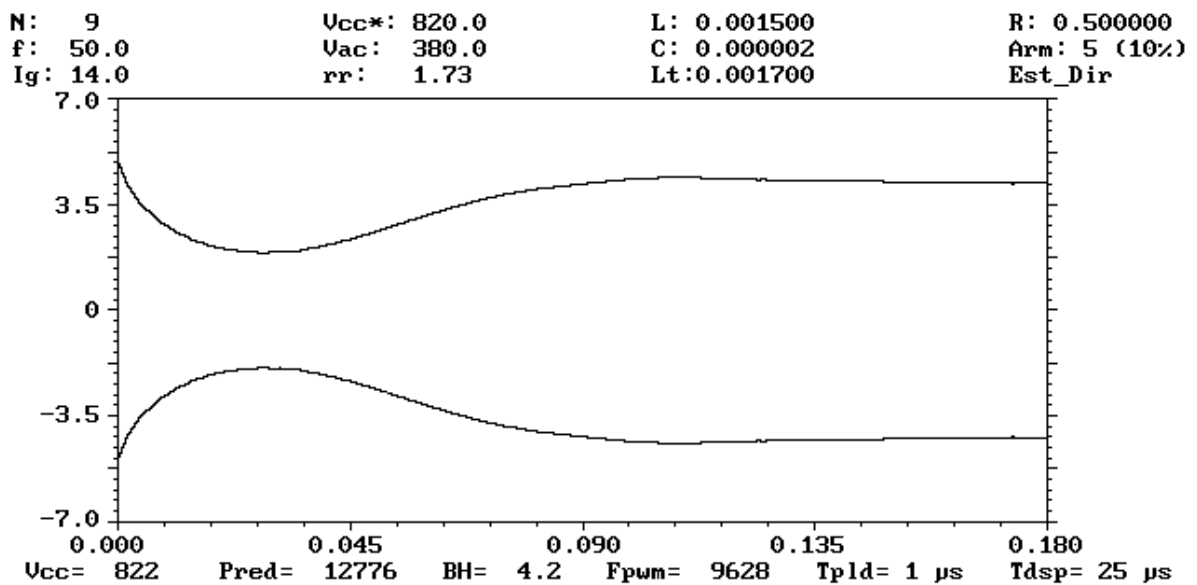


Figura 7-9 Evolución temporal de la banda de histéresis mediante la regulación de su inverso.

En la figura 7-10 puede observarse que la regulación de la propia banda de histéresis presenta un comportamiento ligeramente diferente en régimen transitorio que es producto a la aproximación que se ha hecho a la hora de calcular la constante integral.

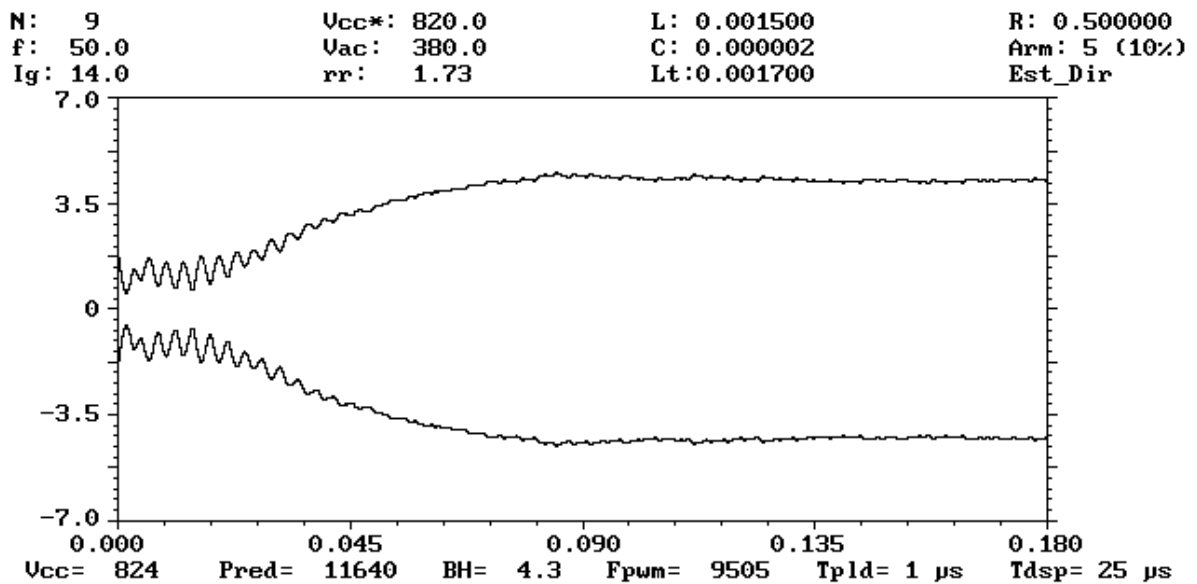


Figura 7-10 Evolución temporal de la banda de histéresis mediante su propia regulación.

La expresión (7.3) presenta otro inconveniente de cara a su implementación en la FPGA ya que se realizan dos multiplicaciones. Si embargo, en una de ellas intervienen tres constantes que pueden ser sustituidas por otra que resulta de su multiplicación, realizándose en este caso un cambio de escala, en la otra multiplicación intervienen dos constantes y una variable que pueden ser sustituidas por una nueva variable que se ajustará al cambio de escala realizado. Esto se muestra a continuación:

$$BH = BH + F_{P_{WM_CE}} - F_{P_{WM_CE}}^* \tag{7.4}$$

siendo $F_{P_{WM_CE}}^*$ la nueva constante que surge de multiplicar $F_{P_{WM}}^*$ por la constante integral K_{ib} y por el tiempo de muestreo T_{PLD} :

$$F_{P_{WM_CE}}^* = k_{ib} \cdot T_{PLD} \cdot F_{P_{WM}}^* = 0,15 \cdot 1 \cdot 10^{-6} \cdot 1 \cdot 10^4 = 0,0015$$

Comparando (7.3) con (7.4) se ha pasado de una expresión que emplea multiplicaciones a una que sólo emplea sumas y restas, más acorde con la arquitectura de una FPGA. Puede apreciarse también que no son suficientes los 9 bits necesarios para la banda de histéresis ya que la constante $F_{P_{WM_CE}}^*$ es un número fraccionario. Puesto que el equilibrio en la regulación de la banda de histéresis se producirá cuando se igualen $F_{P_{WM_CE}}^*$ y $F_{P_{WM_CE}}$, también esta última necesitará ser representada por más de 9 bits.

La figura 7-11 muestra la simulación de la evolución de la banda de histéresis al realizar el cambio de escala, observándose la variable $F_{P_{WM}} = 0,0014 = F_{P_{WM_CE}}$.

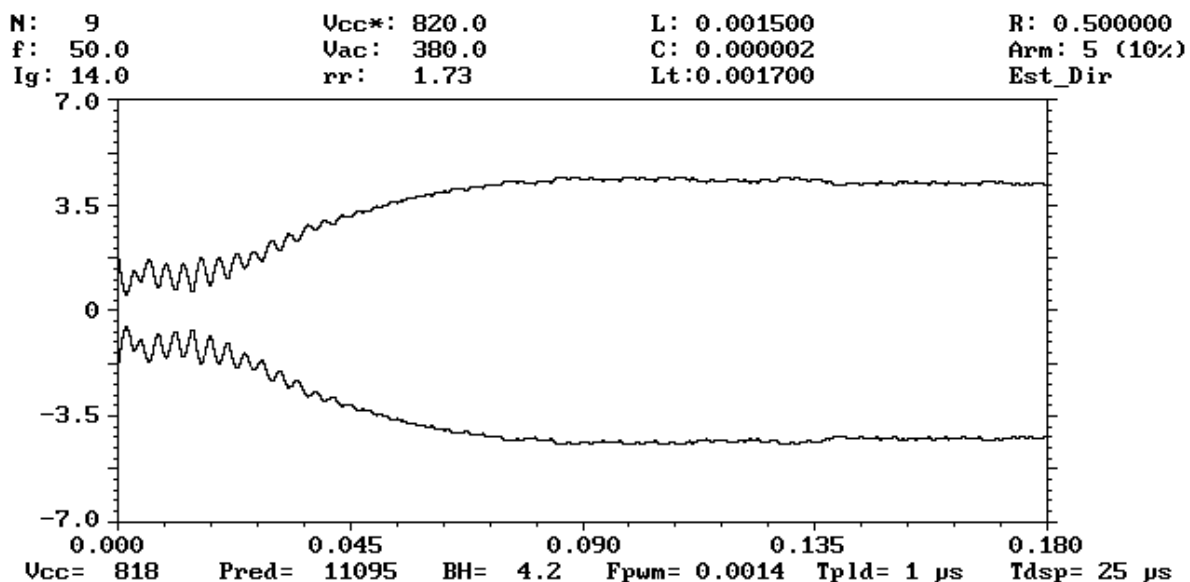


Figura 7-11 Evolución de la banda de histéresis con cambio de escala.

La cantidad de bits a escoger será un compromiso entre la mínima frecuencia que se quiera representar y la limitación en recursos de la FPGA, de manera que la precisión que se

obtenga sea razonable. Se escogerán 21 bits en la parte fraccionaria que permitirá representar la $1/2048$ parte de $F_{PWM_CE}^*$ aproximadamente (unos 5 Hz).

Con esta cantidad también se garantiza representar la multiplicación por α de F_{PWM_CE} medida (esto se explica en el siguiente apartado) y se garantiza también que F_{PWM_CE} no se desborde ni aún multiplicándose por 16.

7.5.1.4 VALOR DEL PARÁMETRO α

Según las expresiones (5.23) y (5.24) y asumiendo un rizado para la frecuencia de conmutación del 5 % se obtiene un valor de $\alpha=0,00155$ para $F_{PWM} = 10$ kHz y $T_{PLD} = 1 \mu s$. Puesto que se pretende simplificar la lógica en las operaciones, es conveniente convertir α al valor más cercano que sea potencia de 2, con lo cual las divisiones son simples desplazamientos hacia la derecha tantos lugares como el exponente negativo indique:

$$2^{-10} = \frac{1}{1024} \approx 0,00098 < 0,0015 < 2^{-9} = \frac{1}{512} \approx 0,0019$$

Se toma el valor de $\alpha = 1/512$ por estar más próximo y comprometer menos la resolución de la frecuencia de conmutación.

7.5.1.5 VALOR DEL PARÁMETRO δ

De (5.23):

$$\delta = \frac{\alpha}{3 \cdot T_{PLD}} = \frac{0,0019}{3 \cdot 1 \cdot 10^{-6}} = 633$$

siendo su valor con el cambio de escala:

$$\delta_{CE} = k_{ib} \cdot T_{PLD} \cdot \delta = 0,15 \cdot 1 \cdot 10^{-6} \cdot 633 = 0,000095,$$

perfectamente representable por los 21 bits.

No se puede concluir que una precisión de 9 bits sea suficiente para representar la banda de histéresis. Si se observa (7.4), se advierte que el valor de BH se actualiza en cada iteración sumándole F_{PWM_CE} y restándole $F_{PWM_CE}^*$. Por la tanto, hay que tener en cuenta dichos valores para concretar la resolución en bits necesaria para la banda. Una resolución de 21 bits para la parte fraccionaria se puede considerar suficiente. Si para la parte entera se emplean 10 bits se tiene una resolución total de 31 bits para la banda de histéresis.

Una vez determinados los valores para el cambio de escala, se procede a su conversión al formato en coma fija para 31 bits:

30 29 28 27 26 25 24 23 22 21 20 19 18 17 16 15 14 13 12 11 10 9 8 7 6 5 4 3 2 1 0
 XX(XX XXXX XXXX XXXX XXXX XXXX XXXX XXXX XXXX X)

Como se puede apreciar con los 31 bits se puede representar la banda de histéresis: 10 bits corresponderán a la parte entera (21-30) y 21 a la parte fraccionaria (0-20). Fuera del paréntesis se representan dos dígitos que corresponden, junto a los otros diez, al formato de 12 bits normalizado utilizados para representar las corrientes por fase medidas.

Debido a que se tendrá una notación normalizada se representarán los números como enteros de 31 bits y posteriormente se correrá la coma a la izquierda (dividiendo por dos sucesivamente) para tomar la parte entera. Así, al normalizar, el bit menos significativo es:

$$LSB = \frac{1}{2^{21}} = 4,77 \cdot 10^{-7}$$

y los valores normalizados de las constantes de interés son:

$$F_{P_{PWM_FIJA}}^* = \frac{F_{P_{PWM_CE}}^*}{4,77 \cdot 10^{-7}} = \frac{0,0015}{4,77 \cdot 10^{-7}} = 3145 = 0xC49$$

$$\delta_{FIJA} = \frac{\delta_{CE}}{4,77 \cdot 10^{-7}} = \frac{0,000095}{4,77 \cdot 10^{-7}} = 199 = 0xC7$$

$$\alpha = \frac{1}{512} = 0,0019$$

Entonces (7.4) se transforma en:

$$BH = BH + F_{P_{PWM}} - F_{P_{PWM_FIJA}}^* \quad (7.5)$$

El valor de la variable $F_{P_{PWM}}$ se igualará al de $F_{P_{PWM_FIJA}}^*$ cuando se alcance el equilibrio. En este caso, $F_{P_{PWM}}$ podrá representarse sólo con 16 bits, lo que garantizará que no se desborde ni aún multiplicándose por 16.

En resumen, la cantidad de bits necesarios para representar los valores normalizados de las variables son los siguientes:

	Nº de bits	Parte entera	Parte fraccionaria
Frecuencia de conmutación	16	0	16
Banda de Histéresis	31	10	21
Corrientes	12	12	0

7.5.2 SIMULACIÓN DEL *SLIDING* EN COMA FIJA

Según lo dicho en el apartado 7.5.1.1, se define la constante Isi_12b para ajustar la resolución de las variables que representan a las corrientes simples a un formato fijo de 12 bits. Isi_12b tiene un valor de:

$$I_{si_12b} = \frac{2.048}{I_{max}} = \frac{2.048}{31} = 66$$

El cociente anterior expresa la relación entre el entero superior positivo del que se dispondrá con los 12 bits para la representación de la variable y la corriente simple máxima que pueda presentarse, con un cierto margen de seguridad para evitar posibles desbordamientos (ver figura 7-7).

Se mostrarán cuatro simulaciones en lenguaje de alto nivel, dos para coma flotante y dos para coma fija, y en dos intervalos de tiempo cada una, de 0 a 20 ms, para poder observar la evolución a régimen transitorio, y 8 ciclos más tarde para observar el comportamiento a régimen estacionario.

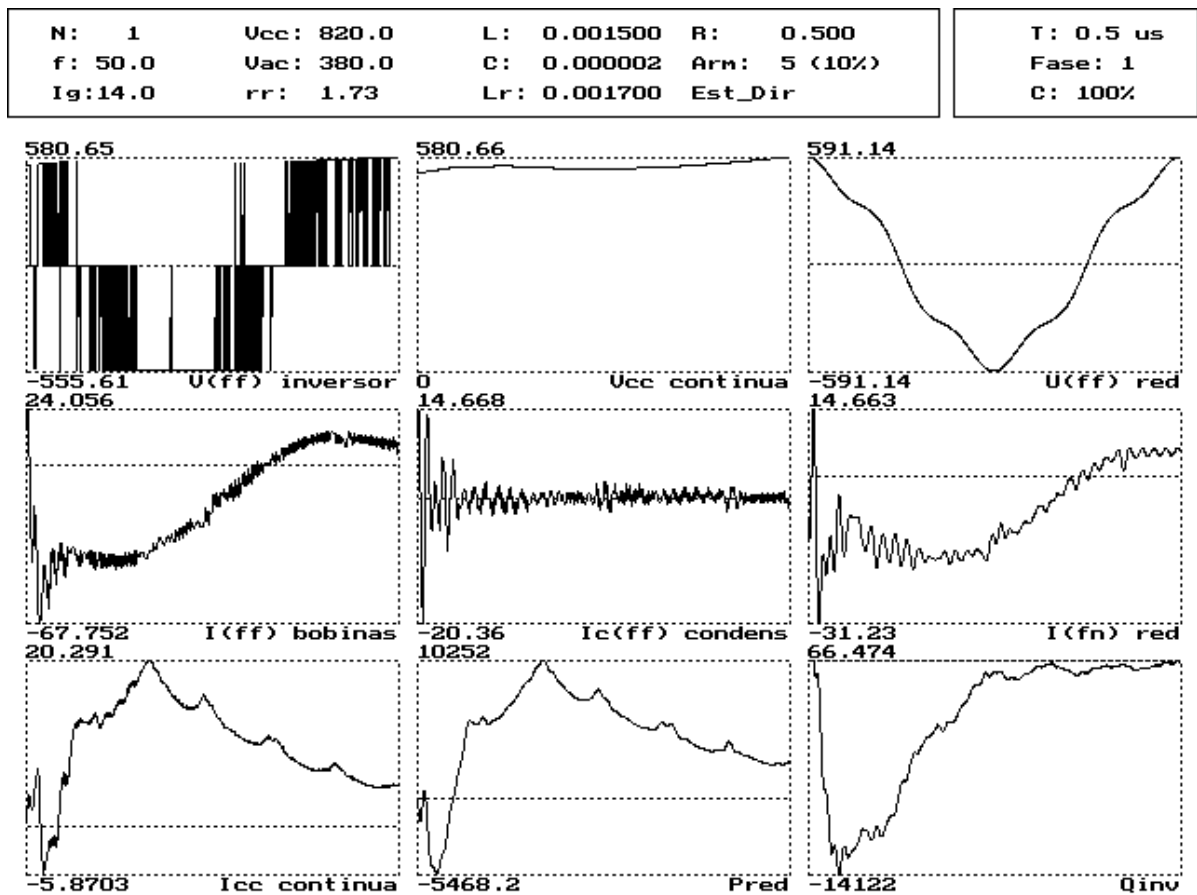


Figura 7-12 Simulación a régimen transitorio del control *sliding* en coma flotante.

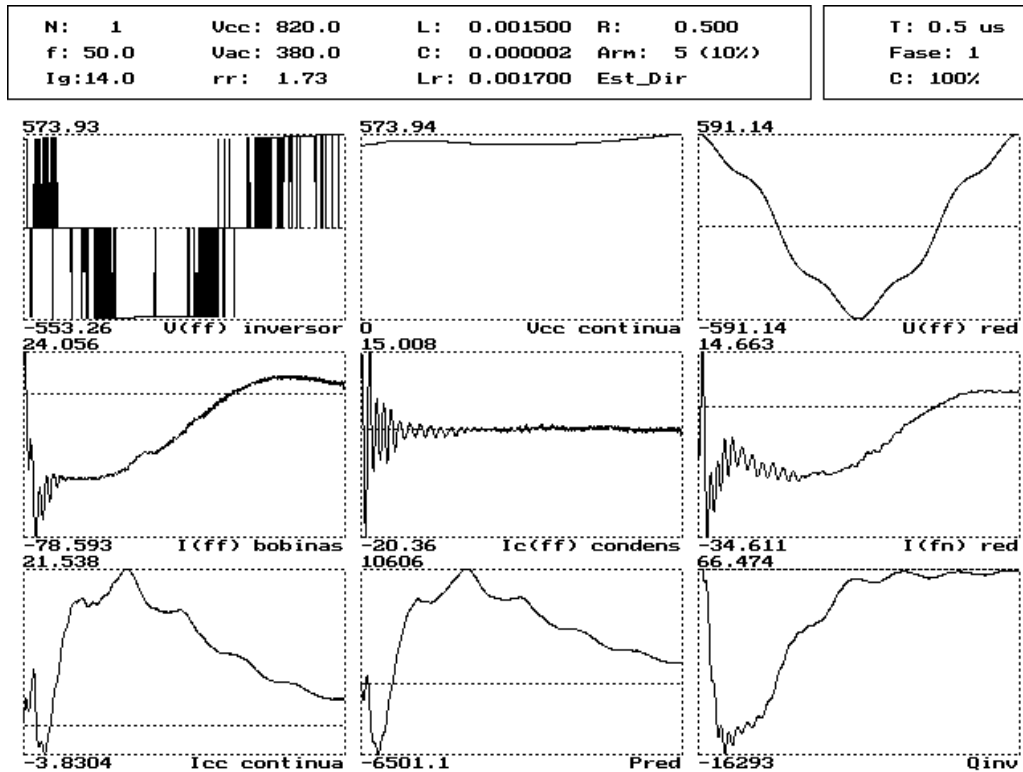


Figura 7-13 Simulación a régimen transitorio del control *sliding* en coma fija.

Se aprecia el mayor rizado de la corriente por la bobina en el caso de coma flotante pues en coma fija aún no ha actuado el regulador de la banda de histéresis.

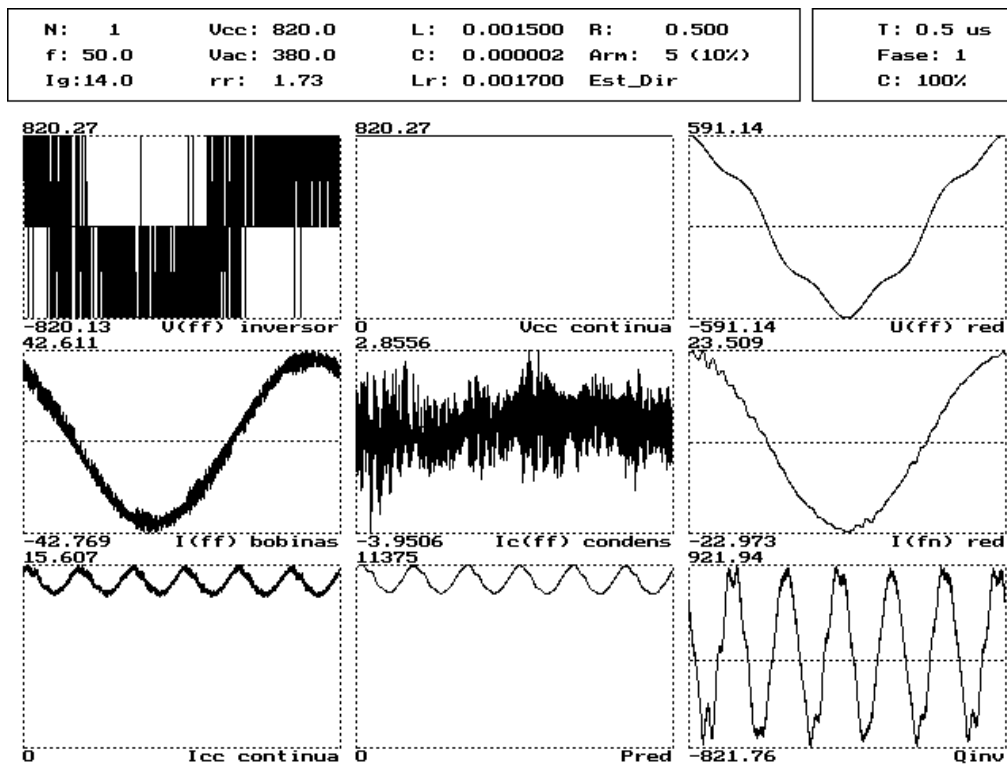


Figura 7-14 Simulación a régimen estacionario del control *sliding* en coma flotante.

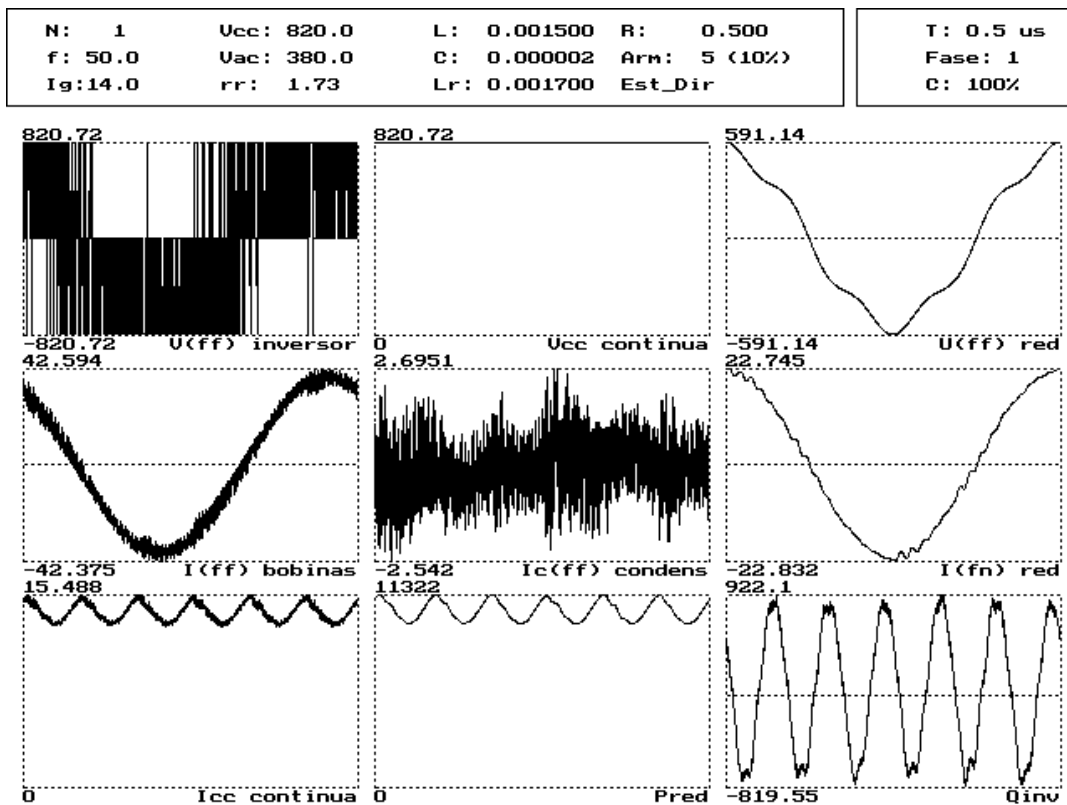


Figura 7-15 Simulación a régimen estacionario del control *sliding* en coma fija.

Como se puede apreciar en las figuras 7-12, 7-13, 7-14, y 7-15, se cumple la hipótesis que se hizo antes de iniciar la simulación. En efecto, el comportamiento de las simulaciones del control *sliding* en coma flotante y coma fija, a régimen estacionario, es muy similar al emplear la resolución de bits escogida para cada una de las variables.

7.6 IMPLEMENTACIÓN DEL *SLIDING* EN LA FPGA XC4000E

Una vez normalizadas las distintas magnitudes y simulado el comportamiento del *sliding* en coma fija mediante un lenguaje de alto nivel, se pasa a continuación a su implementación en un dispositivo físico concreto, en este caso una FPGA **XC4000E** de *Xilinx* [XIL00].

7.6.1 ESQUEMA EN BLOQUES DE LA FUNCIÓN *SLIDING* EN COMA FIJA

La función a realizar por la FPGA se representa esquemáticamente en la figura 7-16. En ella aparece la parte “funcional” del algoritmo, pero no las líneas de control, de carga de los registros, del convertidor analógico/digital, de reloj, etc., puesto que le restaría visibilidad al conjunto. El objetivo de este esquema es acercar el algoritmo de control a su implementación física en la FPGA y proporcionar una visión más clara del mismo.

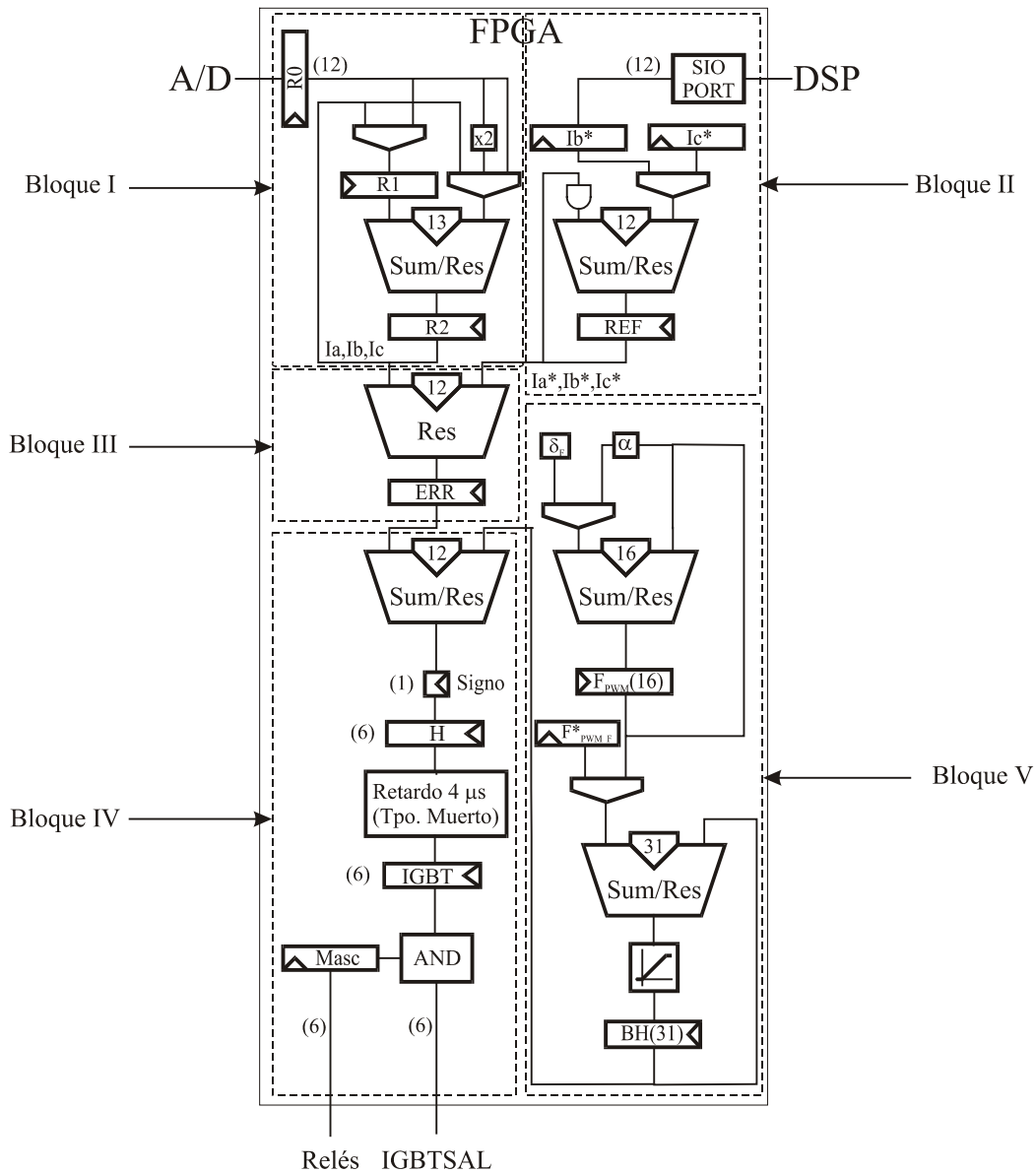


Figura 7-16 Esquema en bloques de la función lógica *sliding* en coma fija.

El circuito se divide en cinco bloques distintos, según las funciones que realiza cada uno:

- **Bloque I: Medidas.** Controla el multiplexor a la entrada del convertidor A/D, decidiendo la corriente, I_u o I_v , que carga en el registro R0 en cada momento. Con esos valores realiza el cálculo de las corrientes compuestas en el campo transformado, $I_a = I_u - I_v$, $I_b = I_u + 2I_v$ e $I_c = -I_a - I_b$.
- **Bloque II: Referencias.** Gestiona el intercambio de datos con el DSP, el cual proporciona a la FPGA los valores de las corrientes de referencia, $I_b^* = I_{vw}^*$ e $I_c^* = I_{wu}^*$, y realiza el cálculo para obtener $I_a^* = I_{uv}^*$. También proporciona la frecuencia de referencia $F_{PWM_FIJA}^*$ y el valor de la Máscara, que controla si los IGBT's se pueden disparar o no.

- **Bloque III: Error.** Se compara el valor de las corrientes medidas con el de las referencias. Su valor es el que se utiliza para decidir las conmutaciones de cada fase.
- **Bloque IV: Polos.** Se compara el valor del error previamente calculado con la banda de histéresis, y en función del signo y el valor de la Máscara, se carga en el registro de control de los Polos la actualización del valor que corresponda. Aquí se gestiona también la zona muerta de cada rama del puente inversor.
- **Bloque V: Banda de Histéresis.** Se actualiza el valor de la variable de medida de la frecuencia de conmutación, y en función de ésta y de la frecuencia de referencia se modifica la banda de histéresis.

La figura 7-17 muestra las señales empleadas en el control de los IGBT's. Así, la señal H(1..6) representa las funciones existenciales de cada uno de los IGBT's, siendo las señales inferiores el complemento de las superiores; la señal IGBT(1..6) representa a la señal H(1..6), pero teniendo en cuenta la demora de 4 μ s necesaria para estar acorde con el tiempo muerto entre conmutaciones de los IGBT's y evitar así posibles cortocircuitos de la fuente de tensión de continua; la señal IGBT SAL(1..6) representa a la señal IGBT(1..6) ligada al bloque AND que permitirá la activación o no de dichos IGBT's según la **máscara** contenida en el bloque IV de la figura 7-16 y representada en la figura 7-18 con más detalle. Las señales IGBT SAL(1..6) representan a las señales que se conectan realmente a los pines de puerta de cada IGBT.

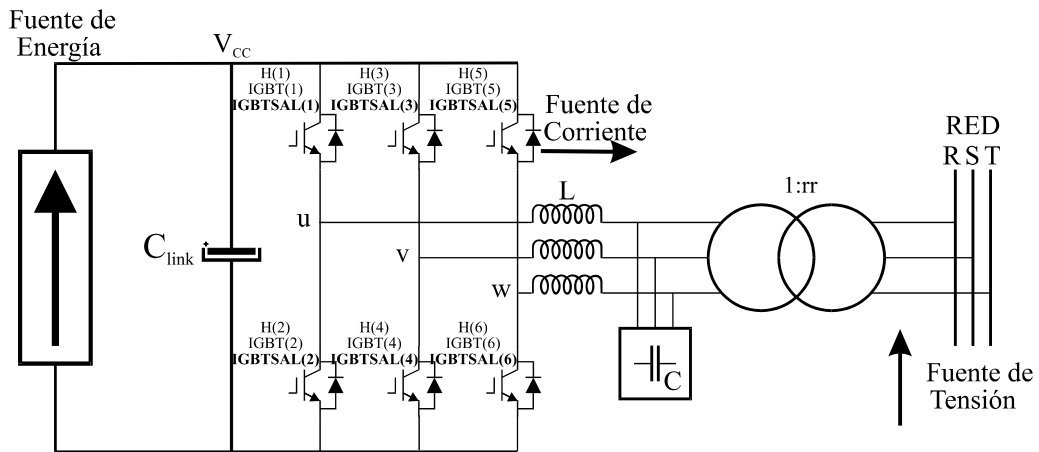


Figura 7-17 Nomenclatura empleada para las señales de control de los IGBT's.

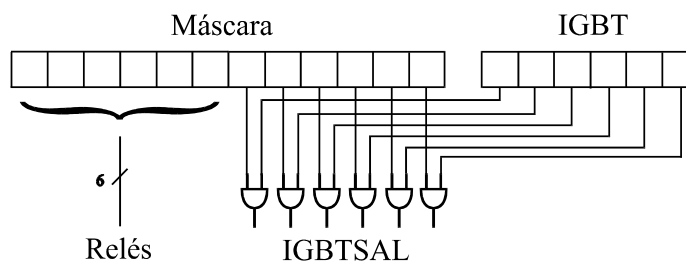


Figura 7-18 Topología para la función máscara.

7.6.2 DIAGRAMA DE TIEMPOS DE LA FPGA

El algoritmo de control a implementar en la FPGA debe realizar las siguientes operaciones cada 1 μ s ($f = 1$ MHz), que es el periodo de tiempo en que ejecuta el *sliding*:

Obtener Medidas:	I_u ó I_v ;
Cálculo Corrientes:	$I_a = I_{UV} = I_u - I_v$; $I_b = I_{VW} = I_u + 2I_v$; $I_c = -I_a - I_b$;
Comparac. con Refs.:	$E_a = I_a - I_a^*$; $E_b = I_b - I_b^*$; $E_c = I_c - I_c^*$;
<i>Sliding</i> Eje a:	$E_a - BH > 0 ? \Rightarrow H(1)=0$; $E_a + BH < 0 ? \Rightarrow H(1)=1$; Cambio? $\Rightarrow F_{PWM} + \delta_{FIIA}$;
<i>Sliding</i> Eje b:	$E_b - BH > 0 ? \Rightarrow H(3)=0$; $E_b + BH < 0 ? \Rightarrow H(3)=1$; Cambio? $\Rightarrow F_{PWM} + \delta_{FIIA}$;
<i>Sliding</i> Eje c:	$E_c - BH > 0 ? \Rightarrow H(5)=0$; $E_c + BH < 0 ? \Rightarrow H(5)=1$; Cambio? $\Rightarrow F_{PWM} + \delta_{FIIA}$;
Actualizar Frecuencia:	$F_{PWM} = F_{PWM} - \alpha F_{PWM}$;
Actualizar BH:	$BH = BH + F_{PWM}$; $BH = BH - F_{PWM_FIIA}$;

Se introducirá un reloj de una frecuencia ocho veces mayor a la frecuencia de ejecución del algoritmo, es decir, 8 MHz, con el objetivo de poder ejecutar las distintas operaciones en los diferentes bloques funcionales de la FPGA en distintos instantes de tiempo, aprovechando los recursos de una forma más eficiente según los requerimientos de cada operación, que en este caso son sólo sumas, restas y desplazamientos. A la característica de ejecutar varias operaciones “en paralelo”, es decir, que no sea necesario terminar una para poder ejecutar la siguiente, sino que lo puedan hacer simultáneamente, se llama arquitectura segmentada (*pipeline*) y resulta muy natural su aplicación en las FPGA’s.

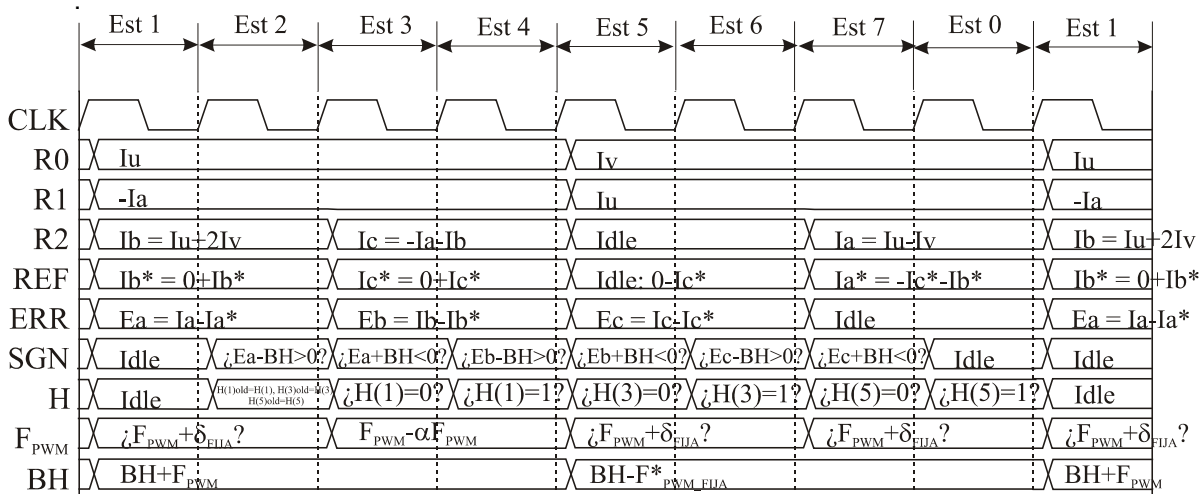


Figura 7-19 Diagrama de tiempos de la FPGA.

La figura 7-19 muestra el contenido de cada uno de los registros del dispositivo en función del tiempo, según la arquitectura segmentada propuesta, y la figura 7-20 detalla aún más este aspecto, mostrando el valor actual que toma cada registro en función de los valores precedentes que van tomando los otros.

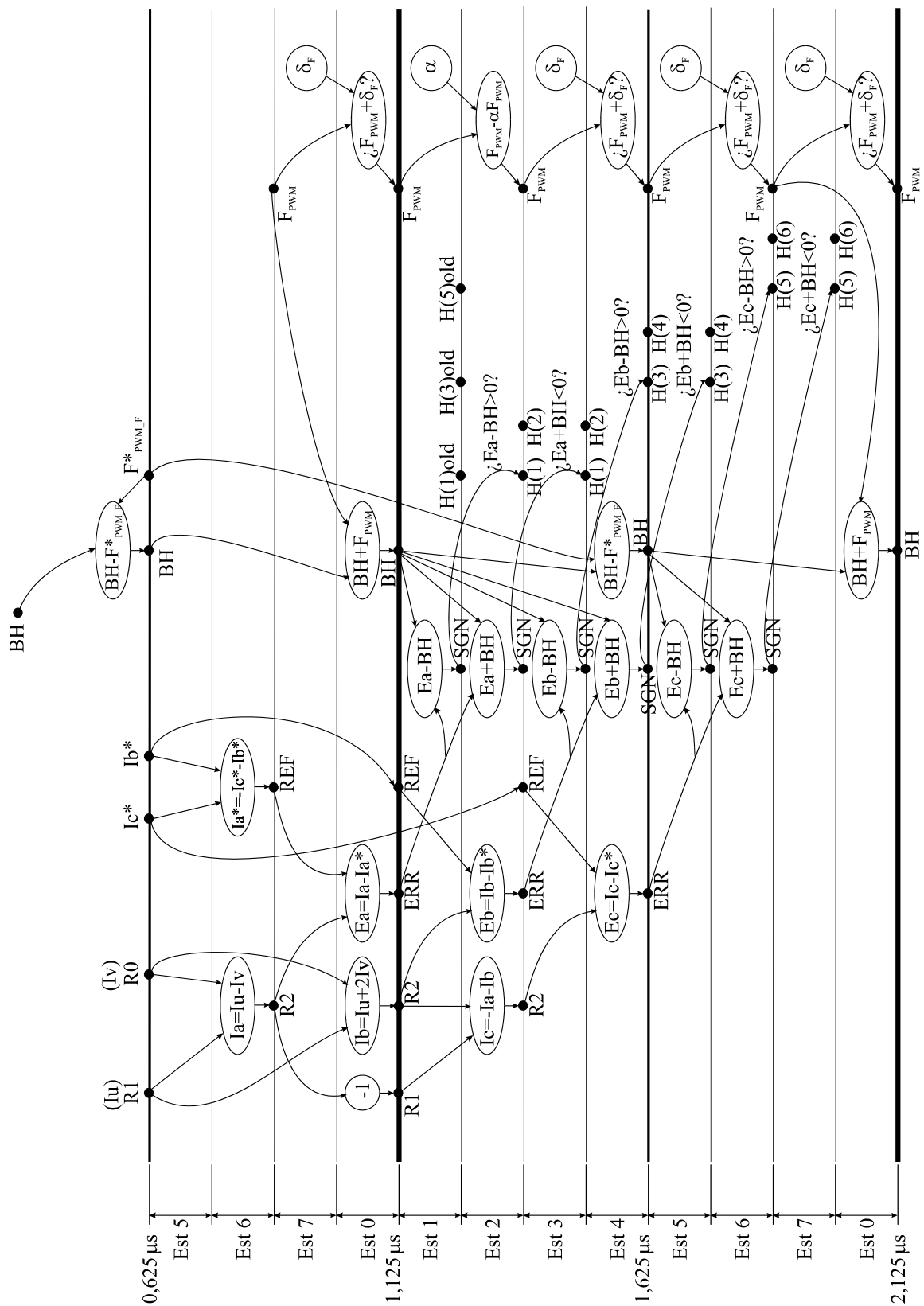


Figura 7-20 Esquema de cálculo del *sliding* por la FPGA y la regulación de la banda de histéresis, según la arquitectura segmentada propuesta.

7.6.3 DESARROLLO DEL CÓDIGO EN LENGUAJE VHDL

El objetivo de este apartado es el análisis de la parte del código fuente, escrito en lenguaje VHDL (ver apéndice B.1), que implementa el algoritmo descrito en el apartado anterior.

El código está dividido en seis procesos:

- **Unidad de Control del *Sliding*:** En este proceso se describe la máquina de estados por medio de la señal **maq_sliding** que tiene ocho estados y transitará por ellos según el diagrama que se describe en la figura 7-21 de acuerdo con la arquitectura segmentada propuesta.
- **Unidad de Proceso del *Sliding*:** En este proceso se realizan todas las operaciones aritméticas y se dan las órdenes de carga de los registros en cada uno de los estados descritos por la máquina de estados del proceso anterior y según el diagrama de tiempos de la figura 7-19.
- **Proceso de conmutación de los polos en la rama 1:** Este proceso se encarga de realizar la demora de 4 μ s necesaria para estar acorde con el tiempo muerto entre conmutaciones de los polos de la primera rama del puente inversor y evitar así posibles cortocircuitos de la fuente de CC. Se describe una máquina de estados por medio de la señal **maq_polos1** (ver figura 7-22).
- **Proceso de conmutación de los polos en la rama 2:** Proceso similar al anterior, pero para la segunda rama del puente inversor. Se describe una máquina de estados por medio de la señal **maq_polos2**.
- **Proceso de conmutación de los polos en la rama 3:** Proceso similar a los anteriores, pero para la tercera rama del puente inversor. Se describe una máquina de estados por medio de la señal **maq_polos3**.
- **Proceso para el enmascaramiento de las seis señales de activación de los polos de conmutación:** Este proceso es muy sencillo y permite activar o desactivar las salidas hacia los IGBT's según la máscara. El valor de dicha máscara la envía el DSP.

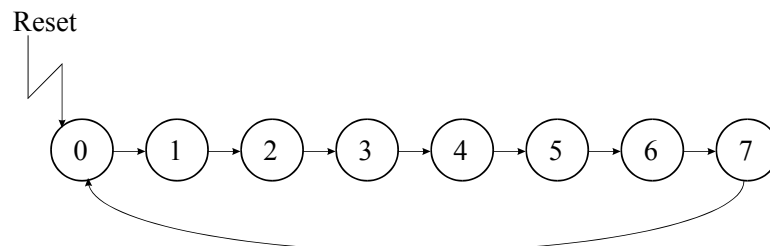
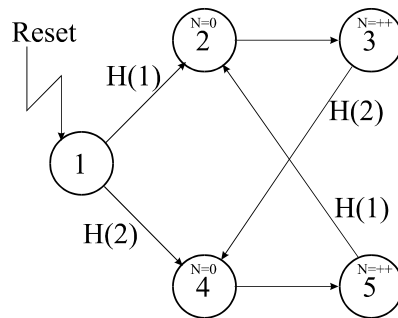


Figura 7-21 Máquina de Estados para la Unidad de Control del *Sliding*.



Estado 2: IGBT(2)=0, N=0 ; Estado 3: N=31,IGBT(1)=1

Estado 4: IGBT(1)=0, N=0 ; Estado 5: N=31,IGBT(2)=1

Figura 7-22 Máquina de Estados para la conmutación de los polos en la rama 1.

7.7 SIMULACIÓN. VERIFICACIÓN DE RESULTADOS

En el apartado 7.5.2 se comprobó la estabilidad del método de control *sliding* mediante un lenguaje de alto nivel. Ahora en cambio, se analizan diversas simulaciones a nivel de registros de la FPGA para verificar que en cada estado se realizan exactamente las operaciones que se han programado y que dichas operaciones son correctas.

Para ello se emplea la herramienta software de simulación desarrollada por el mismo fabricante del modelo de FPGA escogido: **Foundation Series v2.1i Software** [XIL00a]. Con ello se tiene la certeza de que, una vez escogido el dispositivo concreto, simulados y verificados los resultados, la implementación del algoritmo de control en el dispositivo físico funcionará exactamente igual a lo previsto.

Los valores numéricos son representados en notación hexadecimal, por motivos prácticos y de facilidad de visualización. Conviene recordar que los números negativos se representan en complemento a dos, y por lo tanto el bit más significativo es el bit de signo.

7.7.1 SIMULACIÓN GLOBAL

La simulación funcional global del cálculo del *sliding* por la FPGA y de la regulación de la banda de histéresis se muestra en la figura 7-23, y se ha realizado con las siguientes señales de entrada en notación hexadecimal:

- Corr_m = 000, 913 (alternativamente cada 500 ns y se corresponden con los valores de I_u e I_v).
- I_{bréf} = 910 (constante en todo el intervalo de simulación).
- I_{cref} = 378 (constante en todo el intervalo de simulación).
- Mask = 00 (durante 6 μ s), = 3F (posterior a 6 μ s).

- Reset = activo en nivel bajo.
- CLK8 = reloj de 8 MHz (para el *sliding* cada 1 μ s, se divide este periodo en 8 intervalos para poder implementar la arquitectura segmentada).

Para poder analizar si el contenido de los registros en la figura 7-23 se corresponde con lo previsto, se muestra la figura 7-24 (que no es otra que la figura 7-20, pero con los valores actuales, en notación hexadecimal, que van tomando dichos registros en función de los valores precedentes).

Se observa una total correspondencia entre los valores que van tomando los registros en la figura 7-24 con los que toman en la figura 7-23.

Sin embargo, para simplificar, en la figura 7-24 no se han mostrado los registros IGBT(1..6) e IGBT_{SAL}(1..6), que dan idea del retardo introducido a las señales H(1..6) para tener en cuenta el tiempo muerto entre conmutaciones de los IGBT's, y de la activación o no de las señales de control de dichos IGBT's según la máscara, respectivamente.

- **Registros maq_polos1, maq_polos2, maq_polos3**

El funcionamiento de las tres máquinas en cada rama puede apreciarse en la demora global de 4 μ s desde el momento en que cambia el registro H hasta que lo hace el registro IGBT.

Por ejemplo, en el caso de la rama 1, maq_polos1 espera por un '1' bien en H(1), bien en H(2). Este cambio se produce cuando el registro H cambia a 19 (en este caso se produce el cambio en H(1) de '0' a '1'). Maq_polos1 que inicialmente está en (01) pasa, con el próximo flanco de reloj, a (02) donde hace IGBT(2) = '0'; con el siguiente flanco de reloj pasa a (04) y posterior a 4 μ s hace IGBT(1) = '1' \Rightarrow IGBT = 19.

- **Registro IGBT_{SAL} (6 bits)**

La salida por los pines correspondientes de la FPGA se producirá cuando la máscara así lo permita:

$t \leq 6 \mu s \Rightarrow \text{MASK} = 00 \Rightarrow \text{IGBT}_{\text{SAL}} = 0$
 $t > 6 \mu s \Rightarrow \text{MASK} = 3F \Rightarrow \text{IGBT}_{\text{SAL}} = \text{IGBT}$

Por tanto, puede decirse que la simulación funcional efectuada demuestra que el funcionamiento del código en lenguaje VHDL del control *sliding* es correcto.

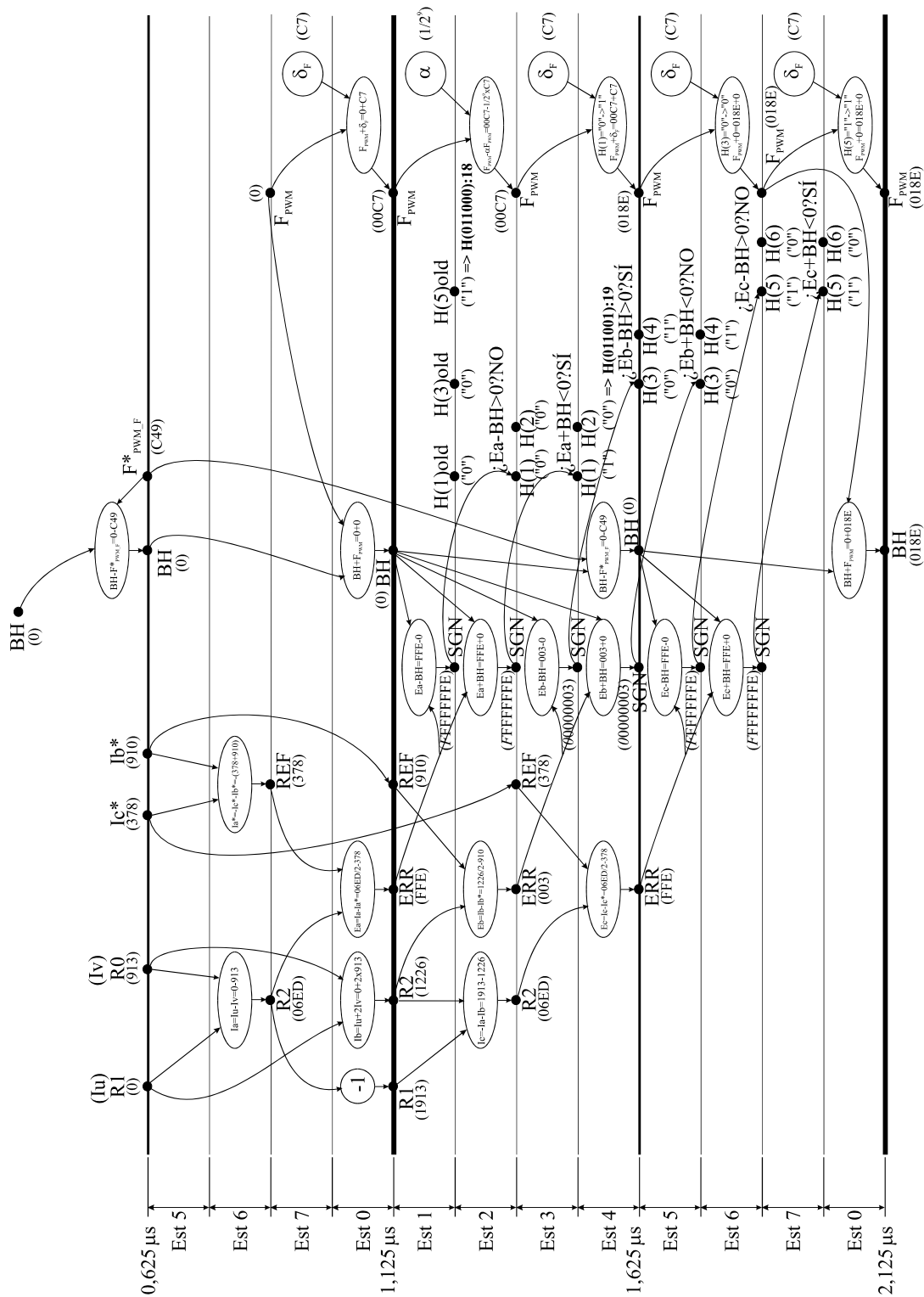


Figura 7-24 Valor que van tomando los registros según la simulación global funcional del control *sliding* y la regulación de la banda de histéresis efectuado por la FPGA.

El próximo paso es realizar la implementación física en un dispositivo concreto de FPGA, en específico de la familia **XC4000E** de *Xilinx*. Dicha implementación se realizó en el dispositivo 4006E con una velocidad de -4, y en el encapsulado PC84, siendo el resumen del diseño el siguiente:

- Número de pines de entrada-salida: 49 de 61 (80%).
- Número de *Flip Flops* de entrada-salida: 12.
- Número de CLB's: 194 de 256 (75%).
- *Flip Flops* de CLB's: 185 de 512 (36%).
- *LUTs* de 4 entradas: 325 de 512 (63%).
- *LUTs* de 3 entradas: 36 de 256 (24%).
- Número de pines de entrada-salida para reloj: 1 de 8 (12%).
- Total de puertas equivalentes (*gate count*): 4.147.

Una vez realizada la implementación física del *sliding* en un dispositivo físico concreto, se debe realizar una simulación temporal para verificar que dicha implementación va a realizar las funciones que se asignan por medio del código fuente en lenguaje VHDL, es decir, lo que se trata de verificar es si el proceso de compilación del código fuente en VHDL en conexiones físicas en el interior de la FPGA da como resultado un circuito lógico que realizaría la función deseada. La simulación temporal se muestra en la figura 7-25 y de su análisis puede concluirse que es idéntica a la simulación funcional de la figura 7-23, por lo que la programación final de la FPGA **XC4006-4-PC84** con el código VHDL descrito realizará la función deseada.

Por último, la implementación efectuada en este dispositivo puede ampliarse con funciones a ejecutar por la propia FPGA (no descritas por no ser objetivo de esta Tesis Doctoral) tales como la comunicación con el puerto serie del DSP a emplear, para recibir y enviar magnitudes objeto de análisis, el control del convertidor A/D, etc. Por ello se deja un margen del 25 % en cuanto al número de CLB's restantes. Incluso pudiera emplearse una FPGA con mayor número de CLB's, pero con el mismo encapsulado PC84 de manera que no se afecte la distribución de pines original.

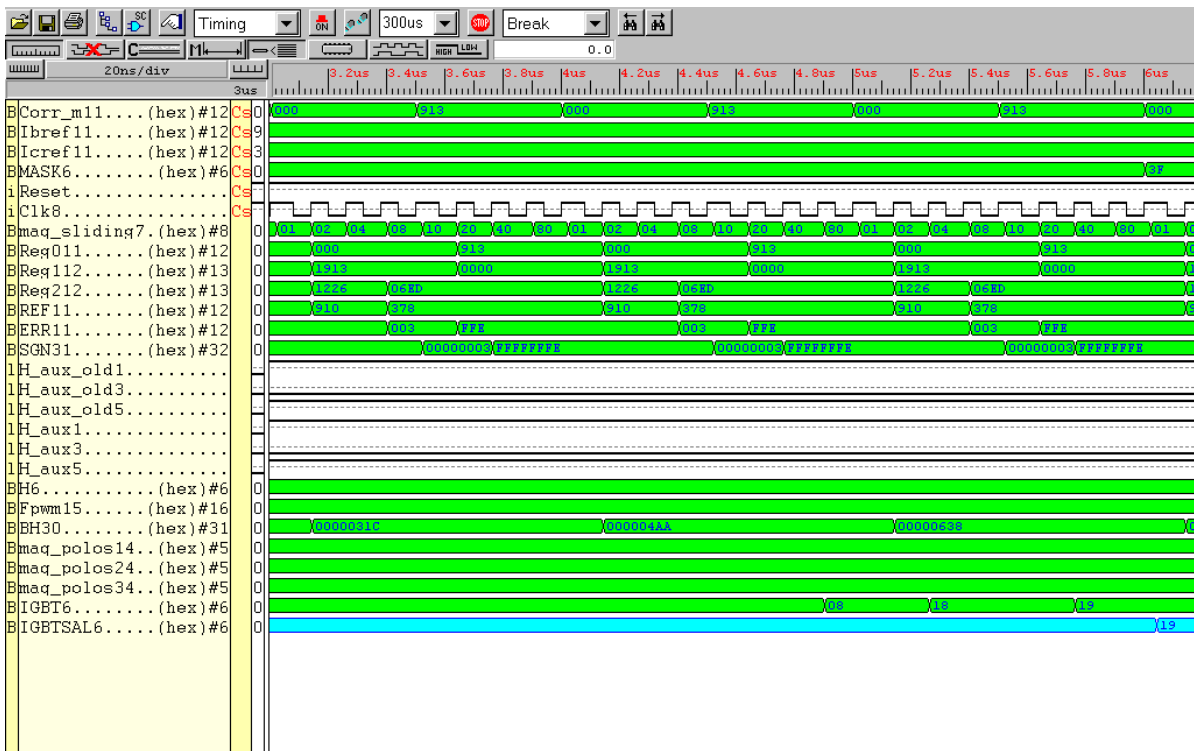
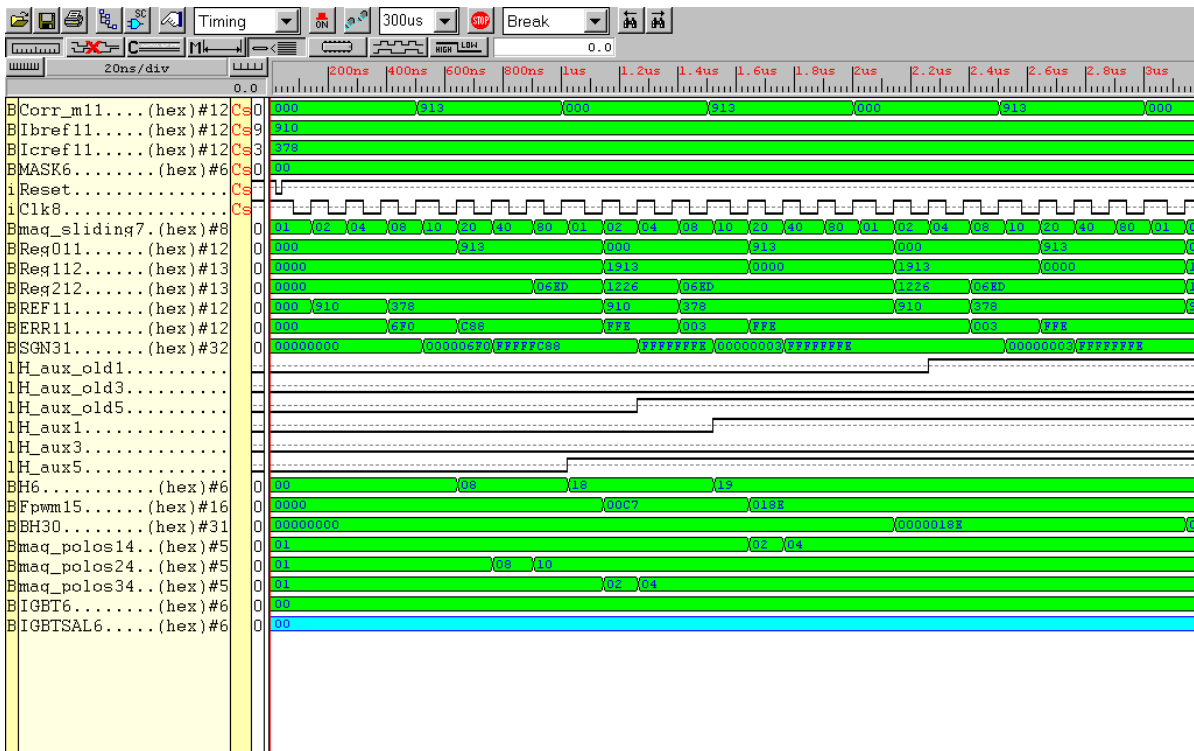


Figura 7-25 Simulación global temporal (después de la implementación) del control *sliding* y la regulación de la banda de histéresis efectuado por la FPGA.

7.8 CONCLUSIONES

En este capítulo se ha demostrado la posibilidad de realizar el control *sliding* y la regulación de la banda de histéresis empleando una FPGA de la familia **XC4000E** de *Xilinx*, describiendo las funciones a realizar por medio de un código fuente en lenguaje VHDL.

Para realizar el diseño digital ha sido necesario hacer un cambio de escala en las magnitudes analizadas para poder realizar todas las operaciones en coma fija y realizarlas además por medio de sumas, restas y desplazamientos. Esto constituye una novedad aportada por esta Tesis Doctoral ya que permite utilizar DSP's baratos y relativamente lentos para las funciones de observador de estado, regulación y generación de referencias de corriente.

El diseño propuesto se ajusta al tamaño de una 4006E, con un coste inferior a las 5.000 pesetas, menor aún en grandes producciones. Sin embargo, no ha sido objetivo de esta Tesis su optimización.

Capítulo 8

CONCLUSIONES

8.1 APORTACIONES DE ESTA TESIS

Las aportaciones fundamentales de esta Tesis Doctoral son las siguientes:

1. Se ha aplicado el control *sliding* en fuente de corriente, para inversores trifásicos conectados a red, en el espacio transformado de Park.
2. Del análisis del control *sliding* en el espacio transformado de Park se han propuesto tres estrategias de control, fijando un límite máximo del índice de modulación para generar distorsión armónica de orden bajo en las corrientes trifásicas controladas. Estas estrategias garantizan que la decisión que se tome sobre el estado de los polos de potencia se haga de forma conjunta en el espacio transformado de Park (decisión vectorial), pero que las ecuaciones que resultan sean escalares, simplificando el cálculo y facilitando su implementación mediante un circuito digital.
3. Se ha mostrado la equivalencia existente entre los controles en tres y cinco niveles, que se debe a la relación biunívoca existente entre las corrientes trifásicas por fase y las corrientes fase-fase en un inversor cuyo carga tenga el neutro de alterna aislado. Esto significa que una vez controladas las corrientes trifásicas fase-fase por el inversor en tres niveles, se estará ejerciendo un control implícito en las corrientes por fase en cinco niveles, y viceversa.
4. Se ha desarrollado un medidor digital de la frecuencia de conmutación promedio por las tres fases para su posterior empleo en la regulación integral de la banda de histéresis que permite un funcionamiento adaptativo a frecuencia constante.
5. Se ha desarrollado un nuevo observador de estado vectorial de red que atenúa la distorsión armónica presente en las tensiones trifásicas de red, lo que redundará en la posterior generación de referencias de corrientes trifásicas prácticamente senoidales, con vistas a su ulterior empleo en el control *sliding* en fuente de corriente.
6. Se ha realizado el diseño digital de las alternativas de control *sliding* vectorial en fuente de corriente, de la medición de la frecuencia de conmutación promedio y de la regulación integral de la banda de histéresis, en una FPGA de *Xilinx*, y utilizando el lenguaje de descripción de hardware VHDL.

8.2 LÍNEAS FUTURAS

Se proponen a continuación las líneas de investigación que den continuidad a esta Tesis Doctoral:

1. Comprobar experimentalmente el funcionamiento de las tres estrategias de control *sliding* vectorial en fuente de corriente para comprobar la hipótesis referente al centrado del espectro de frecuencias de las corrientes trifásicas controladas, según las estrategias directa e inversa, y su mejor filtrado posterior.
2. Integrar el conjunto DSP-FPGA en una única FPGA. Esta propuesta se puede hacer realidad debido al aumento de la capacidad de integración de los actuales circuitos integrados, que ha dado lugar a que se pueda implementar un microprocesador o un DSP en una FPGA.
3. Generalizar las tres estrategias de control *sliding* vectorial en fuente de corriente propuestas al caso del control *sliding* vectorial en fuente de tensión, para su posible utilización en sistemas aislados.

Apéndice A

NORMATIVAS SOBRE ARMÓNICOS

A.1 IEC 1000-3-2

Orden del armónico	Clase A	Clase C	Clase D	
			Corriente armónica máx. por vatio (mA/W)	Corriente armónica máx. (A eficaces)
n	Corriente armónica máxima (A eficaces)	Corriente armónica máx. porcentual (%) ¹	Corriente armónica máx. por vatio (mA/W)	Corriente armónica máx. (A eficaces)
3	2,30	$30 \cdot \lambda^2$	3-4	2,30
5	1,14	10	1,9	1,14
7	0,77	7	1,0	0,77
9	0,40	5	0,5	0,40
11	0,33	$11 \leq n \leq 39$	0,35	0,33
13	0,21	3	$13 \leq n \leq 39$	$13 \leq n \leq 39$
$15 \leq n \leq 39$	$0,15 \cdot 15/n$		$3,85/n$	tabla Clase A
2	1,08	2		
4	0,43			
6	0,30			
$8 \leq n \leq 40$	$0,23 \cdot 8/n$			

Tabla A.1-1 Límites de la normativa IEC 1000-3-2 para las distintas clases de equipos.

¹ Corriente armónica máxima expresada como porcentaje del armónico fundamental de la corriente de entrada

² Factor de potencia del circuito

A.2 IEC 1000-3-4

R _{SCC} mínima	Límites superiores para factores de distorsión armónica		Límites para distorsión armónica individual en % de I ₁			
	THD	PWHD	I ₅	I ₇	I ₁₁	I ₁₃
66	17	22	12	10	9	6
120	18	29	15	12	12	8
175	25	33	20	14	12	8
250	35	39	30	18	13	8
350	48	46	40	25	15	10
450	58	51	50	35	20	15
>600	70	57	60	40	25	18

Tabla A.2-1 Límites de la normativa IEC 1000-3-4 para equipamiento trifásico.

Orden del armónico	Distorsión armónica I _n / I _{1_act} admisible
n	%
3	19
5	9,5
7	6,5
9	3,8
11	3,1
13	2,0
15	0,7
17	1,2
19	1,1
21	<=0,6
23	0,9
25	0,8
27	<=0,6
29	0,7
31	0,7
≥33	<=0,6
Par	<=4/n o <=0,6

Tabla A.2-2 Corriente admitida para toda la instalación según IEC 1000-3-4.

A.3 IEC 1000-2-2

Armónicos impares excluyendo múltiplos de 3		Armónicos impares múltiplos de 3		Armónicos pares	
n	U_n / U_1 (%)	n	U_n / U_1 (%)	n	U_n / U_1 (%)
5	6	3	5	2	2
7	5	9	1,5	4	1
11	3,5	15	0,3	6	0,5
13	3	21	0,2	8	0,5
17	2	>21	0,2	10	0,5
19	1,5			12	0,2
23	1,5			>12	0,2
25	1,5				
>25	$0,2+0,5 \cdot 25/n$				

Tabla A.3-1 Distorsión armónica de tensión según IEC-1000-2-2.

A.4 IEEE-519 (USA)

Tensión nominal	Distorsión armónica individual (%)	Distorsión armónica total (%)
< 69 kV	3,0	5,0
69 A 138 kV ³	1,5	2,5
> 138 kV	1,0	1,5

Tabla A.4-1 Distorsión armónica de tensión según IEEE-519.

I _{SC} /I _L	<11	11<=n<17	17<=n<23	23<=n<35	35<=n	THD
<20	4,0	2,0	1,5	0,6	0,3	5,0
20 - 50	7,0	3,5	2,5	1,0	0,5	8,0
50 - 100	10,0	4,5	4,0	1,5	0,7	12,0
100 - 1.000	12,0	5,5	5,0	2,0	1,0	15,0
>1.000	15,0	7,0	6,0	2,5	1,4	20,0

Tabla A.4-2 Distorsión armónica de corriente según IEEE-519.

³ Otros autores fijan 115 a 161 kV [KEY97]

A.5 RESUMEN

Denominación	Categoría	Tema
IEEE-519 (1992)	U.S. Standard	<p>Límites en consumos: Límites para las corrientes armónicas demandadas por un consumo individual conectado a un sistema de distribución general de 120 a 69 kV. Son límites de corrientes armónicas normalizadas respecto al valor eficaz de la corriente fundamental que demanda la carga.</p> <p>Límites en la distorsión de las tensiones. Se limita la distorsión armónica total y la individual</p>

Tabla A.5-1 Normativas no europeas limitadoras de armónicos de tensión y corriente.

Parte	Denominación	Tema	Equivalente EN/UNV
Entorno	IEC 1000-2-2 (1990)	Niveles de compatibilidad para las perturbaciones conducidas de baja frecuencia BF y la transmisión de señales por las redes de alimentación públicas de baja tensión	
Límites	IEC 1000-3-2 (1995)	Límites en equipos: Límites para las emisiones de corriente armónica emitida por aparatos con corrientes < 16 A por fase	EN 61000-3-2 (1995) NA ⁴
	IEC 1000-3-4 (En desarrollo)	Límites en equipos: Límites para las emisiones de corriente armónica emitida por aparatos con corrientes > 16 A por fase	
Tabla A.5-2 Normativas europeas limitadoras de armónicos de tensión y corriente.			

⁴ Norma armonizada de la DC 89/336/CEE

Apéndice B

CÓDIGOS FUENTE

B.1 CÓDIGO VHDL DEL CONTROL *SLIDING* A IMPLEMENTAR EN LA FPGA

```
--Tesis Doctoral (Capítulo 7)
--Universidad de Valladolid
--Diseño y Simulación en VHDL del Sliding
--en Fuente de Corriente
--Autores: Alexis Bonifacio Rey Boué y Agustín Alonso Garrido
--Fecha de Inicio:      5/11/1999
--Fecha de Culminación : 19/04/2000
```

```
library IEEE;
  use IEEE.std_logic_1164.all;
```

```
entity SlidingFC is port(
```

```
    Clk8      : in std_ulogic;
    Reset     : in std_ulogic;
    Corr_m    : in integer range -(2**11) to 2**11-1;
    Ibref     : in integer range -(2**11) to 2**11-1;
    Icref     : in integer range -(2**11) to 2**11-1;
    IGBTSALE  : out std_ulogic_vector (6 downto 1);
    MASK      : in std_ulogic_vector (6 downto 1)
);
```

```
end SlidingFC;
```

```
architecture Sliding of SlidingFC is
```

```
    type estado_sliding is (Estado_0, Estado_1, Estado_2, Estado_3, Estado_4, Estado_5,
        Estado_6, Estado_7);
    type estado_polos is (Estado_1, Estado_2, Estado_3, Estado_4, Estado_5);
```

```
    Signal Reg0, REF, ERR : integer range -(2**11) to 2**11-1;
    Signal Reg1, Reg2     : integer range -(2**12) to 2**12-1;
    Signal SGN           : integer;
    Signal Fpwm          : integer range -(2**15) to 2**15-1;
    Signal BH            : integer range -(2**30) to 2**30-1;
    Signal H             : std_ulogic_vector (6 downto 1);
    Signal IGBT          : std_ulogic_vector (6 downto 1);
    Signal maq_sliding   : estado_sliding;
    Signal maq_polos1    : estado_polos;
    Signal maq_polos2    : estado_polos;
    Signal maq_polos3    : estado_polos;
```

```

begin
-----
Unidad_Control_Sliding:

process(Clk8, Reset)

begin

if (Reset = '0') then
    maq_sliding <= Estado_0;

elsif (Clk8'Event and Clk8 = '1') then
    case maq_sliding is

        when Estado_0 => maq_sliding <= Estado_1;
        when Estado_1 => maq_sliding <= Estado_2;
        when Estado_2 => maq_sliding <= Estado_3;
        when Estado_3 => maq_sliding <= Estado_4;
        when Estado_4 => maq_sliding <= Estado_5;
        when Estado_5 => maq_sliding <= Estado_6;
        when Estado_6 => maq_sliding <= Estado_7;
        when Estado_7 => maq_sliding <= Estado_0;
        when others => maq_sliding <= Estado_0;

    end case;

end if;

end process Unidad_Control_Sliding;

```

```

-----
Unidad_Proceso_Sliding:

process(Clk8)

Variable H_aux      : std_ulogic_vector (6 downto 1);
Variable H_aux_old  : std_ulogic_vector (6 downto 1);
Constant Fref       : integer := 3145; --C49H
Constant Delta      : integer := 199;  --C7H

begin

if (Clk8'Event and Clk8 = '1') then

    case maq_sliding is

        when Estado_0 =>
            Reg0 <= Corr_m;
            Reg1 <= 0 - Reg2;
            Reg2 <= Reg1 + 2 * Reg0;
            REF <= 0 + Ibref;
            ERR <= (Reg2/2) - REF; --Ea
            if H_aux_old(5) = '0' then
                if H_aux(5) = '1' then

```

```

        Fpwm <= Fpwm + Delta;
    end if;
end if;
BH <= BH + Fpwm;

when Estado_1 =>
    SGN <= ERR - (BH/(2**21));--Ea-BH
    H_aux_old(1) := H_aux(1);
    H_aux_old(3) := H_aux(3);
    H_aux_old(5) := H_aux(5);

when Estado_2 =>
    Reg2 <= Reg1 - Reg2;
    REF <= 0 + Icref;
    ERR <= (Reg2/2) - REF; --Eb
    SGN <= ERR + (BH/(2**21));--Ea+BH
    if SGN > 0 then --¿Ea-BH>0?
        H_aux(1) := '0';
        H(1) <= '0';
        H(2) <= '1';
    end if;
    Fpwm <= Fpwm - (Fpwm / (2**9));

when Estado_3 =>
    SGN <= ERR - (BH/(2**21));--Eb-BH
    if SGN < 0 then --¿Ea+BH<0?
        H_aux(1) := '1';
        H(1) <= '1';
        H(2) <= '0';
    end if;

when Estado_4 =>
    Reg0 <= Corr_m;
    Reg1 <= Reg0;
    ERR <= (Reg2/2) - REF; --Ec
    SGN <= ERR + (BH/(2**21));--Eb+BH
    if SGN > 0 then --¿Eb-BH>0?
        H_aux(3) := '0';
        H(3) <= '0';
        H(4) <= '1';
    end if;
    if H_aux_old(1) = '0' then
        if H_aux(1) = '1' then
            Fpwm <= Fpwm + Delta;
        end if;
    end if;
    if BH >= Fref then
        BH <= BH - Fref;
    end if;

when Estado_5 =>
    SGN <= ERR - (BH/(2**21));--Ec-BH
    if SGN < 0 then --¿Eb+BH<0?
        H_aux(3) := '1';
        H(3) <= '1';
        H(4) <= '0';
    end if;

```

```

when Estado_6 =>
    Reg2 <= Reg1 - Reg0;
    REF <= - Icref - Ibref;
    SGN <= ERR + (BH/(2**21));--Ec+BH
    if SGN > 0 then --¿Ec-BH>0?
        H_aux(5) := '0';
        H(5) <= '0';
        H(6) <= '1';
    end if;
    if H_aux_old(3) = '0' then
        if H_aux(3) = '1' then
            Fpwm <= Fpwm + Delta;
        end if;
    end if;

when Estado_7 =>
    if SGN < 0 then --¿Ec+BH<0?
        H_aux(5) := '1';
        H(5) <= '1';
        H(6) <= '0';
    end if;

end case;

end if;

end process Unidad_Proceso_Sliding;

```

```

Commut_Polos_Ramal:
Process (Clk8, Reset)

```

```

Variable cont1: integer Range 0 to 31;

```

```

begin

```

```

if Reset = '0' then
    maq_polos1 <= Estado_1;
    cont1 := 0;

```

```

elsif (Clk8'Event and Clk8 = '1') then

```

```

case maq_polos1 is

```

```

    when Estado_1 =>
        IGBT(1) <= '0';
        IGBT(2) <= '0';
        if H(1) = '1' then
            maq_polos1 <= Estado_2;
        elsif H(2) = '1' then
            maq_polos1 <= Estado_4;
        end if;

```

```

    when Estado_2 =>
        cont1 := 0;
        IGBT(2) <= '0';
        maq_polos1 <= Estado_3;

```

```

when Estado_3 =>
    if cont1 = 31 then
        IGBT(1) <= '1';
    else cont1 := cont1 + 1;
    end if;
    if H(2) = '1' then
        maq_polos1 <= Estado_4;
    end if;

when Estado_4 =>
    cont1 := 0;
    IGBT(1) <= '0';
    maq_polos1 <= Estado_5;

when Estado_5 =>
    if cont1 = 31 then
        IGBT(2) <= '1';
    else cont1 := cont1 + 1;
    end if;
    if H(1) = '1' then
        maq_polos1 <= Estado_2;
    end if;

end case;

end if;

end process Conmut_Polos_Rama1;

-----

Conmut_Polos_Rama2:
Process (Clk8, Reset)

Variable cont2: integer Range 0 to 31;

begin

if Reset = '0' then
    maq_polos2 <= Estado_1;
    cont2 := 0;

elsif (Clk8'Event and Clk8 = '1') then

case maq_polos2 is

when Estado_1 =>
    IGBT(3) <= '0';
    IGBT(4) <= '0';
    if H(3) = '1' then
        maq_polos2 <= Estado_2;
    elsif H(4) = '1' then
        maq_polos2 <= Estado_4;
    end if;

when Estado_2 =>
    cont2 := 0;

```

```

        IGBT(4) <= '0';
        maq_polos2 <= Estado_3;

    when Estado_3 =>
        if cont2 = 31 then
            IGBT(3) <= '1';
        else cont2 := cont2 + 1;
        end if;
        if H(4) = '1' then
            maq_polos2 <= Estado_4;
        end if;

    when Estado_4 =>
        cont2 := 0;
        IGBT(3) <= '0';
        maq_polos2 <= Estado_5;

    when Estado_5 =>
        if cont2 = 31 then
            IGBT(4) <= '1';
        else cont2 := cont2 + 1;
        end if;
        if H(3) = '1' then
            maq_polos2 <= Estado_2;
        end if;

    end case;

end if;

end process Conmut_Polos_Rama2;

```

```

Conmut_Polos_Rama3:
Process (Clk8, Reset)

Variable cont3: integer Range 0 to 31;

begin

if Reset = '0' then
    maq_polos3 <= Estado_1;
    cont3 := 0;

elsif (Clk8'Event and Clk8 = '1') then

case maq_polos3 is

    when Estado_1 =>
        IGBT(5) <= '0';
        IGBT(6) <= '0';
        if H(5) = '1' then
            maq_polos3 <= Estado_2;
        elsif H(6) = '1' then
            maq_polos3 <= Estado_4;
        end if;

```

```
when Estado_2 =>
    cont3 := 0;
    IGBT(6) <= '0';
    maq_polos3 <= Estado_3;

when Estado_3 =>
    if cont3 = 31 then
        IGBT(5) <= '1';
    else cont3 := cont3 + 1;
    end if;
    if H(6) = '1' then
        maq_polos3 <= Estado_4;
    end if;

when Estado_4 =>
    cont3 := 0;
    IGBT(5) <= '0';
    maq_polos3 <= Estado_5;

when Estado_5 =>
    if cont3 = 31 then
        IGBT(6) <= '1';
    else cont3 := cont3 + 1;
    end if;
    if H(5) = '1' then
        maq_polos3 <= Estado_2;
    end if;

end case;

end if;

end process Conmut_Polos_Rama3;
```

```
IGBT_SALIDA:
Process (IGBT, MASK)

begin

    IGBTSAL(1) <= IGBT(1) and MASK(1);
    IGBTSAL(2) <= IGBT(2) and MASK(2);
    IGBTSAL(3) <= IGBT(3) and MASK(3);
    IGBTSAL(4) <= IGBT(4) and MASK(4);
    IGBTSAL(5) <= IGBT(5) and MASK(5);
    IGBTSAL(6) <= IGBT(6) and MASK(6);

end process IGBT_SALIDA;

end Sliding;
```


Apéndice C

BIBLIOGRAFÍA

- [ABR91] L. Abraham, R. Blumel.
 “Optimization of three phase pulse pattern by variable zero sequence component”.
EPE'91, Firenze, 1991, pp. 272-277.
- [ACK85] J. Ackermann.
 “Sampled Data Control Systems”.
Springer-Verlag, 1985.
- [AHM97] R. H. Ahmad, G. G. Karaday, T. D. Blake, P. Pinewski. “Comparison of Space Vector Modulation Techniques Based on Performance Indexes and Hardware Implementation”.
Proceedings of the 23th International Conference on Industrial Electronics, Control, and Instrumentation IECON'97, 1997, pp. 682-687.
- [AKK96] R. Akkaya, G. Yildirmaz, R. Gulgun.
 “A Space Vector Modulation Technique with Minimum Switching Loss for VSI PWM Inverters”.
Conference Record of the Power Electronics and Motion Control Conference PEMC'96, Sept. 5-7, Budapest, Hungary, 1996, pp. 2/352-2/355.
- [ALO00] A. Alonso.
 “Diseño de un Controlador en tiempo real de Convertidores CC-CA basado en Dispositivos Programables FPGA”.
Proyecto de Fin de Carrera, Universidad de Valladolid, 2000.
- [ATT88] AT&T.
 “WE DSP32 & DSP32C. Digital Signal Processor”.
The AT&T Documentation Management Organization, 1988.
- [BEN92] L. Ben-Brahim, A. Kawamura.
 “A fully Digitized Field-Oriented Controlled Induction Motor Drive using only Current Sensor”.
IEEE Transactions on Industry Electronics, vol. 39, n° 3, 1992.
- [BLA72] F. Blaschke.
 “The Principle of Field Orientation as Applied to the New TransVektor Closed Loop Control System for Rotating Field Machines”.
Siemens Revue, 1972.
- [BOS86] B. K. Bose.
 “Power Electronics and AC Drives”.
Prentice Hall, 1986.
- [BOS88] B. K. Bose.
 “An Adaptive Hysteresis-Band Current Control Technique of a Voltage-Fed PWM Inverter for Machine Drive System”.
Proceedings of the 14th Annual Conference of Industrial Electronics Society (IECON'88), Singapoure, October 1988, pp. 684-690.

- [BOY96] G. Boyle.
“Renewable Energy Power for a Sustainable Future”.
Oxford 1996.
- [BRO85] D. M. Brod y D. W. Novotny.
“Current Control of VSI-PWM Inverters”.
IEEE Transactions on Industry Applications, vol. IA-21, n^o. 4, mayo/junio 1985.
- [BRO88] H. W. Van der Broek, H. C. Skudenly, G. V. Stanke. “Analysis and Realization of a Pulsewidth Modulator Based on Voltage Space Vectors”.
IEEE Trans. Ind. Appl., vol. 24, n^o 1, Jan/Feb 1988, pp. 142-150.
- [CAR94] M. Carpita.
“Sliding Mode Controlled Inverter with Switching Optimization Techniques”.
E. P. E Journal, Vol. 4, No. 3, September 1994, pp. 30-35.
- [CHA97] K. C. Chang.
“Digital Design and Modelling with VHDL and Synthesis”.
IEEE Computer Society Press, 1997.
- [CHE95T] J. F. Chen, C. L. Chu, Y. C. Liou.
“Modular Parallel Three-Phase Inverter System”.
IEEE Catalog Number: 95TH8081, pp. 237-242.
- [CHI98] W. S. Chien, Y. Y. Tzou.
“Analysis and Design on the Reduction of DC-Link Electrolytic Capacitor for AC/DC/AC Converter Applied to AC Motor Drives”.
IEEE 1998, pp. 275-279.
- [COL97] C. Colliez, A. Tounzi, and F. Piriou.
“Vector Control of an Autonomous Induction Generator connected to a PWM Rectifier”.
7th European Conference on Power Electronics and Applications (EPE'97), Trondheim (Norway) 1997, pp. 2.711-2.716.
- [CUC92] Z. Cucej, J. Mohorko, P. Planinsic, K. Jezernik, and D. Donlagic.
“Vector Control Method in Sliding Mode Control of an AC-Motor”.
IEEE, 1992.
- [DIX88] J. W. Dixon, B. T. Ooi.
“Indirect Current Control of a Unity Power Factor Sinusoidal Current Boost Type Three- Phase Rectifier”.
IEEE Trans. Ind. Electronics., vol. 35, n^o 4, Nov. 1988, pp. 509-515.
- [DOM95T] J. A. Domínguez, I. Valle, S. Lorenzo, J. M. Ruiz. “Converter Control Theory about Three-Phases Unbalanced Loads”.
IEEE Catalog Number: 95TH8081, pp. 133-137.
- [DOM96] J. A. Domínguez.
“Control de Sistemas Fotovoltaicos para Bombeo y Conexión a Red por medio de La Teoría de Campo Orientado”.
Tesis Doctoral, Universidad de Valladolid, 1996.
- [DOM97] J. A. Domínguez, S. de Pablo, S. Lorenzo, S. Cáceres.
“New Control without DC/DC Converter for PV Systems”. *14th European Photovoltaic Solar Energy Conference, Barcelona, Spain, 30 June-4 July, 1997*, pp. 1.030-1.032.

- [DOM97a] J. A. Domínguez, S. Lorenzo, S. de Pablo, S. Cáceres. “Global Control for two PV Applications: Pumping and Connecting to the Grid Systems”. *EPE'97. 7th European Conference on Power Electronics and Applications. Trondheim, Norway, September 1997.*
- [DOM98] J. A. Domínguez, S. Lorenzo, S. de Pablo, S. Cáceres. “New Design for Photovoltaic Systems”. *29th PESC, The 1998 Power Electronics Specialists Conference. Fukuoka, Japan, May 1998.*
- [DON94] L. Dong, S. Seung, and P. Min. “High Performance Current Regulator for a Field-Oriented Controlled Induction Motor Drive”. *IEEE Transactions on Industry Applications, vol. 30 no. 5, Sept/Oct 1994, pp. 1.247-1.257.*
- [DRA96] A. Draou. “Stability Analysis of Current Type PWM AC-to-DC Converters”. *Conference Record of the Power Electronics and Motion Control Conference PEMC'96, Sept. 5-7, Budapest, Hungary, 1996, pp. 3/500-3/504.*
- [ENJ92] P. Enjeti, W. Shireen, and I. Pitel. “Analysis and Design of an Active Power Filter to cancel Harmonic Currents in Low Voltage Electric Power Distribution Systems”. *Proceedings of the 1992 International Conference on Industrial, Electronics, Control, Instrumentation, and Automation (IECON'92), vol. 1, Nov 9-13, San Diego, California, USA 1992, pp. 368-373.*
- [ESP93] J. Espinoza, G. Joos. “On-line generation of gating signals for current source converter topologies”. *Conference Records ISIE'93, 1993, pp. 674-678.*
- [ESP96] J. R. Espinoza, G. Joós. “Control Options for PWM Current Source Rectifiers”. *Conference Record of the Power Electronics and Motion Control Conference PEMC'96, Sept. 5-7, Budapest, Hungary, 1996, pp. 2/231-2/235.*
- [FUR88] K. Furuta, M. Morisada. “Implementation of Sliding Mode Control by Digital Computer”. *IECON'88, 1988, pp.453-458.*
- [GAO93] W. Gao, J. C. Hung. “Variable Structure Control of Nonlinear Systems: A New Approach”. *IEEE Transactions on Industrial Electronics, Vol. 40, No. 1, February 1993, pp. 45-55.*
- [GRE89] A. W. Green, J. T. Boys. “Hysteresis Current-Forced Three-Phase Voltage-Source Reversible Rectifier”. *IEE Proceedings, vol. 136, Pt. B, n° 3, May 1989.*
- [GUF98] S. Guffon, A. Sariñana, S. Bacha, G. Bornard. “Indirect Sliding Mode Control of a Three-Phase Active Power Filter”. *29th Annual IEEE Fukuoka, Japan, May 1998, pp. 1.408-1.414.*
- [HAN95] R. B. Hansen, T. Hattel, J. Bork y H. Rasmussen. “Sliding Mode Control of Induction Motor Phase Currents”. *6th European Conference on Power Electronics and Applications (EPE'95), Sevilla (Spain), 1995, pp.1.530-1.535.*

- [HAV97] A. M. Hava, S. K. Sul, R. J. Kerkman, T. A. Lipo.
“Dynamic Overmodulation Characteristics of Triangle Intersection PWM Methods”.
IEEE Industry Applications Society Annual Meeting, New Orleans, Louisiana, October 5-9, 1997, pp. 1.520-1.528.
- [HOL92] J. Holtz. “Pulsewidth Modulation - A Survey”.
IEEE Transactions on Industrial Electronics, vol. IE-39, n° 5, 1992, pp. 410-420.
- [HOU85] C. H. Houppis, G. B. Lamont.
“Digital Control Systems”.
McGraw-Hill, 1985.
- [HUN93] J. Y. Hung, W. Gao and J. C. Hung.
“Variable Structure Control: A Survey”.
IEEE Transactions on Industrial Electronics, vol 40 no.1 Feb. 1993, pp.2-22.
- [IEC90] IEC 1000-2-2. “Compatibilidad Electromagnética, Parte 2: Entorno.
Sección 2: Niveles de compatibilidad para las perturbaciones conducidas de baja frecuencia
“BF” y la transmisión de señales por las redes de alimentación públicas de baja tensión”.
1990.
- [IEC92] IEC Subcommittee 77 A.
“Disturbances in supply Systems Caused by Household Appliance and Similar Electrical
Equipment, Part. 2: Harmonics”.
(Secretariate) 82, Project, Ballot Draft of Proposed new std., IEC 555-2 (EN 60555-2), Sept.
1992.
- [IEC95] IEC 1000-3-2.
“Electromagnetic Compatibility Part 3: Limits
Section 2: Limits for harmonic current emissions (equipment input current ≤ 16 A per phase)”.
March 1995.
- [IEC95a] IEC 1000-3-4.
“Electromagnetic Compatibility Part 3: Limits
Section 4: Limits for harmonic current emissions (equipment input current > 16 A per phase)”.
April 1995.
- [IEC95b] IEC 1000-3-7.
“Electromagnetic Compatibility Part 3: Limits
Section 7: General guide on harmonics and interharmonics measurements and instrumentation,
for power supply systems and equipment connected thereto”.
April 1995.
- [IEE92] IEEE-519.
“IEEE Recommended Practices and Requirements for Harmonic Control in Electric Power
Systems”.
1992.
- [JAC97] C. B. Jacobina, A. M. N. Lima, A. C. Oliveira.
“Enhanced PWM Voltage Waveform and Dead Time Compensation for AC Drive Systems”.
*Proceedings of the 23th International Conference on Industrial Electronics, Control, and
Instrumentation IECON'97, 1997*, pp. 694-697.
- [JAR69] K. Jordan, S. B. Dewan, G. R. Slemon.
“General Analysis of Three-Phase Inverters”.
IEEE Transactions on Industry and General Applications, Nov./Dec., 1969.

- [JAR89] R. K. Jordan, E. Hajdu.
“Voltage Control and on-line Harmonic Optimization in a Three-Phase UPS System”.
Proceedings of PCI-Power Conversion Conference, June 6-8, 1989, Munich, Germany, pp. 100-112.
- [JOH94] J. K. Johansen, F. Jensen, T. Rogne.
“Characterization of High Power IGBT’s with Sinewave Current”.
IEEE Transactions on Industry Applications, Vol. 30, No. 5, September/October 1994, pp. 1.142-1.148.
- [JUN96] S. L. Jung, Y. Y. Tzou.
“Discrete Sliding-Mode Control of a PWM Inverter for Sinusoidal Output Waveform Synthesis with Optimal Sliding Curve”.
IEEE Transactions on Power Electronics, Vol. 11, No. 4, July 1996, pp. 567-577.
- [KAT95T] V. Katic, D. Graovac, J. Knezevic.
“Line Side Harmonics of Unbalanced AC/DC Converter in Transient and Steady State”.
IEEE Catalog Number: 95TH8081, pp. 127-132.
- [KAW84] A. Kawamura and R.G. Hof.
“Instantaneous Feedback Controlled PWM Inverters with Adaptive Hysteresis”.
IEEE Transactions on Industry Applications, Vol. IA-20, 1984, pp.769-775.
- [KAZ91] M. P. Kazmierkowski, W. Sulkowski.
“A Novel Vector Control Scheme for Transistor PWM Inverter-Fed Induction Motor Drive”.
IEEE Transactions on Industrial Electronics, Vol. 38, No. 1, February 1991, pp. 41-47.
- [KEY97] T. S. Key, J. S. Lai.
“IEEE and International Harmonic Standards Impact on Power Electronic Equipment Design”.
Proceedings of the 23th International Conference on Industrial Electronics, Control, and Instrumentation IECON’97, 1997, pp. 430-436.
- [KON97] Y. Konishi, Y. Matsumoto, P. Boyagoda, M. Nakaoka. “Current-Fed Three-Phase Rectifier with Optimum PWM-based Sinewave Line Current Shaping and Unity Power Factor Correction Schemes”.
Proceedings of the 23th International Conference on Industrial Electronics, Control, and Instrumentation IECON’97, 1997, pp. 888-894.
- [KOR91] P. Korondi, L. Nagy, G. Nemeth.
“Control of a three phase UPS Inverter with unbalanced and nonlinear load”.
4th European Conference on Power Electronics Firenze, vol. 3, 1991, pp. 3-180 - 3-184.
- [KOR92] P. Korondi, G. Németh.
“Sliding Mode Control of the Park Vector of a Three Phase UPS Inverter”.
International Conference on Electrical Drives and Power Electronics, Proceedings vol. 2, Sept 14-16, Kosice, CSFR, 1992.
- [KOR93] P. Korondi.
“Comparison of two Types of the Tolerance Band Controlled Converter”.
IEEE International Symposium on Industrial Electronics (ISIE’93), Budapest, Hungary, 1993, pp. 128-133.
- [KOR95] P. Korondi, H. Kashimoto, F. Harashima, G. Németh. “Park Vector Based Sliding Mode Control of UPS with Unbalanced Load”.
6th European Conference on Power Electronics and Applications (EPE’95), Sevilla (Spain) 1995, pp. 2.374-2.378.

- [KOR95a] P. Korondi, S.H. Yang, H. Hashimoto, F. Harashima. "Sliding Mode Controller for Parallel Resonant Dual Converters".
Journal of Circuits, Systems, and Computers, Vol. 5, No. 4, 1995, pp. 735-746.
- [KOR96] P. Korondi, L. Nagy, G. Nemeth.
"Instantaneous Feedback Controlled Inverter in Nonideal Sliding Mode".
Proceedings of the IEEE International Symposium on Industrial Electronics, Warsaw-Poland, June 17-20, 1996.
- [KOR98] P. Korondi, H. Hashimoto.
"Park Vector Based Sliding Mode Control of UPS with Unbalanced and Nonlinear Load".
Workshop on Variable Structure Systems VSS'98, 1998.
- [KUK96] O. Kukrer.
"Discrete-Time Current Control of Voltage-Fed Three-Phase PWM Inverters".
IEEE Transactions on Power Electronics, vol. 11. no. 2. March 1996, pp. 260-269.
- [KUO87] B. C. Kuo.
"Sistemas Automáticos de Control".
CECSA, México, 1987.
- [LAZ97] A. Lázaro, A. Barrado, E. Olías.
"Emisión de armónicos y CEM. Legislación y normativa aplicable a equipos electrónicos".
Mundo Electrónico, No. 282, Diciembre 1997, pp. 46-54.
- [LEE94] D. C. Lee, S. K. Sul, M. H. Park.
"High Performance Current Regulator for a Field-Oriented Controlled Induction Motor Drive".
IEEE Transactions on Industry Applications, Vol. 30, No. 5, September/October 1994, pp. 1.247-1.257.
- [LEH86] H. LeHuy and L. A. Dessaint.
"An Adaptive Current Controller for PWM Inverters".
Conf. Rec. IEEE/PESC Conf., 1986, pp. 610-616.
- [LEI85] J. R. Leigh.
"Applied Digital Control".
Prentice-Hall, 1985.
- [LEO90] W. Leonhard.
"Control of Electrical Drives".
Springer Verlag, 2. edition, Berlin 1990.
- [LOB93] J. I. Lobo Salgado.
"Investigación y Desarrollo de Técnicas de Control Basadas en Vectores Espaciales de Campo Orientado para Motores de Inducción".
Tesis Doctoral, Universidad de Valladolid, 1993.
- [LOR83] S. Lorenzo.
"Aplicación de Microprocesadores a la Realización de Bucles Discretos de Control en Sistemas Electrónicos de Potencia".
Tesis Doctoral, U. P. M., 1983.
- [LOR88] S. Lorenzo, J.M. Ruiz, M. Shaker.
"Nuevo Regulador Electrónico de Respuesta Mínima Controlado por Hipersuperficie".
Patente Registrada n° 8801539, España, Mayo 1988.

- [LOR91] E. Lorenzo.
“Electricidad Solar Fotovoltaica”.
Instituto de Energía Solar, E.T.S.I.T., Universidad Politécnica de Madrid 1991.
- [LOR96] S. Lorenzo, J. M. Ruiz, A. Martín.
“Simulación, Control Digital y Diseño de Convertidores Electrónicos de Potencia mediante PC: Ámbito Universitario, Versión Limitada”.
LAB CDI, Vol. I, Colección Ditrónica, Soporte CD-ROM, 1996.
- [MAL87] L. Malesani and P. Tenti.
“A Novel Hysteresis Control Method for Current-Controlled VSI PWM Inverters with Constant Modulation Frequency”. *Conf. Rec. IEEE/IAS Annual Meeting, 1987*, pp. 851-855.
- [MAR95] T. W. Martin, S. S. Ang.
“Digital Control for Switching Converters”.
Proceedings of the IEEE International Symposium on Industrial Electronics (ISIE'95), Athens, Greece 1995, pp. 480-484.
- [MAR97] J. F. Martins, A. J. Pires, J. F. Silva.
“A Novel and Simple Current Controller for Three-Phase IGBT PWM Power Inverters - A Comparative Study”. *ISIE'97, Guimaraes, Portugal, 1997*, pp. 241-246.
- [MAR97a] G. D. Marques.
“A Current-Type PWM Rectifier Control System with Active Damping Based in the Space Vector Technique”. *ISIE'97-Guimaraes, Portugal, 1997*, pp. 318-322.
- [MAR97b] G. D. Marques y P. Verdhelho.
“Sliding Mode Control of a Current Type PWM Rectifier”. *7th European Conference on Power Electronics and Applications (EPE'97), Trondheim (Norway) 1997*, pp. 3.349-3.352.
- [MAR97c] L. Marroyo.
“Estudio de la Inmunidad de los Rectificadores con Control PWM Escalar frente a Perturbaciones: Propuesta de Nuevos Esquemas de Control”.
Tesis Doctoral, Universidad Publica de Navarra, Pamplona, 1997.
- [MIN97] D. K. Min, S.C Ahn, D. S. Hyun.
“Control of a PWM Converter in Different Input Voltage Conditions”.
Proceedings of the 23th International Conference on Industrial Electronics, Control, and Instrumentation IECON'97, 1997, pp. 882-887.
- [MOH95] N. Mohan, T. M. Undeland, W. P. Robbins.
“Power Electronics. Converters, Applications, and Design”. *John Wiley & Sons, Inc., 1995.*
- [MOR92] L. Morán, M. Díaz, V. Higuera, R. Wallace, and J. Dixon. “A Three-Phase Active Power Filter operating with Fixed Switching Frequency for Reactive Power and Current Harmonic Compensation”.
Proceedings of the 1992 International Conference on Industrial, Electronics, Control, Instrumentation, and Automation (IECON'92), vol. 1, Nov 9-13, San Diego, California, USA 1992, pp. 362-367.
- [MOR93] J. F. Mora.
“Máquinas eléctricas”.
Servicio de publicaciones del Colegio de Ingenieros de Caminos, Canales y Puertos. Cátedra de Electrotecnia. 2º edición, 1993.

- [MUR87] Y. Murai, T. Watanabe, H. Iwasaki.
“Wave Distortion and Correction Circuit for PWM Inverters with Switching Lag-Times”.
IEEE Trans. Ind. Appl., vol. IA-23, n° 5, Sep/Oct 1987, pp. 881- 886.
- [NAB86] A. Nabae, S. Ogasawara, and H. Akagi.
“A Novel Control Scheme for Current-Controlled PWM Inverters”.
IEEE Transactions on Industry Applications, vol. IA-22, NO. 4, July/August 1986, pp. 697-701.
- [NAG91] Y. Nagy.
“Control Algorithm of a Three Phase Voltage Source Reversible Rectifier”.
EPE’91, Firenze, 1991, pp. 287-292.
- [NIC96] B. Nicolas, M. Fadel, Y. Chéron.
“Fixed-Frequency Sliding Mode Control of a Single-Phase Voltage Source Inverter with Input Filter”.
IEEE International Symposium on Industrial Electronics ISIE’96, 1996, pp. 470-475.
- [NIS87] M. Nishimoto, J. W. Dixon, A. B. Kulkarni, B. T. Ooi.
“An Integrated Controlled-Current PWM Rectifier Chopper Link for Sliding Mode Position Control”.
IEEE Trans. Ind. Appl., vol. IA-23, n° 5, Sep/Oct 1987, pp. 894- 900.
- [NOB87] P. A. Nobile.
“Power System Studies for Cogeneration: What’s Really Needed?”.
IEEE Trans. Ind. Appl., vol. IA-23, n° 5, Sep/Oct 1987, pp. 777- 785.
- [NOV96] D. W. Novotny, T. A. Lipo.
“Vector Control and Dynamics of AC Drives”.
Clarendon Press-Oxford, 1996.
- [PAB92] S. de Pablo.
“Sistema de Conexión CC/CA con Transmisión de Potencia Bidireccional. Extensión a Células Fotovoltaicas y Sistemas de Alimentación Ininterrumpida”.
Proyecto de Fin de Carrera, Universidad de Valladolid, 1992.
- [PAB95] S. de Pablo. “Arquitecturas y Algoritmos para el Tratamiento y la Segmentación de Imágenes en Tiempo Real”.
Tesis Doctoral, Universidad de Valladolid, 1995.
- [PAB97] S. de Pablo, S. Lorenzo, J. A. Domínguez and S. Cáceres. “Real-Time Voltage Control for Unbalanced UPS”.
7th European Conference on Power Electronics and Applications (EPE’97), Trondheim (Norway), 1997.
- [PAB97a] S. de Pablo, J. A. Domínguez, S. Lorenzo and S. Cáceres.
“A new Strategy for Real-Time Control of Inverters”.
14th European Photovoltaic Solar Energy Conference and Exhibition, Palacio de Congresos-Barcelona (Spain), 1997.
- [PAB97b] S. de Pablo, J. A. Domínguez, S. Lorenzo, and L. J. Vaquero. “A Flexible Inverter Controller for Prototypes”.
Proceedings of the IEEE International Symposium on Industrial Electronics (ISIE’97), Guimaraes, Portugal, 1997, pp. 254-257.

- [PAI96] D. A. Paice.
“Power Electronic Converter Harmonics. Multipulse Methods for Clean Power”.
IEEE Press, 1996.
- [PAN94] C. T. Pan, T. Y. Chang.
“An Improved Hysteresis Current Controller for Reducing Switching Frequency”.
IEEE Transactions on Power Electronics, vol. 9, no. 1. January 1994, pp. 97-104.
- [PAP95T] C. Papadopoulos, T. Antonakopoulos, S. Pressas, V. Makios. “A Variable Frequency Controller for Three Phase DC/AC Inverters”.
IEEE Catalog Number: 95TH8081, pp. 227-231.
- [PAR96] V. M. Parra, J. Ortega, A. Pastor, A. Pérez.
“Teoría de Circuitos”.
Universidad Nacional de Educación a Distancia, Madrid 1996.
- [POL86] A. J. Pollmann.
“Software Pulsewidth Modulation for μ P Control of AC Drives”.
IEEE Transactions on Industry Applications, vol. IA-22, n ° 4, 1986, pp. 691-696.
- [POP95] N. Pop and A. Kelemen.
“Pulse Width Modulation with Extended Modulation Depth Range for Three-Phase Voltage Converters ”.
5th European Conference on Power Electronics and Applications (EPE'95), Sevilla (Spain), 1995, pp. 1.795-1.800.
- [RAS94] M. Rastogi, R. Naik, N. Mohan.
“A Comparative Evaluation of Harmonic Reduction Techniques in Three-Phase Utility Interface of Power Electronic Loads”.
IEEE Transactions on Industry Applications, Vol. 30, No. 5, September/October 1994, pp. 1.149-1.155.
- [RAS97] K. S. Rasmussen, P. Thogeresen.
“Model Based Energy Optimiser for Vector Controlled Induction Motor Drives”.
7th European Conference on Power Electronics and Applications (EPE'97), Trondheim (Norway), 1997, pp. 3.711-3.716.
- [RET87] G. J. Retter.
“Matrix and Space-Phasor Theory of Electrical Machines”. *Akadémiai Kiadó, Budapest, 1987.*
- [REY98] A. Rey, S. de Pablo, J. A. Domínguez, J. M. Ruiz, and S. Lorenzo.
“Connecting DC Energy Sources to the Utility”.
Seminario Anual de Automática, Electrónica Industrial e Instrumentación (SAAEI'98), Pamplona, España, Septiembre 1998, pp. 81-84.
- [RUI86] J. M. Ruiz, S. Lorenzo, J.R. Perán.
“Sistemas electrónicos de control”.
Universidad de Valladolid, Secretariado de publicaciones, 1986.
- [RUI89] J.M. Ruiz.
“Investigación y Desarrollo de Estructuras de Control Optimo en Sistemas de Alimentación Ininterrumpida Monofásicos”.
Tesis Doctoral, Universidad de Valladolid, 1989.

- [RYV97] S. Ryvkin, D. Izosimov.
“Novel Switching Losses Optimal Sliding Mode Control Technique for Three-Phase Voltage Source”.
ISIE'97, Guimaraes, Portugal, 1997, pp. 288-293.
- [SAB90] N. Sabanovic, A. Sabanovic.
“Variable Structure System Application to Switching Converters Control”.
PCIM Conference Record, Munich, Germany, June 1990.
- [SAB92] N. Sabanovic, A. Sabanovic, and K. Ohnishi.
“Sliding Modes Control of Three Phase Switching Power Converters”.
Proceedings of the 1992 International Conference on Industrial, Electronics, Control, Instrumentation, and Automation (IECON'92), vol. 1, Nov 9-13, San Diego, California, USA 1992, pp. 319-324.
- [SAB93] A. Sabanovic, N. Sabanovic, and K. Ohnishi.
Int. J. Control, Vol. 57, No. 5, 1993, pp. 1.237-1.259.
- [SAB94] N. Sabanovic-Behlilovic, A. Sabanovic, K. Jezernik, O. M. Kaynak.
“Current Control in Three-Phase Switching Converters and AC Electrical Machines”.
Proceeding of the 20th International IECON'94, 1994, pp. 581-586.
- [SAL91] S. Salama, S. Lennon.
“Overshoot and Limit Cycle Free Current Control Method for PWM Inverters”.
EPE'91, Firenze, 1991, pp. 247-251.
- [SAL98] J. J. Salgado.
“Armónicos de corriente. Una presencia indeseable”.
Mundo Electrónico, No. 291, Octubre 1998, pp. 84-85.
- [SIL93] J. F. Silva, S. S. Paulo.
“Fixed Frequency Sliding Mode Modulator for Current Mode PWM Inverters”.
IEEE, 1993, pp. 623-629.
- [SIL95] J. F. Silva.
“Sliding Mode Design of Control and Modulation Electronics for Power Converters”.
Jornal of Circuits, Systems, and Computers, vol. 5 no.3, 1995, pp. 355-371.
- [SIL97] J. F. Silva.
“Sliding Mode Control of Voltage Sourced Boost-Type Reversible Rectifiers”.
Proceedings of the IEEE International Symposium on Industrial Electronics (ISIE'97), Guimaraes, Portugal, 1997, pp. 329-334.
- [SIL97a] J. F. Silva.
“Sliding Mode Controllers for Multilevel Inverters”. *EPE'97, Trondheim, 1997*, pp. 3.331-3.336.
- [TER97] L. Terés, Y. Torroja, S. Olcoz, E. Villar.
“VHDL. Lenguaje estándar de Diseño Electrónico”.
Mc Graw Hill, 1997.
- [TRZ94] A. M. Trzynadlowski, S. Legowski.
“Minimum-Loss Vector PWM Strategy for Three-Phase Inverters”.
IEEE Transactions on Power Electronics, Vol. 9, No. 1, January 1994, pp. 26-34.

- [UTK77] V. I. Utkin.
“Variable Structure Systems with Sliding Modes”.
IEEE Trans. on Automat. Contr., Vol. AC-22, 1977, pp. 212-222.
- [UTK81] V.I. Utkin.
“Sliding Modes and their Applications in Variable Structure Systems”.
Mir, Moscú 1981.
- [UTK93] V. I. Utkin.
“Sliding Mode Control Design Principles and Applications to Electrical Drives”.
IEEE Transactions on Industrial Electronics, vol. 40 no. 1, Feb. 1993, pp. 23-36.
- [UTK93a] V.I. Utkin.
“Variable Structure Control Optimization”.
Springer-Verlag, 1993.
- [VAL95] I. del Valle González.
“Desarrollo de Variadores de Velocidad con Vectores Espaciales de Campo Orientado para Motores de Corriente Alterna Conectados a la Red con Factor de Potencia Unitario”.
Tesis Doctoral, Universidad de Valladolid, 1995.
- [VAR93] Varios.
“Filosofía de Protección de la Red de Transporte”.
Red Eléctrica Española, 1993.
- [VEL97] A. Veltman, D. G. Holmes.
“Charge Controlled Modulation of a Current Source Inverter”.
IEEE Industry Applications Society Annual Meeting, New Orleans, Louisiana, October 5-9, 1997, pp. 1.529-1.533.
- [WOO81] P. Wood.
“Switching Power Converters”.
1981.
- [XIL00] Xilinx.
“Xilinx Data Book 2000”.
<http://www.xilinx.com/partinfo/databook.htm>.
- [XIL00a] Xilinx.
“Foundation Series v2.1i Software”.
<http://www.xilinx.com/products/found.htm>.
- [YAM88] S. Yamamura.
“AC Motor for High Performance Application Analysis and Control”.
Marcdel Inc. 1988.
- [ZAM97] M. I. Zamora, V. Macho.
“Estudio bibliográfico: Distorsión armónica producida por Convertidores Estáticos.”.
Escuela Técnica Superior de Ingenieros Industriales y de Ingenieros de Telecomunicación de Bilbao (UPV/EHU), 1997.
- [ZIO85] P. Ziogas, Y. Kang, V. R. Stefanovic.
“PWM Control Techniques for Rectifier Filter Minimization”.
IEEE Trans. Ind. Appl., vol. IA-21, n° 5, Sep/Oct 1985, pp. 1.026-1.214.