

Implementación del Convertidor Matricial Trifásico

Edgar Marcial Maqueda Acuña

Laboratorio de Sistemas de Potencia y Control, Facultad de Ingeniería,
Universidad Nacional de Asunción – Paraguay

Laboratorio de Conversión de Energías y Electrónica de Potencia, Universidad de Talca –
Chile

Programa de Vinculación de Científicos y Tecnólogos –
Convocatoria 2016



Content Index

- 1 Convertidor Matricial. Introducción
- 2 Programación DSP 28335 Texas Instrument
- 3 FPGA NEXYS 3
 - Descripción
 - Estrategia de Conmutación de los Interruptores
 - Módulo de Expansión (VmodMIB)
 - Conversor A/D (PmodAD1)
- 4 Interruptores bidireccionales
- 5 Circuito Clamp
- 6 Resultados Experimentales



¿Qué es el Convertidor Matricial? ¿Para qué sirve?

El convertidor matricial (MC) es un convertidor de energía AC-AC de una sola etapa, capaz de alimentar directamente una carga de “n” fases a partir de una fuente de “m” fases ($m \times n$) sin la necesidad de etapas de almacenamiento intermedias.

¿Por qué utilizar el Convertidor Matricial. Ventajas?

- 1 Tamaño reducido, peso ligero y largo tiempo de vida debido a la ausencia de capacitores electrolíticos de gran tamaño en el circuito principal,
- 2 alta eficiencia debido a que presenta una sola etapa de conversión de energía que resulta en menos pérdidas en los interruptores comparado con los convertidores de dos etapas, y
- 3 bajas corrientes de estrés en los dispositivos interruptores en la operación de baja frecuencia debido a que no existe concentración de corriente.



¿Cuáles son los inconvenientes de usar este Convertidor. Desventajas?

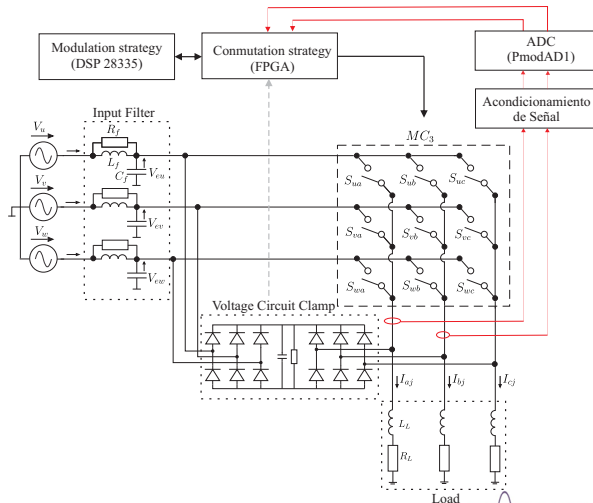
- 1 Máxima transferencia de energía de 86.6 %, y
- 2 el sistema de control es mucho más complejo.

Aplicaciones

Dadas las mencionadas ventajas, se espera sea posible que los MCs sean utilizados en una alta gama de aplicaciones de conversión AC-AC, tales como control de motores industriales, automóviles eléctricos híbridos, y sistemas de conversión de energía eólica.

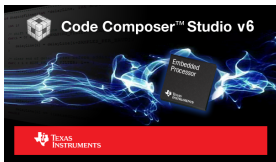
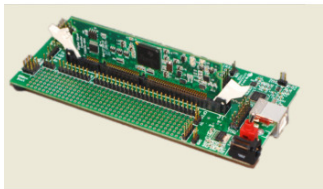
Hardware. Implementación Básica





- Recibe la señal de interrupción del FPGA.
- Recibe 5 bits de datos del FPGA correspondiente a los 27 vectores válidos.
- Salida de 5 bits correspondiente al vector seleccionado, y lo envía al FPGA.

DSP 28335 TI



Características Principales

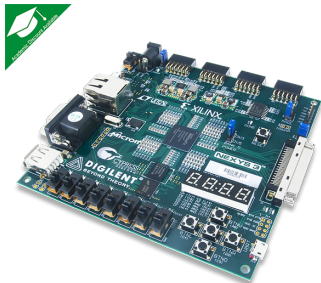
- Familia C2000
- Reloj 150 MHz (6.67 ns)
- Pines de propósito general de entrada y salida (GPIO) de 3.3 V.
- CPU 32 Bits
- Programación en C o C++
- ADC de 12 Bits
- Memorias Flash de 256 kx16 y ROM de 8 kx16.

Content Index

- 1 Convertidor Matricial. Introducción
- 2 Programación DSP 28335 Texas Instrument
- 3 FPGA NEXYS 3**
 - Descripción
 - Estrategia de Conmutación de los Interruptores
 - Módulo de Expansión (VmodMIB)
 - Conversor A/D (PmodAD1)
- 4 Interruptores bidireccionales
- 5 Circuito Clamp
- 6 Resultados Experimentales



- En el FPGA se realiza la conmutación de cuatro pasos y se realiza el control en forma paralela de los Interruptores Bidireccionales, utilizando 18 salidas digitales.
- Se utiliza el Lenguaje de Programación Verilog



Características Principales

- Procesador/IC: Xilinx Spartan-6 XC6LX16-CS324
- Reloj 100 MHz
- 2 puertos USB
- Conector de expansión de 40-pines VHDC
- Cuatro puertos Pmod de 12-pines
- Display de 7 segmentos, 8 switches, 4 pulsadores

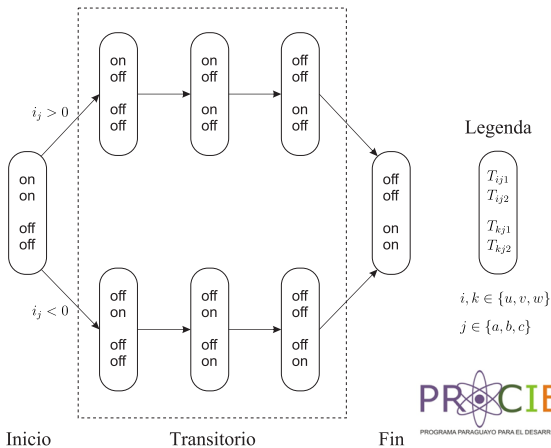
Content Index

- 1 Convertidor Matricial. Introducción
- 2 Programación DSP 28335 Texas Instrument
- 3 FPGA NEXYS 3**
 - Descripción
 - Estrategia de Conmutación de los Interruptores**
 - Módulo de Expansión (VmodMIB)
 - Conversor A/D (PmodAD1)
- 4 Interruptores bidireccionales
- 5 Circuito Clamp
- 6 Resultados Experimentales



Estrategia de Conmutación de 4 (cuatro) pasos

- Es utilizado el dispositivo de Arreglo de Compuertas Lógicas Programable en Campo (FPGA), para la implementación de la estrategia de conmutación de los cuatro pasos.



Inicio

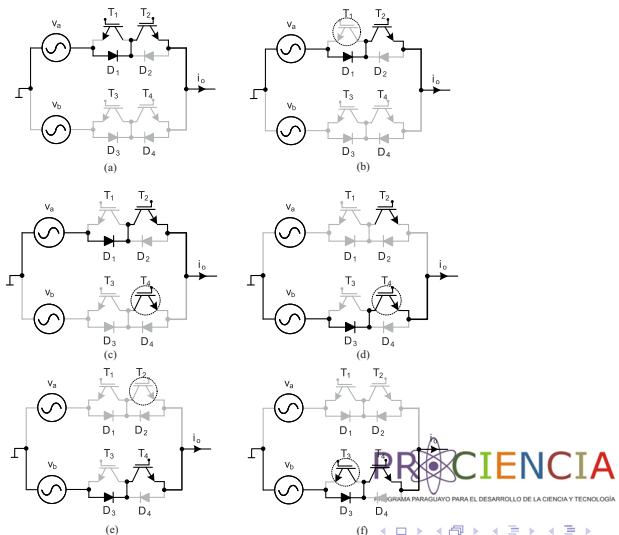
Transitorio

Fin



Estrategia de Conmutación de 4 (cuatro) pasos.

Dirección de corriente positiva



Estructura de Programación de la Estrategia de Conmutación en el FPGA

ISE Project Navigator (P.20131013) - C:\Users\ruben\Desktop\Trabajos_FPGA\Pr

File Edit View Project Source Process Tools Window Layout

Design View: Implementation Simulation

Hierarchy

- MC_3F
 - xc6s16-3csg324
 - main2 (main2.v)
 - X - link (link.v)
 - A - clock_divider2 (clock_divider2.v)
 - B - AD1RefComp - AD1 (ADC.vhd)
 - C - limit (limit.v)
 - Y - display (display.v)
 - D - clock_divider (clock_divider.v)
 - E - digit_divider (digit_divider.v)
 - F - seven_segments (seven_segments.v)
 - R - main4pasos (main4pasos.v)
 - A - Interrupciones (Interrupciones.v)
 - B - vector (vector.v)
 - C - Decoder (Decoder.v)
 - D - Cuatro_pasos (Cuatro_pasos.v)
 - E - bypass (bypass.v)
 - UCF.ucf



Content Index

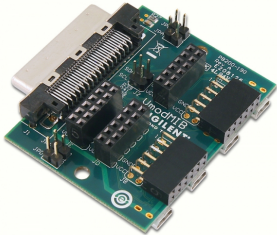
- 1 Convertidor Matricial. Introducción
- 2 Programación DSP 28335 Texas Instrument
- 3 FPGA NEXYS 3**
 - Descripción
 - Estrategia de Conmutación de los Interruptores
 - Módulo de Expansión (VmodMIB)**
 - Conversor A/D (PmodAD1)
- 4 Interruptores bidireccionales
- 5 Circuito Clamp



Resultados Experimentales



Módulo de expansión I/O mediante el conector VHDC



JA			
1	A5	7	C11
2	C5	8	D11
3	A7	9	A6
4	C7	10	B6
JB			
1	C8	7	A10
2	D8	8	C10
3	F9	9	A9
4	G9	10	B9

JC			
1	C6	7	A2
2	D6	8	B2
3	A4	9	A3
4	B4	10	B3
JD			
1	A15	7	E13
2	C15	8	F13
3	A16	9	C14
4	B16	10	D14

Content Index

- 1 Convertidor Matricial. Introducción
- 2 Programación DSP 28335 Texas Instrument
- 3 FPGA NEXYS 3**
 - Descripción
 - Estrategia de Conmutación de los Interruptores
 - Módulo de Expansión (VmodMIB)
 - Convertor A/D (PmodAD1)**
- 4 Interruptores bidireccionales
- 5 Circuito Clamp



Resultados Experimentales

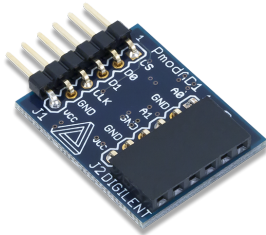


PROGRAMA PARAGUAYO PARA EL DESARROLLO DE LA CIENCIA Y TECNOLOGIA



CONACYT

Módulo Conversor Analógico Digital (DAC)



Características

- 2 canales de 12 bits
- Conversión simultanea en ambos canales
- Tamaño flexible (2.4 cm * 2.0 cm)
- Posee una librería con códigos de ejemplo en VHDL

UCF - Descripción de los Pines FPGA

Descripción	Variable	Puertos
Interrupción (JD - VmodMIB)	Ts	A15
Llaves selectoras del tiempo de la interrupción	Sr[1]	U8
	Sr[0]	V8
Llaves selectoras del vector	seleccion_v[4]	N8
	seleccion_v[3]	M8
	seleccion_v[2]	V9
	seleccion_v[1]	T9
	seleccion_v[0]	T10
Salida del FPGA al >DSP (JC - VmodMIB)	salida_v[4]	C15
	salida_v[3]	A16
	salida_v[2]	B16
	salida_v[1]	E13
Salida del DSP al > FPGA (JD - VmodMIB)	salida_v[0]	F13
	dsp_in[4]	C14
	dsp_in[3]	D14
	dsp_in[2]	C6
	dsp_in[1]	D6
	dsp_in[0]	A4

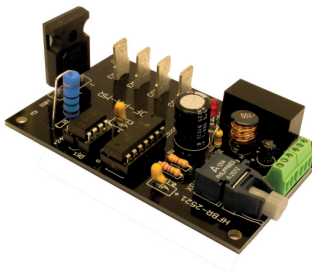
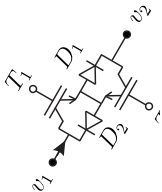


UCF - Descripción de los Pines FPGA

Descripción	Variable	Puertos
Interrupción	Ts	A15
	steps_out1_1[5]	B9
	steps_out1_1[4]	A9
	steps_out1_1[3]	C10
	steps_out1_1[2]	A10
	steps_out1_1[1]	G9
	steps_out1_1[0]	F9
	steps_out2_2[5]	D8
	steps_out2_2[4]	C8
	steps_out2_2[3]	B6
	steps_out2_2[2]	A6
	steps_out2_2[1]	D11
	steps_out2_2[0]	C11
	steps_out3_3[5]	C7
	steps_out3_3[4]	A7
	steps_out3_3[3]	C5
	steps_out3_3[2]	A5
steps_out3_3[1]	B3	
steps_out3_3[0]	A3	
Convertor Analógico Digital (JC - FPGA)	START	U16
	nCS	H3
	SDATA1	L7
	SDATA2	K6
	SCLK	G3



- Los interruptores bidireccionales fueron diseñados en forma modular. Integrando en el módulo el semiconductor de potencia IGBT y el circuito de control del "gate", con un aislamiento óptico (optoacoplador).
- Alimentaciones independientes de 5 V y 24 V
- Dos de estas placas unidireccionales forman el interruptor bidireccional.

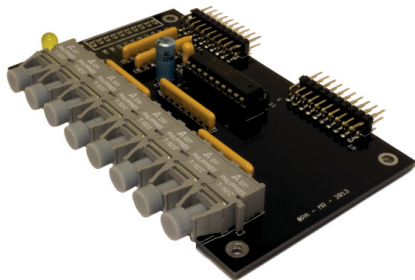


Componentes Electrónicos

- IGBT FGH80N60, 600 V 40 A
- Optoacoplador CPL 3120
- Buffer Inversor 74LS06N
- Rx de Fibra Óptica R-2521Z
- DC/DC converter TMR 3-2423
(Dual IN = 24 V
OUT = ± 15 V)

Placas Modulares de los Tx de Fibra Óptica

- Estos módulos están compuestas de 8 Tx de Fibra Óptica cada una los cuales se integran a una placa principal con capacidad de albergar 3 placas modulares, con una capacidad total de 24 señales de salidas de control.

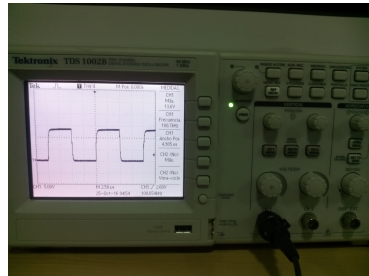
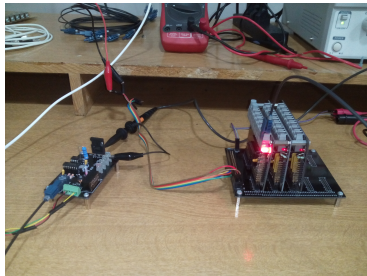


Componentes Electrónicos

- Tx T-1521Z
- Buffer SN74HC244N

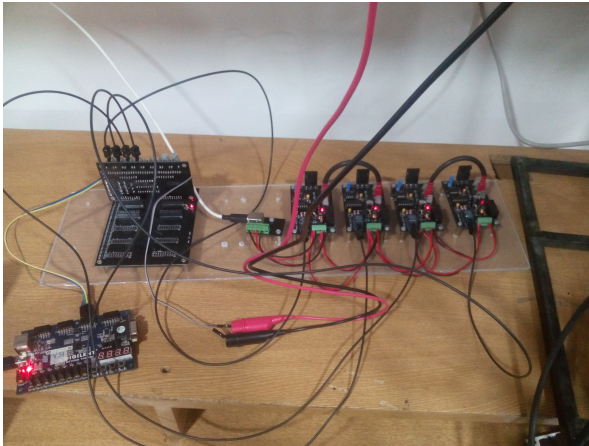


Pruebas Realizadas



Pruebas Realizadas

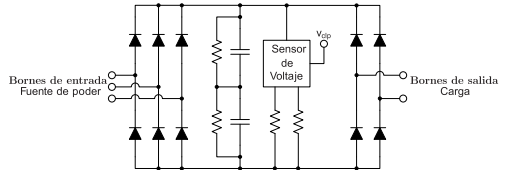
- Ejemplo de 4 (cuatro) módulos que forman en conjunto 2 (dos) Interruptores Bidireccionales.



Protección ante sobre voltajes producidas por perturbaciones y fallas en la carga. Consiste en un arreglo de 12 diodos, un capacitor electrolítico y su respectivo circuito de descarga, el cual conecta la salida del convertidor con su entrada, como se muestran en la Figura.



Diagrama Eléctrico



Bancada Implementada



PROGRAMA PARAGUAYO PARA EL DESARROLLO DE LA CIENCIA Y TECNOLOGÍA



Bancada Implementada



PROGRAMA PARAGUAYO PARA EL DESARROLLO DE LA CIENCIA Y TECNOLOGÍA



Fuente DC

Demostración de la conmutación de los 4 pasos en la dirección de corriente (+)



Fuente DC

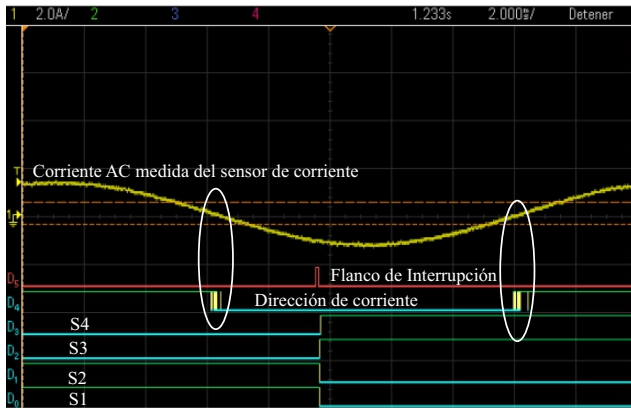
Demostración de la conmutación de los 4 pasos en la dirección de corriente (-)



Fuente AC

Error de Cruce por cero para determinar la dirección de corriente.

Demostración de la conmutación de los 4 pasos, corriente AC



Implementación del Convertidor Matricial Trifásico

Edgar Marcial Maqueda Acuña

Laboratorio de Sistemas de Potencia y Control, Facultad de Ingeniería,
Universidad Nacional de Asunción – Paraguay

Laboratorio de Conversión de Energías y Electrónica de Potencia, Universidad de Talca –
Chile

Programa de Vinculación de Científicos y Tecnólogos – Convocatoria 2016

