

MASTER

PLL's voor nettoepassingen

Versteeg, A.

Award date:
2003

[Link to publication](#)

Disclaimer

This document contains a student thesis (bachelor's or master's), as authored by a student at Eindhoven University of Technology. Student theses are made available in the TU/e repository upon obtaining the required degree. The grade received is not published on the document as presented in the repository. The required complexity or quality of research of student theses may vary by program, and the required minimum study period may vary in duration.

General rights

Copyright and moral rights for the publications made accessible in the public portal are retained by the authors and/or other copyright owners and it is a condition of accessing publications that users recognise and abide by the legal requirements associated with these rights.

- Users may download and print one copy of any publication from the public portal for the purpose of private study or research.
- You may not further distribute the material or use it for any profit-making activity or commercial gain

Afstudeerverslag**PLL's voor nettoepassingen****EPE 2003-01****André Versteeg****Begeleiders : Prof.dr.ir. A.J.A. Vandenput
Dr. J.L. Duarte****Eindhoven : januari 2003**

Voorwoord

Voor u ligt het afstudeerverslag waarin de werkzaamheden staan beschreven, die ik binnen de vakgroep Elektromechanica en Vermogenselektronica (EPE) heb mogen verrichten.

De opdracht was om de driefasen PLL structuur te analyseren, die in staat is om de spanningsvector van netapparaten snel te volgen. Vervolgens moest er worden gekeken of deze driefasen PLL sneller en/of beter was dan de standaard PLL structuur.

In dit schrijven gaat mijn dank uit naar mijn begeleider Dr. J.L. Duarte voor zijn adviezen en commentaar. Tot slot wil ik alle vakgroep medewerkers bedanken voor hun bewezen diensten.

André Versteeg
Wijk en Aalburg, januari 2003

Samenvatting

De fasehoek van de spanningsvector bevat elementaire informatie voor een toenemend aantal netgekoppelde vermogensapparaten, zoals AC/DC-omzetters, actieve harmonische filters, ononderbroken vermogensapparaten (UPS) en distributie/opwekkingssystemen. Deze informatie kan gebruikt worden bij:

- Het synchroniseren van het in-uitschakelen van vermogensapparaten.
- Calculeren en sturen van actief en blindvermogen.
- Het terugtransformeren van de variabelen naar een referentiestelsel geschikt voor regeldoelinden.

In zulke toepassingen is een accurate en snelle detectie van de netspanningsvectorhoek essentieel om de juiste waarde van de referentiesignalen te garanderen. De hoekinformatie wordt verkregen door een bepaalde vorm van de Phase Locked Loop (PLL) te gebruiken.

Spanningsafname, spanningstoename, faseverlies en frequentievariatiaties kunnen grote transiënte volgfouten opleveren, die gevolgd worden door fouten in het regelalgoritme. Elke PLL implementatie onder vervormde omstandigheden moet niet alleen in staat zijn om de spanning zo snel mogelijk in het houdgebied te krijgen en houden, maar moet ook voor kleine vervorming aan de uitgang zorgen. De kwaliteit van het houdgebied heeft een directe invloed op de prestaties van de regellus.

Simulatie resultaten worden verkregen met behulp van het programma Matlab/Simulink; deze zullen de theoretische analyses ondersteunen. De standaard PLL en de driefasen PLL zijn onderzocht in dit afstudeerverslag. De belangrijkste resultaten hiervan zijn:

- De driefasen PLL is veel sneller met vergrendelen dan de standaard PLL.
- De dynamische eigenschappen van de driefasen PLL zijn beter dan die van de standaard PLL.
- De driefasen PLL kan doelmatiger worden toegepast.

Inhoudsopgave

VOORWOORD.....	1
SAMENVATTING.....	2
INHOUDSOPGAVE.....	3
SYMBOLENLIJST.....	4
1. INLEIDING.....	6
2. PLL THEORIE.....	7
2.1 ALGEMENE OPBOUW VAN DE PLL.....	7
2.2 DE PLL THEORIE.....	8
2.2.1 Algemene beschouwing.....	8
2.2.2 Pll vergrendeld ($\omega_i = \omega_o$).....	9
2.3 PLL SCHEMA IN SIMULINK.....	11
3. DE DRIEFASEN PLL.....	13
3.1 DE DRIEFASEN PLL STRUCTUUR.....	13
3.2 VERSTORINGEN OP DE NETSPANNING.....	15
3.2.1 Vervuilde PLL uitgang.....	15
3.2.2 Versterkingsverlies.....	16
3.2.3 Fase afwijkingen.....	16
3.3 DRIEFASEN PLL SCHEMA IN SIMULINK.....	16
4. SIMULATIERESULTATEN.....	18
4.1 SIMULATIERESULTATEN STANDAARD PLL.....	18
4.1.1 Zonder vervorming.....	19
4.1.2 Harmonischen op de ingangsspanning.....	20
4.1.3 Verstoring op de ingangsspanning.....	22
4.2 SIMULATIERESULTATEN DRIEFASEN PLL.....	23
4.2.1 Zonder vervorming.....	24
4.2.2 Harmonischen op de ingangsspanning.....	26
4.2.3 Verstoring op de ingangsspanning.....	27
5. VERSCHILLEN TUSSEN BEIDE PLL'S.....	29
5.1 RESULTATEN STANDAARD PLL.....	29
5.2 RESULTATEN DRIEFASEN PLL.....	31
5.3 VERSCHILLEN TUSSEN BEIDE PLL'S.....	33
6. CONCLUSIES EN AANBEVELINGEN.....	35
6.1 CONCLUSIES.....	35
6.2 AANBEVELINGEN.....	35
LITERATUURLIJST.....	36
APPENDIX A: LITERATUURONDERZOEK.....	37

Symbolenlijst

Grootheden	omschrijving	eenheid
A	amplitude van het ingangssignaal	[Volt]
B	amplitude van het VCO signaal	[Volt]
K_d	gevoeligheid van de fasedetector	$\left[\frac{\text{Volt}}{\text{rad}} \right]$
K_o	versterkingsfactor van de VCO	$\left[\frac{\text{rad}}{\text{Volt} \cdot \text{sec}} \right]$
K_{pll}	versterkingsfactor van de PI-regelaar	-
s	Laplace variabele	-
T_{pll}	nasteltijd van de PI-regelaar	[sec]
T_s	bemonsteringstijd	[sec]
V_{as}, V_{bs}, V_{cs}	bemonsterde fasespanningen	[Volt]
V_c	regelspanning	[Volt]
V_d	uitgangssignaal van de fasedetector	[Volt]
V_{de}, V_{qe}	terugkoppelspanningen (directe- en quadratuur-as)	[Volt]
V_{de}^*	referentiespanning	[Volt]
V_{ds}, V_{qs}	getransformeerde fasespanningen (directe- en quadratuur-as)	[Volt]
V_i	ingangssignaal	[Volt]
V_o	uitgangssignaal van de VCO	[Volt]

Griekse symbolen

α	normaliserende factor	-
β	dempingsfactor	-
φ_o	fasehoek van het VCO signaal	[rad]
θ^*	PLL uitgangshoek	[rad]
θ_i	fasehoek van het ingangssignaal	[rad]
θ_o	fasehoek van het VCO signaal	[rad]
ω^*	PLL uitgangsfrequentie	$\left[\frac{\text{rad}}{\text{sec}} \right]$

ω_c	kantelfrequentie	$\left[\frac{\text{rad}}{\text{sec}} \right]$
ω_{ff}	voorwaartskoppeling frequentie	$\left[\frac{\text{rad}}{\text{sec}} \right]$
ω_i	hoekfrequentie van het ingangssignaal	$\left[\frac{\text{rad}}{\text{sec}} \right]$
ω_o	hoekfrequentie van het VCO signaal	$\left[\frac{\text{rad}}{\text{sec}} \right]$
ω_{osc}	oscillatorfrequentie	$\left[\frac{\text{rad}}{\text{sec}} \right]$
$\Delta\omega$	frequentieverschil	$\left[\frac{\text{rad}}{\text{sec}} \right]$
$\Delta\omega_H$	frequentieverschil $\omega_i - \omega_o$, ook wel houdgebied genoemd	$\left[\frac{\text{rad}}{\text{sec}} \right]$

1. Inleiding

De fasehoek van de spanningsvector bevat elementaire informatie voor een toenemend aantal netgekoppelde vermogensapparaten, zoals AC/DC-omzetters, actieve harmonische filters, ononderbroken vermogensapparaten (UPS) en distributie/opwekkingssystemen.

Deze informatie kan gebruikt worden bij:

- Het synchroniseren van het in-uitschakelen van vermogensapparaten.
- Calculeren en sturen van actief en blindvermogen.
- Het terugtransformeren van de variabelen naar een referentiestelsel geschikt voor regeldoelinden.

In zulke toepassingen is een accurate en snelle detectie van de netspanningsvectorhoek essentieel om de juiste ontwikkeling van de referentiesignalen te garanderen. De hoekinformatie wordt verkregen door een bepaalde vorm van de Phase Locked Loop (PLL) te gebruiken.

Het doel van dit afstudeerverslag is om de driefasen PLL structuren, die in staat zijn om de spanningsvector van de apparaten snel te volgen, te analyseren. De PLL topologieën moeten in staat zijn om de hoek onder vervormde omstandigheden snel te volgen, inclusief het afstellen van de regelaar met zijn verstoringseigenschappen.

De opbouw van dit verslag is als volgt. In hoofdstuk 2 wordt een algemene beschrijving van de standaard PLL gegeven. In hoofdstuk 3 komt de overgang van de standaard PLL naar de driefasen PLL aan de orde. Vervolgens zullen in hoofdstuk 4 de simulatieresultaten worden behandeld. In hoofdstuk 5 zal het verschil tussen de twee PLL's worden behandeld. Tenslotte worden er in hoofdstuk 6 conclusies en aanbevelingen gegeven.

2. PLL theorie

Het doel van een fase vergrendellus (Phase Locked Loop) is in het algemeen het regenereren van informatie, die besloten ligt in de faserelatie van een binnenkomend signaal. De PLL die in eerste instantie was ontwikkeld voor de synchrone detectie van in amplitude gemoduleerde signalen bleek vele toepassingsmogelijkheden te bieden. De eerste beschrijvingen van de PLL verschenen al in 1923 door Appleton en in 1932 door Bellescize. Vanwege de moeilijkheidsgraad werd de PLL eerst niet zoveel toegepast, maar tegenwoordig is de PLL niet meer weg te denken. Ze worden o.a. gebruikt in FM modulatoren, frequentie synthesizers en zoals in dit geval voor servo regeldoeleinden.

2.1 Algemene opbouw van de PLL

Een PLL is zoals hieronder weergegeven, een regelsysteem met de volgende elementen:

1. Fasegevoelige detector (Phase Detector)
2. Laagdoorlaatfilter (Low-Pass Filter)
3. Spanningsgeregelde oscillator (Voltage Controlled Oscillator)

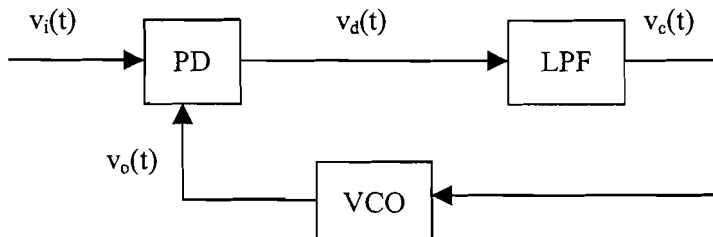


Fig.1 Blokschema van een PLL

De fase detector (PD) vergelijkt de fase van een periodiek ingangssignaal met de fase van het signaal dat door de spanningsgeregelde oscillator (VCO) geleverd wordt. De gemiddelde uitgangsspanning van de PD is een maat voor het faseverschil van de twee signalen. Deze uitgangsspanning wordt via een laagdoorlaatfilter (LPF) toegevoerd aan de VCO en zal de frequentie van de VCO zodanig bijregelen, dat het faseverschil tussen ingangssignaal en VCO signaal kleiner wordt.

De lus streeft naar een stationaire toestand waarin de gemiddelde frequentie van de VCO overeenkomt met die van het ingangssignaal. Is deze toestand bereikt, dan is de lus vergrendeld (loop is locked). Om de regeltenspanning te krijgen, die de lus vergrendelt, is in het algemeen een fasefout noodzakelijk. Bij een goed gedimensioneerde lus is deze echter zeer klein. Verstoringen van het referentie signaal leiden tot verstoring in het detectie signaal. De ernst van de optredende detectiefout is sterk afhankelijk van de aard van het overdrachtsysteem (o.a. storingen en ruis op het referentie signaal).

2.2 De PLL theorie

De PLL is dus een servo systeem, dat de fase van een uitgangssignaal zo regelt, dat de fasefout tussen uitgangsfase en referentiefase tot een minimum wordt gereduceerd. In dit hoofdstuk wordt de algemene werking van de PLL behandeld. Omdat de fase-detector een niet-lineair element is, zal eerst een grootschaalmodel worden behandeld, vervolgens zal een kleinsignaalmodel worden afgeleid. De werking van de PLL onder vervormde omstandigheden zal in hoofdstuk 4 worden toegelicht.

2.2.1 Algemene beschouwing

Het algemene grootschaalmodel van de PLL is in figuur 2 te zien.

De fase-detector moet een uitgangsspanning afgeven waarvan de gemiddelde waarde evenredig is met het faseverschil tussen ingangssignaal en het VCO signaal. Stel dat de VCO staat ingesteld op de frequentie ω_{osc} en de frequentie van het ingangssignaal gelijk is aan ω_i . Als $\Delta\omega$ het frequentieverschil is, dan zal de PD in eerste instantie een periodiek uitgangssignaal leveren waarvan de frequentie gelijk is aan $\Delta\omega$. Ligt $\Delta\omega$ binnen de bandbreedte van de loop, dan zal vrijwel onmiddellijk synchronisatie optreden, d.w.z. binnen één periode van het ingangssignaal.

De ingangssignalen van de fase-detector zien er als volgt uit:

$$v_i(t) = A\cos(\omega_i t + \theta_i) \quad (2.1)$$

$$v_o(t) = B\cos(\omega_o t + \phi_o) \quad (2.2)$$

ω_i en ω_o zijn de hoekfrequenties van het ingangssignaal en van de VCO.

θ_i en ϕ_o zijn de fasehoeken van het ingangssignaal en van de VCO.

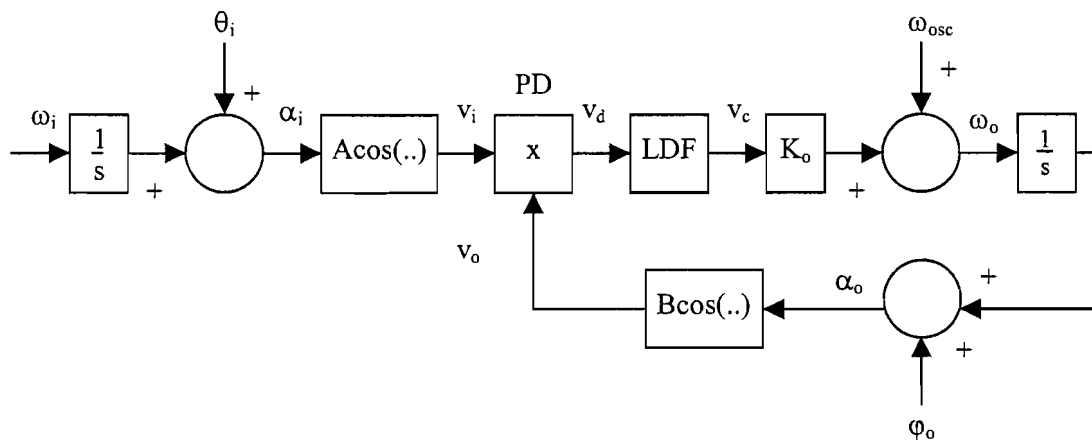


Fig.2 Grootsignaalmodel van de PLL

Indien er een vermenigvuldiger als fase-detector wordt gebruikt, dan is het uitgangssignaal te schrijven als:

$$v_d(t) = K_d \{ \cos[(\omega_i - \omega_o)t + \theta_i - \phi_o] + \cos[(\omega_i + \omega_o)t + \theta_i + \phi_o] \} \quad (2.3)$$

$K_d = \frac{1}{2} AB \left[\frac{\text{Volt}}{\text{rad}} \right]$ wordt de gevoeligheid van de fase-detector genoemd.

De wisselspanningscomponent in $v_d(t)$ met frequentie $\omega_i + \omega_o$ wordt uitgefilterd door het laagdoorlaatfilter. De uitgangsspanning van het laagdoorlaatfilter ziet er dan als volgt uit:

$$v_c(t) = K_d \cos[(\omega_i - \omega_o)t + \theta_i - \varphi_o] \quad (2.4)$$

2.2.2 Pll vergrendeld ($\omega_i = \omega_o$)

Als we de PLL inschakelen, zal in het algemeen de frequentie van de VCO niet gelijk zijn aan die van het ingangssignaal. Na een bepaalde tijd zal het VCO signaal $v_o(t)$ synchroon gaan lopen met het ingangssignaal $v_i(t)$. De PLL is dan vergrendeld, de hoekfrequenties zijn dan gelijk geworden aan elkaar ($\omega_i = \omega_o$).

Het signaal dat nu aan de uitgang van het laagdoorlaatfilter staat, is een gelijkspanningssignaal. Dit gelijkspanningssignaal ziet er als volgt uit:

$$v_c(t) = K_d \cos(\theta_i - \varphi_o) \quad (2.5)$$

Omdat de hoekfrequenties aan elkaar gelijk zijn geldt:

$$\omega_o = \omega_{osc} + K_o K_d \cos(\theta_i - \varphi_o) = \omega_i \quad (2.6)$$

Hier is $K_o \left[\frac{\text{rad}}{\text{Volt} \cdot \text{sec}} \right]$ de versterkingsfactor van de VCO en ω_{osc} is de oscillatorfrequentie.

Het product $K_v = K_o K_d [\text{sec}^{-1}]$ wordt de DC versterking genoemd.

Als we vergelijking (2.6) anders schrijven, dan krijgen we voor φ_o de volgende uitdrukking:

$$\varphi_o = \theta_i - \cos^{-1} \left(\frac{\omega_i - \omega_{osc}}{K_o K_d} \right) \quad (2.7)$$

Indien het verschil $|\omega_i - \omega_{osc}|$ groter wordt dan de DC versterking K_v , ontstaat een onjuiste waarde voor θ_o . Deze θ_o zorgt voor de vergrendeling van de lus. In deze conditie kan de synchronisatie dus niet langer gehandhaafd blijven en valt de loop uit zijn vergrendeling. De maximale waarde $\Delta\omega_H$ van het frequentieverschil $|\omega_i - \omega_{osc}|$ waarbij de PLL nog vergrendeld blijft, wordt houdgebied (hold in range) genoemd. Het houdgebied wordt dus bepaald door de waarde van de DC versterking K_v . Indien er in formule (2.7) aan de voorwaarde wordt voldaan, dat:

$$|\omega_i - \omega_{osc}| \ll K_o K_d \quad \Rightarrow \quad \varphi_o = \theta_i - \frac{\pi}{2}$$

$$\text{Dan: } \theta_o = \varphi_o + \frac{\pi}{2} \quad (2.8)$$

Als we dit terugvoeren naar de eerste formules, dan ontstaat:

$$v_i(t) = A \cos(\omega_i t + \theta_i)$$

$$\begin{aligned}
 v_o(t) = B\cos(\omega_o t + \varphi_o) &= B\cos(\omega_o t + \theta_o - \frac{\pi}{2}) \\
 &= B\sin(\omega_o t + \theta_o)
 \end{aligned}
 \tag{2.9}$$

$$\begin{aligned}
 v_c(t) = K_d\cos(\theta_i - \varphi_o) &= K_d\sin(\theta_i - \theta_o) \\
 &\approx K_d(\theta_i - \theta_o)
 \end{aligned}
 \tag{2.10}$$

Dit kleinsignaalmodel kan gebruikt worden indien het verschil $\theta_i - \theta_o$ vrij klein is.

Nu kan er met het schema van figuur 3 gewerkt worden. Dan geldt formule (2.10):

$$v_c(t) \approx K_d(\theta_i - \theta_o)$$

Voor dit kleinsignaalmodel wordt gebruik gemaakt van de Laplace getransformeerde grootheden.

$$L\{\theta_i(t)\} = \theta_i(s) \tag{2.11}$$

$$L\{\theta_o(t)\} = \theta_o(s) = \frac{K_o}{s} v_c(s) \tag{2.12}$$

$$L\{v_d(t)\} = v_d(s) = K_d\{\theta_i(s) - \theta_o(s)\} \tag{2.13}$$

$$L\{v_c(t)\} = v_c(s) = F(s)v_d(s) \tag{2.14}$$

Hierin is $F(s)$ de overdracht van het laagdoorlaatfilter.

In Laplace getransformeerde vorm geldt voor het regelsignaal van de VCO formule (2.14). Op het regelsignaal $v_c(t)$ reageert de oscillator met een frequentievariatie $\Delta\omega = K_o v_c(t)$. Dan geldt:

$$\theta_o(t) = \int_0^t \Delta\omega dt.$$

In Laplace getransformeerde vorm levert dit:

$$\theta_o(s) = \frac{\Delta\omega(s)}{s}.$$

Voor de betrekking tussen $\theta_i(s)$ en $\theta_o(s)$ geldt:

$$H(s) = \frac{\theta_o(s)}{\theta_i(s)} = \frac{K_o K_d F(s)}{s + K_o K_d F(s)} \tag{2.15}$$

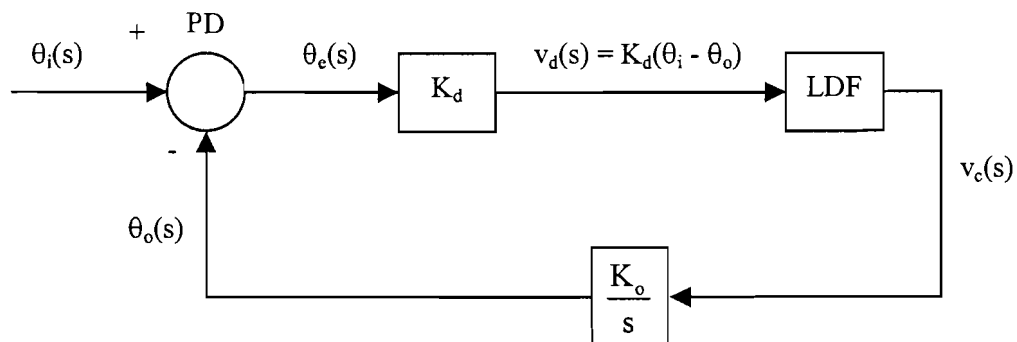


Fig.3 Kleinsignaalmodel van de PLL

Het laagdoorlaatfilter wordt gebruikt voor het onderdrukken van de ruis en de hoge frequentie componenten van de PD. Verder voorziet het LDF de VCO van een DC-geregeld signaal. Het servoschema van de PLL in lineair vergrendelde staat is in de al eerder vermelde figuur 3 te zien.

Er wordt aangenomen dat de loop is vergrendeld, dat de PD lineair is en dat de uitgangsspanning van het LDF evenredig is met de fasefout. De spanning v_d van de fasefout wordt gefilterd door het LDF.

Voor het LDF wordt een tweede orde filter gebruikt, namelijk:

$$\frac{\omega_c^2}{s^2 + 2\beta\omega_c s + \omega_c^2}$$

Hierbij zijn: β = dempingfactor (0.707 blijkt beste waarde te zijn).

- te grote β : Geen voldoende onderdrukking van storingen.

- te kleine β : Sprongsgewijze veranderingen van θ_i en θ_o vertonen uitslissingen, hetgeen ongewenst is.

ω_c = kantelfrequentie. Wordt afhankelijk van de ingangsfrequentie en de frequentie van de VCO gekozen.

2.3 PLL schema in Simulink

Voor het simuleren van de PLL wordt gebruik gemaakt van het programma Matlab/Simulink. In hoofdstuk 4 zullen de simulatie resultaten van de standaard PLL en de driefasen PLL worden weergegeven. Hierbij worden ook allerlei verstoringen aangebracht. In deze paragraaf wordt een eerste indruk gegeven van het PLL schema in Simulink en het vergrendelen van deze PLL. In figuur 4 is het standaard PLL schema te zien in Simulink.

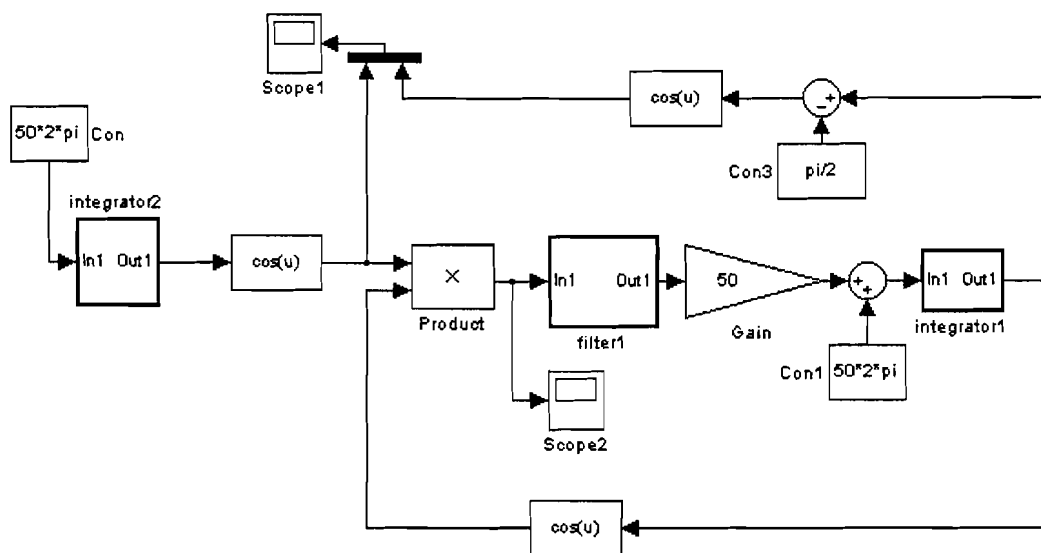


Fig.4 Standaard PLL schema in Simulink

Op de scope1 die in figuur 4 wordt gebruikt, is de vergrendeling van de PLL te zien. Aan deze vergrendeling is te zien of een PLL snel of langzaam is. Een goede PLL wordt zo snel mogelijk vergrendeld, dit dient te gebeuren binnen één periode van hetingangssignaal. In figuur 5 is de vergrendeling van de PLL uit figuur 4 te zien. De PLL wordt ingeschakeld na 0.011 seconden. Het signaal aan de uitgang van de PLL ligt in het begin $\pm 72^\circ$ voor, maar is na één periode van hetingangssignaal vergrendeld met hetingangssignaal. De kantelfrequentie (ω_c) is 40 [Hz] en de versterkingsfactor van de VCO (K_o) is 180.

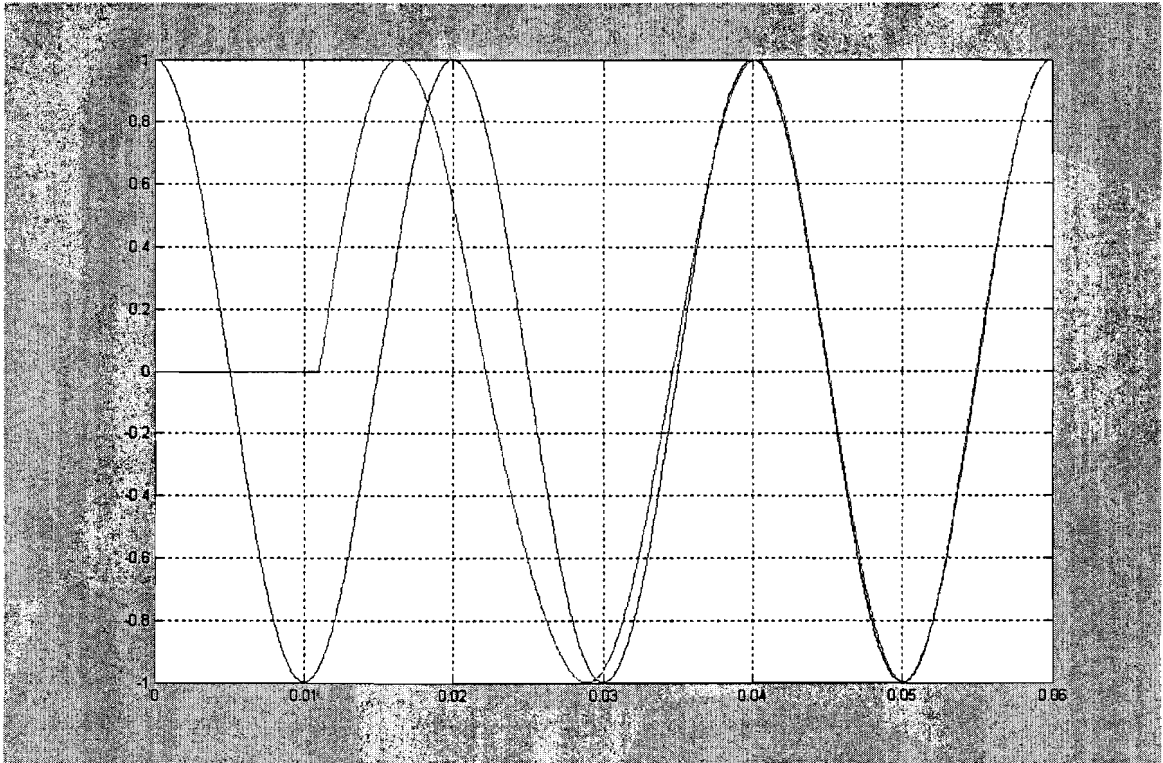


Fig.5 Vergrendeling van de standaard PLL

3. De driefasen PLL

De Phase Locked Loop wordt voor veel doeleinden gebruikt tegenwoordig. Eén van deze toepassingen is de servo regeling. In een driefasen systeem met netgekoppelde apparatuur moet de fasehoek zo constant mogelijk blijven. Hiervoor blijkt een PLL zeer geschikt. Voor de drie afzonderlijke fasen zullen geen drie dezelfde PLL's gebruikt worden, maar gewoon één PLL. Hierbij wordt gebruik gemaakt van een tweetal transformaties.

3.1 De driefasen PLL structuur

Het driefasen PLL schema is hieronder te zien in fig.6. Deze PLL is volledig in software geïmplementeerd zonder een filter te gebruiken.

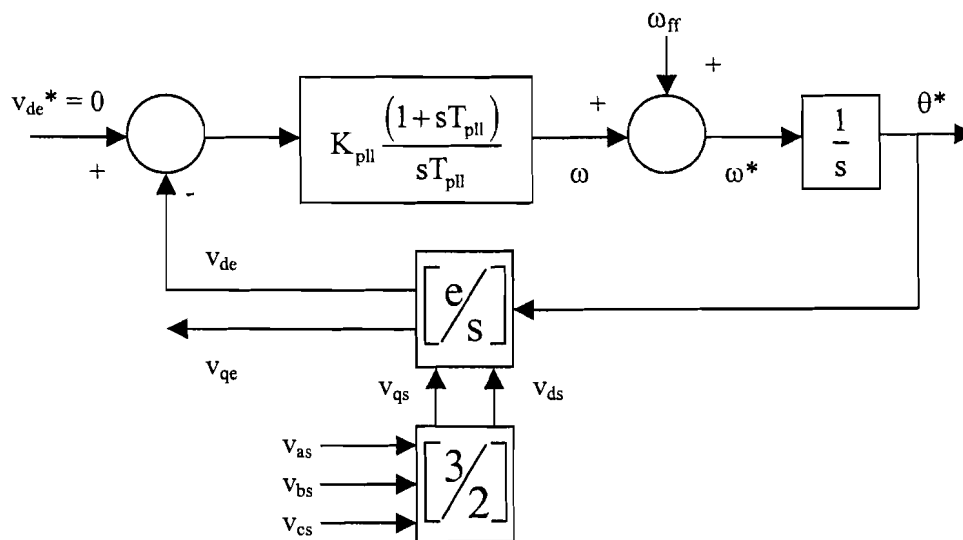


Fig.6 Driefasen PLL structuur

Dit is een simpele, snelle en robuuste driefasen PLL voor netgekoppelde applicaties, met nadruk op de werking onder vervormde omstandigheden. Veel PLL's worden gebruikt in communicatie systemen. In deze afstudeeropdracht gebruiken we dit PLL systeem alleen maar als een regelprobleem. Het regelmodel voor de PLL is ontwikkeld en gebruikt voor tijd- en frequentiedomein analyses.

De drie fasespanningen v_{as} , v_{bs} en v_{cs} uit figuur 6 worden verkregen door bemonstering van de netspanning. Deze spanningen worden getransformeerd naar de spanningen v_{de} en v_{qe} . De hoek θ^* die wordt gebruikt bij deze transformaties, wordt verkregen door integratie van de frequentie ω^* . Indien de frequentie ω^* gelijk is aan de netfrequentie, dan verschijnen de spanningen v_{de} en v_{qe} als DC waarden, afhankelijk van de hoek θ^* . Bij deze methode wordt een PI-regelaar gebruikt om

de waarde van θ^* te verkrijgen, die de teruggekoppelde spanning v_{de} gelijk maakt aan v_{de}^* . Deze methode resulteert niet alleen in de frequentie van het distributienet ω^* , maar is ook in staat om te vergrendelen op een willekeurige fasehoek θ^* . Deze fasehoek θ^* heeft betrekking op de hoek van de netspanning. De gebruikte ω_{ff} is de voorwaartskoppeling frequentie, om het functioneren van de regelaar rond de netfrequentie te plaatsen.

Om de bemonsterde fasespanningen v_{as} , v_{bs} en v_{cs} om te zetten naar de spanningen v_{de} en v_{qe} worden de volgende transformaties gebruikt:

$$\begin{bmatrix} v_{as} \\ v_{bs} \\ v_{cs} \end{bmatrix} = \begin{bmatrix} v \cos(\theta) \\ v \cos\left(\theta - \frac{2\pi}{3}\right) \\ v \cos\left(\theta - \frac{4\pi}{3}\right) \end{bmatrix} \quad (3.1)$$

$$\begin{bmatrix} v_{qs} \\ v_{ds} \end{bmatrix} = \begin{bmatrix} v_{as} \\ \frac{v_{cs} - v_{bs}}{\sqrt{3}} \end{bmatrix} \quad (3.2)$$

$$\begin{bmatrix} v_{qe} \\ v_{de} \end{bmatrix} = \begin{bmatrix} \cos(\theta^*) & -\sin(\theta^*) \\ \sin(\theta^*) & \cos(\theta^*) \end{bmatrix} \begin{bmatrix} v_{qs} \\ v_{ds} \end{bmatrix} \quad (3.3)$$

Indien de formules (3.1) en (3.2) in formule (3.3) worden ingevuld, kan deze als volgt worden geschreven:

$$\begin{bmatrix} v_{qe} \\ v_{de} \end{bmatrix} = v \begin{bmatrix} \cos(\theta^* - \theta) \\ \sin(\theta^* - \theta) \end{bmatrix} = v \begin{bmatrix} \cos(\Delta\theta) \\ \sin(\Delta\theta) \end{bmatrix} \quad (3.4)$$

Indien de fout $\Delta\theta$ tussen de hoek van de netspanning en de PLL uitgang θ^* nul wordt, dan worden $v_{qe} = v$ en $v_{de} = 0$. Dit geeft de mogelijkheid om onmiddellijk te vergrendelen op de spanning van het distributienet, door v_{de} naar nul te regelen. Het vereenvoudigde driefasen PLL schema is te zien in figuur 7. Voor kleine waarden van $\Delta\theta$, gedraagt de term $\sin(\Delta\theta)$ zich lineair. Dit wil zeggen dat $\sin(\Delta\theta) \sim \Delta\theta$. De PLL kan nu behandeld worden als een lineair regelsysteem.

De open-lus versterking van het systeem ziet er dan als volgt uit:

$$H_{ol} = \left(K_{pll} \frac{1 + sT_{pll}}{sT_{pll}} \right) \left(\frac{1}{1 + sT_s} \right) \left(\frac{v}{s} \right) \quad (3.5)$$

Hierbij is K_{pll} de versterking en T_{pll} de nasteltijd, die horen bij de PI-regelaar. T_s is de bemonsteringstijd. Indien er een normaliserende factor α wordt ingevoerd, kunnen de frequentie ω_c en de waarden K_{pll} en T_{pll} als volgt worden uitgedrukt:

$$\omega_c = \frac{1}{\alpha T_s} \quad (3.6)$$

$$T_{pll} = \alpha^2 T_s \quad (3.7)$$

$$K_{pll} = \left(\frac{1}{\alpha}\right) \left(\frac{1}{v T_s}\right) \quad (3.8)$$

Voor de dempingsfactor β bestaat de volgende betrekking met α :

$$\beta = \frac{\alpha - 1}{2} \quad (3.9)$$

Door het veranderen van de factor α kan de kantelfrequentie ω_c (formule 3.6) en de demping β (formule 3.9) van het systeem worden geregeld.

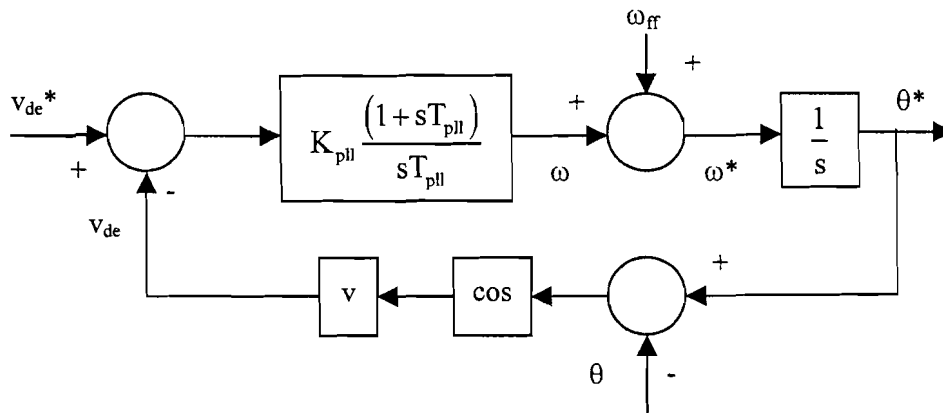


Fig.7 Vereenvoudigde driefasen PLL structuur

3.2 Verstoringen op de netspanning

Indien er met netkoppeling gewerkt wordt, is het normaal dat er allerlei verstoringen ontstaan, zoals: spanningsonbalans en frequentievariaties. Deze verstoringen kunnen drie soorten problemen opleveren voor de PLL. Deze problemen zullen in de volgende sub-paragrafen worden toegelicht.

3.2.1 Vervuilde PLL uitgang

Inkepingen in het distributienet zullen harmonische spanningen genereren; deze zullen de PLL lus binnenkomen via de bemonsterde fasespanningen v_{as} , v_{bs} en v_{cs} (Figuur 6). De inkepingen tasten de vergrendelmogelijkheden van de PLL aan. Ze veroorzaken harmonischen in de PLL uitgang, die doordringen tot het regelalgoritme, die gebruik maakt van de regelhoek θ^* . Een voor de hand liggende methode om de harmonischen te elimineren is gebruik te maken van filters. Een filter bij de bemonsterde spanningen, of anders bij het foutsignaal van de regellus. Dit PLL systeem

Op de scope 2 die in figuur 8 wordt gebruikt, is de vergrendeling van de driefasen PLL te zien. Aan deze vergrendeling is te zien of een PLL snel of langzaam is. Een goede PLL wordt zo snel mogelijk vergrendeld, dit dient te gebeuren binnen één periode van het ingangssignaal. In figuur 9 is de vergrendeling van de driefasen PLL uit figuur 8 te zien. De PLL wordt ingeschakeld na 0.011 seconden. Het signaal aan de uitgang van de PLL is binnen anderhalve periode van het ingangssignaal vergrendeld met het ingangssignaal. Voor de bandbreedte wordt 25 [Hz] gekozen. De bemonsteringstijd is 100µs. Met de formules (3.6) tot en met (3.8) volgt dan:

$$\omega_c = \frac{1}{\alpha T_s} = 25 * 2\pi \left[\frac{\text{rad}}{\text{sec}} \right]$$

De bemonsteringstijd is bekend, dus volgt dat:

$$\alpha = \frac{1}{\omega_c T_s} = \frac{1}{25 * 2\pi * 100\mu\text{s}} = 63.66$$

Vervolgens kunnen we de nasteltijd en de versterking van de PI-regelaar berekenen.

$$T_{\text{pll}} = \alpha^2 T_s = (63.66)^2 * 100\mu\text{s} = 0.405 [\text{sec}]$$

$$K_{\text{pll}} = \left(\frac{1}{\alpha} \right) \left(\frac{1}{\sqrt{3} T_s} \right) = \left(\frac{1}{63.66} \right) \left(\frac{1}{220\sqrt{2}\sqrt{3} * 100\mu\text{s}} \right) = 0.2915$$

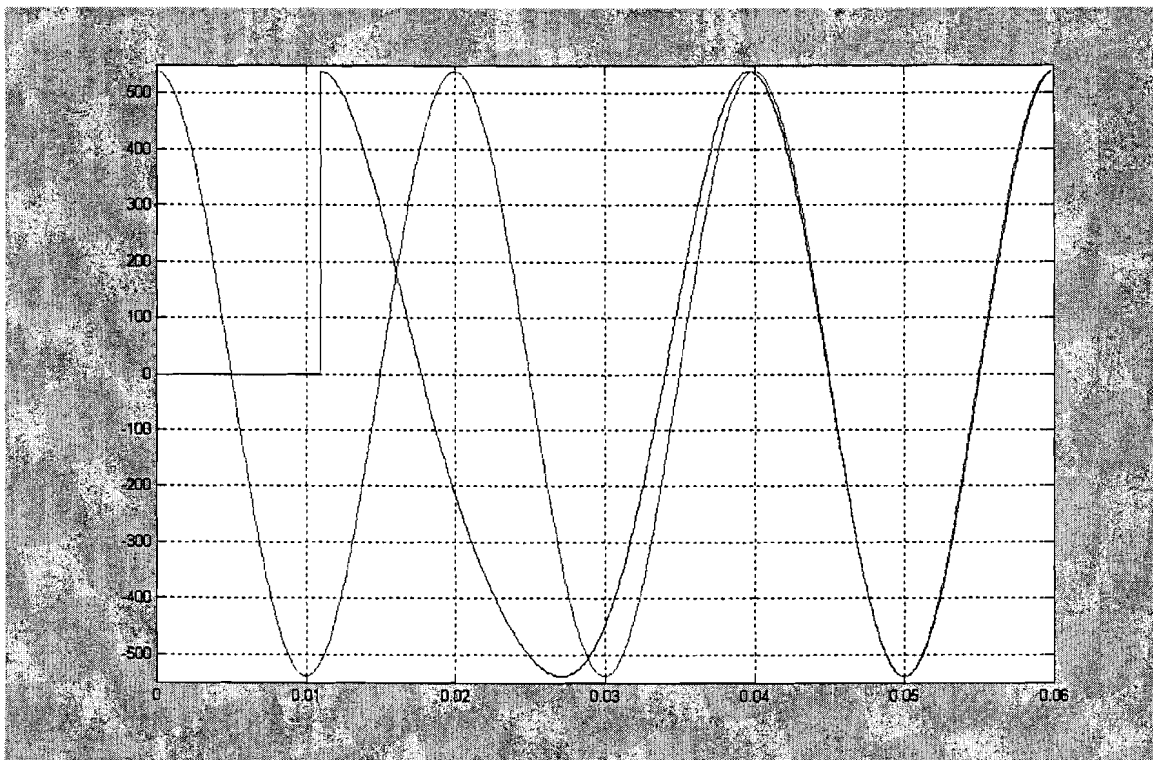


Fig.9 Vergrendeling van de driefasen PLL

4. Simulatiere resultaten

In dit hoofdstuk zullen de simulatiere resultaten van de standaard PLL en de driefasen PLL worden gepresenteerd. Naast de gewone simulatiere resultaten zullen ook de simulatiere resultaten te zien zijn onder vervormde omstandigheden. Er worden dan harmonischen aan de ingangsspanning toegevoegd of het ingangssignaal wordt verstoord. De resultaten van de standaard PLL zullen eerst worden behandeld, vervolgens die van de driefasen PLL. Er zullen voor beide PLL's twee verschillende waarden voor de bandbreedte worden gebruikt, die van tevoren zijn gekozen. In hoofdstuk 5 zullen dan de verschillen tussen de beide PLL's worden behandeld.

4.1 Simulatiere resultaten standaard PLL

Om te beginnen zal het standaard PLL schema uit hoofdstuk 2 nogmaals getoond worden. Voor het filter gebruiken we weer de uitdrukking uit hoofdstuk 2:

$$\frac{\omega_c^2}{s^2 + 2\beta\omega_c s + \omega_c^2}$$

De waarden van de kantelfrequentie zijn vooraf vastgesteld. Voor de dempingsfactor β gebruiken we de waarde 0,707. De volgende twee situaties zullen behandeld worden:

$$\omega_{c1} = 552.62 \text{ [Hz]} \text{ en } K_{o1} = 180$$

$$\omega_{c2} = 44.21 \text{ [Hz]} \text{ en } K_{o2} = 180$$

Voor de waarde van de versterkingsfactor van de VCO (K_o) is in beide gevallen gekozen voor 180 om goed met elkaar te kunnen vergelijken.

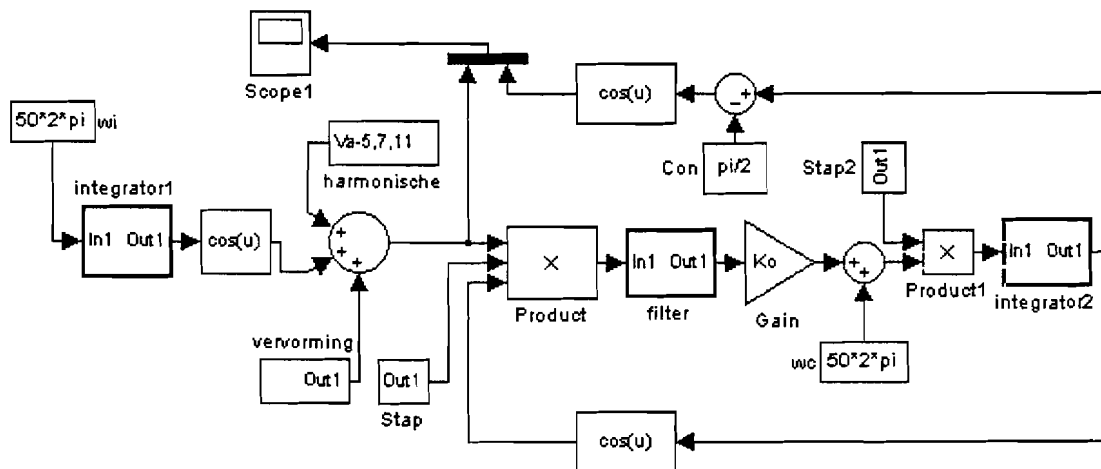


Fig.10 Standaard PLL schema in Simulink

In figuur 10 is te zien dat er op hetingangssignaal een vervorming of enkele harmonischen kunnen worden aangebracht. Met de twee stapfuncties die aanwezig zijn kan worden ingesteld wanneer de PLL in werking wordt gezet. In deze paragraaf zal bij alle simulaties die worden afgebeeld, de staptijd worden ingesteld op 0.011 seconden. De frequenties ω_i en ω_o worden beide ingesteld op 50 [Hz].

4.1.1 Zonder vervorming

Om te beginnen worden de simulatiere resultaten zonder vervorming op deingangsspanning getoond. Als eerste gebruiken we het filter met een kantelfrequentie van 552.62 [Hz].

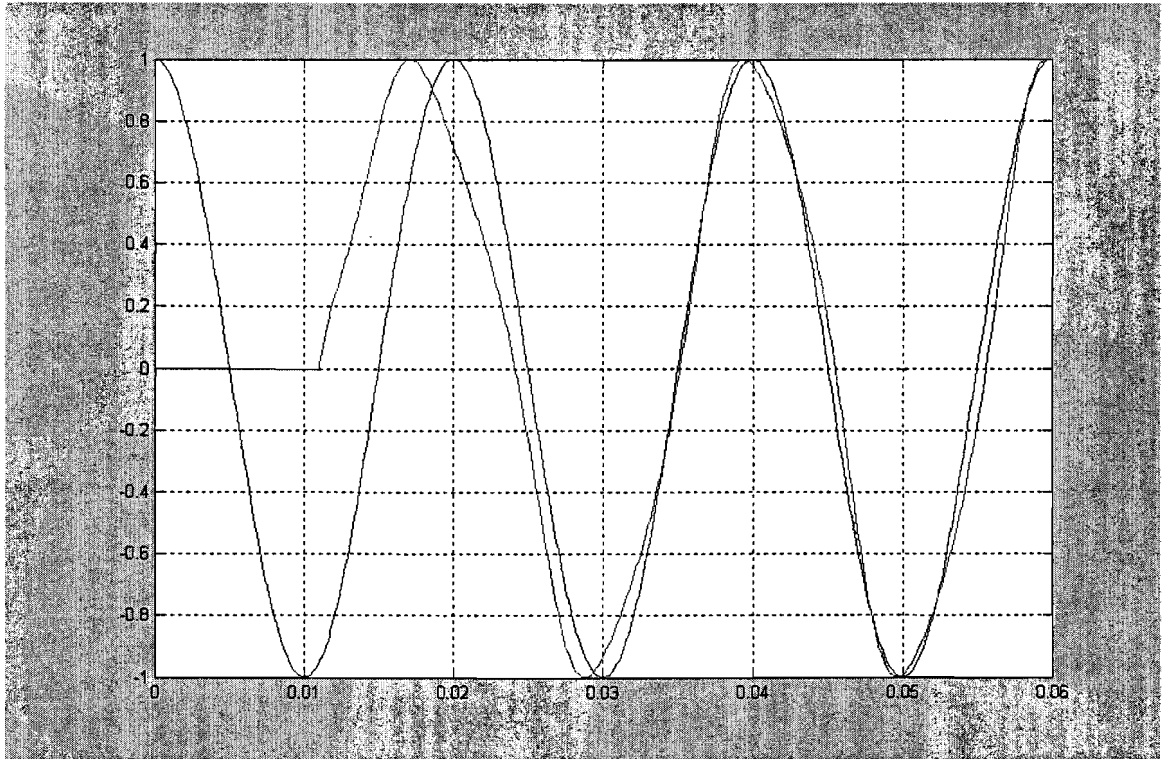


Fig.11 Vergrendeling standaard PLL met kantelfrequentie van 552.62 [Hz]

Door de hoge waarde van de kantelfrequentie is de PLL in staat om snel te vergrendelen op deingangsfrequentie. Er is goed te zien in figuur 11 dat de vergrendeling niet helemaal zuiver is. In figuur 12 is de kantelfrequentie veel kleiner (44.21 [Hz]), hier is de PLL wel iets langzamer met vergrendelen, maar wel zuiverder.

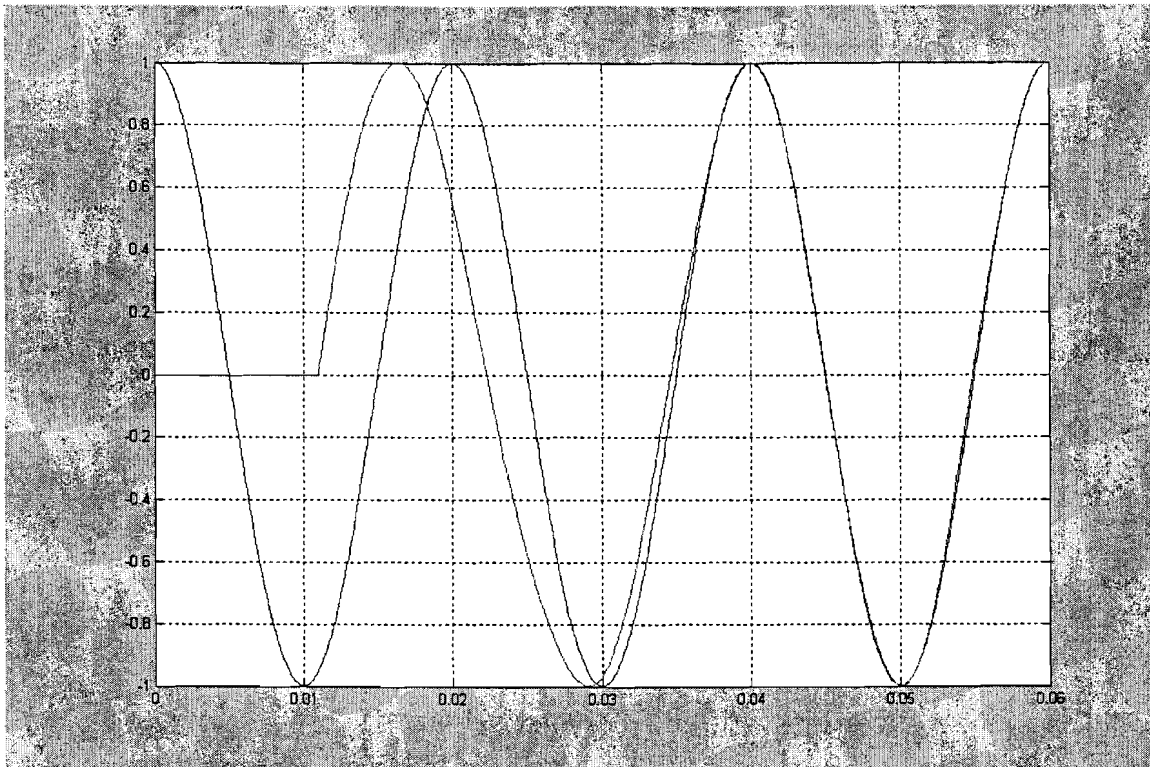


Fig.12 Vergrendeling standaard PLL met kantelfrequentie van 44.21 [Hz]

4.1.2 Harmonischen op de ingangsspanning

We zullen nu de simulatiresultaten bekijken als er aan de ingangsspanning harmonischen worden toegevoegd. Er worden harmonischen van de vijfde, zevende en elfde orde toegevoegd. De basisamplitude van de standaard PLL is 1 [V]. De amplitudes van deze harmonischen zijn:

- vijfde harmonische: 9,5% van basisamplitude
- zevende harmonische: 6,5% van basisamplitude
- elfde harmonische: 3,5% van basisamplitude

In figuur 13 en 14 is het verschil te zien van de vergrendeling van de PLL met verschillende waarden voor de kantelfrequentie. De PLL met de kantelfrequentie van 44.21 [Hz] is ook met aanwezigheid van harmonischen iets langzamer vergrendeld dan de PLL met kantelfrequentie van 552.62 [Hz]. De vergrendeling met kantelfrequentie 552.62 [Hz] is wederom niet zo zuiver in vergelijking met de vergrendeling met kantelfrequentie 44.21 [Hz].

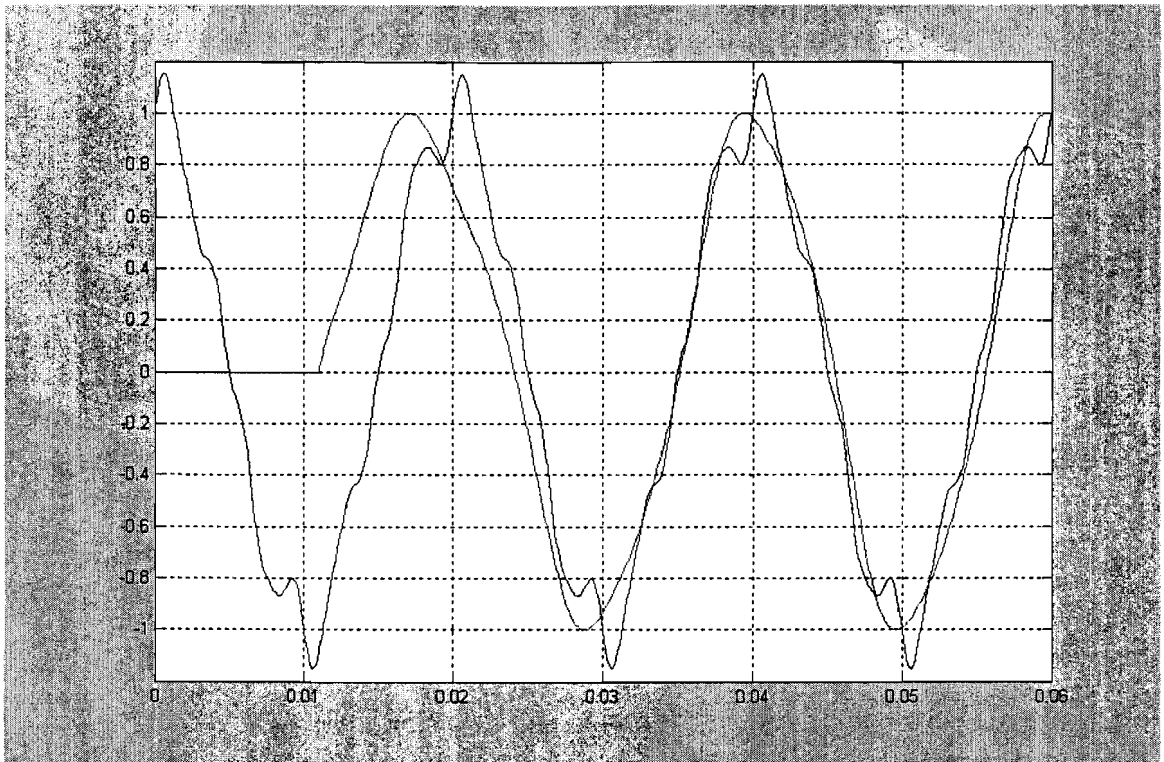


Fig.13 Vergrendeling standaard PLL met harmonischen (552.62 [Hz])

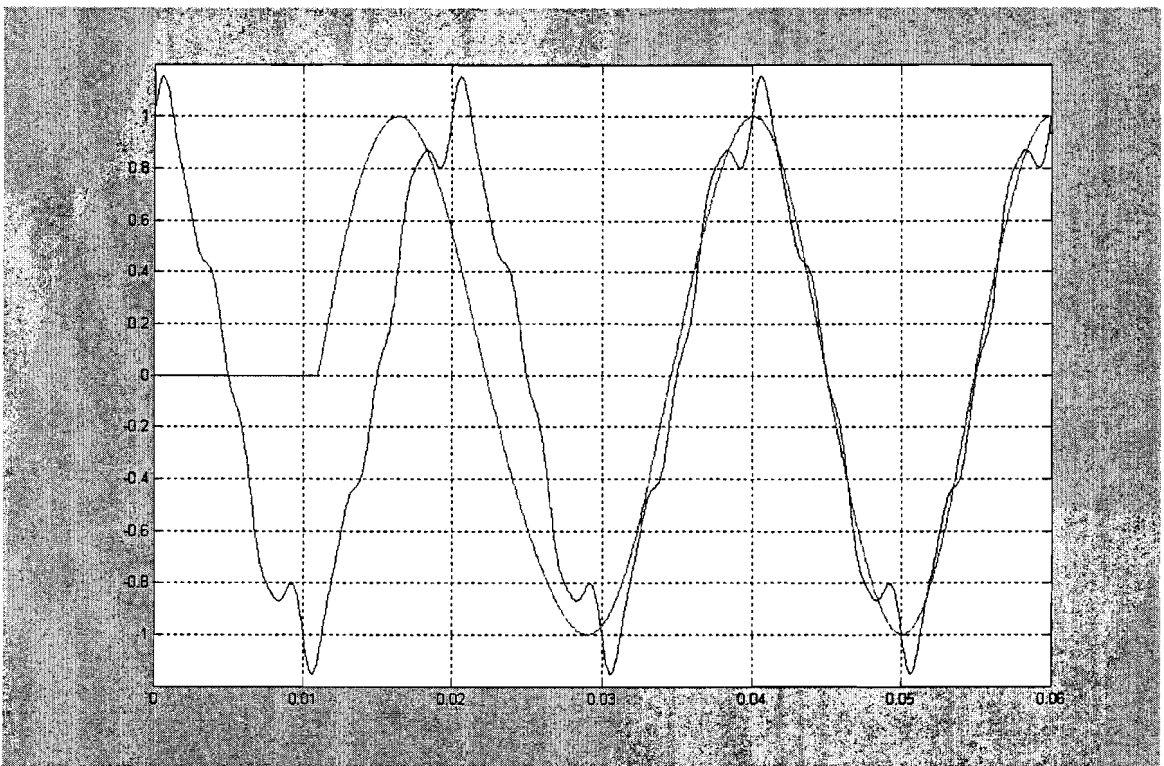


Fig.14 Vergrendeling standaard PLL met harmonischen (44.21 [Hz])

4.1.3 Verstoring op de ingangsspanning

Nu zullen we de simulatiere resultaten bekijken als de ingangsspanning verstoord wordt. Er worden vier pulsen per periode aan het ingangssignaal toegevoegd met een amplitude van 0.4 [V]. In figuur 15 en figuur 16 zijn de twee simulaties te zien voor beide bandbreedten.

De PLL met kantelfrequentie van 552.62 [Hz] is ook hier sneller met vergrendelen, maar ook minder zuiver dan de PLL met kantelfrequentie van 44.21 [Hz]. Beide simulaties zijn door de aanwezigheid van de verstoring iets langzamer met vergrendelen, in vergelijking met de twee voorgaande situaties.

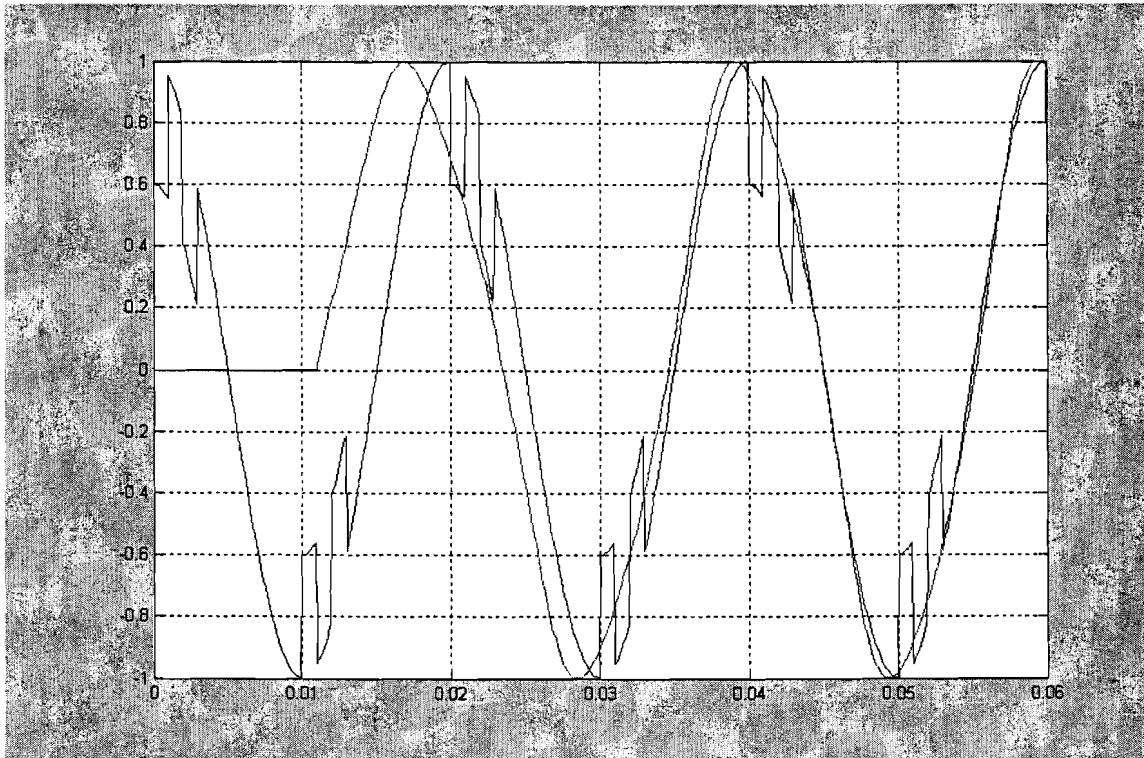


Fig.15 Vergrendeling standaard PLL met verstoring (552.62 [Hz])

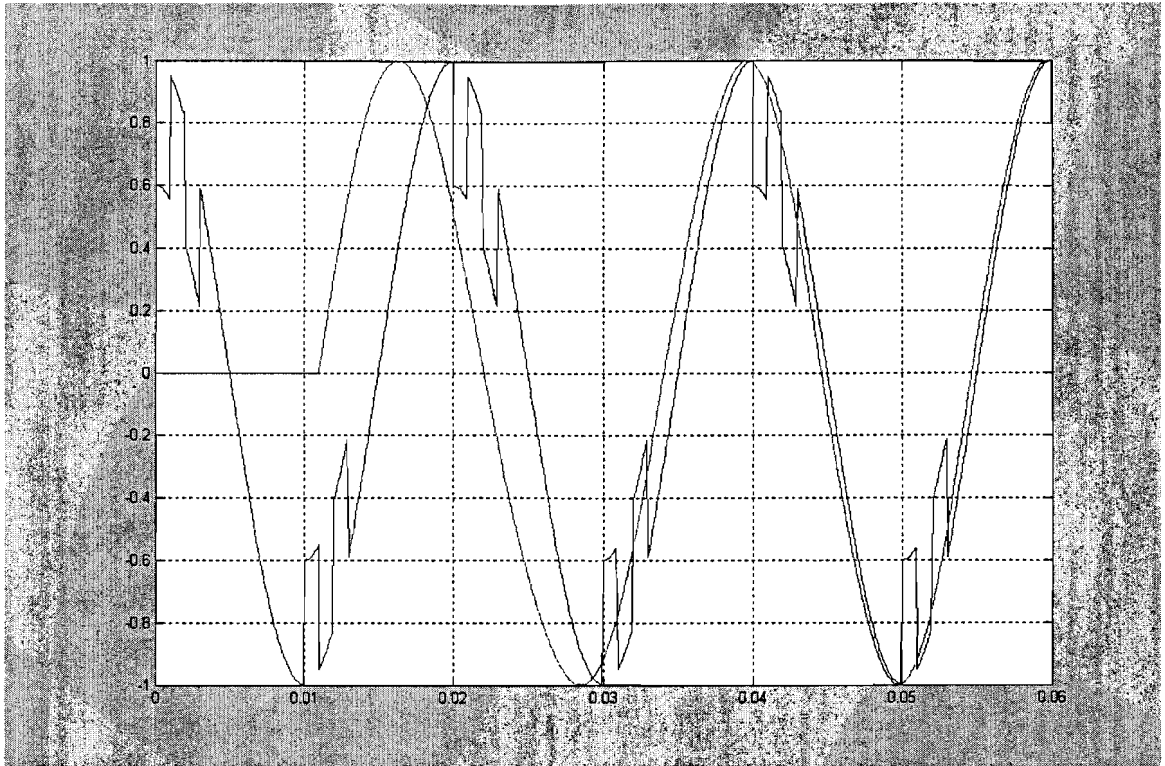


Fig.16 Vergrendeling standaard PLL met verstoring (44.21 [Hz])

4.2 Simulatie resultaten driefasen PLL

Om te beginnen zal het driefasen PLL schema uit hoofdstuk 3 nogmaals getoond worden. De twee kantelfrequenties van het filter die worden gebruikt zijn 552.62 [Hz] en 44.21 [Hz]. De bemonsteringstijd is 100µs. Met de formules (3.6) tot en met (3.8) volgt dan:

$$\omega_{c1} = \frac{1}{\alpha_1 T_s} = 552.62 * 2\pi \left[\frac{\text{rad}}{\text{sec}} \right]$$

$$\omega_{c2} = \frac{1}{\alpha_2 T_s} = 44.21 * 2\pi \left[\frac{\text{rad}}{\text{sec}} \right]$$

De bemonsteringstijd is bekend, dus volgt dat:

$$\alpha_1 = \frac{1}{\omega_{c1} T_s} = \frac{1}{552.62 * 2\pi * 100\mu\text{s}} = 2.88$$

$$\alpha_2 = \frac{1}{\omega_{c2} T_s} = \frac{1}{44.21 * 2\pi * 100\mu\text{s}} = 36$$

Vervolgens kunnen we de nasteltijd (T_{pll}) en de versterking (K_{pll}) van de PI-regelaar berekenen.

$$T_{pll1} = \alpha_1^2 T_s = (2.88)^2 * 100\mu s = 0.00083 [\text{sec}]$$

$$T_{pll2} = \alpha_2^2 T_s = (36)^2 * 100\mu s = 0.12960 [\text{sec}]$$

$$K_{pll1} = \left(\frac{1}{\alpha_1}\right) \left(\frac{1}{vT_s}\right) = \left(\frac{1}{2.88}\right) \left(\frac{1}{220\sqrt{2}\sqrt{3} * 100\mu s}\right) = 6.443$$

$$K_{pll2} = \left(\frac{1}{\alpha_2}\right) \left(\frac{1}{vT_s}\right) = \left(\frac{1}{36}\right) \left(\frac{1}{220\sqrt{2}\sqrt{3} * 100\mu s}\right) = 0.515$$

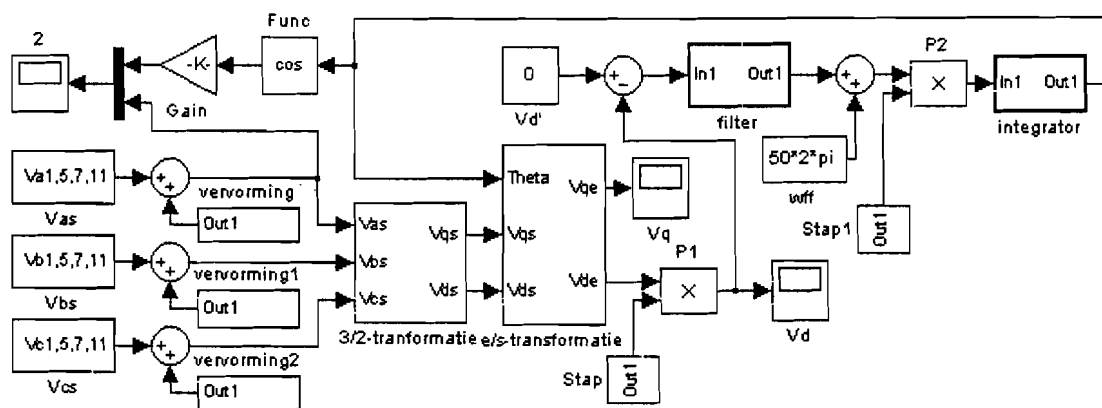


Fig.17 Driefasen PLL schema in Simulink

In figuur 17 is te zien dat er op het ingangssignaal een vervorming of enkele harmonischen kunnen worden aangebracht. Met de twee stapfuncties die aanwezig zijn, kan worden ingesteld wanneer de PLL in werking wordt gezet. In deze paragraaf zal bij alle simulaties die worden afgebeeld, de staptijd worden ingesteld op 0.011 seconden. De frequenties ω_i en ω_{ff} worden beide ingesteld op 50 [Hz].

4.2.1 Zonder vervorming

Om te beginnen worden de simulatiresultaten zonder vervorming op de ingangsspanning getoond. Als eerste gebruiken we het filter met een kantelfrequentie van 552.62 [Hz].

In figuur 18 is te zien dat de vergrendeling van de PLL erg snel is, dit komt door de hoge kantelfrequentie van 552.62 [Hz]. In figuur 19 is de kantelfrequentie 44.21 [Hz], deze vergrendeling duurt één periode van de ingangsfrequentie.

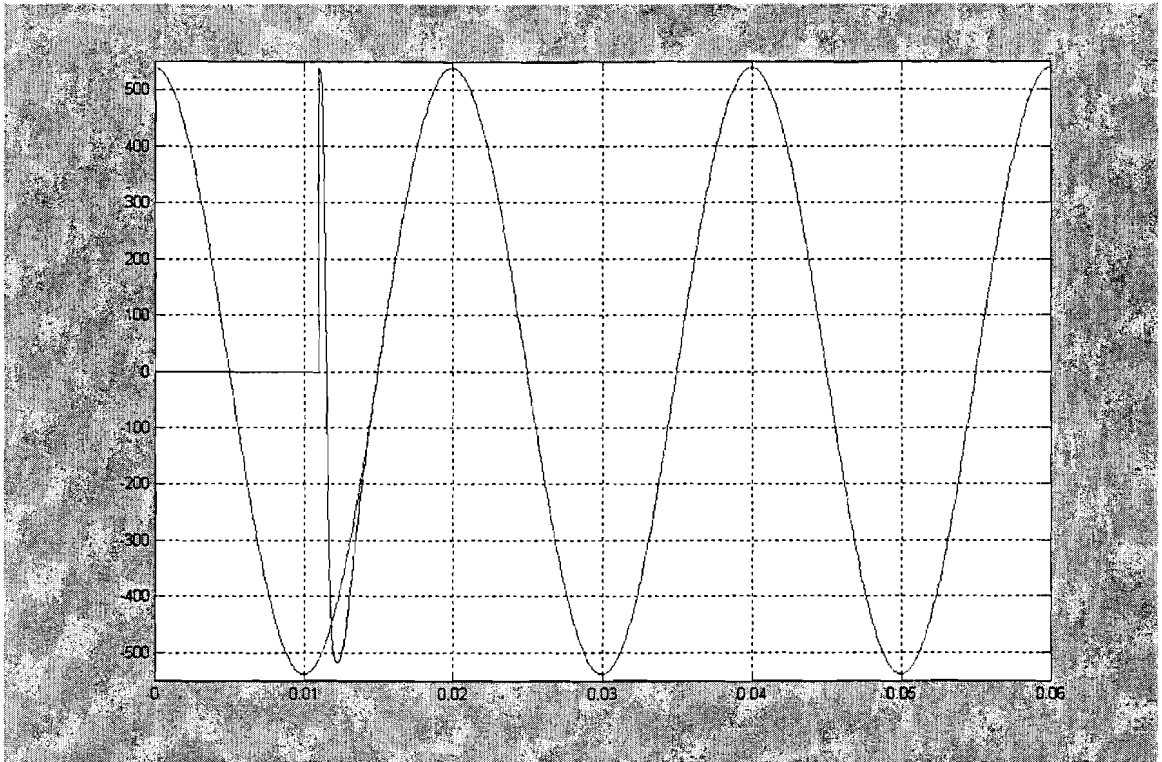


Fig.18 Vergrendeling driefasen PLL met $\alpha = 2.88$ (552.62 [Hz])

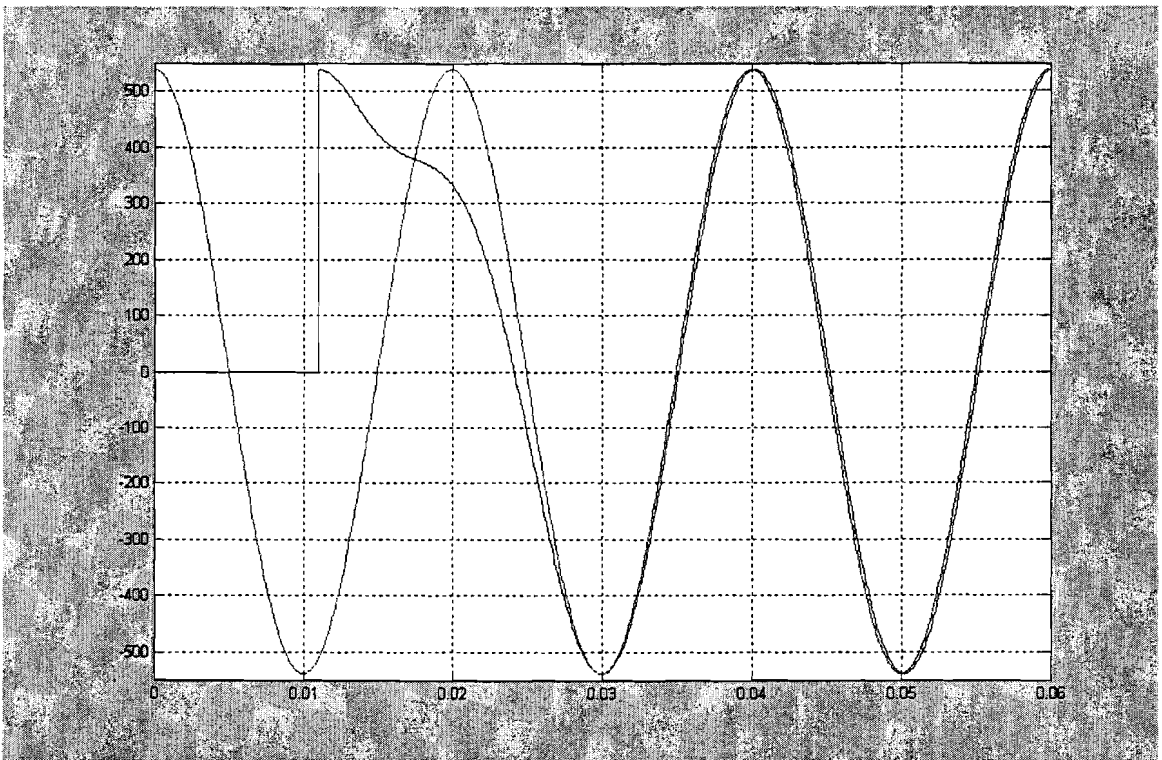


Fig.19 Vergrendeling driefasen PLL met $\alpha = 36$ (44.21 [Hz])

4.2.2 Harmonischen op de ingangsspanning

We zullen nu de simulatie resultaten bekijken als er aan de ingangsspanning harmonischen worden toegevoegd. Er worden harmonischen van de vijfde, zevende en elfde orde toegevoegd. De basisamplitude van de driefasen PLL is $220\sqrt{2}\sqrt{3}$ [V]. De amplitudes van de harmonischen zijn:

- vijfde harmonische: 9,5% van basisamplitude
- zevende harmonische: 6,5% van basisamplitude
- elfde harmonische: 3,5% van basisamplitude

In figuur 20 en figuur 21 is het verschil te zien van de vergrendeling van de driefasen PLL met verschillende waarden voor de kantelfrequentie. De PLL met kantelfrequentie van 552.62 [Hz] is wel sneller dan de PLL met kantelfrequentie van 44.21 [Hz], maar is geen zuivere sinus door de aanwezigheid van de harmonischen. De harmonischen hebben geen invloed op de PLL met kantelfrequentie van 44.21 [Hz] in figuur 21.

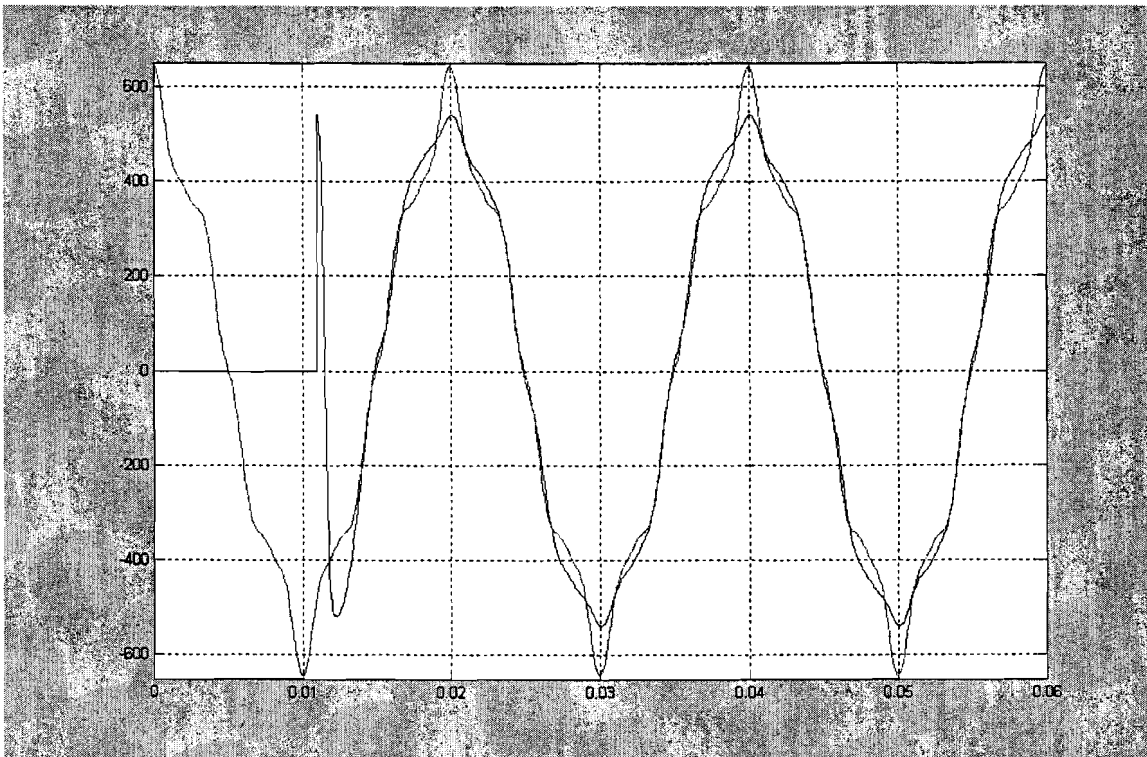


Fig.20 Vergrendeling driefasen PLL met harmonischen $\alpha = 2.88$ (552.62 [Hz])

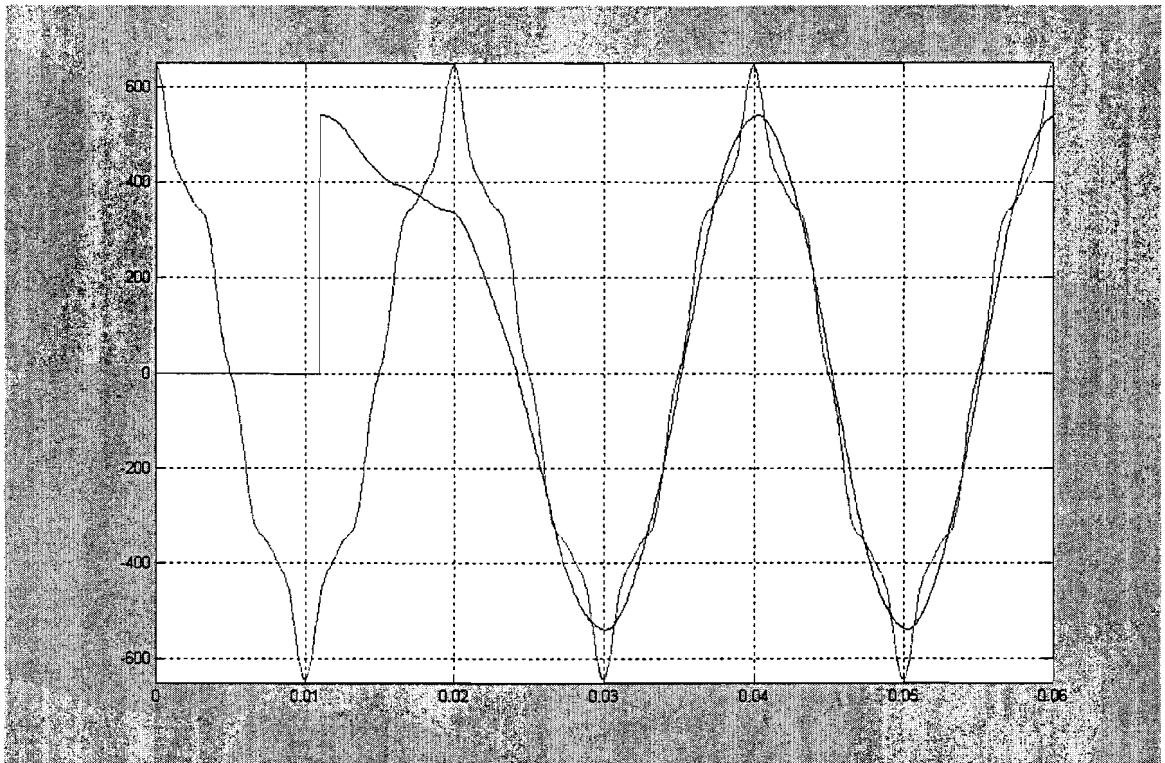


Fig.21 Vergrendeling driefasen PLL met harmonischen $\alpha = 36$ (44.21 [Hz])

4.2.3 Verstoring op de ingangsspanning

Nu zullen we de simulatiere resultaten bekijken als de ingangsspanning verstoord wordt. Er worden vier pulsen per periode aan het ingangssignaal toegevoegd met een amplitude van $0.4 * 220\sqrt{2}\sqrt{3}$ [V]. In figuur 22 en figuur 23 zijn de twee simulaties te zien voor beide bandbreedten.

Net als bij de harmonischen is de PLL met kantelfrequentie van 552.62 [Hz] wel sneller dan de PLL met kantelfrequentie van 44.21 [Hz], maar is geen zuivere sinus door de aanwezigheid van de vervorming. De vervorming heeft geen invloed op de PLL met kantelfrequentie van 44.21 [Hz] in figuur 23.

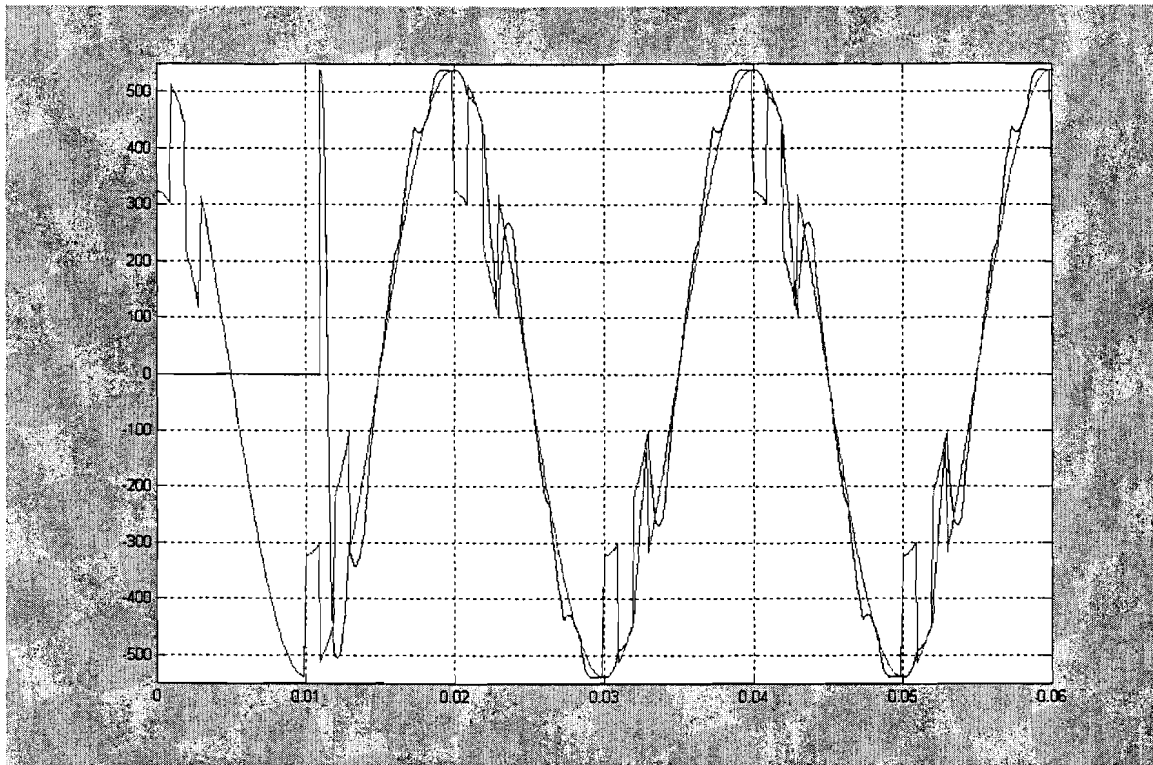


Fig.22 Vergrendeling driefasen PLL met verstoring $\alpha = 2.88$ (552.62 [Hz])

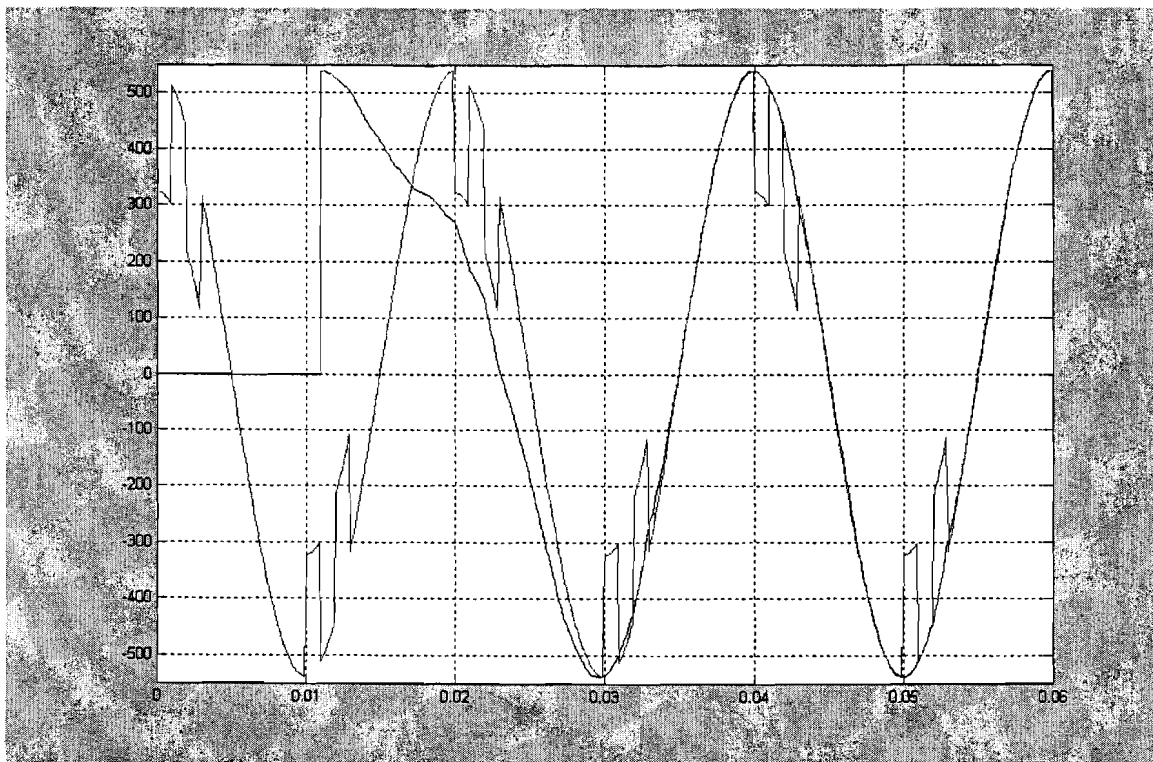


Fig.23 Vergrendeling driefasen PLL met verstoring $\alpha = 36$ (44.21 [Hz])

5. Verschillen tussen beide PLL's

In dit hoofdstuk zullen de verschillen tussen beide PLL's worden behandeld. In hoofdstuk 4 zijn de simulatieresultaten te zien, die zijn uitgevoerd in Matlab/Simulink. Als eerste zullen in dit hoofdstuk de simulatieresultaten van de standaard PLL worden behandeld, vervolgens die van de driefasen PLL. Tenslotte zullen de verschillen tussen beide PLL's worden behandeld.

5.1 Resultaten standaard PLL

De simulatieresultaten van de standaard PLL zijn te zien in figuur 11 tot en met figuur 16 in paragraaf 4.1. In deze paragraaf zullen de twee kantelfrequenties telkens in één figuur worden getoond. Dit is gemakkelijker om de verschillen tussen beide kantelfrequenties aan te tonen. Dit wordt voor drie situaties gedaan, de standaard PLL onvervormd, met harmonischen en met verstoring. Hieronder is in figuur 24 de situatie te zien van de vergrendeling van de onvervormde PLL.

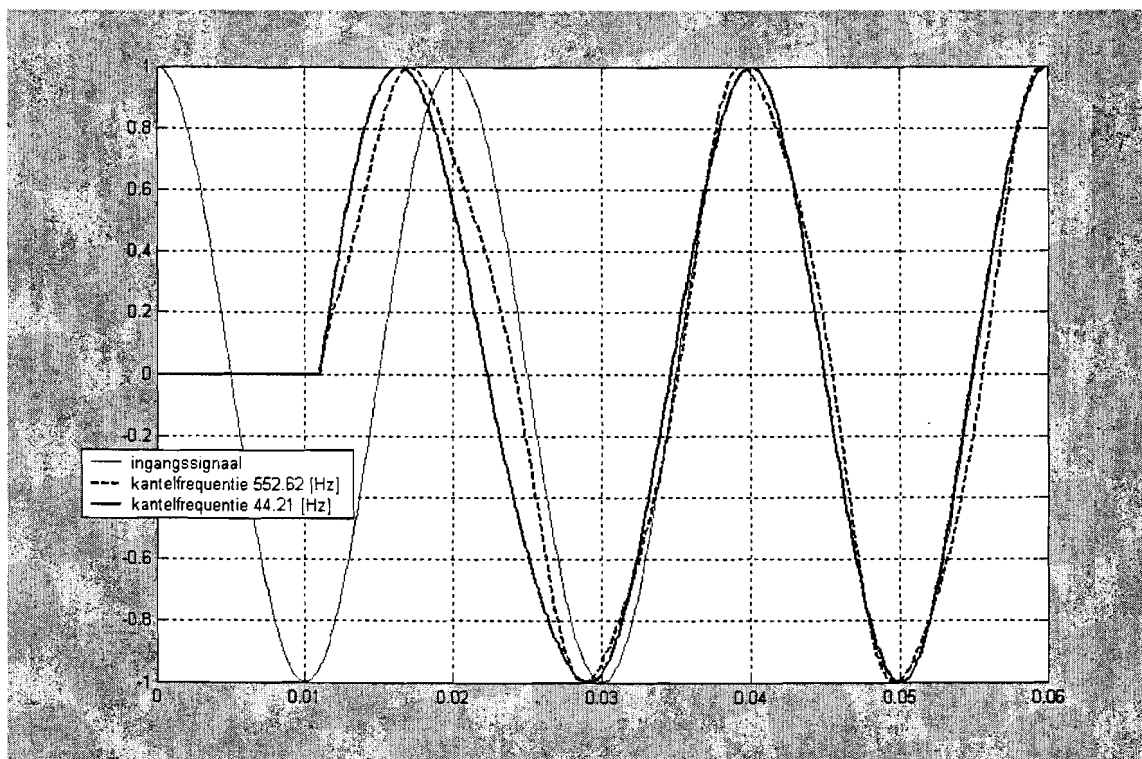


Fig.24 Overzicht vergrendeling standaard PLL zonder verstoring

Er is goed te zien dat de PLL met kantelfrequentie 44.21 [Hz] iets minder snel vergrendelt dan de PLL met kantelfrequentie 552.62 [Hz]. De vergrendeling met 44.21 [Hz] is wel zuiver van vorm,

dat is niet het geval bij 552.62 [Hz].

De vergrendeltijden van beide PLL's zonder vervorming zijn:

$$\begin{aligned} \omega_c = 552.62 \text{ [Hz]} &\quad \Rightarrow 0.033 \text{ [sec]} \\ \omega_c = 44.21 \text{ [Hz]} &\quad \Rightarrow 0.038 \text{ [sec]} \end{aligned}$$

We gaan nu de figuren vergelijken als er aan het ingangssignaal harmonischen worden toegevoegd. Details over deze harmonischen zijn te vinden in paragraaf 4.1.2. In figuur 25 is het verschil te zien tussen de twee kantelfrequenties die zijn gebruikt.

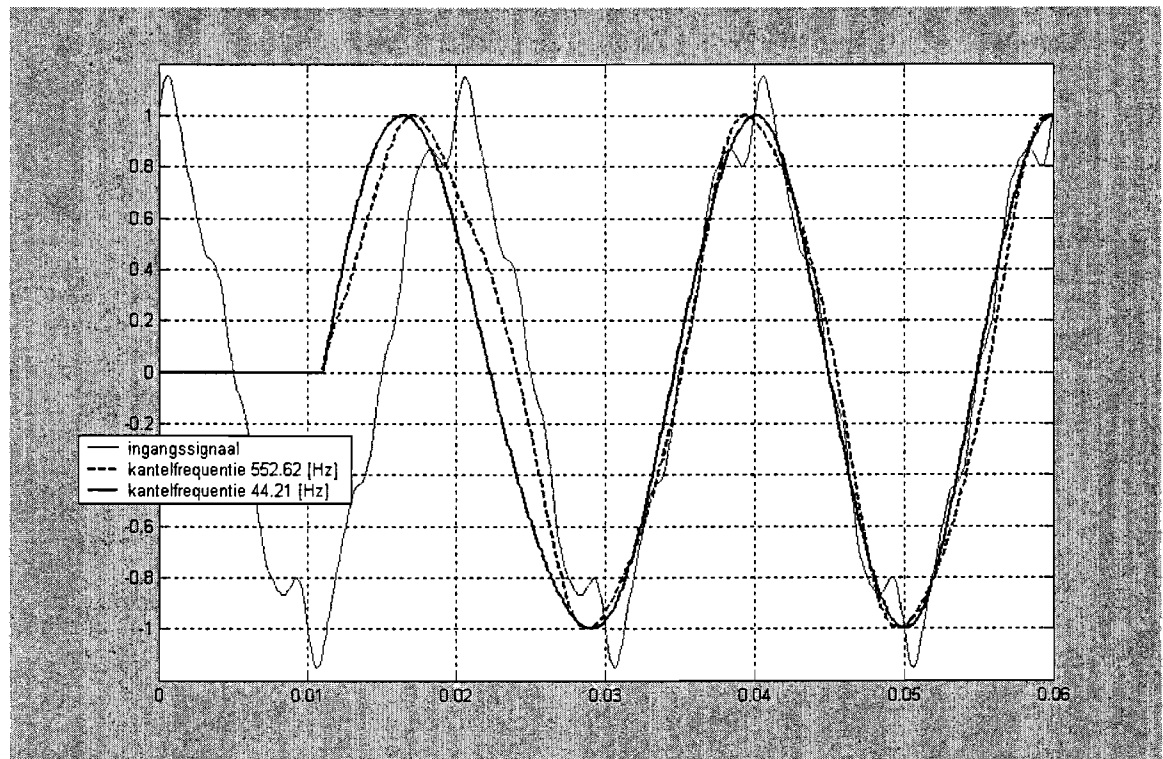


Fig.25 Overzicht vergrendeling standaard PLL met harmonischen

We zien wederom dat de PLL met kantelfrequentie 552.62 [Hz] sneller vergrendelt dan de PLL met kantelfrequentie 44.21 [Hz]. De PLL met kantelfrequentie 44.21 [Hz] vertoont een zuivere sinus, ondanks het feit dat er harmonischen zijn toegevoegd aan het ingangssignaal. De vergrendeling met kantelfrequentie 552.62 [Hz] vertoont geen zuivere sinus.

Als derde en laatste in deze paragraaf gaan we de beide PLL's vergelijken als er een verstoring aan het ingangssignaal wordt toegevoegd. In figuur 26 is het verschil te zien tussen beide kantelfrequenties. We zien wederom dat de PLL met kantelfrequentie 552.62 [Hz] sneller vergrendelt dan de PLL met kantelfrequentie 44.21 [Hz]. De PLL met kantelfrequentie 44.21 [Hz] vertoont net als in voorgaande gevallen een zuivere sinus, ondanks het feit dat er een verstoring is toegevoegd aan het ingangssignaal. De vergrendeling met 552.62 [Hz] is wederom geen zuivere sinus.

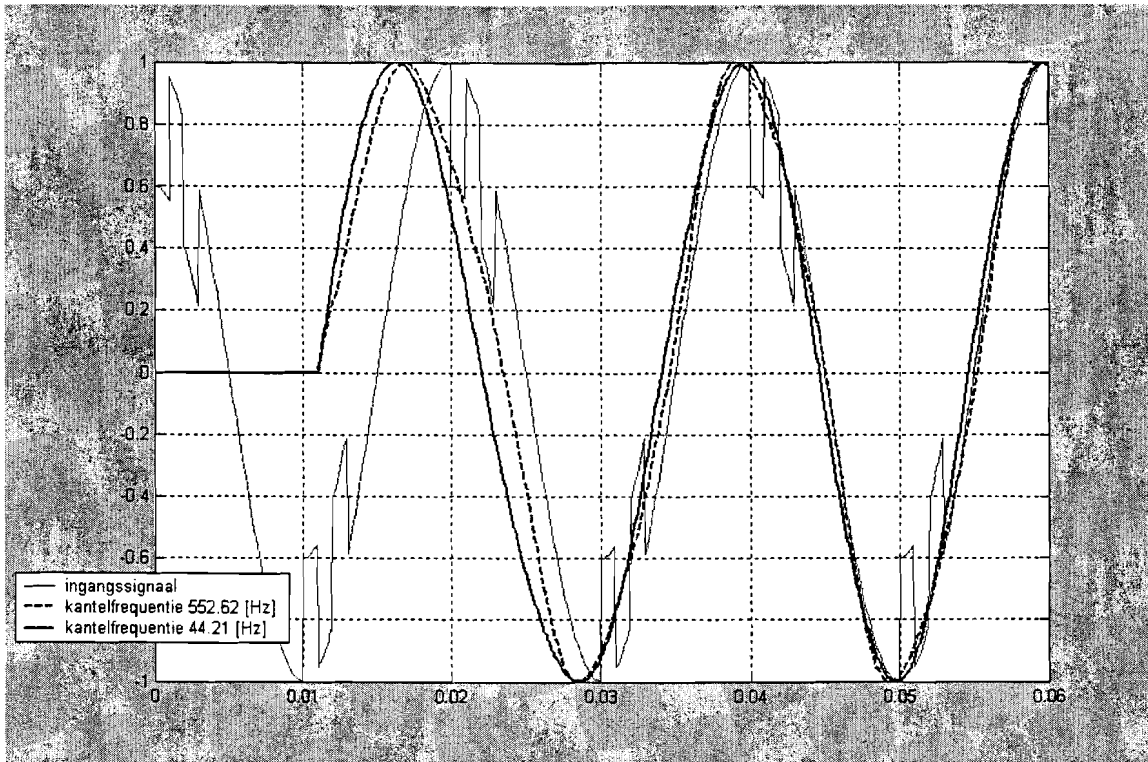


Fig.26 Overzicht vergrendeling standaard PLL met verstoring

5.2 Resultaten driefasen PLL

De simulatieresultaten van de driefasen PLL zijn te zien in figuur 18 tot en met figuur 23 in paragraaf 4.2. In deze paragraaf zullen de twee kantelfrequenties telkens in één figuur worden getoond. Dit is gemakkelijker om de verschillen tussen beide kantelfrequenties aan te tonen. Dit wordt voor drie situaties gedaan, de driefasen PLL onvervormd, met harmonischen en met verstoring. In figuur 27 is de situatie te zien van de onvervormde PLL vergrendeling.

Er is goed te zien dat de PLL met kantelfrequentie 552.62 [Hz] sneller vergrendelt dan de PLL met kantelfrequentie 44.21 [Hz]. De vergrendeltijden van beide PLL's zonder vervorming zijn:

$$\begin{aligned} \omega_c = 552.62 \text{ [Hz]} & \Rightarrow 0.015 \text{ [sec]} \\ \omega_c = 44.21 \text{ [Hz]} & \Rightarrow 0.030 \text{ [sec]} \end{aligned}$$

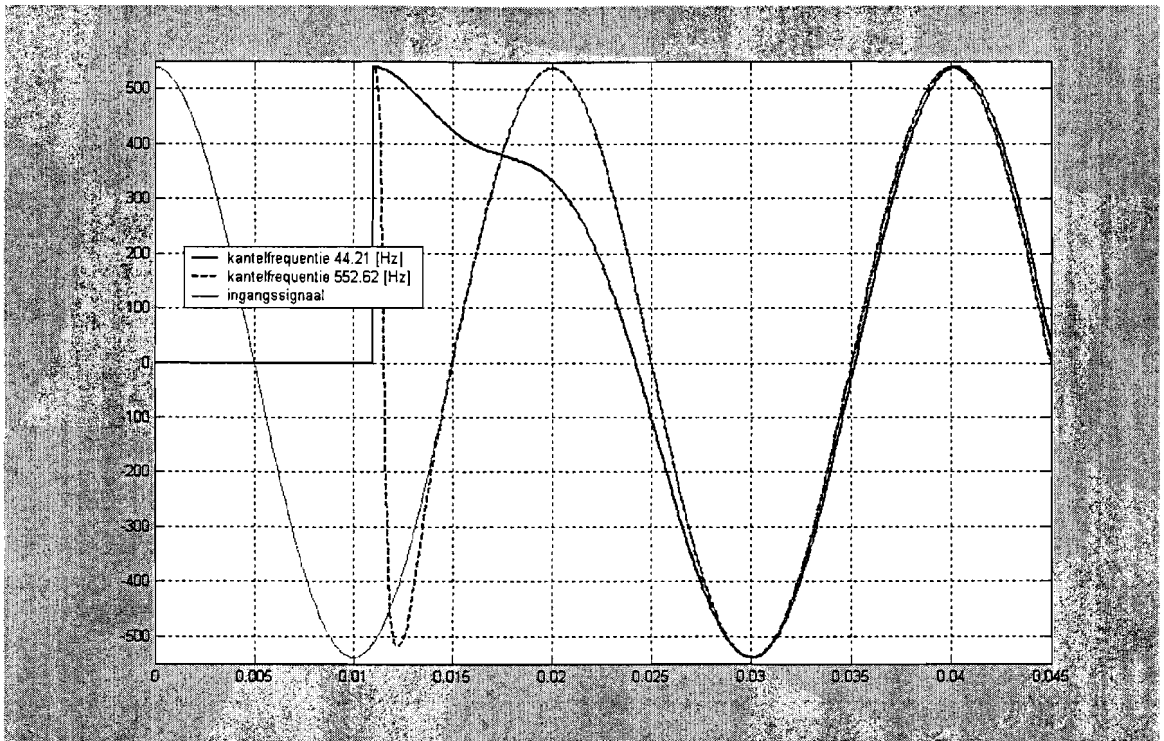


Fig.27 Overzicht vergrendeling driefasen PLL zonder verstoring

We gaan nu de figuren vergelijken als er aan het ingangssignaal harmonischen worden toegevoegd. Details over deze harmonischen zijn te vinden in paragraaf 4.2.2.

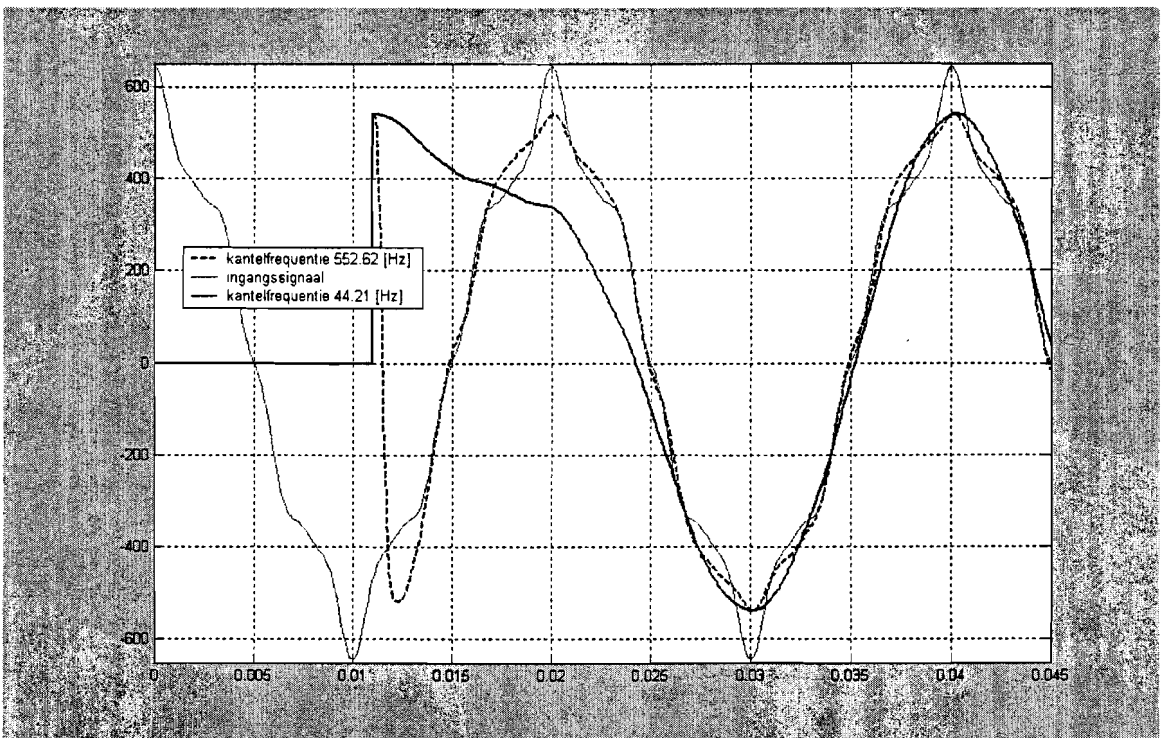


Fig.28 Overzicht vergrendeling driefasen PLL met harmonischen

In figuur 28 is het verschil te zien tussen de twee kantelfrequenties die zijn gebruikt. We zien wederom dat de PLL met kantelfrequentie 552.62 [Hz] sneller vergrendelt dan de PLL met kantelfrequentie 44.21 [Hz]. Er is duidelijk te zien dat de PLL met kantelfrequentie 552.62 [Hz] wel sneller is, maar niet meer zo zuiver. De PLL met kantelfrequentie 44.21 [Hz] is wel zuiver sinusvormig, m.a.w. deze is dus langzamer, maar wel beter.

Als derde en laatste in deze paragraaf gaan we de beide PLL's vergelijken als er een verstoring aan het ingangssignaal wordt toegevoegd. In figuur 29 is het verschil te zien tussen beide kantelfrequenties. We zien wederom dat de PLL met kantelfrequentie 552.62 [Hz] sneller vergrendelt dan de PLL met kantelfrequentie 44.21 [Hz]. Net als bij de harmonischen is duidelijk te zien dat de PLL met kantelfrequentie 552.62 [Hz] wel sneller is, maar een stuk minder zuiver. Er is goed te zien dat de PLL met kantelfrequentie 552.62 [Hz] de verstoring volgt en geen zuivere sinus meer vertoont. De PLL met kantelfrequentie 44.21 [Hz] is wel zuiver sinusvormig, m.a.w. deze is dus langzamer, maar wel beter.

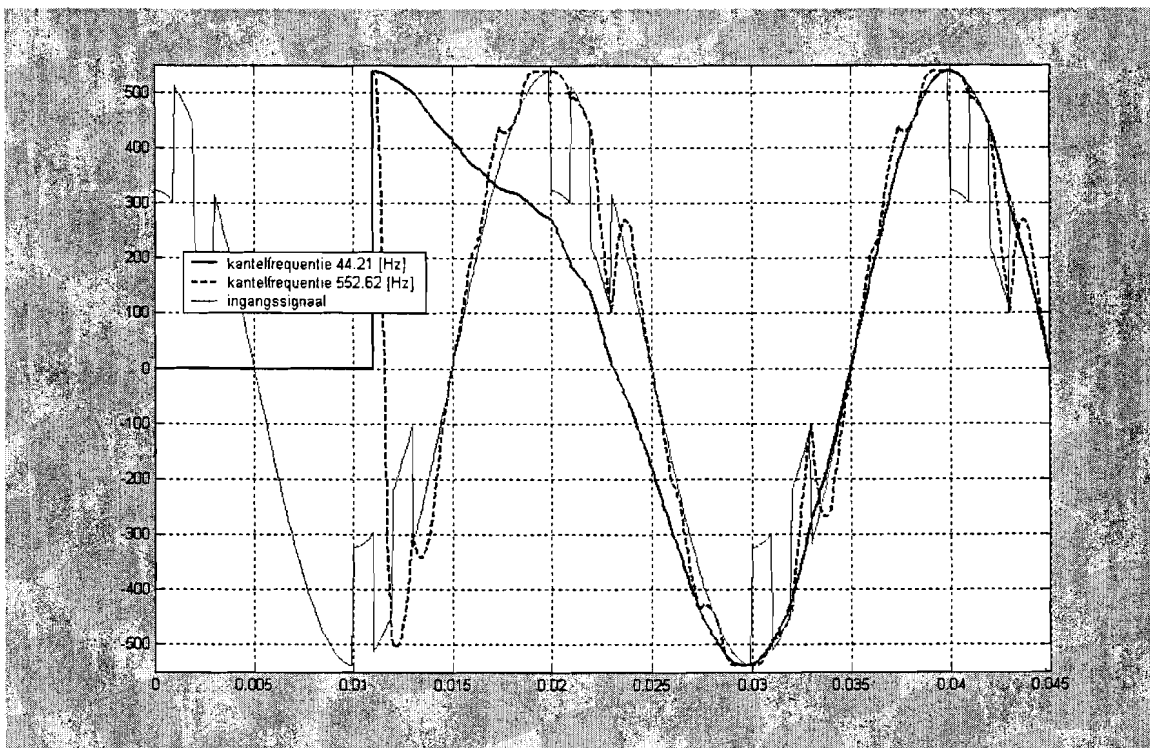


Fig.29 Overzicht vergrendeling driefasen PLL met verstoring

5.3 Verschillen tussen beide PLL's

In deze paragraaf zullen we bekijken hoe goed de twee PLL's zijn ten opzichte van elkaar. We bekijken dus welke PLL er beter is, de standaard PLL of de driefasen PLL. We vergelijken ze onvervormd, met harmonischen en met een verstoring op het ingangssignaal. We vergelijken dus de volgende figuren met elkaar:

figuur 24 met figuur 27	⇒ onvervormd
figuur 25 met figuur 28	⇒ met harmonischen
figuur 26 met figuur 29	⇒ met verstoring

In onvervormde toestand is te zien dat de driefasen PLL met beide kantelfrequenties sneller is dan de standaard PLL.

Met harmonischen is te zien dat de driefasen PLL weer sneller is voor beide kantelfrequenties. Bij beide PLL's met kantelfrequentie 552.62 [Hz] is te zien dat de vergrendeling niet zuiver sinusvormig is.

Bij de verstoring op de ingang geldt hetzelfde verhaal als bij de harmonischen. Er is te zien dat de driefasen PLL weer sneller is voor beide kantelfrequenties. Hier zijn ook de PLL's met kantelfrequentie 552.62 [Hz] niet zuiver sinusvormig en die met kantelfrequentie 44.21 [Hz] wel.

6. Conclusies en aanbevelingen

In dit laatste hoofdstuk van het afstudeerverslag zullen de conclusies en aanbevelingen worden gegeven. In dit verslag zijn twee verschillende PLL's behandeld en met elkaar vergeleken, namelijk de standaard PLL en de driefasen PLL.

6.1 Conclusies

Als we de standaard PLL en de driefasen PLL met elkaar vergelijken, kunnen we concluderen dat:

- De driefasen PLL veel sneller is met vergrendelen dan de standaard PLL.
- De dynamische eigenschappen van de driefasen PLL beter zijn dan die van de standaard PLL.
- De driefasen PLL doelmatiger kan worden toegepast.

6.2 Aanbevelingen

Een vervolg op deze afstudeeropdracht zou kunnen zijn:

- Het dimensioneren van enkele constantes die zijn gebruikt, namelijk:
 - de kantelfrequentie ω_c
 - de versterkingsfactor van de VCO (K_o)
 - het frequentieverschil $\Delta\omega$
 - de amplituden van de harmonischen
- De driefasen PLL aanpassen voor een enkelfasige toepassing.

Literatuurlijst

- [1] *Kaura, V en V. Blasko.*
Operation of a Phase Locked Loop system under distorted utility conditions.
IEEE transactions on industry applications, vol.33, no.1; Jan.-Feb 1997; p.58-63.
- [2] *Hsieh, G.C. en J.C. Hung.*
Phase Locked Loop techniques. A survey.
IEEE transactions on industrial electronics, vol.43, no.6; Dec. 1996; p.609-15.
- [3] *Gil, M.C.*
Single and three-phase PLL structures for utility connected systems.
Stageverslag Technische Universiteit Eindhoven; groep Elektromechanica en Vermogenslektronica, februari 2002.
- [4] *Gardner, F.M.*
Phaselock Techniques. 2nd Edition.
Chichester: Wiley-Interscience Publication, 1979.
- [5] *Eykhoff, P.*
Samenvattingen van de postacademische cursus Phase Lock Loop.
Delft, januari 1980.
- [6] *Persoon, G.G.*
Niet-Lineaire Elektronica 2.
College dictaat Technische Universiteit Eindhoven, no. 5H240.
- [7] *Elling, R. en B. Andeweg, J. de Jong, C. Swankhuisen.*
Rapportagetechniek. Schrijven voor lezers met weinig tijd.
Groningen: Wolters-Noordhoff, 1994.
- [8] *Arends, J.H.W. en F. Reimert, J.J. Schrage, J. Stroeken.*
Basiskennis Regeltechniek voor HTO elektrotechniek.
Rijswijk: Nijgh & Van Ditmar, 1991.

Appendix A: Literatuuronderzoek

Aanvullende technieken voor netkoppeling van kleine elektronische vermogenssystemen

Literatuuronderzoek

Capaciteitsgroep: Elektrische Energietechniek (EVT)
Leerstoel: Electromechanics and Power Electronics (EPE)
Naam: A.J. Versteeg
Identiteitsnummer: 476179
Datering: Lit.gezocht van 29-03-2002 tot 23-04-2002
Naam begeleiders: Dr. J.L. Duarte
Ir. M.A.M. Hendrix

1. Opdracht

1.1 Samenvatting afstudeeropdracht

De opdracht omvat het idee om te kijken naar de fasehoek van de spanningsvector. Deze bevat elementaire informatie voor een toenemend aantal netgekoppelde vermogensapparaten. Zoals AC/DC-omzetters, actieve harmonische filters, ononderbroken vermogensapparaten (UPS) en de distributie/opwekkingssystemen. Deze informatie kan gebruikt worden bij:

- Het synchroniseren van het in-uitschakelen van vermogensapparaten.
- Calculeren en sturen van de stroom van werkzame vermogens.
- Het terugtransformeren van de variabelen naar een referentiestelsel geschikt voor regeldoeleinden.

In zulke toepassingen is een accurate en snelle detectie van de netspanningsvectorhoek essentieel om de juiste ontwikkeling van de referentiesignalen te garanderen. De hoekinformatie wordt verkregen door een bepaalde vorm van de Phase Locked Loop (PLL) te gebruiken.

Lijninkepingen, spanningsafname, spanningstoename, lijndaling, faseverlies, fasehoekverspringingen en frequentievariëaties zijn algemene condities ten aanzien van interface-uitrustingen met elektrische apparaten. Deze kunnen grote transiënte volgfouten opleveren, die gevolgd worden door fouten van het regelsysteem. Elke PLL implementatie onder vervormde omstandigheden moet niet alleen in staat zijn om de spanning zo snel mogelijk in het houdgebied te krijgen en houden, maar moet ook voor kleine vervorming aan de uitgang zorgen. De kwaliteit van het houdgebied betreft direct de prestaties van de regellus.

De bedoeling van deze afstudeeropdracht is om de driefasen en voornamelijk de enkelfasige PLL structuren, die in staat zijn om de spanningsvector van de apparaten snel te volgen, te analyseren. De PLL topologieën moeten in staat zijn om de hoek onder vervormde omstandigheden snel te volgen, inclusief het afstellen van de regelaar en zijn verstoringseigenschappen. Simulatie en experimentele resultaten verkregen met behulp van een Digitale Signaal Processor (DSP) moeten de theoretische analyses ondersteunen.

1.2 Opdracht literatuuronderzoek

Het doel van het literatuuronderzoek is het vinden van publicaties, die onderzoek naar de enkelfasige PLL structuren beschrijven, welke in staat zijn om de spanningsvector van de apparaten snel te volgen. Je gaat dus eerst zoeken naar de literatuur die hier reeds over bestaat. Misschien dat er nieuwe ideeën op tafel komen, die zeer goed bruikbaar blijken tijdens het verloop van de afstudeerperiode.

Er zal waarschijnlijk veel relevante literatuur aanwezig zijn over de Phase Locked Loop. Over de driefasen PLL zal waarschijnlijk meer informatie te vinden zijn dan over de enkelfasige PLL.

In mijn opdracht moet ik voornamelijk de enkelfasige PLL bestuderen, welke in staat zijn om de spanningsvector van de apparaten snel te volgen. Ik moet op zoek naar informatie die hier de afgelopen paar jaar over is gepubliceerd. Het is de bedoeling dat ik deze literatuur vanaf 1995 ongeveer ga onderzoeken. Hiermee wordt bedoeld modellen of toepassingen van PLL structuren. De meeste publicaties voor mijn onderzoek zullen uit artikelen komen en verder zullen er misschien wel enkele relevante boeken opduiken.

2. Concept inhoudsopgave van afstudeerverslag

Samenvatting

- 1 **Inleiding**
- 2 **Probleem definitie**
- 3 **Eisen en wensen opstellen**
- 4 **Phase Locked Loop**
- 5 **Experimentele resultaten**
- 6 **Simulatie resultaten**
- 7 **Conclusie**

Literatuurlijst

Bijlagen

Dit concept is een indicatie van de werkelijke inhoudsopgave. Hoe het er uiteindelijk uit gaat zien kan altijd nog veranderen.

3. Lijst van zoektermen

Hieronder volgen de gebruikte zoektermen zowel in het Nederlands als in het engels:

Nederlands:	Engels:
• PLL techniek	PLL technology (Phase Locked loop)
• Netgekoppelde systemen	Utility interface Grid-connected systems
• Enkelfasige vermogens elektronische circuits	Single-phase power electronic circuits
• Vervormde omstandigheden	Distorted utility conditions
• Fase tracking	Utility synchronization Phase tracking
• Digitale implementatie	Digital implementation
• Hoge prestatie	High performance

Ik heb in de verschillende bestanden zoveel mogelijk varianten van deze bovengenoemde zoektermen gebruikt. Verder heb ik ook veel termen moeten koppelen om het aantal hits te reduceren. Op deze manier heb ik optimaal gebruik proberen te maken van de bestanden.

4. Geraadpleegde bronnen

De bronnen die gebruikt zijn voor het literatuuronderzoek, zijn hieronder in de tabel afgebeeld.

	<i>BRON</i>
1.	Inspec Ondisc Zoekperiode: 1994-2002 Doorzochte delen: artikelen Medium: online op de campus
2.	IEEE/IEE Electronic Library (IEL) online Zoekperiode: 1988-2002 Doorzochte delen: fulltext Medium: online op de campus
3.	VUBIS Bibliotheek catalogus van de TUE Doorzochte delen: catalogus Medium: online
4.	Pascal Zoekperiode: 1992-2002 Doorzochte delen: artikelen Medium: online op de campus via PICA
5.	Online Contents (PICA) Zoekperiode: 1992-2002 Doorzochte delen: contents Medium: online op de campus
6.	Science Citation Index Zoekperiode: 1994-2001 Doorzochte delen: artikelen Medium: CD-ROM via campus intranet

De gebruikte zoektermen hebben bijna alleen maar iets opgeleverd als ze Engelstalig waren. De ETDE Energy Database is momenteel niet te gebruiken i.v.m overgang naar de Citrix server. Deze bron heb ik dus niet kunnen gebruiken voor mijn literatuur onderzoek. Ik zal deze bron later nog wel gebruiken als hij weer beschikbaar is.

5. Literatuurverwijzingen

Hieronder zijn in een aantal kolommen de literatuurverwijzingen uitgewerkt. In de eerste rij staat het zoekwoord, in de tweede de periode waarin gezocht is, in de derde rij staat het aantal hits voor de selectie en in de laatste rij het aantal hits na selectie.

INSPEC

Zoekterm	Periode	Aantal hits	Aantal hits na selectie	Meest gebruikte zoekingang
PLL technology	1969-2002	11	1	titel, trefwoord
Utility interface	1969-2002	114	0	titel, trefwoord
Single phase power electronic circuit	1969-2002	5	0	titel, trefwoord
Distorted utility conditions	1969-2002	12	5	titel, trefwoord
Utility synchronization	1969-2002	6	2	titel, trefwoord
Digital implementation	1969-2002	508	1	titel, trefwoord
High performance	1969-2002	33	0	titel, trefwoord

IEEE-IEE Electronic Library (IEL) online

Zoekterm	Periode	Aantal hits	Aantal hits na selectie	Meest gebruikte zoekingang
PLL technology	1988-2002	2	0	titel, alle velden
Utility interface	1988-2002	70	3	titel, alle velden
Single phase power electronic circuit	1988-2002	6	0	titel, alle velden
Distorted utility conditions	1988-2002	9	4	titel, alle velden
Utility synchronization	1988-2002	1	0	titel, alle velden
Digital implementation	1988-2002	209	3	titel, alle velden
High performance	1988-2002	1000	0	titel, alle velden

VUBIS Bibliotheek catalogus van de TUE

Zoekterm	Periode	Aantal hits	Aantal hits na selectie	Meest gebruikte zoekingang
PLL technology	tot 2002	5	0	titel, trefwoord
Utility interface	tot 2002	0	0	titel, trefwoord
Single phase power electronic circuit	tot 2002	0	0	titel, trefwoord
Distorted utility conditions	tot 2002	0	0	titel, trefwoord
Utility synchronization	tot 2002	0	0	titel, trefwoord
Digital implementation	tot 2002	0	0	titel, trefwoord
High performance	tot 2002	0	0	titel, trefwoord

Pascal

Zoekterm	Periode	Aantal hits	Aantal hits na selectie	Meest gebruikte zoekingang
PLL technology	1992-2002	821	0	alle woorden, trefwoord
Utility interface	1992-2002	179	1	alle woorden, trefwoord
Single phase power electronic circuit	1992-2002	103	0	alle woorden, trefwoord
Distorted utility conditions	1992-2002	4	3	alle woorden, trefwoord
Utility synchronization	1992-2002	44	1	alle woorden, trefwoord
Digital implementation	1992-2002	5020	0	alle woorden, trefwoord
High performance	1992-2002	93408	0	alle woorden, trefwoord

Online Contents (PICA)

Zoekterm	Periode	Aantal hits	Aantal hits na selectie	Meest gebruikte zoekingang
PLL technology	1992-2002	4	1	alle woorden, titelwoord
Utility interface	1992-2002	33	1	alle woorden, titelwoord
Single phase power electronic circuit	1992-2002	7	0	alle woorden, titelwoord
Distorted utility conditions	1992-2002	1	1	alle woorden, titelwoord
Utility synchronization	1992-2002	1	0	alle woorden, titelwoord
Digital implementation	1992-2002	258	2	alle woorden, titelwoord
High performance	1992-2002	18914	0	alle woorden, titelwoord

6. Selectiecriteria

De volgende selectie criteria heb ik gevolgd:

- De eerste selectie gebeurde op grond van de titel.
- De tweede selectie vond plaats d.m.v. het lezen van de samenvatting.
- De laatste selectie vond plaats door bekijken van de literatuur zelf. Dus het betreffende boek, rapport of tijdschrift op te zoeken en door te bladeren.

Ik lette voornamelijk op artikelen waar de Phase Locked Loop en de spanningsvector de hoofdonderwerpen waren. Dit hoefde niet noodzakelijk in de titel te staan, vaak kwam het ook in de abstract naar voren. Verder heb ik ook gezocht op de basiswerking van een Phase Locked Loop.

Hiernaast heb ik nog een aantal andere selectiecriteria gehandhaafd die het voor mij overzichtelijk hebben gehouden, zoals:

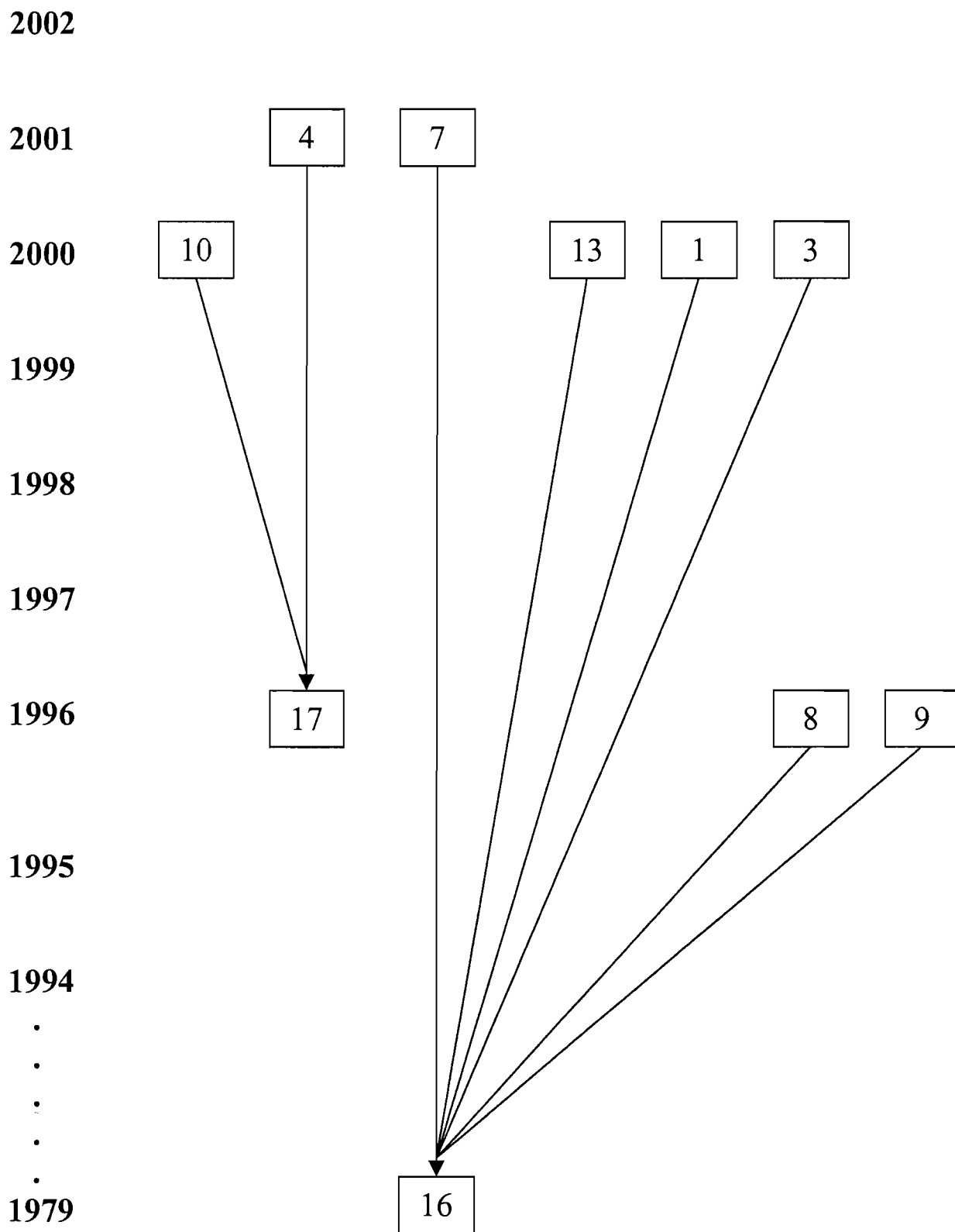
- Literatuur moet beschikbaar zijn binnen afzienbare tijd, maximaal 2 maanden
- Literatuur moet in een door mij leesbare taal zijn geschreven (Engels, Duits of Nederlands)

Je moet volgens mij goed uitkijken, wanneer je restricties oplegt na een zoekacties dat je niet te veel kwijtraakt. Een titel wil niet altijd alles zeggen!

7. Sneeuwbalmethode

De sneeuwbal methode is een methode om publicaties op een andere manier te vinden dan via brononderzoek. Bij deze methode wordt gekeken naar de referentielijst van de interessante literatuur aangezien daarin vaak voorlopers of aanverwante publicaties worden genoemd. Er worden dus publicaties gezocht die ouder zijn dan de bronpublicatie.

Op de volgende bladzijde is het overzicht van deze methode schematisch weergegeven, waarbij de nummers verwijzen naar de titels in literatuurlijst die aan het eind van dit verslag staan. De startpublicaties zijn de artikelen die ik in hoofdstuk 4 heb gevonden.



Figuur 1: Sneeuwbalmethode

8. Citatiemethode

De “Science Citation Index” biedt als enige van de hoog-kwaliteit geraadpleegde literatuurbestanden de mogelijkheid om vooruit in de tijd te zoeken. Op deze manier is het mogelijk om nieuwere artikelen dan de bronpublicaties te vinden.

In mijn geval heeft dit echter geen resultaat opgeleverd. Er waren wel een aantal artikelen te vinden uit de bronnen van hoofdstuk 4, namelijk [2],[3],[6],[11],[12] maar deze artikelen waren niet geciteerd in de jaren erna. Omdat dit het enige bestand is waarmee je zoiets kunt uitvoeren was de citatiemethode helaas niet bruikbaar voor mijn literatuuronderzoek.

9. Relatie literatuur/inhoud afstudeerverslag

	H4:Phase Locked Loop	H5:Experimentele resultaten	H6:Simulatie resultaten
[1]		•	
[2]	•	•	
[3]	•	•	
[4]	•	•	
[5]		•	
[6]	•	•	
[7]	•	•	
[8]	•	•	
[9]	•	•	
[10]	•	•	
[11]	•	•	
[12]		•	•
[13]	•	•	
[14]		•	
[15]	•	•	
[16]	•	•	
[17]		•	•

Opvallend is dat bij het hoofdstuk “Phase Locked Loop” zeer veel literatuur te vinden is. Dit was ook de verwachting omdat het een veel gebruikte toepassing is in de elektrotechniek. Deze informatie over de phase locked loop zijn allemaal te gebruiken voor het hoofdstuk experimentele resultaten.

10. Conclusies en aanbevelingen

Ik denk dat ik veel aan de gevonden literatuur zal hebben in het verdere verloop van mijn afstudeeropdracht. Ik heb veel informatie over de Phase Locked Loop gevonden en dit is een belangrijk onderdeel in mijn opdracht.

Ik moet wel zeggen dat het een levensgroot verschil is tussen wetenschappelijk zoeken en het zoeken op internet, wat ik dan gewend was. Je kunt dan echt merken dat je via het internet hoofdzakelijk maar oppervlakkige informatie toegereikt krijgt en dat is via vb. INSPEC of IEEE/IEE zeker niet het geval. Daarom denk ik dat ik in de toekomst nog veel gebruik zal gaan maken van deze wetenschappelijke bronnen.

11. Definitieve literatuurlijst

- [1] Chung, S.K.
A phase tracking system for three phase utility interface inverters.
IEEE transactions on power electronics, vol.15, no.3; May 2000; p.431-8.
- [2] Kaura, V. en V. Blasko
Operation of a Phase Locked Loop system under distorted utility conditions.
IEEE transactions on industry applications, vol.33, no.1; Jan.-Feb 1997; p.58-63.
- [3] Chung, S.K.
Phase Locked Loop for grid-connected three-phase power conversion systems.
IEE proceedings on electric power applications, vol.147, no.3; May 2000; p.213-19.
- [4] Arruda, L.N. en S.M. Silva, B.J.C. Filho,
PLL structures for utility connected systems.
In: Conference record of the IEEE industry applications conference, 2001. Thirty-sixth IAS annual meeting. Chicago, IL, USA. 30 Sept.- 4 Oct. 2001.
Ed. by Dept. de Engenharia Electr., Univ. Fed. De Minas Gerais, Belo Horizonte, Brazil.
- [5] Abdel-Rahim, N. en J.E. Quaicoe.
Modeling and analysis of a feedback control strategy for three-phase voltage-source utility interface systems.
In: conference record of the 1994 IEEE industry applications society annual meeting. Denver, CO, USA. 2-6 Oct. 1994.
Ed. By Fac. Of Eng. & Appl. Sci., memorial Univ. of Newfoundland, St. John's. Nfld., Canada.
- [6] Froggatt, M.E. en S.G. Allison.
Pulsed Phase Locked Loop technology improvements for greater accuracy and expanded capabilities.
IEEE transactions on instrumentation and measurement, vol.45, no.1; Feb. 1996; p.117-22.
- [7] Karimi-Ghartemani, M. en M.R. Iravani.
A new Phase Locked Loop (PLL) system.
In: Proceedings of the 44th IEEE 2001 midwest symposium on circuits and systems, 2001. MWSCAS 2001. Dayton, OH, USA. 14-17 Aug. 2001.
Ed. by Dept. Of Electr. & Comput. Eng., Toronto Univ., Ontario, Canada.
- [8] Margaris, N. en P. Mastorocostas, Mao-Fu La, M. Nakano, Guan-Chyun Hsieh.
On the nonlinear behavior of the analog Phase Locked Loop: synchronization.
IEEE transactions on industrial electronics, vol.43, no.6, Dec. 1996; p.621-629.
- [9] Low, K.S.
A DSP-based single-phase AC power source.
IEEE transactions on industrial electronics, vol.46, no.5, Oct. 1999; p.936-41.

- [10] *Arruda, L.N. en S.M. Silva, B.J. Cardoso-Filho, S.R. Silva, A.S.A.C. Diniz.*
Wide bandwidth single and three-phase PLL structures for grid-tied PV systems.
In: Conference record of the twenty-eight IEEE photovoltaic specialists conference 2000, IEEE, Piscataway, NJ, USA, Sept. 2000.
Ed. by Dept. de Engenharia Electr., Univ. Fed. De Minas Gerais, Belo Horizonte, Brazil.
- [11] *Sadr, R. en B. Shah, S. Hined.*
Design of wideband all-digital Phase Locked Loops using multirate digital filter banks.
IEEE transactions on communications, vol.44, no.6; June 1996; p.663-7.
- [12] *Mazumder, S.*
DSP based implementation of a PWM AC/DC/AC converter using space vector modulation with primary emphasis on the analysis of the practical problems involved.
In: Applied power electronics conference and exposition, 1997. APEC '97 conference proceedings 1997, twelfth annual. Atlanta, GA, USA. 23-27 Feb. 1997.
Ed. by Virginia Polytech. Inst. & State Univ., Blacksburg, VA, USA.
- [13] *Hill, M.T. en A. Cantoni.*
A digital implementation of a frequency steered phase locked loop.
IEEE transactions on circuits and systems I: Fundamental Theory and Applications, vol.47, no.6, June 2000; p. 818-24.
- [14] *Chattopadhyay, S. en V. Ramanarayanan.*
Digital implementation of a line current shaping algorithm for three phase high power factor boost rectifier without input voltage sensing.
In: Sixteenth annual IEEE applied power electronics conference and exposition, 2001. APEC 2001. Anaheim, CA, USA. 4-8 March 2001.
Ed. by Dept. of Electr. Eng., Indian Inst. Of Sci., Bangalore, India.
- [15] *Kobayashi, F. en M. Haratsu, M. Yabumoto, M. Nakano.*
Efficient digital techniques for implementing a class of fast Phase Locked Loops (PLL's) .
IEEE transactions on industrial electronics, vol.43, no.6, Dec. 1996; p.616-20.
- [16] *Gardner, F.M.*
Phaselock Techniques. 2nd edition.
Chichester : Wiley-Interscience, 1979.
- [17] *Hsieh, G.C. en J.C. Hung.*
Phase Locked Loop techniques. A survey
IEEE transactions on industrial electronics, vol.43, no.6; Dec. 1996; p.609-15.