

UNIVERSITÀ DEGLI STUDI DI PADOVA



DIPARTIMENTO DI INGEGNERIA DELL'INFORMAZIONE

CORSO DI LAUREA SPECIALISTICA IN INGEGNERIA ELETTRONICA

TESI

PROPAGAZIONE DI SINGLE-
EVENT TRANSIENTS IN
LOGICHE COMBINATORIE

RELATORE: *Prof.re Alessandro Paccagnella*

CORRELATORE: *Ing. Simone Gerardin*

LAUREANDO: *Andrea Bevilacqua*

Padova, 20 Aprile 2010

Ai miei genitori

Indice

Introduzione	9
1 Interazione delle radiazioni con la materia	13
1.1 Radiazioni ionizzanti e non ionizzanti	14
1.2 Particelle cariche e neutre	14
1.2.1 Particelle cariche	15
1.2.2 Particelle neutre	15
1.3 Ambienti ostili	19
1.3.1 L'ambiente spaziale	19
1.3.1.1 Particelle intrappolate	19
1.3.1.2 Particelle da attività solare	20
1.3.1.3 Raggi cosmici	21
1.3.2 L'ambiente terrestre	21
2 SEEs: meccanismi di generazione	23
2.1 Single Event Effects (SEEs)	23
2.1.1 Single-Event Upset (SEU)	24
2.1.2 Soft Error Rate (SER)	24
2.2 Single-Event Effects: una breve storia	25
2.3 SEU nelle memorie SRAM	26
2.4 Fonti di SEEs	27
2.5 Meccanismi di generazione dei SEEs	28

3 Modellizzazione e simulazione dei meccanismi di generazione dei SEEs	33
3.1 Modelli di simulazione physics-based	34
3.2 Simulazioni multidimensionali	35
3.3 Mesh e tempistiche	35
3.4 Modalità di simulazione	37
3.4.1 Device Simulation	37
3.4.2 Circuit simulations	37
3.4.3 Mixed-Mode	38
3.5 Il pacchetto ISE TCAD	39
4 Single-Event Effects in catene di inverter	41
4.1 Descrizione del lavoro svolto da Paul E. Dodd	42
4.2 Descrizione dei modelli utilizzati	43
4.3 Modellizzazione dei dispositivi CMOS a 130nm	45
4.3.1 Dispositivi NMOS	46
4.3.2 Dispositivi PMOS	47
4.4 Replica dei risultati ottenuti da P.E. Dodd	48
4.4.1 Confronto tra i risultati	52
4.5 Durate dei transistori e dimensioni del PMOS	55
4.6 Minimum Size	56
4.7 Larghezza dei transistori in funzione del rapporto W_P/W_N	60
5 Single-Event Effects in catene di porte logiche NOR	63
5.1 Porte Logiche NOR e catene di inverter	64
5.2 Risultati e confronti	66
5.3 Dimensioni Minimum Size nella catena di porte NOR	71
6 Single-Event Effects in catene di porte logiche NAND	73
6.1 Struttura delle porte logiche NAND	74
6.1.1 Tavola di verità	74
6.2 Strike sul drain del primo NMOS	76
6.2.1 Caso $IN_2 = "0"$ vs. $IN_2 = "1"$	77
6.2.2 Minimum Size	82

6.3 Strike su drain del secondo NMOS	85
6.3.1 Caso IN1 = "0"	85
6.3.2 Caso IN1 = "1"	87
Conclusioni	91
Appendice	93
Dispositivo NMOS con dimensioni pari a quelle usate da P.E. Dodd	93
Dispositivo NMOS con dimensioni Minimum Size	97
File Dessis per la simulazione delle catene di NOT	103
Bibliografia	107

Introduzione

Lo scopo di questa trattazione è quello di studiare la propagazione dei SET (Single-Event Transients) in catene di inverter implementate a partire da porte logiche di tipo NOT NOR e NAND, tramite l'ausilio di un simulatore tridimensionale. Lo studio è stato condotto in modo tale da poter valutare il comportamento di tali catene in funzione del bilanciamento delle porte logiche stesse, al variare del LET delle particelle ionizzanti impattanti.

Le tecniche di fabbricazione e di progettazione dei circuiti integrati hanno avuto negli ultimi decenni una notevole evoluzione, che ha portato ad una continua riduzione delle dimensioni dei componenti e ad un aumento delle prestazioni. D'altra parte lo scaling delle tecnologie CMOS ha portato anche ad una riduzione della carica minima richiesta per la generazione dei SET e dei conseguenti SEU (Single-Event Upset) elevando così l'importanza dei Single-Event Effects e rendendoli la principale fonte di anomalie per tali applicazioni.

In questo senso esistono settori di nicchia in cui la tecnologia messa a punto per l'elettronica di largo consumo non è immediatamente applicabile, come ad esempio le applicazioni aerospaziali. Infatti, lo spazio al di fuori dell'atmosfera terrestre è ricco di radiazioni di vario tipo che proprio l'atmosfera è in grado di bloccare. Per questo motivo i circuiti integrati che funzionano sul suolo terrestre sono stati progettati per non essere immuni dalle radiazioni, mentre quelli destinati all'uso aerospaziale devono essere di tipo rad-hard. A tal fine negli anni passati sono state sviluppate numerose ricerche riguardo gli effetti di interazione delle particelle ionizzanti ad alta energia su circuiti integrati sviluppati per applicazioni spaziali.

Il lavoro che ha portato alla stesura di questa trattazione è stato suddiviso in tre fasi. Inizialmente ci si è concentrati sull'apprendimento del simulatore ovvero del

pacchetto ISE TCAD concentrandosi, attraverso i relativi tutorial, sui tool atti alla descrizione dei dispositivi a livello tridimensionale, all'estrazione dei compact models, alla simulazione e all'elaborazione dei risultati. Successivamente, a partire dai modelli tridimensionali presentati da A.O. Amusan in un suo lavoro, si è cercato di replicare i risultati ottenuti da P.E. Dodd nel paper dal titolo "Production and Propagation of Single-Event Transients in High-Speed Digital Logic ICs" adattando i nostri dispositivi alle caratteristiche riportate da Dodd, al fine di creare una base solida di partenza da cui poter partire per le ricerche successive. Infine, dopo questa fase preparatoria è stato possibile sviluppare il lavoro sulla propagazione dei transitori su catene di inverter bilanciati e sbilanciati evidenziando i risultati a livello di durate dei transitori e di valori di LET critico ai quali si innesca la propagazione dei transitori fino all'ultimo anello della catena. Tale studio è stato ripetuto su catene di inverter realizzate a partire da porte logiche NOR e NAND, studiandone pregi e difetti e attuando confronti con i risultati precedenti.

Nel primo capitolo vengono riportati cenni sull'interazione delle radiazioni con la materia, analizzando brevemente i tipi di particelle presenti nello spazio quali le particelle cariche e neutre. Nel secondo capitolo viene definito il concetto di Single-Event Effect, di Single-Event Upset ecc, oltre ad una breve storia sulle anomalie che hanno portato la comunità scientifica ad occuparsi di questi effetti, concentrandosi in particolare sui meccanismi che portano alla generazione dei Single-Event Effects. Il terzo capitolo è dedicato alla descrizione dei metodi di modellizzazione e simulazione attualmente disponibili e ci si sofferma sui relativi aspetti chiave quali la mesh, la scelta fra simulazioni bidimensionali e tridimensionali e le tecniche utilizzate per la riduzione dei tempi di simulazione quali le mixed-mode simulations. Viene descritto infine il pacchetto ISE TCAD utilizzato per lo sviluppo dei risultati riportati in questa tesi. Il terzo capitolo chiude la parte introduttiva e dal successivo si entra nella parte sperimentale di questa tesi.

Nel quarto capitolo vengono descritti i modelli tridimensionali di partenza e il lavoro di adattamento degli stessi alle specifiche dei dispositivi utilizzati da P.E. Dodd nelle sue ricerche delle quali sono stati replicati i risultati. Da ciò si procede con l'analisi delle durate dei transitori in catene di inverter implementate a partire da porte NOT e delle relative soglie di propagazione, in funzione del LET delle particelle che impattano

sul dispositivo, al variare del bilanciamento delle porte stesse. Vengono inoltre riportate le stesse analisi in dispositivi Minimum Size sempre con lunghezza di canale 130nm.

Il quinto e sesto capitolo trattano quanto appena detto, ma rispettivamente su catene di porte NOR e NAND configurate in modo da implementare la funzione logica NOT.

Capitolo 1

Interazione delle radiazioni con la materia

In questo capitolo viene fornita una breve panoramica sui principali tipi di radiazione e sui loro meccanismi di interazione con la materia, partendo dalla caratterizzazione delle radiazioni ionizzanti e non ionizzanti ed arrivando a discutere delle modalità di interazione delle particelle cariche e neutre.

1.1 Radiazioni ionizzanti e non ionizzanti

La caratteristica principale di una radiazione è il trasporto di energia, sottoforma di energia cinetica nel caso di particelle (cariche o no) o di energia di tipo elettromagnetico nel caso di fotoni.

Il principale effetto dell'interazione di queste radiazioni con la materia sarà la cessione di parte o di tutta l'energia alla materia, con possibile assorbimento della radiazione, assorbimento che nel caso di particelle con massa (tipo particelle α o particelle β) significa riduzione ad uno stato di quiete all'interno del materiale, mentre nel caso di fotoni la loro scomparsa.

E'consuetudine distinguere le radiazioni di tipo ionizzante, ossia quelle in grado di produrre ionizzazione degli atomi e delle molecole del mezzo attraversato, da quelle di tipo non-ionizzante, per le quali l'assorbimento è solamente in grado di creare una cessione di energia di tipo termico (ad esempio radiazioni di tipo ottico o ultravioletto).

Un tipico valore di energia per la ionizzazione atomica o molecolare è dell'ordine della decina di eV, valore che perciò costituisce in qualche modo l'energia discriminante tra i due tipi di radiazione. Ionizzanti saranno le radiazioni provenienti da decadimenti α o β , mentre nell'ambito elettromagnetico saranno ionizzanti i fotoni a partire da frequenze del tipo X o γ .

1.2 Particelle cariche e neutre

Prima dell'era spaziale le sole manifestazioni della presenza di radiazioni nello spazio erano la deformazione della coda ionizzata delle comete causata dal vento solare, l'aurora boreale, le quali origini non erano ben comprese, la ionizzazione dell'aria e secondariamente le docce di raggi cosmici e gli isotopi (per esempio il carbonio-14) prodotte dalla radiazione cosmica. Non lontano dall'inizio dell'era dei satelliti nel 1958, fu scoperta la presenza di particelle cariche ad alta energia attorno alla Terra (fasce di Van Allen). Da quel momento fu evidente che l'ambiente spaziale era altamente distruttivo per le missioni nello spazio, infatti superando la naturale protezione fornita dall'atmosfera terrestre, si possono incontrare vari tipi di radiazione la cui energia, natura, origine e distribuzione spaziale è estremamente variabile e disturba i sistemi e le

strumentazioni elettroniche, creando rischi durante i voli spaziali con equipaggio umano.

1.2.1 Particelle cariche

Tutte le particelle cariche (protoni, ioni pesanti ed elettroni) interagiscono principalmente a causa delle interazioni coulombiane con gli elettroni del mezzo attraversato, perdendo rapidamente la loro energia cinetica. La perdita di energia della particella carica appare principalmente sotto forma di ionizzazione ed eccitazione del mezzo materiale attraversato e tale energia è praticamente tutta assorbita dal mezzo a una distanza caratteristica, che dipende dalle caratteristiche della particella incidente e del mezzo attraversato.

I protoni danno origine a diversi fenomeni a seconda della loro energia. Per energie minori di 100 KeV predomina l'interazione coulombiana, che può indurre la ionizzazione della materia e l'eccitazione degli atomi; inoltre possono collidere con i nuclei degli atomi causandone l'eccitazione o il dislocamento. Per energie più alte di 10 MeV i protoni possono provocare reazioni nucleari.

Gli ioni pesanti sono atomi ionizzati con numero atomico maggiore o uguale a due e danno origine, qualitativamente, a fenomeni simili a quelli prodotti dai protoni.

Gli elettroni sono presenti nell'ambiente radioattivo e possono essere prodotti da interazioni di altre particelle con la materia. Interagiscono in due modi diversi:

- attraverso interazioni coulombiane, che possono indurre ionizzazione o eccitazione degli atomi;
- attraverso il fenomeno di scattering con i nuclei che può causare il loro dislocamento se l'energia dell'elettrone è sufficientemente alta e se viene trasferita abbastanza energia al nucleo. Quando gli elettroni decelerano nella materia, perdono la loro energia con un processo di "Bremsstrahlung", composto da raggi X.

1.2.2 Particelle neutre

Al contrario delle particelle cariche, neutroni e fotoni possono essere assorbiti completamente in un'unica collisione (il neutrone da un nucleo, il fotone da un elettrone atomico o da un nucleo) in quanto non risentono della forza di Coulomb. Inoltre sempre a differenza delle particelle cariche, non esistono distanze che fotoni o neutroni non possano attraversare.

I neutroni si suddividono in tre categorie dipendenti dal livello di energia, lenti ($E < 1 \text{ eV}$), intermedi ($1\text{eV} < E < 100\text{keV}$) e veloci ($E > 100 \text{ keV}$), e danno origine a tre diversi fenomeni di interazione con i nuclei.

- **reazione nucleare:** il neutrone incidente viene assorbito dal nucleo, che emette altre particelle (protoni, particelle α e fotoni γ). E' possibile che avvenga la fissione nucleare;
- **collisione elastica:** il neutrone incidente collide con il nucleo e continua lungo il suo percorso. Inoltre, se l'energia ceduta al nucleo è sufficiente, si può innescare il dislocamento di tale nucleo che a sua volta può causare ionizzazione o dislocamento;
- **collisione anelastica:** il fenomeno è simile al precedente ma in più il nucleo viene eccitato e decadendo emette raggi γ .

La probabilità relativa di questi fenomeni dipende fortemente dall'energia del neutrone. Neutroni lenti danno origine soprattutto a reazioni nucleari o collisioni elastiche, neutroni veloci soprattutto a collisioni elastiche. Per altissime energie si hanno prevalentemente collisioni anelastiche.

I fotoni interagiscono con la materia in tre differenti modi:

- **effetto fotoelettrico:** si tratta di una interazione con gli elettroni atomici interni in cui il fotone incidente ionizza l'atomo colpito e viene completamente assorbito. Inoltre, nel momento in cui viene emesso l'elettrone fotoelettrico, un elettrone che occupava un'orbita più esterna dell'atomo cade nello spazio lasciato libero dal fotoelettrone, causando l'emissione di un fotone fotoelettrico a bassa energia;

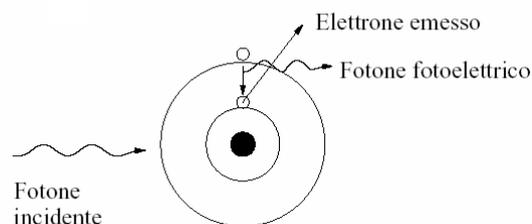


Fig. 1.1. Effetto fotoelettrico.

- **effetto Compton:** si tratta di una interazione con gli elettroni atomici esterni in cui viene liberato un elettrone dall'atomo colpito e si ha l'emissione di un fotone. L'energia del fotone incidente è suddivisa tra i due prodotti dell'interazione;

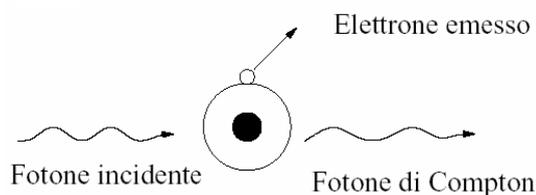


Fig. 1.2. Effetto Compton.

- **creazione di coppie elettrone-positrone:** in questo caso si ha interazione con il campo coulombiano del nucleo, in cui il fotone incidente viene completamente annullato e viene emessa una coppia elettrone-positrone. Questo fenomeno non avviene mai per energie del fotone inferiori a 1.024MeV.

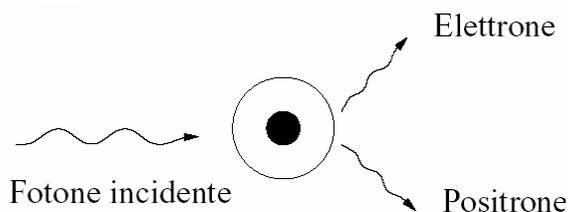


Fig. 1.3. Creazione di coppie.

La probabilità di questi tre effetti dipende dall'energia della particella incidente ed è fortemente legata al numero atomico del bersaglio.

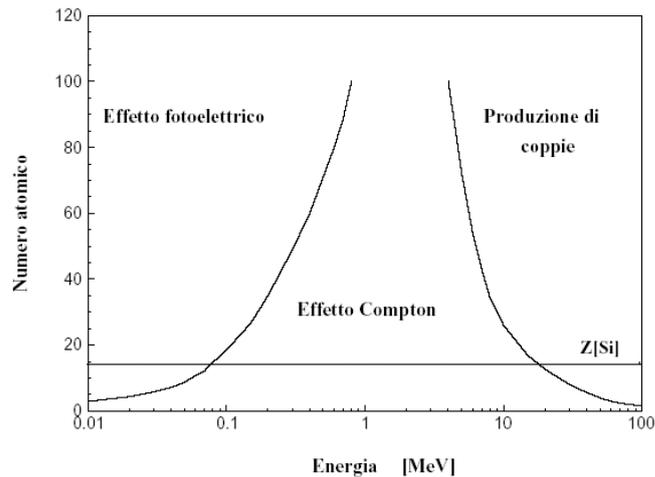


Fig. 1.4. *Importanza relativa delle tre modalità di interazione fotone-materia in funzione dell'energia del fotone e del numero atomico Z del bersaglio [1].*

Per materiali con numero atomico grande, si ha effetto Compton solo per una piccola finestra di energia, mentre per numeri atomici piccoli esso è l'effetto dominante. Come si può notare, nel Silicio esso è l'effetto dominante.

Gli effetti dell'interazione di particelle cariche e neutre con la materia possono quindi essere riassunti in due classi: effetti da ionizzazione e danni da dislocamento. Questi fenomeni possono essere causati sia direttamente dalla particella incidente che dai suoi prodotti secondari. In effetti sono questi ultimi a dare origine alla maggioranza delle interazioni durante l'irraggiamento. Mentre i neutroni, sono i principali responsabili del dislocamento nucleare, fotoni ed elettroni danno luogo soprattutto a ionizzazione.

La ionizzazione in un materiale semiconduttore o isolante genera coppie elettrone-lacuna ed il numero di coppie prodotte è proporzionale alla quantità di energia depositata. Tale energia viene espressa attraverso la dose totale assorbita, TID. Per studiare gli effetti della ionizzazione su di un dato materiale non è necessario specificare il tipo di particella utilizzata durante l'irraggiamento ma si può fare riferimento solo all'energia depositata.

Il dislocamento atomico si verifica quando un atomo viene spostato dal suo sito originale nel reticolo e diventa atomo interstiziale, generalmente attiguo ad una vacanza. Atomo interstiziale e vacanza prendono il nome di coppia di Frenkel. Per produrre il

dislocamento di un atomo di silicio è necessario trasferire un'energia di almeno 20eV. Nel SiO₂ a temperatura ambiente, il 90% delle coppie di Frenkel si ricombina pochi minuti dopo la fine dell'irraggiamento.

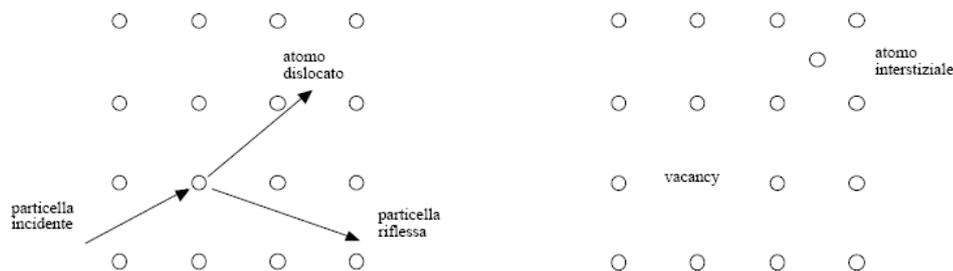


Fig. 1.5. Dislocamento.

1.3 Ambienti ostili

1.3.1 L'ambiente spaziale

Le radiazioni nell'ambiente spaziale si possono dividere in due popolazioni, quali le particelle "intrappolate" in fasce dalla magnetosfera terrestre, comprendenti essenzialmente protoni ed elettroni ed i raggi cosmici (GCRs) e particelle da eventi solari (come flares e coronal mass ejection) che producono protoni energetici, particelle alfa, ioni pesanti e elettroni in quantità maggiori di svariati ordini di grandezza rispetto ai GCRs di fondo, ma a energie minori.

1.3.1.1 Particelle intrappolate

Sono fasce di particelle intrappolate (chiamate fasce di Van Allen) sono formate da due regioni: una fascia interna centrata a circa 1,5 raggi terrestri e una zona esterna a circa 5 raggi terrestri, separate da una regione a ridotto (ma non nullo) flusso di particelle (la cosiddetta "slot region"). Sebbene l'origine delle particelle intrappolate non sia ancora completamente conosciuta, fra le sorgenti si possono sicuramente includere il vento solare, eventi solari transitori, raggi cosmici e prodotti di collisioni fra raggi cosmici e l'atmosfera terrestre. I costituenti principali risultano essere:

- **protoni:** in energia spaziano da decine di keV a centinaia di MeV, con flussi fino a 10^5 protoni/cm²·sec per protoni con energie superiori a 30 MeV. Protoni con queste energie sono facilmente in grado di penetrare le protezioni e di

interferire con l'elettronica all'interno delle navicelle spaziali. Il flusso di protoni con energia superiore a 30 MeV ha un picco a circa 2500 km sopra l'equatore e scompare a circa 3,5 raggi terrestri; tuttavia, protoni ad energia più bassa esistono anche attraverso la "slot region";

- **elettroni:** gli elettroni sono intrappolati all'interno delle due fasce. Il picco del flusso di elettroni con energia superiore a 2MeV si tocca a 2500 km di altezza sopra l'equatore nella zona interna, e a 20000km nella regione esterna;
- **ioni pesanti:** le fasce di Van Allen sono composte prevalentemente da elettroni e protoni, ma è ormai nota la presenza di ioni pesanti intrappolati dal campo magnetico terrestre. Si pensa che l'origine di queste particelle siano raggi cosmici anomali, cioè particelle interstellari neutre che si dirigono verso il sistema solare, vengono ionizzate dal vento solare, accelerate fino a decine di MeV/nucleone e conseguentemente intrappolate dalla magnetosfera. Il picco del flusso degli ioni pesanti si trova ad altitudini appena sopra la fascia interna dei protoni (circa 1,8 – 2 raggi terrestri). Dal momento che gli ioni pesanti hanno energie relativamente basse (decine di MeV/nucleone), non riescono a penetrare attraverso le protezioni delle navicelle spaziali, e quindi non ci si aspetta che siano la causa preponderante di SEEs.

1.3.1.2 Particelle da attività solare

L'attività solare non è mai costante, ma segue variazioni periodiche, alternando periodi di attività ad altri di riposo. Il periodo dei più recenti cicli solari è variato da 9 a 13 anni, con una media di 11 anni. Gli eventi solari si distinguono in graduali ed impulsivi. Gli eventi graduali producono un aumento nel flusso di particelle che decade lentamente in parecchie ore o addirittura giorni. Questi eventi possono produrre protoni ad alta energia (> 30 MeV) con fluenze maggiori di 10^9 protoni/cm² accumulati in pochi giorni. Gli eventi impulsivi sono, per definizione, di durata molto più breve (al massimo qualche ora) e sono evidenziati dall'aumento del flusso di ioni pesanti e di elettroni a bassa energia. Questi eventi producono fluenze di ioni pesanti che possono essere di ordini di grandezza sopra il fondo formato dai raggi cosmici. Tali ioni pesanti hanno energie che vanno dalle decine di MeV/ nucleone alle decine di GeV/nucleone, ma il flusso degli ioni più energetici è inferiore a quello degli ioni di origine cosmica.

1.3.1.3 Raggi cosmici

I flussi di particelle da eventi solari sono transitori, nel senso che si osservano solo per un breve periodo di tempo. Al contrario, i raggi cosmici galattici (GCR) formano una componente di radiazione di background che mostra una lenta variazione ciclica con l'attività solare. I raggi cosmici sono composti da protoni altamente energetici e da ioni pesanti che vengono dall'esterno del sistema solare. Queste particelle devono combattere contro il vento solare per entrare nel sistema solare e raggiungono quindi la loro massima intensità in corrispondenza del minimo di quella solare. I protoni compongono circa l'83% del flusso dei GCRs, i nuclei di He (particelle alfa) circa il 13%, il 3% è composto da elettroni e il restante 1% da nuclei pesanti. GCRs che vengono a contatto con l'ambiente più vicino alla terra incontrano il campo geomagnetico. Dal momento che sono così energetici (da decine di MeV/nucleone fino a centinaia di GeV/nucleone), non riescono ad essere intrappolati né vengono significativamente attenuati dagli schermi delle navicelle. I GCRs che colpiscono l'atmosfera formano una cascata di particelle secondarie. GCRs con traiettorie polari possono penetrare a basse altitudini a causa della ridotta rigidità geomagnetica nelle regioni polari.

1.3.2 L'ambiente terrestre

Se i raggi cosmici e le particelle solari incidenti sono sufficientemente energetici da non venire deviati dal campo magnetico terrestre, penetrano nell'atmosfera terrestre e vengono attenuati dall'interazione con gli atomi di azoto e ossigeno. Il risultato è uno sciame di particelle secondarie e di interazioni create attraverso i processi di attenuazione. I prodotti della cascata di secondari sono protoni, elettroni, neutroni, gamma, muoni e pioni.

A circa 25 km di altezza i primari sono praticamente scomparsi, mentre aumenta il numero complessivo di particelle: a 12 km il flusso è di circa $100/\text{cm}^2\text{-sec}$ e si riduce a circa $1/\text{cm}^2\text{-sec}$ a livello del mare. Le particelle che raggiungono la superficie sono meno dell'1% dei primari e sono composte da particelle dalla 3^a alla 7^a generazione. I maggiori responsabili di SEEs ad elevate altitudini ed a livello terrestre sono neutroni e protoni. Il loro flusso evidenzia un picco a circa 17-18 km di altezza ($1,2 \text{ n}/\text{cm}^2\text{-sec}$), mentre a livello del mare è parecchie centinaia di volte più basso rispetto a quello presente all'altezza di volo degli aerei civili. Il flusso varia anche con la latitudine, ed è

maggiore ai poli, dove, a causa della ridotta rigidità geomagnetica, le particelle cariche possono penetrare più facilmente.

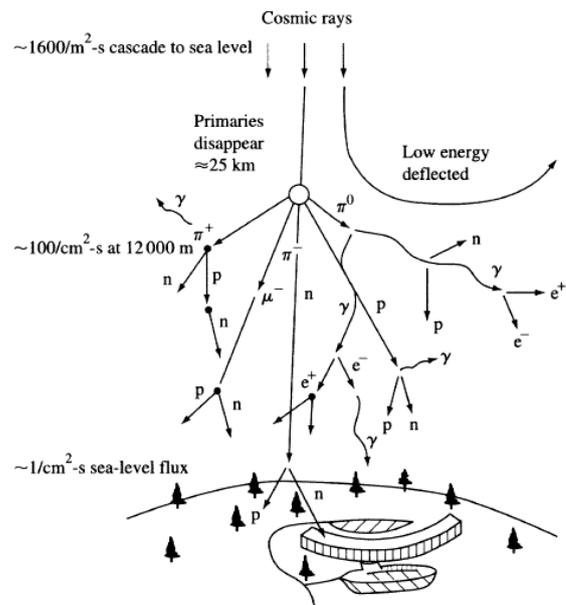


Fig. 1.6. Schema di una cascata di GCRs

Capitolo 2

SEEs: meccanismi di generazione

2.1 Single Event Effects (SEEs)

I single event effects sono fenomeni causati da particelle altamente ionizzanti (come ad esempio ioni pesanti) che attraversano i circuiti integrati. Questi eventi provocano malfunzionamenti immediati di uno o più transistor che possono influenzare l'intero circuito. I conseguenti errori possono essere reversibili (ovvero non distruttivi) ed in tal caso sono chiamati soft errors, oppure non reversibili (distruttivi), e allora sono detti hard errors.

Il meccanismo che sta alla base di ogni SEE consiste nell'accumulo di carica in una zona sensibile di un dispositivo in seguito al passaggio di una particella ionizzante attraverso esso. Una particella che attraversa un dispositivo a semiconduttore, libera lungo il percorso, per interazione coulombiana, una colonna di coppie di elettrone-lacuna dal diametro variabile fra qualche centinaio di nanometri e qualche micron.

A seconda dei diversi fattori la particella può causare effetti non osservabili, perturbazioni transitorie delle operazioni del circuito, cambiamento di stati logici, o danni permanenti al dispositivo o al circuito integrato.

2.1.1 Single-Event Upset (SEU)

Un SEU è un cambiamento istantaneo dello stato logico di una cella elementare di memoria, indotto dalle cariche rilasciate lungo la traccia della particella incidente, che sono raccolte in un nodo sensibile del circuito. Nel caso di una cella di RAM statica (SRAM), costituita da due inverter nei quali l'uscita dell'uno è connessa all'ingresso dell'altro, i punti sensibili sono i drain dei transistor. Questo tipo di problema è di particolare interesse nei circuiti digitali, e può essere eliminato riscrivendo l'informazione persa, nel caso di una memoria o ripetendo l'algoritmo eseguito nel caso di una CPU. Il numero di errori soft è normalmente specificato in errors/bit-day. Una quantità di errori troppo alta può portare ad una significativa riduzione delle performances del circuito. Per ciascun dispositivo esiste una quantità minima di carica, detta carica critica, che è in grado di generare un SEU. Poiché la carica prodotta dalla particella incidente è direttamente proporzionale al suo LET, per ciascun dispositivo viene definito quindi un valore di LET critico. Se la particella incidente ha un LET superiore al LET critico allora il dispositivo sarà vulnerabile al SEU.

2.1.2 Soft Error Rate (SER)

Un soft error si verifica quando un evento dovuto alla radiazione è una causa sufficiente perché la carica di disturbo faccia invertire lo stato di una cella di memoria, di un registro, di un latch, o di un flip flop. L'errore è soft perché il circuito o il dispositivo non vengono danneggiati in modo permanente dalla radiazione: se nuovi dati vengono scritti nei bit, il dispositivo li memorizza correttamente. Il soft error è inoltre spesso riferito ad un singolo evento di upset (SEU). Il SER è il tasso con il quale un dispositivo o un sistema incontra o si prevede incontrerà Soft Error. È in genere espresso in FIT ossia numero di fallimenti nel tempo.

2.2 Single-Event Effects: una breve storia

Il primo articolo che storicamente trattò questo argomento non fu scritto nell'ambito dell'elettronica per l'ambiente spaziale, ma nell'ambito di ricerca riguardante lo scaling nella microelettronica a livello del mare (terrestre). Nel 1962 Wallmark e Marcus predissero che a causa dei raggi cosmici il volume minimo dei dispositivi a semiconduttore non poteva essere inferiore ai $10\mu\text{m}$. Il primo articolo che trattò gli upset dovuti ad anomalie nelle operazioni di comunicazione satellitare, fu presentato al NSREC nel 1975 da Binder. In questo articolo si determina il tasso di eventi dovuti ai raggi cosmici analizzando i risultati di esperimenti effettuati con l'osservazione al microscopio elettronico (SEM) dei transistor sensibili. Il tasso di eventi osservato era di $1.5 \cdot 10^{-3}$ per transistor per anno. Alla fine degli anni '70, in seguito alle continue prove che aumentavano la convinzione che gli errori osservati nelle memorie dei satelliti fossero dovute agli upset indotti dai raggi cosmici, fu formulato un primo modello per prevedere il tasso di errori del sistema dovuto a tali cause. Questo modello utilizzò la funzione di distribuzione percorso-lunghezza di un flusso omnidirezionale attraverso una regione sensibile e lo spettro del LET per l'ambiente dei raggi cosmici. Sebbene i primi articoli attribuissero gli upset nelle memorie alla ionizzazione diretta determinata da ioni pesanti, nel 1979 durante il NSREC venne riportata la scoperta che anche i protoni e i neutroni causano errori dovuti ad effetti di ionizzazione diretta. Tale scoperta fu molto importante poiché nell'ambiente spaziale c'è abbondanza di protoni rispetto a ioni pesanti; inoltre questo fatto implica che gli effetti da evento singolo possano essere causati anche da protoni prodotti da eventi solari e protoni intrappolati nella cintura di radiazioni della Terra (cintura di Van Allen). Infatti, i SEEs indotti da protoni dominano nei dispositivi commerciali che operano in orbite terrestri basse. Dal 1980, con la continua crescita nella ricerca sui SEE, viene riservata una sessione al NSREC dedicata ai fenomeni da evento singolo. Durante gli anni '90 ci furono due evoluzioni che accentuarono l'importanza dei SEE. La prima fu la drammatica diminuzione dei produttori che offrivano circuiti integrati digitali resistenti alla radiazione, portando così all'utilizzo di elettronica commerciale in applicazioni spaziali, che forniva funzionalità e prestazioni maggiori, a discapito dell'affidabilità dovuta alla sensibilità ai SEE. La seconda fu il continuo avanzamento nelle tecnologie di fabbricazione nei confronti di dimensione, velocità e complessità dei circuiti integrati ottenuto grazie allo scaling. Entrambi i

fattori portarono ad una convergenza tra le due comunità storicamente separate nel campo dei circuiti integrati: i vendor militari e spaziali si mossero verso circuiti commerciali (non rad-hard) e i vendor commerciali si interessarono ai SEE nell'ambiente consumer. Al giorno d'oggi gli effetti da evento singolo ricoprono un serio interesse nell'industria per l'elettronica commerciale a livello terrestre. Infatti, la vulnerabilità all'evento singolo è ritenuta una metrica fondamentale dell'affidabilità del circuito integrato e il design di circuiti intrinsecamente resistenti alle radiazioni sta ricevendo una considerevole attenzione.

2.3 SEU nelle memorie SRAM

Quando una particella energetica colpisce una zona sensibile di una memoria SRAM (tipicamente la giunzione del drain polarizzata inversamente di un transistor nello stato OFF come il transistor T1 della figura 2.1), la carica raccolta dalla giunzione provoca un transitorio di corrente nel transistor colpito. Allo scorrere del flusso di corrente attraverso tale dispositivo, il transistor di ripristino (in questo caso il PMOS T2) cerca di bilanciare la corrente indotta dalla particella. La corrente che scorre nel transistor di ripristino induce un abbassamento di tensione al nodo A, a causa della finita conduttanza del canale. Il drain di T2 è inoltre connesso ai gate dei transistor T3 e T4.

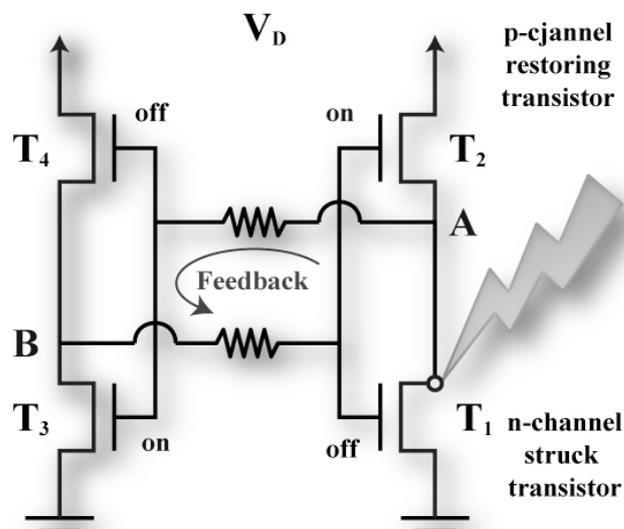


Fig. 2.1. Meccanismo di upset in una cella di memoria SRAM a seguito dell'impatto di una particella in un nodo sensibile.

Se la corrente indotta è sufficiente ad abbassare la tensione al drain del transistor di ripristino al di sotto della soglia di tensione, gli stati logici di T3 e T4 saranno invertiti. Ciò costringerà la tensione del nodo B a passare da 0V a V_D , commutando così T1 e T2 e cambiando lo stato della cella. La tensione transitoria che nasce in risposta al singolo evento transitorio di corrente è il meccanismo che può causare gli upset nelle celle SRAM. Il transitorio di tensione è simile ad un impulso di scrittura e può far sì che lo stato sbagliato venga immagazzinato nella memoria. Il più forte tra il processo di retroazione e il processo di recupero governa la risposta al SEU della cella di memoria SRAM. Se la corrente di recupero proveniente dal transistor di ripristino è più veloce rispetto alla retroazione, il circuito non cambierà stato, altrimenti il transitorio di corrente indotto rimarrà presente.

2.4 Fonti di SEEs

Le fonti di SEE per un circuito elettronico si differenziano in base all'ambiente in cui si intende utilizzare tale circuito e cioè ambito spaziale o terrestre.

Per le applicazioni spaziali le fonti di evento singolo sono:

- ioni pesanti con alta energia: possiedono un lungo raggio di penetrazione, grande LET ed agiscono per interazione diretta;
- protoni con alta energia: agiscono per interazione diretta e indiretta attraverso reazioni nucleari.

Per le applicazioni terrestri e avioniche le fonti di effetti dovuti a evento singolo sono:

- neutroni ad alta energia: dovuti a sottoprodotti di raggi cosmici che interagiscono indirettamente attraverso reazioni nucleari;
- neutroni a bassa energia: agiscono per interazione indiretta attraverso reazioni nucleari;
- particelle alfa generate da decadimento radioattivo di contaminanti (U, Th, Pa) contenuti nei chip e nei package; sono dotate di un corto raggio di penetrazione nel Si, basso LET, ed agiscono per interazione diretta.

Gli effetti da evento singolo in un circuito integrato dipendono quindi dal tipo e dall'energia della particella cosmica.

2.5 Meccanismi di generazione dei SEEs

Il meccanismo alla base di ogni effetto da evento singolo consiste fondamentalmente nell'accumulo di carica in una zona sensibile di un dispositivo a seguito del passaggio di una particella ionizzante attraverso esso. Una particella, mentre attraversa un dispositivo a semiconduttore, libera lungo il percorso, per interazione coulombiana, una colonna di coppie di elettroni e lacune dal diametro variabile fra qualche centinaio di nanometri e qualche micron.

I principali meccanismi di rilascio di carica sono due: la ionizzazione diretta da parte della particella incidente e la ionizzazione da parte delle particelle secondarie, create dall'interazione fra la particella incidente e gli atomi del bersaglio. La ionizzazione diretta può causare SEE se la particella incidente (ad esempio uno ione pesante) è abbastanza ionizzante da liberare una densità di portatori di carica molto elevata. Per particelle più leggere (ad esempio protoni), la ionizzazione diretta può produrre una quantità di carica non sufficiente a causare effetti in modo diretto e i SEE sono invece causati dalla ionizzazione dovuta a particelle secondarie. Il fatto che la carica depositata per ionizzazione diretta sia sufficiente a causare un effetto dipende naturalmente dal tipo di dispositivo colpito, nonché dalla traiettoria e dal punto di impatto della particella incidente.

Il rate di incidenza delle particelle su un materiale è dato in termini di flusso delle particelle, espresso in particelle/cm²·sec. L'integrale nel tempo del flusso è la fluenza, espressa in particelle/cm². Quando una particella attraversa un semiconduttore perde energia a causa delle interazioni con gli elettroni (electronic stopping) e con i nuclei (nuclear stopping). Quando tutta l'energia è stata persa, la particella si arresta; si definisce range la lunghezza percorsa prima di arrestarsi. Il rate di perdita di energia, dE/dx , dovuto ad entrambi i meccanismi, è chiamato stopping power e viene usualmente misurato in MeV/cm. Normalmente si considera lo stopping power normalizzato per la densità del materiale; questa nuova quantità è chiamata LET (Linear Energy Transfer).

La relazione fra il LET e lo stopping power dE/dx è quindi:

$$LET(x) = \frac{1}{\rho} \frac{dE}{dx}(x)$$

dove ρ è la densità del mezzo. La LET ha come unità di misura $MeV - cm^2 / mg$.

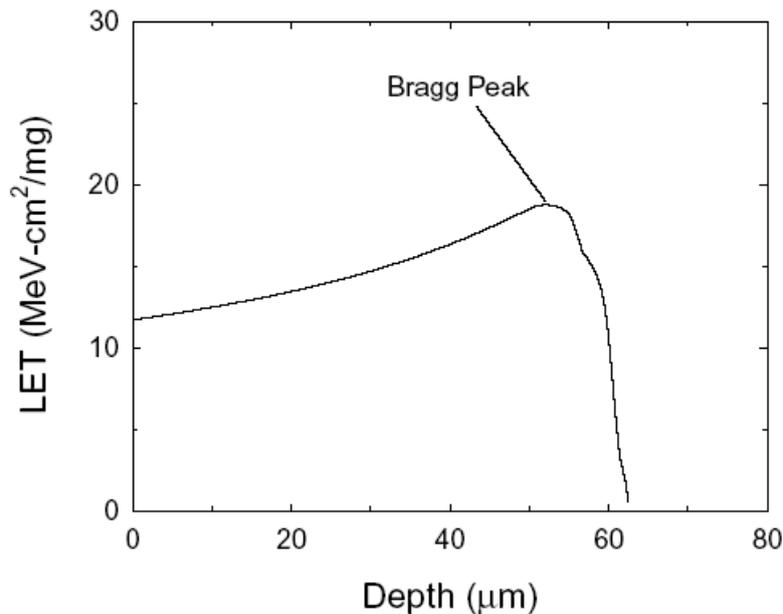


Fig. 2.2. LET in funzione della distanza percorsa per ioni di cloro (210 MeV) nel silicio [2].

In fig. 2.2 è mostrato il tipico andamento della LET in funzione della profondità. Si può notare un picco nel rilascio di energia quando la particella è a fine range, seguito da una rapida diminuzione quando la particella sta per arrestarsi.

Dal momento che il meccanismo fondamentale di formazione dei SEE è il rilascio di carica nel dispositivo elettronico, un parametro importante sarà la Linear Charge Deposition (LCD). Si può facilmente mettere in relazione il LET di una particella alla carica rilasciata per unità di lunghezza, nota per ogni materiale la quantità di energia necessaria per la formazione di una coppia elettrone-lacuna. A titolo di esempio, nel silicio occorrono 3,6 eV per produrre una coppia, e il silicio ha una densità di 2328 mg/cm³; usando questi valori, si può dimostrare che ad un LET di 97 eV-cm²/mg corrisponde ad una carica depositata di ~1 pC/µm.

Particelle adroniche leggere (protoni e neutroni) non riescono a liberare una densità di carica sufficiente ad innescare processi da evento singolo. Questo non significa però che possano essere trascurate quali fonti di SEEs. Quando, infatti, tali particelle colpiscono il reticolo di un semiconduttore, possono innescare reazioni anelastiche con un nucleo, con possibile conseguente produzione di un altro nucleo più leggero ed emissione di particelle alfa (α) o gamma (γ) (un nucleo di Si ad esempio può emettere una particella α trasformandosi in un nucleo di Mg). Può anche accadere che il

nucleo originario si spezza in due frammenti (il Si si divide preferibilmente in ioni C e O), ciascuno dei quali può rinculare. Tutti i prodotti di queste reazioni possono, a questo punto, depositare energia per ionizzazione diretta lungo il loro percorso. Dal momento che tutte queste particelle sono molto più pesanti dei neutroni e protoni originari, riuscendo così a depositare molta più carica e sono quindi in grado di provocare SEEs. Non vanno infine trascurati, come sorgente di ioni, i materiali del package stesso.

Sono fondamentalmente tre i meccanismi che agiscono sulla carica depositata dall'impatto di una particella energetica:

- i portatori si muovono per drift in risposta ad un campo elettrico presente all'interno del dispositivo;
- i portatori si muovono per diffusione sotto l'influenza di un gradiente di concentrazione di carica dentro il dispositivo;
- i portatori possono annichilarsi per ricombinazione diretta o indiretta.

Quando una particella colpisce un dispositivo microelettronico, le regioni più sensibili sono le giunzioni p/n, come illustrato in figura 2.3. L'elevato campo elettrico presente nella regione di svuotamento di una giunzione inversamente polarizzata è infatti in grado di raccogliere la carica indotta attraverso processi di drift, causando un transiente di corrente ai contatti della giunzione. Anche impatti in prossimità della zona di svuotamento possono causare transienti di corrente, dal momento che i portatori di carica diffondono verso la zona di svuotamento, dove vengono raccolti.

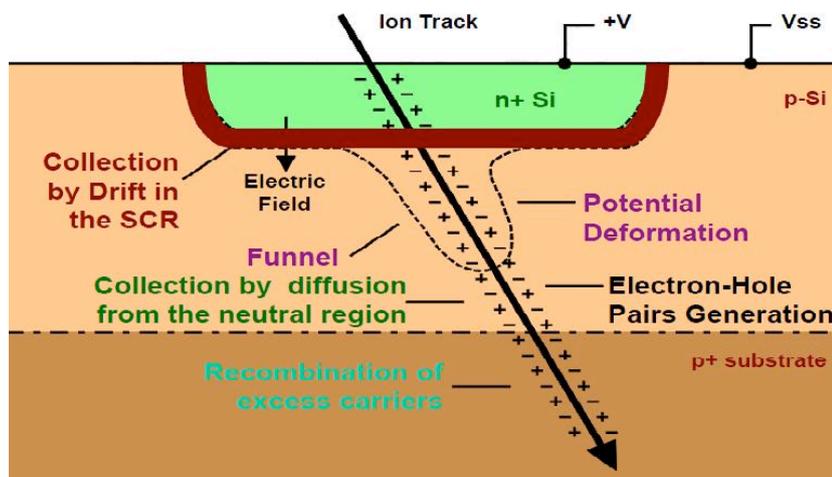


Fig. 2.3. *Impatto di uno ione su una giunzione PN.*

In fig. 2.3 è rappresentato il cosiddetto “effetto funneling”: esso consiste in una distorsione transitoria del potenziale elettrostatico della giunzione. La natura fortemente conduttiva della carica generata lungo la traiettoria della particella può far collassare localmente il campo elettrico della giunzione, permettendo così di raccogliere una quantità di carica maggiore di quella che verrebbe raccolta, in condizioni normali, nella regione sensibile.

Capitolo 3

Modellizzazione e simulazione dei meccanismi di generazione dei Single-Event Effects

I metodi di modellizzazione e simulazione sono ampiamente utilizzati per minimizzare il SER (Soft Error Rate) da ioni, particelle alfa ecc.. e per descrivere i processi fondamentali che avvengono durante l'interazione di queste particelle con la materia, quali la perdita di energia dello ione, la deposizione di carica, il meccanismo di raccolta di carica da una giunzione PN polarizzata inversamente ed infine l'impatto della carica raccolta sul comportamento del circuito. La comprensione di questi effetti permette la riduzione della SER sensitivity nei chip (mitigation SER).

In questo paragrafo si tratteranno le tecniche ed i modelli più utilizzati per descrivere il passaggio di una particella attraverso le giunzioni di un circuito integrato. Saranno presentate metodologie per la simulazione device-level, circuit-level e mixed-mode, fornendone una breve descrizione.

3.1 Modelli di simulazione physics-based

Esistono tre tipologie di simulatori utilizzati per studiare il comportamento di un dispositivo bidimensionale o tridimensionale, in quello che verrà chiamato poi device-level: simulatori drift-diffusion, simulatori basati su equazioni idrodinamiche e bilanci energetici e simulatori basati sul metodo di Monte Carlo.

Il formalismo più utilizzato è il metodo drift-diffusion. In tale modello, le equazioni del dispositivo a semiconduttore sono dedotte dall'equazione di Boltzmann per il trasporto (che descrive la distribuzione statistica delle particelle in un fluido), usando numerose approssimazioni. Le equazioni da risolvere sono l'equazione di Poisson, l'equazione di continuità e la densità di corrente. Tali equazioni sono discretizzate e risolte su una griglia (mesh), usando metodi alle differenze finite o agli elementi finiti. I modelli drift-diffusion si sono evoluti nel tempo e oggi non sono più pesanti a livello computazionale come una volta, ad eccezione del caso di modelli tridimensionali i quali presentano comunque una complessità computazionale tale da renderli utilizzabili solo per singoli dispositivi o singola cella di memoria.

Il passo successivo nella gerarchia delle simulazioni device-level sono i codici basati sul bilanciamento idrodinamico e dell'energia. Con alcune assunzioni di base, tali programmi possono trattare effetti non locali basandosi su cinque o sei equazioni di stato al posto delle tre utilizzate dal metodo drift-diffusion, chiaramente pagando come prezzo un conseguente carico computazionale maggiore.

Sul gradino più alto della scala delle simulazioni device-level troviamo le simulazioni basate sul metodo di Monte Carlo, che riducono ulteriormente le ipotesi di partenza e le approssimazioni. Attraverso il metodo di Monte Carlo infatti viene descritto il trasporto delle cariche a livello microscopico utilizzando le classiche equazioni del moto (e.g., Prima legge di Newton). Viene analizzato il moto dei singoli portatori di carica nella loro deriva e nell'interazione con i centri di diffusione fino a che non si raggiunge una significanza statistica. Il prezzo da pagare è legato al pesantissimo carico computazionale (nettamente maggiore rispetto ai due casi precedenti), legato al fatto che per l'attuazione della simulazione devono essere tracciate le traiettorie di diverse migliaia di particelle per ottenere statistiche significative.

3.2 Simulazioni multidimensionali

Gli ioni che attraversano un dispositivo microelettronico presentano una natura tridimensionale, che rende quindi complicata la modellizzazione dei relativi effetti utilizzando programmi di simulazione 2D, nonostante queste tipologie di simulatori siano largamente utilizzate nell'industria del semiconduttore.

In ambiente di simulazione 2D, l'impatto dello ione viene automaticamente esteso lungo la terza dimensione: le simulazioni bidimensionali sovrastimeranno quindi l'efficienza di raccolta di carica a causa della maggiore larghezza dell'area di raccolta di carica della traccia dello ione.

Ci si rende conto quindi che un dominio tridimensionale sarà in generale necessario per una previsione accurata della deposizione di carica e sarà richiesto in casi particolari, quali dispositivi che esibiscono simmetrie circolari o per studiare l'effetto di particelle che colpiscono il dispositivo non ortogonalmente; va tenuto presente che le frequenze attuali dei microprocessori su pc desktop rendono i simulatori 3D più performanti.

3.3 Mesh e tempistiche

Le equazioni che vengono affidate al simulatore per la loro risoluzione, sono per prima cosa discretizzate su una mesh che descrive il dispositivo che dovrà essere simulato: le equazioni vengono quindi risolte in ogni punto della mesh dopo essere state assemblate in una matrice. La realizzazione della mesh è particolarmente importante nella modellizzazione dei SEU. Essa consiste nella realizzazione della struttura geometrica di un modello 3D, composto da elementi geometrici quali triangoli o poligoni connessi l'uno all'altro. Nel caso di simulatori 3D derivati da simulatori bidimensionali e che quindi "imitano" la metodologia di simulazione tridimensionale, l'asse z non ha linee di mesh terminali.

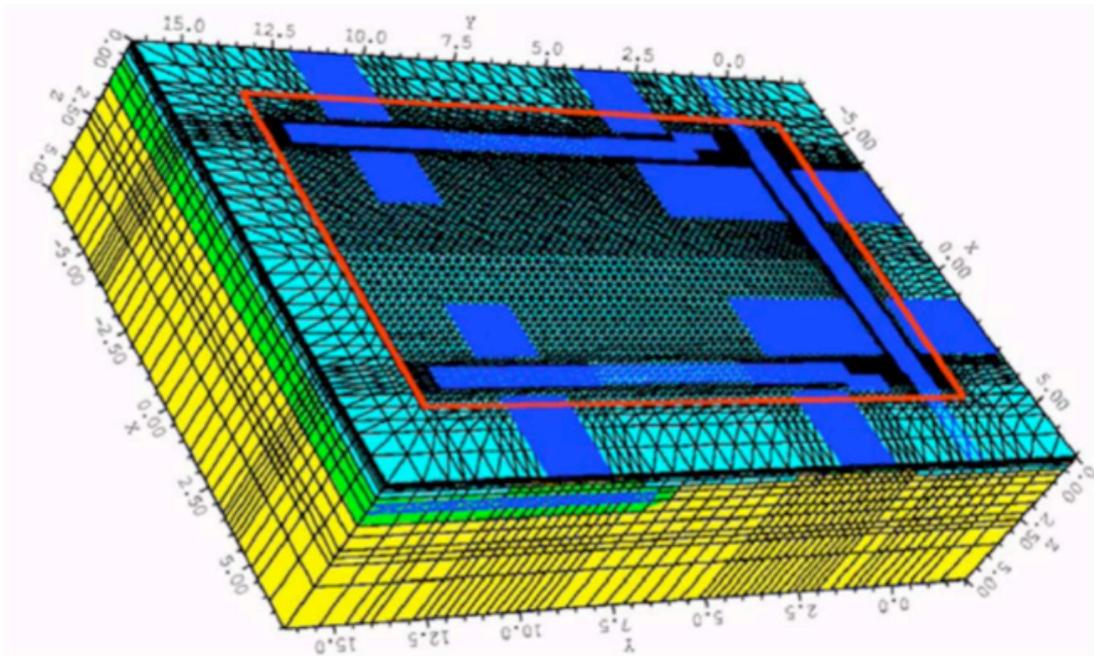


Fig. 3.1. Visione tridimensionale di una cella di memoria SRAM così come viene rappresentata in una simulazione device-level. La mesh è approssimativamente di 100000 punti [3].

Un parametro fondamentale legato ai simulatori in generale è proprio il tempo necessario per la realizzazione di una simulazione. Questo tempo è legato prevalentemente alle prestazioni del pc che si sta utilizzando ed al numero di nodi della mesh scelta. Una simulazione bidimensionale richiede un tempo nettamente inferiore rispetto ad una simulazione tridimensionale e questo appare chiaro visto l'inferiore numero di nodi coinvolti nella mesh di una simulazione 2D rispetto a quella 3D. La durata della simulazione infatti è proporzionale ad n^α , dove n corrisponde al numero di nodi mentre α è un numero compreso fra 1.5 e 2.2 a seconda della struttura geometrica costituente la mesh. Una riduzione nel numero di nodi della mesh può tradursi quindi in una notevole diminuzione dei tempi di simulazione; va tenuto presente comunque che una mesh larga potrebbe fornire risultati poco precisi o addirittura errati. Ad esempio nel caso in cui si stia studiando l'impatto di una particella su un dispositivo, la corrente transitoria generata potrebbe passare inosservata se non si è provveduto ad un buon refinement della mesh lungo la traiettoria della particella stessa.

In questo senso una buona strategia è quella di suddividere la mesh del dispositivo in più settori e di provvedere ad infittirla nelle zone più sensibili del dispositivo.

3.4 Modalità di simulazione

Esistono fondamentalmente tre tipi di modalità con le quali il simulatore può operare, che verranno descritte di seguito.

3.4.1 Device Simulation

Come accennato precedentemente, le simulazioni device-level possono essere di tre tipi; esse possono essere pensate come misure virtuali del comportamento elettrico di un dispositivo a semiconduttore, quale ad esempio un transistor o un diodo. Il dispositivo è rappresentato come una maglia finita di elementi in cui ogni nodo possiede delle proprietà associate ad essa, quali la tipologia di materiale, la concentrazione di drogaggio ecc. Per ciascun nodo vengono calcolate le concentrazioni dei portatori, la densità di corrente, il campo elettrico, il tasso di generazione ricombinazione ecc. Gli elettrodi sono rappresentati come aree sulle quali sono imposte condizioni al contorno quali la tensione applicata. Il device simulator risolve le equazioni di Poisson, le equazioni di continuità dei portatori ecc. e dopo la risoluzione delle equazioni, le correnti risultanti ai contatti vengono estratte e sono pronte per poter essere analizzate.

3.4.2 Circuit simulations

Lo stretto accoppiamento tra dispositivo e risposta circuitale all'impatto di una particella può complicare notevolmente la modellizzazione del SEU. Nelle memorie SRAM ad esempio, la modellizzazione del singolo transistor colpito, tenendo conto delle condizioni al contorno, non si manifesterà mai in un upset osservabile nella simulazione: per costruzione, il dispositivo ritornerà sempre al suo stato precedente l'impatto.

Nelle circuit-simulations dei SEU, il transitorio di corrente indotto dal single-event viene modellizzato da un generatore di corrente al nodo colpito dove può essere incorporato in un macro-modello di dispositivi interconnessi tramite un sottocircuito e l'effetto, ad esempio in una memoria SRAM, può essere studiato con un simulatore circuitale quale ad esempio SPICE. La macro-visione del circuito riguarderà quindi la raccolta di carica nelle giunzioni del singolo dispositivo, al variare delle correnti e delle tensioni nel circuito.

L'idea è quella di replicare l'impatto di uno ione sul dispositivo, attraverso l'iniezione di un impulso di corrente; il modello circuitale utilizzato spesso a questo scopo è un impulso di corrente costituito da un doppio esponenziale. Parametri tipici di questo impulso sono tempi di salita dell'ordine delle decine di picosecondi e tempi di discesa dell'ordine dei 200-300ps. L'ampiezza e il profilo temporale dell'impulso di corrente dipendono dai parametri del materiale, dalla tipologia dello ione, dall'energia dello ione, dalle dimensioni del device e dalla posizione dell'impatto in relazione alla giunzione. Se il profilo temporale della corrente non è importante nella risposta circuitale all'impatto dello ione, allora modelli di impulsi di corrente come quelli appena descritti sono accettabili, viceversa è necessario ricorrere a modelli più accurati, come quelli ricavati dal singolo device.

Vantaggi di questo approccio sono la larga scala dei circuiti che possono essere modellizzati e l'efficienza computazionale, che permette di ottenere risultati in tempi brevi. D'altra parte gli svantaggi riguardano l'accuratezza dei transistori di corrente usati come input: ad esempio se l'impulso di corrente è basato sulla device-simulation di un dispositivo colpito da uno ione e privo di carico, la simulazione circuitale erediterà l'inesattezza dovuta al precedente dispositivo caricato impropriamente.

3.4.3 Mixed-Mode

La sfida nella modellizzazione dei Single-Event Effects è quella di riuscire a correlare la raccolta di carica ottenuta dalle simulazioni device-level con i circuiti circostanti. Una soluzione a questo problema è stata offerta dallo sviluppo delle simulazioni mixed-mode che consentono di risolvere contemporaneamente equazioni nel dominio device-level e nel dominio circuit-level.

Nelle simulazioni mixed-mode il dispositivo colpito da una particella viene modellizzato nel dominio device-level mentre il restante circuito ad esempio di una cella di memoria è rappresentato in maniera simile a quanto avviene in SPICE, attraverso compact models. I due domini sono tenuti insieme da condizioni al contorno applicate ai contatti.

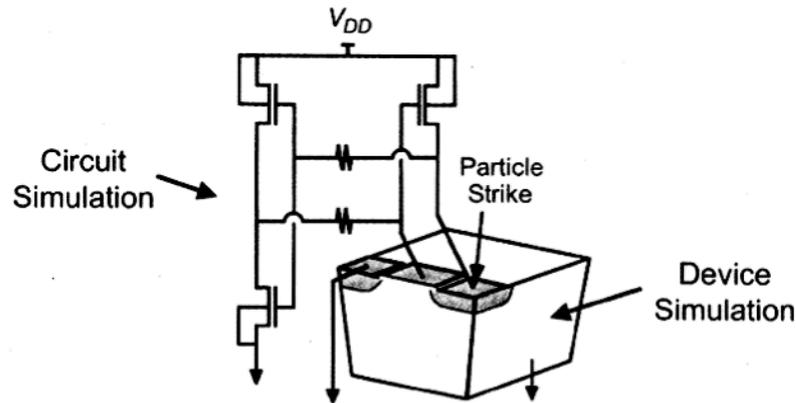


Fig. 3.2. Rappresentazione della modalità di simulazione mixed-mode relativa ad una cella di memoria SRAM, con impatto dello ione nella regione di drain di un NMOS in stato OFF [4].

Grazie a questo tipo di strategia, solo il dispositivo colpito viene modellizzato nel dominio multidimensionale mentre il resto del circuito è costituito da modelli SPICE leggeri ed efficienti dal punto di vista computazionale. Tutto questo si traduce in un decremento significativo dei tempi di simulazione e nella possibilità di incrementare la complessità della circuiteria esterna che può essere modellizzata pur mantenendo una buona aderenza dei risultati alla realtà.

3.5 Il pacchetto ISE TCAD

TCAD è un pacchetto software che permette di realizzare simulazioni utili allo sviluppo e all'ottimizzazione di dispositivi a semiconduttore. E' costituito da numerosi tool che seguono il progettista in tutte le fasi di progettazione e sviluppo del dispositivo elettronico; i tool di TCAD risolvono equazioni fisiche alle derivate parziali quali le equazioni di diffusione e trasporto realizzando simulazioni con un ottimo grado di precisione. Verranno di seguito descritti brevemente i principali tool del pacchetto ISE TCAD utilizzati nel corso di questa tesi.

- **DEVISE:** è il tool che permette la realizzazione delle strutture dei dispositivi 2D e 3D. E' dotato di un'interfaccia grafica grazie alla quale possono essere realizzati modelli 2D e 3D inserendo rettangoli, poligoni, cuboidi, cilindri e sfere. Forme e geometrie più complesse sono realizzate dall'intersezione degli

elementi di base. Questo tool permette inoltre la definizione del profilo di drogaggio e della strategia di meshing.

- **DESSIS**: è il vero e proprio simulatore che permette la simulazione delle caratteristiche elettriche, termiche ed ottiche di un dispositivo a semiconduttore. Dessis può lavorare con strutture 1D, 2D e 3D, permettendo di implementare simulazioni device level, mixed-mode, e circuit level con l'uso di compact models applicabili a tutti i dispositivi a semiconduttore e in ogni condizione di funzionamento. Dessis viene usato per valutare e comprendere come lavora il dispositivo, ottimizzare i dispositivi ed estrarre dati statistici prima delle successive fasi di sviluppo. Per lanciare una simulazione è necessario realizzare un file in un apposito linguaggio, nel quale vengono descritti parametri elettrici al contorno, i parametri fisici dei quali il simulatore deve tenere conto durante la simulazione, le equazioni da risolvere ecc..
- **ISExtract**: questo tool realizza una efficiente ed accurata estrazione di parametri per i modelli BSIM3, BSIM4 ecc.. al fine di poter realizzare un compact model a partire dal dispositivo desiderato.
- **INSPECT**: è il tool che permette di plottare ed analizzare i risultati ottenuti dalle simulazioni, quali i profili di drogaggio, le caratteristiche elettriche dei dispositivi a semiconduttore.
- **TECPLOT-ISE**: è un software dedicato alla presentazione di dati scientifici ottenuti da simulazioni ed esperimenti e per l'esplorazione e l'analisi di dati, al fine di creare visualizzazioni 2D e 3D.

Capitolo 4

Single-Event Effects in catene di inverter

Da questo capitolo ha inizio la descrizione della parte sperimentale della tesi. Come già accennato, i punti di partenza per lo sviluppo di questo lavoro sono stati la tesi di A.O. Amusan, nella quale sono stati presentati i modelli tridimensionali dei dispositivi usati per le nostre ricerche ed il lavoro di Paul E. Dodd del quale sono stati inizialmente replicati i risultati. La trattazione procederà poi nel corso del capitolo, con l'analisi degli effetti da evento singolo in catene di inverter bilanciate e sbilanciate, offrendo anche una panoramica degli effetti su dispositivi di dimensione Minimum Size.

4.1 Descrizione del lavoro svolto da Paul E. Dodd

In questo articolo dal titolo “Production and Propagation of Single-Event Transients in High-Speed Digital Logic ICs” viene essenzialmente studiata la propagazione dei single-event transients in circuiti logici digitali CMOS. Nell’articolo vengono studiati i comportamenti dei dispositivi a partire da tecnologie da 250nm spingendosi fino a tecnologie inferiori ai 100nm. Le simulazioni investigano sulle forme d’onda dei DSET e la loro propagazione in catene di inverter. Esse mettono in evidenza oltretutto il critical linear energy transfer (LET) per i diversi casi, cioè il valore di LET critico al quale si ottiene una propagazione libera dei DSET.

Il lavoro di Dodd è stato orientato verso lo studio della produzione e della propagazione di transitori in catene di dieci inverter CMOS bilanciati utilizzando il simulatore 3D mixed-level e circuitale Davinci. Come già visto nel capitolo precedente, un vantaggio derivante dalla realizzazione di simulazioni mixed-level rispetto alle simulazioni circuitali è la possibilità di elaborare direttamente i transitori di tensione e corrente indotti nel dispositivo colpito dall’impatto della particella.

Il circuito studiato è illustrato in Fig. 4.1, dove la produzione di single-event transients nella zona di svuotamento dell’NMOS dell’inverter è modellizzata a livello tridimensionale e la propagazione attraverso la successiva catena di inverter è modellizzata a livello circuitale.

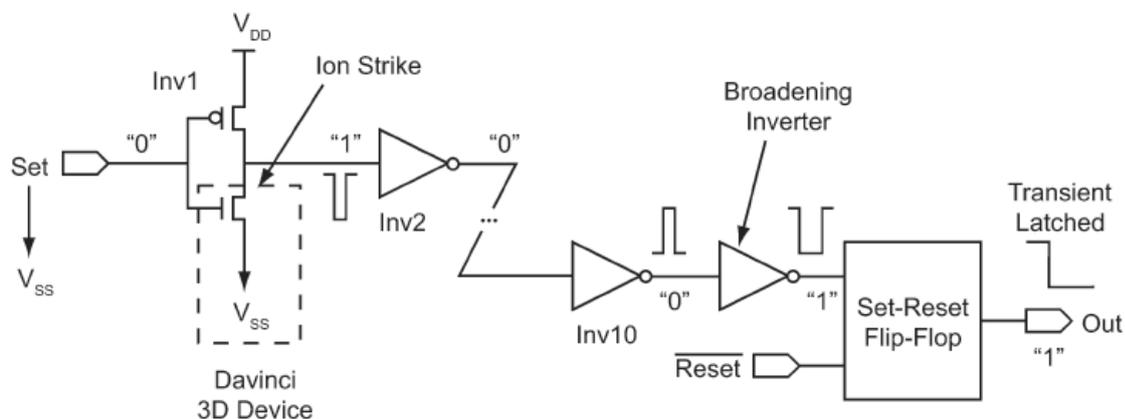


Fig. 4.1. Catena di 10-inverter simulata da P.E. Dodd [5].

Come si può notare, al termine della catena di dieci inverter viene inserito un Broadening Inverter, realizzato appositamente per aumentare la larghezza del transitorio

ed incrementare la possibilità che possa essere catturato dal flip-flop SR posto in serie. Per le tecnologie bulk il drain dell'NMOS è trattato come la zona più sensibile all'impatto di una particella e l'impatto degli ioni con LET costante in funzione della profondità è modellizzato con un profilo Gaussiano.

I risultati hanno evidenziato transistori significativi anche per impatti con particelle con linear energy transfer inferiore a $2\text{MeV}\cdot\text{cm}^2/\text{mg}$.

4.2 Descrizione dei modelli utilizzati

La parte iniziale di questa tesi è stata orientata alla riproduzione dei risultati ottenuti da Dodd nel suo paper per quanto concerne le tecnologie da 130nm, al fine di ottenere un punto di partenza affidabile per lo sviluppo degli esperimenti successivi e poter presentare dei confronti veritieri.

Il lavoro da noi realizzato è stato condotto interamente su dispositivi MOS con lunghezza di canale 130nm. In questo senso il nostro punto di partenza è stato quindi il lavoro di Oluwole Ayodele Amusan dal titolo "Analysis of Single-Event Vulnerabilities in a 130nm CMOS Technology". In questo paper vengono infatti presentati i modelli tridimensionali in linguaggio DEVISE, di due transistor MOS da 130nm (relativamente NMOS e PMOS) estratti da dispositivi IBM 8RF twin Well Option 130nm. Ecco come si presenta il dispositivo NMOS visualizzato su DEVISE.

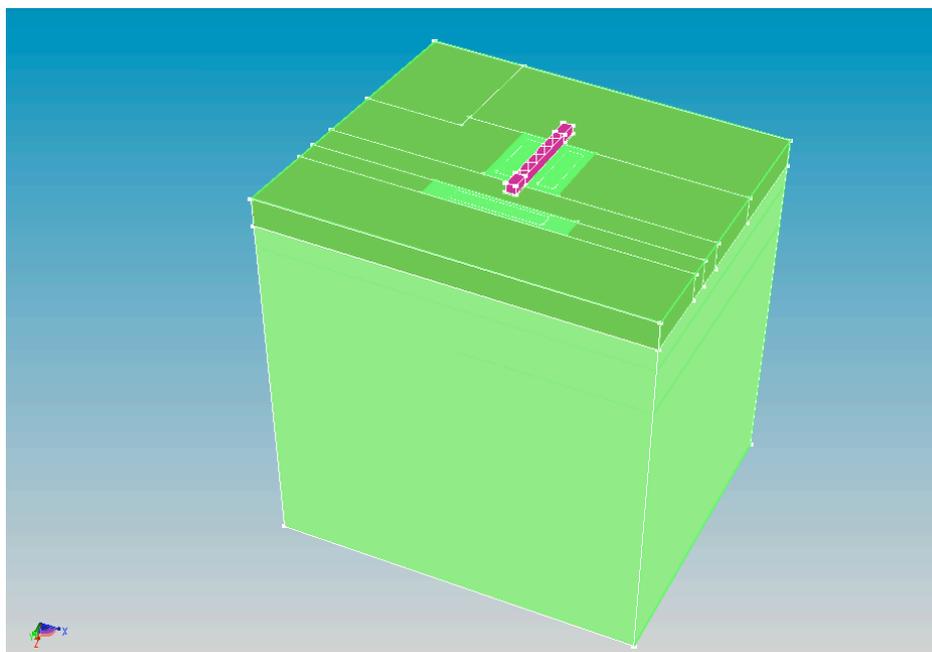


Fig. 4.2. *Visione tridimensionale del dispositivo NMOS IBM 8RF plottato su DEVISE.*

Le caratteristiche dell'NMOS e del PMOS così come vengono presentate nel lavoro di Amusan sono riportate nella seguente tabella:

	NMOS	PMOS
W/L	1 μm / 130 nm	1 μm / 130 nm
Gate oxide thickness (t_{ox})	2.5 nm	2.5 nm
Substrate doping	1e16 (Boron)	1e16 (Boron)
Source and Drain doping	2e20 (Arsenic)	2e20 (Boron)
Lightly Doped Drain (LDD) doping	2.5e19 (Arsenic)	2.5e19 (Boron)
Threshold Voltage (V) Implant	6e18 (Boron)	5e18 (Arsenic)
Deep P-Well	1e18 (Boron)	1e18 (Boron)
Regular N-Well	-	1e17 (Arsenic)
Regular P-Well	8e17 (Boron)	-
Shallow Trench Isolation depth	0.36 μm	0.36 μm
Sidewall Doping	5e19 (Boron)	5e19 (Arsenic)

Tab. 4.1. Caratteristiche dei dispositivi IBM 8RF NMOS e PMOS [6].

I modelli tridimensionali riportati da Amusan sono stati modificati opportunamente attraverso DEVISE per raggiungere le specifiche dei modelli utilizzati da Dodd e conseguentemente da noi; inoltre, un occhio di riguardo è stato posto nei confronti delle tecnologie Minimum Size a 130nm. Qui di seguito vengono riportate le caratteristiche dei dispositivi di partenza (Amusan), finali (Dodd) e Minimum Size, relativi al dispositivo NMOS:

	Gate Length (μm)	Gate Width (μm)	Tox (nm)	Drain Area (μm^2)
Amusan	0,13	1,0	2,5	0,356
Dodd	0,13	0,4	3,5	0,32
Minimum	0,13	0,195	3,5	0,1496

Tab. 4.2. Dimensioni dei dispositivi NMOS.

4.3 Modellizzazione dei dispositivi CMOS a 130nm

Come accennato nel capitolo precedente, è di fondamentale importanza riuscire a creare un modello accurato dei dispositivi CMOS, che ne riproduca fedelmente le caratteristiche elettriche e che quindi possa essere usato efficacemente nelle simulazioni mixed-mode. In questo modo si possono ridurre drasticamente i tempi di simulazione, garantendo allo stesso tempo previsioni accurate della risposta dei dispositivi all'impatto degli ioni. La riproduzione di un circuito con tutti i dispositivi tridimensionali appesantisce il carico computazionale, richiedendo prestazioni spinte per il calcolatore, in particolare a livello di memoria e di durata delle simulazioni: ma soprattutto è del tutto inutile se c'è la possibilità di operare in modalità mixed-mode con dei compact-models adeguati e se il problema da analizzare lo consente. Il simulatore è in grado di risolvere le equazioni del trasporto per elettroni e lacune e così predire le condizioni operative di un dispositivo basandosi su una data struttura ed un preciso profilo di drogaggio. Il simulatore utilizzato per l'elaborazione delle ricerche riportate in questa tesi è in grado di realizzare simulazioni mixed-mode che permettono di esaminare il comportamento di un dispositivo inserito in strutture circuitali estese e complesse e nel nostro caso specifico possono essere utilizzate per determinare la vulnerabilità di un circuito agli effetti dovuti a single event.

Per l'estrazione dei modelli relativi ai dispositivi utilizzati in questa tesi è stato utilizzato ISEextract, tool del pacchetto ISE TCAD, che a partire da una serie di simulazioni device-level implementate in varie configurazioni elettriche ed eventualmente geometriche del device in esame, è in grado di affinare via via i parametri relativi al modello, rendendolo fedele al dispositivo di partenza. Nel nostro caso la scelta sul modello di base del MOSFET da implementare è andata sul modello BSIM3, standard industriale per la descrizione dei transistor MOSFET con lunghezze di canale ben inferiori al micron. Il BSIM3 fornisce un modello semplice dal punto di vista analitico e basato su un numero "ridotto" di parametri.

Sono state realizzate quindici simulazioni device-level per ciascun dispositivo, corrispondenti a quindici configurazioni elettriche differenti. Chiaramente, maggiore risulta essere il numero delle simulazioni implementate maggiore sarà la fedeltà del modello al dispositivo di partenza. Qui di seguito vengono riportate alcune delle sovrapposizioni fra le curve I_d - V_d e I_d - V_g nelle corrispondenti configurazioni

elettriche, ottenute a partire dai dispositivi 3D implementati su TCAD e dai relativi modelli estratti.

4.3.1 Dispositivi NMOS

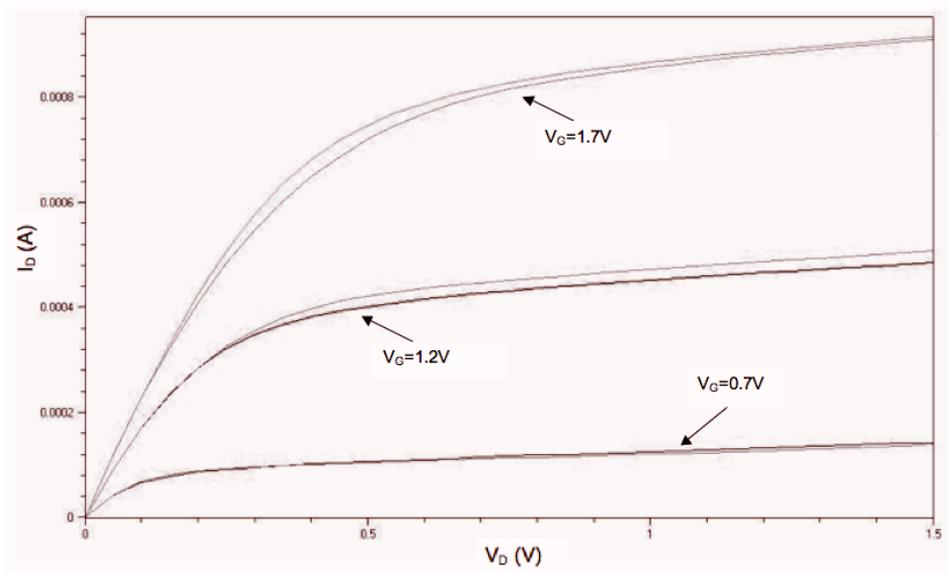


Fig. 4.3. Confronto tra le caratteristiche $I_D V_D$ del dispositivo tridimensionale simulato in device-level confrontato con la simulazione del relativo compact-model estratto.

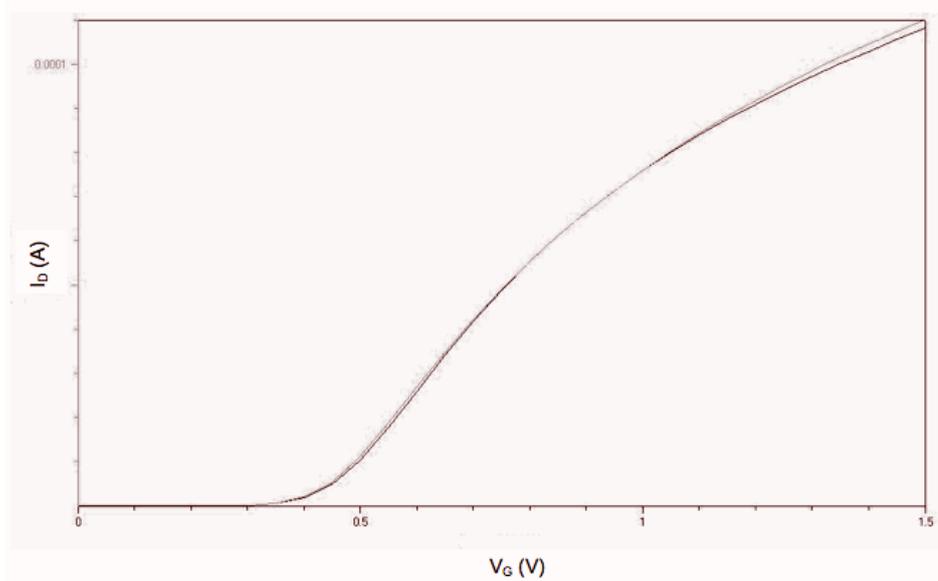


Fig. 4.4. Confronto tra le caratteristiche $I_D V_G$ del dispositivo tridimensionale NMOS simulato in device-level confrontato con la simulazione del relativo compact-model estratto.

4.3.2 Dispositivi PMOS

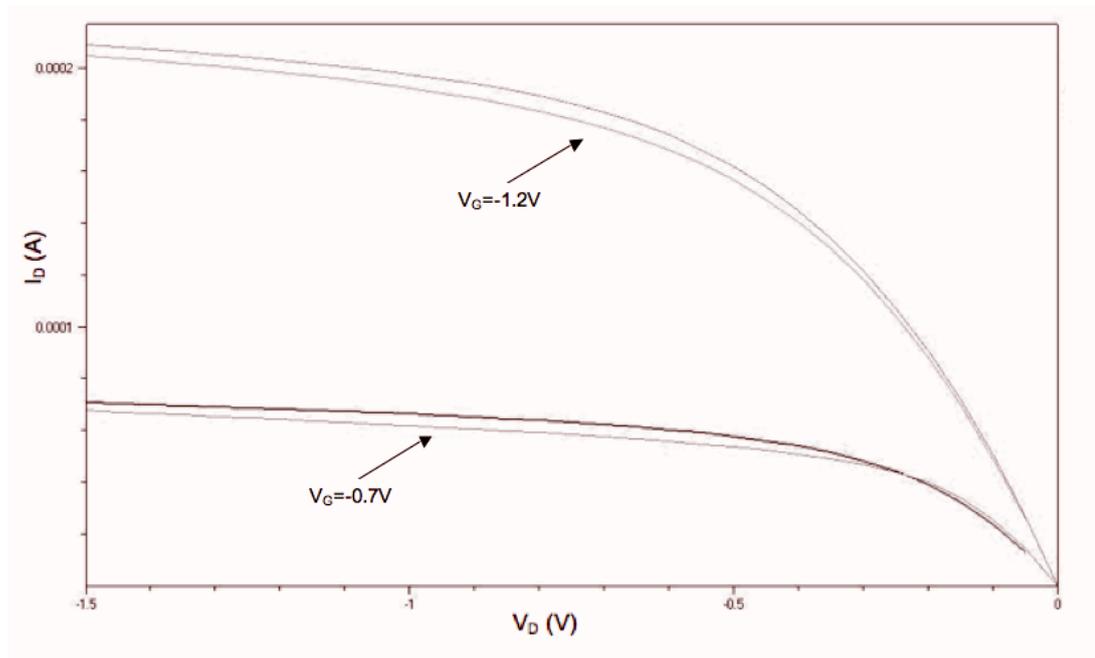


Fig. 4.5. Confronto tra le caratteristiche $I_D V_D$ del dispositivo tridimensionale PMOS simulato in device-level confrontato con la simulazione del relativo compact-model estratto.

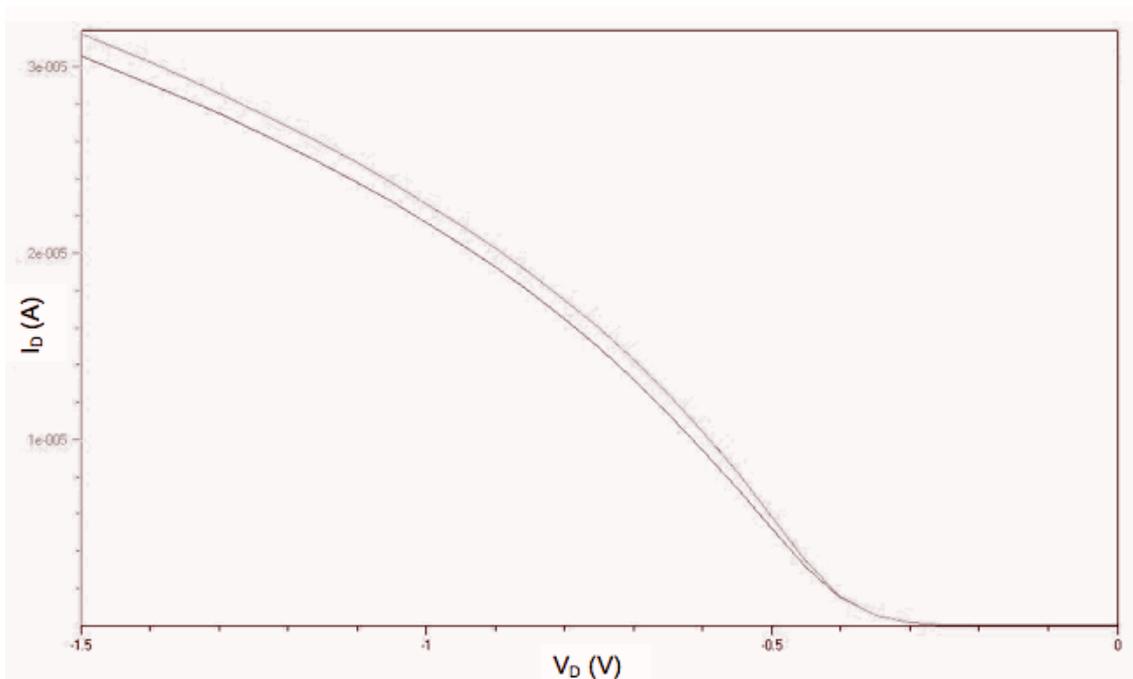


Fig. 4.6. Confronto tra le caratteristiche $I_D V_G$ del dispositivo tridimensionale PMOS simulato in device-level, confrontato con la simulazione del relativo compact-model estratto, con $V_D = -0.05V$.

4.4 Replica dei risultati ottenuti da P.E. Dodd

Analogamente a quanto fatto da Dodd nella sua ricerca, è stato realizzato lo schema circuitale seguente [7]:

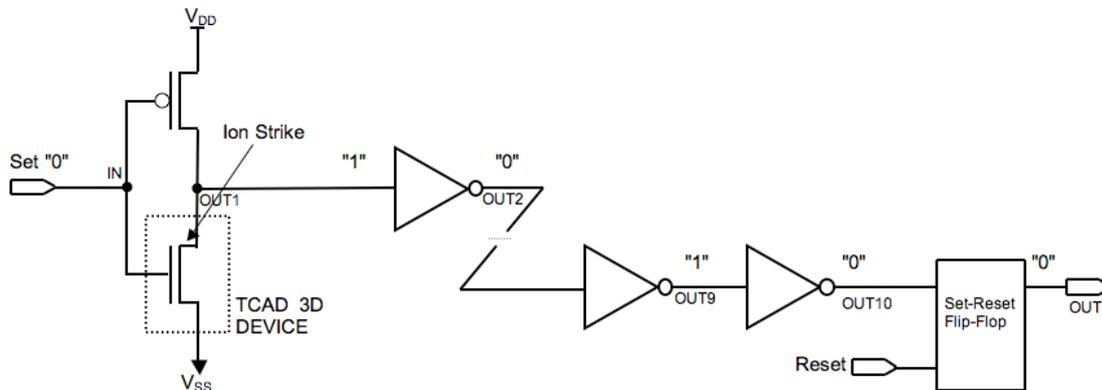


Fig. 4.7. Catena di dieci inverter da noi simulata.

L'unico transistor modellizzato in 3D è l'NMOS1, ovvero il dispositivo sul quale viene fatto avvenire l'impatto della particella. A tal fine è necessario inserire nel file DESSIS le condizioni elettriche iniziali riguardanti questo dispositivo, i relativi parametri fisici dei quali vogliamo che il simulatore tenga conto e la descrizione del tipo di particella che colpirà il dispositivo, del suo LET, della direzione ecc.

Come chiarito da Dodd, affinché un DSET possa trasformarsi in un circuit error devono essere soddisfatti quattro criteri [7]:

- 1) L'impatto della particella deve generare un transitorio capace di propagarsi attraverso il circuito.
 - 2) Deve esistere un percorso logico sul quale il DSET possa propagarsi ed arrivare al latch o all'elemento di memoria finale.
 - 3) Il DSET deve avere ampiezza e durata sufficienti per poter cambiare lo stato del latch o della cella di memoria.
 - 4) In logiche sincrone il DSET deve arrivare al latch mentre il clock abilita il latch.
- Va inoltre tenuto presente che la probabilità che dei glitch momentanei vengano catturati ed interpretati come dati validi nelle logiche combinatorie incrementa linearmente con la frequenza in quanto in questi casi anche la frequenza dei clock aumenta.

Il circuito presentato e le modalità operative scelte rientrano nei quattro criteri appena esposti quindi ci siamo posti nella condizione in cui un transitorio generato

dall'impatto di uno ione sul primo inverter può trasmettersi lungo l'intera catena se presenta semplicemente durata e ampiezza adeguati. Lo schema circuitale nell'ambito della simulazione, viene realizzato creando un file DESSIS all'interno del quale vengono specificati i parametri fisici ed elettrici che caratterizzano il modello tridimensionale, i componenti della parte circuit-level, collegamenti dell'intero circuito e parametri di simulazione.

La nostra scelta riguardo le caratteristiche della particella è stata determinata dalle scelte di Dodd, per i motivi sopracitati:

- la posizione dell'impatto corrisponde al centro dell'area di drain;
- la direzione della particella è proprio l'asse Z; lo ione entra ed esce dal dispositivo;
- la distribuzione spaziale è di tipo Gaussiano;
- il LET della particella variabile fra $1\text{MeV}\cdot\text{cm}^2/\text{mg}$ e $50\text{MeV}\cdot\text{cm}^2/\text{mg}$;
- la larghezza della traccia è di 100nm

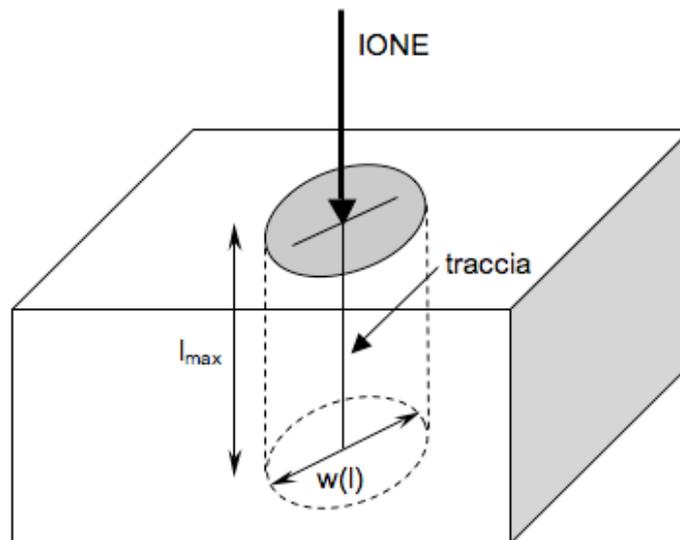


Fig. 4.8. *Impatto perpendicolare di uno ione su un semiconduttore [8].*

I modelli fisici usati da Dodd ed utilizzati nelle nostre simulazioni includono:

- carrier concentration-dependent minority carrier lifetimes;
- Auger recombination;
- Impact ionization;
- Mobility models:
 - doping;
 - electric field;
 - carrier-carrier scattering dependence.

La larghezza di canale del PMOS è stata dimensionata tre volte maggiore di quella dell'NMOS in modo da riuscire a soddisfare il bilanciamento dei tempi di commutazione L-H ed H-L.

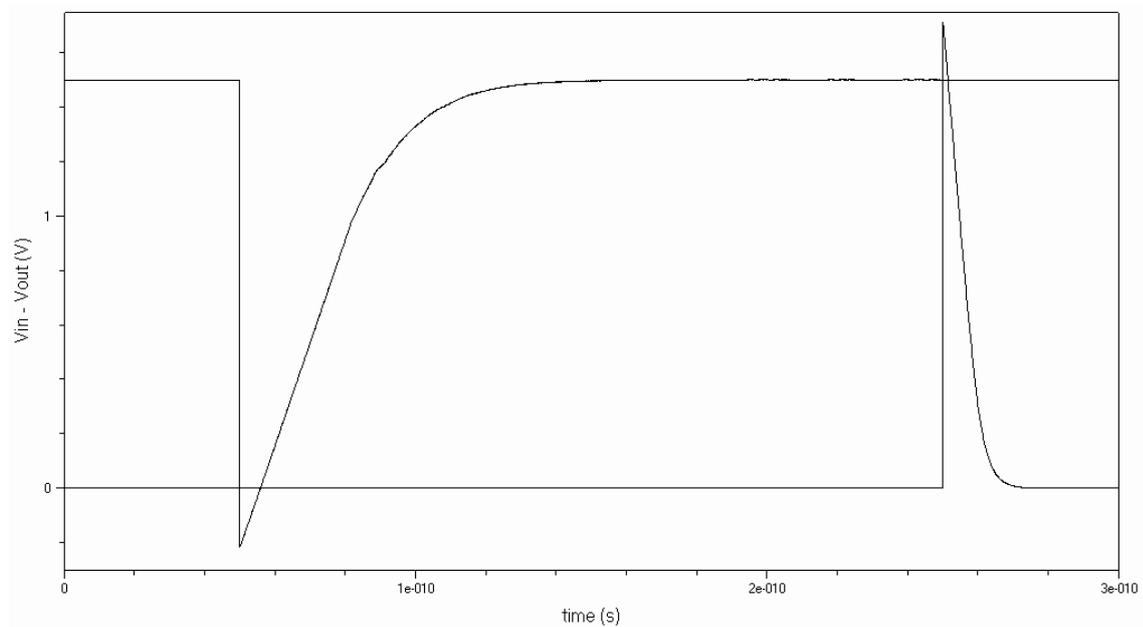


Fig. 4.9. *Tempi di commutazione basso-alto ed alto basso nei nostri inverter sbilanciati.*

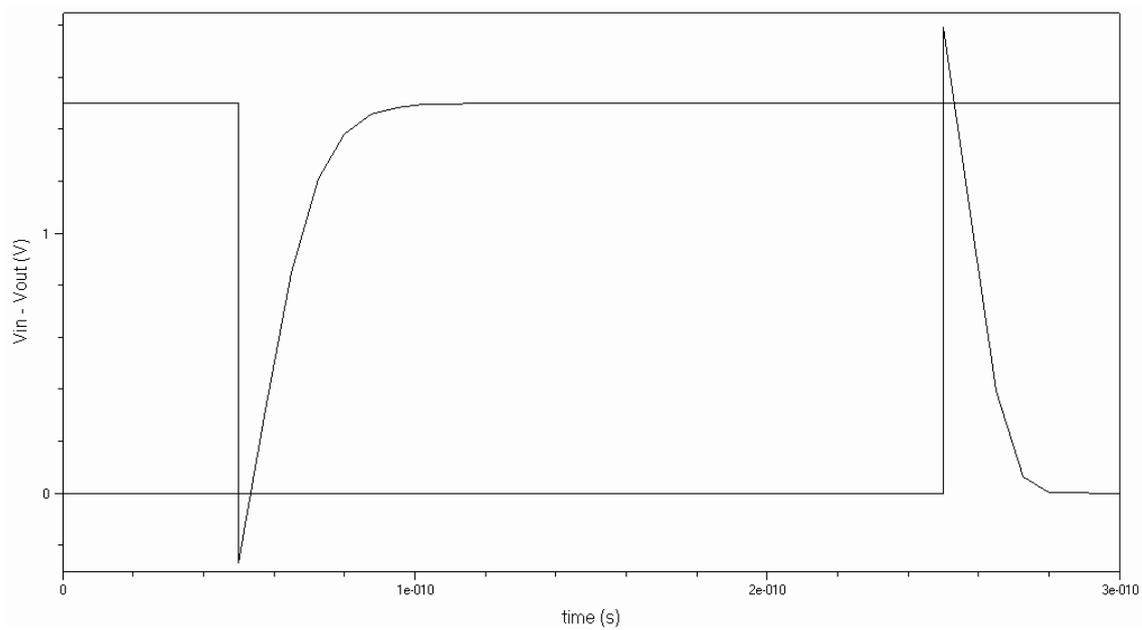


Fig. 4.10. *Tempi di commutazione basso-alto ed alto basso nei nostri inverter bilanciati.*

4.4.1 Confronto tra i risultati

Le tempistiche del transitorio di tensione rilevato all'uscita del primo inverter in funzione del LET della particella, misurate al 50% del picco e confrontate con i risultati ottenuti da Dodd, sono riportate nel grafico seguente:

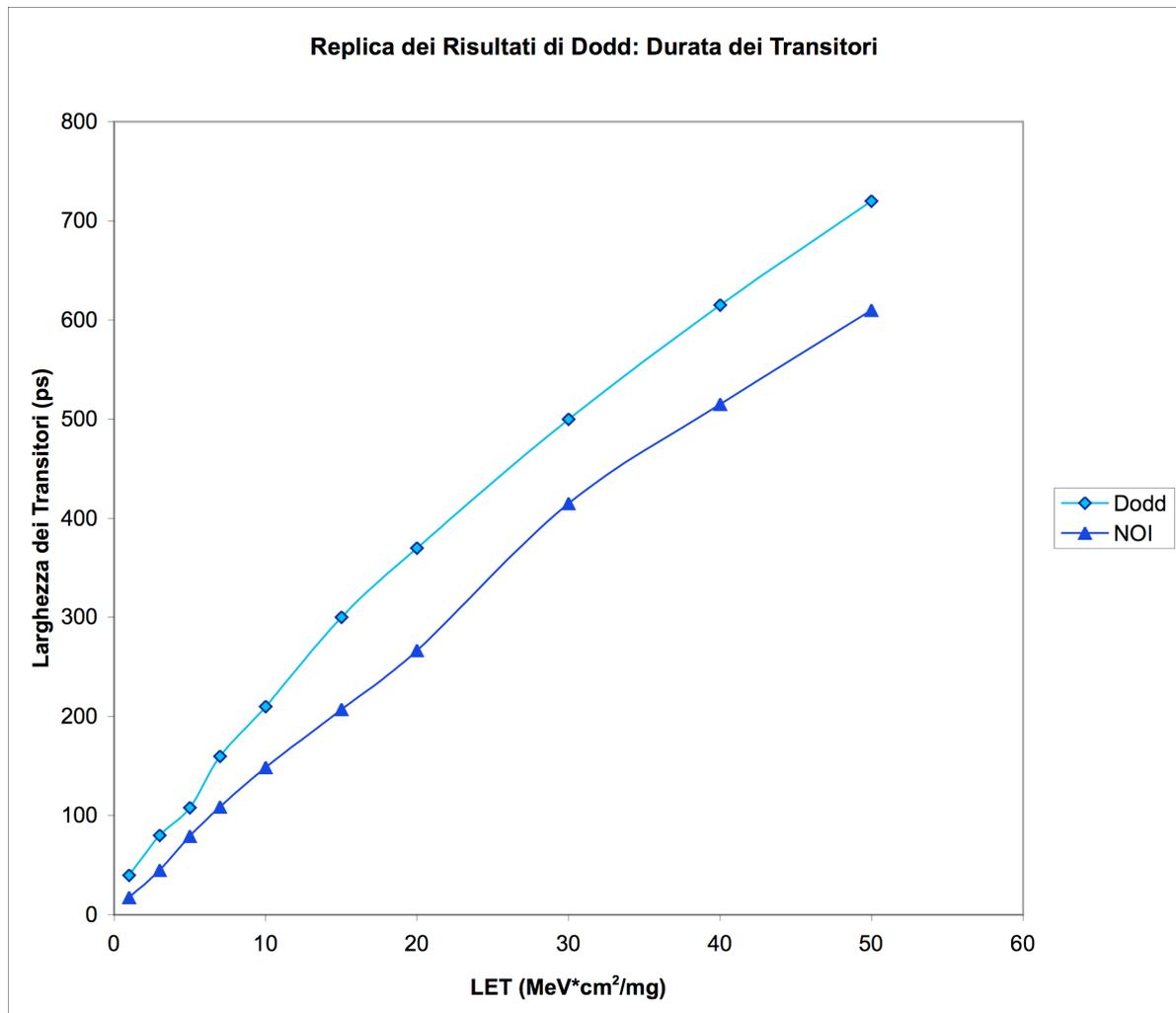


Fig. 4.11. Confronto tra le durate dei transitori al nodo colpito riportate da P.E. Dodd ed i risultati da noi ottenuti su catene di 10 inverter.

Nel seguente grafico vengono invece riportati il confronto tra i valori di LET critica ottenuti da Dodd e dalle nostre ricerche, a partire dai quali si ha propagazione del transitorio lungo tutta la catena di inverter:

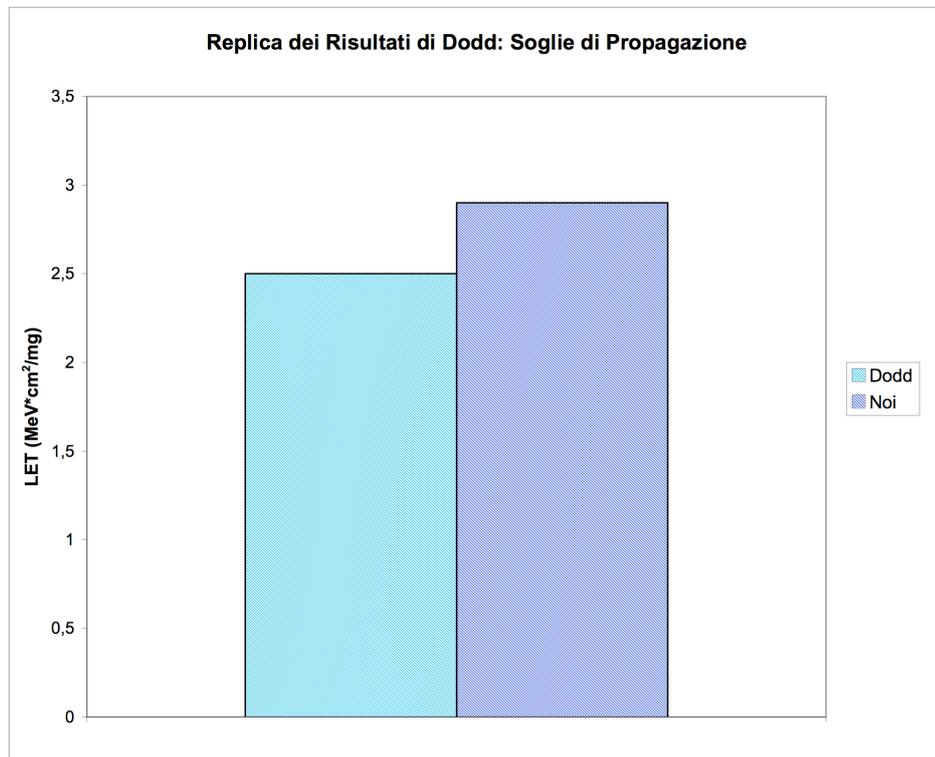


Fig. 4.12. Confronto tra le soglie di propagazione ottenute da P.E. Dodd e quelle ottenute da noi su catene di 10 inverter.

Compatibilmente con le informazioni disponibili sui dispositivi utilizzati nelle ricerche di Dodd, il confronto con le risposte dei nostri dispositivi in funzione del LET, fornisce un buon risultato. Le soglie risultano in accordo a meno di un errore che può essere imputato al fatto che si stanno esaminando due tecnologie comunque differenti.

Nel momento in cui il transitorio viene generato dall'impatto con la particella, la sua evoluzione lungo la successiva catena di inverter può essere seguita e plottata. Riportiamo per semplicità due esempi delle tensioni transitorie nei vari nodi della catena, per $LET = 2.5\text{MeV}\cdot\text{cm}^2/\text{mg}$ e successivamente $LET = 5\text{MeV}\cdot\text{cm}^2/\text{mg}$. Con $LET = 2.5\text{MeV}\cdot\text{cm}^2/\text{mg}$ il transitorio, per quanto cospicuo sia in durata che in ampiezza nel nodo colpito, non si propaga lungo la catena e svanisce dopo il quinto inverter, dove gli effetti sono quasi invisibili.

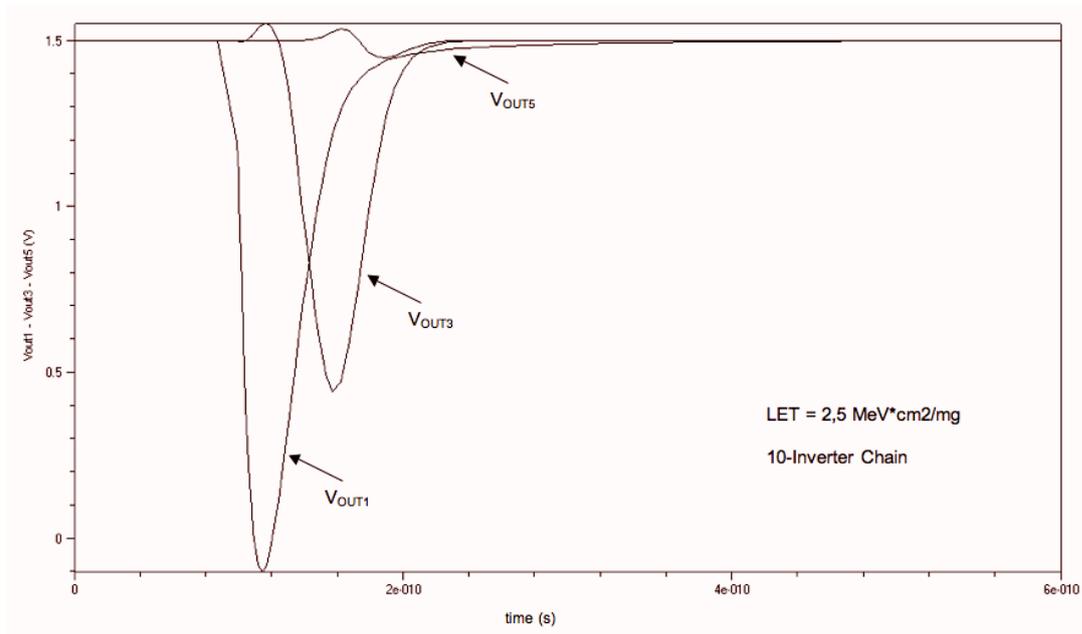


Fig. 4.13. Propagazione di un SET in una catena di 10 inverter, $LET=2.5\text{MeV}\cdot\text{cm}^2/\text{mg}$.

Nel caso di $LET = 5\text{MeV}\cdot\text{cm}^2/\text{mg}$ il transitorio si propaga indisturbato lungo l'intera catena di inverter. Va tenuto presente comunque che anche se la propagazione di un transitorio lungo l'intera catena di inverter costituisce un fatto allarmante esso resta comunque una sola delle quattro condizioni che devono essere incontrate per far sì che un evento di questo tipo si trasformi in un SEU.

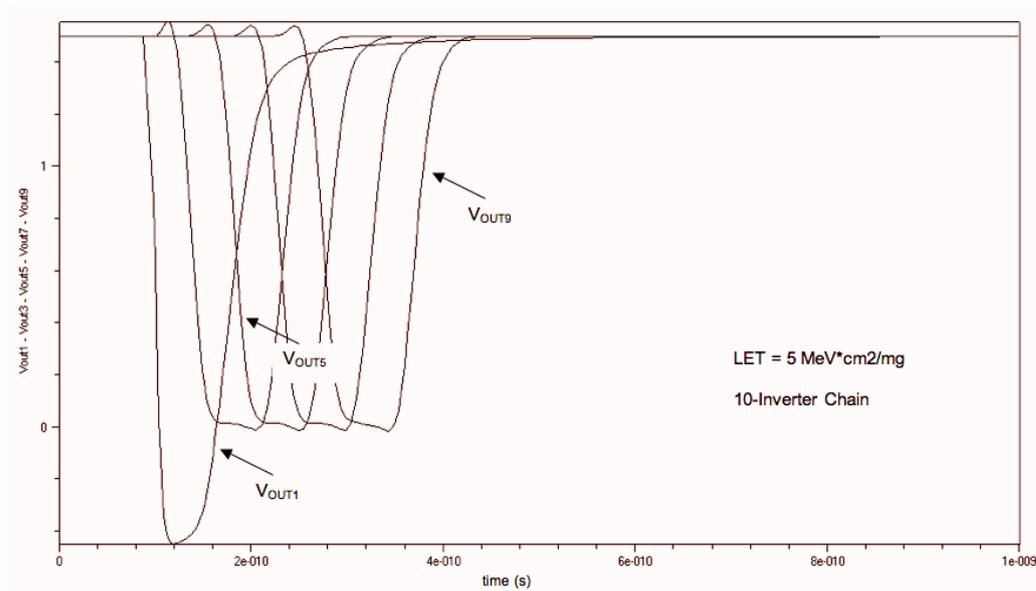


Fig. 4.14. Propagazione di un SET in una catena di 10 inverter, $LET=5\text{MeV}\cdot\text{cm}^2/\text{mg}$.

4.5 Durate dei transistori e dimensioni del PMOS

La riproduzione dell'esperimento di Dodd ha fornito il punto di partenza per gli studi successivi, nonché un punto di riferimento per dei risultati attendibili; a partire da questi risultati ci si è infatti interrogati sull'influenza della larghezza del canale del PMOS sull'allargamento dell'impulso di tensione al nodo colpito. Sono state quindi condotte misure sull'allargamento dell'impulso in funzione del LET della particella che impatta sul drain dell'NMOS del primo inverter, al variare delle dimensioni del PMOS e precisamente con $W_P=2xW_N$ e $W_P=W_N$.

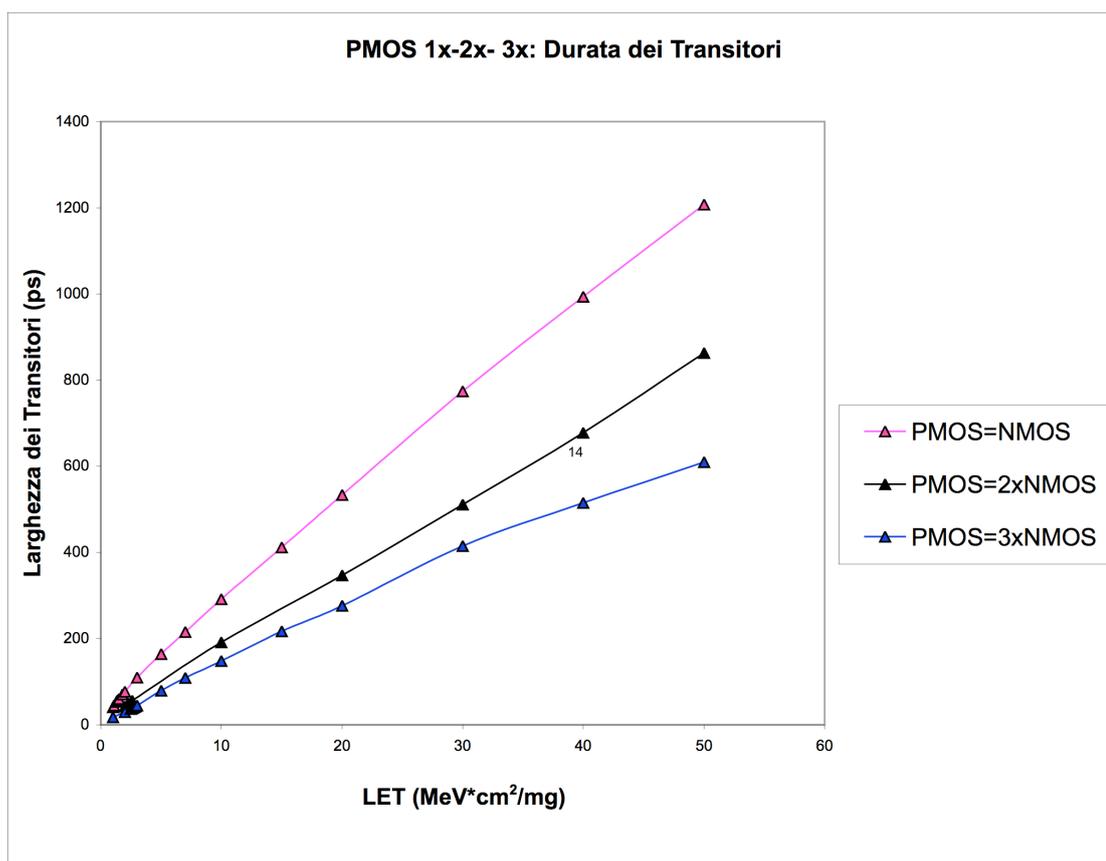


Fig. 4.15. *Durate dei transistori di tensione al nodo colpito, in catene di inverter con differenti lunghezze di canale del PMOS.*

I risultati hanno mostrato l'importanza della larghezza di canale del transistor PMOS, che in questo caso funge da transistor di restore: il comportamento dei valori delle durate dei transistori evidenzia infatti come a parità di dimensioni dell'NMOS e quindi di carica raccolta al nodo colpito, il restore sia dipendente dalle dimensioni del PMOS e determini quindi la durata del transitorio al nodo colpito incrementando o meno il bilanciamento della corrente indotta dalla particella. Un PMOS di grande dimensione sarà in grado di fornire una maggiore corrente di restore e quindi sarà in grado di compensare più efficacemente l'effetto introdotto dall'impatto della particella, in tempi minori rispetto agli altri casi. Tale risultato è confermato dai valori di LET critica che analogamente alle durate dei transistori si riducono a mano a mano che il valore di W_p diminuisce.

4.6 Minimum size

Il trend attuale nella fabbricazione dei chip è mirato alla riduzione delle dimensioni dei dispositivi con conseguente minimizzazione dell'area, ovviamente a scapito delle prestazioni. Per questi motivi è stato analizzato questo aspetto e sono stati valutate le durate dei transistori della catena di inverter analizzata nelle pagine precedenti, a parità di condizioni operative ma con NMOS e PMOS identici e di dimensioni Minimum Size, corrispondenti alle seguenti:

	Gate Length (μm)	Gate Width (μm)	Tox (nm)	Drain Area (μm^2)
NMOS-PMOS	0,13	0,195	3,5	0,149

Tab. 4.3. Dimensioni Minimum Size dei dispositivi NMOS e PMOS simulati.

I risultati emersi in questo caso vengono confrontati con la catena di inverter analizzata in precedenza nel caso $W_p=W_n$.

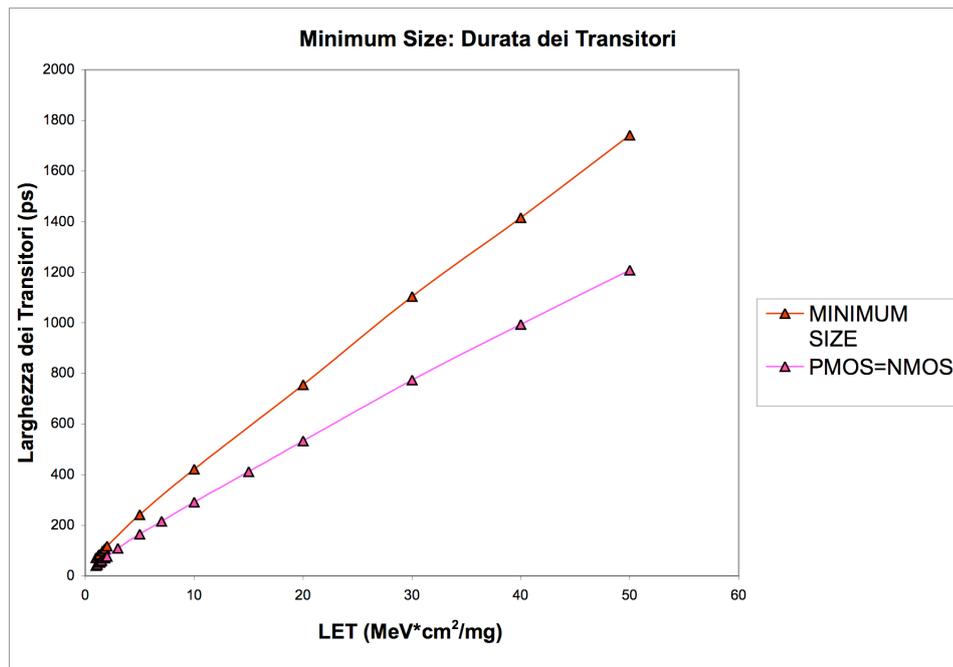


Fig. 4.16. Confronto tra le durate dei transitori di tensione al nodo colpito, in dispositivi di dimensioni Minimum Size ed in dispositivi sbilanciati realizzati con dimensioni pari a quelle usate da Dodd

Si nota un complessivo aumento dell'allargamento del transitorio di tensione in quest'ultimo caso rispetto ai precedenti. La riduzione delle dimensioni di ogni NMOS e PMOS della catena, che avviene con l'introduzione delle dimensioni Minimum Size, porta alle seguenti conseguenze:

- una riduzione delle capacità parassite che sono legate alle dimensioni dei dispositivi
- la corrente generata dall'impatto della particella sul drain dell'NMOS1 sarà inferiore a quella generata nei casi precedenti perché riducendo le dimensioni dell'NMOS la raccolta di carica diminuisce.
- la diminuzione delle dimensioni del PMOS comporta un restore peggiorato e quindi tempi superiori ai precedenti affinché il PMOS contrasti e bilanci la corrente indotta nell'NMOS1 dalla particella. Questo fra i tre è sicuramente il fattore dominante.

Come ci si aspettava, la soglia nel caso Minimum Size è peggiorata rispetto ai casi precedenti.

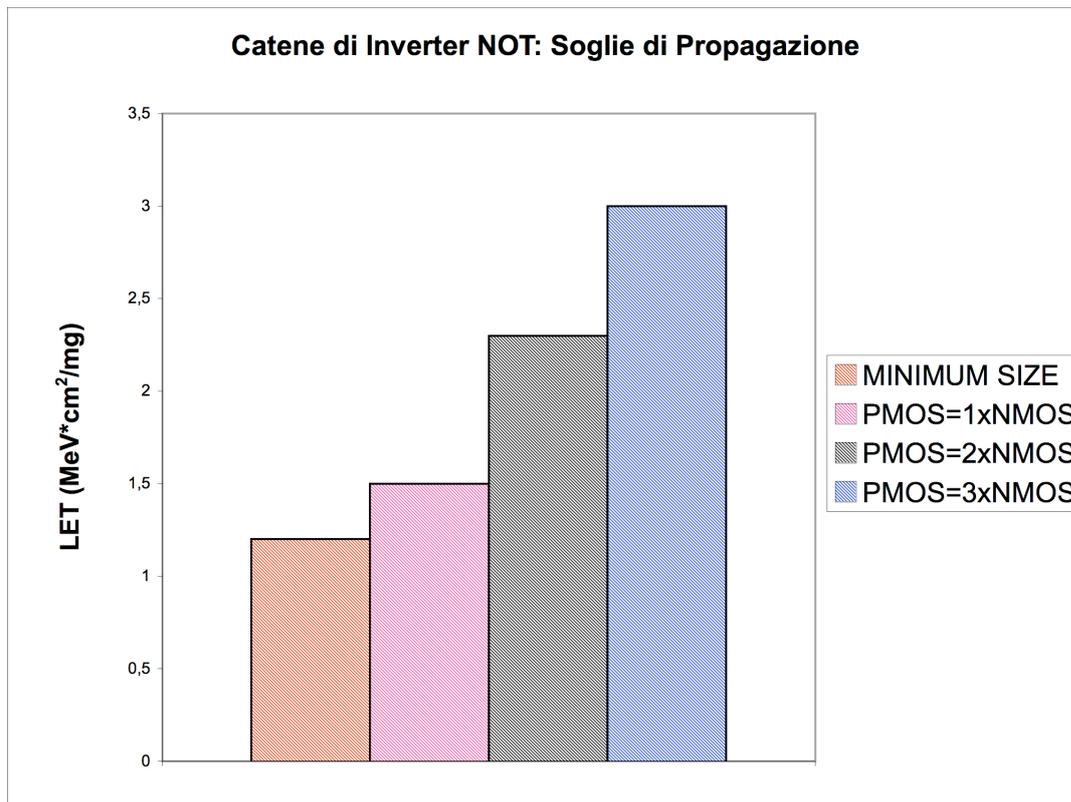


Fig. 4.17. Soglie di propagazione in catene di 10 inverter, in funzione delle dimensioni dei dispositivi.

Valori così ridotti delle soglie per la propagazione dei transistori, possono costituire un problema anche a livello ambientale, dove i valori di LET ad esempio per le particelle alfa nel silicio diventano confrontabili con i LET richiesti per far scattare la propagazione. Una fonte frequente di particelle alfa è il decadimento radioattivo di contaminanti (da U, Th, Pa) contenuti nel chip nel package o nelle saldature. Ad esempio ipotizzando che la sorgente di particelle alfa sia proprio una saldatura, i volumi sensibili del chip potranno trovarsi a distanza più o meno ravvicinata da tale sorgente:

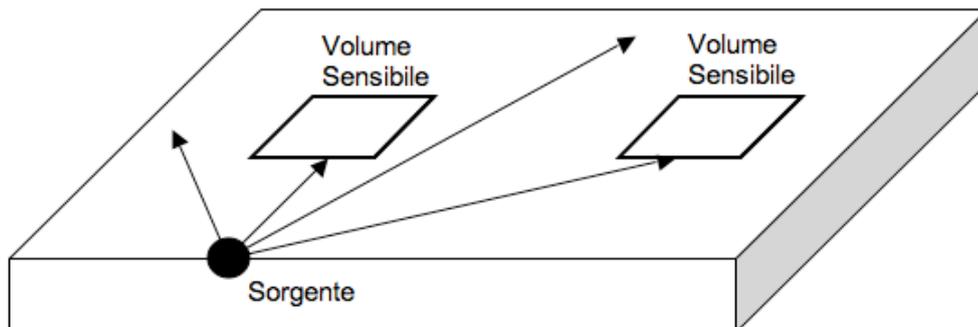


Fig. 4.18. Rappresentazione dei possibili percorsi che portano dalla sorgente di particelle alfa ai volumi sensibili; maggiore è la distanza minore sarà l'energia con cui la particella giungerà in tali zone.

Risulta difficile prevedere un valore preciso di LET per le particelle alfa in quanto a seconda della distanza che tale particella dovrà percorrere prima di arrivare alla zona sensibile, perderà più o meno energia nel suo percorso ed il suo LET sarà funzione proprio del valore di energia con cui arriverà nell'area interessata:

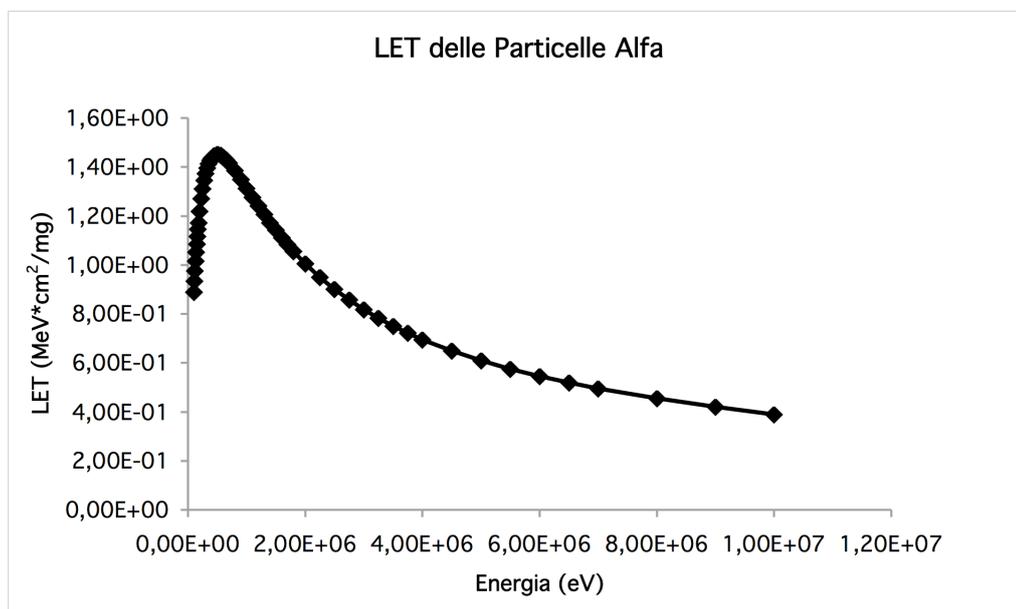


Fig. 4.19: LET delle particelle Alfa nel silicio, in funzione dell'energia.

Il valore di picco per quanto riguarda il LET è di 1,45MeV*cm²/mg; le soglie delle propagazioni da noi considerate verranno confrontate con un valore di LET per le particelle alfa inferiore al picco, che ci permetterà di porci in una casistica maggiore di valori di energia.

4.7 Larghezza dei transistori in funzione del rapporto W_P/W_N

A conclusione di questa prima parte della trattazione sul comportamento degli inverter nei vari contesti analizzati, è stato analizzato l'andamento delle durate dei transistori in funzione del rapporto W_P/W_N , parametrizzando le curve a LET di 10, 20 e 50 MeV-cm²/mg. Il grafico relativo viene riportato di seguito:

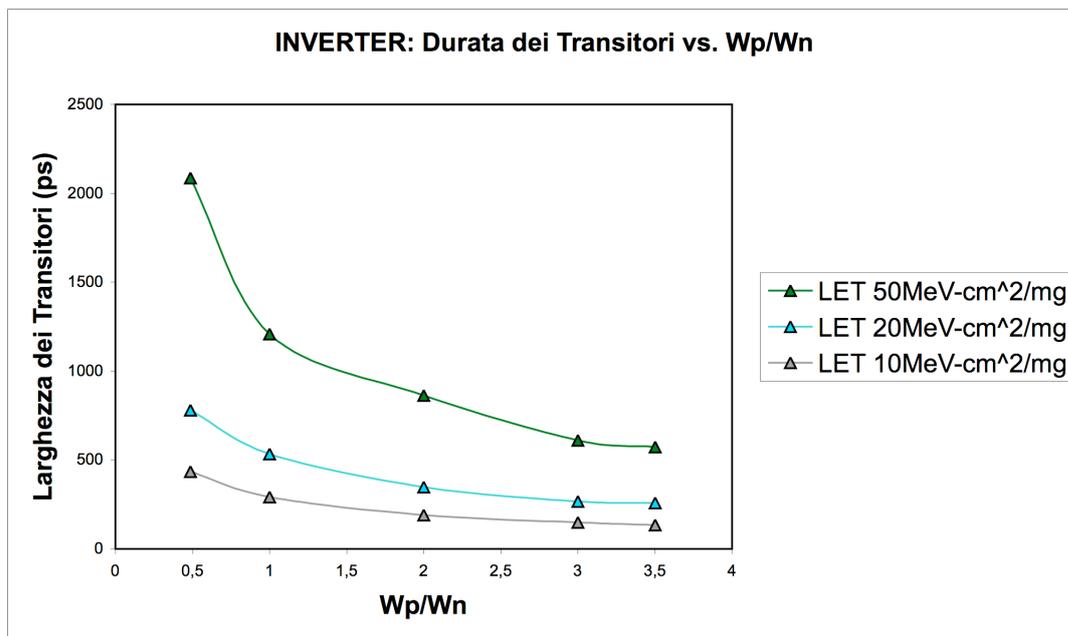


Fig. 4.20. Larghezze dei transistori di tensione al nodo colpito, in funzione del rapporto fra le larghezze dei canali del PMOS e dell'NMOS.

Sono state fatte variare le dimensioni delle larghezze dei perimetri e delle aree di ciascun PMOS della catena di inverter, mantenendo fisse le dimensioni degli NMOS e portando il rapporto W_P/W_N da 0,5 a 3,5; siamo così passati da un caso di bilanciamento degli inverter ad un caso estremo di sbilanciamento in cui addirittura il PMOS è stato realizzato di dimensioni inferiori a quelle dell'NMOS.

L'andamento delle durate dei transistori in funzione del rapporto W_P/W_N come si può osservare non è lineare; le dimensioni dell'NMOS rimangono costanti e di conseguenza la carica raccolta al nodo colpito dipenderà solo dal LET della particella incidente, ma sarà identica nei vari casi; per il PMOS invece all'aumentare delle dimensioni non cambia solo la corrente di restore (proporzionale alle dimensioni), ma

aumenta anche la capacità al nodo che quindi smorza l'effetto positivo di bilanciamento del restore. La durata del transitorio è infatti data da $w_t = \frac{1}{R \cdot C} = \frac{1}{R \cdot (C_p + C_n)}$; tenendo conto del fatto che $R \propto w_p$ e che $C_p \propto w_p$ possiamo approssimare l'andamento della durata dei transitori a $w_t \approx \frac{1}{w_p \cdot (w_p + w_n)}$. Da questa approssimazione appare chiaro che quando W_p diventa maggiore di W_n la curva tende a diventare del tipo $w_t \approx \frac{1}{w_p^2}$ in quanto se la larghezza di canale del PMOS aumenta la W_n diventa trascurabile. L'andamento appena descritto rispecchia l'andamento curve riscontrate dai risultati sperimentali e riportate nel grafico nella pagina precedente.

Capitolo 5

Single-Event Effects in catene di porte logiche NOR

A partire dai risultati mostrati nel capitolo precedente, si è proseguito cercando di determinare la risposta delle catene di porte logiche NOR configurate in modo tale da riprodurre la funzione logica NOT e studiate nelle stesse condizioni delle catene di inverter del capitolo precedente. Le porte NOR (come le porte NAND) infatti, svolgono un ruolo importante nell'elettronica digitale in quanto vengono spesso utilizzate come blocco logico fondamentale a partire dal quale è possibile implementare qualunque funzione logica.

5.1 Porte Logiche NOR e catene di inverter

La struttura di una porta NOR è la seguente:

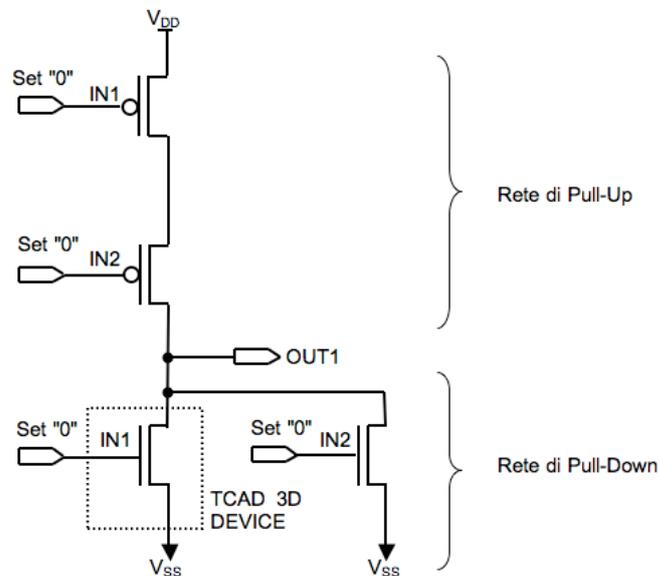


Fig. 5.1. Porta logica NOR CMOS.

La differenza sostanziale con le porte NOT viste finora, dal punto di vista del nostro studio, sta nel numero di transistor coinvolti per ogni nodo della catena e più nel dettaglio questo si ripercuote nella capacità parassita che sarà maggiore nel caso delle porte NOR rispetto al precedente.

Appare chiaro che per poter implementare la funzione logica NOT con una porta NOR sarà sufficiente cortocircuitare gli ingressi, riducendo così le combinazioni possibile alle due seguenti:

in1	in2	NOR
0	0	1
0	1	0
1	0	0
1	1	0

Fig. 5.2. Tavola di verità di una porta NOR.

La catena di porte che verrà realizzata è la seguente:

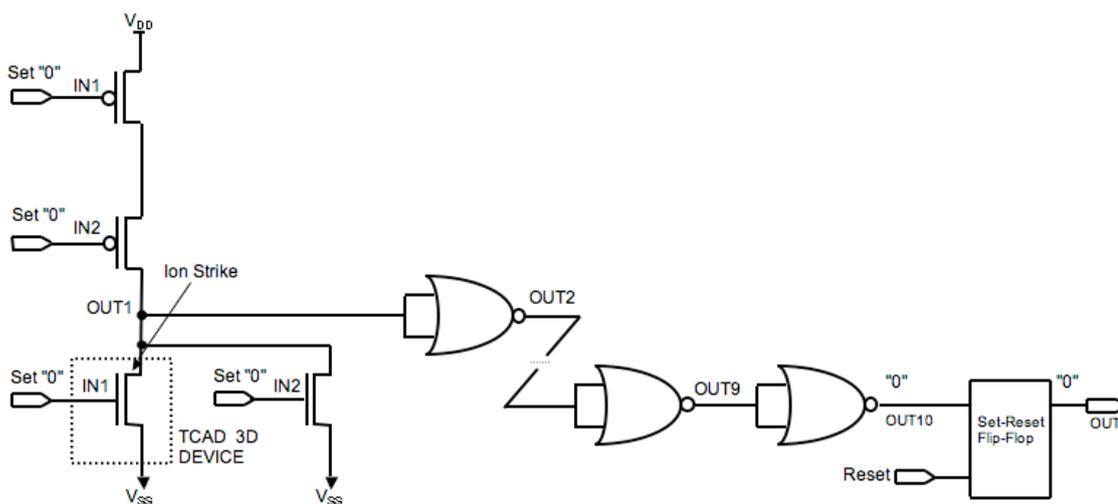


Fig. 5.3. Catena di 10 inverter realizzata a partire da porte logiche NOR.

Come si può notare la rete di pull-down è costituita da due NMOS in parallelo, quindi la scelta di quale dei due modellizzare a livello tridimensionale e quale a livello circuit-level è indifferente. L'impatto della particella, come prima, è stato studiato a diversi LET e lo strike è stato fatto avvenire sul drain dell'NMOS.

5.2 Risultati e confronti

Come nel caso delle porte NOT, sono state valutate nelle varie prove le tempistiche del transitorio di tensione al nodo colpito e cioè al nodo OUT1.

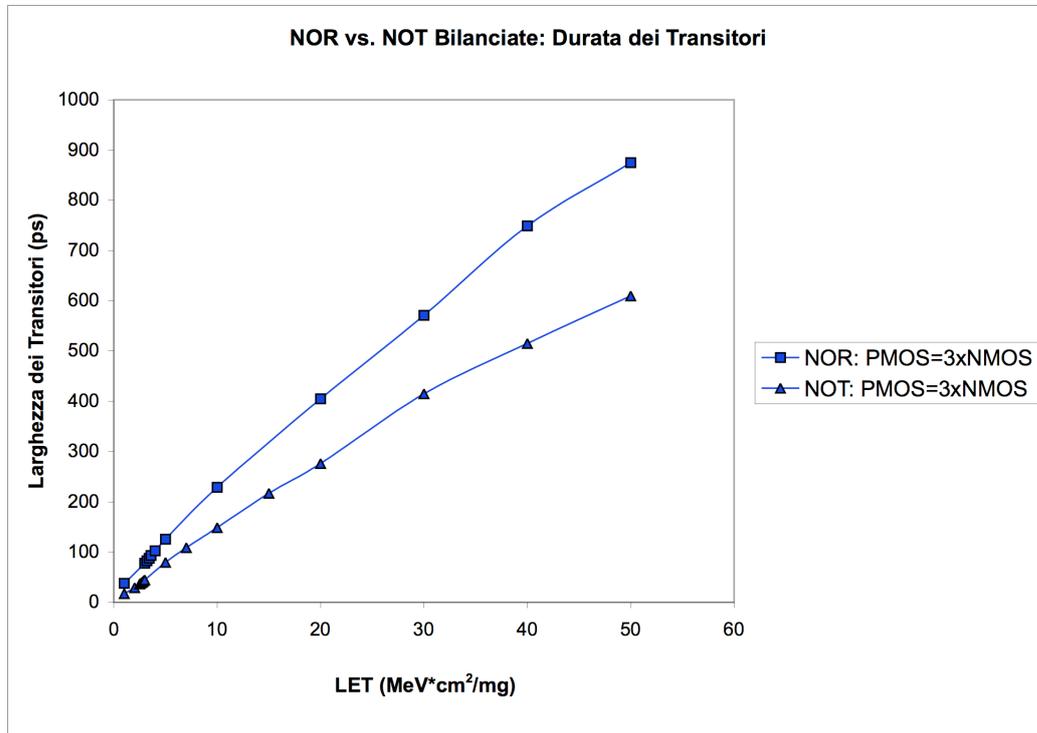


Fig. 5.4. Confronto tra le larghezze dei transitori di tensione al nodo colpito, in catene di inverter realizzate a partire da porte logiche NOT e NOR.

Dal confronto tra i risultati ottenuti per le NOT bilanciate e le NOR bilanciate emerge un peggioramento nelle tempistiche e cioè una durata maggiore dei transitori di tensione in seguito all'impatto nel caso delle porte NOR rispetto alle porte NOT.

Proprio come per le porte NOT, l'allargamento dei transitori in funzione del LET per ogni scelta della dimensione del PMOS rispetto all'NMOS, aumenta linearmente.

Come ci si aspetta poi, le tempistiche si riducono passando da $W_P=W_N$ a $W_P=3W_N$ perché il restore fornito dal PMOS in questo secondo caso è maggiore del primo e riesce a compensare in tempi inferiori la corrente transitoria prodotta dall'impatto della particella.

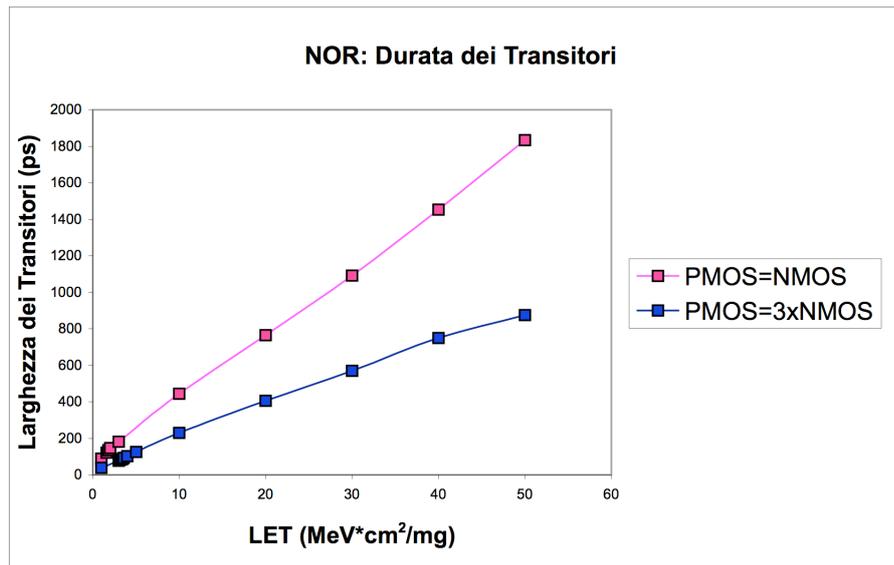


Fig. 5.5. Confronto tra le larghezze dei transistori di tensione al nodo colpito, in catene di inverter realizzate a partire da porte logiche NOT bilanciate e sbilanciate.

Confrontando poi i risultati appena ottenuti per la porta NOR nei due casi studiati, con i casi analoghi nelle porte NOT, si può notare un peggioramento complessivo delle tempistiche del transitorio di tensione al nodo colpito.

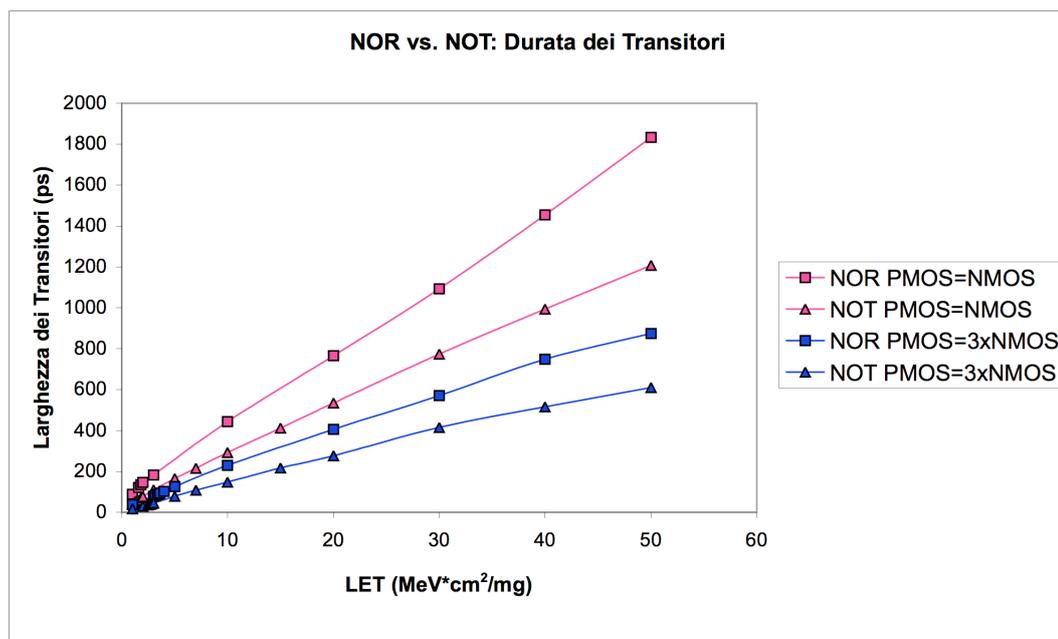


Fig. 5.6. Confronto tra le larghezze dei transistori di tensione al nodo colpito, in catene di inverter realizzate a partire da porte logiche NOT e NOR bilanciate e sbilanciate.

Le soglie dei LET di propagazione d'altra parte evidenziano risultati diversi e cioè i valori di LET critica a cui si ha propagazione completa del transitorio per tutta la catena di NOR, risultano essere maggiori che nel caso della catena di NOT.

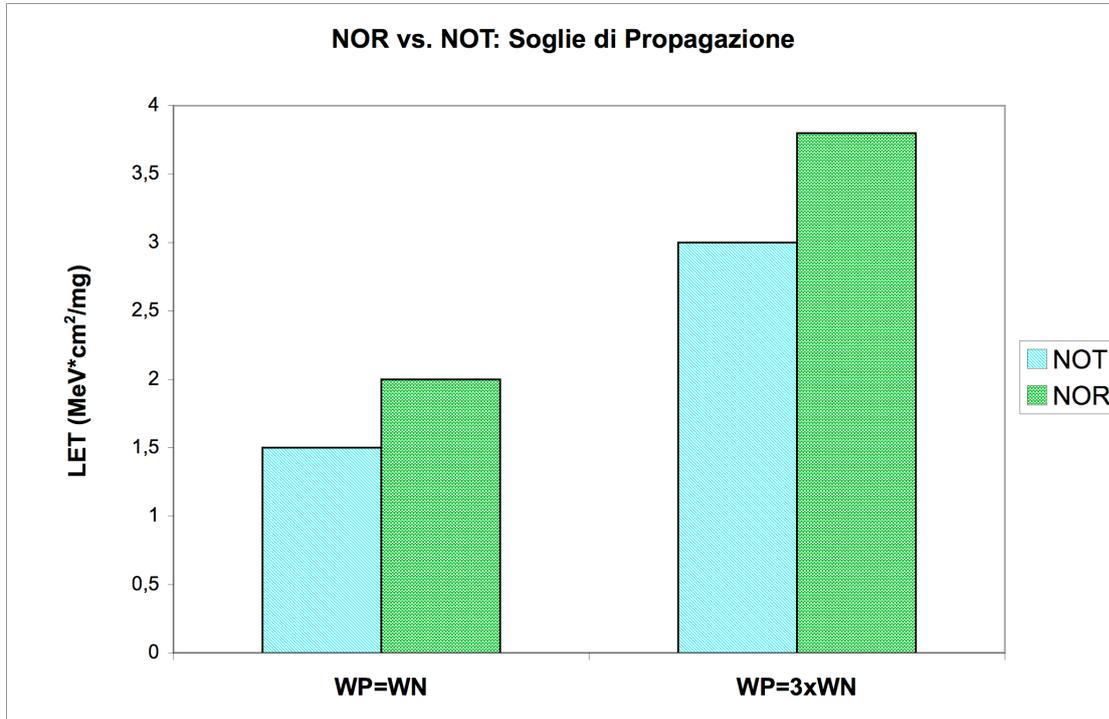


Fig. 5.7. Soglie di propagazione negli inverter bilanciati e sbilanciati, realizzati a partire da porte NOT e NOR.

Questo risultato apparentemente contrastante se paragonato a quanto appena mostrato riguardo le durate dei transienti, è spiegabile andando ad osservare la forma d'onda del transitorio di tensione al nodo colpito e negli anelli intermedi della catena nel caso NOT e nel caso NOR:

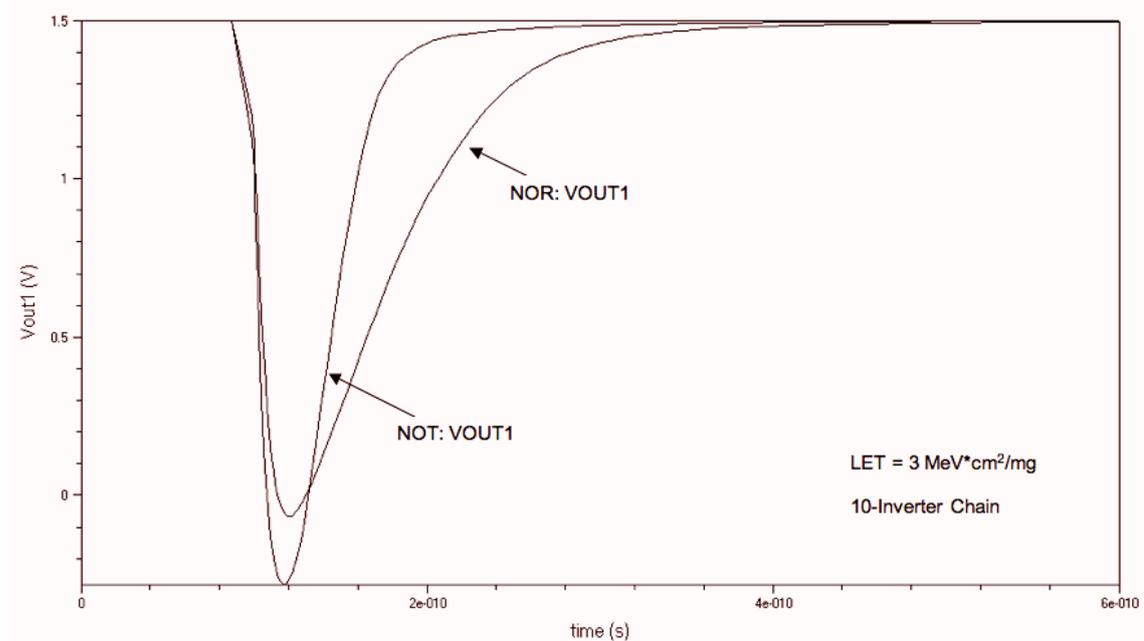


Fig. 5.8. *Transitorio di tensione al nodo colpito, in catene di NOT e di NOR.*

Ponendoci al limite della soglia di propagazione delle NOT bilanciate, pari a $3\text{MeV}\cdot\text{cm}^2/\text{mg}$ e confrontandola con la corrispondente catena di NOT bilanciate si trova che la durata del transitorio al nodo colpito è senza dubbi maggiore nel caso NOR rispetto al caso NOT, dove si può notare peraltro che le pendenze del fronte di discesa del transitorio coincidono nei due casi, mentre quelle di salita della NOR sono maggiori della NOT.

D'altra parte l'allargamento dell'impulso nel caso NOR rispetto al caso NOT può essere giustificato dalla conduttanza della rete di pull-up della NOR, costituita da due PMOS in serie ed entrambi accesi, che risulta chiaramente inferiore alla conduttanza del singolo PMOS presente nella porta NOT. Questo si traduce in una corrente di restore inferiore che impiega un tempo maggiore per bilanciare la corrente indotta dall'impatto della particella. In effetti il fatto che la pendenza del fronte di discesa sia identico nei due casi conferma quanto appena detto, essendo la rete di pull-down della NOR costituita da due NMOS spenti in parallelo e che quindi, a meno di un differente valore di capacità al nodo OUT si presenta come identico alla rete di pull-down della NOT.

In questo senso sembrerebbe che la soglia di propagazione debba essere maggiore per le NOT e non il viceversa come accade in realtà. Per la comprensione di questo effetto è necessario studiare il comportamento del transitorio anche nei nodi intermedi.

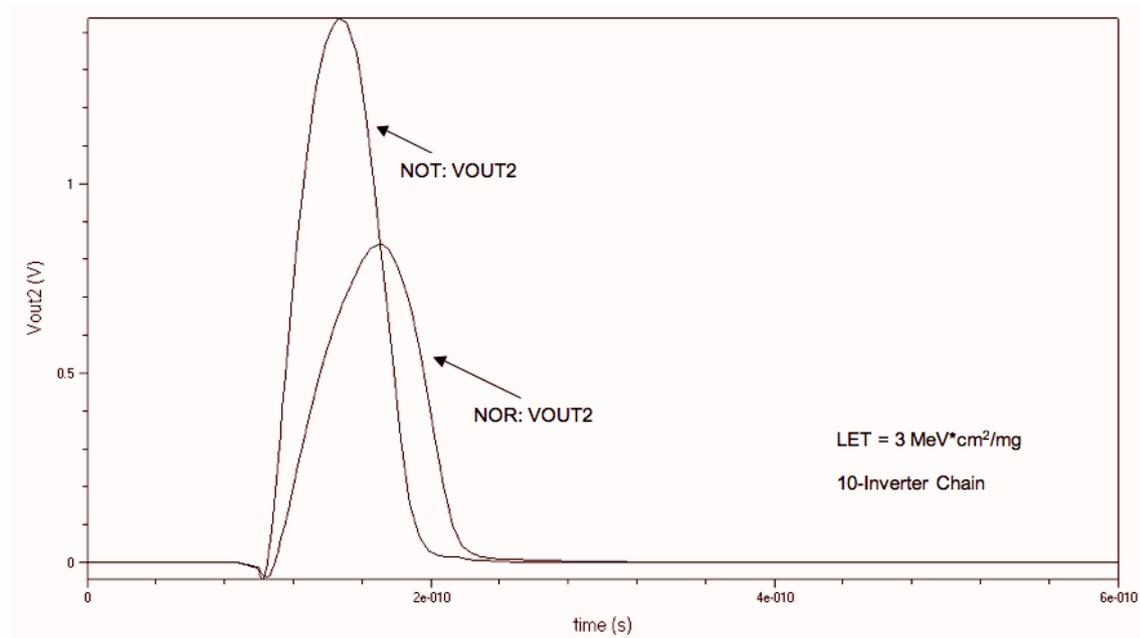


Fig. 5.9. Transitorio di tensione al secondo anello delle catene di NOT e di NOR, a seguito dell'impatto di una particella di LET $3\text{MeV}\cdot\text{cm}^2/\text{mg}$ sul drain dell'NMOS del primo inverter

Come si può notare, già al secondo anello della catena c'è una riduzione dell'ampiezza del transitorio di tensione relativo alla NOR, che porta la sua escursione quasi a $\frac{1}{2}V_{DD}$. Questo effetto è legato alla capacità parassita al nodo OUT che passando dalle porte NOT alle porte NOR aumenta a causa della rete di pull-down di quest'ultime, costituita da due NMOS in parallelo e che quindi complessivamente raddoppia la componente di capacità introdotta dalla rete di pull-down. Questo appare evidente anche dall'attenuazione della pendenza del fronte di salita del transitorio al nodo OUT2 relativamente alla porta NOR, dove si può notare l'effetto di filtraggio dovuto alle capacità. Negli anelli successivi il transitorio svanisce man mano lungo la catena e questa attenuazione è legata al fatto che l'impulso a causa degli effetti subitanei e appena descritti non è più di entità tale da riuscire a rigenerarsi e propagarsi negli stadi successivi. Quindi per un transitorio sottosoglia com'è questo, il filtraggio capacitivo è strettamente collegato alla propagazione dello stesso lungo la catena. Viceversa il transitorio relativo alla porta NOT mostrato nel grafico sopra, si propaga indisturbato proprio perché essendo sopra soglia non viene deteriorato in maniera tale da impedirne la propagazione fino all'ultimo anello della catena.

5.3 Dimensioni Minimum Size nella catena di porte NOR

Come per le catene di inverter, anche per le porte NOR la scelta della minimizzazione dell'area, ovvero la realizzazione delle porte Minimum Size, comporta un aumento delle durate dei transistori rispetto a tutti i casi non Minimum Size. Qui di seguito vengono riportati i risultati relativi alle durate dei transistori in questo caso, confrontate con il caso peggiore fra i precedenti studiati in questo capitolo, cioè catena di porte NOR con $W_p=W_N$.

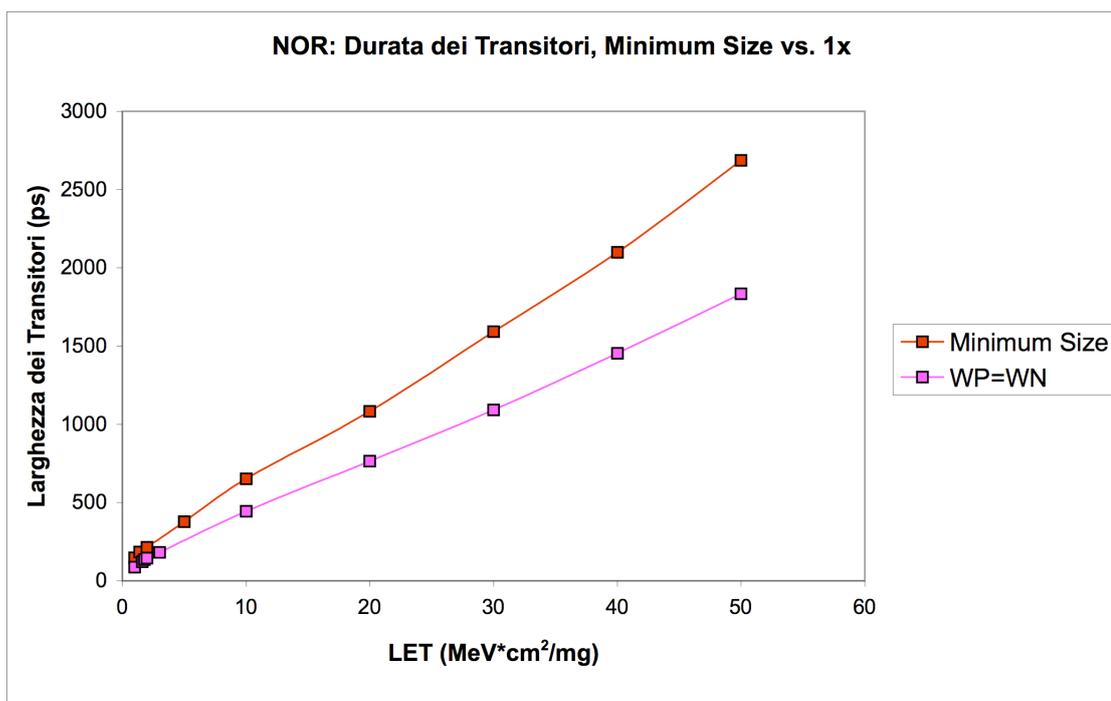


Fig. 5.10. Confronto tra le durate dei transistori in catene di NOR realizzate con dimensioni pari a quelle di Dodd e Minimum Size.

A livello di durata dei transistori, nuovamente il caso Minimum Size si presenta come peggiorativo rispetto ai precedenti, con un incremento notevole che in corrispondenza del LET a $50\text{MeV}\cdot\text{cm}^2/\text{mg}$ porta i tempi di durata del transitorio da 1834ps a 2685ps .

Anche per quanto riguarda i valori di LET critica ritroviamo un peggioramento passando dal caso $W_p=W_N$ al caso Minimum Size e la differenza è consistente in quanto si passa da una soglia di $2\text{MeV}\cdot\text{cm}^2/\text{mg}$ ad una di $1.5\text{MeV}\cdot\text{cm}^2/\text{mg}$:

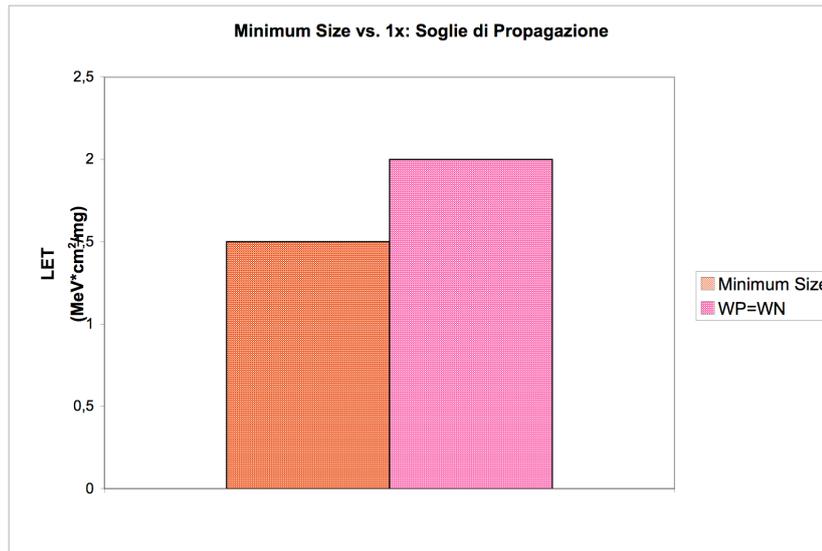


Fig. 5.11. Soglie di propagazione nel caso Minimum Size confrontate con le soglie del caso sbilanciato.

D'altra parte il confronto fra il LET critico nei casi Minimum Size relativi alle catene di porte NOT e alle catene di porte NOR dimostra che quest'ultime, nel caso di impatto di una particella alfa nel drain dell'NMOS del primo inverter della catena, non trasmetterebbero l'impulso lungo l'intera catena presentando una soglia pari a $1.5 \text{ MeV} \cdot \text{cm}^2/\text{mg}$, a differenza delle porte NOT che in una situazione analoga si troverebbero al limite della soglia.

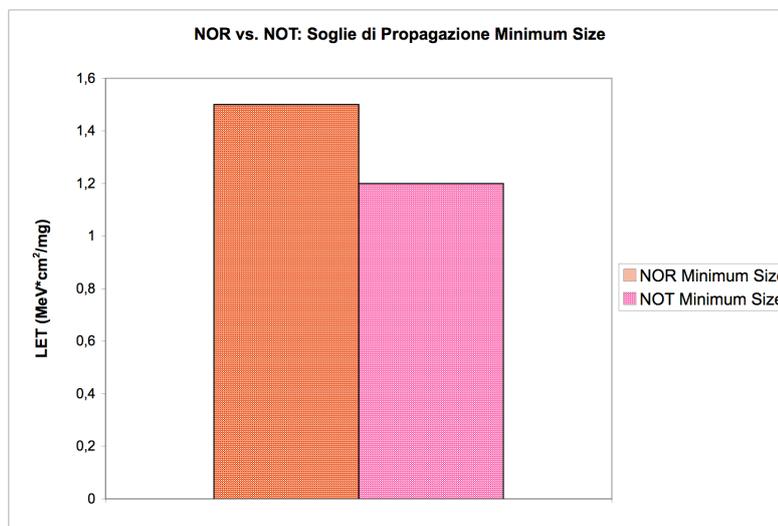


Fig. 5.12. Confronto tra le soglie di propagazione nelle catene di inverter NOT e NOR di dimensioni Minimum Size.

Capitolo 6

Single-Event Effects in catene di porte logiche NAND

Analogamente a quanto fatto per le porte logiche NOT e NOR, la trattazione prosegue con lo studio della propagazione di Single-Event Transients in catene di inverter NAND.

6.1 Struttura delle porte logiche NAND

La struttura di una porta logica NAND è la seguente:

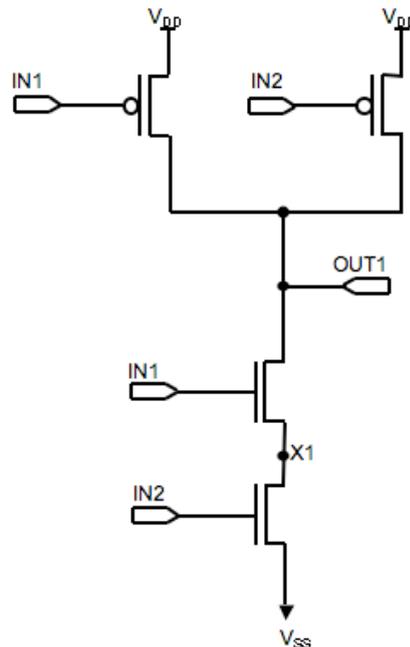


Fig. 6.1. Struttura di una porta NAND CMOS.

Notiamo subito che a differenza delle porte logiche NOR, in questo caso è la rete di pull-up a fornire un contributo di capacità parassita predominante al nodo OUT1, dovuto precisamente al parallelo fra i due PMOS. Per raggiungere il bilanciamento della porta è richiesto oltretutto un aumento delle dimensioni proprio dei PMOS e quindi il contributo fornito dalla rete di pull-up ora sarà doppio rispetto a quello del caso NOR.

6.1.1 Tavola di verità

L'idea, come prima, è quella di riuscire a riprodurre la funzione logica NOT a partire da una porta logica NAND; notiamo dalla tavola di verità che per realizzare la funzione NOT in questo caso, sarebbe sufficiente cortocircuitare gli ingressi utilizzando così la prima e la quarta riga:

in1	in2	NAND
0	0	1
0	1	1
1	0	1
1	1	0

Fig. 6.2. Tavola di verità di una porta NAND.

Tuttavia nel caso delle porte NAND questa non è l'unica strada, infatti è possibile riprodurre la funzione NOT sfruttando la seconda e la quarta riga della tavola di verità, ad esempio connettendo IN2 a V_{DD} e trattando IN1 esattamente come se fosse l'ingresso di una porta NOT, o in alternativa sfruttando allo stesso modo la terza e la quarta riga della tavola. Va tenuto presente però che il caso più interessante per lo studio dell'impatto degli ioni è quello in cui l'NMOS colpito si trova in stato OFF. Per le configurazioni degli ingressi del primo stadio si sceglieranno quindi la prima o la seconda riga della tavola se il transistor colpito è l'NMOS1 e la prima o la terza riga nel caso in cui il transistor colpito è l'NMOS2, mentre la terza riga della tavola non verrà presa in considerazione in questa trattazione.

	in1	in2	NAND
IN_A →	0	0	1
IN_B →	0	1	1
	1	0	1
	1	1	0

Fig. 6.3. Configurazioni possibili degli ingressi del primo stadio di una catena di inverter realizzata a partire da porte NAND.

La scelta da noi adottata è stata quella di realizzare le catene di NAND con gli ingressi dalla seconda alla decima porta cortocircuitati, riportandoci così nel primo caso

descritto ed è stato studiato il comportamento dei transistori e delle soglie nel caso in cui la configurazione degli ingressi della prima NAND fosse settata nella prima o nella seconda riga della tavola di verità. La scelta di realizzare questa configurazione degli ingressi delle porte dalla due alla dieci è legata alla volontà di evidenziare ed accentuare il ruolo della configurazione degli ingressi del primo inverter nella propagazione dei transistori.

Per quanto riguarda la prima porta logica, vista la rete di pull down costituita da due NMOS in serie è interessante studiare il comportamento degli stessi nel caso l'impatto della particella avvenga sul drain dell'NMOS1 o sul drain dell'NMOS2 in modo da riuscire a valutare quale fra i due presenti sensibilità maggiore dal punto di vista dei tempi di propagazione e dal punto di vista delle soglie, il tutto sempre in funzione della configurazione degli ingressi.

6.2 Strike sul drain del primo NMOS

Lo schema della catena realizzata per questa trattazione è la seguente:

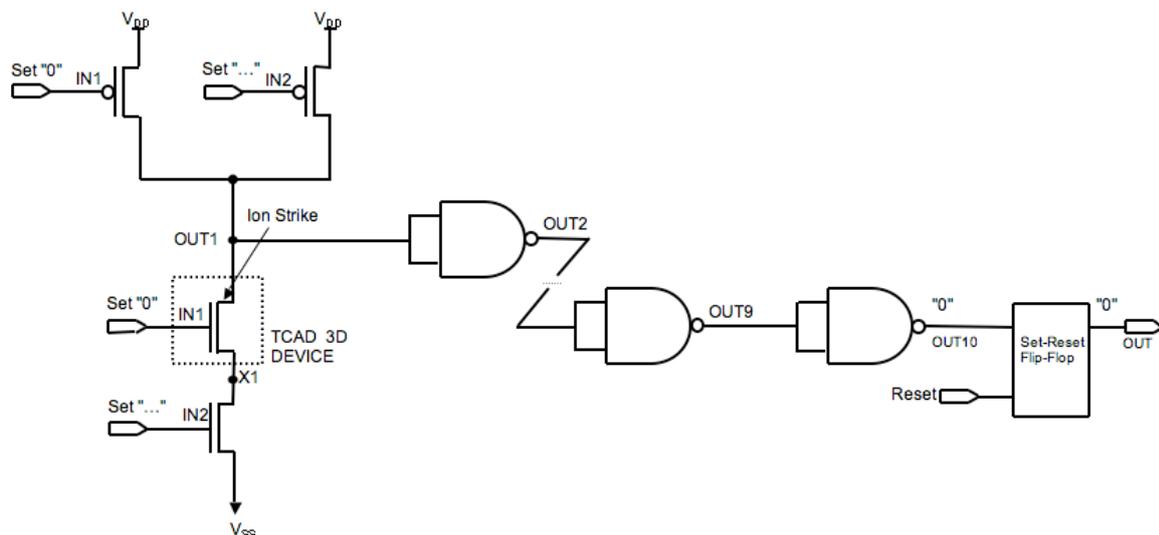


Fig. 6.4. Catena di 10 inverter realizzata a partire da porte logiche NAND, da noi simulata nel caso di impatto della particella sul drain dell'NMOS1.

In questa prima parte ciò che viene modellizzato a livello tridimensionale è l'NMOS1, mentre tutti gli altri dispositivi vengono modellizzati in circuit-level: l'impatto della particella a diversi LET avviene infatti sul drain dell'NMOS1. Come accennato prima, è interessante studiare la risposta del circuito, a livello di LET critica e

di tempistiche dell'impulso al nodo OUT1, in funzione della configurazione degli ingressi. Più precisamente, IN1 sarà mantenuto a "0", situazione che permette di studiare il caso più interessante, cioè con l'NMOS spento e quindi regione di svuotamento maggiore ed IN2 sarà settato prima a "0" poi a "1";

in1	in2	NAND
0	0	1
0	1	1
1	0	1
1	1	0

Fig. 6.5. Configurazione degli ingressi studiati in questo paragrafo.

6.2.1 Caso IN2 = "0" vs. IN2 = "1"

Qui di seguito viene mostrato il confronto tra le tempistiche del transitorio di tensione indotto da una particella che impatta perpendicolarmente nel drain dell'NMOS1 della catena di NAND, a seconda di come viene settato l'ingresso IN2:

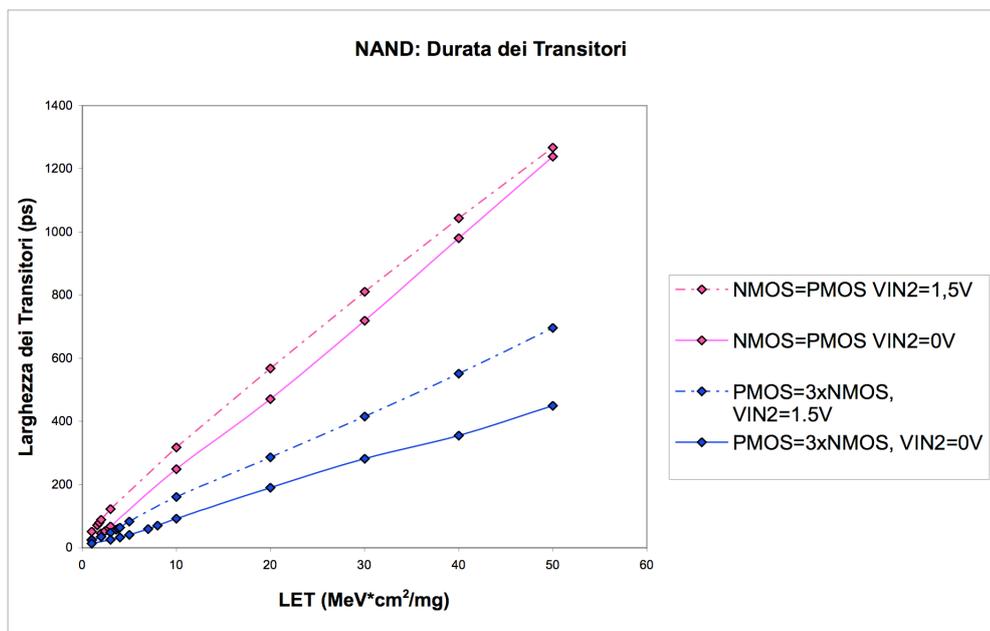


Fig. 6.6. Larghezze dei transitori nelle catene di inverter NAND bilanciate e sbilanciate, a seconda della configurazione degli ingressi.

Si nota che come nei casi precedenti nei quali sono state studiate le porte NOT e NOR, la durata del transitorio di tensione è strettamente legata alle dimensioni dei PMOS nella rete di pull-up. I PMOS infatti nella logica combinatoria che stiamo studiando rivestono un ruolo fondamentale determinando il valore della corrente di restore. A differenza dei casi precedenti, la presenza di due PMOS in parallelo nella rete di pull-up aiuta il restore, aumentando la conduttività complessiva del pull-up che riesce a bilanciare in tempi inferiori la corrente indotta dalla particella che impatta sull'NMOS1.

Se confrontata con il caso NOR, la nuova conduttività della rete di pull-up nel caso peggiore e cioè con IN2 settato a "1", è superiore alla conduttività della rete di pull-up del caso NOR, infatti nel caso NAND è presente un unico PMOS in stato ON nel cammino che va da V_{DD} ad OUT1 mentre nel caso NOR sono presenti due PMOS in serie nel cammino VDD-OUT1 che limitano la conduttività del percorso peggiorando il restore. Tali benefici sono però contrastati dalle capacità di giunzione; infatti se da un lato aumentando la larghezza di canale dei PMOS si migliora il restore al nodo OUT, dall'altro l'aumento di capacità smorza tale beneficio; in particolare nel caso degli inverter realizzati con le porte NAND tale aumento di capacità risulta consistente visti i due PMOS connessi in parallelo. Se nel caso delle porte NOR, triplicando le dimensioni della rete di pull-up veniva triplicata la capacità di giunzione di un singolo PMOS connesso al nodo OUT1, ora sono coinvolti due PMOS in questo aumento di capacità, entrambi connessi al nodo OUT1.

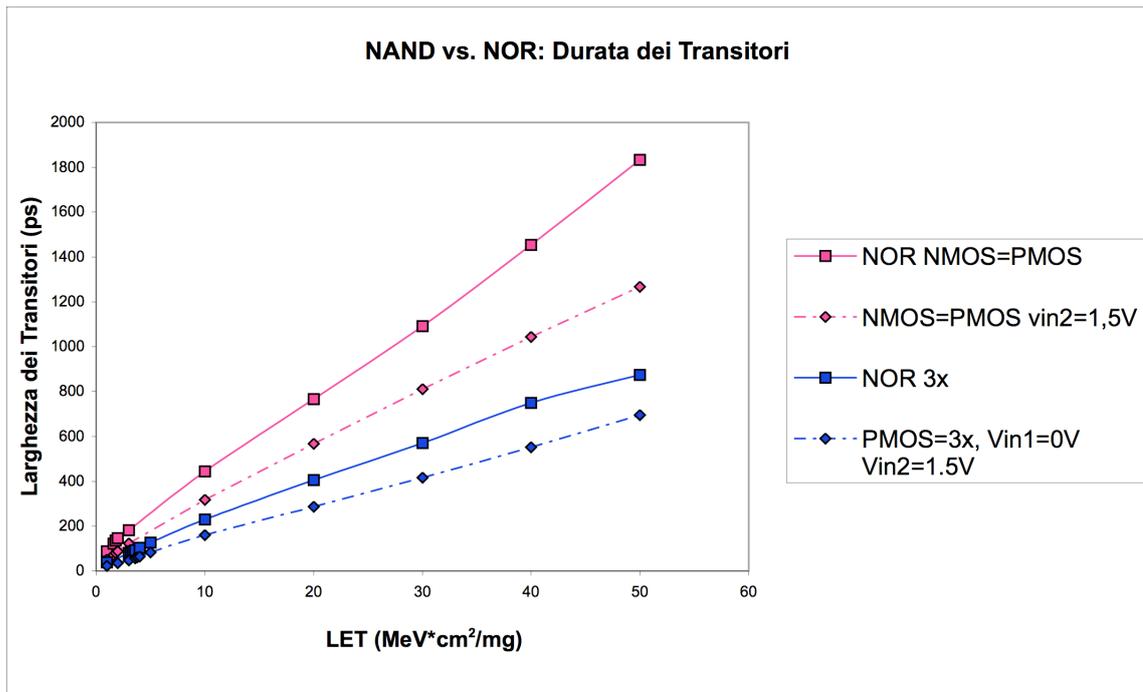


Fig. 6.7. Confronto tra le durate dei transitori in catene di NAND e di NOR.

Il confronto tra le durate dei transitori delle NAND in entrambi i casi con le NOT evidenzia valori simili fra di loro, notando che comunque il caso NAND con ingresso IN2 alto rivela sempre durate maggiori.

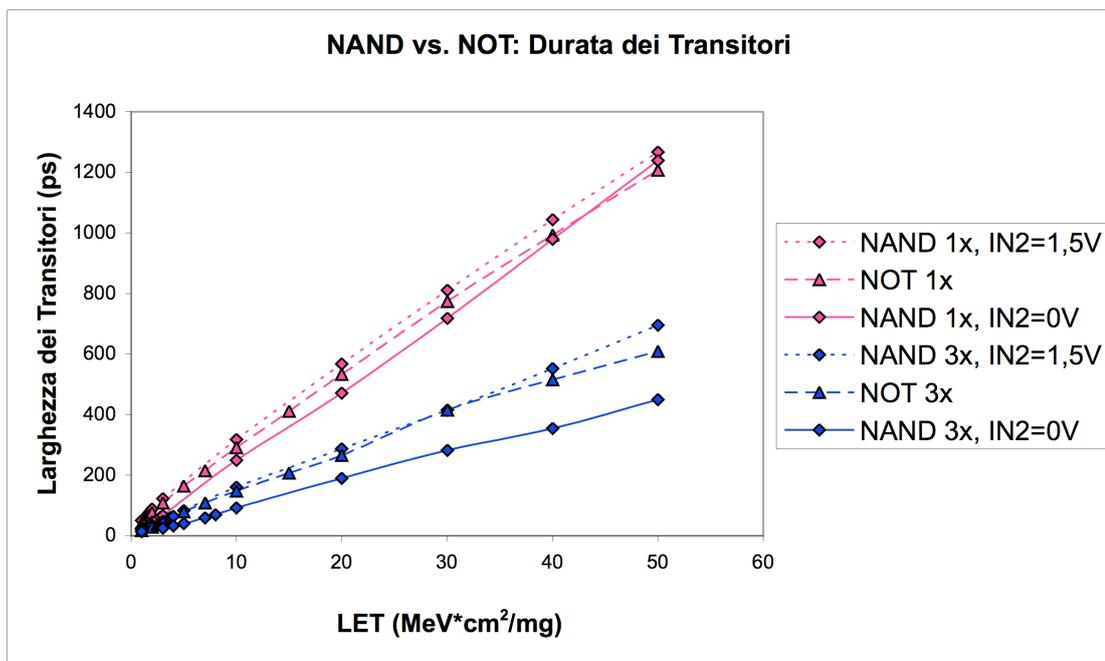


Fig. 6.8. Confronto tra le durate dei transitori in catene di NAND e di NOT.

Dal punto di vista dei valori di LET critico ai quali si ha propagazione dell'impulso transitorio lungo tutta la catena, il caso in cui $IN2 = "0"$ si presenta come il più robusto sia se viene confrontato con il suo corrispondente con $IN2 = "1"$ sia se confrontato con i casi corrispondenti relativi alle NOR e alle NOT.

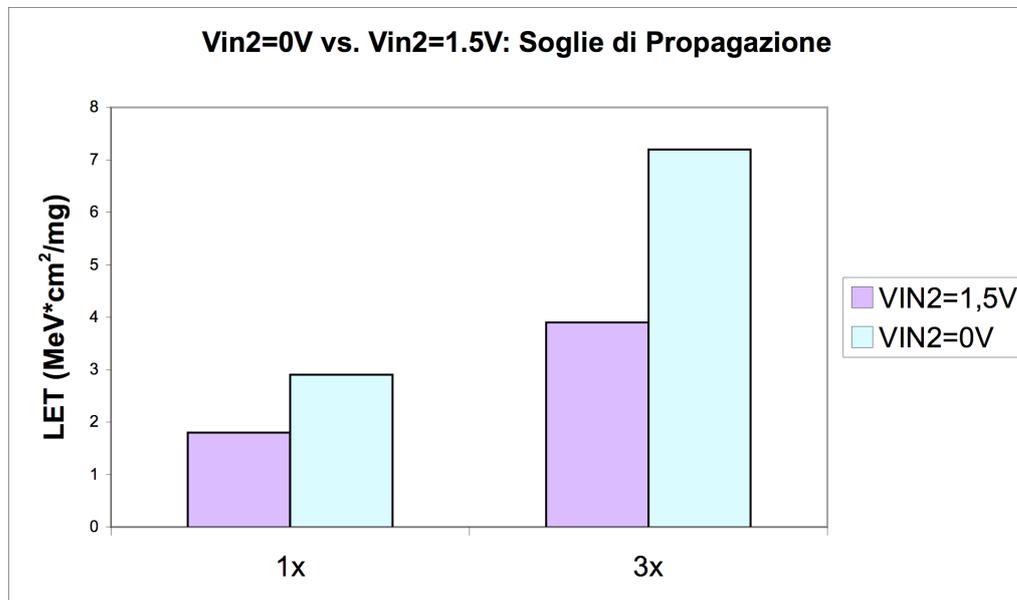


Fig. 6.9. Soglie di propagazione in catene di inverter NAND bilanciate e sbilanciate, a seconda della configurazione degli ingressi.

Nel caso bilanciato e cioè con $W_P=3xW_N$, la soglia passa da $3.9\text{MeV}\cdot\text{cm}^2/\text{mg}$ a $7.2\text{MeV}\cdot\text{cm}^2/\text{mg}$ solo in funzione dell'ingresso $IN2$. Va ribadito che il valore assunto dall'ingresso $IN2$ non modifica la funzione logica in questo caso, ma rappresenta un'alternativa che permette di implementare sempre la funzione NOT. D'altra parte per il caso sbilanciato la distanza tra le soglie in funzione di $IN2$ si riduce ma resta notevole se paragonata al caso bilanciato. Infatti la soglia inferiore del caso bilanciato resta comunque superiore alla soglia maggiore del caso sbilanciato.

Il motivo per cui il settaggio dell' $IN2$ a "0" risulta così efficace nell'alzare il valore di LET critico è legato sostanzialmente al fatto che in tale condizione viene ad accendersi il secondo PMOS posizionato in parallelo al PMOS1 nella rete di pull-up che favorisce il restore in seguito allo strike dello ione. D'altra parte con $IN2$ a "1" il restore è legato al solo PMOS1 e risulterà più debole rispetto al primo caso ed il risultato è visibile chiaramente dal seguente confronto:

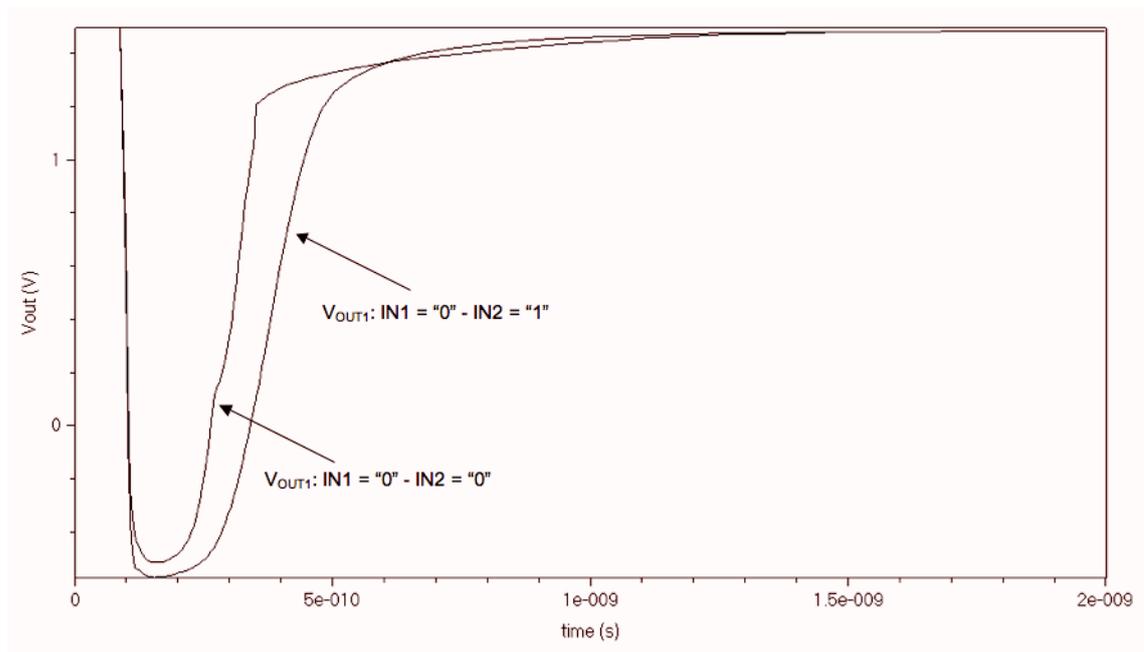


Fig. 6.10. *Transitori di tensione al nodo colpito delle catene di inverter NAND, a seconda della configurazione degli ingressi.*

6.2.2 Minimum Size

Il caso minimum size, come ci si può aspettare, risulta essere il più sensibile all'impatto delle particelle, presentando valori di LET di soglia inferiori e durate dei transistori di tensione superiori rispetto ai casi di $W_p=W_n$ e $W_p=3xW_n$ analizzate in questo capitolo. Le motivazioni di questo comportamento sono imputabili a diversi fattori già trattati nei capitoli precedenti ma il più rilevante è la riduzione della corrente di restore collegata alla diminuzione delle dimensioni del PMOS in corrispondenza del caso Minimum Size.

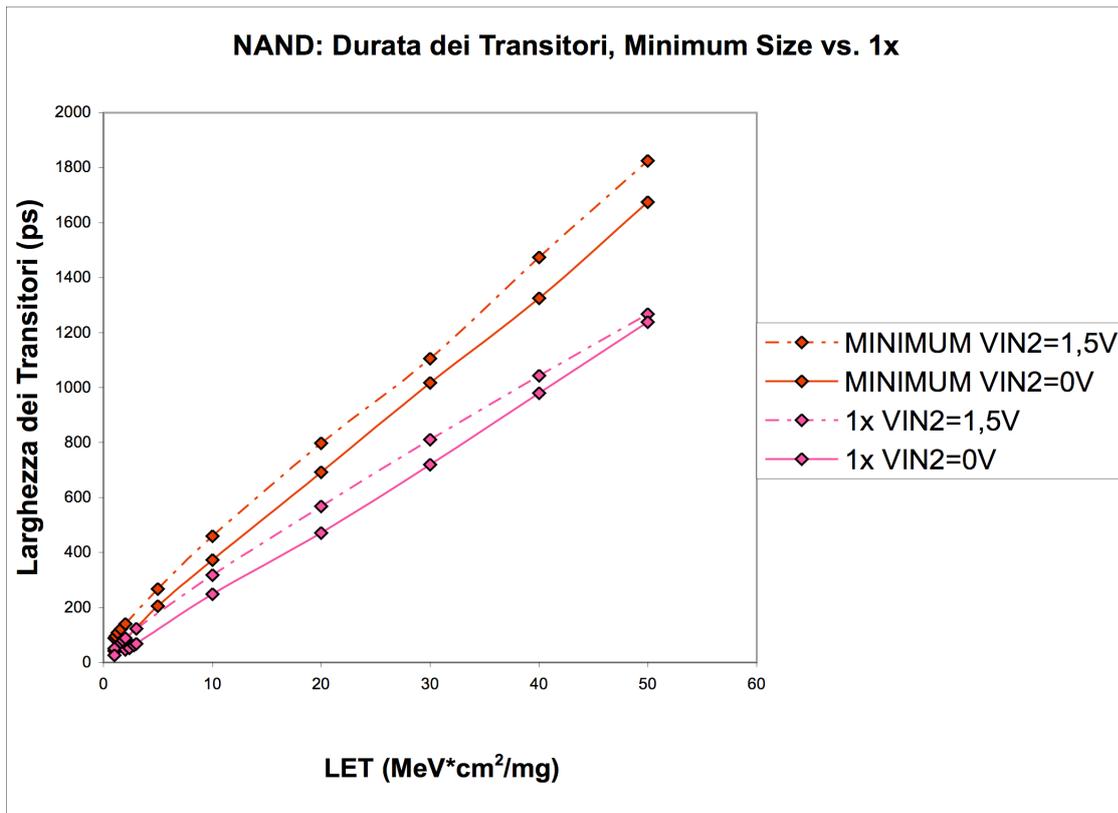


Fig. 6.11. Durate dei transistori nel caso di dimensionamento degli inverter NAND Minimum Size, confrontati con il caso analogo ma dimensioni pari a quelle usate da Dodd.

Tenendo conto del fatto che partendo dai casi iniziali con dimensioni $W_p=W_n$ e diminuendo le dimensioni dei transistor si riducono le dimensioni del PMOS ma anche quelle dell'NMOS, ci si aspetta un effetto di diminuzione della raccolta di carica al nodo colpito ed un conseguente bilanciamento di questo effetto con il restore peggiorato corrispondente alla diminuzione delle dimensioni del PMOS. Evidentemente il peggioramento del corrente di restore è preponderante sulla riduzione della raccolta di carica, che complessivamente porta ad un peggioramento delle durate dei transistori.

Per quanto riguarda le soglie, si trova una certa coerenza tra riduzione dei tempi di propagazione e relativi valori di soglia, con la sola eccezione costituita dal valore di LET critico ottenuto con $IN2 = "0"$; infatti in questa condizione il LET critico Minimum Size risulta circa pari al LET critico ottenuto con $IN2 = "1"$ e dimensioni di PMOS ed NMOS identiche e pari a quelle di Dodd. Questa eccezione è legata al picco di tensione negativa raggiunto dal transitorio, che nel caso Minimum Size con $IN2 = "0"$ arriva a valori più negativi che non nel caso $W_p=W_n$ con $IN2 = "1"$.

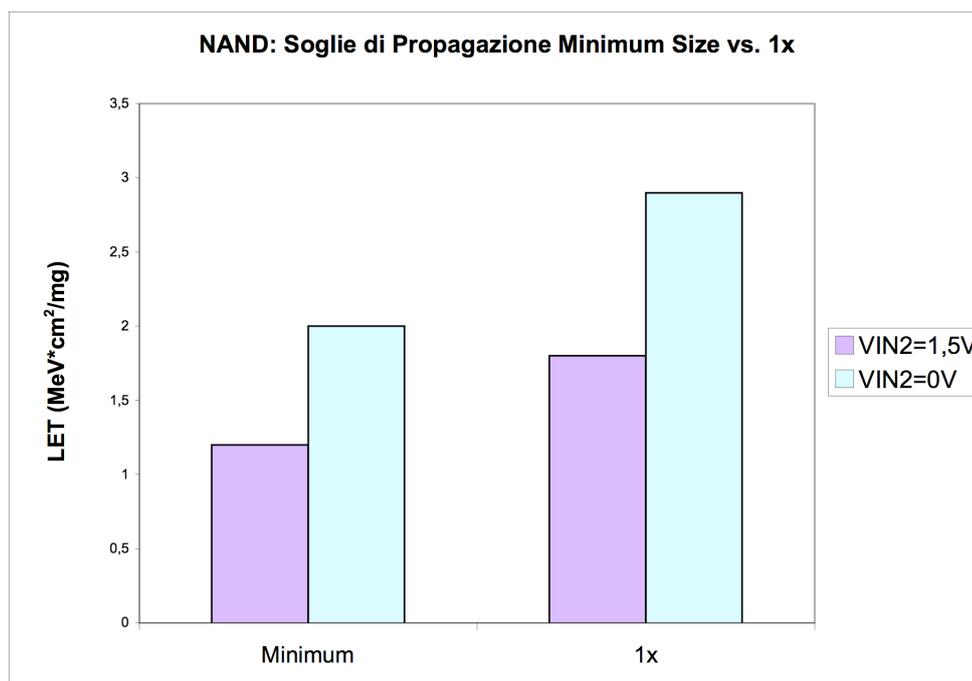


Fig. 6.12. Soglie di propagazione nel caso di dimensionamento degli inverter NAND Minimum Size, confrontate con le soglie ottenute nel caso analogo ma dimensioni pari a quelle usate da Dodd.

Possiamo complessivamente riassumere i risultati legati alle soglie di propagazione nel seguente grafico:

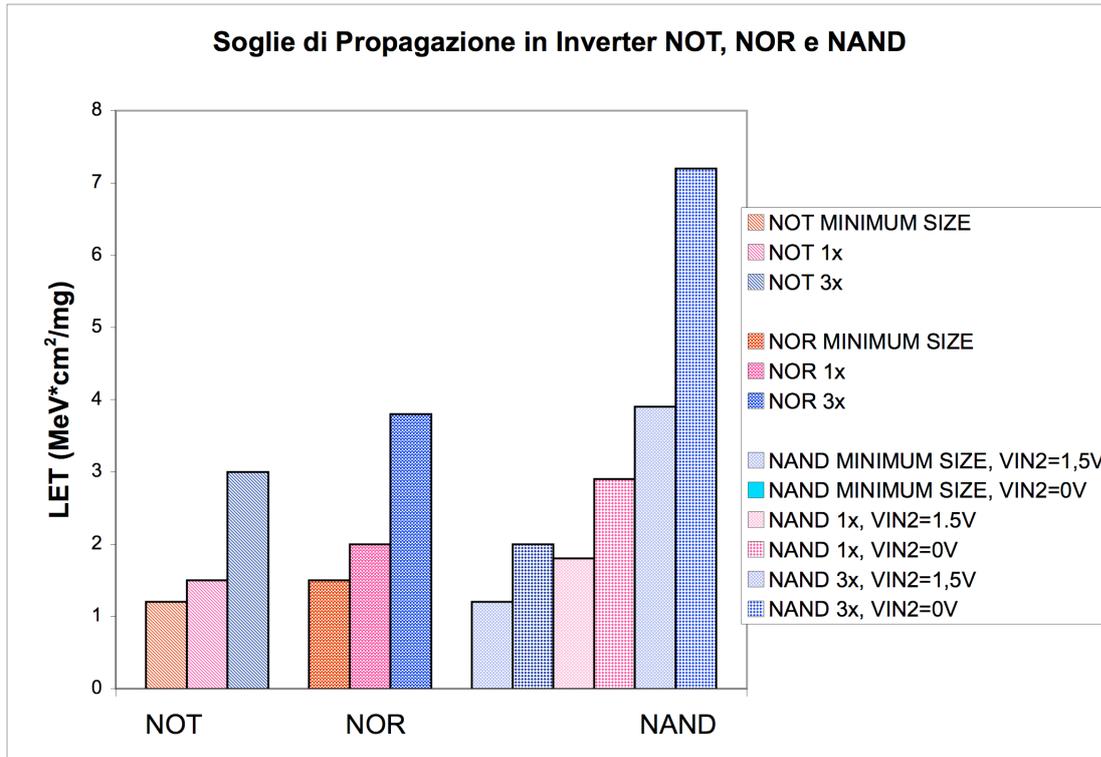


Fig. 6.13. Confronto complessivo fra le soglie di propagazione ottenute nei casi di catene di inverter NOT NOR e NAND.

6.3 Strike su drain del secondo NMOS

L'impatto di una particella sul drain dell'NMOS2 in stato OFF completa la trattazione. In questo caso il transistor che viene modellizzato a livello tridimensionale è proprio l'NMOS2 mentre il restante circuito viene modellizzato in circuit-level.

Anche in questa situazione, la configurazione degli ingressi gioca un ruolo fondamentale:

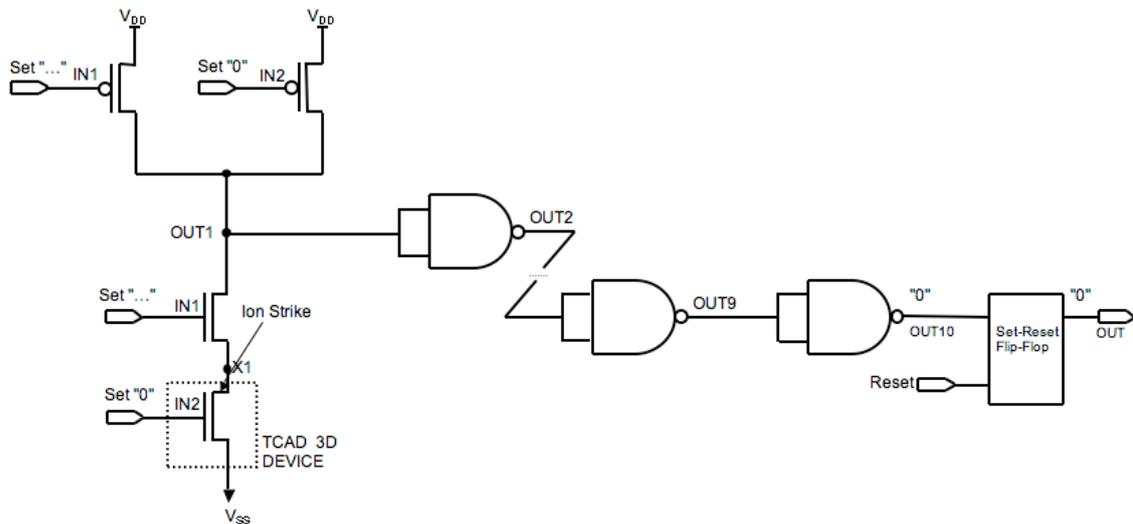


Fig. 6.14. Catena di 10 inverter realizzata a partire da porte logiche NAND, simulata in questo caso con impatto della particella sul drain dell'NMOS2.

6.3.1 Caso IN1 = "0"

I risultati estratti dalle simulazioni, con questa configurazione degli ingressi, hanno evidenziato delle tempistiche notevoli per quanto riguarda la durata dei transistori valutati al 50% del picco, che però non sono supportate da abbassamenti sostanziali di tensione al nodo OUT1. Di conseguenza l'impatto della particella nel drain dell'NMOS2 con $IN1 = IN2 = "0"$ non provoca transistori di entità tale da potersi propagare lungo la catena nemmeno per LET elevati. Nel grafico seguente viene riportata la tensione al nodo OUT1 dopo lo strike di una particella con $LET = 20\text{MeV}\cdot\text{cm}^2/\text{mg}$.

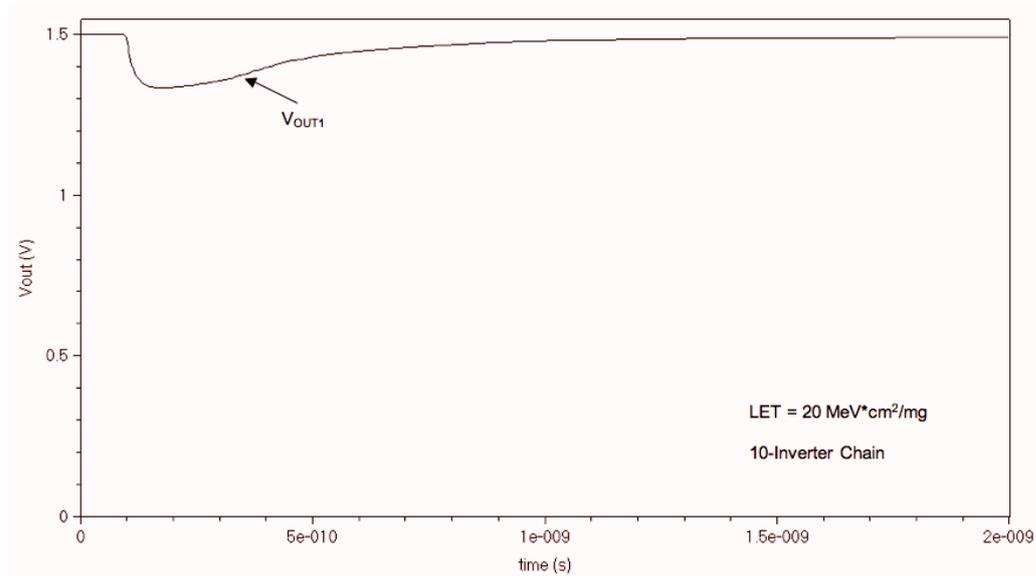


Fig. 6.15. *Transitorio di tensione al nodo OUT1 a seguito dell'impatto di una particella di LET 20MeV*cm²/mg sul drain dell'NMOS2.*

Connettendo l'IN1 al valore logico "0" il nodo X1 risulta infatti essere ad alta impedenza: il transistor NMOS1 blocca il percorso della corrente di restore che dovrebbe essere fornita da entrambi i PMOS della rete di pull-up, di conseguenza la carica generata sul nodo durante lo strike della particella non trova un percorso dove poter fluire e rimane intrappolata nelle capacità parassite del nodo X1. Ciò viene confermato dall'andamento della tensione al nodo X1 in seguito all'impatto:

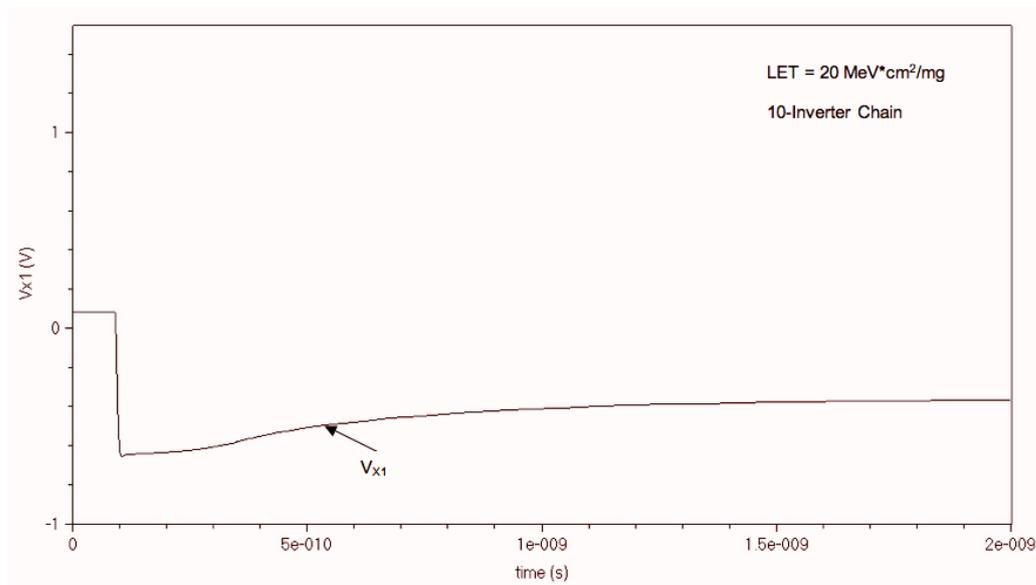


Fig. 6.16. *Transitorio di tensione al nodo X1 a seguito dell'impatto di una particella di LET 20MeV*cm²/mg sul drain dell'NMOS2.*

La tensione al nodo X1 dopo l'impatto tende a rimanere costante proprio per effetto della carica intrappolata nella capacità parassita al nodo X1. Si nota comunque che la tensione tende lentamente a risalire e questo a causa delle correnti di perdita del MOSFET che inevitabilmente drenano la carica intrappolata.

A riprova di quanto appena detto, a partire dalla situazione appena descritta e cioè di strike sul drain dell'NMOS2 con $IN1 = IN2 = "0"$, è stato fatto variare l'ingresso $IN1$ a gradino da "0" a "1" in modo da provocare il rilascio della carica intrappolata e rendere visibile tale effetto al nodo $OUT1$.

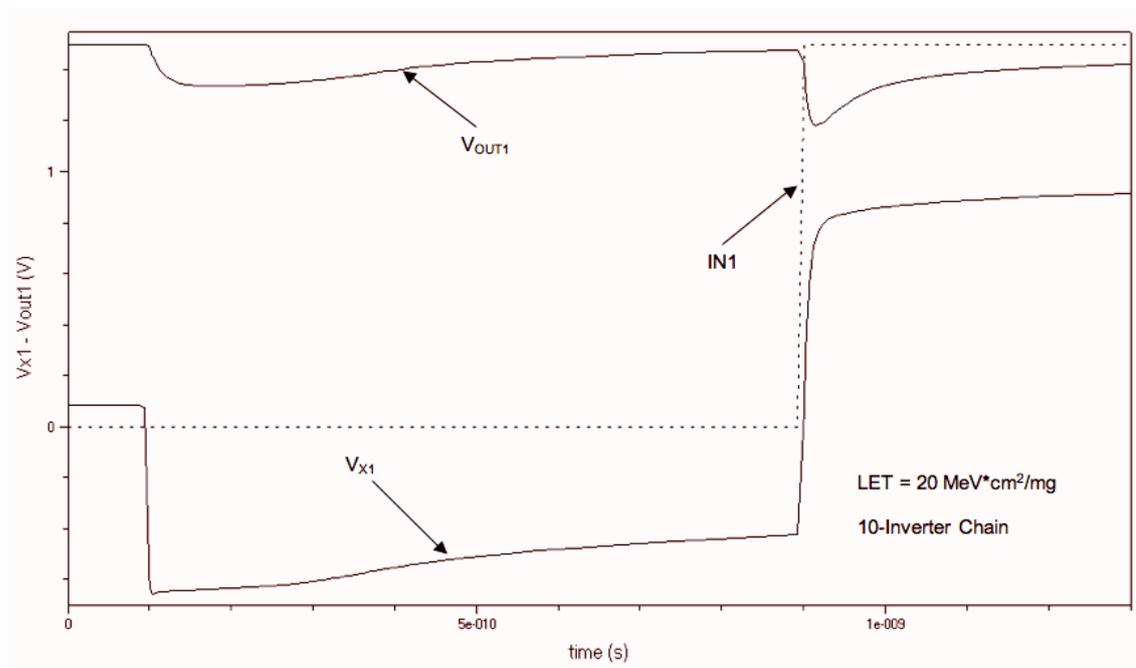


Fig. 6.17. Tensione al nodo $OUT1$ ed $X1$ e rilascio della carica intrappolata.

Come si può notare l'effetto di tale carica sul nodo $OUT1$ è ben presente anche se non risulta essere in grado di provocare transitori di entità tale da essere ulteriormente propagati lungo la linea.

6.3.2 Caso $IN1 = "1"$

In questa situazione ci aspettiamo dei risultati a livello di durata dei transitori, leggermente superiori di quelli ottenuti per la catena di NAND con $IN1 = "0"$ e $IN2 = "1"$: fra queste due configurazioni infatti risultano simili le conduttanze offerte dai transistor coinvolti. Più precisamente per quanto riguarda la rete di pull-up non vi è alcuna differenza tra i due casi, essendo i PMOS identici e connessi in parallelo: con $IN1$

= "0" e IN2 = "1" si accenderà il PMOS2 e viceversa con IN1 = "1" e IN2 = "0". Per quanto riguarda la rete di pull-down invece le differenze stanno nella posizione del transistor in stato ON: nel caso in cui lo strike avvenga sull'NMOS2 spento, con l'NMOS1 acceso, quest'ultimo andrà a creare un ostacolo, per quanto debole, alla corrente di restore, che vedrà l'NMOS1 come una resistenza aggiuntiva lungo il suo percorso. Come da detto tale resistenza non è molto elevata quindi la differenza fra i due casi, a livello di durata dei transistori sarà lieve come si può vedere dal seguente grafico:

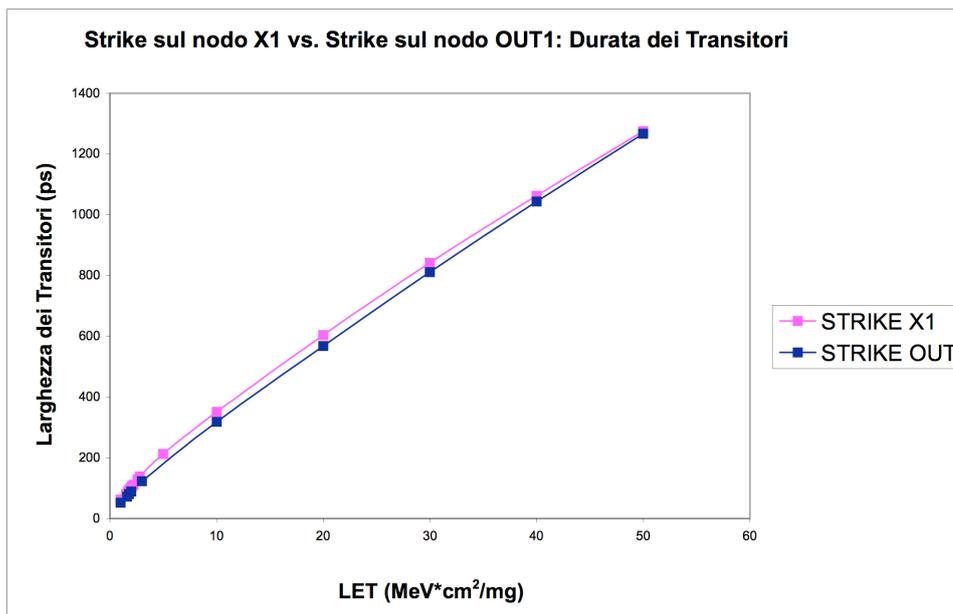


Fig. 6.18. Sovrapposizione delle durate dei transistori in due casi di funzionamento differenti.

D'altra parte come si è visto anche in altri casi nel corso della trattazione, la durata del transitorio non è l'unico parametro da considerare nella determinazione dei valori di LET critica. I valori di soglia emersi in quest'ultimo caso sono apparentemente in contrasto con quanto appena mostrato riguardo le durate dei transistori:

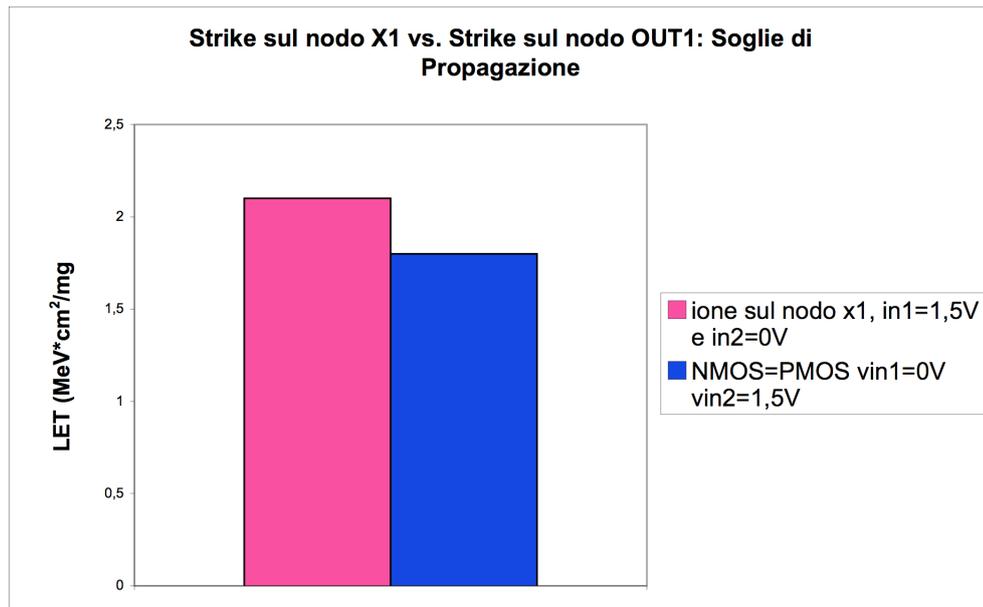


Fig. 6.19. Soglie di propagazione nelle condizioni sopracitate.

Ciò che si ripresenta in questo caso è proprio il fatto che nonostante lo strike sul drain dell'NMOS2 offra durate dei transitori maggiori dello strike sul drain dell'NMOS1, gli abbassamenti di tensione sono diversi e di conseguenza anche le soglie, come si vede nel seguente confronto a $LET = 20\text{MeV}\cdot\text{cm}^2/\text{mg}$:

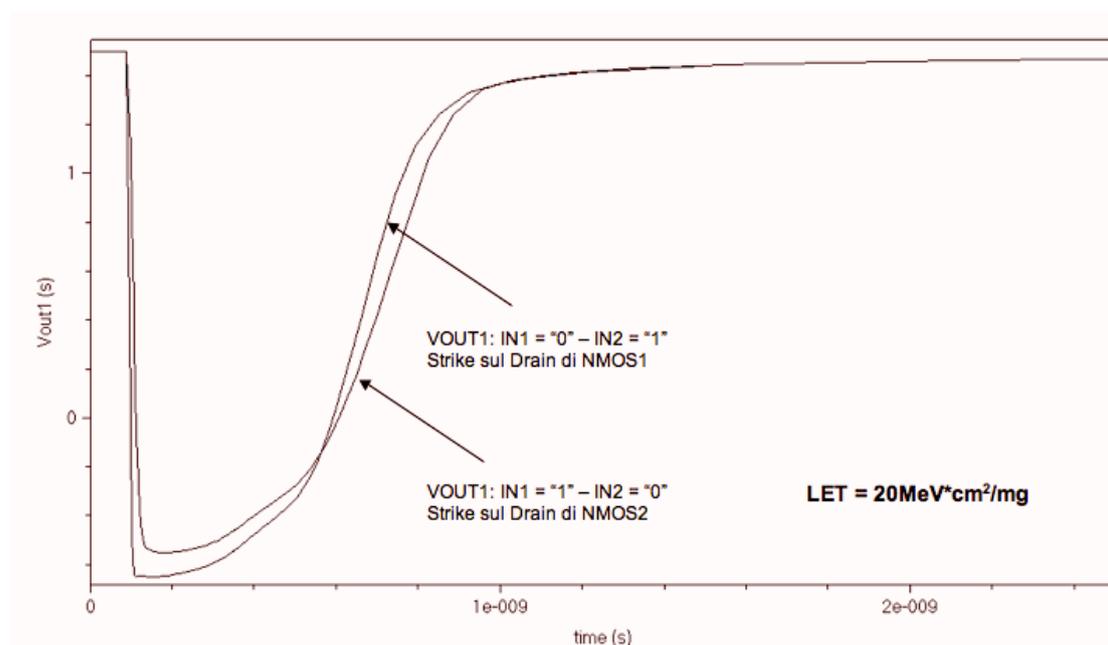


Fig. 6.20. Transitori di tensione valutati al nodo OUT1 nelle condizioni sopracitate.

Il diodo parassita dell'NMOS si accende sempre alla stessa tensione che come è stato verificato nel corso delle simulazioni è circa pari a $-0.6V$ e questo valore a parità di dimensioni è identico per tutti gli NMOS. Ciò che varia sono le connessioni circostanti, in particolare le capacità parassite, ed è proprio questo il motivo per cui l'abbassamento di tensione al nodo OUT1 differisce a seconda dei casi e introduce delle variazioni ai valori di LET critica attesi.

Conclusioni

Nel corso di questa tesi è stato studiato il comportamento delle catene di inverter realizzate inizialmente con porte NOT e successivamente con porte NOR e NAND, in funzione del bilanciamento delle porte stesse, attraverso simulazioni di tipo mixed-mode con modellizzazione tridimensionale del transistor colpito e compact-models per la riproduzione fedele del comportamento degli altri dispositivi, il tutto con l'ausilio del pacchetto ISE TCAD.

I risultati iniziali riguardanti le porte NOT hanno messo in evidenza il fatto che il caso bilanciato è più immune all'impatto di una particella sul drain dell'NMOS del primo anello della catena rispetto al caso sbilanciato, sia dal punto di vista delle durate dei transistori che da quello del valore di LET critico a partire dal quale si ottiene l'innesco della propagazione del transitorio lungo tutta la catena di porte. La stessa analisi sulle porte NOT realizzate con NMOS e PMOS Minimum Size, ha rivelato soglie più critiche del caso precedente, il che fa capire che il dispositivo è ora più sensibile agli impatti delle particelle; in questo caso infatti il valore di LET delle particelle sufficiente a far scattare la propagazione è confrontabile con quello delle particelle alfa presenti anche a livello terrestre generate dal decadimento radioattivo di contaminanti contenuti nel chip nel package o nelle saldature dei dispositivi.

Le porte NOR e NAND configurate in modo tale da riprodurre la funzione logica NOT hanno mostrato anch'esse che la condizione ottimale che massimizza la soglia di propagazione del transitorio si ha nel caso di bilanciamento tra NMOS e PMOS.

Per quanto riguarda le porte NOR, le durate dei transistori paragonate a quelle ottenute per le porte NOT sono state complessivamente maggiori, cosa che può apparentemente far pensare a delle soglie peggiorate nel caso NOR rispetto al

precedente. Per quanto riguarda le soglie è invece risultato valere il contrario e cioè le porte NOR si sono rivelate meno sensibili delle NOT agli impatti delle particelle proprio perché la durata del transitorio, affinché ci sia propagazione, deve essere supportata da un picco di tensione sufficientemente elevato, parametro che diminuisce passando dalle porte NOT alle porte NOR. Il passaggio a dimensioni Minimum Size nel caso delle porte NOR ha mostrato una soglia di propagazione pari a $1.5\text{MeV}\cdot\text{cm}^2/\text{mg}$, superiore quindi al LET delle particelle alfa nel silicio.

Le porte NAND infine si sono rivelate essere le più robuste per quanto riguarda il LET di soglia. Una caratteristica importante di queste porte è stata la possibilità di implementare la funzione logica NOT con due diverse configurazioni degli ingressi. In particolare la configurazione con entrambi gli ingressi a “0” e cioè con la rete di pull-down costituita da due NMOS in serie spenti e la rete di pull-up composta da due PMOS accesi in parallelo ha mostrato una soglia nettamente superiore a quella di tutti gli altri casi studiati. Successivamente è stato studiato lo strike sul drain del secondo NMOS (nodo X1) rivelando che nel caso in cui entrambi gli ingressi siano settati a “0” quindi con entrambi gli NMOS della rete di pull-down spenti, il transitorio non è in grado di propagarsi alla seconda porta della catena nemmeno per i valori di LET più elevati utilizzati in questa tesi pari a $50\text{MeV}\cdot\text{cm}^2/\text{mg}$.

Appendice

Dispositivo NMOS con dimensioni pari a quelle usate da P.E. Dodd

;This file contains the structural dimensions ,the doping profiles and the meshing for the
;calibrated ;IBM 8RF NMOS device

(isegeo:set-default-boolean "ABA")

;Bulk

(isegeo:create-cuboid (position -1.21 2 5) (position 3.5 -2 0) "Silicon" "R.Bulk")

;Gate poly and oxide

(isegeo:create-cuboid (position 1.205 0.1 0) (position 1.085 -0.3 -0.0035) "SiO2" "R.GateOxide")

(isegeo:create-cuboid (position 1.205 0.1 -0.0035) (position 1.085 -0.3 -0.1425) "PolySi" "R.PolyGate")

;Field oxide extensions

(isegeo:create-cuboid (position 1.205 0.1 -0.0) (position 1.085 0.33 -0.025) "SiO2" "R.FieldOxideA")

(isegeo:create-cuboid (position 1.205 -0.3 -0.0) (position 1.085 -0.53 -0.025) "SiO2" "R.FieldOxideB")

;Gate poly extensions

(isegeo:create-cuboid (position 1.205 0.1 -0.025) (position 1.085 0.33 -0.1425) "PolySi" "R.PolyGateA")

(isegeo:create-cuboid (position 1.205 -0.3 -0.025) (position 1.085 -0.53 -0.1425) "PolySi"
"R.PolyGateB")

;STI

(isegeo:create-cuboid (position 3.5 0.1 0) (position 1.789 -0.3 0.36) "SiO2" "R.STI2")

(isegeo:create-cuboid (position -1.21 0.77 0) (position 3.5 0.1 0.36) "SiO2" "R.STI3")

(isegeo:create-cuboid (position -1.21 1.05 0) (position 3.5 2 0.36) "SiO2" "R.STI4")

(isegeo:create-cuboid (position 0.5 0.1 0) (position -1.21 -0.3 0.36) "SiO2" "R.STI6")

(isegeo:create-cuboid (position -1.21 -0.3 0) (position 0 -2 0.36) "SiO2" "R.STI7")

```
(isegeo:create-cuboid (position 3.5 -0.3 0) (position 0 -2 0.36) "SiO2" "R.STI8")
(isegeo:create-cuboid (position -1.21 0.77 0) (position 0.29 1.05 0.36) "SiO2" "R.STI9")
(isegeo:create-cuboid (position 3.5 0.77 0) (position 2 1.05 0.36) "SiO2" "R.STI10")
```

```
::Contacts
```

```
(isegeo:define-contact-set "Drain" 4.0 (color:rgb 1.0 1.0 0.0) "###")
(isegeo:define-contact-set "Gate" 4.0 (color:rgb 1.0 0.0 1.0) "###")
(isegeo:define-contact-set "Source" 4.0 (color:rgb 1.0 1.0 1.0) "###")
(isegeo:define-contact-set "Substrate" 4.0 (color:rgb 0.0 1.0 1.0) "###")
(isegeo:define-contact-set "Pwell" 4.0 (color:rgb 0.0 1.0 1.0) "###")
(isegeo:create-cuboid (position 1.205 0.1 -0.1425) (position 1.085 -0.3 -2) "Metal" "Gatemetal")
(isegeo:define-3d-contact (find-face-id (position 1.145 0 -0.1425)) "Gate")
(isegeo:delete-region (find-body-id (position 1.145 0 -1)))
(isegeo:create-cuboid (position 0.59 1 0) (position 1.7 0.82 -2) "Metal" "Pwellmetal")
(isegeo:define-3d-contact (find-face-id (position 0.8 0.92 0)) "Pwell")
(isegeo:delete-region (find-body-id (position 0.8 0.92 -1)))
(isegeo:define-3d-contact (find-face-id (position 0 0 5)) "Substrate")
(isegeo:create-cuboid (position 1.7255 0.06 0) (position 1.2975 -0.26 -2) "Metal" "Sourcemetall")
(isegeo:define-3d-contact (find-face-id (position 1.3975 0 0)) "Source")
(isegeo:delete-region (find-body-id (position 1.3975 0 -1)))
(isegeo:create-cuboid (position 0.9925 0.06 0) (position 0.5635 -0.26 -2) "Metal" "Drainmetal")
(isegeo:define-3d-contact (find-face-id (position 0.8925 0 0)) "Drain")
(isegeo:delete-region (find-body-id (position 0.8925 0 -1)))
```

```
;-----Lets add in some dopings for the device -----;
```

```
;First, lets begin with all the constant doping profiles
```

```
;Constant Doping in the poly
```

```
(isedr:define-constant-profile "Profile.Polyconst.Phos" "ArsenicActiveConcentration" 1e20)
(isedr:define-constant-profile-material "Place.Polyconst.Phos1" "Profile.Polyconst.Phos" "PolySi")
```

```
;--Constant Doping in the silicon substrate region
```

```
(isedr:define-refinement-window "Window.Silconst.Bor" "Cuboid" (position -1.21 2 0) (position 3.5 -2
5))
(isedr:define-constant-profile "Profile.Silconst.Bor" "BoronActiveConcentration" 1e16)
(isedr:define-constant-profile-placement "Place.Silconst.Bor" "Profile.Silconst.Bor"
"Window.Silconst.Bor")
```

```
;--Boron doping in the silicon
```

```
;--Assumes deep pwell implant goes through whole die
```

```

(isedr:define-refinement-window "Window.DeepPWell.Bor.1" "Rectangle" (position 1.21 2 1.25)
(position 3.5 -2 1.25))
(isedr:define-gaussian-profile "Profile.DeepPWell.Bor.1" "BoronActiveConcentration" "PeakPos" 0
"PeakVal" 1e18 "ValueAtDepth" 1e16 "Depth" 0.4 "Gauss" "Factor" 0.0001)
(isedr:define-analytical-profile-placement "Place.DeepPWell.Bor.1" "Profile.DeepPWell.Bor.1"
"Window.DeepPWell.Bor.1" "Symm" "NoReplace" "Eval")

; Regular pwell
(isedr:define-refinement-window "Window.PWell.Bor.2" "Rectangle" (position -1.21 2 0.65) (position
3.5 -2 0.65))
(isedr:define-gaussian-profile "Profile.PWell.Bor.2" "BoronActiveConcentration" "PeakPos" 0 "PeakVal"
8e17 "ValueAtDepth" 1e17 "Depth" 0.35 "Gauss" "Factor" 0.01)
(isedr:define-analytical-profile-placement "Place.PWell.Bor.2" "Profile.PWell.Bor.2"
"Window.PWell.Bor.2" "Symm" "NoReplace" "Eval")

;pwell contact doping
(isedr:define-refinement-window "Window.PWellCon.Bor.3A" "Rectangle" (position 0.29 1.05 0)
(position 2 0.77 0))
(isedr:define-gaussian-profile "Profile.PWellCon.Bor.3A" "BoronActiveConcentration" "PeakPos" 0
"PeakVal" 9e19 "ValueAtDepth" 1e17 "Depth" 0.08 "Gauss" "Factor" 0.01)
(isedr:define-analytical-profile-placement "Place.PWellCon.Bor.3A" "Profile.PWellCon.Bor.3A"
"Window.PWellCon.Bor.3A" "Symm" "NoReplace" "Eval")

; STI Implant -Front & Back Extensions (Added 4/06/06)
(isedr:define-refinement-window "Window.FrontB" "Cuboid" (position 1.205 0.1 0) (position 1.085
0.085 0.36))
(isedr:define-refinement-window "Window.BackB" "Cuboid" (position 1.205 -0.3 0) (position 1.085 -
0.285 0.36))
(isedr:define-constant-profile "Profile.ImplantB" "BoronActiveConcentration" 5e19)
(isedr:define-constant-profile-placement "Place.Implant.FrontB" "Profile.ImplantB" "Window.FrontB")
(isedr:define-constant-profile-placement "Place.Implant.BackB" "Profile.ImplantB" "Window.BackB")

;--Arsenic doping in the silicon
; -DRAIN SIDE
(isedr:define-refinement-window "drain.Profile.Region" "Rectangle" (position 1.056 0.1 0) (position 0.5 -
0.3 0))
(isedr:define-gaussian-profile "drain.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 2e20
"ValueAtDepth" 1e17 "Depth" 0.08 "Gauss" "Factor" 0.1)
(isedr:define-analytical-profile-placement "drain.Profile.Place" "drain.Profile" "drain.Profile.Region"
"Symm" "NoReplace" "Eval")

```

; -SOURCE SIDE

(isedr:define-refinement-window "source.Profile.Region" "Rectangle" (position 1.234 0.1 0) (position 1.789 -0.3 0))

(isedr:define-gaussian-profile "source.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 2e20 "ValueAtDepth" 1e17 "Depth" 0.08 "Gauss" "Factor" 0.1)

(isedr:define-analytical-profile-placement "source.Profile.Place" "source.Profile" "source.Profile.Region" "Symm" "NoReplace" "Eval")

; Lightly Doped Drain

;ORIGINAL (isedr:define-refinement-window "drainIdd.Profile.Region" "Rectangle" (position (1.106 0.0) 0.1 0) (position 0.7 -0.3 0))

(isedr:define-refinement-window "drainIdd.Profile.Region" "Rectangle" (position (+ 1.106 0.0) 0.1 0) (position 0.5 -0.3 0))

(isedr:define-gaussian-profile "drainIdd.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 2.5e19 "ValueAtDepth" 1e17 "Depth" 0.03 "Gauss" "Factor" 0.1)

(isedr:define-analytical-profile-placement "drainIdd.Profile.Place" "drainIdd.Profile" "drainIdd.Profile.Region" "Symm" "NoReplace" "Eval")

; Lightly Doped Source

;ORIGINAL (isedr:define-refinement-window "sourceIdd.Profile.Region" "Rectangle" (position (+1.184 0.0) 0.1 0) (position 1.59 -0.3 0))

(isedr:define-refinement-window "sourceIdd.Profile.Region" "Rectangle" (position (+ 1.184 0.0) 0.1 0) (position 1.789 -0.3 0))

(isedr:define-gaussian-profile "sourceIdd.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 2.5e19 "ValueAtDepth" 1e17 "Depth" 0.03 "Gauss" "Factor" 0.1)

(isedr:define-analytical-profile-placement "sourceIdd.Profile.Place" "sourceIdd.Profile" "sourceIdd.Profile.Region" "Symm" "NoReplace" "Eval")

; Vt IMPLANT

(isedr:define-refinement-window "implant.Profile.Region" "Rectangle" (position 1.175 0.1 0.0165) (position 1.115 -0.3 0.0165))

(isedr:define-gaussian-profile "implant.Profile" "BoronActiveConcentration" "PeakPos" 0 "PeakVal" 6e18 "ValueAtDepth" 1e17 "Depth" 0.0165 "Gauss" "Factor" 0.0001)

(isedr:define-analytical-profile-placement "implant.Profile.Place" "implant.Profile" "implant.Profile.Region" "Symm" "NoReplace" "Eval")

;;bulk meshing

; Meshing Strategy:

(isedr:define-refinement-size "size.whole" 0.9 0.9 0.75 0.4 0.4 0.2)

```

(isedr:define-refinement-window "window.whole" "Cuboid" (position -1.21 2 0) (position 3.5 -2 5))
(isedr:define-refinement-placement "placement.whole" "size.whole" "window.whole" )
(isedr:define-refinement-size "size.well" 0.1 0.1 0.05 0.1 0.1 0.1)
(isedr:define-refinement-function "size.well" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.well" "Cuboid" (position 0.29 0.77 0) (position 2 1.05 0.1))
(isedr:define-refinement-placement "placement.well" "size.well" "window.well" )
(isedr:define-refinement-size "size.dopingmesh1" 0.1 0.1 0.05 0.05 0.05 0.05)
(isedr:define-refinement-function "size.dopingmesh1" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.dopingmesh1" "Cuboid" (position 0.5 0.1 0) (position 1.789 -
0.3 0.1))
(isedr:define-refinement-placement "placement.dopingmesh1" "size.dopingmesh1"
"window.dopingmesh1" )
(isedr:define-refinement-size "size.dopingmesh2" 0.075 0.075 0.05 0.01 0.05 0.01)
(isedr:define-refinement-function "size.dopingmesh2" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.dopingmesh2" "Cuboid" (position 1.215 0.1 0) (position 1.075
-0.3 0.1))
(isedr:define-refinement-placement "placement.dopingmesh2" "size.dopingmesh2"
"window.dopingmesh2" )
(isedr:define-refinement-size "size.drain" 0.075 0.075 0.05 0.01 0.02 0.01)
(isedr:define-refinement-function "size.drain" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.drain" "Cuboid" (position 0.578 -0.2 0) (position 0.978 +0.0
5))
(isedr:define-refinement-placement "placement.drain" "size.drain" "window.drain" )

;(ise:save-model "NMOS")

```

Dispositivo NMOS con dimensioni Minimum Size

```

;This file contains the structural dimensions ,the doping profiles and the meshing for the
;calibrated ;IBM 8RF NMOS device

```

```

(isegeo:set-default-boolean "ABA")

```

```

;Bulk

```

```

(isegeo:create-cuboid (position -1.21 2 5) (position 3.5 -2 0) "Silicon" "R.Bulk")

```

```

;Gate poly and oxide

```

```

(isegeo:create-cuboid (position 1.205 0.0975 0) (position 1.085 -0.0975 -0.0025) "SiO2" "R.GateOxide")

```

```
(isegeo:create-cuboid (position 1.205 0.0975 -0.0025) (position 1.085 -0.0975 -0.1425) "PolySi"
"R.PolyGate")
```

```
;Field oxide extensions
```

```
(isegeo:create-cuboid (position 1.205 0.0975 -0.0) (position 1.085 0.3275 -0.025) "SiO2"
"R.FieldOxideA")
```

```
(isegeo:create-cuboid (position 1.205 -0.0975 -0.0) (position 1.085 -0.3275 -0.025) "SiO2"
"R.FieldOxideB")
```

```
;Gate poly extensions
```

```
(isegeo:create-cuboid (position 1.205 0.0975 -0.025) (position 1.085 0.3275 -0.1425) "PolySi"
"R.PolyGateA")
```

```
(isegeo:create-cuboid (position 1.205 -0.0975 -0.025) (position 1.085 -0.3275 -0.1425) "PolySi"
"R.PolyGateB")
```

```
;STI
```

```
(isegeo:create-cuboid (position 3.5 0.0975 0) (position 1.789 -0.0975 0.36) "SiO2" "R.STI2")
```

```
(isegeo:create-cuboid (position -1.21 0.77 0) (position 3.5 0.0975 0.36) "SiO2" "R.STI3")
```

```
(isegeo:create-cuboid (position -1.21 1.05 0) (position 3.5 2 0.36) "SiO2" "R.STI4")
```

```
(isegeo:create-cuboid (position 0.5 0.0975 0) (position -1.21 -0.0975 0.36) "SiO2" "R.STI6")
```

```
(isegeo:create-cuboid (position -1.21 -0.0975 0) (position 0 -2 0.36) "SiO2" "R.STI7")
```

```
(isegeo:create-cuboid (position 3.5 -0.0975 0) (position 0 -2 0.36) "SiO2" "R.STI8")
```

```
(isegeo:create-cuboid (position -1.21 0.77 0) (position 0.29 1.05 0.36) "SiO2" "R.STI9")
```

```
(isegeo:create-cuboid (position 3.5 0.77 0) (position 2 1.05 0.36) "SiO2" "R.STI10")
```

```
::Contacts
```

```
(isegeo:define-contact-set "Drain" 4.0 (color:rgb 1.0 1.0 0.0) "###")
```

```
(isegeo:define-contact-set "Gate" 4.0 (color:rgb 1.0 0.0 1.0) "###")
```

```
(isegeo:define-contact-set "Source" 4.0 (color:rgb 1.0 1.0 1.0) "###")
```

```
(isegeo:define-contact-set "Substrate" 4.0 (color:rgb 0.0 1.0 1.0) "###")
```

```
(isegeo:define-contact-set "Pwell" 4.0 (color:rgb 0.0 1.0 1.0) "###")
```

```
(isegeo:create-cuboid (position 1.205 -0.0975 -0.1425) (position 1.085 0.0975 -2) "Metal" "Gatmetal")
```

```
(isegeo:define-3d-contact (find-face-id (position 1.145 0 -0.1425)) "Gate")
```

```
(isegeo:delete-region (find-body-id (position 1.145 0 -1)))
```

```
(isegeo:create-cuboid (position 0.59 1 0) (position 1.7 0.82 -2) "Metal" "Pwellmetal")
```

```
(isegeo:define-3d-contact (find-face-id (position 0.8 0.92 0)) "Pwell")
```

```
(isegeo:delete-region (find-body-id (position 0.8 0.92 -1)))
```

```
(isegeo:define-3d-contact (find-face-id (position 0 0 5)) "Substrate")
```

```
(isegeo:create-cuboid (position 1.7255 0.08 0) (position 1.2975 -0.08 -2) "Metal" "Sourcmetal")
```

```
(isegeo:define-3d-contact (find-face-id (position 1.3975 0 0)) "Source")
```

```

(isegeo:delete-region (find-body-id (position 1.3975 0 -1)))
(isegeo:create-cuboid (position 0.9925 0.08 0) (position 0.5635 -0.08 -2) "Metal" "Drainmetal")
(isegeo:define-3d-contact (find-face-id (position 0.8925 0 0)) "Drain")
(isegeo:delete-region (find-body-id (position 0.8925 0 -1)))

;-----Lets add in some dopings for the device -----;-----
;First, lets begin with all the constant doping profiles

;Constant Doping in the poly
(isedr:define-constant-profile "Profile.Polyconst.Phos" "ArsenicActiveConcentration" 1e20)
(isedr:define-constant-profile-material "Place.Polyconst.Phos1" "Profile.Polyconst.Phos" "PolySi")

;--Constant Doping in the silicon substrate region
(isedr:define-refinement-window "Window.Silconst.Bor" "Cuboid" (position -1.21 2 0) (position 3.5 -2
5))
(isedr:define-constant-profile "Profile.Silconst.Bor" "BoronActiveConcentration" 1e16)
(isedr:define-constant-profile-placement "Place.Silconst.Bor" "Profile.Silconst.Bor"
"Window.Silconst.Bor")

;--Boron doping in the silicon
;--Assumes deep pwell implant goes through whole die
(isedr:define-refinement-window "Window.DeepPWell.Bor.1" "Rectangle" (position 1.21 2 1.25)
(position 3.5 -2 1.25))
(isedr:define-gaussian-profile "Profile.DeepPWell.Bor.1" "BoronActiveConcentration" "PeakPos" 0
"PeakVal" 1e18 "ValueAtDepth" 1e16 "Depth" 0.4 "Gauss" "Factor" 0.0001)
(isedr:define-analytical-profile-placement "Place.DeepPWell.Bor.1" "Profile.DeepPWell.Bor.1"
"Window.DeepPWell.Bor.1" "Symm" "NoReplace" "Eval")

; Regular pwell
(isedr:define-refinement-window "Window.PWell.Bor.2" "Rectangle" (position -1.21 2 0.65) (position
3.5 -2 0.65))
(isedr:define-gaussian-profile "Profile.PWell.Bor.2" "BoronActiveConcentration" "PeakPos" 0 "PeakVal"
8e17 "ValueAtDepth" 1e17 "Depth" 0.35 "Gauss" "Factor" 0.01)
(isedr:define-analytical-profile-placement "Place.PWell.Bor.2" "Profile.PWell.Bor.2"
"Window.PWell.Bor.2" "Symm" "NoReplace" "Eval")

;pwell contact doping
(isedr:define-refinement-window "Window.PWellCon.Bor.3A" "Rectangle" (position 0.29 1.05 0)
(position 2 0.77 0))

```

```
(isedr:define-gaussian-profile "Profile.PWellCon.Bor.3A" "BoronActiveConcentration" "PeakPos" 0
"PeakVal" 9e19 "ValueAtDepth" 1e17 "Depth" 0.08 "Gauss" "Factor" 0.01)
(isedr:define-analytical-profile-placement "Place.PWellCon.Bor.3A" "Profile.PWellCon.Bor.3A"
"Window.PWellCon.Bor.3A" "Symm" "NoReplace" "Eval")

; STI Implant -Front & Back Extensions (Added 4/06/06)
(isedr:define-refinement-window "Window.FrontB" "Cuboid" (position 1.205 0.0975 0) (position 1.085
0.09 0.36))
(isedr:define-refinement-window "Window.BackB" "Cuboid" (position 1.205 -0.0975 0) (position 1.085 -
0.09 0.36))
(isedr:define-constant-profile "Profile.ImplantB" "BoronActiveConcentration" 5e19)
(isedr:define-constant-profile-placement "Place.Implant.FrontB" "Profile.ImplantB" "Window.FrontB")
(isedr:define-constant-profile-placement "Place.Implant.BackB" "Profile.ImplantB" "Window.BackB")

;--Arsenic doping in the silicon
; -DRAIN SIDE
(isedr:define-refinement-window "drain.Profile.Region" "Rectangle" (position 1.056 0.0975 0) (position
0.5 -0.0975 0))
(isedr:define-gaussian-profile "drain.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal" 2e20
"ValueAtDepth" 1e17 "Depth" 0.08 "Gauss" "Factor" 0.1)
(isedr:define-analytical-profile-placement "drain.Profile.Place" "drain.Profile" "drain.Profile.Region"
"Symm" "NoReplace" "Eval")

; -SOURCE SIDE
(isedr:define-refinement-window "source.Profile.Region" "Rectangle" (position 1.234 0.0975 0) (position
1.789 -0.0975 0))
(isedr:define-gaussian-profile "source.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal"
2e20 "ValueAtDepth" 1e17 "Depth" 0.08 "Gauss" "Factor" 0.1)
(isedr:define-analytical-profile-placement "source.Profile.Place" "source.Profile" "source.Profile.Region"
"Symm" "NoReplace" "Eval")

; Lightly Doped Drain
; ORIGINAL (isedr:define-refinement-window "drainldd.Profile.Region" "Rectangle" (position (1.106
0.0) 0.0975 0) (position 0.7 -0.0975 0))
(isedr:define-refinement-window "drainldd.Profile.Region" "Rectangle" (position (+ 1.106 0.0) 0.0975 0)
(position 0.5 -0.0975 0))
(isedr:define-gaussian-profile "drainldd.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal"
2.5e19 "ValueAtDepth" 1e17 "Depth" 0.03 "Gauss" "Factor" 0.1)
(isedr:define-analytical-profile-placement "drainldd.Profile.Place" "drainldd.Profile"
"drainldd.Profile.Region" "Symm" "NoReplace" "Eval")
```

```

; Lightly Doped Source
; ORIGINAL (isedr:define-refinement-window "sourceldd.Profile.Region" "Rectangle" (position (+1.184
0.0) 0.0975 0) (position 1.59 -0.0975 0))
(isedr:define-refinement-window "sourceldd.Profile.Region" "Rectangle" (position (+ 1.184 0.0) 0.0975
0) (position 1.789 -0.0975 0))
(isedr:define-gaussian-profile "sourceldd.Profile" "ArsenicActiveConcentration" "PeakPos" 0 "PeakVal"
2.5e19 "ValueAtDepth" 1e17 "Depth" 0.03 "Gauss" "Factor" 0.1)
(isedr:define-analytical-profile-placement "sourceldd.Profile.Place" "sourceldd.Profile"
"sourceldd.Profile.Region" "Symm" "NoReplace" "Eval")

; Vt IMPLANT
(isedr:define-refinement-window "implant.Profile.Region" "Rectangle" (position 1.175 0.0975 0.0165)
(position 1.115 -0.0975 0.0165))
(isedr:define-gaussian-profile "implant.Profile" "BoronActiveConcentration" "PeakPos" 0 "PeakVal"
6e18 "ValueAtDepth" 1e17 "Depth" 0.0165 "Gauss" "Factor" 0.0001)
(isedr:define-analytical-profile-placement "implant.Profile.Place" "implant.Profile"
"implant.Profile.Region" "Symm" "NoReplace" "Eval")

;;bulk meshing
; Meshing Strategy:
(isedr:define-refinement-size "size.whole" 0.9 0.9 0.75 0.4 0.4 0.2)
(isedr:define-refinement-window "window.whole" "Cuboid" (position -1.21 2 0) (position 3.5 -2 5))
(isedr:define-refinement-placement "placement.whole" "size.whole" "window.whole" )
(isedr:define-refinement-size "size.well" 0.1 0.1 0.05 0.1 0.1 0.1)
(isedr:define-refinement-function "size.well" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.well" "Cuboid" (position 0.29 0.77 0) (position 2 1.05 0.1))
(isedr:define-refinement-placement "placement.well" "size.well" "window.well" )
(isedr:define-refinement-size "size.dopingmesh1" 0.1 0.1 0.05 0.05 0.05 0.05)
(isedr:define-refinement-function "size.dopingmesh1" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.dopingmesh1" "Cuboid" (position 0.5 0.0975 0) (position
1.789 -0.0975 0.1))
(isedr:define-refinement-placement "placement.dopingmesh1" "size.dopingmesh1"
"window.dopingmesh1" )
(isedr:define-refinement-size "size.dopingmesh2" 0.075 0.075 0.05 0.01 0.05 0.01)
(isedr:define-refinement-function "size.dopingmesh2" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.dopingmesh2" "Cuboid" (position 1.215 0.0975 0) (position
1.075 -0.0975 0.1))
(isedr:define-refinement-placement "placement.dopingmesh2" "size.dopingmesh2"
"window.dopingmesh2" )

```

```
(isedr:define-refinement-size "size.drain" 0.075 0.075 0.05 0.01 0.02 0.01)
(isedr:define-refinement-function "size.drain" "DopingConcentration" "MaxTransDiff" 1)
(isedr:define-refinement-window "window.drain" "Cuboid" (position 0.578 -0.09 0) (position 0.978 +0.09
5))
(isedr:define-refinement-placement "placement.drain" "size.drain" "window.drain" )
;(ise:save-model "NMOS")
```

File Dessis per la simulazione delle catene di NOT

```

Device NMOS {
    Electrode{
        { Name="Source" Voltage=0.0 }
        { Name="Drain" Voltage=0.0 }
        { Name="Gate" Voltage=0.0 }
        { Name="Substrate" Voltage=0.0 }
        { Name="Pwell" Voltage=0.0 }
    }
    File{
        Grid = "amusan06_nmos_msh.grd"
        Doping = "amusan06_nmos_msh.dat"
        Plot = "amusan06_nmos.dat"
        Current = "amusan06_nmos.plt"
    }
    Physics{
        Recombination (SRH Auger) #TPA_gen
        Mobility( Enormal CarrierCarrierScattering DopingDependence)
        EffectiveIntrinsicDensity (OldSlotboom )
    }
    HeavyIon(
        time=10e-11
        length=5
        wt_hi=0.1
        location=(0.778, -0.1, 0)
        direction=(0,0,1)
        LET_f=0.01
        Gaussian
        Picocoulomb )
    }
}
File{
    SPICEPath = "C:\cygwin\home\RREACTguest\Andrea\invertmixion36r"
    Output = "n6_des.log"
}
Plot{
    Potential Electricfield
    eDensity hDensity
    eCurrent/Vector hCurrent/Vector
    TotalCurrent/Vector
}

```

```

SRH Auger Avalanche
eMobility hMobility
eQuasiFermi hQuasiFermi
eGradQuasiFermi hGradQuasiFermi
eEparallel hEparallel
eMobility hMobility
eVelocity hVelocity
DonorConcentration Acceptorconcentration
Doping SpaceCharge
ConductionBand ValenceBand
BandGap Affinity
xMoleFraction
eTemperature hTemperature
HeavyIonChargeDensity
}
Math {
WallClock
Extrapolate
Derivatives
RelErrControl
Iterations=30
notdamped=100
}
System{
Vsource_pset vdd (dd 0) { dc = 0.0 }
Vsource_pset vin (in1 0) { dc = 0.0 }
PMOSSPICE pmos1 (out1 in1 dd dd) {w = 1.2e-6 l = 0.12e-6 pd =3.51e-6 ps =3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOS nmos1 ( "Source"=0 "Drain"=out1 "Gate"=in1 "Substrate"=0 "Pwell"=0)
PMOSSPICE pmos2 (out2 out1 dd dd) {w = 1.2e-6 l = 0.12e-6 pd =3.51e-6 ps =3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos2 (out2 out1 0 0 ) {w = 0.4e-6 l = 0.12e-6 pd =1.91e-6 ps =1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos3 (out3 out2 dd dd) {w = 1.2e-6 l = 0.12e-6 pd =3.51e-6 ps =3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos3 (out3 out2 0 0 ) {w = 0.4e-6 l = 0.12e-6 pd =1.91e-6 ps =1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos4 (out4 out3 dd dd) {w = 1.2e-6 l = 0.12e-6 pd =3.51e-6 ps =3.51e-6 ad =
9.6e-13 as = 9.6e-13}

```

```

NMOSSPICE nmos4 (out4 out3 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos5 (out5 out4 dd dd) {w = 1.2e-6 l = 0.12e-6 pd = 3.51e-6 ps = 3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos5 (out5 out4 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos6 (out6 out5 dd dd) {w = 1.2e-6 l = 0.12e-6 pd = 3.51e-6 ps = 3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos6 (out6 out5 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos7 (out7 out6 dd dd) {w = 1.2e-6 l = 0.12e-6 pd = 3.51e-6 ps = 3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos7 (out7 out6 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos8 (out8 out7 dd dd) {w = 1.2e-6 l = 0.12e-6 pd = 3.51e-6 ps = 3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos8 (out8 out7 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos9 (out9 out8 dd dd) {w = 1.2e-6 l = 0.12e-6 pd = 3.51e-6 ps = 3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos9 (out9 out8 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
PMOSSPICE pmos10 (out10 out9 dd dd) {w = 1.2e-6 l = 0.12e-6 pd = 3.51e-6 ps = 3.51e-6 ad =
9.6e-13 as = 9.6e-13}
NMOSSPICE nmos10 (out10 out9 0 0) {w = 0.4e-6 l = 0.12e-6 pd = 1.91e-6 ps = 1.91e-6 ad =
3.2e-13 as = 3.2e-13}
Capacitor_pset cout ( out10 0 ){ capacitance = 3e-20 }
Plot "n6_sys_des.plt" (time() v(in1) v(out1) v(out2) v(out3) v(out4) v(out5) v(out6) v(out7)
v(out8) v(out9) v(out10) v(dd) i(nmos1,out1) i(pmos1,out1) i(pmos1,dd) i(cout,out10))
}

```

Solve{

```

NewCurrentFile="init"
Coupled(Iterations=100){ Poisson }
Coupled{ Poisson Electron Hole Contact Circuit }
Quasistationary(
    InitialStep=1e-3 Increment=1.35
    MinStep=1e-5 MaxStep=0.05
    Goal{ Parameter=vdd.dc Voltage= 1.5 } )

```

```
        { Coupled { nmos1.poisson nmos1.electron nmos1.hole nmos1.contact contact circuit }  
    }  
NewCurrentFile="transientdice2A"  
Transient (  
    InitialTime=0 FinalTime=9.9e-11  
    InitialStep=1e-12 MaxStep=7.5e-11 Increment=1.2)  
    { coupled { nmos1.poisson nmos1.electron nmos1.hole nmos1.contact contact circuit }  
}  
Transient (  
    InitialTime=9.9e-11 FinalTime=35e-11  
    InitialStep=1e-12 MaxStep=5.5e-12 Increment=1.2 )  
    { coupled { nmos1.poisson nmos1.electron nmos1.hole nmos1.contact contact circuit }  
Plot ( FilePrefix="imF" Time=(10e-11;10.05e-11;10.1e-11;10.15e-11;10.2e-11;10.3e-11;10.5e-  
11) NoOverwrite))  
Transient (  
    InitialTime=35e-11 FinalTime=60e-11  
    InitialStep=1e-12 MaxStep=7.5e-11 Increment=1.2 )  
    { coupled { nmos1.poisson nmos1.electron nmos1.hole nmos1.contact contact circuit }  
    Plot (FilePrefix="laterF" Time=(11e-11;12e-11;15e-11) NoOverwrite) }  
}
```

Bibliografia

- [1] R. D. Evans, *The Atomic Nucleus*, McGraw-Hill, New York, 1955.
- [2] J. F. Ziegler, J. P. Biersack, and U. Littmark, *The Stopping and Range of Ions in Solids*, (Pergamon Press, New York, 1985).
- [3] P. E. Dodd, M. R. Shaneyfelt, K. M. Horn, D. S. Walsh, G. L. Hash, T. A. Hill, B. L. Draper, J. R. Schwank, F. W. Sexton, and P. S. Winokur, "SEU-sensitive volumes in bulk and SOI SRAM's from first-principles calculations and experiments," *IEEE Trans. Nucl. Sci.*, vol. 48, pp. 1893–1903, Dec. 2001.
- [4] P. E. Dodd and F. W. Sexton, "Critical charge concepts for CMOS SRAMs," *IEEE Trans. Nucl. Sci.*, vol. 42, pp. 1764–1771, Dec. 1995.
- [5] P. E. Dodd, M. R. Shaneyfelt, J. A. Felix, and J. R. Schwank, "Production and propagation of single-event transients in high-speed digital logic ICs," *IEEE Trans. Nucl. Sci.*, vol. 51, no. 6, pp. 3278–3284, Dec. 2004.
- [6] O. A. Amusan, "Analysis of Single Event Vulnerabilities in a 130 nm CMOS Technology," M. S. thesis, Dept. Elect. Eng. Comp. Sci., Vanderbilt Univ., Nashville, TN, 2006.
- [7] P. E. Dodd, Marty R. Shaneyfelt, J. A. Felix, J. R. Schwank. "Production and Propagation of Single-Event Transients in High-Speed Digital Logic ICs," *IEEE Trans. Nucl. Sci.*, vol. 51, no. 6, pp. 3278-3284, Dec. 2004.
- [8] ISE TCAD User's Manual Release 10.
- [9] P. Oldiges, R. Dennard, D. Heidel, B. Klaasen, F. Assaderaghi, M. Jeong, "Theoretical Determination of the Temporal and Spatial Structure of a-Particle Induced Electron–Hole Pair Generation in Silicon," *IEEE Trans. Nucl. Sci.*, vol. 51, no. 6, pp. 2575-2579, Dec. 2000.
- [10] P. E. Dodd, "Physics-based simulation of single-event effects" *IEEE Trans. Device and Mater. Reliab.*, vol. 5, no.3, pp. 583-602, Sept. 2005.
- [11] P. E. Dodd and L.W. Massengill, "Basic mechanisms and modeling of single-event upset in digital microelectronics," *IEEE Trans. Nucl. Sci.*, vol. 50, no. 3, pp. 583-602, Jun. 2003.

- [12] L. W. Massengill, P.W. Tuinenga, "Single-Event Transient Pulse Propagation in Digital CMOS" IEEE Trans. Nucl. Sci., vol. 55, no. 6, pp. 2861-2871, Dec. 2008.