



## A study on device characterization of polycrystalline-silicon thin-film transistors

著者	池田 裕幸
内容記述	Thesis (Ph. D. in Engineering)--University of Tsukuba, (A), no. 5285, 2010.3.25 Includes bibliographical references
発行年	2010
URL	<a href="http://hdl.handle.net/2241/105455">http://hdl.handle.net/2241/105455</a>

氏名(本籍)	いけ だ ひろ ゆき 池 田 裕 幸 (神奈川県)		
学位の種類	博 士 (工 学)		
学位記番号	博 甲 第 5285 号		
学位授与年月日	平成 22 年 3 月 25 日		
学位授与の要件	学位規則第 4 条第 1 項該当		
審査研究科	数理物質科学研究科		
学位論文題目	<b>A Study on Device Characterization of Polycrystalline-Silicon Thin-Film Transistors</b> (多結晶シリコン薄膜トランジスタのデバイスキャラクタライゼーションに関する研究)		
主 査	筑波大学教授	Ph. D.	佐 野 伸 行
副 査	筑波大学教授	理学博士	秋 本 克 洋
副 査	筑波大学教授	工学博士	山 部 紀久夫
副 査	筑波大学連携大学院教授	工学博士	金 山 敏 彦
	産業技術総合研究所エレクトロニクス研究部門 先端シリコンデバイスグループ長	Ph. D.	昌 原 明 植

## 論 文 の 内 容 の 要 旨

TFT 半導体層材料にはアモルファスシリコン (a-Si) と多結晶シリコン (poly-Si) が目的に応じて使い分けられている。a-Si TFT は移動度が  $0.5 \text{ cm}^2/\text{Vs}$  程度のため画素を駆動するに留まるが、poly-Si TFT では移動度がその 100 倍に向上するため画素用 TFT を小さくできる上に走査線、信号線を駆動する CMOS 回路をガラス基板上に形成することが可能になる。現在ではタイミングジェネレータや DA コンバータ等に至るまで集積化が進んだ“システムディスプレイ”が開発されている結果、poly-Si TFT 技術は、低消費電力化のための画素メモリー搭載や新しいユーザーインターフェイスとして表示エリアへのセンサー機能搭載などを実現する有望な技術として位置づけられている。これらの高集積回路を設計するには、検証ツールとして回路シミュレータが必須となる。その際、抵抗や容量と同様に poly-Si TFT の挙動を忠実に再現することがその前提となる。Poly-Si 薄膜はレーザー照射結晶化により作製されるが、その粒径はプロセス条件により制御され、粒界にはキャリアトラップが生成される。粒径と粒界トラップ密度はデバイス特性に大きな影響を与えるが、これまでそのデバイス物理の理解に関しては、回路に適用した場合の静的・動的な挙動を十分予測できるまでには至っていない。

そこで本論文では、poly-Si 粒径と粒界の存在に起因する TFT デバイス特性における特異な物理現象に対し、測定、理論、デバイスシミュレーションを用いて解析を行ない、回路シミュレーションのためのモデル化を図った。そのうえで、実際にモデルを回路シミュレータ SPICE に移植し、そのパフォーマンス検証を行なった。粒界トラップの解析では界面準位の影響を受けずにトラップ準位密度を求める手法を開発し、その過程で poly-Si TFT の電気的特性を記述する 1 組の Poisson 方程式を提案した。また粒界トラップにおけるキャリア捕獲・放出が粒界ポテンシャルの変化をもたらす移動度を変調する過渡現象を新規に見出し、モデル化と妥当性検証を行なった。一方で、TFT サイズと粒径比、粒内と粒界のコンダクタンス比が、粒界

電位差を通して poly-Si TFT の多様な出力特性を支配していることを突き止め、1 種のスケーリング方程式で記述できることを見出した。その妥当性は、出力特性の異常電流増加率測定により検証している。これらの結果を表面ポテンシャル形式のデバイスモデルとして電流式に定式化し、電荷・容量式とともに SPICE に移植することで、初めて過渡現象起因の回路の周波数依存性再現に成功した。また、今も未解明の問題として残っている光誘起電流に関しては、電流挙動の現象論構築とモデル化を図り、デバイスシミュレーションと測定によりモデルの妥当性を確認した。

本研究成果をまとめると、poly-Si TFT の未解明の特異な現象にフォーカスし、そのモデル化と実践的な回路シミュレータの実現により、すべての新規物理現象を 1 つのモデルに包含したデバイス描像を与えることに成功したと言える。

## 審 査 の 結 果 の 要 旨

低消費電力化のための画素メモリー搭載や新しいユーザーインターフェイスとして表示エリアへのセンサー機能搭載などを実現する有望な技術として、poly-Si TFT 技術は位置づけられている。その結果、これらの高集積回路を設計する検証ツールとして、回路シミュレータが必須となるが、そのための物理モデルには記述が困難な物理現象が多々含まれている。それらのうちで、poly-Si 粒径と粒界の存在に起因する TFT デバイス特性における特異な物理現象に対して、測定、理論、デバイスシミュレーションを用いて解析を行ない、回路シミュレーションのためのモデル化を図っており、学術的にも技術的にも重要な知見が得られている。特に、回路シミュレーションのための物理モデルの構築だけにとどまらず、モデルを回路シミュレータ SPICE に実際に移植し、そのパフォーマンス検証を行なっていることが評価できる。粒界トラップの解析では、界面準位の影響を受けずにトラップ準位密度を求める手法を新たに開発しており、独創的な研究成果も含まれている。また、TFT サイズと粒径比、粒内と粒界のコンダクタンス比が、粒界電位差を通して poly-Si TFT の多様な出力特性を支配しているといった学術的にも興味ある提案もしている。これらの結果を表面ポテンシャル形式のデバイスモデルとして電流式に定式化して、poly-Si TFT の動作として最も重要な過渡現象起因の回路の周波数依存性の再現に成功しており、実用上大きな貢献もしている。

以上のように、本研究の成果は、poly-Si TFT の未解明の特異な現象のモデル化を行った上で実践的な回路シミュレータへ移植し、すべての新規物理現象を 1 つのモデルに包含したデバイス描像を与えたところにあると言える。

また、学位論文審査委員会での高度な内容にわたる質疑に対しては、著者は的確にその応答を行うことができおり、本論文の内容を正確に理解していることが伺われた。また、質疑応答の的確さから、その研究が著者独自の創造性によって遂行されたものと判断される。本論文の内容の一部は、当該分野の権威ある論文誌 (Journal of Applied Physics, Japanese Journal of Applied Physics 等) によって受理、出版されており、本論文の内容の重要性が標準以上に高いものであると判断できる。

よって、著者は博士 (工学) の学位を受けるに十分な資格を有するものと認める。