

## Выбор схемы программирования мемристорных элементов

Е. А. Букварев<sup>1</sup>, К. С. Фомина<sup>1✉</sup>, С. А. Щаников<sup>2</sup>

<sup>1</sup>Нижегородский государственный технический университет  
им. Р. Е. Алексеева, Нижний Новгород, Россия

<sup>2</sup>Муромский институт (филиал) Владимирского государственного университета  
им. А. Г. и Н. Г. Столетовых, Муром, Россия

✉ksf96@mail.ru

### Аннотация

**Введение.** Массив мемристивных элементов может быть использован в перспективных системах нейровычислений в качестве программируемого сопротивления (аналогового коэффициента умножения) при проведении операций аналогового умножения векторов дискретного по времени. Для формирования требуемого сопротивления мемристор должен быть подвергнут процедуре "программирования". В статье рассматриваются типовые схемы программирования и предлагается новая схема универсального устройства программирования мемристора.

**Цель работы.** Выявить или разработать оптимальную схему программирования мемристоров, анализируя преимущества и недостатки существующих способов.

**Материалы и методы.** Процедура программирования может быть осуществлена двумя способами – SET и RESET, связанными с различным направлением движения по вольт-амперной характеристике мемристора и его переводом в то или иное состояние. Контроль процесса программирования осуществляется в программе схемотехнического моделирования LTspice.

**Результаты.** Проанализированы типовые схемы программирования мемристора, выявлены преимущества и недостатки существующих способов. Предложена новая универсальная схема с использованием переменного резистора. Проведено схемотехническое моделирование при фиксированном значении сопротивления переменного резистора и при вариации разных значений сопротивления в пределах допустимых значений сопротивлений мемристора.

**Заключение.** Режим программирования SET позволяет достичь большей линейности изменения сопротивления мемристора по сравнению с режимом RESET. Применение схемы с использованием переменного резистора и двухполярного источника напряжения позволяет осуществить программирование любого типа и исключает необходимость перекоммутации мемристора. Результаты моделирования подтверждают работоспособность предложенного способа. Дополнительно к наличию компаратора в схему можно ввести и АЦП для возможности выбора средства измерения сопротивления мемристора как в процессе проведения программирования, так и для целей контроля сопротивления мемристора по окончании процедуры.

**Ключевые слова:** мемристор, программируемое сопротивление, аналоговые нейровычисления, схема программирования, искусственный интеллект

**Для цитирования:** Букварев Е. А., Фомина К. С., Щаников С. А. Выбор схемы программирования мемристорных элементов // Изв. вузов России. Радиоэлектроника. 2022. Т. 25, № 6. С. 61–69. doi: 10.32603/1993-8985-2022-25-6-61-69

**Конфликт интересов.** Авторы заявляют об отсутствии конфликта интересов.

**Источник финансирования.** Работа выполнена при поддержке субсидии Министерства науки и высшего образования РФ (проект № 13.2251.21.0098, соглашение № 075-15- 2021-1017).

Статья поступила в редакцию 07.06.2022; принята к публикации после рецензирования 28.07.2022; опубликована онлайн 29.12.2022



## Selecting a Programming Scheme for Memristor Elements

Evgenii A. Bukvarev<sup>1</sup>, Ksenia S. Fomina<sup>1✉</sup>, Sergei A. Shchanikov<sup>2</sup>

<sup>1</sup>Nizhny Novgorod State Technical University named after R. E. Alekseev, Nizhny Novgorod, Russia

<sup>2</sup>Murom Institute (branch) of Vladimir State University, Murom, Russia

✉ksf96@mail.ru

### Abstract

**Introduction.** An array of memristive elements can be used in prospective neural computing systems as a programmable resistance (analog multiplication factor) when performing operations of analog vector multiplication, discrete in time. To form the required resistance, the memristor should be subjected to a programming procedure. This article discusses conventional programming schemes and proposes a new versatile programming scheme for memristor elements. **Aim.** To identify or develop an optimal programming scheme for memristors by analyzing the advantages and disadvantages of existing methods.

**Materials and methods.** The programming procedure can be carried out using either SET or RESET, depending on a different direction of movement according to the volt-ampere characteristic of the memory and its transfer to a particular state. The programming process is controlled in the LTspice circuit modeling program.

**Results.** Typical programming schemes of memristors were analyzed; advantages and disadvantages of existing methods were revealed. A new versatile circuit based on a variable resistor was proposed. The circuit was simulated both under a fixed resistance of the variable resistor and when varying the memristor resistance values within their permissible range.

**Conclusion.** In comparison with the RESET mode, the SET programming mode provides for a greater linearity of variations in the memristor resistance. The use of a circuit based on a variable resistor and a bipolar voltage source allows programming of any type and eliminates the need for recommutation of the memristor. The simulation results confirm the feasibility of the proposed method. The proposed circuit can be complemented not only with a comparator, but also with an ADC. This will provide the possibility of selecting various means for measuring the memristor resistance both during programming and for the purpose of monitoring the memristor resistance at the end of the procedure.

**Keywords:** memristor, programmable resistance, analog neural calculations, programming scheme, artificial intelligence

**For citation:** Bukvarev E. A., Fomina K. S., Shchanikov S. A. Selecting a Programming Scheme for Memristor Elements. Journal of the Russian Universities. Radioelectronics. 2022, vol. 25, no. 6, pp. 61–69. doi: 10.32603/1993-8985-2022-25-6-61-69

**Conflict of interest.** The authors declare no conflicts of interest.

**Acknowledgements.** The project was supported by a Grant from the Ministry of Science and Higher Education of the Russian Federation (project no. 13.2251.21.0098, Agreement no. 075-15- 2021-1017).

Submitted 07.06.2022; accepted 28.07.2022; published online 29.12.2022

**Введение.** Мемристор – пассивный элемент в микроэлектронике, способный изменять свое сопротивление под действием электрического поля и протекающего через него заряда, а также сохранять его длительное время. Мемристор обладает нелинейной вольт-амперной характеристикой (ВАХ). Массив мемристорных элементов может быть использован в перспективных системах нейровычислений [1–4] в качестве программируемого сопротивления (аналогового коэффициента умножения) [5, 6] при проведении операций аналогового умножения векторов [7]. Важной научно-технической задачей явля-

ется разработка методов и аппаратных средств, осуществляющих непосредственную работу с массивами мемристорных элементов и позволяющих измерять (режим чтения) и контролируемо изменять (режим программирования) их сопротивление. В статье рассматриваются типовые схемы программирования, а также предлагается новая схема универсального устройства программирования. Данная схема разработана для мемристорных элементов типа "металл–диэлектрик–метал", где в качестве основного диэлектрика используется стабилизированный иттрием диоксид циркония [8, 9]. Однако она

Выбор схемы программирования мемристорных элементов  
Selecting a Programming Scheme for Memristor Elements

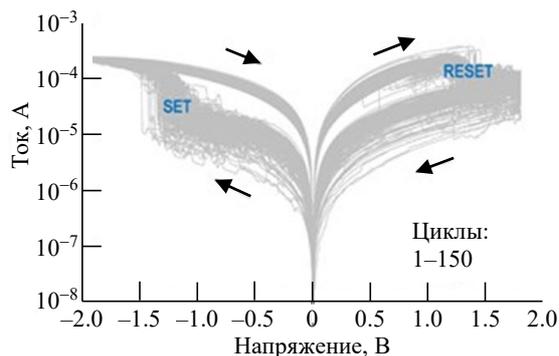


Рис. 1. Вольт-амперная характеристика экспериментального образца мемристора кроссбара с указанием переходов

Fig. 1. IV-curve of an experimental sample of a cross-bar memristor with indicating transitions

может быть легко адаптирована путем подбора номиналов электронных компонентов для работы с мемристорами, выполненными по разным технологиям. ВАХ использованных мемристоров со структурой Au (20 нм)/Ta (20 нм)/ZrO<sub>2</sub> (12 %, 20 нм)/Pt (50 нм)/Ti (10 нм) представлена на рис. 1. Данная ВАХ построена при подаче на мемристор пилообразной развертки по напряжению в пределах  $-2 \dots 2$  В. Разработанные мемристоры являются весьма низковольтными, что важно для энергоэффективных нейровычислений, и для их программирования во всех режимах достаточно, чтобы формирователи тока и напряжения работали в указанных диапазонах значений.

С целью исключения нежелательного изменения сопротивления данных мемристоров в режиме чтения [10] напряжение источников сигнала целесообразно выбрать в диапазоне  $-0.25 \dots 0.25$  В. Этот диапазон соответствует участку ВАХ, на котором отсутствует гистерезис (рис. 1).

При изменении напряжения на мемристоре проходящий через него ток меняется, как указано стрелками на рис. 1. Существует два граничных состояния мемристора [11, 12]:

- 1) LRS (Low Resistance State) – низкоимпедансное состояние;
- 2) HRS (High Resistance State) – высокоимпедансное состояние.

По мере движения по ВАХ мемристивный элемент может переходить из HRS в LRS. Такой переход носит название "SET". Переход в

обратном направлении – от LRS к HRS – принято называть "RESET" [11, 12].

Процедуру программирования мемристора в переходе "SET" принято называть [11] "Decremental programming" или понижающей, а в переходе "RESET" – "Incremental programming", т. е. увеличивающей сопротивление.

**Переход в высокоимпедансное состояние.** Типовая схема программирования в "RESET", заимствованная из [11], представлена на рис. 2.

Подобные схемы программирования приведены также в [12, 13]. На схеме показан входной буфер, в который приходит цифровой сигнал IN;  $V_H$  – напряжение высокого уровня;  $V_L$  – напряжение низкого уровня. Он соединен с программируемым мемристором  $m(t)$ , положительная клемма которого соединяется со входом преобразователя "ток–напряжение". Выходное напряжение преобразователя сравнивается с пороговым значением  $V_{th}$  с помощью стробируемого сигналом "sync" компаратора.

Принцип работы данной схемы состоит в следующем: мемристор переводится в LRS-состояние, затем на его вход подаются импульсы с заданными длительностью (в нашем случае 40 мкс) и периодом (100 мкс). С каждым новым импульсом проводимость мемристора постепенно уменьшается, а напряжение "op\_out" на выходе преобразователя увеличивается за счет уменьшения отношения сопротивлений  $R2/R[m(t)]$ . Когда проводимость уменьшится до заданного значения, процесс прерывается, а мемристор считается запрограммированным.

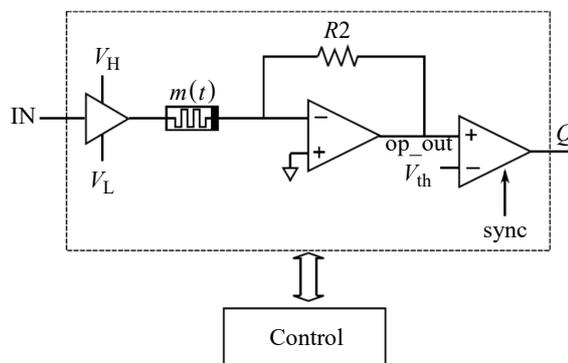


Рис. 2. Схема программирования мемристора в высокоимпедансное состояние

Fig. 2. Programming scheme of a memristor in a high-impedance state

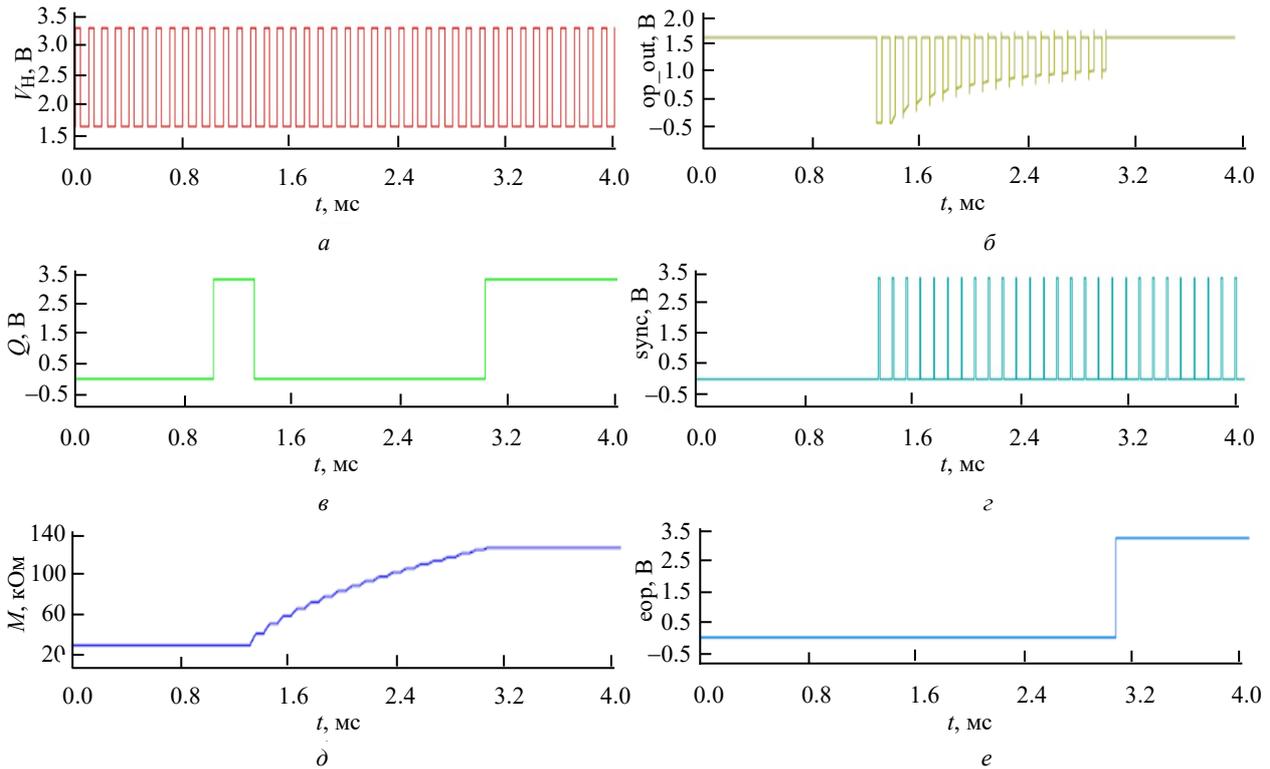


Рис. 3. Результаты моделирования схемы программирования мемристора в высокоимпеданное состояние: а – график входных импульсов; б – напряжение на выходе операционного усилителя; в – выходной сигнал компаратора; г – стробимпульсы; д – график сопротивления мемристора; е – сигнал окончания процесса программирования

Fig. 3. Modeling the programming scheme of a memristor in a high-impedance state:

а – input signal; б – output voltage of the operational amplifier; в – comparator output signal; г – strobe pulses; д – a plot of the programmed memristance; е – signal of the end of programming

Результаты моделирования схемы представлены на рис. 3. Такой способ удобен тем, что его возможно реализовать в рамках совмещенной архитектуры управления кроссбаром. Таким образом, источник рабочего напряжения можно совместить с источником напряжения программирования, приемник – с АЦП, а сам процесс программирования можно попробовать распараллелить по строкам [13].

Однако характер изменения сопротивления мемристора в процессе программирования имеет достаточно нелинейный характер (рис. 3).

#### Переход в низкоимпеданное состояние.

Типовая схема программирования в "SET", заимствованная из [11], приведена на рис. 4. От рассмотренной ранее схема отличается тем, что программируемый мемристор теперь находится в цепи обратной связи преобразователя "ток–напряжение". Операционный усилитель (ОУ) в такой схеме является для мемристора источником тока величиной  $U_{in}/R1$ . Иными словами, схему программирования в "SET"

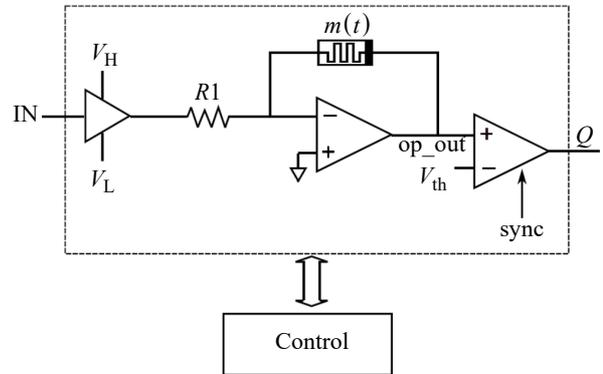


Рис. 4. Схема программирования мемристора в низкоимпеданное состояние

Fig. 4. Programming scheme of a memristor in a low-impedance state

можно назвать токовой. Следом за преобразователем "ток–напряжение" расположен стробируемый сигналом "sync" компаратор с пороговым значением напряжения  $V_{th}$ .

Результаты моделирования данной схемы представлены на рис. 5. В отличие от предыдущей схемы программирующие импульсы инвертированы. Начальное состояние мемристора – высокоимпеданное (HRS). Затем, по мере уве-

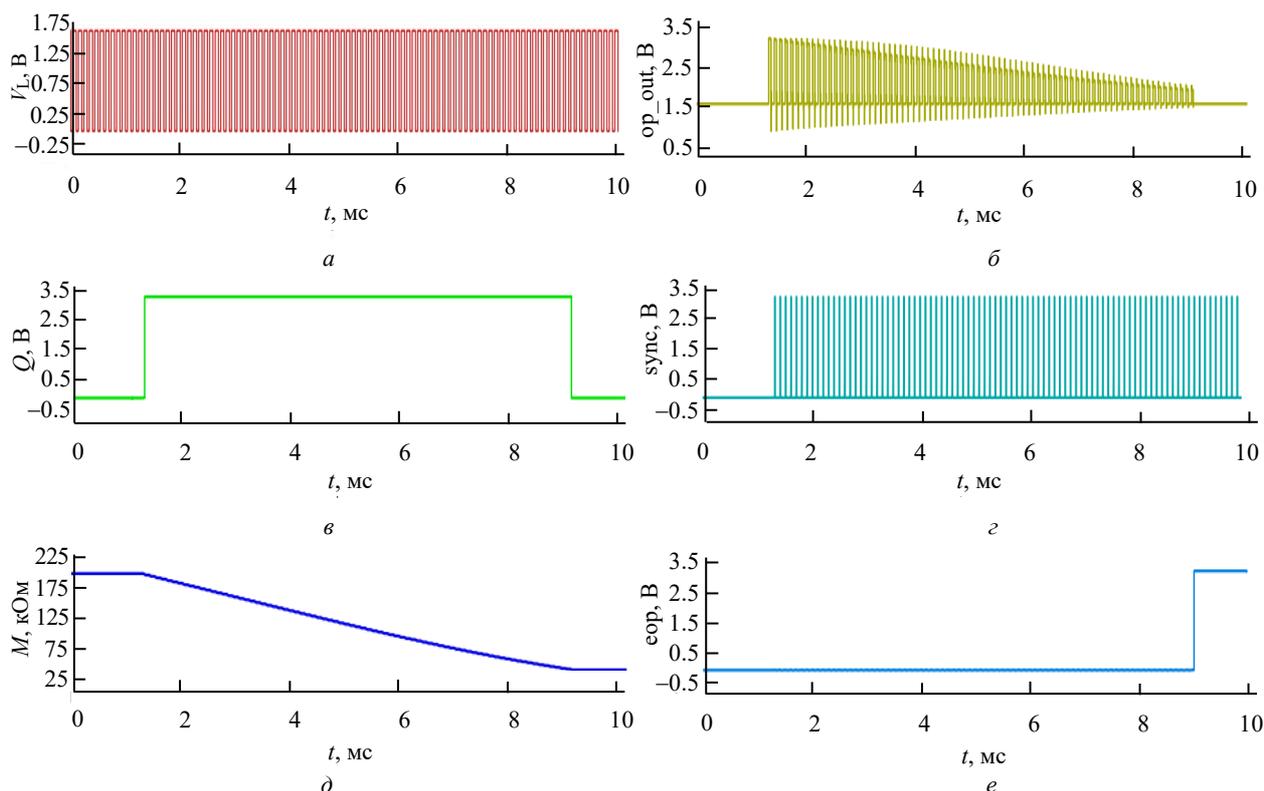


Рис. 5. Результаты моделирования схемы программирования мемристора в низкоимпедансное состояние: *a* – график входных импульсов; *b* – напряжение на выходе операционного усилителя; *c* – выходной сигнал компаратора; *d* – стробимпульсы; *e* – график сопротивления мемристора; *e* – сигнал окончания процесса программирования

Fig. 5. Modeling the programming scheme of a memristor in a low-impedance state:

*a* – input signal; *b* – output voltage of the operational amplifier; *c* – comparator output signal; *d* – strobe pulses; *e* – signal of the end of programming

личения номера импульса, его сопротивление начинает уменьшаться. Синим цветом (график  $M$  [кОм]) показано изменение сопротивления мемристора. Процесс программирования завершается, как только напряжение на выходе преобразователя "ток–напряжение" оказывается меньше порогового значения  $V_{th}$ .

Программирование в переходе "SET" имеет преимущество по критерию лучшей линейности. Но при такой реализации возникает необходимость коммутирования мемристора [14], что исключает возможность использования режима программирования, совмещенного с основным режимом работы устройства.

Для предотвращения выхода мемристора из строя необходимо предусмотреть ограничение по току [15]. Тогда способ программирования в "SET" оказывается удобнее по следующим причинам:

- ток мемристора строго ограничен резистором  $R1$  (см. рис. 4), в то время как в схеме на рис. 2, при неудачном выборе ОУ, ток может

оказаться ограничен лишь внутренним сопротивлением мемристора;

- процесс программирования начинается с малых токов, что является более безопасным.

**Схема программирования с использованием переменного резистора.** Предлагается универсальное устройство программирования на основе схемы с размещением мемристора в цепи обратной связи ОУ. На рис. 6 представлена структурная схема подобного устройства. Она содержит биполярный формирователь напряжения программирования  $V_p$  на входе, два идентичных канала ОУ DA1 и DA2, в одном из которых расположен программируемый мемристор MR, а в другом – образцовый переменный резистор RP, компаратор DA3 на выходе.

Процесс программирования начинается со сброса мемристора в HRS-состояние. После чего осуществляется настройка на нужное сопротивление переменного резистора. Это сопротивление будет иметь мемристор по окончании

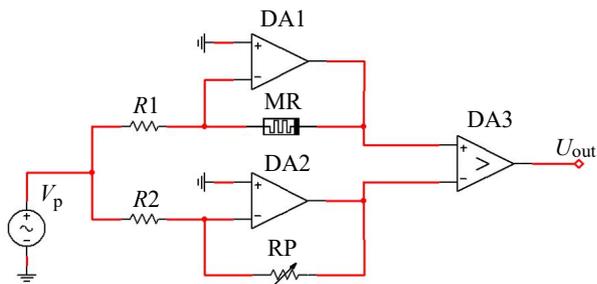


Рис. 6. Схема программирования с использованием переменного резистора

Fig. 6. Programming scheme using a variable resistor

процесса программирования. Затем на выходе источника  $V_p$  формируется последовательность импульсов [11] или линейно нарастающее напряжение. При этом в цепи DA1 через мемристор MR будет протекать постепенно нарастающий ток, а проводимость мемристора будет увеличиваться. В момент, когда внутреннее сопротивление MR окажется равным сопротивлению RP, напряжение на выходе DA1 превысит напряжение на выходе DA2. Тогда компаратор DA3 переключится, а напряжение  $U_{out}$  сменит полярность. Это будет являться критерием завершения процесса программирования.

Применение в данной схеме двухполярных источника напряжения  $V_p$  и ОУ позволяет осуществить программирование любого типа,

как "Decremental", так и "Incremental", а также перевод мемристора в любое состояние без его перекоммутации.

Модель узла программирования с однополярным источником напряжения в программе LTspice представлена на рис. 7. Схема содержит сопротивление  $R_{pot}$ , имитирующее потенциометр в цепи отрицательной обратной связи усилителя DA1, MR, имитирующее мемристор в цепи усилителя DA2, и компаратор DA3. Резисторы R1 и R2 совместно с источником напряжения  $V_{ref}$  (сигнал, который буфер формируется на выходе ЦАП узла программирования) определяют рабочий ток программирования. При указанных на схеме номиналах этот ток составляет 20 мкА.

На рис. 8 показана работа программатора при значении сопротивления переменного резистора 50 кОм. Выходной сигнал компаратора  $V_{out}$  показан синим цветом. В начальном состоянии сопротивление равно логическому нулю. По мере уменьшения сопротивления мемристора, в момент равенства его сопротивлению сопротивлению переменного резистора, компаратор меняет логическое состояние, сигнализируя о завершении процедуры и необходимости снятия тока программирования. Резисторы R3 и R4 являются дополнительной стра-

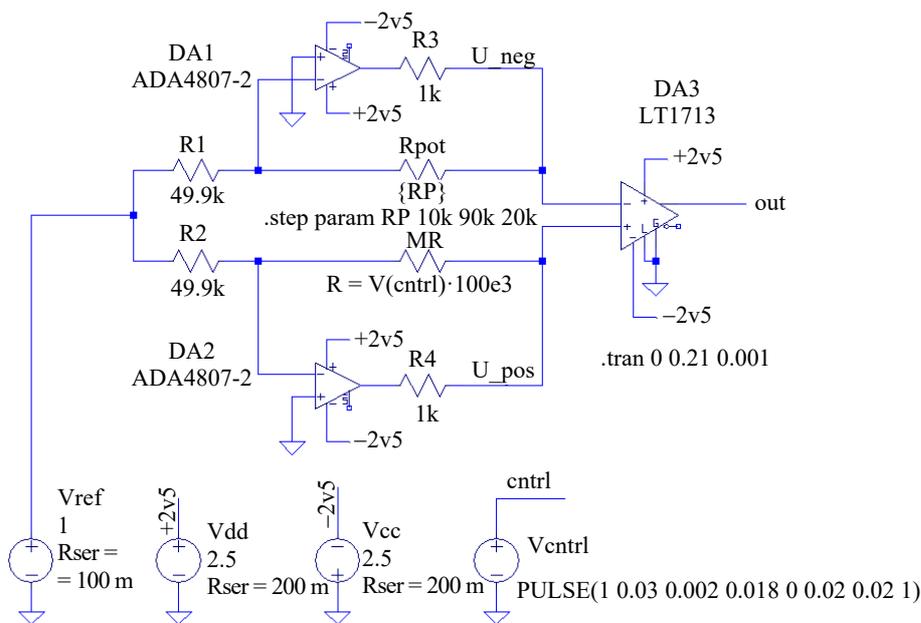


Рис. 7. Схема узла программирования

Fig. 7. Programming node scheme

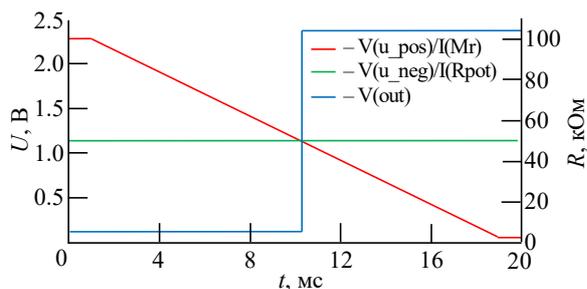


Рис. 8. Результаты моделирования при фиксированном сопротивлении переменного резистора 50 кОм

Fig. 8. Simulation results with a fixed resistance of an alternating resistor of 50 kOhm

ховкой, защищающей выход ОУ. На практике, возможно, будет достаточно этой функции, обеспечиваемой резисторами  $R1$  и  $R2$ . Источник  $V_{ctrl}$  формирует закон изменения сопротивления мемристора, изменяя его сопротивление с 100 до 3 кОм за 18 мс.

На рис. 9 показано семейство таких графиков при вариации сопротивления переменного резистора в диапазоне 10...90 кОм с шагом 20 кОм. Моменты срабатывания компаратора оказываются точно в момент равенства сопротивлений мемристора и переменного резистора во всем диапазоне изменяющихся значений.

Результаты моделирования подтверждают работоспособность заложенных в узел программатора структурных и схемотехнических решений.

**Заключение.** По результатам проведенного обзора рациональным выбором представляется

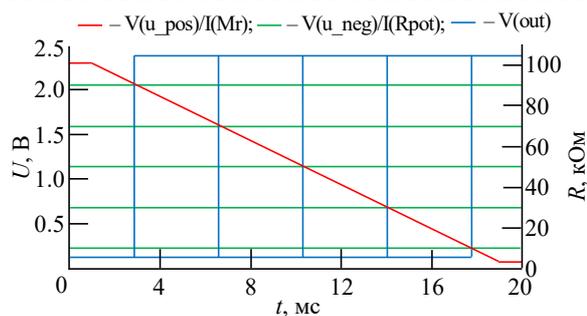


Рис. 9. Результаты моделирования при вариации сопротивления переменного резистора от 10 до 90 кОм

Fig. 9. Simulation results with the resistor resistance varied from 10 to 90 kOhm

применение в составе устройства управления кроссбаром схемы программирования с использованием переменного резистора. Дополнительно к наличию компаратора в схему (см. рис. 6) можно ввести и АЦП, вход которого будет подключен к выходу DA1. Таким образом появляется возможность выбора средства измерения сопротивления мемристора как в процессе проведения программирования, так и для целей контроля сопротивления мемристора по окончании процедуры.

Использование двухполярных источников питания и операционных усилителей в предлагаемой схеме позволяет осуществлять программирование любого типа (как "Decremental", так и "Incremental"). Перевод мемристора в любое состояние в этом случае возможен без его перекоммутации.

### Список литературы

1. Sharma G., Bhargava L. CMOS-Memristor Inverter Circuit Design and Analysis Using Cadence Virtuoso // Intern. Conf. on Recent Advances and Innovations in Engineering. Jaipur, India, 23–25 Dec. 2016. IEEE, 2016. P. 1–5. doi: 10.1109/ICRAIE.2016.7939571
2. Dao N. C., Koch D. Memristor-based Reconfigurable Circuits: Challenges in Implementation // Intern. Conf. on Electronics, Information and Communication. Barcelona, Spain, 19–22 Jan. 2020. IEEE, 2020. P. 1–6. doi: 10.1109/ICEIC49074.2020.9051174
3. Fully hardware-implemented memristor convolutional neural network / P. Yao, H. Wu, B. Gao, J. Tang, Q. Zhang, W. Zhang, J. J. Yang, H. Qian // Nature. 2020. Vol. 577. P. 641–646. doi: 10.1038/s41586-020-1942-4
4. Neuro-inspired computing chips / W. Zhang, B. Gao, J. Tang, P. Yao, S. Yu, M.-F. Chang, H.-J. Yoo, H. Qian, H. Wu // Nature Electronics. 2020. Vol. 3. P. 371–382. doi: 10.1038/s41928-020-0435-7
5. Zidan M. A., Strachan J. P., Lu W. D. The future of electronics based on memristive systems // Nature Electronics. 2018. Vol. 1. P. 22–29. doi: 10.1038/s41928-017-0006-8
6. Neurohybrid Memristive CMOS-Integrated Systems for Biosensors and Neuroprosthetics / A. Mikhaylov, A. Pimashkin, Y. Pigareva, S. Gerasimova, E. Gryaznov, S. Shchanikov, A. Zuev, M. Talanov, I. Lavrov, V. Demin, V. Erokhin, S. Lobov, I. Mukhina, V. Kazantsev, H. Wu, B. Spagnolo // Frontiers in Neuroscience. 2020. Vol. 14. P. 1–14. doi: 10.3389/fnins.2020.00358
7. In-memory vector-matrix multiplication in monolithic complementary metal-oxide-semiconductor-memristor integrated circuits: design choices, challenges, and perspectives / A. Amirsoleimani, F. Alibart, V. Yon, J. Xu, M. R. Pazhouhandeh, S. Ecoffey, Y. Beilliard, R. Genov, D. Drouin // Advanced Intelligent Systems. 2020. Vol. 2, № 11. P. 2000115. doi: 10.1002/aisy.202000115
8. Yttria-stabilized zirconia cross-point memristive devices for neuromorphic applications / A. V. Emel'yanov, K. E. Nikiruy, V. A. Demin, V. V. Rylkov, A. I. Belov, D. S. Korolev, E. G. Gryaznov, D. A. Pavlov, O. N. Gorshkov, A. N. Mikhaylov, P. Dimitrakis //

Microelectronic Engineering. 2019. Vol. 215. P. 110988.  
doi: 10.1016/j.mee.2019.110988

9. Design and Hardware Implementation of Memristor-Based Multilayer Perceptron Network for a Bidirectional Adaptive Neural Interface / S. Shchanikov, A. Zuev, I. Bor-danov, D. Nikishov, S. Danilin, A. Belov, D. Korolev, Y. Pigareva, A. Pimashkin, A. Mikhaylov, V. Kazantsev // 3<sup>d</sup> Intern. Conf. Neurotechnologies and Neurointerfaces. Kaliningrad, Russia, 13–15 Sept. 2021. IEEE, 2021. P. 100–103. doi: 10.1109/CNN53494.2021.9580437

10. Write and Read Circuit for Memristor Analog Resistance Switching Constantine / S. M. A. Mokhtar, W. F. H. Abdullah, K. A. Kadiran, R. Rifin, M. Omar // IEEE 8<sup>th</sup> Control and System Graduate Research Colloquium. Shah Alam, Malaysia, 4–5 Aug. 2017. IEEE, 2017. P. 13–16. doi: 10.1109/ICSGRC.2017.8070559

11. Olumodeji O. A., Gottardi M. A pulse-based memristor programming circuit // IEEE Intern. Symp. on Circuits and Systems. Baltimore, Maryland, USA, 28–31 May 2017. IEEE, 2017. P. 1–4. doi: 10.1109/ISCAS.2017.8050793

12. Lee T.-W., Nickel J. H. Memristor Resistance Modulation for Analog Applications // IEEE Electron Device Letters. 2012. Vol. 33, № 10. P. 1456–1458. doi: 10.1109/LED.2012.2207429

13. An Efficient Programming Framework for Memristor-based Neuromorphic Computing Grace / L. Zhang, B. Li, X. Huang, C. Shen, S. Zhang, F. Burcea, H. Graeb, T.-Y. Ho, H. Li, U. Schlichtmann // Design, Automation & Test in Europe Conference & Exhibition. Grenoble, France, 1–5 Feb. 2021. IEEE, 2021. P. 1068–1073. doi: 10.23919/DATF51398.2021.9474084

14. Reliability of analog resistive switching memory for neuromorphic computing / M. Zhao, B. Gao, J. Tang, H. Qian, H. Wu // Applied Physics Reviews. 2020. Vol. 7, № 1. P. 011301. doi: 10.1063/1.5124915

15. Gomez J., Vourkas I., Abusleme A. Exploring Memristor Multi-Level Tuning Dependencies on the Applied Pulse Properties via a Low Cost Instrumentation Setup // IEEE Access. 2019. Vol. 7. P. 59413–59421. doi: 10.1109/ACCESS.2019.2915100

### Информация об авторах

**Букварев Евгений Александрович** – старший преподаватель кафедры информационных радиосистем Нижегородского государственного технического университета им. П. Е. Алексеева. Автор 46 научных работ. Сфера научных интересов – схемотехника; цифровая обработка сигналов; конструирование электронных средств. Адрес: Нижегородский государственный технический университет им. П. Е. Алексеева, ул. Минина, д. 24, Нижний Новгород, 603950, Россия  
E-mail: bukwarev@nntu.ru  
<https://orcid.org/0000-0003-0583-7662>

**Фомина Ксения Сергеевна** – окончила Нижегородский государственный технический университет им. П. Е. Алексеева по специальности "Конструирование и технология электронных средств" (2020), аспирант, инженер и ассистент кафедры информационных радиосистем Нижегородского государственного технического университета им. П. Е. Алексеева. Автор 20 научных работ. Сфера научных интересов – радиолокация; микроэлектронные системы; конструирование электронных средств. Адрес: Нижегородский государственный технический университет им. П. Е. Алексеева, ул. Минина, д. 24, Нижний Новгород, 603950, Россия  
E-mail: ks96@mail.ru  
<https://orcid.org/0000-0003-0531-209X>

**Щаников Сергей Андреевич** – кандидат технических наук (2013), доцент (2018), ведущий научный сотрудник лаборатории разработки систем искусственного интеллекта Муромского института (филиала) Владимирского государственного университета им. А. Г. и Н. Г. Столетовых. Автор 100 научных работ. Сфера научных интересов – искусственный интеллект; машинное обучение. Адрес: Муромский институт (филиал) Владимирского государственного университета им. А. Г. и Н. Г. Столетовых, ул. Орловская, д. 23, Муром, 602264, Россия  
E-mail: seach@inbox.ru  
<https://orcid.org/0000-0002-3938-8896>

### References

1. Sharma G., Bhargava L. CMOS-Memristor Inverter Circuit Design and Analysis Using Cadence Virtuoso. Intern. Conf. on Recent Advances and Innovations in Engineering. Jaipur, India, 23–25 Dec. 2016. IEEE, 2016, pp. 1–5. doi: 10.1109/ICRAIE.2016.7939571

2. Dao N. C., Koch D. Memristor-based Reconfigurable Circuits: Challenges in Implementation, Intern. Conf. on Electronics, Information, and Communication.

Barcelona, Spain, 19–22 Jan. 2020. IEEE, 2020, pp. 1–6. doi: 10.1109/ICEIC49074.2020.9051174

3. Yao P., Wu H., Gao B., Tang J., Zhang Q., Zhang W., Yang J. J., Qian H. Fully Hardware-Implemented Memristor Convolutional Neural Network. Nature. 2020, vol. 577, pp. 641–646. doi: 10.1038/s41586-020-1942-4

4. Zhang W., Gao B., Tang J., Yao P., Yu S., Chang M.-F., Yoo H.-J., Qian H., Wu H. Neuro-Inspired Com-

puting Chips. *Nature Electronics*. 2020, vol. 3, pp. 371–382. doi: 10.1038/s41928-020-0435-7

5. Zidan M. A., Strachan J. P., Lu W. D. The Future of Electronics Based on Memristive Systems. *Nature Electronics*. 2018, vol. 1, pp. 22–29. doi: 10.1038/s41928-017-0006-8

6. Mikhaylov A., Pimashkin A., Pigareva Y., Gerasimova S., Gryaznov E., Shchanikov S., Zuev A., Talanov M., Lavrov I., Demin V., Erokhin V., Lobov S., Mukhina I., Kazantsev V., Wu H., Spagnolo B. Neurohybrid Memristive CMOS-Integrated Systems for Biosensors and Neuroprosthetics. *Frontiers in Neuroscience*. 2020, vol. 14, pp. 1–14. doi: 10.3389/fnins.2020.00358

7. Amirsalemani A., Alibart F., Yon V., Xu J., Pazhouhandeh M. R., Ecoffey S., Beilliard Y., Genov R., Drouin D. In-Memory Vector-Matrix Multiplication in Monolithic Complementary Metal–Oxide–Semiconductor–Memristor Integrated Circuits: Design Choices, Challenges, and Perspectives. *Advanced Intelligent Systems*. 2020, vol. 2, no. 11, p. 2000115. doi: 10.1002/aisy.202000115

8. Emelyanov A. V., Nikiruy K. E., Demin V. A., Rylkov V. V., Belov A. I., Korolev D. S., Gryaznov E. G., Pavlov D. A., Gorshkov O. N., Mikhaylov A. N., Dimitrakis P. Yttria-Stabilized Zirconia Cross-Point Memristive Devices for Neuromorphic Applications. *Microelectronic Engineering*. 2019, vol. 215, p. 110988. doi: 10.1016/j.mee.2019.110988

9. Shchanikov S., Zuev A., Bordanov I., Nikishov D., Danilin S., Belov A., Korolev D., Pigareva Y., Pimashkin A., Mikhaylov A., Kazantsev V. Design and Hardware Implementation of Memristor-Based Multilayer Perceptron Network for a Bidirectional Adaptive Neural Interface. 3<sup>d</sup> Intern. Conf. Neurotechnologies and Neuroin-

terfaces. Kaliningrad, Russia, 13–15 Sept. 2021. IEEE, 2021, pp. 100–103. doi: 10.1109/CNN53494.2021.9580437

10. Mokhtar S. M. A., Abdullah W. F. H., Kadiran K. A., Rifin R., Omar M. Write and Read Circuit for Memristor Analog Resistance Switching Constantine. IEEE 8<sup>th</sup> Control and System Graduate Research Colloquium. Shah Alam, Malaysia, 4–5 Aug. 2017. IEEE, 2017, pp. 13–16. doi: 10.1109/ICSGRC.2017.8070559

11. Olumodeji O. A., Gottardi M. A Pulse-Based Memristor Programming Circuit. IEEE Intern. Symp. on Circuits and Systems. Baltimore, Maryland, USA, 28–31 May 2017. IEEE, 2017, pp. 1–4. doi: 10.1109/ISCAS.2017.8050793

12. Lee T.-W., Nickel J. H. Memristor Resistance Modulation for Analog Applications. *IEEE Electron Device Letters*. 2012, vol. 33, no. 10, pp. 1456–1458. doi: 10.1109/LED.2012.2207429

13. Zhang L., Li B., Huang X., Shen C., Zhang S., Burcea F., Graeb H., Ho T.-Y., Li H., Schlichtmann U. An Efficient Programming Framework for Memristor-based Neuromorphic Computing Grace. Design, Automation & Test in Europe Conference & Exhibition. Grenoble, France, 1–5 Feb. 2021. IEEE, 2021, pp. 1068–1073. doi: 10.23919/DATe51398.2021.9474084

14. Zhao M., Gao B., Tang J., Qian H., Wu H. Reliability of Analog Resistive Switching Memory for Neuromorphic Computing. *Applied Physics Reviews*. 2020, vol. 7, no. 1, p. 011301. doi: 10.1063/1.5124915

15. Gomez J., Vourkas I., Abusleme A. Exploring Memristor Multi-Level Tuning Dependencies on the Applied Pulse Properties via a Low Cost Instrumentation Setup. *IEEE Access*. 2019, vol. 7, pp. 59413–59421. doi: 10.1109/ACCESS.2019.2915100

### Information about the authors

**Evgenii A. Bukvarev**, senior lecturer of the department of informational radio systems of Nizhny Novgorod State Technical University n. a. R. E. Alekseev. The author of 46 scientific publications. Area of expertise: circuit engineering; digital signal processing; design of electronic means.

Address: Nizhny Novgorod State Technical University named after R. E. Alekseev, 24, Minin St., Nizhny Novgorod 603950, Russia

E-mail: bukvarev@nntu.ru

<https://orcid.org/0000-0003-0583-7662>

**Ksenia S. Fomina**, graduated from Nizhny Novgorod State Technical University n. a. R. E. Alekseev with a degree "Design and technology of electronic means" (2020). Engineer, Postgraduate and Assistant of the Department of Informational Radio Systems of NNSTU. The author of 20 scientific publications. Area of expertise: radiolocation; microelectronic systems; design of electronic means.

Address: Nizhny Novgorod State Technical University named after R. E. Alekseev, 24, Minin St., Nizhny Novgorod 603950, Russia

E-mail: ksf96@mail.ru

<https://orcid.org/0000-0003-0531-209X>

**Sergei A. Shchanikov**, Cand. Sci. (Eng.) (2013), Associate Professor (2018), leading researcher of the laboratory of designing artificial intelligence systems of Murom Institute (branch) of Vladimir State University. The author of 100 scientific publications. Area of expertise artificial intelligence; machine learning.

Address: of Murom Institute (branch) of Vladimir State University, 23, Orlovskaya St., Murom 602264, Russia

E-mail: seach@inbox.ru

<https://orcid.org/0000-0002-3938-8896>