UNIVERSIDADE FEDERAL DE SANTA CATARINA CENTRO TECNOLÓGICO DE JOINVILLE CURSO DE ENGENHARIA MECATRÔNICA

BRUNO MAMORU KATO KAWAKAMI

PROJETO DE UM RETIFICADOR TRIFÁSICO PWM BUCK ISOLADO APLICADO COMO CARREGADOR DE BATERIAS ÍON-LÍTIO

> Joinville 2019

BRUNO MAMORU KATO KAWAKAMI

PROJETO DE UM RETIFICADOR TRIFÁSICO PWM BUCK ISOLADO APLICADO COMO CARREGADOR DE BATERIAS ÍON-LÍTIO

Trabalho de Conclusão de Curso apresentado como requisito parcial para obtenção do título de Bacharel em Engenharia Mecatrônica, no curso Engenharia Mecatrônica da Universidade Federal de Santa Catarina, Centro Tecnológico de Joinville.

Orientador: Prof. Dr. Diego Santos Greff

RESUMO

O trabalho em questão aborda a atual situação dos veículos elétricos (VE), crescimento do mercado, desenvolvimento no setor de baterias e da tecnologia que os envolve, assim como, os problemas e barreiras que ainda enfrentam, por exemplo: autonomia da bateria, infraestrutura necessária, problemas de carga e descarga das baterias do tipo Lítio. Apresenta as normas técnicas e classificações que regem a operação dos carregadores e exigências dos veículos elétricos para os mesmos. Também são mencionadas algumas topologias utilizadas para este tipo de aplicação e é proposto a implementação do Retificador Buck Trifásico Unidirecional isolado em alta frequência em função da redução de custo e massa. Portanto, é escolhido o projeto de um protótipo do retificador com tensão de saída de 60 V e 3000 W de potência para posterior análise dos resultados calculados e simulados. Para isso são apresentadas as etapas de projeto do retificador em questão, dimensionamento e escolha do núcleo do tranformador baseados em critérios de operação especifícados, dimensionamento dos componentes passivos e ativos, como diodos, chaves, indutores e capacitores, através do cálculo dos esforços exigidos em cada um destes. Além disso é feito o dimensionamento e implementação de um circuito amostrador da tensão de sincronismo com a rede e de um driver de potência. Finalmente, com os componentes dimensionados e escolhidos, são realizadas as simulações, onde os cálculos realizados são averiguados através da comparação com os valores simulados.

Palavras-chave: Veículo elétrico. Carregadores. Retificador Buck Trifásico. Baterias.

ABSTRACT

This paper approaches the current situation of electric vehicles (EVs), market growth, development in the battery sector and the technology that surrounds it, as well as the problems and barriers they still face, for example: battery life, needed infrastructure, charging and discharging problems of Lithium type batteries. It presents the technical standards and classifications governing the operation of chargers and the requirements of electric vehicles for them. Some topologies used for this type of application are also mentioned and it's proposed to implement the High Frequency Isolated Three-Way Buck Rectifier as function of cost and mass reduction. Therefore, the design of a prototype rectifier with output voltage of 60 V and 3000 W is chosen for further analysis of the calculated and simulated results. For this, the design steps of the rectifier mentioned, the sizing and choice of the transformer core based on specified operating criteria, the sizing of the passive and active components, such as diodes, switches, inductors and capacitors, are presented by calculating the required loads for each one. In addition, the design and implementation of a grid synchronization voltage sampler circuit and a power driver are performed. Finally, with the calculated and chosen components, the simulations are implemented and executed, and with it's results the performed calculations are verified through the comparison with the obtained values.

Keywords: Eletric Vehicles. Chargers. Tree-way Buck Rectifier. Batteries.

AGRADECIMENTOS

Primeiramente aos meus pais, Milton Tadashi Kato Kawakami e Elena Hatsumi Kato Kawakami, por sempre me apoiarem e me ensinarem lições valiosas, as quais nunca esquecerei.

Aos meus irmãos, Patricia Saori Kato Kawakami e Rafael Hiro Kato Kawakami, por estarem ao meu lado em momentos de necessidade.

Aos meus queridos avós e ao restante de minha familia.

Ao meu orientador, Prof.Dr.Diego Santos Greff, por inspirar, incentivar e prestar ajuda sempre que necessário.

Aos meus colegas e mentores do Laboratório de Simulação Naval (LASIN), em especial ao Prof.Dr. Lucas Weihmann e Prof.Dr. Roberto Simoni, por terem me guiado e acompanhado durante meu tempo de participação do mesmo.

Finalmente, a todos os meus amigos, em especial à aqueles do curso de Engenharia Mecatrônica da Universidade Federal de Santa Catarina do campus Joinville (UFSC -CTJ).

LISTA DE ILUSTRAÇÕES

Figura 1 – Estoque de veículos elétricos	14
Figura 2 – Comparativo de desempenho entre baterias.	15
Figura 3 – Classificação de carregadores	17
Figura 4 – Ponte de Graetz	18
Figura 5 – Principio de funcionamento da ponte de Graetz 1	19
Figura 6 – Veículo Elétrico Simplificado	19
Figura 7 – Tipo de conversores trifásicos.	20
Figura 8 – Retificador Buck Trifásico de três chaves.	21
Figura 9 – Retificador Buck Trifásico Unidirecional isolado em alta frequência	
por único estágio	21
Figura 10 – Estado nulo de condução	22
Figura 11 – Primeira etapa de condução: Estado um	22
Figura 12 – Segunda etapa: Estado nulo em desmagnetização	23
Figura 13 – Terceira etapa: Estado nulo em roda livre	23
Figura 14 – Quarta etapa: Estado dois.	24
Figura 15 – Formas de onda do retificador.	24
Figura 16 – Circuito de amostragem de tensão de sincronismo com	
amplificadores operacionais.	39
Figura 17 – Circuito de amostragem de tensão de sincronismo puramente resistivo.	40
Figura 18 – Circuito resultante com fonte alternada.	40
Figura 19 – Circuito resultante com fonte CC	41
Figura 20 – Amostragem de sinais	44
Figura 21 – Comparativo de diferentes filtros	44
Figura 22 – Topologia Sallen-Key Generalizada.	45
Figura 23 – Topologia Sallen-Key passa baixa	45
Figura 24 – Topologia Sallen-Key passa baixa simplificada.	47
Figura 25 – Topologia Sallen-Key de quarta ordem.	48
Figura 26 – Hercules RM42x Launchpad.	49
Figura 27 – Tensão de entrada do retificador.	51
Figura 28 – Tensão de saída do retificador.	52
Figura 29 – Corrente de carga	52
Figura 30 – Saídas do retificador simulado.	52
Figura 31 – Esforços nas chaves do primário.	53

Figura 32 – Esforços nos diodos do primário.	53
Figura 33 – Esforços do secundário.	54
Figura 34 – Desempenho do filtro de saída	55
Figura 35 – Tensões no tranformador 220/110 V - 4.5 V	57
Figura 36 – Tensão condicionada.	57
Figura 37 – Onda filtrada	58
Figura 38 – Amostragem convertida para valores inteiros	58
Figura 39 – PCB do Hardware de potência	59
Figura 40 – PCB do circuito amostrador	60
Figura 41 – PCB do driver de potência.	61

LISTA DE TABELAS

Tabela 1 – Parâmetros do Projeto de Potência.	29
Tabela 2 – Parâmetros para projeto do Tranformador	29
Tabela 3 – Núcleo de Ferrita NEE - 65/33/52	30
Tabela 4 – Núcleo de Ferrita NEE - 76/50/25	30
Tabela 5 – Componentes escolhidos	36
Tabela 6 – Informações relevantes para cálculos de perdas C4D20120A	37
Tabela 7 – Informações relevantes para cálculos de perdas FCA47N60F	37
Tabela 8 – Parâmetros do filtro de segunda ordem.	48
Tabela 9 – Parâmetros do filtro de Quarta ordem. .	48
Tabela 10 – Comparativo entre tensões calculadas e simuladas	56
Tabela 11 – Comparativo entre Correntes calculadas e simuladas.	56

LISTA DE ABREVIATURAS E SIGLAS

Abreviaturas

- ABNT Associação de Normas Técnicas Brasileiras
- AIE Agência Internacional de Energia
- ANEEL Agência Nacional de Energia Elétrica
- BMS Sistema de monitoramento de bateria
- CA Corrente Alternada
- CC Corrente Contínua
- NiMH Níquel-Hidreto-Metálico
- PCB Placa de circuito impresso
- PWM Modulação por Largura de Pulso
- SOC State of charge
- VE Veículo Elétrico

Convenções

- $\frac{dx}{dt}$ Derivada
- X Valor médio
- x(t) Valor instantâneo
- $\int x(t)$ Integral

Índice e Sub-índice

- Φ Valores de fase
- dmag Desmagnetizante
- *eq* Equivalente
- mag Magnetizante

Max	Máximo	
min	Minimo	
0	Valores da saída	
p	Primário	
pk	Pico	
ret	Retificada	
rl	Roda livre	
rms	Eficaz	
s	Secundário	
Lista	de Simbolos	
Δ	Ondulação	
η	Rendimento	%
В	Campo magnético —	—— Wb
C	Capacitância —	—— F
D	Diodo	
fs	Frequência de Comutação	—— Hz
i	Corrente	—— A
J	Densidade de corrente	$ \frac{A}{m^2}$
k	Fator de ocupação da janela	
L	Indutância	— Н
n	Número de espiras	
P	Potência Ativa	—— W
R	Resistência	Ω
t	Тетро ————	s
v	Tensão —	V

SUMÁRIO

1	INTRODUÇÃO	12
1.1	Objetivo Geral	13
1.2	Objetivos Específicos	13
2	FUNDAMENTAÇÃO TEÓRICA	14
2.1		14
2.2	BATERIAS	15
2.3	CARGA E DESCARGA DE BATERIAS LÍTIO	16
2.3.1	Sistema de monitoramento da bateria (BMS)	16
2.4	CARREGADORES DE BATERIA	17
2.5	O RETIFICADOR TRIFÁSICO NÃO CONTROLADO	18
2.6	O RETIFICADOR BUCK TRIFÁSICO ISOLADO EM ÚNICO ESTÁGIO	19
2.6.1	Princípios de funcionamento	21
2.6.2	Etapas de operação	22
3	METODOLOGIA	25
3.1	REQUISITOS DE OPERAÇÃO	25
3.2	DIMENSIONAMENTO DO HARDWARE DE POTÊNCIA	26
3.2.1	Cálculos dos parâmetros de entrada e saída	26
3.2.2	Dimensionamento dos núcleos do transformador	29
3.2.3	Dimensionamento do filtro de saída	32
3.2.4	Cálculo das correntes do Retificador	34
3.2.5	Esforços e Perdas	36
3.3	CIRCUITO AMOSTRADOR DA TENSÃO DE REDE	38
3.3.1	Condicionamento da tensão de rede para amostragem	39
3.3.2	Filtro anti-aliasing	43
3.3.3	Hércules Microcontroller Series	49
3.4	DRIVER DE POTÊNCIA	49
4	SIMULAÇÃO EM SOFTWARE	51
4.1	Simulação do Retificador	51
4.1.1	Análise da saída do Retificador	51
4.1.2	Análise dos esforços do primário	52
4.1.3	Análise dos esforços do secundário	54
4.1.4	Desempenho do filtro de saída	54
4.2	Simulação do circuito amostrador	56

5	IMPLEMENTAÇÃO DO PROTÓTIPO)
5.1	PCB do hardware de potência)
5.2	PCB do circuito amostrador)
5.3	PCB do driver de potência 60)
6	CONCLUSÃO E TRABALHOS FUTUROS 62	2
	REFERÊNCIAS	}
	APÊNDICE A - ESQUEMÁTICOS	5
	APÊNDICE B - CÓDIGO PARA DIMENSIONAMENTO DO	
	HARDWARE DE POTÊNCIA	2

1 INTRODUÇÃO

No início do século XX os veículos elétricos apresentaram um grande desenvolvimento tecnológico, levando muitos pesquisadores da época a acreditarem que este seria o modelo adotado para todo o mercado automobilístico. No entanto, por volta dos anos de 1910 a 1920, a descoberta de grandes reservas de petróleo, expansão territorial, desenvolvimento e barateamento dos motores a combustão, quando comparados com o alto custo e baixo alcance do veículo elétrico, levou este último ao declínio (SCHALLENBERG, 1980).

Recentemente, a escassez de recursos não renováveis, políticas de proteção ambiental e desenvolvimento de tecnologia, principalmente nas baterias de Lítio-Íon, vêm novamente abrindo cada vez mais espaço para o mercado de veículos elétricos (SCROSATI; GARCHE, 2010).

No entanto, mesmo com o avanço tecnológico na área, a consolidação desse mercado tem encontrado barreiras como: autonomia, recarga da bateria e infraestrutura necessária para realizar o reabastecimento (BRILLICA, 2011).

De acordo com Sul e Lee (1995) a bateria é o componente mais crítico de um veículo elétrico. Suas características funcionais e seus custos definem a aplicação prática. E fortemente relacionadas a estas, estão os carregadores, que impactam diretamente na vida útil e tempo de recarga.

Além disso, como cita Laboure, Lacroix e Hilairet (2010), o crescente aumento da frota de veículos elétricos irá um dia gerar consequências para o sistema de distribuição elétrica devido à inserção de harmônicas. Para reduzir tal impacto, diferentes topologias de conversores e formas de controle foram desenvolvidas, por exemplo a modulação por largura de pulso (PWM), como apresentam Singh et al. (2004).

Como demonstra Yilmaz e Krein (2013), o fluxo de potência normalmente é bidirecional, podendo a potência ser gerada ou utilizada. No entanto, devido à série de complicações causadas pela bidirecionalidade da potência, como: degradação da bateria em função do frequente ciclo de carga e descarga, custos adicionais na implementação dos conversores e problemas de interface, introduziu a unidirecionalidade, que mesmo sem fluxo reverso, fornece a aplicação básica de um carregador, e possui baixo custo adicional.

Comumente, um carregador de bateria apresenta dois estágios de operação: um retificador conectado à rede elétrica, que realiza correção no fator de potência de modo ativo e um conversor de corrente contínua para corrente contínua (CC/CC), que regula a corrente de carga, ou descarga, da bateria. Atualmente, os avanços em conversores de único estágio tem resultado em aumento da eficiência, tamanho reduzido, maior confiabilidade e menor volume (SINGH et al., 2004). Em adição, quando necessário isolamento em alta frequência, pode ser utilizado também um transformador (SINGH et al., 2003).

O objetivo deste trabalho consiste na implementação, validação e aplicação prática do retificador proposto por Greff (2009), que atende a todos os requisitos de operação citados anteriormente como: unidirecionalidade do fluxo, isolamento em alta frequência, reduzido conteúdo harmônico e elevado fator de potência.

Após dimensionamento, análise, por via de simulações em softwares como, LTSpice e Orchad, e obtenção dos componentes necessários, será realizado no Laboratório de eletromobilidade e energias renováveis (emoby) do Centro Tecnológico de Joinville (CTJ), da Universidade de Santa Catarina (UFSC), a prototipagem do retificador proposto em malha aberta para testes e averiguação de seu comportamento

1.1 Objetivo Geral

Este trabalho tem como objetivo implementar um protótipo em malha aberta do conversor proposto por Greff (2009) para aplicação em carregadores de veículos elétricos.

1.2 Objetivos Específicos

- a. Identificar os requisitos de operação;
- b. Dimensionar os componentes;
- c. Simular o retificador proposto;
- d. Projetar as placas de circuito impresso (PCB).

2 FUNDAMENTAÇÃO TEÓRICA

Considerando os objetivos deste trabalho, serão apresentados neste capítulo uma contextualização da problemática nos dias atuais e possíveis soluções. Por se tratar de um sistema de carregamento para VE (veículo elétrico), faz-se importante a apresentação do funcionamento das baterias e de conceitos relacionados a seu desempenho em carga e descarga, uma vez que esta é parte crucial dos veículos. Além disto, outro fator altamente impactante e tema principal a ser tratado são as topologias de conversores CA/CC que integram os carregadores.

2.1 O VEÍCULO ELÉTRICO

Atualmente o avanço tecnológico tem reduzido o custo das principais fontes de alimentação para VE, como: baterias de Lítio-Íon, Níquel-hidreto-metálico (NiMH), Chumbo-ácido (VRLA), Lítio-polímero (LiPo), células de combustível e supercapacitores. Além disso os avanços nos estudos de modelos mais aerodinâmicos, motores elétricos e topologias de carregadores, impulsionaram o desenvolvimento dos VE's.

Segundo dados da AIE (2019), o VE vem se consolidando cada vez mais no mercado de transporte atingindo a marca de 1 milhão de unidades em circulação no ano de 2017, o equivalente a 2,2% da frota total de veículos, e mais de 3 milhões em estoque. Segundo estimativas da mesma, esse número pode chegar a 125 milhões no ano de 2030.



Figura 1 – Estoque de veículos elétricos.

No entanto o sucesso da implantação do sistema de VE ainda depende de dois fatores principais: confiabilidade, tanto da rede elétrica como do equipamento de recarga, e autonomia das baterias. Além disso, o impacto causado pelo carregamento simultâneo de inúmeras unidades, incluindo seu esquema de carregamento, duração e taxa, influenciará diretamente no desempenho e qualidade da potência da rede elétrica (MOSES et al., 2010).

2.2 BATERIAS

Uma bateria é um acumulador que transforma energia química em energia elétrica e vice-versa, normalmente por meio de uma reação de oxirredução. O polo negativo é denominado ânodo, no qual ocorre oxidação enquanto o positivo é o cátodo, em que ocorre redução. Os elétrons correm do ânodo para o cátodo, gerando energia elétrica (CASTRO; BARROS; VEIGA, 2013).

Estas são as principais componentes de qualquer VE, suas características como: segurança, vida útil (número de ciclos de carga e recarga e a idade), desempenho, em altas e baixas temperaturas, medições e propriedades térmicas, capacidade, potência especifica, tempo de recarga, massa e custo, são determinantes para sua escolha (DINGER et al., 2010).

Assim como mostra Iclodean et al. (2017), atualmente as baterias de Lítio-íon são as mais utilizadas em aplicações para VE, embora existam outros tipos cujas características energéticas sejam relativamente superiores, como por exemplo a de Níquel-hidreto-metálico (NiMH) e as de Na-NiCl2, mais conhecidas como Zeolite Battery Research Africa (ZEBRA).

Name	Value for Battery Type				Unit
	Li-Ion	Na-NiCl ₂	Ni-MH	Li-S	_
Maximum Charge	75	84	85	80	Ah
Nominal Voltage	323	289	288	305	V
Stored Energy	24.2	24.2	24.2	24.2	kWh
Maximum Voltage / Minimum Voltage	339 / 308	275 / 304	274 / 302	290 / 320	\mathbf{V}
Initial Charge	100	100	100	100	%
Number of Cells per Cell-Row	12	12	20	26	-
Number of Cell-Row	17	30	20	1	-
Internal Resistance charge/discharge	1 / 1	1 / 1	1/1	1/1	Ω
Operating Temperature	33	270	36	30	°C
Specific Heat Transition	0.4	6	0.4	0.08	W/K
Specific Heat Capacity	795	950	677	1650	J/kg*K
Mass of Battery	318	457	534	173	kg
Battery Price	300	500	400	250	€

Figura 2 – Comparativo de desempenho entre baterias.

Fonte: Iclodean et al. (2017).

No entanto as baterias do tipo lítio dominam o mercado, devido à sua alta densidade energética, potência por unidade de massa e do constante declínio em seu custo, permitindo assim a manufatura de baterias de alta potência com volume, preço e dimensões reduzidas.

2.3 CARGA E DESCARGA DE BATERIAS LÍTIO

De acordo com Jiang e Zhang (2015), baterias do tipo lítio necessitam de cuidados e constante monitoramento de variáveis como: temperatura de operação, corrente e tensão de carga e descarga, balanço de energia das células, estado de carga da bateria (SOC), que é um padrão para representar a carga restante da bateria, entre outras que podem levar a uma redução na eficiência e no tempo de vida.

Destes, vale citar três características que são externas a bateria: corrente, tensão e temperatura, são de extrema importância o controle e monitoramento, principalmente da corrente, tensão e SOC para as diversas estratégias de carregamento.

2.3.1 Sistema de monitoramento da bateria (BMS)

Inicialmente, quando as baterias utilizadas eram principalmente de chumboácido, o carregamento era realizado utilizando uma técnica chamada de Charger-Alone, onde o carregamento era feito até um determinado valor definido previamente. No entanto, tal método era ineficiente e não atendia a necessidade de balanceamento de carga das baterias mais modernas, como por exemplo a da bateria Lítio-íon.

O sistema BMS, fora implementado para atender as necessidades de baterias do tipo íon-lítio para garantir o cumprimento dos seguintes requisitos:

- Monitoramento em tempo real do estado da bateria;
- Uso eficiente da energia;
- Prevenir sobrecarga ou sobre energia;
- Garantir a segurança do usuário e estender a vida útil.

O BMS deve realizar um monitoramento em tempo real do veículo, comunicando o carregador ou a unidade de controle do veículo (VCU) para que estes realizem a estratégia de controle adequada, sendo a mais utilizada atualmente a Constant-Current-Constant-Voltage (CCCV), como mostrado por Jiang e Zhang (2015).

Este sistema apresenta um grande impacto na segurança de operação, otimização de estratégia para VE e redução dos custos de operação. Além de ser

essencial para a manutenção da vida útil da bateria.

2.4 CARREGADORES DE BATERIA

Os carregadores de VE estão criticamente relacionados ao tempo de recarga e à vida útil da bateria. Portanto, os carregadores devem ser eficientes e confiáveis. Além disso, é necessária uma alta densidade de energia, baixo custo, baixo volume e massa. Os carregadores podem ser classificados de diversas formas, a mais conhecida é de acordo com a norma SAE J1772 (YILMAZ; KREIN, 2013).

Power Level Types	Charger Location	Typical Use	Energy Supply Interface	Expected Power Level	Charging Time	Vehicle Technology
Level 1 (Opportunity) 120 Vac (US) 230 Vac (EU)	On-board 1-phase	Charging at home or office	Convenience outlet	1.4kW (12A) 1.9kW (20A)	4–11 hours 11–36 hours	PHEVs (5-15kWh) EVs (16-50kWh)
Level 2 (Primary) 240 Vac (US) 400 Vac (EU)	On-board 1- or 3- phase	Charging at private or public outlets	Dedicated EVSE	4kW (17A) 8kW (32 A) 19.2kW (80A)	1–4 hours 2–6 hours 2–3 hours	PHEVs (5-15 kWh) EVs (16-30kWh) EVs (3-50kWh)
Level 3 (Fast) (208-600 Vac or Vdc)	Off-board 3-phase	Commercial, analogous to a filling station	Dedicated EVSE	50kW 100kW	0.4-1 hour 0.2-0.5 hour	EVs (20-50kWh)

Figura 3 – Classificação de carregadores.

Fonte: Yilmaz e Krein (2013).

Os níveis 1 e 2 estão presentes em quase todos os VE comercias. Em geral não há necessidade de infraestrutura adicional para este tipo, uma vez que são instalados diretamente o veículo (On-board), e precisa-se apenas averiguar a tensão de trabalho.

Como ainda citam Yilmaz e Krein (2013), a operação dos carregadores dependem dos componentes, controle e estratégias de comutação. O circuito de controle dos carregadores são implementados através de dispositivos analógicos, microcontroladores, processadores digitais de sinais e circuitos integrados específicos, dependendo da necessidade, custo e do tipo de conversor utilizado.

O mesmo autor ainda cita as normas IEEE-1547, SAE-J2894, IEC1000-3-2 e U.S National Eletric Code (NEC) 690 que regulamentam a máxima taxa de distorção harmônica, fator de potência e defasagem máxima dos carregadores e também a norma brasileira ABNT NBR IEC 61851 -1:2013 (ABNT, 2013)

Assim, faz-se necessária a escolha de um conversor CA/CC e uma estratégia de controle que atendam as normas citadas acima, reduzindo o impacto causado à rede de distribuição elétrica e maximizando a operação de carregamento da bateria. Nestes quesitos, os carregadores de nível 2 apresentam uma boa característica de operação versus custo.

2.5 O RETIFICADOR TRIFÁSICO NÃO CONTROLADO

O retificador, assim como explicado por Hart (2012), tem a funcionalidade de transformar energia CA em energia CC. Seu propósito é produzir uma saída, em corrente ou tensão, que possua uma componente contínua especificada.

Assim como mostra o mesmo autor, existem diferentes tipos de topologias para implementação de um retificador, como por exemplo os monofásicos de meia-ponte a diodo, o monofásico de ponte completa a diodo e finalmente os trifásicos, que são os de maior interesse para este trabalho.

O retificador trifásico não controlado ou Ponte de Graetz, é amplamente utilizado na área industrial para fornecer potência para cargas de alto consumo a partir da rede elétrica trifásica. Esta consiste em seis diodos, dois para cada braço do retificador onde cada um deles é ligado a uma linha da tensão trifásica e então conectados em paralelo com a carga, como mostra a figura 4.



Figura 4 – Ponte de Graetz.

Fonte: Barbi (2006).

Um par de diodos irá entrar em condução de acordo com valor da maior tensão instantânea de linha (fase a fase). Assim, a sequência de condução de corrente se dá pelo par de didos conduzindo naquele momento, dando origem a um intervalo de 120 ° para cada par, gerando uma corrente de 360 Hz sobre a carga, caracterizando as formas de onda na figura 5.

Os períodos de condução de cada diodo podem ser vistos na figura 5a, onde é possível perceber a influência do valor instantâneo de cada tensão de linha da rede elétrica no período de comutação de cada um. Além disso, é possível obeservar o formato da corrente de entrada do retificador, denotada como i_a , na figura 5b.





Fonte: Hart (2012).

2.6 O RETIFICADOR BUCK TRIFÁSICO ISOLADO EM ÚNICO ESTÁGIO

A topologia de carregadores mais comumente utilizada consiste em um retificador de entrada e um conversor CC/CC, como ilustra a figura 6. Onde o primeiro é responsável por retificar a tensão de entrada CA para CC e o segundo por realizar o carregamento da bateria, podendo também fornecer isolamento galvânico entre entrada e saída. Uma outra configuração também pode ser utilizada, sendo esta composta por um conversor CA/CA seguido de um conversor CC/CC (YONG et al., 2015). No entanto, nos limitaremos ao estudo do primeiro.



Figura 6 – Veículo Elétrico Simplificado

Fonte: Yilmaz e Krein (2013)

O retificador de entrada é normalmente um retificador ativo em conjunto com um filtro. Este dispositivo é controlável através da modulação por largura de pulsos (PWM), fornecendo diferentes funcionalidades e modos de operação de acordo com a estratégia empregada.

O estudo de Singh et al. (2004) faz uma revisão de topologias de retificadores com modulação PWM para diversas aplicações, citando a característica operacional de

cada um. Duas topologias são amplamente utilizadas em conversão CA/CC trifásica: o Retificador Buck Trifásico, mostrado na Figura 7a e o Boost Trifásico representado na Figura 7b.



Figura 7 – Tipo de conversores trifásicos.

Fonte: Greff (2009).

Segundo Greff (2009), na topologia Boost o modo de condução contínua das correntes de entrada minimiza ou elimina a utilização de filtros de entrada, enquanto no conversor Buck os filtros de entrada são essenciais para reduzir as harmônicas, podendo gerar uma defasagem entre as correntes e as tensões de entrada. No entanto, as harmônicas podem ser reduzidas através da utilização de uma modulação PWM de alta frequência, reduzindo a necessidade de filtros de entrada para o retificador Buck.

O mesmo autor cita uma vantagem do retificador Buck relacionada a proteção contra curto-circuito da ponte retificadora, e realiza um comparativo entre as diferentes formas de topologias do retificador Buck, quanto a construção e direcionalidade do fluxo de corrente. Enfim, optando pela topologia de três chaves unidirecional, mostrado na Figura 8, por apresentar uma menor complexidade e menor custo de implementação, em razão da menor quantidade de chaves utilizadas, e da unidirecionalidade da corrente.

Ainda, como algumas aplicações de média e alta potência faz-se necessário a isolação galvânica para proteção da carga caso ocorra uma falha no retificador, na maioria dos casos dois estágios são utilizados para processamento de potência: um retificador CA/CC, Buck ou Boost, e um ou mais conversores CC/CC isolados. No entanto, é apresentado por Greff (2009) o Retificador Buck Trifásico Unidirecional isolado em alta frequência por único estágio.



Figura 8 – Retificador Buck Trifásico de três chaves.



Figura 9 – Retificador Buck Trifásico Unidirecional isolado em alta frequência por único estágio.





Assim, é possível reduzir massa, volume e custos fornecendo isolamento galvânico e atendendo às normas de operação especificadas por National Eletric Code (NEC) 690, Apud Yilmaz e Krein (2013) e ABNT (2013), através da integração do Retificador Buck Trifásico com um conversor CC/CC Foward/Flyback utilizando um par de transformadores.

2.6.1 Princípios de funcionamento

Para realizar os cálculos do projeto de um retificador buck trifásico apresentado na figura 9, faz-se uso da modulação SPWM de três níveis proposta por Greff (2009), onde utiliza-se um diodo de roda-livre presente no conversor foward/flyback (D_{rl}) para criar um caminho para a corrente, caracterizando assim um estado nulo de condução.



A modulação é responsável por fornecer a forma de onda da tensão retificada, mostrada na figura 5, de forma pulsada para a saída do retificador, através do chaveamento da tensão da rede elétrica trifásica nos estados ativos.

Assim, o conversor CC/CC em conjunto com o tranformador, é responsável por fornecer uma potência contínua para a carga, operando em dois modos de condução distintos, onde a etapa referente ao conversor foward opera em modo de condução contínua e o conversor flyback em modo de condução descontínua, para realizar a desmagnetização da indutância magnetizante através do diodo D_d (GREFF, 2009).

2.6.2 Etapas de operação

Assim como apresentado por Greff (2009), em um sub-período de 30 ° a 150 °, são ilustradas as etapas de operação da ponte retificadora nos estados um e dois, além dos estados nulos em roda livre e desmagntização.

Na primeira etapa, figura 11, ocorre a tranferência de potência da rede trifásica para a carga através da condução das chaves S_b e S_c .



Figura 11 – Primeira etapa de condução: Estado um.

Fonte: Greff (2009).

A corrente então fluí pelo caminho marcado pelos diodos em negrito, na seguinte sequência, V_{cc} , D_{a3} , D_3 , magnetiza o transformador e então é conduzida pelo circuito secundário, através do diodo D_S , dando origem à conversão CC/CC, fornecendo então potência para a carga e então retornando para o primário pelo caminho D_5 , D_{a5} e V_{bb} .

Logo após, o retificador entra em processo de desmagnetização da indutância do transformador, etapa onde todas as chaves estão abertas, ou seja desabilitadas, como mostrado na figura 12.

Figura 12 – Segunda etapa: Estado nulo em desmagnetização.



Fonte: Greff (2009).

A corrente portanto circula através dos diodos D_{rl} e D_d efetivando a desmagnetização da indutância. Após o processo ter sido encerrado, o diodo D_d deixa de conduzir dando origem à próxima etapa de operação.

Figura 13 – Terceira etapa: Estado nulo em roda livre.



Fonte: Greff (2009).

O diodo de roda livre D_{rl} cria um caminho para a circulação da corrente de carga até que o próximo ciclo de operação das chaves inicie, ou seja até que o período da etapa anterior seja encerrado e entre em operação uma nova etapa com um par de chaves diferente em modo de condução 14, finalmente encerrando um ciclo de tranferência de potência.

Figura 14 – Quarta etapa: Estado dois.



Fonte: Greff (2009).

Seguindo a explicação do funcionamento das operações do retificador e da sequência de etapas citada anteriormente é possível criar formas de onda mostradas na figura 15, que auxiliam no entendimento e no equacionamento das características que regem o seu comportamento.





Fonte: Greff (2009).

3 METODOLOGIA

Visando a implementação do retificador, serão abordadas as principais etapas do projeto, tendo em mente uma sequência organizacional.

Na primeira etapa serão definidos os requisitos a serem atendidos pelo retificador, bem como tensão no barramento de saída e potência, taxa máxima de distorção harmônica e fator de potência do retificador.

Em sequência, serão necessários dimensionar os componentes a serem utilizados, como MOSFETS ou transistores IGBTS de potência, capacitores, indutores, diodos, entre outros.

Após a etapa de dimensionamento do circuito de potência, será necessário o projeto e a implementação de uma placa para amostrar a tensão da rede, sendo esta parte importante para geração da modulação das chaves, este módulo será chamado de placa de amostragem. Além disso, é crucial a utilização de um driver que tranforme o sinal produzido por esta em um sinal de potência.

Concluído as etapas citadas anteriormente, os circuitos serão montados em um software de simulação, como o LTSPICE ou PSIM, para validação de seu comportamento.

Por fim, validada a simulação e obtido os componentes necessários, a última etapa consiste na implementação de um esquemático PCB, através de um software como o EAGLE ou ALTIUM, e física do retificador em bancada utilizando os laboratórios disponíveis na Universidade Federal de Santa Catarina (UFSC), campus Joinville (CTJ).

3.1 REQUISITOS DE OPERAÇÃO

Com a finalidade de aplicar o retificador em carregadores de VE, é necessário que este cumpra alguns requisitos de operação. As seguintes características quantitativas serão utilizadas para efetuação dos cálculos.

A potência de saída do barramento será de três mil Watts, visando uma potência relativamente baixa quando comparada com as presentes no mercado, mas que será o suficiente para possibilitar testes em bancadas e validação do modelo projetado sem maiores danos.

Em adição, será utilizado um valor de sessenta volts para o barramento de saída CC, tendo em vista que o banco de baterias que será utilizado para testes possui

uma tensão de armazenamento em torno deste valor. Além disso, com uma potência de saída de três mil Watts a corrente será razoavelmente alta para que outros fenômenos sejam observados, assim como mostra Greff (2009) em seus cálculos e simulações.

Por fim, como tensão de entrada é utilizado duzentos e vinte Volts, cujo grande parte do Brasil utiliza como padrão para a rede elétrica, como pode ser verificado nas tensões nominais publicadas por ANEEL ().

3.2 DIMENSIONAMENTO DO HARDWARE DE POTÊNCIA

Como mostrado na figura 9, o retificador proposto utiliza de uma série de componentes como: 12 diodos, 3 chaves (sejam MOSFETS ou transistores IGBTS), 3 filtros de entrada formados por um indutor e um capacitor cada.

Além disso, para a integração com o conversor CC/CC utiliza-se de 2 transformadores, 3 diodos, indutor e capacitor em paralelo com a carga (filtro LC), um microcontrolador para realizar a modulação PWM e drivers específicos para a aplicação.

Será apresentado nas próximas seções os cálculos referentes ao dimensionamento do hardware de potência para o Retificador Buck Trifásico isolado em único estágio, apresentado na figura 9, bem como critérios para escolha do núcleo do transformador, diodos e chaves, utilizando como parâmetros os valores da tabela 1.

3.2.1 Cálculos dos parâmetros de entrada e saída

• Tensão de pico da entrada.

$$V_p = \sqrt{3} \cdot \sqrt{2} \cdot V_{\Phi,rms} = 311 \mathsf{V}; \tag{3.1}$$

• Tensão mínina retificada

$$V_{in,min} = V_p \cdot \cos(\frac{\pi}{6}) = 269.44$$
V; (3.2)

• Corrente de fase do primário

$$I_{\Phi} = \frac{P_o}{3 \cdot \eta \cdot V_{\Phi}} = 10.5\mathsf{A}; \tag{3.3}$$

• Corrente média de saída

$$I_o = \frac{P_o}{V_o} = 50\mathsf{A};\tag{3.4}$$

• Resistência da carga

$$R_o = \frac{V_o^2}{P_o} = 1.2\Omega;$$
 (3.5)

Podemos também calcular a relação entre a tensão de entrada, tensão de saída e razão cíclica, através da equação característica do indutor:

$$v_l = L \cdot \frac{di_l}{dt}; \tag{3.6}$$

Desenvolvendo a equação e sabendo que a tensão média sobre o indutor dentro de um período de comutação é igual a zero, chega-se às seguintes equações.

• Ondulação da Corrente Ilo

$$\Delta I_{lo} = D \cdot \frac{(V_{ret}(t) \cdot \frac{n_p}{n_s} - V_o)}{L_o \cdot fs} = \frac{V_o \cdot (1 - D)}{L_o \cdot fs};$$
(3.7)

• Porcentagem de ondulação da corrente *I*_{lo}

$$\%\Delta I_{lo} = \frac{n_p}{n_s} \cdot \frac{V_{p,pk} \cdot (1-D) \cdot D}{L_o \cdot fs \cdot I_o};$$
(3.8)

Esta última quando derivada em função da razão cíclica e igualada a zero, fornece o valor onde a ondulação de corrente alcança seu valor máximo.

$$\frac{d\%\Delta I_{lo}}{dD} = 0; \tag{3.9}$$

Resolvendo a equação, chegamos ao valor de.

$$D_{Max} = 0.5;$$
 (3.10)

Calcula-se também o valor da corrente de pico no primário, de acordo com o apresentado por Barbi (2000), utilizando a relação entre saturação do tranformador com núcleo de ferrite e potência de saída.

• Potência de saída e energia acumulada.

$$\eta \cdot P_o = \Delta W \cdot fs; \tag{3.11}$$

• Saturação do núcleo de ferrite.

$$\Delta W = \frac{1}{2} \cdot L \cdot I_{pk}^2; \tag{3.12}$$

• Relação entre Saturação e Potência de saída.

$$P_o = \frac{1}{2} \cdot L \cdot I_{p,pk}^2 \cdot fs \cdot \eta;$$
(3.13)

• Corrente de pico no primário.

$$I_{p,pk} = \frac{4 \cdot P_o}{V_{in,min} \cdot \eta} = 59.382 \text{A};$$
 (3.14)

Desta maneira, determinou-se os requisitos de projeto faltantes para realização dos próximos cálculos para dimensionamento dos componentes de potência, tabela 1.

Sigla	Valor	Unidade
$V_{\Phi,rms}$	127	V
P_o	3.0	kW
η	75	%
Vo	60	V
fs	30	kHz
D_{Max}	0.5	
D	0.3	
$\%\Delta I_{lo}$	10	%
$\%\Delta V_o$	1	%
i_{mag}	10	%

Tabela 1 – Parâmetros do Projeto de Potência.



3.2.2 Dimensionamento dos núcleos do transformador

Determinados os parâmetros de potência, precisou ser mensuradas as variáveis que regem o comportamento de um transformador, uma vez que toda a operação do retificador está intimamente relacionado com o desempenho do mesmo.

Mensurou-se então características para especificação do núcleo a ser utilizado no projeto.

Tabela 2 – Parâmetros para projeto do Tranformador.

Sigla	Valor	Unidade
ΔB	0.18	Т
J	450	$\frac{A}{m^2}$
kw	0.4	
kp	0.7	

Fonte: Autor.

Utilizou-se os dados disponíveis na tabela 2, para realizar os seguinte cálculos. Além disso foram utilizados equações para dimensionamento do núcleo do transformador que podem ser encontrados em Barbi (2000), Barbi (2006) e Greff (2009).

• Relação de áreas do núcleo.

$$A_e A_w = \frac{2 \cdot P_o \cdot 10^4}{kw \cdot kp \cdot J \cdot fs \cdot \Delta B \cdot \eta} = 117.58 \text{cm}^4;$$
(3.15)

Com este valor, escolheu-se um núcleo através da fabricante, que atendesse às necessidades do projeto, neste caso o produto fabricado em ferrita da família NEE -65/33/52, cujas especificações podem ser encontradas em Thornton (2019a).

Sigla	Valor	Unidade
A_e	1057.79	mm ²
A_w	1152.8	mm ²
A_l	16000	nH

Tabela 3 – Núcleo de Ferrita NEE - 65/33/52.

Fonte: Thornton	(2019a).
-----------------	----------

• Relação de áreas do núcleo NEE - 65/33/52.

$$A_e A_w = 121.94 \text{cm}^4;$$
 (3.16)

Pode-se ser adotado uma outra alternativa para este produto em caso de falta, ou dificuldade de aquisição aplicando-se a mesma abordagem adotada por Greff (2009), onde foram utilizados um número maior de núcleos associados, aumentando assim a relação de áreas. Como por exemplo, associando-se três núcleos do tipo NEE - 76/50/25.

Tabela 4 – Núcleo de Ferrita NEE - 76/50/25.

Sigla	Valor	Unidade
A_e	645.16	mm ²
A_w	967.74	mm ²
A_l	5315	nH

Fonte: Thornton (2019b).

• Deste modo, o número de núcleos associados é.

$$n = 3;$$
 (3.17)

• Relação de áreas do núcleo NEE - 76/50/25.

$$A_e A_w = n \cdot 62.43 = 187.29 \text{cm}^4; \tag{3.18}$$

Optou-se pela primeira opção, pois apesar da necessidade de um núcleo maior, a complexidade de implementação física é menor necessitando de apenas um núcleo.

• Número de núcleos associados.

$$n = 1;$$
 (3.19)

• Número de espiras do primário.

$$n_p = \frac{V_{in,min} \cdot 10^4}{2 \cdot n \cdot A_e \cdot \Delta B \cdot fs} = 23.581 = 24;$$
(3.20)

• Número de espiras do secundário.

$$n_s = 1.1 \cdot \frac{n_p \cdot (V_o + VF \cdot D)}{V_{in,min} \cdot D} = 19.388 = 19;$$
(3.21)

• Número de espiras da desmagnetizante/terciário.

$$n_{dmag} = \frac{n_p \cdot V_o \cdot (1 - D_{Max})}{V_{in,min} \cdot D_{Max}} = 5.2510 = 5;$$
(3.22)

Assim como demonstrado por Hart (2012), é possível obter o valor da indutância mínima necessária da magnetizante, para garantir o modo de operação contínua do conversor, através da relação entre potência de entrada e potência de saída do retificador.

• Operação em modo crítico de condução.

$$I_{lm} - \frac{\Delta I_{lm}}{2} = 0;$$
 (3.23)

• Indutância magnetizante mínima referida ao primário.

$$L_{m,min} = n_p \cdot \frac{V_{in,min}^2 \cdot D_{Max}^2 \cdot \eta}{2 \cdot fs \cdot P_o} = 1.815 \text{mH}; \qquad (3.24)$$

• Indutância magnetizante pelo transformador.

$$L_{mag} = n_p^2 \cdot n \cdot A_l = 9.216 \text{mH}; \tag{3.25}$$

3.2.3 Dimensionamento do filtro de saída

Realizou-se então o dimensionamento do filtro de saída do retificador, utilizando os valores encontrados na sub-seção anterior.

Manipulando-se a equação da porcentagem de ondulação de corrente no indutor (3.8), pode-se determinar o valor da indutância de saída L_o .

• Indutância de saída.

$$L_o = \frac{(1 - D_{Max}) \cdot D_{Max} \cdot V_{p,pk} \cdot \frac{n_p}{n_s}}{fs \cdot \% \Delta I_{lo} \cdot I_o} = 655 \mu \mathsf{H};$$
(3.26)

• Ondulação de corrente *I*_{lo} equação 3.7.

$$\Delta I_{lo} = 2.14 \mathsf{A}; \tag{3.27}$$

• Através da equação 3.6.

$$\Delta I_{mag} = \frac{V_{in,min} \cdot D}{fs \cdot L_{mag}};$$
(3.28)

• Aplicando o princípio da condução descontínua de corrente.

$$I_{mag,pk} = \Delta I_{mag} = 1.7142 \mathsf{A};$$
 (3.29)

• Portanto, a corrente desmagnetizante de pico.

$$I_{dmag,pk} = \frac{n_p}{n_d} \cdot I_{mag,pk} = 0.81 \text{A};$$
 (3.30)

• Duty Cycle da desmagnetizante.

$$D_{dmag} = (\frac{n_d}{n_p})^2 \cdot \frac{L_m \cdot I_{dmag,pk} \cdot fs}{V_o} = 0.162;$$
(3.31)

• Corrente méda desmagnetizante.

$$I_{dmag} = I_{dmag,pk} \cdot D_{mag} - \frac{(\frac{n_p}{n_d})^2 \cdot V_o \cdot D_{dmag}^2}{2 \cdot fs \cdot L_m} = 0.066 \mathsf{A};$$
(3.32)

• Corrente máxima no indutor.

$$I_{lo,Max} = I_o - I_{dmag} + \frac{\Delta I_{lo}}{2} = 51$$
A; (3.33)

• Corrente mínima no indutor.

$$I_{lo,min} = I_o - I_{dmag} - \frac{\Delta I_{lo}}{2} = 48.67 \text{A};$$
 (3.34)

Assim, realizou-se os cálculos referentes à capacitância de saída, conforme mostrado nas equações abaixo.

• Corrente de pico no capacitor.

$$I_{Co,pk} = (I_{lo,Max} + I_{dmag,pk}) - Io = 1.81A;$$
(3.35)

• Razão ciclica do capacitor.

$$D_{Co} = \frac{\left(\frac{n_d}{n_p}\right)^2 \cdot L_m \cdot I_{Co,pk} \cdot fs}{V_o} = 0.36;$$
(3.36)

• Capacitância.

$$C_o = \frac{I_{Co,pk} \cdot D_{Co}}{V_o \cdot \% \Delta V_o \cdot fs} - \frac{\left(\frac{n_p}{n_d}\right)^2 \cdot \left(\frac{D_{Co}}{fs}\right)^2}{2 \cdot L_m \cdot \% \Delta V_o} = 18.7 \mu \mathsf{F};$$
(3.37)

• Resistência série do capacitor.

$$RSE = \frac{\Delta V_o}{\Delta I_{lo}} = 0.281\Omega; \tag{3.38}$$

3.2.4 Cálculo das correntes do Retificador

Para estimativa das perdas é necessário mensurar as correntes eficazes, médias e de pico que circulam pelo retificador através das chaves e diodos.

Utilizando as informações apresentadas na tabela 1 e seguindo os princípios apresentados por Barbi (2000), Barbi (2006) e Hart (2012), fez-se uma aproximação dos valores desejados como mostrado pelas equações 3.39 a 3.48.

• Corrente mínima na chave do primário.

$$i_{Sw,min} = \frac{n_s}{n_p} \cdot i_{lo,min} = 38.685 \text{A};$$
 (3.39)

• Corrente máxima na chave do primário.

$$i_{Sw,Max} = \frac{n_s}{n_p} \cdot i_{lo,Max} = 40.377 \text{A};$$
 (3.40)

• Corrente eficaz na chave do primário.

$$i_{Sw,rms} = \frac{n_s}{n_p} \cdot \sqrt{\frac{1}{T} \cdot \int_0^{ton} (i_{lo,min} + \frac{\Delta I_{lo}}{2})^2} \, dt = 21.707 \text{A};$$
(3.41)

• Corrente média na chave do primário.

$$I_{Sw} = \frac{1}{T} \cdot \frac{n_s}{n_p} \cdot \int_0^{ton} i_{lo,min} + \frac{\Delta I_{lo}}{2} dt = 11.859 \text{A};$$
(3.42)

• Corrente média no diodo do primário.

$$I_{Dp} = \frac{I_{Sw}}{2} = 5.93 \mathsf{A}; \tag{3.43}$$

• Corrente eficaz no diodo do primário.

$$i_{Dp,rms} = \frac{i_{Sw,rms}}{\sqrt{2}} = 15.35 \text{A};$$
 (3.44)

• Corrente eficaz no diodo do secundário.

$$i_{Ds,rms} = \sqrt{\frac{1}{T} \cdot \int_0^{ton} (i_{lo,min} + \frac{\Delta I_{lo}}{2})^2} \, dt = 27.419 \text{A};$$
 (3.45)

• Corrente média no diodo do secundário.

$$I_{Ds} = \frac{1}{T} \cdot \int_0^{ton} i_{lo,min} + \frac{\Delta I_{lo}}{2} dt = 14.98\mathsf{A};$$
(3.46)

• Corrente efica no diodo de roda live.

$$i_{Ds,rms} = \sqrt{\frac{1}{T} \cdot \int_{toff}^{T} (i_{lo,min} + \frac{\Delta I_{lo}}{2})^2} dt = 41.883 \text{A};$$
 (3.47)

• Corrente média no diodo de roda livre.

$$I_{Drl} = \frac{1}{T} \cdot \int_{toff}^{T} i_{lo,min} + \frac{\Delta I_{lo}}{2} dt = 34.954 \text{A};$$
(3.48)
3.2.5 Esforços e Perdas

Em seguida, estipulou-se os esforços de tensão nas chaves e nos diodos, dado que influencia muito na escolha do hardware a ser utilizado para implementação.

• Tensão de pico sobre o Diodo do secundário.

$$V_{Ds,pk} = \frac{n_s}{n_d} \cdot V_o = 228 \mathsf{V}; \tag{3.49}$$

• Tensão de pico sobre o Diodo de roda livre.

$$V_{Drl,pk} = \frac{n_s}{n_p} \cdot V_{in,pk} = 246.31 \text{V};$$
 (3.50)

• Tensão de pico do Diodo da desmagnetizante.

$$V_{dmag,pk} = \frac{n_d}{n_p} \cdot V_{in,pk} + V_o = 124.82 \text{V};$$
 (3.51)

• Tensão de pico sobre as chaves do primário.

$$V_{sw,pk} = V_{Dp,pk} = V_{in,pk} = 311$$
V; (3.52)

Com as informações das correntes calculadas na sub seção anterior e os valores das tensões de picos apresentadas nesta, escolheu-se diodos e chaves que atendessem às especificações desejadas. Neste caso, de acordo com a disponibilidade no mercado e dentro das possibilidades de aquisição, optou-se pelos componentes mostrados na tabela 5.

Tabela 5 –	Componentes	escolhidos.
------------	-------------	-------------

Part Number	Descrição	fabricante
C4D20120A	Silicon Carbide Schottky Diode	CREE
FCA47N60	N-Channel Mosfet	Fairchild Semiconductor

Após a escolha dos componentes, utilizando-se as informações fornecidas pelos fabricantes, CREE (2016) e Semiconductor (2013), e listadas nas tabelas 6 e 7, pode-se realizar aproximações para as perdas de cada componente.

Sigla	Valor	Unidade
Inominal	26	А
$V_{nominal}$	1200	V
$V_{F,Max}$	3.0	V
Q_{RR}	104	nF
$T_{j,Max}$	150	°C
R_t	0.11980	Ω

Tabela 6 – Informações relevantes para cálculos de perdas C4D20120A.

Fonte:	CREE	(2016).
--------	------	---------

Tabela 7 – Informações relevantes para cálculos de perdas FCA47N60F.

Sigla	Valor	Unidade
Inominal	47	A
V _{nominal}	600	V
$V_{CE,on}$	1.4	V
V_{GS}	5	V
t_f	160	ns
t_r	450	ns
$R_{DS,on}$	0.07	Ω

Fonte: Semiconductor (2013).

• Perdas por condução do Diodo.

$$P_{Dp,cond} = V_{F,Max} \cdot I_{Dp} + R_t \cdot I_{Dp,rms}^2 = 45.722 \text{W};$$
(3.53)

• Perdas por comutação do Diodo.

$$P_{Dp,com} = \frac{Q_{RR} \cdot \frac{n_s}{n_p} \cdot V_{in,pk} \cdot fs}{2} = 0.38424 \text{W};$$
(3.54)

• Perdas totais do Diodo.

$$P_{Dp,total} = P_{Dp,cond} + P_{Dp,com} = 46.106 \text{W};$$
 (3.55)

• Perdas por condução da Chave.

$$P_{Sw,cond} = V_{CE,on} \cdot I_{Sw} + R_{DS,on} \cdot I_{Sw,rms}^2 = 49.262 \text{W};$$
(3.56)

• Perdas por comutação da Chave.

$$P_{Sw,com} = \frac{fs \cdot (t_r + t_f) \cdot I_{Sw} \cdot V_{GS}}{2} = 0.54043 \text{W};$$
(3.57)

• Perdas totais da Chave.

$$P_{Sw,total} = P_{Sw,cond} + P_{Sw,com} = 49.802$$
W; (3.58)

Mensurou-se desta maneira as possíveis perdas do circuito retificador, possibilitando desta maneira o dimensionamento de dissipadores utilizando os valores das resistências térmicas das junções disponibilizadas por CREE (2016) e Semiconductor (2013).

3.3 CIRCUITO AMOSTRADOR DA TENSÃO DE REDE

Feito o dimensionamento do hardware de potência, fez-se necessário um circuito de amostragem da tensão da rede elétrica para sincronismo da modulação PWM gerada pelo microcontrolador.

A primeira etapa do circuito consiste em um transformador com ligações do tipo Δ - Y, encontrado através do fornecedor Esteves (2019), sendo responsável por reduzir a tensão da rede 110/220 V para um valor de saída eficaz de 4.5 V, ou seja uma senóide com amplitude representada pela equação abaixo.

$$V_{pk} = \sqrt{2} \cdot V_{rms} = 6.364 \text{V};$$
 (3.59)

Após essa transformação, necessita-se reduzir o pico da tensão de saída do transformador e realizar um deslocamento vertical (offset) na mesma, em função do intervalo da tensão de trabalho da entrada dos conversores AD, sendo geralmente entre zero e sua tensão de alimentação (V_{cc}).

Por fim, aplica-se um filtro para evitar fenômenos de aliasing que podem ocorrer na amostragem da tensão de saída do circuito, resultando em dados imprecisos e consequentemente em uma modulação não condizente.

3.3.1 Condicionamento da tensão de rede para amostragem

Assim como feito por Greff (2009), o condicionamento da tensão de rede para sincronismo pode ser feito utilizando um conjunto de ampificadores operacionais, aplicando desta maneira um ganho sobre o valor de amplitude calculado na equação 3.59.

Além disso, os amplificadores operacionais em sua configuração somadora inversora, podem também realizar o deslocamento vertical da onda (offset) com certa facilidade, necessitando apenas calcular os valores das resistências. Assim como pode ser visto na figura 16.

Figura 16 – Circuito de amostragem de tensão de sincronismo com amplificadores operacionais.





No entanto, comumente amplificadores operacionais que possuam uma certa precisão possuem valor comercial relativamente elevados. Além disso, são necessários três circuitos do tipo mostrado na figura 16, o que encareceria o projeto.

Portanto, com o intuito de reduzir custos, aplicou-se um circuito simplificado que não utilizasse amplificadores operacionais e que não prejudicasse de forma significativa o resultado desejado. Para isso, adotou-se a proposta do uso de um circuito resistivo por Valle (2018) mostrado na figura 17, que mesmo possuindo suas limitações, como será mostrado mais adiante, ainda alcança-se o resultado esperado.





Assim como ainda cita o mesmo autor, como existem duas fontes de tensão, uma alternada e outra CC, pode-se utilizar o princípio da superposição para resolver o circuito e encontrar os valores das resistências correspondentes. Primeiramente, considera-se a fonte CC como um curto e resolve-se o circuito resultante, como mostrado na figura 18.

Figura 18 – Circuito resultante com fonte alternada.



Adotando as seguintes considerações, tem-se um sistema de equações para encontrar os valores das resistências R_1 , R_2 , R_3 e R_4 , que satisfazem as condições.

• Tensão de entrada do circuito.

$$v_{in} = 3.3 \cdot \sin\left(\omega \cdot t\right);\tag{3.60}$$

• Tensão de saída do circuito da figura 18.

$$v_{sa,1} = 1.65 \cdot \sin\left(\omega \cdot t\right);\tag{3.61}$$

• Considerando os resistores em paralelo.

$$R_{eq,1} = R_2 / / R_3 / / R_4; \tag{3.62}$$

• Pela regra do circuito divisor de tensão.

$$v_{sa,pk} = v_{in,pk} \cdot \frac{R_{eq,1}}{R_1 + R_{eq,1}};$$
 (3.63)

• Portanto.

$$R_1 = R_{eq,1}; (3.64)$$

Desta vez curto circuitando a fonte de tensão alternada, obtém-se o circuito mostrado na figura 19.



Como definiu-se anteriormente que a tensão de saída alternada $v_{sa,1}$ na equação 3.61 e deseja-se que a tensão resultante tenha o valor dentro do intervalo de zero a 3.3 V, então têm-se as equações de 3.65 a 3.69.

Figura 19 – Circuito resultante com fonte CC.

• Tensão da fonte CC.

$$v_{in,cc} = 3.3 \text{V};$$
 (3.65)

• Tensão de saída do circuito da figura 19.

$$v_{sa,2} = 1.65 V;$$
 (3.66)

• Considerando os resistores em paralelo.

$$R_{eq,2} = R_1 / / R_3 / / R_4; \tag{3.67}$$

• Pela regra do circuito divisor de tensão.

$$v_{sa,2} = v_{in,cc} \cdot \frac{R_{eq,2}}{R_2 + R_{eq,2}};$$
 (3.68)

• Portanto.

$$R_2 = R_{eq,2}; (3.69)$$

Desta maneira podemos encontrar os valores das resistências através do sistema criado pelas equações 3.70 e 3.71.

• Sistema de equações.

$$R_1 \cdot R_2 \cdot R_4 = R_3 \cdot (R_2 \cdot R_4 + R_1 \cdot R_4 + R_2 \cdot R_1);$$
(3.70)

$$R_2 \cdot R_3 \cdot R_4 = R_1 \cdot (R_3 \cdot R_4 + R_2 \cdot R_4 + R_2 \cdot R_3);$$
(3.71)

Resolveu-se este sistema de equações atribuindo-se valores iguais para os pares de resistências R_1 , R_3 e R_2 , R_4 .

$$R_1 = R_3 = 10 k\Omega; (3.72)$$

$$R_2 = R_4 = 1\mathsf{M}\Omega; \tag{3.73}$$

Finalmente resolvendo-se o último passo do teorema da superposição, realiza-se a soma das saídas calculadas anteriormente nas equações 3.61 e 3.66.

$$v_{sa} = v_{sa,1} + v_{sa,2} = 1.65 \cdot \sin(\omega \cdot t) + 1.65;$$
 (3.74)

Obteve-se assim os valores do circuito resistivo que permite a amostragem da tensão de sincronismo com a rede, no intervalo desejado de [0,3.3] V. Os cálculos relacionados à potência dissipada pelos resistores e a tolerância nos seus valores foram omitidos, pois não são significantes para sua escolha, podendo ser utilizados resistores de $\frac{1}{4}$ W, amplamente comercializados nos valores determinados.

3.3.2 Filtro anti-aliasing

Grande parte das aplicações microcontroladas que necessitam realizar amostragem de valores analógicos para o meio digital, utilizam de filtros anti-aliasing para eliminar efeitos indesejados da amostragem digital, assim como explicado por Lathi (2007) o fenômeno de aliasing causa ambiguidade no processamento digital de sinais, tornando impossível determinar a verdadeira frequência do sinal amostrado.

O mesmo autor ainda cita a solução adotada, o filto anti-aliasing e aponta seu principal efeito colateral que é a perda de informação de frequências mais altas, a qual é uma alternativa preferível à perda total.

Para garantir que o efeito mostrado na figura 20 não ocorra, filtra-se o sinal de entrada antes do processo de conversão digital e retira-se as altas frequências desejadas. Desta maneira, projeta-se um filto analógico para atenuar as frequências maiores que $f_a/2$, como definido pelo teorema da amostragem.



Figura 20 – Amostragem de sinais.

Fonte: Fernandes (2018).

Como explicado por Lyons (2011), existem diferentes tipo de filtros analógicos ativos cada qual com suas peculiaridades e diferenças de operação. Os mais citados e utilizados na literatura clássica são três deles, Chebychev, Butterwoth e Bessel.

O primeiro deles apresenta uma rápida atenuação das frequências não desejadas, maior do que -20 dB por década a cada pólo, no entanto como consequência apresenta grande oscilação de ganho dentro de sua banda passante, fenômeno que denomina-se ripple.

O Butterworth apresenta uma atenuação de -20 dB por década a cada pólo, com uma banda passante relativamente constante. O seu maior problema está na resposta de fase que é não linear e por este motivo o deslocamento de fase em altas frequências pode causar sobressinal na banda passante deformando a forma do sinal.

Por último, as características do filtro tipo Bessel, que apresenta uma resposta de fase linear, o que significa um aumento linear da fase com a frequência, como resultado quase não possui sobressinal no intervalo de banda passante. Por essa razão este tipo de filtro é utilizado quando não se deseja deformações na forma de onda do sinal. No entanto, tudo isso às custas de tempo de atenuação do filtro.

Figura 21 – Comparativo de diferentes filtros.



Fonte: Floyd (2001).

Existem diferentes formas de implementação de filtros ativos que podem ser adotados de acordo com a necessidade. A topologia Sallen-Key é a configuração mais comum de segunda ordem, ou seja que apresentam dois pólos (FLOYD, 2001).

Esta topologia pode ser projetada de diferentes maneiras e para diferentes propósitos de projeto, como por exemplo, para atenuar frequências abaixo, ou acima, do valor especificado e até mesmo fora de um determinada intervalo de frequências.

Além disso, pode-se modelar a sua resposta em frequência de acordo com seu fator de qualidade, que denomina-se de *Q* na equação 3.84. Definindo seu valor, pode-se obter saídas semelhantes a filtros ideiais como o Chebychev, Butterwoth ou Bessel.

Implementou-se o filtro desejado utilizando a topologia Sallen-Key para projeto de filtros analógicos. A topologia generalizada pode ser observada na figura 22.



Figura 22 – Topologia Sallen-Key Generalizada.

Fonte: Instruments (2002).

A configuração desejada para o filtro como citado anteriormente é a modalidade de passa-baixa, onde as frequências acima do valor de corte são atenuadas e as menores não sofrem alteração. Esta configuração pode ser vista na figura 23.

Figura 23 – Topologia Sallen-Key passa baixa.



Fonte: Instruments (2002).

As principais equações que regem o comportamento deste filtro podem ser encontradas de 3.75 a 3.80. Utilizou-se delas para encontrar os valores desejados de

capacitores e resistores, que definem a frequência de corte especificada.

• Parâmetros.

$$Z_1 = R_1;$$
 (3.75)

$$Z_2 = R_2;$$
 (3.76)

$$Z_3 = \frac{1}{s \cdot C1};$$
 (3.77)

$$Z_4 = \frac{1}{s \cdot C2};\tag{3.78}$$

$$K = 1 + \frac{R_3}{R_4};$$
 (3.79)

• Função de transferência.

$$\frac{v_0}{v_i} = \frac{K}{s^2 \cdot (R_1 \cdot R_2 \cdot C_1 \cdot C_2 + s \cdot (R_1 \cdot C_1 + R_2 \cdot C_1 + R_1 \cdot C_2 \cdot (1 - K)) + 1)};$$
(3.80)

Simplificou-se as equações fornecidas pela topologia apresentada anteriormente atribuindo valores extremamente pequenos, ou zero, para as resistência R_3 e R_4 , obtendo-se então equações do novo sistema 3.81 a 3.84.

• Função de transferência.

$$\frac{v_0}{v_i} = \frac{K}{s^2 \cdot (R_1 \cdot R_2 \cdot C_1 \cdot C_2) + s \cdot C_1 \cdot (R_1 + R_2) + 1};$$
(3.81)

• Forma padronizada da função de tranferência.

$$H(s) = \frac{w_n^2}{s^2 + \frac{2 \cdot w_n \cdot s}{Q} + {w_n}^2};$$
(3.82)

• Frequência de corte.

$$f = \frac{1}{2\pi\sqrt{R_1 \cdot R_2 \cdot C_1 \cdot C_2}};$$
 (3.83)

• Fator de qualidade.

$$Q = \frac{\sqrt{R_1 \cdot R_2 \cdot C_1 \cdot C_2}}{C_1 \cdot (R_1 + R_2)};$$
(3.84)

Resulta-se na topologia simplificada da figura 24, onde os valores da impedância se resumem aos valores das reatância dos capacitores C_1 e C_2 , facilitando os cálculos, como pode ser visto comparando as equações 3.80 e 3.81.

Figura 24 – Topologia Sallen-Key passa baixa simplificada.





Para implentar-se a resposta de um filtro Butterworth e fazendo uso dos requisitos de projeto esclarecidos por Fernandes (2018), montou-se a tabela com valores dos capacitores e resistores, aplicando-se as equações 3.83 e 3.84 . Além disso, seguiu-se as simplificações de cálculos descritos por Instruments (2002), para que o ganho do filtro na banda passante se mantivesse unitário.

Sigla	Valor	Unidade
Q	0.707	
f	60	kHz
R_1	10	kΩ
R_2	10	kΩ
C_1	1.875	nF
C_2	3.75	μF

Tabela 8 – Parâmetros do filtro de segunda ordem.

No entanto, após a simulação do filtro de segunda ordem calculado, observouse alguns fenômenos de distorções na forma de onda do sinal de saída. Para melhorar sua dinâmica, utilizou-se a topologia em dois estágios, construindo assim um sistema de quarta ordem mostrado na figura 25, (DEVICES, 2019).

Figura 25 – Topologia Sallen-Key de quarta ordem.





Sigla	Valor	Unidade
Q	0.707	
f	60	kHz
R_1	150	kΩ
R_2	560	kΩ
R_3	56	kΩ
R_4	1.5	MΩ
C_1	0.1	nF
C_2	1	nF
C_3	0.1	nF
C_4	1	nF



Assim evitou-se deformações significativas na forma de onda de saída dos filtros implementados, garantindo uma amostragem mais fiel ao desejado.

3.3.3 Hércules Microcontroller Series

Após a passagem pelo filtro anti-aliasing, o sinal condicionado será amostrado pelo microcontolador Hercules RM42x, disponível pelo fabricante Instruments (2015). Este possui um conversor A/D com resolução de doze bits e dezesseis canais de amostragem. Além disso, é robusto a ruídos externos.

A tensão de sincronismo após passar pelo filtro anti-aliasing será amostrada através dos pinos indicados como Ain_0 , $Ain_1 e Ain_2$. Os dados coletados serão então armazenados e processados para realizar a modulação PWM das chaves através dos pinos de entrada e saída (GPIO's) Sig_1 , Sig_2 e Sig_3 , assim como mostrado no esquemático 6.

Figura 26 – Hercules RM42x Launchpad.



Fonte: Instruments (2015).

3.4 DRIVER DE POTÊNCIA

O sinal gerado pelo microcontrolador não possui potência suficiente para ativar a chave do retificador. Para isso, é necessário a utilização de um driver de potência que receberá o sinal gerado e fornecerá uma amplificação para funcionamento das chaves. Além disso, também é responsável por gerar uma referência para o MOSFET, possibilitando sua ativação pelo sinal de comando.

O circuito utilizado foi desenvolvido e testado pelo laboratório de energias renováveis (GREEN) da Universidade Federal de Santa Catarina, no campus de Joinville (UFSC - CTJ). Este recebe a modulação PWM do microcontolador, Sig_1 , Sig_2 e Sig_3 , e fornece como saída os sinais de potência e a referência, denominados

de GATE e SRC no esquemático 6.

4 SIMULAÇÃO EM SOFTWARE

Depois de projetados os circuitos que compõem o funcionamento do retificador simulou-se cada um deles no PSIM e no LTSPICE para observação dos resultados e dos efeitos desejados.

4.1 Simulação do Retificador

Montou-se a simulação do retificador no PSIM, como pode ser observado no esquemático 6, utilizando os valores calculados no capítulo anterior. As formas de ondas obtidas serão mostrados no decorrer da seção, bem como uma comparação dos valores cálculados e simulados. A modulação utilizada para a simulação foi a proposta por Greff (2009).

Desta maneira, utilzou-se como entrada do retificador tensões senoidais trifásicas deslocadas em 90 ° como pode ser visto na figura 27.



Figura 27 – Tensão de entrada do retificador.

Fonte: Autor.

4.1.1 Análise da saída do Retificador

No gráfico da figura 28, observa-se que o valor médio, indicado por *Average Value*, e o valor da ondulação de tensão condizem com os valores epecíficados nos requisitos de projeto apresentados na tabela 1, de respectivamente 60 V e 10 %. Nota-se que o valor da tensão média apresentado na figura está em notação científica.

Outra característica extremamente importante na saída do retificador é o comportamento de sua corrente de carga, principalmente quando o objetivo é o controle do carregamento de baterias do tipo Íon-Lítio.



Figura 28 – Tensão de saída do retificador.

Comprovou-se, figura 29, que a corrente de carga simulada e sua ondulação respeitam os parâmetros de projetos impostos e cálculados, equação 3.5 e tabela 1. Em adição, pode-se realizar o cálculo da potência média com os valores de tensão média e de corrente média de saída.





4.1.2 Análise dos esforços do primário

Faz-se importante também a averiguação do comportamento dos elementos de comutação, uma vez que diversos efeitos podem ocorrer durante o chaveamento da tensão de entrada, podendo ocasionar danos a estes e levando todo o circuito e seu funcionamento ao colapso.



Figura 31 – Esforços nas chaves do primário.

Fonte: Autor.

Pode-se observar pela forma de onda representada pela figura 31a que os valores da ondulação nas chaves do primário estão de acordo com o cálculado com as equações 3.39 e 3.40 e apesar de ocorrer uma divergência entre os valores médios e eficazes simulados dos estimados, sendo estes maiores, devido a idealização dos componentes nos cálculos, tal diferença não é signicante e não prejudica de forma alguma o dimensionamento do hardware.

Quanto aos esforços das chaves em se tratando da tensão, o gráfico representado pela figura 31b estão completamente de acordo com os valores esperados e estimados na equação 3.52.



Figura 32 – Esforços nos diodos do primário.



Assim como ocorre com as correntes das chaves, as correntes nos diodos da figura 32a também aprensentam uma pequena divergência aos valores calculados nas equações 3.43 e 3.44, mas próximas o bastante. E as tensões do gráfico 32b são extremamente próximas às calculadas em 3.52.

4.1.3 Análise dos esforços do secundário

Da mesma maneira, realiza-se uma análise dos esforços no secundário do retificador e portanto incluindo, diodo de condução do secundário, diodo desmagnetizante e diodo de roda livre.



Figura 33 – Esforços do secundário.

Fonte: Autor.

4.1.4 Desempenho do filtro de saída

Por fim, realiza-se o mesmo procedimento para o filtro de saída, ou seja para o indutor e capacitor de saída.



Figura 34 – Desempenho do filtro de saída.

(a) Corrente no indutor de saída.

O gráfico representado na figura 34a aproxima-se da ondulação de corrente originalmente calculada pelas equações 3.33 e 3.34. Assim como a figura 34b apresenta a corrente de pico no capacitor calculada pela equação 3.35.

Assim realiza-se um comparativo entre os valores obtidos através dos cálculos realizados na seção 3.2, levando em consideração componentes como chaves e diodos ideais, e a e a simulação com os impactos causados pela resistência interna, podem ser vistos nos resultados finais do retificador nas tabelas 10 e 11.

Oberva-se na tabela 11 que as maiores diferenças de valor ocorrem especificamente nos diodos e MOSFET's, como por exemplo o valor de corrente média e eficaz na chave do primário, onde a diferença faz-se a mais siginificante, devido a sua resistência interna de condução.

Fonte: Autor.

Sig	gla	Valor	Valor	Unidade
	-	calculado	simulado	
V_{Ds}	$_{s,pk}$	228	229.17	V
V_{Dr}	l,pk	246.31	246.67	V
Vdma	ig, pk	124.82	125.03	V
V_S	lw.	311	309.59	V
	r 0	60 ± 10%	[59.785 , 60.31]	V

Tabela 10 – Comparativo entre tensões calculadas e simuladas.

Fonte: Autor.

Tabela 11 – Comparativo entre Correntes calculadas e simuladas.

Sigla	Valor	Valor	Unidade
	calculado	simulado	
$i_{Sw,Max}$	40.377	40.718	А
$i_{Sw,min}$	38.685	39.11	А
$i_{Sw,rms}$	21.707	17.265	А
I_{Sw}	11.859	7.51	А
$i_{Ds,rms}$	27.419	26.75	А
I_{Ds}	14.98	14.31	А
$i_{Drl,rms}$	41.883	42.169	А
I_{Drl}	34.954	35.62	А
$i_{dmag,pk}$	0.81	0.5	А
I_{dmag}	0.066	0.0473	А
$i_{Lo,Max}$	51	51.27	А
$i_{Lo,min}$	48.9	48.73	А
I_{Lo}	49.934	49.94	А
$i_{Co,pk}$	1.81	1.53	А
I_o	50 ± 10%	[49.82 , 50.258]	A

Fonte: Autor.

4.2 Simulação do circuito amostrador

Para a simulação do circuito amostrador escolheu-se também o PSIM, pois este apresenta muitas funcionalidades disponíveis para serem utilizadas que facilitam a construção do circuito, como por exemplo transformadores com ligações do tipo Y - Δ , Δ - Y, blocos de programação em C e operações matemáticas em blocos. Além disso, apesar de utilizar idealizações dos componentes em questão, ainda é possível observar alguns fenômenos.

A título de exemplo, utilizou-se como entrada uma tensão senoidal trifásica 220 V, com amplitude de 311 V, e transformou-se este pico utilizando o transformador ligado em configuração Δ - Y reduzindo sua tensão como explicado na seção 3.3.



Figura 35 - Tensões no tranformador 220/110 V - 4.5 V



Observa-se que as tensões de entrada e os valores de saída eficazes do transformador nas figuras 35a e 35b seguem o específicado por Esteves (2019), e o valor de pico condiz com a equação 3.59.







A tensão de saída do transformador então passa pelo processo de *offset* e ganho resultando na forma de onda da figura 36. Os valores dos picos e dos vales podem ser visto no intervalo mostrado também na figura 36. Nota-se que o menor vale não possui o valor 0 e nem o pico de 3.3 V em razão da imprecisão dos resistores.

Por fim, o sinal é então filtrado, figura 37c e então amostrado pelo conversor A/D do microcontrolador onde receberá posterior processamento. A título de observação utilizou-se uma fonte de ruído no sinal para comprovar eficácia do filtro proposto, cujo resultados podem ser vistos nas figuras 37, e a amostragem foi feita por um conversor com resolução de 8 bits.



Figura 37 – Onda filtrada.

Fonte: Autor.

Desta forma, comparando-se as figura 37a com a 37c e 37b com a 37d, observa-se o trabalho do filtro em atenuar componentes de alta frequência do sinal. E o teórico formato pós amostragem é mostrado logo abaixo, onde os bits fornecidos pelo conversor A/D foram matematicamente convertidos em valores inteiros e impressos em gráfico.

Os valores mostrados em cada instante de tempo pela Fig. 38 serão recebidos pelo microcontrolador e a partir deles gerado a modulação PWM.



Figura 38 – Amostragem convertida para valores inteiros.

Fonte: Autor.

5 IMPLEMENTAÇÃO DO PROTÓTIPO

Feita a validação do dimensionamento do hardware de potência e do circuito amostrador por simulação, deu-se início a etapa de montagem da placa de circuito impresso (PCB). Utilizou-se o Eagle para realização da prototipagem pois é um software gratuito com qual houve experiência prévia.

5.1 PCB do hardware de potência

Para implementação da PCB destinada a parte de potência do retificador, utilizou-se os componentes dimensionados anteriormente na seção 3.2, tabela 5. Dimensionou-se as trilhas onde as correntes e tensões possuem valores mais elevados com maiores larguras, enquanto as outras que conduzirão sinais de comando, como a *gate* do MOSFET, são menores. Além disso, buscou-se distanciar o máximo possível os componentes mantendo um tamanho razoável para a placa.

Figura 39 – PCB do Hardware de potência.



(b) Vista inferior.



Fonte: Autor.

Como pode ser visto na figura 39, a placa foi desenhada para representar apenas um dos braços do retificador, ou seja, modulariza-se o retificador em partes menores, que poderão ser conectados um ao outro após desenvolvimento.

Desta maneira, simplifica-se a construção e manutenção do todo, pois contornase o risco de perder o retificador por completo em função do curto de um único braço, como discutido por Greff (2009). Portanto, quando um dos módulos é danificado, pode-se realizar sua substituição sem comprometer a integridade do resto.

5.2 PCB do circuito amostrador

O circuito da placa integra todas as funcionalidades mencionadas na seção 3.3 e diferentemente do hardware de potência, o circuito amostrador foi projetado para processar sinais, dessa maneira não se faz necessária a modularização explicada anteriormente. Além disso, os espaçamentos entre os componentes podem ser menores e as trilhas menos largas.

Figura 40 – PCB do circuito amostrador.

(a) Vista superior.

(b) Vista inferior.



Fonte: Autor.

O dimensionamento dos componentes foi feito de forma a atender as especificações desejadas e com menor custo possível. O amplificador operacional escolhido na implementaçao do filtro foi o OPA - 2227, por possuir alta precisão e baixo ruído (INSTRUMENTS, 2012). Em adição, o header utilizado para a conexão do microcontrolador mencionado na sub-seção 3.3.3 à placa é mostrado por Samtec (S.I).

5.3 PCB do driver de potência

Assim como a placa do braço do retificador modularizou-se a placa do driver de potência, de modo a facilitar a conexão do driver com as portas *GATE* e *SOURCE* do MOSFET.

Assim como especificado para o circuito amostrador não é necessário manter grande distâncias entre os componentes e as trilhas conduzirão apenas sinais, portanto, buscou-se reduzir ao máximo suas dimensões de modo a reduzir o espaço ocupado quando conectado aos braços dos retificadores.

Figura 41 – PCB do driver de potência.

(a) Vista superior. (b) Vista inferior.



Fonte: Autor.

As conexões dos sinais serão feitas através de *headers* padronizados para comunicação, assim como pode ser visto na imagem 41, permitindo o controle das chaves do retificador por modulação PWM.

6 CONCLUSÃO E TRABALHOS FUTUROS

O trabalho foi proposto com objetivo de implementar um carregador de baterias do tipo Lítio para veículos elétricos, que possibilitasse o controle da corrente e da tensão na carga empregando uma técnica de modulação PWM e controle em malha fechada, através do microcontrolador da série Hércules RM42x, da fabricante Texas Instruments.

Inicialmente foram apresentadas as tecnologias que atualmente dominam o mercado de veículos elétricos, e quais suas principais características e comportamentos. Além disso foi explicado o funcionamento e operação do Retificador Buck Trifásico isolado em único estágio, principal componente adotado para o carregador. Os cálculos para dimensionamento dos componentes foram desenvolvidos embasados nas formas de ondas que descrevem o comportamento do retificador, com auxilio de técnicas e fundamentos amplamente aplicados em eletrônica de potência e processamento digitais de sinais.

Com os dados obtidos dos cálculos, foi mostrado também os critérios utilizados para escolha dos componente como diodos, chaves, tranformadores e amplificadores operacionais que serão empregados na construção do hardware, e com estes valores mensurou-se as possíveis perdas no sistema.

Foi então comprovado a acertividade dos cálculos teóricos através de simulação em software, comparando os resultado obtidos através deste com os previamente obtidos e por fim com todas as informaçoes disponíveis foi projetado a placa de circuito impresso (PCB) dos três módulos principais que compõe juntos o produto final desejado, atingindo desta maneira o objetivo final deste trabalho.

A continuidade deste trabalho está relacionado à implementação do carregador utilizando dos principios apresentados com uma modulação PWM funcional e controle em malha fechada da carga em questão.

Para trabalhos futuros, é sugerido a implementação de uma malha de captura de fase, mais conhecida como phase locked loop (PLL), para obtenção do deslocamento angular da rede elétrica possibilitando dessa maneira o começo da modulação do conversor em harmônia com o zero da rede. Também é proposto análise da taxa de distorção harmônica das correntes em testes de bancadas, para possível correção com a modulação ou emprego de filtros corretivos de entrada.

REFERÊNCIAS

ABNT. Sistema de recarga condutiva para veículos elétricos. 2013. NBR IEC 61851-1.

AIE. **Agência Internacional de Energia**. 2019. <https://webstore.iea.org/statistics-data>. Acessado em 28-08-2018.

ANEEL. **Tensões Nominais Secundárias por Município**. <http://www.aneel.gov.br/ tensoes-nominais>, note = acessado em 14-10-2019, year = 2016,.

BARBI, I. Eletrônica de Potência: Projeto de fontes chaveadas. Florianópolis - Brasil: UFSC, 2000. 332 p.

BARBI, I. Eletrônica de Potência. Florianópolis - Brasil: UFSC, 2006. 315 p.

BRILLICA, V. Plug-in hybrid vehicles. Rijeka - Croacia: Intech Open, 2011. 73-92 p.

CASTRO, B. H. R.; BARROS, D. C.; VEIGA, S. G. **Baterias automotivas: panorama da indústria no Brasil, as novas tecnologias e como os veículos elétricos podem transformar o mercado global**. 443-496 p. — BNDES setorial, Joinville, 2013.

CREE. **Datasheet C4D20120A**. 2016. <https://www.wolfspeed.com/media/downloads/ 85/C4D20120A.pdf>. Acessado em 15-10-2019.

DEVICES, A. **Filter Wizard**. 2019. https://www.analog.com/designtools/en/filterwizard/ . Acessado em 14-10-2019.

DINGER, A. et al. Batteries for eletric cars: Challenges, opportunities, and the outlook to 2020. **The Boston Consulting Group**, p. 18, 2010.

ESTEVES. **Datasheet Transformador Trafo 4,5V 200mA - 110/220VAC**. 2019. http://www.eletronicaesteves.com.br/pdf/trafo/200ma4,5vst.pdf>. Acessado em 15-10-2019.

FERNANDES, P. G. G. **FILTRO ANTI-ALIASING PARA SISTEMA DE AQUISIÇÃO SINCRONIZADA IMPLEMENTADO EM FPGA.** 103 p. — Universidade Federal Do Rio de Janeiro - UFRJ, Rio de Janeiro, 2018.

FLOYD, T. L. Fundamentals of Analog Circuits. [S.I.]: Prentice Hall, 2001.

GREFF, D. S. Retificador Buck Trifásico Unidirecional PWM isolado em alta-frequência por único estágio. 190 p. — Tese (Doutorado em Engenharia Elétrica) - Instituto de Eletrônica de Potência, Universidade Federal de Santa Catarina, Florianópolis, 2009.

HART, D. W. Eletrônica de Potência: análise e projetos de circuitos. [S.I.]: AMGH, 2012. 478 p.

ICLODEAN, C. et al. Comparison of different battery types for electric vehicle. **lop conference series: materials science and engineering**, v. 252, n. 1, p. 103–105, 2017.

INSTRUMENTS, T. **Analysis of the Sallen-Key Architecture**. 2002. <http: //www.ti.com/lit/an/sloa024b/sloa024b.pdf>. Acessado em 15-10-2019.

INSTRUMENTS, T. **High Precision Low Noise Operational Amplifier OPA-2227 Datasheet**. 2012. http://www.ti.com/lit/ds/symlink/opa2227-ep.pdf>. Acessado em 15-10-2019.

INSTRUMENTS, T. **M41L232 16- and 32-Bit RISC Flash Microcontroller Datasheet**. 2015. http://www.ti.com/lit/ds/spns240a/spns240a.pdf). Acessado em 15-10-2019.

JIANG, J.; ZHANG, C. Fundamentals and applications of Lithium Batteries in Eletric Drive Vehicles. [S.I.]: John Wiley Sons, 2015. 280 p.

LABOURE, E.; LACROIX, S.; HILAIRET, M. An integrated fast battery charger for electric vehicle. **IEEE Vehicle Power and Propulsion Conference**, p. 1–6, 2010.

LATHI, B. P. Sinais e Sistemas Lineares. [S.I.]: Bookman, 2007. 483 - 485 p.

LYONS, R. G. Understanding digital signal processing. [S.I.]: Prentice Hall, 2011.

MOSES, P. S. et al. Power quality of smart grids with plug-in electric vehicles considering battery charging profile. **IEEE Pes Innovative Smart Grid Technologies Conference Europe (isgt Europe)**, p. 1–7, 2010.

SAMTEC. **THROUGH-HOLE .025''SQ POST SOCKET Datasheet**. S.I. <https://br.mouser.com/datasheet/2/527/ssw_th-1507658.pdf>. Acessado em 15-10-2019.

SCHALLENBERG, R. H. Prospects for the electric vehicle: A historical perspective. **IEEE Transactions on Education**, v. 23, n. 3, p. 137–143, 1980.

SCROSATI, B.; GARCHE, J. Lithium batteries: Status, prospects and future. **Journal of Power Sources**, v. 195, n. 9, p. 2419–2430, 2010.

SEMICONDUCTOR, F. **Datasheet FCA47N60F**. 2013. <http://www.farnell.com/ datasheets/1729247.pdf>. Acessado em 15-10-2019.

SINGH, B. et al. A review of single-phase improved power quality ac dc converters. **IEEE Transactions on Industrial Electronics**, v. 50, n. 5, p. 962–981, 2003.

SINGH, B. et al. A review of three-phase improved power quality ac–dc converters. **IEEE Transactions on Industrial Electronics**, v. 51, n. 3, p. 641–660, 2004.

SUL, S.-K.; LEE, S.-J. An integral battery charger for four-wheel drive electric vehicle. **IEEE Transactions on Industry Applications**, v. 31, n. 5, p. 1096–1099, 1995.

THORNTON. **Datasheet NEE - 65/33/52**. 2019. <https://www.thornton.com.br/ produtos/nee.htm>. Acessado em 15-10-2019.

THORNTON. **Datasheet NEE - 76/50/25**. 2019. https://www.thornton.com.br/ produtos/nee.htm>. Acessado em 15-10-2019.

VALLE, G. A. DESENVOLVIMENTO DE DISPOSITIVO AMOSTRADOR DE SINAIS DE TENSÃO E CORRENTE PARA CÁLCULO DAS GRANDEZAS ELÉTRICAS REFERENTES À REDE E DO CONSUMO DE ENERGIA. 65 p. — Universidade Federal de Santa Catarina, Florianópolis, 2018.

YILMAZ, M.; KREIN, P. T. Review of the impact of vehicle-to-grid technologies on distribution systems and utility interfaces. **IEEE Transactions on Power Electronics**, v. 28, n. 12, p. 5673–5689, 2013.

YONG, J. et al. A review on the state-of-the-art technologies of electric vehicle, its impacts and prospects. **Renewable And Sustainable Energy Reviews**, v. 49, p. 365–385, 2015.

APÊNDICE A - ESQUEMÁTICOS





Title		
Designed by		
	Revision	Page 1 of 1

A.1 - ESQUEMÁTICO DE SIMULAÇÃO DO CIRCUITO AMOSTRADOR



Title		
Designed by	-	
	Revision	Page 1 of 1





18/10/2019 22:34 C:\Users\bruno\AppData\Roaming\SPB_Data\EAGLE\projects\RTUB\RTUB.sch (Sheet: 1/1)





18/10/2019 22:32 C:\Users\bruno\AppData\Roaming\SPB_Data\EAGLE\projects\Amostrador\Amostrador.sch (Sheet: 1/1)

A.5 - ESQUEMÁTICO DO DRIVER DE POTÊNCIA



18/10/2019 22:33 C:\Users\bruno\AppData\Roaming\SPB_Data\EAGLE\projects\Driver_PTH\driver_pth.sch (Sheet: 1/1)
APÊNDICE B - CÓDIGOS

```
1 clear, clc, close all
2
3 #Requisitos de Projeto
4 PO = 3000;
5 #Tensao da rede
6 Vin.eficaz = 220;
7 Vin.pico = Vin.eficaz*sqrt(2);
8 Vin.min = Vin.pico*cos(pi/6);
9 #Requisitos de Sa da
10 deltaIl0.porcentagem = 0.1;
11 deltaV0.porcentagem = 0.01;
12 V0 = 60;
13 rendimento = 0.75;
14 D.max = 0.5;
15 D.escolhido = 0.3;
16 \, fs = 30 \, e3;
17 VF = 1.4;
18
19 IO = PO/VO;
20 Ifase.eficaz = P0/(3*rendimento*Vin.eficaz);
21
22 #Calculos do tranformador
23
24 ##Requisitos do projeto
25 \text{ deltaB} = 0.18;
26 J = 450;
27 \text{ kw} = 0.4;
28 \text{ kp} = 0.7;
29
30 AeAw.calculado = (2*P0*1e4)/(kw*kp*J*fs*deltaB*rendimento);
31 ##Transformador escolhido Thorton NEE - 65/33/52
32 \text{ AeAw.escolhido} = 121.9;
33 \text{ Ae} = 10.58;
34 Aw = AeAw.escolhido/Ae;
35
36 ##Numero de espiras
37 n = 1;
38 fprintf(" \n\n ----- Numero de espiras calculados
               -----\n\n");
```

```
39 Np = (Vin.min*1e4)/(2*n*Ae*deltaB*fs)
40 Ns = 1.1*Np*((V0 + VF*D.escolhido)/(Vin.min*D.escolhido))
41 Nd = Np*(VO/Vin.min)*(1 - D.max)/D.max
42
43 fprintf(" \n\n ------ Numero de espiras escolhidos
      ····· \n\n");
44
45 \text{ Np} = 24
46 \text{ Ns} = 19
47 \text{ Nd} = 5
48 ##Caluculo das indutancias
49
50 L0 = ((1 - D.max)*D.max*Vin.pico*(Np/Ns))/(fs*deltaIl0.porcentagem*I0);
51 #L0 = ((1 - D.max)*D.max*Vin.pico)/(fs*deltaIl0.porcentagem*I0);
52
53 Ip.pico = 4*PO/(rendimento*Vin.min);
54 Lm.calculado = Vin.min*D.max/(Ip.pico*fs);
55 Lm.primario = (Np)*Lm.calculado;
56 ### outra maneira de calcular pela ondulacao de corrente e corrente
     minima na magnetizante
57
58 ##Calculo da magnetizante
59 \text{ Al} = 16000 \text{ e} - 9;
60 deltaIl0.valor = V0*(1 - D.escolhido)/(L0*fs);
61
62 Lmag = (Np^2)*n*Al;
63
64 Imag.pico = Vin.pico*D.escolhido/(2*Lmag*fs);
65 Idmag.pico = (Np/Nd) * Imag.pico;
66 D.dmag = ((Nd/Np)^2)*Lmag*Idmag.pico*fs/(V0);
67 Idmag.media = Idmag.pico*D.dmag - ((Np/Nd)^2)*V0*(D.dmag^2)/(2*fs*Lmag);
68
69 #Calculo das corrente no indutor de saida Lo
70 Il0.max = IO - Idmag.media + deltaIl0.valor/2;
71 Il0.min = I0 - Idmag.media -deltaIl0.valor/2;
72 Illo.media = (Illo.max + Illo.min)/2;
73
74 IO = IlO.media + Idmag.media;
75
76 #Calculo do capacitor de saida
77 deltaVO.valor = deltaVO.porcentagem*VO;
78 ICO.pico = (IIO.max + Idmag.pico) - IO;
79
80 D.cap = ((Nd/Np)^2)*(Lmag*ICO.pico)*fs/VO;
81 C0 = (IC0.pico*D.cap/(V0*deltaV0.porcentagem*fs) - ((Np/Nd)^2)*((D.cap/
     fs)^2)/(2*Lmag*deltaV0.porcentagem));
```

82

```
83 #C0 = deltaIl0.valor/(8*fs*V0*deltaV0.porcentagem);
84
85 RSE = deltaV0.valor/deltaI10.valor;
86
87
88 #Calculo dos esfor os
89 ##Correntes no primario
90 Iswp.min = (Ns/Np)*IlO.min;
91 Iswp.max = (Ns/Np)*Il0.max;
92 Iswp.eficaz = (Ns/Np)*sqrt(D.escolhido*(II0.min^2 + II0.min*(II0.max -
      Il0.min) + 3*(Il0.max - Il0.min)^2))
93 Iswp.media = (Ns/Np)*(Il0.min + (Il0.max - Il0.min)/2)*D.escolhido;
94
95
96 Idp.media = Iswp.media/2;
97 Idp.eficaz = Iswp.eficaz/sqrt(2);
98 ##Correntes no secundario
99 Ids.eficaz = sqrt(D.escolhido*(II0.min<sup>2</sup> + II0.min*(II0.max - II0.min) +
       3*(I10.max - I10.min)^2));
100 Ids.media = (Il0.min + (Il0.max - Il0.min)/2)*D.escolhido;
101
102 Idrl.eficaz = sqrt((1-D.escolhido)*(Il0.min^2 + Il0.min*(Il0.max - Il0.
      min) + 3*(I10.max - I10.min)^2));
103 Idrl.media = (Il0.min + (Il0.max - Il0.min)/2)*(1-D.escolhido);
104
105 ##Calculo das tensoes
106 Vds.pico = (Ns/Nd) * V0;
107 Vdrl.pico = (Ns/Np)*Vin.pico;
108 Vdd.pico = (Nd/Np)*Vin.pico + V0;
109 Vsw.pico = Vin.pico;
110
111 ##Calculo das perdas
112 ###Parametros do diodo
113 ###Diodos do primario
114 #### https://www.wolfspeed.com/media/downloads/106/C4D20120D.pdf
115 VF = 3;
116 VRSM = 1300;
117 QRR= 104e-9;
118 TjMax = 150;
119
120 Rt = 0.04 + (TjMax*5.32e-4);
121
122 Pdp.conducao = VF*Idp.media + Rt*Idp.eficaz^2;
123 Pdp.comutacao = QRR*(Ns/Np)*Vin.pico*fs/2;
124 Pdp.total = Pdp.conducao + Pdp.comutacao;
125
126 ### Chaves
```

```
127 #### http://datasheetz.com/data/Discrete%20Semiconductor%20Products/
      MOSFETs%20-%20Single/FCA47N60-datasheetz.html
128
129 \text{ VDSS} = 600;
130 VCEon = 1.4;
131 \text{ RDSon} = 0.07;
132 \text{ tr} = 450 \text{ e} - 9;
133 tf = 160e - 9;
134 VGS = 5;
135
136
137 Pswp.conducao = VCEon*Iswp.media + RDSon*Iswp.eficaz^2;
138 Pswp.comutacao = (fs/2)*(tr + tf)*Iswp.media*VGS;
139 Pswp.total = Pswp.conducao + Pswp.comutacao;
140
141
142
143
144 fprintf("\n\n ------ Valores das indutancias
         -----\n\n")
145 LO
146 Lm
147 Lmag
148
149 fprintf("\n\n ----- Capacitor da saida
      -----\n\n")
150 CO
151 ICO
152 RSE
153
154 fprintf("\n\n ------ Valores das correntes
      -----\n\n")
155 IO
156 Il0
157 Ip
158 Imag
159 Idmag
160 Iswp
161 Idp
162 Ids
163 Idrl
164
165 fprintf("\n\n ------ Valores das tensoes pico
      -----\n\n")
166 Vds
167 Vdrl
168 Vdd
```

169	Vsw
170	
171	<pre>fprintf(" \n\n Perdas no primario</pre>
	\n\n ");
172	Pswp
173	Pdp