

Defects in Hardened Latches: Analysis, Detection, and Evaluation

著者	Ma Ruijun
発行年	2022-09-26
その他のタイトル	耐ソフトエラーラッチにおける欠陥の分析、検出及び評価に関する研究 Defects in Hardened Latches: Analysis, Detection and Evaluation
学位授与番号	17104甲情工第371号
URL	http://hdl.handle.net/10228/00009007

氏名	MA RUIJUN (中華人民共和国)
学位の種類	博士 (情報工学)
学位記番号	情工博甲第371号
学位授与の日付	令和4年 9月26日
学位授与の条件	学位規則第4条第1項該当
学位論文題目	Defects in Hardened Latches: Analysis, Detection, and Evaluation (耐ソフトウェアラッチにおける欠陥の分析、検出及び評価に関する研究)
主査	教授 温 暁青
	〃 梶原 誠司
	〃 中村 和之
	〃 福間 康裕

学位論文内容の要旨

航空宇宙や自動運転のような高信頼システムに欠かせない耐ソフトウェアラッチに関する研究は従来から盛んに行われてきているが、製造中あるいは使用中に発生しうる欠陥が耐ソフトウェアラッチのソフトウェア許容性を大きく低下させるという深刻な問題については全く研究されていない。本論文は、その影響の定量化尺度、欠陥検出を容易にするための2種類の新しい耐ソフトウェアラッチの設計、及び必要なスキャンテスト手法からなる研究成果についてまとめたものである。

第1章では、本研究の背景と目的について述べている。ソフトウェアの影響を回避するために様々な耐ソフトウェアラッチが提案されているが、製造テスト後の残存欠陥や使用中に発生しうる劣化欠陥が耐ソフトウェアラッチのソフトウェア許容度に大きな影響を与えるにもかかわらず、耐ソフトウェアラッチに特有な冗長ループの存在によりその検出が極めて困難であることを明らかにしている。それを踏まえて、本研究の目的が欠陥の影響の定量化尺度の確立、及び欠陥が効率的に検出できるようにするための新しい耐ソフトウェアラッチ及びそのテスト手法の提案であることが示されている。

第2章では、ソフトウェアのメカニズムと影響について明らかにし、ソフトウェア率 (SER) とソフトウェアの脆弱尺度 (SEV) を用いて耐ソフトウェアラッチのソフトウェア許容度を評価する方法について説明している。ラッチに発生しうる欠陥の基本形態、及びテスト品質評価に用いられる欠陥検出率 (DC) についても紹介している。

第3章では、典型的なソフトウェア許容手法について紹介し、ソフトウェアの影響が出力に到達しないようにする耐ソフトウェアラッチの有効性と重要性を明らかにしている。更に、LSIテストとスキャン設計の基本についても紹介し、スキャンチェーンとフラッシュテストによるラッチ内欠陥検出の原理を明らかにしている。

第4章では、PTVF (Post-Test Vulnerability Factor) について述べている。PTVFは製造テスト後の残存欠陥や使用中に発生しうる劣化欠陥が耐ソフトウェアラッチのソフトウェア許容度に与える影響の定量化尺度として、ラッチ内部の欠陥の影響とソフトウェア許容度を反映しているため、高信頼な耐

ソフトウェアラッチの設計と評価のための重要な指標であることが示されている。

第5章では、STAHL (Scan-Test-Aware Hardened Latch) について述べている。STAHLのシフトモードでは、冗長ループが切断され、欠陥が効果的に検出できるようになる。機能モードでは、冗長ループが復元され、ソフトウェアに対する許容度が確保される。

第6章では、STAHLの欠陥検出のためのスキャンチェーン構造及びテスト手順について述べている。STAHLは2つの制御信号を利用して、テストの効率性及びタイミング設計の容易性を実現している。

第7章では、HP-STAHL (High Performance STAHL) について述べている。HP-STAHLはソフトウェア許容度の僅かの低下と引き換えに、小型化・高速化を実現している。

第8章では、HP-STAHLの欠陥検出のためのスキャンチェーン構造及びテスト手順について述べている。特に、高速キャプチャサイクルのクロックの立ち上がり時刻とスキャンイネーブルの立ち下がり時刻の間のタイミング条件を明らかにしている。

第9章では、STAHL、HP-STAHL、及び代表的な耐ソフトウェアラッチを用いた評価実験とその結果について述べている。SPICE実験の結果により、STAHLとHP-STAHLはソフトウェア許容度と欠陥検出容易性で他より優れていることを実証している。HP-STAHLはSTAHLよりソフトウェア許容度が僅かに劣るが、面積が小さく高速であることが示されている。

第10章では、耐ソフトウェアラッチ設計とLSIテストという異なる2つの研究分野を融合した初めての試みである本研究についてまとめ、今後の展望を行っている。

学位論文審査の結果の要旨

本研究ではまず、製造中あるいは使用中に発生しうる物理欠陥が耐ソフトウェアラッチのソフトウェア耐性を大きく低下させるという深刻な影響を明らかにした上で、その定量化尺度としてPost-Test Vulnerability Factor (PTVF) を提案した。次に、物理欠陥を効率よく検出するための、2種類の新しい耐ソフトウェアラッチ (STAHLとHP-STAHL) の設計を提案した。STAHLとHP-STAHLは既存のすべての耐ソフトウェアラッチと異なって、物理欠陥の検出を妨げる機能冗長ループがテスト時に切断できるようになっている。HP-STAHLはSTAHLよりPTVF値がやや低いが、消費電力、面積オーバーヘッド及び遅延においてSTAHLより優れている。更に、STAHLとHP-STAHLで構成されるスキャンチェーンに対してフラッシュテストを実施するためのスキャンテスト手法を確立した。評価実験の結果により、STAHLとHP-STAHLは既存のすべての耐ソフトウェアラッチより高い優位性が示された。本研究の成果は、耐ソフトウェア設計と集積回路テストという、2つの異なる研究分野を融合した初めての試みとしての高い学術性に加えて、高信頼集積回路の創出に貢献できるという高い実用性をも有している。

以上により、論文調査及び最終試験の結果に基づき、審査委員会において慎重に審査した結果、本論文が、博士 (情報工学) の学位に十分値するものであると判断した。