

UNIVERSIDAD: Universidad Nacional de La Plata
NÚCLEO DISCIPLINAR / CÓMITE ACADÉMICO: Sensoramiento Remoto y Meteorología Aplicada

TÍTULO DEL TRABAJO: **CORRELADOR DE SEÑALES DE GPS: ESTUDIO PRELIMINAR PARA SU IMPLEMENTACIÓN**

AUTORES: Ing. Laureno A. Bulus Rossini¹, Ing. Gerardo Sager², Ing. Hugo Lorente³

E-MAIL DE LOS AUTORES: lbulus@ing.unlp.edu.ar

PALABRAS CLAVE: GPS, CORRELADOR, CÓDIGO C/A, NCO

I. Introducción

El segmento espacial del Sistema de Posicionamiento Global (Global Positioning System - GPS) consiste de 24 satélites, cada uno de los cuales transmite continuamente una señal de rango que incluye el mensaje de navegación que indica su posición actual y una corrección de tiempo. La señal de GPS emplea para su modulación la técnica de espectro expandido. Un receptor de GPS recibe esta señal, la procesa, y obtiene como resultado la posición del receptor.

El primer paso en la recepción de una señal de espectro expandido, es la sincronización de la portadora local del receptor con la portadora de la señal recibida, y la sincronización del código pseudoaleatorio de la señal entrante con una copia generada localmente. Para realizar la mencionada sincronización de código puede emplearse un correlador de señales, el cual puede ser implementado de diversas maneras. Dos formas de implementación que sobresalen son: el diseño y la construcción de un Circuito Integrado de Aplicación Específica o ASIC (Application Specific Integrated Circuit) y el diseño sobre un circuito integrado de lógica programable.

En la actualidad, el avance de las técnicas de integración permite tener acceso a dispositivos de lógica programable con grandes cantidades de lógica combinatoria y secuencial dentro de un solo dispositivo. Este hecho ha abierto la puerta al diseño de circuitos digitales con gran versatilidad que permiten realizar correcciones, mejoras y adaptaciones a nuevos requerimientos del diseño. Todo esto se logra a un costo aceptable, principalmente en diseños de baja escala de producción.

Aprovechando las ventajas que brindan los dispositivos de lógica programable, se implementó un correlador de señales de código pseudoaleatorio para GPS. Dicha

¹ *Becario de la C.I.C., Comisión de Investigaciones Científicas de la provincia de Buenos Aires. Autor a contactar.*

² *Profesor titular de la Facultad de Ingeniería de la U.N.L.P.. Investigador de la U.N.L.P..*

³ *Profesor titular de la Facultad de Ingeniería de la U.N.L.P. Investigador de la U.N.L.P..*

implementación es descripta en este trabajo, dejando asentados los fundamentos para la construcción de un correlador para señales de GPS completo.

II. Estructura de la señal de GPS

La señal de GPS es una señal de Espectro Expandido de Secuencia Directa, con modulación de fase BPSK (Binary Phase Shift Keying). Consiste de dos componentes: Link 1 o L1 a una frecuencia central de 1575,42 MHz y Link 2 o L2 a una frecuencia central de 1227,6 MHz. La señal L1 es modulada por dos señales pseudoaleatorias una de precisión, llamada código P (Precision - Precisión) y una civil, llamada código C/A (Coarse Acquisition - Adquisición Gruesa). Ambos códigos son multiplicados por la señal de datos que contiene el mensaje de navegación. Las portadoras del código P y del código C/A se encuentran en cuadratura de fase. La señal L2 puede estar modulada por el código P o por el código C/A, y puede o no contener modulación de datos. En este análisis consideraremos sólo la señal L1 con modulación de código C/A. La señal recibida por un receptor, sin tener en cuenta el ruido, tiene la siguiente representación:

$$s(t) = A C(t) D(t) \cos(2\pi(f_p + f_D)t + \phi_p) \quad (1)$$

donde A es la amplitud de la señal, C(t) es la señal de modulación de código pseudoaleatorio C/A, D(t) es la señal de modulación de datos, f_p es la frecuencia portadora, f_D es el desplazamiento de frecuencia debido principalmente al efecto Doppler, y ϕ_p es la fase inicial de la señal portadora. Las señales moduladoras de datos, y de código son de la forma:

$$C(t) = \sum_{n=-\infty}^{+\infty} c_n p(t - nT_c) \quad (2)$$

$$D(t) = \sum_{n=-\infty}^{+\infty} d_n p(t - nT_b) \quad (3)$$

donde p(t) es un pulso rectangular de amplitud unitaria y duración T_c o T_b , y c_n y d_n son secuencias binarias que pueden tomar valores de ± 1 . Particularmente, c_n es la secuencia pseudoaleatoria que le da las propiedades de espectro expandido a la señal s(t) [1]. Cada pulso rectangular del código es llamado chip y el intervalo de tiempo T_c es denominado habitualmente tiempo de chip.

III. Descripción de la señal de código

Las señales C/A de GPS pertenecen a la familia de los códigos de ruido pseudoaleatorio (Pseudorandom Noise - PRN) conocidos como códigos Gold. El código correspondiente a cada satélite tiene una duración de 1 ms y una frecuencia de chip ($= 1/T_c$)

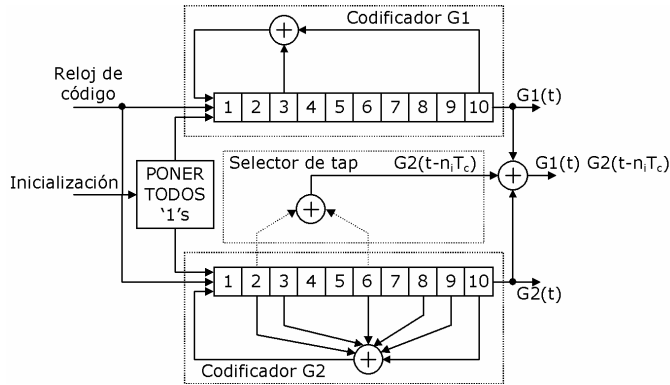


Figura 1: Diagrama esquemático del generador de código C/A

de 1,023 MHz. Cada código C/A es un código Gold de 1023 chips, el cual es el resultado de la suma módulo-2 de otras dos secuencias G1 y G2_i. G2_i es una versión de G2 retrasada un número entero i de chips que va de 5 a 950. Las secuencias G1 y G2 son generadas con registros de desplazamiento de 10 etapas [1] como se observa en la Figura 1, en la que se aprecia una de las posibles formas de implementar el generador de código. Allí también se puede observar una manera de obtener una versión retrasada de G2 sumando módulo-2 la salida de dos de las etapas del registro correspondiente. Esta implementación sólo será capaz de generar 45 códigos posibles, de los cuales 9 son desbalanceados. Los restantes 36 están reservados para GPS [1].

En la Figura 2 se muestra la función de autocorrelación correspondiente al código C/A del satélite N°1. Ese gráfico responde a la ecuación:

$$R_{ij}(\tau) = \frac{1}{1023 T_c} \int_{-511 T_c}^{511 T_c} C_i(t) C_j(t + \tau) dt \quad (4)$$

donde C_i y C_j son los códigos C/A correspondientes a los satélites i y j, respectivamente.

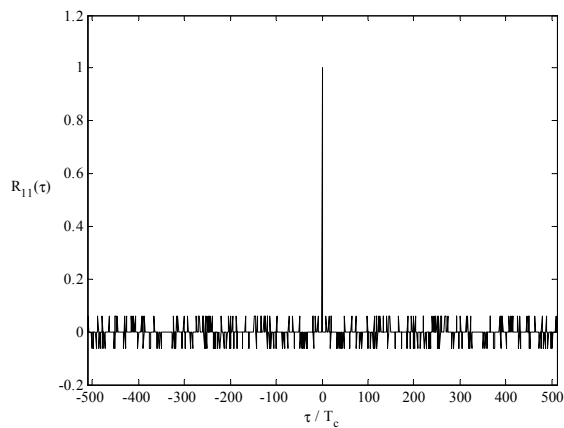


Figura 2: Autocorrelación del código C/A correspondiente al satélite N°1

IV. Recepción de la señal de GPS

El primer paso en la recepción de una señal de espectro expandido es la sincronización de la portadora local del receptor con la portadora de la señal recibida y la sincronización del código pseudoaleatorio de la señal entrante con una copia generada localmente. Esta sincronización es llevada a cabo en dos etapas. La primera etapa llamada adquisición, tiene por objetivo lograr un alineamiento grueso entre el código de la señal de entrada con la copia generada localmente, habitualmente con una incertidumbre menor a un tiempo de chip T_c . Una vez que la secuencia pseudoaleatoria ha sido adquirida, comienza la segunda etapa, llamada seguimiento, en la que se trata de mantener un alineamiento fino entre los dos códigos, mediante el uso de un lazo realimentado.

IV.i. Adquisición

La adquisición de señales de Espectro Expandido de Secuencia Directa con modulación de fase BPSK es usualmente realizada empleando detección no coherente, puesto que la relación señal a ruido previa a la contracción del espectro, resulta habitualmente insuficiente para el desempeño satisfactorio de estimadores de fase de portadora prácticos, basados en lazos de seguimiento [3]. Debido a esto, la adquisición de la señal de GPS no sólo es un proceso de búsqueda en tiempo (fase de código), sino que también es necesario realizar la búsqueda en el eje de frecuencias.

La búsqueda en la dirección del eje de código se realiza habitualmente en incrementos de medio tiempo de chip a lo largo de todas las posibles fases de código. Esta búsqueda resultará en un error de estimación menor a medio tiempo de chip. La búsqueda en la dirección del eje de frecuencias se realiza en incrementos del orden de $2/(3T)$, siendo T el tiempo de integración empleado en la correlación [4]. El patrón de búsqueda empleado es el siguiente: se recorre el eje de fases de código para una frecuencia portadora determinada; si no se consigue la alineación de código, se repite el procedimiento para otra frecuencia portadora.

En la Figura 3 se puede apreciar un diagrama en bloques para la adquisición serie no

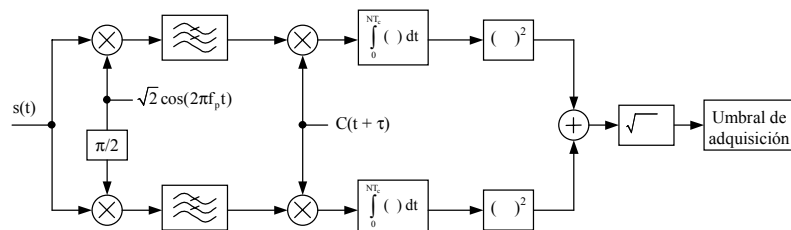


Figura 3: Diagrama en bloques de la adquisición no coherente de una señal de espectro expandido

coherente.

V. Descripción del sistema implementado

Se construyó un correlador de código C/A de la señal de GPS. En esta implementación digital de dicho sistema, en lugar de la señal de código entrante y la señal de código local habrá muestras de la señal entrante y del código local, cuantizadas en un bit. En la Figura 4 se puede ver un diagrama en bloques simplificado del correlador. Allí se indica el período de muestreo como T_{adq} y aparece un acumulador en reemplazo del bloque integrador.

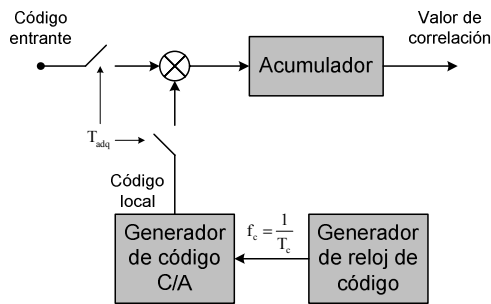


Figura 4: Diagrama en bloques del correlador

V.i. Generador de código C/A

En la Figura 1 se mostró una posible implementación de un generador de código C/A. Otra alternativa es la que se puede ver en la Figura 5. Esta versión inicializa el estado del registro G1 y el estado del registro G2 con un valor retrasado por el valor de retardo con que se desea comience a generarse el código. El código Gold se obtiene haciendo la suma módulo-2 de las salidas de G1 y G2 directamente. Esta implementación posee grandes ventajas frente a la anterior: permite generar los 1023 posibles códigos, lo que es importante para contemplar la inclusión de nuevos códigos de la familia en caso de futuras expansiones del sistema GPS, y consigue disponer de un retardo arbitrario de código. Para llevar a cabo la carga de una fase de código particular, es necesario tener almacenadas tres tablas: una con

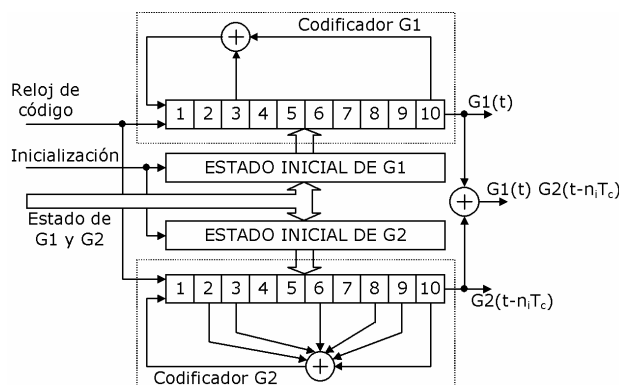


Figura 5: Implementación del generador de código C/A con inicialización de G1 y G2

todo el código generado por el registro G1, otra con todo el código generado por el registro G2 y una última con el valor de retraso del código G2 correspondiente a cada satélite [1].

V.ii. Generador de reloj de código

Es necesaria una fuente de reloj de frecuencia variable para que sea posible compensar cualquier desviación de frecuencia del código entrante respecto de la nominal, por ejemplo debida al efecto Doppler. Además debe tener la capacidad de ajustar su fase para poder lograr la alineación con el código de entrada. Por estas razones se emplea como generador de reloj de código un Oscilador Controlado Numéricamente (Numerically Controlled Oscillator - NCO).

V.ii.a. Oscilador Controlado Numéricamente

Si bien la magnitud de una señal sinusoidal es no lineal, su fase es lineal respecto del tiempo. Un NCO aprovecha esta cualidad para generar una señal sinusoidal digital. Para llevar a cabo esto produce una rampa de fase y realiza la conversión no lineal entre la fase y la magnitud del seno ya sea empleando algún algoritmo de cálculo implementado en hardware o software, o utilizando una memoria que posea las muestras de la predicha señal; la conversión mediante algoritmo está limitada por los requisitos de frecuencia máxima necesarios. Luego, se puede sintetizar una señal sinusoidal de frecuencia variable con tan solo variar la pendiente de la mencionada rampa de fase. La simple ecuación (5) describe el funcionamiento del sistema.

$$f_o = \frac{1}{2\pi} \frac{d\phi}{dt} \cong \frac{1}{2\pi} \frac{\Delta\phi}{\Delta t} \quad (5)$$

donde $\Delta\phi/\Delta t$ es la pendiente de la rampa. Es decir, que la rampa se puede implementar incrementando la fase en saltos de $\Delta\phi$ cada Δt segundos. Para variar la pendiente se modifica $\Delta\phi$ dejando Δt fijo e inversamente proporcional a una frecuencia de referencia f_{clk} . De esta manera, la rampa de fase se genera con un acumulador de fase, el cual es implementado con un acumulador binario de 'a' bits tal que 'a' ceros corresponden a 0 radianes y 'a' unos corresponden a $2\pi(1-2^{-a})$ radianes. Por consiguiente, para programar una frecuencia de salida en vez de $\Delta\phi$ se carga una palabra de sintonización de 'a' bits P_s . Finalmente la frecuencia de la señal de salida es la de (6).

$$f_o \cong \frac{\Delta\phi}{2\pi} f_{clk} = \frac{P_s}{2^a} f_{clk} \quad (6)$$

El NCO acumula fase, fijada por P_s , a la frecuencia de reloj f_{clk} . Cuando la fase es tal que el acumulador de fase desborda comienza un nuevo ciclo de la señal. Aún cuando la explicación del funcionamiento fue hecha para una señal sinusoidal, está claro que fácilmente se pueden generar señales periódicas de cualquier forma arbitraria solamente modificando la tabla de valores almacenados en la memoria. En la Figura 6 se puede observar un diagrama en bloques de un NCO que posee las siguientes características:

- Resolución de frecuencia $\Delta f_{\min} = f_{clk}/2^a$
- Frecuencia máxima $f_{\max} = f_{clk}/2$
- Resolución de fase $\Delta\phi_{\min} = f_o/f_{clk}$ ciclos

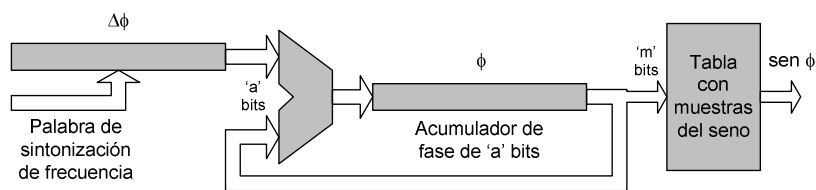


Figura 6: Diagrama en bloques de un NCO

En la Figura 6 se indica que sólo se toman 'm' de los 'a' bits del acumulador de fase para ingresar a la tabla. Esto permite tener almacenada una tabla de un tamaño manejable, sin perder resolución de frecuencia. Como contrapartida, esto trae aparejada la generación de señales espúreas debidas al truncamiento de la fase.

V.ii.b. Implementación del generador de reloj de código

Como ya se mencionó, el NCO debe tener la capacidad de ajustar su fase para poder lograr la alineación con el código de entrada. Además, como debe generar una señal de reloj, no es necesario una tabla de muestras si no que basta con tomar sólo el bit más significativo del acumulador, o su valor negado. En la Figura 7 se puede observar un diagrama en bloques de la implementación. El acumulador de fase posee 'a' bits de manera de fijar la resolución de frecuencia. La palabra de fase inicial posee 'f' bits tal que brinde la posibilidad de tener saltos de fase que la resolución de fase permita.

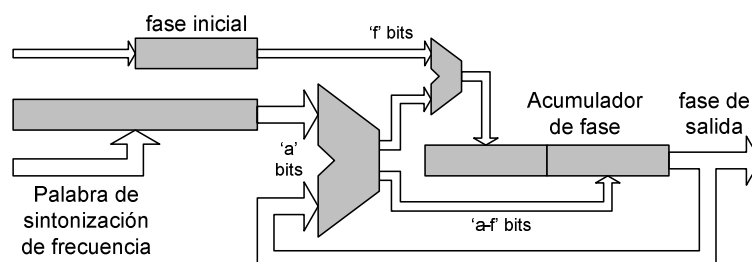


Figura 7: Diagrama en bloques del generador de reloj de código

V.iii. Acumulador

Debido a que los códigos se encuentran cuantizados en un bit para llevar a cabo el producto del código de entrada por el local se utilizó simplemente una compuerta XNOR. Para implementar el acumulador bastó utilizar un contador que cuente en forma ascendente y descendente, puesto que el producto estará representado en un bit.

V.iv. Lógica de control

La lógica de control es la encargada de generar la palabra de sintonización, la fase inicial y las correspondientes señales de carga del NCO, los valores de los registros G1 y G2 y la señal para inicializarlos, la señal de toma de muestra y la señal de fin de integración.

VI. Ensayo realizado

VI.i. Descripción

Con el fin de ensayar el correlador se simuló el proceso de adquisición de la señal de código. La señal de código entrante se multiplica por el código local y se acumula el producto durante 1 ms, luego se desplaza el código local medio tiempo de chip y nuevamente se acumula el producto de los códigos durante 1 ms. El proceso se repite indefinidamente. Tanto el generador de código de entrada como el local fueron configurados para producir el código C/A correspondiente al satélite N°1. Es decir, que cada 1 ms se tiene en la salida del correlador un punto de la función de autocorrelación del código C/A del satélite N°1.

VI.ii. Implementación

Para generar el código C/A entrante se utilizó un dispositivo de lógica programable EPM7064, de la empresa Altera Corporation, programado con un esquema como el de la Figura 1, empleando como reloj un oscilador de 16,368 MHz luego de ser dividida su frecuencia por 16.

Todo el correlador fue implementado en dos dispositivos EPM7128 de la empresa Altera Corporation. La señal de reloj fue provista mediante un oscilador de 20 MHz.

La frecuencia de muestreo es $20 \text{ MHz}/9 = 2,22 \text{ MHz}$, lo que equivale a más de dos muestras por chip.

El acumulador de fase del NCO fue implementado en 16 bits. La palabra de fase inicial es de 8 bits. La señal de reloj del NCO posee una frecuencia de $f_{\text{clk}} = 20 \text{ MHz}$. En estas condiciones la resolución de frecuencia del NCO es de 305 Hz. La palabra de sintonización empleada en el ensayo fue $P_s = D18$, la cual fija la frecuencia de salida en 1022,95 kHz.

Para que el correlador funcione en forma autónoma fue necesario incluir en la lógica de control una máquina de estados que brinde al generador de código los valores de G1 y G2 al comienzo de cada integración. Dichos valores se modifican cada 2 ms, ya que el código local se adelanta en pasos de medio tiempo de chip por cada integración. La lógica de control también debe producir una fase inicial para el NCO que vaya alternando entre cero y medio ciclo.

Debido a que en la entrada del correlador existe una relación señal a ruido muy elevada, no fue necesario incluir un filtro para limitar la potencia del ruido.

En la Figura 8 se puede ver un diagrama esquemático de todo el correlador. Allí se destacaron sólo las partes principales del sistema.

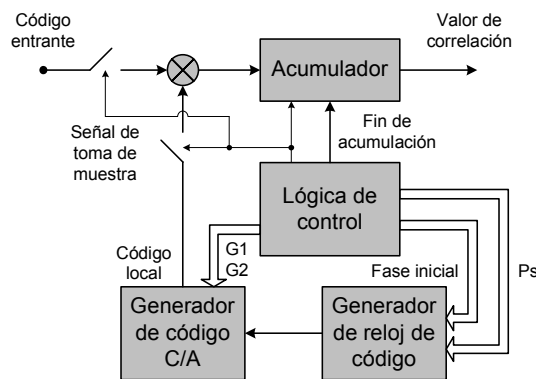


Figura 8: Diagrama en bloques del correlador implementado

VI.iii. Medición

Para medir el valor de correlación obtenido se empleó un osciloscopio. Por esta razón fue necesario incluir un bloque que tome el valor absoluto de los puntos de la correlación y utilizar un conversor analógico-digital tipo R-2R para efectuar la medición. En la Figura 9 se muestran dos picos de correlación adquiridos ajustando dos bases de tiempo distintas en el

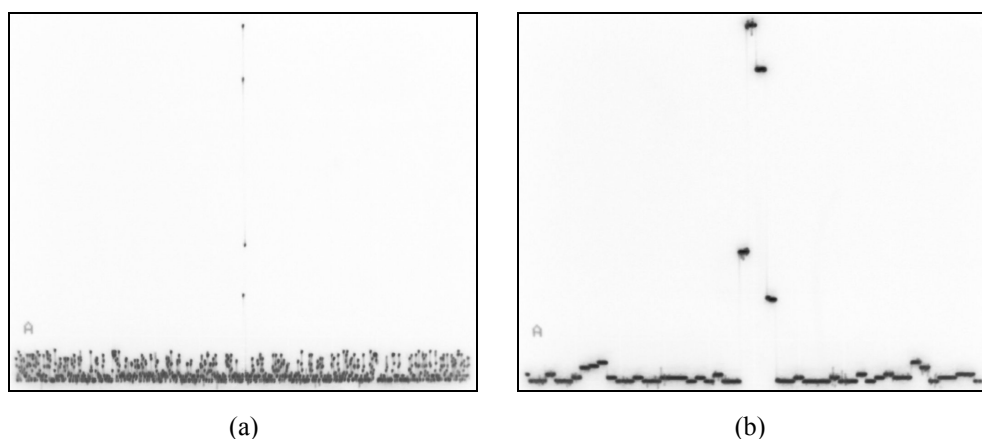


Figura 9: Pantallas de osciloscopio que muestran picos de correlación, ambas ajustadas a 0,2 V/div, pero con distintas escalas de tiempo: (a) 100 ms/div, (b) 5 ms/div

osciloscopio, las que permiten verificar el correcto funcionamiento del correlador. Es posible reconocer la gran similitud entre la función de autocorrelación teórica de la Figura 2 y la obtenida con el correlador implementado.

VII. Conclusiones

Se ha presentado la construcción de un correlador de código pseudoaleatorio. También se han verificado las ventajas de implementar el correlador en dispositivos de lógica programable, sobre todo en una etapa de diseño. El correlador fue ensayado con un NCO y un tiempo de integración particulares, sin embargo, no se pierde generalidad en la implementación puesto que fácilmente se pueden llevar a cabo las modificaciones necesarias para cumplir con requisitos de diseño específicos, aún cuando se deba utilizar un dispositivo de mayor capacidad. Como trabajo futuro se pretende incluir un NCO de señal portadora y definir una interfaz de configuración del correlador, las frecuencias involucradas y características como la cantidad de bits del acumulador de fase como función de la degradación en la correlación debida a la resolución de frecuencia.

VIII. Referencias

- [1]. PARKINSON, Bradford. W. and SPILKER Jr., James J.. *Global Positioning System: Theory and Applications, Volume I*. American Institute of Aeronautics and Astronautics, 1996.
- [2]. ANÓNIMO, ARINC Engineering Services. *Navstar GPS Space Segment / Navigation User Interfaces, IS-GPS-200, Rev. D*, 2004.
- [3]. JOVANOVIĆ, Vladan M. and SOUSA, Elvino S. *Analysis of Non-Coherent Correlation in DS/BPSK Spread Spectrum Acquisition*. IEEE Trans. on Comm., Vol. N°43, No.2/3/4, pp.565-573, 1995.
- [4]. KAPLAN, Elliott D.. *Understanding GPS: Principles and Applications*. Boston, Artech House, 1996.