

Nichtlineare EMV-Optimierung von periodischen Gate-Ansteuerungssignalen im Frequenzbereich mit dem Newton-Verfahren

M.Sc. Caroline Krause, Technische Universität Dortmund, Deutschland

Dr.-Ing. Andreas Bendicks, Technische Universität Dortmund, Deutschland

Prof. Dr.-Ing. Stephan Frei, Technische Universität Dortmund, Deutschland

1 Einleitung

Leistungselektronische Systeme stellen mögliche Quellen elektromagnetischer Störungen dar. Schnellschaltende Transistoren werden zunehmend in modernen leistungselektronischen Systemen verwendet, die die Ursache der Störungen sind. Durch den Einsatz von Wide-Band-gap-Transistoren sind immer schnellere periodische Schaltvorgänge möglich, wodurch die Verlustleistung reduziert werden kann. Aus Sicht der elektromagnetischen Verträglichkeit (EMV) hat dies den Nachteil, dass breitbandigere Störspektren durch steilere Schaltflanken entstehen.

Eine häufig verwendete Methode zur Dämpfung der Störungen sind passive Filter. Passive Filterschaltungen sind insbesondere bei hohen Transferleistungen jedoch häufig groß, schwer und teuer. Der Aufwand kann beispielsweise durch aktive Entstörmaßnahmen reduziert werden, welche auf Halbleiterschaltungen beruhen. Eine Möglichkeit der Realisierung einer aktiven Entstörung stellen aktive Filter dar, bei welchen die Störungen durch geeignete Gegenstörsignale im Sinne einer destruktiven Interferenz ausgelöscht werden. In [1] und [2] werden diese Gegenstörsignale mithilfe von adaptiven Kerbfiltern auf FPGA-Systemen (field programmable gate array) erzeugt. Alternativ hierzu besteht die Möglichkeit, die Entstehung der Störungen direkt an der Quelle zu beeinflussen. Die Transistoren können als Quellen der Störungen gesehen werden. Es ist gängige Praxis, durch gezielte Ansteuerung des Gates der Transistoren die Störemission zu reduzieren. Oft werden hierfür zusätzliche Gate-Widerstände verwendet. Dies führt zu einer Abflachung der Flankensteilheit des Ansteuerungssignals und damit zu einem verlangsamtten Schaltvorgang mit geringerem Überspringen. Dies hat jedoch den Nachteil, dass die Schaltverluste erhöht werden und die Effizienz des Schaltvorgangs reduziert wird. Um diesen Zielkonflikt zu minimieren, d.h. die Störungen zu reduzieren und gleichzeitig die Verlustleistung des Schaltvorgangs nur geringfügig zu erhöhen, wird in diesem Beitrag eine Methode zur aktiven Gate-Ansteuerung angewendet.

Typischerweise werden bei der aktiven Gate-Ansteuerung zusätzliche variable Gate-Widerstände, variable Gate-Kapazitäten, eine Ansteuerung mit einem variablen Strom oder einer variablen Spannung verwendet ([3]). Zur Bestimmung der Ansteuerungssignale für diese variablen Komponenten sind verschiedene Ansätze bekannt. Unterschieden werden kann hier beispielsweise zwischen einer empirischen Bestimmung des Ansteuerungssignals ([4]) oder einer Regelung des Ansteuerungssignals mithilfe analoger Schaltungstechnik ([5]). Auch werden Partikel-Schwarm-Algorithmen ([6]), Simulated Annealing ([7]) oder heuristische Suchverfahren wie in [8] und [9] verwendet. Für die erwähnten Optimierungsverfahren ist die Konvergenz nicht sichergestellt und die Konvergenzgeschwindigkeit im Allgemeinen gering.

In dieser Arbeit wird ein schneller und hochauflösender Signalgenerator verwendet, um das Gate des Transistors anzusteuern. Es wird von einem periodischen Betrieb des Transistors ausgegangen und die Berechnung des Ansteuerungssignals erfolgt im Frequenzbereich. Daher wird in Anlehnung an das Schaltungssimulationsverfahren „Harmonic Balance – Harmonic Newton“ ([10]) ein Verfahren verwendet, bei dem auf Basis eines Newton-Verfahrens das Gate-Ansteuerungssignal optimiert wird. Hierbei werden die Funktionswerte gemessen und die Ableitung wird numerisch berechnet. Hierdurch kann eine höhere Konvergenzgeschwindigkeit erreicht werden. Bei ungeeigneten Startwerten ist jedoch auch bei dem Newton-Verfahren keine Konvergenz garantiert. Daher wird in dieser Arbeit vor der Anwendung des Newton-Verfahrens ein Residuen-Verfahren ([10]) genutzt, durch das geeignete Startwerte bestimmt werden.

Diese Arbeit ist wie folgt strukturiert. Das detaillierte Vorgehen zur Bestimmung eines Zielsignals wird in Kapitel 2 beschrieben. In diesem Kapitel wird darüber hinaus die Methode zur Optimierung des Gate-Ansteuerungssignals auf Basis des Newton-Verfahrens beschrieben. Weiter wird im Kapitel 3 der verwendete Testaufbau eines DC-DC-Aufwärtswandlers erläutert und die Anwendung der allgemeinen Theorie der präsentierten Methode auf das Testsystem beschrieben. Darüber hinaus werden Messergebnisse diskutiert. Abgeschlossen wird diese Arbeit mit einer Zusammenfassung und einem Ausblick.

2 Methode der aktiven Gate-Ansteuerung

Im Folgenden werden einige Grundlagen zur hier verwendeten aktiven Gate-Ansteuerung erläutert. Der Ansatz zur aktiven Gate-Ansteuerung ist schematisch in Bild 1 dargestellt. Es geht darum, ein Grundelement von DC-DC-Wandlern, das in Bild 2 (a) dargestellt ist, über die Gate-Anschlüsse der Transistoren zu steuern. Die Drain-Source-Spannung wird als die zu optimierende Spannung betrachtet.

Die aktive Gate-Ansteuerung besteht aus der Treiberschaltung und einem Optimierungsblock für das Gate-Signal. Im Optimierungsblock wird in Abhängigkeit von der Differenz zwischen der gemessenen Störung, die Drain-Source-Spannung, und einer vorgegebenen Maximalstörung ein optimiertes Gate-Ansteuerungssignal mit einem Newton beziehungsweise Residuen-Verfahren bestimmt. Dieses Ansteuerungssignal treibt dann das Gate des Transistors.

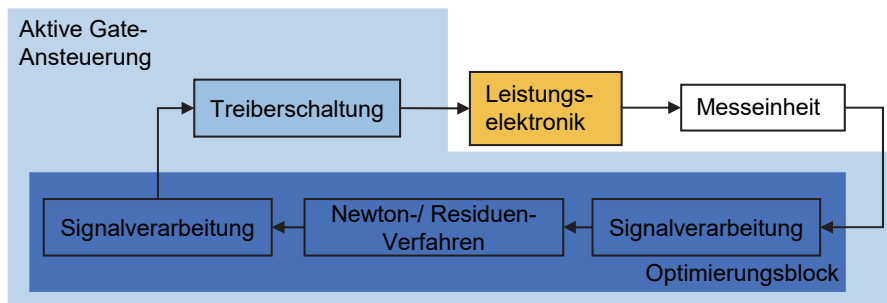


Bild 1: Schematische Darstellung des Optimierungsverfahrens der aktiven Gate-Ansteuerung

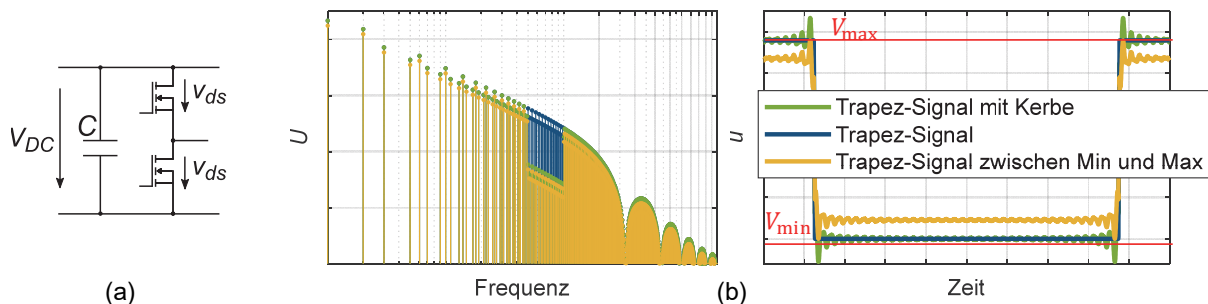


Bild 2: Allgemeine leistungselektronische Schaltzelle (a) und Trapezsignal mit und ohne frequenzselektiver Reduktion der Amplituden im Frequenzbereich (links) und im Zeitbereich (rechts) (b)

2.1 Physikalische Beschränkungen

Im ersten Schritt wird ein ideales trapezförmiges Signal als Zielsignal der Drain-Source Spannung im Zeit- und Frequenzbereich in Bild 2 (b) in Blau betrachtet. In Grün ist das gleiche Signal mit einer schmalbandigen Reduktion der Harmonischen um 20 dB dargestellt. Im Zeitbereich entstehen hierdurch negative Überschwinger durch das Gibbs'sche Phänomen, die durch eine positive Gate-Spannung nicht erzeugt werden können. Im leitenden Zustand ist die minimal mögliche Spannung V_{min} durch den Spannungsabfall des Leitwiderstands $R_{ds,on}$ gegeben. Im sperrenden Zustand ist die maximale Spannung V_{max} durch den Spannungsabfall über dem Pufferkondensator C gegeben. Fällt das Signal mit den frequenzselektiv reduzierten

Harmonischen unter die minimal mögliche Spannung oder überschreitet die maximal mögliche, muss das Zielsignal so angepasst werden, dass wieder alle Anforderungen erfüllt werden.

2.2 Bestimmung des Zielsignals

Das Vorgehen mit einem im Frequenzbereich vorgegebenen Zielsignal ist schematisch in Bild 3 dargestellt. Im ersten Schritt wird der Transistor mit dem Ansteuerungssignal eines einfachen Gate-Treibers angesteuert. Das Signal der sich ergebenden Drain-Source-Spannung wird als Ausgangspunkt verwendet, auf Basis dessen das Zielsignal berechnet wird. Ziel ist es, die Amplituden im Spektrum der Drain-Source-Spannung frequenzselektiv zu reduzieren. Da das resultierende Signal die minimal beziehungsweise die maximal erzeugbare Spannung über- oder unterschreiten kann, wird ein Zielsignal, das diese Begrenzungen einhält, mit dem Verfahren, das in [9] beschrieben wird, bestimmt. Bei dieser Methode werden alle Anforderungen, die das Zielsignal erfüllen soll, mathematisch beschrieben, um damit ein Constraint-Satisfaction-Problem (CSP) zu lösen. Hierbei werden zum einen Anforderungen, die das Spektrum der Drain-Source-Spannung betreffen, im Frequenzbereich angegeben. Zum anderen werden Forderungen, wie beispielsweise die Definition der physikalischen Ober- und Untergrenzen, im Zeitbereich beschrieben. Alle Signale werden im Folgenden durch die Koeffizienten der reellen Fourier-Reihe bis zum K -ten Glied der Form

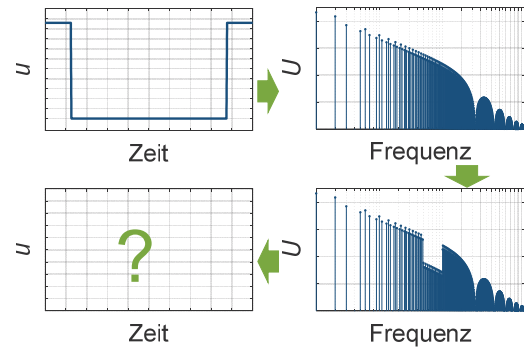


Bild 3: Vorgehen der Methode der aktiven Gate-Ansteuerung

$$u(t) = a_0 + \sum_{k=1}^K a_k \cdot \cos(2\pi f_0 k t) + b_k \cdot \sin(2\pi f_0 k t) \quad (1)$$

beschrieben. Dabei sind a_0 , a_k und b_k die reellen Koeffizienten der Fourier-Reihe, f_0 die Puls-wiederholfrequenz und t die Zeit. Der Vektor

$$\vec{U} = [a_0, a_1, b_1, a_2, b_2, \dots, a_K, b_K], \quad (2)$$

in dem die Fourier-Reihenoeffizienten eines Signals zusammengefasst werden, wird im Folgenden mit dem zugehörigen Großbuchstaben gekennzeichnet.

2.3 Berechnung des Gate-Ansteuerungssignals

Im zweiten Schritt wird das Gate-Ansteuerungssignals bestimmt. Hier gilt es, die entsprechenden Fourier-Reihenoeffizienten \vec{U}_g zu berechnen. Es wird eine Fehlerfunktion \vec{F} in Abhängigkeit des Gate-Ansteuerungssignals definiert. Diese ist gegeben durch die Differenz zwischen der gemessenen Drain-Source-Spannung $\vec{U}_{ds}(\vec{U}_g)$ und dem Zielsignal $\vec{U}_{ds,Ziel}$ (3)

$$\vec{F}(\vec{U}_g) = \vec{U}_{ds}(\vec{U}_g) - \vec{U}_{ds,Ziel} \stackrel{!}{=} \mathbf{0}. \quad (3)$$

Wird dies mit einem Newton-Verfahren gelöst, ergibt sich die Iterationsvorschrift

$$\vec{U}_g^{n+1} = \vec{U}_g^n - \mathbf{J}^{-1} \cdot \vec{F}(\vec{U}_g^n) \cdot \mu_N, \quad (4)$$

mit den Ansteuerungssignalen \vec{U}_g^{n+1} und \vec{U}_g^n im Iterationsschritt $n + 1$ und n , der Jacobi-Matrix $\mathbf{J} = d\vec{F}(\vec{U}_g^n)/d\vec{U}_g^n$ und dem Dämpfungsfaktor μ_N . Da die Jacobi-Matrix nicht direkt bestimmt werden kann, wird diese wie in [10] nach

$$\mathbf{J} = \mathbf{\Gamma} \cdot \text{diag}\left(\frac{df(u_g)}{du_g}\right) \cdot \mathbf{\Gamma}^{-1} \quad (5)$$

berechnet. Dabei ist $\mathbf{\Gamma}$ die Matrix zur Berechnung der diskreten Fourier-Transformation (DFT) und $\mathbf{\Gamma}^{-1}$ die Matrix zur Berechnung der inversen diskreten Fourier-Transformation (IDFT). Die DFT-Matrix ist gleich der Inversen der IDFT-Matrix, die nach Gleichung

$$\Gamma^{-1} = \begin{bmatrix} 1 & \cos(2\pi f_0 t_1) & \sin(2\pi f_0 t_1) & \cdots & \cos(2\pi K f_0 t_1) & \sin(2\pi K f_0 t_1) \\ 1 & \cos(2\pi f_0 t_2) & \sin(2\pi f_0 t_2) & \cdots & \cos(2\pi K f_0 t_2) & \sin(2\pi K f_0 t_2) \\ \vdots & \vdots & \vdots & \ddots & \vdots & \vdots \\ 1 & \cos(2\pi f_0 t_M) & \sin(2\pi f_0 t_M) & \cdots & \cos(2\pi K f_0 t_M) & \sin(2\pi K f_0 t_M) \end{bmatrix} \quad (6)$$

bestimmt wird. Dabei ergibt sich eine $M \times M$ -Matrix mit $M = 2 \cdot K + 1$ unter Berücksichtigung von K Harmonischen.

In Gleichung (5) wird die Fehlerfunktion im Zeitbereich $f(u_g)$ nach dem Ansteuerungssignal u_g abgeleitet und als eine Diagonalmatrix geschrieben. Die Ableitung $df(u_g)/du_g$ kann beispielsweise durch den Differenzenquotienten berechnet werden. Hier wird ein vereinfachtes Newton-Verfahren angewendet ([11]). Das heißt, dass die Jacobi-Matrix einmalig vorab berechnet und in allen Iterationsschritten verwendet wird. Der Grund hierfür ist, dass die Berechnung der Jacobi-Matrix und die Invertierung dieser im Allgemeinen sehr rechenintensiv sind. Darüber hinaus wird die Jacobi-Matrix aus verrauschten Messdaten berechnet. Zusätzlich verstärkt der Hochpass-Charakter eines Differenzierers das hochfrequente Rauschen der Messdaten. Eine gut konditionierte Matrix zu erhalten ist nicht trivial, aber essentiell für die Konvergenz des Newton-Verfahrens. Das Konvergenzverhalten wird außerdem durch einen Dämpfungsfaktor μ_N beeinflusst. Dieser wird beim klassischen Newton-Verfahren immer zu eins gewählt. In diesem Fall kann quadratische Konvergenz erreicht werden. Hier wird für μ_N ein Wert kleiner als eins gewählt, um das Verfahren robuster zu machen. Hierdurch wird jedoch die Konvergenzgeschwindigkeit reduziert [12]. Generell ist es bei einem Newton-Verfahren nicht gewährleistet, dass die Lösung konvergiert. Maßgeblich hierfür ist neben der Wahl des Parameters μ_N die Wahl der Startwerte. Da dies in Bezug auf die aktive Gate-Ansteuerung nicht trivial ist, wird dem Newton-Verfahren ein Residuen-Verfahren ([10]) vorgeschaltet, welches robuster ist und durch das geeignete Startwerte für das Newton-Verfahren bestimmt werden können. Die Iterationsvorschrift des Residuen-Verfahrens ist durch Gleichung (7)

$$\vec{U}_g^{n+1} = \vec{U}_g^n - \vec{F}(\vec{U}_g^n) \cdot \mu_R \quad (7)$$

gegeben. Dabei ist μ_R der Dämpfungsfaktor des Residuen-Verfahrens. Die Optimierung des Ansteuerungssignals kann auch komplett mit dem Residuen-Verfahren durchgeführt werden, jedoch konvergiert das Verfahren langsamer als das Newton-Verfahren und ist generell nur für schwach nichtlineare Optimierungsprobleme geeignet [10].

3 Anwendung auf einen DC-DC-Wandler

Im Folgenden wird die zuvor beschriebene Methode auf einen DC-DC-Aufwärtswandler angewendet. Zunächst wird der Messaufbau beschrieben. Anschließend wird die Gate-Ansteuerung auf das System angewendet. Zuletzt werden die resultierenden Messergebnisse vorgestellt und diskutiert.

3.1 Beschreibung des gewählten Wandlers und des Systemaufbaus

Es wird ein Aufwärtswandler mit einer Eingangsspannung U_{ein} von 12 V und einer Ausgangsspannung U_{aus} von 48 V verwendet. Das Ersatzschaltbild und ein Foto des DC-DC-Wandlers sind in Bild 4 dargestellt. Die Schaltung besteht aus zwei GaN-HEMTs epc2020 von Efficient Power Conversion. Der untere Transistor wird aktiv mit einer Schaltfrequenz von 100 kHz geschaltet und der obere Transistor wird im Rückwärtsbetrieb verwendet und fungiert wie eine Diode. Die Kapazität am Eingang des Wandlers C_{ein} beträgt 220 μF und am Ausgang ist C_{aus} gleich 440 μF . Die Speicherinduktivität L hat einen Wert von 9,4 μH . Der Lastwiderstand hat einen Wert von 55 Ω . Um das geeignete Ansteuerungssignal zu finden wird die Drain-Source-Spannung u_{ds} mit einem Oszilloskop (Wavesurfer 3054 von LeCroy) gemessen, das die gemessene Spannung an MATLAB übergibt, wo die Signaloptimierungen durchgeführt werden. Das berechnete Ansteuerungssignal wird einem Signalgenerator (AFG3101 von Tektronix) übergeben, welcher über einen Verstärker, basierend auf dem Operationsverstärker ADA4870 von Analog Devices, das Gate des unteren Transistors ansteuert.

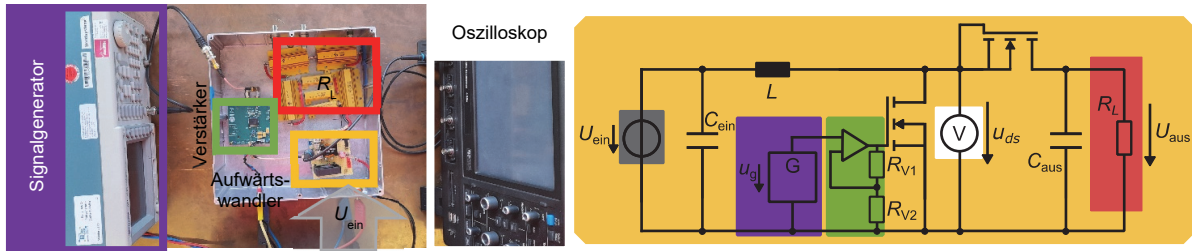


Bild 4: Foto (links) und Ersatzschaltbild (rechts) des verwendeten DC-DC-Aufwärtswandlers

Bei der Anwendung des Optimierungsalgorithmus im Messaufbau ist zu beachten, dass Verzögerungszeiten durch beispielsweise Signallaufzeiten entstehen, die bei der Berechnung des Gate-Ansteuerungssignals zu berücksichtigen sind.

3.2 Anwendung des Optimierungsverfahrens

Im Folgenden wird die in Kapitel 2 beschriebene Methode zur aktiven Gate-Ansteuerung angewendet. Im ersten Schritt wird das Zielsignal bestimmt. Hierzu wird zunächst ein Trapezsignal an das Gate des Transistors angelegt. Es resultiert das in Blau in Bild 5 dargestellte Signal der Drain-Source-Spannung im Zeit- und im Frequenzbereich $\vec{U}_{ds,Stör}$. Es soll das Ziel sein, die Amplituden der Einhüllenden von 5 MHz bis 10 MHz um 20 dB zu reduzieren. Dieses Signal ist in Bild 5 mit $\vec{U}_{ds,Kerbe}$ gekennzeichnet. Wie in Kapitel 2 erwähnt, entstehen Oszillationen, die die maximale Spannung, hier von $A_{max} = 59,3$ V, überschreiten und die minimale Spannung, von hier $A_{min} = -3,4$ V, unterschreiten. Daher muss das Zeitbereichssignal beschränkt werden. Das gesuchte Signal, das diese Anforderung erfüllt wird mit $\vec{U}_{ds,Ziel}$ bezeichnet. Darüber hinaus soll das Signal $\vec{U}_{ds,Ziel}$ weitere Anforderungen erfüllen. Es sollten keine hochfrequenten Signalanteile oberhalb von 30 MHz angeregt werden. Niederfrequente Signalanteile, bis auf den DC-Anteil des Signals, können beliebig verändert werden. Diese Anforderungen an das Zielsignal sind in Bild 5 dargestellt und in den Gleichungen C_1 bis C_5 in Gleichung (8) mathematisch beschrieben

$$\begin{aligned}
 C_1: u_{ds,Ziel} - A_{max} &\leq 0 \\
 C_2: A_{min} - u_{ds,Ziel} &\leq 0 \\
 C_3: \vec{U}_{ds,Ziel,DC,dB\mu V} - \vec{U}_{ds,Stör,DC,dB\mu V} &= 0 \\
 C_4: \vec{U}_{ds,Ziel,5\text{ MHz}..10\text{ MHz},dB\mu V} - (\vec{U}_{ds,Stör,5\text{ MHz}..10\text{ MHz},dB\mu V} - 20\text{ dB}) &= 0 \\
 C_5: \vec{U}_{ds,Ziel,HF,dB\mu V} - \vec{U}_{ds,Stör,HF,dB\mu V} &= 0.
 \end{aligned} \tag{8}$$

In den Gleichungen C_3 bis C_5 wird durch die Indizes gekennzeichnet, auf welche Frequenzkomponenten der Vektoren $\vec{U}_{ds,Ziel}$ und $\vec{U}_{ds,Stör}$ in dB μ V zugegriffen wird. Das resultierende CSP wird wie in [9] beschrieben durch Umformung in ein Optimierungsproblem mit Nebenbedingungen gelöst. Es resultiert das in Bild 5 dargestellte Zielsignal $\vec{U}_{ds,Ziel}$. In Bild 5 ist rechts zu erkennen, dass die Harmonischen unterhalb von 5 MHz nur geringfügig verändert werden. Oberhalb zwischen 10 MHz und 14 MHz werden die Harmonischen bis zu 10 dB reduziert. Zwischen 14 MHz und 25 MHz werden die Harmonischen von $\vec{U}_{ds,Ziel}$ um bis zu 6 dB erhöht. In Bild 5 ist links zu erkennen, dass das optimierte Zielsignal die Beschränkungen durch A_{max} und A_{min} einhält und die Überschwinger reduziert werden. Die Schaltflanken werden durch die Lösung des CSP nur geringfügig verlängert, jedoch wird der Transistor nicht mehr vollständig ein- beziehungsweise ausgeschaltet.

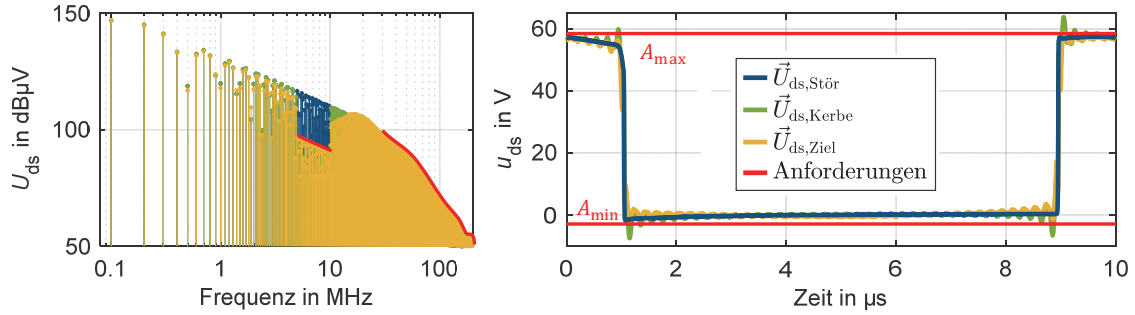


Bild 5: Spektren (links) und Zeitbereichssignale (rechts) des Störsignals, des geforderten Signals und des Zielsignals und Anforderungen des CSPs

Im nächsten Schritt wird das Gate-Ansteuerungssignal \vec{U}_g optimiert, um die Forderungen des Zielsignals zu erfüllen. Die zu optimierende Funktion ist dabei die Fehlerfunktion in (3). Wie beschrieben erfolgt zunächst die Optimierung mithilfe des Residuen-Verfahrens mit der Iterationsvorschrift aus (7). Der Parameter μ_R wird hier zu 10^{-3} gewählt. Als Startsignal \vec{U}_g^0 wird das Trapezsignal in Bild 6 in Blau verwendet, mit einem Low-Pegel von 0,15 V und einem High-Pegel von 0,75 V. Die aus diesem Ansteuerungssignal resultierende Drain-Source-Spannung wird gemessen und dem PC übergeben. Zur Reduktion von Rauschen wird hier das Messsignal mit einem Tiefpass-Filter erster Ordnung mit einer Grenzfrequenz von 60 MHz gefiltert. Um die Fourier-Reihenoeffizienten $\vec{U}_{ds}(\vec{U}_g)$ zu bestimmen, wird eine DFT

$$\vec{U}_{ds}^n(\vec{U}_g^n) = \Gamma \cdot u_{ds}^n \quad (9)$$

mithilfe der Multiplikation mit der DFT-Matrix Γ durchgeführt. Mit $\vec{U}_{ds}^n(\vec{U}_g^n)$ wird die Fehlerfunktion im Iterationsschritt n nach (3) berechnet und in die Iterationsvorschrift aus (7) eingesetzt, um \vec{U}_g^{n+1} zu bestimmen. Hierbei wird die Fehlerfunktion ab einer Frequenz von 50 MHz mit dem Faktor 0,5 gewichtet, um hochfrequente Störungen zu reduzieren. Um zur Ansteuerung des Transistors das Zeitbereichssignal u_g^{n+1} zu berechnen, werden die Fourier-Reihenoeffizienten mit der IDFT-Matrix Γ^{-1} multipliziert

$$u_g^{n+1} = \Gamma^{-1} \cdot \vec{U}_g^{n+1}. \quad (10)$$

Der Parameter K aus der Definition der Fourier-Reihe in (1) wird hier zu 2000 gewählt, woraus $M = 4001$ Abtastpunkte beziehungsweise Fourier-Reihenoeffizienten resultieren. Um durch die Optimierung ungewollte hochfrequente Signalanteile zu reduzieren, wird das Ansteuerungssignal mit einem Tiefpassfilter mit einer Bandbreite von 60 MHz gefiltert. Das Residuen-Verfahren wird für 100 Iterationen angewendet. Das sich ergebende Gate-Ansteuerungssignal ist in Bild 6 in Grün dargestellt und dient als Startwert für das vereinfachte Newton-Verfahren. In allen folgenden Iterationsschritten wird das vereinfachte Newton-Verfahren angewendet. Die Iterationsvorschrift in Gleichung (4) wird genutzt. Der Parameter μ_N wird hier zu $5 \cdot 10^{-4}$ gewählt. Die partielle Ableitung $df(u_g)/du_g$ für die Jacobi-Matrix wird hier mittels des Differenzenquotienten als Vorwärtsdifferenz berechnet. Dazu wird als Testsignal das Trapezsignal $u_{g,I}$ verwendet (Bild 6 in Blau) mit dem High-Pegel 0,7 V und dem Low-Pegel 0 V. Als zweites Testsignal wird das Signal $u_{g,I} + \Delta u$ mit dem DC-Offset $\Delta u = 0,3$ V verwendet. Für die numerische Ableitung gilt

$$\frac{df(u_g)}{du_g} = \frac{f(u_{g,I} + \Delta u) - f(u_{g,I})}{\Delta u} \quad (11)$$

Die gemessenen Drain-Source-Spannungen werden hier zur Berechnung der Jacobi-Matrix mit einem gleitenden Mittelwertfilter gewichtet. Als Abbruchbedingung der Optimierung muss

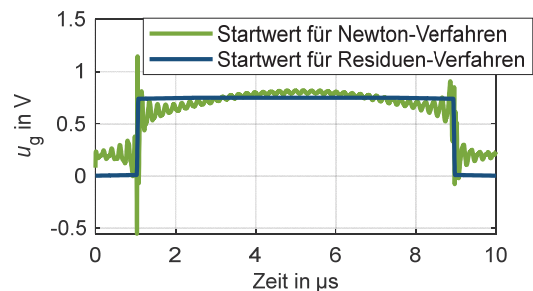


Bild 6: Startwerte der Ansteuerungssignale für das Residuen- und Newton-Verfahren

$$\|u_g^{n+1} + u_g^n\| < \varepsilon \quad (12)$$

mit $\varepsilon = 10^{-6}$ erfüllt sein. Damit bei ausbleibender Konvergenz Endlosschleifen vermieden werden, wird als zweite Abbruchbedingung eine maximale Anzahl von 150 Iterationen gewählt.

3.3 Messergebnisse

Im Folgenden werden die Ergebnisse der aktiven Gate-Ansteuerung zur frequenzselektiven Reduktion der Amplituden der Drain-Source-Spannung beschrieben. In Bild 7 sind die Spektren der Drain-Source-Spannung des mit einem Trapezsignal (vergleiche Bild 6 in Blau mit einer Amplitude von 1 V) angesteuerten Transistors (blau) und des Zielsignals $\vec{U}_{ds,Ziel}$ (gelb) dargestellt. Bei Durchführung der Optimierung mit den zuvor angegebenen Parametern ergibt sich das in Bild 8 dargestellte Gate-Ansteuerungssignal im Zeit- und Frequenzbereich. Aus diesem resultiert das in Bild 7 in Grün dargestellte Signal der Drain-Source-Spannung $\vec{U}_{ds,Opt}$. Im Frequenzband von 5 MHz bis 10 MHz wird die Zielsetzung bis auf einen mittleren quadratischen Fehler von $504,2 \cdot 10^{-6}$ erfüllt. Der mittlere quadratische Fehler wird anhand der Fehlerfunktion in (3) im linearen Maß berechnet. Das Konvergenzverhalten der vorgestellten Methode der aktiven Gate-Ansteuerung ist in Bild 9 dargestellt. Der mittlere quadratische Fehler im Frequenzband von 5 MHz bis 10 MHz weist zunächst ein schnelles Konvergenzverhalten auf, welches ab etwa 30 Iterationen abflacht. Nach 140 Iterationen wird das Minimum erreicht und der Fehler steigt in den folgenden Iterationen wieder an.

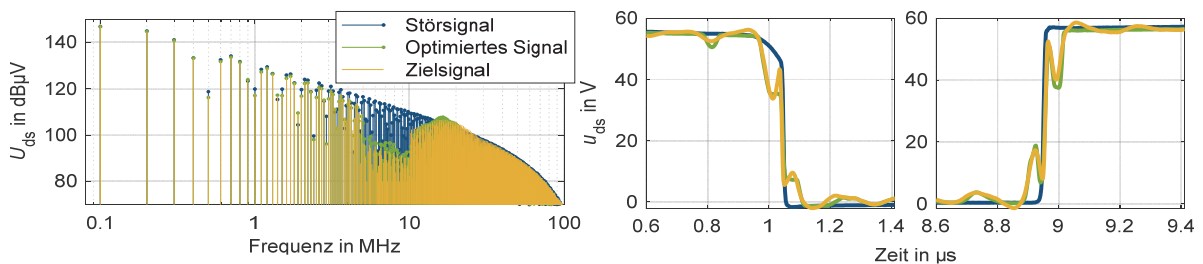


Bild 7: Spektren (links) und Vergrößerung der Schaltflanken im Zeitbereich (rechts) des Störsignals, des optimierten Signals und des Zielsignals der Drain-Source-Spannung des Low-Side Transistors

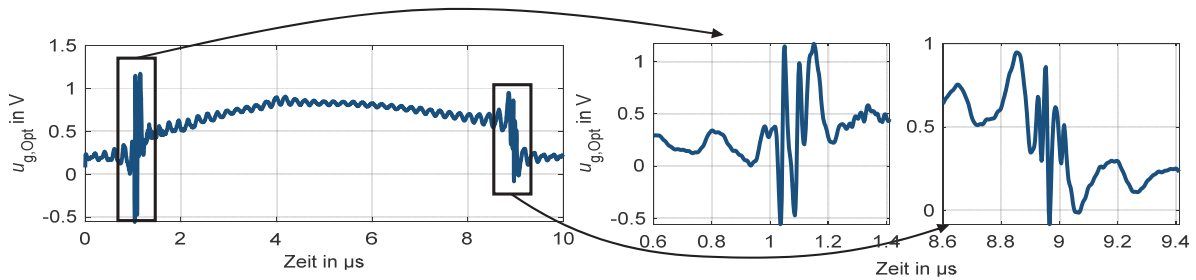


Bild 8: Optimiertes Gate-Ansteuerungssignals, Gesamtsignal (links) und Vergrößerung der Schaltvorgänge (rechts)

In [9] wird ebenfalls eine Optimierung im Frequenzbereich durchgeführt, jedoch wird dort ein heuristischer Suchalgorithmus verwendet. Bei diesem Verfahren sind 1000 Optimierungsschritte erforderlich, bis das Zielsignal mit einer ausreichenden Genauigkeit generiert wird. Die Kombination aus Residuen- und Newton-Verfahren bietet im Vergleich dazu eine um 86 % schnellere Konvergenz.

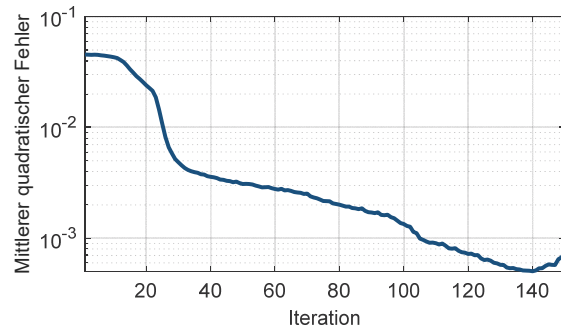


Bild 9: Konvergenzverhalten des mittleren quadratischen Fehlers zwischen 5 MHz und 10 MHz

4 Zusammenfassung und Ausblick

Leistungselektronische Systeme stellen potentielle Quellen elektromagnetischer Störungen dar. Um die Entstehung der Störungen zu reduzieren, kann eine aktive Gate-Ansteuerung angewendet werden. Hier wurde eine Methode vorgestellt, bei der die Amplituden des Spektrums der Drain-Source-Spannung des unteren Transistors einer Halbbrücke eines DC-DC-Aufwärtswandlers frequenzselektiv reduziert werden. Die Bestimmung des Gate-Ansteuerungssignals erfolgt hier durch die Optimierung mit einer Kombination aus einem Residuen-Verfahren und einem vereinfachten Newton-Verfahren. Es wurde eine Reduktion der Amplituden im Frequenzband von 5 MHz bis 10 MHz um ca. 20 dB erreicht. Vorteil der vorgestellten Methode zur Optimierung des Gate-Ansteuerungssignals ist das schnelle Konvergenzverhalten durch das vereinfachte Newton-Verfahren gegenüber langsamen heuristischen Optimierungsverfahren.

Um einen praxistauglichen Aufbau zu erhalten, können der Signalgenerator, der PC und das Oszilloskop ersetzt werden durch, zum Beispiel einen Digital-Analog-Konverter, einen Analog-Digital-Konverter und ein FPGA.

Danksagung

Dieser Beitrag entstand im Rahmen des Projekts RobKom (Robuste Kommunikation in autonomen Elektrofahrzeugen) und wurde durch das BMBF (Bundesministerium für Bildung und Forschung) unter dem Förderkennzeichen 16EMO0380 finanziell unterstützt. Die Verantwortung für den Inhalt dieses Beitrags liegt ausschließlich bei den Autoren.

Literatur

- [1] A. Bendicks, T. Dörlemann, S. Frei, N. Hees und M. Wiegand: Active EMI Reduction of Stationary Clocked Systems by Adapted Harmonics Cancellation, IEEE Trans. Electromagn. Compat., Vol. 61, Nr. 4, pp.998 – 1006, 2019
- [2] T. Dörlemann, A. Bendicks und S. Frei: FPGA-based Adaptive Notch Filters for the Active Cancellation of Varying Electromagnetic Emissions of Power Electronic Inverter Systems, IEEE International Joint EMC/SI/PI and EMC Europe Symposium, Raleigh, NC, USA, 26. Juli–13. August 2021, pp. 307 - 312
- [3] S. Zhao, X. Zhao, Y. Wei, Y. Zhao und H.A. Mantooth: A Review on Switching Slew Rate Control for Silicon Carbide Devices using Active Gate Drivers, IEEE J. Emerg. Sel. Topics Power Electron., Vol. 9, Nr. 4, pp. 4096 - 4114, 2021
- [4] H. C. P. Dymond, J. Wang, D. Liu, J. J. O. Dalton, N. McNeill, D. Pamunuwa, S. J. Hollis und B. H. Stark: A 6.7-GHz active gate driver for GaN FETs to combat overshoot, ringing, and EMI, IEEE Trans. Power Electronics, Vol. 33, Nr. 1, pp. 581 - 594, 2018
- [5] A. Paredes, V. Sala, H. Ghorbani und L. Romeral: A novel active gate driver for silicon carbide MOSFET, IECON 2016 – 42nd Annual Conference of the IEEE Industrial Electronics Society, pp. 3172 - 3177
- [6] Y. S. Cheng, T. Mannen, K. Wada, K. Miyazaki, M. Takamaya und T. Sakurai: Optimization platform to find a switching pattern of digital active gate drive for reducing both switching loss and surge voltage, IEEE Trans. Ind. Appl., Vol. 55, Nr. 5, pp. 5023 – 5031, 2019
- [7] K. Miyazaki, M. Takamiya und T. Sakurai: General-purpose clocked gate driver IC with programmable 63-level drivability to optimize overshoot and energy loss in switching by a simulated annealing algorithm, IEEE Trans. on Ind. Applicat, Vol. 53, Nr. 3, pp. 2350 – 2357, 2017
- [8] C. Krause, A. Bendicks und S. Frei: Active gate control with synthesized signals to avoid overshoots and ringing in DC-to-DC converters, PCIM Europe 2021, Nürnberg, Deutschland, 03.-07. Mai 2021, pp.1256 - 1262
- [9] C. Krause, A. Bendicks und S. Frei: Frequency-selective reduction of power electronic switching noise by applying synthesized gate signals, IEEE International Joint EMC/SI/PI and EMC Europe Symposium, Raleigh, NC, USA, 26. Juli–13. August 2021, pp. 100 – 105
- [10] K. S. Kundert, J. K. White und A. Sangiovanni-Vincentelli: Steady-State Methods for Simulating Analog and Microwave Circuits, Springer US, Boston, MA, 1990
- [11] H. Heuser: Lehrbuch der Analysis Teil 2, 13. Auflage, Vieweg + Teubner Verlag, Wiesbaden, 2004
- [12] M. Hermann: Numerische Mathematik, 3. Auflage, Oldenbourg Wissensverlag, München, 2012