

Uso del VHDL en la enseñanza de Arquitectura de Computadores

José Albaladejo, Lenin G. Lemus, Daniel Gil, Joaquín Gracia, Pedro J. Gil.
Departamento de Informática de Sistemas y Computadores (DISCA)
e-mail: {jalba, lemus, dgil, pgil}@disca.upv.es
Universidad Politécnica de Valencia

Resumen

Para lograr una mayor calidad en la enseñanza de las asignaturas de la titulación de Ingenieros Técnicos en Informática e Ingenieros de Informática en la Universidad Politécnica de Valencia (UPV), se han incorporado asignaturas optativas que motiven a los alumnos y que además les resulten útiles. Con esta premisa, hemos propuesto e impartido la docencia de la nueva asignatura denominada Arquitecturas VLSI (AVLSI) durante el último semestre del curso 97/98.

La asignatura fue concebida por profesores del departamento pertenecientes a las áreas de Estructura y Tecnología de Computadores de la UPV, donde se sostiene la tesis de que faltaba alguna asignatura donde se le hiciesen llegar al alumnado los conocimientos de las nuevas tendencias en la tecnología y el diseño de los circuitos integrados VLSI (básicamente procesadores y memorias) reales. Con este fin se consiguió dar forma y contenidos a la nueva asignatura.

La organización de la misma contempla una primera parte de introducción a las tecnologías de los C.I. VLSI y al diseño "full-custom", con un peso total en la asignatura de un 30% de la materia. A continuación, la arquitectura de los circuitos "semi-custom" programables por el usuario como CPLDs y FPGAs, con un peso del 5% y por último el lenguaje de descripción de "hardware" VHDL, con un peso del 65%.

1. Introducción

En la Facultad de Informática de la Universidad Politécnica de Valencia y para el curso académico 97/98, se ha ofertado la asignatura de Arquitecturas VLSI (AVLSI) con 6 créditos. Esta asignatura pertenece al área de Arquitectura y Tecnología de Computadores (ATC), y se ha impartido en el último semestre de la titulación (5ºB) [15]. Es una asignatura optativa que pertenece al grupo de intensificación para la especialidad de Ingeniería de Computadores, en la titulación de Ingeniero en Informática. El Departamento de Informática de Sistemas y Computadores (DISCA) ha sido el encargado de impartir la docencia.

La distribución de los 6 créditos de la asignatura se ha realizado de la siguiente forma:

- 3 créditos para teoría.
- 1.5 créditos para problemas de aula.
- 1.5 créditos para prácticas de laboratorio.

2. Objetivos

Se han definido unos objetivos en la asignatura, que pueden sintetizarse en que al finalizar el curso el alumno conozca y comprenda:

- La ingeniería VLSI para el diseño e implementación de Circuitos Integrados.
- Las diferentes aproximaciones al diseño de sistemas VLSI, mediante herramientas CAD.
- Los conceptos de diseño "full-custom" y "semi-custom".
- El uso del lenguaje VHDL como herramienta de diseño de arquitecturas de circuitos integrados.
- El diseño de un sistema computador aplicando la aproximación "semi-custom".

3. Desarrollo de la asignatura

En la primera parte se han considerado los temas correspondientes a las tecnologías de los circuitos VLSI.

El tema 1 introduce la ingeniería VLSI, presentando el hilo conductor de la asignatura.

En el tema 2 se ha realizado una revisión de los transistores MOSFET y las principales familias lógicas utilizadas en el diseño de circuitos VLSI. Además de las familias NMOS y CMOS, vistas en cursos anteriores, se describen dos nuevas familias de indudable interés en los C.I. actuales: la tecnología BiCMOS y la tecnología del Arseniuro

de Galio (AsGa), ambas orientadas a mejorar las prestaciones de velocidad.

El tema 3 describe los procesos principales involucrados en la fabricación de los C.I. En primer lugar se explican las técnicas básicas genéricas (fabricación de obleas, oxidación, difusión, implantación iónica, fotolitografía, metalización, conexiónado y encapsulado) y luego se particulariza en las técnicas correspondientes a los C.I. NMOS y CMOS, a modo de ejemplo ilustrativo. En la docencia de este capítulo es interesante utilizar como ayuda complementaria algún vídeo que clarifique visualmente las distintas etapas del proceso de fabricación [27].

Se ha realizado una primera práctica relacionada con esta parte, denominada "Familias lógicas MOS: Simulación con PSPICE". En esta práctica se trata de comparar las distintas familias lógicas mediante el PSPICE, analizando distintos parámetros: retardos, disipación de potencia, márgenes de ruido, etc..

El tema 4 aborda la problemática de diseño de los C.I. VLSI. Se ha dividido en dos partes correspondientes a dos estilos de diseño, "*full-custom*" y "*semi-custom*", resaltando las ventajas e inconvenientes de cada uno de ellos. En la parte de diseño "*full-custom*" se describen algunas reglas de diseño del "*layout*" (λ -reglas para NMOS y CMOS), las técnicas de especificación simbólica y ejemplos sencillos de diseño de "*layout*". También se citan algunas herramientas de diseño desarrolladas por universidades y/o empresas. Se ha utilizado otro vídeo para ilustrar las técnicas del diseño "*full-custom*" [28]. En este punto se ha previsto la realización de una segunda práctica: "Diseño "*full-custom*" de celdas básicas", consistente en el diseño y simulación electrónica de algunos "*layouts*" sencillos (puertas básicas, "*flip-flops*", multiplexores, celdas de memoria, etc.) que pueden ser utilizadas como celdas para efectuar diseños de sistemas más complejos. Para esta práctica es necesario contar con alguna herramienta de diseño y simulación de "*layouts*" (por ejemplo Tedmos, o el Tanner [30,31]).

En la parte de los dispositivos "*semi-custom*", hemos considerado los dispositivos diseñados por el usuario y programados por el fabricante y los programables por el usuario directamente, haciendo mayor hincapié en estos últimos. Se han estudiado los siguientes apartados.

Primero se ha realizado una introducción, a modo de repaso, de los diferentes dispositivos programables, tanto por el fabricante como por el usuario, haciendo una primera clasificación. Nuestro mayor esfuerzo se ha orientado hacia las arquitecturas de los CPLDs y las FPGAs, para establecer una mayor conexión a la hora de diseñar con circuitos con los que podemos realizar las prácticas.

Se han estudiado con detalle las estructuras de los dispositivos CPLDs y FPGAs más vendidas y actuales del mercado (como los CPLDs y FPGAs de Xilinx de las series 9k, 4k, 6k, los CPLDs de Altera de las series Max 7k y 9k y las FPGAs de Atmel de la serie 40k).

Por último, y para introducir el diseño en alguno de los dispositivos estudiados, hemos explicado el funcionamiento de los equipos de desarrollo para el diseño de circuitos digitales más actuales (como es el caso del paquete de programas Foundation-Express de Xilinx-Synopsys (figura 1), y de las placas para el diseño de prototipos basadas en FPGAs y CPLDs, como son la FPGA-Demo-Board de Xilinx, o las XS4K y XS9K de Xess).

En la segunda parte del curso, en el tema 5, se enseña en profundidad el lenguaje de descripción del "*hardware*" VHDL. Primero se describen las construcciones principales del lenguaje así como las repercusiones que éstas tienen sobre la implementación. A continuación se diseñan los bloques básicos que sirven para construir otros bloques más complejos. Estos bloques son sumadores, restadores, comparadores, registros de desplazamiento, etc.

En el tema 6 se muestran algunos ejemplos de arquitecturas de procesadores RISC de 32 bits. Se estudian las arquitecturas del procesador DP32 (figuras 2 y 3) y del procesador DLXS [9]. Primero se analiza una descripción comportamental de la CPU y posteriormente una descripción estructural, desglosando la CPU en sus componentes principales (la unidad de control, la ALU, registros, etc.). El diseño de los componentes se basa en el estudio realizado en el tema 5.

Las prácticas correspondientes a esta parte se iniciaron con el simulador de VHDL, Vsystem de la firma Model Technology, (ver el apéndice correspondiente de las prácticas). Primero se mostró el funcionamiento del simulador y como se debe programar en VHDL. A continuación se

realizaron las simulaciones comportamental y estructural del procesador DP32 y del procesador DLXS.

Foundation Express Implementation Flow Diagram

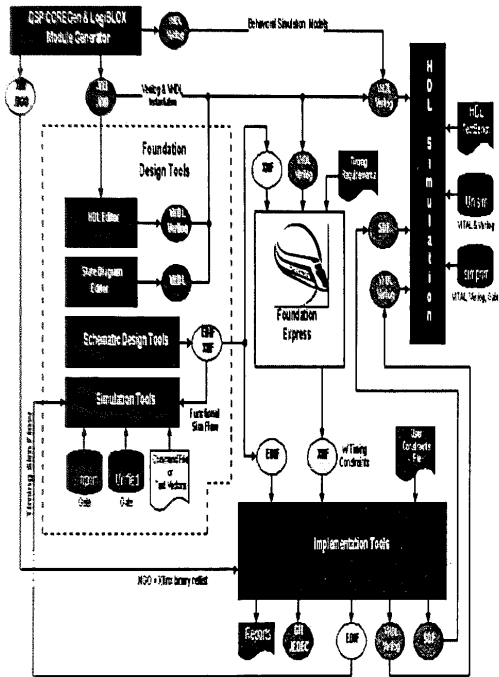


Figura 1: Diagrama de Flujo del diseño de Foundation-Express de Xilinx- Synopsys.

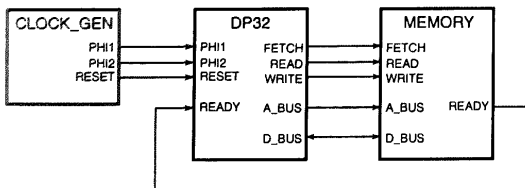


Figura 2: Sistema computador basado en el DP32 [8].

Las siguientes prácticas han consistido en la implementación de una arquitectura RISC basada en las anteriores en una FPGA, mediante el

programa de diseño M1 de Xilinx. En ellas el alumno ha podido comprobar cómo influyen las decisiones del diseño en la implementación del procesador. Para ello se les ha enseñado a optimizar el código VHDL de los componentes que constituyen el procesador con el programa "LogiBLOX", que permite aprovechar al máximo los recursos de las FPGA de Xilinx. Por último han preparado una serie de pruebas para comprobar la funcionalidad correcta de cada bloque diseñado.

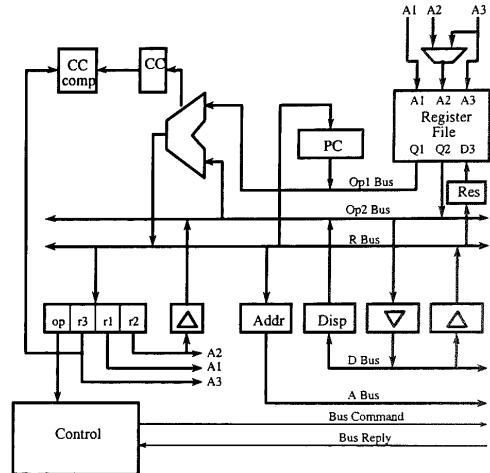


Figura 3: Componentes del DP32 [8].

En el último tema se dedica a las técnicas de test de C.I. VLSI empleadas para verificar la funcionalidad de los mismos.

4. Conclusiones

Durante este curso 97/98, se ha impartido la docencia de la asignatura AVLSI con el propósito de impartir al alumnado los conocimientos de las nuevas tendencias en la tecnología y el diseño de los C.I. VLSI.

Hemos utilizado el lenguaje de descripción de "hardware" VHDL debido a que es uno de los estándar más utilizados en el diseño de circuitos VLSI, que puede proporcionar a los alumnos un valioso puente de conexión entre la enseñanza teórica de la universidad con en el mundo laboral. Esto ha sido propiciado también por el hecho de que AVLSI es una asignatura del último semestre y del último año de la titulación.

La metodología de enseñanza, ha sido por un lado, la parte teórica impartida como clase magistral y por otra parte la realización práctica en el laboratorio. Además se han utilizado vídeos en algunos temas como apoyo a la docencia.

Los ejercicios en el laboratorio de la parte de VHDL, han consistido en desarrollar un procesador de arquitectura tipo RISC de 32 bits, desde las especificaciones hasta su implementación final en una FPGA (en nuestro caso la serie 4k de Xilinx).

El desarrollo de las prácticas se ha desarrollado mediante clases guiadas por el profesor y seguidas por los alumnos en un computador. Se han dispuesto de dos tipos de herramientas una de simulación del lenguaje VHDL, Vsystem (de la compañía Model Technology) y otra de síntesis, las Foundation-Express (de Xilinx-Synopsys). La primera herramienta (o "front-end") se ha utilizado para el desarrollo y la simulación de los procesadores, tanto en la especificación comportamental como en la estructural. La síntesis (o "back-end") se ha realizado con el paquete de programas de Xilinx denominado M1. Queremos hacer hincapié en el apartado de síntesis, debido a que ha sido donado por la compañía Xilinx a la Universidad (donación de Xilinx: XUP – 2244 / 97). Dicho equipo incorpora las últimas novedades en el desarrollo de sistemas digitales, tanto en programas, como en "hardware". De no ser así, nuestras prácticas se verían gravemente deficitarias al no poder tener el ciclo completo del diseño: "Desde las especificaciones al circuito".

5. Apéndice: Temario de AVLSI

• Temario Resumido

El temario resumido de la asignatura consta de los siguientes capítulos:

Tema 1. Introducción a la ingeniería VLSI.

Tema 2: Dispositivos MOS. Familias lógicas.

Tema 3: Tecnología de fabricación de los circuitos integrados.

Tema 4: Diseño "full-custom" y "semi-custom".

Tema 5: VHDL. Descripción comportamental y estructural de las arquitecturas.

Tema 6: Ejemplos de diseño de arquitecturas: CPU y memoria RAM.

Tema 7: Test de circuitos integrados VLSI.

• Prácticas

En cuanto a las prácticas, se han propuesto las siguientes:

- 1 Familias lógicas MOS: simulación con PSPICE.
- 2 Diseño "full-custom" de celdas básicas.
- 3 Introducción al VHDL y el programa de simulación Vsystem.
- 4 Simulación comportamental.
- 5 Simulación estructural.
- 6 El programa para entrada del diseño "Project Manager" de Xilinx.
- 7 Síntesis de bloques de la CPU mediante "LogiBLOX".
- 8 Síntesis global del procesador en una FPGA, con el programa "Design Manager" de Xilinx.

• Temario detallado

Analizando con más detalle el programa de AVLSI, podemos ver qué contenidos constituyen cada tema.

TEMA 1. INTRODUCCIÓN A LA INGENIERÍA VLSI.

- 1.1 Antecedentes históricos. Evolución.
 - 1.2 El diseño VLSI.
 - 1.3 El proceso de diseño VLSI.
 - 1.4 Estilos de diseño.
 - 1.5 Tendencias futuras del diseño VLSI.
- Bibliografía: [1,3,5].

TEMA 2. DISPOSITIVOS MOS Y FAMILIAS LÓGICAS.

- 2.1 El transistor MOSFET de acumulación. Estructura, funcionamiento y curvas características. Revisión.
- 2.2 El transistor MOSFET de deplexión. Estructura, funcionamiento y curvas características. Revisión.
- 2.3 El MOSFET en conmutación. Revisión.
 - Inversor NMOS.
 - Inversor NMOS con cargas activas.
 - Otras puertas lógicas NMOS.
- 2.4 Tecnología CMOS. Revisión.
 - Inversor CMOS.
 - Otras puertas lógicas CMOS.
 - Características generales.
- 2.5 Tecnología BiCMOS.
 - Introducción.
 - Inversor BiCMOS.
 - Otras puertas lógicas BiCMOS.
- 2.6 Tecnología del Arseniuro de Galio (AsGa).

- Características del AsGa.
- Transistor MESFET. Estructura, funcionamiento y curvas características.
- Inversor lógico CDFL (“*Direct-coupled*” FET).
- Otras puertas lógicas.
- Otros tipos de lógica con MESFET

Bibliografía: [11,2,16,17].

TEMA 3. TECNOLOGÍA DE FABRICACIÓN DE LOS CIRCUITOS INTEGRADOS (C.I.).

3.1 Técnicas básicas de fabricación de C.I.

- Fabricación de obleas.
- Capas de dieléctrico.
- Capas de semiconductor.
- Difusión e implantación de iones.
- Fotolitografía.
- Metalización.
- Conexionado y encapsulado.

3.2 Defectos, rendimiento y coste.

3.3 Tecnología de fabricación de C.I. NMOS.

3.4 Tecnología de fabricación de C.I. CMOS.

- Pozo-P.
- Pozo-N.
- Otros.

3.5 Tendencias futuras. Limitaciones.

Bibliografía: [2,3,5,18].

TEMA 4. DISEÑO “FULL-CUSTOM” Y “SEMI-CUSTOM”.

4.1 Diseño “full-custom”.

- Introducción.
- Reglas de diseño.
 - Lambda-reglas para NMOS y CMOS.
 - Reglas micrométricas.
- Especificación simbólica. Diagrama de líneas.
- Ejemplos de “*layout*” de circuitos.
- Consideraciones sobre el diseño del “*floor plan*”.
- Herramientas CAD.

4.2 Diseño “semi-custom”.

- Introducción.
- “*Standard cells*”. Revisión.
- “*Macro cells*”. Revisión.
- “*Gate arrays*”. Revisión.
- “*Programmable gate arrays*”.
 - CPLDs.
 - FPGAs.
- Herramientas CAD.

Bibliografía: [19,2,5,20,21,22,23,24,13,14].

TEMA 5: VHDL. DESCRIPCIÓN COMPORTAMENTAL Y ESTRUCTURAL DE LAS ARQUITECTURAS.

5.1 Introducción. Comparación del VHDL con otros lenguajes de descripción del “*hardware*” o HDLs.

5.2 Elementos del léxico.

5.3 Tipos de datos y objetos.

5.4 Expresiones y operadores.

5.5 Instrucciones secuenciales.

5.6 Subprogramas y “*packages*”.

5.7 Descripción estructural.

- Declaración de la “*entity*”.
- Declaración de la arquitectura. Señales. Bloques. Componentes.

5.8 Descripción comportamental.

- Asignación de señales.
- Procesos. Instrucción “*wait*”.
- Instrucciones de asignación de señales concurrentes.

5.9 Organización del modelo.

- Unidades de diseño y librerías.
- Configuraciones.
- Ejemplo de diseño jerárquico.

Bibliografía: [6,8,9,29,26].

TEMA 6: EJEMPLOS DE DISEÑO DE ARQUITECTURAS: CPU Y MEMORIA RAM.

6.1 Ejemplos de arquitecturas RISC.

6.2 Sistema computador basado en el procesador RISC DP32.

- Juego de instrucciones.
- Descripción comportamental.
- Descripción estructural.

6.3 Sistema computador basado en el procesador RISC DLXS.

- Juego de instrucciones.
- Descripción comportamental.
- Descripción estructural.

Bibliografía: [6,7,8,9,10,26].

TEMA 7: TEST DE CIRCUITOS INTEGRADOS VLSI.

7.1 Introducción al test.

7.2 Generación de test de sistemas combinacionales y secuenciales.

7.3 El estándar JTAG (“*Boundary Scan*”).

7.4 Test funcional y programas de autotest.

Bibliografía: [32,33,34].

Referencias

- [1] Thomas E. Dillinger. "VLSI Engineering". Prentice Hall. 1988.
- [2] Douglas A. Pucknell, Kamram Eshraghian. "Basic VLSI Design". Prentice Hall. 1994.
- [3] T. E. Price. "Introduction to VLSI technology". Prentice Hall. 1994.
- [4] Carver Mead, Lynn Conway. "Introduction to VLSI systems". Addison-Wesley Iberoamericana. 1994.
- [5] Martin J. Morant "Diseño y tecnología de circuitos integrados". Addison-Wesley. 1980.
- [6] "VHDL Language Reference Manual". IEEE Std. 1076. 1993.
- [7] Douglas L. Perry. "VHDL". McGraw-Hill. 1994.
- [8] Peter J. Ashender. "The VHDL Cookbook". Dept. Computer Science, University Adelaide. South Australia. 1990.
- [9] M. Gumm. "VHDL-Modeling And Synthesis of the DLXS RISC Processor". Univ. Of Stuttgart. Inst. of parallel and distributed high performance systems. 1995.
- [10] James R. Armstrong. "Chip-level modeling with VHDL". Prentice Hall. 1989.
- [11] J. Millman, A. Grabel "Microelectrónica". Hispano-Europea. 1991.
- [12] MicroSim Corporation. "Pspice Manual". Irvine, Calif.: MicroSim, 1992.
- [13] Xilinx: Foundations Series. User Guide v.1.4. 1998.
- [14] Xilinx University Program Internet Seminar. July, 16 1997.
- [15] <http://www.fiv.upv.es/>
- [16] Mark N. Horestein. "Microelectronic Circuits and Devices". Prentice-Hall. 1996.
- [17] Thomas A. DeMassa, Zack Ciccone. "Digital Integrated Circuits". Wiley & Sons. 1996.
- [18] Calleja E., J. M. Herrero, E. Lapeña, E. Muñoz "Introducción a los circuitos integrados". Dpto Ingeniería Electrónica. S. P. E. T. S. I. Telecomunicación Madrid. 1989.
- [19] Carver Mead, Lynn Conway. "Introduction to VLSI systems". Addison-Wesley Iberoamericana. 1994.
- [20] C. Tavernier. "Circuitos lógicos programables". Paraninfo. 1994.
- [21] J. P. Deschamps. Diseño de circuitos integrados de aplicación específica, ASIC. Paraninfo. 1993.
- [22] S. Brown, J. Rose. "FPGA and CPLD architectures: A tutorial", IEEE Design & Test of Computers. Summer 1996.
- [23] XC4000E and XC4000X series field programmable gate arrays. Xilinx, Inc. 1997.
<http://www.xilinx.com/partinfo/4000.pdf>
- [24] XC6200 series field programmable gate arrays. Xilinx, Inc. 1997.
<http://www.xilinx.com/partinfo/6200.pdf>
- [25] The ISP Application Guide and CPLD Data Book. 1997.
- [26] J. J. Ruz. Diseño con VHDL: Del nivel lógico a la arquitectura de computadores. Libro apunte Universidad Complutense de Madrid. 1993.
- [27] Video 1. "Técnicas de realización de circuitos integrados". Audiovisuales MARE NOSTRUM. 1990.
- [28] Video 2. "Introduction to design automation for electronic systems" A. R. Newton. Univesity video communications. 1991.
- [29] Video 3. "Introduction to VHDL". J. Armstrong. Virginia Polytechnic Institute. IEEE Computer Soc. 1991.
- [30] TEDMOS IV. Turbo editor para circuitos integrados MOS. Núcleo de computación electrónica, Universidad Federal de Río de Janeiro. 1992.
- [31] Tanner Tools: IC/MEMS , and MCM.
- [32] McCluskey, E., "Logic Design Principles (with emphasis on testable semicustom circuits)". Prentice Hall, Englewood Cliffs, NJ. 1986.
- [33] Fujiwara, H., "Logic testing and design for testability". MIT Press, Cambridge, MA. 1985.
- [34] Turino, J., "Design to test. A definitive guide for electronic design, manufacture, and service". Van Nostrand Reinhold. 1990.