

UNIVERSIDADE FEDERAL DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA

Um filtro $Gm-C$ notch CMOS de baixa
potência para alta rejeição de ruídos da rede
elétrica para EEG com seletor de frequência
de corte

Jorge Augusto Costa Junior

Fevereiro de 2018

Itajubá

UNIVERSIDADE FEDERAL DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA

Jorge Augusto Costa Junior

Um filtro $Gm-C$ notch CMOS de baixa
potência para alta rejeição de ruídos da rede
elétrica para EEG com seletor de frequência
de corte

Dissertação submetida ao Programa de Pós-
Graduação em Engenharia Elétrica como parte
dos requisitos para obtenção do Título de Mestre em
Ciências em Engenharia Elétrica.

Área de Concentração: Microeletrônica

Orientador: Dr. Tales Cleber Pimenta

Fevereiro de 2018

Itajubá

UNIVERSIDADE FEDERAL DE ITAJUBÁ
PROGRAMA DE PÓS-GRADUAÇÃO EM
ENGENHARIA ELÉTRICA

Um filtro $Gm-C$ notch CMOS de baixa
potência para alta rejeição de ruídos da rede
elétrica para EEG com seletor de frequência
de corte

Jorge Augusto Costa Junior

Dissertação aprovada por banca examinadora em
16 de fevereiro de 2018, conferindo ao autor o
título de **Mestre em Ciências em Engenharia
Elétrica.**

Banca Examinadora:

Prof. Dr. Tales Cleber Pimenta

Prof. Dr. Robson Luiz Moreno

Prof. Dr. Luis Henrique de Carvalho Ferreira

Prof. Dr. José Feliciano Adami

Itajubá

Ano

*Aos meus pais, irmãs, minha namorada e amigos,
que com carinho e apoio tornaram esse sonho possível.*

Agradecimentos

Agradeço aos meus pais, Jorge e Inês, e às minhas irmãs, Laurinês e Glauce, pelas oportunidades e incentivo que tive durante toda minha vida.

À Vanessa, pelo apoio incondicional e motivação constante nos momentos mais difíceis.

Agradeço também a todos meus amigos de república, faculdade, Equipe Uai!rrior, mestrado e grupo de pesquisa pela amizade e colaboração no meu desenvolvimento pessoal e profissional.

Ao meu orientador, Prof. Tales, pela ajuda na realização desse trabalho, disponibilizando seus conhecimentos, tempo e orientações.

Aos professores, Luís Henrique, Gustavo, Odilon, Leonardo, Robson, Crepaldi e aos colegas do Grupo de Microeletrônica da Unifei, em especial ao Paulo, pelas discussões, sugestões e contribuições dadas a esse trabalho e além deste.

Às agências de fomento, CNPq, CAPES e FAPEMIG, por promover o suporte financeiro necessário para o desenvolvimento deste trabalho.

E a quem mais ler este trabalho e sentir que contribuiu para o seu desenvolvimento,

Meus mais sinceros agradecimentos.

*“All your questions can be answered, if that is what you want.
But once you learn your answers, you can never unlearn them.”
(Neil Gaiman)*

Resumo

Sistemas de aquisição e processamento de sinais exigem constante desenvolvimento e pesquisa com o avanço da tecnologia, a fim de diminuir área e consumo de energia dos circuitos. O filtro, elemento essencial em sistemas de aquisição e processamento, deve ser capaz de atenuar sinais indesejados e permitir a passagem livre dos sinais de interesse, com um cuidado ainda maior quando se trata de aplicações médicas. Neste trabalho, é proposto um filtro CMOS notch elíptico G_m - C de 5ª ordem para rejeição de ruídos provenientes da rede elétrica em aplicações de eletroencefalograma. O circuito é desenvolvido em tecnologia CMOS 130 nm, alimentado por uma fonte de 1,0 V, e possui um circuito de capacitância programável capaz de chavear entre eliminar ruídos de 50 ou 60 Hz. Foram realizadas simulações no ambiente CADENCE (Virtuoso Analog Design Environment L Editing), apresentando atenuação superior a 90 dB para as frequências de interesse, consumo abaixo de 600 nW e área de 879,2 μm^2 , mostrando que o circuito é capaz de filtrar os ruídos dos sinais de EEG, além de operar com baixa potência, permitindo utilização em aplicações portáteis.

Palavras-chaves: Eletroencefalograma (EEG), circuito de capacitância programável, filtro notch G_m - C , OTA de baixo consumo e baixa transcondutancia, circuito front-end analógico CMOS, rejeição de ruídos da rede elétrica.

Abstract

Signal acquisition and processing systems require constant development and research with the technology evolution, in order to decrease circuit area and power consumption. The filter, a fundamental element in acquisition and processing systems, must be able to attenuate undesired signals and allow signals of interest, with even greater care when it comes to medical applications. In this work, a CMOS 5th order G_m - C notch elliptical filter is proposed to reject noise from signals in electroencephalogram applications. The circuit is developed in 130 nm CMOS technology, powered by a 1.0 V source, and has a programmable capacitance circuit capable of switching between eliminating 50 Hz or 60 Hz noise. Simulations were performed in the CADENCE (Virtuoso Analog Design Environment L Editing), resulting in attenuation higher than 90 dB for the frequencies of interest, power consumption below 600 nW and area of $879.2 \mu\text{m}^2$, showing that the circuit is capable of filtering noise of the EEG signals, besides operation with low power, allowing portable applications.

Key-words: Electroencephalogram (EEG), capacitance programmable circuit, G_m - C notch filter, low transconductance low power OTA, CMOS analog front-end circuit, power line noise rejection.

Lista de ilustrações

Figura 1 – Diagrama de blocos genérico de um circuito analógico front-end.	16
Figura 2 – Estrutura de um neurônio onde estão apontadas suas partes funcionais mais importantes. 1: Dendritos; 2: Corpo celular; 3: Axônio; 4: Terminais pré-sinápticos.	21
Figura 3 – Potencial de ação típico dos nervos.	22
Figura 4 – A: Fotomicrografia de um eletrodo dentro de um axônio gigante de lula (diâmetro $\cong 500 \mu\text{m}$). B: O primeiro registro intracelular de um potencial de ação, a onda senoidal é um marcador temporal com frequência de 500 Hz.	23
Figura 5 – Tipos de ondas cerebrais em um exame de eletroencefalografia normal. Fonte: Hall e Guyton [1]	24
Figura 6 – Visão superior da disposição dos eletrodos no sistema padronizado 10-20.	25
Figura 7 – Resposta ideal de um filtro.	28
Figura 8 – Respostas dos diferentes tipos de filtros ideais	29
Figura 9 – Resposta ideal de um filtro <i>notch</i>	30
Figura 10 – Resposta ideal de um filtro passa-baixa real.	30
Figura 11 – Respostas de diferentes aproximações para projeto de filtros	31
Figura 12 – Respostas dos filtros Butterworth (azul), Chebyshev tipo I (laranja), Chebyshev tipo II (amarela) e elíptica (roxa) para $f_c = 2 \text{ GHz}$ e $n = 5$	32
Figura 13 – Símbolo de um amplificador operacional de transcondutância	34
Figura 14 – Amplificador operacional de transcondutância simétrico.	36
Figura 15 – Bloco integrador utilizando OTA.	37
Figura 16 – Plano de operação do MOSFET para <i>trade-offs</i> no desempenho para a relação entre coeficiente de inversão e comprimento de canal.	39
Figura 17 – Requerimentos de atenuação do filtro.	41
Figura 18 – Protótipo de filtro ladder RLC passa-baixa.	42
Figura 19 – Filtro ladder RLC <i>notch</i>	43
Figura 20 – Relação de transformação de indutor em filtro passa-baixa para filtro rejeita-faixa	44
Figura 21 – Relação de transformação de capacitor em filtro passa-baixa para filtro rejeita-faixa	44
Figura 22 – Relação de transformação do paralelo de indutor e capacitor em filtro passa-baixa para filtro rejeita-faixa	45
Figura 23 – Componentes passivos emulados por OTA	46
Figura 24 – Circuito <i>ladder</i> genérico de impedâncias e admitâncias	46
Figura 25 – Impedância Z'_j aterrada com transcondutância g_j	47

Figura 26 – Estrutura para síntese <i>leapfrog</i>	48
Figura 27 – Filtro <i>notch</i> G_m - C elíptico de 5 ^a ordem	49
Figura 28 – Circuito de capacitância programável	50
Figura 29 – Esquemáticos dos circuitos de testes para simulação de resposta em frequência (a) e transcondutância (b)	51
Figura 30 – Resposta em frequência do OTA simétrico (preto - ganho; vermelho - fase)	52
Figura 31 – Curva de transcondutância do OTA simétrico	52
Figura 32 – Curva de transferência de tensão do inversor	53
Figura 33 – Resposta em frequência do protótipo do filtro <i>notch</i> RLC para $f_c = 50$ Hz (fase - azul; preto - ganho)	55
Figura 34 – Resposta em frequência do protótipo do filtro <i>notch</i> RLC para $f_c = 60$ Hz (fase - azul; preto - ganho)	55
Figura 35 – Resposta em frequência do filtro <i>notch</i> elíptico G_m - C para $f_c = 50$ Hz (fase - azul; preto - ganho)	56
Figura 36 – Resposta em frequência do filtro <i>notch</i> elíptico G_m - C para $f_c = 60$ Hz (fase - azul; preto - ganho)	57
Figura 37 – Resposta em frequência do filtro <i>notch</i> elíptico G_m - C para $f_c = 50$ Hz e $f_c = 60$ Hz (50 Hz - azul; 60 Hz - vermelho)	57
Figura 38 – Resposta transitória do filtro <i>notch</i> elíptico G_m - C - (preto - sinal de entrada; vermelho - sinal de saída)	58
Figura 39 – Layers e suas respectivas cores representativas	61
Figura 40 – Layout do circuito de capacitância programável. Área - 12,67 μm x 10,18 μm	62
Figura 41 – Layout do amplificador operacional de transcondutância de baixa po- tência e baixa transcondutância. Área - 45,21 μm x 45,73 μm	63
Figura 42 – Layout do filtro G_m - C <i>notch</i> elíptico de 5 ^a ordem. Área - 916,5 μm x 959,26 μm	64

Lista de tabelas

Tabela 1 – Limites de frequência para alguns sinais biológicos.	26
Tabela 2 – Parâmetros do transistores nMOS e pMOS na tecnologia IBM 0,13 μm	39
Tabela 3 – Dimensionamento do amplificador operacional de transcondutância . .	40
Tabela 4 – Parâmetros para síntese do filtro	41
Tabela 5 – Filtro CC 05 50 05 - Componentes do filtro normalizados	42
Tabela 6 – Parâmetros para síntese do filtro	45
Tabela 7 – Valores dos componentes do filtro <i>notch</i> RLC elíptico de 5 ^a ordem . . .	45
Tabela 8 – Dimensionamento dos transistores do circuito de capacitância progra- mável	50
Tabela 9 – Simulações do amplificador operacional de transcondutância simétrico com baixa transcondutância	52
Tabela 10 – Operação do circuito de capacitância programável	53
Tabela 11 – Valores dos capacitores do circuito de capacitância programável	54
Tabela 12 – Protótipo de filtro <i>notch</i> RLC	55
Tabela 13 – Requisitos de atenuação do filtro <i>notch</i> elíptico G_m - C de 5 ^a ordem . .	56
Tabela 14 – Simulações do filtro notch elíptico G_m - C de 5 ^a ordem	58

Lista de abreviaturas e siglas

ADC	<i>Analog-to-digital converter</i>
AFE	<i>Analog front-end</i>
CI	Circuito integrado
CMOS	<i>Complementary metal-oxide-semiconductor</i>
EEG	Eletroencefalograma
FPA	Filtro passa-alta
FPB	Filtro passa-baixa
FPF	Filtro passa-faixa
FRF	Filtro rejeita-faixa
GBW	Frequência de ganho unitário
Gm-C	Transcondutância capacitor
IA	<i>Instrumentation amplifier</i>
GBW	<i>Frequência de ganho unitário</i>
LPNF	<i>Low-pass notch filter</i>
MOSFET	<i>Metal-oxide-semiconductor field-effect transistor</i>
nMOS	Transistor CMOS de canal n
OTA	<i>Operational transconductance amplifier</i>
pMOS	Transistor CMOS de canal p
PVT	<i>Process, voltage and temperature</i>
RLC	Resistor, indutor e capacitor
VGA	<i>Variable gain amplifier</i>

Lista de símbolos

C	Capacitância
f_c	Frequência de corte
f_l	Frequência de corte inferior
f_u	Frequência de corte superior
G_m	Transcondutância do amplificador operacional de transcondutância
g_m	Transcondutância do transistor
IC	Coefficiente de inversão
I_{DS}	Corrente de dreno do transistor
L	Comprimento do canal de um transistor MOS
n	Ordem do filtro
N	Relação de dimensão no OTA simétrico
W	Largura do canal de um transistor MOS
ϕ_t	Tensão térmica do transistor MOS

Sumário

1	INTRODUÇÃO	16
1.1	Considerações Gerais	16
1.2	Justificativa	17
1.3	Objetivo	18
1.4	Estrutura do Trabalho	18
2	REVISÃO BIBLIOGRÁFICA	20
2.1	Sistema Nervoso Central	20
2.1.1	Eletrofisiologia Cerebral	21
2.1.1.1	A célula neural	21
2.1.1.2	O potencial de ação nervoso	21
2.1.2	Eletroencefalograma	23
2.1.2.1	O sinal de EEG e suas categorias	23
2.1.2.2	A derivação de sinais EEG	25
2.1.2.3	Sistema de padronização para posicionamento de eletrodos	25
2.1.2.4	Artefatos no EEG	26
2.2	Teoria de Filtros	27
2.2.1	Tipos de Filtros	28
2.2.2	Aproximações para projeto de filtros analógicos	29
2.2.3	Filtros Ativos	32
3	DESENVOLVIMENTO E MODELAGEM	34
3.1	Amplificador Operacional de Transcondutância	34
3.1.1	OTA de baixa transcondutância em inversão fraca	35
3.1.1.1	Operação em inversão fraca	35
3.1.1.2	OTA simétrico	36
3.1.1.3	Integrador OTA	37
3.1.1.4	Modelagem do OTA simétrico - Método do coeficiente de inversão IC	38
3.2	Modelagem do filtro	40
3.2.1	Protótipo ladder RLC	41
3.2.2	Filtro G_m -C notch elíptico de 5ª ordem	46
3.3	Circuito de capacitância programável	48
4	RESULTADOS	51
4.1	Amplificador operacional de baixa transcondutância e baixa potência	51
4.2	Circuito de capacitância programável	53

4.3	Filtro <i>notch</i>	54
4.3.1	Protótipo filtro ladder <i>notch</i> RLC	54
4.3.2	Filtro G_m - C <i>notch</i> elíptico de 5 ^a ordem	56
5	CONCLUSÃO	60
5.1	Trabalho futuros	60
	APÊNDICE A – LAYOUT	61
	APÊNDICE B – PUBLICAÇÕES	65
	REFERÊNCIAS	66

1 Introdução

Para realizar a aquisição e processamento de sinais biológicos, são utilizados circuitos analógicos front-end (*analog front-end integrated circuits*, ou AFE IC). Um AFE IC é um conjunto de circuitos destinados a condicionar sinais analógicos, sendo constituídos normalmente por um amplificador de instrumentação (IA), um filtro, um amplificador de ganho variável (VGA) e um conversor analógico-digital (ADC). Um diagrama de blocos genérico de um AFE é apresentado na Figura 1.

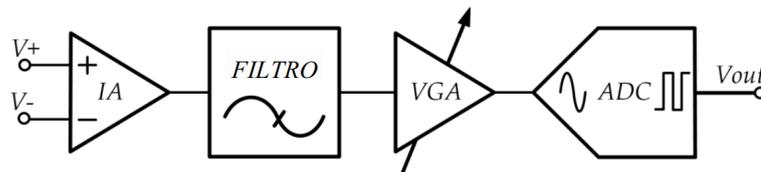


Figura 1 – Diagrama de blocos genérico de um circuito analógico front-end.

Este trabalho propõe o projeto de um filtro de baixa potência para rejeição de ruídos que possam comprometer a leitura de circuitos de medição de sinais biológicos em um AFE IC. O trabalho é desenvolvido em tecnologia *complementary metal-oxide-semiconductor* CMOS, e é aplicado para o tratamento de sinais em eletroencefalogramas (EEG).

1.1 Considerações Gerais

A epilepsia (também chamada de “estado convulsivo”) é o transtorno cerebral caracterizado por atividade excessiva descontrolada de qualquer parte ou de todo o sistema nervoso central. Quando o nível basal de excitabilidade do sistema nervoso central se eleva acima de certo limiar crítico, pacientes predispostos à epilepsia tem ataques [1].

Segundo uma pesquisa realizada pela *World Health Organization*, epilepsia é o segundo transtorno neurológico grave mais comum, não possuindo restrição para idade, etnia, classe social ou nacionalidade. No mundo todo, cerca de 50 milhões de pessoas apresentam a doença, com aproximadamente 85% dessa população vivendo em países em desenvolvimento [2].

Entretanto, além dos ataques, que podem ser constantes e até levarem a morte, pacientes epiléticos ainda sofrem com efeitos colaterais indesejados como perda de memória, depressão e outros transtornos psicológicos [3]. Atualmente, não existe um tratamento anti-epilético eficiente. Por esta razão, outros meios de controle efetivo de ataques epiléticos estão sendo pesquisados e desenvolvidos.

Viglione e Walsh (1975) realizaram as primeiras tentativas em detectar e prever ataques em pacientes epiléticos utilizando ondas de eletroencefalograma (EEG) [4], e serviram de motivação para muitos outros estudos [5, 6, 7, 8, 9, 10]. A predição de um ataque epilético foi realizada com tempos entre segundos e algumas dezenas de minutos, apresentando uma boa perspectiva para pesquisa.

Nos últimos anos, foram estudados diferentes métodos de processamento das leituras de EEG para realizar a predição de ataques [11, 12, 13]. Com a leitura da atividade elétrica neural, o EEG provê informação sobre a localização do cérebro onde a anormalidade é criada, e também pode ser utilizado para identificar o tipo de síndrome epilético [14]. Uma vez que é possível prever quando vai acontecer o ataque, será possível que o paciente tome as devidas ações até a ocorrência dele, minimizando o potencial de risco.

Com o rápido avanço da tecnologia, é possível encontrar soluções portáteis que realizam o processamento e monitoramento de sinais biológicos, ou biosinais. Tais equipamentos são capazes de gravar ou até mesmo diagnosticar certas anormalidades.

Sendo assim, nota-se a necessidade de um equipamento capaz de, através de sinais provenientes de leituras de EEG, aferir a próxima possível ocorrência de um ataque epilético, em tempo hábil, e que, além dessas funcionalidades, seja um equipamento portátil, podendo ser utilizado no dia-a-dia do paciente sem causar qualquer tipo de desconforto.

1.2 Justificativa

O desenvolvimento de circuitos para aquisição e processamento de biosinais é alvo de estudos atuais, sempre focando a diminuição do consumo energético, diminuição de área e melhor eficiência no processamento dos sinais [15, 16, 17, 18, 19, 20].

Com a utilização de circuitos CMOS operando na região de sublimiar (ou inversão fraca, ou *subthreshold*, ou *weak inversion*), circuitos baseados em tecnologia CMOS possibilitam operação com mínimo consumo de corrente, sendo um atrativo para implementação em circuitos de equipamentos portáteis.

Já é bem conhecido também que, a interferência da rede elétrica nas frequências de 50 e 60 Hz pode ser um problema em sistemas de gravações de biosinais. A fonte dessa interferência está inevitavelmente presente em qualquer situação clínica, seja pela iluminação da sala ou pela alimentação do equipamento de gravação [21]. Deste modo, é necessário um circuito que seja capaz de selecionar a frequência de corte do filtro, optando por rejeitar ondas nas frequências de 50 ou 60 Hz, de acordo com a localização geográfica da aplicação.

Além disso, atualmente é alvo de estudo no Grupo de Pesquisa de Microeletrônica da UNIFEI o desenvolvimento de um sistema integrado de aquisição de sinais de EEG

em CMOS de baixa tensão, para posterior aplicação em predição e detecção de ataques epiléticos. Em tal projeto, já foi desenvolvido o VGA [22] e o ADC [23], havendo a necessidade da implementação dos outros subsistemas, sendo este outro motivador para o desenvolvimento do filtro aqui apresentado.

Portanto, busca-se um circuito de baixa potência capaz de rejeitar os ruídos provenientes da rede elétrica, tanto de 50 Hz quanto de 60 Hz, com uma maior largura de banda, motivado pela busca por frequências superiores às do padrão de frequências clínicas relevantes para EEG, possibilitando a investigação de comportamentos e padrões que possam ajudar a prever um ataque epilético.

1.3 Objetivo

Este trabalho tem como objetivo principal o projeto de um circuito de filtro para aplicações em EEG com largura de banda maior que o padrão de frequências clínicas relevantes, desse modo, torna-se possível investigar o comportamento neurofisiológico para frequências além das quais os equipamentos atuais permitem. Assim, para sinais de EEG que estão no intervalo de 0,5 e 50 Hz, foi definido que o circuito deve possuir largura de banda igual ou superior a 1,5 kHz.

O sistema deve ser todo integrado em apenas um CI. Com essa integração, será possível unir o filtro aqui apresentado aos circuitos já desenvolvidos pelo Grupo de Microeletrônica [22, 23], para o desenvolvimento do sistema integrado de aquisição de sinais de EEG em CMOS de baixa tensão.

Desta forma, é descrito o projeto, a simulação e a análise e discussão dos resultados de um filtro *notch*, projetado em tecnologia CMOS 130 nm, para uma fonte de alimentação de 1,0 V. O circuito deve apresentar baixo consumo energético, além de possuir alta rejeição das frequências indesejadas, sendo essas selecionável entre 50 ou 60 Hz.

1.4 Estrutura do Trabalho

O documento apresentado está organizado em cinco capítulos mais apêndices, de forma a providenciar sequência lógica e conceitual do conteúdo apresentado. O capítulo 1 apresenta esta introdução, mostrando brevemente o objetivo e as motivações que geraram tal estudo.

O Capítulo 2 introduz a eletrofisiologia cerebral, assim como características básicas de um EEG. Este capítulo apresenta também a teoria de filtros.

A modelagem do circuito proposto neste trabalho é apresentada no Capítulo 3, onde são desenvolvidos os amplificadores utilizados, e as topologias de filtro. O circuito

de seleção de frequência de corte por capacitância programável também é apresentado.

O Capítulo 4 apresenta os resultados obtidos na simulação do circuito, analisando e comparando a outros trabalhos de referência.

O Capítulo 5 conclui o trabalho, apresentando o que foi estudado e desenvolvido, e propõe trabalhos futuros que possam aproveitar e integrar a solução proposta.

O Apêndice A traz propostas para layout do circuito, para uma possível implementação e fabricação do circuito.

E por fim, o Apêndice B traz as publicações que foram frutos do estudo apresentado.

2 Revisão Bibliográfica

Este capítulo tem por objetivo fornecer a base teórica necessária para o desenvolvimento deste trabalho.

Inicialmente é abordado o sistema nervoso central na Seção 2.1, discutindo-se suas características eletrofisiológicas. Em seguida, é apresentado o exame de eletroencefalograma, alvo de pesquisa deste trabalho.

Uma breve revisão de conceitos básicos de teoria de filtros é apresentada na Seção 2.2, contendo os modelos de aproximação e também os tipos de filtros comumente utilizados.

2.1 Sistema Nervoso Central

O sistema nervoso é a parte responsável pela rápida transferência de informação através do corpo na forma de sinais elétricos. É composto por três partes principais: a parte de aferência sensorial, o sistema nervoso central (ou parte integrativa) e a parte de eferência motora [1].

Os receptores sensoriais detectam o estado do corpo ou o estado do meio ambiente. Por exemplo, os receptores na pele informam o organismo quando um objeto toca a pele em qualquer ponto, os olhos dão a imagem visual do ambiente.

O sistema nervoso central é composto do cérebro e da medula espinhal. O cérebro pode armazenar informações, gerar pensamentos, criar ambição e determinar as reações do organismo em resposta às sensações. Os sinais apropriados são, então, transmitidos através da eferência motora do sistema nervoso para executar os desígnios da pessoa.

Um importante segmento do sistema nervoso é chamado de sistema autônomo. Ele opera em um nível subconsciente e controla muitas funções dos órgãos internos, incluindo o nível de atividade de bombeamento pelo coração, movimentos do trato gastrointestinal e secreção de muitas das glândulas do corpo.

O sistema nervoso é único, em relação à vasta complexidade dos processos cognitivos e das ações de controle que pode executar. Ele recebe a cada minuto milhões de bits de informação provenientes de diferentes órgãos e nervos sensoriais e então os integra para determinar as respostas a serem executadas pelo corpo .

2.1.1 Eletrofisiologia Cerebral

2.1.1.1 A célula neural

Todo grande organismo é dividido em um número de unidades menores chamadas células, e cada célula é produto de outra. Esta afirmação estabelece a teoria das células [24]. As células do sistema nervoso são chamadas neurônios, cuja função primária é a manipulação de informação. Um neurônio típico tem quatro regiões morfológicamente definidas: o corpo celular, os dendritos, o axônio e os terminais pré-sinápticos (Figura 2).

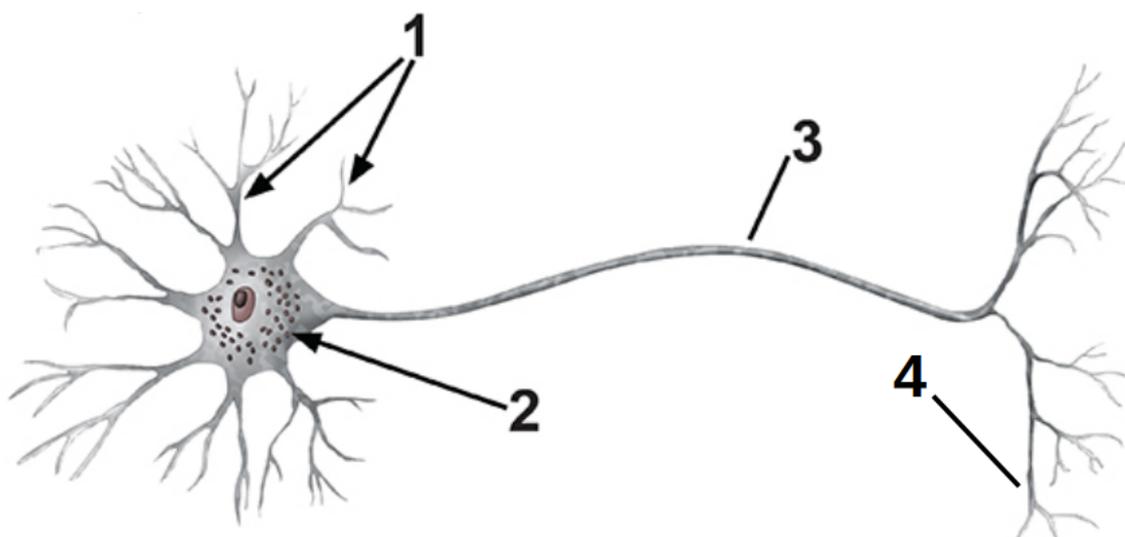


Figura 2 – Estrutura de um neurônio onde estão apontadas suas partes funcionais mais importantes. 1: Dendritos; 2: Corpo celular; 3: Axônio; 4: Terminais pré-sinápticos.

O corpo celular é o centro metabólico da célula, contém o núcleo e o retículo endoplasmático. Os dendritos ramificam-se de forma semelhante a uma árvore e são o principal aparato para recepção de sinais aferentes de outras células nervosas. O axônio tipicamente estende-se até certa distância do corpo celular e carrega sinais a outros neurônios, podendo transportar sinais elétricos por longas distâncias, de 0,1 mm a 2 m.

2.1.1.2 O potencial de ação nervoso

A informação dentro de um neurônio toma forma de mudanças no potencial elétrico ao longo da membrana celular. Existem potenciais elétricos através das membranas de praticamente todas as células do corpo. Além disso, as células nervosas são capazes de gerar impulsos eletroquímicos que se modificam com grande rapidez em suas membranas, e esses impulsos são usados para transmitir sinais por toda a membrana dos nervos.

Os sinais nervosos são transmitidos por potenciais de ação que são rápidas alterações do potencial de membrana que se propagam com grande velocidade por toda a membrana da fibra nervosa. Cada potencial de ação começa por alteração súbita do po-

tencial de membrana normal negativo para um potencial positivo, terminando então com retorno quase tão rápido para o potencial negativo. Um potencial de ação típico possui três estágios: repouso, despolarização e repolarização. A Figura 3 apresenta o potencial de ação dos nervos apontando seus três estágios.

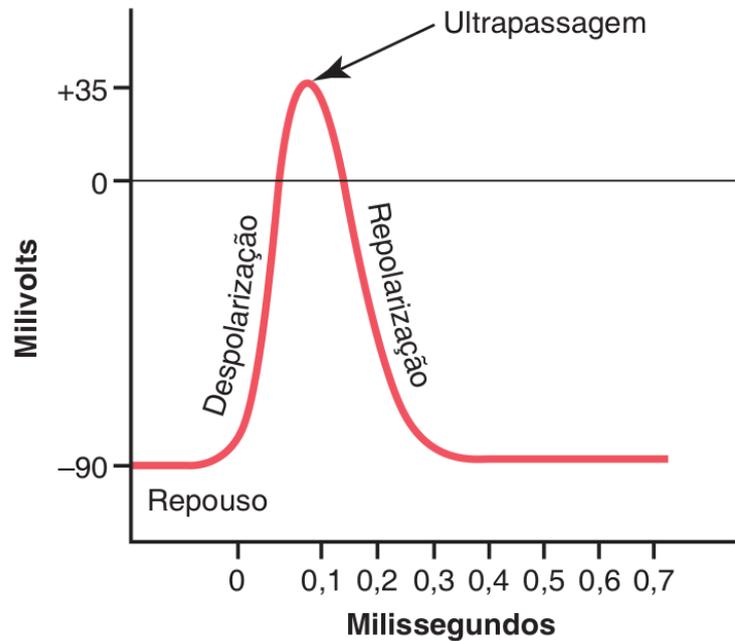


Figura 3 – Potencial de ação típico dos nervos.

O estágio de repouso ocorre antes do início do potencial de ação. A membrana é dita polarizada neste estágio, em razão do potencial de membrana de -90 mV existente.

No estágio de despolarização, a membrana fica subitamente muito permeável aos íons sódio, permitindo que grande número de íons sódio positivamente carregados se difunda para o interior do axônio. Como no estágio de repouso, a membrana é dita polarizada, o processo de influxo de íons sódio e aumento do potencial para o valor positivo é chamado de despolarização.

A repolarização se inicia alguns décimos de milésimos de segundo após a membrana ter ficado muito permeável aos íons sódio. Os canais de sódio começam a se fechar e os canais de potássio se abrem mais que o normal. A rápida difusão dos íons potássio para o exterior restabelece o potencial de repouso negativo da membrana.

Os potenciais de ação são iniciados em uma zona de gatilho, chamada segmento inicial, a partir da qual esses potenciais se propagam através do axônio sem falhas ou distorções, a velocidades de 1 a 100 m/s. A amplitude de um potencial de ação viajando pelo axônio se mantém constante a 100 mV porque o potencial de ação é um impulso tudo-ou-nada que se regenera a intervalos regulares ao longo do axônio [25].

A Figura 4 apresenta o primeiro registro intracelular de um potencial de ação publicado, registrado por Hodgkin e Huxley (1945) [26] em um axônio gigante de lula,

usando eletrodos capilares de vidro preenchidos com água do mar.

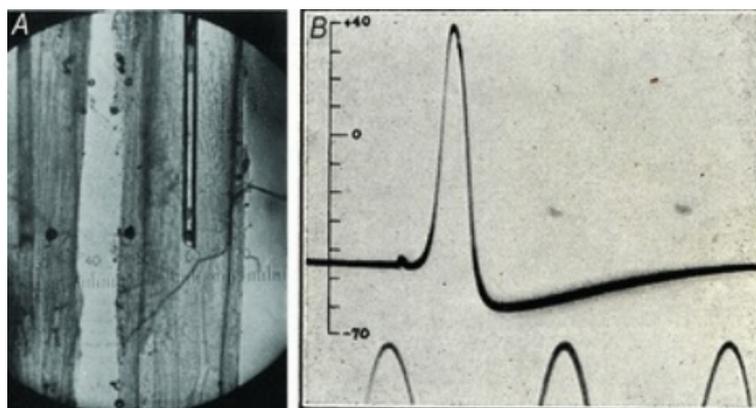


Figura 4 – A: Fotomicrografia de um eletrodo dentro de um axônio gigante de lula (diâmetro $\cong 500 \mu\text{m}$). B: O primeiro registro intracelular de um potencial de ação, a onda senoidal é um marcador temporal com frequência de 500 Hz.

2.1.2 Eletroencefalograma

Desde 1929, quando Hans Berger demonstrou que a atividade cerebral pode ser medida em humanos utilizando eletrodos externos posicionados diretamente em contato com o crânio, tal técnica tem sido usada para estudar os estados funcionais do cérebro. As ondulações nos potenciais elétricos registrados são chamadas ondas cerebrais, e todo o registro é chamado EEG (eletroencefalograma) [27].

A interpretação clínica do EEG baseia-se em entender processos eletroquímicos e eletrofísicos básicos, através dos quais os padrões são gerados [28].

Os registros elétricos na superfície do cérebro ou mesmo na superfície externa da cabeça demonstram que existe atividade elétrica contínua no cérebro. Tanto a intensidade quanto os padrões dessa atividade elétrica são determinados pelos níveis de excitação de diferentes partes do sistema nervoso central resultantes do sono, da vigília ou das doenças cerebrais, como epilepsia ou até mesmo psicoses.

Na maior parte do tempo, as ondas cerebrais são irregulares e nenhum padrão específico pode ser discernido no EEG. Em outros momentos, padrões específicos podem ocorrer, alguns dos quais são característicos de anormalidades neurológicas, como a epilepsia, discutida adiante.

2.1.2.1 O sinal de EEG e suas categorias

Em pessoas saudáveis, a maioria das ondas no EEG pode ser classificada em ondas alfa, beta, teta e delta, de acordo com o que é mostrado na Figura 5.

As intensidades das ondas cerebrais medidas da superfície do couro cabeludo variam de 10 a 150 μV , e a frequência varia de 0,5 a quase 50 Hz. O caráter das ondas

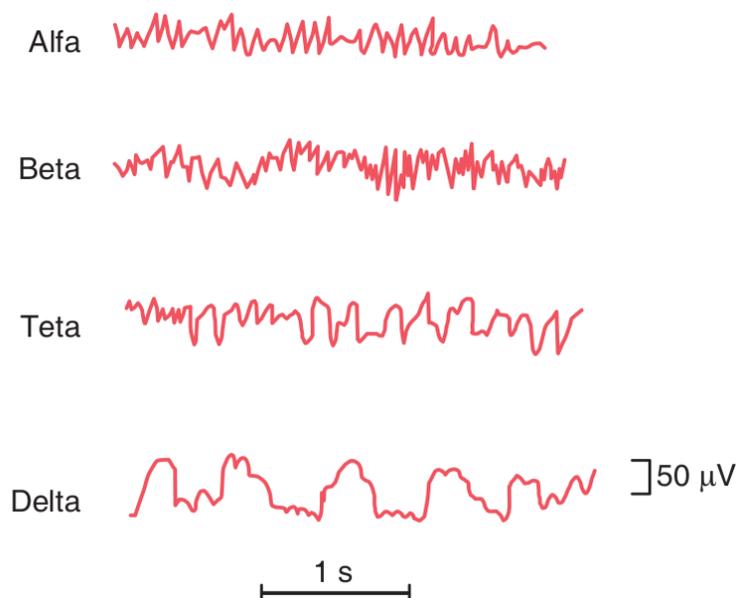


Figura 5 – Tipos de ondas cerebrais em um exame de eletroencefalografia normal. Fonte: Hall e Guyton [1]

é dependente do grau de atividade nas respectivas partes do córtex cerebral, e as ondas mudam significativamente entre os estados de vigília, sono e coma.

As ondas alfa são ondas rítmicas que ocorrem, com frequências entre 8 e 13 Hz, sendo encontradas nos EEGs de quase todos os adultos normais quando eles estão acordados e no estado de calma e atividade cerebral em repouso. Essas ondas são mais intensas na região occipital, mas também podem ser registradas nas regiões frontal e parietal do crânio. Sua tensão em geral é de $50 \mu\text{V}$. Durante o sono profundo, as ondas alfa desaparecem.

Quando a atenção da pessoa acordada é direcionada para algum tipo de atividade mental específica, as ondas alfa são substituídas por ondas beta assíncronas, de alta frequência, mas baixa tensão. As ondas beta ocorrem com frequência maior que 14 Hz, podendo chegar até a 80 Hz. São registradas principalmente nas regiões parietal e frontal, durante a ativação específica dessas regiões cerebrais.

As ondas teta têm frequência entre 4 e 7 Hz. Elas ocorrem normalmente nas regiões parietal e temporal em crianças, mas também ocorrem durante o estresse emocional em alguns adultos, particularmente durante desapontamento e frustração. As ondas teta também ocorrem em muitos distúrbios cerebrais, em geral nos estados cerebrais degenerativos.

As ondas delta incluem todas as ondas do EEG com frequências menores do que 3,5 Hz e, em geral, têm tensões duas a quatro vezes maiores do que a maioria dos outros tipos de ondas cerebrais. Elas ocorrem durante o sono profundo, na infância e na doença cerebral orgânica grave. Portanto, as ondas delta podem ocorrer de modo estrito no córtex,

independentemente das atividades nas regiões mais inferiores do encéfalo.

2.1.2.2 A derivação de sinais EEG

A descarga de um só neurônio ou fibra nervosa no sistema nervoso nunca poderia ser medida na superfície do couro cabeludo. Em vez disso, muitos milhares, ou até mesmo milhões de neurônios ou fibras nervosas devem disparar em sincronia, e apenas assim os potenciais dos neurônios individuais ou fibras se somariam o suficiente para serem registrados por todo o caminho através do crânio.

Dessa forma, a intensidade das ondas cerebrais registradas externamente é determinada em sua maioria pelo número de neurônios e fibras que disparam, sincronicamente, um com os outros, e não pelo nível total de atividade elétrica no cérebro. De fato, fortes sinais neurais não sincronizados em geral se anulam uns aos outros quando do registro das ondas cerebrais, por causa das suas polaridades opostas.

2.1.2.3 Sistema de padronização para posicionamento de eletrodos

Para obter registros EEG, existem diversos sistemas padronizados para o posicionamento de eletrodos sobre o crânio. O mais comum deles é o padrão 10-20 da Federação Internacional de Neurofisiologia Clínica (*The International Federation of Clinical Neurophysiology*), onde 30 eletrodos são posicionados em quatro regiões do crânio, como apresentado na Figura 6.

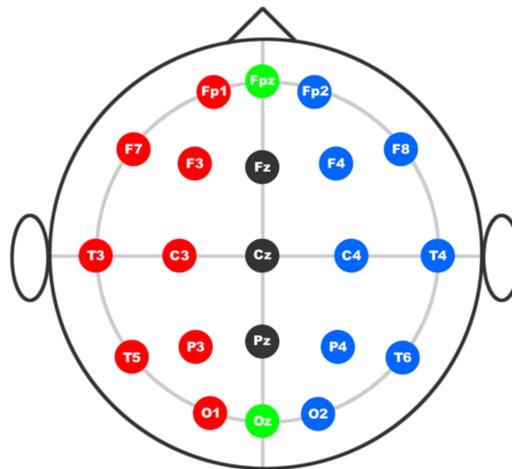


Figura 6 – Visão superior da disposição dos eletrodos no sistema padronizado 10-20.

A partir de tal disposição de eletrodos, é possível realizar derivações monopolares e bipolares. Na derivação bipolar, um canal é criado entre um par de eletrodos e a diferença de potencial entre esses dois eletrodos é registrada. Portanto, derivações bipolares indicam um potencial gradiente entre duas áreas cerebrais. Derivação monopolar pode ser registrada tanto através de um eletrodo "ativo" e um "indiferente", posicionado em algum outro lugar da cabeça (nariz, orelha), quanto em relação a uma média de referência,

Tabela 1 – Limites de frequência para alguns sinais biológicos.

Aplicação	Descrição	Limites de Frequência
Eletroneurograma (ENG)	Potenciais do nervo detectados com eletrodo de agulha.	10 Hz - 1 kHz
Eletroretinograma (ERG)	Potenciais gerado pela retina em resposta a sinais luminosos, detectados por eletrodos implantados.	0,2 - 200 Hz
Eletrooculograma (EOG)	Potenciais oculares usados para medir posição ocular, detectados com pares de eletrodos de superfície.	dc - 100 Hz
Eletrogastrograma (EGG)	Potenciais estomacais detectados com eletrodos de superfície posicionados sobre o abdômen.	0,01 - 0,55 Hz
Eletroencefalograma (EEG)	Potenciais cerebrais rítmicos detectados com eletrodos de superfície posicionados sobre a cabeça.	0,5 - 42 Hz
Eletrcardiograma (ECG)	Potenciais cardíacos detectados com eletrodos de superfície posicionados no tórax, costas, e/ou membros.	0,01 - 200 Hz
Eletrmiograma (EMG)	Potenciais musculares detectados com eletrodos de superfície ou eletrodos de agulha.	2 Hz - 10 kHz

conectando todos os outros cabos através de resistências de valor igual (1 M Ω) em um ponto comum.

2.1.2.4 Artefatos no EEG

A gravação e processamento de sinais fisiológicos, especialmente os feitos através de leitura em eletrodos de superfície do corpo, possuem problemas com distorções causadas por artefatos. Em leituras de EEG, uma variedade de artefatos podem aparecer. Como pode ser visto na Tabela 1, as frequências de leitura de EEG, no padrão de relevância clínica, variam entre 0,5 e 42 Hz, e dependendo da metodologia utilizada para medição EEG, os outros sinais biológicos podem afetar a leitura.

Uma categorização útil de artefatos é baseada em sua origem, podendo ser fisiológica, causada pelo movimento e piscar dos olhos, atividade cardíaca e atividade muscular, ou técnica, causada pelo uso de eletrodos e equipamentos elétricos. É importante enfatizar

que mais de um tipo de artefato pode aparecer por vez em uma leitura EEG.

- **Atividade ocular:** A atividade elétrica causada pelo movimento ocular, também chamada de eletrooculograma (EOG), é forte o suficiente para estar presente no EEG. A força do sinal de EOG depende principalmente da proximidade do eletrodo com o olho e a direção do movimento do olho.

- **Atividade muscular:** A contração e relaxamento dos músculos na superfície da pele gera um sinal elétrico, chamado eletromiograma (EMG). Tal atividade é um artefato comum presente em leituras de EEG. Esse tipo de artefato acontece mais frequentemente em estados em que o paciente se encontra acordado, quando engole, tosse, fala, soluça, etc.

- **Atividade cardíaca:** A atividade elétrica cardíaca, o eletrocardiograma (ECG), também pode interferir na leitura do EEG. Comparado ao EEG, a amplitude dos sinais de ECG é fraca no escalpo. Entretanto, o ECG pode dificultar o EEG consideravelmente para algumas posições do eletrodo e certos formatos corporais, aumentando a influência do ECG sobre o EEG.

- **Eletrodos:** A movimentação do eletrodo e má interface criada entre eletrodo e escalpo também pode causar artefatos. Este artefato técnico pode ser mal interpretado como picos em ondas de EEG.

- **Equipamentos elétricos:** O cabo que conecta o eletrodo ao sistema de aquisição é outra possível fonte de artefatos. Dessa maneira, campos eletromagnéticos causados por correntes fluindo em rede elétrica próxima ou outros dispositivos elétricos podem causar interferência no sinal de EEG, resultando em contaminação nas frequências da rede (50/60 Hz).

O processamento de biosinais para rejeição de artefatos vem sendo desenvolvido com o auxílio de algoritmos matemáticos. Todavia, como apresentado anteriormente, os tipos de artefatos que interferem no EEG são bem definidos e conhecidos, o que pode facilitar algumas soluções.

Uma solução efetiva contra artefatos causados pelos equipamentos elétricos é o uso de um filtro para rejeição dos sinais na frequência da rede elétrica. Além disso, o uso de um filtro contínuo utilizando componentes físicos otimiza o processamento de dados, pois diminui a necessidade de tratar mais um artefato.

2.2 Teoria de Filtros

Em teoria de circuitos elétricos, um filtro é um elemento do sistema capaz de alterar características de fase e/ou amplitude de um sinal com respeito a sua frequência. Em sistemas que fazem interface com o mundo real, o sinal processado é medido com

ruídos indesejáveis. O filtro é utilizado para retirar os ruídos indesejáveis, sendo portanto um importante bloco em circuitos de processamento de sinais [29].

Existem dois tipos de filtros: filtros analógicos e filtros digitais. Os filtros analógicos processam sinais de natureza analógica, enquanto filtros digitais processam dados digitais. Os filtros analógicos ainda podem ser divididos em filtros passivos ou ativos. Os filtros passivos são constituídos por elementos passivos, como resistores, capacitores, indutores e transformadores, enquanto filtros ativos utilizam elementos ativos, como amplificadores operacionais.

A resposta básica de um filtro ideal é dada por uma banda passante, faixa de operação onde o filtro passa os sinais livremente, e banda de rejeição, faixa de operação onde os sinais são atenuados, como apresentado na Figura 7.

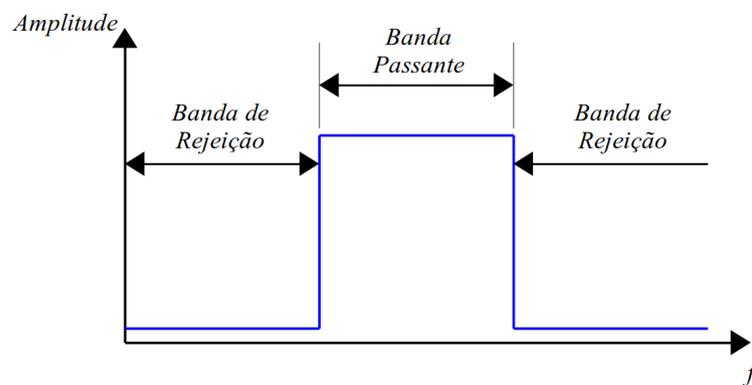


Figura 7 – Resposta ideal de um filtro.

2.2.1 Tipos de Filtros

Baseado na resposta de um filtro ideal, como apresentado na Figura 7, alguns tipos básicos de filtros foram estabelecidos, de acordo com a posição e largura das bandas passante e de rejeição.

- **Filtro Passa-Baixa**

Todas as frequências abaixo da frequência de corte f_c passam livremente pelo filtro. As frequências acima de f_c são cortadas ou atenuadas, como apresentado na Figura 8a.

- **Filtro Passa-Alta**

Todas as frequências abaixo de f_c são atenuadas ou cortadas pelo filtro. As frequências acima de f_c passam livremente, como mostrado na Figura 8b.

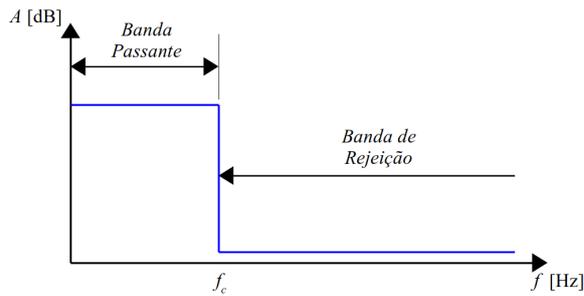
- **Filtro Passa-Faixa**

Todas as frequências abaixo da frequência de corte inferior f_{c1} e acima da frequência de corte superior f_{c2} são cortadas e formam a banda de rejeição de um filtro passa-

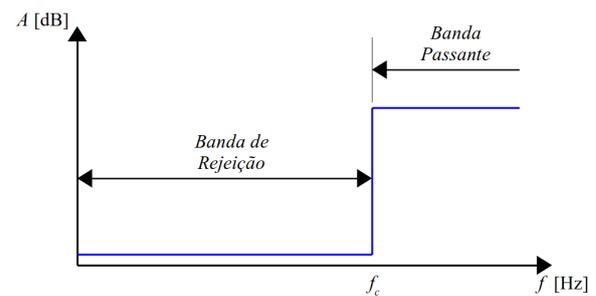
faixa. As frequências entre f_{c1} e f_{c2} passam livremente, formando a banda passante, como apresentado na Figura 8c.

• Filtro Rejeita-Faixa

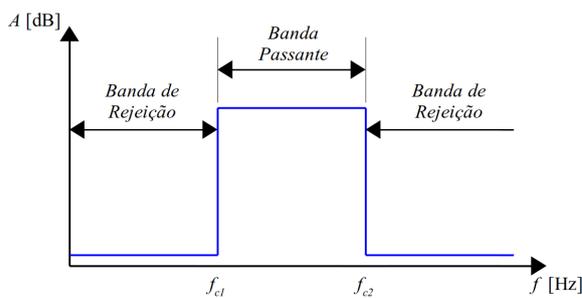
Todas as frequências abaixo de f_{c1} e acima de f_{c2} passam livremente pelo filtro. As frequências entre f_{c1} e f_{c2} são cortadas ou atenuadas pelo filtro, constituindo a banda de rejeição, como mostra a Figura 8d.



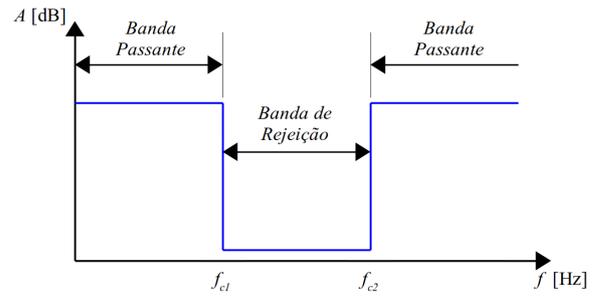
(a) Resposta ideal de um filtro passa-baixa.



(b) Resposta ideal de um filtro passa-alta.



(c) Resposta ideal de um filtro passa-faixa.



(d) Resposta ideal de um filtro rejeita-faixa.

Figura 8 – Respostas dos diferentes tipos de filtros ideais

• Filtro *Notch*

Um caso particular de filtros rejeita-faixa é conhecido como filtro *notch*. Em um filtro *notch*, deseja-se rejeitar apenas uma frequência em questão, ou uma faixa de frequências bem pequena ao redor dela. Dessa maneira, a frequência de corte inferior e superior ficam muito próximas, dando a impressão de estarem sobrepostas a frequência de interesse, como mostra a Figura 9.

O filtro *notch* é uma solução recorrente em situações onde se deseja retirar a interferência causada pela rede elétrica, uma vez que f_c pode ser projetada para 50 Hz ou 60 Hz.

2.2.2 Aproximações para projeto de filtros analógicos

Em aplicações reais, os filtros podem ter respostas bem diferentes das apresentadas na Figura 7, apresentando uma resposta mais lenta e mais transitória, como mostrada na Figura 10.

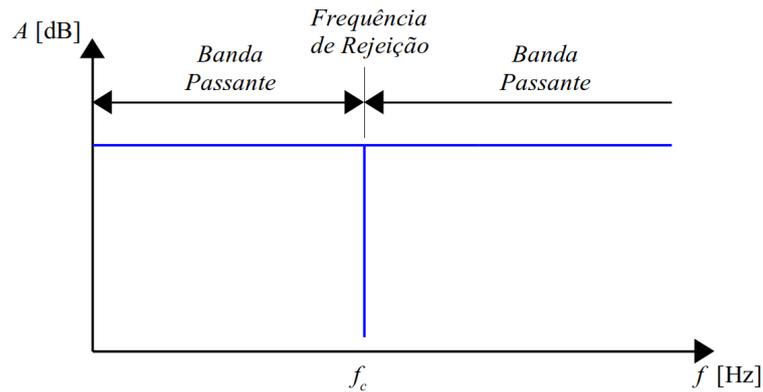


Figura 9 – Resposta ideal de um filtro *notch*.

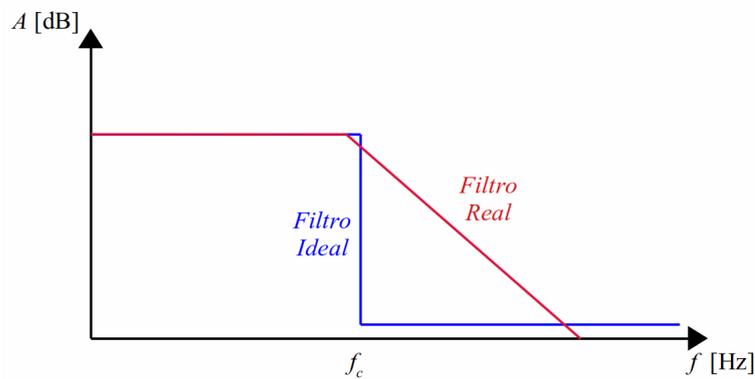


Figura 10 – Resposta ideal de um filtro passa-baixa real.

Diante disso, vários modelos de filtros analógicos foram desenvolvidos, a fim de trazer o comportamento do filtro mais próximo do ideal, sem que extrapole o factível.

• Filtro Butterworth

Butterworth introduziu um dos primeiros métodos de projeto de filtros analógicos, sendo um dos procedimentos clássicos para desenvolvimento de filtros. A função de aproximação de Butterworth é frequentemente chamada de resposta plana máxima, por ser a aproximação que tem a transição mais suave de banda passante para banda de rejeição. A resposta de fase também é suave, fator importante ao considerar distorção do sinal [30]. A resposta típica de um filtro passa-baixa Butterworth é apresentada na Figura 11a.

• Filtro Chebyshev Tipo I

A função de aproximação proposta por Chebyshev é parecida com a função de transferência proposta pela aproximação de Butterworth. Porém, diferente da aproximação de Butterworth, o filtro Chebyshev tipo I permite variações, ou ripple, na banda passante da resposta em frequência. Essa redução nas restrições colocada nas características da banda passante permite uma transição mais rápida da banda passante para a rejeição. Desse modo, filtros Chebyshev satisfazem especificações de respostas de filtros com ordem menor comparado a um filtro Butterworth. A resposta típica de um filtro

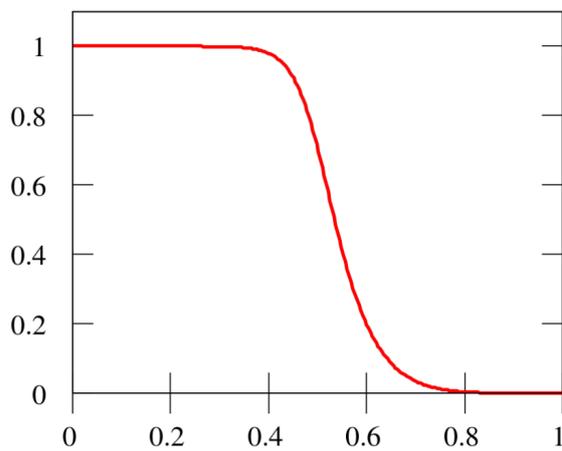
passa-baixa Chebyshev tipo I é apresentada na Figura 11b.

• Filtro Chebyshev Tipo II

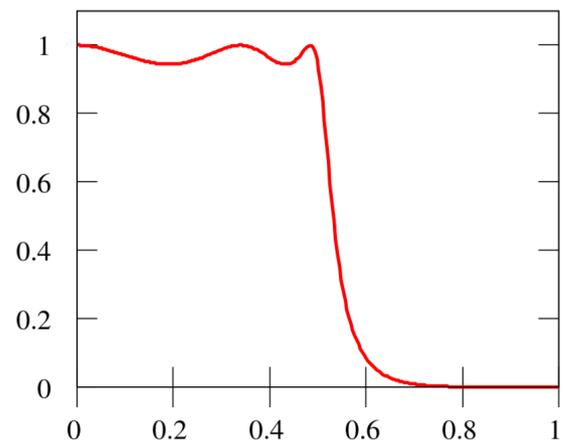
Similar ao filtro Chebyshev tipo I, a aproximação proposta para o filtro Chebyshev tipo II é permitir uma resposta oscilante na banda de rejeição, garantindo uma banda passante totalmente plana. A aproximação tipo I é normalmente chamada de resposta Chebyshev, enquanto a tipo II é chamada de resposta Chebyshev inversa. A resposta típica de um filtro passa-baixa Chebyshev tipo II é apresentada na Figura 11c.

• Filtro Elíptico ou Cauer

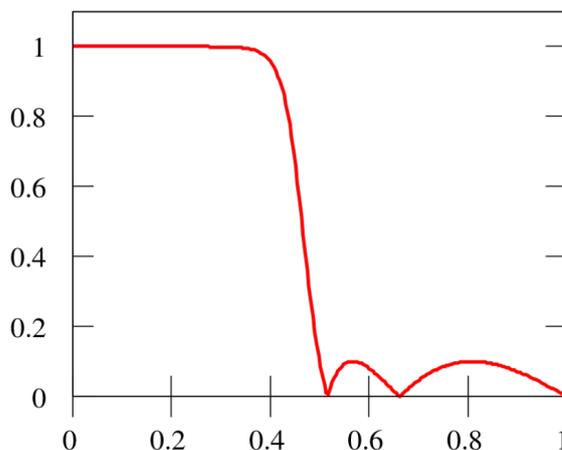
Os filtros elípticos, também chamados de filtros Cauer em reconhecimento às contribuições dadas por Wilhelm Cauer, assim como as aproximações de Chebyshev, permite resposta transiente em duas bandas. Entretanto, o filtro elíptico possui resposta transiente tanto na banda passante, quanto na banda de rejeição, sendo assim, esta aproximação fornece a resposta mais rápida para uma menor ordem, para satisfazer as especificações de projeto. A resposta típica de um filtro passa-baixa elíptico é apresentada na Figura 11d.



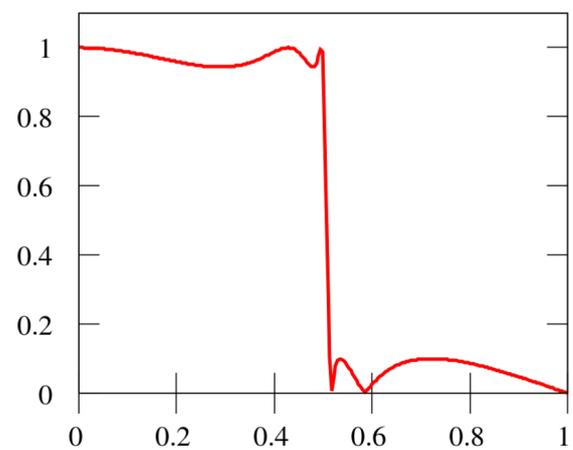
(a) Filtro passa-baixa Butterworth.



(b) Filtro passa-baixa Chebyshev tipo I.



(c) Filtro passa-baixa Chebyshev tipo II.



(d) Filtro passa-baixa elíptico.

Figura 11 – Respostas de diferentes aproximações para projeto de filtros

Portanto, os filtros Butterworth possuem a resposta mais plana e suave, porém acabam perdendo em questão de velocidade de resposta. Em contrapartida, os filtros elípticos possuem uma resposta bem rápida, mas as bandas passante e de rejeição possuem ripple. A Figura 12 compara diferentes aproximações de filtros, para uma mesma frequência de corte $f_c = 2$ GHz, e ordem $n = 5$.

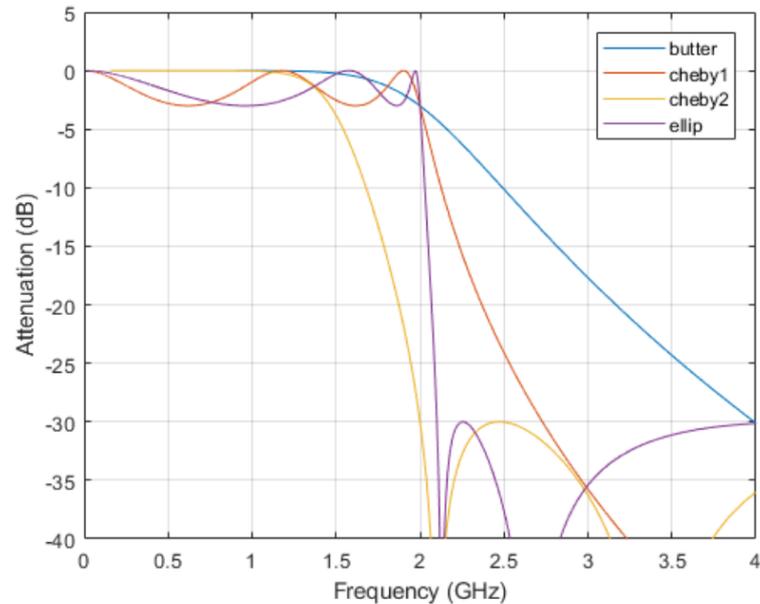


Figura 12 – Respostas dos filtros Butterworth (azul), Chebyshev tipo I (laranja), Chebyshev tipo II (amarela) e elíptica (roxa) para $f_c = 2$ GHz e $n = 5$.

2.2.3 Filtros Ativos

Filtros passivos exigem uma grande área para implementação em tecnologia CMOS, um fator que impede a completa integração dos sistemas em um mesmo circuito integrado. Com a utilização de elementos como amplificadores operacionais, os filtros ativos são capazes de implementar soluções de filtros complexas em áreas muito menores. Os filtros ativos podem ser classificados como: filtro ativo RC, capacitor chaveado e G_m -C.

Os filtros RC são compostos de amplificadores operacionais, resistores e capacitores. Esse tipo de filtro foi bastante aplicado em redes de telecomunicações, circuitos de processamentos de sinais e sistemas de instrumentação por muito tempo. Porém, tais filtros não operam em altas frequências (acima de 10 MHz) devido a limitações do próprio amplificador operacional, além de não ser viável para completa integração.

Filtros de capacitor chaveado utilizam além de amplificadores operacionais, um circuito de chaveamento de capacitores com a função de emular um resistor. Esse método permite a miniaturização do circuito final, uma vez que resistores exigem uma área de implementação bem superior a de um capacitor. Porém, filtros de capacitor chaveado

precisam de circuitos externos para realizar o chaveamento dos capacitores, além de outras técnicas que devem ser implementadas para diminuição de ruídos e elementos parasitas.

Os filtros G_m - C são formados pelo uso de amplificadores operacionais de transcondutância (OTA) e capacitores. Esse tipo de filtro ganhou muito espaço nas aplicações atuais uma vez que, além da facilidade de integração completa em tecnologia CMOS, possui uma característica de fácil sintonia da frequência de corte externamente, operando em altas frequências.

3 Desenvolvimento e modelagem

Neste capítulo é apresentado o desenvolvimento e modelagem dos circuitos propostos. Baseados na teoria revisada no Capítulo 2, é proposto um filtro *notch* em tecnologia CMOS para rejeição de ruídos provenientes da rede elétrica para aplicações em EEG.

A Seção 3.1 apresenta o amplificador operacional de transcondutância, a modelagem da topologia de OTA e o método de projeto utilizado.

A modelagem do circuito do filtro é mostrada na Seção 3.2, evoluindo do protótipo RLC para o circuito de filtro G_m -C.

Devido a necessidade de flexibilidade de operação, é proposto um circuito para alterar a frequência de corte do filtro, apresentado na Seção 3.3.

3.1 Amplificador Operacional de Transcondutância

Um amplificador operacional de transcondutância (OTA) é uma fonte de corrente controlada por tensão com entrada diferencial (DVCCS) [31], e seu símbolo é apresentado na Figura 13.

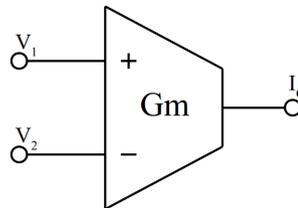


Figura 13 – Símbolo de um amplificador operacional de transcondutância

A principal ideia do circuito é converter uma tensão de entrada em corrente de saída com um fator de transformação linear, como mostra a equação característica de operação do OTA dada por:

$$I_o = G_m(V_1 - V_2) \quad (3.1)$$

onde I_o é a corrente de saída do OTA, G_m é a transcondutância do OTA, V_1 e V_2 são as tensões positiva e negativa de entrada, respectivamente.

Um OTA ideal possui duas entradas de tensão com impedância infinita, *i.e.* não tem corrente de entrada. O alcance de entrada em modo comum é infinito, o sinal diferencial entre as duas entradas é usado para controlar a fonte de corrente ideal [32]. Porém, tais características não são alcançadas em projetos reais, e o OTA apresenta alcance de

entrada em modo comum limitado, impedância de saída limitada, finita relação sinal-ruído (SNR) e largura de banda.

O OTA possui uma característica interessante para projetos de circuitos integrados: sua transcondutância G_m pode ser controlada externamente pela variação na tensão ou corrente de polarização, um fator atrativo para sintonização fina de circuitos fabricados.

3.1.1 OTA de baixa transcondutância em inversão fraca

3.1.1.1 Operação em inversão fraca

A corrente de dreno I_{DS} de um transistor MOS convencional de canal longo operando em inversão fraca, é dada por [33]:

$$I_{DS} = I_S \cdot \left(\frac{W}{L}\right) \cdot e^{\left(q \cdot \frac{V_{GS} - V_{TH}}{nKT}\right)} \cdot \left(1 - e^{\left(-q \cdot \frac{V_{DS}}{kT}\right)}\right) \quad (3.2)$$

onde I_S é a corrente característica, T a temperatura absoluta, n o fator de inclinação da curva em inversão fraca, k a constante de Boltzmann e q a carga do elétron.

O transistor MOS de canal longo é dito estar em saturação em inversão fraca, quando a seguinte expressão é satisfeita:

$$V_{DS} \geq \frac{3kT}{q} \quad (3.3)$$

Assim, a corrente de saturação de dreno do transistor será dada por:

$$I_{DS} = I_S \cdot \left(\frac{W}{L}\right) \cdot e^{\left(q \cdot \frac{V_{GS} - V_{TH}}{nKT}\right)} \quad (3.4)$$

Como pode ser visto na Equação (3.3), a saturação do transistor MOS operando em inversão fraca independe da tensão de polarização do dispositivo, diferentemente da operação em inversão forte. A transcondutância g_m do gate do MOS em inversão fraca é dada por:

$$g_m = \frac{1}{n} \cdot \frac{I_{DS}}{\phi_t} \quad (3.5)$$

onde ϕ_t é a tensão térmica do MOS, sendo $\phi_t = 25,8$ mV @ $T = 300$ K. Como pode ser visto na Equação (3.5), g_m independe da geometria do transistor, sendo dependente apenas da corrente de dreno I_{DS} e do fator $1/n \cdot \phi_t$.

3.1.1.2 OTA simétrico

A Figura 14 mostra o circuito do OTA utilizado no desenvolvimento do filtro proposto. Essa topologia é chamada de OTA simétrico e é amplamente descrita na literatura [34, 35, 36, 37], por ser utilizada no desenvolvimento de amplificadores para diversos fins, principalmente na área médica.

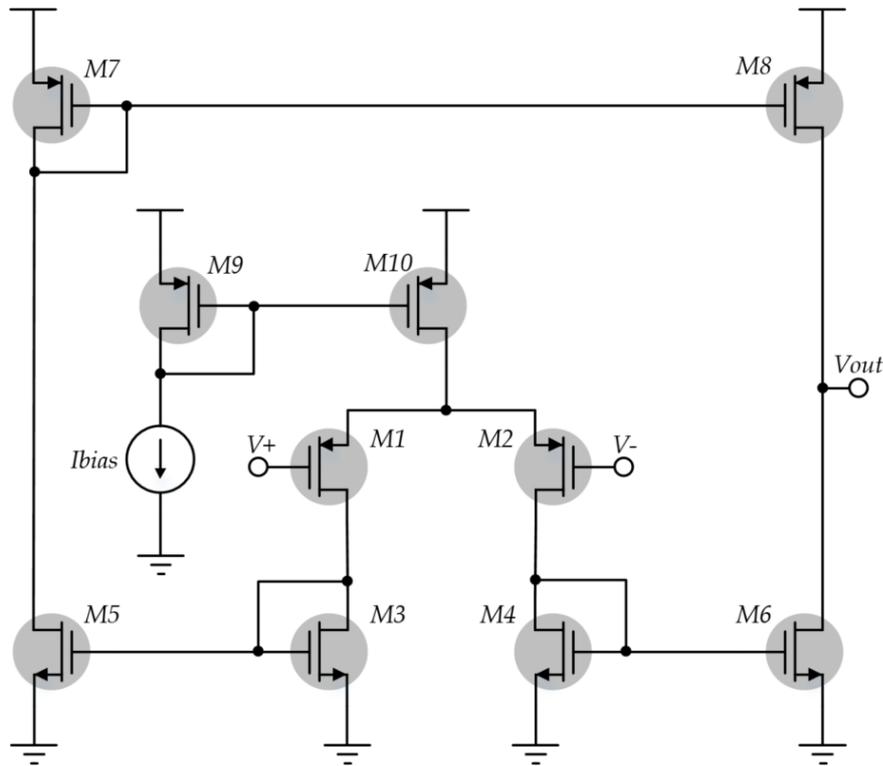


Figura 14 – Amplificador operacional de transcondutância simétrico.

Como visto na Seção 3.1, a relação entre a tensão diferencial de entrada do OTA e sua corrente de saída é dada por G_m . Para a topologia utilizada, a transcondutância do amplificador é dada por:

$$G_m = N \cdot g_{m_{1,2}} \quad (3.6)$$

onde N é a relação entre a dimensão dos transistores M3 e M4 para os transistores M5 e M6, e $g_{m_{1,2}}$ é a transcondutância do gate de um dos transistores do par diferencial (M1 ou M2). Tomando os transistores M3 e M5 como exemplo, a relação N pode ser equacionada como:

$$N = \frac{\left(\frac{W}{L}\right)_5}{\left(\frac{W}{L}\right)_3} \quad (3.7)$$

Portanto, substituindo as Equações (3.5) e (3.7) em (3.6), obtém-se:

$$G_m = \frac{\left(\frac{W}{L}\right)_5}{\left(\frac{W}{L}\right)_3} \cdot \frac{1}{n} \cdot \frac{I_{DS1}}{\phi_t} \quad (3.8)$$

Assim, a transcondutância G_m é controlada pela razão de dimensão dos transistores do espelho de corrente (M5 e M3, no caso) e pela corrente de polarização dos transistores do par diferencial, sendo independente de qualquer tensão elétrica.

Para uma fonte de alimentação de 1,0 V e uma fonte de corrente de 10 nA, o funcionamento do circuito para uma operação sem sinal de entrada é descrito a seguir:

- O transistor M9 tem a mesma dimensão de M10, portanto a corrente de polarização de 10 nA também passará por M10;
- A corrente de 10 nA se divide por dois ramos simétricos, pois M1 é igual a M2 e M3 igual a M4. Portanto, uma corrente de 5 nA passa por cada ramo;
- Dada a relação entre a dimensão dos transistores N , a corrente de 5 nA que passa por M3 e M4 é espelhada para M6 multiplicada por N , como visto na Equação (3.6);
- O transistor M5 polariza M7, que espelha a corrente para M8, compondo com M6 a corrente de saída.

Para um sinal de entrada diferencial, a mudança estará na ligeira polarização dos transistores do par diferencial, que irá alterar a corrente espelhada por M3 e M4.

3.1.1.3 Integrador OTA

O componente fundamental na síntese de filtros G_m - C é o bloco integrador. Para implementar um integrador em tecnologia G_m - C , um OTA e um capacitor podem ser usados como mostrado na Figura 15.

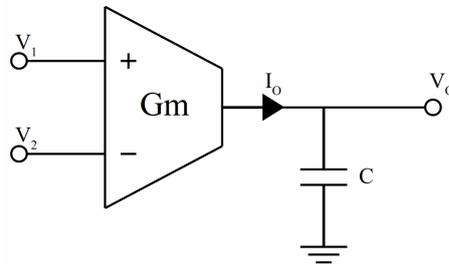


Figura 15 – Bloco integrador utilizando OTA.

A operação de integração é dada por:

$$V_o = \frac{1}{C} \int I_o dt = \frac{I_o}{sC} = \frac{G_m}{sC} (V_1 - V_2) \quad (3.9)$$

Pela Equação (3.9), pode-se obter a frequência de ganho unitário, dada por:

$$\omega_o = \frac{G_m}{C} \quad (3.10)$$

Como pode ser visto na Equação (3.10), a frequência de ganho unitário é diretamente dependente da transcondutância do OTA e inversamente proporcional a capacitância de carga. Sendo assim, mantendo-se a proporção entre G_m e C , mantém-se a frequência de ganho unitário.

Com o objetivo de realizar a total integração dos circuitos, o valor dos capacitores deve ser pequeno para caber todos no mesmo *die*. Assim, deve ser desenvolvido um OTA com baixa G_m para manter ω_o , como dado em (3.10).

A diminuição do valor de G_m do OTA vem sendo alvo de muitos estudos [36, 37], chegando a valores na faixa de pS para possibilitar total integração.

3.1.1.4 Modelagem do OTA simétrico - Método do coeficiente de inversão IC

O projeto otimizado de circuitos que operam com baixo consumo para determinadas aplicações exige tempo e certo conhecimento matemático para desenvolver os cálculos de dimensionamento dos transistores. Dada tal situação, alguns métodos para dimensionamento de transistores foram desenvolvidos, a fim de diminuir o esforço necessário e aumentar a confiabilidade no projeto de circuitos.

O método adotado para projeto do circuito do OTA é o método do coeficiente de inversão IC . O coeficiente de inversão IC provê uma representação numérica da região e do nível de inversão do transistor MOS, permitindo projetar livremente na inversão fraca, moderada ou forte [38]. O coeficiente de inversão é dado por:

$$IC = \frac{I_{DS}}{I_0 \cdot \left(\frac{W}{L}\right)} \quad (3.11)$$

onde I_0 é a corrente de tecnologia do transistor, dada por:

$$I_0 = 2 \cdot n_0 \cdot \mu_0 \cdot C_{OX} \cdot \phi_t \quad (3.12)$$

A utilização do coeficiente de inversão permite a escolha consciente da região e do nível de inversão do MOSFET, facilitando otimizar o projeto analógico. Dado o valor de IC , tem-se 3 casos:

- $IC < 0,1$, o MOSFET opera em inversão fraca;
- $0,1 < IC < 10$, o MOSFET opera em inversão moderada;

- $IC > 10$, o MOSFET opera em inversão forte.

Este método permite o projeto do transistor para operação em inversão moderada, região com modelagem matemática complexa e difícil de desenvolver projetos, porém por sua alta eficiência de transcondutância e baixa tensão de saturação, se torna um atrativo para projetos modernos de baixa tensão.

Utilizando IC pode-se elaborar um plano de operação do MOSFET ilustrando os *trade-offs* no desempenho para a relação entre coeficiente de inversão e comprimento de canal [38], como mostra a Figura 16.

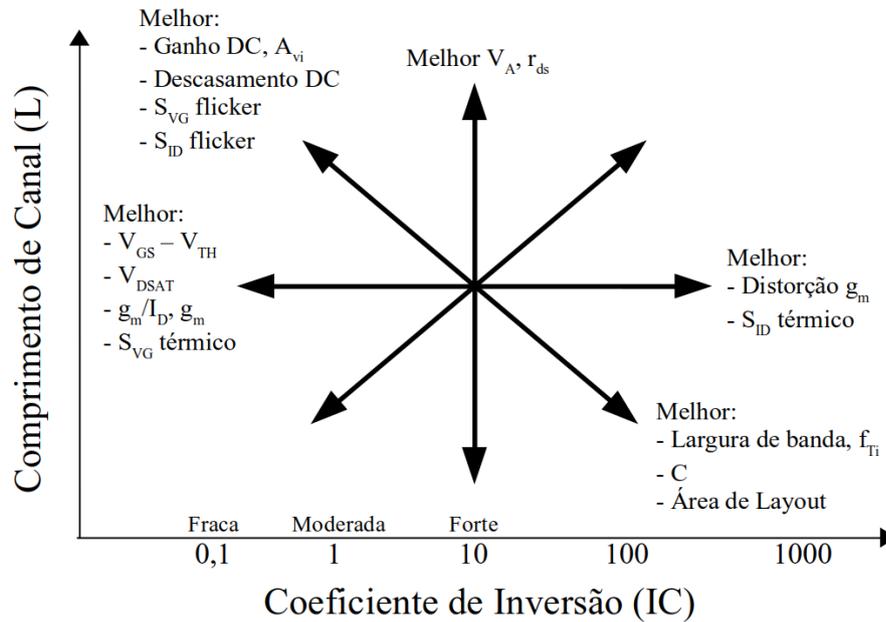


Figura 16 – Plano de operação do MOSFET para *trade-offs* no desempenho para a relação entre coeficiente de inversão e comprimento de canal.

Sendo assim, como visto na Equação (3.12), é necessário conhecer os parâmetros dos transistores nMOS e pMOS que serão utilizados no projeto. Foi realizada a caracterização dos transistores para retirar tais parâmetros de interesse, mostrados na Tabela 2.

Tabela 2 – Parâmetros dos transistores nMOS e pMOS na tecnologia IBM 0,13 μm

Parâmetro	nMOS	pMOS
n_0	1,5	1,5
μ_0	240 μ	66 μ
I_0	479n	135n

Os parâmetros dos transistores permite substituir I_S na Equação (3.11) e, conhecendo a corrente de polarização que irá passar por cada transistor, pode-se determinar a

relação de dimensão dos transistores fixando uma dimensão e tendo a outra como resultado da manipulação de (3.11), dada por:

$$W = \frac{L \cdot I_{DS}}{I_0 \cdot IC} \quad (3.13)$$

O circuito do OTA é polarizado por um fonte de corrente externa com $I_D = 10$ nA, e tensão de alimentação $V_{DD} = 1,0$ V. O dimensionamento final dos transistores do OTA é apresentado na Tabela 3.

Tabela 3 – Dimensionamento do amplificador operacional de transcondutância

Dispositivo	Tipo	I_D	IC	I_0	W	L
M1, M2	pMOS	5 nA	0,0076	132n	10 μm	2 μm
M3, M4	nMOS	5 nA	0,0001	479n	200 μm	2 μm
M5, M6	nMOS	50 pA	0,0001	479n	2 μm	2 μm
M7, M8	pMOS	50 pA	0,0003	132n	2 μm	2 μm
M9, M10	pMOS	10 nA	0,015	132n	10 μm	2 μm

Para esse amplificador OTA, é calculado o valor de transcondutância G_m :

$$g_m = \frac{1}{n} \cdot \frac{I_{DS}}{\phi_t} = \frac{1}{1,5} \cdot \frac{5nA}{25,8mV} = 129nS \quad (3.14)$$

Substituindo (3.14) em (3.5):

$$G_m = N \cdot g_{m_{1,2}} = 0,01 \cdot 129nS = 1,29nS \quad (3.15)$$

Assim, o valor de transcondutância calculado está próximo do desejado.

3.2 Modelagem do filtro

O projeto do filtro consiste em entender a aplicação do circuito, e dimensioná-lo de maneira otimizada de acordo com a necessidade do sistema [39].

Os sinais de EEG, como visto na Seção 2.1.2, têm intensidade que varia entre 10 e 150 μV , com frequências de relevância clínica entre 0,5 e 50 Hz.

O objetivo principal do filtro proposto é eliminar os ruídos da rede elétrica em sinais de EEG, 50 ou 60 Hz, além de operar além das frequências de relevância clínica, com largura de banda mínima de 1,5 kHz.

A modelagem do filtro é realizada a partir da sequência de alguns passos, necessários para alcançar o circuito de filtro desejado. Primeiramente, é dimensionado um protótipo de filtro passa-baixa RLC utilizando componentes passivos. Em seguida, é realizada uma transformação do circuito para que o filtro se torne um filtro *notch*, atuando

na frequência desejada. Por fim, os componentes passivos são substituídos por elementos ativos, no caso o OTA, resultando no circuito final.

3.2.1 Protótipo ladder RLC

O primeiro passo a ser feito na modelagem do filtro é definir quais os requerimentos de atenuação do filtro, como apresentados na Figura 17.

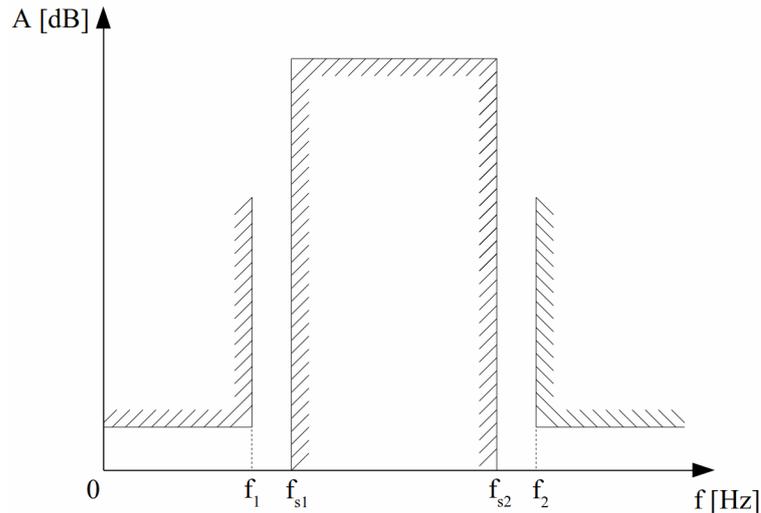


Figura 17 – Requerimentos de atenuação do filtro.

Os requerimentos de atenuação definem as frequências nas quais o filtro deve atenuar, sendo essas f_1 , f_{s1} , f_{s2} e f_2 . Para atender as necessidade de atenuação propostas para retirar ruídos da rede elétrica de leituras de EEG, sem comprometer e perder material de diagnóstico. Além disso, são definidas também a resistência de referência R_r e a frequência de corte ω_r . Portanto, os parâmetros para síntese do filtro são mostrados na Tabela 4.

Tabela 4 – Parâmetros para síntese do filtro

	$f_c = 50 \text{ Hz}$	$f_c = 60 \text{ Hz}$
f_1	45 Hz	55 Hz
f_{s1}	49,5 Hz	59,5 Hz
f_{s2}	50,5 Hz	60,5 Hz
f_2	55 Hz	65 Hz
R_r	794 M Ω	794 M Ω
ω_r	314,16 rad/s	377 rad/s

Após a definição das bandas passante e de rejeição do filtro, são definidos os parâmetros do filtro para síntese:

- **Atenuação mínima:** Sistemas de filtragem de sinais para aplicações biomédicas têm atenuação de aproximadamente 60 dB. Assim, esta será a atenuação mínima estabelecida para objetivo;

- **Aproximação da resposta:** Butterworth, Chebyshev ou elíptico. Para atender os requerimentos de atenuação, a resposta do filtro deve ser estreita, exigindo que a atenuação seja maior ou igual a mínima estabelecida. Assim, a aproximação elíptica se torna atraente;

- **Ordem de complexidade n :** A ordem do filtro aumenta a complexidade do sistema. Quanto maior a ordem de complexidade do filtro, mais rápida é sua resposta, porém, mais complexa a sua implementação matemática e física. A aproximação de filtro elíptico vem sendo escolhida para esse tipo de aplicação biomédica por apresentar essa resposta desejável, com ordem n variando entre 4 e 6 [18, 19].

Logo, foi escolhido implementar um filtro *ladder* elíptico de 5^a ordem, apesar de ser a aproximação que apresenta maior transição na banda passante e na de rejeição, é a aproximação mais rápida para uma mesma ordem n , comparada às outras.

O primeiro protótipo desenvolvido é um filtro passa-baixa RLC, como apresentado na Figura 18. Esse protótipo tem o objetivo de dimensionar os componentes do filtro para uma resistência de fonte R_S , resistência de carga R_L e frequência de corte f_c normalizada, que posteriormente são transformadas para atingir os requisitos de atenuação do filtro.

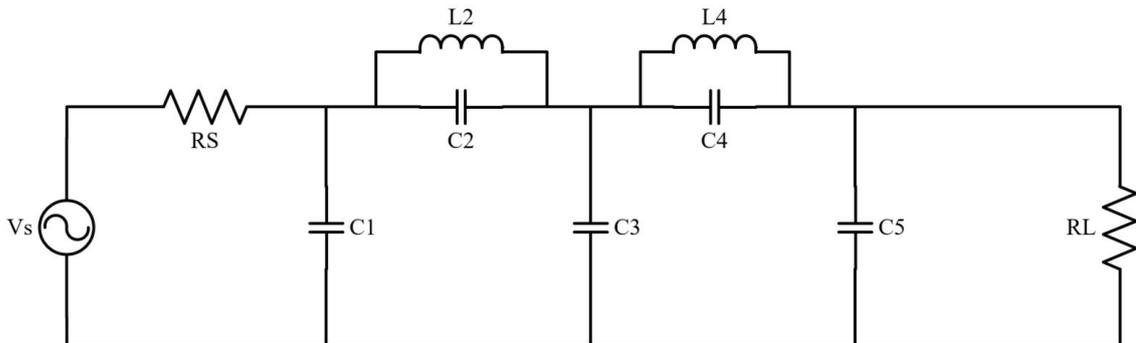


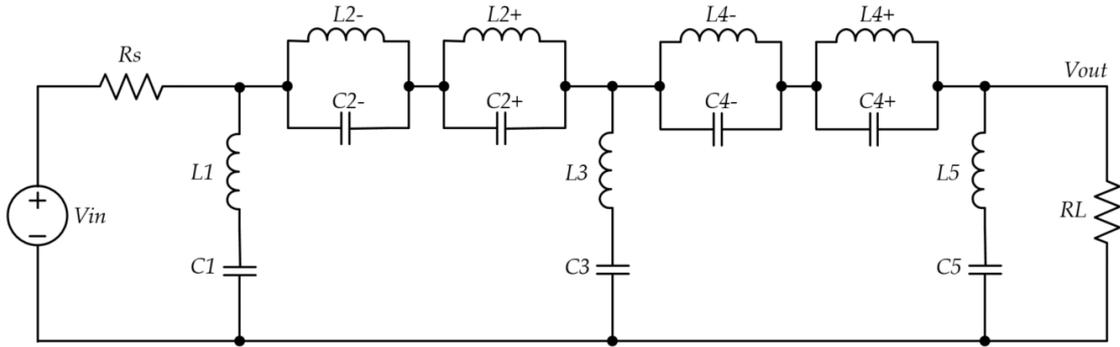
Figura 18 – Protótipo de filtro ladder RLC passa-baixa.

O valor dos componentes foram retirados do catálogo de filtros *notch* RLC normalizados, dados por Zverev (1967) [39]. O modelo escolhido para implementação foi *CC 05 50 05*, cujos valores de componentes são apresentados na Tabela 5. Importante citar que para este filtro escolhido, a atenuação mínima A_{min} associada é de 149,28 dB.

Tabela 5 – Filtro CC 05 50 05 - Componentes do filtro normalizados

R_S	C1	C2	L2	C3	C4	L4	C5	R_L
1 Ω	2,32 F	2,55 mF	1,03 H	3,2 F	6,67 mF	1,03 L	2,31 F	1 Ω

Uma vez que o protótipo passa-baixa RLC foi finalizado, é realizada a transformação do filtro passa-baixa em rejeita-faixa, através de substituição dos componentes. A forma final do filtro rejeita-faixa RLC é apresentada na Figura 19.

Figura 19 – Filtro ladder RLC *notch*.

O dimensionamento final dos componentes seguem alguns passos, utilizando os valores apresentados na Tabela 4, como descritos por Zverev (1967) [39]:

1. Calcular o parâmetro da banda de rejeição a .

$$a = \frac{\sqrt{f_2 \cdot f_1}}{f_2 - f_1} \quad (3.16)$$

$$a_{50Hz} = 4,97$$

$$a_{60Hz} = 5,97$$

2. Calcular o valor de indutância e capacitância de referência.

$$L_r = \frac{R_r}{\omega_r} \quad (3.17)$$

$$L_{r50Hz} = 2,53MH \quad (3.18)$$

$$L_{r60Hz} = 2,1MH \quad (3.19)$$

$$C_r = \frac{1}{R_r \cdot \omega_r} \quad (3.20)$$

$$C_{r50Hz} = 4pF \quad (3.21)$$

$$C_{r60Hz} = 3,34pF \quad (3.22)$$

3. Calcular o valor final dos indutores e capacitores.

Para calcular esses componentes, foram seguidas associações e relações de transformação de componentes e frequência, apresentadas a seguir.

- Para indutor:

$$L = \frac{L'}{a} \cdot \frac{R_r}{\omega_r} \quad (3.23)$$

$$C = \frac{a}{L'} \cdot \frac{1}{R_r \cdot \omega_r} \quad (3.24)$$

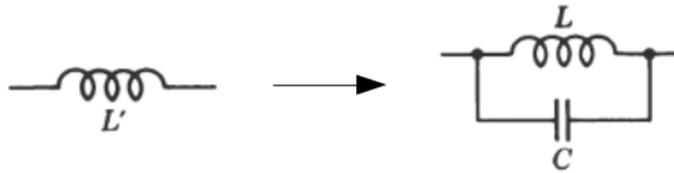


Figura 20 – Relação de transformação de indutor em filtro passa-baixa para filtro rejeita-faixa

- Para capacitor:

$$L = \frac{a}{C'} \cdot \frac{R_r}{\omega_r} \quad (3.25)$$

$$C = \frac{C'}{a} \cdot \frac{1}{R_r \cdot \omega_r} \quad (3.26)$$



Figura 21 – Relação de transformação de capacitor em filtro passa-baixa para filtro rejeita-faixa

- Para o paralelo de indutor e capacitor:

$$C_- = \frac{a}{L'} \cdot (1 + \Omega_+^2) \quad (3.27)$$

$$C_+ = \frac{a}{L'} \cdot (1 + \Omega_-^2) \quad (3.28)$$

$$L_- = \frac{1}{C_-} \quad (3.29)$$

$$L_+ = \frac{1}{C_+} \quad (3.30)$$

$$\Omega_\infty = \frac{1}{\sqrt{L' \cdot C'}} \quad (3.31)$$

$$\Omega_\pm = \sqrt{1 + \left(\frac{1}{2 \cdot \Omega_\infty \cdot a} \right)^2} \pm \frac{1}{2 \cdot \Omega_\infty \cdot a} \quad (3.32)$$

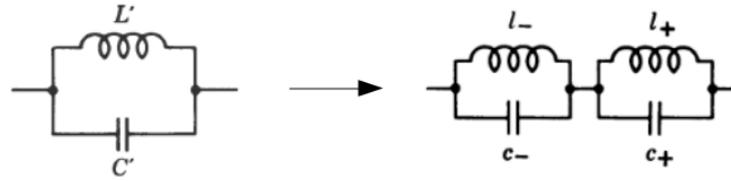


Figura 22 – Relação de transformação do paralelo de indutor e capacitor em filtro passa-baixa para filtro rejeita-faixa

Tabela 6 – Parâmetros para síntese do filtro

	$f_c = 50 \text{ Hz}$	$f_c = 60 \text{ Hz}$
a	4,97	5,97
L_r	2,53 MH	2,1 MH
C_r	4 pF	3,34 pF
$\Omega_{\infty 1}$	19,47	19,47
Ω_{+1}	1	1
Ω_{-1}	0,995	0,995
$\Omega_{\infty 2}$	12,1	12,1
Ω_{+2}	1,01	1,01
Ω_{-2}	0,993	0,993

Com o cálculo das equações apresentadas, os dados obtidos para síntese do filtro são apresentados na Tabela 6.

Os valores finais dos componentes do filtro *ladder* RLC *notch* são apresentados na Tabela 7.

Tabela 7 – Valores dos componentes do filtro *notch* RLC elíptico de 5ª ordem

	$f_c = 50 \text{ Hz}$	$f_c = 60 \text{ Hz}$
C1	1.55 pF	1.29 pF
L1	6.51 MH	5.43 MH
C2-	46.51 pF	38.8 pF
L2-	217.4 kH	181.3 kH
C2+	46.11 pF	38.47 pF
L2+	219.2 kH	182.9 kH
C3	2.14 pF	1.78 pF
L3	4.72 MH	3.94 MH
C4-	46.76 pF	39 pF
L4-	216.2 kH	180.4 kH
C4+	46.11 pF	38.47 pF
L4+	219.3 kH	182.9 kH
C5	1.55 pF	1.29 pF
L5	6.53 MH	5.44 MH

3.2.2 Filtro G_m - C notch elíptico de 5^a ordem

O projeto de filtro baseado em circuitos passivos RLC pode ser conduzido por substituição de resistores e indutores por seus equivalentes G_m - C . Duas substituições básicas de componentes passivos por equivalentes ativos são mostradas na Figura 23.

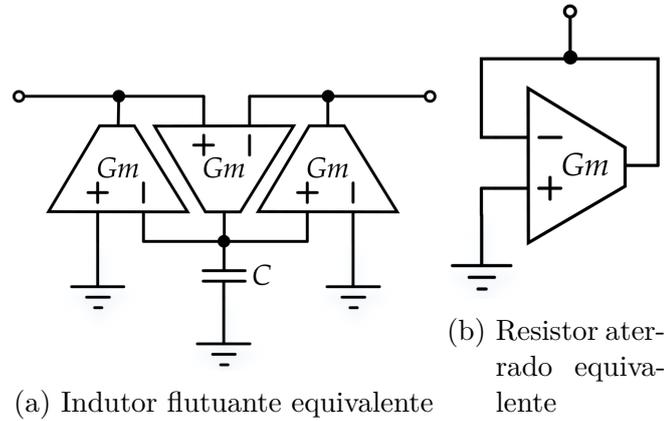


Figura 23 – Componentes passivos emulados por OTA

Para a Figura 23a, a indutância equivalente L é dada por:

$$L = \frac{C}{G_m^2} \tag{3.33}$$

Para a Figura 23b, a resistência equivalente R é dada por:

$$R = \frac{1}{G_m} \tag{3.34}$$

O procedimento utilizado para modelar o circuito do filtro é chamado de *fluxo de sinais* (*signal flow*), método baseado em transformar um circuito RLC passivo já existente em um filtro G_m - C equivalente.

Um circuito ladder genérico de impedâncias e admitâncias é apresentado na Figura 24.

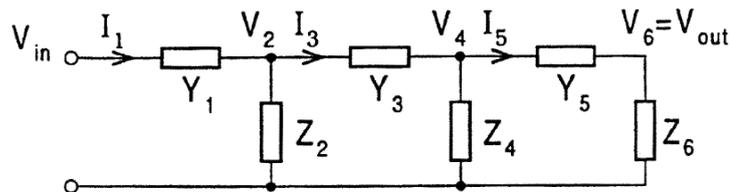


Figura 24 – Circuito *ladder* genérico de impedâncias e admitâncias

A partir desse circuito genérico, pode-se extrair as seguintes equações:

$$\begin{aligned} I_1 &= Y_1(V_{in} - V_2), V_2 = Z_2(I_1 - I_3), I_3 = Y_3(V_2 - V_4), \\ V_4 &= Z_4(I_3 - I_5), I_5 = Y_5(V_4 - V_6), V_{out} = V_6 = Z_6 I_5 \end{aligned} \quad (3.35)$$

Com esse conjunto de equações, pode-se substituir o valor da transcondutância g_m nas Equações (3.35), obtendo-se:

$$\begin{aligned} V_1' &= \frac{Y_1}{g_m}(V_{in} - V_2), V_2 = g_m Z_2(V_1' - V_3'), V_3' = \frac{Y_3}{g_m}(V_2 - V_4), \\ V_4 &= g_m Z_4(V_3' - V_5'), V_5' = \frac{Y_5}{g_m}(V_4 - V_6), V_{out} = V_6 = g_m Z_6 V_5' \end{aligned} \quad (3.36)$$

A partir das Equações (3.36), nota-se que todas possuem uma relação de tensão similar, na forma de:

$$V_j = H_j(U_{j-1} - U_{j+1}) \quad (3.37)$$

onde H_j é dado por:

$$\begin{aligned} H_j &= \frac{Y_j}{g_m}, \text{ para } j \text{ ímpar}; \\ H_j &= g_m Z_j, \text{ para } j \text{ par} \end{aligned} \quad (3.38)$$

A Equação (3.37) pode ser efetuada utilizando uma transcondutância g_j e uma impedância, dada por:

$$Z_j' = \frac{H_j}{g_j} \quad (3.39)$$

representada pelo circuito da Figura 25.

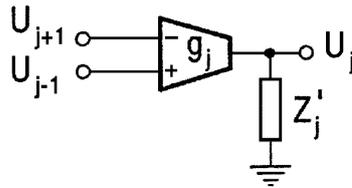


Figura 25 – Impedância Z_j' aterrada com transcondutância g_j

Utilizando a Figura 25 como bloco de construção, um novo conjunto de equações pode ser gerado a partir da Equação (3.36), dado por:

$$\begin{aligned} Z'_1 &= \frac{1}{g_1 g_m} Y_1, Z'_2 = \frac{g_m}{g_2} Z_2, Z'_3 = \frac{1}{g_3 g_m} Y_3, \\ Z'_4 &= \frac{g_m}{g_4} Z_4, Z'_5 = \frac{1}{g_5 g_m} Y_5, Z'_6 = \frac{g_m}{g_6} Z_6 \end{aligned} \quad (3.40)$$

A partir das equações apresentadas em (3.40), é utilizada uma estrutura de realimentação para síntese de filtros, chamada de *leapfrog*, como mostrada na Figura 26.

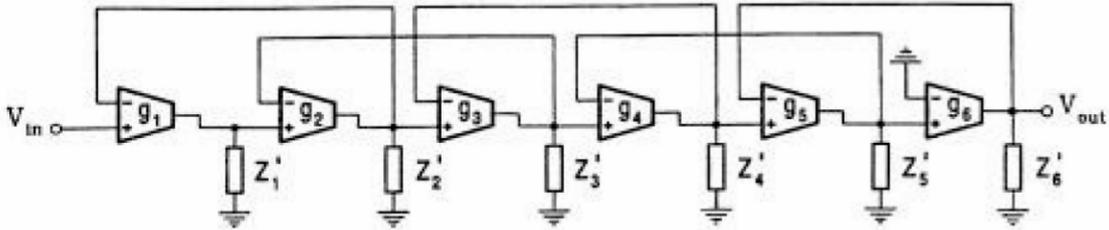


Figura 26 – Estrutura para síntese *leapfrog*

Por fim, as impedâncias Z'_j são substituídas por capacitores e indutores e resistores emulados, para uma transcondutância $g_m = 1,29$ nS, como mostrados na Figura 23, resultando no circuito final, apresentado na Figura 27.

3.3 Circuito de capacitância programável

Com o objetivo inicial de operar o circuito em qualquer tipo de sistema de rede elétrica, o filtro proposto necessita cortar tanto frequências indesejadas de 50 Hz quanto 60 Hz, de acordo com a necessidade.

Por este motivo, foi desenvolvido um circuito de capacitâncias programáveis, adaptado de um trabalho de Zhao *et al.* (2016) [40], apresentado na Figura 28.

O circuito é formado por um inversor, transistores M1 e M2, e duas portas de transmissão, transistores M3 e M4 formam a porta de transmissão 1 e transistores M5 e M6, a porta de transmissão 2. Todo esse circuito tem o pino *CTRL* como entrada, e as saídas *CAP+* e *CAP-* formam o capacitor C de saída através da associação dos capacitores C_{i1} e C_{i2} . O funcionamento do circuito é descrito a seguir:

- Quando o pino de controle *CTRL* tem nível lógico baixo ($CTRL = 0$), o inversor terá saída em nível lógico alta, e as portas de transmissão estarão fechadas, logo a saída do circuito terá capacitância $C = C_{i1} + C_{i2}$;

- Quando o pino de controle *CTRL* tem nível lógico alto ($CTRL = 1$), o inversor terá saída em nível lógico baixo, e as portas de transmissão estarão abertas, logo a saída do circuito terá capacitância $C = C_{i1}$

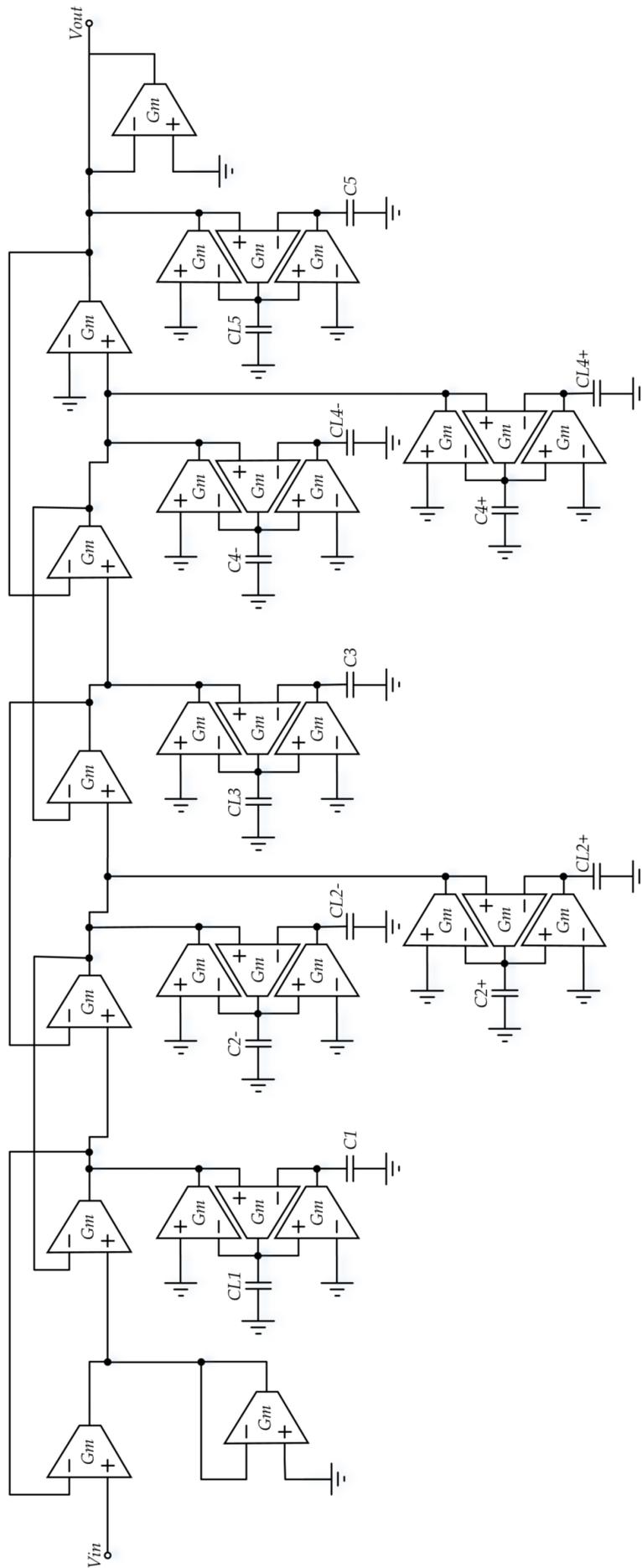


Figura 27 – Filtro notch G_m - C elíptico de 5ª ordem

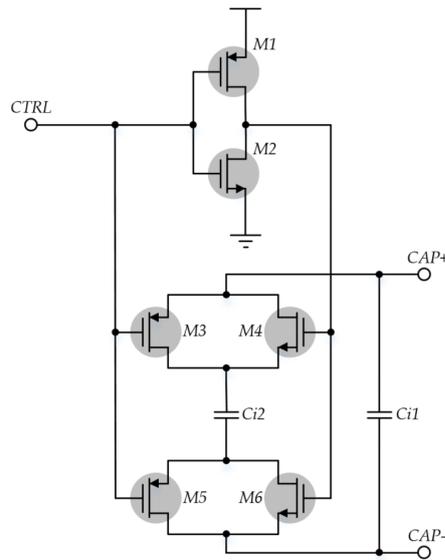


Figura 28 – Circuito de capacitância programável

O circuito de capacitância programável irá substituir todos os capacitores apresentados na Figura 27, tornando possível assim mudar o valor dos capacitores, e claramente, mudar a frequência de corte do filtro.

Para o projeto desse circuito foram utilizados transistores otimizados para projetos digitais. Através da caracterização de tais transistores foi possível dimensionar os transistores para obter um comportamento similar entre o nMOS e pMOS. O dimensionamento dos transistores é apresentado na Tabela 8.

Tabela 8 – Dimensionamento dos transistores do circuito de capacitância programável

Dispositivo	Tipo	W	L
M1, M3, M5	pMOS	1 μm	120 nm
M2, M4, M6	nMOS	200 nm	120 nm

4 Resultados

A estrutura do filtro *notch* elíptico G_m - C foi projetado no software *CADENCE* (*Virtuoso Analog Design Environment*), utilizando-se o processo IBM CMOS 130-nm. O circuito foi simulado para uma fonte de tensão com $V_{DD} = 1,0$ V.

4.1 Amplificador operacional de baixa transcondutância e baixa potência

O amplificador operacional de baixa transcondutância e baixa potência foi simulado para uma fonte de corrente $I_D = 10$ nA. A Figura 29 apresenta os circuitos de teste utilizados para simulação de resposta em frequência 29a e transcondutância 29b do OTA de baixa transcondutância, onde o valor do capacitor de carga $C_L = 1$ pF. As respostas das simulações dos circuitos de teste são apresentados nas Figuras 30 e 31.

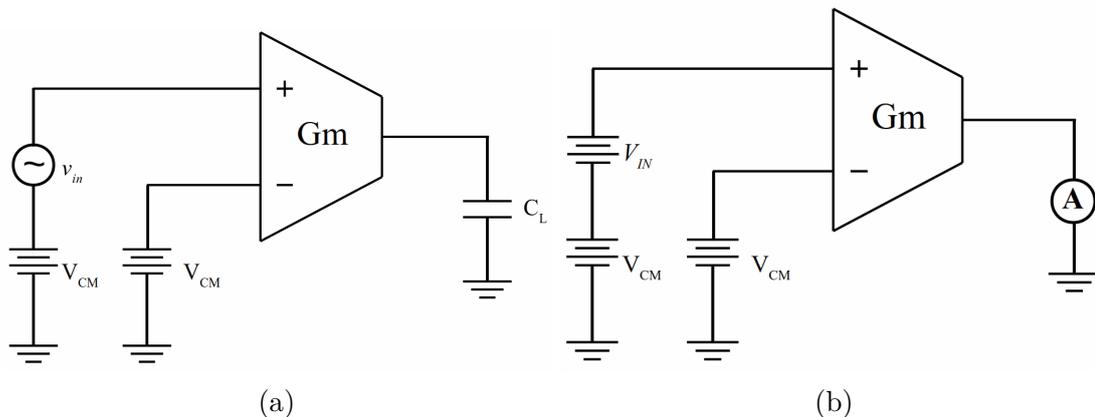


Figura 29 – Esquemáticos dos circuitos de testes para simulação de resposta em frequência (a) e transcondutância (b)

A partir das Figuras 30 e 31, foram extraídos os parâmetros do OTA, e esses dados foram compilados e são apresentados na Tabela 9.

Considerando os resultados da simulação de resposta em frequência e transcondutância é possível afirmar que:

- **Ganho:** O ganho do amplificador a ser utilizado na síntese de filtros não precisa ser alto, uma vez que o amplificador terá realimentação e o ganho será unitário. Sendo assim, o ganho é responsável apenas por deslocar a frequência de corte $f(-3dB)$ e a frequência de ganho unitário GBW .

- **Consumo:** Sendo um dos parâmetros mais importantes na proposta do filtro a ser desenvolvido, o consumo de potência do amplificador desenvolvido é de apenas 20

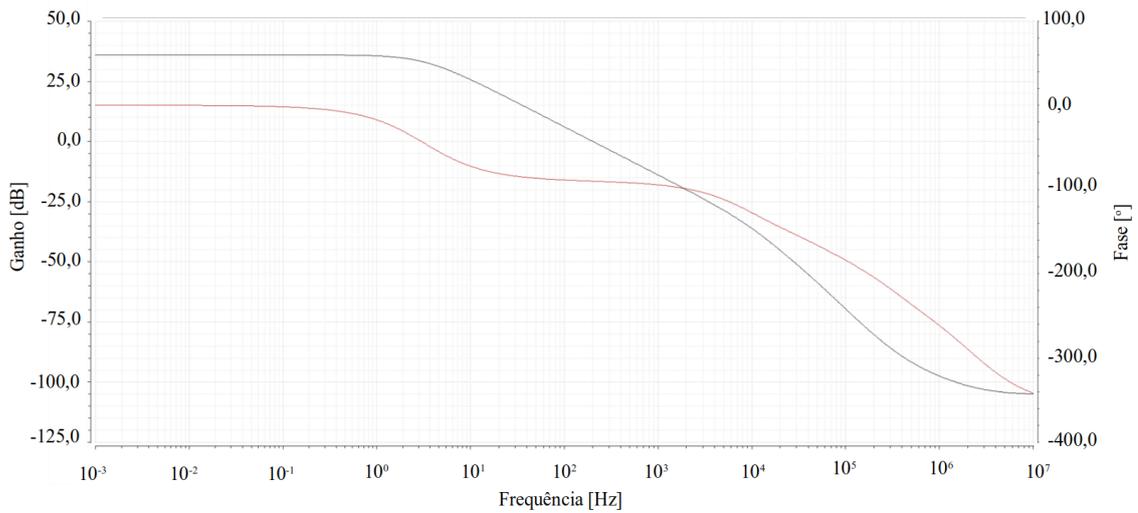


Figura 30 – Resposta em frequência do OTA simétrico (preto - ganho; vermelho - fase)

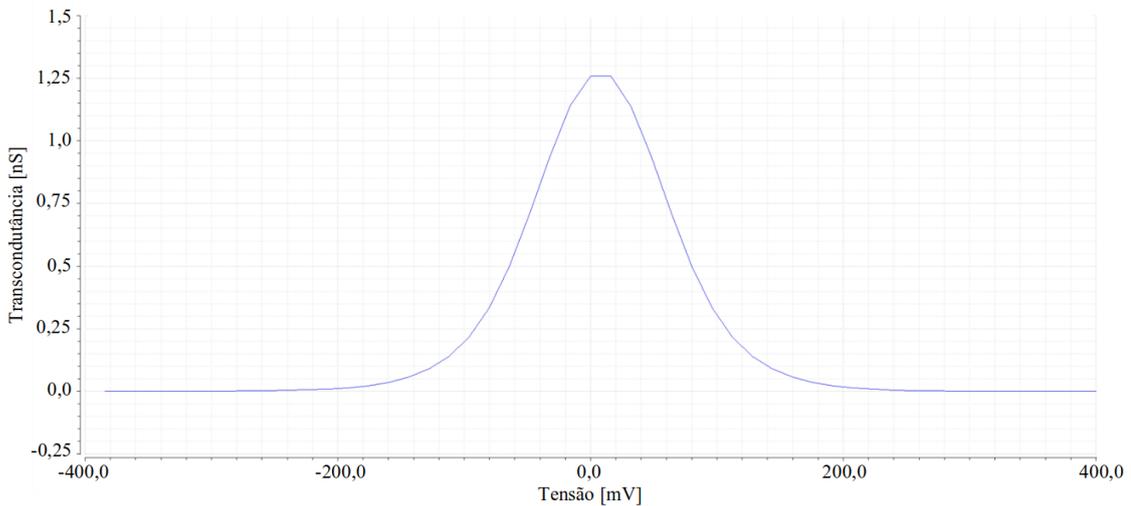


Figura 31 – Curva de transcondutância do OTA simétrico

Tabela 9 – Simulações do amplificador operacional de transcondutância simétrico com baixa transcondutância

Parâmetro	OTA simétrico
Ganho	35,9 dB
$f(-3dB)$	3,23 Hz
GBW	202,4 Hz
Margem de fase	90,8°
Transcondutância G_m	1,26 nS
Consumo	20 nW
N (Razão de dimensão)	0,01

nW. O consumo de potência tão baixo é um fator muito atrativo no desenvolvimento de circuitos biomédicos, podendo assim ser utilizado em aplicações que exijam um longo de tempo de vida ou mesmo em aplicações de circuitos implantáveis.

• **Transcondutância:** Como visto na Seção 3.1.1.3, a transcondutância do amplificador é responsável por dimensionar o capacitor que será utilizado no filtro, afetando diretamente a área necessária do filtro. Como foi visto, a transcondutância calculada é de $G_m = 1,29$ nS. A transcondutância simulada de $G_m = 1,26$ nS fica bem próxima do valor calculado, comprovando a modelagem e os cálculos. Com esse valor baixo de transcondutância, é possível prosseguir o projeto do filtro para total integração dos circuitos.

4.2 Circuito de capacitância programável

A base para o funcionamento do circuito de capacitância programável está na simetria de funcionamento do inversor e o correto dimensionamento dos transistores. A Figura 32 apresenta a curva de transferência de tensão do inversor projetado para o circuito de capacitância programável.

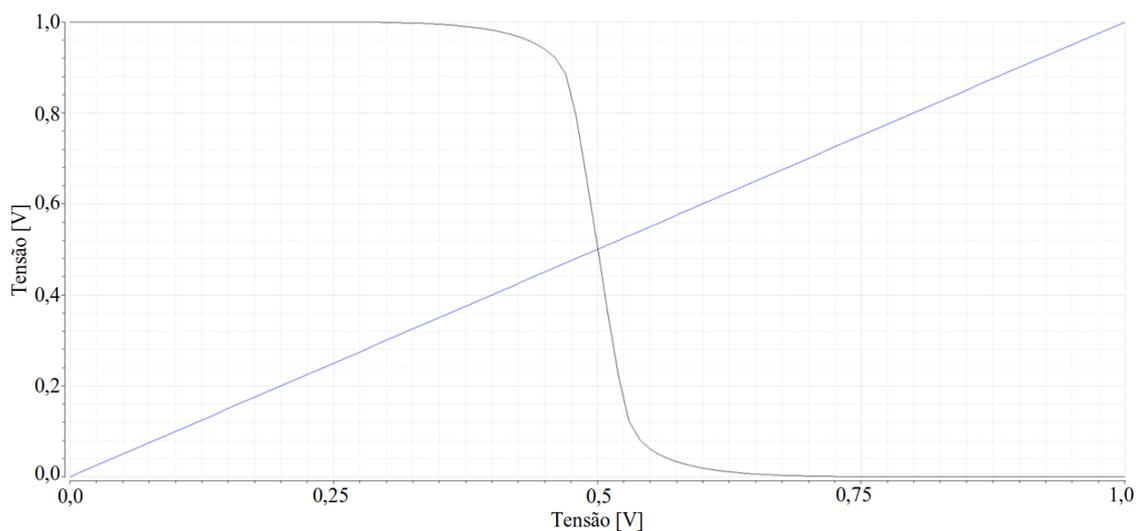


Figura 32 – Curva de transferência de tensão do inversor

O circuito, apresentado na Figura 28, possui dois capacitores, C_{i1} e C_{i2} , e pelos modelos de filtros sabe-se que quanto maior o valor da capacitância, menor a frequência de corte [31]. Sendo assim, na operação do circuito aberto, em que apenas C_{i1} é utilizado, foi estabelecida a frequência de corte de 60 Hz, e quando o capacitor C_{i2} é ligado em paralelo, tem-se a frequência de corte de 50 Hz. O resumo da operação do circuito de capacitância programável é apresentada na Tabela 10.

Tabela 10 – Operação do circuito de capacitância programável

Sinal de controle	Valor de capacitância	Frequência de corte
CTRL = 0	$C_{i1}+C_{i2}$	50 Hz
CTRL = 1	C_{i1}	60 Hz

Baseado no circuito do filtro apresentado na Figura 27 e na operação do circuito apresentada acima, a partir da modelagem do circuito foram determinadas as capacitâncias de C_{i1} e C_{i2} para cada um dos capacitores do filtro, apresentados na Tabela 11.

Tabela 11 – Valores dos capacitores do circuito de capacitância programável

	Ci1	Ci2
C1	258 fF	1.29 pF
CL1	1.71 pF	8.61 pF
C2-	7.71 pF	38.8 pF
CL2-	57.12 fF	287.4 fF
C2+	7.64 pF	38.47 pF
CL2+	57.61 fF	289.9 fF
C3	354.8 fF	1.78 pF
CL3	1.24 pF	6.24 pF
C4-	7.75 pF	39 pF
CL4-	56 fF	285.9 fF
C4+	7.64 pF	38.47 pF
CL4+	58 fF	289.9 fF
C5	256 fF	1.29 pF
CL5	1.71 pF	8.63 pF

Quanto a operação do circuito de capacitância programável, pode-se concluir que:

- **Chaveamento simétrico:** Como visto na Figura 32, o projeto do inversor teve resposta simétrica, otimizando a resposta do circuito desenvolvido;
- **Capacitâncias:** A Tabela 11 mostra que é possível reutilizar capacitâncias para implementar o filtro para duas frequências de corte diferentes, facilitando e diminuindo a implementação do circuito.

4.3 Filtro *notch*

O projeto do filtro foi dividido em duas partes, a primeira foi o protótipo RLC do filtro *notch*, e a segunda, a equivalência em G_m - C . Os resultados são apresentados separadamente nesta Seção.

4.3.1 Protótipo filtro ladder *notch* RLC

O protótipo do filtro *notch* RLC foi simulado para uma fonte de alimentação com $V_{DD} = 1,0$ V. As Figuras 33 e 34 apresentam a resposta em frequência para o filtro com frequência de corte $f_c = 50$ Hz e $f_c = 60$ Hz, respectivamente.

Um resumo quantitativo dos resultados é apresentado na Tabela 12.

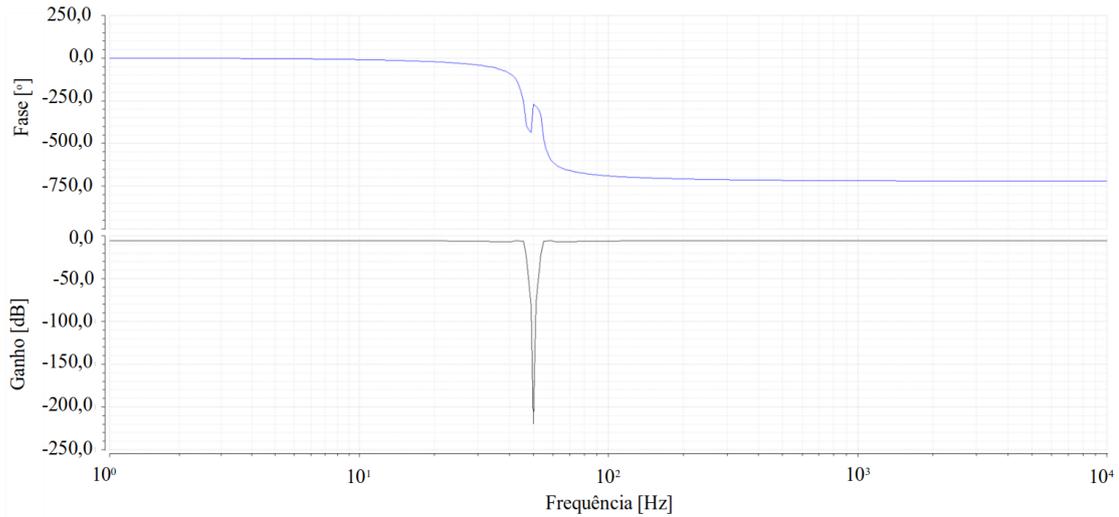


Figura 33 – Resposta em frequência do protótipo do filtro *notch* RLC para $f_c = 50$ Hz (fase - azul; preto - ganho)

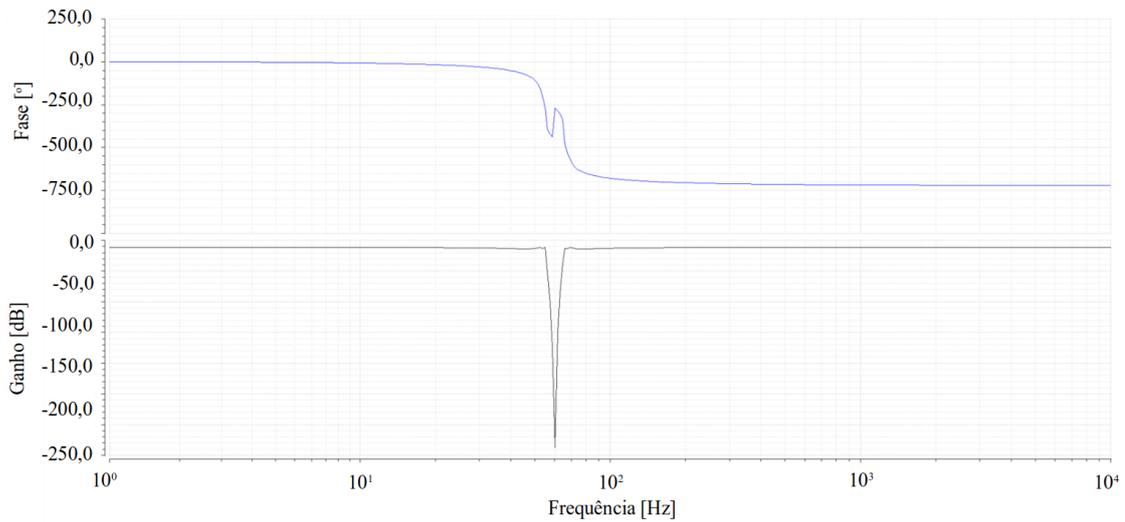


Figura 34 – Resposta em frequência do protótipo do filtro *notch* RLC para $f_c = 60$ Hz (fase - azul; preto - ganho)

Tabela 12 – Protótipo de filtro *notch* RLC

Parâmetro	$f_c = 50$ Hz	$f_c = 60$ Hz
f_l	45 Hz	54 Hz
f_c	50 Hz	60 Hz
f_u	55 Hz	65 Hz
Atenuação @ f_c	220 dB	168 dB

• **Requisitos de atenuação:** As respostas em frequência apresentadas tiveram frequências inferior f_l e superior f_u bem definidas, como visto na Tabela 12. Esses valores atingiram os requisitos de atenuação de projeto, tanto em relação as frequências limitantes, quanto em relação à intensidade de atenuação, sendo superior a 149,28 dB, atenuação mínima associada ao circuito de filtro *CC 05 50 05*.

4.3.2 Filtro G_m - C *notch* elíptico de 5ª ordem

As Figuras 35 e 36 apresentam as respostas em frequência para o filtro *notch* elíptico G_m - C com frequência de corte $f_c = 50$ Hz e $f_c = 60$ Hz, respectivamente.

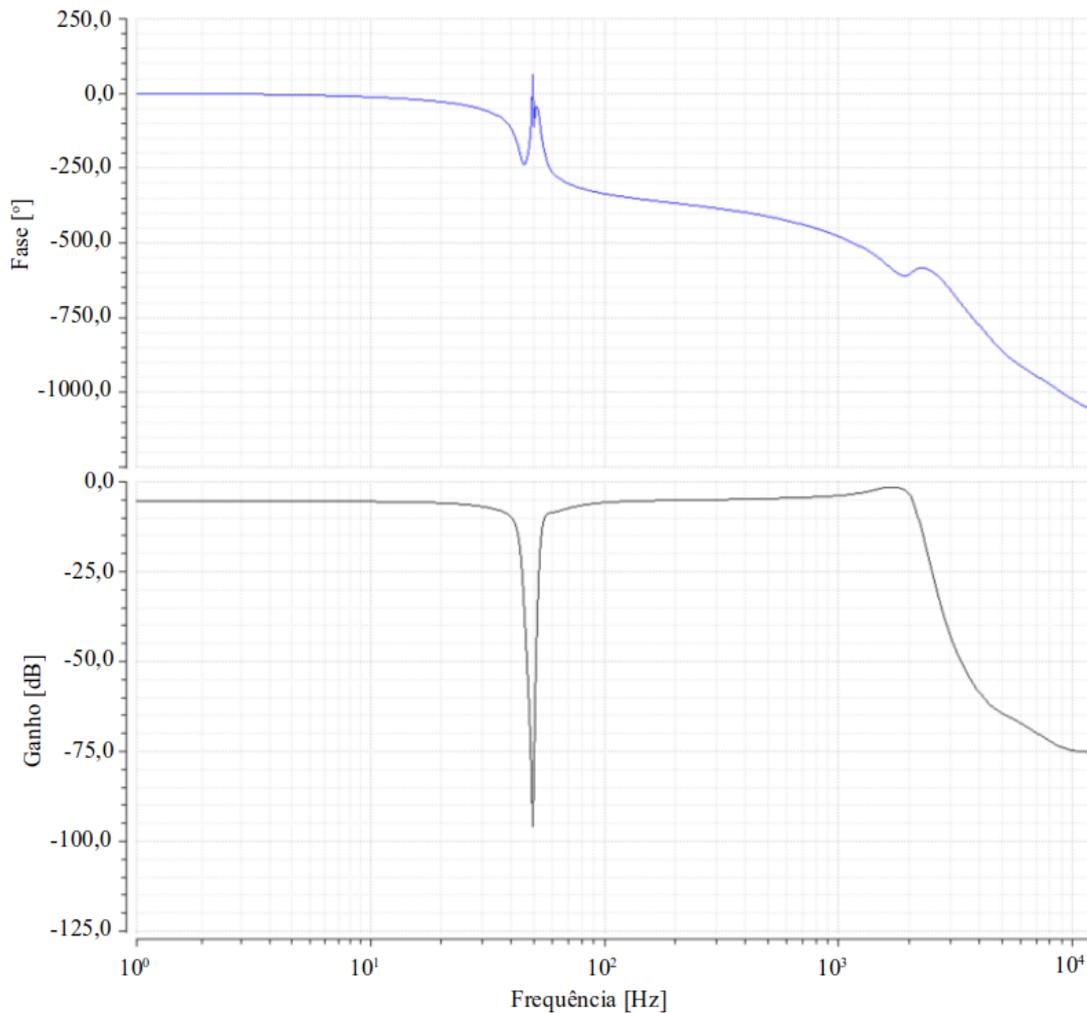


Figura 35 – Resposta em frequência do filtro *notch* elíptico G_m - C para $f_c = 50$ Hz (fase - azul; preto - ganho)

Para fim de comparação, a Figura 37 apresenta as curvas de ganho da resposta em frequência dos filtros projetados.

Os resultados são quantificados e compilados na Tabela 13.

Tabela 13 – Requisitos de atenuação do filtro *notch* elíptico G_m - C de 5ª ordem

Parâmetro	$f_c = 50$ Hz	$f_c = 60$ Hz
f_l	40 Hz	50 Hz
f_c	50 Hz	60 Hz
f_u	59 Hz	69 Hz
Atenuação @ f_c	90,8 dB	96,7 dB

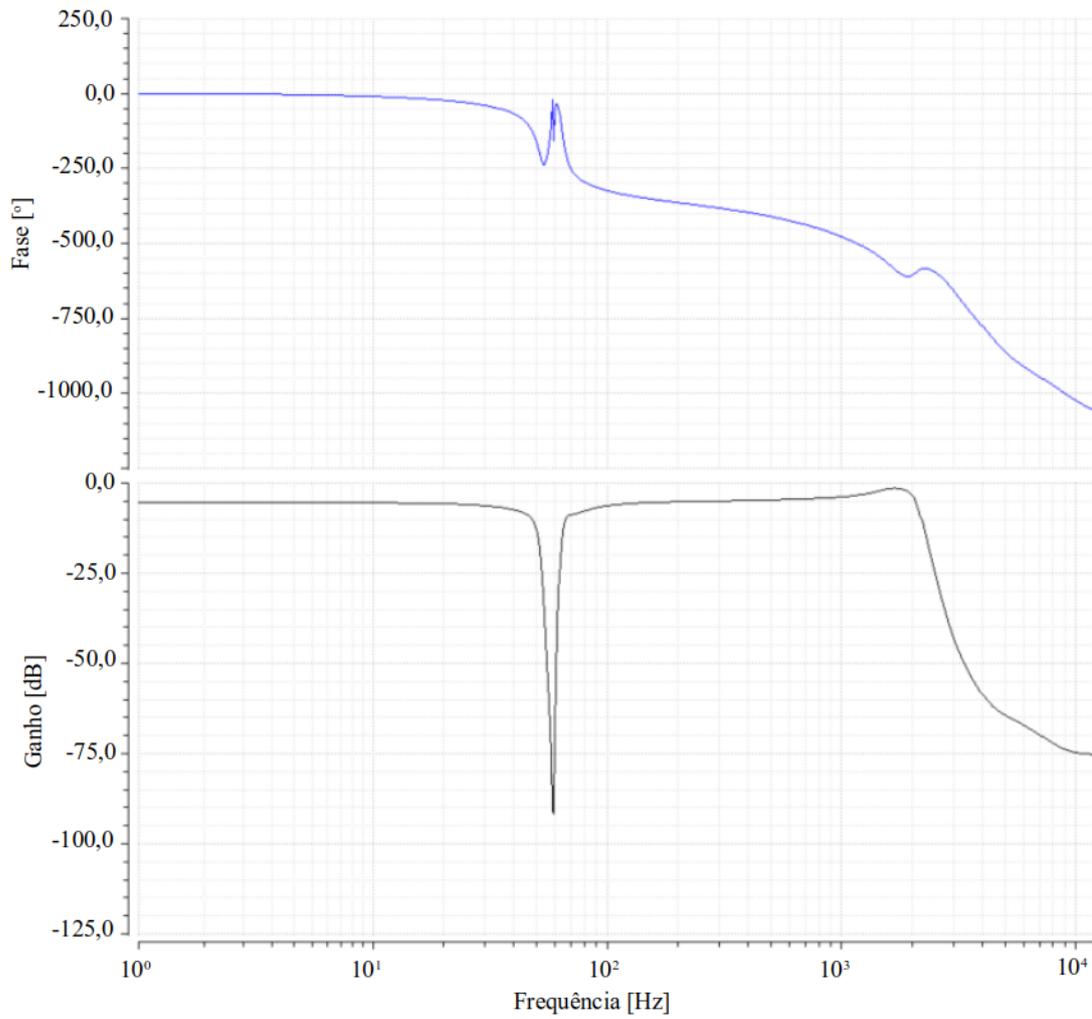


Figura 36 – Resposta em frequência do filtro *notch* elíptico G_m - C para $f_c = 60$ Hz (fase - azul; preto - ganho)

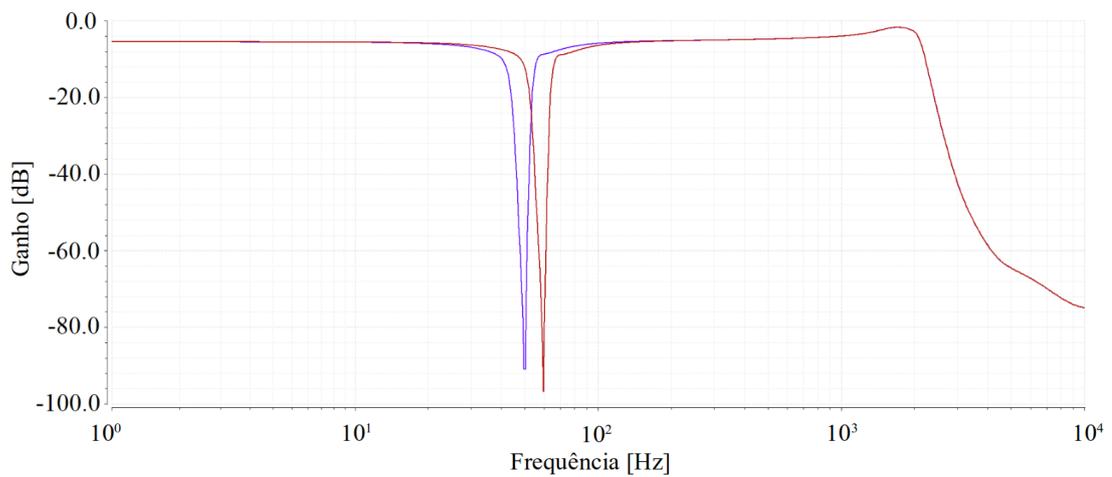


Figura 37 – Resposta em frequência do filtro *notch* elíptico G_m - C para $f_c = 50$ Hz e $f_c = 60$ Hz (50 Hz - azul; 60 Hz - vermelho)

Por fim, o filtro teve sua resposta simulada para um sinal de entrada transitório com duas componentes, uma senóide de amplitude $10 \mu\text{V}$ e frequência 5 Hz, simulando o sinal de EEG, e outra senóide de amplitude $60 \mu\text{V}$ e frequência 60 Hz, simulando a interferência eletromagnética causada pela rede elétrica. O resultado da simulação é apresentado na Figura 38.

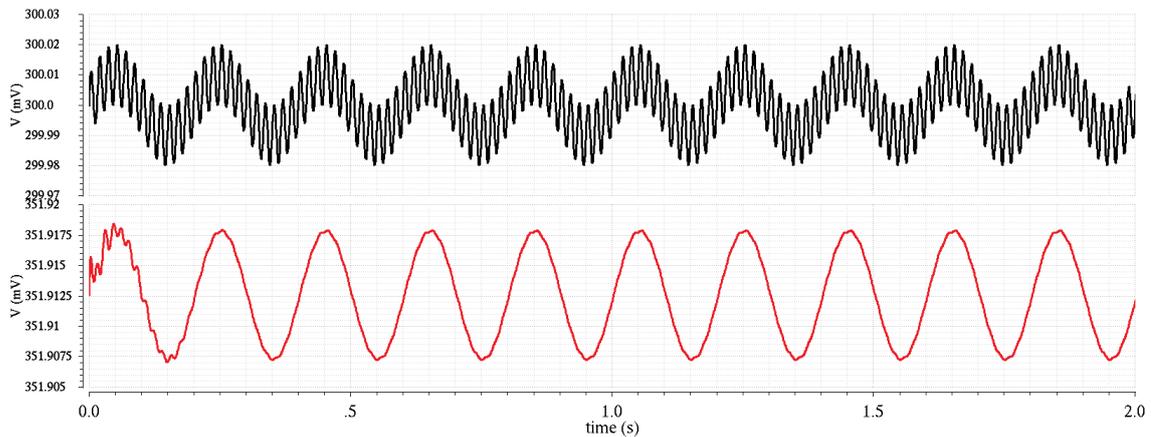


Figura 38 – Resposta transitória do filtro notch elíptico G_m-C - (preto - sinal de entrada; vermelho - sinal de saída)

Os dados finais do filtro foram compilados na Tabela 14, onde é comparado a dois outros trabalhos similares.

Tabela 14 – Simulações do filtro notch elíptico G_m-C de 5ª ordem

Parâmetro	Este trabalho	Wang (2014) [19]	Yehoshuva (2016) [41]
Análise	Simulação	Simulação	Simulação
Tecnologia	130 nm	130 nm	180 nm
Fonte V_{DD}	1.0 V	1.2 V	0.5 V
Topologia	G_m-C	G_m-C	G_m-C
Tipo de filtro	LPNF	LPNF	LPNF
Ordem	5th	5th	6th
f_{cNOTCH}	50 Hz/ 60 Hz	60 Hz	50 Hz/ 60 Hz
Notch @ f_c	90.8 dB/ 96.7 dB	73.2 dBc	75 dB
f_{cPB}	2.17 kHz	47.7 Hz	100 Hz/ 1 kHz
Área	879,2 μm^2	Não informado	Não informado
Consumo	583 nW	9.24 μW	480 nW

Sendo assim, pode-se concluir os seguintes pontos:

- **Sintonia da frequência de corte:** Uma vez que o circuito será fabricado, é natural que aconteça divergências dos valores projetados para os valores reais após a fabricação, o que pode afetar a operação do filtro. Desse modo, o filtro projetado pode ter sua frequência de corte sintonizada através do controle externo da corrente de polarização I_{DS} .

- **Análise:** Todos os resultados obtidos neste trabalho foram simulados, e estão sendo comparados a outros trabalhos baseados em simulação computacional. A simulação traz resultados próximos dos reais, porém faltam parâmetros externos que podem influenciar no resultado, positiva ou negativamente. Um possível próximo trabalho deste projeto seria fabricar o circuito em questão e realizar medições experimentais, analisando alterações causadas por variações PVT (processo, tensão e temperatura).

- **Tecnologia:** O projeto foi realizado na tecnologia IBM CMOS 130 nm, MOS convencional. Essa tecnologia é relativamente pequena, e já começa a apresentar algumas dificuldades de projeto com a miniaturização dos circuitos. Seria interessante estudar a implementação da topologia de filtro em outras tecnologias, como SOI MOSFET ou FinFET, e analisar a diferença de comportamento e resposta do circuito.

- **Fonte de alimentação:** Todo o circuito opera com uma fonte de alimentação de 1,0 V, o que possibilita a utilização em aplicações portáteis. Comparado a outros trabalhos, nota-se que a tensão de alimentação de tal amplitude vem sendo utilizada nesse tipo de aplicação.

- **Topologia e tipo de filtro:** O filtro *notch* elíptico G_m - C de 5ª ordem mostrou-se adequado e atendeu bem as especificações de projeto, comprovando mais uma vez a utilização de tal topologia em aplicações similares.

- **Desempenho do filtro:** O filtro *notch* apresentou uma atenuação acima de 90 dB para as duas frequências de corte, atenuando o sinal em mais de 30.000 vezes, sendo bem superior às outras soluções em comparação. Além disso, as frequências superior e inferior do filtro ficaram um pouco além do esperado, porém numa faixa que não prejudica o diagnóstico. Por fim, o filtro ainda apresenta um comportamento de filtro passa-baixa com frequência de corte em aproximadamente 2,17 kHz, para ambos os filtros. Esse comportamento de passa-baixa se dá pelo fato que os amplificadores utilizados possuem um limite de frequências de operação, impossibilitando a operação do filtro para altas frequências. Essa frequência valida o objetivo inicial do projeto de ter um filtro passa-baixa para com frequência de corte superior a 1,5 kHz.

- **Consumo de potência do filtro:** O consumo de potência final do filtro foi de 583 nW, um valor relativamente baixo comparado a outros trabalhos de mesma aplicação, facilitando a implementação e utilização em sistemas portáteis.

- **Área:** O layout proposto do circuito é apresentado detalhadamente no Apêndice A, e a área final do circuito de filtro proposto foi de 879,2 μm^2 , um valor não tão pequeno, porém devido ao grande número de amplificadores e capacitores utilizados, é um valor condizente e possível de implementação. Além disso, o objetivo do projeto é a alta rejeição de ruídos de duas diferentes frequências, de maneira selecionável, e para alcançar tal feito, a área do circuito foi prejudicada nesse trade-off.

5 Conclusão

Um filtro *notch* G_m - C elíptico de 5^a ordem foi desenvolvido em tecnologia IBM CMOS 130nm, para eliminar, ou atenuar, ruídos provenientes da rede elétrica em leituras de eletrodos ativos de eletroencefalograma, para frequências de 50 ou 60 Hz. O circuito foi proposto para ocupar uma pequena área dentro do chip, além de ter baixo consumo e fácil integração. O filtro foi desenvolvido utilizando o mesmo amplificador operacional de transcondutância em todo o circuito, otimizado para baixo consumo e baixo valor de transcondutância, onde cada OTA consome 20 nW e tem transcondutância no valor de 1,26 nS. Um circuito de capacitância programável foi desenvolvido para permitir a flexibilidade do filtro, podendo operar em regiões com rede elétrica de 50 ou 60 Hz. O filtro *notch* G_m - C projetado foi simulado para uma fonte de alimentação de 1,0 V, com atenuação de 90,8 dB e 96,7 dB para as frequências de 50 Hz e 60 Hz, respectivamente. O circuito tem um comportamento de passa-baixa com frequência de corte em 2,17 kHz, inibindo sinais acima dessa frequência, atingindo o objetivo de permitir frequências até, pelo menos, 1,5 kHz. O circuito completo consome apenas 583 nW implementado em uma área de 879,2 μm^2 , mostrando-se praticável e viável para fabricação e aplicação em um sistema real.

5.1 Trabalho futuros

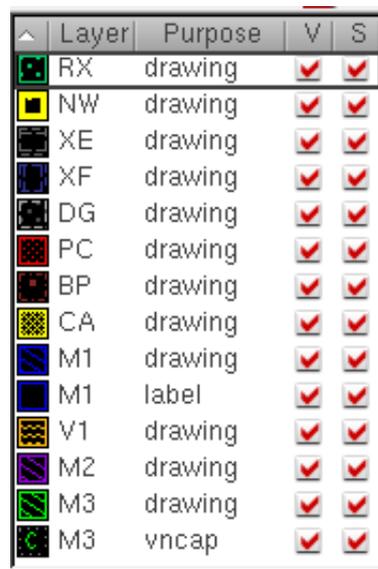
O circuito proposto apresentado neste trabalho faz parte do projeto de um sistema integrado de aquisição de sinais de EEG em CMOS de baixa tensão, pesquisa em desenvolvimento no grupo de pesquisa em microeletrônica da UNIFEI. O sistema consiste de amplificação de sinais de baixa amplitude, controle programável de ganho e filtros, sistema de conversão A/D e sistema de transmissão de sinais em cada eletrodo. Os sinais de todos os eletrodos são coletados em um único chip e enviados por fibra óptica ou sinais de rádio ao equipamento externo de registro e análise dos sinais de EEG. Em função dos dados aquisitados, o operador deverá alterar os parâmetros de ganho e filtragem dos sistemas, em cada eletrodo individualmente. Assim, o circuito de filtro proposto deverá ser integrado junto aos outros circuitos já desenvolvidos pelo grupo, formando um único circuito.

Além disso, o filtro poderá ser fabricado para análise da confiabilidade e robustez do filtro, realizando testes e extraindo parâmetros e desempenho e comportamento do circuito para diferentes situações e ambientes. Um teste importante a ser feito é o comportamento do filtro para variações de processo, temperatura e tensão, além de exposição a radiação e interferência externa.

APÊNDICE A – Layout

Neste apêndice são apresentados os layouts elaborados para cada componente do circuito de filtro proposto neste trabalho. Todos os layouts foram desenvolvidos utilizando a ferramenta Cadence Virtuoso. A tecnologia utilizada para projetar o circuito é a IBM CMOS 130 nm.

Todos os layouts seguem o código de cores apresentado na Figura 39.



Layer	Purpose	V	S
RX	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
NW	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
XE	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
XF	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
DG	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
PC	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
BP	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
CA	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
M1	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
M1	label	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
V1	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
M2	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
M3	drawing	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>
M3	vncap	<input checked="" type="checkbox"/>	<input checked="" type="checkbox"/>

Figura 39 – Layers e suas respectivas cores representativas

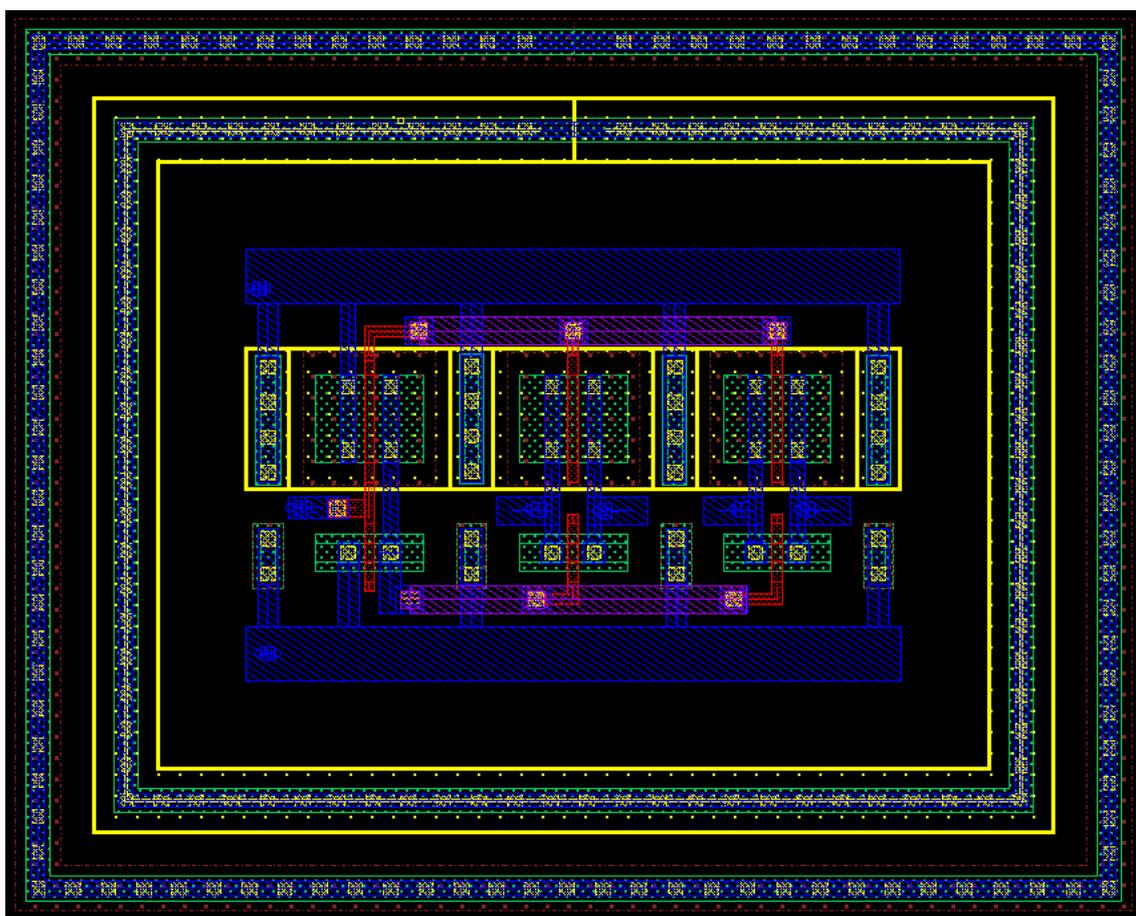


Figura 40 – Layout do circuito de capacitância programável. Área - $12,67 \mu\text{m} \times 10,18 \mu\text{m}$

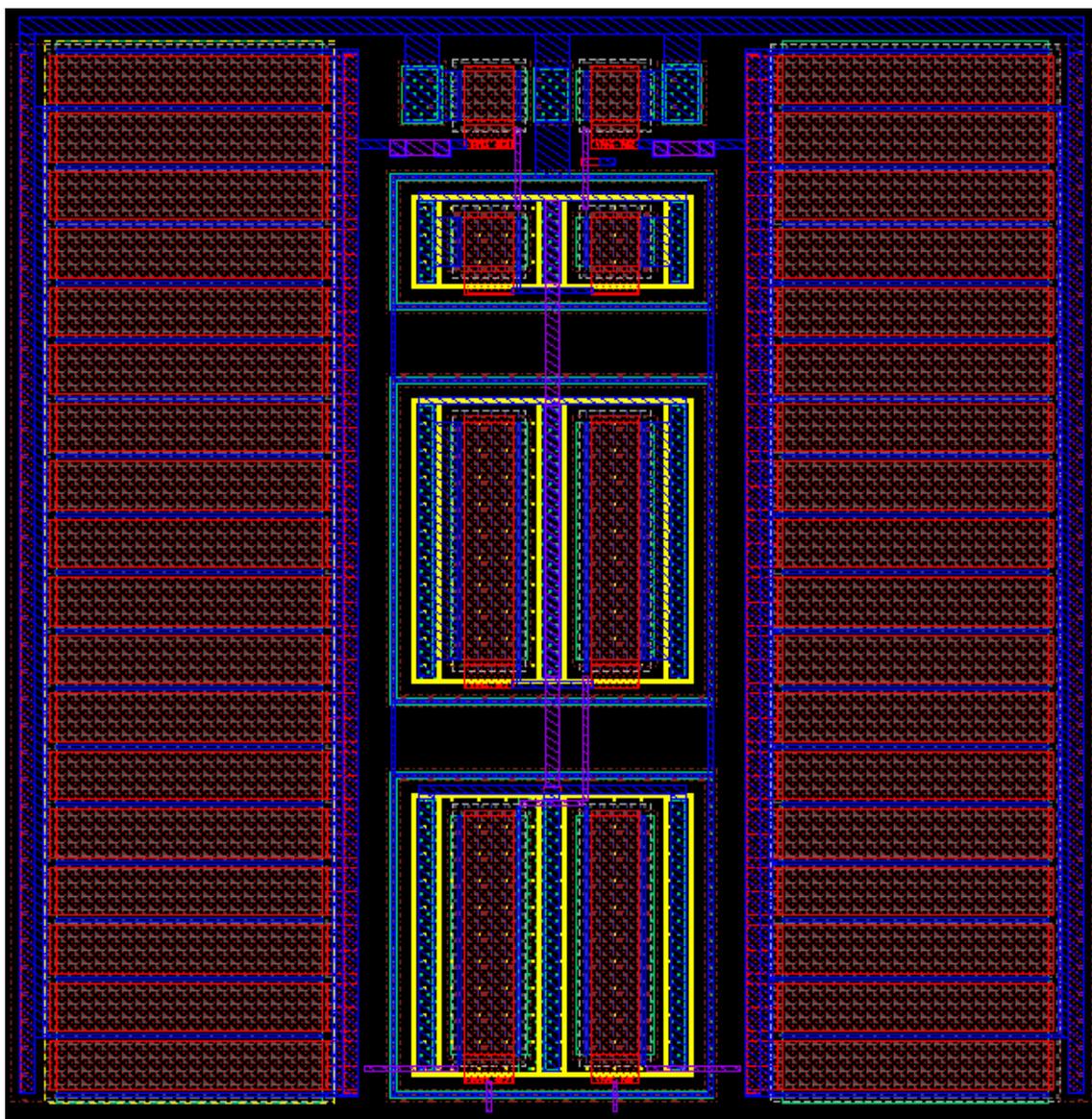


Figura 41 – Layout do amplificador operacional de transcondutância de baixa potência e baixa transcondutância. Área - $45,21 \mu\text{m} \times 45,73 \mu\text{m}$

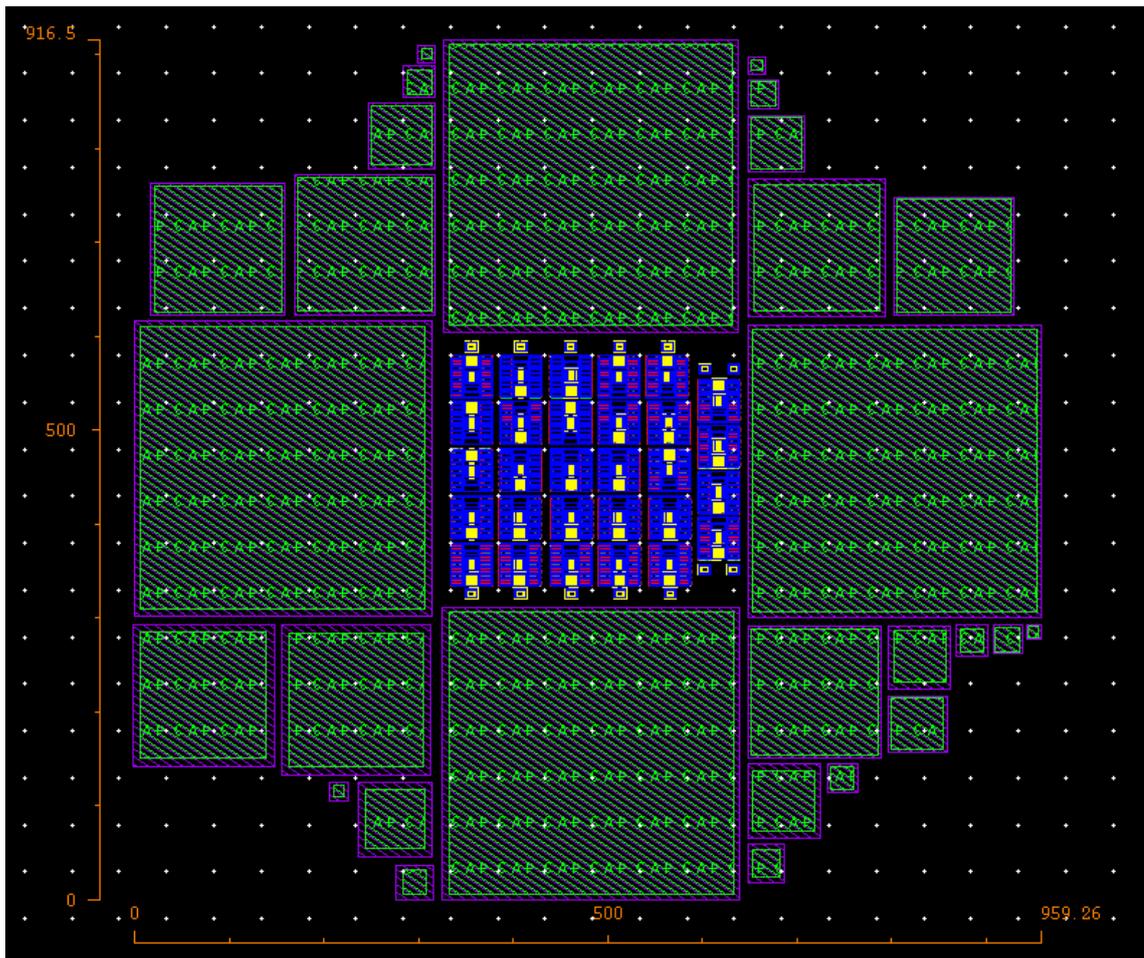


Figura 42 – Layout do filtro G_m - C notch elíptico de 5ª ordem. Área - $916,5 \mu\text{m} \times 959,26 \mu\text{m}$

APÊNDICE B – Publicações

O presente trabalho teve com resultado as publicações listadas abaixo.

- *A CMOS Low-Power Wider Band G_m -C Notch Filter for EEG*, apresentado e publicado na *29th International Conference on Microelectronics 2017*, ocorrido nos dias 10 a 12 de dezembro de 2017.

- *CMOS Analog Front-End IC for EEG Applications with High Powerline Interface Rejection*, a ser apresentado e publicado no *LASCAS 2018*, a ocorrer entre os dias 25 e 28 de fevereiro de 2018.

Referências

- [1] J. E. Hall, *Guyton and Hall Textbook of Medical Physiology*. Elsevier Health Sciences, 2015.
- [2] W. H. Organization, *Neurological disorders: public health challenges*. World Health Organization, 2006.
- [3] E. Reynolds, R. Elwes, and S. Shorvon, “Why does epilepsy become intractable?: prevention of chronic epilepsy,” *The Lancet*, vol. 322, no. 8356, pp. 952–954, 1983.
- [4] S. Viglione and G. Walsh, “Proceedings: Epileptic seizure prediction.” *Electroencephalography and clinical neurophysiology*, vol. 39, no. 4, p. 435, 1975.
- [5] Z. Rogowski, I. Gath, and E. Bental, “On the prediction of epileptic seizures,” *Biological cybernetics*, vol. 42, no. 1, pp. 9–15, 1981.
- [6] Y. Salant, I. Gath, and O. Henriksen, “Prediction of epileptic seizures from two-channel eeg,” *Medical and Biological Engineering and Computing*, vol. 36, no. 5, pp. 549–556, 1998.
- [7] A. Siegel, C. L. Grady, and A. F. Mirsky, “Prediction of spike-wave bursts in absence epilepsy by eeg power-spectrum signals,” *Epilepsia*, vol. 23, no. 1, pp. 47–60, 1982.
- [8] M. Le Van Quyen, J. Martinerie, M. Baulac, and F. Varela, “Anticipating epileptic seizures in real time by a non-linear analysis of similarity between eeg recordings,” *Neuroreport*, vol. 10, no. 10, pp. 2149–2155, 1999.
- [9] B. Litt, R. Esteller, J. Echauz, M. D’Alessandro, R. Shor, T. Henry, P. Pennell, C. Epstein, R. Bakay, M. Dichter *et al.*, “Epileptic seizures may begin hours in advance of clinical onset: a report of five patients,” *Neuron*, vol. 30, no. 1, pp. 51–64, 2001.
- [10] L. Iasemidis, D.-S. Shiau, P. Pardalos, W. Chaovalitwongse, K. Narayanan, A. Prasad, K. Tsakalis, P. Carney, and J. Sackellares, “Long-term prospective on-line real-time seizure prediction,” *Clinical Neurophysiology*, vol. 116, no. 3, pp. 532–544, 2005.
- [11] N. Moghim and D. W. Corne, “Predicting epileptic seizures in advance,” *PloS one*, vol. 9, no. 6, p. e99334, 2014.
- [12] L. D. Iasemidis, “Epileptic seizure prediction and control,” *IEEE Transactions on Biomedical Engineering*, vol. 50, no. 5, pp. 549–558, 2003.

- [13] H. Kassiri, S. Tonekaboni, M. T. Salam, N. Soltani, K. Abdelhalim, J. L. P. Velazquez, and R. Genov, “Closed-loop neurostimulators: A survey and a seizure-predicting design example for intractable epilepsy treatment,” *IEEE transactions on biomedical circuits and systems*, vol. 11, no. 5, pp. 1026–1040, 2017.
- [14] E. Niedermeyer and F. L. da Silva, *Electroencephalography: basic principles, clinical applications, and related fields*. Lippincott Williams & Wilkins, 2005.
- [15] H. Song, Y. Park, H. Kim, and H. Ko, “Fully integrated biopotential acquisition analog front-end ic,” *Sensors*, vol. 15, no. 10, pp. 25 139–25 156, 2015.
- [16] D. Y. Lie, V. Das, W. Hu, Y. Liu, and T. Nguyen, “A low-power cmos analog front-end ic with adjustable on-chip filters for biosensors,” *Open Journal of Applied Biosensor*, vol. 2, no. 04, p. 104, 2013.
- [17] Q. Huang and M. Oberle, “A 0.5-mw passive telemetry ic for biomedical applications,” *IEEE Journal Of solid-state circuits*, vol. 33.
- [18] X. Qian, Y. P. Xu, and X. Li, “A cmos continuous-time low-pass notch filter for eeg systems,” *Analog Integrated Circuits and Signal Processing*, vol. 44, no. 3, pp. 231–238, 2005.
- [19] K. Wang, C.-h. Chang, and M. Onabajo, “A fully-differential cmos low-pass notch filter for biosignal measurement devices with high interference rejection,” in *Circuits and Systems (MWSCAS), 2014 IEEE 57th International Midwest Symposium on*. IEEE, 2014, pp. 1041–1044.
- [20] A. Worapishet, A. Demosthenous, and X. Liu, “A cmos instrumentation amplifier with 90-db cmrr at 2-mhz using capacitive neutralization: Analysis, design considerations, and implementation,” *IEEE Transactions on Circuits and Systems I: Regular Papers*, vol. 58, no. 4, pp. 699–710, 2011.
- [21] J. C. Huhta and J. G. Webster, “60-hz interference in electrocardiography,” *IEEE Transactions on Biomedical Engineering*, no. 2, pp. 91–101, 1973.
- [22] O. de Oliveira Dutra and T. C. Pimenta, “A low power low noise ota with adjustable gain pid feedback network,” in *Microelectronics (MIEL), 2012 28th International Conference on*. IEEE, 2012, pp. 403–406.
- [23] G. Della Colletta, L. H. Ferreira, and T. C. Pimenta, “A low power successive approximation a/d converter based on pwm technique,” in *Circuits and Systems (LASCAS), 2012 IEEE Third Latin American Symposium on*. IEEE, 2012, pp. 1–4.
- [24] D. J. Aidley and D. Ashley, *The physiology of excitable cells*. Cambridge University Press Cambridge, 1998, vol. 4.

- [25] A. J. Hudspeth, T. M. Jessell, E. R. Kandel, J. H. Schwartz, and S. A. Siegelbaum, *Principles of neural science*. McGraw-Hill, Health Professions Division, 2013.
- [26] A. Hodgkin and A. Huxley, “Resting and action potentials in single nerve fibres,” *The Journal of physiology*, vol. 104, no. 2, pp. 176–195, 1945.
- [27] H. Berger, “Electroencephalogram in humans,” *Archiv fur Psychiatrie und nervenkrankheiten*, vol. 87, pp. 527–570, 1929.
- [28] J. G. Webster and W. R. Hendee, “Encyclopedia of medical devices and instrumentation, volumes 1 4,” *Physics Today*, vol. 42, p. 76, 1989.
- [29] T.-Y. Lo and C.-C. F. Hung, *1V CMOS Gm-C filters: design and applications*. Springer Science & Business Media, 2009.
- [30] L. D. Thede, *Practical analog and digital filter design*. Artech House Norwood, Mass, USA, 2005.
- [31] T. Deliyannis, Y. Sun, and J. K. Fidler, *Continuous-time active filter design*. Crc Press, 1998.
- [32] A. Gratz, “Operational transconductance amplifiers,” *Synth stromeko*, 2005.
- [33] Y. Tsividis and C. McAndrew, *Operation and Modeling of the MOS Transistor*. Oxford Univ. Press, 2011.
- [34] P. E. Allen and D. R. Holberg, “Cmos analog circuit design,” 2002.
- [35] E. Sanchez-Sinencio and J. Silva-Martinez, “Cmos transconductance amplifiers, architectures and active filters: a tutorial,” *IEE proceedings-circuits, devices and systems*, vol. 147, no. 1, pp. 3–12, 2000.
- [36] A. Arnaud and C. Galup-Montoro, “Pico-a/v range cmos transconductors using series-parallel current division,” *Electronics Letters*, vol. 39, no. 18, pp. 1295–1296, 2003.
- [37] A. Veeravalli, E. Sánchez-Sinencio, and J. Silva-Martínez, “Transconductance amplifier structures with very small transconductances: A comparative design approach,” *IEEE Journal of Solid-State Circuits*, vol. 37, no. 6, pp. 770–775, 2002.
- [38] D. M. Binkley, “Tradeoffs and optimization in analog cmos design,” in *Mixed Design of Integrated Circuits and Systems, 2007. MIXDES’07. 14th International Conference on*. IEEE, 2007, pp. 47–60.
- [39] A. I. Zverev, *Handbook of filter synthesis*. Wiley, 1967.

-
- [40] T. Zhao, X. Liu, G. Zhang, and Y. Su, “Design of a programmable and low-frequency filter for biomedical signal sensing applications,” in *Image and Signal Processing, BioMedical Engineering and Informatics (CISP-BMEI), International Congress on*. IEEE, 2016, pp. 1746–1750.
- [41] C. Yehoshuva, R. Rakhi, D. Anto, and S. Kaurati, “0.5 v, ultra low power multi standard g m-c filter for biomedical applications,” in *Recent Trends in Electronics, Information & Communication Technology (RTEICT), IEEE International Conference on*. IEEE, 2016, pp. 165–169.