

**UNIVERSIDADE FEDERAL DE ITAJUBÁ  
PROGRAMA DE PÓS-GRADUAÇÃO EM  
ENGENHARIA ELÉTRICA**

**EDUARDO MOREIRA VICENTE**

**PROJETO E IMPLEMENTAÇÃO DO CONTROLE DE UMA  
PONTE RETIFICADORA TIRISTORIZADA  
UTILIZANDO UM PSOC**

Dissertação submetida ao Programa de Pós-Graduação em  
Engenharia Elétrica da UNIFEI como requisito  
parcial para a obtenção do título de  
Mestre em Engenharia Elétrica

Área de Concentração: Automação e Sistemas Elétricos Industriais

**Orientador: Professor Robson Luiz Moreno  
Co-orientador: Professor Carlos Alberto Gallo**

**Outubro de 2009  
Itajubá – MG**

Ficha catalográfica elaborada pela Biblioteca Mauá –  
Bibliotecária Margareth Ribeiro- CRB\_6/1700

V632p

Vicente, Eduardo Moreira

Projeto e implementação do controle de uma ponte retificadora  
tiristorizada utilizando um PSoC / Eduardo Moreira Vicente. -- Ita-  
jubá, (MG) : [s.n.], 2009.

139 p. : il.

Orientador: Prof. Dr. Robson Luiz Moreno.

Co-orientador: Prof. Dr. Carlos Alberto Gallo.

Dissertação (Mestrado) – Universidade Federal de Itajubá.

1. PSoC. 2. Ponte retificadora tiristorizada. 3. Controle de corren-  
te. I. Moreno, Robson Luiz, orient. II. Gallo, Carlos Alberto, co-  
orient. III. Universidade Federal de Itajubá. IV. Título.

**EDUARDO MOREIRA VICENTE**

**PROJETO E IMPLEMENTAÇÃO DO CONTROLE DE UMA  
PONTE RETIFICADORA TIRISTORIZADA  
UTILIZANDO UM PSOC**

**Itajubá  
2009**

*“A mente de um homem, estendida para observar uma nova idéia,  
jamais retorna às suas dimensões originais.”*

***Oliver Wendell Holmes.***

# *Agradecimentos*

Primeiramente a Deus, que nos dá força para continuar a caminhada todos os dias e que sempre coloca lições ao longo do caminho, para que possamos aprender cada vez mais.

Aos professores Robson Luiz Moreno e Enio Roberto Ribeiro pelo apoio, amizade, dedicação e ajuda ao longo do trabalho, desde as incertezas do início à compreensão do funcionamento do PSoC.

Ao professor Carlos Alberto Gallo pela co-orientação e sugestões ao longo do trabalho e por ter me apresentado à Universidade Federal de Itajubá.

Aos meus pais José e Ana, que sempre apoiaram as minhas escolhas e que são um porto seguro em minha vida, fontes de amor e carinho.

Aos meus irmãos Marcos, Alexandre, Carlos e Sérgio, que estão sempre na torcida pelo meu sucesso.

À minha namorada Paula, por estar sempre presente ao meu lado e por todo carinho que dedica a mim.

Aos amigos, antigos e novos, da infância e da fase adulta, pela cumplicidade.

Aos professores e funcionários da Universidade Federal de Itajubá que contribuíram com o conhecimento e a estrutura para o desenvolvimento das pesquisas.

Ao povo brasileiro e a CAPES pelo apoio financeiro.

A todos que, de forma direta e indireta, contribuíram para realização deste trabalho.

Resumo da dissertação apresentada à Universidade Federal de Itajubá como parte dos requisitos necessários para a obtenção do grau de Mestre em Engenharia Elétrica.

## **PROJETO E IMPLEMENTAÇÃO DO CONTROLE DE UMA PONTE RETIFICADORA TIRISTORIZADA UTILIZANDO UM PSOC**

**Eduardo Moreira Vicente**

**Outubro de 2009**

Orientador: Professor Robson Luiz Moreno, Dr.

Co-Orientador: Professor Carlos Alberto Gallo, Dr.

Área de concentração: Automação e Sistemas Elétricos Industriais.

Palavras-chave: PSoC, ponte retificadora tiristorizada, controle de corrente.

Número de páginas: 139

### RESUMO:

Apresenta-se neste trabalho o projeto e a implementação de um sistema de controle de uma ponte retificadora tiristorizada, realizado através do PSoC (*Programmable System-on-Chip*), que é capaz de manter a corrente de saída do circuito em uma referência pré-estabelecida, suportando variações na tensão de entrada, bem como modificações na carga a ser acionada.

Com a utilização do PSoC, que é um circuito integrado que possui recursos analógicos e digitais no mesmo chip, é possível diminuir os circuitos externos, onde o projeto final, quando comparado com um projeto convencional, terá menores dimensões e, em alguns casos, um menor custo, aumentando as possibilidades de aplicação. Outro aspecto importante está relacionado à diminuição no consumo de energia, que é obtido através da utilização de um número menor de componentes.

O funcionamento do sistema de controle projetado é avaliado e comparado através de simulações computacionais. O sistema de controle foi implementado experimentalmente e com o protótipo fez-se vários ensaios, comparando-os com os resultados obtidos no projeto computacional.

Abstract of dissertation presented to the Federal University of Itajubá as a partial requirement for the degree of Master of Science in Electrical Engineering.

## **PROJECT AND IMPLEMENTATION OF THE CONTROL OF A THYRISTORIZED RECTIFIER BRIDGE USING A PSoC**

**Eduardo Moreira Vicente**

**October 2009**

Advisor: Professor Robson Luiz Moreno, Dr.  
Co-Advisor: Professor Carlos Alberto Gallo, Dr.  
Concentration area: Automation and Industrial Electrical Systems.  
Keywords: PSoC, thyristor rectifier bridge, current control  
Number of pages: 139

### **ABSTRACT:**

This work presents the project and implementation of a control system of a thyristorized rectifier bridge, using the PSoC (Programmable System-on-Chip), which is capable of sustain the output current into a pre-defined reference, supporting modifications in the input voltage, as well as changes in the load that is connected to the circuit.

Using the PSoC, which is an integrated circuit that has analog and digital resources into the same chip, it is possible to reduce the external circuits, and when compared to conventional projects, it will have smaller dimensions and, in some cases, a smaller cost, increasing the possibilities of application. Another important aspect is related to the decrease in the power consumption, which is obtained through the utilization of a minor number of components.

The projected control system will be evaluated and compared through some computational simulations. The control system was implemented with a prototype circuit, and some essays were made, comparing the results with the simulation results.

# Lista de Figuras

<b>CAPÍTULO 2</b> .....	<b>3</b>
Fig. 2.1 - Disposição dos recursos em um SoC.....	6
Fig. 2.2 - Disposição dos recursos no PSoC.....	6
Fig. 2.3 - Comparação entre a configuração dos pinos: (a) SoC; (b) PSoC.....	7
Fig. 2.4 - Estrutura interna do M8C.....	10
Fig. 2.5 - Diagrama de blocos do PSoC.....	11
Fig. 2.6 - Diagrama de blocos de um PSoC configurado.....	12
Fig. 2.7 - Ambiente de desenvolvimento do PSoC <i>Express</i> .....	15
Fig. 2.8 - Tela inicial do PSoC <i>Designer 5.0</i> .....	16
Fig. 2.9 - Ambiente gráfico de programação do PSoC.....	17
Fig. 2.10 - Ambiente de escrita da programação do PSoC.....	19
Fig. 2.11 - Tela do <i>software</i> de gravação PSoC <i>Programmer</i> .....	20
<b>CAPÍTULO 3</b> .....	<b>21</b>
Fig. 3.1 - Ponte retificadora controlada: (a) circuito; (b) forma de onda.....	23
Fig. 3.2 - Ponte retificadora mista: (a) circuito; (b) formas de ondas.....	23
Fig. 3.3 - Tensão senoidal de entrada.....	24
Fig. 3.4 - Primeira etapa de funcionamento da ponte retificadora controlada:.....	24
Fig. 3.5 - Segunda etapa de funcionamento da ponte retificadora controlada:.....	25
Fig. 3.6 - Tensão ( $V_O$ ) e corrente ( $I_O$ ) de saída para uma carga resistiva.....	25
Fig. 3.7 - Gráfico da tensão de saída normalizada em função do ângulo de disparo $\alpha$ .....	27
Fig. 3.8 - Diagrama de blocos do conversor dual alimentando um MCC.....	28
Fig. 3.9 - Circuitos auxiliares: (a) circuito de disparo; (b) <i>driver</i> .....	29
Fig. 3.10 - Circuito para condicionamento do sinal de corrente.....	29
Fig. 3.11 - Diagrama de blocos da ponte trifásica alimentando um MCC.....	30
Fig. 3.12 - Circuito de medida da corrente de saída.....	31
Fig. 3.13 - Diagrama de blocos de um MIT sendo acionado por um grupo ret.-inv.....	32
Fig. 3.14 - Diagrama em blocos do TCA 780.....	32
Fig. 3.15 - Circuito de disparo da 3ª aplicação.....	33
Fig. 3.16 - Circuitos de detecção da passagem por zero:.....	34
Fig. 3.17 - Circuitos de disparo: (a) 1ª aplicação; (b) 2ª aplicação; (c) 3ª aplicação.....	35
Fig. 3.18 - Amplificador de pulso: (a) 1ª aplicação; (b) 2ª aplicação; (c) 3ª aplicação.....	36
Fig. 3.19 - Determinação do ângulo de disparo através de uma onda dente-de-serra.....	37
Fig. 3.20 - Sensor de corrente: (a) 1ª aplicação; (b) 2ª aplicação; (c) 3ª aplicação.....	38
Fig. 3.21 - Conversor analógico/digital: (a) 1ª aplicação; (b) 2ª aplicação.....	39
Fig. 3.22 - Circuito de detecção da passagem por zero.....	41
Fig. 3.23 - Circuito de disparo.....	41
Fig. 3.24 - Circuito de amplificação dos pulsos.....	42
Fig. 3.25 - Determinação do ângulo de disparo através de uma onda cossenoidal.....	42
Fig. 3.26 - Conexão do sensor de corrente LA-25NP.....	43
Fig. 3.27 - Conexão do filtro passa-baixa com o sensor de corrente.....	43
Fig. 3.28 - Ponte retificadora alimentando uma carga resistiva variável.....	45



Fig. 3.29 - Diagrama de blocos do sistema de controle.....	46
Fig. 3.30 - Controlador PI analógico implementado com componentes discretos.....	47
Fig. 3.31 - Circuito interno do sensor <i>Hall</i> LA 25-NP.....	50
Fig. 3.32 - Circuito do conversor analógico / digital.....	52
Fig. 3.33 - Influência da variação da carga na variação do $\alpha$ : (a) $\alpha = 116^\circ$ ; (b) $\alpha=66^\circ$ .....	53
<b>CAPÍTULO 4.....</b>	<b>54</b>
Fig. 4.1 - Blocos utilizados no controle de uma ponte retificadora.....	55
Fig. 4.2 - Substituição de um temporizador de 8 por um de 32 bits:.....	56
Fig. 4.3 - Diagrama de blocos do componente CY8C29466-24PXI.....	59
Fig. 4.4 - Diagrama de blocos do temporizador de 16 bits.....	60
Fig. 4.5 - Parâmetros de configuração dos temporizadores.....	61
Fig. 4.6 - Diagrama de blocos do oscilador.....	62
Fig. 4.7 - Parâmetros de configuração do oscilador.....	62
Fig. 4.8 - Conexão do bloco do oscilador com os blocos dos temporizadores.....	63
Fig. 4.9 - Parâmetros dos blocos dos inversores lógicos: (a) 1º inversor; (b) 2º inversor.....	63
Fig. 4.10 - Detector de passagem por zero.....	64
Fig. 4.11 - Inversores digitais: (a) circuito; (b) sinais de interrupção.....	65
Fig. 4.12 - Formas de onda de entrada e saída do filtro passa-baixa.....	65
Fig. 4.13 - Diagrama de blocos do filtro passa-baixa.....	66
Fig. 4.14 - Assistente de configuração dos parâmetros do filtro passa-baixa.....	66
Fig. 4.15 - Parâmetros de configuração do filtro passa-baixa.....	67
Fig. 4.16 - Diagrama de blocos do conversor analógico / digital.....	68
Fig. 4.17 - Parâmetros de configuração do conversor A/D.....	69
Fig. 4.18 - Projeto do circuito de controle e acionamento no PSoC Designer:.....	70
Fig. 4.19 - Diagrama de blocos do circuito.....	70
Fig. 4.20 - Barramentos de entrada e saída.....	71
Fig. 4.21 - Bloco de conexão do barramento RI0[1] com a GIE1.....	72
Fig. 4.22 - Configuração da saída dos temporizadores unida à saída do oscilador:.....	73
Fig. 4.23 - <i>Layout</i> do PSoC CY8C29466-24PXI.....	73
Fig. 4.24 - Diagrama de blocos do circuito de entrada e saída.....	74
Fig. 4.25 - Parâmetros de configuração do pino de entrada do inversor lógico, P0[1].....	74
Fig. 4.26 - Configuração do pino de entrada conectado ao bloco do inversor lógico, P0[1].....	75
Fig. 4.27 - Parâmetros de configuração do pino de entrada do filtro passa-baixa, P2[2].....	76
Fig. 4.28 - Parâmetros de configuração dos pinos conectados aos temporizadores:.....	76
Fig. 4.29 - Configuração dos pinos de saída conectados aos blocos dos temporizadores.....	77
Fig. 4.30 - Fluxograma do programa do sistema de controle.....	78
Fig. 4.31 - Passagem por zero.....	79
Fig. 4.32 - Disparo do 1º temporizador.....	80
Fig. 4.33 - Disparo do 2º temporizador.....	81
Fig. 4.34 - Sinal de disparo que será conectado à porta dos tiristores.....	81
Fig. 4.35 - Fluxograma do cálculo do ângulo de disparo $\alpha$ .....	82
Fig. 4.36 - Diagrama de blocos do sistema de controle.....	85
Fig. 4.37 - Diagrama de blocos expandido.....	86
Fig. 4.38 - Circuito elétrico para o cálculo do erro.....	88
Fig. 4.39 - Circuito elétrico para o cálculo do erro com os componentes estabelecidos.....	89
Fig. 4.40 - Circuito elétrico do controlador PI.....	89
Fig. 4.41 - Circuito elétrico do controlador PI com os componentes estabelecidos.....	90
Fig. 4.42 - Circuito elétrico simplificado da ponte retificadora controlada.....	90
Fig. 4.43 - Resposta do sistema de controle a um degrau.....	91

Fig. 4.44 - Ensaio realizado através de <i>software</i> para uma variação negativa na carga.....	91
Fig. 4.45 - Ensaio realizado através de <i>software</i> para uma variação positiva na carga.....	92
Fig. 4.46 - Ensaio realizado através de <i>software</i> para uma variação negativa na carga.....	92
Fig. 4.47 - Ensaio realizado através de <i>software</i> para uma variação na carga .....	93
Fig. 4.48 - Ensaio realizado através de <i>software</i> para uma variação na tensão de entrada .....	93
Fig. 4.49 - Ensaio realizado através de <i>software</i> para uma variação na tensão de entrada .....	94
<b>CAPÍTULO 5</b> .....	<b>95</b>
Fig. 5.1 - Circuito elétrico projetado. ....	96
Fig. 5.2 - Tensão de entrada ( $V_i$ ) e saída do circuito de passagem por zero ( $V_{zc}$ ).....	97
Fig. 5.3 - Pulsos de disparo gerados pelo PSoC ( $V_{pulso}$ ).....	97
Fig. 5.4 - Placa de circuito impresso utilizada no projeto .....	98
Fig. 5.5 - Aspecto final da placa de circuito impresso. ....	99
Fig. 5.6 - Arranjo das cargas utilizadas. ....	99
Fig. 5.7 - Equipamento utilizado para variar a tensão de entrada. ....	100
Fig. 5.8 - Ensaio 1 com carga de 300 W .....	101
Fig. 5.9 - Ensaio 1 com carga de 400 W: (a) tensão ( $V_L$ ) e corrente na carga ( $I_L$ ); .....	102
Fig. 5.10 - Ensaio 1 com carga de 500 W: (a) tensão ( $V_L$ ) e corrente ( $I_L$ ) na carga;.....	102
Fig. 5.11 - Corrente de saída durante a variação da carga de 300 para 400 W: .....	103
Fig. 5.12 - Corrente de saída durante a variação da carga de 400 para 300 W: .....	103
Fig. 5.13 - Corrente de saída durante a variação da carga de 400 para 500 W: .....	104
Fig. 5.14 - Corrente de saída durante a variação da carga de 500 para 400 W: .....	104
Fig. 5.15 - Corrente de saída durante a variação da carga de 300 para 500 W: .....	105
Fig. 5.16 - Corrente de saída durante a variação da carga de 500 para 300 W: .....	105
Fig. 5.17 - Formas de onda durante a variação da tensão de entrada de 100 para 85%:.....	106
Fig. 5.18 - Formas de onda durante a variação da tensão de entrada de 85 para 100%:.....	106
Fig. 5.19 - Formas de onda durante a variação da tensão de entrada de 100 para 75%:.....	107
Fig. 5.20 - Formas de onda durante a variação da tensão de entrada de 75 para 100%:.....	107
Fig. 5.21 - Formas de onda da corrente média de saída durante uma variação negativa .....	108
Fig. 5.22 - Formas de onda da corrente média de saída durante uma variação positiva .....	109
Fig. 5.23 - Formas de onda da corrente média de saída durante uma variação negativa .....	109
Fig. 5.24 - Formas de onda da corrente média de saída durante uma variação positiva .....	110
Fig. 5.25 - Formas de onda da corrente média de saída durante uma variação da tensão.....	110
Fig. 5.26 - Formas de onda da corrente média de saída durante uma variação da tensão.....	111
<b>APENDICE C</b> .....	<b>123</b>
Fig. 7.1 - Circuito de simulação completo.....	123
<b>APENDICE D</b> .....	<b>124</b>
Fig. 7.2 - Ensaio 2 com carga de 200 W .....	125
Fig. 7.3 - Ensaio 2 com carga de 300 W .....	126
Fig. 7.4 - Ensaio 2 com carga de 400 W .....	126
Fig. 7.5 - Corrente de saída durante a variação da carga de 200 para 300 W .....	127
Fig. 7.6 - Corrente de saída durante a variação da carga de 300 para 200 W .....	127
Fig. 7.7 - Corrente de saída durante a variação da carga de 300 para 400 W .....	128
Fig. 7.8 - Corrente de saída durante a variação da carga de 400 para 300 W .....	128
Fig. 7.9 - Corrente de saída durante a variação da carga de 200 para 400 W .....	129
Fig. 7.10 - Corrente de saída durante a variação da carga de 400 para 200 W .....	129
Fig. 7.11 - Ensaio 3 com carga de 400 W .....	130

Fig. 7.12 - Corrente de saída durante a variação da carga de 400 para 500 W .....	130
Fig. 7.13 - Corrente de saída durante a variação da carga de 500 para 400 W .....	131
Fig. 7.14 - Corrente de saída durante a variação da carga de 500 para 600 W .....	131
Fig. 7.15 - Corrente de saída durante a variação da carga de 600 para 500 W .....	132
Fig. 7.16 - Circuito do 3º ensaio modificado .....	132
Fig. 7.17 - Corrente de saída durante a variação da carga de 400 para 700 W .....	133
Fig. 7.18 - Corrente de saída durante a variação da carga de 700 para 400 W .....	133
Fig. 7.19 - Ensaio 4 com carga de 600 W .....	134
Fig. 7.20 - Corrente de saída durante a variação da carga de 600 para 700 W .....	134
Fig. 7.21 - Corrente de saída durante a variação da carga de 700 para 600 W .....	135
Fig. 7.22 - Formas de onda durante a variação da tensão de entrada de 100 para 85% .....	135
Fig. 7.23 - Formas de onda durante a variação da tensão de entrada de 85 para 100% .....	136
Fig. 7.24 - Formas de onda durante a variação da tensão de entrada de 100 para 75% .....	136
Fig. 7.25 - Formas de onda durante a variação da tensão de entrada de 75 para 100% .....	136

# *Lista de símbolos*

<b>Símbolo</b>	<b>Significado</b>
A/D	Acrônimo para analógico/digital
CI	Acrônimo para Circuito Integrado
AC	Acrônimo para Corrente Alternada
D/A	Acrônimo para digital/analógico
DTMF	Acrônimo para <i>Dual Tone Multiple Frequency</i>
FPGA	Acrônimo para <i>Field Programmable Gate Array</i>
GPS	Acrônimo para <i>Global Position System</i>
IrDA	Acrônimo para Infra-vermelho
I <sup>2</sup> C	Acrônimo para <i>Inter-Integrated Circuit</i>
PWM	Acrônimo para <i>Pulse Width Modulation</i>
MCC	Acrônimo para Motor de Corrente Contínua
MIT	Acrônimo para Motor de Indução Trifásico
MACs	Acrônimo para multiplicador acumulador
PLL	Acrônimo para <i>Phase Locked Loop</i>
PSoC	Acrônimo para <i>Programmable System-on-Chip</i>
PI	Acrônimo para Proporcional-Integral
PID	Acrônimo para Proporcional-Integral-Derivativo
RF	Acrônimo para Rádio Frequência
RAM	Acrônimo para <i>Random Access Memory</i>
ROM	Acrônimo para <i>Read Only Memory</i>
ISR	Acrônimo para rotina de serviço de interrupção
SPI	Acrônimo para <i>Serial Peripheral Interface</i>
SoPC	Acrônimo para <i>System on a Programmable Chip</i>
SoC	Acrônimo para <i>System-on-Chip</i>
TC	Acrônimo para Transformador de Corrente
UART	Acrônimo para <i>Universal Asynchronous Receiver-Transmitter</i>
USB	Acrônimo para <i>Universal Serial Bus</i>
$\alpha$	Ângulo de disparo
$\zeta$	Coefficiente de amortecimento
I <sub>REA</sub>	Corrente de realimentação
I <sub>REF</sub>	Corrente de referência
I <sub>O</sub>	Corrente de saída na carga
E <sub>2</sub>	Erro anterior
E <sub>1</sub>	Erro atual
$\omega_n$	Frequência natural não-amortecida
K <sub>d</sub>	Ganho diferencial
K <sub>i</sub>	Ganho integral
K <sub>p</sub>	Ganho proporcional
Hz	Hertz
T	Período de amostragem
m <sub>n</sub>	Saída do controlador no instante n

$m_{n-1}$	Saída do controlador no instante n-1;
$m(t)$	Saída do controlador no instante t
$e(t)$	Sinal de erro
$e_j$	Sinal de erro no instante j;
$e_n$	Sinal de erro no instante n (atual)
$e_{n-1}$	Sinal de erro no instante n-1 (anterior)
$t_p$	Tempo de pico
$V_C$	Tensão de controle
$V_{co}$	Tensão de controle anterior
$V_O$	Tensão de entrada eficaz
$V_n$	Tensão de saída normalizada
$V_M$	Tensão máxima da referência cossenoidal
$V_{Lmax}$	Tensão média máxima na carga
$V_{Lmed}$	Tensão média na carga
$V_I$	Tensão senoidal de entrada
$V_{REA}$	Valor de realimentação de corrente
$V_{REF}$	Valor de referência

# Sumário

1	Introdução.....	1
1.1	Definição do problema .....	1
1.2	Motivação do trabalho .....	2
1.3	Organização da dissertação .....	3
2	Tecnologia PSoC .....	4
2.1	Introdução.....	4
2.2	Apresentação da tecnologia System-on-Chip.....	4
2.3	Diferenças entre os dispositivos SoC e o PSoC .....	5
2.4	Vantagens da utilização de um sistema misto .....	8
2.5	Possibilidades de uso .....	9
2.6	Recursos presentes no PSoC .....	10
2.7	Versatilidade da programação .....	14
2.8	Ambiente de desenvolvimento .....	16
2.9	Conclusão .....	21
3	Ponte Retificadora .....	22
3.1	Introdução.....	22
3.2	Princípio de funcionamento.....	22
3.3	Aplicações da ponte retificadora controlada .....	27
3.3.1	Apresentação das aplicações .....	27
3.3.2	Comparação entre os sistemas apresentados .....	33
3.3.3	Definição dos circuitos do projeto.....	40
3.3.4	Conclusões.....	44
3.3.5	Circuito proposto .....	45
3.4	Análise do método de controle .....	45
3.5	Funcionamento do sistema de controle .....	50
3.6	Conclusão .....	53
4	Controle de uma ponte retificadora utilizando o PSoC .....	54
4.1	Introdução.....	54
4.2	Vantagens do uso do PSoC.....	54
4.3	Cálculo da tensão de controle $V_c$ .....	56
4.4	Parâmetros do projeto.....	59
4.4.1	Configuração dos blocos .....	60
4.4.2	Configuração dos barramentos .....	71
4.4.3	Configuração dos pinos .....	73
4.5	Código de programação.....	77
4.5.1	Funcionamento do sistema de controle .....	77
4.5.2	Cálculo e atualização do ângulo de disparo.....	82
4.6	Simulação do circuito de controle .....	84
4.7	Formas de ondas esperadas na saída.....	90
4.8	Conclusão .....	94
5	Resultados.....	95
5.1	Introdução.....	95
5.2	Desenvolvimento do circuito projetado.....	95

5.3	Resposta do circuito a variações.....	100
5.3.1	Tensão de entrada constante e carga variável.....	101
5.3.2	Carga constante e tensão de entrada variável.....	105
5.4	Comparação com os resultados de simulação.....	108
5.5	Conclusão.....	112
6	Conclusão geral do trabalho.....	113
7	Apêndices.....	115
7.1	Apêndice A – Tabela completa dos valores de $\alpha$ .....	115
7.2	Apêndice B – Código de programação do PSoC.....	118
7.3	Apêndice C – Circuito de simulação completo.....	123
7.3.1	Circuito.....	123
7.3.2	Parâmetros.....	123
7.4	Apêndice D – Ensaio de carga.....	125
7.4.1	Tensão de entrada constante e carga variável.....	125
7.4.2	Carga constante e tensão de entrada variável.....	135
8	Referências Bibliográficas.....	137

# Capítulo 1

## 1 Introdução

Na sociedade contemporânea é, cada vez mais, necessário que sejam reduzidos os custos em virtude da diminuição do uso de matérias-primas e da busca de maior lucratividade por unidade produzida.

A todo momento são estudadas novas formas de se diminuir as dimensões dos circuitos elétricos, de forma a torná-los aptos para serem incorporados em novas aplicações e possibilitar que mais pessoas tenham acesso à determinada tecnologia, através da redução dos custos.

Seguindo essa filosofia, foram desenvolvidos os circuitos *System-on-Chip* (ou circuito em uma pastilha), que são circuitos que incorporam diferentes recursos em apenas um componente. A utilização desse tipo de Circuito Integrado (CI) permite, em alguns casos, a substituição de diversos *chips*, ou circuitos, por apenas um dispositivo SoC (*System-on-Chip*).

Com o uso desse tipo de componente pode-se reduzir os custos de fabricação de um determinado projeto, sendo até mesmo possível a inserção de novos recursos a partir de funções extras presentes nos dispositivos SoC.

Outra vantagem proveniente da utilização desses circuitos diz respeito à diminuição no consumo de energia elétrica, que é reduzido em função do uso de apenas um circuito integrado.

### 1.1 Definição do problema

Uma das necessidades existentes nos sistemas elétricos é a conversão de uma tensão alternada em uma tensão contínua. Para essa tarefa são utilizadas pontes retificadoras, que produzem na saída uma tensão contínua variável. As pontes retificadoras podem ser classificadas, basicamente, em dois grupos: controladas e não-controladas.



As pontes não-controladas têm a saída fixa em um valor de tensão, que não pode ser modificado e é totalmente dependente da tensão de entrada. As pontes controladas permitem o controle da amplitude da tensão média de saída, e mesmo sendo dependente da tensão de entrada, o valor da tensão média de saída é variável.

Grande parte dos sistemas de controle de pontes retificadoras utilizam diferentes CIs, que precisam de circuitos auxiliares, de forma a permitir que os sinais provenientes de cada parte do circuito sejam convertidos para o formato adequado ao próximo estágio. Em um dispositivo SoC isso pode ser evitado, pois os recursos estão conectados internamente ao componente, bastando apenas manipular a informação disponível.

No intuito de se desenvolver um circuito de menor dimensão e que proporcione o aproveitamento desses recursos, foi projetado um circuito controlado através de um dispositivo SoC, onde foi possível substituir diversos componentes e circuitos, por apenas um *chip*.

## 1.2 Motivação do trabalho

A escolha de um dispositivo SoC para o controle de uma ponte retificadora é justificado em função da diminuição dos circuitos auxiliares e, conseqüentemente, do custo final do projeto.

Por ser uma tecnologia atual, que vem se destacando em diversas áreas e pela disponibilidade do material no Grupo de Microeletrônica da UNIFEI, utilizou-se o PSoC (*Programmable System-on-Chip*), como dispositivo de controle da ponte retificadora. Seu circuito é composto de blocos analógicos e digitais, que estão integrados em uma mesma pastilha de silício. Essa versatilidade possibilita a criação de diversos circuitos e, na aplicação em questão, permite a comunicação entre sistemas analógicos e digitais sem a necessidade de conversores externos.

Através da utilização do PSoC é possível diminuir, significativamente, os circuitos externos, principalmente quando comparado com as demais soluções analisadas ao longo deste trabalho.

### 1.3 Organização da dissertação

Esta dissertação está dividida em seis capítulos e quatro apêndices. No 2º capítulo é feita uma apresentação da tecnologia *System-on-Chip*, destacando algumas vantagens em comparação aos circuitos convencionais. Também são mostrados os recursos disponíveis no PSoC e algumas diferenças em relação aos circuitos SoC.

O 3º capítulo aborda a ponte retificadora e o seu funcionamento. São apresentadas algumas aplicações que a utilizam e ao final é feita uma comparação entre elas, de forma a definir os circuitos que serão utilizados neste trabalho.

A configuração dos recursos do PSoC, desde pinos, barramentos e blocos, é mostrada no capítulo 4. A definição dos ganhos do controlador e a resposta do sistema, simulado através de *software*, são, também, vistas nesse capítulo.

No 5º capítulo são apresentadas as etapas envolvidas no desenvolvimento do circuito, bem como as formas de onda obtidas a partir do circuito projetado. Na penúltima seção desse capítulo, é feita uma comparação entre os resultados mostrados no capítulo 4 e os obtidos na prática, com o intuito de comprovar o funcionamento do sistema de controle projetado.

No último capítulo é feita uma análise dos resultados apresentados e a conclusão do estudo desenvolvido. Ainda nesse capítulo, são discutidas idéias para trabalhos futuros.

O apêndice A mostra a tabela dos valores do ângulo de disparo  $\alpha$  em função da tensão de controle  $V_c$ . O apêndice B traz o código de programação, escrito em Assembly, que foi carregado no PSoC. O apêndice C apresenta o circuito completo que foi utilizado na simulação realizada através de *software* e também os parâmetros utilizados no simulador. E por último, no apêndice D, são mostradas as formas de onda de saída do sistema de controle.

# Capítulo 2

## 2 Tecnologia PSoC

### 2.1 Introdução

Nesse capítulo serão apresentados os dispositivos *System-on-Chip*. Em especial, será abordado o PSoC (*Programmable System-on-Chip*), o dispositivo escolhido para esse projeto, devido a sua tecnologia atual, a presença de blocos digitais e analógicos em um único *chip* e os demais recursos internos do componente. Suas possibilidades de aplicação, suas limitações e um pouco da linguagem de programação serão, também, mostradas. Apresenta-se, sucintamente, a interface de programação do PSoC, que é simples, intuitiva e agrega componentes gráficos de forma a facilitar o seu uso.

### 2.2 Apresentação da tecnologia *System-on-Chip*

Os circuitos *System-on-Chip* (SoC) são dispositivos que possuem diversos recursos, sejam eles analógicos ou digitais, em apenas um *chip* [1]. Com esses dispositivos é possível projetar um sistema, com o mínimo de conexões externas e a utilização de outros *chips* [2].

Esse tipo de circuito é desejável, pois estando os componentes integrados em uma única pastilha diminuem-se as interferências externas, provenientes de trilhas de conexões, e efeitos eletromagnéticos, tornando o SoC mais confiável e menos susceptível a erros [1].

Além disso, como os circuitos estão integrados, consegue-se obter uma maior velocidade de operação possibilitando o seu uso em determinadas aplicações. Benefício similar ocorre com a potência consumida, que se torna menor com a integração, fazendo com que esses circuitos sejam adequados para utilização em aparelhos portáteis.

Outro ponto importante, diz respeito ao custo desses dispositivos. Como seus componentes estão integrados, em apenas um *chip*, diminuem-se os custos de fabricação e possibilitam, conseqüentemente, o uso dessas soluções em um maior número de aplicações.

Alguns dos recursos presentes nos dispositivos SoC tais como: processadores de sinais, amplificadores, conversores A/D (análogo/digital) e D/A (digital/análogo), filtros, temporizadores, interfaces de comunicação, PWMs e outros circuitos capazes de combinar esses recursos de diferentes formas, podem gerar condições apropriadas às necessidades de determinado projeto, com o mínimo possível de componentes externos.

Utilizando-se esses recursos é possível criar funções extras para a aplicação dos SoC. Diversos produtos eletrônicos incorporam funções para as quais não foram projetados. São exemplos disso: celulares que tem funções de câmera fotográfica e GPS (*Global Position System*); um relógio que funciona como tocador de música ou um automóvel que, além de ter uma central multimídia, pode se comunicar com a *internet* e buscar informações úteis ao seu usuário.

Isso é uma tendência e cada vez mais irão existir *chips* SoC com novos recursos e adaptados para determinadas funções. Várias empresas possuem dispositivos SoC. A Cypress desenvolveu o PSoC (*Programmable System-on-Chip*); a Freescale possui os *chips* da família MPC8xxx; a Texas Instruments possui dispositivos SoC que processam sinais de RF (Rádio Frequência) e a Altera criou o SoPC (*System on a Programmable Chip*), que é uma FPGA (*Field Programmable Gate Array*) programável.

O PSoC foi o componente selecionado para esse projeto por apresentar alguns recursos úteis à aplicação a que se destina, como: temporizadores, conversores A/D e amplificadores. Outro fator levado em consideração para essa escolha foi a disponibilidade dos *kits* de desenvolvimento que foram doados à UNIFEI em setembro de 2007 pela Cypress. A aplicação dessa tecnologia em eletrônica de potência, em especial no controle de pontes retificadoras, não foi abordado por outro trabalho, o que, também, justifica a sua escolha.

### 2.3 Diferenças entre os dispositivos SoC e o PSoC

Como visto na seção anterior, dispositivos *System-on-Chip* possuem em seu circuito vários recursos que foram integrados: PWMs, temporizadores, interfaces de comunicação e demais circuitos. No SoC esses recursos se encontram habilitados no componente, bastando ao programador apenas executar as instruções necessárias para a utilização de uma determinada função e conectar aos pinos de saída correspondentes o periférico ou o circuito que se pretende acionar. A Fig. 2.1 mostra a disposição interna do SoC.



Fig. 2.1 - Disposição dos recursos em um SoC.

Enquanto isso, no PSoC, todos os blocos e pinos estão inicialmente desativados e devem ser configurados através do ambiente de programação, onde o usuário irá definir quais blocos serão utilizados no projeto e como os pinos de entrada e saída serão conectados. A configuração dos parâmetros do PSoC, em um primeiro momento, pode ser vista como uma desvantagem, pois exige do programador um maior conhecimento do dispositivo. Entretanto, como é necessário que se faça uma seleção dos recursos a serem inseridos no projeto, o mesmo torna-se otimizado. Além disso, por utilizar apenas os recursos selecionados para o projeto, o PSoC consumirá menos energia, pois um bloco que está desativado não irá consumir energia extra do circuito, ao contrário de alguns dispositivos SoC [3]. A forma como os blocos são inseridos no PSoC é ilustrada na Fig. 2.2.

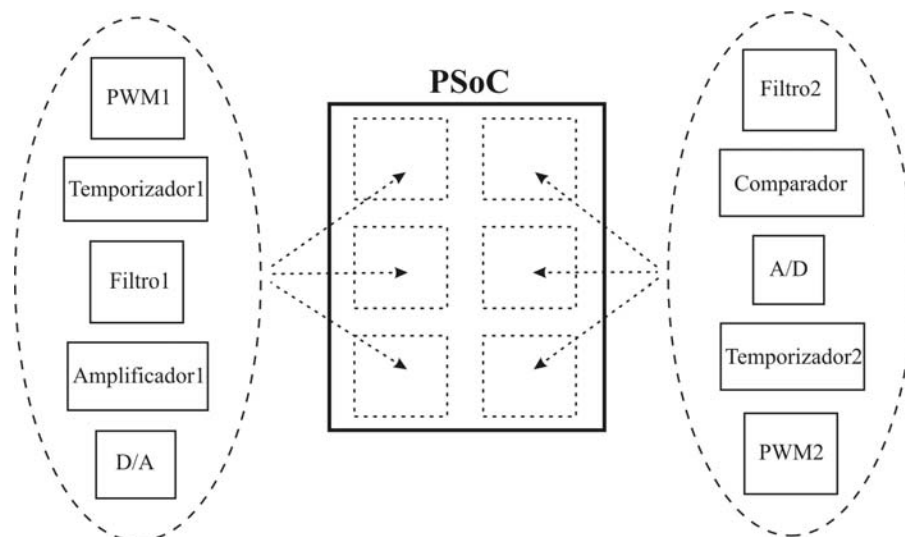


Fig. 2.2 - Disposição dos recursos no PSoC.

Os SoC, em sua maioria, têm seus recursos vinculados aos pinos do *chip*, ou seja, os pinos de entrada e saída de cada um dos blocos do dispositivo se encontram em posições pré-determinadas. Caso seja necessário trocar o dispositivo ou modificar algum componente externo de posição deve-se refazer o projeto do circuito, o que resultará no aumento do tempo de projeto. Isso ocorre com frequência, principalmente na fase final de um projeto, onde pequenos ajustes são necessários [4].

O desenvolvimento do PSoC levou em consideração a flexibilidade de configuração. Os pinos e os blocos são independentes entre si, permitindo que qualquer pino seja utilizado para acessar qualquer um dos blocos. Devido a isso é possível até mesmo migrar de um dispositivo mais simples, com menos recursos, para um mais complexo, que possua mais blocos digitais e analógicos, porque mesmo que o projeto já esteja finalizado, ainda é possível fazer alterações significativas, bastando apenas direcionar as saídas para os pinos desejados. Um exemplo de configuração dos pinos do PSoC e dos dispositivos SoC é apresentado na Fig. 2.3.

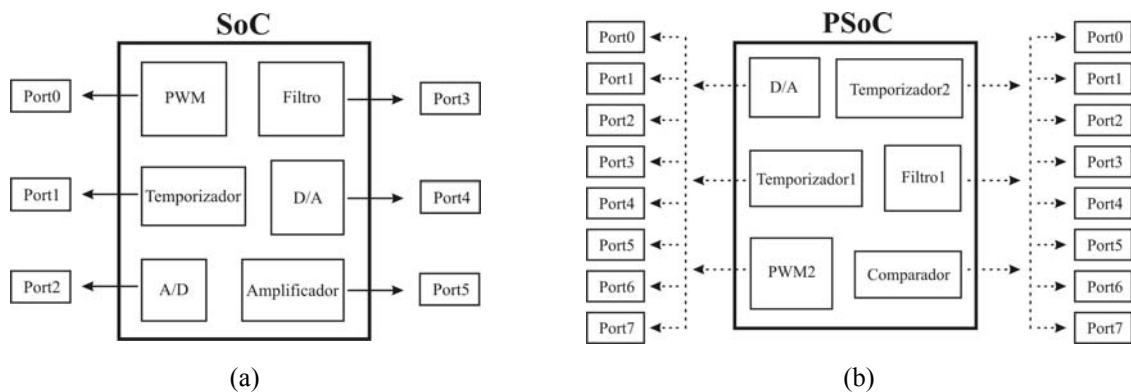


Fig. 2.3 - Comparação entre a configuração dos pinos: (a) SoC; (b) PSoC.

Outra diferença do PSoC está relacionada com a presença de circuitos analógicos e digitais em um mesmo *chip*. Apesar de existirem outros circuitos integrados que, também, incorporam funções analógicas e digitais, a combinação dos blocos disponíveis no PSoC permite a criação de circuitos que não seriam possíveis nesses outros CIs [1]. Essa versatilidade possibilita que todo um circuito seja projetado no PSoC, diminuindo, ou até mesmo extinguindo, os componentes externos. Na próxima seção essa característica será apresentada com mais detalhes.

## 2.4 Vantagens da utilização de um sistema misto

O PSoC é um dispositivo de sinais mistos (do inglês *mixed-signal*). Esses circuitos recebem essa definição devido à presença de blocos analógicos e digitais em uma mesma pastilha. Esses blocos funcionam de forma independente, sendo possível utilizar em um projeto apenas blocos analógicos ou apenas blocos digitais, ou até mesmo os dois tipos juntos.

Uma das vantagens do uso de sistemas mistos está relacionada com a disposição dos componentes digitais e analógicos, que por estarem inseridos em um mesmo *chip*, o espaço físico que irão ocupar em um projeto será menor, diminuindo os custos e aumentando a complexidade dos circuitos.

Como estes componentes estão integrados no *chip*, evitam-se interferências e efeitos parasitas provenientes das ligações externas dos circuitos. Consegue-se, ainda devido à integração, alcançar maiores velocidades de operação e transferência de dados entre os blocos. No geral, têm-se circuitos mais confiáveis e rápidos por um menor custo [1].

Outro aspecto interessante está relacionado com a presença de conversores analógicos / digitais e digitais / analógicos, pois através desses conversores é possível tratar os sinais de forma analógica ou digital, para só então convertê-los ao formato desejado.

Sistemas mistos estão se tornando cada vez mais necessários, já que algumas grandezas são melhor manipuladas através de sistemas analógicos, enquanto os dados são processados em sistemas digitais. Unindo esses sinais, em um mesmo dispositivo, pode-se ter o melhor das duas tecnologias. Diminuem-se as limitações dos circuitos na parte digital, como a deficiência na manipulação de alguns tipos de sinais, e, também, da parte analógica, criando componentes mais eficientes.

Através de sistemas mistos, pode-se alimentar o circuito com sinais analógicos ou digitais provenientes de sensores ou outras fontes, processar essa grandeza da forma mais adequada e ter em sua saída a informação no formato desejado, analógico ou digital.

Em suma, são diversas vantagens: diminuição do tamanho dos circuitos, maior velocidade de operação e de transferência de dados, aumento da confiabilidade do sistema, diminuição das interferências externas e menor custo de fabricação. Sua principal desvantagem está relacionada à limitação do circuito, pois em virtude da integração é possível que alguns recursos dos sistemas analógico e digital sejam retirados.

## 2.5 Possibilidades de uso

Existem diversas aplicações para o PSoC. Seu funcionamento no circuito pode ser destinado a realizar a leitura dos dados de entrada, processar o sinal amostrado e, também, enviar essas informações para as portas de saída. A Cypress, fabricante do PSoC, vem desenvolvendo, periodicamente, novos recursos e componentes [5]. A cada atualização do PSoC *Designer, software* utilizado no desenvolvimento de um projeto, blocos com novas funcionalidades são inseridos.

A reconfiguração dinâmica é outro atrativo dessa tecnologia [6]. Através dela programa-se o PSoC para executar uma tarefa por um determinado tempo. Quando esse tempo se esgota, o sistema é reconfigurado e, então, passa a desempenhar outra função, totalmente diferente da que estava sendo executada anteriormente. Por exemplo, tem-se um sistema no qual, ao longo do dia, gerencia um caixa eletrônico. Ao atingir o horário final de funcionamento, o caixa pára de receber comandos e de mostrar informações na tela e utiliza sua capacidade de processamento para fazer um relatório das operações e solicitar ou não à central, que seja repostado o estoque da máquina. Ao finalizar essas operações, o caixa eletrônico volta à programação anterior e aguarda até o início do seu funcionamento. As portas que em um determinado momento são utilizadas como interfaces de entrada, mudam suas configurações para funcionar como saída dos dados.

Tudo isso é devido à possibilidade de programação do dispositivo, tanto dos seus blocos e pinos, quanto dos comandos a serem executados. Com esse recurso pode-se substituir diferentes componentes por apenas um PSoC, diminuindo o custo final do projeto.

O PSoC também dispõe de interfaces USB (*Universal Serial Bus*) e serial, capazes de transmitir ou coletar dados. Através dessas portas de comunicação é possível criar programas que possuam uma interface gráfica funcionando em um computador, em que ao se alterar variáveis através do *software*, elas sejam alteradas no PSoC [7].

Ainda citando suas interfaces de comunicação, o PSoC possui interfaces IrDA (ou infra-vermelho), I<sup>2</sup>C (*Inter-Integrated Circuit*), SPI (*Serial Peripheral Interface*) e UART (*Universal Asynchronous Receiver-Transmitter*). Todas essas interfaces permitem que os dados sejam enviados ou adquiridos de outros sistemas, tornando possível o envio de dados entre diferentes tipos de periféricos e dispositivos, mesmo que o PSoC esteja conectado a outros microcontroladores ou necessite obter uma informação proveniente de outro sistema.



Com o uso desses protocolos, que são padronizados, torna-se ainda mais simples migrar para o PSoC, bastando apenas adequá-lo ao sistema.

## 2.6 Recursos presentes no PSoC

O núcleo do PSoC é chamado de M8C. Esse núcleo é um microprocessador de arquitetura Harvard de 8 bits e possui 5 registros internos que são utilizados na execução do programa. Esses registros são: o acumulador (A), o indexador (X), o contador de programa (PC), o *stack pointer* (SP) e o registro de *flags* (F). Esses registros são de 8 bits, com exceção do contador de programa, que tem 16 bits. A estrutura interna do M8C pode ser vista na Fig. 2.4.

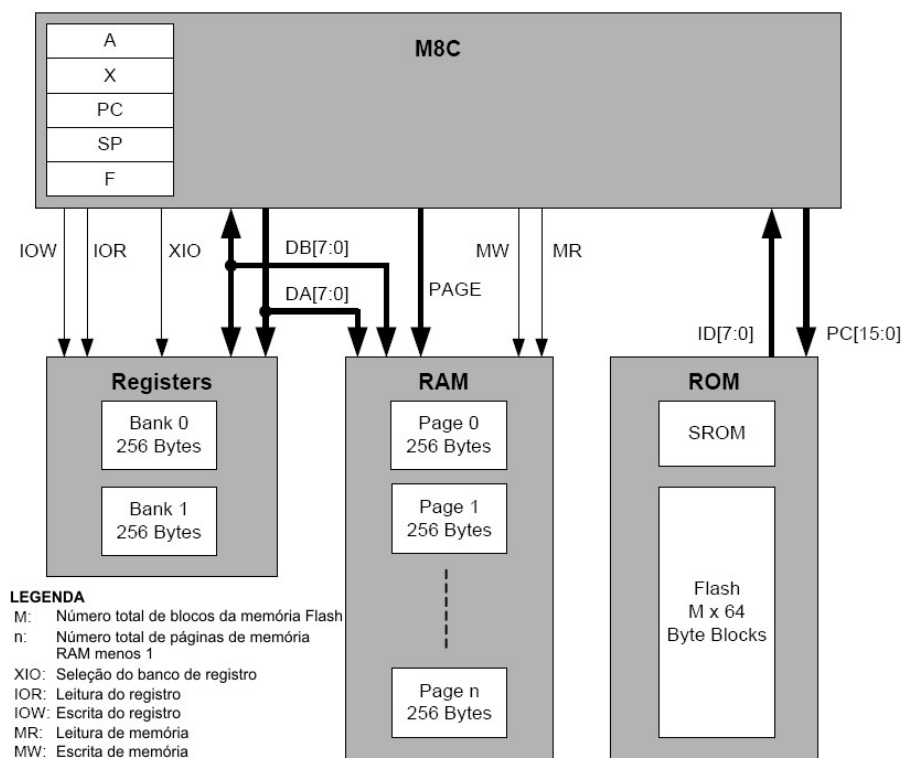


Fig. 2.4 - Estrutura interna do M8C.

O acumulador e o indexador são utilizados para realizar operações no programa, ou auxiliando a execução de comandos. O registro de *flags* sinaliza a ocorrência de eventos ao longo do programa. Monitorando esse registro é possível saber quando determinadas situações ocorreram e, a partir disso, tomar decisões. O contador de programa sinaliza qual a próxima instrução a ser executada. Seu valor é incrementado após cada instrução e, através da

programação, é possível apontar para uma determinada parte do código de programação utilizando o valor do PC dessa região. Já o *stack pointer* controla as páginas de memória, e o seu valor indica o próximo byte da memória RAM [8].

Por se tratar de um sistema misto, o PSoC possui blocos digitais e analógicos. O número de blocos disponíveis no *software* de programação chega a 50, incluindo variações de um mesmo tipo de função. Entretanto, também estão presentes no *software* blocos básicos que podem ser configurados de acordo com as necessidades de projeto. No diagrama da Fig. 2.5 tem-se uma visão geral dos blocos e recursos do PSoC.

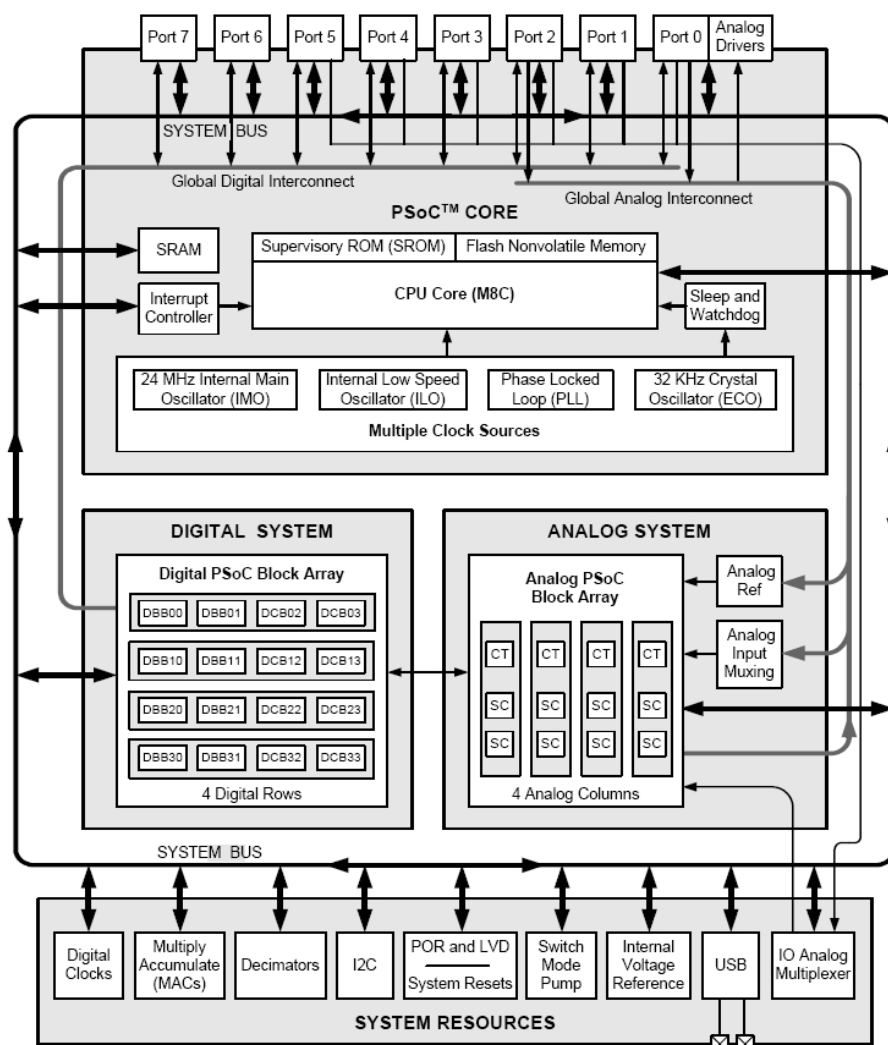


Fig. 2.5 - Diagrama de blocos do PSoC.

Na Fig. 2.5 tem-se 16 blocos digitais e 12 blocos analógicos. Esse número varia de acordo com o dispositivo utilizado. Existem modelos de PSoC com 4, 8 ou 16 blocos digitais

e 3, 6 ou 12 blocos analógicos. Esse valor influencia na quantidade de recursos simultâneos que poderão ser utilizados em um mesmo dispositivo.

Como recurso da parte analógica tem-se: conversores A/D, D/A, filtros passa-baixa, passa-faixa e rejeita-faixa, discador DTMF (*Dual Tone Multiple Frequency*), moduladores, detector de pico, amplificadores, comparadores e sensores capacitivos.

Nos recursos digitais têm-se: temporizadores, contadores, PWMs, geradores de seqüência pseudo-aleatória, verificador de redundância cíclica, interfaces I<sup>2</sup>C e SPI mestre/escravo, UART, USB e IrDA. A Fig. 2.6 ilustra como os sistemas digital e analógico, internos do PSoC, podem ser configurados.

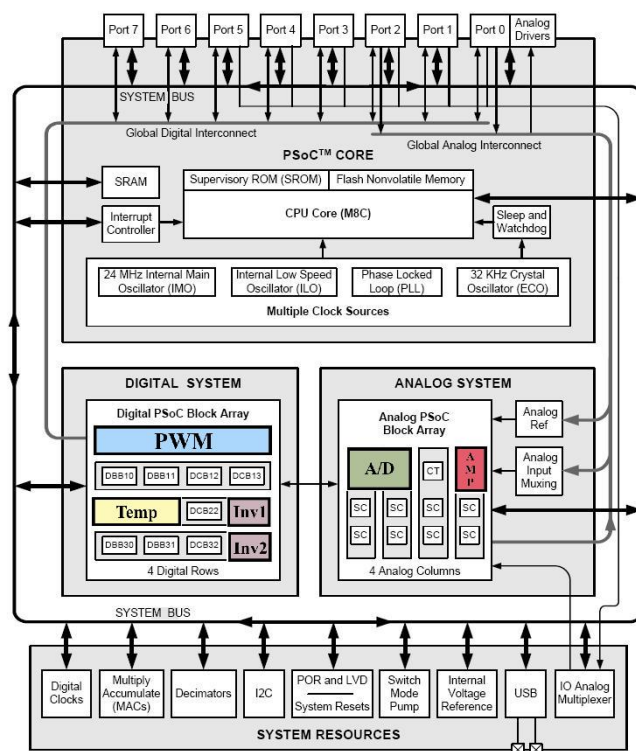


Fig. 2.6 - Diagrama de blocos de um PSoC configurado com um PWM de 32 bits, um temporizador de 16 bits, um conversor A/D de 14 bits, um amplificador e dois inversores lógicos digitais.

O PSoC ainda possui um oscilador por cristal de 32 kHz e também um oscilador interno de 24 MHz, que funciona como fonte de *clock* para o processador. Essa frequência pode ser dividida por até 65536, obtendo diversos valores de *clock* para alimentar outros blocos do *chip*. Em aplicações que não exijam uma alta velocidade de processamento, e que seja vantajoso economizar a energia gasta pelo dispositivo, pode-se diminuir o *clock* do núcleo. Esse valor de *clock* pode ser dividido por até 256, gerando uma frequência de 93,75

kHz. O PSoC também pode ser alimentado com um *clock* externo, desde que o mesmo esteja na faixa de 93,75 kHz a 24 MHz.

O PSoC dispõe, também, de uma memória *Flash*, que é utilizada para armazenar o programa e pode ser de 4, 8, 16 ou 32 Kbytes. A memória RAM, onde o programa é executado, tem o tamanho de 256, 512, 1 K ou 2 K bytes. Para gerenciar o espaço de memória RAM, ela é dividida em páginas de 256 bytes, pois seus endereços são de 8 bits.

O PSoC possui diversas instruções à disposição. O M8C suporta 37 tipos diferentes de instruções [9], que podem ser combinadas através dos modos de endereçamento. Existem desde instruções simples, de movimentação e adição de valores, a instruções de indexação e operações envolvendo apontadores.

Essas instruções podem relacionar diferentes espaços de memória e registros. De acordo com o tipo de dado que está sendo alterado pela instrução, um modo de endereçamento é utilizado. O PSoC possui 10 modos de endereçamento, que são divididos em 4 grupos principais: o imediato, no qual um valor literal é armazenado em um registro ou espaço de memória; o direto, que movimenta um valor presente nesses locais; o indexado, que relaciona o valor do indexador com o lugar onde o dado se encontra; e o indireto, que usa apontadores para encontrar os valores a serem modificados.

Para auxiliar na detecção de eventos, tem-se à disposição diversas fontes de interrupção. Cada bloco presente no PSoC pode causar uma interrupção por até 3 diferentes situações. Esse sinal de interrupção é detectado por um registro que ao ser modificado e, estando habilitada a rotina de serviço de interrupção (ISR), permite a execução de um conjunto de ações determinadas pelo usuário. É possível, também, utilizar a detecção de eventos para tomar decisões na rotina de programação, fazendo com que um evento ocorra sempre após uma determinada condição ou estado de uma variável. Esse recurso é bastante útil e muitas aplicações não seriam possíveis caso o mesmo não estivesse presente no dispositivo.

Aliado a todos esses recursos, o PSoC ainda dispõe de 4 MACs (multiplicador acumulador) de 8 bits, para realizar multiplicações rápidas entre registros de 8 bits, 2 divisores por 10, que podem ser utilizados em sistemas de processamento digital de sinais e diversas proteções contra falhas do sistema, como detectores de níveis baixos de tensão e rotinas de reinicialização, caso o dispositivo pare de funcionar em algum momento da execução do programa [8].

A versatilidade do dispositivo, também, se estende aos tipos de encapsulamento disponíveis. Seus *chips* podem ser encontrados em até 12 tipos diferentes de pinagem com

versões de 8 a 100 pinos. Essa flexibilidade ajuda na adequação do *chip* ao projeto, pois um dispositivo maior irá ocupar mais espaço na placa de circuito bem como, provavelmente, terá um custo mais elevado que um dispositivo mais simples. O projetista deve levar em consideração que, com um maior número de pinos, é possível acessar mais portas no dispositivo, conseqüentemente, possibilitando o uso de mais recursos de forma simultânea.

## 2.7 Versatilidade da programação

Por ser um dispositivo que agrega diferentes recursos em sua topologia, não poderia ser diferente com a forma de se programá-lo. O PSoC pode ser programado tanto em linguagem C quanto em Assembly.

A linguagem de programação se assemelha, em muitos pontos, à utilizada em *chips* de outros fabricantes. As instruções utilizadas são praticamente as mesmas, tendo como diferença apenas algumas terminologias relacionadas aos registros. Isso faz com que programadores, acostumados a utilizar uma destas linguagens, possam migrar para essa tecnologia sem grandes esforços.

Para usuários que desejem programar o circuito de forma rápida, sem a necessidade do conhecimento de grande parte dos registros que configuram os blocos e o dispositivo, a linguagem C é a ideal. Por se tratar de uma linguagem de alto nível, a compreensão dos comandos é simples e intuitiva, resultando em um código mais amigável ao usuário. Em contrapartida, a programação feita através da linguagem C produz um código mais denso, o que pode ser um problema em circuitos mais complexos, onde o arquivo gerado é maior que a memória disponível no dispositivo [8], [10].

Já em circuitos em que seja necessária uma configuração minuciosa, que precise manipular os registros de forma individual, ou que se pretenda criar um código de programação menor, a linguagem Assembly é a recomendada. Suas instruções nem sempre se relacionam com a operação executada, o que pode dificultar a sua compreensão, mas o domínio das variáveis que estão sendo manipuladas é maior e se tem controle sobre todos os registros dos blocos. O código gerado através do compilador é bem menor quando comparado com o mesmo código em linguagem C, devido a algumas limitações do compilador C presente no PSoC *Designer*. Isso torna os códigos em Assembly mais indicados para rotinas com uma alta quantidade de instruções [9].

Outro recurso que pode ser utilizado quando se programa o dispositivo, é a programação mista, onde mesmo utilizando uma determinada linguagem de programação, C ou Assembly, pode-se recorrer a instruções que estão disponíveis na outra linguagem, de forma a suprir um recurso que não está presente. Esse procedimento é realizado através de diretivas que mudam temporariamente a linguagem utilizada.

Para usuários iniciantes, ainda existe uma terceira forma de se programar o dispositivo, feita totalmente através de uma interface gráfica, onde se faz a seleção das entradas e saídas e configuram-se as variáveis que irão alterá-las. A partir desse esboço, o programa gera o código a ser carregado para o dispositivo. Esse terceiro método, apesar de limitado, facilita o aprendizado da lógica de programação e, para sistemas mais simples, pode gerar uma rotina satisfatória. Seu ambiente de desenvolvimento é apresentado na Fig. 2.7.

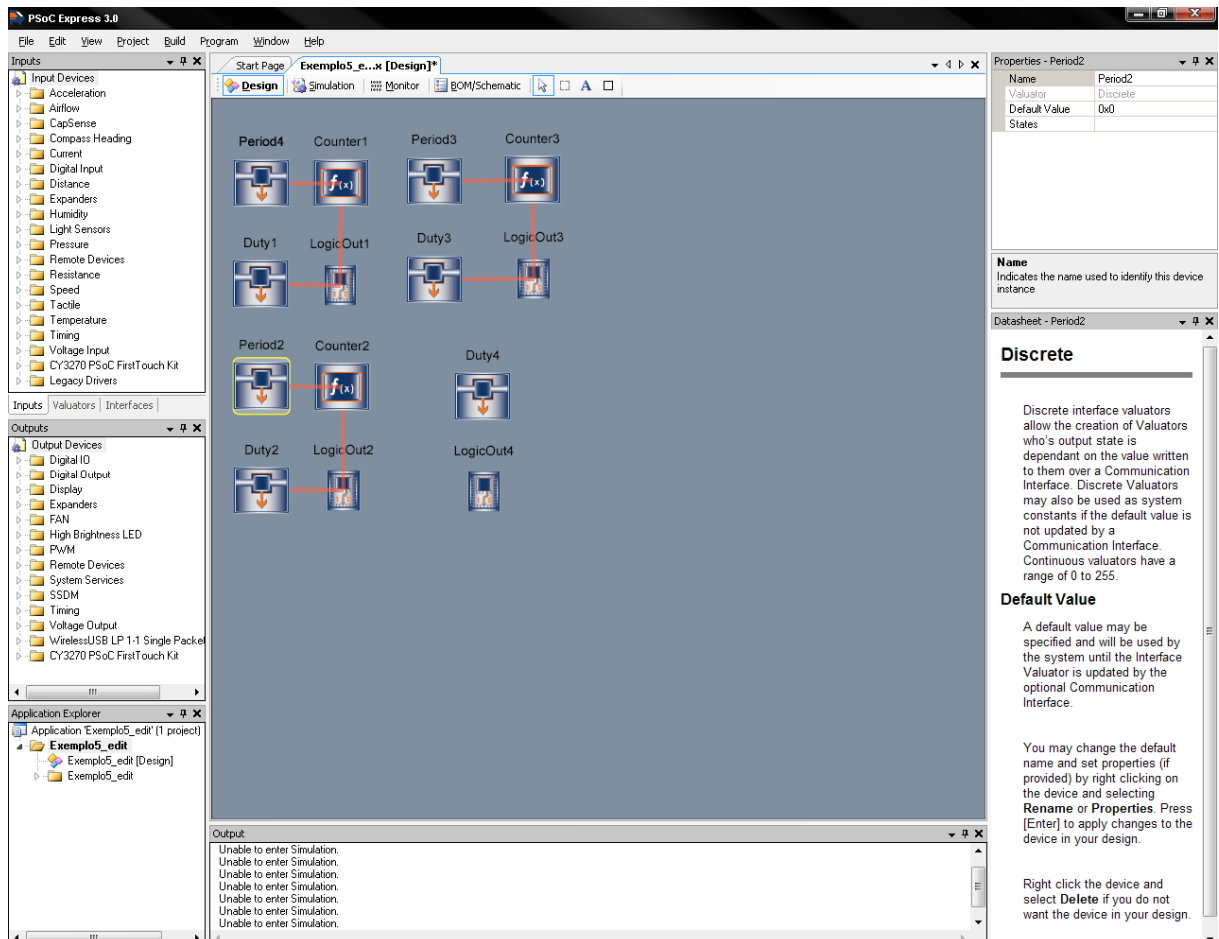


Fig. 2.7 - Ambiente de desenvolvimento do PSoC Express.

Independente da linguagem utilizada, pode-se configurar todos os recursos do dispositivo através do *software* de programação. Essa configuração, feita de forma gráfica, irá

criar um arquivo que será enviado junto com o programa gerado pelo compilador. Nesse arquivo estarão contidos os parâmetros iniciais do sistema, dos blocos e dos pinos. Esse ambiente de desenvolvimento será apresentado na próxima seção.

## 2.8 Ambiente de desenvolvimento

O desenvolvimento do programa, a ser inserido no dispositivo, é todo feito através do *software* PSoC Designer, que atualmente está na versão 5.0 e pode ser obtido de forma gratuita, através da *internet*, no *site* da Cypress [5]. Nesse ambiente são configurados os blocos e pinos do *chip*, definidos seus parâmetros e, também, é escrita a rotina de programação. Sua tela inicial é apresentada na Fig. 2.8.

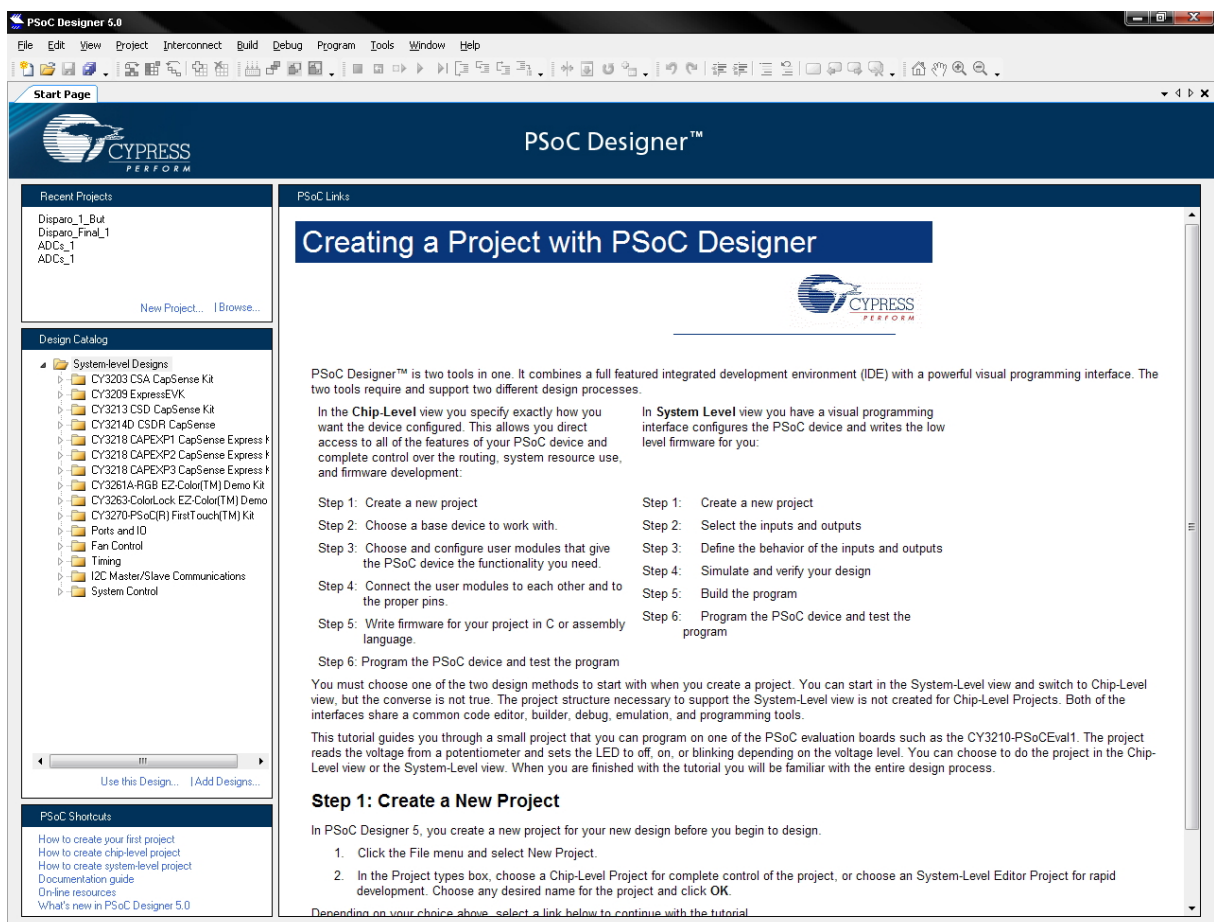


Fig. 2.8 - Tela inicial do PSoC Designer 5.0.

Na tela inicial tem-se a opção de criar um novo projeto ou abrir um projeto previamente modificado. O arquivo do projeto contém as informações dos blocos que estão

sendo utilizados, da configuração dos blocos, pinos e parâmetros, da rotina de programação, enfim, todos os arquivos gerados em um projeto. Ao selecionar uma das duas opções, criar ou abrir um projeto, uma nova tela é aberta. Nela pode-se alterar os parâmetros do projeto, as configurações dos blocos e as ligações entre eles. No ambiente de programação, apresentado na Fig. 2.9, é onde o projeto será desenvolvido.

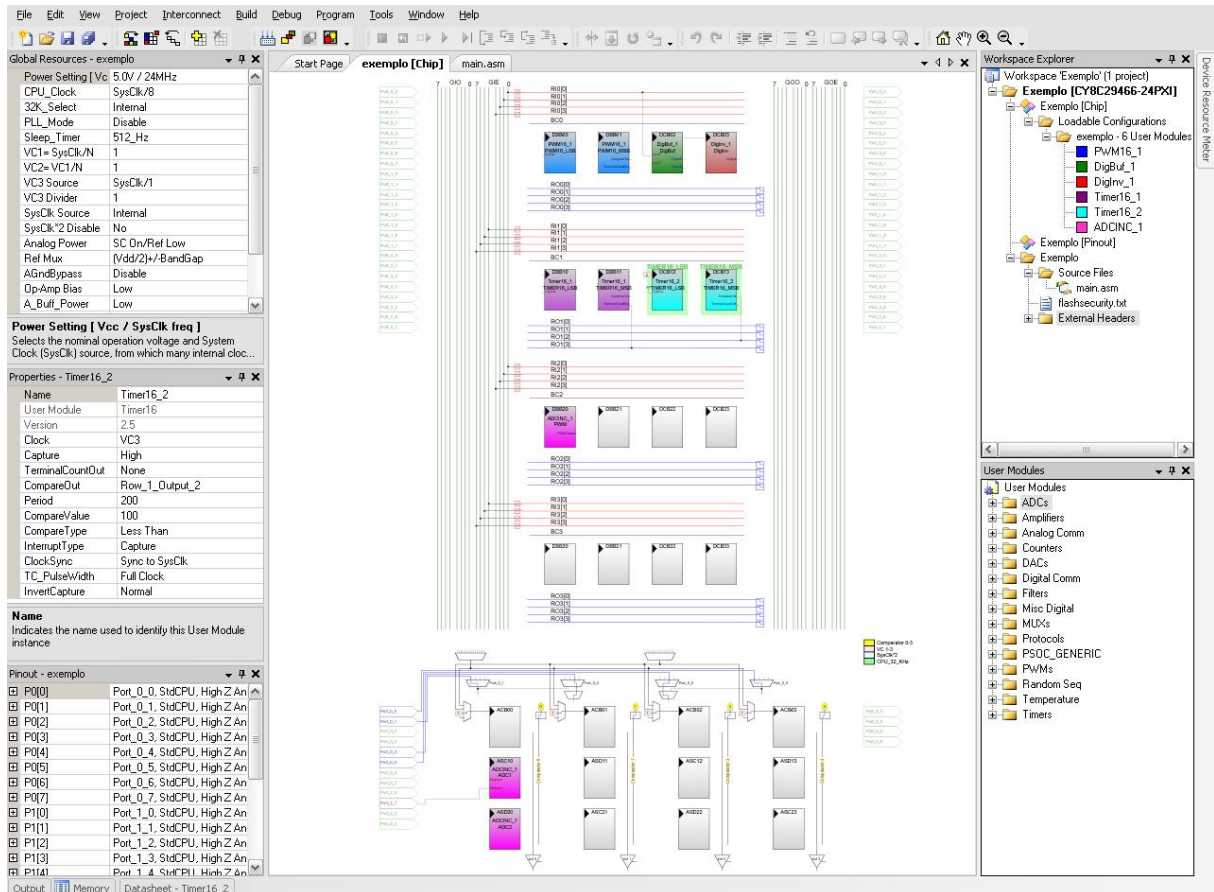


Fig. 2.9 - Ambiente gráfico de programação do PSoC.

Na imagem mostrada na Fig. 2.9 estão disponíveis todos os recursos do *software*. Ao centro, na parte superior têm-se os blocos digitais e, na parte inferior, os blocos analógicos. Conforme os módulos analógicos e digitais são selecionados, eles ocupam os espaços vagos nesses blocos. O dispositivo em questão é o CY8C29466-24PXI, que possui 28 pinos e tem 16 blocos digitais e 12 blocos analógicos.

No centro da tela, ainda, tem-se os barramentos de interconexão que ligam blocos aos pinos de entrada e saída e que, também, podem ser utilizados para ligar a saída de um bloco à entrada de outro. Na parte superior estão disponíveis todos os recursos do PSoC *Designer*. Existem opções para compilar o programa, ativar o programador do dispositivo, visualizar as



janelas das variáveis e dos registros, estabelecer conexão com o emulador do circuito e navegar pelas páginas do projeto.

À esquerda, de cima para baixo, tem-se a janela de configuração dos recursos do projeto (janela *Global Resources*). Nesse campo é possível configurar: a frequência de *clock* da CPU, divisores de *clock*, fontes de sinais entre outros ajustes. Na janela seguinte (*Properties*) são configurados os parâmetros dos blocos presentes no *chip*. Os parâmetros disponíveis são relacionados com os blocos utilizados no projeto. Em geral, nessa janela é feito o ajuste da fonte de *clock* de cada bloco, do sinal de entrada e de saída, o sincronismo do bloco e o parâmetro a ser utilizado para a detecção de uma interrupção. Mais abaixo, na janela *Pinout*, é feita a configuração dos pinos do PSoC. Inicialmente eles estão desconectados dos blocos e desligados do sistema. Os pinos podem ser configurados como entrada ou saída, de acordo com as necessidades do projeto. Essa flexibilidade permite ao usuário trocar de dispositivo sem alterar o *layout* da placa de circuito.

Na parte de baixo, em forma de janelas automáticas, ficam localizadas: as janelas dos registros, das áreas de memória, do *datasheet* do bloco que estiver selecionado e das mensagens geradas pelo compilador, que indicam os erros presentes na programação. Essas janelas automáticas podem tornar-se janelas fixas com a seleção dessa opção no menu de cada janela.

À direita, no canto superior, tem-se o explorador de arquivos (janela *Workspace Explorer*) que reúne todos os arquivos presentes no circuito. Através dele pode-se acessar os arquivos de programação, bibliotecas referentes aos blocos utilizados e tudo que está relacionado ao circuito. No canto inferior (janela *User Modules*) ficam localizados todos os módulos disponíveis. Ao selecionar um desses módulos o mesmo é inserido na posição desejada, dentre as que estiverem disponíveis no editor. Também é possível visualizar o *datasheet* de cada um dos blocos e verificar se o que está selecionado irá atender às necessidades de projeto. Novamente na forma de uma janela automática, existe no canto direito um medidor dos recursos, do dispositivo, que já foram utilizados pelo programa, como: os blocos digitais e analógicos, o espaço de memória ROM e RAM, o uso do controlador I<sup>2</sup>C e do divisor de frequência por 10. Conforme os recursos são utilizados esse medidor vai sendo preenchido.

Após selecionar todos os parâmetros do circuito, configurar os módulos a serem utilizados e adequar os pinos como portas de entrada e saída, passa-se para próxima etapa que é o desenvolvimento do código do PSoC. A Fig. 2.10 apresenta o ambiente de programação do PSoC.

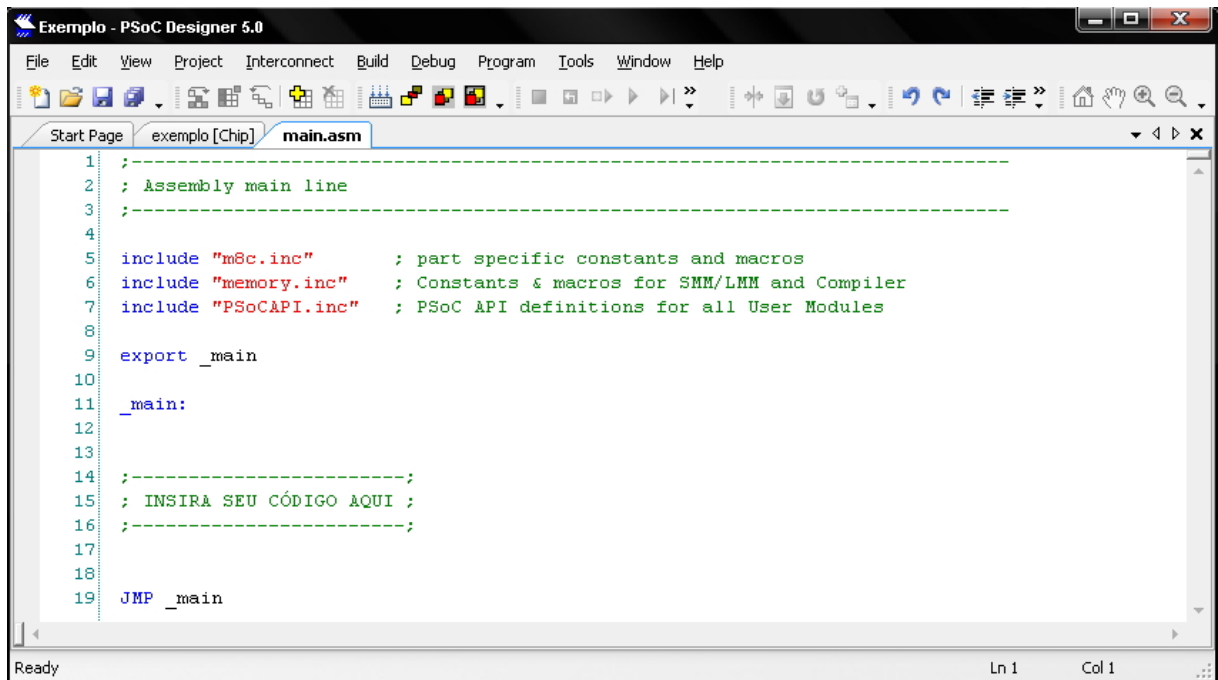


Fig. 2.10 - Ambiente de escrita da programação do PSoC.

Nesse ambiente tem-se um editor de texto, onde palavras que estão relacionadas a instruções, comentários, registros e espaços de memória assumem uma coloração característica, com o intuito de facilitar a visualização do programa. É possível escrever nesse ambiente, instruções relativas à rotina de blocos presentes no projeto, bem como de seus registros. Também pode-se inserir macros e constantes provenientes de arquivos externos.

Ao finalizar a escrita do código de programação, estando o circuito devidamente configurado, compila-se o projeto, que irá envolver tanto a parte de configuração gráfica quanto o código de programação. Não havendo erro é gerado um arquivo, com valores hexadecimais, que representa o código que deverá ser gravado no dispositivo.

Na próxima etapa deve-se abrir o *software PSoC Programmer*, que irá gravar esse arquivo no PSoC. Esse *software* funciona de maneira independente e pode ser executado diretamente ou através do *PSoC Designer*. A tela de gravação pode ser vista na Fig. 2.11.

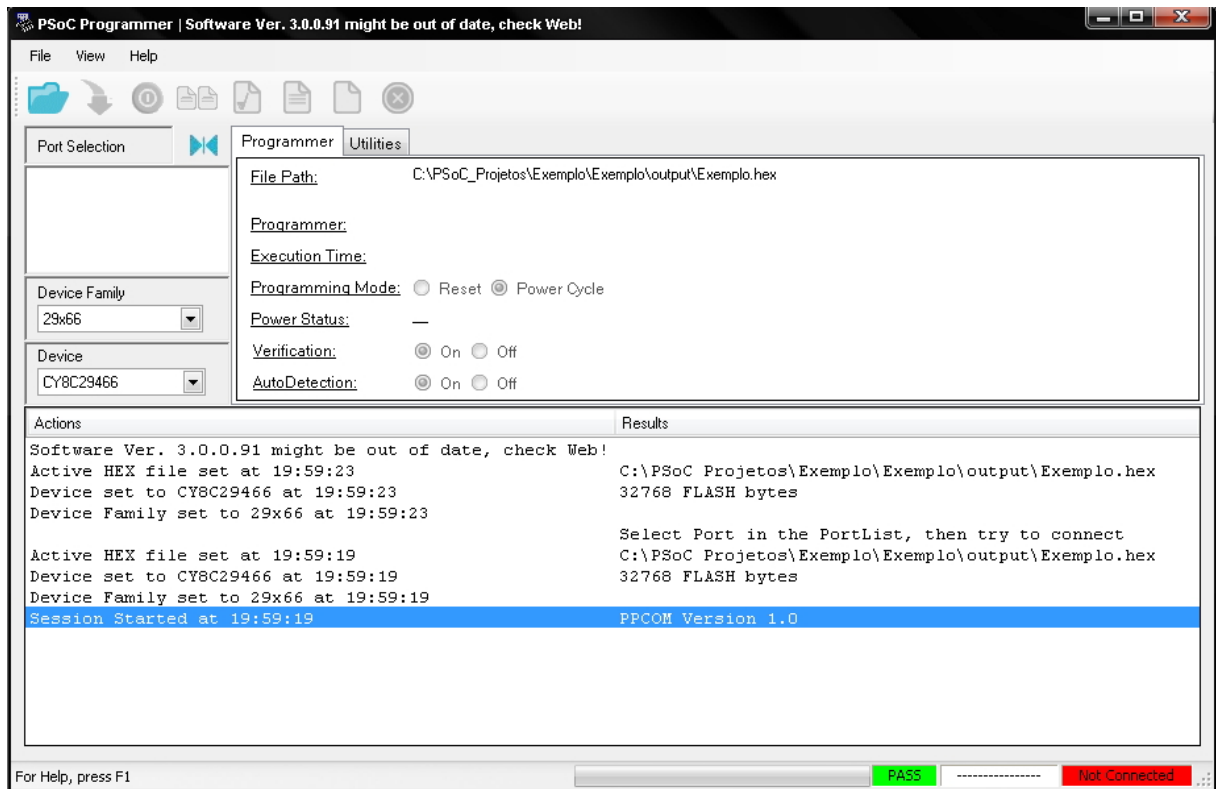


Fig. 2.11 - Tela do *software* de gravação PSoC Programmer.

O PSoC Programmer possui apenas essa tela. Este *software* é bem simples e ao executá-lo através do PSoC Designer, estando um projeto aberto, o arquivo de programação será carregado para o PSoC Programmer automaticamente, bastando apenas selecionar o botão de programação. O *software* ainda permite que o usuário escolha o modo como a placa de programação está ligada, energizada ou não, se deseja que seja feito automaticamente a verificação do arquivo que será enviado ao dispositivo, ou que ele detecte o componente a ser programado. Os demais botões são para ler e apagar a programação presente no *chip* ou carregar um arquivo que tenha sido gerado anteriormente.

No final do projeto, ainda, é possível que o PSoC Designer gere uma lista com os materiais utilizados e os *datasheets* dos blocos presentes no circuito, facilitando a criação da documentação do circuito.

O ambiente de desenvolvimento, que reúne os *softwares* PSoC Designer e PSoC Programmer, foi criado com o intuito de ser uma ferramenta de fácil assimilação, possibilitando que mesmo usuários inexperientes façam projetos com apenas algumas horas de dedicação.

## 2.9 Conclusão

Ao longo desse capítulo mostrou-se que o uso de dispositivos *System-on-Chip* em um projeto acrescenta diversas vantagens. Como um dos representantes dessa tecnologia, tem-se o PSoC. Com blocos analógicos e digitais inseridos no mesmo *chip* e diversos recursos e aplicações possíveis, um número crescente de circuitos utilizam-no. Aliado a todas essas qualidades, ainda tem-se a facilidade de programação, que é feita através de uma parte gráfica e de uma parte escrita, e torna mais simples o desenvolvimento de um projeto. Esse conjunto de fatores, combinado com a disponibilidade e versatilidade dessa tecnologia, fez com que se optasse pelo PSoC nesse projeto.

# *Capítulo 3*

## **3 Ponte Retificadora**

### **3.1 Introdução**

Nesse capítulo apresenta-se a ponte retificadora. Serão vistas algumas topologias existentes, o princípio de funcionamento da ponte, as formas de onda e o equacionamento do circuito. Serão mostradas, também, aplicações que a utilizam, com o intuito de expor as vantagens e desvantagens de cada uma das partes do circuito, comparando-os com a solução escolhida para esse trabalho, justificando a escolha do PSoC.

Será definida a variável a ser controlada e o método de controle a ser utilizado, apresentando os seus benefícios. Ao final do capítulo, será feita uma explanação a respeito do funcionamento do sistema de controle.

### **3.2 Princípio de funcionamento**

Em eletrônica de potência uma das necessidades existentes é a conversão da tensão alternada para a tensão contínua. Os componentes integrados necessitam de alimentação com tensão contínua para o seu funcionamento e uma das formas de suprir essa necessidade é através dos conversores de tensão.

Um dos dispositivos utilizados para a conversão de energia é a ponte retificadora, a qual converte uma tensão alternada senoidal em uma tensão contínua. Existem dois tipos de pontes retificadoras, as controladas e as não-controladas. O componente utilizado em sua topologia define essa diferença. As pontes não-controladas são construídas com diodos, componentes eletrônicos que, ao serem polarizados adequadamente, entram em condução e deixam a corrente fluir no circuito.

As pontes controladas têm como elemento principal o tiristor [11], [12]. Esse componente é semelhante ao diodo, com a diferença de possuir um pino de controle, chamado *gate*. A condução de corrente ocorre quando há a polarização adequada, da mesma forma que o diodo, estando o sinal de disparo presente no *gate*. Com essas condições satisfeitas, o dispositivo irá conduzir. Uma das desvantagens do seu uso está relacionada ao seu desligamento, pois mesmo que seja retirado o sinal de disparo do *gate*, o tiristor continuará conduzindo enquanto a corrente for positiva. A Fig. 3.1 mostra a ponte retificadora controlada acionando uma carga resistiva e as formas de onda de entrada e saída.

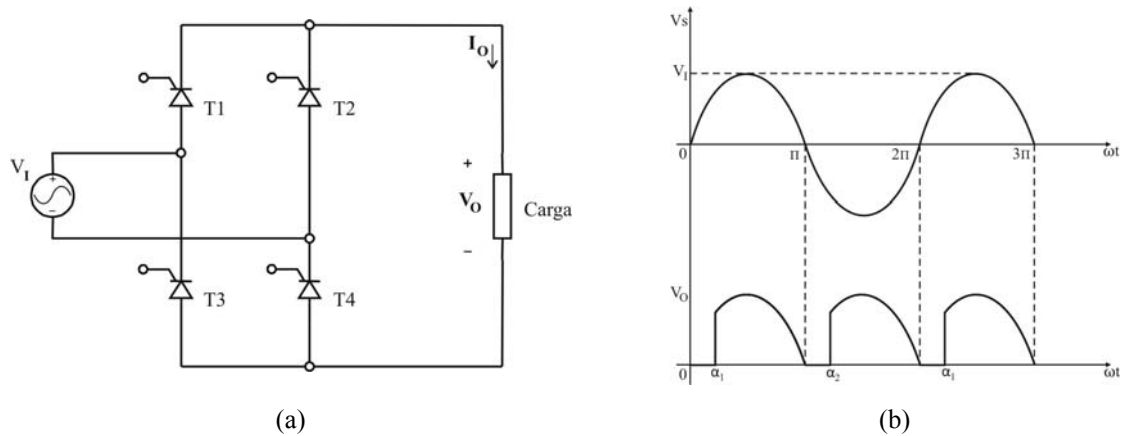


Fig. 3.1 - Ponte retificadora controlada: (a) circuito; (b) forma de onda.

Existem, também, variações desses circuitos como pontes retificadoras que são parcialmente controladas, ou seja, o controle é feito apenas na metade das chaves do retificador. A título de conhecimento, essa configuração é ilustrada na Fig. 3.2.

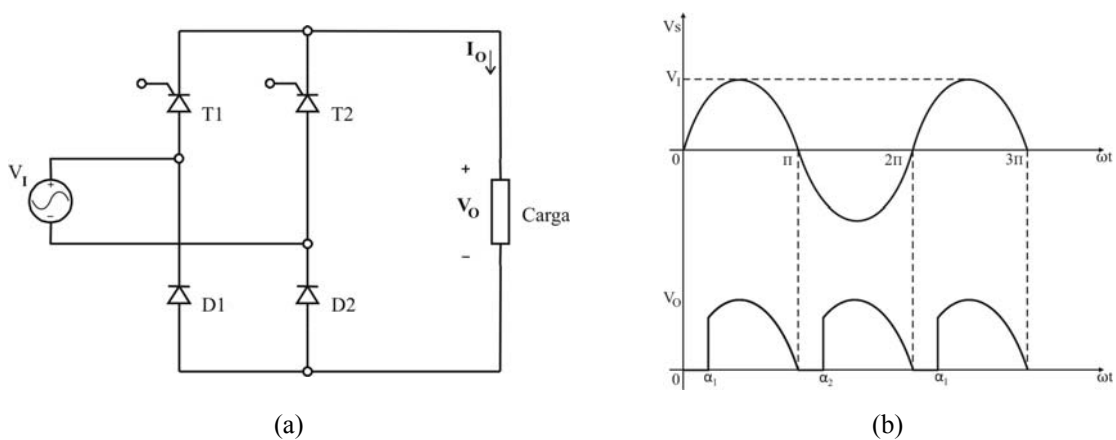


Fig. 3.2 - Ponte retificadora mista: (a) circuito; (b) formas de ondas.

A ponte retificadora mista tem a mesma forma de onda de saída da ponte retificadora controlada, como pode ser observado nas Fig. 3.1(b) e Fig. 3.2(b). O controle de apenas dois tiristores faz com que o circuito seja capaz de operar apenas como retificador, ao contrário da ponte controlada, que pode funcionar também como inversor, convertendo tensão contínua em tensão alternada.

Em uma ponte retificadora totalmente controlada têm-se diversas formas de onda [11], [12]. Na entrada do conversor é aplicada uma tensão senoidal  $V_1$ , que tem a característica da Fig. 3.3, e que se deseja converter em uma tensão contínua.

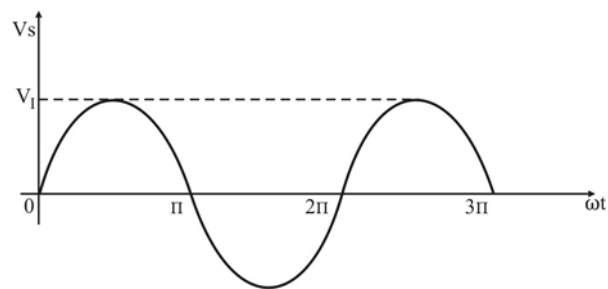


Fig. 3.3 - Tensão senoidal de entrada.

No primeiro semi-ciclo da tensão de alimentação, os tiristores  $T_1$  e  $T_4$  estarão diretamente polarizados, aguardando que o sinal de disparo seja aplicado no *gate*. Após o ângulo de disparo  $\alpha$ , os tiristores entram em condução. Essa é a primeira etapa do funcionamento e pode ser observada através da Fig. 3.4.

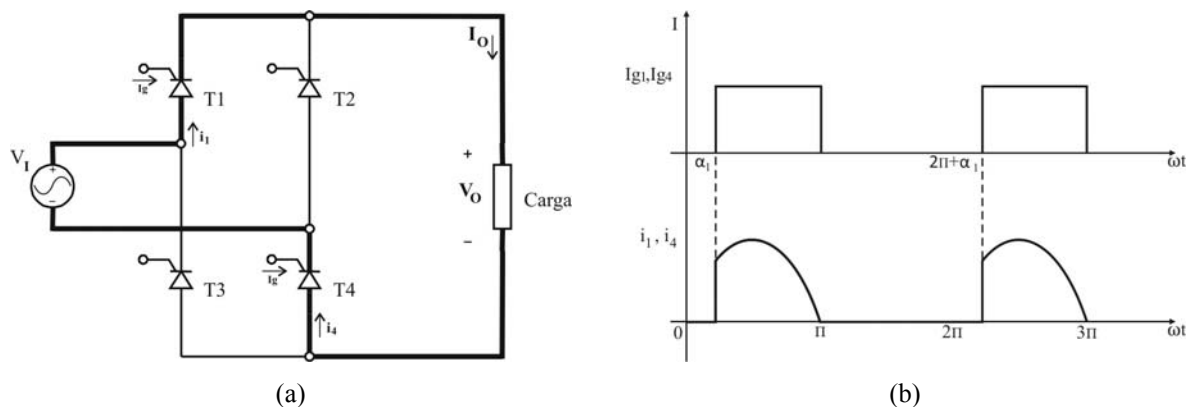


Fig. 3.4 - Primeira etapa de funcionamento da ponte retificadora controlada:

(a) circuito; (b) forma de onda da corrente nos tiristores 1 e 4.

No semi-ciclo negativo da tensão de alimentação, os tiristores  $T_1$  e  $T_4$  entram em corte e a corrente pára de fluir através dos dispositivos. Nesse instante, os tiristores  $T_2$  e  $T_3$  são

polarizados diretamente, possibilitando sua entrada em condução. A segunda etapa do funcionamento é ilustrada na Fig. 3.5. De forma análoga à situação anterior, sem a presença do sinal de disparo no terminal de *gate*, os componentes permanecerão desligados.

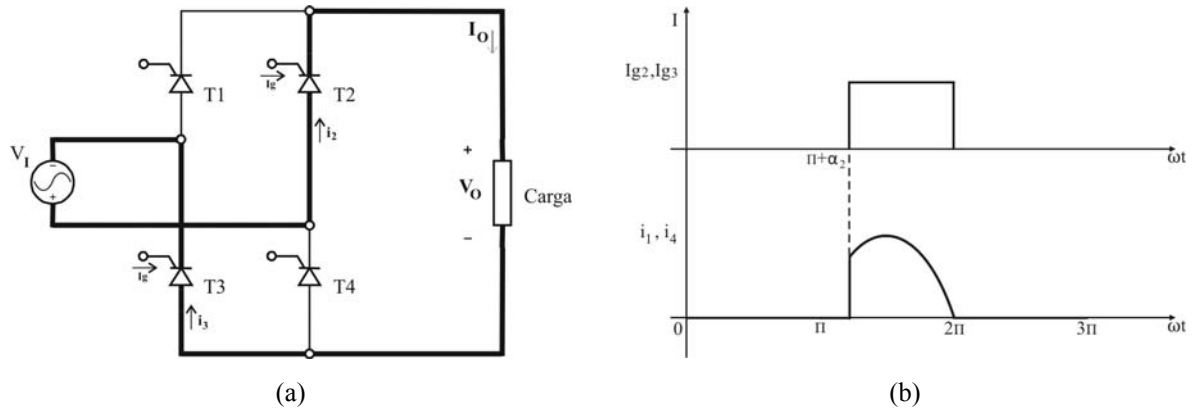


Fig. 3.5 - Segunda etapa de funcionamento da ponte retificadora controlada:  
 (a) circuito; (b) forma de onda da corrente nos tiristores 2 e 3.

Com o término dessa etapa o ciclo é reiniciado. A tensão e corrente de saída, para uma carga resistiva, são mostradas na Fig. 3.6.

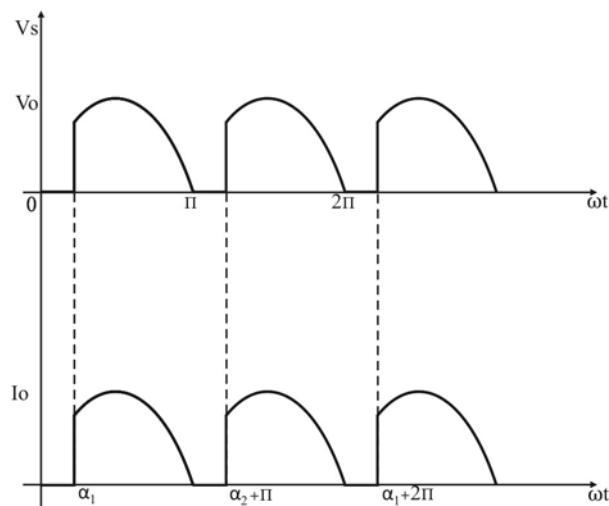


Fig. 3.6 - Tensão ( $V_O$ ) e corrente ( $I_O$ ) de saída para uma carga resistiva.

Para calcular o valor da tensão de saída é necessário fazer algumas considerações [11]. Durante o intervalo de tempo de 0 a  $\alpha_1$ , os tiristores encontram-se bloqueados e, portanto, a tensão de saída é nula. Após o instante  $\alpha_1$  os tiristores T1 e T4 entram em condução, fazendo com que a tensão na carga seja igual à tensão de entrada. Essa situação é mantida até o instante  $\pi$ . Do intervalo de  $\pi$  a  $\alpha_2$  os tiristores estarão bloqueados novamente. A partir de  $\alpha_2$  os



tiristores  $T_2$  e  $T_3$  entram em condução e a tensão na carga torna-se igual à tensão de entrada. Assumindo que  $\alpha_1 = \alpha_2 = \alpha$ , pode-se calcular a tensão média na carga através da equação (3.1).

$$V_{Lmed} = \frac{1}{\pi} \int_{\alpha}^{\pi} \sqrt{2} \cdot V_o \cdot \text{sen}(\omega t) \cdot d(\omega t) \quad (3.1)$$

Que resulta em (3.2).

$$V_{Lmed} = \frac{\sqrt{2} \cdot V_o}{\pi} (1 + \cos \alpha) \quad (3.2)$$

Simplificando, obtém-se a equação (3.3).

$$V_{Lmed} = 0,45 \cdot V_o \cdot (1 + \cos \alpha) \quad (3.3)$$

Onde:

- $V_{Lmed}$  - tensão média na carga;
- $V_o$  - tensão de entrada eficaz;
- $\alpha$  - ângulo de disparo.

A tensão média máxima de saída ocorrerá quando o ângulo de disparo  $\alpha$  for igual a  $0^\circ$ . A expressão (3.4) representa essa situação.

$$V_{Lmax} = 0,45 \cdot V_o \cdot (2) \quad (3.4)$$

Normalizando a equação da tensão média de saída, em função da tensão máxima, é possível representá-la graficamente. As expressões (3.5) e (3.6) demonstram essa operação.

$$V_n = \frac{V_{Lmed}}{V_{Lmax}} = \frac{0,45 \cdot V_o \cdot (1 + \cos \alpha)}{0,45 \cdot V_o \cdot (2)} \quad (3.5)$$

$$V_n = \frac{1 + \cos \alpha}{2} \quad (3.6)$$

Onde:

$V_{Lmax}$  - tensão média máxima na carga;

$V_n$  - tensão de saída normalizada.

Representando de forma gráfica os valores da tensão de saída normalizada em função do ângulo de disparo  $\alpha$ , obtém-se a curva apresentada na Fig. 3.7.

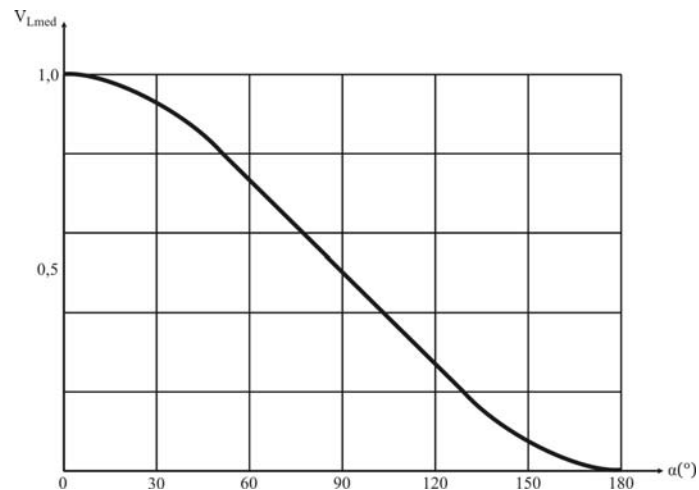


Fig. 3.7 - Gráfico da tensão de saída normalizada em função do ângulo de disparo  $\alpha$ , para uma carga resistiva.

Através da Fig. 3.7 observa-se que quanto menor for o valor de  $\alpha$ , maior será a tensão média na carga. É observado o mesmo comportamento para a corrente média, quando alimentando uma carga resistiva.

### 3.3 Aplicações da ponte retificadora controlada

#### 3.3.1 Apresentação das aplicações

Algumas aplicações que utilizam a ponte retificadora controlada, em conjunto com circuitos auxiliares, para realizar o controle da corrente e/ou tensão de saída são discutidas a seguir. Ao final desta seção, serão apresentadas as soluções escolhidas para este trabalho, mostrando, quando existirem, as vantagens do método escolhido e da utilização do PSoC.

### 3.3.1.1 Primeira aplicação

A aplicação apresentada em [13] tem como circuito principal um conversor dual, que é constituído de duas pontes retificadoras trifásicas, em anti-paralelo, permitindo que o fluxo de corrente na saída do conversor tenha valores positivos e negativos. Através desse conversor controla-se um Motor de Corrente Contínua (MCC). Utilizando as informações provenientes dos sensores de velocidade (tacogerador) e corrente (sensor *Hall*), o circuito de controle define o ângulo de disparo dos tiristores das pontes para o funcionamento adequado, na velocidade e sentido de rotação desejadas, do MCC. O diagrama de blocos dessa aplicação pode ser visto na Fig. 3.8.

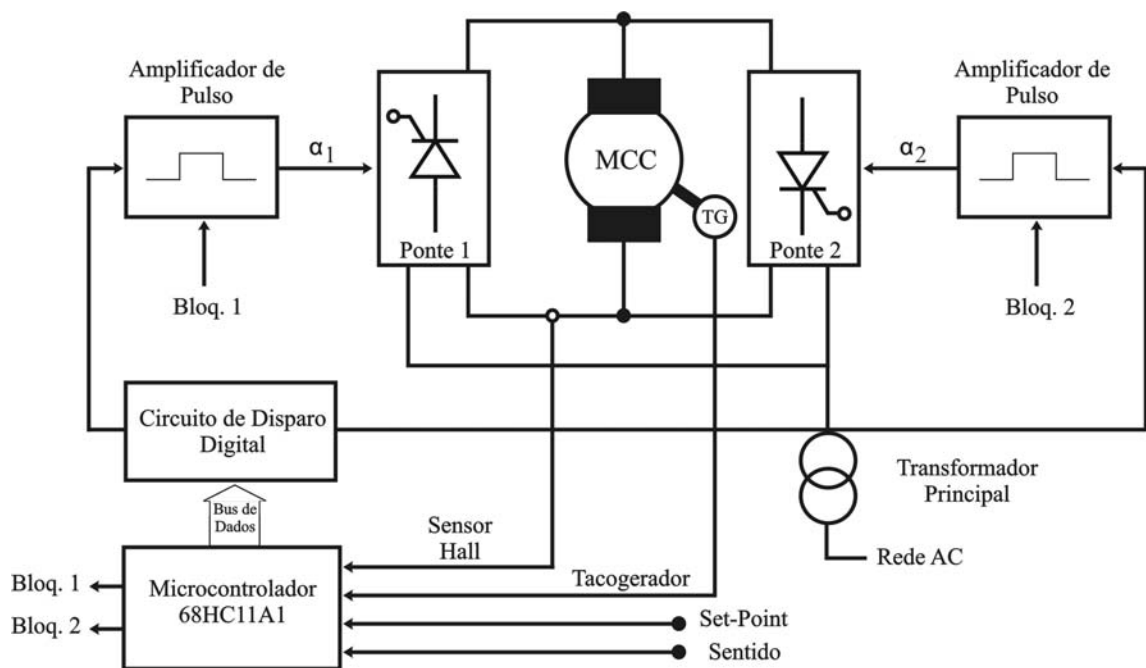


Fig. 3.8 - Diagrama de blocos do conversor dual alimentando um MCC.

O circuito é controlado pelo 68HC11A1, microcontrolador da Freescale, que possui 8 bits, 256 bytes de RAM e 512 bytes de ROM. Nessa aplicação, o microcontrolador recebe os dados provenientes dos sensores e, através da função de controle e dos circuitos auxiliares, irá gerar os pulsos para o circuito de disparo das pontes retificadoras. O circuito de disparo digital é composto de diversos componentes como: contador, comparador e demultiplexador; e pode ser visto na Fig. 3.9a. O sincronismo é realizado através de um transformador abaixador e um comparador, que terá na saída uma forma de onda quadrada com a mesma polaridade e frequência da onda senoidal de entrada. Utilizando-se um circuito derivador, no

momento em que ocorrer a mudança do sinal de 0 para 1, um pulso será gerado de forma a indicar o zero de sincronismo. Os demais circuitos são utilizados para adequar a base de tempo dos disparos e garantir o funcionamento na seqüência e instantes corretos. O amplificador de pulsos, ou *driver*, é implementado com componentes discretos e um transformador de pulso, seu circuito é mostrado na Fig. 3.9b. Para obter o valor do ângulo de disparo dos tiristores das pontes retificadoras, é realizada uma comparação entre a tensão de controle  $V_c$  e uma tabela de valores que tem a característica de uma onda dente-de-serra. Essa relação será vista na seção 3.4.2.4.

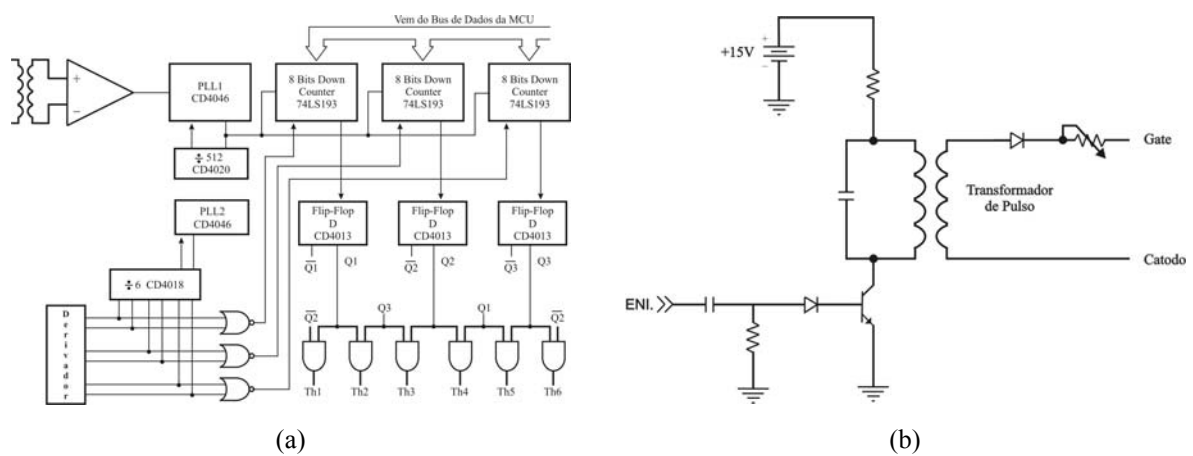


Fig. 3.9 - Circuitos auxiliares: (a) circuito de disparo; (b) *driver*.

Para realizar a amostragem da corrente de saída foi utilizado um sensor *Hall* (LA-50P) [21], que após ter o sinal de corrente adequado através do circuito de condicionamento, mostrado na Fig. 3.10, é conectado a um conversor analógico / digital presente no próprio microcontrolador 68HC11, que tem uma velocidade de conversão de 16  $\mu$ s.

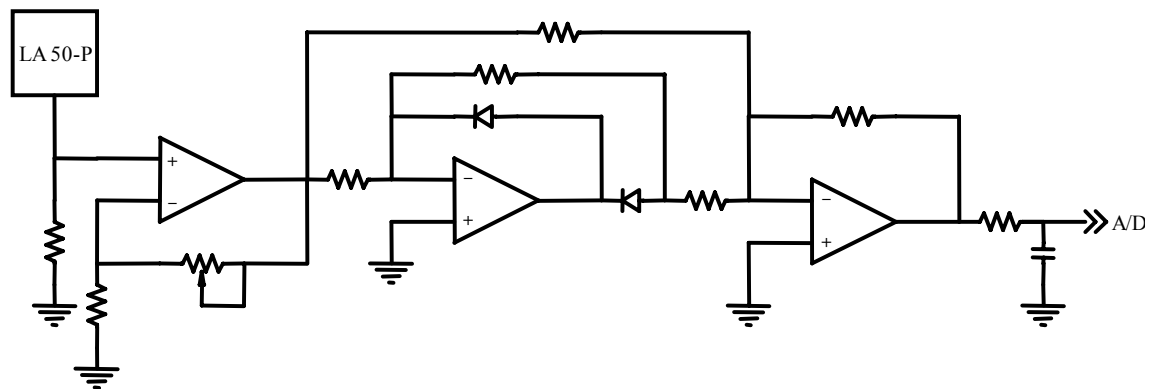


Fig. 3.10 - Circuito para condicionamento do sinal de corrente.

O controle da corrente é realizado por um controlador Proporcional-Integral (PI) implementado de maneira digital através do microcontrolador 69HC11, que, de acordo com [13], apresentou um comportamento estável e uma boa resposta às variações de corrente.

### 3.3.1.2 Segunda aplicação

Uma ponte retificadora trifásica controlada que alimenta um Motor de Corrente Contínua (MCC) é apresentada em [14]. A velocidade e corrente de funcionamento do motor são estabelecidas através do microprocessador MC6809 da Freescale, de 8 bits. O diagrama de blocos dessa aplicação pode ser observado na Fig. 3.11.

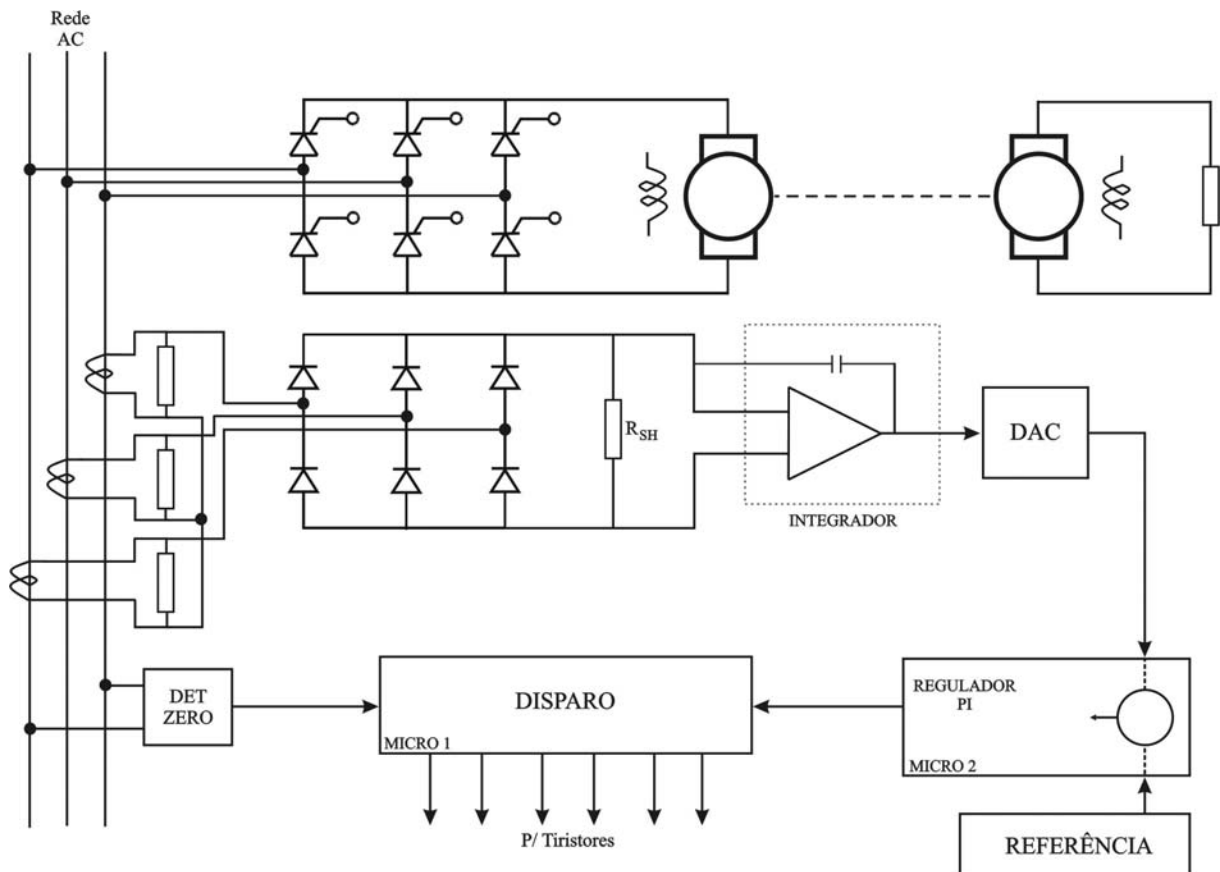


Fig. 3.11 - Diagrama de blocos da ponte trifásica alimentando um MCC.

O circuito de disparo é composto pelo circuito integrado VIA6522, que possui dois temporizadores de 16 bits, e os sinais de disparo são gerados através da técnica de PLL (*Phase Locked Loop*) controlada por *software*. O ângulo de disparo  $\alpha$  é obtido da mesma forma que na 1ª aplicação, através da comparação da tensão de controle com uma tabela de valores com a característica de uma onda dente-de-serra. O circuito do *driver* possui uma

parte discreta, responsável pela proteção dos tiristores, e um optoacoplador H11C6 que isola os sinais de controle e potência. O sincronismo é realizado por um fototransistor, TIL111, que detecta a passagem por zero e faz o isolamento da tensão da rede. Esses circuitos serão vistos em detalhes na seção 3.4.2.

Para monitorar a corrente de saída foi utilizada uma ponte integradora, conectada à rede através de três Transformadores de Corrente (TC). Seu diagrama pode ser observado na Fig. 3.12.

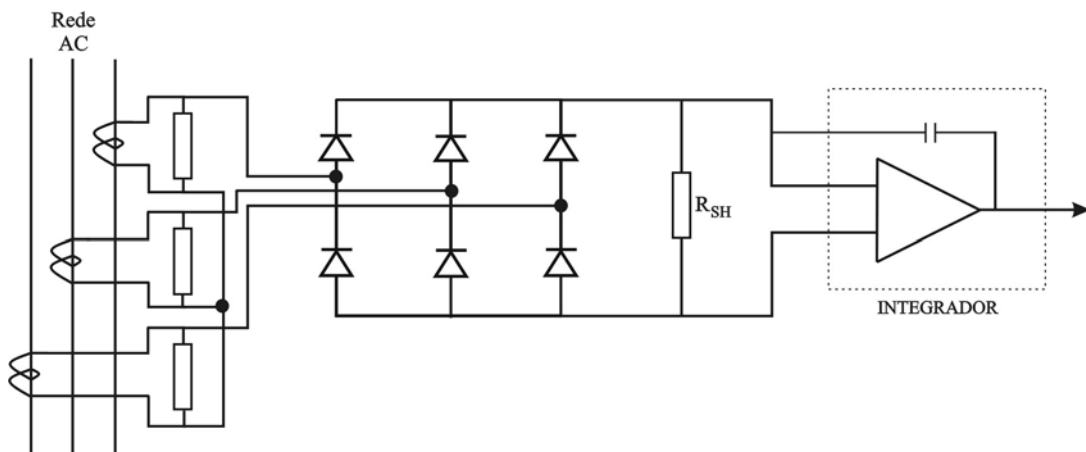


Fig. 3.12 - Circuito de medição da corrente de saída.

Como a ponte de diodos é uma duplicata exata da ponte principal, o sinal de tensão do resistor  $R_{SH}$  é proporcional à corrente contínua de saída. Para converter o valor de tensão foi utilizado um conversor analógico/digital ADC0808 de 8 bits, que realiza a conversão dos dados em 88  $\mu s$ . Os reguladores de corrente e velocidade foram implementados digitalmente com controladores PI e o algoritmo se mostrou rápido e preciso, de acordo com [14].

### 3.3.1.3 Terceira aplicação

Um sistema capaz de controlar um Motor de Indução Trifásico (MIT), alimentado por um grupo retificador-inversor tiristorizado de seis pulsos, é apresentado em [15]. Seu diagrama de blocos é mostrado na Fig. 3.13.

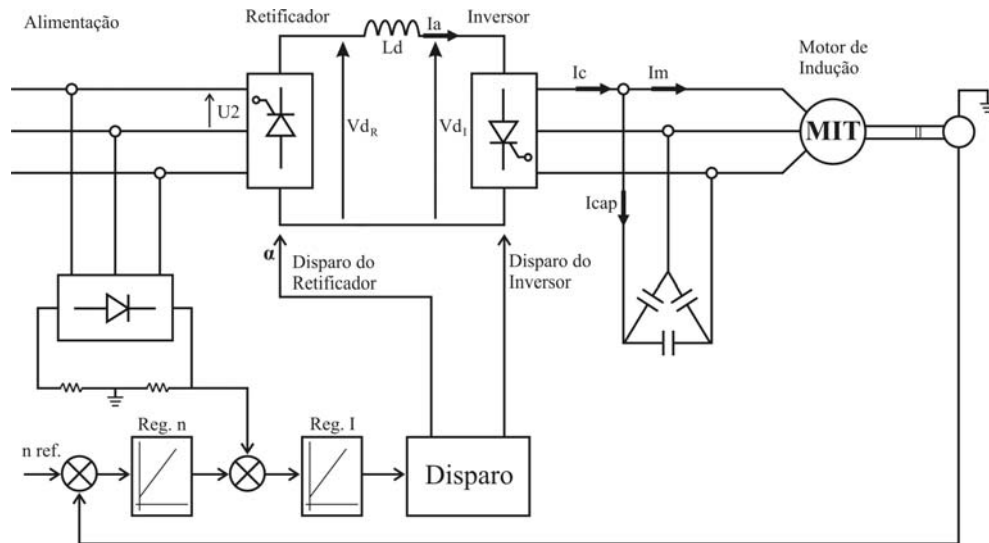


Fig. 3.13 - Diagrama de blocos de um MIT sendo acionado por um grupo retificador-inversor.

A geração dos pulsos de disparo é feita através do *chip* TCA780. Esse componente foi desenvolvido como um circuito dedicado ao acionamento de dispositivos controláveis, como o tiristor. Seu circuito é apresentado na Fig. 3.14.

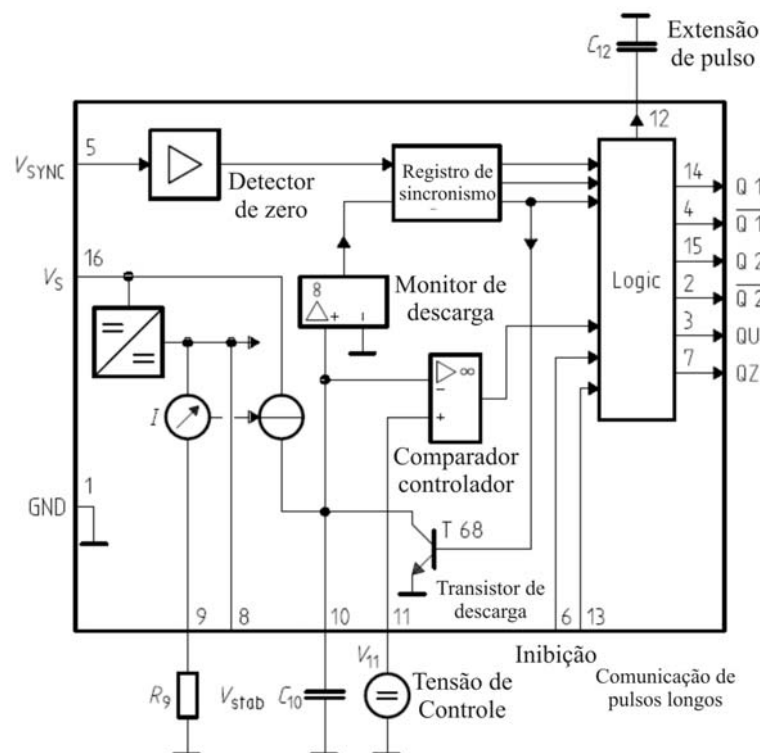


Fig. 3.14 - Diagrama em blocos do TCA 780.

Para realizar o sincronismo do TCA780 foram utilizados três transformadores de sincronismo (um para cada fase), com razão de transformação de 22:1, que irão ajustar o sinal





entrada. O circuito responsável por essa tarefa é o detector de passagem por zero. Na Fig. 3.16 são apresentados os circuitos de detecção da passagem por zero, utilizados nas aplicações.

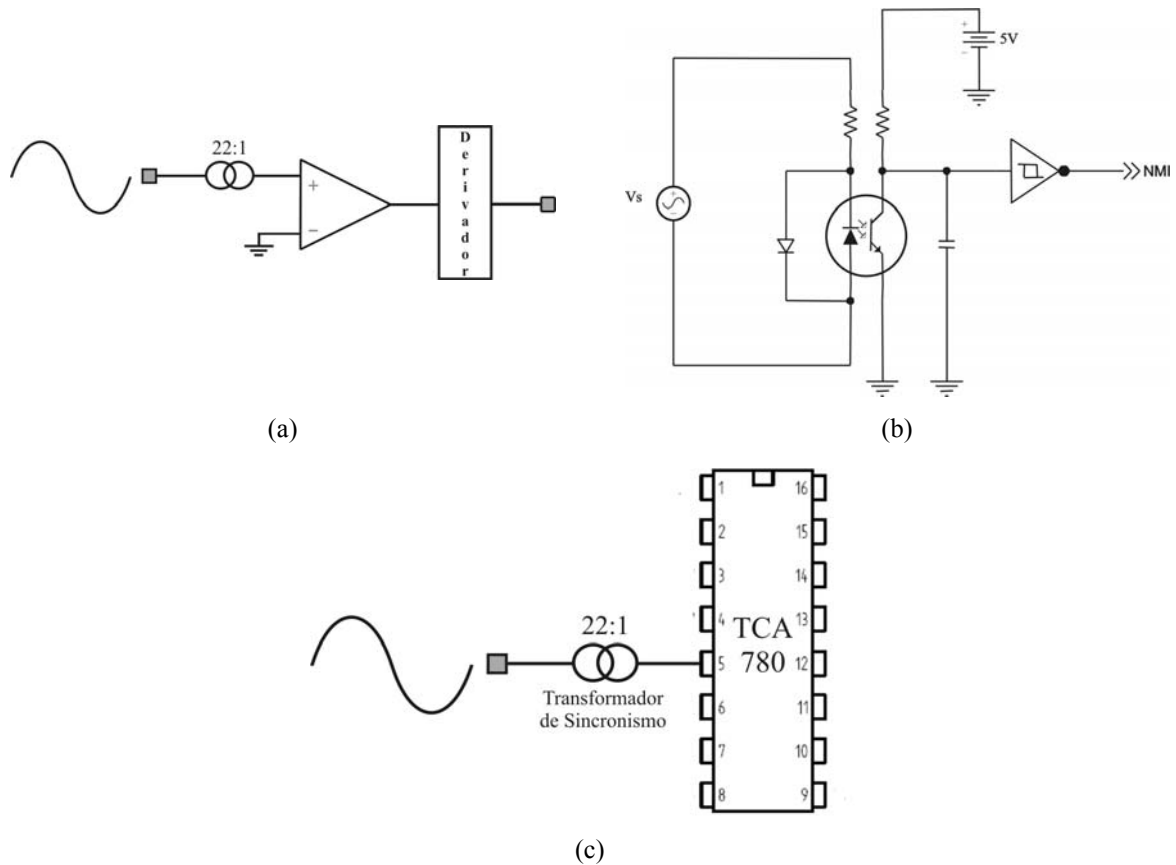


Fig. 3.16 - Circuitos de detecção da passagem por zero:  
(a) 1ª aplicação; (b) 2ª aplicação; (c) 3ª aplicação.

Na aplicação [13], ver Fig. 3.16a, foi utilizado um transformador abaixador em conjunto com um comparador, que gera na saída uma onda quadrada proporcional à onda de entrada. Ainda existe um circuito derivador, responsável pelo pulso de sincronismo que alimentará temporizadores responsáveis pela contagem do instante  $\alpha$ . Os aspectos desfavoráveis desse circuito são: a necessidade de diversos componentes para a obtenção do zero de sincronismo e o uso de um transformador, que aumentará as dimensões e o custo do circuito.

A aplicação apresentada em [14], ver Fig. 3.16b, tem como sensor de passagem por zero um fototransistor, que proporciona uma tensão de isolamento da ordem de 7000 V, em conjunto com um inversor *Schmitt Trigger*. A saída do circuito é uma onda quadrada de frequência igual à tensão de entrada e de polaridade inversa. O circuito é simples de se implementar, pois possui apenas alguns componentes discretos.



Na segunda aplicação, o disparo é realizado com o auxílio de circuitos inversores, *flip flops*, alguns componentes discretos e dois contadores de 16 bits externos ao microcontrolador, responsáveis pela leitura do valor de referência do ângulo  $\alpha$  e sincronismo dos pulsos de disparo. A utilização e configuração dos componentes aumentam a complexidade do circuito.

A terceira aplicação utiliza o TCA780 em conjunto com componentes discretos, um para cada fase, para fazer o disparo dos tiristores da ponte. A partir do sinal de sincronismo, que é utilizado como referência do circuito, os pulsos são gerados.

### 3.3.2.3 Amplificador de pulso (*driver*)

O amplificador de pulso, ou *driver*, funciona como uma interface entre o circuito de geração dos pulsos de disparo e o circuito de potência. Sua funcionalidade principal é a de isolar os pulsos gerados pelo sistema de controle do sistema de potência. A Fig. 3.18 mostra os amplificadores de pulso das aplicações.

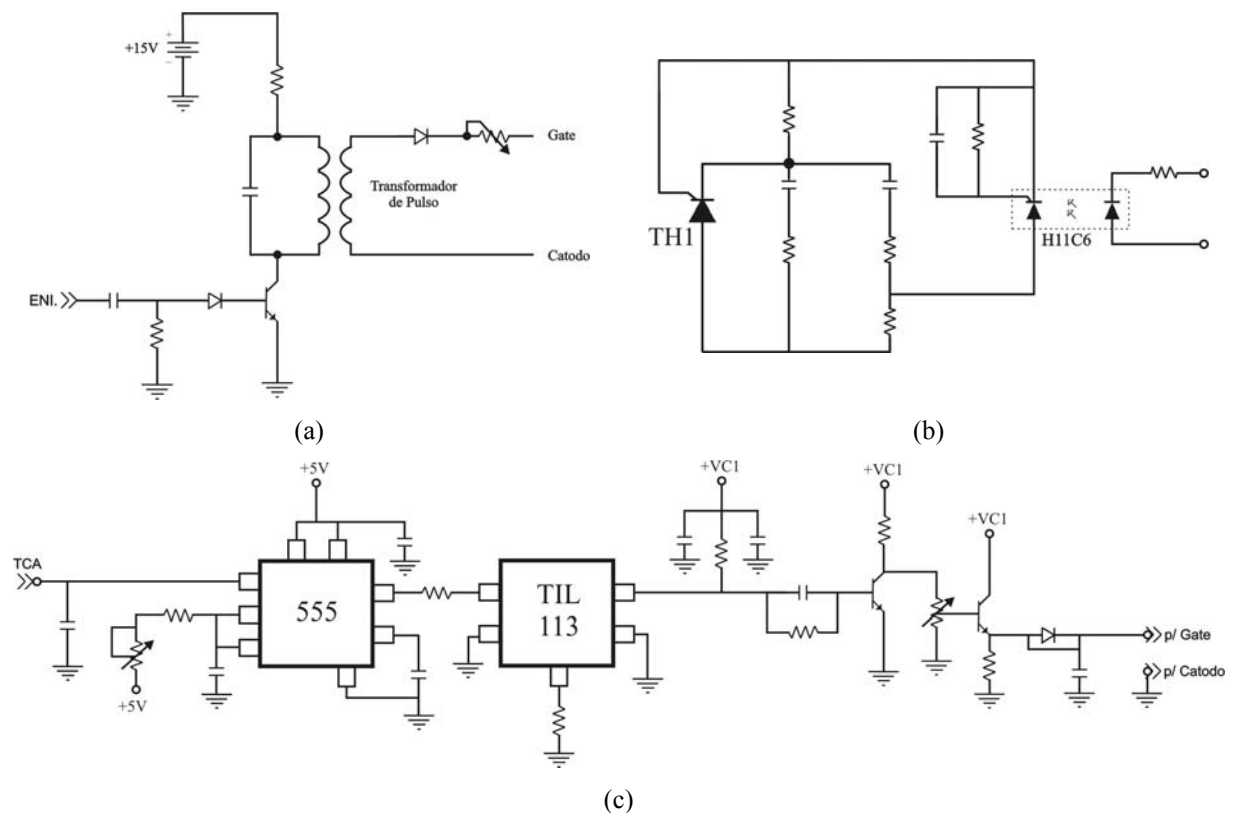


Fig. 3.18 - Amplificador de pulso: (a) 1ª aplicação; (b) 2ª aplicação; (c) 3ª aplicação.

A primeira aplicação utiliza um circuito discreto com resistores, capacitores, diodos e transistores, em conjunto com um transformador de pulso, que irá isolar os circuitos de potência e controle, e uma fonte de tensão de +15 V. Apesar de permitir a isolação entre os circuitos de controle e potência, o uso de um transformador e de uma fonte de tensão extra, torna esse circuito pouco atrativo.

A segunda aplicação utiliza o componente H11C6, que é um optoacoplador com tiristor de saída. Ainda são utilizados resistores e capacitores no circuito de saída, para a proteção do circuito de controle e de potência.

A terceira aplicação utiliza um optoacoplador com transistor de saída como circuito de *driver*, que funciona de maneira similar ao optoacoplador da aplicação [14], juntamente com resistores, capacitores, diodos e transistores, que irão adequar os sinais de saída ao tiristor de potência.

#### 3.3.2.4 Determinação do ângulo de disparo

O ângulo de disparo é determinado pela relação existente entre a tensão de controle  $V_c$ , obtida através do controlador PI, com uma referência. O objetivo dessa comparação é obter uma relação mais próxima da linear. O método de comparação utilizado nas aplicações pode ser visto na Fig. 3.19.

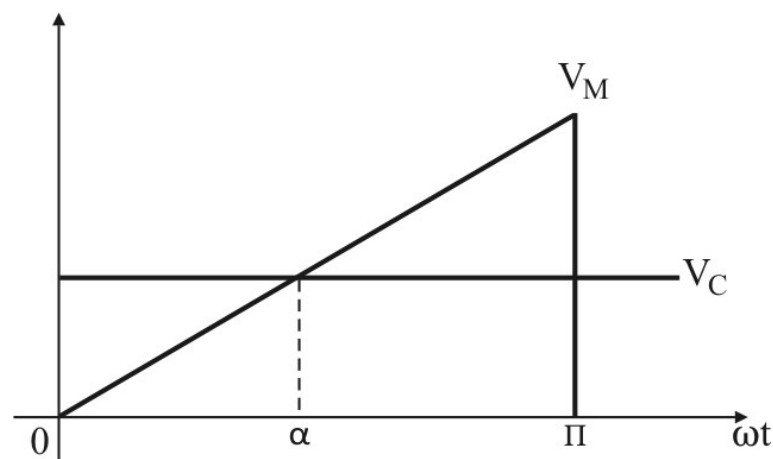


Fig. 3.19 - Determinação do ângulo de disparo através de uma onda dente-de-serra.

Nas aplicações [13] e [14] o valor da tensão de controle é comparado com valores armazenados em uma tabela, internamente ao microcontrolador, e que possuem a característica de uma onda dente-de-serra. Já a aplicação [15], utiliza o circuito interno do

TCA780 para gerar uma onda dente-de-serra para então comparar a tensão de controle com a onda gerada. O método de comparação com a onda dente-de-serra, apesar de não resultar numa relação linear com a tensão média de saída, é empregado industrialmente por ser mais simples de se implementar [11].

### 3.3.2.5 Sensor de corrente

Para que seja possível manter a corrente de saída em torno de uma referência estabelecida, através do controle do ângulo de disparo, é necessário utilizar um sensor de corrente. Os circuitos utilizados com essa finalidade são apresentados na Fig. 3.20.

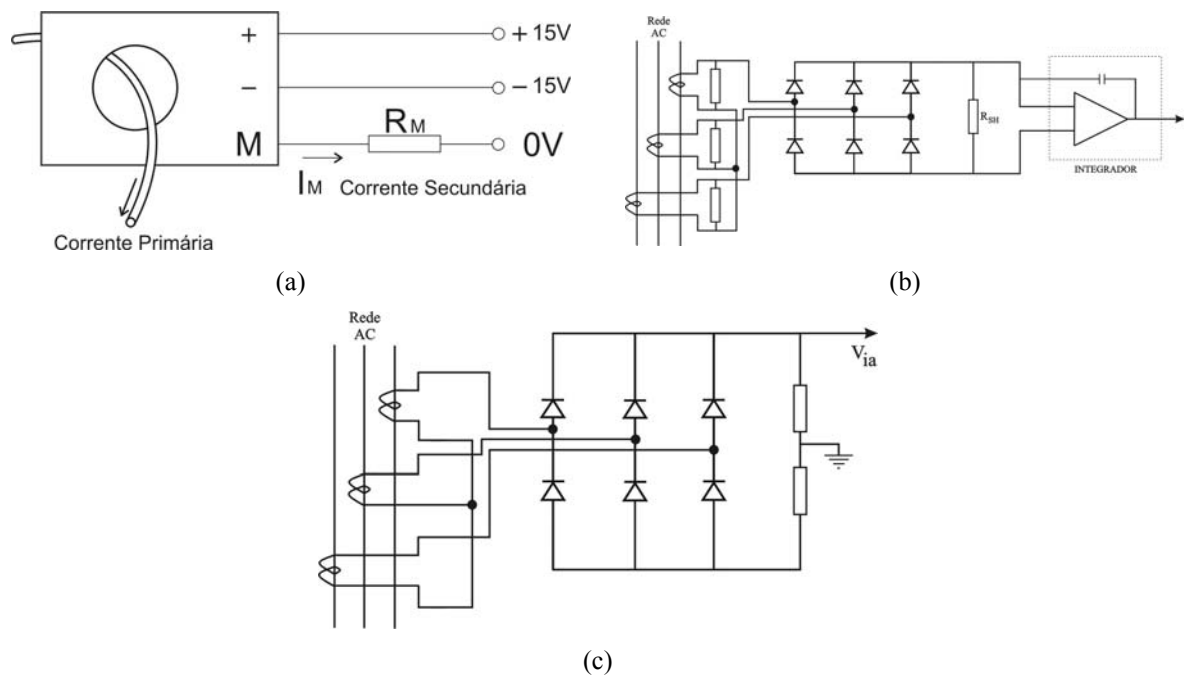


Fig. 3.20 - Sensor de corrente: (a) 1ª aplicação; (b) 2ª aplicação; (c) 3ª aplicação.

No conversor dual o circuito que monitora a corrente de saída é um sensor *Hall* LA-50P, que converte a corrente de saída com uma relação de 1:1000, ou seja, uma corrente de 50A aparecerá na saída como uma corrente de 50mA. Esse sensor é simples de se utilizar, e requer apenas alguns componentes para que se obtenha um valor de tensão proporcional à corrente de saída.

Na segunda aplicação utilizou-se uma ponte integradora em conjunto com três transformadores de corrente e um circuito integrador, onde a tensão no resistor  $R_{sh}$  será proporcional à corrente de saída. Os aspectos desfavoráveis dessa solução estão no uso de

transformadores e de outra ponte retificadora, que deverá ser projetada e seus sinais adequados ao circuito de medida, elevando o custo do sistema.

De forma semelhante, o circuito da Fig. 3.20c, utiliza três transformadores de corrente e uma ponte retificadora para obter o valor de realimentação de corrente. A diferença desse circuito é que a tensão de saída, que é proporcional à corrente de saída, é amostrada através de um divisor resistivo.

### 3.3.2.6 Conversor analógico / digital

Devido à utilização de controladores digitais é necessária a adequação dos sinais provenientes dos sensores. O conversor analógico/digital das aplicações [13] e [14] são mostrados na Fig. 3.21.

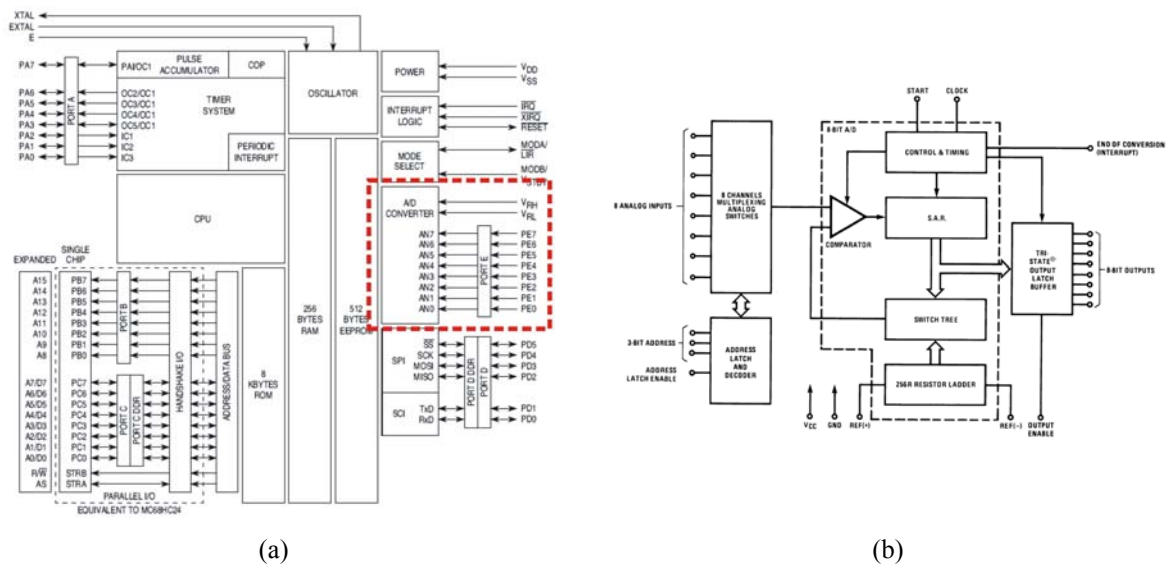


Fig. 3.21 - Conversor analógico/digital: (a) 1ª aplicação; (b) 2ª aplicação.

No circuito da Fig. 3.21(a) foi utilizado um conversor A/D interno ao microcontrolador 68HC11A1, destacado na imagem, que facilita sua implementação e possui 8 canais para conversão A/D, entradas multiplexadas e conversão por aproximações sucessivas. Também pode-se destacar como uma vantagem de se utilizar um recurso interno ao dispositivo, a diminuição no custo final do projeto.

Na segunda aplicação foi utilizado o conversor ADC0808, de 8 canais multiplexados e tempo de conversão médio de 100µs, que realiza a conversão A/D através do método de

aproximações sucessivas. Apesar de possuir um tempo de resposta satisfatório, por ser um componente externo ao microcontrolador torna-se uma alternativa pouco interessante.

O terceiro circuito utiliza condicionadores de sinal para alimentar o circuito de controle. Por ser um circuito específico para o controle com o TCA780, que trabalha com sinais analógicos, é impossível compará-lo aos demais conversores.

### 3.3.2.7 Método de controle

O modo como as variáveis do sistema de controle serão atualizadas é definido pelo método de controle. As três aplicações selecionadas utilizam controladores PI de corrente e velocidade. A primeira e a segunda aplicações utilizam controladores PI digitais e a terceira aplicação um controlador PI implementado através de componentes discretos. Nas 3 aplicações, os controladores se mostraram eficazes e a resposta dos circuitos de controle às perturbações foi satisfatória.

### 3.3.3 Definição dos circuitos do projeto

Os circuitos apresentados oferecem soluções adequadas à manipulação das variáveis e geração dos pulsos para o acionamento das chaves. Utilizando-se algumas das idéias apresentadas, foi possível optar pelas soluções mostradas a seguir.

Como circuito responsável pela detecção da passagem por zero e sincronismo dos pulsos de disparo foi utilizado o fototransistor 4N25 que funciona de maneira similar ao circuito da aplicação [14], é simples de se implementar e necessita apenas de dois resistores e um diodo, para adequar os sinais de entrada e saída do CI. Seu circuito é mostrado na Fig. 3.22. Outra alternativa seria utilizar um transformador abaixador e através de um comparador interno ao PSoC perceber a mudança no sinal de entrada. Entretanto, a necessidade de se utilizar um transformador fez com que se optasse pela primeira alternativa.

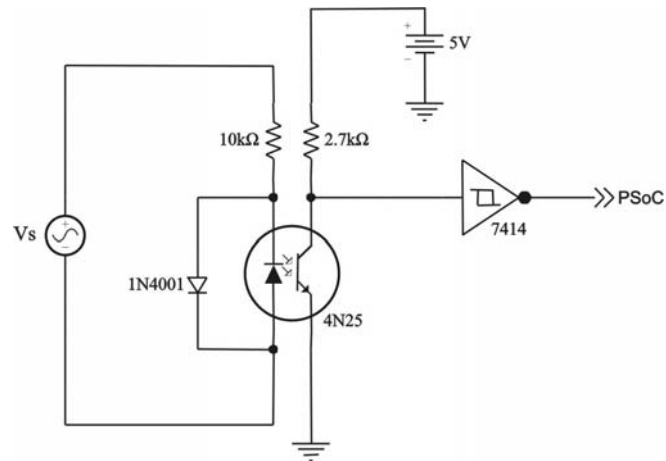


Fig. 3.22 - Circuito de detecção da passagem por zero.

Os pulsos de disparo, que irão acionar os tiristores, serão gerados pelo PSoC através de temporizadores internos ao dispositivo, como ilustrado na Fig. 3.23, o que diminuirá o custo final do sistema ao substituir circuitos auxiliares e componentes externos por apenas um microcontrolador. A flexibilidade de ajustes do PSoC permite configurá-lo de diferentes formas, possibilitando o acionamento de até 16 dispositivos controláveis, bastando apenas configurar seus blocos e pinos.

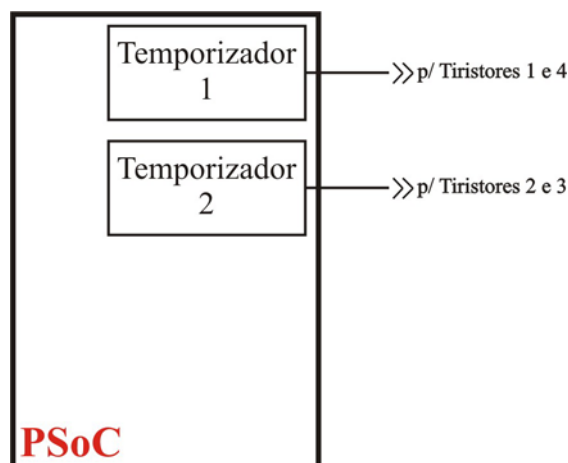


Fig. 3.23 - Circuito de disparo.

Para o acionamento dos tiristores utilizou-se o *driver* MOC3011, que é um optoacoplador com triac de saída. Esse componente é semelhante ao dispositivo da aplicação [14], e possui uma alta tensão de isolamento, cerca de 7500 V, ampla faixa de frequências de operação, que vai de 10 Hz até cerca de 10 kHz, e é simples de se utilizar, necessitando apenas de alguns resistores e capacitores nos circuitos de entrada e saída. Na Fig. 3.24 observa-se como o *driver* é conectado aos tiristores da ponte retificadora controlada.



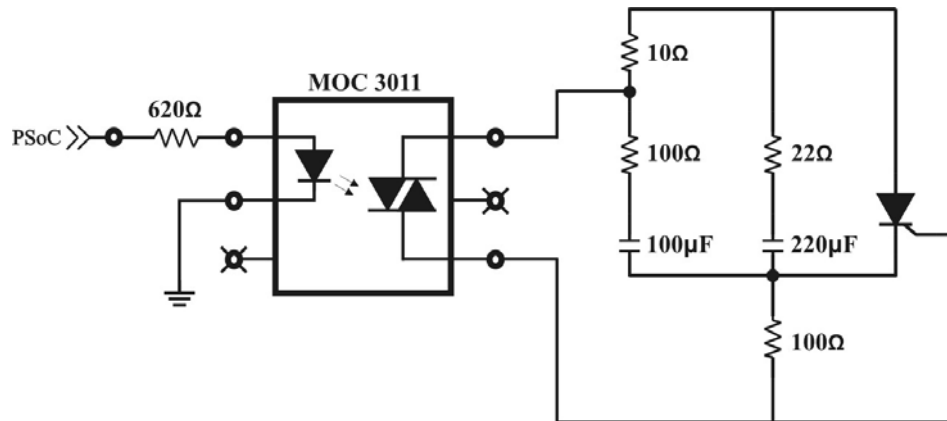


Fig. 3.24 - Circuito de amplificação dos pulsos.

A forma de se determinar o ângulo de disparo, que é obtido através da comparação da tensão de controle  $V_c$  com uma tensão de referência, influencia na relação do mesmo com a tensão de saída da ponte retificadora. Diante da necessidade de um sistema linear, a comparação com uma onda cossenoidal é recomendada. A Fig. 3.25 ilustra esse método de comparação.

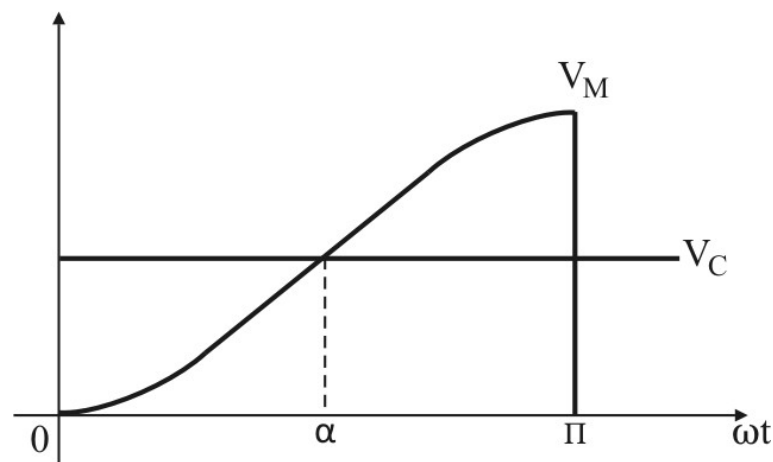


Fig. 3.25 - Determinação do ângulo de disparo através de uma onda cossenoidal.

Devido à possibilidade de configuração do PSoC, implementou-se o método de comparação com uma onda cossenoidal, resultando em uma resposta linear do conversor.

Para a medição da corrente de saída optou-se pela utilização de um sensor *Hall*, em especial o sensor LA-25NP [28], devido à sua simplicidade e facilidade de conexão com outros sistemas. O dispositivo foi configurado de forma que a relação de transformação ficou estabelecida em 1:200, ou seja, uma corrente medida de 5 A corresponderá a uma corrente de 25 mA na saída do sensor. O mesmo será utilizado nesse projeto e terá sua saída, que é obtida em forma de corrente, convertida em tensão, através de um resistor conectado ao pino M, para

depois ser utilizada pelo PSoC. A forma como o sensor é conectado pode ser visto na Fig. 3.26.

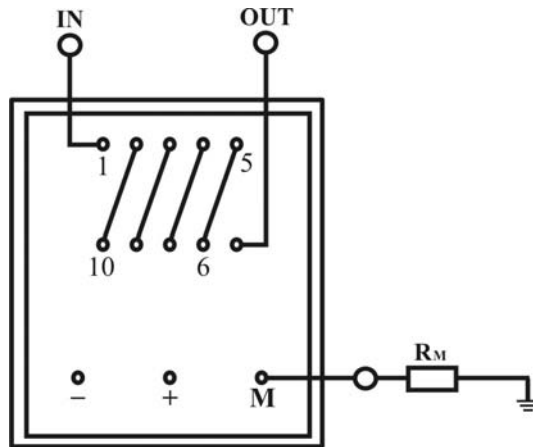


Fig. 3.26 - Conexão do sensor de corrente LA-25NP.

Para obter o valor médio da tensão no ponto M foi utilizado um filtro passa-baixa interno ao PSoC. Com esse recurso eliminou-se a necessidade de um capacitor de grande dimensão e capacitância, ou um circuito externo, composto de amplificadores operacionais, que fizesse o condicionamento da tensão, como o utilizado em [13]. O capacitor  $C_M$ , de 1 mF, em paralelo com a resistência  $R_M$ , de 200  $\Omega$ , foi utilizado em virtude de uma resposta mais precisa do sistema de controle. A Fig. 3.27 apresenta a conexão desse bloco com o sensor *Hall*.

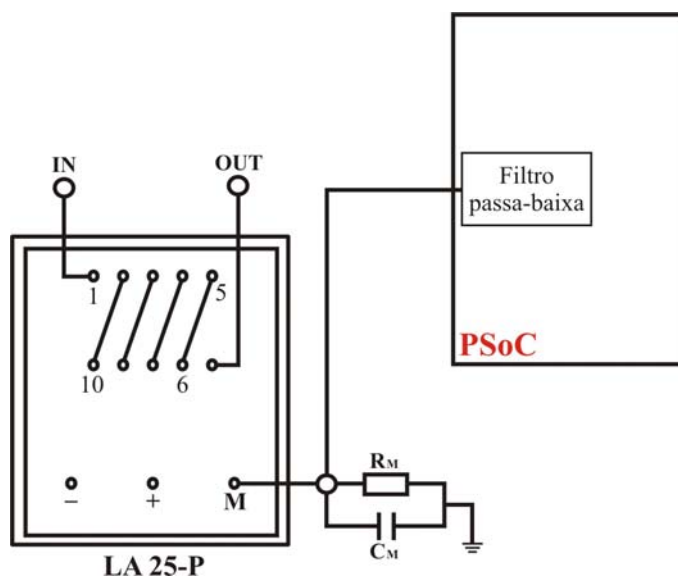


Fig. 3.27 - Conexão do filtro passa-baixa com o sensor de corrente.

A conversão do valor de tensão analógico, que é proporcional à corrente de saída e é obtido na saída do filtro passa-baixa, será realizada através do conversor A/D interno ao PSoC. Sua resolução é variável, entre 6 e 14 bits, e para essa aplicação selecionou-se uma resolução de 8 bits, que garante uma precisão satisfatória do valor convertido. A conversão dos dados é realizada através do método incremental, onde os sinais de entrada e de referência são integrados em cada uma das fases de *clock*. A utilização desse conversor elimina a necessidade de componentes externos, facilitando os ajustes, diminuindo as interferências e o custo final do projeto.

Para realizar o cálculo da tensão de controle  $V_c$ , que será utilizada posteriormente para a obtenção do ângulo de disparo  $\alpha$ , optou-se por um controlador PI para a malha de controle de corrente do projeto. Essa escolha levou em consideração os resultados obtidos nas aplicações analisadas. O controle é implementado no PSoC, permitindo um ajuste rápido dos parâmetros, quando comparado com circuitos de controle analógicos e devido aos recursos do microcontrolador, como o MAC, os cálculos do controlador são realizados em um pequeno espaço de tempo.

### 3.3.4 Conclusões

Embora as aplicações utilizem em sua topologia pontes retificadoras trifásicas, o funcionamento da mesma é análogo à ponte retificadora monofásica, o que torna possível comparar os métodos utilizados com o proposto neste trabalho.

Pode-se observar através das justificativas apresentadas, que as soluções escolhidas para cada um dos circuitos, são as que melhor atendem às necessidades do projeto da ponte retificadora controlada, como: diminuição das dimensões do circuito, simplicidade de ajuste e configuração, maior confiabilidade, imunidade a interferências externas e baixo custo.

Em suma, a utilização do PSoC, como o dispositivo responsável pelo controle da ponte retificadora, permite reduzir o circuito, por concentrar a maior parte das funções em um único CI e aumentar a complexidade do sistema de controle, devido à sua capacidade de processamento. Todos esses aspectos justificam a sua escolha.

### 3.3.5 Circuito proposto

Este trabalho aborda o controle de uma ponte retificadora acionando uma carga resistiva, Fig. 3.28. No circuito tem-se uma carga que pode ser modelada como uma resistência que varia ao longo do tempo. Com a variação da carga, ocorre a variação da corrente de saída. Através de um sensor que está conectado à saída do circuito, a corrente é monitorada e deseja-se que a mesma fique estabelecida em torno de um valor médio de referência ( $I_{REF}$ ). Quando ocorre a variação da carga, automaticamente, o circuito de controle percebe essa mudança e altera o ângulo de disparo dos tiristores, para manter a corrente média de saída constante. Outra situação que exige que o sistema de controle atue é quando ocorre uma modificação da tensão de entrada, resultando na variação da tensão de saída e, conseqüentemente, da corrente de saída.

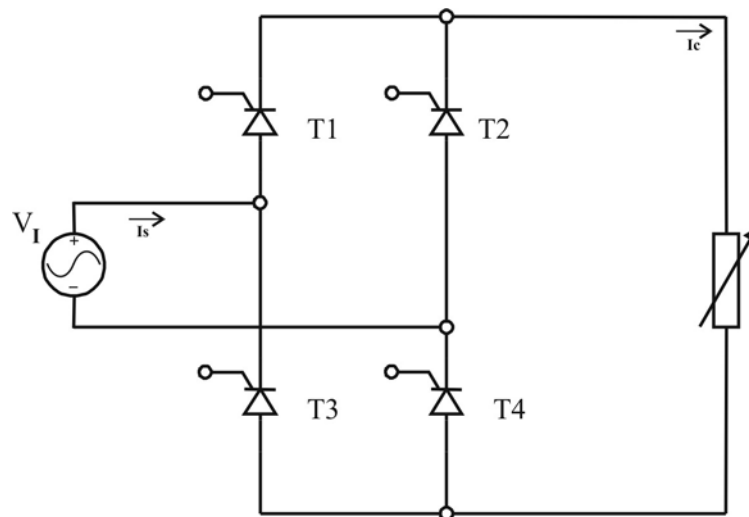


Fig. 3.28 - Ponte retificadora alimentando uma carga resistiva variável.

### 3.4 Análise do método de controle

O controle de uma ponte retificadora é necessário quando se deseja monitorar uma variável, de forma a mantê-la dentro de um limite especificado. Nesta aplicação pretende-se controlar a corrente que circula em uma carga resistiva, que varia ao longo do tempo. A grandeza que será monitorada é a corrente média de saída, que deverá ser mantida em um valor pré-estabelecido. Para isso, o ângulo de disparo dos tiristores é alterado em função da variação da corrente média na carga, modificando, conseqüentemente, a tensão de saída.

Para controlar a variação de corrente é necessário criar um sistema com realimentação da saída. O funcionamento desse sistema de controle consiste em obter o valor da saída, realimentar a entrada do sistema com esse valor, subtraindo-o da referência, gerando, então, um erro que poderá ser interpretado pelo sistema de controle para adequar a saída. O diagrama de blocos do sistema de controle é apresentado na Fig. 3.29.

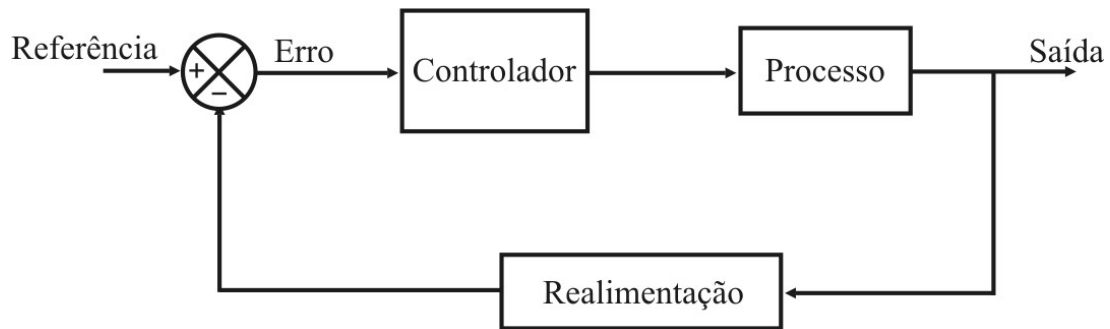


Fig. 3.29 - Diagrama de blocos do sistema de controle.

De acordo com [17], [18] e [19] um dos métodos de controle que pode ser utilizado para esse tipo de circuito é o controlador Proporcional-Integral-Derivativo (PID). Cada uma das parcelas do controlador é responsável por uma ação que será efetuada no circuito. O controle proporcional faz com que seja rápida a resposta do sistema a uma variação na sua entrada e é representado por um ganho. O controle integral tende a fazer com que o erro em regime permanente seja igual à zero, estabilizando o sistema. A parcela derivativa aumenta a estabilidade do sistema através da redução do sobre-sinal e melhoria da resposta transitória [20].

A equação que define o controlador PID no domínio do tempo é apresentada em (3.7).

$$m(t) = K_p \cdot e(t) + K_i \cdot \int_0^t e(t) \cdot dt + K_d \cdot de(t) / dt \quad (3.7)$$

Onde:

- $m(t)$  - saída do controlador;
- $e(t)$  - sinal de erro (saída - referência);
- $K_p$  - ganho proporcional;
- $K_i$  - ganho integral;
- $K_d$  - ganho diferencial.

O uso do controlador PID é eficaz para o controle das variações do sistema, entretanto, verificou-se que o mesmo não é recomendado em circuitos com valores consideráveis de ruído e *ripple* de corrente, pois seu uso pode prejudicar a obtenção de um erro nulo em regime permanente [13]. De forma a corrigir essa deficiência, retira-se a parte diferencial do controlador, resultando em um sistema PI (Proporcional-Integral). Observa-se que mesmo tendo uma resposta mais lenta no tempo de estabilização, o controlador PI apresenta um comportamento satisfatório em regime permanente, evitando as oscilações características do controlador PID [13], [20]. O controlador PI é representado pela expressão (3.8).

$$m(t) = K_p \cdot e(t) + K_i \cdot \int_0^t e(t) \cdot dt \quad (3.8)$$

A implementação de um controlador PI pode ser feita de forma analógica ou digital. No controle analógico, a função característica do controlador é obtida através de componentes discretos, onde a função de transferência do circuito tem a característica da função de transferência do controlador. A função de transferência do controlador PI analógico, apresentada em (3.8), pode ser representada através do circuito da Fig. 3.30.

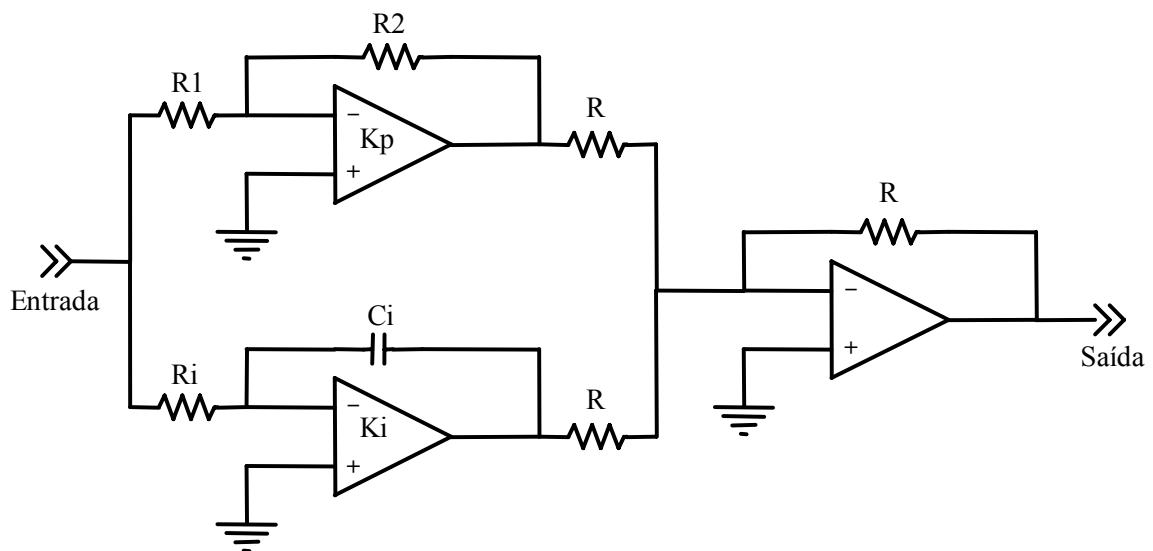


Fig. 3.30 - Controlador PI analógico implementado com componentes discretos.

No controle digital, os dados são amostrados em um determinado período de tempo e são utilizados na função de controle, que é implementada através de *software*.

A transformação das equações de controle contínuo (sistema analógico) para dados amostrados (sistema digital) para posterior utilização do controlador PI digital pode ser feita de dois modos: com a transformada  $Z$  ou através da equação a diferenças. Embora a segunda técnica seja mais simples de se implementar e menos sujeita a erros [14], serão apresentadas as duas técnicas, pois a transformada  $Z$  será utilizada na implementação computacional do modelo do controlador.

A transformada  $Z$  é uma ferramenta matemática poderosa, amplamente utilizada para análise de sinais e sistemas. Ela constitui a forma discreta da transformada de Laplace e é empregada no tratamento em tempo discreto de um sinal, no estudo das características de circuitos e na derivação de estruturas computacionais para implementar sistemas de tempo discreto em computadores [20].

Para aplicar a transformada  $Z$ , deve-se primeiro utilizar a transformada de Laplace, que coloca o circuito em função de  $s$ . Após aplicar Laplace na equação (3.8) tem-se a equação (3.9).

$$M(s) = K_p + \frac{K_i}{s} \quad (3.9)$$

Em seguida, utilizam-se as relações de equivalência das funções no domínio de  $s$ , para o domínio de  $Z$ . A equação da transformada  $Z$  para o controlador PI é apresentada em (3.10).

$$M(z) = K_p + K_i \frac{z}{(z-1)} \quad (3.10)$$

O segundo método, da equação a diferenças, consiste em calcular o erro em dois instantes de tempo e, então, subtrair esses dois valores para encontrar a variação do erro. Para determinar esses valores, devem-se seguir três passos.

Primeiro, escreve-se a função de transferência derivada da equação de controle no espaço contínuo, (3.8), usando a notação da Transformada de Laplace ou equação diferencial, (3.9). Depois é preciso colocar na forma de diferença, utilizando a aproximação dada por (3.11).

$$\frac{dD}{dt} \cong \frac{D_n - D_{n-1}}{T_n - T_{n-1}} \quad (3.11)$$

Por fim, resolve-se a equação do valor presente da variável, usando valores passados das variáveis [14].

Calcula-se primeiro a saída do controlador no instante n, representado pela expressão (3.12).

$$m_n = K_p \cdot e_n + K_i \cdot \sum_{j=1}^n T \cdot e_j \cdot dt \quad (3.12)$$

Onde:

- $m_n$  - saída do controlador no instante n;
- $e_n$  - sinal de erro no instante n (atual);
- $e_j$  - sinal de erro no instante j;
- $T$  - período de amostragem.

Em seguida, calcula-se a saída imediatamente anterior, no instante n-1, que é apresentado em (3.13).

$$m_{n-1} = K_p \cdot e_{n-1} + K_i \cdot \sum_{j=1}^{n-1} T \cdot e_j \cdot dt \quad (3.13)$$

Onde:

- $m_{n-1}$  - saída do controlador no instante n-1;
- $e_{n-1}$  - sinal de erro no instante n-1 (anterior).

De posse desses dois valores pode-se calcular a variação do erro, de acordo com (3.14).

$$\Delta m = K_p \cdot (e_n - e_{n-1}) + K_i \cdot T \cdot e_n \quad (3.14)$$

O valor do erro anterior é sempre atualizado após o cálculo da variação do erro, a partir da relação (3.15).

$$e_{n-1} = e_n \quad (3.15)$$



Através do uso das equações apresentadas, tem-se a vantagem de eliminar os somatórios presentes no cálculo do controlador, que poderiam sobrecarregar ou saturar devido à ação integral, quando por alguma razão o erro persistisse. As expressões (3.14) e (3.15) serão utilizadas na implementação do *software* de controle [13].

O uso de controladores discretos em relação a controladores contínuos oferece uma maior imunidade ao ruído, longo tempo de estabilidade, diminuição e simplificação nos ajustes e manutenção, e permite, ainda, o interfaceamento com microprocessadores [14].

Deve-se destacar, ainda, que controladores discretos podem ser configurados para diferentes valores de ganho, não dependendo de componentes pré-estabelecidos como os controladores analógicos, permitindo uma melhor sintonia dos ganhos.

### 3.5 Funcionamento do sistema de controle

Como visto na seção 3.4.5, o circuito proposto realizará o controle da corrente de saída, de uma ponte retificadora controlada alimentando uma carga resistiva. Para que a corrente de saída estabeleça-se em torno de uma referência previamente definida é necessário implementar uma malha de controle da corrente de saída pois, de acordo com a variação da carga e da tensão de alimentação, o valor da corrente de saída irá variar.

A corrente de saída será amostrada através de um sensor *Hall*, modelo LA 25-NP da LEM [28], que possui uma tensão de isolamento de 2500 V, razão de conversão da corrente de 1:200 a 1:1000 e é capaz de medir correntes de até 36 A. O circuito interno do sensor *Hall* é mostrado na Fig. 3.31.

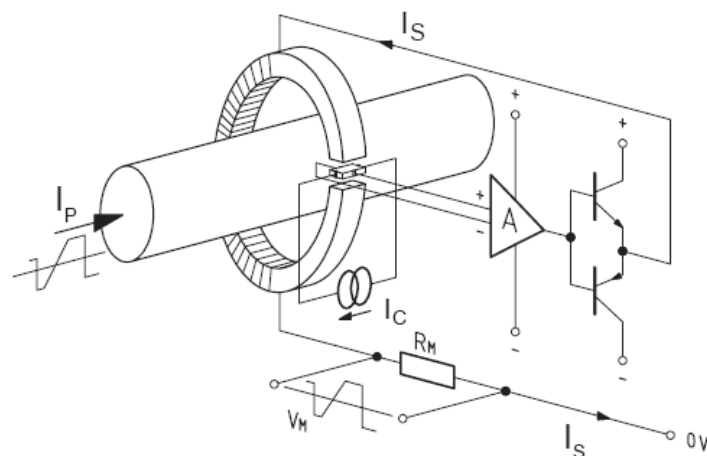


Fig. 3.31 - Circuito interno do sensor *Hall* LA 25-NP.

A corrente de saída, que é proporcional à corrente medida pelo sensor, é obtida no ponto M e de acordo com o resistor utilizado, que tem os valores máximos e mínimos definidos pelo *datasheet* do componente, uma tensão proporcional à corrente de saída poderá ser medida no resistor  $R_M$ . A razão de conversão da corrente, selecionada para essa aplicação, é de 1:200, pois atende à faixa de variação da corrente de saída, fazendo com que uma corrente medida de 5 A apareça na saída do sensor como uma corrente de 25 mA.

O resistor  $R_M$  utilizado para medição da corrente de saída foi de 200  $\Omega$ . Com o uso desse resistor, uma corrente de saída de 40 mA, que será o valor resultante para uma corrente medida de 4 A, produzirá no resistor  $R_M$  uma tensão média de 4 V. Entretanto, para que o conversor A/D seja capaz de interpretar o valor médio da tensão no ponto M, utilizou-se um filtro passa-baixa interno ao PSoC.

A saída do filtro passa-baixa será conectada à entrada do conversor analógico / digital do microcontrolador. A conversão do sinal analógico para o seu equivalente digital pode ser feita de diferentes formas. Existem conversores que utilizam métodos de aproximações sucessivas, comparações, rampas, conversão paralela, entre outros [18]. O tipo de conversor escolhido para essa aplicação, dentre as disponíveis no microcontrolador, é o conversor incremental Fig. 3.32. Esse conversor é o que melhor atende às necessidades de projeto, como: tempo de conversão, precisão e a utilização da CPU durante a aquisição dos dados. Esse conversor utiliza um integrador, um comparador e um par de referências para obter a saída digital. A entrada é integrada na primeira fase do ciclo de *clock* e a referência é integrada na direção oposta, na segunda fase do ciclo de *clock*. A seleção da referência, positiva e negativa, é feita pelo comparador, que irá integrar o sinal em relação a zero. O número de ciclos de *clock*, nos quais a saída do comparador é positiva, são monitorados para se obter o resultado digital. O conversor A/D incremental realiza um número de comparações igual a  $2^n$  para obter uma conversão de n bits [22].

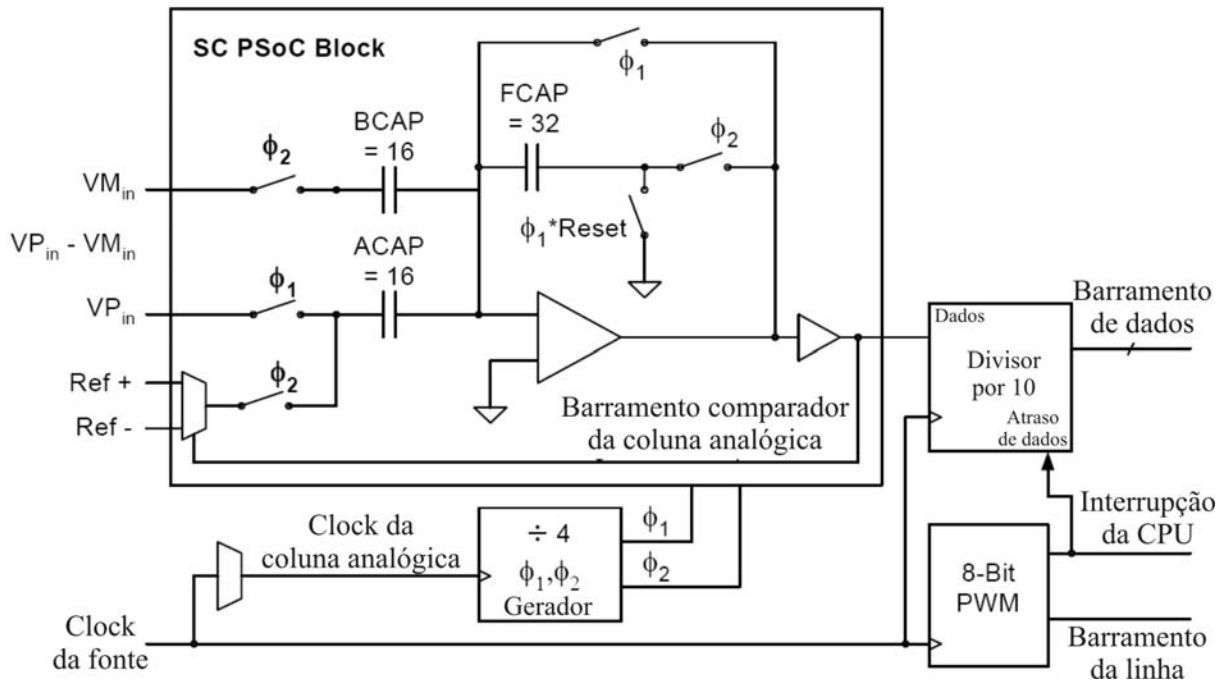


Fig. 3.32 - Circuito do conversor analógico / digital.

A tensão de entrada analógica, que representa a corrente de realimentação, poderá ser obtida como um valor de tensão digital na saída do conversor A/D de acordo com a taxa de amostragem, que é o tempo necessário para obter uma amostra, e a resolução, número de bits que serão utilizados para representar o valor de tensão convertido.

A partir do valor de tensão digital pode-se fazer a operação de subtração da corrente de referência ( $I_{REF}$ ) com o valor da corrente de realimentação ( $I_{REA}$ ), gerando assim o erro, que será utilizado pelo sistema de controle para definir a regulação de tensão necessária para manter a corrente de saída em torno do valor de referência.

Como visto anteriormente, esse controle será realizado através de um controlador PI, que irá corrigir a tensão da saída, em função do erro resultante. De posse do valor do erro o controlador PI irá atuar modificando o ângulo  $\alpha$ . Com o ângulo de disparo atualizado, os tiristores produzirão uma tensão de saída diferente da anterior, com o intuito de manter a corrente de realimentação em torno do valor de referência. A relação da tensão de saída com o ângulo  $\alpha$  é definida pela equação (3.3), que é repetida aqui por comodidade [11].

$$V_{Lmed} = 0,45 \cdot V_o \cdot (1 + \cos \alpha) \quad (3.16)$$

Um exemplo simplificado de como é feita a regulação da corrente média na saída é apresentado na Fig. 3.33. Nesse circuito tem-se uma carga que varia ao longo do tempo. Em

um primeiro instante, Fig. 3.33(a), a carga apresenta uma impedância de  $8\ \Omega$ . Isto faz com que a mesma exija uma tensão de  $32\ \text{V}$ , com um  $\alpha$  de  $116^\circ$ , para uma corrente de saída estabelecida em  $4\ \text{A}$  e uma tensão de entrada de  $127\ \text{V}$ . Conservando a tensão de entrada e a mesma exigência de corrente na saída, mas variando-se a impedância da carga, será necessário alterar o ângulo de disparo  $\alpha$ , pois o valor de tensão entregue à carga deverá ser modificado. Esta situação é observada na Fig. 3.33(b).

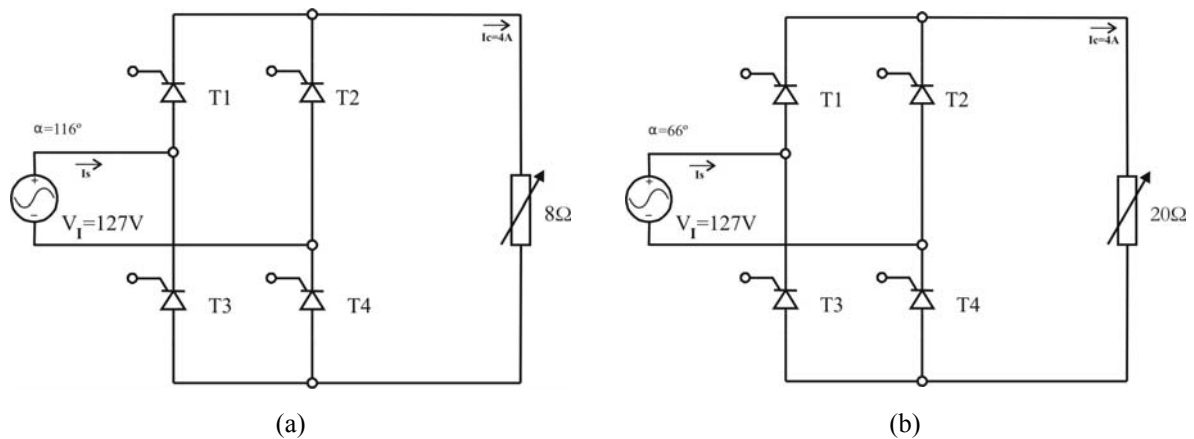


Fig. 3.33 - Influência da variação da carga na variação do  $\alpha$ : (a)  $\alpha = 116^\circ$ ; (b)  $\alpha = 66^\circ$ .

De uma maneira geral, o monitoramento da corrente média de saída controla a operação de chaveamento dos tiristores, alterando o ângulo  $\alpha$  de acordo com a variação da carga.

### 3.6 Conclusão

Ao longo desse capítulo foi apresentado o princípio de funcionamento de uma ponte retificadora controlada, com suas equações e formas de onda. Algumas das topologias existentes foram, também, mostradas. Realizou-se uma comparação entre os circuitos de três aplicações de pontes retificadoras, abordando os aspectos de cada uma das soluções utilizadas. Ao final, justificou-se a escolha do PSoC, apresentando suas vantagens em comparação com os demais circuitos. Definiram-se, ainda, o método de controle e as equações matemáticas que serão empregadas no controle da corrente de saída.

# Capítulo 4

## 4 Controle de uma ponte retificadora utilizando o PSoC

### 4.1 Introdução

Ao longo desse capítulo serão apresentados, em detalhes, os blocos do PSoC que serão utilizados para implementar o controle de uma ponte retificadora, mostrando seus parâmetros de configuração, assim como dos barramentos e pinos aos quais os mesmos serão conectados. Será explicada a metodologia do cálculo da tensão de controle, onde será visto o controlador utilizado e a relação do ângulo de disparo com a tensão de controle.

O programa do sistema de controle será mostrado através de fluxogramas, com intuito de facilitar o entendimento da seqüência dos procedimentos, e ao final do capítulo será feita uma apresentação do circuito projetado no PSoC *Designer*. Para comprovar o funcionamento do sistema de controle e dos ganhos escolhidos para esta aplicação, uma simulação através de *software* será utilizada.

### 4.2 Vantagens do uso do PSoC

Como apresentado no capítulo 2, a principal vantagem do PSoC, sobre os demais dispositivos, é ter em sua topologia circuitos digitais e analógicos integrados no mesmo componente [8], que podem desempenhar diferentes funções e serem combinados para criar diversos circuitos.

Alguns dos blocos utilizados no projeto de uma ponte retificadora totalmente controlada são apresentados na Fig. 4.1. Nessa figura observa-se que existem 5 blocos principais responsáveis pelo disparo dos tiristores da ponte retificadora: o conversor A/D, que recebe as informações da corrente de realimentação; o circuito de passagem por zero, responsável pelo sincronismo dos pulsos de disparo com a tensão de alimentação; o controle, que utilizará as informações de sincronismo e da corrente de realimentação para definir o

ângulo de disparo adequado; e os blocos do temporizador e oscilador, que irão gerar os pulsos para o disparo dos tiristores. Utilizando-se o PSoC é possível substituir cada um desses blocos, que representam circuitos independentes, por um único dispositivo.

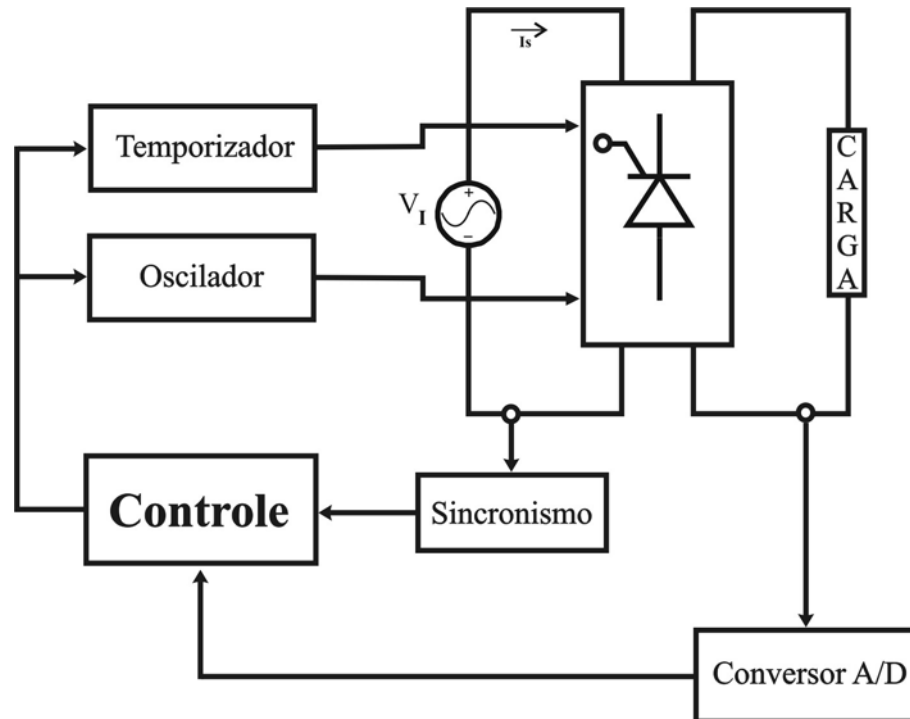


Fig. 4.1 - Blocos utilizados no controle de uma ponte retificadora.

Um fator que, também, deveria ser levado em consideração, caso esse projeto fosse feito da forma convencional, é a adequação dos sinais provenientes de cada uma das partes do circuito. Seria necessário que a saída de cada bloco estivesse no formato correto para ser interpretado pelo bloco seguinte. Se essa condição não fosse satisfeita, circuitos condicionadores de sinais seriam necessários. Outra necessidade ficaria por conta de uma placa que interligasse esses circuitos, o que aumentaria as interferências externas. Com o uso do PSoC isso é simplificado, já que ambas as partes de controle e acionamento encontram-se integradas no dispositivo.

Outro benefício da utilização do PSoC vem da possibilidade de configuração e personalização dos blocos utilizados no projeto. Em outras tecnologias, dependendo do tipo de ajuste, seria necessário trocar o componente. No PSoC isso ocorre com menor frequência, já que, havendo recursos disponíveis no componente, pode-se aumentar a resolução de um conversor ou alterar um bloco sem trocar o circuito integrado de controle - o PSoC. Isso é exemplificado na Fig. 4.2 através da própria interface de desenvolvimento.

Na Fig. 4.2a é mostrada uma tela do *software* PSoC Designer, apresentado no capítulo 2, onde foi selecionado um temporizador de 8 bits. Com esse temporizador é possível realizar contagens de 1 a 256. Caso esse valor não seja suficiente pode-se substituí-lo por um temporizador que possua uma resolução maior. Como exemplo, selecionou-se um temporizador de 32 bits, que pode ser visto na Fig. 4.2b. Esse bloco é capaz de realizar contagens de 1 a  $2^{32}$ . A única desvantagem de se utilizar um bloco de maior resolução está na necessidade de um número maior de blocos vagos no PSoC Designer. Esse recurso está diretamente relacionado com o modelo do PSoC utilizado.

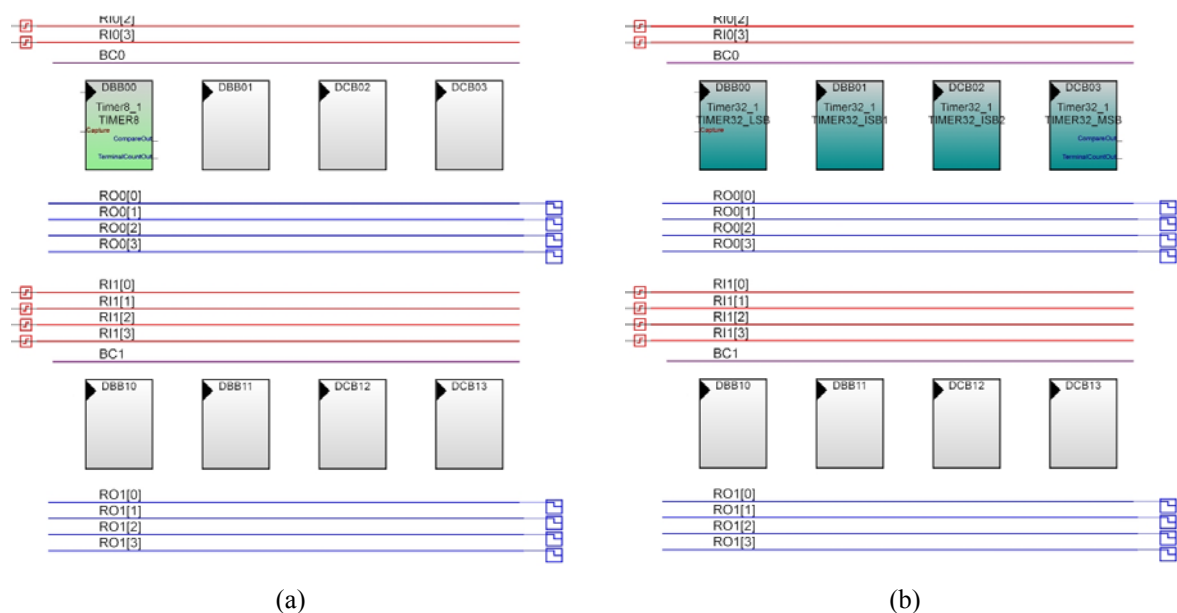


Fig. 4.2 - Substituição de um temporizador de 8 por um de 32 bits:  
 (a) temporizador de 8 bits; (b) temporizador de 32 bits.

Em suma, a utilização do PSoC traz benefícios ao circuito, com uma maior flexibilidade de ajustes e modificações.

### 4.3 Cálculo da tensão de controle $V_c$

O conversor a ser implementado tem uma malha de controle de corrente, que irá garantir que o valor da corrente de saída tenha uma variação mínima em torno da referência de corrente estabelecida,  $I_{REF}$ .

A partir desse valor de corrente todos os parâmetros devem ser selecionados para garantir o melhor funcionamento do conversor. Como visto no capítulo 3, será utilizado um

controlador PI para fazer o controle da corrente de saída. Seu funcionamento é baseado na avaliação do erro, combinado com os ganhos proporcional e integral.

O método discreto selecionado para a implementação do controlador PI digital é o da equação a diferenças. O PSoC foi selecionado devido à simplicidade dos cálculos e sua fácil implementação em microcontroladores [14]. Na seção 3.5 seu modelamento matemático foi apresentado.

A equação de controle é semelhante à apresentada em [13] e é dada pela equação (4.1).

$$V_c = V_{co} + (K_p + T \cdot K_i) \cdot E_1 - K_p \cdot E_2 \quad (4.1)$$

Onde:

- $V_c$  - Tensão de controle atual;
- $V_{co}$  - Tensão de controle anterior;
- $K_p$  - Ganho proporcional;
- $K_i$  - Ganho integral;
- $E_1$  - Erro atual;
- $E_2$  - Erro anterior;
- $T$  - Período de amostragem.

O valor do erro atual se tornará o valor do erro anterior após o cálculo da tensão de controle. O mesmo acontece com a tensão de controle atual.

A relação existente entre a tensão de controle  $V_c$  e o ângulo de disparo  $\alpha$  é dada pela expressão (4.2) [11].

$$\cos \alpha = \frac{V_M - 2V_c}{V_M} \quad (4.2)$$

Onde:

- $V_M$  - Tensão máxima da referência cossenoidal.

Utilizando-se a fórmula da tensão média de saída de uma ponte retificadora de onda completa, (4.3), pode-se relacionar o ângulo de disparo com a tensão média de saída.



$$V_{Lmed} = 0,45 \cdot V_o \cdot (1 + \cos \alpha) \quad (4.3)$$

$$\frac{V_{Lmed}}{0,9 \cdot V_o} = \left( 1 - \frac{V_c}{V_M} \right) \quad (4.4)$$

Constata-se que a tensão de referência cossenoidal resulta numa característica linear do conversor e, do ponto de vista do controle e da modelização do sistema, essa relação é a mais desejada [11].

Através das relações observadas em (4.2) e (4.4), obtém-se a tabela 4.1, que mostra alguns valores de  $\alpha$  relacionados com os valores da tensão de controle, para uma tensão máxima de referência de 2 V.

Tabela 4.1 - Relação do ângulo de disparo  $\alpha$  com tensão de controle  $V_c$ .

$\alpha$	$V_c$
0°	0,000
10°	0,015
20°	0,060
30°	0,134
40°	0,234
50°	0,357
60°	0,500
70°	0,658
80°	0,826
90°	1,000
100°	1,174
110°	1,342
120°	1,500
130°	1,643
140°	1,766
150°	1,866
160°	1,940
170°	1,985
180°	2,000

Expandindo a tabela 4.1, obtém-se a tabela completa, apresentada no apêndice A. Essa tabela expandida dos valores será utilizada na implementação do projeto da ponte retificadora. Ela será utilizada pelo programa contido no PSoC para que após cada operação de leitura do valor de realimentação e o posterior cálculo da tensão de controle, o correspondente valor de  $\alpha$  possa ser selecionado.

#### 4.4 Parâmetros do projeto

O projeto do circuito de controle é feito através do *software* PSoC Designer 5.0, que foi apresentado no capítulo 2. Foram selecionados os blocos que melhor atendem às necessidades de projeto, levando-se em consideração as funcionalidades de cada bloco e a quantidade de recursos que consomem do dispositivo.

O componente utilizado no projeto foi o CY8C29466-24PXI, que possui 28 pinos, 16 blocos digitais, 12 blocos analógicos, 2 Kbytes de memória RAM e 32 Kbytes de memória ROM [23]. O diagrama de blocos do CY8C29466-24PXI é mostrado na Fig. 4.3.

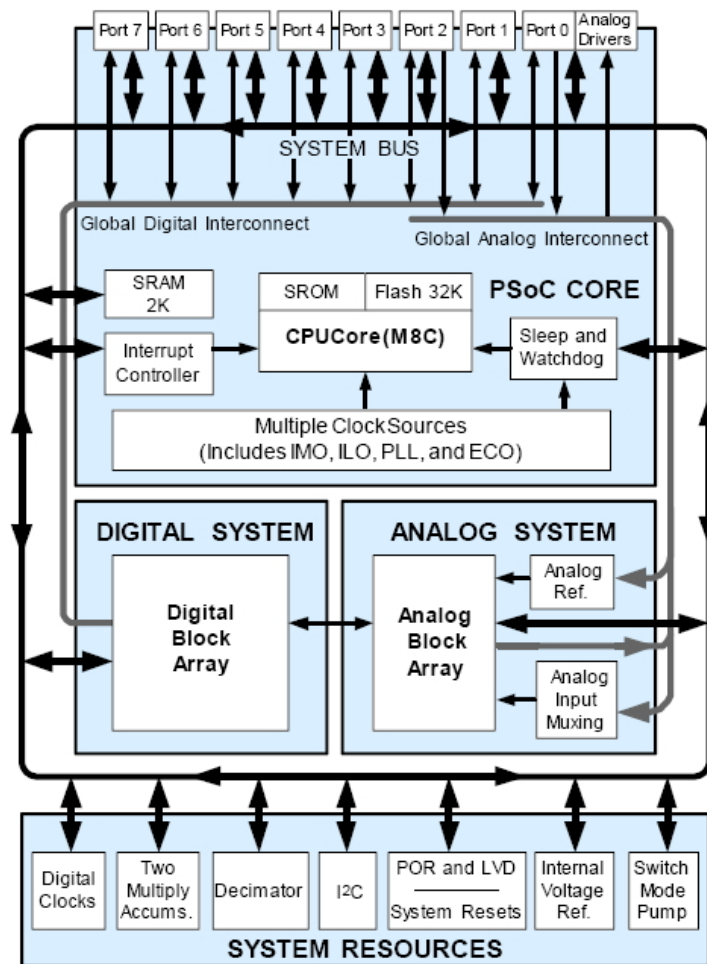


Fig. 4.3 - Diagrama de blocos do componente CY8C29466-24PXI.

Além dos recursos citados, o componente ainda possui um divisor por 10 (*decimator*), interface I<sup>2</sup>C, 2 multiplicadores acumuladores de 32 bits, dentre outras funcionalidades.

#### 4.4.1 Configuração dos blocos

Para o funcionamento adequado do projeto é necessário configurar os blocos com os parâmetros desejados. Nas próximas seções serão apresentados os blocos utilizados: temporizador, PWM, inversor lógico, filtro passa-baixa e conversor A/D; e as configurações realizadas em cada um deles

##### 4.4.1.1 Temporizador de 16 bits

Na ponte retificadora controlada, serão utilizados dois temporizadores de 16 bits, onde o período do pulso de saída define o valor do ângulo de disparo, que deverão ser conectados ao circuito do *driver*, responsável pelo sinal de disparo que deve ser ligado ao terminal de *gate* dos tiristores da ponte. O diagrama de blocos de cada temporizador pode ser visto na Fig. 4.4.

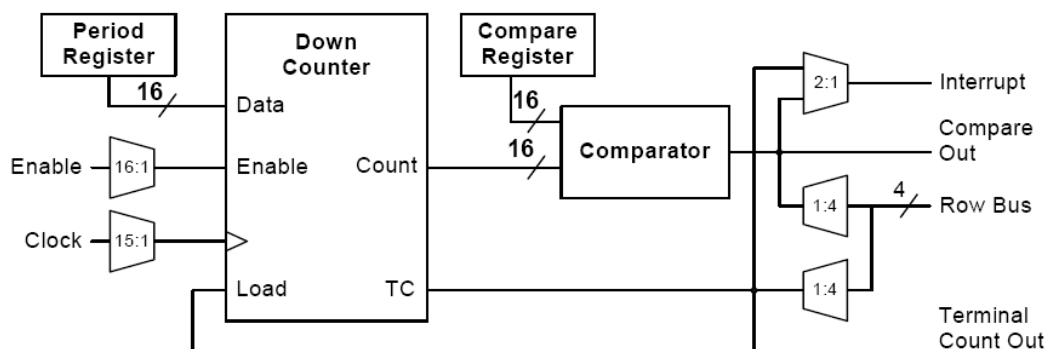


Fig. 4.4 - Diagrama de blocos do temporizador de 16 bits.

Os parâmetros de configuração de cada um desses temporizadores são apresentados na Fig. 4.5. Esses parâmetros são editados através do *software PSoC Designer*.

Properties - TC1		Properties - TC2	
Name	TC1	Name	TC2
User Module	Counter16	User Module	Counter16
Version	2.5	Version	2.5
Clock	VC1	Clock	VC1
Enable	High	Enable	High
CompareOut	Row_1_Output_0	CompareOut	Row_1_Output_2
TerminalCountOu	None	TerminalCountOu	None
Period	19999	Period	19999
CompareValue	10000	CompareValue	10000
CompareType	Less Than	CompareType	Less Than
InterruptType	Compare True	InterruptType	Compare True
ClockSync	Sync to SysClk	ClockSync	Sync to SysClk
InvertEnable	Normal	InvertEnable	Normal

(a)

(b)

Fig. 4.5 - Parâmetros de configuração dos temporizadores: (a) temporizador 1; (b) temporizador 2.

No primeiro campo, *Name*, é possível selecionar um nome para o temporizador. A segunda seleção, *Clock*, permite escolher qual será a fonte de *clock* do temporizador. Essa fonte pode ser escolhida dentre 15 diferentes opções e no caso foi selecionado VC1, que é um dos divisores do *clock* do PSoC. Depois tem-se o *Enable*, que é utilizado para ativar o bloco, tendo disponível 16 fontes de sinais, sendo utilizado no projeto apenas um sinal de tensão alto, fazendo com que o bloco esteja sempre ativado. O quarto campo, *CompareOut*, é utilizado para selecionar em qual barramento a saída de comparação será ligada. O temporizador 1 foi conectado ao barramento de saída RO1[0] (*Row\_1\_Output\_0*) e o temporizador 2 ao barramento de saída RO1[2] (*Row\_1\_Output\_2*). A seguir, no parâmetro *TerminalCountOut* é feita a seleção do barramento no qual o sinal de final de contagem deverá ser ligado. Como o pulso de final de contagem não será utilizado por nenhum bloco ou saída, o mesmo não será conectado a nenhum barramento.

A sexta configuração que pode ser feita no bloco, *Period*, seleciona o período de contagem do temporizador. O período resultante é o valor estabelecido mais um, ou seja, serão feitas 20000 contagens. Esse valor foi selecionado tendo em vista que o valor do  $\alpha$  irá de 0 a 180°, tornando possível uma variação mínima no ângulo de 0,01°. O próximo campo, *CompareValue*, é onde seleciona-se o  $\alpha$ . Seu valor pode ser escolhido de 0 ao valor do período, ou seja, 20000. No projeto, o valor 10000 é atribuído como um parâmetro inicial. A seguir, *CompareType*, diz qual será o método de comparação entre o valor do período e o valor de comparação, que pode ser: menor que; ou, menor ou igual a. O nono parâmetro, *InterruptType*, escolhe o evento que deverá gerar uma interrupção no bloco do temporizador, seja o final de uma contagem ou quando a comparação entre os valores do período e do valor de comparação forem positivos. Para o projeto, foi selecionada a segunda opção. A décima configuração, *ClockSync*, seleciona o tipo de sincronismo do bloco, que nesse caso está

sincronizado com o *clock* do sistema, ou seja, o sinal de *clock* utilizado pelo PSoC. O último parâmetro a ser configurado, *InvertEnable*, configura apenas se o sinal de *enable* do bloco será utilizado no formato invertido, onde um valor baixo ativa o bloco, ou normal, sendo ativado por um valor lógico alto. No projeto foi selecionada a segunda opção.

#### 4.4.1.2 Oscilador de 10 kHz

Em conjunto com os blocos dos temporizadores é inserido um oscilador, que na verdade é um bloco PWM de 8 bits e frequência igual a 10 kHz. A saída do oscilador é relacionada com a saída dos temporizadores através de uma porta lógica E, que será ativada após o valor de  $\alpha$ . O oscilador é utilizado como uma forma de reduzir a dissipação de potência na saída do PSoC e é uma prática comum em eletrônica de potência [11], [12] e [24]. O diagrama de blocos do oscilador e seus parâmetros de configuração são mostrados na Fig. 4.6 e Fig. 4.7, respectivamente.

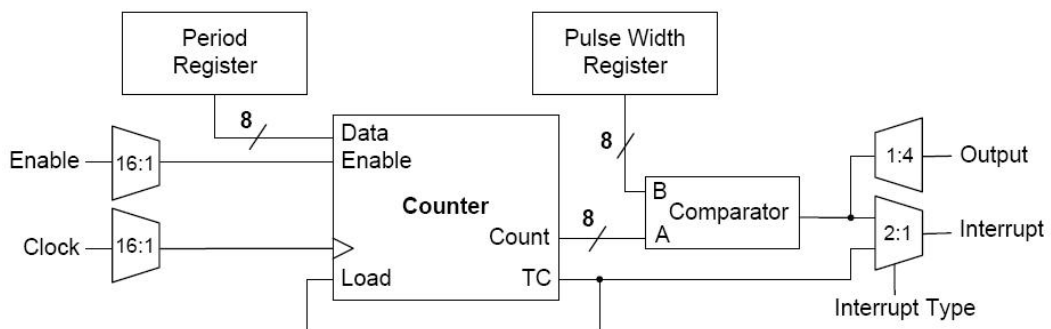


Fig. 4.6 - Diagrama de blocos do oscilador.

Properties - OSCILADOR	
Name	OSCILADOR
User Module	PWM8
Version	2.5
Clock	VC3
Enable	High
CompareOut	Row_1_Output_1
TerminalCountDu	None
Period	199
PulseWidth	100
CompareType	Less Than
InterruptType	Terminal Count
ClockSync	Sync to SysClk
InvertEnable	Normal

Fig. 4.7 - Parâmetros de configuração do oscilador.

Os parâmetros de configuração apresentados na Fig. 4.7 são os mesmos que foram explicados na Fig. 4.5, com exceção do sétimo campo, *PulseWidth*, que tem a mesma função do valor de comparação. As alterações feitas para o oscilador estão: na seleção da fonte de *clock*, que nesse bloco utiliza o divisor VC3; no barramento onde é conectada a saída de comparação, barramento de saída RO1[1] (*Row\_1\_Output\_1*); e nos valores do período e da largura de pulso, que foram escolhidos como 199 e 100, respectivamente, produzindo na saída um sinal com razão cíclica de 0,5 e frequência 10 kHz.

A forma como o bloco do oscilador está conectado aos blocos dos temporizadores é ilustrada na Fig. 4.8.

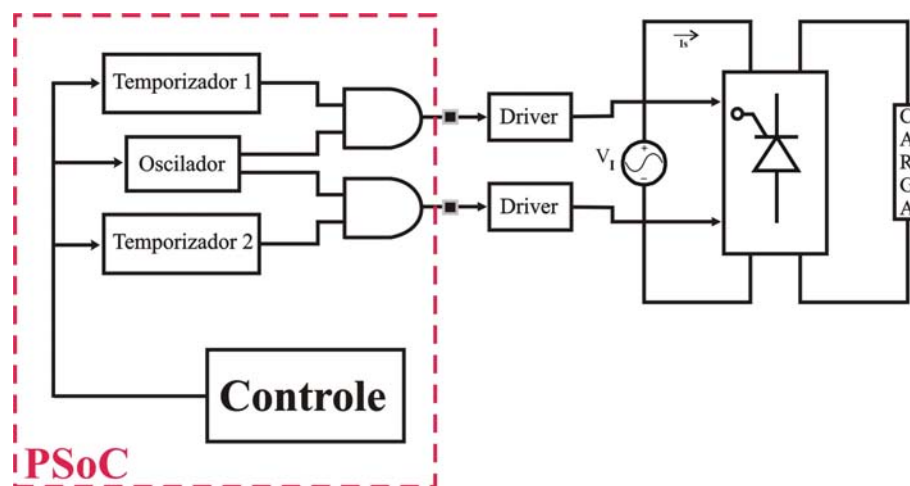


Fig. 4.8 - Conexão do bloco do oscilador com os blocos dos temporizadores.

### 4.4.1.3 Inversores lógicos

Dentro do sistema digital (*Digital Block Array*) do PSoC existem circuitos lógicos inversores, que produzem na saída um sinal de polaridade inversa à entrada. Esses blocos são utilizados para gerar um sinal de interrupção quando ocorre a mudança do sinal de entrada de um valor alto, nível lógico 1, para um valor baixo, nível lógico 0. Os parâmetros de configuração dos blocos dos inversores lógicos são apresentados na Fig. 4.9.

Properties - ZC1	
Name	ZC1
User Module	DigInV
Version	1.5
Input	Row_0_Input_1
Output	None
ClockSync	Sync to SysClk

(a)

Properties - ZC2	
Name	ZC2
User Module	DigInV
Version	1.5
Input	DBB01
Output	None
ClockSync	Sync to SysClk

(b)

Fig. 4.9 - Parâmetros dos blocos dos inversores lógicos: (a) 1º inversor; (b) 2º inversor.

No primeiro campo, *Name*, é atribuído o nome do bloco. O segundo parâmetro, *Input*, seleciona a entrada do bloco, que pode ser escolhida dentre 16 opções diferentes, desde fontes de sinais de *clock* a blocos adjacentes. Para o primeiro inversor selecionou-se o barramento RI0[1] (*Row\_0\_Input\_1*) e para o segundo inversor a saída do bloco DBB01, que está ocupado pelo primeiro inversor. O terceiro campo, *Output*, configura o barramento ao qual se pretende conectar a saída do bloco. Como os sinais dos inversores lógicos não serão conectados a nenhum pino, suas saídas não foram atribuídas a um barramento. O último parâmetro, *ClockSync*, é onde é feita a escolha do sincronismo do bloco. Para os dois inversores lógicos selecionou-se o sincronismo com o *clock* do sistema.

A entrada do primeiro inversor é conectada ao circuito de passagem por zero que possui na saída uma onda quadrada com polaridade invertida e frequência igual à tensão senoidal de entrada, e é observada na Fig. 4.10b. Quando a polaridade do sinal de saída do circuito de passagem por zero é modificada, conseqüentemente, o bloco inversor tem o estado de sua saída alterado. No caso de uma mudança de 1 para 0 na entrada do inversor, uma interrupção será gerada pelo bloco [25]. Para o projeto é necessário utilizar dois inversores, pois deseja-se observar as mudanças do valor de saída do circuito de passagem por zero de um valor lógico baixo para um valor lógico alto e vice-versa. Em função disso, os inversores são ligados em série, o primeiro registrando a mudança do semi-ciclo negativo para o positivo e o segundo do semi-ciclo positivo para o negativo.

Através do sinal de interrupção gerado pelos inversores pode-se determinar o momento em que ocorre a mudança na entrada e, com essa informação, disparar os tiristores com o valor correto de  $\alpha$ . Na Fig. 4.10 tem-se o circuito responsável pela detecção da passagem por zero e as formas de onda de entrada e saída.

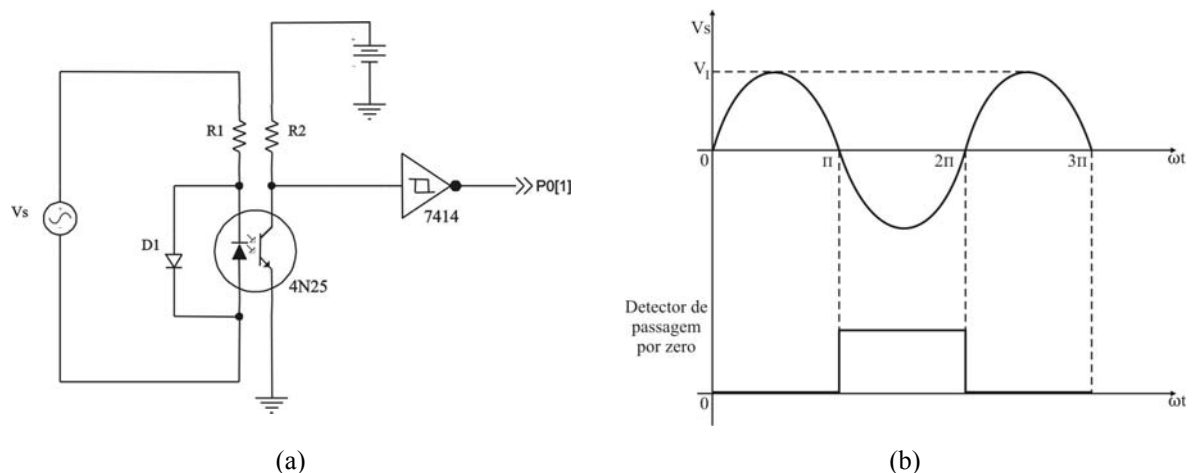


Fig. 4.10 - Detector de passagem por zero: (a) circuito; (b) formas de onda da entrada senoidal e saída P0[1].

O modo como os inversores são conectados e os sinais de interrupção gerados podem ser vistos na Fig. 4.11.

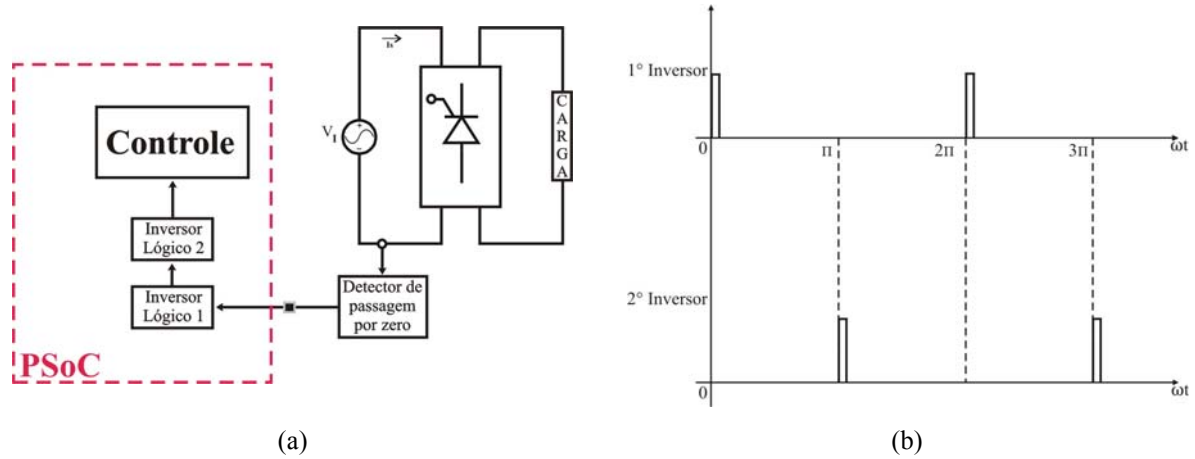


Fig. 4.11 - Inversores digitais: (a) circuito; (b) sinais de interrupção.

#### 4.4.1.4 Filtro passa-baixa

O sensor de corrente fornece na saída uma forma de onda com as mesmas características da onda que está sendo medida na entrada. A corrente de saída tem a característica da Fig. 3.6 e terá seu valor médio de saída influenciado pelo ângulo de disparo  $\alpha$ . Para medir o valor médio da corrente de saída, que será obtida na forma de tensão e depois alimentará o conversor A/D, foi utilizado um bloco que implementa um filtro passa-baixa de 2ª ordem com frequência de corte de 300 Hz, que apresenta as formas de onda de entrada e saída mostradas na Fig. 4.12.

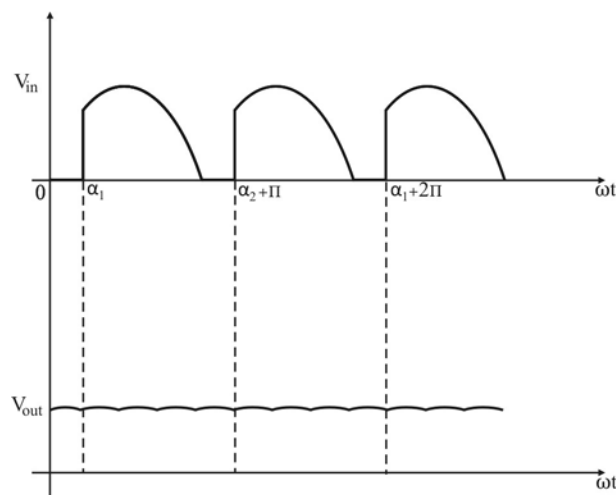


Fig. 4.12 - Formas de onda de entrada e saída do filtro passa-baixa.



A ondulação da tensão de saída é mínima e não influenciará, significativamente, o valor convertido a ponto de prejudicar o sistema de controle. Para implementar o filtro passa-baixa é necessário utilizar dois blocos analógicos no PSoC *Designer*. O diagrama de blocos do filtro passa-baixa pode ser visto na Fig. 4.13.

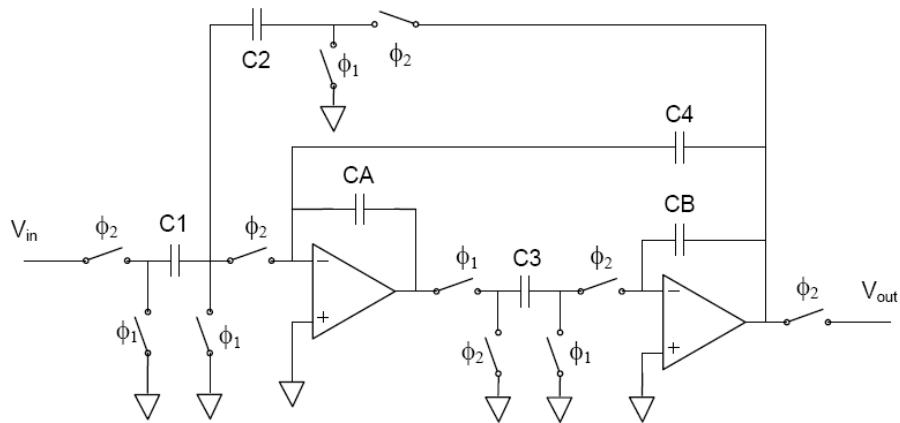


Fig. 4.13 - Diagrama de blocos do filtro passa-baixa.

O valor escolhido para os capacitores C1, C2, C3, C4, CA e CB definirá a frequência de corte, a frequência de amostragem, o ganho e o tipo de filtro selecionado. Para simplificar a configuração dos parâmetros, está disponível um assistente de configuração (*Filter Design Wizard*), que é acessado através de um clique com o botão direito do *mouse* em cima do bloco do filtro passa-baixa. A janela do assistente de configuração é apresentada na Fig. 4.14.

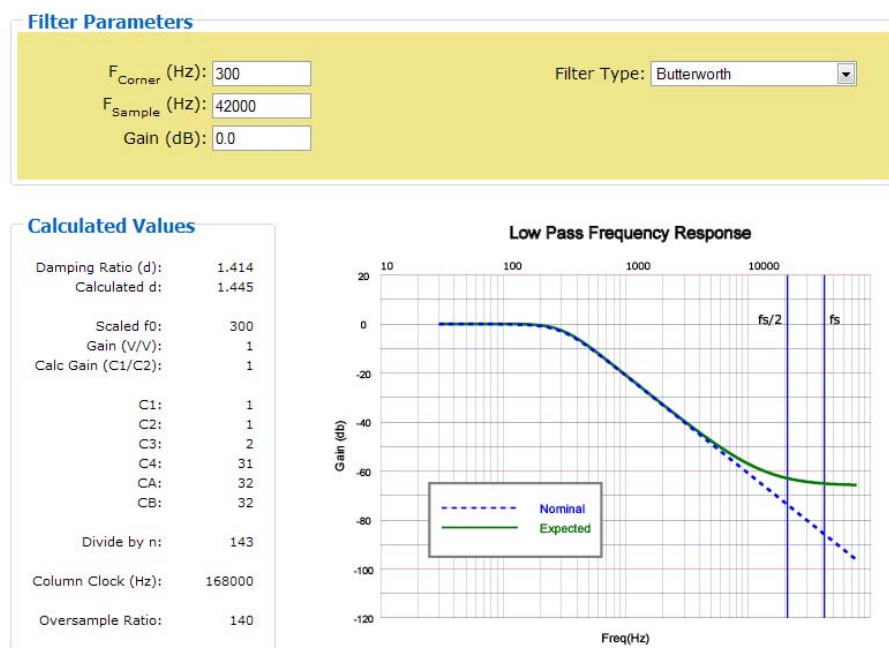
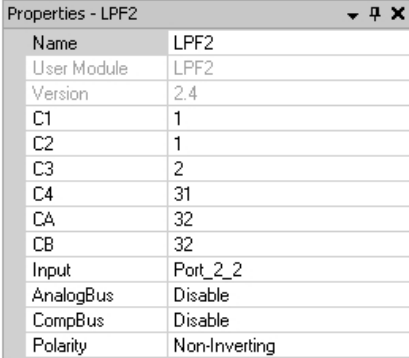


Fig. 4.14 - Assistente de configuração dos parâmetros do filtro passa-baixa.

Nessa janela é possível configurar quatro campos. O primeiro parâmetro, a frequência de corte ( $F_{Corner}$ ), selecionou-se como 300 Hz. O campo seguinte, a frequência de amostragem ( $F_{Sample}$ ), foi escolhida como o máximo recomendado pelo assistente, 42000 Hz. A terceira configuração, o ganho ( $Gain$ ), recebeu o valor 0, que resulta em um ganho de tensão unitário. A seleção do tipo de filtro ( $Filter Type$ ) possui 6 opções (*Butterworth*, *Bessel*, *1 db Chebyshev*, *0,1 db Chebyshev*, *Custom with Real Poles* e *Custom with Complex Poles*). As duas últimas, quando selecionadas, abrem outras duas opções que permitem configurar os pólos do filtro. Esse recurso não foi utilizado nesse projeto, pois o tipo de filtro selecionado foi o *Butterworth*.

Além das configurações do filtro, realizadas através do assistente, é necessário ajustar os parâmetros do bloco, que podem ser observados na Fig. 4.15.



Name	LPF2
User Module	LPF2
Version	2.4
C1	1
C2	1
C3	2
C4	31
CA	32
CB	32
Input	Port_2_2
AnalogBus	Disable
CompBus	Disable
Polarity	Non-Inverting

Fig. 4.15 - Parâmetros de configuração do filtro passa-baixa.

Estão disponíveis 11 campos que podem ser configurados. No primeiro campo, *Name*, assim como nos demais blocos, é possível escolher o nome do bloco. Nos campos seguintes, *C1*, *C2*, *C3*, *C4*, *CA* e *CB*, é possível configurar individualmente os valores dos capacitores que implementam o filtro passa-baixa. Esses parâmetros não foram modificados, pois através do assistente de configuração esses valores foram alterados de maneira autônoma. O próximo campo, *Input*, seleciona a entrada do bloco, que nesse caso foi escolhida como sendo o terminal P2[2]. O nono parâmetro, *AnalogBus*, permite conectar, através de um barramento, a saída do bloco a um pino. Como o sinal de saída do bloco será utilizado apenas pelo conversor A/D, utilizou-se a opção *disable* (desativada). O penúltimo parâmetro, *CompBus*, possibilita o roteamento do sinal de saída para os blocos digitais do PSoC. Essa opção, também, não foi utilizada. O último campo, *Polarity*, faz com que o sinal de saída seja invertido ou não em relação à entrada. Deseja-se utilizar o sinal com a mesma polaridade da entrada, por isso selecionou-se a opção *Non-Inverting*.

#### 4.4.1.5 Conversor analógico / digital

Por último tem-se o conversor analógico/digital. Esse módulo possui em sua topologia blocos analógicos e digitais. A parte digital é simples e utiliza um bloco PWM de 8 bits apenas para contar o número correto de ciclos de integração [26]. A parte analógica é feita através de um bloco de capacitor chaveado, que fará uso da estrutura para integrar a entrada e o valor de referência um número suficiente de vezes para obter uma conversão de  $n$  bits [22]. O diagrama de blocos do conversor A/D é apresentado na Fig. 4.16.

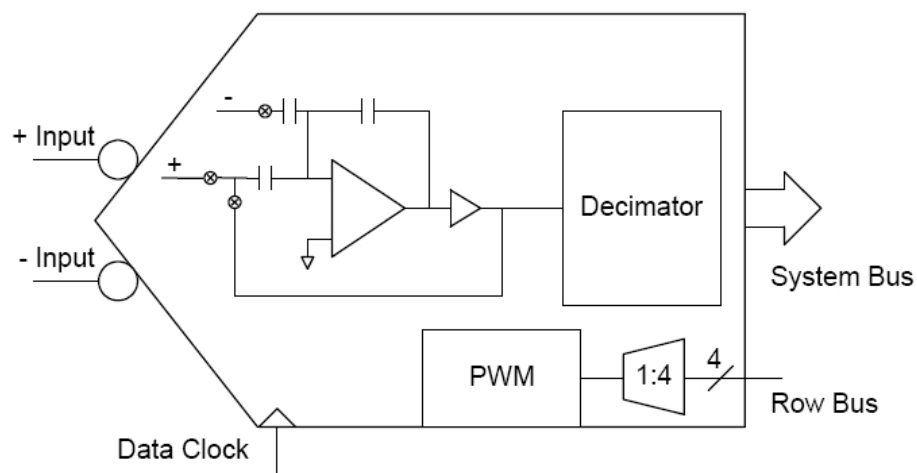
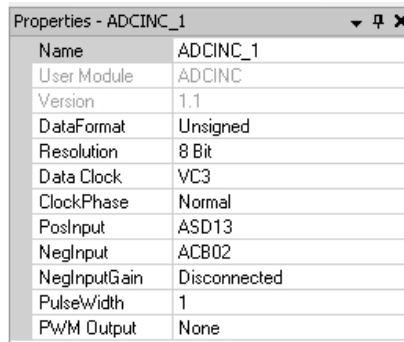


Fig. 4.16 - Diagrama de blocos do conversor analógico / digital.

Os parâmetros de configuração do conversor A/D são mostrados na Fig. 4.17. No primeiro campo é configurado o nome, como nos demais blocos. No segundo campo, *DataFormat*, é escolhido o formato dos dados: sinalizados (*signed*) ou não-sinalizados (*unsigned*). A opção *signed* é escolhida quando se utiliza a entrada negativa do conversor A/D, já que o resultado da conversão poderá ser negativo (quando o valor da entrada positiva é menor do que o da entrada negativa). Como nesse projeto utiliza-se apenas a entrada positiva, a opção *unsigned* foi selecionada.



Properties - ADCINC_1	
Name	ADCINC_1
User Module	ADCINC
Version	1.1
DataFormat	Unsigned
Resolution	8 Bit
Data Clock	VC3
ClockPhase	Normal
PosInput	ASD13
NegInput	ACB02
NegInputGain	Disconnected
PulseWidth	1
PWM Output	None

Fig. 4.17 - Parâmetros de configuração do conversor A/D.

No próximo campo, *Resolution*, é possível escolher qual a precisão do conversor, a qual pode variar de 6 a 14 bits. A quarta configuração, *DataClock*, seleciona a fonte de *clock* do bloco, que nesse caso é de 2 MHz. Esse parâmetro determina a velocidade com que a conversão será realizada. A seguir tem-se o campo *ClockPhase*, que é utilizado para sincronizar a saída de um bloco analógico com a entrada de outro bloco analógico. Seu valor pode ser *normal*, onde o sincronismo é feito na primeira fase do *clock*, ou *swapped*, na segunda fase do *clock*. O sexto parâmetro, *PosInput*, seleciona a entrada positiva do conversor A/D. Foi escolhido o bloco ASD13, que representa a saída do filtro passa-baixa. No campo *NegInput* é configurada a entrada negativa do conversor, caso deseje-se criar uma entrada diferencial para o A/D. O oitavo parâmetro, *NegInputGain*, é utilizado para dizer qual será o ganho da entrada negativa, que nesse projeto está desativada e por isso foi marcada a opção *disconnected*. O penúltimo campo, *PulseWidth*, é utilizado para gerar uma interrupção e o valor escolhido, que pode ser qualquer valor entre 1 e 255, determina o momento que irá ocorrer a interrupção para que o dado seja amostrado, baseado no valor de *clock* escolhido. A décima configuração, *PWM Output*, seleciona o lugar onde se deseja que a saída do PWM, responsável pela geração da interrupção, seja conectada. Neste projeto esse sinal não foi utilizado. A saída do conversor A/D é disponibilizada em um registro, bastando ao usuário utilizar as instruções necessárias para movimentar o valor convertido para a variável ou registro desejado.

#### 4.4.1.6 Visão geral dos blocos

Voltando ao ambiente de programação, o *software* PSoC Designer 5.0, tem-se na Fig. 4.18, uma visão geral do circuito que será programado no dispositivo, com todos os blocos incluídos.

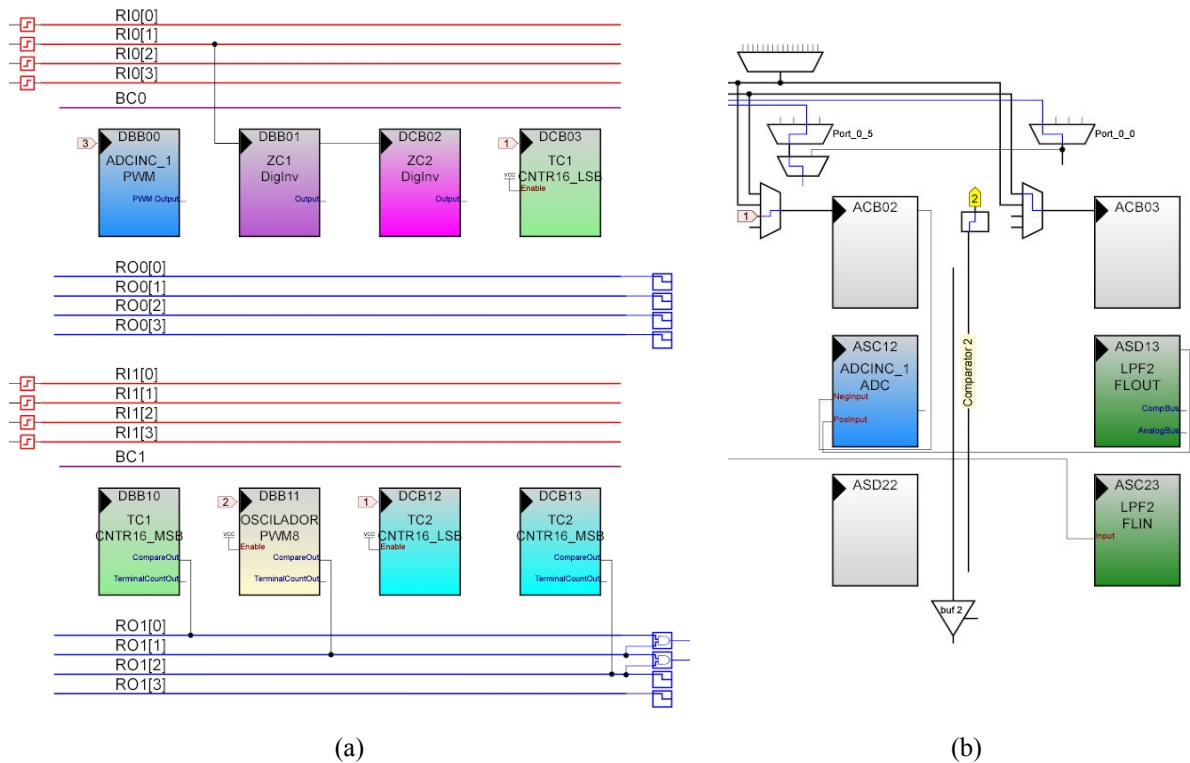


Fig. 4.18 - Projeto do circuito de controle e acionamento no PSoC Designer: (a) blocos digitais; (b) blocos analógicos.

Para facilitar o entendimento do projeto é apresentado na Fig. 4.19, o seu diagrama de blocos.

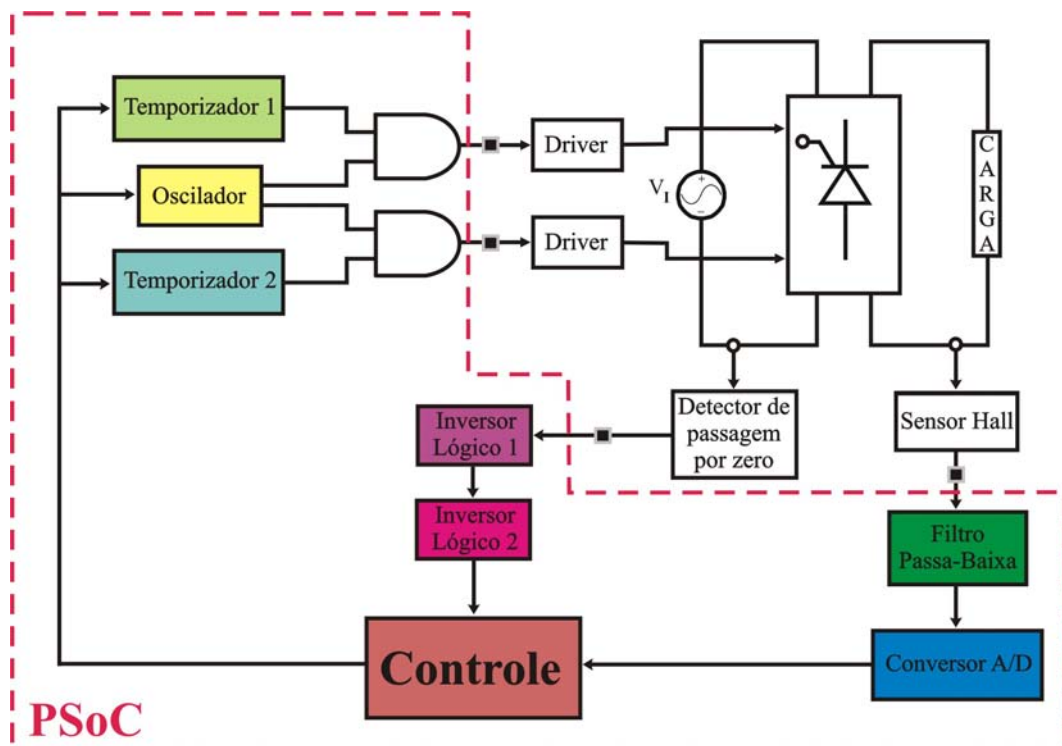


Fig. 4.19 - Diagrama de blocos do circuito.

Como pôde ser observado ao longo dessa seção, o PSoC utiliza diferentes componentes para realizar o controle e o acionamento dos tiristores da ponte retificadora de onda completa. Se o projeto fosse executado com dispositivos convencionais, cada uma das funções apresentadas seria implementada com um componente à parte. O uso dessa tecnologia permite a integração de diferentes funções em apenas um componente.

#### 4.4.2 Configuração dos barramentos

Além dos blocos, é necessário que os barramentos sejam configurados adequadamente para que os sinais de entrada / saída sejam conectados aos pinos desejados. Os barramentos são responsáveis pela interligação dos blocos aos pinos. Cada barramento é capaz de se conectar a determinados pinos e isso deve ser observado no momento de desenvolvimento do projeto, para que os sinais estejam disponíveis nos pinos desejados. A Fig. 4.20 apresenta a visão geral dos barramentos, e será explicada a seguir.

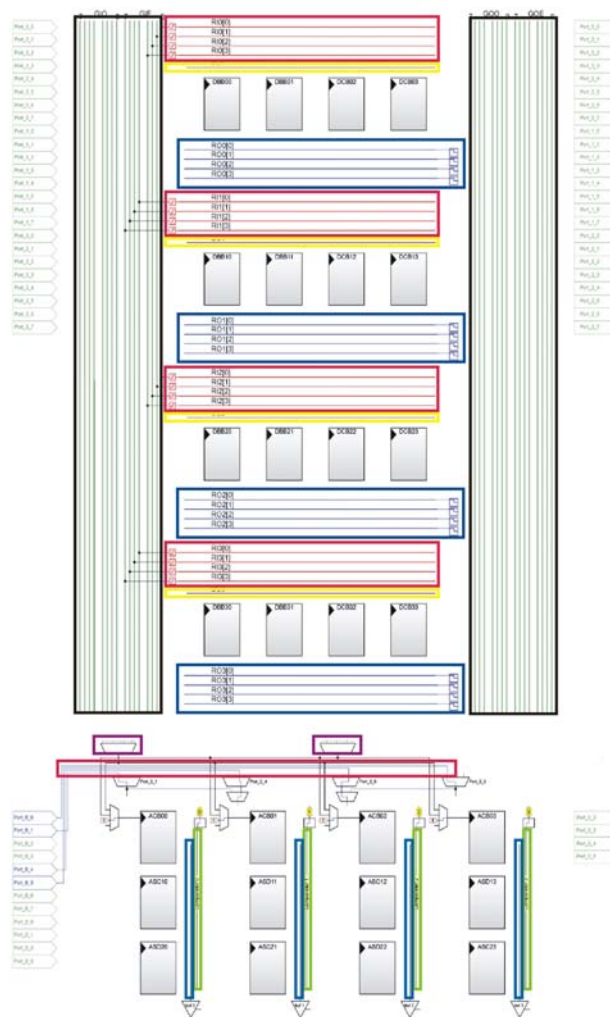


Fig. 4.20 - Barramentos de entrada e saída.

O dispositivo CY8C29466-24PXI, que é utilizado nesse projeto, possui 16 barramentos de entrada digital (*Row\_X\_Input\_X*) e 16 de saída digital (*Row\_X\_Output\_X*), 4 barramentos de entrada analógica (*AnalogColumn\_InputMUX\_X*) e 4 de saída analógica (*AnalogOutBus\_X*). Esses barramentos estão destacados na Fig. 4.20. Na parte superior o sistema digital e na inferior o analógico. De vermelho os barramentos de entrada e de azul os barramentos de saída.

Os barramentos digitais se conectam com os pinos do PSoC através das entradas e saídas globais (*GlobalIn* e *GlobalOut*), destacados de preto na Fig. 4.20 (a esquerda as entradas e a direita as saídas), enquanto no sistema analógico alguns pinos se conectam diretamente aos blocos ou barramentos analógicos.

Existem, ainda, 4 barramentos de interconexão do sistema digital (*Row\_X\_Broadcast*), que podem ser utilizados para interligar as saídas dos blocos da parte superior com os blocos da parte inferior, que podem ser vistos na Fig. 4.20 em amarelo. De forma similar, no sistema analógico, existem barramentos de interconexão dos sinais (*AnalogLUT\_X*), marcado em verde na Fig. 4.20. Outro recurso disponível são blocos de conexão entre saídas do sistema digital com entradas de sinais de *clock* do sistema analógico, contornado de roxo na Fig. 4.20.

Voltando à configuração dos barramentos utilizados no projeto, tem-se o barramento de entrada utilizado na conexão do bloco do primeiro inversor lógico com o circuito de passagem por zero, RI0[1] (*Row\_0\_Input\_1*). Esse barramento se conecta à GIE1 (*GlobalInEven\_1*) através do bloco de conexão do barramento, apresentado na Fig. 4.21.

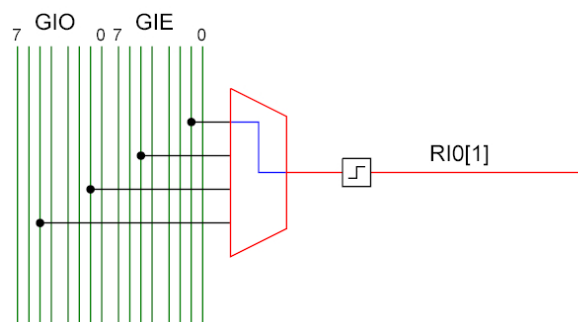


Fig. 4.21 - Bloco de conexão do barramento RI0[1] com a GIE1.

Os barramentos de saída dos temporizadores (*Row\_1\_Output\_0* e *Row\_1\_Output\_2*) e do oscilador (*Row\_1\_Output\_1*) são conectados entre si, como mostrado na seção 4.4.1.2, através de uma porta lógica E. Essa função lógica é configurada no barramento de saída ao qual o bloco está conectado. Os barramentos de saída RO1[0] e RO1[2] são configurados

como mostra a Fig. 4.22, implementando a função lógica E, unindo a saída dos blocos dos temporizadores ao bloco do oscilador.

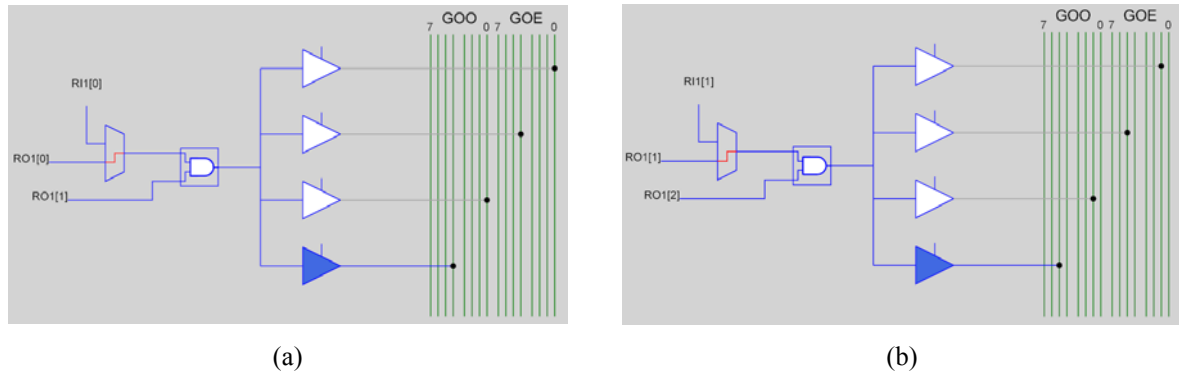


Fig. 4.22 - Configuração da saída dos temporizadores unida à saída do oscilador:  
(a) temporizador 1; (b) temporizador 2.

Os demais barramentos não precisam ser configurados. O mesmo acontece com o sistema analógico, pois os blocos utilizados recebem os sinais diretamente dos pinos, que são configurados como mostra a seção seguinte.

### 4.4.3 Configuração dos pinos

Além da configuração dos blocos e dos barramentos, é necessário que seja feita a correta configuração dos pinos (ou terminais), para que os circuitos que serão conectados aos pinos de entrada e saída do PSoC recebam os sinais adequados. O dispositivo utilizado, CY8C29466-24PXI, possui 28 pinos e tem o *layout* apresentado na Fig. 4.23.

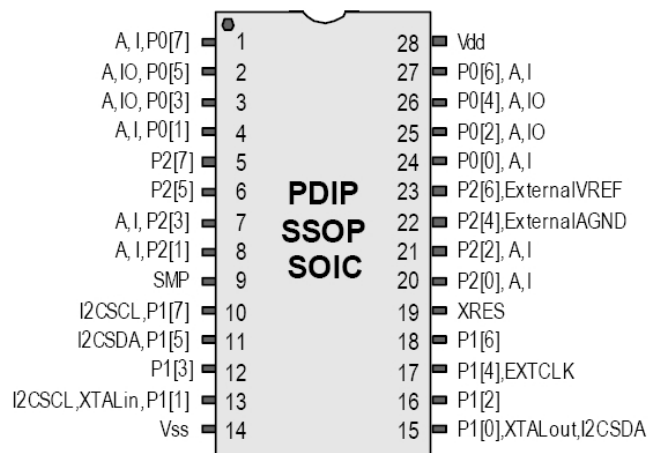


Fig. 4.23 - *Layout* do PSoC CY8C29466-24PXI.



O diagrama de blocos do circuito de entrada e saída dos pinos do PSoC pode ser visto na Fig. 4.24.

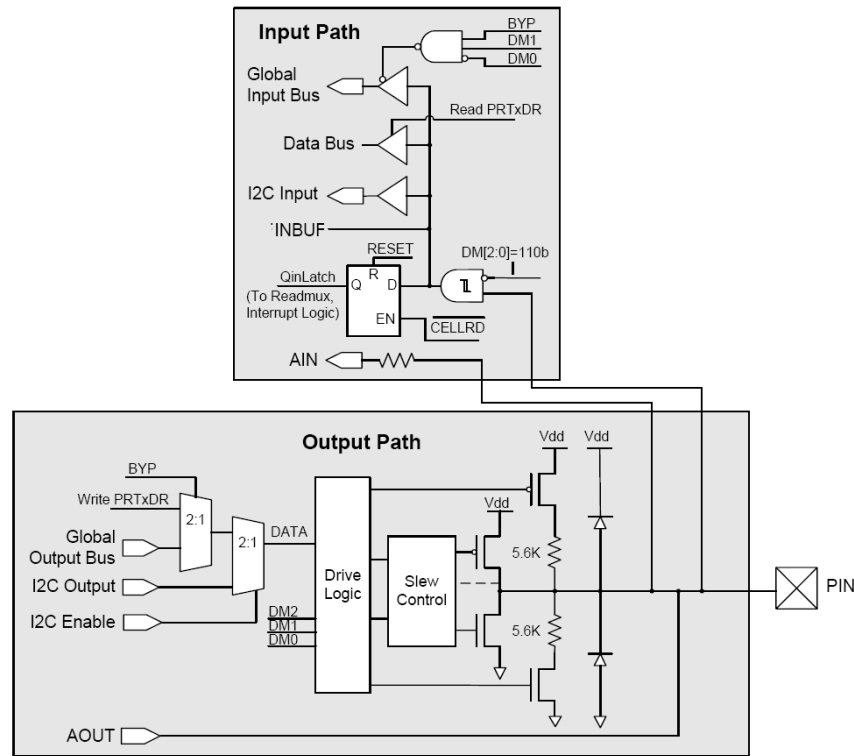


Fig. 4.24 - Diagrama de blocos do circuito de entrada e saída.

A configuração dos pinos, feita através do PSoC *Designer*, modificará a forma como os blocos *Drive Logic* e *Slew Control*, localizados ao centro da Fig. 4.24, conectam os transistores de saída. De acordo com a conexão dos transistores as características dos pinos serão alteradas.

O pino de entrada responsável pela conexão do primeiro inversor lógico com o circuito de passagem por zero, P0[1] (*port 0*, pino 1), tem os parâmetros de configuração mostrados na Fig. 4.25.

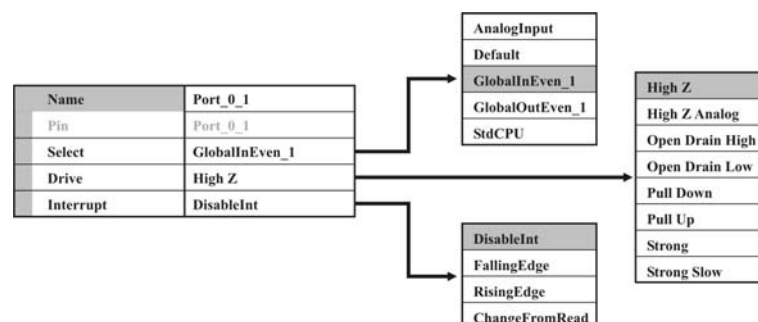


Fig. 4.25 - Parâmetros de configuração do pino de entrada do inversor lógico, P0[1].

Nessa janela têm-se quatro parâmetros que podem ser configurados. No primeiro, *Name*, é possível escolher o nome do pino. O segundo campo, *Select*, indica a entrada / saída global à qual o pino será conectado, ou se o mesmo será utilizado como uma entrada analógica. Existe outra opção, *StdCPU*, onde a configuração do pino pode ser alterada ao longo do programa, através de instruções. A configuração selecionada foi GIE1 (*GlobalInEven\_1*). O terceiro parâmetro, *Drive*, indica o modo de configuração do pino, ou seja, se o mesmo será utilizado como entrada ou saída do circuito e de acordo com o circuito a ser acionado, seleciona-se um dos oito modos disponíveis. O modo selecionado para esse pino é o *High Z*, que será explicado a seguir. A última opção, *Interrupt*, indica se uma interrupção deverá ser gerada quando houver uma modificação no sinal do pino, na borda de subida ou de descida do sinal. Nesse caso a interrupção não será utilizada, sendo assim, selecionou-se a opção *DisableInt*, que desabilita a geração de interrupções.

A forma como esse pino está configurado internamente, tomando como referência o diagrama apresentado na Fig. 4.24, equivale ao circuito elétrico da Fig. 4.26.

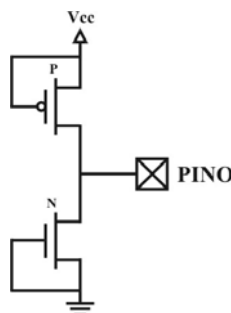


Fig. 4.26 - Configuração do pino de entrada conectado ao bloco do inversor lógico, P0[1].

Na configuração *High Z* (ou alta impedância), o pino está configurado como interface de entrada digital. Tanto o transistor NMOS quanto o transistor PMOS estão desligados, desconectando o pino do circuito de saída (*output*) interno ao PSoC [29].

O pino de entrada do filtro passa-baixa, P2[2] (*port 2*, pino 2), é configurado como mostra a Fig. 4.27.

As configurações desse pino são semelhantes às configurações do pino P0[1], com a diferença na seleção do barramento de conexão, que agora está selecionado como *StdCPU*, pois o mesmo não está conectado a nenhum barramento, sendo conectado diretamente à entrada do filtro passa-baixa. A forma de conexão interna escolhida para esse pino foi a configuração *High Z Analog*, que é semelhante à apresentada na Fig. 4.26, com a diferença de

desconectar o pino tanto do circuito de saída analógica e digital do PSoC, quanto da entrada digital, restando apenas a conexão com o circuito de entrada analógica.

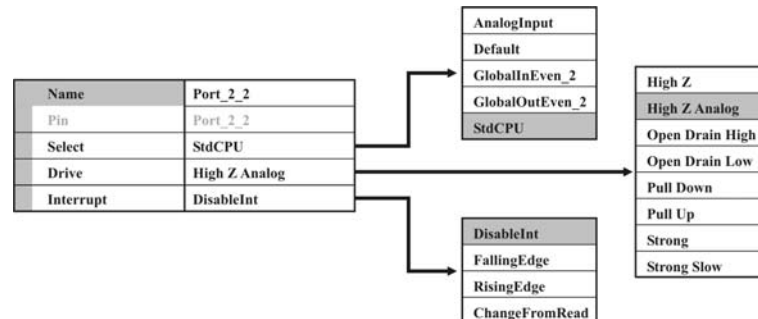


Fig. 4.27 - Parâmetros de configuração do pino de entrada do filtro passa-baixa, P2[2].

Os pinos de saída conectados aos blocos dos temporizadores, que irão disparar os tiristores no instante  $\alpha$  desejado e funcionam em conjunto com o oscilador, são configurados como mostra a Fig. 4.28.

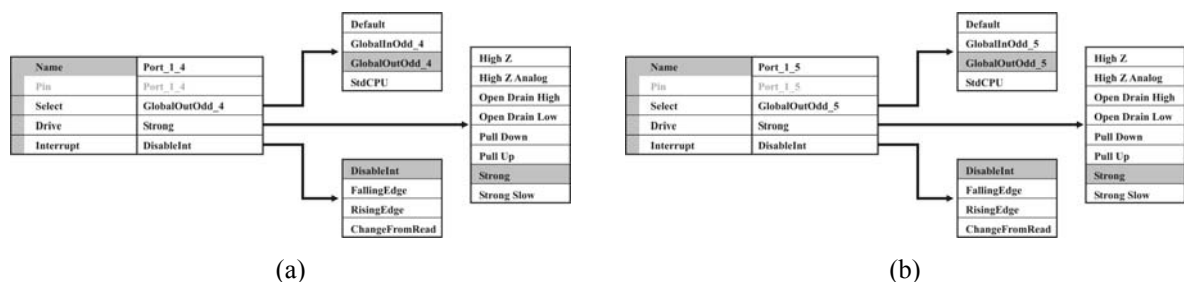


Fig. 4.28 - Parâmetros de configuração dos pinos conectados aos temporizadores:

(a) 1º temporizador, P1[4]; (b) 2º temporizador, P1[5].

As saídas globais às quais os pinos estão conectados são diferentes. O temporizador 1 está conectado à GOD4 (*GlobalOutOdd\_4*) e o temporizador 2 à GOD5 (*GlobalOutOdd\_5*), pois o sinal de saída de cada um deles será utilizado no disparo de diferentes pares de tiristores da ponte retificadora, como visto no capítulo 3. A forma de conexão escolhida para os pinos foi a configuração *Strong*. A conexão interna dos pinos pode ser vista na Fig. 4.29.

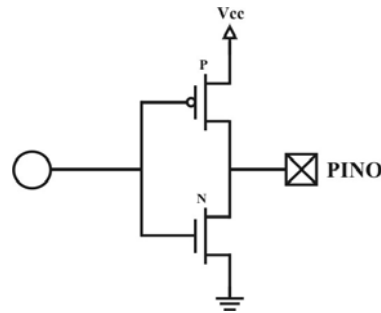


Fig. 4.29 - Configuração dos pinos de saída conectados aos blocos dos temporizadores, P1[4] e P1[5].

A configuração *Strong* é utilizada apenas para a saída de dados digitais. Esse circuito funciona como um inversor, fornecendo uma alta capacidade de corrente na saída, através dos transistores de *Pull up* e *Pull down* [27].

Os demais pinos do PSoC não serão utilizados e por isso foi selecionada a configuração *High Z Analog* que, por desconectar esses pinos dos circuitos de entrada digital e de saída analógica e digital do PSoC, consome uma quantidade mínima de energia.

## 4.5 Código de programação

O funcionamento do sistema de controle desenvolvido através do PSoC *Designer* depende da correta configuração dos blocos, pinos e sobretudo da rotina de programação. O código de programação pode ser visto em detalhes no apêndice B. Nas seções 4.5.1 e 4.5.2 serão apresentados fluxogramas do programa carregado no PSoC, que facilitam o entendimento do código implementado

### 4.5.1 Funcionamento do sistema de controle

Para realizar o controle das variáveis do sistema, cada um dos blocos do PSoC irá desempenhar uma função. Na Fig. 4.30 tem-se o fluxograma do programa do sistema de controle, onde pode ser visto um resumo das ações que ocorrem ao longo do programa.

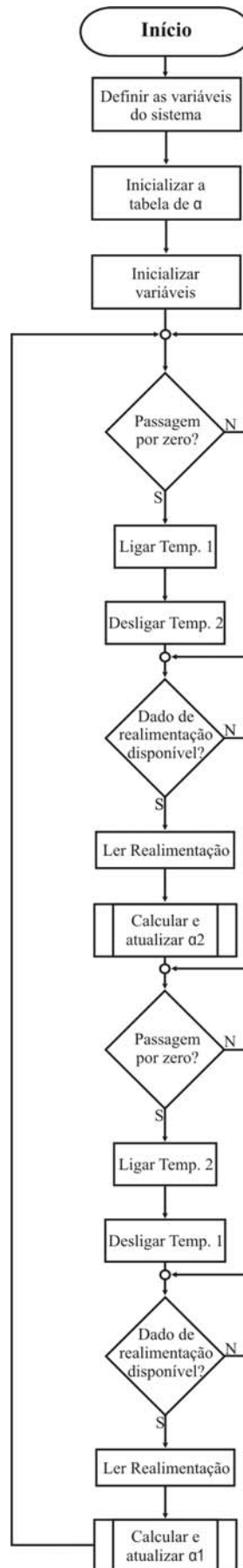


Fig. 4.30 - Fluxograma do programa do sistema de controle.

Numa primeira etapa são definidas as variáveis utilizadas no programa do sistema de controle. Elas são alocadas na memória RAM, pois os valores de algumas das variáveis, como a corrente de realimentação e a tensão de controle, modificam-se ao longo do tempo e somente dados no espaço de memória RAM podem ser alterados por instruções.

A seguir são definidos os valores de  $\alpha$  correspondentes aos valores da tensão de controle  $V_c$ . Essa tabela de valores é alocada na memória ROM, que irá armazenar em um endereço a parte inteira do valor e no outro endereço a parte fracionária. Isso é devido ao tamanho dos registros, que é de 8 bits. A relação do ângulo de disparo com a tensão de controle é obtida através da relação cossenoidal apresentada no capítulo 3.

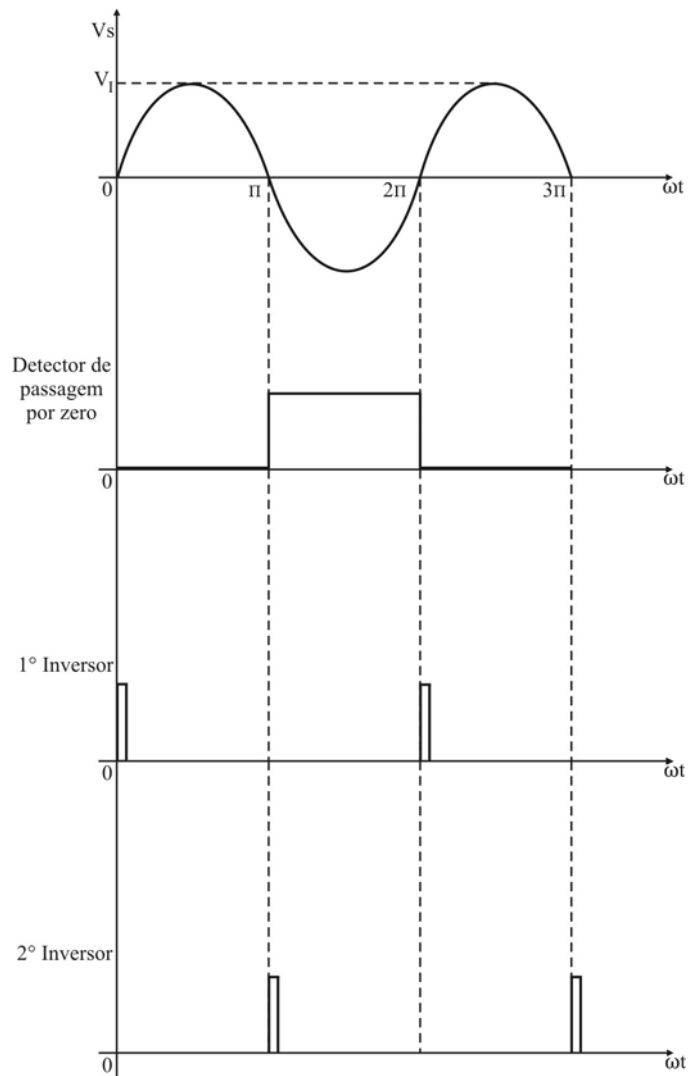


Fig. 4.31 - Passagem por zero.

Na próxima etapa, a alocação dos dados é finalizada e se dá o início do programa. São atribuídos os valores iniciais das variáveis que foram definidas e a primeira ação a ser

observada é a passagem por zero, do semi-ciclo negativo para o positivo. Assim que a tensão de entrada senoidal iniciar o seu ciclo, e essa mudança for transmitida do detector de passagem por zero para o primeiro bloco do inversor digital, uma interrupção será gerada, permitindo ao circuito de controle perceber esse evento e iniciar o procedimento de disparo das chaves. A Fig. 4.31 mostra o sinal de entrada senoidal, a saída do circuito de passagem por zero e os sinais de interrupção gerados pelos inversores lógicos.

Utilizando como referência o sinal de interrupção gerado pelo primeiro inversor lógico, o circuito irá começar o processo de disparo do primeiro par de tiristores, T1 e T4, inicializando o bloco do primeiro temporizador de 16 bits com o valor inicial do ângulo de disparo  $\alpha$ , que pode ser observado na Fig. 4.32. Ao longo do tempo em que o sistema estiver aguardando o fim do disparo dos tiristores T1 e T4, o valor de realimentação de corrente, amostrado pelo sensor *Hall*, será condicionado pelo filtro passa-baixa e, em seguida, lido pelo conversor analógico/digital e disponibilizado, para que, através do controlador PI seja calculado o valor da tensão de controle. De posse desse valor, seleciona-se o  $\alpha$  mais adequado a ser carregado para o segundo temporizador. O procedimento de cálculo e atualização do valor de  $\alpha$  será explicado na seção 4.5.2.

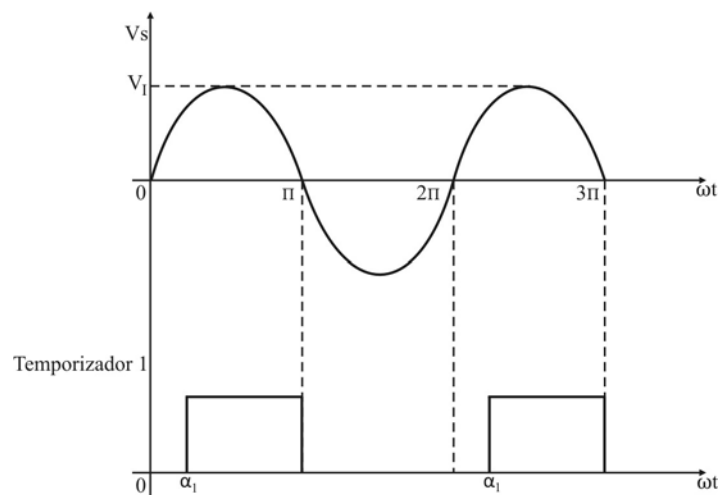


Fig. 4.32 - Disparo do 1º temporizador.

Assim que ocorrer uma nova passagem por zero, dessa vez do semi-ciclo positivo para o negativo, serão disparados os tiristores T2 e T3, inicializando o bloco do segundo temporizador de 16 bits com o valor de  $\alpha$  calculado na primeira etapa de funcionamento e, imediatamente após o disparo, o bloco do primeiro temporizador será desativado, desligando os tiristores T1 e T4. Da mesma forma que na primeira etapa, o novo valor de  $\alpha$  será calculado, dessa vez colocando o valor no primeiro temporizador.

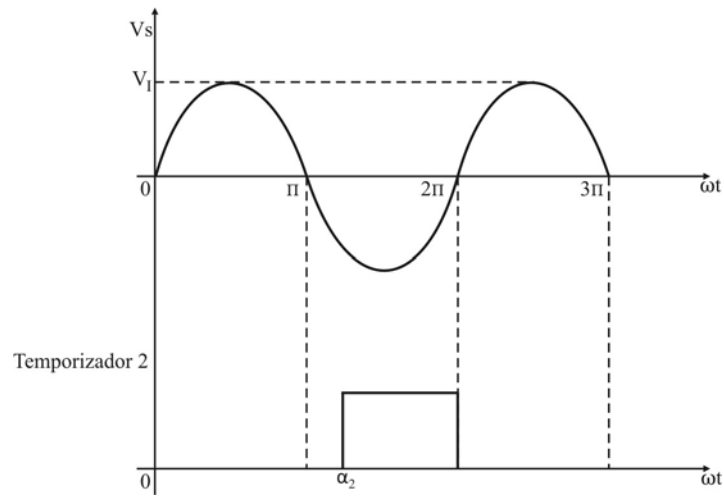


Fig. 4.33 - Disparo do 2º temporizador.

Como a saída dos temporizadores estão conectadas através de uma porta lógica E com o oscilador de 10 kHz, o sinal que estará presente nas saídas do PSoC, e que será utilizado para disparar o tiristor, é apresentado na Fig. 4.34. A largura desse sinal foi reduzida para apenas 20°, que é um valor suficiente para que os tiristores entrem em condução e que proporciona uma diminuição ainda maior na potência dissipada.

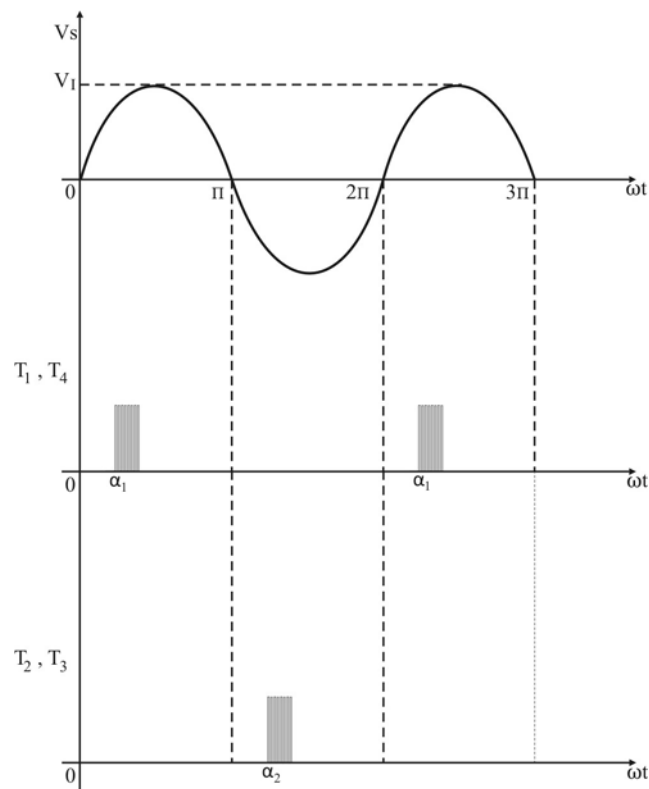


Fig. 4.34 - Sinal de disparo que será conectado à porta dos tiristores.



Assim que ocorrer uma nova passagem por zero, um sinal de interrupção será gerado, resultando no disparo do primeiro temporizador, com o valor do ângulo atualizado, e desligamento do segundo temporizador.

A repetição desse ciclo irá garantir ao circuito que o valor da saída seja estável para a referência escolhida. Outro fator importante para a estabilidade do sistema é a escolha adequada dos ganhos proporcional e integral. Seus valores devem ser ajustados de forma a se obter a melhor resposta do circuito de controle.

#### 4.5.2 Cálculo e atualização do ângulo de disparo

Uma das principais etapas do sistema de controle, a atualização do valor do ângulo de disparo  $\alpha$  através do cálculo da tensão de controle  $V_c$ , envolve alguns cuidados e também a utilização de estratégias de programação, que são apresentadas na Fig. 4.35.

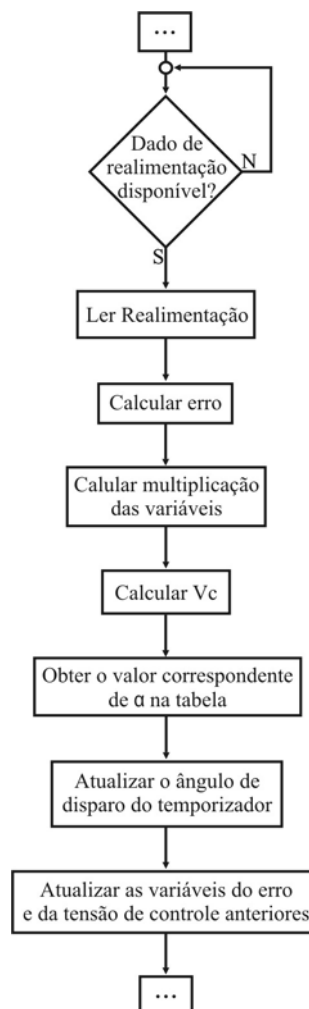


Fig. 4.35 - Fluxograma do cálculo do ângulo de disparo  $\alpha$ .

Após o disparo dos tiristores aguarda-se a disponibilização do valor de realimentação, para então prosseguir com o cálculo da tensão de controle.

Havendo a disponibilidade do valor de realimentação de corrente, alimenta-se a variável correspondente,  $V_{REA}$ , com o dado obtido. Em um próximo instante calcula-se o valor do erro, que é obtido subtraindo-se do valor de realimentação da corrente,  $V_{REA}$ , o valor de referência,  $V_{REF}$ . A próxima ação é influenciada pelo resultado dessa operação, que pode ter um valor positivo ou negativo. Caso o valor do erro seja positivo, alimenta-se a variável do erro,  $E_1$ , com o resultado da operação. Se o erro for negativo, incrementam-se dois espaços de memória,  $S_1$  e  $S_2$ , que serão utilizados como variáveis de decisão no cálculo da tensão de controle, e o valor que alimentará a variável do erro é o complemento do valor negativo (que representa o valor correto da subtração).

A seguir calculam-se as duas parcelas principais da equação da tensão de controle, expressões (4.5) e (4.6), utilizando-se os recursos de multiplicação do PSoC.

$$P_1 = (K_p + T \cdot K_i) \cdot E_1 \quad (4.5)$$

$$P_2 = K_p \cdot E_2 \quad (4.6)$$

O produto da multiplicação de dois números de 8 bits, que foi a resolução selecionada para essa aplicação, tem como resultado um número de 16 bits. Por se tratar de uma multiplicação de números fracionários, devido à consideração utilizada no cálculo das variáveis, formato Q1.7, os bits mais significativos do registro de 16 bits armazenam a parte principal do resultado. Os demais bits possuem valores pequenos, que podem ser desconsiderados para o cálculo da tensão  $V_c$ , sem que haja uma perda significativa no valor final. Sendo assim, após a adequação do valor presente no primeiro registro, alimentam-se as variáveis responsáveis pelo resultado das multiplicações, que serão utilizadas na equação de cálculo da tensão de controle.

No próximo momento utilizam-se as variáveis de decisão, denotadas na rotina de programação por  $S_1$  e  $S_2$ , para que a função de controle correta seja selecionada para o cálculo da tensão  $V_c$ .

Caso o erro atual,  $E_1$ , e o erro anterior,  $E_2$ , sejam positivos, a equação (4.7) será utilizada para o cálculo da tensão  $V_c$ .

$$V_c = V_{co} + (K_p + T \cdot K_i) \cdot E_1 - K_p \cdot E_2 \quad (4.7)$$

Se o erro atual for positivo e o erro anterior for negativo, o cálculo de  $V_c$  é feito através de (4.8).

$$V_c = V_{co} + (K_p + T \cdot K_i) \cdot E_1 + K_p \cdot E_2 \quad (4.8)$$

No caso do erro atual ser negativo e o erro anterior positivo, calcula-se  $V_c$  utilizando-se (4.9).

$$V_c = V_{co} - (K_p + T \cdot K_i) \cdot E_1 - K_p \cdot E_2 \quad (4.9)$$

Em uma situação em que o erro atual e o erro anterior sejam negativos, utiliza-se a expressão (4.10) para calcular  $V_c$ .

$$V_c = V_{co} - (K_p + T \cdot K_i) \cdot E_1 + K_p \cdot E_2 \quad (4.10)$$

Após o cálculo de  $V_c$  e adequação das variáveis de decisão  $S_1$  e  $S_2$ , alimenta-se a variável  $V_c$  com o valor obtido. Em seguida utiliza-se o valor de  $V_c$  para obter o ângulo de disparo  $\alpha$  correspondente, que está na tabela armazenada na memória ROM. De posse do valor de  $\alpha$ , alimenta-se o temporizador com o novo valor de comparação, que será utilizado no próximo disparo.

Na etapa final, os valores da tensão de controle anterior,  $V_{co}$ , e do erro anterior são atualizados com os valores das variáveis da tensão de controle e erro atuais, para utilização no próximo cálculo da tensão  $V_c$ . O ciclo será reiniciado quando um novo valor de realimentação for amostrado. Esses passos resumem as etapas envolvidas no cálculo e atualização do valor de  $\alpha$ .

## 4.6 Simulação do circuito de controle

Para selecionar os ganhos do controlador PI e comprovar o seu funcionamento através de uma simulação computacional, a ponte retificadora e os circuitos utilizados para a medição da corrente de saída foram modelados, com o objetivo de criar um sistema fiel ao circuito projetado. O diagrama de blocos do sistema de controle pode ser visto na Fig. 4.36.

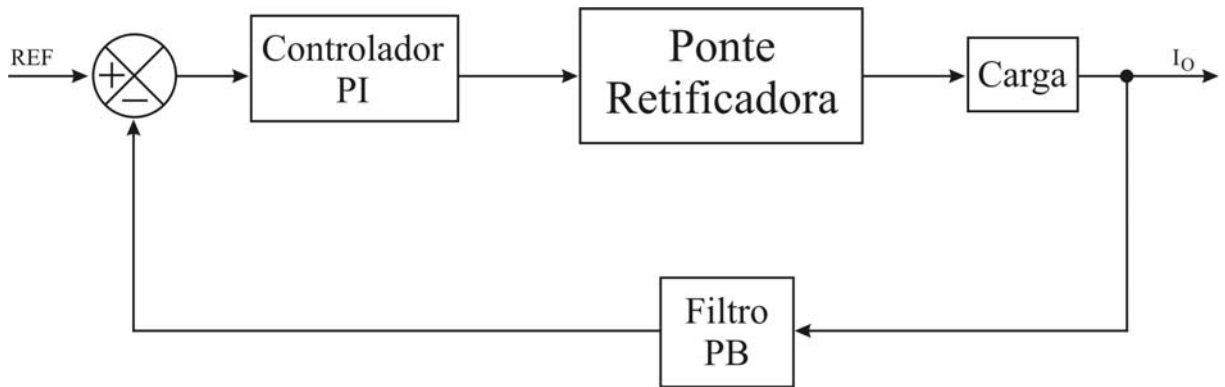


Fig. 4.36 - Diagrama de blocos do sistema de controle.

No primeiro bloco tem-se o controlador PI, que tem a equação vista em (4.11).

$$V_C = \frac{K_p \cdot s + K_i}{s} \quad (4.11)$$

O segundo bloco é a planta, que nesse projeto é a ponte retificadora. A tensão média de saída é expressa em função do  $\cos \alpha$  e da tensão de entrada eficaz, como pode ser visto em (4.12).

$$V_{Lmed} = 0,45 \cdot V_o \cdot (1 + \cos \alpha) \quad (4.12)$$

Entretanto, o  $\cos \alpha$  pode ser substituído pela relação existente entre o ângulo de disparo e a tensão de controle  $V_c$ , que é mostrada em (4.13).

$$\cos \alpha = \frac{V_M - 2 \cdot V_C}{V_M} \quad (4.13)$$

Substituindo (4.13) em (4.12), tem-se a equação (4.14), que será utilizada na planta.

$$V_{Lmed} = 0,9 \cdot V_o \cdot \left( 1 - \frac{V_C}{V_M} \right) \quad (4.14)$$

O terceiro bloco é representado pela carga, que nesse caso é uma resistência, onde a tensão média de saída, dividida pela resistência da carga, fornece a corrente de saída. A equação (4.15) representa a carga.

$$I = \frac{1}{R_L} \tag{4.15}$$

Na malha de realimentação tem-se o filtro passa-baixa, que é utilizado para fornecer a corrente média de saída ao circuito de controle. A equação característica desse tipo de filtro pode ser vista em (4.16).

$$I_{REA} = \frac{1}{1 + sRC} \tag{4.16}$$

Substituindo cada um dos blocos pela equação característica e destacando as variáveis de saída de cada bloco, obtém-se o diagrama da Fig. 4.37.

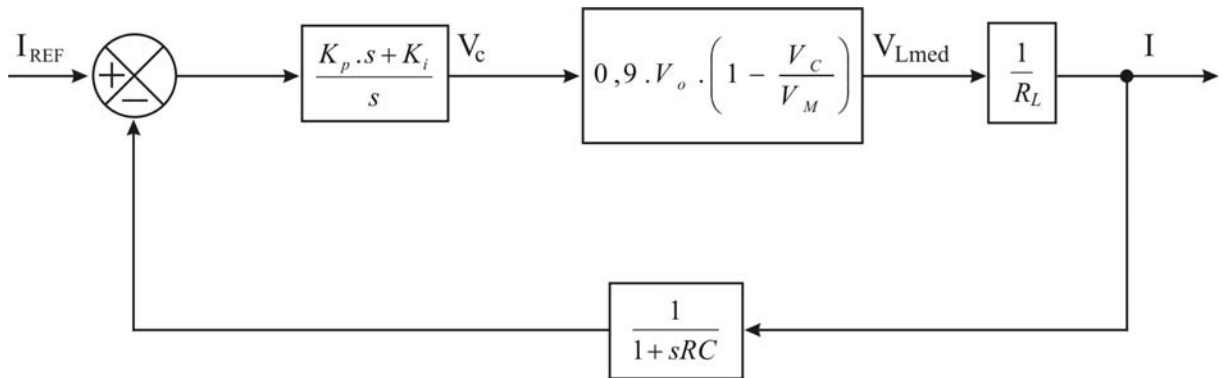


Fig. 4.37 - Diagrama de blocos expandido.

Iniciando o cálculo da função de transferência tem-se a equação apresentada em (4.17).

$$\frac{I(s)}{I_{REF}(s)} = \frac{\left(\frac{K_p \cdot s + K_i}{s}\right) \cdot \left(0,9 \cdot V_o \cdot \left(1 - \frac{V_C}{V_M}\right)\right) \cdot \left(\frac{1}{R_L}\right)}{1 + \left(\frac{K_p \cdot s + K_i}{s}\right) \cdot \left(0,9 \cdot V_o \cdot \left(1 - \frac{V_C}{V_M}\right)\right) \cdot \left(\frac{1}{R_L}\right) \cdot \left(\frac{1}{1 + sRC}\right)} \tag{4.17}$$

Realizando as multiplicações, e considerando que:

$$V_M = 5 \text{ V}; \quad V_o = 127 \text{ V}; \quad V_C = 2 \text{ V}; \quad R_L = 10 \text{ } \Omega; \quad R = 22 \text{ k}\Omega; \quad C = 10 \text{ } \mu\text{F}.$$

Resulta na equação (4.18).

$$\frac{I(s)}{I_{REF}(s)} = \frac{s^2 + s \left( \frac{1554K_p + 343K_i}{343K_p} \right) + \left( \frac{2590K_i - 1036K_p}{343K_p} \right)}{s^2 + s \left( \frac{1554K_p + 343K_i + 227}{343K_p + 50} \right) + \left( \frac{2590K_i - 1036K_p}{343K_p + 50} \right)} \quad (4.18)$$

A equação característica de um sistema de 2º ordem, como visto em [17], tem o formato da equação (4.19).

$$\frac{C(s)}{R(s)} = \frac{\omega_n^2}{s^2 + 2\zeta \omega_n s + \omega_n^2} \quad (4.19)$$

Onde:

- $\zeta$  - coeficiente de amortecimento;
- $\omega_n$  - frequência natural não-amortecida.

Para obter os ganhos proporcional e integral, é feita uma comparação entre a equação característica obtida, (4.18), e a equação característica de um sistema de 2º ordem, (4.19), que resulta nas relações mostradas em (4.20) e (4.21).

$$2\zeta\omega_n = \frac{1554K_p + 343K_i + 227}{343K_p + 50} \quad (4.20)$$

$$\omega_n^2 = \frac{2590K_i - 1036K_p}{343K_p + 50} \quad (4.21)$$

O coeficiente de amortecimento  $\zeta$  se relaciona com a frequência natural não amortecida  $\omega_n$  através da equação (4.22).

$$\omega_n = \frac{\pi}{t_p \cdot \sqrt{1 - \zeta^2}} \quad (4.22)$$

Onde:

$t_p$  - tempo de pico.

Utilizando, novamente, os conceitos apresentados em [17], selecionou-se o coeficiente de amortecimento 0,8 e o tempo de pico 0,5, para o cálculo dos parâmetros do sistema de controle. Sendo assim, a partir de (4.22), obtém-se a frequência  $\omega_n$ , que é igual a 10,46 rad/s, e será utilizada para calcular os ganhos  $K_p$  e  $K_i$ .

De posse desses valores, através das equações (4.20) e (4.21), foram obtidos os ganhos proporcional e integral, que correspondem a 0,33 e 5,8, respectivamente.

Através da simulação da função de controle, foram realizados ajustes nos ganhos, de forma a obter uma melhor resposta do controlador. Sendo assim, os valores escolhidos para os ganhos proporcional e integral, são mostrados em (4.23) e (4.24).

$$K_p = 1,12 \quad (4.23)$$

$$K_i = 35,4 \quad (4.24)$$

Estando definidas as constantes do circuito, iniciou-se o projeto do circuito de controle a ser simulado computacionalmente. O primeiro bloco do circuito, responsável pelo cálculo do erro existente entre a referência de corrente e a realimentação, pode ser visto na Fig. 4.38.

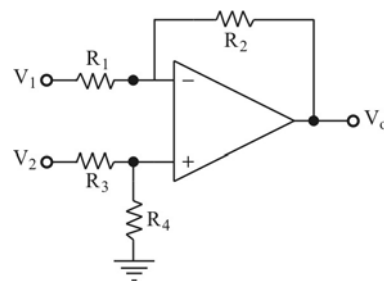


Fig. 4.38 - Circuito elétrico para o cálculo do erro.

Como visto em [17], para que a tensão de saída corresponda à diferença entre as tensões de entrada  $V_1$  e  $V_2$  é necessário estabelecer a relação mostrada em (4.25)

$$R_1 = R_2 = R_3 = R_4 \tag{4.25}$$

Sendo assim, o circuito da Fig. 4.38 recebe os valores ilustrados na Fig. 4.39.

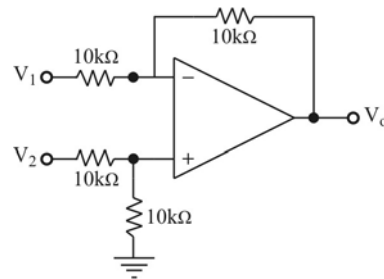


Fig. 4.39 - Circuito elétrico para o cálculo do erro com os componentes estabelecidos.

O próximo circuito a ser projetado é o do controlador PI, que tem o aspecto da Fig. 4.40.

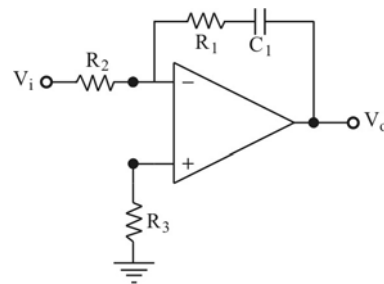


Fig. 4.40 - Circuito elétrico do controlador PI.

A relação entre os ganhos e o valor dos componentes é mostrada em (4.26) e (4.27)

$$K_p = \frac{R_2}{R_1} \tag{4.26}$$

$$K_i = \frac{1}{R_1 \cdot C_1} \tag{4.27}$$

A partir dos valores estabelecidos para os ganhos e selecionando o valor de 1 μF para o capacitor C<sub>1</sub>, foi realizado o cálculo das resistências. O circuito do controlador PI, com o valor dos componentes pode ser visto na Fig. 4.41.



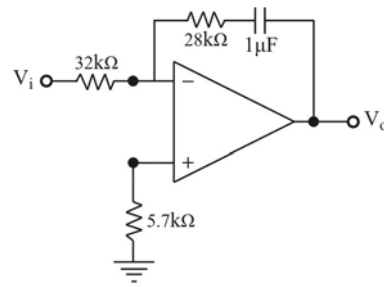


Fig. 4.41 - Circuito elétrico do controlador PI com os componentes estabelecidos.

De posse dos circuitos auxiliares, foi obtido o circuito completo da ponte retificadora controlada. O circuito simplificado é apresentado na Fig. 4.42 e o circuito completo está disponível no apêndice C.

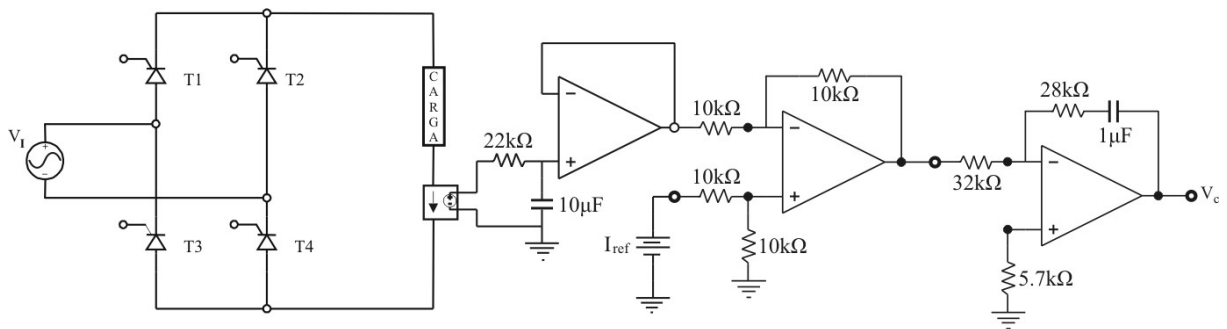


Fig. 4.42 - Circuito elétrico simplificado da ponte retificadora controlada.

Utilizando um *software* de simulação, foram obtidas as formas de onda de saída, que serão mostradas na próxima seção e traduzem a resposta esperada para o circuito projetado.

### 4.7 Formas de ondas esperadas na saída

Para comprovar o funcionamento do sistema de controle observou-se a resposta do mesmo a variações de carga e a variações na tensão de entrada.

A primeira situação apresenta a resposta do circuito a um degrau de carga. Como carga utilizou-se uma resistência de  $20\ \Omega$  e a referência de corrente foi estabelecida em 2 A. A forma de onda da corrente média de saída é mostrada na Fig. 4.43.

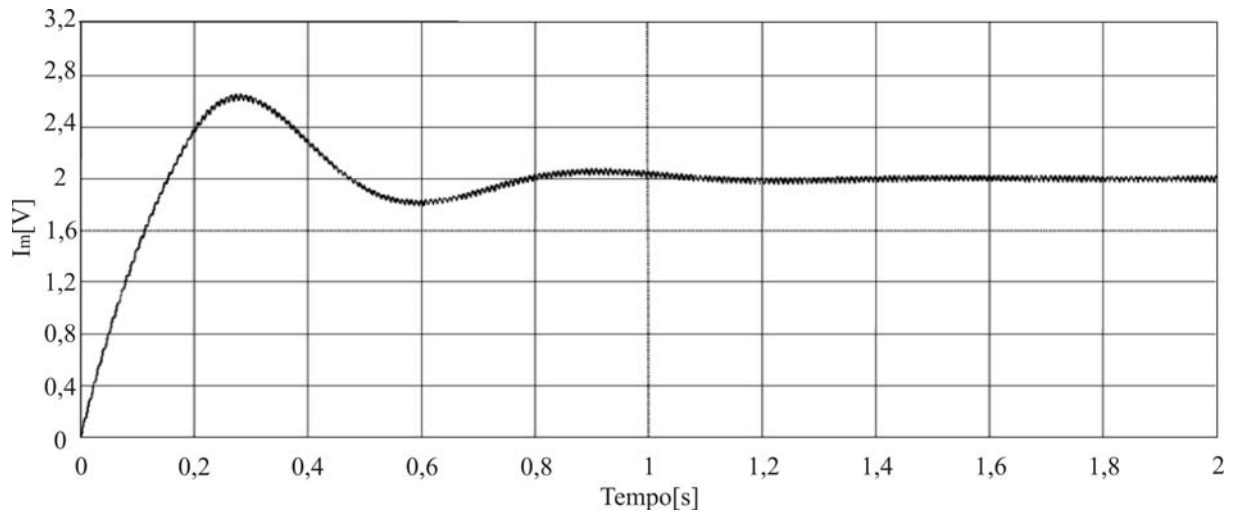


Fig. 4.43 - Resposta do sistema de controle a um degrau.

Para o degrau, o tempo de estabilização foi de 1,1s e o sobre-sinal de 30%. No ensaio seguinte, a corrente de referência foi estabelecida em 1 A e a carga sofreu uma variação de 20 para 10  $\Omega$ , ou seja, foi realizada uma variação negativa de 50%. O circuito simplificado e a forma de onda de saída podem ser vistos na Fig. 4.44. O tempo de resposta foi de 800 ms e o sobre-sinal de 25%.

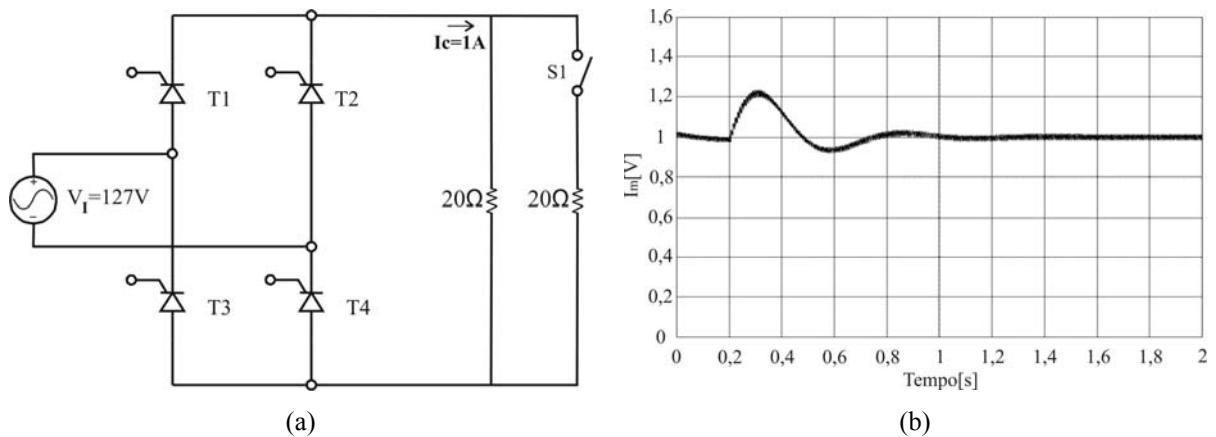


Fig. 4.44 - Ensaio realizado através de *software* para uma variação negativa na carga de 50%:  
(a) circuito; (b) corrente média de saída.

Na situação inversa, retirando-se a carga de 20  $\Omega$  do circuito, é obtida a forma de onda ilustrada na Fig. 4.45. O tempo de acomodação observado foi de 800 ms e a variação da corrente de 16%.

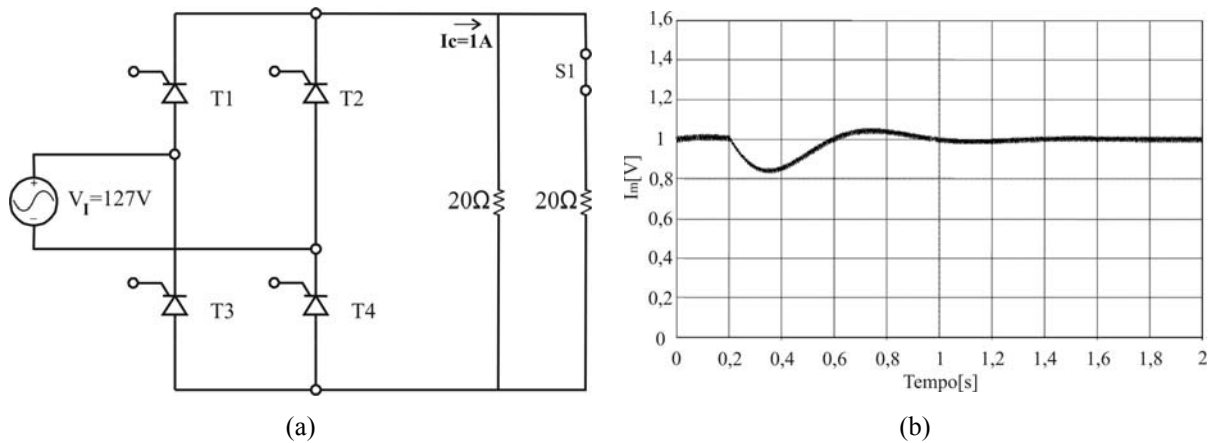


Fig. 4.45 - Ensaio realizado através de *software* para uma variação positiva na carga de 100%:  
 (a) circuito; (b) corrente média de saída.

No quarto ensaio a corrente de referência foi modificada para 2 A e a resistência do circuito para 30 Ω. Foi conectada em paralelo, uma carga de 20 Ω, que representa uma variação negativa de 60%. Na Fig. 4.46 é observada essa situação. O sobre-sinal foi de 30% e o tempo de acomodação de 700 ms.

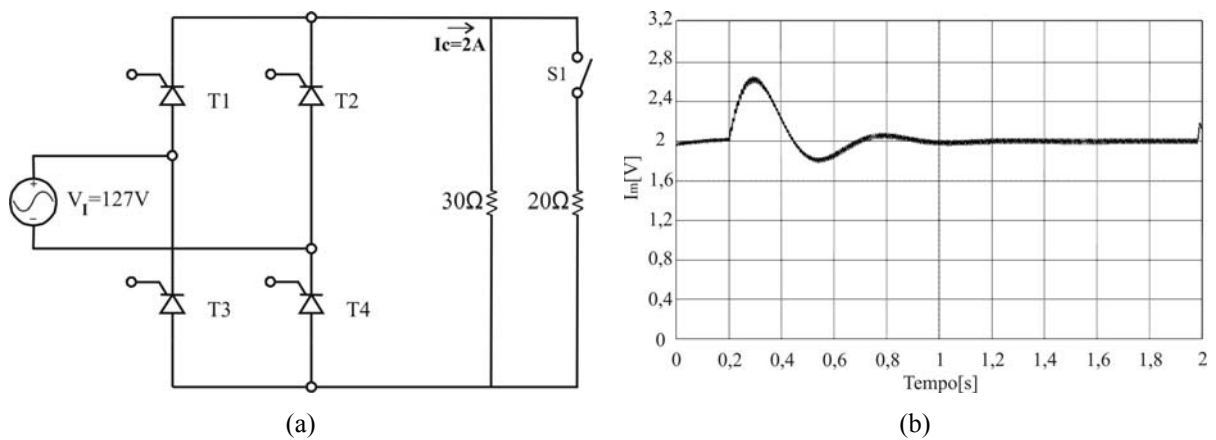


Fig. 4.46 - Ensaio realizado através de *software* para uma variação negativa na carga de 60%:  
 (a) circuito; (b) corrente média de saída.

De forma análoga ao realizado com a referência anterior, a carga foi retirada do circuito provocando uma variação de 12 para 30 Ω. A Fig. 4.47 apresenta essa situação, onde o tempo de resposta foi de 800 ms e a variação da corrente de 20%.

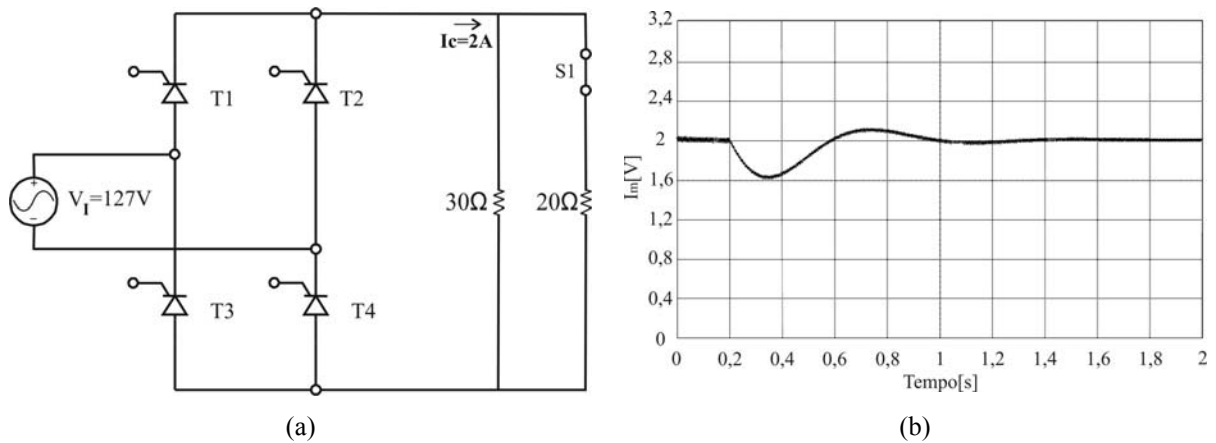


Fig. 4.47 - Ensaio realizado através de *software* para uma variação na carga de 12 para 30  $\Omega$ :  
 (a) circuito; (b) corrente média de saída.

No sexto ensaio foi realizada uma variação na tensão de entrada. A carga foi mantida em 20  $\Omega$  e a corrente de referência em 2 A. Ao variar a tensão de entrada de 100 para 75% o circuito apresentou o comportamento mostrado na Fig. 4.48. Foi possível observar um tempo de acomodação de 700 ms e uma variação da corrente de 8%.

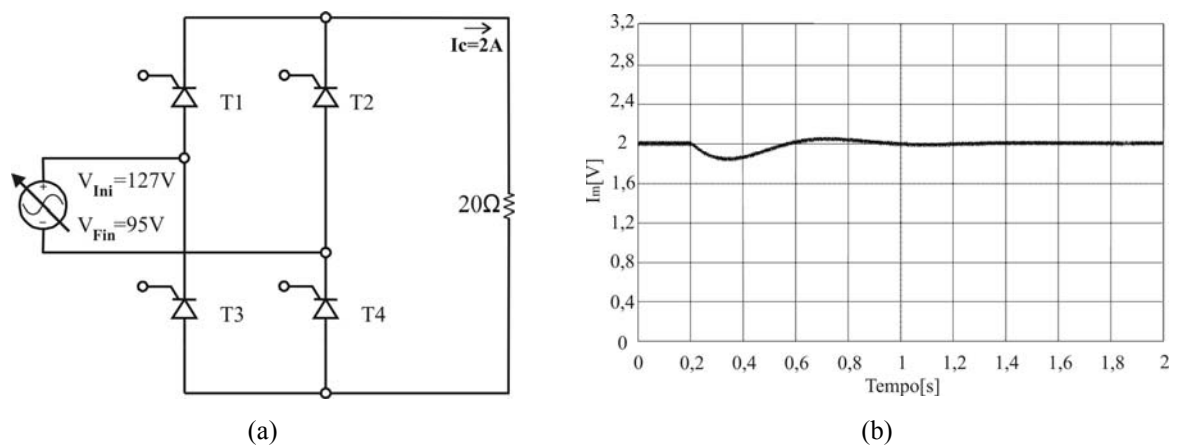


Fig. 4.48 - Ensaio realizado através de *software* para uma variação na tensão de entrada de 100 para 75%:  
 (a) circuito; (b) corrente média de saída.

Na situação contrária, uma variação de 75 para 100%, o tempo de resposta foi de 600 ms e o sobre-sinal de 10%. A forma de onda da corrente média de saída pode ser vista na Fig. 4.49.

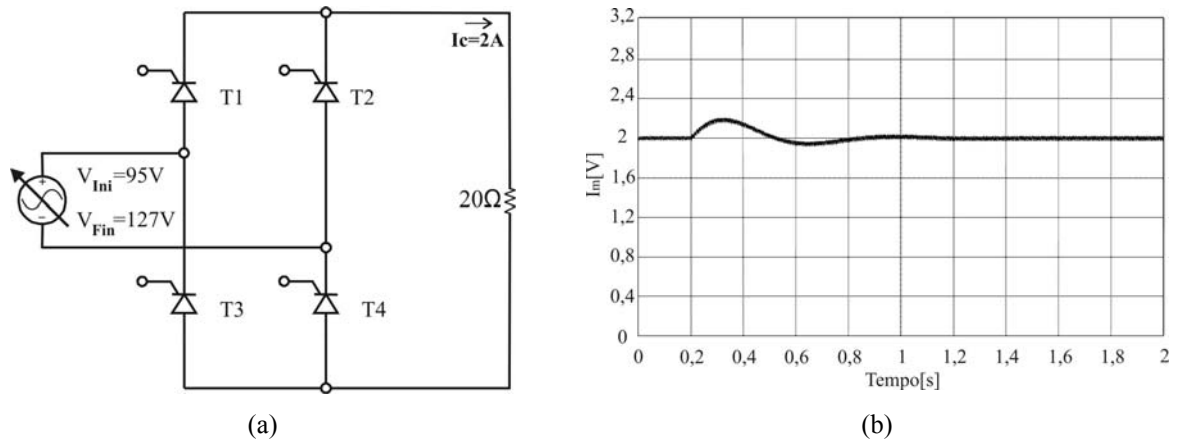


Fig. 4.49 - Ensaio realizado através de *software* para uma variação na tensão de entrada de 75 para 100%:  
(a) circuito; (b) corrente média de saída.

Os resultados apresentados para o sistema de controle se mostraram satisfatórios, e comprovam o funcionamento do controlador PI projetado. No Capítulo 5 será feita uma comparação entre a resposta do circuito simulado e os dados obtidos no projeto implementado utilizando o PSoC.

## 4.8 Conclusão

Nesse capítulo apresentou-se algumas vantagens da utilização do PSoC, frente a outros dispositivos convencionais, que proporcionaram a diminuição do número de componentes utilizados na implementação do projeto, maior confiabilidade ao sistema e robustez. Foi mostrada toda etapa de configuração do PSoC, desde a configuração dos pinos e barramentos à configuração dos blocos, e, também, os fluxogramas do sistema de controle, que facilitam o entendimento do código de programação. Ao final foram apresentadas algumas formas de onda da corrente de saída, que mostraram a eficácia do sistema de controle projetado.

# *Capítulo 5*

## **5 Resultados**

### **5.1 Introdução**

Nesse capítulo apresenta-se o circuito projetado, mostrando-se as etapas envolvidas no seu desenvolvimento.

A resposta do sistema de controle será analisada e as formas de onda de saída, para diferentes situações de carga e variações na tensão de entrada, serão apresentadas. Ao final será feita uma análise dos resultados obtidos e uma comparação com os resultados observados através da simulação computacional.

### **5.2 Desenvolvimento do circuito projetado**

Após a definição dos circuitos a serem utilizados no projeto, realizada no capítulo 3, e posterior configuração do PSoC, apresentada no capítulo 4, iniciou-se o projeto do circuito. Seu circuito elétrico é apresentado na Fig. 5.1.

Na Fig. 5.1 é possível observar as diferentes partes do circuito, que foram apresentadas separadamente no Capítulo 3. De azul está destacado o circuito de passagem por zero, que é semelhante ao apresentado em [14]. A principal diferença entre o circuito utilizado e o presente na referência é a ausência do capacitor utilizado na saída do circuito, já que ao retirá-lo não houve alteração na saída do circuito.

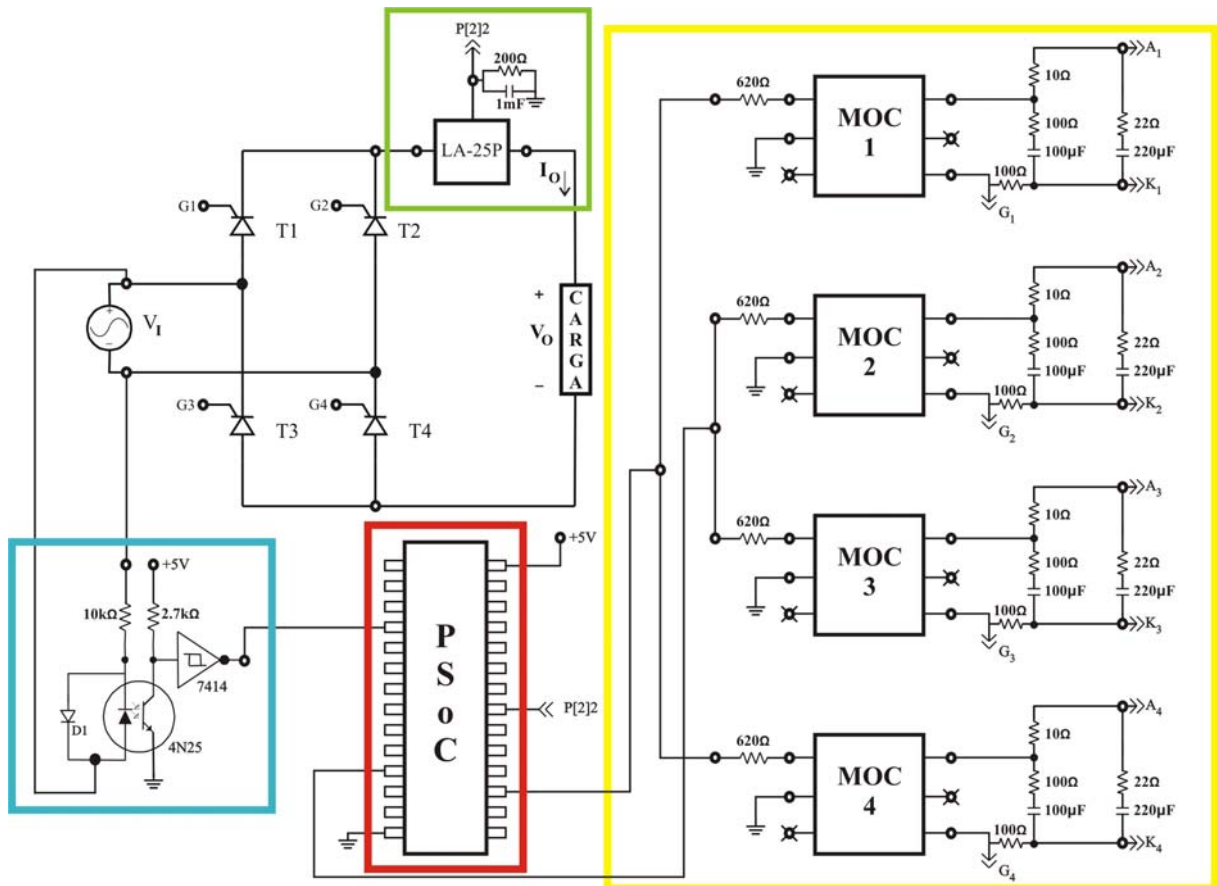


Fig. 5.1 - Circuito elétrico projetado.

Outra alternativa para diminuir o número de componentes se deu em relação à retirada do inversor *Schimit Trigger* (componente 7414). Com essa modificação o funcionamento do circuito permaneceu inalterado, entretanto, devido à característica do sinal nos momentos de passagem por zero, que tem a forma semelhante à uma rampa, o mesmo ocasionava uma interpretação incorreta, através do PSoC, de mais de uma passagem por zero, prejudicando o funcionamento do controle e ocasionando a existência de pulsos de disparo em momentos indesejados. A forma de onda do circuito de passagem por zero pode ser vista na Fig. 5.2.

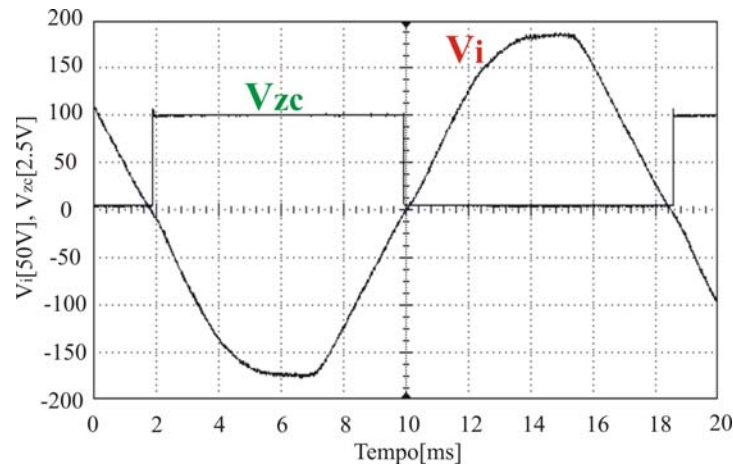


Fig. 5.2 - Tensão de entrada ( $V_i$ ) e saída do circuito de passagem por zero ( $V_{zc}$ ).

Observou-se que a passagem de 1 para 0, acontece um pouco antes do momento esperado, com uma diferença em torno de 0,3 ms. Devido a essa diferença, foi necessário estabelecer um ângulo mínimo de disparo ligeiramente superior, em virtude da dependência entre os pulsos de disparo e os sinais de passagem por zero. Foi selecionado um ângulo mínimo de disparo de  $15^\circ$  e um ângulo máximo de  $175^\circ$ , com o intuito de evitar o disparo dos tiristores T1 e T4 enquanto os tiristores T2 e T3 estivessem conduzindo.

Na Fig. 5.1, em amarelo, é possível ver o circuito de disparo. O pulso gerado pelo PSoC, que irá acionar o LED do optoacoplador presente no circuito do *driver*, é observado na Fig. 5.3.

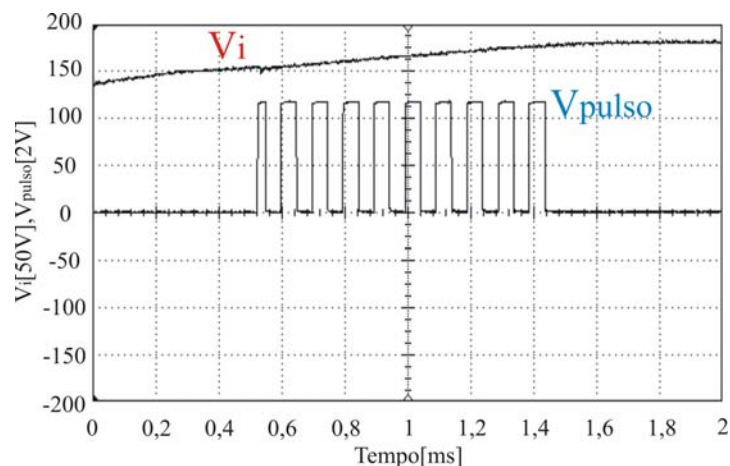


Fig. 5.3 - Pulsos de disparo gerados pelo PSoC ( $V_{pulso}$ ).

Como citado no Capítulo 4, o pulso de disparo é uma forma de onda com largura de  $20^\circ$  e frequência de 10 kHz. Esse recurso foi utilizado com o intuito de diminuir a potência dissipada no PSoC. O circuito do *driver*, utilizado no disparo dos tiristores, possui



componentes semelhantes aos utilizados em [14], e é constituído de circuitos de proteção, um circuito *snubber* e um optoacoplador MOC3011.

Ainda analisando a Fig. 5.1 tem-se, em verde, o circuito de medição da corrente de saída, que é composto pelo sensor *Hall* LA-25P, de um resistor e de um capacitor. De acordo com o resistor escolhido, o valor da tensão no ponto M será alterado. O capacitor foi inserido no circuito como uma estratégia para aumentar a precisão do valor interpretado pelo PSoC através do filtro passa-baixa.

De posse do circuito elétrico do projeto, iniciou-se o desenvolvimento de uma placa de circuito impresso capaz de conectar cada uma das partes do circuito. Na Fig. 5.4a pode ser visto o *layout* da placa e na Fig. 5.4b a placa finalizada.

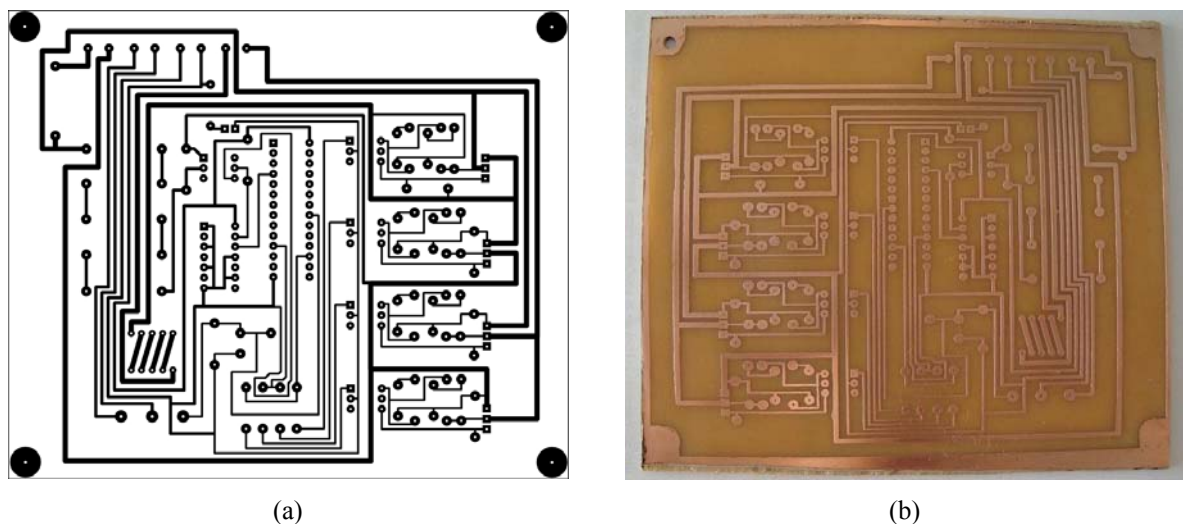


Fig. 5.4 - Placa de circuito impresso utilizada no projeto: (a) *layout* da placa; (b) placa finalizada.

O aspecto final da placa é apresentado na Fig. 5.5. Nessa figura pode-se observar os mesmos circuitos citados para a Fig. 5.1, que estão destacados com suas respectivas cores. Os tiristores estão acoplados a dissipadores de calor, de forma a tornar mais eficiente a dissipação do calor gerado pela corrente que circula no dispositivo. O restante do circuito é composto por um LED, que indica quando a placa está energizada, e por um fusível, que protege o circuito de um curto. As dimensões da placa são de 12 cm de largura e 14 cm de comprimento.

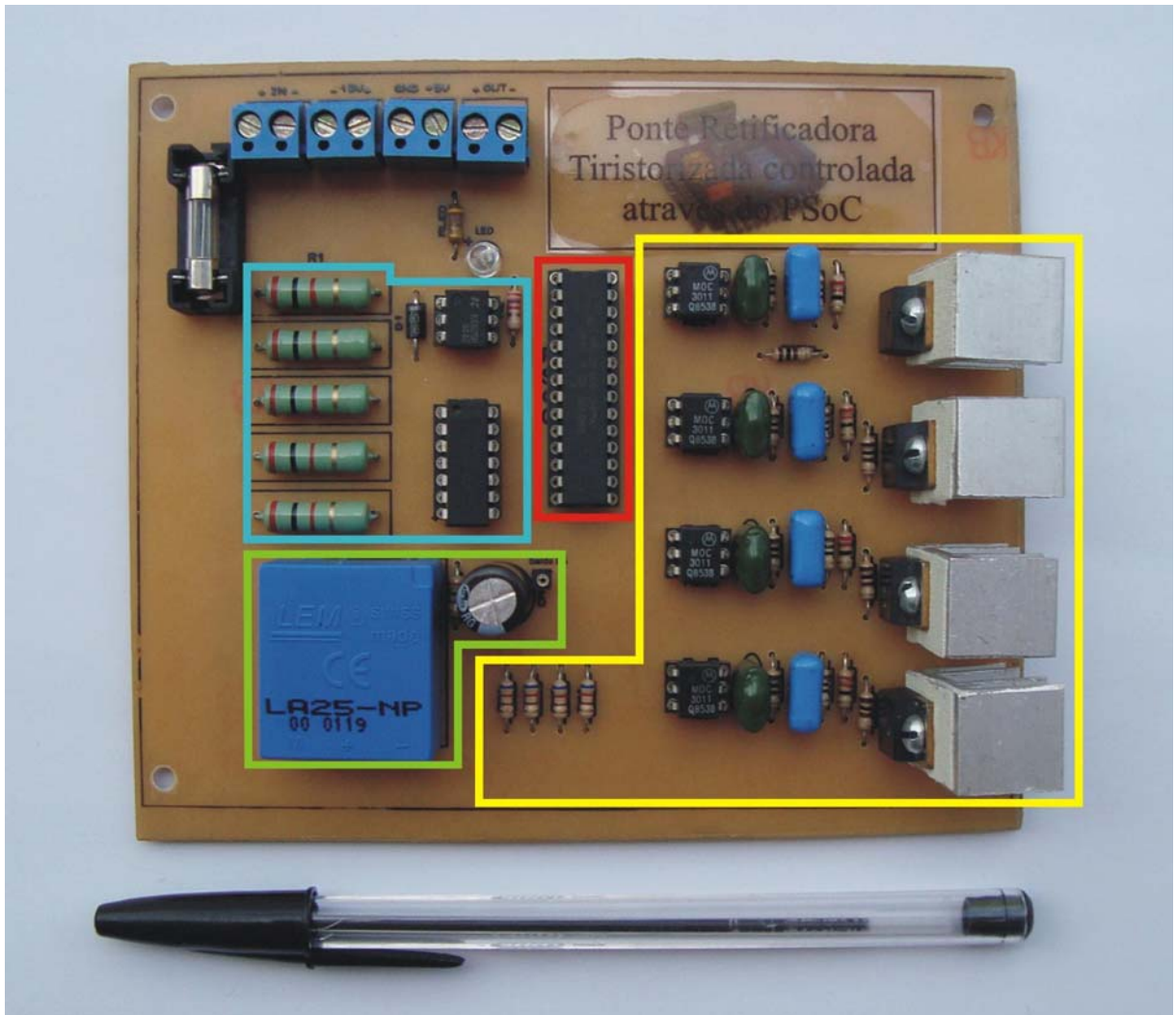


Fig. 5.5 - Aspecto final da placa de circuito impresso.

Como carga do circuito foram utilizadas 5 lâmpadas incandescentes da marca Osram, para tensão de alimentação de 127V, sendo três lâmpadas de 100W e duas lâmpadas de 200W, totalizando uma carga de 700W. O arranjo das cargas pode ser visto na Fig. 5.6.

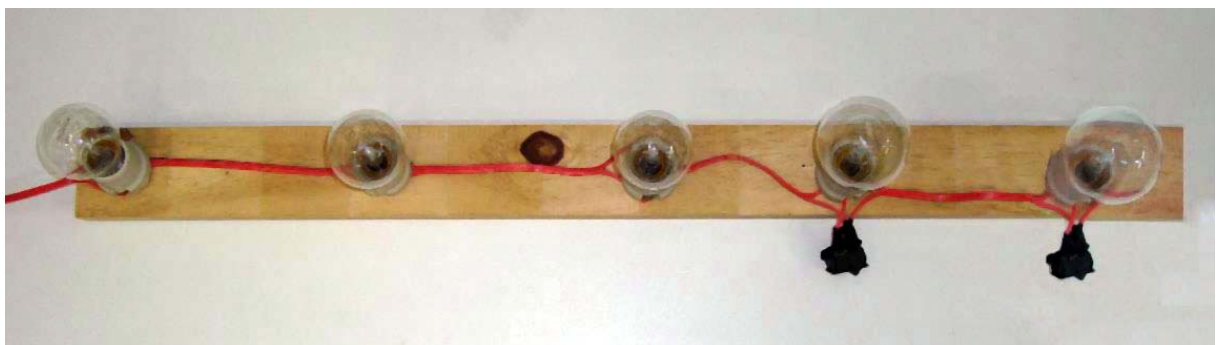


Fig. 5.6 - Arranjo das cargas utilizadas.

Para variar a tensão de entrada da ponte retificadora, utilizou-se um transformador variável, também conhecido como Varivolt, da marca STP, modelo VT-245, com corrente máxima de saída de 11 A e potência máxima de 4,5 kVA, que é capaz de variar a entrada de 0 a 100%. Esse equipamento pode ser visto na Fig. 5.7.



Fig. 5.7 - Equipamento utilizado para variar a tensão de entrada.

Utilizando-se o circuito projetado, foram estabelecidas diferentes situações de carga e, também, foram realizadas variações na tensão de entrada.

### 5.3 Resposta do circuito a variações

Nessa seção serão apresentadas as formas de onda do circuito para diferentes situações de carga e a resposta do sistema de controle a variações na tensão de entrada e na carga.

As formas de onda foram obtidas com um osciloscópio HP 54645D, que possui uma frequência de amostragem de 100 MHz e dois canais analógicos, em conjunto com uma ponta de prova de corrente da marca Tektronix, modelo A622, capaz de medir correntes de 50 mA a 100 A, onde a corrente medida é apresentada em forma de tensão. Para os níveis de corrente do circuito utilizou-se a relação de 0,1V/A, ou seja, uma corrente de 1 A será lida como uma tensão de 100 mV. O erro de medição é de +/- 3%. Para alimentar o sensor *Hall* LA-25P com +/- 15 V e o restante do circuito com 5 V, foi utilizada a fonte de alimentação HP E3631A, que é capaz de produzir na saída tensões de 0 a +/- 25 V e até 1 A.

### 5.3.1 Tensão de entrada constante e carga variável

Nos ensaios apresentados a seguir, a tensão de entrada foi mantida constante em 127V e a carga foi variada com o intuito de comprovar o funcionamento do sistema de controle.

#### 5.3.1.1 Corrente de referência 2A

Nesse ensaio a corrente de referência foi estabelecida em 2 A e utilizou-se como carga uma lâmpada de 200 W em conjunto com uma lâmpada de 100 W e outras duas lâmpadas de 100 W, acionadas através de S1 e S2, como mostra o circuito da Fig. 5.8a.

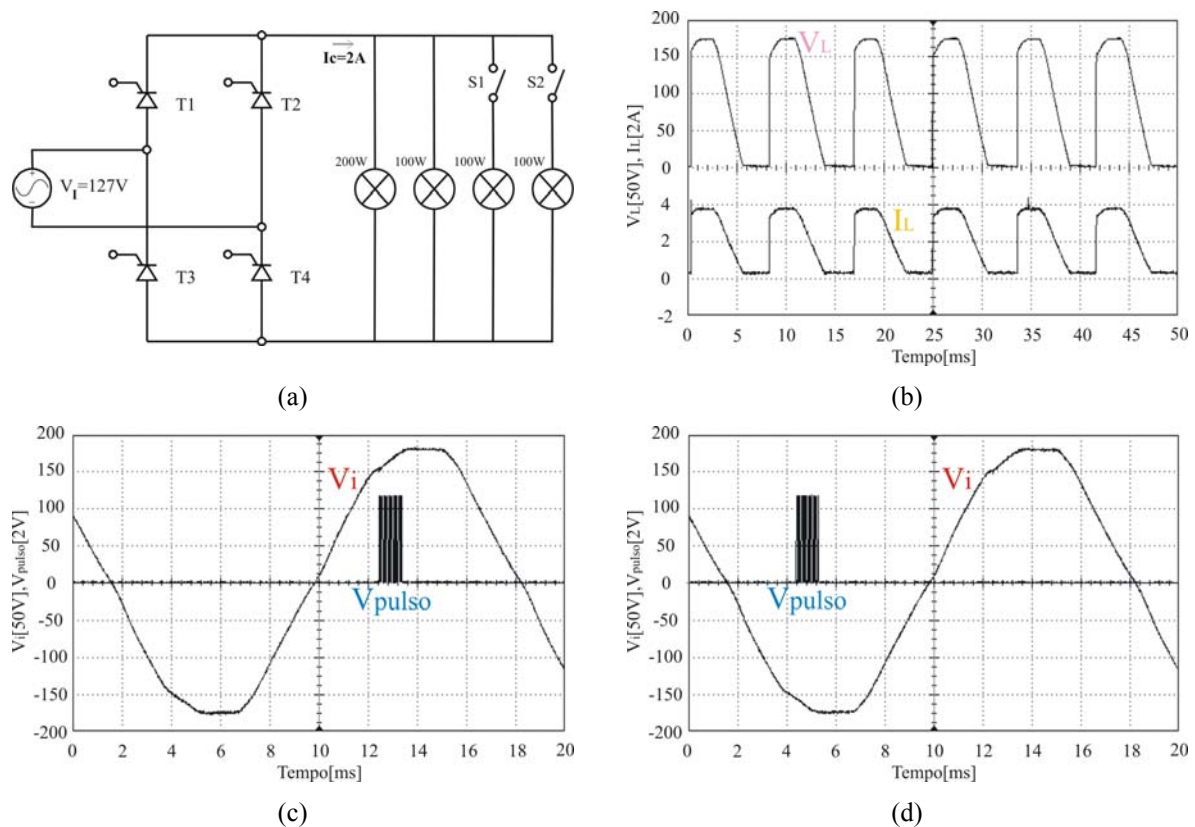


Fig. 5.8 - Ensaio 1 com carga de 300 W: (a) circuito elétrico; (b) tensão ( $V_L$ ) e corrente ( $I_L$ ) na carga; (c) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T1 e T4 ( $V_{pulso}$ ); (d) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T2 e T3 ( $V_{pulso}$ ).

Ao fechar a chave S1 irá ocorrer uma variação na carga, que modificará o valor do ângulo de disparo  $\alpha$ . Essa situação é observada na Fig. 5.9.

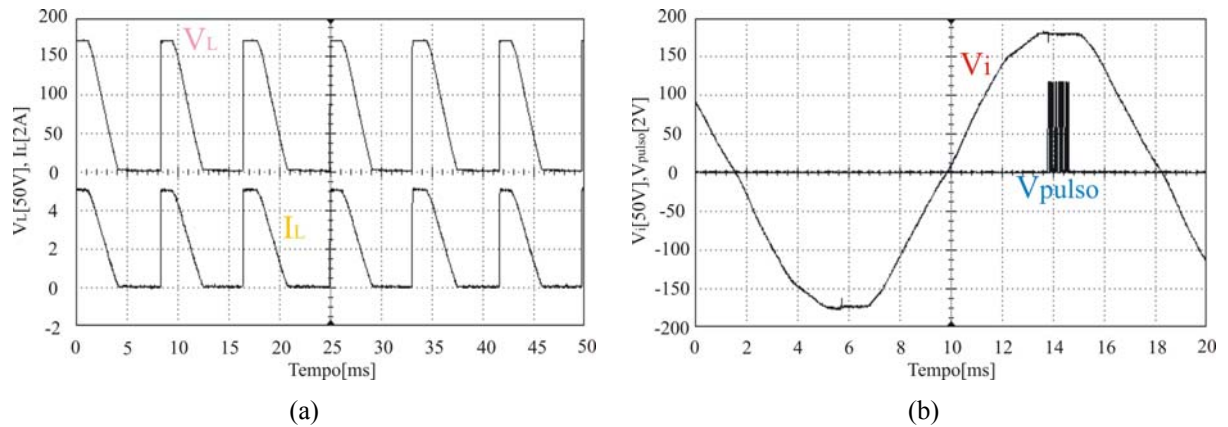


Fig. 5.9 - Ensaio 1 com carga de 400 W: (a) tensão ( $V_L$ ) e corrente na carga ( $I_L$ );  
 (b) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T1 e T4 ( $V_{pulso}$ ).

Variando novamente a carga, através do fechamento da chave S2, modifica-se o valor do ângulo de disparo. As novas formas de onda são apresentadas na Fig. 5.10.

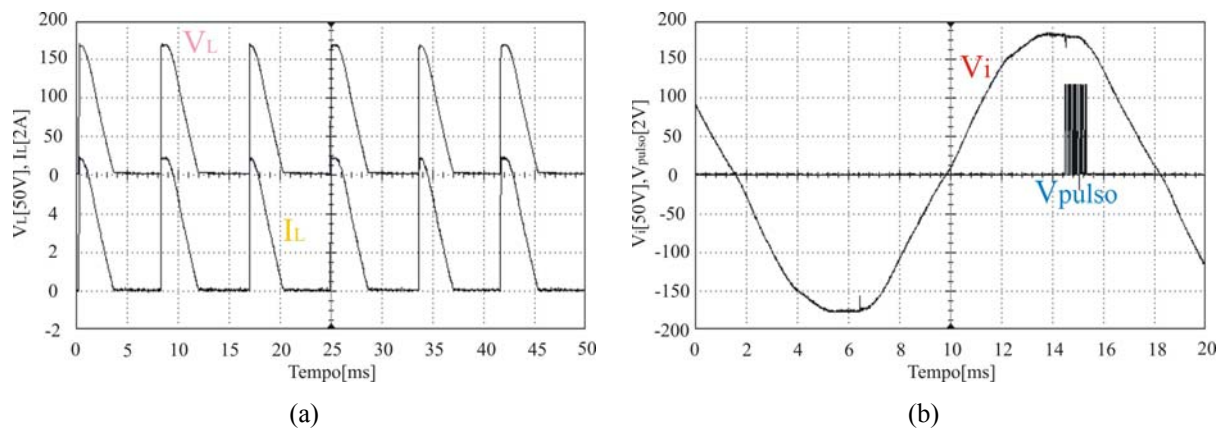


Fig. 5.10 - Ensaio 1 com carga de 500 W: (a) tensão ( $V_L$ ) e corrente ( $I_L$ ) na carga;  
 (b) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T1 e T4 ( $V_{pulso}$ ).

Outro aspecto a ser observado é o tempo gasto até que a saída do circuito se estabilize após uma variação na carga. Nas Fig. 5.11a e Fig. 5.11b é possível observar a corrente de saída do circuito e o tempo decorrido até que a mesma se torne estável novamente, durante a variação da carga de 300 para 400 W.

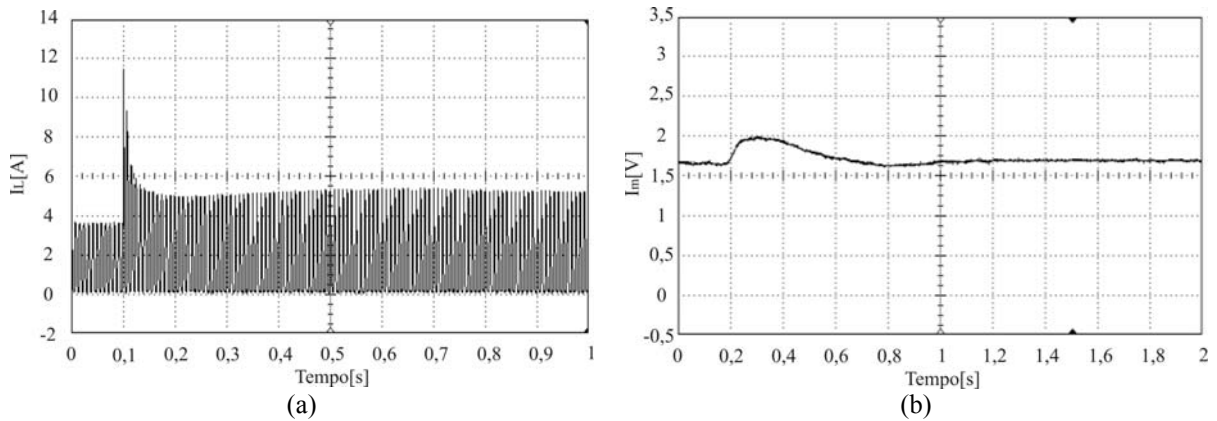


Fig. 5.11 - Corrente de saída durante a variação da carga de 300 para 400 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Nesse ensaio o tempo de resposta se mostrou satisfatório, quando comparado com os resultados obtidos nas outras aplicações. A saída estabilizou-se em cerca de 600 ms, tendo em vista que a cada segundo é possível realizar 120 iterações (uma a cada 8,33 ms), e apresentou um sobre-sinal da ordem de 21%. O pico de corrente na carga, que é observado na Fig. 5.11a, é causado pelas harmônicas de corrente na carga e é uma característica das pontes retificadoras a tiristor [11]. A corrente de saída do filtro passa-baixa, Fig. 5.11b, apresenta valores diferentes da referência estabelecida. No gráfico, o valor medido é de aproximadamente 1,7 A, enquanto a referência é de 2 A. Essa diferença se justifica, em partes, devido à utilização de referências internas, pelo PSoC, para a adequação do sinal. Outra justificativa está relacionada ao número finito de valores de  $\alpha$ , onde o sistema de controle irá selecionar o valor que mais se aproxima da referência estabelecida.

Na Fig. 5.12a e Fig. 5.12b é mostrado o momento de abertura de S1. O tempo de estabilização, na retirada da carga, foi de 600 ms e a variação da corrente de 14%.

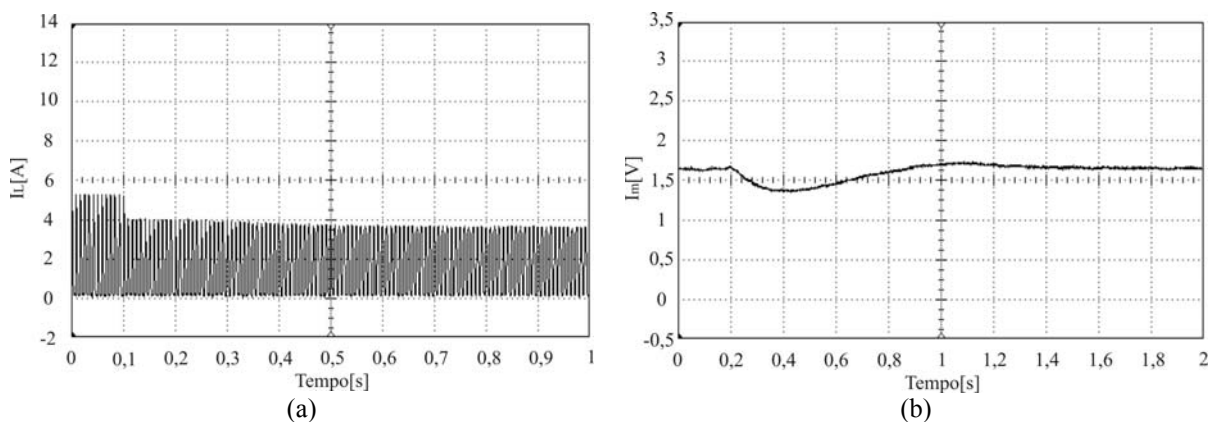


Fig. 5.12 - Corrente de saída durante a variação da carga de 400 para 300 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Aumentando um pouco mais a carga do circuito, através do fechamento do interruptor S2, estando a chave S1 fechada, tem-se a situação apresentada na Fig. 5.13. Nessa condição o circuito estabilizou-se em 700 ms e apresentou um sobre-sinal de 20%.

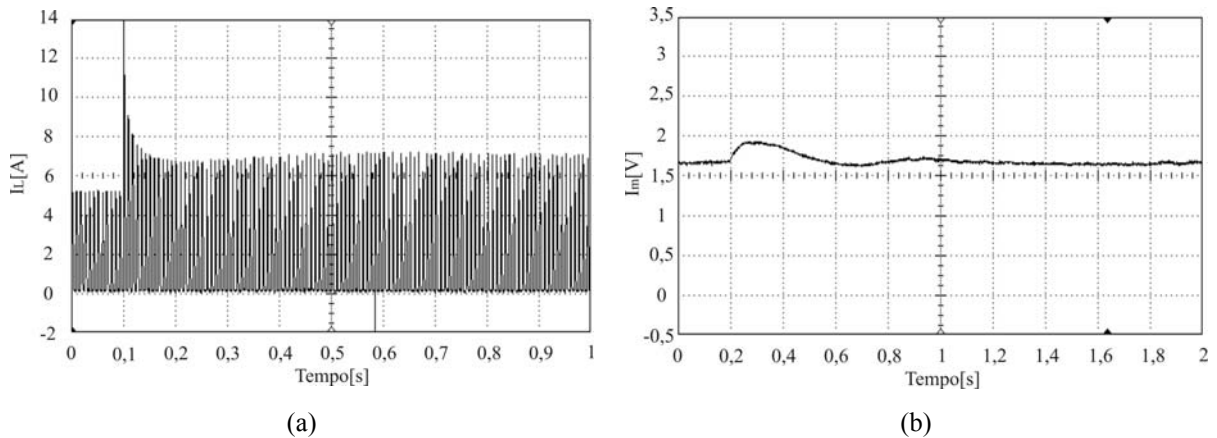


Fig. 5.13 - Corrente de saída durante a variação da carga de 400 para 500 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Retirando-se a carga do circuito, tem-se a situação apresentada na Fig. 5.14. A variação da corrente foi de 11% e o tempo de resposta ligeiramente superior, da ordem de 1s.

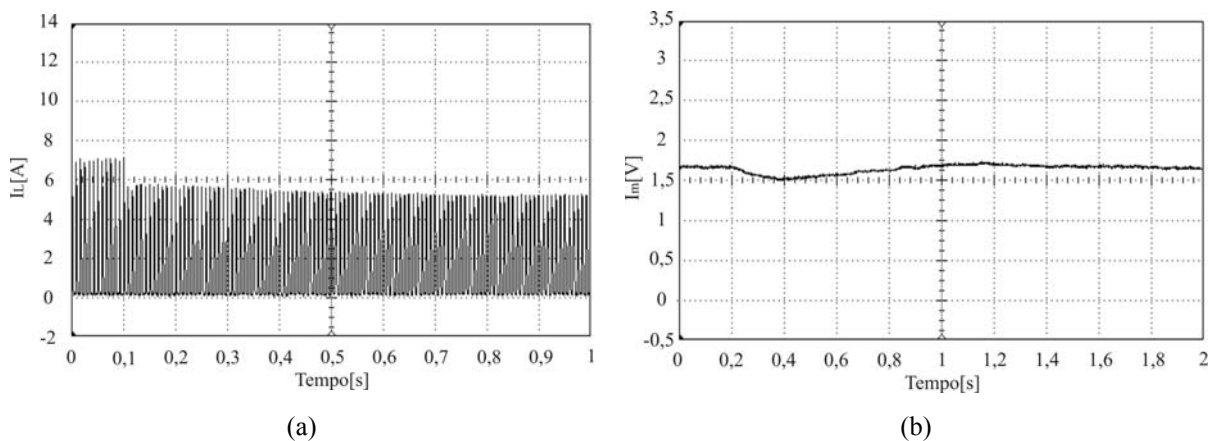


Fig. 5.14 - Corrente de saída durante a variação da carga de 500 para 400 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Utilizando a situação inicial do circuito, ou seja, os interruptores S1 e S2 abertos, ambas as chaves foram fechadas simultaneamente, provocando uma alteração na carga de 300 para 500 W. A forma de onda da corrente de saída nesse instante é vista na Fig. 5.15. O tempo de resposta observado foi de 1,2 s e o sobre sinal de 46%.

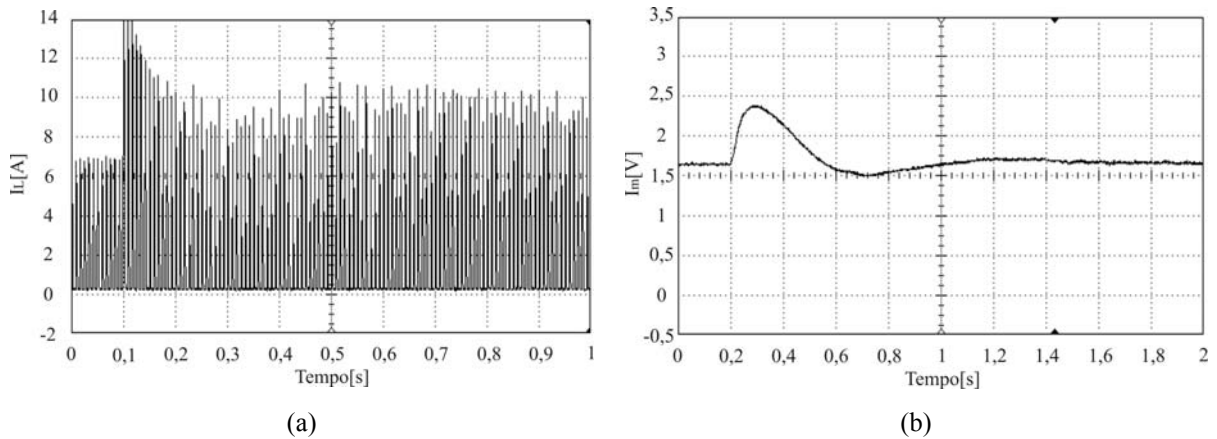


Fig. 5.15 - Corrente de saída durante a variação da carga de 300 para 500 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

Na situação contrária, carga de 500 W e abertura simultânea de S1 e S2, têm-se as formas de observadas na Fig. 5.16. A variação da corrente foi menor, comparando-se com a variação anterior, ficando em torno de 23% e o tempo de acomodação em 800 ms.

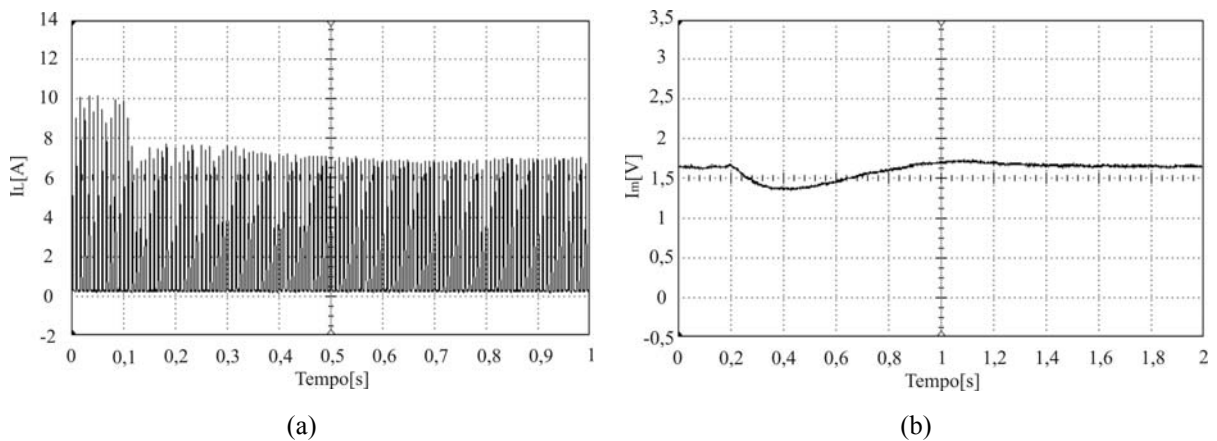


Fig. 5.16 - Corrente de saída durante a variação da carga de 500 para 300 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

### 5.3.2 Carga constante e tensão de entrada variável

Para os ensaios apresentados a seguir, estabeleceu-se uma corrente de saída de referência, mantendo a carga constante, e modificou-se a tensão de entrada através de um transformador variável. Esses ensaios foram realizados para comprovar a capacidade do sistema de controle de responder a variações da tensão de entrada.



### 5.3.2.1 Corrente de referência 2A

Para esse ensaio estabeleceu-se uma corrente de referência de 2 A e conectou-se, à saída do circuito, uma carga de 300 W. Em um primeiro instante a tensão de entrada sofreu uma variação de 100 para 85%, que pode ser visto na Fig. 5.17. A situação inversa, uma variação de 85 para 100%, foi realizada em seguida e é mostrada na Fig. 5.18. Na primeira situação o tempo de resposta foi de 800 ms e a variação da corrente de 5%, que foi o mesmo valor do sobre-sinal da segunda situação, que teve a saída estabilizada em 700 ms.

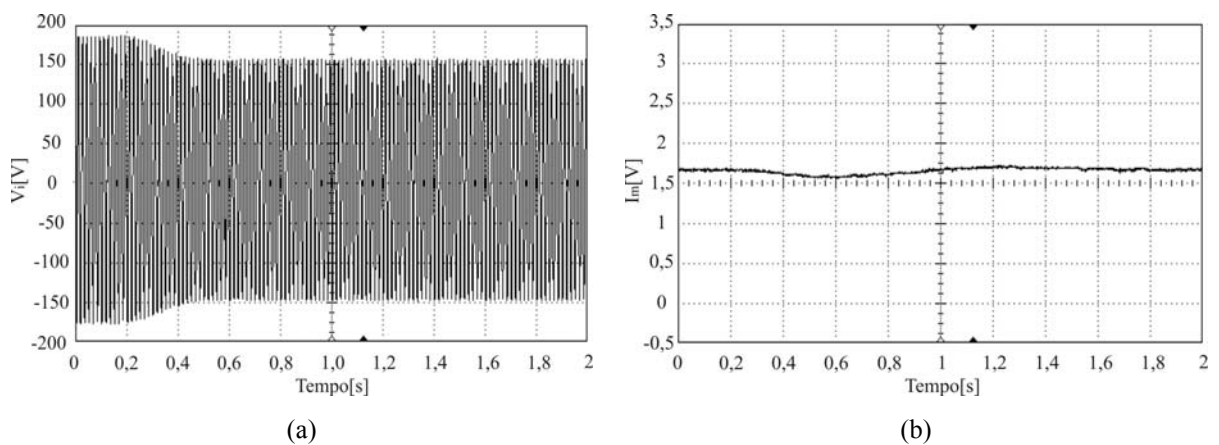


Fig. 5.17 - Formas de onda durante a variação da tensão de entrada de 100 para 85%:

(a) tensão de entrada; (b) corrente média de saída (no PSoC).

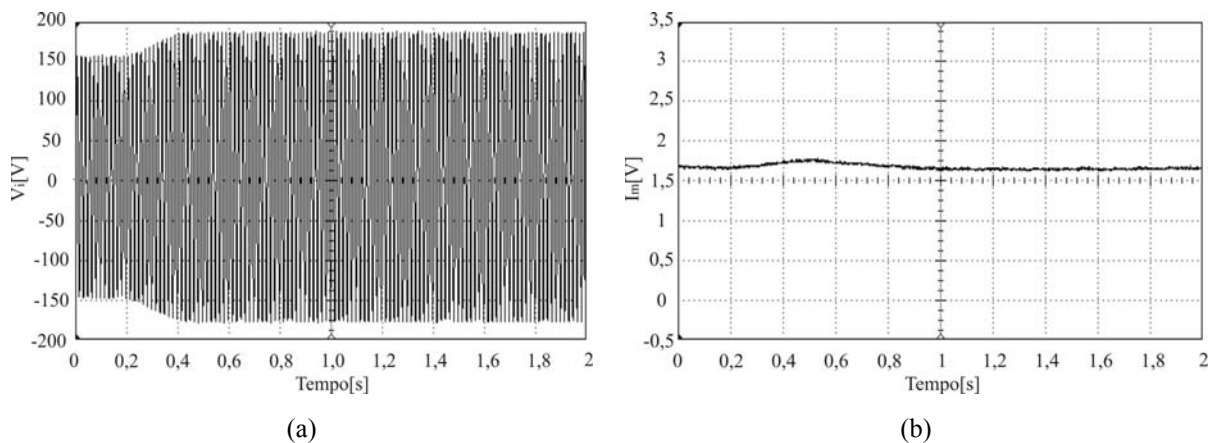


Fig. 5.18 - Formas de onda durante a variação da tensão de entrada de 85 para 100%:

(a) tensão de entrada; (b) corrente média de saída (no PSoC).

Utilizando a mesma referência e carga das duas situações anteriores, modificou-se a tensão de entrada em 25%, resultando nas formas de onda da Fig. 5.19 e Fig. 5.20. A primeira

situação teve um tempo de resposta de 1 s e pequena variação da corrente, em torno de 5%. Na segunda situação, o tempo de resposta foi da ordem de 900 ms e o sobre-sinal de 8%.

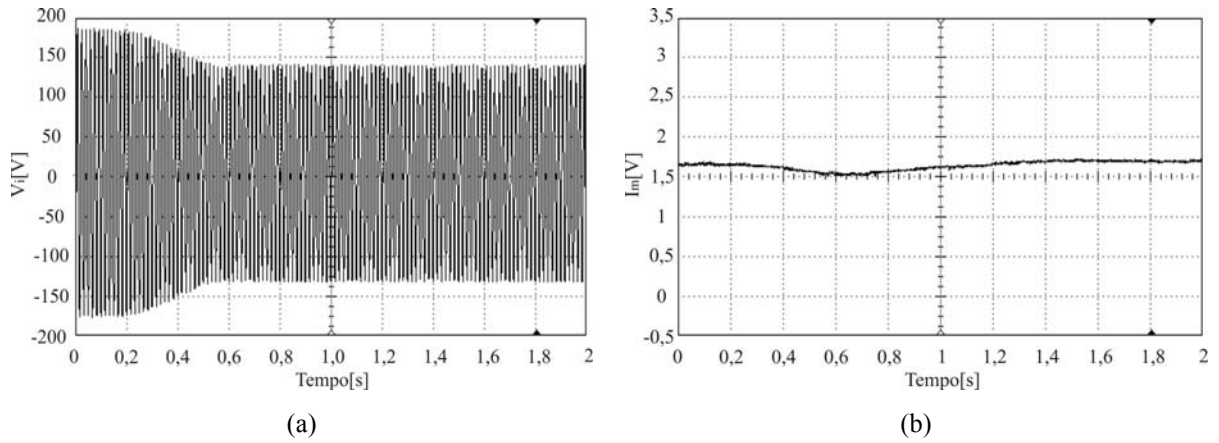


Fig. 5.19 - Formas de onda durante a variação da tensão de entrada de 100 para 75%:

(a) tensão de entrada; (b) corrente média de saída (no PSoC).

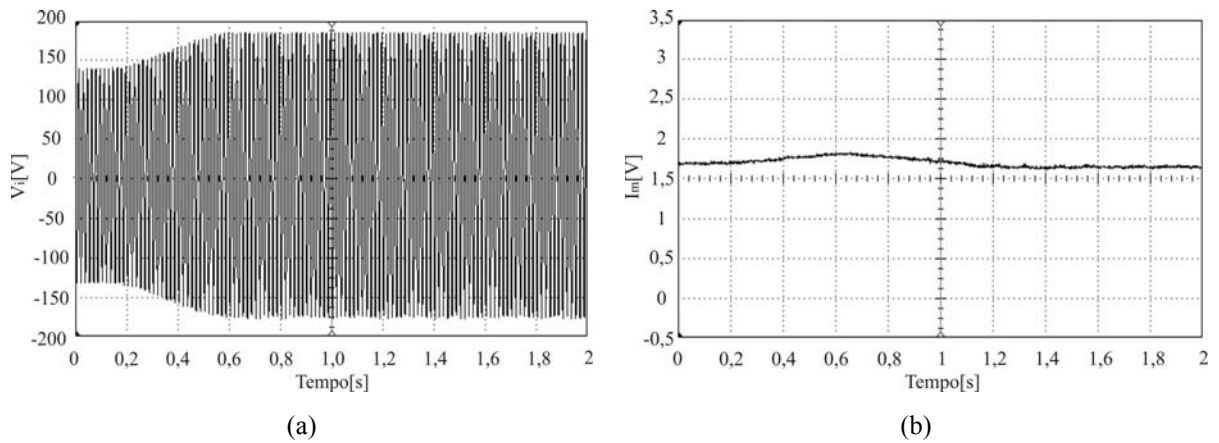


Fig. 5.20 - Formas de onda durante a variação da tensão de entrada de 75 para 100%:

(a) tensão de entrada; (b) corrente média de saída (no PSoC).

Foram realizados outros ensaios, para situações de carga diferentes e para outros valores da corrente de referência. Os resultados desses ensaios se encontram no apêndice D.

## 5.4 Comparação com os resultados de simulação

Para comprovar o funcionamento adequado do sistema de controle, são apresentadas, nessa seção, as formas de onda da corrente média de saída do circuito simulado através de *software* e do circuito implementado com o uso do PSoC.

A primeira situação a ser analisada é o caso onde a referência estabelecida é de 1 A e a carga sofre uma variação negativa de 50%. A Fig. 5.21a mostra a corrente média de saída obtida computacionalmente e a Fig. 5.21b a forma de onda obtida no circuito implementado. As formas de onda são semelhantes, a principal diferença está no sobre-sinal, que no circuito implementado tem maior amplitude. Entretanto, o tempo de acomodação teve uma variação menor, ficando em torno de 800 ms no circuito simulado e 1,2 s no implementado.

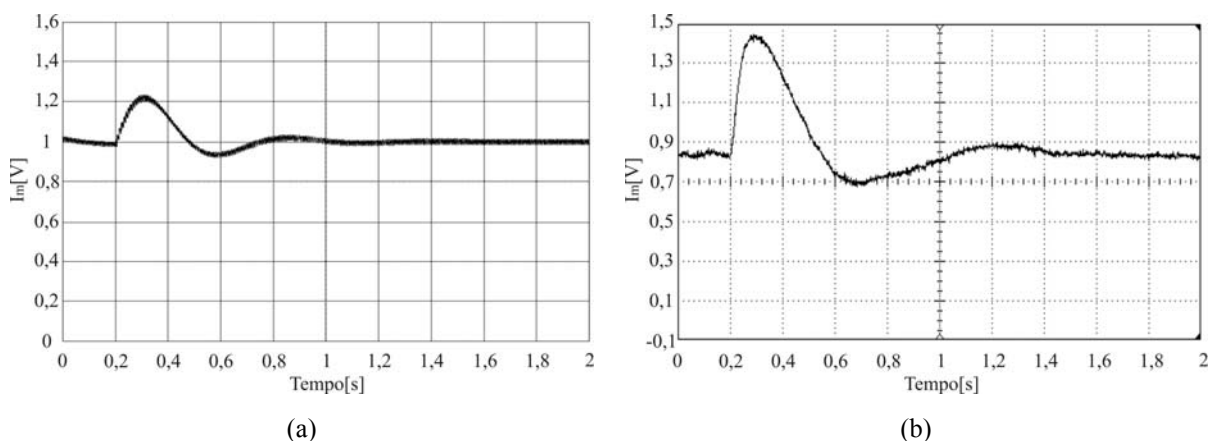


Fig. 5.21 - Formas de onda da corrente média de saída durante uma variação negativa de 50% na carga:

(a) circuito simulado através de *software*; (b) circuito implementado com o PSoC.

Realizando a variação inversa, a retirada da carga, que nesse caso representa uma variação positiva de 100% na carga, tem-se as formas de onda da Fig. 5.22. O resultado é similar ao observado na situação anterior, onde o sobre-sinal e o tempo de acomodação são ligeiramente maiores no circuito implementado.

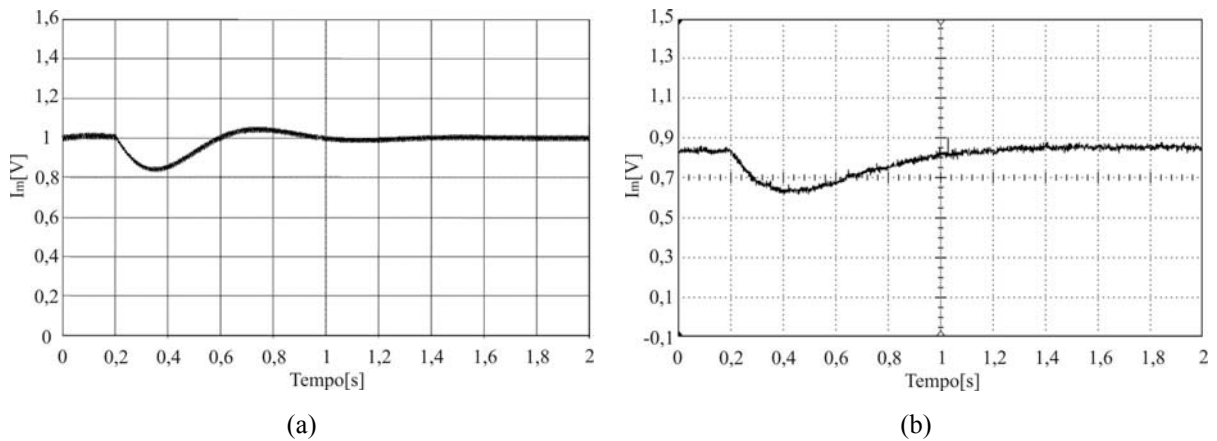


Fig. 5.22 - Formas de onda da corrente média de saída durante uma variação positiva de 100% na carga:  
 (a) circuito simulado através de *software*; (b) circuito implementado com o PSoc.

Modificando-se a corrente de referência para 2 A, realizou-se uma variação negativa na carga de 60%. A forma de onda de saída é mostrada na Fig. 5.23. O sobre-sinal de ambos os circuitos foi igual, da ordem de 32%. O tempo de acomodação ficou em 700 ms na simulação e em 1 s no circuito controlado pelo PSoc.

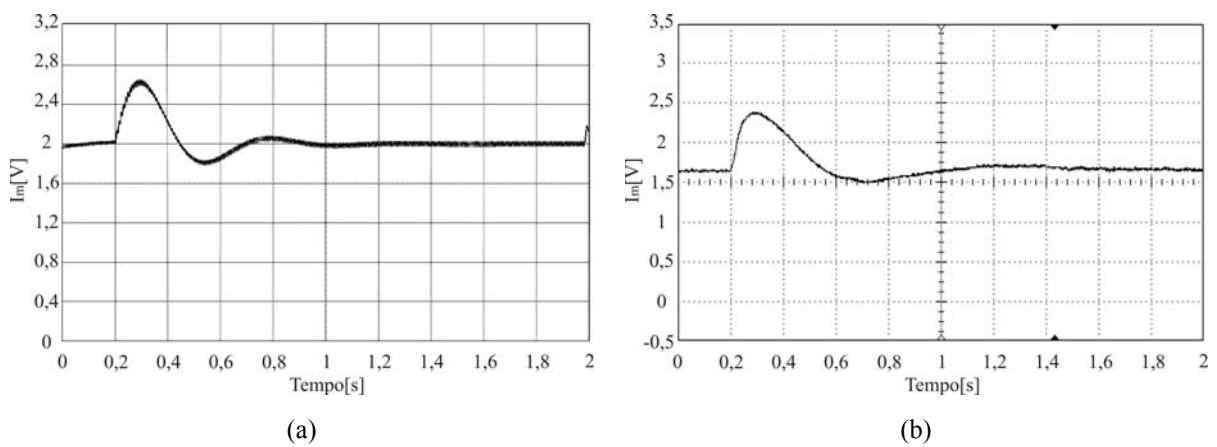


Fig. 5.23 - Formas de onda da corrente média de saída durante uma variação negativa de 60% na carga:  
 (a) circuito simulado através de *software*; (b) circuito implementado com o PSoc.

Retirando-se a carga inserida anteriormente, o que irá provocar uma variação positiva de 150%, obtém-se a Fig. 5.24. A forma de onda do circuito simulado e do implementado são semelhantes, e o valor do tempo de acomodação, que está em torno de 800 ms é válido para as duas situações. A variação da corrente foi maior no circuito simulado, 25%, enquanto no circuito implementado foi de 15%.

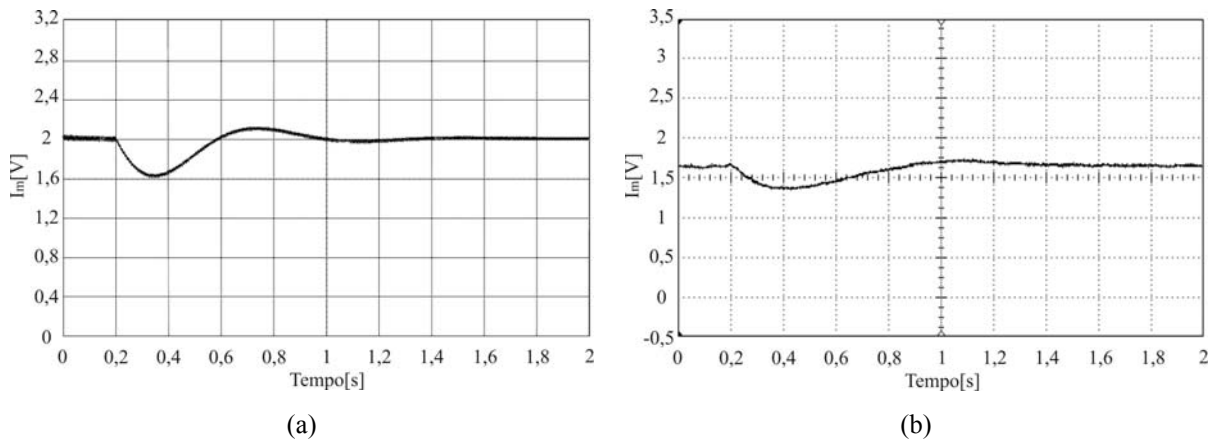


Fig. 5.24 - Formas de onda da corrente média de saída durante uma variação positiva de 150% na carga: (a) circuito simulado através de *software*; (b) circuito implementado com o PSoC.

A última comparação será realizada utilizando-se a resposta do circuito de controle a uma variação na tensão de entrada. A corrente de referência foi mantida em 2 A e a tensão de entrada foi alterada. No primeiro caso a tensão foi modificada de 100 para 75% e no segundo caso a situação inversa, uma variação de 75 para 100%. As formas de onda desses ensaios são mostradas na Fig. 5.25 e Fig. 5.26, respectivamente.

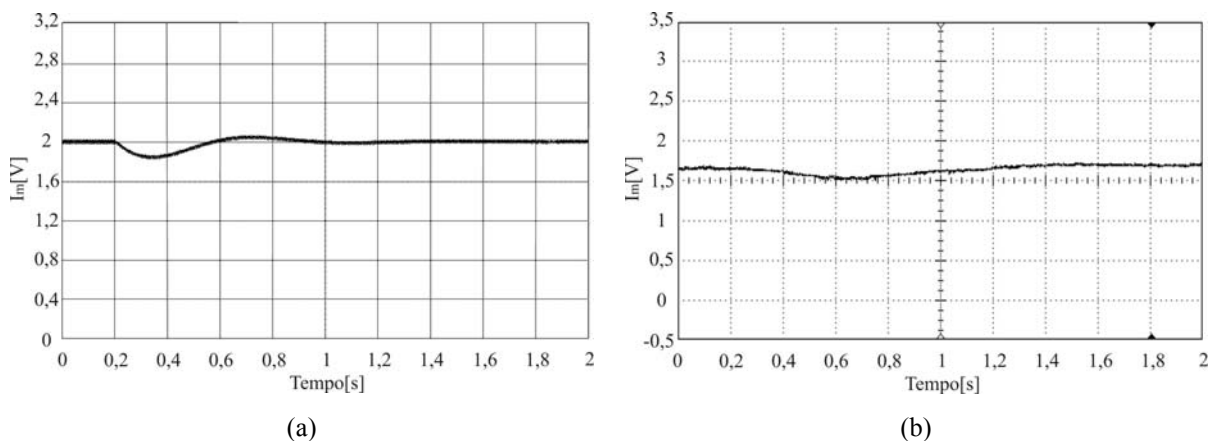


Fig. 5.25 - Formas de onda da corrente média de saída durante uma variação da tensão de entrada de 100 para 75%: (a) circuito simulado através de *software*; (b) circuito implementado com o PSoC.

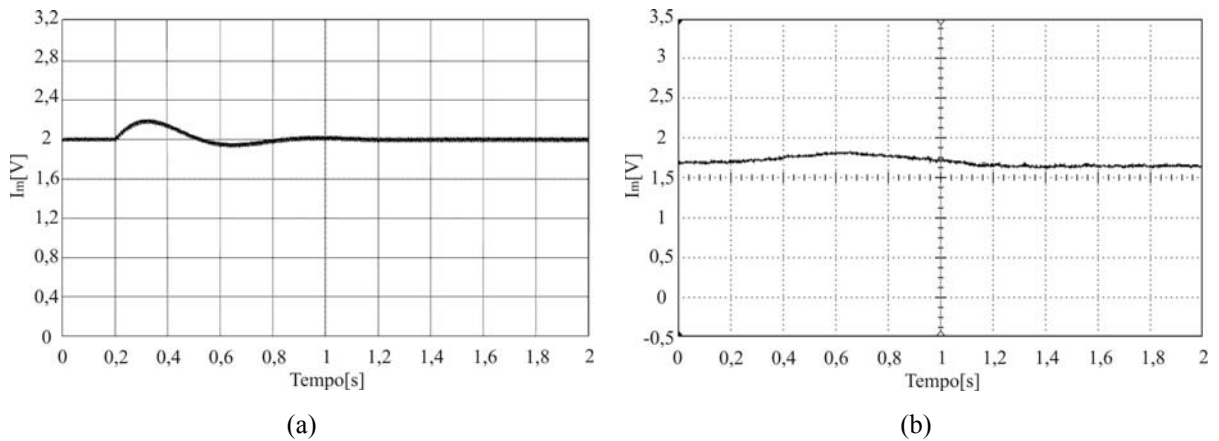


Fig. 5.26 - Formas de onda da corrente média de saída durante uma variação da tensão de entrada de 75 para 100%: (a) circuito simulado através de *software*; (b) circuito implementado com o PSoC.

Na Fig. 5.25a é possível observar que a variação da corrente é pequena, em torno de 10%, e o tempo de resposta 400 ms. Na Fig. 5.25b, o tempo de resposta é de 800 ms e a variação da corrente de 5%.

Na Fig. 5.26a o tempo de acomodação foi de 600 ms e o sobre-sinal de 10%. No circuito implementado, o valor do sobre-sinal foi inferior a 5% e o tempo de acomodação de 900 ms.

Os resultados apresentados nessa seção se assemelham em muitas situações, o que comprova o funcionamento do sistema projetado. Nas demais, onde a resposta é ligeiramente distinta, pode-se justificar através da diferença entre os componentes utilizados na simulação, que muitas vezes não consideram fenômenos como efeitos parasitas, dentre outros, e em partes pela diferença do ângulo  $\alpha$ , que é obtido através de uma tabela de valores finitos no circuito implementado.

## 5.5 Conclusão

Ao longo desse capítulo foram apresentadas as etapas envolvidas no desenvolvimento do circuito, os equipamentos utilizados para a coleta dos dados, a forma como os ensaios foram realizados e as informações obtidas. Também mostrou-se as formas de onda de saída do circuito para diferentes situações de carga e tensões de entrada, bem como o tempo de resposta do circuito. Ao final foi realizada uma comparação entre a resposta do sistema de controle implementado computacionalmente, apresentado no capítulo 4, e o sistema projetado, comprovando o seu funcionamento.

# Capítulo 6

## 6 Conclusão geral do trabalho

Desenvolveu-se neste trabalho o projeto e implementação de um sistema de controle para uma ponte retificadora a tiristores. Em uma primeira etapa o sistema de controle foi avaliado de forma computacional, o que veio a confirmar o funcionamento do sistema projetado e dos ganhos utilizados. No momento seguinte, o sistema foi implementado com componentes reais, e os resultados obtidos foram considerados satisfatórios e semelhantes aos observados na simulação computacional. O objetivo deste trabalho, que é a implementação de um sistema de controle através do PSoC, foi alcançado. Os valores dos ganhos, os tempos de acomodação e os valores do sobre-sinal foram considerados satisfatórios, tendo em vista, principalmente, que não se projetou o controlador para obter a resposta ótima do sistema de controle.

Outra vantagem a ser destacada foi a considerável diminuição dos circuitos externos, principalmente quando comparado às soluções apresentadas em [13], [14] e [15]. Os circuitos externos ao PSoC se resumem a 3 circuitos principais. O circuito de passagem por zero, que utiliza dois CIs, dois resistores e um diodo, mas que poderia ser construído através de um comparador interno ao PSoC, entretanto, essa escolha exigiria um transformador, aumentando as dimensões do circuito. O outro circuito, de medição da corrente de realimentação, não poderia ser modificado, por se tratar de um sensor que utiliza o efeito *Hall*, que não está disponível no PSoC. O mesmo acontece com os optoacopladores do circuito do *driver*, que se trata de um componente específico para o disparo de tiristores. Ou seja, a utilização do PSoC como o dispositivo responsável pelo controle da ponte retificadora foi justificada, pois todos os demais circuitos foram integrados ao PSoC, através da utilização de filtros, conversores e blocos internos. Os circuitos externos foram reduzidos em 40%, de 5 para 3 circuitos.

Aliado ao benefício da diminuição das dimensões do circuito está o menor consumo de energia, aumento da densidade de potência e maior rendimento da estrutura, que possibilita a utilização desse tipo de solução em um número maior de aplicações.



Também deve-se destacar a facilidade de modificação do circuito, pois grande parte do mesmo, por estar integrada no PSoC, pode ser configurada ou alterada em um curto espaço de tempo, através do *software* de programação *PSoC Designer*.

Como sugestão para trabalhos futuros está a possibilidade de inserir uma interface homem-máquina, que facilite a modificação dos parâmetros do circuito, eliminando a necessidade de utilizar um computador para essa tarefa. Outra sugestão seria expandir o estudo aqui realizado para outras configurações da ponte retificadora, de forma a generalizar o sistema, ou seja, torná-lo capaz de acionar diferentes tipos de pontes retificadoras e cargas. A tecnologia se mostrou robusta, e mesmo alguns desafios encontrados ao longo do desenvolvimento deste trabalho, foram superados através de leituras mais aprofundadas da documentação disponível. No momento em que esse texto está sendo finalizado, novos modelos de PSoC estão sendo lançados. Esses dispositivos possuem um maior número de bits, até 32 bits, velocidades superiores, até 80 MHz, e novos recursos disponíveis. Constantemente, novos recursos são inseridos e, através deles, novas possibilidades são encontradas.

## 7 Apêndices

### 7.1 Apêndice A – Tabela completa dos valores de $\alpha$

Vc	$\alpha$
0,00000	0,00
0,00784	7,18
0,01569	10,17
0,02353	12,46
0,03137	14,40
0,03922	16,11
0,04706	17,66
0,05490	19,08
0,06275	20,41
0,07059	21,67
0,07843	22,85
0,08627	23,99
0,09412	25,07
0,10196	26,11
0,10980	27,12
0,11765	28,09
0,12549	29,03
0,13333	29,94
0,14118	30,83
0,14902	31,70
0,15686	32,54
0,16471	33,37
0,17255	34,18
0,18039	34,97
0,18824	35,75
0,19608	36,51
0,20392	37,26
0,21176	38,00
0,21961	38,72
0,22745	39,44
0,23529	40,14
0,24314	40,83
0,25098	41,51
0,25882	42,19
0,26667	42,85
0,27451	43,51
0,28235	44,16
0,29020	44,80
0,29804	45,44
0,30588	46,07
0,31373	46,69
0,32157	47,30
0,32941	47,91
0,33725	48,51

Vc	$\alpha$
0,34510	49,11
0,35294	49,70
0,36078	50,29
0,36863	50,87
0,37647	51,45
0,38431	52,02
0,39216	52,59
0,40000	53,16
0,40784	53,72
0,41569	54,27
0,42353	54,82
0,43137	55,37
0,43922	55,92
0,44706	56,46
0,45490	57,00
0,46275	57,53
0,47059	58,06
0,47843	58,59
0,48627	59,12
0,49412	59,64
0,50196	60,16
0,50980	60,68
0,51765	61,19
0,52549	61,70
0,53333	62,21
0,54118	62,72
0,54902	63,22
0,55686	63,73
0,56471	64,23
0,57255	64,73
0,58039	65,22
0,58824	65,72
0,59608	66,21
0,60392	66,70
0,61176	67,19
0,61961	67,68
0,62745	68,16
0,63529	68,64
0,64314	69,13
0,65098	69,61
0,65882	70,09
0,66667	70,56
0,67451	71,04
0,68235	71,51

Vc	$\alpha$
0,69020	71,99
0,69804	72,46
0,70588	72,93
0,71373	73,40
0,72157	73,87
0,72941	74,34
0,73725	74,80
0,74510	75,27
0,75294	75,73
0,76078	76,20
0,76863	76,66
0,77647	77,12
0,78431	77,58
0,79216	78,04
0,80000	78,50
0,80784	78,96
0,81569	79,42
0,82353	79,88
0,83137	80,33
0,83922	80,79
0,84706	81,24
0,85490	81,70
0,86275	82,15
0,87059	82,61
0,87843	83,06
0,88627	83,51
0,89412	83,96
0,90196	84,42
0,90980	84,87
0,91765	85,32
0,92549	85,77
0,93333	86,22
0,94118	86,67
0,94902	87,12
0,95686	87,57
0,96471	88,02
0,97255	88,47
0,98039	88,92
0,98824	89,37
0,99608	89,82
1,00392	90,27
1,01176	90,72
1,01961	91,17
1,02745	91,62
1,03529	92,07
1,04314	92,52
1,05098	92,97
1,05882	93,42
1,06667	93,87
1,07451	94,32
1,08235	94,77

Vc	$\alpha$
1,09020	95,22
1,09804	95,67
1,10588	96,13
1,11373	96,58
1,12157	97,03
1,12941	97,48
1,13725	97,94
1,14510	98,39
1,15294	98,85
1,16078	99,30
1,16863	99,76
1,17647	100,21
1,18431	100,67
1,19216	101,13
1,20000	101,59
1,20784	102,05
1,21569	102,51
1,22353	102,97
1,23137	103,43
1,23922	103,89
1,24706	104,35
1,25490	104,82
1,26275	105,28
1,27059	105,75
1,27843	106,22
1,28627	106,69
1,29412	107,16
1,30196	107,63
1,30980	108,10
1,31765	108,57
1,32549	109,05
1,33333	109,53
1,34118	110,00
1,34902	110,48
1,35686	110,96
1,36471	111,44
1,37255	111,93
1,38039	112,41
1,38824	112,90
1,39608	113,39
1,40392	113,88
1,41176	114,37
1,41961	114,87
1,42745	115,36
1,43529	115,86
1,44314	116,36
1,45098	116,86
1,45882	117,37
1,46667	117,88
1,47451	118,39
1,48235	118,90

Vc	$\alpha$
1,49020	119,41
1,49804	119,93
1,50588	120,45
1,51373	120,97
1,52157	121,50
1,52941	122,03
1,53725	122,56
1,54510	123,09
1,55294	123,63
1,56078	124,17
1,56863	124,72
1,57647	125,26
1,58431	125,82
1,59216	126,37
1,60000	126,93
1,60784	127,50
1,61569	128,06
1,62353	128,64
1,63137	129,22
1,63922	129,80
1,64706	130,38
1,65490	130,98
1,66275	131,57
1,67059	132,18
1,67843	132,79
1,68627	133,40
1,69412	134,02
1,70196	134,65
1,70980	135,29
1,71765	135,93
1,72549	136,58
1,73333	137,23
1,74118	137,90

Vc	$\alpha$
1,74902	138,57
1,75686	139,26
1,76471	139,95
1,77255	140,65
1,78039	141,37
1,78824	142,09
1,79608	142,83
1,80392	143,58
1,81176	144,34
1,81961	145,12
1,82745	145,91
1,83529	146,72
1,84314	147,55
1,85098	148,39
1,85882	149,26
1,86667	150,15
1,87451	151,06
1,88235	152,00
1,89020	152,97
1,89804	153,98
1,90588	155,02
1,91373	156,10
1,92157	157,23
1,92941	158,42
1,93725	159,67
1,94510	161,01
1,95294	162,43
1,96078	163,98
1,96863	165,69
1,97647	167,63
1,98431	169,92
1,99216	172,90
2,00000	180,00



```

MOV [MUL1], 0 ; VARIÁVEL DA MULTIPLICAÇÃO 1 IGUAL A ZERO
MOV [MUL2], 0 ; VARIÁVEL DA MULTIPLICAÇÃO 2 IGUAL A ZERO
MOV [REA], 0 ; VARIÁVEL DE REALIMENTAÇÃO IGUAL A ZERO
MOV [REF], 102 ; VARIÁVEL DE REFERÊNCIA IGUAL A 2A
MOV [S1], 0 ; VARIÁVEL DE SINALIZAÇÃO 1 IGUAL A ZERO
MOV [S2], 0 ; VARIÁVEL DE SINALIZAÇÃO 2 IGUAL A ZERO

;-----;
; LIGAR PASSA-BAIXA, CONTADORES, OSCILADOR E CONVERSOR A/D ;
;-----;

MOV A, 3
CALL PGA_Start ; INICIALIZAÇÃO DO PGA

MOV A, 3
CALL LPF2_Start ; INICIALIZAÇÃO DO FILTRO PB

MOV REG[ZC1_CONTROL_REG], 1 ; INICIALIZAÇÃO DO PRIMEIRO INVERSOR LÓGICO
MOV REG[ZC2_CONTROL_REG], 1 ; INICIALIZAÇÃO DO SEGUNDO INVERSOR LÓGICO
MOV REG[OSCILADOR_CONTROL_REG], 1 ; INICIALIZAÇÃO DO OSCILADOR DE 10 kHz

MOV A, 3
CALL ADCINC_1_Start ; INICIALIZAÇÃO CONVERSOR A/D

M8C_EnableGInt ; HABILITAÇÃO DAS INTERRUPTÕES GLOBAIS

MOV A, 0
CALL ADCINC_1_GetSamples ; SETAR O CONVERSOR A/D PARA FAZER AMOSTRAS CONTÍNUAS

;-----;
;-----;
; ROTINA DE DISPARO DOS TIRISTORES E CÁLCULO / ATUALIZAÇÃO DO ALPHA ;
;-----;

;-----;
INICIO:
MOV A, REG[INT_CLR1]
AND A, %00000010
JZ INICIO

;-----;
; LIGAR O TC1 ;
;-----;
MOV REG[TC1_CONTROL_LSB_REG], 01h

;-----;
; RECARREGAR VALOR DE PERIOD REGISTER DO TC2 ;
;-----;
MOV REG[TC2_PERIOD_LSB_REG], 1Fh
MOV REG[TC2_PERIOD_MSB_REG], 4Eh ; ESSE COMANDO EVITA O "ESCORREGAMENTO" DO PULSO

;-----;
; LIMPAR AS FLAGS DE PASSAGEM POR ZERO ;
;-----;
MOV A, REG[INT_CLR1]
AND A, %11111001
MOV REG[INT_CLR1], A

;-----;
; CHECAR A OCORRÊNCIA DO COMPARE DO TC1 ;
;-----;
TC1:
MOV A, REG[INT_CLR1]
AND A, %00010000
JZ TC1

;-----;
; LIGAR PULSO 1 ;
;-----;
MOV REG[PULSO_CONTROL_LSB_REG], 01h

;-----;
; LIMPAR FLAGS TC1, ZC1 E ZC2 ;
;-----;
MOV A, REG[INT_CLR1]
AND A, %11101001
MOV REG[INT_CLR1], A

;-----;
;-----;
; CÁLCULO DO ALPHA 2 ;
;-----;

LOOP_1:
;-----;
; LIMPAR FLAG DE STATUS DO A/D ;
;-----;

MOV A,[ADCINC_1_fStatus]
MOV [ADCINC_1_fStatus],00h

DADO_VALIDO_1:
;-----;
; AGUARDAR A DISPONIBILIDADE DO DADO ;
;-----;

MOV A,[ADCINC_1_fStatus]
JZ DADO_VALIDO_1

MOV A,[(ADCINC_1_iResult + LowByte)]

```

```

MOV [REA], A ; ALIMENTAR A VARIÁVEL DE REALIMENTAÇÃO COM O DADO DISPONÍVEL
;-----;
;-----;
; CÁLCULO DO ERRO ;
;-----;
[EI]=[REA]-[REF]

MOV A, [REA]
SUB A, [REF]
JNC COMP_1
CPL A ; PEGA O COMPLEMENTO DE A POIS O VALOR FOI MENOR QUE 0 (<0)
INC [S1]
INC [S2]

COMP_1:
MOV [E1], A

;-----;
; FUNÇÃO DE CONTROLE ;
;-----;

CALC1_1: ;([KP]+[T]*[KI])*[E1]

MOV A, [P1]
MOV REG[MUL0_X], A
MOV A, [E1]
MOV REG[MUL0_Y], A
MOV A, REG[MUL0_DH]
ASL A
MOV [MUL1], A
MOV A, REG[MUL0_DL]
ASL A
JNC CALC2_1
INC [MUL1]

CALC2_1: ;[KP]*[E2]

MOV A, [KP]
MOV REG[MUL0_X], A
MOV A, [E2]
MOV REG[MUL0_Y], A
MOV A, REG[MUL0_DH]
ASL A
MOV [MUL2], A
MOV A, REG[MUL0_DL]
ASL A
JNC TESTE_1
INC [MUL2]

TESTE_1:
CMP [S1], 1 ; TESTA SE O VALOR DO ERRO ATUAL FOI NEGATIVO
JZ CALC4_1

CMP [S2], 1 ; TESTA SE O VALOR DO ERRO ANTERIOR FOI NEGATIVO
JZ CALC5_1

CALC3_1: ;[VC]=[VC]+([KP]+[T]*[KI])*[EI]-([KP]*[E2])

MOV A, [VCO]
ADD A, [MUL1]
SUB A, [MUL2]
JMP RESULTADO_1

CALC4_1: ;[VC]=[VC]-([KP]+[T]*[KI])*[EI]-([KP]*[E2])

CMP [S2], 2 ; TESTA SE O VALOR DO ERRO ANTERIOR FOI NEGATIVO (DUAS VEZES SEGUIDAS)
JZ CALC6_1
DEC [S1] ; TIRA A SINALIZAÇÃO DE ERRO ATUAL
MOV A, [VCO]
SUB A, [MUL1]
SUB A, [MUL2]
JMP RESULTADO_1

CALC5_1: ;[VC]=[VC]+([KP]+[T]*[KI])*[EI]+([KP]*[E2])

DEC [S2] ; TIRA A SINALIZAÇÃO DE ERRO ANTERIOR
MOV A, [VCO]
ADD A, [MUL1]
ADD A, [MUL2]
JMP RESULTADO_1

CALC6_1: ;[VC]=[VC]-([KP]+[T]*[KI])*[EI]+([KP]*[E2])

DEC [S1] ; TIRA A SINALIZAÇÃO DE ERRO ATUAL
DEC [S2] ; TIRA A SINALIZAÇÃO DE ERRO ANTERIOR (SÓ UMA DAS VEZES)
MOV A, [VCO]
SUB A, [MUL1]
ADD A, [MUL2]
JMP RESULTADO_1

RESULTADO_1:
MOV [VC], A
MOV [VCO], [VC] ; ATUALIZAR O VALOR A TENSÃO DE CONTROLE ANTERIOR
MOV [E2], [E1] ; ATUALIZAR O VALOR DO ERRO ANTERIOR
;-----;
;-----;

```

```

; ATUALIZAÇÃO DO ALPHA 2 ;
;-----;

MOV A, 20h ; BIT MAIS SIGNIFICATIVO
MOV X, [VC]
ROMX ; COMANDO QUE PEGA O VALOR DE ALPHA DA TABELA DE VC, O VALOR CORRESPONDENTE DE ALPHA ESTÁ NO A
MOV REG[TC2_COMPARE_MSB_REG], A ; ALIMENTAR O CONTADOR COM ESSE VALOR ;
;-----;

MOV A, 21h ; BIT MENOS SIGNIFICATIVO
MOV X, [VC]
ROMX ; COMANDO QUE PEGA O VALOR DE ALPHA DA TABELA DE VC, O VALOR CORRESPONDENTE DE ALPHA ESTÁ NO A
MOV REG[TC2_COMPARE_LSB_REG], A ; ALIMENTAR O CONTADOR COM ESSE VALOR ;
;-----;

;-----;
; AGUARDAR TC DO PULSO 1 ;
;-----;
PULSO1:
MOV A, REG[INT_CLR2]
AND A, %0000010
JZ PULSO1

;-----;
; DESLIGAR O TC1 ;
;-----;
MOV REG[TC1_CONTROL_LSB_REG], 00h

;-----;
; DESLIGAR PULSO1 ;
;-----;
MOV REG[PULSO_CONTROL_LSB_REG], 00h

;-----;
; LIMPAR FLAG PULSO1 ;
;-----;
MOV A, REG[INT_CLR2]
AND A, %11111101
MOV REG[INT_CLR2], A

;-----;
; RECARREGAR VALOR DE PERIOD REGISTER DO PULSO1 ;
;-----;
MOV REG[PULSO_PERIOD_LSB_REG], ADh
MOV REG[PULSO_PERIOD_MSB_REG], 08h ; ESSE COMANDO EVITA O "ESCORREGAMENTO" DO PULSO

;-----;

;-----;
; 2° PARTE DA ROTINA DE DISPARO DOS TIRISTORES ;
;-----;

;-----;
; CHECAR A OCORRÊNCIA DO SEGUNDO ZC ;
;-----;
ZC2:
MOV A, REG[INT_CLR1]
AND A, %00000100
JZ ZC2

;-----;
; LIGAR O TC2 ;
;-----;
MOV REG[TC2_CONTROL_LSB_REG], 01h

;-----;
; RECARREGAR VALOR DE PERIOD REGISTER DO TC1 ;
;-----;
MOV REG[TC1_PERIOD_LSB_REG], 1Fh
MOV REG[TC1_PERIOD_MSB_REG], 4Eh ; ESSE COMANDO EVITA O "ESCORREGAMENTO" DO PULSO

;-----;
; LIMPAR FLAG ZC2 E ZC1 ;
;-----;
MOV A, REG[INT_CLR1]
AND A, %11111001
MOV REG[INT_CLR1], A

;-----;
; CHECAR A OCORRÊNCIA DO COMPARE DO TC2 ;
;-----;
TC2:
MOV A, REG[INT_CLR1]
AND A, %10000000
JZ TC2

;-----;
; LIGAR PULSO 2 ;
;-----;
MOV REG[PULSO_CONTROL_LSB_REG], 01h

;-----;
; LIMPAR FLAG TC2, ZC1 E ZC2 ;
;-----;
MOV A, REG[INT_CLR1]
AND A, %01111001
MOV REG[INT_CLR1], A

;-----;

```



```

;-----;
; CÁLCULO DO ALPHA 1 ;
;-----;

LOOP_2:
;-----;
; LIMPAR FLAG DE STATUS DO A/D ;
;-----;

    MOV A,[ADCINC_1_fStatus]
    MOV [ADCINC_1_fStatus],00h

DADO_VALIDO_2:
;-----;
; AGUARDAR A DISPONIBILIDADE DO DADO ;
;-----;

    MOV A,[ADCINC_1_fStatus]
    JZ DADO_VALIDO_2

    MOV A,[(ADCINC_1_iResult + LowByte)]
    MOV [REA], A ; ALIMENTAR A VARIÁVEL DE REALIMENTAÇÃO COM O DADO DISPONÍVEL
;-----;

;-----;
; CÁLCULO DO ERRO ;
;-----;
;EI]=[REA]-[REF]

MOV A, [REA]
SUB A, [REF]
JNC COMP_2
CPL A ; PEGA O COMPLEMENTO DE A POIS O VALOR FOI MENOR QUE 0 (<0)
INC [S1]
INC [S2]

COMP_2:
MOV [E1], A

;-----;
; FUNÇÃO DE CONTROLE ;
;-----;
CALC1_2: ;([KP]+[T])*[KI]*[E1]

MOV A, [P1]
MOV REG[MUL0_X], A
MOV A, [E1]
MOV REG[MUL0_Y], A
MOV A, REG[MUL0_DH]
ASL A
MOV [MUL1], A
MOV A, REG[MUL0_DL]
ASL A
JNC CALC2_2
INC [MUL1]

CALC2_2: ;[KP]*[E2]

MOV A, [KP]
MOV REG[MUL0_X], A
MOV A, [E2]
MOV REG[MUL0_Y], A
MOV A, REG[MUL0_DH]
ASL A
MOV [MUL2], A
MOV A, REG[MUL0_DL]
ASL A
JNC TESTE_2
INC [MUL2]

TESTE_2:
CMP [S1], 1 ; TESTA SE O VALOR DO ERRO ATUAL FOI NEGATIVO
JZ CALC4_2

CMP [S2], 1 ; TESTA SE O VALOR DO ERRO ANTERIOR FOI NEGATIVO
JZ CALC5_2

CALC3_2: ;[VC]=[VC]+([KP]+[T])*[KI]*[EI]-([KP]*[E2])

MOV A, [VCO]
ADD A, [MUL1]
SUB A, [MUL2]
JMP RESULTADO_2

CALC4_2: ;[VC]=[VC]-([KP]+[T])*[KI]*[EI]-([KP]*[E2])

CMP [S2], 2 ; TESTA SE O VALOR DO ERRO ANTERIOR FOI NEGATIVO (DUAS VEZES)
SEGUIDAS)
JZ CALC6_2
DEC [S1] ; TIRA A SINALIZAÇÃO DE ERRO ATUAL
MOV A, [VCO]
SUB A, [MUL1]
SUB A, [MUL2]
JMP RESULTADO_2

CALC5_2: ;[VC]=[VC]+([KP]+[T])*[KI]*[EI]+([KP]*[E2])

DEC [S2] ; TIRA A SINALIZAÇÃO DE ERRO ANTERIOR

```

```

MOV A, [VCO]
ADD A, [MUL1]
ADD A, [MUL2]
JMP RESULTADO_2

CALC6_2: ;[VC]=[VC]-([KP]+T)*[KI]+([KP]*[E2])

DEC [S1] ; TIRA A SINALIZAÇÃO DE ERRO ATUAL
DEC [S2] ; TIRA A SINALIZAÇÃO DE ERRO ANTERIOR (SÓ UMA DAS VEZES)
MOV A, [VCO]
SUB A, [MUL1]
ADD A, [MUL2]
JMP RESULTADO_2

RESULTADO_2:
MOV [VC], A ; ATUALIZAR O VALOR A TENSÃO DE CONTROLE ANTERIOR
MOV [VCO], [VC] ; ATUALIZAR O VALOR DO ERRO ANTERIOR
MOV [E2], [E1]

;-----;
;-----;
; ATUALIZAÇÃO DO ALPHA 1 ;
;-----;

MOV A, 20h ; BIT MAIS SIGNIFICATIVO
MOV X, [VC]
ROMX ; COMANDO QUE PEGA O VALOR DE ALPHA DA TABELA DE VC, O VALOR CORRESPONDENTE DE ALPHA ESTÁ NO A
MOV REG[TC1_COMPARE_MSB_REG], A ; ALIMENTAR O CONTADOR COM ESSE VALOR
;-----;

MOV A, 21h ; BIT MENOS SIGNIFICATIVO
MOV X, [VC]
ROMX ; COMANDO QUE PEGA O VALOR DE ALPHA DA TABELA DE VC, O VALOR CORRESPONDENTE DE ALPHA ESTÁ NO A
MOV REG[TC1_COMPARE_LSB_REG], A ; ALIMENTAR O CONTADOR COM ESSE VALOR
;-----;

;-----;
; AGUARDAR TC DO PULSO 2 ;
;-----;
PULSO2:
MOV A, REG[INT_CLR2]
AND A, %00000010
JZ PULSO2

;-----;
; DESLIGAR O TC2 ;
;-----;
MOV REG[TC2_CONTROL_LSB_REG], 00h

;-----;
; DESLIGAR O PULSO 2 ;
;-----;
MOV REG[PULSO_CONTROL_LSB_REG], 00h

;-----;
; LIMPAR FLAG PULSO 2 ;
;-----;
MOV A, REG[INT_CLR2]
AND A, %11111101
MOV REG[INT_CLR2], A

;-----;
; RECARREGAR VALOR DE PERIOD REGISTER DO PULSO2 ;
;-----;
MOV REG[PULSO_PERIOD_LSB_REG], Adh
MOV REG[PULSO_PERIOD_MSB_REG], 08h ; ESSE COMANDO EVITA O "ESCORREGAMENTO" DO PULSO

;-----;
JMP INICIO ; RETORNA AO INÍCIO DO PROGRAMA

```

## 7.3 Apêndice C – Circuito de simulação completo

### 7.3.1 Circuito

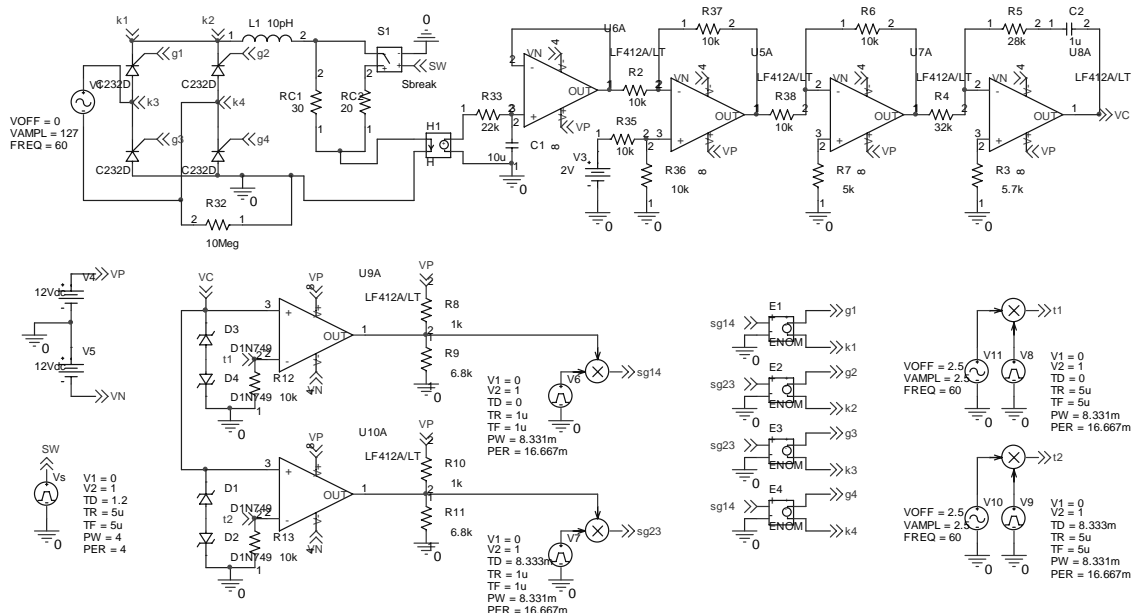


Fig. 7.1 - Circuito de simulação completo.

### 7.3.2 Parâmetros

```

* source THY6
R_R37      N08357 N03609 10k
X_U9A      VC T1 VP VN N17976 LF412A/LT
E_MULT1    SG14 0 VALUE {V(N17976)*V(N125382)}
E_E4       G4 K4 SG14 0 1
R_R3       0 N11090 5.7k
X_U6A      N03283 N03664 VP VN N03664 LF412A/LT
R_R11      0 N17831 6.8k
R_R38      N03609 N11018 10k
D_D3       N120880 VC D1N749
R_R4       N11187 N11054 32k
E_MULT2    SG23 0 VALUE {V(N17831)*V(N125752)}
C_C1       0 N03283 10u
R_RC1      N03744 N00936 30
V_V11      N18899 0
+SIN 2.5 2.5 60 0 0 90
X_X3       0 G3 K3 C232D
R_R5       N11054 N11140 28k
R_RC2      N03744 N53074 20
V_V3       N03475 0 2V
R_R12      0 T1 10k
V_V8       N126491 0
+PULSE 0 1 0 5u 5u 8.331m 16.667m
E_MULT3    T2 0 VALUE {V(N126121)*V(N18928)}
X_U7A      N10968 N11018 VP VN N11187 LF412A/LT
X_X4       K3 G1 K1 C232D
D_D4       N120880 0 D1N749
R_R6       N11018 N11187 10k
E_E1       G1 K1 SG14 0 1
R_R7       0 N10968 5k
L_L1       K1 N00936 10pH
R_R13      0 T2 10k
V_V4       VP 0 12Vdc
X_U8A      N11090 N11054 VP VN VC LF412A/LT
X_X2       K4 G2 K1 C232D
E_MULT4    T1 0 VALUE {V(N126491)*V(N18899)}
X_H1       N03744 0 N03198 0 SCHEMATIC1_H1
C_C2       N11140 VC 1u
R_R8       N17976 VP 1k
V_V5       0 VN 12Vdc
X_S1       SW 0 N53074 N00936 SCHEMATIC1_S1
R_R32      0 K4 10Meg
E_E2       G2 K1 SG23 0 1
V_V6       N125382 0
+PULSE 0 1 0 1u 1u 8.331m 16.667m
R_R33      N03198 N03283 22k
V_V9       N126121 0
+PULSE 0 1 8.333m 5u 5u 8.331m 16.667m
V_V1       K3 K4
+SIN 0 127 60 0 0 0
R_R9       0 N17976 6.8k
X_U5A      N03446 N08357 VP VN N03609 LF412A/LT
D_D1       N119980 VC D1N749
R_R2       N03664 N08357 10k
R_R35      N03475 N03446 10k
E_E3       G3 K3 SG23 0 1
X_U10A     VC T2 VP VN N17831 LF412A/LT
R_R10      N17831 VP 1k
R_R36      0 N03446 10k
X_X1       0 G4 K4 C232D
D_D2       N119980 0 D1N749
V_V7       N125752 0
+PULSE 0 1 8.333m 1u 1u 8.331m 16.667m
V_V10      N18928 0
+SIN 2.5 2.5 60 0 0 270
V_Vs       SW 0
+PULSE 0 1 1.2 5u 5u 4 4
.subckt SCHEMATIC1_H1 1 2 3 4
H_H1      3 4 VH_H1 1
VH_H1     1 2 0V
.ends SCHEMATIC1_H1
.subckt SCHEMATIC1_S1 1 2 3 4
S_S1      3 4 1 2 Sbreak
RS_S1     1 2 1G
.ends SCHEMATIC1_S1

```

## 7.4 Apêndice D – Ensaio de carga

### 7.4.1 Tensão de entrada constante e carga variável

#### 7.4.1.1 Corrente de referência 1A

Nesse ensaio a corrente de referência foi estabelecida em 1A e como carga utilizou-se uma lâmpada de 200 W junto com outras duas lâmpadas de 100W, que são ligadas em paralelo com o circuito através das chaves S1 e S2. O circuito elétrico, simplificado, desse ensaio é mostrado na Fig. 7.2.

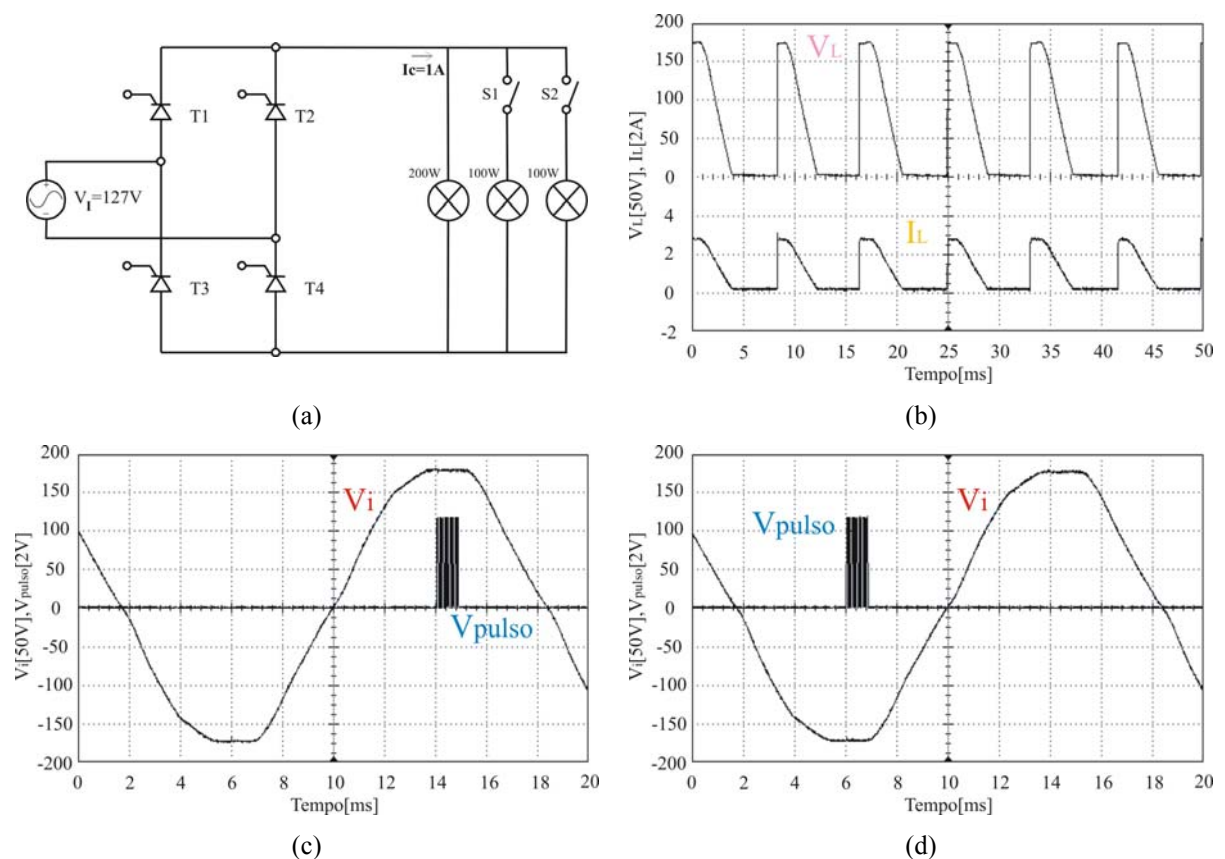


Fig. 7.2 - Ensaio 2 com carga de 200 W: (a) circuito elétrico; (b) tensão ( $V_L$ ) e corrente ( $I_L$ ) na carga;  
(c) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T1 e T4 ( $V_{pulso}$ );  
(d) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T2 e T3 ( $V_{pulso}$ ).

Ao fechar a chave S1 irá ocorrer uma variação na carga, que modificará o valor do ângulo de disparo  $\alpha$ . Essa situação é observada na Fig. 7.3.

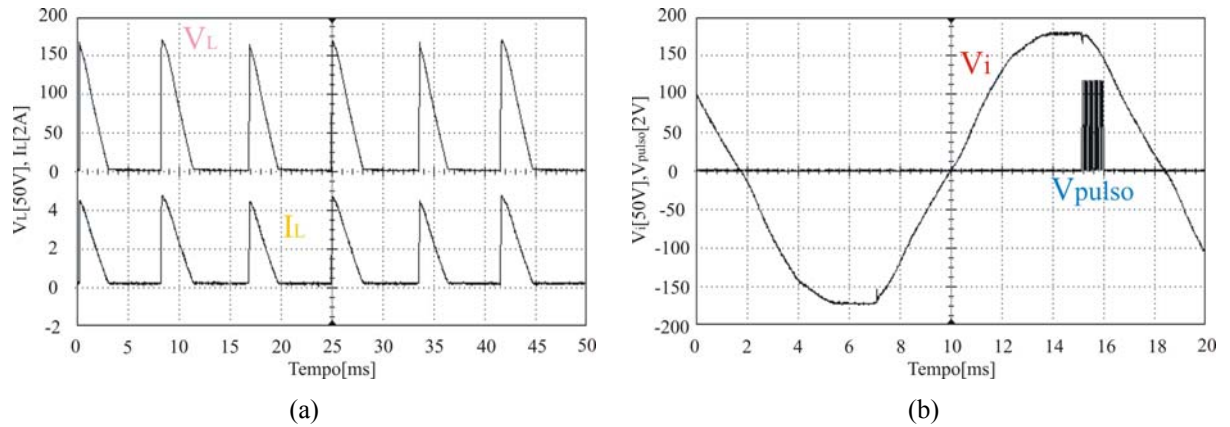


Fig. 7.3 - Ensaio 2 com carga de 300 W: (a) tensão e corrente na carga; (b) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T1 e T4 ( $V_{pulso}$ ).

Variando novamente a carga, através do fechamento da chave S2, modifica-se o valor do ângulo de disparo. As novas formas de onda são apresentadas na Fig. 7.4.

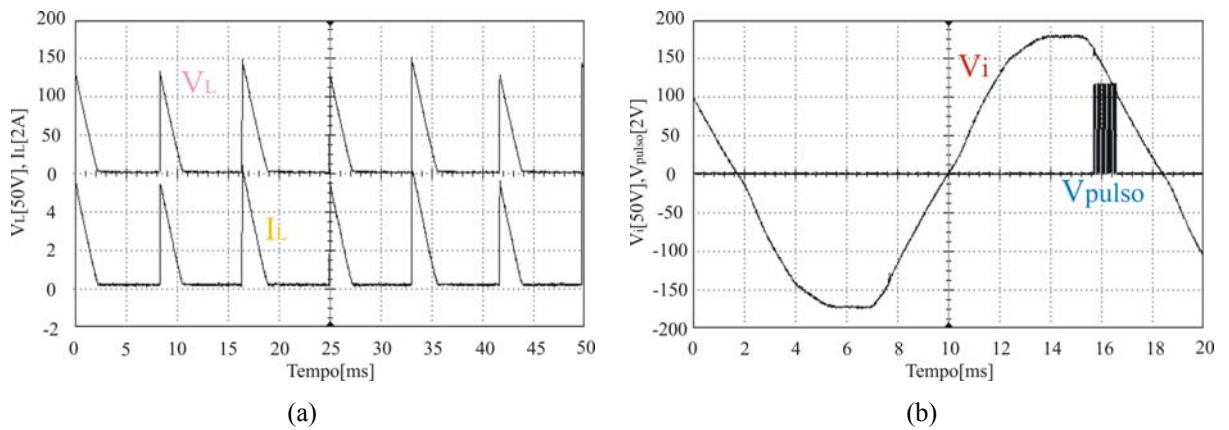


Fig. 7.4 - Ensaio 2 com carga de 400 W: (a) tensão e corrente na carga; (b) tensão de entrada ( $V_i$ ) e pulso de disparo dos tiristores T1 e T4 ( $V_{pulso}$ ).

Nas Fig. 7.5a e Fig. 7.5b é possível observar a corrente de saída do circuito e o tempo decorrido até que a mesma se torne estável novamente, durante a variação da carga de 200 para 300 W. O tempo de resposta foi de 700 ms, e o sobre-sinal de 40%.

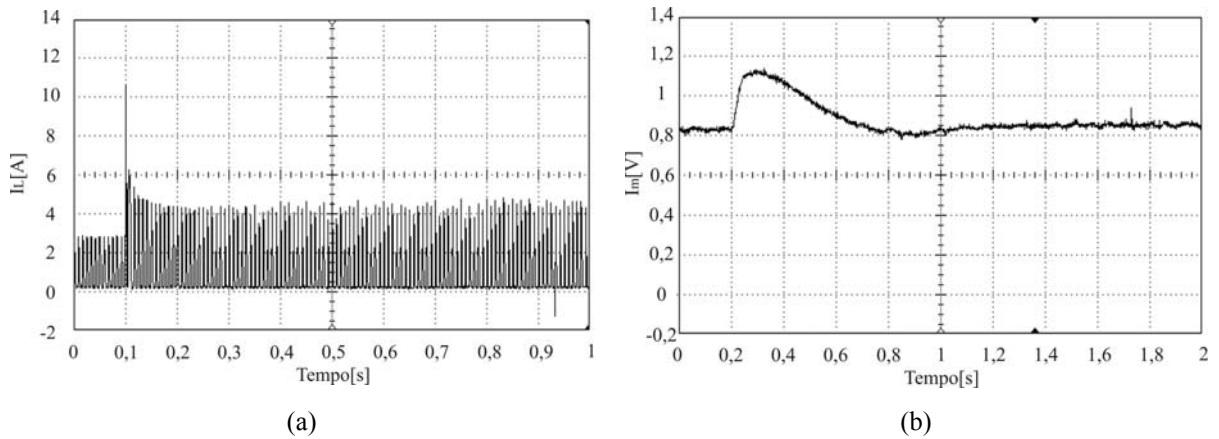


Fig. 7.5 - Corrente de saída durante a variação da carga de 200 para 300 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Analisando a situação inversa, variando-se a carga de 300 para 200 W, obtém-se a resposta mostrada na Fig. 7.6. O tempo de resposta foi de 1 s, e a variação da corrente de 20%.

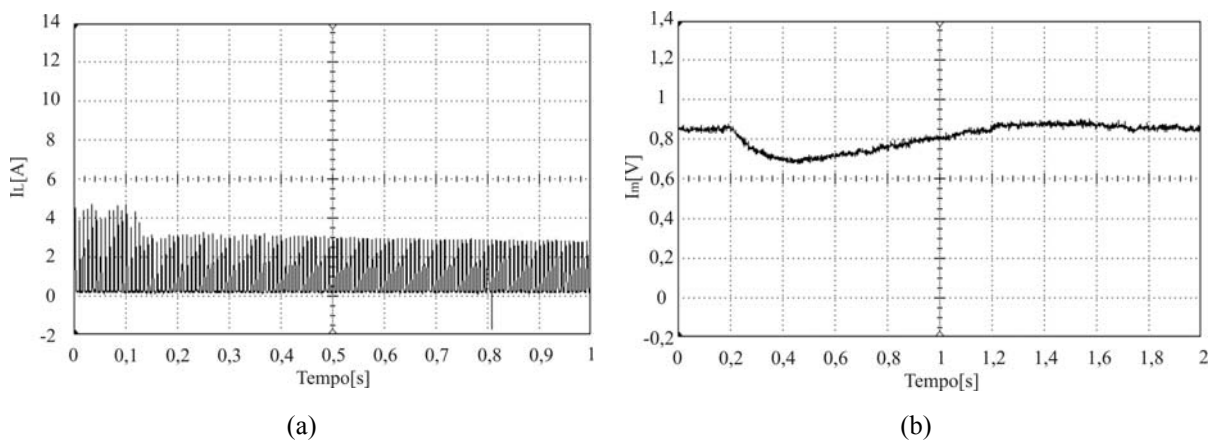


Fig. 7.6 - Corrente de saída durante a variação da carga de 300 para 200 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Ao fechar o interruptor S2, estando o interruptor S1 fechado, a carga é variada de 300 para 400 W. A Fig. 7.7 mostra essa situação. Nesse ensaio o tempo de resposta foi de 700 ms e o sobre-sinal de 20%.

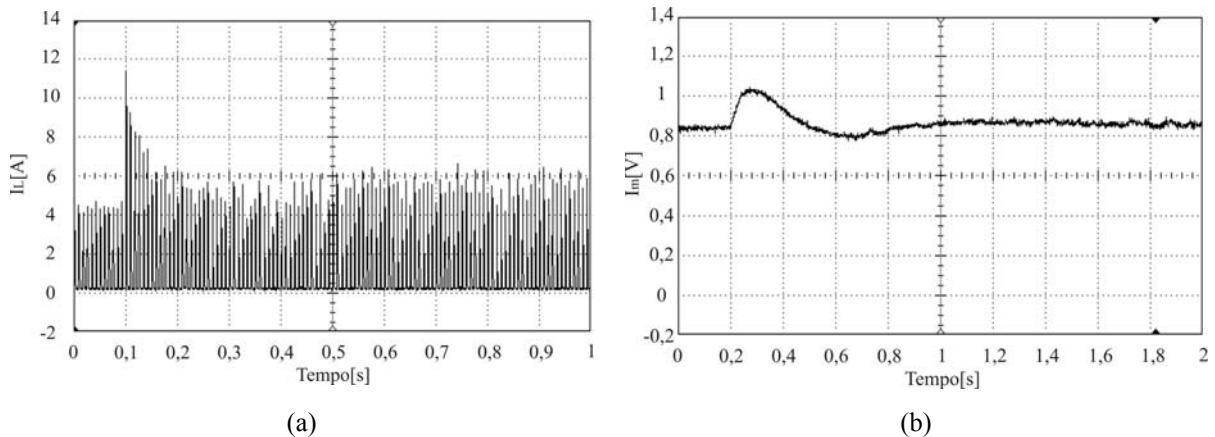


Fig. 7.7 - Corrente de saída durante a variação da carga de 300 para 400 W:  
(a) corrente na carga; (b) corrente média de saída (no PSoC).

Novamente, ao fazer a situação inversa, retirando carga do circuito, tem-se a situação apresentada na Fig. 7.8. O tempo de resposta foi semelhante ao apresentado na situação anterior, cerca de 600 ms, e a variação da corrente foi mínima, em torno de 7%.

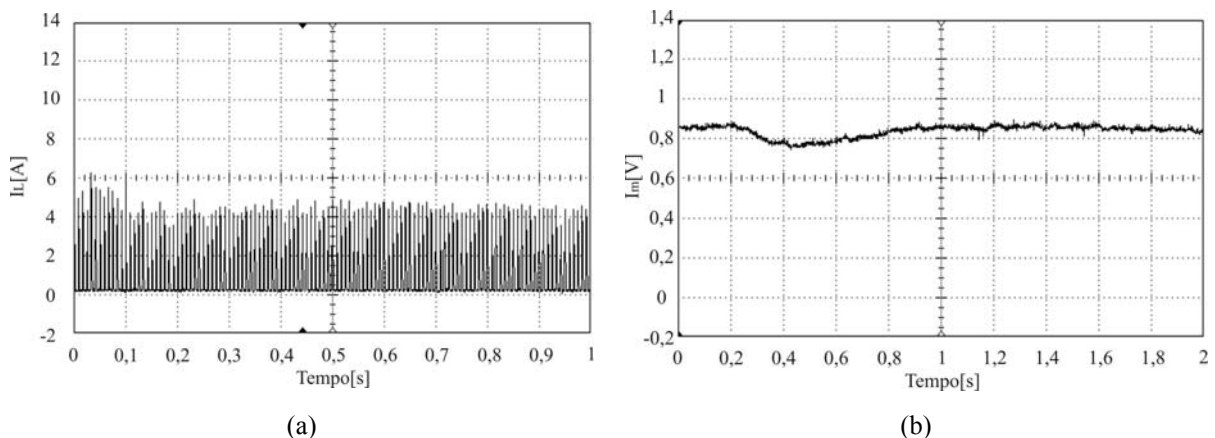


Fig. 7.8 - Corrente de saída durante a variação da carga de 400 para 300 W:  
(a) corrente na carga; (b) corrente média de saída (no PSoC).

Para o último ensaio da corrente de referência igual a 1A, provocou-se uma variação na carga de 200 W, através do fechamento simultâneo de S1 e S2. Essa situação é apresentada na Fig. 7.9. Devido à maior variação da carga, um aumento de 100% na carga do sistema, o tempo de resposta foi ligeiramente superior, aproximadamente 1,2 s, e o mesmo ocorreu com o sobre-sinal, que foi da ordem de 65%.

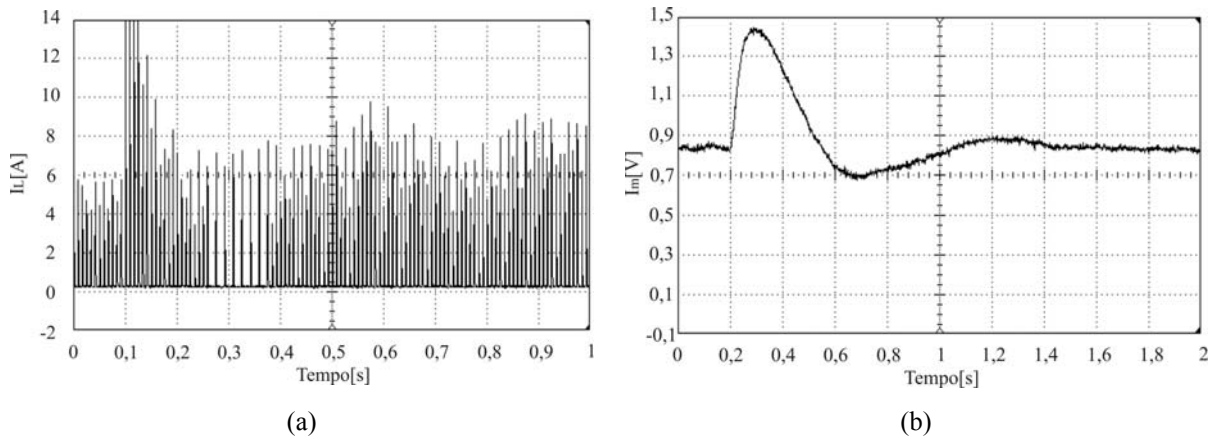


Fig. 7.9 - Corrente de saída durante a variação da carga de 200 para 400 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Ao retornar à condição anterior, obtêm-se as curvas apresentadas na Fig. 7.10. O tempo de resposta foi similar ao observado na Fig. 7.9b, 1 s, entretanto, a variação da corrente foi menor, da ordem de 26%.

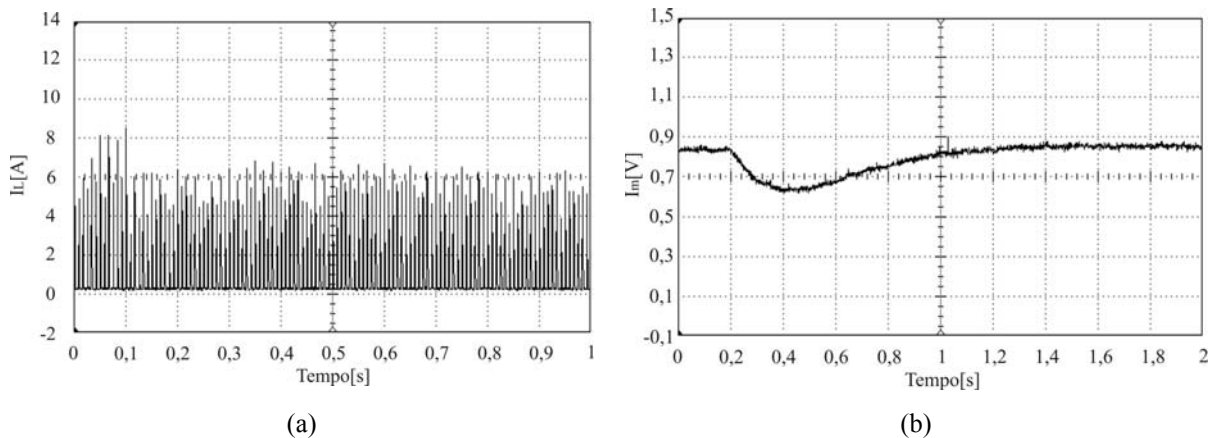


Fig. 7.10 - Corrente de saída durante a variação da carga de 400 para 200 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

### 7.4.1.2 Corrente de referência 3A

Repetindo o ensaio para uma corrente de referência de 3 A, utilizando-se duas lâmpadas de 200 W como carga e outras duas lâmpadas de 100 W, acionadas através dos interruptores S1 e S2, obtêm-se o circuito e as formas de onda apresentadas na Fig. 7.11.



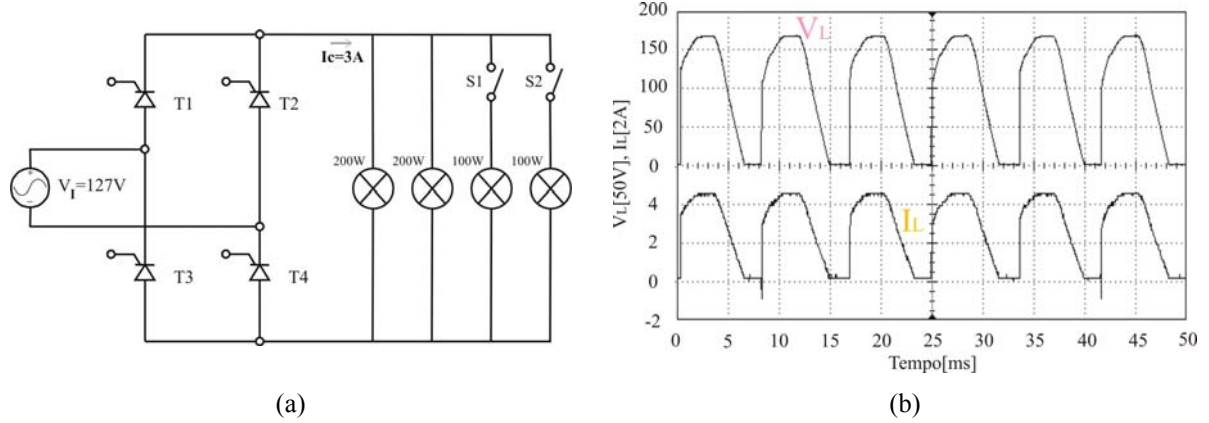


Fig. 7.11 - Ensaio 3 com carga de 400 W: (a) circuito elétrico; (b) tensão ( $V_L$ ) e corrente ( $I_L$ ) na carga.

No momento em que a chave S1 for fechada, tem-se a situação mostrada na Fig. 7.12. Por se tratar de uma pequena variação de carga, em torno de 25%, o tempo de resposta foi de 800 ms, e o sobre-sinal de 15%.

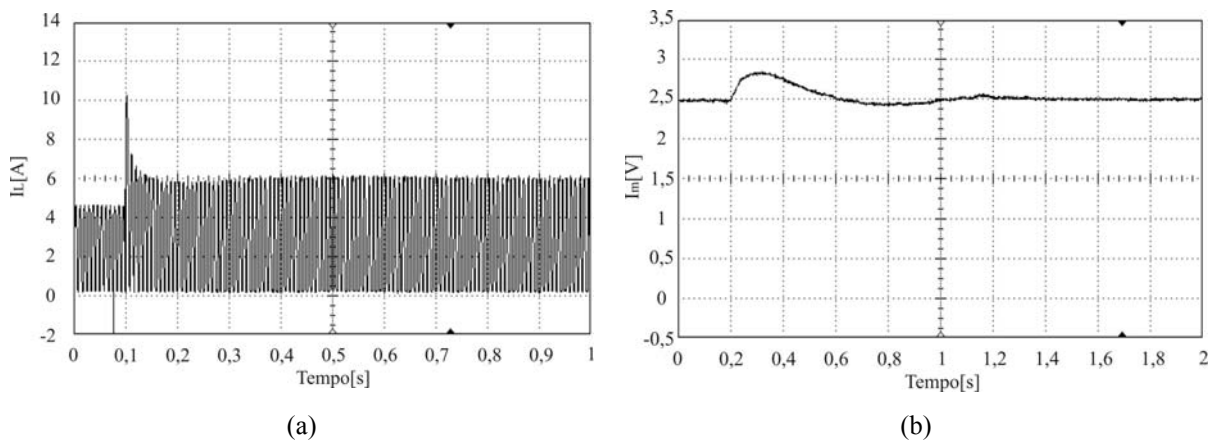


Fig. 7.12 - Corrente de saída durante a variação da carga de 400 para 500 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

Abrindo-se a chave S1, resulta na situação apresentada na Fig. 7.13. O tempo de resposta foi de 600 ms e a variação da corrente de 12%.

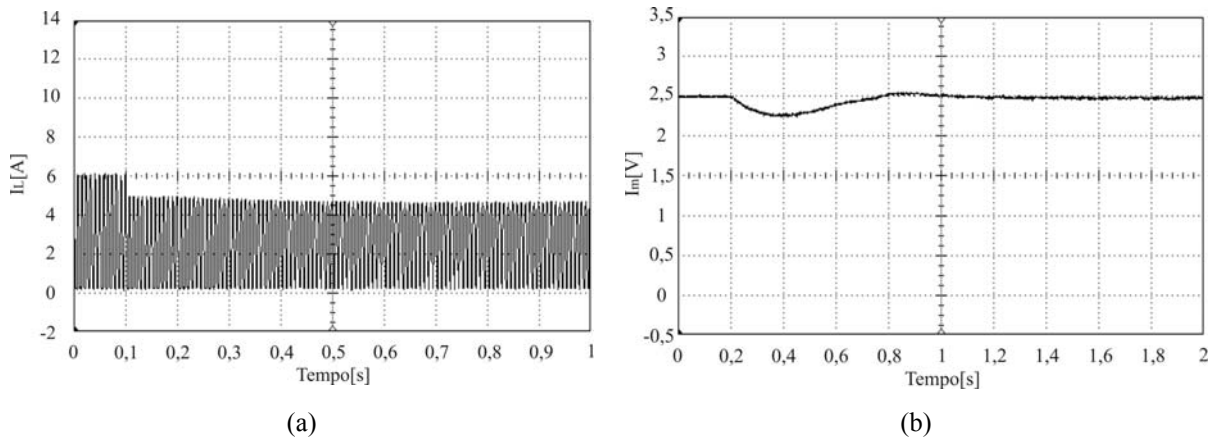


Fig. 7.13 - Corrente de saída durante a variação da carga de 500 para 400 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

Na próxima situação, estando a chave S1 fechada, a chave S2 será fechada. Essa situação é mostrada na Fig. 7.14. O sistema respondeu em, aproximadamente, 600 ms, e o sobre-sinal foi de 12%.

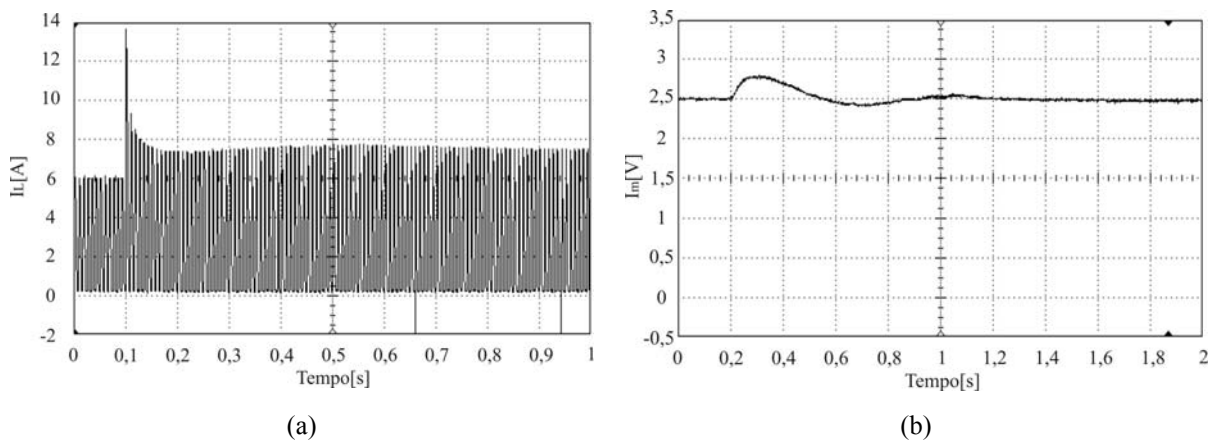


Fig. 7.14 - Corrente de saída durante a variação da carga de 500 para 600 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

A situação inversa, a abertura da chave S2, pode ser vista na Fig. 7.15. A variação da corrente foi de 10% e o tempo de acomodação 500 ms.

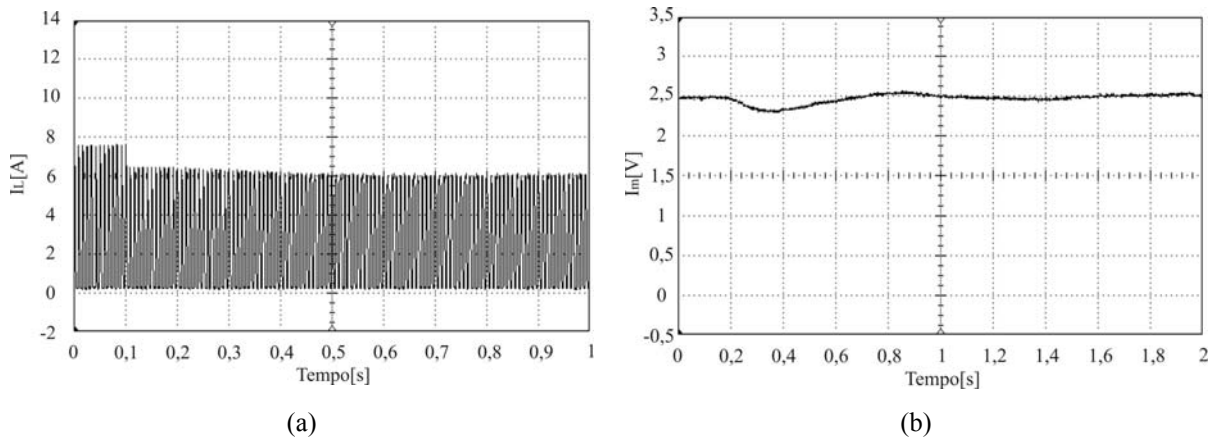


Fig. 7.15 - Corrente de saída durante a variação da carga de 600 para 500 W:  
 (a) corrente na carga; (b) corrente média de saída (no PSoC).

Modificando o circuito do 3º ensaio de forma a possibilitar uma variação de 300 W, foi obtido o circuito apresentado na Fig. 7.16.

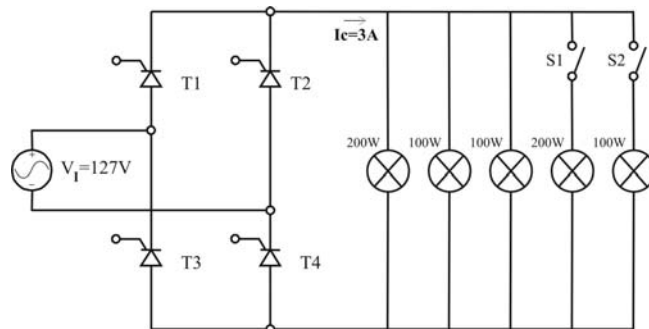


Fig. 7.16 - Circuito do 3º ensaio modificado

Ao acionar as chaves S1 e S2 simultaneamente, provocou-se uma variação na carga de 400 para 700 W. As formas de onda da corrente de saída são ilustradas na Fig. 7.17. Por se tratar de uma variação grande de carga, da ordem de 75%, o sobre-sinal foi maior que nas situações anteriores, 40%, e o tempo de resposta de 1 s.

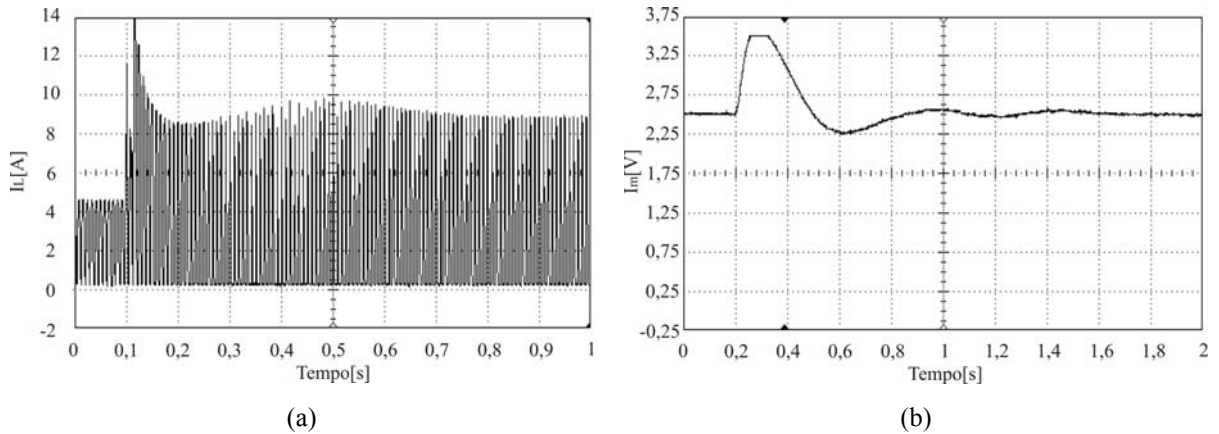


Fig. 7.17 - Corrente de saída durante a variação da carga de 400 para 700 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

Desligando-se simultaneamente as chaves S1 e S2, foram obtidas as formas de onda mostradas na Fig. 7.18. O tempo de acomodação foi menor, 600 ms, comparando-se à situação anterior, e a variação da corrente de 20%.

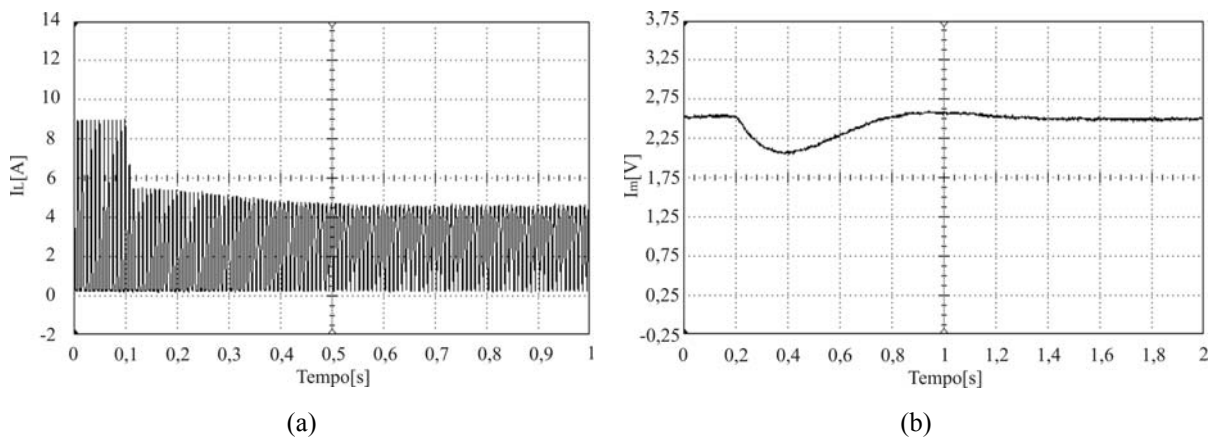


Fig. 7.18 - Corrente de saída durante a variação da carga de 700 para 400 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

#### 7.4.1.3 Corrente de referência 4A

O último ensaio de variação de carga foi realizado com uma corrente de referência de 4 A. Foram utilizadas duas lâmpadas de 100 W e duas lâmpadas de 200 W como carga fixa e uma lâmpada de 100 W como carga variável, acionada através de S1. O circuito e as formas de onda da tensão e corrente de saída são apresentadas na Fig. 7.19.

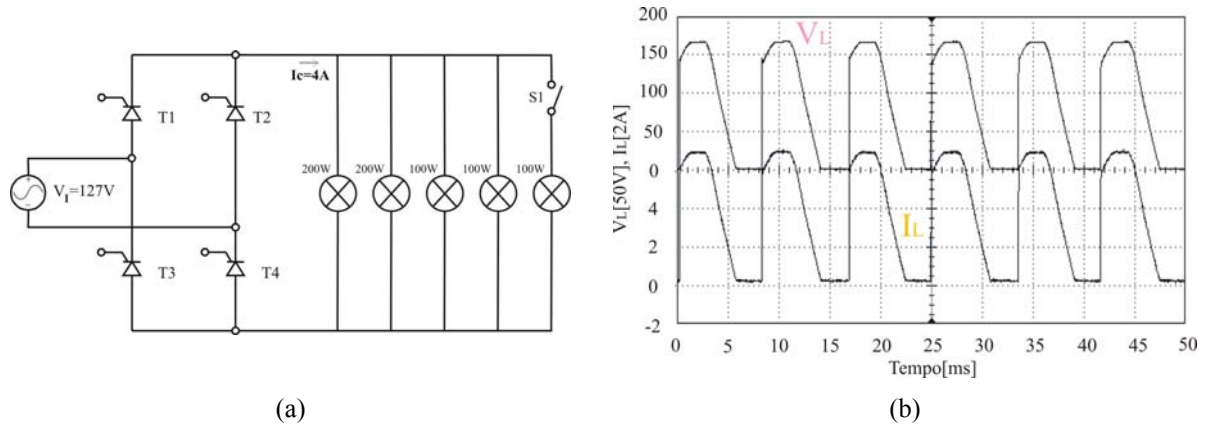


Fig. 7.19 - Ensaio 4 com carga de 600 W: (a) circuito elétrico; (b) tensão ( $V_L$ ) e corrente ( $I_L$ ) na carga.

No momento em que a chave S1 é fechada, a corrente de saída sofre uma variação. Essa situação é observada na Fig. 7.20. O tempo de resposta foi de 400 ms e o sobre-sinal de 11%.

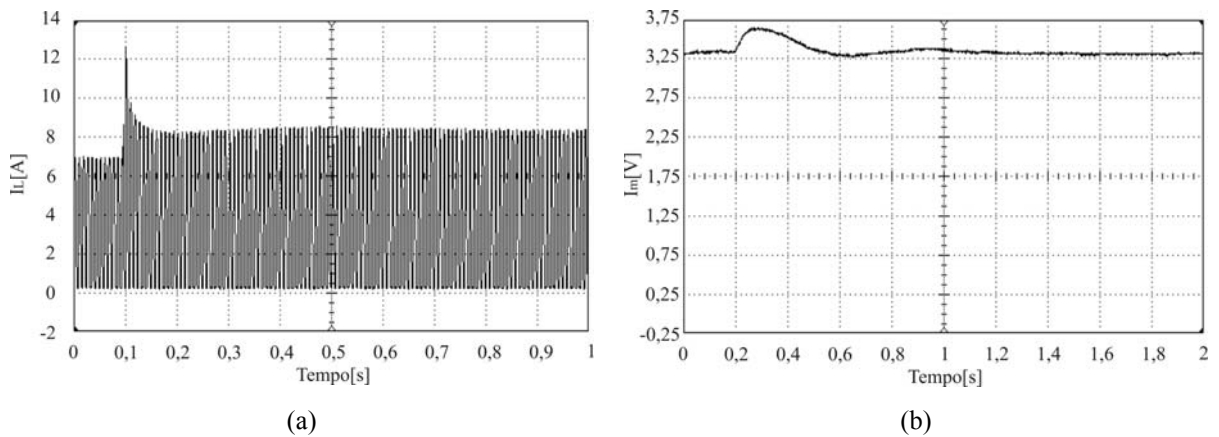


Fig. 7.20 - Corrente de saída durante a variação da carga de 600 para 700 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

Quando a carga variar de 700 para 600 W, abertura de S1, obtém-se a forma de onda apresentada na Fig. 7.21. A variação da corrente é de 8% e o sistema estabiliza-se em 400 ms.

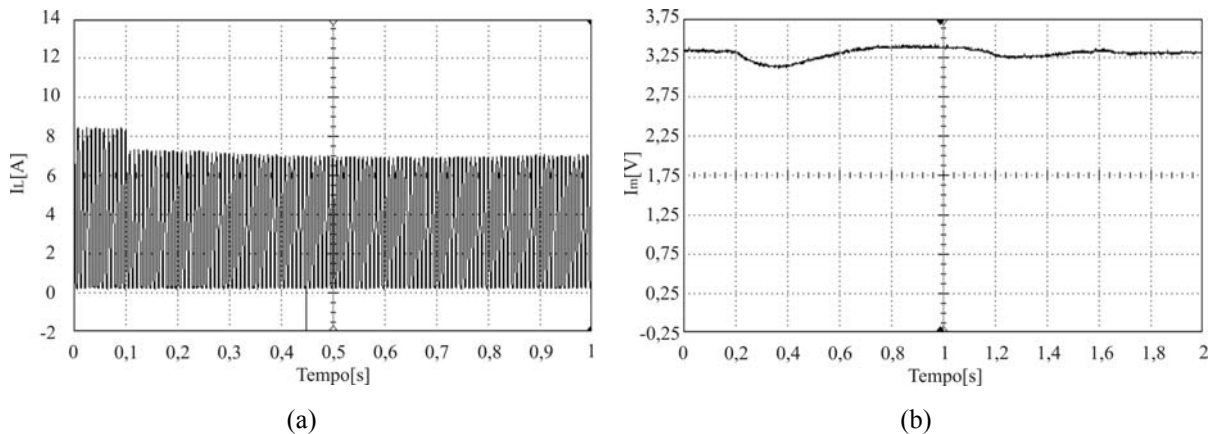


Fig. 7.21 - Corrente de saída durante a variação da carga de 700 para 600 W:

(a) corrente na carga; (b) corrente média de saída (no PSoC).

## 7.4.2 Carga constante e tensão de entrada variável

### 7.4.2.1 Corrente de referência 3A

De forma similar ao apresentado na seção 5.3.2.1, foi realizado um ensaio com uma corrente de referência de 3 A e uma carga de 500 W, onde a tensão de entrada foi modificada ao longo do tempo. No primeiro teste a tensão de entrada sofreu uma variação de 100 a 85%. Em um segundo momento, a tensão foi modificada de 85 para 100%. Nas duas situações, que podem ser vistas na Fig. 7.22 e Fig. 7.23, a saída do circuito sofreu uma variação pequena, onde o tempo de resposta foi de 600 ms e a variação da corrente por volta de 5%.

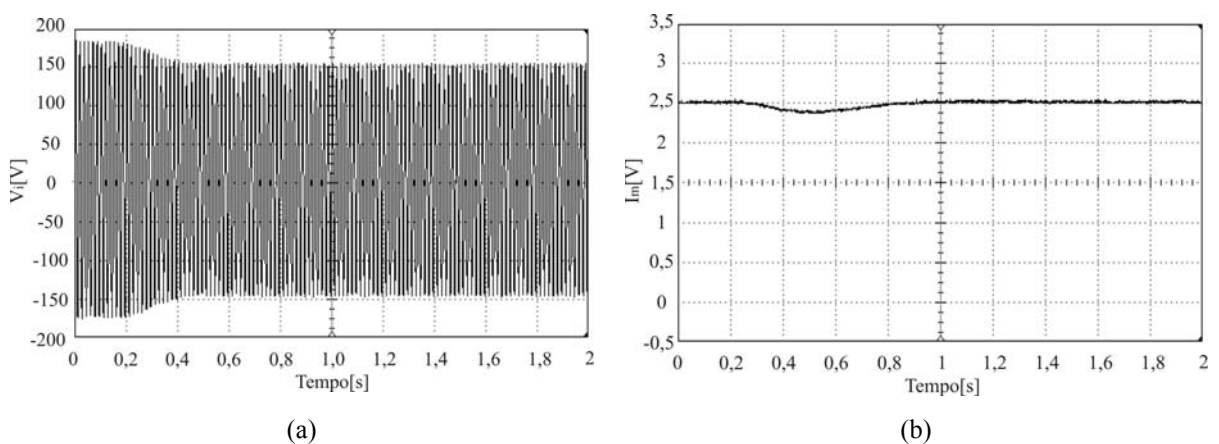


Fig. 7.22 - Formas de onda durante a variação da tensão de entrada de 100 para 85%:

(a) tensão de entrada; (b) corrente média de saída (no PSoC).

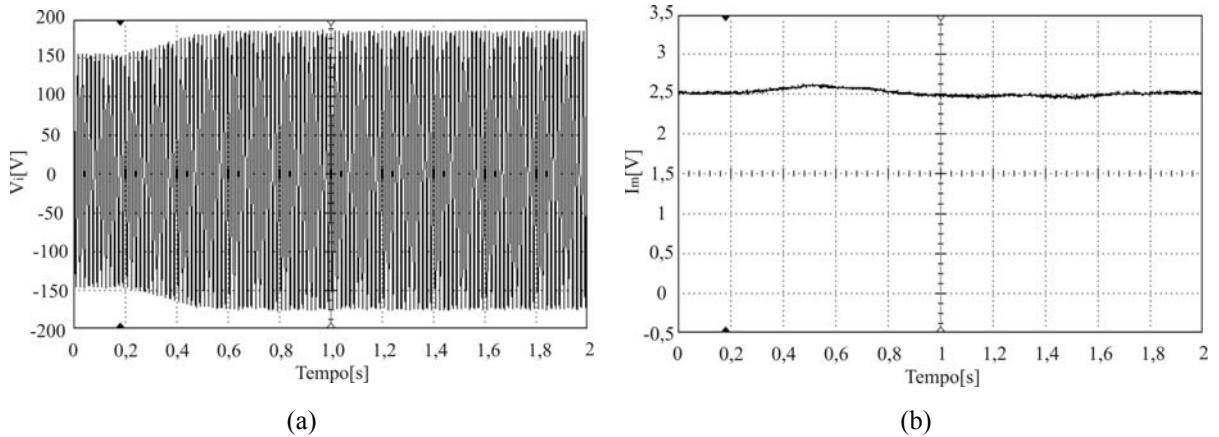


Fig. 7.23 - Formas de onda durante a variação da tensão de entrada de 85 para 100%:  
 (a) tensão de entrada; (b) corrente média de saída (no PSoC).

Realizando o mesmo procedimento, dessa vez para uma variação na tensão de entrada de 25%, obtêm-se as formas de onda apresentadas na Fig. 7.24 e Fig. 7.25. O tempo de resposta ficou em 900 ms e a variação do sinal nesse ensaio foi de, aproximadamente, 8%.

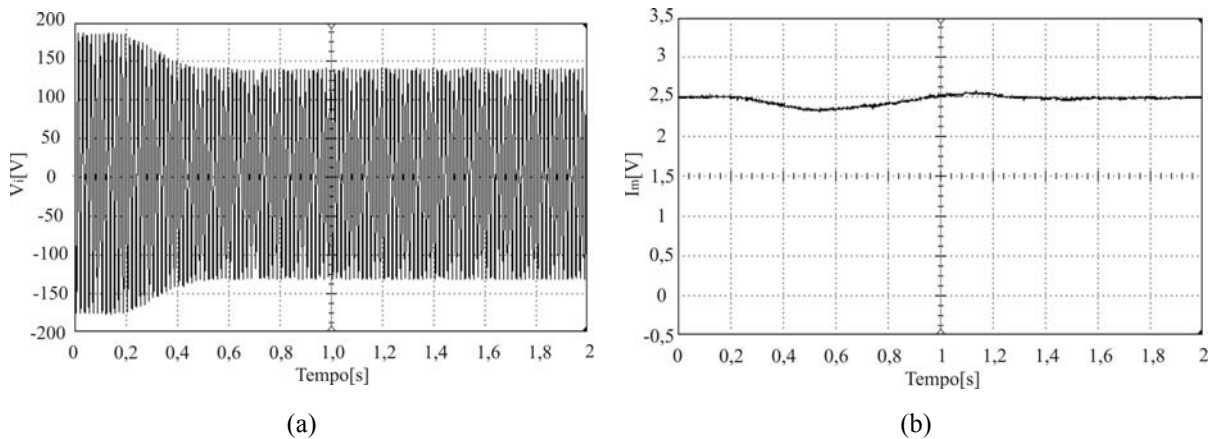


Fig. 7.24 - Formas de onda durante a variação da tensão de entrada de 100 para 75%:  
 (a) tensão de entrada; (b) corrente média de saída (no PSoC).

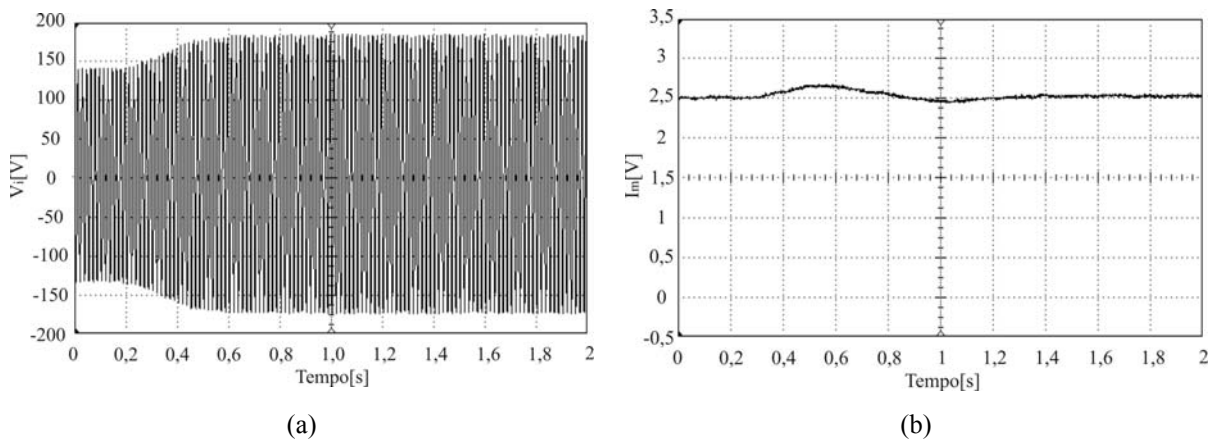


Fig. 7.25 - Formas de onda durante a variação da tensão de entrada de 75 para 100%:  
 (a) tensão de entrada; (b) corrente média de saída (no PSoC).

## 8 Referências Bibliográficas

- [1] JÚNIOR, V. C. Tecnologia SoC e o microcontrolador PSoC (Programmable System on Chip). **Revista Integração**, São Paulo, Ano XI, n.º 42, p. 251-257, jul./ago./set. 2005.
- [2] HOCK, B. C. L. PSoC optical sensor game pad - Project Number C2930. In: CIRCUIT CELLAR PSOC HIGH INTEGRATION CHALLENGE 2004. **Competição**. 6 dezembro 2004.
- [3] Cypress Semiconductor. **PSoC Designer 210: Chip-Level Designs**. Mostra como é feita a configuração no PSoC. Disponível em: <<http://www.cypress.com/?id=1327&rid=17763>>. Acesso em: 9 julho 2009.
- [4] Cypress Semiconductor. **PSoC Designer 101: Intro to PSoC Designer**. Faz uma introdução a respeito do software PSoC Designer. Disponível em: <<http://www.cypress.com/?id=1327&rid=17765>>. Acesso em: 9 julho 2009.
- [5] Cypress Semiconductor. **Homepage**. Apresenta os novos produtos criados pela Cypress. Disponível em: <<http://www.cypress.com>>. Acesso em: 20 março 2009.
- [6] Cypress Semiconductor. **PSoC Designer Module 4: Dynamic Reconfiguration**. Faz uma introdução sobre reconfiguração dinâmica. Disponível em: <<http://www.cypress.com/?id=1327&rid=1085>>. Acesso em: 9 julho 2009.
- [7] Cypress Semiconductor. **Communication - PSoC(TM)-Based USB Device Design By Example - AN2298**. Apresenta alguns exemplos utilizando a interface USB do PSoC. Disponível em: <<http://www.cypress.com/?rID=2725>>. Acesso em: 10 fevereiro 2009.
- [8] Cypress Semiconductor. **PSoC(R) Programmable System-on-Chip Technical Reference Manual (TRM)**. Disponível em: <<http://www.cypress.com/?rID=3208>>. Acesso em: 9 julho 2009.
- [9] Cypress Semiconductor. **ImageCraft Assembly Language Guide**. Apresenta os comandos em Assembly que são utilizados no PSoC. Disponível em: <<http://www.cypress.com/?docID=17085>>. Acesso em: 9 julho 2009.
- [10] Cypress Semiconductor. **ImageCraft C Compiler Guide**. Apresenta os comandos em linguagem C do PSoC. Disponível em: <<http://www.cypress.com/?rID=2581-&source=header>>. Acesso em: 9 julho 2009.
- [11] BARBI, Ivo. **Eletrônica de Potência**. 3. ed. Florianópolis: Edição do Autor, 2000.
- [12] AHMED, Ashfaq. **Eletrônica de Potência**. 2. ed. São Paulo: Pearson Prentice Hall, 2000. 479p.



- [13] VERMAAS, L. L. G. **Implementação de um sistema de controle digital para conversor dual baseado em microcontrolador**. 1995. 107 f. Dissertação (Mestrado em Ciências em Engenharia Elétrica) - Escola Federal de Engenharia de Itajubá, Itajubá, 1995.
- [14] SINZATO, M. G. **Implementação de um controle de velocidade e corrente para motor de corrente contínua**. 1991. 158 f. Dissertação (Mestrado em Ciências em Engenharia Elétrica) - Escola Federal de Engenharia de Itajubá, Itajubá, 1991.
- [15] PEREIRA, C. A. G. **Otimização de reguladores para acionamento controlado de motores de indução alimentados por intermédio de inversor de corrente com comutação natural**. 2003. 115 f. Dissertação (Mestrado em Ciências em Engenharia Elétrica) - Universidade Federal de Itajubá, Itajubá, 2003.
- [16] CAMATTA, U. P. **Projeto e implementação de um regulador de velocidade e corrente baseado na técnica de Conjuntos Aproximados (Rough Sets)**. 2009. 86 f. Dissertação (Mestrado em Engenharia Elétrica) - Universidade Federal de Itajubá, Itajubá, 2009.
- [17] OGATA. **Engenharia de controle moderno**. Prentice *Hall* do Brasil, 1982.
- [18] PHILLIPS, C. L.; NAGLE JR., H. T. **Digital control system analysis and design**. Prentice-*Hall* Inc, Englewood Cliffs, N. J. 1984.
- [19] JÚNIOR, F. G. F. **Metodologia para re-sintonia de controladores PID industriais**. 2006. 73 f. Dissertação (Mestrado em Ciências de Engenharia Elétrica) - Universidade Federal do Rio Grande do Norte, Natal, 2006.
- [20] FILHO, C. J. A. B. Cap. 2 - Transformada de Laplace e Transformada Z. In: **Sistemas de Comunicação**. Pernambuco, 2009. Disponível em: <<http://carmelofilho.googlepages.com/materialdidatico>>. Acesso em: 9 julho 2009.
- [21] LEM. **Sensor de Efeito Hall LA-50P**. Datasheet. Disponível em: <<http://pdf1.alldatasheet.com/datasheet-pdf/view/181083/LEM/LA50-S.html>>. Acesso em: 9 julho 2009
- [22] Cypress Semiconductor. **Analog - ADC Selection - AN2239** Apresenta os conversores analógicos / digitais presentes no PSoC. Disponível em: <<http://www.cypress.com/?rID=2641>>. Acesso em: 10 junho 2009.
- [23] Cypress Semiconductor. **CY8C29466**. Datasheet. Disponível em: <<http://www.cypress.com/?rID=3334>>. Acesso em: 13 abril 2009.
- [24] RASHID, M. H. **Power electronics handbook**. California: Academic Press, 2001. 892p.
- [25] Cypress Semiconductor. **User module datasheet: Digital Inverter**. Datasheet. Disponível em: <<http://www.cypress.com/?rID=3113>>. Acesso em: 13 abril 2009.

- [26] Cypress Semiconductor. **User module datasheet: Incremental ADC** Datasheet. Disponível em: < <http://www.cypress.com/?rID=3046>>. Acesso em: 13 abril 2009.
- [27] NICOLOSI, D. E. C.; SANTOS, R. C. **Microcontrolador PSoC: uma nova tecnologia, uma nova tendência**. 1. ed. São Paulo: Érica, 2006. 414p.
- [28] LEM. **Sensor de Efeito Hall LA-25NP**. Datasheet. Disponível em: <<http://www.alldatasheet.com/datasheet-pdf/pdf/81509/LEM/LA25-NP.html>>. Acesso em: 9 julho 2009
- [29] DOBOLI, A. N.; CURRIE, E. H. **Introduction to Mixed-Signal, Embedded Design**. 1. ed. San Jose, California: Cypress Semiconductor Corporation, 2007. 473p.