

Optimización y mejora en Ampliación de Estructura de Computadores

Gregorio Bernabé, Lorenzo Fernández, Juan Luis Aragón
Departamento de Ingeniería y Tecnología de Computadores
Universidad de Murcia
Murcia
{gbernabe, lfmaimo, jlaragon}@ditec.um.es

Resumen

En este trabajo se describen varios cambios relacionados con los contenidos teóricos y prácticos, la evaluación y la mejora de varias actividades de innovación que se han llevado a cabo en la asignatura de “Ampliación de Estructura de Computadores” durante el curso 2017/18. Dicha asignatura se imparte en el segundo curso del Grado de Ingeniería Informática de la Universidad de Murcia y se compone de seis créditos ECTS (3 créditos para teoría y prácticas) en los que el alumno dispone de 150 horas para asistir a las clases teóricas y a las sesiones de prácticas, realizar su trabajo autónomo y llevar a cabo la evaluación correspondiente. El estudio y análisis pormenorizado de los contenidos que se estudian en la asignatura para realizar una mejor planificación y adaptación al tiempo disponible desde el punto de vista teórico y práctico, el establecimiento de una evaluación continua y diversa, así como la optimización de la utilización del Aula Virtual de la Universidad de Murcia han contribuido a mejorar los resultados académicos de los alumnos en el curso 2017/18.

Abstract

This paper describes several changes related to the theoretical and practical contents, the course evaluation, and the improvement of several innovation activities that have been carried out for the subject “Advanced Computer Structure” during the 2017/18 academic year. This course is taught in the second year of the Computer Engineering Degree at the University of Murcia and consists of six ECTS credits in which the students have 150 hours (3 credits for theory and practices) to attend lectures and lab classes, perform their personal work, and carry out the corresponding evaluation. Overall, the detailed analysis of the contents that are studied in the subject to carry out a better planning and adaptation to the time available from the theoretical and practical point of view, along with the establishment of a continuous

and diverse evaluation, in addition to a more optimized use of the Virtual Classroom (based on Sakai) of the University of Murcia have all contributed to improve the academic results of students in the 2017/18 academic year.

Palabras clave

Ampliación de Estructura de Computadores, Contenidos, Evaluación, Actividades de innovación, Experiencia docente.

1. Introducción

El análisis pormenorizado de los contenidos de la asignatura Ampliación y Estructura de Computadores (AEC) en los últimos cursos docentes, así como el estudio detallado de la carga curricular de los alumnos en segundo curso del Grado en Ingeniería Informática¹, el contexto en el que se encuentra dicha asignatura [2], así como algunos ejemplos similares que se pueden encontrar en la Universidad de Almería² o la Universidad Politécnica de Cataluña³, han contribuido a refinar los contenidos teóricos y prácticos de AEC.

En el curso académico 2016-17 se implantaron en la asignatura Ampliación de Estructura de Computadores [3] varias actividades de innovación que tenían como principales objetivos incrementar la asistencia y la participación de los alumnos en clase, mejorar los resultados de las tasas de rendimiento y

¹ Facultad de Informática de la UMU. Grado en Ingeniería Informática. 2017.

http://www.um.es/informatica/index.php?pagina=grado_ii_2011_-_descripcion_del_titulo

² Guía docente de la asignatura Arquitectura de Computadores. Universidad de Almería. 2016.

<https://portafirma.ual.es/pfirma/downloadReport/file?idDocument=JCpL9573Er&idRequest=DkU1wEfyjO>

³ Guía docente de la asignatura Arquitectura de Computadores. Universidad Politécnica de Barcelona. 2018.

<https://www.fib.upc.edu/es/estudios/grados/grado-en-ingenieria-informatica/plan-de-estudios/asignaturas/AC#tabs-1>

éxito de los alumnos, completar y mejorar el aprendizaje de los alumnos de los distintos conceptos teórico-prácticos e impulsar la enseñanza virtual y semi-presencial. Dichos objetivos se consiguieron fundamentalmente a través del uso de la plataforma basada en el entorno de aprendizaje digital basado en Sakai⁴, propiedad de la Universidad de Murcia, que proporciona herramientas que facilitan la docencia tanto presencial como virtual, así como por la utilización de la herramienta online Kahoot [4], gratuita, de fácil manejo y basada en la metodología de clase invertida [8], para organizar pequeños concursos de preguntas tipo test en cada uno de los temas teóricos de la asignatura AEC.

Teniendo en cuenta que en AEC se ha buscado a lo largo de varios cursos académicos profundizar en un método de evaluación continua que ayude al alumno a organizar y planificar el estudio, proporcione retroalimentación importante a los estudiantes, determine información al profesorado sobre el progreso de los alumnos y consiga que la nota final que obtiene el alumno no dependa únicamente de un examen final [7], aunque suponga un esfuerzo adicional por parte del profesorado y del alumnado. Nuestra experiencia docente determina que los alumnos estudian sólo aquello que se evalúa, por lo que dicha evaluación condiciona el aprendizaje y debe ser diversa para obtener los mayores beneficios [5].

En el curso 2017-18⁵ se ha optimizado y mejorado el uso del Aula Virtual (AV) de la Universidad de Murcia (UMU) basado en Sakai, se ha realizado una mejor organización y planificación de los contenidos teóricos y prácticos, se ha modificado la evaluación continua con la introducción de un control teórico con un peso considerable en la nota de teoría, y se han producido cambios importantes en los contenidos y en la evaluación de las prácticas con el objetivo fundamental de mejorar el aprendizaje de los alumnos y seguir incrementando las tasas de éxito y rendimiento, respecto al curso anterior.

La Sección 2 explica los principales contenidos teóricos y prácticos, así como la relación entre cada uno de los temas teóricos y prácticas de la asignatura AEC. A continuación, la Sección 3 describe la evaluación de la asignatura, mientras que la Sección 4 analiza los resultados de la evaluación en los últimos cursos académicos. Finalmente, la Sección 5 establece las conclusiones principales del presente artículo.

2. Contenidos teóricos y prácticos de la asignatura AEC

2.1. Contenidos teóricos

La asignatura profundiza en todos los aspectos estudiados en la asignatura de primer curso “Estructura y Tecnología de Computadores” y representa un primer acercamiento del alumno al diseño de arquitecturas de altas prestaciones, estudiando los parámetros de diseño que más influyen en las prestaciones de una arquitectura moderna y evaluando diversas técnicas que permiten aumentar el rendimiento tanto de la CPU como el sistema de memoria. En AEC se realiza un acercamiento al diseño de arquitecturas de altas prestaciones, se estudian los parámetros de diseño que más influyen en el rendimiento de una arquitectura moderna, y se evalúan diversas técnicas que permiten aumentar las prestaciones tanto de la CPU (por ejemplo, técnicas de segmentación del procesador), como del sistema de memoria de un computador. El objetivo general de esta asignatura es presentar un enfoque moderno e integrador de todos los niveles de estudio del computador bajo el denominador común de las prestaciones repasando diversas técnicas modernas de diseño de arquitecturas de alto rendimiento. Se han establecido los siguientes contenidos teóricos:

- Tema 1: Análisis de prestaciones en arquitectura de computadores.
- Tema 2: Procesador segmentado.
- Tema 3: Segmentación avanzada y predicción de saltos.
- Tema 4: Sistema de memoria de altas prestaciones.

Se ha eliminado un tema relacionado con la planificación estática de instrucciones respecto al curso anterior⁵, ya que ciertos contenidos de dicho tema tienen un mejor sentido al integrarlos en los temas 2 y 3.

Los objetivos formativos específicos que se pretenden alcanzar en cada uno de los temas mencionados se describen a continuación.

Tema 1: Definir el concepto moderno de arquitectura. Distinguir los parámetros que influyen sobre las prestaciones de una arquitectura. Comprender el compromiso hw/sw para conseguir una adecuada productividad. Conocer los programas utilizados para evaluar las prestaciones y la forma de presentar esos resultados. Recordar la ley de Amdahl y la ecuación de tiempo de ejecución como base del diseño moderno de computadores.

Tema 2: Comprender las técnicas de segmentación. Realizar un análisis de la mejora de prestaciones mediante el empleo de la segmentación. Distinguir los problemas originados al segmentar el cauce de instrucciones y conocer sus soluciones. Aprender el concepto de dependencia de datos y sus tipos. Dife-

⁴ Sakai. Plataforma de e-learning. <https://sakaiproject.org/about>

⁵ Guía docente de la asignatura AEC. Departamento de Ingeniería y Tecnología de Computadores (DITEC). UMU. Curso 2017-2018. https://aulavirtual.um.es/umugdocentetool/guiahtml/1899_2017_G_E

renciar los diferentes tipos de riesgos (estructurales, datos y control) que se pueden producir al segmentar un procesador.

Tema 3: Estudiar las técnicas avanzadas de mejora de prestaciones con la segmentación. Analizar y comparar los mecanismos para eliminar y/o reducir el efecto de los riesgos (adelantamientos, detenciones). Entender y evaluar el efecto de las interrupciones en procesadores segmentados. Aplicar las técnicas de segmentación a las unidades de punto flotante. Conocer y comprender las técnicas de predicción dinámica de saltos. Introducir la emisión de múltiples instrucciones en cada ciclo de reloj, aunque éste será objeto de una asignatura de 3er curso.

Tema 4: Conocer y comprender las técnicas utilizadas para diseñar subsistemas de memoria de altas prestaciones. Estudiar los principales parámetros de diseño de un sistema caché de alto rendimiento. Conocer las técnicas utilizadas para mejorar las prestaciones de la memoria principal. Estudiar el funcionamiento de la memoria virtual y analizar los parámetros que influyen en un buen rendimiento del sistema de memoria.

2.2. Contenidos prácticos

A partir de los principales contenidos teóricos se han diseñado las distintas prácticas para complementar y desarrollar dichos conocimientos teóricos. Las prácticas que hemos desarrollado son las siguientes:

- Práctica 1: Medida y evaluación del rendimiento en arquitectura de computadores.
- Práctica 2: Unidad de instrucciones segmentada.
- Práctica 3: Predicción dinámica de saltos y segmentación de punto flotante.
- Práctica 4: Evaluación de prestaciones de la memoria caché.

Cada una de las prácticas consta de un boletín explicativo que tiene como objetivo principal complementar el aprendizaje del alumno en el tema de teoría correspondiente. Los objetivos formativos específicos que se pretenden alcanzar en cada práctica así como la infraestructura y herramientas utilizadas se describen a continuación.

Práctica 1. A través de la realización de esta práctica se pretende que el alumno se familiarice con las fórmulas de cálculo del tiempo de ejecución, entienda el concepto de CPI y cómo calcularlo, y tome conciencia de que una mejora en una parte de un sistema no siempre consigue mejorar el rendimiento global del sistema (Ley de Amdahl). Además, se pone en práctica el cálculo de diversas medidas resumen del rendimiento en función de varias métricas estudiadas en la parte de teoría. En concreto, se calculan y analizan los resultados en MIPS, CPI y tiempo de CPU que se obtienen al ejecutar una aplicación de prueba sobre dos tipos de procesador. Para la realización de esta primera práctica se emplea la herramienta de

simulación `sim-outorder v3.0`⁶, que permite simular una arquitectura RISC muy similar al procesador DLX que se explica en la teoría de la asignatura, pudiendo variar algunos de sus parámetros de diseño (forma en la que se ejecutan las instrucciones, jerarquía de memoria, predictores de salto, etc.).

Práctica 2. El objetivo principal de la segunda práctica es analizar la influencia de los riesgos de datos y los riesgos de control en las prestaciones de la unidad de instrucciones segmentada. Así mismo, se analiza la relación entre un programa escrito en un lenguaje de alto nivel y su traducción a lenguaje máquina. Para el correcto desarrollo de esta práctica se utiliza un simulador del computador DLX segmentado conocido como DLXide. El entorno de simulación DLXide es capaz de simular ciclo a ciclo la ejecución de instrucciones de la arquitectura DLX segmentada, así como el avance de las mismas por la ruta de datos de la máquina. Soporta todas las instrucciones de DLX que operan sobre el banco de registros de tipo entero (a excepción de las de multiplicación). Implementa cachés de instrucciones y de datos separadas (arquitectura *Harvard*). Los registros se escriben y leen en el primer y segundo semiciclo de reloj, respectivamente y los riesgos de control pueden resolverse aplicando diversas estrategias: inserción de ciclos de parada, predicción estática como no tomado y la utilización de saltos retardados (*delay slots*). Los riesgos de datos pueden resolverse insertando ciclos de parada o aplicando la técnica de adelantamiento hardware (*forwarding*).

Práctica 3. La tercera práctica persigue un doble objetivo. En primer lugar, se trata de que el alumno sea capaz de entender mejor y evaluar las técnicas de predicción dinámica de saltos estudiadas en la parte de teoría. En particular se evalúa el comportamiento de los siguientes predictores de saltos dinámicos: el predictor basado en contadores saturados, el predictor basado en correlación y, por último, el predictor de direcciones destino (también conocido como BTB). Se analizan diferentes tamaños para cada uno de los casos y se evalúa el efecto causado tanto en la tasa de acierto como en el tiempo de ejecución. Para el desarrollo del primer objetivo de la Práctica 3 se utiliza la misma herramienta que ya se utilizó en la Práctica 1, el simulador `sim-outorder`. Al tratarse de una herramienta en línea de comandos, al alumno se le proporcionan todos los *scripts* necesarios para que se abstraiga de los detalles de invocación al simulador y solo tenga que proporcionar los parámetros a evaluar (esto es, los tamaños de las diversas tablas de predicción a analizar).

El segundo objetivo de la Práctica 3 es analizar y evaluar el diseño de un cauce segmentado para instrucciones de punto flotante. En este tipo de diseños

⁶ Simple Scalar LCC tool set. <http://www.simplescalar.com/>

se analiza la influencia de los riesgos de datos y de control en el rendimiento. Para ello se vuelve a estudiar el efecto de utilizar la técnica de *adelantamiento* así como varias estrategias para tratar los saltos en un cauce segmentado de punto flotante. Para el correcto desarrollo de esta segunda sesión de la tercera práctica se hace uso del simulador *Simula3MS* (versión 5.01), desarrollado por el grupo de Arquitectura de Computadores de la Universidad de A Coruña⁷. *Simula3MS* implementa un procesador MIPS segmentado con ejecución en orden, similar al estudiado en la teoría de la asignatura, con la ventaja de que permite estudiar, de una forma muy visual, la evolución de una traza de instrucciones de punto flotante a lo largo del cauce segmentado en los diferentes casos propuestos.

Práctica 4. A través de una herramienta de simulación software de jerarquías de memorias caché, la práctica persigue mostrar al alumno la forma de analizar el rendimiento de un determinado diseño, así como comprobar cómo el rendimiento obtenido por el mismo tiene una dependencia importante del tipo de aplicación ejecutada, y cómo se puede optimizar el rendimiento de una jerarquía dada modificando adecuadamente el software que la utiliza. Son tres los objetivos principales que se persiguen en la Práctica 4. En primer lugar, comprender la terminología y los conceptos manejados en el estudio de las memorias cachés: localidad espacial y temporal, bloque, tipos de fallos, políticas de escritura, políticas de reemplazo, etc. En segundo lugar, analizar la influencia de los distintos parámetros de diseño en las prestaciones de la jerarquía de memoria: cachés unificadas/separadas, tamaños de bloque, políticas de reemplazo, escritura, etc. Finalmente, comprobar cómo el rendimiento obtenido por un determinado diseño de jerarquía de memoria tiene una dependencia importante del tipo de aplicación ejecutada, y cómo se puede optimizar el rendimiento de una jerarquía dada modificando adecuadamente el software que la utiliza.

Para el correcto desarrollo de la Práctica 4 se hace uso de un simulador *visual* de jerarquías de memorias caché para analizar el rendimiento de un determinado diseño. En concreto, se hace uso de *SJM*, un simulador de jerarquías de memoria orientado a la docencia de arquitectura de computadores y desarrollado por el Dpto. de Sistemas Informáticos de la Universidad de Castilla-La Mancha [1]. *SJM* acepta como entradas trazas de los accesos a memoria generados por un programa. Su configuración permite establecer múltiples niveles de caché con sus tiempos de acierto respectivos, una memoria principal con un tiempo de acceso, un TLB y una tabla de páginas.

3. Evaluación

En la asignatura AEC, la nota final se obtiene del resultado de la fórmula:

$$\text{Nota} = 0,8 \times \text{Nota}_{\text{teórica}} + 0,2 \times \text{Nota}_{\text{prácticas}}$$

A su vez, la nota de la parte teórica ($\text{Nota}_{\text{teórica}}$) se obtiene de la siguiente forma:

$$\text{Nota}_{\text{teórica}} = 0,7 \times N_{\text{ef}} + 0,25 \times N_{\text{ep}} + 0,05 \times N_{\text{c}}$$

La nota del examen final en cada una de las convocatorias oficiales (N_{ef}) se obtiene mediante un examen final teórico-práctico que consta de dos partes:

1. Un tipo test eliminatorio valorado con 5 puntos con una serie de preguntas con tres opciones y una sola respuesta correcta. Cada respuesta incorrecta resta media respuesta correcta con el fin de eliminar el factor azar. El alumno tiene que obtener un mínimo de 1/3 de los 5 puntos para que se le evalúe la segunda parte.
2. Dos o tres problemas valorados con 5 puntos en total.

La nota del examen parcial (N_{ep}) se consigue a través de un control con la misma estructura comentada del examen final, en el que se requieren los conocimientos de los Temas 1 y 2, así como la técnica de adelantamiento para eliminar y/o reducir el efecto de los riesgos, conceptos que están integrados en el Tema 3. Dicho control se realiza durante la semana 9 del cuatrimestre. Se ha asignado un peso importante de un 25% al mencionado control para influir sobre los alumnos desde un punto de vista motivador y remarcar la importancia de analizar, preparar y estudiar los distintos conceptos de la asignatura semanalmente. Además, el hecho de establecer una fecha determinada para un control en el que hay en juego una parte importante de la nota de teoría influye sobre el alumno para planificar correctamente la asignatura, realizar los trabajos necesarios y tener una mayor implicación en su desarrollo personal.

Las diversas actividades que el profesor organizará a lo largo del curso como pequeños concursos con la herramienta online Kahoot [4, 6], al final de cada uno de los temas teóricos de la asignatura, cada uno con cinco cuestiones, varias opciones de respuesta y una única respuesta correcta (con una duración estimada de 30 minutos), realización de controles virtuales con problemas similares a los que se llevan en los exámenes a través del Aula Virtual de la UMU, resolución de problemas en grupo en clase, etc., constituyen la nota de clase (N_{c}) y suponen un 5% de la nota de la parte teórica.

La nota de las prácticas ($\text{Nota}_{\text{prácticas}}$) se calcula como la media ponderada de las notas individuales de cada uno de los boletines, cuyos pesos son, respectivamente: 10%, 20%, 35% y 35%. Estos pesos han sido ajustados y están asignados proporcionalmente a

⁷ Grupo de Arquitectura de Computadores de la Universidad de A Coruña. <http://simula3ms.des.udc.es/>

Asignatura	Grupo 1	Grupo 2	Grupo 3
Ampliación de Estructura de Computadores	78	88	68

Cuadro 1: Distribución de alumnos participantes por grupos.

Actividad/Curso	2016/17	2017/18
Kahoot – T1	78,37%	79,39%
Kahoot – T2	68,49%	75,63%
Kahoot – T3	58,96%	63,11%
Kahoot – T4	45,14%	44,50%
Control virtual – T1	57,56%	66,29%
Control virtual – T2	39,98%	71,64%
Control virtual – T3	32,78%	37,10%
Control virtual – T4	17,78%	23,63%
Examen parcial	45,68%	85,23%

Cuadro 2: Índice de participación en diferentes actividades.

la dificultad y duración de cada uno de los boletines. La evaluación de cada una de las prácticas se realiza en los laboratorios de prácticas después de llevar a cabo cada uno de los boletines de prácticas, mediante un cuestionario relacionado con los conceptos desarrollados en los distintos y mencionados boletines de prácticas.

El objetivo es conseguir una participación activa de los estudiantes en su proceso de aprendizaje, así como implicar y motivar al alumnado para que estudie regularmente y consiga llevar la asignatura al día [6]. Tras cada cuestionario de evaluación se muestra el resultado, por lo que los alumnos pueden comprobar sus conocimientos, así como las partes débiles de su aprendizaje y permiten al profesorado obtener retroalimentación sobre el seguimiento de la asignatura y detectar los puntos fuertes y débiles, que pueden implicar la propuesta de nuevas actividades de repaso o refuerzo para los alumnos.

Es importante destacar que, en el examen final de teoría (N_{ef}), es necesario sacar un 4 (sobre 10) para que se sume la nota de prácticas, pero no hay límite inferior para la mencionada nota de prácticas. La asignatura se considerará aprobada cuando la nota final obtenida sea igual o superior a 5.

En las convocatorias extraordinarias de junio y julio se incluirán preguntas relacionadas con las prácticas en el examen final de teoría para su correspondiente evaluación, manteniendo el peso de un 20% de la nota final.

4. Resultados

En el curso académico 2017/18, la asignatura constaba de tres grupos, dos en horario de mañana (Grupos 1 y 2), y uno en horario de tarde (Grupo 3), con la distribución del número de alumnos que se puede observar en el Cuadro 1. Cada grupo de teoría

Tasa de éxito	Grupo 1	Grupo 2	Grupo 3	Global
Curso 2015/16	36,25%	52,00%	26,08%	40,68%
Curso 2016/17	49,23%	67,18%	31,42%	48,74%
Curso 2017/18	68,57%	72,73%	61,90%	68,10%

Cuadro 3: Tasa de éxito por grupos de AEC.

Tasa de rendimiento	Grupo 1	Grupo 2	Grupo 3	Global
Curso 2015/16	38,96%	50,72%	22,22%	45,00%
Curso 2016/17	42,31%	51,22%	45,78%	46,89%
Curso 2017/18	61,54%	62,92%	57,35%	60,85%

Cuadro 4: Tasa de rendimiento por grupos de AEC.

estaba dividido en tres grupos de prácticas de igual tamaño.

En el Cuadro 2 se muestran los índices de participación en los cursos 2016/17 y 2017/18 para los pequeños concursos con la herramienta online Kahoot y los controles virtuales a través del AV de la UMU para cada uno de los temas teóricos de AEC, así como el índice de participación en el examen parcial (última fila).

En cuanto a los concursos con la herramienta Kahoot, se obtienen para el primer tema índices de participación bastante altos, cercanos al 80% en ambos cursos académicos. Para el segundo tema, se produce una leve disminución en la participación en torno al 5-10%, siendo menor en el último curso académico. En el tercer tema se produce otro descenso leve alrededor del 10-12% mientras que en el cuarto tema se pone de manifiesto una bajada más significativa en el intervalo 13-19%. Aunque las tendencias en los dos cursos académicos mostrados son similares, en el curso 2017/18 se ha producido una menor disminución de la participación a medida que se han ido desarrollando los distintos temas de la asignatura. Esto pone de manifiesto la importancia de estos concursos para el alumnado, ya que pueden practicar con cuestiones tipo test similares a las que se realizan en los exámenes y comprobar su nivel de conocimientos en cada uno de los temas teóricos, además de servir al profesorado para detectar los aspectos que necesitan ser revisados o reforzados.

En cuanto a los controles virtuales a través del AV de la UMU, se ha llevado a cabo en el curso académico 2017/18 una mejor planificación de los ejercicios y posibilidades de acceso a través del AV para concienciar a los alumnos de la importancia de realizar los mencionados controles virtuales, una vez que hayan realizado los ejercicios propuestos de cada uno de los temas de AEC. Esto ha influido para conseguir un mayor índice de participación en todos los temas con respecto al curso académico anterior, tal y como se puede observar en el Cuadro 2. Además, en el curso 2017/18, en el segundo tema se ha producido un aumento de la participación respecto al primer tema, rompiendo la tendencia general de disminución de las actividades a medida que se avanza en la asignatura. Sin embargo, la implicación de los alumnos para realizar el control virtual del último tema sigue siendo muy baja, por lo que hay que seguir concienciando a los estudiantes de su importancia, aunque en este caso la aglomeración de actividades que tienen que llevar a cabo al final del cuatrimestre de las distintas asignaturas de segundo curso influye de manera significativa para que se produzca el mencionado descenso.

Con respecto al índice de participación en el examen parcial, el aumento es muy significativo y patente pasando de un 45,68% a un 85,23% (en el curso 2016/17 el examen parcial era una actividad extra que podía sumar a la nota final 1 punto como máximo [3]), confirmando que el método de evaluación [6] dirige el trabajo de los alumnos, ya que el peso importante del parcial sobre la nota de teoría influye

para que el alumnado sea consciente y realice un estudio adecuado de los contenidos, que integran dicho examen parcial.

En el Cuadro 3 se puede observar la tasa de éxito por grupos de la asignatura AEC en los últimos tres cursos académicos (2015/16, 2016/17 y 2017/18). La implantación de distintas actividades de innovación [3], provocaron un aumento global de la tasa de éxito de un 8% en el curso 2016/17. Sin embargo, en el curso académico 2017/18 el incremento ha sido mucho más significativo con respecto al curso precedente, llegando a alcanzar una variación positiva de un 19% en el grupo 1, un 5% en el grupo 2 y un 30% en el grupo 3. De esta forma, el incremento global se ha situado en un 20%. Esto pone de manifiesto que los cambios introducidos para modificar la evaluación continua de la asignatura, asignando un peso considerable de un 25% de la nota de teoría al examen parcial, las modificaciones en el diseño y evaluación de los boletines de prácticas, así como el mayor índice de participación del alumnado en las distintas actividades a través de Kahoot, AV y examen parcial han influido notablemente sobre los alumnos para preparar y organizar mejor el estudio de la asignatura, además de obtener unos mejores resultados finales.

En el Cuadro 4 se puede observar la tasa de rendimiento por grupos de la asignatura AEC en los últimos tres cursos académicos (2015/16, 2016/17 y 2017/18). La implementación de distintas actividades de innovación en el curso 2016/17 [3] consiguió elevar la tasa de rendimiento global un 1,89%. Sin embargo, en el último curso académico se ha producido un aumento importante de un 19% en el grupo 1, un 11% en el grupo 2 y un 12% en el grupo 3, estableciendo el aumento global en un 14%. Dicho aumento indica que las distintas medidas aplicadas sobre AEC influyen para que exista un mayor número de alumnos que siguen y participan en la asignatura, aunque hay que seguir trabajando en la misma línea para conseguir mejores resultados. Un aspecto fundamental debe ser incrementar el número de alumnos que realizan las actividades relacionadas con el último tema de la asignatura, para asentar mejor los contenidos y conseguir que influya positivamente en los resultados finales.

5. Conclusiones y trabajo futuro

En este trabajo se han descrito varios cambios implementados en la asignatura “Ampliación y Estructura de Computadores” de segundo curso del Grado de Ingeniería Informática de la Universidad de Murcia en el curso académico 2017/18, con el objetivo principal de mejorar el aprendizaje de los alumnos y elevar las tasas de éxito y rendimiento.

El estudio y refinamiento de los contenidos teóricos en los que se ha eliminado algunos conceptos

superfluos o innecesarios, el diseño y modificación de los boletines de prácticas para llevar a cabo una mejor complementación y coordinación con los temas de teoría, la modificación de la evaluación continua en la que se ha asignado un peso significativo de un 25% a un examen parcial sobre la nota de teoría, alterando la forma y los requisitos mínimos en la evaluación de las prácticas, reduciendo el peso de las prácticas a un 20%, mientras que la teoría se ha elevado a un 80% sobre la nota final, así como una mejor organización y planificación de las actividades de innovación introducidas en el curso anterior han contribuido, de forma significativa, a que los alumnos realicen un mayor y mejor seguimiento de la asignatura, sean conscientes que tienen que llevar dicha asignatura al día y que tienen que trabajar y estudiar semanalmente.

Los índices de participación en las distintas actividades organizadas por el profesorado, como pequeños concursos de preguntas tipo test con la herramienta online Kahoot, controles virtuales a través del AV de la UMU y la realización del examen parcial, han subido considerablemente con respecto al curso anterior.

La tasa de éxito y rendimiento global se han incrementado sustancialmente situándose en un 68,10% y 60,85%, respectivamente, por lo que han aumentado un 20% y un 14% en relación con el curso académico 2016/17.

Algunas líneas de mejora para el futuro de la asignatura en los siguientes cursos académicos deben centrarse en conseguir que un mayor número de alumnos participen y sigan la asignatura semanalmente, haciendo especial hincapié en el cuarto tema de la asignatura para conseguir un mejor aprendizaje de los conocimientos y que tenga una influencia positiva en los resultados finales.

Referencias

- [1] Francisco J. Alfaro, Aurelio Bermúdez, Pedro J. García, José L. Sánchez. “SJM: Un simulador de jerarquías de memoria orientado a la docencia de arquitectura de computadores”. Departamento de Sistemas Informáticos. Universidad de Castilla-La Mancha.
- [2] Gregorio Bernabé. El método docente y resultados de la asignatura Ampliación y Estructura de Computadores. En *IE Comunicaciones: Revista Iberoamericana de Informática Educativa*, ISSN-e 1699-4574, N.º 25, pp. 23-33, 2017.
- [3] Gregorio Bernabé, Juan Luis Aragón y Lorenzo Fernández. Actividades de Innovación en Ampliación de Estructura de Computadores. En *III Congreso Internacional de Innovación Docente*, pp. 146-156. Universidad de Murcia, Servicio de Publicaciones, 2018.

- [4] Ryan Dellos. Kahoot! A digital game resource for learning. En *International Journal of Instructional Technology and Distance Learning*, 4 (12), pp. 49-52. 2015.
- [5] Noel Entwistle. Styles of learning and approaches to studying in higher education. En *Kybernetes*, Vol. 30 Issue: 5/6, pp. 593-603, 2001. <https://doi.org/10.1108/03684920110391823>
- [6] Antoni Jaume-i-Capó, Isaac Lera, Francisco Juan Vives, Biel Moyá-Alcover, Carlos Guerrero. Experiencia Piloto sobre el uso de la gamificación en estudios de Grado de Ingeniería en Informática. En *Actas del Simposio-Taller XXII Jenui*, pp. 35-40, 2016.
- [7] David López, José R. Herrero, Alex Pajuelo, Alejandro Duran. A proposal for continuous assessment at low cost. En *37th Annual Frontiers In Education Conference - Global Engineering: Knowledge Without Borders, Opportunities Without Passports*, Milwaukee, WI, pp. T1G-1-T1G-6, 2007. <https://doi.org/10.1109/FIE.2007.4417840>
- [8] Alberto Prieto, David Díaz, Jorge Monserrat y Reyes E., (2014). Experiencias de aplicación de estrategias de gamificación a entornos de aprendizaje universitario. En *ReVision*, 7(2), 2014.