



UNIVERSITÉ DE  
SHERBROOKE

Faculté de génie  
Département de génie électrique

ÉLECTRONIQUE DE BASE POUR UN SCANNER BIMODAL TEP-TDM  
NUMÉRIQUE

Mémoire de maîtrise en sciences appliquées  
Spécialité : génie électrique

---

François BÉLANGER

Sherbrooke (Québec), Canada

Mai 2005



Library and  
Archives Canada

Bibliothèque et  
Archives Canada

Published Heritage  
Branch

Direction du  
Patrimoine de l'édition

395 Wellington Street  
Ottawa ON K1A 0N4  
Canada

395, rue Wellington  
Ottawa ON K1A 0N4  
Canada

*Your file* *Votre référence*  
*ISBN: 978-0-494-25940-5*  
*Our file* *Notre référence*  
*ISBN: 978-0-494-25940-5*

#### NOTICE:

The author has granted a non-exclusive license allowing Library and Archives Canada to reproduce, publish, archive, preserve, conserve, communicate to the public by telecommunication or on the Internet, loan, distribute and sell theses worldwide, for commercial or non-commercial purposes, in microform, paper, electronic and/or any other formats.

The author retains copyright ownership and moral rights in this thesis. Neither the thesis nor substantial extracts from it may be printed or otherwise reproduced without the author's permission.

#### AVIS:

L'auteur a accordé une licence non exclusive permettant à la Bibliothèque et Archives Canada de reproduire, publier, archiver, sauvegarder, conserver, transmettre au public par télécommunication ou par l'Internet, prêter, distribuer et vendre des thèses partout dans le monde, à des fins commerciales ou autres, sur support microforme, papier, électronique et/ou autres formats.

L'auteur conserve la propriété du droit d'auteur et des droits moraux qui protègent cette thèse. Ni la thèse ni des extraits substantiels de celle-ci ne doivent être imprimés ou autrement reproduits sans son autorisation.

---

In compliance with the Canadian Privacy Act some supporting forms may have been removed from this thesis.

Conformément à la loi canadienne sur la protection de la vie privée, quelques formulaires secondaires ont été enlevés de cette thèse.

While these forms may be included in the document page count, their removal does not represent any loss of content from the thesis.

Bien que ces formulaires aient inclus dans la pagination, il n'y aura aucun contenu manquant.

  
**Canada**

## RÉSUMÉ

Lancée au milieu des années 70, la tomographie d'émission par positrons a rapidement suscité de l'intérêt, d'abord en neurologie et en cardiologie, puis en oncologie. Cette technique d'imagerie médicale, basée sur l'administration d'un marqueur radioactif spécifique à un sujet, permet l'analyse de l'activité métabolique et fonctionnelle en émettant des particules, captées par un scanner. Le principe de fonctionnement du scanner repose sur la détection de deux rayons émis colinéairement lorsqu'un positron s'annihile avec un électron.

La tomographie d'émission par positrons, permettant de déterminer des foyers d'activité métaboliques, se distingue des techniques d'imagerie conventionnelles qui ne permettent qu'une localisation anatomique. La combinaison des deux types d'imagerie est devenue nécessaire afin de localiser plus précisément les foyers d'activités métaboliques.

Plusieurs TEP pour petits animaux sont actuellement en fonction, dont celui de l'Université de Sherbrooke. Tous ces systèmes sont basés sur une architecture analogique qui, bien qu'acceptable au point de vue de ses performances, présente des inconvénients. Afin de palier à certains problèmes de l'architecture analogique et ouvrir de nouveaux champs de recherche, une architecture entièrement numérique pour l'acquisition a été proposée et mise de l'avant.

Pour ce faire, des principes de conception sont d'abord énoncés. Ceux-ci représentent des prérequis à considérer lors de l'élaboration de l'architecture d'une carte d'acquisition entièrement numérique. Par la suite, une architecture incorporant ces prérequis est présentée, suivi des résultats obtenus à partir de la carte ainsi conçue. Dans un dernier temps, une analyse de ces résultats est présentée ainsi que des modifications pouvant améliorer l'architecture proposée. Une synthèse des sujets présentés conclut l'ouvrage.

## **REMERCIEMENTS**

Je tiens à remercier, pour son support moral, grammatical et technique (financier parfois...) ma conjointe, Andrée-Anne. Pour sa patience, son sourire presque constant et ses siestes, je remercie mon fils Vincent, qui m'a tout de même fait douter de mes capacités à terminer ce mémoire. Je ne veux pas oublier mon directeur et mon co-directeur de recherche, Réjean Fontaine et Roger Lecomte, qui m'ont toujours fourni le support nécessaire à la réussite de ce projet. Je dois également souligner le dévouement des techniciens de la Faculté de génie de l'Université de Sherbrooke (spécialement Yvon Turcotte), et de mes collègues du Groupe de Recherche en Appareillage Médical de Sherbrooke (GRAMS).

# TABLE DES MATIÈRES

	PAGE
<b>INTRODUCTION .....</b>	<b>1</b>
<b>CHAPITRE 1: FONCTIONNEMENT DES SCANNERS TEP TDM.....</b>	<b>8</b>
1.1 PRINCIPE DE FONCTIONNEMENT DE LA TOMOGRAPHIE D'ÉMISSION PAR POSITRONS (TEP) ...	8
1.2 LES EFFETS DE PARALLAXES ET L'UTILITÉ DE LA PROFONDEUR D'INTERACTION DANS LE CRISTAL (PIC).....	14
1.3 PRINCIPE DE FONCTIONNEMENT DE LA TOMODENSITOMÉTRIE (TDM) .....	17
1.4 REVUE DES SCANNERS POUR PETITS ANIMAUX ACTUELLEMENT EN DÉVELOPPEMENT .....	18
1.4.1 Anipet.....	18
1.4.2 ATLAS.....	20
1.4.3 ClearPET .....	21
1.4.4 IndyPET-II .....	22
1.4.5 MADPET .....	23
1.4.6 MiCES.....	25
1.4.7 microPET .....	26
1.4.8 TierPET .....	28
1.4.9 YAP-PET .....	29
1.4.10 Sherbrooke APD-PET.....	31
1.4.11 Tableau comparatif des différents scanners.....	33
<b>CHAPITRE 2 : CRITÈRES DE CONCEPTION DU SYSTÈME D'ACQUISITION</b>	<b>35</b>
2.1 ACQUISITION ET LE TRAITEMENT DES SIGNAUX NUMÉRIQUES .....	35
2.2 PIC .....	36
2.3 TRAITEMENT EN TEMPS RÉEL ET TRANSFERT DE DONNÉES.....	37
2.4 PRÉREQUIS POUR L'ACQUISITION EN MODE TEP OU TDM .....	38
2.5 GESTION DE L'ALIMENTATION HAUTE TENSION DES PDA.....	39
2.6 GESTION DES SIGNAUX D'HORLOGE .....	39
2.7 MODULARITÉ DE L'ARCHITECTURE .....	40
2.8 RESTRICTION SUR LA FORME DE LA CARTE .....	40
2.9 ALIMENTATION ET RESTRICTION SUR L'ASSEMBLAGE.....	42
2.10 CONTRAINTES ÉCONOMIQUES ET LE SUPPORT TECHNIQUE .....	43

<b>CHAPITRE 3 : ARCHITECTURE PROPOSÉE.....</b>	<b>44</b>
3.1 FONCTIONNEMENT GLOBAL DE LA CARTE.....	44
3.2 DESCRIPTION GLOBALE DE LA CARTE D'ACQUISITION.....	45
3.3 LA POLARISATION DES PDA ET LA GESTION DE L'ALIMENTATION 500V.....	46
3.4 UNITÉ DE NUMÉRISATION HAUTE VITESSE ET VOLTAGES DE RÉFÉRENCE .....	48
3.5 L'ACQUISITION ET LE TRAITEMENT DES DONNÉES PAR LES FPGA .....	56
3.6 REGROUPEMENT DE DONNÉES POUR L'ENVOI VERS L'UNITÉ DE COÏNCIDENCE .....	59
3.7 PORT SÉRIE HAUTE VITESSE.....	60
3.8 DISTRIBUTION DE L'HORLOGE GRANDE PRÉCISION ET REMISE À ZÉRO .....	61
3.9 ALIMENTATIONS ET LE BRANCHEMENT.....	66
3.10 GESTION DE LA CARTE, MICROCONTRÔLEUR ET PROGRAMMATION.....	69
3.11 FABRICATION DU PCB, ADAPTATION DES IMPÉDANCES ET CONTRAINTES MÉCANIQUES ....	72
3.11.1 Forme de la carte .....	72
3.11.2 Différentes couches de la carte.....	73
3.11.3 Adaptation d'impédance .....	74
3.11.4 Empreinte des détecteurs .....	77
3.11.5 Règles sur l'espacement entre les traces .....	78
3.12 CONCLUSION .....	79
<b>CHAPITRE 4 : CONCEPTION DE LA CARTE D'ACQUISITION .....</b>	<b>80</b>
4.1 CARTE D'ACQUISITION NUMÉRIQUE FABRIQUÉE ET ASSEMBLÉE.....	80
4.2 BRUIT SUR LES ALIMENTATIONS DE LA CARTE .....	81
4.3 CARACTÉRISTIQUES DE L'ALIMENTATION HAUTE TENSION.....	83
4.4 PERFORMANCES EN BRUIT DE LA CARTE .....	86
4.5 ACQUISITION DE SIGNAUX NUMÉRIQUES.....	88
4.6 PERFORMANCE DES HORLOGES .....	90
4.7 CONSOMMATION .....	95
4.8 AMÉLIORATIONS À APPORTER À L'ÉLECTRONIQUE .....	95
4.9 AMÉLIORATIONS À APPORTER À LA FORME DE LA CARTE.....	96
4.10 ACQUISITIONS DE SIGNAUX NUCLÉAIRES.....	97
<b>CONCLUSION .....</b>	<b>102</b>
<b>RÉFÉRENCES .....</b>	<b>106</b>

## LISTES DES FIGURES

Figure 1.1 : L'annihilation d'un positron avec un électron génère deux photons ( $\gamma$ ) de 511 keV colinéaires ( $180^\circ \pm \alpha$ ) [10].....	9
Figure 1.2 : La TEP détecte l'émission de photons colinéaires .....	10
Figure 1.3 : Fortuit et diffusé [11] .....	11
Figure 1.4 : Image du microPET [12].....	12
Figure 1.5 : TPM [15] .....	13
Figure 1.6 : Module de détection avec TPM [17].....	13
Figure 1.7 : Détecteur PDA utilisé dans APD-Sherbrooke du Centre Hospitalier de l'Université de Sherbrooke (CHUS).....	14
Figure 1.8 : L'effet de parallaxe, les droites continues sont de bonnes lignes de réponse et la droite pointillée représente une fausse ligne de réponse. [18] .....	15
Figure 1.9 : Exemple de détecteurs « Phoswich » avec 2 et 3 cristaux [20].....	16
Figure 1.10 : Photographie d'un détecteur avec PDA et TPM [21] .....	16
Figure 1.11 : A - Image TDM B – Fusion image TEP-TDM [9] .....	17
Figure 1.12 : Principe de la TDM [17] .....	18
Figure 1.13 : ANIPET de l'Université McGill, Département de physique [25] .....	19
Figure 1.14 : Le scanner ATLAS du NIH [28] .....	20
Figure 1.15 : Positionnement d'un petit scanner TDM à l'arrière et coaxiale au scanner ATLAS [29] .....	21
Figure 1.16 : Module TPM du ClearPET [31] .....	22
Figure 1.17 : A) Le IndyPET-II sans couvercle avec seulement deux des quatre modules de détection, B) Géométrie des modules de détection. [32].....	23
Figure 1.18 : MADPET de l'Université de Munich, Allemagne [34].....	24
Figure 1.19 : Schéma 3D du scanner MiCES [37] .....	25
Figure 1.20 Coupleur optique rotatif du MiCES [37].....	26
Figure 1.21 : microPET de la compagnie Concorde Microsystems Inc. [42].....	27
Figure 1.22 : Détecteur du microPET [42].....	27
Figure 1.23 : TierPET du Central Electronics Laboratory [44] .....	29
Figure 1.24 : YAP-PET University of Ferrara, Italy [46].....	30
Figure 1.25 : Cristaux du YAP-PET [46] .....	30
Figure 1.26 : Scanner APD-PET de Sherbrooke [52].....	31
Figure 1.27 : Cartes du scanner APD-PET de Sherbrooke [52].....	32
Figure 2.1 : Calcul du nombre de données à supporter pour une carte.....	37
Figure 2.2 : Position des détecteurs pour un anneau circulaire de neuf cartes.....	41
Figure 2.3 : Forme approximative de la carte d'acquisition .....	41
Figure 2.4 : Disposition des cartes d'un anneau dans le TEP .....	42
Figure 3.1 : Illustration des sous-systèmes du TEP.....	45
Figure 3.2 : Illustration globale des systèmes de la carte d'acquisition .....	45
Figure 3.3 : Alimentation haute tension variable avec le circuit de protection des variations hautes fréquences.....	46
Figure 3.4 : Relais de sécurité pour le 500V .....	47
Figure 3.5 : Circuit de protection et polarisation des PDA.....	48

Figure 3.6 : Branchement du CAN dans le circuit .....	49
Figure 3.7 : Filtres à l'entrée de chaque CAN.....	49
Figure 3.8 : Schéma électrique du filtre à l'entrée d'un CAN .....	49
Figure 3.9 : Filtre sur les alimentations .....	50
Figure 3.10 : Hiérarchie des alimentations .....	51
Figure 3.11 : Hiérarchie des masses .....	51
Figure 3.12 : Bus de sortie du MAX1198 [72].....	52
Figure 3.13 : Simulations d'une ligne de transmission de 41 Ohms non adaptée avec des traces de 1.27 cm et de 22.86 cm et un signal de 5 Volts [73].....	53
Figure 3.14 : Schématique des différents types d'adaptation d'impédance pour des sorties CMOS [73].....	54
Figure 3.15 : Simulations des différentes techniques d'adaptation d'impédance pour une technologie CMOS [73].....	54
Figure 3.17 : Emplacement des vias pour le MAX1198 [76] .....	56
Figure 3.18 : Vue globale du rôle des FPGA d'acquisition .....	57
Figure 3.19 : Vue globale des modules du FPGA d'acquisition.....	59
Figure 3.20 : Vue d'ensemble du FPGA de Tri .....	60
Figure 3.21 : Le TLK1501 et les interconnexions des cartes.....	61
Figure 3.22 : Vue globale de l'arbre de distribution de l'horloge.....	62
Figure 3.23 : Schéma-bloc du MC100LVEP111 .....	63
Figure 3.24 : Schéma bloc du MC100LVEL11D.....	63
Figure 3.25 : Schéma bloc du SY89534L.....	64
Figure 3.26 : Schéma bloc du MC100EPT26D.....	64
Figure 3.27 : Représentation du <i>skew</i> maximum dans l'arbre de l'horloge.....	65
Figure 3.28 : Vue d'ensemble de la génération de la remise à zéro .....	65
Figure 3.29 : Diagramme des câbles de la carte d'acquisition.....	66
Figure 3.30 : Illustration des différents composants de l'alimentation des Spartan-3 .....	67
Figure 3.31 : Photo du PT5506 de Texas Instruments [89] .....	68
Figure 3.32 : Illustration des différents composants de l'alimentation des CAN .....	69
Figure 3.33 : Modules du C8051F124 [94].....	70
Figure 3.34 : Fonctionnement de la programmation JTAG .....	71
Figure 3.35 : Fonctions du microcontrôleur.....	72
Figure 3.36 : Dimensions de la carte d'acquisition .....	73
Figure 3.37 : Structure du PCB 12 couches .....	74
Figure 3.38 : Schéma d'une configuration <i>Microstrip</i> [75].....	75
Figure 3.39 : Schéma d'une configuration <i>Asymmetric Stripline</i> [75].....	75
Figure 3.40 : Schéma d'une configuration « microstrip »[75].....	76
Figure 3.41 : Emplacement et empreinte des détecteurs sur un coté de la carte. ....	77
Figure 3.42 : Géométrie des pattes des détecteurs.....	78
Figure 4.1 : Carte d'acquisition numérique TEP version 1.....	81
Figure 4.2 : Bruit présent sur les alimentations de la carte d'acquisition.....	82
Figure 4.3 : Réponse du régulateur haute tension à différents stimulus .....	84
Figure 4.4 : Filtre passe-bas de protection haute tension.....	85
Figure 4.5 : Sinus de 10 MHz numérisé par la carte .....	89
Figure 4.6 : Acquisition d'un sinus de 1 MHz.....	89
Figure 4.7 : Horloge de référence d'un CAN.....	91



Figure 4.8 : Illustration de l'horloge d'un CAN avec différentes mesures.....	92
Figure 4.9 : <i>Skew</i> entre les horloges du système .....	93
Figure 4.10 : Définition des variations aléatoires [98] .....	94
Figure 4.11 : Conséquence du <i>jitter</i> sur un CAN [98].....	94
Figure 4.12 : Mesure du <i>jitter</i> sur l'horloge d'un CAN.....	95
Figure 4.13 : Schéma du montage pour l'acquisition des signaux nucléaires.....	97
Figure 4.14 : Photo du montage à l'Université de Sherbrooke .....	97
Figure 4.15 : Nuage de 200 courbes provenant d'un cristal LSO .....	98
Figure 4.16 : Signal LSO. ....	99
Figure 4.17 : Transformée de Fourier du signal LSO.....	100
Figure 4.18 : Taux de comptage maximal en mode TDM de deux détecteurs, un proche et un loin de la source.....	101

## **LISTE DES TABLEAUX**

Tableau 1.1 : Tableau comparatif des différents TEP .....	33
Tableau 3.1 : Tableau des attributs des Spartan-3 [77].....	57
Tableau 3.2 : Tableau des boîtiers disponibles en fonction de la configuration [77].....	58
Tableau 4.1 : Tableau des performances des 64 CAN de la carte.....	87

## INTRODUCTION

La Tomographie d'Émission par Positrons (TEP) est une modalité d'imagerie nucléaire non invasive qui permet de caractériser *in vivo*, directement au niveau moléculaire, les dérèglements métaboliques et fonctionnels de cellules, de tissus ou d'organes. Cet aspect fait de la TEP un outil de choix pour l'étude de la physiologie humaine ou animale, ainsi que pour le diagnostic de cancers et de divers troubles cérébraux.

Les premières applications médicales utilisant les positrons ont été rapportées en 1951 par Sweet au Massachusetts General Hospital. Il ne s'agissait alors que d'une simple sonde cérébrale utilisant la coïncidence pour localiser les tumeurs cérébrales. Au début des années 60, Kuhl et Edwards étaient parmi les premiers pionniers de techniques de reconstruction d'images pour la tomographie à photons [6]. Le principe de la tomographie, par contre, est attribuable à Phelps et al. [6] en 1973, desquels les premières publications sont issues. Les premiers TEP humains ont fait suite à ces travaux en 1974. Le premier tomographe employant les cristaux de BGO (*Bismuth-Germanium-Oxyde*) pour utilisation TEP a été conçu par Chris Thompson et son groupe de recherche à l'Institut Neurologique de Montréal en 1977-78 [6]. Près de 600 TEP basés sur les cristaux BGO ont été produits depuis son introduction. Entre les années 1976 et 1980, la TEP a pris un nouvel élan par le développement du FDG, ou fluoro-deoxyglucose, par Wolf et Fowler [2, 6]. Par ailleurs, entre 1984 et 1986, les premiers mini-cyclotrons, ou « *Radio pharmaceutical Delivery System* » (RDS), ont été développés [6]. En 1985, le « *block detector* » a été développé, une technologie qui est maintenant utilisée sous une forme ou une autre dans la majorité des tomographes dédiés [6, 7]. Depuis, de plus en plus de groupes de recherche et de compagnies s'intéressent à la TEP et développent de nouveaux systèmes plus performants tant pour la recherche animale que pour des applications cliniques humaines [4, 5, 7].

Les images TEP sont obtenues grâce à l'administration de produits radiotraceurs porteurs de positrons. Les positrons sont des particules de masse équivalente à celle de l'électron mais de charge opposée. Leur appellation est issue de la contraction des termes « positif » et « électron » pour donner « positron » [2, 4, 5]. Ces radioisotopes émetteurs de positrons

révèlent leur présence par l'émission de photons au moment où ils s'annihilent avec un électron pour retrouver une forme énergétique stable. On peut ainsi localiser ces isotopes incorporés dans des molécules analogues aux substrats naturels ou dotés de propriétés pharmacologiques, pour en suivre la distribution et l'accumulation dans l'organisme [4]. L'utilisation de fluor-18 ( $^{18}\text{F}$ ) en remplacement d'un atome d'oxygène dans une molécule de glucose, à titre d'exemple, permet de localiser les régions où l'accumulation de cet analogue révèle un appel accru de glucose dans les tissus. En effet, l'analogue porteur de  $^{18}\text{F}$  pénètre dans les cellules, sans être métabolisé par la suite. Cette caractéristique de la TEP rend cette technologie attrayante par le fait que, selon les isotopes choisis, une simple administration par inhalation ou injection intraveineuse permet de localiser une entité anatomique et d'en apprécier en même temps l'état fonctionnel comme dans le cas du FDG. Ceci distingue la TEP d'un bon nombre de techniques d'imagerie qui renseignent avant tout sur la localisation anatomique des sites d'intérêt, bien que certaines d'entre elles puissent procurer une information au plan fonctionnel [1, 2, 7].

Contrairement à l'utilisation du FDG, l'arrivée de nouveaux radiotraceurs, capables de se métaboliser dans des tissus ou cellules très spécifiques, ne permet plus une localisation anatomique de la région d'intérêt. Ces nouveaux radiotraceurs sont d'autant plus importants car ils permettent d'étudier certains métabolismes au niveau nanomoléculaire et contribuent largement aux études en imagerie moléculaire. Afin de conserver la même information présente lors de l'utilisation du FDG, nous devons joindre une image morphologique à l'image métabolique pour cerner les sites d'activités. Cette fusion d'image est réalisée actuellement en juxtaposant un appareil d'imagerie TEP et un appareil d'imagerie de transmission à rayon-X ou Tomodensitomètre (TDM). Les images recueillies de ces deux appareils sont fusionnées en une seule mais au prix d'une détérioration des images prises à des moments différents et avec des appareils différents, les organes changent de forme dépendamment de la position du patient sur différentes surfaces, et des artéfacts dus aux mouvements peuvent sérieusement compromettre l'analyse. Ces difficultés sont amplifiées avec l'augmentation de la résolution des appareils utilisés. Pour régler ces problèmes, il faut trouver un moyen d'acquérir concurremment les signaux TEP et TDM à partir des mêmes détecteurs.

La technologie TEP actuelle permet de mesurer des anomalies de l'ordre de 5 à 10 mm chez l'humain et d'environ 2 mm chez le petit animal (rat ou souris) [100]. Des progrès au niveau des détecteurs, du traitement des signaux issus de ces capteurs et de la reconstruction tomographique des images sont nécessaires pour atteindre une résolution spatiale de l'ordre du mm. Cette résolution s'approche de la limite théorique accessible en TEP (environ 0.7 mm) [100]. Malgré qu'elles soient toujours dispendieuses, les dernières technologies en développement combinant le TDM et le TEP devraient pouvoir régler plusieurs de ces problèmes et la colocalisation des détails anatomiques et métaboliques par le scan TDM et le TEP serait grandement améliorée [8]. Par ailleurs, la juxtaposition seule de la TDM à un TEP n'est pas nécessairement suffisante pour régler l'ensemble des problèmes de la TEP. L'obtention d'une précision de l'ordre du mm, nécessite la densification du nombre de cristaux, ce qui augmente les problèmes de dégradation de l'image provoqués par une augmentation de la parallaxe. Cette dernière provient du fait que le rapport de largeur-longueur des cristaux augmente.

La seule approche qui ait démontré la possibilité d'utiliser les mêmes détecteurs pour acquérir des photons TEP et TDM consiste à utiliser des PhotoDiodes Avalanches (PDA) et de compter les photons un par un. Cela complexifie la conception d'un circuit électronique qui doit être en mesure de supporter les taux de comptage TEP de l'ordre de 10 000 événements par seconde/détecteur et TDM de plus de 1 million d'événements par seconde/détecteur. Cependant, la plupart des TEP d'aujourd'hui sont à base d'électronique analogique, ce qui fait que l'ajout d'un mode TDM demande la duplication de l'électronique et provoque beaucoup de difficultés liées à la différence d'énergie entre les deux modes (511 keV en mode TEP et 30 à 60 keV en mode TDM).

Pour pallier à une grande partie des problèmes des nouvelles exigences et découvertes dans le milieu de la TEP et TDM, on propose ici l'architecture d'un système d'acquisition complètement numérique. Un scanner à base numérique possède plusieurs avantages techniques par rapport à un scanner conventionnel à base analogique : il peut numériser le signal à la sortie du préamplificateur et ainsi s'assurer du minimum de bruit induit possible

sur le signal analogique. Une fois le signal numérisé, plusieurs algorithmes peuvent être appliqués sans avoir à modifier le circuit d'amplification pour tester les différentes configurations pour l'application en cours. Comme le signal est sous format numérique, il n'y a aucune perte de précision à la suite de la numérisation et le circuit est immunisé contre le bruit. À haute fréquence d'opération, les problèmes de dissipation de chaleur sont cependant augmentés puisque les circuits numériques ont une consommation énergétique supérieure à ceux de type analogique. L'utilisation de circuits numériques permet un temps de développement plus court, une diminution du coût de développement d'un système et occupe beaucoup moins d'espace, ce qui permet d'augmenter le nombre de détecteurs et, conséquemment, la résolution. Finalement, un système numérique bien conçu est très flexible et permet de pousser plus loin les limites de la précision et de la qualité de l'image, un but évidemment recherché lors de la conception d'un nouveau système.

Ce système va permettre d'étudier des champs de recherche inexploités faute d'outils de travail convenables dans le domaine dont :

- permettre l'étude sur les photons Compton;
- permettre l'étude sur une augmentation de la densification du nombre de capteurs;
- être le premier TEP/TDM capable de supporter le flot de données nécessaires;
- être le premier TEP/TDM qui va permettre l'étude et l'utilisation de techniques avancées de traitements de signaux numériques en temps réel;

Pour toutes les raisons précédentes, une nouvelle architecture électronique/logicielle permettant de répondre à ces besoins et préoccupations a été établie. Le but de ce projet est de développer l'électronique nécessaire à l'élaboration d'une carte d'acquisition entièrement numérique et tout en permettant l'incorporation, dans le même instrument d'imagerie, la TEP et la TDM. En fait, la même chaîne d'acquisition doit être utilisée pour la TEP et la TDM pour faciliter le recalage des images dans le temps et dans l'espace et diminuer les coûts du système. Ce mémoire présente donc la conception de la base du scanner TEP/TDM numérique.

Le premier chapitre aborde, dans un premier temps, le principe de fonctionnement de la TEP. Les différentes étapes de la réaction nucléaire sont expliquées, ainsi que certaines contraintes physiques qui nuisent aux performances d'un appareil TEP (ie : fortuits, diffusés). Deux types de détecteurs (PhotoDiodes Avalanches (PDA) et Tube PhotoMultiplieur (TPM)) sont décrits avec leurs contraintes et performances. Ensuite, l'effet de parallaxe est expliqué et les moyens courants pour la diminuer sont exposés, comme le calcul de la Profondeur d'Interaction dans le Cristal (PIC). Il est ensuite essentiel d'aborder le fonctionnement de la TDM, ce qui permet d'obtenir une information anatomique du sujet. Enfin, ce chapitre se termine par une revue de dix différents systèmes actuellement fonctionnels, soit le ANIPET, le ATLAS, le ClearPET, l'IndyPET-II, le MADPET, le MiCES, le microPET, le TierPET, le YAP-PET et finalement, le Sherbrooke APD-PET. Un tableau comparatif de ces dix systèmes y est présenté, afin de mettre en évidence l'avantage de chaque technologie.

Le deuxième chapitre aborde les critères de conception de la carte d'acquisition. La première étape est de définir la fréquence d'échantillonnage des Convertisseurs Analogique Numérique (CAN). Suite à l'application de certains théorèmes et de la fréquence du signal analogique, cette fréquence a été fixée à 100 MS/s. La carte doit supporter une densité de 64 canaux d'acquisition à l'aide de 32 CAN double. Pour des raisons économiques et les avantages technologiques, les FPGA Spartan-3 de la compagnie Xilinx ont été choisis pour la lecture des CAN. Grâce aux multiplieurs intégrés et la grande quantité de logique, les calculs de la Profondeur d'Interaction dans le Cristal (PIC) et de l'estampe de temps sont réalisés en temps réel dans les FPGA. D'un autre côté, l'architecture numérique doit pouvoir supporter un mode « oscilloscope » afin de faciliter le développement, ce qui implique un lien série haute vitesse entre les cartes qui composent le TEP/TDM. L'acquisition TDM est faite à l'aide d'un compteur de photons. On estime que le mode TDM produira un taux d'au moins 1 million d'événements à la seconde. La carte d'acquisition contient toute la gestion des alimentations haute tension, et ainsi une immunité au bruit est obtenue à l'aide d'une polarisation distincte sur chaque détecteur. Afin d'augmenter la précision de l'estampe de temps, les horloges du système au complet doivent avoir une différence inférieure à 1 ns entre les fronts d'horloges. Évidemment,

l'architecture doit être modulaire et respecter certaines contraintes physiques pour l'assemblage du scanner. Pour ce qui est des contraintes économiques, un budget de 25\$ US par canal est visé.

Le troisième chapitre présente une nouvelle architecture d'acquisition des signaux nucléaires. Le scanner est composé de trois sous-systèmes, soit l'acquisition des signaux, la détection des coïncidences et la reconstruction de l'image. L'unité d'acquisition des signaux est composée des scintillateurs, des PDA, des préamplificateurs, des CAN et des FPGA de traitements. Pour l'obtention d'un gain optimal pour chaque PDA, une polarisation programmable distincte est requise, ce qui nécessite plusieurs convertisseurs numérique-analogique suivi d'un gain de tension d'environ 200 réalisé avec des transistors. L'alimentation haute tension est supervisée et contrôlée par un microcontrôleur, ce qui permet une grande flexibilité et précision des réglages. Au niveau de la numérisation haute vitesse, la sortie des CAN est recueillie et traitée par des FPGA, ce qui permet un traitement en temps réel et une excellente puissance de calcul. Malgré les bienfaits des techniques de traitements numériques, il faut absolument maximiser le rapport signal sur bruit (SNR). Ainsi, toutes les alimentations des composantes analogiques et numériques sont découplées et filtrées, avec des masses isolées. De plus, l'ajout d'adaptations d'impédance série évite le bruit excessif qui pourrait se propager sur tous les circuits. Suite au traitement des données dans les FPGA, il faut envoyer l'information vers l'unité de coïncidence, ce qui nécessite l'ajout d'un FPGA sur la carte d'acquisition qui regroupe les données, les trie et les envoie ensuite sur un lien série haute vitesse. Pour l'obtention d'une précision accrue de l'estampe de temps, il faut absolument que l'horloge de référence soit la plus stable possible et d'une grande précision. L'arbre de distribution au complet est donc basé sur des signaux différentiels avec des composants de haute performance. Pour accommoder le tout, un circuit imprimé de 12 couches est requis.

Le quatrième chapitre présente les résultats qui se dégagent de la carte d'acquisition numérique. Le coût final de la carte d'acquisition est de 25.38 \$US par canal, ce qui est un peu supérieur à l'exigence de 25 \$US, mais tout à fait acceptable. Pour ce qui est des mesures de bruit, on obtient d'excellents résultats, ce qui assure de bonnes performances à



ce système très complexe. Les alimentations haute tension respectent tous les critères de conception, comme les protections et la stabilité. Au niveau des CAN, on obtient des résultats très proches de ceux présentés par le manufacturier et ce pour une carte de 64 canaux. Les mesures des horloges du système sont impressionnantes avec une différence de temps de propagation  $< 350$  ps et des variations aléatoires  $< 30$  ps. Quant à la consommation de la carte, un courant entre 7-8 A est mesuré, ce qui représente 40 W d'énergie soit l'équivalent de 0,625 W par canal. Les mesures se sont terminées avec l'acquisition de signaux nucléaires. De ces mesures, on a pu vérifier les caractéristiques du préamplificateur utilisé avec des scintillateurs LSO (*Lutetium Oxyorthosilicate*). La FFT (*Fast Fourier Transform*) des signaux recueillis a permis d'observer le contenu fréquentiel du signal et de déterminer que la majorité du signal se situe entre 0 et 20 MHz. Finalement, le préamplificateur utilisé permet d'atteindre un taux de comptage TDM de 1,5 millions d'événements à la seconde. Les résultats sont très encourageants et ouvrent la voie vers un TEP/TDM complètement numérique et ce en utilisant toujours la même électronique.

## CHAPITRE 1: FONCTIONNEMENT DES SCANNERS TEP TDM

L'imagerie moléculaire est considérée par le MIT comme étant l'une des dix technologies qui influenceront le plus la vie humaine durant la prochaine décennie [9]. Pour répondre aux besoins de la médecine tant du point de vue de la recherche que pour des applications cliniques, des outils diagnostiques rapides et performants sont nécessaires [1, 2, 5]. À ce titre, l'imagerie médicale, et plus particulièrement la tomographie d'émission par positrons, représente une technologie de choix.

Ce premier chapitre aborde, dans un premier temps, le principe de fonctionnement de la TEP. Une brève description de la TDM est ensuite exposée. Par la suite, une revue de dix différents systèmes actuellement utilisés, soit le ANIPET, le ATLAS, le ClearPET, l'IndyPET-II, le MADPET, le MiCES, le microPET, le TierPET, le YAP-PET et le Sherbrooke APD-PET, est effectuée. Un tableau comparatif de ces dix systèmes clot le chapitre.

### 1.1 Principe de fonctionnement de la Tomographie d'Émission par Positrons (TEP)

La TEP est une modalité d'imagerie qui permet d'analyser et d'examiner différentes fonctions métaboliques d'un corps humain ou animal. Cet examen utilise une grande variété de radiomarqueurs qui permettent d'étudier différents métabolismes. Ces radiomarqueurs se localisent principalement dans la ou les tissus ou organes cibles du corps qui font l'objet d'une analyse. Le radiomarqueur renferme un produit radioactif comme le Carbone-11, Oxygène-15, Fluor-18 ou Azote-13, qui sont des atomes instables. Ces derniers retournent à leur état stable par l'émission d'un positron ( $e^+$ ). Ce positron, lorsqu'il émet, parcourt une certaine distance  $d$  de moins d'un mm à quelques mm dans les tissus et perd la majorité de son énergie cinétique [10]. Lorsqu'il rencontre un électron libre, il y a annihilation et émission de deux photons colinéaires ( $\sim 180^\circ \pm 0.25^\circ$ ). La figure 1.1 illustre le mécanisme.

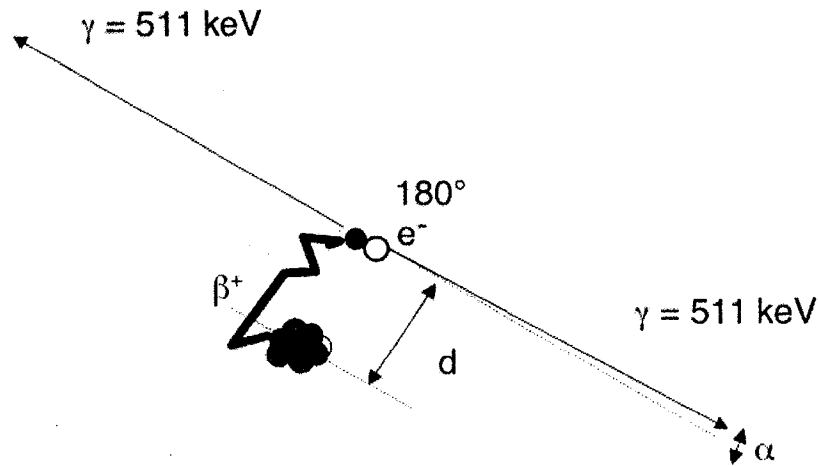


Figure 1.1 : L'annihilation d'un positron avec un électron génère deux photons ( $\gamma$ ) de 511 keV colinéaires ( $180^\circ \pm \alpha$ ) [10]

Ces deux photons possèdent une énergie de 511 keV par le principe de la conservation de l'énergie. La TEP utilise cette colinéarité de l'annihilation pour construire une caméra en utilisant plusieurs centaines ou milliers de détecteurs disposés dans un ou plusieurs anneaux autour du sujet à étudier. La figure 1.2 illustre la chaîne d'opération nécessaire pour l'obtention d'une image TEP. À la détection de deux photons colinéaires, une Ligne de Réponse (LOR) est retenue. Ce sont ces LOR qui sont utilisées pour la reconstruction de l'image médicale (figure 1.2 II). Après un certain temps de comptage, on dispose d'assez de LOR pour reconstruire une image à partir des projections (2-D pour un seul anneau et 3-D pour plusieurs anneaux) (figure 1.2 III).

En réalité, la création d'une LOR est effectuée par la détection de deux événements distincts. Ces derniers sont numérotés, encodés avec une estampe de temps et envoyés vers une unité de détection des coïncidences. Cette unité permet de trier les détections, rejeter celles qui sont uniques et regrouper les détections qui forment une coïncidence. Lorsqu'il y a coïncidence, les données formant les LOR sont ensuite envoyées vers un ordinateur ou un engin de stockage. Par la suite, un algorithme de reconstruction d'image utilise les données stockées pour arriver à une image utile afin de pouvoir porter un diagnostic.

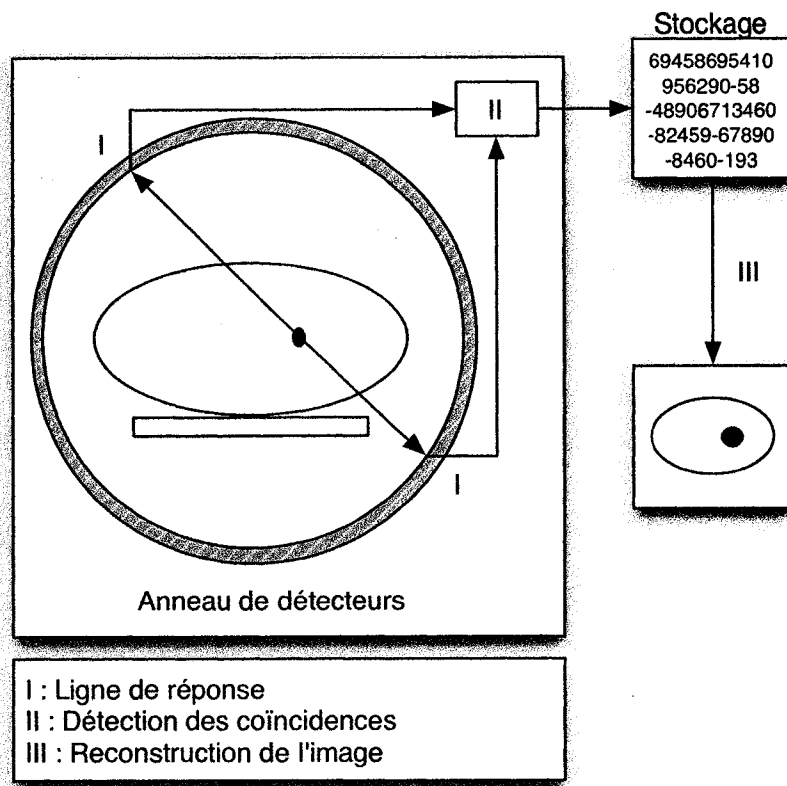


Figure 1.2 : La TEP détecte l'émission de photons colinéaires

Certaines LOR peuvent provenir de désintégrations différentes. Elles sont considérées comme de fausses coïncidences parmi les données recueillies. Telles qu'illustrées à la figure 1.3. Il existe deux types de fausses coïncidences: les fortuits et les diffusés. Le premier type arrive lorsqu'il y a détection, dans la même fenêtre de temps, de deux rayons gammas qui ne proviennent pas de la même annihilation. Le second type provient lorsque la trajectoire d'un rayon gamma a dévié de sa ligne droite, causant une fausse ligne de réponse. Comme la technique de détection des coïncidences est basée sur la détection simultanée de deux événements (détection d'un rayon gamma) dans un certain laps de temps, la largeur de cette fenêtre de temps où les photons sont perçus comme coïncidents est très importante car elle limite la quantité de fausses détections causées par les fortuits. Cette précision de la détermination du temps constitue d'ailleurs une des limites de la TEP [13, 14].

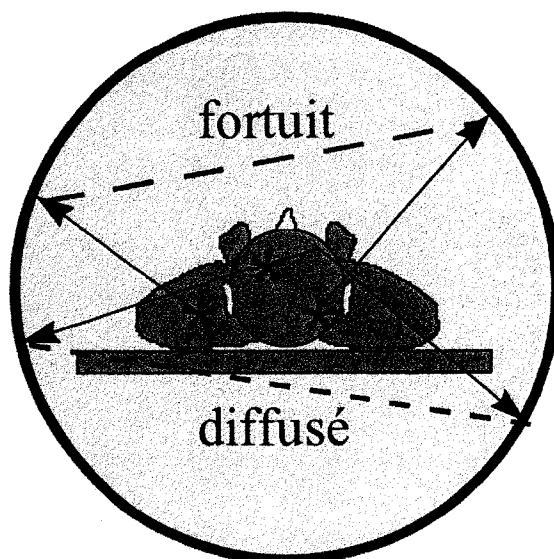


Figure 1.3 : Fortuit et diffusé [11]

Enfin, suite à l'acquisition des données, la reconstruction de l'image doit être faite. Avec l'avènement d'algorithmes de calcul plus performants et de l'amélioration des systèmes d'acquisition, il est possible de faire la reconstruction de l'image plusieurs fois à la seconde avec l'insertion d'un déclencheur. Ceci permet d'effectuer un recalage des images de façon synchronisée et ainsi, de voir par exemple un cœur battre ou la respiration, d'examiner des activités cérébrales ou encore de reconstruire l'image en plusieurs coupes pour en arriver à un balayage complet du sujet [12]. La figure 1.4 présente de tels exemples.

Actuellement, les détecteurs TEP sont basés principalement sur deux types de détecteurs : les PhotoDiodes Avalanches (PDA) et les Tubes PhotoMultiplicateurs (TPM). Les TPM sont les détecteurs les plus utilisés par l'industrie pour leur très grand gain et faible bruit. Un TPM convertit la lumière en courant électrique mesurable selon le processus illustré à la figure 1.5. Il est assez précis et si peu bruyant qu'il est possible de détecter un simple photon [15].

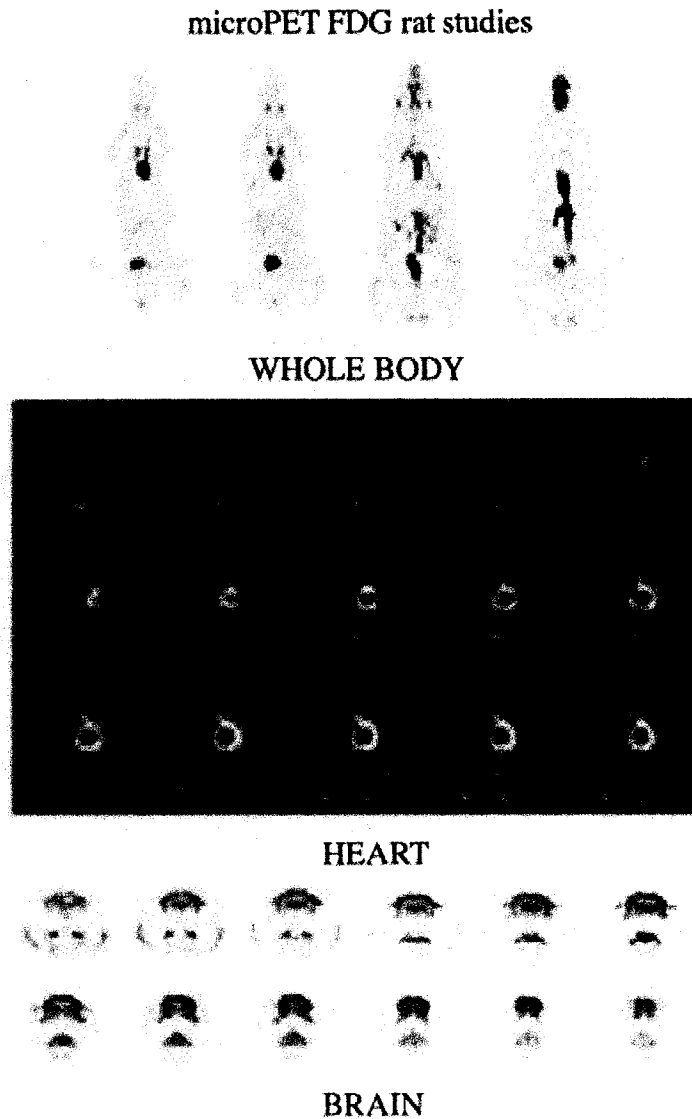


Figure 1.4 : Image du microPET [12]

Malgré que les TPM soient d'excellents détecteurs de lumière (avec une amplification de l'ordre de plus de  $10^6$ ) et qu'ils permettent de minimiser le nombre de chaînes électroniques grâce à une forme quelconque de codage pour multiplier le nombre de pixels par canal électronique, ils souffrent cependant d'une dégradation au niveau de l'uniformité spatiale. Cette dégradation provient du décodage de cristaux identiques effectué par le calcul des centroïdes [16]. Cette technique ajoute une imprécision  $\sim 1$  mm qui se traduit par une résolution minimale de 1.2 mm si on utilise des cristaux de 1 à 2 mm [101].

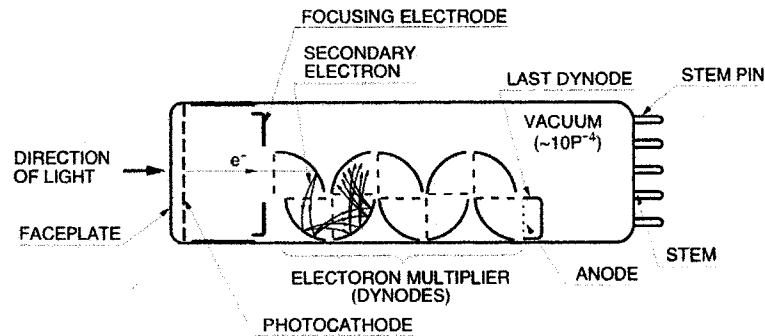


Figure 1.5 : TPM [15]

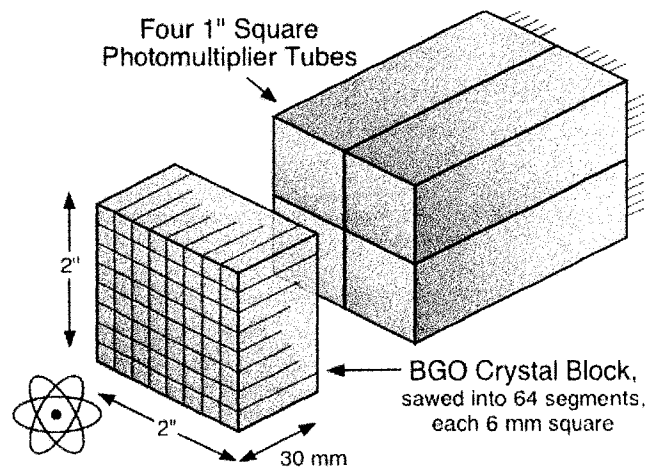


Figure 1.6 : Module de détection avec TPM [17]

Afin de remédier en partie aux problèmes de précision, l'utilisation de PDA's couplées directement à un cristal, telle qu'illustrée à la figure 1.7, et comportant sa propre chaîne de traitement de signaux a été proposée [12, 13]. Cette technique élimine certes les problèmes de localisation du scintillateur émettant la lumière dans la matrice de cristaux, mais elle augmente considérablement la quantité d'électronique requise pour le traitement de l'information puisqu'il faut traiter individuellement l'information de chaque PDA. Ceci n'est pas le cas des systèmes à base de TPM qui utilise l'information de plusieurs canaux pour déterminer l'énergie et le positionnement. Les PDA demandent également une polarisation haute tension ( $\sim 350$  V). Une polarisation individuelle est nécessaire pour

assurer l'ajustement optimal du gain [12, 13]. Avec un gain plus petit, les diodes ne sont pas aussi sensibles que les TPM et requièrent une amplification du signal pour traiter celui-ci. Enfin, les PDA sont plus bruyantes que les TPM, ce qui en fait une technologie difficile à maîtriser [12].

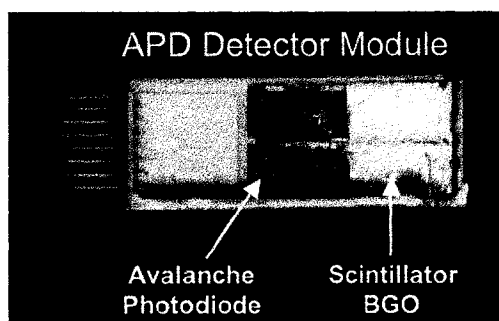


Figure 1.7 : Détecteur PDA utilisé dans APD-Sherbrooke du Centre Hospitalier de l'Université de Sherbrooke (CHUS)

## 1.2 Les effets de parallaxes et l'utilité de la profondeur d'interaction dans le cristal (PIC)

Dans le but d'augmenter la sensibilité, la précision et de diminuer les coûts, la tendance dans la fabrication d'un TEP est de minimiser le diamètre de l'anneau. Cette tendance permet de limiter le nombre de détecteurs requis, diminuer la consommation, le coût et de rendre le TEP plus «portatif». Cependant, le rapprochement des cristaux demande de prendre en considération les effets de parallaxe, illustrés à la figure 1.8.

L'effet de parallaxe provient du fait que les cristaux sont longs et étroits, ce qui engendre une élongation radiale de l'image en périphérie du champ de vue. En fait, lorsqu'on est au centre de l'anneau, la résolution correspond à la surface du cristal pointant vers le centre. En périphérie, l'erreur sur la position est accentuée par le fait que l'on voit le côté long et étroit du cristal (ligne pointillée sur la figure 1.8) et que la LOR est rapportée au centre de la surface du cristal.



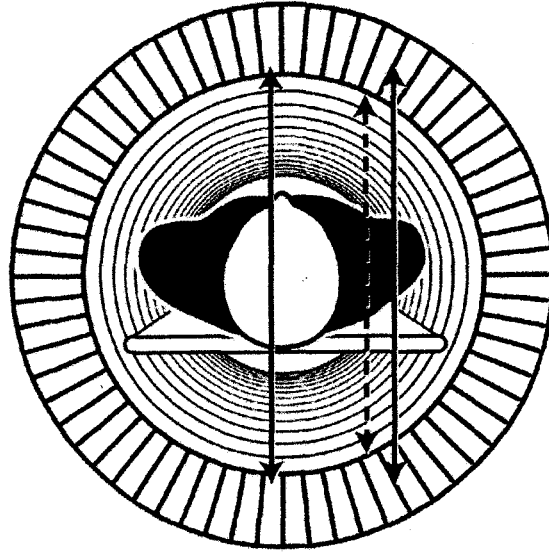


Figure 1.8 : L'effet de parallaxe, les droites continues sont de bonnes lignes de réponse et la droite pointillée représente une fausse ligne de réponse. [18]

Pour contrer la dégradation de la qualité de l'image causée par ces effets, plusieurs techniques distinctes ont été mises de l'avant pour connaître la Profondeur d'Interaction dans le Cristal (PIC) [19]. Deux attirent cependant notre attention. La première méthode repose sur une technique d'encodage des cristaux, et la seconde sur l'ajout d'un détecteur sur le bout du cristal. La technique d'encodage repose sur la fabrication de détecteurs « Phoswich » [20], montrés à la figure 1.9, caractérisés par l'empilement de deux ou trois cristaux différents avec des durées de scintillations différentes.

Suite à un traitement analogique ou numérique, il est possible de connaître la PIC grâce aux propriétés luminescentes distinctes des cristaux utilisés. En tenant compte de cette information dans la reconstruction de l'image, on peut déplacer la position et réduire la largeur de la ligne de réponse et ainsi augmenter la clarté de l'image.

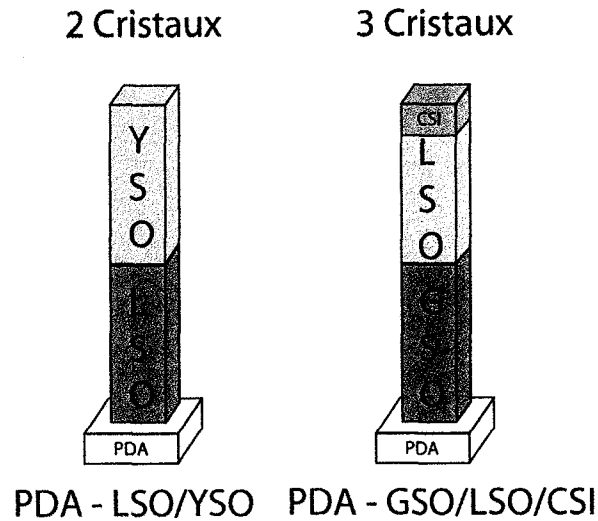


Figure 1.9 : Exemple de détecteurs « Phoswich » avec 2 et 3 cristaux [20]

La seconde technique d'intérêt propose l'ajout d'une PDA sur le bout de la matrice de cristaux, en complément à un TPM (figure 1.10). Cette technique permet d'augmenter la récolte de lumière et la précision sur l'identification du cristal scintillant. Cependant, ce procédé augmente considérablement la complexité du montage et les coûts associés dus au dédoublement des photodétecteurs.

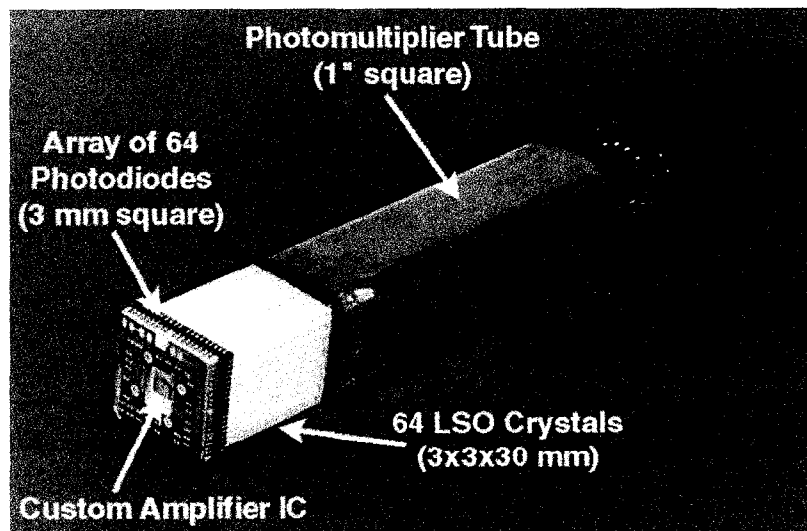


Figure 1.10 : Photographie d'un détecteur avec PDA et TPM [21]

Comme le Centre d'Imagerie Moléculaire de Sherbrooke (CIMS) et le Groupe de Recherche en Appareillage Médical de Sherbrooke (GRAMS) travaillent expressément sur la technique « Phoswich », le présent ouvrage fait uniquement référence à la PIC basée sur cette technique. Ceci permet de maximiser l'électronique disponible et facilite grandement le montage des modules de détection.

### 1.3 Principe de fonctionnement de la TomoDensitoMétrie (TDM)

Bien que la TEP soit très efficace pour les recherches sur des processus métaboliques, elle ne permet pas toujours de localiser précisément les régions de captation élevées dans le sujet. En effet, certains nouveaux radiotraceurs n'utilisent plus le glucose comme support. Ces derniers ont la caractéristique de se faire métaboliser par des cellules ou tissus très spécifiques. Il appert que les contours du sujet sont perdus et il faut alors fusionner une image anatomique à l'image métabolique afin de localiser la région d'intérêt. Cette image fusionnée permet de faciliter l'interprétation des résultats de la TEP (figure 1.11) [9].

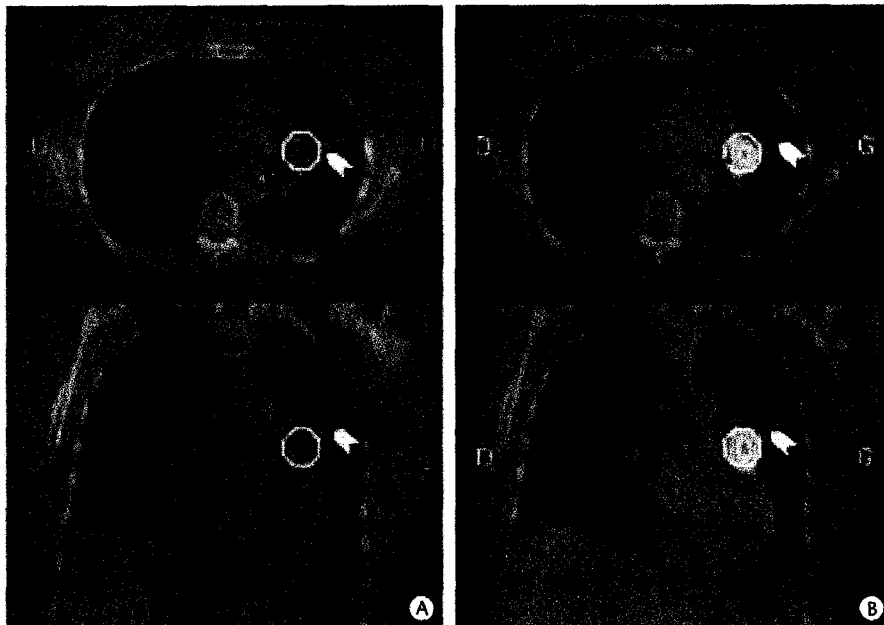


Figure 1.11 : A - Image TDM B – Fusion image TEP-TDM [9]

La tomодensitométrie est un système d'imagerie mettant en valeur les différences d'atténuation des rayons X dans les différents tissus de l'organisme [17]. Il s'agit, comme la radiologie, d'un système d'imagerie par transmission, pour lequel le patient est placé entre une source de rayons X et un détecteur. L'appareil est constitué d'un tube à rayons X (similaire à celui qui est utilisé en radiologie conventionnelle) qui tourne autour du patient pendant l'exposition. Différentes projections du sujet à étudier sont prises sous différents plans en fonction de la source tournante (figure 1.12). L'image TDM est reconstruite par les mêmes techniques que l'image TEP, à partir des différentes projections acquises.

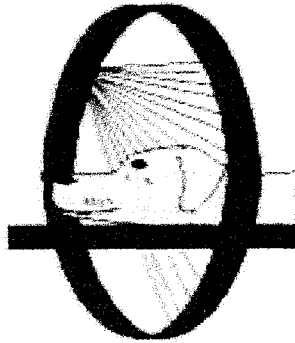


Figure 1.12 : Principe de la TDM [17]

#### 1.4 Revue des scanners pour petits animaux actuellement en développement

Les concepts de base de la TEP ayant été présentés, une analyse des principaux scanners en TEP pour petits animaux s'impose. Celle-ci permet de présenter plus en détail les avantages et les inconvénients de différentes alternatives de conception afin de justifier les topologies de conception retenues.

##### 1.4.1 Anipet

Construit par le Département de physique de l'Université McGill, le ANIPET [24, 25, 26] consiste en deux détecteurs opposés rotatifs avec lit ajustable (figure 1.13B). La configuration du ANIPET peut exécuter des scans en 3D du cerveau (figure 1.13A, le lit à

l'horizontale, avec les détecteurs qui tournent) et des scans 2D du corps entier (figure 1.13A, le lit à la verticale, détecteurs fixes).

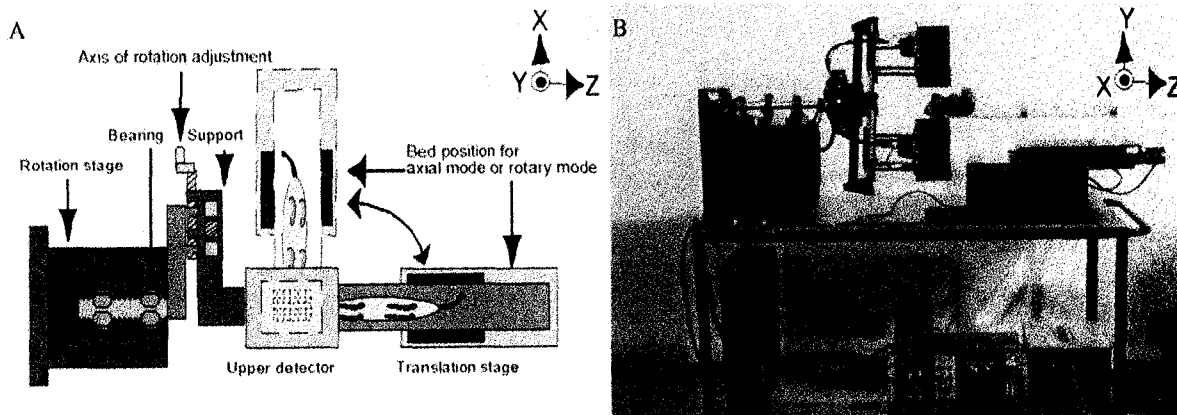


Figure 1.13 : ANIPET de l'Université McGill, Département de physique [25]

Les détecteurs sont fabriqués avec une double couche de BGO (Bismuth Germinate Oxide) pour la PIC et des TPM, qui donne un champ d'imagerie (*Field Of View*) de 59 mm par 54 mm et une sensibilité de 8 cps/kBq. La résolution spatiale au centre du champ d'imagerie est de 2.8 mm FWHM (*Full Width at Half Maximum*) en mode 2D et de 3.2 mm FWHM en mode 3D. La fenêtre de coïncidence pour la résolution en temps est de 13 ns, avec 75% des détections dans une fenêtre de 10 ns. La détection des coïncidences est faite avec un filtre Discriminateur à Fraction Constante (DFC) qui génère le pulse pour l'activation d'un CAN 12-bits de 6 canaux qui numérise les valeurs en X, Y et énergie de chaque détecteur. Le tout est emmagasiné sur un ordinateur pour traitement ultérieur.

Parmi ses nombreux avantages, le scanner est moins dispendieux et prend beaucoup moins d'espace (contenu sur un chariot de 0.8 m par 1.5 m) que les scanners à base d'anneaux complets de module de détection. Le nombre limité de détecteurs du ANIPET diminue l'électronique requise pour le traitement des détections, mais a l'inconvénient de rendre le scanner moins sensible et beaucoup plus lent.

## 1.4.2 ATLAS

Le ATLAS [27, 28, 29] (*Advanced Technology Laboratory Animal Scanner*) est un scanner développé par le National Institutes of Health (NIH) en Bethesda, MD. Il est constitué de 18 modules de détection à base de TPM avec empilement des cristaux LGSO et GSO pour la PIC, permettant une augmentation de l'uniformité spatiale (figure 1.14).

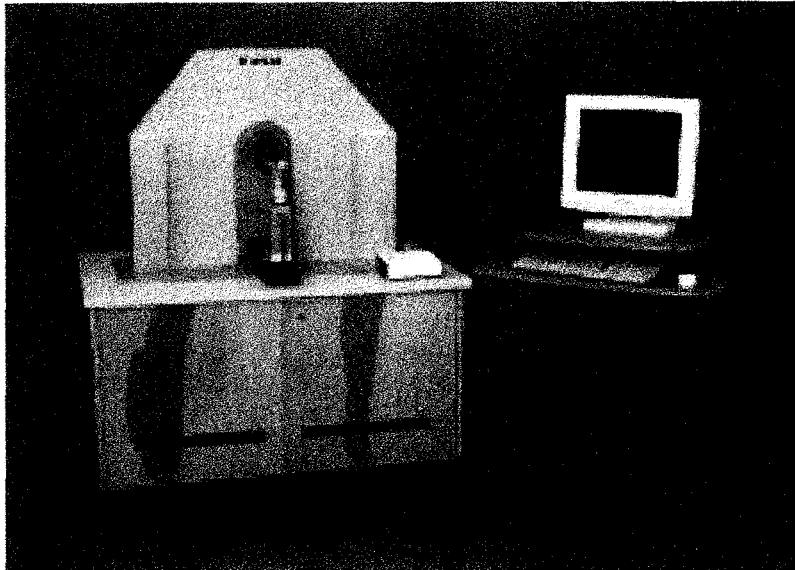


Figure 1.14 : Le scanner ATLAS du NIH [28]

Les modules de détection sont composés d'une matrice de 9 par 9 de cristaux de LGSO de 7 mm de long, suivi de cristaux de GSO de 8 mm de long couplés à un TPM miniature. Le scanner dispose d'un champ d'imagerie de 6 cm par 2 cm et d'une précision de 1.8 mm. Le ATLAS est capable de générer des images 2-D sur ordinateur dans le cabinet ou d'image 3-D à l'aide d'un cluster externe. Les signaux en provenance des détecteurs sont traités par un système d'acquisition de A & D Precision Co.; le système consiste en 6 CAN (Convertisseur Analogique Numérique) à intégration de charge, modifiés pour faciliter la détection du scintillateur (LGSO ou GSO) et d'un module numérique qui produit les coïncidences. Le tout est relié à l'ordinateur sur le port d'interface PCI. L'ATLAS se distingue par la simplicité de son utilisation et son déplacement facile. Ce scanner a été utilisé avec succès en conjonction avec un scanner TDM (figure 1.15) pour permettre

l'amélioration des performances. Cependant, dû à la complexité et au temps requis pour l'acquisition, l'euthanasie de l'animal est requise pour le bon fonctionnement [26].

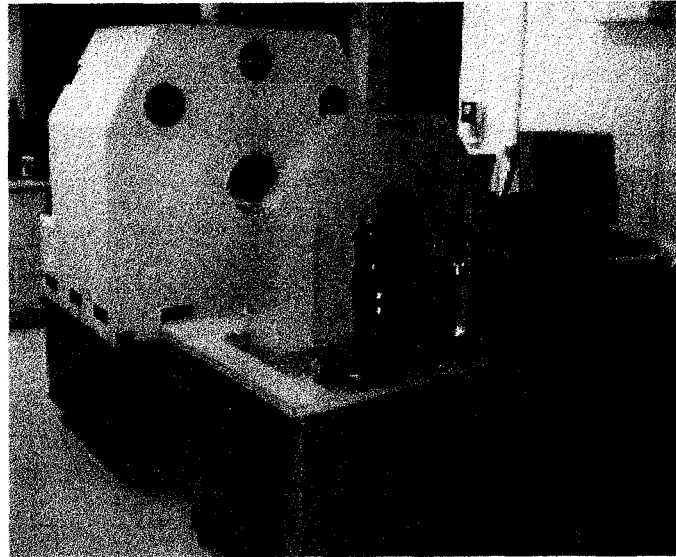


Figure 1.15 : Positionnement d'un petit scanner TDM à l'arrière et coaxiale au scanner ATLAS [29]

### 1.4.3 ClearPET

Le ClearPET [22, 30, 31], produit avec la collaboration *européenne Crystal Clear Collaboration (CCC)*, est constituée d'un anneau de module TPM (figure 1.16) ayant comme détecteurs un empilement de LSO et de LuYAP.

Le ClearPET possède une configuration très modulaire lui permettant de modifier aisément la forme et la grosseur de l'anneau. De plus, l'utilisation des FPGA et de la numérisation d'une portion du signal augmentent la flexibilité de ce scanner. Il possède un champ d'imagerie de 10 cm et fait une excellente utilisation de la PIC pour améliorer les performances du scanner. Le champ d'imagerie axial est de 50 mm, avec une précision spatiale de  $3.4 \text{ mm}^3$  et une sensibilité absolue de 17 cps/kBq. Le scanner est composé de 16 modules de détecteurs avec 48 cristaux de 2 mm par 2 mm par 8 mm. Le mécanisme de lecture est composé de CAN à 40 MHz qui numérisent les pulses de sortie des TPM,

permettant de calculer numériquement l'énergie des événements détectés et le temps précis du début d'un pulse qui sert à la détection des coïncidences. Afin d'améliorer l'uniformité spatiale, le scanner peut tourner sur 360 degrés. Une version ultérieure du scanner devrait employer les PDA pour augmenter la précision.

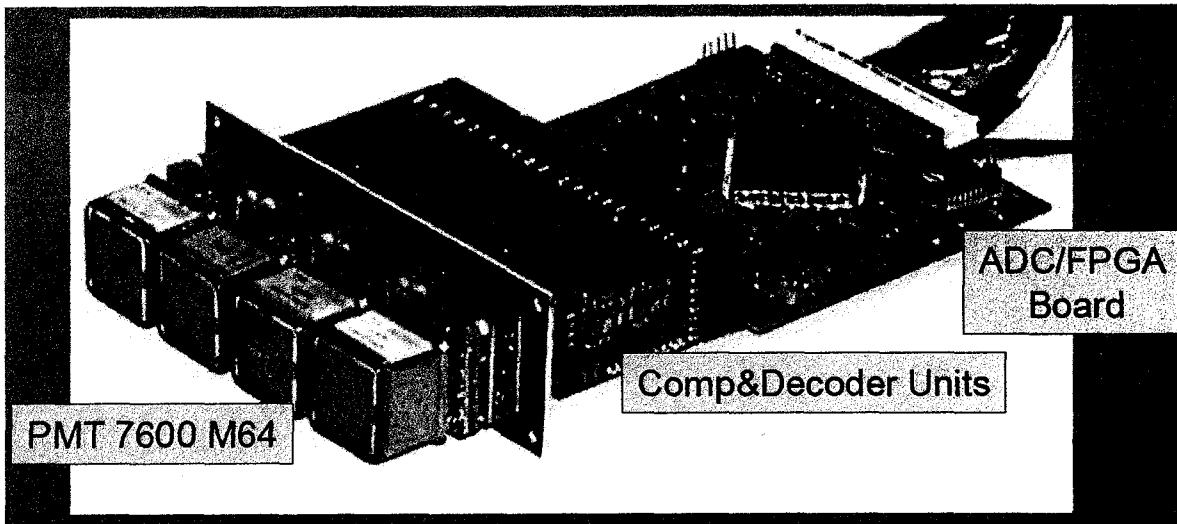


Figure 1.16 : Module TPM du ClearPET [31]

#### 1.4.4 IndyPET-II

Le IndyPET-II [32,33] est la seconde génération de scanners de l'*Indiana Center of Excellence in Biomedical Imaging*. Ce scanner limite les effets de parallaxe en utilisant seulement une portion d'un anneau complet de détecteurs. Ceci a comme avantage de ne pas avoir à faire de la PIC, ce qui diminue la quantité de traitement à effectuer (figure 1.17) et, par le fait même, uniformise la résolution pour l'ensemble du champ d'imagerie.



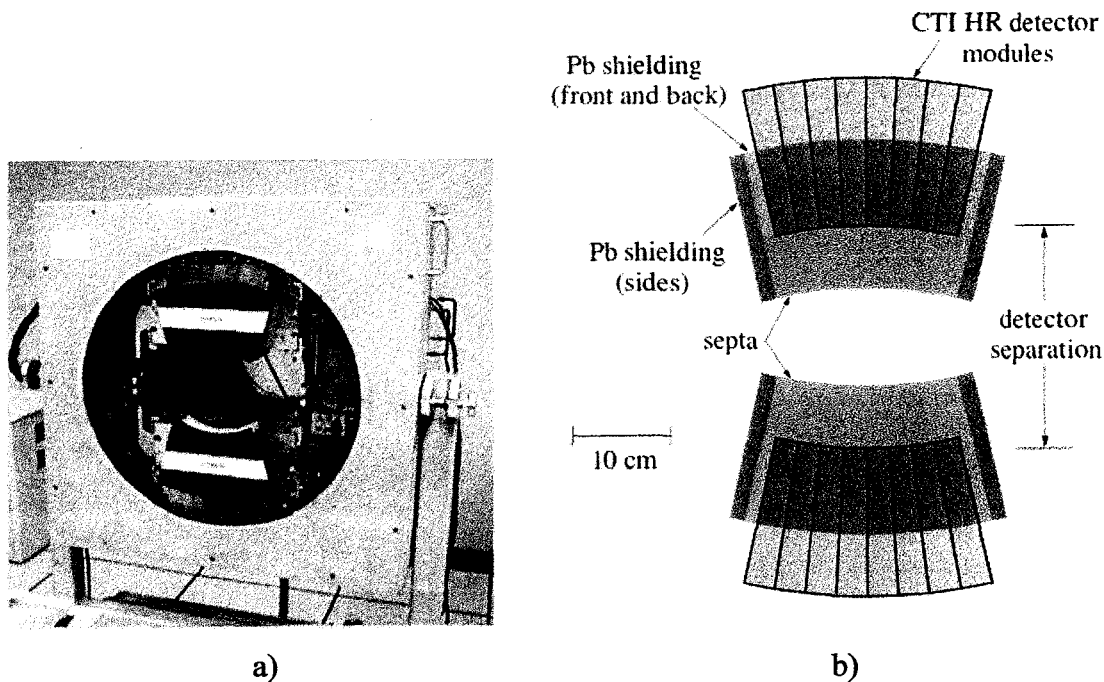


Figure 1.17 : A) Le IndyPET-II sans couvercle avec seulement deux des quatre modules de détection, B) Géométrie des modules de détection. [32]

Le scanner possède un champ d'imagerie de 23 cm et un champ d'imagerie axial de 15 cm, une résolution de 2.5 mm et une sensibilité de 23 cps/kBq. Les modules de détection sont composés de BGO et de TPM, montés sur un châssis qui permet de faire une rotation complète de 180 degrés en deux secondes. Les données de l'acquisition sont envoyées à travers un lien de communication infrarouge pour faire l'interface entre la partie rotative et le reste du scanner. Nécessairement, cette architecture est plus lente que celles qui sont composées d'anneaux complets, puisque le scanner doit effectuer une rotation afin de couvrir l'ensemble des projections. Par ailleurs, la rotation du scanner complexifie grandement le système de transfert des données.

#### 1.4.5 MADPET

Le MADPET [22, 34, 35] est un scanner animal développé par l'Université de Munich, Allemagne. Le MADPET (figure 1.18) est constitué de six modules de cristaux LSO (matrice de 8 par 2 cristaux) couplés à des PDA.

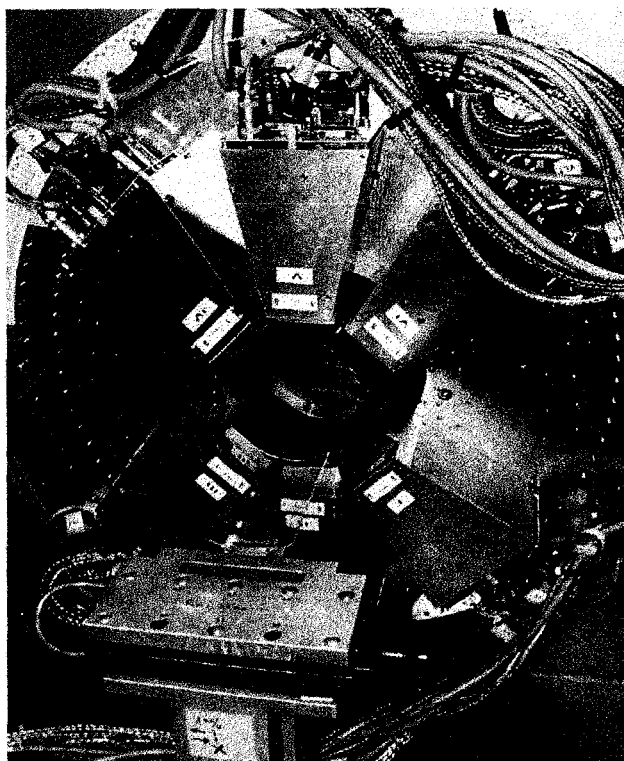


Figure 1.18 : MADPET de l'Université de Munich, Allemagne [34]

Le MADPET dispose d'un champ d'imagerie de 64 mm avec une résolution spatiale de 2.2 mm, une résolution en temps de 7.5 ns et une sensibilité de 0.35 cps/kBq. Dû au nombre restreint de modules (pour diminuer les effets de parallaxe), le scanner doit pivoter de 180 degrés afin de couvrir l'ensemble des projections. La lecture des PDA est faite par un préamplificateur de charge, avec un filtre de mise en forme de 50 ns. La détection des coïncidences est faite analogiquement avec un filtre DFC dans une fenêtre de détection de 21 ns. Cette configuration procure au scanner une excellente résolution en temps; par contre, l'utilisation de PDA requiert une régulation en température dû à la dépendance du gain de celle-ci de 3.5%/K.

## 1.4.6 MiCES

Le système MiCES [36, 37, 38] développé par l'University of Washington (Seattle, WA) est un scanner en forme d'anneau avec une partie d'acquisition numérique. Parmi les particularités du MiCES (figure 1.19), on retrouve l'utilisation de FPGA (Field Programmable Gate Array), de CAN (Convertisseur Analogique Numérique) et de ports de communication Firewire, ce qui représente un avancement considérable au niveau de l'utilisation de la technologie numérique [39].

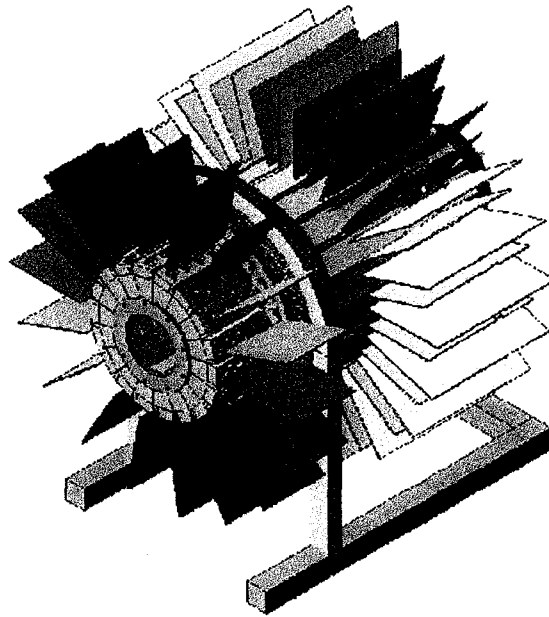


Figure 1.19 : Schéma 3D du scanner MiCES [37]

Le scanner consiste en quatre anneaux de modules, contenant chacun 18 TPM pour un total de 72 TPM. Les modules de détection sont composés de 25 cristaux de MLS (*Mixed Lutetium Silicate*), branchés à des TPM par des fibres optiques de 6 cm, donc 4848 cristaux. Les signaux analogiques en provenance des TPM subissent une sommation puis un traitement dans un circuit intégré à application spécifique (ASIC). Cet ASIC contient un CFD et un module « time-to-digital ». La sortie est numérisée et traitée par des FPGA, augmentant la flexibilité et les performances du système. L'utilisation de ports de communication Firewire pour les transferts de données entre les différents modules

augmente la simplicité du branchement des cartes et permet d'obtenir un protocole rapide, très bien établi et robuste. Le scanner atteint une résolution spatiale de 1 mm.

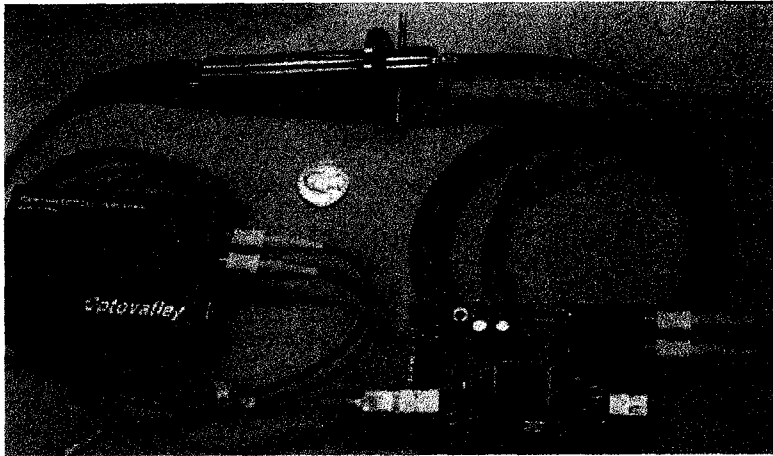


Figure 1.20 Coupleur optique rotatif du MiCES [37]

En conséquence aux mouvements que doit effectuer le scanner, l'équipe a dû développer des techniques de conversion de signaux Firewire électriques en signaux optiques à l'aide de coupleurs optiques rotatifs (figure 1.20) afin de permettre au scanner de faire des rotations complètes librement.

L'utilisation exhaustive de la technologie numérique par ce scanner permet un meilleur contrôle et une modularité sans précédent. L'utilisation du Firewire permet une flexibilité de branchement incomparable. Cependant, l'utilisation de coupleurs optiques et la rotation du scanner augmente la complexité des raccordements avec les éléments externes.

#### 1.4.7 microPET

Le microPET [23, 40, 41] de la compagnie *Concorde Microsystems Inc* (maintenant Siemens), est l'un des scanners les plus connus dans le monde de la tomographie pour petits animaux. Monté sur un cabinet, le microPET (figure 1.21) est facile à relocaliser, mesurant seulement 1.2 m de largeur par 0.7 m de profondeur et 1.5 m de hauteur.

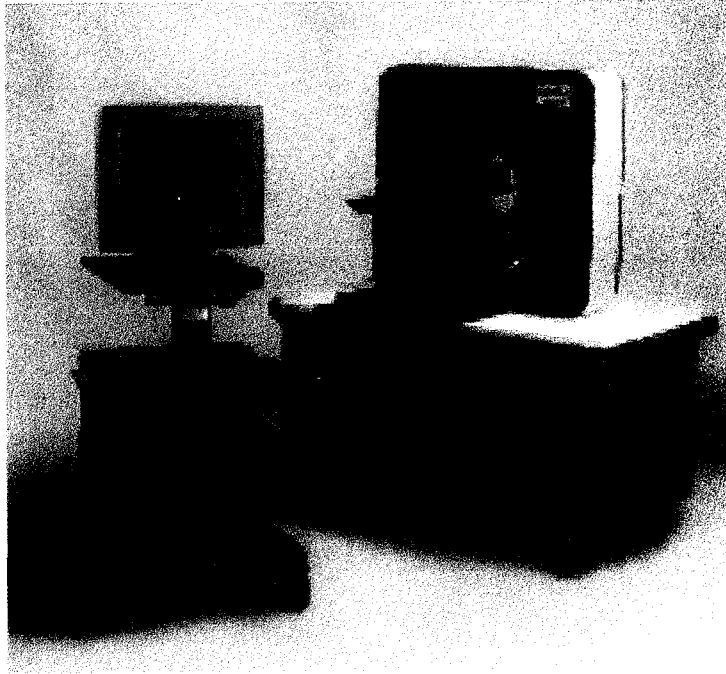


Figure 1.21 : microPET de la compagnie Concorde Microsystems Inc. [42]

La partie la plus innovatrice de ce scanner provient de la fabrication des modules de détection (figure 1.22) qui sont constitués de 64 cristaux de LSO couplé à un TPM par le biais de fibres optiques. L'utilisation de la fibre optique permet un assouplissement sur le choix de scintillateurs et de leurs géométries.

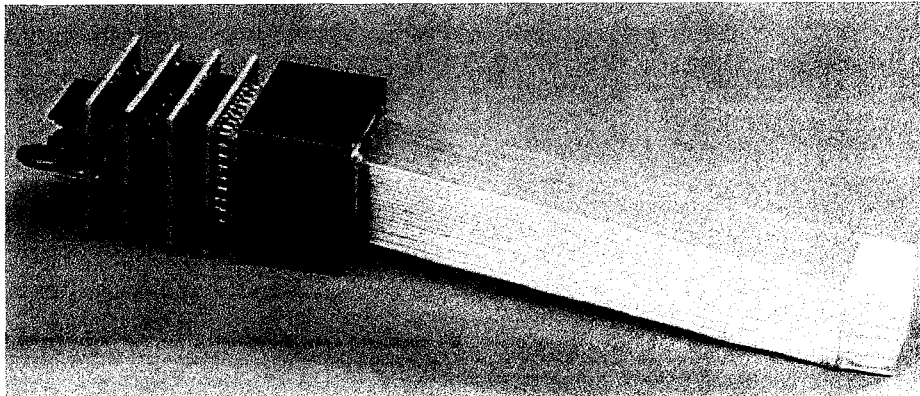


Figure 1.22 : Détecteur du microPET [42]

Pour contrer l'atténuation (~70%) dans la fibre optique, une technique de polissage est utilisée pour retrouver une partie de la lumière et les résultats ainsi obtenus sont comparables à une connexion directe LSO TPM.

Grâce à l'excellente résolution en temps du LSO, la résolution en temps du scanner est de 3.2 ns avec une fenêtre de coïncidence de 12 ns, et il atteint une résolution spatiale de 1.58 mm. Le microPET possède un champ transaxial de 11.2 cm et de 1.8 cm en axial. La sensibilité de ce dernier est de 24.5 cps/kBq. Le microPET possède une rapidité et une précision d'acquisition supérieures, mais l'assemblage des modules de détection semble ardu et coûteux.

#### 1.4.8 TierPET

Le TierPET [22, 43, 44] est le scanner développé par le *Central Electronics Laboratory*, Research Centre Jülich, en Allemagne. Le TierPET (figure 1.23) est composé de deux paires de détecteurs assemblés sur des rails qui permettent le rapprochement et l'éloignement des détecteurs (entre 16 et 58 cm) pour optimiser l'acquisition, s'adaptant ainsi aux différentes tailles des sujets d'observations.

Afin de couvrir la totalité des angles, le TierPET tourne de 90 degrés par échelon de 7.5 degrés. Les détecteurs sont composés de cristaux YAP (*Yttrium Aluminum Perovskite*) assemblés sur des TPM. Les sorties des TPM subissent une sommation pour ensuite être numérisées à l'aide de CAN de 9-bits. La résolution spatiale est de 2.1 mm à travers le champ d'imagerie de 40 mm par 40 mm et permet une sensibilité de 16 cps/kBq.

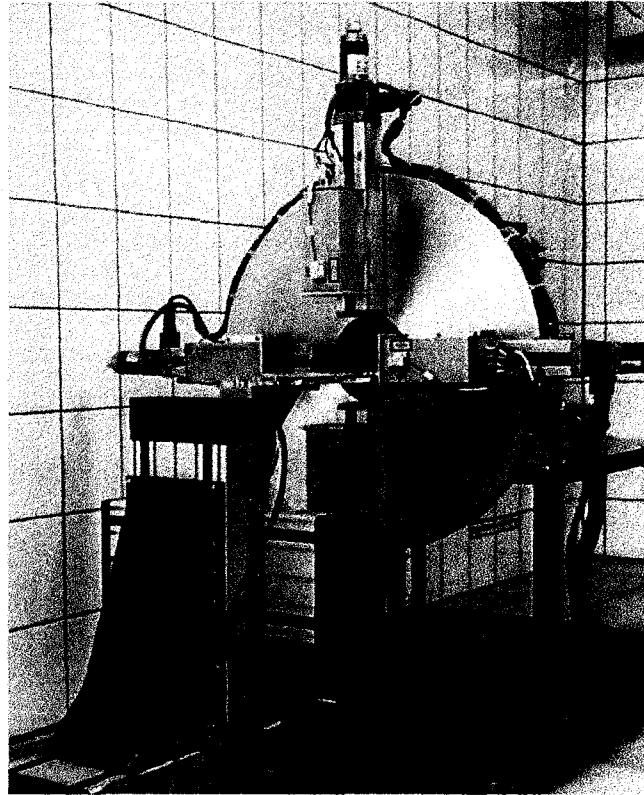


Figure 1.23 : TierPET du Central Electronics Laboratory [44]

#### 1.4.9 YAP-PET

Le YAP-PET [45, 46, 47, 48] est un scanner TEP et TEM (Tomographie d'émission monophotonique, ou SPECT pour *Single Photon Emission Computed Tomography*) de l'Université de Ferrara, Italie, à base de cristaux YAP:Ce. Le YAP-PET (figure 1.24) est constitué de deux paires de détection montées sur une structure rotative permettant de distancer les détecteurs de 10 à 25 cm.

Avec les détecteurs distancés de 15 cm, la résolution spatiale est de 1.6 mm radiale, de 2 mm tangentielle et 1.8 mm axiale. Le YAP-PET dispose d'un champ d'imagerie de 4 cm et la sensibilité au centre du champ d'imagerie est de 17.3 cps/kBq. Les modules de détection sont composés de 400 cristaux de YAP:Ce isolés par une membrane réfléchive de 0.5 mm, disposés en une matrice de 20 par 20 (figure 1.25) avec comme détecteur un TPM de la compagnie Hamamatsu.

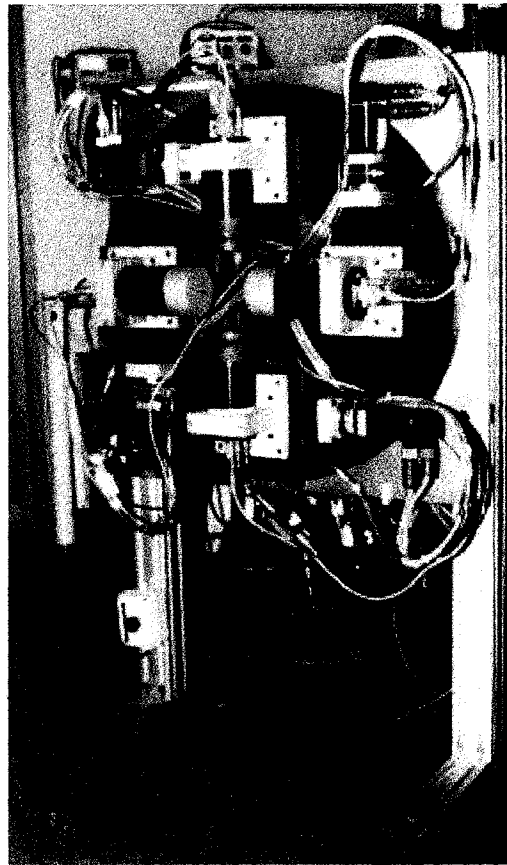


Figure 1.24 : YAP-PET University of Ferrara, Italy [46]

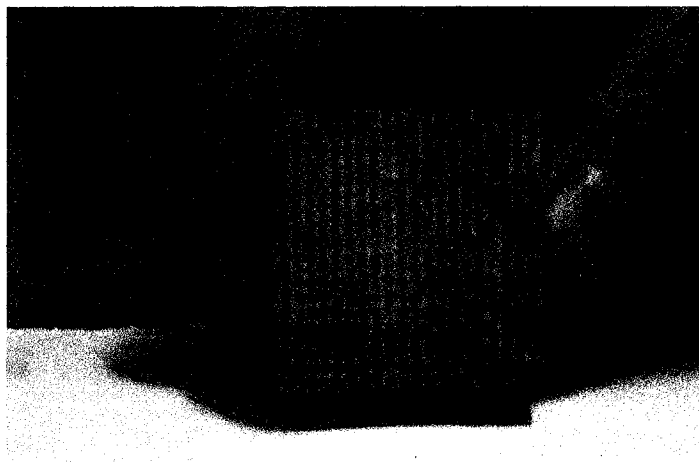


Figure 1.25 : Cristaux du YAP-PET [46]



La sortie du TPM est amplifiée et envoyée à un DFC pour la génération d'un pulse de 10 ns qui amorce l'acquisition. Ce pulse est également une entrée au module de détermination des coïncidences.

Le YAP-PET a comme avantage de pouvoir effectuer de l'imagerie TEM et TEP; cependant, comme bien des configurations avec support rotatif, le temps d'acquisition est plus long par rapport au scanner avec anneau complet.

#### 1.4.10 Sherbrooke APD-PET

Le Sherbrooke APD-PET [20, 49, 50, 51] est le premier scanner TEP à avoir utilisé les PDA comme détecteurs plutôt que des TPM. Conçu en 1994, le Sherbrooke ADP-PET (figure 1.26) représentait un avancement spectaculaire dans le milieu de la TEP. L'utilisation des PDA permettait une très haute résolution spatiale, plus uniforme, et surtout, permettait d'augmenter la vitesse des acquisitions.

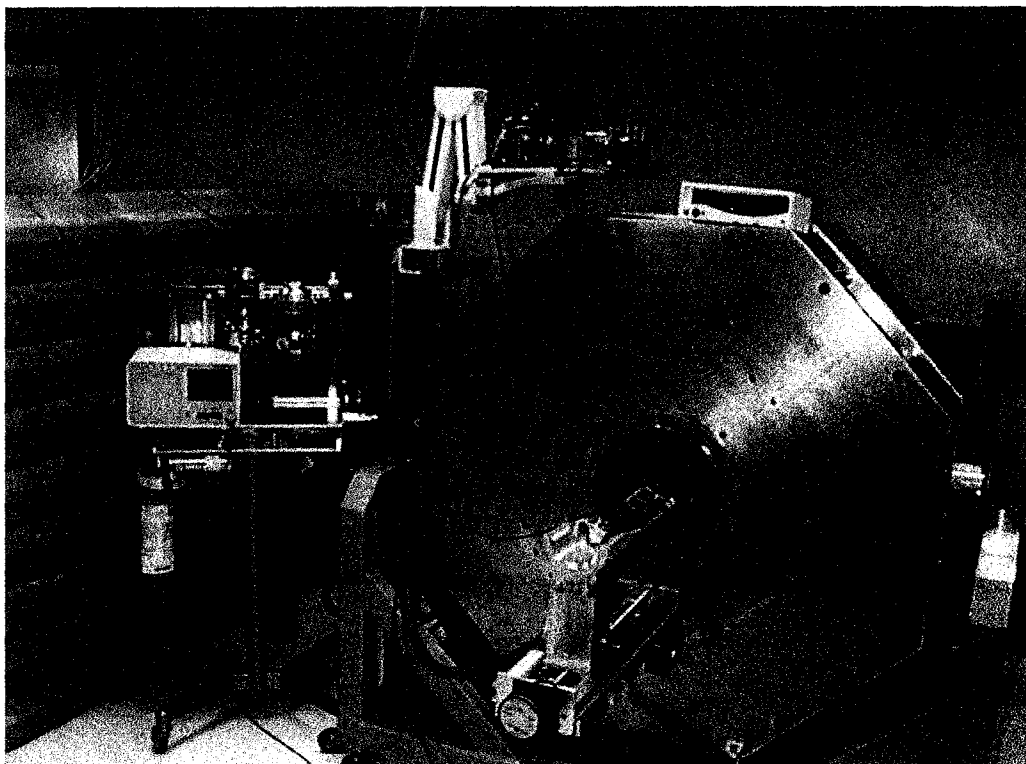


Figure 1.26 : Scanner APD-PET de Sherbrooke [52]

Le scanner dispose d'un champ d'imagerie de 118 mm par 10.5 mm, avec une résolution spatiale de 13.7 mm<sup>3</sup>, une résolution en temps de 20 ns et une sensibilité de 5.4 cps/kBq.

Un anneau du scanner est constitué de 256 cristaux de BGO, chacun couplé individuellement avec une PDA et un préamplificateur de charge. Un anneau est composé de 32 cartes (figure 1.27) et chaque carte est constituée de 8 canaux, pour un total de 256 canaux par anneau.

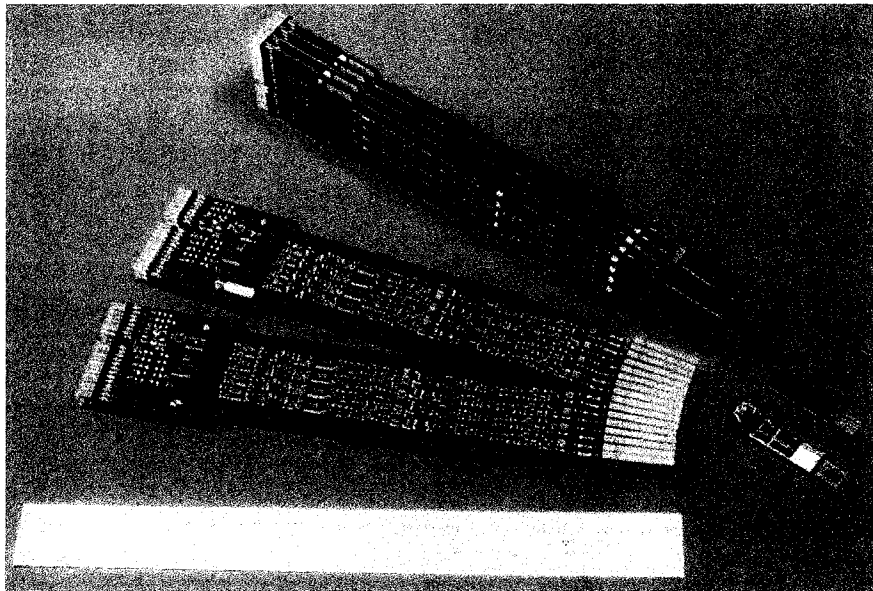


Figure 1.27 : Cartes du scanner APD-PET de Sherbrooke [52]

En raison de la technologie disponible au moment du montage, le scanner est presque complètement analogique, de la réception de la lumière à la détection des coïncidences. Cette configuration augmente les problèmes associés au bruit et rend difficile la détection de bris ou d'un mauvais fonctionnement.

L'utilisation des PDA présente par contre de nombreux avantages : une augmentation de la résolution, une très grande modularité et facilité d'assemblage, un coût de plus en plus abordable pour un scanner avec anneau complet et une diminution du temps requis pour une acquisition.

Par contre, l'augmentation des contraintes en relation avec le contrôle de la température, la difficulté de conception d'un préamplificateur et l'augmentation de l'électronique nécessaire sont associées à l'emploi des PDA plutôt que des TPM.

#### 1.4.11 Tableau comparatif des différents scanners

Le tableau 1.1 présente une synthèse des caractéristiques des différents TEP présentés, mettant en évidence les avantages et les inconvénients des différentes configurations.

**Tableau 1.1 : Tableau comparatif des différents TEP**

Scanneur	Forme	Cristaux	PIC	Détecteurs	Résolution spatiale	FOV	Sensibilité	Avantages	Inconvénients
Anipet	2 Détecteurs opposés avec configuration versatile	BGO	Oui	TPM	2.8 mm (2D) et 3.2 mm (3D)	59 mm X 54 mm	8 cps/kBq	Bon marché, compact	Configuration lente
ATLAS	Anneau complet	LGSO et GSO	Oui	TPM	1.8 mm	60 mm X 20 mm	N/D	Facilité d'utilisation, compact	Modularité restreinte
ClearPET	À base de module, forme selon la demande	LSO et LuYAP	Oui	TPM	3.4 mm <sup>3</sup>	100 mm X 50 mm	17 cps/kBq	Grande modularité	Grande distance entre les détecteurs
IndyPet	2 banques de détecteurs	BGO	Non	TPM	2.5 mm	230 mm X 150 mm	23 cps/kBq	Pas besoin de faire de la PIC	Système complexe pour la rotation
MADPET	6 banques de détecteurs	LSO	Non	PDA	2.2 mm	64 mm	0.35 cps/kBq	Excellente résolution en temps	Rotation et contrôle serré de la température
Mices	Anneau complet	MLS	Non	TPM	1 mm	N/D	N/D	Firewire et numérique	Coupleur optique et rotation du scanneur
MicroPet (R4)	Anneau complet	LSO	Non	TPM	1.58 mm	112 mm X 18 mm	24.5 cps/kBq	Rapidité, précision	Assemblage difficile et coûteux
TierPET	2 paires de détecteurs	YAP	Non	TPM	2.1 mm	40 mm X 40 mm	16 cps/kBq	Taille variable	Rotation
YAP-PET	2 paires de détecteurs	YAP:Ce	Non	TPM	1.6 mm X 2 mm X 1.8 mm	40 mm	17.3 cps/kBq	SPECT	Rotation
APD-PET	Anneau complet	BGO	Non	PDA	13.7 mm <sup>3</sup>	118 mm X 105 mm	5.4 cps/kBq	Modularité, assemblage facile	Préamplificateurs et contrôle de température

Il est intéressant de noter que la sensibilité est très dépendante du type de détecteurs : les PDA démontrent une sensibilité inférieure, les anneaux de détection étant moins larges qu'avec les TPM. De plus, les systèmes possédant des anneaux complets sont beaucoup plus simples à fabriquer, faisant de ceux-ci des systèmes plus fiables tant aux niveaux mécanique qu'électronique. Finalement, les TEP avec anneau complet permettent d'effectuer des examens plus rapides, augmentant la rentabilité de ceux-ci.

En conclusion, la TEP permet d'étudier différents systèmes du corps humain grâce à l'utilisation de marqueurs radioactifs émettant des radiations détectées par des cristaux disposés sur des anneaux de détection, partiels ou complets. À la TEP, il est possible de jumeler la tomодensitométrie, qui permet alors d'augmenter la capacité de localiser des lésions au système dans un sujet d'étude. Différents systèmes, résumés au tableau 1.1, sont actuellement utilisés pour la tomographie d'émission par positrons pour petits animaux. Ces systèmes, présentant différentes configurations, démontrent plusieurs avantages à exploiter, notamment l'utilisation de PDA et d'anneau complet. Le scanner développé dans le cadre de ce mémoire vise l'intégration non seulement de ces avantages, mais également le traitement de signal entièrement numérique, pour lequel l'électronique est développée. Le prochain chapitre approfondit les critères de conception de la carte électronique pour réaliser un système entièrement numérique.

## CHAPITRE 2 : CRITÈRES DE CONCEPTION DU SYSTÈME D'ACQUISITION

À l'heure actuelle, la plupart des TEP sont basés sur un traitement analogique des signaux, c'est-à-dire que le traitement de la coïncidence est fait directement sur un signal analogique modifié pour cette dernière. Les méthodes de traitement de base populaires sont la discrimination à fraction constante (DFC) et la détection de seuil. Bien que ces techniques offrent de bons résultats en regard à la précision, elles présentent plusieurs inconvénients limitant considérablement les options de conception d'un TEP, notamment en présence de bruit. C'est pourquoi le présent chapitre présente les critères à considérer dans la conception d'une carte d'acquisition entièrement numérique. Ces critères sont : l'acquisition et le traitement des signaux numériques, la PIC par identification du scintillateur, le traitement en temps réel et le transport des données, les prérequis pour l'acquisition en mode TEP et TDM, la gestion de l'alimentation haute tension, la gestion de l'horloge, la modularité de l'architecture, la forme de la carte, l'alimentation et l'assemblage et finalement, les contraintes économiques et le support technique à respecter.

### 2.1 Acquisition et le traitement des signaux numériques

La sélection des fréquences d'échantillonnage dans le but de faire du traitement de signaux numériques est basée sur le théorème de Nyquist [53] où la fréquence d'échantillonnage minimale doit être deux fois plus élevée que la fréquence maximale ( $F_{max}$ ) présente dans le signal à étudier. Dans le cas présent, la  $F_{max}$  du signal est régie par le choix des cristaux à disposition. Présentement, le LSO est le cristal de choix de la communauté scientifique (voir tableau 1.1). Il est sélectionné pour son efficacité lumineuse et pour sa faible constante de temps ( $\tau \sim 40$  ns). Cette dernière joue un rôle prépondérant dans le temps mort du scanner. En effet, quand le cristal scintille, tout autre événement peut être confondu avec le premier si le scintillateur est lent à revenir à sa position initiale. Beaucoup de recherches s'effectuent pour trouver des cristaux possédant des efficacités lumineuses s'approchant du LSO mais avec des temps de montée plus rapides [19]. Avec la recherche de la minimisation des temps morts, le choix des cristaux se tourne vers ceux possédant des réponses rapides (LYSO  $\sim 50$  ns, LFS  $\sim 30 - 60$  ns et LuAP  $\sim 17$  ns ). Nous

considérons que quatre échantillons doivent être pris durant le temps de montée du cristal afin de respecter le théorème de Nyquist. Avec 17 ns, le LuAP nous force à considérer une fréquence d'échantillonnage de 100 MHz. Toutefois, opérer à cette fréquence engendre des problèmes de consommation qui peuvent être évalués à  $\sim 1,0$  mW/MHz. Il est toutefois possible de changer la fréquence d'échantillonnage pour s'adapter au marché et à la consommation énergétique dans une version ultérieure.

Les spécifications préliminaires formées par l'équipe du Centre de Recherche Clinique (CRC) de Sherbrooke demandent de répartir les cristaux de 2,5 mm sur un anneau d'environ 15 cm de diamètre. Ces dimensions sont nécessaires pour effectuer des acquisitions d'image sur les rats. Pour des considérations pratiques et après quelques itérations mécaniques, la carte doit supporter 64 canaux. Un canal consiste en un cristal, une photodiode, un préamplificateur de charge (CSP), un CAN 100 MHz-8 bits, une unité de traitement de signaux numériques et une unité de transfert des données vers l'engin de détection de coïncidences. L'unité de traitement des signaux numériques peut être soit un DSP ou un FPGA, mais un ou plusieurs FPGA sont requis pour la lecture des CAN qui compte plus de 512 connections électriques au total (64 fois 8-bits).

Au moment de la conception de la carte, les FPGA retenues sont les Spartan-3 de la compagnie Xilinx [54]. Ceux-ci ont été choisis pour leur grande capacité, les blocs de multiplications intégrés et leur prix très abordable. Les outils de conception de la compagnie Xilinx sont déjà disponibles à l'Université de Sherbrooke et permettent ainsi un développement plus rapide et moins coûteux.

## 2.2 PIC

Comme l'anneau de détection vise un diamètre de 15 cm, des effets de parallaxes qui diminuent la qualité de l'image sont anticipés. Afin d'éviter la dégradation de la sensibilité et de la clarté de l'image, la prochaine architecture doit supporter l'utilisation de la PIC avec détecteurs « Phoswitch » [55]. Pour ce faire, l'architecture doit pouvoir traiter l'identification du cristal en même temps que la détermination du temps de détection. Au

plan électronique, ceci se traduit simplement par l'addition de circuits logiques supplémentaires dans les FPGA et l'ajout d'un logiciel qui permet de distinguer les cristaux [56].

### 2.3 Traitement en temps réel et transfert de données

Dans une architecture complètement numérique, plusieurs précautions doivent être prises pour éviter de trop augmenter le temps de traitement par rapport à une architecture complètement analogique. L'abondance de données provenant de 1) l'échantillonnage à l'aide de CAN qui vont avoisiner les 92,2 Mbits/s par carte (voir ci-dessous), 2) de résultats suite au traitement des données et 3) de messages de contrôle devant circuler dans le TEP, posent de sérieux problèmes de conception. Afin de supporter cette grande quantité de données, tous les liens de communications sur le TEP doivent supporter le taux maximal de données pouvant être atteint par le système lors d'une pointe de taux de comptage. Le calcul préliminaire ci-dessous démontre la quantité d'information pouvant circuler dans une seule carte de 64 détecteurs vers une carte de détermination des coïncidences:

Nombre de détecteurs: 64
Nombre de détections par détecteur: 10 000/s
Nombre de bits par détection: 144 bits
Nombre de bits pour les messages: 1 000 bits/s
<i>Total: <math>(64 \times 10\,000/s \times 144\text{ bits}) + 1\,000\text{ bits/s}</math></i>
<i>Total: 92 161 000 bits/s = 92.2 Megabits/s</i>

Figure 2.1 : Calcul du nombre de données à supporter pour une carte

Afin d'assurer le traitement de toutes les données provenant des CAN (64 fois 100 Mb/s par 8 bits = 51,2 Gb/s), un traitement en parallèle doit être assuré. Le lien entre les cartes doit supporter un taux de transfert supérieur à ce qui a été calculé et le traitement pour les coïncidences se doit d'être fait en temps réel afin de ne pas emmagasiner une quantité gigantesque de données comme c'est le cas avec certains TEP [30, 31]. Finalement, les

informations traitées doivent arriver à l'ordinateur avant que le compteur principal de temps de 24 bits expire et que les mémoires tampons se remplissent, en employant une interface standard comme Firewire, USB ou Ethernet. À 100 MHz, qui correspond au signal d'horloge fourni au CAN, ceci équivaut à 167 ms.

De plus, afin de faciliter le développement, il faut également prévoir un lien direct entre les CAN et l'ordinateur d'acquisition. Ce lien doit supporter un débit de 100 Mbits/s à 800 Mbits/s et s'apparente à un oscilloscope.

#### **2.4 Prérequis pour l'acquisition en mode TEP ou TDM**

Bien qu'il existe déjà des appareils bimodaux TEP/TDM, leur grand problème est le fait que l'électronique TEP et l'électronique TDM sont distincts. En fait, les appareils bimodaux TEP/TDM sont composés par la juxtaposition côte à côte ou coaxiale des deux appareils [29]. Chez l'animal endormi comme chez l'humain, le mouvement cardiaque, pulmonaire et viscéral sont omniprésents et sont également des sources d'erreurs dans le recalage spatial et temporel des images métaboliques (TEP) et anatomiques (TDM) [57]. Dans la version en développement, une des caractéristiques recherchées est d'intégrer les deux modalités en utilisant la même chaîne de détection afin de diminuer les coûts et augmenter l'uniformité entre l'image TEP et l'image TDM [58]. Cependant, l'utilisation de la même électronique pose des problèmes : les rayons-X possèdent une énergie (~30 - 60 keV) beaucoup plus faible que les photons de 511 keV du TEP.

Le problème est contourné en concevant un préamplificateur de charges avec gain variable. Les acquisitions TEP/TDM s'effectuent de façon concurrente. L'acquisition TDM est faite sur une approche de comptage des photons au lieu d'une approche conventionnelle où le courant moyen est mesuré dans les capteurs [58]. Cette approche a l'avantage de simplifier l'électronique du système, car la même chaîne électronique est utilisée pour les deux modalités [59]. Au point de vue du montage électronique, il faut simplement contrôler l'entrée numérique du préamplificateur pour le choix du gain, en fonction des commandes de l'ordinateur. On estime que le mode TDM produit ~1 million d'événements à la seconde



par canal. Les compteurs des différents canaux sont lus périodiquement afin de connaître le taux d'activité. Il n'est donc pas nécessaire de transférer 1 million d'événements à la seconde par canal à l'ordinateur qui effectuera la reconstruction de l'image.

### **2.5 Gestion de l'alimentation haute tension des PDA**

Pour mieux contrôler et augmenter les performances du mode TDM, chaque PDA doit avoir sa propre source haute tension ajustable. Cet ajustement est nécessaire dans notre cas car nous voulons également acquérir des photons de faible énergie. Chaque PDA doit être amenée dans sa zone où le rapport Gain/SNR est maximal afin d'éviter de déclencher sur du bruit. Les autres équipes de recherche n'ont pas à faire cette opération car ils acquièrent seulement des photons TEP. Cette étape est critique puisque le bruit d'une PDA risque de se retrouver à l'entrée du préamplificateur. Comme il y a 64 canaux par carte, chaque régulateur doit prendre le moins de place possible tout en maintenant les coûts au minimum. De plus, la programmation des régulateurs haute tension doit pouvoir être effectuée à partir de l'ordinateur, et la sortie ne doit pas varier de plus de 10 V/s lors de la mise en marche afin d'éviter des dommages permanents aux photodiodes avalanches.

### **2.6 Gestion des signaux d'horloge**

Avec l'utilisation d'un CAN à 100 MHz, une précision minimale de 10 ns (qui correspond à la distance entre deux échantillons) est obtenue sur la détermination du temps pour les coïncidences. Cependant, cette précision est nettement insuffisante lorsque des fenêtres de coïncidences de moins de 10 ns sont désirées. En fait, il faut être en mesure de détecter le moment de la détection avec une précision de moins de 3 ns pour le LSO et 10 ns pour le BGO. Différentes techniques d'interpolation plus ou moins élaborées ont été testées et ont démontré la capacité d'atteindre ces résolutions [60]. Un élément à faire très attention consiste alors à la distribution des signaux d'horloge entre les cartes. Il faut que la différence entre les cartes soit inférieure à 1 ns afin de ne pas fausser la détection de coïncidences. Cette différence doit de plus inclure toutes les sources de variations aléatoires liée à l'utilisation de composants électroniques.

### **2.7 Modularité de l'architecture**

Bien que les outils de conception de circuits imprimés et de schématiques aient évolués énormément, il reste que chaque module peut comporter des erreurs plus ou moins graves. C'est pourquoi il est primordial d'avoir le moins de modules différents afin de minimiser la quantité d'erreurs lors de la fabrication. Pour chaque sous-système, les mêmes modules d'alimentation, de gestion, de transfert de données et de calculs numériques (FPGA ou DSP) doivent être utilisés. De plus, la modularité présente l'avantage de diminuer le temps requis pour le déverminage des cartes.

### **2.8 Restriction sur la forme de la carte**

La carte d'acquisition doit permettre l'agencement de neuf cartes pour la formation d'un anneau de 15 cm avec les détecteurs. Chaque carte doit ainsi comporter un angle de 40 degrés ou 20 degrés par coté afin d'en arriver à une rotation complète de 360 degrés (figure 2.2). L'épaisseur de la carte ne doit pas dépasser 12 mm, pour que les détecteurs puissent être assemblés dans une configuration avec plus d'un anneau. La figure 2.2 illustre la position des détecteurs (figure 1.7) à l'horizontale avec un décalage de 3.75 mm et l'empilement à la verticale des boîtiers.

Suite à la revue des exigences et du choix de certaines composantes prédéterminées, il est possible de faire une première version de la forme de la carte (figure 2.3). Grâce à cette esquisse, la disposition des cartes dans un TEP peut être évaluée. La figure 2.4 illustre la disposition de cartes de cette géométrie autour de l'anneau.

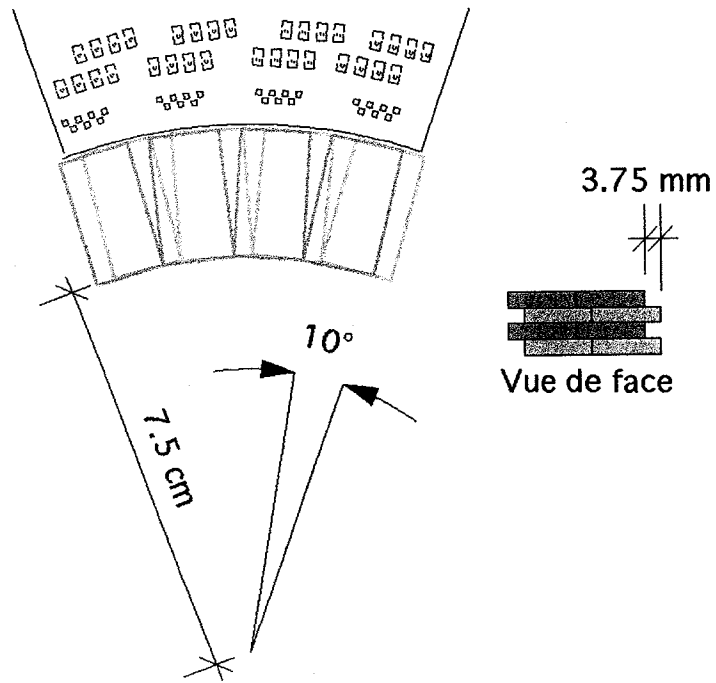


Figure 2.2 : Position des détecteurs pour un anneau circulaire de neuf cartes.

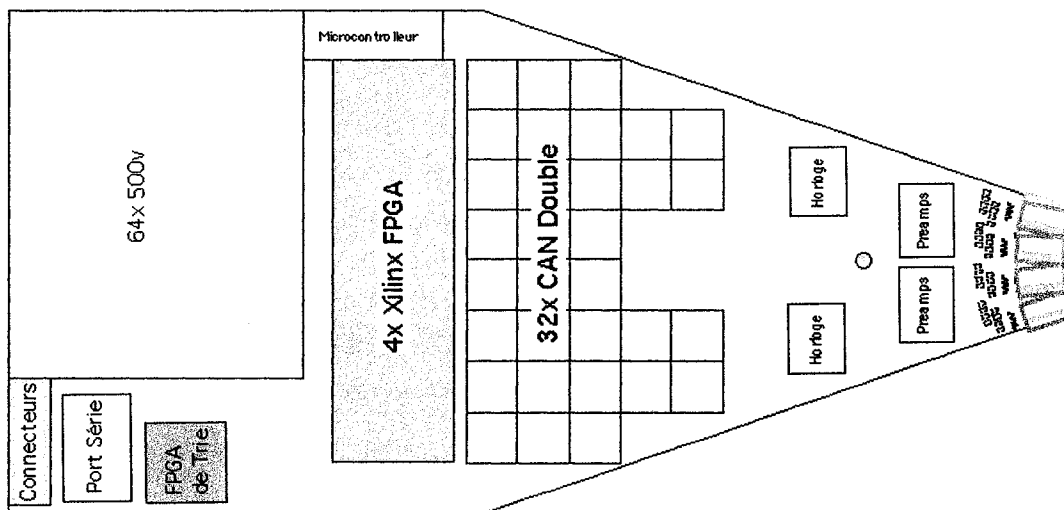


Figure 2.3 : Forme approximative de la carte d'acquisition

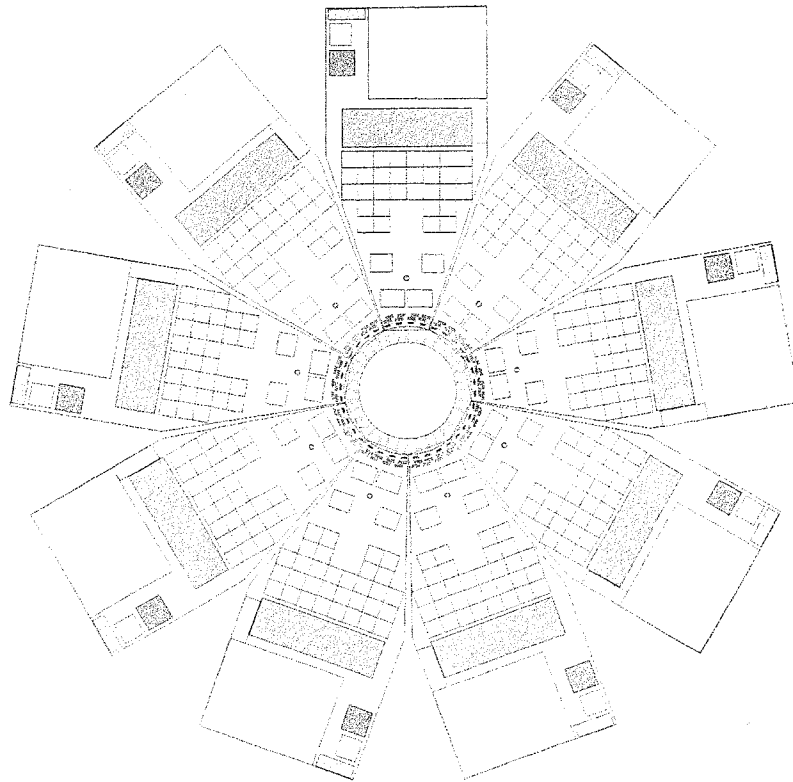


Figure 2.4 : Disposition des cartes d'un anneau dans le TEP

### 2.9 Alimentation et restriction sur l'assemblage

La carte d'acquisition doit être alimentée avec une tension se situant entre 4.5 et 5 Volts. La consommation n'est pas critique, mais il faut être soucieux de la dissipation de chaleur, la température interne du TEP ne devant pas augmenter au-delà de 60 degrés Celsius pour préserver la durée de vie des composants électroniques ou encore augmenter le bruit environnant avec un système de ventilation agressif.

Pour la première itération du montage, les boîtiers de type BGA ne sont pas utilisés, car ceux-ci compliquent le déverminage et les modifications possibles. Il en est de même avec les résistances ou condensateurs de montage en surface plus petits que du 0603 (60 mils par 30 mils) [61] vu les difficultés liées à l'assemblage manuel.

### **2.10 Contraintes économiques et le support technique**

D'un point de vue financier, il est souhaitable de respecter un budget ne dépassant pas les 25 \$ US par canal. Dans le calcul, la fabrication, l'assemblage et le coût des composants électroniques doivent être inclus. On doit également porter attention au support technique requis dans les coûts indirects puisque ces systèmes doivent opérer avec un minimum d'interruption sur une période de plusieurs années. Ainsi, chaque circuit imprimé doit être simple à déverminer et être conçu pour que le remplacement d'un composant ou d'un circuit imprimé soit aussi simple que possible.

Pour conclure, la conception de la carte pour un nouveau TEP entièrement numérique et incorporant la TDM à son architecture requiert des caractéristiques et composants très spécifiques pour en assurer le rendement maximal. Ces caractéristiques posent évidemment certaines contraintes, allant du simple choix de ses composantes jusqu'à l'assemblage tout en gardant en perspective les aspects financiers. L'ensemble de ces prérequis est considéré dans l'architecture de la carte d'acquisition. Le chapitre suivant s'intéresse à une architecture proposée pour cette carte d'acquisition, considérant les trois sous-systèmes du TEP : l'acquisition, les coïncidences et la reconstruction permettant finalement d'obtenir une image.

## **CHAPITRE 3 : ARCHITECTURE PROPOSÉE**

La TEP est une modalité d'imagerie complexe où l'image est le résultat d'une série d'opérations plus ou moins précises et rapides. Puisque l'amélioration des performances est toujours le but visé dans le développement d'un nouveau système, il a été proposé de concevoir un TEP dont l'architecture soit entièrement numérique, à l'exception du tout premier étage frontal qui convertit la charge issue des PDA en tension (préamplificateur de charge). Dans le chapitre précédent, des prérequis ont été énoncés pour la conception d'un tel système. Le présent chapitre présente une architecture soucieuse de ces prérequis pour la conception de la carte d'acquisition du TEP. Tout d'abord, le fonctionnement ainsi que la description globale de cette carte sont présentés. Suit une présentation plus détaillée de l'architecture proposée pour la polarisation des PDA et la gestion de l'alimentation haute tension, la numérisation haute vitesse et les voltages de références, l'acquisition et le traitement des données par les FPGA, le regroupement des données pour l'envoi vers l'unité de coïncidences, le port série haute vitesse, la distribution de l'horloge de grande précision et la remise à zéro, les alimentations et le branchement, la gestion de la carte, le microcontrôleur et la programmation et, finalement, la fabrication du PCB, le calcul des impédances et les contraintes mécaniques.

### **3.1 Fonctionnement global de la carte**

Le fonctionnement global de la carte se définit par trois sous-systèmes, illustrés par la figure 3.1 [62, 63, 64, 65, 66] :

- Le sous-système Acquisition des données est responsable de la gestion et de l'acquisition des signaux analogiques, pour ensuite faire des calculs de détermination de l'estampe de temps et de la PIC.
- Le sous-système Détection des coïncidences est responsable de recevoir et de gérer les données reçues des cartes d'acquisition, pour ensuite déterminer les coïncidences pertinentes dans le flot de données.

- Le système responsable de la Reconstruction de l'image utilise les résultats de la carte de coïncidence pour en faire une image lisible et compréhensible à l'utilisateur.

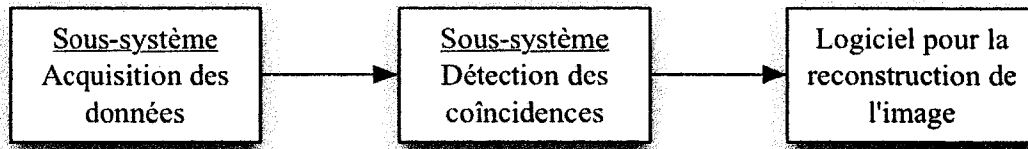


Figure 3.1 : Illustration des sous-systèmes du TEP

### 3.2 Description globale de la carte d'acquisition

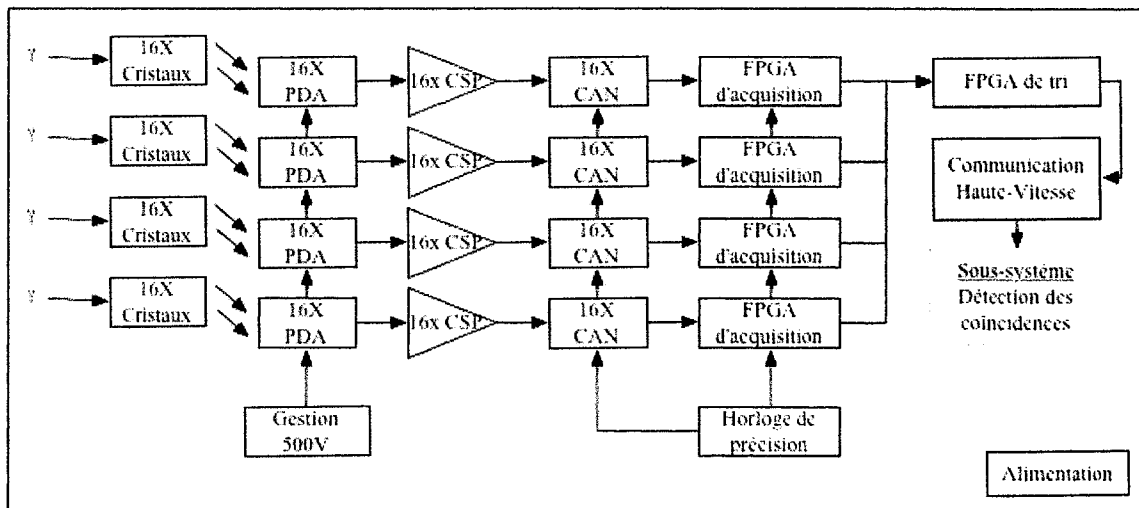


Figure 3.2 : Illustration globale des systèmes de la carte d'acquisition

La figure 3.2 illustre la chaîne d'acquisition. Tel qu'expliqué au chapitre 1, les cristaux émettent des rayons lumineux à la réception de rayons gamma. Cette lumière est ensuite convertie en signaux électriques par les PDA. Les CSP (*Charge Sensitive Amplifier*) [59] amplifient le signal électrique et le convertissent en un signal différentiel adapté aux entrées des CAN haute vitesse (MAX1198 de la compagnie Maxim Integrated Products, Inc.) [67]. Les FPGA d'acquisition sont responsables de la lecture et du traitement des signaux

numérisés en provenance des CAN. L'information est ensuite triée dans un FPGA de tri et envoyée vers l'unité de coïncidence.

### 3.3 La polarisation des PDA et la gestion de l'alimentation 500V

L'utilisation des PDA en mode TDM exige une polarisation ajustable individuellement à chaque diode et pose des contraintes énormes à la conception du circuit imprimé [100], en raison du coût par canal pour cette électronique, et relativement à l'espace requis pour une carte de 64 canaux. Pour respecter ces critères, une topologie incluant des amplificateurs opérationnels à faible coût et des transistors bipolaires haut voltage est utilisée. Le principe consiste à faire un gain de tension de 200. L'ajustement de tension est assuré par un Convertisseur Numérique Analogique (CNA) de précision 12-bits (TLV5610) [68] sur une plage 0 - 2.5 Volts. Un microcontrôleur est utilisé pour contrôler le CAN. Un filtre passe-bas est ajouté entre le CNA et le gain de tension de 200. Ce filtre passe-bas est un élément de protection qui empêche une montée rapide des signaux de haute tension afin de ne pas endommager les PDA. Le circuit dispose également de plusieurs protections contre une mauvaise programmation en empêchant des variations brusques de la valeur de référence en provenance du CNA 12-bits (figure 3.3).

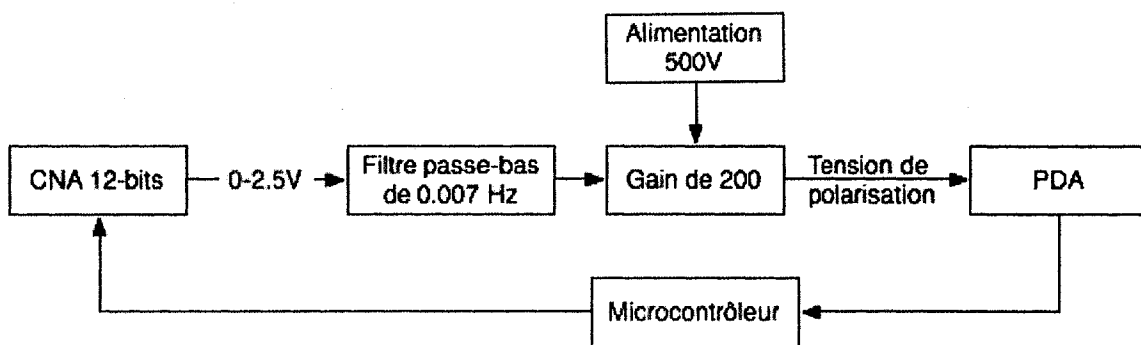


Figure 3.3 : Alimentation haute tension variable avec le circuit de protection des variations hautes fréquences



De plus, une protection contre la fermeture prématurée du relais de sécurité est ajoutée dans le circuit, dans l'éventualité où une diode soit toujours polarisée; cela empêche de couper l'alimentation haute tension, prévenant ainsi tout bris à une diode (figure 3.4). Notez que l'alimentation de 500 V est omniprésente sur le circuit, car celle-ci ne peut en aucun cas être fermée.

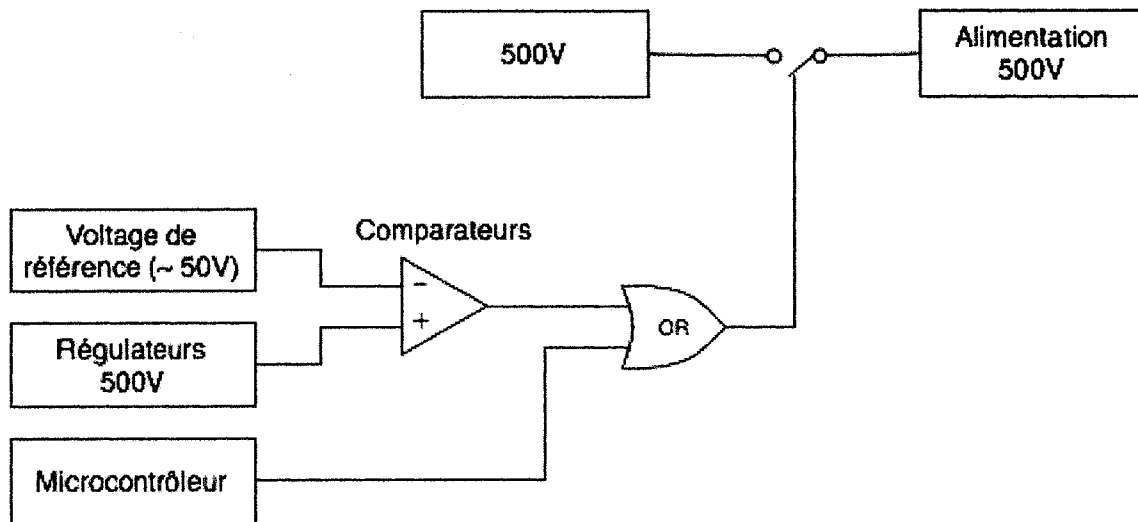


Figure 3.4 : Relais de sécurité pour le 500V

Finalement, le circuit de polarisation de la PDA est représenté par la figure 3.5 avec le branchement vers le préamplificateur. La résistance en série permet de protéger le régulateur 500 V dans l'éventualité d'une défectuosité de la PDA ou du condensateur  $C_{CSP}$  en série avec le CSP. Ce montage permet au CSP de réagir aux impulsions sur la PDA, car le condensateur à l'avant du CSP est utilisé pour isoler les impulsions haute tension du CSP qui fonctionne à 1.8 V.

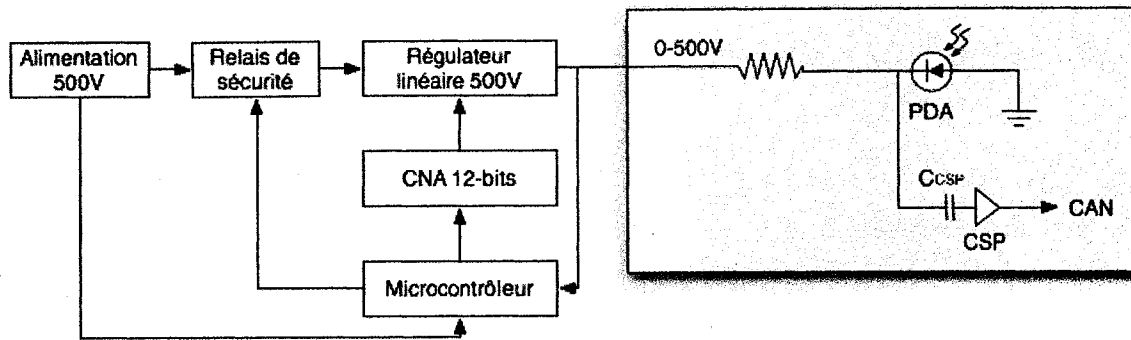


Figure 3.5 : Circuit de protection et polarisation des PDA.

### 3.4 Unité de numérisation haute vitesse et voltages de référence

Parmi les CAN actuellement disponibles sur le marché, le MAX1198 a été retenu. Il s'agit d'un CAN qui consomme peu d'énergie comparativement aux concurrents. Il possède d'excellentes caractéristiques fréquentielles et il dispose d'un boîtier TQFP-48 avec un « Exposed Pad » pour une meilleure dissipation de chaleur [69]. Le choix de la vitesse d'acquisition à 100 MHz a été retenu pour maximiser les performances des détections, mais celle-ci pourra éventuellement être changée sans modification du système afin de diminuer la dissipation de chaleur du circuit. À 100 MHz, on est bien au-dessus de la fréquence de Nyquist et il est donc possible de diminuer cette dernière à l'aide d'une étude sur la fréquence maximale à la sortie des préamplificateurs.

Lors de cette conception de la carte et du préamplificateur de charge, il a été décidé que le CSP aurait une sortie différentielle. Cette pratique procure l'avantage d'offrir une meilleure immunité au bruit ainsi que de meilleures performances en ce qui a trait à l'émission d'interférences électromagnétiques (EMI). Elle oblige toutefois à doubler les fils entre chaque CSP et le CAN [70]. De plus, les CAN présentent des performances en bruit supérieures lorsqu'ils ont une entrée différentielle [67]. Les MAX1198 possèdent un bus de 8-bits à 100 MHz en sortie. Les FPGA d'acquisition sont responsables de la lecture des CAN, ce qui en résulte à un routage de 64 bus de 8-bits ou 512 lignes de transmissions à 100 MHz. La figure 3.6 illustre un schéma-bloc du branchement (figure 3.6).

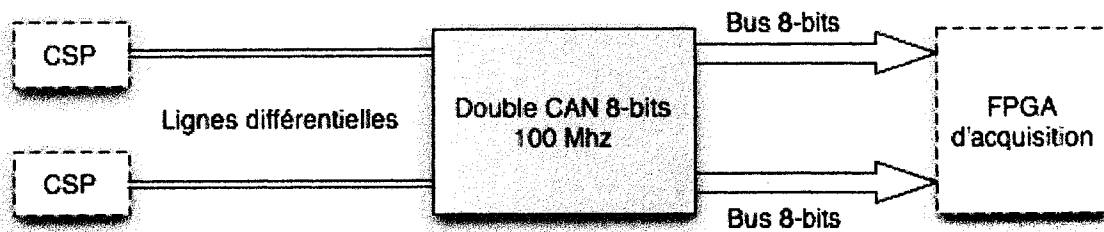


Figure 3.6 : Branchement du CAN dans le circuit

Un filtre d'anti-aliasing est utilisé afin de ne pas dépasser les performances en fréquence du CAN (figure 3.7). Ce filtre est normalement un filtre passe-bas avec une fréquence de coupure inférieure à la fréquence maximale de l'entrée du CAN de 400 MHz. Pour le MAX1198, un filtre de 50 MHz est requis puisqu'on échantillonne à 100 MHz. Comme il s'agit d'un CAN avec une architecture FLASH [71] et que l'entrée du CAN dispose d'un « sample-and-hold », il faut s'assurer que la recharge des condensateurs d'entrée (5 pF) soit optimale afin de ne pas compromettre les performances. Ainsi, le filtre sert d'anti-aliasing et aide à la recharge du « sample-and-hold » à l'entrée du CAN. Pour remplir toutes ces fonctions, on utilise le circuit de la figure 3.8.

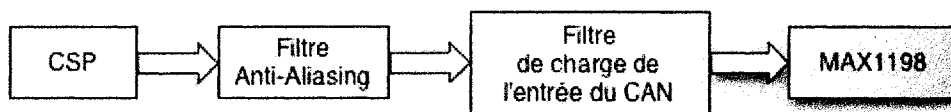


Figure 3.7 : Filtres à l'entrée de chaque CAN

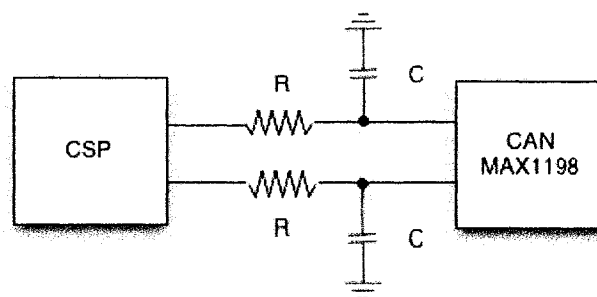


Figure 3.8 : Schéma électrique du filtre à l'entrée d'un CAN

Le circuit imprimé étant d'une grande complexité à cause de la très grande quantité de composants, à la présence de signaux haute tension, à la présence de signaux numériques et à la présence de signaux faible bruit, il est nécessaire de faire en sorte que les alimentations et les références soient le plus propre possible. Ainsi, l'alimentation 3.3 Volts de la partie analogique, 3.3 Volts de la partie numérique et la référence de 2.048 Volts sont toutes protégées avec un filtre particulier sur les composants (figure 3.9). Chaque composant du système doit contenir ce filtre sur son alimentation, afin de l'isoler du reste du système. Ce filtre permet de minimiser les hautes fréquences sur les alimentations qui sont générées par les composants numériques sur la carte. Ce filtre est en addition aux composants déjà suggérés par le fabricant pour le bon fonctionnement du système électronique.

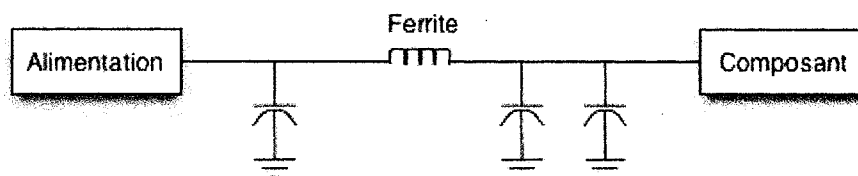


Figure 3.9 : Filtre sur les alimentations

La topologie de la figure 3.9 est répétée pour chacune des alimentations dans le système telle qu'illustrée à la figure 3.10, chaque régulateur étant également isolé des autres régulateurs.

Le même genre de topologie est appliqué aux masses du système. Ainsi, la masse des composants numériques est directement reliée à la masse d'entrée alors que de la masse des composants analogiques est isolée (figure 3.11). Cette protection permet de rendre la section analogique très peu bruyante tout en laissant passer les signaux basses fréquences d'alimentation.

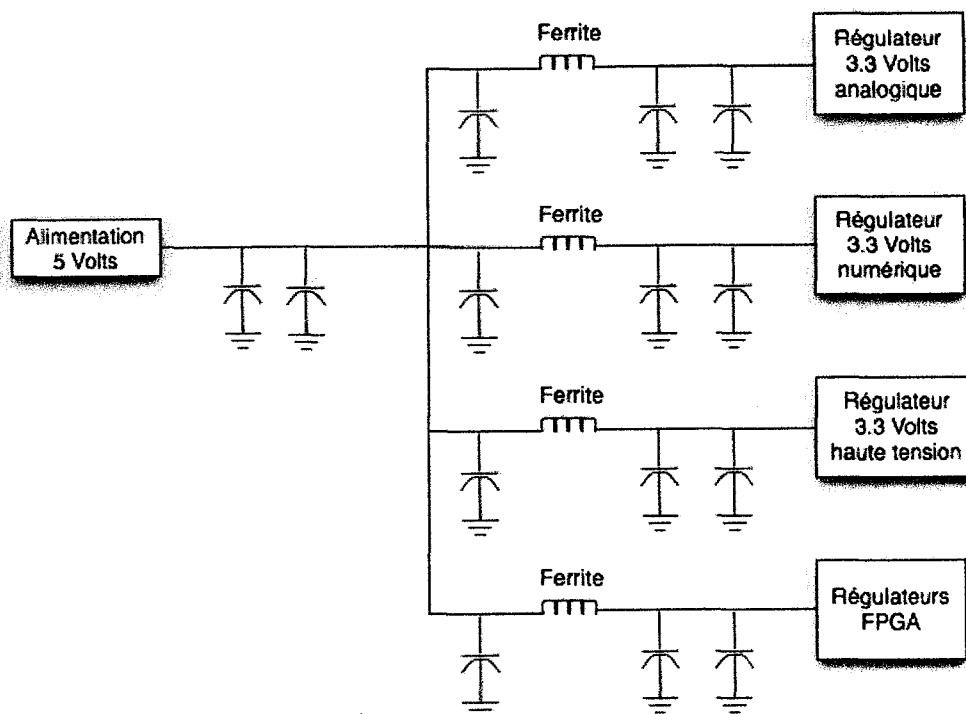


Figure 3.10 : Hiérarchie des alimentations

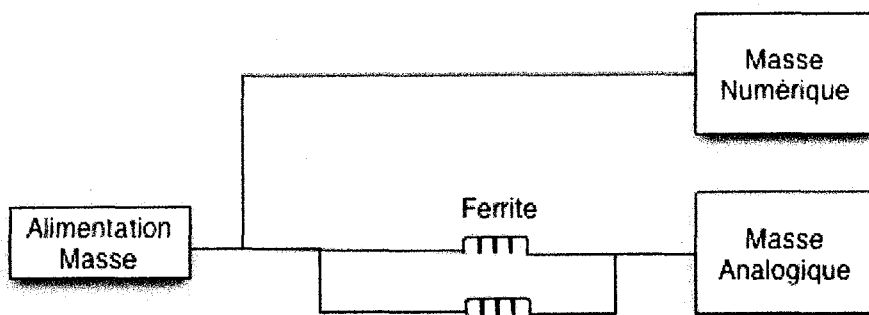


Figure 3.11 : Hiérarchie des masses

Pour améliorer les performances, il est important de s'assurer que les bus de sortie du CAN ne font pas de bruits excessifs qui pourraient se propager à la partie analogique du CAN et dégrader les performances. Pour y arriver, une résistance série est utilisée sur chacune des traces. Le fabricant propose des résistances de 100 Ohms de 1% [72] (figure 3.12).

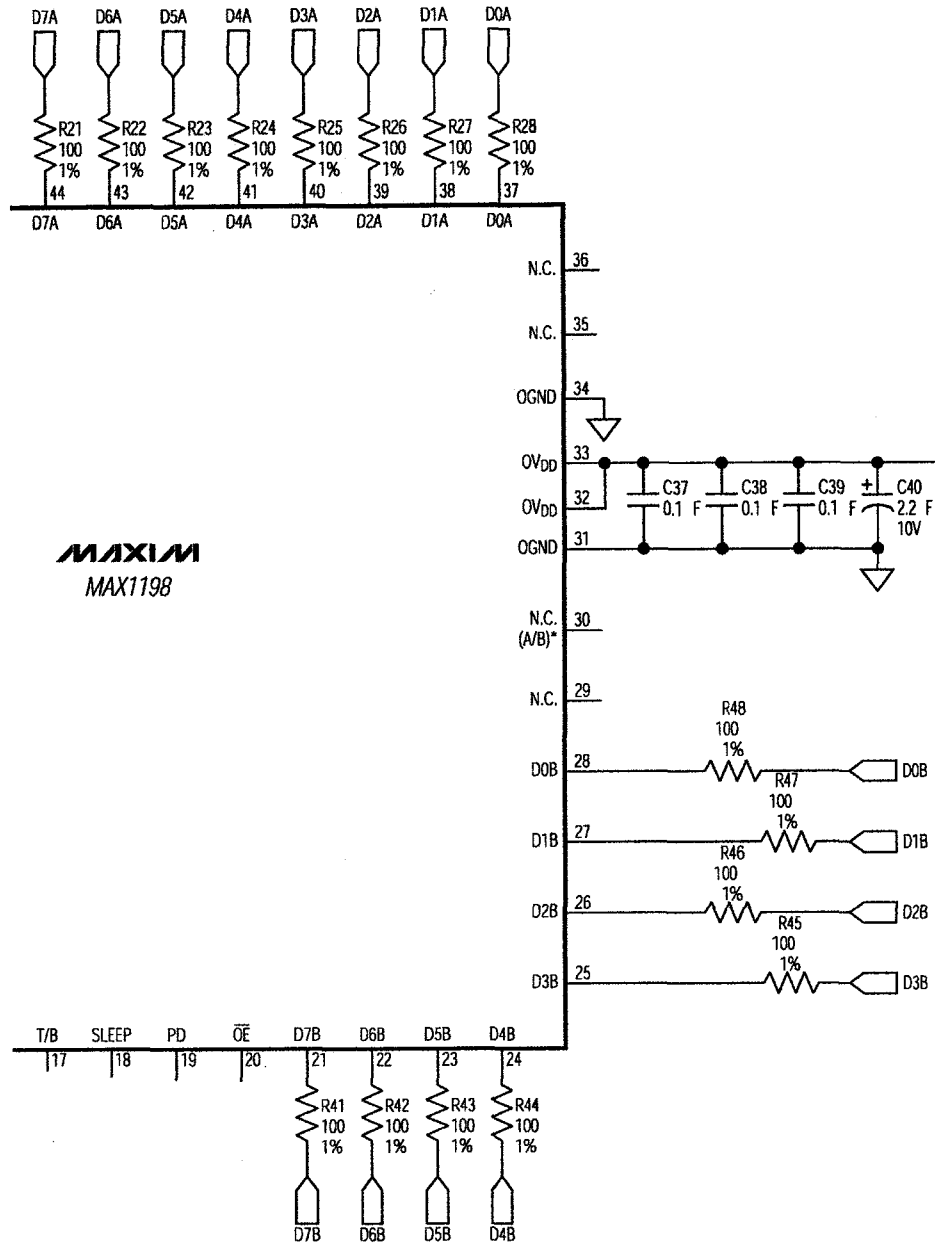


Figure 3.12 : Bus de sortie du MAX1198 [72]

Cependant, une adaptation d'impédance doit être effectuée afin de minimiser les réflexions. La figure 3.13 illustre le résultat d'une simulation d'une horloge sur une ligne de transmission non adaptée en impédance. Pour une ligne de seulement 1.27 cm les survoltages « overshoot » et sous voltages « undershoot » sont inacceptables avec des amplitudes de 3 Volts au-dessus et en-dessous de l'alimentation 5 Volts. Avec une trace de

22.86 cm, il est impossible de déterminer le signal dû aux réflexions d'aller et de retour sur la ligne de transmission [73]. Dans notre conception, les traces ont toutes une impédance caractéristique de 50 Ohms. Considérant l'impédance de sortie des amplificateurs de sorties des lignes, une résistance de 36 Ohms permet d'adapter l'impédance de sortie de 14 Ohms [67] à la ligne 50 Ohms. Ce type de protection appelé *Back Forward* n'est pas le meilleur type de terminaison à utiliser pour adapter une ligne de transmission. Cependant, c'est celle qui occasionne la consommation minimale.

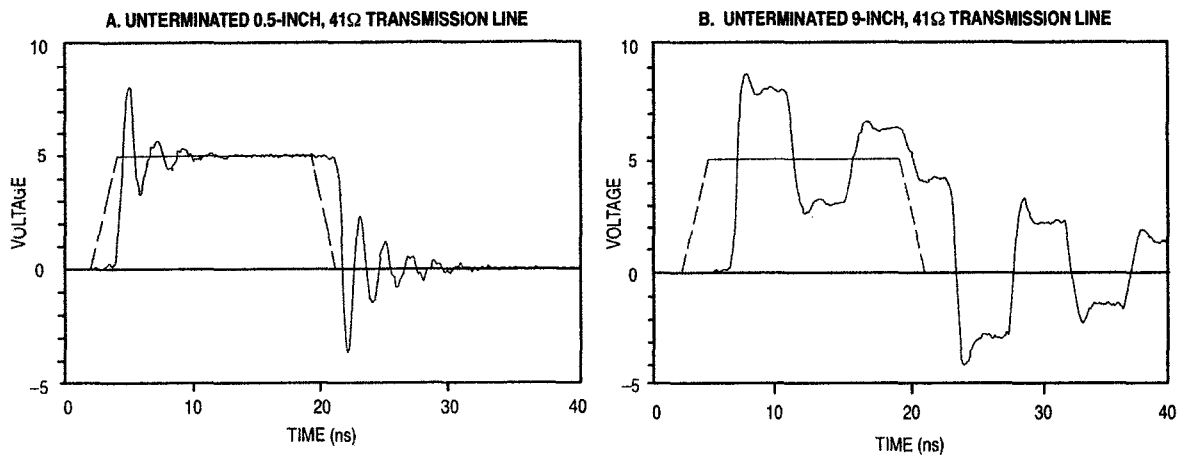


Figure 3.13 : Simulations d'une ligne de transmission de 41 Ohms non adaptée avec des traces de 1.27 cm et de 22.86 cm et un signal de 5 Volts [73].

En fait, pour minimiser les réflexions néfastes du signal, il existe quatre possibilités d'adaptation d'impédance pour les signaux CMOS : la terminaison série, la terminaison parallèle, la terminaison Thevenin et la terminaison AC [73]. La figure 3.14 illustre les avantages et les inconvénients de chaque technique. La figure 3.15 présente le résultat de simulations avec les différentes possibilités d'adaptation d'impédance. Pour la carte d'acquisition, la terminaison série a été retenue pour le faible ajout de composants, l'espace restreint requis et la faible dissipation de chaleur. Aussi, il est plus facile de placer les résistances très proches des CAN que d'avoir 512 résistances proches autour des FPGA.

Terminaison	Schéma électrique	Avantages	Inconvénients
Série	<p>WHERE <math>Z_0</math> = DRIVING DEVICE OUTPUT IMPEDANCE</p>	Un seul composant. Ne consomme pas de courant.	Bon pour une seule entrée.
Parallèle		Un seul composant. Diminue le bruit de commutation.	Consomme du courant.
Thevenin		Consomme moins que parallèle. Diminue le bruit de commutation.	Deux composants.
AC		Ne consomme pas de courant DC. Diminue le bruit de commutation.	Deux composants. Dégradation de la commutation. Choix difficile de R et C.

Figure 3.14 : Schématique des différents types d'adaptation d'impédance pour des sorties CMOS [73].

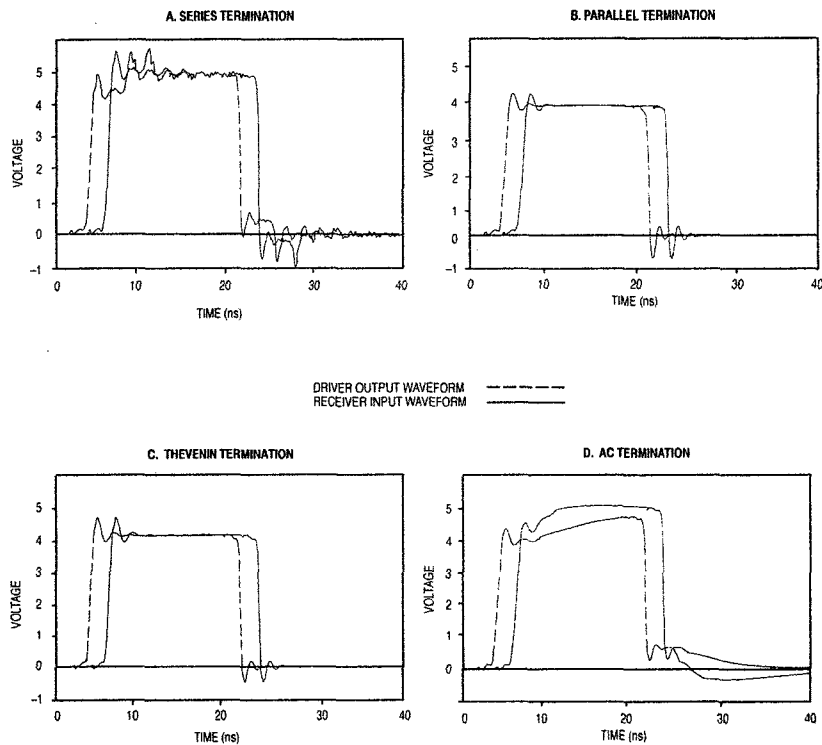


Figure 3.15 : Simulations des différentes techniques d'adaptation d'impédance pour une technologie CMOS [73].



Pour savoir si une trace se comporte comme une ligne de transmission, le temps de propagation et la distance à parcourir du signal doivent être calculés. L'équation permettant de déterminer la distance maximale que peut parcourir un signal sans trop de distorsion sur une trace de PCB FR4 et sans aucune capacité parasite (idéal), est donné par [74] :

$$L_{\max} < \frac{t_r}{2 \times T_{pd}} \quad \text{équation 3.1}$$

Considérant qu'on utilise un « rise time  $t_r$  » de seulement 1 ns et un temps de propagation ( $T_{pd}$ ) de 173 ps/pouce [75], aucune trace ne peut avoir plus de 2.88 pouces de longueur sans avoir des terminaisons adaptées.

$$L_{\max} < \frac{1 \text{ ns}}{2 \times 173 \text{ ps/pouce}} \quad \text{équation 3.2}$$

$$L_{\max} < 2.88 \text{ pouces}$$

Cependant, la distance réelle diminue rapidement avec la présence de capacités parasites sur la ligne. Avec une capacité de 8 pF à l'entrée des Spartan-3, à une distance de 3 pouces,  $T_{pd}$  change pour 230 ps/pouce et la distance devient 2.1 pouces. Ce résultat définit seulement que le signal sera bien interprété à l'entrée des Spartan-3 et néglige les effets néfastes sur les alimentations ou sur les composants environnants, ce qui est inacceptable pour un circuit avec des composantes analogiques.

Parmi les améliorations possibles contre le bruit, la soudure du *pad* (site de soudure) sous le MAX1198 permet d'améliorer non seulement la dissipation de chaleur, mais également le retour à la masse pour le composant. Il est donc important que ce dernier soit soudé efficacement à la masse à l'aide de vias et d'un *pad* sur le circuit imprimé. Certaines procédures permettent d'augmenter le rendement [76]; la figure 3.17 décrit l'emplacement optimal des vias.

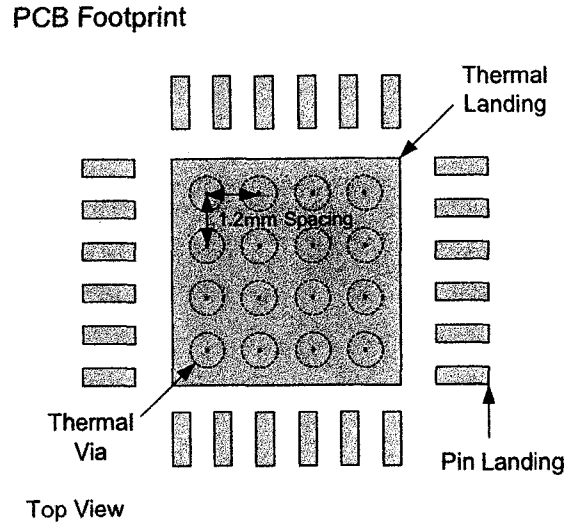


Figure 3.17 : Emplacement des vias pour le MAX1198 [76]

Finalement, il est important de fournir une référence stable et précise aux CAN afin de s'assurer que les performances ne changent pas pendant l'utilisation ou d'un CAN à l'autre. Comme le circuit est composé de 64 canaux, une référence de 2.048 Volts externe globale pour tous les CAN a été choisie afin d'augmenter l'équilibre entre les canaux.

### 3.5 L'acquisition et le traitement des données par les FPGA

Une fois le signal numérisé, des unités de traitement sont nécessaires pour faire l'acquisition des données, les traiter et finalement les envoyer vers l'unité de coïncidence (figure 3.18).

Le choix de l'utilisation des Spartan-3 [77] de la compagnie Xilinx se base sur plusieurs caractéristiques :

- Coût faible du composant: les Spartan-3 coûtent moins chers que les Virtex ou les Spartan-2E.
- Les Spartan-3 disposent de multiplicateurs intégrés, ce qui facilite l'implantation des algorithmes numériques.

- Les kits de développement CAD de Xilinx sont déjà disponibles à l'Université de Sherbrooke.
- Les Spartan-3 sont fabriqués sur une technologie de 90 nm, ce qui diminue la consommation énergétique.

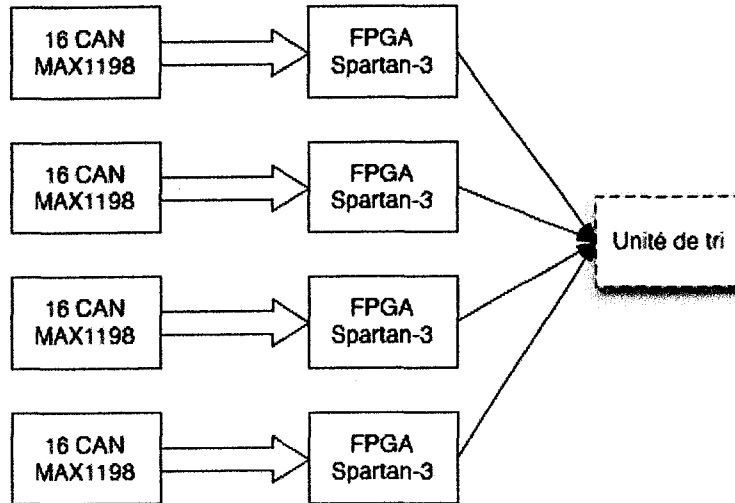


Figure 3.18 : Vue globale du rôle des FPGA d'acquisition

Le tableau 3.1 résume les propriétés importantes des Spartan-3. Le composant choisi est le XC3S400. Le XC3S400 a été sélectionné afin de respecter la limite du coût pour la carte et pour sa capacité satisfaisante de portes logiques.

**Tableau 3.1 : Tableau des attributs des Spartan-3 [77]**

Device	System Gates	Logic Cells	CLB Array (One CLB = Four Slices)			Distributed RAM (bits <sup>1</sup> )	Block RAM (bits <sup>1</sup> )	Dedicated Multipliers	DCMs	Maximum User I/O	Maximum Differential I/O Pairs
			Rows	Columns	Total CLBs						
XC3S50	50K	1,728	16	12	192	12K	72K	4	2	124	56
XC3S200	200K	4,320	24	20	480	30K	216K	12	4	173	76
<b>XC3S400</b>	<b>400K</b>	<b>8,064</b>	<b>32</b>	<b>28</b>	<b>896</b>	<b>56K</b>	<b>288K</b>	<b>16</b>	<b>4</b>	<b>264</b>	<b>116</b>
XC3S1000	1M	17,280	48	40	1,920	120K	432K	24	4	391	175
XC3S1500	1.5M	29,952	64	52	3,328	208K	576K	32	4	487	221
XC3S2000	2M	46,080	80	64	5,120	320K	720K	40	4	565	270
XC3S4000	4M	62,208	96	72	6,912	432K	1,728K	96	4	712	312
XC3S5000	5M	74,880	104	80	8,320	520K	1,872K	104	4	784	344

Puisque les BGA ne sont pas parmi les options choisies, le boîtier PQ-208, qui est le plus gros boîtier disponible, est choisi (Tableau 3.2). Le XC3S400 dispose ainsi de 141 I/O.

**Tableau 3.2 : Tableau des boîtiers disponibles en fonction de la configuration [77]**

Device	Available User I/Os and Differential (Diff) I/O Pairs																		
	VQ100		TQ144		PQ208		FT256		FG320		FG456		FG676		FG900		FG1156		
	User	Diff	User	Diff	User	Diff	User	Diff	User	Diff	User	Diff	User	Diff	User	Diff	User	Diff	
XC3S50	63	29	97	46	124	56	-	-	-	-	-	-	-	-	-	-	-	-	-
XC3S200	63	29	97	46	141	62	173	76	-	-	-	-	-	-	-	-	-	-	-
XC3S400	-	-	97	46	141	62	173	76	221	100	264	116	-	-	-	-	-	-	-
XC3S1000	-	-	-	-	-	-	173	76	221	100	333	149	391	175	-	-	-	-	-
XC3S1500	-	-	-	-	-	-	-	-	221	100	333	149	487	221	-	-	-	-	-
XC3S2000	-	-	-	-	-	-	-	-	-	-	-	-	489	221	565	270	-	-	-
XC3S4000	-	-	-	-	-	-	-	-	-	-	-	-	-	-	633	300	712	312	-
XC3S5000	-	-	-	-	-	-	-	-	-	-	-	-	-	-	633	300	784	344	-

**Notes:**

1. All device options listed in a given package column are pin-compatible.

Afin d'acquérir les 64 canaux, quatre Spartan-3 sont nécessaires comme le prouve le calcul suivant :

- On dispose de 64 CAN à 8-bits = 512 traces vers les FPGA.
- Un bus de 10 bits est requis pour la communication entre chaque FPGA d'acquisition et le FPGA de Tri.
- Une entrée pour l'horloge des CAN à 100 MHz et une entrée pour une horloge programmable par FPGA.
- Une entrée pour la remise à zéro du compteur de détermination du temps des événements.
- 512 traces de CAN / 141 pattes disponibles = 3.6, donc 4 FPGA sont nécessaires.
- Brancher 16 CAN/FPGA demande 128 traces en provenance des CAN vers chaque FPGA d'acquisition.
- Au total,  $128_{(CAN)} + 10_{(communication)} + 2_{(horloge)} + 1_{(remise\ à\ zéro)} = 141$  pattes sur chaque FPGA d'acquisition sont requises.

L'architecture logicielle à l'intérieur du FPGA (figure 3.19) permet la gestion du flot de données depuis l'acquisition jusqu'à l'envoi vers les étages subséquents [63]. Cette

architecture logicielle est composée d'un détecteur de seuil qui détermine la présence d'un événement. Le nombre de données requises pour les traitements ultérieurs (variant entre 100 et 150 bytes selon le type de cristal utilisé) est emmagasiné dans la mémoire. Les données passent à travers un algorithme pour déterminer le temps de détection, exigeant un compteur précis se basant sur la même horloge que les CAN. Les données acquises avec le résultat de la détermination du temps passent à travers l'algorithme pour la PIC. Finalement, les données résultantes (canal, énergie, étampe de temps, numéro du cristal) sont formatées pour l'envoi vers le FPGA de Tri. Le transfert vers le FPGA de tri se fait sur un bus de 10-bits à 100 MHz (8-bits de data, 1 horloge et 1 Strobe).

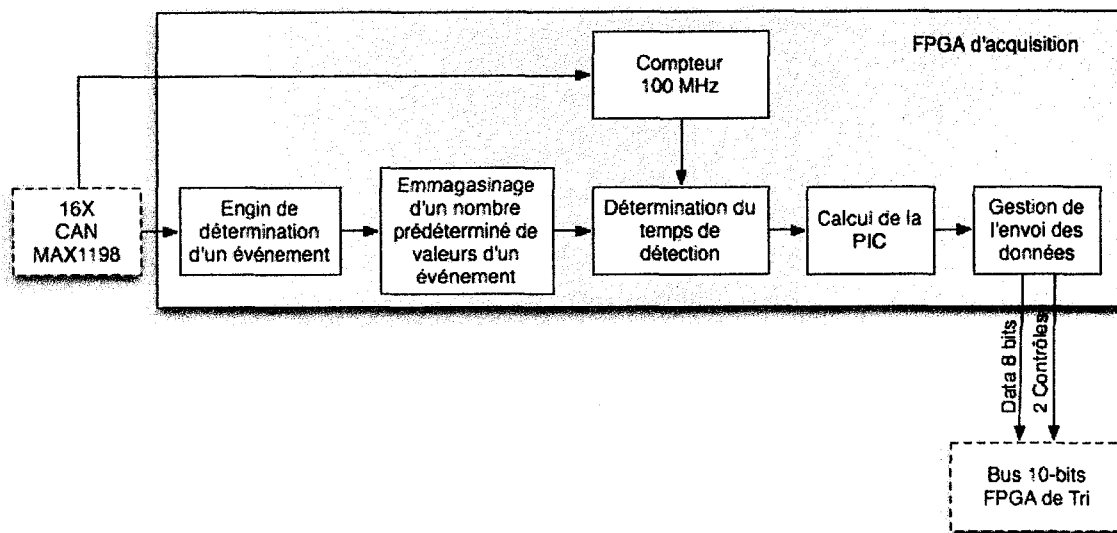


Figure 3.19 : Vue globale des modules du FPGA d'acquisition

### 3.6 Regroupement de données pour l'envoi vers l'unité de coïncidence

La détection des coïncidences s'effectue en comparant les estampes de temps acquises dans les FPGA d'acquisition. Pour effectuer ces comparaisons, il est préférable de trier les données au fur et à mesure qu'elles remontent dans les sous-systèmes. Cela permet à l'unité de coïncidence de seulement faire le tri en provenance de neuf cartes (il y a neuf cartes dans un anneau) plutôt que  $64 \text{ par } 9 = 576$  séries de données. Comme un FPGA supplémentaire est déjà requis pour faire le rassemblement des données en provenance de

quatre FPGA d'acquisition, il est possible d'utiliser ce FPGA pour faire le tri préliminaire des événements d'une carte.

Le FPGA de Tri est composé de trois modules : le module de réception de données du FPGA d'acquisition, l'engin de tri et l'engin responsable de la gestion du port série (figure 3.20).

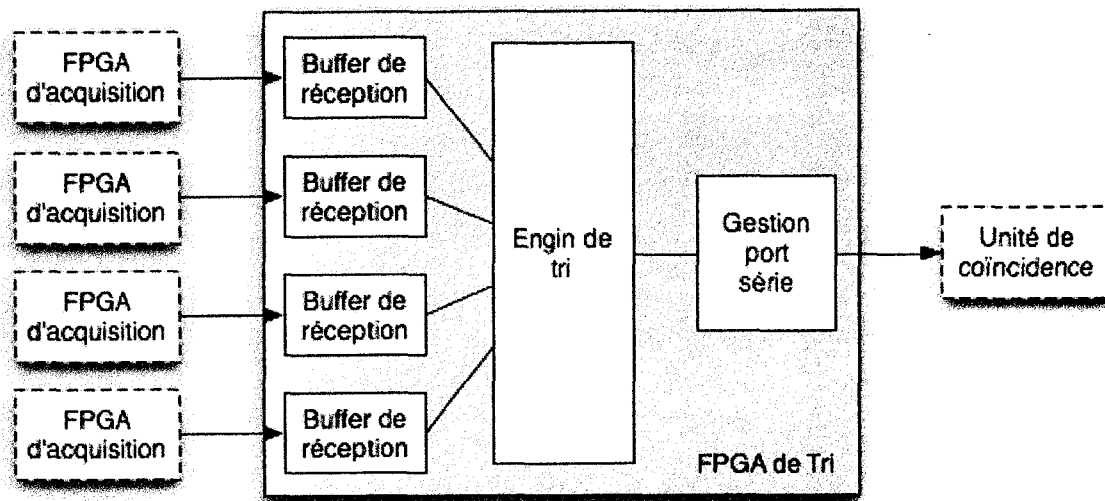


Figure 3.20 : Vue d'ensemble du FPGA de Tri

L'engin de tri sert à trier les événements en ordre chronologique en fonction du résultat de l'estampe de temps. Les données doivent ainsi résider dans le FPGA un certain moment afin de s'assurer que l'on dispose de tous les événements pertinents de tous les FPGA d'acquisition.

### 3.7 Port série haute vitesse

Bien que le débit des données ne soit pas extrême (92.2 Mbits/s, ref. section 2.1.3), un port haute vitesse est choisi afin de réaliser un mode « oscilloscope » qui nécessite 800 Mbits/s. Ce mode consiste à acheminer toutes les données d'un CAN vers l'ordinateur dans le but de déterminer les circuits et permettre d'effectuer des acquisitions pour des développements

futurs d'algorithmes de traitement de signaux. Le composant sélectionné pour le port haute vitesse est le TLK1501 [78] de la compagnie Texas Instruments. Il est choisi pour sa rapidité (entre 0.6 et 1.5 Gbits/s) et sa simplicité d'utilisation. Le TLK1501 est conçu spécialement pour interfacer deux ports parallèles de 16 bits à l'aide d'un lien série. L'utilisation d'un lien série a comme particularité de diminuer la quantité de traces, ce qui diminue l'espace requis et permet même l'utilisation d'un algorithme de détection d'erreur.

Le FPGA de Tri est responsable du contrôle du TLK1501 et de la gestion des messages que peut recevoir et envoyer la carte d'acquisition. La figure 3.21 montre l'interconnexion entre la carte d'acquisition et la carte de coïncidence.

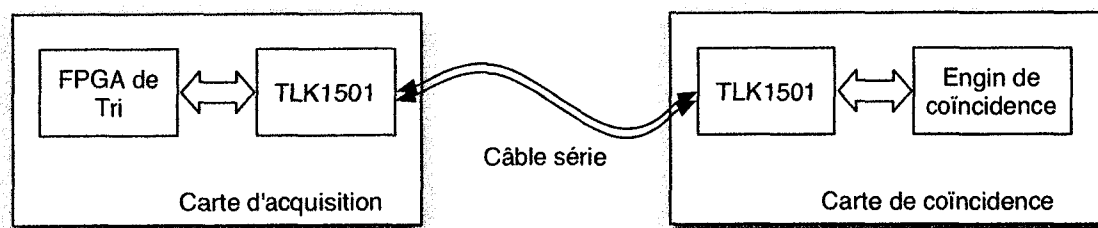


Figure 3.21 : Le TLK1501 et les interconnexions des cartes

Le chemin parcouru par les données se termine avec la réception des données sur la carte de coïncidence à travers un autre TLK1501.

### 3.8 Distribution de l'horloge grande précision et Remise à zéro

La gestion de l'horloge est probablement l'étape la plus délicate de ce projet. Tel qu'énoncé au chapitre 2, une différence de temps de propagation inférieur à 1 ns sur l'ensemble des horloges du TEP est souhaitable.

Inspiré par les horloges utilisées par les cartes maîtresses d'ordinateurs [79], l'arbre de distribution est entièrement basé sur les signaux différentiels de type LVPECL [80]. Ce protocole possède l'avantage d'utiliser une seule alimentation positive et est très populaire

dans les circuits de communication hautes performances [81]. Comme ce sont des signaux différentiels, ils produisent très peu de bruit, ce qui est primordial pour le projet.

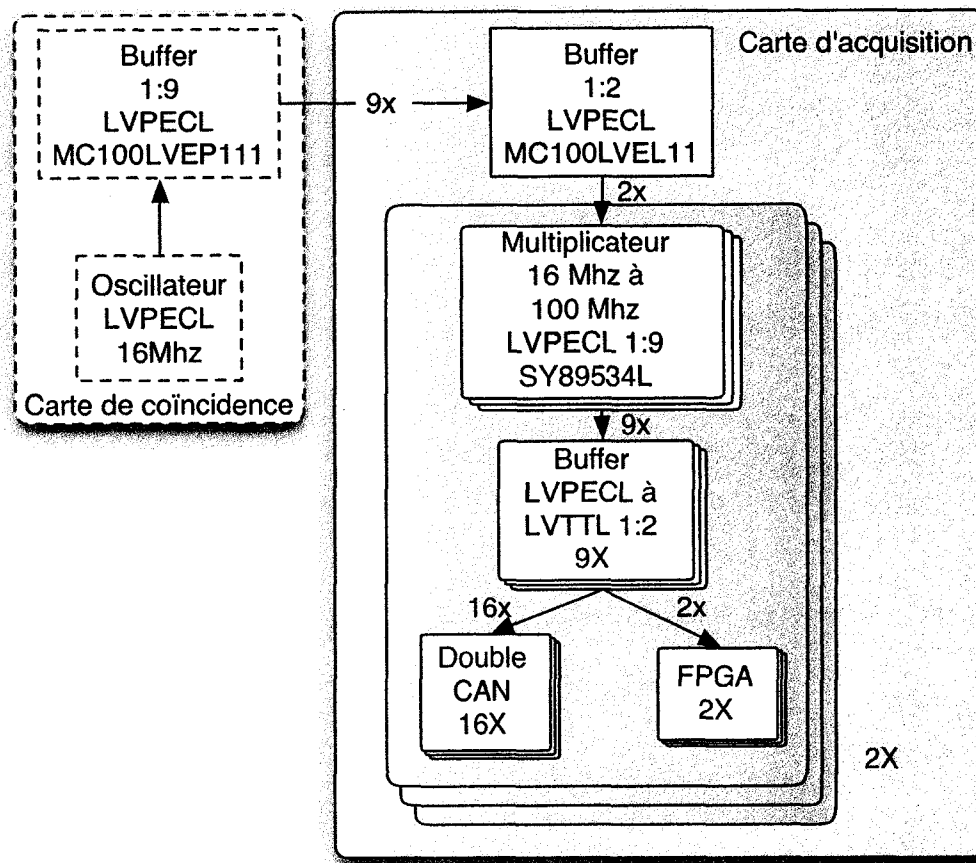


Figure 3.22 : Vue globale de l'arbre de distribution de l'horloge

La figure 3.22 illustre une vue globale de l'arbre de distribution. Un buffer 1:9, le MC100LVEP111 [82] de la compagnie On Semi (figure 3.23), permet de distribuer une horloge différentielle LVPECL parfaitement équilibrée entre les neuf cartes du système (pour une configuration 1 anneau). Ce composant dispose d'une différence de temps de propagation maximal de 25 ps entre ses sorties et peut être utilisé à 3 GHz.



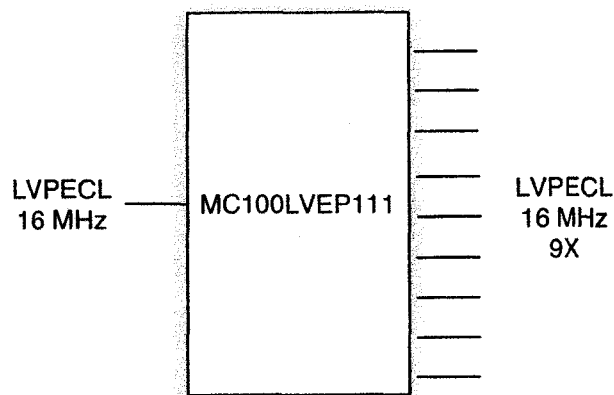


Figure 3.23 : Schéma-bloc du MC100LVEP111

À l'entrée de la carte d'acquisition, l'horloge de 16 MHz alimente le MC100LVEP111 qui dédouble le signal d'horloge pour être amenée à deux multiplicateurs. Cette étape se fait à l'entrée de la carte d'acquisition pour permettre du même coup de buffer l'horloge en provenance d'un câble. Le composant utilisé est le MC100LVEL11D [83] de la compagnie On Semi (figure 3.24). Il dispose d'une différence de temps de propagation maximal entre composants de 20 ps et une fréquence de fonctionnement de 1 GHz.

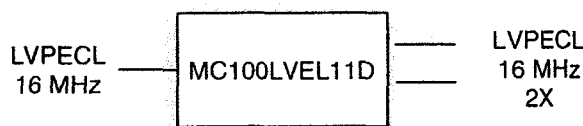


Figure 3.24 : Schéma bloc du MC100LVEL11D

Les horloges de 16 MHz sont par la suite multipliées pour atteindre la fréquence d'échantillonnage des CAN de 100 MHz (figure 3.25). Le composant choisi pour la multiplication est le PLL SY89534L [84] de la compagnie Micrel. Il accepte une entrée différentielle entre 14 MHz et 160 MHz et génère des sorties entre 33 MHz et 500 MHz avec une différence de temps de propagation maximal entre composants de 200 ps. Ce multiplicateur programmable a été choisi pour sa souplesse au niveau de la fréquence d'échantillonnage dans les tests.

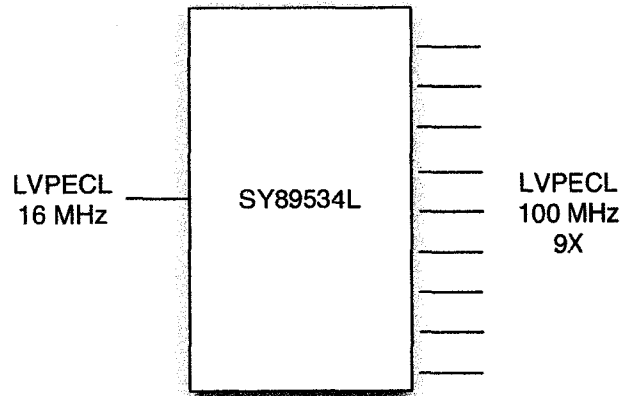


Figure 3.25 : Schéma bloc du SY89534L

Comme les CAN acceptent seulement une entrée compatible CMOS, le signal différentiel de 100 MHz est transformé en un signal LVTTTL/CMOS de 100 MHz. Cette transformation est effectuée très près des CAN afin de tirer profit au maximum des signaux différentiels. Le composant MC100EPT26D [85] est utilisé pour transformer les niveaux logiques. Ce dernier permet, en même temps, de doubler les signaux 100 MHz et ainsi diminuer le nombre de composants nécessaires (figure 3.26). La même sortie LVTTTL d'horloge est également envoyée au Xilinx pour le compteur de précision et l'acquisition des bus de sorties des CAN afin de ne pas induire de *skew* entre les Xilinx et les CAN. Ce composant possède un *skew* (différence de temps entre deux signaux) maximal entre composants de 500 ps et une fréquence d'opération jusqu'à 350 MHz (typ).

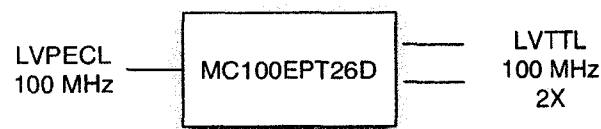


Figure 3.26 : Schéma bloc du MC100EPT26D

Finalement, comme on dispose de l'ensemble des composants requis pour fabriquer l'arbre de distribution de l'horloge, on peut calculer le *skew* maximal théorique du TEP

complet (figure 3.27) en sommant la différence de temps de propagation maximal théorique ( $25 \text{ ps} + 20 \text{ ps} + 200 \text{ ps} + 500 \text{ ps} = 745 \text{ ps}$ ), nous obtenons 745 ps. Cependant, ce calcul représente le maximum théorique et non les valeurs typiques. Ceci signifie qu'une différence de temps de propagation maximal entre deux horloges de n'importe quel CAN dans un anneau du TEP ne dépassera pas 750 ps, ce qui est inférieur à 1 ns. En réalité, on s'attend plus à une différence de temps de propagation typique de l'ordre de 335 ps ( $20 \text{ ps} + 5 \text{ ps} + 60 \text{ ps} + 250 \text{ ps}$ ).

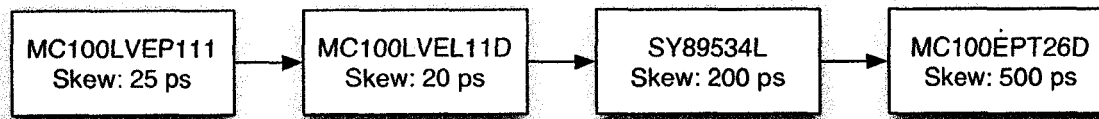


Figure 3.27 : Représentation du *skew* maximum dans l'arbre de l'horloge

Bien que l'horloge soit très précise, il faut assurer une synchronisation entre les compteurs de tous les FPGA d'acquisition. Pour ce faire, une remise à zéro périodique est générée avec une période ajustable de 24 bits à 16 MHz (figure 3.28).

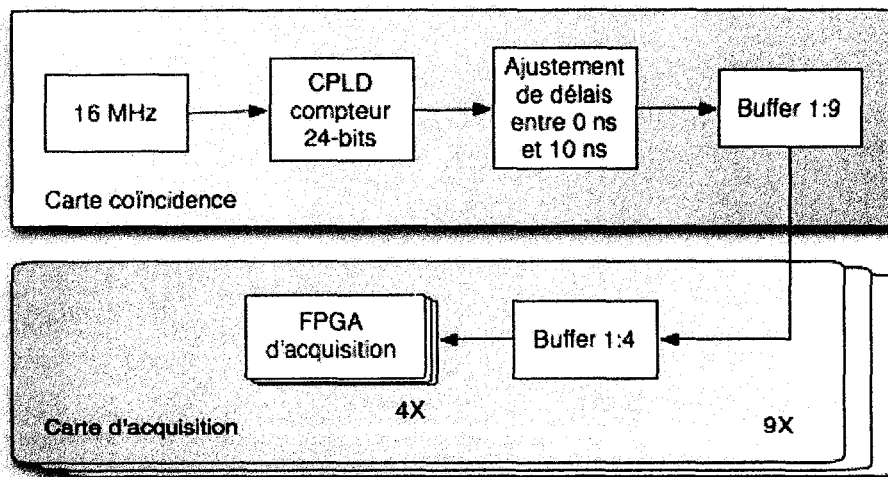


Figure 3.28 : Vue d'ensemble de la génération de la remise à zéro

Cet ajustement est effectué avec un CPLD (XC2C32) [86] de la compagnie Xilinx. Celui-ci consomme peu (12  $\mu$ A en attente) et est capable de fonctionner jusqu'à des fréquences supérieures à 300 MHz tout en demeurant très abordable. Afin que le signal de la remise à zéro arrive correctement aux cartes d'acquisition, un délai programmable de haute précision est ajouté. Le MC100EP195 [87] de la compagnie On Semi permet d'ajuster le délai entre 0 ns et 10 ns avec des incréments de 10 ps. Ceci assure une remise à zéro synchrone avec le front de l'horloge 100 MHz à l'entrée des FPGA d'acquisition.

### 3.9 Alimentations et le branchement

Comme dans toute machine bien conçue, les branchements se doivent d'être simples et efficaces. Ainsi, la carte d'acquisition ne requiert qu'un câble d'alimentation et un câble de données (figure 3.29).

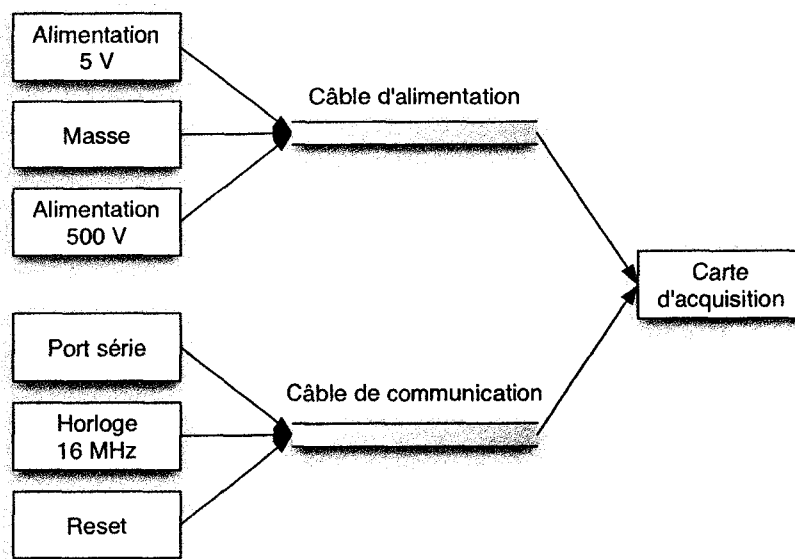


Figure 3.29 : Diagramme des câbles de la carte d'acquisition

Le câble de communication sert à transporter les signaux pour le port série haute vitesse, l'horloge de référence de 16 MHz et la remise à zéro pour les FPGA. Un câble réseau standard de quatre paires de fils torsadés est utilisé. Il est à noter que les câbles de

communication du TEP ne devraient jamais dépasser 2 mètres afin de s'assurer du maintien des performances électriques et éviter la perte de données.

Le câble d'alimentation fournit l'alimentation 4.5-5 volts requise pour la carte d'acquisition, ce qui représente environ, selon un calcul préliminaire, 8 ampères (50 Watts).

Le premier module d'importance sur l'alimentation 5 volts est le regroupement des alimentations pour les FPGA (figure 3.30).

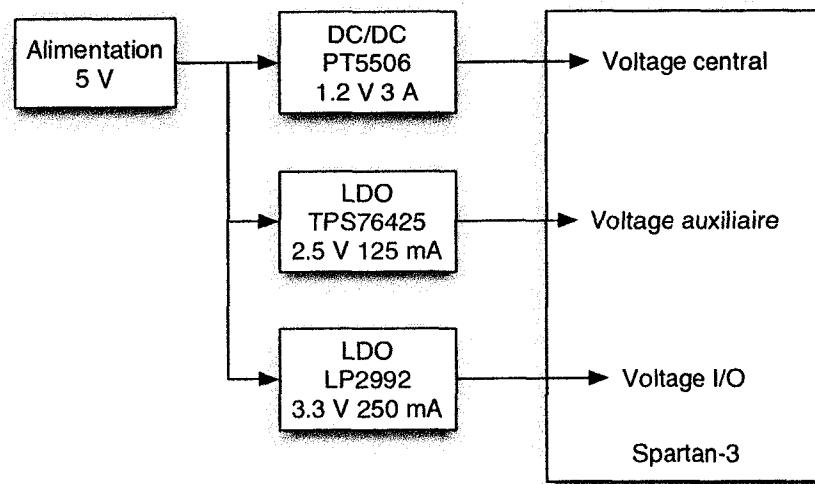


Figure 3.30 : Illustration des différents composants de l'alimentation des Spartan-3

Les Spartan-3 de la compagnie Xilinx sont fabriqués sur du 90 nm et, par conséquent, fonctionnent sur l'alimentation centrale de 1.2 volts. Comme la consommation d'un FPGA n'est pas connue avant d'avoir le code fonctionnel programmé dans ce dernier, la pire situation théorique tirée des spécifications du manufacturier a été retenue pour la conception des alimentations, ce qui représente 3 A, 1.2 volts pour le Spartan-3 [88]. Le composant PT5506 [89] de la compagnie Texas Instruments a été choisi (figure 3.31). Il fournit 3 A 1.2 volts dans un module complet prêt à souder. L'utilisation du PT5506 évite les soucis par rapport aux performances ou encore aux problèmes de bruit qui peuvent

survenir avec l'utilisation de DC/DC fabriqué avec des composants discrets. Il a cependant l'inconvénient d'être plus dispendieux.

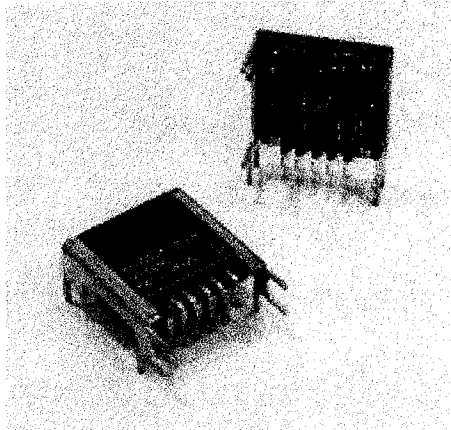


Figure 3.31 : Photo du PT5506 de Texas Instruments [89]

En ce qui a trait à l'alimentation auxiliaire et des entrées/sorties, les composants TPS76425 [90] et LP2992 [91] ont été sélectionnés pour leurs propriétés de régulateurs linéaires. Les régulateurs linéaires consomment très peu de courant en attente, sont très peu bruyants et sont faciles d'utilisation. [92]

Le second module d'importance est l'alimentation des CAN. L'alimentation est séparée en deux parties : l'alimentation 3.3 volts analogique et l'alimentation 3.3 volts numérique (figure 3.32).

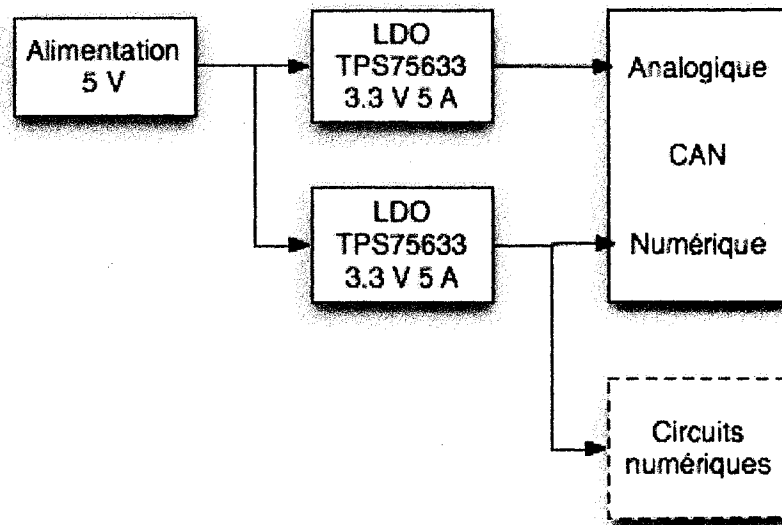


Figure 3.32 : Illustration des différents composants de l'alimentation des CAN

L'alimentation analogique ne comporte aucun composant avec des hautes fréquences. L'alimentation numérique est la plus polluée avec tous les composants numériques du système (ex. : horloge, buffer). Afin de ne pas induire de bruit dans les CAN et ainsi diminuer les performances, le composant choisi est le TPS75633 [93] de la compagnie Texas Instruments. C'est un régulateur *Low DropOut* (LDO) avec une capacité de 5 A 3.3 volts à la sortie.

Enfin, l'alimentation variable haute tension et les préamplificateurs sont alimentés avec leurs propres régulateurs linéaires pour s'assurer d'avoir le moins de bruit possible sur ces composants sensibles aux variations sur l'alimentation.

### 3.10 Gestion de la carte, Microcontrôleur et programmation

Dans le but de diminuer à la fois les coûts et l'espace requis sur les FPGA, le microcontrôleur est responsable de la programmation des FPGA à chaque mise sous tension. Comme seulement les pattes de configuration JTAG sont dédiés sur les Spartan-3

et que l'utilisation des entrées/sorties est maximale, le port JTAG doit être utilisé pour la programmation. Pour effectuer cette tâche de programmation, un microcontrôleur de la compagnie Silicon Laboratories, le C8051F124, est utilisé [94]. Ce composant possède plusieurs entrées de CAN (figure 3.33), plusieurs ports de communications et d'entrée/sortie.

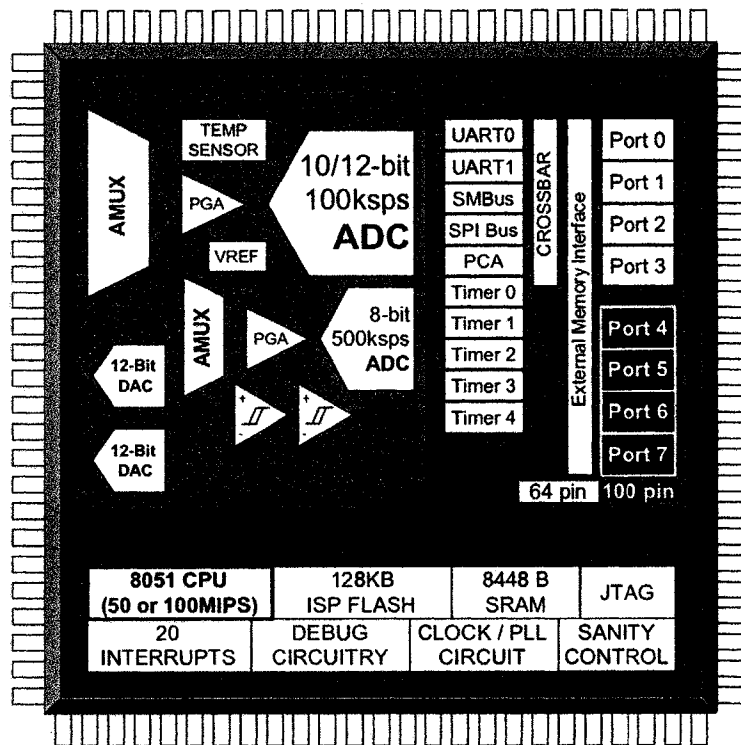


Figure 3.33 : Modules du C8051F124 [94]

Pour augmenter la vitesse et faciliter l'intégration du port JTAG, on utilise un composant dédié de la compagnie Texas Instruments, le 74LVT8980A [95], pour la gestion du protocole et des lignes séries. Le microcontrôleur communique directement avec le 74LVT8980A par port parallèle pour la gestion de la programmation (figure 3.34).



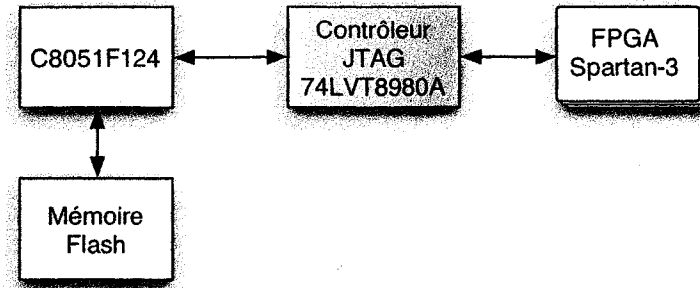


Figure 3.34 : Fonctionnement de la programmation JTAG

Les différentes programmations de FPGA sont emmagasinées dans une mémoire Flash pouvant être modifiée par l'ordinateur à travers le port série et le microcontrôleur. Un autre avantage de l'utilisation du port JTAG est l'accès à tous les registres des FPGA, ce qui peut faciliter et diminuer le temps de déverminage.

Le microcontrôleur sert également à la programmation des voltages de polarisation des PDA et de la mise sous tension de toutes les alimentations sur la carte d'acquisition. Le microcontrôleur permet également le monitoring de l'état de la carte à tout moment de l'ordinateur, avec l'envoi périodique de données sur le statut des circuits vers le port série à travers le FPGA de Tri (figure 3.35). Enfin, le microcontrôleur sert à protéger tous les circuits de la carte, en faisant du monitoring sur les alimentations, il est ainsi possible de réagir rapidement à un problème et avertir l'utilisateur de l'appareil.

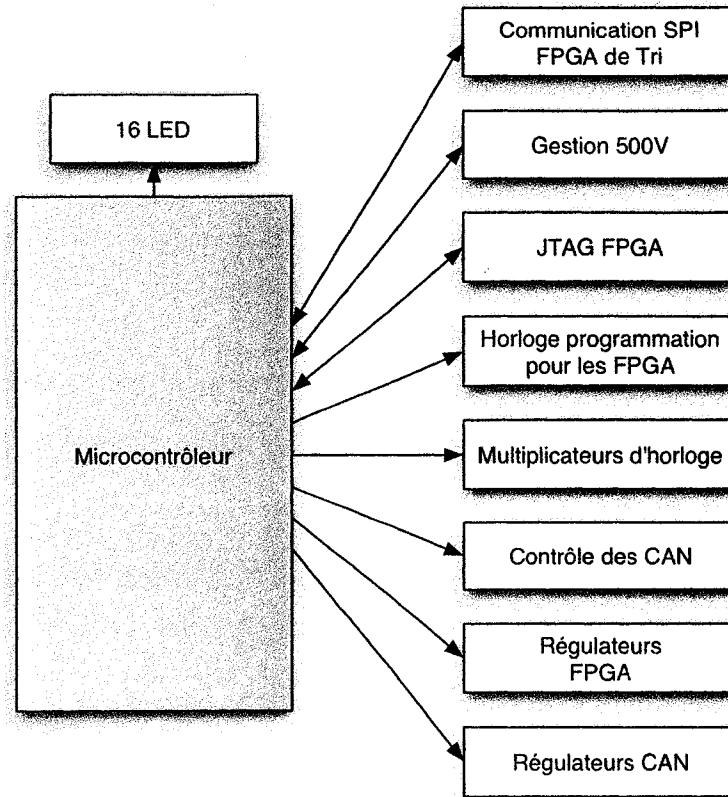


Figure 3.35 : Fonctions du microcontrôleur

### 3.11 Fabrication du PCB, adaptation des impédances et contraintes mécaniques

Tous les modules de la carte d'acquisition étant à disposition, il reste le circuit imprimé à concevoir en considérant les prérequis énoncés au chapitre 2. La conception du circuit imprimé se soucie des différentes couches, de l'adaptation d'impédance, de l'empreinte des détecteurs et des règles d'espacement entre les traces.

#### 3.11.1 Forme de la carte

À l'aide d'un pré-assemblage des pièces pour chaque module, il est possible de déterminer l'espace requis pour chaque module et ainsi déterminer la grandeur exacte de la carte (figure 3.36).

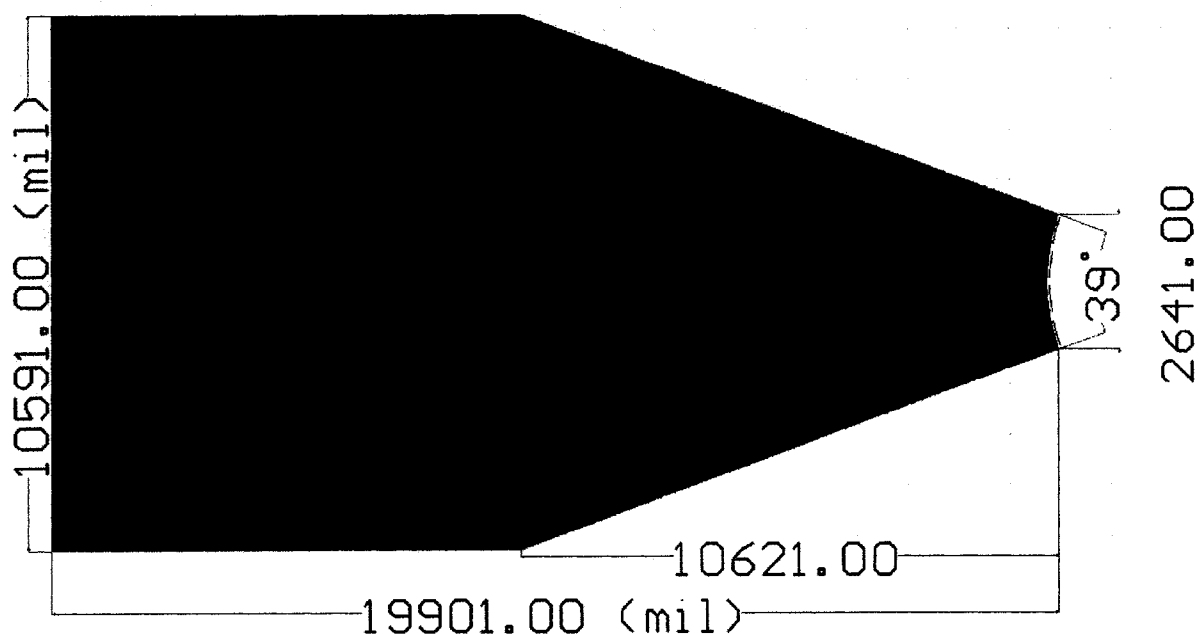


Figure 3.36 : Dimensions de la carte d'acquisition

Ainsi, la carte a une largeur maximale de 10.591 pouces, une longueur de 19.9 pouces avec un angle de 39 degrés. L'angle de 39 degrés s'assure que les cartes s'assemblent bien après les tolérances de productions du fabricant.

### 3.11.2 Différentes couches de la carte

Pour router les 512 signaux numériques des CAN, deux couches sont nécessaires sur le circuit imprimé en plus d'une couche pour les signaux analogiques en provenance des préamplificateurs. Ensuite, les 64 sorties des régulateurs haute tension pour la polarisation des PDA doivent se trouver sur une couche supplémentaire isolée, pour éviter l'induction de bruits par les composants numériques. Pour ce qui est des plans de masse, afin de respecter les consignes présentes dans la fiche technique du CAN MAX1198 [67], on doit disposer de deux plans de masse sur deux couches différentes : une numérique et une analogique qui se coupent à un seul endroit sur la carte. Pour faciliter le placement des composants et diminuer les inductances parasites, on utilise un plan d'alimentation pour le 3.3 V analogique et un plan pour le 3.3 V numérique. Finalement, pour permettre une plus grande immunité au bruit, un plan de masse relié directement au châssis du TEP est utilisé,

ce qui permet une isolation supplémentaire entre les couches de routages hautes fréquences et les couches de routages analogiques. Avec l'ajout des couches de composants sur le dessus et le dessous, il reste une couche pour faciliter le routage divers. Avec l'addition de toutes ces couches, un circuit imprimé de 12 couches est nécessaire (figure 3.37). À l'aide des spécifications du fabricant, une structure avec du Prepreg de 6.7 mils et un Core de 8 mils est utilisée.

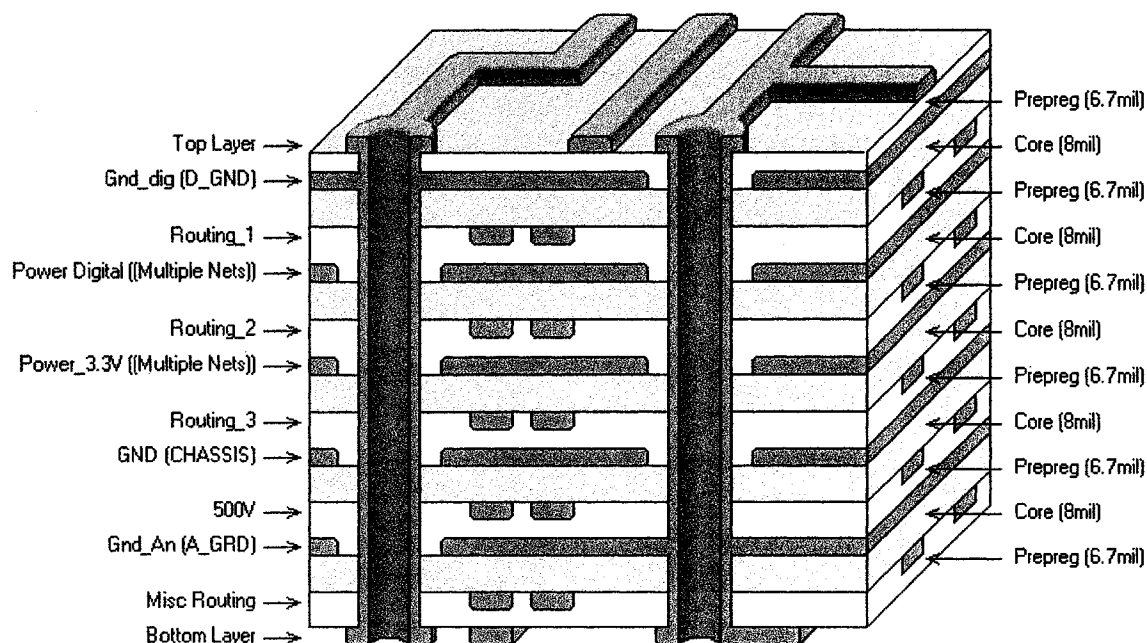


Figure 3.37 : Structure du PCB 12 couches

### 3.11.3 Adaptation d'impédance

Les impédances des traces doivent être adaptées en conséquence aux signaux hautes fréquences sur le circuit imprimé, afin de ne pas créer du bruit EMI (*ElectroMagnetic Interference*). Pour ce faire, des résistances d'atténuation sont ajoutées à la sortie des composants. Les traces doivent également avoir une impédance bien calculée pour éviter des discontinuités. L'impédance choisie pour ce projet est 50 Ohms, un standard que les composants se doivent de respecter pour les signaux de grande vitesse (> 20 MHz). Les calculs requis sont présentés ci-dessous (référence [75]):

Couche du dessus (Top layer)

La couche du dessus est en configuration *Microstrip* (figure 3.38)

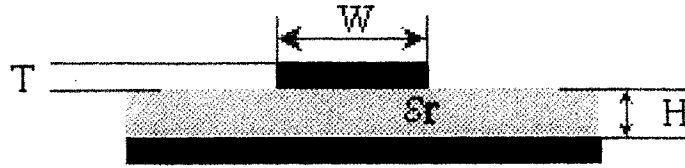


Figure 3.38 : Schéma d'une configuration *Microstrip* [75]

- $\epsilon_r = 4.2$
- $H = 6.7$  mils
- $T = 2.1$  mils
- $Z_0 = 50$  Ohms
- Donc,
- $W = 10.20$  mils

Il est déterminé, avec l'outil pour le calcul des impédances [75], que les traces sur le dessus qui doivent être adaptés 50 Ohms et doivent avoir une largeur de 10.2 mils.

Couches de routage 1,2,3 (Routing-1, Routing-2, Routing-3)

Les couches internes sont en configuration *Asymmetric Stripline* (figure 3.39) ( $H \neq H1$ ).

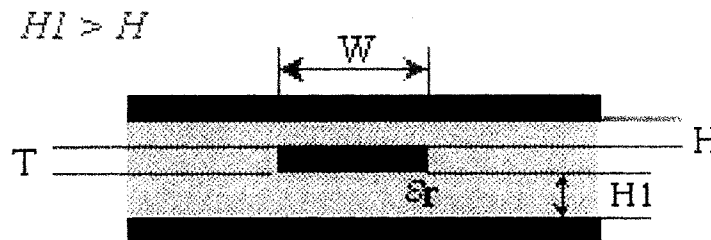


Figure 3.39 : Schéma d'une configuration *Asymmetric Stripline*[75]

$$\epsilon_r = 4.2$$

$$H = 6.7 \text{ mils}$$

$$H1 = 8 \text{ mils}$$

$$T = 1.4 \text{ mils}$$

$$Z_0 = 50 \text{ Ohms}$$

Donc,

$$W = 5.2 \text{ mils}$$

Ainsi, les traces sur les couches internes qui doivent être adaptées 50 Ohms et doivent avoir une largeur de 5.2 mils [75].

#### Couche du dessous (*Bottom layer*)

La couche du dessous est en configuration *Microstrip* (figure 3.40)

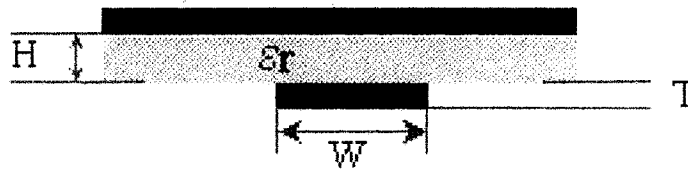


Figure 3.40 : Schéma d'une configuration « microstrip » [75]

$$\epsilon_r = 4.2$$

$$H = (8 + 6.7 + 1.4) \text{ mils}$$

$$T = 2.1 \text{ mils}$$

$$Z_0 = 50 \text{ Ohms}$$

Donc,

$$W = 28.23 \text{ mils}$$

Les traces sur le dessous qui doivent être adaptées 50 Ohms et doivent avoir une largeur de 28.2 mils [75].

## 3.11.4 Empreinte des détecteurs

À l'aide des schémas mécaniques, l'empreinte que doit avoir les détecteurs sur la carte est tracée (figure 3.41). Il y a huit modules de cristaux par côté de la carte pour un total de 64 cristaux. Un module est composé de 7 pattes (figure 3.42) dont 3 à la masse et 4 signaux.

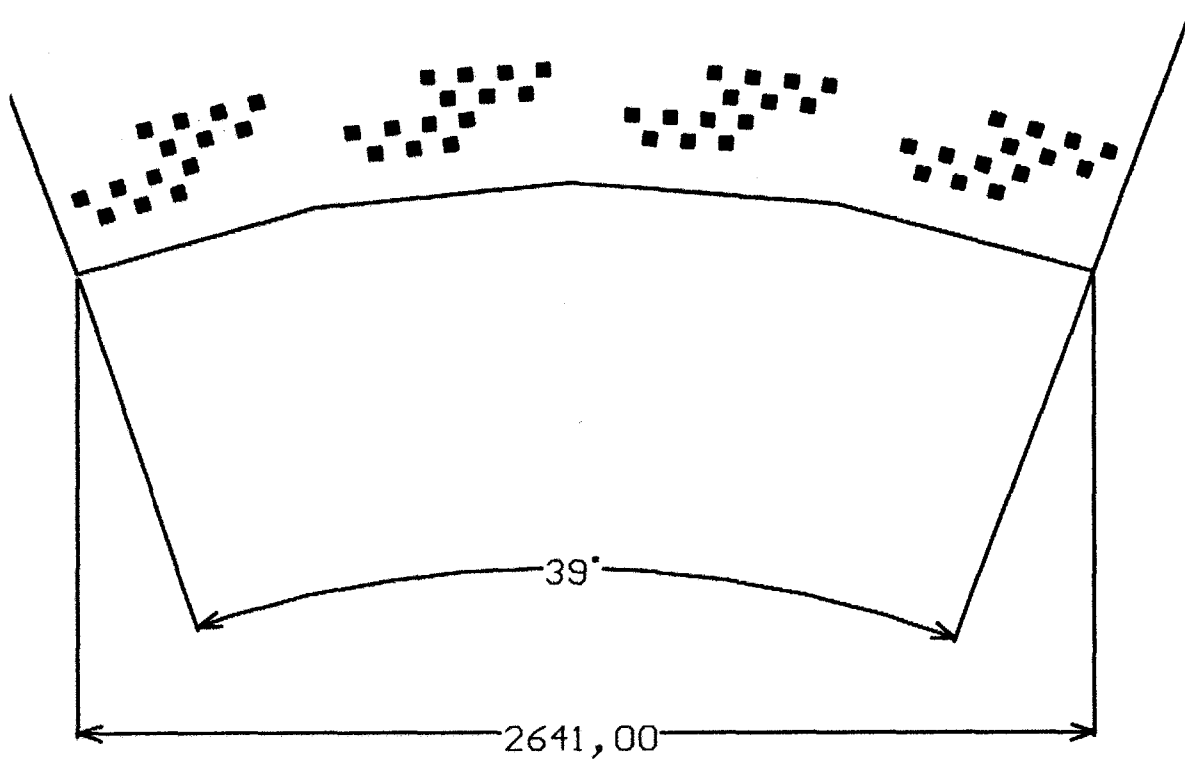


Figure 3.41 : Emplacement et empreinte des détecteurs sur un coté de la carte.

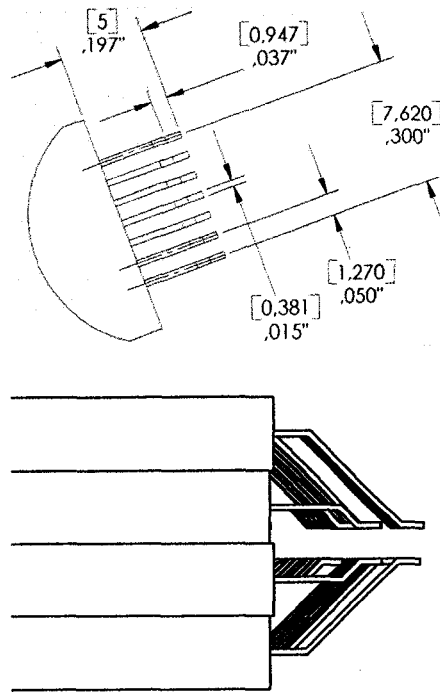


Figure 3.42 : Géométrie des pattes des détecteurs

### 3.11.5 Règles sur l'espacement entre les traces

Pour s'assurer de ne pas induire de bruit et empêcher un quelconque dommage possible, les traces de haute tension 500 volts doivent avoir un espacement minimal de 16 mils. Les autres traces doivent avoir un espacement de 8 mils et une largeur minimale de 5.2 mils afin de diminuer les erreurs et défauts qui pourraient survenir durant la production du circuit imprimé.

Toutes traces analogiques sensibles aux bruits doivent être à au moins 40 mils d'une trace numérique pour éviter que cette dernière dégrade les performances du système. Bien que la plupart des signaux analogiques soient des signaux différentiels, il y a toujours possibilité d'induction de bruit.



### 3.12 Conclusion

Ce chapitre a proposé une architecture pour la carte d'acquisition du TEP entièrement numérique. Le fonctionnement et la description globale de la carte d'acquisition y sont présentés, prenant en considération les PDA, la gestion de l'alimentation haute tension, la numérisation haute vitesse, les voltages de référence, l'acquisition et le traitement des données par les FPGA, le regroupement de données pour l'envoi vers l'unité de coïncidence, le port série haute vitesse, la distribution de l'horloge grande précision et de la remise à zéro, les alimentations et le branchement, la gestion de la carte, le microcontrôleur et la programmation et, finalement, la fabrication du PCB. L'architecture proposée tient évidemment compte des prérequis énoncés au chapitre 2 et permet de passer à l'étape de la conception de la carte d'acquisition. Le chapitre 4 présente cette carte conçue selon l'architecture présentée ainsi que les résultats obtenus.

## CHAPITRE 4 : CONCEPTION DE LA CARTE D'ACQUISITION

La TEP, outre ses fonctions d'outils en recherche, demeure un outil diagnostique médical de plus en plus prédominant et ce, particulièrement en oncologie. Les applications de la TEP sont de plus en plus variées et, avec la corrélation à la TDM, permettent de faire des diagnostics d'autant plus précis [9, 29]. Dans le but d'augmenter cette précision, une architecture entièrement numérique a été proposée dans le chapitre 3 en tenant compte de certains prérequis établis antérieurement. Le circuit imprimé a finalement été conçu selon cette architecture et a été testé. La carte d'acquisition numérique fabriquée et assemblée est d'abord présentée. Par la suite, l'acquisition des signaux numériques, le SINAD de la carte, le bruit sur les alimentations de la carte, les caractéristiques de l'alimentation haute tension, la performance des horloges et la consommation du circuit sont analysés. Finalement, quelques acquisitions de signaux nucléaires préliminaires faites par la carte d'acquisition sont présentées. Suite aux résultats, quelques améliorations à apporter à l'électronique sont proposées.

### 4.1 Carte d'acquisition numérique fabriquée et assemblée

La carte d'acquisition (figure 4.1) possède 4155 composants dont 3406 composants sur le dessus. Ces composants engendrent 3366 nets, 17419 *pads* et 4406 vias sur un circuit imprimé de 12 couches. Parmi les composants, on retrouve entre autres 1509 condensateurs, 300 ferrites et 1659 résistances.

Le coût par canal pour un anneau de neuf cartes est de 23 \$US pour les composants seulement. Le coût du circuit imprimé est de 200 \$CAN, ce qui représente un coût par canal de 2.38 \$US. Bien que le budget initial de 25 \$US soit dépassé, il faut considérer que le coût sera réduit par le volume de composants utilisés et de circuit imprimé produits.

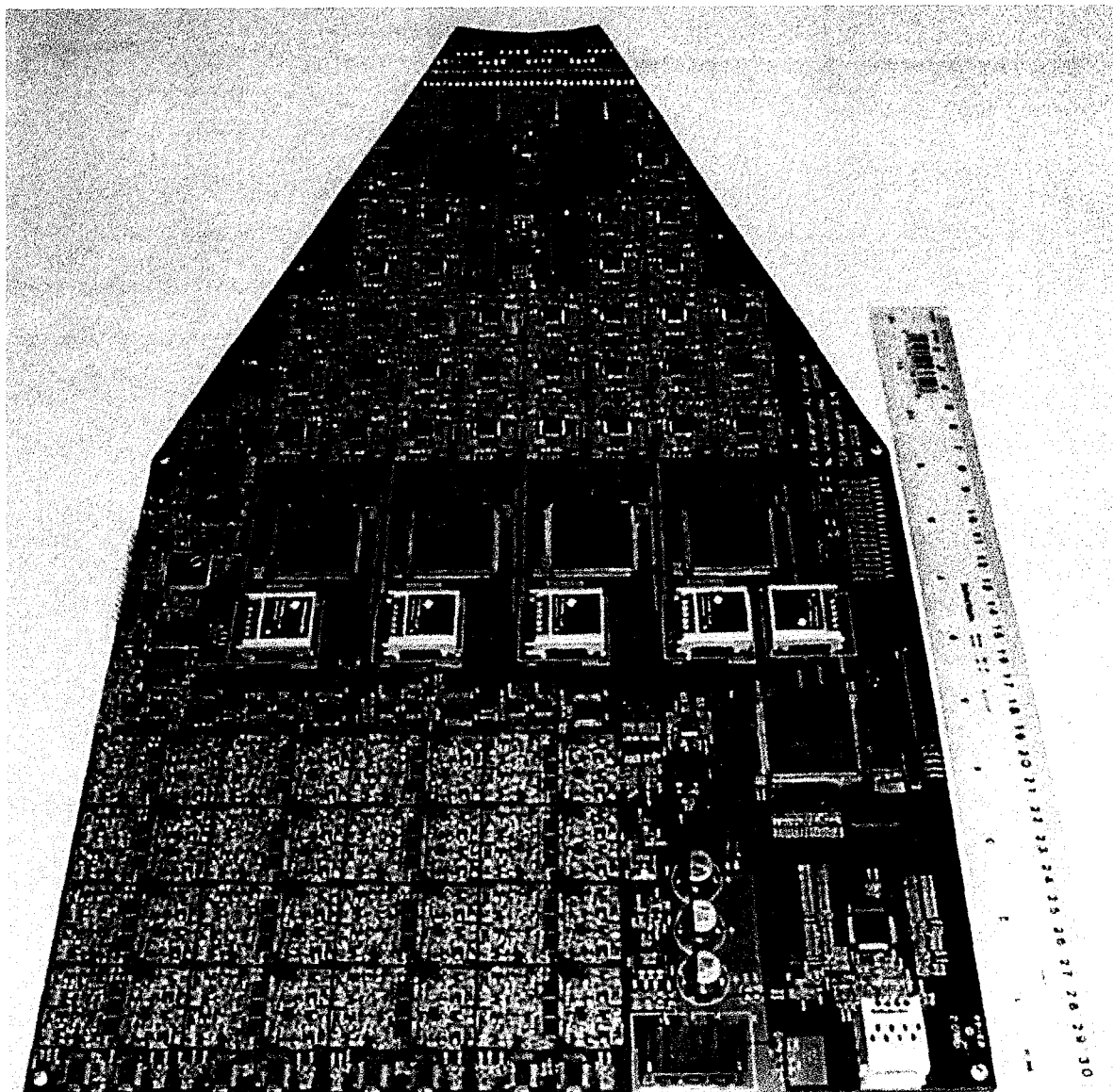


Figure 4.1 : Carte d'acquisition numérique TEP version 1

#### 4.2 Bruit sur les alimentations de la carte

La carte d'acquisition dispose de plusieurs sous-alimentations afin de minimiser l'induction de bruit entre les différents sous-systèmes. Toutes les alimentations ont été vérifiées afin de s'assurer que le bruit présent était assez bas pour maintenir une qualité d'acquisition acceptable.

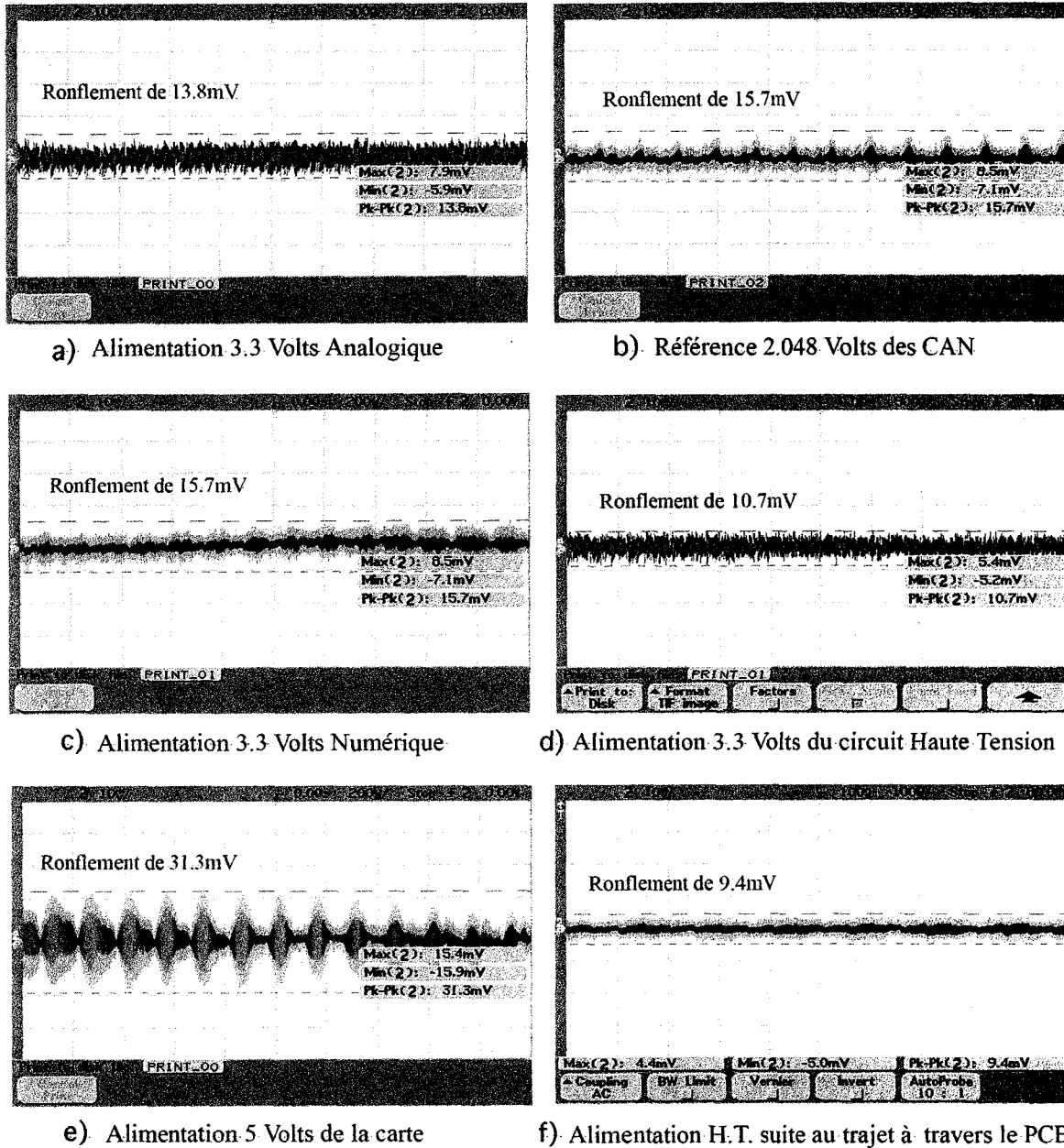


Figure 4.2 : Bruit présent sur les alimentations de la carte d'acquisition

La figure 4.2a illustre le bruit présent sur l'alimentation analogique, qui est de 13.8 mV, soit un bruit de  $13.8 \text{ mV} / 3.3 \text{ V} = 0.42\%$ . Ceci représente une excellente régulation. Sur la référence des CAN (figure 4.2b) on retrouve un bruit de 15.7 mV sur une amplitude de 2.048 Volts, soit un bruit de  $15.7 \text{ mV} / 2.048 \text{ V} = 0.76\%$ .

Pour la partie numérique, le CAN nécessite une alimentation de 3.3 Volts. Cette alimentation est partagée entre les différents circuits de la carte. Elle est l'alimentation la plus susceptible au bruit. La figure 4.2c illustre le bruit présent sur l'alimentation 3.3 Volts numérique. Le bruit mesuré représente 15.7 mV, soit  $15.7 \text{ mV} / 3.3 \text{ V} = 0.48\%$ . Normalement, pour des composants numériques, un bruit maximal de  $\pm 10\%$  est toléré. Le résultat obtenu est donc excellent, surtout avec la présence massive de buffer d'horloge et de FPGA à 100 MHz sur la carte d'acquisition.

L'alimentation pour les composants de circuit haute tension demande une attention particulière, étant plus sensible au bruit. Une alimentation de 3.3 Volts est requise pour les composants actifs, soit les amplificateurs opérationnels et les CNA de précision. La figure 4.2d illustre le bruit retrouvé sur l'alimentation 3.3 V de la partie haute tension. Le bruit obtenu de 10.7 mV sur l'alimentation 3.3 Volts pour les circuits analogiques de la haute tension, est satisfaisant. Celui-ci permet de constater qu'un bon isolement des autres circuits très bruyants du système a été réussi.

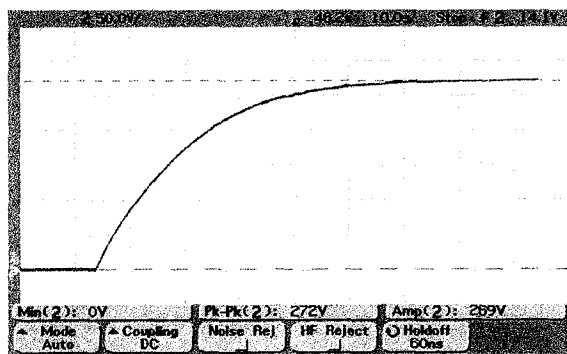
Le bruit se trouvant sur l'alimentation 5 Volts, qui est l'alimentation principale, doit également être considéré. Celui-ci fait partie du système et peut nuire ou endommager les autres cartes. La figure 4.2e représente le bruit, induit par les régulateurs et les interconnexions hautes fréquences sur l'entrée 5 Volts de la carte d'acquisition. Ainsi, un bruit de 31.3 mV est présent sur l'alimentation 5 V de la carte. Ce bruit peut provenir du bloc d'alimentation ou encore des composants présents sur la carte. À prime abord, il est difficile d'évaluer si ce bruit influence ou non d'autres cartes. Les résultats obtenus antérieurement ne semblent pas l'indiquer.

### **4.3 Caractéristiques de l'alimentation haute tension**

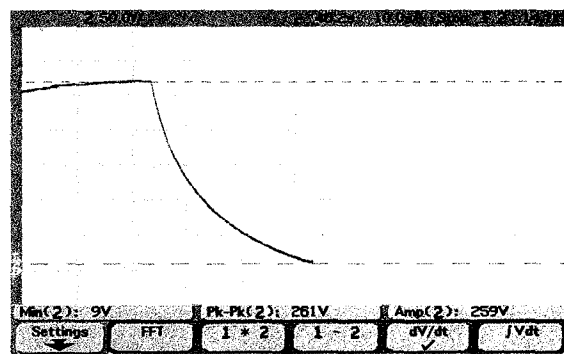
La caractérisation de l'alimentation haute tension nécessite une attention différente des autres alimentations. En effet, cette alimentation possède une rampe très lente afin de ne pas endommager les PDA. La figure 4.2f illustre le bruit sur la référence en provenance

d'un des 64 circuits haute tension régulé suite au trajet parcouru à travers le circuit imprimé. À la fin du parcours à travers du circuit imprimé, l'alimentation possède un bruit de 9.4 mV, incluant le bruit induit par les amplificateurs opérationnels, les transistors et toutes les traces très hautes fréquences présentes sur le circuit imprimé. En comparaison, une excellente source de tension 500 V commerciale régule la tension de sortie avec une variation de 10 mV [97].

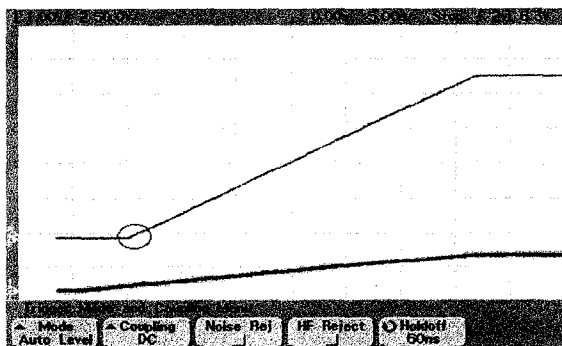
Un des avantages de faire notre propre régulateur haute tension est de pouvoir ajouter des protections contre de mauvaises manœuvres du TEP. Ainsi, le circuit protège contre une mauvaise programmation de la tension de sortie en régulant la rapidité de la commande d'entrée du régulateur. Le circuit dispose d'un filtre passe-bas de 0.007 Hz à la sortie des CNA. La figure 4.3a illustre la réponse du régulateur à un changement brusque de l'entrée avec un échelon de 1.35 V, ce qui équivaut à une commande de 270 V.



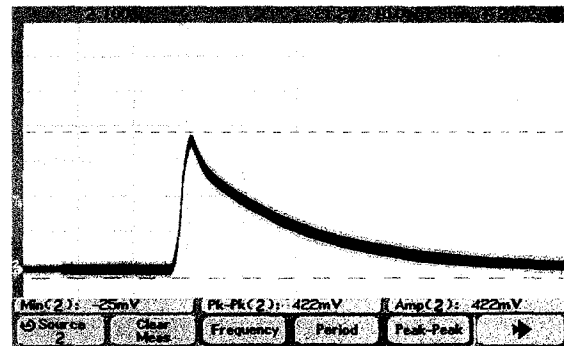
a) Réponse à un échelon de 1.35 V



b) Réponse à un retrait brusque de la commande



c) Réponse à une rampe



d) Réponse à l'application brusque de l'alimentation

Figure 4.3 : Réponse du régulateur haute tension à différents stimulus

À la figure 4.3a, le temps de montée est d'environ 50 secondes pour 270 V, ce qui équivaut à un taux de 5.4 volts/s. Ensuite, il est aussi important que le voltage ne retombe pas trop vite à zéro, afin de ne pas endommager les PDA. La figure 4.3b illustre ce qui arrive lorsque la commande passe brusquement de 1.35 V à 0 V. La chute de tension est plus rapide due principalement à la décharge du condensateur à travers l'amplificateur opérationnel et les pertes internes du condensateur (figure 4.4). La vitesse de décroissance se situe à environ  $270 \text{ V} / 30 \text{ s} = 9 \text{ volts/s}$ .

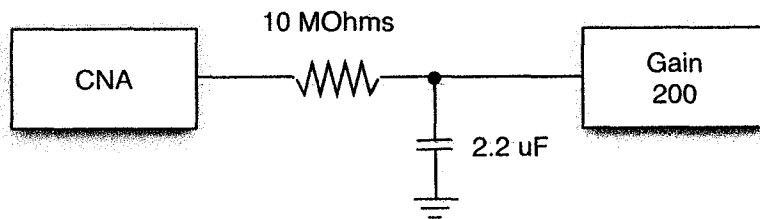


Figure 4.4 : Filtre passe-bas de protection haute tension

La linéarité du CNA et de l'amplificateur est un élément important dans l'ajustement du gain des PDA. La figure 4.3c présente la réponse à une rampe. On peut remarquer qu'il y a une brève zone non linéaire au départ, due principalement à la polarisation des transistors dans le circuit d'amplification du gain de 200 V/V. Par la suite, la courbe est très linéaire avec la rampe d'entrée. Une des propriétés de ce circuit est qu'il résiste aisément aux variations subites sur l'alimentation 500 V. Cette résistance est nécessaire au cas où la haute tension serait branchée lorsque le TEP est en fonction. La figure 4.3d présente la sortie d'un régulateur suite à la mise sous tension brusque de l'alimentation 500 V. Ainsi, pour une commande de 0 Volt, l'ajout brusque de l'alimentation 500 V provoque une impulsion de 422 mV à la sortie des régulateurs 500 V, ce qui assure que les PDA ne seront pas endommagées. Cependant, s'il y a erreur de programmation et que la commande est déjà à 270 V avant même que la tension de 500 V soit appliquée, il n'y a aucune protection pour les PDA.

#### 4.4 Performances en bruit de la carte

La qualité des signaux numérisés peut être quantifiée à l'aide de plusieurs notions dont voici les plus importantes :

- SNR (*Signal to Noise Ratio*) : une mesure du bruit de fond relatif à la force du signal. Le rapport est habituellement mesuré en décibels (dB) par

$$\frac{S}{N} = 20 \log_{10} \left( \frac{V_s}{V_n} \right) \quad (4.1)$$

où  $V_s$  est l'amplitude du signal et  $V_n$  l'amplitude du bruit.

- La seconde est l'ENOB (*Effective Number Of Bits*) qui est une mesure des performances dynamiques d'un CAN à une amplitude et fréquence d'échantillonnage relatif à un CAN idéal sans tenir compte du bruit. Le résultat indique le nombre de bits non bruités.
- THD (*Total Harmonic Distorsion*) : ratios en dB de la somme RMS des quatre premières harmoniques du signal d'entrée de la fréquence fondamentale. Le THD est donné par

$$THD = 20 \log_{10} \frac{\sqrt{(V_2^2 + V_3^2 + V_4^2 + V_5^2)}}{V_1} \quad (4.2)$$

où  $V_1$  est l'amplitude de la fondamentale et  $V_2..V_5$  l'amplitude des harmoniques.

- SINAD (*Signal to Noise and Distortion*) : Somme RMS du SNR et du THD, le calcul étant exprimé par

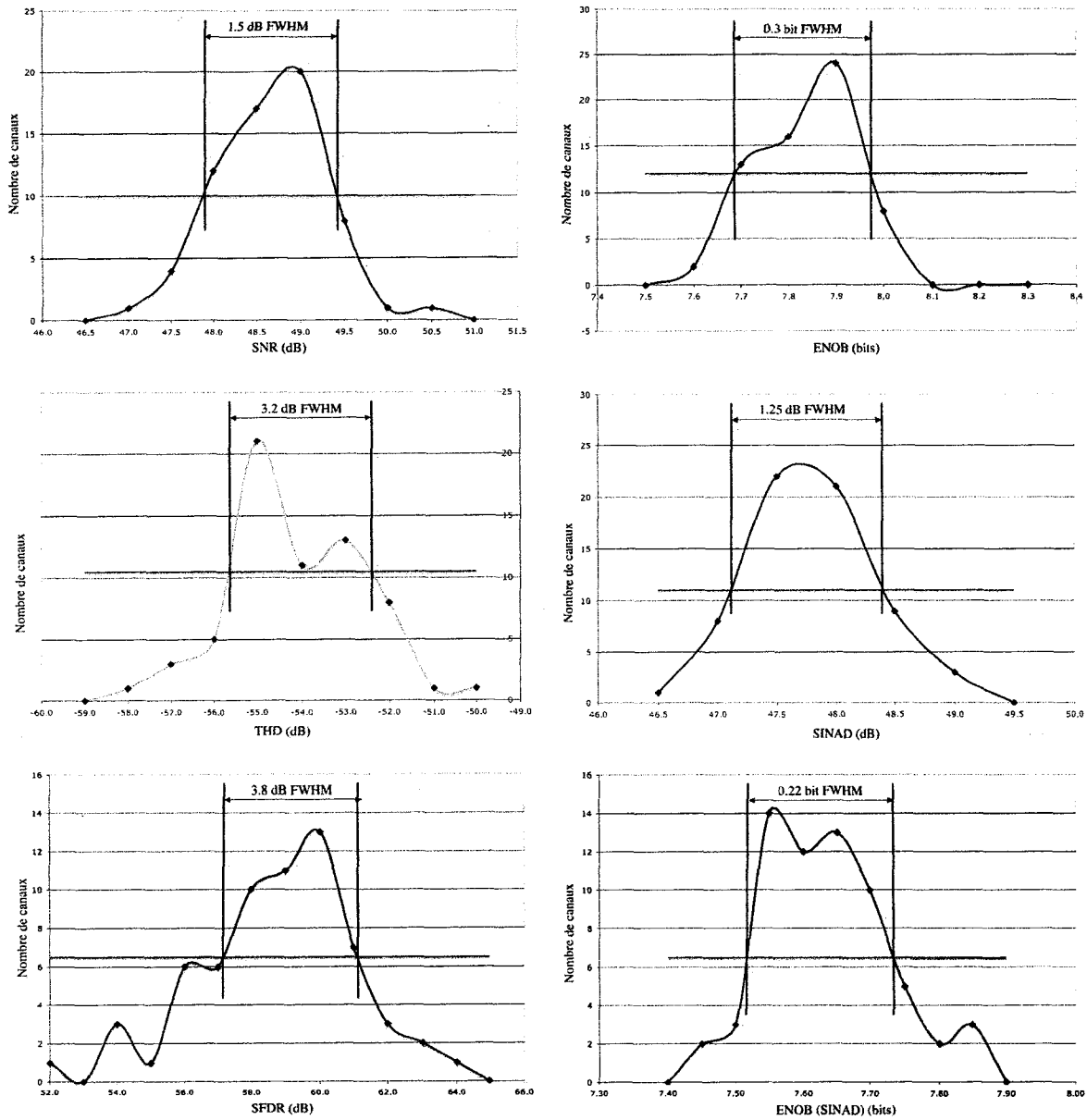
$$SINAD = 20 \log_{10} \frac{\text{Fondamentale}}{\sqrt{\left( \sum \sqrt{\text{Bruit} + \text{Harmonique}} \right)}} \quad (4.3)$$

- SFDR (*Spurious Free Dynamic Range*) : Rapport entre le signal d'entrée de fréquence idéal et la valeur maximale d'une harmonique.
- ENOB(SINAD) : une mesure des performances dynamiques d'un CAN à une amplitude et fréquence d'échantillonnage relative à un CAN idéal. Le calcul est donné par



$$ENOB = \frac{SINAD - 1.76_{dB}}{6.02_{dB}} \quad (4.4)$$

Suite à la cueillette des signaux, le tableau 4.1 illustre les résultats de ces mesures.



**Tableau 4.1 : Tableau des performances des 64 CAN de la carte**

Le SNR moyen de la carte est de 48.6 dB et 1.5 dB FWHM, la fiche technique du fabricant décrit un SNR typique de 48.3 dB et minimal de 47 dB [67]. Le THD moyen obtenu sur la carte est de -54.5 dB et 3.2 dB FWHM. Le CAN dispose d'un THD typique de -67 dB et minimal de -57 dB [67]. Un SINAD moyen de 47.6 dB et 1.25 dB FWHM est excellent compte tenu que le convertisseur a un SINAD minimal de 46.5 dB et typique de 48.2 dB. Le SFDR de la carte de 58.3 dB et un FWHM de 3.8 dB cadre bien avec la valeur minimale de 60 dB et typique de 67 dB du CAN [67]. Finalement, un ENOB(SINAD) moyen de 7.62 bits et 0.3 bit FWHM est excellent, le CAN ayant un ENOB typique de 7.71 bits et minimal de 7.43 bits [67].

La conception des CAN est basée sur des entrées analogiques différentielles, très peu influencées par le bruit ambiant. Cependant, la qualité des alimentations joue un rôle prépondérant sur la qualité des résultats.

#### **4.5 Acquisition de signaux numériques**

Suite à la programmation de la carte, il est maintenant possible d'acquiesionner des signaux analogiques à une fréquence de 100 MHz. Comme les préamplificateurs ne sont pas encore disponibles, la carte a été testée avec un générateur de fonctions. Les figures 4.5 et 4.6 représentent des exemples d'un sinus de 10 MHz et de 1 MHz acquisitionnés à 100 MHz.

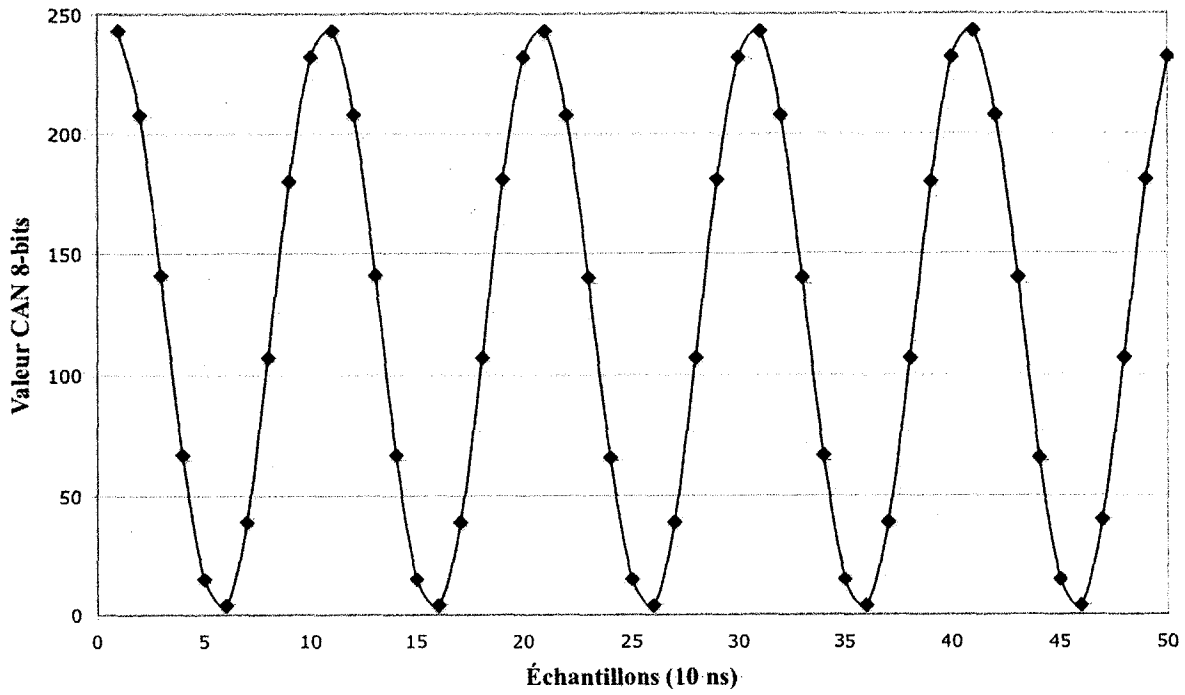


Figure 4.5 : Sinus de 10 MHz numérisé par la carte

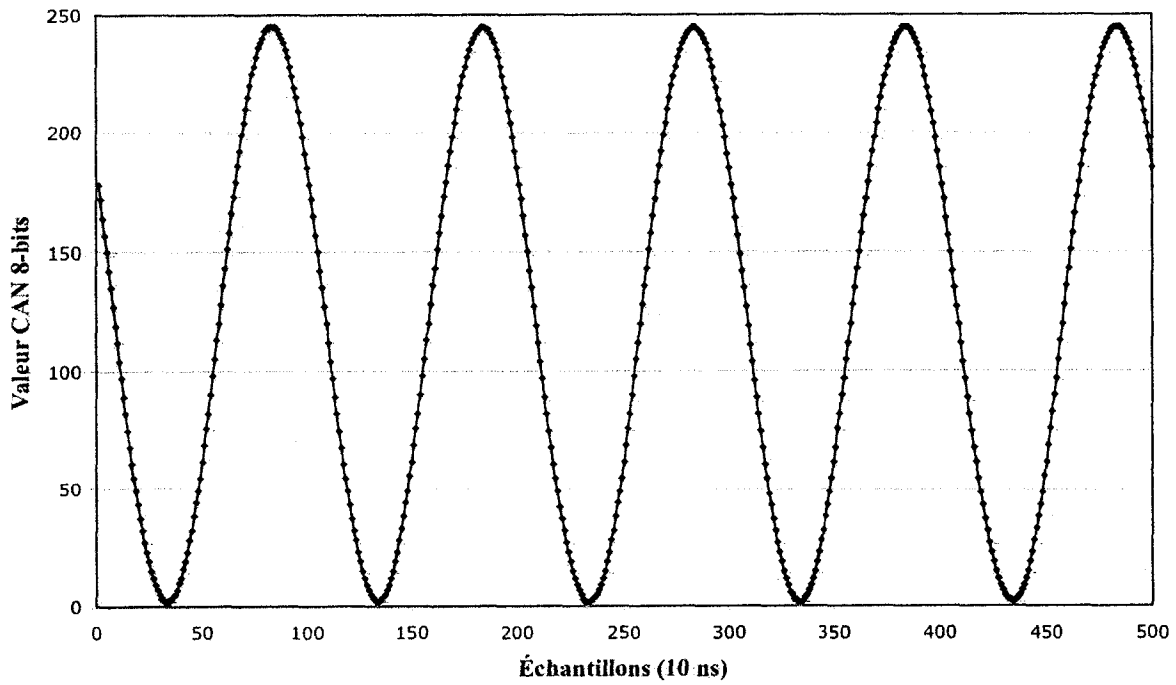


Figure 4.6 : Acquisition d'un sinus de 1 MHz

Des deux figures, il est intéressant de voir que les sinus sont fluides, sans aucune déviation ou bruit apparent. Les acquisitions ont été effectuées à l'aide d'un générateur de fonctions avec deux sorties déphasées de 180 degrés. Les entrées des autres CAN ont été fixées à un niveau DC de 1.65 Volts, ce qui faisait commuter les sorties entre « 1000 0001 » et « 0111 1111 » [67]. Cette commutation permet de maximiser le bruit que pourraient causer les sorties des CAN sur le PCB. Tous les FPGA étaient en fonction à 100 MHz, ainsi que le port série et les circuits haute tension lors des mesures. Les acquisitions ont été réalisées à l'aide du logiciel ChipScope Pro de la compagnie Xilinx [96]. Ce logiciel agit comme un analyseur logique à travers le port de programmation JTAG.

#### 4.6 Performance des horloges

Parmi les nombreuses exigences de l'utilisation d'un CAN à 100 MHz, les performances de l'horloge de référence sont relativement strictes. Pour le MAX1198, l'horloge doit avoir un front montant plus rapide que 2 ns entre 0.66 V à 2.64 V. Des tests ont été menés sur une des entrées des CAN afin de vérifier le bon fonctionnement de la distribution de l'horloge. On constate que le temps de montée couvre les exigences minimales du MAX1198 (0.66 V et 2.64 V) avec 1.018 ns (figure 4.7). Ce résultat démontre que le choix des composants est adéquat et que le temps de montée minimal est respecté. Les mesures ont été effectuées avec un oscilloscope (HP Infinium Oscilloscope 1.5 GHz, 8 GS/s, numéro 54845A) avec une sonde active.

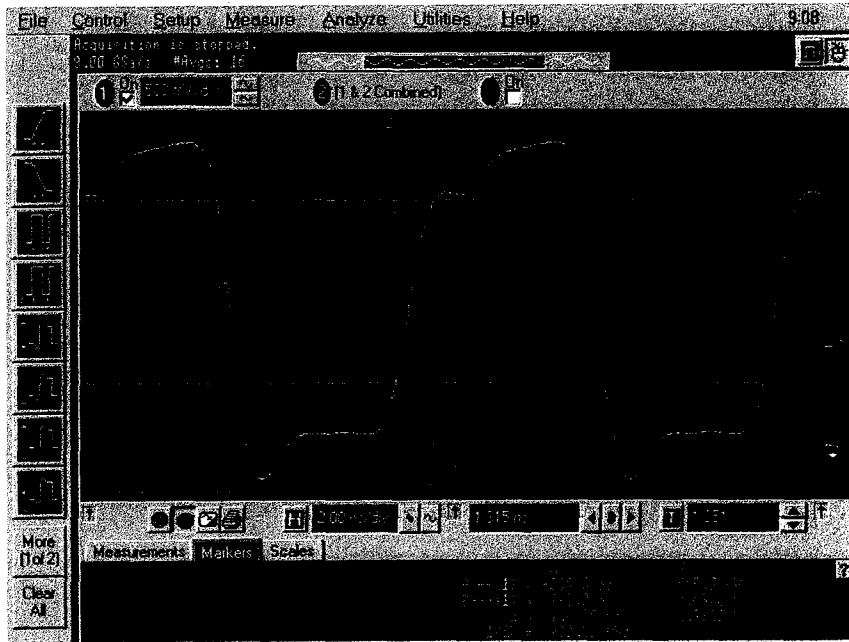


Figure 4.7 : Horloge de référence d'un CAN

Ensuite, il faut s'assurer que la puissance du buffer n'est pas excessive pour la ligne de transmission. La figure 4.8 illustre les différents paramètres de la même entrée d'horloge. Le voltage maximal de l'horloge atteint 3.3 Volts, ce qui est excellent. Cependant, la tension descend en-dessous du zéro par 350 mV. Ce voltage de -350 mV a une durée maximale de 1 ns, ce qui limite les effets néfastes, mais avec l'ajout de la résistance en série, le courant ne peut en aucun cas endommager le composant. Cette descente sous zéro est expliquée par le choix de la technique d'adaptation d'impédance, comme décrit au chapitre 3. La seule façon d'y remédier serait de changer de type de terminaison, ce qui augmenterait la complexité du circuit et également la consommation de la carte.

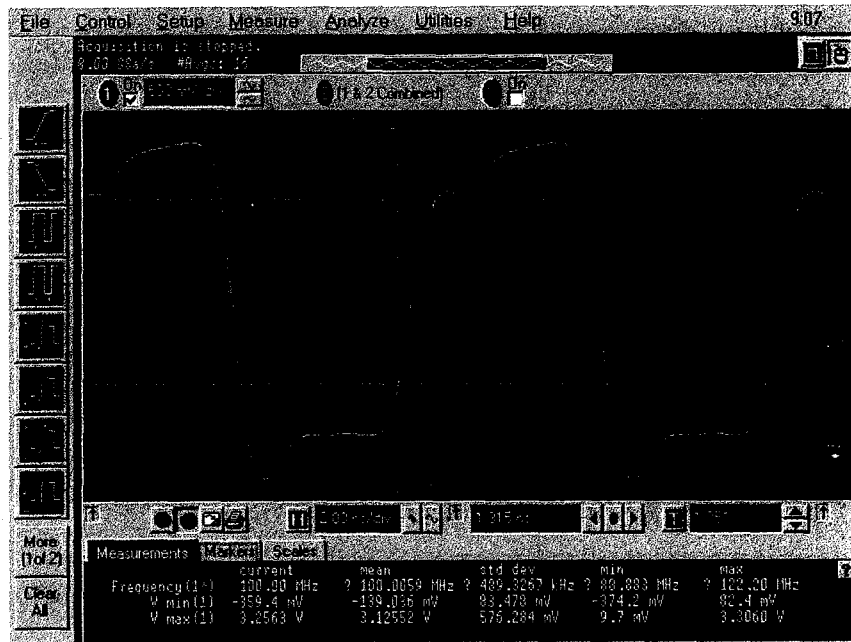


Figure 4.8 : Illustration de l'horloge d'un CAN avec différentes mesures.

Un des points les plus importants du TEP est la différence de temps de propagation entre les horloges du système. Il a été fixé dans les prérequis que la différence de temps de propagation ne doit en aucun cas dépasser 1 ns. Un test a été mené pour déterminer la différence de temps de propagation dans la carte. Le test a été effectué en mesurant les variations entre le temps de propagation généré par la longueur des traces et la mesure à l'aide de l'oscilloscope (HP Infinium Oscilloscope 1.5 GHz, 8 GS/s, numéro 54845A). La mesure effectuée permettait d'apprécier le déphasage généré par les composants comme tel. Une différence de temps de propagation de  $235 \text{ ps} \pm 0.14 \text{ ns FWHM}$  a été mesurée (figure 4.9). Cette mesure a été effectuée sur la moitié de la carte, l'autre étant identique. Les résultats démontrent que nous ne dépassons pas les exigences de 1 ns et que nous sommes conformes aux exigences énoncées dans le chapitre 3. En utilisant une entrée comme référence, la figure 4.9 illustre la différence de temps de propagation entre ce qui est mesuré et ce que l'on connaît en théorie.

On remarque aussi sur la figure 4.9 que le *skew* typique est de 235 ps et ne dépasse pas les 350 ps, ce qui est conforme aux exigences. Le *skew* illustré est la différence entre le *skew* mesuré et le *skew* calculé avec les longueurs de traces. Le *skew* illustré est donc engendré

par les composants dans l'arbre de distribution de l'horloge. La figure 4.9, montre que la moitié des horloges du système, l'autre moitié était une reproduction de ces traces. Pour les mesures, une entrée de FPGA a été choisie comme référence et le temps entre les fronts a été mesuré à l'aide de l'oscilloscope à un niveau de 1.65 volts.

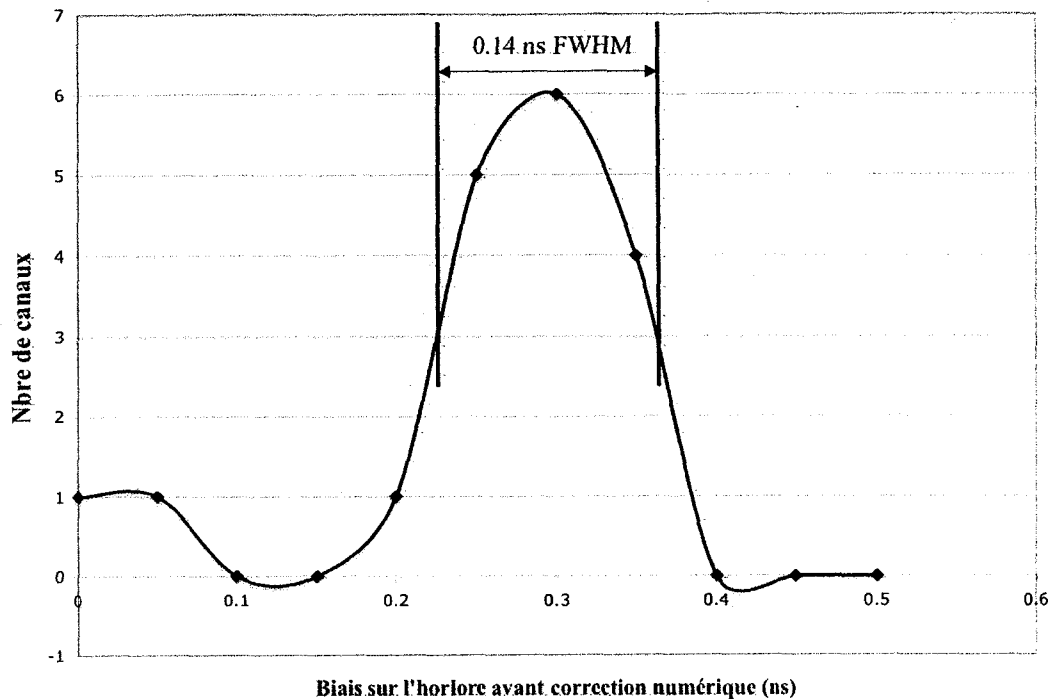


Figure 4.9 : *Skew* entre les horloges du système

Une des considérations les moins connues de l'horloge d'un CAN sont les variations aléatoires ou « jitter » (figure 4.10). Les variations aléatoires sont une variation dans le temps des fronts montants et descendants de l'horloge par rapport à la position idéale. Cette variation dégrade les performances (SNR) d'un CAN en provoquant l'acquisition du signal d'entrée au mauvais moment. La figure 4.11 illustre la conséquence des variations aléatoires sur l'horloge d'un CAN.

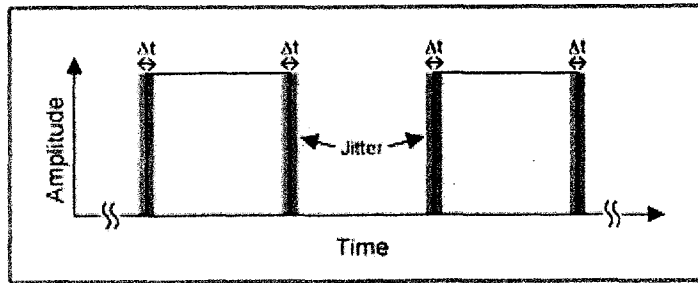


Figure 4.10 : Définition des variations aléatoires [98]

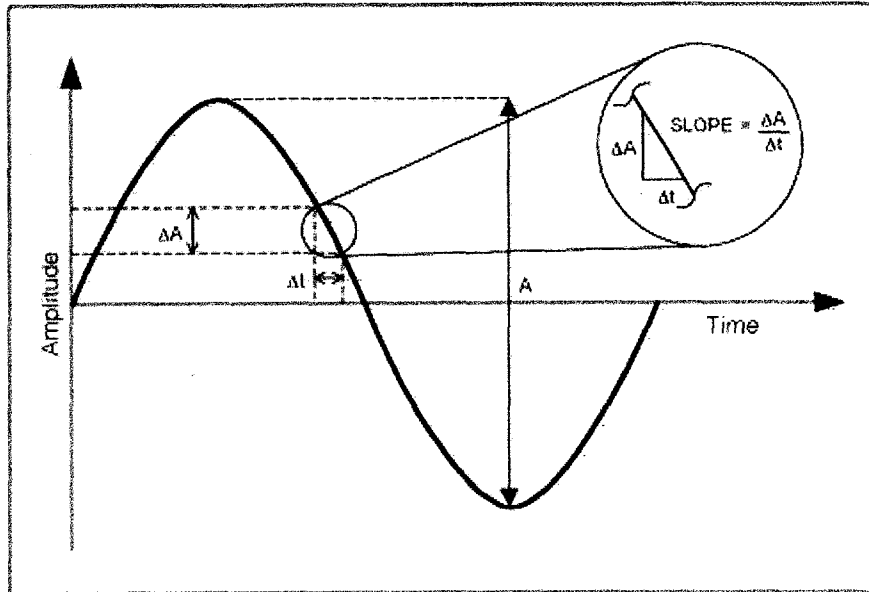


Figure 4.11 : Conséquence du *jitter* sur un CAN [98]

Sur la carte actuelle, avec un oscilloscope (HP Infinium Oscilloscope 1.5 GHz, 8 GS/s, numéro 54845A) avec un affichage de traces infinies, on obtient les figures 4.12a et un agrandissement de la montée en 4.12b. Les variations aléatoires mesurées sur l'horloge d'un CAN est de 30 ps, ce qui est excellent. Cette incertitude provoque une erreur de

$$\frac{30 \text{ ps}}{10000 \text{ ps (période à 100 MHz)}} = 0.3\% \quad (4.5)$$



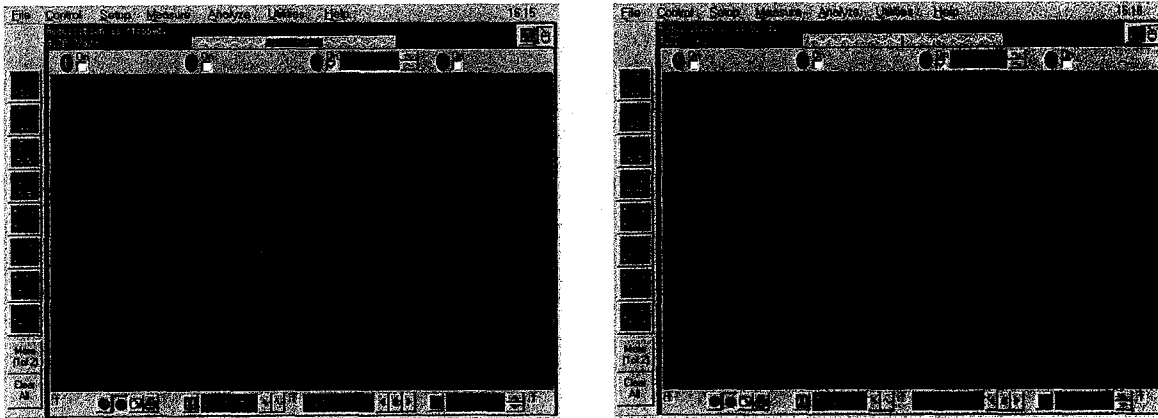


Figure 4.12 : Mesure du *jitter* sur l'horloge d'un CAN

#### 4.7 Consommation

La consommation est un élément important du système d'acquisition car il faut être en mesure de réguler la température des PDA. Une consommation de 6 A a été mesurée sur une carte d'acquisition avec les CAN à 100 MHz alors que le 500 V et les 5 FPGA programmés étaient en fonction. Ceci représente une consommation de

$$P = VI = 5 \text{ V} \times 6 \text{ A} = 30 \text{ W/carte} \quad (4.6)$$

Toutefois, les FPGA ne disposent actuellement pas d'une programmation complète. Par conséquent, on estime que la consommation devrait passer de 6 A à environ 7-8 A (40 W/carte).

Les CAN à eux seuls consomment 300 mW chacun, pour un total de  $300 \text{ mW} \times 32 \text{ CAN}_{\text{DUAL}} = 9.6 \text{ W}$ . À ceci, il faut ajouter la perte à travers les régulateurs linéaires; la consommation des CAN passe donc à  $\frac{9.6 \text{ W}}{3.3 \text{ V}} 5\text{V} = 14.5 \text{ W}$  à l'entrée de la carte.

Les CAN consomment donc à eux seuls la moitié de l'énergie sur la carte d'acquisition.

#### 4.8 Améliorations à apporter à l'électronique

Afin de minimiser la grandeur de la carte, quelques éléments pourraient être approfondis ultérieurement:

- 1- Enlever les protections 500 V qui sont excessives sur la carte d'acquisition. En enlevant seulement certaines protections contre la fermeture hâtive du relais 500 V et la lecture par le microcontrôleur de chaque voltage, il serait possible de diminuer de 50% la surface utilisée.
- 2- Les modules 500 V pourraient être déplacés de l'arrière vers l'avant de la carte, ce qui permettrait de sauver plus de deux couches de circuit imprimé.
- 3- Les CAN pourraient être remplacés par des convertisseurs plus lents. Ils seraient alors beaucoup moins coûteux, moins énergétivores et plus petits.
- 4- Des matrices de résistances pourraient être utilisées plutôt que des composants discrets.
- 5- Des condensateurs pourraient être ajoutés sur les alimentations et les filtres d'alimentations.
- 6- Remplacer les 5 FPGA TQFP par un seul FPGA BGA, ce qui augmenterait la difficulté de l'assemblage, mais diminuerait grandement l'espace requis.
- 7- L'ajout d'un DSP sur la carte (pour augmenter la puissance de calcul) permettrait de diminuer la grosseur du FPGA tout en gardant des prix compétitifs.
- 8- Les FPGA utilisés devraient être changés. Les Spartan-3 de la compagnie Xilinx ne sont pas encore disponibles, il a été nécessaire de recourir à des échantillons pour les ingénieurs.

#### **4.9 Améliorations à apporter à la forme de la carte**

Avec les améliorations mentionnées dans la section précédente, il serait possible de rendre la carte au moins deux fois plus petite que la carte actuelle. Par ailleurs, s'il était possible de diviser la carte d'acquisition en deux cartes distinctes (analogique et numérique), le nombre de couches du circuit imprimé pourrait être réduit et la conception en serait simplifiée. Ainsi la carte d'acquisition pourrait être divisée en une carte avec tout les composants analogiques (500 V, préamplificateurs et références) et une carte avec les composants numériques (CAN, FPGA, DSP et port série).

#### 4.10 Acquisitions de signaux nucléaires

Pour compléter la démonstration de la carte, quelques signaux nucléaires ont été acquis à l'aide de la carte actuelle munie d'un préamplificateur externe et d'une carte spéciale qui transforme un signal simple en un signal différentiel. L'utilisation d'un autre préamplificateur et d'une carte de conversion ont été nécessaires pour remplacer le nouveau préamplificateur qui est en développement. Ces acquisitions ont été effectuées grâce à un montage présenté aux figures 4.13 et 4.14.

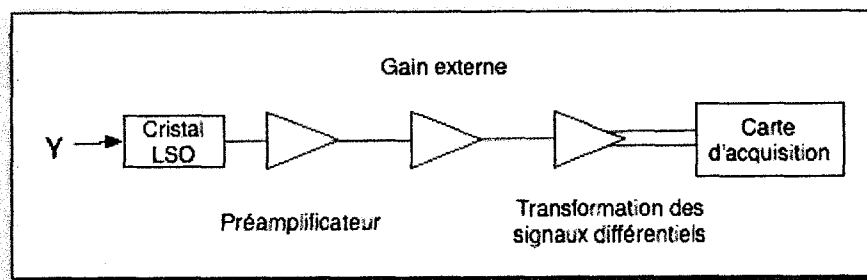


Figure 4.13 : Schéma du montage pour l'acquisition des signaux nucléaires.

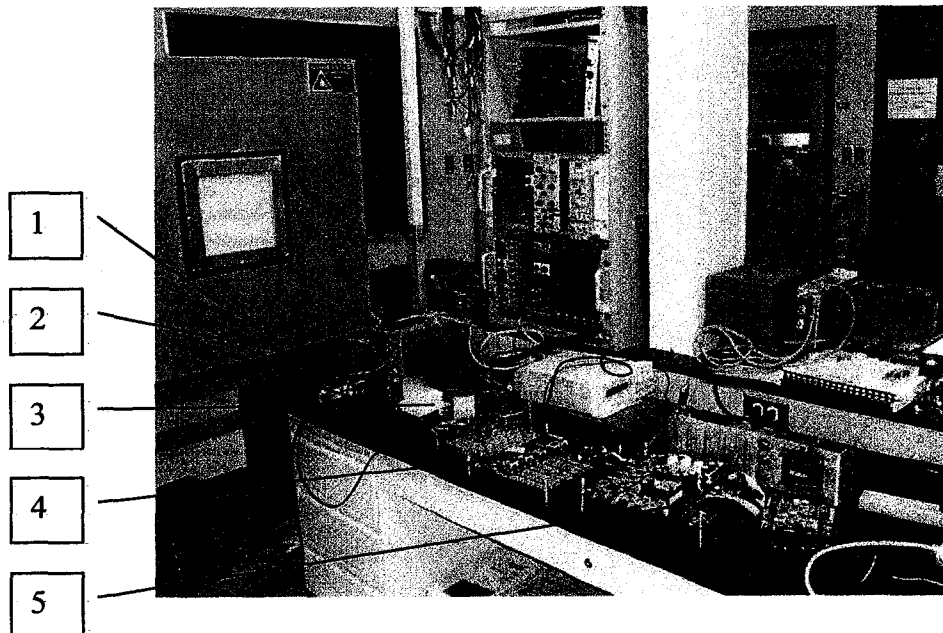


Figure 4.14 : Photo du montage à l'Université de Sherbrooke

Ce montage comporte les cartes suivantes :

- (1) Carte avec préamplificateur [99].
- (2) Module externe d'amplificateur commercial.
- (3) Carte de conversion d'un signal simple à un à signal différentiel.
- (4) Carte d'acquisition numérique.
- (5) Le reste de la chaîne d'acquisition pour l'envoi vers l'ordinateur.

De ce montage, il est possible d'acquies des événements nucléaires de type TEP et de type TDM. La figure 4.15 illustre la superposition de 200 courbes de signaux acquis avec un cristal de type LSO.

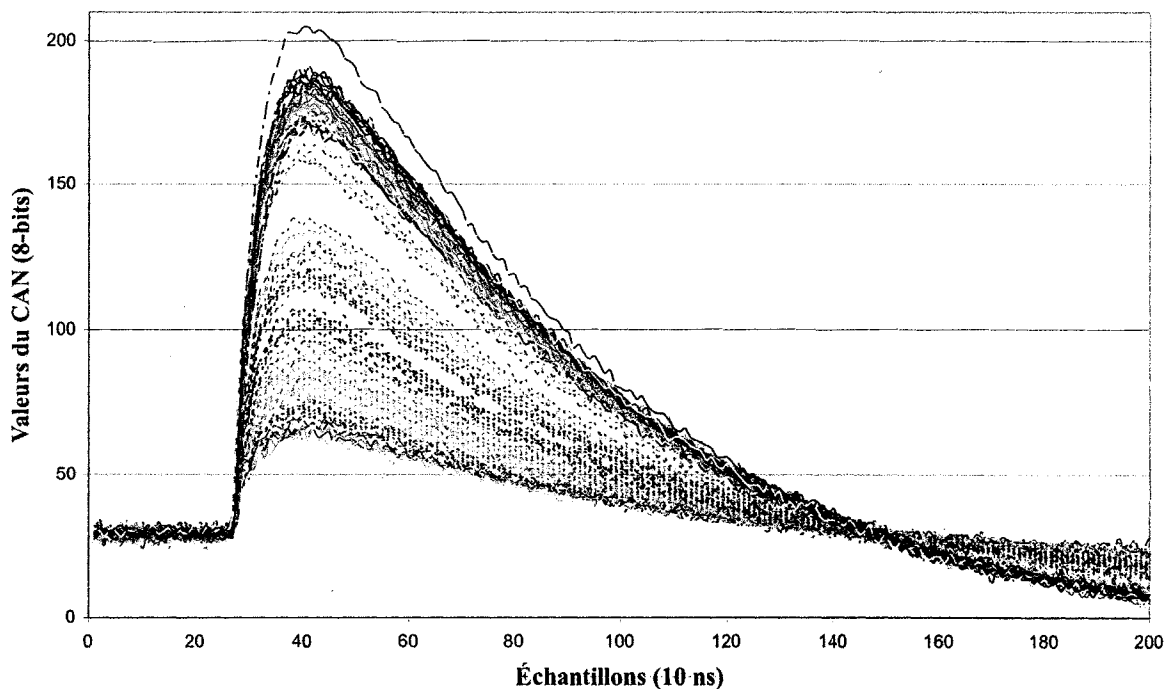


Figure 4.15 : Nuage de 200 courbes provenant d'un cristal LSO.

La figure 4.16 présente une portion d'une seule courbe LSO. De cette courbe, on peut remarquer que les caractéristiques de montée ( $t_r \sim 40$  ns) et de descente ( $t_d \sim 1.2$  us, la descente n'est pas illustrée au complet) correspondent respectivement aux caractéristiques

de temps du cristal LSO et la caractéristique du préamplificateur utilisé [99]. Afin de pouvoir mieux mesurer le bruit, la figure 4.17 illustre la transformée de Fourier du signal LSO. Des modifications aux cartes de tests permettraient d'améliorer l'amplitude et ainsi faire des acquisitions de plus grande qualité.

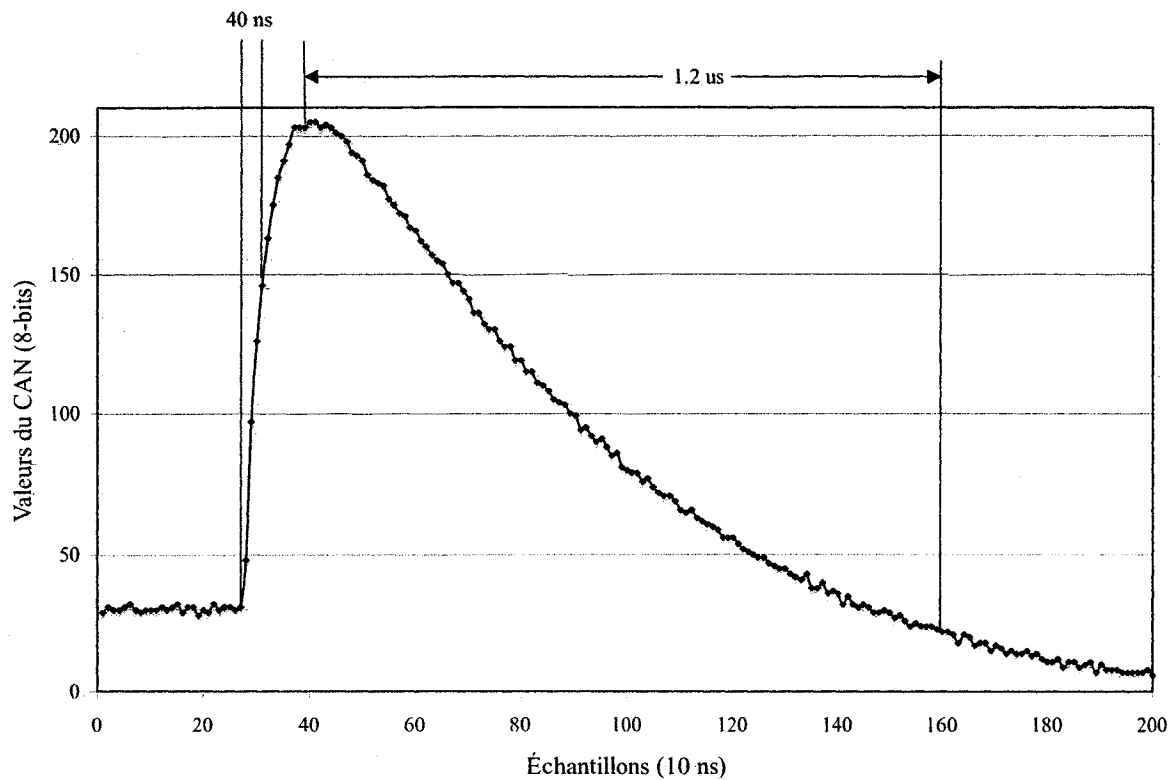


Figure 4.16 : Signal LSO.

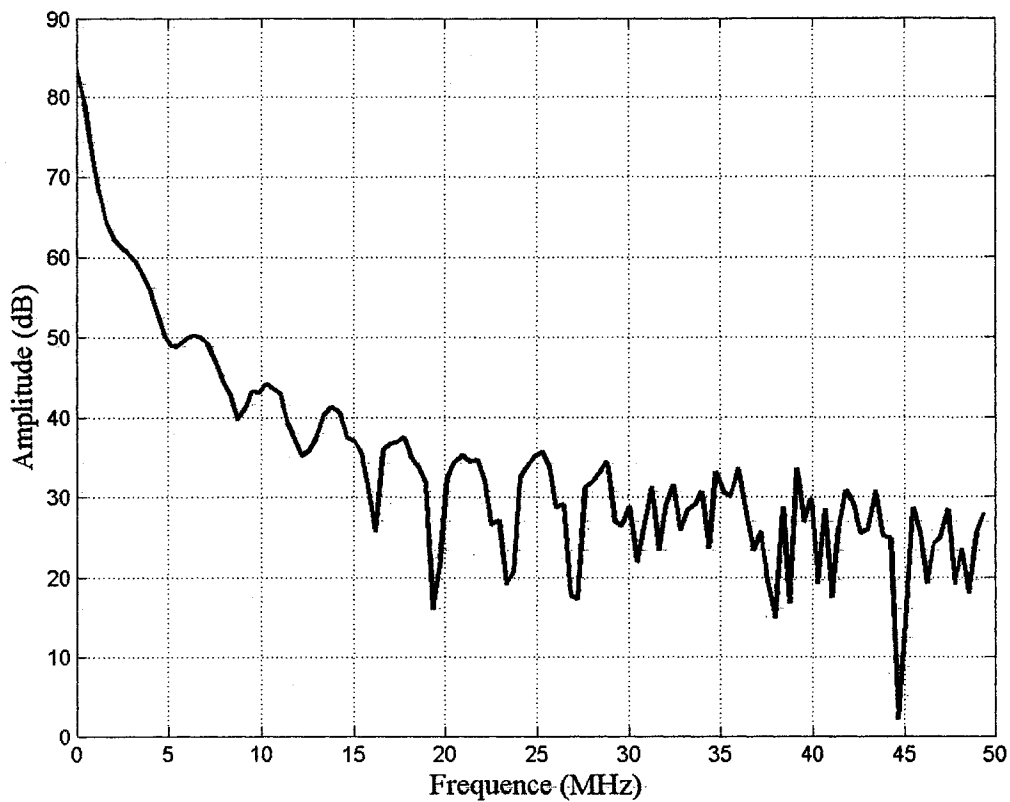


Figure 4.17 : Transformée de Fourier du signal LSO.

Pour terminer les tests, une source d'ammoniaque radioactif ( $^{13}\text{N}$ ) a été utilisée. La source a été placée très près du détecteur LSO afin d'avoir le plus grand taux de comptage possible. Un taux maximal de 1.5 M événements/s a été mesuré. La figure 4.18 illustre bien le temps demi-vie de 10 minutes de l'ammoniaque radioactif. On peut cependant remarquer que la courbe fléchit pour un taux de 500 K événements/s. Ce fléchissement provient d'événements qui s'empilent et qui sont mal détectés. Cette portion de la courbe peut être modélisée par un modèle de temps mort non parallélisable avec  $\tau = 666$  ns. Un modèle non parallélisable est obtenu par [62]

$$n = \frac{m}{1 - m\tau} \quad (4.7)$$

où  $m$  = taux de compte effectif mesuré

$n$  = taux de vraies interactions

$\tau$  = temps mort du système

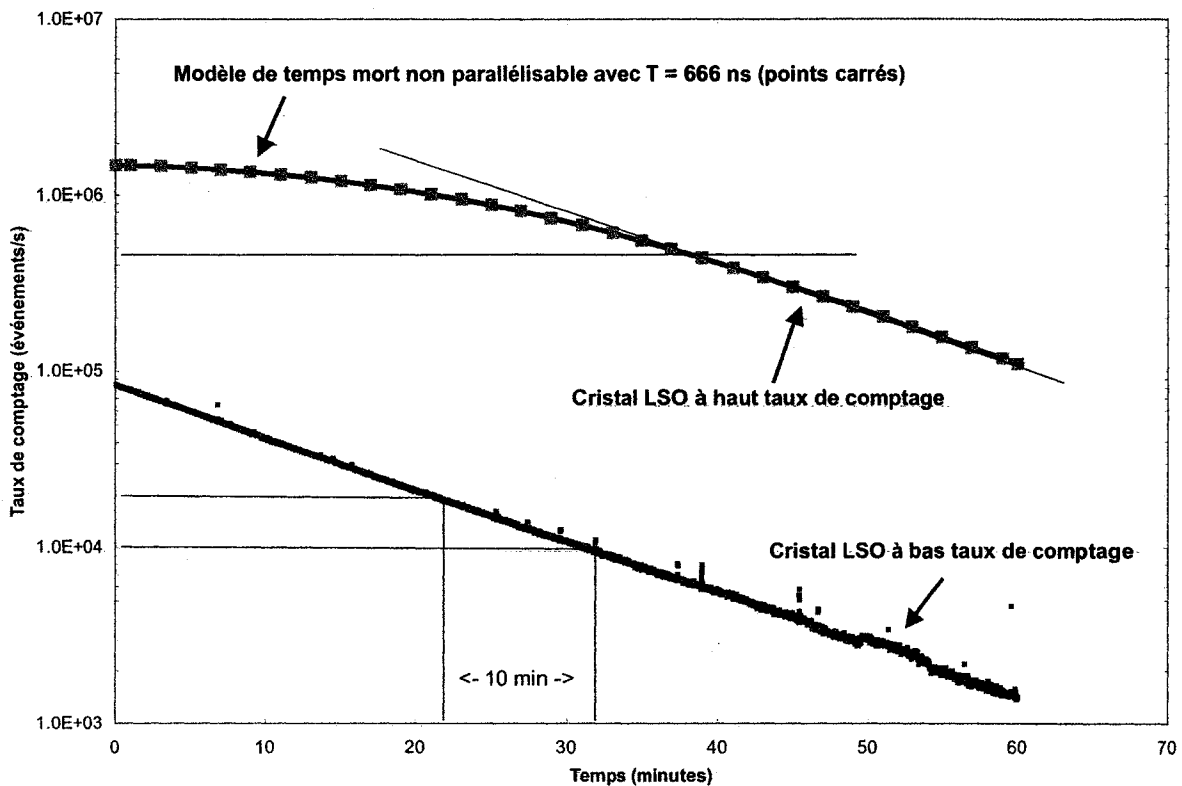


Figure 4.18 : Taux de comptage maximal en mode TDM de deux détecteurs, un proche et un loin de la source.

En conclusion, la carte d'acquisition numérique de cette version présente des résultats satisfaisants, malgré le fait que les objectifs financiers aient été légèrement dépassés. Il a été possible de démontrer que les performances électriques de la carte sont excellentes. Des acquisitions de signaux nucléaires préliminaires ont été possibles malgré l'absence du préamplificateur prévu à cet effet. Ces résultats encourageants suggèrent qu'il est possible d'acquérir les signaux nucléaires et de les traiter de façon numérique.

## CONCLUSION

L'architecture proposée pour la carte d'acquisition numérique devait s'intégrer aux trois sous-systèmes du TEP: l'acquisition des données, la détection des coïncidences et le logiciel de reconstruction de l'image. Globalement, la carte d'acquisition supporte les PDA, qui convertissent les rayons lumineux en signaux électriques. Les photodiodes doivent d'abord être polarisées de façon distincte, nécessitant 64 régulateurs 500 V pour une carte de 64 canaux. Un mécanisme de sécurité a été élaboré afin de protéger les PDA de toutes variations brusques de l'alimentation de polarisation. Les signaux de sortie d'une PDA étant très faibles, ceux-ci sont amplifiés et convertis par les préamplificateurs de charges pour être numérisés par les convertisseurs analogiques-numériques haute vitesse (100 MHz 8-bits). Ces convertisseurs possèdent une entrée différentielle, ce qui assure une plus grande immunité au bruit. Le signal numérisé est ensuite mémorisé et traité par les FPGA d'acquisition (Spartan-3). Ces derniers utilisent un module de détection de seuil afin d'emmagasiner un nombre prédéterminé de données dans une matrice pour ensuite être traitées par plusieurs algorithmes. La PIC, la détermination du temps et le calcul de l'énergie du signal sont parmi ces algorithmes. Les données traitées par les FPGA sont ensuite envoyées vers l'unité de tri, laquelle procède au tri des quatre FPGA d'acquisition et gère le port série haute vitesse qui relie les cartes d'acquisition à la carte de coïncidence du TEP. Cette unité de tri est également un FPGA Spartan-3 (Xilinx) programmé à cet effet. La programmation des FPGA se fait à partir d'un microcontrôleur avec mémoire Flash. Le port série haute vitesse a été choisi en fonction des données traitées ainsi que de l'utilisation d'un mode de déverminage oscilloscope.

Un des éléments critiques de la conception de la carte d'acquisition et qui peut restreindre la précision du TEP est la gestion de l'horloge. Tel qu'énoncé dans le chapitre 2, une différence de temps de propagation maximal de 1 ns sur l'ensemble des horloges du TEP était un prérequis essentiel à respecter. Pour ce faire, des signaux différentiels de type LVPECL ont été utilisés. Ceux-ci sont reconnus pour leurs performances dynamiques et pour le faible bruit généré. De plus, afin de synchroniser adéquatement les FPGA, un signal de remise à zéro est envoyé à toutes les cartes d'acquisition.



L'architecture de la carte d'acquisition fait en sorte que seulement deux câbles sont nécessaires : un câble d'alimentation et un câble de communication de données. Le câble d'alimentation se compose de l'alimentation 5 V, la masse et l'alimentation principale de 500 V. Des modules d'alimentation pré-assemblés ont été sélectionnés afin de simplifier la conception et ainsi diminuer la marge d'erreur.

À la suite d'un pré-assemblage des différents modules constituant la carte d'acquisition, il a été possible de déterminer avec précision les dimensions de la carte ainsi que le nombre de couches nécessaires du circuit imprimé. Les impédances des traces ont été adaptées à l'aide d'outil de calcul et les lignes de transmission ont été terminées pour minimiser le bruit et l'EMI (*Electro Magnetic Interference*). Finalement, afin de respecter les exigences mécaniques des modules de détection énoncés dans les prérequis, une empreinte des détecteurs a été dessinée pour la carte d'acquisition.

Suite à son assemblage, le circuit imprimé a été caractérisé sur des critères prédéterminés: l'acquisition de signaux numériques, le SINAD de la carte, le bruit sur les alimentations, les caractéristiques du régulateur 0-500 V, la performance des horloges et la consommation du circuit.

En ce qui a trait à l'acquisition de signaux numériques, des sinusoïdes ont été obtenues sans déviation ou bruit apparent. Ces sinusoïdes ont ensuite été traitées par un logiciel d'analyse pour en extraire le SINAD de certains CAN. Les résultats obtenus ont démontré que la carte est peu bruyante, dénotant une utilisation adéquate des signaux différentiels, du filtrage sur les alimentations et de l'adaptation de l'impédance. De plus, la mesure du bruit sur les alimentations de la carte (alimentation 3.3 V analogique, 3.3 V numérique, références, alimentation 3.3 V du régulateur 0-500 V et alimentation 5 V en entrée) offrent des performances satisfaisantes. La caractérisation du circuit de polarisation ajustable 0-500 V a démontré l'efficacité des protections contre les variations de tensions brusques sur la sortie des régulateurs et les performances en terme de bruit de l'architecture du régulateur haute tension.

Tel qu'il a été mentionné plus tôt, la gestion de l'horloge était une considération de premier plan. Les résultats issus de la caractérisation de la performance des horloges ont permis de démontrer que les exigences du convertisseur ont été respectées. Il avait été mentionné, au chapitre 2, que la différence de temps de propagation maximal ne devait, en aucun cas, dépasser 1 ns. Cette exigence a été remplie avec succès, avec une différence de temps de propagation maximal de 350 ps et typique de 235 ps.

Après, une configuration minimale des composants de la carte, une consommation de 6 A (30 W) a été mesurée. Cependant, une fois la programmation des FPGA complétée, il est attendu que la consommation passera de 6 A à 7-8 A. Il a été établi que la moitié de la consommation énergétique est consacrée aux convertisseurs analogues numériques.

Pour compléter la caractérisation de la carte, quelques acquisitions de signaux nucléaires ont été effectuées. Un préamplificateur du TEP actuel ainsi qu'une carte de conversion ont été substitués pour ces acquisitions puisque le préamplificateur prévu à cet effet n'était pas encore disponible. Les résultats ainsi obtenus sont forts encourageants, bien que l'amplitude des courbes n'utilise pas la plage complète des convertisseurs. Il est attendu que le préamplificateur à venir remédie à cette situation et exploite la pleine capacité des CAN.

Suite aux résultats obtenus et à une compréhension accrue de la problématique, diverses options peuvent être envisagées dans la conception d'une version ultérieure. Quelques-unes de ces options ont été discutées au chapitre précédent. Parmi ces améliorations, la division de la carte d'acquisition en deux cartes distinctes permettrait de diminuer les coûts de production tout en augmentant la modularité du tomographe. L'utilisation de convertisseurs moins performants au point de vue de la vitesse permettrait également de sauver de l'espace, de la consommation énergétique et des coûts. Finalement, l'utilisation de FPGA avec des boîtiers BGA et d'un circuit DSP permettrait d'augmenter les performances de calcul tout en minimisant l'espace requis.

Dans une optique de miniaturisation, différentes voies de développement peuvent être adoptées. Tout d'abord l'utilisation à l'intérieur même des boîtiers des détecteurs d'un circuit intégré d'amplification et de traitement de signaux permettrait d'améliorer le signal en provenance des PDA et sauverait de l'espace vital à l'avant du circuit imprimé. Ainsi, les PDA seraient directement connectées au circuit intégré permettant une connexion idéale pour les signaux analogiques. Cependant, cette technique présente plusieurs limites : le nombre de canaux serait toujours dépendant du nombre de CAN présent sur la carte d'acquisition, bien que l'utilisation de signaux différentiels réduise la difficulté associée à un positionnement plus éloigné sur la carte des convertisseurs analogiques-numériques.

Dans le même ordre d'idée, la conception d'un circuit intégré permettant de multiplexer l'entrée des CAN serait très avantageuse. En effet, ce circuit pourrait optimiser l'utilisation de l'espace en densifiant le nombre de canaux. De cette façon, il serait possible d'améliorer à la fois l'espace occupé sur la carte d'acquisition et la consommation énergétique du tomographe.

Les recherches effectuées dans ce mémoire vont permettre d'élaborer des travaux en traitement de signaux numériques et initier des travaux visant la fusion complète des appareils TEP et TDM. Les recherches futures sur l'appareil d'imagerie en conception va permettre d'atteindre des résultats et des capacités diagnostiques inégalées. La fusion de la TEP et de la TDM en un seul appareil d'imagerie va permettre de contourner des problèmes majeurs apportés par l'utilisation de deux appareils distincts. Le rôle de la TEP va sans doute continuer de prendre de l'expansion puisqu'elle permet de visualiser des fonctions métaboliques au niveau protéinique. La TEP pourra, notamment, permettre d'évaluer le métabolisme de nouvelles drogues cytotoxiques et contribuer à la détermination du statut de la maladie de façon individuelle, particulièrement en oncologie. Il est clair que des recherches futures sur l'appareil en conception proposée dans ce mémoire permettront d'obtenir, grâce à une précision accrue, une meilleure compréhension de phénomènes biologiques, histologiques et métaboliques, particulièrement chez les petits animaux qui, ultimement, profiteront à la recherche en santé humaine.

## RÉFÉRENCES

1. BOMANJI, J.-B., COSTA, D.C., ELL, P.-J., (2001) *Clinical role of positron emission tomography in oncology*, The Lancet Oncology, vol. 2, p. 157-164.
2. COLEMAN R.E., (1998) *Clinical PET in oncology*, Clinical Positron Imaging, vol. 1(1), p. 15-30.
3. AGENCE D'ÉVALUATION DES TECHNOLOGIES ET DES MODES D'INTERVENTION EN SANTÉ (AETMIS), (2001) *La tomographie par émission de positrons au Québec*, AETMIS Rapport Octobre 2001, p. xvi-270.
4. Asseler, Y., (2001) *PET imaging using gamma cameras*, Computerized Medical Imaging and Graphics, vol. 25, p. 87-96.
5. DIZENDORF, E.V., (2003) *Impact of whole-body F<sub>18</sub> FDG PET on staging and managing patients for radiation therapy*, The Journal of Nuclear Medicine, vol. 44 (1), p. 24-29.
6. NUTT, R., (2002) *The history of positron emission tomography*, Molecular Imaging and Biology, vol. 4(1), p. 11-26.
7. SCHWAIGER, M., (2003) *From thallium scan to molecular imaging*, Molecular Imaging and Biology, vol. 4(6), p. 387-398.
8. WONG, C.O., HILL, J.C., (2001) *A review of trends and demands for PET imaging : One community hospital's experience*, The Journal of Nuclear Medicine, vol. 42, p.12.
9. MIT's Magazine of Innovation, (2003) *The top ten technology that will change the world*.
10. DREUILLE, O., MASZELIN, P., FOEHRENBACH, H., BONARDEL, G., GAILLARD, JF., (2002) *Principe et technique de la tomographie par émission de positrons (TEP)*, Radiodiagnostic - Principes et techniques d'imagerie, Encyclopédie Médico-Chirurgie, Editions Scientifiques et Médicales Elsevier SAS, Paris, 35-310-A-10, 22 p.
11. BENDRIEM, B., (1998) *Les détecteurs de positrons : Caméra PET – Caméra PET-SPECT*, Revue de l'ACOMEN, vol. 4, no 1.

12. PAIN, F., LANIECE, P., (2001), *New advances in vivo small animal imaging*, Institut de Physique Nucléaire, Orsay, France.
13. LECOMTE, R., CADORETTE, J., (1996) *Initial results from the Sherbrooke avalanche photodiode positron tomograph*, Department of Nuclear Medicine and Radiobiology, Université de Sherbrooke, IEEE Transactions on Nuclear Science, vol. 43, p. 1952-1957.
14. LECOMTE, R., PEPIN, C., (1994) *Investigation of GSO, LSO and YSO scintillators using reverse avalanche photodiodes*, Department of Nuclear Medicine and Radiobiology, Université de Sherbrooke, IEEE Transactions on Nuclear Science, vol. 45, p. 478-482.
15. HAMAMATSU, *Photomultiplier tubes, construction and operating characteristics*, TPMOC0077EB, [www.hamamatsu.com](http://www.hamamatsu.com).
16. VASKA, P., PETRILLO, M.J., MUEHLEHNER, G., (2000) *Virtual PMTs: improving centroid positioning performance near the edges of a gamma camera detector*, IEEE Transactions on Nuclear Science, vol. 48, p. 645-649.
17. BARTHEZ, P., (2002) *La tomodensitométrie (TDM) et l'imagerie par résonance magnétique (IRM) en médecine vétérinaire*, Imagerie Médicale, Ecole Nationale Vétérinaire de Lyon, [www.vet-lyon.fr](http://www.vet-lyon.fr).
18. WILLIAM W.M., (2001) *Trends in PET imaging*, Nuclear Instruments and Methods, A-471, p. 209-214.
19. HUMM, J.L., ROSENFELD, A., DEL GUERRA, A., (2003) *From PET detectors to PET scanners*, European Journal of Nuclear Medicine and Molecular Imaging Vol. 30, No. 11, November.
20. SAOUDI, A., LECOMTE, R., (1999) *A novel APD-Based detector module for multi-modality PET/SPECT/CT scanner*, IEEE Transactions on Nuclear Science, Vol. 46, No 3, June.
21. HUBER, J.S., MOSES, W.W., ANDREACO, M.S., PETERSON, O., (2001) *A LSO scintillator array for a PET detector module with depth of interaction measurement*, IEEE Transactions on Nuclear Science, vol. 48, p. 684-688.

22. SCHÄFERS, K. P., (2003) *Imaging small animals with positron emission tomography*, Department of Nuclear Medicine, University Hospital Münster, Germany, *Nuklearmedizin*, vol. 42, p. 55-62.
23. CHATZHOANNOU, A.F., (2002) *Molecular imaging of small animals with dedicated PET tomographs*, *European Journal of Nuclear Medicine*, Vol. 29, No. 1, January.
24. ZHANG, N., (2002) *Improving the Performance of Small Planar Detectors for Dedicated PET Instruments*, *IEEE Transaction on Nuclear Science*, Vol. 49, No. 1, February.
25. NGUYEN, K.Q., THOMPSON, C.J., KECANI, S, NIKINNEN, L, BEN EL FASSI, A., READER, A., ZHANG, N., DIKSIC, M., (2000) *Operational and performance report on ANIPET, a versatile PET scanner for laboratory animals*, *Nuclear Science Symposium, Conference Record*, vol. 3, p. 15-20.
26. ZHANG, N., THOMPSON, C.J., TOGANE, D., CAYOUILLE, F., (2001) *Anode position and last dynode timing circuits for dual-layer BGO scintillator with PS-PMT based dedicated PET detectors*, *IEEE Transaction on Nuclear Science*, Vol. 49, No. 5, p. 2203-2207.
27. GREEN, M.V., SEIDEL, J., JOHNSON, C.A., (2002) *Towards high performance small animal positron emission tomography*, *Proceeding IEEE International Symposium on Biomedical Imaging*, p. 369-372.
28. SEIDEL, J., VAQUERO, J.J., GREEN, M.V., (2003) *Resolution uniformity and sensitivity of the NIH ATLAS small animal PET scanner: comparison to simulated LSO scanners without depth-of-interaction capability*, *IEEE Transactions on Nuclear Science*, Vol. 50, No. 5, October, p. 1347- 1350.
29. SEIDEL, J., VAQUERO, J.J., PASCAU, J., DESCO, M., JOHNSON, C.A., GREEN, M.V., (2002) *Features of the NIH ATLAS small animal PET scanner and its use with a coaxial small animal volume CT scanner*, *Proceeding IEEE International Symposium on Biomedical Imaging*, p. 545-548.
30. HEINRICH, U., PIETRZYK, U., ZIEMONS, K., (2003) *Design optimization of the PMT-ClearPET prototypes based on simulation studies with GEANT3*, *IEEE Transactions on Nuclear Science*, Vol. 50, No. 5, October.

31. ZIEMONS , K., (2003) *The PrimatePET Project, ClearPET*, Central Electronics Laboratory, Présentation Forschungszentrum Jülich, FEMC03, Mars 2003.
32. FRESE, T., ROUZE, N.C., BOUMAN, C.A., SAUER, K., HUTCHINS, G.D., (2003) *Quantitative comparison of FBP, EM, and Bayesian reconstruction algorithms for the IndyPET scanner*, IEEE Transactions on Medical Imaging, Vol. 22, No. 2, February.
33. ROUZE, N.C., HUTCHINS, G.D., (2003) *Design and characterization of IndyPET-II: A high-resolution, high-sensitivity dedicated research scanner*, IEEE Transactions on Nuclear Science, Vol. 50, No. 5, October.
34. PICHLER, B., BÖNING, G., MIRZOYAN, R., PIMPL, W., SCHWAIGER, M., ZIEGLER, S.I., (1998) *Studies with a prototype high resolution PET scanner based on LSO-ADP modules*, IEEE Transactions on Nuclear Science, Vol. 45, No. 3, June.
35. BÖNING, G., PICHLER, B.J., RAFECAS, M., LORENZ, E., SCHWAIGER, M., ZIEGLER, S.I., (2001) *Implementation of Monte Carlo coincident aperture functions in image generation of a high-resolution animal positron tomograph*, IEEE Transactions on Nuclear Science, Vol. 48, No. 3, June.
36. LAYMON, C.M., MIYAOKA, R.S., PARK, B.K., LEWELLEN, T.K., (2003) *Simplified FPGA-based data acquisition system for PET*, IEEE Transactions on Nuclear Science, Vol. 50, No. 5, October.
37. LEWELLEN, T.K., MIYAOKA, R.S., JANES, M., PARK, B., KINAHAN, P., (2003) *System electronics for the MiCES small animal PET scanner*, IEEE Nuclear Science Symposium and Medical Imaging Conference.
38. LEWELLEN, T.K., LAYMON, C., MIYAOKA, R.S., JANES, M., PARK, B., LEE, K., KINAHAN, P., (2002) *Development of a data acquisition system for the MiCES small animal PET scanner*, IEEE Nuclear Science Symposium and Medical Imaging Conference, Norfolk p. 1066-1070.
39. APPLE COMPUTER, (1999) *FireWire Technology Fact Sheet*, [www.apple.com/firewire](http://www.apple.com/firewire).

40. CHERRY, S.R., SHAO Y., SILVERMAN, R.W., CHATZIOANNOU, A., MEADORS, K., SIEGEL, S., BOUTEFNOUCHET, A., FARQUHAR, T., YOUNG, J., JONES, W.F., NEWPORT, D., MOYERS, C., ANDREACO, M., PAULUS, M., BINKLEY, D., NUTT, R., PHELPS, M.E., (1997) *MicroPET: a high resolution PET scanner for imaging small animals*, IEEE Transactions on Nuclear Science, Vol. 44, p. 1161-1166.
41. CHATZIOANNOU, A., SILVERMAN, R.W., MEADORS, K., FARQUHAR, T., CHERRY, S.R., (2000) *Techniques to improve the spatial sampling of MicroPET—A high resolution animal PET tomograph*, IEEE Transactions on Nuclear Science, Vol. 47, No. 2.
42. DEL GUERRA, A., BELCARI, N., (2001) *Animal PET: Caratteristiche Tecnologiche*, XI Corso di aggiornamento professionale in Medicina Nucleare.
43. WEBER, S., BAUER, A., HERZOG, H., KEHREN, F., MÜHLENSIEPEN, H., VOGELBRUCH, J., COENEN, H.H., ZILLES, K., HALLING, H., (2000) *Recent results of the TierPET scanner*, IEEE Transactions on Nuclear Science, Vol. 47, No 4, August.
44. WEBER, S., (1999) *Evaluation of the TierPET system*, IEEE Transactions on Nuclear Science, Vol. 46, No. 4, August.
45. ZAVATTINI, G., (2000) *First applications of the YAPPET small animal scanner*, CALOR2000 Congress, Annecy, France.
46. DOMENICO, G.D., ZAVATTINI, G., MORETTI, E., PIFFANELLI, A., GIGANTI, M., MOTTA, A., SABBA, N., UCCELLI, L., BENINI, E., DUATTI, A., BOLZATI, C., BOSCHI, A., DEL GUERRA, A., (2003) *YAP-(S)PET small animal scanner: quantitative results*, IEEE Transactions on Nuclear Science, Vol. 50, No. 5, October.
47. CHIOZZI, S., RAMUSINO, A.C., DAMIANI, C., DEL GUERRA, A., DI DOMENICO, G., MALAGUTI, R., TONINI, E., ZAVATTINI, G., (2002) *Preliminary test results on the new electronic readout of the YAP-(S)PET small animal scanner*, IEEE Transactions on Nuclear Science, Vol. 49, No. 5, October.



48. DEL GUERRA, A., DAMIANI, C., DI DOMENICO, G., MOTTA, A., SARTORI, L., ZAVATTINI, G., (2000) *An integrated PET-SPECT small animal imager : preliminary results*, IEEE Transactions on Nuclear Science, Vol. 47, p. 1537.
49. LECOMTE, R., CADORETTE, J., RICHARD, P., RODRIGUE, S., ROULEAU, D., (1994) *Design and engineering aspects of a high resolution positron tomograph for small animal imaging*, IEEE Transactions on Nuclear Science, Vol. 41, No. 4 , p.1446-1452, August.
50. LECOMTE, R., CADORETTE, J., RODRIGUE, S., LAPOINTE, D., ROULEAU, D., BENTOURKIA, M., YAO, P., MSAKI, R., (1996) *Initial results from the Sherbrooke avalanche photodiode positron tomograph*, IEEE Transactions on Nuclear Science Vol. 43, No. 3, June, p. 1952–1957.
51. LECOMTE, R., PEPIN, C., ROULEAU, D., SAOUDI, A., ANDREACO, M., CASEY, M., NUTT, R., DAUTET, H., WEBB, P.P., (1998) *Investigation of GSO, LSO and YSO scintillators using reverse avalanche photodiodes*, IEEE Transactions on Nuclear Science, Vol. 45, No. 3, June, p. 478 – 482.
52. UNIVERSITÉ DE SHERBROOKE, Scanner TEP animal de Sherbrooke <http://www.mednuc.usherb.ca/recherch/lecomte/images/tep-animal.jpg>
53. OLSHAUSEN, B.A., (2000) *Aliasing*, PSC 129, Sensory Processes.
54. Xilinx Inc., *The Spartan-3 Platform*, Document No. PN 0010721-1
55. SAOUDI, A., PEPIN, C., DION, F., BENTOURKIA, M., LECOMTE, R., ANDREACO, M., CASEY, M., DAUTET, H., (1999) *Investigation of depth-of-interaction by pulse shape discrimination in multicrystal detectors read out by avalanche photodiodes*, IEEE Transactions on Nuclear Science, Vol. 46, No. 3, June, p. 462–467.
56. MICHAUD, J.-B., FONTAINE, R., LECOMTE, R., (2003) *ARMAX model and recursive least-squares identification for DOI measurement in PET*, Proceeding IEEE NSS/MIC 2003, Portland, OR, October.
57. SAOUDI, A., LECOMTE, R., (1999) *A novel APD-based detector module for multi-modality PET/SPECT/CT scanners*, IEEE Transactions on Nuclear Science, Vol. 46, No. 3, June.

58. LECOMTE, R., BÉRARD, P., PEPIN, C.M., BÉLANGER, F., CADORETTE, J., CONVERT, L., LEPAGE, M.D., LEROUX, J.-D., MICHAUD, J.-B., PRATTE, J.-F., ROBERT, S., ROULEAU, D., SELIVANOV, V.V., TÉTRAULT, M.-A., FONTAINE, R., (2004) *Design considerations for a combined, APD-based  $\mu$ PET/ $\mu$ CT scanner*, Proc. IEEE Nuclear Science Symposium and Medical Imaging Conference Rome, Italy, October.
59. PRATTE, J.-F., ROBERT, S. DE GERONIMO, G. O'CONNOR, P., STOLL, S. PEPIN, C. M., FONTAINE, R., LECOMTE, R., (2004) *Design and performance of 0.18- $\mu$ m CMOS charge preamplifiers for APD-based PET scanners*, IEEE Transactions on Nuclear Science, Vol. 51 , No. 5.
60. LEROUX, J.-D., MARTIN, J.-P., BÉLANGER, F., ROULEAU, D., PEPIN, C., CADORETTE, J., FONTAINE, R., LECOMTE, R., (2003) *Time determination by digital signal processing with BGO-APD detectors in positron emission tomograph*, Proc. IEEE/NPSS 13th RealTime Conference, Montreal, May.
61. PHYCOMP, (2002) *Product specification, RC02/12/22/32 1% Precision chip resistors sizes 1206, 0805, 0603 and 0402*, Rev. 9, April.
62. KNOLL, GLENN F, (2000) *Radiation detection and measurement, Third Edition*, Wiley.
63. FONTAINE, R., BÉLANGER, F., CADORETTE, J., LEROUX, J.-D., MARTIN, J.-P., MICHAUD, J.-B., PRATTE, J.-F., ROBERT, S., LECOMTE, R., (2003) *A data acquisition sub-system for a distributed digital computational APD-based, bimodal PET/CT architecture for small animal imaging*, IEEE Transactions On Nuclear Science, Vol. 3, p. 1733-1737.
64. FONTAINE, R., BÉLANGER, F., CADORETTE, J., LEROUX, J.-D., MARTIN, J.-P., MICHAUD, J.-B., PRATTE, J.-F., ROBERT, S., LECOMTE, R., (2003) *A data acquisition sub-system for a distributed digital computational APD-based, bimodal PET/CT architecture for small animal imaging*, Proc. IEEE NSS/MIC, Portland, October.

65. FONTAINE, R., MICHAUD, J.-B., BÉLANGER, F., LEROUX, J.-D., PRATTE, J.-F., ROBERT, S., LECOMTE, R., (2003) *A 1024 channels bi-modal, digital positron emission tomography/computed tomography (PET/CT) scanner for small animal imaging*, Proc. IEEE-EMBS, Cancun, September.
66. FONTAINE, R., BÉLANGER, F., CADORETTE, J. LEROUX, J.-D., MARTIN, J.-P., MICHAUD, J.-B., PRATTE, J.-F., ROBERT, S., LECOMTE, R., (2003) *Architecture of a dual-modality, high-resolution, fully digital positron emission tomography/computed tomography (PET/CT) scanner for small animal imaging*, Proc. IEEE/NPSS 13th Real time Conference, Montreal, May.
67. MAXIM INTEGRATED PRODUCTS, INC, *MAX1198, Dual 8 bits, 100 MSPS, 3.3V, Low power ADC with internal reference and parallel output*, [www.maxim-ic.com](http://www.maxim-ic.com).
68. TEXAS INSTRUMENTS, *TLV5610, 8-Channel, 12-/10-/8-Bit, 2.7-V to 5.5-V low power digital-to-analog converter with power down*, [www.ti.com](http://www.ti.com).
69. MAXIM INTEGRATED PRODUCTS, INC, *Package Outline, 32/48L TQFP, 7x7x1.0 mm EP Option*, document 21-0065, [www.maxim-ic.com](http://www.maxim-ic.com).
70. JOHNSON, H., (2002) *Reducing EMI with differential signaling, signal integrity*, [www.edn.com](http://www.edn.com).
71. MAXIM INTEGRATED PRODUCTS, INC, (2001) *Understanding Flash ADCs*, Application Note 810, [www.maxim-ic.com](http://www.maxim-ic.com), October.
72. MAXIM INTEGRATED PRODUCTS, INC, (2002) *MAX1198 Evaluation Kit*, document 19-2566, Rev 0, [www.maxim-ic.com](http://www.maxim-ic.com), August.
73. MOTOROLA, INC., (2001) *Low skew clock drivers and their system design considerations*, AN1091/D Semiconductor Technical Data Rev 4.
74. ON SEMICONDUCTOR, (2002) *Termination of ECL logic devices, ON Semiconductor logic applications engineering*, Rev. 4, <http://onsemi.com>, August.
75. BROOKS, D., *PCB Trace Impedance Calculator*, University of Missouri-Rolla Electromagnetic Compatibility Laboratory, [www.emclab.umr.edu/pcbtlc/](http://www.emclab.umr.edu/pcbtlc/).

## RÉFÉRENCES

76. MAXIM INTEGRATED PRODUCTS, INC, *Thermal considerations of QFN and other exposed-paddle packages*, MAXIM High-Frequency/Fiber Communications Group, [www.maxim-ic.com](http://www.maxim-ic.com).
77. XILINX, INC, (2003) *Spartan-3 FPGA Family: Complete Data Sheet*, DS099, [www.xilinx.com](http://www.xilinx.com), December.
78. TEXAS INSTRUMENTS, (2004) *TLK1501 0.6 to 1.5 GBPS Transceiver*, SLLS428F, [www.ti.com](http://www.ti.com).
79. ON SEMICONDUCTOR, (2000) *ECL Clock Distribution Techniques*, AN1405/D, Rev. 2, <http://onsemi.com>, May.
80. ON SEMICONDUCTOR, (2004) *Termination of ECL Logic Devices with EF (Emitter Follower) OUTPUT Structure*, AND8020/D, Rev. 5, <http://onsemi.com>, July.
81. ON SEMICONDUCTOR, (2003) *AC Characteristics of ECL Devices*, AND8090/D, Rev. 1, <http://onsemi.com>, November.
82. ON SEMICONDUCTOR, (2004) *MC100LVEP111, 2.5V / 3.3V 1:10 Differential ECL/PECL/HSTL Clock Driver*, <http://onsemi.com>, June.
83. ON SEMICONDUCTOR, (2004) *MC100LVEL11, 3.3V ECL 1:2 Differential Fanout Buffer*, <http://onsemi.com>, May.
84. MICREL INC., (2003) *SY89534L, 3.3V, Precision, 33MHz to 500MHz Programmable LVPECL and LVDS Bus Clock Synthesizer*, [www.micrel.com](http://www.micrel.com), July.
85. ON SEMICONDUCTOR, (2003), *MC100EPT26, 3.3V 1:2 Fanout Differential LVPECL to LVTTTL Translator*, <http://onsemi.com>, October.
86. XILINX, INC, (2004) *XC2C32 CoolRunner-II CPLD*, DS091 (v2.2), [www.xilinx.com](http://www.xilinx.com), January.
87. ON SEMICONDUCTOR, (2003), *MC10EP195, MC100EP195, 3.3V ECL Programmable Delay Chip*, <http://onsemi.com>, July.
88. NATIONAL SEMICONDUCTOR, *National Semiconductor's Power Management Solutions for Xilinx<sup>TM</sup> Field Programmable Gate Arrays (FPGAs)*, [www.national.com](http://www.national.com).

89. TEXAS INSTRUMENTS, (2001) *PT5500 Series, 3-A 5-V/3.3-V Input Adjustable Integrated Switching Regulator*, [www.ti.com](http://www.ti.com), May.
90. TEXAS INSTRUMENTS, (2001) *TPS76425, TPS76427, TPS76428, TPS76430, TPS76433 Low-Power Low-Noise 150-mA Low-Dropout Linear Regulators*, *SLVSI80B*, [www.ti.com](http://www.ti.com), May.
91. NATIONAL SEMICONDUCTOR, *LP2992 Micropower 250 mA Low-Noise Ultra Low-Dropout*, [www.national.com](http://www.national.com).
92. TEXAS INSTRUMENTS, *Texas Instruments Power Management Reference Guide for Xilinx® FPGAs*, [www.ti.com](http://www.ti.com).
93. TEXAS INSTRUMENTS, (2004) *TPS75601, TPS75615 TPS75618, TPS75625 TPS75633, FAST-TRANSIENT RESPONSE 5-A LOW-DROPOUT VOLTAGE REGULATORS*, *SLVS329C*, [www.ti.com](http://www.ti.com), March.
94. SILICON LABORATORIES, (2003) *C8051F120/1/2/3/4/5/6/7, High-Speed Mixed-Signal ISP FLASH MCU Family*, [www.silabs.com](http://www.silabs.com), December.
95. TEXAS INSTRUMENTS, (2004) *SN74LVT8980A, Embedded Test-Bus Controllers, IEEE STD 1149.1 (JTAG) Tap Masters with 8-bit generic Host Interfaces*, *SCBS755B*, [www.ti.com](http://www.ti.com), March.
96. XILINX INC., (2004) *ChipScope Pro, Leading-edge, real-time debug and verification tools for Xilinx FPGAs enabling on-chip debug at or near operating system speed*, [www.xilinx.com](http://www.xilinx.com).
97. BERTAN, *Precision High Voltage Power Solution*, <http://www.bertan.com>.
98. MAXIM INTEGRATED PRODUCTS INC., (2001) *Design a Low-Jitter Clock for High-Speed Data Converters*, [www.maxim-ic.com](http://www.maxim-ic.com).
99. BINKLEY, D.M., PUCKETT, B.S., CASEY, M.E., LECOMTE, R., SAOUDI, A., (2000) *A power-efficient, low-noise, wideband, integrated CMOS preamplifier for LSO/APD PET systems*, *IEEE Transactions on Nuclear Science*, Vol. 47, No. 3.
100. LECOMTE, R., ET AL, (2004) *Design considerations for a combined, APD-based  $\mu$ PET/ $(\mu)$ CT scanner*, Proc. IEEE NSS-MIC Joint Session I, Rome 2004.

## RÉFÉRENCES

101. TAI, Y.-C., ET AL, (2003) *MicroPET II: design, development and initial performance of an improved microPET scanner for small-animal imaging*, *Physics in Medicine and Biology*, Vol. 48, p. 1519-1537.