



Rapporti Tecnici INAF INAF Technical Reports

Number	128
Publication Year	2022
Acceptance in OA@INAF	2022-01-31T09:22:25Z
Title	GENERATORE DI IMPULSI PER LA CALIBRAZIONE DI UN ASIC
Authors	LO GERFO, FABIO PAOLO; SOTTILE, Giuseppe
Affiliation of first author	IASF Palermo
Handle	http://hdl.handle.net/20.500.12386/31358 ; https://doi.org/10.20371/INAF/TechRep/128

GENERATORE DI IMPULSI PER LA CALIBRAZIONE DI UN ASIC

Circuito per la calibrazione del ASIC a bordo dei Cubesat del progetto Hermes



Fabio Paolo Lo Gerfo *; Giuseppe Sottile*

*INAF – IASF PALERMO
Via Ugo la Malfa, 153, 90146 Palermo PA

Sommario

ABSTRACT.....	1
PINCIPIO DI FUNZIONAMENTO.....	1
DIMENSIONAMENTO COMPONENTI	2
MISURE E RISULTATI	9
CONCLUSIONI.....	14
Bibliografia	15

ABSTRACT

In questo documento verranno descritte le fasi di progettazione e realizzazione di un generatore di segnale a dente di sega ad ampiezza variabile, tra i 15mVpp e i 200mVpp, avente un offset di 2Vpp e una frequenza fissa di 12KHz. Tale generatore è stato realizzato in relazione alla esigenza di dover calibrare l'ASIC a bordo dei nanosatellite del progetto HERMES.

PINCIPIO DI FUNZIONAMENTO

Iniziamo con il descrivere l'intero sistema e come in particolare a partire da un segnale continuo e stabile quale la reference, si giunga ad una forma d'onda che può essere così raffigurata (figura 1).

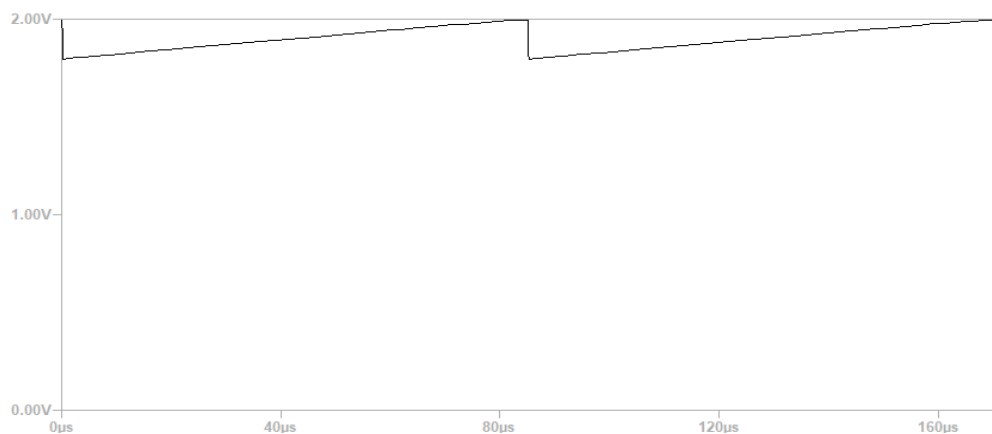


Figura 1. Segnale d'uscita da generare

È possibile schematizzare l'intero circuito secondo il seguente schema a blocchi:

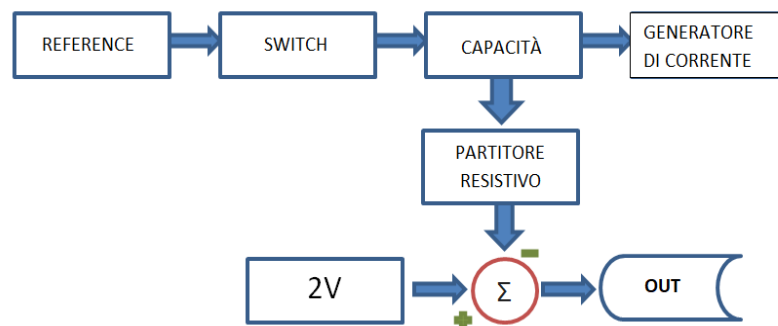


Figura 2. Schema a blocchi del sistema

dove singoli blocchi verranno meglio rappresentati e dettagliatamente descritti in seguito.

Il principio di funzionamento del circuito è il seguente:

tramite un riferimento di tensione viene caricata una capacità ad un valore prefissato in un tempo molto breve e per far questo è necessario dimensionare una rete di carica con una costante di tempo molto piccola (dell'ordine dei ns).

Una volta raggiunto il valore voluto, la capacità viene staccata dalla rete e fatta scaricare attraverso un generatore a corrente costante, il quale permette di ottenere una scarica molto più lenta della carica (decine di us).

A questo punto il segnale a dente di sega ottenuto viene partizionato tramite una rete resistiva in modo tale da avere le ampiezze volute (15mV, 40mV, 100mV e 200mV) e sottratto al valore continuo di 2V così da ottenere l'uscita come sopra descritto.

DIMENSIONAMENTO COMPONENTI

Per quanto riguarda la reference si è deciso di non utilizzare una tensione di riferimento elevata in modo da non gravare molto sul rapporto di partizione e quindi utilizzare resistori molto grandi.

Per far questo dato che non avevamo a disposizione delle reference di valore inferiore ai 5V abbiamo utilizzato una tensione di riferimento da 5V e a partire da questa tramite partitore ottenuto i 3.3V e gli 1.25V (figura 3).

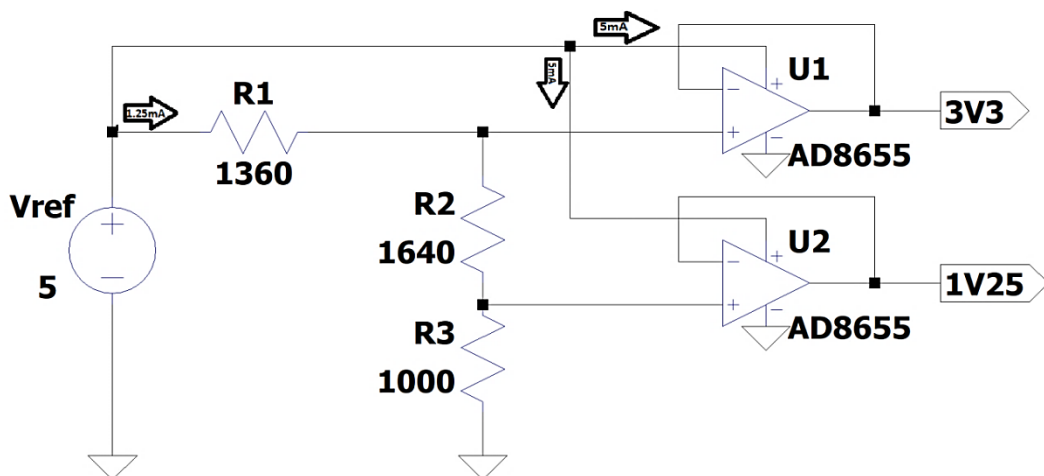


Figura 3. Partizione della tensione di riferimento

In particolare, dato che la reference utilizzata (ADR435) permette di erogare una corrente massima di 30mA a fronte di una tensione di uscita di 5V, abbiamo deciso di alimentare con questa anche gli operazionali che fungono da buffer per le due tensioni da 3.3V e 1.25V. Questo è stato possibile grazie al fatto che gli OP-AMP (AD8655) utilizzati come buffer, necessitano di una corrente di alimentazione di circa 5mA, che sommata a quella che circola sul partitore (1.25mA) non permette di raggiungere il valore limite di corrente imposto dalla reference.

Una volta ottenuta la tensione di 1.25V si va a caricare la capacità da 1nF in tempi brevi grazie al fatto che il resistore in serie ad essa è da 10ohm, quindi considerando una costante di tempo $\tau=RC=10ns$ si ha un tempo di carica di circa $50ns=5\tau$.

Raggiunta tale tensione, la capacità viene staccata dalla rete a monte e fatta scaricare attraverso uno specchio di corrente (BCV61C) che funge da generatore di corrente. Per far questo abbiamo utilizzato uno switch in tecnologia CMOS (ADG722) comandato tramite generatore di segnale (Agilent Technologies 81160A). Tale generatore permette di produrre un segnale impulsivo di circa 1us con frequenza di 12KHz, il quale inviato come comando allo switch genera l'apertura e la chiusura dello stesso.

La scelta dello switch è ricaduta in tale dispositivo in quanto questo ha una piccola resistenza di conduzione (qualche ohm) piccole correnti di perdita durante la fase off (frazioni di nA) ed elevata velocità di commutazione (una decina di ns).

Lo schema a blocchi di tale stadio è qui di seguito riportato:

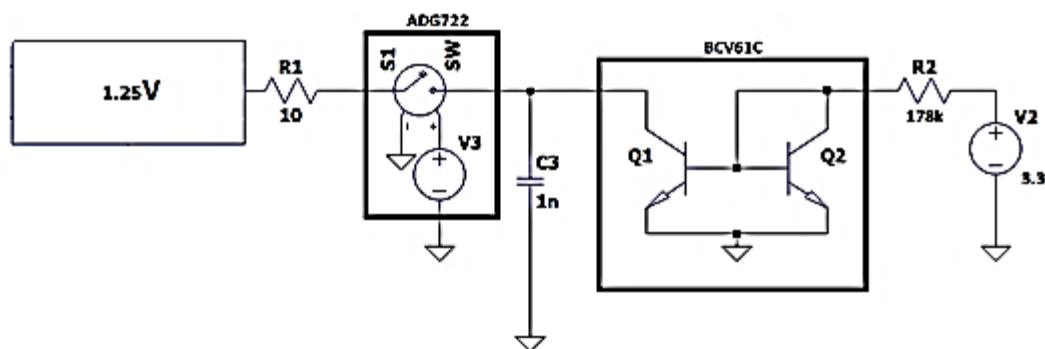


Figura 4. Circuito di carica e di scarica per la generazione del dente di sega.

La forma d'onda così ottenuta è la seguente:

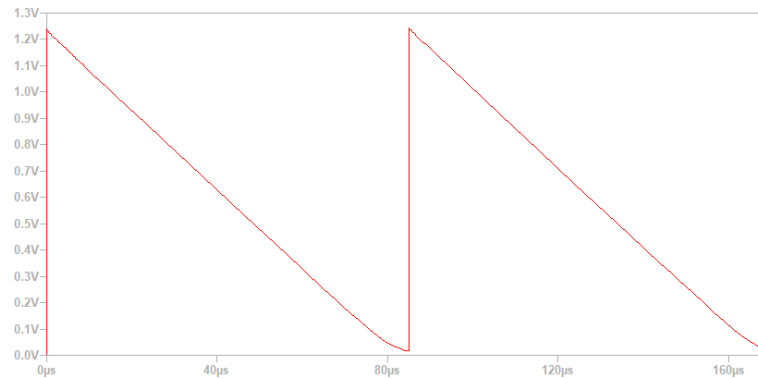


Figura 5. Segnale a dente di sega generato dalle rete precedente.

A questo punto il segnale a dente di sega prodotto deve essere dapprima bufferato in modo da non caricare il circuito che sta a monte e poi partizionato in modo da ottenere le ampiezze desiderate e prima descritte.

Per far questo abbiamo utilizzato come Buffer un amplificatore operazionale (AD8655) in tecnologia CMOS rail to rail (in/out) avente come caratteristiche principali il basso rumore ($2.7 \text{ nV}/\sqrt{\text{Hz}}$ @ $f = 10 \text{ kHz}$) la bassa tensione di offset ($250 \text{ } \mu\text{V}$ max over VCM) la bassa variazione della tensione di offset alle variazioni di temperatura ($0.4 \text{ } \mu\text{V}/^\circ\text{C}$ typ e $2.3 \text{ } \mu\text{V}/^\circ\text{C}$ max) un guadagno unitario stabile e una banda di 28MHz.

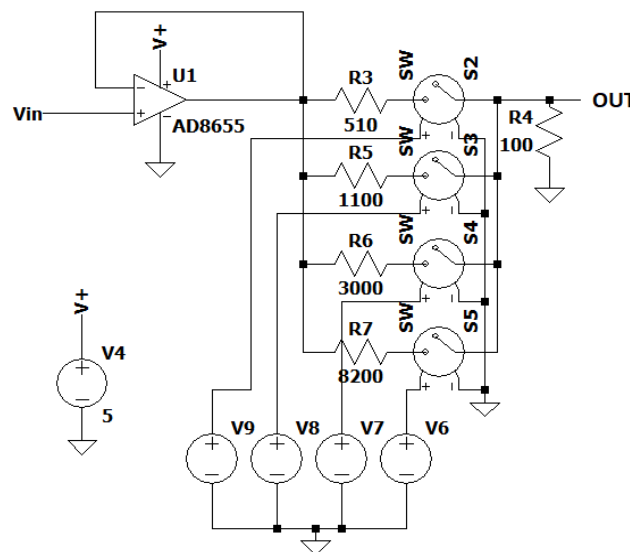


Figura 6. Rete resistiva per la partizione del segnale a dente di sega.

Per quanto riguarda invece la rete resistiva, utile a partizionare il segnale, si è optato nella scelta dei seguenti resistori:

una resistenza fissa da 100ohm e quattro resistori variabili selezionabili tramite switch (figura 6).

Agendo quindi sui relativi switch comandati tramite opportuno segnale digitale è possibile selezionare l'ampiezza del dente di sega come segue:

R3 e R4 \rightarrow $V_{out} = 200mV$

R5 e R4 \rightarrow $V_{out} = 100mV$

R6 e R4 \rightarrow $V_{out} = 40mV$

R7 e R4 \rightarrow $V_{out} = 15mV$

Ottenendo così le seguenti forme d'onda:

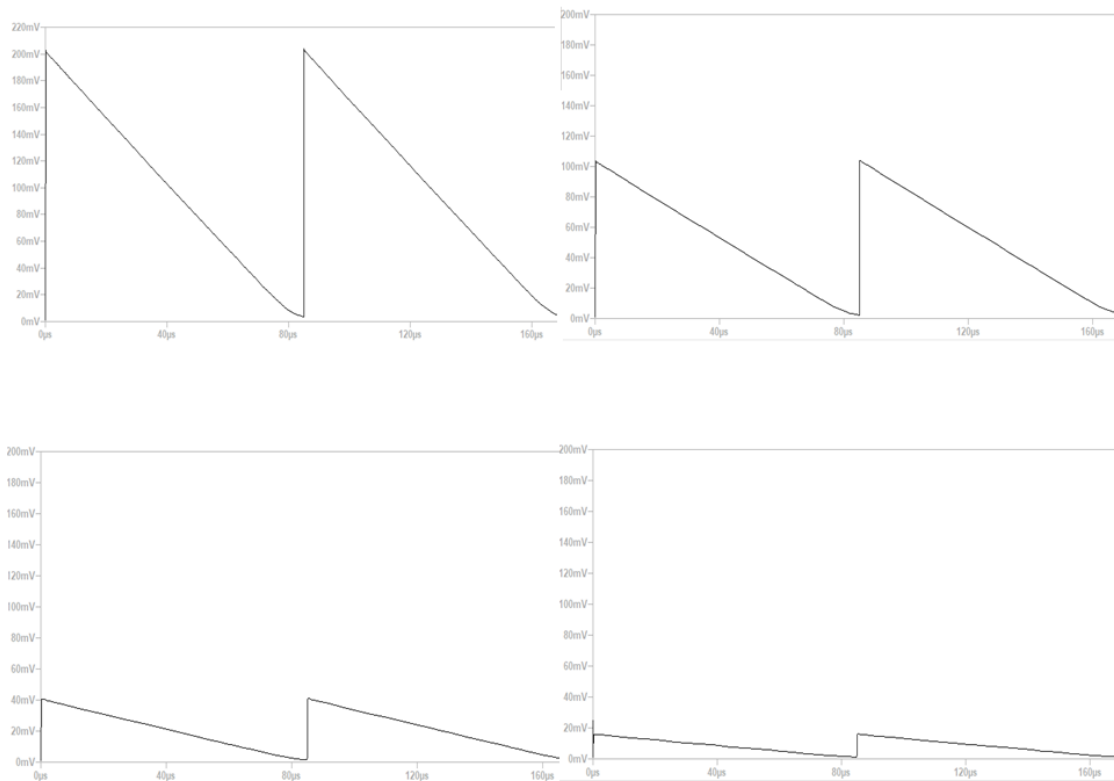


Figura 7. Forme d'onda generate a seguito della partizione.

Una volta ottenute le forme d'onda sopra raffigurate è possibile ricavare la forma d'onda finale, sottraendole al valore continuo di 2V.

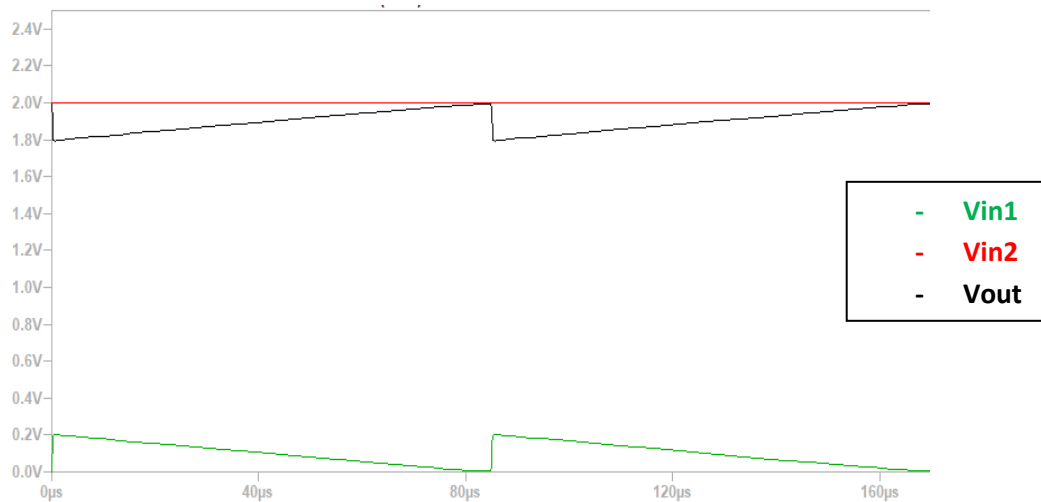


Figura 8. Forme d'onda d'ingresso e d'uscita al/dal sottrattore.

Per far questo si è utilizzato un amplificatore operazionale (LT6202) posto in configurazione differenziale.

L'OP AMP in questione è un rail to rail con guadagno unitario stabile, basso rumore ($1.9\text{nV}/\sqrt{\text{Hz}}$ @ 100kHz) banda passante di 100MHz il quale necessita di soli 2.5mA di corrente di alimentazione ed una tensione compresa tra 2.5V e 12.6V.

Lo schema elettrico di tale stadio è il seguente:

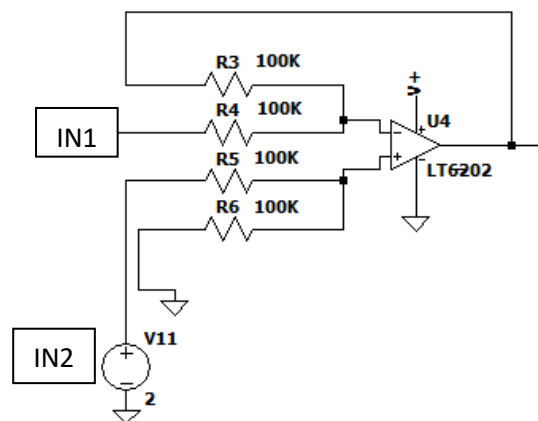


Figura 9. Schema elettrico del sottrattore

Dove tutti resistori devono essere uguali per avere in uscita la differenza dei due ingressi.

Questo risultato si ottiene andando ad applicare la sovrapposizione degli effetti al circuito di sopra seguendo il seguente ragionamento:

$$V_{out} = V_{out1} + V_{out2}$$

$$V_{out1} = -(R_3/R_4) \cdot V_{in1}$$

$$V_{out2} = [(R_4+R_3)/R_4] \cdot V_+ \quad \text{con} \quad V_+ = V_{in2} \cdot [R_6/(R_5+R_6)]$$

$$\Rightarrow V_{out} = -(R_3/R_4) \cdot V_{in1} + V_{in2} \cdot [R_6/(R_5+R_6)] \cdot [(R_4+R_3)/R_4]$$

Quindi affinché V_{out} sia uguale alla differenza tra V_{in2} e V_{in1} è necessario che $R_3=R_4=R_5=R_6$.

Per far questo si è scelto un integrato (LT5400) costituito da una rete di quattro resistori adattati che variano in ugual modo in tutto il range di temperatura dichiarato dal costruttore $-40/+125^\circ\text{C}$.

Inoltre per evitare di interporre un buffer tra la rete di partizione e il sottrattore d'uscita, si sono scelte delle resistenze per quest'ultimo con un ordine di grandezza in più, in modo tale da non gravare in termini di corrente spillata, sullo stadio che sta a monte.

Lo schema elettrico complessivo del sistema è il seguente:

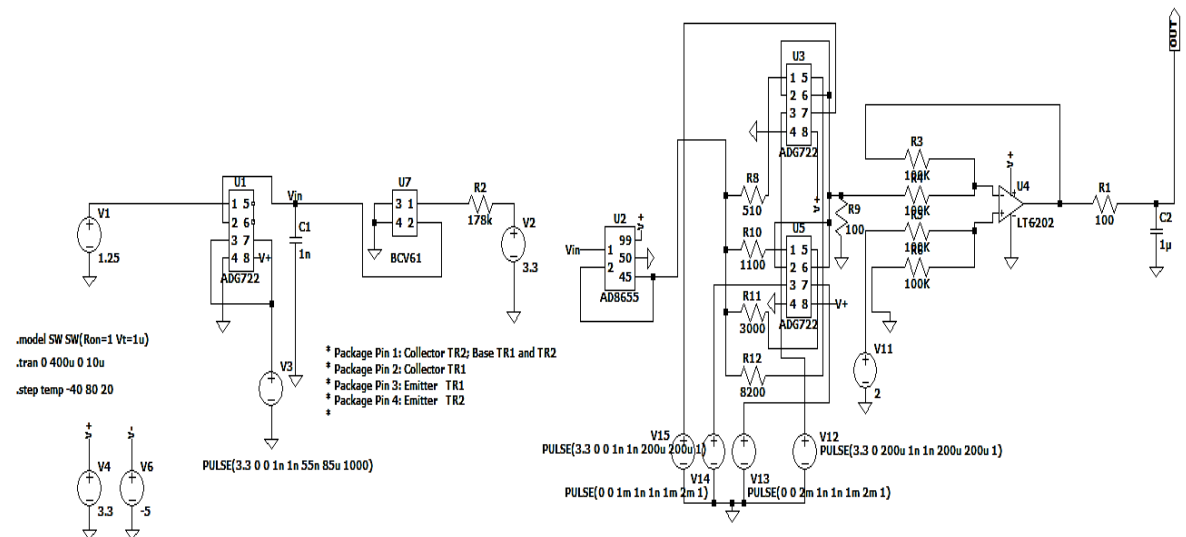


Figura 10. Schema elettrico del sistema.

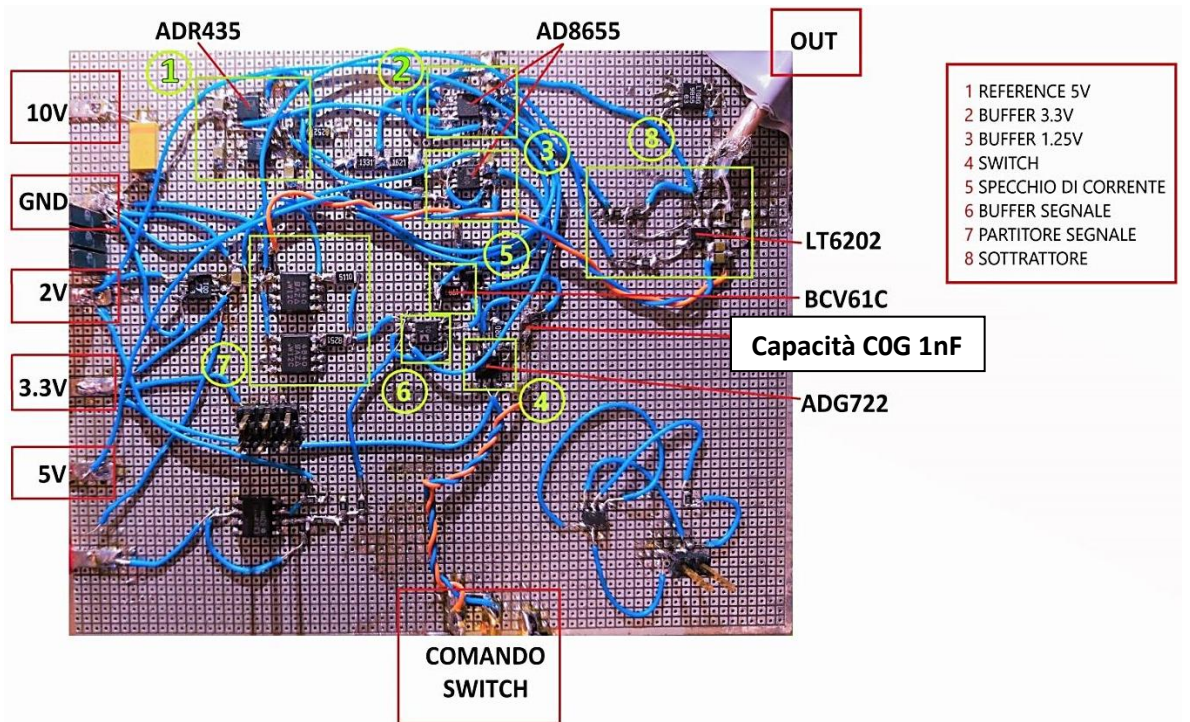


Figura 11. In alto viene mostrato lo schema elettrico del sistema, mentre in basso il circuito montato su bareboard.

MISURE E RISULTATI

Per verificare il corretto funzionamento dell'intero circuito montato su bare board abbiamo proceduto per passi. Infatti, prima di collegare tutti gli stadi del sistema insieme, abbiamo verificato che ciascuno di essi preso singolarmente funzioni correttamente.

Quindi a partire da una tensione di ingresso da 10V generata tramite generatore di tensione (Agilent Technologies N6705B) abbiamo ottenuto una tensione stabile da 5 V inviando la prima ad una voltage reference (ADR435). Misurando l'uscita di quest'ultima tramite multimetro digitale (KEITHLEY DMM7510) abbiamo verificato che effettivamente questa corrisponde al valore voluto.



Figura 12. Tensione di uscita dalla reference

Partizionando tale tensione come mostrato nello schema elettrico di (figura 3) abbiamo invece ottenuto la 3.3V a la 1.25V che abbiamo anch'esse misurato tramite multimetro digitale.

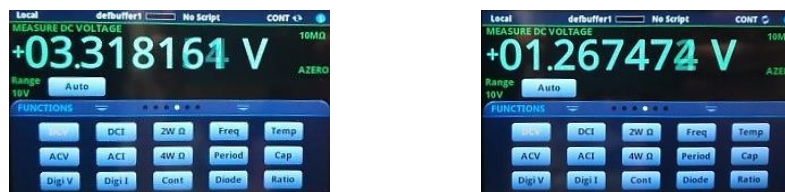


Figura 13. Tensione d'uscita dai buffer, dopo la partizione della reference

A questo punto applicando la tensione da 1.25V ai capi della capacità da 1 nF per un tempo di 1us (in modo da farla andare al valore di regime) tramite la chiusura di uno switch (ADG722) comandato dal generatore d'impulsi (Agilent Technologies 81160A) abbiamo ottenuto la rampa crescente del dente di sega.



Figura 14. Segnale di comando imposto allo switch per la carica e la scarica della capacità da 1nF

Con la tensione da 3.3V invece andiamo ad alimentare lo specchio di corrente che ha la funzione di scaricare la capacità da 1nF, con una corrente costante da 15uA per un tempo di circa 85us, una volta che lo switch viene riaperto.

La forma d'onda che otteniamo ai capi della capacità è quindi la seguente:

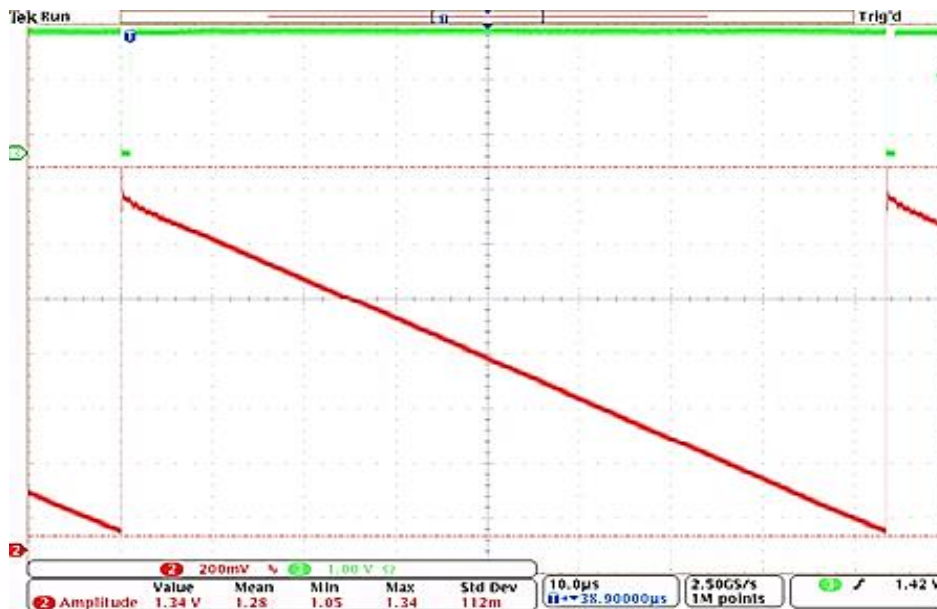


Figura 15. Forme d'onda del segnale di comando dello switch (verde) e della tensione ai capi della capacità da 1nF (rosso)

Dove in viola viene raffigurato il segnale di comando dello switch (che funziona in logica negata) mentre in blu la tensione ai capi del condensatore.

A questo punto è possibile partizionare il segnale ed ottenere le ampiezze che poi verranno sottratte al segnale continuo da 2V.



Figura 16. Segnale a dente di sega partizionato partizionato (rosso)

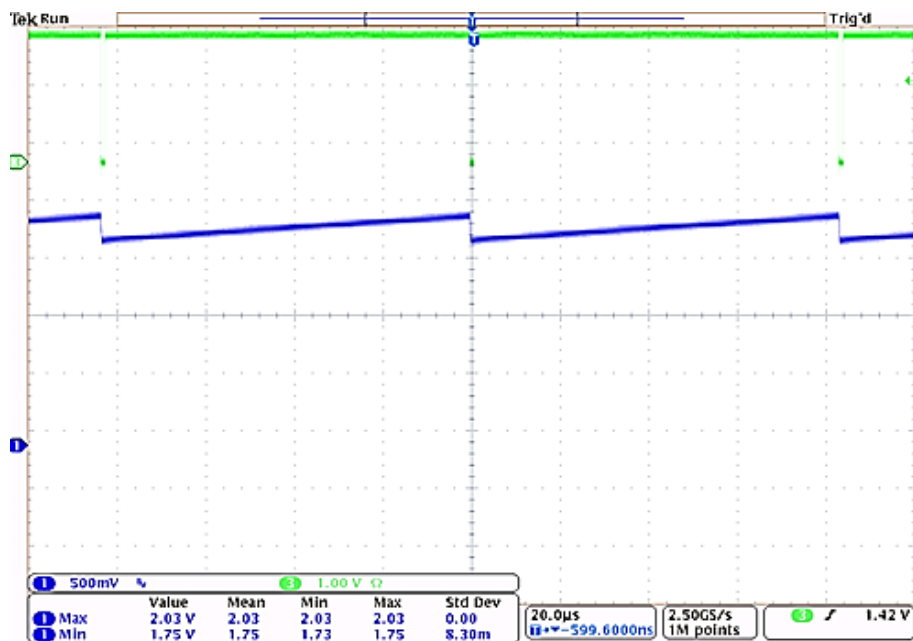


Figura 17. Segnale in uscita dal sistema (blu)

A questo punto accoppiando la sonda dell'oscilloscopio in modalità AC (togliendo quindi la componente continua) è possibile zoommare sulla forma d'onda d'uscita in modo tale da poter analizzare con più precisione sia l'ampiezza del dente di sega sia il tempo di discesa dello stesso.

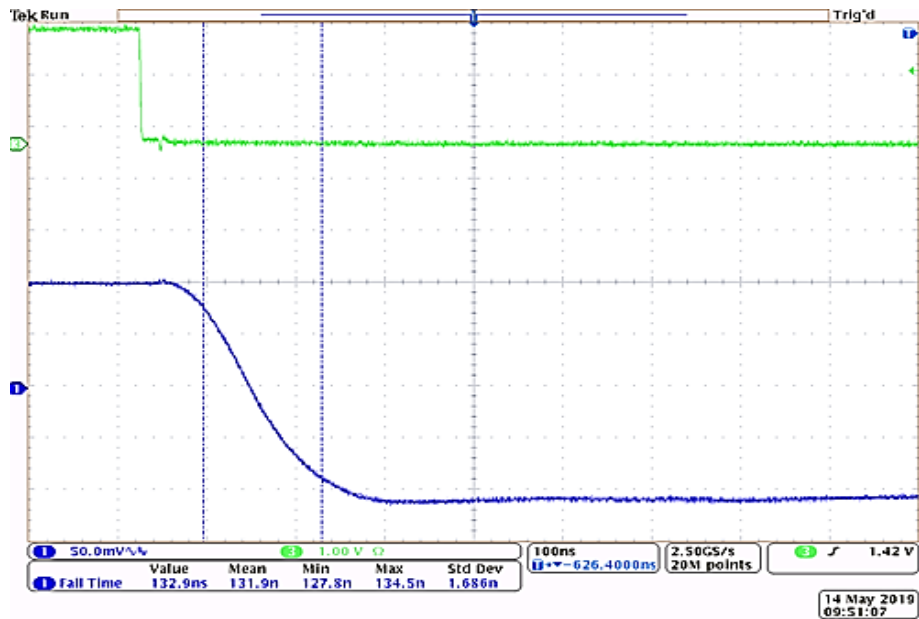


Figura 18. Tempo di discesa del segnale d'uscita

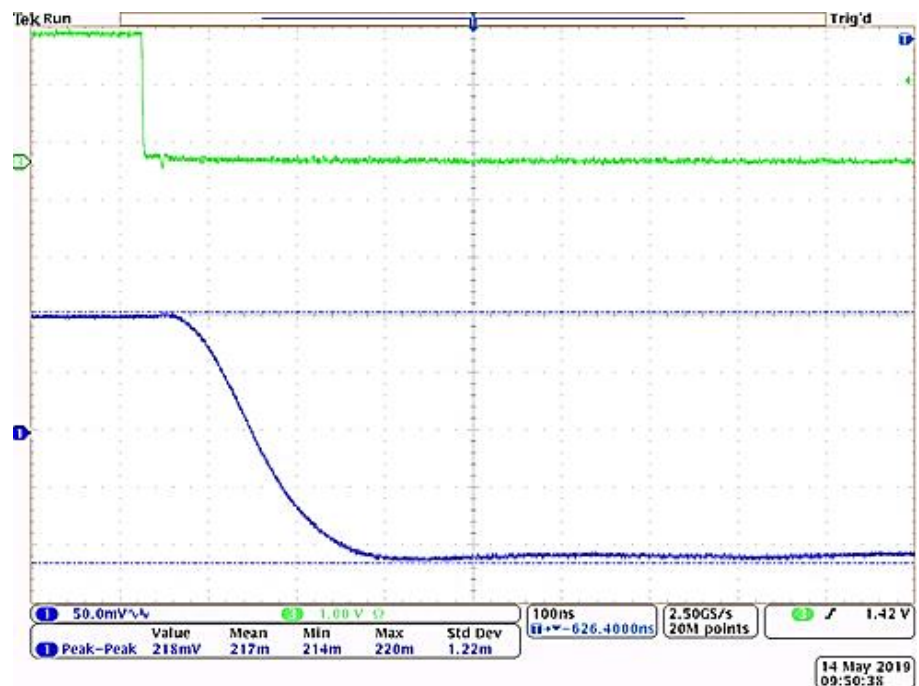


Figura 19. Ampiezza del segnale d'uscita considerando le sovraelongazioni

Infine per verificare che la tensione di uscita e il tempo di discesa non varino al variare della temperatura abbiamo effettuato le misure ponendo il sistema all'interno della camera termica e rifatto i test in un range di temperatura che andava dai -40°C ai $+50^{\circ}\text{C}$.

I risultati che abbiamo ottenuto sono i seguenti:

Tabella 1

Ampiezza [mV]	Tensione picco-picco [mV]	Deviazione standard [mV]	Tempo di discesa [ns]	Temperatura [°C]
216	226	1,43	143,8	24
217	227	1,39	165,3	-40
217	227	1,45	162,2	-30
217	227	1,51	157,9	-20
216	227	1,58	152,9	-10
216	227	1,59	149,1	0
216	227	1,51	146,8	10
216	226	1,21	144,9	20
217	226	1,5	143,5	30
217	226	1,8	141,8	40
218	226	1,59	141,7	50

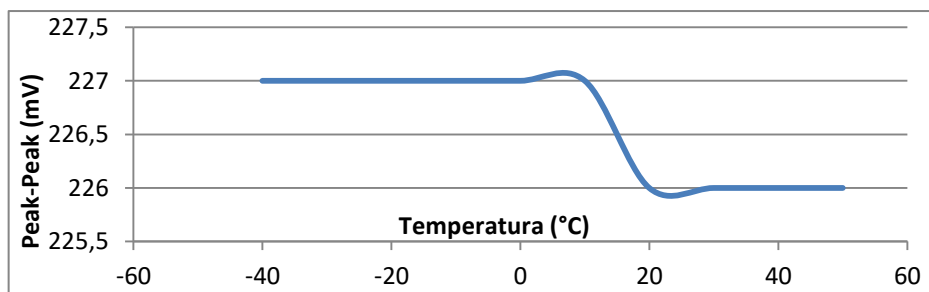


Figura 20. Variazione della tensione peak-peak al variare della temperatura.

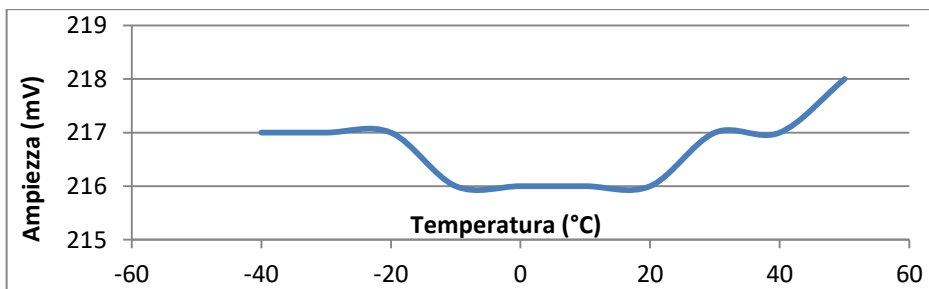


Figura 21. Variazione dell'ampiezza al variare della temperatura.

CONCLUSIONI

In conclusione possiamo quindi affermare che il sistema realizzato permette di generare un segnale a dente di sega con un offset di 2V con una variazione in temperatura abbastanza contenuta.

Infatti se andiamo ad analizzare i grafici sopra riportati possiamo vedere come la tensione di uscita vari di soli due millivolt in tutto il range di temperatura compreso tra i -40 e i +50 °C, mantenendo inoltre una deviazione standard inferiore ai due millivolt.

Bisogna inoltre considerare che il layout circuitale non è proprio dei migliori in quanto per motivi di test è stato necessario spostare più volte i componenti da un posto all'altro della board. Motivo per cui potrebbe verificarsi che in condizioni migliori i risultati già buoni ottenuti in tali condizioni potrebbero ulteriormente migliorare.

Bibliografia

AD8655. [Online] https://www.analog.com/media/en/technical-documentation/data-sheets/AD8655_8656.pdf.

ADG722. [Online] https://www.analog.com/media/en/technical-documentation/data-sheets/ADG721_722_723.pdf.

ADR435. [Online] https://www.analog.com/media/en/technical-documentation/data-sheets/adr430_431_433_434_435.pdf.

Agilent Technologies 81160A. [Online]
<http://literature.cdn.keysight.com/litweb/pdf/81160-91020.pdf>.

Agilent Technologies N6705B. [Online] <https://www.keysight.com/en/pd-1842303-pn-N6705B/dc-power-analyzer-modular-600-w-4-slots?cc=IT&lc=ita>.

BCV61C. [Online] <https://assets.nexperia.com/documents/data-sheet/BCV61.pdf>.

KEITHLEY DMM7510 . [Online]
<http://www.testequipmenthq.com/datasheets/KEITHLEY-DMM7510-Datasheet.pdf>.

LT5400. [Online] <https://www.analog.com/media/en/technical-documentation/data-sheets/5400fc.pdf>.

LT6202. [Online] <https://www.analog.com/media/en/technical-documentation/data-sheets/620234fd.pdf>.