

# **SELECCIÓN DE ÁNGULOS DE CONMUTACIÓN PARA UN INVERSOR MULTINIVEL EN CASCADA USANDO UN ALGORITMO DE BÚSQUEDA ALEATORIA**

## *SWITCHING ANGLES SELECTION FOR A CASCADED MULTILEVEL INVERTER USING A RANDOM SEARCH ALGORITHM*

**Jesús Aguayo Alquicira**

Tecnológico Nacional de México / CENIDET, México  
*jesus.aa@cenidet.tecnm.mx*

**Susana Estefany De León Aldaco**

Tecnológico Nacional de México / CENIDET, México  
*susana.da@cenidet.tecnm.mx*

**Oscar Sánchez Vargas**

Tecnológico Nacional de México / CENIDET, México  
*m20ce023@cenidet.tecnm.mx*

**Nicolás Torres Cruz**

Tecnológico Nacional de México / CENIDET, México  
*nicolas\_torres\_cruz@cenidet.edu.mx*

**Adolfo Rafael López Núñez**

Tecnológico Nacional de México / ITES de Irapuato, México  
*adolfo.lopez@itesi.edu.mx*

**Recepción:** 1/noviembre/2021

**Aceptación:** 20/diciembre/2021

### **Resumen**

Un inversor de cascada trifásico H-Bridge de varios niveles en condiciones de fallo de un solo interruptor puede funcionar como un inversor asimétrico aplicando un cambio en la estrategia de modulación para mejorar su rendimiento. Este documento presenta el Algoritmo de Búsqueda Aleatoria aplicado a la modulación de Eliminación Selectiva de Armónicos para Inversores de Cascada Multinivel Asimétricos. El algoritmo propuesto tiene por objeto encontrar una solución óptima a un conjunto de ecuaciones trascendentales, que garantizan la eliminación de armónicos no deseados y el control de la magnitud de la componente fundamental de la tensión generada por el inversor. Además, el algoritmo propuesto se comparó

con el algoritmo de optimización de enjambre de partículas y la estrategia tradicional de eliminación selectiva de armónicos. Los resultados comparativos obtenidos mostraron que la técnica de modulación que usa la técnica Algoritmo de Búsqueda Aleatoria es la más adecuada para el inversor multinivel trifásico de siete niveles (caso de estudio).

**Palabras Clave:** Algoritmo de búsqueda aleatoria, eliminación selectiva de armónicos, estrategia de tolerancia a fallos, inversor de modulación de ancho de pulso, inversor multinivel.

### **Abstract**

*A three-phase H-Bridge multi-level cascade inverter under Single-Switch Fault Condition can operate as an asymmetrical inverter by applying a change in the modulation strategy to improve its performance. This paper presents the Random Search Algorithm applied to the modulation of Selective Harmonic Elimination for Asymmetric Cascade Multilevel Inverters. The proposed algorithm aims to find an optimal solution to a set of transcendental equations, which guarantee the elimination of undesired harmonics and controlling the magnitude of the fundamental component of the voltage generated by the inverter. In addition, the proposed algorithm was compared with the Particle Swarm Optimization algorithm and the traditional selective harmonic elimination strategy. The comparative results obtained showed that the modulation technique using the Random Search Algorithm technique is the most suitable for the seven-level three-phase multilevel inverter (case study).*

**Keywords:** Fault Tolerant Strategy, Pulse Width Modulation inverter, Random Search Algorithm, Selective Harmonic Elimination, Multilevel inverter.

## **1. Introducción**

En los últimos años, la necesidad de mejorar el desempeño y el rendimiento de los inversores multinivel ha llevado a la proliferación de técnicas de modulación y estrategias de tolerancia a fallas [Franquelo, 2008]; [Kim, 2016]; [Norambuena, 2018]. En comparación con los inversores convencionales, los inversores multinivel

ofrecen características mejoradas tales como un alto rendimiento, una distorsión armónica total muy baja (THD por sus siglas en inglés de Total Harmonic Distortion), una tensión de conmutación más baja en los interruptores o dispositivos semiconductores de potencia (DSP), y la facilidad de implementar técnicas de para incrementar la confiabilidad, de diagnóstico y reconfiguración de fallas, y el uso de diversos métodos de optimización para maximizar o minimizar algún índice de rendimiento del convertidor de potencia [León, 2015].

En la literatura se han propuesto varios métodos de funcionamiento tolerante a fallos para cuando se produce una falla en un inversor multinivel en cascada (CMLI, por sus siglas en inglés Cascade Multilevel Inverter).

Los métodos de funcionamiento con tolerancia a fallos se pueden clasificar en dos categorías: Por un lado, las estrategias que reconfiguran la estructura hardware del inversor [Rodríguez, 2011]; [Vijeh, 2019], y por otro, las estrategias que modifican la técnica de modulación inversor [Aleenejad, 2016]; [Hadjou, 2018]. Sin embargo, no hay artículos que propongan el uso de ambas estrategias.

La propuesta de este artículo se centra en la implementación de una combinación de los métodos de tolerancia a fallos aplicados al CMLI. Cabe mencionar que cuando ocurre una falla en los DSPs que componen al CMLI (DSP en corto circuito o en circuito abierto), esa parte del inversor se desconecta y se puede implementar la técnica de reconfiguración de hardware (modificando la estructura del CMLI) al realizar dicha modificación el inversor ahora se encuentra en operación degradada y ahora se llama inversor multinivel asimétrico (ACMLI, por sus siglas en inglés Asymmetric Cascade Multilevel Inverter). Para que el ACMLI deje de operar de manera degradada se hace necesario la aplicación de la estrategia que modifica la técnica de modulación.

En este trabajo se presenta un CMLI trifásico de siete niveles teniendo como carga una resistencia trifásica en configuración en estrella. Además, se presenta el Algoritmo de Búsqueda Aleatoria (RSA por sus siglas en inglés Random Search Algorithm) [Torres, 2015] aplicado a un ACMLI empleando eliminación selectiva de armónicos - modulación por ancho de pulsos (SHE-PWM por sus siglas en inglés Selective Harmonic Elimination-Pulse Width Modulation). El algoritmo propuesto

tiene como objetivo encontrar una solución óptima a un conjunto de ecuaciones trascendentales, calcular los ángulos de conmutación apropiados para la eliminación de armónicos no deseados y el control de la magnitud en la componente fundamental de la tensión generada por un ACMLI de siete niveles. Además, el algoritmo propuesto se compara con el algoritmo de Optimización por enjambre de partículas (PSO, por sus siglas en inglés Particle Swarm Optimization) y la estrategia tradicional de eliminación selectiva de armónicos que utiliza el método de Newto-Raphson.

## 2. Métodos

### Inversor multinivel en cascada de 7 niveles

El amplio uso de los inversores multinivel se debe a la necesidad de obtener una señal de tensión alterna con bajo contenido armónico [Aleenejad, 2015], obtenida mediante la combinación de múltiples fuentes de tensión constante. Una característica importante es que el inversor multinivel tiene la capacidad de suministrar altos niveles de tensión añadiendo más niveles, sin necesidad de sobredimensionar a los interruptores DSP.

La representación general de un inversor multinivel trifásico de n-niveles y su principio básico de operación se puede explicar en la figura 1, donde, utilizando un número “s” de fuentes de tensión continua conectadas en serie y el correcto posicionamiento del interruptor “ $S_w$ ”, es capaz de sintetizar las tensiones entre fase y neutro correspondientes a “ $V_{A-N}(t)$ ”, “ $V_{B-N}(t)$ ” and “ $V_{C-N}(t)$ ”.

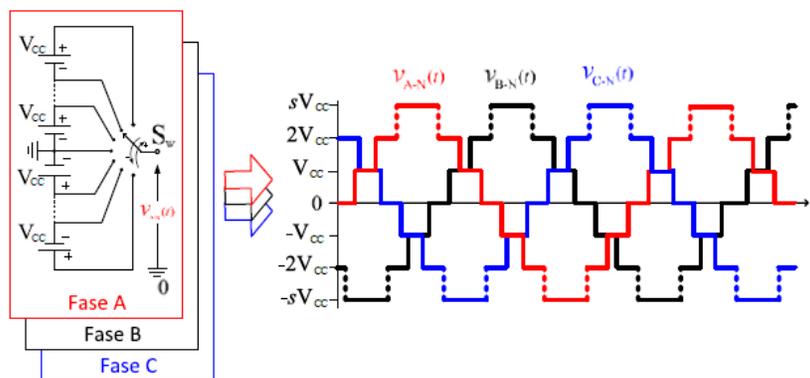


Figura 1 Inversor multinivel de n-niveles trifásico.

El número de niveles se encuentra relacionado con el número de fuentes de tensión continua de la siguiente manera, ecuación 1.

$$n = 2s + 1 \quad (1)$$

Dónde:

$n$ : número de niveles.

$s$ : número de fuente de tensión continua.

El número de interruptores (" $N_{sw}$ ") en el circuito principal de potencia del inversor multinivel en cascada de puentes "H" es, ecuación 2.

$$N_{sw} = 2(n - 1) \quad (2)$$

En un inversor multinivel de 7 niveles trifásico a medida que aumenta el número de interruptores, aumenta la posibilidad de ocurrencia de fallas y, en consecuencia, disminuye la confiabilidad del sistema del inversor [Davari, 2016].

### CMLI de siete niveles y libre de fallas

El CMLI consta de un conjunto de inversores monofásicos puentes H conectados en serie, como se muestra en la figura 2. El inversor multinivel trifásico de siete niveles consiste en tres puentes H conectados en serie para cada fase.

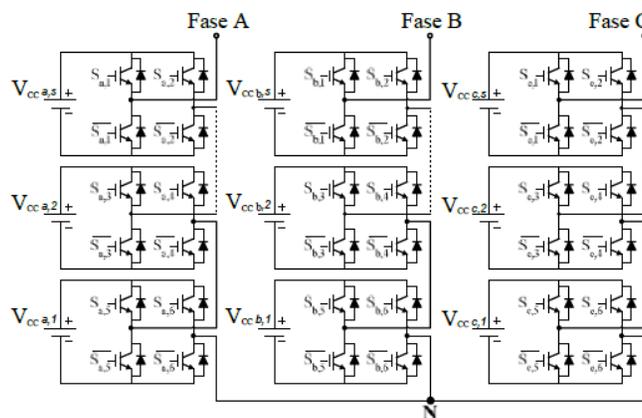


Figura 2 Inversor multinivel de 7-niveles trifásico libre de fallas.

Estos puentes H contienen una fuente de tensión independiente y cuatro interruptores [Jua, 2018]. La tensión de salida en alterna puede ser equivalente a

+3VCC, +2VCC, +VCC, 0, -VCC, -2 VCC y -3VCC; obteniendo de esta manera una salida que consta de siete niveles escalonados en cada una de las tres fases.

### Inversor siete niveles con falla en los interruptores

Cuando en un inversor multinivel trifásico de siete niveles ocurre una falla en uno de sus interruptores, por ejemplo, un interruptor en circuito abierto, la fase donde se tiene la falla presenta una pérdida de dos de los siete niveles y puede trabajar en régimen degradado. Sin embargo, modificando la tensión de alimentación de uno de los puentes H de la fase con falla, el inversor puede operar nuevamente con los siete niveles de salida; con un cambio mínimo en la estructura del inversor. A este cambio, se le conoce como inversor en cascada asimétrico [Javieret, 2018]; [Vargas, 2015].

Se aplican las estrategias de operación tolerante a fallas, que reconfiguran la estructura del hardware del inversor, como se muestra en la figura 3. La fase A está bajo falla y la tensión de alimentación en uno de los puentes H libre de fallas, se duplica para continuar operando en modo asimétrico.

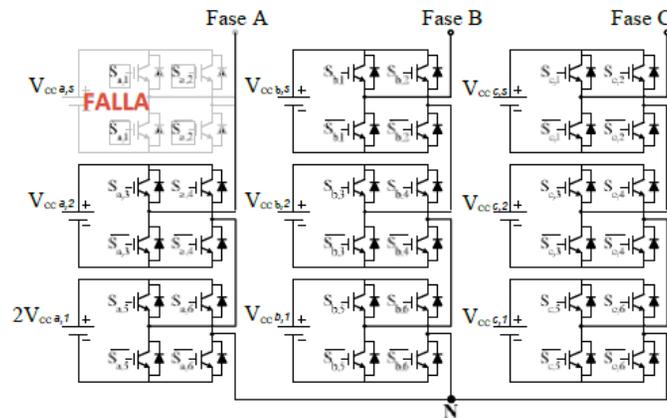


Figura 3 Inversor multinivel asimétrico de 7-niveles trifásico.

Para duplicar la tensión de entrada de un inversor sin falla, se puede emplear cualquier tipo de fuente conmutada tipo elevadora o reductora-elevadora. Este tipo de acción tiene algunas desventajas entre las que destaca, la de sobredimensionar los módulos de potencia en el inversor lo que incrementa el costo del inversor, y además, la confiabilidad del sistema también se ve afectada.

La tensión de salida de la fase A también es de siete niveles aun cuando la modulación cambia a un inversor multinivel asimétrico. Cuando una falla ocurre en una fase, las tensiones entre las fases cambian de amplitud, pero no de fase; esto puede verse como un desbalance en las tensiones entre las fases. Sin embargo, debido al método de reconfiguración usado, las tensiones entre fases son las mismas y se logra nuevamente el balance de las tensiones.

### Eliminación selectiva de armónicos

La modulación de SHE es la técnica de conmutación de baja frecuencia más utilizada en ACMLI. Este tipo de modulación se basa en la descomposición de la forma de onda de la tensión o corriente utilizando los coeficientes de la serie de Fourier.

El coeficiente fundamental de la tensión de salida se establece generalmente con un valor unitario, mientras que se establecen en cero los coeficientes para armónicos no deseados [Aleenejad, 2014]. Para obtener los ángulos de conmutación apropiados para los DSP, se utiliza un grupo de ecuaciones no lineales que se pueden resolver numéricamente.

La tensión de salida cambia en los ángulos  $\alpha_1, \alpha_2, \dots, \alpha_n$ . del teorema de Dirichlet podemos expresar la tensión de salida como una serie de Fourier, ecuación 3.

$$v(t) = \frac{a_0}{2} + \sum_{n=1}^{\infty} (a_n \cos(n\omega t) + b_n \sin(n\omega t)) \quad (3)$$

Donde las ecuaciones 4 y 5.

$$a_n = \frac{2}{T} \int_{-T/2}^{T/2} v(t) \cos(n\omega t) dt \quad (4)$$

$$b_n = \frac{2}{T} \int_{-T/2}^{T/2} v(t) \sin(n\omega t) dt \quad (5)$$

Debido a la naturaleza de la simetría de un cuarto de onda,  $a_0 = 0$ ,  $a_n = 0$ , y  $b_n$  se simplifica a la ecuación 6.

$$b_n(\text{impar}) = \frac{4v_{cc}}{n\pi} \sum_{k=1}^n \cos(n\omega k) \quad (6)$$

Existen dos maneras de implementar la modulación SHE-PWM, que se describen brevemente a continuación:

### SHE-PWM tipo I (SHE-I)

En la modulación SHE-I la frecuencia fundamental es una forma de onda de tensión de siete niveles con simetría de cuarto de onda y tres ángulos de conmutación ( $\alpha_1$ ,  $\alpha_2$  y  $\alpha_3$ .) como se muestra en la figura 4.

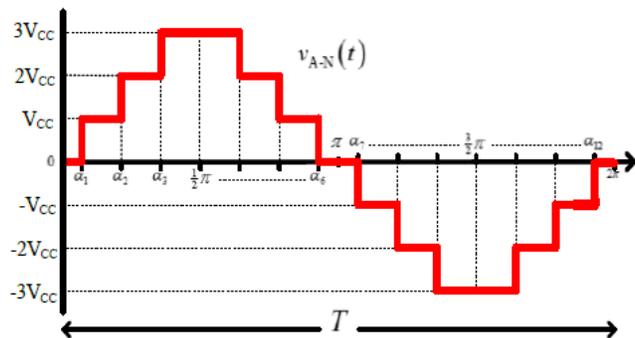


Figura 4 Forma de onda de la tensión de salida usando la modulación SHE-I.

La tensión de salida  $V_{A-N}$  en series de Fourier se expresa en la ecuación 7.

$$v_{A-N}(t) = \frac{4v_{cc}}{\pi} \sum_{n=1,3,5,7}^{\infty} \left[ \sum_{x=1}^3 \cos(n\alpha_x) \right] \frac{\sin(n\omega_0 t)}{n} \quad (7)$$

Tomando en consideración que las tensiones en un sistema trifásico balanceado las fases de cada tensión se encuentran desfasadas en  $0^\circ$ ,  $+120^\circ$  y  $-120^\circ$  y además, considerando que en un sistema trifásico balanceado con carga trifásica balanceada conectada en estrella, todos los armónicos de 3<sup>er</sup> orden se eliminan de manera natural. Los armónicos (5<sup>o</sup> y 7<sup>o</sup>) pueden eliminarse igualando a cero sus coeficientes de Fourier asociados, tal como se muestra en la ecuación 8.

$$\begin{aligned} f_{1va}(\alpha_1, \alpha_2, \alpha_3) &= \cos(\alpha_1) + \cos(\alpha_2) + \cos(\alpha_3) - K = 0 \\ f_{5va}(\alpha_1, \alpha_2, \alpha_3) &= \cos(5\alpha_1) + \cos(5\alpha_2) + \cos(5\alpha_3) = 0 \\ f_{7va}(\alpha_1, \alpha_2, \alpha_3) &= \cos(7\alpha_1) + \cos(7\alpha_2) + \cos(7\alpha_3) = 0 \end{aligned} \quad (8)$$

Donde:  $K$  representa a la amplitud del coeficiente fundamental.

El conjunto de ecuaciones no lineales en ecuación 8, puede resolverse usando métodos analíticos clásicos como Newton-Raphson o métodos metaheurísticos tales como RSA o PSO.

### SHE-PWM tipo II (SHE-II)

La técnica SHE-PWM con modulación de alta frecuencia (SHE-II), presenta más conmutaciones por nivel de tensión, obteniendo de esta manera nueve ángulos de conmutación ( $\alpha_1, \alpha_2$  y  $\alpha_9$ ) como se muestra en la figura 5. En este caso, también se tiene simetría de un cuarto de onda en la tensión de salida.

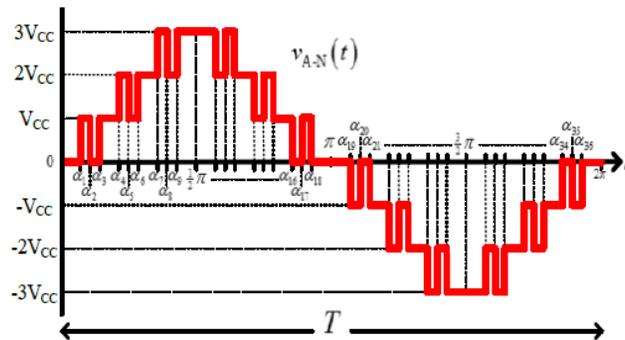


Figura 5 Forma de onda de la tensión de salida usando la modulación SHE-II.

La tensión de salida ( $V_{A-N}$ ) en series de Fourier se expresa en ecuación 9.

$$v_{A-N}(t) = \frac{4v_{CC}}{\pi} \sum_{n=1,3,5,7}^{\infty} \left[ \sum_{x=1}^9 \cos(n\alpha_x) \right] \frac{\sin(n\omega_0 t)}{n} \quad (9)$$

En este caso, se pueden eliminar más armónicos ajustando el coeficiente de Fourier a cero. El sistema de ecuaciones no lineales en ecuación 10, puede ser evaluado también de manera numérica.

### Estrategia tolerante a fallas propuesta

Cuando se produce una condición de fallo en un solo interruptor de un CMLI, los niveles de tensión alcanzables por la fase en fallo se reducen a cinco niveles de tensión. No obstante, las fases libres de fallos generan siete niveles de tensión.

$$\begin{aligned}
 f_1(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(\alpha x) - K = 0 \\
 f_5(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(5\alpha x) = 0 \\
 f_7(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(7\alpha x) = 0 \\
 f_{11}(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(11\alpha x) = 0 \\
 f_{13}(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(13\alpha x) = 0 \\
 f_{17}(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(17\alpha x) = 0 \\
 f_{19}(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(19\alpha x) = 0 \\
 f_{23}(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(23\alpha x) = 0 \\
 f_{25}(a_1, \dots, \alpha_9) &= \sum_{x=1}^9 \cos(25\alpha x) = 0
 \end{aligned} \tag{10}$$

En la estrategia propuesta en este artículo, se presenta una mezcla de dos estrategias de tolerancia a fallas: la fase defectuosa o en condición de falla puede funcionar asimétricamente (cambia la estructura del inversor simétrico a asimétrico, y obtiene siete niveles de tensión), y modificar el método de modulación (optimizando los ángulos de conmutación para los interruptores).

En contraste, la estrategia SHE convencional que utiliza Newton-Raphson, que sólo manipula las amplitudes de los armónicos, el ángulo de desplazamiento de fase de armónicos también se manipula para modificar el funcionamiento del inversor y generar tensiones de línea equilibradas. De esta manera, es posible utilizar técnicas de optimización para obtener el mejor resultado. Una técnica de optimización es un método numérico capaz de buscar un valor  $\alpha S \in R^n$ , donde  $R^n$  es una búsqueda en el espacio n-dimensional. Este valor es tal que minimiza o maximiza una función

objetivo  $f(\alpha s)$ . En este trabajo se analizan dos técnicas de optimización: PSO y la técnica propuesta denominada RSA.

### Optimización por enjambre de partículas (PSO)

La técnica de optimización PSO está inspirada en el comportamiento social del vuelo de las aves y los enjambres de abejas comúnmente llaman partículas [Kavousi, 2012]; [Taghizadeh, 2010].

En la técnica PSO, cada  $i$ -ésima partícula es tratada como un punto en un espacio  $n$ -dimensional representado por  $x_i = (x_{i1}, x_{i2}, \dots, x_{in})$ . La mejor posición encontrada por la partícula anterior, o aquella donde se obtiene el mejor valor en la función objetivo, se representa por  $P_i = (P_{i1}, P_{i2}, \dots, P_{in})$ .  $P_{gn}$  representa la mejor posición encontrada por la población total. La velocidad de cambio de posición ( $v$ ) para una partícula,  $i$ , se representa como  $v_i = (v_{i1}, v_{i2}, \dots, v_{in})$ . [Bedi, 2013]; [Nabavi, 2010]. La ecuación del comportamiento de la partícula se expresa en ecuaciones 11 y 12.

$$V_{in}(t + 1) = \omega v_{in}(t) + C_1 R_1 [p_{in} - x_{in}(t)] + C_2 R_2 [p_{gn} - x_{in}(t)] \quad (11)$$

$$x_{in}(t + 1) = x_{in}(t) + v_{in}(t + 1) \quad (12)$$

Donde:  $C_1$  y  $C_2$ : constantes positivas,  $R_1$  y  $R_2$ : valores aleatorios entre  $[0, 1]$  y  $\omega$ : peso inicial. La ecuación 11 se utiliza para calcular la nueva velocidad de acuerdo con la velocidad anterior, la distancia desde la posición actual y la mejor posición dentro del grupo. La partícula se mueve a una nueva posición de acuerdo con la ecuación 12. El peso inercial ( $\omega$ ), se utiliza para controlar el impacto de las velocidades anteriores sobre la velocidad actual. La figura 6 muestra la dinámica del desplazamiento de una partícula utilizando el algoritmo PSO.

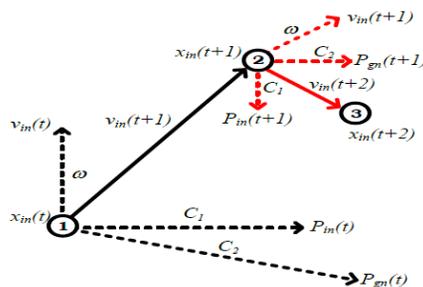


Figura 6 Desplazamiento dinámico de una partícula en el algoritmo PSO.

### Algoritmo de búsqueda aleatoria (RSA)

El objetivo de la técnica RSA es obtener soluciones a problemas complejos reduciendo el trabajo computacional, haciéndolo más simple y fácil de implementar, en comparación con el algoritmo PSO. En este caso, sólo se utiliza la mejor posición dentro del grupo para mover la partícula [Bedi, 2013]; [Kumar, 2004].

En este artículo, la técnica de RSA se implementó utilizando el software MATLAB® para obtener los ángulos de conmutación adecuados para el ACMLI.

El RSA tiene un número definido de elementos ( $\alpha_i = \alpha_1, \alpha_2, \alpha_3, \dots, \alpha_s$ ), que interactúan aleatoriamente en el espacio de solución, por lo tanto, sólo tiene los parámetros del espacio de búsqueda,  $R_\mu$  y la posición de la mejor partícula  $\alpha_{gb}$ . En el caso de la modulación SHE en un ACMLI de n niveles, se da el valor de  $R_\mu$  como en ecuación 13.

$$R_\mu = \alpha_{gb} \pm \mu \cdot \begin{bmatrix} \alpha_1 \\ \alpha_2 \\ \dots \\ \alpha_{s-1} \\ \alpha_s \end{bmatrix} \in \begin{bmatrix} \alpha_1 gn - \mu & \alpha_1 gn + \mu \\ \alpha_2 gn - \mu & \alpha_2 gn + \mu \\ \dots & \dots \\ \alpha_{(s-1)} gn - \mu & \alpha_{(s-1)} gn + \mu \\ \alpha_{(s)} gn - \mu & \alpha_{(s)} gn + \mu \end{bmatrix} \mu \in N \quad (13)$$

La figura 7 muestra una posible implementación de la dinámica de desplazamiento de una partícula utilizando RSA. La figura 8 muestra el diagrama a flujo de la operación del algoritmo RSA.

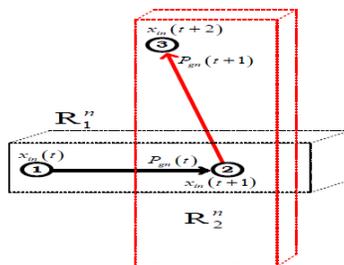


Figura 7 Desplazamiento dinámico de una partícula usando RSA.

### 3. Resultados

Para lograr el mejor rendimiento en el ACMLI, los resultados de la simulación se obtuvieron utilizando el software Matlab-Simulink. La tabla 1 muestra los parámetros utilizados en el programa de simulación.

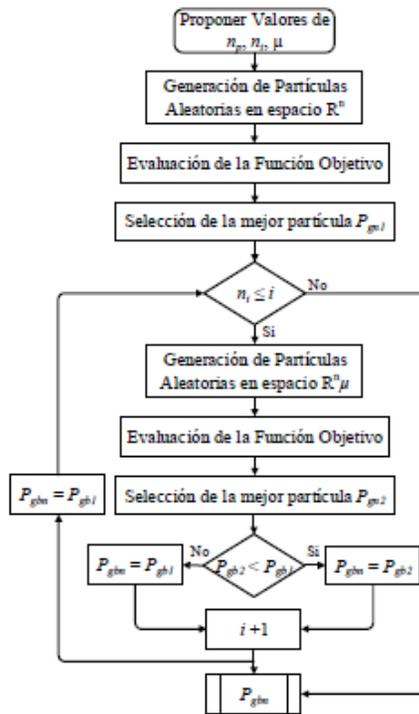


Figura 8 Diagrama de flujo del algoritmo RSA.

Tabla 1 Parámetros de simulación utilizados.

Parámetros	Unidades
Frecuencia de la tensión de salida en simulación	60 Hz
Tensión de alimentación para cada puente H	115 V
Tiempo de simulación	50 ms
Carga Resistiva en estrella	100 Ω

El funcionamiento de la estrategia de tolerancia a fallas propuesta en este artículo se ha verificado experimentalmente utilizando un prototipo de CMLI trifásico de siete niveles. La estructura del CMLI implementado se muestra en la figura 9. Los valores de los parámetros empleados en plataforma experimental se muestran en tabla 2.



Figura 9 Plataforma experimental CMLI.

Tabla 2 Parámetros experimentales empleados.

Parámetros	Unidades
Frecuencia de la tensión de salida en forma experimental	60 Hz
Tensión de alimentación para cada puente H	115 V
Interruptores (puente H)	IRAMS10UP60B
Tiempo muerto (puente H)	290 ns

La implementación de la estrategia propuesta se divide básicamente en dos partes: La primera consiste en la etapa de potencia, que es un CMLI simétrico (utilizando 9 módulos de potencia IRAMS10UP60B) con la característica para emular un ACMLI. Los módulos IRAMS10UP60B (Compuesto por cuatro dispositivos semiconductores tipo Transistor Bipolar de Compuerta Aislada "IGBT"), requieren que las señales de activación de los IGBT sean señales digitales generadas en una plataforma digital. Por lo tanto, la segunda etapa es la de control de las técnicas de modulación implementadas en una plataforma digital tipo FPGA modelo NEXYS-3 de la marca Xilinx®.

Para verificar el comportamiento del sistema en condición de falla de un solo interruptor, se analizó experimentalmente y mediante simulación con la modulación SHE-I (un ángulo de conmutación por nivel) y con SHE-II (tres ángulos de conmutación por nivel) para el ACML trifásico de 7 niveles, utilizando la técnica RSA para calcular los ángulos de conmutación.

La figura 10 muestra los resultados de la simulación con la modulación tipo SHE-I para el ACMLI trifásico bajo condición de falla de un sólo interruptor (permanece en circuito abierto). La figura 10 a) muestra la tensión de salida entre fase-neutro de cada una de las tres fases, mostrando que cada fase tiene siete niveles. La figura 10 b) muestra la tensión de salida de fase a fase. Tal como se observa se tiene más niveles de tensión debido al efecto del desfaseamiento de cada una de las tres fases.

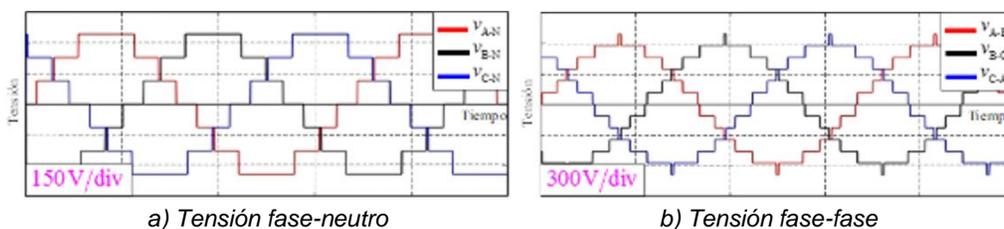


Figura 10 Resultados en simulación con la modulación RSA (SHE-I) escala 5 ms/div.

La figura 11 muestra los resultados experimentales con la modulación de SHE-I para el ACMLI trifásico de siete niveles bajo condición de falla de un solo interruptor (mismas condiciones de simulación). La figura 11a muestra la tensión fase-neutro en cada una de las tres fases y figura 11b la tensión de salida de fase a fase.

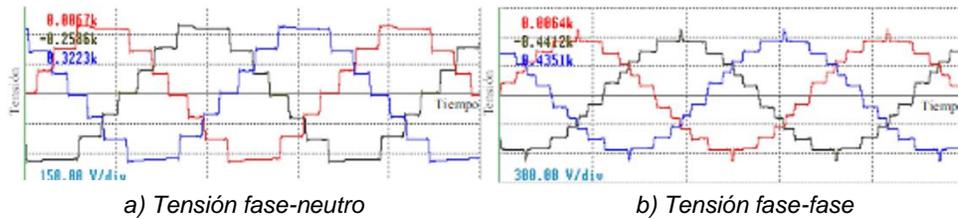


Figura 11 Resultados experimentales con la modulación RSA (SHE-I) escala 5 ms/div.

Es importante señalar que haciendo un análisis comparativo entre los resultados obtenidos en la simulación de figura 10 y los experimentales de figura 11, bajo las mismas condiciones de operación, se obtuvieron resultados muy similares. La figura 12 muestra los resultados de la simulación con la modulación tipo SHE-II para el ACMLI trifásico de siete niveles bajo condición de falla de un solo interruptor (permanece en circuito abierto). La figura 12a muestra la tensión de salida entre la fase-neutro de cada una de las tres fases, mostrando que se tiene en la tensión de salida en cada fase una señal de siete niveles y la figura 12b la tensión de salida de fase a fase, se presentan más niveles debido al desfaseamiento de cada una de las fases.

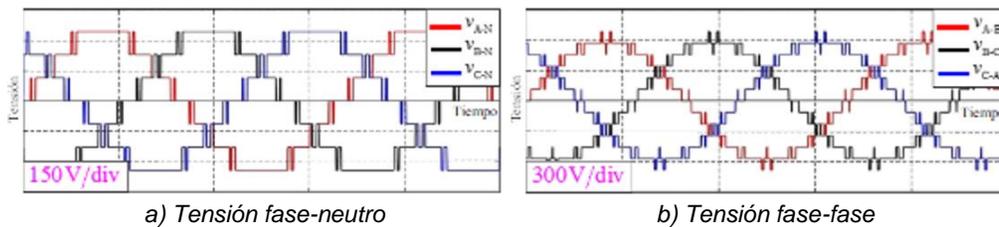


Figura 12 Resultados en simulación con la modulación RSA (SHE-II) escala 5 ms/div.

La figura 13 muestra los resultados experimentales con la modulación de SHE-II para el ACMLI trifásico de siete niveles bajo condición de falla de un solo interruptor (mismas condiciones de simulación). La figura 13a muestra tensión fase-neutro de cada una de las tres fases. La figura 13b se muestra la tensión de salida entre fases.

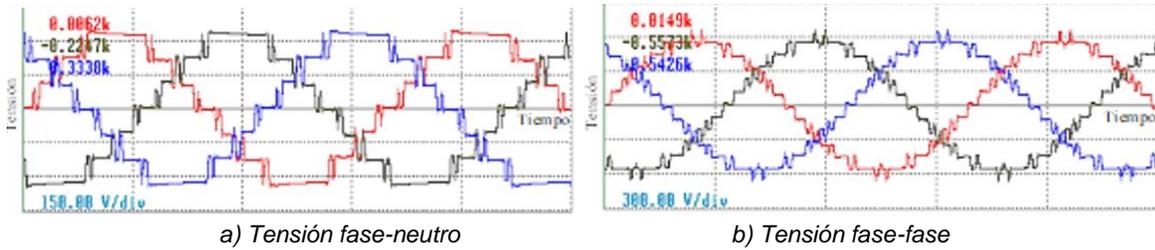


Figura 13 Resultados en experimentales con la modulación RSA (SHE-II) escala 5 ms/div.

Cabe señalar que haciendo un análisis comparativo entre los resultados obtenidos en la simulación de figura 12 y los experimentales de figura 13, bajo las mismas condiciones de operación, se obtuvieron resultados muy similares.

#### 4. Discusión

La figura 14 muestra una comparación de los resultados obtenidos utilizando seis técnicas de modulación en la tensión de Fase-Neutro del inversor. La figura 14a muestra los valores de THD obtenidos con cada técnica de modulación, y la figura 14b muestra el número de conmutaciones en los interruptores. La comparación gráfica demuestra claramente que el uso de la técnica RSA permite reducir el valor de THD y simultáneamente minimizar el número de conmutaciones.

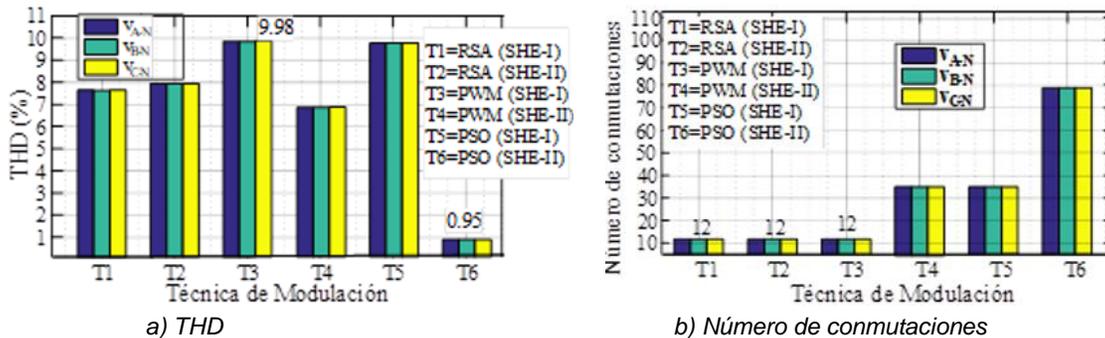


Figura 14 Comparación de resultados, Tensión Fase-neutro para diversas técnicas PWM.

Observando la figura 14a, utilizando PSO (SHE-I) y PSO (SHE-II), se obtienen valores de THD de aproximadamente 10% y 1% respectivamente; existe una clara diferencia de 10:1 en el valor de THD obtenido entre estas dos técnicas de modulación.

Utilizando la técnica RSA (SHE-I) se obtiene un valor de THD de alrededor del 7,7%, y para RSA (SHE-II) se obtuvo un valor de THD de 7.98%. Ambos valores de THD son muy cercanos, no obstante, uno se obtuvo a frecuencia fundamental y otro a alta frecuencia.

En términos del número de conmutaciones, las técnicas RSA (SHE-I) y RSA (SHE-II) realizan 12 conmutaciones por ciclo, como se muestra en la figura 14 b), exhibiendo el número de conmutaciones más bajo junto con la técnica PWM (SHE-I). En contraste, utilizando PSO (SHE-I) y PSO (SHE-II) el número de conmutaciones por ciclo obtenido es de aproximadamente 38 y 78, respectivamente, exhibiendo el número de conmutaciones más alto comparado con las otras técnicas bajo estudio. Por lo tanto, la técnica RSA ofrece una reducción de las pérdidas de conmutación, mejorando la eficiencia, la confiabilidad y el rendimiento térmico del sistema.

De la comparación de RSA y PSO con las otras técnicas de modulación, puede concluirse que estas técnicas proporcionan un buen equilibrio entre los parámetros de rendimiento del ACMLI en comparación con las técnicas tradicionales tales como PWM (SHE-I) y PWM (SHE-II). Sin embargo, RSA proporciona el mejor rendimiento porque utiliza un tiempo mínimo de ordenador y permite su fácil implementación en tarjetas digitales, como un FPGA, de la misma manera que la técnica de PSO. Sin embargo, la técnica RSA también ofrece encontrar la mejor solución para el cálculo de los ángulos de conmutación, con menos cálculos que la técnica PSO, debido a que emplea un mecanismo para una solución aleatoria.

En la sección 5.1 del estándar IEEE 519-2014 [IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems, 2014] se especifica los límites recomendados para los armónicos de voltaje, indicando que para aplicaciones menores a 1 kV (que representa nuestro caso de estudio) un valor de THD, considerando los componentes armónicos hasta el orden 50, con un límite máximo de 8% es aceptable para acatar las recomendaciones de dicho estándar. Con los resultados obtenidos de la figura 14 a) los resultados obtenidos con la técnica PWM (SHE-I) y la PSO (SHE-I) no cumplen dicho estándar al tener un valor de THD mayor al 8%.

La tabla 3 muestra el valor de la THD obtenido, así como su variación respecto al valor límite del estándar en función de la técnica de modulación utilizada.

Tabla 3 Comparación del valor de THD y su variación.

Técnica	THD (%)	Variación
$T1 = RSA$ (SHE-I)	7.71	-0.29
$T2 = RSA$ (SHE-II)	7.98	-0.02
$T3 = PWM$ (SHE-I)	9.98	+1.98
$T4 = PWM$ (SHE-II)	6.91	-1.09
$T5 = PSO$ (SHE-I)	9.97	+1.97
$T6 = PSO$ (SHE-II)	0.95	-7.05

Un valor negativo en la variación indica que el valor de la THD está por debajo del valor del límite máximo del estándar IEEE-519-2014. Un valor positivo en la variación indica que dicho valor se encuentra por encima del límite máximo señalado en el estándar, por lo tanto, no acredita el estándar. Las técnicas  $T3 = PWM$  (SHE-I) y  $T5 = PSO$  (SHE-I) se encuentran fuera de los límites establecidos en el estándar debido a que presentan valores positivos en la variación, mientras que la técnica  $T6 = PSO$  (SHE-II) es la que presenta un mayor valor negativo en la variación, por lo tanto, tiene un valor de THD muy por debajo del límite máximo señalado y acredita el estándar IEEE 519-2014.

## 5. Conclusiones

La técnica RSA propuesta cumple con su objetivo al encontrar una solución óptima a un conjunto de ecuaciones trascendentales aplicadas a la modulación de SHE, que garantiza la eliminación de armónicos no deseados y controla la magnitud del componente fundamental de la tensión generada por el ACMLI trifásico de siete niveles. La topología asimétrica es adecuada como método de reconfiguración, ya que sintetiza tensiones equilibradas con un adecuado valor de THD.

Los resultados comparativos muestran que la técnica de modulación que usa la técnica RSA (se muestran como T1 y T2 en la figura 14) es la más adecuada para el inversor multinivel trifásico de siete niveles debido a que el valor de THD es muy

bajo en comparación con otras técnicas tradicionales, y exhibe el número de conmutaciones más bajo en comparación con las otras técnicas de modulación de alta frecuencia (SHE-II) analizadas en este trabajo.

## **6. Bibliografía y Referencias**

- [1] Aleenejad, M., Ahmadi, R., & Moamaei, P., (2014). Selective harmonic elimination for cascaded multicell multilevel power converters with higher number of H-Bridge modules. Paper presented at the 2014 Power and Energy Conference at Illinois (PECI).
- [2] Aleenejad, M., Mahmoudi, H., Moamaei, P., & Ahmadi, R., (2016). A New Fault-Tolerant Strategy Based on a Modified Selective Harmonic Technique for Three-Phase Multilevel Converters With a Single Faulty Cell. *IEEE Transactions on Power Electronics*, 31(4), 3141-3150. doi: 10.1109/TPEL.2015.2444661.
- [3] Aleenejad, M., Moamaei, P., Mahmoudi, H., & Ahmadi, R., (2015). Unbalanced Selective Harmonic Elimination for fault-tolerant operation of three phase multilevel Cascaded H-bridge inverters. Paper presented at the 2015 IEEE Applied Power Electronics Conference and Exposition (APEC).
- [4] Bedi, P., Bansal, R., & Sehgal, P., (2013). Using PSO in a spatial domain based image hiding scheme with distortion tolerance. *Computers & Electrical Engineering*, 39(2), 640-654. doi: <https://doi.org/10.1016/j.compeleceng.2012.12.021>.
- [5] Davari, P., Zare, F., & Blaabjerg, F., (2016). Pulse Pattern-Modulated Strategy for Harmonic Current Components Reduction in Three-Phase AC–DC Converters. *IEEE Transactions on Industry Applications*, 52(4), 3182-3192. doi: 10.1109/TIA.2016.2539922.
- [6] Franquelo, L. G., Rodriguez, J., Leon, J. I., Kouro, S., Portillo, R., & Prats, M. A. M., (2008). The age of multilevel converters arrives. *IEEE Industrial Electronics Magazine*, 2(2), 28-39. doi: 10.1109/MIE.2008.923519.
- [7] Hadjou, F., Tabbache, B., Henini, N., & Benbouzid, M., (2018). Diagnosis of PWM Power Inverter Based on Fuzzy Logic and Concordia Current Pattern.

Paper presented at the 2018 International Conference on Applied Smart Systems (ICASS).

- [8] IEEE Recommended Practice and Requirements for Harmonic Control in Electric Power Systems, (2014). IEEE Std 519-2014 (Revision of IEEE Std 519-1992), 1-29. doi: 10.1109/IEEESTD.2014.6826459.
- [9] Javier, P. R., A, B. J. J., H, H. L. J., & R, U. R. F., (2018). Hybrid Modulation Strategy for Asymmetrical Cascade H-Bridge Multilevel Inverters. *IEEE Latin America Transactions*, 16(6), 1623-1630. doi: 10.1109/TLA.2018.8444158.
- [10] Jua, L. T. H., Juan, A. R. J., Aurelio, D. G., & Juvenal, R. R., (2018). Eight Levels Multilevel Voltage Source Inverter Modulation Technique. *IEEE Latin America Transactions*, 16(4), 1121-1127. doi: 10.1109/TLA.2018.8362146.
- [11] Kavousi, A., Vahidi, B., Salehi, R., Bakhshizadeh, M. K., Farokhnia, N., & Fathi, S. H., (2012). Application of the Bee Algorithm for Selective Harmonic Elimination Strategy in Multilevel Inverters. *IEEE Transactions on Power Electronics*, 27(4), 1689-1696. doi: 10.1109/TPEL.2011.2166124.
- [12] Kim, S., Lee, J., & Lee, K., (2016). A Modified Level-Shifted PWM Strategy for Fault-Tolerant Cascaded Multilevel Inverters With Improved Power Distribution. *IEEE Transactions on Industrial Electronics*, 63(11), 7264-7274. doi: 10.1109/TIE.2016.2547917.
- [13] Kumar, R., Kabamba, P. T., & Hyland, D. C., (2004). Analysis and parameter selection for an Adaptive Random Search algorithm. Paper presented at the 2004 43rd IEEE Conference on Decision and Control (CDC) (IEEE Cat. No.04CH37601).
- [14] León Aldaco, S. E. D., Calleja, H., & Aguayo-Alquicira, J., (2015). Metaheuristic Optimization Methods Applied to Power Converters: A Review. *IEEE Transactions on Power Electronics*, 30(12), 6791-6803. doi: 10.1109/TPEL.2015.2397311.
- [15] Nabavi Kerizi, S. H., Abadi, M., & Kabir, E., (2010). A PSO-based weighting method for linear combination of neural networks. *Computers & Electrical Engineering*, 36(5), 886-894. doi: <https://doi.org/10.1016/j.compeleceng.2008.04.006>.

- [16] Norambuena, M., Kouro, S., Dieckerhoff, S., & Rodriguez, J., (2018). Reduced Multilevel Converter: A Novel Multilevel Converter With a Reduced Number of Active Switches. *IEEE Transactions on Industrial Electronics*, 65(5), 3636-3645. doi: 10.1109/TIE.2017.2762628.
- [17] Rodríguez Blanco, M. A., Claudio Sánchez, A., Theilliol, D., Vela Valdés, L. G., Sibaja Terán, P., Hernández González, L., & Aguayo Alquicira, J., (2011). A Failure-Detection Strategy for IGBT Based on Gate-Voltage Behavior Applied to a Motor Drive System. *IEEE Transactions on Industrial Electronics*, 58(5), 1625-1633. doi: 10.1109/TIE.2010.2098355.
- [18] Taghizadeh, H., & Hagh, M. T., (2010). Harmonic Elimination of Cascade Multilevel Inverters with Nonequal DC Sources Using Particle Swarm Optimization. *IEEE Transactions on Industrial Electronics*, 57(11), 3678-3684. doi: 10.1109/TIE.2010.2041736.
- [19] Torres Cruz, N., Oliver Salazar M., & Aguayo Alquicira, J., (2015). Algoritmo de Búsqueda Aleatoria (ABA) Aplicado en Estrategia de Modulación por Eliminación Selectiva de Armónicos (SHE) para inversores Multinivel. Paper presented at the Congreso Nacional de Control Automático AMCA 2015, Cuernavaca, Morelos (México).
- [20] Vargas, R. A., Figueroa, A., De Leon, S. E., Aguayo, J., Hernandez, L., & Rodriguez, M. A., (2015). Analysis of Minimum Modulation for the 9-Level Multilevel Inverter in Asymmetric Structure. *IEEE Latin America Transactions*, 13(9), 2851-2858. doi: 10.1109/TLA.2015.7350030.
- [21] Vijeh, M., Rezanejad, M., Samadaei, E., & Bertilsson, K., (2019). A General Review of Multilevel Inverters Based on Main Submodules: Structural Point of View. *IEEE Transactions on Power Electronics*, 34(10), 9479-9502. doi: 10.1109/TPEL.2018.2890649.