

**DISEÑO E IMPLEMENTACIÓN DE UN INVERSOR TRIFÁSICO  
MULTINIVEL CON FIJACIÓN POR DIODOS**

**LUZ ADRIANA TREJOS GRISALES**

**UNIVERSIDAD TECNOLÓGICA DE PEREIRA  
MAESTRIA EN INGENIERÍA ELÉCTRICA  
PEREIRA**

**2010**

**DISEÑO E IMPLEMENTACIÓN DE UN INVERSOR TRIFÁSICO  
MULTINIVEL CON FIJACIÓN POR DIODOS**

**LUZ ADRIANA TREJOS GRISALES**

**Trabajo de Grado para optar al título de Magíster en Ingeniería Eléctrica**

**Director.**

**MSc. ALFONSO ALZATE GOMEZ**

**UNIVERSIDAD TECNOLÓGICA DE PEREIRA  
MAESTRIA EN INGENIERÍA ELÉCTRICA  
PEREIRA**

*A mis padres por su amor y apoyo incondicional y su interminable paciencia.*

*A mi hermano por sus valiosos consejos y comprensión.*

*A toda mi familia por el ánimo que me brindaron durante toda la realización de la maestría y de este proyecto...sin ustedes no sería ni la mitad de lo que soy.*

*A Dios por darme la mejor familia y los mejores amigos que cualquiera pudiera desear.*

## **AGRADECIMIENTOS**

*Al MSc. Alfonso Alzate Gómez por el apoyo brindado en la realización de este proyecto.*

*Al MSc. Carlos Alberto Restrepo y MSc. Carlos Andrés Torres por sus sugerencias y correcciones.*

*Al ingeniero Duberney Murillo Yarce por sus valiosos aportes.*

*A la ingeniera Marcela González por su colaboración.*

## CONTENIDO

	<b>Pág.</b>
<b>1. RESUMEN</b>	<b>1</b>
<b>1.1 Planteamiento del problema y justificación</b>	<b>2</b>
<b>1.3 Objetivos</b>	<b>3</b>
<b>1.3.1 Objetivo General</b>	<b>3</b>
<b>1.3.2 Objetivos específicos</b>	<b>3</b>
<b>1.4 Estructura de la tesis</b>	<b>4</b>
<b>2. ESTADO DEL ARTE DE LOS INVERSORES MULTINIVEL</b>	<b>6</b>
<b>2.1 Generalidades sobre los Inversores Multinivel</b>	<b>6</b>
<b>2.2 Topologías de Inversores Multinivel</b>	<b>8</b>
<b>2.2.1 Inversor con Fijación por Diodos</b>	<b>9</b>
<b>2.2.2 Inversor con Capacidades Flotantes</b>	<b>13</b>
<b>2.2.1 Convertidor con conexión en cascada             de puentes monofásicos</b>	<b>15</b>
<b>2.3 Estrategias de Conmutación para Inversores Multinivel</b>	<b>17</b>
<b>2.3.1 Modulación PWM</b>	<b>19</b>
<b>2.3.1.1 Técnicas de modulación con portadora                 modificada</b>	<b>21</b>
<b>2.3.1.2 Modulación basada en múltiples                 señales moduladoras</b>	<b>24</b>
<b>2.3.2 Modulación vectorial</b>	<b>25</b>
<b>2.3.3 Eliminación selectiva de armónicos</b>	<b>26</b>
<b>2.3.4 Otras técnicas de modulación</b>	<b>27</b>

<b>2.4 Técnicas de Control para Inversores Multinivel</b>	<b>27</b>
<b>2.5 Aplicación de los Inversores Multinivel</b>	<b>28</b>
<b>2.5.1 Accionamiento de motores de alterna</b>	<b>29</b>
<b>2.5.2 Compensación de armónicos y energía reactiva</b>	<b>29</b>
<b>2.5.3 Transmisión de energía en CC y sistemas bidireccionales</b>	<b>29</b>
<b>2.5.4 Sistemas flexibles de transmisión en alterna FACTS</b>	<b>29</b>
<b>2.5.5 Conexión a la red de fuentes de energía renovables</b>	<b>30</b>
<b>2.5.6 Sistemas de almacenamiento de energía en volante de inercia</b>	<b>30</b>
<b>2.6 Inversores Multinivel Comerciales</b>	<b>30</b>
<b>3. ESTUDIO Y SIMULACIÓN DEL INVERSOR MULTINIVEL CON FIJACIÓN POR DIODOS</b>	<b>33</b>
<b>3.1 Funcionamiento del inversor de tres niveles con fijación por diodos</b>	<b>33</b>
<b>3.2 Simulación del Inversor con Fijación por Diodos de tres Niveles</b>	<b>36</b>
<b>3.2.1 Simulación del Inversor Multinivel con Fijación por Diodos de una rama</b>	<b>36</b>
<b>3.2.2 Simulación del Inversor Multinivel con Fijación por Diodos Trifásico</b>	<b>43</b>
<b>3.2.2.1 Simulación con carga resistiva en Y con conexión al punto medio del bus de continua</b>	<b>43</b>
<b>3.2.2.2 Simulación con carga resistiva en Y sin conexión al punto medio del bus de continua</b>	<b>49</b>
<b>3.2.2.3 Simulación con carga resistiva e inductiva en Y con conexión al punto medio del bus de continua</b>	<b>51</b>
<b>3.2.2.4 Simulación con carga resistiva e inductiva en Y sin conexión al punto medio del bus de continua</b>	<b>59</b>

3.2.2.3 Análisis de los resultados de la simulación	61
3.3 Modelo Matemático del Inversor de tres niveles con fijación Por diodos	62
3.4 Comparación entre el inversor de dos niveles y el de tres niveles con fijación por diodos	65
<b>4. IMPLEMENTACIÓN DEL PROTOTIPO DE INVERSOR MULTINIVEL CON FIJACIÓN POR DIODOS Y EQUIPO EXPERIMENTAL</b>	<b>68</b>
4.1 Tarjetas de Potencia	68
4.2 Tarjetas de Disparo	71
4.3 Tarjeta con los condensadores del bus de continua	73
4.4 Tarjeta fuente para las tarjetas de disparo	74
4.5 Accesorios	75
4.5.1 Disipador	75
4.5.2 Aislante de mica	77
4.6 Generación de pulsos de disparo	78
4.6.1 Estrategia de Conmutación	80
4.7 Montaje del inversor trifásico	87
<b>5. PRUEBAS Y RESULTADOS</b>	<b>91</b>
5.1 Prueba en una rama del inversor con carga resistiva	91

<b>5.2 Prueba en una rama del inversor con carga resistiva e inductiva</b>	<b>95</b>
<b>5.3 Prueba inversor trifásico con carga R en conexión Y</b>	<b>99</b>
<b>5.4 Prueba inversor trifásico con carga RL en conexión Y</b>	<b>110</b>
<b>5.5 Tensión de cada interruptor</b>	<b>122</b>
<b>6. CONCLUSIONES</b>	<b>124</b>
<b>7. FUTURAS LÍNEAS DE INVESTIGACIÓN</b>	<b>125</b>
<b>8. BIBLIOGRAFÍA</b>	<b>126</b>

## LISTA DE FIGURAS

	Pág
<b>Figura 2.1 Topología inversor multinivel con fijación por diodos</b>	<b>9</b>
<b>Figura 2.2 Forma de onda de la salida de tensión de la fase a del inversor con fijación por diodos de 3 niveles</b>	<b>10</b>
<b>Figura 2.3 Inversor con fijación por diodos de 5 niveles</b>	<b>11</b>
<b>Figura 2.4 Forma de onda Forma de onda de la salida de tensión del inversor con fijación por diodos de 5 niveles</b>	<b>11</b>
<b>Figura 2.5 Inversor con capacidades flotantes de 3 niveles</b>	<b>13</b>
<b>Figura 2.6 Inversor con capacidades flotantes de 5 niveles</b>	<b>13</b>
<b>Figura 2.7 Inversor en cascada de 3 niveles</b>	<b>15</b>
<b>Figura 2.8 Inversor en cascada de 4 niveles</b>	<b>15</b>
<b>Figura 2.9 Rama inversor en cascada de 5 niveles</b>	<b>16</b>
<b>Figura 2.10 Estrategias de conmutación multinivel</b>	<b>19</b>
<b>Figura 2.11. a. Modulación PWM de dos niveles</b>	<b>20</b>
<b>Figura 2.11. b. Modulación PWM de tres niveles</b>	<b>21</b>
<b>Figura 2.12. Tipo A. Portadoras alternadas en contrafase</b>	<b>22</b>
<b>Figura 2.13. Tipo B. Portadoras con simetría respecto al eje horizontal</b>	<b>23</b>

<b>Figura 2.14. Tipo C. Portadoras en fase</b>	<b>23</b>
<b>Figura 2.15. Modulación Bipolar para un inversor de tres niveles</b>	<b>24</b>
<b>Figura 2.16. Diagrama de vectores de estado para un inversor de tres niveles</b>	<b>25</b>
<b>Figura 2.17. Modelo ACS 1000 de ABB, refrigerado por aire</b>	<b>31</b>
<b>Figura 2.18. Modelo Simovert MV de Siemens</b>	<b>32</b>
<b>Figura 3.1. Topología Inversor Trifásico con Fijación por Diodos de tres Niveles</b>	<b>34</b>
<b>Figura 3.2 a. Configuración de interruptores en conducción para obtener <math>V_{pn}/2</math></b>	<b>34</b>
<b>Figura 3.2 b. Configuración de interruptores en conducción para obtener <math>-V_{pn}/2</math></b>	<b>35</b>
<b>Figura 3.2 c. Configuración de interruptores en conducción para obtener 0 V</b>	<b>35</b>
<b>Figura 3.3. Modelo Simulink del Inversor de una rama</b>	<b>37</b>
<b>Figura 3.4. Pulsos para el disparo de los mosfet</b>	<b>37</b>
<b>Figura 3.5 Tensión <math>V_{ao}</math></b>	<b>38</b>
<b>Figura 3.6. Corriente a través de la carga</b>	<b>38</b>
<b>Figura 3.7. Análisis de componentes armónicas de la tensión de fase</b>	<b>39</b>
<b>Figura 3.8. Análisis de componentes armónicas de la corriente de carga</b>	<b>39</b>

<b>Figura 3.9. Modelo Simulink del Inversor de una rama con carga RL</b>	<b>40</b>
<b>Figura 3.10. Tensión <math>V_{ao}</math></b>	<b>41</b>
<b>Figura 3.11. Corriente de carga</b>	<b>41</b>
<b>Figura 3.12. Análisis de componentes armónicas de la tensión de fase</b>	<b>42</b>
<b>Figura 3.13. Análisis de componentes armónicas de la corriente de carga</b>	<b>42</b>
<b>Figura 3.14. Modelo Simulink inversor trifásico con carga resistiva en Y</b>	<b>44</b>
<b>Figura 3.15. Tensiones de fase</b>	<b>45</b>
<b>Figura 3.16. Corrientes de carga</b>	<b>45</b>
<b>Figura 3.17. Análisis de componentes armónicas de la tensión de la fase A</b>	<b>46</b>
<b>Figura 3.18. Análisis de componentes armónicas de la corriente de carga de la fase A</b>	<b>47</b>
<b>Figura 3.19. Tensiones de línea</b>	<b>48</b>
<b>Figura 3.20. Análisis de componentes armónicas de la tensión de línea <math>V_{ab}</math></b>	<b>48</b>
<b>Figura 3.21. Tensiones de fase inversor sin conexión al punto medio del bus de continua</b>	<b>49</b>
<b>Figura 3.22. Corrientes de carga inversor sin conexión al punto medio del bus de continua</b>	<b>50</b>

<b>Figura 3.23. Tensiones de los condensadores del bus de continua</b>	<b>51</b>
<b>Figura 3.24. Tensiones de fase con carga RL</b>	<b>52</b>
<b>Figura 3.25. Corrientes de carga con carga RL</b>	<b>52</b>
<b>Figura 3.26. Análisis de armónicos de la tensión de la fase A</b>	<b>53</b>
<b>Figura 3.27. Análisis de armónicos de la tensión de la fase B</b>	<b>54</b>
<b>Figura 3.28. Análisis de armónicos de la tensión de la fase C</b>	<b>54</b>
<b>Figura 3.29. Análisis de armónicos de la corriente de la fase A</b>	<b>55</b>
<b>Figura 3.30. Análisis de armónicos de la corriente de la fase B</b>	<b>55</b>
<b>Figura 3.31. Análisis de armónicos de la corriente de la fase C</b>	<b>56</b>
<b>Figura 3.32. Tensiones de línea carga RL</b>	<b>57</b>
<b>Figura 3.33. Análisis de componentes armónicas de la tensión de línea Vab</b>	<b>57</b>
<b>Figura 3.34. Análisis de componentes armónicas de la tensión de línea Vbc</b>	<b>58</b>
<b>Figura 3.35. Análisis de componentes armónicas de la tensión de línea Vca</b>	<b>58</b>
<b>Figura 3.36. Tensiones de fase inversor sin conexión al punto medio del bus de continua</b>	<b>59</b>
<b>Figura 3.37. Corrientes de carga inversor sin conexión al punto medio del bus de continua</b>	<b>60</b>
<b>Figura 3.38. Tensión de los condensadores del bus de continua</b>	<b>61</b>

<b>Figura 3.39. Inversor trifásico con fijación por diodos con filtro LC y carga resistiva en “Y” y conexión al punto medio del bus de continua</b>	<b>63</b>
<b>Figura 3.40. Inversor convencional de dos niveles</b>	<b>65</b>
<b>Figura 3.41. Análisis de componentes armónicas de la corriente de la carga</b>	<b>66</b>
<b>Figura 3.42. Análisis de componentes armónicas de la corriente de la carga</b>	<b>67</b>
<b>Figura 4.1a. Diseño del circuito impreso de una rama</b>	<b>70</b>
<b>Figura 4.1b. Rama del inversor</b>	<b>70</b>
<b>Figura 4.2a. Diseño del circuito impreso de la tarjeta de disparo</b>	<b>72</b>
<b>Figura 4.2b. Tarjeta de disparo</b>	<b>72</b>
<b>Figura 4.3a. Diseño del circuito impreso conexión bus de continua</b>	<b>73</b>
<b>Figura 4.3b. Tarjeta de conexión bus de continua</b>	<b>74</b>
<b>Figura 4.4. Fuente de alimentación tarjeta de disparo</b>	<b>75</b>
<b>Figura 4.5. Procesador Digital de Señal TMS320F2812</b>	<b>78</b>
<b>Figura 4.6. Ambiente de desarrollo del Code Composer Studio</b>	<b>79</b>
<b>Figura 4.7. Conexión del DSP a la tarjeta de disparo a través del bloque conector</b>	<b>79</b>
<b>Figura 4.8. Imagen en osciloscopio de los pulsos generados para los dispositivos S1 y S22 de la primera rama</b>	<b>80</b>
<b>Figura 4.9. Modulación con dos portadoras</b>	<b>82</b>

<b>Figura 4.10. Modulación para el inversor completo</b>	<b>82</b>
<b>Figura 4.11a. Pulsos generados para el dispositivo S1 utilizando la portadora superior</b>	<b>83</b>
<b>Figura 4.11b. Pulsos generados para el dispositivo S2 utilizando la portadora inferior</b>	<b>83</b>
<b>Figura 4.11c. Señales complementarias de S1 (S11) y S2 (S22)</b>	<b>84</b>
<b>Figura 4.12a. Señales de disparo para el dispositivo S1 y su complemento S11 en la salida del DSP</b>	<b>85</b>
<b>Figura 4.12b. Señales de disparo para el dispositivo S2 y su complemento S22 en la salida del DSP</b>	<b>85</b>
<b>Figura 4.13a. Señales de disparo para el dispositivo S1 y su complemento S11 en la salida de la tarjeta de disparos</b>	<b>86</b>
<b>Figura 4.13b. Señales de disparo para el dispositivo S2 y su complemento S22 en la salida de la tarjeta de disparos</b>	<b>87</b>
<b>Figura 4.14. Montaje Inversor Trifásico</b>	<b>88</b>
<b>Figura 4.15. Conexión tarjetas de disparo a cada rama del inversor</b>	<b>89</b>
<b>Figura 4.16. Conexión DSP – Bloque conector</b>	<b>89</b>
<b>Figura 4.17. Conexión DSP a las tarjetas de disparo</b>	<b>90</b>
<b>Figura 5.1. Tensión en la carga</b>	<b>91</b>
<b>Figura 5.2. Tensión en la carga en la simulación</b>	<b>92</b>
<b>Figura 5.3. Componentes armónicas de la tensión en la carga</b>	<b>93</b>

<b>Figura 5.4. Análisis de la distorsión armónica de la tensión en la carga</b>	<b>93</b>
<b>Figura 5.5. Corriente en la carga</b>	<b>94</b>
<b>Figura 5.6. Componentes armónicas de la corriente de carga</b>	<b>94</b>
<b>Figura 5.7. Análisis de la distorsión armónica</b>	<b>95</b>
<b>Figura 5.8. Tensión de fase carga RL</b>	<b>96</b>
<b>Figura 5.9. Tensión de fase carga RL en la simulación</b>	<b>96</b>
<b>Figura 5.10. Componentes armónicas de la tensión en la carga</b>	<b>97</b>
<b>Figura 5.11. Análisis de la distorsión armónica de la tensión de carga</b>	<b>97</b>
<b>Figura 5.12. Corriente en la carga</b>	<b>97</b>
<b>Figura 5.13. Componentes armónicas de la corriente de carga</b>	<b>98</b>
<b>Figura 5.14. Análisis de la distorsión armónica</b>	<b>98</b>
<b>Figura 5.15 Tensión de fase Vao</b>	<b>99</b>
<b>Figura 5.16. Tensiones de fase en la simulación</b>	<b>100</b>
<b>Figura 5.17 Tensiones fases Vao y Vbo</b>	<b>101</b>
<b>Figura 5.18 Tensión de línea Vab</b>	<b>101</b>
<b>Figura 5.19 Tensiones de línea en la simulación</b>	<b>102</b>
<b>Figura 5.20. Componentes armónicas de la tensión de la fase A</b>	<b>102</b>
<b>Figura 5.21. Análisis de la distorsión armónica de la tensión de la fase A</b>	<b>103</b>

<b>Figura 5.22. Componentes armónicas de la tensión de la fase B</b>	<b>103</b>
<b>Figura 5.23. Análisis de la distorsión armónica de la tensión de la fase B</b>	<b>103</b>
<b>Figura 5.24. Componentes armónicas de la tensión de la fase C</b>	<b>104</b>
<b>Figura 5.25. Análisis de la distorsión armónica de la tensión de la fase C</b>	<b>104</b>
<b>Figura 5.26. Componentes armónicas de la tensión de línea Vab</b>	<b>104</b>
<b>Figura 5.27. Análisis de la distorsión armónica de la tensión línea Vab</b>	<b>105</b>
<b>Figura 5.28. Componentes armónicas de la tensión de línea Vbc</b>	<b>105</b>
<b>Figura 5.29. Análisis de la distorsión armónica de la tensión línea Vbc</b>	<b>105</b>
<b>Figura 5.30. Componentes armónicas de la tensión de línea Vca</b>	<b>106</b>
<b>Figura 5.31. Análisis de la distorsión armónica de la tensión línea Vca</b>	<b>106</b>
<b>Figura 5.32 Corriente en la carga de la fase A</b>	<b>106</b>
<b>Figura 5.33 Componentes armónicas de la corriente de la fase A</b>	<b>107</b>
<b>Figura 5.34 Análisis de las componentes armónicas de la corriente de la fase A</b>	<b>107</b>
<b>Figura 5.35 Corriente en la carga de la fase B</b>	<b>107</b>
<b>Figura 5.36 Componentes armónicas de la corriente de la fase B</b>	<b>108</b>
<b>Figura 5.37 Análisis de las componentes armónicas de la corriente de la fase B</b>	<b>108</b>

<b>Figura 5.38</b>	<b>Corriente en la carga de la fase C</b>	<b>108</b>
<b>Figura 5.39</b>	<b>Componentes armónicas de la corriente de la fase C</b>	<b>109</b>
<b>Figura 5.40</b>	<b>Análisis de las componentes armónicas de la corriente de la fase C</b>	<b>109</b>
<b>Figura 5.41</b>	<b>Tensión de la fase A</b>	<b>111</b>
<b>Figura 5.42</b>	<b>Tensiones fases Vao y Vbo</b>	<b>111</b>
<b>Figura 5.43</b>	<b>Componentes armónicas de la tensión de la fase A</b>	<b>112</b>
<b>Figura 5.44</b>	<b>Análisis de las componentes armónicas de la tensión de la fase A</b>	<b>112</b>
<b>Figura 5.45</b>	<b>Componentes armónicas de la tensión de la fase B</b>	<b>113</b>
<b>Figura 5.46</b>	<b>Análisis de las componentes armónicas de la tensión de la fase B</b>	<b>113</b>
<b>Figura 5.47</b>	<b>Componentes armónicas de la tensión de la fase C</b>	<b>113</b>
<b>Figura 5.48</b>	<b>Análisis de las componentes armónicas de la tensión de la fase C</b>	<b>114</b>
<b>Figura 5.49</b>	<b>Corriente en la carga de la fase A</b>	<b>114</b>
<b>Figura 5.50</b>	<b>Componentes armónicas de la corriente de la fase A</b>	<b>114</b>
<b>Figura 5.51</b>	<b>Análisis de las componentes armónicas de la corriente de la fase A</b>	<b>115</b>
<b>Figura 5.52</b>	<b>Corriente de carga de la fase B</b>	<b>115</b>
<b>Figura 5.53</b>	<b>Componentes armónicas de la corriente de la fase B</b>	<b>115</b>

<b>Figura 5.54</b>	<b>Análisis de las componentes armónicas de la corriente de la fase B</b>	<b>116</b>
<b>Figura 5.55</b>	<b>Corriente de carga de la fase C</b>	<b>116</b>
<b>Figura 5.56</b>	<b>Componentes armónicas de la corriente de la fase C</b>	<b>116</b>
<b>Figura 5.57</b>	<b>Análisis de las componentes armónicas de la corriente de la fase C</b>	<b>117</b>
<b>Figura 5.58</b>	<b>Tensión de línea Vab</b>	<b>117</b>
<b>Figura 5.59</b>	<b>Tensiones de línea en la simulación</b>	<b>118</b>
<b>Figura 5.60</b>	<b>Componentes armónicas de la tensión de línea Vab</b>	<b>118</b>
<b>Figura 5.61</b>	<b>Análisis de las componentes armónicas de la tensión de línea Vab</b>	<b>119</b>
<b>Figura 5.62</b>	<b>Componentes armónicas de la tensión de línea Vbc</b>	<b>119</b>
<b>Figura 5.63</b>	<b>Análisis de las componentes armónicas de la tensión de línea Vbc</b>	<b>119</b>
<b>Figura 5.64</b>	<b>Componentes armónicas de la tensión de línea Vca</b>	<b>120</b>
<b>Figura 5.65</b>	<b>Análisis de las componentes armónicas de la tensión de línea Vca</b>	<b>120</b>
<b>Figura 5.66</b>	<b>Tensiones en los interruptores</b>	<b>122</b>

## **LISTA DE TABLAS**

	<b>Pág</b>
<b>Tabla 2.1 Comparación entre las diferentes topologías de inversor multinivel</b>	<b>18</b>
<b>Tabla 3.1. Análisis de armónicos de las simulaciones realizadas</b>	<b>62</b>
<b>Tabla 5.1. Resultado prueba carga R</b>	<b>95</b>
<b>Tabla 5.2. Resultados prueba con carga RL</b>	<b>98</b>
<b>Tabla 5.3. Resultados prueba carga R</b>	<b>110</b>
<b>Tabla 5.4 Resultados prueba carga RL</b>	<b>121</b>
<b>Tabla 5.5 Tensiones en los interruptores</b>	<b>123</b>
<b>Tabla 5.6 Tensiones soportadas por los interruptores en un inversor de dos niveles</b>	<b>123</b>

## 1. RESUMEN

La calidad de la energía eléctrica es un concepto de gran interés en la actualidad ya que las perturbaciones en los sistemas eléctricos de distribución inciden directamente en todos los usuarios (residenciales, comerciales, industriales), además la regulación y supervisión del estado a las empresas distribuidoras hacen que la necesidad de suministrar energía con buen perfil de tensión y baja cantidad de armónicos (ruido y distorsión) sea mayor.

La calidad del suministro se basa fundamentalmente en garantizar una forma de onda de tensión adecuada pero como el sistema está expuesto a la conexión de cargas y componentes no lineales este objetivo se hace difícil de lograr, dado que estas alteran la amplitud de la onda e introducen componentes de frecuencia múltiplos de la fundamental, y por consiguiente una deficiente operación y posibles daños en los equipos alimentados con tal suministro.

La solución planteada para esta problemática consiste en la utilización de circuitos de compensación como el D-STATCOM (Distribution Static Compensator), el cual se basa en la topología VSC (Voltaje Sourced Converter) y utiliza electrónica de potencia avanzada para generar un conjunto de voltajes trifásicos sinusoidales balanceados con amplitud y fase rápidamente controlables.

Estos circuitos están basados principalmente en convertidores (CC/CA) que utilizan componentes de estado sólido. Estos componentes han marcado gran importancia en la electrónica de potencia en los últimos años sumado al desarrollo de los sistemas de control que permiten tener más versatilidad a la hora de implementar los circuitos de compensación.

## 1.1 PLANTEAMIENTO DEL PROBLEMA Y JUSTIFICACION

Con el aumento constante de las cargas no lineales conectadas a la red de alimentación aparecen muchos problemas de distorsión armónica y pérdida de eficiencia del sistema de potencia. Las cargas no lineales conectadas a la red a pesar de ser alimentadas con una tensión senoidal absorben corrientes que no son sinusoidales, las cuales forman perturbaciones en las señales eléctricas que afectan tanto al sistema mismo como a otros usuarios conectados [1]. Entre sus efectos sobre el sistema de potencia se pueden mencionar los armónicos que desmejoran el perfil de tensión, afectan la alimentación de las cargas conectadas, ocasionan pérdidas en los conductores, debilitan la regulación de tensión y disminuyen la vida útil de plantas y transformadores. Los armónicos también pueden ocasionar errores de disparo a los tiristores en equipos convertidores, inexactitudes en las mediciones, y falsos disparos en los dispositivos de protección; adicionalmente pueden llegar a representar problemas de inyección de ruido en circuitos de comunicación cercanos a los circuitos de potencia y afectar nocivamente el desempeño de algunos equipos propios de los consumidores, tales como controladores de velocidad de motores y fuentes de alimentación de computadoras. Y es debido a estos efectos nocivos que se hace necesario encontrar formas de mejorar la calidad de la energía.

Los inversores multinivel se han consolidado en los últimos años como una opción competitiva para la conversión de energía en el rango de media-alta potencia, desde el punto de vista técnico y económico. La conversión llevada a cabo por estos inversores puede considerarse un área joven dentro de la electrónica de potencia, la cual exhibe un gran potencial con una amplia aplicación en el futuro. La forma más general de entender el funcionamiento de un inversor multinivel es considerarlo como un sintetizador de tensión; la tensión alterna de salida de valor elevado se sintetiza a partir de diferentes niveles de tensión continua que se encuentran disponibles en la entrada y se modifican a través de las ramas de conmutación, de valor más pequeño. Esto brinda una serie de ventajas, como la posibilidad de trabajar con tensiones elevadas empleando los mismos dispositivos que en

un inversor convencional, también se logra una reducción de los armónicos en la onda de tensión de salida debido a la forma escalonada en que se genera; entre otras ventajas que se mencionan más adelante.

Una de las topologías más estudiadas y aplicadas es la de Fijación por Diodos (Diode Clamped), en la cual se forma la onda de tensión a partir de la acción de diodos de potencia que fijan las tensiones en los dispositivos semiconductores.

En este trabajo se estudiará la topología de Fijación por Diodos de tres niveles y se diseñará un prototipo con el cual se pretende analizar el funcionamiento de esta topología y establecer una base para trabajos futuros relacionados con el área de la compensación y el mejoramiento de la calidad de la energía.

### **1.3 Objetivos**

#### **1.3.1 Objetivo General**

Diseñar e implementar un prototipo de un inversor multinivel con la topología de Fijación por Diodos.

#### **1.3.2 Objetivos Específicos**

- Analizar ventajas y desventajas de la topología de Fijación por Diodos.
- Realizar un estudio comparativo entre la topología de Fijación por Diodos y la topología clásica mediante simulación.
- Analizar las técnicas de encendido y apagado de los dispositivos semiconductores de potencia a utilizar.

- Definir circuito de encendido y apagado de los dispositivos semiconductores de potencia.
- Simular la topología de Fijación por Diodos.
- Implementar un prototipo y realizar pruebas.

## 1.4 ESTRUCTURA DE LA TESIS

A continuación se describe la forma en que esta compuesta la presente tesis.

- **Capítulo 2. Estado del Arte de los Inversores Multinivel.**

En este capítulo se presenta una visión general de las diferentes topologías existentes para los inversores multinivel. Se describen tres topologías principales y se mencionan sus ventajas y desventajas, como también de las estrategias de conmutación y control aplicables a esta clase de inversores. También se describen algunas aplicaciones de los inversores multinivel.

- **Capítulo 3. Estudio y Simulación del Inversor Multinivel con Fijación por Diodos.**

En este capítulo se presentan las particularidades del funcionamiento del inversor multinivel con fijación por diodos apoyándose en resultados de simulaciones hechas en Matlab. También se muestra una comparación entre en funcionamiento del inversor convencional de dos niveles y el multinivel en la topología con Fijación por Diodos.

- **Capítulo 4. Implementación del prototipo de Inversor Multinivel con Fijación por Diodos y Equipo Experimental**

Este capítulo contiene la descripción del proceso mediante el cual se logra el desarrollo del inversor, el hardware implementado y el equipo necesario para su funcionamiento.

- **Capítulo 5. Pruebas y resultados**

En este capítulo se presentan las pruebas realizadas en la aplicación del inversor y el análisis de los resultados de las mismas.

Finalmente se presentan una serie de conclusiones y propuestas para trabajos futuros que se derivan de este proyecto.

## 2. ESTADO DEL ARTE DE LOS INVERSORES MULTINIVEL

### 2.1 Generalidades sobre los Inversores Multinivel

La dependencia sobre los combustibles de origen fósil, el grado de contaminación y el incremento en los costos despertó en la comunidad científica la necesidad de encontrar nuevas fuentes de energía más económicas y limpias. De esta forma se inicia el interés por las nuevas fuentes de energía y en particular por el diseño de convertidores de potencia basados en semiconductores [3].

En 1980 Nabae, Takahashi y Akagi presentaron su trabajo acerca de convertidores multinivel que supone el punto de partida de la investigación en esta área, convirtiéndose con el tiempo en una opción competitiva para la conversión de energía en el rango de media y alta potencia [2]. El desarrollo de la tecnología multinivel se ha visto marcado por dos factores, el progreso de la tecnología de materiales semiconductores (IGBT, MOSFET) en los últimos años y la evidente evolución de los procesadores digitales de señal como microprocesadores, DSP's y FPGA's. Estos factores han ido consolidando a los inversores multinivel como una buena opción desde el punto de vista técnico y económico. Los inversores multinivel son básicamente arreglos de semiconductores de potencia y fuentes DC. Las conmutaciones adecuadas de los semiconductores de potencia permiten que se forme un escalonamiento en la tensión de las fuentes DC, generando una onda de voltaje de varios niveles [4].

Algunas ventajas que ofrecen los inversores multinivel se listan a continuación:

- Permiten aumentar varias veces la tensión de trabajo del convertidor empleando los mismos interruptores que en un convertidor convencional. Cada interruptor debe bloquear únicamente la tensión correspondiente a un nivel de tensión continua,

evitando el inconveniente del equilibrado estático y dinámico inherente a la asociación serie de dispositivos electrónicos [3, 4].

- Generan tensiones de salida con menor distorsión armónica y pocas variaciones de tensión. Como consecuencia se obtiene una reducción del tamaño, peso y costo de los filtros.
- Conducen corrientes con poca distorsión.
- La frecuencia de conmutación del convertidor puede ser mayor que la frecuencia de conmutación de los interruptores (un múltiplo de esta) [6].
- La forma de onda de la tensión de salida presenta un escalonado multinivel que limita los transitorios de tensión, que son causa de problemas, especialmente en bobinados de motores, problema agravado si la distancia del convertidor al motor es larga [5, 9]. En consecuencia se reducen los problemas por interferencias electromagnéticas y se alarga la vida del motor.
- Generan tensiones en modo común menores, reduciendo el esfuerzo de los dispositivos semiconductores y permitiendo trabajar a mayores potencias.
- Contribuyen a la reducción del contenido armónico en tensiones y corrientes, aspecto de gran importancia frente a la regulación y supervisión por parte de las entidades del estado a las empresas distribuidoras que se hace cada vez más exigente.

A pesar de la funcionalidad de los inversores multinivel, estos también presentan limitaciones e inconvenientes como:

- Se emplea un número de interruptores elevado, por tanto la complejidad del control se incrementa significativamente.

- Pueden existir problemas de desequilibrios en las tensiones de los condensadores lo que podría afectar la acción del convertidor ya que un requisito indispensable es que dichas tensiones se mantengan constantes en cualquier condición de trabajo, con objeto de que cada condensador actúe como una fuente de tensión constante.

## 2.2 Topologías de Inversores Multinivel

Básicamente existen tres topologías que han sido objeto de estudio y aplicación actualmente y se listan a continuación [2, 3]:

- Inversor con fijación por diodos (Diode-Clamped Converter).
- Inversor con capacidades flotantes (Flying-Capacitor Converter).
- Convertidor con conexión en cascada de puentes monofásicos.

Sin embargo existen otras topologías que aunque de menor interés y aplicación real vale la pena mencionarlas.

- Inversor asimétrico híbrido.
- Inversor con puentes en cascada y fuentes CC/CC con aislamiento.
- Inversor con topologías multinivel en cascada.
- Inversor con conmutación suave.
- Rectificador elevador de tres niveles o inversor matricial.
- Inversores acoplados por transformador.
- Inversor Diode/Capacitor-Clamped
- Inversor New Diode-Clamped
- Inversor multinivel generalizado

### 2.2.1 Inversor con Fijación por Diodos (Diode-Clamped)

También es conocido como Neutral Point Clamped Converter (NPC), este inversor se puede considerar como el origen del inversor multinivel reciente y ha sido la topología de mayor estudio y aplicación en la actualidad. La topología se muestra en la Figura 2.1.

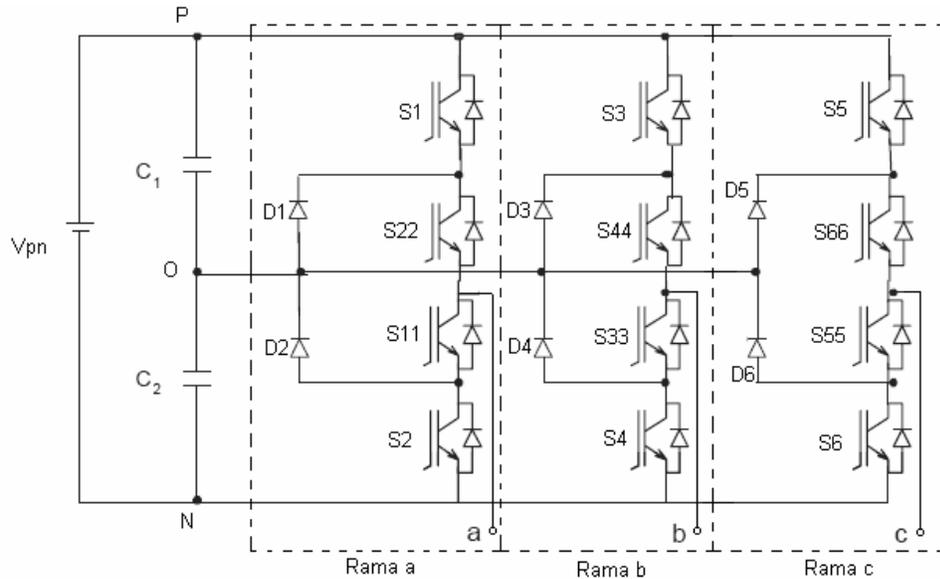


Figura 2.1 Topología Inversor Multinivel con Fijación por Diodos

En esta clase de inversor, la tensión del bus de continua está dividida por dos condensadores donde el punto medio “O” se define como el punto neutro. La tensión de salida en cada una de las fases, puede tomar tres niveles,  $V_{pn}/2$ , 0 y  $-V_{pn}/2$ . En la siguiente figura se ilustra la tensión de salida de una de las fases del inversor.

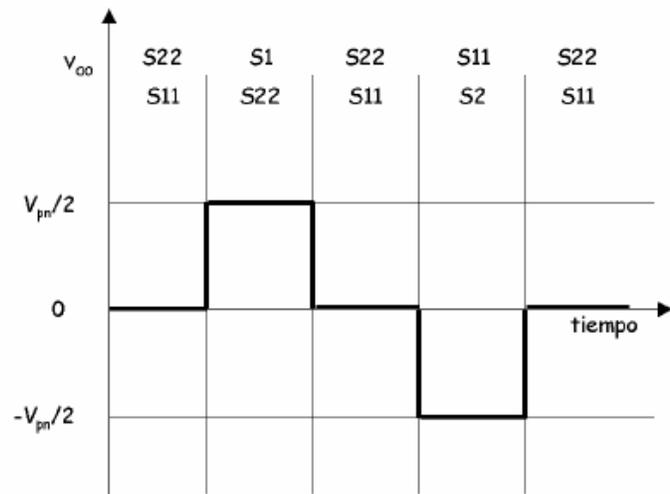


Figura 2.2 Forma de onda de la salida de tensión de la fase a del inversor con fijación por diodos de 3 niveles.

Los diodos conectados al punto medio son los elementos que fijan las tensiones de bloqueo de los interruptores a una fracción de la tensión del bus de continua, por lo tanto son el elemento clave de esta topología.

Esta topología puede extenderse a más niveles pero se aumenta considerablemente el número de dispositivos interruptores utilizados. En la Figura 2.3 se muestra un inversor con fijación por diodos de 5 niveles.

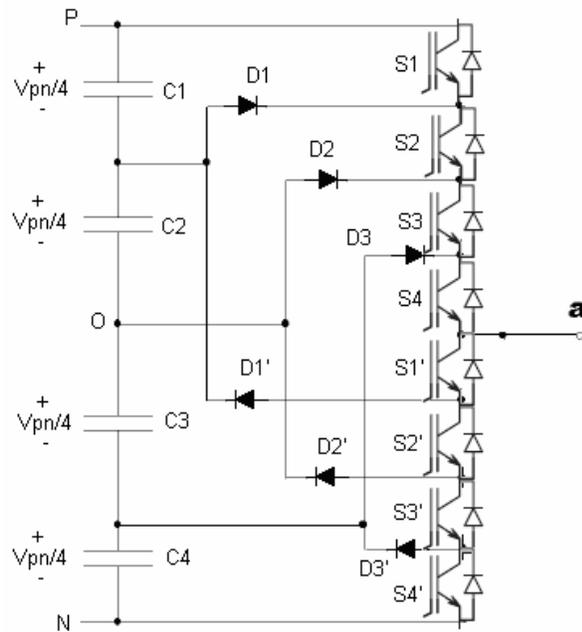


Figura 2.3 Inversor con fijación por diodos de 5 niveles.

La forma de onda de la tensión de salida es:

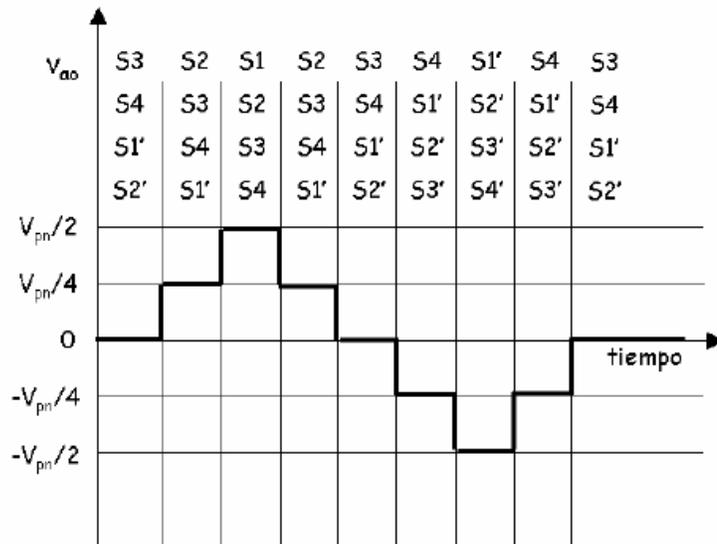


Figura 2.4 Forma de onda Forma de onda de la salida de tensión del inversor con fijación por diodos de 5 niveles.

En un inversor multinivel de más de tres niveles se aumenta la complejidad del modelo matemático y por consiguiente la de la estrategia de control y conmutación.

Las principales ventajas de esta clase de inversores son:

- La tensión a la que está sometido cada interruptor es igual a  $V_{pn}/(n-1)$ , donde  $n$  es la cantidad de niveles del inversor, evitando así someter a los interruptores a altas tensiones y deteriorando su funcionamiento.
- Utiliza pocos condensadores en comparación a otras topologías existentes.
- Se puede conectar directamente al bus de continua sin necesidad de crear otros buses adicionales.
- Cambio de estado accionando solo un interruptor.

Sin embargo con esta topología se pueden presentar los siguientes inconvenientes:

- Se requiere que los diodos sean de recuperación rápida y que soporten la corriente nominal del inversor.
- Es importante que las tensiones en los condensadores se mantengan equilibradas durante la operación del inversor, de otro modo se pueden obtener tensiones de salidas desequilibradas.
- A medida que se aumentan los niveles, aumenta en forma considerable la cantidad de elementos necesarios para el montaje del inversor.

### 2.2.2 Inversor con capacidades flotantes (Flying Capacitor)

Este inversor a diferencia del anterior, bloquea la tensión de cada interruptor a través de capacidades como se muestra en la Figura 2.5.

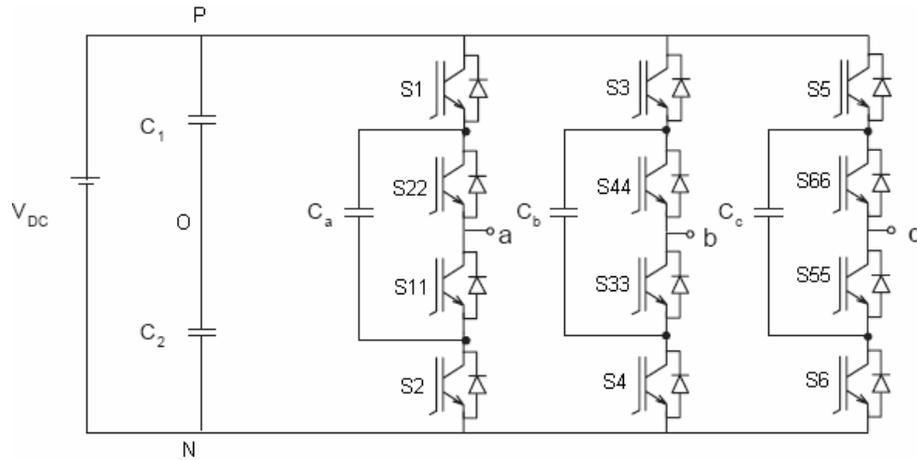


Figura 2.5 Inversor con capacidades flotantes de 3 niveles.

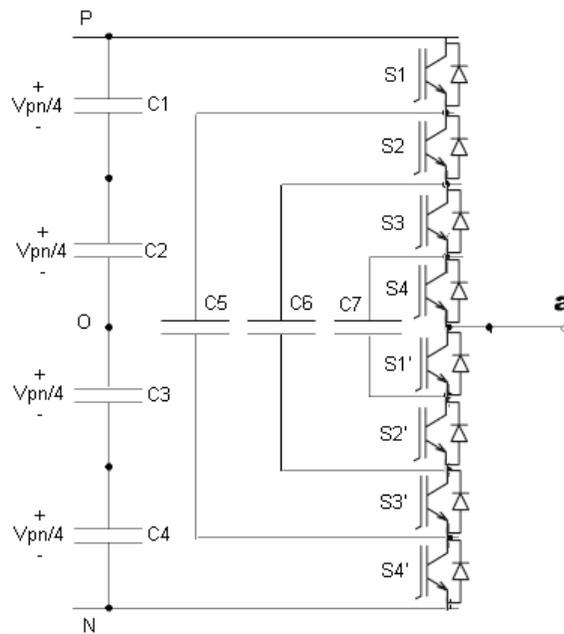


Figura 2.6 Inversor con capacidades flotantes de 5 niveles.

Las ventajas que ofrece este inversor son:

- No se utilizan diodos de potencia lo cual reduce la problemática asociadas a estos dispositivos.
- En control de tensión de los condensadores se hace a través de los estados redundantes del inversor.
- El control del equilibrio de las tensiones de los condensadores flotantes puede hacerse de forma independiente en cada rama, mientras que en la topología anterior debe hacerse para el sistema trifásico completo.

Los inconvenientes que presenta este tipo de inversor son:

- El número de condensadores utilizados es alta, y se deben tomar del mismo valor debido a que por ellos circula la misma corriente y de esta forma se pueden obtener valores similares en la tensión de rizado.
- Se debe definir un método de carga inicial de los condensadores flotantes.
- Existe el peligro de obtener efectos de resonancia debido a la cantidad de condensadores.
- Puede ser poco sensible a cambios de tensión rápidos en el bus de continua, debido a que los condensadores flotantes tardan cierto tiempo en alcanzar los valores de tensión normales para su funcionamiento ocasionando perturbaciones en la forma de onda de la salida.

### 2.2.3 Convertidor con conexión en cascada de puentes monofásicos

Esta topología se basa en la conexión de inversores monofásicos con fuentes de continua independientes. La Figura 2.7 muestra un convertidor en cascada de tres niveles.

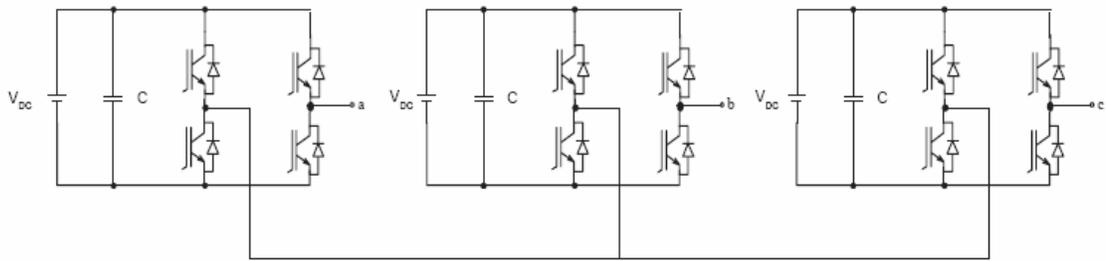


Figura 2.7 Inversor en cascada de 3 niveles.

En este caso solo es necesario un puente por fase. Para obtener un número par de niveles para esta topología se debe adicionar una rama de dos niveles a cada una de las fases del convertidor, en la Figura 2.8 se muestra como añadiendo una rama de dos niveles por fase al inversor de tres niveles se obtiene uno de cuatro.

En la Figura 2.9 se muestra una rama de un inversor en cascada de 5 niveles.

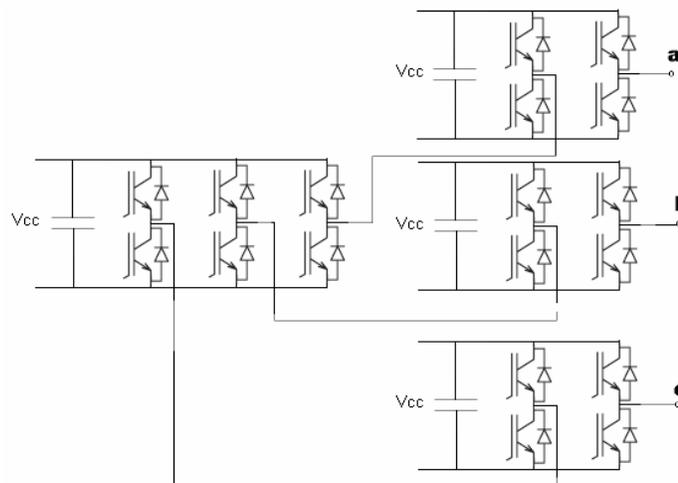


Figura 2.8 Inversor en cascada de 4 niveles.

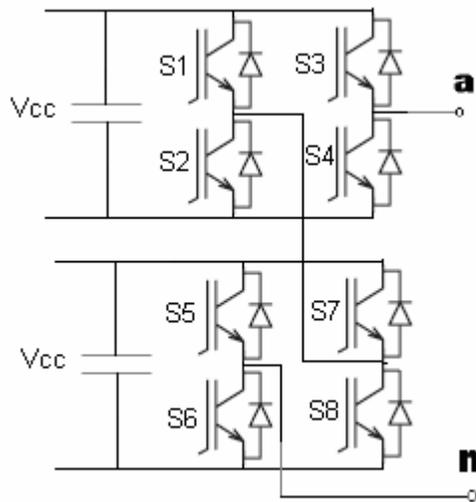


Figura 2.9 Rama inversor en cascada de 5 niveles

Los inversores multinivel en cascada presentan las siguientes ventajas:

- Su forma de construcción modular reduce la complejidad del montaje.
- Requieren menor número de componentes que otras topologías para alcanzar el mismo número de niveles.
- No requieren diodos de recuperación rápidos.
- El sistema de control es menos complejo ya que no hay condensadores que requieran mantener tensiones equilibradas.

Los inconvenientes que se pueden presentar en esta topología son:

- Se requieren fuentes independientes para cada puente por lo que se puede utilizar un transformador con múltiples secundarios, o varios transformadores.

- Los costos se pueden elevar por la inclusión de uno o más transformadores.

En la tabla 2.1 se muestra un cuadro comparativo con las tres topologías más importantes para inversores multinivel.

### 2.3 Estrategias de Conmutación para inversores Multinivel

La estrategia de conmutación es la encargada de regular la amplitud y la frecuencia y minimizar el contenido armónico de las tensiones y corrientes de salida del inversor, y dependiendo de la topología se debe encargar de mantener el equilibrio de los condensadores en el bus de continua.

Concepto	Topología		
	Fijación por diodos	Capacidades flotantes	Conexión en cascada
Interruptores con diodos en antiparalelo	$6(n-1)$	$6(n-1)$	$6(n-1)$
Diodos independientes con posibles tensiones de bloque diferentes	$6(n-2)$	0	0
Número real de diodos independientes	$3(n-1)(n-2)$	0	0
Capacitancias con posibles diferentes tensiones	$n-1$	$3n-5$	$(3n/2)-1.5$ (n impar) $(3n/2)-2$ (n par)
Número real de capacitancias	$n-1$	$(n-1)+((n-1)*(n-2))/2$	$3n/2-1.5$ (n impar) $(3n/2)-2$ (n par)
Tensión de bloqueo en los interruptores	$V_{pn}/(n-1)$	$V_{pn}/(n-1)$	Vcc (tensión de entrada en una etapa)
Número de niveles de tensión compuesta en la	$2n-1$	$2n-1$	$2n-1$

salida			
Número de niveles de tensión simple en la salida	$4n-3$	$4n-3$	$4n-3$

Tabla 2.1 Comparación entre las diferentes topologías de inversor multinivel.

Las estrategias de conmutación para inversores multinivel han atraído especial atención de los investigadores en la última década [3], entre las razones que representan el reto en la modulación se encuentran la complejidad de extender las técnicas convencionales al caso multinivel y la posibilidad de tomar ventaja de los grados de libertad que brindan los estados de conmutación adicionales inherentes a las topologías multinivel. Como consecuencia de esto se han ido desarrollando varios algoritmos, cada uno con características particulares dependiendo de la aplicación.

Los algoritmos de modulación se han dividido en dos grupos principales dependiendo del dominio en el cual operan: el dominio del espacio de estados o el dominio del tiempo. El principio de la modulación en el dominio del espacio de estados está basado en la generación del vector de tensiones, mientras que en el dominio del tiempo la idea es generar el nivel de tensión sobre el marco de referencia del tiempo [2].

La Figura 2.10 muestra los diferentes métodos de modulación para inversores multinivel.

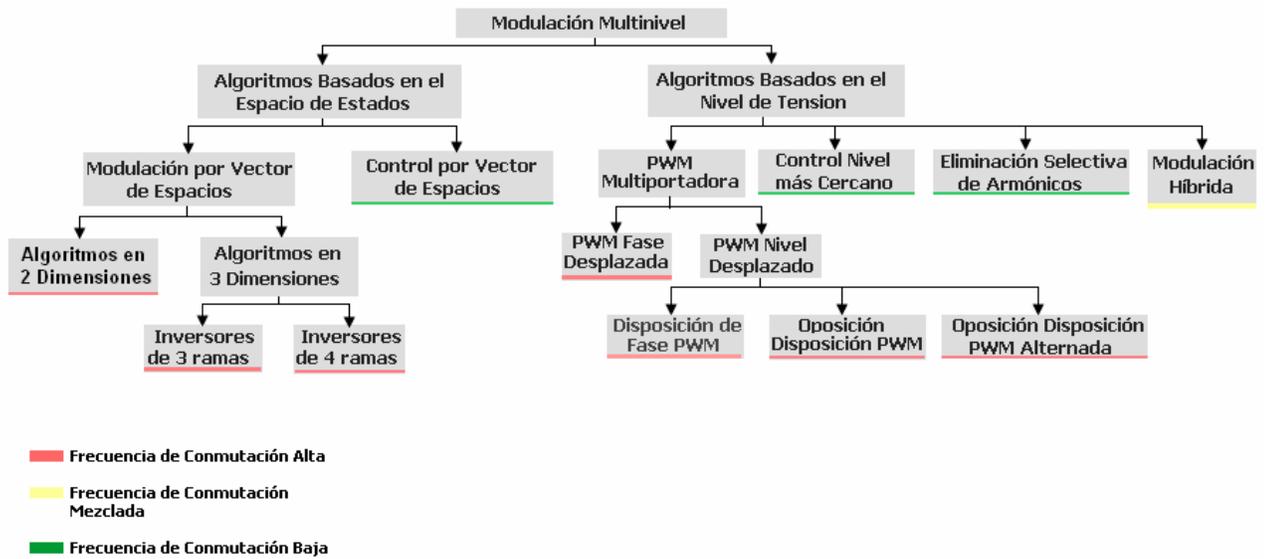


Figura 2.10 Estrategias de conmutación multinivel.

En general, los métodos de conmutación a baja frecuencia son recomendados en aplicaciones de alta potencia debido a la reducción de pérdidas por conmutación en los dispositivos, y las técnicas de conmutación a altas frecuencias son preferidas en aplicaciones de alto rango dinámico.

### 2.3.1 Modulación PWM

Las técnicas PWM tradicionales han sido extendidas a inversores multinivel logrando resultados exitosos. Este método compara una señal de referencia o moduladora con una señal de tipo triangular o diente de sierra llamada portadora, la cual debe ser de alta frecuencia con el fin de generar las señales de encendido y apagado para los interruptores del inversor [5].

Para un inversor de  $n$  niveles, se debe disponer de  $n-1$  señales portadoras con la misma frecuencia y la misma amplitud para que las bandas que ocupen sean contiguas. Una de las

ventajas importantes del inversor de tres niveles es que puede ser operado como un inversor convencional de dos niveles [4, 5].

El número de conmutaciones por ciclo de modulación en cada nivel del inversor depende de la frecuencia de la señal portadora y del tiempo de duración de la señal de referencia en dicho nivel [9]. En la Figura 2.11 se muestran algunas formas de modulación PWM mencionadas.

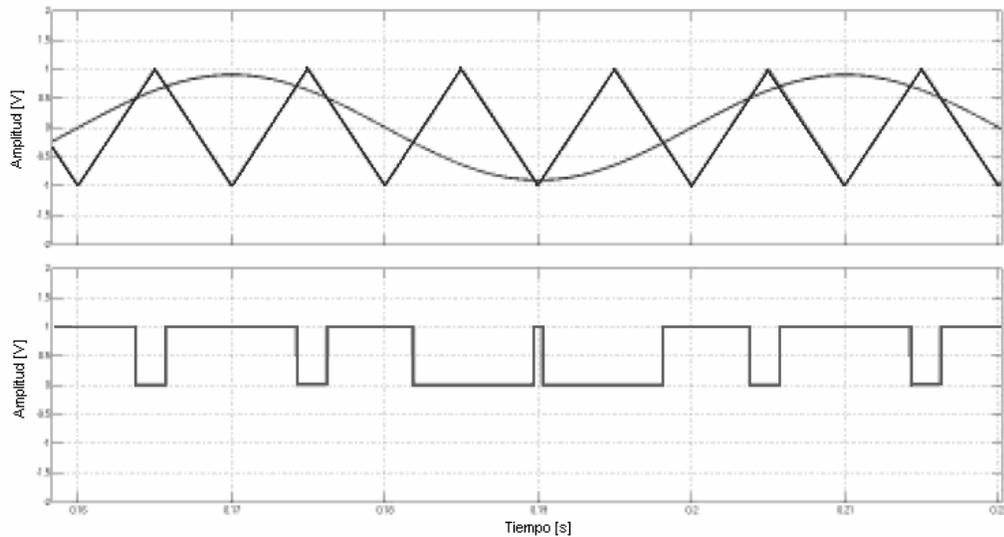


Figura 2.11. a. Modulación PWM de dos niveles.

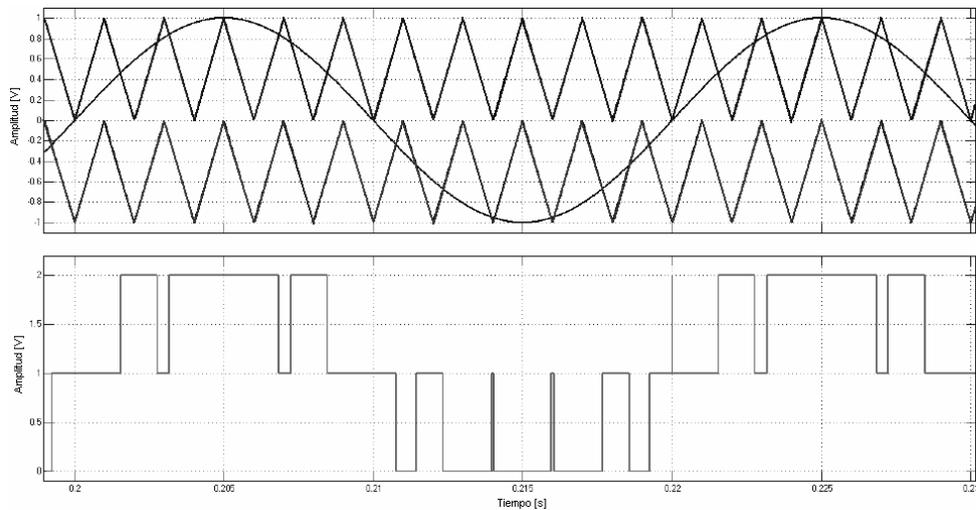


Figura 2.11. b. Modulación PWM de tres niveles.

En general la estrategia de conmutación PWM se caracteriza por:

- Simplicidad a la hora de implementarse.
- Contenido armónico reducido.
- Algunos niveles del inversor no se emplean cuando el índice de modulación es bajo.
- Ofrece buenos resultados en operación con sobremodulación.

### 2.3.1.1 Técnicas de modulación con portadora modificada

El método de la *Variación de la polaridad de la portadora*, presenta tres posibles disposiciones de onda triangular portadora basándose en sus polaridades relativas. El tipo A, tiene portadoras de igual polaridad. El tipo B, es el caso en el que las portadoras

alternadas se invierten. Finalmente en el tipo C todas las portadoras por encima del nivel cero tienen la misma polaridad relativa [3].

Con respecto a los armónicos, el tipo A tiene uno a la frecuencia de la portadora, en los múltiplos impares de esta. En cuanto al tipo B y C tienen un espectro armónico muy similar, en el cual no aparecen armónicos a la frecuencia de la portadora pero armónicos de orden impar aparecen a los lados de cada banda.

El método de la *Variación de la fase de la portadora* fue investigado principalmente para ser aplicado en inversores tipo *Diode-Clamped* y *Flying Capacitor* [4]. Básicamente este método emplea una señal triangular como portadora la cual es retrazada  $\pi/2$  con respecto a la referencia. La fase de la señal portadora es invertido cada medio ciclo con el fin de preservar la simetría de cuarto de onda [2]. En las Figuras 2.12 a 2.14 se ilustran los tres métodos de modulación mencionados aplicados a un inversor de cinco niveles.

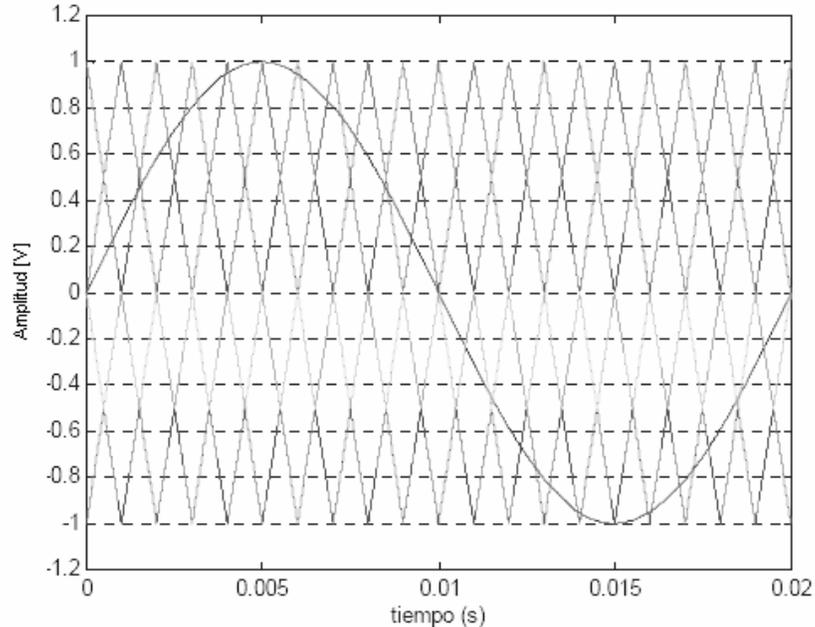


Figura 2.12. Tipo A. Portadoras alternadas en contrafase.

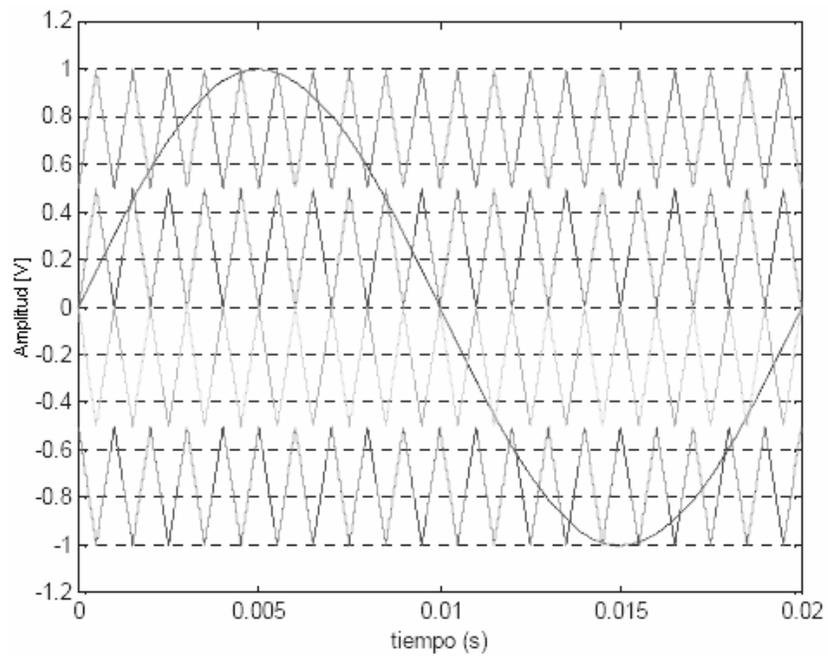


Figura 2.13. Tipo B. Portadoras con simetría respecto al eje horizontal.

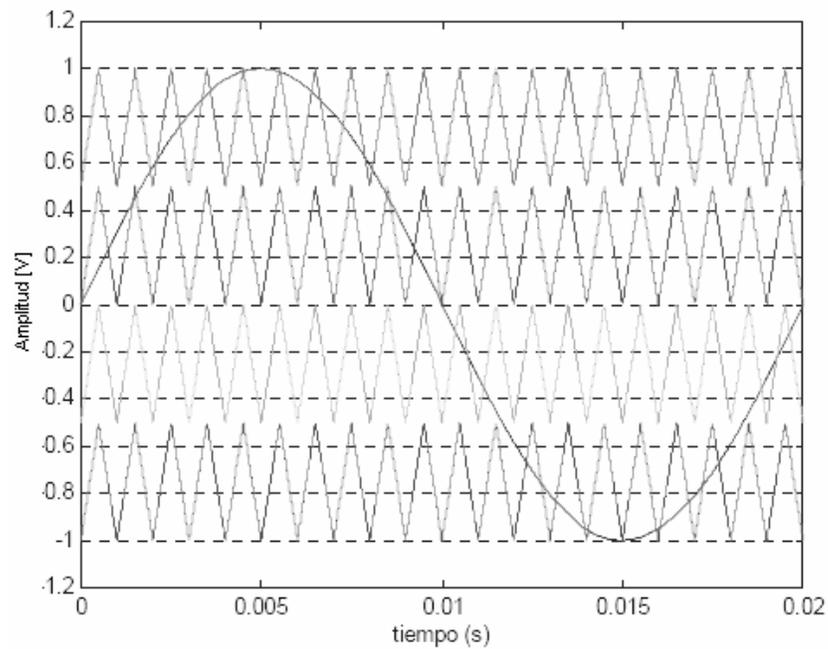


Figura 2.14. Tipo C. Portadoras en fase.

### 2.3.1.2 Modulación basada en múltiples señales moduladoras

También se conoce con el nombre de Modulación Bipolar [11]. Este método utiliza una sola señal triangular portadora y dos señales senoidales moduladoras para realizar la modulación en inversores de tres niveles como se muestra en la Figura 2.15.

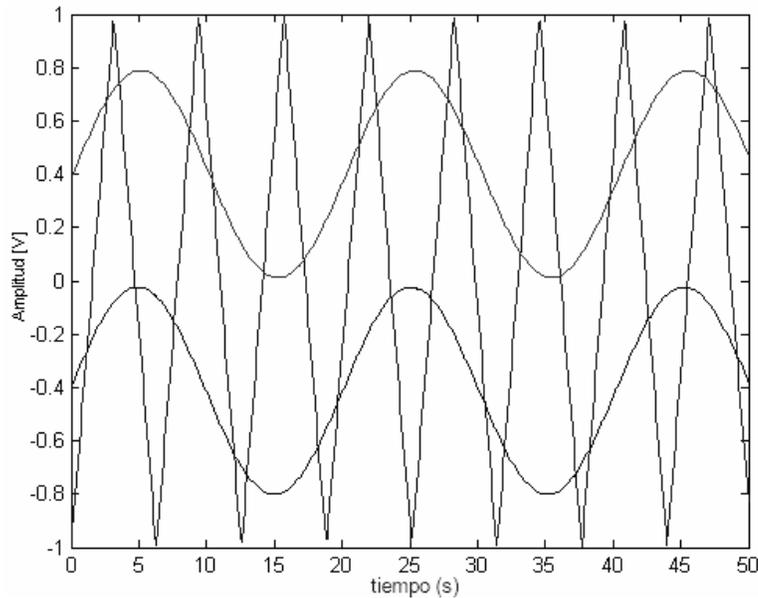


Figura 2.15. Modulación Bipolar para un inversor de tres niveles.

Las dos señales senoidales son obtenidas a partir de la suma de componentes DC positivas y negativas de una señal convencional de referencia. Dichas componentes DC pueden ser de magnitud uniforme o variable, esto se hace con el fin de romper cada conmutación entre los niveles exteriores forzando a que el PWM pase a través de un nivel intermedio [2].

Una de las ventajas que ofrece este método es que no hay problemas de ancho de pulso en las profundidades más bajas de la modulación, lo que normalmente es un problema crítico de diseño en la mayoría de los métodos básicos de modulación para inversores multinivel.

### 2.3.2 Modulación Vectorial

La modulación vectorial esta basada en la selección de los vectores espaciales de tensión [2]. La idea es representar cada uno de los posibles estados de la tensión del inversor a través de un vector, el conjunto de todos los vectores posibles conforma el diagrama vectorial de tensiones del inversor.

La tensión de salida deseada se expresa también como un vector de referencia como se muestra en la Figura 2.16, donde se muestran los 27 estados posibles para un inversor de tres niveles.

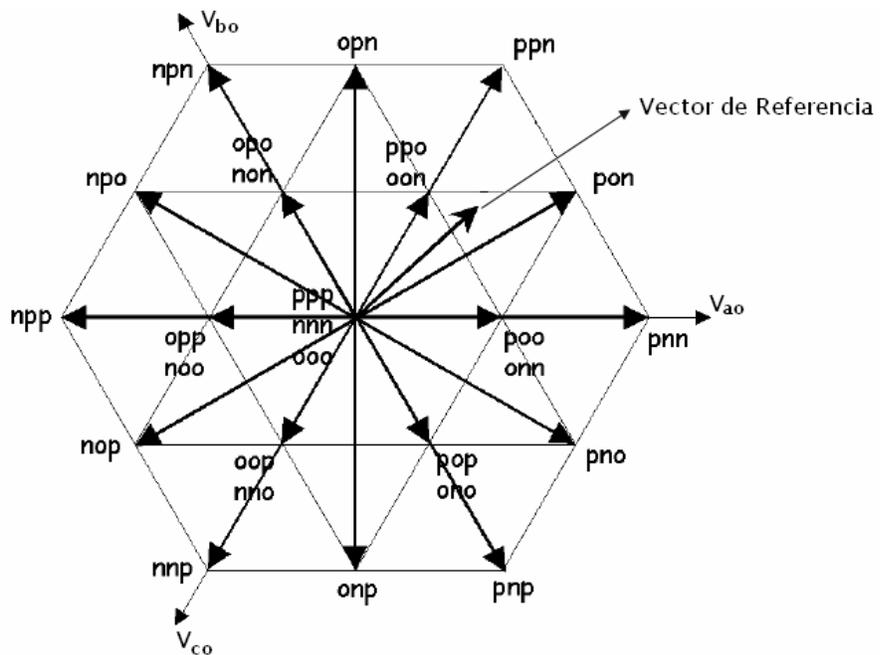


Figura 2.16. Diagrama de vectores de estado para un inversor de tres niveles.

El giro del vector de referencia se discretiza en cada periodo de conmutación, y en cada uno de estos se debe generar un nuevo vector de referencia. Como normalmente ningún vector de estado coincide con el de referencia, el valor es generado a partir del promedio de dos o

más vectores de estado [2] o se puede utilizar el método de los *tres vectores más cercanos* (Nearest Three Vector - NTV), el cual se caracteriza por obtener un contenido armónico reducido.

Otras características de la modulación vectorial son:

- Los valores de tensiones de salida con modulación vectorial son hasta un 15% superiores a los obtenidos utilizando una modulación PWM senoidal.
- La modulación se puede trabajar de forma sencilla en el dominio d-q o dominio de Park, lo que facilita que sea combinada con técnicas de control vectorial.
- La complejidad de la selección de los vectores de estado y de los estados redundantes se incrementa de forma severa con el número de niveles.

### **2.3.3 Eliminación Selectiva de Armónicos**

Este método fue introducido para bajas frecuencias de conmutación en 1960 y fue implementada inicialmente para tiristores [9]. El principio de este método es construir una forma de onda conmutada con algunas muescas que son utilizadas para cancelar armónicos específicos no deseados mediante el cálculo apropiado de los ángulos de conmutación. Generalmente los armónicos a cancelar son los más significativos, los de baja frecuencia, para los demás se puede recurrir a filtros [2]. Para lograr el cálculo adecuado de los ángulos se debe obtener un sistema de ecuaciones que es no lineal, lo que hace que este método sea difícil de aplicar en tiempo real, por lo tanto dicho cálculo suele hacerse fuera de línea, debido a esto a esta técnica también se le conoce como PWM óptimo o pre – calculado [3].

### **2.3.4 Otras técnicas de modulación**

En la literatura se pueden encontrar otras técnicas que en general pueden ser variaciones de las mencionadas, algunas de ellas son:

- Control directo de par (Direct Torque Control - DTC) [2].
- Modulación sigma – delta [3].
- Modulación Híbrida [3].
- Control por histéresis [2, 5].
- PWM aleatorio (Random PWM).

### **2.4 Técnicas de Control para Inversores Multinivel**

El control de los inversores multinivel esta sujeto al modelo matemático del inversor y a la aplicación del mismo. Normalmente las variables de control son las tensiones y corrientes de salida, la frecuencia, flujo de potencia activa y reactiva y en caso de que la topología lo requiera se debe incluir el control del equilibrio de los condensadores del bus de continua.

Después de haber definido las variables y tener claro el modelo, se debe escoger una ley de control para proceder a su diseño. Hay que recordar que la estrategia de control y la de conmutación deben ir relacionadas.

El modelado del inversor suele ser abordado separando las partes de continua (entrada del inversor) y alterna (salida del inversor) [2]. Por lo general a este modelo se le aplican diferentes operadores matemáticos con el fin de reducir su complejidad ya que en primera instancia se obtiene un modelo no lineal, el cual puede ser linealizado mediante diferentes técnicas, la más usada es la de perturbación y linealización alrededor de un punto de trabajo de régimen permanente. También se suelen aplicar transformaciones como la de 3 a 2 ejes o transformada de Park.

La ley de control que gobernará el funcionamiento del inversor puede ser basada en técnicas lineales o no lineales. Si se desea aplicar una técnica clásica de control debe tenerse en cuenta lo ya mencionado acerca de la linealización del modelo matemático. También se pueden aplicar técnicas de control no lineales aunque estas son considerablemente más complejas lo que puede conducir a errores y malos funcionamientos del inversor.

Según [2] las técnicas de control lineales son preferidas para los inversores multinivel y entre ellas se encuentran:

- Control proporcional – integral.
- Control Vectorial.
- Control Multivariable – LQR.

Algunas de las técnicas de control no lineal que pueden ser consideradas son:

- Control por planos deslizantes.
- Control basado en la función de Lyapunov.
- Control basado en lógica difusa.
- Control basado en redes neuronales.

## **2.5 Aplicaciones de los Inversores Multinivel**

Algunas de las aplicaciones de los inversores multinivel se mencionan a continuación teniendo en cuenta que el campo de acción de esta clase de inversores es bastante amplio.

### **2.5.1 Accionamiento de motores de alterna**

Esta es una de las aplicaciones más comunes donde normalmente se utiliza la topología de Fijación por Diodos con transistores IGBT [7].

### **2.5.2 Compensación de armónicos y energía reactiva**

La estructura multinivel permite que el inversor sea directamente conectado a un sistema de transmisión o distribución sin la necesidad de utilizar un transformador reductor [4]. Cualquiera de las tres topologías básicas puede ser utilizada para compensación.

### **2.5.3 Transmisión de energía en CC y sistemas bidireccionales**

El mismo sistema bidireccional (back – to - back) empleado para el accionamiento de motores de corriente alterna puede ser utilizado para conectar dos redes de corriente alterna asíncronas. Esto quiere decir que el inversor también puede ser tratado como un variador de frecuencia, un desfasador o un controlador de flujo de potencia [2].

### **2.5.4 Sistemas flexibles de transmisión en alterna (Flexible AC Transmisión Systems - FACTS)**

El concepto de FACTS se basa en la idea de alimentación distribuida, donde en la red se encuentran conectados una serie de sistemas que almacenan o entregan potencia en función de las necesidades de la red. Por su capacidad de trabajar con grandes potencias, los inversores multinivel constituyen una opción interesante para ser utilizados en equipos como por ejemplo sistemas con bobinas superconductoras SMES (Superconducting

Magnetic Energy Storage), compensadores de Var estáticos SVC (Static Var Compensator), o compensadores estáticos STATCOM.

### **2.5.5 Conexión a la red de fuentes de energía renovables**

Esta es tal vez una de las aplicaciones con más proyección de los inversores multinivel, ya que actualmente se están desarrollando proyectos para la generación de energía eléctrica a través de fuentes de energía renovables como paneles solares o generadores eólicos.

### **2.5.6 Sistemas de almacenamiento de energía en volante de inercia**

En este tipo de aplicación se almacena energía en un volante de inercia accionado normalmente por motor síncrono, el cual debe ser alimentado por un inversor con capacidad de regeneración como los mencionados.

## **2.6 Inversores multinivel comerciales**

A continuación se hace referencia a algunos inversores multinivel que se encuentran en el mercado actualmente. En la Figura 2.17 se muestra el modelo ACS 1000 de ABB y en la Figura 2.18 se muestra el modelo Simovert MV de Siemens.

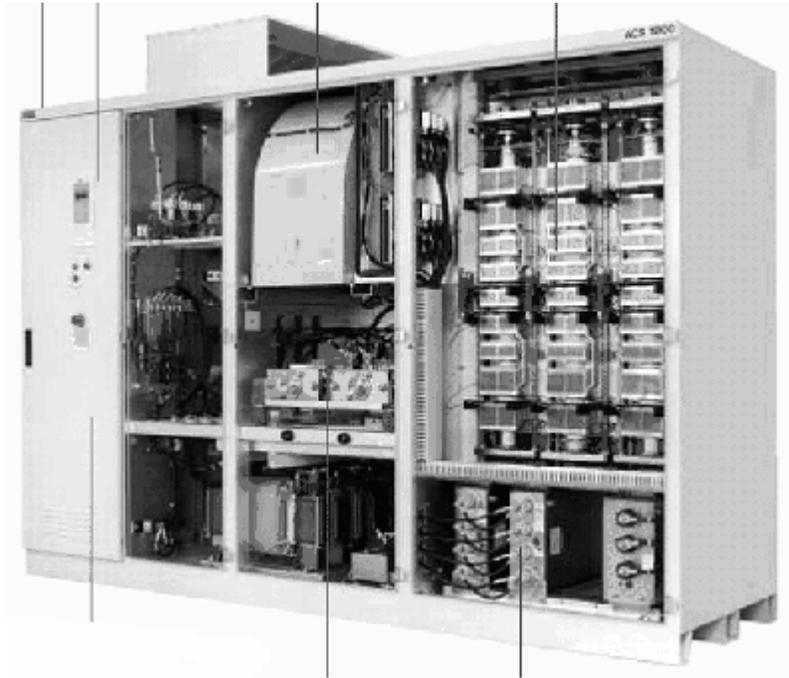


Figura 2.17. Modelo ACS 1000 de ABB, refrigerado por aire.

Este inversor se utiliza como convertidor de frecuencia de media tensión para el control de velocidad y par de motores de 315 kW a 5 MW. En el ACS 1000 se realiza el control mediante la técnica de DTC (Control Directo de Par) y es refrigerado por aire o agua. [10]. También cuenta con un filtro LC incorporado y su eficiencia según el fabricante es del 98.5%.



Figura 2.18. Modelo Simovert MV de Siemens.

Este modelo es similar al modelo ACS 1000 de ABB. El rango de potencias esta entre 660 kVA y 9100 kVA para tensiones de salida desde 2.3 kV hasta 6.6 kV. Está constituido por una etapa inicial de rectificación seguida de la etapa de inversión con un inversor con fijación por diodos de tres niveles y según el fabricante puede ser conectado directamente a motores sin necesidad de un filtro de salida.

### **3. ESTUDIO Y SIMULACIÓN DEL INVERSOR MULTINIVEL CON FIJACIÓN POR DIODOS**

#### **3.1 Funcionamiento del inversor de tres niveles con fijación por diodos**

La topología con Fijación por Diodos o Neutral Point Clamped (NPC) es la topología de inversor multinivel que mas se ha estudiado hasta ahora y por tanto la que más se ha puesto en práctica [2]. El funcionamiento en general del circuito se basa en la división de la tensión del bus de continua en tres niveles gracias a la presencia de dos condensadores en serie ubicados en dicho bus como lo muestra la Figura 3.1. El punto medio entre los condensadores “O” se define como el punto neutro del bus de continua. La tensión de salida puede adquirir tres valores:  $V_{pn}/2$ , 0 y  $-V_{pn}/2$ .

Si se analiza una sola rama del inversor, se tiene que para lograr un nivel de tensión de salida igual a  $V_{pn}/2$  los interruptores S1 y S22 deben estar en conducción. El nivel de tensión igual a  $-V_{pn}/2$  se logra cuando los interruptores S11 y S2 están en conducción y finalmente para obtener el nivel de tensión igual a 0, los interruptores que deben estar en conducción son S11 y S22 ó S1 y S2. Cada una de estas condiciones, para una sola rama del inversor, se muestran en la Figura 3.2.

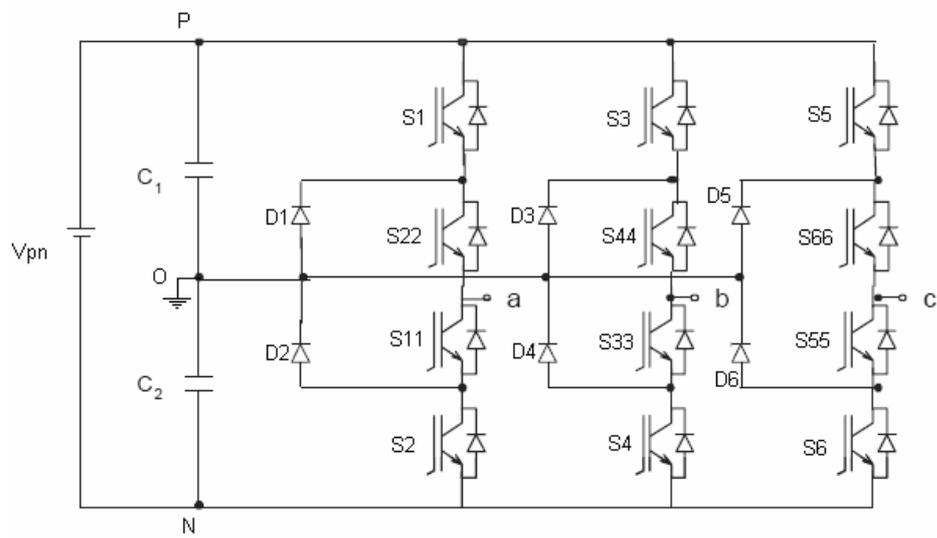


Figura 3.1. Topología Inversor Trifásico con Fijación por Diodos de tres Niveles.

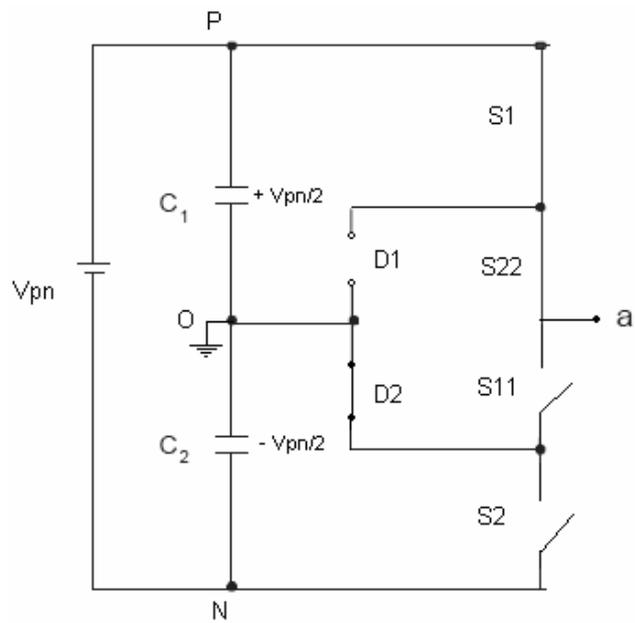


Figura 3.2 a. Configuración de interruptores en conducción para obtener  $V_{pn}/2$ .

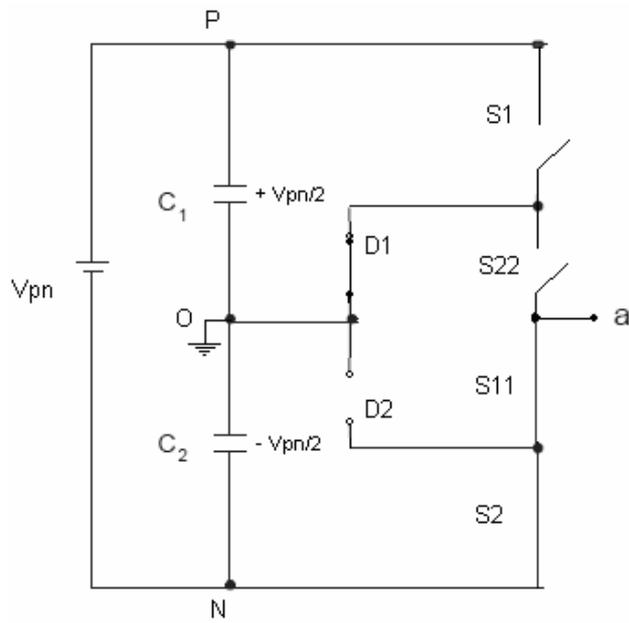


Figura 3.2 b. Configuración de interruptores en conducción para obtener  $-V_{pn}/2$ .

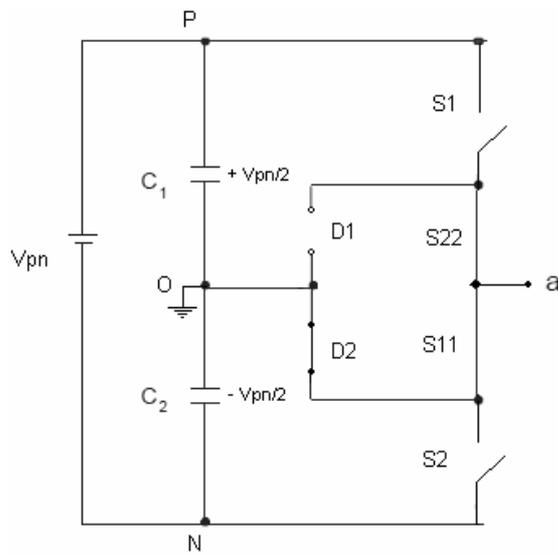


Figura 3.2 c. Configuración de interruptores en conducción para obtener 0 V.

Los principales componentes que distinguen a esta clase de inversor de uno convencional de dos niveles, son los diodos D1 y D2. Estos diodos bloquean la tensión de los interruptores a la mitad de la tensión del bus de continua.

Cuando S1 y S22 conducen, la tensión entre  $a$  y  $O$  es la tensión de C1, es decir,  $V_{pn}/2$ . En este caso, el diodo D2 conduce, fijando la tensión de salida al valor de la tensión de C1.

Cuando S11 y S2 conducen, la tensión entre  $a$  y  $O$ , es la tensión de C2, es decir  $-V_{pn}/2$ , el diodo D1 conduce y como S1 esta abierto se bloquea la tensión en bornes de C1.

En el momento en que se activan S22 y S11, el diodo D2 conduce, creando una trayectoria cerrada entre  $a$  y  $O$ , en donde no hay tensión.

### **3.2 Simulación del Inversor con Fijación por Diodos de tres Niveles.**

Para simular el inversor, se utilizó el programa Matlab® y en específico la herramienta Simulink. Los montajes fueron realizados utilizando los elementos disponibles en la librería SimPowerSystems, y en la sublibrería Power Electronics.

Se realizaron varias simulaciones con el fin de profundizar los conceptos teóricos acerca de las características del funcionamiento del inversor multinivel con fijación por diodos.

#### **3.2.1 Simulación del Inversor Multinivel con Fijación por Diodos de una rama**

En la Figura 3.3 se muestra el modelo en Simulink que se utilizó para la simulación. La tensión de alimentación es de 250 V DC, las capacitancias utilizadas para dividir el bus de continua son de 470  $\mu$ F con una resistencia en serie mínima de 0.0001  $\Omega$  con el fin de evitar trayectorias cerradas de un solo elemento, los interruptores de potencia utilizados son Mosfets, la carga utilizada en este caso es una carga resistiva de 500 W.

La frecuencia de conmutación es de 21 la frecuencia fundamental 60 Hz, es decir 1260 Hz.

En la Figura 3.4 se muestran los pulsos generados para el disparo de los mosfet de la rama y los resultados de la simulación se muestran en las Figuras 3.5 y 3.6.

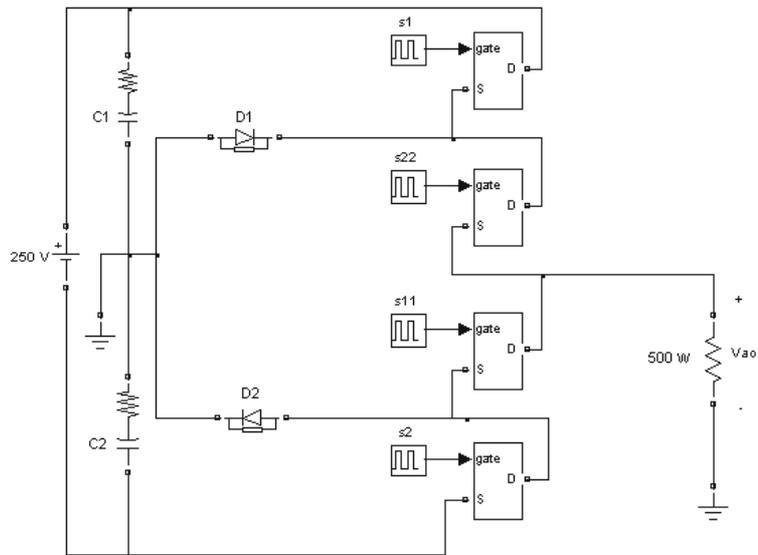


Figura 3.3. Modelo Simulink del Inversor de una rama.

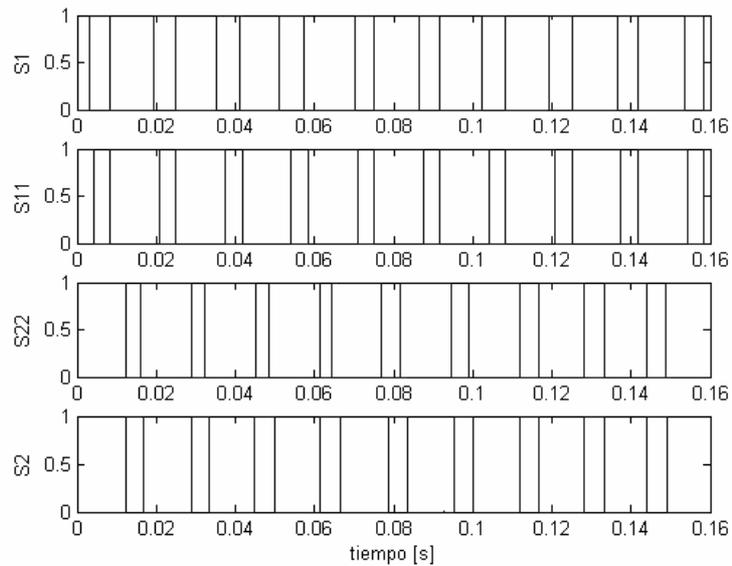


Figura 3.4. Pulsos para el disparo de los mosfet.

Como se puede ver en la Figura 3.4, la tensión de la carga muestra los tres niveles,  $V_{pn}/2$ , 0 y  $-V_{pn}/2$ , es decir, 125 V, 0 V, y -125 V aproximadamente. Mientras que la corriente alcanza un valor máximo de 1 A y un valor mínimo de -1 A.

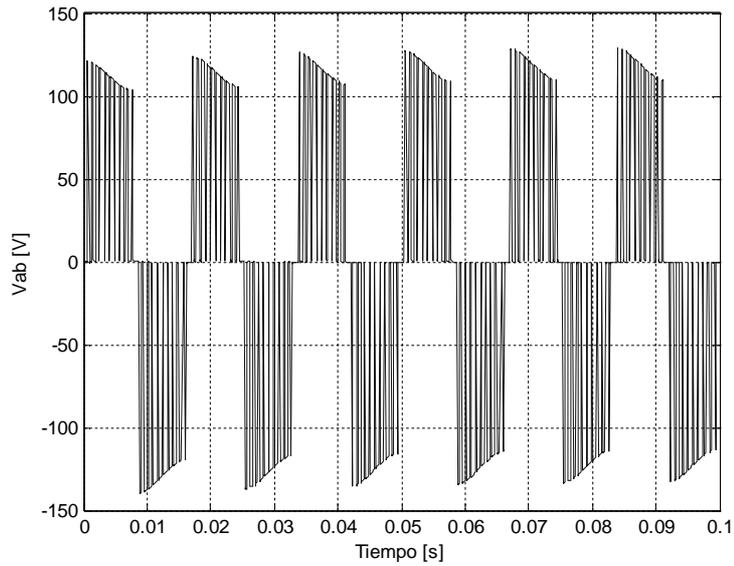


Figura 3.5 Tensión  $V_{ao}$ .

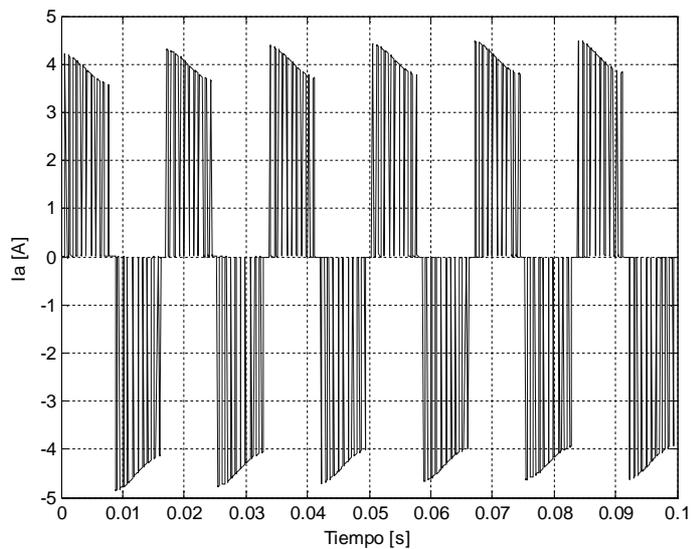


Figura 3.6. Corriente a través de la carga.

En las Figuras 3.7 y 3.8 se muestra el análisis de componentes armónicas de la tensión y la corriente.

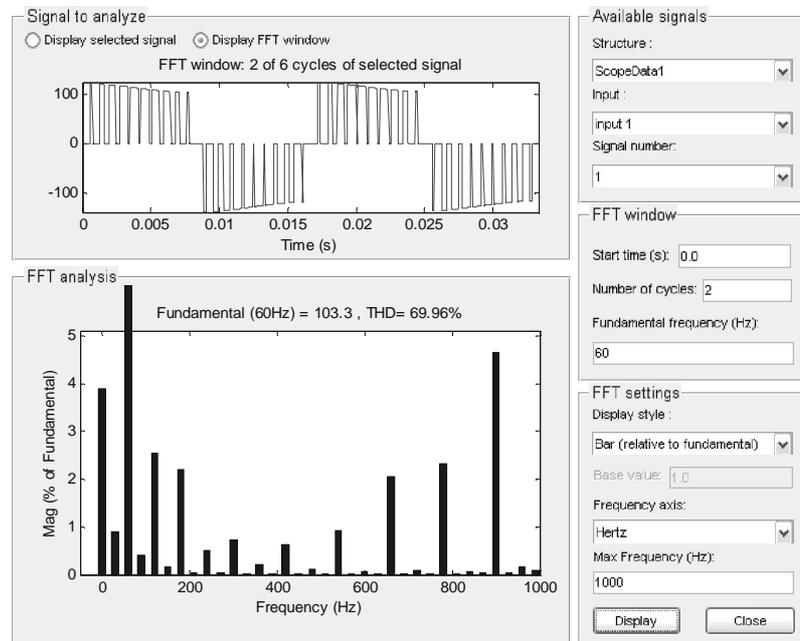


Figura 3.7. Análisis de componentes armónicas de la tensión de fase. THD=69.96%.

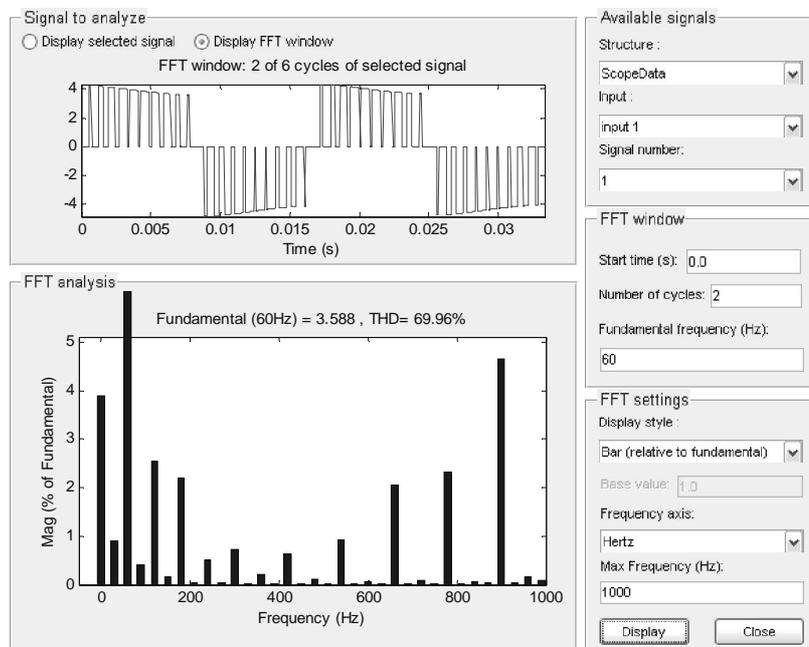


Figura 3.8. Análisis de componentes armónicas de la corriente de carga. THD=69.96%.

En la siguiente simulación se conectó en serie a la carga resistiva una carga inductiva de 29.04 mH y se aplicó la misma tensión en la entrada, como se muestra en la Figura 3.9. Los resultados se muestran en las Figuras 3.10 y 3.11. El análisis de componentes armónicas de la tensión y la corriente se muestra en las Figuras 3.12 y 3.13.

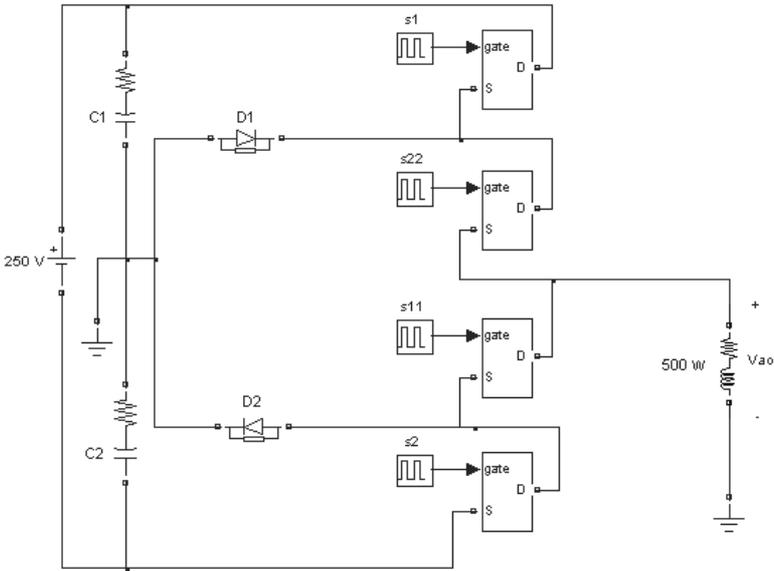


Figura 3.9. Modelo Simulink del Inversor de una rama con carga RL.

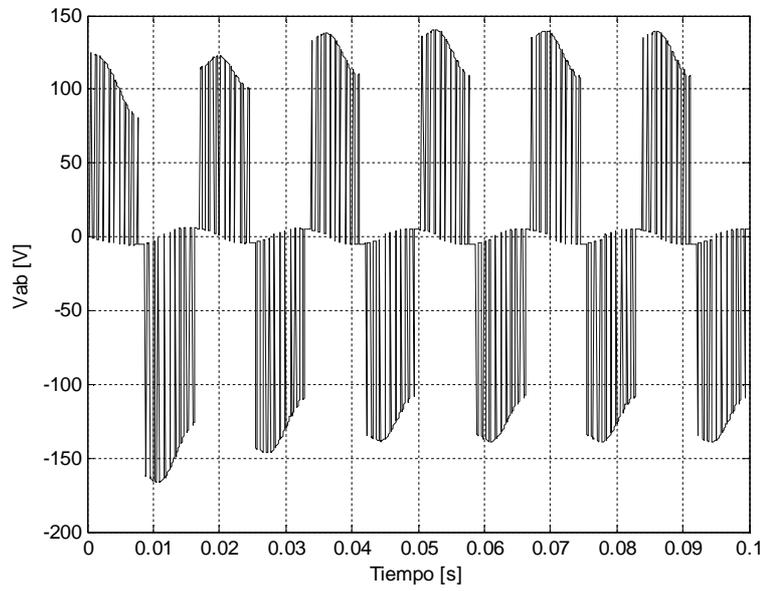


Figura 3.10. Tensión  $V_{ao}$ .

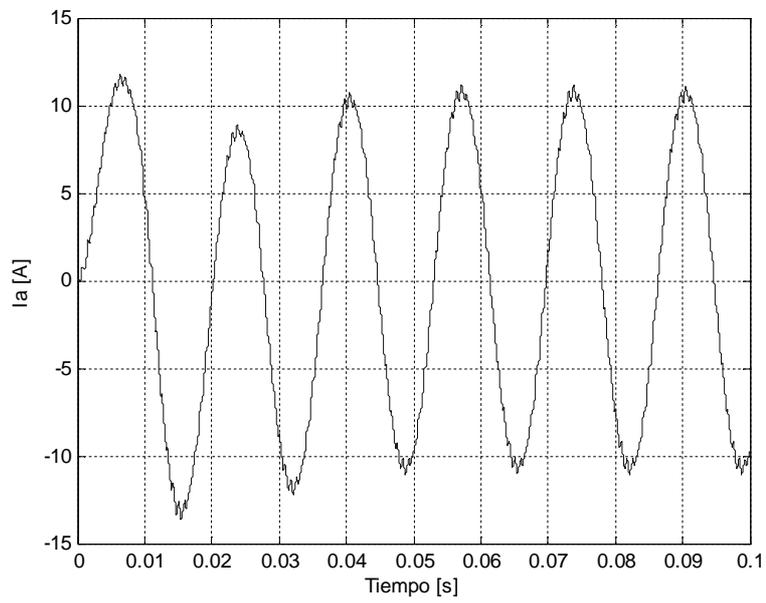


Figura 3.11. Corriente de carga.

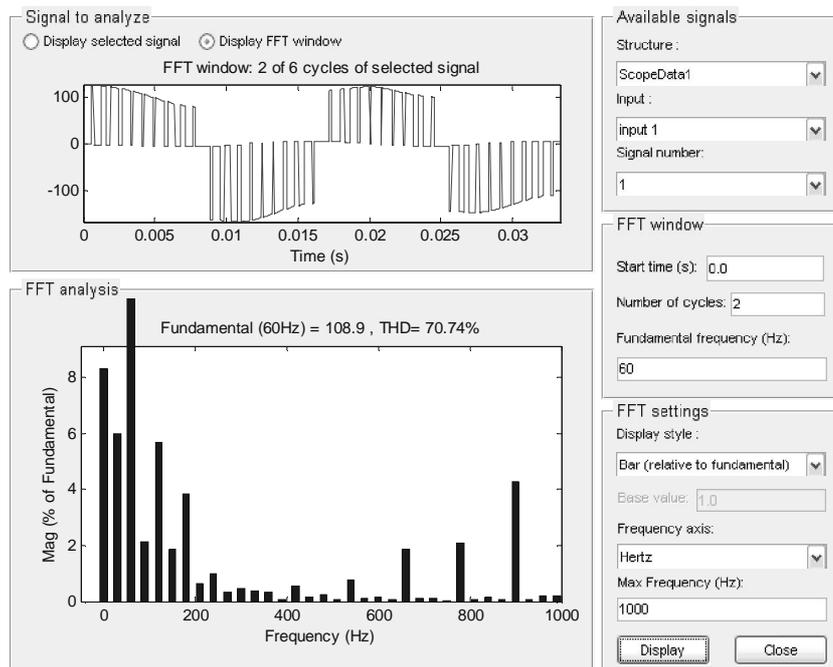


Figura 3.12. Análisis de componentes armónicas de la tensión de fase. THD=70.74%.

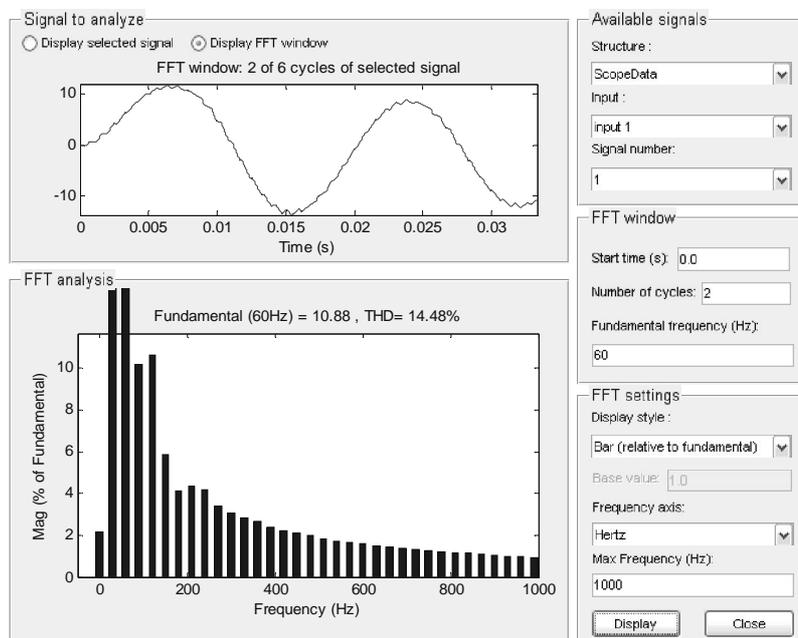


Figura 3.13. Análisis de componentes armónicas de la corriente de carga. THD=14.48%.

Se puede observar que el contenido armónico de la corriente es menor para la carga RL.

### **3.2.2 Simulación del Inversor Multinivel con Fijación por Diodos Trifásico**

Para la simulación del inversor trifásico es necesario mencionar que la topología tiene una variante que consiste en conectar o no la carga al punto medio del bus de continua. Cuando se decide no hacer dicha conexión el equilibrio de las tensiones de los condensadores del bus de continua debe ser asumido por alguna estrategia de control [2]. Si se realiza la conexión hay un mejor desempeño del inversor en lazo abierto. Con el fin de analizar el comportamiento del inversor se realizaron simulaciones con y sin conexión al punto medio del bus de continua con carga R y carga RL.

#### **3.2.2.1 Simulación con carga resistiva en Y con conexión al punto medio del bus de continua**

La Figura 3.14 se muestra el modelo implementado en Simulink para la simulación. El voltaje de alimentación es de 250 V, los condensadores que dividen el bus de continua son de 470  $\mu$ F y las cargas son resistivas con potencia de 400 W cada una.

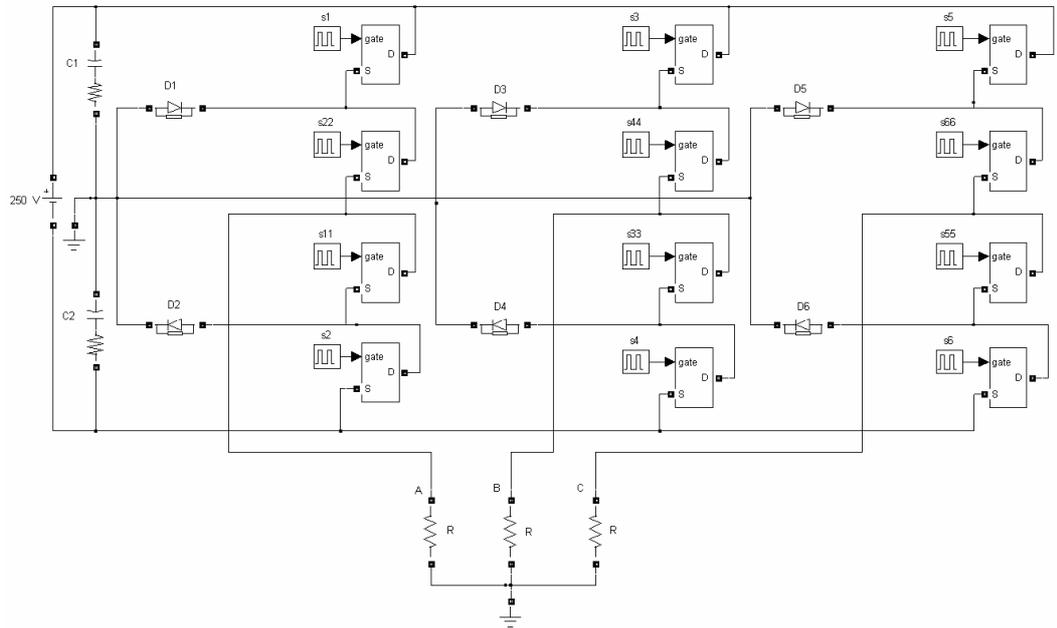


Figura 3.14. Modelo Simulink inversor trifásico con carga resistiva en Y, con conexión al punto medio del bus de continua.

En las Figuras 3.15 y 3.16 se muestra el resultado de las tensiones de fase y corrientes de la carga en cada fase y en las Figuras 3.17 y 3.18 se muestra el análisis de armónicos de las tensiones de fase y las corrientes.

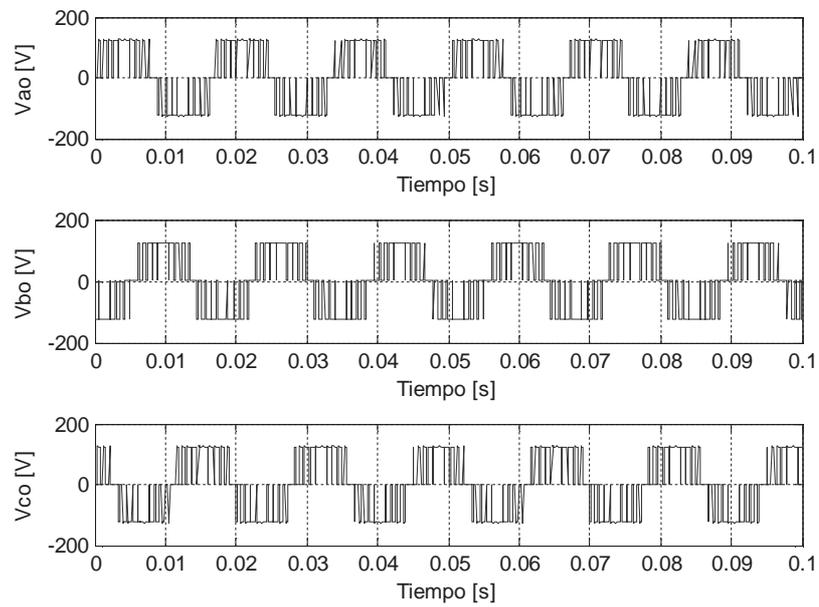


Figura 3.15. Tensiones de fase.

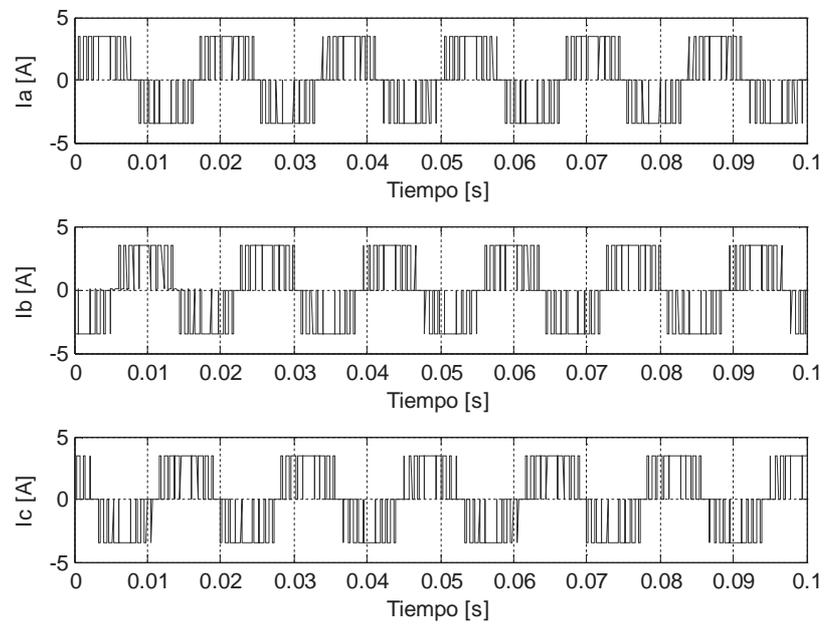


Figura 3.16. Corrientes de carga.

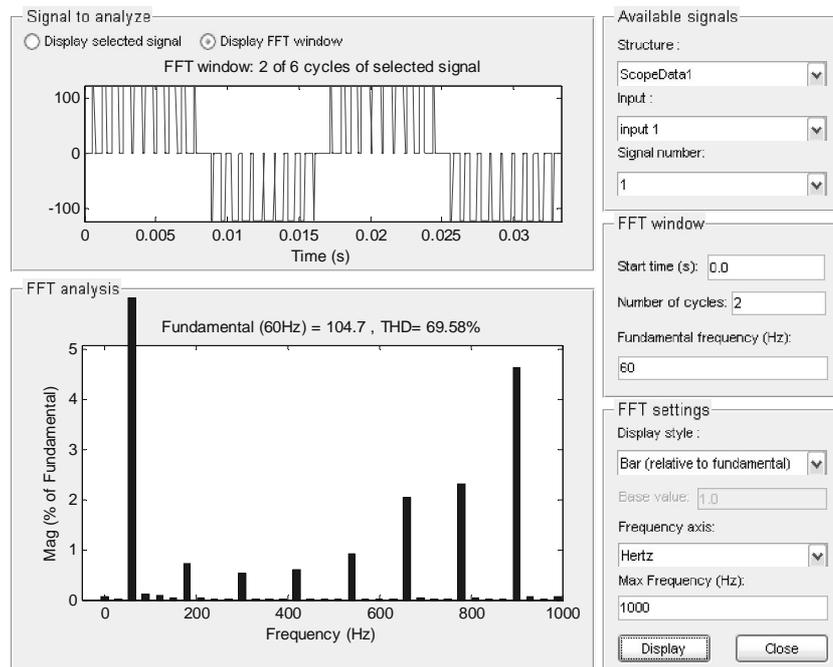


Figura 3.17. Análisis de componentes armónicas de la tensión de la fase A. THD=69.58%.

Debido a que la carga es equilibrada, el análisis de componentes armónicas de las fases B y C es igual al de la fase A, por lo tanto no se muestran estos resultados.

De igual forma para las corrientes de carga se muestra el resultado del análisis de armónicos para la fase A.

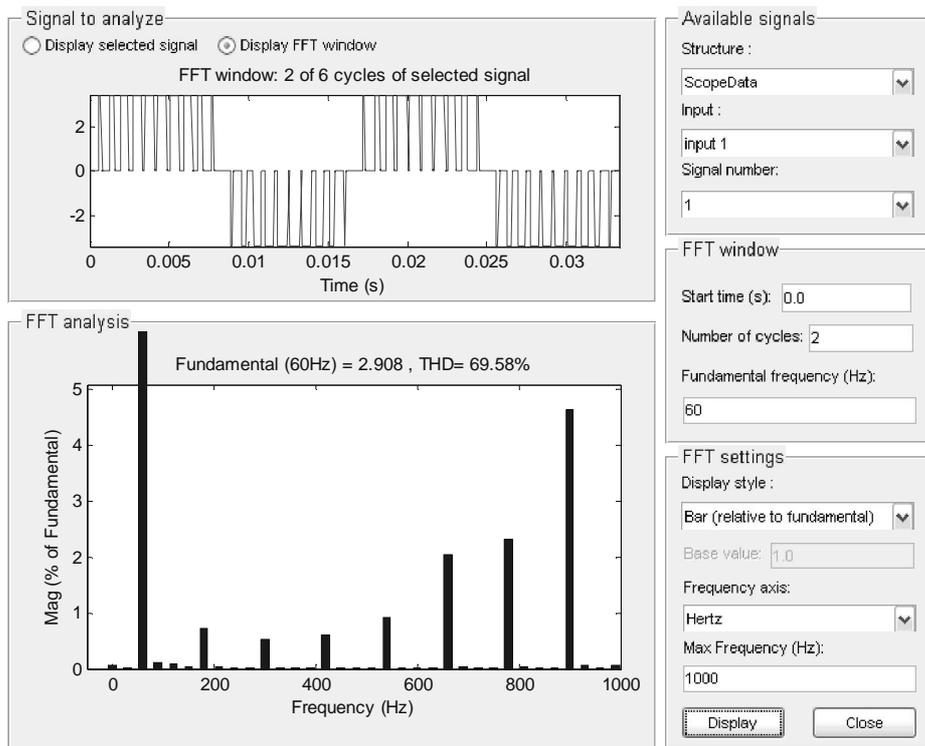


Figura 3.18. Análisis de componentes armónicas de la corriente de carga de la fase A.

$$\text{THD} = 69.58\%$$

Es importante también analizar las tensiones de línea del inversor, las cuales deben alcanzar un valor pico a pico correspondiente al doble del valor de la entrada y deben presentar un escalonado de más niveles que las tensiones de fase.

En la Figuras 3.19 se muestra la forma de onda de las tensiones de línea y en la Figura 3.20 se muestra el análisis de componentes armónicas de la tensión  $V_{ab}$ , ya que el análisis de las otras dos tensiones de línea es igual.

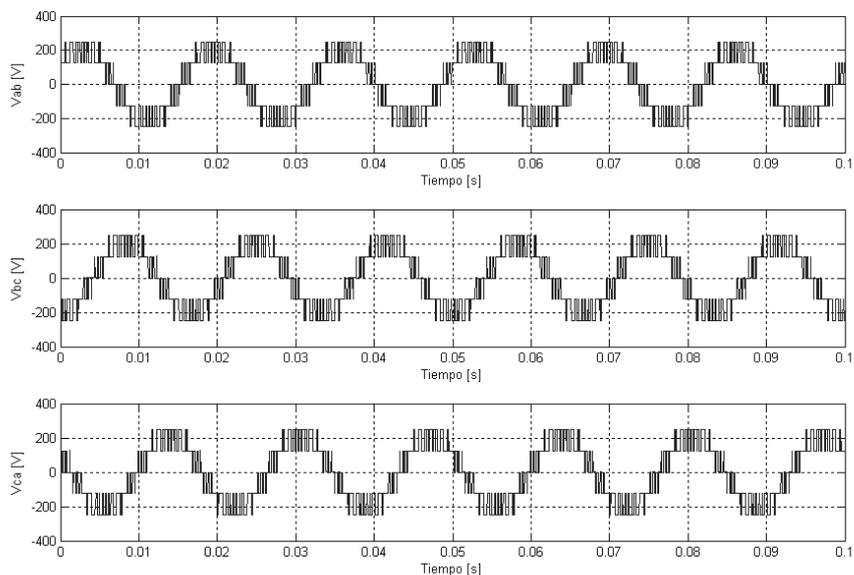


Figura 3.19. Tensiones de línea.

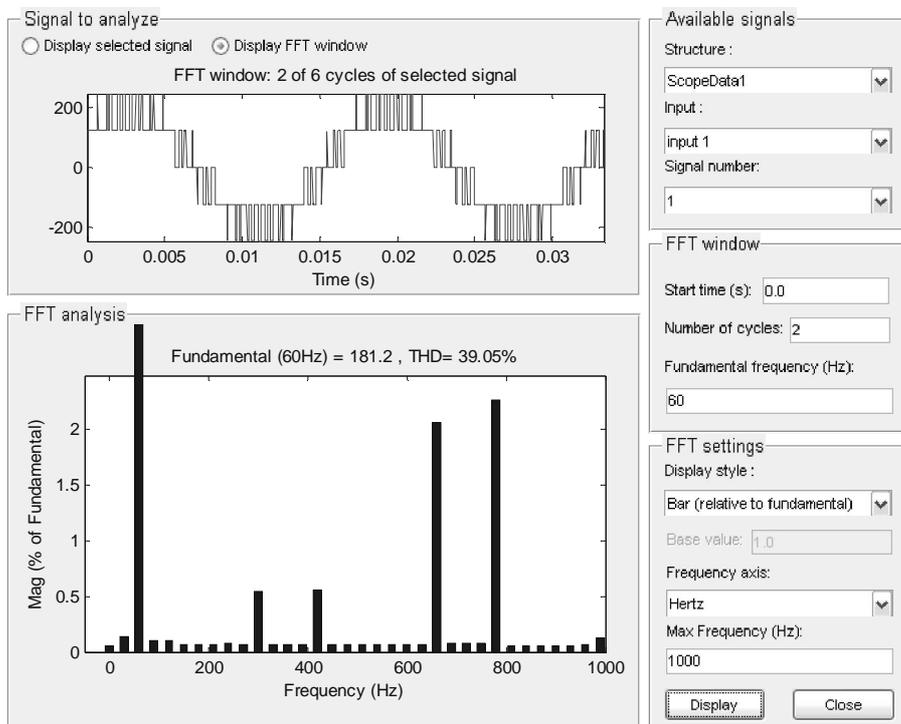


Figura 3.20. Análisis de componentes armónicas de la tensión de línea Vab. THD= 39.05%.

### 3.2.2.2 Simulación con carga resistiva en Y sin conexión al punto medio del bus de continua

La diferencia en este modelo es que la carga no está conectada al punto medio del bus de continua y los voltajes son medidos con referencia al punto creado por la conexión en Y de la carga.

En las Figuras 3.21 y 3.22 se muestran las tensiones de fase y las corrientes de carga respectivamente.

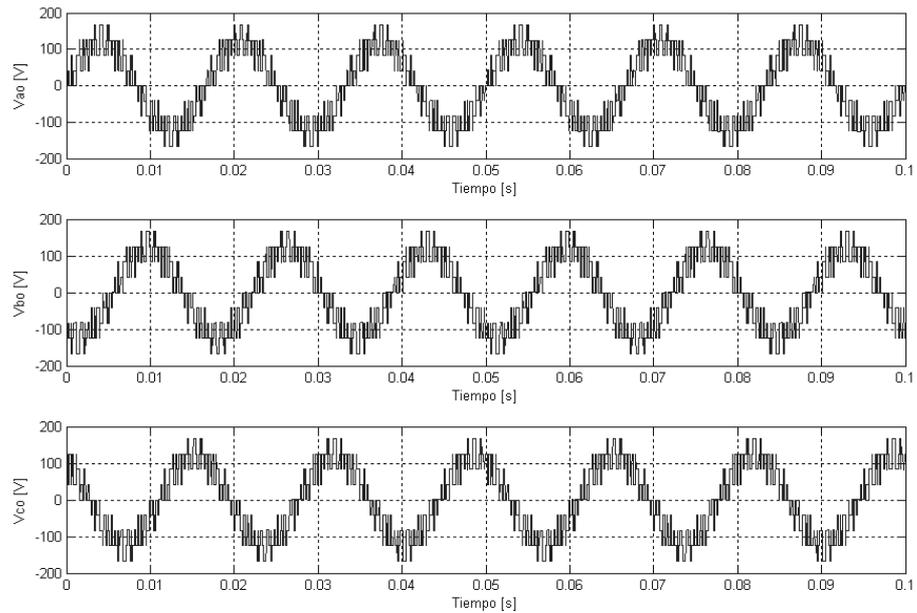


Figura 3.21. Tensiones de fase inversor sin conexión al punto medio del bus de continua.

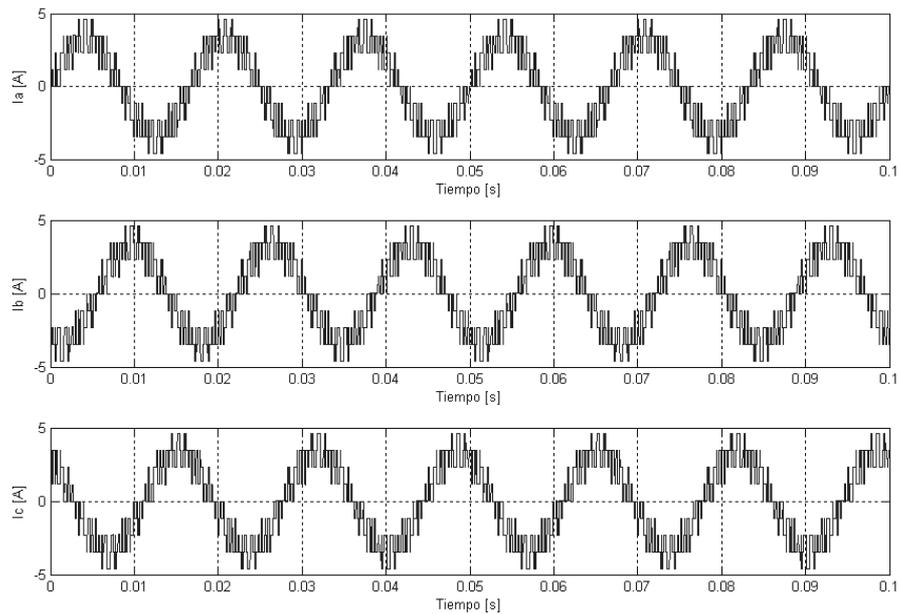


Figura 3.22. Corrientes de carga inversor sin conexión al punto medio del bus de continua.

Se puede observar el efecto de la desconexión del punto medio del bus de continua en las formas de onda de las tensiones y corrientes, lo cual refuerza lo dicho anteriormente acerca de que al desconectarse el punto medio del bus de continua debe implementarse una acción de control que garantice el equilibrio de las tensiones de los condensadores de la entrada y de esta forma obtener los tres niveles de tensión a la salida del inversor.

Para ampliar el análisis respecto a la conexión de la carga al punto medio del bus de continua en la Figura 3.23 se muestra la forma de onda de la tensión en los condensadores.

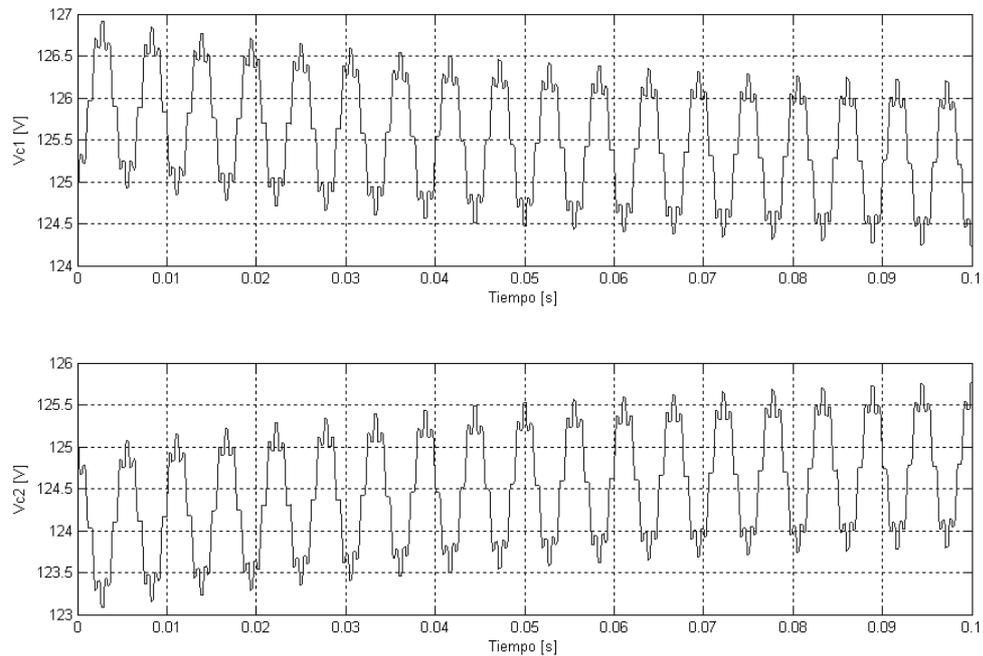


Figura 3.23. Tensiones de los condensadores del bus de continua.

Según la simulación la tensión eficaz del condensador C1 es de 125.2 V y la del condensador C2 es de 124.8 V, con lo que se puede concluir que un desequilibrio mínimo en estos condensadores produce un mal funcionamiento del inversor.

### 3.2.2.3 Simulación con carga resistiva e inductiva en Y con conexión al punto medio del bus de continua

En esta simulación se conecta en serie a la carga resistiva en cada fase, una carga inductiva. En este caso se utilizan inductancias de distinto valor ya que la idea es comparar los resultados de la simulación con los resultados experimentales y para el montaje real se tienen disponibles tres inductancias de diferentes valores. Para la fase A 27.87 mH, fase B 27.36 mH y fase C 29.04 mH.

Los resultados de la simulación se muestran en las Figuras 3.23 y 3.24.

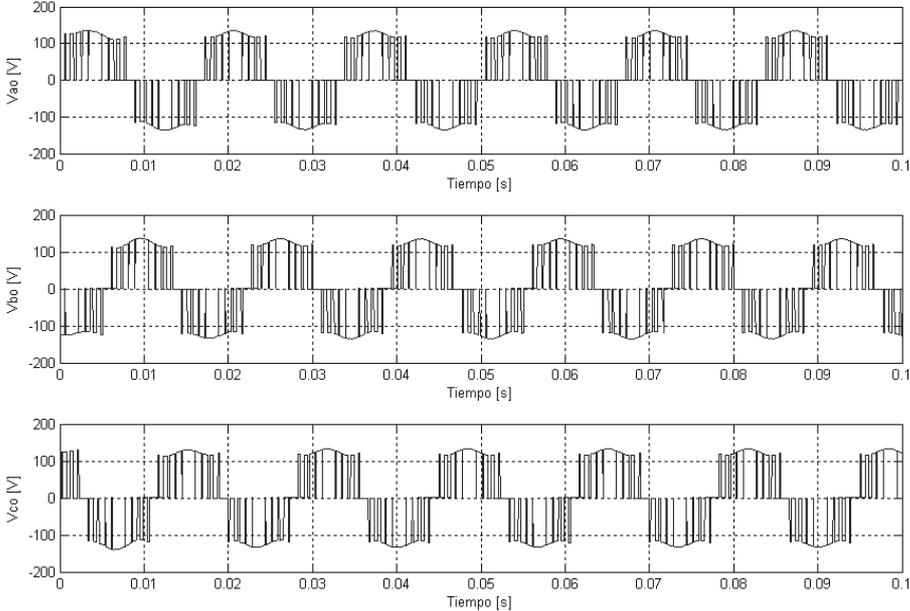


Figura 3.24. Tensiones de fase con carga RL.

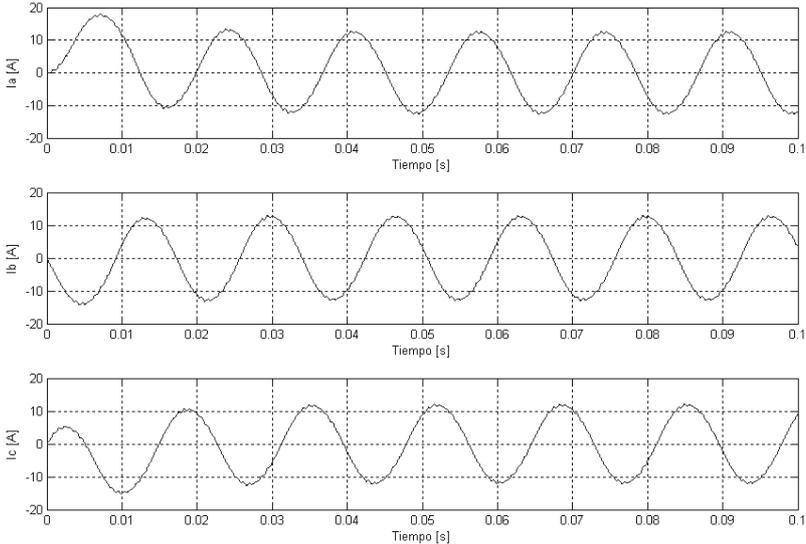


Figura 3.25. Corrientes de carga con carga RL.

En las Figuras 3.25 a 3.31 se muestran los resultados del análisis de componentes armónicas para la tensión y la corriente de cada fase ya que la carga es desequilibrada.

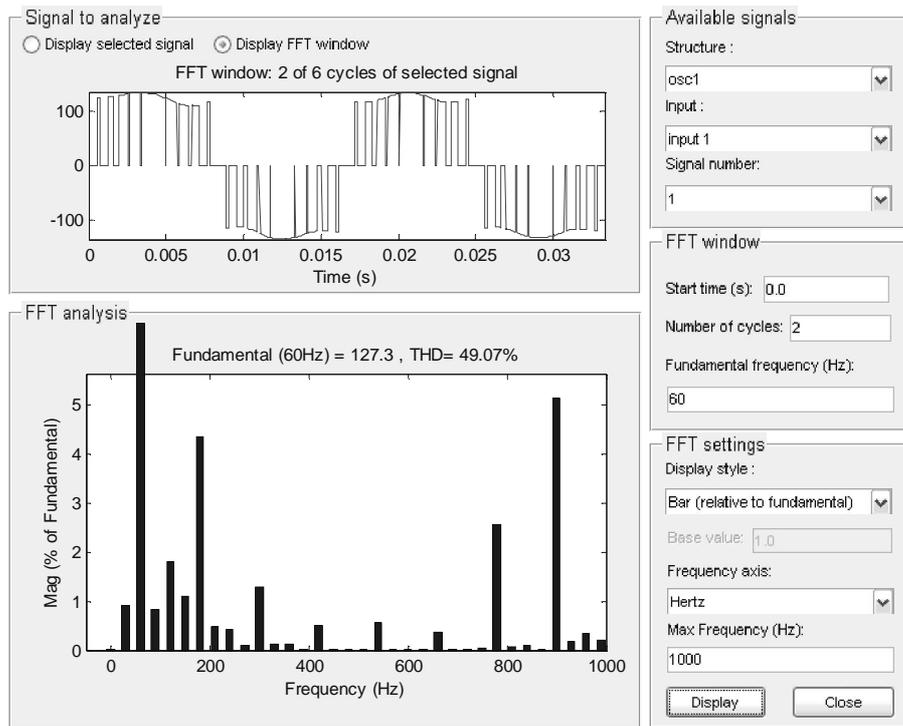


Figura 3.26. Análisis de armónicos de la tensión de la fase A. THD=49.07%.

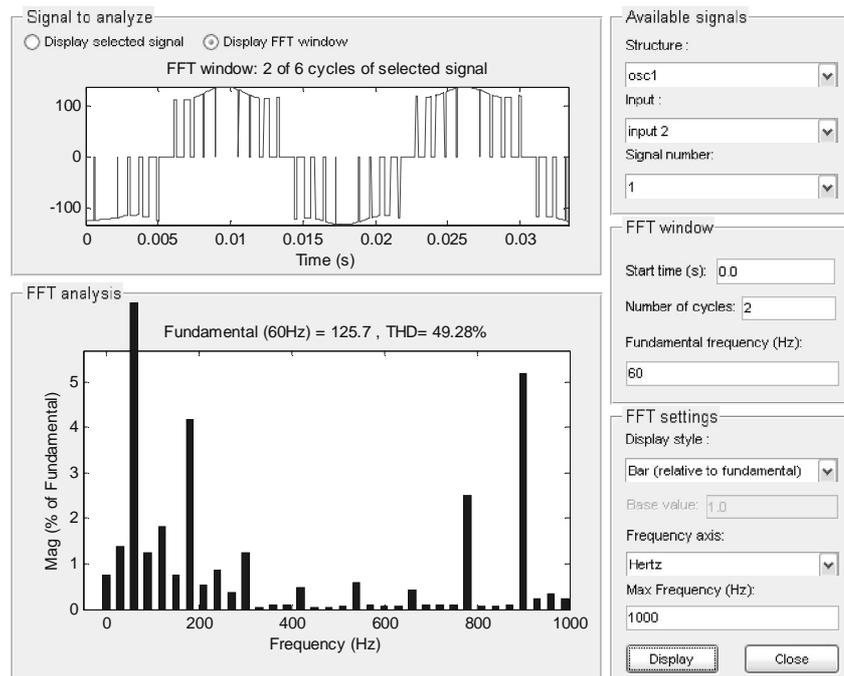


Figura 3.27. Análisis de armónicos de la tensión de la fase B. THD=49.28%.

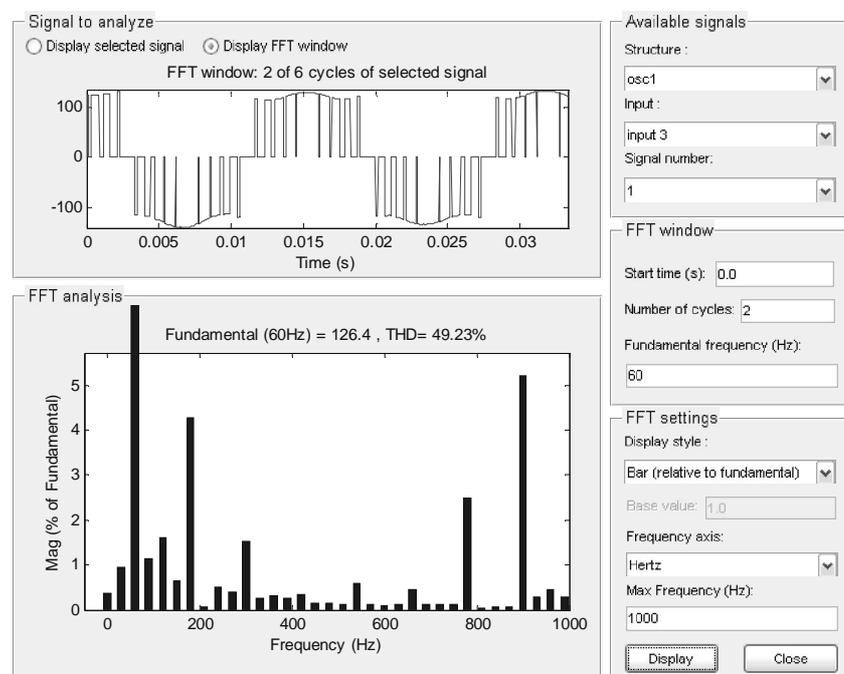


Figura 3.28. Análisis de armónicos de la tensión de la fase C. THD=49.23%.

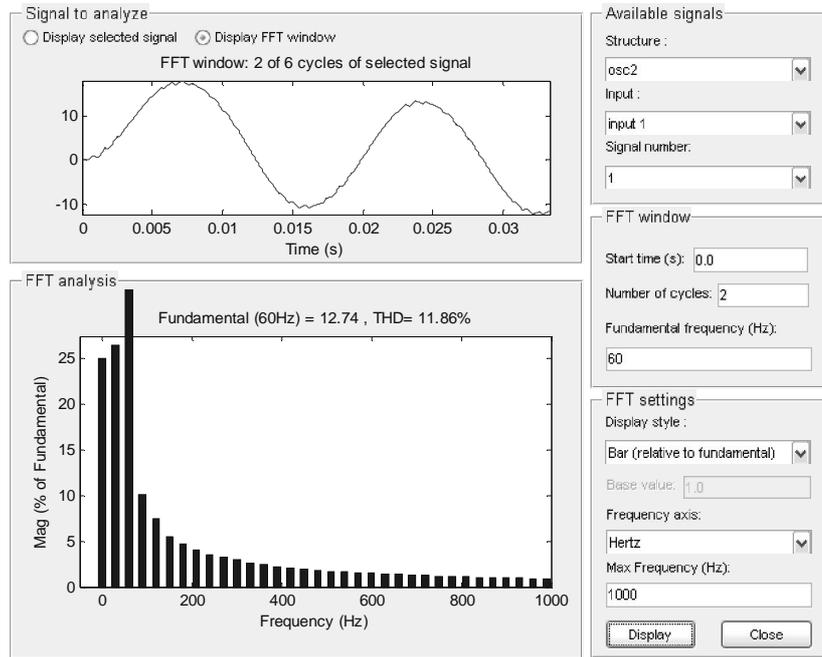


Figura 3.29. Análisis de armónicos de la corriente de la fase A. THD=11.86%.

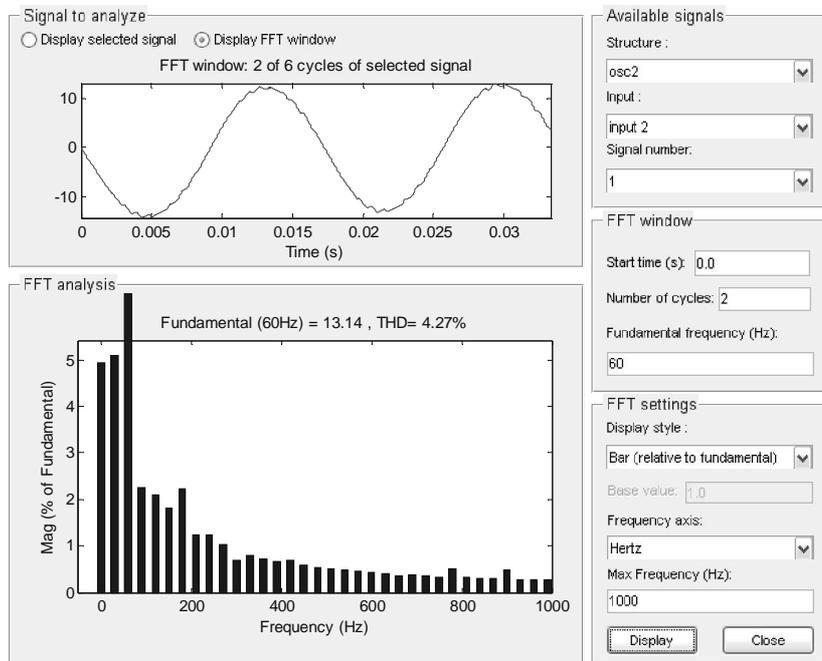


Figura 3.30. Análisis de armónicos de la corriente de la fase B. THD=4.27%.

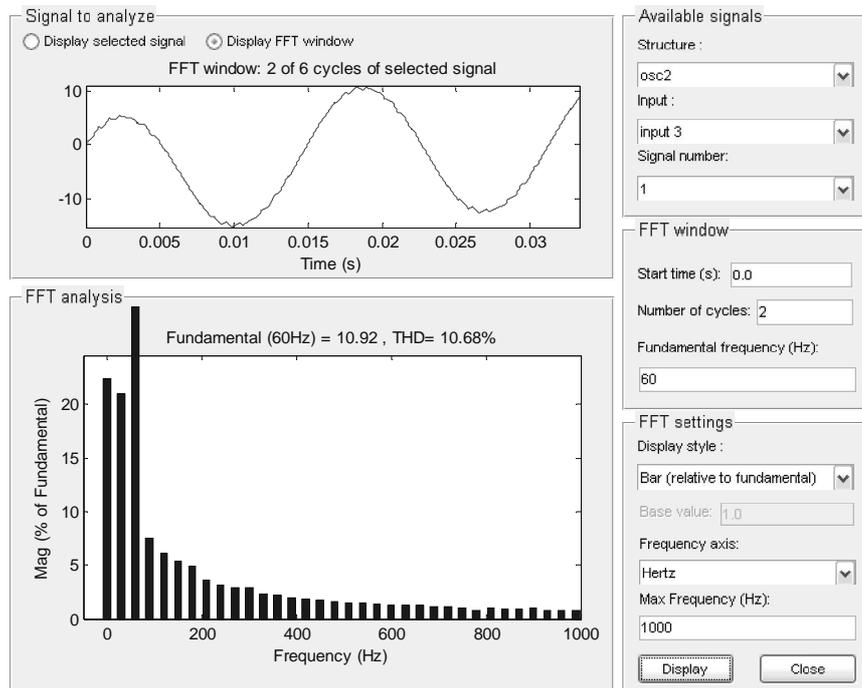


Figura 3.31. Análisis de armónicos de la corriente de la fase C. THD=10.48%.

En la Figura 3.27 se muestran las tensiones de línea y en las Figuras 3.28 a 3.30 se muestra el análisis de armónicos de las tensiones de línea.

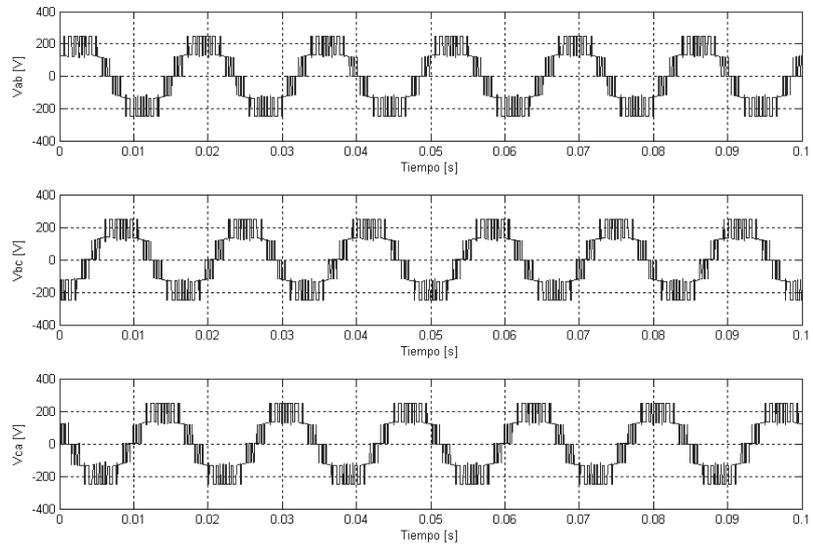


Figura 3.32. Tensiones de línea carga RL.

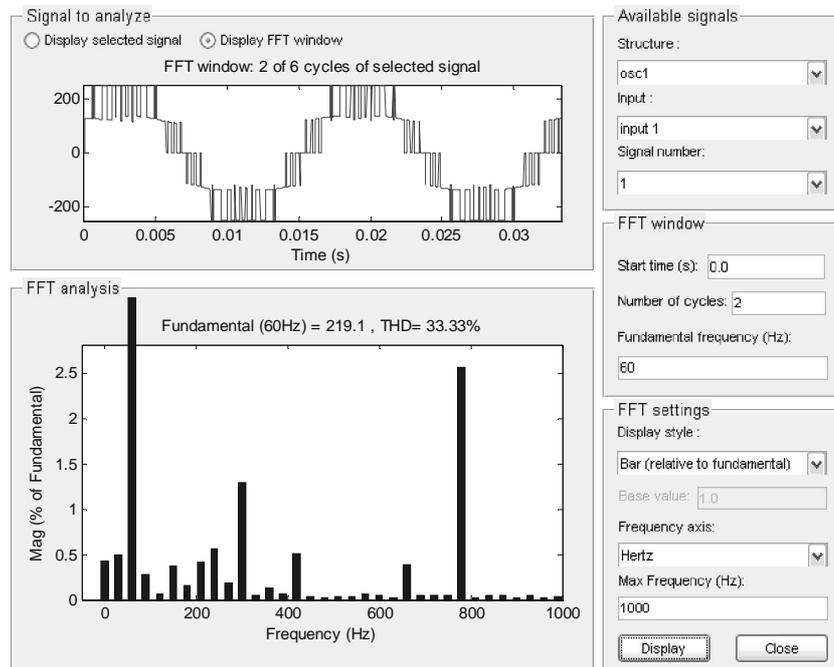


Figura 3.33. Análisis de componentes armónicas de la tensión de línea Vab. THD=33.33%

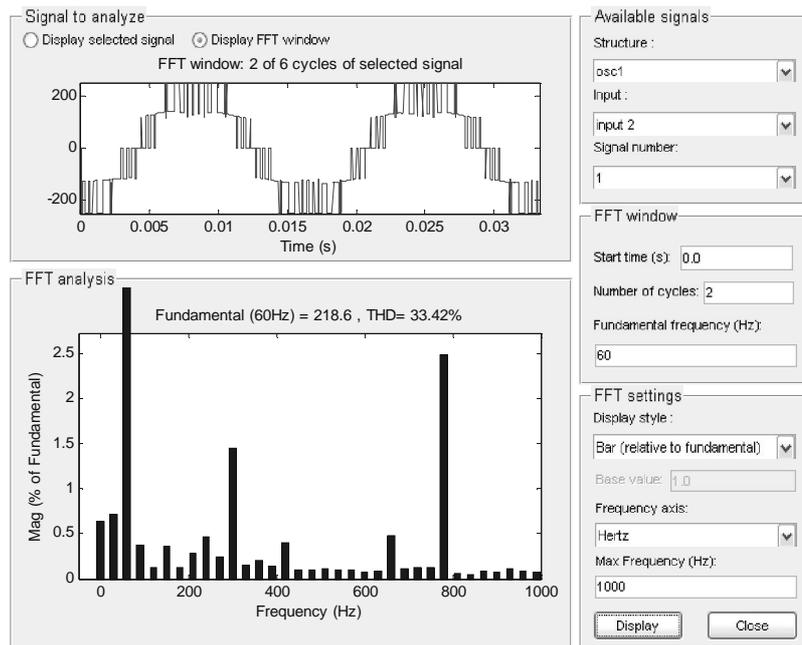


Figura 3.34. Análisis de componentes armónicas de la tensión de línea Vbc. THD=33.42%

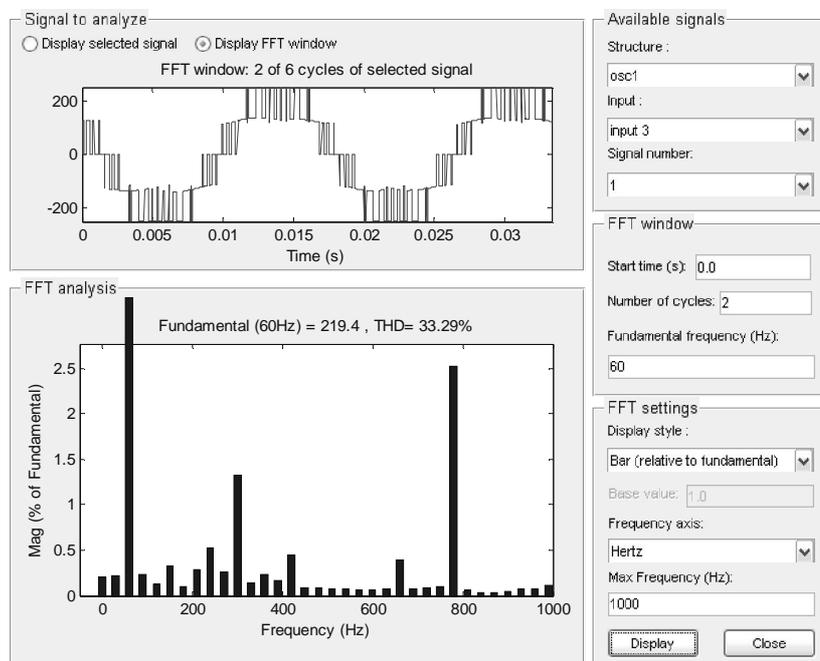


Figura 3.35. Análisis de componentes armónicas de la tensión de línea Vca. THD=33.29%

### 3.2.2.4 Simulación con carga resistiva e inductiva en Y sin conexión al punto medio del bus de continua

Con el fin de profundizar el estudio del inversor se realizó una simulación desconectando la carga al punto medio del bus de continua para ver de la misma forma que con la carga resistiva, el efecto de la desconexión del punto medio.

En la Figura 3.31 y 3.32 se muestran las tensiones y las corrientes de carga respectivamente.

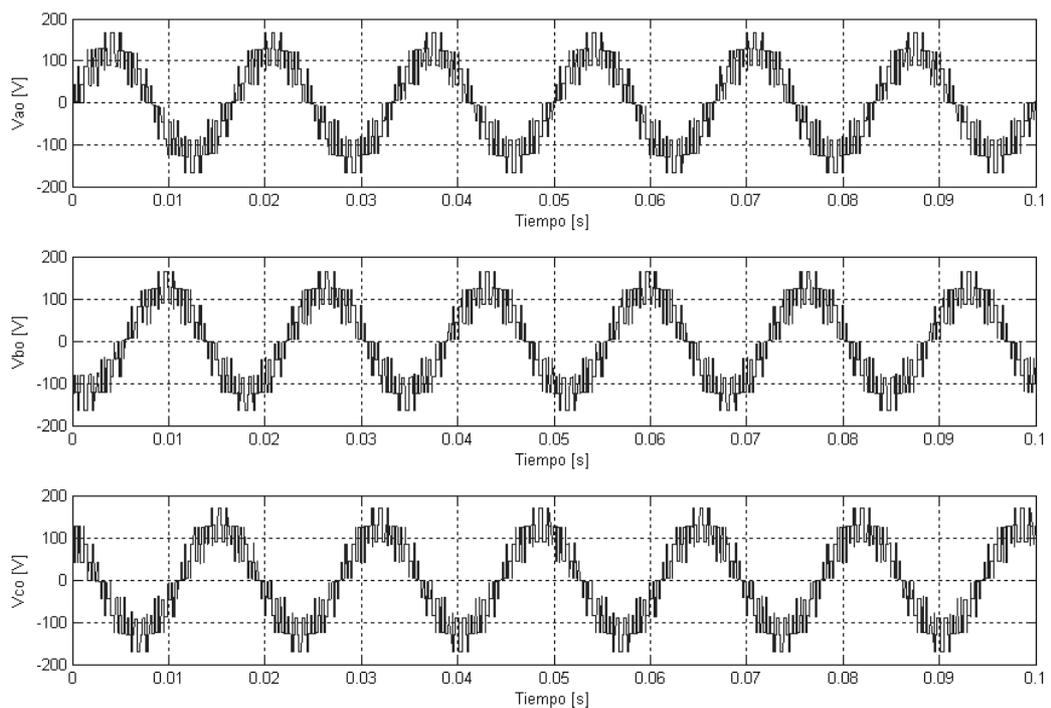


Figura 3.36. Tensiones de fase inversor sin conexión al punto medio del bus de continua.

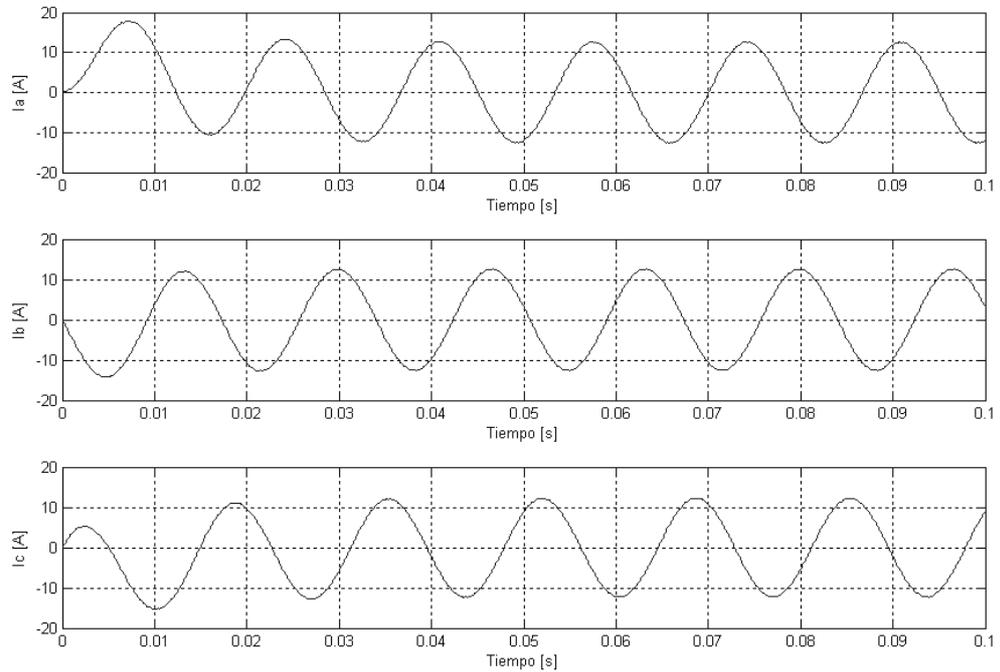


Figura 3.37. Corrientes de carga inversor sin conexión al punto medio del bus de continua.

De igual forma que en el caso resistivo, para el caso de carga RL también se analizó el comportamiento de la tensión de los condensadores del bus de continua, los resultados se muestran en la Figura 3.33. Los valores eficaces según la simulación son 125.5 V para el condensador C1 y 124.9 V para el condensador C2.

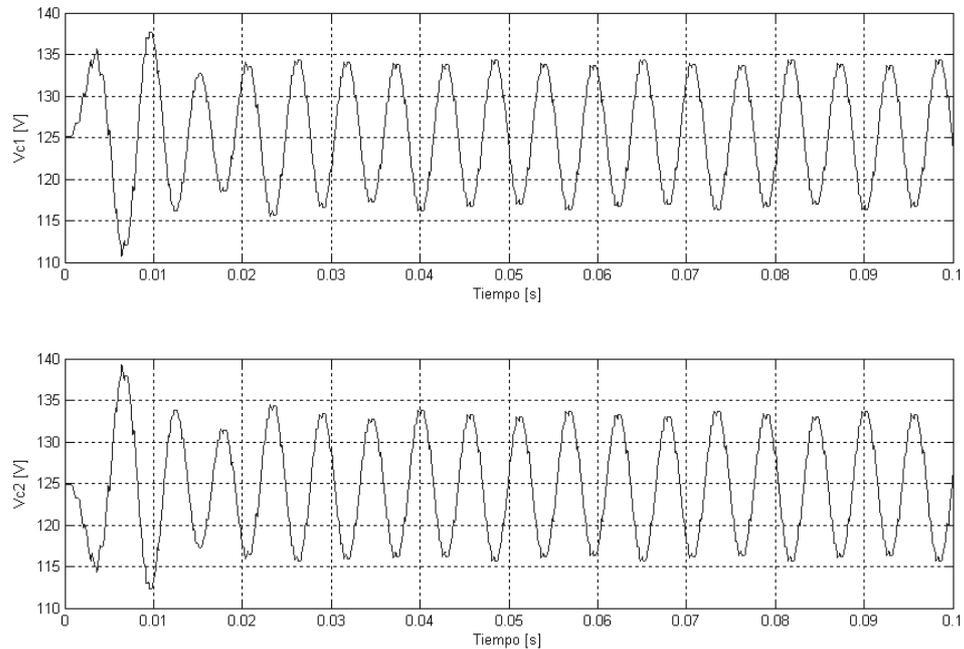


Figura 3.38. Tensión de los condensadores del bus de continua.

### 3.2.2.5 Análisis de los resultados de la simulación

De los resultados de la simulación se pueden obtener las siguientes conclusiones:

- El contenido armónico de las tensiones y corrientes de la carga se disminuye al conectar una carga RL.
- La forma de onda de la tensión depende enormemente del equilibrio de los condensadores del bus de continua.
- La forma de onda de las corrientes con carga RL sin conexión al punto medio, no se ve tan afectada como cuando la carga es totalmente resistiva.

En la tabla 3.1 se realiza una compilación de los resultados del análisis de armónicos de las simulaciones realizadas.

Carga	% THD Tensiones de Fase			% THD Corrientes de Carga			%THD Tensiones de Línea		
	Vao	Vbo	Vco	Ia	Ib	Ic	Vab	Vbc	Vco
<b>R</b>	51.63	51.63	51.63	51.63	51.63	51.63	35.12	35.12	35.12
<b>RL</b>	49.07	49.28	49.23	11.06	4.27	10.48	33.33	33.42	33.29

Tabla 3.1. Análisis de armónicos de las simulaciones realizadas.

### 3.3 Modelo Matemático del Inversor de tres niveles con fijación por diodos

El modelo matemático de un inversor depende en gran parte de su topología y del tipo de carga que se conecte a él, es decir, la aplicación del inversor.

Otro aspecto importante es el tipo de modelo que se quiera realizar ya que hay diversas formas de expresar el modelo, como por ejemplo circuitos equivalentes, sistema de ecuaciones diferenciales o modelos de espacio de estado, entre otros [2]. En la revisión bibliográfica realizada se encontró que la mayoría de autores han trabajado con el modelo de espacio de estados ya que resulta la forma más apropiada de manejar una planta no lineal en donde por lo general se tienen múltiples variables de entrada y salida. También se puede considerar adecuado trabajar con el espacio de estado del inversor si se pretende desarrollar una estrategia de control.

Alepez en [2] propone seguir el siguiente proceso de modelado del inversor para una topología con fijación por diodos con filtro LC y carga resistiva en Y como se muestra en la Figura 3.33. Se analiza la conexión de la carga en Y ya que se pretende realizar un control de las tensiones de los condensadores del bus de continua.

- Relacionar tensiones y corrientes entre los lados de continua y alterna.
- Aplicar de las leyes de Kirchhoff. (Modelo de gran señal)
- Aplicar la transformación de Park o D-Q.
- Obtener las ecuaciones de régimen permanente.
- Linealizar. (Modelo de pequeña señal)

Como resultado del proceso anterior se obtiene el modelo de la ecuación (3.1).

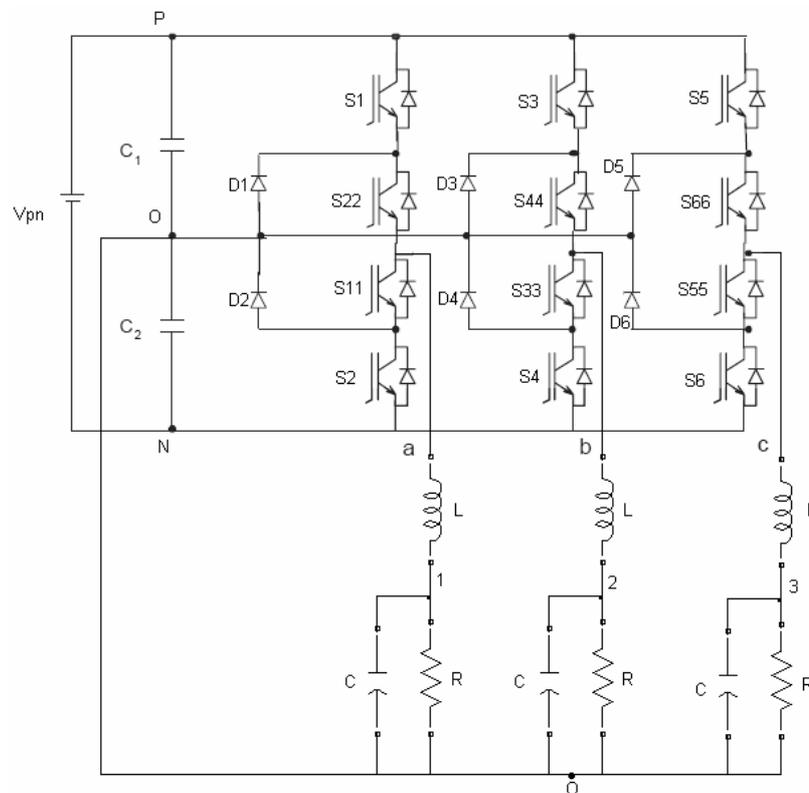


Figura 3.39. Inversor trifásico con fijación por diodos con filtro LC y carga resistiva en “Y” y conexión al punto medio del bus de continua.

$$\begin{aligned}
\frac{d}{dt} \begin{bmatrix} \hat{i}_{Yd} \\ \hat{V}_{Yd} \\ \hat{i}_{Yq} \\ \hat{V}_{Yq} \\ \hat{i}_{Y0} \\ \hat{V}_{Y0} \\ \hat{V}_o \end{bmatrix} &= \begin{bmatrix} 0 & \frac{-1}{L} & \omega & 0 & 0 & 0 & \frac{(D_{pd} + D_{nd})}{2L} \\ \frac{1}{C} & \frac{-1}{RC} & 0 & \omega & 0 & 0 & 0 \\ -\omega & 0 & 0 & \frac{-1}{L} & 0 & 0 & \frac{(D_{pq} + D_{nq})}{2L} \\ 0 & -\omega & \frac{1}{C} & \frac{-1}{RC} & 0 & 0 & 0 \\ 0 & 0 & 0 & 0 & 0 & \frac{-1}{L} & \frac{(D_{p0} + D_{n0})}{2L} \\ 0 & 0 & 0 & 0 & \frac{1}{C} & \frac{-1}{RC} & 0 \\ \frac{-(D_{pd} + D_{nd})}{C_{DC}} & 0 & \frac{-(D_{pq} + D_{nq})}{C_{DC}} & 0 & \frac{-(D_{p0} + D_{n0})}{C_{DC}} & 0 & 0 \end{bmatrix} \begin{bmatrix} \hat{i}_{Yd} \\ \hat{V}_{Yd} \\ \hat{i}_{Yq} \\ \hat{V}_{Yq} \\ \hat{i}_{Y0} \\ \hat{V}_{Y0} \\ \hat{V}_o \end{bmatrix} + \\
+ \begin{bmatrix} \frac{V_o + V_{pn}}{2L} & \frac{V_o - V_{pn}}{2L} & 0 & 0 & 0 & 0 & \frac{(D_{pd} - D_{nd})}{2L} \\ 0 & 0 & 0 & 0 & 0 & 0 & 0 \\ 0 & 0 & \frac{V_o + V_{pn}}{2L} & \frac{V_o - V_{pn}}{2L} & 0 & 0 & \frac{(D_{pq} - D_{nq})}{2L} \\ 0 & 0 & 0 & 0 & \frac{V_o + V_{pn}}{2L} & \frac{V_o - V_{pn}}{2L} & 0 \\ 0 & 0 & 0 & 0 & 0 & 0 & \frac{(D_{p0} - D_{n0})}{2L} \\ 0 & 0 & 0 & 0 & \frac{2L}{0} & \frac{2L}{0} & 0 \\ \frac{-I_{Yd}}{C_{DC}} & \frac{-I_{Yd}}{C_{DC}} & \frac{-I_{Yq}}{C_{DC}} & \frac{-I_{Yq}}{C_{DC}} & \frac{-I_{Y0}}{C_{DC}} & \frac{-I_{Y0}}{C_{DC}} & 0 \end{bmatrix} \begin{bmatrix} \hat{d}_{pd} \\ \hat{d}_{nd} \\ \hat{d}_{pq} \\ \hat{d}_{nq} \\ \hat{d}_{p0} \\ \hat{d}_{n0} \end{bmatrix} + \begin{bmatrix} \frac{(D_{pd} - D_{nd})}{2L} \\ 0 \\ \frac{(D_{pq} - D_{nq})}{2L} \\ 0 \\ \frac{(D_{p0} - D_{n0})}{2L} \\ 0 \\ 0 \end{bmatrix} \cdot \hat{V}_{pn} \quad (3.1)
\end{aligned}$$

Este modelo tiene siete variables de estado ( $\hat{i}_{Yd}$ ,  $\hat{V}_{Yd}$ ,  $\hat{i}_{Yq}$ ,  $\hat{V}_{Yq}$ ,  $\hat{i}_{Y0}$ ,  $\hat{V}_{Y0}$ ,  $\hat{V}_o$ ), una variable de entrada ( $\hat{V}_{pn}$ ) y seis variables de control ( $\hat{d}_{pd}$ ,  $\hat{d}_{nd}$ ,  $\hat{d}_{pq}$ ,  $\hat{d}_{nq}$ ,  $\hat{d}_{p0}$ ,  $\hat{d}_{n0}$ ).

Las variables de control son llamadas relaciones de conducción y están relacionadas con la conmutación de los dispositivos, relacionando de esta forma, la estrategia de control con la estrategia de conmutación.

### 3.4 Comparación entre el inversor de dos niveles y el de tres niveles con fijación por diodos

Un inversor de dos niveles convencional genera una tensión de salida con dos valores respecto al terminal negativo del condensador de entrada y emplea menos dispositivos de potencia por rama como se muestra en la Figura 3.34.

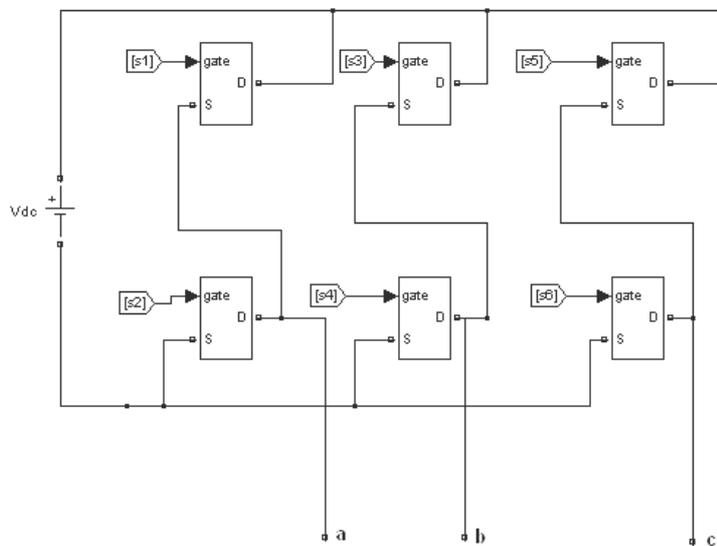


Figura 3.40. Inversor convencional de dos niveles

La mayoría de estos inversores emplean una estrategia de conmutación PWM senoidal o por vector de espacios las cuales aumentan su complejidad cuando se pretende extenderlas a un inversor de más de dos niveles. Sin embargo, a pesar de la complejidad que pueda representar aumentar el número de niveles de un inversor, las ventajas en el desempeño del mismo son considerables.

Básicamente las ventajas que tiene un inversor multinivel frente a uno convencional son:

- Generan tensiones de salida con menor distorsión y pocas variaciones de tensión  $dv/dt$ .

- Conducen corrientes con poca distorsión.
- Pueden operar a frecuencias de conmutación más pequeñas.
- Generan tensiones en modo común menores, reduciendo así el esfuerzo de los dispositivos y permitiendo trabajar a mayores potencias.

En las siguientes gráficas se muestra el resultado del análisis de armónicos de las corrientes de una carga RL de 500 W de potencia activa y 100 Var de potencia inductiva con una alimentación en la entrada de continua de 250 V, simuladas en un puente monofásico de cada tipo (2 y 3 niveles).

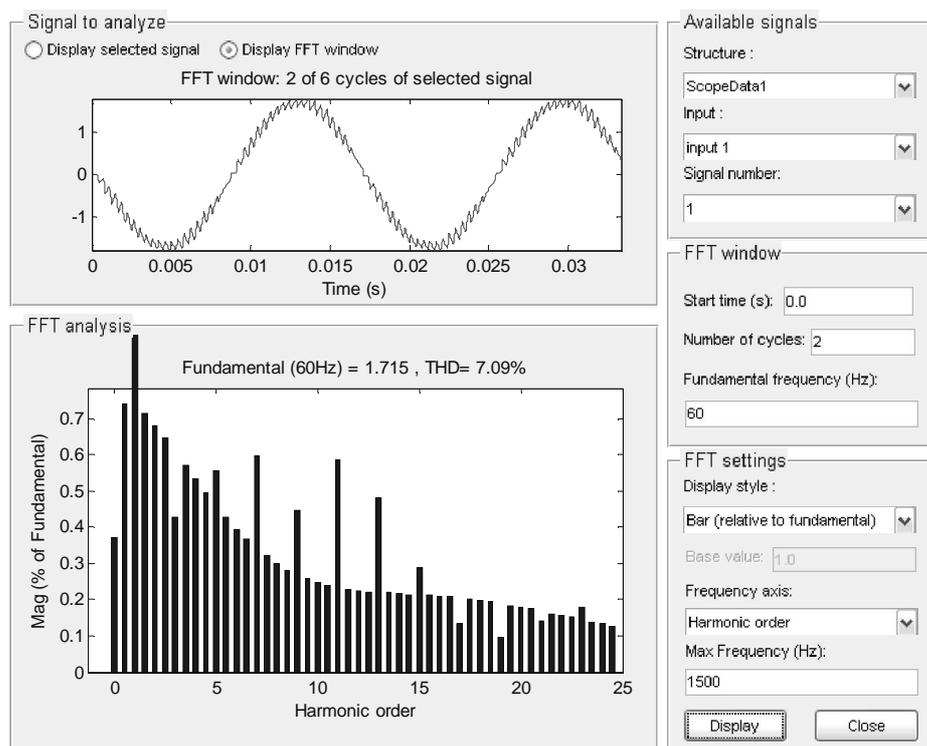


Figura 3.41. Análisis de componentes armónicas de la corriente de la carga. THD=7.09%.

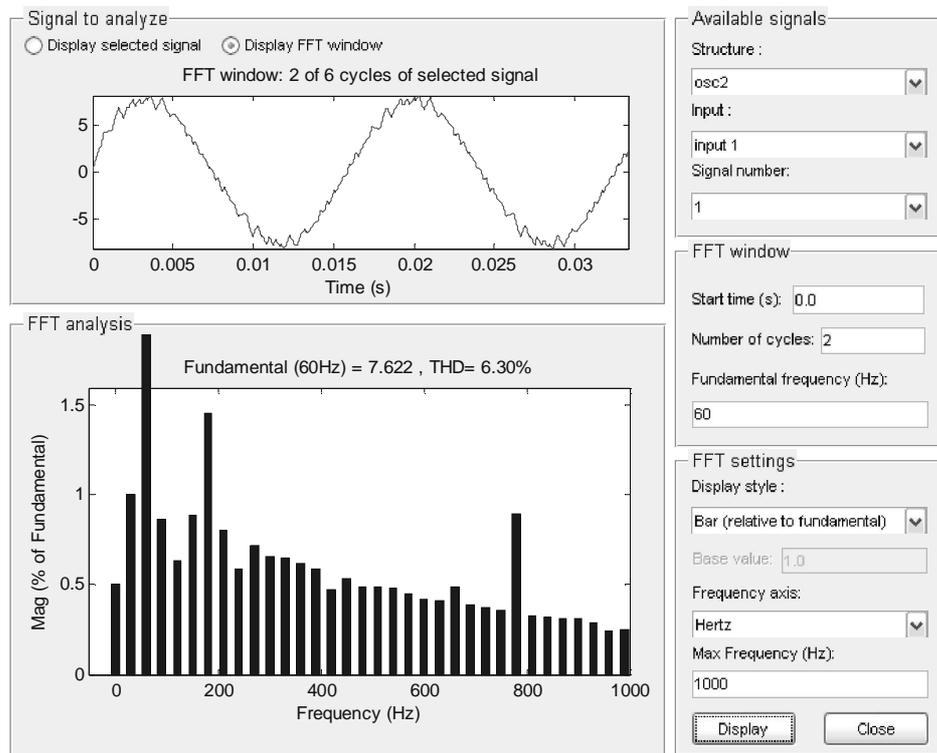


Figura 3.42. Análisis de componentes armónicas de la corriente de la carga. THD=6.30%.

Los resultados de la simulación muestran que el contenido armónico de la corriente obtenido con el inversor multinivel es menor que el obtenido con el inversor convencional.

## **4. IMPLEMENTACIÓN DEL PROTOTIPO DE INVERSOR MULTINIVEL CON FIJACIÓN POR DIODOS Y EQUIPO EXPERIMENTAL**

La implementación del inversor trifásico de tres niveles con fijación por diodos en este trabajo consta de los siguientes elementos:

- 3 tarjetas de potencia (una por rama).
- 3 tarjetas de disparo (una por rama).
- 1 tarjeta con los condensadores del bus de continua.
- 1 tarjeta fuente para las tarjetas de disparo.
- 1 Procesador de Señal Digital DSP.
- Accesorios.

### **4.1 Tarjetas de Potencia**

Los dispositivos de potencia seleccionados son mosfet de referencia IRFP450 fabricados por International Rectifier los cuales cuentan con una capacidad de tensión y corriente de 500 V y 14 A respectivamente, el encapsulado de estos mosfet es tipo TO-247. El diodo seleccionado para fijar las tensiones en los mosfet es de recuperación ultra rápida de referencia FMLG22 con capacidad de 300 V y 8 A, encapsulado TO-220 y un tiempo de recuperación de 40 ns.

La red snubber para la protección de los mosfet se diseñó de acuerdo a los siguientes criterios [12]:

- **Capacitancia Snubber**

$$C_S \geq \frac{I_L \cdot t_f}{2V_{DC}} \quad (4.1)$$

$$C_S \geq \frac{6 \cdot 25 \eta s}{2 \cdot 250}$$

$$C_S \geq 0.3 \eta F$$

$$C_S \geq 0.1 \mu F$$

- **Resistencia Snubber**

$$R_{S \min} \geq \frac{V_D}{I_M - I_L} \quad (4.2)$$

$$R_{S \min} \geq \frac{500V}{14A - 6A}$$

$$R_{S \min} \geq 62.5 \Omega$$

$$R_{S \max} < \frac{T_{ON(\min)}}{3 \cdot C_S} \quad (4.3)$$

$$R_{S \max} < \frac{2 \cdot 10^{-4}}{3 \cdot 0.1 \mu F}$$

$$R_{S \max} < 666.66 \Omega$$

La resistencia de la red snubber debe estar entre  $62.5\Omega$  y  $666.66\Omega$ , por lo tanto se ha elegido una resistencia de  $68\Omega$ .

El diseño para el impreso se realizó en el programa Eagle. La Figura 4.1a y 4.1b muestran la tarjeta de potencia correspondiente a una rama del inversor.

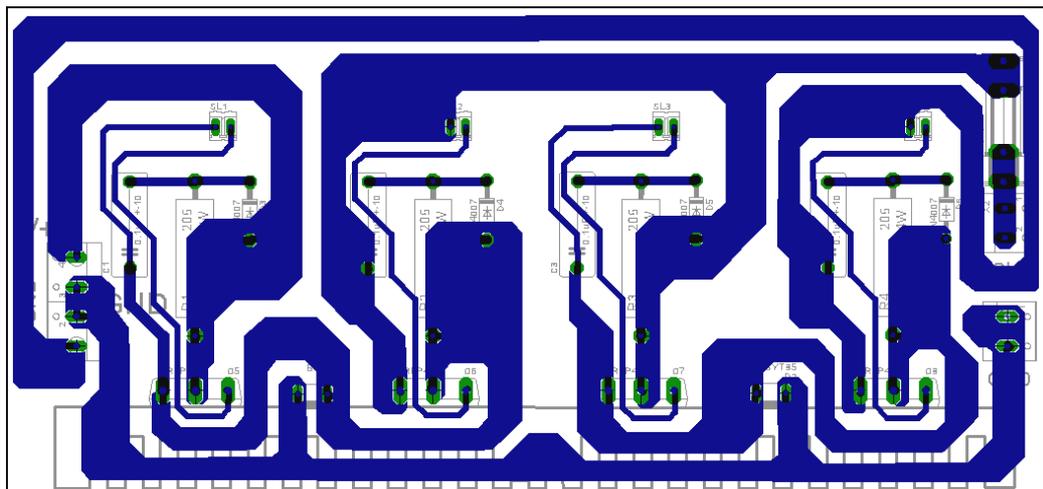


Figura 4.1a. Diseño del circuito impreso de una rama.

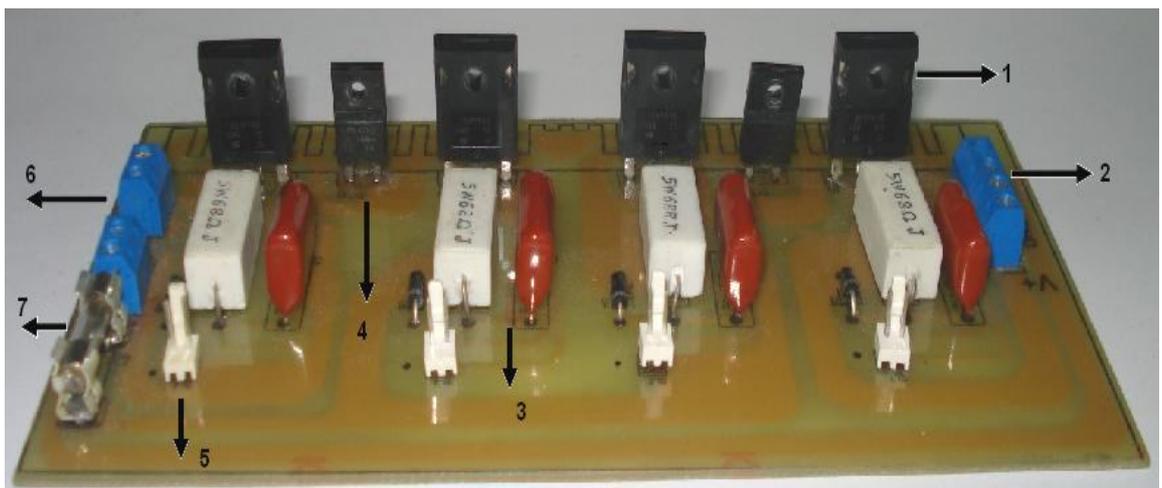


Figura 4.1b. Rama del inversor.

- 1: Mosfet IRFP450.
- 2: Entradas del bus de continua.
- 3: Red Snubber.
- 4: Diodo FMLG22.
- 5: Entrada de los pulsos desde el driver.
- 6: Salidas de alterna.
- 7: Fusible de protección de la salida.

## **4.2 Tarjetas de Disparo**

Los pulsos para la conmutación de los mosfet son generados a través de un Procesador de Señal Digital (Digital Signal Processor - DSP) que al salir llegan a la tarjeta de disparo, también conocida como driver, la cual se encarga de separar la parte de control de la parte de potencia del inversor.

La tarjeta diseñada permite garantizar la tensión necesaria del pulso entre la compuerta y el drenador del mosfet, para que este sea disparado correctamente sin afectar los elementos que están conectadas en serie en la rama.

Uno de los elementos importantes en la tarjeta es un transformador de impulsos que se utiliza con el fin de acoplar impedancias.

La Figura 4.2a y 4.2b muestran los diseños del impreso y la tarjeta de disparo construida.

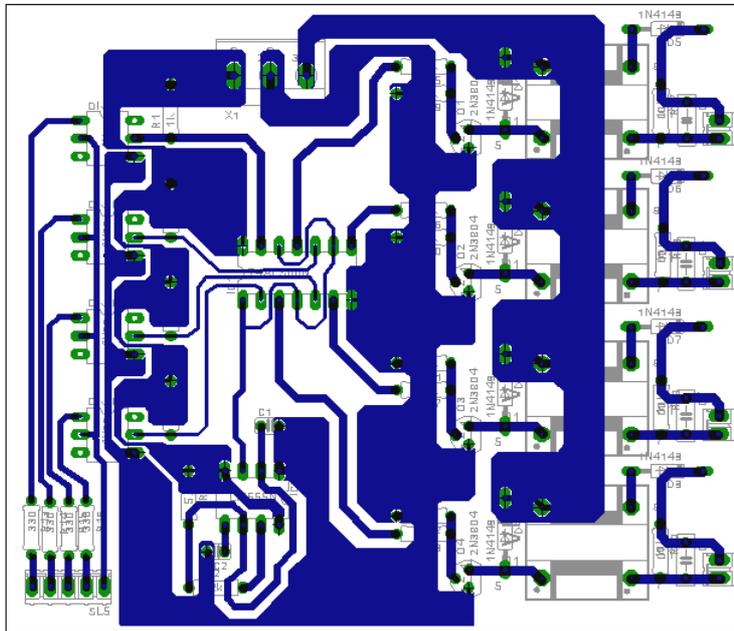


Figura 4.2a. Diseño del circuito impreso de la tarjeta de disparo.

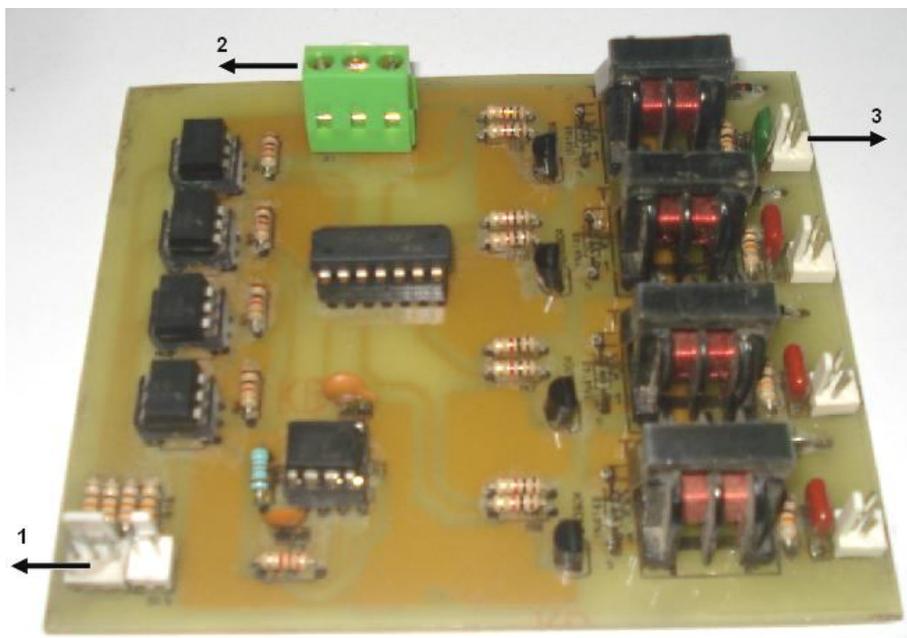


Figura 4.2b. Tarjeta de disparo.

- 1: Entrada del DSP.
- 2: Entrada alimentación.
- 3: Salida hacia la compuerta del mosfet.

### 4.3 Tarjeta con los condensadores del bus de continua

En esta tarjeta se encuentran la entrada de tensión continua y los dos condensadores en serie que dividen dicho bus. Se conectaron en paralelo con cada condensador un par de varistores con capacidad de 250 V cada uno con el fin de proteger los condensadores. Se utilizaron bornes de tornillo en la salida para facilitar la conexión de las tres ramas a la alimentación de continua al punto positivo, medio y negativo.

En las Figuras 4.3a y 4.3b se muestran el diseño del impreso y la tarjeta ensamblada.

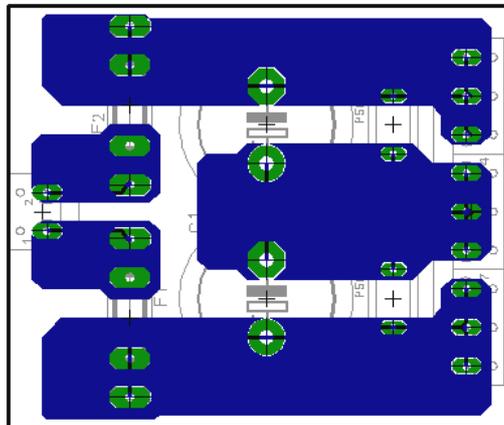


Figura 4.3a. Diseño del circuito impreso conexión bus de continua.

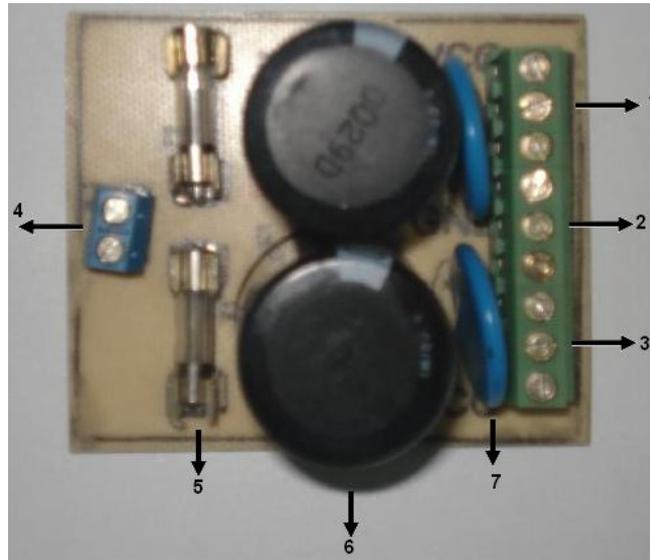


Figura 4.3b. Tarjeta de conexión bus de continua.

- 1: Salidas con polaridad positiva.
- 2: Punto medio del bus de continua.
- 3: Salidas con polaridad negativa.
- 4: Entrada bus de continua.
- 5: Fusible de protección.
- 6: Condensador.
- 7: Varistor.

#### 4.4 Tarjeta fuente para las tarjetas de disparo

Las tarjetas de disparo requieren una alimentación de 5 V para lo cual fue implementada una fuente que se muestra en la Figura 4.4.

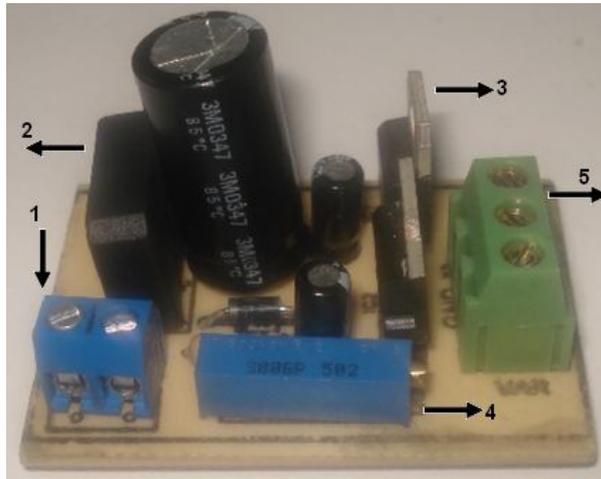


Figura 4.4. Fuente de alimentación tarjeta de disparo.

- 1: Entrada de alterna.
- 2: Puente rectificador.
- 3: Reguladores de tensión.
- 4: Trimmer para regular el consumo de corriente.
- 5: Salidas de continua +5 V y -5 V.

Esta fuente requiere conexión a la red a través de un transformador de relación 120 V/6 V AC.

## 4.5 Accesorios

### 4.5.1 Disipador

El disipador es un elemento que facilita la eliminación del calor producido en un dispositivo semiconductor, el cual puede causar daño o mal funcionamiento de dicho dispositivo.

Existen varios modelos de disipador generalmente de aluminio y su selección se basa en el cálculo de la resistencia térmica. Con este parámetro se puede acudir a un catálogo para elegir el que mejor se adapte a la aplicación.

El cálculo de la resistencia térmica requiere de los siguientes datos:

- $P_D$ : Potencia disipada por el semiconductor.
- $R_{\theta JC}$ : Resistencia térmica entre la juntura y la carcasa del dispositivo.
- $R_{\theta CS}$ : Resistencia térmica entre la carcasa del dispositivo y el disipador.
- $T_J$ : Temperatura de la juntura del dispositivo.
- $T_A$ : Temperatura ambiente.

Para obtener estos datos se consultó la hoja de datos del fabricante del mosfet IRFP450 [16]:

$$P_D = 190 \text{ W}$$

$$R_{\theta JC} = 0.66 \text{ } ^\circ\text{C/W}$$

$$R_{\theta CS} = 0.1 \text{ } ^\circ\text{C/W}$$

$$T_J = 150 \text{ } ^\circ\text{C}$$

$$T_A = 35 \text{ } ^\circ\text{C}$$

En este trabajo se utiliza un solo disipador en el que se conectan los 4 mosfet de una rama y los dos diodos de fijación. Para conectar varios dispositivos a un solo disipador las resistencias  $R_{\theta JC}$  y  $R_{\theta CS}$  se dividen entre el número de dispositivos a conectar en el disipador [15]. Una de las limitaciones en este punto del trabajo, fueron los datos del diodo FMLG22, ya que no se pudieron encontrar las especificaciones en cuanto a potencia y otros datos térmicos del dispositivo, por lo tanto se optó por asumir los mismos datos del mosfet.

De la expresión (4.4) se puede despejar la resistencia térmica a calcular.

$$P_D = \frac{T_J - T_A}{\left(\frac{R_{\theta JC} + R_{\theta CS}}{6}\right) + R_{\theta SA}} \quad (4.4)$$

$$R_{\theta SA} = \frac{T_J - T_A}{P_D} - \left(\frac{R_{\theta JC} + R_{\theta CS}}{6}\right) \quad (4.5)$$

$$R_{\theta SA} = \frac{150 - 35}{190} - \frac{(0.66 + 0.1)}{6}$$

$$R_{\theta SA} = \frac{115}{190} - 0.126$$

$$R_{\theta SA} = 0.6 - 0.126$$

$$R_{\theta SA} = 0.474 \text{ } ^\circ\text{C/W}$$

De acuerdo a [14], para el mosfet encapsulado tipo TO-247, el área del disipador debe ser de 159.66 cm<sup>2</sup>. En este trabajo se utilizó un disipador de 199.5 cm<sup>2</sup>.

#### 4.5.2 Aislante de mica

Para aislar los dispositivos de potencia del disipador se utilizaron aislantes de mica para el encapsulado TO-220 de los diodos y TO-247 de los mosfet, junto con los tornillos y tuercas correspondientes para su fijación al disipador.

#### 4.6 Generación de pulsos de disparo

La generación de los pulsos se hizo a través de un Procesador de señal Digital (Digital Signal Processor - DSP) modelo TMS320F2812 de la Texas Instrument (Figura 4.5). Este DSP tiene como plataforma de programación el software Code Composer Studio, el cual soporta C++ como lenguaje de programación, como se observa en la Figura 4.6.



Figura 4.5. Procesador Digital de Señal TMS320F2812.

La conexión de las salidas del DSP a las tarjetas de disparo se hace a través de un bloque conector como se muestra en la Figura 4.7.

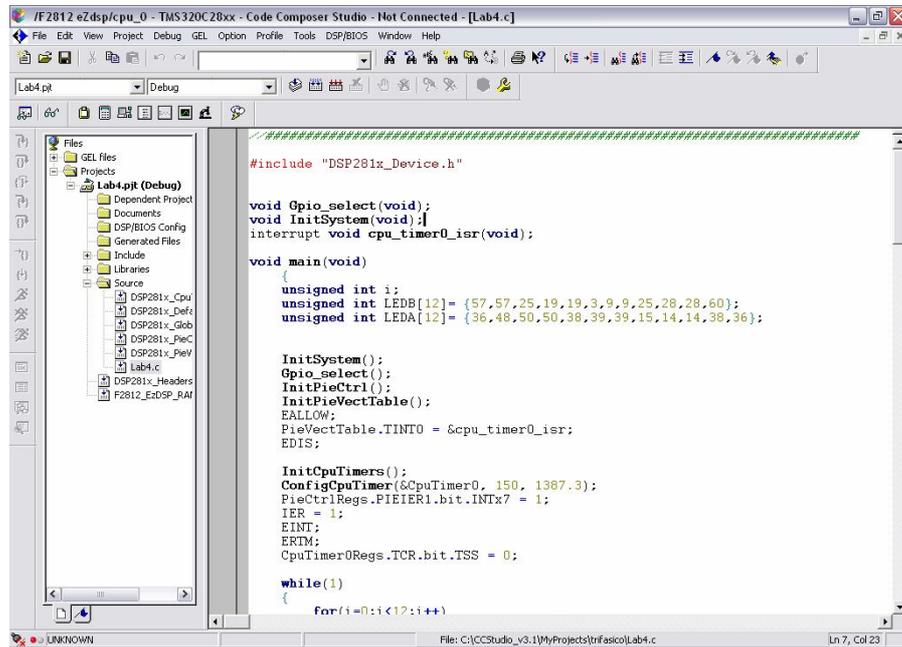


Figura 4.6. Ambiente de desarrollo del Code Composer Studio.

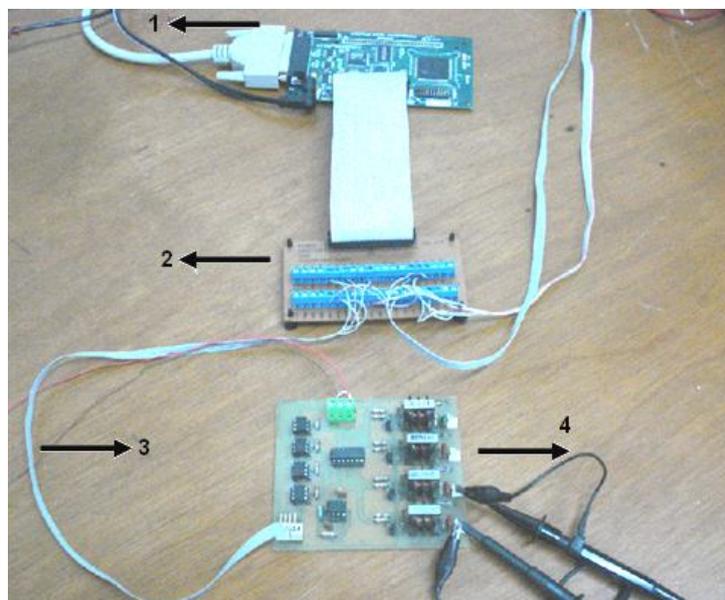


Figura 4.7. Conexión del DSP a la tarjeta de disparo a través del bloque conector.

- 1: DSP.
- 2: Bloque conector.
- 3: Cable de conexión para el driver.
- 4: Driver.

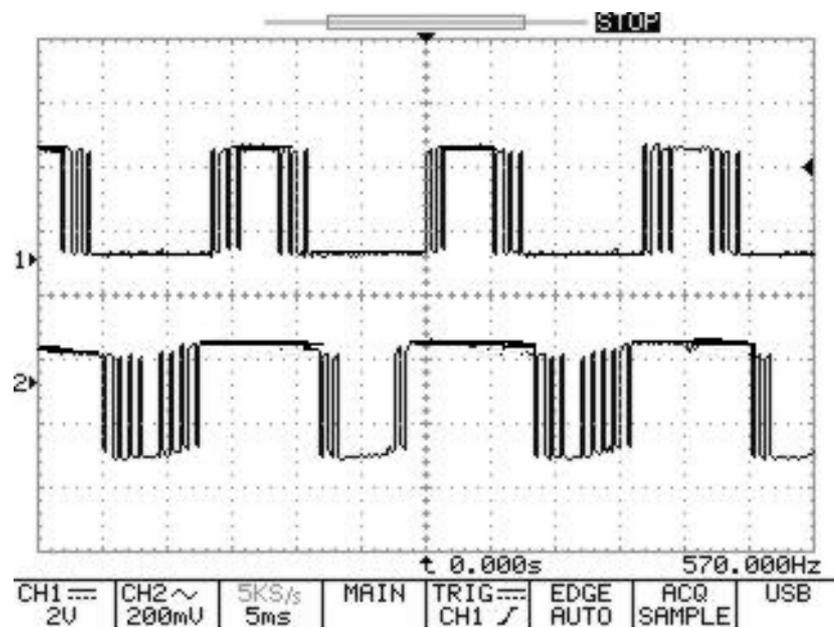


Figura 4.8. Imagen en osciloscopio de los pulsos generados para los dispositivos S1 y S22 de la primera rama.

#### 4.6.1 Estrategia de Conmutación

La estrategia empleada para generar los pulsos del inversor es un PWM multiportadora. Como se mencionó en el capítulo 2, este método utiliza  $n-1$  señales portadoras, donde  $n$  es el número de niveles del inversor. Por lo tanto en este caso se utilizaron 2 señales

moduladoras de forma triangular con una frecuencia de 1260 Hz, es decir, 21 veces la frecuencia fundamental como lo muestra la Figura 4.9.

Los pulsos generados por dicha modulación se deben interpretar teniendo en cuenta que la comparación entre la señal moduladora de la parte superior y la señal de referencia produce los pulsos para uno de los dispositivos de la rama, por ejemplo S1, los cuales al ser negados en el algoritmo producen los pulsos del dispositivo complementario a este, S11.

De la misma forma los pulsos generados mediante la comparación entre la señal moduladora de la parte inferior y la señal de referencia, producirá los pulsos para otro dispositivo, por ejemplo S2 y su respectivo complemento, S22. De esta forma se generan las cuatro señales necesarias para la conmutación en una sola rama.

Para el caso trifásico, Figura 4.10, se utilizan las mismas portadoras y se deben generar otras dos señales moduladoras senoidales desplazadas  $120^\circ$  entre sí, y empleando la misma metodología explicada para el caso de una rama, se obtienen los doce pulsos necesarios para el inversor completo.

En la figura 4.11 se explica el método gráficamente.

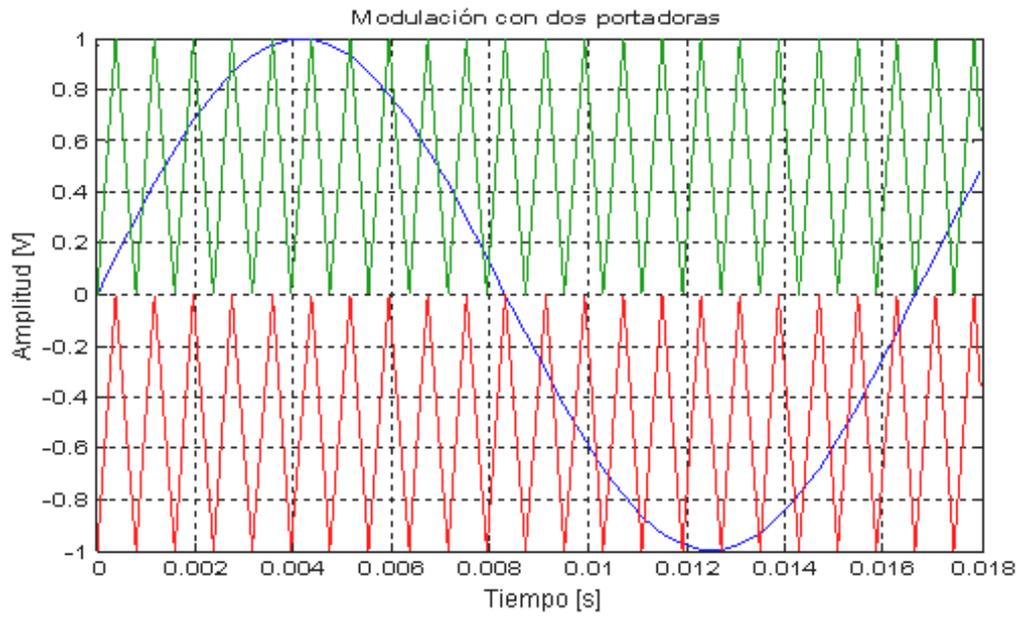


Figura 4.9. Modulación con dos portadoras.

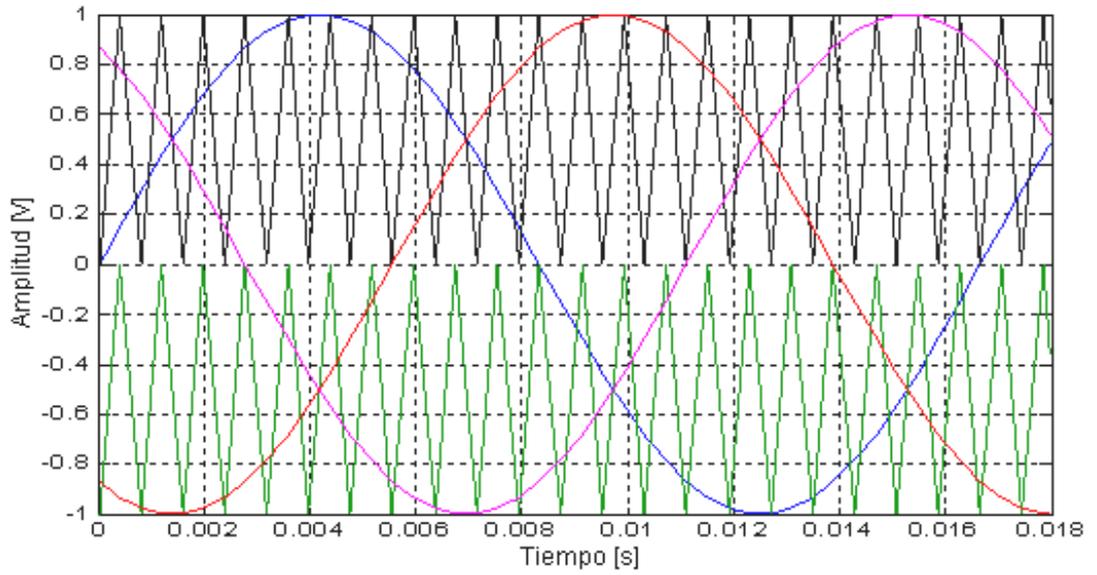


Figura 4.10. Modulación para el inversor completo.

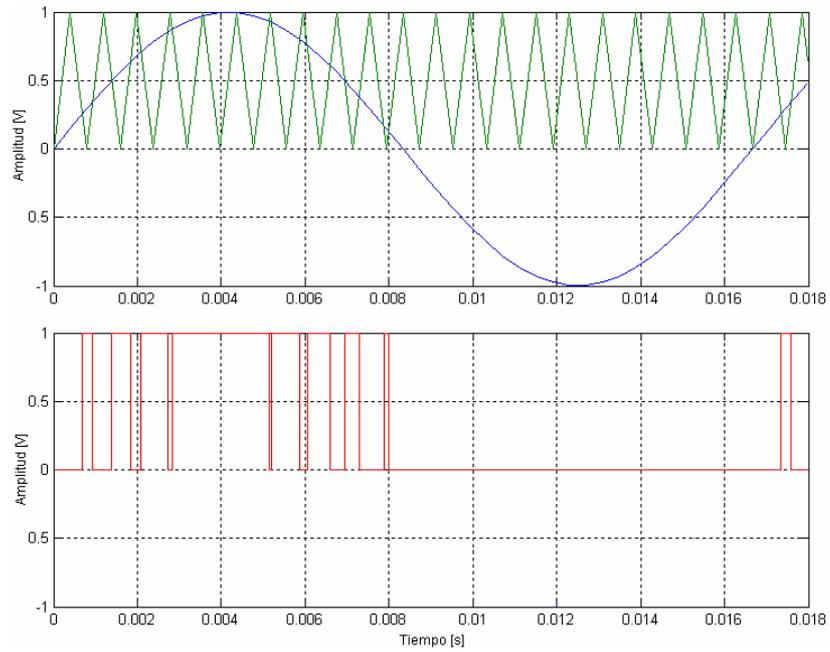


Figura 4.11a. Pulsos generados para el dispositivo S1 utilizando la portadora superior.

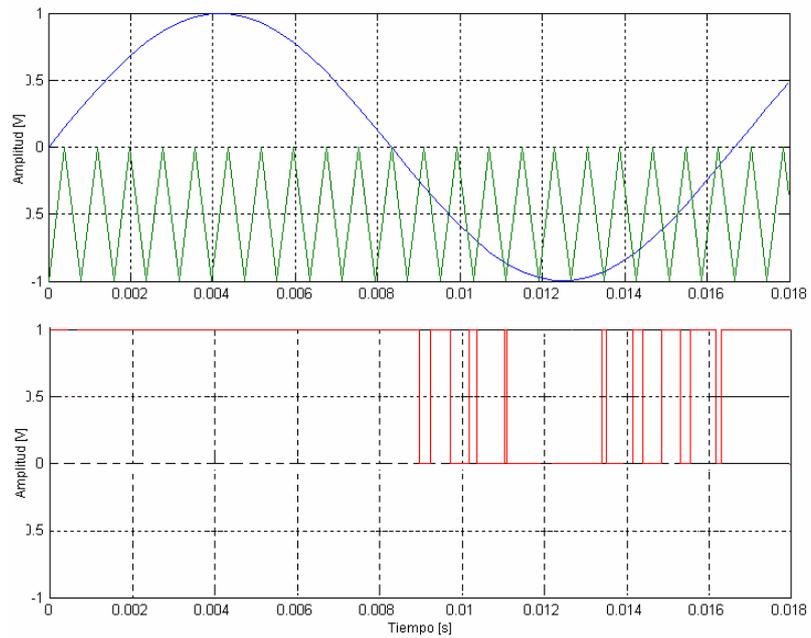


Figura 4.11b. Pulsos generados para el dispositivo S2 utilizando la portadora inferior.

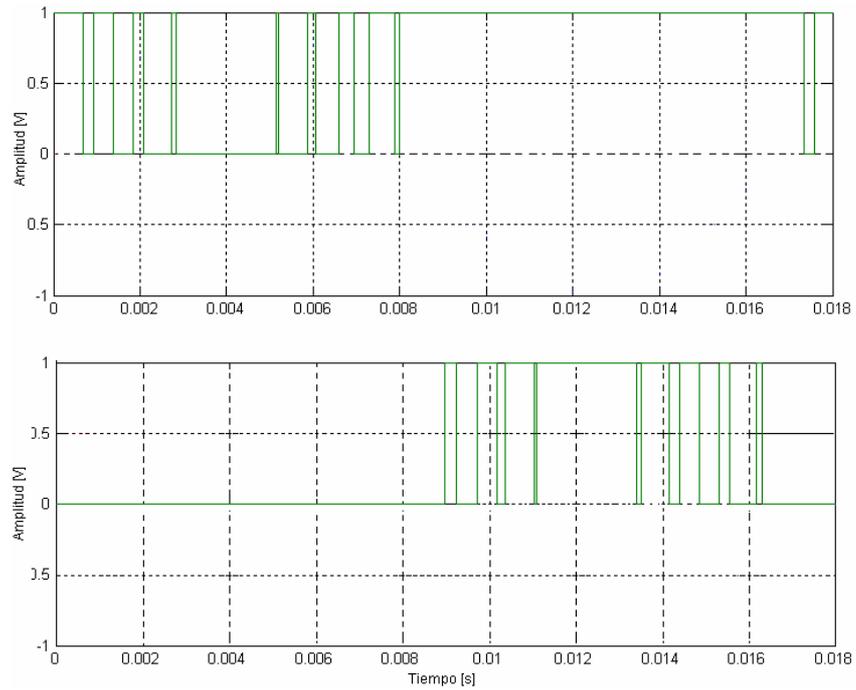


Figura 4.11c. Señales complementarias de S1 (S11) y S2 (S22).

Negando las señales para S1 y S2 se obtienen las señales para los dispositivos complementarios S11 y S22. La figura 4.12a y 4.12b muestran el resultado obtenido con e algoritmo implementado en el DSP.

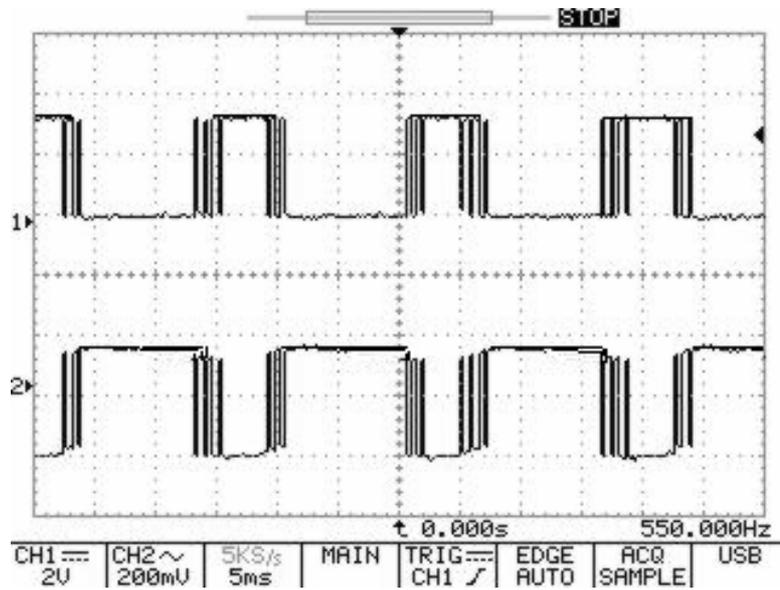


Figura 4.12a. Señales de disparo para el dispositivo S1 y su complemento S11 en la salida del DSP.

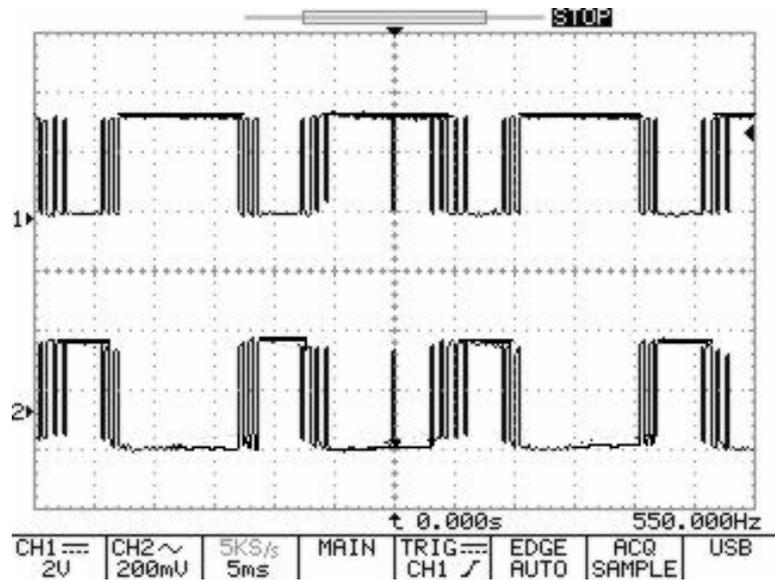


Figura 4.12b. Señales de disparo para el dispositivo S2 y su complemento S22 en la salida del DSP.

En las imágenes se puede apreciar que la escala del osciloscopio es de 2 V por división, por lo tanto se tiene que a la salida del DSP hay un nivel de tensión de 3.38 V aproximadamente.

Cuando la señal pasa a través de la tarjeta de disparos sale con una tensión de 4.8 V aproximadamente, tensión que garantiza el disparo del mosfet. En las figuras 4.13a y 4.13b se muestran las señales a la salida de la tarjeta de disparos.

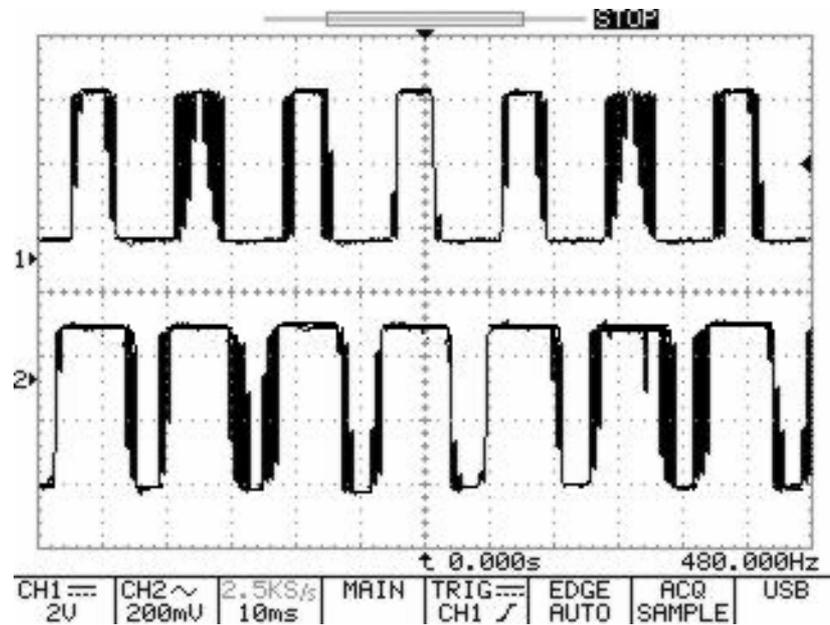


Figura 4.13a. Señales de disparo para el dispositivo S1 y su complemento S11 en la salida de la tarjeta de disparos.

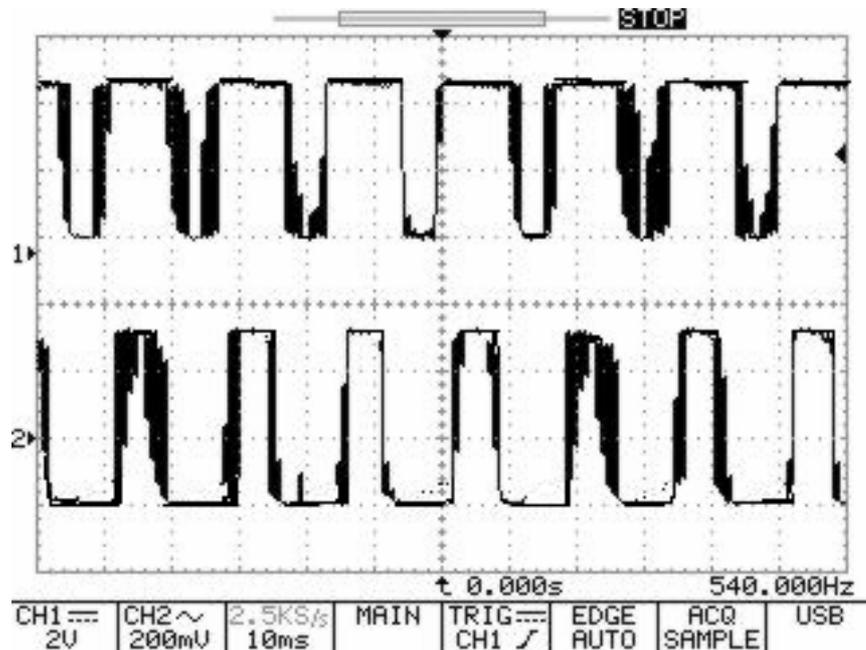


Figura 4.13b. Señales de disparo para el dispositivo S2 y su complemento S22 en la salida de la tarjeta de disparos.

#### 4.7 Montaje del inversor trifásico

El inversor completo se muestra en las figuras 4.14 a 4.17 donde se puede apreciar la conexión del DSP a las tarjetas de disparo y la conexión de estas a cada una de las ramas con su respectivo disipador.

Una aspecto que se debe considerar como complemento a este trabajo, es la construcción de una especie de modulo donde vaya ubicado todo el conjunto, para que las conexiones se hagan de manera más simple.



Figura 4.14. Montaje Inversor Trifásico.

- 1: DSP y bloque conector.
- 2: Drivers.
- 3: Bus de continua.
- 4: Ramas del inversor.

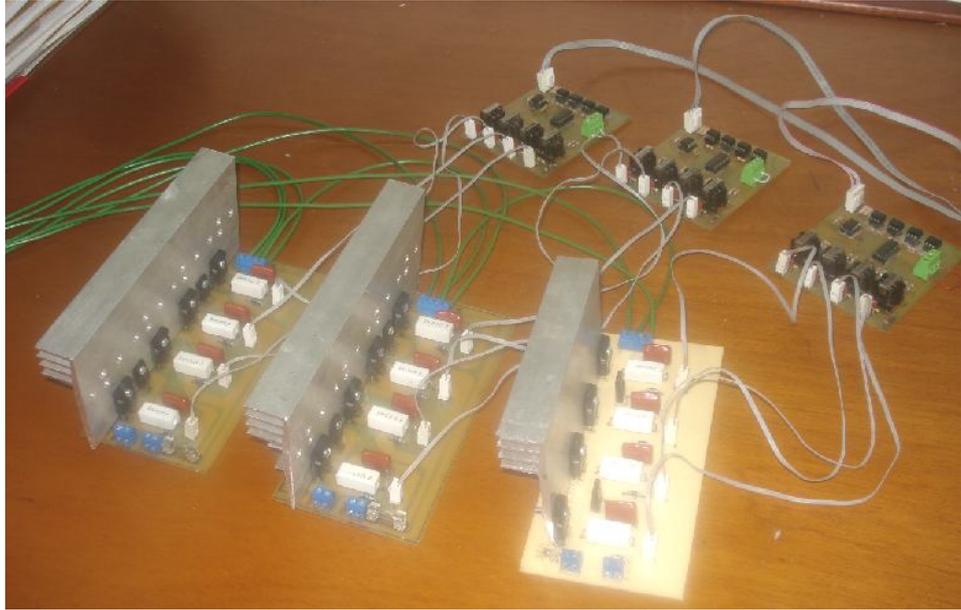


Figura 4.15. Conexión tarjetas de disparo a cada rama del inversor.

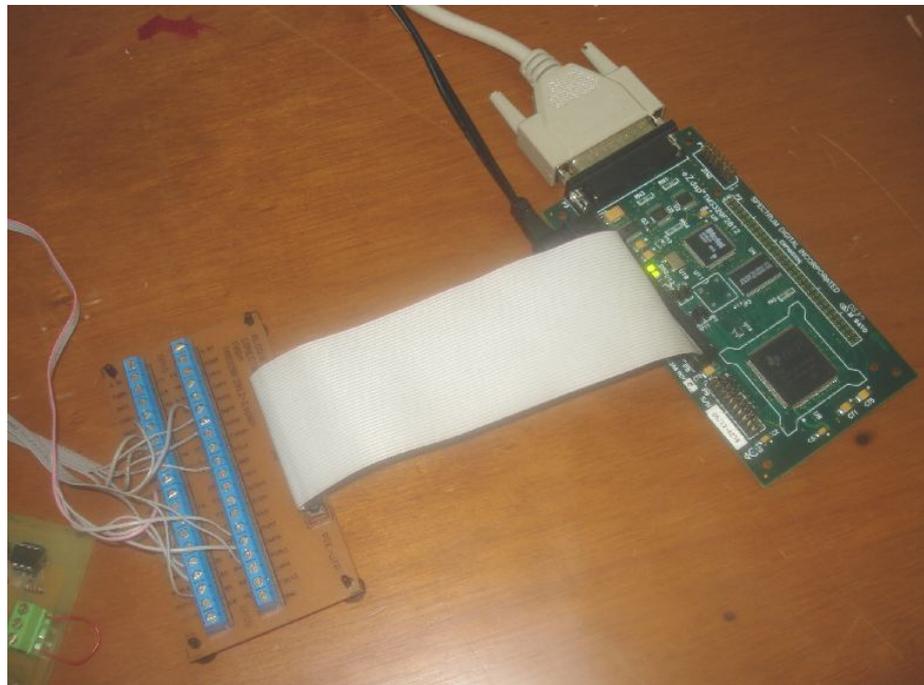


Figura 4.16. Conexión DSP – Bloque conector.

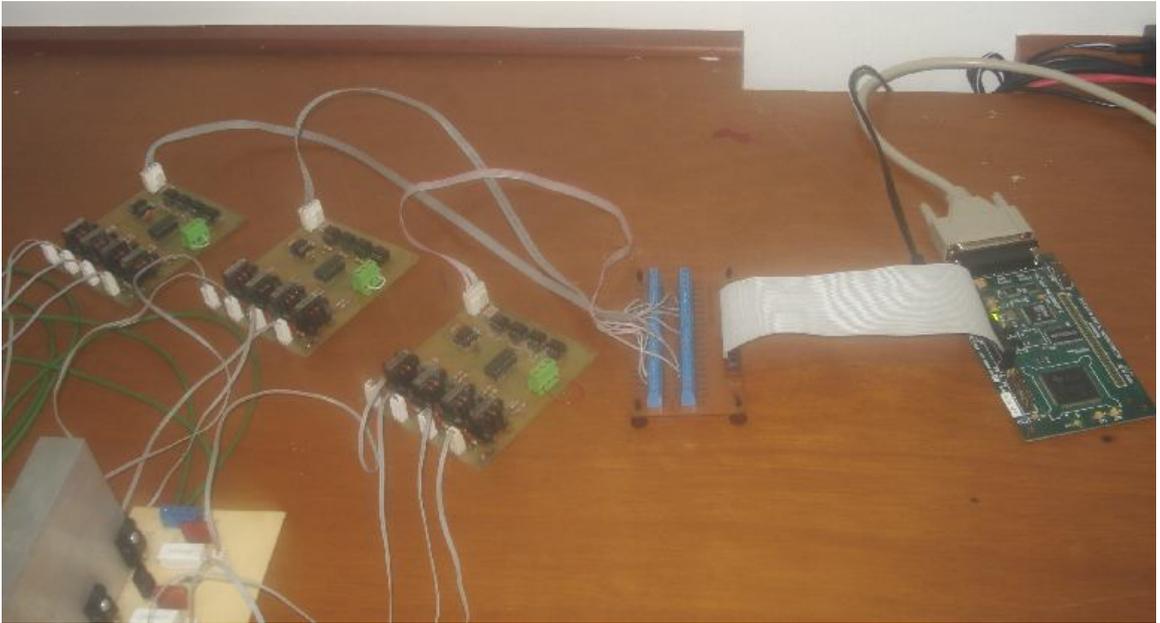


Figura 4.17. Conexión DSP a las tarjetas de disparo.

## 5. PRUEBAS Y RESULTADOS

En este capítulo se encuentran las pruebas realizadas al inversor con el fin de analizar su funcionamiento y de realizar una comparación entre éste y la simulación.

### 5.1 Prueba en una rama del inversor con carga resistiva

La tensión de alimentación es aproximadamente 250 V, obtenidos de un variac y rectificado con un puente de diodos, la carga utilizada es totalmente resistiva de 500 W.

En la Figura 5.1 se muestra el resultado de la tensión de fase y en la Figura 5.2 el resultado de la simulación. Para efectos de visualización de la señal en el osciloscopio la sonda tiene una atenuación de 10 veces.

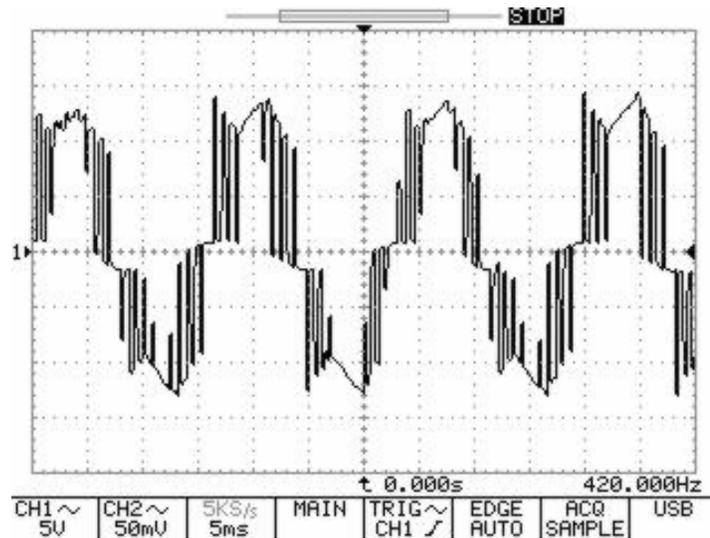


Figura 5.1. Tensión en la carga.

Cada división del osciloscopio corresponde a 5 V, como se puede ver en la figura, por lo tanto se tiene una tensión positiva de aproximadamente 12.5 y multiplicando este valor por la atenuación de la sonda se obtienen 125 V. El valor negativo de la señal presenta un valor semejante con lo que se obtienen aproximadamente 250 V pico a pico. En cuanto a la escala del tiempo, se tiene que cada división corresponde a 5 ms y se puede observar que un periodo de la señal ocupa algo más de 3 posiciones alcanzando un valor de aproximadamente 16 ms, en términos de frecuencia 60 Hz.

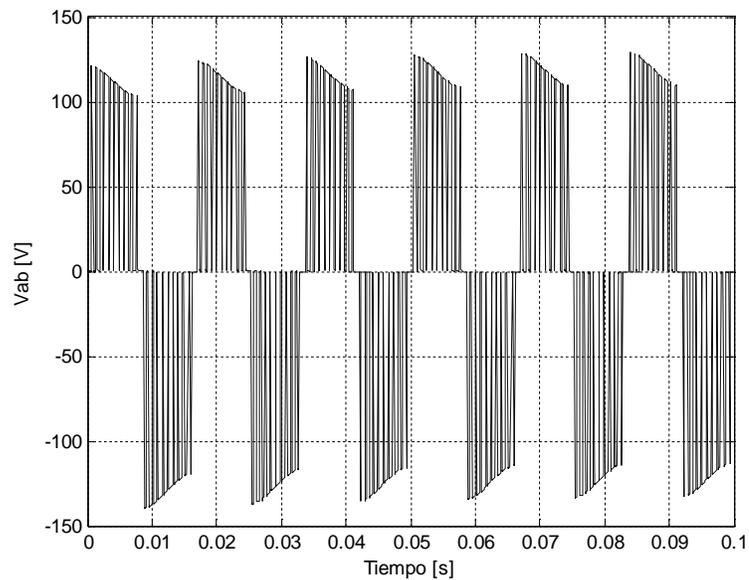


Figura 5.2. Tensión en la carga en la simulación.

Con el analizador Fluke® 41B, se obtienen los datos del contenido armónico de la señal de tensión los cuales se muestran en las Figuras 5.3 y 5.4.

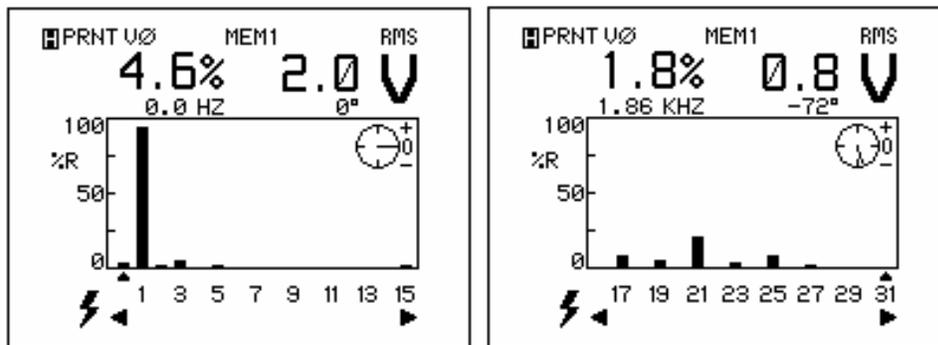


Figura 5.3. Componentes armónicas de la tensión en la carga.

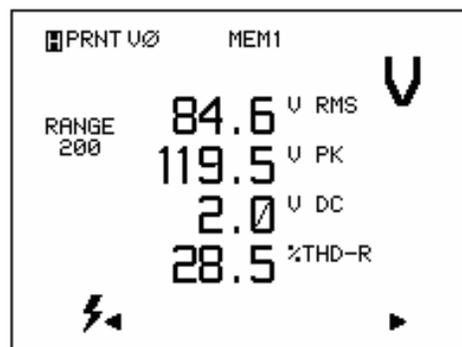


Figura 5.4. Análisis de la distorsión armónica de la tensión en la carga.

En las Figuras 5.5, 5.6 y 5.7 se muestra el resultado de la corriente y el análisis de armónicos tomados con el analizador Fluke® 41B.

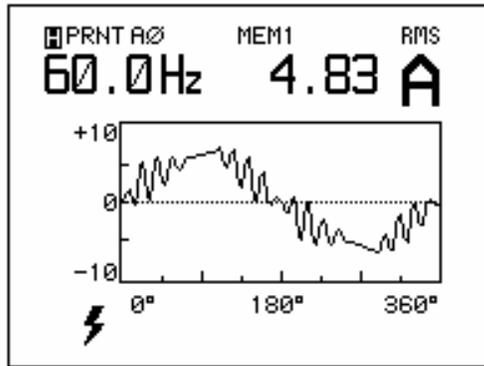


Figura 5.5. Corriente en la carga.

La forma de onda de la Figura 5.5 no muestra una forma escalonada debido a que el equipo analizador de armónicos utilizado realiza una especie de filtrado al graficar la señal.

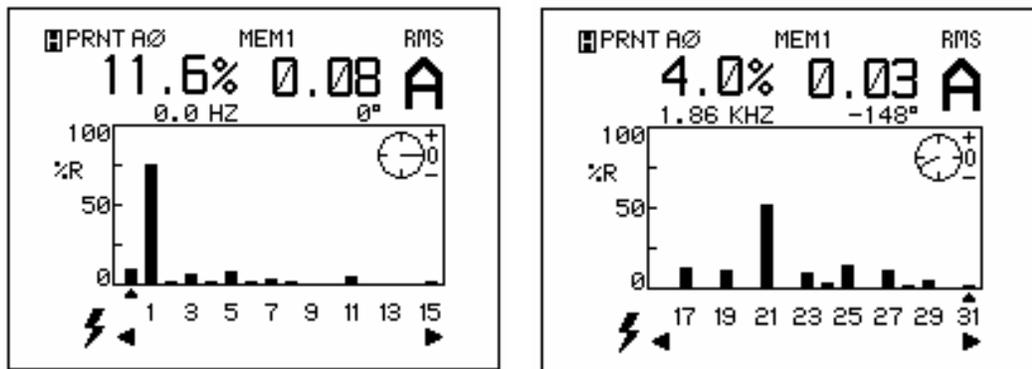


Figura 5.6. Componentes armónicas de la corriente de carga.

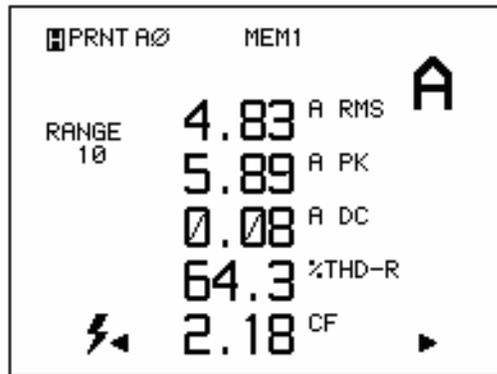


Figura 5.7. Análisis de la distorsión armónica.

En la tabla 5.1 se resumen los resultados de la prueba.

Vrms	% THD Tensión	% THD Tensión en Simulación
84.6	28.5	69.96

Irms	% THD Corriente	% THD Corriente en Simulación
4.83	64.3	69.96

Tabla 5.1. Resultado prueba carga R.

## 5.2 Prueba en una rama del inversor con carga resistiva e inductiva

La tensión en continua es la misma de la prueba anterior y se adiciona en serie una carga inductiva de 29.04 mH. Los resultados de la forma de onda de la tensión, se muestra en la Figura 5.8 y en la Figura 5.9 se muestra el resultado de la tensión en la simulación.

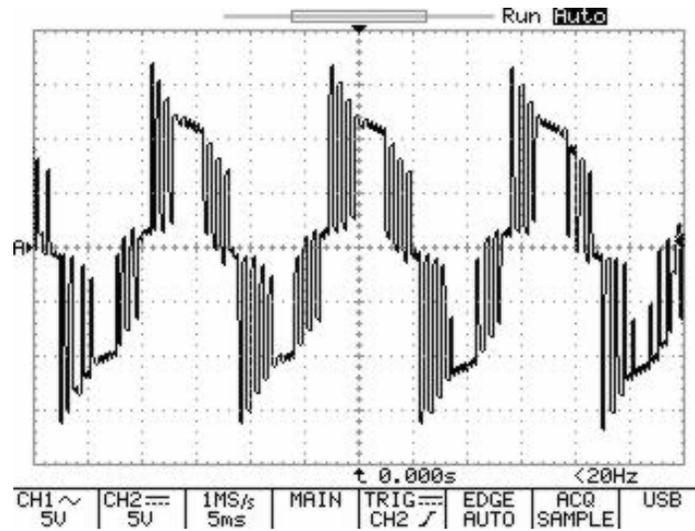


Figura 5.8. Tensión de fase carga RL.

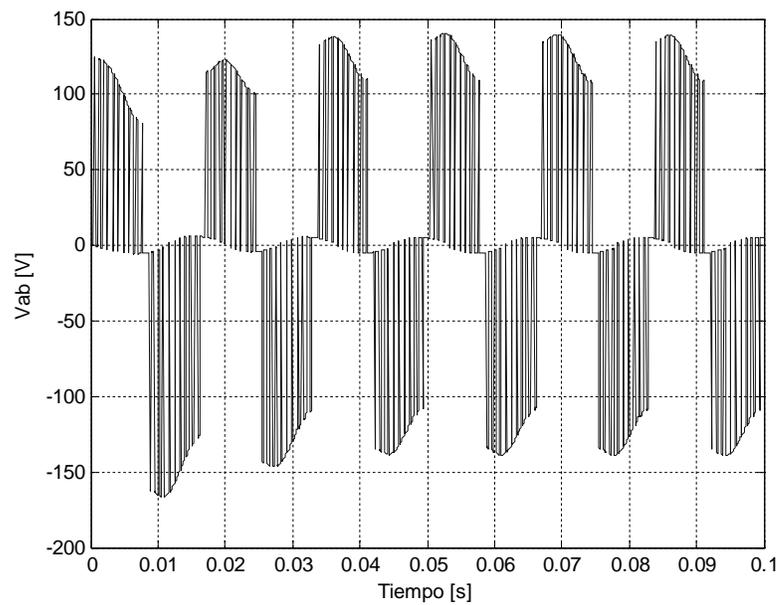


Figura 5.9. Tensión de fase carga RL en la simulación.

En las Figuras 5.10 y 5.11 se muestran los resultados de la información de las componentes armónicas de la tensión y su análisis obtenidas con el analizador Fluke® 41B.

En las Figuras 5.12 a 5.14 se muestra la corriente de carga y el análisis de armónicos.

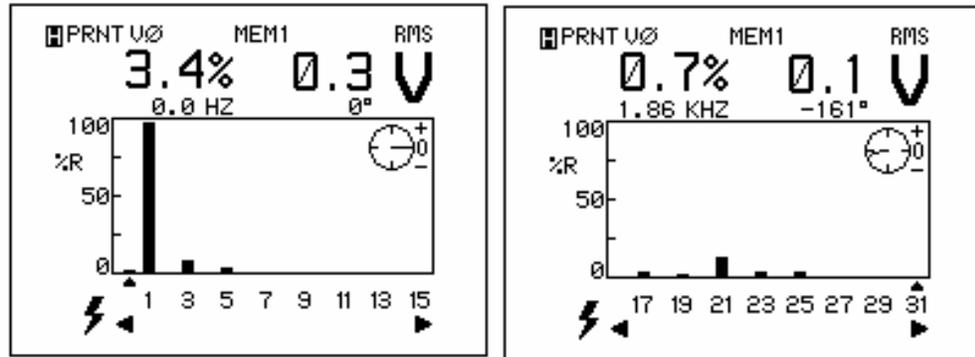


Figura 5.10. Componentes armónicas de la tensión en la carga.

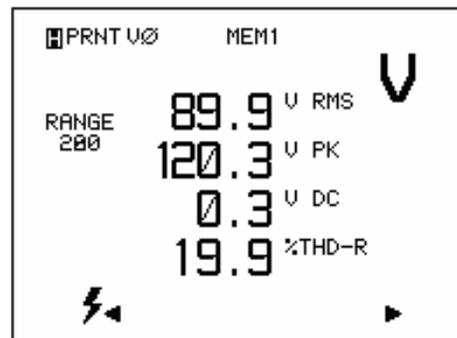


Figura 5.11. Análisis de la distorsión armónica de la tensión de carga.

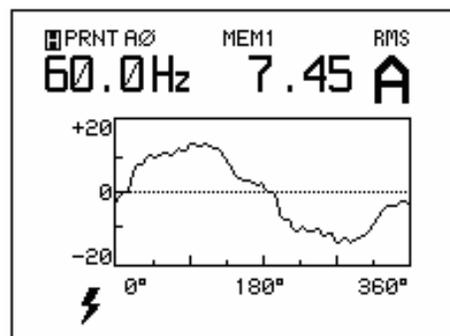


Figura 5.12. Corriente en la carga.

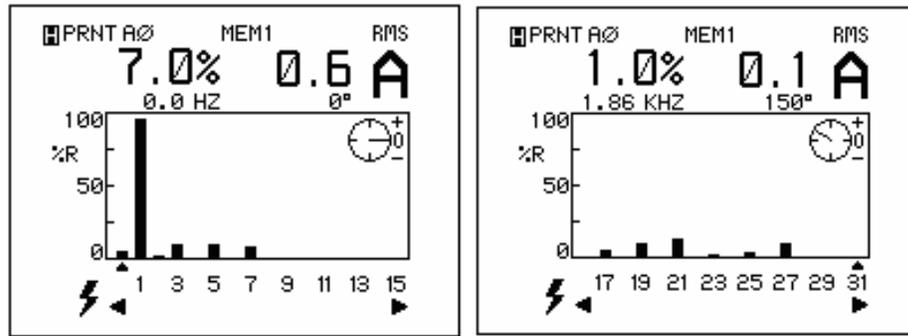


Figura 5.13. Componentes armónicas de la corriente de carga.

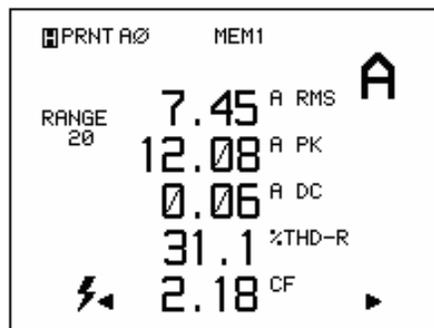


Figura 5.14. Análisis de la distorsión armónica.

En la tabla 5.2 se resumen los resultados de esta prueba.

Vrms	% THD Tensión	% THD Tensión en Simulación
89.9	19.9	70.74

Irms	% THD Tensión	% THD Corriente en Simulación
7.45	31.1	14.48

Tabla 5.2. Resultados prueba con carga RL.

### 5.3 Prueba inversor trifásico con carga R en conexión Y

Esta prueba se realizó con una carga de 400 W por fase, con un voltaje de alimentación en continua de aproximadamente 250 V obtenidos de igual forma que en las pruebas anteriores mediante un variac. En las Figuras 5.15 y 5.16 se muestran los resultados de la tensión en la fase A con el inversor implementado y con la simulación respectivamente.

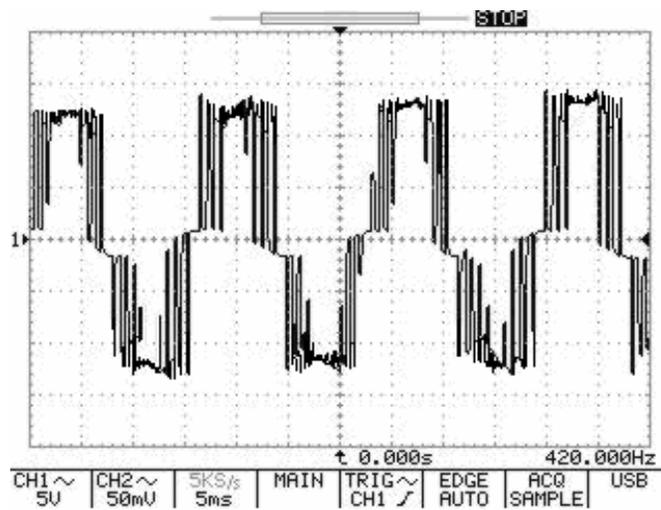


Figura 5.15 Tensión de fase Vao.

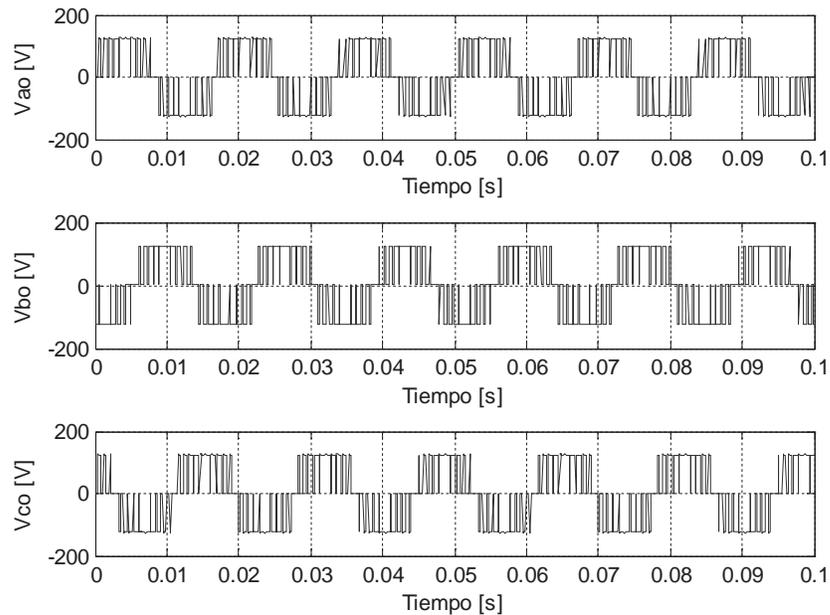


Figura 5.16. Tensiones de fase en la simulación.

La forma de onda de la tensión de la fase B y C, es similar a la mostrada en la Figura 5.15 con su respectivo desplazamiento de  $120^\circ$  y  $240^\circ$  en relación a la tensión de la fase A, respectivamente.

En la Figura 5.17 se muestran simultáneamente las señales de tensión de la fase a y b. Esta imagen fue obtenida con un valor de tensión en la entrada de continua de 160 V con el fin de visualizar en el osciloscopio las dos señales al mismo tiempo.

En la Figura 5.18 se muestra el resultado de la tensión de línea entre las fases A y B, la cual se obtuvo con una tensión en la entrada de continua de 200 V con el fin de visualizar en el osciloscopio la forma de onda, y en la Figura 5.19 se muestra la tensión de línea obtenida mediante simulación.

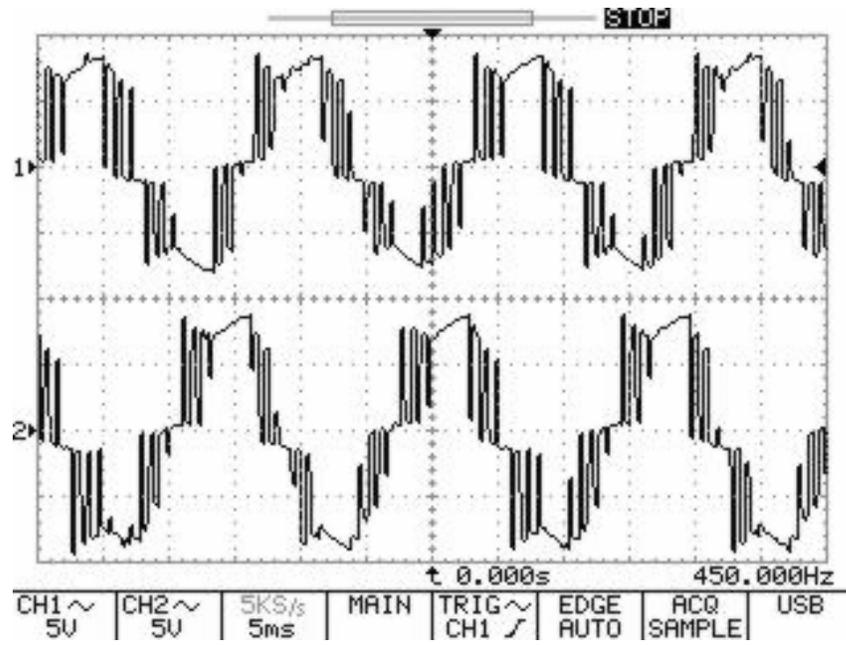


Figura 5.17 Tensiones fases Vao y Vbo.

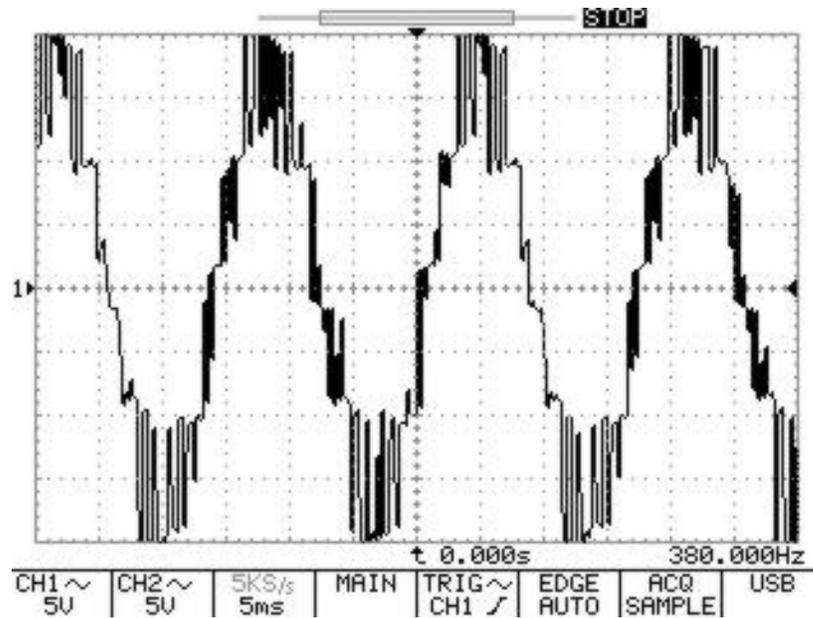


Figura 5.18 Tensión de línea Vab.

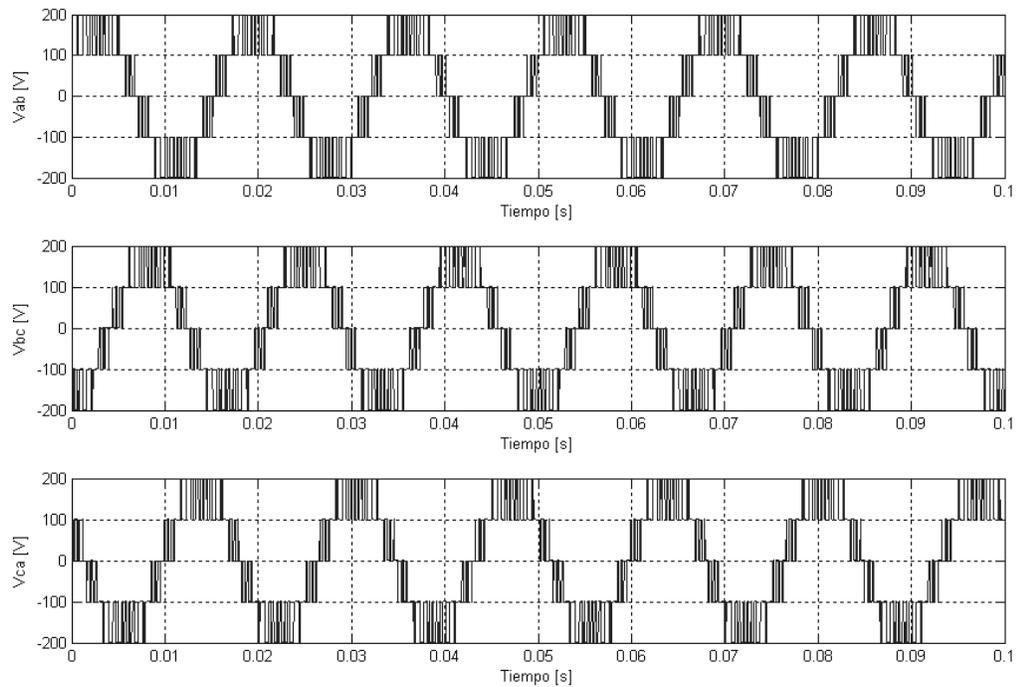


Figura 5.19 Tensiones de línea en la simulación.

En las figuras 5.20 a 5.25 se muestra el análisis de componentes armónicas de la tensión de cada fase y en las figuras 5.26 a 5.31 se muestra en análisis de componentes armónicas de las tensiones de línea.

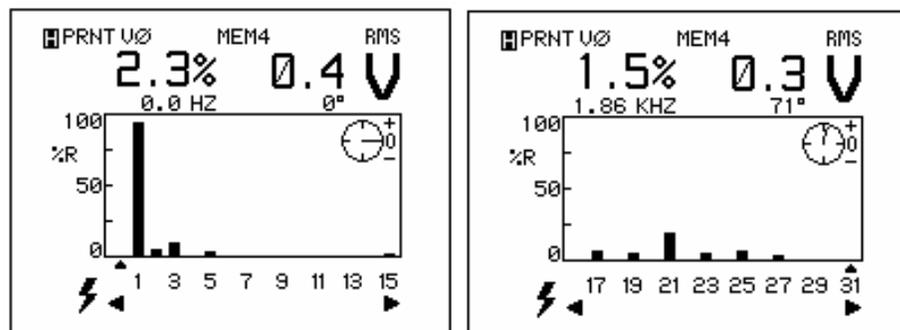


Figura 5.20. Componentes armónicas de la tensión de la fase A.

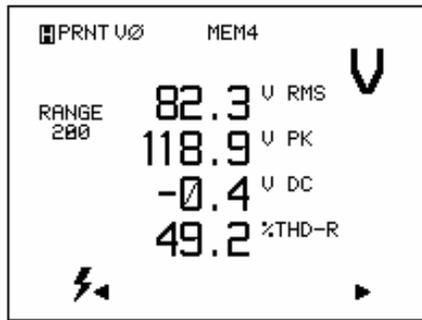


Figura 5.21. Análisis de la distorsión armónica de la tensión de la fase A.

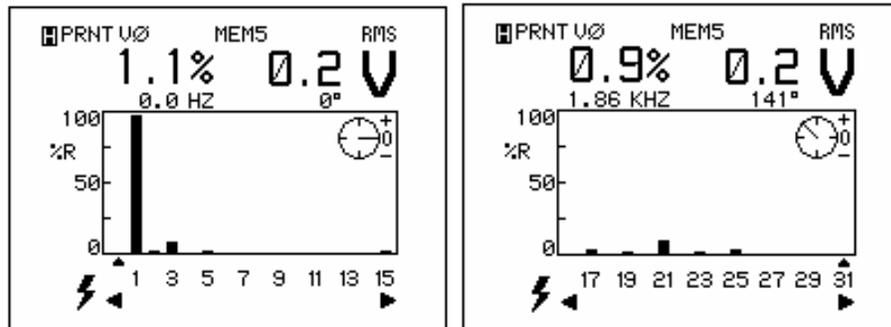


Figura 5.22. Componentes armónicas de la tensión de la fase B.

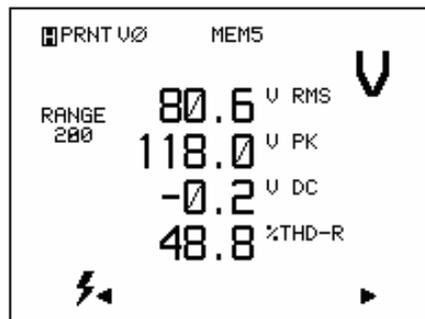


Figura 5.23. Análisis de la distorsión armónica de la tensión de la fase B.

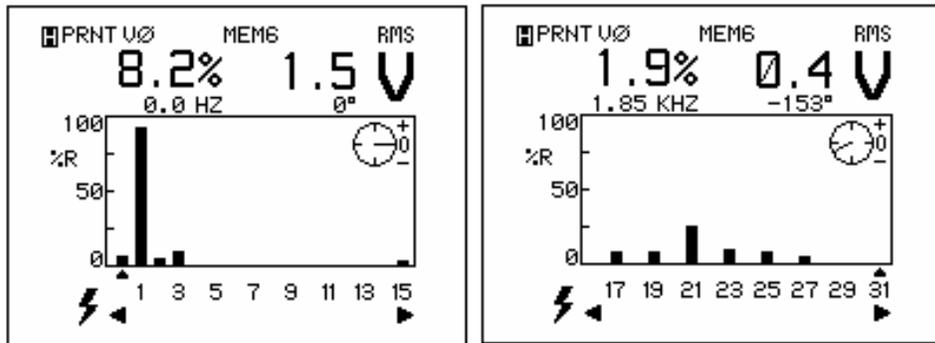


Figura 5.24. Componentes armónicas de la tensión de la fase C.

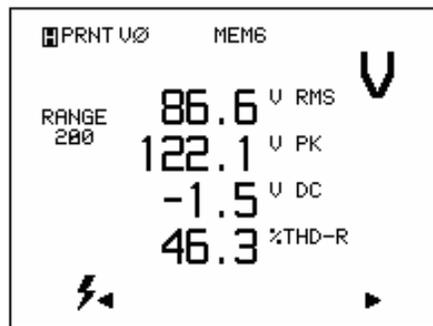


Figura 5.25. Análisis de la distorsión armónica de la tensión de la fase C.

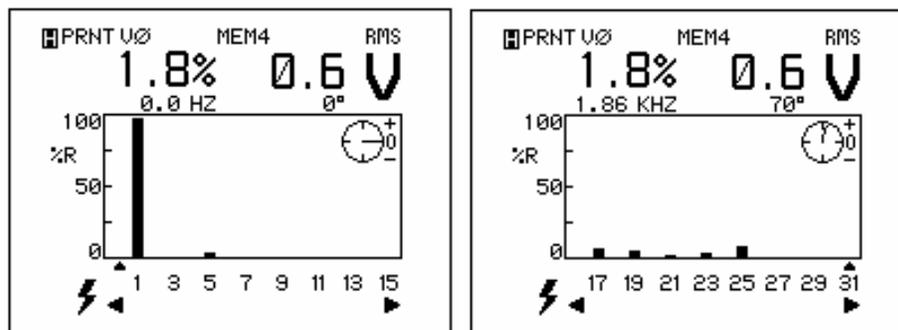


Figura 5.26. Componentes armónicas de la tensión de línea Vab.

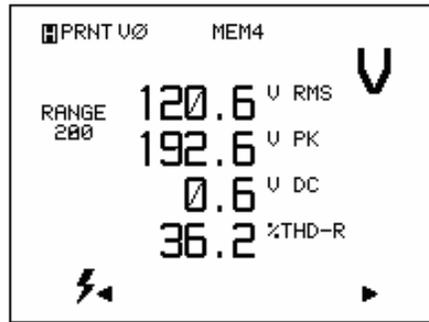


Figura 5.27. Análisis de la distorsión armónica de la tensión línea Vab.

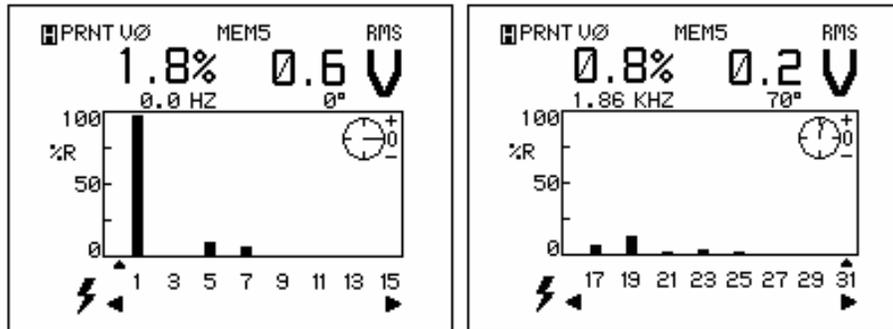


Figura 5.28. Componentes armónicas de la tensión de línea Vbc.

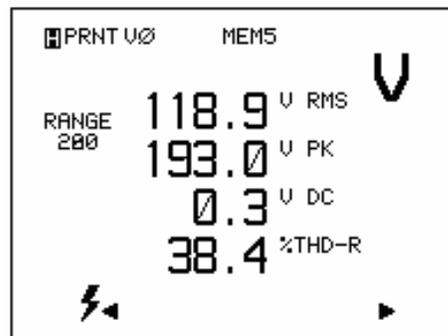


Figura 5.29. Análisis de la distorsión armónica de la tensión línea Vbc.

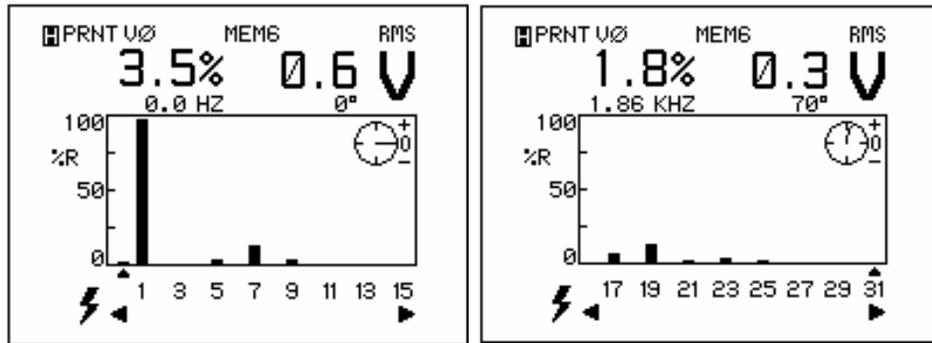


Figura 5.30. Componentes armónicas de la tensión de línea Vca.

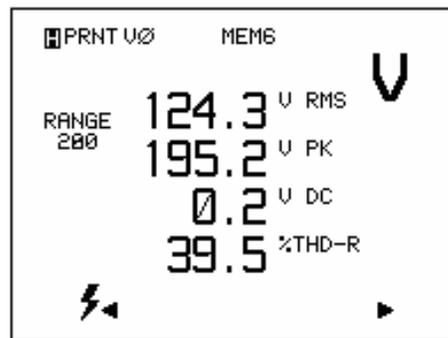


Figura 5.31. Análisis de la distorsión armónica de la tensión línea Vca.

En las Figuras 5.32 a 5.34 se muestran la corriente de la fase A y el análisis de armónicos.

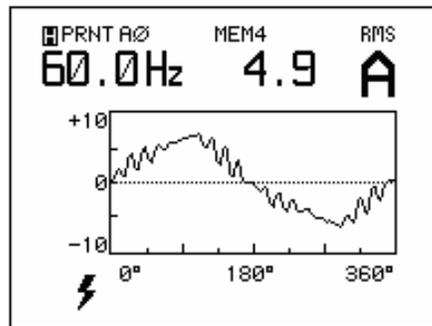


Figura 5.32 Corriente en la carga de la fase A.

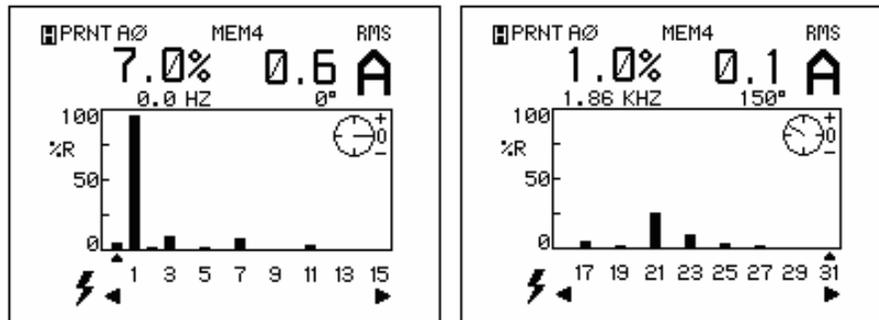


Figura 5.33 Componentes armónicas de la corriente de la fase A.

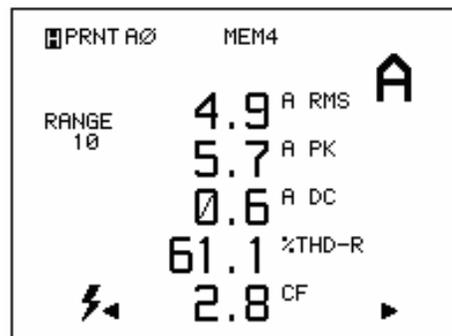


Figura 5.34 Análisis de las componentes armónicas de la corriente de la fase A.

En las Figuras 5.35 a 5.37 se muestran la corriente de la fase B y el análisis de armónicos.

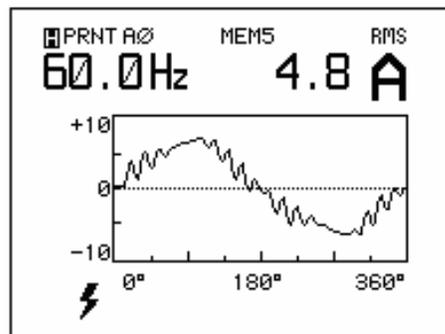


Figura 5.35 Corriente en la carga de la fase B.

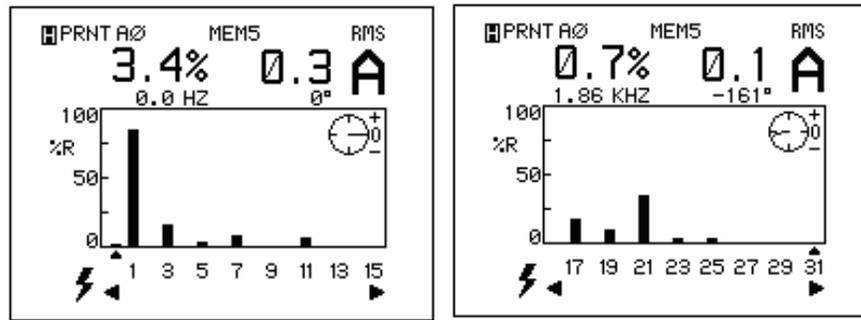


Figura 5.36 Componentes armónicas de la corriente de la fase B.

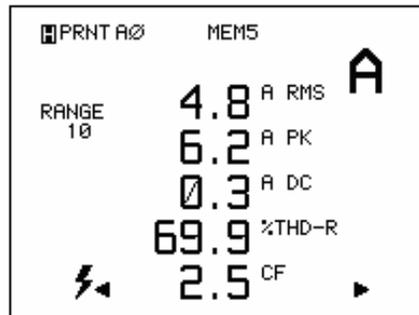


Figura 5.37 Análisis de las componentes armónicas de la corriente de la fase B.

En las Figuras 5.38 a 5.40 se muestran la corriente de la fase C y el análisis de armónicos.

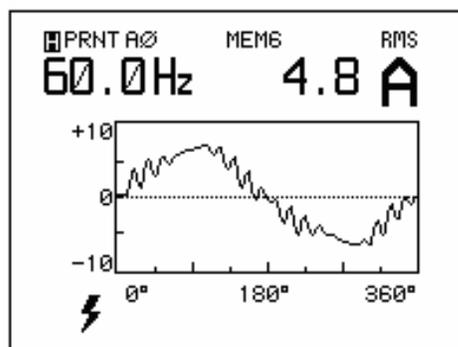


Figura 5.38 Corriente en la carga de la fase C.

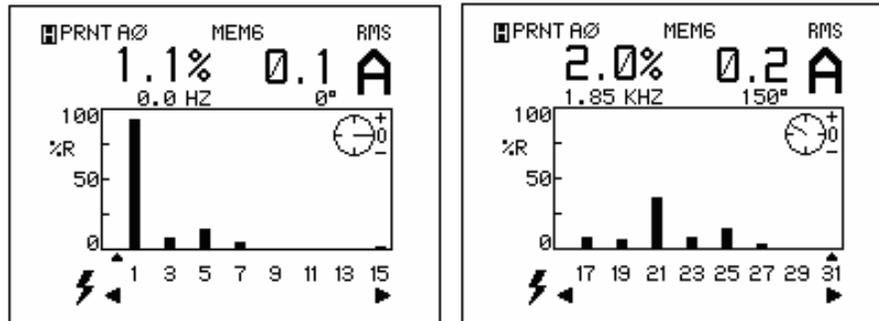


Figura 5.39 Componentes armónicas de la corriente de la fase C.

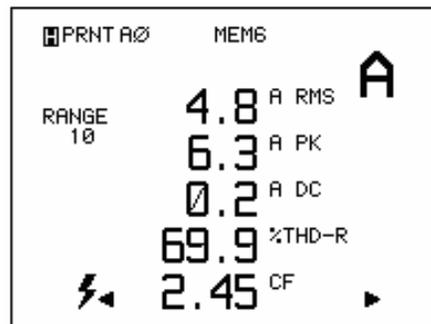


Figura 5.40 Análisis de las componentes armónicas de la corriente de la fase C.

En la tabla 5.3 se resumen los resultados de la prueba y se realiza una comparación con respecto a la distorsión armónica obtenida con un inversor convencional de dos niveles.

Tensión de Fase	Vrms [V]	% THD Inversor Implementado	% THD Inversor 2 niveles
Vao	82.3	49.2	84.45
Vbo	80.6	48.8	84.61
Vco	86.6	46.3	84.44

<b>Corrientes de Carga</b>	<b>Irms [A]</b>	<b>% THD Inversor Implementado</b>	<b>% THD Inversor 2 niveles</b>
<b>Ia</b>	4.9	61.1	84.39
<b>Ib</b>	4.8	69.9	84.56
<b>Ic</b>	4.8	69.9	84.39

<b>Tensiones de Línea</b>	<b>Vrms [V]</b>	<b>% THD Inversor Implementado</b>	<b>% THD Inversor 2 niveles</b>
<b>Vab</b>	120.6	36.2	84.49
<b>Vbc</b>	118.9	38.4	84.59
<b>Vca</b>	124.3	39.5	84.68

Tabla 5.3. Resultados prueba carga R.

En los datos recopilados en la Tabla 5.3, se puede notar la reducción en el %THD de los tres parámetros, tensión de fase, corriente de carga y tensión de línea. Se pueden concluir que las reducciones promedio son:

Promedio de reducción %THD Tensión de fase: 36.4%

Promedio de reducción %THD Corriente de carga: 17.48%

Promedio de reducción %THD Tensiones de línea: 46.65%

#### **5.4 Prueba inversor trifásico con carga RL en conexión Y**

Para la realización de esta prueba se conectó en serie con la carga resistiva en cada fase una inductancia con los siguientes valores: fase A 27.87mH, fase B 27.36 mH y fase C 29.04 mH. La tensión de alimentación es igual a las de las pruebas anteriores. En la Figura 5.41 se muestra la forma de onda de la tensión en la fase A

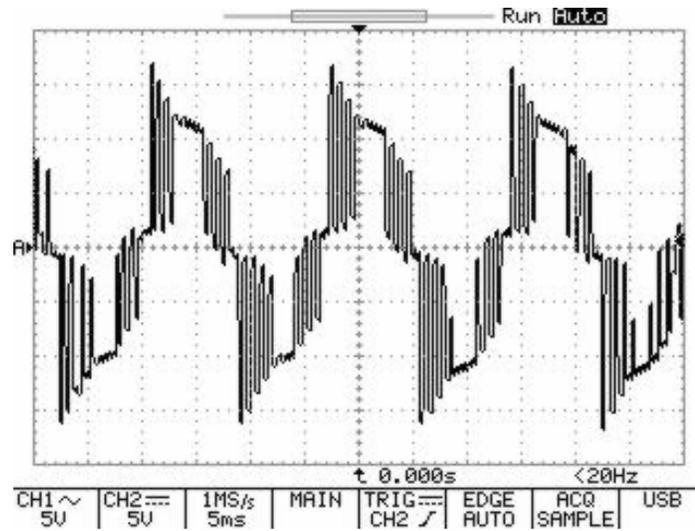


Figura 5.41 Tensión de la fase A

De igual forma que en la Figura 5.17, en la Figura 5.42 se muestran las tensiones de fase  $V_{ao}$  y  $V_{bo}$  con una tensión de entrada de 160 V.

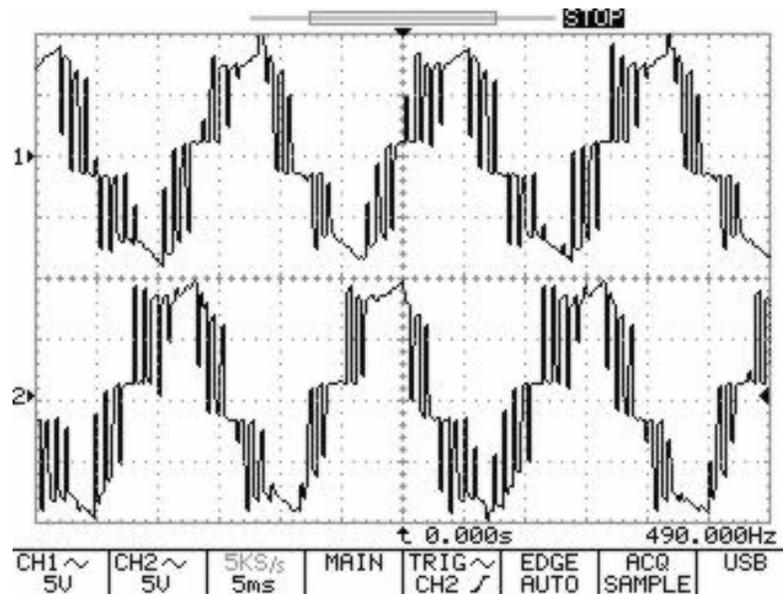


Figura 5.42 Tensiones fases  $V_{ao}$  y  $V_{bo}$ .

En las Figuras 5.43 a 5.48 se muestra el análisis de componentes armónicas de la tensión de cada fase.

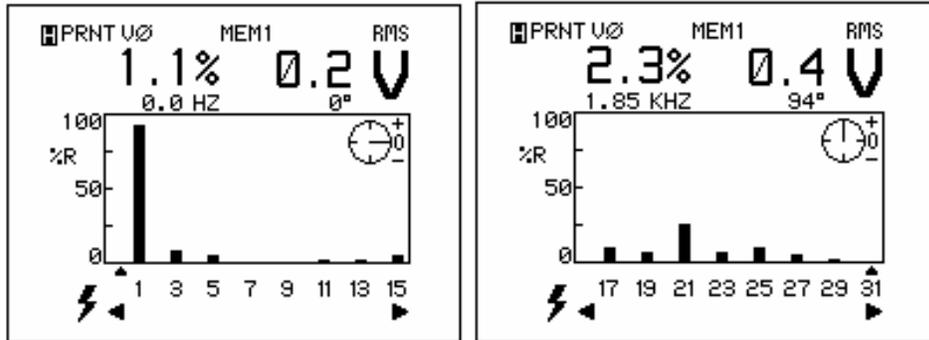


Figura 5.43 Componentes armónicas de la tensión de la fase A.

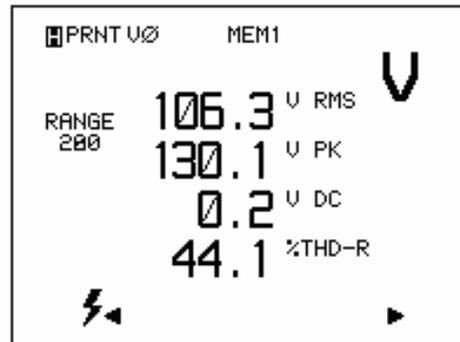


Figura 5.44 Análisis de las componentes armónicas de la tensión de la fase A.

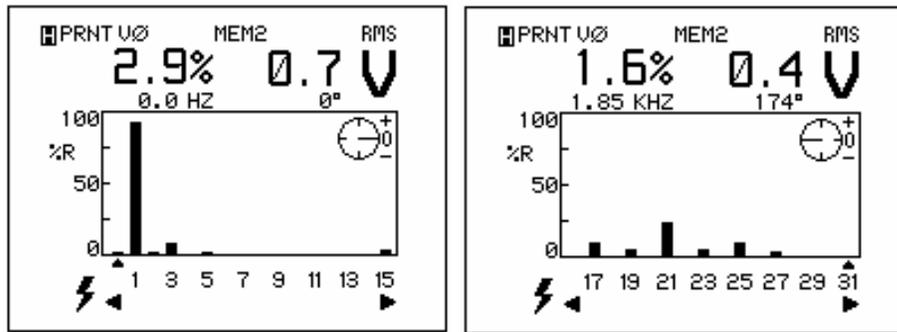


Figura 5.45 Componentes armónicas de la tensión de la fase B.

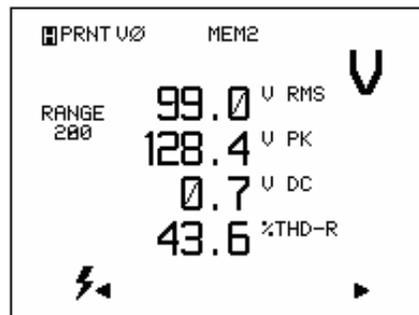


Figura 5.46 Análisis de las componentes armónicas de la tensión de la fase B.

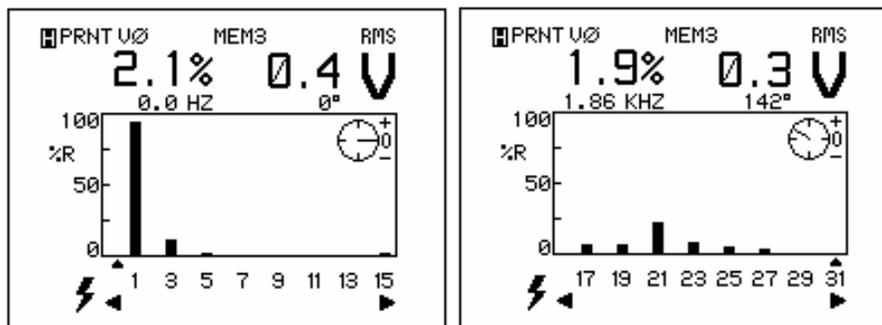


Figura 5.47 Componentes armónicas de la tensión de la fase C.

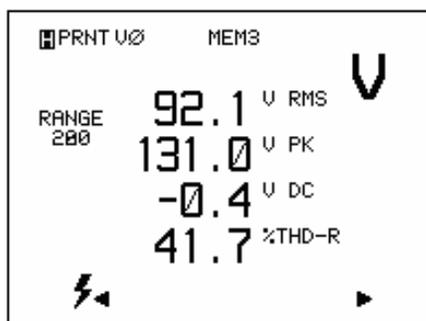


Figura 5.48 Análisis de las componentes armónicas de la tensión de la fase C.

En las Figuras 5.49 a 5.51 se muestran la corriente de la fase A y el análisis de armónicos.

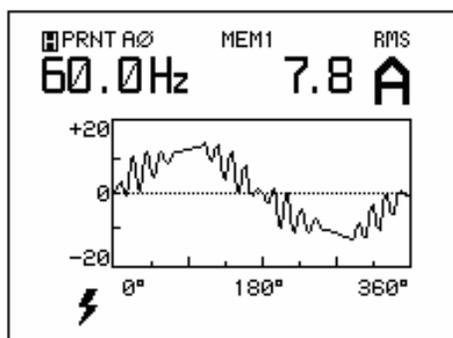


Figura 5.49 Corriente en la carga de la fase A.

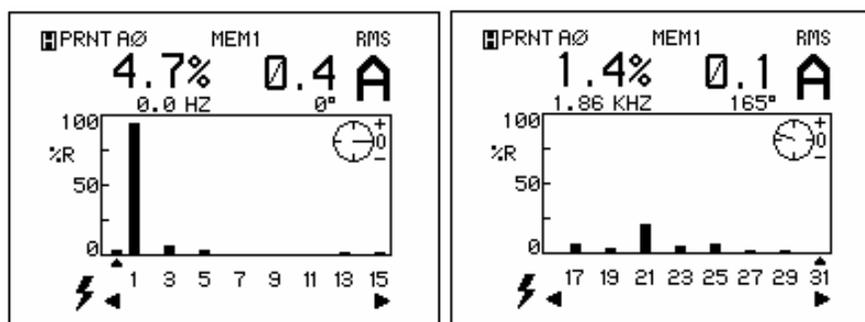


Figura 5.50 Componentes armónicas de la corriente de la fase A.

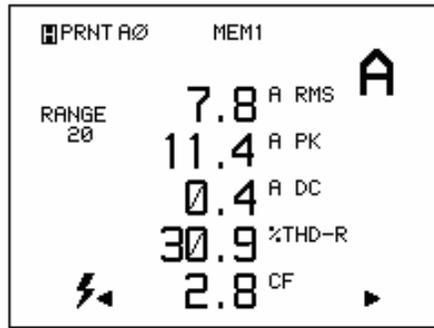


Figura 5.51 Análisis de las componentes armónicas de la corriente de la fase A.

En las Figuras 5.52 a 5.54 se muestran la corriente de la fase B y el análisis de armónicos.

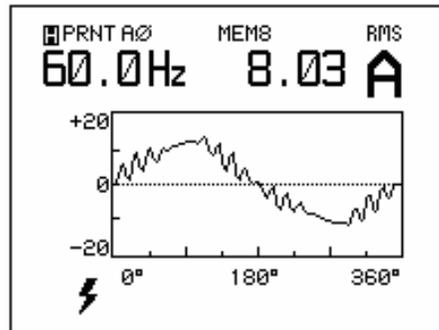


Figura 5.52 Corriente de carga de la fase B.

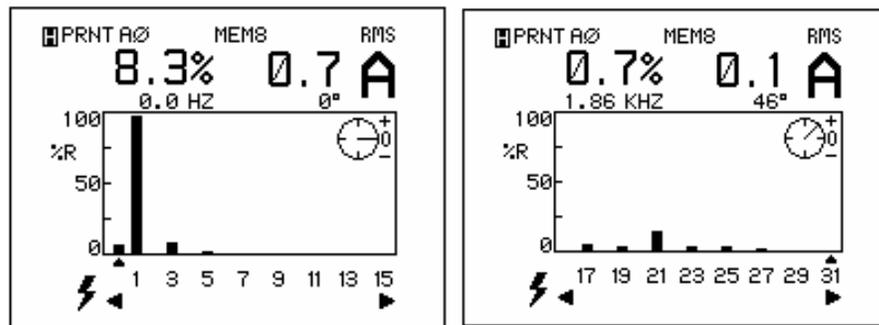


Figura 5.53 Componentes armónicas de la corriente de la fase B.

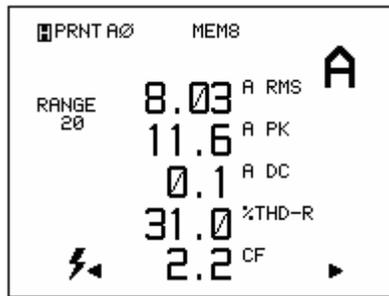


Figura 5.54 Análisis de las componentes armónicas de la corriente de la fase B.

En las Figuras 5.55 a 5.57 se muestran la corriente de la fase C y el análisis de armónicos.

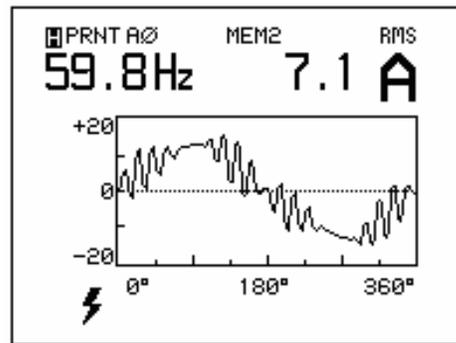


Figura 5.55 Corriente de carga de la fase C.

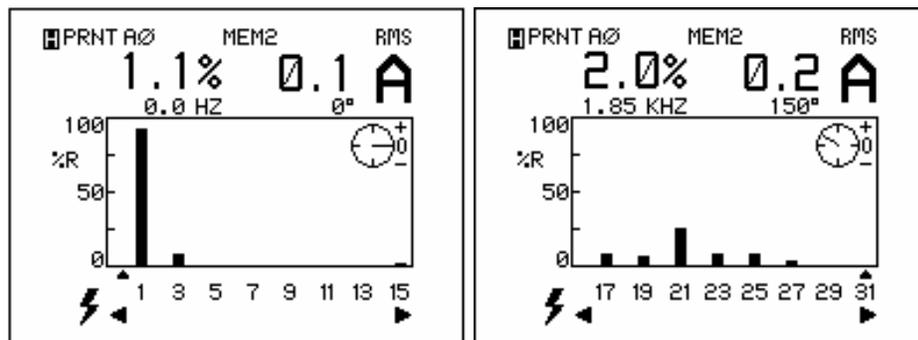


Figura 5.56 Componentes armónicas de la corriente de la fase C.

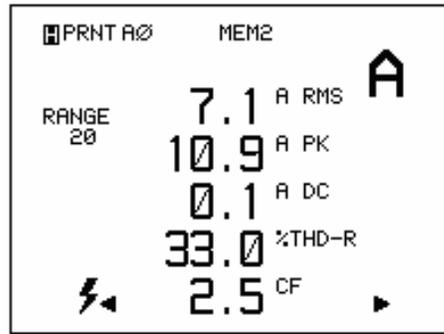


Figura 5.57 Análisis de las componentes armónicas de la corriente de la fase C.

En la Figura 5.58 se muestra el resultado de la tensión de línea entre las fases A y B, la cual se obtuvo con una tensión en la entrada de continua de 200 V con el fin de de visualizar en el osciloscopio la forma de onda.

En la Figura 5.59 se muestra el resultado de la tensión de línea Vab en la simulación con un valor en la entrada de continua de 200 V.

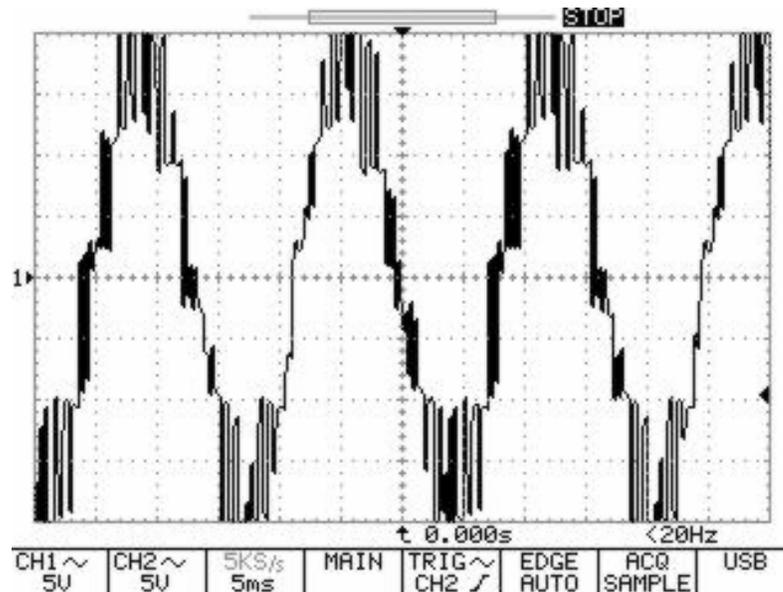


Figura 5.58 Tensión de línea Vab.

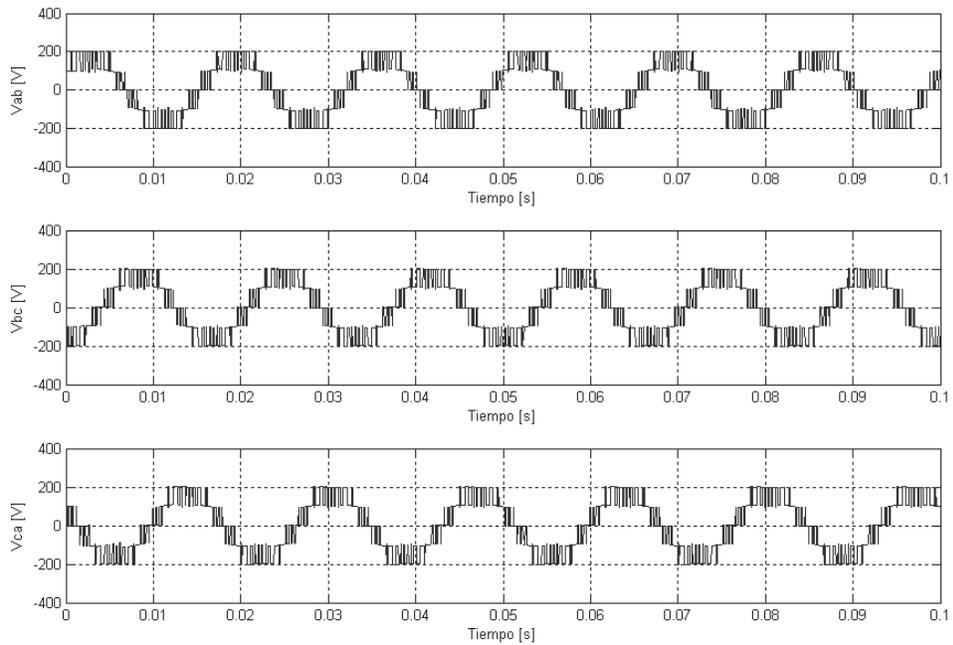


Figura 5.59 Tensiones de línea en la simulación.

En las figuras 5.60 a 5.65 se muestra el análisis de componentes armónicas de las tensiones de línea.

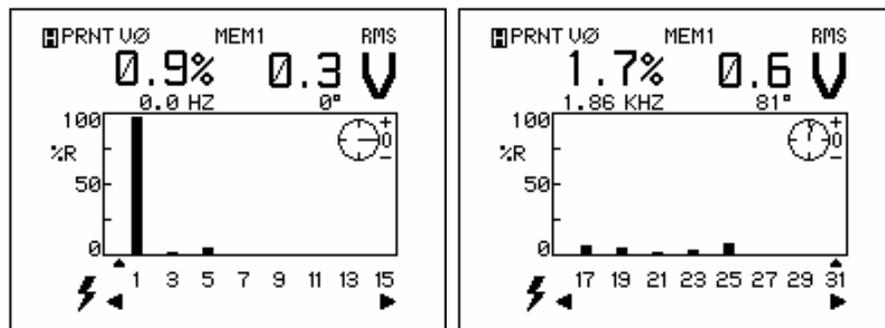


Figura 5.60 Componentes armónicas de la tensión de línea Vab.

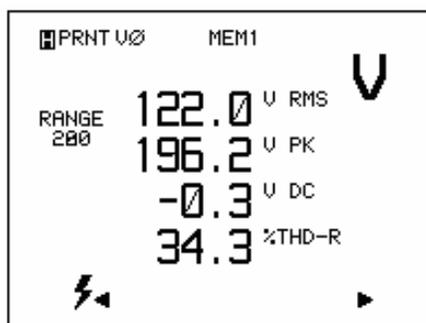


Figura 5.61 Análisis de las componentes armónicas de la tensión de línea Vab.

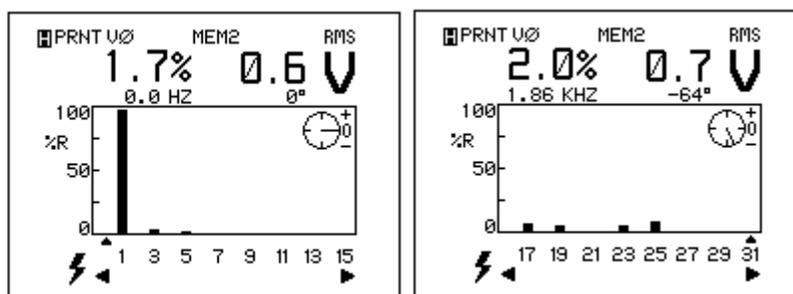


Figura 5.62 Componentes armónicas de la tensión de línea Vbc.

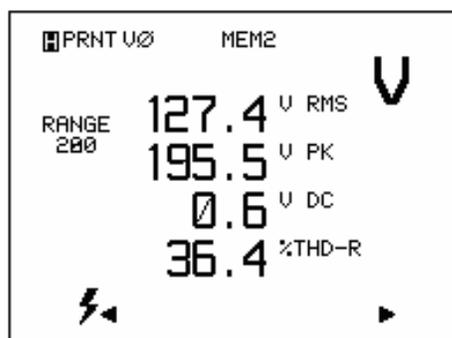


Figura 5.63 Análisis de las componentes armónicas de la tensión de línea Vbc.

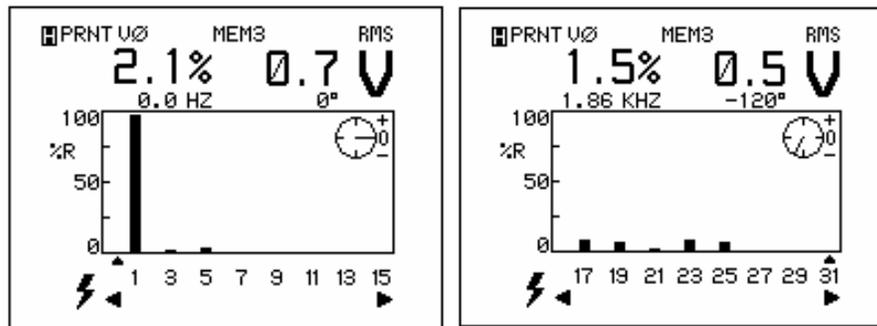


Figura 5.64 Componentes armónicas de la tensión de línea Vca.

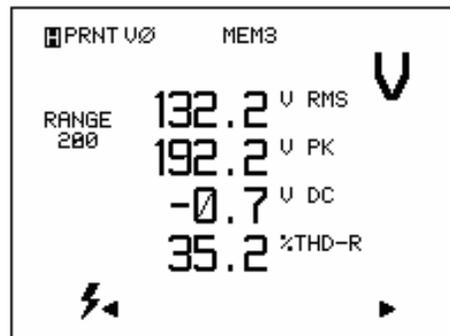


Figura 5.65 Análisis de las componentes armónicas de la tensión de línea Vca.

En la tabla 5.4 se muestra el resumen de los resultados obtenidos en las pruebas con en inversor trifásico con carga RL.

Tensión de Fase	Vrms [V]	% THD Inversor Implementado	% THD Inversor 2 niveles
Vao	106.3	44.1	84.57
Vbo	99	43.6	84.65
Vco	92.1	41.7	84.56

<b>Corrientes de Carga</b>	<b>Irms [A]</b>	<b>% THD Inversor Implementado</b>	<b>% THD Inversor 2 niveles</b>
<b>Ia</b>	7.8	30.9	43.62
<b>Ib</b>	8.03	31	42.86
<b>Ic</b>	7.1	33	45.47

<b>Tensiones de Línea</b>	<b>Vrms [V]</b>	<b>% THD Inversor Implementado</b>	<b>% THD Inversor 2 niveles</b>
<b>Vab</b>	122	34.3	84.19
<b>Vbc</b>	127.4	36.4	84.96
<b>Vca</b>	132.2	35.2	84.62

Tabla 5.4 Resultados prueba carga RL.

Analizando los datos de la Tabla 5.4, se pueden obtener los promedios de la reducción en el %THD de cada medición.

Promedio de reducción %THD Tensión de fase: 41.46%

Promedio de reducción %THD Corriente de carga: 12.35%

Promedio de reducción %THD Tensión de línea: 49.29%

## 5.5 Tensión de cada interruptor

Con el fin de validar una de las ventajas de esta clase de inversor mencionada anteriormente, se hicieron mediciones de la tensión que soporta cada interruptor entre drenador y fuente.

La prueba se hizo con carga R y carga RL, llegando a la conclusión que la tensión obtenida en cada interruptor es independiente de la carga conectada ya que se obtuvieron valores similares. La tensión del bus de continua utilizada en la prueba fue de 120 V. Tendiendo en cuenta la Figura 5.66 en la Tabla 5.5 se muestran los valores de las tensiones obtenidas.

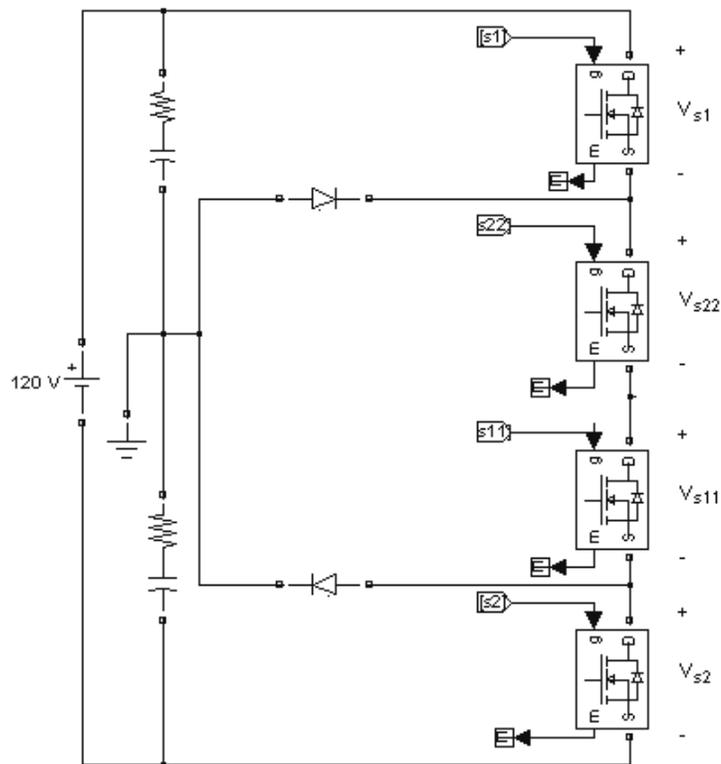


Figura 5.66 Tensiones en los interruptores.

<b>Interruptor</b>	<b>S1</b>	<b>S22</b>	<b>S11</b>	<b>S2</b>
<b>Vrms [V]</b>	50.25	30.46	30.03	50.34

Tabla 5.5 Tensiones en los interruptores.

En la tabla 5.6 se muestran los resultados de las tensiones que soporta cada interruptor en cada rama, en un inversor de dos niveles, alimentado con la misma tensión en la entrada.

<b>Interruptor</b>	<b>S1</b>	<b>S11</b>
<b>Vrms [V]</b>	84.7	84.7

Tabla 5.6 Tensiones soportadas por los interruptores en un inversor de dos niveles.

Los resultados muestran que los dispositivos semiconductores en un inversor de tres niveles son sometidos a menor tensión que en un inversor convencional, avalando la ventaja señalada en el capítulo 2 de este documento donde se señala que por este hecho en un inversor de tres niveles se puede trabajar a mayores potencias.

## 6. CONCLUSIONES

Se diseñó y construyó un inversor de tres niveles con la topología de fijación por diodos utilizando mosfet de potencia. El prototipo presentó en la práctica un comportamiento equivalente al obtenido mediante simulación en cuanto a forma de onda y valores de las tensiones de fase y línea. De igual forma se presentaron valores del contenido armónico de la tensión y la corriente en la carga, semejantes a los de la simulación.

El contenido armónico en las corrientes y tensiones de la carga, obtenido con el inversor multinivel implementado es menor que el obtenido con un inversor convencional de dos niveles como se muestra en las Tabla 5.3 y Tabla 5.4, lo que consolida a esta técnica de conversión DC/AC como una opción competitiva de gran aplicación.

El buen funcionamiento de la estrategia de conmutación utilizada en este proyecto (PWM Multiportadora), permite afirmar la efectividad de la extensión de las técnicas de conmutación convencionales a inversores de más de dos niveles.

Los resultados experimentales validan el diseño de la tarjeta de disparo propuesta en este proyecto, en la cual se utilizaron transformadores de impulso, que son de bajo costo y que ocupan menor espacio comparado con los convencionales, cualidades que lo hacen funcional para este tipo de aplicaciones.

Se comprobó experimentalmente que los dispositivos en cada rama soportan una tensión menor que en un inversor de dos niveles, teniéndose la posibilidad de trabajar con potencias mas elevadas.

## 7. FUTURAS LÍNEAS DE INVESTIGACIÓN

El trabajo realizado en esta tesis representa una base para la continuación del estudio y desarrollo de equipos para compensación y calidad de la energía, por lo que se propone como siguiente paso la implementación de una acción de control que permita que se desconecte el punto medio del bus de continua de la carga y de esta forma expandir su aplicación a diferente tipos de cargas.

De igual forma una acción de control también permitirá al inversor reducir el contenido armónico de las salidas o la generación de señales orientadas hacia la compensación de reactivos.

También puede ser interesante la implementación de otra estrategia de conmutación como la de vector de espacios que se puede ajustar más al trabajo en conjunto con una acción de control y de esta forma brindar más robustez al funcionamiento del inversor.

Desarrollando adecuadamente la investigación de este tipo de inversor se puede pensar en implementar uno de más niveles expandiendo las posibilidades de realizar montajes como un STATCOM o cualquier otro equipo para compensación.

## 8. BIBLIOGRAFÍA

- [1] Lamich Arocas Manuel, Filtros Activos: Introducción y Aplicaciones. Universidad de Catalunya. Departamento de Ingeniería Electrónica, 2003
- [2] Alepuz Menéndez, Salvador Simón, Control del convertidor CC/CA de tres niveles, Universidad Politécnica de Catalunya, 2004.
- [3] Bum- Seok S., Gautam S., Madhav D., Thomas A. “Multilevel Power Conversion – An Overview Of Topologies and Modulations Strategies”.
- [4] Lai J., Peng F. “Multilevel Converters – A New Breed of Power Converters”. IEEE Transactions On Industry Applications, Vol 32 No 3 Mayo/Junio 1996.
- [5] Sourkounis Constantinos., Al-Diab A. “A Comprehensive Analysis and Comparison Beteen Multilevel Space – Vector Modulation and Multilevel Carrier – Based PWM”.
- [6] Franquelo L., Rodriguez J., Leon J., Kouro S., Portillo R., Prats M. “ The Age The Multilevel Converters Arrives”. IEEE Industrial Electronics Magazine, Junio 2008.
- [7] T. A. Meynard, H Foch, “Multilevel Conversión: High Voltaje Choppers and Voltaje Source Inverters”. IEEE Power Electronics Specialist Conference (PESC’92), 1992.
- [8] Hagiwara. M, Akagi. H. “Control and Experiment of Pulsewidth - Modulated Modular Multilevel Converters”. IEEE Trans on Industry Applications, Vol 24 Julio 2009.
- [10] <http://www.abb.com.co/>

- [11] F. Z. Peng, J. S. Lai, J. McKeever, J. VanCoevering, “A Multilevel Voltage – Source Inverter with Separate DC Sources for Static VAR Generation”. IEEE Trans. On Industry Applications, Vol. 32, N 5, Septiembre 1996.
- [12] T. A. Meynard, H Foch, “Multilevel Conversión: High Voltaje Choppers and Voltaje Source Inverters”. IEEE Power Electronics Specialist Conference (IECON'95), 1995.
- [13] Kamaga, Masamu; Sung, Kyungmin; Xu, Jin; Sato, Yukihiro; Ohashi, Hiromichi. “Floating gate power supply of multilevel converters for circuit integration”. [Power Electronics and Applications, 2009. EPE '09. 13th European Conference on](#) Sept. 2009.
- [14] X. Yuan, I. Barbi, “Soft-Switched Three-Level Capacitor Clamping Inverter with Clamping Voltage Stabilization”. IEEE Trans. On Industry Appl., Vol. 36, No 4. Julio 2000.
- [15] R. Pindado, J. Pou, “Convertidores Multinivel CC/CA. Topologías Básicas (i)”. mundo Electrónico, No 332. Junio 2002.
- [16] Datasheet IRFP450 International Rectifier.