

UNIVERSIDAD PRIVADA DE TACNA
FACULTAD DE INGENIERÍA

ESCUELA PROFESIONAL DE INGENIERÍA ELECTRÓNICA



TESIS

**“DISEÑO E IMPLEMENTACIÓN DE UNA TARJETA
ELECTRÓNICA DE EXPANSIÓN MODULAR BASADO EN PSOC
PARA EL DESARROLLO DE APLICACIONES DE SISTEMAS
EMBEBIDOS”**

PARA OPTAR:

TÍTULO PROFESIONAL DE INGENIERO ELECTRÓNICO

PRESENTADO POR:

Bach. Dilam Alberto ALVARADO FERNÁNDEZ

Bach. Jorge Enrique DEZA CONCORI

TACNA – PERÚ

2019

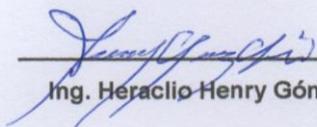
UNIVERSIDAD PRIVADA DE TACNA
FACULTAD DE INGENIERÍA
ESCUELA PROFESIONAL DE INGENIERÍA ELECTRÓNICA

Tesis

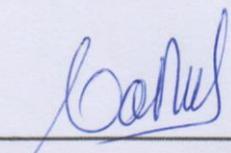
**“DISEÑO E IMPLEMENTACIÓN DE UNA TARJETA
ELECTRÓNICA DE EXPANSIÓN MODULAR
BASADO EN PSOC PARA EL DESARROLLO DE
APLICACIONES DE SISTEMAS EMBEBIDOS”**

Tesis sustentada y aprobada el 4 de Julio del 2019; estando el jurado calificador integrado por:

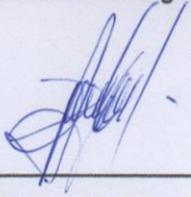
PRESIDENTE:


Ing. Heraclio Henry Gómez del Carpio

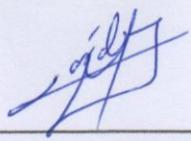
SECRETARIO:


Ing. Carlos Armando Rodríguez Silva

VOCAL:


Ing. Alfredo Esteban Calizaya Cruz

ASESOR:


Mgr. Tito Leoncio Córdova Miranda

PAGINA DE DECLARACION DE ORIGINALIDAD

Nosotros, JORGE ENRIQUE DEZA CONCORI y DILAM ALBERTO ALVARADO FERNANDEZ, en calidad de Bachilleres de la Escuela Profesional de Ingeniería Electrónica de la Facultad de Ingeniería de la Universidad Privada de Tacna, identificados con DNI 70349553 y 70898233 respectivamente.

Declaramos bajo juramento que:

1. Somos autores de la tesis titulada:

“DISEÑO E IMPLEMENTACIÓN DE UNA TARJETA ELECTRÓNICA DE EXPANSIÓN MODULAR BASADO EN PSOC PARA EL DESARROLLO DE APLICACIONES DE SISTEMAS EMBEBIDOS”

La misma que presentamos para optar:

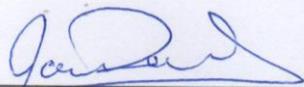
TÍTULO PROFESIONAL DE INGENIERO ELECTRÓNICO

2. La tesis no ha sido plagiada ni total ni parcialmente, para la cual se han respetado las normas internacionales de citas y referencias para las fuentes consultadas.
3. La tesis presentada no atenta contra derechos de terceros
4. La tesis no ha sido publicada ni presentada anteriormente para obtener algún grado académico previo.
5. Los datos presentados en los resultados son reales, no han sido falsificados, ni duplicados, ni copiados.

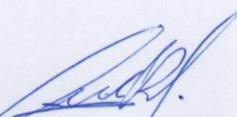
Por lo expuesto, mediante la presente asumimos frente a LA UNIVERSIDAD cualquier responsabilidad que pudiera derivarse por la autoría, originalidad y veracidad del contenido de la tesis, así como por los derechos sobre la obra y/o invención presentada. En consecuencia, nos hacemos responsables frente a LA UNIVERSIDAD y a terceros, de cualquier daño que pudiera ocasionar, por el incumplimiento de lo declarado o que pudiera encontrar como causa del trabajo presentado, asumiendo todas cargas pecuniarias que pudieran derivarse de ello en favor de terceros con motivo de acciones, reclamaciones o conflictos derivados del incumplimiento de lo declarado o las que encontrasen causa en el contenido de la tesis.

De identificarse fraude, piratería, plagio, falsificación o que el trabajo de investigación haya sido publicado anteriormente; asumimos las consecuencias y sanciones que de nuestras acciones se deriven, sometiéndome a la normatividad de la Universidad Privada de Tacna

Tacna, 28 de junio de 2019



JORGE ENRIQUE DEZA CONCORI
DNI: 70349553



DILAM ALBERTO ALVARADO FERNANDEZ
DNI: 70898233

DEDICATORIA

*A mis padres por siempre acompañarme y confiar
en cada paso que doy, a mis hermanos por siempre
sacarme una sonrisa y a Melanie por las palabras de aliento.*

DILAM ALBERTO ALVARADO FERNÁNDEZ

*A mi familia, quienes siempre depositaron su confianza en mí, y
siempre me han dado su apoyo durante toda mi vida.*

JORGE ENRIQUE DEZA CONCORI

AGRADECIMIENTO

A nuestras familias
por el apoyo y aliento

A nuestro asesor de tesis: Tito Córdova
Por su generoso apoyo en este trabajo y orientación

A nuestros compañeros y amigos
por su apoyo incondicional siempre

INDICE GENERAL

INDICE GENERAL	7
INDICE DE TABLAS.....	12
ÍNDICE DE FIGURAS.....	13
RESUMEN.....	18
PALABRAS CLAVES.....	18
ABSTRACT	19
KEY WORDS.....	19
INTRODUCCIÓN.....	20
CAPITULO I: PLANTEAMIENTO DEL PROBLEMA	22
1.1 Descripción del Problema	22
1.2 Formulación del Problema	24
1.3 Justificación e importancia.....	24
1.4 Objetivos	25
1.4.1 Objetivo General.....	25
1.4.2 Objetivos específicos.....	25
1.5 Hipótesis.....	25
1.5.1 Hipótesis específicas	25
CAPITULO II: MARCO TEÓRICO	26
2.1 Antecedentes del estudio	26
2.2 Bases teóricas	27
2.2.1 Sistemas Embebidos	27
2.2.1.1 Definición.....	27
2.2.1.2 Requisitos.....	27
2.2.1.3 Áreas de aplicación.....	29
2.2.1.4 Partes	29
2.2.2 Microcontroladores y microprocesadores	35

2.2.2.1	Arquitectura	35
2.2.3	Cypress Semiconductor.....	37
2.2.3.1	PSOC	37
2.2.3.2	Arquitectura PSOC 5LP	37
2.2.3.3	Psoc Creator.....	44
2.2.4	Diseño electrónico	48
2.2.4.1	Composición de PCB.....	48
2.2.4.2	Métodos de fabricación.....	49
2.2.4.3	Normas IPC	52
2.2.4.4	Programas de diseño.....	54
2.2.4.5	Altium Designer	54
2.2.5	Periféricos	59
	Display 7 segmentos.....	59
	LCD 16x2.....	60
	MPU 6050 – Invensense.....	60
	Relé de Estado Solido (SSR)	60
	Level Shifter.....	61
	Led.....	61
	Resistor dependiente de luz (LDR).....	61
	Sensor de Humedad	61
	Encoder	62
	Tarjetas SD	62
	Reguladores.....	64
	Módulo Bluetooth	66
	Módulos Wifi para Microcontroladores	66
2.3	Definición de Términos.....	67
CAPITULO III: MARCO METODOLOGICO		70
3.1	Tipo y Nivel de Investigación	70

3.2 Descripción general del proyecto de tesis.....	70
CAPITULO IV DISEÑO E IMPLEMENTACIÓN.....	71
4.1 Análisis y Requerimientos de Circuito.....	71
4.2 Diseño de Circuito	77
Esquemático	77
Footprint.....	78
Modelo 3D.....	78
4.2.1 Librerías	79
PSoC 5 LP	79
LCD 16x2.....	80
Leds SMD y RGB.....	81
MPU6050.....	82
Switch Tactil SMD	84
Bluetooth HC 05.....	84
CD4050.....	85
ESP 8266 modelo 12E	86
Capacitores.....	87
Display 7 segmentos.....	87
Transistores SMD	88
DipSwitch.....	89
Encoder rotatorio.....	89
Sensores DHT y LDR.....	90
Relay Estado Solido	91
Buzzer.....	91
Potenciómetro.....	91
MicroSD	92
Capsense.....	92
Conectores y Headers.....	94

Terminales PCB	95
4.2.2 Etapa de Diseño de Periféricos	96
Modulo LCD	96
Modulo Bluetooth hc05.....	97
Módulo DISPLAY 7SEGMENTOS.....	100
Relé de Estado Solido.....	101
Modulo SD	102
Módulo LED, BOTONES, SWITCH	105
Módulo encoder rotativo.....	106
Módulo DHT11	106
Módulo ESP8266 12E	108
Potenciómetro, LDR y buzzer.....	110
Acelerómetro MPU 6050	111
Puerto Analógico.....	112
Administración de Energía	112
Capsense.....	113
4.2.3 Diseño de Esquemático en Altium Designer.	116
4.3 Diseño PCB y ensamblaje	117
4.3.1 Generación de Archivo PCB	117
4.3.2 Colocación de Pistas	117
4.3.3 Diseño PCB Finalizado.....	124
4.3.4 Generación de archivos Gerber.....	127
4.3.5 Proceso de Manufactura (PCBWAY)	128
4.3.6 Proceso de Ensamblaje PCB.....	131
4.4 Etapa de Pruebas.....	134
4.4.1 Consideraciones y guía rápida de uso.....	134
4.4.2 Verificación de tarjeta mediante aplicaciones	141
4.4.2.1 Aplicación 1 “Hola Mundo”	142

4.4.2.2	Aplicación 2 “Uso de entradas y salidas digitales”	144
4.4.2.3	Aplicación 3 “Display 7 segmentos y encoder rotatorio”	148
4.4.2.4	Aplicación 4 “Uso de LCD 16X2”	151
4.4.2.5	Aplicación 05 “Comunicación Serial - Modulo Bluetooth”	154
4.4.2.6	Aplicación 6 “Lectura de módulos analógicos”	157
CAPITULO V: RESULTADOS		160
CONCLUSIONES		165
RECOMENDACIONES		166
BIBLIOGRAFIA		167
ANEXOS		169
ANEXO A: Creación de un proyecto en PSoC Creator		169
ANEXO B: Uso, Programación y configuración de componentes.		170
ANEXO C: Descargar la aplicación Serial Bluetooth Terminal		174
ANEXO D: Configuración de comandos AT		175
ANEXO E: Datasheet CY8C58LP		176
ANEXO F: Tabla de principales fabricantes de microcontroladores		179
ANEXO G: Familias de Procesadores ARM		180
ANEXO I: Mapa de estándares IPC		183
ANEXO J: Tabla de componentes		184
ANEXO K: Matriz de consistencia		187

INDICE DE TABLAS

Tabla 1: Comparación entre MCU y MPU	30
Tabla 2: Ejemplos de Hardware para S.E.	32
Tabla 3: Comparación de Arquitectura Harvard y Von Neumann	35
Tabla 4: Comparativa de entre CISC y RISC	36
Tabla 5: Comparativa en programas de diseño electrónico	54
Tabla 6: Comparativa entre DHT11 y DHT22	62
Tabla 7: Pinout para realizar una comunicación SPI	64
Tabla 8: Reguladores Lineales	65
Tabla 9: Reguladores de Conmutación	65
Tabla 10: Sensores digitales y análogos	72
Tabla 11: Visualizadores y actuadores	72
Tabla 12: Comunicaciones	73
Tabla 13: Lista de periféricos a diferentes alimentaciones	73
Tabla 14: Tabla de pines en Datasheet para MPU6050	77
Tabla 15. Modos de arranque de ESP 8266 12 E	109
Tabla 16: Comparación entre GPIO y SIO	135
Tabla 17: Habilitadores de los módulos	139
Tabla 18: Conexiones de Aplicación 1	142
Tabla 19: Parámetro de Bloque	143
Tabla 20: Tabla de Conexiones	145
Tabla 21: Parámetros de bloques de aplicación	146
Tabla 22: Conexiones en Tarjeta de Entrenamiento	148
Tabla 23: Parámetros de bloques en proyecto	149
Tabla 24: Conexiones en Tarjeta de Entrenamiento	151
Tabla 25: Parámetros de bloques en proyecto	152
Tabla 26: Conexiones de Tarjeta de entrenamiento	154
Tabla 27: Parámetros de bloques del proyecto	155
Tabla 28: Resultados de Aplicación	156
Tabla 29: Conexiones de tarjeta de entrenamiento	157
Tabla 30: Configuración de componentes	158

ÍNDICE DE FIGURAS

Figura 1 Hardware en un S.E.....	31
Figura 2: Comparación entre Kit, Modulo, SoC, MCU	32
Figura 3: Definición de términos en S.E.....	33
Figura 4: Arquitectura Harvard y Von Neumann.....	35
Figura 5: Diagrama de bloques de PSOC 5 LP.....	38
Figura 6: Diagrama de bloques de CPU ARM Cortex M3	39
Figura 7: Diagrama de bloques de UDB	41
Figura 8: Modelo de Sistema Capsense	42
Figura 9: Diseño de Touchpad para Capsense.....	43
Figura 10: Entorno de desarrollo PSoC Creator.....	44
Figura 11: Librería de componentes en PSoC Creator.....	45
Figura 12: Área de trabajo de diseño en PSoC Creator	46
Figura 13: Captura de explorador del espacio de trabajo.....	46
Figura 14: Ventana de código en Main.C.....	47
Figura 15: Área de selección de pines para PSoC.....	47
Figura 16: Partes de una PCB de una sola cara	48
Figura 17: Artwork o diseño de PCB	49
Figura 18: Proceso de Quemado de Placa para módulo.....	50
Figura 19: Espacio de Trabajo de Altium Designer y Modelado 3D.	55
Figura 20: Esquemático Plano en Altium Designer.	56
Figura 21: Diseño vertical de esquemáticos en Altium Designer	57
Figura 22: Partes del diseño de PCB	59
Figura 23: Tipos de Memoria SD	63
Figura 24: Pinout tarjetas SD y Micro SD.....	63
Figura 25: Tipos de módulos ESP, basados en el SoC ESP8266.....	67
Figura 26. Diagrama de bloques de componentes en tarjeta	71
Figura 27. Diagrama de bloques de componentes expandido en tarjeta.....	71
Figura 28. Diagrama de alimentación a periféricos.	74
Figura 29. Diagrama de flujo de diseño e implementación.....	75
Figura 30. Diagrama de bloques de la tarjeta de expansión modular.....	76
Figura 31: Medidas de Módulo LCD y Footprint correspondiente.....	78
Figura 32: Modelos 3D en formato STP.....	79
Figura 33: Pinout del PSOC 5LP, esquemático en librería.....	79
Figura 34: Modelo 3D y footprint de PSoC 5.....	80

Figura 35: Mediciones y esquemático de LCD 16x2.	80
Figura 36: Diseño 3D de LCD y Footprint	81
Figura 37: Tamaños estándares de Led SMD y símbolo Led.....	81
Figura 38 Modelo 3D de led SMD y Footprint	82
Figura 39 Herramienta IPC Compliant Footprint Wizard	82
Figura 40. Asistente de diseño y descripción	83
Figura 41. Tablas de dimensiones PCB en datasheet.	83
Figura 42. Diseño esquemático y footprint de MPU 6050	83
Figura 43. Diseño esquemático y footprint de Switch táctil	84
Figura 44. Footprint y esquemático de HC-05.....	84
Figura 45. Esquemático y datasheet CD4050.....	85
Figura 46. Footprint y modelo 3D de integrado CD4050B.....	85
Figura 47. Esquemático de ESP 8266 12-E.....	86
Figura 48. Medidas del ESP 8266 12-E	86
Figura 49. . Modelo 3D y Footprint de ESP8266.....	86
Figura 50. Modelo 3d, footprint y esquemático de capacitor	87
Figura 51. Datasheet y esquemático diseñado.	87
Figura 52. Modelo 3Dy footprint de Display	88
Figura 53. Diagrama de conexiones en MMBT2222.	88
Figura 54. Esquemático, footprint y modelo 3D de MBT2222 SMD.	88
Figura 55. Diagrama de medidas de dipswitch de 8 posiciones.....	89
Figura 56. Esquemático, footprint y modelo 3D de dipswitch.....	89
Figura 57. Esquemático, footprint y modelo del encoder rotatorio.....	90
Figura 58. Esquemático de componentes DHT y LDR	90
Figura 59. Modelos 3D y footprints de componentes	90
Figura 60. Esquemático y footprint de relé SSR.	91
Figura 61. Esquemático, footprint y modelo 3d del buzzer.....	91
Figura 62. Esquemático y footprint para potenciómetro.	92
Figura 63. Esquemático, footprint y modelo 3D del Micro SD	92
Figura 64. Diferentes diseños esquemáticos para sensores capacitivos.....	93
Figura 65. Diferentes diseños de pads para sensores capacitivos.....	93
Figura 66. Conector 2x10 pines en ángulo hembra.....	94
Figura 67. Diseño de esquemático, 2 filas 10 columnas.	94
Figura 68. Modelos 3d y footprint de conectores	94
Figura 69. Terminales para conexiones eléctricas.	95

Figura 70. Esquemático, footprint y modelo 3D del terminal PCB.	95
Figura 71. Esquemático de conexiones genéricos de LCD 16x2.	96
Figura 72. Esquemático de conexiones genéricos de LCD 16x2.	97
Figura 73. Configuración del level shifter bidireccional	98
Figura 74. Configuración del level shifter direccional	99
Figura 75. Diseño esquemático en Altium para modulo bluetooth.....	99
Figura 76. Tipos de Display 7 segmentos	100
Figura 77. Esquemático diseñado para el uso del display 7 Segmentos.....	101
Figura 78. Módulo Display 7 segmentos	102
Figura 79. Conexión entre un micro SD y un MCU ambos a 3.3v	103
Figura 80. Conexión entre micro SD y PSOC con diferente nivel lógico	103
Figura 81. Diagrama esquemático de módulo SD.....	104
Figura 82. PCB diseñado para comprobación de periférico SD.	104
Figura 83. Configuración de LED.....	105
Figura 84. Configuración botones y switch.....	105
Figura 85. Diagrama de conexión propuesto para encoder en datasheet	106
Figura 86. Esquemático para módulo encoder.....	106
Figura 87. Diagrama de conexión entre MCU y Sensor DHT11	107
Figura 88. Diagrama de tiempos que indica funcionamiento DHT11.....	107
Figura 89. Diagrama de conexión para DHT11	107
Figura 90. Conexión serial entre ESP8266 12 E y PSoC 5 LP.....	108
Figura 91. Esquemático de ESP8266 12E	109
Figura 92. PCB diseñado para comprobación de módulo Wifi	110
Figura 93. Esquemáticos diseñados para potenciómetro, LDR y Buzzer.	110
Figura 94. Esquemático de MPU 6050.	111
Figura 95. PCB diseñado para comprobación de periférico acelerómetro.....	111
Figura 96. Conector de puerto analógico en esquemático.	112
Figura 97. Esquemático de switch de control de energía.	113
Figura 98. Regulador Lineal de 3.3v y componentes discretos utilizados.	113
Figura 99. Esquemáticos de diferentes sensores capacitivos Capsense	114
Figura 100. Problemas en la colocación de uniones.	115
Figura 101. Diseño de Circuito completo en Altium Designer.....	116
Figura 102. Ventana de Actualización PCB (PCB Update).	117
Figura 103. PCB después de actualización, modelo 3D y footprint.	118
Figura 104. Distribución de pines en tarjeta de expansión modular	118

Figura 105. Editor de reglas PCB y configuración de ancho de pistas.	119
Figura 106. Módulo en plena colocación de componentes.....	119
Figura 107. Componentes SMD en diseño PCB en cara inferior.....	120
Figura 108. Ruteo de pistas de manera múltiple.....	120
Figura 109. Auto-ruteo irregular realizado por Altium.....	121
Figura 110. Diseño PCB de ambas caras en proceso.....	121
Figura 111. Diseño Polygon Pour en pines de puerto analógico.	122
Figura 112. Polygon Pour en las dos capas PCB.....	122
Figura 113. Ambos lados de serigrafía en diseño PCB.	123
Figura 114. Regla entre pistas, texto, polygon pour, pads y hoyos PCB.	123
Figura 115. Reporte generado de errores debido a herramienta DRC	124
Figura 116. Modelo 2D y 3D diseño de tarjeta PCB.....	125
Figura 117. Artwork de capa superior e inferior de diseño de tarjeta PCB.	126
Figura 118. Uso de herramienta generador de archivos Gerber.	127
Figura 119. Archivo Gerber que contiene diferentes layers (capas) en PCB....	127
Figura 120. Archivo NC Drill, contiene información de holes en PCB.....	128
Figura 121. Ventana de cotización PCB en PCBway.	129
Figura 122. Visor de archivos gerber Online.	130
Figura 123. Proceso de Manufactura de PCB según PCBway.....	130
Figura 124. PCB procedentes de PCBway, fabricadas en China.	131
Figura 125. Detalles de PCB fabricada en china por PCBWay	131
Figura 126. Estaño líquido, pasta flux y mezcla de ambos en jeringa.	132
Figura 127. Aplicación de Estaño líquido en PCB y resistencia SMD.....	132
Figura 128. Partes de tarjeta PCB soldada.	133
Figura 129. Placa PCB con todos los componentes soldados.	133
Figura 130: Pinout de PSoC CY8C58LP-97 de 68 pines	135
Figura 131: Distribución propuesta para placa de entrenamiento	136
Figura 132: Diagrama de Niveles lógicos existentes.....	137
Figura 133: Terminales de Alimentación de Tarjeta de Expansión Modular	139
Figura 134: Selectores de configuración en módulos de entrada.....	140
Figura 135: Conexión de hardware.....	142
Figura 136: Diseño de Bloques en PsoC Creator	145
Figura 137: Diagrama de conexiones en PsoC Creator	149
Figura 138: Diseño de bloques en PSoC Creator	152
Figura 139: Ventana de Configuración de LCD.....	153

Figura 140: Diseño de Laboratorio en PsoC Creator	155
Figura 141: Diseño de Laboratorio en PSoC Creator	158
Figura 142: Encendido de tarjeta de expansión modular para PSoC 5LP	160
Figura 143 Comprobación de Leds SMD.	161
Figura 144: Comprobación del LCD en tarjeta PCB	161
Figura 145: Conexión de modulo Bluetooth con celular.	162
Figura 146: Envío de datos seriales a esp8266, mostrado en página web	162
Figura 147: 7 segmentos contando rotaciones de encoder	163
Figura 148: Identificación de Módulo MPU6050 en Bridge Control.	163
Figura 149: Lectura de sensores analógicos vía puerto Serie	164

RESUMEN

Los sistemas embebidos son aquellos que se encuentran en variedad de sistemas para aplicaciones específicas, donde tamaño, performance y tiempo de respuesta son prioridad. El presente informe muestra el diseño e implementación de una tarjeta de expansión modular, que permite desarrollar prototipos de sistemas embebidos de manera rápida empleando los periféricos diseñados en la tarjeta y las interfaces desarrolladas para el PSoC 5LP, siendo el desarrollo y comprobación de funcionamiento de la tarjeta de expansión modular el principal objetivo de la investigación. De acuerdo al diseño electrónico planteado de la tarjeta de expansión modular, como resultado se obtuvo flexibilidad en la etapa de prototipado de sistemas embebidos, así como acelerar el desarrollo de prototipos de sistemas embebidos por medio del diseño de interfaces que verificaron además el buen funcionamiento de la tarjeta de expansión modular.

PALABRAS CLAVES

Diseño PCB, Interfaces, Periféricos, PSoC 5LP, Sistemas Embebidos Software EDA, Tarjeta de expansión modular.

ABSTRACT

Embedded systems are found in many systems for specific applications, where size, performance and time response are priority. This report shows the design and implementation of a modular expansion board, which allows developing prototypes of embedded systems in a fast way using the designed peripherals on the board and the developed interfaces for PSoC 5LP, being the development and functional verification of the modular expansion board, the main objective of the investigation. According to the proposed electronic design of the modular expansion card, as result, flexibility was obtained in the prototyping stage of embedded systems, as well to accelerate the development of embedded system prototypes through the design of interfaces that verified the proper functioning of the expansion modular board.

KEY WORDS

EDA Software, Embedded Systems, Interfaces, expansion modular board, PCB Design, Peripherals, PSoC 5LP.

INTRODUCCIÓN

La presente investigación se refiere al diseño electrónico de una tarjeta electrónica y sus interfaces, usando como microcontrolador un PSoC 5LP, de tal manera para desarrollar prototipos de sistemas embebidos.

Un PSoC 5LP es un SoC diseñado, fabricado y distribuido por la empresa Cypress Semiconductor, siendo su principal característica el manejo de UDB (Universal Digital Block) que permite una amplia flexibilidad al momento de desarrollar prototipos.

El desarrollo de la electrónica de consumo en la actualidad, ha ido creciendo de tal manera que hablar de sistemas embebidos en la actualidad es referirnos a la gran mayoría de electrónica que tenemos en nuestro alrededor, desde una calculadora hasta un sistema de navegación aeroespacial.

Todo lo descrito anteriormente conlleva un amplio desarrollo en las arquitecturas ARM siendo estas las que lideran en el mundo de los sistemas embebidos. Es vital el entendimiento de estas nuevas tecnologías para los estudiantes y profesores en el ámbito académico.

En la etapa de diseño se identificaron y delimitaron los requerimientos, así como los periféricos que deberán ir en el diseño electrónico. Se estudió de manera individual cada periférico y probó con el PSOC 5lp, corroborando su funcionamiento.

Posteriormente se procedió a corroborar los resultados, aplicando las guías de laboratorio desarrolladas en el PSOC CREATOR.

Objetivos:

Desarrollar periféricos para la tarjeta de expansión modular

Desarrollar interfaces para los periféricos de la tarjeta de expansión

La presente tesis presenta:

En el capítulo I se desarrolla principalmente los objetivos y la justificación de la tesis. En el capítulo II, se presentan los fundamentos teóricos del Programmable System on Chip 5LP, incluyendo su arquitectura basada en ARM M3, el diseño de

las PCB, las normas IPC para el diseño correcto y las bases teóricas de los periféricos a usar.

En el capítulo III se desarrolla el marco metodológico sobre cómo se desarrolló la investigación.

En el capítulo IV, denominado diseño e implementación, se expone el análisis, los requerimientos de entrada y salida, diseño del circuito basado en los requerimientos, así como el diseño PCB, ensamblaje y pruebas que se realizan a la tarjeta electrónica modular.

En el capítulo V se presenta la implementación de las aplicaciones propuestas y comprobando el funcionamiento de periféricos e interfaces. Finalmente se presentan las conclusiones y recomendaciones.

CAPITULO I: PLANTEAMIENTO DEL PROBLEMA

1.1 Descripción del Problema

El desarrollo de sistemas embebidos a lo largo de la historia ha ido evolucionando y tenido gran auge en la vida cotidiana de las personas, se puede hablar de sistemas embebidos desde una calculadora hasta un sistema que se encargue de un proceso industrial.

El principal objetivo de un sistema embebido es que está diseñado para realizar una o algunas pocas funciones en tiempo real.

Si bien el objetivo de los sistemas embebidos no ha cambiado con el pasar de los años, más si las tecnologías que se usan, estas cambian constantemente; si hablamos desde el primer microprocesador siendo el Intel 4004 hasta los ya avanzados FPGA que cambian totalmente la idea de diseñar sistemas embebidos.

En el desarrollo de proyectos de sistemas embebidos se deben trabajar dos ramas muy importantes, el desarrollo de hardware y de software. El hardware te permite manejar las interfaces físicas, y la electrónica necesaria para hacer funcionar un micro-controlador. Los Microcontroladores comerciales necesitan de cierta electrónica para ser programados o para que funcionen. El software viene a ser las instrucciones que el diseñador le ordenará al sistema para que esta realice tareas específicas y cumpla su razón de ser.

Uno de los principales inconvenientes que surgen a lo largo del diseño de hardware es su complejidad al momento de hacer funcionar los distintos periféricos como sensores, osciladores, programadores y para cada nuevo componente se debe añadir más y más conexiones electrónicas, llega un momento donde el diseño de hardware se hace excesivo para poder trabajar. Con el paso del tiempo distintas empresas decidieron diseñar placas de desarrollo de hardware como Arduino que permiten al desarrollador enfocarse mayormente al desarrollo del software.

Las nuevas tecnologías apuntan a un nuevo sistema: los SoC (System on Chip) estos nuevos dispositivos nos permiten tener posibilidades de diseño de hardware y diseño de software en un "software". Si bien esta tendencia de

los SoC no es nueva pues ya lleva bastante tiempo en el mercado, en las universidades no se han popularizado mucho ya que solo se fabricaban con fines industriales como los Snapdragon de Qualcomm, AMD o Intel. Actualmente existen empresas que poseen SoC que son para fines educativos como lo es Cypress semiconductor que ofrece una gama de soluciones.

Los dispositivos SoC (System on Chip) que integran más componentes internos que los microcontroladores actuales, ofreciendo mayor poder de procesamiento en empaquetados más pequeños, que permiten dispositivos más compactos y más baratos que antes.

Aun así, muchas de las placas de desarrollo existentes solamente poseen los mínimos componentes para su funcionamiento, y requieren placas de expansión o accesorios costosos para tener conectado múltiples periféricos, además en el área de desarrollo de proyectos, la tarea de interconectar periféricos consume tiempo que puede ser aprovechado para enfocarse en el problema a solucionar.

La placa de desarrollo PSoC 5LP es una de las últimas tarjetas desarrolladas por Cypress Semiconductor que ofrecen una solución para explorar y conocer los PSoC producidas por la misma compañía, pero carecen de periféricos externos para el desarrollo de proyectos, como sensores, actuadores e interfaces de comunicación.

Es por ello, que mediante la creación una de tarjeta de expansión modular para la tarjeta PSoC 5LP, se tenga un sistema confiable donde programar el PSoC, además de tener una rápida unión de periféricos para el desarrollo de proyectos y aplicaciones de sistemas embebidos.

1.2 Formulación del Problema

¿Cómo el diseño e implementación de una tarjeta de expansión modular basado en el procesador CY8C5888LTI-LP097 permitirá desarrollar e integrar diferentes periféricos al Programmable System on Chip (PSoC) 5LP de la marca Cypress Semiconductor?

Interrogantes específicas

- ¿Qué periféricos necesita una tarjeta de expansión modular basado en el kit de desarrollo PSoC 5LP?
- ¿Qué interfaces necesitan los periféricos para una tarjeta de expansión modular con el software PSoC Creator?

1.3 Justificación e importancia

En el mundo actual, los sistemas embebidos están cobrando una mayor relevancia debido a su implementación en todo tipo de sistemas y productos, con la creación de una tarjeta de expansión modular, para el kit PSoC 5LP de Cypress Semiconductor, será posible el desarrollo de proyectos o prototipos de sistemas embebidos de tal manera que los periféricos sean de rápida conexión y sea efectivo integrarlo en una sola tarjeta, por lo que el desarrollo de software se convertirá en prioridad, acortando los tiempos de desarrollo, además de crear una nueva herramienta para el aprendizaje en el entorno de desarrollo PSoC.

Definida las características y requerimientos del diseño, así como cumplir normas y estándares, será posible crear una tarjeta más accesible a estudiantes, comparado a las tarjetas de entrenamiento presentes en el mercado, un mayor número de periféricos permitirá desarrollar mayor número de proyectos; además a través de la producción de interfaces y aplicaciones, será posible mejorar la capacidad de desarrollo de proyectos de sistemas embebidos, así como disminuir su tiempo de desarrollo.

1.4 Objetivos

1.4.1 Objetivo General

Diseñar, implementar y comprobar el funcionamiento de una tarjeta electrónica que permita la interconexión e integración de distintos periféricos al kit de desarrollo PSoC 5LP.

1.4.2 Objetivos específicos

Desarrollar periféricos para la tarjeta de expansión modular basada en el PSoC CY8C5888LTI-LP097 que permitan la flexibilidad de prototipado de sistemas embebidos.

Desarrollar interfaces para los periféricos de la tarjeta de expansión con el software PSoC Creator que permitan comprobar el correcto funcionamiento de la tarjeta, así como disminuir el tiempo de desarrollo de prototipos de sistemas embebidos.

1.5 Hipótesis

Una tarjeta de expansión correctamente diseñada para la placa de desarrollo PSOC 5LP y con un amplio número de periféricos conectados permite mejorar el diseño de proyectos al perder menos tiempo en conexiones de hardware y ampliar los conocimientos en diseño electrónico.

1.5.1 Hipótesis específicas

La tarjeta de expansión modular al poseer mayor número de periféricos, incrementa el número de proyectos a realizar y la facilidad de conexión.

Las comprobaciones de las interfaces basadas en la tarjeta de expansión modular verifican el correcto funcionamiento de los periféricos en el entorno de desarrollo PSoC Creator.

CAPITULO II: MARCO TEÓRICO

2.1 Antecedentes del estudio

En el artículo desarrollado por Ma, Li, Liu y Jin (2010), se concluye que no es ideal que solamente los estudiantes realicen teoría y práctica en un ambiente de laboratorio, ya que el principal alcance de la tarjeta de desarrollo es llevar teoría y práctica con microcontroladores AVR en cualquier lugar o momento.

Ma et al. (2010), también muestra el modelo de desarrollo de cada modulo, donde primeramente se prueba cada módulo por separado, así como el diseño, cuando todos los módulos funcionan por separado, se unen en la tarjeta de desarrollo.

En el artículo donde se desarrolla una tarjeta de desarrollo para el PIC 18f4550 (Alpaslan, Cem y Terzioglu, 2015), la metodología de desarrollo es en probar cada uno de los módulos propuestos por separado, y luego a través de software de diseño ISIS Proteus, se diseña la tarjeta final con todos los módulos interconectados al microcontrolador.

Alpaslan et al. (2015) muestra ejemplos con la tarjeta de desarrollo para el PIC 18f4550, además que su metodología de diseño es similar como en la tarjeta de desarrollo para AVR (Ma et al. 2010).

En el informe de prácticas desarrollada por Deza (2018), se da una introducción al manejo y uso de la tarjeta PSoC 5LP de la empresa Cypress Semiconductor, donde el PSoC posee bloques lógicos programables tanto en un microcontrolador como PLD's, así como bloques analógicos programables.

Determinados los antecedentes, se ha tomado la idea del diseño de una tarjeta de expansión para el PSOC 5LP, ya que con ello se lograría una mejor comprensión de esta tecnología, así como futuras aplicaciones.

2.2 Bases teóricas

2.2.1 Sistemas Embebidos

2.2.1.1 Definición

- Para definir Sistemas Embebido debemos tener en claro que es un sistema “Una forma de trabajar, organizar o desempeñar una o más tareas de acuerdo a un conjunto de reglas, programas o planes” (Tiwari, n.d.).
- “Un sistema embebido es un sistema electrónico que incluye un microcomputador, que es configurado para desempeñar una aplicación dedicada. El Software es programado en la ROM, no siendo accesible hacia el usuario, y solo resuelve una serie limitada de problemas, en los que el microordenador está integrado u oculto en el sistema.” (Konstantakos, Chatzigeorgiou, Nikolaidis, Laopoulos, & Member, 2008).
- “Es cualquier dispositivo que incluye una computadora programable pero no está hecha para ser una computadora de propósito general (Tiwari, n.d.)

Si bien los conceptos de alguna manera son similares un sistema embebido es una combinación de hardware y software empotrados o “embebidos” en un solo microcontrolador, que está diseñado para una función en específica (Concepto de sistema).

Un sistema embebido puede también ser un componente de algún otro sistema mucho mayor. Al momento de hablar de sistemas embebidos surge la confusión sobre los circuitos integrados, si bien un circuito integrado puede también cumplir una función en específica, la mayor ventaja de un sistema embebido es la flexibilidad que ofrece, ya que es mucho más sencillo modificar algunas líneas de código en el software que reemplazar todo el circuito integrado (Hardware).

2.2.1.2 Requisitos

Cuando hablamos de sistemas embebidos se tiene que cumplir con ciertas características, si bien no todas son esenciales ya que esto depende de

la aplicación que se le dé a los sistemas embebidos, es recomendable tenerlos en cuenta.

- **Requisitos Funcionales y de Calidad de Servicio:** en lo que respecta a funcionalidad se define sobre que va a hacer el sistema y como se desempeña en una variedad de circunstancias. En calidad de servicio específica hasta qué punto se cumplirán los requisitos funcionales.

Ejemplo:

Requisito funcional: El sistema de ventilación controla la temperatura del recinto.

Requisito de Calidad de Servicio: El sistema de ventilación controlara los rpm del ventilador de acuerdo a la variación de los grados centígrados en el recinto.

- **Disponibilidad:** Es la proporción de tiempo, donde el sistema está en condiciones de funcionar.
- **Fiabilidad:** Definido como la capacidad de realizar funciones requeridas bajo condiciones establecidas en un tiempo específico.
- **Confiabilidad:** La capacidad de operar incluso a fallas propias, externas o de entorno.
- La diferencia entre fiabilidad y confiabilidad es que uno funciona en condiciones determinadas y/o establecidas y el otro funciona en presencia de errores o condiciones caóticas, respectivamente.
- **Seguridad:** se definen tres aspectos: confidencialidad, integridad y disponibilidad. Proteger datos de ingresos no autorizados, protección contra datos no autorizados, disponibilidad de datos cuando sean necesarios, respectivamente.
- **Consumo:** Diseños de bajo consumo: extendiendo el tiempo de vida de los componentes electrónicos.
- **Real time:** Capacidad de dar respuestas reactivas a eventos en un tiempo específico.
- **Tiempo de vida:** El tiempo de vida de un dispositivo en entornos industriales es de alrededor de 10 a 20 años.

2.2.1.3 Áreas de aplicación

- Automovilismo
- Electrónica de consumo
- Trenes
- Aviación
- Telecomunicaciones
- Robótica
- Aplicaciones militares
- Telefonía móvil
- Sensores
- Conexiones ópticas

2.2.1.4 Partes

2.2.1.5 Hardware

Los componentes de hardware de un sistema embebido se diferencian en a las computadoras de propósito general a nivel de procesamiento, capacidad de computo, almacenamiento y tamaño.

Si bien nacen de una arquitectura parecida su propósito es distinto, ya que los sistemas embebidos cumplen una sola función es por tal motivo que no necesitan tantos recursos como una computadora de propósito general.

A nivel de hardware hay que diferenciar dos ramas muy distintas que muchas veces se vuelve confuso identificar que son los MCU (Micro-Controller Unit) y los MPU (Micro-Procesador Unit), llamados comúnmente microcontrolador y microprocesador. (Lifelong, 2011)

Tabla 1: Comparación entre MCU y MPU

MCU	MPU
Comúnmente usado para soluciones optimizadas, de propósito específico.	Orientado para funciones de alto rendimiento
Usadas mayormente en aplicaciones de baja potencia como mandos a distancia, electrónica de consumo, IoT, Smart Cities, Sistemas embebidos ,etc.	Ideales para aplicaciones industriales y de consumo basados en sistemas operativos de alta capacidad de cómputo y que requieran conectividad múltiple de alta velocidad o una interfaz de usuario sofisticada.
Memoria flash embebida usada para almacenar y ejecutar programas.	Posee una memoria externa que provee de almacenamiento y programas.
Tiempo de arranque corto, ejecución de código rápido	Su arranque es cargado desde una memoria externa DRAM. Su arranque no es tan rápido a diferencia de los MCU
Modos de Bajo y ultra bajo consumo	No es muy común ponerlo en modos de bajo consumo
Memoria flash limitada, como máximo alrededor de 2Mbytes , dependiendo de la aplicación	Memoria expandible de acuerdo a los requerimientos.
Solo necesita un único voltaje de funcionamiento	Necesita de diferentes voltajes para sus distintos periféricos DRAM , DDR, etc.
Interfaz de usuario : comúnmente LCD, segmentos, matrices	Interfaz de usuario: pantallas TFT, teclados, etc.
Conectividad usa protocolos de relativa baja velocidad	Puede desempeñarse con protocolos Ethernet, USB 3.0 de alta velocidad debido a su capacidad de manejar grandes cantidades de datos.

(Fuente: Elaboración propia)

A partir de la tabla anterior podemos indicar que el hardware más idóneo para el desarrollo de sistemas embebidos son los MCU.

Un término que también ha cobrado importancia en los sistemas embebidos es el famoso SoC (System on Chip) que viene a ser un término ambiguo a nivel de definición ya que en palabras prácticas se refiere a un MCU con muchos más periféricos. (Bellido, 2017). Siendo esta una tendencia dando más funcionalidades a los microcontroladores como sistemas Wifi o Bluetooth embebidos en un solo chip.

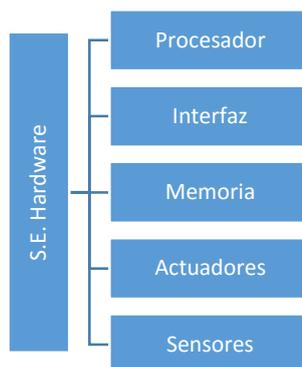


Figura 1 Hardware en un S.E.
(Fuente: Elaboración propia)

Siendo estas las partes más esenciales que debería tener un MCU, en el mercado se pueden encontrar más componentes o menos, conviene señalar que con el gran avance tal vez, ya no se hable de RAM y ROM sino de memorias flash, las CPU también van evolucionando teniendo más de un core (Multicore), o cambiando sus arquitecturas, como HARDVARD O NEUMAN a RISC, CISC o ARM.

En el mercado se tienen muchas opciones al momento de elegir los componentes para un sistema embebido, pero antes de elegirlos se debe tener en claro que existen módulos, kit de desarrollo, Sistemas en Chip (SoC) y microcontroladores (MCU).

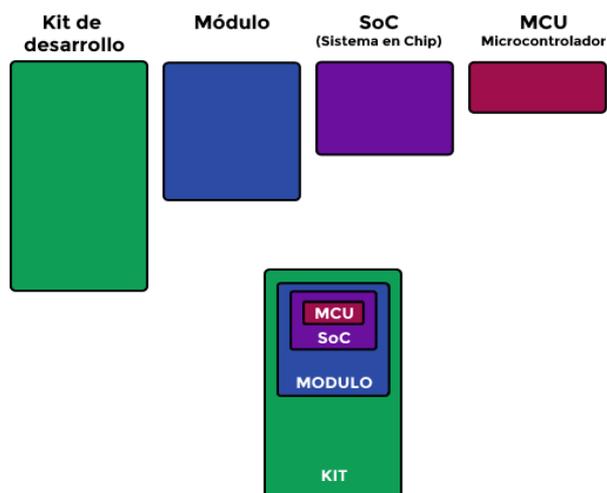


Figura 2: Comparación entre Kit, Modulo, SoC, MCU
(Fuente: <https://programarfacil.com>)

En efecto las diferencias entre MCU y SoC son claras, el MCU posee lo básico para funcionar (RAM, ROM, I/O, CPU) y realizar tareas básicas; un SoC tiene un sistema dentro, está claro que tiene un MCU dentro, pero a la vez puede tener módulos analógicos, de comunicación, RF, etc. Dentro de un solo chip.

Por otro lado, diferenciar Modulo y Kit es un poco confuso, pero básicamente se diferencian en: un módulo es más difícil realizar el prototipado y sirve para añadir a una placa ya diseñada con su respectivo pad, en cambio un Kit de desarrollo ya viene con headers listos para el prototipado, usualmente en protoboards y de fácil conexión y desconexión. En la figura 3 se observa las escalas en lo que refiere al desarrollo de sistemas embebidos, en la siguiente tabla se observa unos ejemplos:

Tabla 2: Ejemplos de Hardware para S.E.

Kit de desarrollo	Modulo	SoC	MCU
Arduino Uno R3	-	-	ATMega328p
PSoC 5LP	-	CY8C5888LTI-LP097	Basado en un ARM Cortex-M3
NodeMCU	ESP-12	ESP8266	Tensilica L106
XBEE- HC05	HC05	CSR-BC417	

(Fuente: Elaboración propia)



Figura 3: Definición de términos en S.E.
(Fuente: Elaboración propia)

Criterios para la elección del Hardware

- Capacidad de procesamiento: Depende mucho del nivel de procesamiento que se quiere lograr, entre las opciones más comunes de MCU son SoC, FPGA, DSP, etc.
- Rendimiento: Capacidad de manejar cantidad de datos en un periodo de tiempo.
- Memoria: Se debe prever y estimar bien el tamaño y los tipos de memoria a usar como por ejemplo SDRAM, RAM, EEPROM, etc.
- Número de Unidades: El nivel de comercialización que se logrará, poniendo en la balanza costo de producción versus costo de diseño.
- Vida útil esperada: Se debe determinar el tiempo de vida que tendrá nuestro sistema.
- Programas: Uso de IDEs o Toolchain.
- Consumo de energía: Debe poseer modos de bajo consumo.
- Corrección de errores: Opciones de depuración.
- Fiabilidad: Correcto funcionamiento en distintos entornos.

2.2.1.6 Software

Entorno de desarrollo integrado (IDE)

Editor

Es un editor de código fuente usualmente permite modificar tu código fuente para el control de los sistemas embebidos. Tienen características diseñadas para simplificar y predecir la entrada del código fuente, autocompletado de comandos, resaltar sintaxis, etc.

Compilador

Programa que permite traducir código fuente de alto nivel a un lenguaje de bajo nivel (ensamblador o lenguaje maquina). La razón por la que se traduce a un lenguaje de bajo nivel es porque este resultado no se va a ejecutar en el mismo ordenador sino en un sistema embebido de pocos recursos y de arquitectura diferente, a este proceso de compilado se le llama compilación cruzada.

El compilador también puede hacer funciones de pre procesamiento, análisis semántico, optimización, etc.

Linker

Viene a ser el proceso de enlazar uno o más objetos generados por compiladores y los une en un solo programa ejecutable o en una biblioteca.

Debugger

Un depurador es un programa de computadora que se utiliza para probar y depurar otros programas.

Toolchains

Toolchain es un conjunto de programas de línea de comandos y bibliotecas de soporte, que permite compilar, enlazar, depurar programas y hacer algunas manipulaciones más específicas con programas. Toolchain no tiene GUI (Guide User Interface) a diferencia del IDE, siendo la única diferencia.

2.2.2 Microcontroladores y microprocesadores

2.2.2.1 Arquitectura

Desde mucho antes de la invención de los transistores y del microprocesador, a principios del siglo XX ya se tenía ideas sobre la concepción de una máquina y sobre el diseño conceptual de computadoras, cuando se llegó a definir de manera clara los parámetros de hardware como tipos de instrucción, tipos de memoria a implementar, anchura de registros, buses de datos y demás; es posible referirse a una arquitectura de computadoras

a) Harvard y Von Neumann

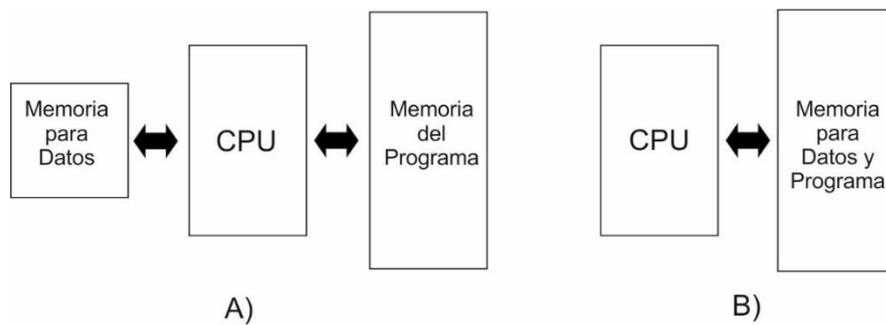


Figura 4: Arquitectura Harvard y Von Neumann.
(Fuente: Elaboración propia)

Tabla 3: Comparación de Arquitectura Harvard y Von Neumann

Arquitectura Von Neumann	Arquitectura Harvard
Procesadores convencionales como PC y servidores y sistemas embebidos con solo funciones de control. Diseño más sencillo.	Usados en DSP y otros procesadores encontrados en las últimas tecnologías de sistemas embebidos como sistemas de comunicación de autos, audio, voz, procesamiento de imágenes
Datos y programa en la misma memoria	Datos y programa están por separado
El código es ejecutado consecutivamente y toma mayor cantidad de ciclos de reloj	Código ejecutado en paralelo

No presenta Multiplicador Exclusivo	Posee MAC (Multiplica y Acumula)
Ausencia de Barrel Shifter	Barrel shifter ayuda en las operaciones de desplazamiento y rotación de datos
Los programas pueden ser optimizados en menor tamaño	El programa tiende a crecer en tamaño

(Fuente: Elaboración propia)

b) CISC y RISC

(CISC): Proviene de Complex Instruction Set Computer

(RISC): Proviene de Reduced Instruction Set Computer

La siguiente tabla resume de manera breve las diferencias entre ambas arquitecturas de instrucciones

Tabla 4: Comparativa de entre CISC y RISC

Arquitectura CISC	Arquitectura RISC
Enfasis en Hardware	Enfasis en software
Incluye complejas instrucciones que pueden usar numerosos ciclos de reloj	Instrucciones sencillas de un solo ciclo de reloj
Memoria a Memoria LOAD y STORE incorporado en instrucciones	Registro a Registro LOAD y STORE son instrucciones independientes
Código pequeño	Códigos extensos
Transistores usados para almacenar instrucciones complejas	Transistores usados para mayor número de registros de memoria

(Fuente: Elaboración propia)

2.2.3 Cypress Semiconductor

2.2.3.1 PSOC

Según Ashby (2005), Cypress PSOC es llamado Programmable System on Chip porque contiene los recursos adecuados para que requiera muy poca circuitería adicional.

PSoC es un SOC (System on Chip) que integra funciones analógicas configurables, periféricos digitales, memoria y un microcontrolador en solo chip.

A diferencia de un FPGA, donde solamente se interconectan compuertas lógicas y se espera diseñar un circuito desde cero, un PSoC posee circuitos analógicos ya embebidos para su uso, pero también presenta recursos digitales configurables como los UDB para crear nuevas funciones digitales.

A similitud de un PIC u otros microcontroladores del mercado, integran un microcontrolador basado en un CPU ARM, pero los periféricos, así como otros subsistemas como Capsense, memoria y puertos configurables, son diseñados exclusivamente por Cypress en un solo Chip.

2.2.3.2 Arquitectura PSOC 5LP

La arquitectura de la familia PSOC 5 LP es un conjunto de subsistemas interconectados que posee periféricos, bloques digitales, bloques analógicos, diferentes memorias, un CPU ARM Cortex M3 (ver anexo G), otros subsistemas de administración de energía y reloj que permiten el funcionamiento del PSoC 5 para el desarrollo de aplicaciones en sistemas embebidos para uso médico, medición o consumidor.

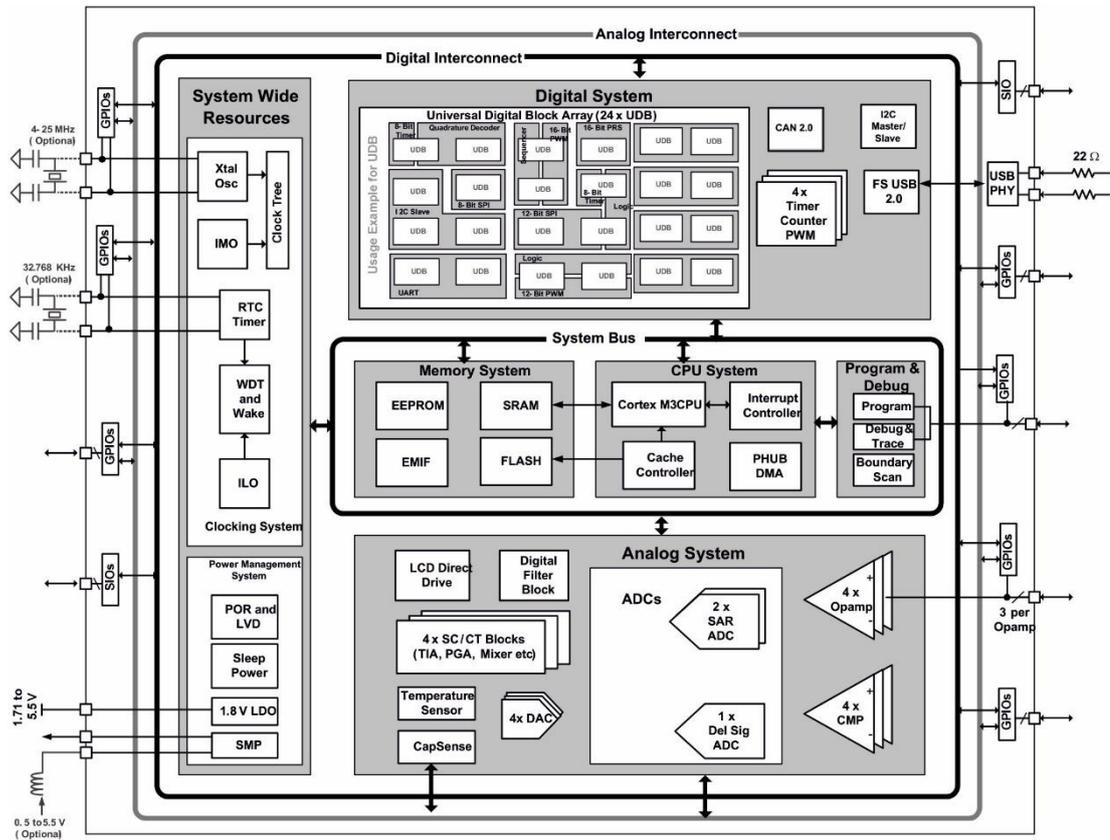


Figura 5: Diagrama de bloques de PSOC 5 LP
(Fuente: PSoc® 5LP: CY8C58LP Family Datasheet)

Una de sus principales funcionalidades es el sistema DSI (Digital System Interconnect) que conecta señal digital de cualquier periférico a cualquier pin. Además de la creación de funciones especializadas con los bloques UDB.

El CPU Arm Cortex M3 es de vital importancia, ya que controla diferentes subsistemas, así como manipulación de interrupciones, incluyendo controladores DMA, flash cache y RAM, capaz de trabajar con un reloj a 80 MHz.

A su vez la cantidad de periféricos que están pre configurados como los OPAMs, LCD driver, DAC, etc.

a) CPU ARM CORTEX M3

Esta familia de PSOC 5 LP posee un procesador ARM CORTEX M3 licenciado por ARM. Es un procesador de 32 bits con una segmentación de 3 estados de arquitectura Harvard, capaz de entregar 1.25 DMIPS/MHz.

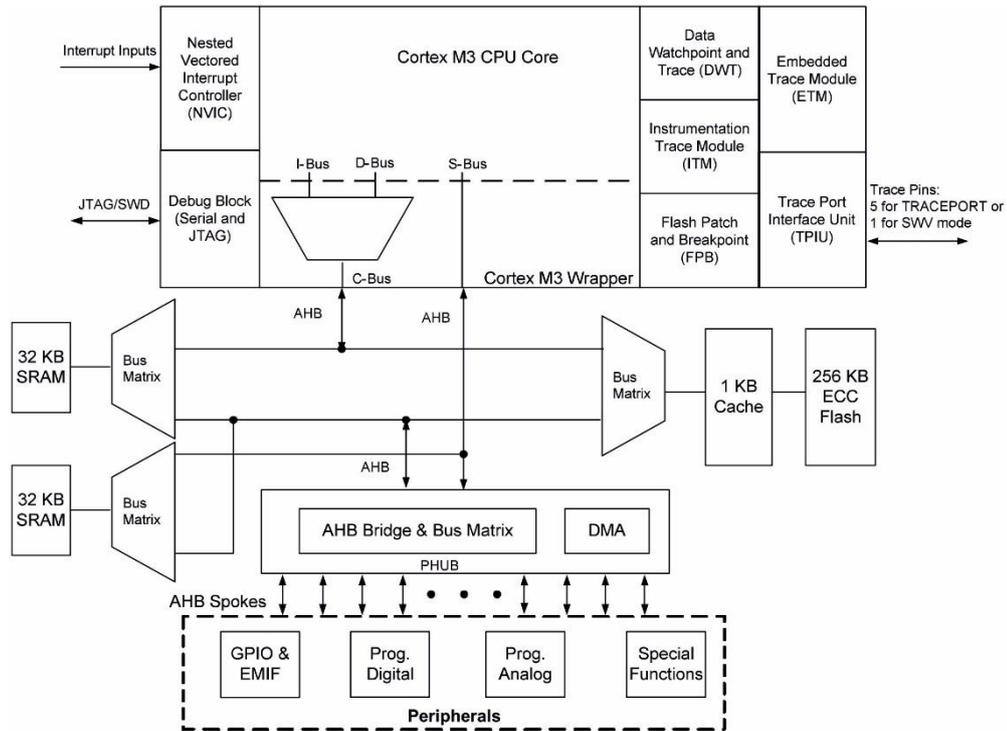


Figura 6: Diagrama de bloques de CPU ARM Cortex M3
(Fuente: PSoC® 5LP: CY8C58LP Family Datasheet)

El subsistema CPU contiene las principales características:

- Controlador de interrupciones programable anidado y vectorizado.
- Módulos de debugging y seguimiento, altamente integrados al CPU
- Hasta 256 KB de memoria Flash, 2 KB de EEPROM y 64 kB de SRAM
- Controlador cache
- Periférico HUB (PHUB)
- Controlador DMA
- Interfaz de memoria externa (EMIF)

Los controladores DMA y PHU se encargan de transferir datos entre el CPU y periféricos, así como buses para la comunicación con los sistemas de memoria.

b) UDB

Los bloques UDB (Universal Digital Block) permiten el desarrollo de nuevos periféricos digitales, con una estructura similar a los PLD (Programmable Logic Devices), estos elementos pueden funcionar de manera independiente del CPU, con otros bloques del PSOC, junto al CPU o en combinación.

Cada Bloque UDB posee los siguientes componentes:

- Datapath, que contiene un ALU, Registros, FIFO, etc. Es el CPU básico de 8 bits del UDB
- Dos 12C4 PLDs, de 12 Entradas c/u, para la creación de Maquinas de Estados, recurso limitado
- Registros de Control y Estado: Para acceder a datos desde el procesador y el hardware PSOC
- Módulos de reloj y reset: Habilitación de diferentes secciones del UDB, así como su temporización.

Es posible la interconexión entre bloques UDB, logrando así:

- Realizar funciones con registros mayores a los 8 bits (16-24 -32 bits)
- Realizar Componentes de Comunicaciones (SPI, I2C, UART)
- Periféricos como temporizadores, contadores y PWM

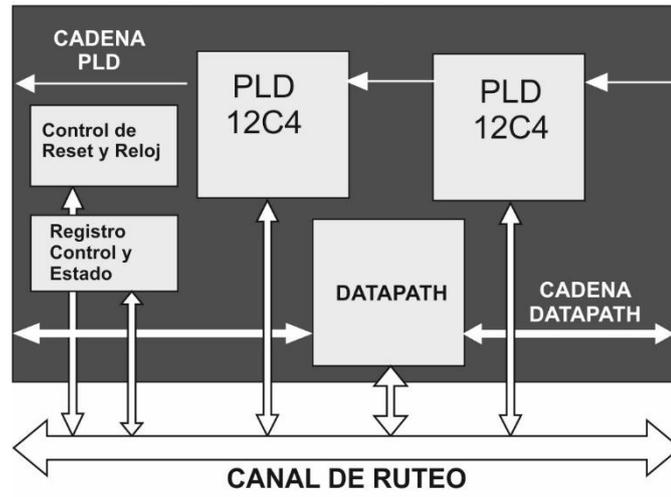


Figura 7: Diagrama de bloques de UDB
(Fuente: Elaboración propia)

c) Capsense

Es toda una tecnología de sensado, diseñado por Cypress para la implementación de sensores táctiles basado en la medición de capacitancias parásitas, de esta manera es posible configurar pines de E/S como sensores capacitivos, el principal requisito para habilitar este sistema es colocar un Capacitor de Modulación (Cmod) en cierto pin del PSoC, como medida de referencia.

Cada pin configurado como sensor se tiene que conectar a un pad o patrón a través de vías o pistas PCB, una capa de material dieléctrico es requerido para cubrir cada sensor o pad, formando de ésta manera la interfaz táctil. Cuando un dedo entra en contacto con la parte dieléctrica que cubre al sensor, la masa y conductividad del cuerpo introducen una diferencia de capacitancia, que luego el sistema PSoC interpreta y lo convierte en un dato digital.

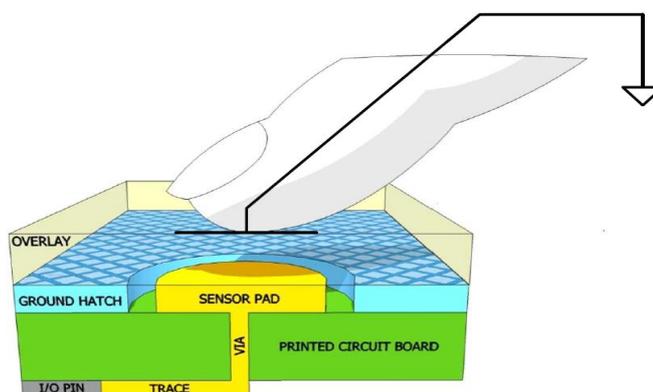


Figura 8: Modelo de Sistema Capsense
(Fuente: AN75400 - PSoC® 3 and PSoC® 5LP)

El periférico encargado del funcionamiento es el Capsense Sigma Delta (CSD), que convierte la capacitancia parásita de cada sensor en datos digitales

Características de Capsense en familia PSoC 3 y PSoC 5:

- Soporta diferentes configuraciones como botones, deslizadores, matrices touchpads y sensores de proximidad. Soporte hasta 61 sensores capacitivos, en todos los pines GPIO (a excepción de pines con salida de OPAM)

- APIs integradas para desarrollo de aplicaciones, soporte diseño a prueba de agua
- Soporta diseño a 2 canales: Es posible detectar dos sensores al mismo tiempo

El sistema SmartSense Auto-Tuning que permite lo siguiente:

- Configuración y monitoreo de parámetros automático al arranque y durante operación.
- Adaptación a cambios en diseño de interface de usuario para diseños portables.
- Compensación a cambios ambientales durante funcionamiento.
- Detecta capacitancias tan bajas hasta 0.1 pF.

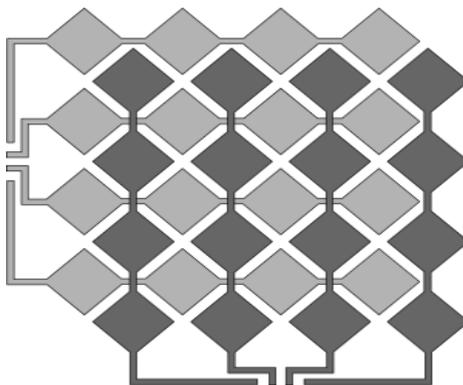


Figura 9: Diseño de Touchpad para Capsense
Fuente: <https://www.cypress.com/>

d) Dispositivos analógicos programables

La familia PSoC 5LP posee un sistema interno de enrutamiento para las señales analógicas y digitales hacia los diferentes GPIO.

Este primer sistema de flexible ruteo cuenta con 16 líneas llamadas (AG) y dos buses analógicos (AMUXBUS) que conectan los pines GPIO con los bloques analógicos. Cada línea AG se interconecta con diferentes y pocos pines GPIO, mientras que cada AMUXBUS se interconecta con todos.

2.2.3.3 PsoC Creator

Es el IDE o Ambiente de Desarrollo Integrado para las familias PSoC 3, 4, 5 y 6. Es el software predecesor del software PSoC Designer.

En este software desarrollado por Cypress, es posible configurar componentes analógicos y digitales en un ambiente gráfico, escribir lenguaje C o ensamblador, detectar errores y programar los dispositivos PSoC

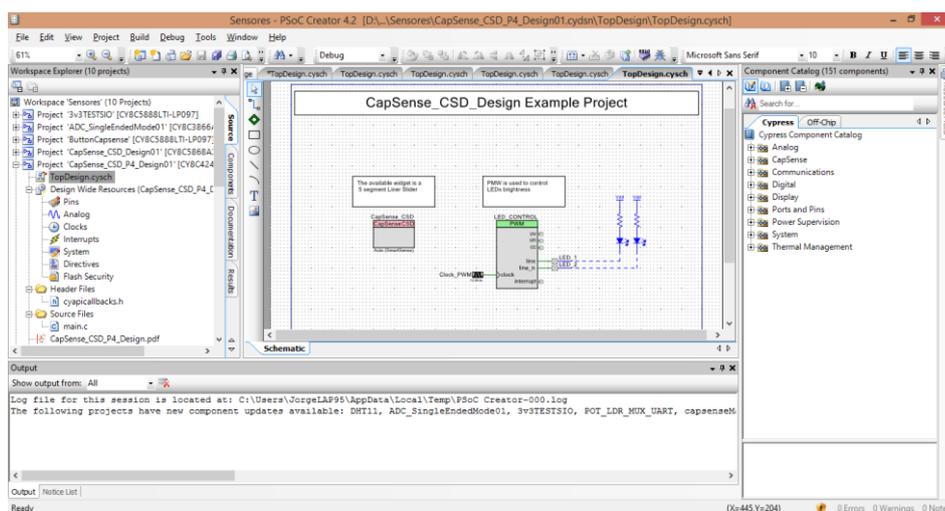


Figura 10: Entorno de desarrollo PSoC Creator
(Fuente: Elaboración propia)

A través de este entorno, es posible desarrollar periféricos digitales propios o usar las librerías que brinda Cypress, además es software gratuito que no requiere pagar licencias, brinda soporte, documentación y actualización de las librerías de los periféricos.

LIBRERÍA DE COMPONENTES

PsoC Creator ofrece la integración de componentes configurables a través de ventanas en el espacio de trabajo.

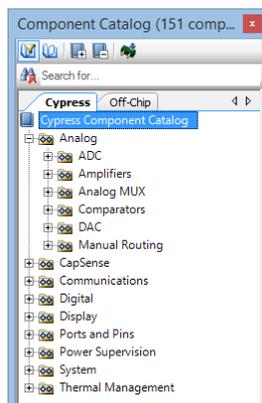


Figura 11: Librería de componentes en PSoC Creator
(Fuente: Elaboración propia)

Cada sub-rama presente en la librería de componentes, se despliega en los siguientes. De esta manera, es posible implementar diferentes componentes y protocolos de una manera más intuitiva dentro de un proyecto.

Depende del PSoC con el cual se trabaje, presentará mayor o menor número de periféricos disponibles a utilizar en el entorno de desarrollo o IDE de PSoC.

AREA DE DISEÑO PRINCIPAL

En esta área, se colocan los diferentes periféricos de la librería de componentes, seleccionando cada periférico dentro de esta área se pueden configurar, así como interconectar los bloques a través de líneas entre diferentes bloques, así como las E/S que se necesiten.

Es posible colocar periféricos diseñados por Cypress, así como periféricos diseñados por terceros o propios, ampliando la flexibilidad de diseño.

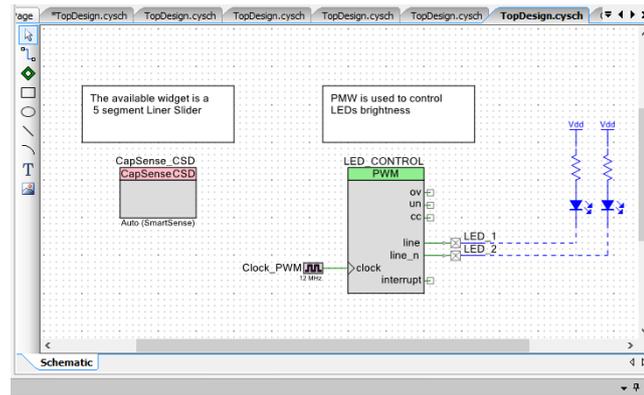


Figura 12: Área de trabajo de diseño en PSoC Creator
(Fuente: Elaboración propia)

EXPLORADOR DEL ESPACIO DE TRABAJO

Otra área importante ubicada en PSoC Creator, en ella se muestra las diferentes propiedades del proyecto actual o proyectos incluidos en el espacio de trabajo.

Dentro del explorador se encuentran sub-áreas del proyecto como *main.c*, donde se encuentra una ventana que posee el código del proyecto a ejecutar, usando como procesador un ARM Cortex M3.

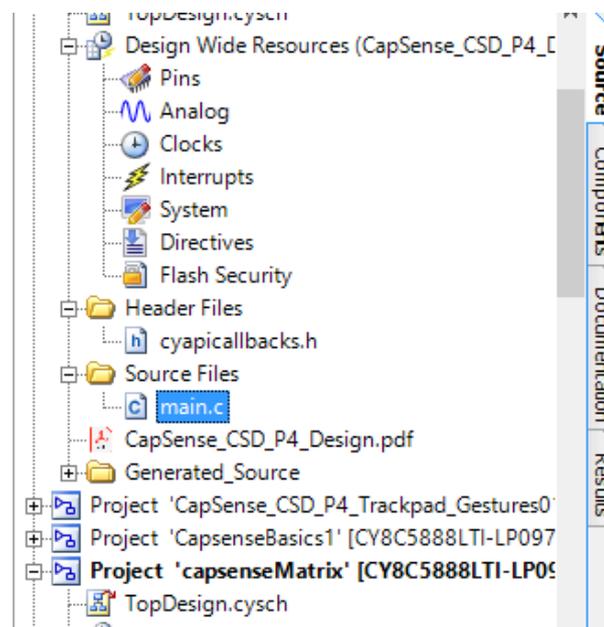


Figura 13: Captura de explorador del espacio de trabajo
(Fuente: Elaboración propia)

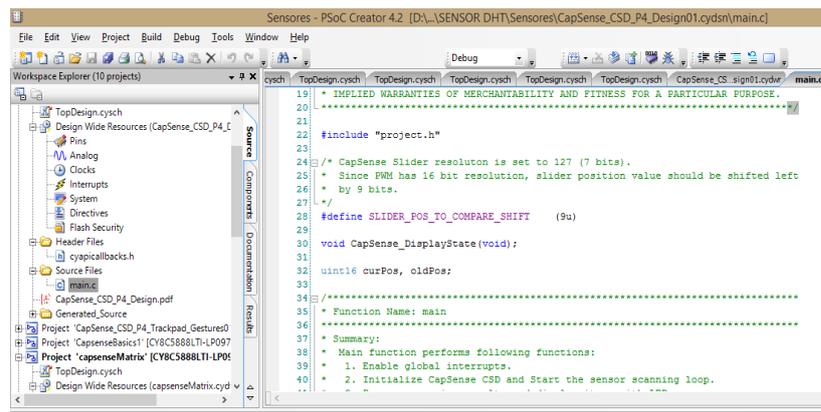


Figura 14: Ventana de código en Main.C
(Fuente: Elaboración propia)

Otra área importante es el área de asignación de pines, la sección pines.

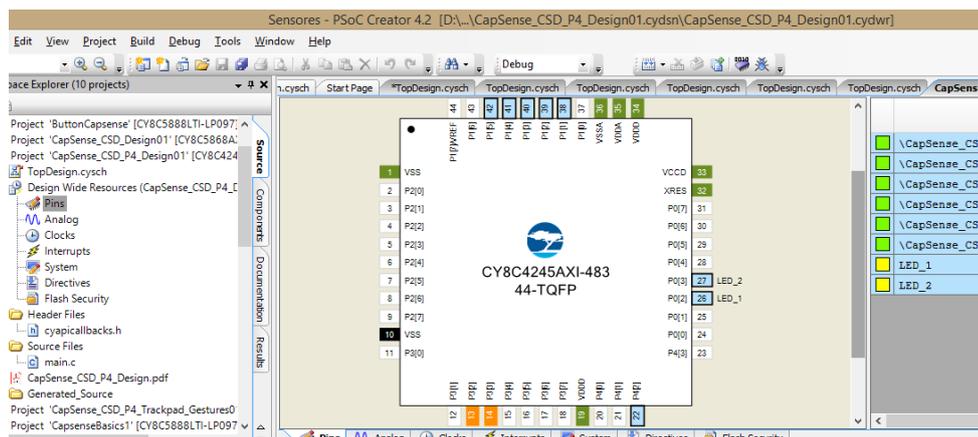


Figura 15: Área de selección de pines para PSoc.
(Fuente: Propia)

Aquí se desarrolla el sistema DSI (Digital System Interconnect) que permite conectar cualquier E/S necesaria a cualquier pin.

Otras sub-ramas son el mapa de uso de los recursos analógicos y digitales, sistemas de reloj y energía, DMA, administrador de interrupciones y seguridad, en caso de necesitar proteger el diseño ante ingeniería inversa.

En general es un sistema altamente flexible, una interfaz ordenada y rápida para el diseño de proyectos de distintas maneras, sea por hardware o software, administrando los recursos de una manera intuitiva por medio de pestañas y ventanas.

2.2.4 Diseño electrónico

Uno de los principales elementos en los equipos electrónicos son las Tarjetas de Circuito Impreso o PCB (Printed Circuit Board), ya que permiten sostener de manera mecánica los componentes del circuito y unir de manera eléctrica los diversos componentes según el diseño del circuito.

Es recomendable el uso de software CAD para el diseño de la tarjeta, debido a la gran complejidad que puede representar las interconexiones entre componentes, así como seguir ciertas normas de diseño para poseer un equipo robusto.

2.2.4.1 Composición de PCB

Actualmente, las tarjetas de circuito impreso se asemejan a un sándwich con diferentes capas de material dieléctrico o material conductor adheridos entre sí, quedando como una sola lamina.

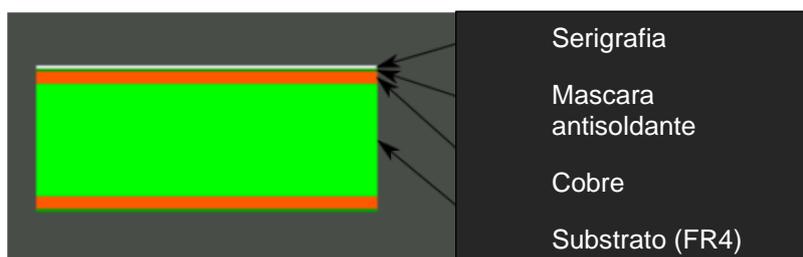


Figura 16: Partes de una PCB de una sola cara
(Fuente: Propia)

Substrato

Es el material dieléctrico usado en la PCB, y la base que le da la rigidez característica, usualmente está compuesto de fibra de vidrio y es comúnmente denominado "FR4".

Cobre

Es el material conductor en la PCB, el cual viene adherido en forma de lámina al sustrato o fibra de vidrio, cuando el sustrato presenta láminas de cobre en ambas caras nos referimos a una PCB doble cara o de 2 capas. Mayor

número de capas permite conexiones internas y con mayor densidad de componentes

Mascara Anti-soldante

Es una capa opcional y adicional que se encuentra por encima a la capa de cobre, es ésta capa que le da el color característico a las PCB, además de aislar eléctricamente las pistas de cobre entre si ante uniones accidentales, además de ayudar a soldar los componentes de manera correcta.

Serigrafiado

Es otra capa adicional que se aplica por encima de la máscara anisodonte, esta serigrafía puede incluir información como letras, número o símbolos que faciliten el trabajo de ensamblaje y manufactura de la PCB.

2.2.4.2 Métodos de fabricación

La manufactura de PCB ha evolucionado desde su aparición, cada nueva técnica añadida permite un mejor desempeño del circuito diseñado, así como la miniaturización de la propia PCB, lo que logra la capacidad de integrarlo en sistemas más pequeños (Wearables, Smartphones, Tablets, Laptops, etc).

En sus inicios, el diseño de la PCB o Artwork, se realizaba o dibujaba a mano, lo que constituía una tarea enorme cuando se encontraba un gran número de componentes para los fabricantes, con la aparición de las computadoras, el diseño se volvió completamente digital, desarrollándose una gran variedad de software para el diseño de PCB's.

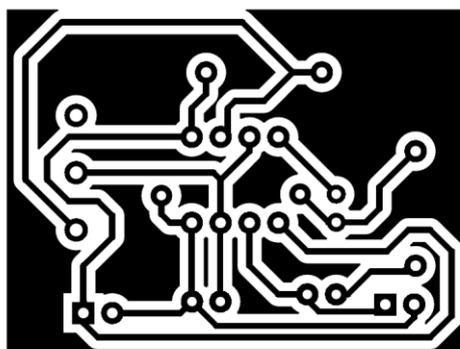


Figura 17: Artwork o diseño de PCB
Fuente: Elaboración propia

Artesanal

Este método consiste en utilizar cualquier programa de diseño de PCB e imprimir el diseño en papel de transferencia o papel de revista con una impresora láser, se aplica calor y presión utilizando la plancha, de tal manera que el tóner de la hoja se adhiera a la superficie donde se encuentra la PCB.

Luego de ello se procede a la aplicación de ácido férrico, que ataca al cobre sin proteger por el tóner, originando el artwork diseñado, finalizado el proceso del ácido, se limpia y con acetona se procede a desprender el tóner de la PCB.



Figura 18: Proceso de Quemado de Placa para módulo.
Fuente: Elaboración propia

El método de la plancha permite diseños medianamente complejos, incluso es posible hacer PCB de doble cara, teniendo siempre cuidado de que ambos lados estén en la posición correcta, éste método no permite vías que comuniquen ambas caras, por lo que se tiene que utilizar soldadura y cable para ello, finalmente se comprueba que todas las pistas estén integras midiendo continuidad.

Profesional

Las grandes fábricas que producen PCB, utilizan métodos especializados para la producción, de tal manera que es posible pedir diseños altamente complejos, con estándares altos de calidad e incluso solicitar que ensamblen el diseño con todos sus componentes.

Primeramente, estas empresas reciben los archivos de fabricación de los clientes (estos son llamados archivos Gerbers) a sus oficinas vía online, a través de un portal web, o vía correo electrónico.

Técnicos especializados verifican el contenido de los archivos Gerber, se comprueba que cumplen con los estándares solicitados y se llevan los archivos a la fábrica, como una orden. La fábrica empieza con la preparación de las planchas PCB vírgenes, normalmente de doble cara hecho con material FR-4 (fibra de vidrio). El diseño de cada capa de la PCB se imprime en una película transparente, mientras que a la PCB se le aplica un químico que se endurece al aplicar rayos UV; se sobreponen la PCB con la película transparente y se expone a rayos UV, de manera que sólo se endurece el químico sin proteger.

El siguiente proceso es remover el cobre a través de un baño químico, que ataca al cobre sin proteger y finalmente otro baño para retirar el químico endurecedor de rayos UV. Una vez que se trata las planchas PCB con los baños químicos, pasan a un área de revisión, comprobando el diseño de los archivos Gerber con la plancha PCB a través de microscopios y personal cualificado.

El número de planchas PCB a realizar depende del número de capas presentes en el diseño, por consecuencia, por cada plancha PCB a fabricar, 2 capas se pueden añadir al diseño final. Para la fabricación de PCB de más de 2 capas, las planchas necesarias se apilan y entre ellas se coloca una película de epoxy, aplicando presión y elevando la temperatura sobre las planchas, éstas se unen

El siguiente proceso es realizar los hoyos sobre la PCB, que permiten asegurar los componentes THT, pernos o tornillos. Máquinas CNC se encargan de realizar todos los agujeros, siendo estos capaces de cambiar las puntas de taladro de manera automática.

Finalizado el proceso de taladro, pasan por un nuevo proceso químico, que permite realizar conexiones en vías y hoyos de la PCB entre las diferentes capas.

Primeramente, se deposita una capa de cobre fina para interconectar las capas de la PCB con un baño electroquímico, un segundo baño electroquímico

permite que la primera capa de cobre sea más gruesa y soporte la corriente necesaria de los componentes PCB. Se comprueban errores nuevamente y pasa al área de aplicación de máscara anti-soldante, ésta máscara se encarga de proteger el cobre para que no se oxide y a la vez dejar expuesto ciertas áreas donde se soldarán los componentes, sean hoyos para componentes THT y pads para componentes SMD.

La máscara anti-soldante viene en forma líquida y también endurece con luz UV, de manera similar al proceso de remover el cobre, una película transparente con el diseño de los hoyos y pads protege ciertas áreas de la PCB, una exposición a los rayos UV deja la máscara anti-soldante seca y pasa a un área de lavado, donde se remueve la máscara anti-soldante restante.

El siguiente proceso es la aplicación de serigrafía, donde se coloca información sobre la placa, posición de los componentes, números, textos, logos, etc.

Es sumamente útil para el proceso de soldadura de la PCB, en algunos casos se usan impresoras, o sino mediante el método tradicional de serigrafiado.

Una vez terminado el proceso de serigrafía, se realiza un baño con estaño sobre los puntos de conexión, este acabado es llamado HASL, que protege de la corrosión al cobre expuesto de los pads y hoyos de la PCB, así como también facilita la soldadura de componentes a la PCB. Después del proceso HASL, se recortan los diferentes diseños de la plancha PCB a través de máquinas CNC.

Como último paso, se realiza la comprobación de errores entre los puntos de soldadura, evaluando si se presentan circuitos abiertos o cortocircuitos de acuerdo al diseño Gerber; la comprobación se realiza mediante puntos de medición de manera automatizada.

2.2.4.3 Normas IPC

Este conjunto de normas proviene de la Association Connecting Electronics Industries, que busca estandarizar el ensamblaje y requerimientos de producción en equipos electrónicos.

Las normas IPC son acreditadas por la ANSI (American National Standards Institute), siendo esta última conocida mundialmente por sus estándares, publicando los estándares mayormente usados en la industria electrónica.

Las normas IPC son utilizadas por fabricantes de equipos electrónicos para asegurar una alta calidad y confiabilidad en los productos, un gran número de estándares se han creado para cada proceso de manufactura de PCB, asegurando una mejora completa en la producción; una de las normas mayormente utilizadas es la IPC-A-610, Acceptability of Electronics Assemblies, que reúne los criterios y requerimientos para aceptar ensamblajes electrónicos.

Otras normas de diferentes áreas se presentan a continuación:

- IPC-2221 Estándar general en diseño PCB
- IPC-T-50 Términos y definiciones para interconexión y empaquetados de circuitos electrónicos
- IPC-D-325 Requisitos de documentación para PCB, ensamblaje y dibujos de soporte
- IPC-7351 Requisitos generales para diseño de montaje superficial, y estándar de patrones de soldadura
- IPC-2252 Guía de diseño para placas de circuitos RF/Microondas
- IPC-2251 Guía de diseño para empaquetado de circuitos electrónicos de alta velocidad.
- IPC-JSTD-001 Requisitos de ensamblajes eléctricos y electrónicos soldados

2.2.4.4 Programas de diseño

En sus inicios, los diseños de las tarjetas de circuito impreso eran realizados a mano, pero debido a la introducción de la PC, se empezó el uso de software especializado como las herramientas EDA (Electronic Design Automation) que son software de diseño asistido por computadora para la creación de PCB y circuitos integrados.

Tabla 5: Comparativa en programas de diseño electrónico

Empresa fabricante	Nombre del CAD	Circuito Esquemático	Circuito Impreso	Observaciones
Cadence	Orcad	Capture	Orcad PCB	No recibe actualizaciones
National Instruments	Circuit Design	Multisim	Ultiboard	Simula uC, interacciona con tarjetas de adquisición y LabView.
Altium Designer	Designer			Unifico las herramientas de simulación, visualización 3D, FPGA, no simula uC, es lo mejor de Altium.
CadSoft	Eagle	Schematic	Board	No simula.
LabCenter	Proteus	Isis	Ares	Simula uC, 3D. No trabaja con FPGA.

Fuente:(Pérez, n.d.)

2.2.4.5 Altium Designer

Es un software EDA, que posee en sus herramientas el diseño de esquemáticos y diseño PCB. Es software propietario, por lo que requiere de una licencia para su uso. Cuenta entre sus herramientas el modelado 3D que permite una vista previa a la tarjeta PCB junto a sus componentes, gestores de

librerías, simulación de señales de FPGA gracias a compiladores VHDL, autoruteo de pistas PCB y DRC para comprobar errores en el diseño de PCB.

Este software es uno de los más usados por empresas profesionales que desarrollan PCBs para el mercado, así como para circuitos complejos que requieran múltiples capas o layers para su diseño.

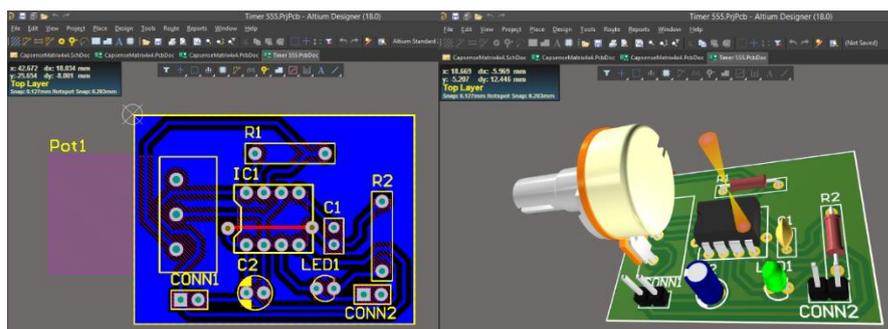


Figura 19: Espacio de Trabajo de Altium Designer y Modelado 3D.
(Fuente: Elaboración propia)

ALTIUM posee subprogramas para el diseño de PCB, el primer archivo que reúne esquemático y diseño PCB es el PCB Project, el archivo que contiene el diseño de esquemático electrónico, posee la extensión Altium Schematic Document, mientras que el archivo que contiene el diseño de la tarjeta de circuito impreso, posee la extensión Altium PCB Document.

Diseño de esquemáticos

Para todo diseño PCB, se requiere un diseño de esquemático para definir el orden de componentes, los tipos de componentes a utilizar y las conexiones a realizar. Todo esto se logra mediante dibujos que indican todo lo mencionado anteriormente, a través de símbolos, líneas y texto, que no necesariamente se asemeja al diseño final, sino a una representación del circuito a diseñar.

- Estructura de diseño plano

Esta estructura consiste en unir todos los componentes y todas las conexiones en una sola hoja o documento de esquemático. Es el diseño utilizado por circuitos sencillos, aunque también es aplicable en circuitos complejos, pero no recomendable.

Conforme se aumentan las conexiones y componentes, el tamaño del esquemático tiene que aumentar de igual manera, lo que dificulta su reproducción o revisión. Además, la gran mayoría de diseños están compuestos por módulos o conjuntos de circuitos que se repiten, lo que un ligero cambio tiende a rediseñar todo el PCB.

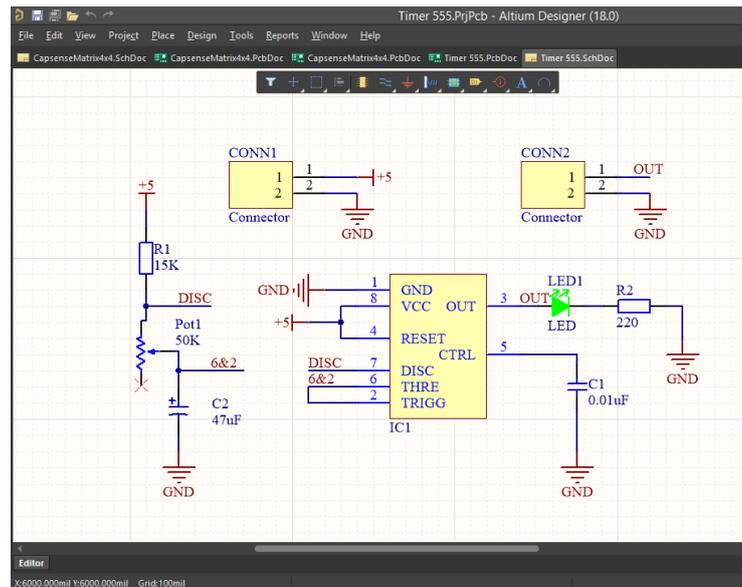


Figura 20: Esquemático Plano en Altium Designer.
(Fuente: Elaboración propia)

- Estructura de diseño Horizontal

Esta estructura consiste en separar las áreas del diseño PCB en módulos, por ejemplo:

- Alimentación
- Circuitos de potencia
- E/S
- Memorias y Microcontroladores
- Sensores y Actuadores
- Etc.

Mediante esta estructura, es posible separar cada área en diferentes esquemáticos en Altium, pero al mismo tiempo, unificarlos en un mismo PCB, así como la interconexión de diferentes señales entre esquemáticos.

Esta estructura permite la reutilización de módulos de otros proyectos o su uso futuro, además que es más conveniente para que un equipo numeroso trabaje sobre un diseño en diferentes áreas.

Es la estructura más apropiada para diseños complejos, ya que se agrupa cada parte en módulos y diferentes archivos, facilitando la revisión.

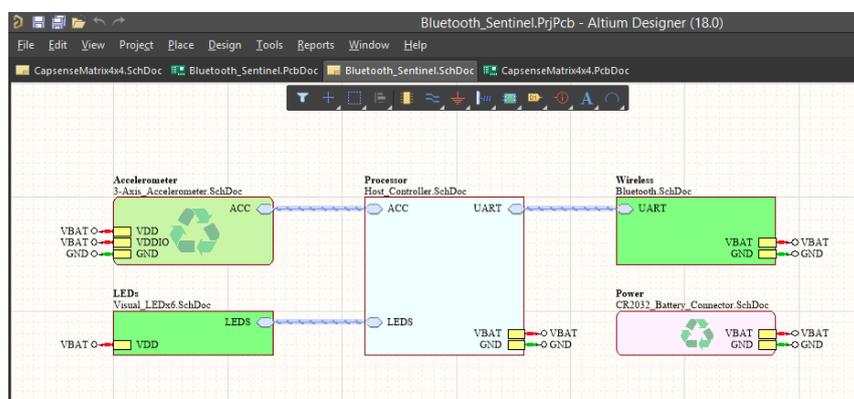


Figura 21: Diseño vertical de esquemáticos en Altium Designer
(Fuente: Repositorio Altium)

Diseño de PCB

El diseño de PCB se realiza una vez creado el esquemático, donde cada componente utilizado debe poseer su footprint completo para poder realizar las conexiones necesarias. Altium posee un compilador que detecta errores en el diseño al momento de modificar al esquemático que por ende afecta al diseño.

Entre sus principales herramientas se encuentran:

- Autoruteo: Permite la interconexión de componentes a través de diferentes capas o cierto número de capas con la generación de pistas automatizada.
- Design Rule Check (DRC): permite la creación de reglas de diseño, para definir máximos y mínimos en parámetros de ancho de pistas, vías, espaciado, etc.

- Bill of Materials (BOM): enumera los componentes a utilizar, con todas las características dadas según las librerías, para mandar a ensamblar a fabricantes externos
- Generador de Archivos Gerber: herramienta esencial que genera los archivos necesarios para que empresas fabriquen PCBs de manera automatizada.
- Vista 3D: a través de importación de archivos STP, es posible dar una forma 3D a cada componente empleado, de tal manera que es posible ver la PCB acabado y ensamblada incluso antes de fabricar.

Entre sus principales componentes tenemos:

- PAD: Son porciones de material conductor con una forma específica que usualmente son utilizados para la conexión o unión de componentes
- RUTAS: Son pistas hechas de material conductor en la PCB, que llevan las señales eléctricas a los diferentes componentes de la PCB, su ancho suele ser de unos pocos mm hasta algunos centímetros para soportar la corriente eléctrica que fluye sobre ellas.
- VIAS: Es un orificio presente en la PCB que permite la conexión entre capas, debido a que ha sido tratado mediante un baño electroquímico o posee una conexión mecánica, no se utiliza para conectar componentes THT.
- LAYERS: También llamado capas, son las regiones laminadas de material conductor adheridas a la PCB, usualmente son hechas de cobre y es sobre ellas donde se realiza el baño químico que forman las pistas que unen los componentes
- SILKSCREEN: La serigrafía es empleada para tener información sobre la posición, valor o tipo de componente a utilizar sobre la PCB, principalmente usado para técnicos o el ensamblaje de componentes a la PCB.
- 3D BODY: Son objetos utilizados para la representación 3D de componentes, es posible vincularlos a las librerías de diseño de los componentes a usarlos directamente en PCB designer. Son realmente útiles para dimensionar el tamaño de los componentes y verificar que no exista conflictos al colocar diferentes componentes sobre la PCB, la manera de importarlos es a través de archivos STP.

- HOLES: Son los huecos o perforaciones que se realiza sobre la pcb para la colocación de componentes THT, aplicando puntos de soldadura en el proceso de ensamblaje. Altium Designer permite el libre diseño de este tipo de perforaciones.
- POLYGON POUR: Es una forma geométrica que se ajusta al patrón de las pistas, de tal manera que evita que se ataque todo el cobre de la PCB, así como también puede tener la función de ser asignado a alguna señal, o algún elemento de alimentación

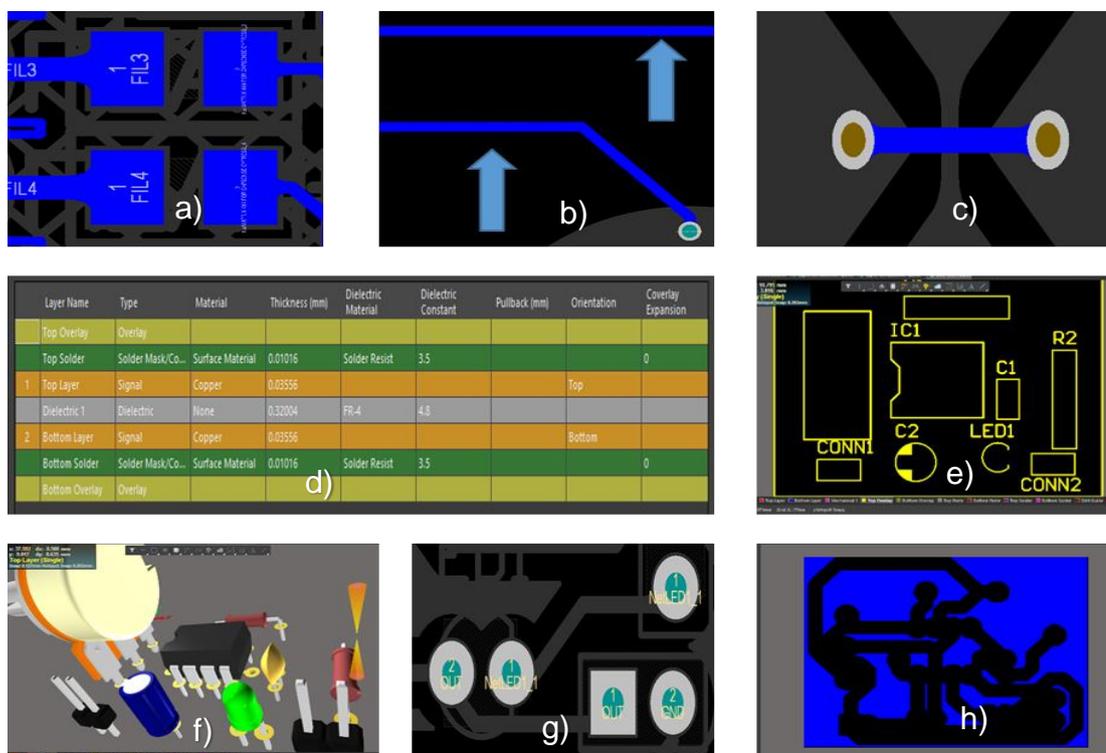


Figura 22: Partes del diseño de PCB
a)Pad, b)Rutas, c)Via, d)Layers, e)Silkscreen, f)3D Body,g) Holes, h)Poligon Pour
(Fuente: Elaboración propia)

2.2.5 Periféricos

Display 7 segmentos

Compuesto de leds que forman números de 7 segmentos, vienen con distintos encapsulados:

Por número de dígitos: 2, 4, 8 dígitos.

Por Conexión: Cátodo o Ánodo común.

Según recomendación de la hoja técnica se debe poner resistencias de 330 ohm a cada segmento y usar transistores en las comunes de habilitación.

LCD 16x2

Visualizador de uso comunes en la electrónica de consumo, posee una alta gama de aplicaciones, 16x2 significa que puede mostrar 16 caracteres, en cualquiera de las 2 filas. Para poder escribir en el LCD, esta posee una serie de comandos que permite escribir, borrar, inicializarla, posicionar el cursor, etc. A nivel de conexiones se debe revisar el datasheet para su correcto funcionamiento ya que vienen de distintas marcas.

MPU 6050 – Invensense

Sensor usado en teléfonos, Tablet o cualquier dispositivo que necesite aplicaciones de comando por gestos, navegación, juegos multimedia, etc. Compuesto por un giroscopio de 3 eje y un acelerómetro de 3 ejes, controlador por un DMP (Procesador de movimiento digital). Funciona por comunicación I2C, es posible cambiar la dirección I2C con el pin A0 del MPU; a su vez tiene un I2C bus auxiliar que permite conectar un magnetómetro externo. El rango de funcionamiento es de 2.375V – 3.46V, y su nivel lógico va desde 1.71V hasta VDD.

Relé de Estado Solido (SSR)

Considerado una alternativa a los relés mecánicos, a diferencia que estos pueden activarse más rápidamente y no tienen desgaste mecánico. Su principio de funcionamiento se basa en TRIACS, SSR del mercado como el OMRON 1165 incluyen circuitos opto-acoplados para aislar la entrada de la salida que maneja corriente alterna. Estos módulos SSR trabajan a corriente alterna y directa. Es bueno resaltar que si se prueba sin carga y se activa la entrada en la salida no se podrá probar continuidad ya que estos circuitos trabajan con el cruce por cero.

Level Shifter

En muchos circuitos electrónicos periféricos y/o sensores trabajan con protocolos como I2C, SPI, UART. Muchas veces el circuito de control o el MCU principal no trabaja al mismo nivel lógico. Ejemplo: una placa arduino UNO quiere comunicarse con un MPU6050 INVENSE por I2C.

El nivel lógico del arduino es de 5v y el del acelerómetro de 3.3v, el conectarlo de frente implicaría errores en la lectura y escritura de datos de manera bidireccional. Para solucionar estas diferencias de niveles se usan los level shifter, existen configuraciones muy comunes como usar una configuración de transistores. O usar circuitos integrados como los famosos CD4500B (no son bidireccionales).

Led

Un diodo emisor de luz sirve para identificar el estado de salidas digitales. Existen dos encapsulados muy conocidos los de THT y SMD. La corriente consumida por estos dispositivos ronda los 20 mA y su rango de voltaje va de 1.8V – 3.8V, dependiendo del color varia el voltaje y la corriente, por tal motivo es necesario calcular la resistencia dependiendo la fuente de alimentación (Revisar Hoja Técnica).

Resistor dependiente de luz (LDR)

Como bien su nombre dice son resistencia variable a la luz su configuración va con un divisor de voltaje.

Sensor de Humedad

Existen dos modelos de sensores de humedad el DHT11 Y DHT22, miden de manera simultánea temperatura y humedad. Compuesto de una lectura de humedad de tipo resistiva, un componente de medición de temperatura y un MCU de 8 bits que permite la comunicación con otro MCU a través de comunicación serial de una sola línea.

Tabla 6: Comparativa entre DHT11 y DHT22

DHT11	DHT22
Uso para fines de prototipo con poca precisión.	Uso para fines de prototipo con precisión aceptable.
Rango de medición de 0 a 50 , con una precisión de 2°C	Rango de medición de -40 a 125 , con una precisión de 0.5°C
Medición de humedad entre 20% a 80%, con precisión del 5%	Medición de humedad entre 0% a 100%, con precisión del 2-5%
Frecuencia de muestreo a 1 Hz	Frecuencia de muestreo a 2 Hz
Económico	Relativamente Costoso

(Fuente: Hoja técnica)

Encoder

Permite medir la velocidad a la que gira su parte mecánica y por consiguiente a que dirección gira. Normalmente poseen 2 salidas A y B. Estos generan pulsos cuadrados de manera que van girando, existe un desfase eléctrico de 90° si el canal a y el canal b están invertidos, es decir que: en un momento A es 5v y B es 0v indica que el sentido es horario, y si pasa lo contrario vendría a ser anti horario.

Tarjetas SD

Las tarjetas SD permiten guardar información en dispositivos tecnológicos ya sean celulares, computadoras, Tablet, etc. Se clasifican según su tamaño, velocidad y capacidad de almacenamiento.

Por tamaño: Tarjeta SD, Tarjeta mini SD, Tarjeta micro SD.

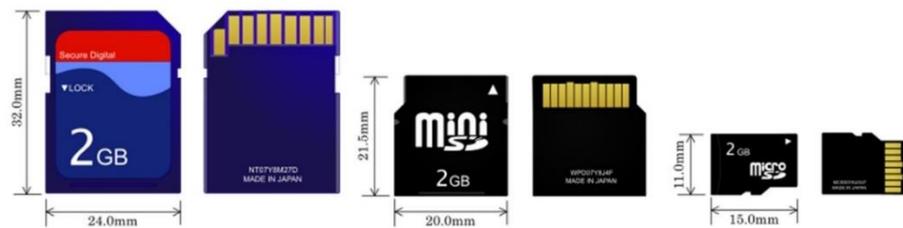


Figura 23: Tipos de Memoria SD
Fuente: Naylamp Mechatronics

Por Almacenamiento: SD SC (Capacidad Estándar) hasta 2GB , SD HC(Alta Capacidad) hasta 32 GB , SD XC (Capacidad Extendida) Hasta 2TB.

Por Velocidad: Clase 2 (2 Mb por segundo), Clase 4 (4 Mb por segundo), clase 6 (6 Mb por segundo), clase 10 (10 Mb por segundo).

Modo de Funcionamiento

Para las tarjetas SD o micro SD usan un protocolo llamado SPI que permite ser compatible con la mayoría de microcontroladores, ya que es un protocolo de fácil implementación. El voltaje de funcionamiento va de 2.7 hasta 3.6 voltios, si se sobrepasa el limite la tarjeta SD podría dañarse, comúnmente en los MCU trabajan a 5 voltios se debe proveer al SD de un level shifter que permita bajar el nivel lógico del MCU a 3.3v, usualmente se usan configuración de transistores o integrados como el cd4050 etc. El consumo estimado de las tarjetas SD es de 100 mA.

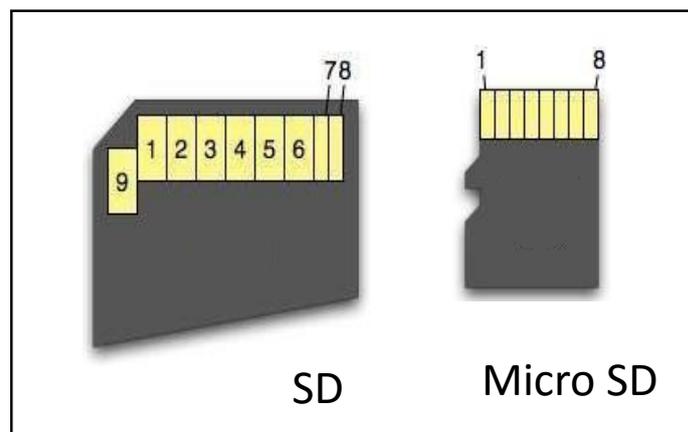


Figura 24: Pinout tarjetas SD y Micro SD
(Fuente: Elaboración propia)

Tabla 7: Pinout para realizar una comunicación SPI

Pin	SD	SPI-MCU	Micro SD	SPI-MCU
1	CD/DAT3	CS	DAT2	NC
2	CMD	MOSI	CD/DAT3	CS
3	VSS1	GND	CMD	MOSI
4	VDD	3.3V	VDDD	3.3V
5	CLK	CLK	CLK	SCK
6	VSS2	GND	VSS	GND
7	DAT0	MISO	DAT0	MISO
8	DAT1	NC	DAT1	NC
9	DAT2	NC		

(Fuente: Elaboración propia)

Reguladores

Los reguladores de voltaje vienen a ser una de las partes más importantes de cualquier sistema embebido, ya sea desde una pulsera inteligente, una laptop, o cualquier circuito. Usualmente los circuitos trabajan a 1.2v, 1.8v, 3.3v, 5.0v, etc. Si el voltaje está por encima o por debajo de los rangos recomendados por la hoja técnica, es posible que se dañe o deje de funcionar, y es allí donde está la importancia de los reguladores de voltaje.

Los componentes de un regulador: circuito de retroalimentación, voltaje de referencia estable, elementos pasivos de control.

El modo de funcionamiento es de un circuito en lazo cerrado con retroalimentación; el circuito de retroalimentación y el voltaje de referencia, generan un error o desviación en el voltaje de salida, el regulador genera una señal de control para compensar dichas variaciones. Los elementos pasivos

normalmente es un dispositivo semiconductor de estado sólido como un diodo, un transistor BJT, un MOSFEET.

Existen dos clasificaciones de reguladores DC

Tabla 8: Reguladores Lineales

Características	Desventajas	Ventajas	Tipos
<ul style="list-style-type: none"> • El semiconductor normalmente un BJT o MOSFET trabajan en la region activa o tambien llamada region lineal. • Se desperdicia gran cantidad de energia, ya que la diferencia entre la entrada y la salida se reduce en el transistor, esta energia se disipa como calor. • Entre los mas comunes tenemos el LM317,78xx. 	<ul style="list-style-type: none"> • Por lo general solo disminuyen, el voltaje de salida siempre es menor que el de entrada. • Disipa mucho calor, necesario poner un disipador. • Poco eficientes, entre 20% y 60% 	<ul style="list-style-type: none"> • Rapida y facil implementacion. • Existen reguladores fijos y ajustables. Estos ultimos necesitan pocos componentes para su uso. • Bajo costo. 	<ul style="list-style-type: none"> • Reguladores ajustables positivos y negativos • Reguladores de salida mixta • Reguladores Tracking • Reguladores Floating Según la carga: • Reguladores de voltaje serie • Reguladores devoltaje en derivacion.

Tabla 9: Reguladores de Conmutación

Características	Desventajas	Ventajas	Tipos
<ul style="list-style-type: none"> • El semiconductor normalmente un BJT o MOSFET trabajan en la region de corte y saturacion. • El transistor actua como un interruptor y al variar la conduccion de un transistor , el 	<ul style="list-style-type: none"> • Debido a la conmutacion del transistor, se genera excesivo ruido e interferencia. • Dificil implementacion, su implementacion 	<ul style="list-style-type: none"> • Eficiencia de hasta 95% • La tension de salida puede ser mayor que la de entrada. 	<p>Según el diseño del circuito:</p> <ul style="list-style-type: none"> • Convertidor no aislado C. Buck C.Bost • Convertidor aislados

voltaje de salida se	conlleva muchos	C. Flyback
manttiene a un nivel	componentes	C. Forward
correcto.	discretos.	

(Fuente: <https://www.electronicshub.org>)

Módulo Bluetooth

La evolución del Bluetooth se divide en dos etapas llamadas Bluetooth Clasic, que comprende desde la versión 1.0 hasta la 3.0 donde los más importante era la velocidad de transmisión y el alcance, ya que estaba orientado a la confiabilidad de la comunicación, usado generalmente para impresoras, auriculares inalámbricos, automóviles, etc. Con la aparición del concepto de IoT y el gran avance de los teléfonos móviles y ante el gran consumo que demandaba los dispositivos con Bluetooth clasic las cosas cambiaron, el servicio de Bluetooth se vio orientado al bajo consumo y la poca velocidad de transmisión, todo esto en el marco del Bluetooth 4.0 ; con la llegada del Bluetooth 5.0 esto se hizo más adaptativo, de modo que los dispositivos poseían la capacidad de elegir si usar el Bluetooth clásico o el Bluetooth Low Energy en base a la aplicación.

Módulos Wifi para Microcontroladores

Con la llegada del IoT, la necesidad de conectar la mayoría de dispositivos de uso cotidiano se ha vuelto más que un capricho, en una necesidad de subir los datos a la nube mediante el protocolo Wifi.

Para sistemas embebidos existen una gran variedad de SoC (System on Chip), que poseen la electrónica y los bloques embebidos en un solo chip que hacen posible la comunicación vía el protocolo IEEE- 802.11.

Uno de los pioneros en fabricar chip para dicho propósito es el ESP8266, que permitía dar acceso a cualquier microcontrolador a una red.

Algunas características de dicho SoC:

- Incorpora un MCU de 32-bit de bajo consumo (Tensilica L106)
- Protocolos soportados: 802.11/b/g/n
- WIFI Direct (P2p), Soft Access Point
- Stack TCP/IP integrado

- PLL, reguladores y unidades de manejo de energía integrados
- Potencia de salida +19.5dBm en modo 802.11b
- Consumo en modo baja energía <10 uA
- Wifi 2.4GHz, soporta WPA/WPA2
- Conversor analógico a digital de 10 Bits
- 17 pines de I/O GPIO

Si bien estos SoC vienen en módulos comerciales que tienen distintas características ya sea más pines disponibles más memoria RAM etc.



Figura 25: Tipos de módulos ESP, basados en el SoC ESP8266

Fuente: <https://programarfacil.com>

2.3 Definición de Términos

MICROCONTROLADOR: es un circuito integrado con la capacidad de ser programables. En su interior existe una CPU, RAM, ROM, I/O. Existen arquitecturas de 4, 8, 12, 16 y 32 bits.

PSoC: es un sistema que ofrece distintas capacidades a los convencionales microcontroladores, fabricados por la empresa Cypress

Semiconductor que le dio esta denominación PSoC. Las virtudes que ofrece este producto se basan en su versatilidad e integración combinando conceptos de microcontroladores y PLD, haciendo que el diseño de sistemas embebidos se convierta en una tarea que demande menos tiempo de implementación.

SoC: Acrónimo de System on Chip. Todo en un chip, este tipo de sistema integra un mayor número de periféricos para que nuestro sistema pueda funcionar; en general los SoC están basados en módulos de circuitos analógicos, digitales incluso mixtas, y a menudo posee sistemas de radiofrecuencia como comunicación inalámbrica, LTE, Bluetooth entre otros.

CPU: Es la unidad central de procesos, puede poseer diferentes arquitecturas como Von Neumann o Harvard, es la que comanda los periféricos de un sistema. En el CPU se ejecutan todas las operaciones (lógicas, aritméticas, procesamiento de señales, etc.) determinadas por el procesador.

ARM: Empresa dedicada al diseño de procesadores y al licenciamiento de éstos, siendo sus clientes empresas como Apple, Texas Instrument, Cypress, LG, NXP, etc.

TECNOLOGIA SMD: es la tecnología actual en la fabricación de tarjetas, en donde los empaquetados a emplear no requieren de tarjetas perforadas para la colocación de componentes, sino emplea la misma soldadura para unir los empaquetados a la tarjeta electrónica,

TARJETA ELECTRONICA: es un circuito impreso realizado con algún material del tipo baquelita o fibra de vidrio, en el cual una capa o ambas caras poseen un diseño para realizar las uniones eléctricas de los componentes de un sistema completo.

SISTEMA EMBEBIDO: Es un sistema desarrollado para realizar una o algunas tareas específicas, por lo general en un sistema en tiempo real, este tipo de sistemas posee todos los componentes necesarios para su funcionamiento. Dentro de los sistemas embebidos se encuentran microcontroladores encargados del funcionamiento del sistema.

PERIFÉRICOS: conjunto de componentes discretos, que donde es posible incluir sensores, actuadores o visualizadores que pueden cumplir una función de entrada/salida, comunicaciones, etc.

INTERFACES: conjunto de programas o subprogramas que pueden incluir código u subrutinas que permitan el funcionamiento de un periférico de acuerdo a las especificaciones técnicas de hardware de éste último.

CAPITULO III: MARCO METODOLOGICO

3.1 Tipo y Nivel de Investigación

En concordancia de la situación planteada se define el presente trabajo de investigación como una investigación aplicada que trata de encontrar una solución específica para usar nuevos periféricos del kit de desarrollo de Cypress Semiconductor.

Área de estudio: Ingeniería electrónica

Línea de investigación: Diseño electrónico

Diseño: Cuasi-Experimental

3.2 Descripción general del proyecto de tesis

Se planteó distintas fases para el desarrollo del proyecto de tesis:

- Determinar y delimitar el tema, revisar referencias y marco teórico.
- Concebir la placa de entrenamiento como una caja negra, se decidió y discutió sobre los periféricos de entradas o salidas que deberían ir en el primer diseño.
- Se realiza prototipos en un protoboard de cada periférico individualmente, basándonos en sus hojas técnicas, a la vez realizando ejemplos de aplicación con el PSoC.
- Una vez que todos los componentes tienen un funcionamiento correcto. Se fabrica de manera casera a nivel de prototipo.
- Se realizan pruebas y se corrigen errores.
- Mediante un programa de diseño electrónico de uso profesional se diseña el modelo final usando normativas IPC. Se añaden componentes SMD, footprints, modelos 3d, serigrafía.
- Se procede a fabricar la placa electrónica en una empresa de diseño profesional en china.
- Una vez fabricada se realizan pruebas de continuidad y soldado de componentes SMD y THT.
- Se realizan aplicaciones para probar todos los periféricos de la placa de entrenamiento.

CAPITULO IV DISEÑO E IMPLEMENTACIÓN

4.1 Análisis y Requerimientos de Circuito

Al momento de diseñar la placa de entrenamiento modular se debe tener en claro los requerimientos de cada componente.

Si bien para el uso y aprendizaje de microcontroladores es de vital importancia realizar experiencias o interfaces del mayor número de periféricos posible. Los periféricos se dividen en digitales, análogos y de comunicaciones.

- Periféricos Digitales: Incluye sensores, visualizadores y actuadores.
- Periféricos Análogos: Incluye sensores y Capsense.
- Periféricos de comunicaciones: Protocolos de comunicaciones síncronas y asíncronas.

Se incluye en la figura 26 un esquemático general sobre los periféricos que se incluirá la tarjeta de entrenamiento.

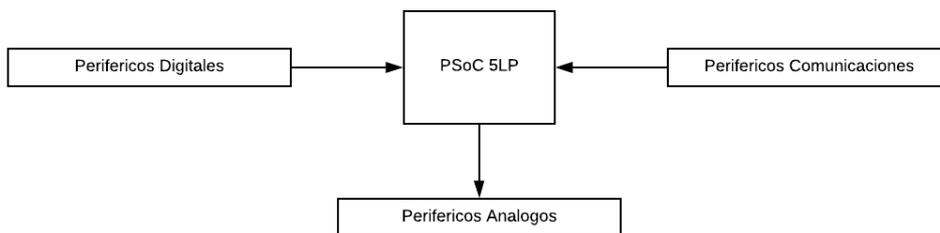


Figura 26. Diagrama de bloques de componentes en tarjeta
Fuente: Elaboración propia

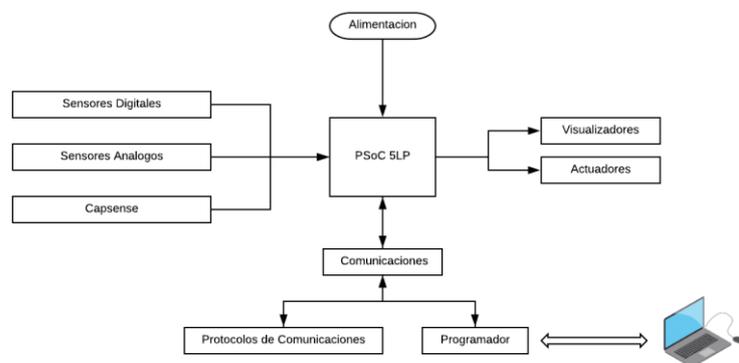


Figura 27. Diagrama de bloques de componentes expandido en tarjeta.

Fuente: Elaboración propia

Como se indicó cada bloque de periféricos incluyen sensores, actuadores y visualizadores por ende se debe actualizar el esquemático del sistema incluyendo los sub-bloques descritos anteriormente.

Si bien se requiere realizar el mayor número de experiencias o interfaces con la placa PSoC 5LP, se nombrará los periféricos más comunes y más fáciles de encontrar en el mercado local para que sea fácil su reemplazo y fácil compra.

Tabla 10: Sensores digitales y análogos

Digitales	Análogos
Sensor de Humedad - DHT11	LM35
Pulsadores	Potenciómetro
Encoder Rotatorio	LDR
Push button	
Switch	

(Fuente: Elaboración propia)

Tabla 11: Visualizadores y actuadores

Visualizadores	Actuadores
LCD 16x2	Relé de estado sólido -
Leds	SSR
Led RGB	
Display 7 Segmentos, 4 digitos	

(Fuente: Elaboración propia)

Tabla 12: Comunicaciones

Comunicaciones
Sensor Acelerómetro - MPU6050 (I2C)
Lector Micro SD - (SPI)
Sensor Bluetooth - HC05(UART)
Modulo Wi-fi

(Fuente: Elaboración propia)

Alimentación

El PSoC para poder ser alimentado de manera externa, se debe retirar un diodo en el programador para que estos dos no alimenten a la vez. La extracción del D1 del kit mini prog se retira y se alimentara el PSoC con una fuente switching de 5v.

Según los requerimientos, muchos de los sensores propuestos se alimentan de voltajes distintos a los que se alimentará el PSoC 5LP.

Tabla 13: Lista de periféricos a diferentes alimentaciones

Alimentación 5v	Alimentación 3.3v
PSoC 5LP	Módulo Acelerómetro
LCD	Módulo Bluetooth
Led	Modulo Micro SD
Capsense	Módulo Wifi
Sensor de Humedad	
Actuador SSR	
Display 7 Segmentos	

(Fuente: Elaboración propia)

Para suplir las necesidades de un voltaje de 3.3v que es distinto a los 5v que se propone como fuente única de alimentación se usará reguladores AMS1117 3.3v para cada periférico con dicho nivel de alimentación.

Cada regulador ira en paralelo a la fuente de alimentación de 5v.

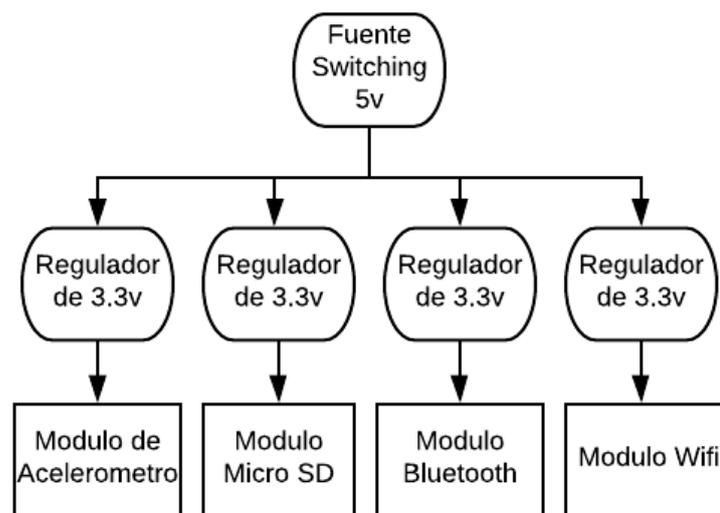


Figura 28. Diagrama de alimentación a periféricos.
Fuente: Elaboración propia

Se plantea cada regulador en paralelo y uno por cada periférico para que no haya problemas de calentamiento. Aparte se añadirá pines de 5v y 3.3v para propósito general.

Cada bloque planteado incluye circuitería que no está comprendida en los diagramas presentados, en los siguientes capítulos se plantea el diseño de la circuitería de cada bloque y la integración de los mismos en una PCB.

Se plantea el siguiente diagrama, que se seguirá al momento de la realización completa de la tarjeta de entrenamiento modular.

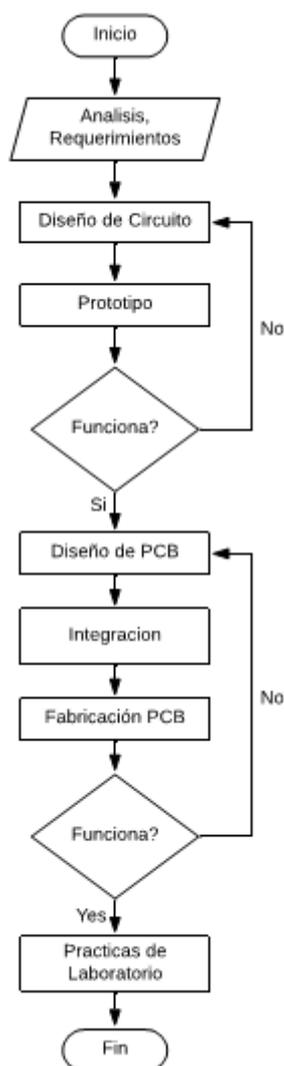


Figura 29. Diagrama de flujo de diseño e implementación.
Fuente: Elaboración propia

Una vez idealizado, los bloques de los periféricos que harán parte de la tarjeta de entrenamiento; se debe proceder a diseñar el circuito de cada componente. Prototipar y/o simular permite corroborar, si el diseño de cada bloque cumple los requerimientos planteados en un inicio.

Una vez que el diseño circuital de cada bloque se haya corroborado que funciona, se procede a realizar el diseño de la PCB incluyendo pistas, pads, dimensionamiento, capas, artwork, serigrafía y fabricación. Se deben hacer pruebas de pistas, voltajes y corriente.

Cuando se hayan corregido las observaciones se procede a realizar las prácticas de laboratorio y desarrollo de interfaces para su aplicación.

Se adjunta el diagrama de bloques definitivo.

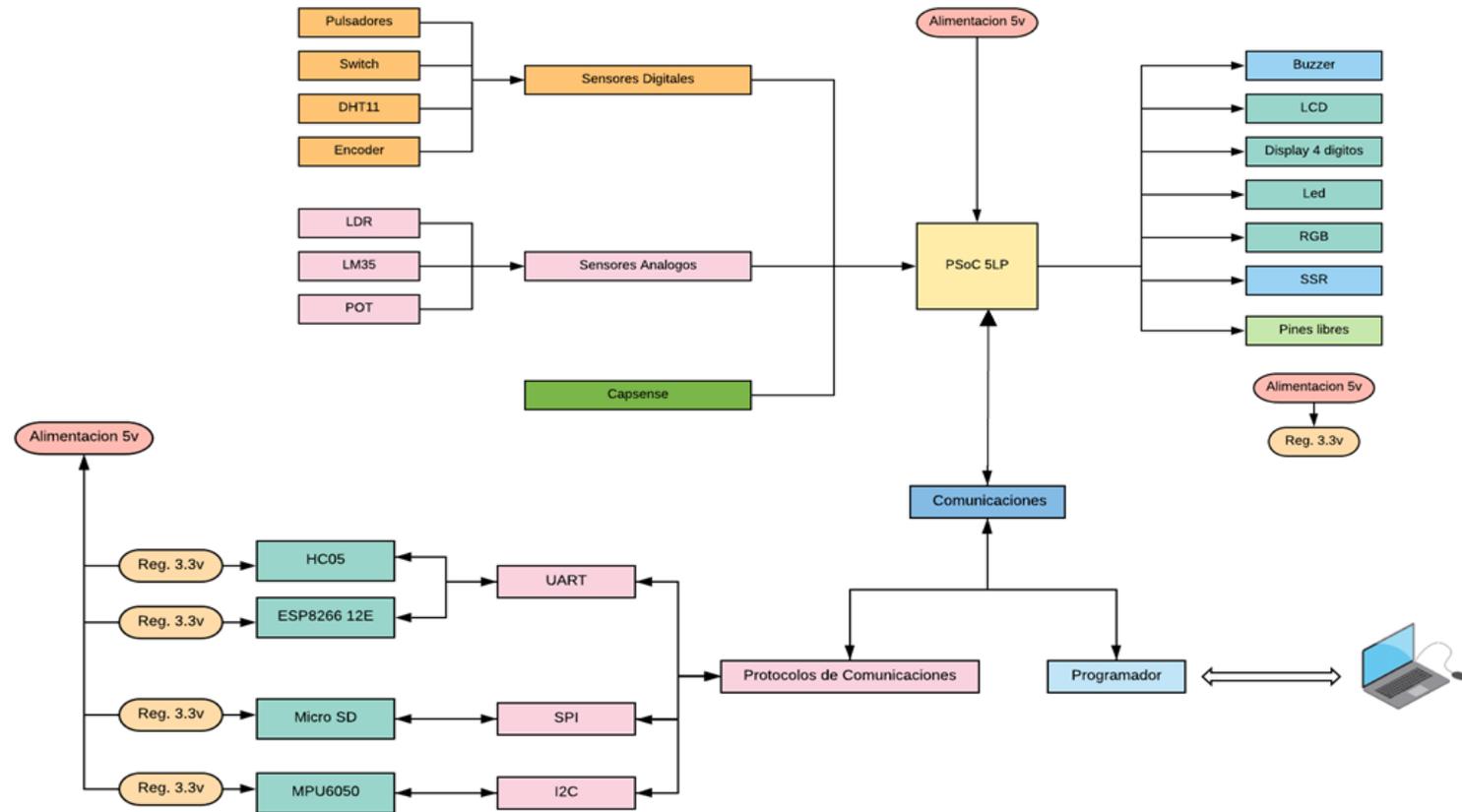


Figura 30. Diagrama de bloques de la tarjeta de expansión modular.
Fuente: Elaboración propia

4.2 Diseño de Circuito

Una vez realizado el análisis y conocer los requerimientos de E/S, así como los periféricos a necesitar, es necesario conocer a profundidad los componentes que integraran los periféricos, para determinar si es factible su integración en el proyecto

Diseñar las librerías nos permite colocar el pinout y footprint de cada componente que se incluirá en el diseño de la placa entrenadora. Se usó el software de diseño Altium Designer v18.0.

Cabe destacar que el diseño de librerías es propio, debido a que el programa Altium Designer no posee librerías de los componentes que se planea utilizar, siendo el diseño de componentes a medida, permitiendo el cambio de parámetros si es necesario.

El proceso de diseño de componentes se divide en:

Esquemático

Nos enfocamos a conocer cada componente a nivel de pines, se revisa la hoja técnica (Datasheet). En cada hoja técnica, se encuentra una tabla con la numeración de pines del componente, así como el nombre de cada pin.

Tabla 14: Tabla de pines en Datasheet para MPU6050

Pin Number	MPU-6000	MPU-6050	Pin Name	Pin Description
1	Y	Y	CLKIN	Optional external reference clock input. Connect to GND if unused.
6	Y	Y	AUX_DA	I ² C master serial data, for connecting to external sensors
7	Y	Y	AUX_CL	I ² C Master serial clock, for connecting to external sensors
8	Y		/CS	SPI chip select (0=SPI mode)
8		Y	VLOGIC	Digital I/O supply voltage
9	Y		ADO / SDO	I ² C Slave Address LSB (AD0); SPI serial data output (SDO)
9		Y	AD0	I ² C Slave Address LSB (AD0)
10	Y	Y	REGOUT	Regulator filter capacitor connection
11	Y	Y	FSYNC	Frame synchronization digital input. Connect to GND if unused.
12	Y	Y	INT	Interrupt digital output (totem pole or open-drain)
13	Y	Y	VDD	Power supply voltage and Digital I/O supply voltage
18	Y	Y	GND	Power supply ground
19, 21	Y	Y	RESV	Reserved. Do not connect.
20	Y	Y	CPOUT	Charge pump capacitor connection
22	Y	Y	RESV	Reserved. Do not connect.
23	Y		SCL / SCLK	I ² C serial clock (SCL); SPI serial clock (SCLK)
23		Y	SCL	I ² C serial clock (SCL)
24	Y		SDA / SDI	I ² C serial data (SDA); SPI serial data input (SDI)
24		Y	SDA	I ² C serial data (SDA)
2, 3, 4, 5, 14, 15, 16, 17	Y	Y	NC	Not internally connected. May be used for PCB trace routing.

Fuente: MPU-6000 and MPU-6050 Product Specification Revision 3.4

Además, en cada datasheet se encuentra un esquemático general de configuración básica para el componente, algunas veces no se encuentra más información que sólo texto básico de operación.

Footprint

Dentro del datasheet, se cuenta también con las medidas de largo, ancho y altura del componente, sumamente importante en componentes pequeños, donde es necesario conocer el espaciado de sus pads, o pines de contacto superficiales hacia la PCB, el conjunto de pads y su posición es llamado footprint.

La gran mayoría de componentes THT que se han empleado, poseen un espaciado estándar de 2.54mm entre pin y pin, es por ello que también es posible tomar medidas a través de herramientas como un vernier. Tanto en componentes SMD y THT, es importante considerar el tamaño del pad respecto a los pines, como el diámetro de los hoyos.

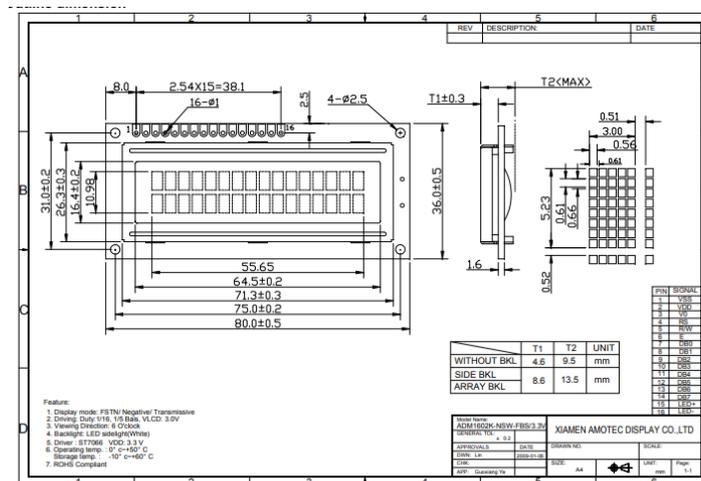


Figura 31: Medidas de Módulo LCD y Footprint correspondiente
Fuente: XIAMEN AMOTEC DISPLAY CO.,LTD Specifications of LCD Module.

Modelo 3D

El modelo 3D no influye en el diseño del footprint ni del esquemático, pero ayuda mucho en la colocación de componentes, debido a que es posible dimensionar los tamaños de cada componente en el visor 3D de Altium, de esta manera se puede apreciar el diseño final sin necesidad de enviar el diseño a construcción.

El modelado 3D se puede hacer entre las herramientas de Altium pero también se pueden exportar modelos ya hechos en el formato STP.

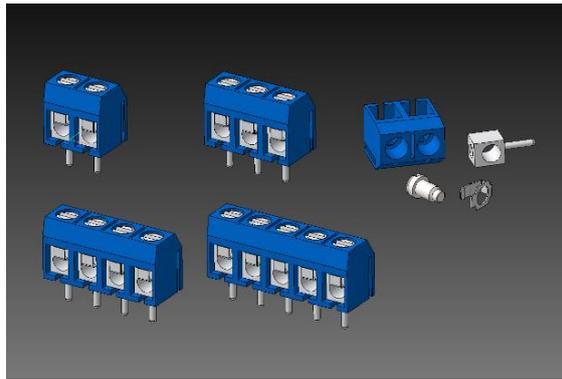


Figura 32: Modelos 3D en formato STP.
Fuente: Grabcad.com

4.2.1 Librerías

Se crearon las siguientes librerías para el diseño:

PSoC 5 LP

Primera librería a realizar, debido a que el PSoc 5 LP es el núcleo de la tarjeta de expansión modular. Para su realización, nos basamos en el pinout especificado por la hoja técnica y guía del PsoC 5 LP.

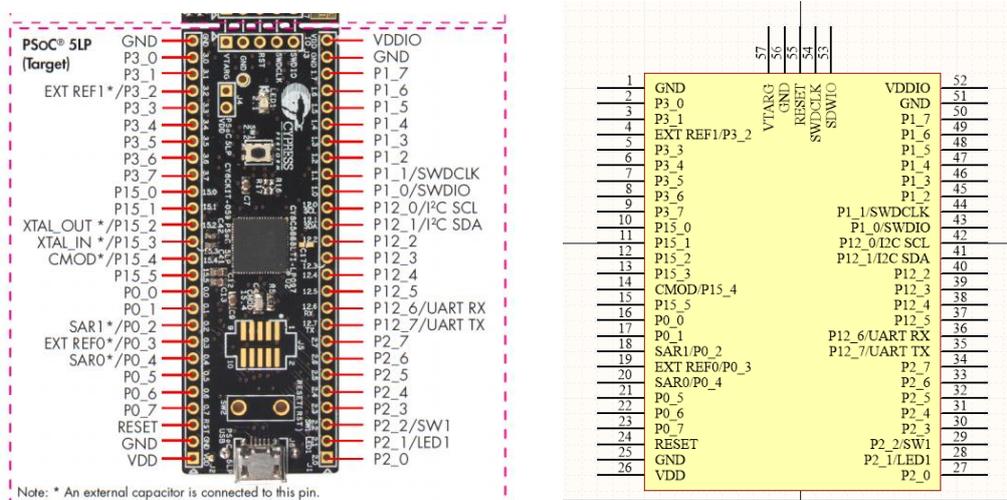


Figura 33: Pinout del PSOC 5LP, esquemático en librería.
Fuente: Elaboración propia

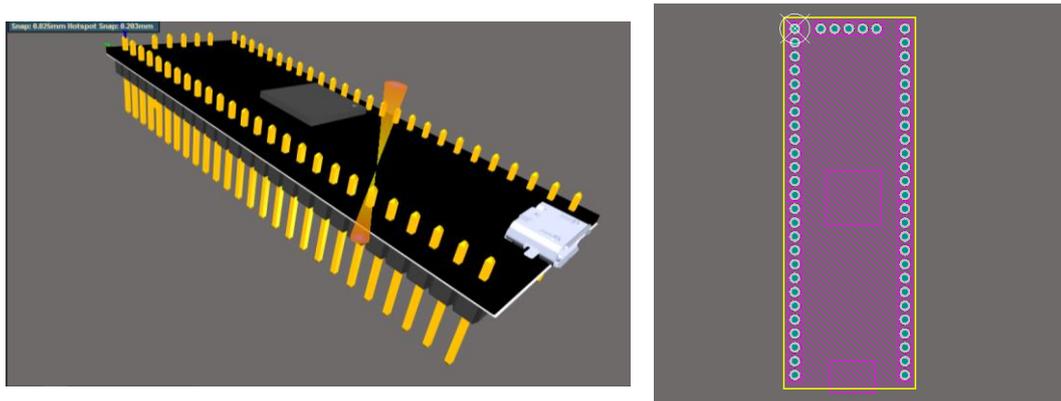


Figura 34: Modelo 3D y footprint de PSoC 5

Fuente: Elaboración propia

Para esta librería, las figuras 3D se crearon a partir de bloques tridimensionales en Altium, así como importación de modelos ya previamente hechos.

LCD 16x2

Para la creación de esta librería, ha sido necesario consultar el datasheet, y realizar medidas de tamaño del componente. En el diseño de esquemático, es posible seguir el mismo orden del pinout del componente, o separarlos en diferentes áreas como alimentación, control, datos, etc.

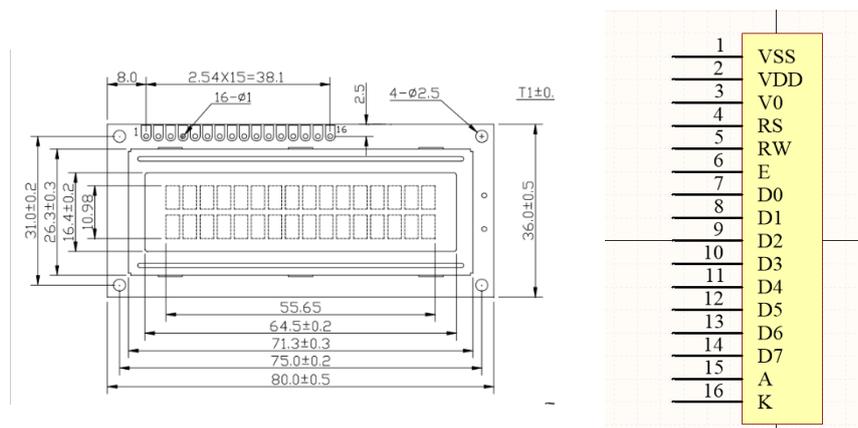


Figura 35: Mediciones y esquemático de LCD 16x2.

Fuente: Elaboración propia

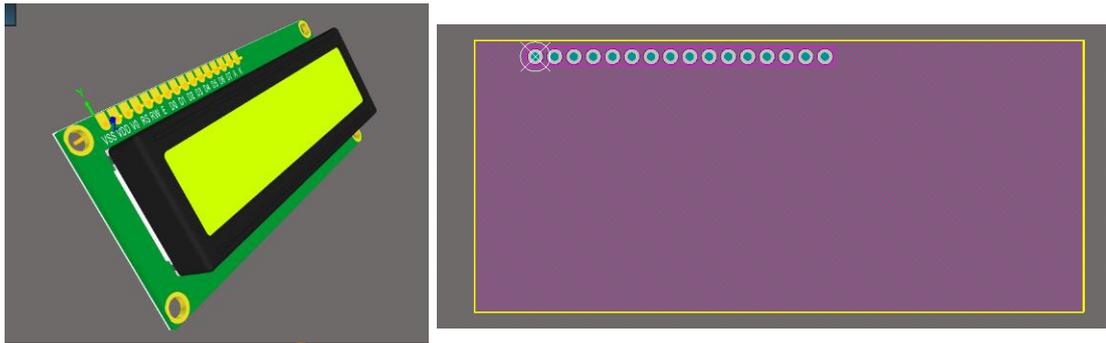


Figura 36: Diseño 3D de LCD y Footprint
Fuente: Elaboración propia

Para el diseño del footprint, se realizaron mediciones con vernier, verificando el espaciado mencionado en la hoja técnica y al coincidir, se automatiza la posición de pads con herramientas de Altium como el pegado inteligente.

Leds SMD y RGB

Los leds SMD son un indicador muy útil en el diseño de cualquier sistema, por lo que son creados en una librería, ha sido necesario considerar los tamaños estandarizados adecuados que existen en el mercado para la elaboración de la librería.

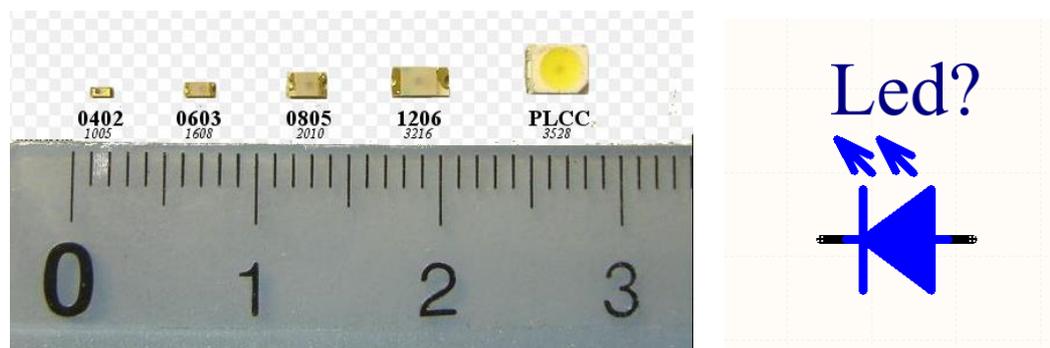


Figura 37: Tamaños estándares de Led SMD y símbolo Led.
Fuente: <https://www.herman-shop.com/>

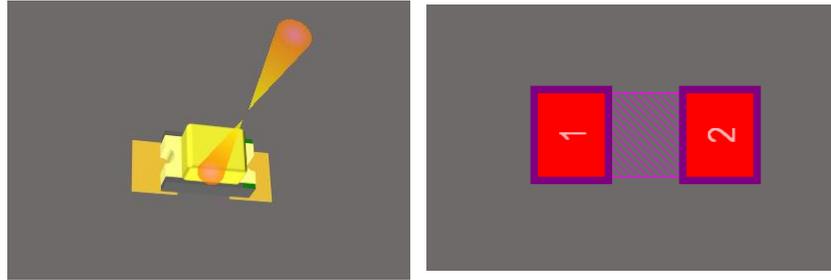


Figura 38 Modelo 3D de led SMD y Footprint
Fuente: Elaboración propia

Los tamaños utilizados para librería son el 1206 y 0805, los primeros son usados para los GPIO como E/S, mientras que los 0805 son más pequeños, usados como módulos para indicación de alimentación.

Dentro de la librería se encuentra el esquemático del led RGB, así como el footprint y modelo 3d del componente. Con este último modelo es posible obtener diferentes colores a través de los diferentes leds rojo, verde y azul

MPU6050

El footprint de este tipo de componente SMD es posible de crear a través de un asesor o programa automatizado en Altium Designer, llamado IPC Compliant Footprint Wizard.

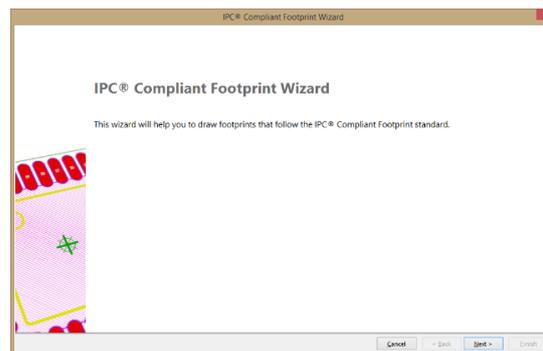


Figura 39 Herramienta IPC Compliant Footprint Wizard
Fuente: Altium Designer

Esta herramienta genera el footprint o todos los pads de un componente SMD siguiendo los estándares IPC, que asegura que el diseño sea de calidad óptima.

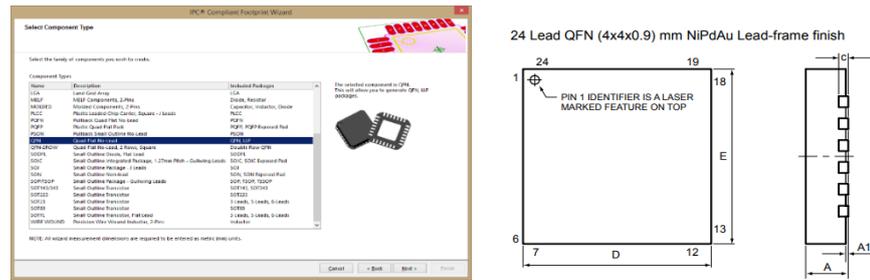


Figura 40. Asistente de diseño y descripción
Fuente: Altium Designer

SYMBOLS	DIMENSIONS IN MILLIMETERS		
	MIN	NOM	MAX
A	0.85	0.90	0.95
A1	0.00	0.02	0.05
b	0.18	0.25	0.30
c	---	0.20 REF	---
D	3.90	4.00	4.10
D2	2.65	2.70	2.75
E	3.90	4.00	4.10
E2	2.55	2.60	2.65
e	---	0.50	---
f (e-b)	---	0.25	---
K	0.25	0.30	0.35
L	0.30	0.35	0.40
L1	0.35	0.40	0.45
s	0.05	---	0.15

PCB Layout Diagram		
SYMBOLS	DIMENSIONS IN MILLIMETERS	
Nominal Package IO Pad Dimensions		
e	Pad Pitch	0.50
b	Pad Width	0.25
L	Pad Length	0.35
L1	Pad Length	0.40
D	Package Width	4.00
E	Package Length	4.00
D2	Exposed Pad Width	2.70
E2	Exposed Pad Length	2.60
IO Land Design Dimensions (Guidelines)		
D3	IO Pad Extent Width	4.90
E3	IO Pad Extent Length	4.80
c	Land Width	0.35
Tout	Outward Extension	0.40
Tin	Inward Extension	0.05
L2	Land Length	0.80
L3	Land Length	0.85

Figura 41. Tablas de dimensiones PCB en datasheet.
Fuente: MPU6050 datasheet

Las dimensiones que requiere el asistente IPC utilizan tablas que el mismo datasheet del MPU6050 provee, escribiendo las dimensiones según asistente, genera el footprint adecuado para el acelerómetro.

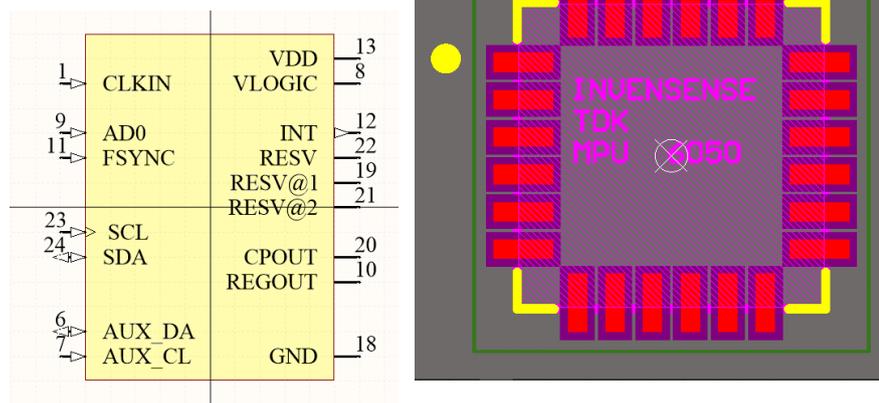


Figura 42. Diseño esquemático y footprint de MPU 6050
Fuente: Elaboración propia

Switch Tactil SMD

Este componente mecánico SMD se diseñó considerando medición a través de vernier, debido a que el gran número de fabricantes y hojas técnicas similares, con el componente presente se realizó la medición para obtener el footprint adecuado, además, se presentan pines que están interconectados entre sí, por tanto, en esquemático se determinó la unión a través de diagramas.

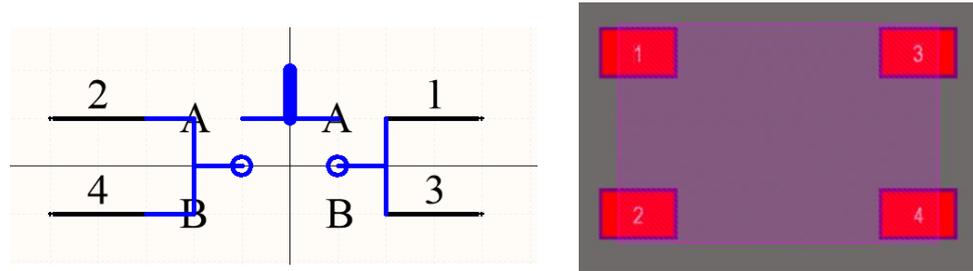


Figura 43. Diseño esquemático y footprint de Switch táctil
Fuente: Elaboración propia

Bluetooth HC 05

Otro componente SMD que a diferencia del MPU, su footprint no es regular, por tanto, se ha requerido evaluar su datasheet y pines del componente real para tener el footprint adecuado, mientras que su esquemático se ha diseñado de manera ordenada como el pinout.

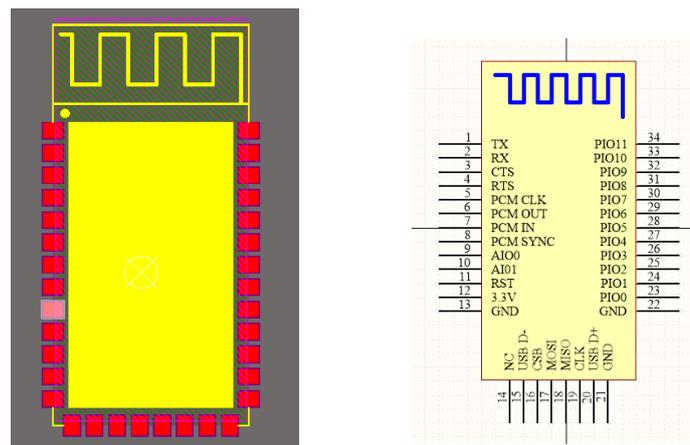


Figura 44. Footprint y esquemático de HC-05
Fuente: Elaboración propia

CD4050

Componente THT esencial tanto para el ESP8266 y HC-05 ya que permite el cambio de niveles lógicos de 5v a 3,3v. El espaciado entre sus pines es el estándar de 2,54mm, al igual que se emplea en un protoboard, se corrobora a través de un vernier. Para determinar el pinout se consulta al datasheet del TI CD4050B

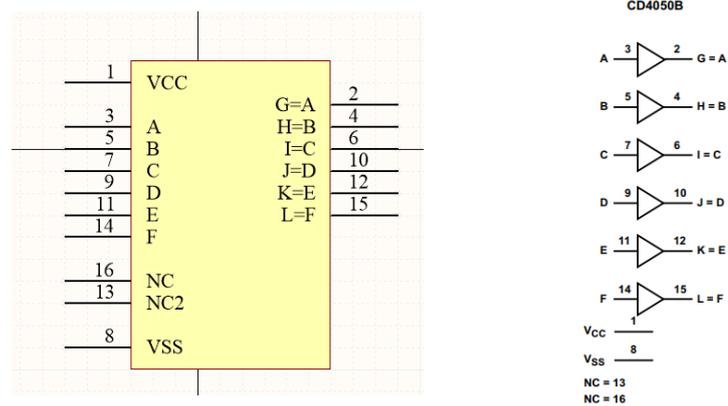


Figura 45. Esquemático y datasheet CD4050
Fuente: Elaboración propia

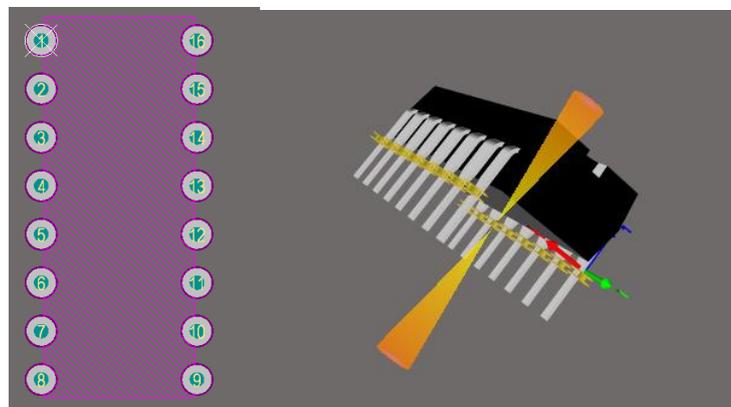


Figura 46. Footprint y modelo 3D de integrado CD4050B
Fuente: Elaboración propia

ESP 8266 modelo 12E

De manera muy similar al HC-05, no presenta un Footprint regular, sino que es necesario revisar su datasheet y comprobar el footprint de manera manual, utilizando las medidas de referencia presentes y corroborar con vernier.

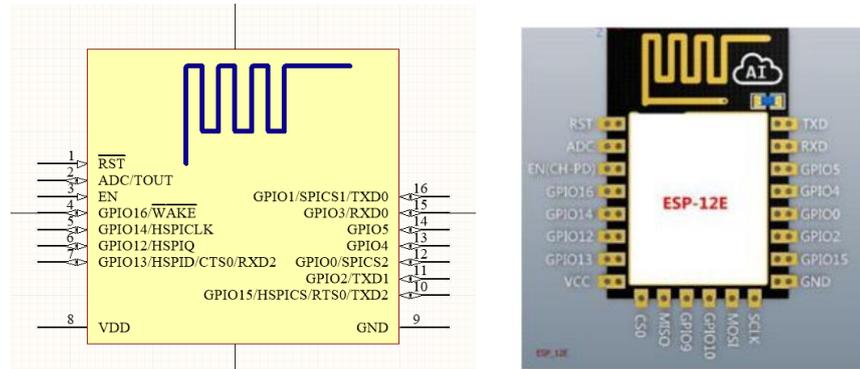


Figura 47. Esquemático de ESP 8266 12-E
Fuente: Elaboración propia

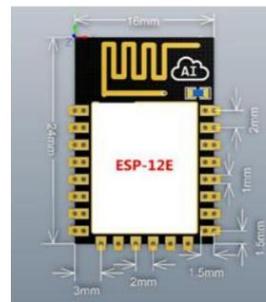


Figura 48. Medidas del ESP 8266 12-E
Fuente: Elaboración propia

Luego se elabora el modelo 3D importando archivos STP hacia el diseño, para tener una mejor representación del componente y finalizando el footprint de la librería.

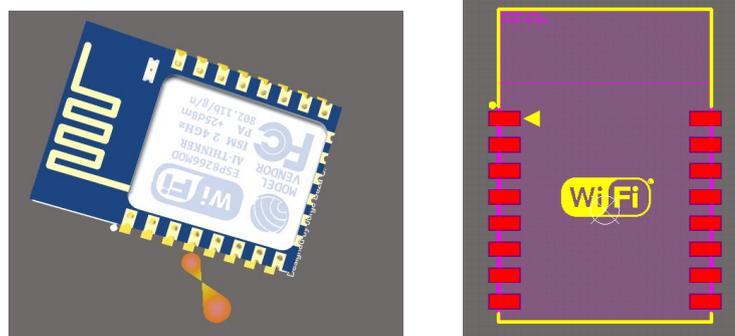


Figura 49. . Modelo 3D y Footprint de ESP8266
Fuente: Elaboración propia

Capacitores

El diseño de estos capacitores electrolíticos es importante tanto para el diseño general como para el ESP 12-E, para asegurar la estabilidad en su funcionamiento. Son SMD, por lo que se hizo el footprint a medida con vernier al tener el capacitor presente.

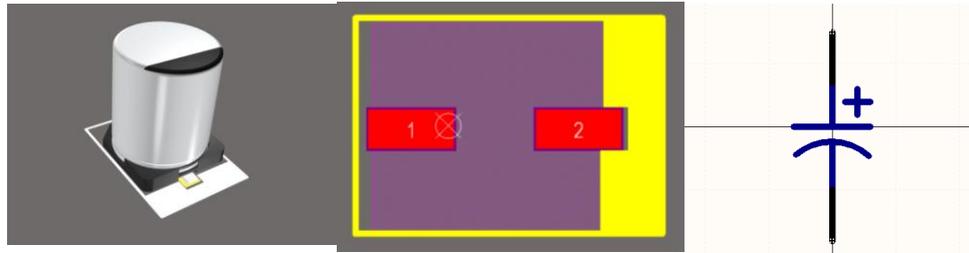


Figura 50. Modelo 3d, footprint y esquemático de capacitor
Fuente: Elaboración propia

Display 7 segmentos

Componente ideal para la representación de números, para la elaboración de su footprint, que es THT, se realiza ubicando el datasheet del componente y de acuerdo a las medidas, realizar el esquemático y el footprint, éste último cumple con el estándar 2.54mm entre pines, por lo que es posible automatizar la posición de los pines en Altium.

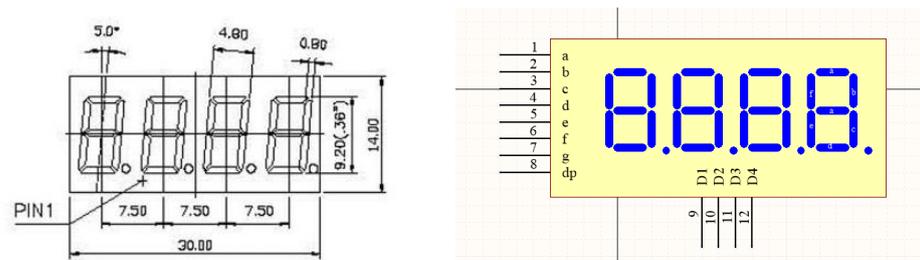


Figura 51. Datasheet y esquemático diseñado.
Fuente: Elaboración propia

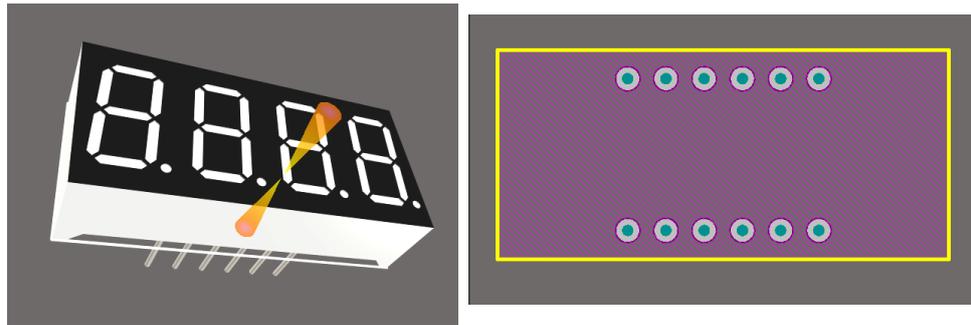


Figura 52. Modelo 3Dy footprint de Display
Fuente: Elaboración propia

Transistores SMD

Se integraron los transistores NPN 2N2222A en SMD, de código MMBT2222, por lo que fue necesario buscar su datasheet, para ver el pinout, configuración y tipo de empaquetado a emplear.

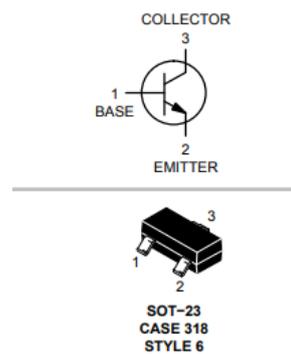


Figura 53. Diagrama de conexiones en MMBT2222.
Fuente: MMBT2222 datasheet

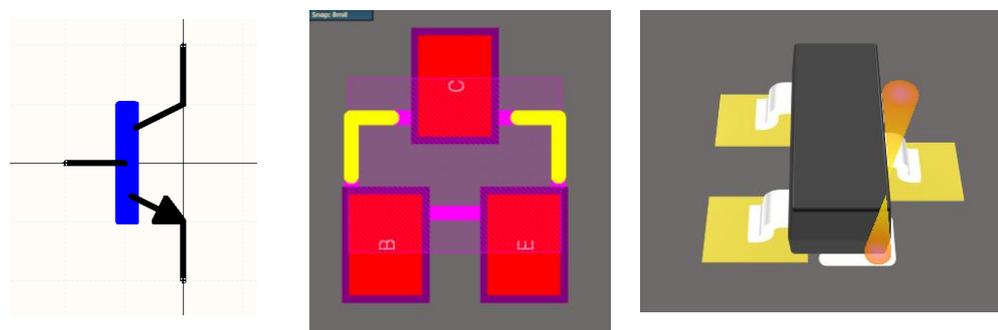


Figura 54. Esquemático, footprint y modelo 3D de MBT2222 SMD.
Fuente: Elaboración propia

DipSwitch

Componente THT utilizado para entradas digitales en el diseño del proyecto, cumple con la medida estándar de 2.54mm entre pines, como se puede corroborar en datasheet y a través de medición directa con vernier.

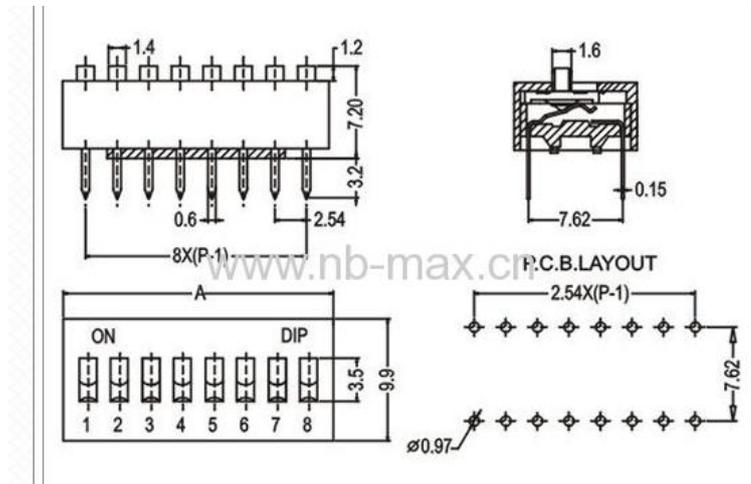


Figura 55. Diagrama de medidas de dipswitch de 8 posiciones.
Fuente: Elaboración propia

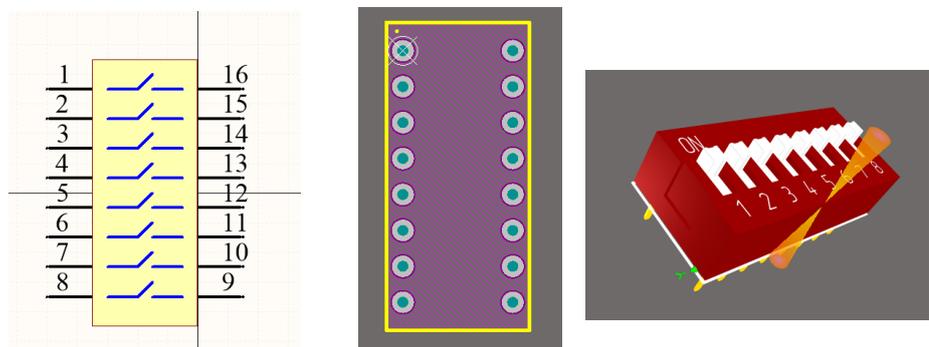


Figura 56. Esquemático, footprint y modelo 3D de dipswitch.
Fuente: Elaboración propia

Encoder rotatorio

Componente THT para la cual se crea una librería a partir de la información de diagramas de funcionamiento del componente, la separación entre pines es de 2.54mm, comprobable a través de vernier. Tanto diseño esquemático y footprint son a medida.

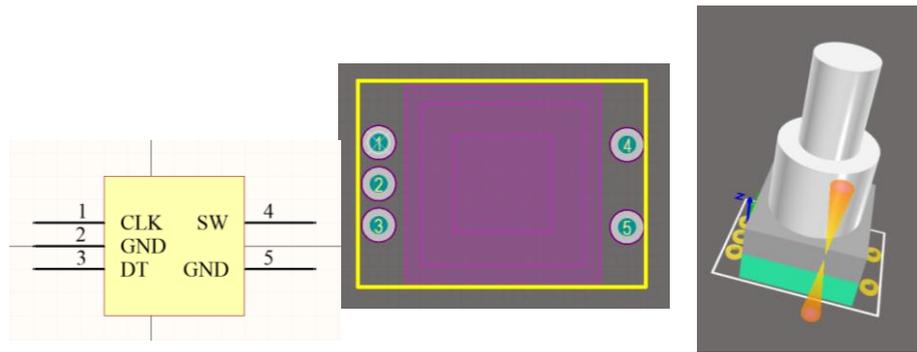


Figura 57. Esquemático, footprint y modelo del encoder rotatorio
Fuente: Elaboración propia

Sensores DHT y LDR

Esta librería conlleva 2 componentes y 2 footprints en uno mismo, debido a que pertenecen a la misma categoría.

Se evalúan los pines de los sensores DHT11 y la fotoresistencia LDR para la creación de esquemáticos, para el primero se crea un bloque con 4 pines, mientras para el LDR, se diseña un símbolo de resistencia que indica variación de acuerdo a la luz presente.

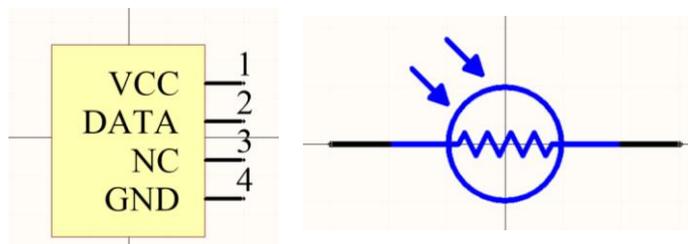


Figura 58. Esquemático de componentes DHT y LDR
Fuente: Elaboración propia

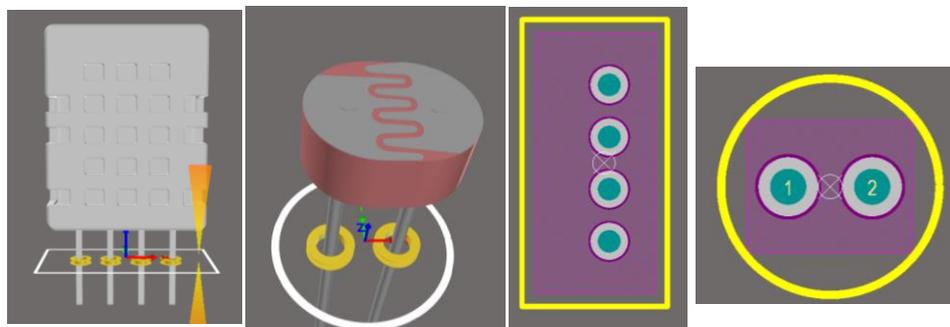


Figura 59. Modelos 3D y footprints de componentes
Fuente: Elaboración propia

Relay Estado Solido

Relay basado en dispositivos semiconductores y no en bobinas electromecánicas. Se verifica el diseño a través de la hoja técnica, gracias a que el espaciado es el estándar de 2.54mm

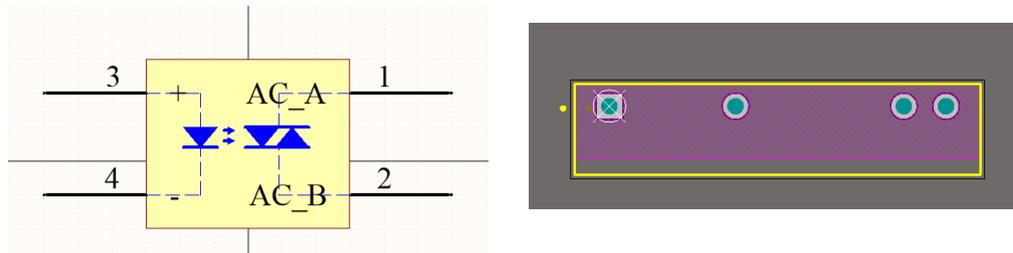


Figura 60. Esquemático y footprint de relé SSR.
Fuente: Elaboración propia

Buzzer

Pequeño componente piezoeléctrico que emite un sonido al aplicarle voltaje entre sus terminales, útil para generar alarma sonora a través de un pin de salida. Se realiza las mediciones del encapsulado a través de vernier, comprobando que es un componente THT que cumple con la medida de 2.54mm

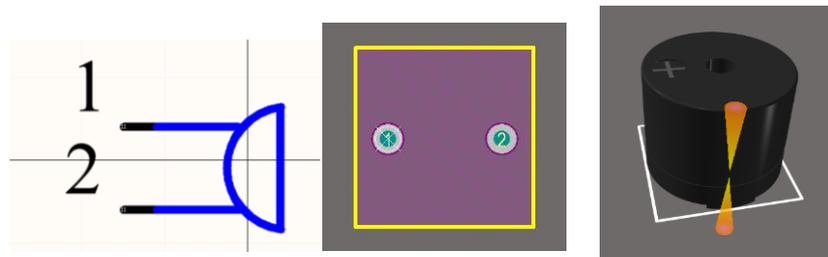


Figura 61. Esquemático, footprint y modelo 3d del buzzer.
Fuente: Elaboración propia

Potenciómetro

Componente mecánico utilizado para realizar un divisor de voltaje en el diseño, esta librería es ligeramente diferente a las demás, ya que posee un sólo esquemático, pero es posible seleccionar diferentes footprints para el mismo dispositivo, en el cual todos poseen 3 pines. Utilizado para el área analógica y control de contraste en el LCD 16x2

Verificando la simbología del esquemático, se crean los footprints necesarios.

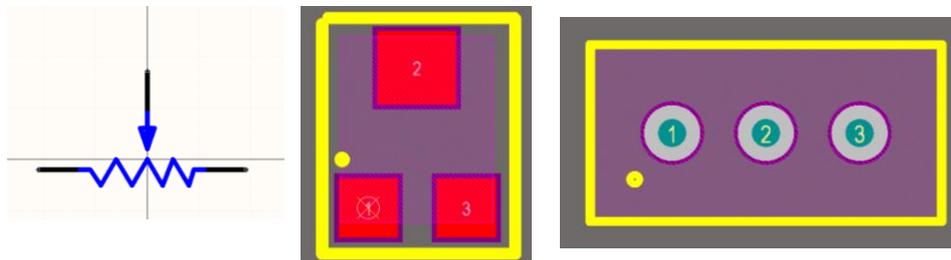


Figura 62. Esquemático y footprint para potenciómetro.

Fuente: Elaboración propia

MicroSD

Para este componente se ha tenido que revisar de manera cuidadosa el datasheet debido a su reducido tamaño, además de consultar a diferentes fabricantes y encontrar el modelo preciso.

Al no presentar un footprint regular, se tiene que crear los pads con la información del datasheet

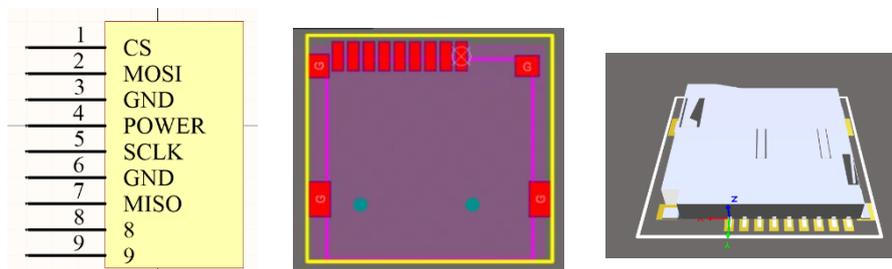


Figura 63. Esquemático, footprint y modelo 3D del Micro SD

Fuente: Elaboración propia

Capsense

Esta es una librería especial debido a que está diseñada exclusivamente para Cypress, ha sido necesario seguir las guías de diseño de Cypress para determinar su correcto funcionamiento, así como un estudio en los diferentes patrones donde es posible habilitar funciones capacitivas.

Dentro de Capsense, es posible tener botones capacitivos, sliders capacitivos, matrices de 4x4 o de diferentes, sliders radiales capacitivos, así como implementación de un Shield, que protege ante circunstancias como ruido o funcionamiento a prueba de agua.

Es necesario respetar el tamaño de cada pad capacitivo entre sus máximos y mínimos, para asegurar su correcto funcionamiento.

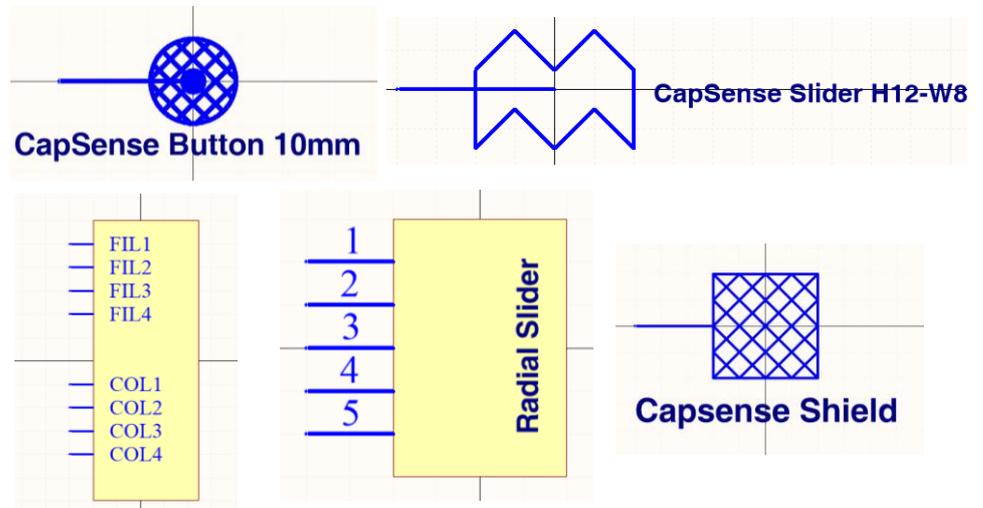


Figura 64. Diferentes diseños esquemáticos para sensores capacitivos.
Fuente: Elaboración propia

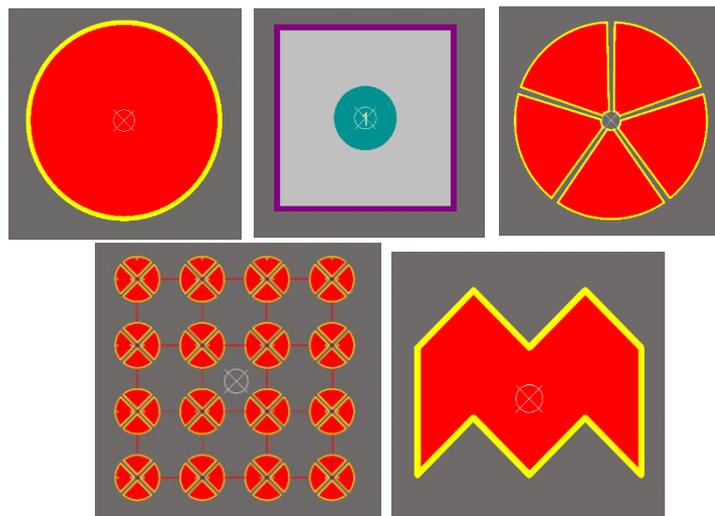


Figura 65. Diferentes diseños de pads para sensores capacitivos.
Fuente: Elaboración propia

Conectores y Headers

Librería diseñada para conectar el puerto P0 como pines libres, a través de un conector en ángulo de 90 grados, tanto como conectores macho y hembra.



Figura 66. Conector 2x10 pines en ángulo hembra
Fuente: Elaboración propia

Debido a que los pines cumplen con el estándar de 2.54 de espaciado entre pines y verificación con vernier, se diseña el esquemático y footprint en librería de ambos componentes.

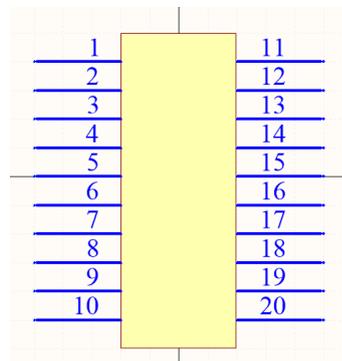


Figura 67. Diseño de esquemático, 2 filas 10 columnas.
Fuente: Elaboración propia

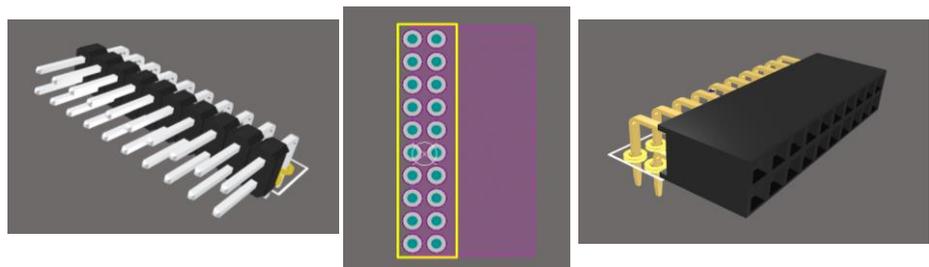


Figura 68. Modelos 3d y footprint de conectores
Fuente: Elaboración propia

Terminales PCB

Librería sencilla para conectar los pines del Relay de estado sólido, para este caso, la robustez es mayor y se incrementó el diámetro de los hoyos debido al grosor de los pines del terminal.



Figura 69. Terminales para conexiones eléctricas.
Fuente: Elaboración propia

El espaciado entre pines es el doble de 2.54mm, cumpliendo aún con el estándar, se comprueba a través del vernier y se diseña la librería.

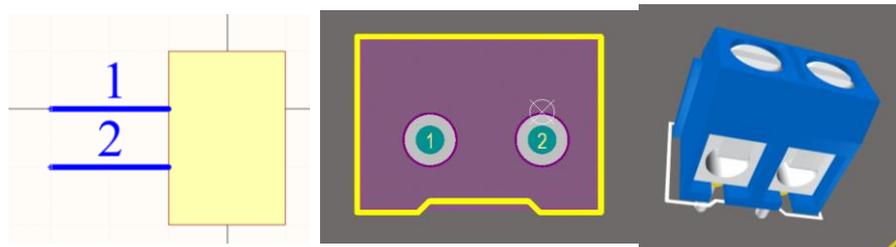


Figura 70. Esquemático, footprint y modelo 3D del terminal PCB.
Fuente: Elaboración propia

Cada una de las librerías se les ha añadido serigrafía para determinar posición, nombres e información útil al momento de soldar, además de hacer diferentes librerías en separado en caso de usarlas más adelante en futuros proyectos.

Este proceso previo al diseño ha sido uno de los que más tiempo ha tomado, debido al número de elementos, dando la posibilidad de personalización de cada componente. Siendo todas las librerías creadas de manera propia, visto que en internet no se encuentran librerías para Altium.

4.2.2 Etapa de Diseño de Periféricos

Para esta etapa, ya conocido los fundamentos de los componentes por medio del diseño de librerías, se procede al diseño de periféricos; cada periférico realiza una función diferente tanto de entrada/salida y requiere de cierta cantidad de componentes discretos como resistencias, capacitores, leds, reguladores, etc., para su funcionamiento.

En algunos casos, ha sido necesario realizar un prototipo de cada módulo para su correcta verificación en el diseño, en breadboard y con ciertos componentes THT, en otros casos, se realizó una PCB exclusivamente para verificar el correcto funcionamiento del periférico.

Debido a la flexibilidad requerida, se mantendrá cada periférico con pines listos para su conexión con pines del PSoC 5 LP, por lo que será posible habilitar los periféricos cuando sea necesario.

Modulo LCD

El modulo LCD usado es uno de uso genérico de 16x2, se realizaron pruebas de conexión usando el esquemático general propuesto por el datasheet del componente LCD de la librería PSoC Creator para el PSoC 5 LP.

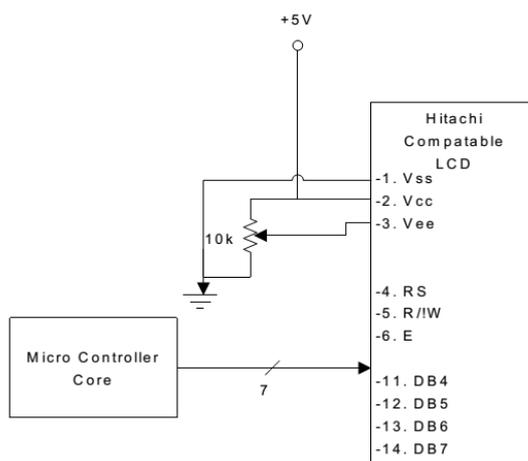
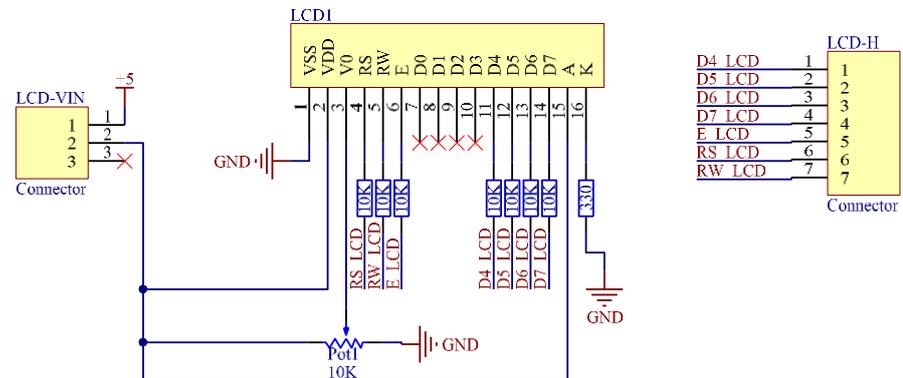


Figura 71. Esquemático de conexiones genéricas de LCD 16x2.
Fuente: Datasheet LCD Cypress Semiconductor

Si bien esta configuración propuesta cumple su propósito, en el diseño se añadieron resistencias de 10k en los pines RS, RW, E, D4, D5, D6, D7 y

una de 330ohm al pin cátodo, de esta manera proteger los pines del PSoC y evitar problemas se usaron resistencias SMD.



LCD MODULE

Figura 72. Esquemático de conexiones genéricas de LCD 16x2.

Fuente: Elaboración propia

Modulo Bluetooth hc05

El modulo Bluetooth HC05 es un módulo que trabaja con la versión 2.0 EDC y se comunica por comunicación serial con el MCU en este caso el PSoC 5LP.

Según el datasheet del fabricante indica que el voltaje de funcionamiento de este módulo trabaja a 3.3v y el nivel lógico igual. Como el PSoC se alimenta de 5v, será necesario el uso de un regulador, en este caso se usa el ams1117 de 3.3v

El problema es el nivel lógico, como se sabe el PSoC 5LP trabaja a niveles lógicos de 5v.

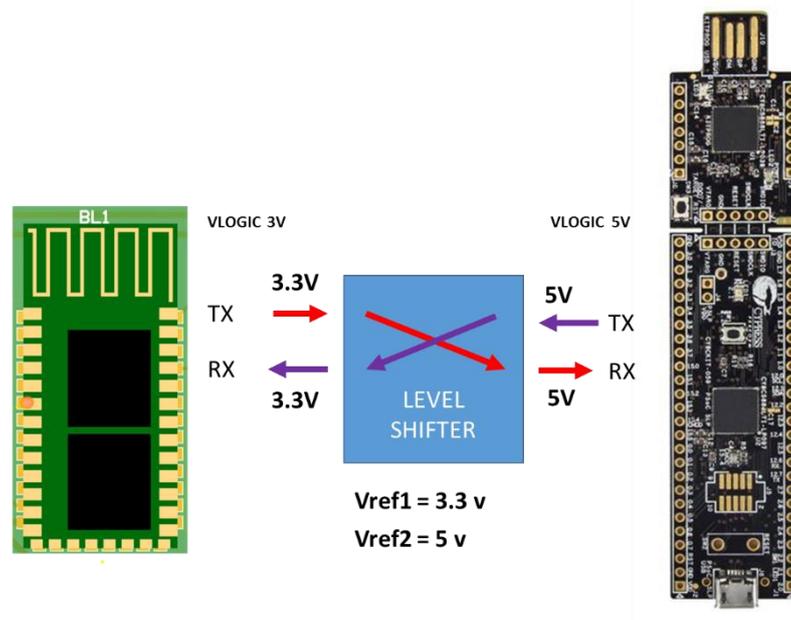


Figura 73. Configuración del level shifter bidireccional
Fuente: Elaboración propia

En la figura se aprecia el uso del level shifter que cumple la función cambiar el voltaje lógico ejemplo: si el level shifter tiene una referencia de 5v y en su entrada tiene un 1 lógico de 9v, el level shifter baja ese nivel y lo convierte al voltaje de referencia.

En el mercado existen distintos chip o configuraciones de transistores que necesitan una electrónica externa ya que usan dos referencias una de entrada y otra de salida, que realizan esta función, en este caso se usó el integrado CD4050B, que es un level shifter no invertido con una configuración interna que permite convertir los niveles lógicos con sola una referencia en este caso 3.3v.

Son económicos y permiten trabajar a grandes velocidades ya sea su uso en comunicación serial, la única limitante es que trabajan a una sola dirección y en este caso del bluetooth tenemos dos pines uno de transmisión y otro de recepción como en la FIGURA ANTERIOR. Revisando la hoja técnica del CY097C588 DEL PSOC 5LP nos indica que el PSoC puede recibir voltajes hasta de 1 voltio y considerarlo como un UNO lógico, entonces no habría problema al momento de conectarlo directo. El grafico anterior quedaría así:

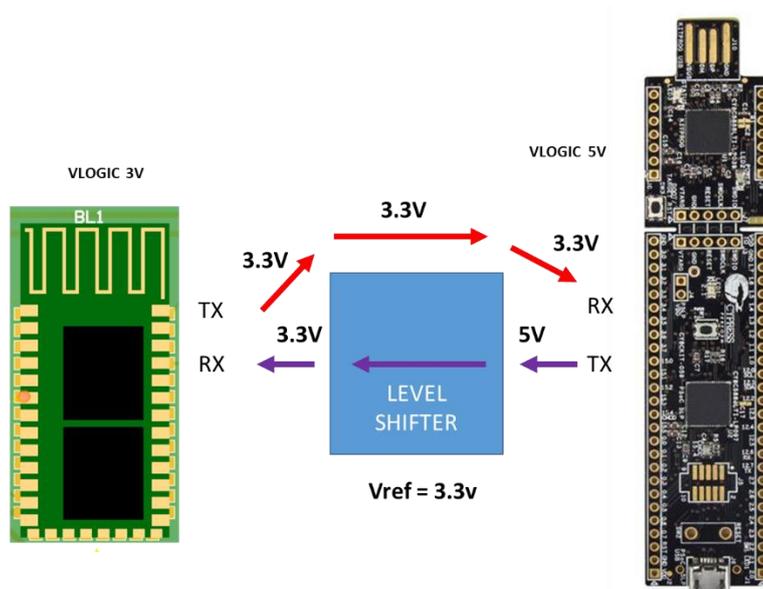


Figura 74. Configuración del level shifter direccional
Fuente: Elaboración propia

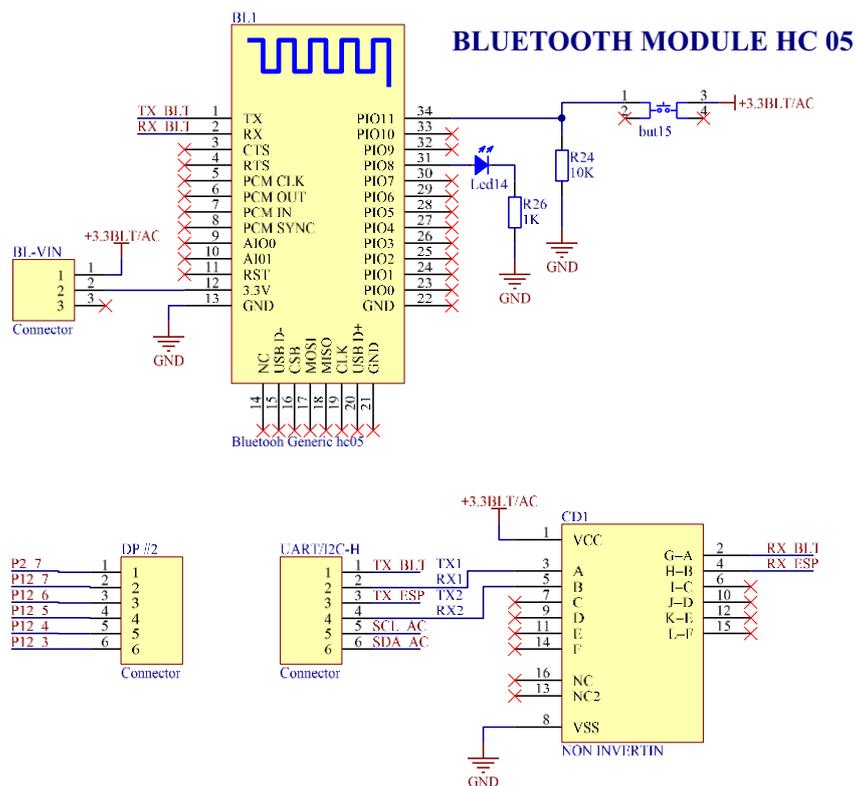


Figura 75. Diseño esquemático en Altium para modulo bluetooth.
Fuente: Elaboración propia

Esquemático final se añaden un led indicador para identificar los estados del módulo: parpadeo rápido (Espera para vincularse), parpadeo lento (Vinculado) ,Parpadeo cada 2 segundos(Modulo en modo AT).

El modulo bluetooth viene por defecto configurado para trabajar en 9600 bps y en modo Slave, la clave de emparejamiento normalmente es

1234. También se le añade un botón en configuración pull down que sirve para acceder al modo AT; para entrar en este modo se debe presionar antes de encender el modulo y el led parpadea cada dos segundos indicando que está en modo AT.

Módulo DISPLAY 7SEGMENTOS

Un módulo display 7 segmentos viene a hacer un visualizador muy frecuente en sistemas embebidos, existen dos posibilidades de configuración de ánodo y de cátodo común.

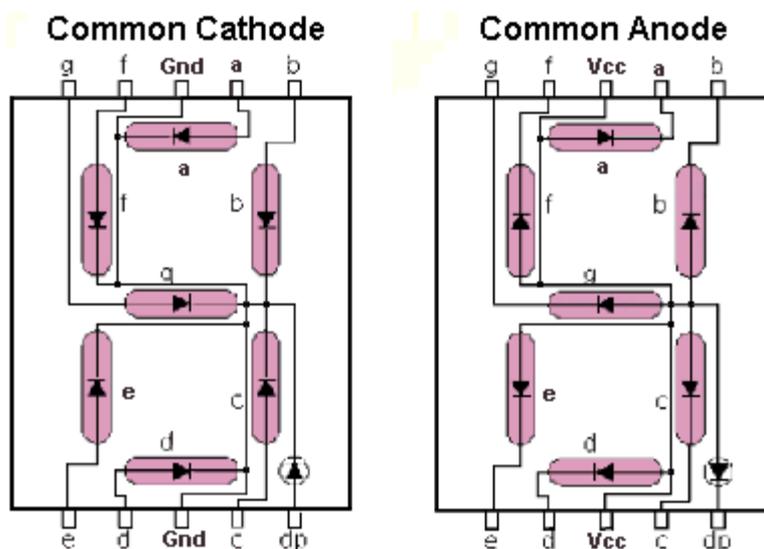


Figura 76. Tipos de Display 7 segmentos

Fuente: <https://www.electrontools.com>

Para encender un segmento en la configuración cátodo común se debe poner los pines en un estado lógico de 1 (5 voltios normalmente), a diferencia del ánodo común que los pines deben ser colocados a 0 lógicos (0 voltios).

En el caso de este diseño se usó un display 7 segmentos de 4 dígitos, compuesto por 8 segmentos y 4 pines de control. Un total de 12 pines a utilizar.

Un SSR, específicamente el OMRON G3MB está formado por un octocoplador que aísla la parte de control con la parte de potencia y un circuito de cruce por cero y un Triac que activa la salida de AC.

Si bien la parte de control está aislada, es necesario añadir componentes externos para proteger nuestra parte de control.

Se añadió un led indicador que permite saber si la parte de control está mandando 1 o 0, a su vez se añadió un diodo de protección, por si en algún momento se llega a conectar la señal de control de manera invertida.

Al igual que en los display de 7 segmentos se usa un transistor para que el pin establecido del PSoC no consuma más corriente de la que puede dar.

Por ultimo a la parte de AC se le añade un fusible de 2 Amperios a 250 voltios, de manera que si se excede este límite se abre el circuito y protegemos el modulo.

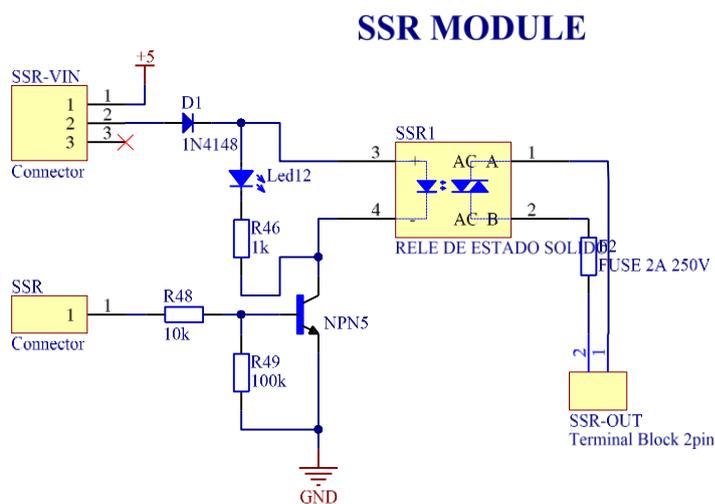


Figura 78. Módulo Display 7 segmentos
Fuente: Elaboración propia

Modulo SD

El socket SD, de una tarjeta Micro SD consta de 9 pines. La tarjeta micro SD trabaja de 2.7 a 3.6 voltios como máximo y el PSoC 5LP está configurado para trabajar a 5 voltios, entonces al igual que el bluetooth es necesario usar un level shifter (se usa el CD4050) ya que no necesitamos que los pines sean bidireccionales.

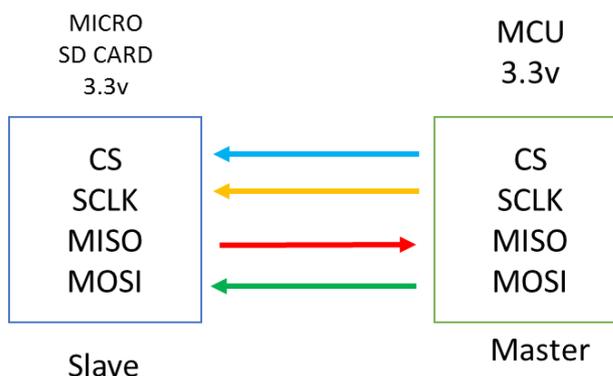


Figura 79. Conexión entre un micro SD y un MCU ambos a 3.3v
Fuente: Elaboración propia

Si conectaríamos los pines SCLK, CS, MOSI directo del PSoC al micro SD, es probable que se resetee o dañe por completo la memoria micro SD. Se realizó la siguiente configuración con un CD 4050 no invertido.

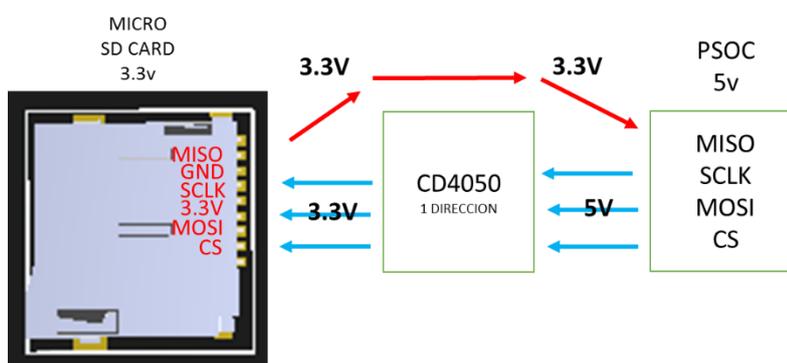


Figura 80. Conexión entre micro SD y PSoC con diferente nivel lógico
Fuente: Elaboración propia

Se probó y configuro este esquemático corroborando su funcionamiento, algunas hojas técnicas recomiendan poner una resistencia en pull-up al pin MISO, esto porque algunas tarjetas no inicializaran, si no tienen dichas resistencia. A Nivel práctico se probó con micro SD de distintas marcas y velocidades funcionando todas de manera correcta.

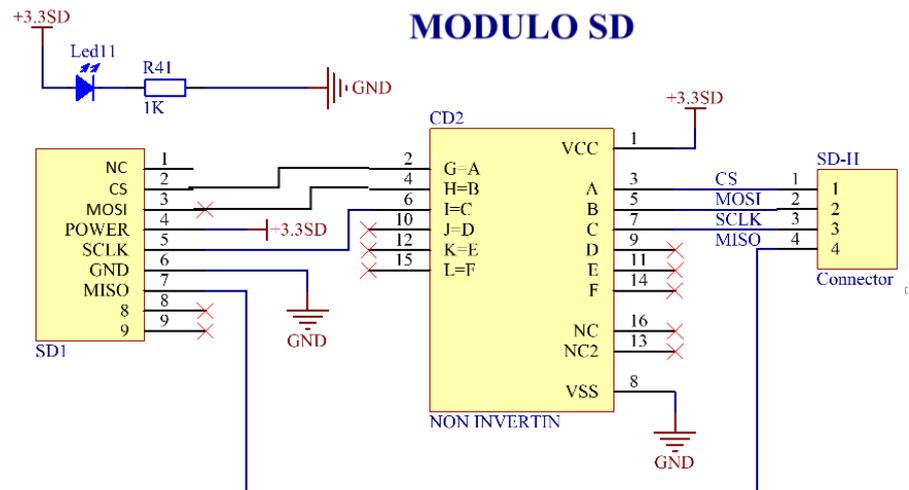


Figura 81. Diagrama esquemático de módulo SD.
Fuente: Elaboración propia

Para terminar de comprobar el funcionamiento independiente del módulo SD, se procedió a diseñar una PCB para el uso de tal componente.

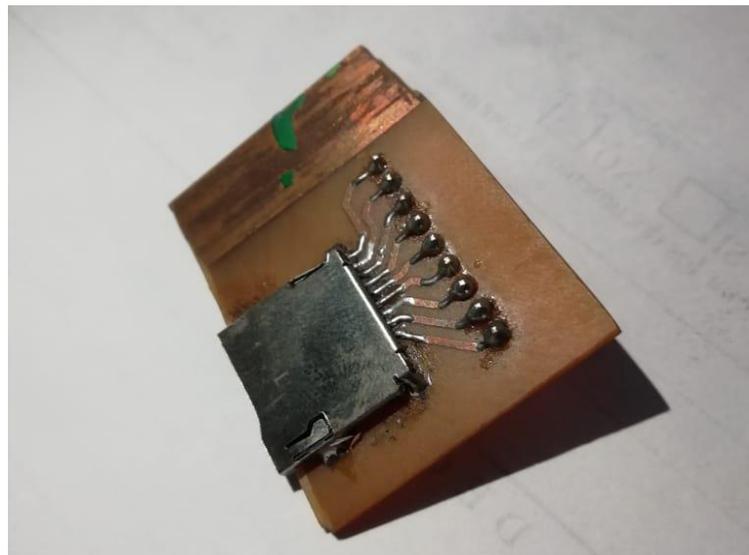


Figura 82. PCB diseñado para comprobación de periférico SD.
Fuente: Elaboración propia

Módulo LED, BOTONES, SWITCH

La placa entrenadora consta de 8 led, 8 botones y 1 dipswitch de 8 posiciones. Los led son SMD conectados con su respectiva resistencia, los botones y switch no llevan alguna resistencia, ya que el PSoC permite añadirle resistencia configurando por software.

MODULO 8 LEDS SMD

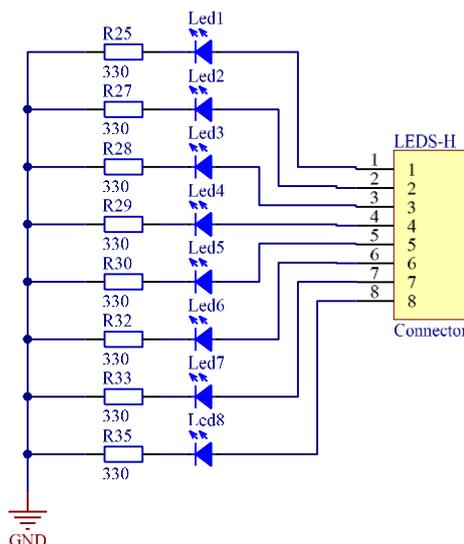


Figura 83. Configuración de LED

Fuente: Elaboración propia

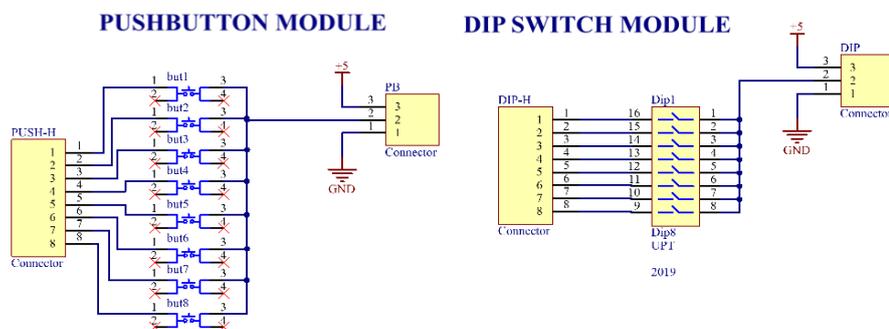


Figura 84. Configuración botones y switch

Fuente: Elaboración propia

Como se indicó las resistencias en los botones y switch se añaden por software, ahora si escogemos una resistencia pull up en el software, a nivel físico se debe seleccionar el conector a GND y si escogemos pull down, el conector se debe puentear a +5v. El conector permite intercambiar GND y +5v de acuerdo a la configuración que se necesite.

Módulo encoder rotativo

Permite contar las vueltas que realiza su parte mecánica, posee varios mecanismos de conteo por medio de software.

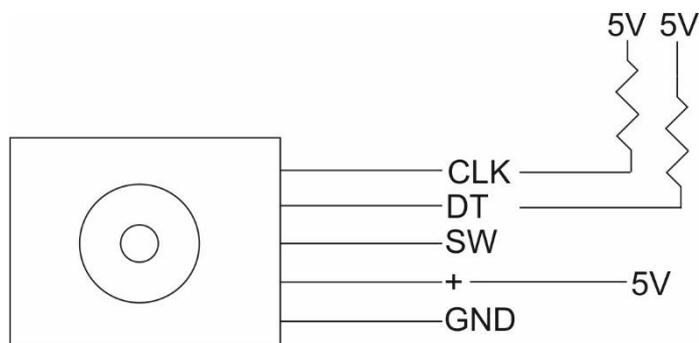


Figura 85. Diagrama de conexión propuesto para encoder en datasheet
Fuente: Datasheet del encoder

Para poder realizar el conteo este módulo cuenta con dos escobillas que se van alternando, se colocan dos resistencias de 10k, y para que funcione el botón de dicho módulo se debe configurar como una resistencia pull-up.

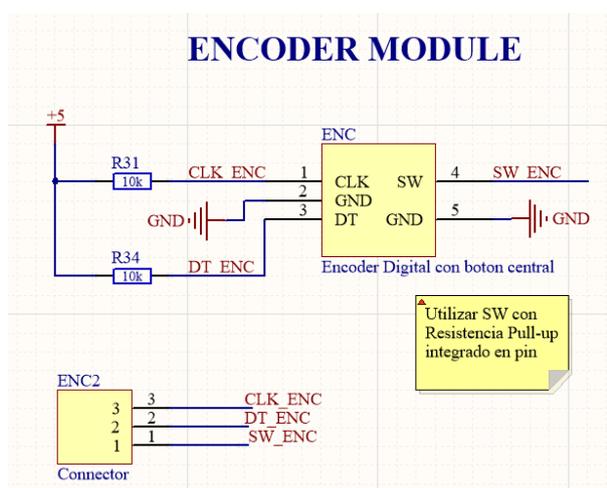


Figura 86. Esquemático para módulo encoder.
Fuente: Elaboración propia

Módulo DHT11

Para el funcionamiento de este sensor de humedad y temperatura, se requiere una resistencia pull-up sobre el pin DATA, debido a que este sensor

es digital, su protocolo de comunicación es propietaria y especial, utilizando un pin bidireccional.

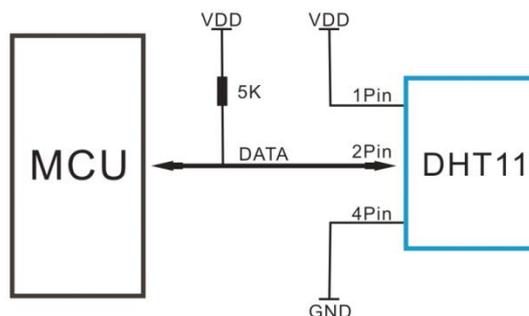


Figura 87. Diagrama de conexión entre MCU y Sensor DHT11
Fuente: Datasheet DHT11

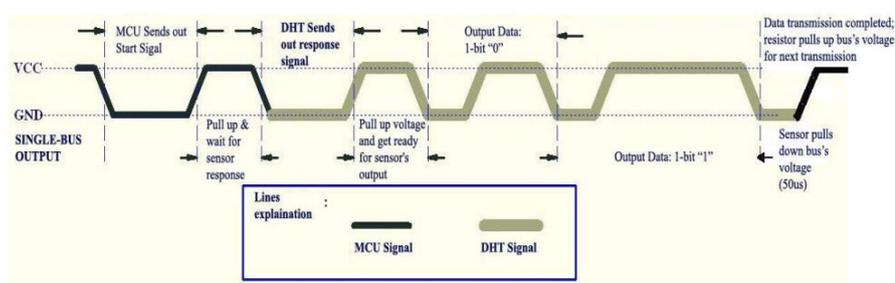


Figura 88. Diagrama de tiempos que indica funcionamiento DHT11.
Fuente: Datasheet DHT11

Considerando que necesariamente se necesita un microcontrolador para su funcionamiento, se realizan las pruebas y se verifica que la resistencia pull-up sea la adecuada, tomando como referencia el datasheet.

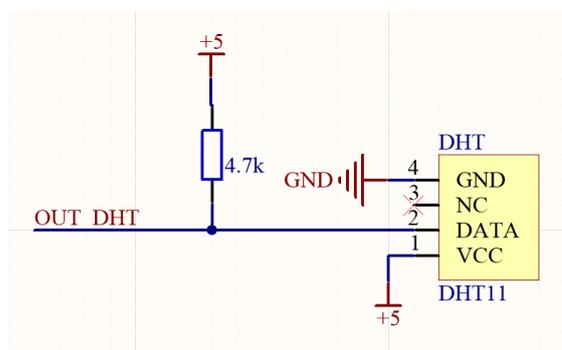


Figura 89. Diagrama de conexión para DHT11
Fuente: Elaboración propia

Módulo ESP8266 12E

Éste módulo es un MCU unido a todo un sistema RF-Wifi, opera con un voltaje de operación de 3.3v, por lo que tiene un sistema de alimentación dedicado siendo el regulador lineal AMS1117 encargado de suministrar suficiente corriente.

Debido a que el PSoC 5 LP opera a los 5V, para enviar información del PSoC es necesario convertir los niveles lógicos a través del integrado CD4050B.

Para su desarrollo, se ha tenido que consultar previamente en el datasheet, su funcionamiento, modos de operación y componentes adicionales para su funcionamiento.

A similitud del módulo Bluetooth HC-05, se configura el puerto de RX del PSOC 5LP para que opere a 3.3V, mientras que el pin TX del PSoC 5LP es llevado al integrado CD4050, convirtiendo la señal a 3.3V y llevándola al ESP8266 12E.

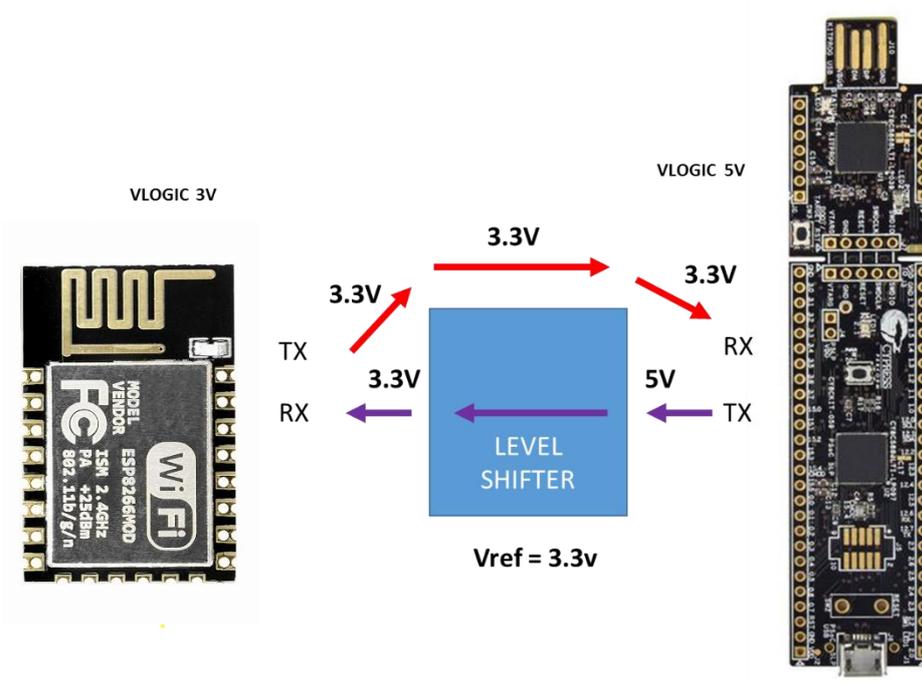


Figura 90. Conexión serial entre ESP8266 12 E y PSoC 5 LP
Fuente: Elaboración propia

Para una mejor estabilidad en su funcionamiento, es necesario colocar capacitores de tantalio, electrolíticos y cerámicos en los pines de alimentación.

El ESP8266 12 E es capaz de arrancar de una memoria flash integrada o una memoria flash externa, pero para poder arrancar de manera interna es necesario ciertas resistencias pull-up y pull-down en pines de control.

Tabla 15. Modos de arranque de ESP 8266 12 E

MTDO	GPIO0	GPIO2	Modo	Descripcion
L	L	H	UART	Descarga de Código por UART
L	H	H	Flash	Arranque desde Flash SPI
H	x	x	SDIO	Arranque desde tarjeta SD

Fuente: Elaboración propia

A diferencia del Bluetooth HC-05, el ESP8266 es programable a través de diferentes IDE o entornos de desarrollo diferentes, de tal manera que por código se configura si se crea una nueva red o se conecta a una ya existente, para su programación se añade un botón extra que funciona junto al botón de reset, así como un led indicador de alimentación.

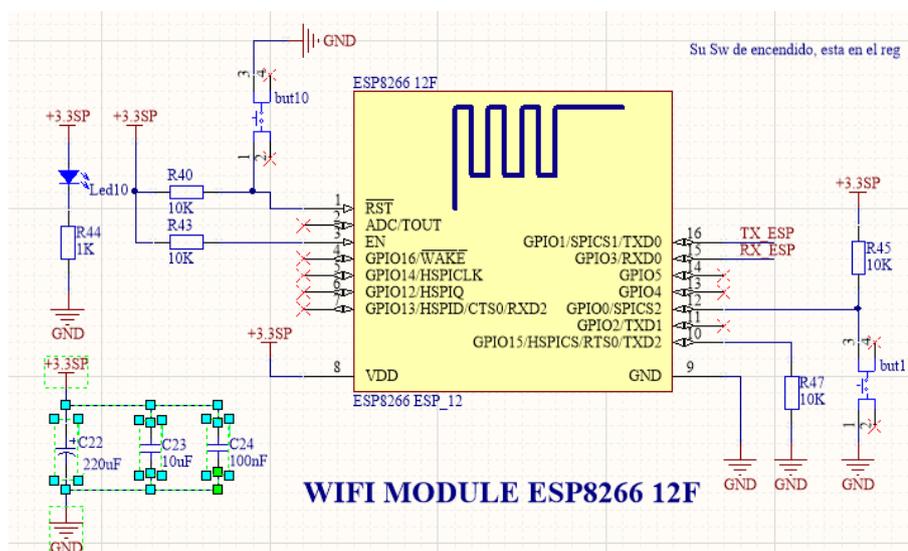


Figura 91. Esquemático de ESP8266 12E

Fuente: Elaboración propia

Para la comprobación del diseño antes de su incorporación en el proyecto final, se realizó una pequeña placa PCB para verificar el footprint y adecuado funcionamiento.

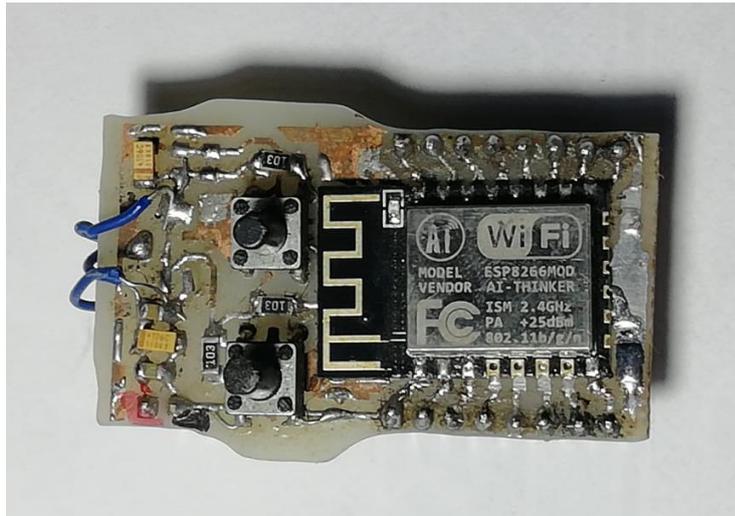


Figura 92. PCB diseñado para comprobación de módulo Wifi
Fuente: Elaboración propia

Potenciómetro, LDR y buzzer.

Para comprobar el funcionamiento de tales dispositivos, se procedió a realizar pruebas en protoboard. El potenciómetro consta de un divisor de voltaje, que es leído directamente del pin medio del potenciómetro desde una entrada analógica del PSoC 5.

El LDR se emplea con una resistencia para crear un divisor de voltaje, la alimentación a este conjunto es de 5V, se conecta LDR y luego una resistencia a tierra, de esta manera, valores cercanos a 5V indican presencia de luz, mientras que, a ausencia de luz, el voltaje disminuye hasta 0V.

El buzzer requiere de una resistencia limitadora de corriente.

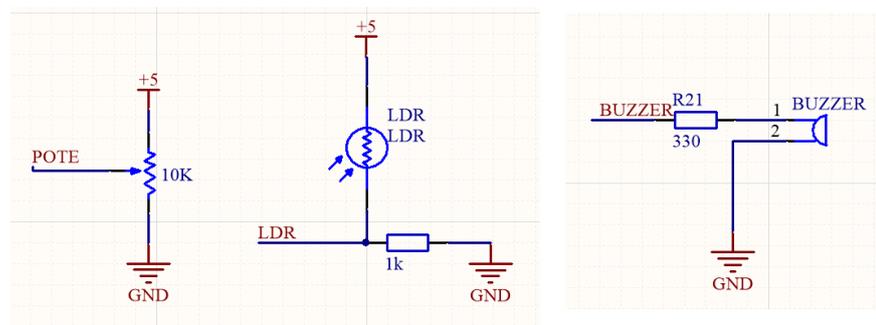


Figura 93. Esquemáticos diseñados para potenciómetro, LDR y Buzzer.
Fuente: Elaboración propia

Acelerómetro MPU 6050

Este acelerómetro presenta una comunicación en especial con respecto a los otros módulos, debido a que lo hace por medio de I2C.

Éste componente funciona con un voltaje de 3,3v a 1,8V. Requiere de componentes adicionales para su correcto funcionamiento, así como capacitores, resistencias y una fuente de 3.3v dedicada para su funcionamiento desde un regulador lineal AMS1117. Posee además un led smd indicador de encendido.

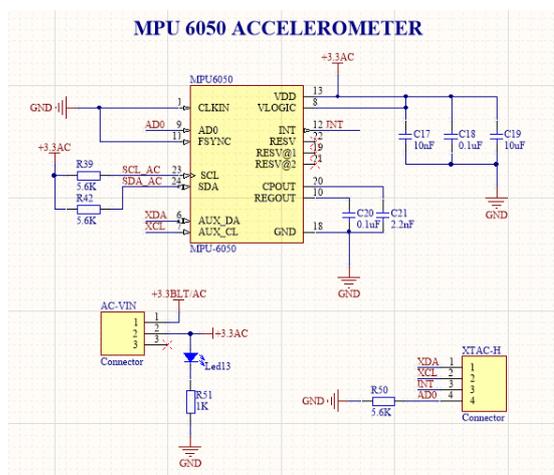


Figura 94. Esquemático de MPU 6050.
Fuente: Elaboración propia

Para su comprobación final antes de agregar al proyecto, se fabricó una PCB para demostrar su correcto funcionamiento.

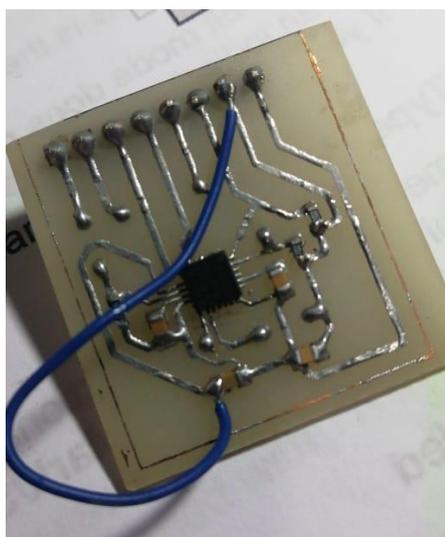


Figura 95. PCB diseñado para comprobación de periférico acelerómetro
Fuente: Elaboración propia

Puerto Analógico

Considerando que no se puede incluir una gran cantidad de sensores analógicos en el diseño, sino utilizar sensores externos, se ha tomado el puerto P0 según hoja técnica como disponibles a través de un conector angular hacia la parte externa de la tarjeta PCB.

Este puerto analógico cumple además con el funcionamiento de módulos Capsense, a excepción de 3 pines presentes en el puerto que no son aptos, debido a su conexión con Opams dentro del PSOC 5LP

Este puerto analógico presenta conexiones a tierra, así como también alimentación de 5v y 3.3v

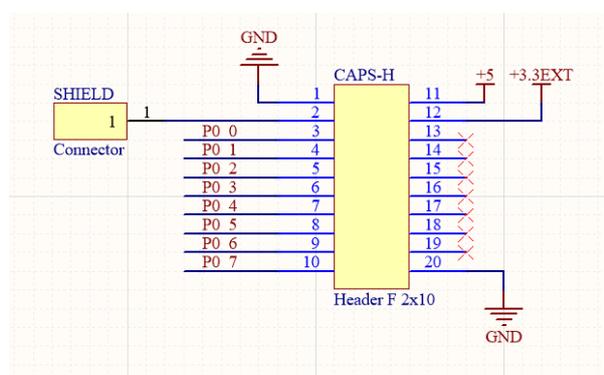


Figura 96. Conector de puerto analógico en esquemático.
Fuente: Elaboración propia

Administración de Energía

La tarjeta de expansión modular cuenta con una entrada Jack DC donde tiene que entrar una alimentación de 5V regulados. Para mejorar la estabilidad, un capacitor electrolítico es añadido, así como también un led indicar en caso el equipo esté conectado a una fuente apropiada.

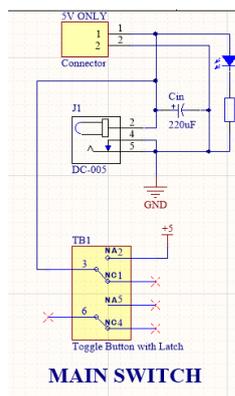


Figura 97. Esquemático de switch de control de energía.
Fuente: Elaboración propia

Para activar la fuente, un switch pulsador está ubicado en la parte cerca al Jack, que permite el paso de la corriente de entrada hacia toda la PCB.

En el caso de periféricos que requieran alimentación de 3.3v, reguladores lineales AMS1117 se destinan para tal propósito, ya que son capaces de administrar la corriente necesaria al periférico diseñado.

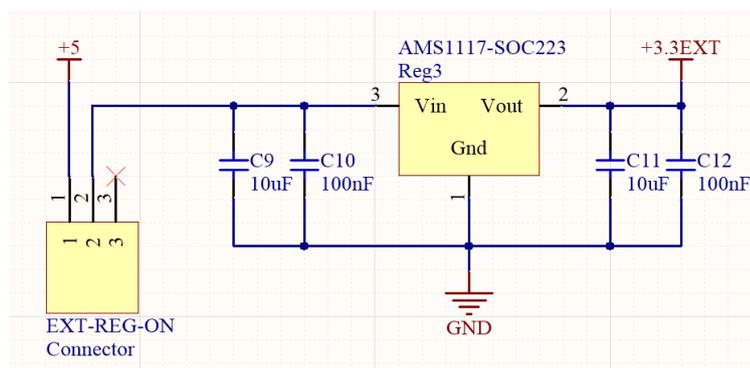


Figura 98. Regulador Lineal de 3.3v y componentes discretos utilizados.
Fuente: Elaboración propia

Capsense

Para la elaboración de la segunda placa que posee sensores capacitivos Capsense, se emplearon las guías de diseño según Cypress Semiconductor.

El principal modulo a realizar es la matriz capacitiva de 4x4 Capsense. Una PCB casera se realizó para comprobar su funcionamiento. Otros sensores capacitivos se añadieron al diseño como slider capacitivo o botones capacitivos.

Para el diseño esquemático, se realiza de manera horizontal, por lo que se tienen 3 archivos de esquemático que se reúnen en el diseño PCB.

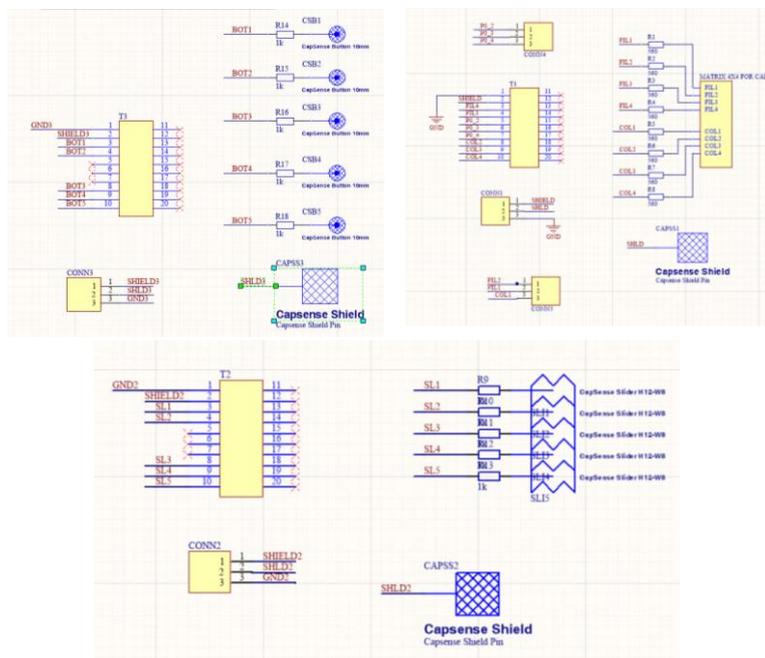


Figura 99. Esquemáticos de diferentes sensores capacitivos CapSense
Fuente: Elaboración propia

Una vez finalizado la creación de cada esquemático dentro del diseño principal, es necesario numerar cada componente colocado

Se puede automatizar esta acción a través del comando Annotation>>Annotate Schematics Quietly. Ésta acción es necesaria para que cada componente tenga una identificación única y no existan problemas de nombre duplicados o indefinidos.

Otra importante a revisar son las conexiones. La herramienta de diseño de esquemáticos en Altium permite corregir errores existentes a través de un asistente, se tiene que evitar falsas conexiones al momento de usar labels.

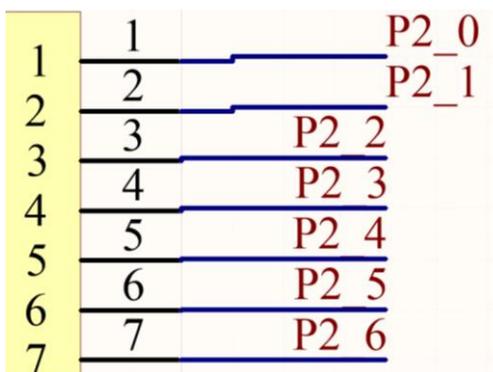


Figura 100. Problemas en la colocación de uniones.
Fuente: Elaboración propia

La comprobación de errores se hace en la pestaña Project >> Compile "Proyecto PCB.PrjPCB", donde se selecciona el proyecto a revisar.

En caso de errores, abrir la pestaña Messages y revisar los resultados, en algunos casos solamente se muestran advertencias, que son pequeños fallos no críticos en el diseño, en otros casos se requiere alinear las conexiones del esquemático o enumerar apropiadamente los elementos colocados.

4.2.3 Diseño de Esquemático en Altium Designer.

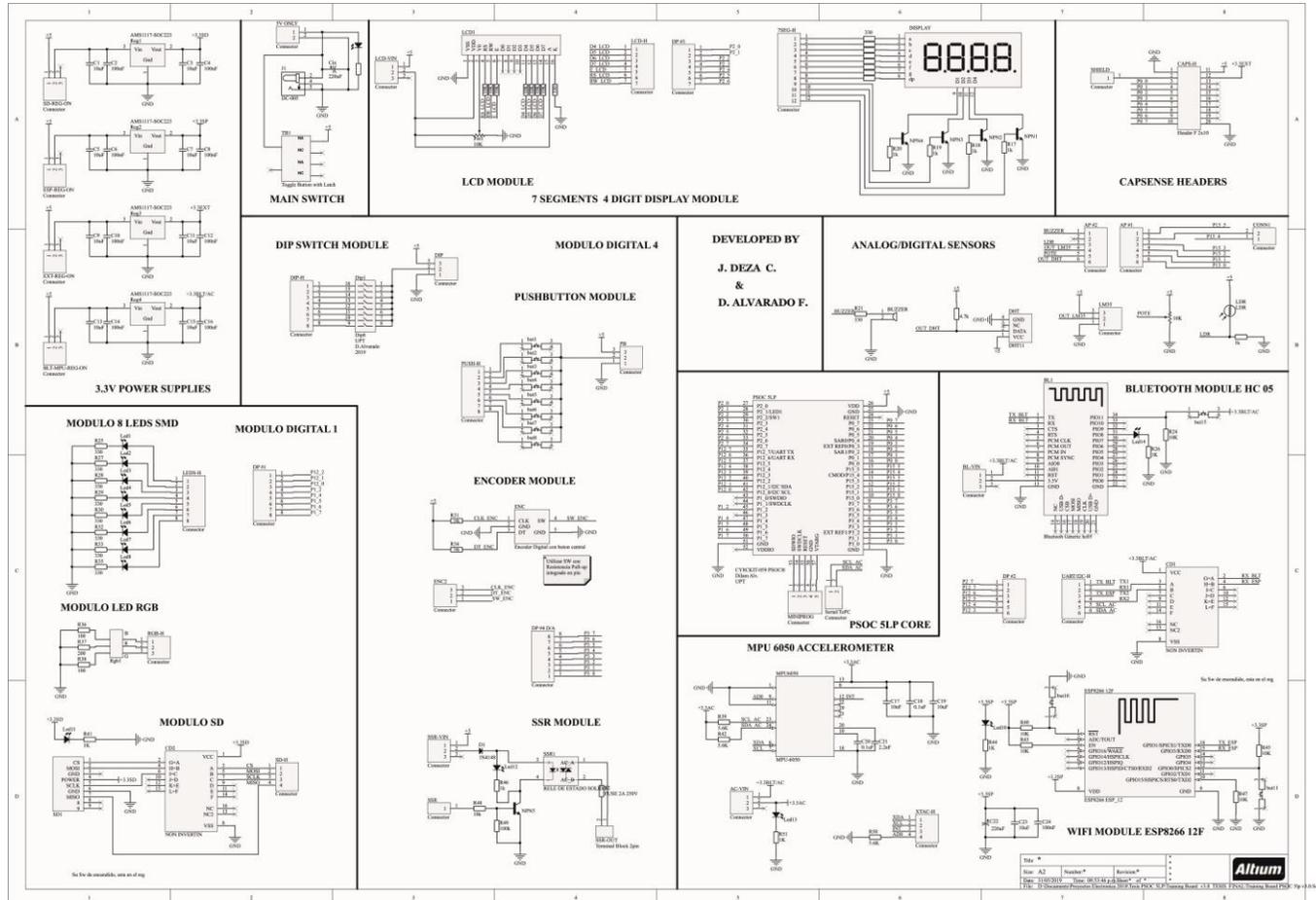


Figura 101. Diseño de Circuito completo en Altium Designer.

Fuente: Elaboración propia

4.3 Diseño PCB y ensamblaje

4.3.1 Generación de Archivo PCB

Para obtener un archivo PCB Project donde se visualicen los componentes del esquemático, se utiliza el comando Update PCB en la pestaña Design, de acuerdo a la numeración se colocan los componentes solicitados en el proyecto.

Dentro de esta ventana, se muestran los cambios a realizarse en el diseño, si es que se coloca o retira un componente, además de indicar a que netlist pertenece, para su ejecución se tiene que presionar el botón “Execute Changes” o ejecutar cambios y cerramos la ventana después de la actualización.

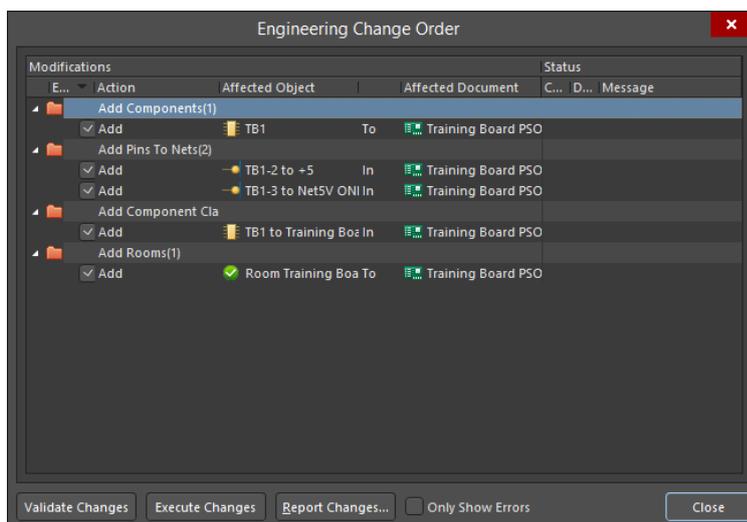


Figura 102. Ventana de Actualización PCB (PCB Update).
Fuente: Propia

4.3.2 Colocación de Pistas

Una vez que se presentan todas las conexiones en el esquemático y se exportan las netlist y footprints de los componentes a través de la actualización PCB, es necesario colocar todos los componentes en su sitio en el diseño PCB final.

Es importante revisar el nombre de componente y a qué parte del módulo pertenece, para dimensionar el tamaño de la PCB

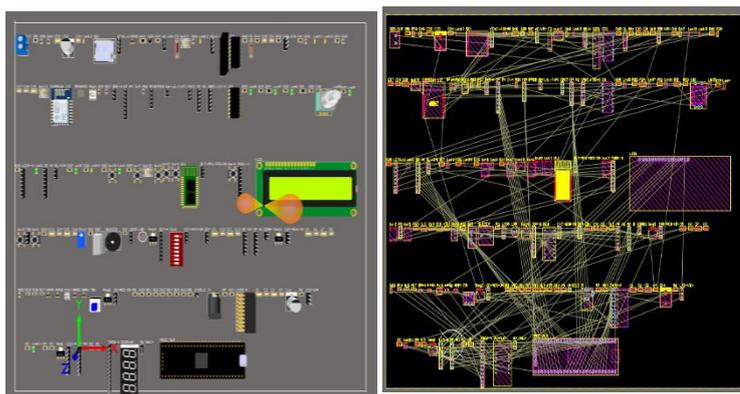


Figura 103. PCB después de actualización, modelo 3D y footprint.
Fuente: Elaboración propia

Para el diseño de esta PCB, se ha procedido a trabajar con dos capas, una inferior y otra superior, en caso de ser necesario, es posible añadir más capas en la ventana Layer Stack Manager

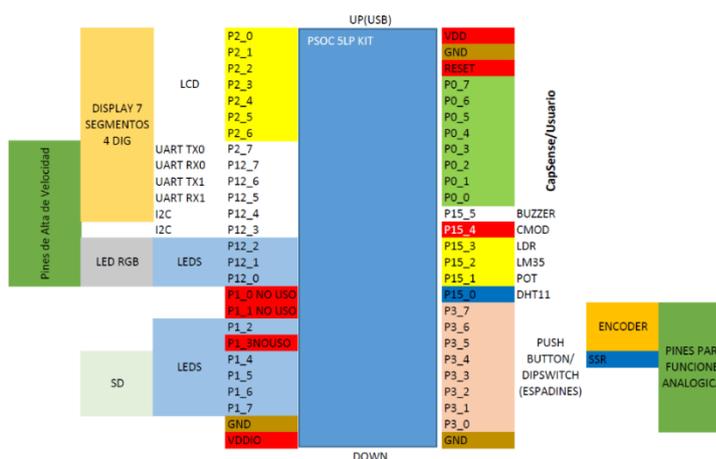


Figura 104. Distribución de pines en tarjeta de expansión modular
Fuente: Elaboración propia

En lo que respecta a diseño, se empezó por la designación de los componentes más grandes, siendo el PSOC 5LP y el LCD 16x2.

Para evitar recorridos mas largo entre pines y módulos, el orden del diagrama de pines propuesto es semejante a la estructura de la tarjeta de expansión.

Una característica importante es el espaciado entre componentes, la herramienta Grid o rejilla permite colocar los componentes a un espacio múltiplo de 0.254 cm o diferente.

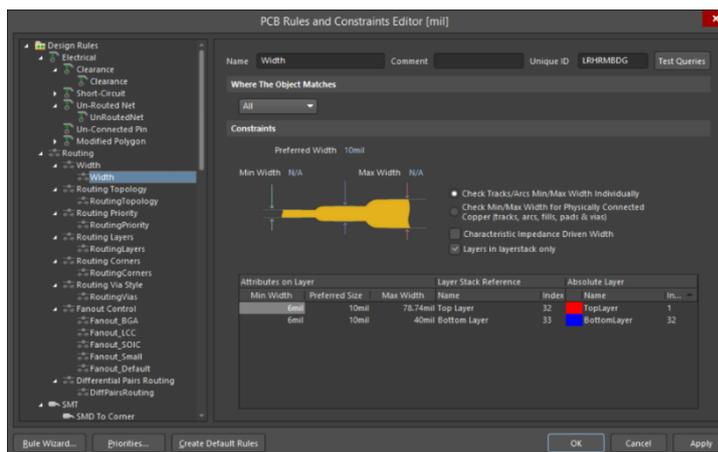


Figura 105. Editor de reglas PCB y configuración de ancho de pistas.
Fuente: Elaboración propia

Para la determinación de ancho de pistas, el editor de reglas PCB es empleado, es capaz de estandarizar máximos y mínimos en diversos parámetros del diseño como espaciado, tipo de ruteado, etc.

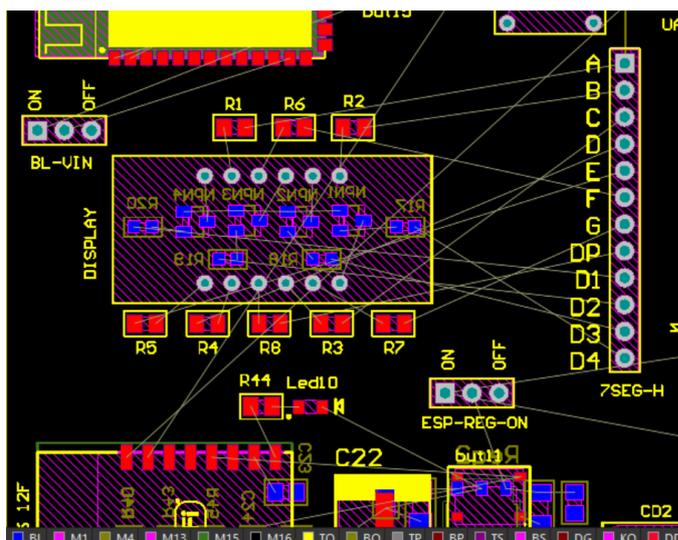


Figura 106. Módulo en plena colocación de componentes.
Fuente: Elaboración propia

Altium indica en todo momento si alguna conexión está faltante o la conexión hacia que otro componente y quede pendiente, este tipo de señal ayuda a determinar que se conecta con cada cosa.

Cada capa en la etapa de diseño tiene un color, rojo para capa superior y azul para capa inferior. La gran mayoría de componentes se encuentran en la capa superior, mientras que otro número de resistencias, transistores, reguladores, etc, de tipo SMD, son llevados a la capa inferior, nótese que el programa invierte la posición en espejo de los componentes.

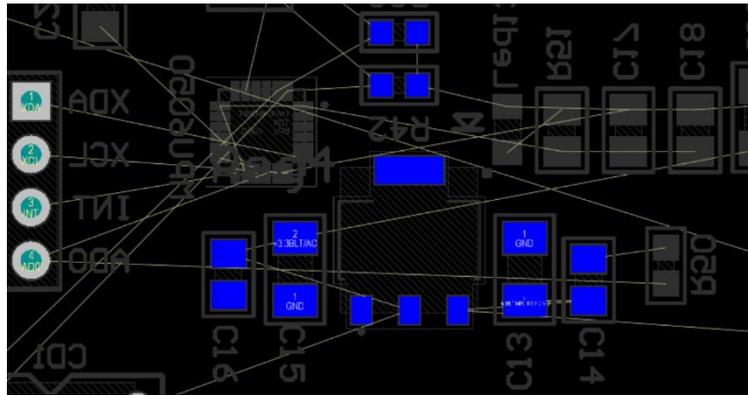


Figura 107. Componentes SMD en diseño PCB en cara inferior.
Fuente: Elaboración propia

También es posible girar todo el diseño de la PCB para ver de manera normal la nomenclatura de los componentes ubicados en la parte inferior de la PCB, nótese en la figura anterior que es posible ser selectivo en la visualización de las capas, siendo la capa inferior resaltada sobre las otras, esta herramienta ayuda de gran manera en la colocación y ubicación de componentes.

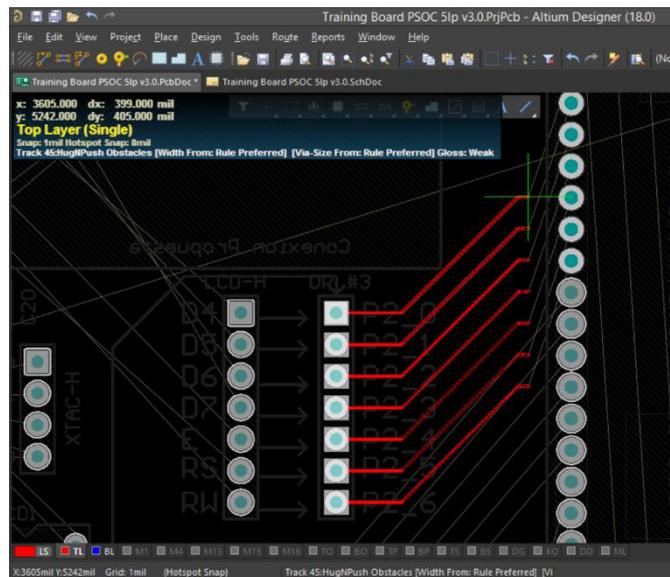


Figura 108. Ruteo de pistas de manera múltiple.
Fuente: Elaboración propia

Para el ruteo de pistas, existen herramientas en Altium Designer para automatizar el ruteo, como el ruteo múltiple o individual.

Es recomendable realizar uno mismo el trazado de las pistas más importantes y críticas, el sistema de autoruteo puede producir resultados indeseables con respecto al orden de las pistas.

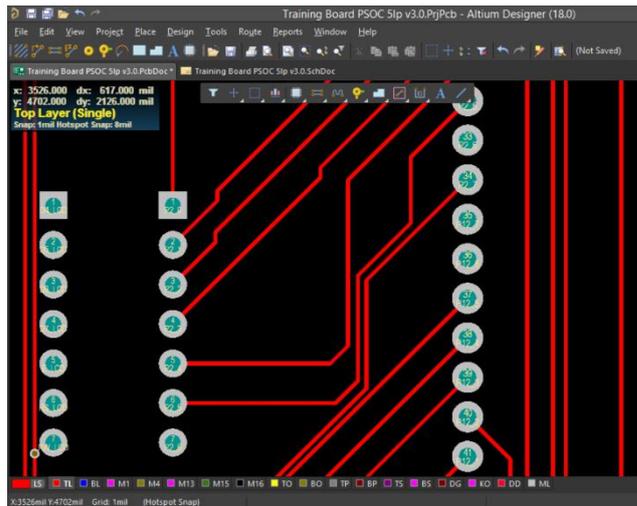


Figura 109. Auto-ruteo irregular realizado por Altium.
Fuente: Elaboración propia

Una vez procedido con las pistas mas importantes, se puede aplicar autorouter y corregir si algunas pistas no estan de acuerdo al diseño.

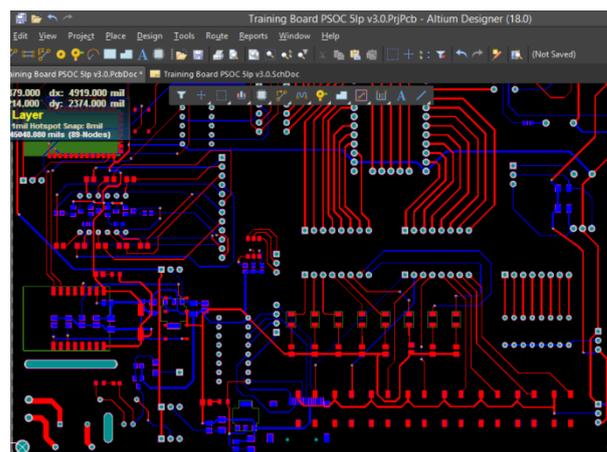


Figura 110. Diseño PCB de ambas caras en proceso.
Fuente: Elaboración propia

En los extremos de la PCB se hicieron orificios con la herramienta pad, para que en el diseño final, se coloquen pilares de apoyo. Otros orificios se hicieron a medida para el conector jack de 5V y cerca al área del modulo relay de estado sólido.

Una vez finalizado las conexiones, se coloca los rellenos de cobre, también llamados Polygon Pour, pudiendo tener forma sólida como forma de rejilla.

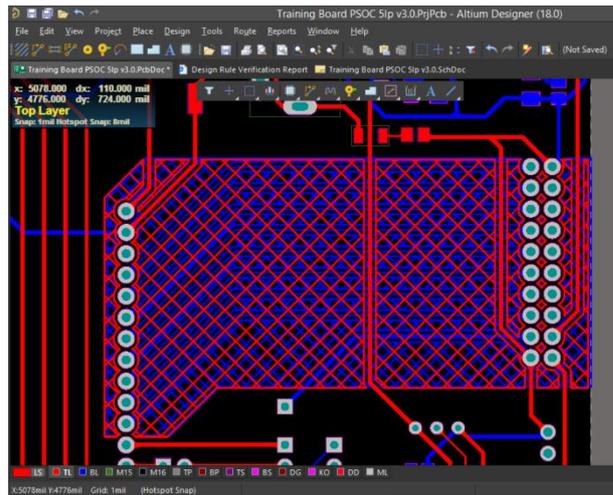


Figura 111. Diseño Polygon Pour en pines de puerto analógico.
Fuente: Elaboración propia

Para mejorar la respuesta en los pines del puerto analógico, así como funciones Capsense, se empleo el modelo en forma de rejilla y no sólida

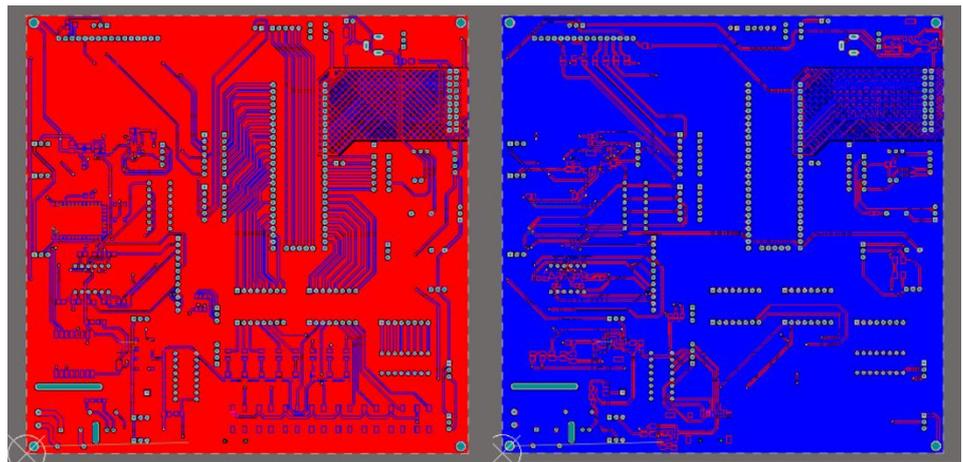


Figura 112. Polygon Pour en las dos capas PCB
Fuente: Elaboración propia

En la figura anterior, se completa el relleno para ambas caras del PCB, ambos rellenos están conectados al común (GND) de la fuente de alimentación, debido a esta configuración, el diseño produce menos interferencia electromagnética. Como parte siguiente se ejecuta la herramienta Teardrops, que añade más cobre en las uniones entre pistas-pads.

Otra parte importante para el ensamblaje e información sobre la PCB, es la serigrafía, que es independiente de cada componente, ordenándose para su futuro uso cuando el diseño esté realizado.

A través de la serigrafía, se coloca símbolos o logos si es necesario, información del proyecto, guías rápidas de conexiones y numeración de componentes, como su orientación

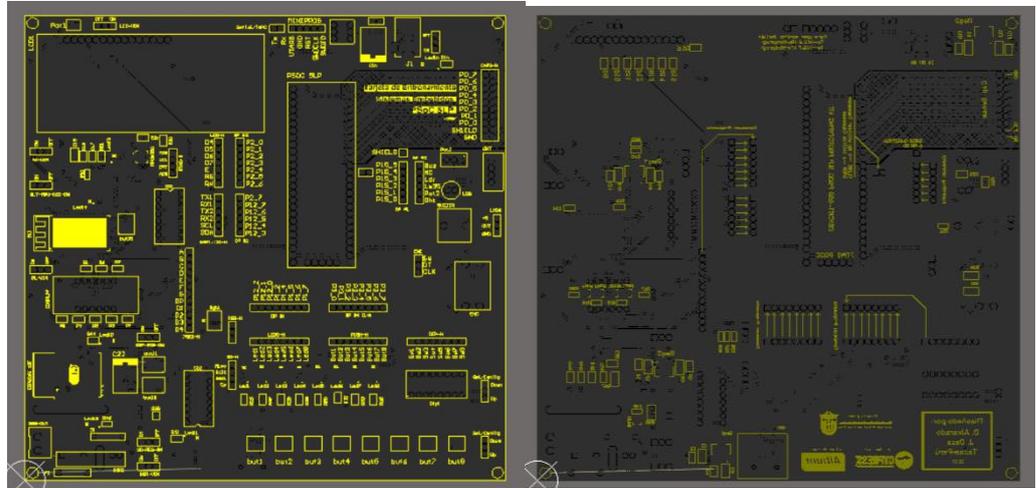


Figura 113. Ambos lados de serigrafía en diseño PCB.

Fuente: Elaboración propia

El Design Rule Check(DRC) es completamente modificable, y se puede realizar en cualquier momento del proceso de diseño, para verificar que no se esta cometiendo ningun error de acuerdo a lo establecido.

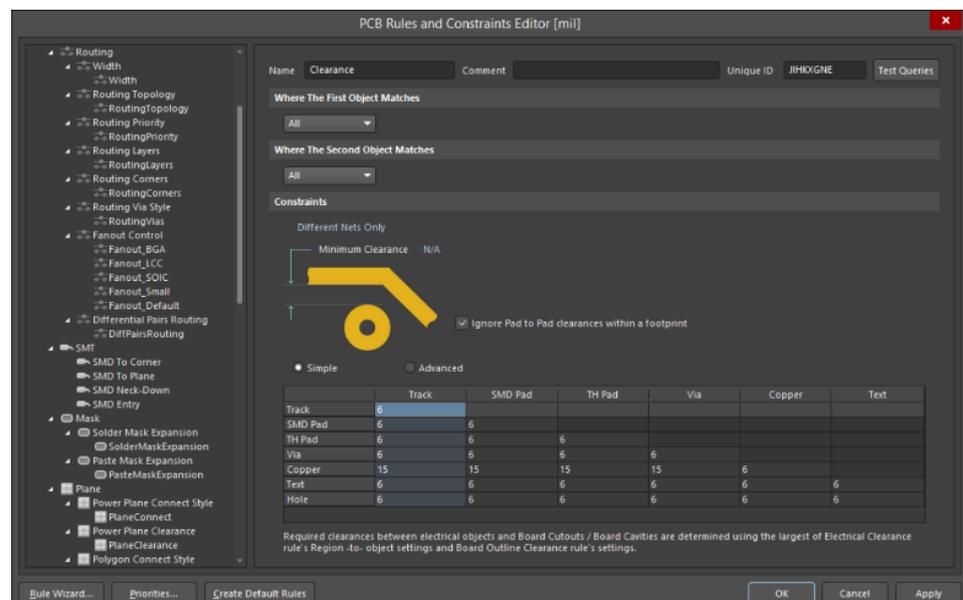


Figura 114. Regla entre pistas, texto, polygon pour, pads y hoyos PCB.

Fuente: Elaboración propia

Cuando se realiza un DRC, se forma un reporte al término de éste, algunos de estos parámetros no son errores, sino advertencias, que no afectan de manera perjudicial al diseño eléctrico de la PCB, como por ejemplo el espaciado de serigrafía.

Rule Violations	Count
Clearance Constraint (Gap=6mil) (All),(All)	28
Short-Circuit Constraint (Allowed=No) (All),(All)	1
Un-Routed Net Constraint ((All))	0
Modified Polygon (Allow modified: No), (Allow shelved: No)	0
Width Constraint (Min=6mil) (Max=78.74mil) (Preferred=10mil) (All)	0
Routing_Layers(All)	0
Routing_Via (MinHoleWidth=13mil) (MaxHoleWidth=35mil) (PreferredHoleWidth=14mil) (MinWidth=20mil) (MaxWidth=50mil) (PreferredWidth=25mil) (All)	0
Power_Plane_Connect_Rule(Relief_Connect)(Expansion=20mil) (Conductor_Width=10mil) (Air_Gap=10mil) (Entries=4) (All)	0
Height Constraint (Min=0mil) (Max=1000mil) (Preferred=500mil) (All)	0
Total	29
Clearance Constraint (Gap=6mil) (All),(All)	

Figura 115. Reporte generado de errores debido a herramienta DRC
Fuente: Elaboración propia

Antes de dar la última verificación, es necesario introducir los parámetros mínimos con los que trabaja la empresa donde se envían las PCB a fabricar.

Como medidas según fabricante, nos permite colocar hasta pistas de un ancho no menor a 6 mil o 0.1524mm y hoyos con un agujero no menores a 0.3mm para vías

4.3.3 Diseño PCB Finalizado

Al término del diseño, tenemos una PCB de dimensiones 17x17 cm, según Altium Designer, y el modelo 3D que indicara que todas los componentes tienen el espaciado necesario.

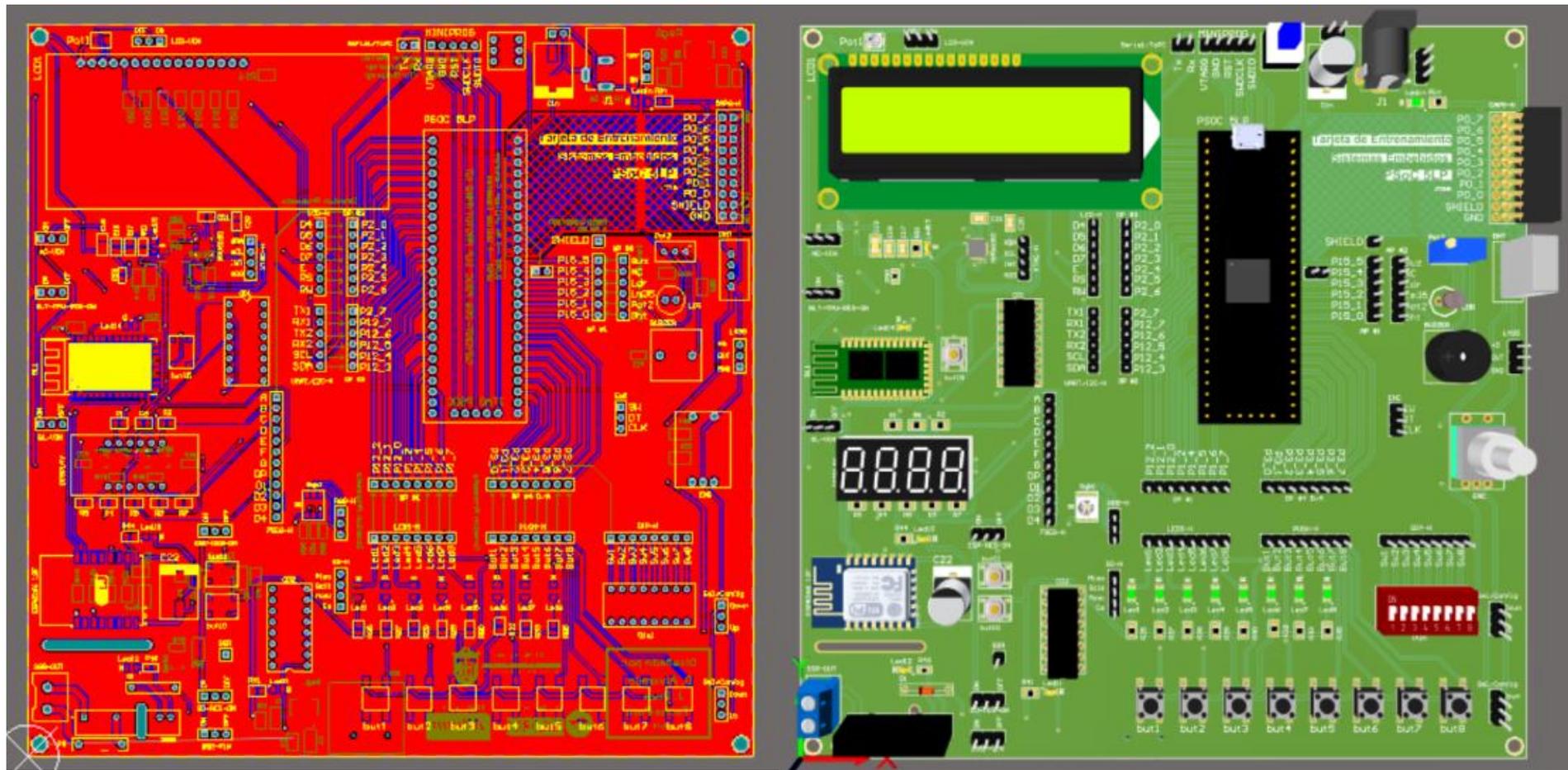


Figura 116. Modelo 2D y 3D diseño de tarjeta PCB
Fuente: Elaboración propia

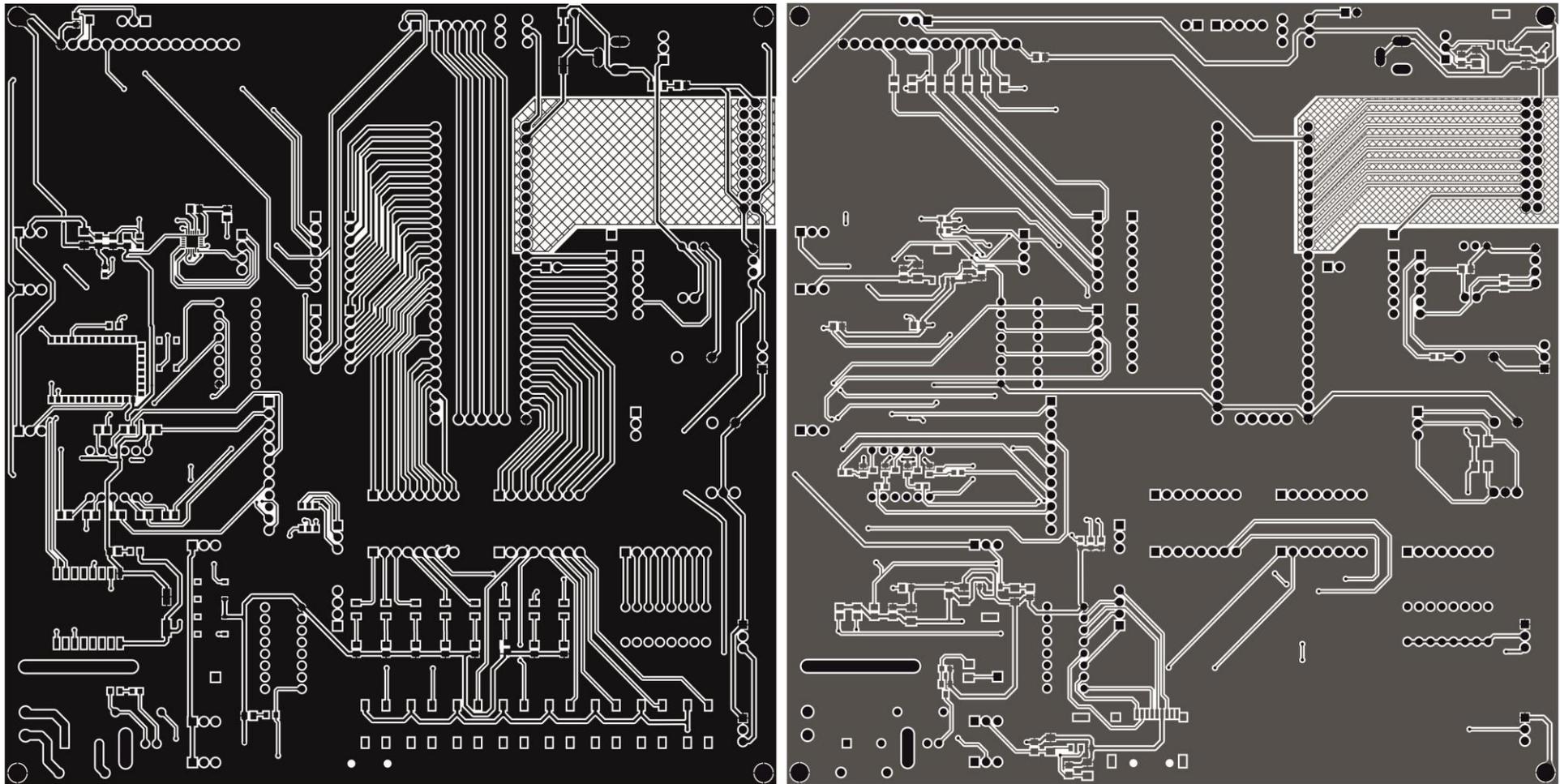


Figura 117. Artwork de capa superior e inferior de diseño de tarjeta PCB.

Fuente: Elaboración propia

4.3.4 Generación de archivos Gerber

Los archivos Gerber son los planos generales que se envían a la empresa fabricante de PCB para manufacturar la cantidad de PCB que necesitemos.

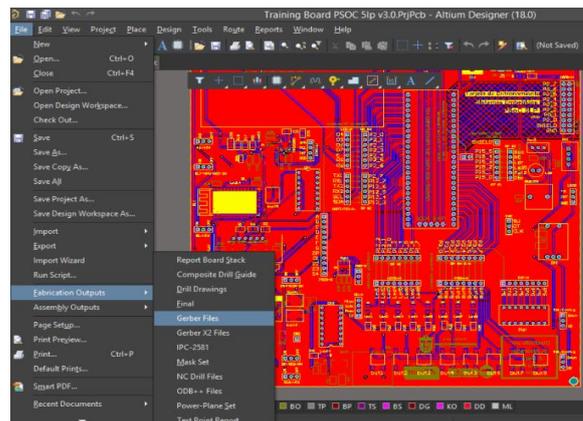


Figura 118. Uso de herramienta generador de archivos Gerber.
Fuente: Elaboración propia

Para comenzar este proceso, el archivo tiene que estar listo y completamente verificado, la herramienta que genera estos archivos se encuentra en File>>Fabrication Outputs>> Gerber Files.

En la pestaña Layers, se marca el botón Plot Layers >> All On

Una vez dado a aceptar, se crea un archivo de extensión CAM, se guarda y procedemos a regresar al archivo principal de diseño PCB

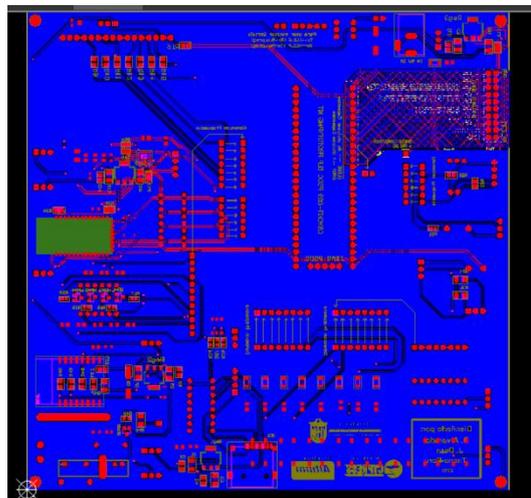


Figura 119. Archivo Gerber que contiene diferentes layers (capas) en PCB
Fuente: Elaboración propia

Para la creación de archivos que contienen la información de los holes o huecos nos dirigimos a File>>Fabrication Outputs>>NC Drills File, se deja todo por defecto y se guarda el archivo. *FArchivo NC Drill*, determina las dimensiones de los agujeros en PCB

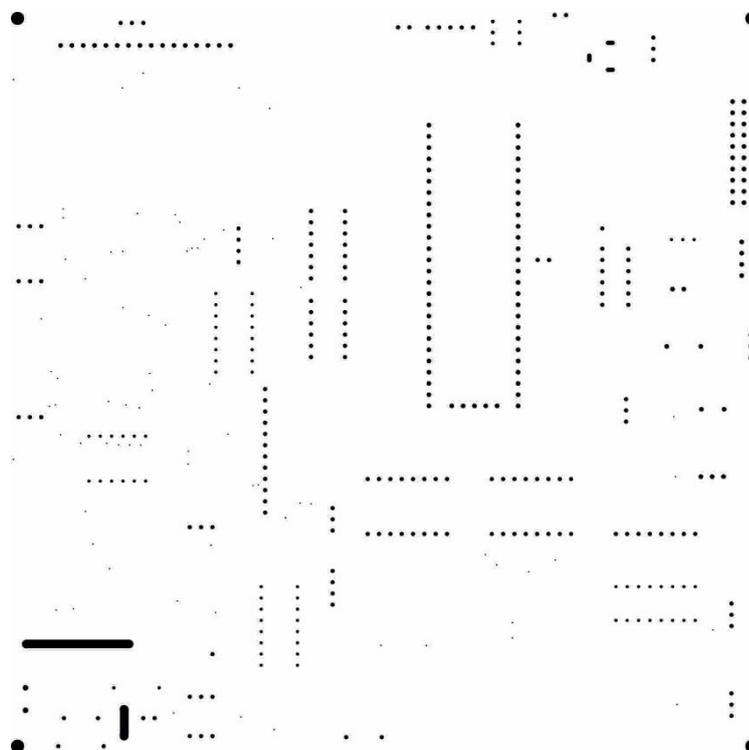


Figura 120. Archivo NC Drill, contiene información de holes en PCB
Fuente: Elaboración propia

4.3.5 Proceso de Manufactura (PCBWAY)

Entre las empresas que se han buscado para la manufactura de PCB, se escogió PCBWAY, por la buena interfaz de diseño para determinar los parámetros físicos de la PCB a enviar, buen costo por PCB, empresa de transporte aérea adecuada, así como buen soporte debido a seguimiento de cada proceso de manufactura.

The image shows a screenshot of the PCBway quotation interface. The configuration is as follows:

- Different Design in Panel:** 1
- Size (single):** 170 X 170 mm (inch--mm)
- Quantity (single):** 10 pcs
- Layers:** 2 Layers (selected)
- Material:** FR-4 (selected)
- FR4-TG:** TG 130-140 (selected)
- Thickness:** 1.6 mm (selected)
- Min Track/Spacing:** 5/5mil (selected)
- Min Hole Size:** 0.3mm (selected)
- Solder Mask:** Green (selected)
- Silkscreen:** White (selected)
- Gold fingers:** No (selected)
- Surface Finish:** HASL with lead (selected)

At the bottom, there is a note: "Tick 'Yes' means you accept we might change 'HASL' to 'ENIG' at our discretion without extra charge. Thanks!" with radio buttons for Yes and No.

Figura 121. Ventana de cotización PCB en PCBway.
Fuente: Elaboración propia

Una vez pedida una cotización se envían los siguientes archivos:

- board.gtl: Top Copper Layer (Capa superior)
- board.gts: Top Soldermask (Mascara antisoldante superior)
- board.gto: Top Silkscreen (Serigrafía Superior)
- board.gtp: Top Solderpaste (Pasta de soldar superior)
- board.gbl: Bottom Copper Layer (Capa inferior)
- board.gbs: Bottom Soldermask (Mascara antisoldante inferior)
- board.gbo: Bottom Silkscreen (Serigrafía Inferior)
- board.gbp: Bottom Solderpaste (Pasta de soldar inferior)
- board.txt: Drill Layer (Archivo de holes)

Todos estos archivos se encuentran dentro de la carpeta "Project Outputs" del proyecto de Altium, en algunas ocasiones debido a los huecos en la PCB que no sean redondeados, se realiza otro archivo de texto que contiene más datos de taladreo, también añadiéndose a la lista de archivos a enviar a PCBway.

Para poder comprobar que el diseño es el adecuado y lo que verá la empresa de manufactura, se cuenta con un visor de archivos Gerber online, que visualiza como quedara la PCB a fabricar.

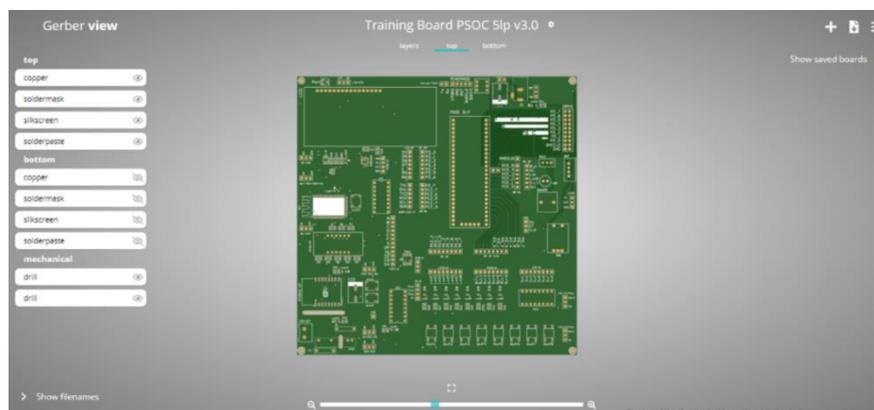


Figura 122. Visor de archivos gerber Online.
Fuente: Elaboración propia

Una vez enviado el archivo, este tiene que ser revisado por un técnico especializado en busca de errores de diseño. El técnico encargado se comunica vía e-mail si existe algún detalle a obviar o si algo faltase en el diseño, verificado todo, el técnico da visto bueno al diseño, se procede a pagar la fabricación de las PCB en PCBway y comienza el proceso de manufactura

Technology	Finished	Finished Time
PFE-Pre Production Engineering	Produce the manufacturing data for the specific PCB.	
MI (Manufacture Instruction)	✓	2019/03/09 18:55:32 GMT+8
Cut Lamination	✓	2019/03/09 18:58:19 GMT+8
Drill	✓	2019/03/09 22:29:55 GMT+8
First Routing	✓	2019/03/09 23:01:58 GMT+8
Plated Through Hole	✓	2019/03/10 02:35:19 GMT+8
Circuit	✓	2019/03/10 07:19:57 GMT+8
Etching	✓	2019/03/10 11:13:05 GMT+8
AOI	✓	2019/03/10 13:48:11 GMT+8
Solder Mask	✓	2019/03/10 18:54:05 GMT+8
Silkscreen	✓	2019/03/11 03:49:29 GMT+8
Surface Treatment	✓	2019/03/11 07:57:52 GMT+8
Panel test	✓	2019/03/11 09:38:22 GMT+8
Routing	✓	2019/03/11 10:51:22 GMT+8
Package	✓	2019/03/11 14:12:48 GMT+8
Delivery Ready	✓	2019/03/11 14:46:07 GMT+8

Figura 123. Proceso de Manufactura de PCB según PCBway
Fuente: Elaboración propia

La manufactura posee un buen nivel de automatización, avisando que porcentaje de todos los procesos se ha completado, informando el tiempo de realización de cada uno de ellos, demorando alrededor de 3 días en realizar todo, desde el proceso de corte de PCB, hasta el envío por correo aéreo, considerando que se toman miles de órdenes de servicio al día, el proceso en fabrica está muy bien estructurado.

4.3.6 Proceso de Ensamblaje PCB

El conjunto de PCBs llega en una caja sellada alrededor de 2 semanas después, completamente protegidas



Figura 124. PCB procedentes de PCBway, fabricadas en China.
Fuente: Elaboración propia

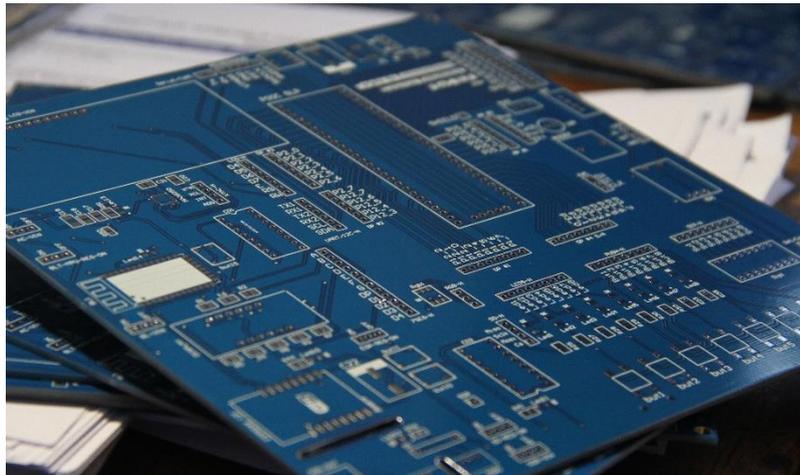


Figura 125. Detalles de PCB fabricada en china por PCBWay
Fuente: Elaboración propia

Se inspecciona cada PCB para verificar que están con todas las conexiones bien hechas y que no exista ninguna imperfección en la PCB. Para la rápida ubicación de cada componente, estos se agrupan en diferentes depósitos.

En el proceso de montaje, es recomendable empezar por los elementos más pequeños, como resistencias, capacitores, transistores e integrados SMD, sea de ambas caras. Para la soldadura de estos

componentes se requiere utilizar estaño líquido, junto a una mezcla de pasta flux para colocar en cada pad, se procede a colocar una pequeña cantidad antes de colocar lo componentes y luego soldar con pistola de calor.



Figura 126. Estaño líquido, pasta flux y mezcla de ambos en jeringa.
Fuente: Elaboración propia

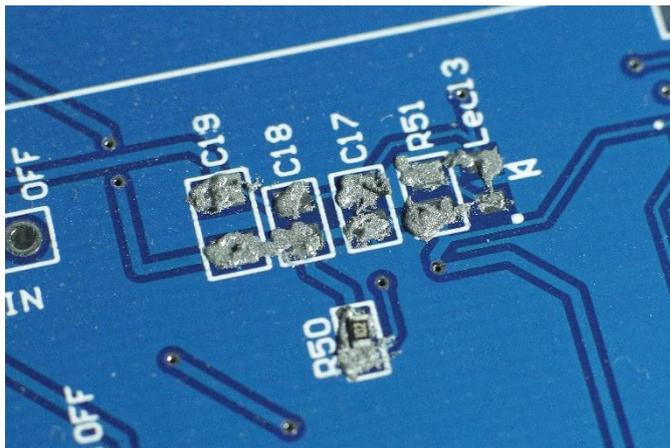


Figura 127. Aplicación de Estaño líquido en PCB y resistencia SMD
Fuente: Elaboración propia

Se procede a la aplicación de estaño líquido en los diferentes pads, así como después a la soldadura de componentes THT o que requieren hoyos, con estaño normal y aplicando flux.

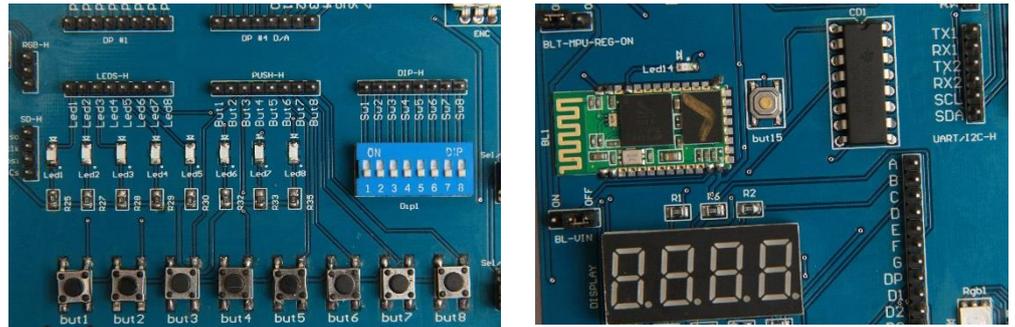


Figura 128. Partes de tarjeta PCB soldada.

Fuente: Elaboración propia

Se tiene que tener sumo cuidado al momento de soldar con una pistola de calor, debido a que éste presenta altas temperaturas que pueden dañar los componentes si se presenta una exposición prolongada, por lo que tiene que ser realizado de manera rápida. El componente que presentó mayor dificultad para la soldadura fue el acelerómetro MPU6050, debido al tamaño reducido de su footprint.

Otro punto importante al momento de colocar los componentes, fue el orden de tales, revisando tanto el diseño PCB o haciendo caso a la serigrafía, para la correcta soldadura de los componentes.

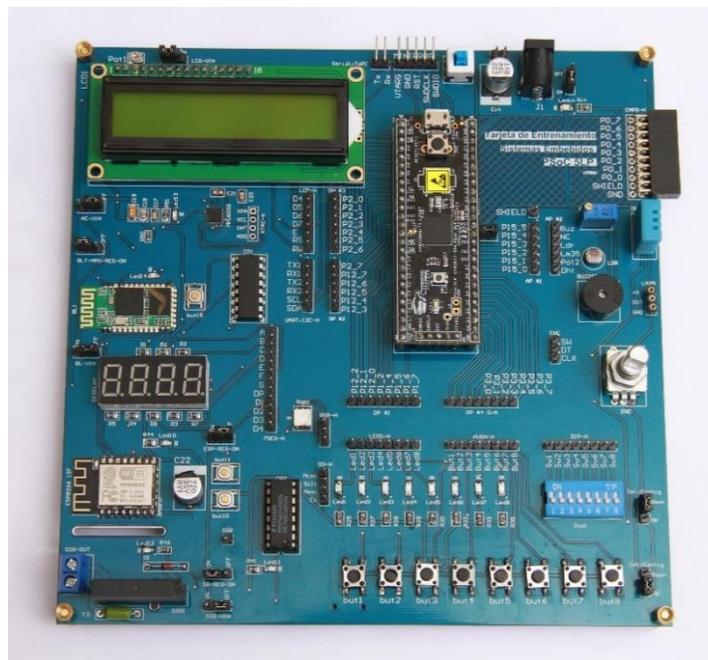


Figura 129. Placa PCB con todos los componentes soldados.

Fuente: Elaboración propia

4.4 Etapa de Pruebas

4.4.1 Consideraciones y guía rápida de uso

PSoC 5LP Entradas y Salidas

Las I/O del PSoC son extremadamente flexibles. Cada GPIO tiene la capacidad de ser I/O análogas y digitales. Teniendo muchas opciones de configuración. Además, provee hasta 4 voltajes individuales para las I/O manejadas mediante los pines VDDIO (1).

En el Modelo de PSOC USADO no se cumple, ya que los pines VDDIO están puenteados a un único Pin VDD

En cada dispositivo existen por lo menos dos tipos de pines I/O; hay algunos dispositivos que se le añade un tercer tipo USB. Ambos pines de propósito general I/O (GPIO) y especiales (SIO) ofrecen una funcionalidad digital similar.

La primera diferencia son las capacidades analógicas y la capacidad de entregar corriente. Existen también dispositivos que incluyan funcionalidades USB, soportaran funcionalidades específicas del USB y también funcionalidades GPIO.

Todos los pines I/O están disponibles para ser usados como entradas y salidas digitales tanto para CPU como para periféricos digitales. Además, todos los pines I/O pueden generar una interrupción. Las capacidades flexibles y avanzadas de las entradas y salidas del PSoC, combinado con cualquier señal (digital o analógica) hacia cualquier pin, simplifica el diseño del circuito y de la placa.

Todos los pines GPIO pueden ser usados como: entradas analógicas, Capsense (GPIOs con Opams en salida no son recomendados para el uso en Capsense) y LCD segmentos display,

A nivel de distribución de los pines en el chip CY8C5888LTI-LP097 se dividen en 6 distintos puertos P0, P1, P2, P3, P12, P15. Por una parte, estos puertos agrupan cierta cantidad de pines, pero cada pin tiene características distintas.

En el caso del PSoC 5LP y la tarjeta de entrenamiento, los pines se dividieron de acuerdo a sus características principales ya sean GPIO o SIO, descritas sus características anteriormente.

Digital Port 1: P1[0] al P1[7] GPIO, P12[0] al P12[2] pines SIO

Digital Port 2: P2[7] pin GPIO y P12[3] al P12[7] pines SIO

Digital Port 3: P2[0] al P2[6] pines GPIO

Digital Port 4: P3[0] AL P3[7] pines GPIO

Analog Port 1: P[0] al P0[7] pines GPIO

Analog Port 2 p15[0] al p15[5] pines GPIO

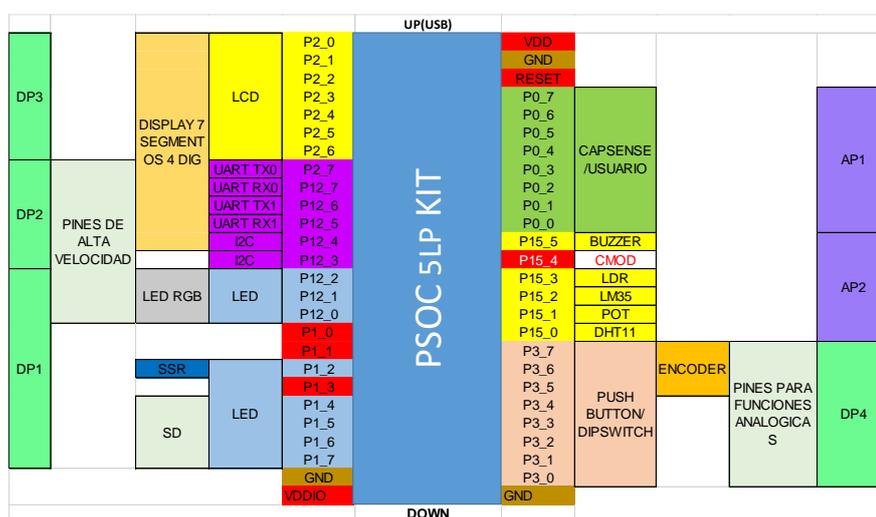


Figura 131: Distribución propuesta para placa de entrenamiento
Fuente: Elaboración propia

En la figura anterior se describe la distribución realizada en la placa de entrenamiento, los pines que están marcados con rojo tienen un uso especial y no están habilitados.

Así pues, dicha distribución realizada permite usar los periféricos de una manera más fácil de conectar. Cabe resaltar que no existe ninguna restricción a nivel de diseño sobre donde colocar o unir los pines. El usuario es libre de conectar el periférico a cualquiera que desee, pero se debe tener criterio y conocer sobre las características de los pines SIO y GPIO descritas anteriormente.

Niveles lógicos y eléctricos

En circuitos digitales se habla mucho acerca de niveles lógicos, en la práctica nos referimos a que voltaje se considera un 1 o un 0, ya sea como entrada o como salida, existen niveles mínimos, máximos e indeterminados.

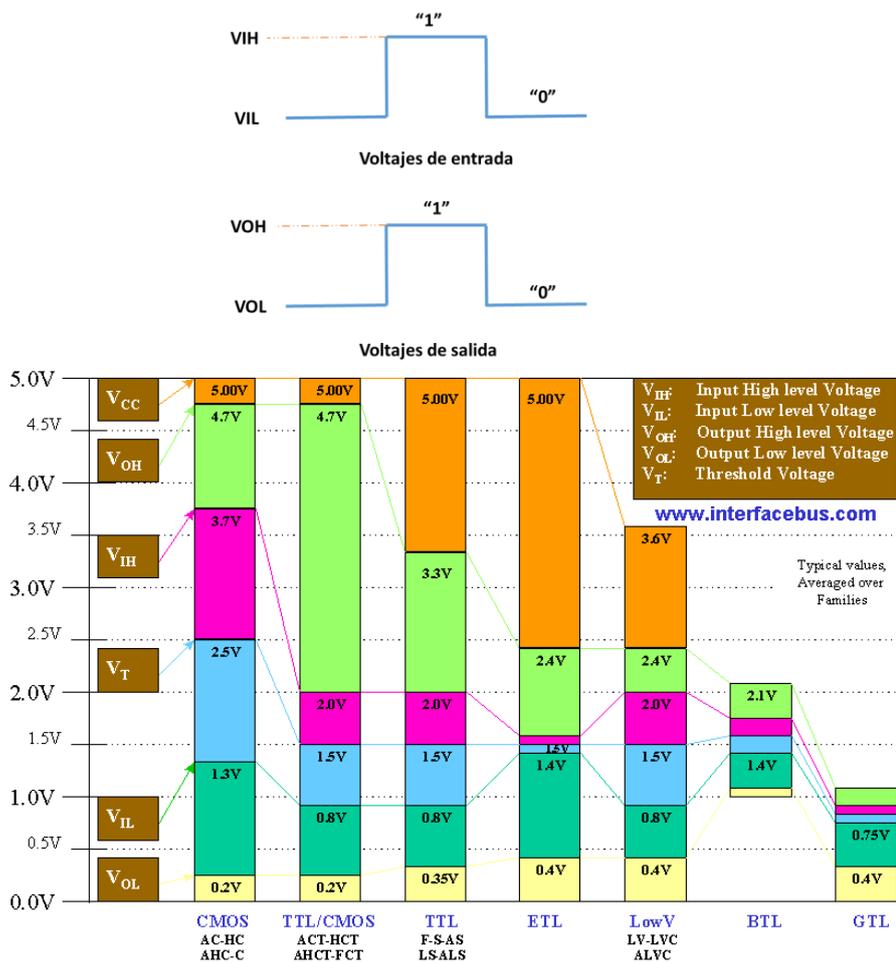


Figura 132: Diagrama de Niveles lógicos existentes
Fuente: http://www.interfacebus.com/voltage_threshold.html

El gráfico anterior compara los niveles lógicos en distintas tecnologías, si hablamos de TTL/CMOS de 5v, tenemos:

V_{CC} : Voltaje de alimentación, usualmente voltaje a la que trabaja el Microcontrolador

V_{IH} : Voltaje Input HIGH, Voltaje mínimo aplicado a la entrada para ser considerado un 1 lógico.

V_{IL} : Voltaje Input LOW, Voltaje máximo aplicado a la entrada para ser considerado un 0 lógico.

VOH: Voltaje Output HIGH, Voltaje máximo en una salida que el dispositivo, la cual el dispositivo considera aceptable como el mínimo nivel positivo.

VOL: Voltaje Output LOW, Voltaje máximo de una salida, la cual el dispositivo considera aceptable como el máximo nivel bajo.

Hay que hacer notar la importancia de conocer los niveles lógicos y sus voltajes máximos y mínimos, muchas veces el desconocimiento de estos niveles induce al error.

A nivel de Pines GPIO

Es importante resaltar que los niveles máximos podrían dañar el dispositivo; a nivel máximo, un pin GPIO soporta hasta $VDD + 0.5$ y como corriente máxima de 28 mA.

A nivel pines SIO

Es importante resaltar que los niveles máximos podrían dañar el dispositivo, a nivel máximo un pin SIO soporta hasta 6 o 7 voltios y como corriente máxima de 59 mA.

En caso que necesitamos los valores nominales dependen mucho de las configuraciones que hagamos por software, se recomienda revisar la hoja técnica del PSoC 5LP donde se encuentran cuadros detallados de manera explícita.

Alimentación

La Tarjeta de desarrollo para sistemas embebidos se alimenta mediante un jack (J1) de 5v a 2 amperios con un botón de encendido y un diodo led indicador (Ledin).

De manera alternativa existen dos conectores machos de alimentación externa que se pueden usar en caso no esté conectado J1, por ningún motivo se debe alimentar por los headers externos y J1 a la vez.



Figura 133: Terminales de Alimentación de Tarjeta de Expansión Modular
Fuente: Elaboración propia

Cada uno de los módulos que están en el diseño tiene un regulador y un espadín de dos posiciones ON y OFF, que cumple la función de activar cada módulo y a la vez poseen un led indicador.

Tabla 17: Habilitadores de los módulos

Modulo	Habilitador	Indicador	Voltaje
LCD	LCD-VIN	-	5v
Acelerómetro	BLT-MPU-REG-ON y AC-VIN	Led13	3.3v
Bluetooth	BLT-MPU-REG-ON y BL-VIN	Led14	3.3v
Micro-SD	SD-REG-ON	Led11	3.3v
WIFI	ESP-REG-ON	Led10	3.3v
SSR	SSR-VIN	-	5v
EXT	REG3	-	3.3v

Fuente: Elaboración propia

Módulos de entrada

Como se dijo en el capítulo anterior los módulos de entrada como los botones y dipswitch tienen la opción de cambiar su configuración (Pull-Up, Pull-Down). Esto se hace posible gracias a la configuración por software y a los selectores que se encuentran en la parte inferior izquierda de la placa.

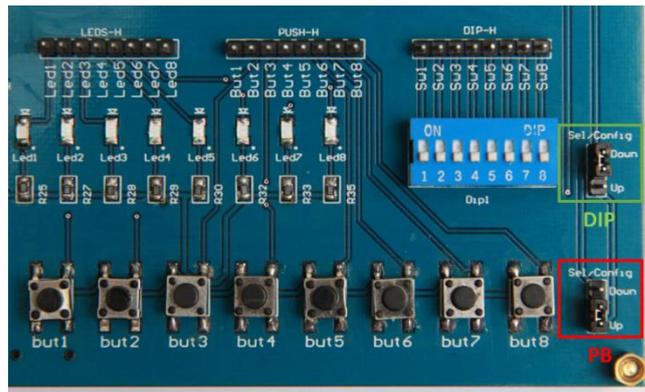


Figura 134: Selectores de configuración en módulos de entrada
Fuente: Elaboración propia

Al seleccionar Down, internamente está mandando uno de los pines del módulo a tierra, y si se selecciona Up se conecta a 5 Voltios. En resumen, si por software seleccionas la configuración Pull up el selector debería estar en Down (Tierra).

Pulsadores en los módulos

Existen 3 pulsadores 1 en el módulo Bluetooth y 2 en el módulo de WIFI. El pulsador del Bluetooth (but15) cumple la función de entrar en modo comando AT, para acceder a este modo se debe mantener presionado el botón antes de encender el modulo. Una vez encendido el led14 debe parpadear cada 2 segundos, indicando que se encuentra en modo AT.

Los comandos AT sirven para configurar velocidad, modo de funcionamiento, modos de emparejamiento, nombre del dispositivo, etc.

Los pulsadores but10 y but11 corresponden al módulo WIFI (ESP866E) cumpliendo las funciones de reseteo y flasheo, respectivamente. El botón de flasheo pone en modo programación al ESP, aunque es irrelevante, ya que cuando se le carga su firmware viene predefinido para que se ponga en modo programación automáticamente.

Pines Extras

Los pines *Serial/ToPC* están conectados con los pines SCL y SDA del módulo de acelerómetro (MPU6050).

Los pines XDA, XCL, INT, AD0 son pines auxiliares que permiten añadir un puerto i2c auxiliar al MPU6050, el pin AD0 tiene la función de cambiar la dirección I2C del MPU6050. (Revisar DATASHEET)

El espadín que se encuentra en el pin P15_4 debe estar abierto cuando se usa algún módulo de Capsense.

4.4.2 Verificación de tarjeta mediante aplicaciones

Antes de realizar las aplicaciones se deben revisar los apartados del anexo:

- Crear un Proyecto en PSOC 5LP
- Uso, Programación y configuración de componentes
- Los archivos de las aplicaciones se encuentran en el CD adjuntado con la tesis.
- Los componentes pertenecientes a la librería externa como Leds, resistencias, diodos, fuentes, etc. Sirven para fines de documentación y mejor comprensión del esquemático y del diseño. En las aplicaciones no se incluyen como procedimiento ya que eso depende del interesado, si las añade o no.
- Se recomienda usar la nomenclatura de la **Fig. 133 “Distribución propuesta para placa de entrenamiento”**.
- Antes de realizar las aplicaciones se debe leer los datasheet (hoja técnica) de cada componente para entender el funcionamiento y las APIS de cada bloque.

4.4.2.1 Aplicación 1 “Hola Mundo”

Objetivo

Realizar el primer ejemplo con la placa de entrenamiento para sistemas embebidos

Resumen

Se conectará una entrada y una salida al PSOC 5LP, se configurará la entrada como Pull-Down. El led debe encender cada vez que se presione el botón.

Materiales

- PSoC Creator 4.2
- Tarjeta de entrenamiento PSOC 5LP
- Conectores Hembra-Hembra
- Configuración de Hardware

Usando la tarjeta de entrenamiento PSOC 5LP no se necesita ningún componente externo.

Tabla 18: Conexiones de Aplicación 1

Conexiones	
P12_2	Led1
P3_0	But1
Sel/Config	Up(Modulo de pulsadores)

Fuente: Elaboración propia

Diseño de Bloques

Se debe arrastrar los componentes de Digital Input Pin y Digital Output Pin, presionando W se debe unir los dos componentes



Figura 135: Conexión de hardware
Fuente: Elaboración propia

Tabla 19: Parámetro de Bloque

Componente	Nombre	Propósito	Parámetros	Pines
Digital Input Pin	but1	Entrada botón	Drive mode : →Resistive pull down	P3[0]
Digital Output Pin	Led1	Indicador Led	-	P12[2]

Fuente: Elaboración propia

*Las demás configuraciones se deja por defecto.

Configuración de Software

Ninguna

Operación

Al presionar el but1 se debe encender el Led1.

4.4.2.2 Aplicación 2 “Uso de entradas y salidas digitales”

Objetivo

Familiarizarse con las opciones de I/O usando bloques básicos como Debouncer, contadores y Timers.

Resumen

Se deberá presionar el pulsador but1 16 veces para que el led azul del módulo RGB se encienda por dos segundos y reinicie la cuenta.

- Cada vez que se presione el pulsador but1 se encenderá el led rojo del módulo RGB
- El botón but2 sirve de reset y reinicia el contador (Por Hardware).
- El valor de comparación se establecerá en 10 y cada vez que la cuenta sea igual al valor de comparación se encenderá el led verde del módulo RGB.

Materiales

- PSoC Creator 4.2
- Tarjeta de entrenamiento PSOC 5LP
- Conectores Hembra-Hembra

Configuración de Hardware

Usando la tarjeta de entrenamiento PSOC 5LP no se necesita ningún componente externo.

Tabla 20: Tabla de Conexiones

Conexiones	
P2_0, P2_1, P2_2, P2_3, P2_4, P2_5, P2_6, P2_7,	Led1, Led2, Led3, Led4, Led5, Led6, Led7, Led8
P12_7	Verde – Modulo RGB
P12_6	Rojo – Modulo RGB
P12_5	Azul – Modulo RGB
P3_0	But1
P3_1	But2
Sel/Config	Up (Modulo de pulsadores)

Fuente: Elaboración propia

Los leds se conectaron correlativamente al Digital Port 3 (P2[0:7]), ya que estos se encuentran de manera correlativa y permiten trabajar a nivel de puerto.

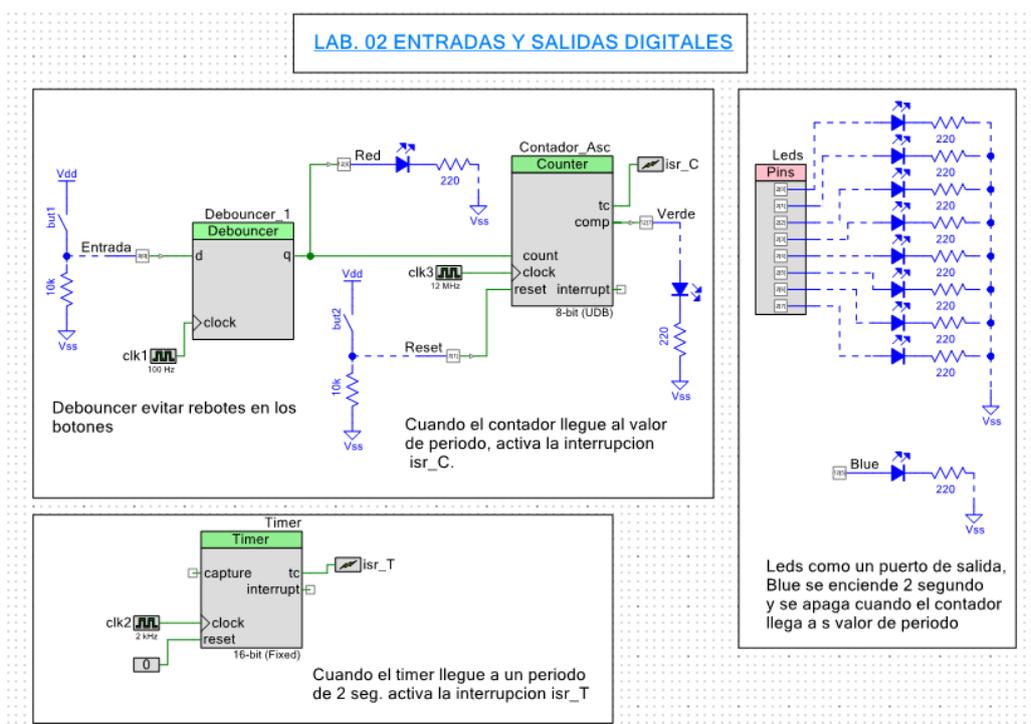


Figura 136: Diseño de Bloques en PsoC Creator
Fuente: Elaboración propia

Tabla 21: Parámetros de bloques de aplicación

Componente	Nombre	Propósito	Parámetros	Pines
Digital Input Pin	Entrada	Generar flancos de subida para el contador	Drive Mode →Resistive pull down	P3[0]
	Reset	Resetear contador	Drive Mode →Resistive pull down	P3[1]
Digital Output Pin	Leds	Indicador Led	Number of pins →8	P2[7:0]
	Blue	Indica que el valor del contador es igual al valor de periodo	HW conect →NO	P12[5]
	Red	Indica cuando se presiona el pulsador but1	-	P12[6]
	Verde	Indica que el valor del contador = Compare Valué	-	P12[7]
Clock	Clk1	Debouncer	Clock type : →New Source: →Auto Frecuency : →100Hz	-
	Clk2	Timer	Clock type : → New Source: →Auto Frecuency : →2 kHz	-
	Clk3	Contador	Clock type : →New Source: →Auto Frecuency : →12 MHz	-
Debouncer	Debounce r_1	Eliminar rebotes	-	-
Counter	Contador _Asc	Contar pulsos	Resolution: →8-Bit Implementation: →UDB Period: →16 Compare Mode: →Equal To Compare Value : →10 Clock Mode: →Up Counter	-

Timer	Timer	Contar 2 segundos	Resolution: →16-Bit Implementation: →Fixed Function Period: →4000	-
Interrupción	Isr_C	Interrupción del Contador	InterruptType : →RISING_EDGE	-
	Isr_T	Interrupción del Timer	InterruptType : →RISING_EDGE	-

Fuente: Elaboración propia

*Las demás configuraciones se deja por defecto.

Consideraciones

- **Counter**

Periodo: Máximo valor que podrá tener el contador

- **Debouncer**

Los valores de clock deben ser de 10 Hz hasta 200 Hz

Operación

Si el pulsador es presionado 16 veces, la interrupción isr_C es llamada encendiendo el led Blue (Modulo RGB) y activando el timer, este contara 4000 con un clock2 de 2KHz que dan un periodo de tiempo de 2 segundos. Cuando pasa ese periodo de tiempo, la interrupción isr_T es llamada apagando el led Blue y reiniciando el contador y el timer.

Cada vez que el pulsador es presionado, se enciende el led Rojo (Modulo RGB) indicando que se presionó. El bloque contador tiene un valor de comparación fijado en 10, cada vez que el valor del contador llegue a 10 se encenderá el led Verde (Modulo RGB).

El valor del contador se almacena en la variable *cuenta* definida por código. Y el valor de la cuenta se representa en formato binario mediante los Leds (P2 [0:7]), ejemplo: si el valor del contador es 11 el valor que se apreciara en los led seria 10110000. Esto es solo posible cuando se usa todo el puerto y los pines son consecutivos P2_0, P2_1, P2_2, P2_7.

4.4.2.3 Aplicación 3 “Display 7 segmentos y encoder rotatorio”

Objetivo

Entender el funcionamiento de un encoder y poder visualizarlo en un display de 4 dígitos.

Resumen

Conectar el display y encoder, configurarlos. Girar el encoder en sentido horario

Materiales

- PSoC Creator 4.2
- Tarjeta de entrenamiento PSOC 5LP
- Conectores Hembra-Hembra

Configuración de Hardware

Usando la tarjeta de entrenamiento PSOC 5LP no se necesita ningún componente externo.

Tabla 22: Conexiones en Tarjeta de Entrenamiento

Conexiones	
A	P2_0
B	P2_1
C	P2_2
D	P2_3
E	P2_4
F	P2_5
G	P2_6
DP	P2_7
D1	P12_7
D2	P12_6
D3	P12_5
D4	P12_4
Buz	P15_5
SW	P15_2
DT	P15_1
CLK	P15_0

Fuente: Elaboración propia

Diseño de Bloques

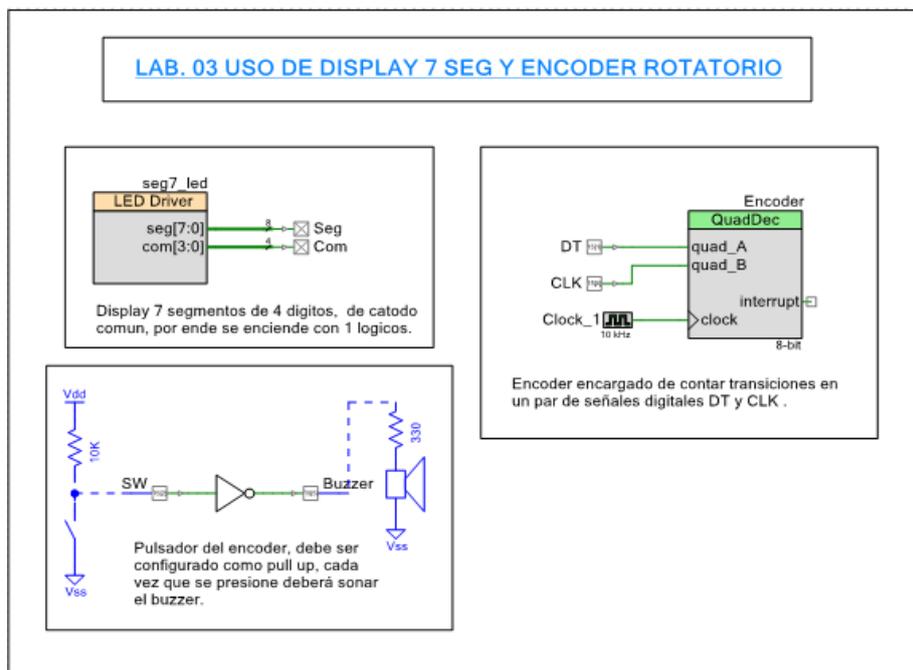


Figura 137: Diagrama de conexiones en PsoC Creator
Fuente: Elaboración propia

Tabla 23: Parámetros de bloques en proyecto

Componente	Nombre	Propósito	Parámetros	Pines
LED DRIVER*	Seg7_led	Multiplexar los leds de los display o matrices	Number of segments : →8 Segment drive : →Active high Number of commons : →4 Common drive: Active high Timing: →Internal clock Display refresh rate (Hz) : →250 Brightness control: → Enable	Com[0] ->P12[7] Com[0] ->P12[6] Com[0] ->P12[5] Com[0] ->P12[4] Seg[0] ->P2[0] Seg[1] ->P2[1] Seg[2] ->P2[2] Seg[3] ->P2[3] Seg[4] ->P2[4] Seg[5] ->P2[5] Seg[6] ->P2[6] Seg[7] ->P2[7]
QuadDec	Encoder	Contar pulsos desfasados 90°	Counter Size: →8 bit (-128 to +127)	-

			Counter Resolution: → 1x User Index Input: →No	
Clock	Clock_1	Generar la frecuencia de trabajo para el QuadDec	Frecuencia: →10 kHz	-
Digital Input Pin	DT	Canal A del encoder	-	P15[1]
	CLK	Canal B del encoder	-	P15[0]
	SW	Pulsador del encoder	Drive mode: →Resistive pull-up Initial drive state: →High(1)	P15[2]
Digital Output Pin	Buzzer	-	-	P15[5]

Fuente: Elaboración propia

*El componente LED Driver, se encuentra en el catálogo de componentes como 4 Digit 7- Segment LED Driver.

Consideraciones

Al momento de asignar los pines de DT Y CLK del encoder tener en cuenta el orden de estos ya que, si los invertimos, dejará de contar las vueltas en sentido horario, sino en sentido anti horario.

Operación

El encoder debe girar en sentido horario, el bloque QuadDec detecta el desfase eléctrico entre DT y CLK. Cada vez que exista un desfase, existirá un contador interno que ira, sumando, cuando este contador llegue a 20, significa que el encoder dio una vuelta completa, el número de vueltas se verá en el display de 7 segmentos.

El pulsador SW del encoder debe ser configurado en pull-up esto significa que siempre estará en 1 lógico (5 voltios) por tal motivo se le añadió una compuerta NOT. Cada vez que se presione SW activara el buzzer.

4.4.2.4 Aplicación 4 “Uso de LCD 16X2”

Objetivo

Aprender a manejar las APIS del bloque Character LCD

Resumen

Realizar un test del LCD usando y creando caracteres especiales, poder mover un texto de izquierda a derecha. Encender los leds RGB de acuerdo a las fases del ejercicio.

Materiales

- PSoC Creator 4.2
- Tarjeta de entrenamiento PSOC 5LP
- Conectores Hembra-Hembra

Configuración de Hardware

Tabla 24: Conexiones en Tarjeta de Entrenamiento

Conexiones	
D4	P2_0
D5	P2_1
D6	P2_2
D7	P2_3
E	P2_4
RS	P2_5
RW	P2_6
GREN	P1[6]
RED	P1[5]
BLUE	P1[7]

Fuente: Elaboración propia

Diseño de Bloques

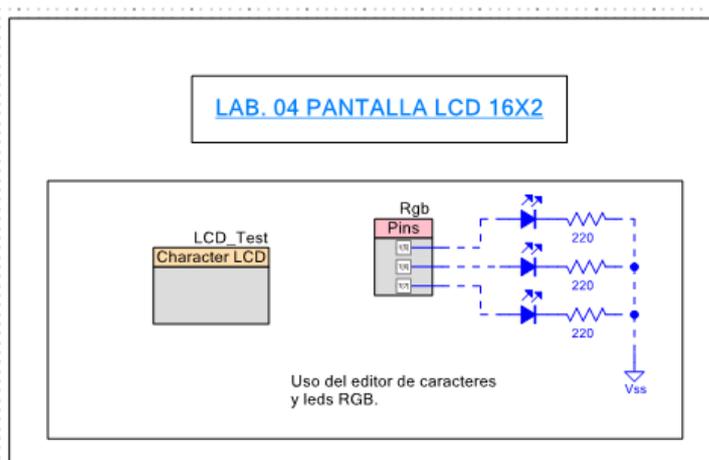


Figura 138: Diseño de bloques en PSoC Creator
Fuente: Elaboración propia

Parámetros de bloques

Tabla 25: Parámetros de bloques en proyecto

Componente	Nombre	Propósito	Parámetros	Pines
Character LCD	LCD_Test	Manejo del LCD	LCD Custom Character Set: User Defined Custom Character Editor: Dibujar en el panel cada custom del 0 al 7a criterio del interesado. Include ASCII to Number Conversion Routines :NO	LCD_Test:LCDPort [6:0] →P2[6:0]
Digital Output Pin	Rgb	Indicar fases del ejemplo	Number of pins : 3 Hardware Connection : NO	Rgb[2:0] →P1[7:5]

Fuente: Elaboración propia

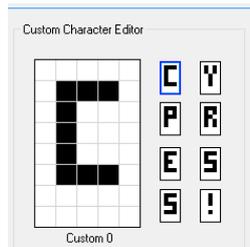


Figura 139: Ventana de Configuración de LCD
Fuente: Elaboración propia

Consideraciones

- Habilitar LCD-VIN, poner en ON.
- Es posible ajustar el brillo de la LCD con el Pot1.
- El modulo RGB se puede trabajar como un registro o de manera independiente, poniendo tres digitales outputs pin.

Operación

Los tres leds del módulo RGB se encienden cada uno por 500 milisegundos. En el editor de caracteres del bloque LCD se configuran las letras CYPRESS, mediante código estos caracteres se carga cada carácter de manera individual en distintas posiciones del LCD (x,y) .

Después de visualizar los caracteres, se encienden los tres led del RGB de manera simultánea por 1 segundo. Seguidamente escribimos en el LCD "LCD_TEST" y con sentencias "for" logramos un efecto Scrolling moviéndose el texto de izquierda a derecha encendiendo el led azul y verde respectivamente.

4.4.2.5 Aplicación 05 “Comunicación Serial - Modulo Bluetooth”

Objetivo

Aprender a manejar la comunicación serial mediante el módulo Bluetooth

Resumen

Enviar texto de un celular mediante Bluetooth y prender leds del módulo RGB.

Materiales

- PSoC Creator 4.2
- Tarjeta de entrenamiento PSOC 5LP
- Conectores Hembra-Hembra
- APP – Serial Bluetooth Terminal
- Celular con Bluetooth

Configuración de Hardware

Tabla 26: Conexiones de Tarjeta de entrenamiento

Conexiones	
TX1	P12_7
RX1	P2_7
GREN	P1[6]
RED	P1[5]
BLUE	P1[7]
P12_4	12.6 (TX KIT MINIPROG)
P12_3	12.7 (RX KIT MINIPROG)

Fuente: Elaboración propia

Diseño de Bloques

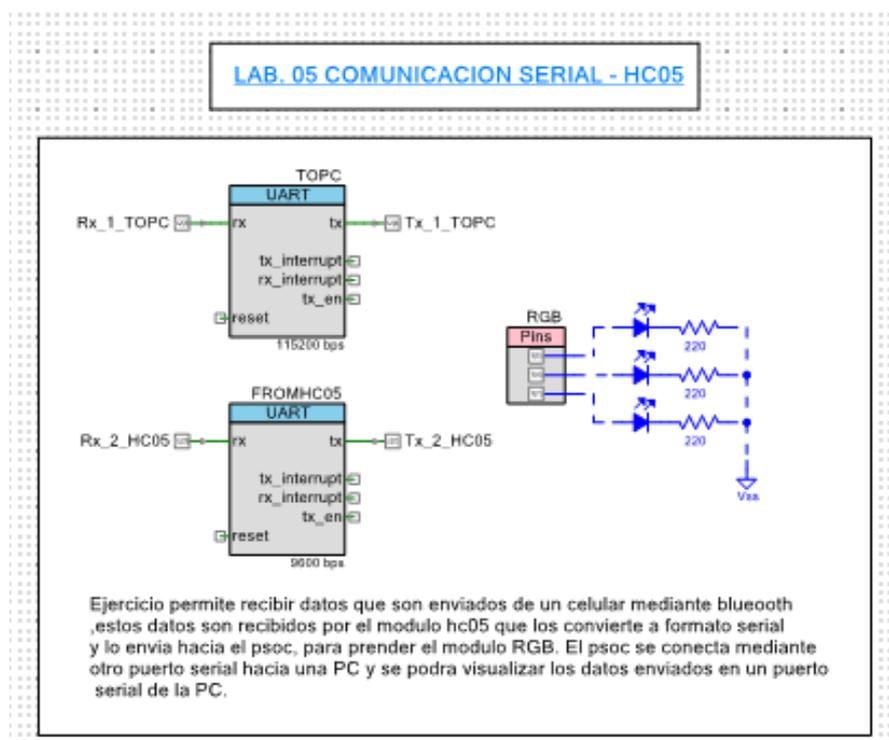


Figura 140: Diseño de Laboratorio en PsoC Creator
Fuente: Elaboración propia

Parámetros de bloques

Tabla 27: Parámetros de bloques del proyecto

Componente	Nombre	Propósito	Parámetros	Pines
UART	TOPC	Enviar datos del PSoC al puerto serial de la computadora	Bits per second : 115200	RX_1_TOPC → P12[3] TX_1_TOPC → P12[4]
	FROMHC05	Recibir datos del módulo Bluetooth	Bits per second: 9600	RX_2_HC05 → P12[7] TX_2_HC05 → P2[7]
Digital Output Pin	RGB	Indicador	Number of pins : 3 HW connection : NO	RGB[2:0] → P1[7:5]

Fuente: Elaboración propia

Consideraciones

- La descarga, configuración y enlazamiento de la aplicación, se encuentra detallada en el anexo X.
- Por defecto el módulo HC05 viene con una velocidad establecida de 9600 baudios y una clave de emparejamiento de "1234"
- Si se desea que la velocidad de transmisión serial del HC05 al psoc sea mayor, se debe configurar la velocidad del HC05 entrando al modo AT y configurarlo con sus respectivos comandos.
- Recordar que al momento de hacer transmisión serial los pines TX Y RX se invierten dependiendo del dispositivo.

Operación

Ejercicio que permite enviar datos mediante la aplicación Serial Bluetooth Terminal, se deberá poder enviar números del 1 al 7.

Tabla 28: Resultados de Aplicación

Datos enviados desde el celular	RGB en la placa	Puerto Serial PC
1	Led rojo ON	"LED RED ON"
2	Led verde ON	"LED GREEN ON"
3	Led azul ON	"LED BLUE ON"
4	Led rojo y azul ON	"LED MAGENTA ON"
5	Led rojo y verde ON	"LED YELLOW ON"
6	Led azul y verde ON	"LED CYAN ON"
7	Led rojo verde y azul OFF	"LEDS OFF ON"

Fuente: Elaboración propia

4.4.2.6 Aplicación 6 “Lectura de módulos analógicos”

Objetivo

Aprender a manejar los módulos analógicos

Resumen

Leer valores analógicos del LDR y Potenciómetro, visualizarlos en el puerto Serial

Materiales

- PSoC Creator 4.2
- Tarjeta de entrenamiento PSOC 5LP
- Conectores Hembra-Hembra

Configuración de Hardware

Tabla 29: Conexiones de tarjeta de entrenamiento

Conexiones	
LDR	P15_3
Pot2	P15_1
Sw1	P3_0
P12_4	12.6 (TX KIT MINIPROG)
P12_3	12.7 (RX KIT MINIPROG)

Fuente: Elaboración propia

Diseño de Bloques

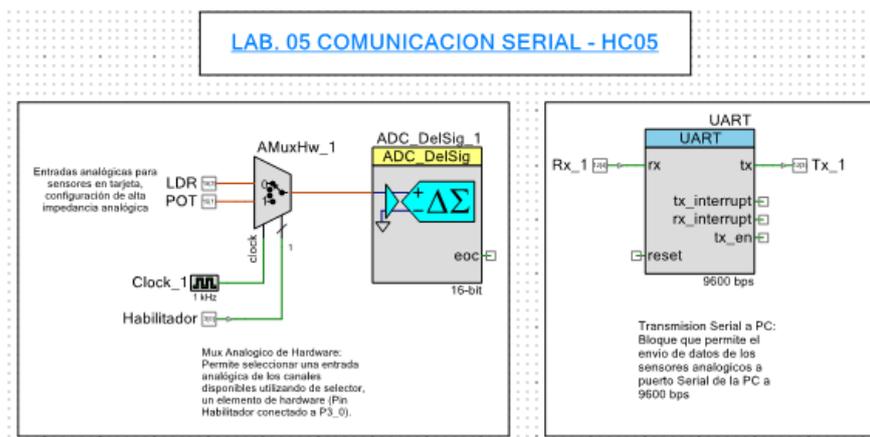


Figura 141: Diseño de Laboratorio en PSoC Creator

Fuente: Elaboración propia

Parámetros de bloques

Tabla 30: Configuración de componentes

Componente	Nombre	Propósito	Parámetros	Pines
Analog Pin	LDR	Sensor de Luminancia	-	P15[3]
	POT	Potenciómetro o Variable	-	P15[1]
Digital Input Pin	Habilitador	Se usa para seleccionar la entrada del MUX analógico	Drive mode: →Resistive pull up	P3[0]
Clock_1	Clock_1		1kHz	-
Analog Hardware Mux	AMuxHw_1	Multiplexar entradas analógicas	Channels →2	
ADC_DelSig	ADC_DelSig_1	Convertor analógico - digital	Pestaña Common ->Input Mode->Single Mode Pestaña Config1 Conversion Mode -->Continuous Resolution --> 16 Reference --> Internal 1.024 V Input Range --> Vssa to 6*Vref (0.0 to 6*Vref) Buffer Mode --> Rail to Rail	
UART	UART	Enviar datos por Puerto	Bits per second →9600	Rx_1 → P12[4]

		serie hacia la PC		Tx_1 →P12[3]
--	--	----------------------	--	-----------------

Fuente: Elaboración propia

Consideraciones

- En la sección Input Range del conversor ADC, se seleccionó Vssa To 6.144V(0.0 to 6*Vref). Ya que ofrece mejor lectura al momento de comparar el voltaje con un multímetro. Esto debido a que la fuente que alimenta el PSOC y toda la tarjeta de entrenamiento no es 5V exacto sino 4.8 – 5.1 voltios.

Operación

Leer los sensores analógicos LDR y Potenciómetro con un ADC delta sigma de 16 bits, la referencia interna del PSoC es utilizada. Los datos se visualizan en un puerto serial a una velocidad de 9600 baudios.

CAPITULO V: RESULTADOS

Pruebas de PCB

Para verificar el correcto funcionamiento de la PCB, se emplean las aplicaciones creadas en PSoC Creator. Es en este punto donde se verifica el correcto funcionamiento de los componentes del hardware diseñado en Altium Designer. Como primer paso, se enciende el módulo a través del conector jack 5V DC.

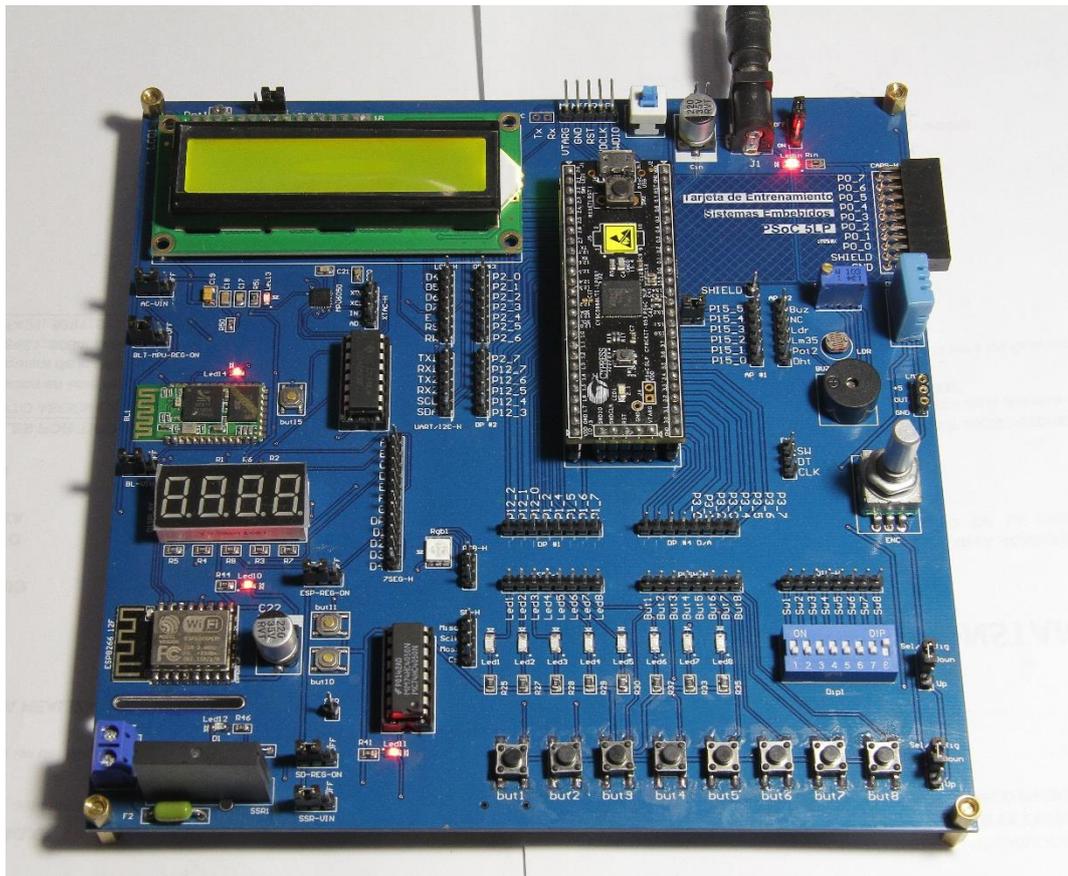


Figura 142: Encendido de tarjeta de expansión modular para PSoC 5LP
Fuente: Elaboración propia

La primera comprobación es el voltaje presente en los diferentes componentes y módulos de la PCB. Se comprueba mediante multímetro que no exista caída de voltaje hacia el pin VDD del PSoC 5 LP, así como a los componentes LCD, SSR, CD4050, componentes analógicos.

Además, se tiene que comprobar la alimentación de 3.3v hacia los componentes Bluetooth, ESP8266, Acelerómetro y salida exterior del puerto analógico, verificado tal, se procede a comprobar que los reguladores de

3.3v no presentan sobrecalentamiento, al no encontrar problemas ni excesiva temperatura, se procede a realizar la misma comprobación con los 5 PCB diseñadas y fabricadas.

La comprobación de leds y botones se realiza mediante aplicación 4, que prueba las configuraciones pull-up y pulldown de los botones, o dipswitch, mientras que las salidas conectadas a los leds, encienden o apagan éstos últimos. Otra manera más práctica de comprobar el funcionamiento de los leds es a través de del uso del multímetro o aplicación de voltaje de 5 v.

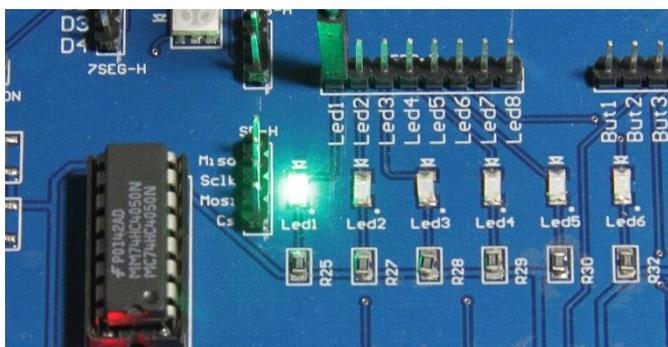


Figura 143 Comprobación de Leds SMD.
Fuente: Elaboración propia

Para comprobar el LCD; se carga el programa de la aplicación hacia el PSoC, mostrando el mensaje a “Prueba de LCD”, en la siguiente imagen se visualiza el funcionamiento del mensaje en módulo LCD.



Figura 144: Comprobación del LCD en tarjeta PCB
Fuente: Elaboración propia

Para la comprobación del módulo Bluetooth, se realiza el vínculo entre el módulo con el celular y abrir la aplicación, para finalmente enviar datos

seriales desde el celular al PSoC 5 LP. El envío de datos seriales corrobora el funcionamiento del integrado CD4050B.

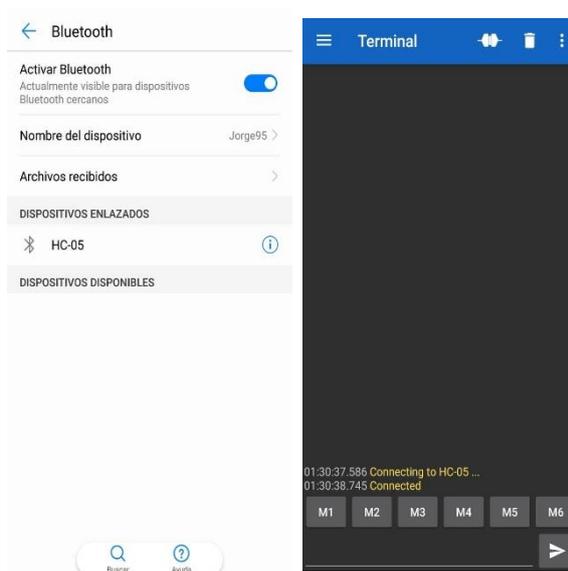


Figura 145: Conexión de modulo Bluetooth con celular.
Fuente: Elaboración propia

Para la comprobación del módulo ESP8266, se enciende el módulo y se carga el programa como se mencionó en el capítulo anterior, revisando la red local, se introduce la IP del módulo Wifi en el buscador web Chrome, para verificar que se muestra una página web que muestra un dato proveniente de la tarjeta PSoC 5 LP.



Data from Serial to Esp8266 12F Web Server

Data:

10

Figura 146: Envío de datos seriales a esp8266, mostrado en página web
Fuente: Elaboración propia

Para la comprobación del módulo encoder, módulo display 7 segmentos, se siguió la aplicación 3, donde el número de rotaciones del encoder es contado por el PSoC 5 LP y mostrando el resultado en el display 7 segmentos.

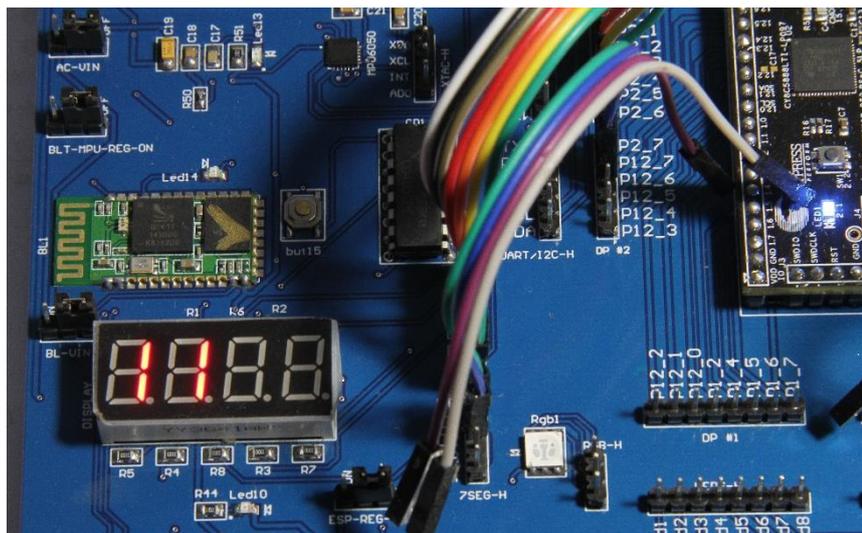


Figura 147: 7 segmentos contando rotaciones de encoder.

Fuente: Elaboración propia

El componente MPU 6050 se puede comprobar su correcto funcionamiento al emplear el programa Bridge control, que permite usar la comunicación I2C a USB del programador KitProg, identificando de manera satisfactoria el acelerómetro mediante este software. La dirección del acelerómetro es D0 68, de acuerdo a datasheet.

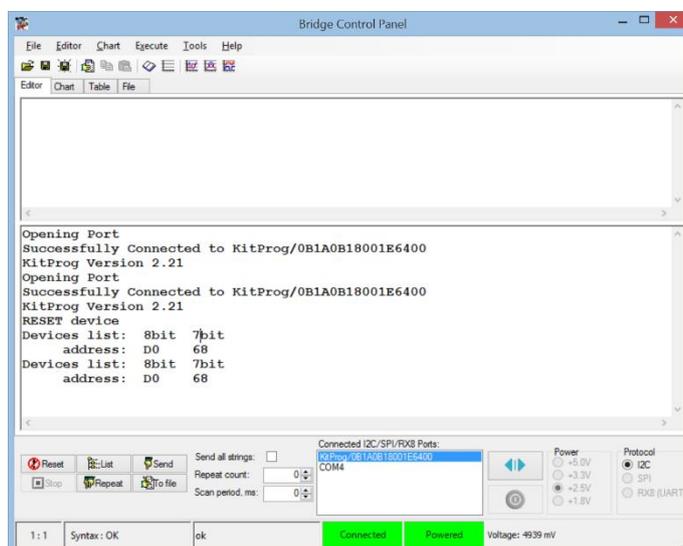


Figura 148: Identificación de Módulo MPU6050 en Bridge Control.

Fuente: Elaboración propia

Para comprobar el funcionamiento de los sensores analógicos como potenciómetro y LDR, se siguió la aplicación 6, a través del uso de un ADC, se leen los valores de los sensores y se envían a un puerto serie hacia la PC.



```
COM4 - PuTTY
valor ADC en mV = 2772
Enviado
valor ADC en mV = 2748
Enviado
valor ADC en mV = 2743
Enviado
valor ADC en mV = 2741
Enviado
valor ADC en mV = 2758
Enviado
valor ADC en mV = 2774
Enviado
```

Figura 149: Lectura de sensores analógicos vía puerto Serie.
Fuente: Elaboración propia

Para la comprobación del Led RGB, solo fue necesario llevar los pines a alimentación de 5V, así como el módulo buzzer, que, con la resistencia empleada, produce un sonido a bajo volumen.

Una vez comprobado todos los periféricos en todas las placas PCB, se da la conformidad de su correcto funcionamiento.

CONCLUSIONES

Mediante el método de diseño e implementación que incluye el análisis, requerimientos del circuito, etapa de prototipado, uso software de diseño electrónico, fabricación y ensamblaje; se ha logrado la integración de diferentes periféricos digitales (LCD, Display, Relay, SD, Leds, Switches, Encoder, DHT y Acelerómetro), analógicos (Potenciómetro, LDR, Buzzer, Capsense) e inalámbricos (Wifi y Bluetooth), en una tarjeta de expansión modular diseñada para el PSoC 5LP, permitiendo la flexibilidad en la etapa de prototipado de un sistema embebido.

Se logró realizar aplicaciones que permiten usar y comprobar el correcto funcionamiento de los periféricos mediante las interfaces diseñadas en PSoC Creator, evaluando la documentación de las hojas técnicas dadas por el fabricante, la reutilización de éstas logra disminuir el tiempo de desarrollo de un prototipo para un sistema embebido, además de conocer las posibles configuraciones de la tarjeta de expansión modular.

RECOMENDACIONES

Es posible desarrollar a futuro una tarjeta de expansión modular sin la necesidad de emplear un kit de desarrollo como el PSOC 5 LP, sino usando solamente el PSoC integrado directamente en la PCB. Debido a la flexibilidad de conexión de la tarjeta de expansión modular, se permite usar otro hardware con una tarjeta PCB de adaptación de pines adecuada.

Queda pendiente el desarrollo de aplicaciones más complejas para conocer a profundidad la funcionalidad de los periféricos y del PSoC 5LP, debido a que es un sistema programable de alto nivel de recursos para sistemas embebidos. La tarjeta de expansión modular es una herramienta que puede ser utilizada para el desarrollo de futuros prototipos en trabajos de tesis relacionado a sistemas embebidos.

BIBLIOGRAFIA

FATIH A., ABDULLAH C., HAKAN T. (2015) The design of a Test & Development Board for the Training of PIC18F4550 Microcontroller. 2nd International Conference on Information Science and Control Engineering.

CYPRESS SEMICONDUCTOR. PSoC Creator User Guide. San Jose, CA 95134-1709.

JULIÁN R., CÉSAR P. Introducción al PSoC5LP Teoría y aplicaciones prácticas. Universidad Distrital Francisco José de Caldas. Manizales, Caldas, Colombia.

JORGE DEZA C. Informe de prácticas pre-profesionales en los laboratorios de la escuela profesional de ingeniería electrónica. Universidad Privada de Tacna, Tacna.

FRANCISCO C., CRISTIAN V., ALEJANDRO A. Diseño y fabricación de circuitos impresos con Altium Designer. -2ª ed. Buenos Aires.

MATT D. Porting the Arduino Library to the Cypress PSoC in PSoC Creator. November 11 ,2011.

MARCO D., Mónica P. Diseño de un entrenador de microcontroladores PIC para el laboratorio de microcontroladores del Instituto Universitario Jesús Obrero. Universidad Simón Bolívar. Sartenejas, Caracas, Miranda, Venezuela

PSoC CHILE. Santiago de Chile, Chile. <https://psoc-chile.com/acerca-de/psoc/>

Iván Cuadros Acosta. (10 de enero 2017). Geek Electrónica.: <https://geekelectronica.com/que-es-psoc/>

Chao M., Qingli L., Zhongyuan L, y Yu J.(2010), Low cost AVR microcontroller development kit for undergraduate laboratory and take-home pedagogies,"

BusinessWire (2017) Top 7 Vendors in the Global Microcontrollers Market from 2017-2021: Technavio. Extraído de : <https://www.businesswire.com>

Marco Chiappetta (2013) ARMs Race: Licensing vs. Manufacturing In Mobile. Extraído de: <https://hothardware.com>

Altium (2017). Connectivity and Multi-Sheet Design. Extraído de: <https://techdocs.altium.com>

ARM (s.f). Why ARM CPU Architecture. Extraído de: <https://www.arm.com>

Electronic Schematics- Need to Know (s.f). Extraído de <https://www.build-electronic-circuits.com>

Bai, Y. (2016) 'Practical Microcontroller Engineering with ARM® Technology'.

Joseph Y.(201) The Definitive Guide to ARM Cortex M3 and Cortex M4 Processors

Jiacun Wang (2017) Real-Time Embedded Systems.

Robert Ashby (2005) Designers Guide to Cypress PSOC Robert Ashby

ZEGARRA, J. (2014). Diseño de un contador en VHDL para la reducción del margen de error en el conteo de pulsos del sensor de detector de cinta adhesiva. (Tesis de grado). Universidad Privada de Tacna. Tacna.

GONZALES, K., MENDEZ, J. (2011). Diseño y fabricación de un módulo entrenador implementando la familia de microcontroladores dsPIC33F. (Tesis de grado). Universidad Pontificia Bolivariana. Bucaramanga.

LINO, A. (2014). Diseño e implementación de plataforma basada en microcontroladores PIC para facilitar el estudio practico y la elaboración de proyectos en la carrera de ingeniería en telecomunicaciones. (Tesis de grado). Universidad católica de Santiago de Guayaquil. Guayaquil.

CYPRESS SEMICONDUCTOR (2017). PSoC 5LP Architecture Technical Reference Manual. San Jose,CA 9513-1709, California.

ANEXOS

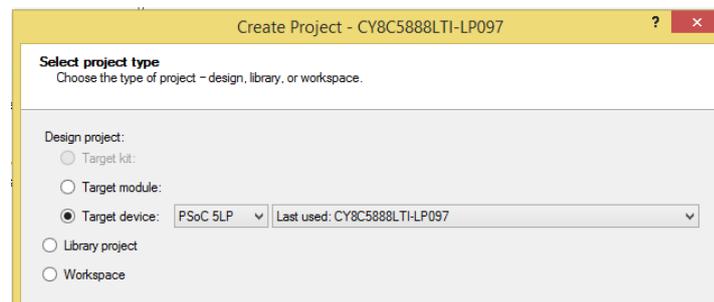
ANEXO A: Creación de un proyecto en PSoC Creator

Crear un Proyecto en PSOC 5LP

Abrimos el programa PSOC CREATOR 4.2

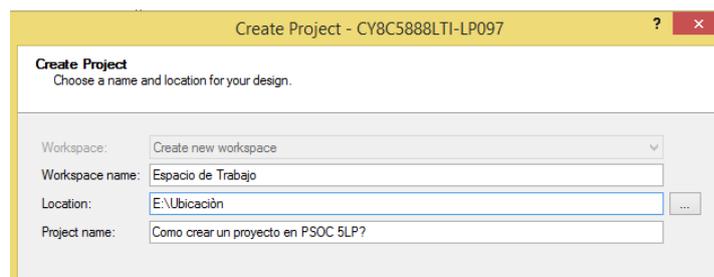
File>New>Project

En Design Project elegimos Target device y seleccionamos PSOC5LP CY8C5888LTI-LP097, click en Next.



En la siguiente ventana seleccionamos Empty Schematic, click en Next.

Asignamos nombre del espacio de trabajo, donde se guardará y el nombre del proyecto, click en Next.



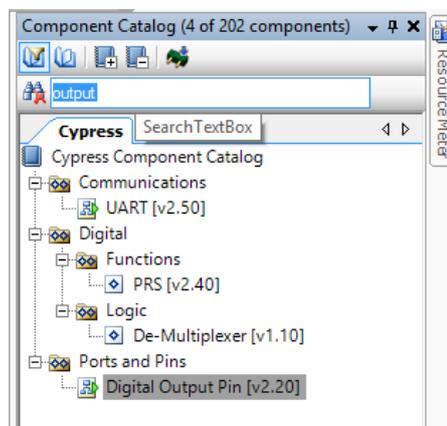
Tenemos el espacio de trabajo listo para realizar ejercicios.

ANEXO B: Uso, Programación y configuración de componentes.

- En *Component Catalog* podemos buscar los componentes que deseemos con solo escribir el nombre.

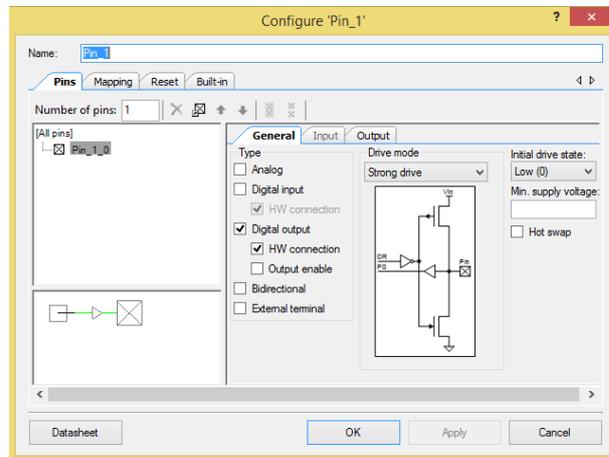
Periféricos PSOC 5LP		
Sistemas Analógicos	Sistemas de comunicaciones	Sistemas Digitales
Conversor Analógico Digital (ADC), Amplificadores (OPAM), Mux Analógicos, Comparadores, Conversor Digital-Analógico (DAC), Acceso a voltajes de referencia	Controladores CAN, I2C, I2S, Interfaces SMBus, LIN, SPI, Serial UART, USB	Contadores, CRC, generador PWM, Registros de desplazamiento, Temporizadores, Funciones Lógicas, Comparadores, Divisor de frecuencias.
Capsense	Display	Filtros
Implementación de sistemas capacitivos	Hardware dedicado a control de Display 7 segmentos y LCD.	Implementación de Filtros Digitales
Configuración de Puertos	Supervisión de Energía	Control de Temperatura
Componentes del sistema		
Convertidores Bost, Bootloaders, Reloj, DMA, EEPROM, RTC, Interrupciones, Temporizadores de sueño.		

En este ejemplo buscaremos una salida digital como *Output*



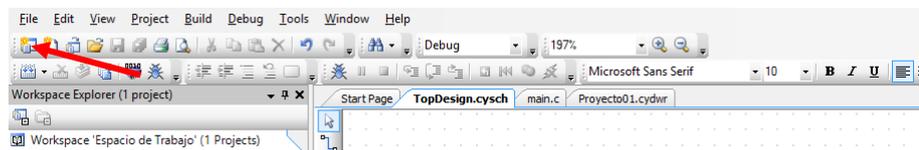
Seleccionamos y arrastramos al espacio de trabajo

Hacemos doble click al componente y se nos desplegara las distintas opciones de configuración del componente.



Podemos configurar de acuerdo a las necesidades que tengamos, también si le damos click derecho al componente, podemos ver su datasheet, ejemplos, etc.

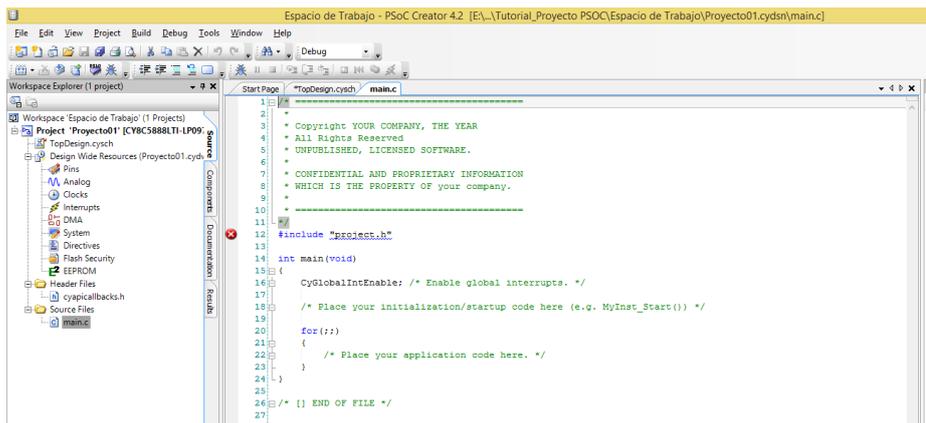
Cuando se tenga todos los componentes configurados se debe Construir el proyecto para que nos pre- cargue las APIS de cada componente.



Una vez configurados se debe programar si es necesario, en: Workspace Explorer > Source Files > Main.c

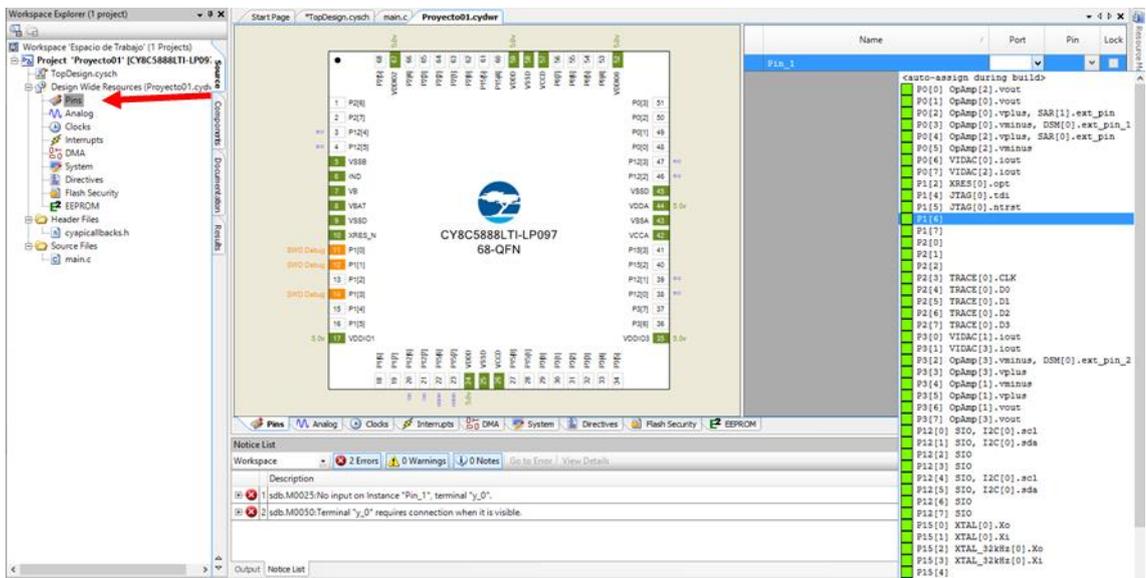
Se abrirá una pestaña donde nos permitirá programar.

Es necesario conocer bien los datasheet de cada componente para poder usar sus APIS dentro del espacio de programación.



En muchos de los componentes tienen pines físicos que deben ser conectados para realizar este procedimiento se debe ir a: Workspace Explorer > Design Wide Resources.

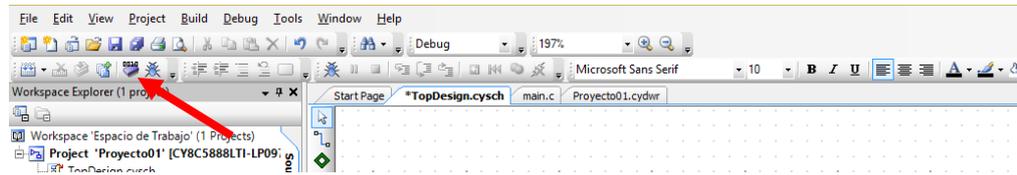
Como se explicó en el capítulo 5, es necesario saber a qué pin se va a añadir el componente, se debe distinguir si usar pines SIO o GPIO, ya que tienen características diferentes para cada aplicación.



Se abrirá una pestaña que permite seleccionar a que pin físico del PSoC 5lp ira relacionado. Existen otras características como ver los Clock

usados o el uso de la EEPROM, etc. Se deja a interés del lector revisar estas opciones.

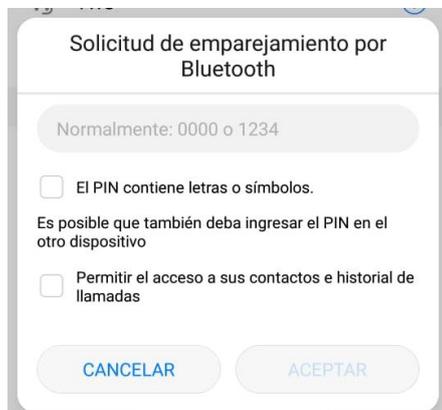
Después de realizar los pasos anteriores se debe cargar al PSoC.



ANEXO C: Descargar la aplicación Serial Bluetooth Terminal

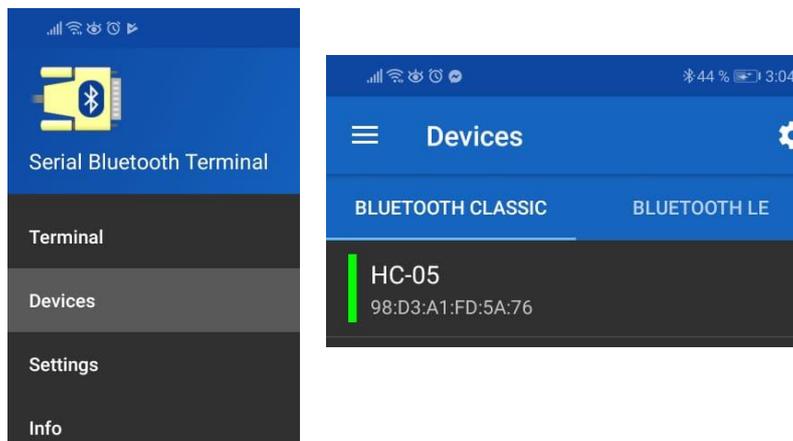
En la pestaña setting Activar Local echo, Receive -> New Line CR+LF

Enlazar el celular con el módulo **HC05** mediante Bluetooth



El pin de emparejamiento es 1234 por defecto, esto se puede cambiar mediante configuración AT.

Ingresar a la aplicación Serial Bluetooth terminal



Entrar al menú de configuración -> y en devices seleccionar HC05, aparecerá la ventana principal de la aplicación un mensaje indicando que se logró conectar el celular con el módulo HC05.

Escriba algún mensaje y pruebe.

ANEXO D: Configuración de comandos AT

Configuración de comandos AT

Seguir la conexión del cuadro.

TX1 (Modulo Bluetooth)	12.7 (RX KIT MINIPROG)
RX1 (Modulo Bluetooth)	12.6 (TX KIT MINIPROG)

Presionar el but15 antes de encender el modulo.

Encender el modulo Bluetooth mediante los selectores.

Para activar el modulo bluetooth se debe tener: BLT-MPU-REG-ON y BL-VIN en estado ON.

Una vez encendido el led14 debe parpadear lentamente aproximadamente cada 2 segundos

Abrir cualquier monitor serial, en nuestro caso usaremos el puerto serial (Seleccionar el puerto adecuado al que va el Miniprogramador) de Arduino a 38000 baudios, NL&CR.

Escribir AT Y presionar enter , se debe recibir una respuesta OK.

Si se recibe el OK está en modo AT listo para las configuraciones.

Comando	Función
AT	Testeo
AT+RESET	Reset
AT+VERSION	Muestra la versión de software
AT+NAME	Muestra el nombre del modulo
AT+RNAME?	Muestra el nombre remoto
AT+ROLE	Muestra el rol master o slave
AT+PASSWORD	Muestra o cambia la clave de paridad

ANEXO E: Datasheet CY8C58LP



PSoC[®] 5LP: CY8C58LP Family
Datasheet

Programmable System-on-Chip (PSoC[®])

General Description

PSoC[®] 5LP is a true programmable embedded system-on-chip, integrating configurable analog and digital peripherals, memory, and a microcontroller on a single chip. The PSoC 5LP architecture boosts performance through:

- 32-bit Arm Cortex-M3 core plus DMA controller and digital filter processor, at up to 80 MHz
- Ultra low power with industry's widest voltage range
- Programmable digital and analog peripherals enable custom functions
- Flexible routing of any analog or digital peripheral function to any pin

PSoC devices employ a highly configurable system-on-chip architecture for embedded control design. They integrate configurable analog and digital circuits, controlled by an on-chip microcontroller. A single PSoC device can integrate as many as 100 digital and analog peripheral functions, reducing design time, board space, power consumption, and system cost while improving system quality.

Features

- Operating characteristics
 - Voltage range: 1.71 to 5.5 V, up to 6 power domains
 - Temperature range (ambient): -40 to 85 °C [1]
Extended temperature parts: -40 to 105 °C
 - DC to 80-MHz operation
 - Power modes
 - Active mode 3.1 mA at 6 MHz, and 15.4 mA at 48 MHz
 - 2-µA sleep mode
 - 300-nA hibernate mode with RAM retention
 - Boost regulator from 0.5-V input up to 5-V output
- Performance
 - 32-bit Arm Cortex-M3 CPU, 32 interrupt inputs
 - 24-channel direct memory access (DMA) controller
 - 24-bit 64-tap fixed-point digital filter processor (DFB)
- Memories
 - Up to 256 KB program flash, with cache and security features
 - Up to 32 KB additional flash for error correcting code (ECC)
 - Up to 64 KB RAM
 - 2 KB EEPROM
- Digital peripherals
 - Four 16-bit timer, counter, and PWM (TCPWM) blocks
 - I²C, 1 Mbps bus speed
 - USB 2.0 certified Full-Speed (FS) 12 Mbps peripheral interface (TID#10840032) using internal oscillator¹
 - Full CAN 2.0b, 16 Rx, 8 Tx buffers
 - 20 to 24 universal digital blocks (UDB), programmable to create any number of functions:
 - 8-, 16-, 24-, and 32-bit timers, counters, and PWMs
 - I²C, UART, SPI, I2S, LIN 2.0 interfaces
 - Cyclic redundancy check (CRC)
 - Pseudo random sequence (PRS) generators
 - Quadrature decoders
 - Gate-level logic functions
- Programmable clocking
 - 3- to 74-MHz internal oscillator, 1% accuracy at 3 MHz
 - 4- to 25-MHz external crystal oscillator
 - Internal PLL clock generation up to 80 MHz
 - Low-power internal oscillator at 1, 33, and 100 kHz
 - 32.768-kHz external watch crystal oscillator
 - 12 clock dividers routable to any peripheral or I/O
- Analog peripherals
 - Configurable 8- to 20-bit delta-sigma ADC
 - Up to two 12-bit SAR ADCs
 - Four 8-bit DACs
 - Four comparators
 - Four opamps
 - Four programmable analog blocks, to create:
 - Programmable gain amplifier (PGA)
 - Transimpedance amplifier (TIA)
 - Mixer
 - Sample and hold circuit
 - CapSense[®] support, up to 62 sensors
 - 1.024 V ±0.1% internal voltage reference
- Versatile I/O system
 - 46 to 72 I/O pins – up to 62 general-purpose I/Os (GPIOs)
 - Up to eight performance I/O (SIO) pins
 - 25 mA current sink
 - Programmable input threshold and output high voltages
 - Can act as a general-purpose comparator
 - Hot swap capability and overvoltage tolerance
 - Two USBIO pins that can be used as GPIOs
 - Route any digital or analog peripheral to any GPIO
 - LCD direct drive from any GPIO, up to 46 × 16 segments
 - CapSense support from any GPIO
 - 1.2-V to 5.5-V interface voltages, up to four power domains
- Programming, debug, and trace
 - JTAG (4-wire), serial wire debug (SWD) (2-wire), single wire viewer (SWV), and Traceport (5-wire) interfaces
 - Arm debug and trace modules embedded in the CPU core
 - Bootloader programming through I²C, SPI, UART, USB, and other interfaces
- Package options: 68-pin QFN, 100-pin TQFP, and 99-pin CSP
- Development support with free PSoc Creator[™] tool
 - Schematic and firmware design support
 - Over 100 PSoc Components[™] integrate multiple ICs and system interfaces into one PSoc. Components are free embedded ICs represented by icons. Drag and drop component icons to design systems in PSoc Creator.
 - Includes free GCC compiler, supports Keil/Arm MDK compiler
 - Supports device programming and debugging

Notes

1. The maximum storage temperature is 150 °C in compliance with JEDEC Standard JESD22-A103, High Temperature Storage Life.
2. This feature on select devices only. See [Ordering Information](#) on page 127 for details.

The PSoC device incorporates flexible internal clock generators, designed for high stability and factory trimmed for high accuracy. The internal main oscillator (IMO) is the master clock base for the system, and has one-percent accuracy at 3 MHz. The IMO can be configured to run from 3 MHz up to 74 MHz. Multiple clock derivatives can be generated from the main clock frequency to meet application needs. The device provides a PLL to generate system clock frequencies up to 80 MHz from the IMO, external crystal, or external reference clock. It also contains a separate, very low-power internal low-speed oscillator (ILO) for the sleep and watchdog timers. A 32.768-kHz external watch crystal is also supported for use in RTC applications. The clocks, together with programmable clock dividers, provide the flexibility to integrate most timing requirements.

The CY8C58LP family supports a wide supply operating range from 1.71 to 5.5 V. This allows operation from regulated supplies such as $1.8 \pm 5\%$, $2.5 \text{ V} \pm 10\%$, $3.3 \text{ V} \pm 10\%$, or $5.0 \text{ V} \pm 10\%$, or directly from a wide range of battery types. In addition, it provides an integrated high efficiency synchronous boost converter that can power the device from supply voltages as low as 0.5 V. This enables the device to be powered directly from a single battery. In addition, you can use the boost converter to generate other voltages required by the device, such as a 3.3 V supply for LCD glass drive. The boost's output is available on the VBOOST pin, allowing other devices in the application to be powered from the PSoC.

PSoC supports a wide range of low power modes. These include a 300-nA hibernate mode with RAM retention and a 2- μA sleep mode with RTC. In the second mode, the optional 32.768-kHz watch crystal runs continuously and maintains an accurate RTC.

Power to all major functional blocks, including the programmable digital and analog peripherals, can be controlled independently by firmware. This allows low power background processing when some peripherals are not in use. This, in turn, provides a total device current of only 3.1 mA when the CPU is running at 6 MHz.

The details of the PSoC power modes are covered in the [Power System](#) on page 26 of this datasheet.

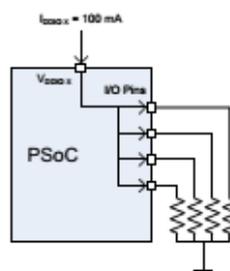
PSoC uses JTAG (4 wire) or SWD (2 wire) interfaces for programming, debug, and test. Using these standard interfaces you can debug or program the PSoC with a variety of hardware solutions from Cypress or third party vendors. The Cortex-M3 debug and trace modules include FPB, DWT, ETM, and ITM. These modules have many features to help solve difficult debug and trace problems. Details of the programming, test, and debugging interfaces are discussed in the [Programming, Debug Interfaces, Resources](#) on page 61 of this datasheet.

2. Pinouts

Each VDDIO pin powers a specific set of I/O pins. (The USBIOs are powered from VDDD.) Using the VDDIO pins, a single PSoC can support multiple voltage levels, reducing the need for off-chip level shifters. The black lines drawn on the pinout diagrams in [Figure 2-3](#) and [Figure 2-4](#), as well as [Table 2-1](#), show the pins that are powered by each VDDIO.

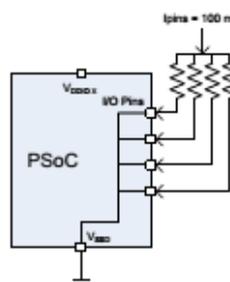
Each VDDIO may source up to 100 mA total to its associated I/O pins, as shown in [Figure 2-1](#).

Figure 2-1. VDDIO Current Limit



Conversely, for the 100-pin and 68-pin devices, the set of I/O pins associated with any VDDIO may sink up to 100 mA total, as shown in [Figure 2-2](#).

Figure 2-2. I/O Pins Current Limit

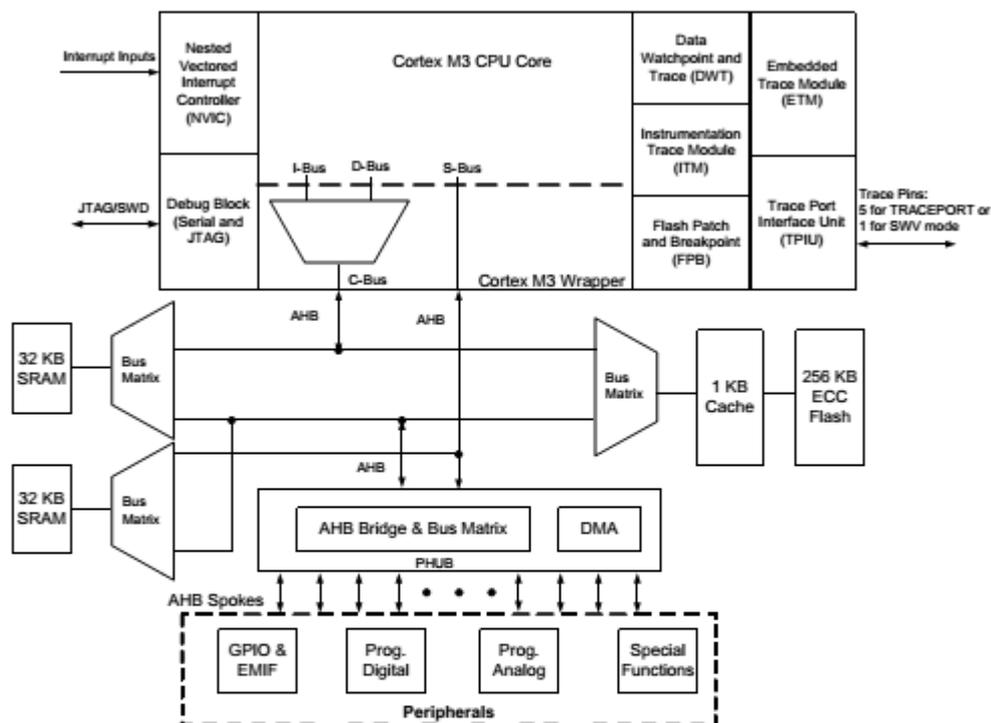


4. CPU

4.1 Arm Cortex-M3 CPU

The CY8C58LP family of devices has an Arm Cortex-M3 CPU core. The Cortex-M3 is a low-power 32-bit three-stage pipelined Harvard-architecture CPU that delivers 1.25 DMIPS/MHz. It is intended for deeply embedded applications that require fast interrupt handling features.

Figure 4-1. Arm Cortex-M3 Block Diagram



The Cortex-M3 CPU subsystem includes these features:

- Arm Cortex-M3 CPU
- Programmable nested vectored interrupt controller (NVIC), tightly integrated with the CPU core
- Full featured debug and trace modules, tightly integrated with the CPU core
- Up to 256 KB of flash memory, 2 KB of EEPROM, and 64 KB of SRAM
- Cache controller
- Peripheral HUB (PHUB)
- DMA controller
- External memory interface (EMIF)

4.1.1 Cortex-M3 Features

The Cortex-M3 CPU features include:

- 4 GB address space. Predefined address regions for code, data, and peripherals. Multiple buses for efficient and simultaneous accesses of instructions, data, and peripherals.
- The Thumb[®]-2 instruction set, which offers Arm-level performance at Thumb-level code density. This includes 16-bit and 32-bit instructions. Advanced instructions include:
 - Bit-field control
 - Hardware multiply and divide
 - Saturation
 - If-Then
 - Wait for events and interrupts
 - Exclusive access and barrier
 - Special register access

ANEXO F: Tabla de principales fabricantes de microcontroladores

Fabricante	Características
AVR- Microchip	Microchip Technology es una de los fabricantes más grandes de componentes electrónicos, Además de Microcontroladores de 8, 16 y 32 bits, manufactura memorias, circuitos integrados, controladores LED y de display, amplificadores operaciones, ADCs y DACs, etc.
NXP	Compañía fundada como parte de la firma de eléctrica y electrónica Phillips en 1953. Su portafolio incluye productos para procesamiento de señales, señales mixtas, microcontroladores, automotriz, RF, señales analógicas, además de inventar la interfaz I2C
Silicon labs	Fabricante ubicado en EUA, fundado en 1998 y siendo su principal mercado el desarrollo de microcontroladores, comunicaciones inalámbricas, RF y sensores Su portafolio de microcontroladores posee la familia de CPU Arm Cortex – M de 32 bits y además Microcontroladores de 8-bits basados en el Intel 8051.
Renesas	Ubicada en Tokio, Japon, esta empresa ofrece un amplio rango de microcontroladores para varios segmentos de mercado, incluyendo automotriz, consumidor, etc. Su portafolio incluye además IC, amplificadores, componentes discretos y de potencia, RF, dispositivos analógicos.
Intel	Es una de las compañías líder en el diseño y manufactura de procesadores para el suministro de Microprocesadores a computadoras personales y servidores. Produce además microcontroladores de 32 bits, SoCs, FPGAs, tarjetas madre y periféricos para computadora.
Texas Instruments	Fabricante de EUA, con más de 80 años en el mercado de semiconductores, desarrollo en tecnología RF, tecnologías Wireless y circuitos integrados analógicos. En su portafolio se encuentran microcontroladores de bajo consumo y alto desempeño de 16 y 32 bits.
ST	Multinacional ubicada en Europa, formada en 1987 por la unión de compañías Italiana-Francesa. En su portafolio se ubica además de microcontroladores, la manufactura de circuitos integrados, componentes analógicos, MEMS, dispositivos discretos, RF, segmento automotriz, etc

ANEXO G: Familias de Procesadores ARM

Cortex A

Procesadores de aplicaciones diseñado para operaciones altamente complejas, como sistemas operativos en sistemas embebidos, éstos requieren de alto poder de procesamiento, siendo empleado en servidores, dispositivos móviles como celulares, en industria automotriz, y puertas de acceso IoT.

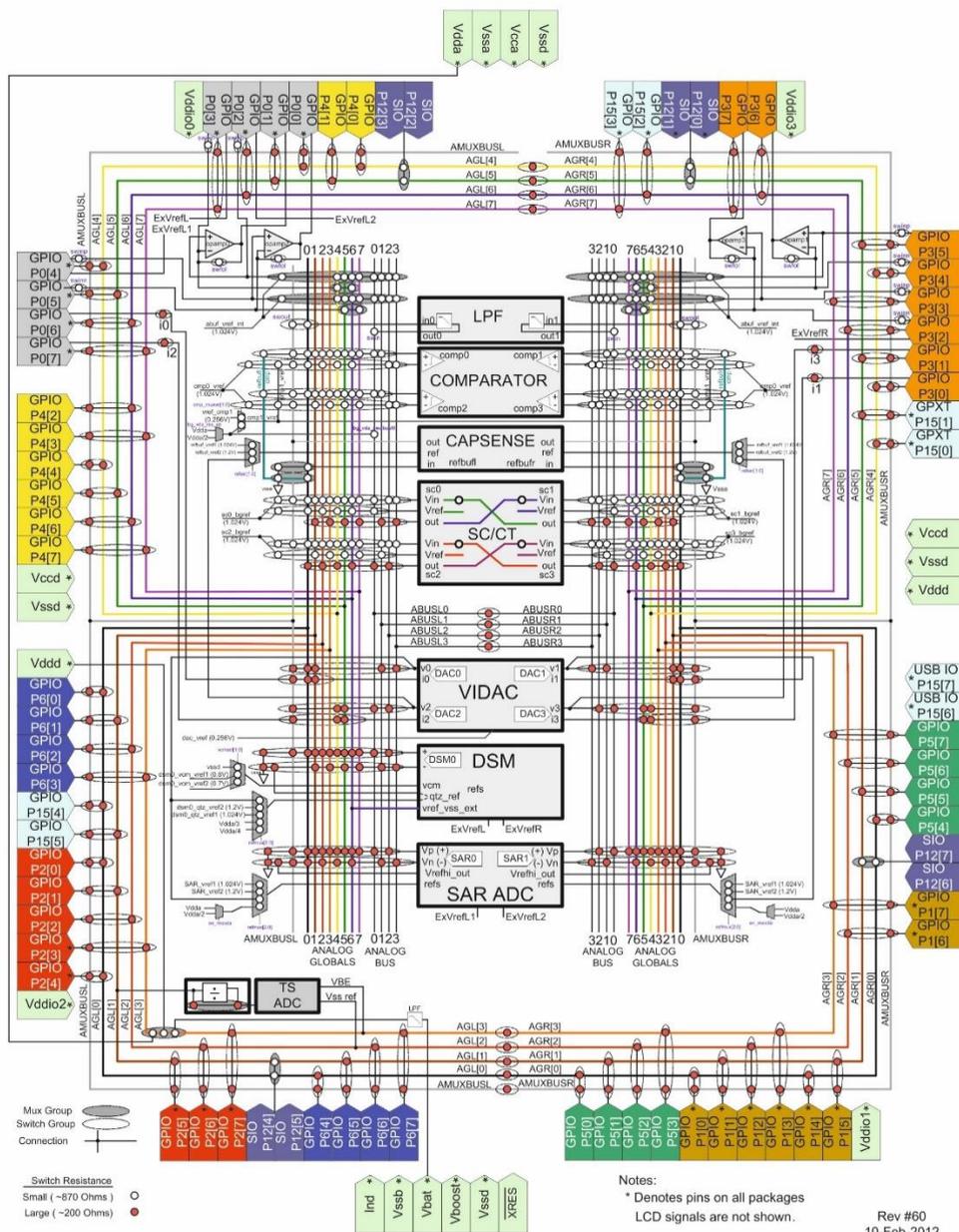
CORTEX R

Este segmento de procesadores está enfocado en aplicaciones de respuesta de tiempo real o determinística, son necesarias a implementar, así como dispositivos de seguridad crítica. Siendo empleado en dispositivos médicos, sistemas abs de frenado, como bolsas de aire.

CORTEX M

Ultimo segmento que busca eficiencia de energía, bajo consumo, bajo coste, así como fácil desarrollo para pequeñas aplicaciones sencillas, como microcontroladores o procesadores de señales mixtas.

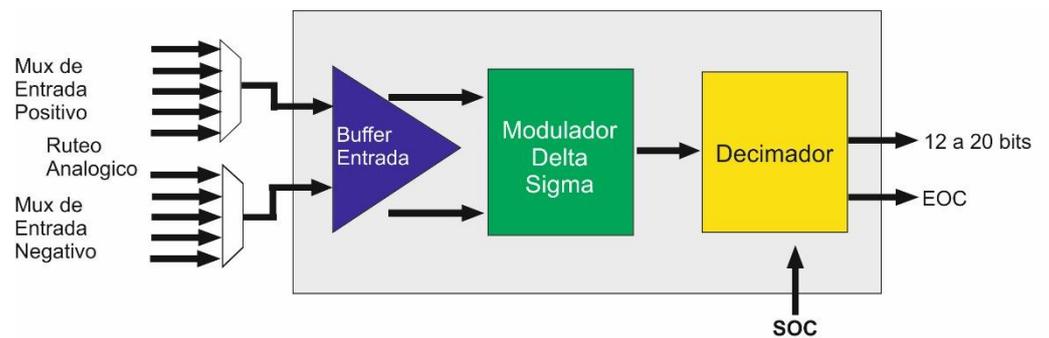
ANEXO H: Mapa Analógico de PSOC 5LP y ADC DELTA SIGMA



ADC DELTA-SIGMA

La familia de PSoC 5LP contiene un conversor analógico digital Delta-Sigma, que posee las siguientes características:

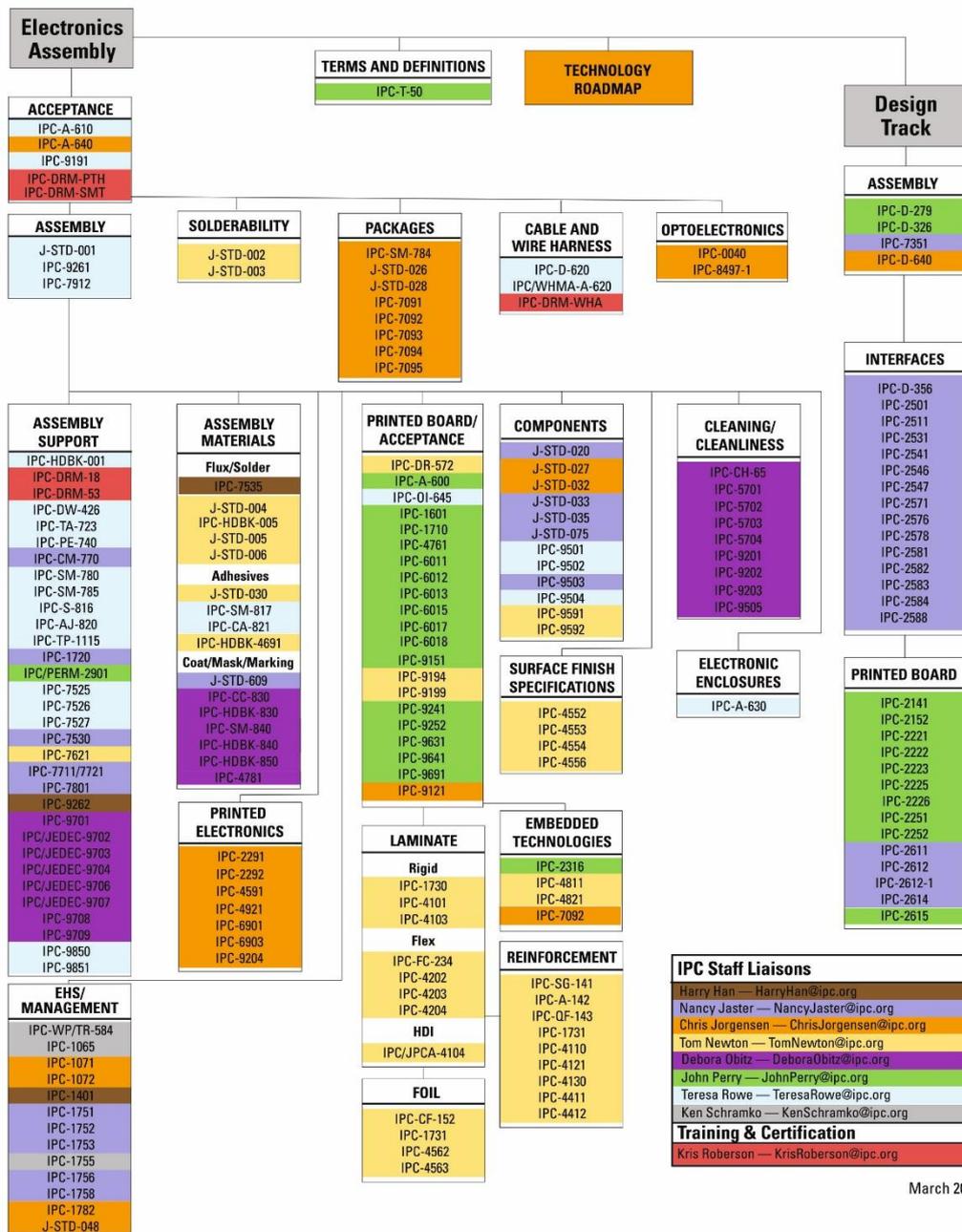
- ✓ Entrada Diferencial.
- ✓ Alta resolución programable de 8 a 20 bits.
- ✓ Excelente linealidad.
- ✓ Aplicaciones de procesamiento de señal de audio a medición.
- ✓ 4 modos de operación: Único, Continuo, Múltiple y Turbo.



ANEXO I: Mapa de estándares IPC



ÁRBOL DE ESTÁNDARES IPC



March 2018

ANEXO J: Tabla de componentes

Se presenta la lista de todos los componentes usados en la placa de expansión modular, si se requiere ubicar cada componente en la misma placa física se debe buscar el nombre de la columna serigrafía ya que esta, es la que aparece en dicha placa.

Comentario	Descripción	Serigrafía	Footprint	Cantidad
Connector		5V ONLY, CONN1, Serial/ToPC	1x2x2.54 Pin Header TH V	3
Connector		7SEG-H	1x12x2.54 Pin Header TH V	1
Connector		AC-VIN, BL-VIN, BLT- MPU-REG-ON, DIP, ENC2, ESP-REG-ON, EXT-REG-ON, LCD- VIN, LM35, PB, RGB- H, SD-REG-ON, SSR- VIN	1x3x2.54 Pin Header TH V	13
Connector		AP #1, AP #2, DP #2, UART/I2C-H	1x6x2.54 Pin Header TH V	4
Bluetooth Generic hc05	Bluetooth Generic hc05	BL1	PCBComponent_1	1
Push Button		but1, but2, but3, but4, but5, but6, but7, but8	TACTISW 6*6*1.5mm	8
Push Button		but10, but11, but15	TactiSw 4*4*1.5mm	3
Buzer Generic	Buzer Generic	BUZZER	BuzzerGen	1
10uF	Capacitor, generic	C1, C3, C5, C7, C9, C11, C13, C15, C19, C23	C1206-0.80	10
100nF	Capacitor, generic	C2, C4, C6, C8, C10, C12, C14, C16	C0805-0.80	8
10nF	Capacitor, generic	C17	C0805-0.80	1
0.1uF	Capacitor, generic	C18, C20	C0805-0.80	2
2.2nF	Capacitor, generic	C21	C0805-0.80	1
220uF		C22, Cin	08x10CAPE	2
100nF	Capacitor, generic	C24	C0805-1.25	1
Header F 2x10	HEADER 2X10	CAPS-H	HEADER2X10	1

NON INVERTIN	CD4050 CONVERSION LOGICO 5V A 3.3V	CD1, CD2	PCBComponent_1	2
1N4148	DIODOS DE PROPOSITO GENERAL	D1	DO-35 Glass	1
DHT11	Sensor de Humedad	DHT	DHT11FT	1
Dip8		Dip1	DIP_8	1
Connector		DIP-H, DP #1, DP #4 D/A, LEDS-H, PUSH-H	1x8x2.54 Pin Header TH V	5
Catodo Comun	7 segmentos catodo comun 0.36" 30*14mm	DISPLAY	7Seg,4digitos 0.36mm	1
Connector		DP #3, LCD-H	1x7x2.54 Pin Header TH V	2
Encoder Digital con boton central		ENC	Encoder Digital	1
ESP8266 ESP_12	ESP8266 ESP-12	ESP8266 12F	ESP8266 ESP_12	1
FUSE 2A 250V	Resistor, generic	F2	R Axial 0.4	1
DC-005	Conn Dc Power Jack 2.1mm	J1	NINIGI_DC-005	1
LCD 16X2	LCD 16X2 GENERIC	LCD1	PCBComponent_1	1
LDR		LDR	LDR	1
smd led	1206 0508	Led1, Led2, Led3, Led4, Led5, Led6, Led7, Led8, Led9	SMD1206LED	9
smd led	1206 0508	Led10, Led11, Led12, Led13, Led14	SMD0805LED	5
Connector		MINIPROG	1x5x2.54 Pin Header TH V	1
MPU-6050	Acelerometro 3 axis MPU6050	MPU6050	QFN50P400X400X95- 24N	1
MMBT2222	transistores NPN smd mmbt2222	NPN1, NPN2, NPN3, NPN4, NPN5	MMBT2222	5
10K	Potenciometro 3 pines	Pot1	Trimer SD 3mm	1
10K	Potenciometro 3 pines	Pot2	3296 Trimmer	1

CY8CKIT-059 PSOC®	CY8CKIT-059 PSOC® 5LP PROTOTYPING KIT	PSOC 5LP	PCBComponent_1	1
330	Resistor, generic	R1, R2, R3, R4, R5, R6, R7, R8, R16, R25, R27, R28, R29, R30, R32, R33, R35, Rin	R0805-0.45	18
10K	Resistor, generic	R9, R10, R11, R12, R13, R14, R15, R24, R40, R43, R45, R47	R0805-0.45	12
1k	Resistor, generic	R17, R18, R19, R20, R46	R0603-0.45	5
330	Resistor, generic	R21,R37,R36, R38	R0603-0.45	1
4.7k	Resistor, generic	R22	R0805-0.45	1
1k	Resistor, generic	R23, R26, R41, R44, R51	R0805-0.45	5
200	Resistor, generic	R37	R0603-0.45	1
5.6K	Resistor, generic	R39, R42, R50	R0603-0.45	3
100k	Resistor, generic	R49	R0603-0.45	1
AMS1117- SOC223	Regulador 3.3v smd	Reg1, Reg2, Reg3, Reg4	AMS1117-SOC223	4
rgb smd 5050	LED RGB SMD 5050	Rgb1	rgb5050	1
Connector		SD-H, XTAC-H	1x4x2.54 Pin Header TH V	2
Micro SD Pinout	Micro SD Pinout Socket	SD1	MICRO SD	1
Connector		SHIELD, SSR	1x1x2.54 Pin Header TH V	2
Terminal Block 2pin		SSR-OUT	PCB Terminal 2pin 5mm	1
RELE DE ESTADO SOLIDO	RELE DE ESTADO SOLIDO	SSR1	PCBComponent_1	1
Toggle Button with Latch	Boton de Encendido	TB1	ToggleButton8mm	1

ANEXO K: Matriz de consistencia

PLANTEAMIENTO DEL PROBLEMA	HIPOTESIS	OBJETIVO	VARIABLES	INDICADORES	MÉTODOS
<p>Problema General:</p> <p>¿Cómo el diseño e implementación de una tarjeta de expansión modular basado en el PSoC CY8C5888LTI-LP097 permitirá desarrollar e integrar diferentes periféricos al Programmable System on Chip (PSoC) 5LP de la marca Cypress Semiconductor?</p>	<p>Hipótesis General:</p> <p>Una tarjeta de expansión correctamente diseñada para la placa de desarrollo PSOC 5LP y con un amplio número de periféricos conectados permite mejorar el diseño de proyectos al perder menos tiempo en conexiones de hardware y ampliar los conocimientos en diseño electrónico.</p>	<p>Objetivo General:</p> <p>Desarrollar y comprobar el funcionamiento de una tarjeta electrónica que permita la interconexión e integración de distintos periféricos al kit de desarrollo PSoC 5LP.</p>	<p>Variable Independiente:</p> <ul style="list-style-type: none"> Tarjeta electrónica de expansión modular <p>Variable Dependiente:</p> <ul style="list-style-type: none"> Periféricos Interfaces 	<ul style="list-style-type: none"> Número de Periféricos a desarrollar Número de interfaces basados en la tarjeta de expansión 	<p>El Método de investigación es Aplicada</p>
<p>Problema específico:</p> <ul style="list-style-type: none"> ¿Qué periféricos necesita una tarjeta de expansión modular basado en el kit de desarrollo PSoC 5LP? ¿Qué interfaces necesitan los periféricos para una tarjeta de expansión modular con el software PSoC Creator? 	<p>Hipótesis Especifica:</p> <ul style="list-style-type: none"> La tarjeta de expansión modular al poseer mayor número de periféricos, incrementa el número de proyectos a realizar y la facilidad de conexión La comprobación de las interfaces basadas en la tarjeta de expansión modular verifican el correcto funcionamiento de los periféricos en el entorno de desarrollo PSoC Creator 	<p>Objetivo Específico:</p> <ul style="list-style-type: none"> Desarrollar periféricos para la tarjeta de expansión modular basada en el PSoC CY8C5888LTI-LP097 Desarrollar interfaces para los periféricos de la tarjeta de expansión con el software PSoC Creator 			