

Trabajo Final de Grado

Grado en Ingeniería de las Tecnologías de Telecomunicación

Diseño de etapas amplificadoras de bajo consumo para señales ultrasónicas

Autora: Esther María Bravo Salguero

Tutor: Ramón González Carvajal

Departamento de Ingeniería Electrónica
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2021



Trabajo Final de Grado
Grado en Ingeniería de las Tecnologías de Telecomunicación

Diseño de etapas amplificadoras de bajo consumo para señales ultrasónicas

Autora:

Esther María Bravo Salguero

Tutor:

Ramón González Carvajal

Profesor Catedrático de Universidad

Departamento de Ingeniería Electrónica
Escuela Técnica Superior de Ingeniería
Universidad de Sevilla

Sevilla, 2021

Trabajo Final de Grado: Diseño de etapas amplificadoras de bajo consumo para señales ultrasónicas

Autor: Esther María Bravo Salguero

Tutor: Ramón González Carvajal

El tribunal nombrado para juzgar el trabajo arriba indicado, compuesto por los siguientes miembros:

Presidente:

Vocal/es:

Secretario:

acuerdan otorgarle la calificación de:

El Secretario del Tribunal

Fecha:

A mis amigos
A mi familia
A mis maestros

Agradecimientos

Sinceramente no me creo que esté escribiendo estas líneas. Parece que fue ayer cuando estaba decidiendo qué rama de Bachillerato escoger y ahora de repente resulta que ya he terminado la carrera. Sin duda, estos últimos 5 años han sido todo un reto tanto a nivel académico como a nivel personal y me siento súper orgullosa de haberlos afrontado y de demostrarle a mi antiguo yo que si me propongo algo puedo conseguirlo. Quiero agradecer a tantas personas que no sé si me cabrán todas aquí, porque si de algo se han caracterizado estos años es de conocer a mucha gente nueva.

En primer lugar quiero agradecer a mis amigos del pueblo de siempre. En concreto quiero agradecer a mi amiga Bea por su confianza en mí cuando ni yo misma la tenía y por estar ahí siempre para mí. También quiero agradecer a Pablo y Josema por no haberme dejado sola el primer año de carrera donde me sentía tan sola (y a Pablo en concreto por ayudarme con las asignaturas los primeros años). Hablando de eso, también quiero agradecer a mi amigo Jesús por la misma razón, encontrarlo el primer año y seguir conservando la amistad me hace muy feliz.

Continuando con personas que he conocido en la carrera, quiero dar las gracias a mi grupo de amigos/compañeros, los “etsiliados”, por todos los momentos tan divertidos compartidos en tantos sitios diferentes. En concreto quiero dar las gracias a mi gran amiga Aurora. Nunca pensé que encontraría a alguien en la carrera tan parecida a mí y con tanta compatibilidad. Muchas gracias por los innumerables días en la biblioteca, o en el césped, o en cualquier parte, cada momento contigo es especial.

Hay varias personas más a las que me gustaría agradecer de forma especial, pero dado que estos agradecimientos no pueden ser eternos, os voy a mencionar más brevemente. Gracias a Mati, Fernando y Juan. Sabéis lo que significáis para mí.

Muchas gracias a mi gran descubrimiento de 2019, Pedro. Llegaste cuando estaba en uno de mis peores momentos y me regalaste tu amistad de forma altruista sin pedir nada a cambio. Ha sido un auténtico placer estar codo con codo contigo estos últimos años en la recta final de la carrera. Es un lujo tenerte como compañero de clase y de prácticas y de trabajos, pero más lo es tenerte como amigo.

También quiero darle las gracias a mi familia, pero en especial a mi madre. Por muchas peleas que tengamos, es innegable que es la mejor madre del mundo. Muchas gracias por tu apoyo incondicional y tu comprensión, mamá.

Por último, pero no menos importante, quiero darle las gracias a mi tutor del TFG, Ramón. Desde la primera vez que me dio clases tuve la sensación de que tenía que ser mi tutor. La pasión que pone en enseñar a los alumnos y con la naturalidad que lo hace son admirables. Muchas gracias por toda la ayuda que me has brindado a lo largo del proyecto.

Esther María Bravo Salguero

Sevilla, 2021

Resumen

Las señales ultrasónicas o ultrasonidos son una serie de ondas mecánicas, normalmente longitudinales, cuya frecuencia está por encima de la capacidad de audición del oído humano, es decir, por encima de 20 kHz, llegando hasta frecuencias del nivel de MHz. Este tipo de señales están a la orden del día debido a su amplio rango de aplicaciones tanto médicas como tecnológicas, usándose para detectar objetos o medir distancias.

En este trabajo nos vamos a centrar en una aplicación concreta de las señales ultrasónicas, que es la medición de la velocidad de un flujo de gas que circula por un tubo a través del uso de señales ultrasónicas. En concreto, nos vamos a encargar de amplificar esta señal ultrasónica implementando una etapa de bajo consumo, a diferencia de las etapas amplificadoras usadas hoy en día.

Abstract

Ultrasonic signals or ultrasounds are a series of mechanical waves, normally linear, whose frequency is over the human's ear hearing capacity, that is, above 20 kHz, reaching frequencies at the level of MHz. These types of signals are commonly used nowadays because of its wide range of medical and technological applications, being used to detect objects or to measure distances.

In this project, we are going to be focused in a specific application of ultrasonic signals, which is the measurement of a gas flow's speed that moves around a tube through the use of ultrasonic signals. In particular, we are going to amplify this ultrasonic signal by designing a low consumption circuit, unlike the amplifiers circuits used currently.

Índice

Agradecimientos	ix
Resumen	xi
Abstract	xiii
Índice	xiv
Índice de Tablas	xvi
Índice de Figuras	xviii
1 Introducción	1
1.1. <i>Estado del arte</i>	1
1.2. <i>Objetivos</i>	3
2 Descripción de Especificaciones del Circuito	5
2.1. <i>Programa de diseño utilizado</i>	5
2.1.1 Tecnología seleccionada	5
2.2. <i>Circuito etapa amplificadora</i>	6
2.2.1 Simulaciones	9
2.3. <i>Diagrama de bloques</i>	14
2.3.1 Simulaciones	16
3 Diseño de bloques	19
3.1 <i>Diseño del amplificador operacional</i>	19
3.2 <i>Diseño del transconductor</i>	26
4 Resultados	37
4.1 <i>Diseño de etapa de bajo ruido</i>	40
4.2 <i>Combinaciones de etapas</i>	42
4.3 <i>Estudio de ruido</i>	43
5 Conclusiones	47
5.1 <i>Líneas futuras</i>	47
ANEXO A: Fichero de la Tecnología de 180 nm	49
Referencias	53

ÍNDICE DE TABLAS

Tabla 2–1. Consumo total para distintas intensidades	6
Tabla 2–2. Combinaciones de valores para R_{gain} y g_m	13
Tabla 2–3. Valores para los elementos de cada etapa	14
Tabla 3–1. Tamaño de los transistores que componen la etapa del par diferencial	21
Tabla 3–2. Tamaño de los transistores que componen la etapa de salida	22
Tabla 3–3. Comprobación de las condiciones de saturación para cada transistor	25
Tabla 4–1. Valores de parámetros para distintas combinaciones de etapas	42

ÍNDICE DE FIGURAS

Figura 1-1. Esquema del flujo de gas a través de un tubo (extraída de [2])	1
Figura 1-2. Ecuaciones para calcular la velocidad del flujo de gas v (extraída de [2])	1
Figura 1-3. Diferentes configuraciones de los transductores ultrasónicos (extraída de [4])	2
Figura 1-4. Esquema de funcionamiento de la técnica usando comparador (extraída de [4])	2
Figura 1-5. Esquema de funcionamiento de la técnica usando correlación (extraída de [4])	3
Figura 1-6. Diagrama de bloques simplificado del integrado (extraída de [5])	4
Figura 2-1. Comparación topología normal con topología Cherry-Hooper (extraídas de [11][10])	7
Figura 2-2. Esquema de la topología Cherry-Hooper (extraída de [10])	7
Figura 2-3. Circuito realizado en Cadence simulando la topología Cherry-Hooper	8
Figura 2-4. Análisis paramétrico de la variable gm	9
Figura 2-5. Análisis paramétrico de la variable $routota$	10
Figura 2-6. Análisis paramétrico de la variable $Rgain$	10
Figura 2-7. Análisis paramétrico de la variable $GAIN$	11
Figura 2-8. Análisis paramétrico de la variable $routopa$	11
Figura 2-9. Comparación $routota$ y $Rgain$	12
Figura 2-10. Comparación $Rgain$ y $routopa$	13
Figura 2-11. Circuito con topología Cherry-Hopper añadiendo pines	15
Figura 2-12. Símbolo del circuito con topología Cherry-Hopper	16
Figura 2-13. Circuito completo con las tres etapas	16
Figura 2-14. Respuesta en frecuencia de cada etapa del circuito completo	17
Figura 2-15. Respuesta en frecuencia de la tercera etapa del circuito completo con gm variable	18
Figura 3-1. Modelo del amplificador operacional	19
Figura 3-2. Intensidades de cada transistor del circuito del amplificador operacional	23
Figura 3-3. Tensiones que interfieren en los rangos de señal de entrada y salida	23
Figura 3-4. Rangos de señal a la entrada y a la salida	24
Figura 3-5. Circuito para simular el amplificador operacional	25
Figura 3-6. Respuesta en frecuencia del amplificador operacional diseñado	26
Figura 3-7. Modelo del transconductor	27
Figura 3-8. Circuito usado para el diseño del transconductor	29
Figura 3-9. Circuito para simular el transconductor	30
Figura 3-10. Intensidades y tensiones de cada transistor del circuito del transconductor fijo	31

Figura 3-11. Respuesta en frecuencia del transconductor fijo diseñado	32
Figura 3-12. Intensidades y tensiones de cada transistor del circuito del transconductor programable	33
Figura 3-13. Respuesta en frecuencia del transconductor programable diseñado	34
Figura 3-14. Circuito del transconductor programable	34
Figura 3-15. Respuesta en frecuencia del transconductor programable	35
Figura 3-16. Respuesta en frecuencia del transconductor programable para distintos valores de W	35
Figura 4-1. Topología Cherry-Hopper con sus elementos diseñados internamente	37
Figura 4-2. Etapas con topología Cherry-Hooper: circuito completo	38
Figura 4-3. Respuesta en frecuencia de las tres etapas en serie	38
Figura 4-4. Análisis transitorio de las tres etapas en serie	39
Figura 4-5. Armónicos del circuito en dB	39
Figura 4-6. Ruido equivalente a la entrada del circuito	40
Figura 4-7. Esquema del transconductor simple	41
Figura 4-8. Elementos que añaden mayor ruido al circuito	44
Figura 4-9. Modelo de ruido para un transistor mosfet	44
Figura 4-10. Ruido del circuito después de las modificaciones de transistores	45
Figura 4-11. Ruido del circuito después de las modificaciones de resistencia	46

1 INTRODUCCIÓN

Las señales ultrasónicas o ultrasonidos son una serie de ondas mecánicas, normalmente longitudinales, cuya frecuencia está por encima de la capacidad de audición del oído humano, es decir, por encima de 20kHz, llegando hasta frecuencias del nivel de MHz. Este tipo de señales están a la orden del día debido a su amplio rango de aplicaciones tanto médicas como tecnológicas, usándose para detectar objetos o medir distancias. [1]

En este trabajo nos vamos a centrar en una aplicación concreta de las señales ultrasónicas, que es la medición de la velocidad de un flujo de gas que circula por un tubo a través del uso de señales ultrasónicas. En concreto, nos vamos a encargar de amplificar esta señal ultrasónica implementando una etapa amplificadora de bajo consumo, a diferencia de las etapas amplificadoras usadas hoy en día.

1.1. Estado del arte

Este proyecto se va a centrar en el diseño de una etapa amplificadora para señales ultrasónicas, intentando mejorar las que existen actualmente. Antes de entrar en el contenido del trabajo en sí vamos a explicar en qué consiste la medición de flujo de gas mediante transductores ultrasónicos y a comentar las estructuras y procedimientos existentes para ello.

Como se viene comentando, este trabajo se basa en la medición de flujo de un gas a través de un tubo usando dos transductores ultrasónicos. Para verlo un poco más claro, vamos a hacer uso de la siguiente imagen:

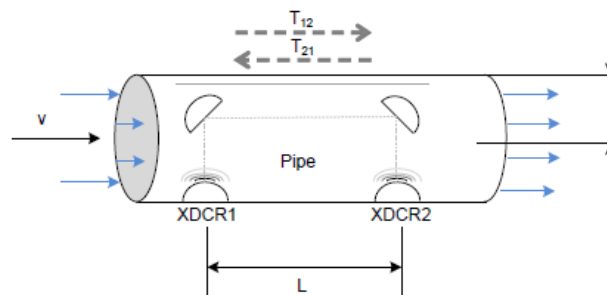


Figura 1-1. Esquema del flujo de gas a través de un tubo (extraída de [2]).

El funcionamiento se basa en hacer pasar por un tubo de radio r , un flujo de gas con velocidad v . Para realizar la medición se colocan dos transductores ultrasónicos separados por una distancia L . Al primer transductor se le hace llegar un tren de pulsos y este genera una señal que viaja mediante reflexión hasta llegar al segundo transductor y a continuación este devuelve la señal al primero de la misma forma. Los tiempos de propagación de las señales aparecen indicados en la Figura 1-1, son T_{12} y T_{21} respectivamente. Una vez obtenidos ambos tiempos, se calcularía el flujo v utilizando las siguientes ecuaciones: [2]

$$\begin{aligned} T_{12} &= \frac{L}{c+v} \\ T_{21} &= \frac{L}{c-v} \\ \Delta t &= T_{21} - T_{12} \\ v &= \frac{L}{2} \times \left(\frac{1}{T_{12}} - \frac{1}{T_{21}} \right) = \frac{L}{2} \times \left(\frac{T_{21} - T_{12}}{T_{21}T_{12}} \right) = \frac{L}{2} \times \left(\frac{\Delta T}{T_{21}T_{12}} \right) \end{aligned}$$

Figura 1-2. Ecuaciones para calcular la velocidad del flujo de gas v (extraída de [2]).

donde c es la velocidad del ultrasonido en el medio, v es la velocidad del flujo de gas y L es la longitud de propagación del tubo a lo largo del flujo de gas.

Este procedimiento está basado en el principio de la medida del tiempo de vuelo (en inglés *time of flight*, *ToF*). El tiempo de vuelo hace referencia a la medida del tiempo que tarda un objeto, partícula u onda, en moverse una distancia a través de un medio [3]. En nuestro caso, T_{12} y T_{21} serían los tiempos de vuelo correspondientes al tiempo que tarda la señal ultrasónica en desplazarse por el gas desde el transductor emisor al transductor receptor y viceversa, respectivamente.

Los transductores ultrasónicos pueden tener diversas configuraciones, como las ilustradas en la siguiente figura:

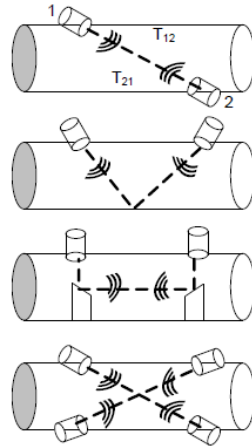


Figura 1-3. Diferentes configuraciones de los transductores ultrasónicos (extraída de [4]).

En el caso de que la línea recta imaginaria que une los transductores no sea paralela al eje de rotación del cilindro, las ecuaciones expuestas en la Figura 1-2 dejarían de ser válidas, teniendo que añadir términos para representar este efecto. En este caso aparece un determinado ángulo α entre el eje de rotación del cilindro y la línea que une los transductores. Las ecuaciones que varían son las que se usan para calcular T_{12} y T_{21} , quedando de la siguiente forma:

$$T_{12} = \frac{L}{c + v \cdot \cos(\alpha)} \quad T_{21} = \frac{L}{c - v \cdot \cos(\alpha)} \quad (1 - 1)$$

Una vez definidas esas fórmulas, el resto de cálculos se mantendrían igual.

La medición de los tiempos de vuelo T_{12} y T_{21} se puede realizar de dos formas, mediante un comparador programable o mediante correlación. A continuación vamos a explicar el funcionamiento de cada técnica.

Comparador: Zero-crossing based using a time-to-digital converter (TDC)

En la Figura 1-4 se ilustra el funcionamiento de esta técnica. La forma de medir el tiempo de vuelo consiste en usar un determinado umbral, de forma que, si la señal que llega al segundo transductor supera ese umbral, a partir de ahí se empezarían a contar ciclos hasta que la señal deje de superar el umbral. El cómputo de estos ciclos conformaría el tiempo de vuelo total. [4]

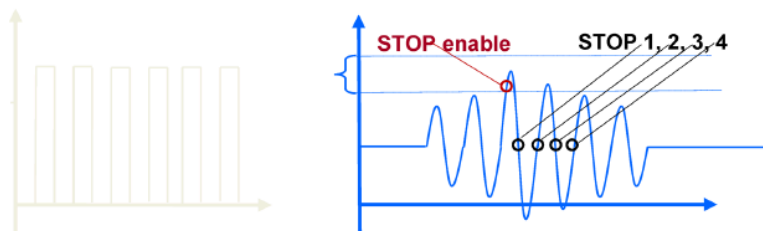


Figura 1-4. Esquema de funcionamiento de la técnica usando comparador (extraída de [4]).

Correlación: Correlation based using an analog-to-digital converter (ADC)

En esta técnica se captura directamente la señal, no se compara con ningún valor como ocurría en la anterior técnica. En este caso se capturan ambas señales, tanto de ida como de vuelta, y posteriormente se realiza la correlación entre ellas, que como sabemos, nos indica la similitud entre ellas. A continuación, se calcularía el máximo punto de la correlación y para finalizar se interpolaría entre los puntos más cercanos a este máximo para obtener el máximo real. En la siguiente figura se puede visualizar el procedimiento. [4]

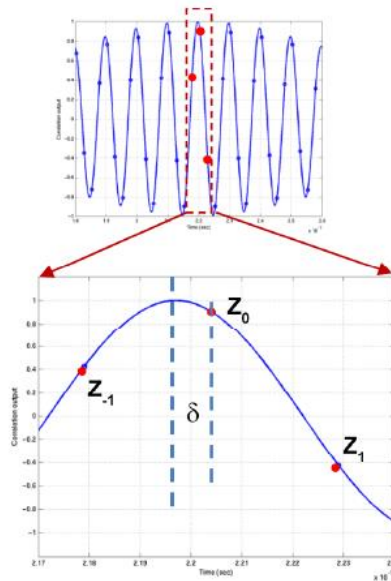


Figura 1-5. Esquema de funcionamiento de la técnica usando correlación (extraída de [4]).

Ventajas de la técnica ADC frente a la TDC

Existen diversas ventajas de la técnica en la que se usa la correlación a la técnica en la que se usa un comparador. Aquí aparecen recogidas algunas de ellas:

- Rendimiento mejorado: la correlación actúa como un filtro digital para suprimir el ruido, lo que resulta en un beneficio de tres a cuatro veces menor desviación estándar de ruido aproximadamente. De manera similar, la aproximación de la correlación actúa también como un filtro paso bajo que elimina otras interferencias como el ruido de línea.
- Robustez mejorada para variaciones de amplitud de señal: la correlación entre la excitación y la señal recibida es insensible a la amplitud de la señal recibida, a la variación de transductor a transductor y a la variación de temperatura.
- La curva de la señal se obtiene de forma natural. Esta señal permite sintonizar las frecuencias del transductor, así como variaciones lentas en la señal a lo largo del tiempo, que se pueden utilizar para mantener el rendimiento incluso con transductores o medidores antiguos. [2]

1.2. Objetivos

Una vez habiendo expuesto el contexto de este trabajo, vamos a explicar el problema que se pretende solucionar mediante la realización de este proyecto.

En este trabajo se pretende diseñar una etapa amplificadora de bajo consumo para señales ultrasónicas. El motivo de esto es porque en el funcionamiento explicado en el apartado anterior, cuando el primer transductor envía la señal al segundo transductor, a este le llega una señal muy débil. Esto es debido a que, en un medio gaseoso, este tipo de señales pueden llegar a atenuarse unos 60-70 dB. Es por eso que lo primero que hay que hacer una vez llega esta señal al segundo transductor es amplificarla correctamente. Posteriormente pasará por un filtro y finalmente se calculará el tiempo de vuelo usando una de las técnicas comentadas anteriormente. [5]

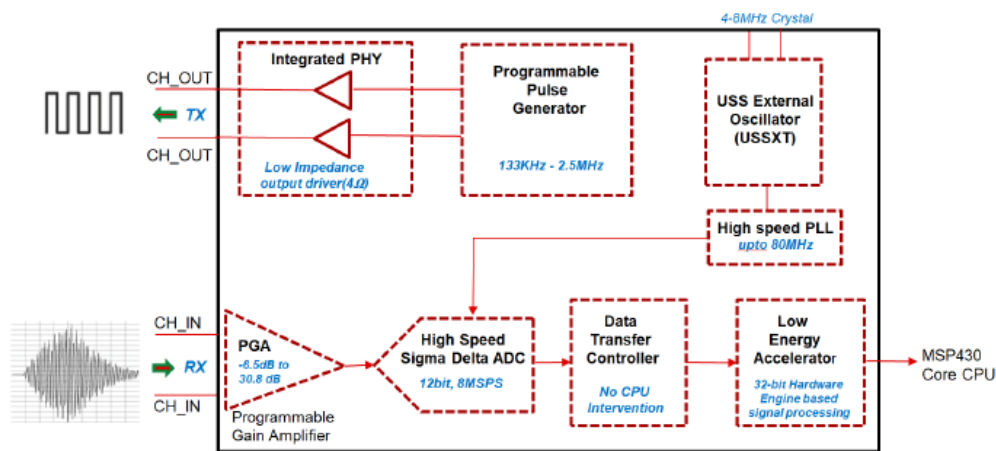


Figura 1-6. Diagrama de bloques simplificado del integrado (extraída de [5]).

En la Figura 1-6 se puede observar un diagrama de bloques simplificado de un circuito integrado existente que se encarga de realizar el proceso del cálculo del tiempo de vuelo, amplificando, filtrando y procesando la señal antes. Estos circuitos integrados tienen una limitación, y es que el componente PGA (Programmable Gain Amplifier), es decir, el amplificador, sólo amplifica en el rango de -6.5 – 30.8 dB. Como se comentó antes, una señal ultrasónica en un medio gaseoso se atenúa unos 60-70 dB, por tanto con los integrados que existen a día de hoy conseguiríamos amplificar muy poco la señal. [6]

Por otro lado, estos circuitos aseguran un consumo aproximado de intensidad total menor a $20 \mu\text{A}$ por segundo y por medida. Otro objetivo que se propone este proyecto es intentar consumir la menor intensidad posible en total consiguiendo amplificar la señal unos 60 dB, a diferencia de los 30 dB actuales. Además, en estos circuitos se usan, por ejemplo, los amplificadores operacionales OPA836 y OPA838, cuyos productos ganancia ancho de banda (GBW) son 205 MHz y 300 MHz, respectivamente. [7] [8] El hecho de que estos amplificadores tengan un GBW tan alto afecta directamente al consumo de intensidad, pudiendo llegar a consumir por sí mismos 1 mA, que se escapa de nuestro objetivo de consumir como máximo una intensidad del rango de μA .

Por tanto, dicho lo cual y resumiendo, tenemos dos principales objetivos en este proyecto:

- Amplificar la señal que se recibe en el transductor receptor unos 60 dB, ya que esta se atenúa unos 60-70 dB en el medio gaseoso a lo largo del tubo.
- Consumir la mínima intensidad total posible, incluso por debajo de los $20 \mu\text{A}$ de los circuitos actuales. El consumo debería estar en el rango de μA . Para ello, se reducirá considerablemente el GBW.

2 DESCRIPCIÓN DE ESPECIFICACIONES DEL CIRCUITO

En este capítulo procederemos a plantear el tipo de circuito y los componentes que se utilizarán para conseguir los objetivos propuestos en este trabajo. En primer lugar, empezaremos hablando un poco acerca del programa de diseño que se ha utilizado para diseñar el circuito que cumpla nuestros objetivos. A continuación, se planteará el circuito de forma ideal y se estudiarán sus componentes mediante simulaciones para definir los valores que deben tener cada uno para alcanzar los objetivos expuestos.

2.1. Programa de diseño utilizado

Para la realización de este proyecto, en el que se pretende diseñar una etapa amplificadora de bajo consumo, se ha utilizado un software de diseño de circuitos de la empresa Cadence. Cadence Design Systems es una empresa multinacional estadounidense de software computacional. La empresa produce software, hardware y estructuras de silicio para el diseño de circuitos integrados, sistemas en chips (SoC) y placas de circuito impreso. En concreto, se usará una plataforma específica para circuitos integrados llamada Virtuoso, que proporciona herramientas para diseñar circuitos integrados totalmente personalizados. Incluye entrada esquemática, modelado de comportamiento (Verilog-AMS), simulación de circuito, diseño personalizado, verificación física, extracción y anotación hacia atrás. Se utiliza principalmente para diseños analógicos, de señal mixta, RF y de celda estándar, pero también para diseños de memoria y FPGA. [9]

2.1.1 Tecnología seleccionada

En este caso utilizaremos la tecnología CMOS de 180 nm, lo cual implica que el tamaño mínimo de longitud de los transistores va a ser precisamente de 180 nm ($L=180$ nm).

En una tecnología de transistores tan pequeños como esta, la tensión de alimentación máxima es 1.8 V, lo cual puede resultar un problema ya que junto con lo que valga la tensión umbral (V_T) puede resultar al final en tener muy poco rango de tensión para que funcionen los transistores.

Por otro lado, en este proyecto se busca que los transistores tengan poca fuga de intensidad por la puerta, ya que en el esquema que se va a utilizar existen resistencias en las puertas de los transistores, y si hubieran fugas por las puertas de estos ya no podría funcionar el montaje. Además, como ya veremos en el esquema del circuito, se va a usar un transconductor, que es un elemento que transforma tensión en corriente, y en el caso de que se fuera intensidad por la puerta de los transistores, ya no podríamos asegurar que el transconductor funcionara bien debido a que no se obtendría la misma intensidad a la salida. Lo mismo ocurre en el caso de un amplificador operacional que usaremos también, ya que se pretende que toda la intensidad circule por su resistencia de realimentación, no por las entradas, que vienen a ser las puertas de los transistores de su circuito interno. Si se usara una tecnología de muchos menos nm, se producirían mayores fugas y por tanto el circuito que se pretende usar no funcionaría correctamente.

Resumiendo, hay que tener en cuenta a la hora de elegir la tecnología que no es conveniente en este caso tener fuga de intensidad por la puerta de los transistores y que además es importante tener un rango de señal razonable, el cual está reñido por la tensión de alimentación. En el caso de usar tecnologías mucho más pequeñas que 180 nm, ambos de estos problemas ocurrirían, ya que tendríamos una mayor fuga de puerta y tensiones de alimentación inferiores, ya que al ir bajando en las tecnologías, la tensión de la alimentación también disminuye.

Además, también es fundamental que los transistores sean suficientemente rápidos para la aplicación en la que

estamos trabajando. Habiendo escogido 180 nm no tenemos ningún problema ya que en esta tecnología los transistores funcionan a GHz y en nuestra aplicación se trabaja en MHz como mucho.

Con todo lo expuesto, y teniendo en cuenta también que queremos una tecnología que no esté muy desactualizada, se ha escogido la tecnología de 180 nm, que cumple todos los requisitos necesarios comentados. Es posible que al final de este proyecto nos demos cuenta de que 1'8 V de tensión de alimentación pueda no ser suficiente, pero en principio esta tensión nos permite hacer un diseño razonable.

2.2. Circuito etapa amplificadora

En este apartado se presentará la topología utilizada para el circuito de forma ideal, la cual nos permite alcanzar los requisitos mencionados en el apartado de objetivos y posteriormente se analizará y se estudiará de forma ideal, obteniendo las especificaciones de nuestro circuito.

El principal objetivo es conseguir amplificar la señal lo suficiente para contrarrestar la atenuación que sufre la señal ultrasónica en el gas hasta llegar al transductor receptor. Para ello nos hemos propuesto que nuestra etapa amplificadora pueda llegar a amplificar 60 dB. Los transductores ultrasónicos que usamos presentan una frecuencia de resonancia de 500 kHz. Existen diversos tipos de transductores ultrasónicos para este tipo de aplicaciones, en concreto con frecuencias en los rangos de 200, 400 o 500 kHz. En este caso se va a elegir como frecuencia 500 kHz, ya que así el diseño podría utilizarse también en frecuencias inferiores como 200 o 400 kHz. Sin embargo, si realizáramos nuestro diseño con una frecuencia de 200 kHz, este resultaría inservible en aplicaciones con una mayor frecuencia. Por este motivo, los transductores que usaremos tendrán 500 kHz.

Esto deriva en un problema, ya que al querer amplificar 60 dB a la frecuencia de 500 kHz, esto nos obliga a que el producto ganancia ancho de banda GBW sea de 500 MHz, ya que este se calcula como el producto de la ganancia por el ancho de banda, y teniendo en cuenta que 60 dB es lo mismo que decir que tenemos una ganancia de 1000, el producto de ambos factores resulta en $GBW=500$ MHz. Este problema tendrá consecuencias en el consumo de intensidad total, ya que como se comentó en el capítulo anterior, cuanto mayor GBW tenga el amplificador, mayor será el consumo de intensidad. Por este motivo, se pretende evitar el uso de amplificadores con GBW tan altos.

La finalidad de obtener un consumo de corriente tan pequeño es permitir que el amplificador pueda estar encendido el máximo tiempo posible. Si la intensidad que consume el amplificador es alta, para consumir poco, este debería estar encendido el mínimo tiempo posible. Por tanto, si la intensidad fuera menor, el amplificador podría estar más tiempo encendido, y así se podrían realizar más medidas de los tiempos de vuelo porque daría tiempo a ello.

Tabla 2-1. Consumo total para distintas intensidades.

Corriente – Tiempo encendido	2 mA – 0'004 s	200 μ A – 0'004 s
Corriente – Tiempo apagado	2 μ A – 0'996 s	2 μ A – 0'996 s
Media	9'992 μ A	2'792 μ A

La Tabla 2-1 ilustra el funcionamiento explicado anteriormente. Un factor a tener en cuenta es que aun estando apagado el amplificador, este va a estar consumiendo una pequeña corriente, en este caso por ejemplo 2 μ A. En la primera columna se puede observar que si el amplificador consume 2 mA estando encendido, el consumo total serán casi 10 μ A, es decir, casi el límite que nos hemos propuesto en los objetivos de este proyecto (un consumo total menor a 20 μ A). Por otro lado, en la segunda columna podemos comprobar que si la intensidad que consume el amplificador encendido se divide por 10 y mantenemos los tiempos de encendido y apagado, el consumo total desciende a unos 3 μ A, lo cual nos deja un rango considerable hasta 10 μ A para poder dejar el amplificador encendido más tiempo y por tanto, realizando medidas.

Por todo esto, para conseguir un menor consumo, la solución es diseñar un amplificador que no tenga un GBW

tan alto. Dicho de otra forma, queremos diseñar un amplificador que consuma muy poco pero amplificando la misma ganancia. Para ello se va a usar una topología llamada Cherry-Hooper. Esta topología nos permite tener una ganancia variable manteniéndose el mismo ancho de banda. [10]

Topología Cherry-Hooper

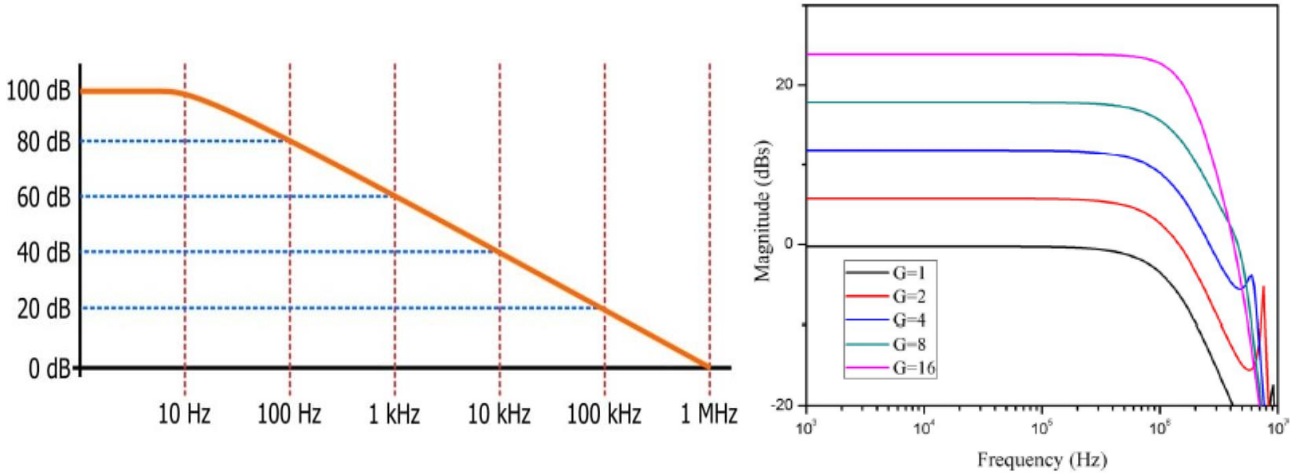


Figura 2-1. Comparación topología normal con topología Cherry-Hooper (extraídas de [11][10]).

En la Figura 2-1 se puede observar la diferencia entre la respuesta en frecuencia de un amplificador operacional básico y la respuesta en frecuencia de una topología Cherry-Hooper. La diferencia entre ambos reside en que en una topología normal el ancho de banda (BW) es variable, es decir, cada ganancia tiene un ancho de banda concreto, a diferencia de la topología Cherry-Hooper, donde el ancho de banda se mantiene constante para todos los valores de ganancia. En consecuencia, el producto ganancia ancho de banda (GBW) tendrá un valor fijo en el primer caso mientras que en el segundo caso tendrá un valor variable.

El esquema de la topología Cherry-Hooper es el que aparece en la Figura 2-2. Se compone de un transconductor seguido de un amplificador operacional conectados en cascada. El transconductor es un elemento que se encarga de convertir la tensión de entrada en corriente de forma lineal y a continuación el amplificador operacional se encarga de convertir esa corriente en el voltaje de salida a través de R_{FB} .

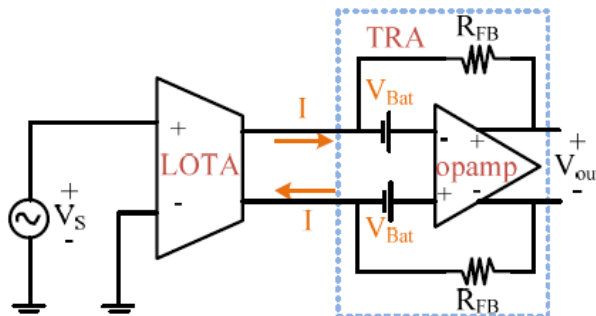


Figura 2-2. Esquema de la topología Cherry-Hooper (extraída de [10]).

Las ecuaciones que modelan el circuito son las siguientes: [10]

$$I = gm_{OTA} \cdot V_s \qquad V_{out} = 2 \cdot I \cdot R_{FB} \qquad (2 - 1)$$

donde gm_{OTA} es la transconductancia del transconductor y R_{FB} es la resistencia de realimentación del

amplificador operacional. Por tanto, a partir de esas ecuaciones podemos deducir la ganancia del circuito: [10]

$$G = \frac{V_{out}}{V_S} = 2 \cdot g_{m_{OTA}} \cdot R_{FB} \quad (2-2)$$

Una cuestión a tener en cuenta acerca de la ganancia total del circuito es que en el artículo usado como referencia para conocer la topología Cherry-Hooper, el circuito que se muestra en la Figura 2-2 es un circuito diferencial. Por este motivo la ganancia se ve multiplicada por dos en la fórmula (2-2). En este proyecto se implementará este mismo circuito pero de forma single-ended, es decir, con una única salida o salida simple. En principio se diseñará de esta forma porque a nivel de circuito y diseño es más simple, sin embargo no se descarta transformar este diseño en diferencial al final de este proyecto. Por tanto, la ganancia total del circuito que se va a diseñar se vería reducida a la mitad con respecto a la del circuito del artículo, ya que al tener una única salida en lugar de diferencial, esta ganancia pasaría a ser la mitad. En otras palabras, el dos que aparece en la fórmula (2-2) desaparecería en este caso.

Una vez expuesta la topología que vamos a utilizar, el siguiente paso es montar este esquema en el programa de diseño que hemos decidido utilizar, asignar valores a los diferentes elementos para que cumplan nuestras especificaciones y simular para comprobar que obtenemos lo esperado. En este capítulo vamos a tratar con el circuito de forma ideal, es decir, simularemos el transconductor y el amplificador operacional de forma ideal. En el capítulo siguiente una vez tengamos claros los valores que pueden tomar los distintos componentes ya nos dispondremos a diseñar internamente estos elementos.

En la Figura 2-3 se muestra el montaje de la topología Cherry-Hooper realizado en el programa de diseño Cadence. En esta imagen se puede observar la diferencia del circuito que se va a diseñar con respecto al circuito de la Figura 2-2. La diferencia es que el primero presenta una salida simple y el segundo una salida diferencial.

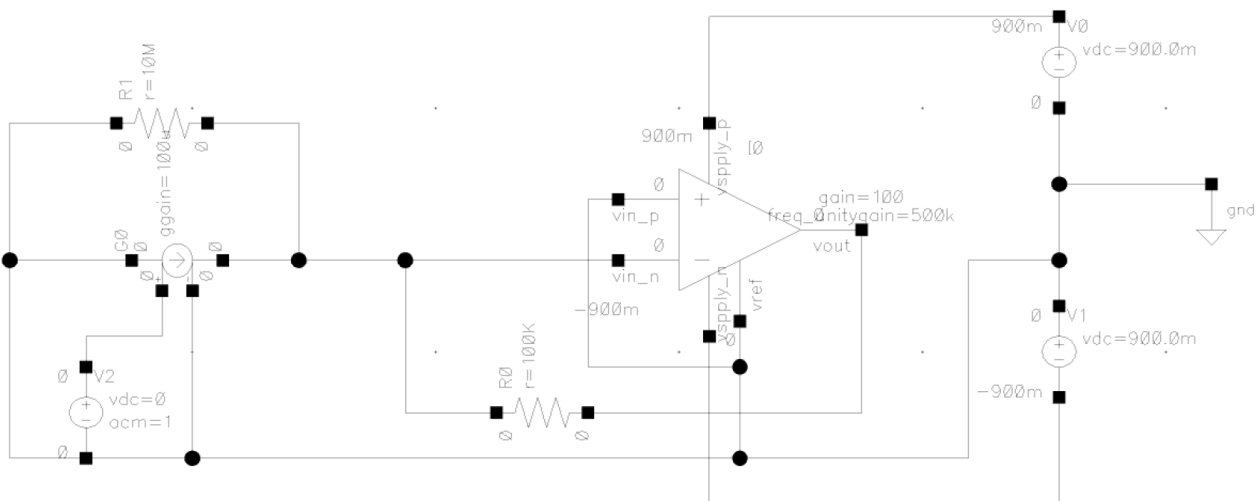


Figura 2-3. Circuito realizado en Cadence simulando la topología Cherry-Hooper.

Para alcanzar los objetivos propuestos debemos modelar todos los parámetros del circuito. Nuestra tarea es buscar valores adecuados para cada uno de ellos. Los parámetros del circuito son los siguientes:

- Transconductancia del transconductor. En el circuito se le ha llamado gm para realizar un análisis paramétrico de esta variable. Para modelar el transconductor se ha usado una fuente de corriente controlada por voltaje (en inglés *vccs*: voltage controller current source), ya que a partir de una tensión en la entrada obtendremos una determinada intensidad en la salida. Dependiendo del valor de esta variable obtendremos una ganancia total u otra.
- Resistencia de salida del transconductor. En el circuito se le ha llamado r_{outota} para realizar un análisis paramétrico de esta variable. Idealmente, la resistencia de salida de un transconductor es infinita, por

tanto, cuanto mayor sea el valor de esta resistencia, más nos acercaremos a la situación ideal. Sin embargo, nos interesará que la variable tome el mínimo valor posible que garantice nuestros objetivos para así no introducir ruido en exceso al circuito.

- Resistencia de realimentación. En el circuito se le ha llamado R_{gain} para realizar un análisis paramétrico de esta variable. Es la resistencia de realimentación del amplificador operacional, de su valor depende la ganancia total del circuito.
- Ganancia del amplificador operacional. En el circuito se le ha llamado $GAIN$ para realizar un análisis paramétrico de esta variable. En un amplificador operacional ideal esta ganancia es infinita, luego cuanto mayor sea su valor, el diseño será más preciso. En este proyecto como lo que se busca es obtener el mínimo consumo posible, se escogerá el valor de la ganancia que sea el mínimo a partir del cual se cumplen los objetivos propuestos.
- Resistencia de salida del amplificador operacional. En el circuito se le ha llamado $routopa$ para realizar un análisis paramétrico de esta variable. Idealmente, la resistencia de salida de un amplificador operacional es 0, así que nos interesará darle a esta resistencia el mínimo valor posible.
- Frecuencia de ganancia unidad del amplificador operacional (UGF). En el circuito se le ha llamado ugf para realizar un análisis paramétrico de esta variable. A esta variable se le asignará automáticamente el valor de 500 kHz ya que para un ultrasonido de 500 kHz se necesita un ancho de banda del amplificador operacional de 500 kHz. Por tanto nuestra topología Cherry-Hooper tendrá un ancho de banda fijo de 500 kHz.

2.2.1 Simulaciones

Una vez definido el circuito y explicado sus elementos, el siguiente paso es realizar simulaciones con análisis paramétricos para cada variable, viendo así en qué afectan cada una en la respuesta en frecuencia para así poder elegir un valor adecuado para cada una.

- Transconductancia del transductor (gm)

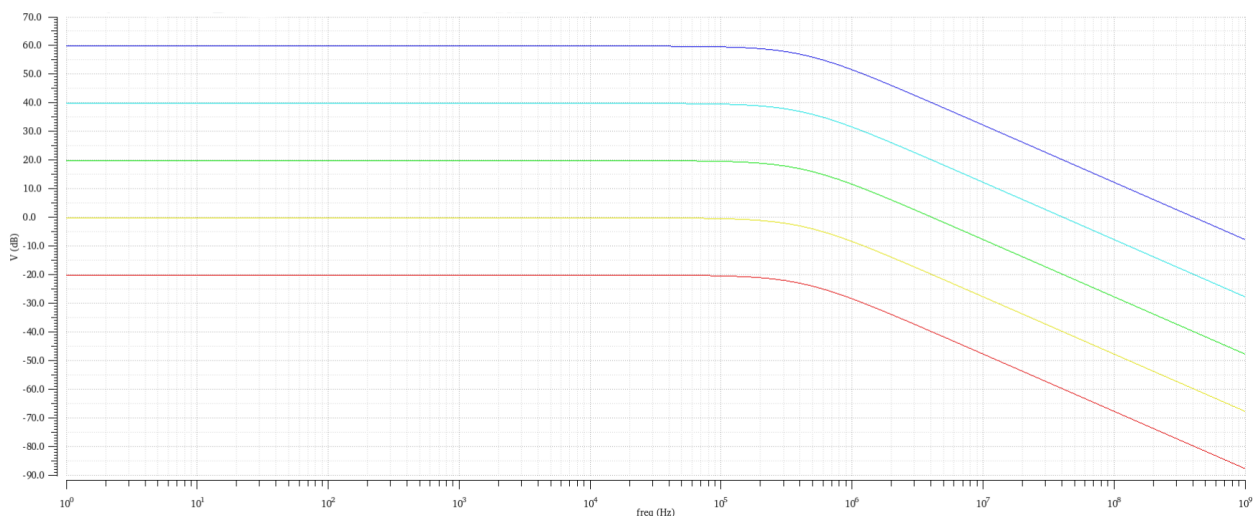


Figura 2-4. Análisis paramétrico de la variable gm .

En la Figura 2-4 se muestra la gráfica correspondiente al análisis paramétrico de la variable gm . El análisis se ha realizado desde $1 \mu\Omega^{-1}$ a $0.01 \Omega^{-1}$ ($\Omega^{-1}=A/V$) y como se puede observar, al ir incrementando el valor de la variable multiplicándola por 10, la respuesta en frecuencia se incrementa en 20 dB. El ancho de banda se mantiene constante en todos los casos, lo único que cambia es la ganancia. Este parámetro nos servirá para modelar la ganancia en dB que buscamos junto con la resistencia de realimentación, de la cual hablaremos próximamente.

- Resistencia de salida del transconductor (*ROUTOTA*)

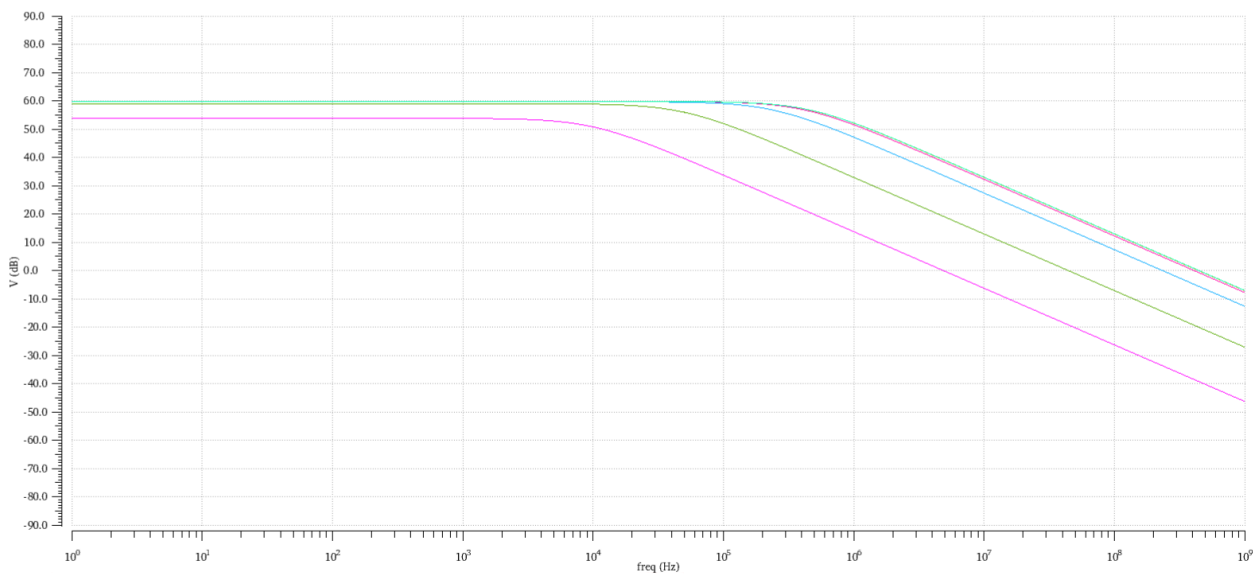


Figura 2-5. Análisis paramétrico de la variable *ROUTOTA*.

En la Figura 2-5 se muestra la gráfica correspondiente al análisis paramétrico de la variable *ROUTOTA*. El análisis se ha realizado desde 1 kΩ a 100 MΩ. Para explicar el efecto de este parámetro es necesario señalar que se ha fijado el parámetro gm a $0.01 \Omega^{-1}$ (A/V) y el parámetro R_{gain} a 100 kΩ para que la ganancia esté fijada en 60 dB. Una vez entendido esto, es notable que la variación de esta resistencia afecta a dos parámetros: ganancia y ancho de banda. Conforme esta resistencia sea más pequeña, menos se acercará la gráfica a los 60 dB que hemos fijado como ganancia, y cuanto mayor sea, la gráfica se aproximará más a esa ganancia. En el caso del ancho de banda, cuanto menor sea esta resistencia el ancho de banda será menor y viceversa. Posteriormente, elegiremos un valor de esta resistencia dentro de este intervalo que se ajuste a nuestras necesidades.

- Resistencia de realimentación (R_{gain})

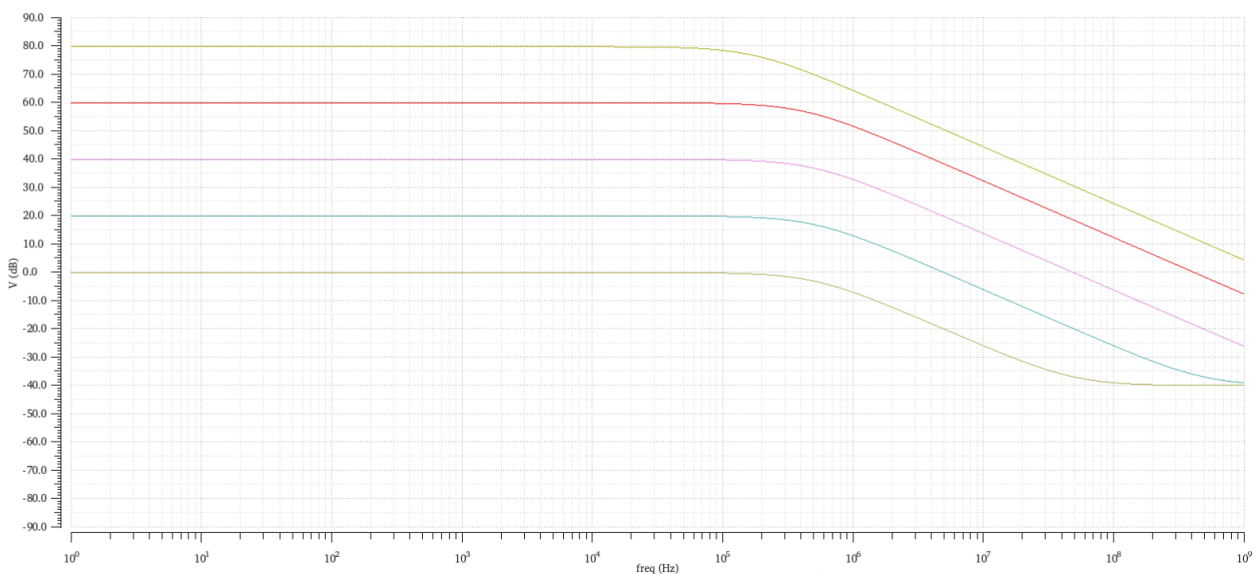


Figura 2-6. Análisis paramétrico de la variable R_{gain} .

En la Figura 2-6 se muestra la gráfica correspondiente al análisis paramétrico de la variable R_{gain} . El análisis se ha realizado desde 1 kΩ a 100 MΩ. Obtenemos un resultado parecido a la Figura 2-4 ya que estos dos parámetros, gm y R_{gain} , son los que influyen en la ganancia del circuito, en concreto la multiplicación de ambos términos es lo que define la ganancia. Al igual que en el caso de gm , a medida

que se va aumentando el valor de R_{gain} multiplicándolo por 10, la gráfica se desplaza 20 dB por encima, y viceversa. Los valores elegidos para g_m y R_{gain} se seleccionarán de forma que consigamos los 60 dB de ganancia.

- Ganancia del amplificador operacional ($GAIN$)

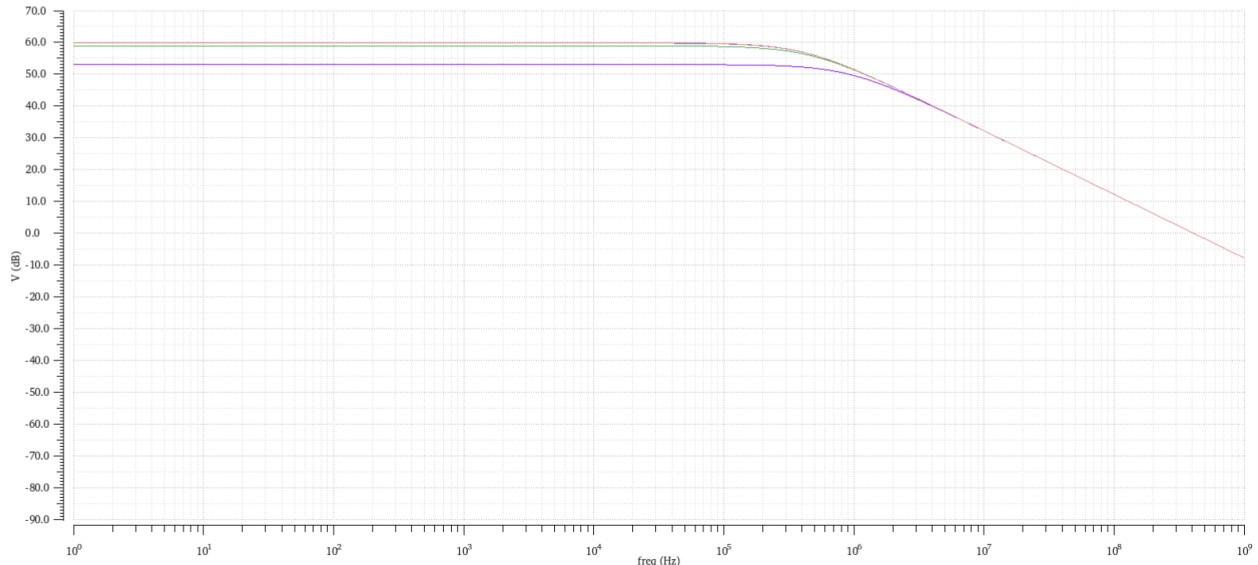


Figura 2-7. Análisis paramétrico de la variable $GAIN$.

En la Figura 2-7 se muestra la gráfica correspondiente al análisis paramétrico de la variable $GAIN$. El análisis se ha realizado desde 1 a 1000. Se han fijado g_m y R_{gain} de forma que la ganancia sean 60 dB. En este caso ocurre algo parecido a la Figura 2-5. Cuanto mayor es la ganancia del amplificador, más se acercará la gráfica a los 60 dB y viceversa. El ancho de banda en este caso no sufre gran diferencia a partir de una ganancia igual a 10 así que es un factor que no nos va a preocupar en principio al elegir el valor de esta variable.

- Resistencia de salida del amplificador operacional ($routopa$)

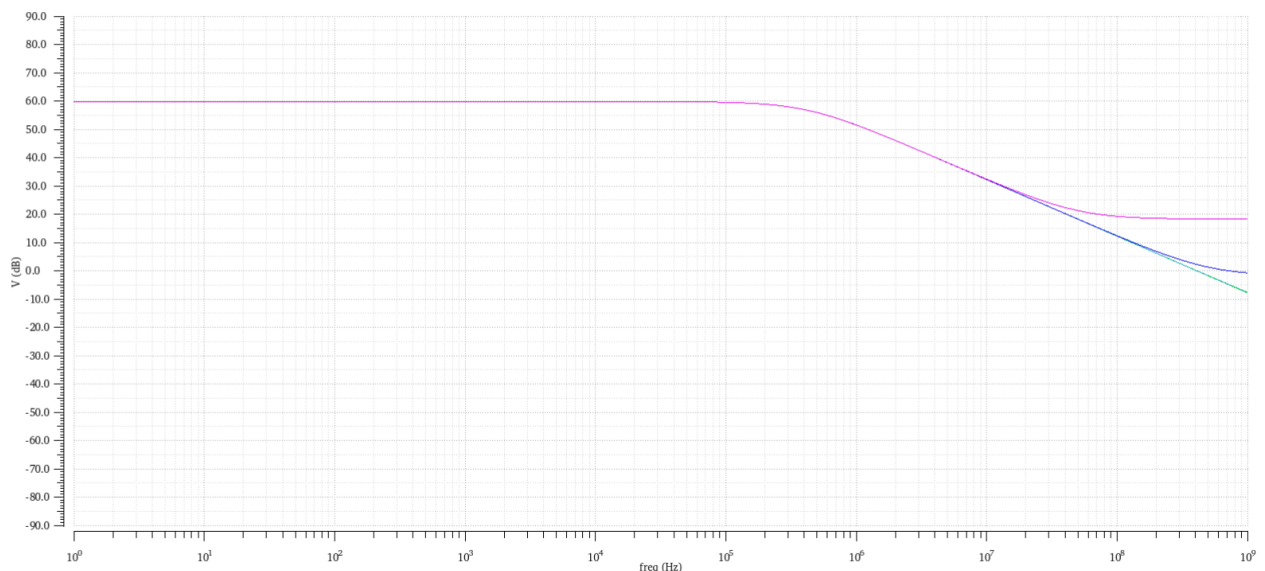


Figura 2-8. Análisis paramétrico de la variable $routopa$.

En la Figura 2-8 se muestra la gráfica correspondiente al análisis paramétrico de la variable $routopa$. El análisis se ha realizado desde 1Ω a $1 \text{ k}\Omega$. Este parámetro es el que menos modificaciones provoca en la respuesta en frecuencia. Como se puede observar en la imagen, sólo afecta al final, causando que la

gráfica se eleve. Cuanto mayor sea esta resistencia, más elevación sufrirá la gráfica al final. Este fenómeno en realidad no nos afecta demasiado a la hora de cumplir nuestros objetivos, ya que ocurre a partir de los 10 MHz aproximadamente en el peor de los casos (valor máximo de la resistencia en el intervalo) y en el circuito se va a trabajar con frecuencias del orden de kHz.

Una vez realizadas estas simulaciones de análisis paramétricos de cada elemento, también es necesario estudiar si hay elementos cuyos valores tienen relación entre sí. En otras palabras, las simulaciones anteriores nos han servido para visualizar cómo cambiaba la respuesta en frecuencia dependiendo de cada parámetro, pero también es importante comprobar que la elección de algunos valores en concretos no sean incompatibles. Para ello se han realizado varias simulaciones más de análisis paramétricos en las que se comparaban dos variables, asignando valores al resto de forma que no afectaran a la respuesta en frecuencia.

Después de este posterior estudio, la conclusión ha sido que tres de nuestros parámetros tienen relación entre ellos. Estos son *routota*, *Rgain* y *routopa*. Para el resto de variables no se ha encontrado ninguna relación entre ellas. Hemos hallado una relación entre las tres variables anteriores que podría expresarse de la siguiente forma:

$$routota \gg Rgain \gg routopa \quad (2 - 3)$$

Esta relación viene a significar que, aparte de proporcionar valores adecuados a estas variables teniendo en cuenta los análisis paramétricos individuales anteriores de cada una, también debemos tener en cuenta que *routota* tiene que ser como mínimo 10 veces más grande que *Rgain*, y a su vez esta tiene que ser al menos 10 veces mayor que *routopa*. La verificación de esta regla se puede comprobar en las siguientes figuras.

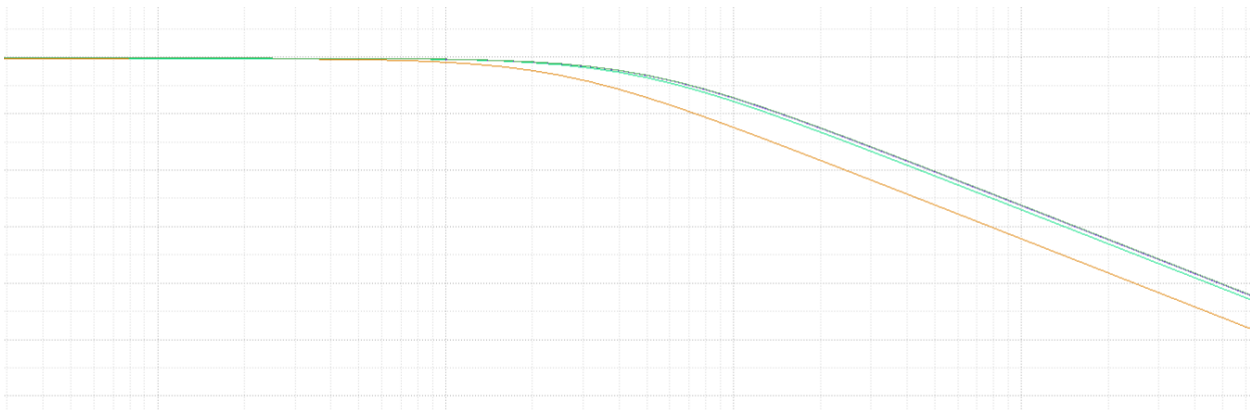
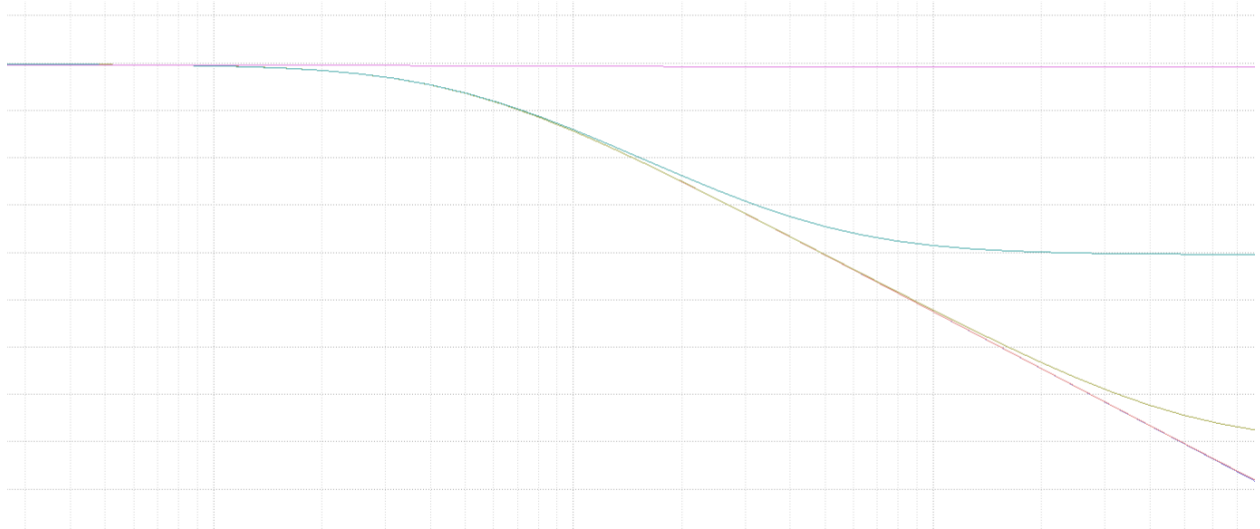


Figura 2-9. Comparación *routota* y *Rgain*.

En la Figura 2-9 se muestra la respuesta en frecuencia de un análisis paramétrico de *routota*. El primer valor que toma es igual al de *Rgain* y los posteriores son 10 veces mayor que el anterior. Como se puede comprobar, la línea naranja, que hace referencia a que ambas toman el mismo valor, se aleja del resto de líneas. Es por eso que el cociente entre *routota* y *Rgain* debe ser 10 o incluso mayor si es posible.

Figura 2-10. Comparación R_{gain} y r_{outopa} .

En la Figura 2-10 se muestra la respuesta en frecuencia de un análisis paramétrico de r_{outopa} . El primer valor que toma es igual a 1 y los posteriores son 10 veces mayor que el anterior, coincidiendo el último valor del análisis con el valor de R_{gain} . Como se puede comprobar, para valores bajos de r_{outopa} , las diferentes respuestas se asemejan, además teniendo en cuenta lo comentado antes acerca de esta variable, sabemos que cambios en la respuesta a partir de los MHz no nos afectan. Sin embargo, cuando ambas variables toman el mismo valor, la respuesta es una línea recta, dejando de ser un filtro paso bajo, lo cual no nos interesa para nada. Por ello, el cociente entre R_{gain} y r_{outopa} debe ser como mínimo 10 o mayor si es posible.

Conociendo a fondo cada parámetro del circuito y sabiendo las relaciones que existen entre ellos, podríamos continuar dando valores a cada uno de ellos. En este paso nos encontramos con un problema, que es el siguiente: si queremos conseguir una ganancia de 60 dB, es decir, de 1000 en números naturales, tenemos que dar valores a R_{gain} y g_m de forma que su multiplicación sea 1000. Algunas posibles combinaciones de estos valores aparecen en la Tabla 2-2.

Tabla 2-2. Combinaciones de valores para R_{gain} y g_m .

R_{gain}	g_m	$A=R_{gain} \cdot g_m$
10 k Ω	100 mA/V	1000
100 k Ω	10 mA/V	1000
1 M Ω	1 mA/V	1000
10 M Ω	100 μ A/V	1000
100 M Ω	10 μ A/V	1000

Como se puede observar en la Tabla 2-2, las combinaciones de valores de ambas variables son bastante problemáticas, ya que R_{gain} y g_m deberían ser muy grandes para conseguir una ganancia de 1000. Los valores de estas variables no deberían ser muy elevados por varios motivos. En primer lugar, las resistencias cuando tienen valores muy elevados, entorno a los M Ω , introducen mucho ruido al circuito, y en segundo lugar, una transconductancia muy elevada añade mucho consumo y ruido también al circuito. Ninguno de estos efectos nos interesa, recordemos que queremos un consumo de intensidad del orden de μ A, y para conseguirlo, fijándonos en la tabla deberíamos escoger una resistencia como mínimo de 10 M Ω .

Este problema nos lleva a pensar que para conseguir nuestros objetivos, en lugar de una sola etapa amplificadora deberíamos tener varias conectándolas en serie, para así poder asignar valores más pequeños a nuestros parámetros, consiguiendo al final la misma ganancia y el mismo ancho de banda. En el siguiente apartado se procederá a explicar este cambio más detalladamente.

2.3. Diagrama de bloques

En este apartado se va a realizar el montaje de varias etapas amplificadoras como la que se ha analizado en el apartado anterior. La razón de poner varias de esta etapa en serie es porque si utilizáramos solo una, se deberían asignar valores muy elevados a las variables R_{gain} y g_m , y esto causa efectos no deseados. Por ello, se ha decidido colocar tres etapas del circuito con topología Cherry-Hooper estudiado anteriormente. Hemos decidido poner tres etapas porque así podremos asignar valores más pequeños a los elementos del circuito, consiguiendo al final el mismo resultado. La intención es, en las primeras etapas, minimizar el valor de R_{gain} , ya que así minimizaríamos el ruido que se añade al circuito mientras que se va amplificando la señal. Hay que tener en cuenta que el ruido se va acumulando a lo largo de las tres etapas, por tanto es conveniente introducir el mínimo ruido posible al comienzo de las etapas. A continuación, un vez controlado el ruido y teniendo la señal amplificada considerablemente, ya podríamos asignarle a R_{gain} un mayor valor para seguir amplificando la señal sin preocuparnos por el ruido, ya que la señal a partir de la segunda etapa estará lo suficientemente amplificada como para que el ruido no nos moleste. Así, g_m puede tener un menor valor que en las primeras etapas, con el objetivo de reducir el consumo.

Los valores de los elementos de cada etapa se indican en la Tabla 2-3. Se ha decidido configurar el diagrama de bloques de forma que las dos primeras etapas tengan una ganancia fija de 20 dB y que la última etapa tenga una ganancia variable en el rango de 0 a 20 dB. Esto nos puede ser de utilidad en el caso de que al final de las tres etapas no queramos una ganancia fija de 60 dB, sino que pueda variar entre 40 y 60 dB. Como se comentó anteriormente, en las primeras etapas se intentará minimizar R_{gain} para así no incluir ruido en exceso en el circuito, y finalmente en la última etapa se asignará a esta un valor mayor para poder minimizar g_m y disminuir el consumo. En la Tabla 2-3 se indicarán los valores de cada elemento salvo el ugf de cada etapa que lo comentaremos posteriormente.

Tabla 2-3. Valores para los elementos de cada etapa.

Elementos	1º etapa (fija)	2º etapa (fija)	3º etapa (variable)
g_m	100 $\mu\text{A/V}$	100 $\mu\text{A/V}$	1 - 10 $\mu\text{A/V}$
$r_{out\,ota}$	10 $\text{M}\Omega$	10 $\text{M}\Omega$	100 $\text{M}\Omega$
R_{gain}	100 $\text{k}\Omega$	100 $\text{k}\Omega$	1 $\text{M}\Omega$
$GAIN$	100	100	100
$r_{out\,opa}$	10 Ω	10 Ω	10 Ω

Estos valores se han elegido teniendo en cuenta las simulaciones realizadas en el apartado anterior. La regla que se ha seguido para escogerlos es no tender a escoger valores límite, ya que así evitamos problemas como el ruido o un gran consumo. Se ha tendido a seleccionar valores intermedios de las variables, que no siendo los ideales, cumplen nuestros objetivos. Estos valores nos configuran las dos primeras etapas con una ganancia de 20 dB, y la última etapa de una ganancia variable de 0 a 20 dB: en el caso de que g_m valga 1 $\mu\text{A/V}$ la ganancia será de 0 dB y en el caso de que valga 10 $\mu\text{A/V}$, la ganancia será de 20 dB. Para diseñar esta etapa de forma que sea variable, tendremos que diseñar el transconductor de forma que nos permita variar la transconductancia de este y así poder seleccionar el valor más conveniente de esta según el problema que se nos presente. Este diseño se realizará en capítulos posteriores, ya que ahora estamos estudiando el circuito de forma ideal, es decir, el

transconductor y el amplificador operacional se consideran ideales.

Teniendo en cuenta que tenemos dos tipos de etapas, las dos fijas que son iguales, y la variable que tiene valores distintos, será necesario crear dos símbolos diferentes. En primer lugar añadiremos los pines al circuito de la Figura 2-3 para crear el símbolo. El circuito con sus correspondientes pines se muestra en la Figura 2-11.

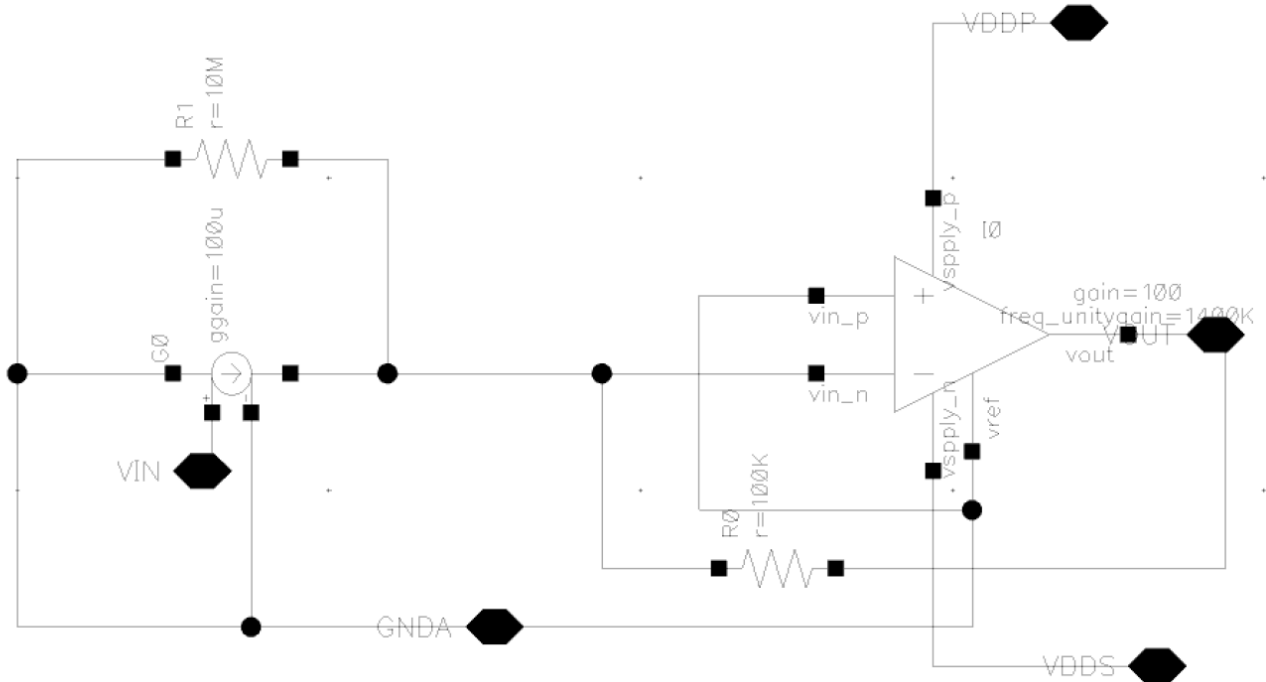


Figura 2-11. Circuito con topología Cherry-Hopper añadiendo pines.

A continuación se muestra en la Figura 2-12 el símbolo creado a partir del circuito de la Figura 2-11. Recordemos que a pesar de tener dos circuitos y dos símbolos diferentes debido a los dos tipos de etapas que tenemos, no se van a mostrar imágenes de cada uno porque el circuito y símbolo de ambos tipos de etapas son exactamente iguales salvo que cambia el valor de gm , $routota$ y $Rgain$.

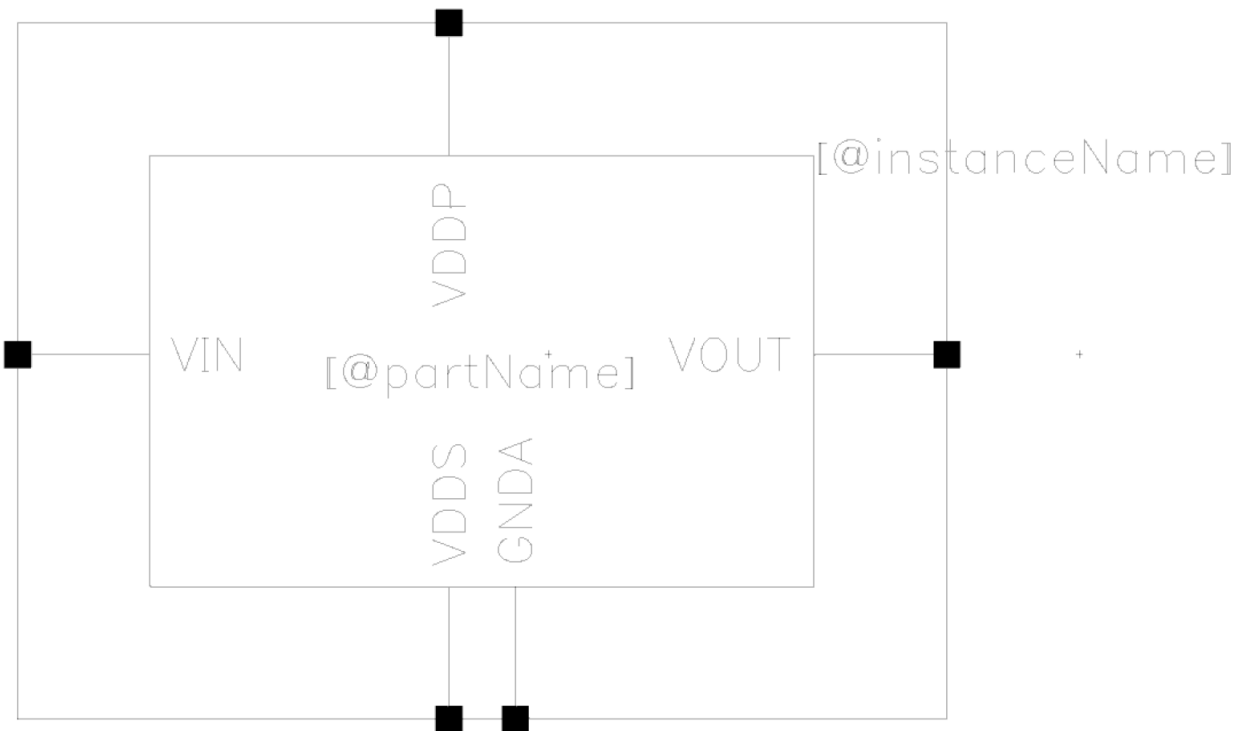


Figura 2-12. Símbolo del circuito con topología Cherry-Hopper.

Una vez teniendo ambos símbolos, se procede al montaje de las tres etapas en serie.

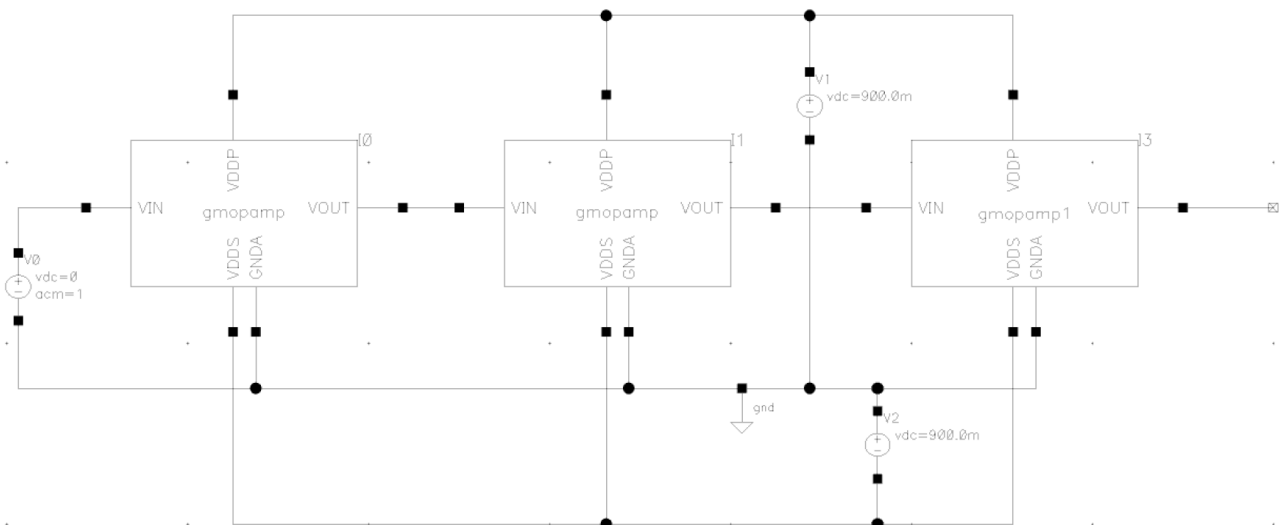


Figura 2-13. Circuito completo con las tres etapas.

2.3.1 Simulaciones

En este apartado se procede a simular el circuito formado por las tres etapas mostrado en la Figura 2-13. Al elegir los valores de cada parámetro en la Tabla 2-3, no se especificó el valor del parámetro ugf de cada etapa porque se iba a comentar posteriormente. Como se explicó en el estudio de una sola etapa, esta variable se asignaba a 500 kHz debido a que los transductores ultrasónicos funcionan a esta frecuencia y por consiguiente el ancho de banda de la topología Cherry-Hopper, y por tanto el del amplificador operacional, debese el mismo.

Sin embargo, asignando 500 kHz a cada etapa y luego simulando obteníamos que el ancho de banda iba disminuyendo después de cada etapa. Se descubrió que en la salida de la primera etapa el ancho de banda eran 500 kHz, es decir, la frecuencia en la que la ganancia disminuía 3 dB eran 500 kHz, pero al mirar dónde se encontraban los 500 kHz en la salida de la tercera etapa, se observó que esta frecuencia se encontraba al bajar 9 dB la ganancia. Esto ocurre porque al concatenar tres etapas en las cuales al disminuir 3 dB obtenemos la frecuencia de 500 kHz, al final de la última etapa esta frecuencia se encontrará en el triple de caída de ganancia, es decir, al bajar 9 dB. De este análisis se concluyó que si queríamos obtener los 500 kHz al bajar 3 dB de ganancia en la tercera etapa (en lugar de 9 dB), para ello en la primera etapa esta frecuencia debería encontrarse al bajar 1 dB de ganancia (en lugar de 3 dB).

En conclusión, hacer el circuito más rápido aumentando el ugf de cada etapa. De esta forma, la solución sería cambiar el ugf de cada etapa por uno de dos a tres veces mayor que 500 kHz. Después de varias simulaciones probando distintos valores para ugf se llegó a la decisión de escoger un valor de 1'4 MHz de ugf para cada etapa, que sigue siendo un valor de ugf bastante pequeño en comparación con los valores que presentaban los amplificadores operacionales OPA836 y OPA838, cuyos productos ganancia ancho de banda (GBW) son 205 MHz y 300 MHz, respectivamente. Luego estamos dividiendo estas cantidades por algo más de 100, así que se está consiguiendo disminuir el consumo.

Finalmente, simulando el circuito de la Figura 2-13 con todos los valores que hemos ido escogiendo, se obtiene la siguiente respuesta en frecuencia (Figura 2-14). En la imagen se muestra la respuesta en frecuencia de la salida de cada etapa en el caso de que la tercera etapa aporte el máximo de ganancia, es decir, 20 dB. La ganancia en cada etapa se acerca bastante al objetivo, ya que obtenemos 19'9 dB, 39'8 dB y 59'6 dB en lugar de los 20 dB, 40 dB y 60 dB ideales, pero es un error muy pequeño. Y en el caso del ancho de banda, como se ha comentado anteriormente, para conseguir los 500 kHz en la última etapa se ha tenido que aumentar el parámetro ugf a 1'4 MHz, ya que al ir concatenando etapas el ancho de banda disminuía. Es por eso que se obtiene un mayor ancho de banda en la salida de la primera etapa que en la segunda y que en la tercera, pero como realmente nos interesa solo la salida de la tercera etapa y ahí conseguimos los 500 kHz, podemos concluir que hemos escogido correctamente los valores de cada elemento cumpliendo los objetivos propuestos.

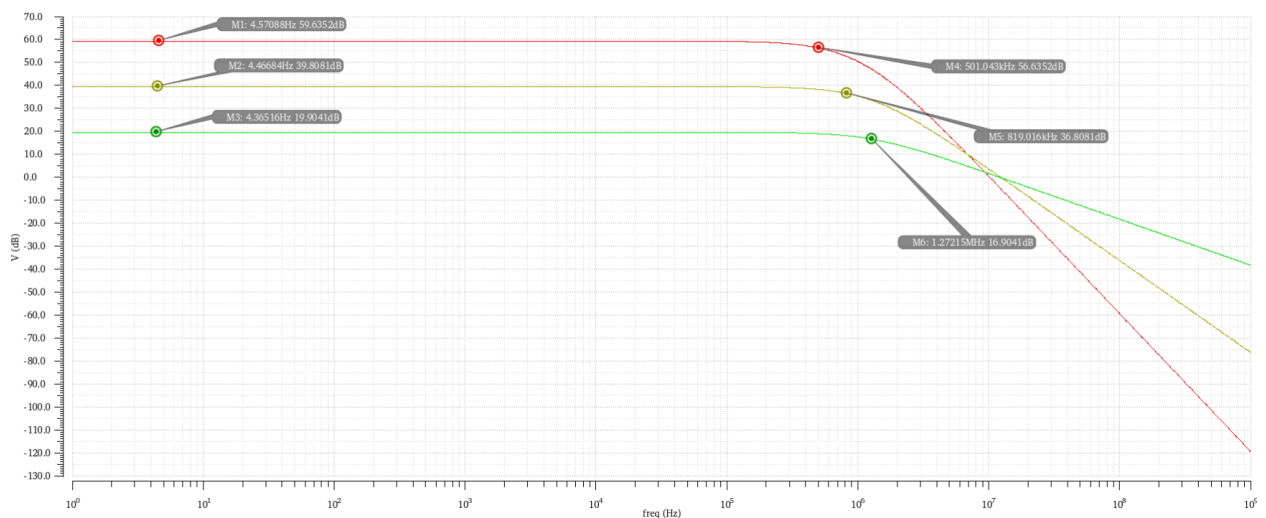


Figura 2-14. Respuesta en frecuencia de cada etapa del circuito completo.

También se incluye la respuesta en frecuencia a la salida de la tercera etapa para su ganancia mínima 0 dB para su ganancia máxima 20 dB. El hecho de que esta etapa pueda tener una ganancia variable permite que la ganancia total pueda estar en el rango de 40 dB a 60 dB. En la imagen se representan estos dos extremos y también se puede observar que el ancho de banda en ambos casos es 500 kHz aproximadamente, tal y como se esperaba. Se puede afirmar que se ha conseguido diseñar la topología Cherry-Hooper de forma ideal ya que para distintas ganancias el ancho de banda se mantiene fijo. Esta gráfica se muestra en la Figura 2-15.

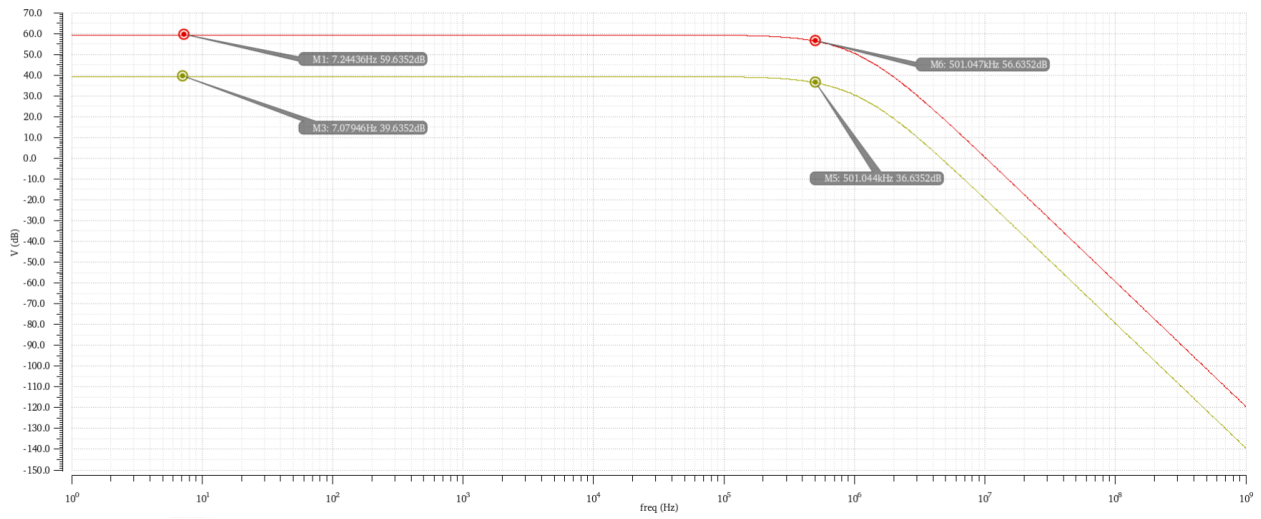


Figura 2-15. Respuesta en frecuencia de la tercera etapa del circuito completo con g_m variable.

3 DISEÑO DE BLOQUES

En este capítulo se explicará detalladamente el diseño de los elementos de nuestro circuito, en concreto, del amplificador operacional y del transconductor. Hasta ahora habíamos estado simulando el comportamiento de estos elementos de forma ideal con el objetivo de estudiar el funcionamiento del circuito y poder decidir las especificaciones que este debería tener para cumplir los objetivos que se pretenden. Esto es lo que se hizo en el capítulo anterior, que mediante simulaciones se estudió cada parámetro del circuito para finalmente poder elegir un valor adecuado para cada uno y así estar correctamente definidos. Por ello, una vez sabiendo cómo queremos que sean el amplificador operacional y el transconductor, podemos empezar a diseñarlos internamente para que cumplan las especificaciones decididas en el capítulo anterior. En primer lugar, se empezará con el amplificador operacional y en segundo lugar continuaremos con el transconductor.

3.1 Diseño del amplificador operacional

Antes de comenzar, recordemos las especificaciones elegidas para el amplificador operacional en el capítulo anterior. Se escogió que la ganancia fuera 100 y que la resistencia de salida fueran 10Ω . En cuanto al ancho de banda, como se explicó en el capítulo anterior, a pesar de que queremos conseguir un ancho de banda final de 500 kHz, no podemos asignar ese valor al amplificador operacional puesto que, al haber tres etapas con tres amplificadores operacionales, es necesario aumentar el ancho de banda de cada uno para conseguir al final de las tres etapas los 500 kHz que buscamos. Por ello, se diseñará el amplificador con el valor de ancho de banda de 1.4 MHz , que es el valor que se obtuvo en el capítulo anterior mediante simulación para conseguir los 500 kHz al final de las tres etapas.

El modelo que se va a usar para el amplificador operacional es el mostrado en la Figura 3-1. [12]

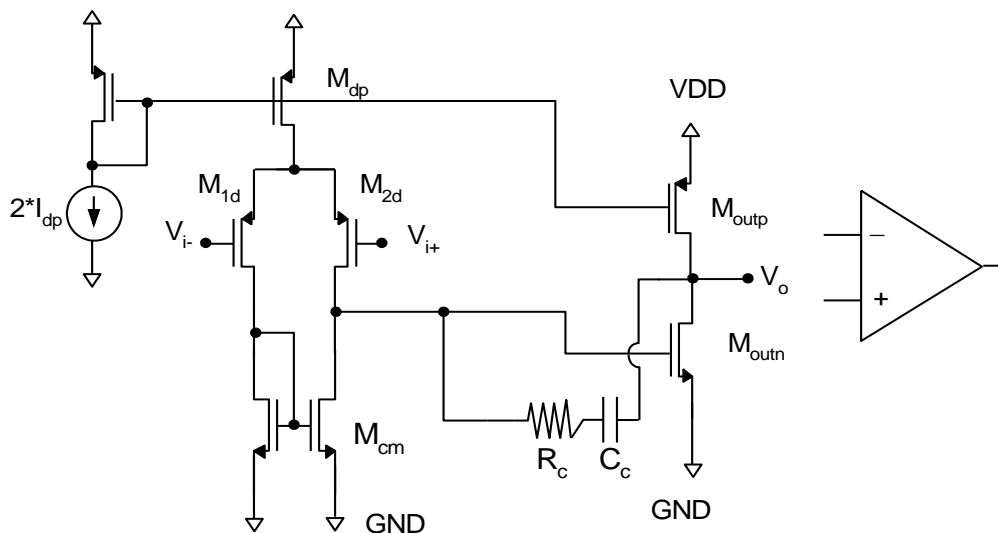


Figura 3-1. Modelo del amplificador operacional.

Las ecuaciones que modelan este circuito, entre otras, son las siguientes:

$$V_{DS_{sat}} = V_{GS} - V_T \quad (3 - 1)$$

$$gm = \frac{I_{dp}}{V_{DS_{sat}}} \quad (3-2)$$

$$GBW = \frac{gm}{C_C} \quad (3-3)$$

En el método de diseño de este circuito se parte de los valores de GBW y C_C , calculando a partir de estos el resto de valores siguiendo los siguientes pasos:

1. Se especifican GBW y C_C , siendo $C_c=C_L$, es decir, el valor de la capacidad de carga C_L se asigna al valor de la carga de compensación C_C . Con estos valores se calcula gm aplicando la fórmula (3-3), es decir, $gm = GBW \cdot C_C$. Hay que tener en cuenta que en esta fórmula GBW se escribe en rad/s, por lo que, si se especifica en MHz, en la fórmula habrá que poner $GBW(\text{rad/s}) = GBW(\text{MHz}) \cdot 2\pi$.
2. Se elige $V_{DS_{sat}}$ de manera que el rango de señal de la entrada y la salida sean adecuados. Así, podemos determinar I_{dp} usando la fórmula $I_{dp} = 0.5 \cdot gm \cdot V_{DS_{sat}}$.
3. Se calcula el tamaño de los transistores, es decir, el factor W/L, mediante la siguiente fórmula:

$$\frac{W}{L} = \frac{gm}{\mu_x C_{ox} V_{DS_{sat}}} \quad (3-4)$$

la cual se obtiene de la fórmula de la intensidad de un transistor en estado de saturación:

$$I = \frac{1}{2} \cdot \mu_x \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_T)^2 \quad (3-5)$$

donde el factor $\mu_x C_{ox}$ depende de la tecnología usada, en nuestro caso 180 nm, y del tipo de transistor, n o p.

4. El valor de R_C se obtiene mediante simulación.

El valor de $\mu_x C_{ox}$ se obtiene del fichero de la tecnología de 180 nm. En esta tecnología, $\mu_n C_{ox} = 350.8 \mu\text{A/V}^2$ y $\mu_p C_{ox} = 71.2 \mu\text{A/V}^2$. También de este fichero se obtiene el valor de V_T para transistores tipo p y n, siendo $V_T = 0.51 \text{ V}$ en el caso de transistores n y $V_T = -0.51 \text{ V}$ en el caso de transistores p.

Por último, una vez calculados todos los valores, se simula el circuito y para comprobar el correcto funcionamiento de este, es necesario comprobar que todos los transistores están en estado de saturación, es decir, se deben cumplir las siguientes condiciones:

$$V_{DS} > V_{DS_{sat}} = V_{GS} - V_T \quad (3-6)$$

$$V_{GS} > |V_T| \quad (3-7)$$

Estas inecuaciones son válidas para los transistores tipo n. En el caso de los transistores tipo p solo es necesario cambiar el símbolo “mayor que” por el símbolo “menor que” y así podemos realizar las comprobaciones pertinentes. Además se ha incluido el símbolo “valor absoluto” en la fórmula (3-7) ya que la tensión umbral de los transistores tipo p es negativa. De esta forma hacemos que esta expresión sea válida para ambos tipos de transistores. Si estas condiciones se cumplen, podemos afirmar que los transistores están polarizados correctamente y que el diseño del amplificador operacional se ha realizado correctamente.

Una vez desglosado en pasos el método de diseño del amplificador operacional, tenemos que particularizarlo para nuestro caso, ya que en nuestro circuito con topología Cherry-Hooper no contamos con capacidad de carga, solo tenemos carga resistiva, representada por R_{gain} . Como hemos podido observar mediante la ecuación (3-3), el ancho de banda y la transconductancia dependen de la capacidad de carga y en nuestro caso no disponemos de ella. Por tanto, debemos encontrar una forma alternativa de aplicar el método de diseño explicado sin partir de ese dato.

Para diseñar este amplificador operacional debemos tener claras las condiciones en las que nos encontramos. La primera de ellas es la comentada anteriormente de que no tenemos capacidad de carga en este circuito, sino una carga resistiva representada por R_{gain} . Por otro lado, este amplificador desempeña una tarea importante que es alimentar la resistencia R_{gain} . Hemos definido la tensión de esta resistencia como la mitad de la tensión de la alimentación del circuito, es decir, 0.9 V , para que no se exceda la tensión de alimentación que es 1.8 V . De esta

forma, conociendo su tensión y el valor de la resistencia se puede calcular la intensidad que necesita. Por ello, cabría pensar que la intensidad I_{dp} debería ser la intensidad necesaria para accionar *Rgain*, es decir, se obtendría tan fácilmente como dividiendo su tensión entre su valor de resistencia. Así, junto con el valor de GBW, que es de 1'4 MHz, como hemos comentado anteriormente, podrían calcularse el resto de valores. Sin embargo, esto provoca un problema, y es que la capacidad de compensación C_C toma un valor demasiado alto, lo cual puede afectar a la respuesta en frecuencia del circuito.

Por este motivo se va a seguir un procedimiento diferente. Razonando, nos damos cuenta de que en este uso del amplificador, no es necesario que la intensidad de la etapa de salida (transistores a la derecha de R_C y C_C) sea igual a la intensidad de la etapa del par diferencial (transistores a la izquierda de R_C y C_C). Esto es porque en este caso no tenemos una capacidad de carga a la que atacar, sino que solo tenemos una carga resistiva. Por ello, dado que la etapa de salida es la que se encarga de alimentar a *Rgain*, por esos transistores circulará la intensidad necesaria para activar *Rgain*, mientras que por los transistores de la etapa del par diferencial vamos a suponer que circula una intensidad equivalente a que $C_C = 1$ pF. El porqué de esta suposición se basa en que de este modo, por esos transistores circularía una corriente mucho menor que la necesaria para *Rgain*, y dado que la etapa del par diferencial no afecta en la alimentación de *Rgain*, podemos escoger el valor de C_C que queramos, y por tanto, la intensidad que queramos.

Antes de pasar a calcular los tamaños de cada transistor, es importante mencionar también que para calcular los tamaños de los transistores de la etapa de salida, hay que tener en cuenta que, a altas frecuencias, estos también tienen el trabajo de mover C_C . Es por esto que a la hora de calcular los tamaños tendremos que tener en cuenta que la intensidad que usaremos será la necesaria para mover *Rgain* más la resultante de que C_C sea 1 pF. Para los transistores de la etapa del par diferencial solo usaremos la corriente dada por el condensador ya que, como se ha comentado, esta etapa no se encarga de alimentar a *Rgain*.

Empezaremos calculando los tamaños de los transistores de la etapa del par diferencial. Usando la fórmula (3-3) obtenemos gm , sabiendo que $C_C = 1$ pF y que $GBW = 1'4$ MHz:

$$gm = C_C \cdot GBW \cdot 2\pi = 1 \text{ p} \cdot 1'4 \text{ M} \cdot 2\pi = 8'796 \mu\text{A/V}$$

A continuación podemos calcular el valor de I_{dp} suponiendo que $V_{DSsat} = 0'1$ V. Hemos elegido $V_{DSsat} = 0'1$ V porque nos ha parecido un valor adecuado (en caso de transistores p hay que cambiar el signo). Hay que tener en cuenta que la tensión de alimentación es 1'8 V y que la tensión umbral de los transistores es de 0'51 V (en valor absoluto), por tanto, cuanto más pequeña sea V_{DSsat} más rango de señal podremos tener a la entrada y a la salida. Esto se estudiará posteriormente.

$$I_{dp} = \frac{gm \cdot V_{DSsat}}{2} = \frac{8'796 \mu \cdot 0'1}{2} = 439'82 \text{ nA}$$

Teniendo la intensidad podemos calcular los tamaños de cada transistor. Los valores de W y L aparecen reflejados en la Tabla 3-1. Es importante mencionar que a la fuente de intensidad de la Figura 3-1 se le ha asignado el valor de I_{dp} en lugar del valor de $2 \cdot I_{dp}$. Así, para que por el par diferencial circule I_{dp} solo es necesario provocar que por el transistor superior al par circule $2 \cdot I_{dp}$. Para ello simplemente se selecciona que el *multiplier* de ese transistor sea 2 en lugar de 1.

Tabla 3–1. Tamaño de los transistores que componen la etapa del par diferencial.

Transistor	W	L
M_{1d}, M_{2d}	247'67 nm	180 nm
M_{cm1}, M_{cm2}	220 nm	787'76 nm
M_{dp}	495'34 nm	180 nm

Para el cálculo de estos valores se ha usado la fórmula (3-4). En principio nuestra regla de diseño era asignar $L = 180$ nm pero en el caso del espejo de corriente tipo n, si fijábamos L a ese valor, W resultaba en un valor menor a 220 nm, que es el mínimo que admite la tecnología. Por tanto, en ese caso se ha fijado W y se ha calculado L .

Antes de continuar con el cálculo del tamaño de los transistores de la etapa de salida, es necesario aclarar que los tamaños expuestos en la Tabla 3-1 no corresponden a la intensidad calculada puesto que en simulaciones posteriores nos dimos cuenta de que el ancho de banda no se cumplía. Por ello, en lugar de usar el valor de 1'4 MHz, se fue probando hasta dar con el valor de 1'56 MHz, que es el valor que nos permite obtener el ancho de banda deseado. Para este valor la intensidad que se obtiene son $I_{dp} = 490$ nA. Esta intensidad es la que se ha usado para determinar las longitudes y anchos de cada transistor de la Tabla 3-1.

Continuando ahora con los transistores de la etapa de salida, en primer lugar calculamos la intensidad necesaria para mover R_{gain} , a la que llamaremos I_{OUT} :

$$I_{OUT} = \frac{V_{alim}/2}{R_{gain}} = \frac{0'9}{100\text{ k}} = 9\ \mu\text{A}$$

En el caso de R_{gain} , dependiendo de la etapa del diagrama de bloques tiene un valor u otro, concretamente en las dos primeras etapas toma el valor de 100 k Ω y en la última etapa toma el valor de 1 M Ω . Por ello cabe pensar que deberíamos diseñar dos tipos de amplificadores operacionales para que se ajusten a los valores escogidos. Sin embargo, por simplificar el diseño se va a realizar un solo diseño de amplificador para el valor de $R_{gain} = 100$ k Ω . Esto no va a suponer ningún problema al incluirlo en la tercera etapa ya que con esta configuración va a tener intensidad de sobra, más de la que necesita, ya que al ser R_{gain} mayor en esta etapa y teniendo la misma tensión de alimentación, necesitará menos intensidad.

Conociendo todo esto, la intensidad que usaremos para calcular el tamaño de los transistores de esta etapa será la suma de I_{dp} e $I_{OUT} = 490$ nA + 9 μ A = 9'49 μ A. Los valores de W y L aparecen reflejados en la Tabla 3-2.

Tabla 3-2. Tamaño de los transistores que componen la etapa de salida.

Transistor	W	L	Multiplier
M_{outp}	495'34 nm	180 nm	14
M_{outn}	973'85 nm	180 nm	1

Para el transistor tipo p se ha puesto el mismo valor que se hizo para el transistor M_{dp} , pero con el factor *multiplier* 14 ya que por este transistor queremos que pase la suma de las dos intensidades comentadas anteriormente. Se ha hecho de esta forma usando el factor *multiplier* en lugar de poner un valor concreto porque así la copia de intensidad se produce mejor.

La corriente que circula por cada rama se puede comprobar simulando el circuito del amplificador. En la Figura 3-2, hemos simulado el circuito y se han anotado sobre el circuito las intensidades que circulan por cada transistor.

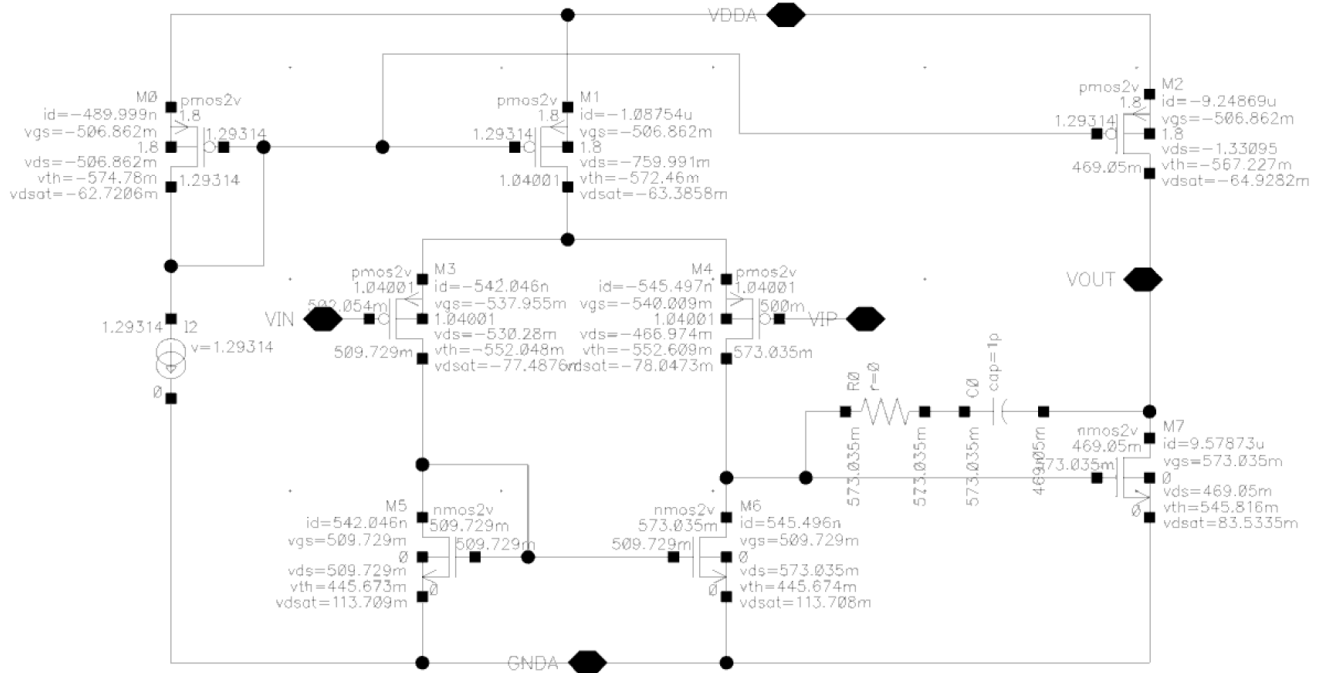


Figura 3-2. Intensidades de cada transistor del circuito del amplificador operacional.

Recordemos que estamos trabajando con $I_{dp} = 490 \text{ nA}$, por tanto $2 \cdot I_{dp} = 980 \text{ nA}$. Se puede observar en la Figura 3-2 que por el transistor M_{dp} circulan aproximadamente 980 nA , por M_{outn} y M_{outp} circulan $9.4 \text{ }\mu\text{A}$ aproximadamente y por los transistores M_{1d} , M_{2d} , M_{cm1} y M_{cm2} circulan los 490 nA , de forma aproximada. Luego nuestros cálculos se han hecho de forma correcta.

Para finalizar con el diseño interno del amplificador operacional, es interesante estudiar también el rango de señal en la entrada y en la salida para decidir qué valor de entrada es el más adecuado, además de para comprobar que los transistores estén funcionando correctamente en el estado de saturación. En la siguiente imagen (Figura 3-3) podemos observar las tensiones que definen el rango de valores de entrada y salida.

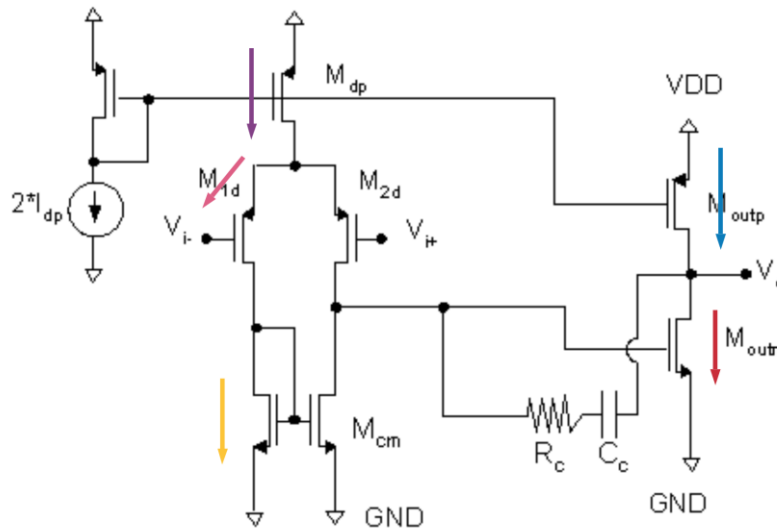


Figura 3-3. Tensiones que interfieren en los rangos de señal de entrada y salida.

Para que los transistores estén en saturación, y por tanto el circuito funcione, es necesario que se cumplan las expresiones indicadas anteriormente en (3-6) y (3-7), es decir, debe cumplirse que $V_{DS} > V_{DSsat}$ y que $V_{GS} > |V_T|$ para los transistores tipo n y las mismas expresiones pero con el signo opuesto para los transistores tipo p. Como

se comentó anteriormente la V_{DSsat} de los transistores es $0'1\text{ V}$ (el signo depende del tipo de transistor), por tanto, supondremos que como mínimo la V_{DS} de los transistores será $0'1\text{ V}$ para que estén en estado de saturación. Con esta suposición y sabiendo además el valor de V_{DD} que es $1'8\text{ V}$ y en valor de la V_T de los transistores tenemos los datos necesarios para realizar operaciones.

En la Figura 3-3 aparecen indicadas con flechas las caídas de tensiones que nos interesan para asegurar que los transistores están en saturación y para identificar los rangos de señal de entrada y salida. De esta forma, las líneas rosa y morada indican el máximo valor que puede tomar la entrada, la línea amarilla indica el mínimo valor que puede tomar la entrada, la línea azul indica el máximo valor que puede haber a la salida y la línea roja indica el mínimo valor que puede haber a la salida.

- $V_{i_{max}} = V_{DD} - V_{SDsat} - V_{SG} = V_{DD} - V_{SDsat} - V_{SDsat} - V_T = 1'8 - 0'1 - 0'1 - 0'51 = 1'09\text{ V}$
- $V_{i_{min}} = V_{DSsat} = 0'1\text{ V}$
- $V_{O_{max}} = V_{DD} - V_{SDsat} = 1'8 - 0'1 = 1'7\text{ V}$
- $V_{O_{min}} = V_{DSsat} = 0'1\text{ V}$

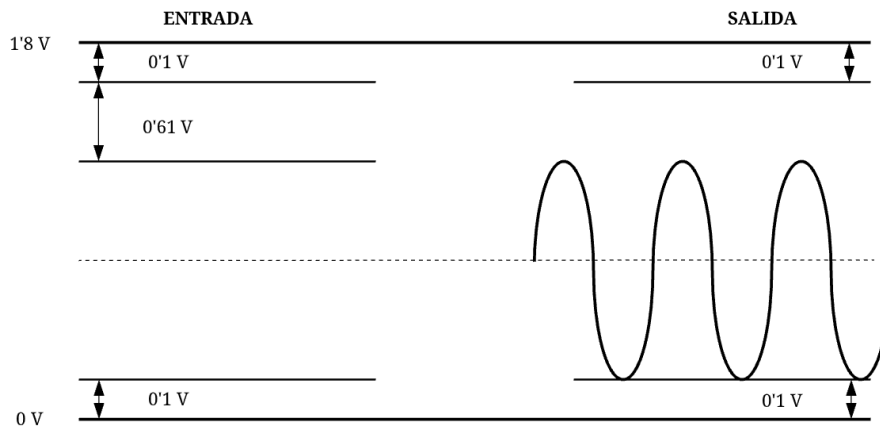


Figura 3-4. Rangos de señal a la entrada y a la salida.

A la vista de los resultados obtenidos en la Figura 3-4, podemos hacernos una idea de los rangos de tensión que pueden aparecer a la entrada y salida del amplificador operacional. En cuanto a la entrada, podemos escoger un valor entre $V_{i_{max}}$ y $V_{i_{min}}$, es decir, entre $1'09\text{ V}$ y $0'1\text{ V}$. Concretamente, para que a la salida obtengamos el máximo rango posible, la opción más apropiada a la hora de escoger el valor de tensión a la entrada sería hacer la media entre el valor máximo y valor mínimo que puede tomar. Con los valores obtenidos anteriormente, esta operación resulta en $0'495\text{ V}$, que por simplificar, vamos a aproximar a $0'5\text{ V}$, luego este será nuestra tensión de entrada para el amplificador operacional.

Una vez decididos y razonados todos los valores numéricos implicados en el diseño del amplificador operacional, como última comprobación, vamos a verificar que todos los transistores estén en estado de saturación tal y como se pretende y hemos supuesto anteriormente. Para ello solo debemos simular el circuito del amplificador mostrado en la Figura 3-2. Para simularlo se usa el circuito de simulación indicado en la Figura 3-5.

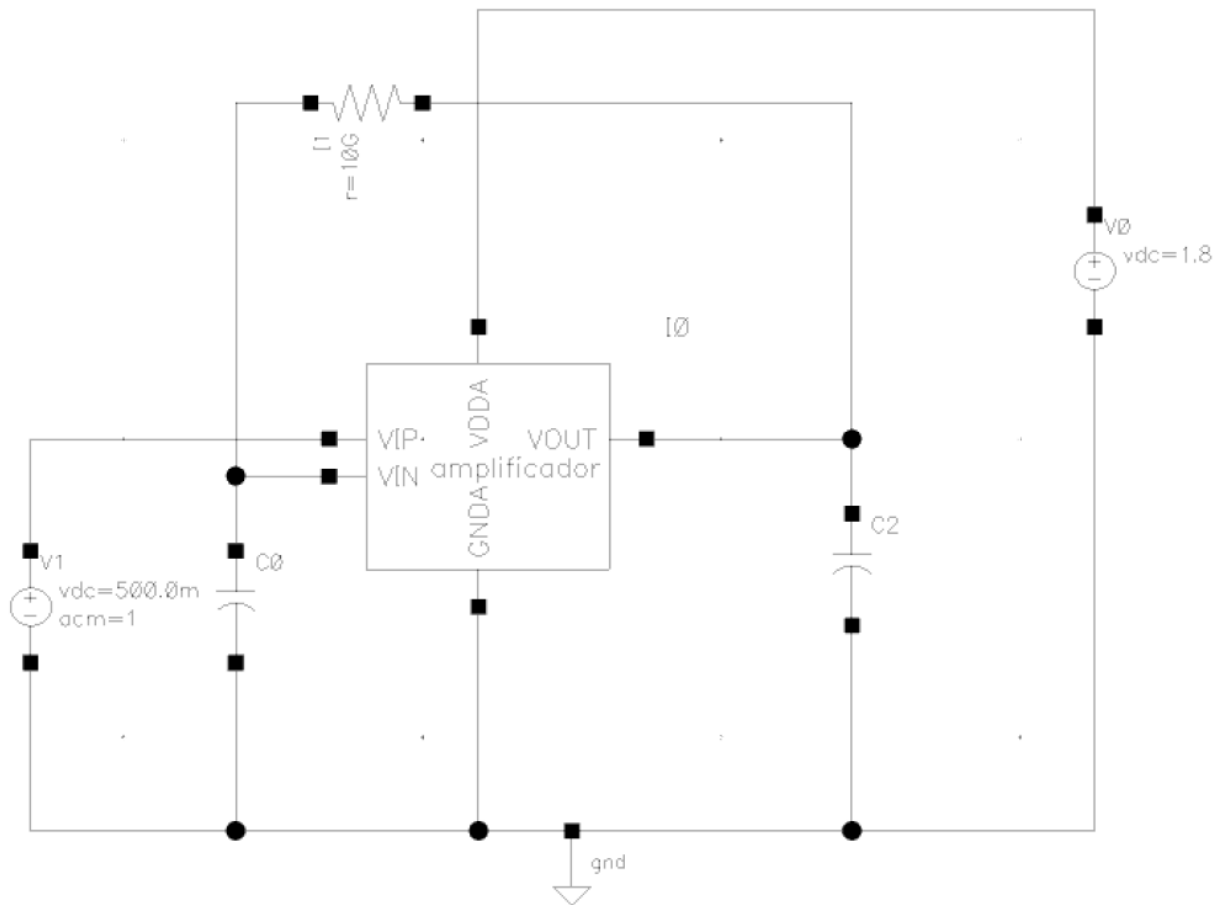


Figura 3-5. Circuito para simular el amplificador operacional.

Este circuito sirve para simular el comportamiento del amplificador en bucle abierto. Se han incluido los valores de las tensiones comentadas anteriormente, 1'8 V como alimentación y 0'5 V como entrada del amplificador. Después de haber realizado la simulación, entramos en el símbolo del amplificador y podemos observar las tensiones de cada transistor. Estas tensiones aparecen en la Figura 3-2, imagen que se usó para indicar la intensidad que circula por cada rama. Ya que estas tensiones se encuentran reflejadas en esa imagen, no se va a volver a adjuntar de nuevo, sino que se va a hacer una tabla donde estas se muestren y podamos confirmar que se cumplen las condiciones del estado de saturación. Dicha tabla es la Tabla 3-3 que se muestra a continuación.

Tabla 3-3. Comprobación de las condiciones de saturación para cada transistor.

Transistor	V_{DS}	V_{DSsat}	V_{GS}	$ V_T $	$V_{DS} > V_{DSsat}$	$V_{GS} > V_T $
M_{1d}	-0'530 V	-0'077 V	-0'537 V	0'51 V	✓	✓
M_{2d}	-0'471 V	-0'078 V	-0'539 V	0'51 V	✓	✓
M_{dp}	-0'760 V	-0'063 V	-0'506 V	0'51 V	✓	✓
M_{outp}	-1'29 V	-0'064 V	-0'506 V	0'51 V	✓	✓
M_{cm1}	0'509 V	0'113 V	0'509 V	0'51 V	✓	✓
M_{cm2}	0'509 V	0'113 V	0'509 V	0'51 V	✓	✓
M_{outn}	0'502 V	0'082 V	0'568 V	0'51 V	✓	✓

Para entender la tabla hay que tener en cuenta que en las dos últimas columnas se han escrito las condiciones de saturación para los transistores tipo n, es decir con el símbolo “mayor que”, por el hecho de simplificar la tabla, pero a la hora de comprobar las condiciones del estado de saturación para los transistores tipo p, recordemos que ambos símbolos “mayor que” deben ser sustituidos por el opuesto, es decir, por el símbolo “menor que”. Una vez hecha esta aclaración y comprobando las condiciones correspondientes para cada tipo de transistor, nos damos cuenta de que las dos condiciones que definen el estado de saturación de un transistor se cumplen para cada uno de ellos. Por este motivo, podemos concluir este apartado del diseño del amplificador operacional afirmando que todos los transistores están polarizados correctamente y que por ello el diseño se ha realizado de forma precisa.

Se incluye además una imagen de la respuesta en frecuencia del amplificador en la Figura 3-6 para comprobar visualmente que la respuesta es la esperada y que por tanto el diseño está bien ejecutado. En esta figura hemos asignado a R_c el valor de 0Ω . No se ha comentado nada del valor de esta variable porque se ajusta por simulación y hasta no haber diseñado el transconductor y simular las tres etapas juntas no podemos asegurar un valor para esta variable, ya que dependiendo de cómo vayan saliendo las simulaciones finales le asignaremos un valor u otro para conseguir el ancho de banda deseado. En principio se le asignará el valor de 0Ω por defecto y si posteriormente encontramos algún problema volveremos a ella. Igualmente, tampoco se han indicado valores de ganancia ni ancho de banda en esta imagen porque no resulta de interés sino que es una imagen demostrativa de que el amplificador sigue el comportamiento adecuado que se espera.

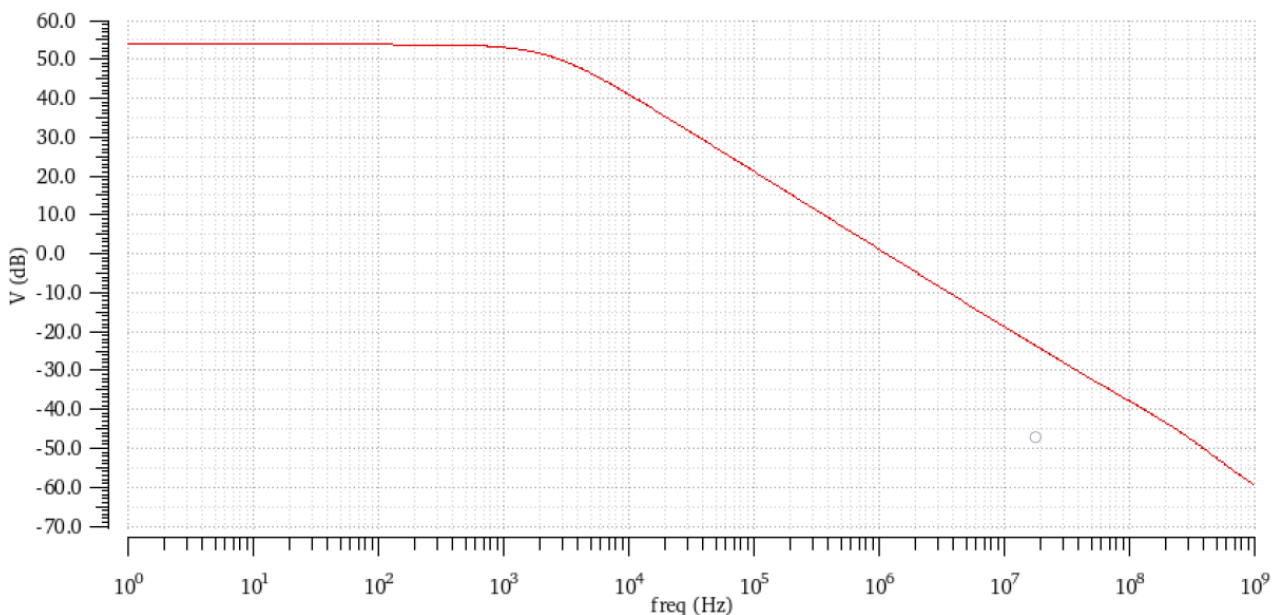


Figura 3-6. Respuesta en frecuencia del amplificador operacional diseñado.

3.2 Diseño del transconductor

Después de haber terminado con el diseño del amplificador operacional, el siguiente elemento que diseñaremos internamente será el transconductor. Antes de comenzar a explicar el método de diseño escogido es importante recordar cuáles eran nuestros objetivos de diseño para este elemento. Si recordamos bien, en capítulos anteriores hemos llegado a la conclusión de que, para obtener el mínimo consumo posible, vamos a concatenar tres etapas de la topología Cherry-Hopper con la que hemos decidido trabajar. Además, estas tres etapas no van a ser exactamente iguales por la explicación dada en capítulos anteriores, tanto por reducción de consumo como por reducción del ruido total del circuito. Tendremos tres etapas donde las dos primeras serán iguales y fijas mientras que la tercera (y última) tendrá valores diferentes y será de ganancia variable. Por tanto, debido a la elección de estas decisiones y como se refleja en la Tabla 2-3 del capítulo anterior, tendremos que diseñar dos tipos de transconductor, ya que la transconductancia de este, g_m , tiene un valor para las dos primeras etapas y otro diferente para la última etapa. Estos valores son importantes ya que, junto al parámetro R_{gain} , son los que definen la ganancia de nuestro circuito.

El modelo que se va a usar para el transconductor es el mostrado en la Figura 3-7. [13]

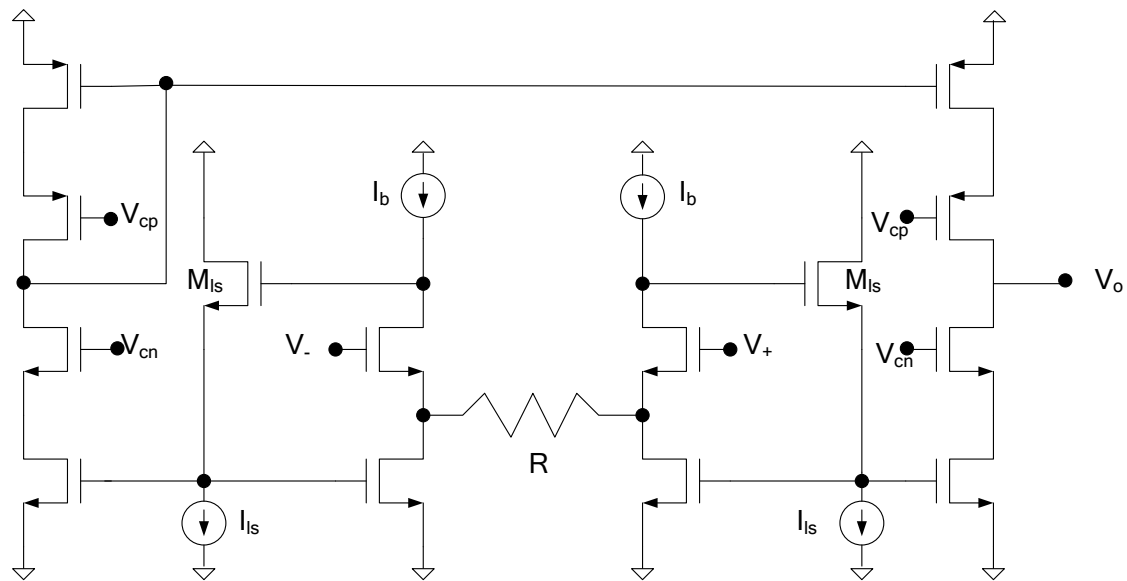


Figura 3-7. Modelo del transconductor.

Dado que tenemos que diseñar dos tipos de transductores, uno fijo y uno variable, vamos a comenzar primero por diseñar el transconductor fijo que será el que introduciremos en las dos primeras etapas. Cuando acabemos con este diseño pasaremos luego al diseño del transconductor programable.

En este caso, a diferencia de cómo se procedió con el amplificador operacional, sí que podemos seguir el método de diseño del circuito de la Figura 3-7 al pie de la letra, ya que contamos con las especificaciones necesarias para ello, las cuales son la transconductancia (gm) y el rango de tensión a la entrada. La tensión de entrada será la misma para ambos tipos de transductores, $0,5\text{ V}$, ya que es la tensión que se ha escogido en el diseño del amplificador operacional por ser la más adecuada según el estudio realizado mediante la Figura 3-4.

Los pasos a seguir para diseñar el transconductor son los siguientes:

1. Obtenemos gm de las especificaciones del circuito (en nuestro caso del circuito Cherry-Hopper).
2. La resistencia R se calcula como $R=1/gm$.
3. Del rango de entrada escogido y la R obtenemos la $I_{b_{\min}}$.
4. Elegimos una I_b mayor a la mínima.
5. Dimensionamos los transistores sabiendo la intensidad que circula por cada uno de ellos.

Una vez expuestos los pasos, podemos empezar a diseñar nuestro transconductor fijo para las dos primeras etapas. Partimos de los datos del rango de entrada (que es $0,5\text{ V}$ como se ha comentado), y del valor de la transconductancia obtenido de las especificaciones del circuito donde hacemos uso de la topología Cherry-Hopper. En este caso para las dos primeras etapas, esta toma el valor fijo de $100\ \mu\text{A/V}$.

A continuación, sencillamente tenemos que calcular el valor de R de la Figura 3-7 haciendo la inversa de la transconductancia:

$$R = \frac{1}{gm} = \frac{1}{100\ \mu} = 10\ \text{k}\Omega$$

Sin embargo, la resistencia no tomará este valor, sino el doble, $20\ \text{k}\Omega$. Para entender esto tenemos que remontarnos al capítulo anterior donde se expuso la topología Cherry-Hopper y se definió su ganancia. Observando la fórmula (2-2) vemos que la ganancia vendría definida por $G = 2 \cdot gm_{OTA} \cdot R_F$, siendo R_F la resistencia a la que hemos denominado R_{gain} . Como se explicó en ese momento, la topología Cherry-Hopper

que hemos decidido usar aparece en modo diferencial, pero en este proyecto hemos decidido no usarla en modo diferencial sino en modo single-ended puesto que simplifica mucho el circuito. Esto se traduce en que la ganancia se reduciría a la mitad. Por este motivo se ha duplicado el valor de R, o lo que es lo mismo, se ha reducido a la mitad el valor de g_m , para que una vez incluido en la fórmula de la ganancia del circuito desaparezca el 2 y así ser coherentes con nuestra decisión de que el circuito sea single-ended en lugar de diferencial.

Continuaríamos ahora con el paso 3 del método de diseño que consiste en calcular la intensidad I_b mínima. Para ello solo necesitamos los valores conocidos hasta ahora, el rango de tensión de entrada y la resistencia R. De esta forma la intensidad resultaría en:

$$I_{b_{min}} = \frac{V_{in}}{R} = \frac{0'5}{20\text{ k}} = 25\ \mu\text{A}$$

Siguiendo el paso 4, vamos a elegir una intensidad que sea superior a la calculada. En este caso vamos a elegir que sea el doble, luego $I_b = 50\ \mu\text{A}$. Este mismo valor será el que tomen las fuentes de intensidad de la Figura 3-7 denominadas por I_{IS} .

Al escoger que ambas fuentes de intensidad valgan $50\ \mu\text{A}$, indirectamente hemos impuesto que por todos los transistores de este circuito circule esta intensidad, ya que al estar conectadas las ramas interiores con las exteriores en configuración de espejo de corriente (es decir, transistores conectados por las puertas), la intensidad que circula por esas ramas se copia a las ramas externas. Sabiendo por tanto la intensidad que circula por cada transistor, podemos pasar a calcular su ancho, W. Al igual que en el diseño del amplificador operacional, asignaremos a $V_{DS_{sat}}$ el valor de $0'1\text{ V}$, y a la longitud de cada transistor, L, el valor de 180 nm .

Calculamos el parámetro g_m de cada transistor:

$$g_m = \frac{2 \cdot I_b}{V_{DS_{sat}}} = \frac{100\ \mu}{0'1} = 1\ \text{mA/V}$$

De esta forma ya podemos calcular el valor de cada ancho, W, dependiendo del tipo de transistor:

$$\text{nmos} \rightarrow W = \frac{g_m}{\mu_n C_{ox} V_{DS_{sat}}} \cdot L = \frac{1\ \text{m}}{350'8\ \mu \cdot 0'1} \cdot 180\ \text{nm} = 5'131\ \mu\text{m}$$

$$\text{pmos} \rightarrow W = \frac{g_m}{\mu_p C_{ox} V_{DS_{sat}}} \cdot L = \frac{1\ \text{m}}{71'2\ \mu \cdot 0'1} \cdot 180\ \text{nm} = 25'281\ \mu\text{m}$$

Con todos los pasos de diseño realizados, solo nos quedaría montar el circuito en el programa de diseño. Sin embargo, antes de ello, es necesario comentar que el circuito mostrado en la Figura 3-7 no es el que se va a montar en Cadence, sino que sufrirá unos pequeños cambios. Estos cambios consisten básicamente en invertir las ramas interiores, cambiando los transistores n por transistores p. Esto es debido a que usamos tensiones pequeñas de entrada. En el amplificador operacional, si nos fijamos, está diseñado de igual manera, ya que los transistores de entrada son tipo p. De esta forma, en lugar de la disposición de elementos que aparece en la Figura 3-7, ahora tendremos en la parte superior de las ramas interiores dos parejas de transistores tipo p con la resistencia R entre medio, y en la parte inferior aparecerán las fuentes de intensidad I_b . De igual forma, las fuentes de intensidad I_{IS} quedarán en la parte superior del circuito, y en la parte inferior estarán sus transistores tipo p correspondientes. Para visualizarlo mejor, en la Figura 3-8 se puede observar el montaje del circuito modificado. En esencia es solo cambiar los tipos de transistores y los elementos inferiores por los superiores y viceversa.

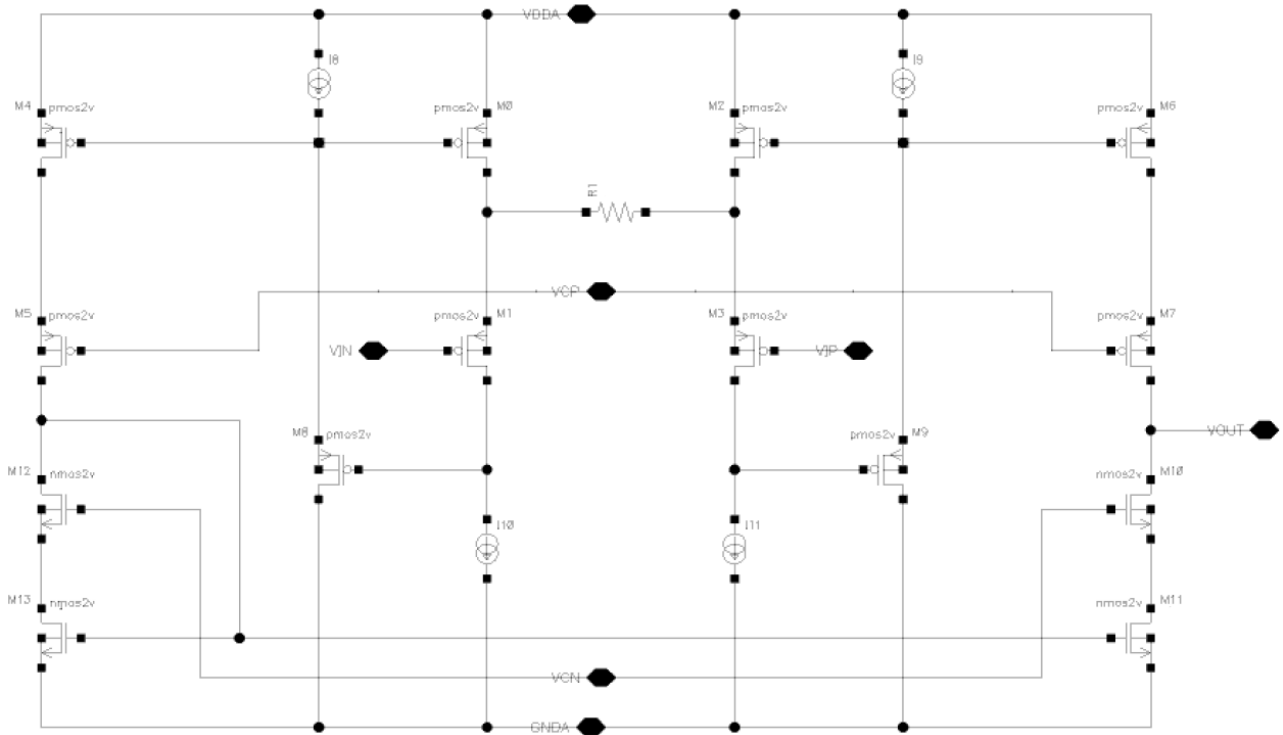


Figura 3-8. Circuito usado para el diseño del transconductor.

Lo último que nos quedaría por definir para finalizar el diseño del circuito serían las tensiones V_{CP} y V_{CN} . Para ello, vamos a proceder de la misma forma que en el amplificador operacional cuando se calcularon las tensiones de entrada y salida. Planteamos las ecuaciones que definen cada tensión y aplicamos las condiciones de saturación dadas por las fórmulas (3-6) y (3-7), ya que de nuevo queremos que todos los transistores estén en el estado de saturación. Conociendo V_T , $V_{DS_{sat}}$ y V_{DD} del apartado anterior cuando se mencionaron en el diseño del amplificador operacional, tenemos todos los datos necesarios para calcular estas tensiones.

$$V_{CP} = V_{DD} - V_{GS} - V_{DS_{sat}} = V_{DD} - V_T - V_{DS_{sat}} - V_{DS_{sat}} = 1'8 - 0'51 - 0'1 - 0'1 = 1'09 V$$

$$V_{CN} = V_{GS} + V_{DS_{sat}} = V_T + V_{DS_{sat}} + V_{DS_{sat}} = 0'51 + 0'1 + 0'1 = 0'71 V$$

Después de haber definido cada parámetro de nuestro circuito, al igual que en el amplificador operacional, montamos un circuito de simulación para simular el transconductor. Este circuito se muestra en la Figura 3-9. En primer lugar, realizaremos un análisis DC para comprobar que los transistores se encuentran en estado de saturación y seguidamente se realizará un análisis frecuencial para verificar que su respuesta es la esperada. Al haber colocado una capacidad a la salida del transconductor, este debería tener la misma respuesta que un integrador. Las fuentes de tensión que aparecen en el circuito presentan los valores indicados anteriormente.

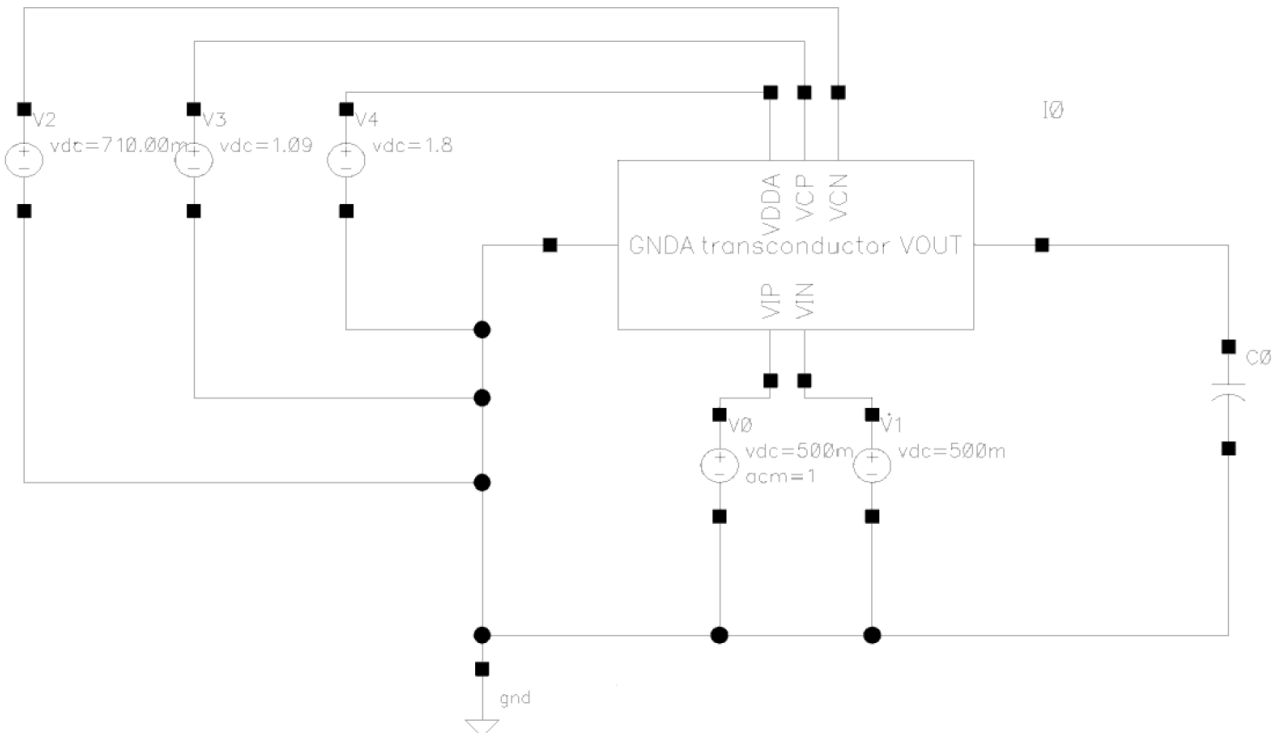


Figura 3-9. Circuito para simular el transconductor.

Después de realizar el análisis en DC nos damos cuenta de un comportamiento inesperado y es que las intensidades de cada rama se diferencian mucho, cuando antes hemos comentado que todas las ramas deben tener la misma intensidad. Esto significa que la copia de las intensidades no se está realizando correctamente, lo cual puede causar un gran problema, que es que a lo largo de las tres etapas se vaya acumulando un offset y provoque resultados no deseados, como por ejemplo valores inadecuados de la ganancia. Para resolver este problema de copia de un transistor a otro, debemos asegurarnos de que las intensidades que circulan por ambos es la misma, así se estaría realizando una buena copia. Para conseguirlo, lo único que tenemos que hacer es asegurar que las tensiones V_{GS} y V_{DS} del transistor donde queremos copiar la intensidad, sean iguales que las tensiones del transistor del que se está copiando la intensidad. De esta forma, si estas tensiones fueran iguales en ambos transistores, por consiguiente, la intensidad también tendrá que ser igual.

Para conseguir esto en todos los transistores del circuito, en primer lugar, nos fijamos en los transistores donde la copia se produce de forma menos precisa. Observando los resultados de las tensiones del análisis DC nos damos cuenta de que los valores calculados para las fuentes de tensión V_{CP} y V_{CN} no son adecuados puesto que empeoran la copia. Por ello mediante la observación y simulación del circuito llegamos a que estas tienen que valer $V_{CP} = 0.5 \text{ V}$ y $V_{CN} = 0.9 \text{ V}$. En concreto, V_{CP} tiene el valor de 0.5 V ya que se encuentra a la misma altura del circuito que la entrada, que también vale 0.5 V . Por eso se ha escogido ese valor. En el caso de V_{CN} no hay una explicación más allá de que mediante simulaciones se ha llegado a la conclusión de que era un valor adecuado para que la copia fuera buena.

En segundo lugar, un problema de copia bastante notable es el que ocurre en la parte inferior del circuito con los transistores tipo n, ya que en la parte izquierda tenemos una conexión diodo mientras que en la parte derecha no. Al no ser el circuito simétrico, se complica mucho que la copia pueda ser exacta. Para solucionar este contratiempo tenemos que asegurar que la tensión V_{GS} del transistor de la esquina inferior izquierda sea igual a la tensión de salida V_{OUT} (debido a la conexión diodo mencionada). En un transconductor no realimentado, como es nuestro caso, tanto la tensión de entrada como la de salida se mueve, es decir, no están fijas. Por otro lado, el amplificador operacional que utilizamos en este circuito si está realimentado, lo cual significa que su entrada es fija mientras que su salida sí que se mueve. En este proyecto, al usar la topología Cherry-Hopper ocurre que, por la forma en la que están conectados los elementos, la tensión de salida del transconductor coincide con la señal de entrada del amplificador operacional. Esto provoca que, al ser la entrada del amplificador operacional fija, la

salida del transductor también lo sea debido a que están unidas por el mismo cable. Por otro lado, la tensión de entrada del transductor debe ser la misma que su salida, ya que la resistencia R del transductor no consume intensidad. Por este motivo, la salida del transductor y, por tanto, la entrada del amplificador operacional estarán a la misma tensión que la entrada del transductor, en nuestro caso $0,5\text{ V}$. Esto se relaciona con nuestro problema de copia porque, al estar la tensión de salida fijada a $0,5\text{ V}$, debemos conseguir que la tensión V_{GS} del transistor de la esquina inferior izquierda sea igual a esta. Para variar esta tensión V_{GS} , debemos volver a configurar la relación W/L de este transistor, ya que como sabemos, ambos parámetros están relacionados de forma que, si aumenta la relación W/L de un transistor, su V_{GS} disminuye. Además, igualmente se debe modificar la relación del transistor de la esquina inferior derecha para mantener la simetría del circuito.

De esta forma, realizando varias simulaciones cambiando el valor del ancho W de ambos transistores, llegamos a la conclusión de que el valor para W de estos transistores debe ser $W = 22,575\text{ }\mu\text{m}$, que es un valor 4 o 5 veces mayor, aproximadamente, que el valor calculado para los transistores tipo n anteriormente ($W = 5,131\text{ }\mu\text{m}$).

En la Figura 3-10 podemos observar el efecto de las modificaciones propuestas en las intensidades y tensiones de los transistores. Ahora sí podemos afirmar que la copia es buena puesto que las intensidades y tensiones se copian bien de un transistor a otro. Además, con esta imagen podemos comprobar si los transistores del circuito se encuentran en estado de saturación, al igual que se hizo en el amplificador operacional. Recordemos que debe cumplirse que $V_{DS} > V_{DSsat}$ y que $V_{GS} > |V_T|$ para los transistores tipo n y las mismas expresiones pero con el signo opuesto para los transistores tipo p, siendo $V_T = 0,51\text{ V}$. Si nos fijamos en las tensiones que aparecen en la imagen para cada transistor, las condiciones de saturación se cumplen, por tanto, están polarizados correctamente.

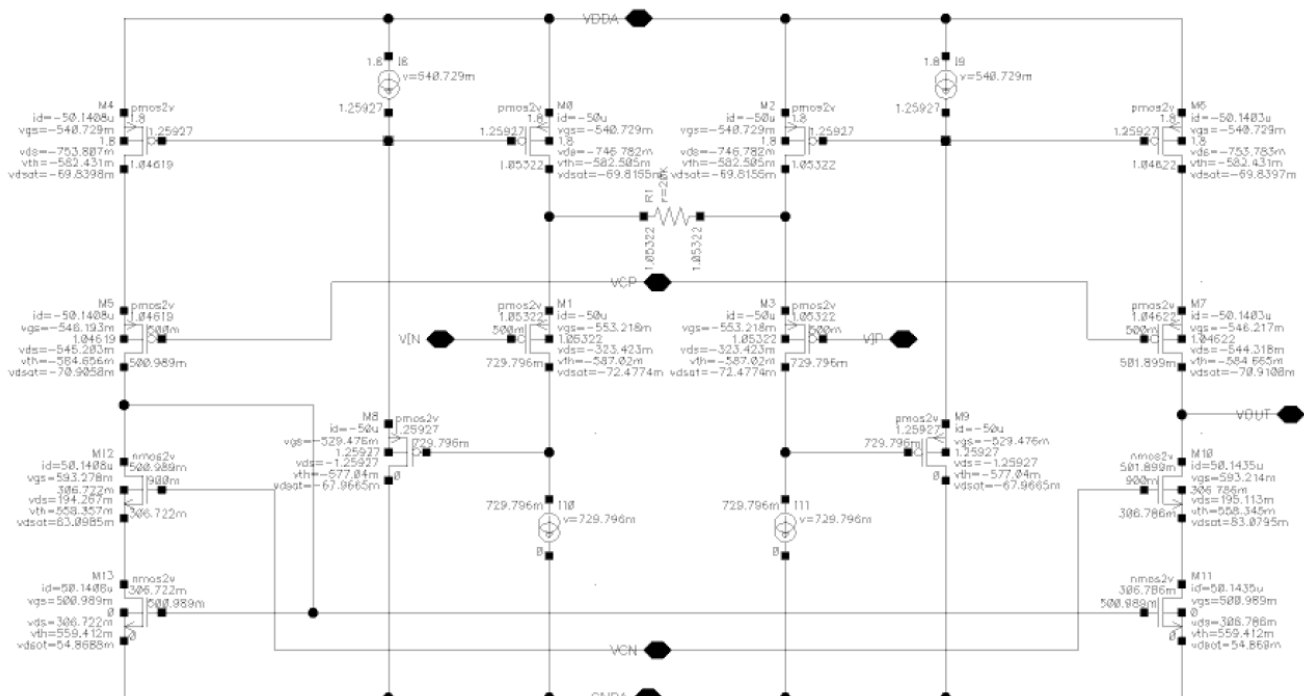


Figura 3-10. Intensidades y tensiones de cada transistor del circuito del transductor fijo.

Después de realizar estas modificaciones al circuito para que la copia de las intensidades en las ramas exteriores fuera precisa, podemos simular el comportamiento frecuencial del circuito para ver si realmente está funcionando de forma correcta. Para ello, hacemos uso del circuito de la Figura 3-9, realizando un análisis AC. El resultado de la simulación se muestra en la Figura 3-11.

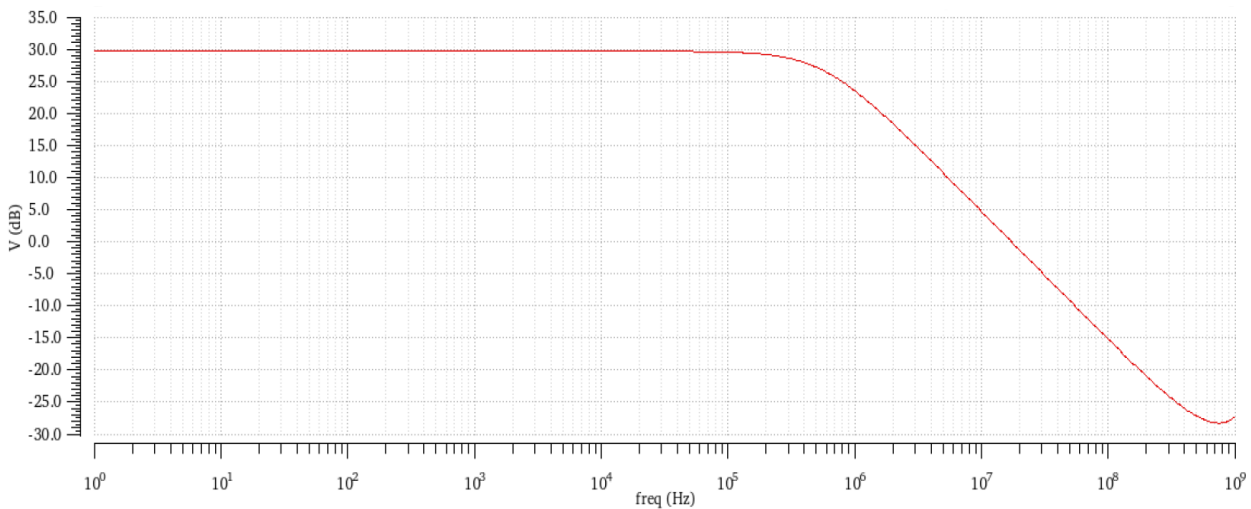


Figura 3-11. Respuesta en frecuencia del transconductor fijo diseñado.

Como se comentó anteriormente, para comprobar de manera más sencilla el funcionamiento del transconductor, se le añadió una capacidad de 1 pF al circuito de simulación de la Figura 3-9 porque en ese caso la salida debería ser parecida a la de un integrador, y si eso ocurriera podríamos asegurar que está bien diseñado. A la vista de la gráfica en la Figura 3-11 se puede afirmar que la salida sigue la forma de un integrador puesto que al principio tiene una ganancia fija y luego va disminuyendo 20 dB por década, por lo que el transconductor está bien diseñado.

Una vez diseñado el transconductor que se usará en las dos primeras etapas, continuamos ahora con el transconductor que se usará en la tercera etapa para obtener una ganancia variable. Para ello, haremos que este transconductor sea programable. El diseño de este transconductor es prácticamente igual al que se ha explicado anteriormente. De hecho, el montaje es exactamente igual, lo único que cambian son los valores de las fuentes de intensidad, el valor de la resistencia y los tamaños de los transistores. Esto es debido a que en la tercera etapa tenemos especificaciones distintas a las dos primeras para obtener una etapa de menor consumo. Por ello, en este caso el valor de transconductancia g_m que usaremos será de $10 \mu A/V$ en lugar del valor de $100 \mu A/V$ que se usaba en las dos primeras etapas. El resto de pasos del método de diseño se seguirían de la misma forma, primero se calcularía la resistencia R :

$$R = \frac{1}{g_m} = \frac{1}{10 \mu} = 100 \text{ k}\Omega$$

Posteriormente, siguiendo el mismo razonamiento indicado anteriormente de que nuestro circuito es single-ended, la resistencia realmente tendría el valor de $R = 200 \text{ k}\Omega$. Así calculamos la intensidad I_b mínima:

$$I_{b_{min}} = \frac{V_{in}}{R} = \frac{0'5}{200 \text{ k}} = 2'5 \mu A$$

Y siguiendo el paso 4, al igual que hicimos antes, definimos que el valor de I_b va a ser el doble que el calculado, es decir, $I_b = 5 \mu A$. Este mismo valor tomarán las fuentes de intensidad I_{IS} .

Seguidamente, se calcularían los tamaños de los transistores sabiendo la intensidad que circula por ellos, $5 \mu A$ en este caso, sabiendo que $V_{DS_{sat}}$ tiene el valor de $0'1 \text{ V}$, y que la longitud de cada transistor, L , tiene el valor de 180 nm .

Calculamos el parámetro g_m de cada transistor:

$$g_m = \frac{2 \cdot I_b}{V_{DS_{sat}}} = \frac{10 \mu}{0'1} = 100 \mu A/V$$

De esta forma ya podemos calcular el valor de cada ancho, W , dependiendo del tipo de transistor:

$$nmos \rightarrow W = \frac{gm}{\mu_n C_{ox} V_{DS_{sat}}} \cdot L = \frac{100 \mu}{350'8 \mu \cdot 0'1} \cdot 180 \text{ nm} = 513'11 \text{ nm}$$

$$pmos \rightarrow W = \frac{gm}{\mu_p C_{ox} V_{DS_{sat}}} \cdot L = \frac{100 \mu}{71'2 \mu \cdot 0'1} \cdot 180 \text{ nm} = 2'528 \mu\text{m}$$

A continuación, se procede a simular el transconductor usando el circuito de la Figura 3-9 para ver si obtenemos los resultados esperados. Como ya estudiamos anteriormente, para que no haya problemas de copia de intensidad, las fuentes V_{CP} y V_{CN} tienen que tomar los valores $V_{CP} = 0'5 \text{ V}$ y $V_{CN} = 0'9$. Por otro lado, también se descubrió en el estudio del transconductor diseñado anteriormente que los transistores tipo n de las esquinas inferiores tenían problemas de copia de intensidad debido a la no simetría del circuito en esa parte. Por tanto, al igual que se hizo en el anterior transconductor, mediante la realización y observación de varias simulaciones se llega a la conclusión de que el ancho W de esos transistores tipo n tiene que valer $W = 1'949 \mu\text{m}$, que es un valor entre 3 y 4 veces mayor que el calculado anteriormente para los transistores tipo n ($W = 513'11 \text{ nm}$). Con este valor se solucionaría el problema de copia de intensidad.

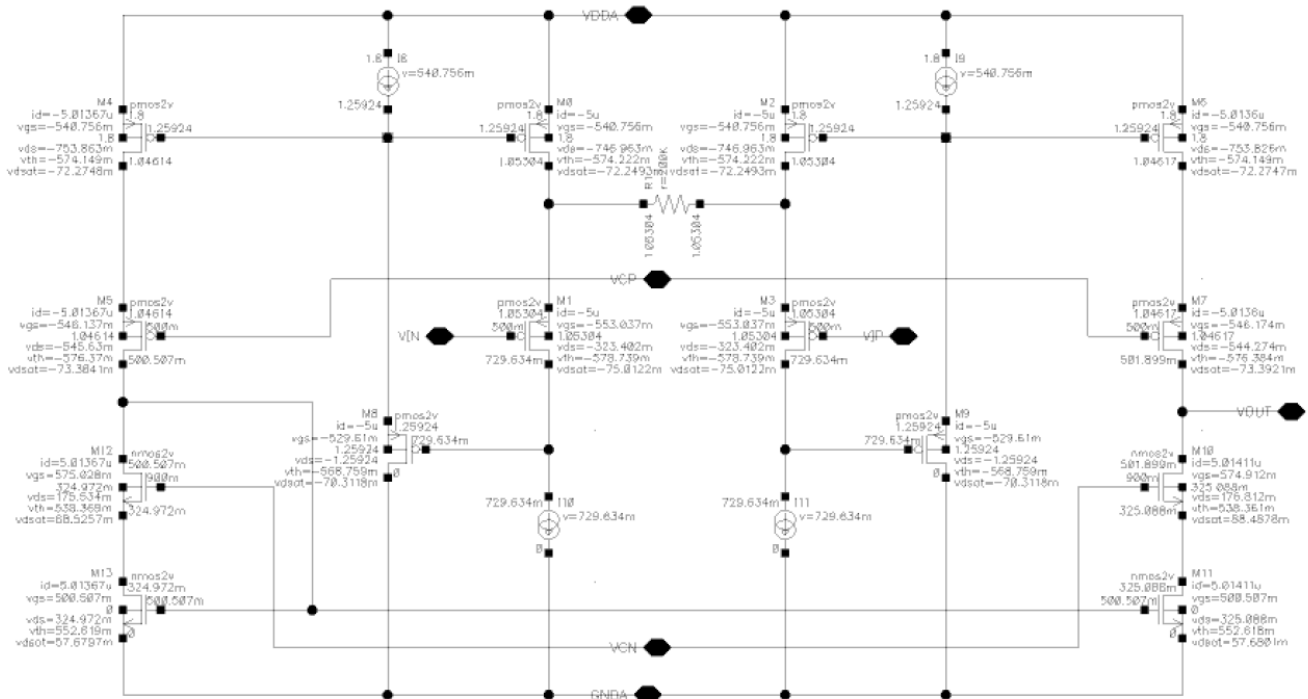


Figura 3-12. Intensidades y tensiones de cada transistor del circuito del transconductor programable.

En la Figura 3-12 podemos observar las tensiones e intensidades que circulan por cada transistor. Para estar correctamente polarizados deben cumplirse las condiciones de saturación que hemos mencionado varias veces a lo largo de este documento. Las expresiones son las siguientes: $V_{DS} > V_{DS_{sat}}$ y $V_{GS} > |V_T|$ para los transistores tipo n y las mismas expresiones pero con el signo opuesto para los transistores tipo p, siendo $V_T = 0'51 \text{ V}$. Cumpliéndose estas condiciones podemos afirmar que el diseño está bien realizado. Se incluye, además, la respuesta en frecuencia del transconductor, resultado del circuito de simulación de la Figura 3-9, que como comentábamos, debido al condensador que aparece en este circuito, la respuesta debería seguir el comportamiento de un integrador. La gráfica se puede observar en la Figura 3-13.

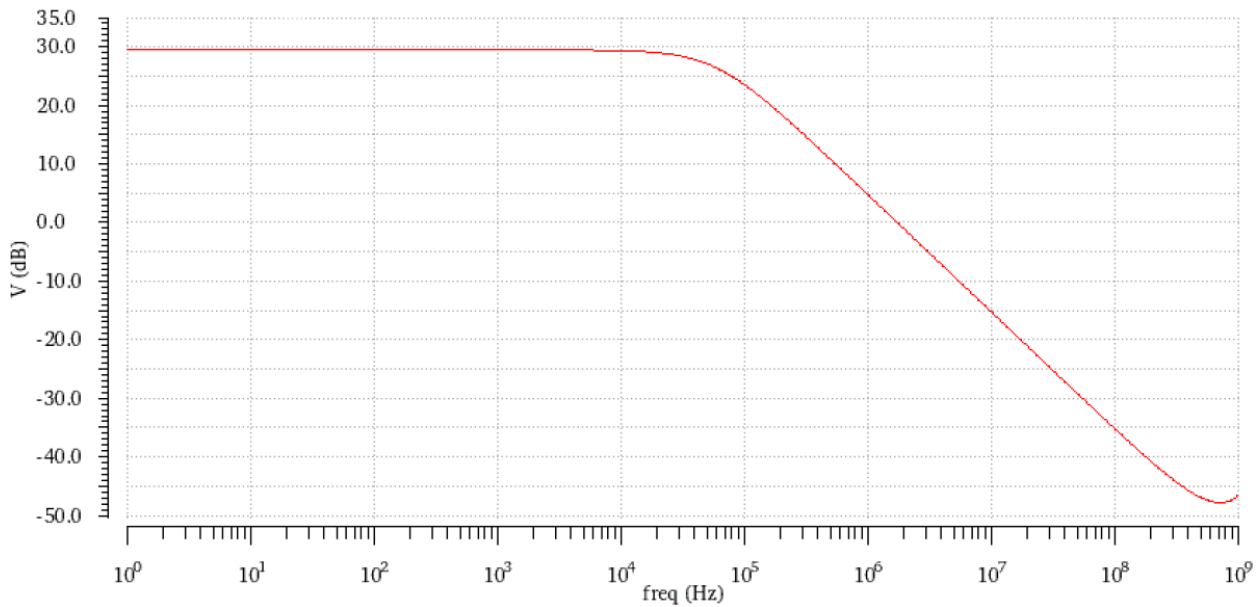


Figura 3-13. Respuesta en frecuencia del transconductor programable diseñado.

Hasta aquí se ha aplicado el mismo método de diseño que el utilizado para diseñar el transconductor fijo. Como se comentó, la única diferencia son los valores de cada parámetro. Una vez calculados estos valores y comprobado que el transconductor funciona de la manera esperada, ya podemos añadirle los elementos necesarios para que sea programable. En este caso vamos a transformar nuestro transconductor en programable añadiendo un transistor tipo n entre las dos ramas interiores [13]. La posición del transistor se aprecia mejor en la Figura 3-14.

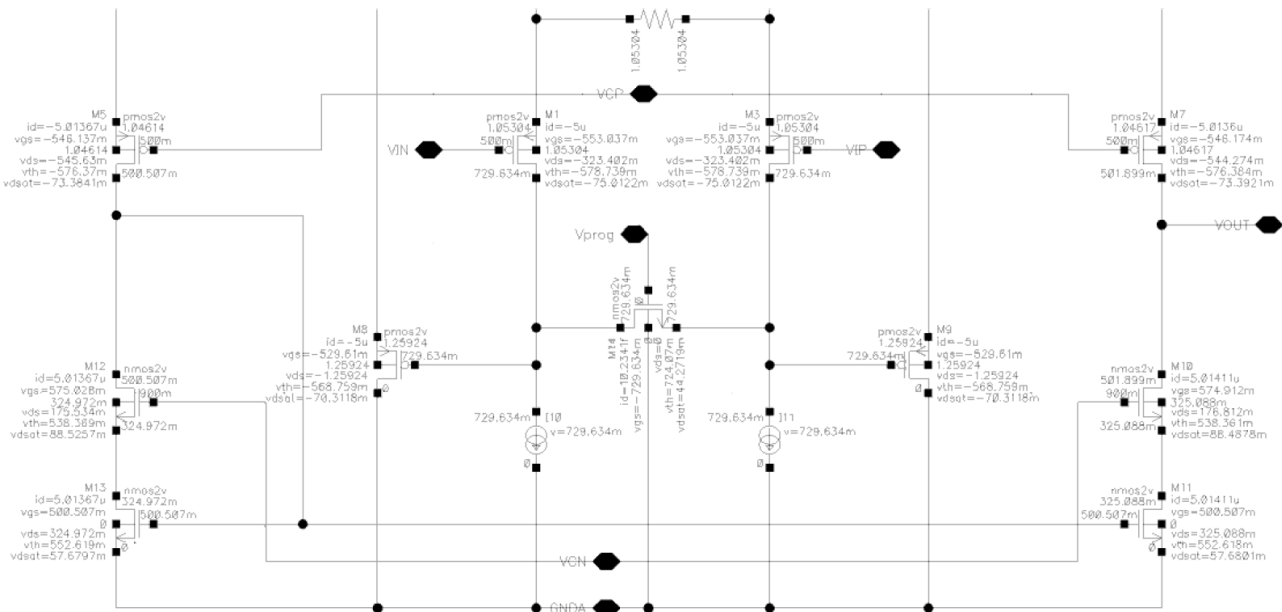


Figura 3-14. Circuito del transconductor programable.

Entre los puntos en los que está colocado el transistor existe una tensión tan baja (prácticamente 0 V), que al incluir un transistor provocando una diferencia de corriente, el circuito sigue siendo muy lineal. De hecho, este circuito tiene una linealidad de -79.49 dB en IM3, es de lo más lineales que existen actualmente [13]. El funcionamiento que sigue se basa en unir la puerta del transistor a una fuente de tensión. En este caso se le ha llamado V_{prog} , y se ha puesto en forma de pin para luego en el símbolo incluir la fuente de tensión, al igual que se ha hecho con el resto de tensiones del circuito. El valor de V_{prog} es uno de los parámetros que nos va a definir

la programabilidad del circuito. Puede tomar valores desde el valor de la tensión umbral ($V_T = 0.51 \text{ V}$), hasta el valor de la tensión de alimentación ($V_{DD} = 1.8 \text{ V}$), de forma que, cuanto mayor es la tensión, más corriente “roba”, es decir, más corriente circula por el transistor, que por tanto no llega a la salida, traduciéndose en un decremento de la ganancia, convirtiéndose así por tanto en un transconductor con ganancia variable. De la misma forma, cuanto más pequeña sea la tensión V_{prog} , menos corriente circulará por el transistor y por tanto la disminución de ganancia será menor, así hasta que V_{prog} tome el valor de 0 V , lo cual equivale a cortar el transistor y por tanto el transconductor dejaría de tener ganancia variable. Este efecto puede observarse mejor en la Figura 3-15.

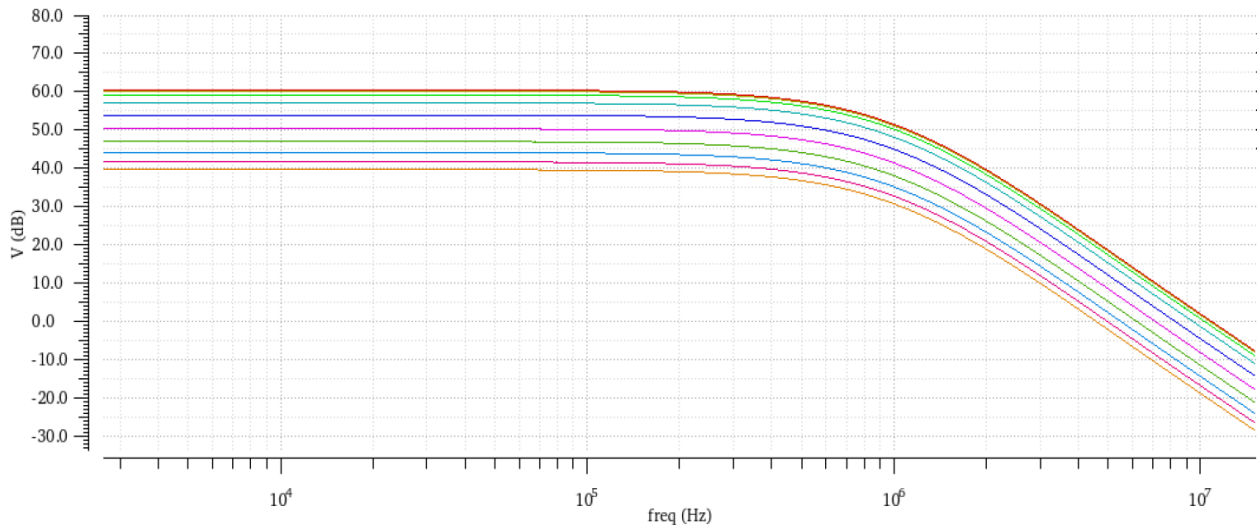


Figura 3-15. Respuesta en frecuencia del transconductor programable.

En la Figura 3-15 se ha realizado un análisis paramétrico de la variable V_{prog} para visualizar la actuación de variar esta tensión. La línea que se encuentra más arriba en la gráfica equivale a una tensión menor de V_{prog} , por tanto la ganancia se mantiene prácticamente en los 60 dB , que es el resultado de concatenar tres etapas de 20 dB . Sin embargo, conforme aumenta el valor de V_{prog} , la ganancia va disminuyendo hasta valores de 40 dB aproximadamente. De esta forma, el valor que tome V_{prog} puede ser controlado por un circuito que según ciertas condiciones decida cuál es la tensión adecuada para una aplicación en concreto.

Otro factor que afecta en la programabilidad de este circuito es el tamaño del transistor n que se ha añadido. En principio, su longitud L se va a configurar en 180 nm , tal y como se ha venido haciendo con todos los transistores de todos los circuitos de este proyecto. Pasando al ancho del transistor, W , este juega un papel fundamental, ya que conforme más pequeño sea su valor, más sensibilidad tendrán las variaciones de ganancia. Por ejemplo, fijémonos en la Figura 3-16.

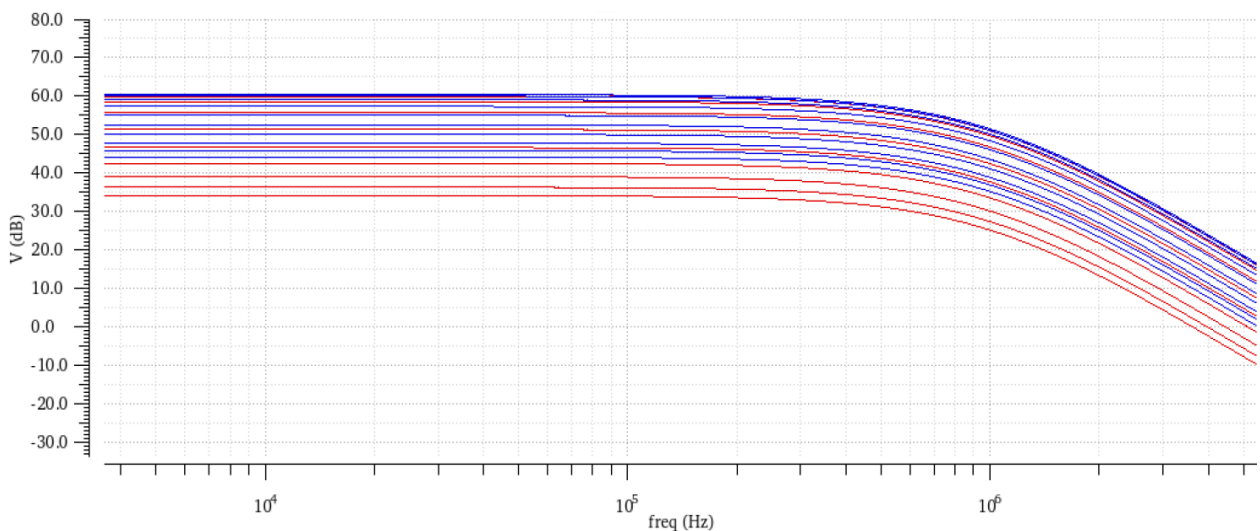


Figura 3-16. Respuesta en frecuencia del transconductor programable para distintos valores de W .

En la imagen se representan dos análisis paramétricos de la variable V_{prog} , ambos en el intervalo de 1'2 V a 1'6 V. La diferencia entre ambas respuestas es que en el análisis en color rojo el ancho del transistor n es $W = 2 \mu\text{m}$ y en el análisis en color azul el ancho es $W = 515 \text{ nm}$. Se han escogido valores lo suficientemente separados como para notar la diferencia. De la gráfica podemos sacar que, como se comentó anteriormente, cuanto menor sea el valor de W , más sensibilidad se obtiene. Esto quiere decir que, en un mismo rango de V_{prog} , con un valor de W más pequeño, existe una menor diferencia entre los valores de ganancia que van tomando las respuestas. En el caso contrario, cuando W toma un valor mayor, las distintas respuestas para cada valor de V_{prog} están más separadas entre sí, hay una diferencia de ganancia entre ellas más notable. Con todo esto se pretende aclarar que no interesa que en un rango pequeño de V_{prog} se pase de robar toda la intensidad a no robar nada, es decir, que pase de un valor de 60 dB de ganancia a un valor de 40 dB, por ejemplo, lo cual ocurriría si escogiéramos un valor de W muy elevado, ya que la diferencia entre respuestas en este caso es mayor. Por este motivo, lo ideal es escoger un valor intermedio que no sea ni muy alto ni muy bajo para que en un rango de V_{prog} como el que estamos tratando, de 0'4 V, haya una variedad de respuestas cuyas ganancias estén adecuadamente separadas entre sí, ni con valores muy cercanos ni con valores muy alejados.

Una vez habiendo explicado cómo modificar el transconductor fijo para que sea programable y habiendo comentado de qué manera afectan los distintos parámetros que incluye al circuito, podemos pasar a montar el circuito con las tres etapas con sus componentes internos diseñados. Esto se hará en el siguiente capítulo.

Finalizamos por tanto este capítulo con ambos elementos: amplificador operacional y transconductor (fijo y programable), diseñados internamente y funcionando adecuadamente con el comportamiento deseado.

Si ascendemos un nivel de jerarquía en el circuito ya nos encontramos en el circuito completo donde aparecen las tres etapas, las dos primeras iguales y fijas y la tercera con valores distintos a las anteriores y con un transductor programable para poder tener una ganancia variable. Este esquema se muestra en la Figura 4-2. También presenta una pequeña diferencia respecto al circuito ideal y es que la tensión de alimentación está representada con una única fuente de tensión de 1'8 V en lugar de dos fuentes de tensión de 0'9 V como aparecen en el circuito ideal. Se escogió hacerlo así porque se adaptaba mejor a la configuración del amplificador operacional elegido.

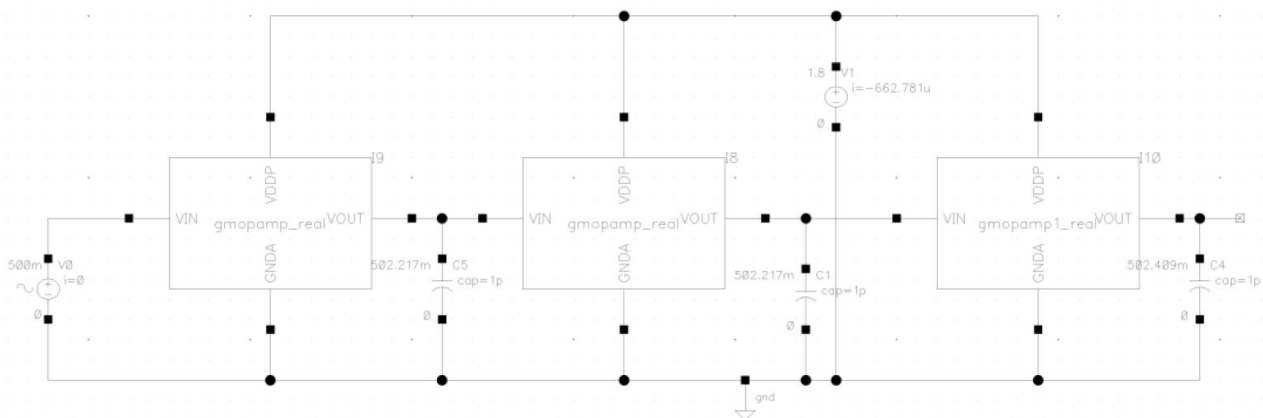


Figura 4-2. Etapas con topología Cherry-Hooper: circuito completo.

Por último, realizamos un análisis frecuencial para comprobar si a lo largo de las etapas hemos ido consiguiendo la ganancia que esperábamos y si en la última etapa se ha alcanzado el ancho de banda propuesto. La gráfica de la respuesta en frecuencia aparece en la Figura 4-3.

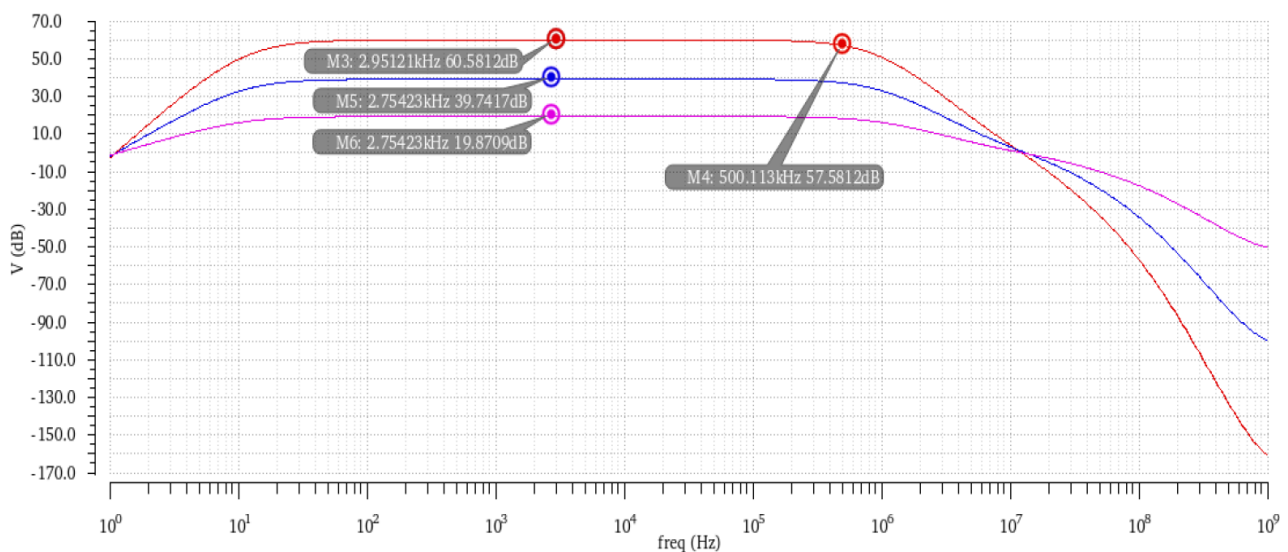


Figura 4-3. Respuesta en frecuencia de las tres etapas en serie.

Se han marcado en la gráfica los datos de interés. Como se puede observar, obtenemos a la salida de cada etapa los valores 19'8 dB, 39'7 dB y 60'5 dB, los cuales se acercan bastante a nuestro objetivo de que en cada etapa aumentara 20 dB la ganancia. También podemos ver que el ancho de banda a la salida de la última etapa es un valor muy parecido a los 500 kHz que teníamos como objetivo. Concluyendo, el diseño cumple todos los objetivos propuestos al principio de este proyecto. El efecto que se observa a frecuencias bajas es una consecuencia de haber usado un filtro paso alto para eliminar el offset que se añadía con cada etapa, pero dado

que solo nos interesa lo que ocurra en torno a los kHz, este efecto no es preocupante porque no nos afecta.

En la Figura 4-4 podemos observar también un análisis transitorio del circuito, donde podemos apreciar como conforme se va avanzando en las etapas, la señal va creciendo en amplitud. Además, las formas de ondas son prácticamente senos, luego no hay ningún problema de diseño interno relacionado con carga y/o descarga de condensadores.

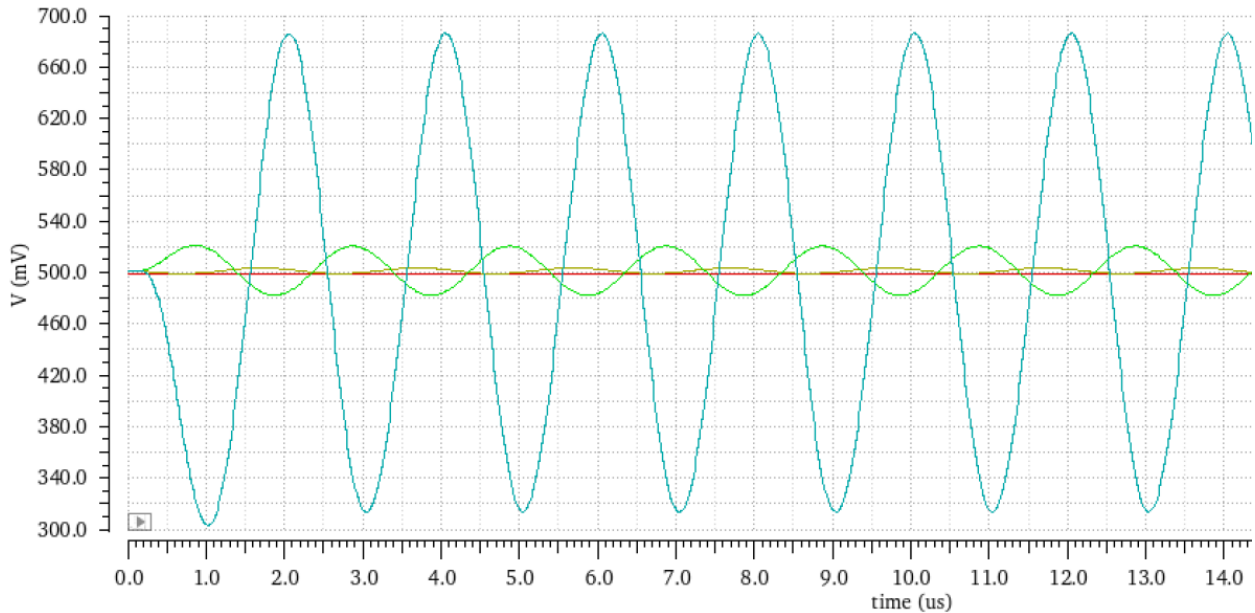


Figura 4-4. Análisis transitorio de las tres etapas en serie.

Para un estudio más a fondo se podría también calcular el THD (distorsión armónica) del circuito. Este se calcula mediante la transformada de Fourier de la señal de salida, obteniendo los diferentes armónicos. La gráfica con los armónicos en dB se incluye en la Figura 4-5.

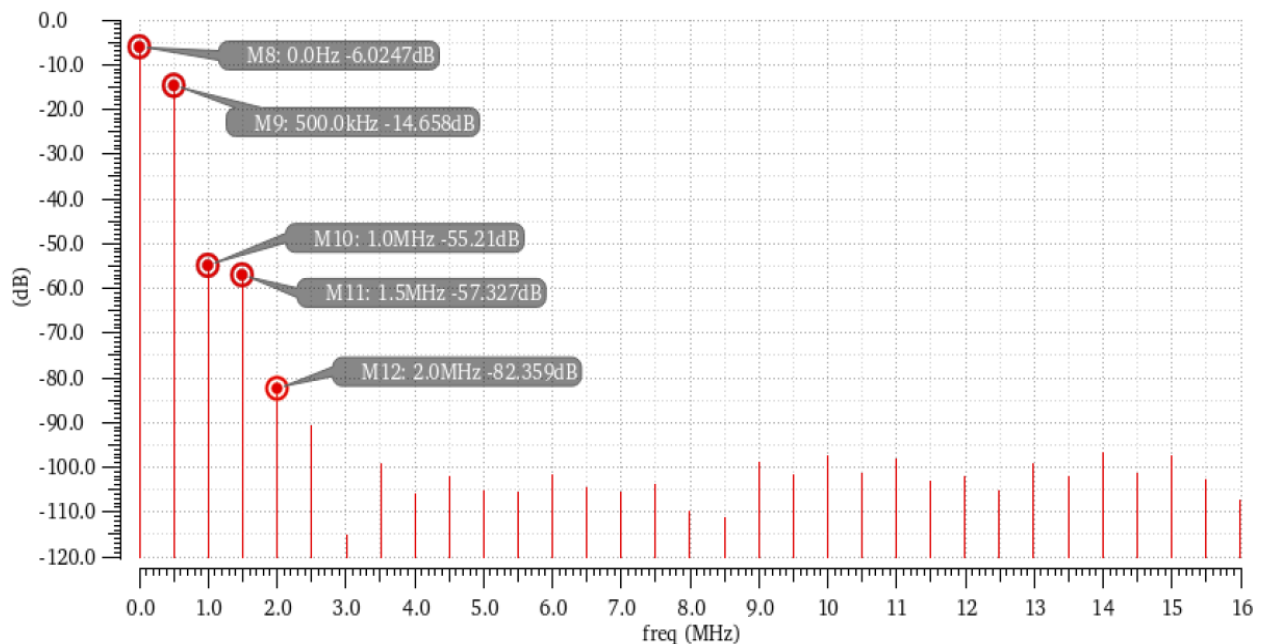


Figura 4-5. Armónicos del circuito en dB.

Con los datos de los primeros cuatro armónicos (la primera línea es la componente en DC) tenemos suficiente para poder calcular el THD. Este se calcula de la siguiente manera:

$$10^{\frac{-(55'21-14'658)}{10}} + 10^{\frac{-(57'327-14'658)}{10}} + 10^{\frac{-(82'359-14'658)}{10}} = 142'32 \mu$$

$$THD (\%) = \sqrt{142'32 \mu} \cdot 100 = 1'19 \%$$

A consecuencia de este resultado vemos que nuestro circuito podría ser algo más lineal, ya que lo ideal sería que el THD no superara el 1%. Esto puede provocar algo de distorsión en la señal.

También es interesante estudiar el ruido que introduce el circuito. Para ello, obtenemos la gráfica del “Equivalent Input Noise”, es decir, el ruido equivalente a la entrada, y vemos qué nivel de ruido tiene para nuestra frecuencia de 500 kHz.

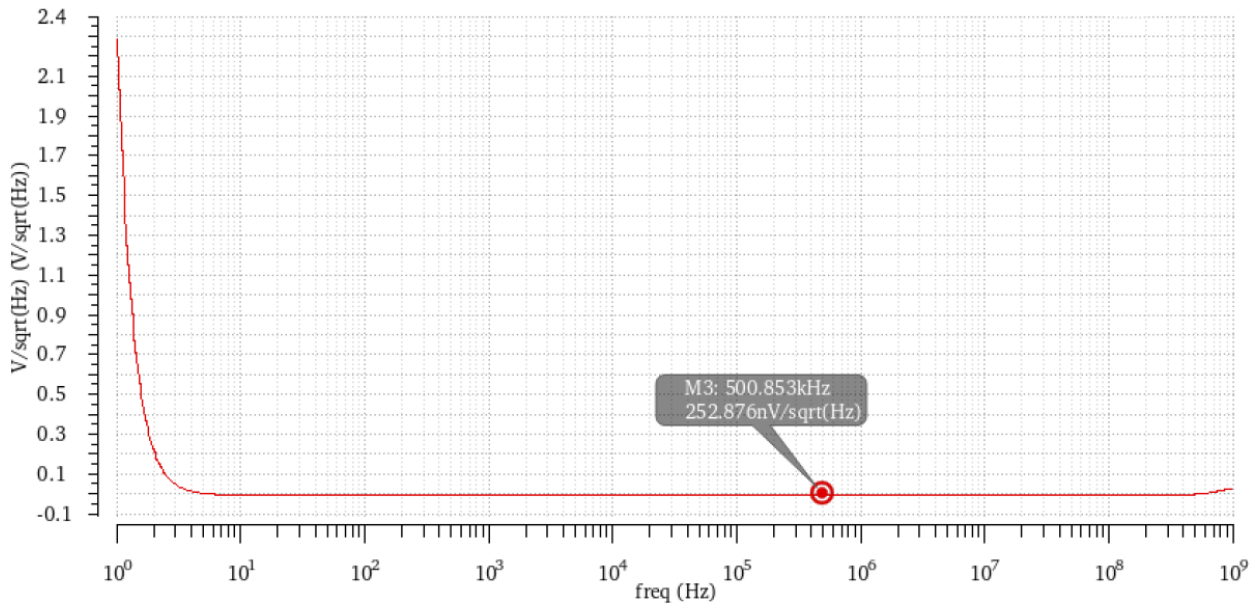


Figura 4-6. Ruido equivalente a la entrada del circuito.

En la Figura 4-6 aparece la gráfica del ruido equivalente a la entrada que presenta nuestro circuito. En concreto, para nuestra frecuencia de interés tenemos un valor de 252'87 nV/sqrt(Hz). Podemos calcular con este dato la relación señal a ruido para saber si nuestro valor de ruido es muy elevado o no.

$$SNR = \frac{Señal}{Ruido} = \frac{1 \text{ mV}}{252'87 \text{ nV} \cdot \sqrt{500k}} \rightarrow 20 \cdot \log SNR = 14'95 \text{ dB}$$

Se ha escogido 1 mV porque en esta aplicación queremos distinguir señales de mV. En señales ultrasónicas se necesita una SNR en el intervalo de 30 dB–40 dB como mínimo, luego el ruido que está introduciendo el circuito es muy alto. Esto unido al THD y a que el consumo total de intensidad del circuito es de 662'78 μ A (según la Figura 4-2), nos indica que nuestro circuito tiene mucho margen de mejora tanto en consumo como en ruido. En el próximo apartado vamos a intentar diseñar una etapa que nos proporcione un menor ruido para así sustituir la primera etapa por esta, ya que lo importante es incluir poco ruido en la primera etapa, porque si la primera etapa tuviera mucho ruido, este iría amplificándose en una proporción de 20 dB por cada etapa más que atravesara.

4.1 Diseño de etapa de bajo ruido

Como se viene comentando, el primer lugar donde se debería actuar para reducir el ruido total del circuito es en la primera etapa, en concreto, en el transconductor de la primera etapa, ya que es el primer elemento por donde pasa la señal. Si recordamos el montaje usado para diseñar el transconductor, se observa a simple vista que tiene seis ramas de transistores, lo cual es un poco una exageración puesto que eso añade de primeras bastante ruido y también aumenta el consumo considerablemente. Si pensamos un poco acerca de qué pretendemos exactamente conseguir en la primera etapa, no es difícil llegar a la conclusión de que en realidad en la primera etapa estamos

amplificando una señal bastante pequeña en comparación a las que resultarán a las salidas de las siguientes etapas. Es por eso que en esta primera etapa no es necesario tener mucha linealidad, este factor cobrará más importancia en las siguientes etapas. De igual manera, tampoco sería muy notable que en esta etapa hubiera algo de distorsión. El factor clave a tener en cuenta en esta etapa es el ruido, puesto que se va acumulando a través de las etapas siguientes. Si conseguimos minimizar el ruido en esta primera etapa, ya en las siguientes no habría que preocuparse por él. Para ello vamos a eliminar una gran cantidad de transistores del esquema del transconductor original, ya que incluyen mucho ruido, quedándonos con un transconductor mucho más simple. Además, en señales ultrasónicas, la distancia entre el emisor y el receptor es la misma, lo cual permite que esta primera etapa sea más simple porque procesa poca señal.

En la Figura 4-7 se muestra el transconductor que vamos a usar para disminuir el ruido. Como se puede apreciar, el esquema es bastante simple en comparación con el del transconductor diseñado en el capítulo anterior. De seis ramas con transistores hemos pasado a tener dos.

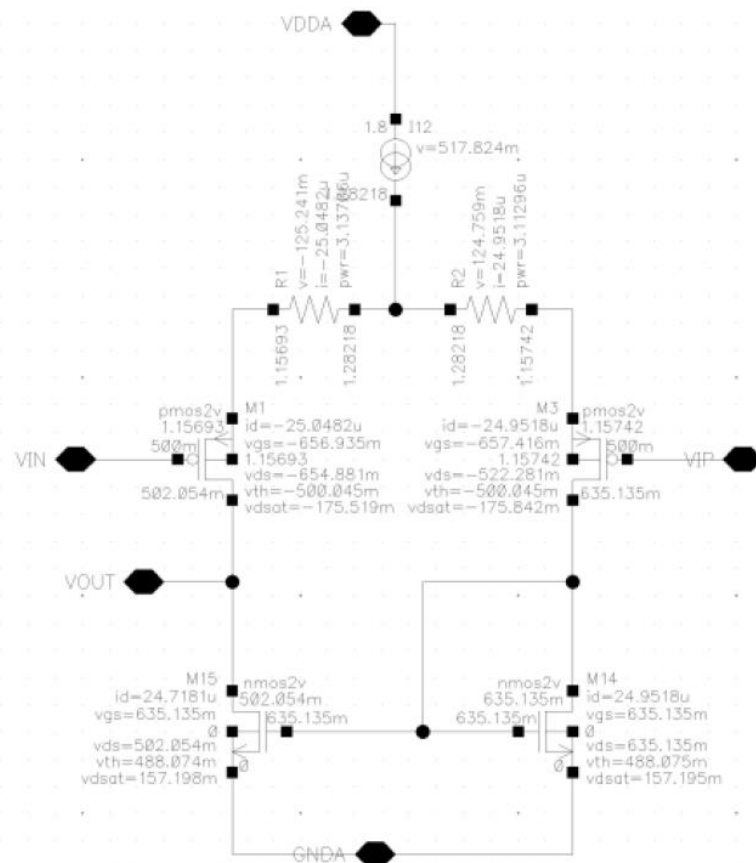


Figura 4-7. Esquema del transconductor simple.

En cuanto a los valores asignados a cada elemento, el valor de la fuente de intensidad seguirá siendo $50\mu A$, tal y como se definió en el capítulo anterior para las dos primeras etapas. El valor de ambas resistencias es $5k\Omega$. Es un valor diferente al del transconductor anterior, donde solo había una resistencia que valía $20k\Omega$, pero debido a la modificación del circuito para hacerlo más simple, un valor de $5k\Omega$ para cada resistencia nos permite que, junto con la resistencia R_{gain} que toma el valor de $100k\Omega$ en esta etapa, la ganancia de la etapa sea de $20dB$. En cuanto al tamaño de los transistores, no se ha seguido el procedimiento de diseño usual a lo largo de este proyecto sino que hemos escogido valores adecuados que no introdujeran mucho ruido. Se comentará más en profundidad en un apartado posterior pero, en esencia, para bajar el ruido, la SNR tiene que aumentar y esto se consigue aumentando el consumo, aumentando la intensidad, la tensión V_{DSsat} ... Por este motivo, a todos los transistores se le ha asignado el valor de $L = 1\mu m$, $W = 18\mu m$ para los transistores tipo p, y $W = 6\mu m$ para los transistores tipo n. Además, observando las tensiones de cada transistor en la Figura 4-7 es fácilmente apreciable que las condiciones de saturación se cumplen para todos los transistores, así que el diseño es adecuado. En el

siguiente apartado se va a estudiar cómo de buena es la etapa que se ha diseñado y si es posible seguir mejorando.

4.2 Combinaciones de etapas

Cabe pensar que habiendo diseñado una etapa de bajo ruido en el apartado anterior, la única combinación posible sea poner esa etapa en el lugar de la primera etapa. Sin embargo, para hacer un estudio más profundo de cómo funcionan cada una de nuestras etapas, en este apartado se van a estudiar diversas configuraciones con las tres etapas que tenemos actualmente y se van a calcular para cada combinación una serie de parámetros interesantes que nos pueden indicar cómo de bueno es nuestro circuito y si además estamos cumpliendo nuestros objetivos de ganancia, ancho de banda y consumo.

En la Tabla 4-1 se pueden observar los datos recogidos a lo largo de las ocho simulaciones que se han realizado para una combinación de etapas específica. Para cada combinación se han anotado datos de ruido, SNR, THD (distorsión armónica), ancho de banda, ganancia y intensidad total del circuito.

En la tabla aparece también la posición que ocupa cada etapa en cada combinación. Se han denominado a las etapas como “LN”, “Normal” y “LowPower”. La primera de ellas, “LN” se ha denominado así haciendo referencia a “Low Noise”, es decir, es la etapa que acabamos de diseñar con bajo ruido, donde el transistor se ha cambiado por uno más simple. La etapa llamada “Normal” es exactamente la misma que “LN” pero con el transistor diseñado en el capítulo 3, es decir, es como la versión anterior de donde se ha partido para diseñar la etapa de bajo ruido. Por último, la etapa “LowPower” se llama así porque hace referencia a que es la etapa de menor consumo, como así definimos en capítulos anteriores, donde se le da a R_{gain} un valor 10 veces mayor que en las etapas anteriores para reducir el consumo (en este caso el ruido que pueda introducir R_{gain} no nos preocupaba debido a que se trata de la última etapa).

Tabla 4–1. Valores de parámetros para distintas combinaciones de etapas.

1º etapa	2º etapa	3º etapa	Eq Input Noise	SNR	THD	Ancho banda	Ganancia	I_{TOTAL}
Normal	Normal	LowPower	252'87n	14'95 dB	1'19%	500'239k	60'22 dB	662'78 μ A
LN	Normal	LowPower	85'0729n	24'41 dB	0'70%	515'22k	57'62 dB	412'59 μ A
LN	LN	LowPower	77'6565n	25'21 dB	0'49%	532'14k	55'027 dB	162'41 μ A
Normal	LN	LowPower	251'445n	15 dB	0'73%	515'42k	57'62 dB	412'59 μ A
Normal	Normal	Normal	252'629n	14'96 dB	1'24%	500'03k	59'267 dB	933'03 μ A
Normal	LowPower	LowPower	265'952n	14'51 dB	1'41%	500'56k	61'183 dB	392'52 μ A
LN	LowPower	LowPower	138'575n	20'17 dB	0'85%	515'75k	58'58 dB	142'34 μ A
LN	Normal	Normal	84'1275n	24'51 dB	0'84%	515'08k	56'66 dB	682'85 μ A

De los resultados obtenidos podemos sacar varias conclusiones:

- Ruido/SNR. La etapa “LN” introduce un menor ruido en el sistema que las otras. Para que su efecto sea notable, esta etapa debe colocarse en el lugar de la primera etapa, o bien colocar dos de esta etapa en primer y segundo lugar, lo cual disminuiría aún más el ruido. Si por el contrario se coloca una única etapa de este tipo en la segunda posición, no ayudaría a disminuir el ruido del sistema. Esto es por lo explicado anteriormente de que el ruido se arrastra de una etapa a otra, por lo cual es importante reducirlo al máximo desde el principio. La etapa que más ruido introduce es la etapa “LowPower” por lo dicho anteriormente, esta etapa se encarga de tener un consumo bajo sin preocuparse por el ruido que introduce, por tanto, lo ideal es colocar esta etapa en último lugar.
- THD. En el caso de este parámetro ocurre exactamente lo mismo que con el ruido. La etapa que consigue un menor valor de THD es la etapa de bajo ruido, mientras que la etapa de bajo consumo es la que más empeora su valor. En el caso de que en una combinación aparezca la etapa de bajo ruido, el THD ya es inferior al 1%, lo cual nos indica que es importante hacer uso de esta etapa si queremos

conseguir un buen valor de THD.

- Ancho de banda. Como ya se vio antes en este capítulo, con la configuración “Normal-Normal-LowPower” ya se conseguía el ancho de banda buscado de 500 kHz. En este caso, la etapa de bajo ruido no es beneficiosa porque cuantas más etapas se añadan de ese tipo, más aumenta el ancho de banda. Es por eso que cabría pensar que no se va a poder utilizar en ninguna posición la etapa de bajo ruido, ya que hace que se aleje del valor marcado como objetivo. Sin embargo, tenemos que considerar que el ruido es un factor muy importante en el circuito, con lo cual, hasta cierto punto, no resultaría un problema que el ancho de banda fuera algo más grande si a costa de eso estamos minimizando el ruido del circuito.
- Ganancia. En este caso ocurre lo mismo que con el ancho de banda. Nuestra ganancia objetivo de 60 dB ya se conseguía sin la inclusión de la etapa de bajo ruido diseñada. Al igual que en el caso anterior, no es lo ideal añadir esta etapa puesto que hace que la ganancia disminuya. Aun así, siguiendo el razonamiento anterior, una diferencia de ganancia de unos 5 dB aproximadamente tampoco es un gran problema, ya que se acerca mucho al objetivo. Por tanto, se elige priorizar la disminución de ruido aunque esto provoque un descenso en la ganancia.
- Intensidad total. Tal y como se podía intuir por el nombre de la etapa, la etapa de bajo consumo es la mejor para conseguir que la intensidad total disminuya. Luego, por otro lado, la etapa de bajo ruido no aporta demasiado consumo al circuito, lo cual es lógico, ya que su transistor es bastante simple. La peor etapa en este caso es la que hemos llamado “Normal”, ya que añade prácticamente más de la mitad del consumo por sí sola.

Una vez expuesto cómo afecta cada etapa a cada parámetro estudiado, es difícil llegar a una solución absoluta puesto que según el tipo de aplicación en el que estemos se priorizará más un parámetro que otro. En este caso, después de todo lo comentado, una decisión sensata sería escoger la combinación de “LN-Normal-LowPower”, ya que cada una de ellas aporta algo distinto al circuito. Por ello una combinación donde estén presentes las tres es una solución equilibrada. Si nos quedamos con esta opción tenemos $85.07 \text{ nV}/\sqrt{\text{Hz}}$ de ruido, lo que equivale a 24.41 dB de SNR, 0.7% de THD que está bastante bien, 515.22 kHz de ancho de banda, que se acerca bastante a los 500 kHz, una ganancia de 57.62 dB, que también es muy cercana a 60 dB y un consumo de 412.59 μA . Quizás de todos estos resultados, los que aún siguen teniendo un amplio margen de mejora son los valores de ruido y consumo, ya que seguimos bastante lejos de los 40 dB de SNR y en cuanto a consumo, nuestro objetivo pretendía que el consumo fuera de un orden de magnitud menor.

Por todo esto, se va a incluir un apartado donde se va a intentar mejorar el ruido y el consumo de esta combinación concreta que hemos escogido.

4.3 Estudio de ruido

Este apartado tiene dos tareas principales, la primera estudiar más en profundidad cómo se podría disminuir el ruido total del circuito, y la segunda analizar cuánto consume cada etapa y averiguar si es posible reducir ese consumo o si existe algún otro tipo de combinación de etapas que pueda hacer que el consumo se reduzca sin introducir ruido adicional al circuito.

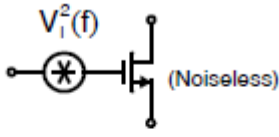
En primer lugar, nos pondremos con el problema del ruido. Una manera fácil de abordar este problema es usando la opción de “Noise summary” que nos proporciona el programa de diseño. Así es posible elegir un estudio general del ruido o uno personalizado en un rango concreto de frecuencias. También es posible elegir cuántos elementos o qué tipo de elementos muestra la lista que se genera. En nuestro caso, vamos a realizar un análisis del ruido en el intervalo de frecuencias de 1 kHz a 500 kHz, que es el que más nos interesa. Se van a incluir todos los tipos de elementos y que se muestren los tres que introduzcan más ruido. El resultado puede verse en la Figura 4-8.

Device	Param	Noise Contribution	% Of Total
/I9/I9/M15	fn	0.0020496	25.03
/I9/I9/M14	fn	0.00194834	23.80
/I9/M0	id	0.000763444	9.32

Integrated Noise Summary (in V²) Sorted By Noise Contributors
 Total Summarized Noise = 0.00818777
 Total Input Referred Noise = 1.50574e-08
 The above noise summary info is for noise data

Figura 4-8. Elementos que añaden mayor ruido al circuito.

Los primeros elementos que aparecen en la lista son los dos transistores tipo n del transconductor simple que se ha diseñado para la primera etapa, mostrado en la Figura 4-7, y el último elemento es uno de los transistores que se usa en el circuito de puerta quasi-flotante, en este caso uno de la primera etapa. En los dos primeros casos el ruido es flicker, por eso aparece escrito “fn”, y en el tercer caso el ruido es térmico, indicado por “id”. Antes de empezar con los cambios en los transistores es importante conocer cómo se comporta cada tipo de ruido, en este caso flicker y térmico, para así saber cómo proceder para reducirlos.



$$V_i^2(f) = 4kT \left(\frac{2}{3} \right) \frac{1}{g_m} + \frac{K}{WL C_{ox} f}$$

Simplified model for
low and moderate frequencies

Figura 4-9. Modelo de ruido para un transistor mosfet.

El modelo de ruido de un transistor mosfet aparece en la Figura 4-9. Sabemos que el ruido flicker es aquel que se da a frecuencias bajas mientras que el ruido térmico es el que ocurre a frecuencias altas. De esta forma, es fácil deducir observando la fórmula que si la frecuencia es alta, solo nos quedaríamos con el primer término, que correspondería al ruido térmico. Si por el contrario la frecuencia tomara un valor bajo, el segundo término empezaría a cobrar importancia, por tanto ese sería el término del ruido flicker.

Por consiguiente, según la fórmula, la forma de reducir el ruido térmico sería aumentar el valor de g_m , mientras que para reducir el ruido flicker la solución sería aumentar el valor de W y L del transistor. Conociendo esto ya podemos saber cómo actuar ante cada tipo de ruido.

Atendiendo a la Figura 4-8, los transistores tipo n del transconductor simple incluyen ruido tipo flicker. Para eliminarlo vamos a aumentar sus valores de W y L . W pasará a ser $24 \mu\text{m}$ en vez de $6 \mu\text{m}$, y L pasará a ser $2 \mu\text{m}$ en lugar de $1 \mu\text{m}$. Además, el valor de la fuente de intensidad va a pasar a ser el doble, es decir $100 \mu\text{A}$, en lugar de $50 \mu\text{A}$, ya que cuanto más consume el circuito, menos ruido va a tener. Por otro lado, para disminuir el ruido que incluyen los transistores en topología quasi-flotante se va a modificar su ancho W , en lugar de $2 \mu\text{m}$ se le asignará el valor mínimo de la tecnología, 220 nm . El ruido resultante después de realizar estos cambios aparece en la Figura 4-10.

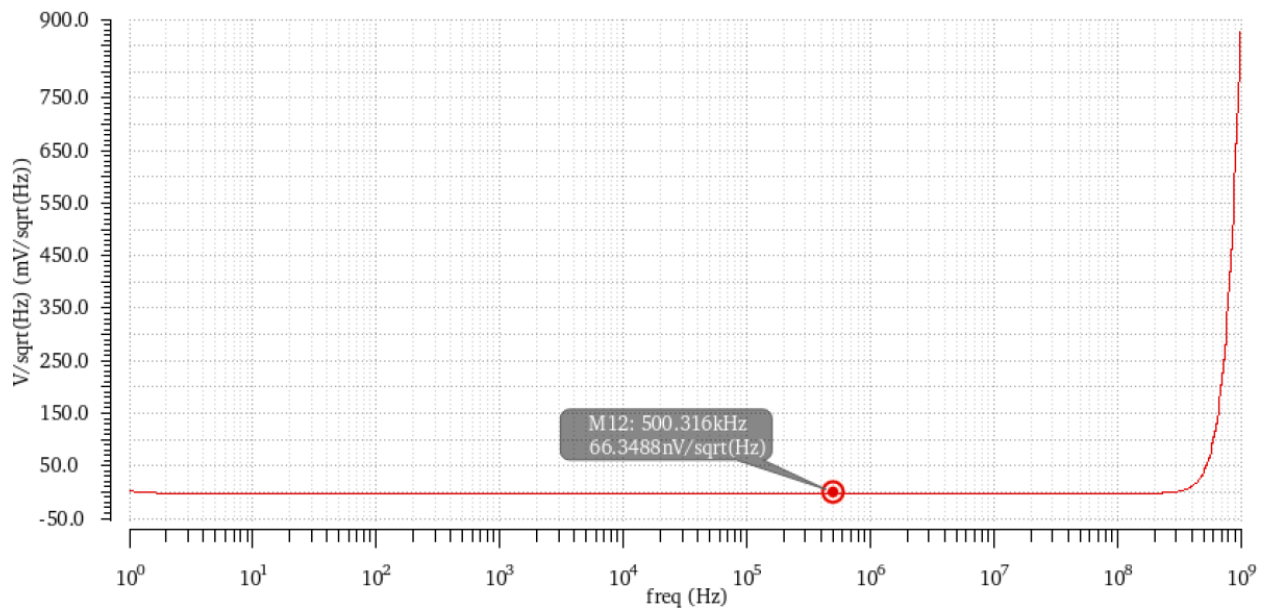


Figura 4-10. Ruido del circuito después de las modificaciones de transistores.

Como se puede observar, el valor del ruido ha bajado de su valor anterior $85.07 \text{ nV}/\sqrt{\text{Hz}}$ al valor $66.34 \text{ nV}/\sqrt{\text{Hz}}$. La intensidad total ha aumentado un poco, tomando el valor de $462.6 \mu\text{A}$, lo cual era lógico que pasara al haber aumentado el consumo. Seguidamente se podría volver a realizar un análisis del ruido para ver qué elementos son los que están introduciendo ruido ahora, modificarlos y así sucesivamente. Usando esta herramienta y sabiendo qué modificaciones tienen que realizarse a cada elemento, es cuestión de dedicarle tiempo a ir minimizando el ruido del circuito según hasta qué punto se quiera llegar dependiendo de la aplicación que se quiera realizar.

Otra forma de reducir el ruido del circuito es disminuyendo el valor de las resistencias del transconductor simple de la primera etapa. Como se comentó en el diseño, estas toman el valor de $5 \text{ k}\Omega$. Vamos a probar a reducir su valor a $1 \text{ k}\Omega$ para ver cuánto disminuye el ruido. Dado que la ganancia de la topología Cherry-Hooper depende de g_m y R_{gain} , al modificar estas dos resistencias, se está modificando también g_m de forma indirecta. Esto no es un problema, simplemente hay que ajustar el valor de R_{gain} para el nuevo valor de estas resistencias y luego recalculamos el valor de los transistores de la etapa de salida del amplificador. El ruido resultante después de realizar estos cambios aparece en la Figura 4-11.

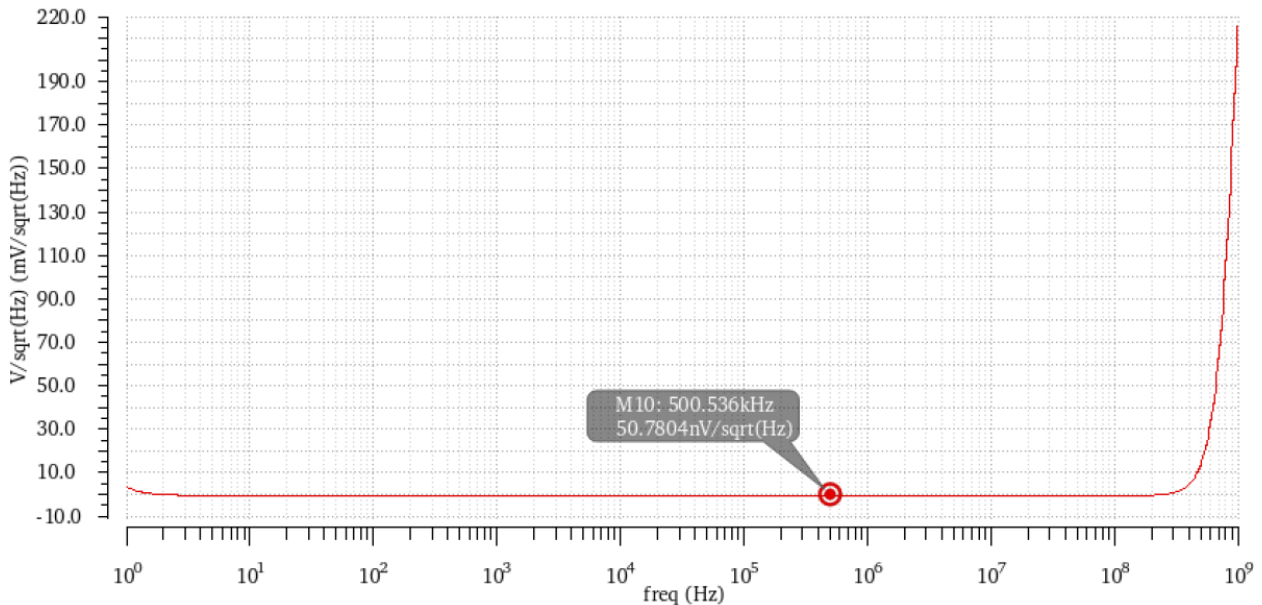


Figura 4-11. Ruido del circuito después de las modificaciones de resistencia.

Como se puede observar, de nuevo, el valor del ruido ha bajado de su valor anterior $66'34 \text{ nV}/\sqrt{\text{Hz}}$ al valor $50'78 \text{ nV}/\sqrt{\text{Hz}}$. Ha aumentado un poco el valor de la intensidad total, $469'18 \mu\text{A}$, pero es una cantidad muy pequeña.

Después de haber realizado varias simulaciones de ruido, indicando cuáles son las claves para ir reduciéndolo poco a poco, también es interesante encontrar la manera de reducir el consumo total del circuito. Como se comentó anteriormente, la gran mayoría del consumo viene de la etapa denominada "Normal", las otras dos aportan muchísimo menos. Por consiguiente, una buena solución para disminuir el consumo sería colocar entre la etapa de bajo ruido y la etapa de bajo consumo otra etapa de bajo consumo. La diferencia con la última sería que en la última tenemos el transductor programable, y en la de en medio tenemos exactamente el mismo transductor pero sin el transistor n que le hace tener la ganancia variable.

En este caso el consumo sería de $198'92 \mu\text{A}$, lo cual se acerca más a nuestro objetivo. Sin embargo, al cambiar la etapa de en medio, el ruido ha aumentado respecto a lo que habíamos obtenido antes a un valor de $100'25 \text{ nV}/\sqrt{\text{Hz}}$, es decir, casi el doble.

Ahora se debería volver a estudiar el ruido para ver si puede reducirse y así sucesivamente. Después de todo este estudio tanto de ruido como de consumo se ha demostrado que realmente se puede ir modificando el circuito priorizando lo que más interese en ese momento e ir adaptándolo a las necesidades de la aplicación que queramos desarrollar.

5 CONCLUSIONES

En este capítulo se va a hacer un recopilatorio de todo lo visto a lo largo del proyecto, desde el planteamiento del problema de la atenuación de las señales ultrasónicas, pasando por los objetivos propuestos intentando mejorar etapas ya existentes, hasta los resultados obtenidos en el capítulo anterior.

Este proyecto surge de la problemática de la atenuación que sufren las señales ultrasónicas en un medio gaseoso, una atenuación en torno a los 60-70 dB. Existen etapas amplificadoras a día de hoy que se ocupan de este problema, sin embargo, estas tienen un consumo muy alto debido al valor tan elevado de GBW que presentan, y además sólo consiguen amplificar las señales unos 30 dB.

De este contexto surge la idea de diseñar una etapa amplificadora de bajo consumo para señales ultrasónicas, donde nos propusimos como objetivo llegar a amplificar las señales unos 60 dB, es decir, el doble de lo conseguido actualmente, y consumir muy poca intensidad. Para ello, en lugar de trabajar con amplificadores con GBW en torno a los MHz, la idea era trabajar con frecuencias en el rango de kHz. Para ello se ha hecho uso de la topología Cherry-Hooper, una topología bastante atractiva, ya que su configuración permite que, para diferentes valores de ganancia, su ancho de banda se mantenga constante, a diferencia de los amplificadores convencionales donde cada ganancia tiene su ancho de banda asociado. Esta configuración nos ha permitido trabajar a 500 kHz constantes, que es la frecuencia de las señales ultrasónicas que se ha escogido en este trabajo.

Así, fuimos poco a poco diseñando etapas. Primero elegimos qué especificaciones debía tener el circuito para cumplir nuestros objetivos y luego diseñamos internamente los elementos que formaban las etapas. Así hasta casi al final darnos cuenta de que no solo importaba diseñar el circuito y conseguir una ganancia, un consumo, y un ancho de banda, sino que también hay que tener en cuenta factores importantes como el ruido, que puede ser clave en el funcionamiento y/o eficiencia de un circuito.

Por este motivo se diseñó una etapa específica que introdujera poco ruido al circuito, para así poder controlarlo de alguna forma.

Finalmente, teníamos tres etapas distintas, una de bajo ruido, una normal y una de bajo consumo. Mediante combinaciones y simulaciones de estas tres etapas, estudiamos parámetros como el ruido/SNR o el THD, obteniendo diferentes valores para cada combinación.

Todas estas combinaciones tienen algo en común y es que cumplen nuestros objetivos de una forma más o menos precisa. En todas se cumple que la ganancia es muy cercana a los 60 dB, el ancho de banda es muy próximo a los 500 kHz, y el consumo total de intensidad es del rango de μA . Por este motivo, podemos concluir este trabajo fin de grado demostrando que hemos conseguido los objetivos propuestos. Se ha realizado el diseño de etapas amplificadoras de bajo consumo para su uso en señales ultrasónicas con frecuencia programable y de bajo consumo.

5.1 Líneas futuras

Un tema que se ha mencionado a lo largo del proyecto es el hecho de que los montajes se hayan hecho en single-ended en lugar de en modo diferencial. Esta decisión se tomó para no tener que añadir un exceso de circuitería y que quedaran los montajes más simples. Por ello, una actualización de este proyecto sería diseñarlo en modo diferencial.

Otro aspecto que queda fuera del alcance de este proyecto es el diseño del circuito que controla el valor de la tensión que hace que el transconductor sea programable. Según la aplicación que se estuviera desarrollando, este circuito se diseñaría de una forma u otra, y para unas especificaciones concretas de ganancia, este circuito debería poder seleccionar un valor adecuado para esta tensión.

Tampoco se han impuesto condiciones de ruido/SNR o THD específicas para este circuito, sin embargo, se ha hecho un estudio de cómo hay que actuar en el caso de que queramos minimizar ruido o consumo. Por tanto, en el momento en que se use este circuito en el futuro y tengamos unas especificaciones estrictas, se sabrá cómo proceder.

Por último, debido a la duración de este trabajo, el diseño se ha realizado hasta nivel de esquemático. En un futuro se podría retomar el proyecto y seguir con el diseño a nivel de layout, para así posteriormente poder imprimir el circuito en un chip y hacer pruebas reales y ver cómo de eficiente es.

ANEXO A: FICHERO DE LA TECNOLOGÍA DE 180 NM

MOSIS WAFER ACCEPTANCE TESTS

RUN: T68B(MM_NON-EPI) VENDOR: TSMC
 TECHNOLOGY: SCN018 FEATURE SIZE: 0.18 microns
 Run type: SKD

INTRODUCTION: This report contains the lot average results obtained by MOSIS from measurements of MOSIS test structures on each wafer of this fabrication lot. SPICE parameters obtained from similar measurements on a selected wafer are also attached.

COMMENTS: DSCN6M018_TSMC

TRANSISTOR PARAMETERS	W/L	N-CHANNEL	P-CHANNEL	UNITS
MINIMUM	0.27/0.18			
Vth		0.50	-0.51	volts
SHORT	20.0/0.18			
Idss		547	-250	uA/um
Vth		0.51	-0.51	volts
Vpt		4.8	-5.6	volts
WIDE	20.0/0.18			
Ids0		14.4	-4.7	pA/um
LARGE	50/50			
Vth		0.43	-0.42	volts
Vjbkd		3.1	-4.3	volts
Ijlk		<50.0	<50.0	pA
K' (Uo*Cox/2)		175.4	-35.6	uA/V^2

Fringe(substrate)	212	235	41	35	29	21	14								aF/um
Fringe(poly)			70	39	29	23	20	17							aF/um
CAPACITANCE PARAMETERS															
	N+	P+	POLY	M1	M2	M3	M4	M5	M6	R_W	D_N_W	M5P	N_W	UNITS	
Fringe(metal1)				52	34			22	19					aF/um	
Fringe(metal2)					48	35		27	22					aF/um	
Fringe(metal3)						53	34	27						aF/um	
Fringe(metal4)								58	35					aF/um	
Fringe(metal5)									55					aF/um	
Overlap(N+active)			895											aF/um	
Overlap(P+active)			737											aF/um	

CIRCUIT PARAMETERS			UNITS
Inverters	K		
V _{inv}	1.0	0.74	volts
V _{inv}	1.5	0.78	volts
V _{ol} (100 uA)	2.0	0.08	volts
V _{oh} (100 uA)	2.0	1.63	volts
V _{inv}	2.0	0.82	volts
Gain	2.0	-23.72	
Ring Oscillator Freq.			
D1024_THK(31-stg,3.3V)	300.36		MHz
DIV1024(31-stg,1.8V)	363.77		MHz
Ring Oscillator Power			
D1024_THK(31-stg,3.3V)	0.07		uW/MHz/gate
DIV1024(31-stg,1.8V)	0.02		uW/MHz/gate

REFERENCIAS

- [1] Ultrasonido. Wikipedia: la enciclopedia libre. Disponible en: <https://es.wikipedia.org/wiki/Ultrasonido>
- [2] Ultrasonic sensing subsystem reference design for gas flow. Texas Instruments. Disponible en: https://www.ti.com/lit/ug/tiduej6/tiduej6.pdf?ts=1626269044843&ref_url=https%253A%252F%252Fwww.ti.com%252Ftool%252FTIDM-02003
- [3] Time of flight. Wikipedia: la enciclopedia libre. Disponible en: https://en.wikipedia.org/wiki/Time_of_flight
- [4] Waveform capture based ultrasonic sensing water flow metering technology. Texas Instruments. Disponible en: https://www.ti.com/lit/an/slaa889/slaa889.pdf?ts=1626264075728&ref_url=https%253A%252F%252Fwww.google.com%252F
- [5] Gas Meter Design Guide. Texas Instruments. Disponible en: https://www.ti.com/lit/an/slaa974/slaa974.pdf?ts=1626259246809&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FMSP430FR6043
- [6] MSP430FR604x, MSP430FR504x ultrasonic sensing MSP430™ microcontrollers for gas and water flow metering applications. Texas Instruments. Disponible en: https://www.ti.com/lit/ds/symlink/msp430fr6043.pdf?ts=1626190709060&ref_url=https%253A%252F%252Fwww.ti.com%252Fproduct%252FMSP430FR6043
- [7] OPAx836 Very-Low-Power, Rail-to-Rail Out, Negative Rail In, Voltage-Feedback Operational Amplifiers. Texas Instruments. Disponible en: https://www.ti.com/lit/ds/symlink/opa836.pdf?ts=1626265962781&ref_url=https%253A%252F%252Fwww.google.com%252F
- [8] OPA838 1-mA, 300-MHz Gain Bandwidth, Voltage-Feedback Op Amp. Texas Instruments. Disponible en: https://www.ti.com/lit/ds/symlink/opa838.pdf?ts=1626195736717&ref_url=https%253A%252F%252Fwww.google.com%252F
- [9] Cadence Design Systems. Wikipedia: la enciclopedia libre. Disponible en: https://en.wikipedia.org/wiki/Cadence_Design_Systems
- [10] H. D. Rico-Aniles, J. Ramirez-Angulo, A. J. Lopez-Martin, J. M. Rocha, A. Diaz-Sanchez and R. G. Carvajal, "Ultra Low Voltage Variable Gain Cherry-Hooper Amplifier with 1MHz Constant Bandwidth, 1.7 μ W Power Dissipation and ± 0.2 V Supply," 2019 IEEE 62nd International Midwest Symposium on Circuits and Systems (MWSCAS), 2019, pp. 786-789, doi: 10.1109/MWSCAS.2019.8885201.
- [11] Imagen de la Figura 2.1 extraída de: <https://mielelectronicafacil.com/analogica/opamp/#respuesta-a-la-frecuencia>
- [12] Carusone, T. C., Johns, D., & Martin, K. (2011). *Analog Integrated Circuit Design* (2nd ed.). Wiley.
- [13] L. Acosta, M. Jimenez, R. G. Carvajal, A. J. Lopez-Martin and J. Ramirez-Angulo, "Highly Linear Tunable CMOS G_m Low-Pass Filter," in IEEE Transactions on Circuits and Systems I: Regular Papers, vol. 56, no. 10, pp. 2145-2158, Oct. 2009, doi: 10.1109/TCSI.2008.2012218.
- [14] J. Ramirez-Angulo, A. J. Lopez-Martin, R. G. Carvajal and F. M. Chavero, "Very low-voltage analog signal processing based on quasi-floating gate transistors," in IEEE Journal of Solid-State Circuits, vol. 39, no. 3, pp. 434-442, March 2004, doi: 10.1109/JSSC.2003.822782.

