

# “ DSP con FPGA usando herramientas de conversión de modelos de simulación a HDL ”

Víctor Yelpo; Diego Costa

Laboratorio de Electrónica, Investigación y Servicios  
Facultad de Ciencias Físico, Matemáticas y Naturales / Universidad Nacional de San Luis  
San Luis, Argentina  
e-mail: {vayelpo, dec}@unsl.edu.ar

## I. RESUMEN.

Los dispositivos de lógica programable permiten realizar diseños de circuitos digitales con gran flexibilidad en la definición de los sistemas, relativa alta velocidad de funcionamiento, rapidez en el desarrollo entre el prototipado y la implementación final, versatilidad para el re-uso de estructuras ya diseñadas, etc. Estas ventajas, respecto a implementaciones en software o con hardware dedicado, hacen de la lógica programable una opción creciente para el procesamiento digital de señales.

El paralelismo inherente a los arreglos mencionados es de vital importancia para la implementación de algoritmos de sumas y multiplicaciones en paralelo, como los requeridos en filtrado, análisis espectral, etc., sacando ventaja apreciable a las realizaciones en software, particularmente las que requieren gran densidad de cálculos como el caso del vídeo. Asimismo, la flexibilidad en la definición del ancho de palabra para el procesamiento de datos permite optimizar los recursos utilizados ya que el hardware se puede definir adaptándose a los requerimientos de precisión finita solicitados en las especificaciones.

Por último, cabe señalar que los nuevos dispositivos, entre sus bloques y celdas, incorporan DSPs como primitivas, brindando la posibilidad de implementar en un mismo sistema, bloques diseñados en HDL con códigos de programas que corran en los DSPs realizados en forma tradicional.

El diseño de sistemas de procesamiento de señales, control y comunicaciones, entre otros, utiliza en forma creciente las herramientas computacionales de cálculo, modelado y simulación. La aparición de nuevas herramientas que permiten obtener un código de descripción de hardware a partir de un modelo de simulación, ha permitido dar un salto en el desarrollo de los sistemas mencionados, integrando todos los pasos de diseño en una sola línea de trabajo, y acortando la brecha que había entre el modelo en bloques para simulación en punto flotante, y el código de descripción de hardware final que implementa el diseño, normalmente en punto fijo.

## II. CONTENIDOS

Se propone la realización de un tutorial introductorio a la temática, abordando los siguientes tópicos:

- Diseño mediante conversión de modelos de simulación a HDL: Metodología de diseño. Modelado, simulación en alto nivel con punto flotante y simulación en alto nivel con punto fijo. Conversión a HDL y simulación lógica. Síntesis y simulación post-síntesis. Ubicación y ruteo, y simulación post-layout. Programación. Reporte de recursos, consumo y temporización. Herramientas de software.
- Aplicación: Diagrama en bloques, algoritmos y descripción del diseño de un ejemplo de aplicación (por ejemplo, un bloque de cálculo de la DFT o un filtro). Ensamble y configuración de los bloques. Configuración para la simulación. Simulación, evaluación del algoritmo del diseño y evaluación de los efectos de cuantización. Generación del código en HDL. Configuración para la síntesis y la simulación, y realización de los pasos habituales de diseño hasta la programación en el FPGA. Verificación y especificaciones.