

Tecnología HPC como motor de ciencia de la UNdeC

Fernando Emmanuel FRATI, José TEXIER, Paula Cecilia RIVERA, Jonathan ALVAREZ, Fernanda CARMONA, Patricia FIGUEROLA, Francisco FRATI, Sebastián GUIDET, Roberto MILLON, Raul MORALEJO, Matías PEREZ, Emmanuel PORTUGAL, Donna RATTALINO, Alberto RIBA, Daniel ROBINS, Mara ROVERO, Javier RUITTI, Jorge TEJADA, Jusmeidy ZAMBRANO, Carlos Esteban GRAFFIGNA

Universidad Nacional de Chilecito

9 de julio 22, Chilecito, La Rioja, Argentina

{fefrati, jtexier, privera, jalvarez, fbcarmona, pfiguerola, flfrati, sguidet, rmillon, rmoralejo, mperez, eportugal, drattalino, ariba, drobins, mrovero, jruiitti, jtejada, jzambrano, cgraffigna}@undec.edu.ar

RESUMEN

En la actualidad, para abordar problemas de mayor tamaño y complejidad, los estudios de ciencia básica y aplicada utilizan Computación de Altas Prestaciones (HPC - High Performance Computing). El HPC permite mejorar la capacidad, velocidad y precisión en el procesamiento de datos. Con el proyecto que da origen a este trabajo se abordan seis estudios desde la perspectiva del HPC, para explorar los aspectos centrales del paralelismo aplicado desde las Ciencias de la Computación en otras disciplinas.

Algunos de estos estudios se realizan exclusivamente en la Universidad Nacional de Chilecito, mientras que otros son en cooperación con otras instituciones nacionales y extranjeras. Entre estos, tres formalizan trabajos finales de postgrado. En todos los casos, el HPC será abordado a través de un proceso metodológico organizado para:

- Consolidar una infraestructura de experimentación, desarrollo y producción de soluciones a problemas de HPC
- Desarrollar las capacidades científico-tecnológicas del equipo
- Fomentar la vinculación y transferencia con los sectores académico, social y productivo

Cada problema abordado reúne entre sus integrantes investigadores especialistas en la disciplina del estudio, investigadores de Ciencias de la Computación y estudiantes en sus últimos años de formación de grado. Con esto, se está consolidando un grupo de investigación, desarrollo y transferencia que generará

oportunidades de formación de recursos humanos, proveerá de servicios a la comunidad en el área de estudio y potenciará los vínculos de cooperación con otras instituciones.

Palabras clave: HPC, cómputo paralelo, aplicaciones, interdisciplinariedad.

CONTEXTO

La línea de investigación presentada es parte del proyecto “Software y aplicaciones en Computación de Altas Prestaciones” fue aprobado en la convocatoria a proyectos de Investigación y Desarrollo 2018 de la Secretaría de Ciencia y Tecnología de la UNdeC, y se encuentra en ejecución desde junio de 2019. Además, en 2018 la UNdeC destinó fondos de PROMINF para la adquisición de 12 PC con procesadores i7 y 8GB RAM, 5 de las cuales están equipadas con placas de video NVIDIA GTX 1060 para el “laboratorio de sistemas paralelos”. También, con el objeto de desarrollar las capacidades en HPC de la UNdeC, a fines de 2019 se adquirió un servidor Dell PowerEdge R740, equipado con 2 Xeon Platinum 8176 (56 núcleos físicos, 112 threads en total), 256 GB de RAM y 2 GPGPU NVIDIA Quadro P4000 (financiado a través del “Plan de mejoramiento de la función de I+D+i” - MINCyT), actualmente en funcionamiento. Finalmente, se destinaron fondos del PROMINF para financiar parcialmente la formación de postgrado de docentes afines a la disciplina, 20 de los cuales están realizando la *Especialización en inteligencia de datos orientada a big data* (acreditada por CONEAU) de la Facultad de

Informática de la UNLP. Estas iniciativas permitirán consolidar una infraestructura de experimentación, desarrollo y producción de soluciones a problemas de HPC, como así también recursos humanos formados para aprovecharla.

1. INTRODUCCIÓN

La informática tiene su origen en la necesidad de los distintos sectores de la sociedad de conseguir mayor velocidad, confiabilidad y precisión para resolver sus problemas. Sin embargo, la capacidad de solución a un problema dado encuentra su límite en los tiempos requeridos por sus algoritmos. Superar ese límite requiere que el problema sea abordado mediante cómputo paralelo. Normalmente, esto implica estudiar tres aspectos clave: hardware, aplicaciones y software.

Durante décadas, la industria respondió a la creciente demanda de mayor poder computacional incrementando exponencialmente el rendimiento de los procesadores[1]. Sin embargo, esta forma de obtener mayor poder de cómputo encontró barreras físicas, limitando el rendimiento de los microprocesadores y los sistemas en general [2]. Desde el año 2005, el escalado tecnológico se ha venido aprovechando para aumentar el número de cores dentro del chip, dando lugar a una importante variedad de arquitecturas (multicores, commodity clusters, GPGPU y Cloud) [3], [4].

No obstante, reducir los tiempos de procesamiento y obtener la mayor eficiencia de ese hardware requiere el diseño y desarrollo de algoritmos paralelos [5]. Transformar un algoritmo secuencial en uno paralelo no es trivial. En general los procesos concurrentes necesitan algún mecanismo para comunicar resultados parciales entre sí. Dependiendo de la arquitectura de cómputo, se consigue a través del uso de variables compartidas o del paso de mensajes entre procesos. Una transformación ‘implícita’ o transparente es deseable, pero el costo es una pérdida importante de rendimiento [6]. En su lugar, el programador recurre a librerías estándares para expresar explícitamente

el paralelismo: OpenMP, Pthreads, CUDA, OpenCL, MPI [7].

Las suposiciones de orden de ejecución entre instrucciones heredadas del modelo de programación secuencial ya no son válidas, obligando al programador a utilizar algún mecanismo de sincronización para garantizar estados consistentes del programa. En este contexto, la correctitud de los algoritmos es más difícil de garantizar que en la computación serial. Frecuentemente ocurren errores al sincronizar los procesos, dando lugar a deadlocks, condiciones de carrera, violaciones de orden, violaciones de atomicidad simple y violaciones de atomicidad multivariable, requiriendo el uso de herramientas de depuración específicas [8]. A diferencia de soluciones secuenciales donde existe un modelo teórico que permite estimar el desempeño de los programas antes de escribirlos, la evaluación del sistema paralelo (software y hardware) requiere la definición de distintas métricas: tiempo de ejecución, speedup, eficiencia y overhead. Las soluciones paralelas están tan estrechamente vinculadas con el hardware subyacente que dificultan enormemente conseguir portabilidad de rendimiento [9].

Existen muchos aspectos que requieren ser tomados en cuenta al diseñar la solución paralela: tamaño del problema, división de datos o tareas, balance de carga, requerimientos de memoria, precisión de los cálculos, comunicaciones y sincronización entre procesos, errores de concurrencia, detección y tolerancia a fallos entre los más relevantes. La complejidad de los problemas requiere habilidades especiales de los desarrolladores: dominio de múltiples paradigmas de programación y frecuentemente múltiples lenguajes, conocimientos de redes y comprensión de la concurrencia y sus consecuencias. Por todo esto, se considera de gran interés el estudio de estos temas para el desarrollo de capacidades científico-tecnológicas en la UNdeC que favorezcan el trabajo interdisciplinario en la institución.

2. LÍNEAS DE I+D

Se abordaron las siguientes líneas de I+D desde la perspectiva del HPC como eje central:

- Análisis de la diversidad molecular de microorganismos del suelo [10]–[13]. Estudio e implementación de algoritmos que contribuyan a reducir los tiempos de procesamiento y aumentar la capacidad de análisis referidos a este campo de la bioinformática, a fin de profundizar en el estudio de la diversidad molecular de microorganismos del suelo asociados a cultivos regionales.
- Evaluación de enfoques de desarrollo HDL y HLL en FPGA para aplicaciones de procesamiento de imágenes [14]–[16]. Estudio de lenguajes de desarrollo HDL y HLL en FPGA para implementar soluciones de procesamiento de imágenes eficientes.
- Identificación biométrica masiva mediante venas del dedo usando redes de aprendizaje extremo (ELM) [17], [18]. Estudio de técnicas de computación paralela para mejorar la eficiencia y aceleración del preprocesamiento, extracción de características biométricas, búsqueda e identificación de individuos, y el diseño de algoritmos de ELM mejorados que manejen eficientemente lotes de datos de gran tamaño.
- Servicios basados en lingüística computacional para análisis de texto [19]–[25]. Estudio sobre modelos computacionales que reproduzcan aspectos del lenguaje humano, con el fin de realizar análisis lingüísticos como servicios para el Centro de Escritura en la UNdeC.
- Documentos inteligentes a través del Blockchain [26]–[29]. Estudio de la tecnología blockchain para garantizar la integridad de documentos universitarios.
- Nodo de información meteorológica [30], [31]. Estudio, diseño e implementación de algoritmos para reducir los tiempos de procesamiento, aumentar la capacidad de análisis y favorecer la escalabilidad de aplicaciones de análisis y proyección de datos climáticos.

3. RESULTADOS

Se alcanzaron los siguientes resultados:

- Tres publicaciones en revista[32]–[34] y una en revisión.
- Diez presentaciones en congresos y/o workshops [35]–[44].
- Seis charlas científicas con invitados externos expertos en los distintos temas del proyecto.
- Cinco capacitaciones en otros centros de formación del país y del exterior en temas relacionados con el proyecto.
- Tres tesis de maestría en desarrollo, dos codirigidas por doctores especialistas en los temas de la UCM (Chile) y la tercera por un doctor de la UNLP (Argentina).
- Una tesina de grado en desarrollo (Asistente virtual académico de estudiantes de IS de la UNdeC).
- Un documento de recomendaciones para escribir tesinas de Ingeniería en Sistemas (en desarrollo).
- Un becario CIN.
- Puesta en funcionamiento del cluster del laboratorio de Sistemas Paralelos.
- Puesta en funcionamiento del servidor de altas prestaciones recientemente adquirido con fondos del Plan de Mejoramiento de la función de I+D+i del MINCyT (ver contexto).

4. FORMACIÓN DE RECURSOS HUMANOS

Seis miembros del equipo poseen formación de postgrado a nivel de doctorado, uno de ellos es especialista en Cómputo de Altas Prestaciones. Cinco miembros se encuentran en su etapa final para obtener el grado de maestría en Informática, tres de los cuales desarrollan como tesis temas abordados por esta propuesta. Dos de estas tesis de maestría están siendo codirigidas por docentes de la Universidad Católica de Maule (Chile) y una está siendo codirigida con un docente de la Universidad Nacional de La Plata. Nueve miembros están cursando la Especialización en inteligencia de datos orientada a Big Data (UNLP). Cada línea I+D propuesta integra al menos un docente

investigador experto en el campo de cada estudio específico. Todos los temas propuestos se trabajan con estudiantes de grado de las carreras Ingeniería en Sistemas y Licenciatura en Sistemas de la UNdeC (ambas acreditadas por CONEAU). Los docentes forman parte de los equipos de diversas asignaturas de estas carreras, entre las que se encuentran programación, arquitecturas de computadoras y arquitecturas paralelas. Nueve docentes se encuentran categorizados en el programa de incentivos.

5. BIBLIOGRAFÍA

- [1] S. Borkar y A. A. Chien, «The Future of Microprocessors», *Commun ACM*, vol. 54, n.º 5, pp. 67–77, may 2011, doi: 10.1145/1941487.1941507.
- [2] K. Ahmed y K. Schuegraf, «Transistor wars», *IEEE Spectr.*, vol. 48, n.º 11, pp. 50–66, nov. 2011, doi: 10.1109/MSPEC.2011.6056626.
- [3] V. V. Kindratenko *et al.*, «GPU clusters for high-performance computing», en *2009 IEEE International Conference on Cluster Computing and Workshops*, 2009, pp. 1–8.
- [4] J. Jeffers, J. Reinders, y A. Sodani, *Intel Xeon Phi Processor High Performance Programming: Knights Landing Edition*. Morgan Kaufmann, 2016.
- [5] A. Grama, A. Gupta, G. Karypis, y V. Kumar, *Introduction to Parallel Computing - Second Edition*. Pearson Education and Addison Wesley, 2003.
- [6] G. Hager y G. Wellein, *Introduction to high performance computing for scientists and engineers*. Boca Raton, FL: CRC Press, 2011.
- [7] J. Dongarra *et al.*, *Sourcebook of parallel computing*, vol. 3003. Morgan Kaufmann Publishers San Francisco, 2003.
- [8] F. E. Frati, «Software para arquitecturas basadas en procesadores de múltiples núcleos», Tesis, Facultad de Informática, 2015.
- [9] S. Ghosh, *Distributed Systems: An Algorithmic Approach*, 1.ª ed. University of Iowa, Iowa City, USA: Chapman and Hall/CRC, 2006.
- [10] M. S. De, M. Prager, R. E. Naranjo, y O. E. Sanclemente, «El suelo, su metabolismo, ciclaje de nutrientes y prácticas agroecológicas», *Agroecología*, vol. 7, n.º 1, pp. 19–34, 2012.
- [11] J. P. Hulsenbeck y F. Ronquist, «MrBayes: Bayesian inference of phylogeny», *Bioinformatics*, vol. 17, pp. 754–755, 2001.
- [12] A. Stamatakis, «RAxML version 8: a tool for phylogenetic analysis and post-analysis of large phylogenies», *Bioinformatics*, vol. 30, n.º 9, pp. 1312–1313, may 2014, doi: 10.1093/bioinformatics/btu033.
- [13] M. A. Suchard, P. Lemey, G. Baele, D. L. Ayres, A. J. Drummond, y A. Rambaut, «Bayesian phylogenetic and phylodynamic data integration using BEAST 1.10», *Virus Evol.*, vol. 4, n.º 1, ene. 2018, doi: 10.1093/ve/vey016.
- [14] R. Nane *et al.*, «A Survey and Evaluation of FPGA High-Level Synthesis Tools», *IEEE Trans. Comput.-Aided Des. Integr. Circuits Syst.*, vol. 35, n.º 10, pp. 1591–1604, oct. 2016, doi: 10.1109/TCAD.2015.2513673.
- [15] S. Windh *et al.*, «High-Level Language Tools for Reconfigurable Computing», *Proc. IEEE*, vol. 103, n.º 3, pp. 390–408, mar. 2015, doi: 10.1109/JPROC.2015.2399275.
- [16] R. Tessier, K. Pocek, y A. DeHon, «Reconfigurable Computing Architectures», *Proc. IEEE*, vol. 103, n.º 3, pp. 332–354, mar. 2015, doi: 10.1109/JPROC.2014.2386883.
- [17] D. Ezhilmaran y P. R. B. Joseph, «a Study Of Feature Extraction Techniques And Image Enhancement Algorithms For Finger Vein Recognition», p. 8, 2015.
- [18] A. Akusok, K. Björk, Y. Miche, y A. Lendasse, «High-Performance Extreme Learning Machines: A Complete Toolbox for Big Data Applications», *IEEE Access*, vol. 3, pp. 1011–1025, 2015, doi: 10.1109/ACCESS.2015.2450498.
- [19] AMPLN, «Asociación Mexicana para el Procesamiento del Lenguaje Natural Main/Home Page». <https://www.ampln.org/> (accedido ago. 30, 2018).
- [20] M. Vallez y R. Pedraza, «El Procesamiento del Lenguaje Natural en la Recuperación de Información Textual y áreas afines», *Hipertext Net*, 2007.
- [21] J. Texier, F. E. Frati, F. B. Carmona, A. E. Riba, M. Pérez, y J. Zambrano, «La gestión de la información en abierto, vehículo importante para maximizar la visibilidad web», presentado en XVIII Workshop de Investigadores en Ciencias de la Computación (WICC 2016, Entre Ríos, Argentina), may 2016.
- [22] P. Gamallo Otero, J. C. Pichel Campos, M. García González, J. M. Abuín Mosquera, y T. Fernández Pena, «Análisis morfosintáctico y clasificación de entidades nombradas en un entorno Big Data», 2014.
- [23] S. W. D. Chien, C. P. Sishla, S. Markidis, J. Zhang, I. B. Peng, y E. Laure, «An Evaluation of the TensorFlow Programming Model for Solving Traditional HPC Problems», en *International Conference on Exascale*

- Applications and Software*, 2018, p. 34.
- [24] H. Guan, X. Shen, y H. Krim, «Egeria: A Framework for Automatic Synthesis of HPC Advising Tools Through Multi-layered Natural Language Processing», en *Proceedings of the International Conference for High Performance Computing, Networking, Storage and Analysis*, New York, NY, USA, 2017, p. 10:1–10:14, doi: 10.1145/3126908.3126961.
- [25] P. Suber, *Ensuring open access for publicly funded research*. British Medical Journal Publishing Group, 2012.
- [26] M. U. Wasim, A. A. Ibrahim, P. Bouvry, y T. Limba, «Law as a service (LaaS): Enabling legal protection over a blockchain network», en *Smart Cities: Improving Quality of Life Using ICT & IoT (HONET-ICT), 2017 14th International Conference on*, 2017.
- [27] A. Preukschat, *Blockchain: la revolución industrial de internet*. Gestión 2000, 2017.
- [28] L.-Y. Yeh, P. J. Lu, y J.-W. Hu, «NCHC blockchain construction platform (NBCP): rapidly constructing blockchain nodes around Taiwan», en *Digital Libraries (JCDL), 2017 ACM/IEEE Joint Conference on*, 2017.
- [29] H. Dai *et al.*, «TrialChain: A Blockchain-Based Platform to Validate Data Integrity in Large, Biomedical Research Studies», *ArXiv Prepr. ArXiv180703662*, 2018.
- [30] A. Botta, W. De Donato, V. Persico, y A. Pescapé, «On the integration of cloud computing and internet of things», en *Future internet of things and cloud (FiCloud), 2014 international conference on*, 2014, pp. 23–30.
- [31] P. Yue, H. Zhou, J. Gong, y L. Hu, «Geoprocessing in cloud computing platforms—a comparative analysis», *Int. J. Digit. Earth*, vol. 6, n.º 4, pp. 404–425, 2013.
- [32] R. Hernández-García *et al.*, «Fast Finger Vein Recognition Based on Sparse Matching Algorithm under a Multicore Platform for Real-Time Individuals Identification», *Symmetry*, vol. 11, n.º 9, p. 1167, sep. 2019, doi: 10.3390/sym11091167.
- [33] S. Guidet, R. J. Barrientos, R. Hernández-García, y F. E. Frati, «Exhaustive similarity search on a many-core architecture for finger-vein massive identification», *J. Phys. Conf. Ser.*, vol. 1702, p. 012012, nov. 2020, doi: 10.1088/1742-6596/1702/1/012012.
- [34] R. Millón, E. Frati, y E. Rucci, «A Comparative Study between HLS and HDL on SoC for Image Processing Applications», *Elektron*, vol. 4, n.º 2, pp. 100-106, dic. 2020, doi: 10.37537/rev.elektron.4.2.117.2020.
- [35] S. Guidet y E. Frati, «Desarrollo de un método para identificación de personas por venas de dedo en grandes bases de datos.», presentado en VIII Jornadas Científicas de Estudiantes Investigadores, Chilecito, La Rioja, Argentina, oct. 2019.
- [36] A. Riperto y J. Texier, «Smart Contract en la generación de título de grado bajo infraestructura HPC», presentado en VII Jornadas Científicas de Estudiantes Investigadores, Chilecito, La Rioja, Argentina, oct. 2019.
- [37] A. Ortiz y I. Flores, «Sistema para el análisis de textos científicos a través de HPC», presentado en VIII Jornadas Científicas de Estudiantes Investigadores, Chilecito, La Rioja, Argentina, oct. 2019.
- [38] J. Zambrano y J. Texier, «Laboratorio de escritura: dispositivos de acompañamiento en escritura para estudiantes de la UNdeC.», presentado en 1er Congreso Internacional de Ingeniería Aplicada de Ibero-American Science & Technology Education Consortium, 2019.
- [39] R. Hernández-García, S. Guidet, R. J. Barrientos, y F. E. Frati, «Massive Finger-vein Identification based on Local Line Binary Pattern under Parallel and Distributed Systems», en *2019 38th International Conference of the Chilean Computer Science Society (SCCC)*, 2019, pp. 1–7.
- [40] R. Millon, E. Rucci, y E. Frati, «Análisis Comparativo de Implementaciones HLS de Filtro Sobel en SoC», en *Libro de actas del XXVI Congreso Argentino de Ciencias de la Computación - CACIC 2020*, Buenos Aires, Argentina, oct. 2020, pp. 639-648.
- [41] R. Millon, F. E. Frati, y E. Rucci, «Implementación de Filtro de Detección de Bordes Sobel en SoC usando Síntesis de Alto Nivel», presentado en Congreso Argentino de Sistemas Embebidos (CASE2020) (Encuentro virtual, 24 al 26 de agosto de 2020), 2020.
- [42] S. Guidet, R. J. Barrientos, F. E. Frati, y R. Hernández-García, «Finger-vein individuals identification on massive databases», presentado en VIII Conference on Cloud Computing, Big Data & Emerging Topics (Modalidad virtual), 2020.
- [43] F. E. Frati *et al.*, «Software y aplicaciones en computación de altas prestaciones para el contexto de la UNdeC», presentado en XXII Workshop de Investigadores en Ciencias de la Computación (WICC 2020, El Calafate, Santa Cruz), 2020.
- [44] F. E. Frati *et al.*, «Software y aplicaciones en computación de altas prestaciones para el contexto de la UNdeC», presentado en XXI Workshop de Investigadores en Ciencias de la Computación (WICC 2019, Universidad Nacional de San Juan)., abr. 2019.