

Dieses Dokument ist eine Zweitveröffentlichung (Preprint) /

This is a self-archiving document (preprint):

Thorsten Schmidt, Sebastian Rank & Frank Schulze 2021

Simulation in der Computer-Chip-Produktion – Möglichkeiten und Grenzen

Erstveröffentlichung in / First published in:

Roy Fritzsche, Stefan Winter, Jacob Lohmer Hrsg. *Logistik in Wissenschaft und Praxis: Von der Datenanalyse zur Gestaltung komplexer Logistikprozesse*. Wiesbaden: Springer Gabler, S. 503-524. ISBN: 978-3-658-33479-62021

DOI: https://doi.org/10.1007/978-3-658-33480-2_21

Diese Version ist verfügbar / This version is available on:

<https://nbn-resolving.org/urn:nbn:de:bsz:14-qucosa2-760134>

Simulation in der Computer-Chip-Produktion – Möglichkeiten und Grenzen

Thorsten Schmidt, Sebastian Rank & Frank Schulze

Zusammenfassung Der Beitrag führt zuerst in die Halbleiterfertigung und die damit verbundene innerbetriebliche Logistik, dabei vor allem das Transport- und Handhabungssystem, ein. Bei der Planung und Steuerung solcher Anlagen stellen sich sehr anspruchsvolle Aufgaben, die nur mithilfe der Simulation zu lösen sind. Hierzu wird dargestellt, wie sich der Simulationseinsatz in der Halbleiterproduktion und -logistik gestaltet. Mit der Komplexität der Prozesse und Systeme wächst natürlich auch die Komplexität der eingesetzten Simulationsmodelle – auf die Frage nach einem angemessenen Abstraktionsgrad gibt es bislang jedoch keine befriedigende Antwort. Der Beitrag stellt dazu Lösungsansätze vor und zeigt, worauf künftige Forschungsarbeiten fokussieren sollten.

1 Einleitung

Die Halbleiterindustrie gilt als Schlüsselbranche. Nahezu unisono weisen Politiker, Marktanalysten, Volkswirtschaftler und Forschungsinstitute auf ihre Bedeutung für Wirtschaft und Gesellschaft hin. Ablesen lässt sich dies auch an folgenden Zahlen: Je nach betrachteter Quelle und deren Methodik zur Datenaggregation zeigt sich, dass die Handelsvolumina von Halbleitererzeugnissen mittlerweile ähnliche, mitunter gar höhere Umfänge aufweisen als jene mit fossilen Energieträgern, so bspw. in Deutschland (Destatis, 2020; Dohse et al., 2020), zwischen China und den USA (z. B. Chou et al., 2019) oder im weltweiten Handel (z. B. Teletrac Navman, 2020). Dies wird u. a. damit erklärt, dass der Selbstkostenanteil von Gütern im zunehmendem Maße von Halbleiterprodukten beeinflusst wird. Ein aktuelles Beispiel dafür ist die wachsende Zahl elektronischer Systeme für die Assistenz oder Fahrzeugsteuerung im Mobilitätsbereich (Chou et al., 2019).

Thorsten Schmidt, Sebastian Rank & Frank Schulze
Technische Universität Dresden, Professur für Technische Logistik, 01069 Dresden
E-mail: {thorsten.schmidt,sebastian.rank,frank.schulze2}@tu-dresden.de

Halbleitererzeugnisse und ihr vielfältiger Einsatz über „klassische“ Computer hinaus sowie zugehörige Industriestrukturen bescheren direkt oder indirekt Wohlstand und Perspektive für ganze Regionen. Die Reichweite und der Stellenwert der Halbleiterindustrie werden darüber hinaus umso deutlicher, je häufiger sie Bestandteil (geo-)politischer Erwägungen werden und bspw. in der Handelspolitik als Druckmittel für den Austausch von Waren und Kompetenzen dienen. Insofern sollten größte Anstrengungen unternommen werden, die hiesige Halbleiterproduktion durch hohe Effizienz und Qualität gegenüber anderen Wirtschaftsregionen konkurrenzfähig zu halten. Inwieweit dazu die Computersimulation beitragen kann oder ihr Einsatz sogar notwendig ist, zeigt der vorliegende Beitrag. Er ist folgendermaßen gegliedert:

Im Abschnitt 2 werden zunächst zum Verständnis wichtige Zusammenhänge und Taxonomien herausgearbeitet. Dies betrifft sowohl das Gebiet der Halbleiterproduktion und deren zugehörige Intralogistik als auch, in Abschnitt 3, passende Modelle als Grundlage zur Simulation und Analyse. Dies dient als Basis zur Einordnung des Stands der Forschung und Technik im anschließenden Abschnitt 4. Die Diskussion um die vorher aufgeworfenen Fragen des Detaillierungsgrades und Nutzens von Simulationsmodellen wird im Abschnitt 5 geführt. Der Betrag schließt mit einer Zusammenfassung wichtiger Gedanken und Erkenntnisse.

2 Halbleiterfertigung und -logistik

Die Produktion von Halbleitererzeugnissen ist sehr aufwendig und stellt hohe Ansprüche an innerbetriebliche Transport- und Handhabungssysteme. Zum besseren Verständnis werden dazu in den nachfolgenden Ausführungen die technologischen Abläufe grob umrissen, sie können vertiefend in Hilleringmann (2019) oder Nishi & Doering (2007) nachvollzogen werden.

Bereits einleitend wird der Begriff „Halbleitererzeugnis“ verwendet: Halbleiter sind Feststoffe, deren elektrische Leitfähigkeit zwischen der von Leitern (überwiegend Metalle wie bspw. Kupfer) und Nichtleitern (bspw. Keramik oder Glas) liegt. In der modernen Halbleiterindustrie dienen sie als Ausgangsmaterial zur Herstellung integrierter Schaltungen (kurz „Chips“), also für Produkte wie Speicherchips (flüchtige Speicher wie SRAM/DRAM [Static/Dynamic Random-Access Memory] oder nichtflüchtige „Festplattenspeicher“ wie Flash), Logikchips (bspw. CPU [Central Processing Unit – Hauptprozessor], GPU [Graphics Processing Unit – Grafikprozessor]) oder Leistungselektronik (bspw. Dioden, Thyristoren, Leistungsbipolartransistoren). Abseits der Forschung und spezieller Anwendungen wird in der Volumenproduktion ausschließlich auf Silizium (Si) als Basismaterial zurückgegriffen.

Die Herstellung integrierter Schaltungen erfolgt in drei wesentlichen Schritten:

- der Roh-Wafer-Produktion (Wafer: kreisrunde Scheibe aus Halbleitermaterial),
- der Integration der elektrischen Funktionen (sog. Front-End-Processing oder nur Front-End) und

- der Montage der Schaltung ins Gehäuse (sog. Back-End-Processing oder nur Back-End).

Diese Unterteilung resultiert aus dem unterschiedlichen Charakter der jeweiligen Produktionsumgebungen. So stellt das Front-End bspw. wesentlich höhere Anforderungen an eine Rein(st)raumklasse und die Medienversorgung als das Back-End. Entsprechend gibt es neben der organisatorischen auch eine räumliche Trennung und Spezialisierung solcher Unternehmen(steile).

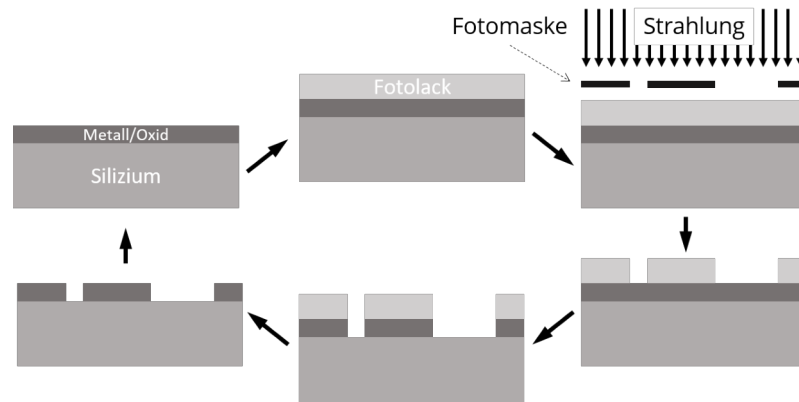
Im Zentrum der Betrachtungen dieses Beitrags stehen Front-End-Produktionsstätten, allgemein auch bezeichnet als Waferfabrik oder einfach Fab. Im Sinne der Produktionsplanung ist das Front-End eine Werkstattfertigung, darin unterscheidet es sich vom Back-End und der Roh-Wafer-Herstellung. Dies hat einen starken Einfluss auf die Dynamik der innerbetrieblichen Transportprozesse, die Wirkung stochastischer Faktoren ist größer und dies erschwert die Betrachtung von Zusammenhängen bei der Planung, beim Betrieb und der Prognose. Unter solchen Rahmenbedingungen hat sich in der Vergangenheit (auch in anderen Domänen) die ereignisdiskrete Simulation als Werkzeug etabliert (siehe Abschnitt 3 und 4 sowie bspw. Banks et al., 1996; Kuhn & Rabe, 1998; VDI 3633, 2010).

Um zu verdeutlichen, warum die Simulation in der Halbleiterfertigung eine so wichtige Rolle einnimmt, sei kurz der Herstellungsprozess von Chips skizziert: Ausgangsprodukt ist ein präparierter Rohwafer, vorbereitet zur sog. Prozessierung im Front-End. Darauf werden in wiederholten Schritten die Strukturen der späteren Schaltkreise aufgebaut, z. B. Leiterbahnen und Dotierungen (Einbringen von Fremdatomen bspw. durch Diffusion oder Ionenimplantation, um bestimmte elektrische Leiteigenschaften des Halbleitermaterials zu erreichen; Hilleringmann, 2019). Hierbei steht die sog. Lithografie im Mittelpunkt (siehe Abb. 1).

Nach Abb. 1 werden folgende Schritte durchlaufen:

- Auftragen einer (sehr dünnen) isolierenden (Si-)Oxidschicht oder einer Metallschicht auf den Wafer
- Aufbringen eines strahlungsempfindlichen Films, meist einer Fotolackschicht
- Belichtung/Bestrahlung des Lackes über eine (Glas-)Maske (sog. Reticle), welche die Struktur einer Entwurfsebene der integrierten Schaltung enthält
- Entwickeln, d. h. Entfernen des belichteten Fotolacks und Aushärten des verbliebenen Lacks
- Ätzen der Oxid- oder Metallschicht (der ausgehärtete Fotolack dient dabei als Maske)
- Entfernung des verbliebenen Fotolacks
- Dotierung des Wafers (die verbleibende Oxidschicht dient dabei als Maske)

Je nach Produkt bzw. Technologie gibt es noch weitere Schritte wie Polieren, Messen/Prüfen und Waschen/Reinigen. Diese Arbeitsgänge werden mehrfach wiederholt. Moderne Chips durchlaufen in Summe 500, teils sogar 1 000 Prozessschritte in mitunter mehreren Hundert verschiedenen Maschinen, den sog. Tools (Agrawal & Heragu, 2006; Chik et al., 2014; Van Zant, 2004). Die Durchlaufzeit, d. h. die Zeitspanne zwischen dem ersten und letzten Bearbeitungsschritt eines Wafers, beträgt dabei regelmäßig mehrere Monate (Chik et al., 2014).



(a) Lithografisches Grundprinzip – Quelle: Hilleringmann (2019, S. 2)

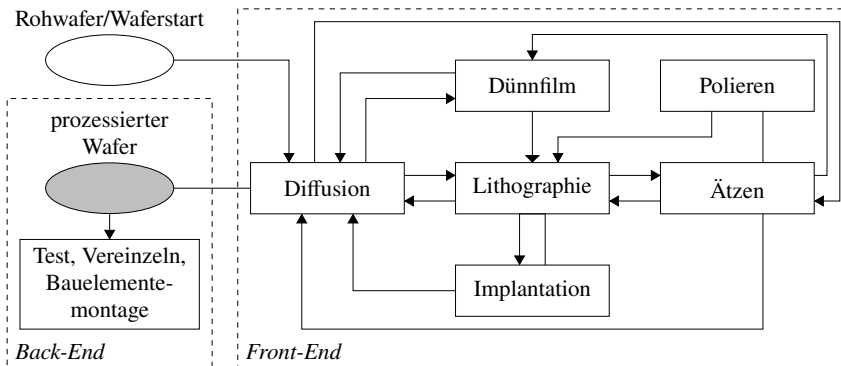
(b) Endmontage der prozessierten Wafer im *Back-End* und Lithographie-zentrierte Chipfertigung im *Front-End* – Quelle: in Anlehnung an Mönch et al. (2012, S. 22)

Abb. 1: Grundprinzip der Chipherstellung

Das Rückgrat der beschriebenen Produktion ist das Transport- und Handhabungssystem der Fab. Es hat die Aufgabe, die Wafer zwischen den Tools zu transferieren. Dabei soll vor allem eine hohe Auslastung der sehr kapitalintensiven Maschinen sichergestellt werden. Hinzu kommen die Einhaltung von Lieferterminen (und daraus abgeleiteter maximaler Durchlaufzeiten), die Berücksichtigung prozessbedingter Restriktionen (bspw. beschränkte Zeitspannen für den Transfer zwischen zwei Tools wg. ablaufender chemischer Reaktionen) und die hohe Empfindlichkeit des Transportguts (bspw. hinsichtlich mechanischer Belastungen oder Verunreinigungen).

Die Transport- und Handhabungssysteme moderner Front-End-Fabs haben einen hohen Automatisierungsgrad, auf weiten Strecken herrscht Vollautomatisierung. Daher hat sich dafür der Begriff „Automated Material Handling System“ (AMHS) etabliert. Seit der Umstellung der Wafer-Fertigung auf Scheiben mit einem Durchmesser von 300 mm kommen in den Fabs fast ausschließlich sog. Overhead-Hoist-

Transportation-Systeme zum Einsatz (OHT-Systeme; siehe Tung et al., 2013). Der Hauptgrund für ihren hohen Verbreitungsgrad liegt in der Zero-Footprint-Strategie: Es gibt einen ausgeprägten Zusammenhang zwischen den Betriebskosten und der Grundfläche einer Wafer-Fab. Da OHT-Systeme an der Decke, oberhalb der Tools installiert werden, steht mehr Grundfläche für die Tools zur Verfügung.

Abb. 2 zeigt dazu ein OHT-System des Marktführers Murata Machinery in einer Fab des Chipherstellers GlobalFoundries. Unterhalb der Schiene sind die Schienenfahrzeuge des OHT-Systems zu sehen. Diese transportieren die Wafer in standardisierten Boxen, sog. Front Opening Unified Pods (FOUPs).



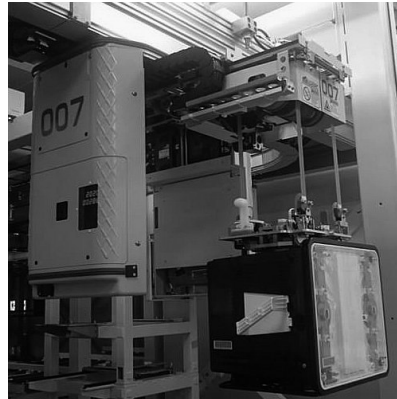
Abb. 2: OHT-Fahrzeuge (nummeriert) an Schienen (dunkel) in einer Fab (Bild: GlobalFoundries)

Ein FOUP bildet ein Los, kann bis zu 25 Wafer aufnehmen und bietet während des Transport eine hermetische Schutzumgebung für die Scheiben. An den Quellen bzw. Senken erfolgt die Übergabe von bzw. zu der Maschine per Seilzug (Hoist-Vorgang) an deren sog. Tool-Ports. Innerhalb der Maschinen werden die FOUPs frontseitig geöffnet und die Wafer mittels spezieller Endeffektoren (bspw. sog. Bernoulli-Greifer/-Gabeln) gehandhabt.

Wie bereits erwähnt, folgt die Chipherstellung dem Prinzip der Werkstattfertigung. Wegen unterschiedlicher Anforderungen der Technologien an die Umgebungsbedingungen und Medienschlüsse werden unterschiedliche Tools in voneinander getrennten Bereichen, sog. Bays (siehe Abb. 4, Hsieh et al., 2012), zusammengefasst. Für die Logistik ist dies wichtig, weil Transporte innerhalb der Bays (sog. Intra-Bay-Transporte) und Transporte zwischen den Bays (sog. Inter-Bay-Transport) in der Mehrzahl der Fabs durch separate Systeme realisiert werden. Damit werden bei jedem Bay-Wechsel eines FOUPs eine Übergabe und ggf. eine Pufferung in sog. Stockern (siehe Abb. 5(a)) erforderlich.



(a) Front Opening Unified Pod, kurz FOUP
(Bild: RoseFinch, 2020)



(b) Hoist-Vorgang eines OHT-Fahrzeugs
(Bild: Murata Machinery, 2020)

Abb. 3: Overhead-Hoist-Transportation-System: FOUP und Abseilvorgang aus einem OHT-Fahrzeug

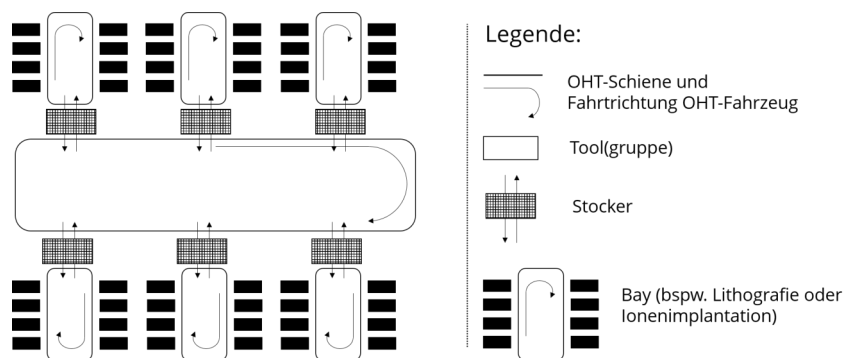


Abb. 4: Stark vereinfachtes Bay-Layout mit Stockern einer Fab

Unabhängig davon, ob es um Intra- oder Inter-Bay-Transporte geht, steht selbst in Fabs mit wohldurchdachter Steuerung nur in höchstens 60 % der Fälle sofort ein Tool für den nächsten Prozessschritt des Loses zur Verfügung. Dieser Anteil der Direkttransporte wird als Tool-To-Tool-Ratio (T2TR) bezeichnet, manche Autoren schätzen die T2TR sogar lediglich auf 20 % bis 45 % (Chik et al., 2014; Fischmann et al., 2008; Heinrich et al., 2008; Jimenez et al., 2010). Daher wird ein beachtlicher Anteil der FOUPs zunächst in speziellen Regalen, Lägern, Stockern oder auf Abstellplätzen auf Höhe der OHT-Schiene (siehe Abb. 5) zwischengelagert und erst später zum nächsten Tool transportiert – mit der Folge, dass die Anzahl der Transporte deutlich über der Anzahl der Prozessschritte liegt.

So legt ein „gewöhnlicher“ Wafer im Laufe seiner Fertigung insgesamt ca. 15 km im Transportsystem zurück.



(a) Stocker (Bild: Schiller, 2020)

(b) Regal (Bild: Fabmatics, 2020b)

(c) Zero Footprint Buffer (Bild: Fabmatics, 2020a)

Abb. 5: Zwischenlagerung von FOUPs

Die Erläuterungen bis zu diesem Punkt erfassen nur die Faktoren mit dem größten Einfluss auf das AMHS. Folgende Aspekte gehen darüber hinaus, sollen daher nicht im Detail diskutiert, aber dennoch erwähnt werden, weil sie charakteristisch für die Chipherstellung sind und die Logistik der Fabs zumindest tangieren.

So ist die gesamte Chipfertigung unternehmens- und branchenübergreifend stark durch (Quasi-)Standards hinsichtlich der Gebäudetopologie, der Schnittstellen zwischen Tools, FOUPs, Transport- und Handhabungssystemen oder auch beim Einsatz spezieller Software geprägt. Damit soll das Zusammenspiel in international vernetzten Lieferketten (z. B. Front-End in Europa und Back-End in Fernost) vereinfacht und harmonisiert werden.

Zusätzlich übernehmen die Transportsysteme einen erheblichen Anteil nicht-produktiver Lose. So wird in der Regel mindestens 30 %, teils sogar 80 % der Last durch Testwafer (zur Qualifizierung von Tools und zur Qualitätssicherung der Prozesse), durch Entwicklungslose (zur Entwicklung neuer Chips), hoch-priorisierte Lose (sog. Hot-Lots) und auch durch Leerfahrten verursacht (Hsieh et al., 2014; Miller et al., 2011; Wittwer et al., 2019).

Hinzu kommt, dass sich – je nach Unternehmensprofil (Auftrags- oder Eigenfertigung) – permanent „dutzende“ (Fowler et al., 2015, S. 3) verschiedener Produkte mit abweichenden Prozessrouten im System befinden. Dadurch werden Fabs mit großen Schwankungen im Umlaufbestand (Work-in-Progress, WIP) konfrontiert: Regelmäßig schwanken die Werte im Wochenzyklus von nur noch 20 % bis hin zu 200 % des mittleren WIP (Chien et al., 2020; Seidel et al., 2018; Wang et al., 2018).

Vor allem an die Steuerung des Transportsystems stellt all das sehr hohe Ansprüche – in mehrerlei Hinsicht: Einerseits besteht aus ökonomischer Perspektive immanent und permanent die Forderung, das System möglichst klein zu dimensionieren. Für 300 mm-Fabs heißt dies, die Anzahl der OHT-Fahrzeuge und die Länge des Schienennetzes auf ein Minimum zu beschränken, denn allein für die Anschaffungskosten des AMHS einer Fab wird mit ca. 100 Mio. \$ bzw. 3 % der Gesamtkosten einer Fab („typischerweise“ ca. 5 Mrd. \$, Shin et al., 2019, S. 7032) gerechnet, wobei jedes OHT-Fahrzeug mit ca. 100 000 \$ zu Buche schlägt (Chang & Yung Cheng, 2004; Kim et al., 2007). Hinzu kommen Aufwände für Installation, Wartung oder Instandhaltung, die ebenfalls mit der Größe des Systems skalieren. Die Herausforde-

rung für die Steuerung besteht also darin, das Transportsystem möglichst zuverlässig nahe an der Maximalauslastung zu betreiben, was ausgefeilte (mitunter komplizierte und komplexe) Regeln für Leerfahrzeugmanagement, Routing, Vorfahrtregelung an Kreuzungen oder Wartungszyklen der Systemkomponenten verlangt. Andererseits lässt sich das System selbst durch eine Erhöhung der Fahrzeuganzahl nicht beliebig entlasten, denn es hat sich gezeigt, dass die Grenzleistung des Transportsystems bei steigender Fahrzeuganzahl ab einem bestimmten Punkt (bei ca. 70 % produktiver Systemauslastung) wieder sinkt (siehe Abschnitt 4 und bspw. Kim et al., 2007). Darüber hinaus müssen durch die (Fahrzeug-)Steuerung Fehler in der Prozessierung (bspw. durch ein fehlerhaftes Routing) oder Beschädigungen der Wafer (bspw. durch die Kollision von Fahrzeugen) ausgeschlossen werden, denn der Wert eines vollbeladenen FOUPs kann gegen Ende der Prozesskette durchaus 1 Mio. \$ betragen (Paprotny et al., 2000).

3 Modelle und Simulation

Hier wird zunächst kurz in den Modell- und Simulationsbegriff eingeführt, bevor mit dem anschließenden Abschnitt zum Simulationseinsatz in der Halbleiterlogistik und -produktion übergegangen wird.

Nach Bossel (2004), Law (2014) und VDI 3633 (2010) greift man beim modellbasierten Erkenntnisprozesses aus zwei Gründen auf Modelle zurück: entweder, weil Experimente am Realsystem nicht möglich sind (bspw. bei Neu- oder Umbauten), oder, weil sich mit solchen Experimenten ein unverhältnismäßig hoher Aufwand verbindet (bspw. weil der operative Betrieb beeinträchtigt würde, Versuchsreihen zu lange dauerten oder nicht akzeptable Sicherheitsrisiken bestünden). In jedem Fall bilden Modelle das zu untersuchende (geplante oder existierende) System mit seinen Prozessen in *vereinfachter* Form ab, wobei die Grenzen des Betrachtungsrahmens und der Grad der Vereinfachung vom Untersuchungsziel abhängig sind.

Grundsätzlich wird zwischen gegenständlichen und nicht-gegenständlichen Modellen unterschieden. Die erstgenannten kommen zum Einsatz, wenn physische Eigenschaften (bspw. die Haptik) von besonderer Bedeutung sind, oder auch, wenn Berechnungsansätze unbefriedigende Ergebnisse liefern (bspw. in der Aerodynamik). Nicht gegenständliche Modelle sind traditionell mathematisch-analytische Ansätze. Neben sie sind in den letzten Jahrzehnten in immer größerem Maße numerische Verfahren und Algorithmen, d. h. Computermodelle getreten. Primäre Ursache dafür sind die dramatische Zunahme der Rechenleistung moderner Computer sowie die größere Flexibilität von Computermodellen, verglichen mit analytischen Ansätzen und erst recht mit physischen Modellen. Aber noch in einem weiteren, ganz wesentlichen Aspekt sind Computermodelle (und analytische) den physischen Modellen überlegen: Nur sie schaffen einen Zugang zur Untersuchung dynamischer Systeme, d. h. von zeitabhängigen Prozessen. Nur mit ihnen lässt sich die Zeit dehnen (bspw. in der Atomphysik) oder stauchen (bspw. in der Astrophysik). Nicht zuletzt unterscheidet man Modelle noch hinsichtlich ihres Zufallsverhaltens in deterministische

und stochastische Modelle, wobei genau genommen eine Zufallsverteilung nichts anderes als die Abstraktion eines unbekanntem oder komplexen Zusammenhangs ist (zumindest jenseits der Quantenmechanik).

Überträgt man diese Gedanken auf die Halbleiterlogistik, lässt sich gut erklären, warum hier (Computer-)Simulationsmodelle eine so große Bedeutung gewonnen haben: Die Größe der Anlagen und die Komplexität ihrer Steuerungen lassen sich nicht adäquat mit analytischen Ansätzen erfassen, sondern bestenfalls grob abschätzen. Außerdem lassen sich verlässliche Prognosen und statistisch valide Aussagen nur aus großen Mengen von Beobachtungsdaten ableiten, welche durch schnelle Simulationsrechnungen über lange (Simulations-)Zeiträume gewonnen werden. Und schließlich bestimmen stochastische Einflussfaktoren (interne, bspw. Störungen, wie auch externe, bspw. Bedarfe) das Geschehen, was sich durch numerische Zufallszahlengeneratoren sehr einfach modellieren lässt.

Der Begriff der Simulation wird domänenspezifisch gebraucht. Übereinstimmend ist der Anspruch, ein zugrundeliegendes System zu durchdringen, d. h. vor dem Hintergrund seiner Planung, seiner Realisierung oder seines Betriebs Aussagen über seine Funktionalität und wahrscheinliche Werte für seine Leistungskenngrößen zu gewinnen. Modelle sind dabei das Mittel zum Zweck. Ein erweiterter Simulationsbegriff erfasst darüber hinaus den gesamten Prozess von der Datenbeschaffung über die Modellerstellung/-verifikation bis hin zur Experimentdurchführung/-auswertung (bspw. IEEE 610.12, 1990).

Insbesondere der erste Schritt der Datenbeschaffung, -bereinigung und -aufbereitung hat in letzter Zeit erheblich an Bedeutung gewonnen (Baier et al., 2006; Bracht & Schlange, 2010; Fowler et al., 2015). Es ist zweifelsohne erfreulich, dass Modelle heute dank der besseren Verfügbarkeit von Betriebsdaten auf eine breitere Datenbasis gestellt werden können. Zugleich muss man sich aber bewusst machen, dass man dann bereits mit der Prioritätensetzung in diesem ersten Schritt einen bestimmten Weg für die weitere Modellbildung vorzeichnet.

Für das mit einer Simulation jeweils verfolgte Ziel eines bestimmten Erkenntnisgewinns ist natürlich die Frage des dafür erforderlichen (wirtschaftlichen) Aufwands von besonderem Interesse. Nun sind Modelle per se vereinfachte Abbilder der Realität, ihre Komplexität ist also geringer, was zu einer willkommenen Reduktion des Erstellungsaufwands führt. Diese hat jedoch ihren Preis – und das wird gern übersehen: Zunächst sind im Zuge der Simulation gewonnene Erkenntnisse erst einmal nur für das jeweilige Modell gültig. Bei ihrer (Rück-)Übertragung auf die Realität sind alle Faktoren zu berücksichtigen, die das Modellverhalten durch die Abstraktion von der Realität in der einen oder anderen Weise verfälschen. Ihre Überlagerung ist nicht immer einfach abzuschätzen, entsprechende Unsicherheiten verbleiben also stets bei Rückschlüssen auf die Realität. Hinzu kommt, dass der jeweilige Untersuchungszweck bestimmt, welche Aspekte des Systems relevant sind und welche im Zuge der Modellierung (weg-)abstrahiert werden können. Es gibt also nicht für jedes System genau ein entsprechendes Modell, sondern es gibt nur für jeden Zweck ein geeignetes Modell. Und genau hierzu stellt sich die Frage nach einem angemessenen Abstraktionsgrad vom zugrundeliegenden System, der sich Abschnitt 5 widmet.

4 Simulation in der Halbleiterproduktion und -logistik

Das Instrument der Simulation, also der Einsatz von Computermodellen zur Durchführung von Experimenten, hat sich in der Halbleiterindustrie etabliert und bewährt (u. a. Nishi & Doering, 2007). Im Grundsatz führen alle beteiligten Gebiete der Chipproduktion Simulationen durch, so z. B. bei der Forschung und Entwicklung zum Chipdesign und der „richtigen“ Dotierung, zur Verifizierung konzipierter Schaltkreise oder zur Partikelkonzentration im und/oder auf dem Halbleiter (Nishi & Doering, 2007). Nachfolgende Ausführungen fokussieren dagegen auf die Simulation der Halbleiterproduktion und deren Logistik. Demnach werden Aspekte des Materialflusses betrachtet. Dies beinhaltet Fragestellungen der Produktionsplanung und -steuerung, also nach Zeitpunkten und Reihenfolgen der Zuweisungen einzelner Lose zu bestimmten Tools (das sog. Scheduling und Dispatching), sowie Fragen der Planung der sich daraus ergebenden Transport- und Handlingsprozesse der FOUPS zwischen den Tools im AMHS.

Das zuerst genannte Anwendungsgebiet wird als *Fab-Capacity-Simulation* (kurz Fab-Simulation oder auch Fab-Capacity-Planning), das als zweites genannte als *AMHS-Simulation* bezeichnet (Nishi & Doering, 2007). Fab-Capacity-Modelle bilden den Sachverhalt in der Regel deterministisch und statisch ab (vgl. Abschnitt 3). Die Herausforderung besteht hierbei in der Lösung großer kombinatorischer Optimierungsprobleme. Parallel gibt es Bestrebungen und Empfehlungen, Ereignisse in Fab-Simulationsmodellen als stochastisch zu betrachten. Modelle zur Abbildung des AMHS bilden naturgemäß ihre Prozesse dynamisch und stochastisch ab (Fowler et al., 2015; Negahban & Smith, 2014). Als Simulationswerkzeuge haben sich dafür in der Halbleiterindustrie AutoSchedAP und AutoMod etabliert (siehe Quellen der folgenden Absätze und Fowler et al., 2015).

Die semantische Unterscheidung deutet bereits an, dass Wafer-Fabs nicht als Ganzes, sondern in Teilen modelliert werden (Negahban & Smith, 2014; Nishi & Doering, 2007). Dies ist eigentlich widersinnig, denn Aussagen über die Qualität bzw. die Realisierbarkeit eines konzipierten Produktionsplanes (d. h. der Zuweisung der Lose auf die Tools) sind nur möglich, wenn die Ereignisse zwischen den Tools (die Transporte) samt ihrer Dynamik ebenfalls abgebildet werden – Produktionspläne können nur eingehalten werden, wenn das AMHS in der Lage ist, die richtigen Lose zur richtigen Zeit am richtigen Tool bereitzustellen. Bestrebungen zur Verbindung dieser beiden Simulationsdomänen werden häufig mit dem Stichwort des sog. Digitalen Zwillings (oder engl. Digital Twin) verbunden. Dieser Ansatz umschreibt die Absicht, reale Objekte mit allen Eigenschaften und Verhaltensweisen (bspw. Prozess- und Informationsflüsse) möglichst exakt in ein digitales Abbild zu überführen, um damit Simulationen bzw. Emulationen (bspw. zur virtuellen Inbetriebnahme) durchführen zu können (Herlyn & Zadek, 2020). Dass bis dato in der Halbleiterindustrie dennoch die zwei Teilsysteme getrennt betrachtet werden, wird hauptsächlich mit der Komplexität der Gesamtsysteme begründet, denn

„[...] it currently takes too long to design, build, experiment, and analyze a sufficiently detailed capacity model of a wafer fab using available simulation tools“ (Jimenez et al., 2008, S. 600).

Weitere Gründe für die Trennung von Fab- und AMHS-Simulation sind in der Historie, der Organisationsstruktur von Fabs und dem erwähnten Anspruch hoher Auslastungsgrade der Tools zu suchen: Es bestand und besteht teils auch aktuell noch immer ein starker Fokus auf die Produktionsplanung. So konnten sich reine Fab-Capacity-Modelle etablieren, mit der intrinsischen Annahme, dass das AMHS vernachlässigt werden kann (Fowler et al., 2015). Unter der Prämisse von Überkapazitäten des AMHS ist dies durchaus legitim, wenngleich immer häufiger zu beobachten ist, dass Transport- und Handhabungssysteme das Bottleneck im Produktionsablauf darstellen (werden). Mit der Ausweitung der Produktionsvolumina und des Produktmixes erhöht sich hier jedoch der Handlungsdruck. Daher wird vermehrt mit unterschiedlichen Modellierungsansätzen und Detaillierungsgraden versucht, Transportprozesse auch in Fab-Capacity-Modellen (oder andersherum) abzubilden. Bis dato ist es dennoch nicht gelungen, ein praktikables holistisches Fab-Modell zu erstellen oder die zwei Modellansätze nahtlos miteinander zu verbinden: Hinreichend genaue Gesamtmodelle sind schlicht nicht handhabbar und/oder haben inakzeptable Simulationslaufzeiten. Daraus ergibt sich im Übrigen auch, dass die aufgezeigten Lösungsansätze dann erst recht ungeeignet sind, über die Waferfabrik hinaus ganze *Supply-Chains* als Digitalen Zwilling abzubilden. Diesem Umstand muss zukünftig mehr Beachtung geschenkt werden, denn die Halbleiterfertigung ist, wie bereits beschrieben, stark arbeitsteilig und ortsverschieden/international geprägt (Ehm et al., 2019).

Eine umfassende Literaturübersicht über die Forschungs- und Entwicklungsaktivitäten zu Simulationsmodellen in der Halbleiterproduktion und -logistik bieten Negahban & Smith (2014). In Seidel et al. (2018) und Wang et al. (2018) kann der Forschungs- und Entwicklungsstand mit Fokus auf Fab-Capacity-Modelle nachvollzogen werden. Eine Sammlung relevanter Literatur zur AMHS-Simulation bieten bspw. Hassoun et al. (2019), Jimenez et al. (2010) und Tung et al. (2013). Diese Zusammenstellungen sollen hier nicht im Detail erörtert, sondern nachfolgend nur die wichtigsten Erkenntnisse und Entwicklungen wiedergegeben werden. Danach herrscht große Einigkeit, dass das Instrument der Simulation unabdingbar für die Planung und den Betrieb von Fabs ist. Insbesondere die enorme Größe und Komplexität sowie unzählige Randbedingungen und Abhängigkeiten machen einen Modellierungsansatz unumgänglich, zumal sich Experimente am Realsystem im operativen Betrieb aufgrund unkalkulierbarer Kosten und Risiken verbieten.

In aktuellen Publikationen fällt das Streben nach adaptiven, generalisierten Simulationsmodellen auf. Dies ist prinzipiell sinnvoll, denn sowohl Technik als auch Prozesse sind in der Halbleiterproduktion zu großen Teilen standardisiert, kurz: alle 300 mm Hochvolumen-Fabs ähneln einander stark. Mit generalisierten (Standard-)Modellen lässt sich der Entwicklungs- und Wartungsaufwand erheblich reduzieren, weil nur wenige, lediglich Fab-spezifische Modellparametrierungen vonnöten sind. Aus den Diskussionen, wie und in welchem Umfang eine Integration von Kapazitätsplanung und AMHS in einem gemeinsamen Simulationsmodell stattfinden muss und ob darüber hinaus Modelle soweit abstrahiert werden können, dass deren Simulationsergebnisse für verschiedene Systeme/Fabs gleichermaßen Aussa-

gekraft besitzen, leitet sich direkt die Frage nach dem (generellen) Detaillierungsgrad von Modellen ab. Dieses Thema wird im Abschnitt 5 erörtert.

5 Komplexität von Systemen und Modellen

Nicht nur in der Halbleiterfertigung nimmt die Komplexität von Produktionsprozessen beständig zu. Diese Entwicklung wird in jüngster Zeit häufig mit steigender Variantenvielfalt und sinkenden Losgrößen erklärt, sie nahm ihren Anfang aber viel früher. Ein wesentlicher Komplexitätstreiber war in den 1980er und 1990er Jahren die rasante Weiterentwicklung und Verbreitung der Rechentechnik, denn damit konnten nun in der Breite Automatisierungslösungen geschaffen werden. Industrieweit setzten sich Konzepte durch, die seit den 1940er Jahren mit den Begriffen „Kybernetik“ und heute mit „Selbststeuerung“ verbunden werden. Was für die Automatisierung der Produktionsprozesse gilt, trifft natürlich gleichermaßen für die Logistik zu – sowohl in rein logistischen Systemen (bspw. Lager- und Distributionssysteme) als auch in produktionsunterstützenden Materialflusssystemen, zumal in Fabriken, in denen die Logistik (d. h. der innerbetriebliche Transport) ein wesentlicher Bestandteil des Gesamtprozesses ist. Die Halbleiterfertigung ist ein charakteristisches Beispiel dafür, denn hier gewährleistet letztlich die Transportsteuerung das durch die Fertigungstechnologie vorgegebene Zusammenspiel der Einzelprozesse in den Tools.

Im Gleichklang mit der Entwicklung von Automatisierungslösungen wurden die Methoden zu ihrem Entwurf verfeinert. Dies umfasst mathematisch-analytische Ansätze – aber eben auch die Computersimulation, im Bereich der Logistik ist es vor allem die ereignisdiskrete Simulation. Sie ist heute das dominierende Werkzeug zur Entwicklung von Steuerungslogiken für intralogistische Systeme. Es versteht sich von selbst, dass mit der Komplexität der zu steuernden technischen Systeme auch die Komplexität der in den Simulationssystemen abgebildeten Modelle wächst.

Bereits sehr früh machten Autoren aus der Community wie bspw. Brooks & Tobias (1996) und Chwif et al. (2000) darauf aufmerksam, dass die Beherrschung der Modellkomplexität eine immer größere Herausforderung darstellt und dass ihre Bedeutung für den Erfolg von Simulationsprojekten wächst. Zugleich beklagten sie, dass es keine etablierten Methoden zur systematischen „model simplification“ gibt. In der Rückschau ist es bemerkenswert, dass grob zwei Jahrzehnte später diese Klagen noch immer nicht verstummt sind (Zee, 2017; Zee et al., 2018). Dabei zeigen Green & Armstrong (2015) anhand einer umfassenden Literaturstudie, dass es paradoxerweise keine Belege dafür gibt, dass mit der Modellkomplexität auch die Genauigkeit der aus den Modellen abgeleiteten Erkenntnisse und Prognosen steigt, im Gegenteil: der Vorhersagefehler wächst. In die gleiche Richtung deuten die Ergebnisse von Tako et al. (2020). Sie stellen in einer vergleichenden Untersuchung fest, dass Anwender eines vereinfachten Modells ähnliche Erkenntnisse wie Anwender eines adäquaten Modells gewinnen, aber/und darüber hinaus ein besseres Verständnis für den betrachteten Sachverhalt entwickeln.

Dass diese Diskussion auch und sogar in besonderer Weise relevant für die Halbleiterindustrie ist, ergibt sich schon allein aus der Größe – und Komplexität – der Fertigungssysteme (siehe Abschnitt 2). Konkret für diese Domäne haben Rank et al. (2016) und Rank et al. (2015) sowohl den Handlungsbedarf deutlich gemacht (z. B. wegen hoher Modellierungsaufwände und ungünstigem Laufzeitverhalten) als auch Lösungsalternativen vorgeschlagen. Sie konnten zeigen, dass die Anwendung sehr detaillierter AMHS-Simulationsmodelle, welche eigens vom Ausrüster bereitgestellt werden, ggü. Modellen mit höherem Abstraktionsgrad zu keinem bedeutenden Mehrertrag an Erkenntnissen führt. Der Schwerpunkt der genannten Untersuchungen lag auf der Gegenüberstellung sehr komplexer, realitätsgetreuer Steuerungsalgorithmen mit möglichst einfachen, leicht nachvollziehbaren Regeln (bspw. striktes „First-Come-First-Serve“ bei der Priorisierung von Transportaufträgen). Für einen praxisnahen Use-Case stellen die Autoren lediglich eine ca. 5 %ige Abweichung zwischen den Berechnungsergebnissen beider Modelle fest, wobei vor allem die Auslastung verschiedener Tools und die Anzahl realisierter Transportaufträge betrachtet wurden. Ferner waren die Durchlaufzeiten der Lose und die Maximalauslastungen der Tools nahezu identisch. Sämtliche untersuchten Kennzahlen bewegten sich also in den Grenzen statistischer Unsicherheiten, wobei (bewusst) nicht abschließend geklärt wurde, welche Resultate „richtig“, d. h. valide sind – im Mittelpunkt stand der Vergleich der Modelle. Inhaltlich hat sich einmal mehr der von Chwif et al. (2000) skizzierte Zusammenhang zwischen Ergebnisgenauigkeit und Detaillierungsgrad eines Modells bestätigt: Die Genauigkeit kann mit dem Übergang zu niedrigeren Abstraktionsgraden nicht beliebig gesteigert werden, sondern sie erreicht ein Plateau ehe sie wieder abfällt (vgl. Abb. 6).

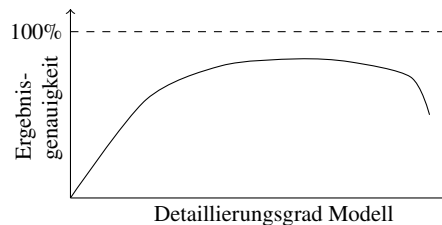


Abb. 6: Zusammenhang zwischen Ergebnisgenauigkeit und Detaillierungsgrad eines Modells – Quelle: Rank et al. (2015) nach Chwif et al. (2000)

Die von Rank et al. (2015) beschriebenen Ergebnisse und Erkenntnisse sind auch insofern hervorzuheben, als dass ihr Simulationsmodell sämtliche Vorzüge simpler(er) Modelle mitbringt, namentlich eine einfachere Änder- sowie Wartbarkeit, eine bessere Nachvollziehbarkeit von Prozessabläufen sowie -zusammenhängen und kürzere Laufzeiten (im vorliegenden Fall ca. Faktor 10). Zudem sorgt die Beschränkung der Modellierung auf allgemeine Eigenschaften (bspw. durch Abstraktion Fab-spezifischer, komplexer Steuerungsalgorithmen) und die damit einhergehende Standardisierung für einen weiteren Vorteil: Die Modelle können leichter wieder-

verwendet und müssen nicht grundsätzlich neu programmiert, sondern lediglich *parametriert* werden, was Entwicklungs- und Modellierungszeiten stark verkürzt.

Zwei Aspekte werden jedoch bei der allgemeinen Auseinandersetzung mit der Thematik Modellkomplexität oder -vereinfachung bislang zumeist übersehen:

Zum einen ergibt sich die Komplexität eines Modells zuallererst aus der Komplexität der Fragestellung, die damit beantwortet werden soll. Dies führt häufig zu Irritationen, wenn an Modelle aus der Forschung Maßstäbe aus der Industrie angelegt werden. Das liest sich das dann bspw. so:

„conclusions reached on the somehow simplified models used by academic research teams are often received with suspicion by practitioners, who fear, often rightly so, that a critical level of complexity is lost in them and the results are not relevant for actual fab operation“ (Hassoun et al., 2019, S. 2419).

Dabei ist es sogar unerheblich, ob die Forscher sich für einzelne Vereinfachungen bewusst entschieden haben, um den betrachteten Zusammenhang besser herauszuarbeiten, oder ob dies aus mangelnder Detailkenntnis geschah – denn der in der Praxis gern gepflegt Viel-hilft-viel-Ansatz ist, folgt man dem oben Gesagten, auch nicht zielführend. Insofern sehen sich Modelle aus der Forschung zu Unrecht dem Verdacht der Übersimplifizierung ausgesetzt, wenn man sie an der Komplexität der industriellen Anlage misst und nicht an der Komplexität des untersuchten Sachverhalts.

Zum anderen wird die Komplexität des zu modellierenden technischen Systems in aller Regel als gegeben hingenommen. Dafür kann es gute Gründe geben, bspw. sind bei der betriebsbegleitenden Simulation die Modelleigenschaften durch das bestehende System schlicht gesetzt. Gänzlich anders sieht es bei der Planung aus. Hier ist der Systementwurf häufig schon gereift, wenn mithilfe der Simulation das Steuerungskonzept lediglich geprüft oder noch fein abgestimmt werden soll. Mithin wird dann die Frage, ob der vorliegende Grad an Komplexität des *Systems* überhaupt notwendig und angemessen ist, gar nicht mehr gestellt. Hier tritt ein Problem zutage, das unmöglich isoliert unter Simulationsexperten zu diskutieren ist, nämlich die Frage, wie und wo (d. h. in welchem Stadium) die Simulation in den Entwurfsprozess einzubinden wäre. Geschähe das früher als heute üblich, würde manche Anlagensteuerung schlanker aussehen und das daraus resultierende Systemverhalten würde besser (oder überhaupt) verstanden werden. Das mag etwas unbescheiden klingen – dabei trägt diese Forderung allein dem Umstand Rechnung, dass sich nicht nur Simulationsexperten zu oft mit der Komplexität ihrer Modelle unwohl fühlen, sondern eben auch Prozessingenieure mit der Komplexität ihrer Anlagen. Diesem Aspekt sollte die Community künftig mehr Aufmerksamkeit widmen.

6 Zusammenfassung: Lessons learned

Der Beitrag diskutiert die Anwendung der Computer-Simulation in der Computer-Chip-Produktion. Dabei zeigt sich zunächst, dass im Grunde kaum Zweifel an ihrer Nützlichkeit bestehen. Vor dem Hintergrund der Planung und des Betriebs von Fabs

wird als Hauptargument meist die hohe Dynamik und Komplexität der Prozesse in den Fabs bzw. bei der Wafer-Fertigung herangezogen. Diese wären ohne Simulationen nicht mehr zu durchdringen und ein Verzicht bedeutete ineffizient betriebene Anlagen und Fabs.

Paradoxerweise beschreibt der genannte Grund zugleich die größte Herausforderung bei der Simulationsanwendung, denn er wirft die Frage nach dem Detaillierungsgrad der Simulationsmodelle auf. Diese ist bis heute nicht abschließend geklärt. Erstaunlicherweise herrscht noch nicht einmal Einigkeit dazu, ob das Dispatching und Scheduling in der Produktion getrennt vom AMHS modelliert werden sollte. Trotz der offensichtlichen Verschränkung lautet aktuell hier die Antwort eher „ja“, weil die vorhandenen Berechnungsressourcen für ein vermeintlich komplexes Gesamtmodell schlicht nicht ausreichen. Diese Begründung hebt die Frage nach dem Abstraktionsgrad zugleich auf eine höhere Ebene, nämlich, ob die bis dato angewandten Simulationsansätze (meist ereignisdiskret) überhaupt die richtigen sind. Auch hier steht eine abschließende Klärung aus. Zusammengefasst haben sich trotz eines hohen Niveaus der Standardisierung in der Halbleiterindustrie für die Simulation noch keine generalisierten Vorgehen zur Methodenauswahl und Werkzeuganwendung herauskristallisiert. Das Bewusstsein für deren Notwendigkeit bzw. eine Ausweitung auf die Diskussion des Abstraktionsgrades von Simulationsmodellen nimmt aber stetig zu. Hier kommen vor allem die Beobachtung und Erkenntnis zum Tragen, dass das AMHS bzw. die Intralogistik immer öfter zu Bottlenecks im Wafer-Produktionsablauf werden und hohe Auslastungsgrade (kapitalintensiver) Maschinen potentiell verhindern. Gegenteilige Annahmen rechtfertigten bislang Modelle mit reinem Fokus auf die Produktionsplanung und rückten die Diskussion über das Für und Wider erweiterter Modell(aspekt)e in den Hintergrund.

Der Beitrag erörtert die unbestrittenen und vielfältigen *Möglichkeiten* der Simulation in der Chip-Produktion. Eine abschließende Einschätzung über deren *Grenzen* im Zusammenhang mit der Wahl geeigneter *Detaillierungsgrade der Modelle* kann dagegen nur bedingt gegeben werden. Zuvorderst hängt dies natürlich von der durch die Simulation zu beantworteten Fragestellung ab. Ansonsten bleibt es bei der Empfehlung: „Make things as simple as possible, but not simpler.“ (bspw. in Law, 2014, S. 697)

Abschließend und auch unabhängig vom Anwendungsgebiet der Halbleiterindustrie bleibt jedoch zu betonen, dass der Wert von Simulationsstudien nicht exklusiv in den Simulationsergebnissen zu suchen ist. Ein erheblicher Teil des Erkenntnisprozesses hat seinen Ursprung bereits in der Modellierung, weil diese eine intensive Auseinandersetzung mit dem zugrundeliegenden System und seinen Prozessen, Ereignissen und Randbedingungen voraussetzt.

Literatur

- Agrawal, G. & S. Heragu (2006). „A survey of automated material handling systems in 300-mm SemiconductorFabs“. In: *IEEE Transactions on Semiconductor Manufacturing* 19.1, S. 112–120. ISSN: 0894-6507. DOI: 10.1109/TSM.2005.863217.
- Baier, J.; H. Ruf & H. H. Offenburg (2006). „Verknüpfung von Materialflusssimulation und Planungsdatenbanken“. In: *Zeitschrift für wirtschaftlichen Fabrikbetrieb* 101.1, S. 70–76.
- Banks, J.; J. S. Carson & B. L. Nelson (1996). *Discrete-event System Simulation*. Second Edition. Upper Saddle River: Prentice Hall.
- Bossel, H. (2004). *Systeme, Dynamik, Simulation*. Norderstedt: BoD – Books on Demand. ISBN: 978-3-8334-0984-4.
- Bracht, U. & C. Schlange (2010). „VR-gestützte Struktur- und Layoutplanung auf Grundlage erweiterter virtueller Fabrikmodelle“. In: *Integrationsaspekte der Simulation: Technik, Organisation und Personal*. Hrsg. von G. Zülch & P. Stock. ASIM-Mitteilung Nr. AM 131. Karlsruhe, S. 85–92. ISBN: 978-3-86644-557-1.
- Brooks, R. & A. Tobias (1996). „Choosing the best model: Level of detail, complexity, and model performance“. In: *Mathematical and Computer Modelling* 24.4, S. 1–14. ISSN: 08957177. DOI: 10.1016/0895-7177(96)00103-3. URL: linkinghub.elsevier.com/retrieve/pii/0895717796001033.
- Chang, J. & Yung Cheng (2004). „Just-in-time AMHS delivery for 300 mm FAB“. In: *Proceedings of the 2004 Semiconductor Manufacturing Technology Workshop (IEEE Cat. No.04EX846)*. TSBA Taiwan, S. 25–28. DOI: 10.1109/SMTW.2004.1393706.
- Chien, C.-F.; C.-J. Kuo & C.-M. Yu (2020). „Tool allocation to smooth work-in-process for cycle time reduction and an empirical study“. In: *Annals of Operations Research* 290.1, S. 1009–1033. ISSN: 1572-9338. DOI: 10.1007/s10479-018-3034-5.
- Chik, M.; A. Rahim; A. Rejab; K. Ibrahim & U. Hashim (2014). „Discrete event simulation modeling for semiconductor fabrication operation“. In: *Proceedings of the IEEE International Conference on Semiconductor Electronics (ICSE)*, S. 325–328. DOI: 10.1109/SMELEC.2014.6920863.
- Chou, W.; J. Shao; R. Chung; L. Chen; A. Chen & L. Zhou (2019). *Semiconductors – the Next Wave: Opportunities and winning strategies for semiconductor companies*. Deloitte. URL: deloitte.com/tw/en/pages/technology-media-and-telecommunications/articles/semiconductor-next-wave.html.
- Chwif, L.; M. Barretto & R. Paul (2000). „On simulation model complexity“. In: *Proceedings of the 2000 Winter Simulation Conference*. Simulation Conference, 2000. Proceedings. Winter. Hrsg. von J. A. Joines; R. R. Barton; K. Kang & P. A. Fishwick. Orlando: Institute of Electrical und Electronics Engineers, Inc., S. 449–455. DOI: 10.1109/WSC.2000.899751.

- Destatis (2020). *Exporte und Importe (Spezialhandel) nach Güterabteilungen des Güterverzeichnisses für Produktionsstatistiken*. Statistisches Bundesamt. URL: [destatis.de/DE/Themen/Wirtschaft/Aussenhandel/Tabellen/einfuhr-ausfuhr-gueterabteilungen.html](https://www.destatis.de/DE/Themen/Wirtschaft/Aussenhandel/Tabellen/einfuhr-ausfuhr-gueterabteilungen.html).
- Dohse, D. et al. (2020). *Analyse der industrierelevanten wirtschaftlichen Rahmenbedingungen in Deutschland im internationalen Vergleich*. Endbericht 24/19. Kiel: Institut für Weltwirtschaft - Kiel Institute for the World Economy.
- Ehm, H.; N. Ramzy; P. Moder; C. Summerer; S. Fetz & C. Neau (2019). „Digital Reference – A Semantic Web for Semiconductor Manufacturing and Supply Chains Containing Semiconductors“. In: *Proceedings of the 2019 Winter Simulation Conference (WSC)*. Hrsg. von N. Mustafee et al. ISSN: 1558-4305. National Harbor: Institute of Electrical and Electronics Engineers, Inc., S. 2409–2418. DOI: [10.1109/WSC40007.2019.9004831](https://doi.org/10.1109/WSC40007.2019.9004831).
- Fabmatics (2020a). *FlatStocker: Automated Carrier Storage System for Semiconductor Plants*. URL: fabmatics.com/products/storage/stocker-systems/flatstocker.
- (2020b). *RFID Rack*. URL: fabmatics.com/products/storage/racks/rfid-rack.
- Fischmann, C.; F. Böttinger & R. Wertz (2008). „Buffer management for automated material handling systems in semiconductor industries“. In: *Proceedings of the 22nd European Conference on Modelling and Simulation, ECMS*. Hrsg. von L. S. Louca; Y. Chrysanthou; Z. Oplatková & K. Al-Begain. Nicosia, S. 423–427. ISBN: 978-0-9553018-6-5.
- Fowler, J. W.; L. Mönch & T. Ponsignon (2015). „Discrete-Event Simulation for Semiconductor Wafer Fabrication Facilities: A Tutorial“. In: *International Journal of Industrial Engineering: Theory, Applications and Practice* 22.5. ISSN: 1072-4761. URL: journals.sfu.ca/ijietap/index.php/ijie/article/view/2276.
- Green, K. C. & J. S. Armstrong (2015). „Simple versus complex forecasting: The evidence“. In: *Journal of Business Research*. Special Issue on Simple Versus Complex Forecasting 68.8, S. 1678–1685. ISSN: 0148-2963. DOI: [10.1016/j.jbusres.2015.03.026](https://doi.org/10.1016/j.jbusres.2015.03.026). URL: [sciencedirect.com/science/article/pii/S014829631500140X](https://www.sciencedirect.com/science/article/pii/S014829631500140X).
- Hassoun, M.; D. Kopp; L. Mönch & A. Kalir (2019). „A New High-Volume/Low-Mix Simulation Testbed for Semiconductor Manufacturing“. In: *Proceedings of the 2019 Winter Simulation Conference (WSC)*. Hrsg. von N. Mustafee et al. ISSN: 1558-4305. National Harbor, S. 2419–2428. DOI: [10.1109/WSC40007.2019.9004654](https://doi.org/10.1109/WSC40007.2019.9004654).
- Heinrich, H.; G. Schneider; F. Heinlein; S. Keil; A. Deutschlander & R. Lasch (2008). „Pursuing the Increase of Factory Automation in 200mm Frontend Manufacturing to Manage the Changes Imposed by the Transition from High-Volume Low-Mix to High-Mix Low-Volume Production“. In: *Proceedings of the 2008 IEEE/SEMI Advanced Semiconductor Manufacturing Conference*. Cambridge, Massachusetts, S. 148–155. DOI: [10.1109/ASMC.2008.4529020](https://doi.org/10.1109/ASMC.2008.4529020).

- Herlyn, W. J. & H. Zadek (2020). „Der Digitale Steuerungs-Zwilling“. In: *ZWF Zeitschrift für wirtschaftlichen Fabrikbetrieb* 115, S. 70–73. ISSN: 0947-0085. DOI: 10.3139/104.112338. URL: hanser-elibrary.com/doi/10.3139/104.112338.
- Hilleringmann, U. (2019). *Silizium-Halbleitertechnologie: Grundlagen mikroelektronischer Integrationstechnik*. 7. Aufl. Wiesbaden: Springer Vieweg. ISBN: 978-3-658-23443-0. DOI: 10.1007/978-3-658-23444-7. URL: springer.com/de/book/9783658234430.
- Hsieh, C.-H.; C. Cho; T. Yang & T.-J. Chang (2012). „Simulation study for a proposed segmented automated material handling system design for 300-mm semiconductor fabs“. In: *Simulation Modelling Practice and Theory* 29, S. 18–31. ISSN: 1569-190X. DOI: 10.1016/j.simpat.2012.07.001. URL: sciencedirect.com/science/article/pii/S1569190X12000974.
- Hsieh, L. Y.; K.-H. Chang & C.-F. Chien (2014). „Efficient development of cycle time response surfaces using progressive simulation metamodeling“. In: *International Journal of Production Research* 52.10, S. 3097–3109. ISSN: 0020-7543. DOI: 10.1080/00207543.2013.864055.
- IEEE 610.12 (1990). *IEEE Standard Glossary of Software Engineering Terminology/IEEE Std 610.12-1990*. New York: IEEE Publications. ISBN: 978-1-55937-067-7.
- Jimenez, J.; M. Bell; C. Adikaram; V. Davila; R. Wright & A. Grosser (2010). „AMHS factors enabling small wafer lot manufacturing in semiconductor wafer fabs“. In: *Proceedings of the 2010 Winter Simulation Conference (WSC)*. Hrsg. von B. Johansson; S. Jain; J. Montoya-Torres; J. Huan & E. Yücesan. Baltimore: Institute of Electrical and Electronics Engineers, S. 2575–2585. DOI: 10.1109/WSC.2010.5678953.
- Jimenez, J.; G. Mackulak & J. Fowler (2008). „Levels of Capacity and Material Handling System Modeling for Factory Integration Decision Making in Semiconductor Wafer Fabs“. In: *IEEE Transactions on Semiconductor Manufacturing* 21.4, S. 600–613. ISSN: 0894-6507. DOI: 10.1109/TSM.2008.2005368.
- Kim, B.-I.; S. Oh; J. Shin; M. Jung; J. Chae & S. Lee (2007). „Effectiveness of vehicle reassignment in a large-scale overhead hoist transport system“. In: *International Journal of Production Research* 45.4, S. 789–802. ISSN: 0020-7543. DOI: 10.1080/00207540600675819.
- Kuhn, A. & M. Rabe, Hrsg. (1998). *Simulation in Produktion und Logistik: Fallbeispielsammlung*. Berlin u. a.: Springer. ISBN: 978-3-540-63854-4.
- Law (2014). *Simulation Modeling and Analysis*. 5 ed edition. Dubuque: McGraw-Hill Education - Europe. ISBN: 978-0-07-340132-4.
- Miller, L.; A. Bradley; A. Tish; T. Jin; J. A. Jimenez & R. Wright (2011). „Simulating conveyor-based AMHS layout configurations in small wafer lot manufacturing environments“. In: *Proceedings of the 2011 Winter Simulation Conference (WSC)*, S. 1939–1947. DOI: 10.1109/WSC.2011.6147908.

- Mönch, L.; J. W. Fowler & S. J. Mason (2012). *Production Planning and Control for Semiconductor Wafer Fabrication Facilities: Modeling, Analysis, and Systems*. Google-Books-ID: wZk68hn8fSoC. Springer Science & Business Media. ISBN: 978-1-4614-4472-5.
- Murata Machinery (2020). *Overhead Hoist Transport*. URL: muratec-usa.com/machinery/clean-room/transport/overhead-hoist-transport.
- Negahban, A. & J. S. Smith (2014). „Simulation for manufacturing system design and operation: Literature review and analysis“. In: *Journal of Manufacturing Systems* 33.2, S. 241–261. ISSN: 0278-6125. DOI: 10.1016/j.jmsy.2013.12.007. URL: sciencedirect.com/science/article/pii/S0278612513001301.
- Nishi, Y. & R. Doering, Hrsg. (2007). *Handbook of Semiconductor Manufacturing Technology*. 2. Edition. Boca Raton: CRC Press. ISBN: 978-1-57444-675-3.
- Paprotny, I.; Juin-Yan Shiau; Yo Huh & G. T. Mackulak (2000). „Simulation based comparison of semiconductor AMHS alternatives: continuous flow vs. overhead monorail“. In: *Proceedings of the 2000 Winter Simulation Conference (Cat. No.00CH37165)*. Hrsg. von J. A. Joines; R. R. Barton; K. Kang & P. A. Fishwick. Bd. 2. Orlando: Institute of Electrical und Electronics Engineers, S. 1333–1338. DOI: 10.1109/WSC.2000.899104.
- Rank, S. et al. (2016). „The correct level of model complexity in semiconductor fab simulation - Lessons learned from practice“. In: *2016 27th Annual SEMI Advanced Semiconductor Manufacturing Conference (ASMC)*, S. 133–139. DOI: 10.1109/ASMC.2016.7491145.
- Rank, S.; C. Hammel; T. Schmidt & G. Schneider (2015). „Reducing Simulation Model Complexity by Using an Adjustable Base Model for Path-based Automated Material Handling Systems: A Case Study in the Semiconductor Industry“. In: *Proceedings of the 2015 Winter Simulation Conference*. Hrsg. von L. Yilmaz; W. K. V. Chan; I. Moon; T. M. K. Roeder; C. Macal & M. D. Rossetti. Huntington Beach: Institute of Electrical und Electronics Engineers, S. 2896–2907. ISBN: 978-1-4673-9741-4. URL: dl.acm.org/citation.cfm?id=2888619.2888952.
- RoseFinch (2020). *A300 Wafer Carrier*. URL: www.rosefinchtech.com/en/goods.php?id=72.
- Schiller (2020). *Max Stocker*. URL: schiller.de/en/max-stocker.
- Schmidt, T.; S. Rank & F. Schulze (2021). „Simulation in der Computer-Chip-Produktion – Möglichkeiten und Grenzen“. In: *Logistik in Wissenschaft und Praxis: Von der Datenanalyse zur Gestaltung komplexer Logistikprozesse*. Hrsg. von R. Fritzsche; S. Winter & J. Lohmer. Wiesbaden: Gabler Verlag, S. 503–524. ISBN: 978-3-658-33479-6. DOI: 10.1007/978-3-658-33480-2.
- Seidel, G.; P. Preuss; A. Naumann; S. L. Low; C. W. Chan & B. P. Gan (2018). „Operator resource modelling in a multiple wafer sizes fabrication environment using discrete event simulation“. In: *Proceedings of the 2018 Winter Simulation Conference (WSC)*. Hrsg. von M. Rabe; A. Juan; N. Mustafee; A. Skoogh; S. Jain & B. Johansson. ISSN: 1558-4305. Gothenburg: Institute of Electrical und Electronics Engineers, S. 3651–3659. DOI: 10.1109/WSC.2018.8632398.

- Shin, J.; D. Grosbard; J. R. Morrison & A. Kalir (2019). „Decomposition without aggregation for performance approximation in queueing network models of semiconductor manufacturing“. In: *International Journal of Production Research* 57.22. ISSN: 0020-7543. DOI: 10.1080/00207543.2019.1574041.
- Tako, A. A.; N. Tsiptsias & S. Robinson (2020). „Can we learn from simplified simulation models? An experimental study on user learning“. In: *Journal of Simulation* 14.2, S. 130–144. ISSN: 1747-7778. DOI: 10.1080/17477778.2019.1704636.
- Teletrac Navman (2020). *Top Imports and Exports Infographic*. URL: www.teletracnavman.com/infographics/top-imports-exports.
- Tung, J.; T. Sheen; M. Kao & C. H. Chen (2013). „Optimization of AMHS Design for a Semiconductor Foundry Fab by Using Simulation Modeling“. In: *Proceedings of the 2013 Winter Simulation Conference (WSC)*. Hrsg. von R. Pasupathy; S.-H. Kim; A. Tolk; R. Hill & M. E. Kuhl. Piscataway: Institute of Electrical und Electronics Engineers, S. 3829–3839. URL: dl.acm.org/citation.cfm?id=2675807.2675872.
- Van Zant, P. (2004). *Microchip fabrication: a practical guide to semiconductor processing*. New York u. a.: McGraw-Hill. ISBN: 978-0-07-143241-2.
- VDI 3633 (2010). *Simulation von Logistik-, Materialfluß- und Produktionssystemen; Grundlagen*. Berlin: Beuth Verlag.
- Wang, L.-C.; A. Wang & C.-Y. Chueh (2018). „Development of a capacity analysis and planning simulation model for semiconductor fabrication“. In: *The International Journal of Advanced Manufacturing Technology* 99.1, S. 37–52. ISSN: 1433-3015. DOI: 10.1007/s00170-016-9089-z.
- Wittwer, D.; S. Rank & T. Schmidt (2019). „Impact of Test Wafers in the Transportation System of a Semiconductor Factory“. In: *Proceedings of the 19th European advanced process control and manufacturing (apcm) Conference*. Villach.
- Zee, D.-J. van der (2017). „Approaches for simulation model simplification“. In: *Proceedings of the 2017 Winter Simulation Conference (WSC)*. Hrsg. von W. K. V. Chan; A. D’Ambrogio; G. Zacharesicz; N. Mustafee; G. Wainer & E. Page. Las Vegas, Nevada: Institute of Electrical und Electronics Engineers, Inc., S. 4197–4208. ISBN: 978-1-5386-3427-1.
- Zee, D.-J. van der; A. Tako; S. Robinson; P. Fishwick & O. Rose (2018). „Panel: Education on simulation model simplification - Beyond the rules of thumb“. In: *Proceedings of the 2018 Winter Simulation Conference*. Hrsg. von M. Rabe; A. Juan; N. Mustafee; A. Skoogh; S. Jain & B. Johansson. Gothenburg: Loughborough University, S. 3987–4001. ISBN: 978-1-5386-6572-5. URL: ieeexplore.ieee.org/abstract/document/8632544.

Preprint

Dies ist ein Vorabdruck des folgenden Beitrages:

T. Schmidt et al. (2021). „Simulation in der Computer-Chip-Produktion – Möglichkeiten und Grenzen“. In: *Logistik in Wissenschaft und Praxis: Von der Datenanalyse zur Gestaltung komplexer Logistikprozesse*. Hrsg. von R. Fritzsche et al. Wiesbaden: Gabler Verlag, S. 503–524. ISBN: 978-3-658-33479-6. DOI: 10.1007/978-3-658-33480-2,

vervielfältigt mit der Genehmigung von Springer Gabler. Die finale authentifizierte Version ist online verfügbar unter: <https://doi.org/10.1007/978-3-658-33480-2>.