

基于 FPGA 和 USB 2.0 的数字图像采集系统设计

郑新钱, 王辅明

(厦门大学物, 福建 厦门 361005)

摘要: 随着技术的发展, 工业检测技术受到人们的重视, 其中图像检测由于其具有直观, 方便, 信息量较全面而使得它在工业检测方面具有重要的应用。以 FPGA 作为控制核心, 设计了一个小型图像采集系统。通过 FPGA 实现 CMOS 图像传感器的初始化、图像数据采集、存储、USB 接口芯片的控制; 使用 USB 2.0 接口实现图像数据传输; 使用 VC++ 编写上位机程序对图像进行实时显示。经过测试, 整个系统能够稳定工作, 满足设计目标。

关键词: FPGA; CMOS 图像传感器; USB 2.0; SCCB

中图分类号: TN919-34

文献标识码: A

文章编号: 1004-373X(2011)20-0012-04

Design of Digital Image acquisition System Based on FPGA and USB 2.0

ZHENG Xin-qian, WANG Fu-ming

(Xiamen University, Xiamen 361005, China)

Abstract: With the development of technologies, the industrial detection technology has been paid more attention, in which the video detection plays an important roles in the field of industrial detection because of intuitive, convenient and more comprehensive information from it. A small image acquisition system is design by using FPGA as the cotroller. The initialization of CMOS image sensor, image data acquisition, storage and control of USB interface chip are implemented by using FPGA. The image data is transmitted from FPGA to host via USB 2.0 interface chip, and displayed on the host program. Testing results show that the stability of the whole system meets the design goals.

Keywords: FPGA; CMOS image sensor; USB 2.0; SCCB

0 引言

在当今信息化的时代, 在机器获取现实世界信息方面, 图像由于具有信息面全、直观、方便直接的特点而受到广泛的研究。图像采集与处理系统在工业检测、智能控制、医学成像、安全监控、航空航天等方面得到了广泛的应用。人们在图像获取渠道上不断的提升图像传感器的性能, 改进图像获取的硬件组件与系统结构; 同时在图像的处理上提出一系列的新型或是改进的处理技术来改进图像的处理质量与处理速度, 以便能够满足当前应用对图像质量、实时性能、精准控制等方面的要求。

现有的图像传感器芯片有 CCD 和 CMOS 两种类型。CCD 图像传感器具有良好的性能, 但其外部电路复杂, 不适合于低成本系统; 而随着 CMOS 集成电路工艺技术的发展, CMOS 图像传感器得到了快速的发展, 与 CCD 相比, 它具有制造工艺成熟、易集成、低成本、低功耗、体积小以及使用简单等优点[1]。随着集成电路工艺技术的提高, CMOS 图像传感器在分辨率、噪声等方面都有显著的改善, 使得它在越来越多的领域上得到应用, 它适用于低功耗的小型图像采集系统。

目前大量的图像采集系统采用 CPLD 或者单片机

作为图像采集的时序控制接口, 如文献[2], 或者是用 DSP 作为图像处理的主处理器, 如文献[3]。这二者在各自的方面都有各自的优势, 但它们的专用性太强, CPLD 与单片机在时序控制方面有优势而图像处理能力弱, DSP 则是图像处理能力强而时序控制能力差。FPGA 是介于专用集成电路与原有的可编程逻辑器件之间的一种半定制电路器件。它具有丰富的 I/O 接口、低功耗、兼容 CMOS 和 TTL 电平、可重复擦写, 易于在线调试等优点, 可以使系统开发具有周期短, 风险小, 费用低的优点。它的时序控制能力强, 在并行处理的算法方面具有较大优势, 具有较强的图像处理能力, 同时在嵌入式系统方面的应用也具有较好的前景。

USB 总线接口技术是一种 PC 与外围设备进行高速通信的接口, 它具有可以即插即用、连接方便简单、易于扩展外围设备以及高速传输等优点, 适用于有大量数据传输的场合, 满足图像传输数据量大的特点, 同时作为一种通用串行总线, 它的使用使得系统能够被移植到更多的应用场合当中。

1 系统硬件组成

系统硬件的整体结构如图 1 所示, 它包括有搭载有 OV7620 图像传感器的 C3188 模组、FPGA、SRAM 存储

器、USB 2.0 接口芯片、以及 PC 端上位机几部分组成。

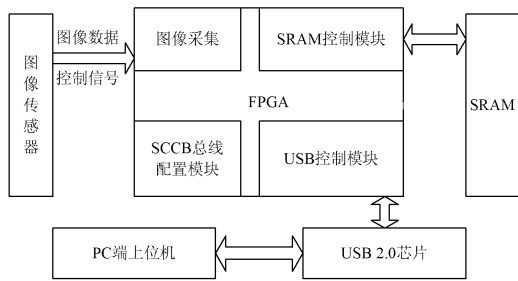


图 1 图像采集系统框架

在系统上电时,由 FPGA 通过模拟 SCCB 总线,完成对图像传感器的初始化工作;在完成初始化工作以后, FPGA 开始在 OV7620 产生的时序信号控制下进行图像数据的采集,并将之存储在 SRAM 当中;当存满一帧的图像后,在 FPGA 的控制下,图像数据由 SRAM 通过 CY7C68013A 传送到 PC 端,USB 芯片被设置在从模式的工作状态下;上位机程序接收来自 USB 芯片的数据并将之实时的显示,完成图像数据的采集与传输。

2 OV7620 的性能参数及初始化

OV7620 是 CMOS 彩色/黑白图像传感器。它支持连续和隔行两种扫描方式, VGA 与 QVGA 两种图像格式;最高像素为 664×492,帧速率为 30 f/s;数据格式包括 YUV, YCrCb, RGB 三种^[4],能够满足一般图像采集系统的要求。OV7620 具有丰富的编程功能,应用开发者可以通过 SCCB 控制总线来对芯片相关参数进行设置,以达到控制输出图像大小、增益、颜色、曝光时间、输出格式等,以使所获得的图像满足应用的需要。

SCCB 接口是采用一种简单、双向二线制的同步串行总线。它是简化的 I²C 协议,其中 SIO-1 是串行时钟输入线, SIO-0 是串行双向数据线,分别相当于 I²C 协议的 SCL 和 SDA。图中其中的 SDA, SCL 两根线由于是开漏输出,因此需要有上拉电阻,在本系统中接 1 kΩ 的上拉电阻^[5]。SCCB 的总线时序与 I²C 基本相同,它的响应信号 ACK 被称为一个传输单元的第 9 位,分为 Don't care 和 NA。Don't care 位由从机产生;NA 位由主机产生,由于 SCCB 不支持多字节的读写,NA 位必须为高电平。另外,SCCB 没有重复起始的概念,因此在 SCCB 的读周期中,当主机发送完片内寄存器地址后,必须发送总线停止条件。不然在发送读命令时,从机将不能产生 Don't care 响应信号,其二线制的控制时序与 I²C 相仿,如图 2 所示^[5]。

在 FPGA 当中,采用普通 IO 口模拟 SCCB 的时序,由于本系统只需要在上电时对图像传感器进行初始化的参数设置,而 SCCB 的写时序与 I²C 的写时序完全

兼容,因此在程序中只需要模拟 I²C 的单字节写过程。C3188 模组与 FPGA 的连接关系图如图 3 所示。

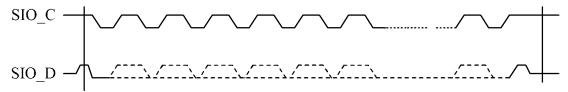


图 2 SCCB 的控制时序示意图

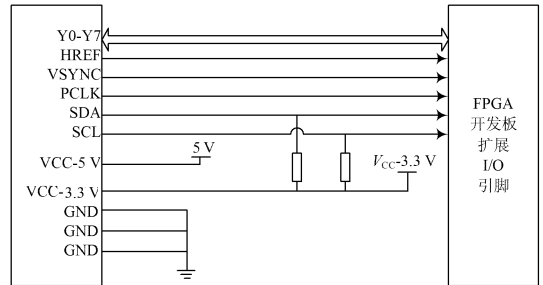


图 3 OV7620 与 FPGA 连接关系图

程序中使用顺序的方式,将要发送的数据逐位发送的方式来进行设置^[6],其状态机如图 4 所示。

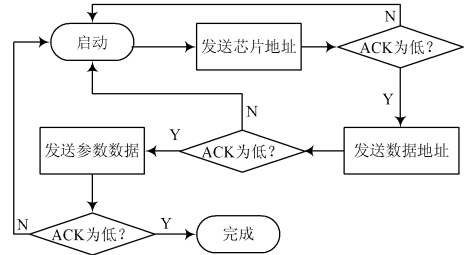


图 4 SCCB 单字节写时序流程示意图

将要初始化的寄存器地址以及所要设置的值直接存放于 parameter 定义的参数中;在上电时,通过 I²C 程序将这些写到 OV7620 当中,实现图像传感器的初始化工作。

3 CY7C68013A 芯片 SLAVE FIFO 模式固件编写^[7-8]

由于系统用于图像的采集,具有数据量大,实时性要求高的特点,因此采用 USB 2.0 接口,以便能满足实时,高速的数据传输。为了达到最快的传输速率,使用 SLAVE FIFO 模式,在该模式下,USB 芯片的数据传输不需要 8051 的参与,便于大量连续的数据传输,在这种模式下需要有一个外部的控制时序,而 FPGA 恰能提供相关的时序,同时为了能够与图像数据同步,采用外部输入时钟,同步传输方式,采用 8 位数据传输。在该应用中,寄存器 EP2CFG 配置了端点 2 作为 IN 端点传输 FPGA 来的数据至上位机,寄存器 EP2FIFOCFG 使能自动传输;寄存器 EP6CFG 配置端点 6 为 OUT 端点,寄存器 EP6FIFOCFG 使能自动传输;并在寄存器 FIFOPINPOLAR 中设置了端点的满标志为高电平有效,这是由于在刚上电下载完 FPGA 程序后, FPGA 即

对图像进行采集并存储至 SRAM 当中,而上电时 FPGA 的引脚默认为高电平,如果没有设置高电平为 EP2 的满有效,则在下载 USB 固件之前 FPGA 会误认为是 USB 的端点一直处于非满状态而一直传送数据,这样,在下载完 USB 固件后,主机端所得到的图像就不能保证它是从一幅图像的第一个数据开始传输而是与下一帧的图像有一定的错位。在设置 EZ-USB FX2LP 为 SLAVE FIFO 模式的过程大致是^[8]:配置 IFCONFIG [1:0] = 11,先把 SLAVE FIFO 模式;复位相应端点,即使用 FIFORESET 寄存器;配置所要用的端点大小,类型,以及传输方向,使用 EPxCFG,式中 x 代表 2,4,6,8;设置各端点的空标志,满标志和可编程标志值,使用 PINFLAGAB 和 PINFLAGCD 寄存器;配置是否使能自动传输以及传输的位宽,使用 EPxFIFOCFG,式中 x 代表 2,4,6,8;本应用中的 USB 固件程序的部分代码如下:

```

IFCONFIG = 0x43;
SYNCDELAY;
PINFLAGAB = 0xe6;           // FLAGB 为端点 6 的可编程标示
SYNCDELAY;
PINFLAGCD = 0xf8;         // FLAGC 为端点 2 的空志,FLAGD 不使用
SYNCDELAY;
FIFOPINPOLAR = 0x01;      //设置 FLAGA 极性
SYNCDELAY;
EP2CFG = 0xA0;
SYNCDELAY;
EP6CFG = 0xE0;
SYNCDELAY;
EP2FIFOCFG = 0x00;        // 端点 2 使能自动传输
SYNCDELAY;
EP2FIFOCFG = 0x10;
SYNCDELAY;
EP6FIFOCFG = 0x4C;       // 端点 6 使能自动传输
SYNCDELAY;
...

```

4 FPGA 对图像数据的采集、存储及对 USB 的传输控制

4.1 FPGA 对图像的采集控制

FPGA 对图像的采集控制是通过 OV7620 的 VSYNC, HREF, PCLK 三个源同步时序信号来对图像进行采集。首先是在 1 个状态机中检测 VSYNC 信号,当 VSYNC 的高电平来临时,初始化所有的内部寄存器,包括 SRAM 的地址寄存器,SRAM 的写控制信号,数据总线读写方向的选择信号,USB 的写使能信号,内部计数寄存器等等;等 VSYNC 来临之后,表示新的一帧开始了,接下来等待图像的行信号使能来临,当 HREF 到来之后,就可以将图像的数据写进 SRAM 当中了,这

个写过程需要两个 CLK,在第一个时钟周期中更改 SRAM 的写地址,第 2 个 CLK 周期将连接在数据总线上的图像数据写进 SRAM 中,同时对内部的图像计数器进行计数,这个过程中要在 HREF 为高电平的时候进行存储;当计数达到一帧,也就是 153 600 B 的时候结束采集的过程,并更改相应的控制信号,准备 USB 的操作信号,进行 FPGA 对 USB 芯片的控制,将 SRAM 当中的一幅完整的图像能过 USB 传至 USB 当中,整个采集与传送的状态流程如图 5 所示。

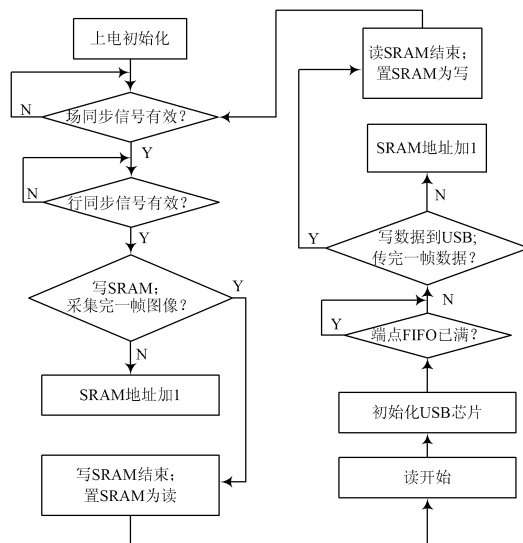


图 5 FPGA 图像数据采集传输流程示意图

4.2 FPGA 对 USB 芯片的控制

在 FPGA 完成了一幅图像的采集并将图像的数据存储在片外的 SRAM 当中以后,接下来要做的事情就是将所存储的图像传给 USB 芯片,这个过程当中, FPGA 要控制 SRAM 的写信号,同时使能数据总线的方向为输出方向。FPGA 对 USB 的写首先是花费一个 CLK 的时间从 SRAM 当中取出一个数据,之后在第 2 个 CLK 时间内判断它的端点满标志,如果 USB 端点已经满了,则等待,如果非满,则拉低写信号使能信号同时地址计数器加 1,返回上一个取数据的状态继续取下一个数据,直到传完一幅图片,之后返回初始的状态重新等新的一帧开始信号的到来。

5 上位机读取数据^[9-10]

应用程序是系统与用户的接口,它通过通用驱动程序完成对外设的控制和通信。本应用中使用 VC++ 6.0 进行开发。EZ-USB Fx2LP 开发套件提供了主机端驱动程序(cyusb.sys),当中提供了快捷方便的设备接口类,基于这些类,可以使用户快速的完成系统相应部分的开发。程序中使用单线程异步数据的传输,每次的传输取一帧图像,并显示在对话框中。

程序的部分代码如下, 在该段代码中, 首先是调用 WaitForXfer 函数启动异步传输, 如果数据传输成功, 则返回相应字节的数据, 调用自定义的显示函数就可以将图像显示在对话框当中, 否则断开线程, 结束数据传输。以下为部分代码:

```
// bLooping= FALSE 作为线程结束标志, TRUE 为启动
标记
for (; dlg > bLooping;) { ...
    UCHAR* inContext = dlg > InEndPt > BeginDataXfer(in-
Data, inlen, & inOvLap);
    dlg > InEndPt > WaitForXfer( & inOvLap, 200); success =
dlg > InEndPt > FinishDataXfer( inData, inlen, & inOvLap, in-
Context);
    // 数据传输成功, 则调用 myOnPaint() 来显示
    if(success){ dlg > myOnPaint(inData, inlen); }
    if(! success) {
        dlg > bLooping = false; }
    } ...
```

6 系统测试结果

系统的硬件架构为: FPGA 开发板使用北京威视锐科技有限公司的红色飓风代 RC2-1C6 开发板, 其板上搭载 Altera 公司的 EP1C6Q240C8 芯片, 配有 Cypress 公司的 USB 2.0 芯片 CY7C68013A、ISSI 公司的 IS61LV25616AL 芯片, 并提供了三组扩展接口 JE1, JE2, JE3 供用户使用, 图像传感器芯片使用 OmniVision Corporation 的 OV7620 芯片。整个系统的连接关系如图 6 所示, C3188 板所需要的 5 V 与 3.3 V 电源由板上扩展接口 JE1 上的电源引脚提供, OV7620 与 FPGA 开发板的数据通过 JE3, JE2 相连, 传感器使用的 SCCB 配置线 SCL, SDA 通过外接 1 kΩ 的上拉电阻至 3.3 V。

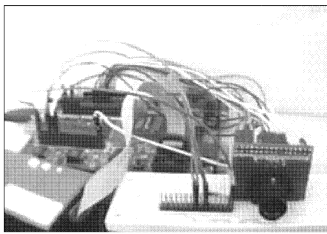


图 6 系统硬件连接实物图

实验的部分图像如图 7, 图 8 所示, 其中图 7 大小为 320×240, 图 8 的大小为 160×240。

7 结 语

本文以 FPGA 为控制核心, 介绍了 CMOS 图像传感器的数据采集与存储, 并应用 USB 2.0 芯片 CY7C68013A 进行数据的传输。FPGA 为控制核心主

要完成了 OV7620 的初始化工作, 数据采集与存储以及 CY7C68013A 芯片的时序控制; USB 2.0 芯片工作在 SLAVE FIFO 模式下, 便于图像数据的快速传输。充分利用了 FPGA 丰富的接口资源以及 USB 2.0 的高速传输特点。与文献[11]相比, 具有更快的传输速度, 便于实时的监测。整个系统结构简单, 便于维护扩展; 而 FPGA 的加入可作为并行计算的平台, 对于图像数据的实时处理具有一定的优势。本系统可应用于如工业检测等需要高的图像处理速度以及实时的监测能力, 而 FPGA 的应用使得它可以作为小型嵌入式系统, USB 2.0 接口的使用提高了系统有着较好的可移植性。

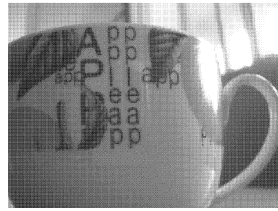


图 7 实验拍摄
图片 (320×240)

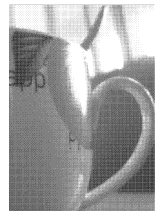


图 8 实验拍摄
图片 (160×240)

参 考 文 献

- [1] 江文杰, 曾学文. 施建华光电技术[M]. 北京: 科学出版社, 2009.
- [2] 张伟, 刘文, 刘朝暉. 基于 CPLD 控制的高速图像数据采集接口设计与实现[J]. 电光与控制, 2009, 16(2): 91-93.
- [3] 赵双, 邵怀宗. 基于 DM642 的图像采集系统的设计和实现[J]. 硅谷, 2010(2): 72-75.
- [4] OmniVision Technologies Inc. OV7620 single-chip CMOS VGA color digital camera[R]. [S. l.]: OmniVision Technologies Inc., 2000.
- [5] OmniVision Technologies Inc. Serial camera control bus functional specification, version 2.1[R]. [S. l.]: OmniVision Technologies Inc., 2003.
- [6] 吴厚航. 深入浅出玩转 FPGA[M]. 北京: 北京航空航天大学出版社, 2010.
- [7] Cypress Semiconductor Inc. EZ-USB technical reference manual[R]. [S. l.]: Cypress Semiconductor Inc., 2008.
- [8] 薛圆圆. USB 应用开发技术大全[M]. 北京: 人民邮电出版社, 2007.
- [9] Cypress Semiconductor Corporation. cypress cyapi programmer's reference[R]. [S. l.]: Cypress Semiconductor Corporation, 2003.
- [10] 屈磊, 李媛媛. Visual C++ 开发入门与编程实践[M]. 北京: 电子工业出版社, 2007.
- [11] 乔永征, 梁志毅, 朱志微. 基于 OV7620 和 FPGA 的图像采集系统设计[J]. 计算机测量与控制, 2009(9): 1857-1859.

作者简介: 郑新钱 男, 1985 年出生, 福建大田人, 硕士研究生。研究方向为 FPGA 高性能平台应用。

王辅明 男, 博士, 副教授。研究方向为自动工业光学检测, 基于 FPGA 的高性能并行处理运算。