

一种用于 ADSL 的高精度调制器的建模与仿真

王 亮, 李开航, 李 威

(厦门大学, 福建 厦门 361005)

摘要: 在模数转换问题的研究中, 介绍了 $\Sigma - \Delta$ 调制器的过采样和噪声整形技术, 为提高转换精度和速率, 提出了一个采用四阶级联结构和 $\Sigma - \Delta$ 调制技术实现高精度的调制器的行为级模型, 根据影响建模的各种非理想因素, 对各种实际非理想因素 (例如开关热噪声、时钟抖动、运放的有限直流增益等) 通过优化系统参数之后, 可以得到一个用于 ADSL 设计中的高精度 $\Sigma - \Delta$ 调制器行为级模型。并在 MATLAB 下对其仿真验证, 结果表明为实际设计提供了依据。调制器在基带带宽 1.5 MHz \times 24 倍过采样率条件下, 系统的信噪比达到 87 dB 精确度可达 14 比特。

关键词: 过采样; 噪声整形; 级联结构; 调制器

中图分类号: TP391.9 **文献标识码:** B

Behavior Modeling and Simulation of a High Resolution Modulator for ADSL applications

WANG Liang LI Kai-hang LI Wei

(Xiamen University, Xiamen Fujian 361005, China)

ABSTRACT: This paper presents oversampling and noise-shaping techniques used in sigma-delta modulator. Behavior modeling and simulation of a high resolution Sigma-Delta modulator by using 4-th order Cascade and sigma-delta modulator technique for ADSL applications is presented. Analyzed the main non-ideal mechanisms affecting the performance of Sigma-Delta modulator (such as switch thermal noise, clock jitter, finite dc gain of OPA, etc) and optimized the coefficients of the system by using MATLAB SIMULINK. In condition of various actual non-ideal performance of Sigma-Delta, simulation results show that the modulator system can achieve a SNR higher than 87 dB and 14 bits accuracy with an oversampling ratio of 24.

KEYWORDS: Oversampling; Noise-shaping; Cascade architecture; Modulator

1 引言

在上世纪六十年代, Inose^[1] 根据 $\Sigma - \Delta$ 调制器的噪声整形的原理正式提出了 $\Sigma - \Delta$ 调制技术, 在这之后, $\Sigma - \Delta$ 调制技术就在电路的众多领域中得到应用, 其中之一就是它和数字抽取滤波技术结合在一起导致了模数转换器向更高精度和更高位数方面发展。 $\Sigma - \Delta$ 调制器以其对工艺非理想因素不敏感, 精度高, 与 VLSI 技术兼容, 设计灵活, 能有效降低前置抗混叠滤波器^[2] 的要求等特点, 成为数字混合系统中高精度模数转换器的首选结构。目前, 转换速率进入了 MHz \times 范围, 分辨率高达 15 位^[3]。

高阶调制器的结构有两种: 单环结构^[4] 和级联结构 (MASH)^[5]。本文分析了 $\Sigma - \Delta$ 调制器的原理及过采样和噪声整形技术, 采用高阶级联结构和 $\Sigma - \Delta$ 调制技术实现了一个可用于 ADSL 的高精度调制器的行为级建模与设计。

在考虑非理想因素的情况下^[6], 包括热噪声、时间抖动、积分器中运放有限增益、带宽、摆率等, 通过仿真来优化系统参数, 完成了一个用于 ADSL 的基带带宽 1.5 MHz, 在 24 倍过采样率下 14 位的高精度 $\Sigma - \Delta$ 调制器。

2 $\Sigma - \Delta$ 调制器原理分析

图 1 给出了最基本的过采样 $\Sigma - \Delta$ 调制器的结构图。

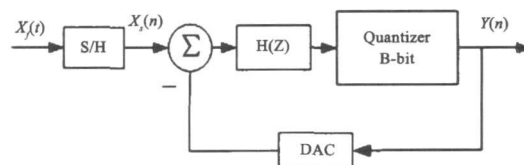


图 1 $\Sigma - \Delta$ 调制器结构

输入信号 $X_f(t)$ 经过一个采样频率为 f_s 的采样保持 (S/H) 得到 $X_s(n)$ 的信号, 再经过积分和量化输出离散信号

$Y(n)$, 同时输出信号经过 DAC 转换反馈回输入端与 $X_s(n)$ 相减, 然后再积分和量化, 完成对连续信号的调制。与奈奎斯特 ADC 相比, 过采样 $\Sigma - \Delta$ 调制器通过采用过采样和噪声整形技术降低信号带内量化噪声达到了较高的转换精度。由于量化器本身的有限阶数导致在量化过程中产生了量化误差, 也称量化噪声。文献 [7] 假设量化误差与输入信号不具有相关性, 量化噪声可表示为一个白噪声, 其功率谱密度

$$S_e(f) = \frac{1}{f_s} \left(\frac{1}{\Delta} \int_{-\infty}^{\infty} e^2(n) de \right) = \frac{\Delta^2}{12} \quad (1)$$

量化噪声功率、信噪比分别为

$$P_Q = \int_{f_b}^f S_e(f) df = \frac{\Delta^2}{12} \frac{2f_b}{f_s} = \frac{\Delta^2}{12} \quad (2)$$

$$SVR |_{dB} = 6.02N + 1.76 \quad (3)$$

(其中 f_s 为奈奎斯特频率, f_b 为信号频率, e_n 为量化噪声, Δ 为量化器步阶大小, N 为精度)。

过采样技术就是采样频率以数倍的奈奎斯特频率进行采样, 过采样率定义为 $OSR = f_s / f_b$ 图 2 给出了过采样下量化噪声的功率频谱密度 (PSD), 从中可知总噪声功耗不变, 采样频率越高, 噪声功率谱密度越小, 带内噪声功耗也越小。过采样有效地将量化噪声拉到高频, 从而使信号带内噪声功耗大大降低。提高过采样率可以提高转换精度, 采样频率每增加一倍, 信噪比将提高 3dB 但是随着采样频率的提高, 电路的设计将越来越苛刻。为了避免过量增加采样频率, 可使用噪声整形技术来有效提高转换精度。

噪声整形技术就是将输出信号反馈回输入端与输入信号相减, 再通过积分器积分, 量化器量化, 以此来减少低频带内的量化噪声。对于调制器经噪声整形之后可表现为:

在一阶的情况下量化噪声为

$$e_{ns1}(n) = e(n) - e(n-1) \quad (4)$$

二阶情况下量化噪声为

$$e_{ns2}(n) = e(n) - 2e(n-1) + e(n-2) \quad (5)$$

三阶情况下量化噪声为

$$e_{ns3}(n) = e(n) - 3e(n-1) + 3e(n-2) - e(n-3) \quad (6)$$

...

依此类推可以构想出一个 L 阶情况下的噪声表达式, 在 Z 域中表示为 $E_{nsL}(z) = (1 - z^{-1})^L$, 则噪声传输函数为

$$NTF(z) = (1 - z^{-1})^L \quad (7)$$

$$|NTF(e^{j\theta})|^2 = |1 - e^{-j\theta}|^2 = 2^2 \sin^2\left(\frac{\theta}{2}\right) \quad (8)$$

其中 $\theta = \frac{2\pi f}{f_s} = \frac{\pi f}{f_b OSR}$ 。由式 (7) 可得图 3, 图中阴影部分是

经过噪声整形后带内的量化噪声。噪声整形技术将大部分量化噪声拉到高频端, 有效地降低了低频带内的量化噪声。提高调制器的阶数或者 OSR , 能减少带内噪声, 达到提高转换精度的目的。

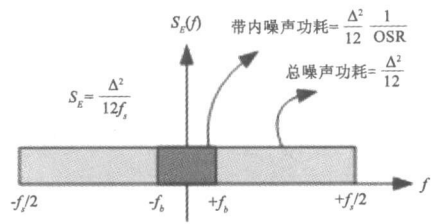


图 2 过采样下量化噪声 PSD

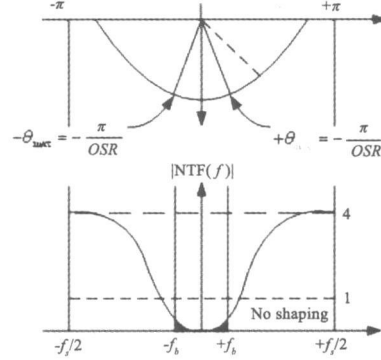


图 3 一阶噪声整形的 NTF 幅值

3 四阶级联结构系统建模和设计

级联结构在低过采样调制器中被广泛地用来解决高阶调制器的不稳定性问题。选择设计一个四阶 2-1-1 级联单位量化结构主要理由有三点: 第一, 实际应用中, 调制器的阶数超过四阶以上时, $\Sigma - \Delta$ 的表现将达到极限^[8], 五阶甚至更高阶调制器的性能不会比四阶有更好的提升。第二, 文献 [9] 给出了一个四阶 2-1-1 级联结构和一个四阶 2-2 级联结构的详细对比, 结果表明在低过采样设计中, 2-1-1 级联结构优于 2-2 级联结构。第三, 为了降低过采样率, 同时又要保持一个可观的动态范围, 文献 [10] ~ [11] 给出了高阶多位量化拓扑结构的 $\Sigma - \Delta$ 调制器。多位 DAC 的非线性问题需要采用数字权重平均算法 (DWA) 来解决, 而 DWA 的电路通常消耗额外的功耗和占用硅片面积, 采用单位量化能解决这个问题。

调制器的设计要求在功耗、精确度和带宽之间进行折中。使用 MATLAB SIMULINK 工具和 SDtoolbox 包进行建模和仿真能很好对各种性能进行折中, 在考虑各种非理想因素对系统影响的情况下, 通过仿真可对各模块参数进行优化, 以得到满足系统性能指标, 从而有效地缩短设计周期。

图 4 是在 MATLAB 下加入非理想因素的四阶 2-1-1 级联单位量化结构 $\Sigma - \Delta$ 调制器原理框图。第一级采用一个二阶单环单位结构, 第二级和第三级采用单环单位一阶结构, 为了消除一二级量化噪声, 需要对每级输出进行数字逻辑抵消。参数的设计和数字逻辑表达式的推导如下。其中参数如

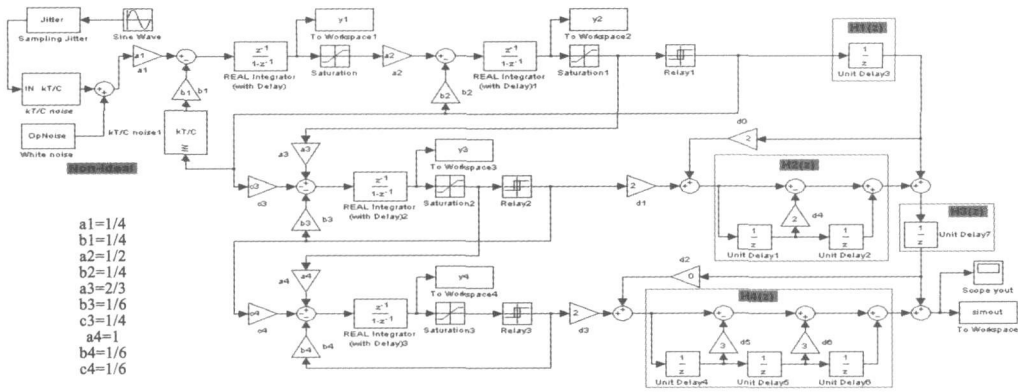


图 4 $\Sigma - \Delta$ 调制器原理框图

图 4 所示。第一级输出 Z 域传输函数

$$Y_1(z) = \frac{a_1 a_2 q_1^{-2} X_1(z) + (1 - z^{-1}) E_1(z)}{1 + (b_2 q_1 - 2) z^{-1} + (1 + a_2 b_1 q_1 - b_2 q_1) z^{-2}} \quad (8)$$

其中 q_1 为量化增益, $E_1(z)$ 为量化噪声

令 $a_2 b_1 q_1 = 1$ $b_2 = 2 b_1 a_2$ 则有

$$Y_1(z) = \frac{a_1}{b_1} z^{-2} X_1(z) + (1 - z^{-1})^2 E_1(z) \quad (9)$$

第二三级和最后输出 Z 域传输函数

$$Y_2(z) = \frac{a_3}{b_3} z^{-1} X_2(z) + (1 - z^{-1}) E_2(z) \quad (10)$$

$$Y_3(z) = \frac{a_4}{b_4} z^{-1} X_3(z) + (1 - z^{-1}) E_3(z) \quad (11)$$

$$Y(z) = H_{d3}(z) [H_{d1}(z) Y_1(z) + H_{d2}(z) Y_2(z)] + H_{d4}(z) Y_3(z) \quad (12)$$

图中红色框内为数字部分, 数字逻辑抵消传输函数

$$H_{d1}(z) = H_1(z) [1 + d_0 H_2(z)] \quad (13)$$

$$H_{d2}(z) = d_1 H_2(z) \quad (14)$$

$$H_{d3}(z) = H_3(z) [1 + d_2 H_4(z)] \quad (15)$$

$$H_{d4}(z) = d_3 H_4(z) \quad (16)$$

将式 (9) ~ (11)、(13) ~ (16) 代入式 (12)

$$\text{令 } b_2 = 2a_2 b_1, \quad c_4 = b_3 a_4, \quad d_0 = \frac{c_3}{b_1 a_2 a_3} - 1, \quad d_1 = \frac{b_3}{b_1 a_2 a_3},$$

$$d_2 = 0, \quad d_3 = \frac{b_4}{b_1 a_2 a_3 a_4},$$

消除其中的 $E_1(z), E_2(z)$ 可得:

$$Y(z) = \frac{a_1}{b_1} z^{-4} X_1(z) + d_3 (1 - z^{-1})^4 E_3(z) \quad (17)$$

$$H_1(z) = z^{-1}, \quad H_2(z) = (1 - z^{-1})^2,$$

$$H_3(z) = z^{-1}, \quad H_4(z) = (1 - z^{-1})^3$$

在满足上式条件下, 设计各参数的具体数值, 然后利用 MATLAB 进行仿真。在 $\Sigma - \Delta$ 调制器中, 除第一个积分器的噪声没有受到调制作用外, 其它积分器的等效输入噪声都分别受到不同阶的高通调制作用。所以对第一个积分器的参数设计决定整个调制器的性能极限, 通常第一个积分器的运放

的速度、压摆率、增益和功耗都比其它的高。通过仿真可以优化各个增益因子和积分器参数。

4 非理想因素分析

与其它数据转换技术相比, 虽然 $\Sigma - \Delta$ 调制器对模拟电路的非理想因素不敏感^[8], 但是当这些因素对整个系统的影响变大时, 就需要对其有更详细的描述。对于开关电容 $\Sigma - \Delta$ 调制器, 这些非理想因素主要包括开关热噪声, 时间抖动, 积分器的非理想因素等。

开关热噪声是由载流子的随机运动产生的。开关的导通电阻会产生热噪声, 它通过采样电容和信号一起被放大器采样, 最后输出的热噪声是一个很宽的白噪声频谱, 功耗大小为 KT/C , 也称为 KT/C 热噪声。

时间抖动对开关电容电路的影响主要反映在它是对信号采样的影响上, 它与调制器的结构和阶数无关。时间抖动相当于引起了非均匀采样, 增加了量化输出的噪声功耗。对于一个采样频率为 f_s 幅度为 A , 采样时间误差为 δ t 时刻的采样误差

$$e = x(t + \delta) - x(t) = 2\pi f \delta A \cos(2\pi f t) \quad (18)$$

假设采样时刻的不确定性 δ 是一不相关的高斯过程, 标准差为 Δt 则落在基带内的噪声功率 $P_\delta \leq \frac{\Delta^2 (2\pi f_0)^2 \Delta t^2}{80 SR}$ 。可知随着过采样率 OSR 的增加, 由时钟抖动产生的带内噪声将减少。

积分器的非理想特性包括运放的有限直流增益、有限增益带宽和有限压摆率等。理想运放的直流增益是无穷大的, 由于电路自身限制, 实际开环直流增益是有限的, 从而使积分器发生渗漏, 其传输函数变为

$$H(z) = \frac{z^{-1}}{1 - \alpha z^{-1}}, \quad \alpha \cong \frac{A_0 C_f}{A_0 C_f + C_s + C_r}$$

其中 α 为渗漏因子, A_0 为运放的直流增益, 积分器的有限直流增益会导致带内噪声增加^[6]。运放的有限增益带宽在传输函数中引入了增益和极点噪声, 主要是由于运放的跨导和采

样电容产生的极点限制了运放的建立时间。一般单位增益带宽 GB 的取值主要依靠级联拓扑结构, 随着 OSR 的增加而增加 ($GB: 1.5f_s \sim 3.5f_s$)。压摆率是运放在反馈电路中表现出的一种大信号输入行为特征, 也是电路中奇次谐波的主要来源。带宽和摆率对放大器的影响是相互关联的, 会导致谐波失真, 降低调制器的最大信号噪声失真比。

在开关电容 (SC) 级联结构调制器中, 电容不匹配和运算放大器 (OTA) 的有限增益是两个主要的非理想因素。这些非理想因素会影响调制器输出端一级和二级量化噪声的消除, 从而降低调制器的性能。

5 仿真结果

在 MATLAB SIMULINK 仿真工具下, 编写 M 文件进行仿真, 能有效加快参数优化和缩短仿真时间。根据设计要求, 本文仿真参数选取如下: ①增益因子: $a_1 = 1/4$ $b_1 = 1/4$ $a_2 = 1/2$ $b_2 = 1/4$ $a_3 = 2/3$ $b_3 = 1/6$ $c_3 = 1/4$ $a_4 = 1$ $b_4 = 1/6$ $c_4 = 1/6$ $d_0 = 2$ $d_1 = 2$ $d_2 = 0$ $d_4 = 2$; ②非理想因素系数: $k = 1.38 \times 10^{-23}$ $T = 300K$ $C = 2.5pF$ $\Delta = 13.9ps$ (时钟抖动), $noise = 6nV/\sqrt{Hz}$ (运放等效输入噪声); ③信号参数: $f_b = 1.5MHz$ $f_s = 72MHz$ $OSR = 24$ $N = 12288$ (采样点, 为 512 倍 OSR); ④积分器中运放参数: 第一级第一个积分器 $Gain = 75dB$ $GB = 200MHz$ $SR = 300V/\mu s$ 其它可选取理想积分器, 因为第一级的第一个积分器的非理想因素没有受到噪声整形的作用, 相比其它积分器要求更高; ⑤其他参数: 输入信号幅值为 $Amp1 = 0.75$ $nper = 180$ (信号周期数), 量化器参考电压 $V_{ref} = 1V$ 。

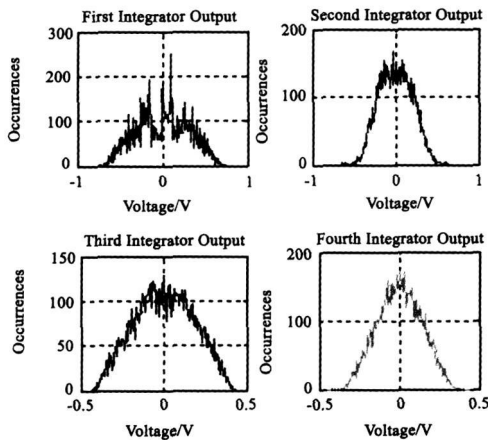


图 5 四个积分器输出幅度分布

从图 5 中可以看出四个积分器输出分布情况, 第一、第二个积分器为调制器第一级的两个积分器, 第三、第四个积分器分别为调制器第二、三级的积分器, 输出的幅值分别分布在 $\pm 0.74V$, $\pm 0.64V$, $\pm 0.43V$, $\pm 0.39V$ 之间, 整个系统的稳定性有可能得到保证。图 6 给出了在给定热噪声等非理想因素情况下调制器的功率谱密度, 从中可以看出, 在输入幅度为 $0.75V$, $1MHz$ 正弦信号下, 调制器的信噪比达到了

87dB, 14 16 位的精度。

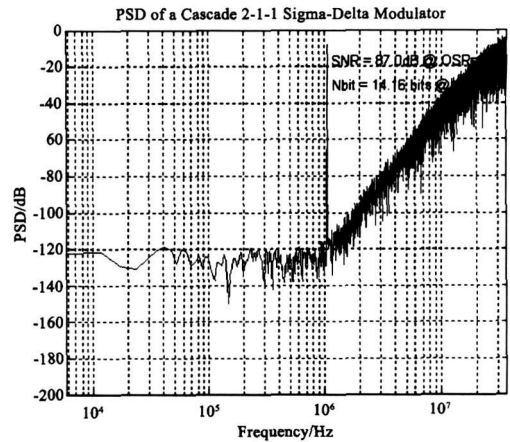


图 6 $\Sigma - \Delta$ 调制器的功率频谱密度 (PSD)

6 总结

过采样和噪声整形技术能有效提高 $\Sigma - \Delta$ 调制器的转换精度。本文完成对一个应用于 ADSL 的四阶 2-1-1 级联单位结构的 $\Sigma - \Delta$ 调制器行为级建模和考虑非理想因素下行为级仿真。在基带带宽 $1.5MHz \times 24$ 倍过采样率条件下, 信噪比达到 87dB, 精确度可达 14 比特。基于低功耗考虑, 在保证积分器不过载和系统信噪比较高的情况下, 可通过仿真尽可能优化各种增益因子和积分器的性能参数, 为实现应用电路设计提供基础。

参考文献:

- [1] H Inose, Y Yasada and JMunkan i A Telemetering System Code Modulation - $\Delta - \Sigma$ Modulation [J]. IRE Trans Space Electron. and Telemetry, Sept 1962, SET - 8, 204- 209.
- [2] K Vleugels, S Rabii and B A Wooley. A 2.5 - V sigma - delta modulator for broadband communications applications [J]. IEEE Journal of Solid - State Circuits, Dec. 2001, 36 (12): 1887 - 1899.
- [3] Y Geerts, M Steyaert and W Sansen. A High - Performance Multi-bit $\Delta \Sigma$ CMOS ADC [J]. IEEE Journal of Solid - State Circuits, Dec 2000, 35 (12): 1829- 1840.
- [4] K C H Chao et al. A higher order topology for interpolative modulators for oversampling A/D conversion [J]. IEEE Trans Circuits Syst Mar 1990, 37 (3): 309- 318.
- [5] G Yin, F Stubbe, W Sansen. 16 - b 320kHz CMOS A/D converter using two - stage third - order $\Sigma \Delta$ noise shaping [J]. IEEE Journal of Solid - State Circuits, June 1993, 28 (6): 640- 647.
- [6] Malcovati Brigati et al. Behavioral Modeling of Switched - Capacitor Sigma - Delta Modulators [J]. IEEE Trans Circuits Syst, Mar 2003, 50 (3): 352- 364.
- [7] Yves Geerts et al. Design of Multi - Bit Delta - sigma A/D Converters [M]. Kluwer Academic, 2002. ISBN: 0306480158. 2002.

- [8] S R Norsworthy, R Schreier and G C Temes (Editors). Delta-Sigma Data Converters Theory, Design and Simulation [M]. New York: IEEE Press, 1997.
- [9] F Medeiros, B Perez-Verdu, JM Rosa and A Rodriguez-Vazquez. Fourth-order cascade $\Sigma\Delta$ modulator: A comparative study [J]. IEEE Trans Circuits Syst I Fundam. Appl Theory, Oct 1998, 45(10): 1041-1051.
- [10] M R Miller and C S A Petric. A multibit sigma-delta ADC for multimode receivers [J]. IEEE J Solid-State Circuits, Mar 2003, 38(3): 475-482.
- [11] T H Kuo, K D Chen and H R Yeng. A wideband CMOS sigma-delta modulator with incremental data weighted averaging [J].

IEEE Journal of Solid-State Circuits, Jan. 2002, 37(1): 2-10.



[作者简介]

王亮 (1983-), 男 (汉族), 湖南娄底人, 硕士研究生, 主要从事数模混合集成电路设计的研究;

李开航 (1967-), 男 (汉族), 福建人, 副教授, 主要从事半导体器件、大规模集成电路、射频集成电路方面的研究;

李威 (1985-), 男 (汉族), 湖北崇阳人, 硕士研究生, 主要从事数模混合集成电路设计的研究。

(上接第 325 页)

- [2] J L Batiz, M B Tahar. Evaluation of a new quadrilateral thin plate bending element [J]. International Journal for Numerical Methods in Engineering, 1982, 18(11): 1655-1677.
- [3] K Y Sze, C L Chow. An efficient hybrid quadrilateral Kirchhoff plate bending element [J]. International Journal for Numerical Methods in Engineering, 1991, 32(1): 149-169.
- [4] P Tong. A family of hybrid plate element [J]. International Journal for Numerical Methods in Engineering, 1982, 18(10): 1455-1468.
- [5] T H H Pan, C C Wu. Hybrid and incompatible finite element methods [M]. Boca Raton: Chapman & Hall/CRC, 2006.
- [6] Y Long et al. Generalized conforming plate bending element using point and line compatibility conditions [J]. Computers & Structures, 1995, 54(4): 717-723.
- [7] 卜小明, 龙驭球. 一种薄板弯曲问题的四边形形变单元 [J]. 力学学报, 1991, 23(1): 53-60.
- [8] 龙驭球, 龙志飞, 岑松. 新型有限元论 [M]. 北京: 清华大学出版社, 2004.

版社, 2004.

- [9] 冷向. 有限元分析中的非协调方法 [D]. 中国科学院计算中心博士学位论文, 1994.
- [10] 吕和祥, 徐苏宁, 唐立民. 一个有效的任意四边形薄板弯曲单元 [J]. 计算结构力学及其应, 1989, 6(1): 147-158.
- [11] A Razzaque. Program for triangular bending element with derivative smoothing [J]. International Journal for Numerical Methods in Engineering, 1973, 6(3): 333-343.
- [12] 张国祥, 魏伟. 一中新型的 C1 阶协调任意四边形薄板弯曲单元 [J]. 工程力学, 2005, 22(6): 69-75.



[作者简介]

周云 (1981-), 男 (汉族), 江西省南康市人, 博士研究生, 主要研究领域为飞行器设计;

孙秦 (1956-), 男 (汉族), 陕西省西安市人, 教授, 博士生导师, 主要研究领域为飞行器设计。

(上接第 343 页)

- [3] 王云飞. 气体润滑理论与气体轴承设计 [M]. 北京: 机械工业出版社, 1999.
- [4] J W Powell. Design of Aerostatic bearings [M]. The Machinery Publishing Co Ltd London, 1970.
- [5] J W Lund. Dynamic performance and stability. Design of gas bearings/MTI/RPImana [M]. Latham, New York, 1966.
- [6] 韩占忠, 王敬, 兰小平. FLUENT 流体工程仿真计算实例与应用 [M]. 北京: 北京理工大学出版社, 2004.
- [7] Yuntang Li, Han Ding. Influences of the geometrical parameters of aerostatic thrust bearing with pocketed orifice-type restrictor on its performance [J]. Tribology International, 2007, 40: 1120-1126.



[作者简介]

黄灏 (1982.11-), 男 (汉族), 湖北武汉市人, 硕士研究生, 主要研究方向气体轴承仿真和实验分析;

刘品宽 (1969.3-), 男 (汉族), 湖北天门市人, 博士, 副教授, 主要研究方向: 纳米制造精密定位与操作技术, 面向大规模集成电路制造装备的精密定位

与控制技术;

董泽光 (1975.6-), 男 (汉族), 湖北武汉市人, 博士研究生, 主要研究方向: 纳米制造精密定位与操作技术; 面向大规模集成电路制造装备的精密定位与控制技术。