



UNIVERSIDAD NACIONAL DE COLOMBIA

**Diseño, implementación y evaluación de
diferentes estrategias de control orientadas
al rechazo activo de perturbaciones para un
rectificador PFC que permitan obtener una
alta calidad de energía eléctrica medida
desde los parámetros de PF y THD de
corriente**

Iván Darío Melo Lagos

Universidad Nacional de Colombia
Facultad de ingeniería, Departamento de Ingeniería Eléctrica y Electrónica
Bogotá, Colombia
2015

**Diseño, implementación y evaluación de
diferentes estrategias de control orientadas
al rechazo activo de perturbaciones para un
rectificador PFC que permitan obtener una
alta calidad de energía eléctrica medida
desde los parámetros de PF y THD de
corriente**

Iván Darío Melo Lagos

Tesis o trabajo de investigación presentada como requisito parcial para optar al título
de:

Magister en Automatización Industrial

Director:

Ph.D. Jhon Alexander Cortes Romero

Codirector:

Ph.D. Germán Andrés Ramos Fuentes

Línea de Investigación:

Control automático

Universidad Nacional de Colombia
Facultad de ingeniería, Departamento de Ingeniería Eléctrica y Electrónica
Bogotá, Colombia
2015

A mis padres, Hermanos y Sobrinos

Agradecimientos

Quiero agradecer en primera medida a toda mi familia, por todo el apoyo y comprensión en esta etapa de la vida, a mis directores por toda su paciencia, apoyo e interés, a los jefes de las compañías para las que trabajo CHICAGO DIGITAL POWER, y POWERSUN SAS, sin la oportunidad que me brindaron nada de esto sería posible.

A al Ingeniero Ricardo Daniel Restrepo Montoya y el ingeniero Jose Ángel Torralba Valbuena, mis mentores. A Maurilio Hernandez Gómez CEO de CDP, por todo la confianza brindada.

A Zully Maritza Pérez Ojeda, muchas gracias por todo tu apoyo.

Resumen

Este trabajo muestra la implementación de controladores no convencionales (Resonadores, Repetitivos, y GPI), para la corrección dinámica del factor de potencia en rectificadores monofásicos y trifásicos conmutados, dichas implementaciones permiten aumentar el desempeño en variables como factor de potencia y THD, aumentando de esta manera la calidad de la energía que estos dispositivos utilizan de la redes eléctricas. Rechazando las perturbaciones inherentes en este sistema como presencia de armónicos, desbalances, SAC, y cambios de carga.

Palabras clave: (Rectificadores controlados, Factor de potencia, Distorisión armonica, control repetitivo, control resonante, control GPI, rechazo activo de perturbaciones).

Abstract

This work shows the implementation of unconventional controllers (Resonators, repetitive, and GPI), for dynamic power factor correction switched in single and three phase rectifiers, these implementations allow increased performance variables such as power factor and THD, increasing Thus the quality of these devices utilize energy of power grids. Rejecting disturbances inherent in this system as the presence of harmonics, imbalances, SAC, and load changes.

Keywords (Controlled rectifiers, power factor, harmonic distortion, repetitive control, resonate control GPI control active disturbance rejection)

Contenido

| | |
|---|-----------|
| INTRODUCCIÓN | 2 |
| 1. RECTIFICADORES MONOFÁSICOS CON CORRECCIÓN DINÁMICA DEL FACTOR DE POTENCIA | 11 |
| 1.1 Técnicas básicas de control..... | 12 |
| 1.2 Topologías básicas para la corrección del factor de potencia..... | 14 |
| 1.3 Topología bridgeless..... | 15 |
| 1.4 Objetivos de control..... | 16 |
| 1.5 Simulación de la planta con control PI en el Toolbox SIMPOWERSYSTEM de Simulink®..... | 26 |
| 2. ESTRATEGIAS DE CONTROL PARA MEJORAR EL DESEMPEÑO DEL RECTIFICADOR PFC | 35 |
| 2.1 CONTROL RESONANTE..... | 35 |
| 2.2 Control repetitivo digital..... | 40 |
| 2.3 CONTROL ROBUSTO PROPORCIONAL INTEGRAL GENERALIZADO DISCRETO GPI..... | 47 |
| 1.2.1 GPI asistido por observador en el rectificador PFC..... | 50 |
| 2.3.2. Estimación de la perturbación..... | 51 |
| 2.3.4 Diseño del controlador en el lazo interno de corriente..... | 54 |
| 2.4 Comparación de las distintas estrategias de control en la planta Monofásica..... | 58 |
| 2.4.1 Simulaciones de la planta en lazo abierto..... | 59 |
| 2.4.2 Simulaciones de THD y PF con controlador PI en la planta monofásica..... | 59 |
| 2.4.3 Simulaciones de THD y PF con controlador resonante en la planta monofásica..... | 61 |
| 2.4.4 Simulación de la planta monofásica utilizando control resonante adaptativo..... | 62 |
| 2.4.5 Simulaciones de control repetitivo aplicado a planta monofásica..... | 63 |
| 2.4.6 Control repetitivo de alto orden aplicado a planta monofásica..... | 66 |
| 2.4.7 Control GPI aplicado a la planta monofásica..... | 67 |
| 3. RECTIFICADORES TRIFASICOS CONTROLADOS | 70 |
| 3.1 Modelo del rectificador trifásico..... | 71 |
| 3.2 Comparación de resultados en la planta trifásica..... | 83 |
| 3.2.1 Control PI en el planta trifásica..... | 84 |
| 3.2.2 Control resonante en la planta trifásica..... | 85 |
| 3.2.3 Control resonante adaptativo de frecuencia variable..... | 87 |
| 3.2.4 Control repetitivo en la planta trifásica..... | 88 |
| 3.2.5 Control repetitivo de alto orden en la plata trifásica..... | 90 |
| 3.2.6 Control GPI en la planta trifásica..... | 92 |
| 4. IMPLEMENTACIÓN Y DESARROLLOS EXPERIMENTALES | 95 |
| 4.1 Implementación del lazo del control..... | 96 |
| 4.1.1 La planta $G(s)$ | 96 |
| 4.1.2 Etapa de sensores $H(s)$ | 98 |
| 4.1.3 Comparador..... | 102 |

| | |
|---|------------|
| 4.1.4 Controlador | 102 |
| 4.2 Adecuaciones auxiliares | 104 |
| 4.3 PROCEDIMIENTO DE ARRANQUE | 109 |
| 4.4 IMPLEMENTACIÓN DE LOS CONTROLADORES | 114 |
| 5. RESULTADOS | 118 |
| 5.1 Implementaciones y resultados en el planta monofásica | 118 |
| 5.2 Controlador tipo PI | 119 |
| 5.3 Controlador tipo Resonador o AFC | 120 |
| 5.4 Controlador tipo resonador o AFC con frecuencia adaptativa | 120 |
| 5.5 Control repetitivo | 121 |
| 5.6 Control repetitivo de alto orden | 122 |
| 5.7 Control GPI | 123 |
| 5.8 Implementaciones y resultados en la planta trifásica | 126 |
| 5.9 Control PI trifásico | 127 |
| 5.10 Control resonador o AFC trifásico | 128 |
| 5.11 Controlador tipo resonador trifásico o AFC con frecuencia adaptativa | 129 |
| 5.12 Control repetitivo para el caso trifásico | 130 |
| 5.13 Control repetitivo de alto orden | 131 |
| 5.14 Control GPI para el caso trifásico | 133 |
| 6. CONCLUSIONES Y RECOMENDACIONES | 137 |
| 6.1 Conclusiones | 137 |
| 6.2 Recomendaciones | 140 |
| BIBLIOGRAFÍA | 141 |

Lista de figuras

| | |
|---|----|
| Figura 0-1. Esquema basico de un convertidor de potencia[1] | 3 |
| Figura 0-2. Rectificador con puente de diodos | 4 |
| Figura 0-3 Corriente en un rectificador con puente de diodos..... | 4 |
| Figura 0-4 Niveles de armónicos permitidos según estándar IEC 61000 3-2 contra producidos por puentes de diodos..... | 4 |
| Figura 0-5 Circuito básico corrector de factor de potencia..... | 5 |
| Figura 0-6. Proceso de carga de la inductancia | 6 |
| Figura 0-7. Proceso de descarga de la bobina, y carga del condensador..... | 6 |
| Figura 0-8 Seguimiento de la forma de onda con un corrector de factor de potencia | 6 |
| Figura 0-9. Diagrama de bloques de sistema PFC..... | 8 |
| Figura 1-1 Clasificación de los rectificadores monofásicos [16] | 11 |
| Figura 1-2 Diagrama de bloques de convertidor PFC [17] | 12 |
| Figura 1-3 a. Modo de conmutación discontinuo, b. Modo de conmutación continuo [17]..... | 13 |
| Figura 1-4 Clasificación de los distintos técnicas de control [16] | 13 |
| Figura 1-5 . Topología bridgeless | 15 |
| Figura 1-6 Diagrama de bloques del modelo promedio de un PFC bridgeless..... | 16 |
| Figura 1-7 Sistemas de control necesarios para alcanzar los 2 objetivos de control ... | 17 |
| Figura 1-8 Referencia sinusoidal generada con el voltaje de entrada..... | 18 |
| Figura 1-9 Filtro pasa bajos para el rizado del voltaje DC | 19 |
| Figura 1-10 Voltaje de salida del rectificador | 19 |
| Figura 1-11 Referencia y salida de voltaje DC..... | 20 |
| Figura 1-12 Referencia de corriente y corriente de entrada | 20 |
| Figura 1-13 Simulación del sistema, generando la señal de referencia de corriente con PLL..... | 21 |
| Figura 1-14 Referencia DC y Salida DC con el PLL | 22 |

| | |
|---|----|
| Figura 1-15 . Referencia de corriente y corriente de entrada..... | 22 |
| Figura 1-16 a) Frecuencia estimada por el PLL, B) frecuencia estimada por PLL mas de cerca, C) Voltaje de entrada y señal seno generada | 25 |
| Figura 1-17 Referencia de corriente generada con PLL, Corriente entrada | 25 |
| Figura 1-18 Simulación en SIMPOWERSYSTEM de un rectificador bridgeless en lazo abierto..... | 26 |
| Figura 1-19 Salida DC del rectificador en lazo abierto | 27 |
| Figura 1-20 Voltaje de entrada y corriente de entrada en lazo abierto | 27 |
| Figura 1-21 Diagrama de Bode del controlador PI por la planta..... | 29 |
| Figura 1-22 Diagrama de Bode de la respuesta frecuencia del lazo cerrado de corriente | 29 |
| Figura 1-23 Simulación en Matlab de los 2 lazos de control..... | 30 |
| Figura 1-24 Simulación de Salida DC del sistema..... | 30 |
| Figura 1-25 Salida del voltaje del rectificador con control PI en el lazo de voltaje | 32 |
| Figura 1-26 Señal de referencia y salida del filtro pasabajos en el lazo de voltaje | 33 |
| Figura 1-27 Señal de referencia de corriente y Corriente de entrada..... | 33 |
| Figura 1-28 Referencia de corriente y corriente de entrada obtenida..... | 34 |
| Figura 2-1 Estructura del control basado en resonadores..... | 36 |
| Figura 2-2 Diagrama de Bode del control resonante | 37 |
| Figura 2-3 Diagrama de bloques del control resonante | 37 |
| Figura 2-4 Voltaje de salida DC del rectificador con control resonante | 38 |
| Figura 2-5 Señal de referencia y señal de salida del filtro pasa bajos | 39 |
| Figura 2-6 Corriente de entrada y señal de referencia..... | 39 |
| Figura 2-7 . Acercamiento del transitorio de la corriente de entrada | 40 |
| Figura 2-8 Corriente de entrada y referencia en estado estacionario | 40 |
| Figura 2-9 Modelo interno continuo de una señal periódica..... | 41 |
| Figura 2-10 . Estructura plug-in del control Repetitivo..... | 42 |
| Figura 2-11 Simulación de control repetitivo | 43 |
| Figura 2-12 Salida DC del rectificador..... | 43 |
| Figura 2-13 Acercamiento al rizado de la salida del filtro pasa bajos | 44 |
| Figura 2-14 Corriente de entrada y referencia de corriente..... | 45 |
| Figura 2-15 . Acercamiento del transitorio de la corriente de entrada..... | 45 |
| Figura 2-16 Corriente de entrada y referencia de corriente en estado estacionario.... | 45 |
| Figura 2-17 Voltaje y corriente de entrada | 46 |
| Figura 2-18 Acercamiento del voltaje y la corriente de entrada..... | 46 |
| Figura 2-19 Voltaje y corriente de entrada | 47 |
| Figura 2-20 Simulación del controlador GPI para rectificador monofásico..... | 55 |
| Figura 2-21 Ley de Control para el controlador GPI | 55 |
| Figura 2-22 Observador GPI discreto | 56 |
| Figura 2-23 Salida DC del rectificador usando control GPI..... | 56 |
| Figura 2-24 Referencia de Voltaje y salida del filtro pasa bajos con control GPI..... | 56 |
| Figura 2-25 Referencia de Voltaje y salida del filtro pasa bajos con control GPI..... | 57 |
| Figura 2-26 Corriente de entrada y referencia de entrada..... | 57 |
| Figura 2-27 Transitorio en la corriente de entrada..... | 57 |
| Figura 2-28 Corriente de entrada y referencia de entrada..... | 58 |
| Figura 2-29 Voltaje de entrada y corriente de entrada..... | 58 |

| | |
|---|----|
| Figura 2-30. THD de corriente y factor de potencia de la planta en lazo abierto | 59 |
| Figura 2-31. THD de corriente y Factor de potencia a varias frecuencias utilizando control PI | 60 |
| Figura 2-32. Desempeño del THD de corriente y factor de potencia con control resonante a distintas frecuencias | 62 |
| Figura 2-33. Desempeño del THD de corriente y factor de potencia con control resonante de frecuencia adaptativa a distintas frecuencias | 63 |
| Figura 2-34. Diagrama de Bode del control repetitivo | 64 |
| Figura 2-35. THD de corriente y Factor de potencia implementado control repetitivo a 60Hz..... | 64 |
| Figura 2-36. Desempeño de control repetitivo en THD y factor de potencia a diferentes frecuencias | 65 |
| Figura 2-37. Comparación del diagrama de Bode de control repetitivo de alto orden con el control repetitivo normal..... | 66 |
| Figura 2-38. Factor de potencia y THD de corriente con control repetitivo de alto orden | 66 |
| Figura 2-39. Factor de potencia con control repetitivo de alto orden a distintas frecuencias | 67 |
| Figura 2-40. THD de corriente con control repetitivo de alto orden a diferentes frecuencias | 67 |
| Figura 2-41. Desempeño del control GPI en THD y Factor de potencia a diferentes frecuencias | 69 |
| Figura 3-1 Clasificación de los rectificadores trifásicos [43-45]..... | 70 |
| Figura 3-2 a) rectificador de puente completo con 6 transistores, b) rectificador tipo Viena [44] | 71 |
| Figura 3-3 Circuito eléctrico del rectificador trifásico | 71 |
| Figura 3-4 Diagrama de bloques de la planta | 73 |
| Figura 3-5 Simulación de un PFC trifásico con modelo y control promediados | 74 |
| Figura 3-6 Esquema de control para un rectificador trifásico | 75 |
| Figura 3-7 Corrientes trifásicas de entrada | 75 |
| Figura 3-8 Transitorio de la corrientes de entrada | 75 |
| Figura 3-9 Voltaje y corriente de entrada en la fase A..... | 76 |
| Figura 3-10 Voltaje DC a la salida del rectificador | 76 |
| Figura 3-11 Voltajes de entrada trifásicos, y voltaje de salida DC del rectificador | 77 |
| Figura 3-12 Corrientes de entrada en simulación conmutada | 77 |
| Figura 3-13 Modelo de Simulink conmutado | 78 |
| Figura 3-14 Simulación con control resonante | 79 |
| Figura 3-15. Simulación del controlador desacoplado..... | 80 |
| Figura 3-16. Señales de control con el sistema desacoplado..... | 81 |
| Figura 3-17. Algoritmo PI en DQ..... | 81 |
| Figura 3-18. Referencia y salida en el eje d | 82 |
| Figura 3-19 Referencia y salida en el eje q | 82 |
| Figura 3-20. Señales de control con el control en transformada DQ..... | 82 |
| Figura 3-21. Voltaje y Corriente en el tiempo | 83 |
| Figura 3-22. Factor de potencia y THD de corriente con la planta en lazo abierto..... | 83 |
| Figura 3-23. THD de corriente y factor de potencia con control PI a 60Hz..... | 84 |

| | |
|---|-----|
| Figura 3-24. Factor de potencia con control PI a diferentes frecuencias de entrada.... | 85 |
| Figura 3-25. THD de corriente con control PI a diferentes frecuencias..... | 85 |
| Figura 3-26. THD de corriente y Factor de potencia con control resonante | 86 |
| Figura 3-27. THD de corriente con control Resonante a diferentes frecuencias | 86 |
| Figura 3-28. Factor de potencia con control resonante a diferentes frecuencias | 87 |
| Figura 3-29. THD de corriente con control resonante de frecuencia adaptativo a diferentes frecuencias..... | 88 |
| Figura 3-30. Factor de potencia con control resonante adaptativo a diferentes frecuencias..... | 88 |
| Figura 3-31. THD de corriente y factor de potencia con control repetitivo..... | 89 |
| Figura 3-32. THD de corriente con control repetitivo a diferentes frecuencias | 89 |
| Figura 3-33. Factor de potencia con control repetitivo a diferentes frecuencias..... | 90 |
| Figura 3-34. Factor de potencia y THD de corriente con control repetitivo de alto orden | 91 |
| Figura 3-35. THD de corriente con control repetitivo de alto orden a diferentes frecuencias..... | 91 |
| Figura 3-36. Factor de potencia con control repetitivo de alto orden a diferentes frecuencias..... | 92 |
| Figura 3-37. Factor de potencia y THD de corriente con control GPI..... | 93 |
| Figura 3-38. THD de corriente con control GPI a diferentes frecuencias..... | 93 |
| Figura 3-39. Factor de potencia con control GPI a diferentes frecuencias | 94 |
| Figura 4-1 Diagrama de bloques de un sistema de control básico..... | 95 |
| Figura 4-2 Conexiones de los IGBTs en el semiteach..... | 96 |
| Figura 4-3 Conexiones del semiteach | 97 |
| Figura 4-4 Inductancia para la entrada del rectificador..... | 97 |
| Figura 4-5 Inductancia para la entrada del rectificador..... | 98 |
| Figura 4-6 Variac trifásico | 98 |
| Figura 4-7 Tarjeta de adquisición de datos PCI6221, para la toma de señales análogas | 99 |
| Figura 4-8 Diagrama conexión de la tarjeta NI PCI-6221 | 100 |
| Figura 4-9 Sensor de voltaje LEM LV20-P | 100 |
| Figura 4-10 Sensor de corriente LEM LA55-P | 100 |
| Figura 4-11 Sensor de temperatura LM335..... | 101 |
| Figura 4-12 Circuito de acondicionamiento de las señales análogas..... | 101 |
| Figura 4-13 Simulación del circuito de acondicionamiento..... | 102 |
| Figura 4-14 Tarjeta 6602 de la National Instrument..... | 103 |
| Figura 4-15 . Circuito acondicionador de señales PWM..... | 103 |
| Figura 4-16 Montaje del lazo cerrado del rectificador..... | 104 |
| Figura 4-17 Fuente Mean well RT-50l..... | 105 |
| Figura 4-18 Circuito de precarga del condensador | 105 |
| Figura 4-19 Circuito de descarga de los condensadores | 106 |
| Figura 4-20 Circuito para controlar el relevo de carga..... | 107 |
| Figura 4-21 Protecciones hardware..... | 107 |
| Figura 4-22 Circuito combinatorio para protección de los IGBT..... | 108 |
| Figura 4-23 Esquema de protecciones en Simulink | 109 |
| Figura 4-24 Simulación del sistema en lazo abierto..... | 110 |

| | |
|---|-----|
| Figura 4-25 Voltajes y corrientes en el proceso de arranque..... | 111 |
| Figura 4-26 Salidas de las resistencias en el proceso de arranque..... | 112 |
| Figura 4-27 Entrada de la resistencia de carga | 113 |
| Figura 4-28 Proceso de arranque en el montaje experimental | 113 |
| Figura 4-29 Caída de voltaje al entrar la carga | 114 |
| Figura 4-30. simulación de la planta en Simulink..... | 115 |
| Figura 4-31. Respuesta de la simulación de la planta en Simulink..... | 115 |
| Figura 4-32. Corrientes en la simulación de la planta | 116 |
| Figura 4-33. Fotografía montaje experimental..... | 116 |
| Figura 4-34. Fotografía montaje experimental..... | 117 |
| Figura 4-35. Fotografía montaje experimental..... | 117 |
| Figura 5-1. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, en lazo abierto..... | 118 |
| Figura 5-2. Frecuencia del voltaje de entrada y armónicos de entrada..... | 119 |
| Figura 5-3. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control PI | 119 |
| Figura 5-4. Frecuencia del voltaje de entrada y armónicos de entrada..... | 119 |
| Figura 5-5. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control resonante..... | 120 |
| Figura 5-6. Frecuencia del voltaje de entrada y armónicos de entrada..... | 120 |
| Figura 5-7 Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control resonante variable..... | 121 |
| Figura 5-8. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control repetitivo | 121 |
| Figura 5-9. Frecuencia del voltaje de entrada y armónicos de entrada con control repetitivo | 122 |
| Figura 5-10. Forma de onda de corriente, factor de potencia y THD de corriente, con control repetitivo de alto orden | 122 |
| Figura 5-11. Frecuencia del voltaje de entrada y armónicos de entrada con control repetitivo de alto orden..... | 122 |
| Figura 5-12. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control GPI | 123 |
| Figura 5-13. Frecuencia del voltaje de entrada y armónicos de entrada con control GPI | 123 |
| Figura 5-14. Comparación de los distintos THD de corriente en cada controlador en la planta monofásica..... | 124 |
| Figura 5-15. Respuesta de distintos controladores a distintas frecuencias..... | 126 |
| Figura 5-16. Voltajes y corrientes en lazo abierto en rectificador trifásico | 127 |
| Figura 5-17. Armónicos y factor de potencia de la planta en lazo abierto. | 127 |
| Figura 5-18. Voltajes y corrientes de entrada en el controlador PI..... | 127 |
| Figura 5-19. Armónicos en las corrientes de entrada con el controlador PI..... | 128 |
| Figura 5-20. Voltajes y corrientes de entrada en el control resonante trifásico..... | 128 |
| Figura 5-21. Armónicos de corriente, factor de potencia en el control resonante. | 129 |
| Figura 5-22. Desempeño del control AFC a 58Hz, 61Hz y 62Hz | 129 |
| Figura 5-23. Voltajes y corrientes de entrada en control resonante con frecuencia variable..... | 129 |

| | |
|--|-----|
| Figura 5-24. Figura 5 22. Desempeño del control AFC a 58Hz, 61Hz y 62Hz..... | 130 |
| Figura 5-25. Señales de voltaje y corriente, aplicando controlador repetitivo. | 130 |
| Figura 5-26. Armónicos en la corriente de entrada usando control repetitivo..... | 130 |
| Figura 5-27. Fasores de corriente y voltaje, y factor de potencia..... | 131 |
| Figura 5-28. Armónicos de Corriente usando control repetitivo, a 58Hz, 59Hz,61Hz,62Hz..... | 131 |
| Figura 5-29. Formas de onda de voltaje y corriente usando control repetitivo de alto orden | 132 |
| Figura 5-30. Armónicos de corriente de entrada, utilizando control repetitivo de alto orden, a 60Hz..... | 132 |
| Figura 5-31. Armónicos de corriente usando control repetitivo de alto orden, a 58Hz, 59Hz, 61Hz, 62Hz..... | 132 |
| Figura 5-32. Factor de potencia usando el control repetitivo de alto orden, a 62Hz.. | 133 |
| Figura 5-33. Formas de onda de voltaje y corriente con controlador GPI..... | 133 |
| Figura 5-34. Armónicos de corriente, Fasores de voltaje y corriente, y factor de potencia, con control GPI..... | 133 |
| Figura 5-35. armónicos de corriente de entrada para 58Hz, 59Hz, 61Hz, 62Hz con el control GPI | 134 |
| Figura 5-36. Armónicos de corriente con cada topología de control usando la red eléctrica..... | 135 |
| Figura 5-37. Comparación de los distintos controladores a distintas frecuencias | 135 |

Lista de tablas

| | |
|---|-----|
| Tabla 0-1. Límites de armónicos según la norma IEC 61000 3.2..... | 5 |
| Tabla 0-2. Límites de armónicos según norma IEEE 519..... | 5 |
| Tabla 1-1 Comparación de las distintas técnicas de control CCM [17] | 14 |
| Tabla 1-2. Comparación de las distintas topologías de PFC [16] | 14 |
| Tabla 4-4-1. Lista de variables necesarias para realizar el control | 99 |
| Tabla 5-1, Comparación de las diferentes características de los controladores en la planta monofásica con la red eléctrica | 124 |
| Tabla 5-2. Desempeño de los controladores a frecuencia variable | 125 |
| Tabla 5-3. Comparación de los distintos controladores usando la red eléctrica | 134 |
| Tabla 5-4. Comparación de los distintos controladores a distintas frecuencias en planta trifásica..... | 136 |

INTRODUCCIÓN

La energía eléctrica es uno de los productos y/o servicio que mas demanda tiene en el mundo actual, ya que es un suministro indispensable para la industria, las comunicaciones, el transporte e incluso en los hogares de las personas. Lastimosamente la energía suministrada por los sistemas interconectados de potencia a través de las redes de transmisión y distribución, tiene parámetros fijos, que son imposibles de controlar para los usuarios, entre estos parámetros los mas comunes son: la forma de onda, la frecuencia, y los niveles de tensión. A parte, de las restricciones impuestas por las condiciones de los sistemas de potencia, se suman la presencia de distorsiones en las formas de ondas de voltaje y corrientes debido a la gran presencia de cargas no lineales conectadas a los sistemas de potencia [1].

En la actualidad muchos equipos necesitan ser alimentados a diferentes niveles de tensión, frecuencias, y usan una alimentación en voltaje continuo. Para poder cumplir con estas exigencias eléctricas es necesario el uso de dispositivos conocidos como convertidores de potencia, capaces de modificar los parámetros fijos de los sistemas de potencia y adaptarlos a las necesidades de cada carga. En la mayoría de casos un convertidor de potencia usa dispositivos semiconductores de alta capacidad y velocidad, elementos almacenadores de energía como condensadores e inductancias.

Los dispositivos semiconductores son interruptores que pueden clasificarse en 3 familias, no controlables, como los Diodos. Parcialmente controlados, SCR y Thyristores, y totalmente controlables como Mosfet o IGBTs. Al no ser no poder ser controlados los convertidores basados únicamente en diodos, no necesitan un sistema de control o regulación, a diferencia de los convertidores, basados en SCR o en transistores. Los rectificadores basados en SCR, necesitan un sistema de regulación cuya acción de control determina el ángulo de apertura del interruptor en una onda sinusoidal, disminuyendo el valor RMS de la onda. Pero inyectando una gran cantidad de armónicos de corriente y voltaje[1, 2]. Por ultimo los dispositivos totalmente controlados pueden encenderse o apagarse de manera totalmente controlada permitiendo al convertidor realizar casi cualquier acción que se desee. Debido a esto los convertidores basados en Mosfets o IGBTs necesitan un sistema de control automático para poder manipular el parámetro eléctrico que se necesita controlar[2].

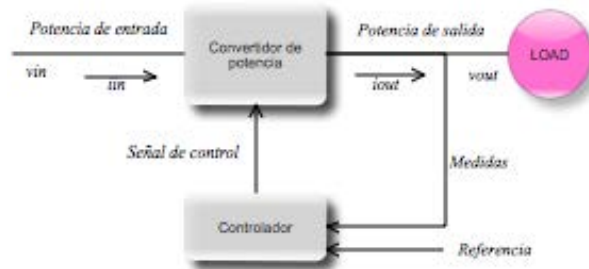


Figura 0-1. Esquema básico de un convertidor de potencia[1]

La implementación de los sistemas de control en la electrónica de potencia, puede realizarse con elementos análogos como amplificadores operacionales, pero gracias a los avances de la microelectrónica, los DSP (procesadores digitales de señales), puede realizar cálculos a velocidades del orden de los MHz, lo cual permiten aplicar técnicas digitales de control y por lo tanto el uso de técnicas no tradicionales y más modernas. En la figura 1 se muestra un esquema en diagramas bloque de un convertidor de potencia.

Uno de las necesidades más recurrentes de los usuarios de energía eléctrica es la transformación del voltaje AC al voltaje DC, conocidos como rectificadores. Este tipo de convertidor puede construirse fácilmente usando un puente rectificador de diodos y un condensador como el que se muestra en la figura 2. Dicho rectificador cumple con la necesidad básica de transformar un voltaje sinusoidal a un voltaje continuo, pero no es capaz de variar el nivel de voltaje. Además de inyectar una gran cantidad de armónicos en la corriente, convirtiendo la solución en un problema aún más complicado de resolver. Aunque que por mucho tiempo fue la forma más común de construir rectificadores. Para variar el nivel de voltaje era necesario el uso de transformadores lo cual agregaba ineficiencia al sistema, ya que el transformador sigue consumiendo energía así el rectificador este en vacío, además de incluir pérdidas adicionales en el hierro.

Las principales desventajas de un rectificador basado en diodos o SCR son un bajo factor de potencia y un THD de corriente alto, han sido durante muchos años los principales problemas de calidad de energía en el mundo, ya que la mayoría de las cargas en edificios comerciales son no lineales y generalmente dichas cargas son rectificadores, luces fluorescentes, computadores e impresoras[3].

Hasta el año 2010 era bastante frecuente encontrar cargas compuestas por un rectificador con un puente completo de diodos y un capacitor como filtro como el que se muestra en la figura 2, que produce un THD de corriente entre un rango del 40% al 130%, el cual tiene una forma de onda en corriente similar a la que ilustra en la figura 3. Dicha onda tiene una descomposición en frecuencia como la que se presenta en la figura 3, allí se comparan los armónicos que produce el puente rectificador contra los armónicos permitidos por la norma IEC 61000-3-2 Clase D[3].

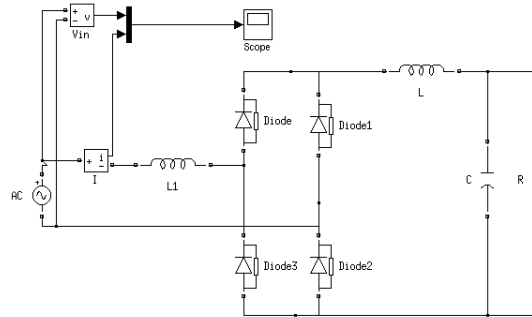


Figura 0-2. Rectificador con puente de diodos

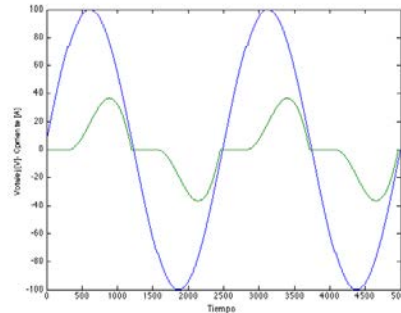


Figura 0-3 Corriente en un rectificador con puente de diodos

El estándar IEC 61000-3-2, define diferentes límites de armónicos dependiendo de las frecuencias y voltajes para equipos que tienen un consumo superior a 16 A; un ejemplo de los diferentes niveles permitidos por esta norma se muestra en la tabla 1. Otro estándar que regula la presencia de armónicos en la red eléctrica es la IEEE/ANSI 519, donde se definen unos límites en armónicos similares a la IEC 61000, con la diferencia que se incluyen cargas de muy alto consumo, como se muestra en la tabla 2[3].

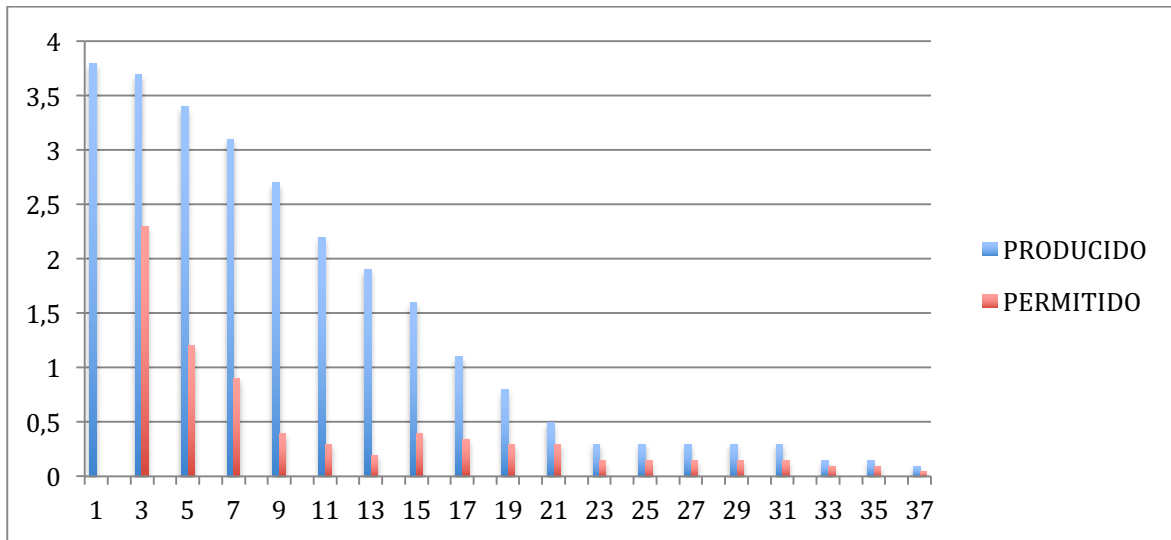


Figura 0-4 Niveles de armónicos permitidos según estándar IEC 61000 3-2 contra producidos por puentes de diodos

Tabla 0-1. Límites de armónicos según la norma IEC 61000 3.2

| Armónicos impares | | | Armónicos pares | | |
|-------------------|-----|----------------------------|-----------------|-----|----------------------------|
| Número armónico | del | Máxima corriente permitida | Número armónico | del | Máxima corriente permitida |
| 3 | | 2.30 A | 2 | | 1.08 A |
| 5 | | 1.14 A | 4 | | 0.43 A |
| 7 | | 0.77 A | 6 | | 0.30 A |
| 9 | | 0.40 A | 8 < n < 40 | | 0.23 A x(8/n) |
| 11 | | 0.33 A | | | |
| 13 | | 0.21 A | | | |
| 15 < n < 39 | | 0.15 A x(15/n) | | | |

Tabla 0-2. Límites de armónicos según norma IEEE 519

| Isc/I1 | Orden de los armónicos impares | | | | | THD |
|----------|--------------------------------|---------|---------|---------|------|------|
| | A<11 | 11<A<17 | 17<A<23 | 23<A<35 | 35<A | |
| <20 | 4.0 | 2.0 | 1.5 | 0.6 | 0.3 | 5.0 |
| 20-50 | 7.0 | 3.5 | 2.5 | 1.0 | 0.5 | 8.0 |
| 50-100 | 10.0 | 4.5 | 4.0 | 1.5 | 0.7 | 12.0 |
| 100-1000 | 12.0 | 5.5 | 5.0 | 2.0 | 1.0 | 15.0 |
| >1000 | 15.0 | 7.0 | 6.0 | 2.5 | 1.4 | 20.0 |

Para aminorar el impacto de corrientes con alto contenido armónico en las redes eléctricas, se pensaron distintas alternativas que permitieran filtrar o eliminar las componentes de frecuencias armónicas producidas por los rectificadores, basándose en el esquema que se presenta a continuación, conocido como corrector dinámico de factor de potencia (PFC).

Los circuitos PFC están compuestos por los siguientes elementos: una fuente de voltaje alterna, una bobina, un interruptor de dos (2) posiciones y un condensador; como se muestra en la figura 5. Dichos circuitos tienen un principio de operación basado en la conmutación del interruptor. En la posición cero (0) el interruptor genera cortocircuito entre la bobina y la red, haciendo que una corriente circule y cargue la inductancia por el tiempo en que este interruptor continua en esta posición, esto se muestra en la figura 6[3, 4].

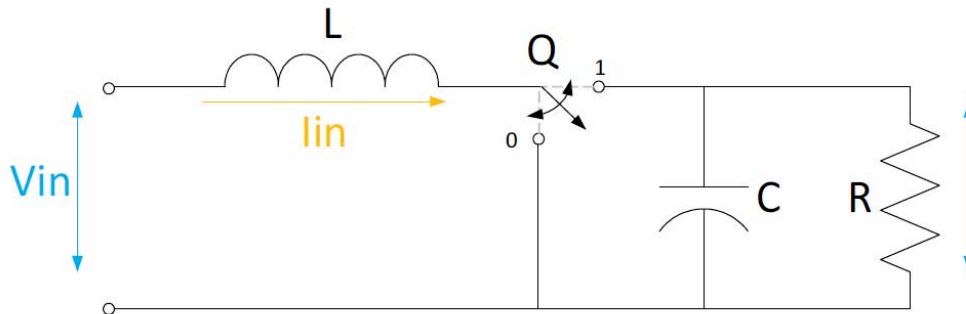


Figura 0-5 Circuito básico corrector de factor de potencia

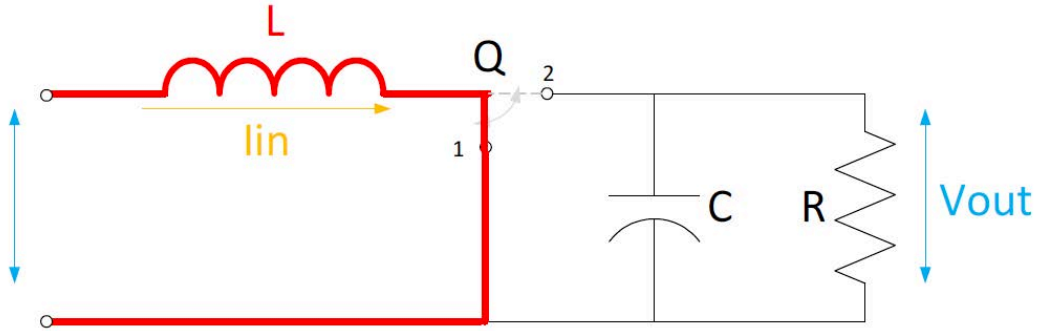


Figura 0-6. Proceso de carga de la inductancia

En la posición uno (1) la corriente almacenada en la bobina va a circular por el condensador permitiendo la carga de éste, generando un voltaje DC en dicho elemento, que será el voltaje rectificado que se le entrega a la carga. Como se muestra en la figura 7.

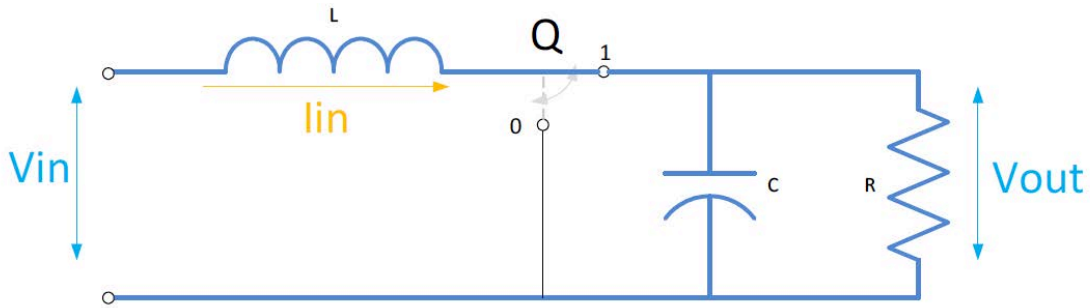


Figura 0-7. Proceso de descarga de la bobina, y carga del condensador

Ahora, para que pueda cumplirse con el objetivo del rectificador de tener un alto PF y un THD de corriente bajo, es necesario que la forma de onda de corriente en la entrada sea lo mas cercana posible a la sinusoidal. Para ello, la inductancia debe cargarse y descargarse siguiendo un patrón sinusoidal similar al mostrado en la figura 8, donde la inductancia se carga y descarga lo suficientemente rápido siguiendo una referencia.

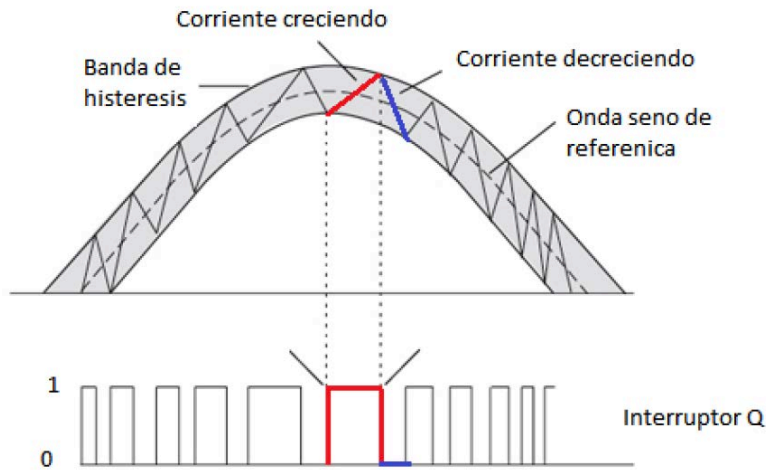


Figura 0-8 Seguimiento de la forma de onda con un corrector de factor de potencia

De conformidad con el párrafo anterior, estos dispositivos pueden verse como un problema de seguimiento de trayectorias, que es uno de los campos de acción de la teoría de control.

En los últimos años, la teoría de control moderna ha incursionado en la electrónica de potencia, debido al aumento considerable en la capacidad de los procesadores actuales y de la masificación de los DSP (Procesadores digitales de señales), permitiendo implementar algoritmos más complejos que a su vez producen mejores resultados en el desempeño de los convertidores de potencia, lo cual se traduce en una mejor calidad de energía[5].

El aumento en la calidad de la energía se debe a que normalmente las frecuencias de las redes eléctricas tienen un valor de 50Hz o 60 Hz. Y los transistores de potencia actuales como lo son: MOSFET, IGBT, GTO combinados con la velocidad de procesamiento actual, pueden lograr frecuencias de conmutación cercanas a los 500Khz[6], que es más alta comparada con la fundamental de la corriente o el voltaje. Lo anterior, permite la disminución de los armónicos según lo reglamentado por la IEC[3, 7].

Uno de los avances más significativos en el área de la conversión de energía por medio de la electrónica de potencia, es que soporta toda la teoría de control automático[8]. Esta idea permite a los convertidores de potencia operar de manera apropiada, ya que sin la ley de control adecuada, puede operar en una región inadecuada por un periodo de tiempo, lo cual puede dañar o tener efectos negativos tanto en la carga, como en los componentes internos del convertidor[9].

Con la teoría de control realimentado, las variables como voltaje o corriente, tanto en la salida del convertidor como en las variables internas son medidas y realimentadas para ajustar la dinámica de éstas al valor de salida adecuado para un alto desempeño. Además de poder ajustarse a pequeñas perturbaciones y cambios en el sistema[8, 9].

Los rectificadores de potencia PFC, son dispositivos cuya salida $V_{dc}(t)$, depende de voltaje de entrada $V_{in}(t)$ y el ciclo útil $d(t)$. Pero, en el proceso de operación puede presentarse varios fenómenos como: caídas o subidas de tensión que se presentan en pequeños lapsos, voltajes de recuperación que se presentan en los transistores de potencia, cambios en las cargas, aumento de la resistencia debido al incremento de la temperatura en los componentes[8]. Para obtener una buena regulación el compensador debe ajustar sus parámetros en línea para que le permita soportar los mencionados fenómenos.

Desde el punto de vista de control clásico, los correctores dinámicos de factor de potencia tienen dos (2) objetivos de control que son: regular el voltaje continuo de salida del convertidor y controlar la forma de onda de la corriente de entrada; para ello se establecen dos (2) leyes de control realimentado. La primera, determina la amplitud de la onda sinusoidal de corriente de entrada, escalando una forma de onda sinusoidal que puede ser el voltaje de entrada, o puede ser una plantilla ya

predeterminada[10]. La segunda ley de control, debe seguir la onda sinusoidal escalada, para ello usará como actuador la conmutación de los interruptores de potencia que a su vez realizarán el proceso de carga y descarga de la bobina, permitiendo dar la forma deseada a la corriente de entrada[11]. En la figura 9 se muestra un diagrama de bloques donde se ilustran las mencionadas leyes de control en un corrector de factor de potencia.

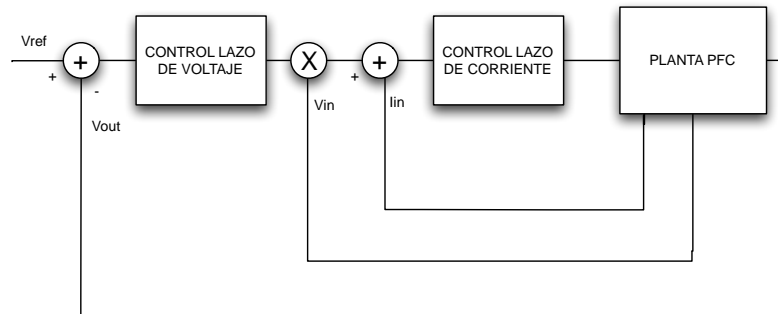


Figura 0-9. Diagrama de bloques de sistema PFC

Un buen desempeño depende de una rápida respuesta del compensador para llegar al Vdc fijado y a una excelente forma de onda sinusoidal de corriente cuando se presentan las perturbaciones. Desde los dos (2) puntos de vista anteriores, el problema de control puede tener una triple función; la regulación estática en el voltaje, el seguimiento en la corriente y garantizar la estabilidad del sistema[3, 8, 12].

Normalmente, en la industria las leyes de control descritas anteriormente son dos (2) controladores tipo PI, que sintonizados adecuadamente pueden dar unos buenos desempeños en términos de factor de potencia (cercano a la unidad) y un THD de corriente a la entrada menor al 5%.

Ahora bien, estos sistemas tienen un buen comportamiento a pesar de la no linealidad de la planta, debido a su naturaleza conmutada. Como se muestra en[13], no es necesario desarrollar controladores no lineales para controlar sistemas de electrónica de potencia, ya que pueden verse como un sistema que tiene un comportamiento promedio, lo que permite establecer modelos en función de transferencia o variables de estado de dichos sistemas[4].

Pero, los controles lineales tienen un buen funcionamiento sobre un punto de operación (cargas constantes). Cuando se presenta un cambio en dicho punto o una fuerte perturbación del circuito, los sistemas de control lineales no son suficientes para dar una buena operación del convertidor, aunque, este desempeño puede mejorarse con técnicas de control no lineal, como lo son antiwindup, soft-star, o técnicas de saturación[4, 14].

A pesar de lo anterior, estos sistemas pueden estar sujetos a fuertes perturbaciones internas (variación de los parámetros de la planta, por ejemplo, un aumento de la resistencia en la inductancia debido a la alta temperatura y/o consumo de corriente por los transistores de potencia) o perturbaciones externas

(SACs de voltaje de entrada, variaciones fuertes en la salida del convertidor, ruido en los sensores debido a la fuerte conmutación de los transistores de potencia, armónicos originados en otros puntos de la red eléctrica, aumento o disminución de la impedancia de la red, variaciones de frecuencia en la red pública, entre otras).

Para evitar que los correctores de factor de potencia se vean afectados por las referidas perturbaciones, se pueden adoptar estrategias de una rama del control llamada *rechazo activo de perturbaciones*, que le permitirá a los convertidores seguir cumpliendo con los objetivos de control, pese a que se presenten perturbaciones internas como externas.

El rechazo activo de perturbaciones, es un campo de estudio de la teoría de control donde se busca cancelar aditivamente las perturbaciones que afectan a un sistema. Para lograr dicho propósito es necesario estimar el comportamiento de las perturbaciones tanto internas como externas que interactúan con el sistema. Bajo esta premisa se han desarrollado diversos trabajos como lo son: *Control basado en acomodación de perturbaciones, Estimación y rechazo activo de perturbaciones, Controladores PID inteligentes y observadores GPI*[15].

Los controladores basados en observadores GPI son controladores robustos para sistemas no lineales, que poseen un observador lineal capaz de realizar buenas estimaciones de perturbaciones tanto internas como externas de la dinámica de la planta, basándose en una aproximación polinomial de la función de perturbación. Esta estimación es usada por el controlador para cancelar la dinámica de la perturbación en línea[15].

Esta estrategia es muy llamativa para implementar en convertidores tipo PFC, tanto monofásicos como trifásicos, para mitigar o rechazar los impactos de perturbaciones internas o externas al sistema, haciendo posible mejorar la robustez en el seguimiento de la forma de ondas sinusoidal de la corriente, y la variación del voltaje DC a la salida del convertidor.

En el primer capítulo se mostrara un estado del arte tanto de los rectificadores PFC monofásicos, haciendo un especial hincapié en topología bridgeless donde se describe el modelo promedio de este sistema, y las estrategias de control tipo PI, que es la que se usa mas ampliamente a nivel industrial, y se mostraran las desventajas de este tipo controladores.

En el capítulo dos se dedicara al diseño de las distintas estrategias de control fuera de los PI, que permitan mejorar el desempeño hablando de la calidad de energía que consume un rectificador PFC, y solucionar los inconvenientes que presentan los controladores convencionales descritos en el capítulo, se presentara la respectiva simulación de cada una de ellas tanto usando la herramienta Sim PowerSystem de Simulink®.

Posteriormente en el capítulo 3, se hablara del modelo matemático promediado en lazo abierto del modelo trifásico y se realizaran algunas simulaciones con Simulink® de Matlab®, usando el Toolbox SimPowerSystem y comparando sus resultados con una planta real, para de esta manera determinar que tan certero es dicho modelo para posteriormente diseñar las estrategias de control en esta planta. E implementar los mismos controladores diseñados en el capítulo 2, extendido al modelo trifásico.

Finalmente se dedicara un capítulo a la adecuaciones necesarias realizadas a la planta para poder realizar la implementación de control usado XPCtarget. Dichas ajustes se realizaron con la adquisición de equipos proveída por el proyecto, y se relacionan los equipos adquiridos con este dinero. El objetivo es montar los distintos lazos de control diseñados en el capítulo 2 realizar la implementación de la distintas estrategias de control, y comparar el resultado con las simulaciones del capítulo anterior. Y confrontar el desempeño de las diferentes estrategias en términos de desempeño de THD y PF, nivel de voltaje DC, y robustez frente a las distintas perturbaciones.

1. RECTIFICADORES MONOFÁSICOS CON CORRECCIÓN DINÁMICA DEL FACTOR DE POTENCIA

Como se habló en la introducción muchas de las cargas que se encuentran en la actualidad son tipo continuo y a diferentes niveles de tensión. Ya que las redes de distribución y comercialización de energía eléctrica son de tipo AC, es necesario el uso de rectificadores para poder alimentar las cargas antes mencionadas.

Los rectificadores pueden clasificarse en 2 grupos, como se muestra en la figura 1-1. Los cuales tienen distintas ventajas y aplicaciones[16]. Este trabajo se centra en los rectificadores que pueden entregar un factor de potencia muy cercano a lo a unidad (mayor a 0.99), y dicha acción solo puede conseguirse con rectificadores de naturaleza conmutada que permiten realizar acciones de control.

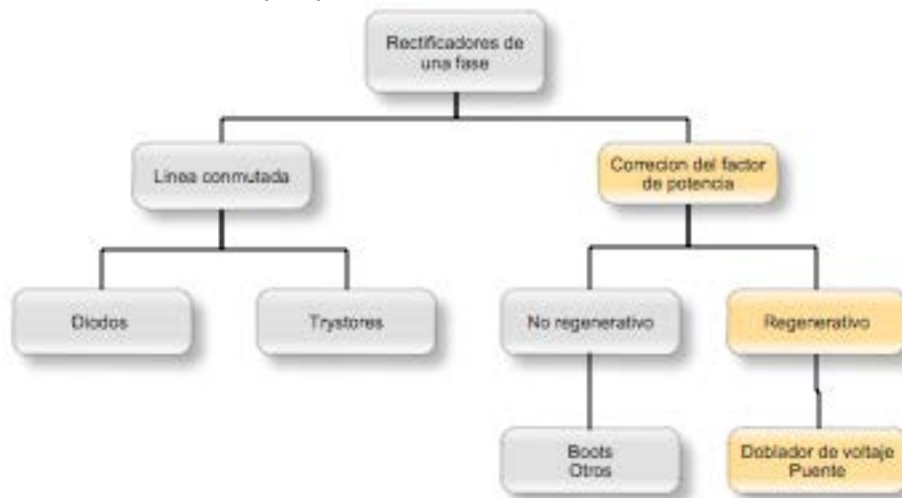


Figura 1-1 Clasificación de los rectificadores monofásicos [16]

Como se menciona en la introducción el uso de rectificadores clásicos tiene 2 grandes desventajas, la primera que produce un desfase entre la onda de voltaje y corriente (factores de potencia menores a la unidad), y se producen una gran cantidad de corrientes armónicas a la entrada del sistema[16, 17].

Estos problemas se resuelven aprovechando el principio básico de funcionamiento de rectificadores conmutados como el que se muestra en la figura 1-2, donde se utilizan distintas técnicas de modulación para prender o apagar un transistor de potencia a una alta velocidad (frecuencias mayores a 10Khz), para que en las frecuencias de las redes eléctricas (50Hz o 60Hz) se aprecie una corriente sinusoidal de esta misma frecuencia[17], la explicación detallada de cómo lograr esto se encuentra en el capítulo introductorio.

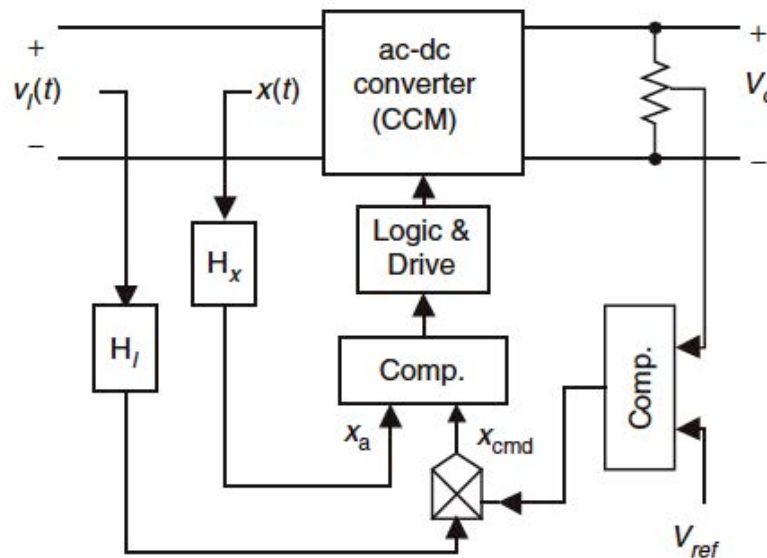


Figura 1-2 Diagrama de bloques de convertidor PFC [17]

1.1 Técnicas básicas de control

Al utilizar transistores de potencia, se hace necesario la aplicación de controladores, y plantear el problema de rectificación como un problema de la teoría de control, donde se buscan 2 objetivos, el primero es controlar la magnitud del voltaje de salida DC, y el segundo es que la corriente este en fase con el voltaje, y de esta manera lograr un alto factor de potencia[18], lastimosamente la acción de control no puede aplicarse de manera análoga ya que el transistor se trabaja en su estado de saturación o corte (encendido o apagado), por ellos las acciones de control deben aplicarse al convertidor de forma modulada[1]. Para ello existen varios tipos de modulaciones dependiendo de la forma de control que se implementara. Ya que las acciones de control para este tipo de sistemas pueden dividirse en 2 grandes categorías. DCM (Discontinuos conduction Mode) y CCM (Continuos Conduction Mode)

La diferencia entre estos 2 tipos de conmutación radica en la corriente de la bobina, si la corriente llega a un valor instantáneo de 0A en un periodo de conmutación, la acción de control está operando en modo discontinuo, en caso contrario la corriente de la bobina no alcanza un valor instantáneo de 0 Amperios en un periodo de conmutación, se dice que el sistema está operando en modo continuo. En la figura 1-3, se ilustra el funcionamiento de las distintas formas de conmutación discontinuas y la continua. La DCM es más eficiente ya que las pérdidas de recuperación de los diodos son eliminadas, pero introduce unas altas corrientes de rizado y distorsiones armónicas apreciables en la red. Por esta razón esta técnica solo se acostumbra usar en potencias menores a 300W[2].

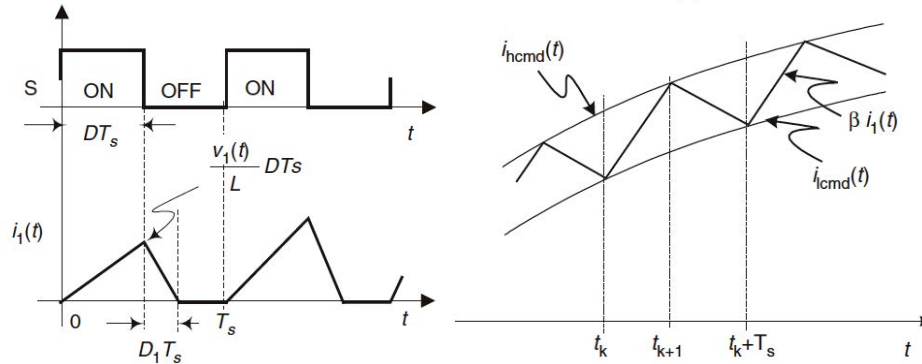


Figura 1-3 a. Modo de conmutación discontinuo, b. Modo de conmutación continuo [17]

A partir de estos 2 grandes grupos de técnicas de control pueden dividirse en otros subgrupos de técnicas básicas de control que permiten alcanzar los objetivos de control, en la figura 1-4, se muestra un diagrama de clasificación de estas técnicas, junto con la tabla 1-1 donde se resumen las caracterizas de esta técnicas de control, esta tabla se muestra la gran acogida que tiene las técnicas de control lineal como los controladores PI en modo continuo para lograr los objetivos de control.

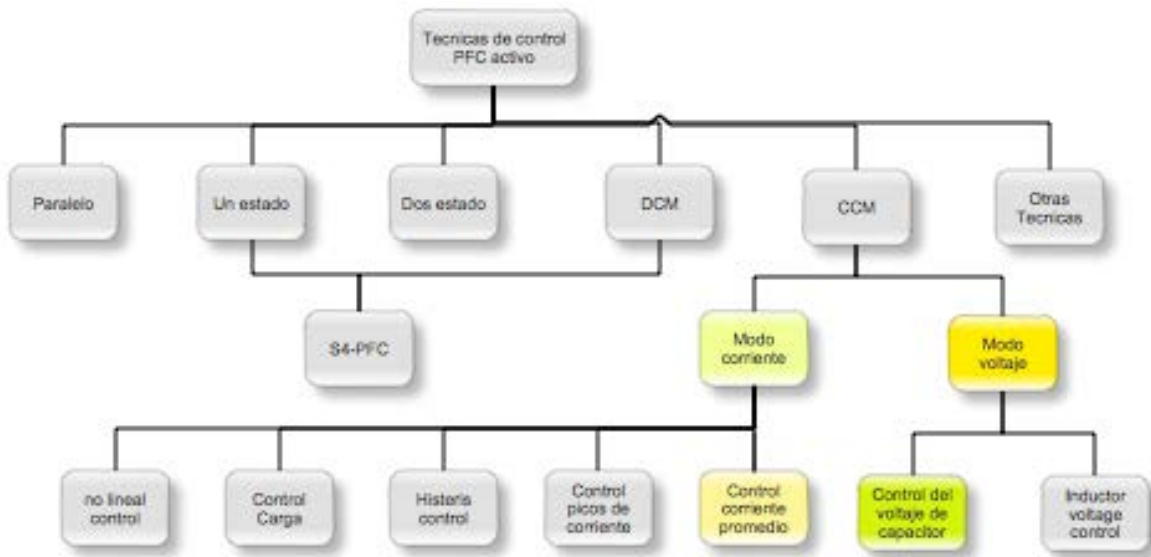


Figura 1-4 Clasificación de los distintos técnicas de control [16]

Tabla 1-1 Comparación de las distintas técnicas de control CCM [17]







| | Average current | VF peak-current | CF peak-current | Hysteresis | Charge | Non-linear carrier | Capacitor voltage | Inductor voltage |
|--------------------------------------|-------------------------------|---|---|-------------------------------|---|---------------------------|-----------------------------------|----------------------------------|
| Input ripple | Low | High | High | Low | Low | Low | Low | Low |
| Switching frequency | Constant | Variable | Constant | Variable | Constant | Constant | Variable | Variable |
| Dynamic response | Slow | Slow | Slow | Fast | Fast | Fast | Fast | Fast |
| Control signal sensed for inner loop | Input current & input voltage | Input (or switch) current & input voltage | Input (or switch) current & input voltage | Input current & input voltage | Input (or switch) current & input voltage | Input (or switch) current | Input voltage & capacitor voltage | Input voltage & inductor voltage |
| Inner loop E/A | Yes | No | No | Yes | No | No | No | No |
| Multiplier | Yes | Yes | Yes | Yes | Yes | No | Yes | Yes |

A pesar de la popularidad que tiene este tipo de controladores lineales, están diseñados para un punto de equilibrio del sistema, debido a la naturaleza no lineal de la planta, variante en el tiempo, y de naturaleza discreta [16], por lo tanto el desempeño de estos controladores disminuye conforme el rango de operación a que es sometido, se aleje del punto de operación en el que esta linealizada la planta[19]. Otros factores que degradan en desempeño de este tipo de controladores es la alta presencia de perturbaciones en el sistema, como lo son variaciones bruscas de cargas, armónicos en los voltajes de entrada, y presencias de SACs en la red[20]. Por esta razón se hacen necesarios la búsqueda de mecanismos que den al sistema la suficiente robustez para rechazar las perturbaciones antes descritas[16].

1.2 Topologías básicas para la corrección del factor de potencia

Con el surgimiento de las normas que regulan los niveles de armónicos se han desarrollado distintas topologías que permiten la corrección del factor de potencia en rectificadores, las más populares se describen en la tabla 1-2. Con sus respectivas especificaciones, en la referencia [17] pueden encontrarse una explicación de mayores detalles de las distintas topologías.

Tabla 1-2. Comparación de las distintas topologías de PFC [16]

| | Buck | Boost | Buck-boost | Flyback | Forward* | Cuk and sepic | Zeta |
|--------------------------------|---|---|---|---|----------|---|---|
| Line current waveform |  |  |  |  | - |  |  |
| Switch drive | Floating | Grounded | Floating | Grounded | Grounded | Grounded | Floating |
| Peak input current | High | Lower | High | High | - | Lower | High |
| Inrush and overload protection | Yes | No | Yes | Yes | - | Yes | Yes |
| Output voltage | $V_o < V_{l,m}$ | $V_o > V_{l,m}$ | Inverted | $V_o < V_{l,m}$ or $V_o > V_{l,m}$ | - | $V_o < V_{l,m}$ or $V_o > V_{l,m}$; Inverted for Cuk | $V_o < V_{l,m}$ or $V_o > V_{l,m}$ |

1.3 Topología bridgeless

Dentro de las topologías monofásicas más estudiadas en la actualidad se encuentra la topología bridgeless, que se muestra en la figura 1-5. La ventaja de esta topología radica en el reemplazo del puente de diodos a la entrada del rectificador, por una combinación de dos rectificadores boots que trabajan en instantes de tiempos diferentes, cuando el V_{in} es positivo, operara el diodo 1, y el transistor 1, y cuando V_{in} es negativo opera el transistor 2 junto con el diodo 2. En la figura 1-5 se muestran los distintos estados del rectificador bridgeless. Esta topología reduce las pérdidas de conducción [17, 18], pero requiere un nivel más de complejidad en las estrategias de control, como también deben considerarse los filtros EMI y EMC para eliminar los contenidos armónicos de alta frecuencia[2].

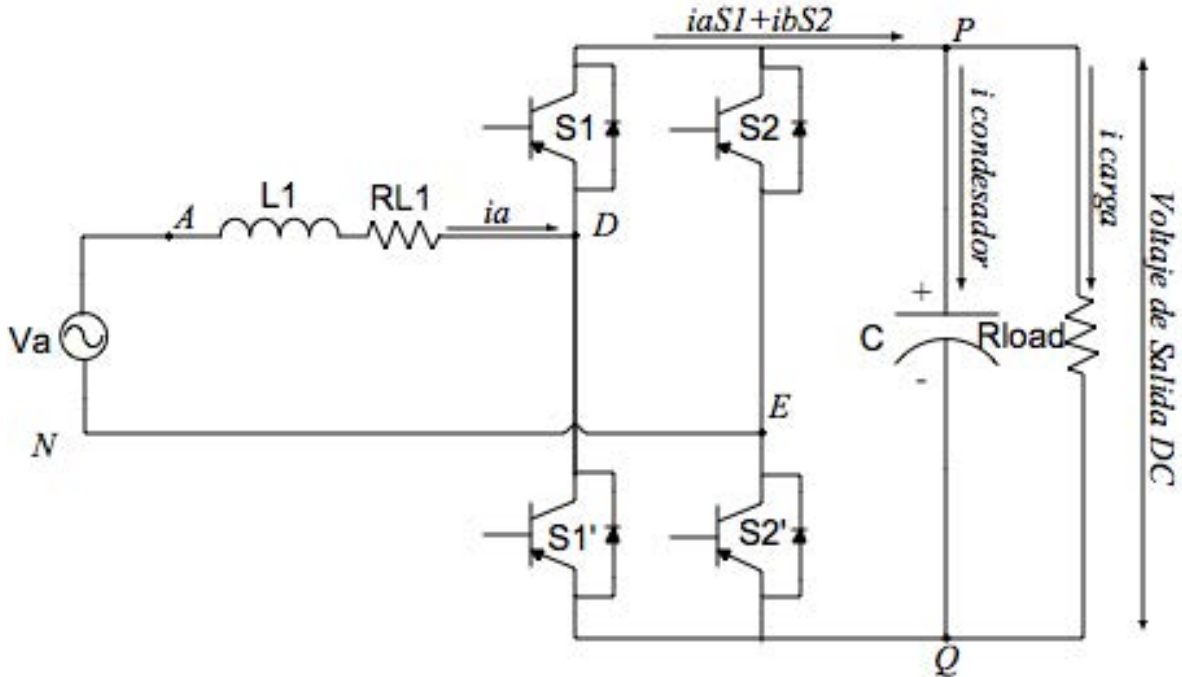


Figura 1-5. Topología bridgeless

El modelo dinámico promedio de la planta puente obtenerse a través de las leyes de Kirchhoff de Voltaje y corriente, en el cual se realiza una malla desde la fuente de voltaje, recorriendo la inductancia y cerrando el camino con los transistores, la ecuación 1, refleja esta ley.

$$V_{source} = V_L + V_{RL} + V_{switch} \quad (1)$$

Donde

$$V_{source} = A \sin(\omega t), V_L = L \frac{di}{dt}, V_{switch} = uV_{dc}, V_R = iRL \quad (2)$$

$$A \sin(\omega t) = L \frac{di}{dt} + iRL + uV_{dc} \quad (3)$$

Reorganizando la ecuación.

$$L \frac{di}{dt} + iRL = A \sin(\omega t) - uV_{dc} \quad (4)$$

Expresándolo en términos de S

$$i = \frac{1}{Ls+RL} (A\sin(\omega t) - uVdc) \quad (5)$$

Para determinar la dinámica del condensador se realiza una ecuación de corriente de nodos, como en (2),

$$i_{dc} = i_c + i_{Rload} \quad (6)$$

Donde

$$i_{dc} = ui, i_c = C \frac{dv}{dt}, i_{Rload} = \frac{Vdc}{Rload} \quad (7)$$

$$ui = C \frac{dv}{dt} + \frac{Vdc}{Rload} \quad (8)$$

Reorganizando

$$C \frac{dv}{dt} = ui - \frac{Vdc}{Rload} \quad (9)$$

Expresándolo en términos de S

$$\frac{(ui - \frac{Vdc}{Rload})}{Cs} = Vdc \quad (10)$$

Realizando un diagrama de bloques de las ecuaciones resultantes la planta en lazo abierto puede verse como lo muestra la figura 1-6.

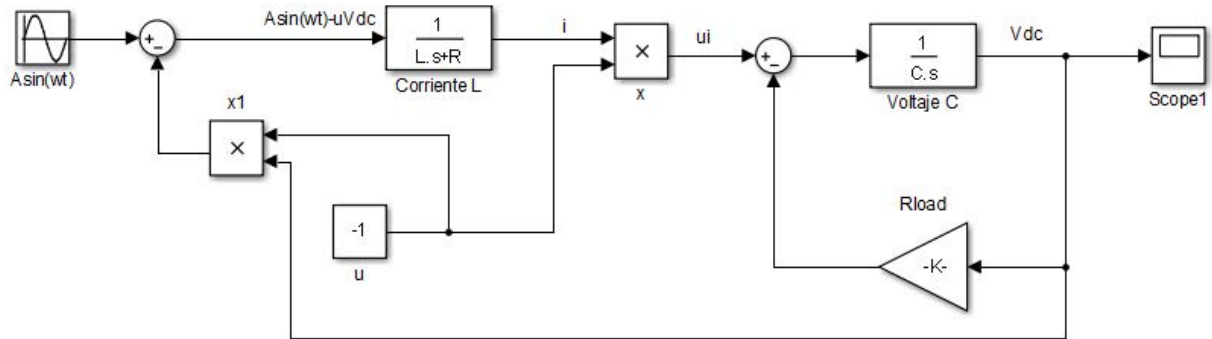


Figura 1-6 Diagrama de bloques del modelo promedio de un PFC bridgeless

1.4 Objetivos de control

Los PFC como cualquier convertidor de potencia del tipo rectificador tiene el objetivo principal de obtener un voltaje DC regulado, que en este caso será la referencia que desea el usuario y será el objetivo de control de voltaje, pero además de este objetivo de control, se agrega otro para este tipo de rectificadores el cual consiste en llevar el factor de potencia lo más cercano posible a la unidad, además de tener una onda de corriente con pocas distorsiones armónicas[19], debido a la definición de factor de potencia, que se encuentra en la ecuación[2, 17].

$$Power\ factor\ (PF) = \frac{Real\ Power}{Apparent\ Power} \quad (11)$$

$$PF = \frac{I_s V_{s,rms} \cos(\theta)}{I_s V_{s,rms}} = \cos(\theta) \quad (12)$$

Realizando una expansión en series de Fourier de la corriente y voltaje

$$PF = \frac{\sum_{n=1}^{\infty} I_s V_{s,rms} \cos(\theta)}{I_s V_{s,rms}} = \frac{\sum_{n=1}^{\infty} I_s V_{s,rms} \cos(\theta)}{\sqrt{\sum_{n=1}^{\infty} I_{sn,rms}^2} \sqrt{\sum_{n=1}^{\infty} V_{sn,rms}^2}} \quad (13)$$

Como se observa en la ecuación (13), el factor de potencia depende de 2 variables, la primera lograr colocar en fase las ondas de voltaje y corriente, y la segunda que el la distorsión armónica total de corriente (THD), sea lo más cercano a 0 posible, en otra palabras que la onda de corriente se asemeje lo más posible a una sinusoidal pura, sin presencia de armónicos o ruidos[17].

De esta forma, llevar el factor de potencia cerca a la unidad en un rectificador PFC, se convierte en 2 problemas de control, el primero seguir una referencia de DC en lado de voltaje, y la segunda seguir una onda seno que este en fase con el voltaje[19]. Ya que la planta solo tiene una entrada U como se observa en el diagrama de bloques de la figura 1-6, los 2 objetivos de control dependen de esta única entrada, por lo tanto existe un acoplamiento entre los 2 objetivos de control.

Dicho acople se refleja con las variaciones de la magnitud de la onda seno de corriente de entrada, suponiendo que ya se ha alcanzado el otro objetivo de control que consiste en seguir una onda seno en fase con el voltaje; Al tener variación en la amplitud de la corriente de entrada inherentemente también se tendrá una variación en el voltaje DC salida, como se evidencia en la ecuación 9. Por lo tanto el sistema de control del voltaje DC tiene como acción de control modificar la amplitud de la onda seno de referencia para el siguiente sistema de control, cuya acción de control será el tiempo que permanecerán encendidos y apagados los transistores de potencia. De esta manera la acción de control que entra a la planta puede cumplir con los dos objetivos descritos anteriormente.

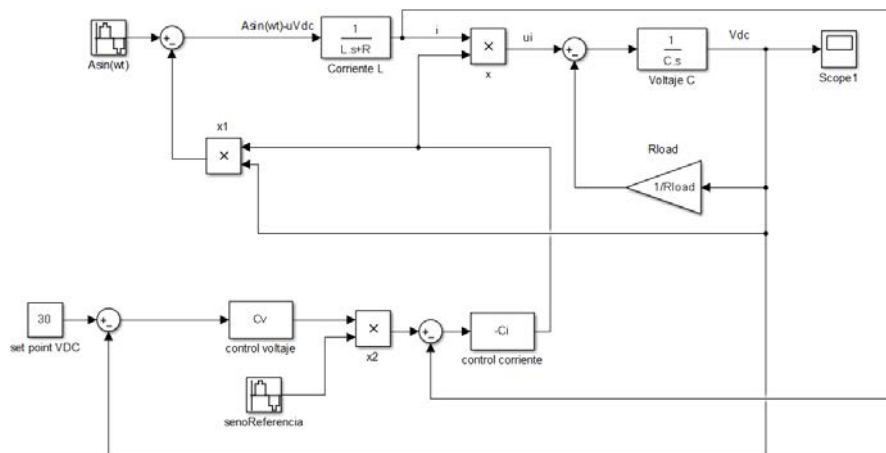


Figura 1-7 Sistemas de control necesarios para alcanzar los 2 objetivos de control

En la figura 1-7, se observa un diagrama de bloque donde se agregan los dos controladores necesarios para poder cumplir con los objetivos de control. En el diagrama anterior aparece un bloque de nombre “seno de referencia”, que es la señal que debe escalarse para lograr cumplir con el objetivo de voltaje, dicha señal normalmente puede ser la misma sinusoidal de entrada para que el sistema de control de corriente siga una señal en fase con el voltaje, aunque normalmente las redes eléctricas de distribución el voltaje tiene presencia de armónicos, lo cual no la hace una referencia totalmente sinusoidal, por esta razón hay que agregar un filtro, para que la referencia de corriente sea lo más sinusoidal posible; en este punto hay que tener especial cuidado a la hora de agregar dicho filtro, ya que estos generan fase en las señales lo que puede causar desfases entra la señal de corriente de entrada y voltaje, provocando que el factor de potencia se degrade.

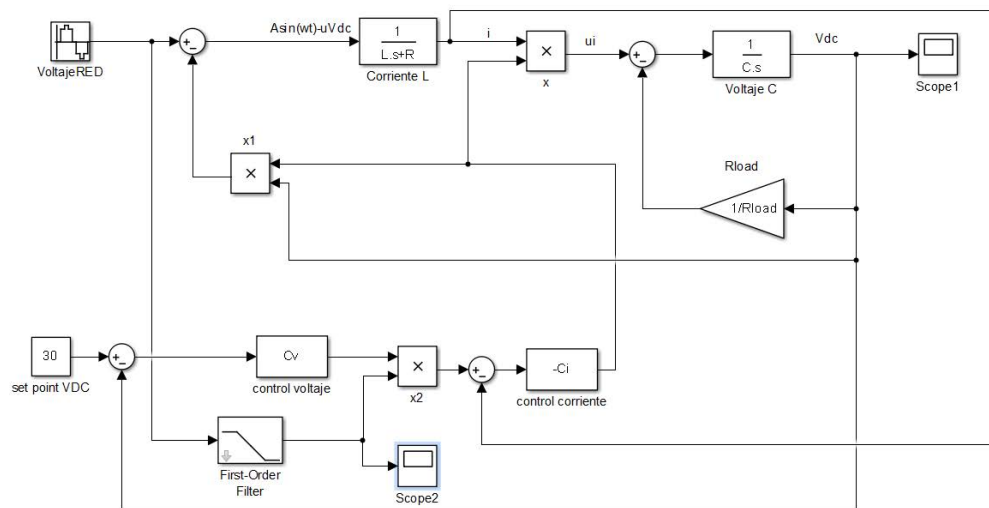


Figura 1-8 Referencia sinusoidal generada con el voltaje de entrada

Para solventar este problema se puede realizar la implementación de sistemas PLL que permiten estimar la frecuencia de la señal de voltaje y generar una nueva señal de referencia totalmente sinusoidal y en fase con el voltaje, garantizando que la señal de referencia del sistema de control de corriente siga la señal necesaria para conseguir un alto factor de potencia (voltaje y corriente totalmente en fase)[21].

Otro punto en que se hace necesario es un filtro en el voltaje DC, ya que tiene una naturaleza ondulatoria, y gracias a este fenómeno el sistema de control no puede producir un DC totalmente constante, lo cual produce que el error de voltaje sea ondulatorio y por lo tanto el producto de la señal de referencia sinusoidal y la salida del control de voltaje produzca una onda que no es totalmente sinusoidal, como se muestra en la simulación de la figura 1-11, por lo tanto se acostumbra a agregar un Filtro que suavice el rizado del voltaje DC, para de esta manera mitigar los efectos de este sobre la señal de referencia que sigue la corriente.

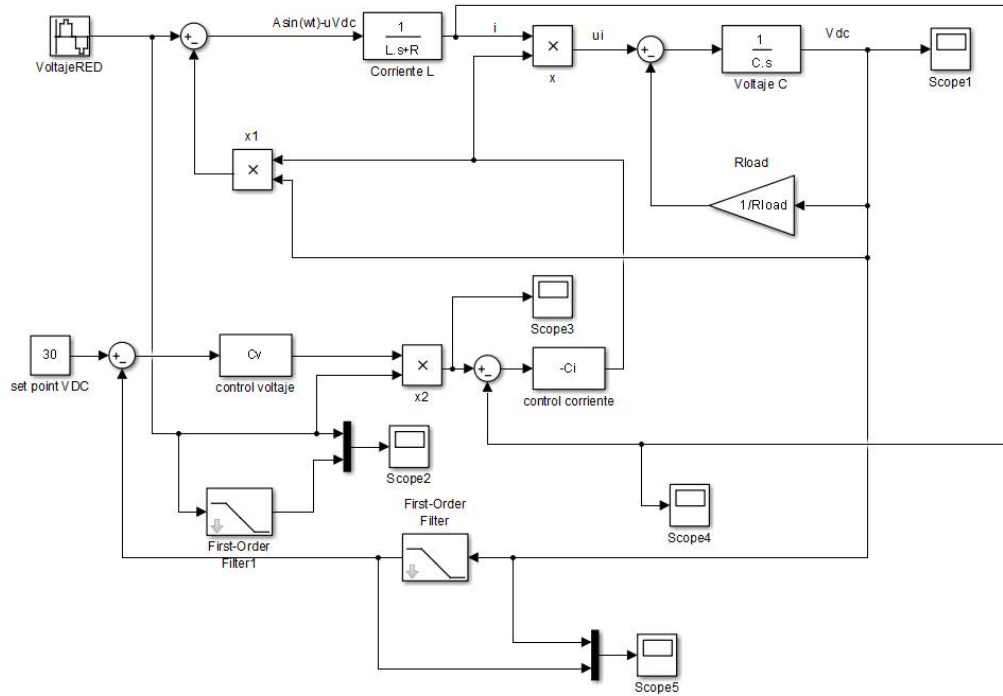


Figura 1-9 Filtro pasa bajos para el rizado del voltaje DC

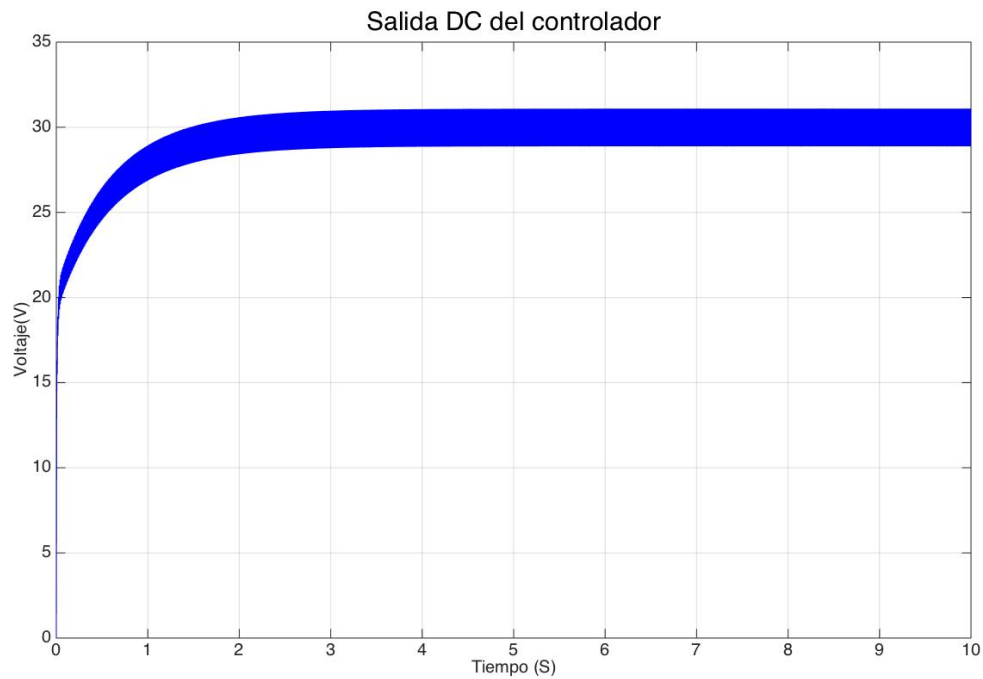


Figura 1-10 Voltaje de salida del rectificador

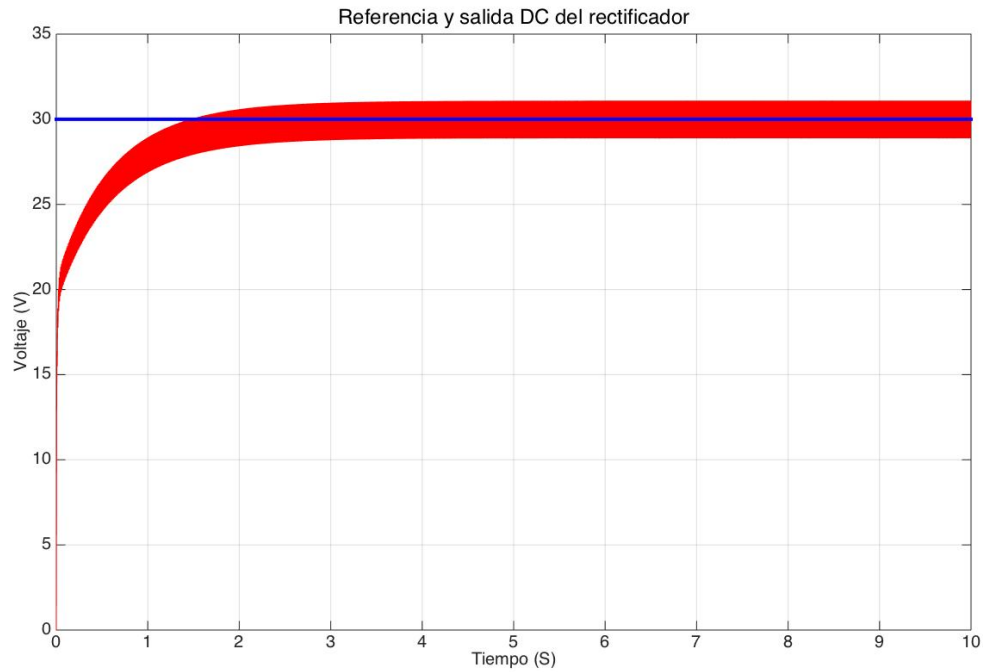


Figura 1-11 Referencia y salida de voltaje DC

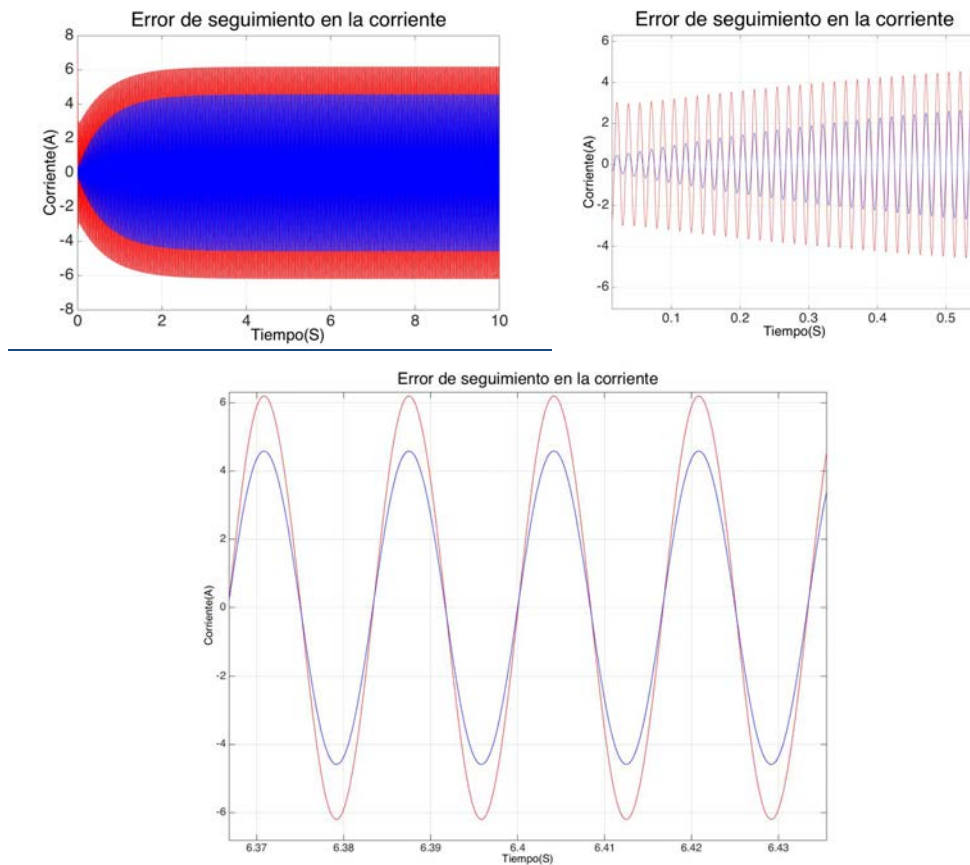


Figura 1-12 Referencia de corriente y corriente de entrada

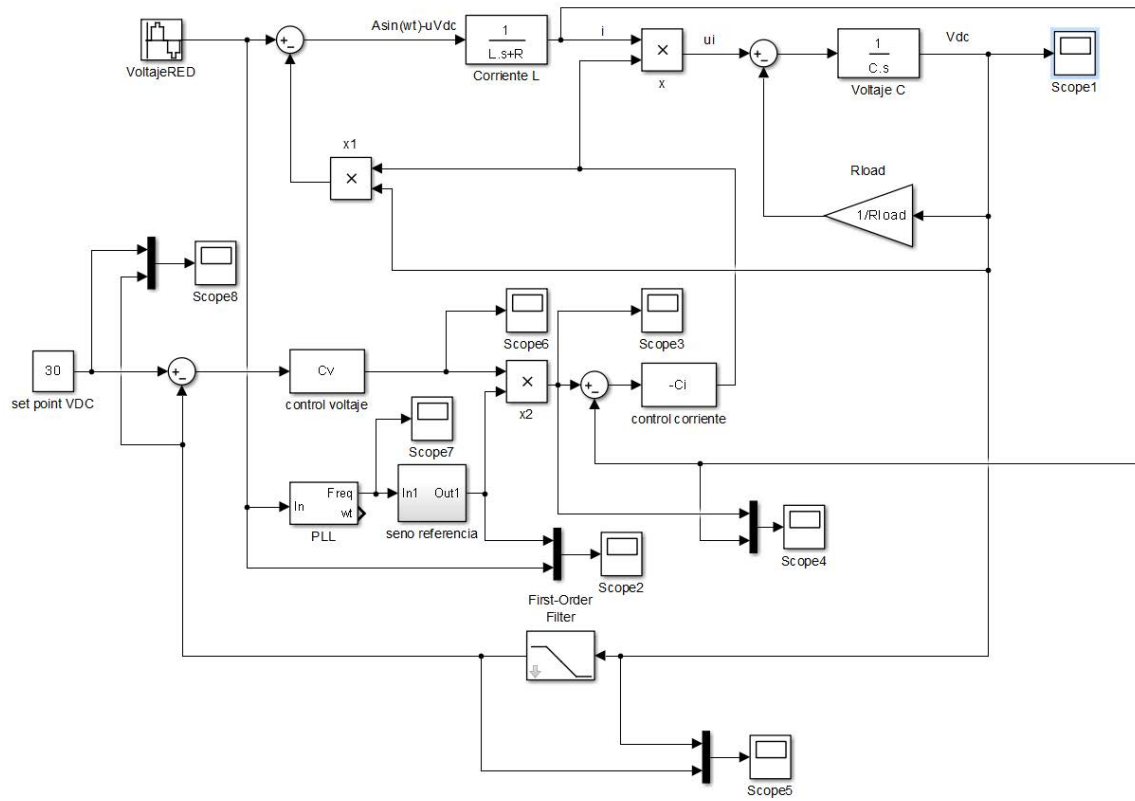
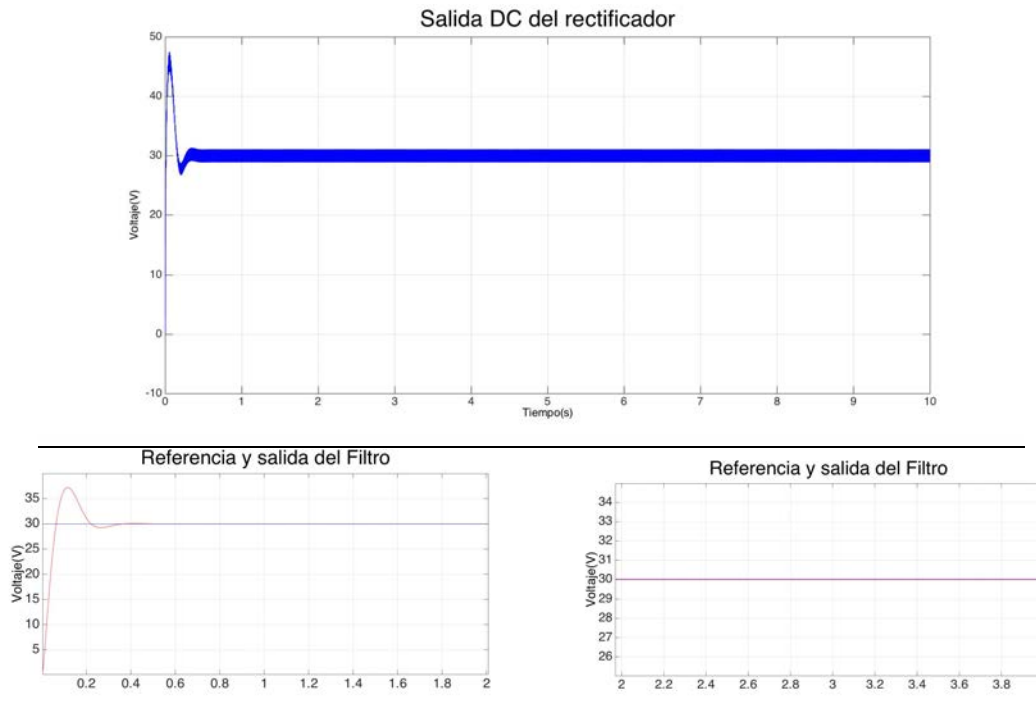


Figura 1-13 Simulación del sistema, generando la señal de referencia de corriente con PLL



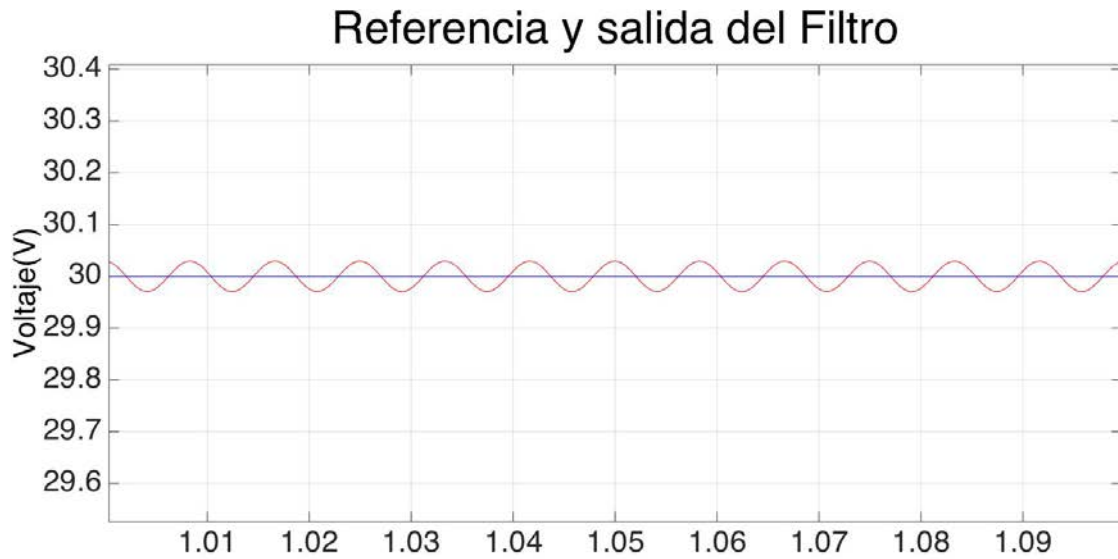


Figura 1-14 Referencia DC y Salida DC con el PLL

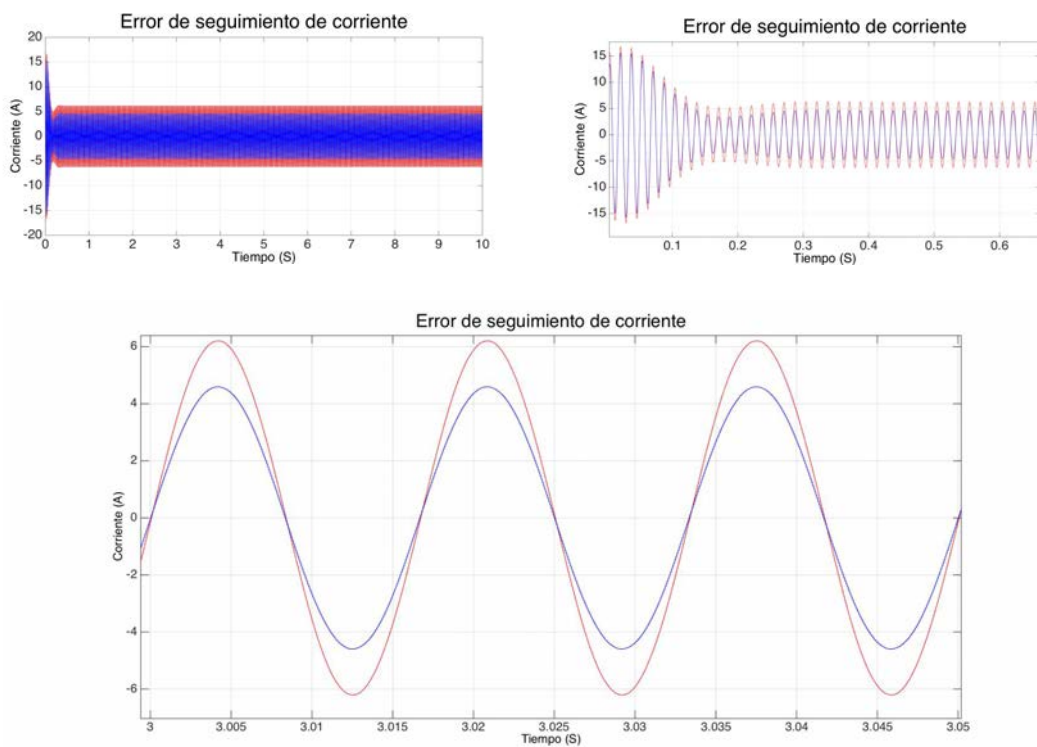
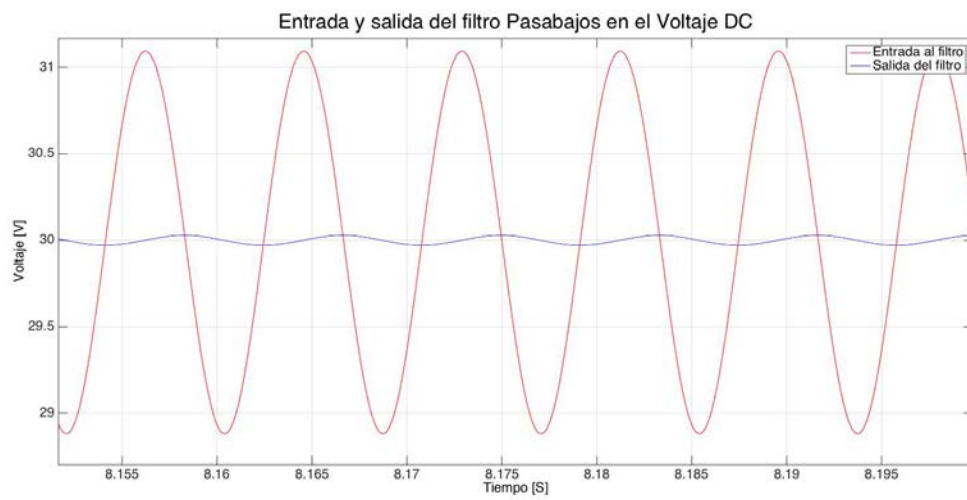
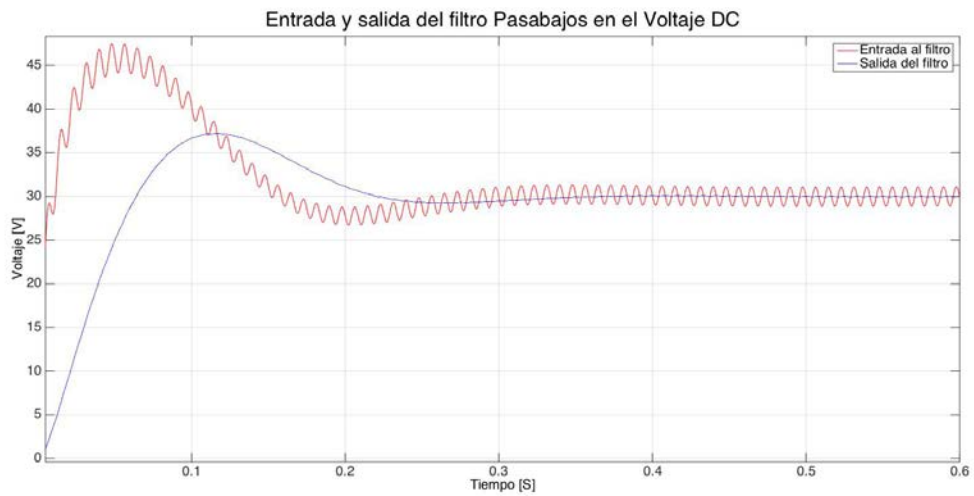
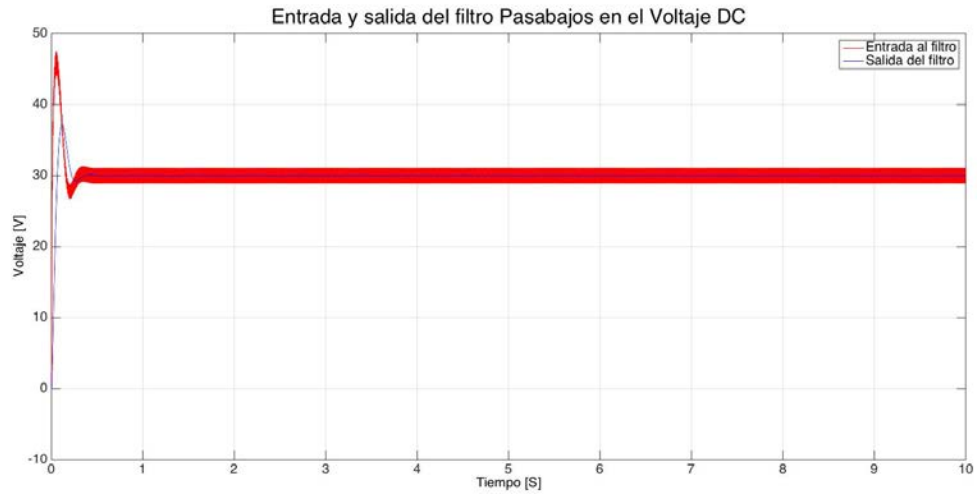
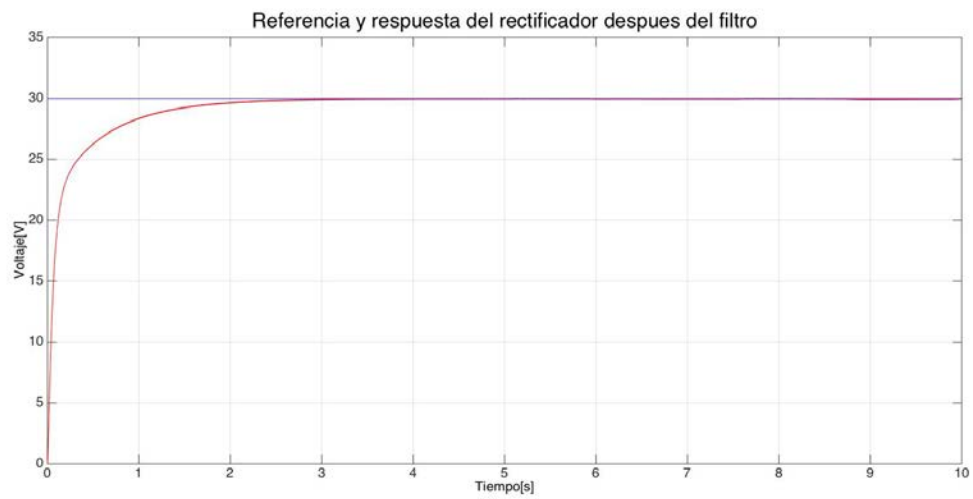
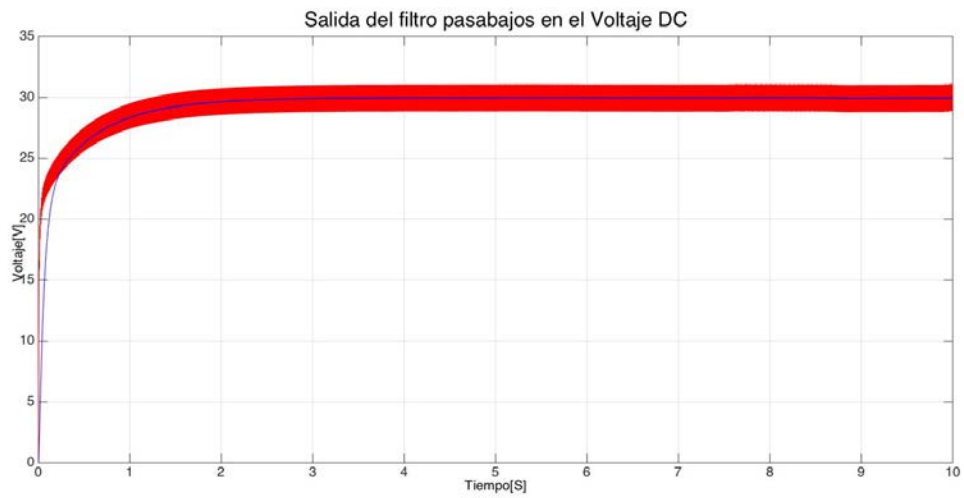
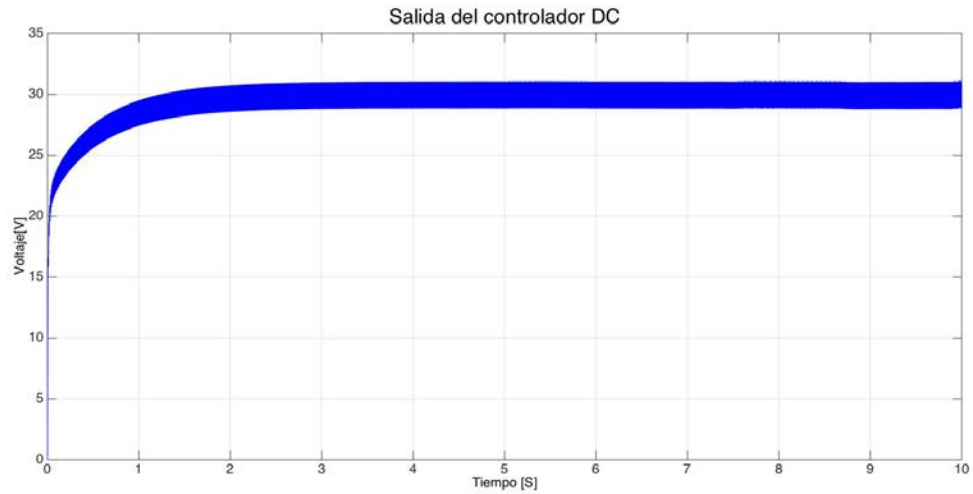


Figura 1-15. Referencia de corriente y corriente de entrada





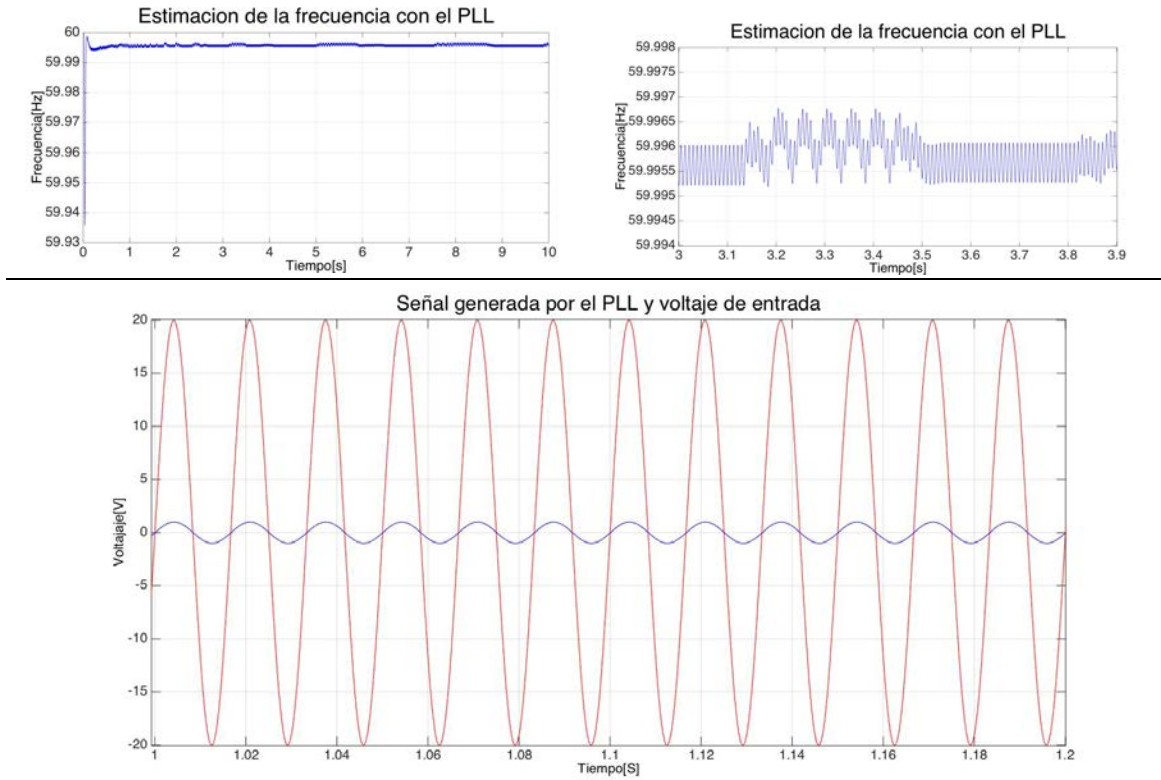


Figura 1-16 a) Frecuencia estimada por el PLL, B) frecuencia estimada por PLL mas de cerca, C) Voltaje de entrada y señal seno generada

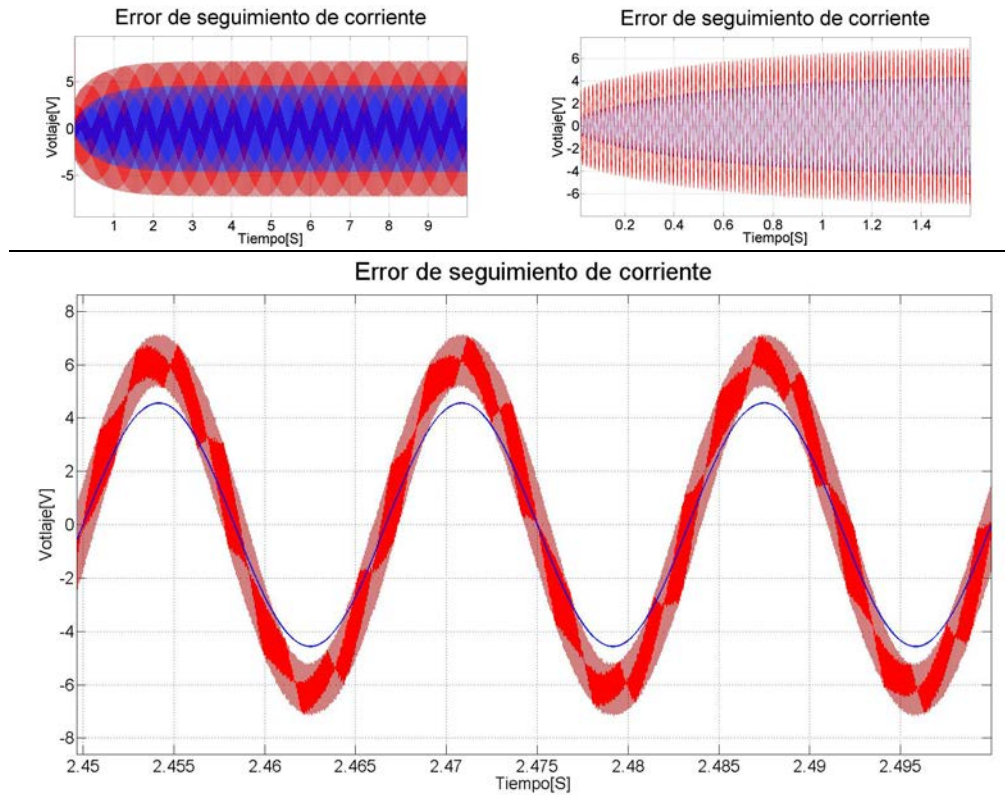


Figura 1-17 Referencia de corriente generada con PLL, Corriente entrada

1.5 Simulación de la planta con control PI en el Toolbox SIMPOWERSYSTEM de Simulink®

En las simulaciones anteriores se maneja un modelo promediado en Simulink®, pero gracias a al Toolbox SIM POWER SYSTEM de Matlab, en Simulink® puede realizarse simulaciones de los controladores en una forma más cercana a la realidad, utilizando una simulación de tipo conmutada, donde la salida de los controladores se implementa una modulación PWM a 15KHz y se le agrega el tiempo muerto necesario para que los 2 transistores de potencia no queden encendidos al mismo tiempo generando un cortocircuito que puede dañar el rectificador.

En dicha simulación los parámetros del sistema, inductancia, condensadores fuentes de voltaje, son iguales a los parámetros de la simulación del sistema promedio, de tal manera que los resultados de las 2 simulaciones sean lo más cercanos posible, teniendo en cuenta que al ser un sistema conmutado, se evidencia en la corriente de entrada un rizado remanente a la frecuencia de modulación del PWM en este caso 15KHz, que normalmente es eliminada con filtros EMI o de modo común sintonizados con una frecuencia de corte capaz de rechazar los 15KHz sin desfasar las componentes de frecuencia de 50 o 60Hz.

El sistema en lazo abierto funciona como un puente rectificador de diodos normal, debido a la presencia de los diodos reversos en los IGBTs, en la simulación de la figura 1-18, se muestra la forma de la corriente con la planta actuando en malla abierta, y se nota la deformidad de la onda de corriente, la cual al ser suministrada por un diodo debe entregar toda la potencia de la onda de 60Hz en un periodo más corto, provocando que la corriente tenga una forma achatada en los valores cercanos a 0 V, y un pico más alto en las partes cercanas a la cresta de la onda de voltaje[1].

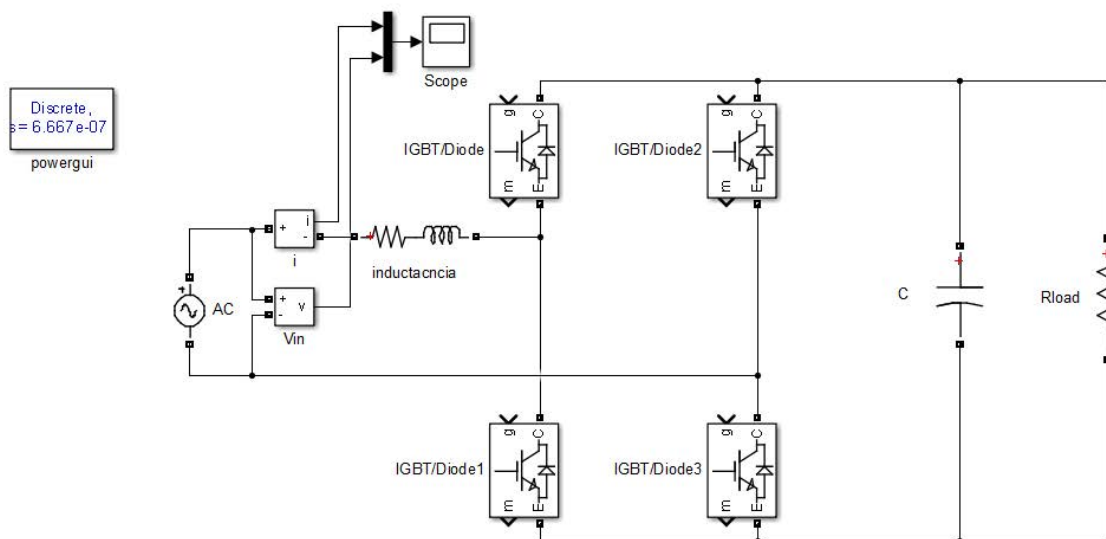


Figura 1-18 Simulación en SIMPOWERSYSTEM de un rectificador bridgeless en lazo abierto

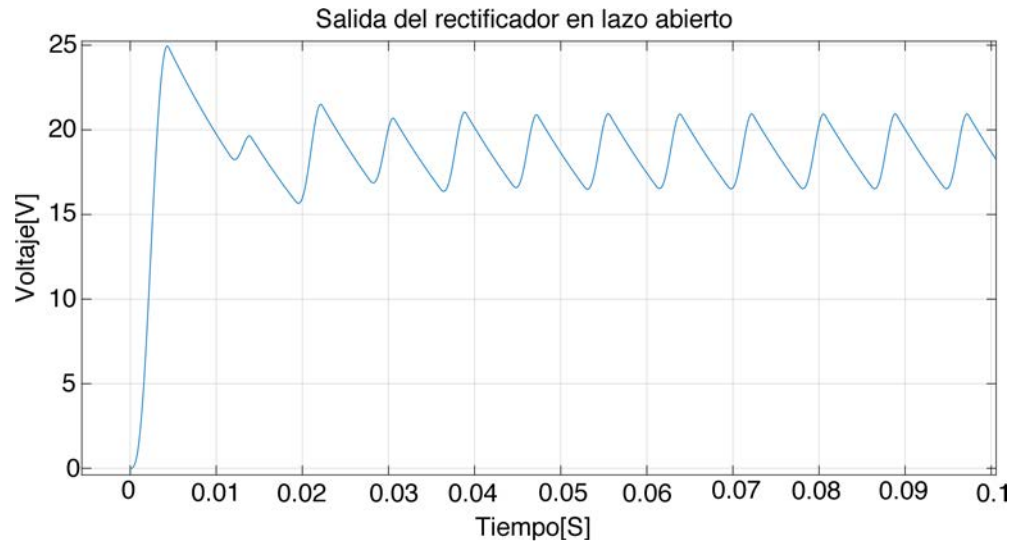
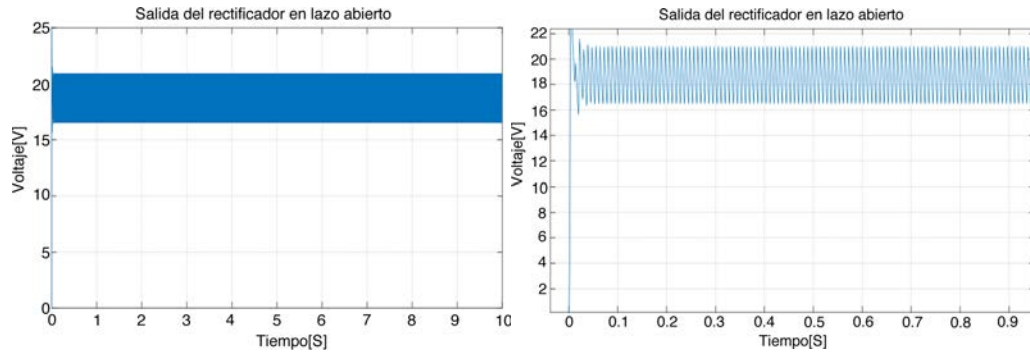


Figura 1-19 Salida DC del rectificador en lazo abierto

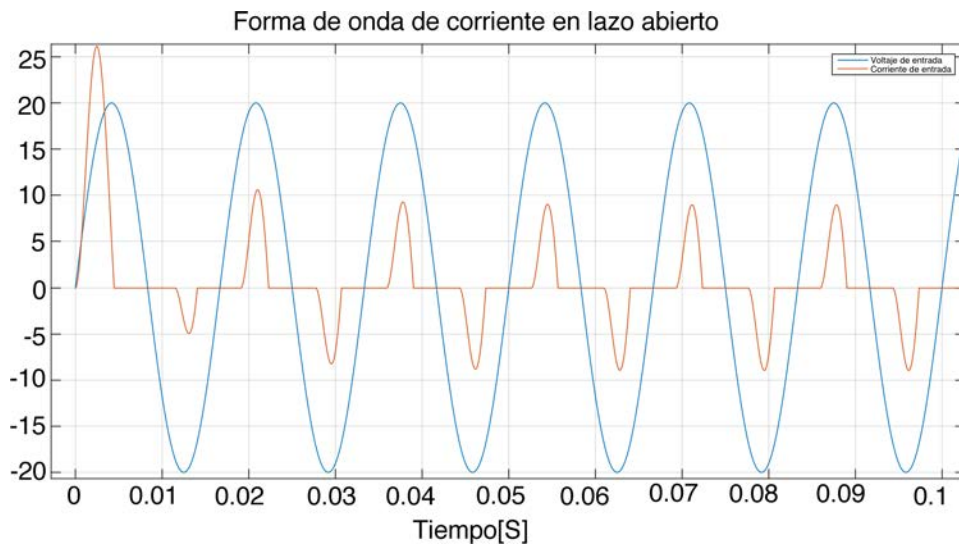


Figura 1-20 Voltaje de entrada y corriente de entrada en lazo abierto

En la simulación de la figura 1-20, se observa una onda de corriente con alto contenido armónico, con un orden próximo al 40%, y un factor de potencia cercano al 0.7, además de no tener la posibilidad de controlar el voltaje DC a salida. Para poder cumplir con las estrategias de control es necesario la implementación de

alguna de las técnicas de control nombradas en el inicio de este capítulo, este trabajo se enfoca únicamente en las técnicas de control lineal en modo continuo donde puede aplicarse la teoría de control automático.

Se implementara inicialmente dos controladores PI (Proporcional integral), que permite cumplir con los objetivos de control planteados en la sección anterior, en la figura 1-20, se muestra una simulación en Simulink® con los dos lazos de control, uno para voltaje con el controlador C_v y el otro lazo de corriente con el controlador C_i , dichos controladores tiene la estructura que se muestra en las ecuaciones (14) y (15).

$$C_i = \frac{0.4s + 0.36}{s} \quad (14)$$

$$C_v = \frac{0.02s + 0.7}{s} \quad (15)$$

Los controladores PI tienen la estructura que se muestra en la ecuación (16)

$$C(s) = k_p \left(1 + \frac{1}{T_i s} \right) \quad (16)$$

$$C(s) = k_p \frac{T_i s + 1}{T_i s} \quad (17)$$

Este controlador “se puede describir como un controlador con un polo en el origen y un cero que se puede ajustar. La posición del cero determina el tiempo de reposición T_i , Aumentar T_i (mover el cero a la derecha) tiene un factor estabilizador, pero reduce la velocidad de respuesta y suele aumentar los sobre picos”[22]

Dichos controladores fueron sintonizados teniendo en cuenta la respuesta en frecuencia del sistema, en los diagrama de Bode de la figura 1-21, se observa el comportamiento de la planta, al agregar el controlador el Bode del sistema en lazo cerrado cambia la forma del Bode la planta, como se muestra en la figura 1-22, donde se observa que la magnitud a 60Hz tiene un valor de 0.118; como se muestra en el modelo del sistema en las ecuaciones (5) y (10), el voltaje AC menos el producto de la acción de control por el voltaje dc entra al sistema como una señal de perturbación de 60Hz.

Al tener en el diagrama de Bode una magnitud de 0.118, no puede atenuarse 100% esta perturbación, por lo tanto el error de seguimiento en el lazo de corriente no es igual 0, implicando que la corriente no alcance la magnitud que realmente el sistema de control le indica, dicho comportamiento se muestra la figura 1-25.

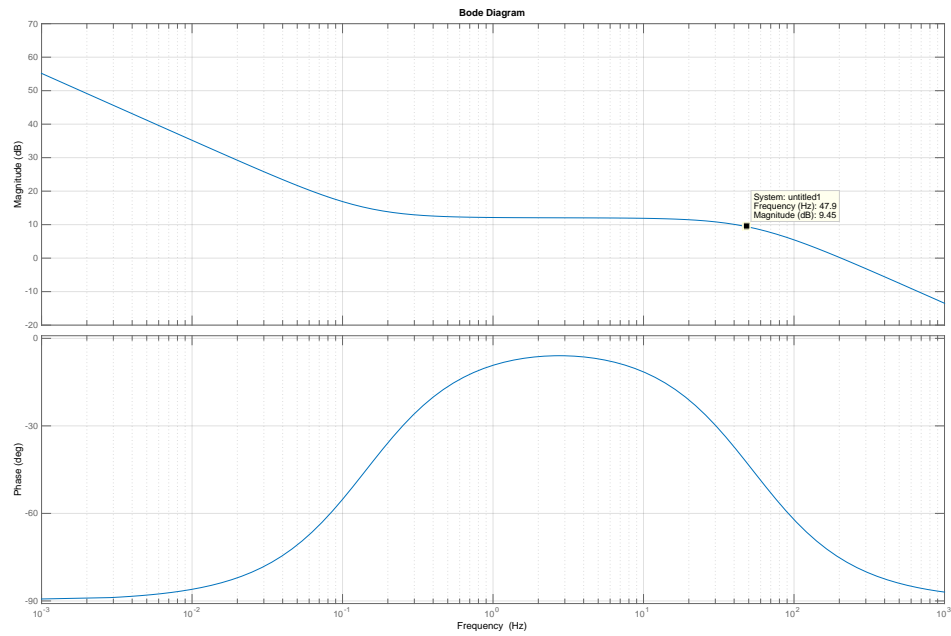


Figura 1-21 Diagrama de Bode del controlador PI por la planta

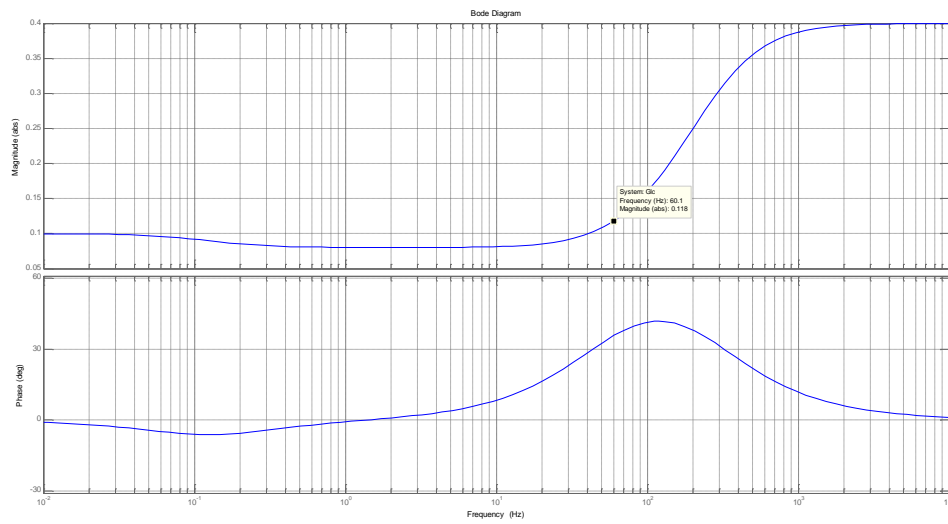


Figura 1-22 Diagrama de Bode de la respuesta frecuencia del lazo cerrado de corriente

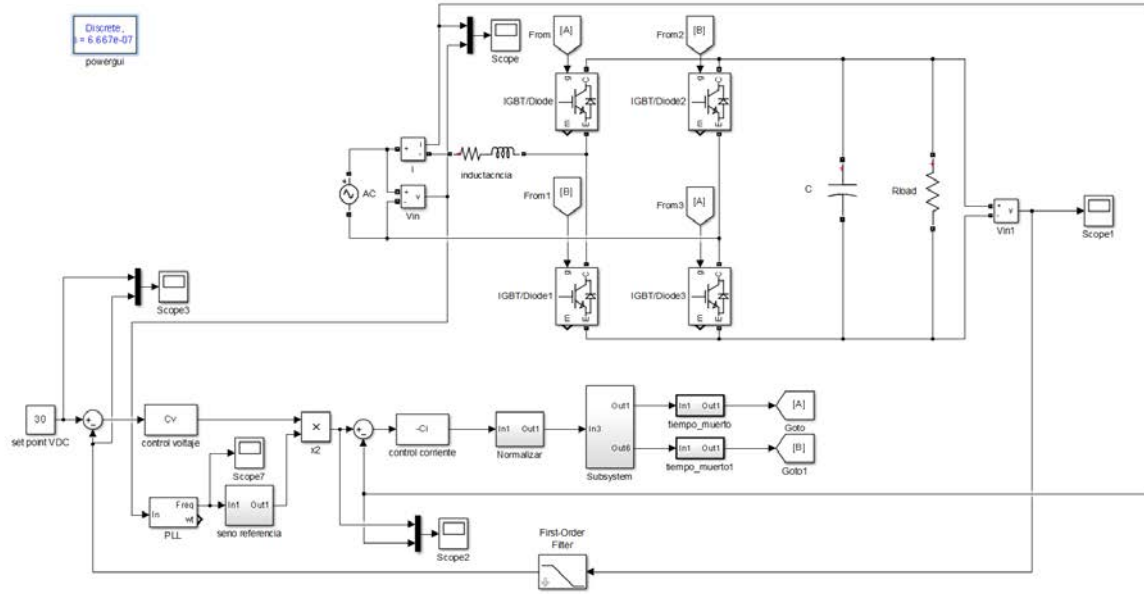


Figura 1-23 Simulación en Matlab de los 2 lazos de control

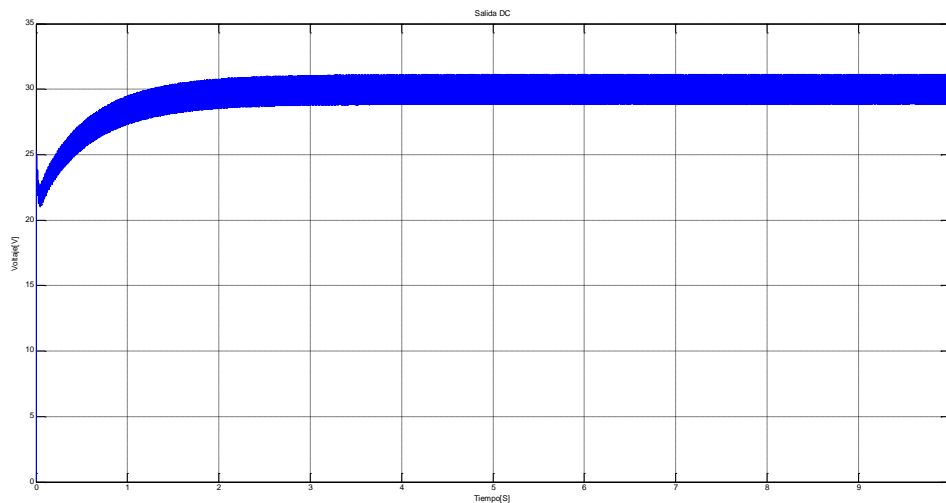


Figura 1-24 Simulación de Salida DC del sistema

El lazo de voltaje, se controla también con un PI, como el que se muestra en la ecuación 15, dicho PI debe tener una acción de control notablemente más lenta que el control de corriente (100 veces o más lento), para que de esta forma las 2 acciones de control se acoplen y produzcan un comportamiento adecuado en el sistema, cuando el control de voltaje es lo suficientemente lento el lazo de corriente ve la respuesta del lazo de voltaje de forma estática, de esta manera los dos sistemas pueden coexistir sin degradar el comportamiento del rectificador.

En la sintonización de dicho lazo hay que considerarse el filtro pasa bajos (si se agregó) que atenúa el rizado del voltaje DC, ya que este agrega una dinámica extra al sistema. Normalmente, un controlador de tipo PI es suficiente para

alcanzar el objetivo de control de un voltaje DC, esto se debe a que en la estructura del PI, se encuentra un integrador, que basado en el principio del modelo interno puede seguir referencias del tipo continuo o de frecuencia 0, con un error de posición igual a cero en estado estacionario; debido a este mismo principio el integrador también permite rechazar perturbaciones de este mismo tipo (DC)[23].

Normalmente las perturbaciones que afectan el bus DC son cambios bruscos de carga, desbalances en voltajes trifásicos de entrada, o perturbaciones en la red eléctrica como SAGs y SWELL; los cambios bruscos de carga pueden considerarse como una perturbación de tipo DC, por lo tanto el control PI puede rechazar dicha perturbación de acuerdo a lo explicado en el párrafo anterior; pero si la variación de carga es lo suficientemente grande, es decir, se aleja del punto de linealización elegido para el diseño de los controladores, el sistema puede entrar en una operación en la que el desempeño total se degrada, un ejemplo clásico de este comportamiento es cuando el rectificador tiene plena carga y esta se desconecta, en otras palabras pasar de la condición de plena carga a vacío.

Esto también muestra que un compensador PI no pueden controlar la salida del rectificador, en todos los puntos de operación, normalmente entre menos carga tenga el rectificador es un punto de operación donde los controladores se les hace más complicado realizar su trabajo, ya que normalmente entran en una etapa de saturación de las señales de PWM (la señal de control sale de rango de operación que es entre 0 y 1)[1]. Debido a esto en la industria los rectificadores tienen un punto de operación donde ocurre una conmutación de controladores, típicamente en vacío o en condiciones de baja carga se cambia a un modo de control discontinuo con un controlador tipo proporcional, que es suficiente para lograr el objetivo de control de mantener un voltaje DC requerido, pero la señal de corriente de entrada se degrada.

En las figuras 1-25 y 1-26 se muestra la respuesta de una simulación del controlador de voltaje, en la figura 1-26 se observa la comparación de la señal de referencia, y la salida del rectificador pasando por el filtro pasa bajos, y se observa que efectivamente el controlador puede llegar a dicha referencia con un error de estado estacionario de cero. En la figura 1-25 se exhibe la salida real del rectificador la cual tiene un comportamiento de rizado, debido al proceso de descarga y carga del condensador. Y finalmente se presenta en la figura 1-27 la variación de la amplitud de la corriente de entrada, que es la acción de control que usa el sistema para aumentar el voltaje DC de la salida, y poder alcanzar la referencia. En esta última figura se observa que a pesar de la variación en la referencia sinusoidal, la corriente de entrada sigue manteniendo su frecuencia, fase y forma, debido a la sintonización mucho más lenta del control de voltaje con respecto al control de corriente.

Otro punto que puede observarse es el problema que tiene el doble lazo de control con base a controladores PI, de no poder alcanzar la amplitud de la referencia de corriente como se expuso anteriormente, lo cual obliga al control de voltaje a

aumentar la referencia de corriente mas de lo necesario para poder alcanzar la referencia de voltaje deseada. Esto muestra que existe un error de tipo sinusoidal en estado estacionario considerable (dependiendo de la sintonización del control PI de corriente).

Otro problema que se presenta con frecuencia en las redes de voltaje de distribución es la presencia de armónicos en la señal de voltaje, si se observa nuevamente el diagrama de Bode la figura 1-22, se ve que entre mas altas la frecuencias el nivel de atenuación disminuye, al punto que en frecuencias del orden de 300Hz, el control de corriente no puede atenuar señales de estas frecuencias o mayores. Ya que el voltaje de la red comercial entra como una perturbación al sistema, y esta llega contaminada con armónicos. El sistema no puede absorber dichas señales lo cual genera que el seguimiento del lazo de corriente se degrade, provocando una reducción tanto en el factor de potencia como en el THD de la señal de corriente.

Ahora, debido a lo expuesto en todo este capitulo, se infiere que pese a que los controladores PI, son una opción sencilla de implementar y que pueden dar ciertas prestaciones necesarias para cumplir con los estándares adoptados en la industria actualmente, la respuesta de los 2 lazos de control se puede mejorar utilizando técnicas de control mas avanzadas que un controlador PI, dichas técnicas serán explicadas en el capitulo siguiente, y se mostraran simulaciones y comparaciones entre ellas, para observar la evolución de los objetivos de control con respecto a estas técnicas.

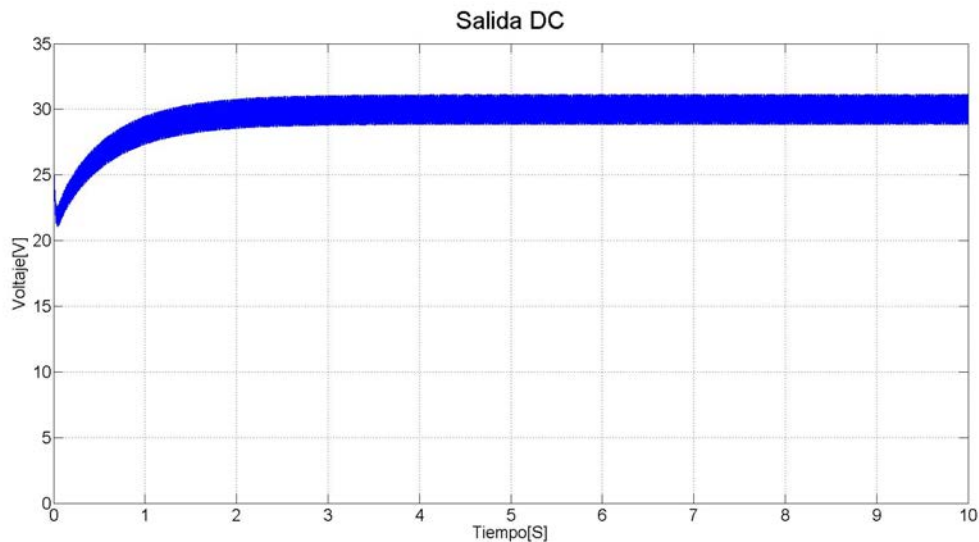


Figura 1-25 Salida del voltaje del rectificador con control PI en el lazo de voltaje

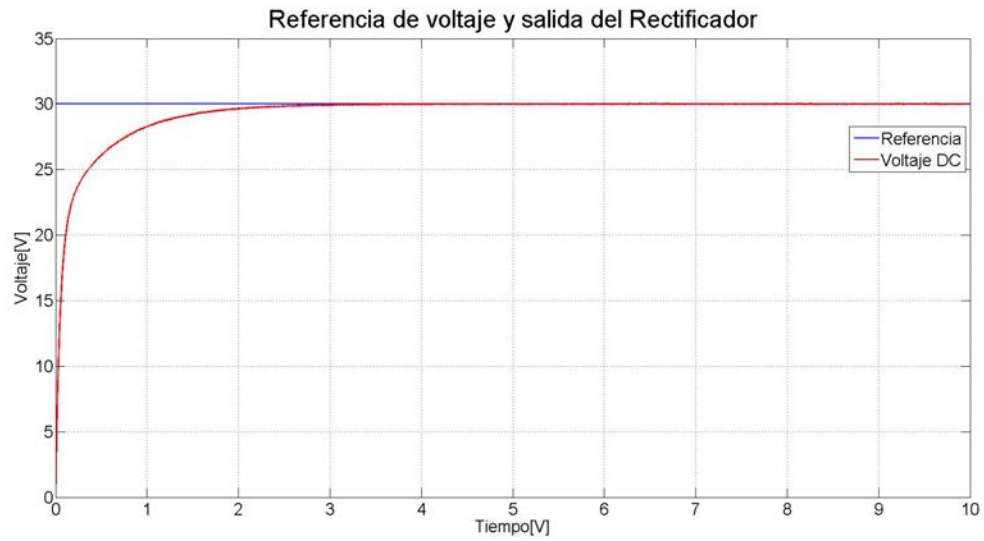


Figura 1-26 Señal de referencia y salida del filtro pasabajos en el lazo de voltaje

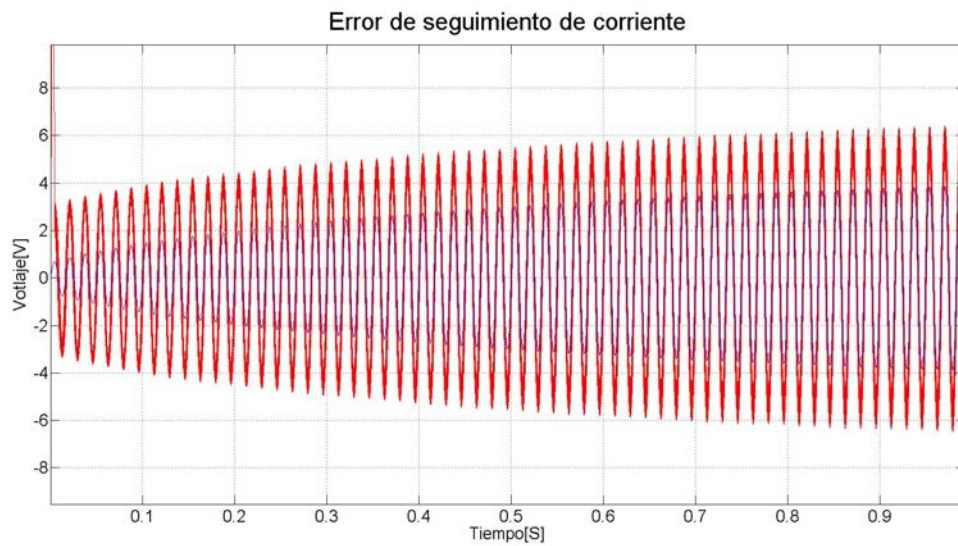


Figura 1-27 Señal de referencia de corriente y Corriente de entrada

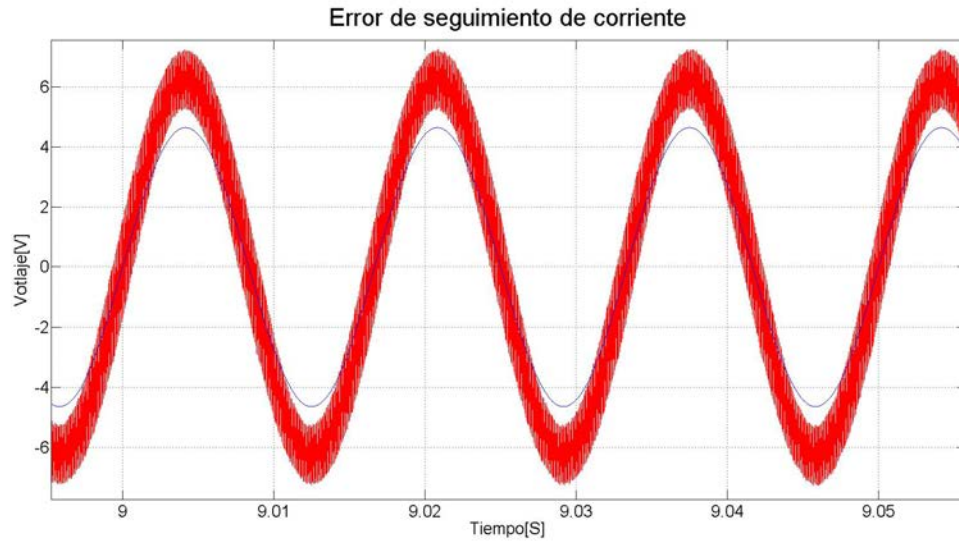


Figura 1-28 Referencia de corriente y corriente de entrada obtenida

2. ESTRATEGIAS DE CONTROL PARA MEJORAR EL DESEMPEÑO DEL RECTIFICADOR PFC

Como se explicó en el capítulo anterior, los rectificadores PFC, necesitan 2 controladores para poder cumplir con los objetivos de control (control de la forma de onda en la corriente de entrada y control del voltaje DC de salida del rectificador), normalmente en la industria se acostumbra a usar controladores de PI, para cumplir con estos objetivos[19].

Lastimosamente el desempeño que brinda este tipo de controladores no es totalmente el óptimo, debido a los problemas expuestos al final del capítulo anterior, por ese motivo este trabajo se enfoca en implementar algunas técnicas de control diferentes a los controladores PI para poder solucionar los impases presentados por este tipo de controladores.

Analizando el problema desde el punto de vista de la frecuencia, se necesita un controlador en lazo de corriente que modifique el comportamiento en lazo cerrado del sistema, obteniendo unas ganancias bastante altas en la frecuencia del voltaje AC de entrada suministrado por la red comercial, normalmente 60Hz o 50Hz, y debido a la presencia de armónicos en los voltajes de entrada, y basado en el principio del modelo interno[23], también se necesita obtener altas ganancias en las frecuencias donde se presentan los mayores niveles de armónicos.

Debido a la naturaleza periódica de las señales, un paso intuitivo que puede seguirse para mejorar el comportamiento del lazo de control de corriente, es agregar controladores del tipo resonante o AFC. Estos controladores se basan en el concepto del modelo interno, en donde se agrega una ganancia infinita en la frecuencia fundamental que se quiere seguir o rechazar[24].

2.1 CONTROL RESONANTE

El control resonante proporciona el seguimiento y rechazo de señales periódicas basado en el principio del modelo interno (IMP), el cual establece que para lograr el rechazo y seguimiento de una señal el modelo interno o generador de dicha señal debe incluirse en el lazo de control[24]. Como modelo interno se utilizan los llamados resonadores, los cuales corresponden a señales sinusoidales de frecuencia y fase determinadas. De esta manera, el seguimiento o rechazo de una señal periódica se realiza mediante la inclusión de resonadores, dependiendo del número de armónicos que se desea representar en el modelo interno. El modelo del resonador para cada frecuencia se puede expresar a partir de la ecuación (1).

$$R_k(s) = g_k \frac{s \cos(\varphi_k) + \omega_k \sin(\varphi_k)}{s^2 + \omega_k} \quad (1)$$

Donde g_k es una ganancia real positiva, φ_k es el corrimiento de fase de $R_k(s)$ a la frecuencia ω_k y define el componente armónico representado.

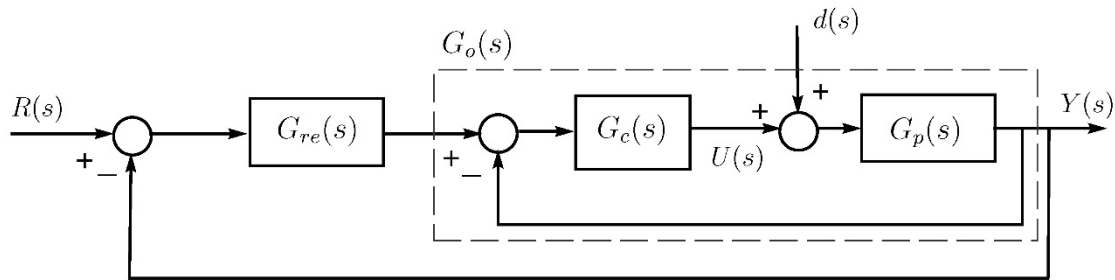


Figura 2-1 Estructura del control basado en resonadores

Como se muestra en la figura 2-1, la estructura usada en el control resonante se compone de dos lazos de control. El lazo interno está compuesto por la planta $G_p(s)$ y un controlador $G_c(s)$ diseñado para proporcionar buenos márgenes de estabilidad. La función de lazo cerrado del lazo interno es $G_o(s) = G_c(s)G_p(s) / (1 + G_c(s)G_p(s))$. El lazo externo está definido por la ecuación (2).

$$G_{re}(s) = R_0(s) + \sum_{k=1}^m R_k(s) \quad (2)$$

Dicho lazo es el encargado de proporcionar el desempeño del sistema en cuanto a seguimiento y rechazo, y está compuesto por:

- 1) $R_0(s)$ que en general se encarga de suministrar el desempeño deseado a bajas frecuencias, incluyendo señales dc.
- 2) un número finito de resonadores con el corrimiento de fase y las ganancias, se definen para asegurar la estabilidad del sistema, determinan la respuesta transitoria del mismo y, por tanto, el desempeño del lazo cerrado[25].

Aplicando un control resonante a la planta en el lazo de corriente con una respuesta en frecuencia como el de la figura 2-2. Se observa la presencia de picos en el diagrama de Bode, dichos picos fueron ajustados a la frecuencia fundamental de la red comercial de energía en Colombia 60Hz, y a sus armónicos impares, tercer armónico 180Hz, quinto armónico 300Hz, Séptimo armónico 420Hz, y noveno armónico 540Hz.

En dichas frecuencias las ganancias es lo suficientemente grande como para rechazar o seguir cualquier señal de estas frecuencias, por lo tanto a diferencia del PI, este controlador es capaz de seguir tanto en fase como en amplitud la señal de referencia de corriente generada por el control de voltaje. Además de rechazar completamente las señales de entrada de voltaje que entran al sistema en forma de perturbación, incluidas las señales armónicas de voltaje sinusoidal.

Normalmente el contenido armónico de las señales de voltaje están en el 3,5,7 y 9 armónico, pero igualmente existen contenidos armónicos en frecuencias más altas, y dichos armónicos pueden ser rechazadas aumentando el número de resonadores agregados en el controlador.

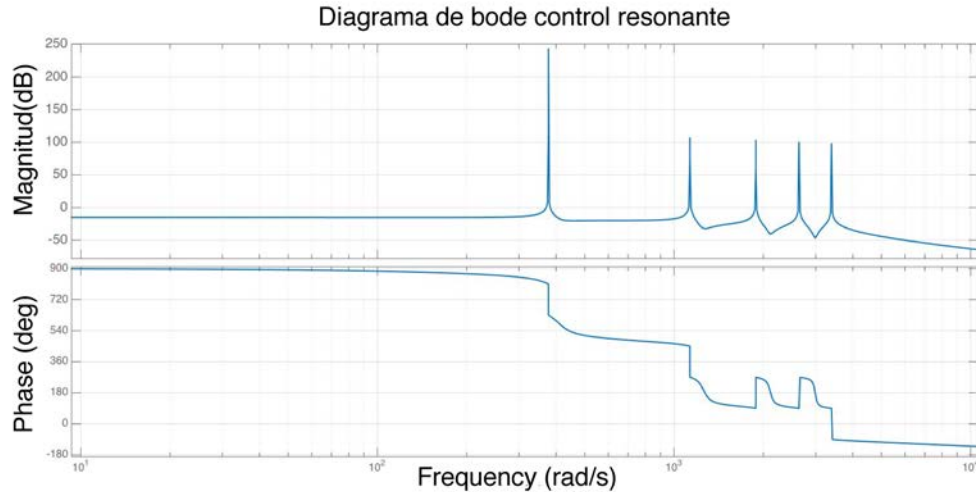


Figura 2-2 Diagrama de Bode del control resonante

En la simulación realizada bajo el esquema de Simulink® usado para mostrar el comportamiento del PI, se realizó una nueva simulación utilizando la estructura del controlador resonante sintonizado de la forma que muestra en la figura 2-1, obteniendo el siguiente diagrama de bloques, dicho controlador tiene una respuesta en frecuencia como el diagrama de Bode de la figura 2-2.

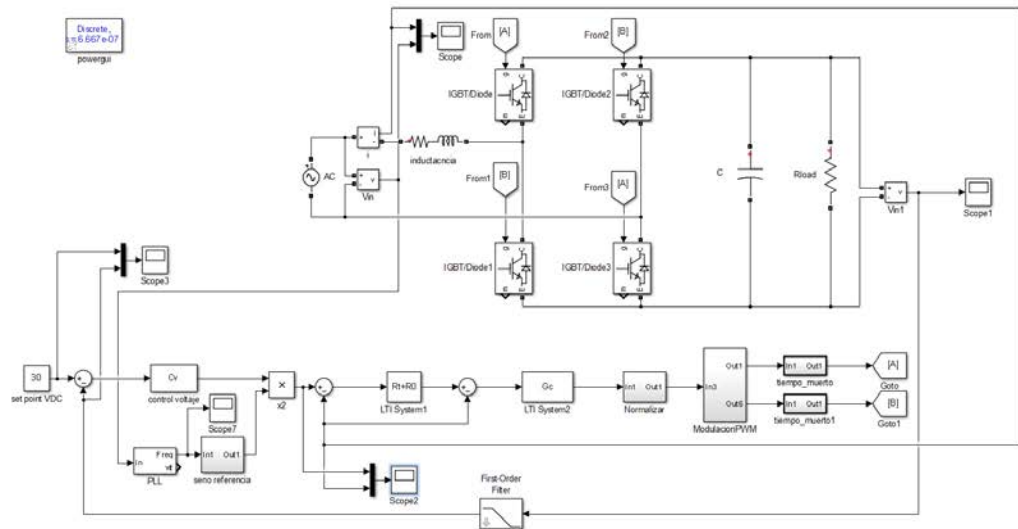


Figura 2-3 Diagrama de bloques del control resonante

Como se observa en la simulación de la figura 1-8, a diferencia del controlador PI, la señal de corriente si alcanza la referencia generada por el controlador de voltaje, resolviendo uno de los principales inconvenientes del PI, en dicha

simulación se usa el mismo controlador en el lazo de voltaje, pese a que tiene problemas como los descritos en el capítulo 1, sirve para el propósito de este trabajo que es el de mejorar el desempeño del lazo de corriente, lo que permite aumentar el factor de potencia, y disminuir el THD de corriente, aumentando la calidad de energía que consume el rectificador para producir el voltaje DC.

Lastimosamente al igual que el controlador PI, el controlador resonante tienen un problema, que consiste en la degradación de su desempeño conforme la frecuencia del voltaje suministrado por la red comercial varíe, ya que al alejarse de los 60Hz se aleja del pico de ganancia que se muestra en el diagrama de bode, por lo tanto ya no se cumpliría con el principio del modelo interno, y no se podría rechazar o seguir la señal a una frecuencia diferente a la de los resonadores agregados en el controlador.

A pesar de ellos existen metodologías que permiten compensar este problema la primera es diseñar un controlador resonante con frecuencia adaptiva, el cual calcula en línea los diferentes parámetros del controlador basados en una estimación de la frecuencia, dicha estimación es fácil de implementar gracias al PLL agregado para generar a señal de referencia que debe seguir la corriente de entrada.

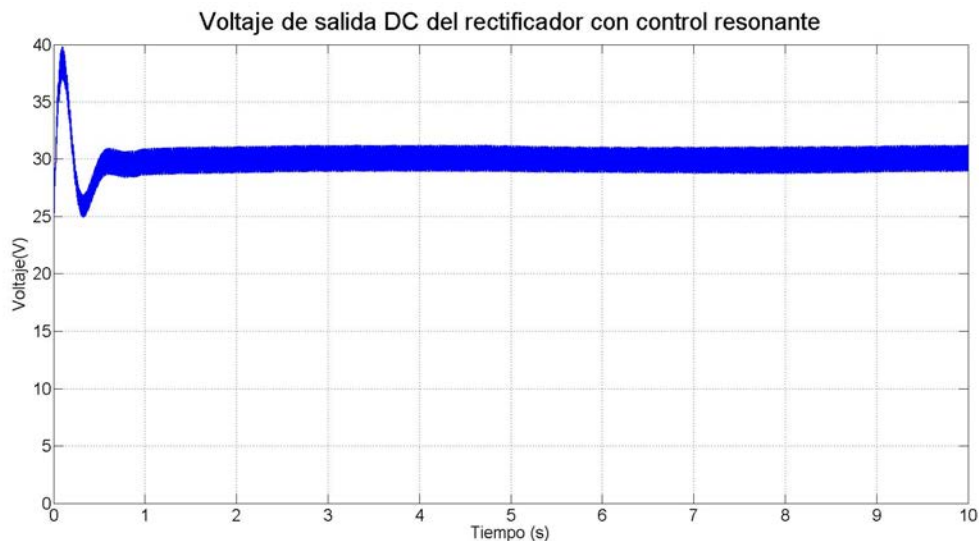


Figura 2-4 Voltaje de salida DC del rectificador con control resonante

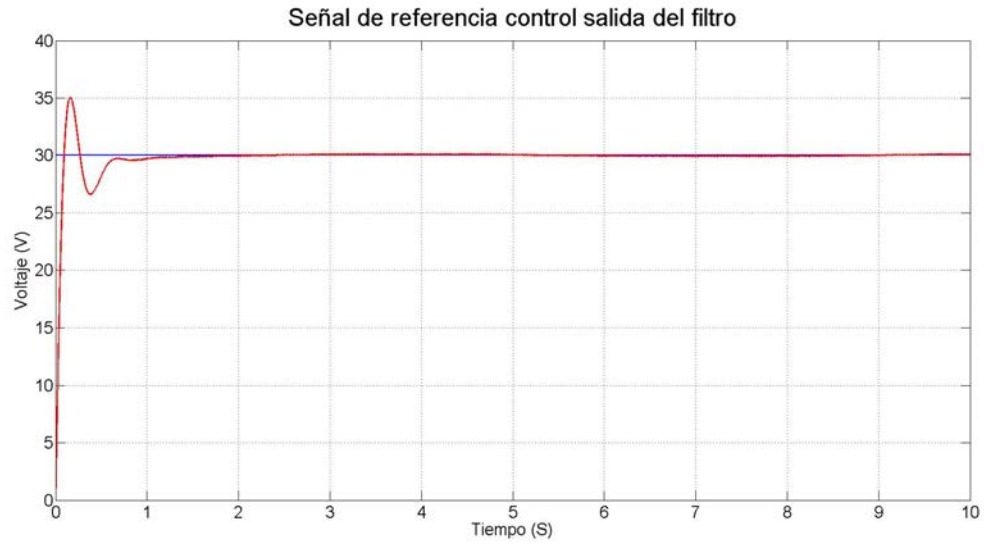


Figura 2-5 Señal de referencia y señal de salida del filtro pasa bajos

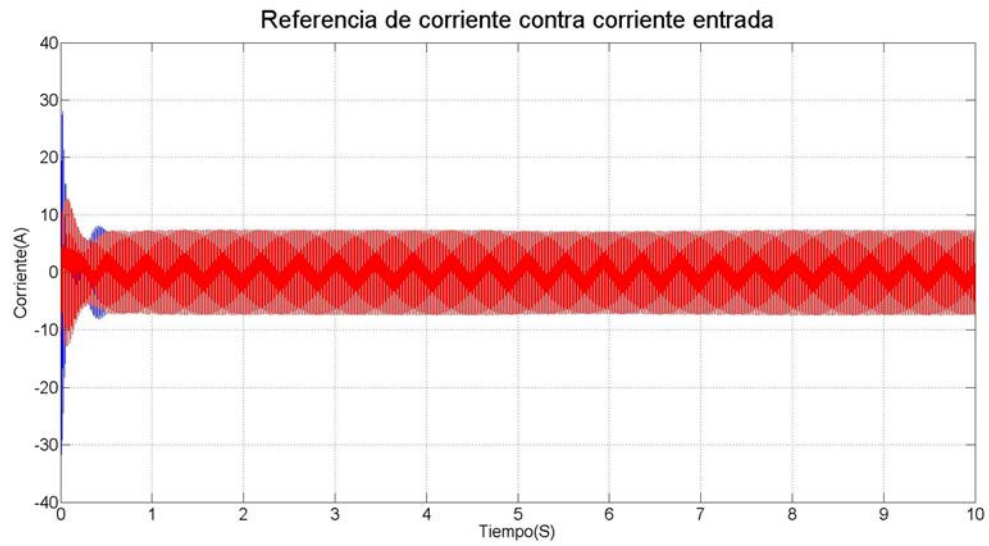


Figura 2-6 Corriente de entrada y señal de referencia

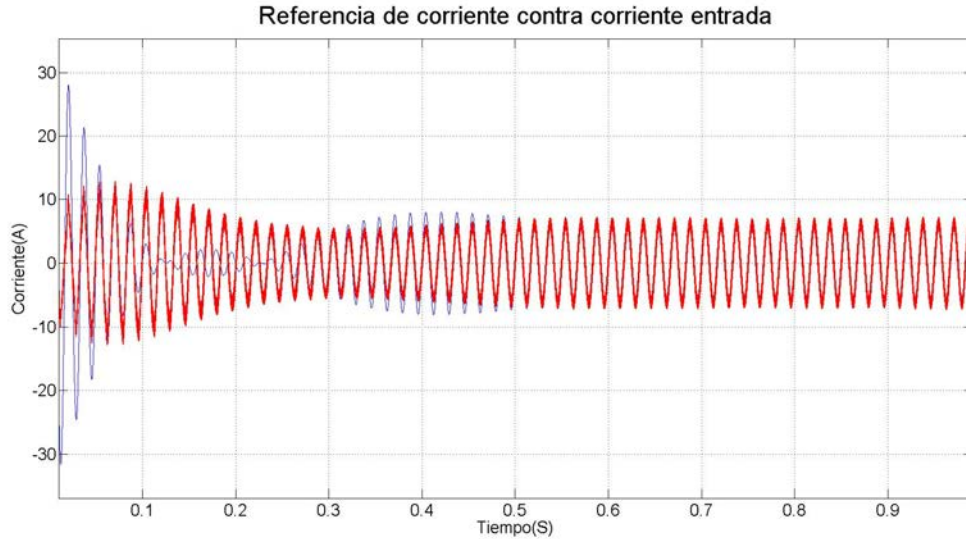


Figura 2-7. Acercamiento del transitorio de la corriente de entrada

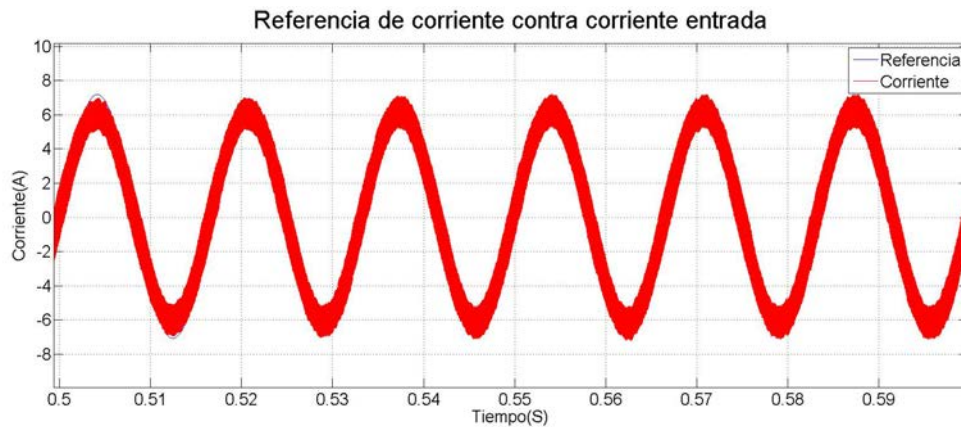


Figura 2-8 Corriente de entrada y referencia en estado estacionario

2.2 Control repetitivo digital

El control repetitivo es una técnica basada en el Principio del Modelo Interno (IMP) al igual que el controladores resonadores utilizada para el seguimiento o rechazo de señales periódicas[25]. El IMP establece que para lograr el seguimiento o rechazo asintótico de una señal, el modelo de dicha señal debe ser incorporado en el lazo de control. En el caso de una señal periódica $r(t)$, de periodo T_p , la obtención del modelo se realiza usando la expansión en series de Fourier de la señal, ver (3)

$$r(t) = a_0 + \sum_{k=1}^{\infty} a_k \cos \frac{2k\pi}{T_p} t + b_k \sin \frac{2k\pi}{T_p} t. \quad (3)$$

De esta manera el modelo generador de la señal resulta dado en (4) [26]:

$$G_r(s) = \frac{1}{s} \prod_{k=1}^{\infty} \frac{\left[\frac{2k\pi}{T_p}\right]^2}{s^2 + \left[\frac{2k\pi}{T_p}\right]^2} = \frac{T_p e^{-\frac{T_p s}{2}}}{1 - e^{-T_p s}}. \quad (4)$$

Con esto, puede observarse que basta simplemente con incluir el siguiente modelo dado en (5) en el lazo de control:

$$\bar{G}_r(s) = \frac{E_2(s)}{E_1(s)} = \frac{1}{1 - e^{-T_p s}}. \quad (5)$$

Este modelo cuenta con polos ubicados en $s = \pm j2\pi k/T_p$, $k \in \mathbb{N}$ lo que le permite proporcionar ganancia infinita en las frecuencias $j2\pi k/T_p$, $k \in \mathbb{N}$, es decir, en la frecuencia fundamental $1/T_p$ Hz y sus armónicos. A su vez, esto asegura un error de seguimiento igual a cero en lazo cerrado cuando este es estable. El modelo (5) puede implementarse usando un bloque de retardo y una realimentación positiva como muestra la Figura 2-9.

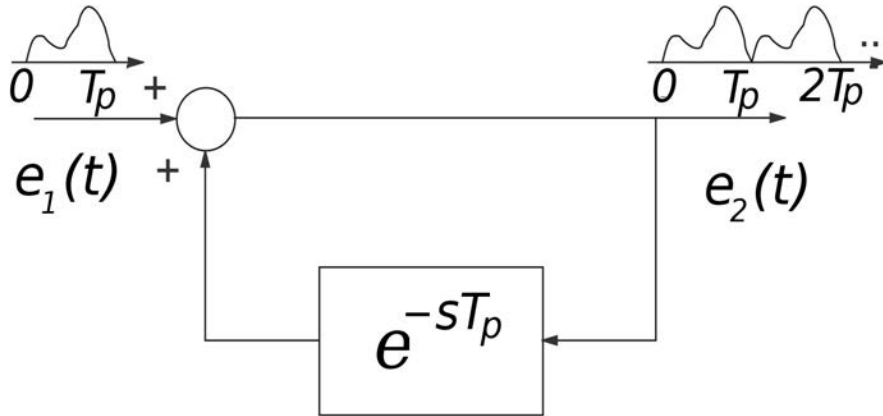


Figura 2-9 Modelo interno continuo de una señal periódica

La implementación discreta de este modelo resulta bastante simple ya que si el periodo T_p es un múltiplo entero del periodo de muestreo T_p , se tiene el controlador mostrado en (6), [27]:

$$G_r(z) = \frac{1}{z^N - 1} \quad (6)$$

Con $N = T_p/T_s \in \mathbb{N}^+$. Otros tipos de modelos internos han sido propuestos dependiendo del tipo concreto de señal a tratar[28, 29]. La principal característica de (6) es que tiene N polos uniformemente espaciados sobre el círculo unitario del plano complejo. De esta manera, el modelo proporciona ganancia infinita en las frecuencias $\omega = 2\pi k/N$, con $k = 0, 1, \dots, N - 1$. Sin embargo, la elevada ganancia del modelo en altas frecuencias compromete la estabilidad y la robustez del sistema. Por ello suelen incluirse dos filtros más: $G_x(z)$, usado para asegurar estabilidad y $H(z)$ usado para proveer robustez ante dinámicas no modeladas en las altas frecuencias (ver figura 2-10). De esta manera, el modelo interno resulta de la forma dada en (7),

$$G_{im}(z) = \frac{H(z)}{z^N - H(z)} \quad (7)$$

Aunque existen diversas estructuras de implementación, la más usada es la estructura “plug-in” mostrada en la figura 2-10. En esta, el controlador repetitivo es adicionado a un controlador existente $G_z(z)$, el cual es diseñado para estabilizar la planta $G_p(z)$.

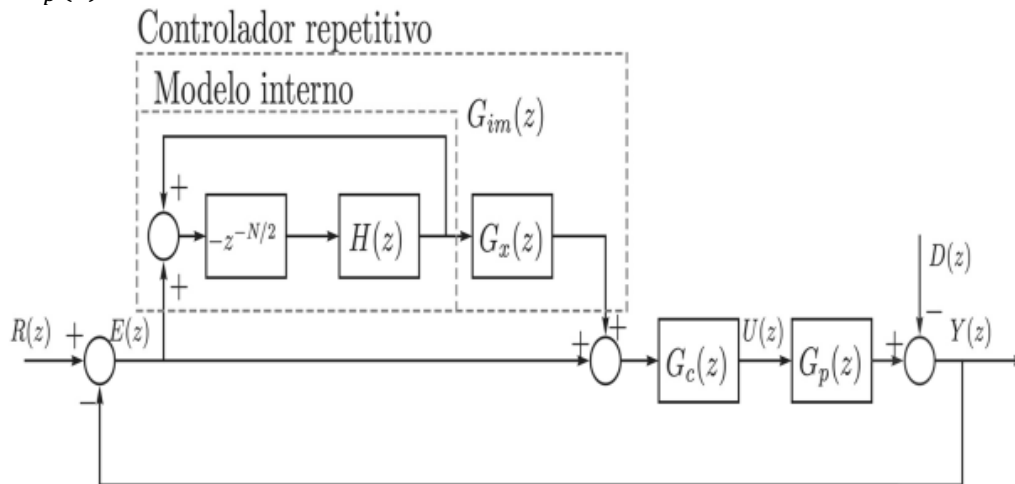


Figura 2-10. Estructura plug-in del control Repetitivo

Teorema 1: el lazo cerrado de la figura 2-10 es estable si se cumplen las siguientes dos condiciones [30], [31]. La primera es que el sistema de lazo cerrado sin el controlador repetitivo es estable. Esto es (8) es estable.

$$G_o(z) = \frac{G_c(z)G_p(z)}{1+G_c(z)G_p(z)} \quad (8)$$

Y la segunda condición es que

$$\|H(z)(1 - G_o(z)G_x(z))\|_\infty < 1 \quad (9)$$

De (9) se desprenden las siguientes consideraciones de diseño: $H(z)$ se diseña de tal manera que tiene ganancia cercana a 1 en el ancho de banda de interés y proporciona atenuación fuera de él. En general $H(z)$ es un filtro FIR pasa-bajos de fase nula [32]. $G_x(z)$ Es un filtro a diseñar. Usualmente, en caso de sistemas de fase mínima $G_x(z) = k_r/G_o(z)$ y en caso de sistemas de fase no mínima el diseño sigue el Controlador de Error de Seguimiento de Fase Cero (ZPETC) propuesto en [27].

Cuando la planta presenta incertidumbre y/o variación en sus parámetros a lo largo de la frecuencia de interés puede ser complicado cumplir con la segunda condición. Esto ocasiona que en caso de grandes variaciones o incertidumbre en la planta, el control repetitivo presente problemas de robustez.

A partir de la segunda condición se puede observar que un punto clave es lograr la cancelación de $G_o(z)$ [32] mediante el filtro $G_x(z)$. Sin embargo, esta cancelación se degrada cuando existen cambios o incertidumbre en la planta. Por lo tanto, es deseable que la cancelación sea lo más robusta posible respecto a cambios o incertidumbre en los parámetros de la planta.

Vale la pena anotar que para los casos en que el sistema es estable y $H(z) = 1$, el principio del modelo interno garantiza el desempeño de estado estacionario sin afectarse por la variación de los parámetros de la planta. Para $H(z) \neq 1$ el desempeño sólo podrá afectarse en caso de atenuaciones en la ganancia de la planta de más de 40 dB en la zona de los armónicos. Por lo tanto no es relevante realizar análisis de desempeño ante los cambio/incertidumbre de los parámetros.

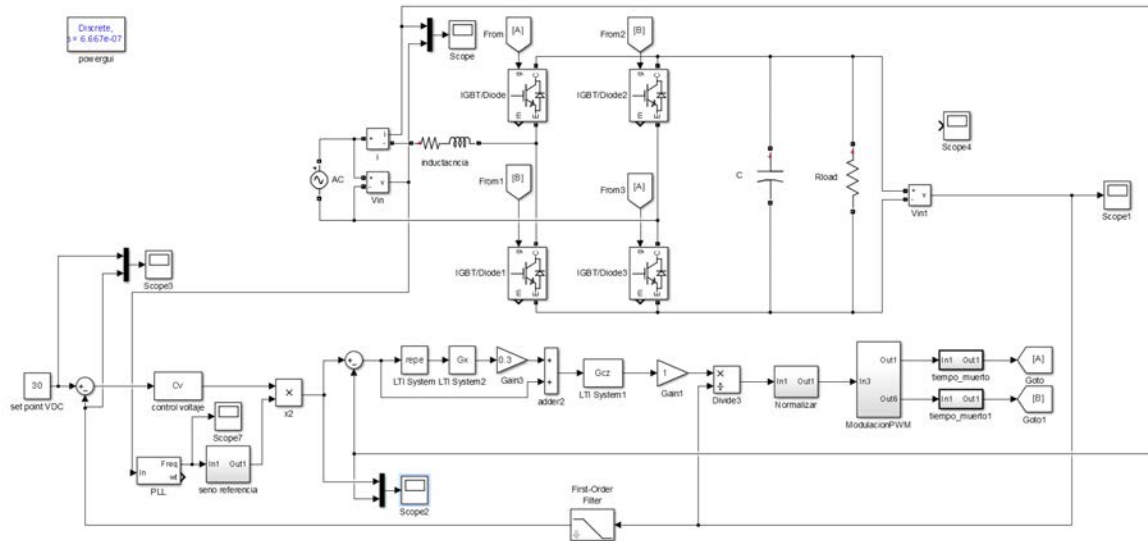


Figura 2-11 Simulación de control repetitivo

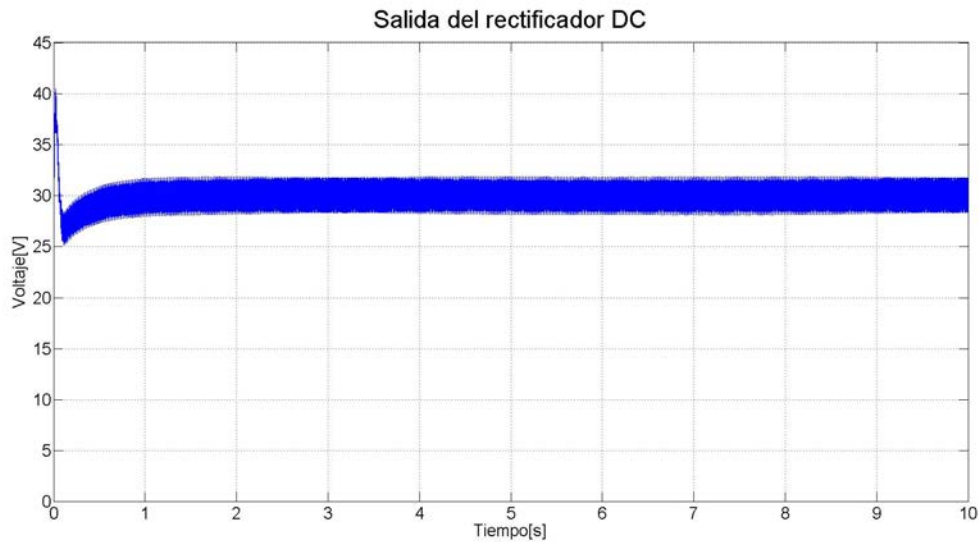


Figura 2-12 Salida DC del rectificador

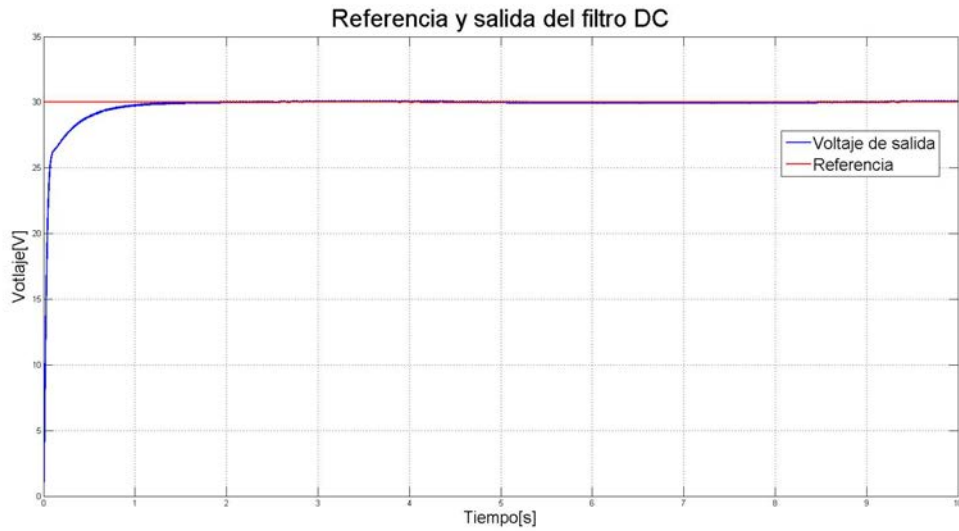


Figura 2-14. Referencia de voltaje DC, y salida del filtro Pasa bajos

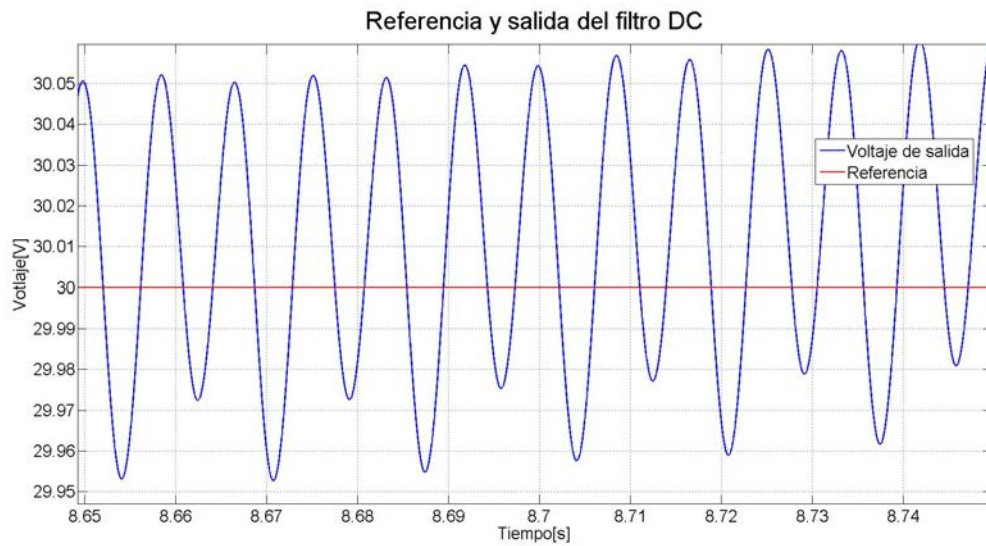


Figura 2-13 Acercamiento al rizado de la salida del filtro pasa bajos

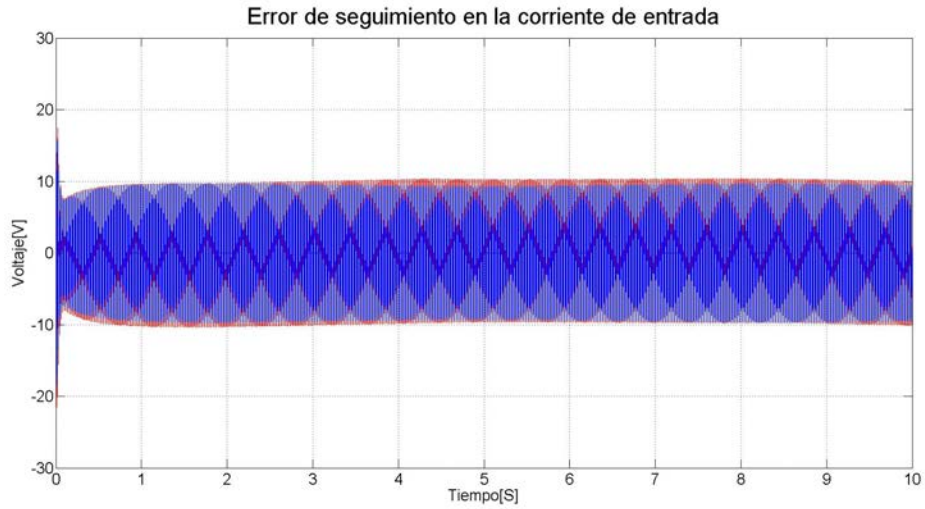


Figura 2-14 Corriente de entrada y referencia de corriente

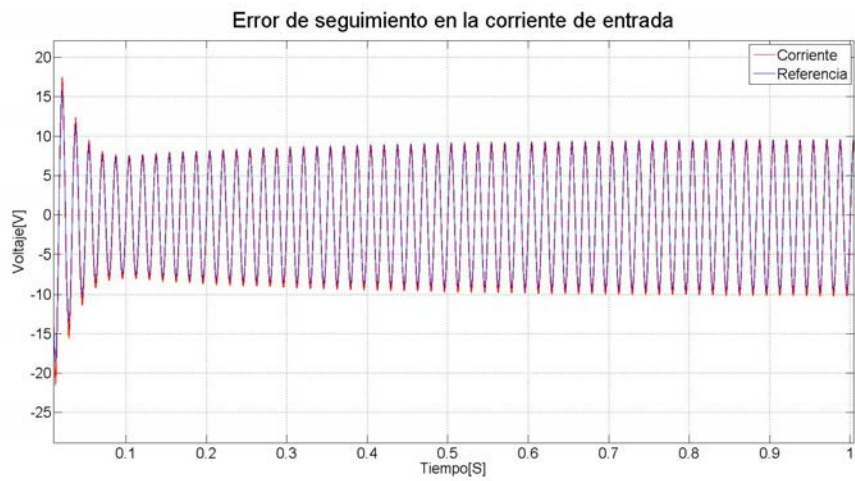


Figura 2-15. Acercamiento del transitorio de la corriente de entrada

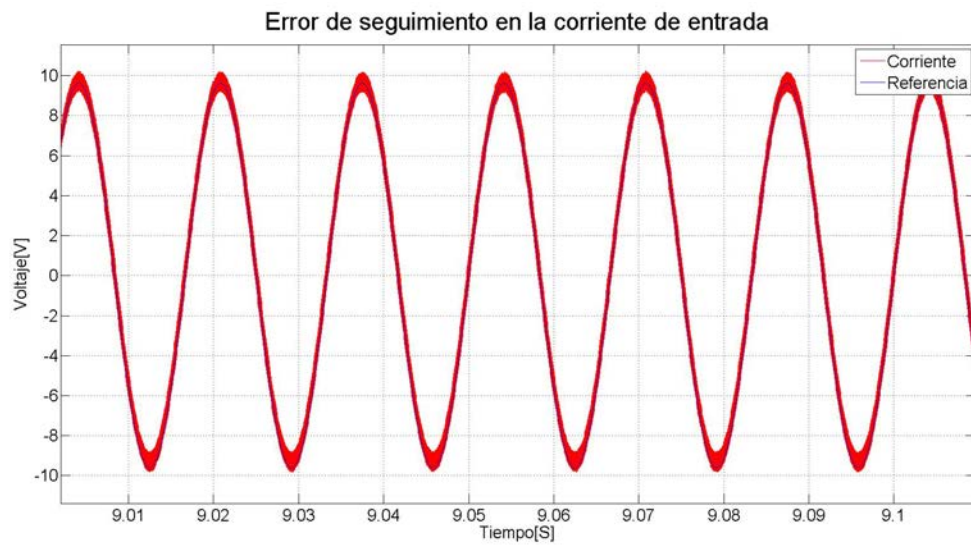


Figura 2-16 Corriente de entrada y referencia de corriente en estado estacionario

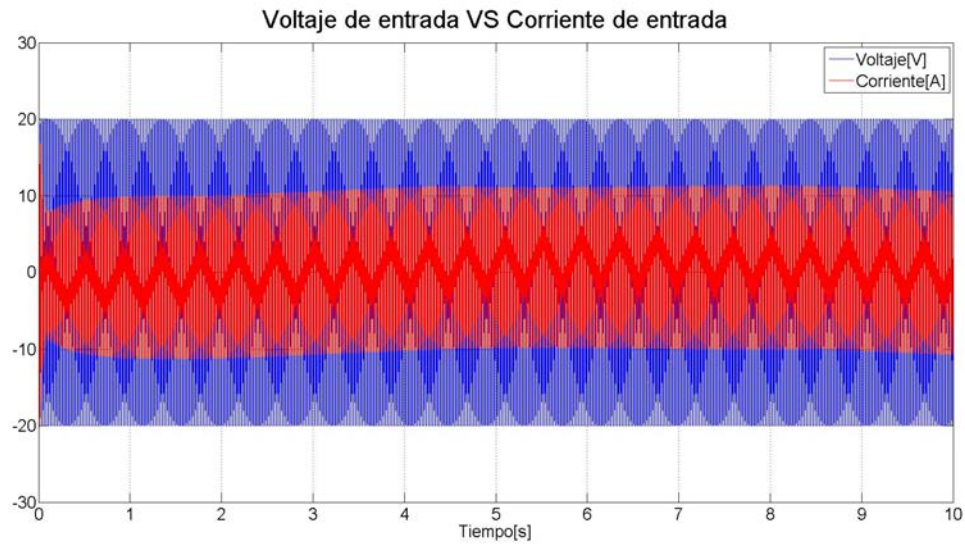


Figura 2-17 Voltaje y corriente de entrada

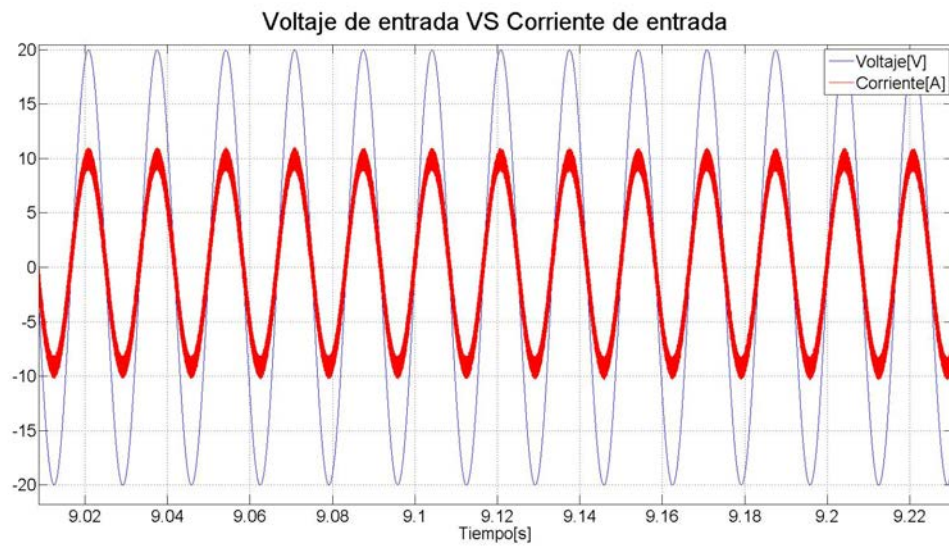


Figura 2-18 Acercamiento del voltaje y la corriente de entrada.

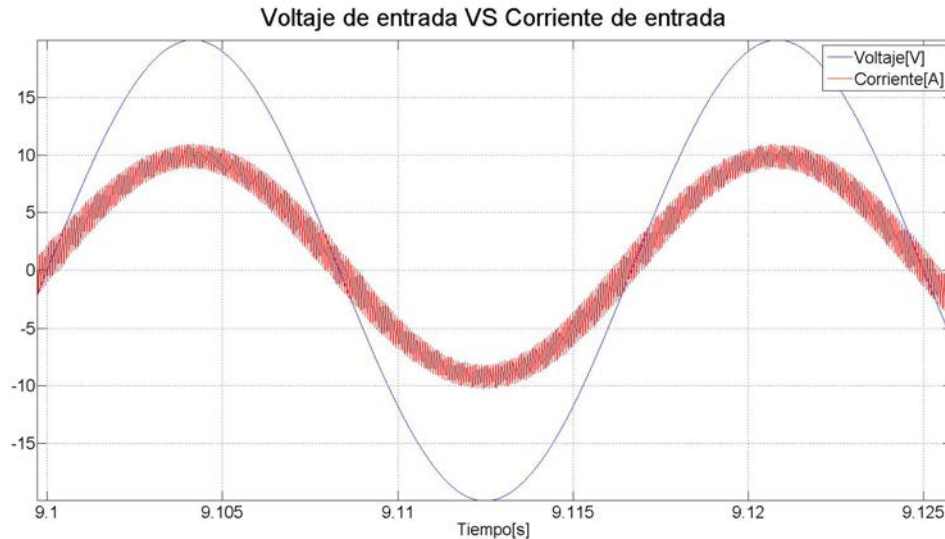


Figura 2-19 Voltaje y corriente de entrada

2.3 CONTROL ROBUSTO PROPORCIONAL INTEGRAL GENERALIZADO DISCRETO GPI

La técnica GPI es un procedimiento de diseño de controladores lineales que da lugar a controladores capaces de rechazar diferentes tipos de perturbaciones estructuradas aditivas (i.e. pasos, rampas, parábolas, etc.) [33]. Los controladores GPI se diseñan bajo el contexto del rechazo activo de perturbaciones en el cual se usan modelos simplificados de los sistemas y se estiman o rechazan de manera conjunta y aproximada dinámicas no modeladas, perturbaciones internas y externas del sistema. Los controladores GPI incluyen de manera natural y embebida un modelo polinomial en el tiempo de las perturbaciones dependientes del estado y de aquellas perturbaciones exógenas sin estructura especial alguna. Para el caso de estudio que son los rectificadores PFC es necesario realizar una adaptación de la técnica de control GPI para el caso de tiempo discreto. La necesidad de un marco de implementación digital conduce a tomar en consideración adicional tiempos de muestreo y modelos en tiempo discreto. En este contexto, el controlador GPI discreto ha sido menos explorado que su contraparte continua. En [34] se da una formulación teórica del problema de control basada en teoría de módulos. En [35] se propone un control basado en observador GPI discreto para el control de la planta ya estudiada.

En lo siguiente se asume que se adopta un periodo adecuado de muestreo (En este caso el mismo periodo de conmutación de los transistores). El primer aspecto a considerar es el modelo discreto del sistema. Es posible entrar en aproximaciones sofisticadas que generen modelos discretos de gran precisión, pero, por la alta frecuencia de muestreo necesaria en la implementación y la remarcable robustez del esquema será suficiente con aproximaciones básicas como la dada por la aproximación de Euler, la cual reporta resultados muy

satisfactorios [36]. Los errores de discretización serán considerados como parte de la entrada de perturbación. El proceso de discretización puede llevar a posibles ceros inestables, los cuales pueden ser ignorados sin mayores problemas tomando como fundamento los análisis reportados por Goodwin [37] y Hori [38]. Más aún, en el trabajo de Tesfaye y Tomizuka [39] se puede ver un análisis detallado sobre los ceros en sistemas discretizados por el método de Euler lo cual sustenta el empleo de esta metodología.

Considerando el siguiente sistema lineal, (10), de una entrada y una salida,

$$y^{(n)}(t) + a_{n-1}y^{(n-1)}(t) + \dots + a_0y(t) = \kappa u(t). \quad (10)$$

Donde $y(t)$ es la salida del sistema, $u(t)$ es la entrada de control. El sistema presenta incertidumbre con respecto a los parámetros $\{a_{n-1}, a_{n-2}, a_0, \kappa\}$. El sistema es trivialmente diferencialmente plano, con salida plana $y(t)$ [40]. De (10) se define una relación control - salida plana en el dominio del tiempo simplificada (11), sobre la cual se puede incluir un modelo de la incertidumbre de los parámetros compuesto de una perturbación aditiva, $\xi(t)$, y una perturbación multiplicativa, κ

$$y^{(n)}(t) = \kappa u(t) + \xi(t), \quad (11)$$

Donde $\xi(t)$ y κ son completamente desconocidas pero uniformemente y absolutamente acotadas. Es de anotar que $\xi(t)$ no sólo tiene en cuenta la incertidumbre de los parámetros sino también una parte de la dinámica lineal que se ha omitido en el modelo simplificado.

Para efectos de aplicar una estrategia de control discreta, el primer paso consiste en obtener una discretización del sistema continuo. Como se había anotado anteriormente, dada una alta frecuencia de muestreo, se pueden aplicar procesos de discretización simples, en este caso utilizamos la discretización de Euler hacia atrás sobre (11) obteniendo (12),

$$\sum_{i=0}^n (-1)^i \binom{n}{i} y_p(k-i) = T_s^n \kappa u(k) + T_s^n \xi(k) \quad (12)$$

O bien el dominio Z, se puede expresar como en (13), con $\bar{\xi}(k) = T_s^n \xi(k)$ acotada.

$$\frac{(z-1)^n}{z^n} y_p(z) = T_s^n \kappa u(z) + \bar{\xi}(z), \quad (13)$$

Haciendo la siguiente formulación del problema en tiempo discreto: Dada una trayectoria de referencia $r(k)$ para la salida $y(k)$, proponer una ley de control lineal en tiempo discreto para el sistema (12) de tal forma que se tenga una convergencia, suficientemente cercana de la salida, $y(k)$, hacia la señal de referencia $r(k)$, a pesar de los efectos de la entrada desconocida de perturbación $\bar{\xi}(k)$. La convergencia aproximada a que se alude implica que el error de

seguimiento, $e_y(k) = r(k) - y(k)$, converge asintóticamente a una vecindad de cero tan pequeña como se requiera.

En este caso, procedemos a dar la solución en un contexto discreto lineal, donde la señal, $\bar{\xi}(k)$ se considera como una señal exógena variante en el tiempo. La estrategia de diseño del controlador lineal consiste en aproximar esta señal usando un modelo polinomial interno, realizado por medio de una cadena de m diferencias sucesivas para un entero m suficientemente grande. Es importante anotar que una señal descrita de manera polinómica en k de orden $(m - 1)$ es rechazada por medio de un procedimiento de m diferencias sucesivas.

Teorema 2: el control robusto GPI discreto (14),

$$u(k) = \frac{1}{\kappa} [C_1(z)(r(k) - y(k)) + C_2(z)r(k)], \quad (14)$$

Con $C_1(z)$ y $C_2(z)$ definidos en (15) y (16),

$$C_1(z) = \frac{1}{T_s^n} \frac{\alpha_{n+m-1}z^{n+m-1} + \dots + \alpha_1z + \alpha_0}{z^n(z-1)^m} \quad (15)$$

$$C_2(z) = \frac{1}{T_s^n} \frac{(z-1)^n}{z^n} \quad (16)$$

Lleva el error de seguimiento, $e_y(k) = r(k) - y(k)$, asintóticamente y exponencialmente a una vecindad de cero suficientemente pequeña. La vecindad puede ser tan pequeña como se desee de acuerdo con una selección apropiada de los parámetros de ganancia del controlador $\{\alpha_0, \dots, \alpha_{n+m+1}\}$

Demostración: la prueba está basada en el hecho que el error de seguimiento $e_y(k)$, cumple la ecuación de diferencias lineal perturbada (17), escrita en el dominio Z ,

$$\begin{aligned} [(z-1)^{n+m} + \alpha_{n+m-1}z^{n+m-1} + \dots + \alpha_1z + \alpha_0]e_y(z) \\ = T_s^n z^n (z-1)^m \bar{\xi}(z), \end{aligned} \quad (17)$$

Que puede ser re-escrita como en (18),

$$[z^{n+m} + l_{n+m-1}z^{n+m-1} + \dots + l_1z + l_0]e_y(z) = T_s^n z^n (z-1)^m \bar{\xi}(z), \quad (18)$$

Con

$$l_i = \binom{n+m}{n+m-i} + \alpha_i \quad (19)$$

Los coeficientes l_i son combinaciones lineales de los coeficientes α_i , describiendo una relación biunívoca entre ellos. Por hipótesis, $\bar{\xi}(k)$, es uniformemente, absolutamente acotada, entonces $(z-1)^m \bar{\xi}(k)$ también es acotado dado que corresponde a una diferencia sucesiva de una serie acotada. Entonces existen coeficientes, l_i , tales que $e_y(k)$ converge a una vecindad pequeña de cero siempre que las raíces del polinomio característico, asociado en la variable compleja z , $(z_{n+m} + l_{n+m-1}z^{n+m-1} + \dots + l_1z + l_0)$ estén adecuadamente confinadas dentro del círculo unitario en el plano complejo. En la medida que estas raíces se acercan al origen del plano complejo, más pequeña es la vecindad asociada al

error de seguimiento, donde el error de seguimiento $e_y(k)$ se mantiene acotado [41].

1.2.1 GPI asistido por observador en el rectificador PFC

La estrategia de control propuesto se basa en una visión simplificada del modelo de sistema que se mostró en el capítulo anterior. Como se mencionó anteriormente, el objetivo del regulador de corriente es asegurar que

$$i_n^* = I_d^* \sin(\omega_{nt}) = i_f(t) + i_l(t), \quad (21)$$

Donde I_d^* es constante en estado estacionario. De la topología del circuito de la figura 1-5 del capítulo 1, se obtiene que

$$\frac{di_n}{dt} = -\frac{r_L i_n}{L} - \frac{\alpha}{L} + \frac{v_n}{L} + \frac{di_l}{dt} + \frac{r_L i_l}{L} \quad (22)$$

Basado en la ecuación anterior, un modelo simplificado se puede construir como:

$$\frac{di_n}{dt} = \kappa \alpha + \xi_1 \quad (23)$$

Donde $\kappa = -\frac{1}{L}$ y los términos restantes se agrupan en una variable de perturbación.

$$\xi_1 = -\frac{r_L i_n}{L} + \frac{v_n}{L} + \frac{di_l}{dt} + \frac{r_L i_l}{L} \quad (24)$$

Ahora se usa el método de Euler hacia atrás como una aproximación de la derivada, esta aproximación es una buena aproximación con el operador delta.

$$\frac{di_n}{dt} \approx \frac{i_n(k) - i_n(k-1)}{T_s} \quad (25)$$

Así, la representación discreta del sistema viene dada por

$$\frac{i_n(k) - i_n(k-1)}{T_s} = \kappa u(k) + \xi(k) \quad (26)$$

Con

$$\xi(k) = \xi_1(k) - \left[\frac{di_n}{dt} \Big|_{t=kT_s} - \frac{i_n(k) - i_n(k-1)}{T_s} \right] \quad (27)$$

Es importante señalar que $\xi(k)$ tiene en cuenta los errores de discretización causados por el método de Euler.

Se denota para la función de tiempo, $\xi(k)$, la función de perturbación aditiva sin considerar ninguna estructura interna particular.

Se desea conducir la salida del sistema (26) para realizar un seguimiento de la trayectoria de referencia liso $i_n^*(k)$, independientemente de la naturaleza desconocida, pero uniformemente acotada de la función de perturbación $\xi(k)$. La función de perturbación ξ tiene en cuenta, de una manera globalizada, trastornos exógenos y endógenos que afectan a la dinámica del sistema.

En lo que respecta al rectificador PFC controlado, hacemos los siguientes supuestos:

- La función de perturbación $\xi(k)$ es completamente desconocida la ganancia de entrada de control, κ , es perfectamente conocida.
- El periodo de muestreo T_s es suficientemente pequeño para lograr resultados precisos cuando se utiliza, como metodología de discretización se usa el método de Euler.
- Sea m un entero dado. Las diferencias sucesivas de $\xi(k)$ están uniformemente y absolutamente limitadas. En otras palabras, existen constantes K_j tal que

$$\sup_k \left| \left(1 - \frac{1}{q}\right)^j \xi(k) \right| \leq K_j, j = 0, \dots, m. \quad (28)$$

El supuesto A1 se usa para garantizar la independencia de $\xi(k)$ de $u(k)$. Además, el sistema de control es robusto contra la incertidumbre en el parámetro κ (ver [42]). El supuesto A3 se utiliza para establecer la existencia de la solución de la ecuación de diferencia (23).

2.3.2. Estimación de la perturbación

En este apartado, se desarrolla una metodología de estimación de la perturbación por medio de un observador de tiempo discreto. Este tipo de observadores se puede asociar a los observadores lineales Luenberger extendidos.

Con respecto al sistema simplificado del rectificador, con el fin de proponer un observador GPI discreto para una representación de espacio de estado relacionada y una función de estimación de la perturbación, el enfoque utiliza el hecho de que la entrada de perturbación, ξ , puede ser aproximadamente modelado por

$$\left(1 - \frac{1}{q}\right)^m \xi \approx 0 \quad (29)$$

Donde m es un número entero lo suficientemente grande y q es el operador de antelación. El operador aplica sobre la entrada de perturbación estimada corresponde a una diferencia compuesta de orden m .

El modelo de perturbación (29) se utiliza para construir un modelo del sistema extendido compuesto por la variable de fase, $x_1 = i_n$, y aumentada por m iterado diferencias de $\xi(k)$, $x_2, \dots, x_1 + m$ Configuración del vector de estado $x =$

$[x_1 \ x_2 \ \dots \ x_{1+m}]^T$ con $x_1(k) = y(k), x_2 = \xi(k), x_3 = \left(1 - \frac{1}{q}\right)\xi(k) \dots, x_{1+m} = \left(1 - \frac{1}{q}\right)^m \xi(k)$, el modelo de espacios aumentado está dado por,

$$x(k) = Ax(k-1) + Bku(k) + E\left(1 - \frac{1}{q}\right)^m \xi(k) \quad (30)$$

Con

$$A = \begin{bmatrix} 1 & T_s & 0 & \dots & 0 \\ 0 & 1 & T_s & & 0 \\ \vdots & & & \ddots & \\ 0 & 0 & 0 & \dots & T_s \\ 0 & 0 & 0 & \dots & 1 \end{bmatrix} \in \mathbb{R}^{(1+m) \times (1+m)}$$

$$B = [T_s \ 0 \ \dots \ 0]^T \in \mathbb{R}^{(1+m) \times 1}$$

$$C = [1 \ 0 \ \dots \ 0] \in \mathbb{R}^{1 \times (1+m)}$$

$$E = [0 \ 0 \ \dots \ 1]^T \in \mathbb{R}^{(1+m) \times 1}$$

Ahora, el observador GPI para el estado, $x(k)$, es propuesto por:

$$\hat{x}(k) = A\hat{x}(k-1) + Bku + L(y - \hat{y}) \quad (31)$$

$$\hat{y}(k) = C\hat{x}(k) \quad (32)$$

Donde $x = [\hat{x}_1 \ \hat{x}_2 \ \dots \ \hat{x}_{1+m}]^T$ es la estimación del vector de estados y $L = [l_m \ \dots \ l_1 \ l_0]^T$ es el vector de ganancias del observador.

El vector de error de estimación, $\hat{e}_x = [\hat{e}_{x1} \ \hat{e}_{x2} \ \dots \ \hat{e}_{x(1+m)}]^T$, definido como $\hat{e}_x = x - \hat{x}$, esto satisface:

$$\hat{e}_x(k) = (A - LC)\hat{e}_x(k-1) + E\left(1 - \frac{1}{q}\right)^m \xi(k) \quad (33)$$

$$\hat{e}_x(k) = A_e \hat{e}_x(k-1) + \left(1 - \frac{1}{q}\right)^m \xi(k) \quad (34)$$

Donde:

$$A_e = \begin{bmatrix} 1 - l_m & T & 0 & \dots & 0 \\ -l_{m-1} & 1 & T & & 0 \\ \vdots & & & \ddots & \\ -l_1 & 0 & 0 & \dots & T \\ -l_0 & 0 & 0 & \dots & 1 \end{bmatrix}$$

Con $A_e \in \mathbb{R}^{(1+m) \times (1+m)}$ y su polinomio característico en variable compleja z está dado por

$$p_{e_x}(z) = \det(zI - A_e) = z^{m+1} + \gamma_m z^m + \dots + \gamma_1 z + \gamma_0 \quad (35)$$

Donde $\gamma_m, \dots, \gamma_0$ dependerá de combinaciones lineales de los coeficientes l_m, \dots, l_0 .
Teorema 3: Suponiendo que todos los supuestos anteriores son válidos. Y que los coeficientes, $\gamma_j, j = 0, 1, \dots, m$, del polinomio $p_{e_x}(z)$, se eligen de manera que exhibe todas sus raíces en el círculo unitario en el plano complejo \mathbb{C} . A continuación, las

trayectorias del vector de error de estimación, $\hat{e}_x(k)$, a nivel global convergen hacia una pequeña esfera deseada de radio ρ , denotado por $S(0, \rho)$, centrado en el origen de la estimación del error fase espacio. $\{\hat{e}_{x1}, \hat{e}_{x2}, \dots, \hat{e}_{x(1+m)}\}$,

Donde ellos permanecen delimitados por la frontera

Prueba: Los valores propios de A_e se pueden colocar según se desee mediante la selección de los parámetros de ganancia $\gamma_m, \dots, \gamma_0$, de tal manera que el polinomio $p_{e_x}(z)$ Schur. El error de estimación \hat{e}_x se limita a una vecindad del origen del espacio de fase de error de estimación como transcurre el tiempo. El tamaño de la vecindad está relacionado con el rango alcanzado de atenuación en el término $(1 - \frac{1}{q})^m \xi(k)$.

Para estudiar la acotación final consideramos la siguiente función de Lyapunov candidata $V(\hat{e}_x(k-1)) = \frac{1}{2} \hat{e}_x^T(k-1) p_{e_x}(k-1)$, con P definida positiva. Se encuentra que:

$$\Delta V(x) = V(\hat{e}_x(k)) - V(\hat{e}_x(k-1)) \quad (36)$$

De la ecuación anterior, y después de hacer algunas manipulaciones triviales, se concluye que

$$\Delta V(\hat{e}_x(k)) = \frac{1}{2} \hat{e}_x^T(k-1) [A_e^T P A_e - P] \hat{e}_x(k-1) + \hat{e}_x^T(k-1) A_e^T P \delta^2(k) E^T P E$$

Con $\delta(k) = [(1 - \frac{1}{q})^m \xi(k)]$

El carácter estable de A_e implica que para cada constante, simétrica definida positiva, $(1+m) \times (1+m)$ matriz $Q = Q^T$, esta matriz existe definida como simétrica positiva $(1+m) \times (1+m)$ matriz $P = P^T$ tal que:

$$\hat{e}_x^T(k) [A_e^T P A_e - P] \hat{e}_x(k) < \hat{e}_x^T(k) [-Q] \hat{e}_x(k) < 0$$

Sin pérdidas en general

$$\hat{e}_x^T(k-1) [A_e^T P A_e - P] \hat{e}_x(k-1) < \hat{e}_x^T(k-1) [-Q] \hat{e}_x(k-1) < 0 \quad (37)$$

Por lo tanto:

$$\Delta V(\hat{e}_x(k)) = -\frac{1}{2} \hat{e}_x^T(k-1) Q \hat{e}_x(k-1) + \hat{e}_x^T(k-1) A_e^T P \delta^2(k) E + \frac{1}{2} \delta^2(k) E^T P E$$

Para $Q = I$, que es un $(1+m) \times (1+m)$ matriz identidad, dado que $\|E\|_2 = 1$ y de suponiendo que A3, esta función satisface:

$$\Delta V(\hat{e}_x(k)) \leq -\frac{1}{2} \|\hat{e}_x\|_2^2 + \|\hat{e}_x\|_2 \|A_e\|_2 \|P\|_2 K_m + \frac{1}{2} K_m^2 \|P\|_2 \quad (38)$$

Mediante el uso de la ecuación cuadrática que es recta hacia adelante para obtener que $\Delta V(\hat{e}_x(k))$ es estrictamente negativo en todas partes fuera de la esfera $S_{\hat{e}_x}$, dada por:

$$S_{\hat{e}_x} = \left\{ \hat{e}_x \in \mathbb{R}^{m+1}, \|\hat{e}_x\|_2 \leq K_m \left[\|A_e\|_2 \|P\|_2 + \sqrt{\|A_e\|_2^2 \|P\|_2^2 + \|P\|_2} \right] \right\} \quad (39)$$

Por lo tanto, todas las trayectorias $\hat{e}_x(k)$ que inician fuera de esta esfera convergen hacia su interior, y todas esas trayectorias que comienzan dentro $S_{\hat{e}_x}$ nunca la abandonaran.

Observación 1: Consecuentemente con el teorema 3, las variables $\hat{x}_2, \dots, \hat{x}_{1+m}$, siguen arbitrariamente cerca las funciones en el tiempo que son desconocidas, $\xi(k)$, y sus sucesivas diferencias. $\left(1 - \frac{1}{q}\right)^j \xi(k), j = 1, \dots, m - 1$

2.3.4 Diseño del controlador en el lazo interno de corriente

Bajo todos los supuestos anteriores y utilizando la estimación perturbación proporcionados por el observador GPI, el controlador de realimentación rechazo de perturbaciones activo:

$$u(k) = \frac{1}{T_s K} i_n^*(k) - k_0 (i_n(k-1) - i_n^*(k)) - i_n(k-1) - T_s \hat{\xi}(k) \quad (40)$$

Globalmente el ultimo manejo $i_n^*(t)$, para pequeñas vecindades de la trayectoria de referencia $i_n^*(t)$ a pesar de la función de perturbación $\xi(k)$. De una discretización del sistema de la ecuación (26) y usando la ley de control (40), resulta que

$$i_n(k) - i_n^*(k) + K_0 (i_n(k-1) - i_n^*(k-1)) = T_s \xi(k) - T_s \hat{\xi}(k)$$

A continuación, definiendo $e_y(k) = i_n(k) - i_n^*(k)$, el polinomio característico del error de seguimiento puede ser obtenido:

$$e_y(k) + k_0 e_y(k-1) = T_s \xi(k) - T_s \hat{\xi}(k),$$

El polinomio característico, del error de seguimiento en la variable Z está dado por:

$$P_{e_y}(z) = z + k_0 \quad (25)$$

La convergencia de $\xi(k)$ hacia un arbitrariamente pequeña vecindad de $\xi(k)$ establece que el error de seguimiento en última instancia, e_y convergen absolutamente hacia un pequeño radio deseado de la origen para la ganancia, $|k_0| < 1$, elegido apropiadamente.

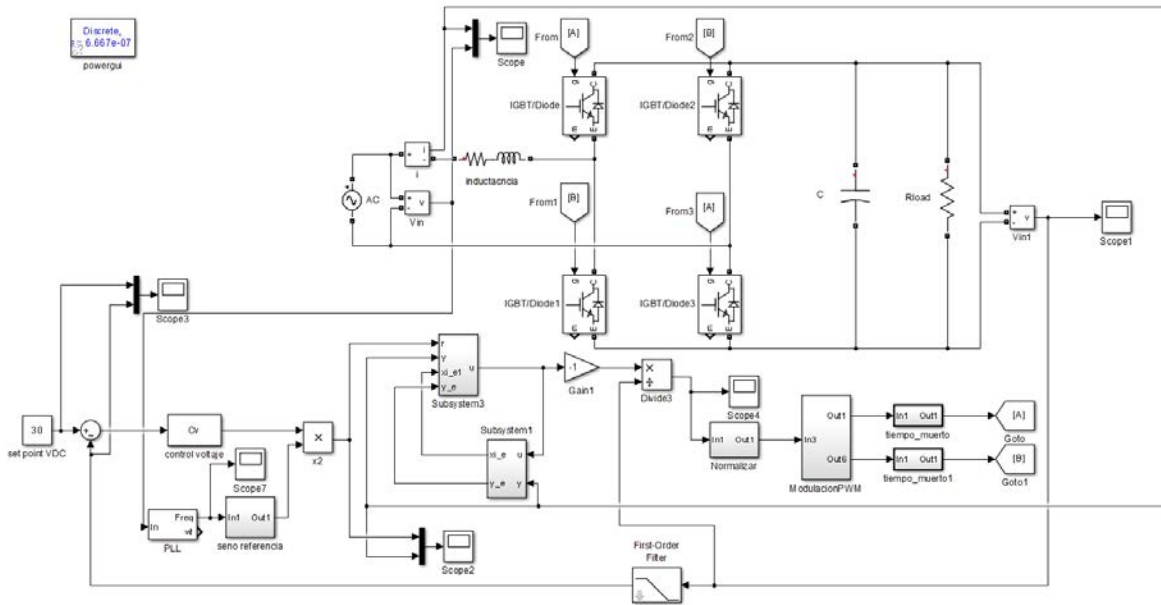


Figura 2-20 Simulación del controlador GPI para rectificador monofásico

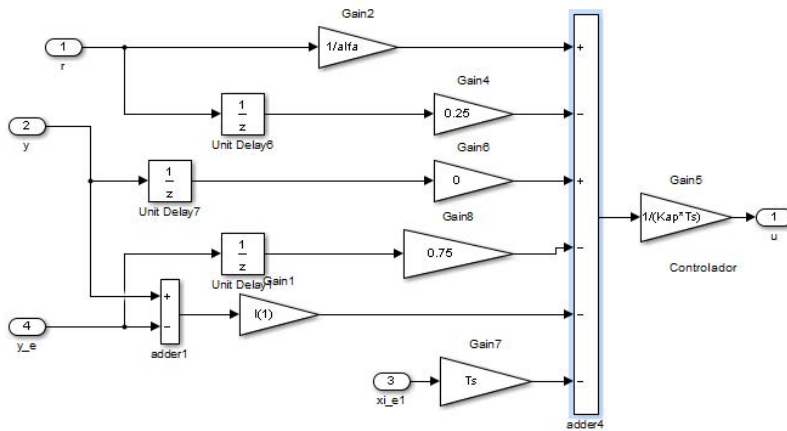


Figura 2-21 Ley de Control para el controlador GPI

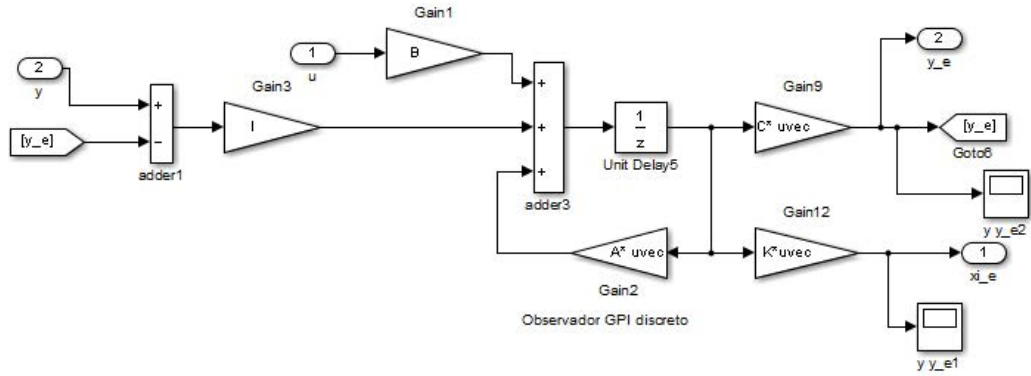


Figura 2-22 Observador GPI discreto

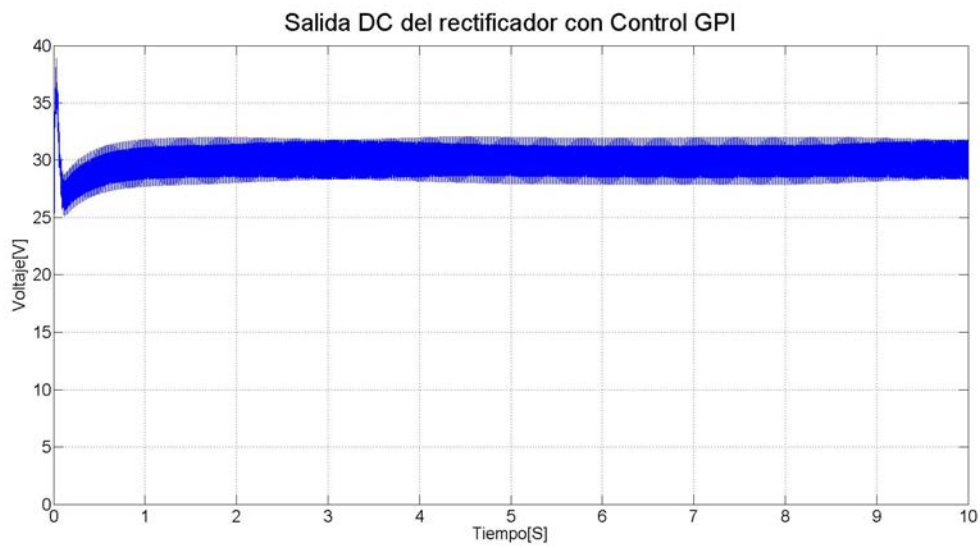


Figura 2-23 Salida DC del rectificador usando control GPI

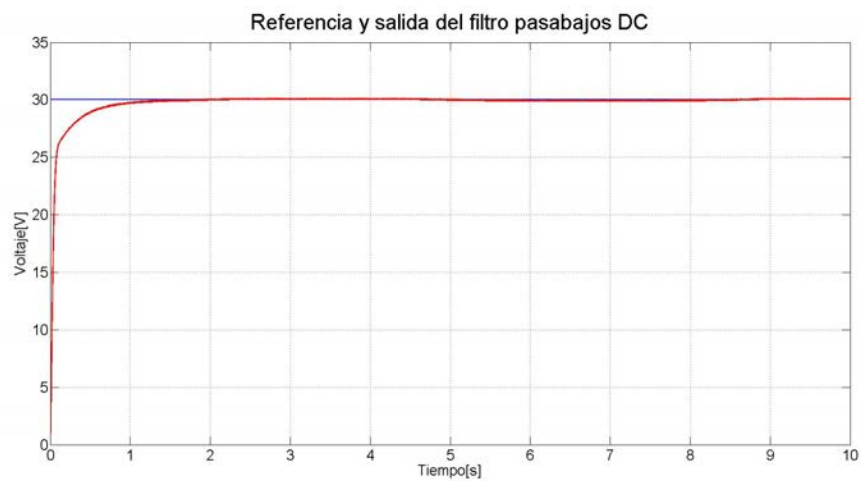


Figura 2-24 Referencia de Voltaje y salida del filtro pasa bajos con control GPI

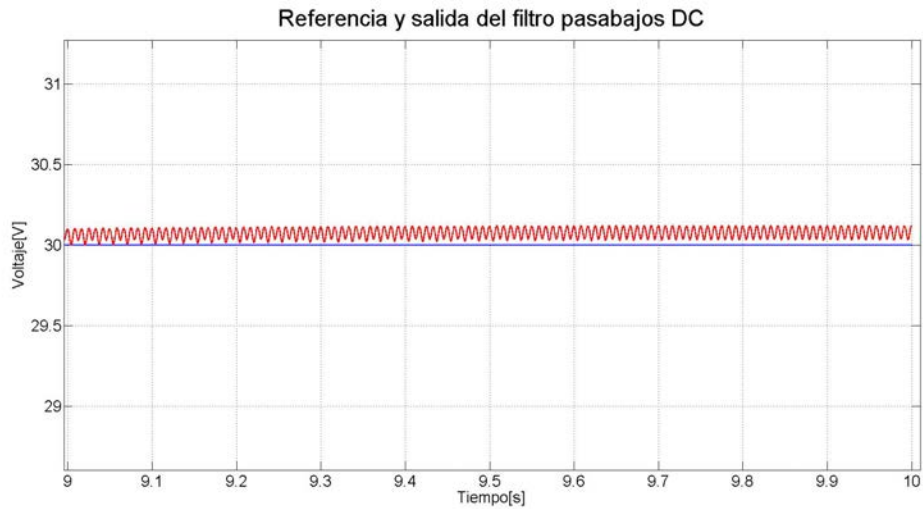


Figura 2-25 Referencia de Voltaje y salida del filtro pasa bajos con control GPI

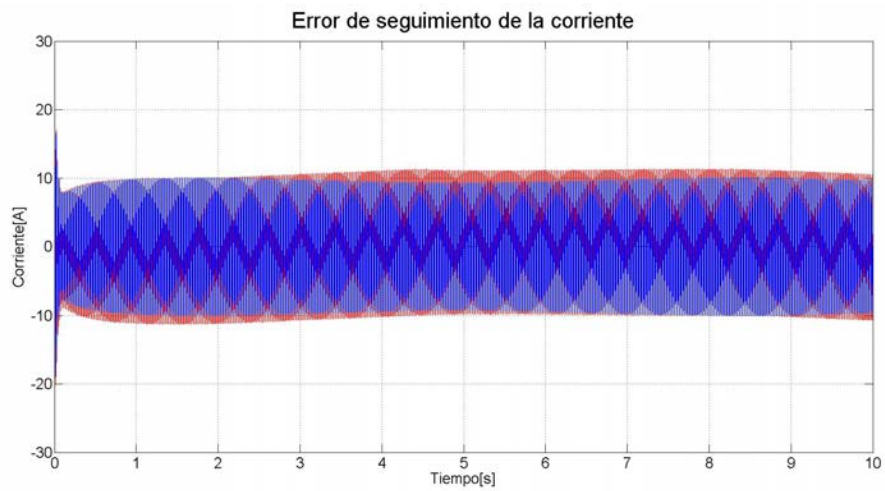


Figura 2-26 Corriente de entrada y referencia de entrada

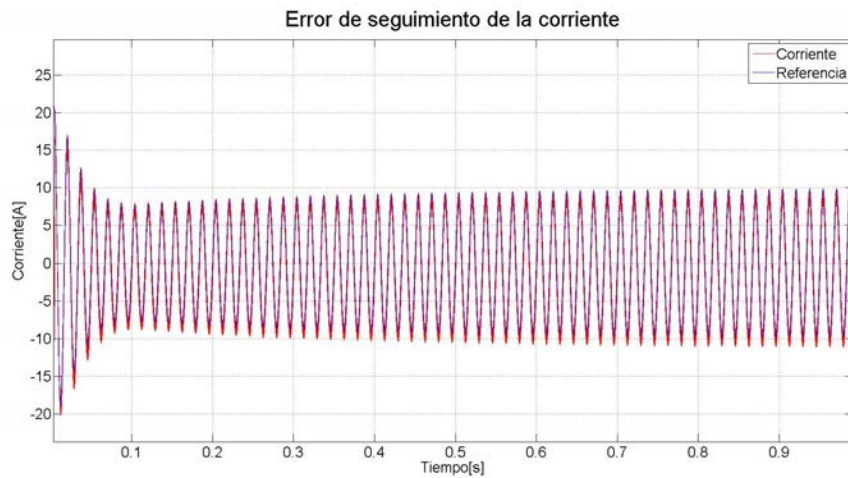


Figura 2-27 Transitorio en la corriente de entrada

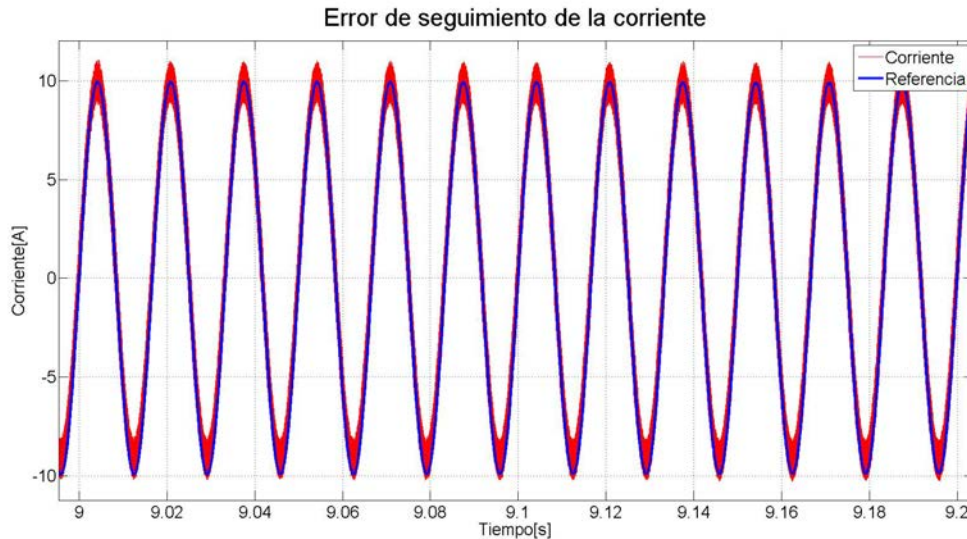


Figura 2-28 Corriente de entrada y referencia de entrada

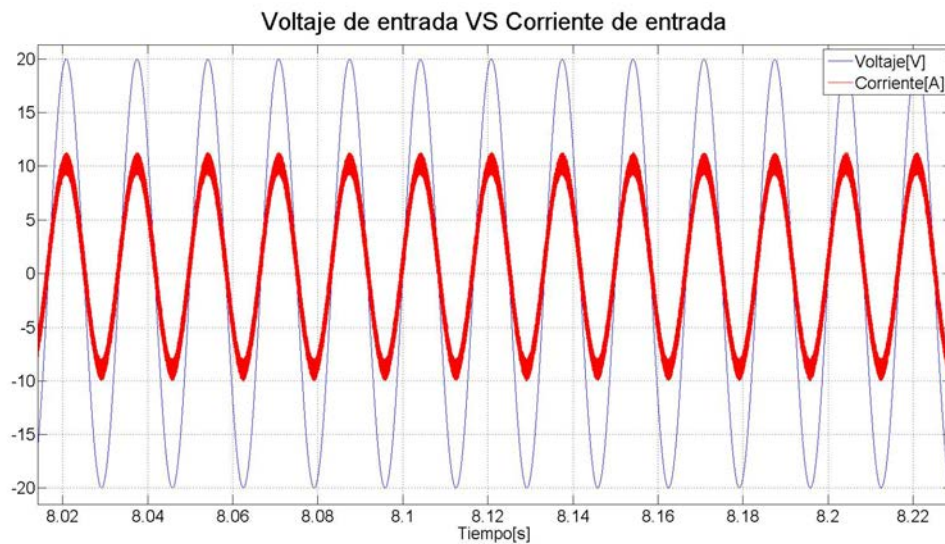


Figura 2-29 Voltaje de entrada y corriente de entrada

2.4 Comparación de las distintas estrategias de control en la planta Monofásica

Las estrategias de control explicadas en este capítulo tienen diferentes comportamientos entre ellas, debido a que poseen diferentes modelos internos dentro de la estructura del controlador. A continuación se mostrarán diferentes simulaciones frente a distintas perturbaciones en la planta, utilizando los controladores descritos a lo largo del capítulo. Como indicadores del desempeño de los controladores simulados se utilizará el factor de potencia y la distorsión armónica total de corriente. A su vez, se presentará una tabla donde se comparan los diferentes resultados con cada uno de los controladores.

2.4.1 Simulaciones de la planta en lazo abierto

A continuación se presentan los resultados de la simulación de la planta en lazo abierto a una frecuencia de 60Hz, con presencia de diferentes armónicos en el voltaje de entrada. Lo que se pretende es comparar estos resultados con los obtenidos en las simulaciones con otros controladores presentados en este capítulo. En la figura 2.30 se observa el THD de la planta en lazo abierto, que alcanza un valor de 97%, lo cual muestra que la onda de corriente no tiene ningún parecido con una onda sinusoidal; además el factor de potencia es de 0.71 el cual se aleja considerablemente de la unidad. Debido a esto, es necesario la presencia de un controlador en lazo cerrado que permita variar la forma de la corriente aumentando el factor de potencia y disminuyendo el THD de corriente.

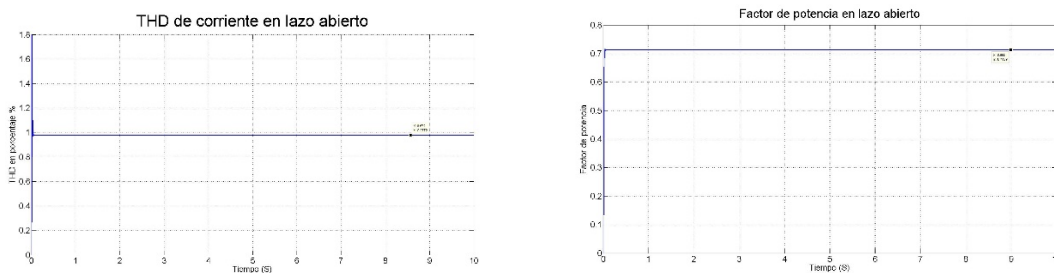


Figura 2-30. THD de corriente y factor de potencia de la planta en lazo abierto

2.4.2 Simulaciones de THD y PF con controlador PI en la planta monofásica

Utilizando una onda de voltaje AC con una distorsión armónica del 6%, con componentes armónicas en el tercer, quinto y séptimo armónico a la entrada del rectificador, se realizaron simulaciones de los controladores PI expuestos en el capítulo 1. En las simulaciones presentadas en la figura 2.31 se observa que usando esta técnica de control, el THD en la corriente de entrada disminuye de 97%, en el caso del lazo abierto, a un valor de 12% en la frecuencia de 60Hz y el factor de potencia a 0.94. Lo anterior, significa una mejora considerable en términos de calidad de la energía.

Sin embargo, al tener armónicos en los voltajes de entrada, este controlador no puede rechazar totalmente dichos armónicos, por lo tanto el THD de corriente utilizando este controlador no puede disminuir hasta el 5%, como se propone en los objetivos del trabajo.

Se resalta que frente a las variaciones de frecuencia en 58Hz, 59Hz, 60Hz, 61Hz y 62Hz, los resultados no varían considerablemente, lo que muestra que este tipo de controladores son robustos frente a variaciones de frecuencia en estos rangos.

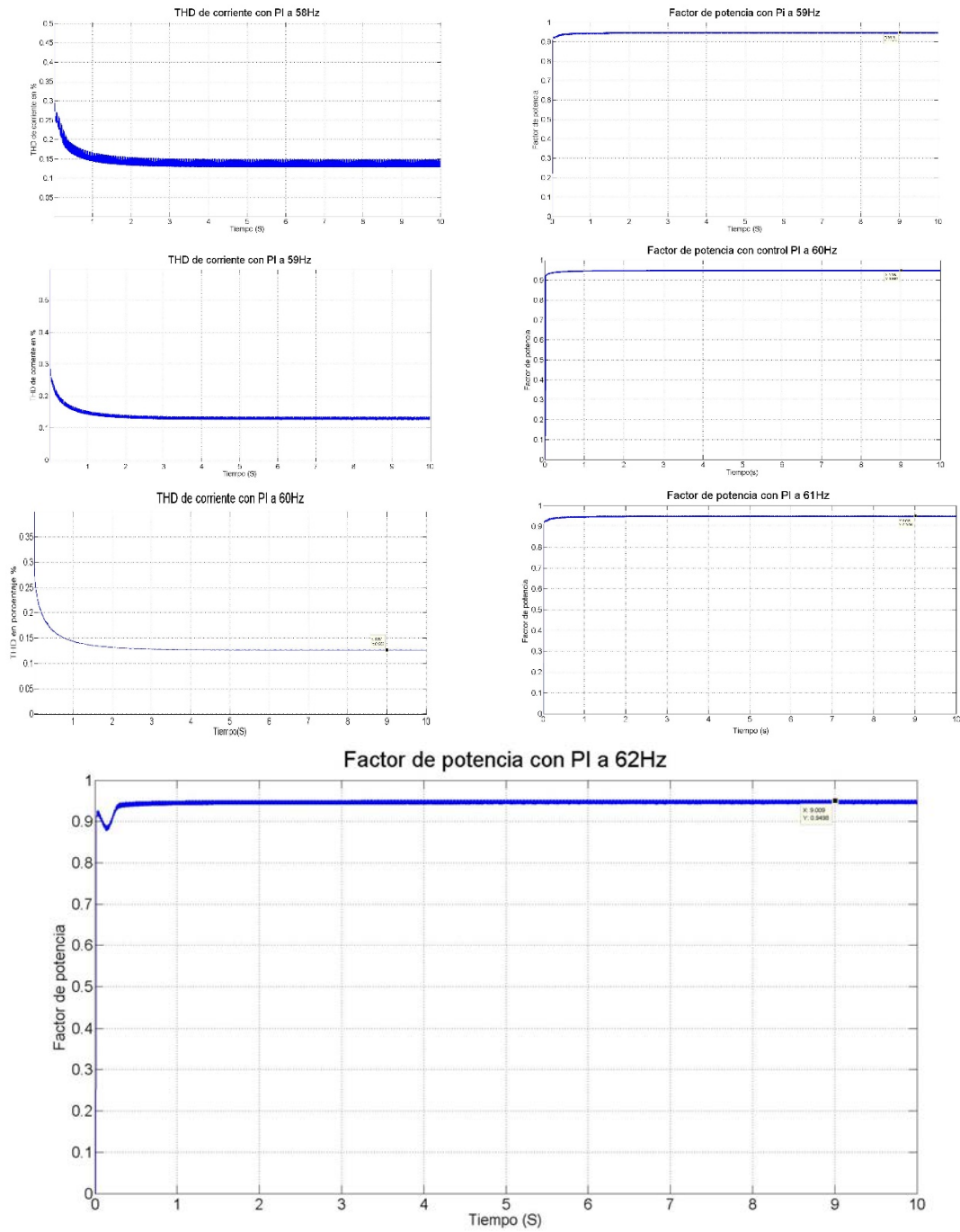
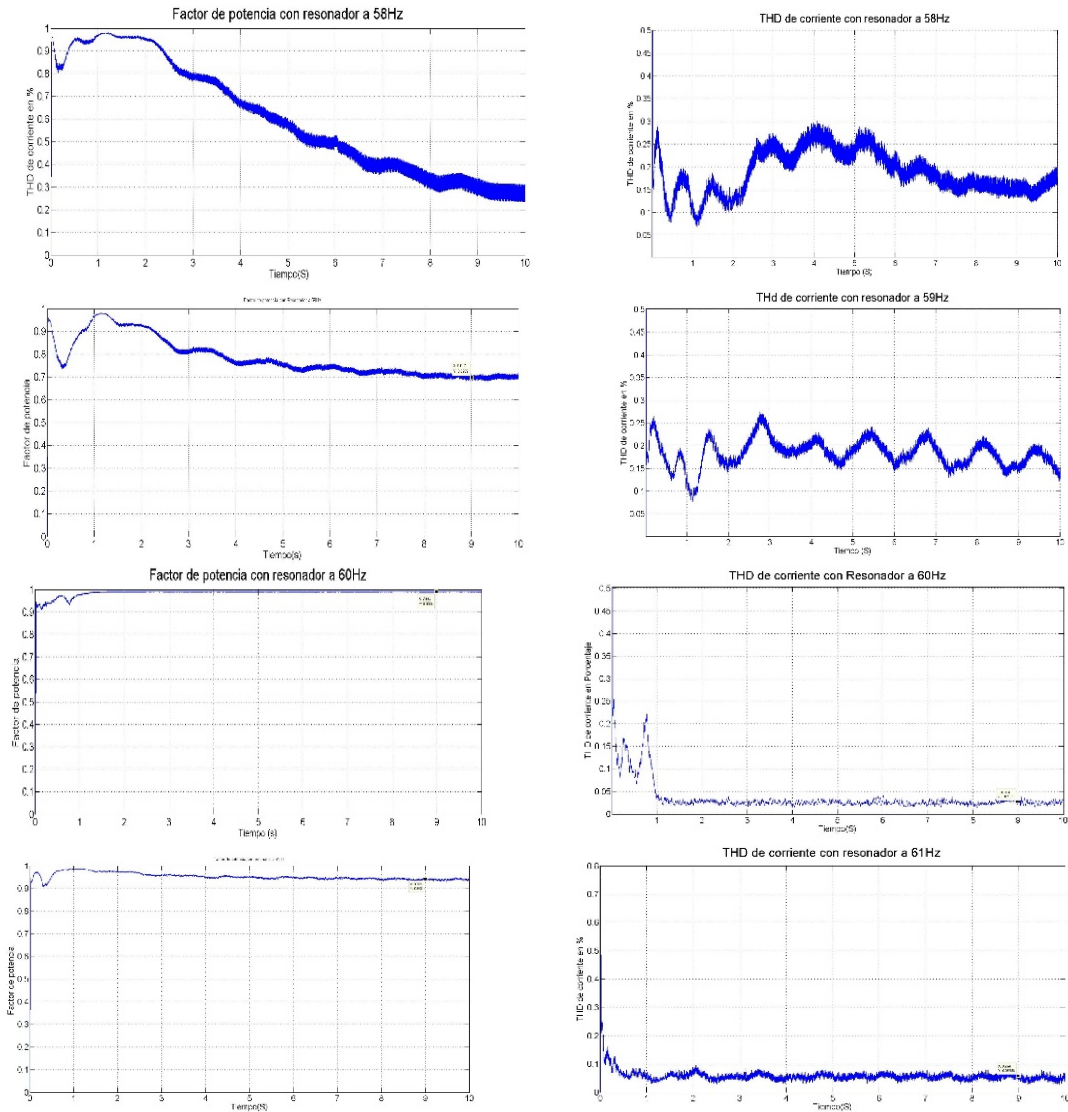


Figura 2-31. THD de corriente y Factor de potencia a varias frecuencias utilizando control PI

2.4.3 Simulaciones de THD y PF con controlador resonante en la planta monofásica

Para los efectos, se han introducido conceptos para el desarrollo de controladores diferentes al PI, que debido a la naturaleza periódica de la planta pueden presentar mejores resultados en términos de THD y factor de potencia. El primero de estos controladores es el control resonante o AFC, que como se muestra en las simulaciones de la figura 2-32, presenta un comportamiento totalmente distinto al observado con el controlador de PI.



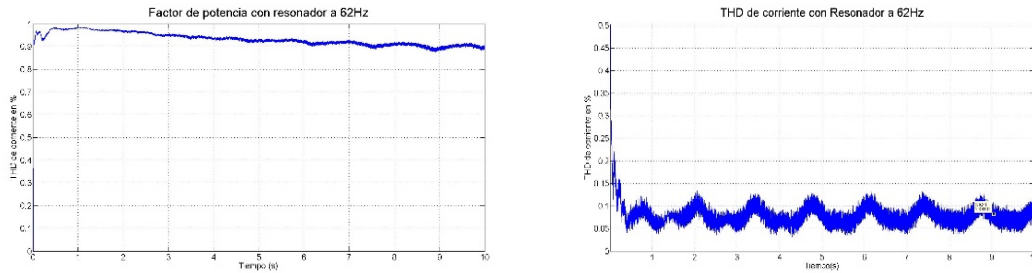
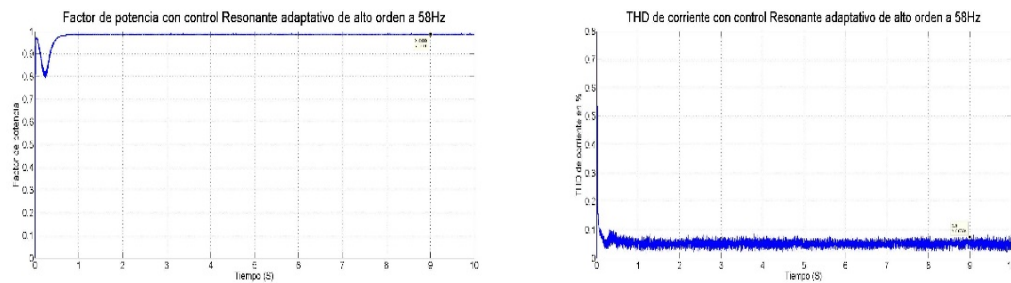


Figura 2-32. Desempeño del THD de corriente y factor de potencia con control resonante a distintas frecuencias

Esto se debe al modelo interno del controlador, el cual está ajustado a 60Hz, motivo por el cual el factor de potencia es de 0.94 a esta frecuencia, en el resto de las frecuencias este valor disminuye llegando incluso a 0.3, cuando la frecuencia del voltaje de entrada es de 58Hz. Algo similar ocurre con el THD de corriente, el sistema logra un alto desempeño en este aspecto consiguiendo un valor cercano al 2%, mientras que en las otras frecuencias el valor de THD de corriente puede alcanzar un valor cercano al 15%, aunque no es un excelente desempeño es un mejor resultado que el alcanzado por la planta en lazo abierto.

2.4.4 Simulación de la planta monofásica utilizando control resonante adaptativo

Una forma de darle robustez al sistema frente a las variaciones de frecuencia, es la posibilidad de agregar resonadores que se adapten a la frecuencia del voltaje de entrada de manera online. Para ello, se aprovecha el PLL que está implementado para generar la onda de referencia para el lazo de realimentación de corriente, el cual estima la frecuencia y la fase de la señal de voltaje de entrada. De esta forma, el control estima la frecuencia y modifica los parámetros del controlador en línea, haciendo que la ganancia infinita que se presenta anteriormente solo en 60Hz, se modifique a la frecuencia real del sistema.



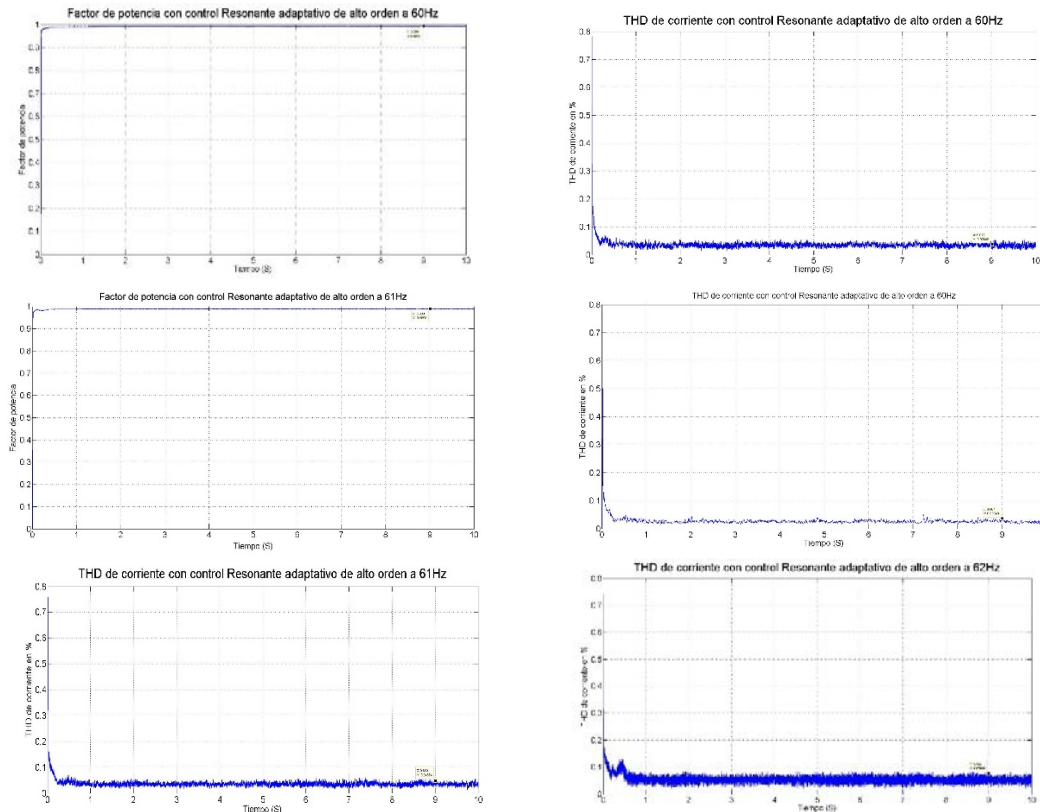


Figura 2-33. Desempeño del THD de corriente y factor de potencia con control resonante de frecuencia adaptativa a distintas frecuencias

Como se observa en la figura 2-33, se simuló el sistema bajo distintas frecuencias de entrada y en cada una de las simulaciones se consiguieron resultados que superaron el factor de potencia de 0.9. Esto lo hace notablemente más robusto frente a las variaciones de frecuencia que su homólogo de frecuencia fija.

Con respecto al THD de corriente, en todas las frecuencias el sistema de control consigue una forma de onda de corriente con una distorsión armónica total menor al 7%, este valor se consigue para las frecuencias de 58Hz y 62Hz, mientras que para las frecuencias más cercanas a 60Hz como 59Hz y 61Hz, el THD de corriente alcanzado es del 3%. Lo anterior, hace de esta estrategia de control una de las óptimas para el buen desempeño de un rectificador monofásico desde la perspectiva de calidad de la energía, medido desde indicadores como THD y factor de potencia.

2.4.5 Simulaciones de control repetitivo aplicado a planta monofásica

Otra estrategia de control basada en el principio del modelo interno es el control repetitivo, el cual tiene un comportamiento similar al control resonante, ya que posee una ganancia muy grande en la frecuencia de la señal periódica que se quiere rechazar; pero, con la diferencia que tiene picos de ganancia muy grandes en todos los armónicos impares de la frecuencia fundamental a la que se sintoniza

el controlador, en el diagrama de Bode (figura 2-34) se puede detallar el comportamiento en frecuencia de este controlador.

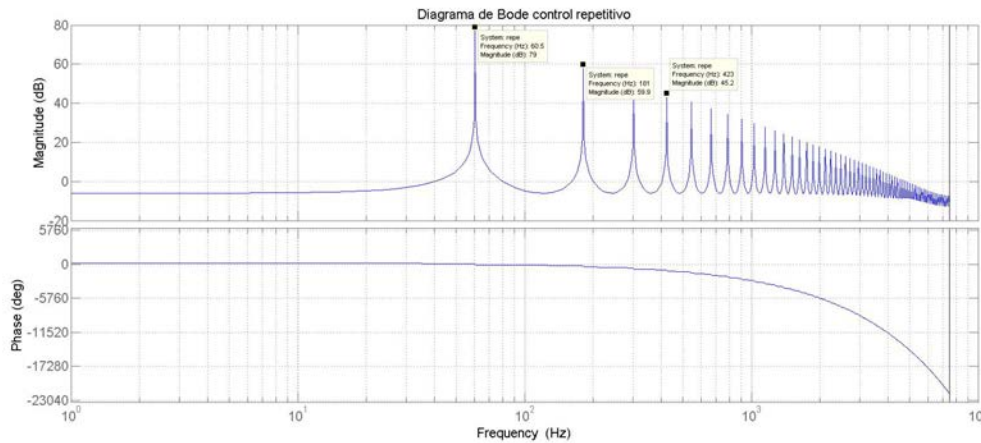


Figura 2-34. Diagrama de Bode del control repetitivo

Utilizando este controlador, los parámetros de distorsión armónica total (THD) y factor de potencia obtenidos a la frecuencia de 60Hz, muestran un excelente resultado como se evidencia en la figura 2-35.

Allí se pone en evidencia que el THD logra un valor de 0.01%, lo cual indica que es una onda totalmente sinusoidal y no existen frecuencias armónicas en esta corriente, ya que prácticamente todas las frecuencias impares son rechazadas por el controlador. Debido a esto, la forma de onda y la fase obtenida por este controlador son muy cercanas a la onda de referencia generada a partir del PLL, lo cual se ve reflejado en un alto factor de potencia (0.996). Esto hace que la estrategia de control propuesta sea una de las más aconsejables de usar, en casos en que la frecuencia de la red no presente variaciones.

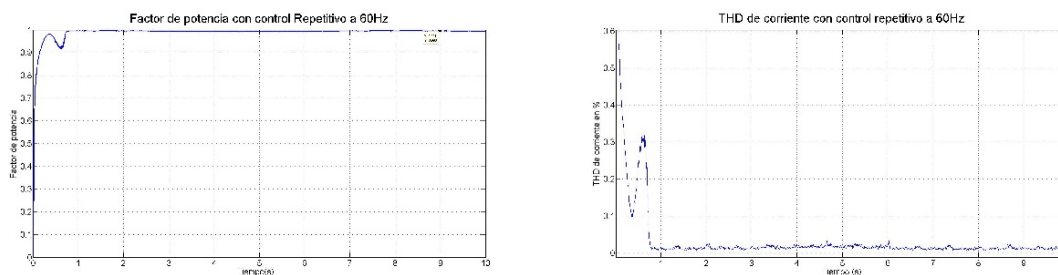


Figura 2-35. THD de corriente y Factor de potencia implementado control repetitivo a 60Hz

Lamentablemente, al igual que con el control resonante, esta estrategia no es robusta frente a las variaciones de frecuencia, como se muestra en el diagrama de Bode de la figura 2.34.

Allí se puede visualizar que la alta ganancia del sistema solo se presenta a la frecuencia de ajuste y su frecuencias armónicas impares. En la figura 2-36 se

muestra el comportamiento del THD y el Factor de potencia simulando el sistema bajo diferentes frecuencias en el voltaje de entrada.

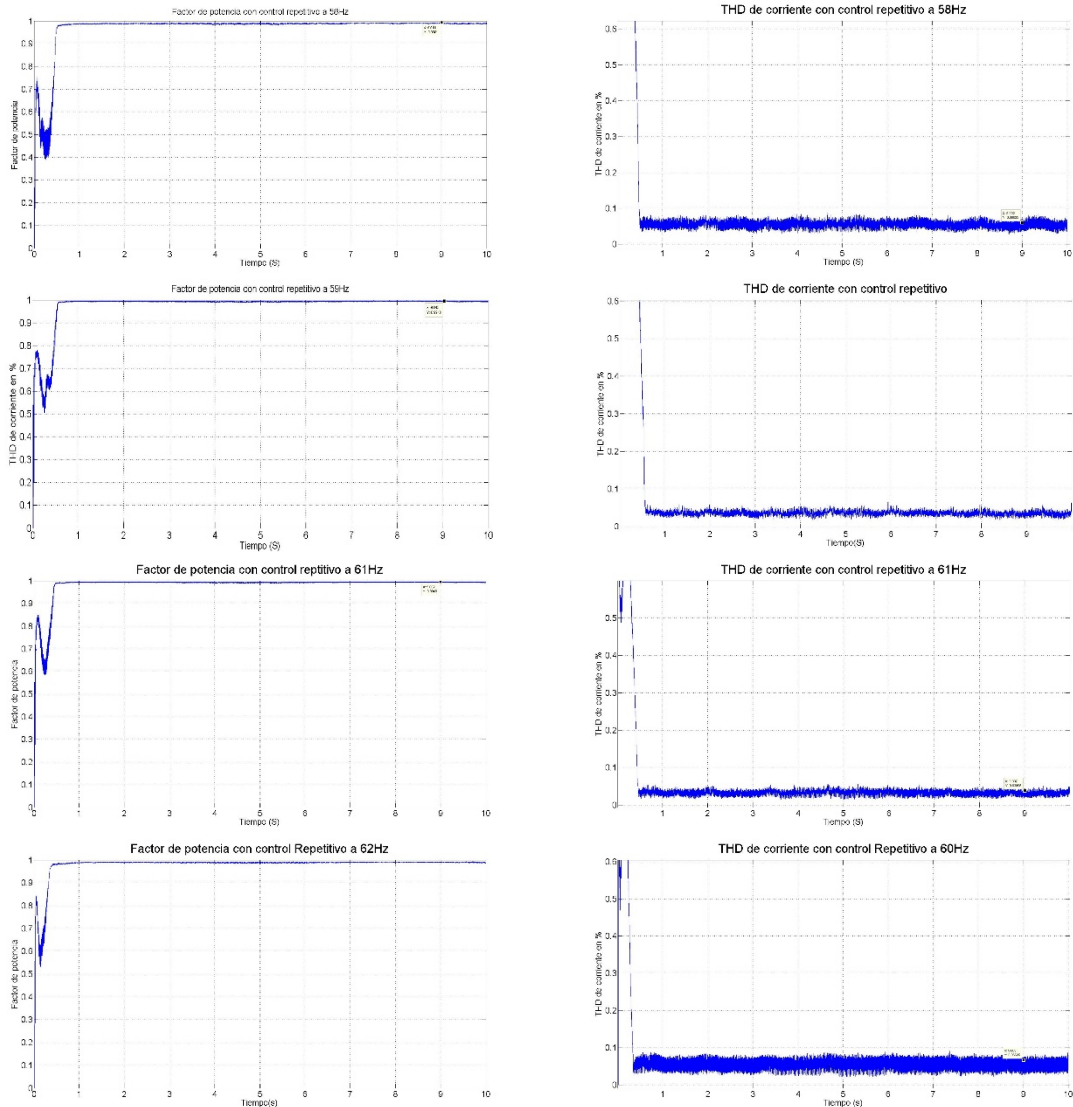


Figura 2-36. Desempeño de control repetitivo en THD y factor de potencia a diferentes frecuencias

Bajo distintas condiciones de frecuencia de entrada, pese a que el sistema se mantiene estable, los THD de corriente se ven afectados en 58Hz, el valor de distorsión armónica total conseguido es de 6%, mientras en 59Hz y 60Hz el THD de corriente obtenido es de 4%. Lo cual muestra claramente la degradación de este parámetro conforme se va alejando la frecuencia de entrada de los 60Hz, al que fue sintonizado el control repetitivo.

2.4.6 Control repetitivo de alto orden aplicado a planta monofásica

Una alternativa para aliviar el problema de las variaciones de frecuencia en el control repetitivo, es ampliar el ancho de las frecuencias a la que este tiene alta ganancia, esto se logra con la implementación del control repetitivo de alto orden. Elevando al cuadrado la función de transferencia en el denominador, obteniendo unos picos más anchos vistos a través del diagrama de Bode.

En la figura 2-37 se muestra una comparación de los diagramas de Bode de un control repetitivo y un control repetitivo de alto orden, el color rojo muestra la respuesta en frecuencia del modelo de alto orden presentando picos de frecuencia más anchos, que se reflejan en robustez frente a variaciones leves de frecuencia.

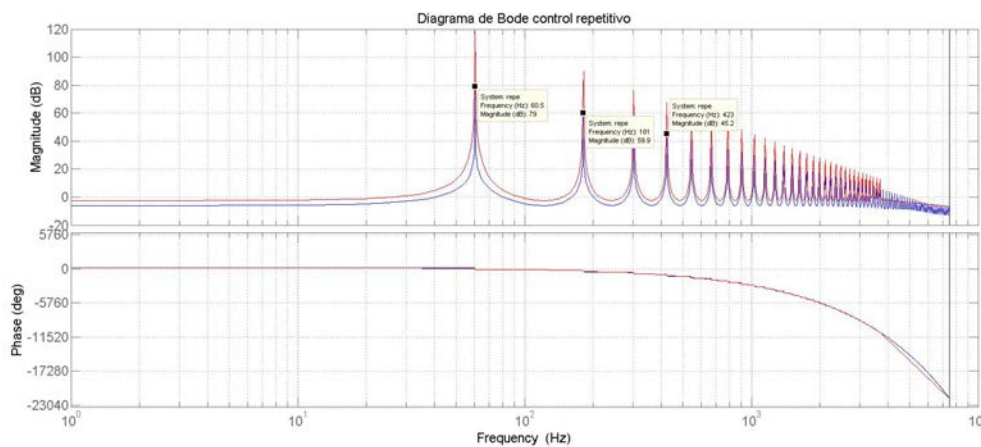


Figura 2-37. Comparación del diagrama de Bode de control repetitivo de alto orden con el control repetitivo normal

En la figura 2-38 se observa el comportamiento de la simulación de esta estrategia de control a diferentes frecuencias, allí se destaca que en ninguno de los casos los THD de corriente superan los valores de 10% y el factor de potencia no disminuye de 0.96. Esta estrategia también es recomendable si se presentan variaciones leves de frecuencia en la red donde se pretende instalar el rectificador.

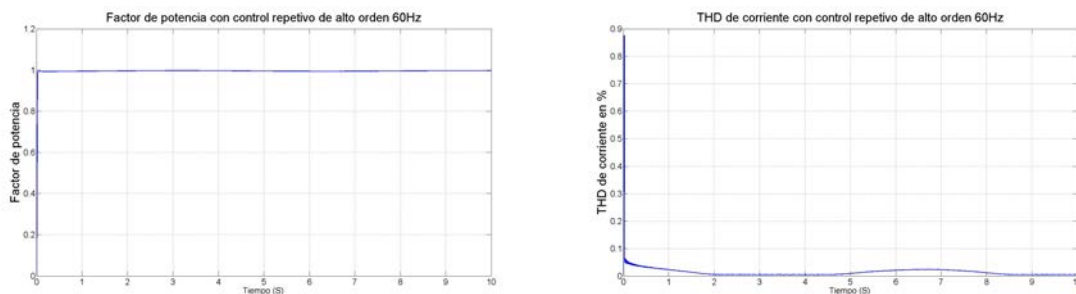


Figura 2-38. Factor de potencia y THD de corriente con control repetitivo de alto orden

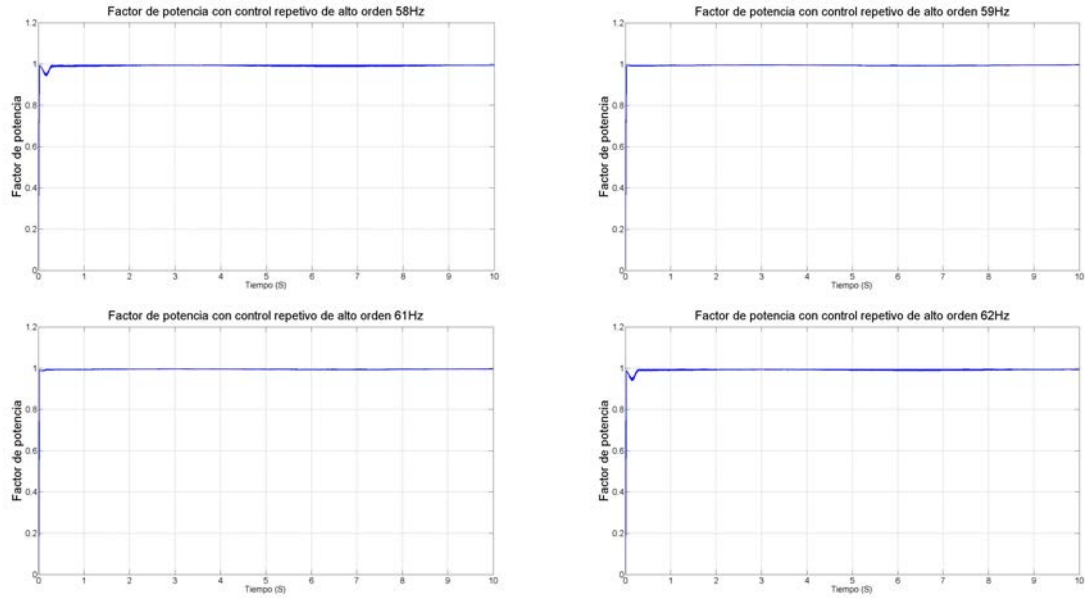


Figura 2-39. Factor de potencia con control repetitivo de alto orden a distintas frecuencias

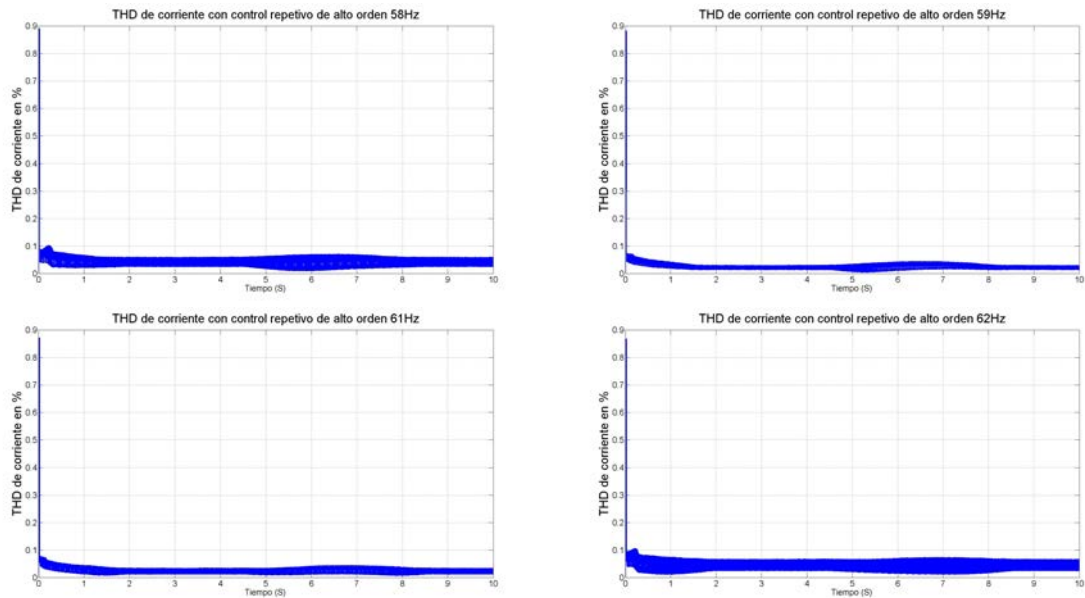


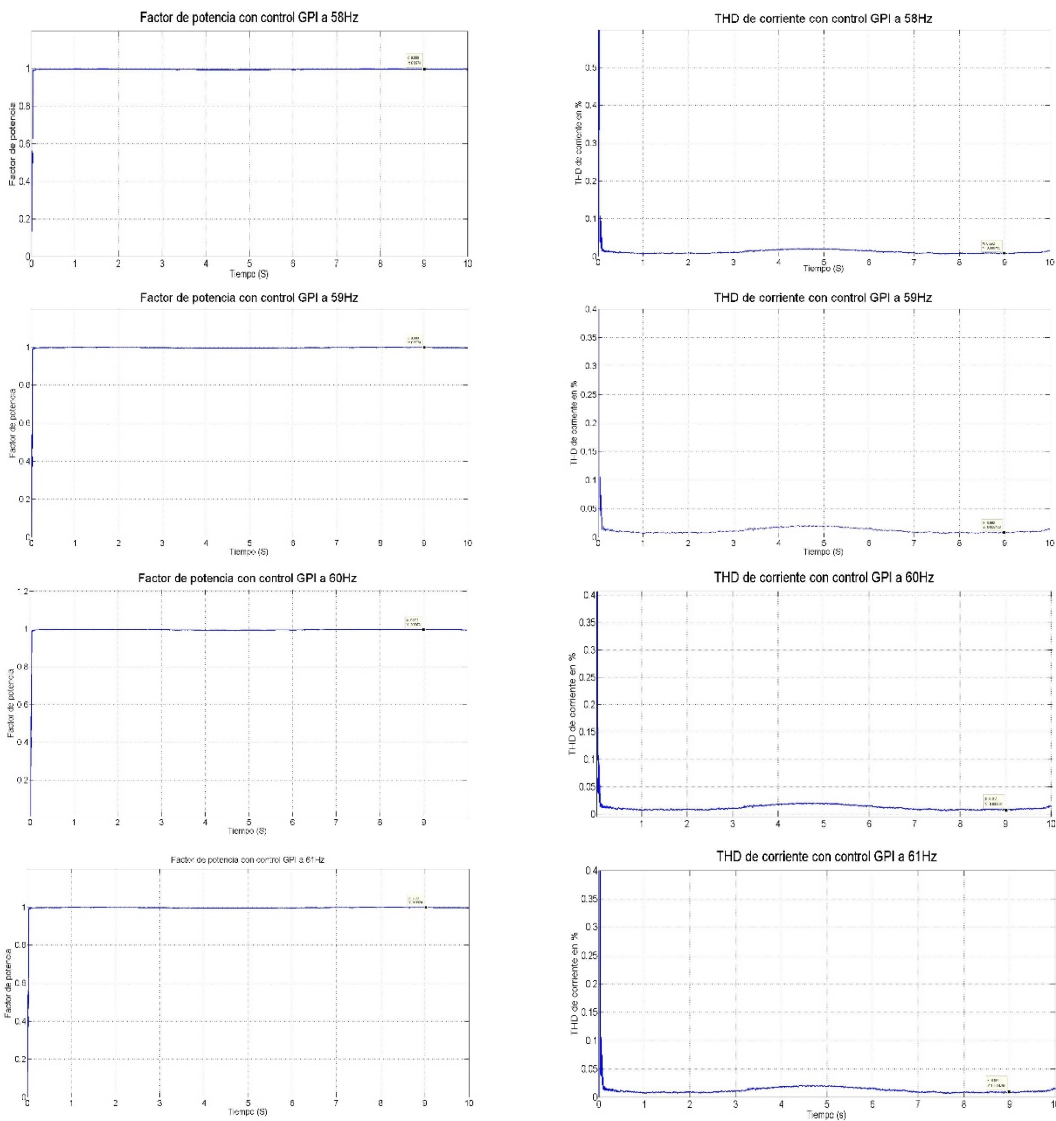
Figura 2-40. THD de corriente con control repetitivo de alto orden a diferentes frecuencias

2.4.7 Control GPI aplicado a la planta monofásica

La última estrategia de control propuesta es un control PI generalizado, el cual apoya su funcionamiento en un observador que estima las perturbaciones que afectan el sistema y las reinyecta en el control para rechazarlas. Realizando simulaciones de esta estrategia de control y revisando los resultados obtenidos de distorsión armónica total (THD) y factor de potencia, se destaca que este control en la simulación es más robusto, como se corrobora en la gráfica 2-41.

En la referida grafica se observa que pese a que el sistema tiene variaciones en la frecuencia de entrada, tanto el factor de potencia como el THD de corriente, tienen leves variaciones. De manera tal que el menor resultado en factor de potencia es de 0.9974 y el mayor de THD de corriente es de 0.0087%.

A partir de la simulación, se puede considerar que el control GPI es robusto frente a variaciones de frecuencia, tiene un alto desempeño en el seguimiento de la referencia sinusoidal y puede rechazar las perturbaciones que se presentan en el sistema como los armónicos que posee la red eléctrica en el voltaje. A pesar de estas bondades, en las implementaciones reales del controlador no se logra el mismo desempeño, ya que las ganancias a frecuencias altas alcanzan a amplificar el ruido presente en el sistema, lo que no permite su adecuada implementación.



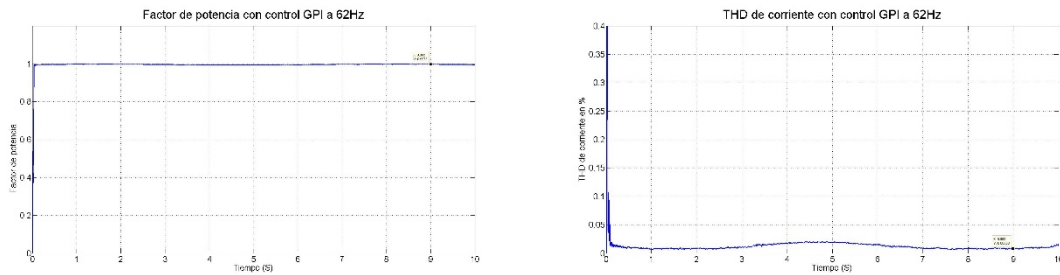


Figura 2-41. Desempeño del control GPI en THD y Factor de potencia a diferentes frecuencias

En la tabla 2-1 se resumen los resultados de los desempeños tanto de THD de corriente como de factor de potencia con cada uno de los controladores, de esta tabla se resalta que el controlador que mejor cumple con los objetivos propuestos (Factor de potencia cercano a la unidad y THD de corriente cercano a 0), es el control GPI, seguido por el control repetitivo de alto orden. Lo que ratifica lo descrito a lo largo del capítulo.

Tabla 2-1. Resumen de los desempeños de THD y factor de potencia con distintos controladores

| CONTROLADOR | THD DE VOLTAJE | THD DE CORRIENTE | FACTOR DE POTENCIA |
|-------------------------------|----------------|------------------|--------------------|
| LAZO ABIERTO | 6 | 97 | 0,71 |
| PI | 6 | 12 | 0,94 |
| RESONADOR | 6 | 2,65 | 0,9904 |
| RESONADOR FRECUENCIA VARIABLE | 6 | 3,54 | 0,9899 |
| REPETITIVO | 6 | 2,13 | 0,996 |
| REPETITIVO DE ALTO ORDEN | 6 | 1,76 | 0,9958 |
| GPI | 6 | 0,6 | 0,9973 |

Gracias a su estructura no dependiente de la frecuencia, hace que este tipo de estrategias aplicadas a los rectificadores controlados permitan un alto desempeño en simulación, ya que el seguimiento de la onda de referencia es casi perfecto, lo que garantiza un desfase muy pequeño, (alto factor de potencia), y muy bajo contenido armónico en corriente (bajo THD de corriente).

3. RECTIFICADORES TRIFASICOS CONTROLADOS

El caso de los rectificadores trifásicos es similar al caso monofásico hablando desde el punto de vista de control, ya que los objetivos de control permanecen igual, generar un voltaje DC dado por una referencia, y darle forma sinusoidal a la corriente en fase con el voltaje para de esta forma tener un factor de potencia cercano a la unidad, y un THD lo más cercano al 0%, en la corriente [18].

La diferencia radica en que el objetivo de control del lazo de corriente, debe cumplirse para las 3 fases de entrada con los respectivos desfases de una corriente trifásica, (la suma vectorial de las corrientes es igual a 0, debido a los desfases de 120 grados existentes entre las distintas corrientes).

Para cumplir con estos objetivos de control a través de los años se han desarrollado distintas topologías de rectificadores trifásicos que permitan altos desempeños y eficiencia energética, en la figura 3-1, se muestra una clasificación de las distintas topologías de control[43-45], dentro de las topologías más estudiadas de rectificadores trifásicos que pueden lograr la unidad en el factor de potencia y pueden devolver energía a la red, se encuentran el rectificador tipo Viena y el rectificador de puente completo de 6 transistores.

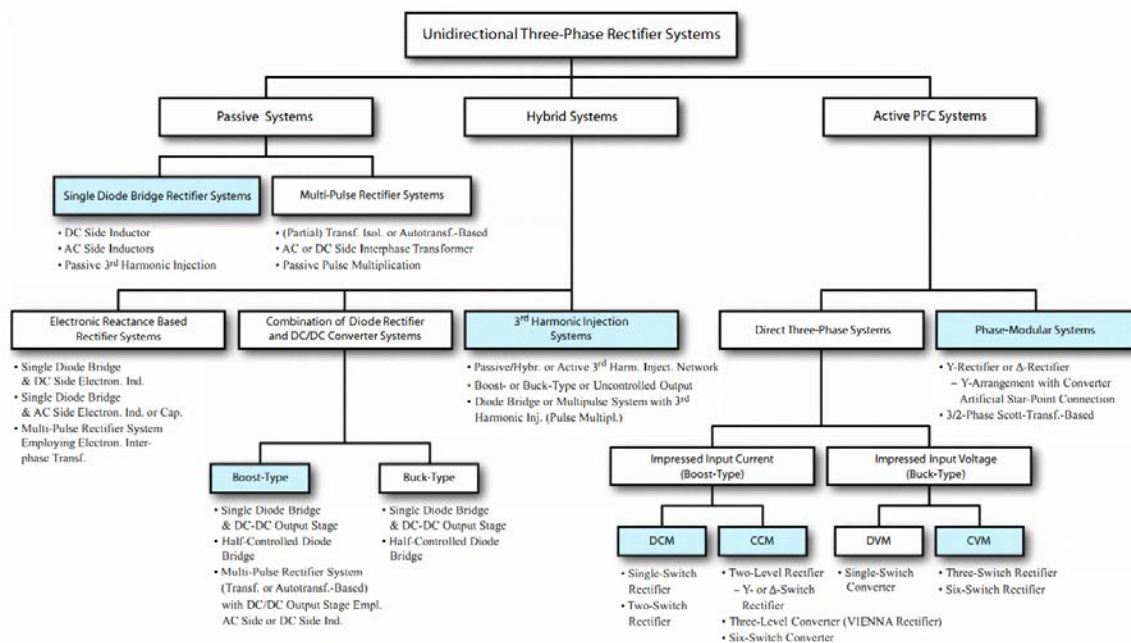


Figura 3-1 Clasificación de los rectificadores trifásicos [43-45]

Entre estos 2 tipos de topologías, la que más interés genera es el rectificador de puente completo con 6 transistores[44], ya que como se observa en la figura 3-2, la cantidad de elementos semiconductores de potencia que se necesitan es menor disminuyendo los costos, aunque tiene la desventaja de que no pueden encenderse 2 transistores en la misma rama al mismo tiempo, lo que implica

agregar un tiempo muerto en las señales de modulación, cosa que no ocurre en el rectificador tipo Viena, pero aun así sigue siendo de los más populares en la industria y en la academia.

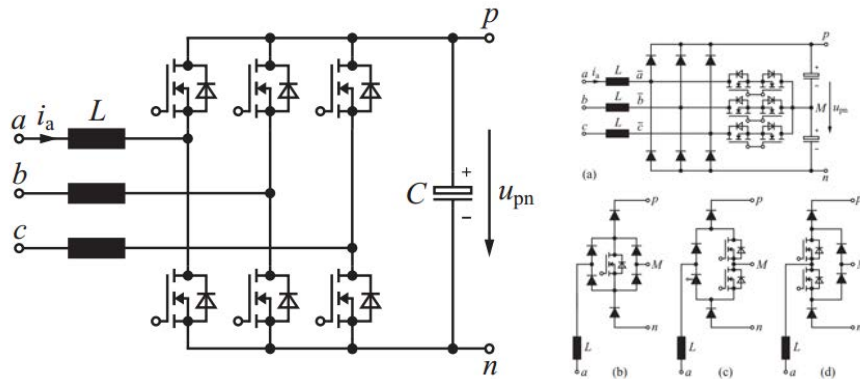


Figura 3-2 a) rectificador de puente completo con 6 transistores, b) rectificador tipo Viena [44]

Una diferencia entre el rectificador monofásico y el trifásico es la disminución del rizado en el voltaje DC, debido a que los rectificadores trifásicos entregan potencia constante ya que sus voltajes y corrientes teóricamente son sinusoidales y con un desfase 120 grados. Entregando una potencia muy cercana a una constante.

Al igual que en el rectificador monofásico, la idea es obtener un modelo promediado, para sobre el construir las leyes de control necesarias para cumplir con los objetivos de control planteado.

3.1 Modelo del rectificador trifásico.

Para obtener un modelo promedio del rectificador trifásico se recurre a las leyes de Kirchoff de voltaje y de corriente. En la figura 3-3 se observa un diagrama con el circuito trifásico incluyendo la fuente trifásica y la resistencia de carga.

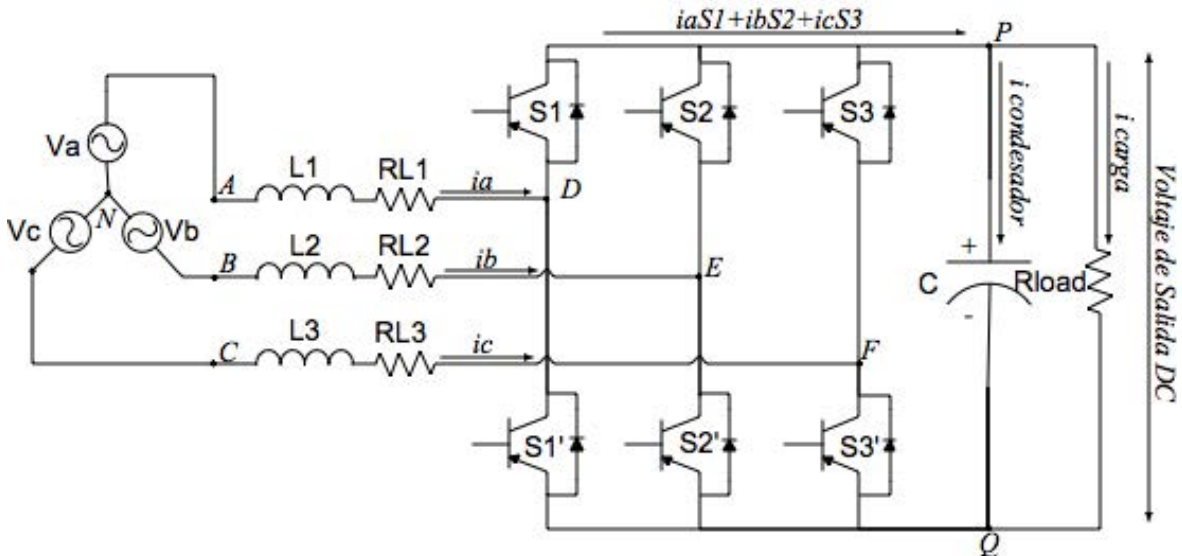


Figura 3-3 Circuito eléctrico del rectificador trifásico

Revisando la malla de la fase A. Se observa que:

$$Va - (V_{DQ} + V_{QN}) = L1 \frac{di_a}{dt} + RL1i_a \quad (1)$$

Donde el transistor S1 esta encendido y el transistor S1' está apagado,

$$d_a^* = 1, \quad d'_a = 0 \quad (2)$$

Y

$$V_{DQ} = i_a R_s + V_d \quad (3)$$

Donde R_s es la resistencia del transistor, y V_d es el voltaje del diodo Reemplazando en la ecuación (1)

$$L1 \frac{di_a}{dt} + RL1i_a = Va - [(i_a R_s + V_d)d_a^* + (i_a R_s)d'_a + V_{QN}] \quad (4)$$

Debido a que el transistor encendido es S1 o S1' pero no los dos, solo uno de ellos conduce por lo tanto.

$$d_a^* + d'_a = 1 \quad (5)$$

Por lo tanto la ecuación (4) puede reescribirse como:

$$L1 \frac{di_a}{dt} = -Ri_a - (V_d d_a^* + V_{QN}) + Va \quad (6)$$

Donde $R = RL1 + R_s$, que es la resistencia en serie total en una fase. Siguiendo la misma metodología para la fases a y b

$$L2 \frac{di_b}{dt} = -Ri_b - (V_d d_b^* + V_{QN}) + Vb \quad (7)$$

$$L3 \frac{di_c}{dt} = -Ri_c - (V_d d_c^* + V_{QN}) + Vc \quad (8)$$

Sabiendo que para un sistema trifásico sin neutro, la suma de corrientes es igual:

$$i_a + i_b + i_c = 0 \quad (9)$$

Y asumiendo que el voltaje de la red está totalmente balanceado.

$$Va + Vb + Vc = 0 \quad (10)$$

El voltaje V_{QN} puede obtenerse sumando las ecuaciones de la 6 a las 8

$$V_{QN} = \frac{-V_d}{3} (d_a^* + d_b^* + d_c^*) \quad (11)$$

Para la ecuación del condensador se puede escribir de la siguiente forma según el circuito de la figura 3-3.

$$C \frac{dV_p}{dt} = i_a d_a^* + i_b d_b^* + i_c d_c^* - \frac{(V_p)}{Rl_{aod}} \quad (12)$$

Donde las ecuaciones (6), (7), (8) y (9) son el modelo de la planta [46, 47].

Reorganizando estas ecuaciones en un diagrama de bloques como el de la figura 3-4. Se observa el modelo completo de la planta.

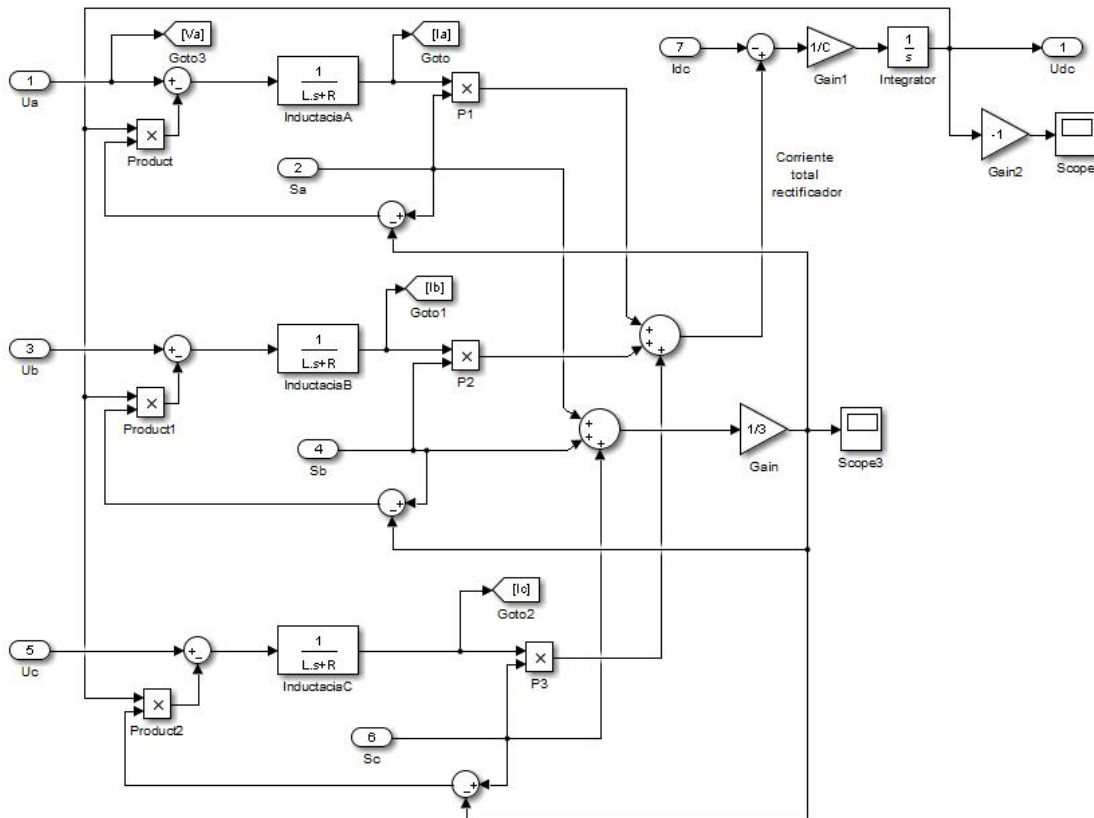


Figura 3-4 Diagrama de bloques de la planta

En este diagrama se observa que existe un acople entre las fases debido a la ecuación (11), lo cual hace que el sistema de control deba vivir con dicho acople y poder de seguir la referencias.

Al igual que en el sistema monofásico este sistema puede verse con las mismas consideraciones para generar la señal de referencia, el controlador de voltaje DC, el filtro y todas las consideraciones supuestas en el capítulo 2, pero para la parte de los controladores de corrientes es necesario agregar un controlador para cada

fase. Con las mismas consideraciones tomadas en cuentas en el diseño monofásico.

En las simulación de la figura 3-5. Se muestra el modelo promediado con una entrada trifásica de voltaje balanceada, esta simulación esta compuesta por 2 grandes bloques, el bloque PFC, contiene un esquema que representa un modelo igual al de la figura 3-4. Y el bloque de control agrega los controladores necesarios para cumplir con los objetivos de control.

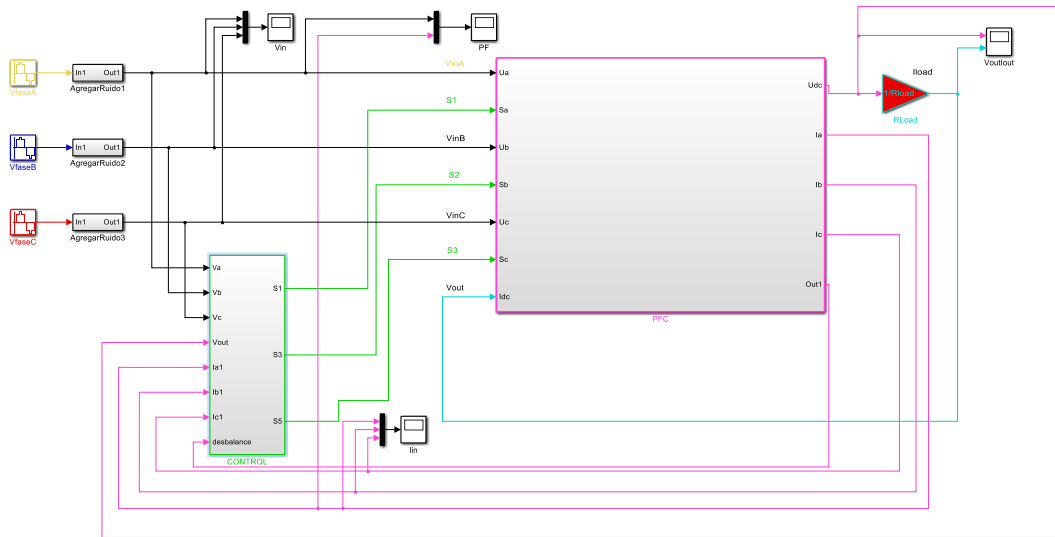


Figura 3-5 Simulación de un PFC trifásico con modelo y control promediados

En la figura 3-6. Se aprecia los bloques de control necesarios, al igual que el caso Monofásico se necesita un control en el lazo de voltaje, que manipule la amplitud de la referencia de la corriente de entrada, en el caso de la simulación suponemos que el voltaje de entrada es perfectamente balanceado y sin armónicos por lo tanto se puede usar como la onda sinusoidal que modificara su amplitud con la multiplicación de la salida de control. Posteriormente se agregaran 3 controladores, en este caso el mismo controlador PI del capítulo 1 del lazo de corriente, pero agregándolo a cada una de las 3 fases, lo que permitirá manipular la forma de la corriente en cada una de las 3 fases.

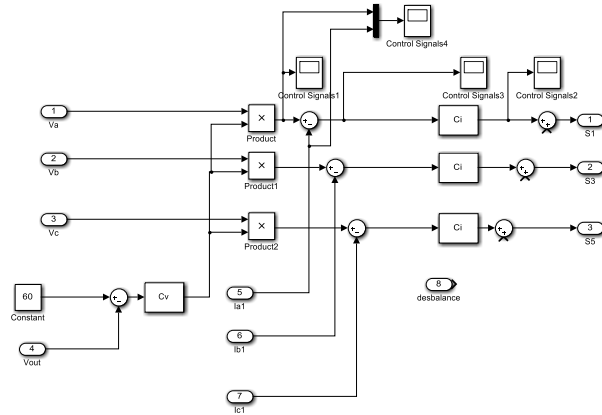


Figura 3-6 Esquema de control para un rectificador trifásico

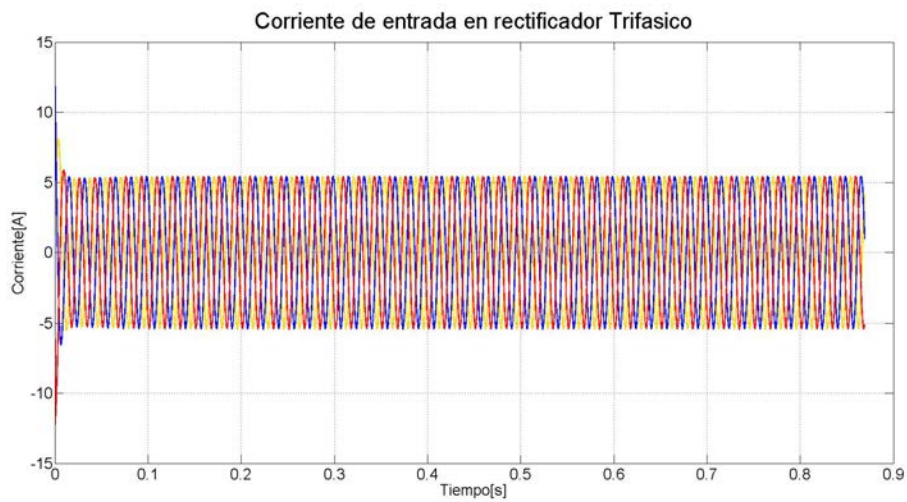


Figura 3-7 Corrientes trifásicas de entrada

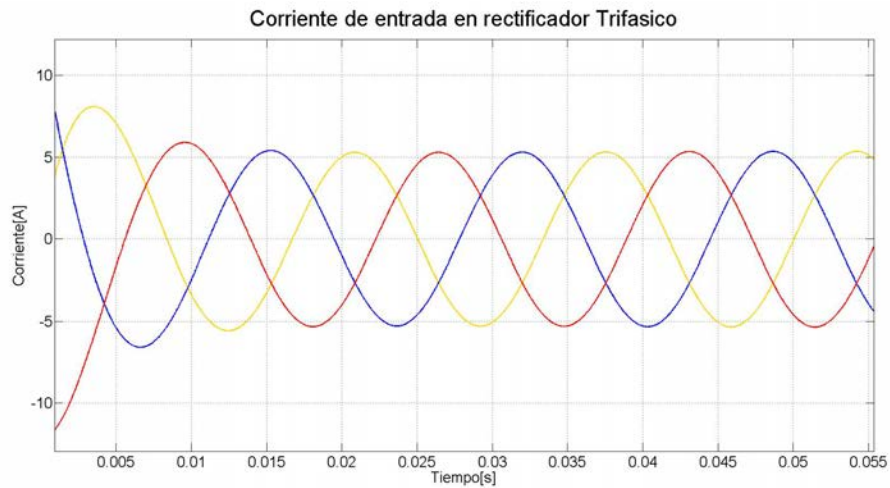


Figura 3-8 Transitorio de la corrientes de entrada

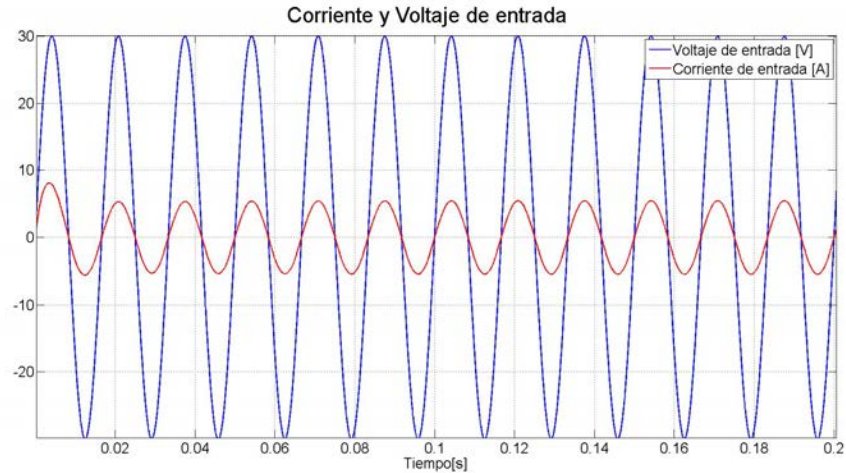


Figura 3-9 Voltaje y corriente de entrada en la fase A

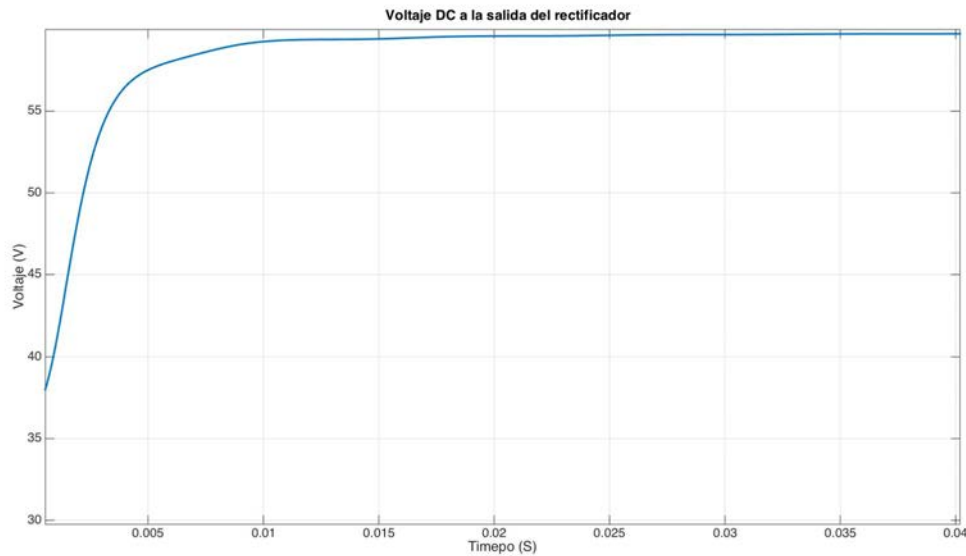


Figura 3-10 Voltaje DC a la salida del rectificador

Como se observa en los resultados de la simulación (figuras 3-7 a 3-10), la corriente logra una forma sinusoidal, con desfases de 120 grados entre ellas, es decir la sumatoria de corrientes es igual a 0, y dichas corrientes están en fase con la respectiva fase de voltaje lo que implica un alto factor de potencia en cada uno de las fases, aparte de en la figura 3-10 se observa el voltaje de salida DC entregado por el rectificador, y se aprecia que sin necesidad del filtro se obtiene un voltaje prácticamente constante.

Realizando esta simulación nuevamente con el Toolbox de Simulink® Sim Powersystem, se observan unos resultados similares, con la diferencia de que aparece una señal de alta frecuencia en la corriente debido a la conmutación de los IGBTs.

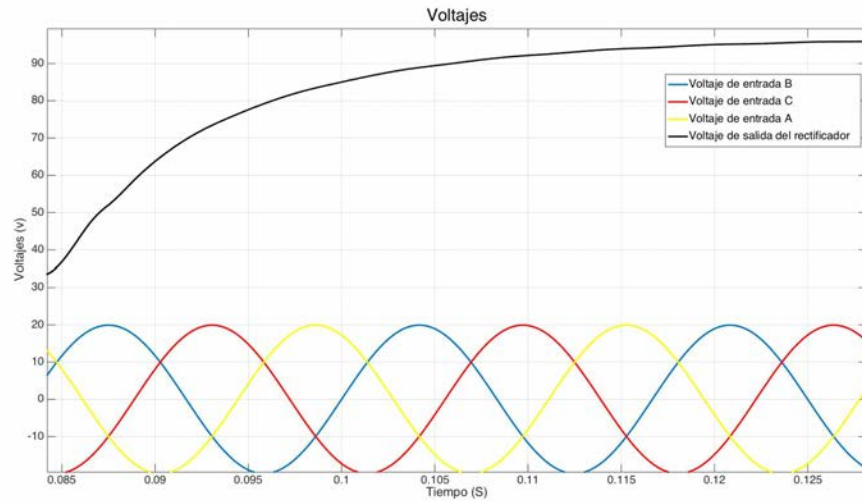


Figura 3-11 Voltajes de entrada trifásicos, y voltaje de salida DC del rectificador

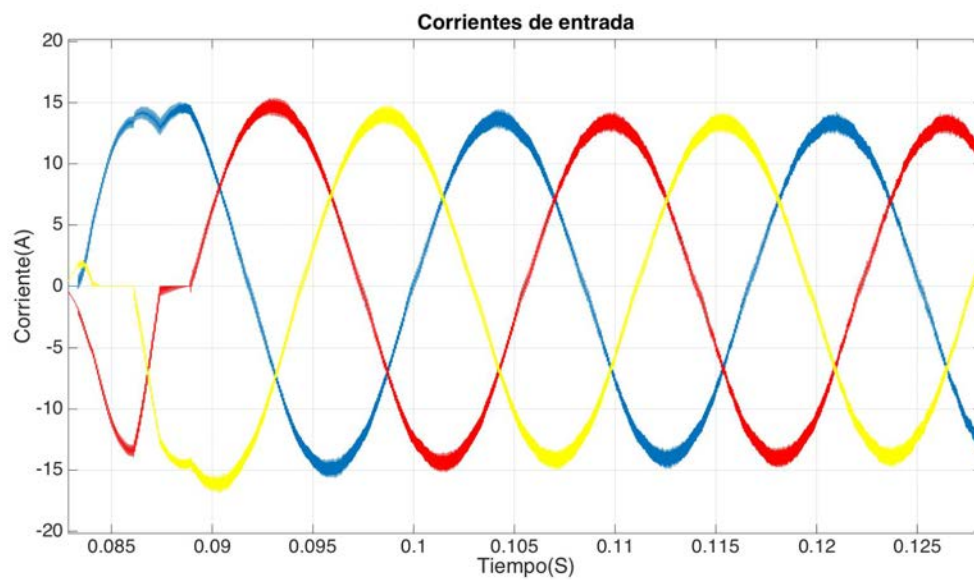


Figura 3-12 Corrientes de entrada en simulación conmutada

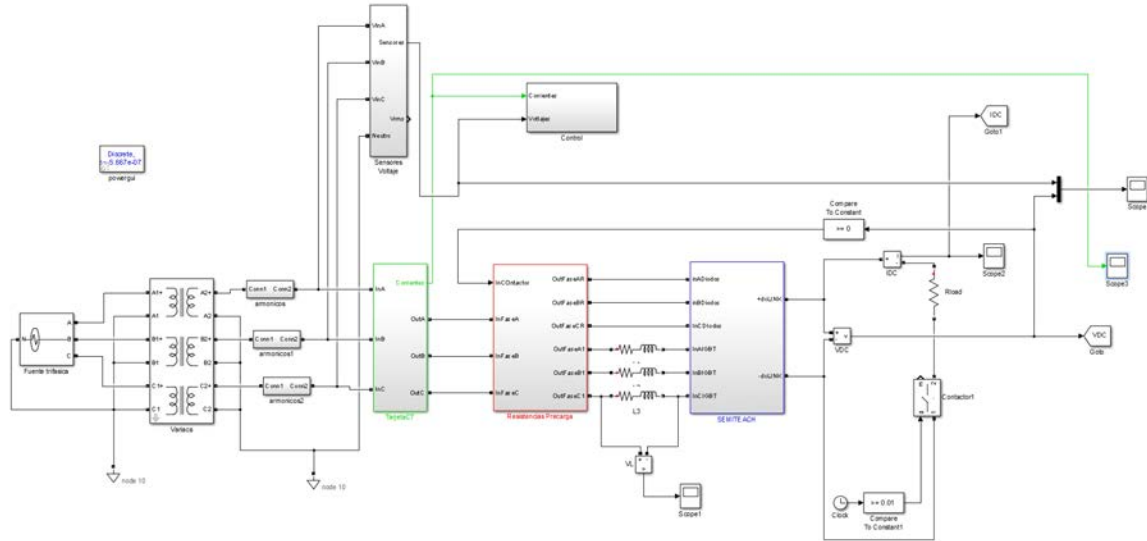
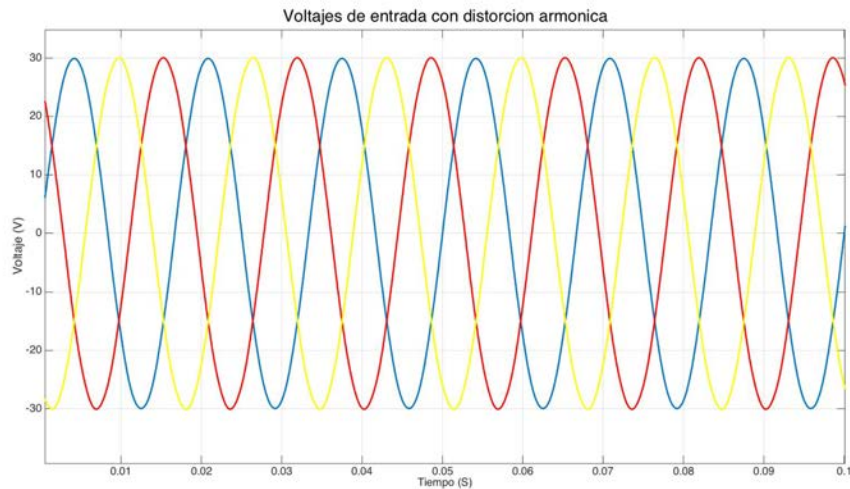
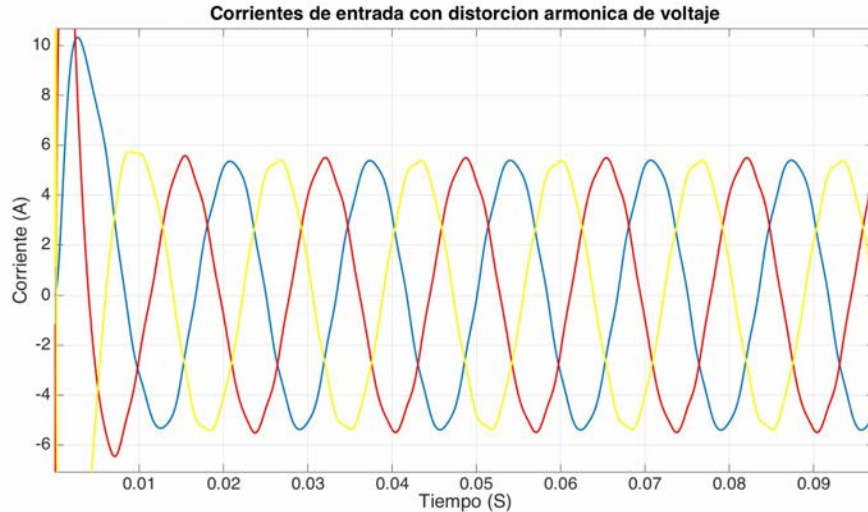


Figura 3-13 Modelo de Simulink conmutado

Al agregar un armónico en este caso el 9, con una amplitud 0.1 Voltios en el voltaje de entrada, se alcanza a observar cómo se afecta la forma de la onda, y la degradación del THD de corriente en la entrada, y por lo tanto la modificación del THD. Si a esta simulación se le agrega un armónico de 0.5 en amplitud, en el tercer armónico se observa la pérdida total del objetivo de control de corriente, ya que la onda no tiene ninguna forma sinusoidal.





Este es un problema difícil de atacar que poseen estos controladores, la presencia de armónicos en la red genera desbalance en los sistemas trifásicos de voltaje y corriente, provocando que el acoplamiento reinyecte esos armónicos a toda la planta [48], causando una disminución notable del THD de corriente.

Para solucionarlo se puede aprovechar los controladores desarrollados en el capítulo 2, los cuales en su modelo interno involucran las señales armónicas que afectan en forma de perturbación el sistema, por lo tanto pueden rechazar dichas señales aumentando el desempeño en el seguimiento de la corriente de referencia lo que provoca una disminución en el THD de corriente.

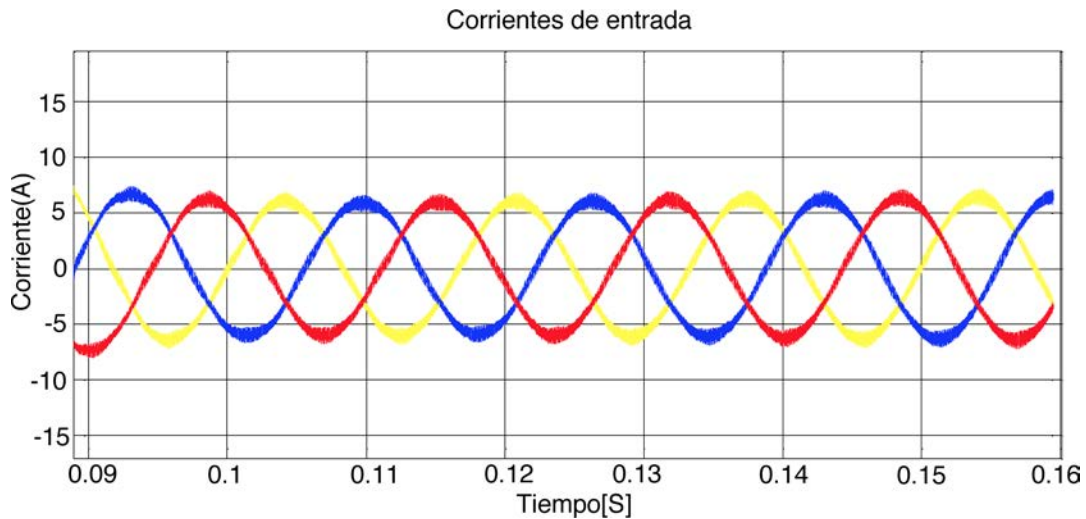


Figura 3-14 Simulación con control resonante

En la figura 3-14. Se muestra una simulación con control resonante donde se observa, que la forma de onda de la corriente sigue manteniendo la forma sinusoidal, a pesar de la presencia de los armónicos que se agregaron en la simulación con control PI.

Otra diferencia notable entre un rectificador monofásico y uno trifásico, es la existencia de un coeficiente de acoplamiento de las señales de control de las tres fases, este coeficiente es descrito por la ecuación 3.11 o en el diagrama de bloques de la figura 3-4, donde se puede apreciar que este coeficiente depende de la suma de las 3 acciones de control.

Aprovechando que la suma de las corrientes en un sistema trifásico debe ser igual a 0, se puede utilizar esta misma idea en las señales de control S , de esta forma solo es necesario implementar 2 controladores, y con la salida de estos 2 calcular la tercera señal, igualando la ecuación a 0. De esta forma el coeficiente de acoplamiento será igualado a 0. Y el sistema quedara desacoplado. Lo cual permite implementar solo 2 controladores en el tiempo, reduciendo de esta forma el costo computacional incluso reduciendo el uso de sensores tanto en corriente como en voltaje.

En la figura 3.15 se observa la implementación de 2 controladores tipo PI en las fase A y B, y en la fase C, se indica que la señal de control es obtenida como la suma de las 2 señales de control de la fase A y B. En la figura 3.16 se muestran las 3 señales de control en el tiempo.

Otra opción para evitar el coeficiente de acoplamiento es realizar la implementación de las estrategias de control realizando las transformaciones de Park, tanto a los voltajes y a las corrientes. Lo que permite transformar este sistema variante en el tiempo a 60Hz a un sistema DC, en donde la componente d será controlada a partir de las necesidades de carga y voltaje de salida del bus DC, y la componente q su punto de referencia es cero, lo cual implica que los reactivos del sistema serán 0, controlado de esta forma el factor de potencia.

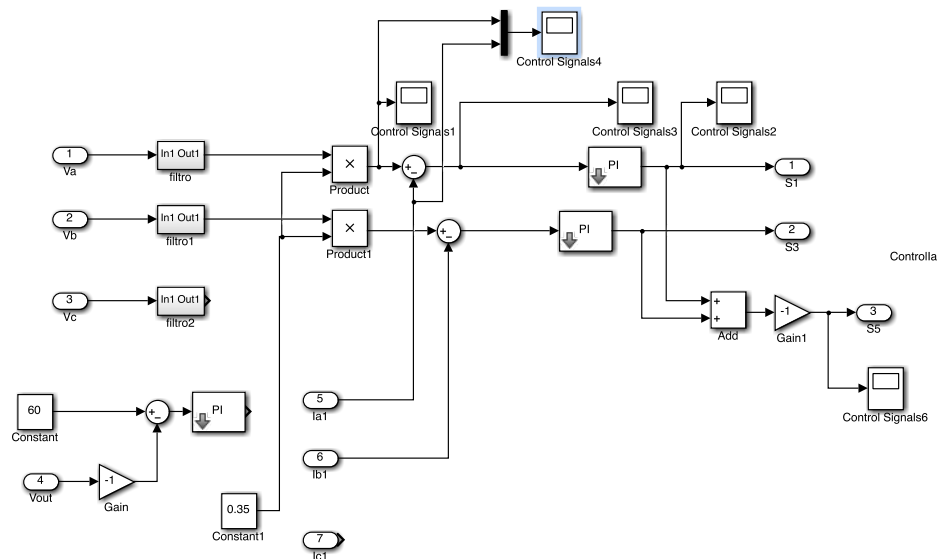


Figura 3-15. Simulación del controlador desacoplado

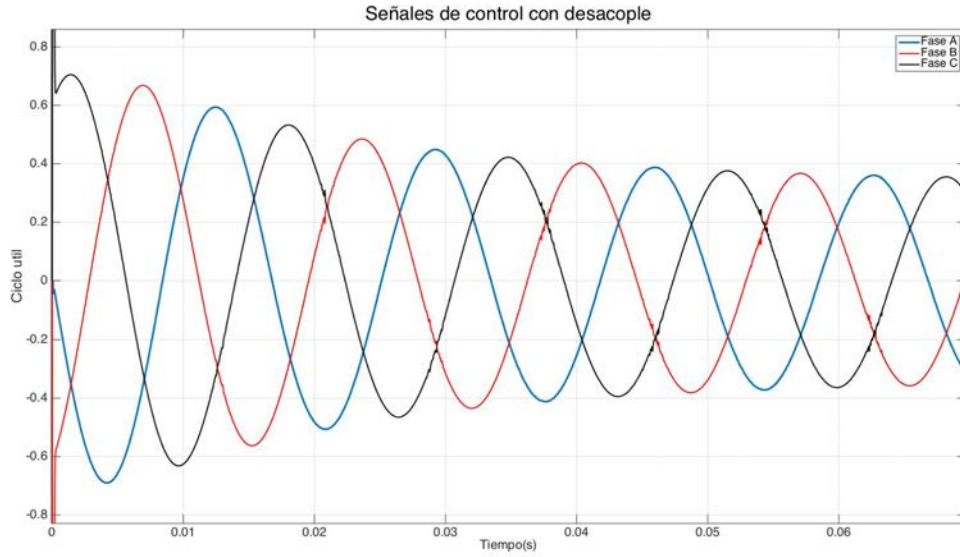


Figura 3-16. Señales de control con el sistema desacoplado

En la figura 3-17 se muestra el diagrama de bloques del algoritmo necesario para controlar el factor de potencia utilizando la transformación DQ.

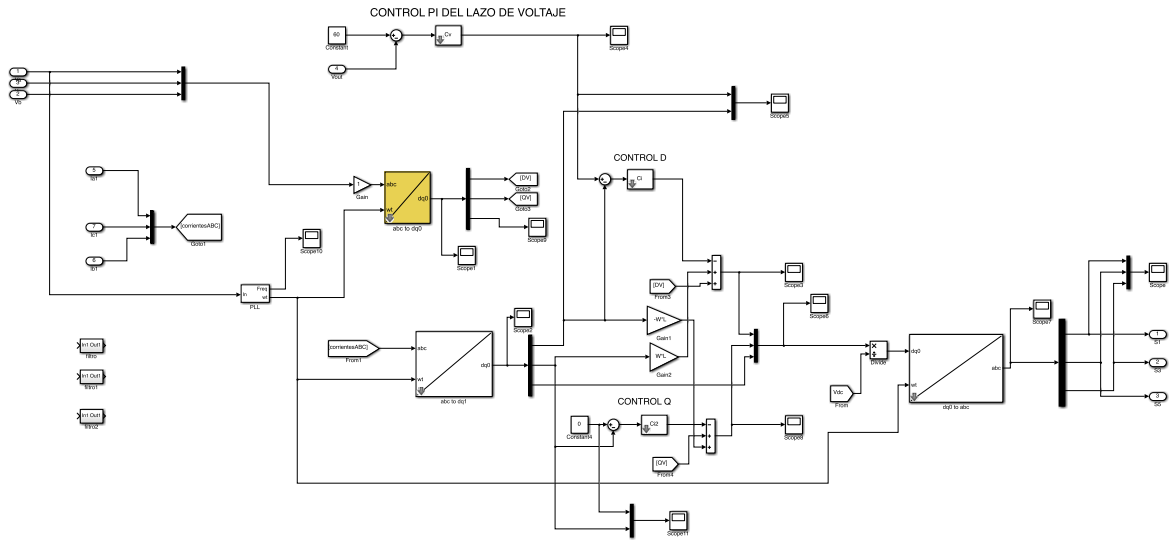


Figura 3-17. Algoritmo PI en DQ

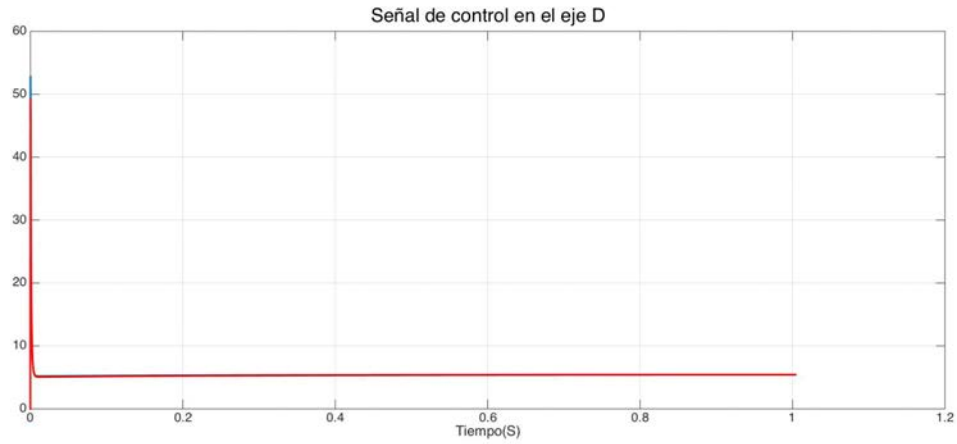


Figura 3-18. Referencia y salida en el eje d

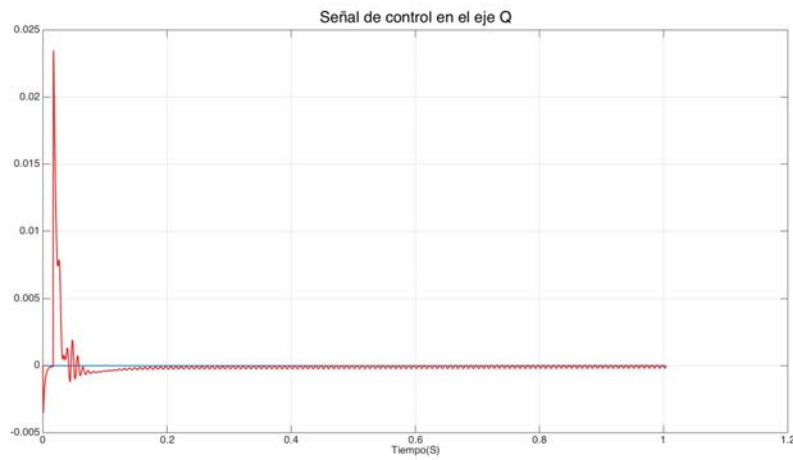


Figura 3-19 Referencia y salida en el eje q

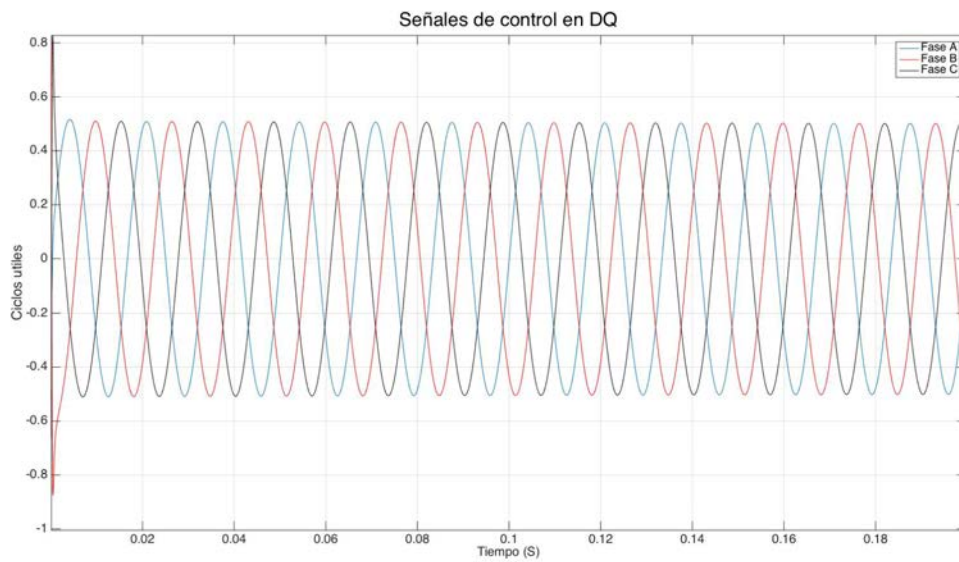


Figura 3-20. Señales de control con el control en transformada DQ

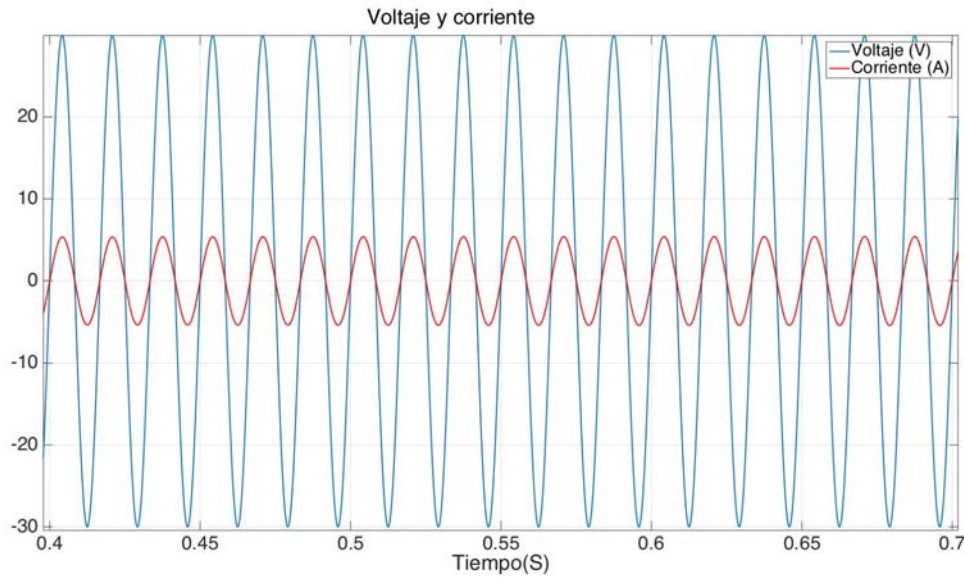


Figura 3-21. Voltaje y Corriente en el tiempo

3.2 Comparación de resultados en la planta trifásica

De igual forma que en el caso monofásico la planta trifásica presenta distintos comportamientos en distorsión armónica de corriente y factor de potencia, tanto en lazo abierto como con las diferentes estrategias de control descritas en este trabajo. Para exponer un caso particular, se omiten los controles en la planta, allí el rectificador se comporta como un puente de diodos trifásico, donde el THD es fuerte y el factor de potencia es distante a la unidad.

En la figura 3-22 se muestra el THD de corriente y el factor de potencia en simulaciones con el Toolbox SimPower System de Simulink. En la grafica se observa que el factor de potencia en cada una de las fases alcanza un valor de 0.7 y la distorsión de corriente tiene un valor de THD cercano al 63%. Ésta situación pone en evidencia que este tipo de rectificadores no cumple con los requerimientos fijados en la reglamentación vigente citada en el capítulo introductorio.

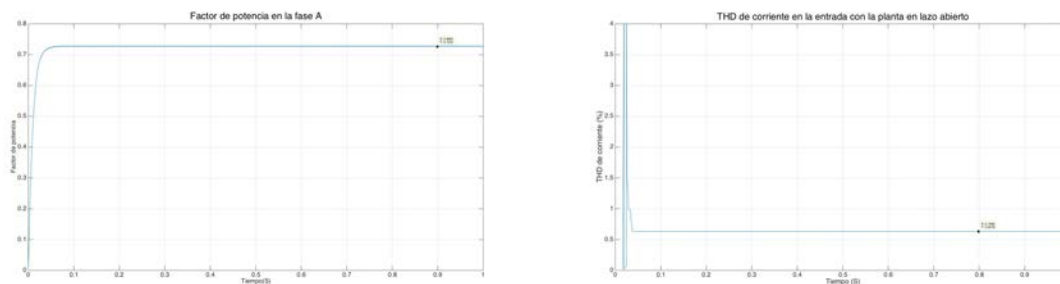


Figura 3-22. Factor de potencia y THD de corriente con la planta en lazo abierto

3.2.1 Control PI en el planta trifásica

Utilizando un control PI en 2 fases, para cerrar el lazo de control, y calculando la acción de control en la tercera fase, utilizando la suma de las acciones de control de las fases restantes; se lleva a cabo una simulación empleando controladores con la estructura de las ecuaciones (x) y (x) presentadas en el capítulo 1. Allí, las distorsiones de corriente medidas con el THD y el factor de potencia en cada una de las fases, modifican su valor respecto a los resultados publicados en la figura 3-23.

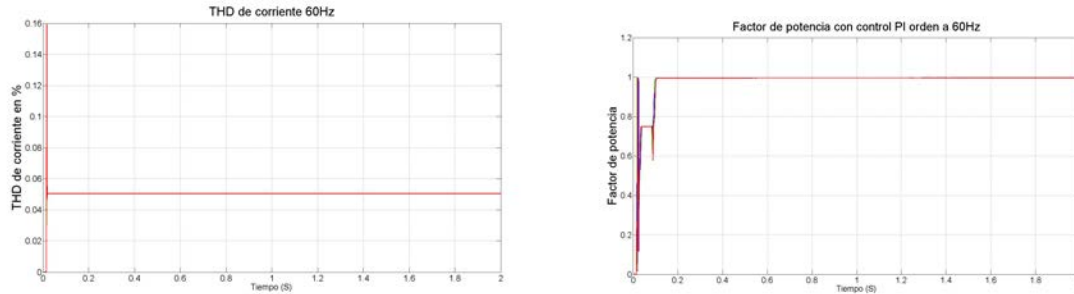
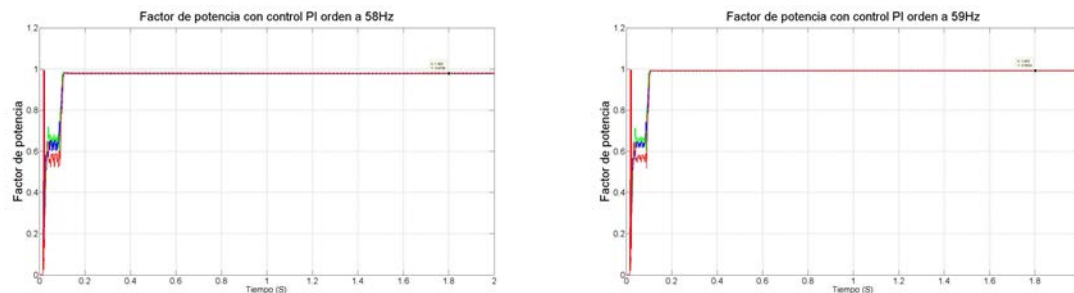


Figura 3-23. THD de corriente y factor de potencia con control PI a 60Hz

En las siguientes graficas se percibe que la introducción del control PI permite aproximar el factor de potencia a un valor muy cercano a la unidad en cada una de las fases con marcaciones de 0,97 y la distorsión de corriente a un 5%. La simulación se realizó utilizando una frecuencia de entrada en el voltaje de 60Hz.

Al introducir variaciones en la frecuencia del voltaje de entrada, se distingue que el factor de potencia a diferentes frecuencias mantiene un buen comportamiento, ya que en ninguno de los casos el factor de potencia marca una cifra inferior al 0,97.

En relación con el THD de corriente, en la figura 3-24 se corrobora que al introducir variaciones en las frecuencias, en el THD se presentan diferentes comportamientos, por ejemplo: a las frecuencias de 58Hz y 62Hz en alguna de las fases el THD de corriente alcanza un valor de 10%, generalmente en la C; mientras que a frecuencias de 59Hz y 61Hz el THD de corriente logra un valor del 6%. Dichos valores presentados en el THD de corriente superan los niveles de THD propuestos para el desarrollo del presente trabajo.



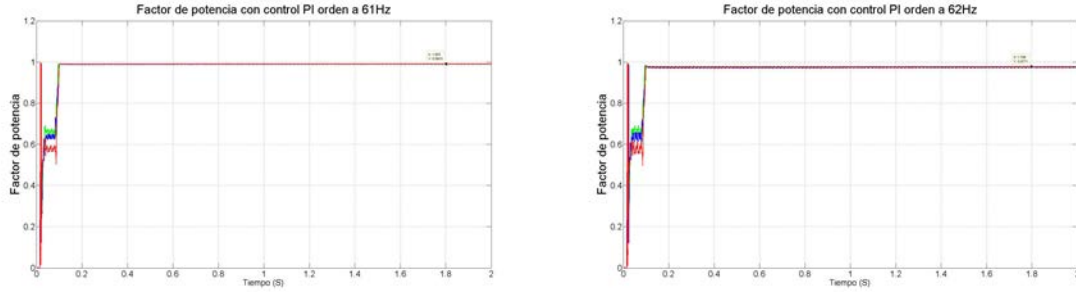


Figura 3-24. Factor de potencia con control PI a diferentes frecuencias de entrada

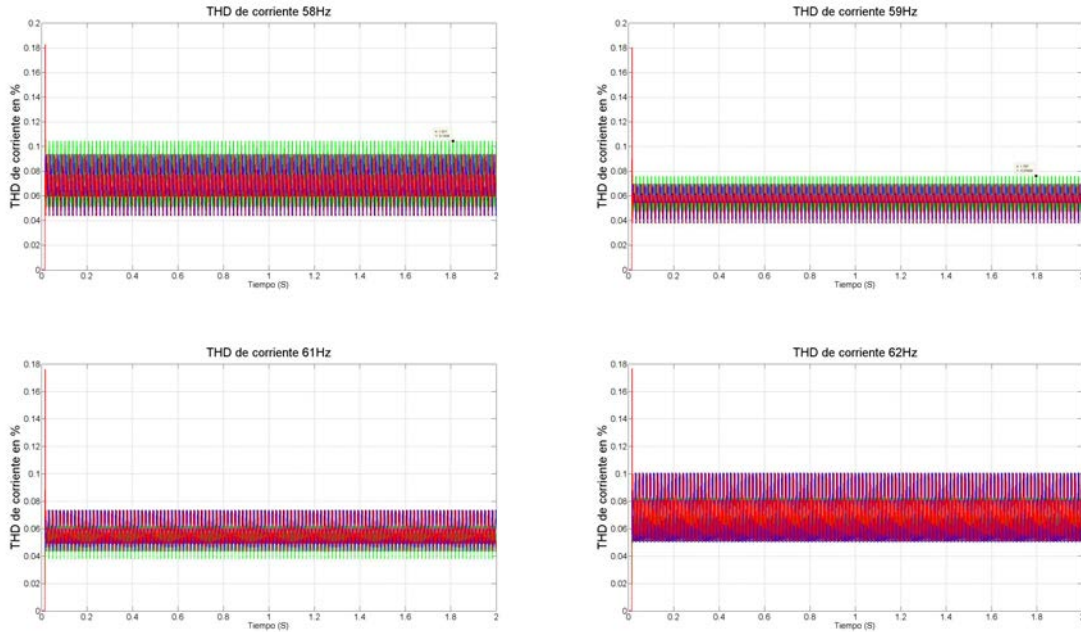


Figura 3-25. THD de corriente con control PI a diferentes frecuencias

3.2.2 Control resonante en la planta trifásica

La primera alternativa aplicada al control PI, es el control de tipo resonante o AFC, el cual tiene incluido dentro del controlador el modelo interno de una sinusoidal de 60Hz y sus armónicos impares hasta el 9 armónico. Lo anterior, permite al sistema de control seguir y/o rechazar cualquier señal de tipo sinusoidal de estas frecuencias. En la figura 3-26 se ilustra el comportamiento del factor de potencia y la corriente cuando se utiliza este tipo de controlador.

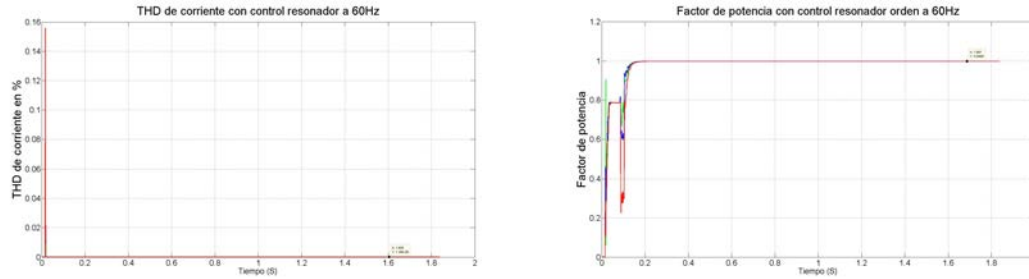


Figura 3-26. THD de corriente y Factor de potencia con control resonante

Al emplear este controlador, el factor de potencia aumenta a un valor de 0,999, mientras que el THD de corriente es inferior al 1%. Esto se debe a que el voltaje de entrada tiene armónicos en las mismas frecuencias en las que están ajustados los resonadores del controlador, lo cual hace que el seguimiento a 60Hz sea casi perfecto y también puede rechazar totalmente las frecuencias armónicas del voltaje de entrada.

Lamentablemente, al cambiar la frecuencia de entrada tanto el factor de potencia como el THD de corriente, se ve comprometido. Esto se evidencia en la figura 3-27 donde se muestran los distintos THD de la corriente de entrada. Para ello, se simuló la entrada de voltaje alterno del rectificador a diferentes frecuencias: 58Hz, 59Hz, 61Hz y 62Hz.

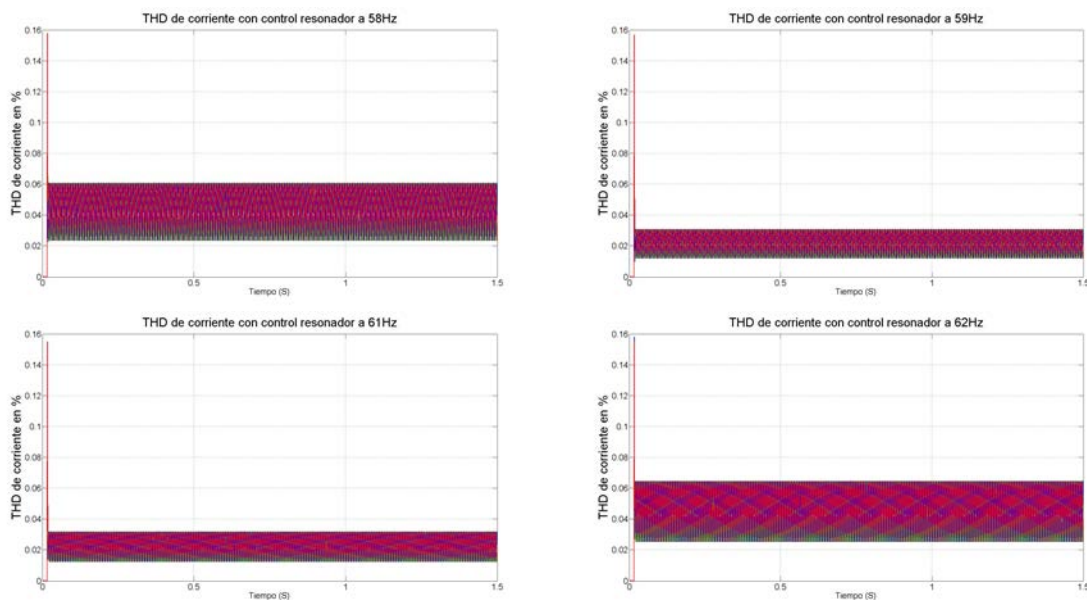


Figura 3-27. THD de corriente con control Resonante a diferentes frecuencias

Se destaca que conforme la frecuencia se aleja de los 60Hz, el THD también adquiere un comportamiento distinto al de la figura 3-26, por ejemplo: a 59Hz y 61Hz el THD se centra en un valor del 2%, mientras que a las frecuencias de 58Hz y 62Hz se obtienen un factor de potencia alrededor del 6%.

Con el factor de potencia ocurre algo similar, ya que al no estar en la frecuencia a la que fue sintonizado el controlador, la ganancia diferente a 60Hz es muy baja. Razón por la cual el factor de potencia decae, principalmente a 62Hz, donde el factor de potencia logra un valor de 0,79 el cual es cercano al comportamiento del rectificador en lazo abierto.

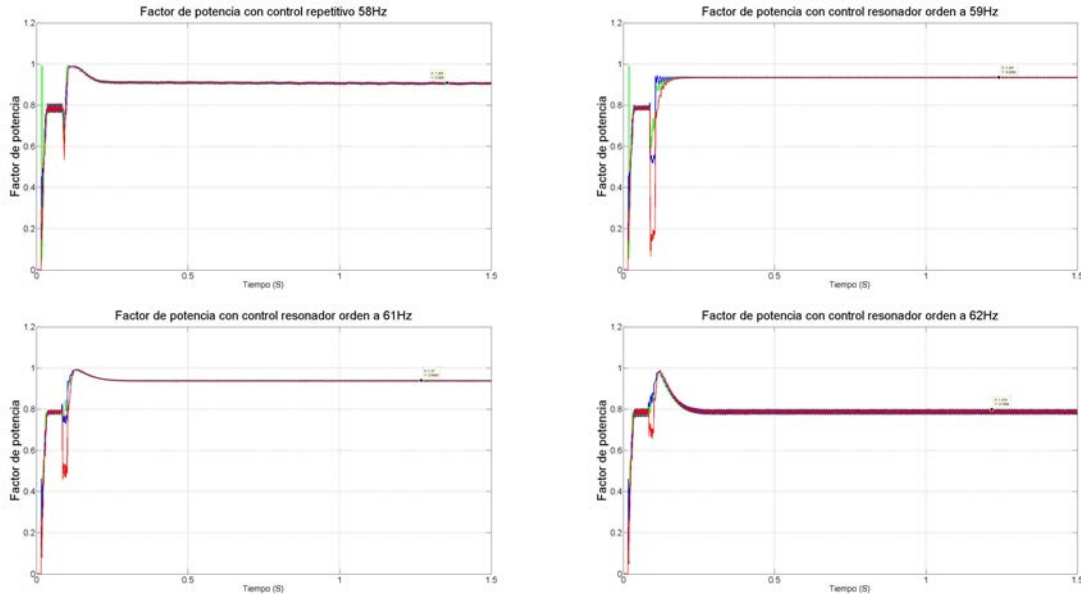


Figura 3-28. Factor de potencia con control resonante a diferentes frecuencias

3.2.3 Control resonante adaptativo de frecuencia variable

Debido al comportamiento variable presentado por el control resonante al aplicar frecuencias diferentes a las que se sintonizó el controlador, se implementó una estrategia de control similar al control resonante, salvo que la frecuencia del resonador se sintoniza online empleando la frecuencia estimada por el PLL utilizado para generar la onda sinusoidal de referencia que la corriente debe seguir para generar el voltaje DC de salida requerido.

Al aplicar la estrategia señalada a 60Hz se obtienen los mismos resultados que al utilizar el controlador resonante fijo sintonizado a 60Hz. La diferencia entre éste controlador y un controlador de frecuencia fija, está dando, por la respuesta a las variaciones de frecuencia en el voltaje de entrada. En las simulaciones que se proyectan en las figuras 3-29 y 3-30 se observa que a pesar que las condiciones de frecuencia son diferentes a los 60Hz, el desempeño medido desde el factor de potencia y el THD de corriente no disminuye, al igual que ocurre con el control resonante.

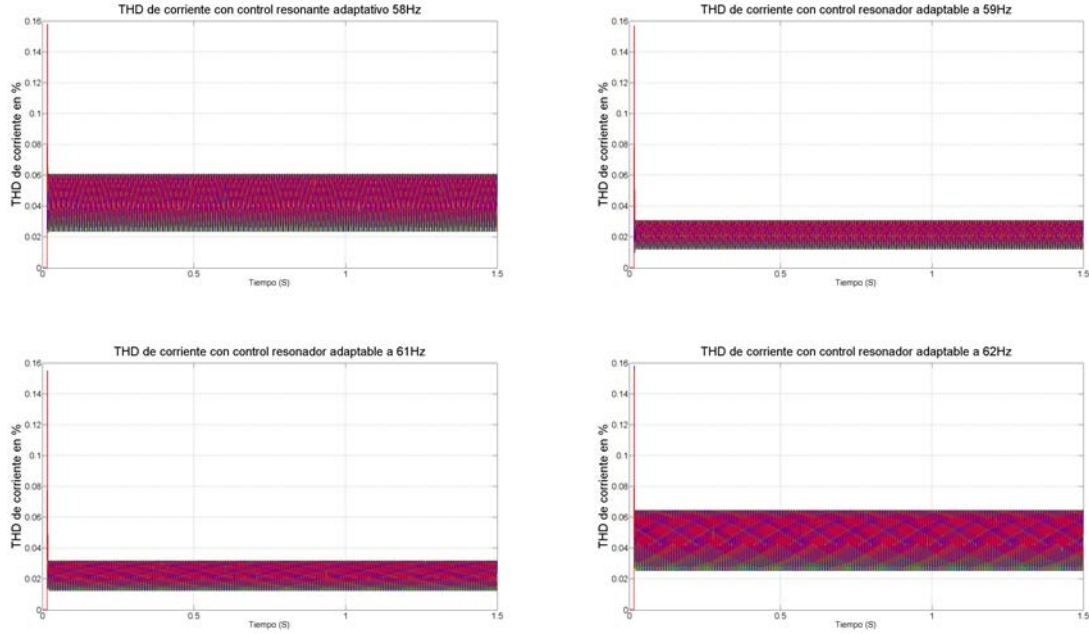


Figura 3-29. THD de corriente con control resonante de frecuencia adaptable a diferentes frecuencias

Al utilizar esta estrategia, se puede observar en el la figura 3-30 que ninguna de las frecuencias a las que se configuró el voltaje de entrada del factor de potencia disminuye de 0,96, cifra que esta por encima de los objetivos propuestos en este trabajo. Adicionalmente, es necesario destacar que el THD de corriente presenta en las frecuencias de 59Hz y 61Hz un comportamiento cercano al 2%, lo cual hace de este controlador una de las mejores opciones para los rectificadores de este tipo.

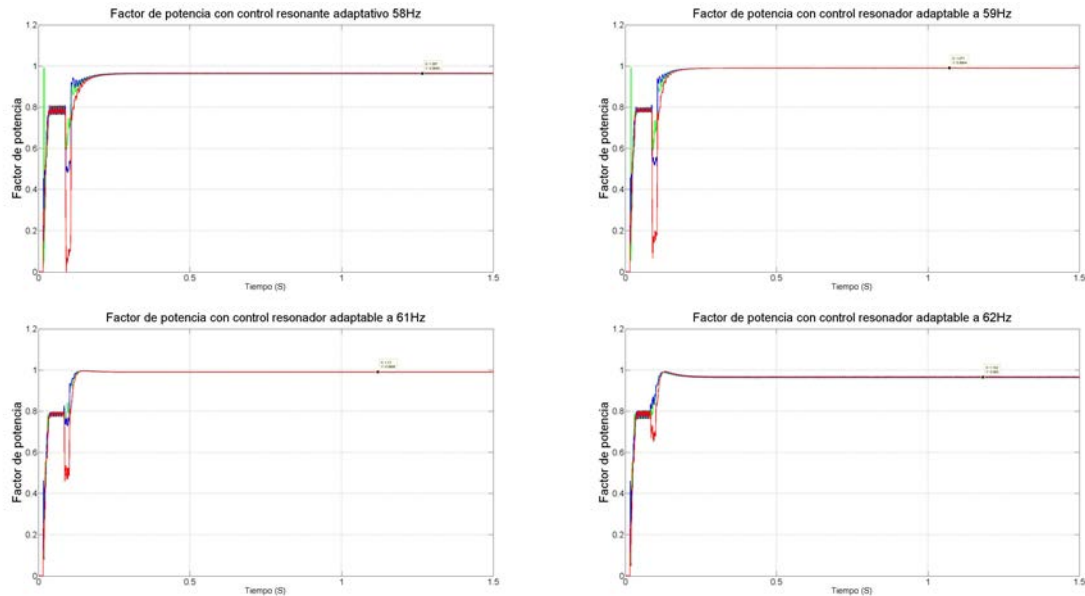


Figura 3-30. Factor de potencia con control resonante adaptativo a diferentes frecuencias

3.2.4 Control repetitivo en la planta trifásica

El control repetitivo basado en el modelo del principio interno es capaz de seguir las señales a la frecuencia de 60Hz y rechazar muchos de los armónicos de esta frecuencia. Esto permite un desempeño a 60Hz en la entrada de voltaje, comparable con el controlador de tipo resonador, como lo muestra en la figura 3-31. Allí se observa que el THD de corriente es inferior al 1%, muy cercano a una onda perfectamente sinusoidal y el factor de potencia tiene un valor en estado estacionario de 0.98, cifras muy próximas al control de tipo resonante. Sin embargo, hay que anotar que lo diferente entre los 2 controladores es el transitorio, que es mas suave con el controlador de tipo repetitivo.

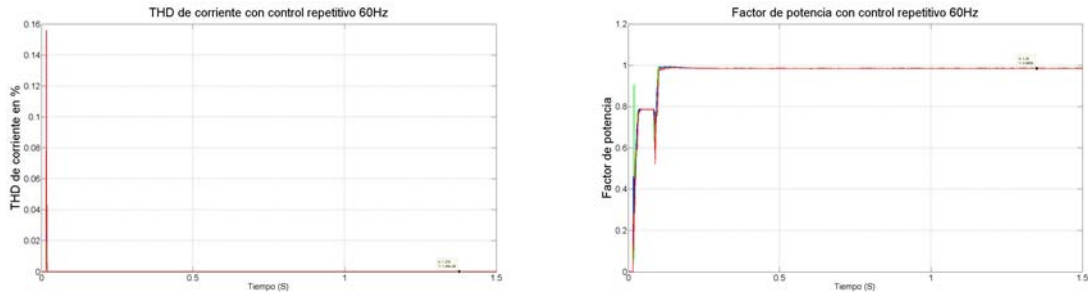


Figura 3-31. THD de corriente y factor de potencia con control repetitivo

Pese a ello, el control repetitivo tiene la misma debilidad que el control de tipo resonador; es decir, no es robusto frente a variaciones de frecuencia. Al realizar las simulaciones con distintas frecuencias en el voltaje de entrada del rectificador, se repara que tanto el THD de corriente de entrada, como el factor de potencia, no son tan buenos como en el caso de 60Hz. La figura 3-32 presenta el comportamiento de estos indicadores.

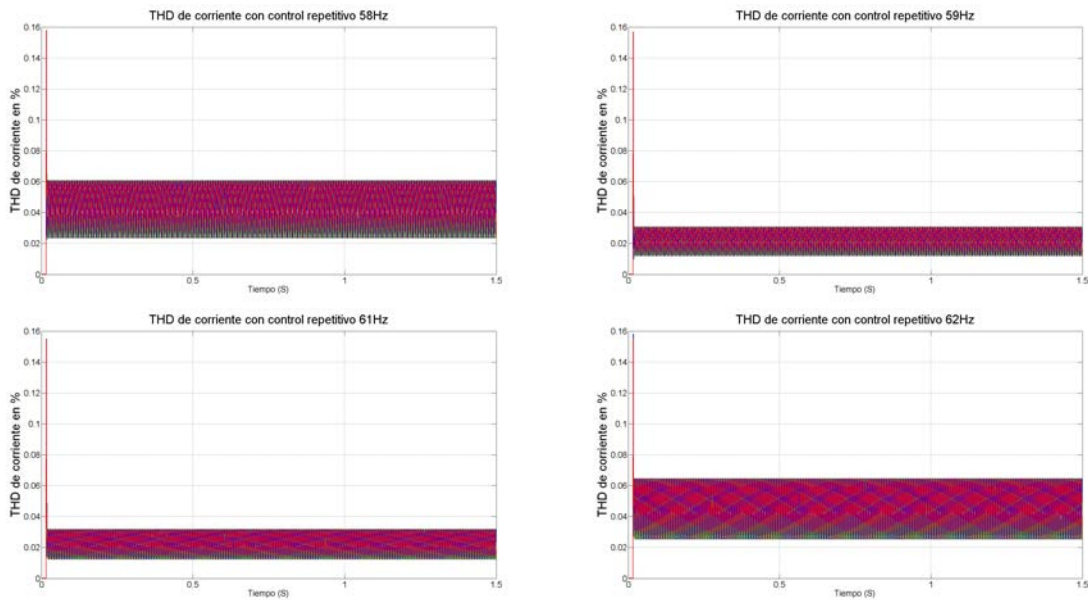


Figura 3-32. THD de corriente con control repetitivo a diferentes frecuencias

De este modo, se destaca que los THD de corriente disminuyen conforme la frecuencia se aleja de los 60Hz. Los casos de 58Hz y 62Hz son los mas críticos, ya que los THD de corriente logran un porcentaje del 6%, mientras que los casos de 59Hz y 61Hz el THD esta mas cerca del 3%, indicador que esta dentro del rango fijado en los objetivos del presente trabajo. En relación con el factor de potencia, a pesar de estar lejos de la frecuencia a la que fue sintonizado el controlador, éste sigue estando por encima de 0.9 en todos los casos, lo cual en algunas potencias permite cumplir con los parámetros normativos mencionados.

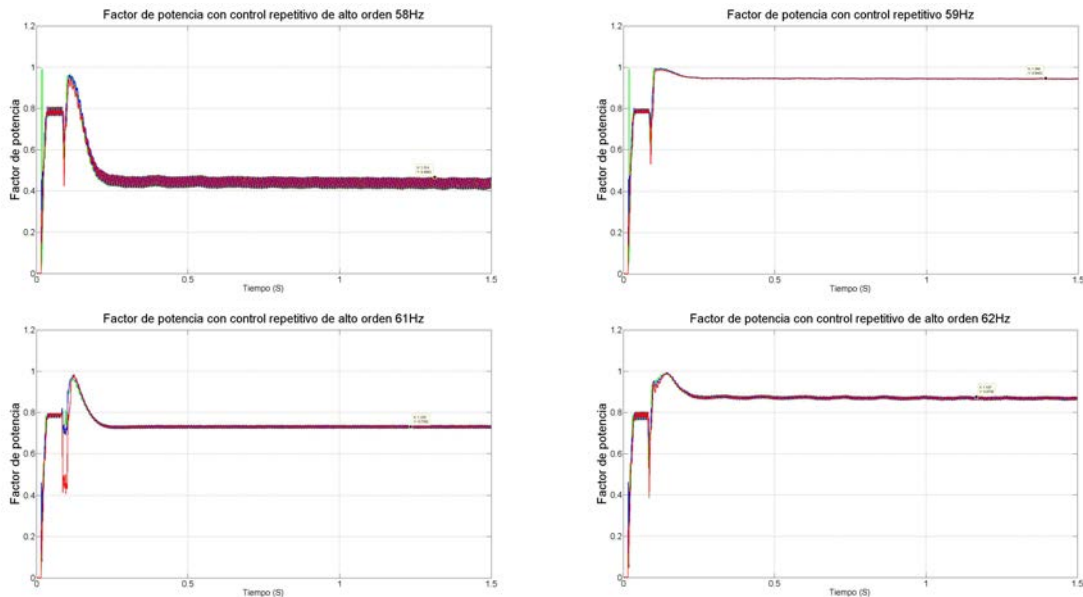


Figura 3-33. Factor de potencia con control repetitivo a diferentes frecuencias

3.2.5 Control repetitivo de alto orden en la plata trifásica

Como se ha mencionado, el control repetitivo no es robusto a las variaciones de frecuencia en el voltaje de entrada del rectificador. Para poder darle un grado de robustez a la estrategia frente a las variaciones de frecuencia, se optó por desarrollar un control repetitivo de alto orden donde el pico de ganancia se amplía en el ancho para tener alta ganancia a más frecuencias, como lo refleja un diagrama de Bode. Lo anterior, permite al control rechazar y/o seguir señales que se alejen de la frecuencia a la que fue diseñado el controlador. En la figura 3-34 se presenta el comportamiento del factor de potencia del control repetitivo de alto orden, junto con el THD de corriente obtenido a través de la simulación de la estrategia de control.

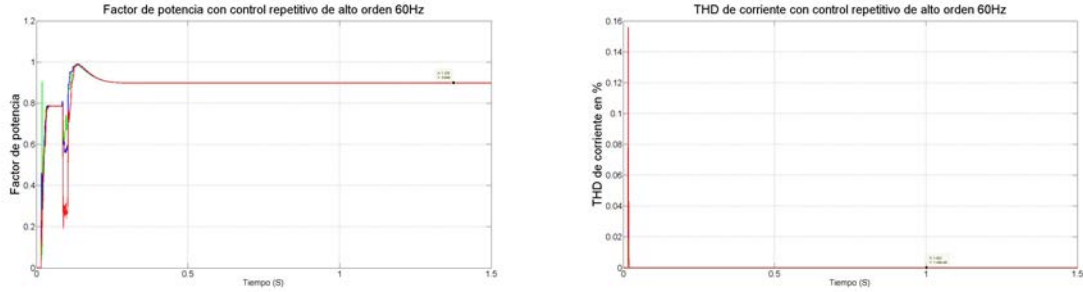


Figura 3-34. Factor de potencia y THD de corriente con control repetitivo de alto orden

Se puede evidenciar de esta manera, que el THD de corriente es menor que el 1%, lo cual genera un excelente comportamiento; mientras que, el factor de potencia alcanza un valor del 0.9. En la figura 3-36 se muestra el comportamiento de la distorsión de corriente utilizando el control repetitivo de alto orden.

Adicionalmente, en la figura 3-35 se pueden observar los distintos comportamientos de THD a las distintas frecuencias, aunque el comportamiento con respecto al control repetitivo normal no varía de forma considerable.

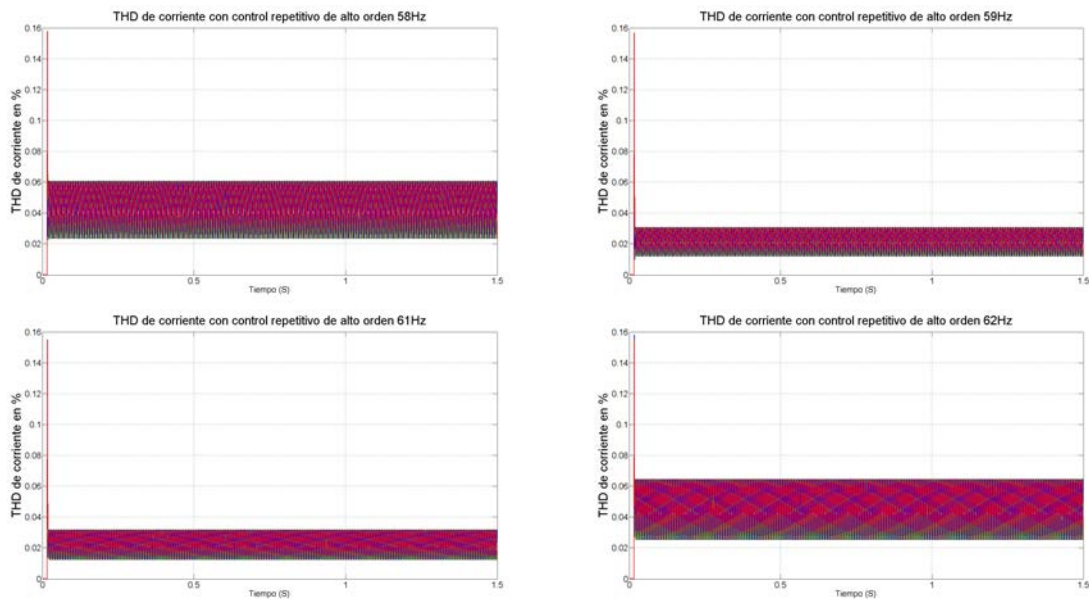


Figura 3-35. THD de corriente con control repetitivo de alto orden a diferentes frecuencias

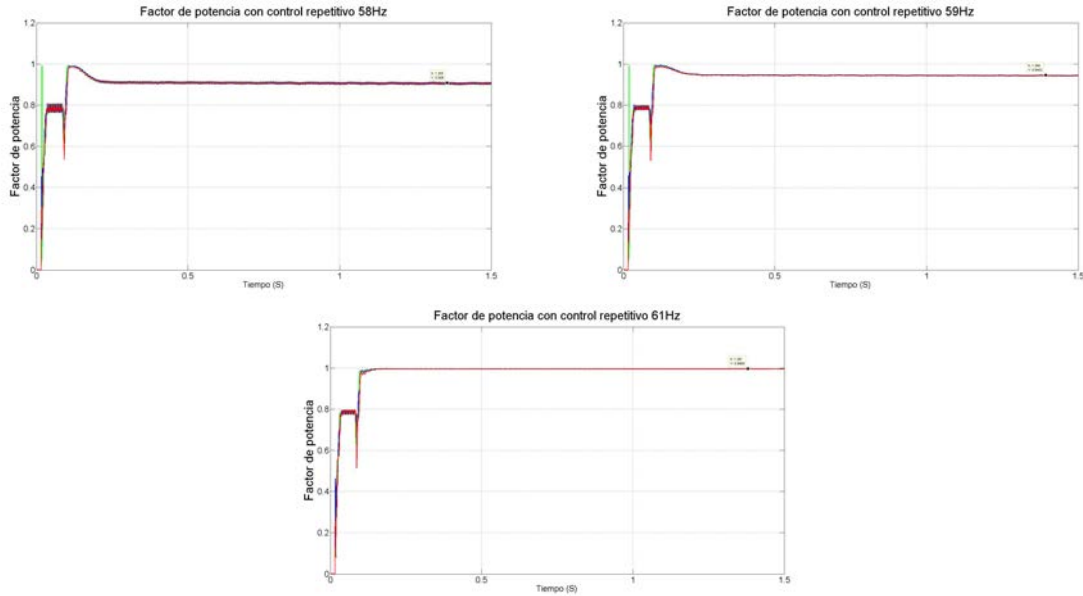


Figura 3-36. Factor de potencia con control repetitivo de alto orden a diferentes frecuencias

Bajo estas características, el control repetitivo de alto orden hace que sea una de las mejores opciones para controlar las plantas tipo rectificador controlado, tanto monofásico como trifásico; ya que tanto el desempeño del THD y del factor de potencia están cerca de los parámetros ideales.

3.2.6 Control GPI en la planta trifásica

El ultimo controlador utilizado en este trabajo es el controlador del tipo GPI, el cual basa su operación usando un observador que le permite estimar perturbaciones internas y externas que afectan a la planta. El comportamiento de las simulaciones de la planta utilizando esta estrategia de control es muy buena, desde el punto de vista de la distorsión de corriente y del factor de potencia.

La figura 3-37 ilustra los resultados de la simulación de la planta utilizando el GPI como estrategia de control. Se percibe que el THD de corriente alcanzado en la simulación es 0.009%, el mas bajo de todos los resultados obtenidos con los controladores simulados anteriormente. También se destaca que el factor de potencia es de un valor del 0,9985 lo cual es muy cercano al 1, el valor mas alto obtenido en las simulaciones.

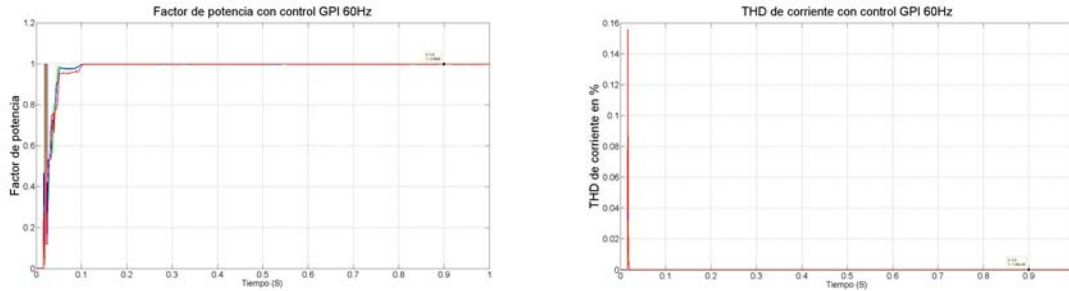


Figura 3-37. Factor de potencia y THD de corriente con control GPI

Es necesario resaltar en este de este tipo de controlador que es robusto frente a las variaciones de frecuencia de entrada del rectificador, también lo es frente a las variaciones o incertidumbres del modelo. En la figura 3-38 se observa el comportamiento del THD de corriente frente a diferentes frecuencias de entrada, son muy similares a las obtenidas con el control repetitivo de alto orden, obteniendo un resultado de 6% en los casos extremos que son 58Hz y 62Hz.

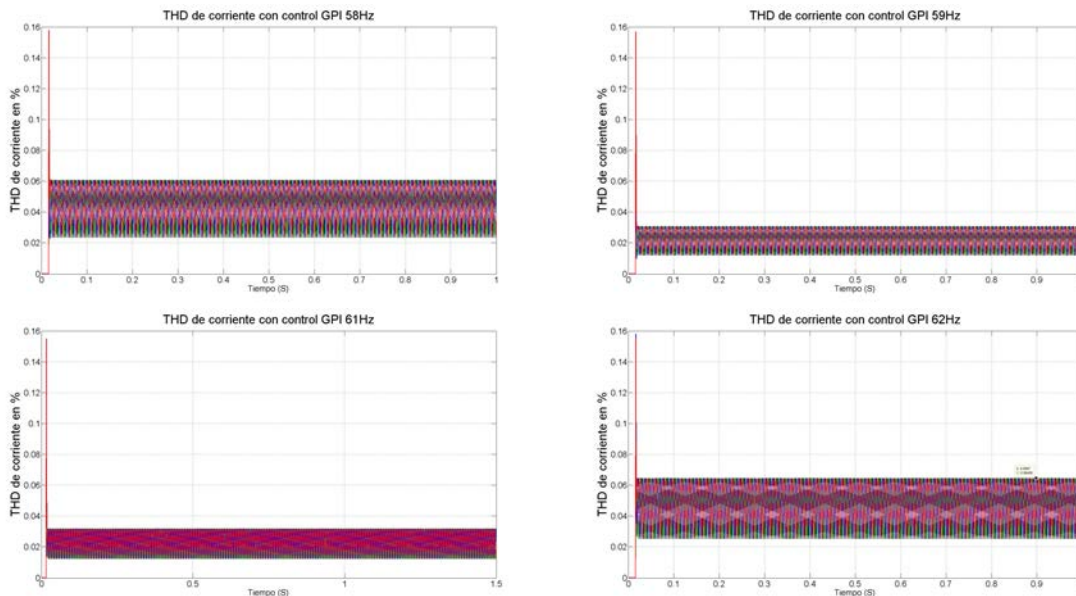


Figura 3-38. THD de corriente con control GPI a diferentes frecuencias

En relación con el factor de potencia el GPI tiene un comportamiento bastante óptimo frente a las variaciones de frecuencia, ya que no disminuye del 0.97 en ninguno de los casos y en las frecuencias de 59Hz y 61Hz el factor de potencia es superior a 0.99, un excelente resultado. A pesar de ello, este comportamiento no se presenta en la implementación real, ya que el ruido del sistema provocado por la computación de los 6 transistores, hace imposible de manejar las misma ganancias con las que se obtuvieron estos resultados.

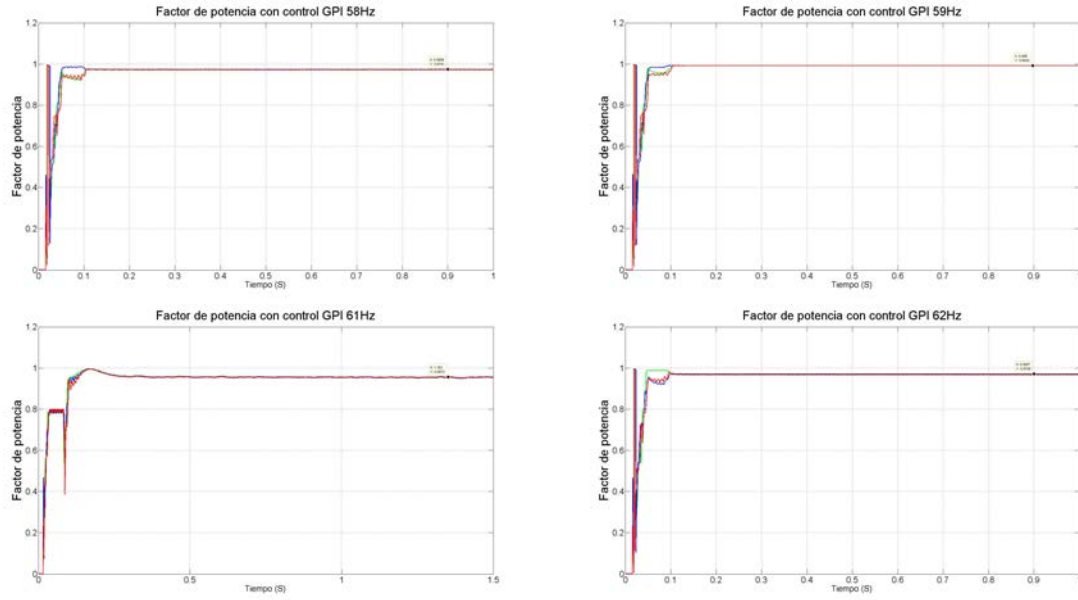


Figura 3-39. Factor de potencia con control GPI a diferentes frecuencias

4. IMPLEMENTACIÓN Y DESARROLLOS EXPERIMENTALES

Como se observó en las simulaciones de los capítulos anteriores para mejorar el desempeño del rectificador monofásico y trifásico, en cuanto al THD y factor de potencia se refiere, es preciso implementar controladores no convencionales diferentes al PI, como lo son el control Repetitivo, control resonante, o control GPI. Para constatar que dichos controladores pueden construirse e implementarse de manera práctica en una planta real, se adecuó una plataforma experimental con la de Simulink real® time del programa Matlab, el cual permite la implementación de sistemas de control de una manera sencilla, eficaz y eficiente, apoyándose en las tarjetas de adquisición de datos de la National Instrument.

“Simulink Real-Time® permite crear aplicaciones en tiempo real de los modelos desarrollados en Simulink y ejecutarlos en un hardware de un computador dedicado conocido como target, que se conecta un sistema físico. Es compatible con la simulación en tiempo real y pruebas, incluyendo la rápida creación de prototipos de control, DSP y sistema de visión de prototipos, y (LIS) simulación de hardware in the loop”¹

“Con Simulink en tiempo real se puede ampliar los modelos de Simulink con bloques de tipo manejador, generar automáticamente aplicaciones en tiempo real, definir la instrumentación, y realizar carreras interactivas o automatizadas en un equipo de destino específico equipado con un kernel en tiempo real, la CPU multinúcleo, I/O y las interfaces de protocolos, y FPGAs”²

Ahora bien, seleccionada la herramienta de software que se usará para la implementación del sistema, es necesario describir cuáles son los distintos bloques mostrados en el diagrama de bloques de la figura 4-1. Donde se muestra un lazo de control retroalimentado en el cual se encuentra un controlador $C(s)$ el cual actúa sobre la planta $G(s)$, realimentado la salida por medio del bloque de sensores $H(s)$, donde finalmente la salida es comparada con la señal de referencia por un sumador, que suministra la señal de error al controlador $C(s)$.

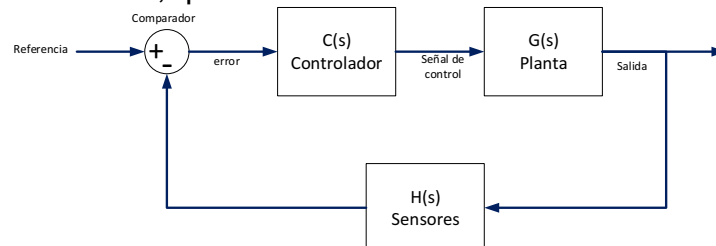


Figura 4-1 Diagrama de bloques de un sistema de control básico

¹ <http://www.mathworks.com/products/simulink-real-time/>

² <http://www.mathworks.com/products/simulink-real-time/>

El objetivo de la implementación es la de construir el lazo de realimentación para poder agregar el controlador o controladores necesarios para cumplir con los objetivos de control descritos en el capítulos anteriores.

4.1 Implementación del lazo del control

Para hablar del proceso de implementación del lazo de control, primero se explicaran los distintos bloques que lo componen y el acondicionamiento de las distintas señales que conforman el lazo de control, en las siguientes secciones se presentaran los distintos elementos de hardware utilizados para la construcción o adecuación de dichos bloques.

4.1.1 La planta $G(s)$

Para la planta se adquirió por medio del dinero del proyecto el equipo de nombre Semiteach, el cual es un elemento de hardware que encierra 3 Semipack de diodos, cada uno compuesto por 2 diodos de alta potencia, 3 Semipack de IGBTs cada uno compuesto por 2 IGBT de alta potencia, una tarjeta de control con los respectivos drivers para el manejo de los IGBTs, 4 condensadores, un disipador de potencia, ventiladores. La organización de estos elementos se muestra en la figura 4-2.

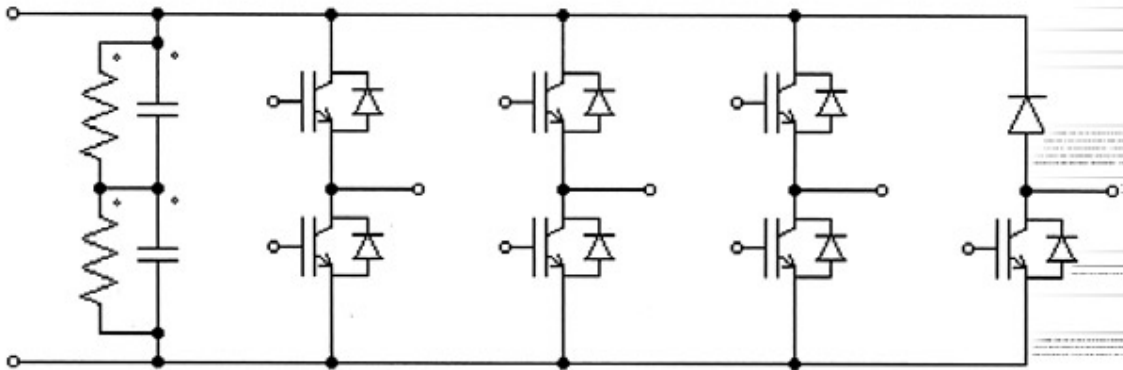


Figura 4-2 Conexiones de los IGBTs en el semiteach

El Semiteach permite realizar diferentes tipos de conexiones para montar distintos experimentos, como inversores monofásicos y trifásicos, rectificadores monofásicos y trifásicos, convertidores DC-DC. Para ello no tiene conexiones fijas sino borneras que permiten montar los diferentes tipos de convertidores mencionados anteriormente. En la figura 4-3 se muestran cada una de las conexiones con las que cuenta el Semiteach.

En las entradas de la 15 a al 17 se encuentra las entradas de voltaje AC para el puente rectificador de diodos, cuya salida DC se encuentra entre las terminales numeradas con el número 18, las conexiones 12, 13 y 14 son las entradas o salidas de voltaje (dependiendo del caso), del puente de IGBTs y las borneras marcadas con el numero 19 es salida o entrada DC conjunta a los 3 puentes de IGBTs. La bornera 11 es la conexión para energizar los ventiladores los cuales

trabajan a 220 Voltios AC. La conexión 10 es la alimentación a 15 Voltios de la tarjeta de drivers del Semiteach, las conexiones BNC de la 7 a la 9 son las señales de error que genera el circuito de driver cuando intentan prenderse 2 IGBTs de la misma rama, y finalmente las conectores BNC del 1 al 6 son las entradas PWM de la planta, las cuales pueden tomar un valor de +15Vdc en un 1 lógico y 0 Vdc con 0 lógico.

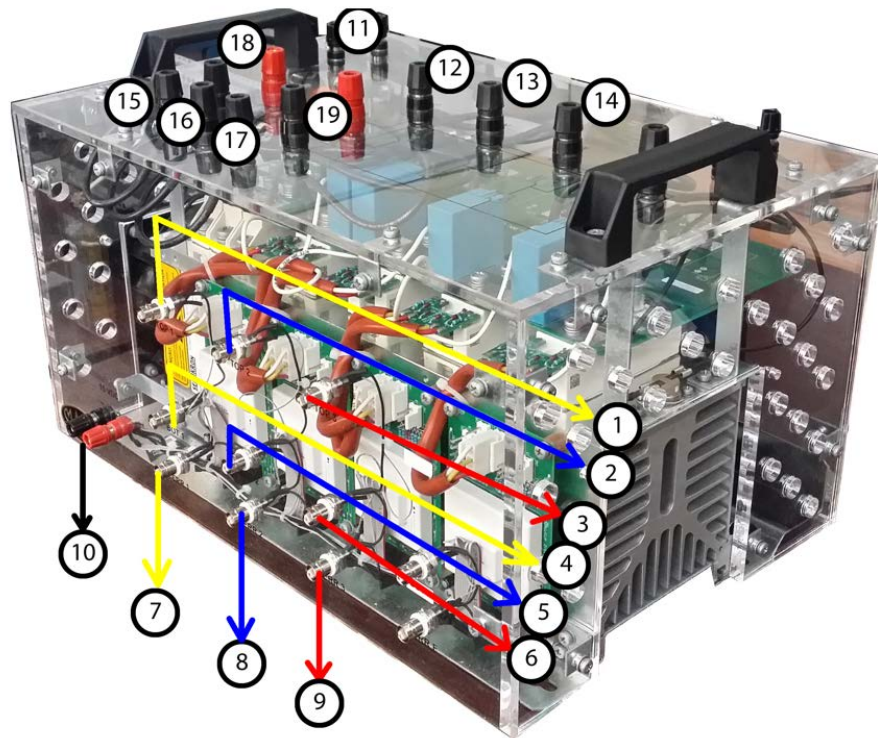


Figura 4-3 Conexiones del semiteach

Para adecuar el Semiteach como un rectificador como el explicado en los capítulos anteriores hace falta conectar en cada una de las borneras 12, 13 y 14 inductancias como las de la figura 4, las cuales tienen un valor de $300\mu H$ a 60Hz y resistencia cercana a $0.1\ \Omega$ (medidas con el puente de impedancias del laboratorio), dichas inductancias fueron donadas por la empresa Powersun®, al laboratorio de control para la realización de dicho este proyecto.



Figura 4-4 Inductancia para la entrada del rectificador

Como carga del rectificador se construyó un arreglo de resistencias capaces de disipar alta potencia (1200W por resistencia), para lograr una carga cercana a los 15Ω , dichas resistencias se adquirieron con el dinero del proyecto.



Figura 4-5 Inductancia para la entrada del rectificador

Finalmente la planta se conectó a fuente de voltaje trifásico suministrado por un variac, el cual utiliza el laboratorio de máquinas eléctricas de la Universidad Nacional.

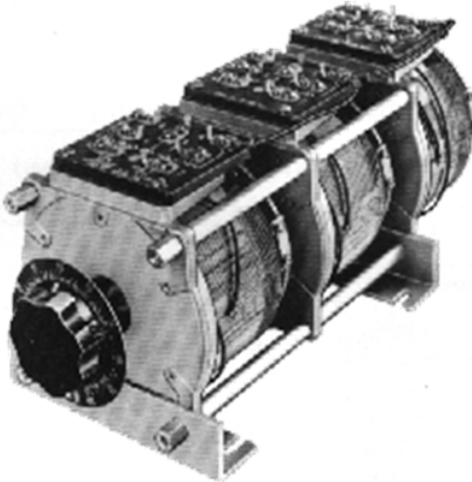


Figura 4-6 Variac trifásico

4.1.2 Etapa de sensores H(s)

Para cerrar el lazo de control es necesario medir cada una de las variables involucradas en los distintos lazos de control del rectificador trifásico (Voltajes y corrientes), la lista total de las variables necesarias para ser medidas se muestra en la tabla 4-1, donde se muestra el nombre de las variables, los posibles valores que puede tomar y las unidades en que se mide.

Tabla 4-4-1. Lista de variables necesarias para realizar el control

| Numero | Nombre de la variable | Unidades | Rango | Pin de la DAQ |
|--------|--|--------------------|-------|---------------|
| 1. | Voltaje AC de entrada de la fase A | Voltios AC [v] | 0-300 | |
| 2. | Voltaje AC de entrada de la fase B | Voltios AC [v] | 0-300 | |
| 3. | Voltaje AC de entrada de la fase C | Voltios AC [v] | 0-300 | |
| 4. | Voltaje DC en la salida del rectificador | Voltios DC[V] | 0-800 | |
| 5. | Corriente AC de entrada de la fase A | Amperios[A] | 0-80 | |
| 6. | Corriente AC de entrada de la fase B | Amperios[A] | 0-80 | |
| 7. | Corriente AC de entrada de la fase C | Amperios[A] | 0-80 | |
| 8. | Corriente DC de salida del rectificador | Amperios[DC] | 0-50 | |
| 9. | Temperatura A | Grados centígrados | 0-100 | |
| 10. | Temperatura B | Grados centígrados | 0-100 | |

Como se pretende usar Simulink real time, como sistema de control, el computador target debe adecuarse con una tarjeta de adquisición de datos para poder leer las señales necesarias y transformarlas en valores digitales para de esta forma cerrar el lazo y poder implementar los controladores, en este caso se utilizó la tarjeta de adquisición de datos de referencia 6221 de la National Instrument, la cual se adquirió con los recursos del proyecto.

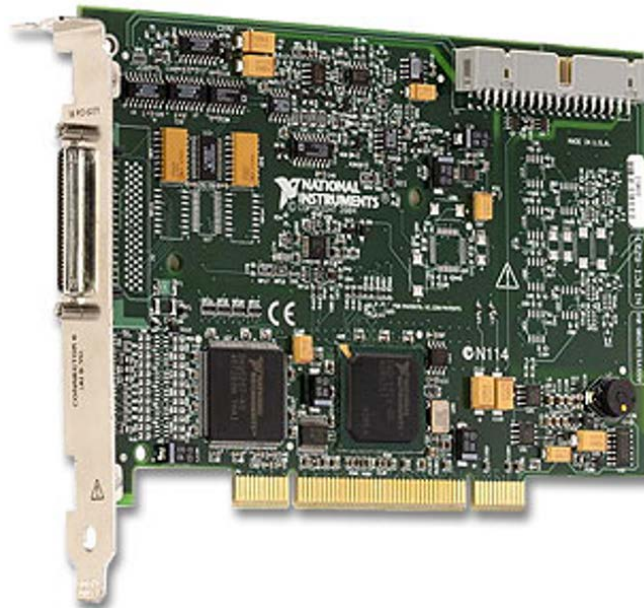


Figura 4-7 Tarjeta de adquisición de datos PCI6221, para la toma de señales análogas

Esta tarjeta permite adquirir 16 señales análogas, entre -10V y +10V, con un convertor análogo digital Zero Order Hold, de una resolución de 16Bits la cual puede tomar muestras a una velocidad de 250KS/s, dicha tarjeta es de tipo PCI, y se conecta directamente al Bus PCI del computador target, por lo tanto para adquirir las señales debe conectarse en la tarjeta un Cable Blindado SHC68-68-EPM de 68 pines a una bornera especial donde conectan las señales.



Figura 4-8 Diagrama conexión de la tarjeta NI PCI-6221.

Debido a la magnitud de los voltajes que se encuentran en la planta, dichos voltajes no pueden ser ingresados directamente a la tarjeta de adquisición de datos (DAQ), para adecuar los voltajes a la magnitud apropiada para la tarjeta DAQ, se utilizó sensores de voltaje de referencia LEM LV20-P adquirido con el dinero del proyecto. La imagen del sensor se muestra en la figura 4-9.

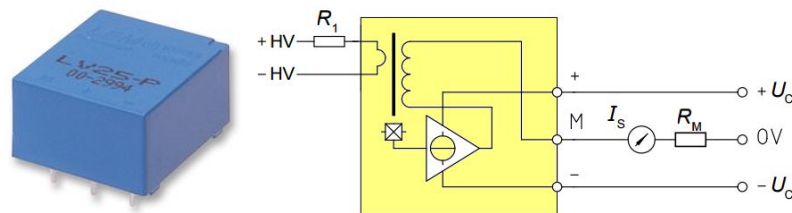


Figura 4-9 Sensor de voltaje LEM LV20-P

Dicho sensor puede medir voltajes entre 0 y 500 voltios, y se alimentan con una fuente dual de +15V y -15V, este sensor debe adecuarse al voltaje de medida con una resistencia para el caso de los voltajes AC será de $20K\Omega$, y para el caso del voltaje DC será de $50K\Omega$, la forma de cálculo de la resistencia se adjunta y el datasheet anexos.

Para la medición de corriente se utiliza sensores de efecto hall, de referencia LEM LA55-P adquiridos con el dinero del proyecto, dichos sensores pueden medir corrientes de 0 a 55 amperios, al igual que los sensores de voltaje necesitan una fuente dual de +15V y -15V, y una resistencia de medida en este caso es de 200Ω de precisión también adquiridas con el dinero del proyecto. En la figura 4-10 se muestra el sensor de corriente.

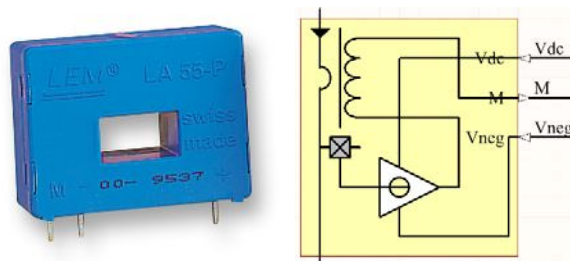


Figura 4-10 Sensor de corriente LEM LA55-P

Para el caso de las temperaturas se usa el sensor de temperatura LM335, que es un integrado especializado para la medición de temperatura de bajo costo, en la figura 4-11, se muestra el empaque del sensor y el circuito utilizado para la medición de la temperatura.

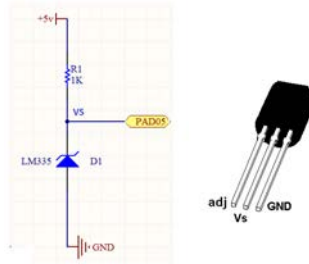


Figura 4-11 Sensor de temperatura LM335

Gracias a los sensores las señales pueden trabajarse en los rangos adecuados para el correcto funcionamiento del DAQ, pero aun así es necesario realizar un acondicionamiento para que la medición de las señales sea lo más confiable posible, para tal propósito se agregó un circuito de acondicionamiento de las señales medidas por los circuitos, como el de la figura 4-12. Dicho circuito está compuesto por 3 etapas, la primera es acople de impedancias realizada por un amplificador operacional de instrumentación de referencia INA128, adquirido con dinero del proyecto, la segunda etapa es un filtro pasa bajos RC, con frecuencia de corte de 5KHz, cuyo objetivo es filtrar ruido de alta frecuencia y el rizado que acompaña las señales producidas por los efectos de la conmutación, finalmente hay una etapa de saturación compuesta por 2 diodos (BAV99 adquirido con dinero del proyecto) que actúan como interruptores, cuando se sobrepasa la señal de entrada sobre pasa el valor de 9V el diodo se enciende recortando la señal, esto con el objeto de proteger la DAQ. En la figura 4-13 se ve la respuesta del circuito, con entradas de voltajes con amplitud mayor a 10Voltios.

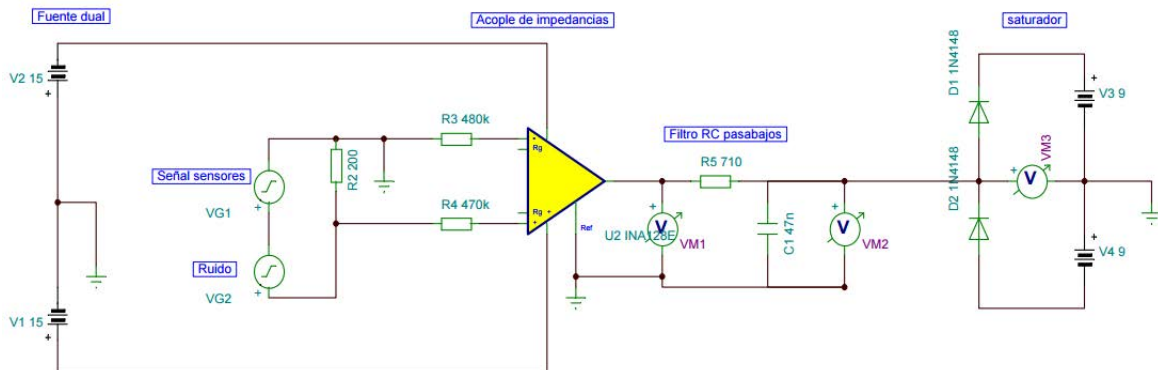


Figura 4-12 Circuito de acondicionamiento de las señales análogas

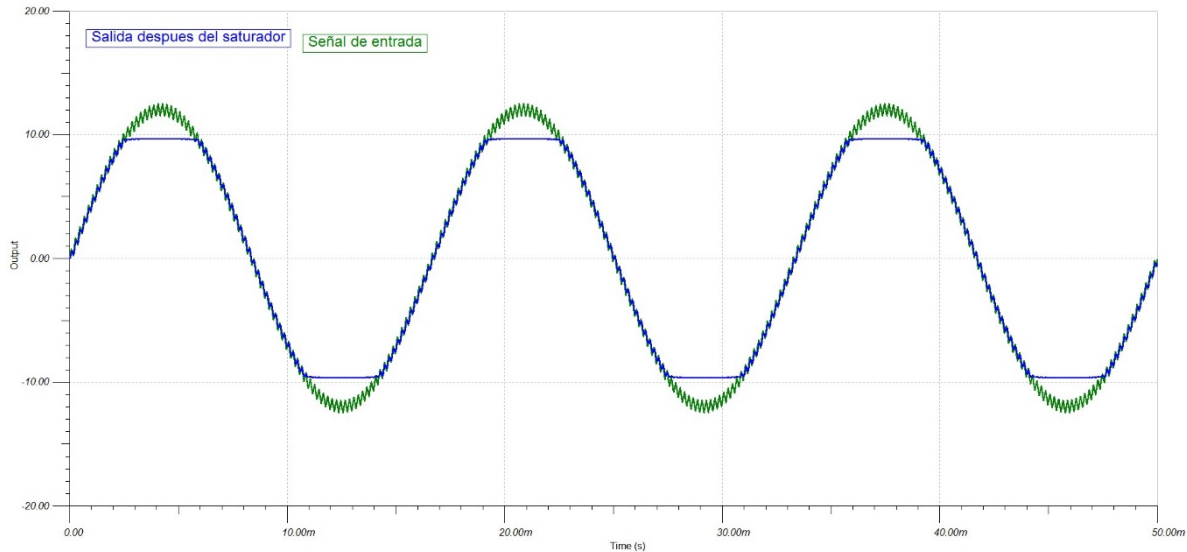


Figura 4-13 Simulación del circuito de acondicionamiento

4.1.3 Comparador

Al tener digitalizadas las señales de los sensores, estas pueden trabajarse dentro una plantilla de Simulink en el computador Host donde puede agregarse un sumador junto con una señal digital de referencia, no sin antes agregar una ganancia necesaria para ajustar el valor medido por los sensores a los valores reales presentes en la planta, es decir agregar una ganancia al modelo de Simulink a las señales digitales leídas por el DAQ. Este bloque puede considerarse netamente de software.

4.1.4 Controlador

Los controladores también son bloques dentro del modelo de Simulink, es decir son software, y se implementan como funciones de transferencia, pero al ser una implementación digital, los controladores deben ser en tiempo discreto, con una frecuencia de muestreo de 15KHz, que es la misma de frecuencia de conmutación que usara para conmutar los IGBTs de la planta. Esto para que exista simetría entre el controlador y el actuador.

La salida del controlador es una modulación de tipo PWM, por lo tanto la señal de control generada por el controlador debe tener un valor entre 0 y 1, donde 0 representa un 0% del ciclo útil de una señal de 15KHz, y uno representa el 100% de una señal de 15KHz. Para poder utilizar las señales PWM del controlador es necesario extraer dichas señales de fuera del computador target. Para ello se utiliza una tarjeta NI 6602 de la National Instruments, la cual es una tarjeta de entrada y salida digitales, con 8 canales de temporización, dicha tarjeta fue adquirida con los recursos del proyecto y se muestra una imagen en la figura 4-14.



Figura 4-14 Tarjeta 6602 de la National Instrument

Lastimosamente la salida de los contadores de la tarjeta NI 6602, no genera su señal complementaria con el tiempo muerto necesario para impedir que los 2 IGBTs de una sola rama se enciendan al mismo tiempo, además de generar salida con niveles de voltaje de 5V, para solucionar dicho impase es necesario agregar un circuito acondicionador que genere la señal complementaria junto con su respectivo tiempo muerto, y elevar la señal de 5V a 15V que es valor que recibe el driver del Semiteach para encender o apagar los IGBTs.

En el circuito de la figura 4-15, se muestra el acondicionamiento necesario para generar la señal PWM complementaria y ajustar los niveles de voltaje de las señales PWM.

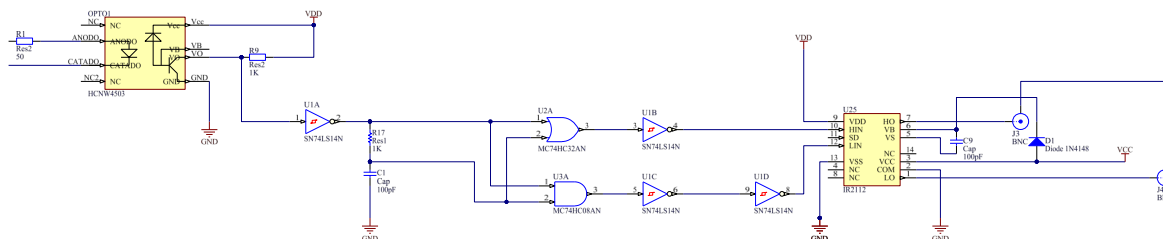


Figura 4-15 . Circuito acondicionador de señales PWM

En este circuito se opto acoplan las señales con el integrado HCNW4503 adquirido con el dinero del proyecto, este integrado agrega un aislamiento entre la tarjeta NI6602 y el Semiteach, de tal forma que si un accidente ocurriera en el lado de la planta este no afectaría al target ni a las tarjetas de adquisición de datos.

Como el optocoplador tiene un transistor y este se configuro con lógica negada es necesario volver a negar la señal, para eso se utilizó una compuerta switch trigger de referencia SN74LS14N, posteriormente se agrega un circuito RC, que se encarga de generar un delay en la señal para después pasarlo por una lógica conformada por una compuerta AND y una compuerta OR, y finalmente negar las señales las veces que sea necesario para de esta forma crear una señal complementaria con un tiempo muerto dado por el Tao del circuito RC. Toda esta lógica se realiza utilizando un voltaje de alimentación de 5V.

Por lo tanto debe agregarse un buffer capaz, de transformar las señales de 5V a 15V que es el valor necesario para activar los drivers del Semiteach. Para este propósito se agrega un integrado IR2112, adquirido con el dinero del proyecto, el cual permite elevar los voltajes tanto de la parte alta como de la parte baja de los IGBTs, Además se agrega un PIN para deshabilitar o habilitar la salida de 15V del integrado. Finalmente las salidas se envían a los conectores BNC para que puedan conectarse al Semiteach, y de esta manera cerrar el lazo de control

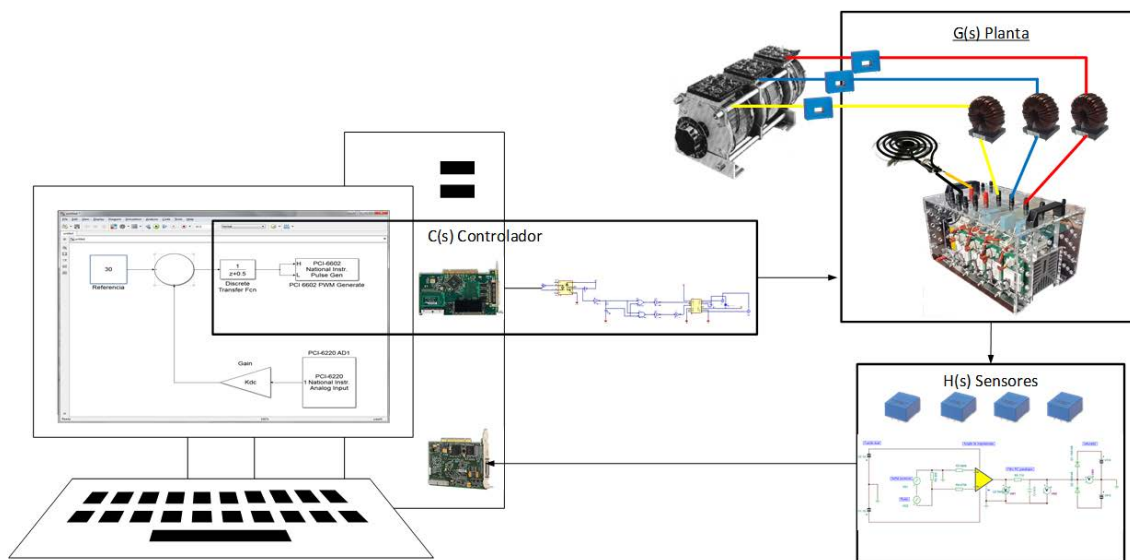


Figura 4-16 Montaje del lazo cerrado del rectificador

4.2 Adecuaciones auxiliares

4.2.1 Fuente

Con el lazo de control montado, se necesita energizar los distintos elementos que conforman el lazo, en este caso para la electrónica de la etapa de sensores se necesita una fuente dual de +15V y -15V como se muestra en el apartado anterior. En la etapa de controlador se necesita una fuente de 5V y una fuente de +15V, Semiteach necesita una fuente de +15V además de fuente trifásica. Y una fuente de 220Vac para el ventilador.

Por lo tanto se necesita una fuente de +15V, -15V, y 5V de voltaje continuo, una fuente de 220Vac que no está disponible en el laboratorio por lo tanto se usara 2 fases de la fuente trifásica para generar un voltaje de 208Vac con los cuales el ventilador trabaja, y la fuente trifásica que alimentara el variac. Para la fuente DC se adquirió con el dinero del proyecto una fuente



Figura 4-17 Fuente Mean well RT-501

4.2.2 Precarga de los condensadores

Debido a la capacitancia tan grande del Semitech es necesario agregar resistencias en la precarga de los condensadores para evitar un pico de corriente lo suficientemente grande para comprometer los elementos del montaje. Estas resistencias solo entraran en circuito mientras se cargan los condensadores, después deben salir del circuito. Para lograr esto se agrega un contactor trifásico, antes de las bobinas, y paralelo a cada una de las líneas del contactor se agregan resistencias capaces de disipar alta potencia en serie con el puente trifásico de diodos del Semitech que está conectado a los condensadores. Mientras que la parte del circuito tiene conectado las bobinas y estas están serie con el puente de IGBTs trifásico. En la figura 4-18 se muestra un diagrama de conexión del circuito de precarga.

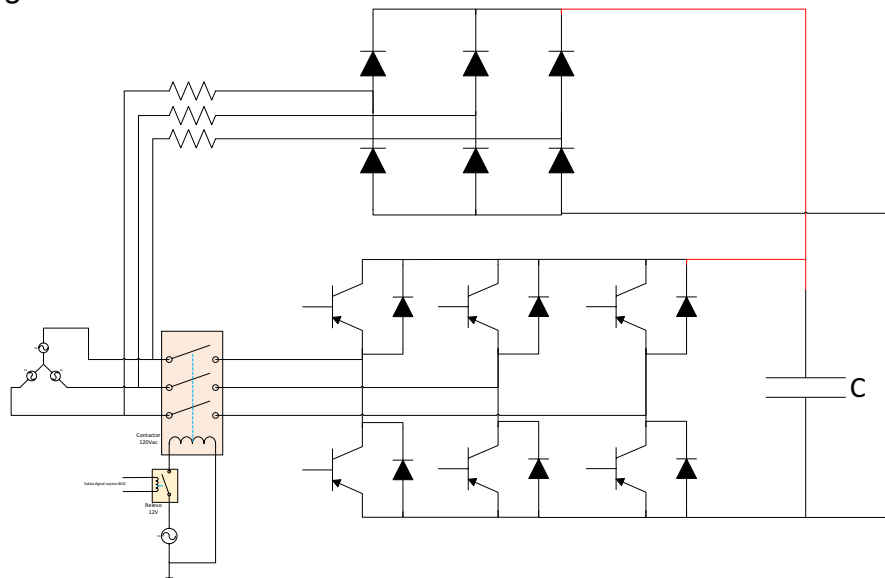


Figura 4-18 Circuito de precarga del condensador

La señal de control del contactor se activa desde la tarjeta NI 6602, donde se utiliza una salida digital opto acoplada, que pasa por una etapa de potencia, para mover un pequeño relevo de 12V que cierra el circuito que activa la bobina que cierra el contactor. La idea es que cuando el condensador este descargado (medido con los sensores de voltaje), el sistema mantenga la bobina del contactor des energizada, para que el circuito del puente de IGBT quede abierto, mientras el circuito del puente de diodos se activa, colocando en serie las resistencias de potencia con la red y el condensador, realizando de esta manera una carga controlada del condensador.

Cuando la señal digital se envía desde la tarjeta NI 6602, la bobina se energiza cerrando los interruptores del contactor comportándose este como un corto circuito, de esta manera la corriente que circula por el puente de diodos es despreciable, además el puente de diodos de los IGBTs se activa, pero como este no tiene resistencias en serie, el voltaje DC es mayor que el caso del puente de diodos convencional por lo tanto estos diodos se abren impidiendo circulación de corriente por esta parte del circuito.

4.2.3 Descarga de los condensadores

Para evitar posibles accidentes, debido a la alta carga almacenada en los condensadores DC, se agregó un pequeño circuito compuesto por un pulsador y un bombillo incandescente, con el objeto de permitir la descarga de los condensadores de manera controlada, en la figura 4-19 se muestra el esquema de este circuito.

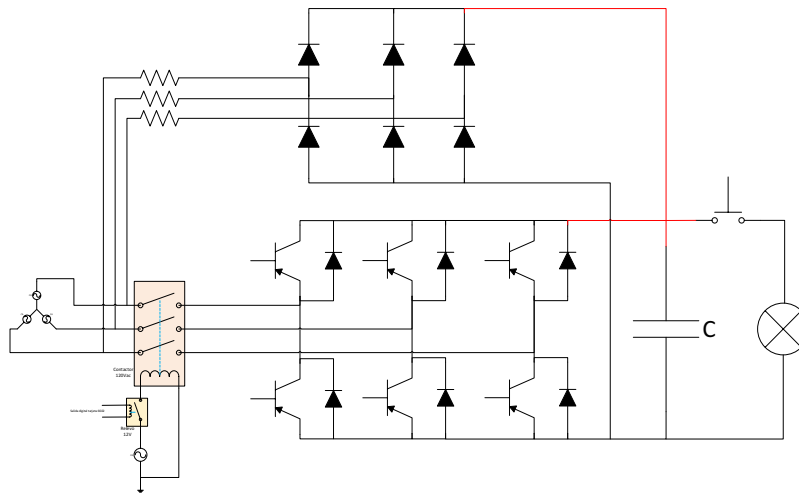


Figura 4-19 Circuito de descarga de los condensadores

4.2.4 Desconexión y conexión de la carga por medio de relevo

Para poder automatizar las pruebas con carga se decidió controlar la entrada y salida de las resistencias de carga con un relevo monofásico, controlado desde la tarjeta de entrada y salidas digitales NI 6602, la idea es automatizar la secuencia de inicio del sistema, y no permitir la entrada de la carga si las condiciones no se cumplen o no son las adecuadas, lo mismo si se presenta una situación anormal

desconectar la carga del circuito para disminuir la corriente que pasa por el sistema, en la figura 4-20, se muestra un esquema del circuito del control del relevo.

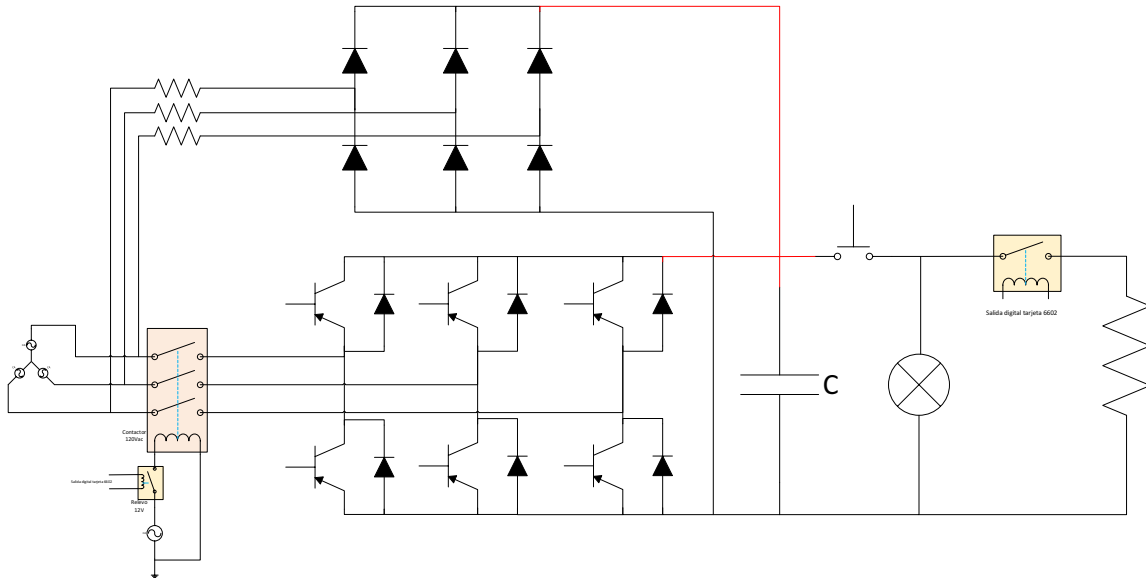


Figura 4-20 Circuito para controlar el relevo de carga

4.2.5 Protecciones

Para evitar daños a las instalaciones aledañas, los equipos usados y sobre todo al personal que se encuentre cercano al experimento, es preciso agregar un sistema de protecciones termo magnético que abra los circuitos y disipe las fallas que puedan ocasionar un accidente, esta protección es un breaker trifásico, antes del contactor que maneja las resistencias de precarga, el cual protege la línea de potencia, aparte del breaker se agrega un sistema de varistores, que protege la etapa de potencia de la planta en caso de transitorios muy altos como la caída de un rayo, finalmente se agrega unos fusibles de acción rápida, los cuales protegen la líneas de potencia del sistema. En la figura 4-21 se muestra la ubicación de las protecciones.

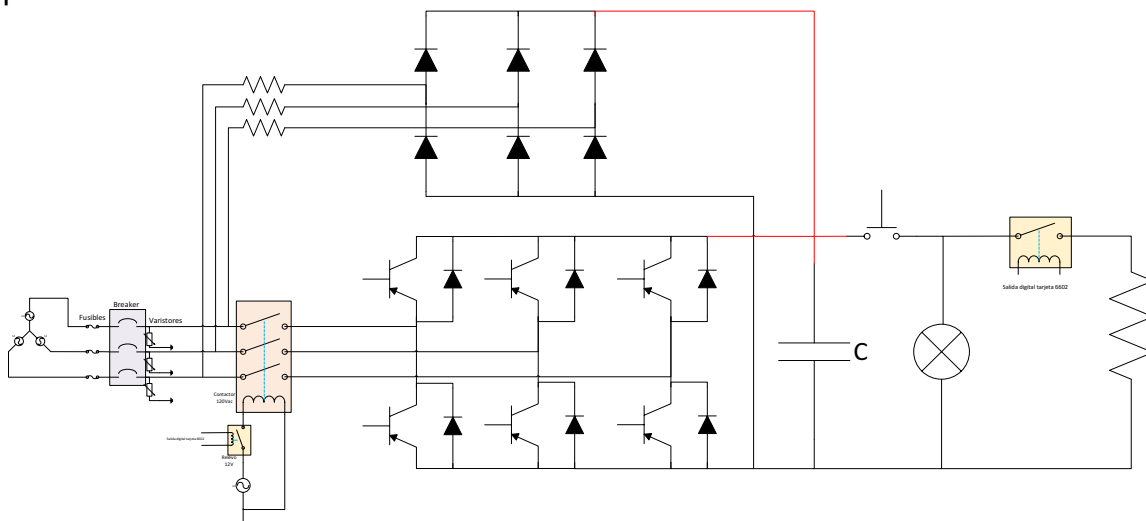


Figura 4-21 Protecciones hardware

Aparte de estas protecciones, el Semiteach tiene un sistema de protecciones para impedir que dos transistores de potencia de la misma rama se enciendan al mismo tiempo, cuando esto ocurre se envía una señal de valor 0V por los puertos BNC 7,8 y 9 (ver figura 4-3), esta señal normalmente está en 15V, pero pasa 0 al ocurrir el error, dicha señal entra un circuito de lógica combinatoria, que junto con una señal digital que sale de la target por la tarjeta NI 6602, bloquean la señal del controlador utilizando para ello el pin de habilitación del integrado IR2112. De esta manera los pulsos de la señal PWM que llegan al Semiteach se bloquean, evitando un daño en el sistema.

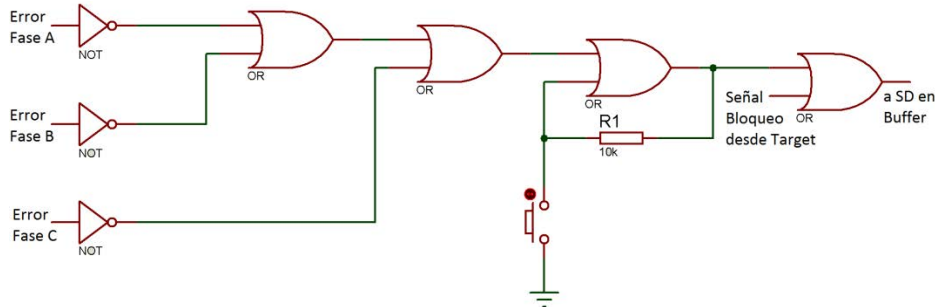


Figura 4-22 Circuito combinatorio para protección de los IGBT

Finalmente se agregó un sistema de protecciones de software, que termina la ejecución del programa en Simulink en caso de que algo falle, estas protecciones se realizan comparando los valores de voltaje y corriente medidos por los sensores y enviados al target por medio de la DAQ, en la figura 4-23. Se muestra el bloque de Simulink encargado de realizar esta tarea, las señales se introducen al bloque de protección son: Voltaje de entrada en la fase A, Voltaje de entrada en la fase B, Voltaje de entrada en la fase C, Corriente de entrada en la fase A, Corriente de entrada en la fase B, Corriente de entrada en la fase C, Voltaje DC. De cada una de estas variables se obtiene el valor absoluto y se compara si instantáneamente se supera un límite para variable, si la condición se cumple se envía el valor a un bloque de STOP que finaliza la ejecución del programa.

También se calculan los valores RMS, y solo se permite la operación del programa si esta entre estos valores, ejemplo si el voltaje de entrada en una fase cae demasiado indica la presencia de un corto, por lo tanto lo más probable y aconsejable, es terminar la ejecución del sistema.

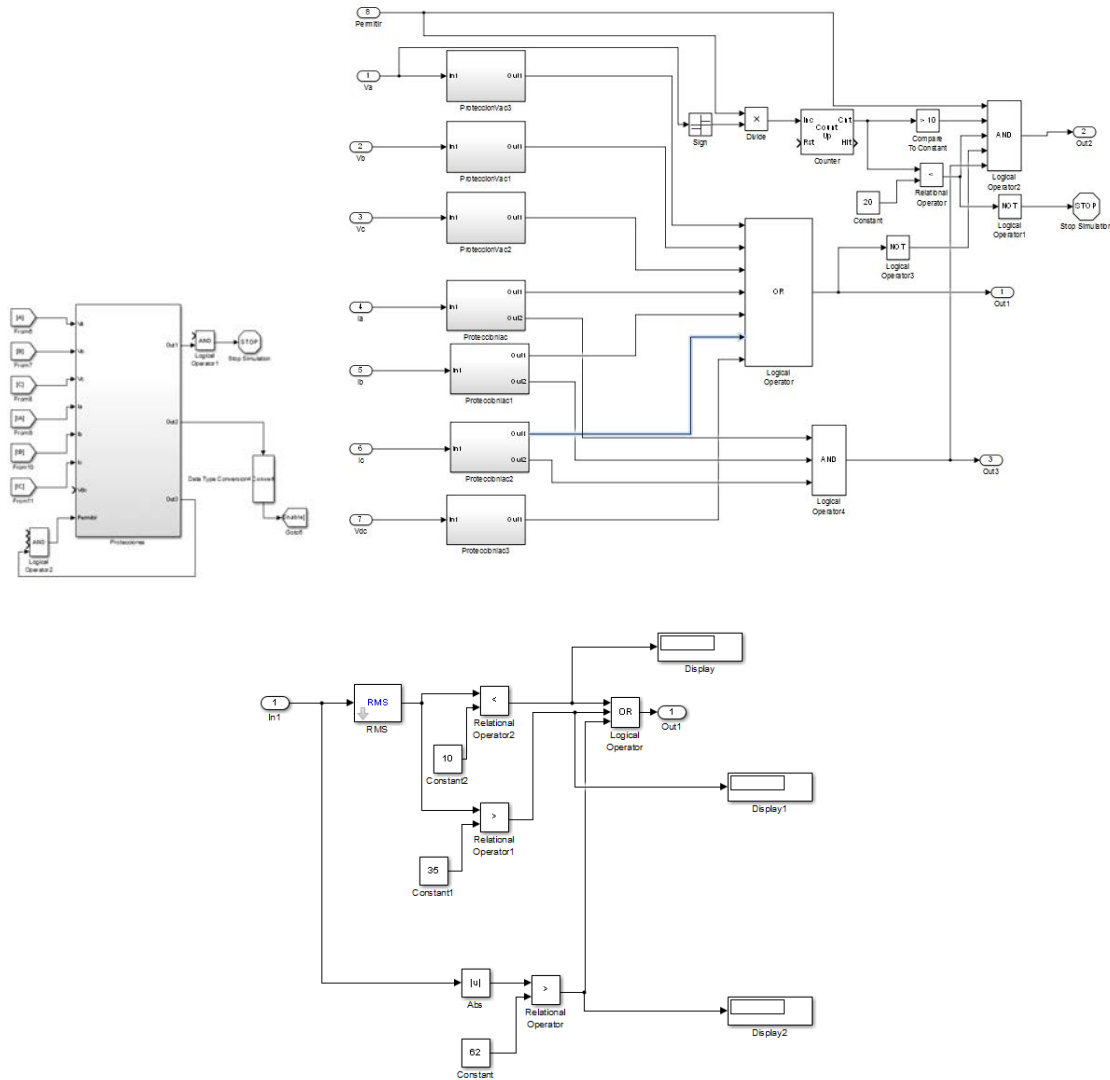


Figura 4-23 Esquema de protecciones en Simulink

4.3 PROCEDIMIENTO DE ARRANQUE

Debido a la magnitud de las corrientes que pueden circular por el sistema, la planta tiene un procedimiento de arranque para evitar que posibles daños afecten la integridad de las personas que realizan los experimentos. A continuación se describe los pasos para el arranque del sistema.

1. Encender el target y conectar el computador donde se realiza los modelos de Simulink mediante el cable UTP.
2. Revisar el voltaje en el bus DC, en caso de no estar en valor cercano a 0. Oprimir el pulsador para descargar los condensadores.
3. Energizar el variac trifásico, revisar los niveles de tensión, en la entrada del variac, y ajustar al voltaje de salida del variac a los niveles necesarios.
4. Revisar las tensiones en la entrada del breaker, si son las correctas, encender el breaker, en caso de que los niveles de tensión no estén acordes con la salida del

variac, se deben revisar el estado de los fusibles de alta velocidad, y verificar que todos presenten continuidad.

5. Revisar la variación del voltaje DC, en los condensadores, el valor de tensión debe ser cercano al voltaje Fase-Fase del variac multiplicado por raíz de 2.
6. Una vez el voltaje este cercano al punto de operación descrito anteriormente, se puede ejecutar el modelo de simulink, que verificara el valor de las señales y si todo estará correcto, enviara la señal para cerrar el contactor habilitando el puente de IGBTs.

En la figura 4-24. Se muestra un esquema de simulación del procedimiento de arranque en Matlab, con su respectiva graficas de simulación.

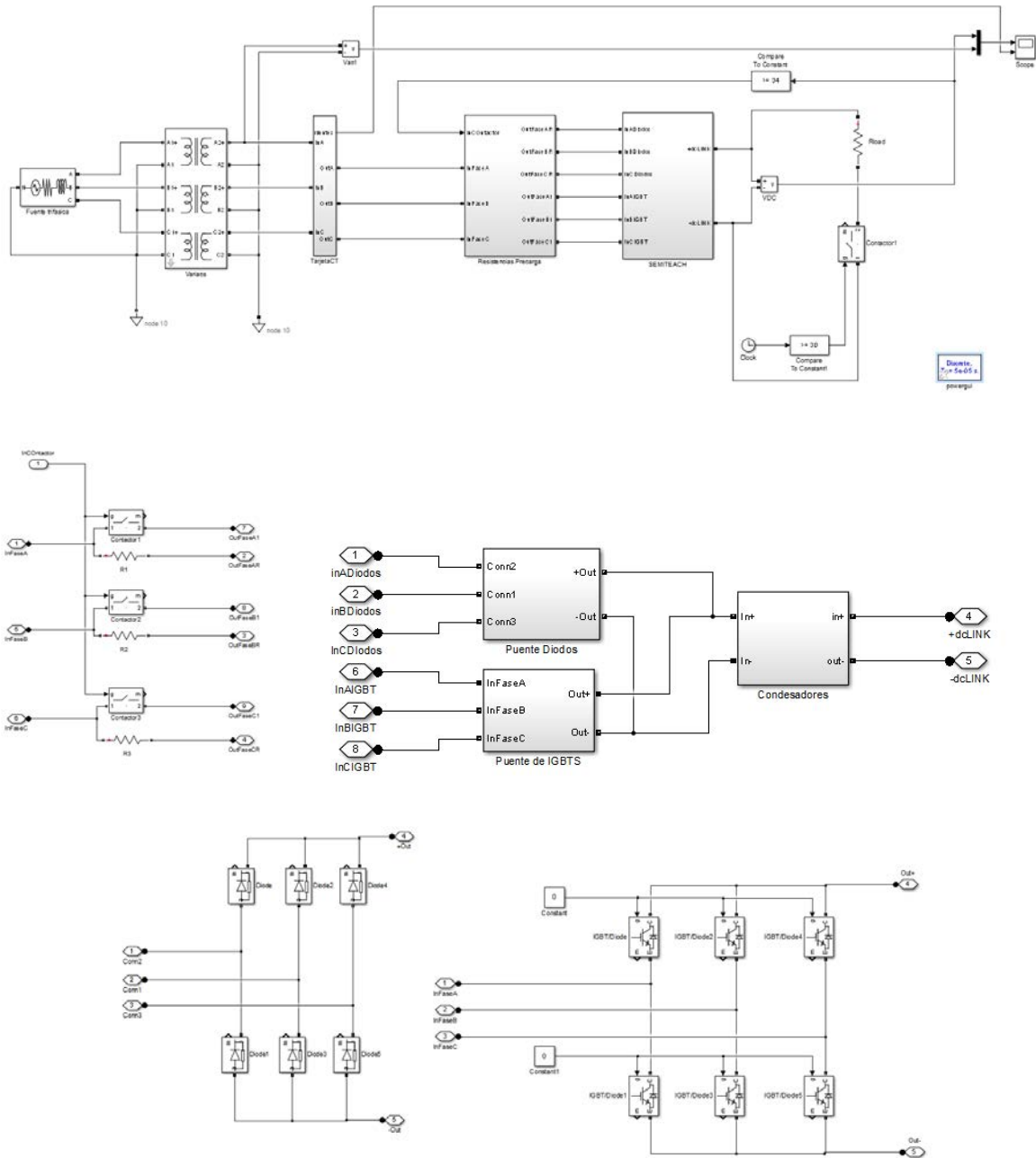


Figura 4-24 Simulación del sistema en lazo abierto

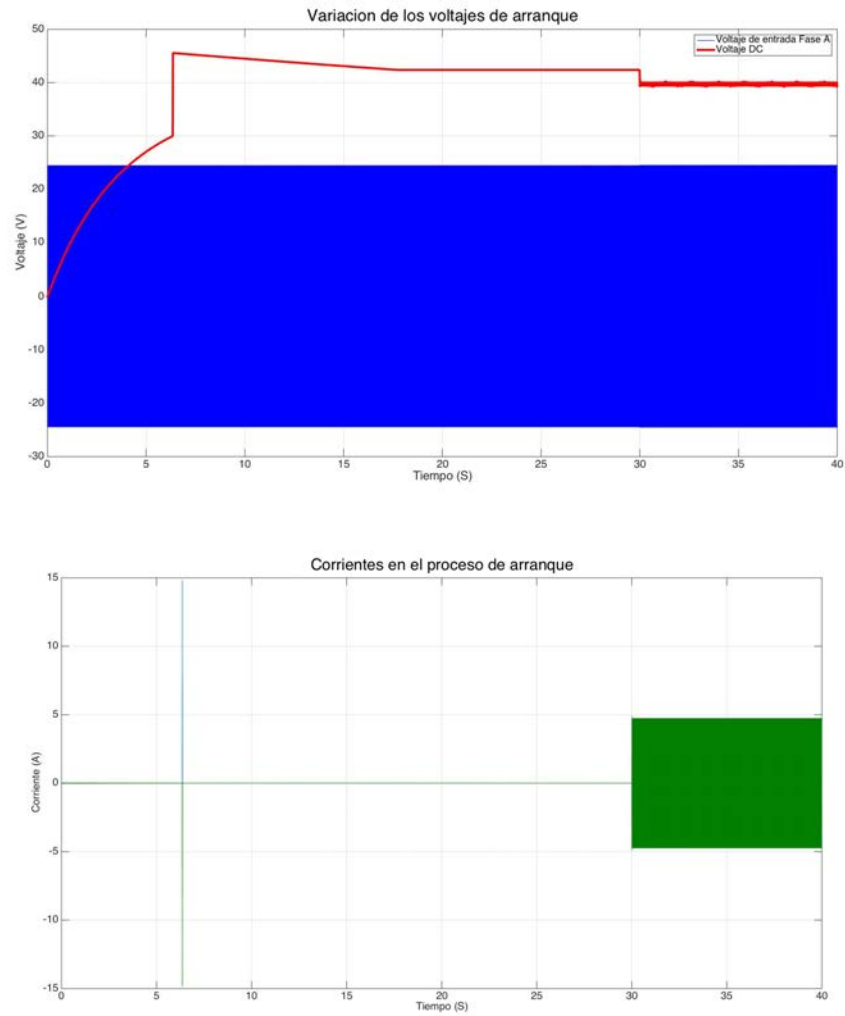


Figura 4-25 Voltajes y corrientes en el proceso de arranque

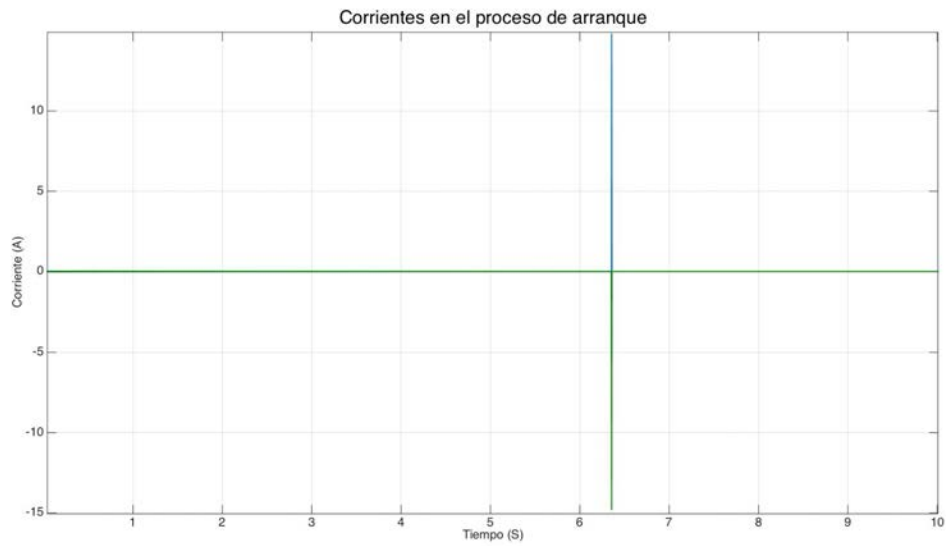
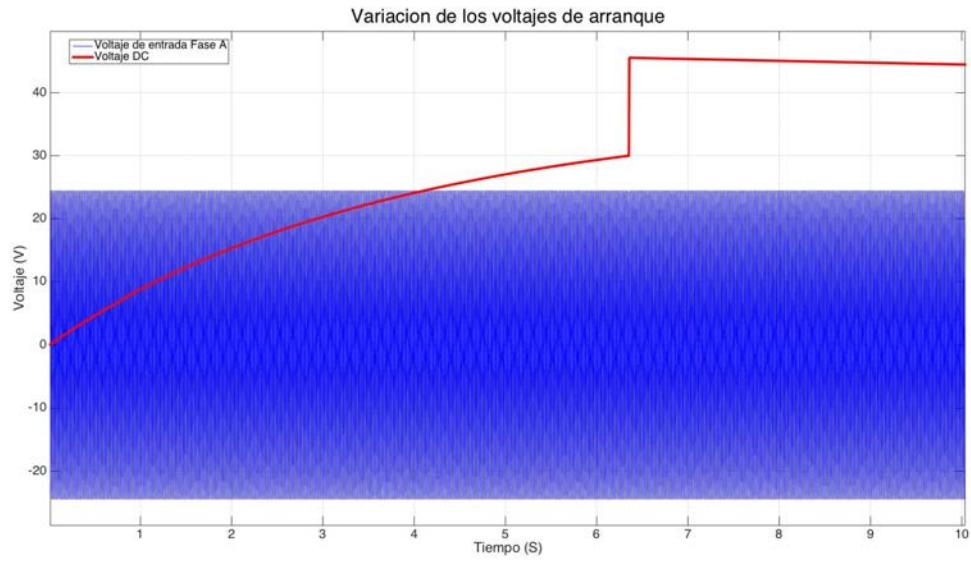
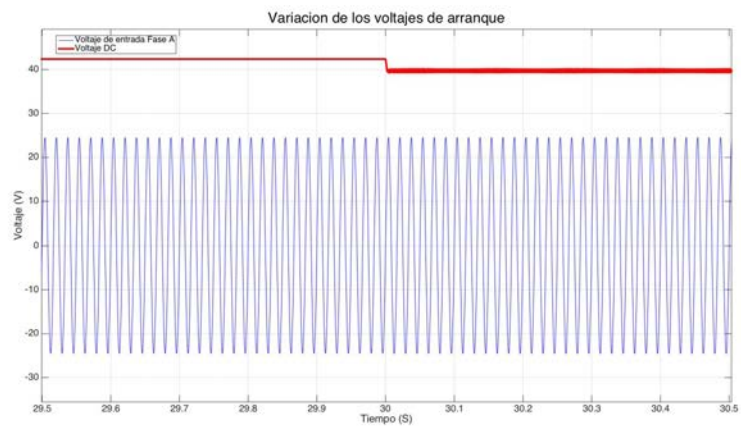


Figura 4-26 Salidas de las resistencias en el proceso de arranque



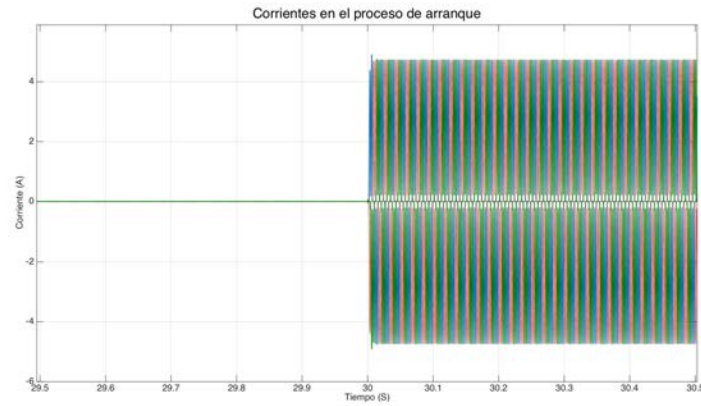


Figura 4-27 Entrada de la resistencia de carga

Realizando el arranque experimentalmente se observa las imágenes de la figura 4-28. Donde se muestra un comportamiento similar al de las simulaciones.

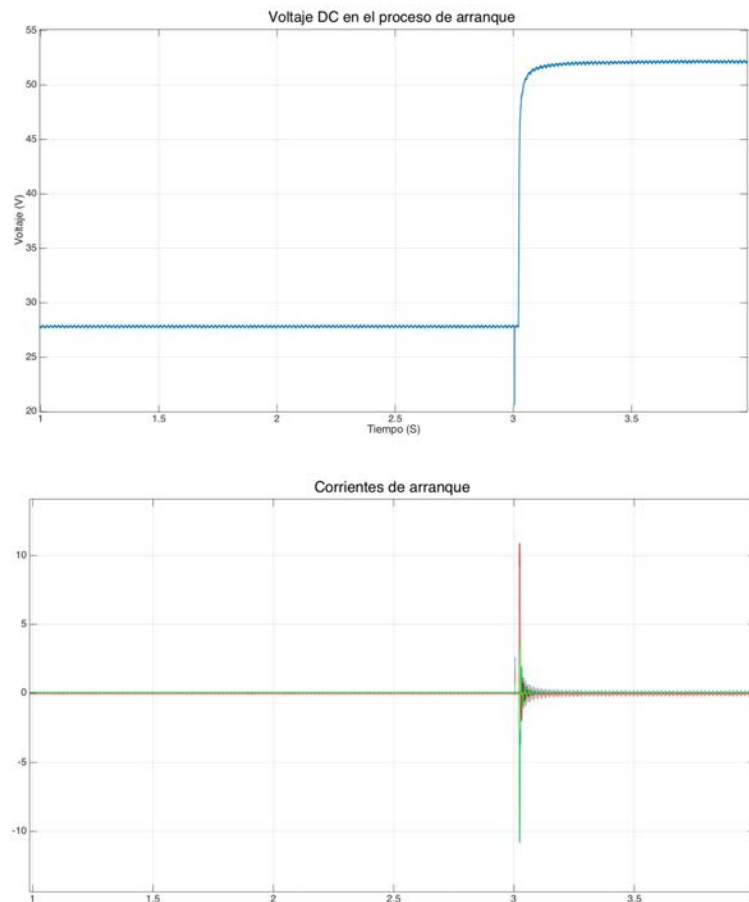


Figura 4-28 Proceso de arranque en el montaje experimental

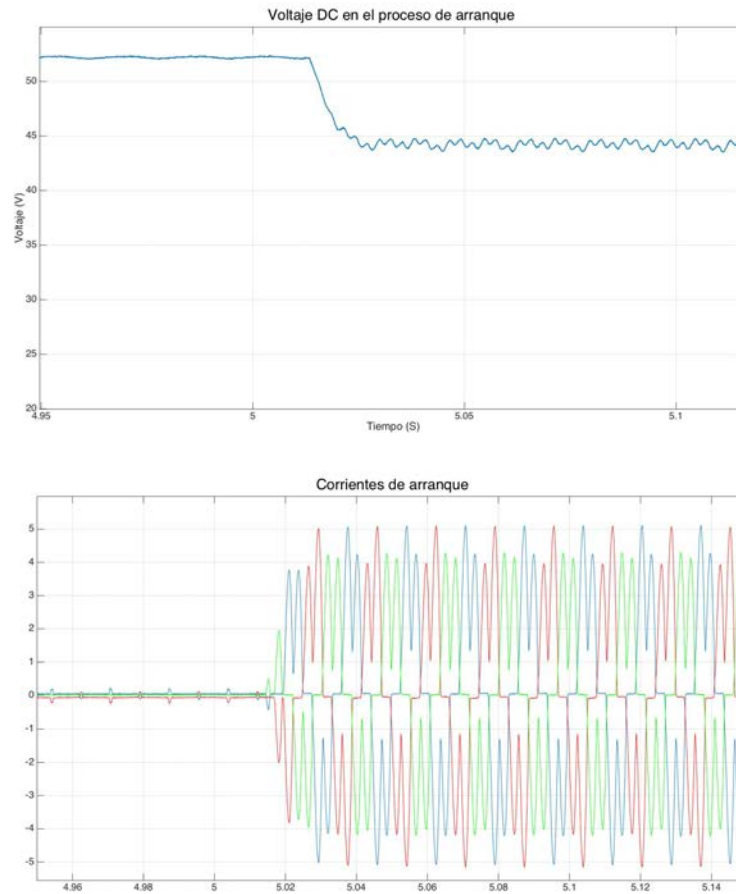


Figura 4-29 Caída de voltaje al entrar la carga

4.4 IMPLEMENTACIÓN DE LOS CONTROLADORES

Una vez ilustrado el montaje del lazo cerrado del rectificador se procede a realizar la implementación de los controladores descritos en los capítulos anteriores, la idea básica es copiar los controladores simulados con la herramienta Sym Powersystem y agregarlos a la plantilla básica del Simulink® real time para realizar la acción de control sobre los 2 lazos que se pretenden afectar con el controlador, al igual que en la simulación del PI del procedimiento de arranque de la sección anterior, el controlador no puede entrar en funcionamiento hasta que la secuencia de arranque este completa, y las variables medidas por los sensores estén en un valor adecuado (es decir el sistema de protecciones de software no este disparado), para ellos e agrego una señal de habilitación a los controladores cuya función es multiplicar la entrada y la salida de estos hasta que todo esté acorde para la entrada del compensador. Paralelamente el Target envía una señal digital de bloqueo a los integrados IR2112, para deshabilitar las señales PWM que llegan al Semiteach.

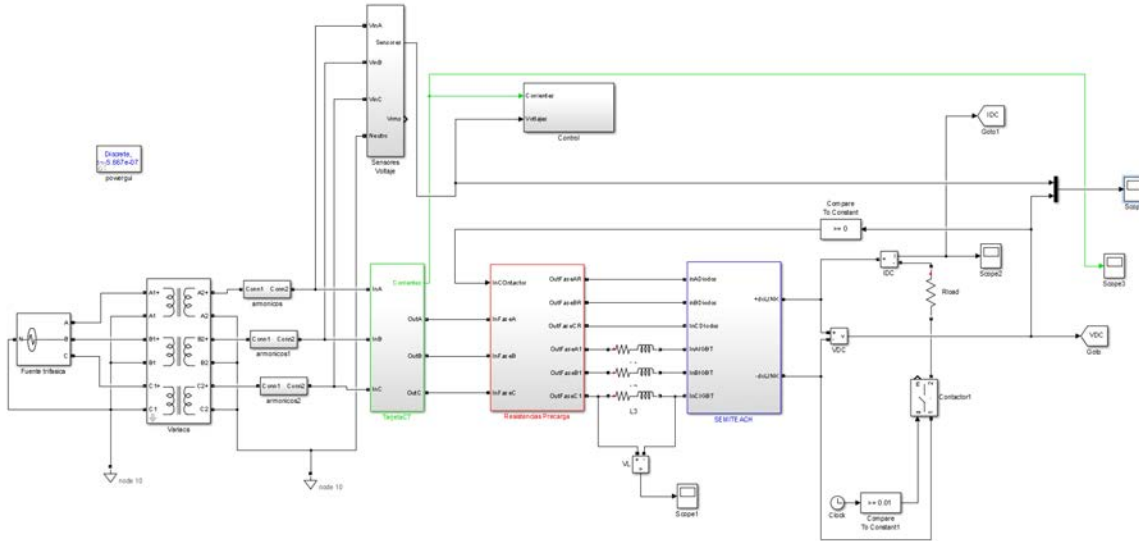


Figura 4-30. simulación de la planta en Simulink

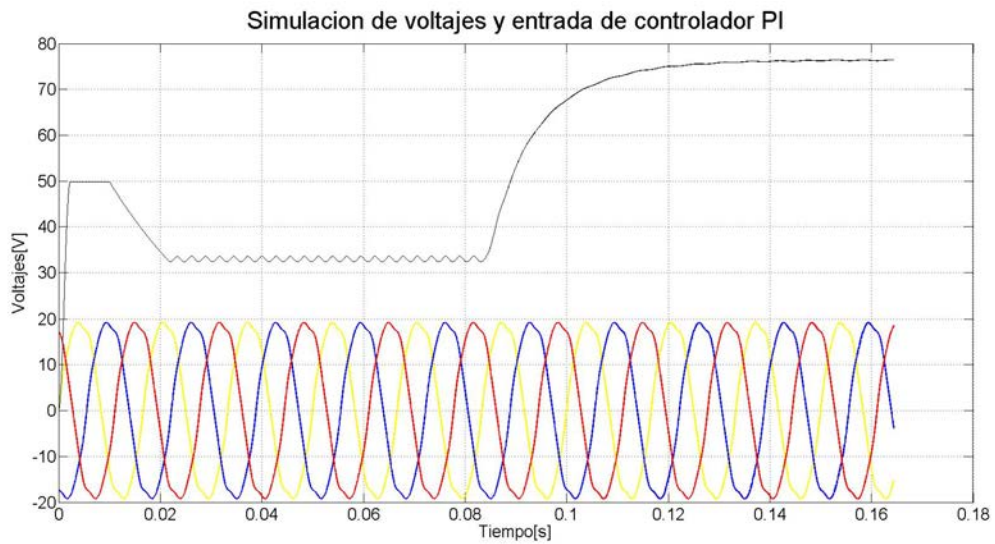


Figura 4-31. Respuesta de la simulación de la planta en Simulink

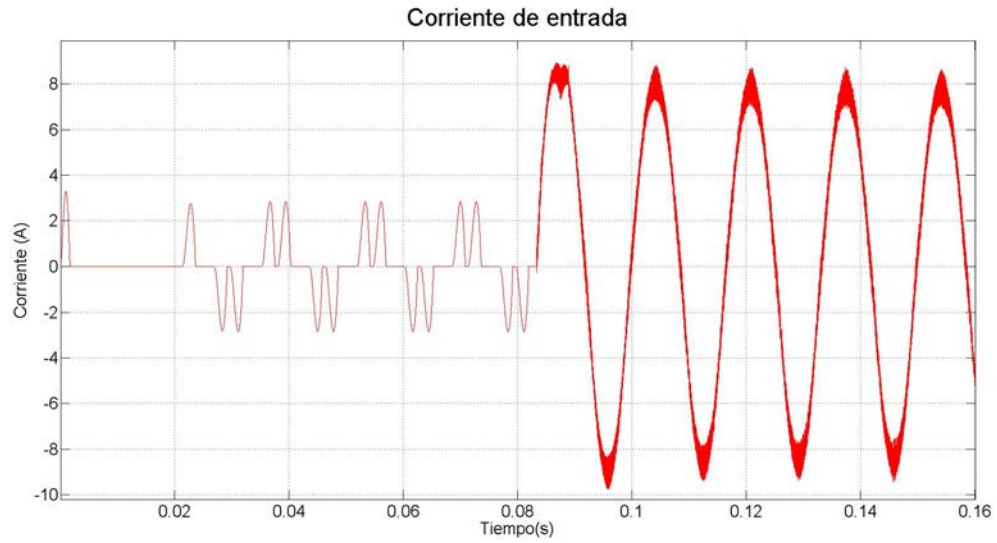


Figura 4-32. Corrientes en la simulación de la planta

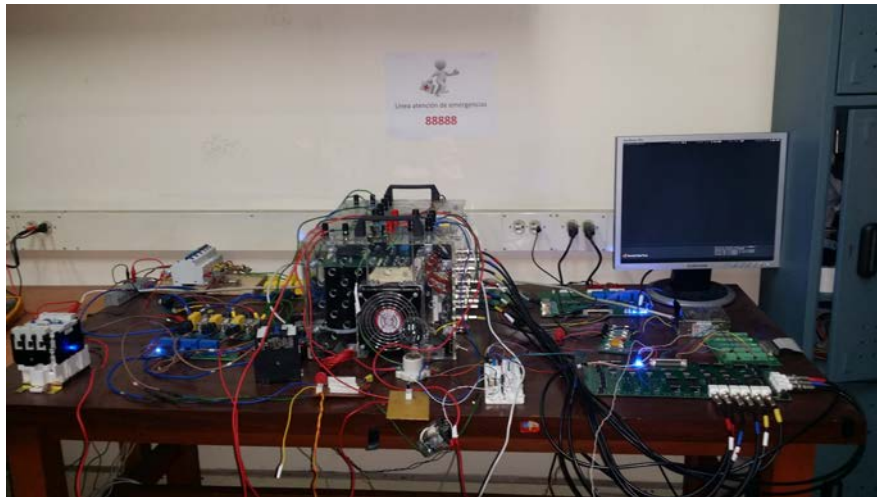


Figura 4-33. Fotografía montaje experimental

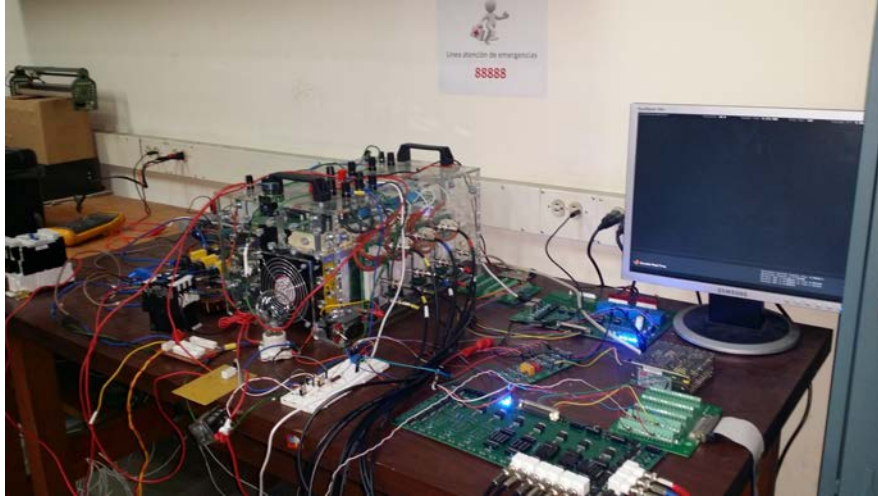


Figura 4-34. Fotografía montaje experimental

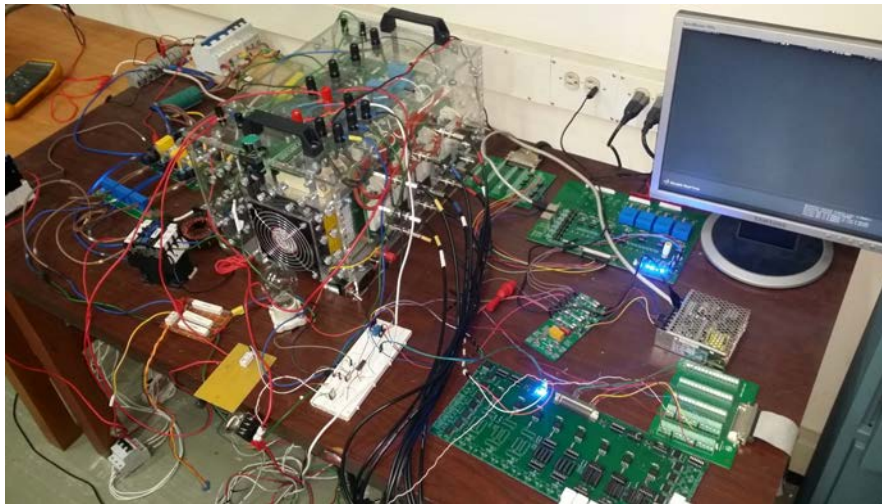


Figura 4-35. Fotografía montaje experimental

5. RESULTADOS

En la plataforma experimental diseñada, se implementaron los distintos controladores descritos en el capítulo 3 para las dos versiones de la planta monofásica y trifásica. A continuación se presentara un resumen de los resultados obtenidos, y se dará una pequeña descripción del desempeño de dichos controladores.

Los resultados en el caso monofásico fueron medidos con el dispositivo Fluke 45 que es un analizador de redes monofásico, para el caso trifásicos las medidas fueron tomadas con el analizador de redes trifásico Fluke 435, suministrado por el laboratorio de alta tensión de la universidad Nacional de Colombia.

5.1 Implementaciones y resultados en el planta monofásica

La planta monofásica en lazo abierto presenta una respuesta en corriente como se muestra en la figura 5.1, donde se observa que no es completamente sinusoidal. Revisado el THD de la corriente con la planta en lazo abierto, se distingue un resultado de 55,1% y se perciben componentes armónicas en corrientes por lo menos hasta el armónico 13, equivalente a 780Hz y un factor de potencia del 0.84.

También se destaca que el voltaje de entrada no es perfecto ya que tiene un THD de 4.4% y componentes armónicas hasta el 5 armónico, en la grafica 5-2 se indica que la frecuencia de entrada del voltaje son 60Hz; por lo tanto, los controladores deben ser capaces de rechazar frecuencias en la perturbación de voltaje de hasta 300Hz.

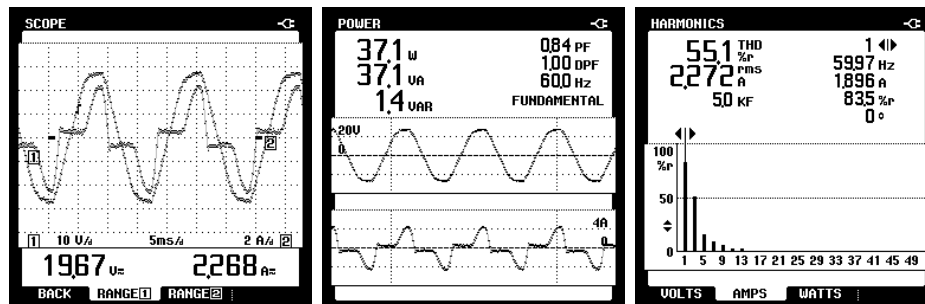


Figura 5-1. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, en lazo abierto

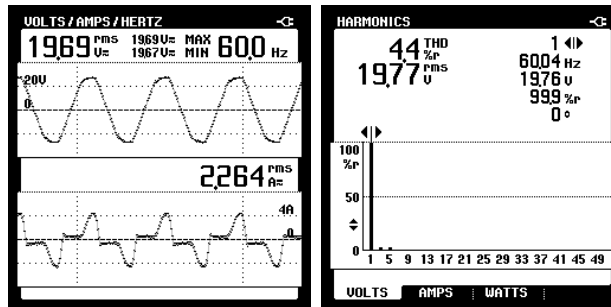


Figura 5-2. Frecuencia del voltaje de entrada y armónicos de entrada

5.2 Controlador tipo PI

Utilizando un algoritmo de control como el que se muestra en la figura 1-23, se logra modificar la forma de corriente como se constata en la figura 5-3, donde el voltaje y la corriente tienen una forma similar y la fase entre las dos señales es muy cercana a 0, como lo evidencia el factor de potencia que el instrumento marca como 1.00. Además, la distorsión armónica THD en corriente disminuye del 55% al 3.7% con presencia del tercer y quinto armónico.

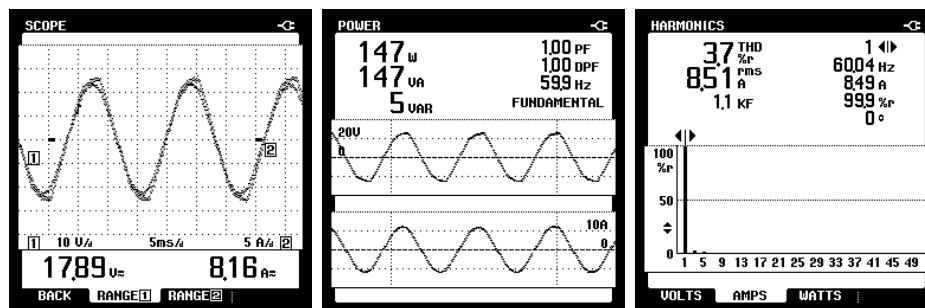


Figura 5-3. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control PI

A si mismo, se demuestra en la figura 5-4 que el voltaje de entrada tiene presencia de tercer y quinto armónico, provocando un distorsión total del 4.1%, lo que evidencia que este controlador no puede rechazar componentes de frecuencia de 180Hz y 300Hz presentes en el voltaje.

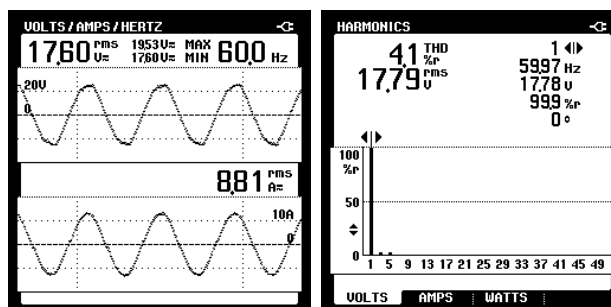


Figura 5-4. Frecuencia del voltaje de entrada y armónicos de entrada

5.3 Controlador tipo Resonador o AFC

Implementando un controlador con las mismas características de la figura 2-1, se utiliza un modelo interno de sinusoidales en la frecuencia fundamental (60Hz) y en el tercer, quinto y séptimo armónico; lo anterior, para poder realizar el seguimiento a 60Hz y rechazar las perturbaciones de voltaje que se observan en la figura 5-6 (tercer y quinto armónico). Como se muestra en la figura 5-5, el THD de corriente disminuye a 1,5% y no se observa componentes armónicas, la forma es bastante sinusoidal y el factor de potencia que identifica el instrumento es 1.0.

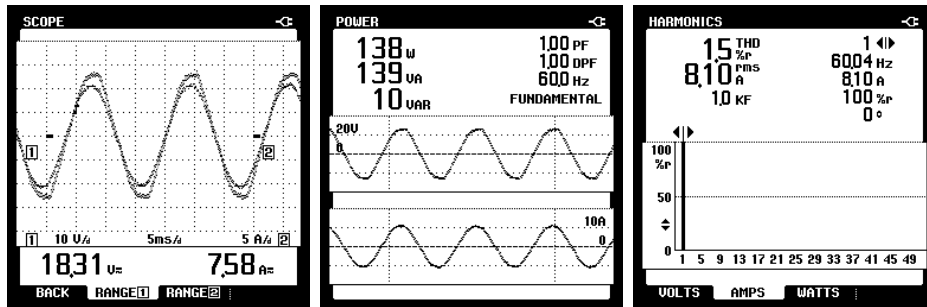


Figura 5-5. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control resonante

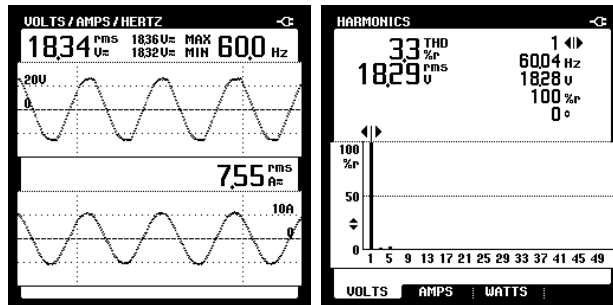


Figura 5-6. Frecuencia del voltaje de entrada y armónicos de entrada

Este control tiene un excelente desempeño a 60Hz, pero lamentablemente el comportamiento de dicho controlador se degrada con las variaciones de frecuencia, conforme se aleja de su punto de operación, en este caso 60Hz, su comportamiento tanto en factor de potencia y THD disminuye.

5.4 Controlador tipo resonador o AFC con frecuencia adaptativa

Como se explico en el capítulo 2, los controladores de tipo resonador pierden desempeño conforme el voltaje de entrada se aleja del punto de sintonización a los que fueron diseñados. Una alternativa para dar robustez a este tipo de controladores es utilizar el PLL para estimar la frecuencia actual de la red y sintonizar en línea los controladores de tipo AFC para que no se pierda desempeño del sistema.

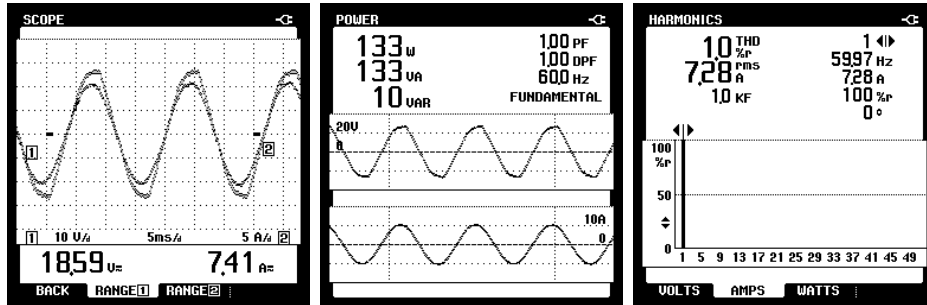


Figura 5-7 Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control resonante variable

En la figura 5-7 se distingue que el THD de corriente disminuye 0.5% para un total de 1%, utilizando el control adaptativo de frecuencia en resonadores, esto se debe a que la frecuencia real de la red no es exactamente 60Hz, si no un valor muy cercano que es 59,97Hz; esta mínima diferencia de 0.03Hz ocasiona una diferencia tan grande en el THD, con respecto a un controlador con la frecuencia fija. En cuanto a factor de potencia y rechazo a perturbaciones de voltaje, el comportamiento es igual a un controlador resonante de frecuencia fija.

5.5 Control repetitivo

Implementando un control como el de la figura 2-10, la corriente adquiere una forma sinusoidal con un THD de corriente de 1.3% y factor de potencia de 1.00, como lo representa la Figura 5-8. Ello demuestra un excelente desempeño del controlador, pese a que la frecuencia de la red no es exactamente la frecuencia a la que fue sintonizado el controlador (60Hz), estos controladores son idóneos para este tipo de aplicaciones por su naturaleza periódica.

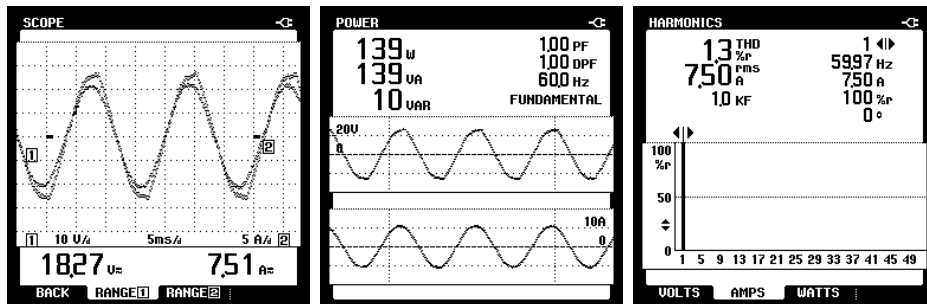


Figura 5-8. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control repetitivo

Como enseña la figura 5-9, el voltaje tiene componentes armónicos con un THD de 3.6% y la frecuencia de entrada al rectificador es de 60.04Hz, a pesar de tener una pequeña desviación en la frecuencia de entrada, el sistema puede rechazar esta perturbación; pero si la variación de frecuencia fuera mayor el sistema perdería desempeño en THD% de corriente, aun así sería estable por el control acompañante del sistema.

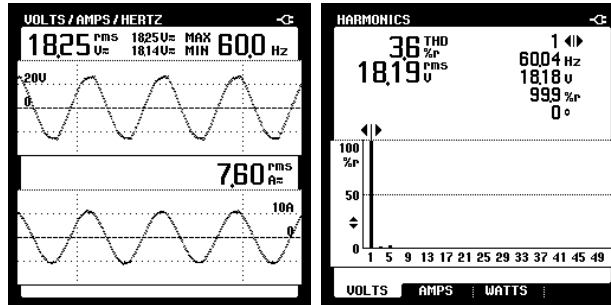


Figura 5-9. Frecuencia del voltaje de entrada y armónicos de entrada con control repetitivo

5.6 Control repetitivo de alto orden

El control repetitivo de alto orden permite ampliar el ancho de los picos que presentan una alta ganancia en el control repetitivo normal, lo cual permite que aunque las variaciones de frecuencias sean fuertes con respecto a la frecuencia de sintonización del controlador, el sistema pueda tener una alto desempeño en factor de potencia y THD de corriente. Las figuras 5-10 y 5-11 reflejan esto, donde se observa que pese a que la frecuencia de entrada no es 60Hz, sino 59,97Hz el THD de corriente alcanza un valor de 0,7%, menor al control resonante de frecuencia adaptativa (esto se debe a que este control no tiene resonadores en toda la frecuencia), o al control repetitivo normal (ya que al ancho de los picos de frecuencia son mas anchos). De este modo, el control repetitivo de alto orden se presenta como una excelente solución para este tipo de plantas.

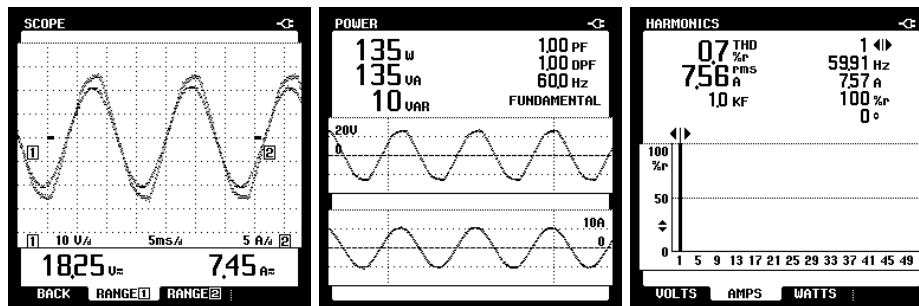


Figura 5-10. Forma de onda de corriente, factor de potencia y THD de corriente, con control repetitivo de alto orden

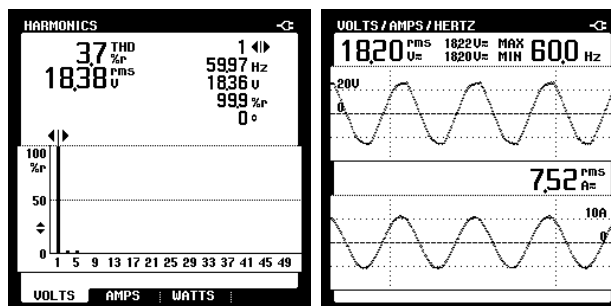


Figura 5-11. Frecuencia del voltaje de entrada y armónicos de entrada con control repetitivo de alto orden

5.7 Control GPI

La última estrategia de control implementada, es el control basado en el rechazo activo de perturbaciones, el cual tiene una filosofía distinta a los controladores anteriores, ya que su fortaleza no se basa en incluir el modelo interno de la perturbación a rechazar, sino en estimar en línea las perturbaciones internas o externas que afectan el desempeño del sistema. Para ello, el controlador se apoya de un observador que estima la perturbación en línea y la inyecta al control para de esta forma rechazarla.

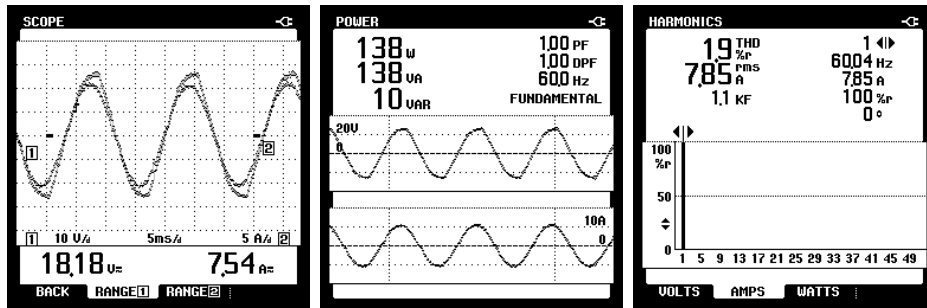


Figura 5-12. Forma de onda de corriente y voltaje, factor de potencia y THD de corriente, con control GPI

Como se lee en la figura 5-12 el control GPI no tiene un desempeño tan alto como los controladores de tipo resonador o repetitivo, ya que su THD de corriente es de un valor de 1,9%, casi un punto porcentual por encima de los otros controladores; pero, la ventaja de este radica que es un método independiente de la frecuencia, es decir, puede soportar cambios de frecuencia mucho mayores al control repetitivo de alto orden. Este tipo de controladores son ideales para implementaciones de rectificadores con amplias variaciones de frecuencia, como rectificadores que funcionen a 60 Hz y 50 Hz o con plantas eléctricas donde el rango de frecuencia puede variar de 40 a 70 Hz.

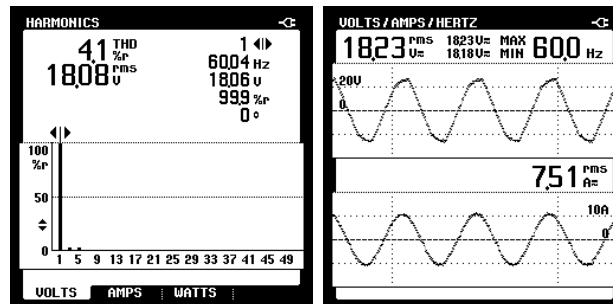


Figura 5-13. Frecuencia del voltaje de entrada y armónicos de entrada con control GPI

En la tabla 5-1, se reconoce el desempeño de los controladores en términos de THD de corriente y factor de potencia, se agrega una columna de frecuencia de la red, ya que esta presenta algunas variaciones en diferentes instantes, también se agrega una columna de robustez frente a variaciones de frecuencia, la cual no es característica presente en todos los controladores.

Tabla 5-1, Comparación de las diferentes características de los controladores en la planta monofásica con la red eléctrica

| CONTROLADOR | FRECUENCIA (Hz) | THD DE VOLTAJE | THD DE CORRIENTE | FACTOR DE POTENCIA | ROBUSTO A VARIACIONES DE FRECUENCIA |
|-------------------------------|-----------------|----------------|------------------|--------------------|-------------------------------------|
| LAZO ABIERTO | 60 | 4,4 | 55,1 | 0,84 | No aplica |
| PI | 59,97 | 4,1 | 3,7 | 1 | SI |
| RESONADOR | 60,04 | 3,3 | 1,5 | 1 | No |
| RESONADOR FRECUENCIA VARIABLE | 59,97 | 3,3 | 1 | 1 | SI |
| REPETITIVO | 59,97 | 3,6 | 1,3 | 1 | No |
| REPETITIVO DE ALTO ORDEN | 59,91 | 3,7 | 0,7 | 1 | Si |
| GPI | 60,04 | 4,1 | 1,9 | 1 | Si |

En los resultados de la tabla 5-1, se observa que a frecuencias muy cercanas a la frecuencia nominal del controlador (menos de 0,1% de variación), el controlador que mejor desempeño tiene en términos de THD de corriente es el control repetitivo de alto orden y el que menos desempeño logra es el controlador de tipo PI. En términos de factor de potencia el instrumento de medida marca 1.0 para todos los controladores, debido a esto no puede compararse en términos de factor de potencia cual controlador presenta un mejor desempeño, ya que la exactitud del instrumento de medida no permite observar una diferencia en el comportamiento de esta variable.

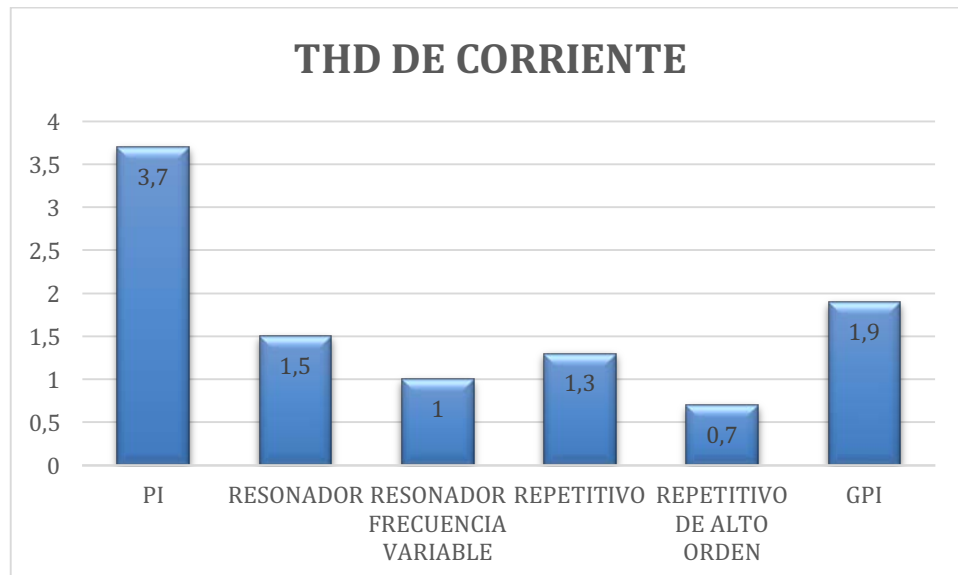


Figura 5-14. Comparación de los distintos THD de corriente en cada controlador en la planta monofásica

En la grafica 5-14 se destacan los valores de los distintos THD y se observan que todos los controladores descritos en el presente trabajo utilizando la red comercial de distribución de energía, cumplen con los lineamientos exigidos por la referida norma IEC 61000.

Para poder comprobar el desempeño de cada uno de las topologías de controladores, frente a fuertes variaciones de frecuencia, se utilizo un UPS de 20KVA marca PowerSun, para modificar la frecuencia de voltaje a la entrada del rectificador y se realizaron experimentos a frecuencias de: 58,0Hz, 59Hz, 60,0Hz, 61,0Hz y 62,0Hz; los resultados de estos experimentos están plasmados en la tabla 5-2.

Al igual que en la tabla 5-1, la tabla 5-2 presenta los resultados de THD y factor de potencia de los controladores a diferentes frecuencias. Se observa que cada control tiene un valor distinto de THD a cada frecuencia, salvo el control tipo resonador con frecuencia adaptativa, que presenta un THD de corriente del 1% para al rango de frecuencias trabajadas en los experimentos. En los demás controladores se percibe que el mejor comportamiento de cada uno de ellos es a 60Hz, la frecuencia a la cual fueron sintonizados.

Tabla 5-2. Desempeño de los controladores a frecuencia variable

| CONTROLADOR | FRECUENCIA (Hz) | THD DE VOLTAJE | THD DE CORRIENTE | FACTOR DE POTENCIA | ROBUSTO A VARIACIONES DE FRECUENCIA |
|-------------------------------|-----------------|----------------|------------------|--------------------|-------------------------------------|
| RESONADOR | 58 | 4,8 | 2,8 | 1 | No |
| | 59 | 2,9 | 2,8 | 1 | No |
| | 60 | 2,7 | 1,3 | 1 | No |
| | 61 | 2,6 | 3,4 | 1 | No |
| | 62 | 3,2 | 5,1 | 1 | No |
| RESONADOR FRECUENCIA VARIABLE | 58 | 1,6 | 1 | 1 | Si |
| | 59 | 1,7 | 1 | 1 | Si |
| | 60 | 1,7 | 1 | 1 | Si |
| | 61 | 1,7 | 1 | 1 | Si |
| | 62 | 1,9 | 1 | 1 | Si |
| REPETITIVO | 58 | 2,7 | 3,7 | 1 | No |
| | 59 | 3,3 | 2,8 | 1 | No |
| | 60 | 2,3 | 0,7 | 1 | No |
| | 61 | 3,1 | 3,6 | 1 | No |
| | 62 | 3,3 | 4,6 | 1 | No |
| REPETITIVO DE ALTO ORDEN | 58 | 3,2 | 1,5 | 1 | Si |
| | 59 | 3,1 | 1 | 1 | Si |
| | 60 | 2,7 | 0,7 | 1 | Si |
| | 61 | 3,7 | 1,3 | 1 | Si |
| | 62 | 9,2 | 2,8 | 1 | Si |

Para mostrar de una mejor manera el desempeño de los controladores a distintas frecuencias, la grafica 5-15, exhibe los resultados del THD de corriente donde el eje (X) es cada una de las frecuencias de operación y el eje (Y) los THD de corriente en porcentajes.

En esta figura, se observa que las barras mas pequeñas (menor THD) se presentan en las frecuencia de 60Hz, y las mas grandes en los extremos (58Hz y 62Hz), lo que demuestra que el desempeño en términos de THD de corriente se va degradando conforme se aleja de los 60Hz, esto ocurre en todos los controladores salvo el resonador de frecuencia variable (color morado), que siempre marca un THD del 1% en todas las frecuencias.

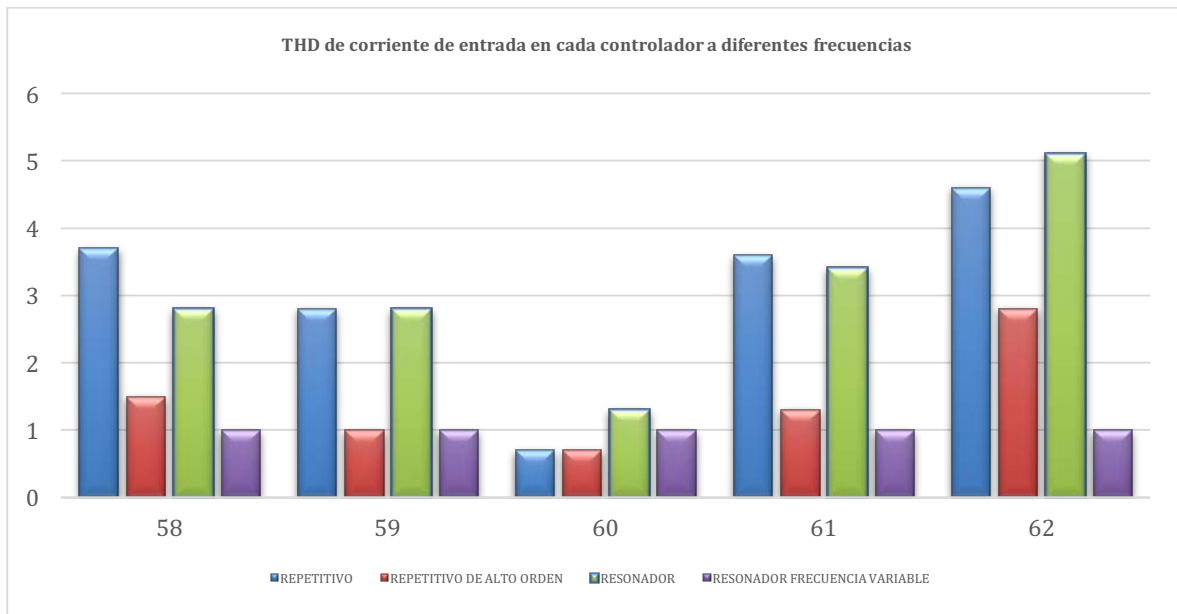


Figura 5-15. Respuesta de distintos controladores a distintas frecuencias

5.8 Implementaciones y resultados en la planta trifásica

Al igual que en el caso monofásico, la planta trifásica tiene un comportamiento en lazo abierto con un pésimo THD de corriente (del orden del 35% por fase) y un bajo factor de potencia (cercano a 0,91). La forma de corriente es distinta de la forma presentada en el caso monofásico debido a la configuración trifásica del controlador, dicha forma se muestra en la figura 5-16, donde se observa los voltajes de entrada trifásicos, las respectivas corrientes y una grafica del voltaje y corriente de la fase A.

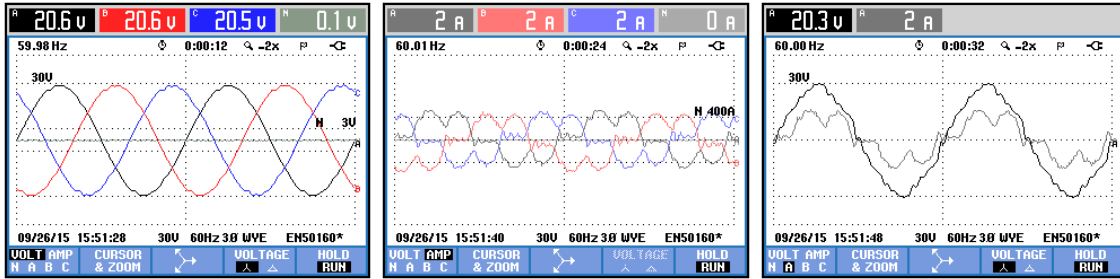


Figura 5-16. Voltajes y corrientes en lazo abierto en rectificador trifásico

El factor de potencia y armónicos en corriente se muestra en la grafica 5-17, donde se evidencia el desfase entre la corriente y el voltaje en un diagrama fasorial, además se presenta una tabla donde se resume el factor de potencia por cada una de las 3 fases.

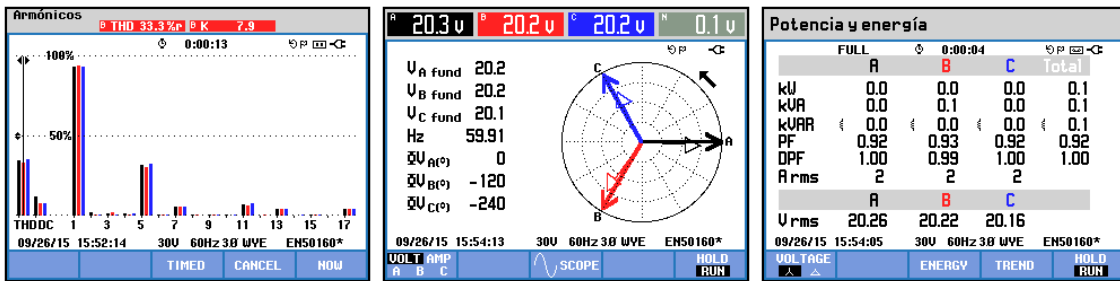


Figura 5-17. Armónicos y factor de potencia de la planta en lazo abierto.

5.9 Control PI trifásico.

Igual que en la planta monofásica se aplico un control PI para las fases A y B, la señal de control de la fase C resulta de la suma de las señales de control de la fase A y B. Usando el mismo controlador que en el caso monofásico, se logra controlar la forma de la corriente, aunque el THD de corriente pasa de un valor de 3,7% (del caso monofásico) a 4,1% en la fase A, 3,5% en la fase B y 4,2% en la fase C. Estos datos se muestran en la figura 5-19.

En la figura 5-18 se observa la nueva forma sinusoidal de las 3 fases, junto con un desfase muy cercano a 0 entre el voltaje y la corriente.

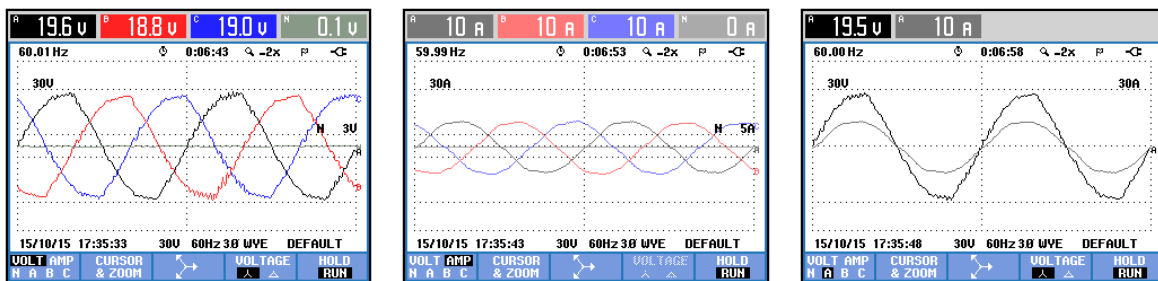


Figura 5-18. Voltajes y corrientes de entrada en el controlador PI

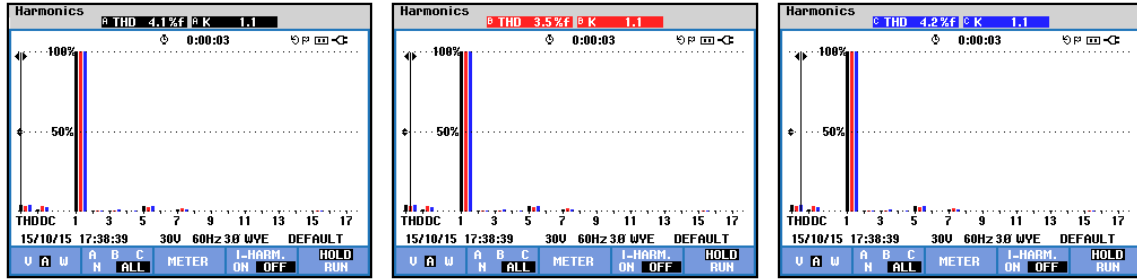


Figura 5-19. Armónicas en las corrientes de entrada con el controlador PI.

Al igual que su contra parte monofásica, los controladores presentan las mismas ventajas y desventajas en el caso trifásico, por esta razón el controlador de tipo PI en el caso trifásico tiene componentes armónicas significativas en el quinto y séptimo armónico degradando de esta manera su comportamiento.

5.10 Control resonador o AFC trifásico

Este controlador es la extensión de la estrategia de control de tipo resonador aplicada al caso trifásico, al igual que el controlador de PI se utilizan solo 2 controladores, para la fase A y B respectivamente, el control de la fase C, se realiza por la suma de las señales de control de las otras 2 fases.

En la figura 5-20, se observa cualitativamente una mejora en las formas de las 3 ondas de corriente, se nota mas suave con respecto al controlador de tipo PI. Frente al THD de corriente en la figura 5-21 se distingue que el indicador esta por debajo 1,5%, una mejora apreciable con respecto a los 4,2% del PI, aunque se presenta una disminución del desempeño frente al caso monofásico.

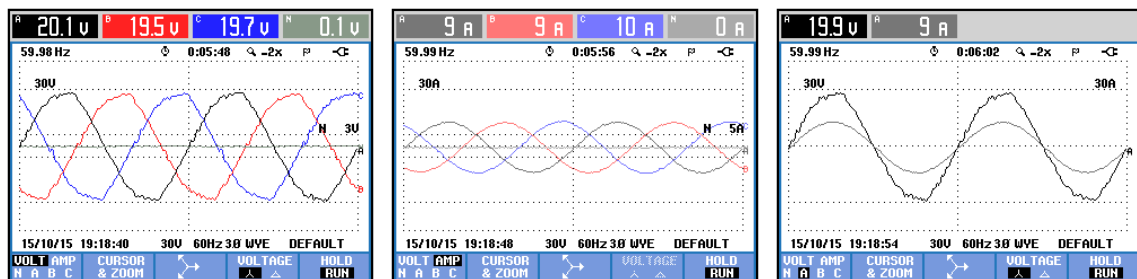


Figura 5-20. Voltajes y corrientes de entrada en el control resonante trifásico

Con respecto al factor de potencia, tanto el controlador AFC como el PI, logran valores de 1.0, lo cual indica que el desfase es muy cercano a 0 en ambas estrategias de control.

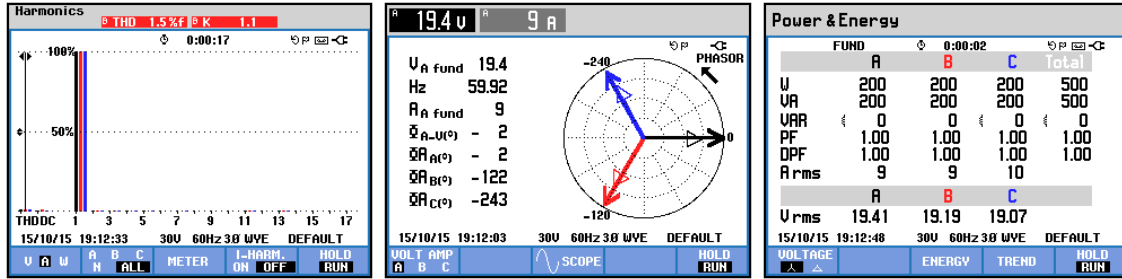


Figura 5-21. Armónicos de corriente, factor de potencia en el control resonante.

Del mismo modo que en el caso monofásico, este tipo de controladores pierden desempeño frente a las variaciones de frecuencia, que puedan a llegar a presentarse en los voltajes de entrada. Figura 5-22.

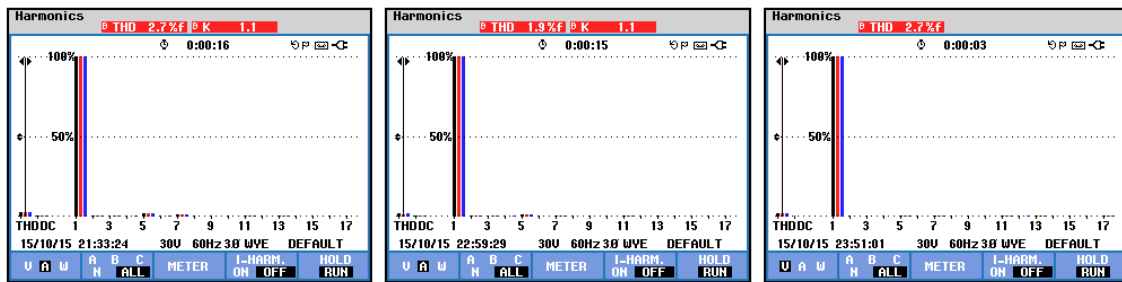


Figura 5-22. Desempeño del control AFC a 58Hz, 61Hz y 62Hz

5.11 Controlador tipo resonador trifásico o AFC con frecuencia adaptativa

De manera similar al caso monofásico, los controladores de tipo resonante se adaptan en línea a las variaciones de frecuencia, para suplir la falta de desempeño de estos controladores cuando se presentan desviaciones de frecuencia para la que fueron diseñados.

Para el caso trifásico, la implementación de estos sistemas es similar que el caso anterior, dos controladores y la tercera señal de control es la resultante de la suma de las otras 2 señales de control. Este controlador tiene un comportamiento similar al control resonante, como se evidencia en las figuras 5-23 y 5-24.

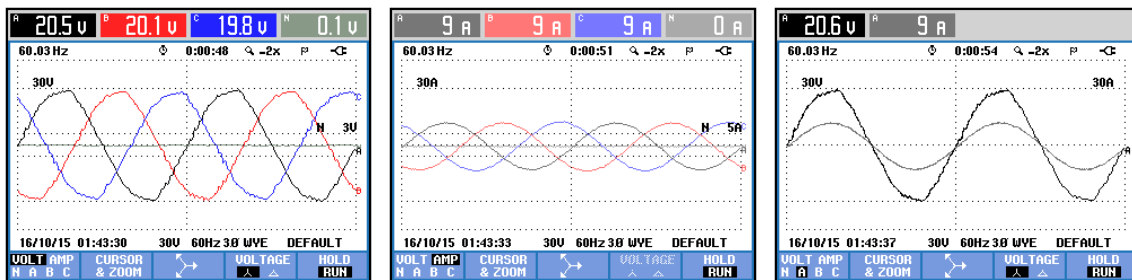


Figura 5-23. Voltajes y corrientes de entrada en control resonante con frecuencia variable

Pese a los cambios de frecuencia, el THD de corriente en la fase B no supera el 1.4% y lo mismo ocurre en las fases A y C.

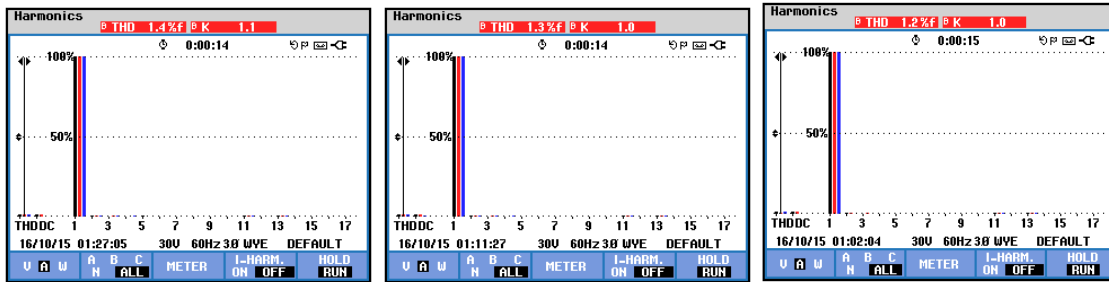


Figura 5-24. Figura 5 22. Desempeño del control AFC a 58Hz, 61Hz y 62Hz

5.12 Control repetitivo para el caso trifásico

Igual que en los casos anteriores, se implemento en el rectificador trifásico dos controles tipo repetitivo para la fase A y B respectivamente y el control de la fase C se obtiene de la suma de las dos señales de control mencionadas anteriormente. En la figura 5-25, se presentan las señales trifásicas de voltaje y corriente, junto con una grafica del voltaje de la fase A y su respectiva corriente a 60Hz, en estas graficas se observan cualitativamente que las formas de onda de corriente son sinusoidales suaves y que el desfase entre el voltaje y la corriente es mínimo.

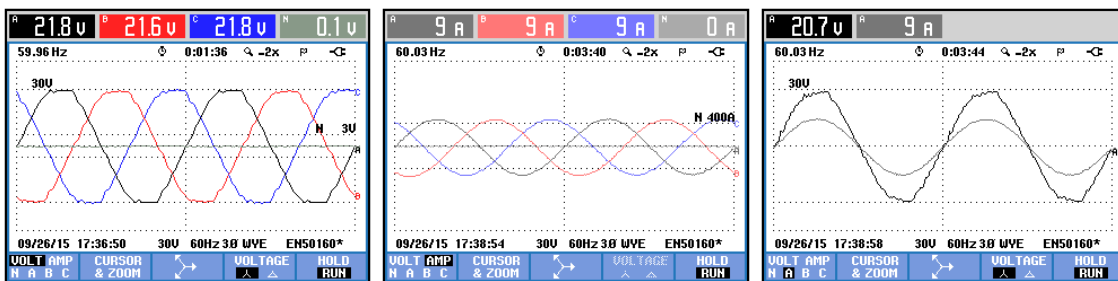


Figura 5-25. Señales de voltaje y corriente, aplicando controlador repetitivo.

Este resultado puede comprobarse con el factor de potencia ya que el instrumento utilizado marca un resultado de 1 para este indicador. Con respecto a la forma de onda, el THD de corriente muestra que la forma es bastante cercana a una onda sinusoidal, ya que el THD esta por debajo del 2% en todas las fases como se muestra en la figura 5-26.

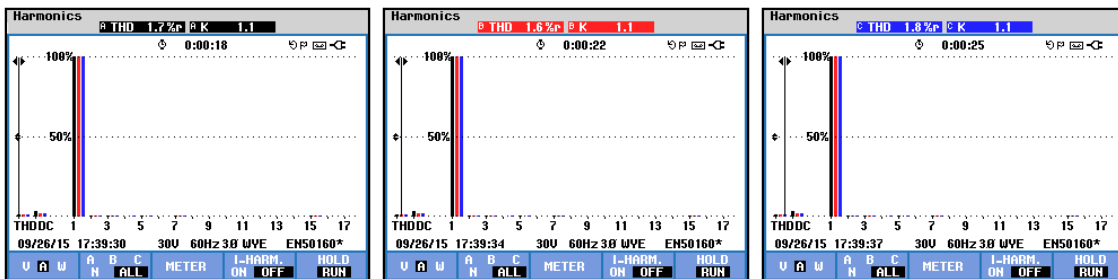


Figura 5-26. Armónicos en la corriente de entrada usando control repetitivo

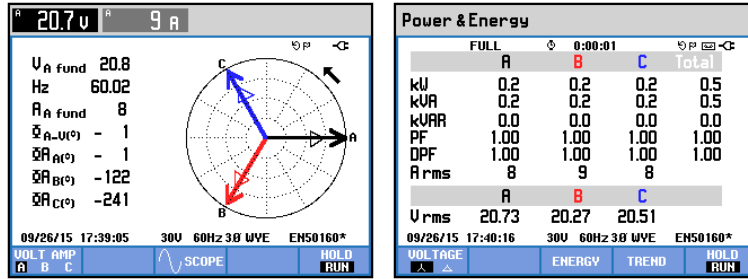


Figura 5-27. Fasores de corriente y voltaje, y factor de potencia

De mismo modo que en el caso monofásico, este controlador tiene la debilidad que no es robusto ante las variaciones de frecuencia, en la figura 5-28 se presentan los THD de las corrientes de entrada de la fase A, modificando la frecuencia de entrada en el voltaje a valores de 58Hz, 59Hz, 61Hz, 62Hz; estos valores superan el 2,5% en todas las medidas.

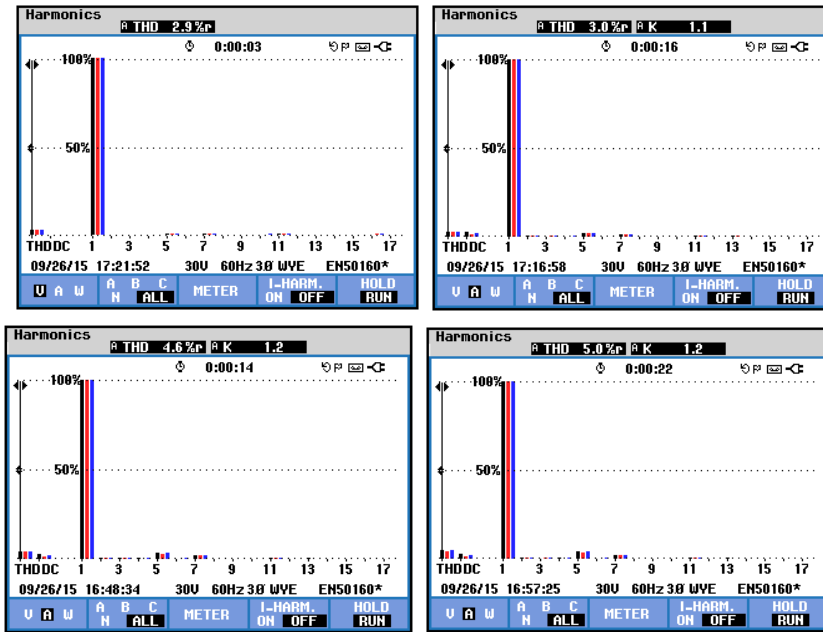


Figura 5-28. Armónicos de Corriente usando control repetitivo, a 58Hz, 59Hz, 61Hz, 62Hz

5.13 Control repetitivo de alto orden

Utilizando dos controladores con la misma estructura del caso monofásico de la sección 5.5, uno para la fase A y otro para la fase B, (Al igual que en los otros casos el control de la fase C resulta de la suma de las señales de control), se adquieren formas de onda como las que se destacan en la figura 5-29.

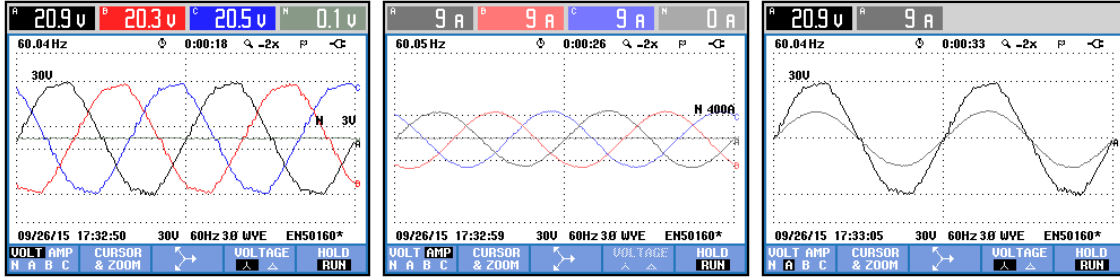


Figura 5-29. Formas de onda de voltaje y corriente usando control repetitivo de alto orden

Igual que en el control repetitivo y en el caso monofásico, este controlador tiene un excelente desempeño con la frecuencia de la red eléctrica (cercana al 60Hz), ya que el factor de potencia conseguido es del 1. Los THD de corriente resultantes son de 2,0%, 1,7%, 2,1%, para las fases A, B y C respectivamente, como se ilustra en la figura 5-30.

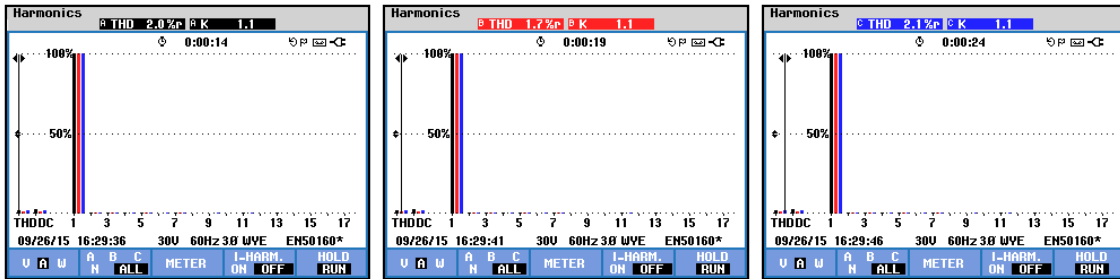


Figura 5-30. Armónicos de corriente de entrada, utilizando control repetitivo de alto orden, a 60Hz

Modificando la frecuencia de entrada usando el UPS, se puede observar que el desempeño del controlador repetitivo de alto orden, en cuanto a THD de corriente (Forma de onda), no se degrada de la misma proporción que el controlador de tipo repetitivo, lo cual hace el control repetitivo mas robusto frente a variaciones en la frecuencia de entrada.

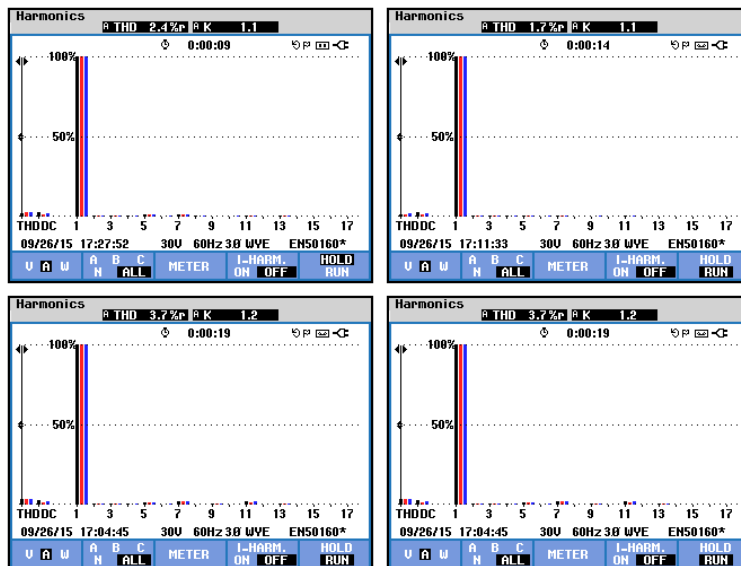


Figura 5-31. Armónicos de corriente usando control repetitivo de alto orden, a 58Hz, 59Hz, 61Hz, 62Hz.

En relación con el factor de potencia, este controlador obtiene un factor de potencia de 1 bajo todas las condiciones de frecuencia a la que fue sometido.

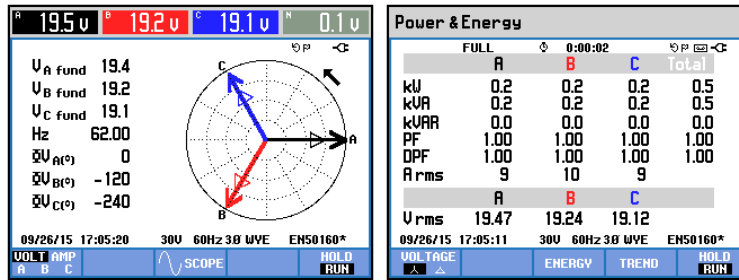


Figura 5-32. Factor de potencia usando el control repetitivo de alto orden, a 62Hz

5.14 Control GPI para el caso trifásico

El control PI generalizado, GPI en el caso trifásico, fue el control que menos desempeño obtuvo tanto en factor de potencia como en THD de corriente de entrada. Esto se debe a que básicamente este controlador es de tipo proporcional y el ruido en el rectificador trifásico aumenta por las conmutaciones de los 6 IGBTs; a pesar de ello, el controlador es estable en todas las frecuencias de operación a las que se probó el rectificador y la forma de onda de corriente logra tener un THD dentro de los objetivos formulados para este trabajo (Menor a 5%). La figura 5-33 muestra las formas de onda de voltaje y corriente y se puede observar que la corriente logra una forma cercana a la sinusoidal en fase con el voltaje.

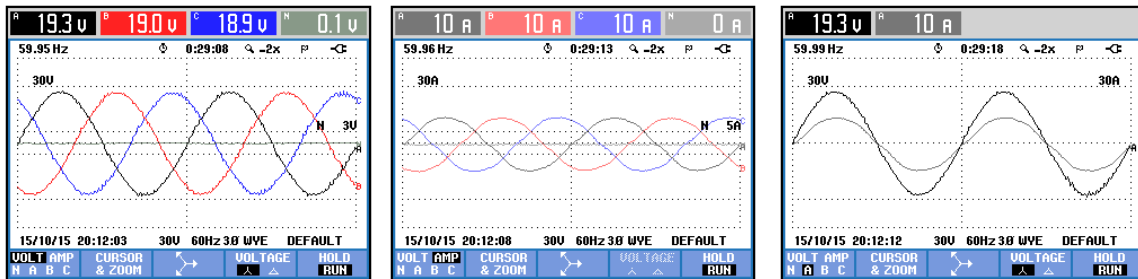


Figura 5-33. Formas de onda de voltaje y corriente con controlador GPI.

En la grafica 5-34 se contempla un pequeño desfasaje entre los fasores de voltaje y corriente; a pesar de ello, el instrumento de medida alcanza a marcar 1,0 de factor de potencia en las fases A y B. La fase C, alcanza a marca un factor de potencia de 0.99 que también cumple los objetivos de este trabajo.

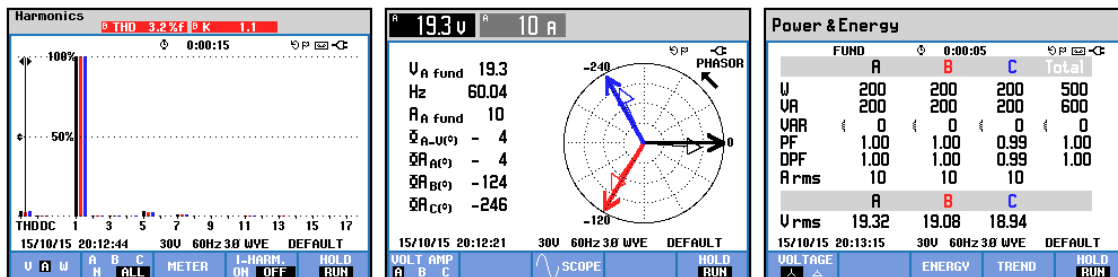


Figura 5-34. Armónicos de corriente, Fasores de voltaje y corriente, y factor de potencia, con control GPI

Una característica de este controlador es que a cada una de las frecuencias de operación a las que se probó el controlador (60Hz, 58Hz, 59Hz, 61Hz, 62Hz), se obtuvieron resultados similares. La figura 5-35 muestra los armónicos de corriente a cada uno de estas frecuencias.

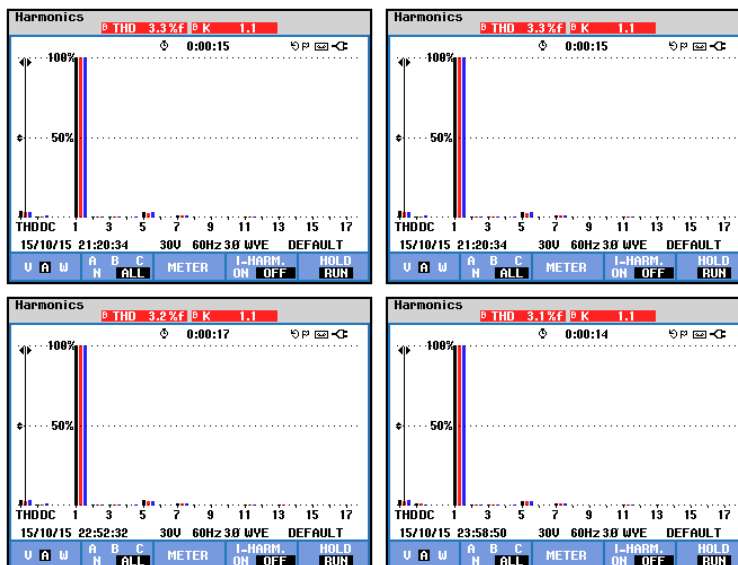


Figura 5-35. armónicos de corriente de entrada para 58Hz, 59Hz, 61Hz, 62Hz con el control GPI

Tabla 5-3. Comparación de los distintos controladores usando la red eléctrica

| CONTROLADOR | FRECUENCIA A (Hz) | THD de voltaje en la fase A | THD de voltaje en la fase B | THD de voltaje en la fase C | THD de corriente en la fase A | THD de corriente en la fase B | THD de corriente en la fase C | Factor de potencia en la fase A | Factor de potencia en la fase B | Factor de potencia en la fase C |
|-------------------------------|-------------------|-----------------------------|-----------------------------|-----------------------------|-------------------------------|-------------------------------|-------------------------------|---------------------------------|---------------------------------|---------------------------------|
| LAZO ABIERTO | 59,98 | 6,4 | 6,5 | 6,3 | 34,4 | 33,3 | 35,2 | 0,92 | 0,93 | 0,92 |
| PI | 60,01 | 4,9 | 5,5 | 5,5 | 4,1 | 3,5 | 4,2 | 1 | 1 | 1 |
| RESONADOR | 59,98 | 4,6 | 4,2 | 5,3 | 2 | 1,6 | 1,9 | 1 | 1 | 1 |
| RESONADOR FRECUENCIA VARIABLE | 59,96 | 2,5 | 2,5 | 2,7 | 1,8 | 1,5 | 1,8 | 1 | 1 | 1 |
| REPETITIVO | 60,03 | 3,9 | 4 | 3,9 | 1,7 | 1,6 | 1,8 | 1 | 1 | 1 |
| REPETITIVO DE ALTO ORDEN | 60,04 | 4,3 | 4,2 | 4,2 | 2,2 | 2,1 | 2,3 | 1 | 1 | 1 |
| GPI | 59,97 | 4,7 | 5,1 | 5 | 4,3 | 3,8 | 4,3 | 0,99 | 1 | 0,99 |

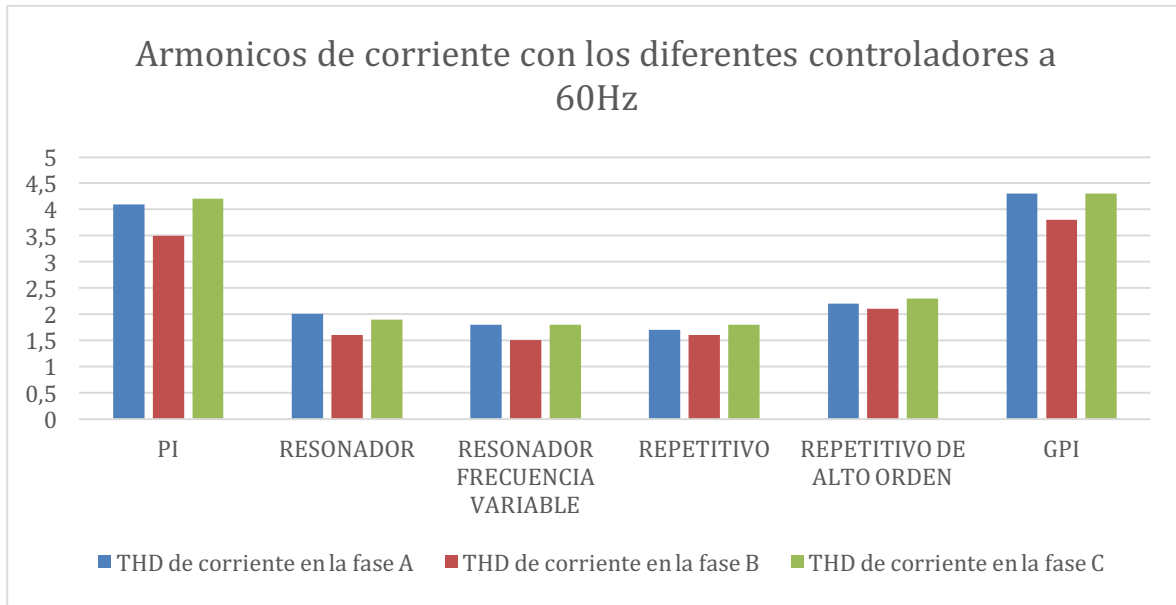


Figura 5-36. Armónicos de corriente con cada topología de control usando la red eléctrica

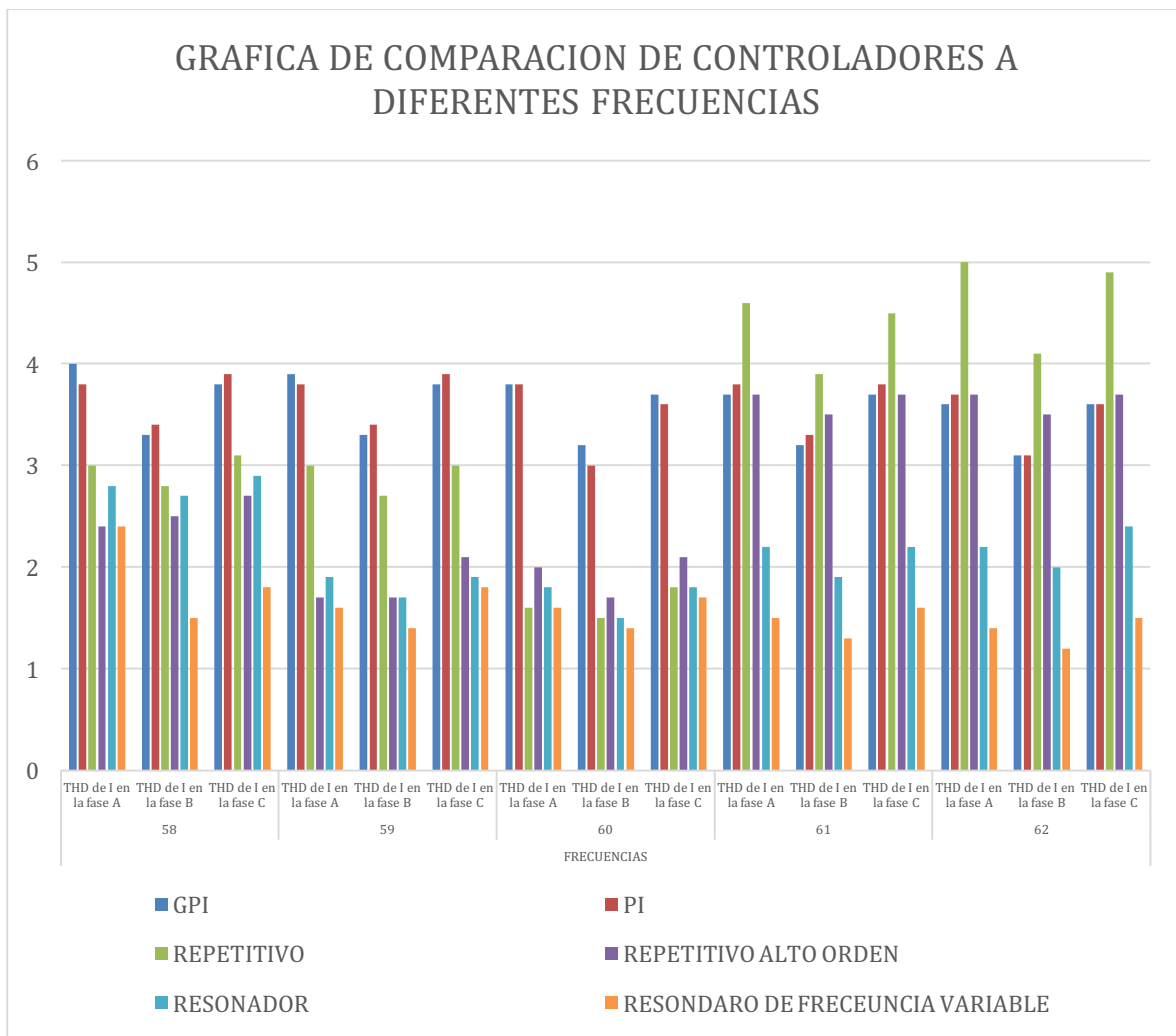


Figura 5-37. Comparación de los distintos controladores a distintas frecuencias

Tabla 5-4. Comparación de los distintos controladores a distintas frecuencias en planta trifásica

| CONTROLADOR | FRECUENCIA (Hz) | THD de voltaje en la fase A | THD de voltaje en la fase B | THD de voltaje en la fase C | THD de corriente en la fase A | THD de corriente en la fase B | THD de corriente en la fase C | Factor de potencia en la fase A | Factor de potencia en la fase B | Factor de potencia en la fase C |
|----------------------------------|-----------------|-----------------------------|-----------------------------|-----------------------------|-------------------------------|-------------------------------|-------------------------------|---------------------------------|---------------------------------|---------------------------------|
| PI | 58 | 4,5 | 4,6 | 4,3 | 3,8 | 3,4 | 3,9 | 1 | 0,99 | 1 |
| | 59 | 4,8 | 4,9 | 4,6 | 3,8 | 3,4 | 3,9 | 1 | 1 | 1 |
| | 60 | 3,2 | 3,2 | 3,6 | 3,8 | 3 | 3,6 | 1 | 1 | 1 |
| | 61 | 5,1 | 5,3 | 5 | 3,8 | 3,3 | 3,8 | 1 | 1 | 0,99 |
| | 62 | 5,1 | 5,2 | 2,5 | 3,7 | 3,1 | 3,6 | 0,99 | 0,99 | 0,98 |
| RESONADOR | 58 | 2,6 | 2,6 | 2,7 | 2,8 | 2,7 | 2,9 | 0,99 | 0,99 | 0,99 |
| | 59 | 2,5 | 5,6 | 2,6 | 1,9 | 1,7 | 1,9 | 1 | 1 | 1 |
| | 60 | 2,5 | 2,5 | 2,7 | 1,8 | 1,5 | 1,8 | 1 | 1 | 1 |
| | 61 | 2,6 | 2,7 | 2,9 | 2,2 | 1,9 | 2,2 | 0,99 | 0,99 | 0,98 |
| | 62 | 2,5 | 2,7 | 2,9 | 2,2 | 2 | 2,4 | 0,95 | 0,95 | 0,94 |
| RESONDARO DE FRECEUNCIA VARIABLE | 58 | 2,4 | 2,2 | 2,6 | 2,4 | 1,5 | 1,8 | 1 | 1 | 1 |
| | 59 | 2,4 | 2,3 | 2,6 | 1,6 | 1,4 | 1,8 | 1 | 1 | 1 |
| | 60 | 2,4 | 2,6 | 2,7 | 1,6 | 1,4 | 1,7 | 1 | 1 | 1 |
| | 61 | 2,6 | 2,6 | 2,9 | 1,5 | 1,3 | 1,6 | 1 | 1 | 1 |
| | 62 | 2,4 | 2,6 | 2,9 | 1,4 | 1,2 | 1,5 | 1 | 1 | 1 |
| REPETITIVO | 58 | 2,9 | 2,9 | 3,1 | 3 | 2,8 | 3,1 | 0,99 | 0,98 | 0,98 |
| | 59 | 3,2 | 3 | 3,1 | 3 | 2,7 | 3 | 0,99 | 0,99 | 0,99 |
| | 60 | 2,8 | 2,6 | 2,9 | 1,6 | 1,5 | 1,8 | 1 | 1 | 1 |
| | 61 | 3,5 | 3,4 | 3,9 | 4,6 | 3,9 | 4,5 | 0,99 | 1 | 1 |
| | 62 | 3,4 | 3,4 | 3,9 | 5 | 4,1 | 4,9 | 0,98 | 0,99 | 0,99 |
| REPETITIVO ALTO ORDEN | 58 | 2,8 | 2,8 | 2,9 | 2,4 | 2,5 | 2,7 | 1 | 1 | 1 |
| | 59 | 2,6 | 2,7 | 2,1 | 1,7 | 1,7 | 2,1 | 1 | 1 | 1 |
| | 60 | 2,8 | 2,7 | 3 | 2 | 1,7 | 2,1 | 1 | 1 | 1 |
| | 61 | 4,2 | 4,5 | 4,2 | 3,7 | 3,5 | 3,7 | 1 | 1 | 1 |
| | 62 | 4,2 | 4,5 | 4,2 | 3,7 | 3,5 | 3,7 | 1 | 1 | 1 |
| GPI | 58 | 2,1 | 2,2 | 2,4 | 4 | 3,3 | 3,8 | 1 | 1 | 1 |
| | 59 | 2,1 | 2,2 | 2,4 | 3,9 | 3,3 | 3,8 | 1 | 1 | 1 |
| | 60 | 2,2 | 2,1 | 2,4 | 3,8 | 3,2 | 3,7 | 1 | 1 | 0,99 |
| | 61 | 2,2 | 2,2 | 2,5 | 3,7 | 3,2 | 3,7 | 0,99 | 0,99 | 0,99 |
| | 62 | 2,2 | 2,2 | 2,5 | 3,6 | 3,1 | 3,6 | 0,99 | 0,99 | 0,99 |

6. CONCLUSIONES Y RECOMENDACIONES

6.1 Conclusiones

En este trabajo se proponen alternativas para los controladores convencionales tipo PI, implementados en la mayoría de los rectificadores con corrección dinámica del factor de potencia de tipo comercial, tanto monofásicos como trifásicos, cuyo desempeño experimental se puede observar mediante un analizador de redes. En el caso monofásico, un controlador típico PI puede obtener un valor de THD en corriente promedio del 4%, dependiendo de la cantidad de armónicos en la onda de voltaje y valor de THD de 4.2% en el caso trifásico.

Para poder realizar los debidos diseños y posteriores implementaciones de las diferentes estrategias de control, fue necesario obtener un modelo dinámico para cada una de las plantas. Estos modelos fueron validados experimentalmente, donde se comprobó que cada uno describe de manera muy acertada el comportamiento dinámico de la planta; aunque, tiene algunas deficiencias como las perturbaciones que pueden presentarse por el ruido inducido por la altas velocidades de conmutación de los transistores o ruidos que perjudican el funcionamiento de la tierra. Lo anterior, a causa de una mala implementación del sistema de puesta a tierra del edificio.

Basados en los modelos validados se diseñaron, simularon e implementaron cinco estrategias de control (aparte de los controladores PI) para lograr un factor de potencia cercano a la unidad, con una muy baja distorsión de corriente, como lo establece la norma IEC 61000. Cada una de estas estrategias logró un THD en la corriente de entrada del rectificador menor al 5% en condiciones nominales de la red.

Dentro de las propuestas se encuentra implementar un control resonante, cuyo valor de THD de corriente es de 1.5% bajo condiciones experimentales similares a las impuestas en un control PI, lo cual significa que el mismo rectificador con dicho controlador presenta una calidad de energía superior que disminuye la cantidad de armónicos de corriente en la red.

Otro tipo de control utilizado es el control GPI, cuyo resultado en THD experimental logra un valor de 1.9%, lamentablemente no logra un desempeño similar a un resonador; pero si supera por un amplio margen a un controlador tipo PI. Adicionalmente, dicho controlador puede mejorar su desempeño, buscando formas más eficientes y eficaces para ubicar los polos, como la aplicación de un algoritmo de optimización para este propósito.

Finalmente se implementó una familia de controladores de tipo repetitivo, los cuales obtuvieron el mejor desempeño en la parte experimental. Por ejemplo, un control

repetitivo convencional logra un THD de corriente 1.3% superando al PI, al resonador y al GPI.

El referido controlador, al igual que el resonador, ve degradado su funcionamiento con variaciones de frecuencia en la red eléctrica, lo que conlleva la implementación de controladores tipo repetitivo de alto orden cuyo valor de THD es inferior a la unidad (0.7%), un excelente resultado ya que la onda de corriente se acerca demasiado a una sinusoidal perfecta.

Otro de los beneficios que se obtiene, es que el sistema de control presenta robustez ante los cambios en la frecuencia, permitiendo la operación del rectificador en condiciones de frecuencia variable presentes en la red eléctrica; aunque es un compensador de alto orden, la característica impar de su modelo interno permite obtener gastos computacionales similares al del control repetitivo convencional.

De los experimentos realizados para cada una de las estrategias de control se concluye: que uno de los parámetros que mas afecta el desempeño del controlador y por lo tanto del rectificador, es la frecuencia del voltaje alterno de entrada al rectificador; ya que los controladores basados en el modelo interno se ven muy afectados y no podrían rechazar totalmente las perturbación de voltaje o seguir la referencia generada por el sistema de control auxiliar del lazo de voltaje.

Dado lo anterior, se diseñaron experimentos variando la frecuencia de entrada utilizando un UPS de 20KVA, lo cual permitió evaluar el desempeño de los controladores a frecuencias diferentes a 60Hz, aunque normalmente en la red eléctrica no se presentan variaciones tan fuertes como las presentadas en este trabajo. La red eléctrica puede presentar variaciones mínimas que pueden afectar el desempeño de controladores como el resonador o el repetitivo, pero aun así siguen manteniendo un excelente desempeño e incluso cumplir con la normatividad expuesta en la norma IEC 61000 para aplicaciones de rectificación conectadas a un sistema interconectado.

En el caso de tener variaciones mas fuertes en el voltaje de entrada, que es posible en lugares donde no se encuentra un sistema interconectado, como un solo generador o una planta eléctrica, donde las variaciones de frecuencia son fuertes y se presentan constantemente; se recomienda el uso de controladores como el GPI o el control repetitivo de alto orden, que son mas robustos frente a variaciones de frecuencia en el voltaje de entrada.

Otro de los factores que mas afecta el comportamiento de los controladores es la presencia de armónicos en la red, ya que el voltaje y sus armónicos entran como una perturbación al sistema. Por este motivo, el controlador que se implemente debe poder rechazar armónicos a las frecuencias armónicas del voltaje de entrada, lo cual implica que para que el THD de corriente sea lo suficientemente bajo, el ancho de banda del controlador debe alcanzar a la mayor frecuencia armónica del voltaje o debe tener una respuesta sectorizada como el caso de los resonadores, o el control

repetitivo, donde se tiene una alta ganancia en la frecuencia fundamental de la red, así como en sus respectivos armónicos.

Esta estrategia no puede ser utilizada con el PI o el GPI, ya que conforme aumenta el ancho de banda de estos controladores se produce un aumento en el ruido presente en sistema, sobre todo en el sistema trifásico es que es altamente ruidoso por la conmutación de los seis IGBTs presentes en el rectificador.

Otra complejidad adicional que se observa en la planta trifásica, es la presencia de un acoplamiento de las señales de control, que se presenta como una perturbación interna de la planta. Por ello, normalmente para deshacer este acoplamiento se utiliza la transformada en DQ, pero en este trabajo para ahorrar costo computacional en los diferentes algoritmos de control, se optó por cancelar el coeficiente de acoplamiento, forzando la suma de las señales de control a 0, aprovechando la naturaleza trifásica del sistema. Ésta estrategia dio muy buenos resultados, ya que solo es necesario la implementación de 2 controladores en los lazos de corriente, incluso puede prescindirse de los sensores de voltaje y corriente de la tercera fase, lo cual lo hace más económico para una implementación comercial, que el de una transformada DQ.

En el lazo de voltaje se percibió, que no es necesaria la implementación de un controlador superior al PI, ya que la señal a controlar que es el voltaje DC de salida del rectificador, puede controlarse con un integrador que garantiza el error de seguimiento 0 en este tipo de señales. Además, que se necesita un controlador por lo menos 100 veces más lento que el control en lazo de corriente, de no ser así la respuesta de los 2 controladores (voltaje y corriente) puede interferir entre sí para lograr la estabilidad y un buen desempeño del sistema.

Con respecto al sobre pico de la salida DC del rectificador, se limitó al voltaje que puede soportar los condensadores, aprovechando que la función de transferencia de la planta es de primer orden, es fácil cumplir con este requerimiento ubicando correctamente los polos del controlador PI.

Para un mejor desempeño del lazo de voltaje, más importante que el controlador, es la forma en la que se genera la corriente de referencia que debe seguir la corriente. Para ello se presentan dos soluciones: filtrar el voltaje alterno a la entrada o generar una señal sinusoidal con la misma frecuencia y fase que el voltaje de entrada; lo que garantiza una fase muy pequeña entre el voltaje y la corriente de entrada que conlleva a un factor de potencia muy cercano a la unidad.

La aplicación de una de estas dos estrategias dependerá de la aplicación final del rectificador, ya que si se utiliza en un sistema interconectado de potencia donde las variaciones de frecuencia son pocas, puede utilizarse un filtro ajustado a esa frecuencia. En caso de necesitarse para lugares con generadores independientes, donde las variaciones de frecuencia son fuertes y seguidas, es mejor el uso de la generación de la señal de referencia de corriente a partir de software, utilizando un estimador de frecuencia actual del sistema.

6.2 Recomendaciones

Con la adecuación de la planta realizada en este trabajo y los modelos desarrollados en Simulink, futuros investigadores pueden concentrarse en las mejoras necesarias para un mejor desempeño de los controladores como es el caso del controlador tipo GPI, o pueden desarrollar nuevos diseños como es el caso del control el espacial del cual se tiene grandes expectativas para este tipo de problemas.

Otras mejoras que pueden implementarse en el sistema son: agregar una ley de control de tipo feedforward en el lazo de voltaje, lo que le permite al rectificador una respuesta dinámica más rápida, para alcanzar el voltaje DC deseado y sobreponerse más rápido frente a perturbaciones fuertes como cambios de carga o la presencia de SACs. Además de una implementación de modulación en espacios vectoriales que disminuye el triple de la señal de corriente.

Otra estrategia interesante es aplicar controladores tipo antiwindump, ya que en el modelo existen saturadores en la señal de control, lo cual puede llegar a inestabilidad la planta.

Finalmente se recomiendan en futuros trabajos la implementación de la transformada DQ para la implementar nuevos controladores, la cual permite que los controladores sean más sencillos ya que las señales de referencias cambian de señales sinusoidales a señales constantes.

BIBLIOGRAFÍA

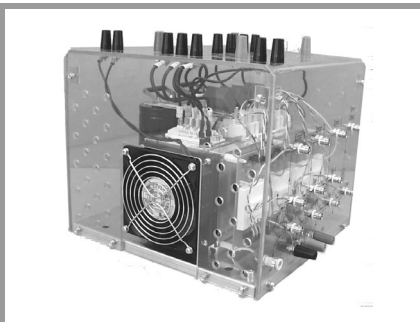
- [1] A. M. TRZYNADLOWSKI, "PWM Converters: Topologies and Control1," in *Control in Power Electronics*, R. K. Marian Kazmierkowski, Frede Blaabjerg, Ed., ed, 2002.
- [2] P. L. José Rodríguez, Samir Kouro, and Alejandro Weinstein, "Single-phase Controlled Rectifiers," in *POWER ELECTRONICS HANDBOOK DEVICES, CIRCUITS, AND APPLICATIONS*, M. H. Rashid, Ed., ed, 2011.
- [3] R. W. erickson, *Fundamentals of Power electronics*, Second ed., 2001.
- [4] M. H. Rashid, *Power Electronics Handbook*, 3 ed., 2011.
- [5] M. Ned, *Power Electronics, Converters, applications, and desing*, 3 ed. vol. 1. United stades of america: 3, 2003.
- [6] A. Q. Yu Du; Huang, "A high resolution digital phase-shift modulation scheme for ultra-high frequency dual active bridge converters," *Energy Conversion Congress and Exposition (ECCE)*, pp. 1684-1691, Sept. 2012 2012.
- [7] G. a. S. Bin Shi and Venkataramanan, N, "Design Considerations for Reactive Elements and Control Parameters for Three Phase Boost Rectifiers," *Electric Machines and Drives, 2005 IEEE International Conference on*, pp. 1757-1764, 2005.
- [8] T. P. Krein, *Elements of Power Electronics*, 2 ed., 1998.
- [9] M. P. Kazmierkowski, Krishanan, Frede Blaabjerg, *Control in Power Electronics, selected problems*, 1 ed., 2002.
- [10] R. a. N. Ghosh, G., "A Simple Analog Controller for Single-Phase Half-Bridge Rectifier," *Power Electronics, IEEE Transactions o*, vol. 22, pp. 186-198, 2007 2007.
- [11] T. H. Friedli, M.; Kolar, J.W., "The Essence of Three-Phase PFC Rectifier Systems #x2014;Part II," *Friedli, T.; Hartmann, M.; Kolar, J.W.*, vol. 29, pp. 543-560, 2014.
- [12] D. Maksimovic, "Stability of the fast voltage control loop in power factor correctors," *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual* (vol. 3, pp. 2320 - 2325, 2004.
- [13] H. Sira-Ramírez, "Are nonlinear controllers really necessary in power electronics devices?," *Power Electronics and Applications, 2005 European Conference on*, pp. 10 pp.-P.10, 2005.
- [14] V. F. P. J.Fernando A. da Silva, Sónia Ferreira Pinto, J.Dionísio Barros, "Advanced control methods for power electronics systems," *Mathematics and Computers in Simulation*, vol. 63, 2003.
- [15] A. L.-J. Hebertt Sira-Ramirez, John Cortés-Romero, "Control Lineal robusto de sistemas no lineales diferencialmente planos," *Revista Iberomericano de automática e informatica industrial*, vol. 8, pp. 14-28, Enero 2011 2011.
- [16] S. F. P. J. Fernando Silva, "Advanced Control of Switching Power Converters," in *POWER ELECTRONICS HANDBOOK DEVICES, CIRCUITS, AND APPLICATIONS*, M. H. Rashid, Ed., ed, 2011.

- [17] H. W. Issa Batarseh, "Power Factor Correction Circuits," in *POWER ELECTRONICS HANDBOOK DEVICES, CIRCUITS, AND APPLICATIONS*, M. H. Rashid, Ed., ed, 2011.
- [18] J. Linares-Flores, H. Sira-Ramirez, J. Reger, and S. Hernandez-Marcial, "A boost unity power factor pre-compensator," in *Power Electronics Specialists Conference, 2008. PESC 2008. IEEE*, 2008, pp. 3623-3627.
- [19] R. Sira, x, and H. rez, "Are nonlinear controllers really necessary in power electronics devices?," in *Power Electronics and Applications, 2005 European Conference on*, 2005, pp. 10 pp.-P.10.
- [20] X. Wang, X. Pan, C. Zhong, and L. Tian, "A Power Control Strategy for PWM Rectifier under Unbalanced Input Voltage," in *Power Electronics and Design (APED), 2010 Asia-Pacific Conference on*, 2010, pp. 3-6.
- [21] M. H. Izadi and L. Bosco, "PLL-based frequency discriminator using the loop filter as an estimator," *Circuits and Systems II: Analog and Digital Signal Processing, IEEE Transactions on*, vol. 49, pp. 721-727, 2002.
- [22] H. Diaz, *Notas de clase de control*, 2011.
- [23] B. A. F. a. W. M. Wonham, "The internal model principle of control theory," *Automatica*, vol. 12, pp. 457-465, Sep. 1976 1976.
- [24] M. Orellana and R. Grino, "Digital AFC control of a three-phase three-wire unity-power-factor PWM rectifier," in *Control Conference (ASCC), 2013 9th Asian*, 2013, pp. 1-6.
- [25] M. F. Byl, Ludwick, S.J Trumper, D, L "A loop shaping perspective for tuning controllers with adaptive feedforward cancellation. ," *Precision Engineering*, vol. 29, pp. 27-40, 2005.
- [26] Y. Yamamoto, "Learning Control and Related Problems in Infinite-Dimensional System," *Essays on Control*, vol. 14, pp. 191-222, 1993.
- [27] T.-C. T. M. Tomizuka, and K. Chew, "Analysis and Synthesis of Discrete-Time Repetitivw Controllers," *Control*, vol. 111, p. 353, 1989.
- [28] R. G. a. R. Costa-Castelló, "Digital repetitive plug-in controller for odd-harmonic periodic references and disturbances," *Automatica*, vol. 41, pp. 153-157, Jan. 2005 2005.
- [29] P. G. H.-B. G. Escobar, R. E. Torres-Olguin, A. A. Valdez, and M. Hernandez-Gomez, "A repetitive-based controller for the compesation of 61 +- 1 harmonic components," presented at the IEEE International Symposium on Industrial Electronics, 2007.
- [30] M. N. T. Inoue, T. Kubo, S. Matsumoto, and H. Baba, "High Accuracy Control of a Proton Synchronon Magnet Power Supply," *Preceedings of the 8th IFAC World Congress*, p. 216.220, 1981.
- [31] J. N. R. Costa-Castello, and R. Grino, "Demonstration of the Internal Model Principle by Digital Repetitive Control of an Educational Laboratory Plant," *IEEE Trans. Educ*, vol. 48, pp. 73-80, Feb.2005 2005.
- [32] T. Inoue, "Practical repetitive control system design," *29th IEEE conference on Decision and Control*, vol. 3, pp. 1673-1678, 1990.
- [33] A. L.-J. H. Sira-Ramirez, and J. Cortés-Romero, "Control lineal robusto de sistemas no lineales diferencialmente planos," *Rev. Iberoam. Automática e informática Ind. RIAI*, vol. 8, pp. 14-28, Jan. 2011 2011.

- [34] M. F. a. R. Marquez, "Une approche intrinsèque de la commande prédictive linéaire discrète," *J. Eur. Syst. Autom*, vol. 35, pp. 127-147, 2001.
- [35] A. L.-J. J. Cortes-Romero, and H.Sira Ramirez, "A discrete-time observer-based control for induction motors," *IECON 36th Annual Conference on IEEE Industrial Electronics Society*, pp. 17-22, 2010.
- [36] F. G. A. Elfadili, H. Ouadi, and L. Dugard, "Discrete-time modelling of induction motors with consideration of magnetic saturation," *IECON 2006 - 32nd Annual Conference on IEEE Industrial Electronics*, vol. 32, pp. 5119-5124, 2006.
- [37] R. L. L. G. C. Goodwin, D. Q. Mayne, and R. H. Middleton, "Rapprochement between continuous and discrete model reference adaptive control," *Automatica*, vol. 22, pp. 199-207, 199-207 1986.
- [38] D. B. N. Hori, P. Nikiforuk, and P. Ukrainetz, "Robust adaptive control of electrohydraulic servo systems using the Euler operator," *International Conference of Control, Edinburgh*, vol. 1, pp. 671-676., 1991.
- [39] A. T. a. H. Tomizuka, "Zeros of discretized continuous systems expressed in the Euler operator-an asymptotic analysis," *IEEE Trans. Automat. Contr*, vol. 40, pp. 743-747, Apr. 1995. 1995.
- [40] H. S.-R. a. S. K. Agrawal, "Diferencially Flat Systems," *CRC Press*, p. 450, 2004.
- [41] T. Kailath, *Linear Systems*: Prentice Hall, 1980.
- [42] G. A. R. J. Cortés-Romero, and H. Coral-Enriquez, "Generalized proportional integral control for periodic signals under active disturbance rejection approach," *ISA Transactions*, vol. 0, pp. --, 2014.
- [43] T. Friedli, M. Hartmann, and J. W. Kolar, "The Essence of Three-Phase PFC Rectifier Systems—Part II," *Power Electronics, IEEE Transactions on*, vol. 29, pp. 543-560, 2014.
- [44] J. W. Kolar and T. Friedli, "The essence of three-phase PFC rectifier systems," in *Telecommunications Energy Conference (INTELEC), 2011 IEEE 33rd International*, 2011, pp. 1-27.
- [45] J. W. Kolar and T. Friedli, "The Essence of Three-Phase PFC Rectifier Systems—Part I," *Power Electronics, IEEE Transactions on*, vol. 28, pp. 176-198, 2013.
- [46] R. Wu, S. B. Dewan, and G. R. Slemon, "A PWM AC to DC converter with fixed switching frequency," in *Industry Applications Society Annual Meeting, 1988., Conference Record of the 1988 IEEE*, 1988, pp. 706-711 vol.1.
- [47] R. Wu, S. B. Dewan, and G. R. Slemon, "A PWM AC-to-DC converter with fixed switching frequency," *Industry Applications, IEEE Transactions on*, vol. 26, pp. 880-885, 1990.
- [48] Z. Zhanqing, X. Changliang, G. Xin, G. Qiang, and C. Wei, "Model predictive control of three-phase Voltage Source Rectifiers under unbalanced grid voltage conditions," in *Power Electronics, Machines and Drives (PEMD 2014), 7th IET International Conference on*, 2014, pp. 1-6.

A. Anexo: Hojas de especificaciones de elementos usados

SEMISTACK - IGBT



SEMITRANS Stack¹⁾

Three-phase rectifier + inverter with brake chopper

**SEMITEACH - IGBT
SKM 50 GB 123D
SKD 51
P3/250F**

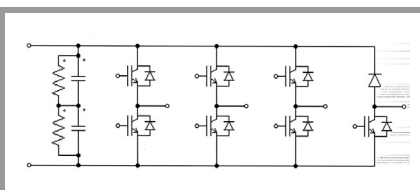
Features

- Multi-function IGBT converter
- Transparent enclosure to allow visualization of every part
- IP2x protection to minimize safety hazards
- External banana/BNC type connectors for all devices
- Integrated drive unit offering short-circuit detection/cut-off, power supply failure detection, interlock of IGBTs + galvanic isolation of the user
- Forced-air cooled heatsink

Typical Applications

- Education: One stack can simulate almost all existing industrial applications:
 - 3-phase inverter+brake chopper
 - Buck or boost converter
 - Single phase inverter
 - Single or 3-phase rectifier

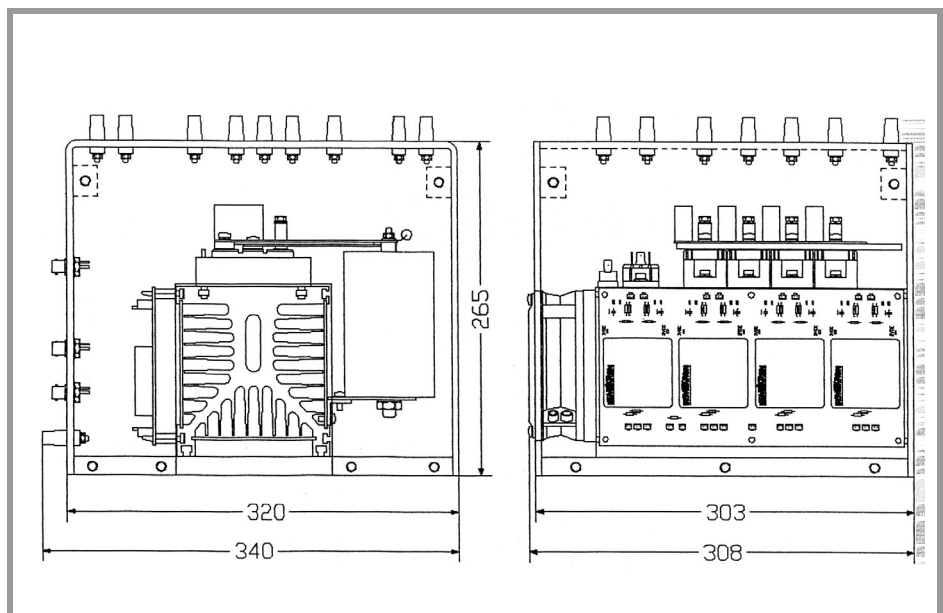
¹⁾ Photo non-contractual



B6CI + E1CIKF

| Circuit | I_{rms} (A) | V_{ac} / V_{dcmax} | Types |
|---------|---------------|----------------------|------------------|
| B6CI | 30 | 440 / 750 | SEMITEACH - IGBT |

| Symbol | Conditions | Values | Units |
|----------------------------------|---|--------------------|------------------|
| I_{rms} | no overload | 30 | A |
| V_{CES} | IGBT - 4x SKM 50 GB 123D | 1200 | V |
| $V_{CE(SAT)}$ | $I_c = 50A, V_{GE} = 15V, \text{chip level}; T_j = 25(125)^\circ C$ | 2,7 (3,5) | V |
| V_{GES} | | ± 20 | V |
| I_c | $T_{case} = 25 (80)^\circ C$ | 50 (40) | A |
| I_{CM} | $T_{case} = 25 (80)^\circ C; t_p = 1ms$ | 100 (80) | A |
| $V_{in(max)}$ | Rectifier - 1x SKD 51/14 | 3 x 480 3 x 380 | V V |
| | without filter with filter | | |
| C_{eqvl} V_{DCmax} | DC Capacitor bank - Electrolytic 2x 2200 μF /400V | 1100 / 800 750 | $\mu F / V$ V |
| | total equivalent capacitance max. DC voltage applied to the capacitor bank | | |
| Power supply Current consumption | Driver - 4x SKHI 22 | 0 / 15 | V mA |
| Thermal trip | max; per driver | 16 | |
| | Normally Open type (NO) | 71 | $^\circ C$ |



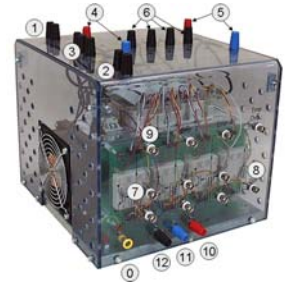
General dimensions

This technical information specifies semiconductor devices but promises no characteristics. No warranty or guarantee expressed or implied is made regarding delivery, performance or suitability.

Application Note **AN-8005**

| | |
|--------------|-----------------|
| Revision: | 00 |
| Issue Date: | 2008-09-24 |
| Prepared by: | Frédéric Sargos |

IGBT Power Electronics Teaching System Principle for sizing power converters



| | |
|--|-----------|
| Inside the box | 2 |
| Very important safety recommendations | 2 |
| The interfaces / connectors | 2 |
| Preliminary remark | 2 |
| How to integrate the stack in the application | 3 |
| The components of the power electronics teaching system | 3 |
| The heat sink and the fan | 3 |
| The drivers | 3 |
| The rectifier SKD 51/14 | 5 |
| The IGBT modules SKM 50 GB 123 D | 5 |
| The filtering capacitors | 5 |
| Why is the current limited in the capacitors ? | 5 |
| How to put capacitors in series? | 5 |
| The switching cell | 6 |
| The snubber capacitors | 7 |
| The bus bar | 7 |
| The thermal protection devices | 8 |
| The Normally-On thermal contact switch | 8 |
| The temperature sensor | 8 |
| The IGBT (Insulated Gate Bipolar Transistor) module | 8 |
| Switching the IGBT | 9 |
| Snubber or snubberless | 10 |
| The IGBT in short-circuit | 10 |
| The calculations of losses | 10 |
| The origin of losses | 10 |
| Why are power losses a problem? | 12 |
| The conduction losses | 12 |
| Application example: Buck Chopper with DC output current | 12 |
| Application example: 3 phase PWM inverter | 13 |
| The switching losses | 13 |
| Application example: Buck Chopper with DC output current | 14 |
| Application example: 3 phase PWM inverter | 14 |
| From losses calculation to temperatures estimation | 14 |
| Modelling – thermal-electrical equivalence | 16 |
| References | 16 |
| Annex - SKHI 22 AR data-sheet | 17 |

Inside the box

Before unpacking, please ensure that the following elements are inside the box.

- The stack itself
- A test certificate, which is a guarantee of safe working of the stack
- The technical description

Very important safety recommendations

To avoid damage to the converter and for the safety of the operator, it is strongly recommended to follow these instructions:

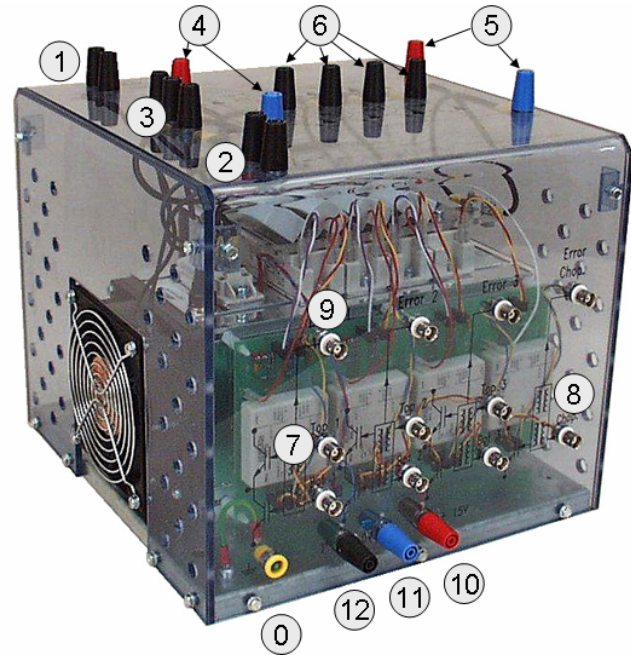
Always monitor the voltage at the capacitor bank. It must never exceed the maximum value of 750 Vdc, as there is no protection against DC over-voltage embedded in the Power Electronics Teaching Unit. After the tests, the capacitors may remain charged for a couple of minutes. One must anticipate that the DC voltage limit shall never be exceeded when designing a control unit board. When powering the unit, a pre-charging device (a choke or a resistance) should be inserted to prevent very high

charge currents. Never carry or move the device while it is electrically connected to anything. The error signal from the drivers must be taken into account in the control process. When connecting the command signals, it is preferable to use a anti-static protection bracelet. Never exceed the maximum allowed current (30 A). Connect a circuit breaker between the supply voltage and the converter. A thermal contact switch has been placed in the heat sink, close to the warmest point, to disconnect the circuit in case of abnormal heating of the heat sink. As a protection device, it should be connected in series with the driver power supply.

The interfaces / connectors

Preliminary remark

Even though this power electronics teaching system has been designed in order to avoid all risks of electrical contact, lethal high voltage can be present in the connectors. All connections should be made taking care that all security measures have been undertaken. In particular, the integrity of all cables should be checked prior to any exercise. For safety reasons, there is no direct access to the gate-emitter connections on the high-power level, which is the voltage triggering signal of the IGBT. If you intend to monitor this charge-discharge of the gate of the IGBT, please remove the side covers but **disconnect the power supply**. For safety reasons the covers should always be attached when power is applied. Please note, with the covers removed there is the risk of electrical shock. Only qualified people should work on the system with the covers removed.



| N° | Type | Function | Voltage level | Max Current level |
|----|-----------------------------|------------------------------------|---|-------------------|
| 0 | Grounding panel socket | Earth connection | 0V | 30 A |
| 1 | Banana connector 4mm | Fan power supply | 230V/50Hz | 1 A |
| 2 | Banana connector 4mm | Thermal trip | 15V | 5 A |
| 3 | Banana connector 4mm | Rectifier input | 230 / 400V | 30 A |
| 4 | Banana connector 4mm | DC rectifier outputs | 600 VDC (Red is positive, Blue is negative) | 30 A |
| 5 | Banana connector 4mm | DC IGBT inverter inputs | 600 VDC (Red is positive, Blue is negative) | 30 A |
| 6 | Banana connector 4mm | AC IGBT inverter + chopper outputs | 400 VAC / 600 VDC | 30 A |
| 7 | BNC coaxial insulated, 50 Ω | PWM input of inverter | C-MOS logic 0/15 V (shield is internally connected to driver's 0V), 0V =open IGBT, 15 V = closed IGBT | 1 A |

| | | | | |
|----|-----------------------------|----------------------------|--|-----|
| 8 | BNC coaxial insulated, 50 Ω | PWM input of brake chopper | C-MOS logic 0/15V (shield is internally connected to driver's 0V), 0V =open IGBT, 15 V = closed IGBT | 1 A |
| 9 | BNC coaxial insulated, 50 Ω | Error output | C-MOS logic 0/15V (shield is internally connected to driver's 0V) | 1 A |
| 10 | Banana connector 4mm | 15V driver power supply | 15V | 5 A |
| 11 | Banana connector 4mm | 0V driver power supply | 15V | 5 A |
| 12 | Banana connector 4mm | Temperature sensor | 0-5V | 1 A |

How to integrate the stack in the application

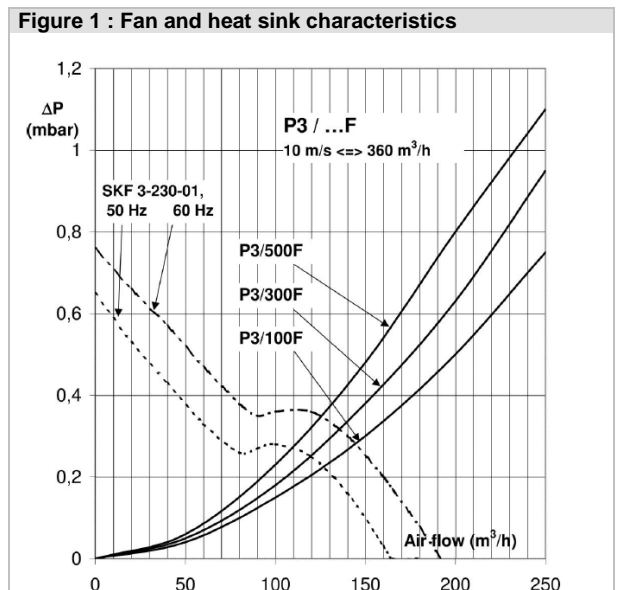
The rectifier outputs are not directly connected to the capacitor bank, and it is not recommended to link them directly. To avoid high inrush current, which may be destructive for the capacitors, it is necessary to place a pre-charging resistor (that could be by-passed after charging the capacitors), or a choke between the rectifier and the capacitors. First, switch on the driver supply.

The error signal must indicate no error (i.e. +15 V). If this is not the case, there is a defect. Maybe the driver voltage is less than 13 V. Next, you should switch on the power. If possible, gradually increase the voltage using an auto-transformer. Otherwise, a passive element for charging should be placed between the rectifier and the capacitors bank.

The components of the power electronics teaching system

The heat sink and the fan

As explained later in more detail, it is of critical importance to dissipate the losses generated by the transfer of energy through the semiconductors. For this purpose, these are placed onto an aluminium heat sink (aluminium is a good trade-off of a thermally conductive metal, reasonable price, easy to industrialize), and the heat is dissipated from the power semiconductor to the aluminium by conduction. In most cases, for cost reasons, the heat sinks used in power electronics are of the extruded type. The heat sink used in this device is a P3/250, which means a profile of the extruded type P3, 250 mm long. The heat sink has one major thermal characteristic: its thermal resistance, defined as the level of elevation of temperature for a power dissipation of 1W. To dissipate the energy from the aluminium heat sink in the air, a fan creates air circulation on the fins for forced convection. The heat sink creates a pressure drop on the air flow, a function of the geometry of its profile and its length. The axial fan is defined by its pressure vs. flow curve characteristic. It can be supplied at 50 or 60 Hz, but its performance is slightly modified as can be seen from the curves. One can determine the approximate working point (air flow, working pressure) of the fan by crossing the pressure drop curve of the heat sink with the pressure vs. flow of the fan. The intersection gives an air flow estimation inside the fins of the heat sink. An additional safety margin should be



considered, for example if the air channel is obstructed by other elements which may add parasitic pressure drop, and reduce the fan output power.

The drivers

The driver is critical as it controls the IGBT, its protection, as well as the protection of the system and the user. Its purpose is:

- Amplifying the logic signal ON/OFF and delivering high peak current (some amps) at switching to the gate. Noise suppression of the input signal is necessary for reliable performance. This current is delivered through the gate resistors (Ron and Roff), fixed by the user, and which determine the dynamic response of the IGBT.

- Monitoring the errors: power supply under-voltage, short-circuit. A short-circuit is detected by monitoring Vce, the voltage drop between collector and emitter of the IGBT. As the current increases, the Vce(sat) (= at passing state) becomes higher. The two parameters (Rce, Cce) define the values and time delays for the comparison of an internal reference with the monitored value of Vce(sat). After detection of the error, the driver should have the appropriate answer, which is switching off the IGBT.

- Interfacing and isolating the primary circuit from the secondary directly connected to the high power. It prevents the high potential of the secondary side from affecting the primary side, which would be dangerous, yet allows the control signal to be transmitted between both parts. It is a matter of safety and reliability.

Figure 2 : Driver output, triggering circuit principle of the IGBT

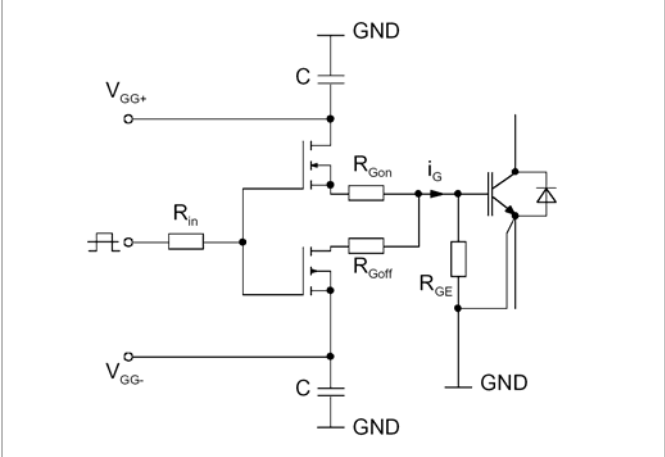
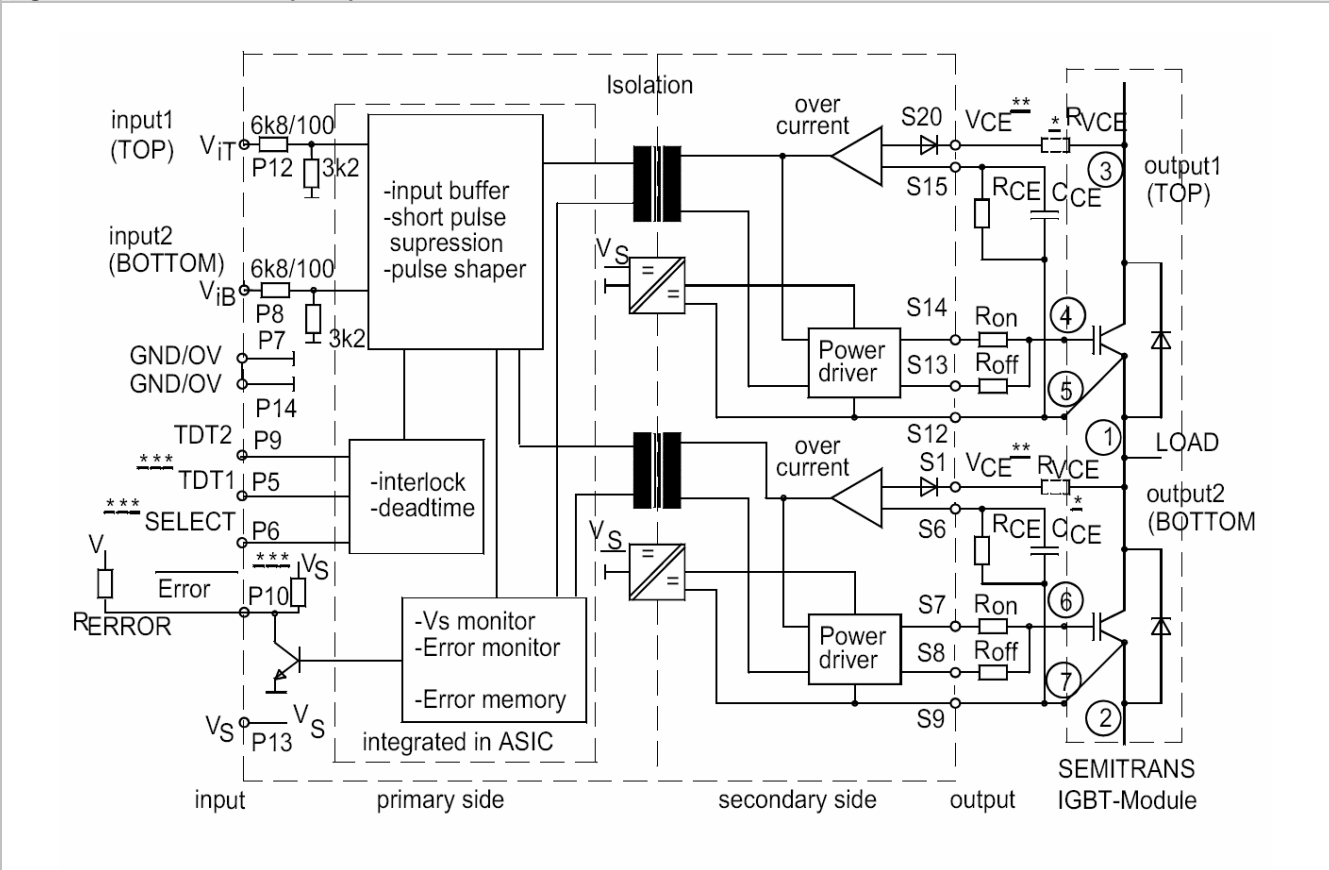


Figure 3 : Driver schematic principle of the SKHI 22A driver core



The drivers are based on 3 SKHI 22 A-R cores, each one controlling an inverter leg (both "Top" and "Bottom" IGBTs of one single module). One driver can control modules in parallel to increase the current capability, but that is not done in this application. The SKHI 22 A-R are described in detail at www.semikron.com. They must be powered with 0/15 V, and the power supply must be able to deliver a current above the drivers consumption (160 mA / driver max). The error signal is negative logic, i.e. it gives a +15 V signal when no error has occurred. You should integrate this monitoring in your command. If a fault condition is detected, the driver stops and the input

pulses are ignored. The error latch is reset by forcing both inputs to 0, and removing the error cause. After 9µs, the error signal returns to 15V. Please note that the drivers are independent from each other. All the necessary precautions should be taken to shut the system off when an error condition is sensed. The SKHI 22 A-R is equipped with an internal 10 kΩ pull-up resistor versus Vs. Input signals to the driver: 0 / + 15 V stabilised power supply (banana-type connectors), C-MOS signal (0/15 V) for command (BNC connectors).

The rectifier SKD 51/14

This is a 3 phase diode-rectifier, isolated power module. It should not be used for a network higher than 440V_{AC}. This rectifier can be used in single phase configuration also, by leaving one branch of the rectifier disconnected.

The IGBT modules SKM 50 GB 123 D

Each of these modules is an inverter leg, and is made of 2 IGBTs with an anti-parallel diode, connected in series, of which the middle point is at terminal 1. The top IGBT collector is at terminal 3 and the bottom IGBT emitter is at terminal 2. The IGBTs are forced closed by a 15V signal between the gate (terminals 4 -resp 6) and the associated emitter (gate 5 -resp 7) and forced open by a -15 V order on the same terminals. These control signal voltages are delivered by the SKHI 22 AR, driver core through an additional gate resistor whose value is 30 Ohms. These resistors are soldered on the printed circuit board of the drivers. The purpose for this resistor is to limit the charging current of the gate, and consequently, the collector-emitter over-voltages commensurate to the parasitic inductance. Conversely a higher gate resistance increases the switching losses. The chosen value is always a trade-off between protection of the IGBT and the admissible losses. Moreover, the choice of this value will have a significant influence on the dV/dt spectrum, which has a real influence on the EMC characteristics of the converter. The choice of a gate resistor is of critical importance.

The filtering capacitors

The filtering capacitors are electrolytic capacitors, their individual value is 2200 µF/400 V, 2 connected in series, 2 in parallel. The equivalent capacitor of the complete DC bus is 1100µF/800 V. Theoretically, this value is to be determined by the desired filtering quality (capacitance / voltage) . Practically, for electrolytic technology, the RMS current admissible in the capacitors is the main sizing parameter, and manufacturers often place more capacitors than required just because of current limitation on the capacitors. The value of the current depends on the application, and the maximum allowed value by the capacitors is 19,1 A at 40°C or 8,2 A at 85°C. Our experience shows that this sizing fulfils almost all applications in the range of power addressed by the Power Electronics Teaching System.

Why is the current limited in the capacitors

The equivalent model of a capacitor is given below. For a given current, the losses are approximately $R_s \cdot I^2$, and heat up the core of the capacitors. The LTE (Life Time Expectancy) is highly dependant on the hot spot temperature, according to a rule of the type,

$$K \cdot 2^{\frac{(T_{max} - T_{hs})}{10}}$$
 where T_{Max} is the maximum temperature allowed, and T_{hs} the Hot Spot Temperature (inside temperature). Reaching an internal value of more than 85-90°C may not only considerably reduce the lifetime of the product, but may also lead to explosion risks. There are different capacitor technologies, but today the electrolytic type is the best fitted to the range of power and voltage of most applications in power electronics (from 1 kW to 1 MW and 200 V_{DC} to 1000

Figure 4 : The SKD 51 rectifier module

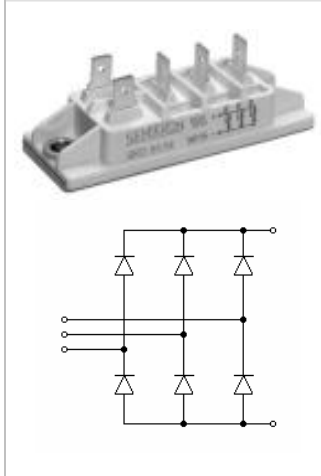


Figure 5 : SKM 50 GB 123 D, dual IGBT module

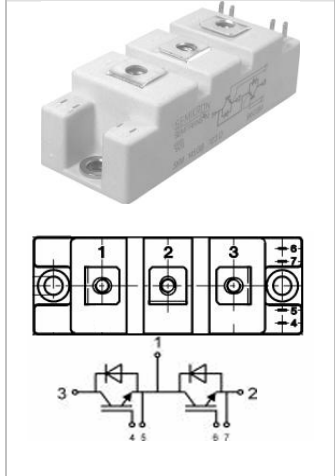
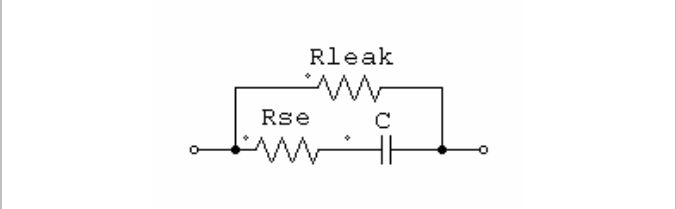


Figure 6 : 1st order equivalent electrical model of an electrolytic capacitor



V_{DC}). This is due to their high capacitance, high voltage and medium current. Their main limitations come from a relatively high internal resistance R_{se} , which limits the RMS current – which has a direct effect on the lifetime. Some mounting technologies propose to dissipate the heat from inside the capacitor to a heat sink, or by creating an air circulation around the capacitors.

How to put capacitors in series

When forcing a constant voltage to ideal capacitors put in series, the capacitor can be considered as an open circuit, and the voltage should be equally shared between the capacitors. However, a parasitic leakage resistor (R_{leak}) causes a leakage current inside the capacitors at no load. In the case of 2 capacitors in series (or more), the equivalent model will then be a dividing bridge whose voltages are defined by the ratio of the leakage resistances in series. As the values R_{leak} are highly variable, since they are a consequence of imperfections in the capacitor and the manufacturing process, the voltages may vary widely, leading to a dangerous steady state DC voltage on one capacitor. Attention: Applying a DC voltage higher than its rated voltage to an electrolytic capacitor may lead to its destruction by explosion. To avoid differences in the voltage across capacitors, each capacitor must be connected in parallel to a balancing resistor, whose value must be much smaller than R_{leak} (about $1/10^{th}$). This resistor value is more accurate and stable, hence the voltage balance is much better. The principle of no-load charging is shown here below, using a realistic 50% internal parasitic resistance difference.

Figure 7 : Voltage sharing without balancing resistors

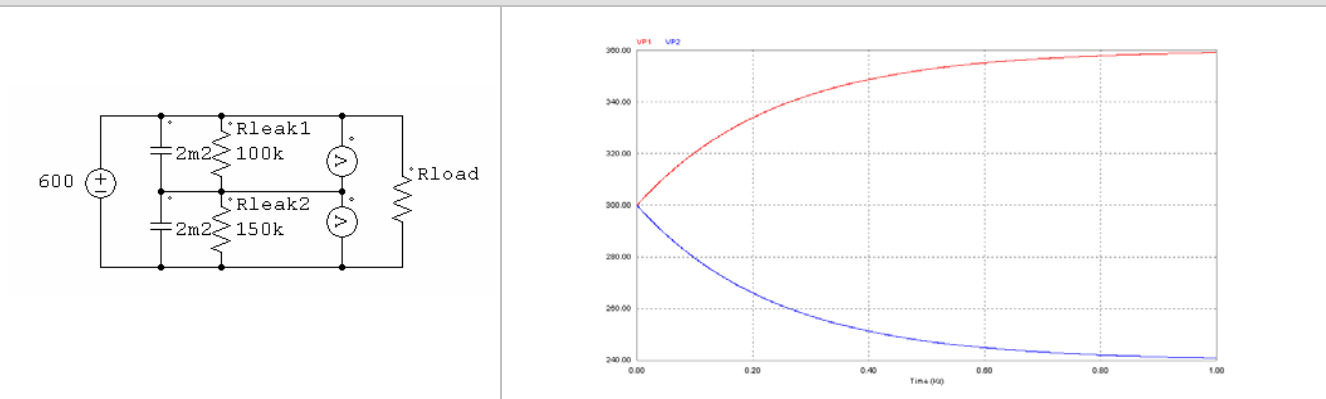
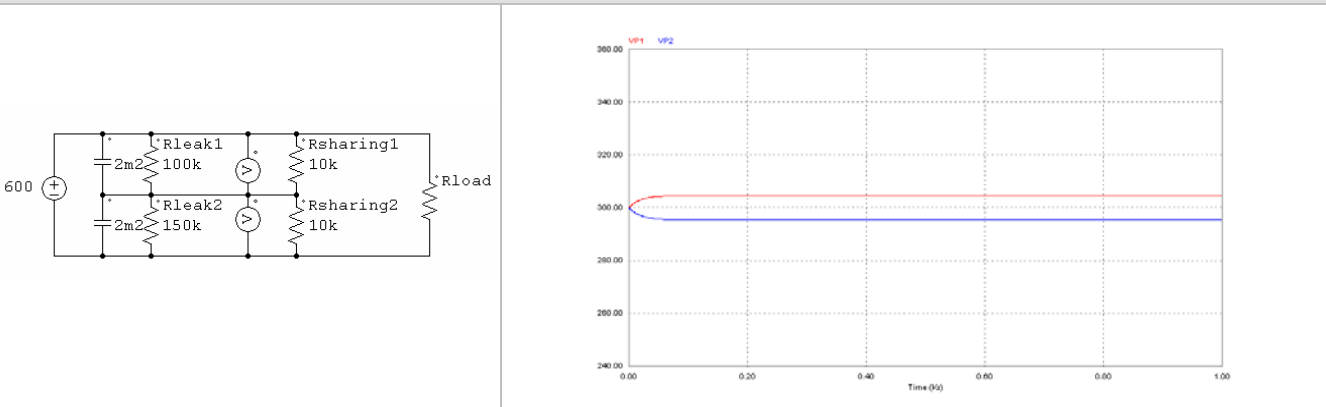


Figure 8 : With balancing resistors



Moreover, for safety purposes, these resistors discharge the capacitors when no energy is supplied to the capacitors from the network, or the load. However, it is highly recommended to have a discharging device, since the discharge time constant of the capacitor is $22\text{ k}\Omega \times 2200\text{ }\mu\text{F} = 46.2\text{ s}$.

The switching cell

If high currents are switched fast then voltage overshoots occur which can destroy the switching power

semiconductor if these overshoots exceed the maximum rated voltage (here 1200V).

Figure 9 : Top IGBT ON

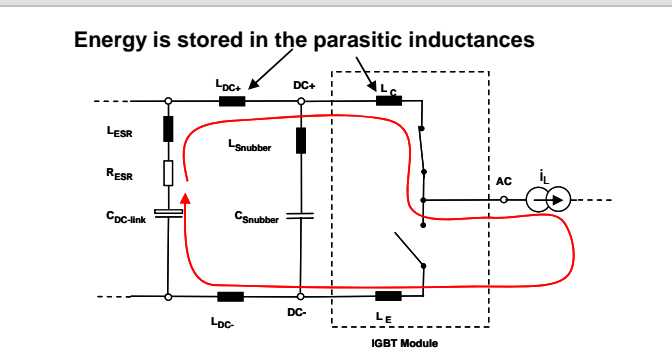
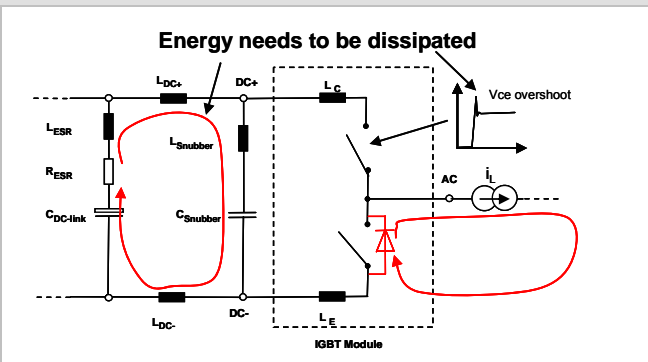


Figure 10 : Top IGBT turned OFF



This voltage overshoot is caused by the energy stored in the magnetic field of the current path (e.g. DC-link connections). It is linked by the value of the total parasitic inductance or stray inductance L_S ($E=0,5*L_S*i^2$). L_S is the sum of all parasitic inductances. The voltage ($V=L_S*di/dt$) may exceed the maximum blocking voltage of the power semiconductor ($V_{CES}, V_{RRM}...$) because it is added to the DC link voltage. The first countermeasure is a good low inductive DC link design (the DC bus bar) to keep the

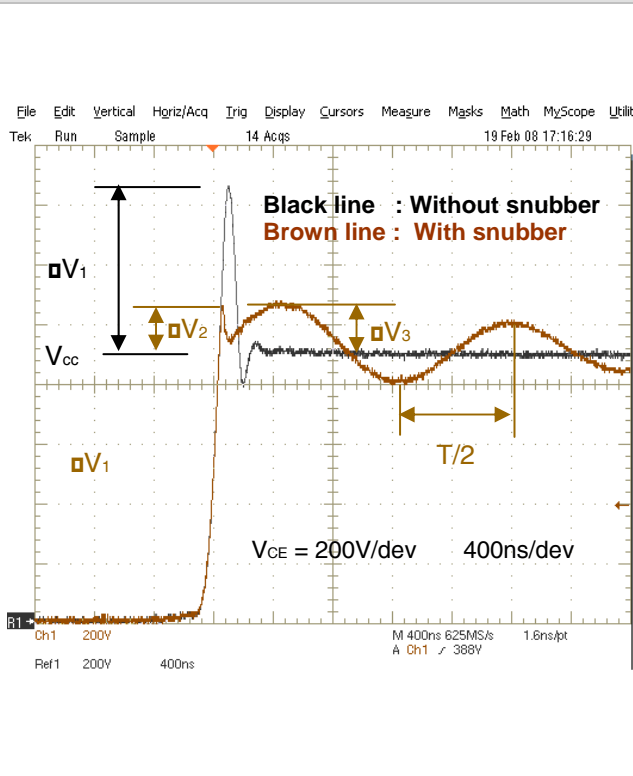
voltage applied on the semiconductor low. This is done by means of a laminated bus bar system (sandwich of +DC, -DC metal sheets and an insulation layer between) and short connections between the voltage source (DC-link capacitor) and power semiconductor. In addition, snubber capacitors are recommended, which should be mounted directly on the DC-link terminals of each IGBT module. This snubber works as a low-pass filter and "suppresses" the voltage overshoot.

The snubber capacitors

They are placed as close to the IGBT module as possible to minimize the inductance between the switches and the capacitor. The waveform below shows a comparison of the voltage across an IGBT at turn-off, with and without snubber capacitor. The effect of voltage spike reduction

can be clearly seen. The snubbers limit the over-voltages during commutations and as a consequence reduce the losses. They also protect the semiconductors against destructive overshoots during short-circuits cut-off.

Figure 11 : Typical waveform of VCE voltage on IGBT at switching off



$$\Delta V_1 = \Sigma L \cdot di_c / dt$$

$$\Delta V_2 = (L_C + L_E + L_{Snubber}) \cdot di_c / dt$$

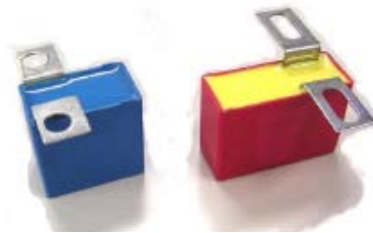
$$\Delta V_3 \leq \sqrt{\frac{L_{DC-Link} \cdot i_c^2}{C_{Snubber}}}$$

$$f = \frac{1}{T} = \frac{1}{2 \cdot \pi \cdot \sqrt{L_{DC-Link} \cdot C_{Snubber}}}$$

$$\Sigma L = L_C + L_E + L_{DC+} + L_{DC-} + L_{ESR}$$

$$L_{DC-Link} = L_{DC+} + L_{DC-} + L_{ESR}$$

Figure 12 : Low inductance snubber capacitors for mounting on IGBT modules



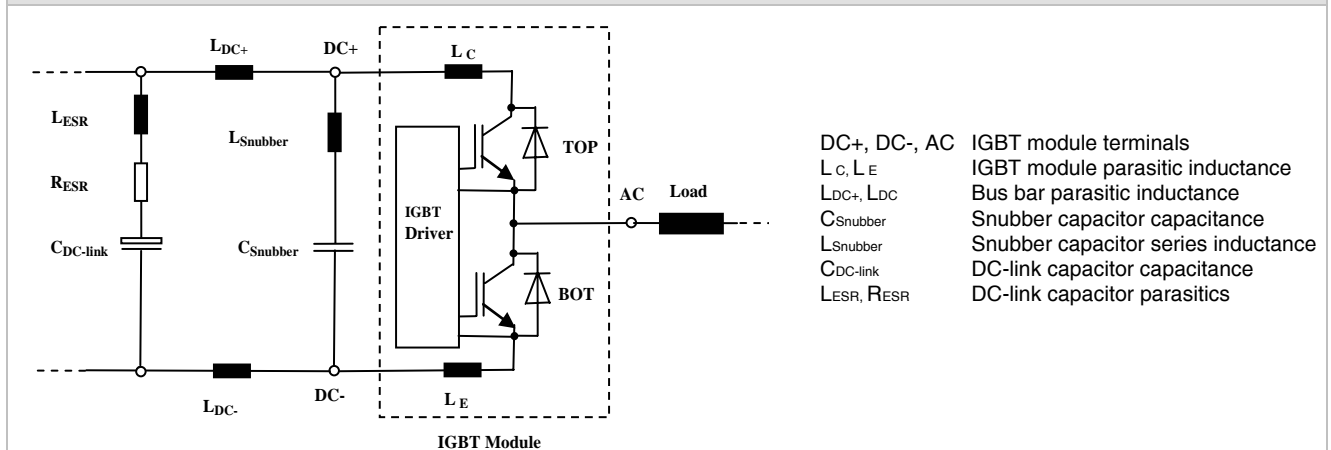
The bus bar

A low inductance laminated bus bar is used to connect the DC link capacitors to the inverter. The DC capacitors should be considered as a pure voltage source. Therefore the construction of the bus bar must have the minimum level of parasitic inductance. The laminated bus

bar is made of 2 conductive metal plates (DC+ and DC-), with a large surface facing each other, separated by a thin isolating film, their inductance is much smaller than a wire connection.

In practice, the inductance of the bus bar can be derived from the overshoot of V_{CE} at switch-off.

Figure 13 : Equivalent circuit diagram of IGBT module connected to DC-link and snubber capacitor



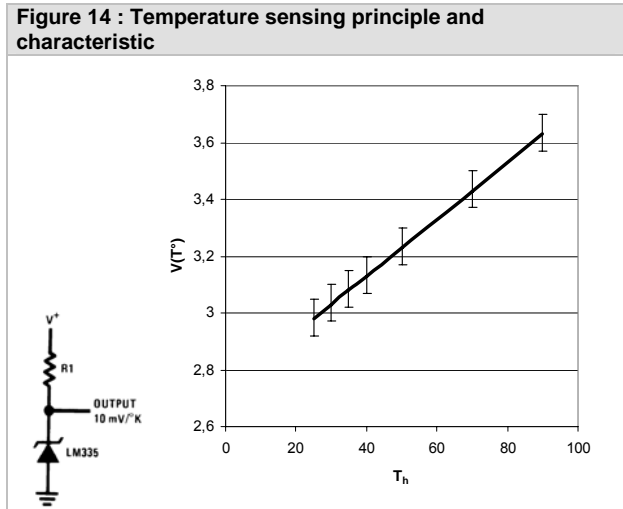
The thermal protection devices

The Normally-On thermal contact switch

Playing the role of a re-usable thermal fuse, this is an electrical contact, mechanically closed when its temperature is below the threshold temperature (71°C), and open when beyond. Practically, it is recommended to connect it in series with the driver power supply to stop the application in case of overheating. Its purpose is generally to detect the defect of the fan or abnormal long term current overload. After cooling down, it comes back to an ON position 20°C under its threshold value.

The temperature sensor

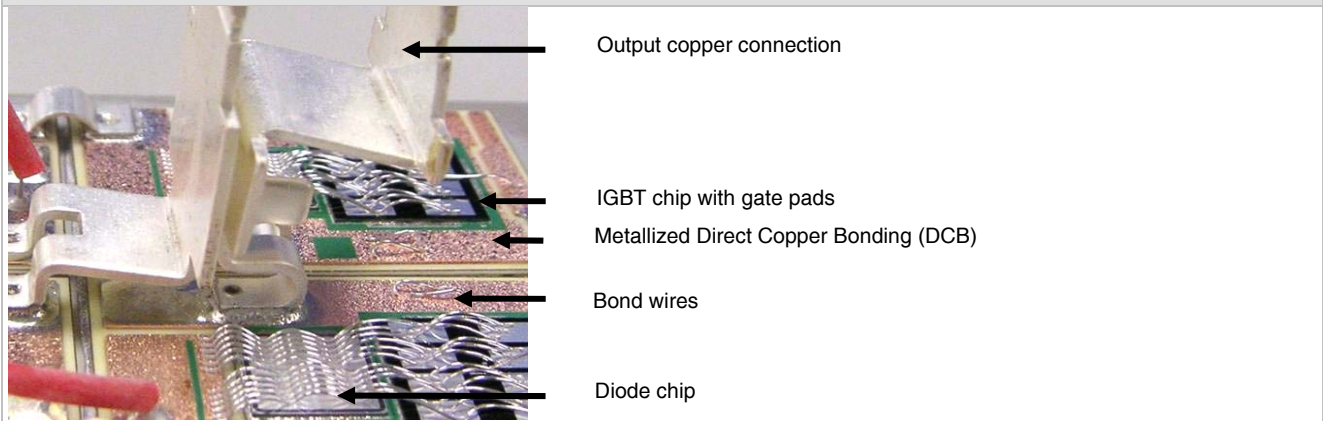
The LM335Z from National Semiconductor (see data-sheet link <http://cache.national.com/ds/LM/LM335.pdf>) is an integrated circuit dedicated to precision temperature measurement. It is placed into the heat sink as close as possible to the heat source (the semiconductors). This measuring point serves as a reference point for heat sink temperature and it is referred to as T_h . One possible application is to make an estimation of the power losses P , thanks to the formula $P = \Delta T \cdot R_{th}$, where ΔT is the temperature difference between the heat sink and the ambient air, and R_{th} is the thermal resistance of the heat sink P3/265F (96,2 K/kW). The voltage rise



across the probe is proportional to the temperature, in the range of 10 mV/°C. The curve on **Figure** should be re-calibrated at 25°C for better accuracy. The test certificate gives the voltage value for a given temperature, so the temperature T_h can be identified at any instant.

The IGBT (Insulated Gate Bipolar Transistor) module

Figure 15 : Internal construction of the power module



As time passes, the IGBT is becoming the “all-purpose” component and prevails over all other technologies. In particular, its capabilities in voltage, current and frequency make it ideal for motor drive applications. The increase of its voltage range makes it suitable to replace the GTO in many traction applications, and the progress made in the reduction of the losses and improving the

switching behaviour allows to replace the MOS – often used when high frequency is needed – e.g. in resonant inverters and Uninterruptible Power Supplies (UPS). They even tend to replace diodes and thyristors to realize controllable and low harmonics content rectifiers and motor-starters.

The reasons for its success come directly from its structure.

- It is relatively easy to drive. Similar to the MOSFET, the IGBT is controlled by a voltage, not a current, the drivers have become much simpler and cheaper compared with thyristors or BJTs for example.
- For a given voltage class (600 V for example) and a given current, the IGBT chip is smaller than the MOS's, as a consequence the internal gate capacitance is smaller, hence the driver power supply is cheaper. In addition, the saturation voltage (voltage drop between collector and emitter of the transistor) is lower than that of the MOS.
- The IGBT can be turned ON and OFF.
- Low firing current, average and instantaneous
- Good trade-off (High voltage, high current, high frequency)
- Short-circuit capability

Switching the IGBT

The IGBT is triggered by charging the gate, which is done by applying a voltage across the gate and the emitter (Figure). At first estimation, charging the IGBT can be approximated to charging an RC load, where R is roughly the gate resistor determined by the user and C is determined by the component structure. In power electronics, the IGBT transistor is used for switching, not for amplification, and especially for hard switching purposes. Therefore the IGBT works only in saturated mode. It is turned ON when the V_{GE} voltage becomes higher than a threshold value (typically 5.5 V for the SKM 50 GB 123D). These modules are optimized for a $-15/+15$ V control signal, which the SKHI 22 A (driver) is able to deliver, to ensure the best dynamic response from the IGBT.

Figure 16 : gate charge and discharge $V_{ge}(t)$, switching ON and OFF

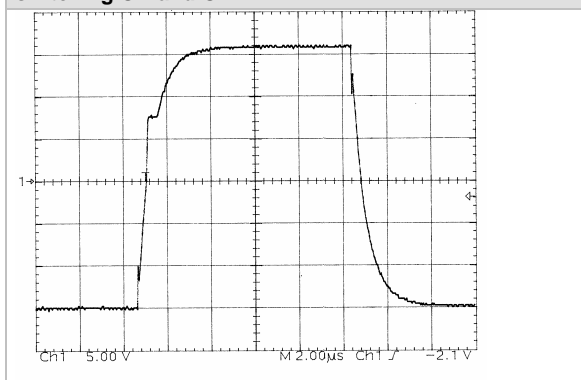
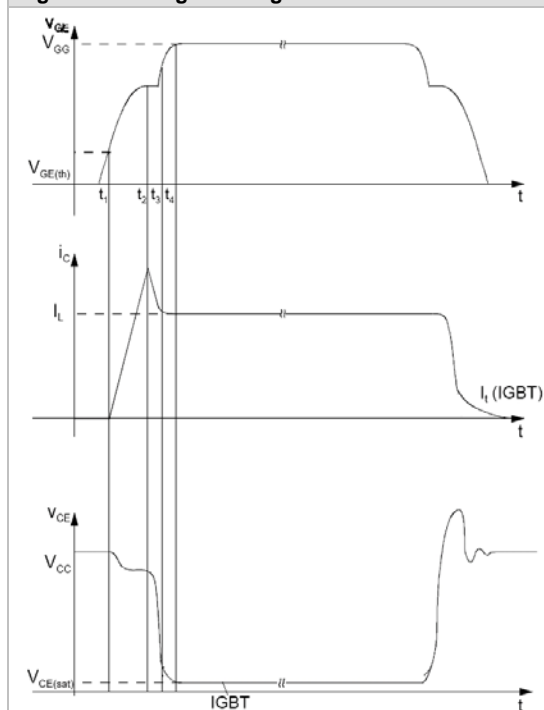


Figure 19 : The gate charge characteristic



Turn-on: 0...t₁ (blocked transistor)

Gate current will be triggered by applying a control voltage. Up to the charge quantity Q_{G1} the current i_G solely charges the gate capacitance C_{GE} . The gate voltage V_{GE} rises. As V_{GE} is still below the threshold voltage $V_{GE(th)}$, no gate current will flow during this period.

Turn-on: t₁...t₂ (rise of gate current)

As soon as V_{GE} has reached $V_{GE(th)}$ -level at t_1 , the transistor is turned on, first passing the active region. Gate current rises to I_L -level (ideal free-wheeling diode) or even exceeds I_L - as indicated in the switching pattern figure for a real free-wheeling diode. Similarly, V_{GE} , which is connected to the collector current in the active region by the transconductance g_{fc} with $I_D = g_{fc} * V_{GE}$, will increase up to the value $V_{GE1} = I_D/g_{fc}$ (time t_2). Since the free-wheeling diode can block the current only at t_2 , V_{CE} will not drop considerably up to t_2 . At $t = t_2$ charge Q_{G2} has flown into the gate.

Turn-on: switching interval t₂...t₃ (transistor during turn-on)

When the free-wheeling diode is turned off, V_{CE} will drop almost to on-state value $V_{CE(on)}$ by time t_3 . Between t_2 and t_3 drain current and gate-source voltage are still coupled by transconductance; therefore, V_{GE} remains constant. While V_{CE} is decreasing, the Miller capacitance C_{GC} is recharged by the gate current i_G with the charge quantity $(Q_{G3}-Q_{G2})$. By $t = t_3$ charge Q_{G3} has flown into the gate.

Turn-on: t₃...t₄ (saturation region)

At t_3 the transistor is turned on, its curve has passed the pinch-off area to enter the ohmic area. V_{GE} and I_C are no longer coupled by g_{fs} . The charge conducted to the gate ($Q_{Gtot}-Q_{G3}$) at this point affects a further increase of V_{GE} up to the gate control voltage V_{GG} . Since the collector-emitter on-resistance $R_{CE(on)}$ depends on I_C and V_{GE} , the on-state voltage $V_{CE(on)} = I_C * R_{CE(on)}$ may be adjusted to the physical minimum by the total charge quantity Q_{Gtot} conducted to the gate. The higher the collector-emitter voltage V_{CE} (or commutation voltage), the bigger the charge Q_{Gtot} required to reach a certain gate-emitter voltage, see $V_{GE}(Q_G)$ curve.

Turn-off

During turn-off the described processes are running in reverse direction; the charge Q_{Gtot} has to be conducted out of the gate by the control current. For approximations to determine the gate charge quantity required for turn-off, the gate charge characteristic in the $V_{GE}(Q_G)$ curve may be used.

Figure 17 : Equivalent commutation cell

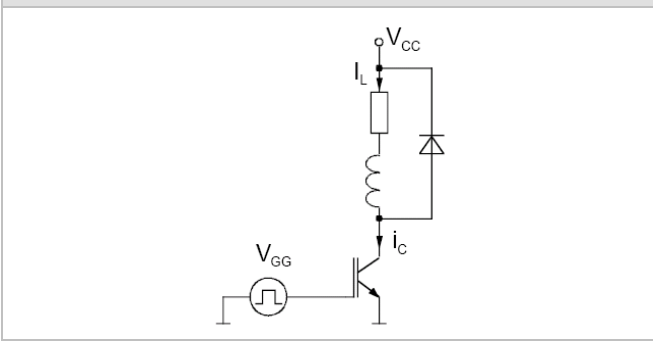
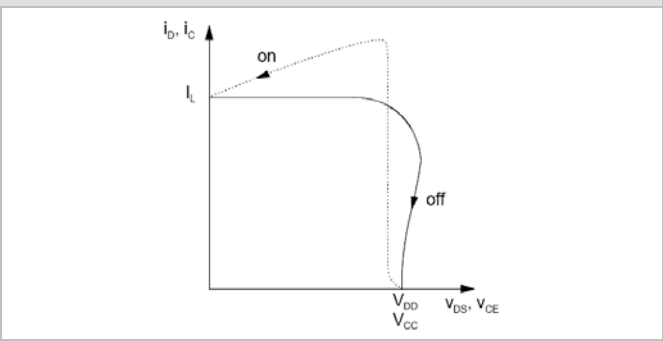


Figure 18 : Switching pattern of an IGBT (and a MOS)



Snubber or snubberless

As shown in Figure , the Safe Operating Area (SOA) of a switching IGBT is square, which means that there is no need to pull the voltage down to zero before reapplying the current or reverse voltage. This means that the IGBT can be switched at full current AND at full voltage. As far as switching characteristics of the IGBT alone are concerned, there is theoretically no need for a snubber, unless there is a drastic need for reducing the switching

losses. However, as explained in 0, a snubber is required for dealing with short-circuit and the parasitic inductances of the complete switching loop. External elements force us to use a snubber, and the snubber will be designed according to the converter mechanical design. The capacitor snubber is only used for reducing the over voltages.

The IGBT in short-circuit

Figure 20 : Safe Operating Area of the IGBT

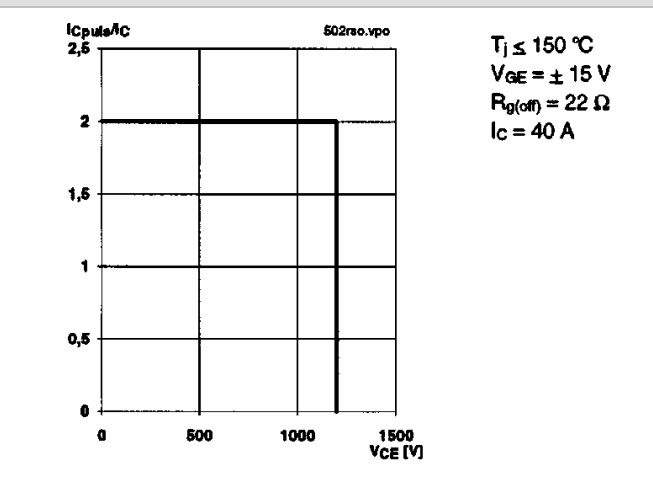


Figure 21 : Short-circuit SOA

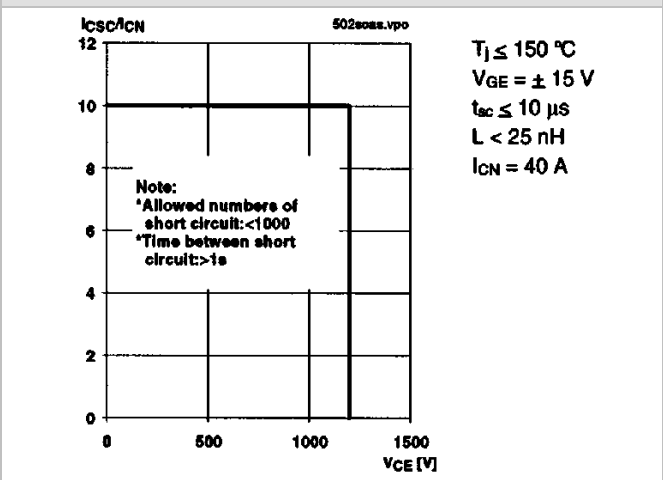


Figure 21 shows the capability of the IGBT in short-circuit. The IGBT is able to withstand 10 times the rated current (10 x 50A for the SKM 50 GB 123 D) at full DC voltage. However, this short-circuit must be detected by the driver and last for less than 10 μs. Over this duration, there is a risk of thermal breakdown. The driver SKHI 22 A is aimed to detect it and to open the IGBT; the short-circuit is detected and cut-off within about 5 μs. As a comparison, the reaction of fuses would be hundreds of times slower. The current is self-limited due to the intrinsic structure of the IGBT to about 10 times the

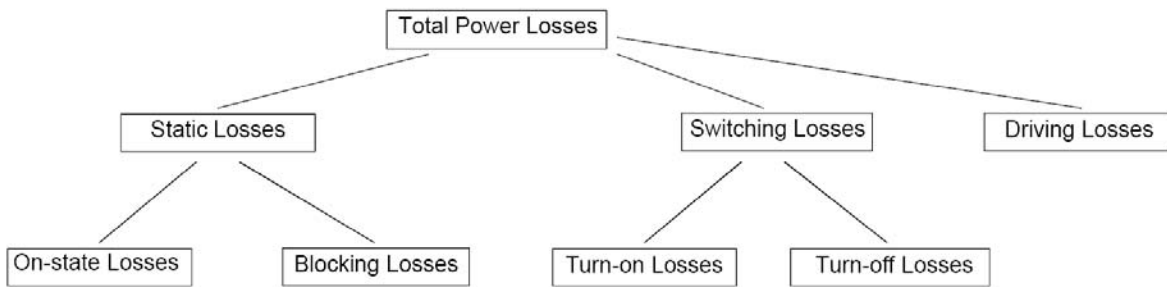
nominal current value. Once this current is reached, the IGBT starts to de-saturate, and the voltage across collector and emitter increases. The power absorbed by the IGBT can be calculated in such cases (some hundreds of Amps x some hundreds of Volts on a 30 mm² silicon chip). The very good short-circuit capabilities of the IGBT ensures good protection of the often very expensive connected equipment, in which the power converter price is small. The IGBT and its driver are very closely linked and the driver must be optimized.

The calculation of losses

The origin of losses

Losses are a heat power source generated by imperfections within the devices. We can identify different types of losses; dynamic and static, *switching and*

conduction losses (Blocking losses are always neglected).



The losses can always be expressed as : $P = \frac{1}{T} \cdot \int_0^T V_{CE}(t) \cdot i(t) dt$, where T is the period of the signal.

Figure 22 : Turn-On losses are the energy dissipated at each switching-on of the device

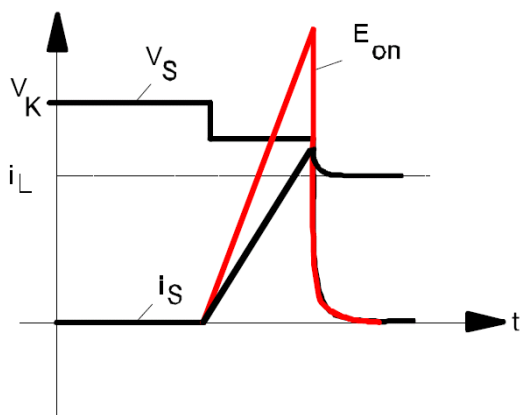


Figure 23 : Turn-Off losses are the energy dissipated at each switching-off of the device

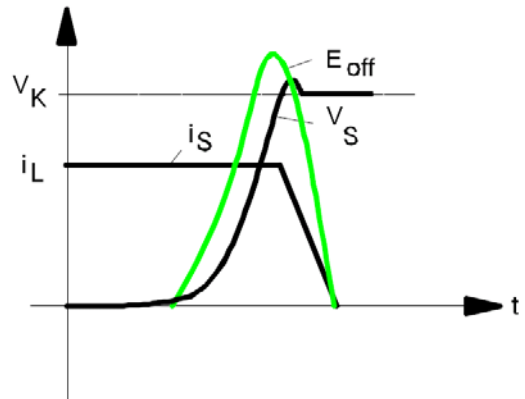
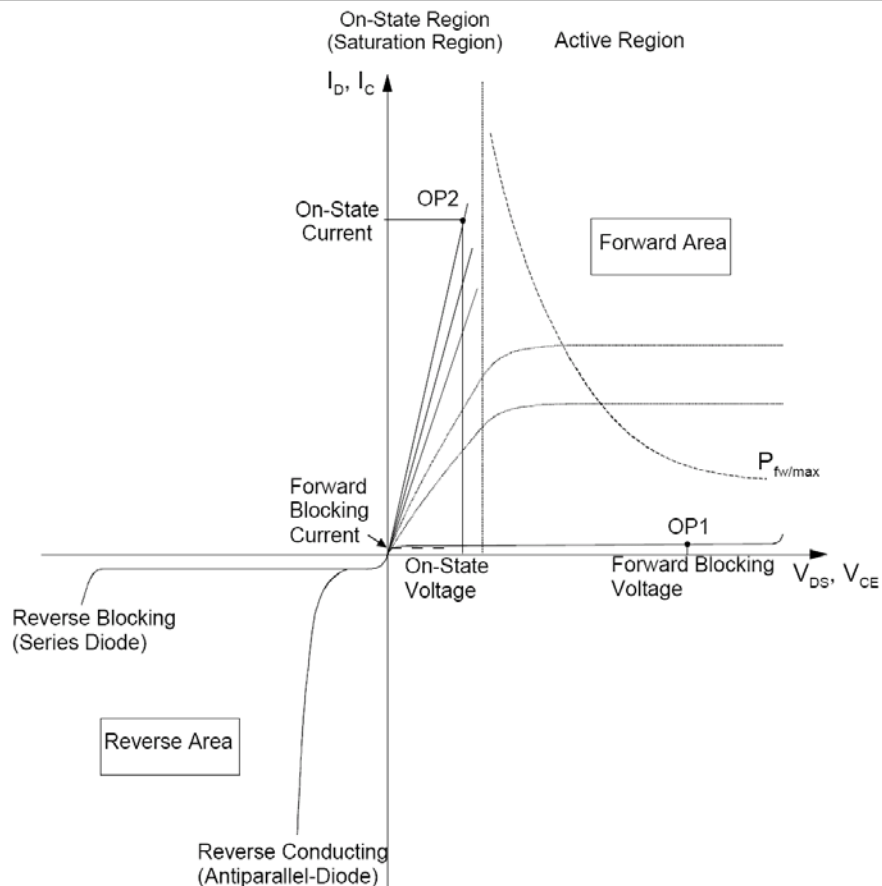


Figure 24 : Basic output characteristic of a power transistor module (diode + IGBT, blocked and conducting)



Why are power losses a problem

One of the main challenges for the power electronics designer is to deal with the thermal aspect. Due to semiconductor imperfections, a semiconductor can never be a pure switch (infinite resistance when OFF, zero when ON). When a device sees a voltage difference and a current circulates through it, power losses are generated which appear as heat, and must be removed as efficiently as possible. It is generally identified that the silicon temperature, called *junction temperature*, T_j , shall never reach or surpass the maximum allowed T_{jmax} . Beyond this T_{jmax} , there is a great risk of failure in the bond wire connections, also the electrical characteristics of the component can change (e.g. rise of the leakage

current in the open IGBT): there is also a risk of destruction. This T_{jmax} is typically $150^{\circ}C$. Taking into account the disparity of components (although the process has become more and more reliable and some devices can reach today higher temperatures), one should respect a safety margin. On the other hand, taking too much safety margin is detrimental to the economic margin since it would mean more silicon, therefore higher cost. For the IGBTs, it is safe and economically viable to respect a $125^{\circ}C$ maximum junction temperature. In addition to that, losses reduce the overall efficiency. It is usual to reach 95% to 98% efficiency with IGBT converters.

The conduction losses

They are the result of the product of current and voltage (collector-emitter) during the conduction period. The component static characteristics can be extrapolated from the curve. In our case, $V_{GE}=+15V$, and the curves can be approximated by 2 half-lines (dot-lines). The half-line $V_{CE} = V_{CE0} + R_{ce} \cdot I_C$ is equivalent to considering the power dissipation of a voltage source and a series resistance.

The expression for forward power losses become:

$$P = \frac{1}{T} \int_0^{T_1} V_{CE0} \cdot i(t) + R_{ce} \cdot i^2(t) dt$$

$$= \frac{1}{T} \left[V_{CE0} \int_0^T i(t) dt + R_{ce} \int_0^T i^2(t) dt \right]$$

$$= V_{CE0} \cdot I_{av} + R_{ce} \cdot I_{rms}^2$$

V_{ce0} and R_{ce} can be determined graphically from the curves, and the currents depend on the application.

Application example: Buck Chopper with DC output current

If the output inductor of a step-down converter is large enough, it can be considered that the output current is almost DC. Neglecting the ripple current ($i_{LH}-i_{LL}$), one can affirm $i(t)=i_{Lavg}$. Therefore only $V_{CE}(t)$ is variable.

$$P_{cond} = \frac{1}{T} \cdot \int_0^T V_{CE}(t) \cdot i(t) dt$$

$$I_{Tavg} = \alpha \cdot i_{Lavg}$$

$$I_{Trms} = \sqrt{\alpha} \cdot i_{Lavg}$$

Where $\alpha = t_1 / T$

According to these results, we can conclude :

$$P_{Cond(igbt)} = R_{CE} \cdot (\sqrt{\alpha} \cdot i_{Lavg})^2 + V_{CE0} \cdot \alpha \cdot i_{Lavg}$$

Figure 45 : Static characteristics

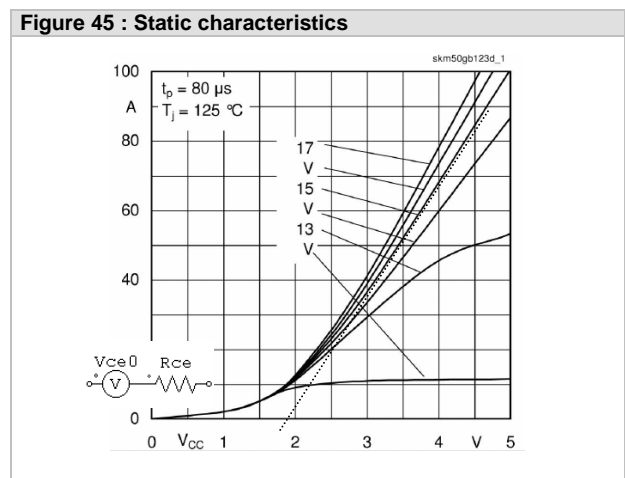


Figure 26 : Buck chopper principle

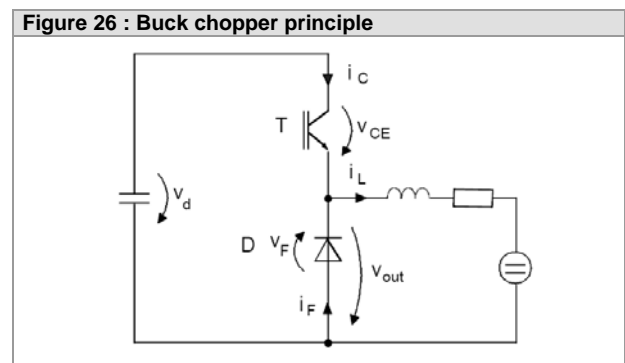
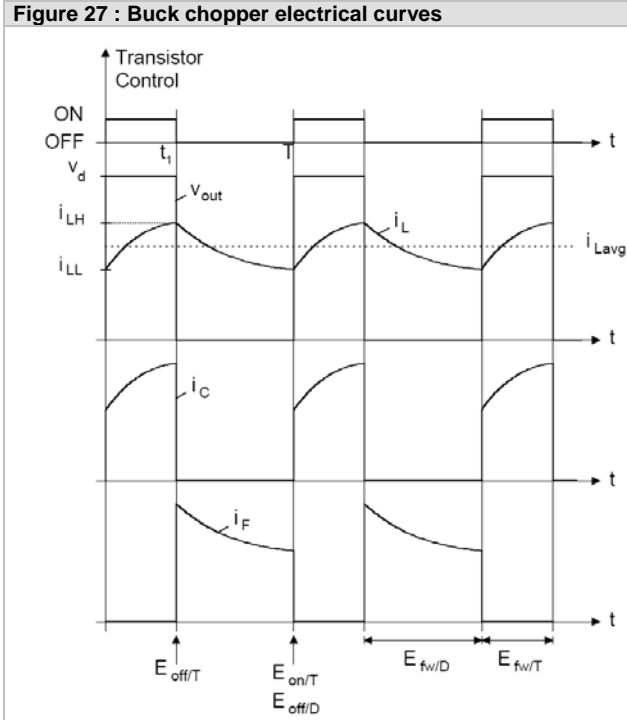


Figure 27 : Buck chopper electrical curves



Application example: 3 phase PWM inverter

Let's call m the degree of modulation, which can be understood as the voltage utilization of the converter.

$$m = 2 \cdot \frac{\sqrt{3}}{3} \cdot \frac{U_{peak}}{U_d}$$

In case of a pure sinusoidal reference voltage, the degree of linear modulation will be $0 \leq m \leq 1$

Under the following assumptions,

- transistor and diode switching times are neglected;
- Thermally constant junction temperatures (valid for $f = 50$ Hz);
- Linear modulation of the converter;
- Switching frequency ripple of the AC current is negligible;
- Forward characteristics of semiconductors are linear $V_{CE} = V_{CE0} + rI$,

one can prove that for a 3 phase inverter the conduction losses are expressed by

$$P_{cond}(IGBT) = \frac{1}{2} \left(V_{ce0} \cdot \frac{I}{\pi} + r \cdot \frac{I^2}{4} \right) + m \cdot \cos \varphi \cdot \left(V_{ce0} \cdot \frac{I}{8} + \frac{rI^2}{3\pi} \right)$$

And

$$P_{cond}(Diode) = \frac{1}{2} \left(V_{d0} \cdot \frac{I}{\pi} + r \cdot \frac{I^2}{4} \right) - m \cdot \cos \varphi \cdot \left(V_{d0} \cdot \frac{I}{8} + \frac{rI^2}{3\pi} \right)$$

The switching losses

During the commutations, losses appear due to the switching pattern, as explained on Figure . Please note the overvoltage when turning the IGBT OFF, which must be kept under the maximum value of the component class (1200 V). Measurements performed in the SEMIKRON laboratory to evaluate these losses resulted in the curves of Figure , showing the energy dissipated during the commutations ON and OFF in the semiconductor (IGBT in this case). This figure shows the energy involved when switching ON (E_{ON}) and OFF (E_{OFF}), at a given voltage (600 V), and gate resistor (22 Ohms), as a function of the current. In our case, the measures of current dependence show that the switching energy can be approximated as a linear (even proportional) function of the current, which means for a first approach that these energies are proportional to the current. The expression of the switching energies can be expressed :

$$(E_{on} + E_{off})_{(U,Rg)}(I) = k \cdot I$$

Using the same principle, it has been measured and we can approximate that, for this chip technology:

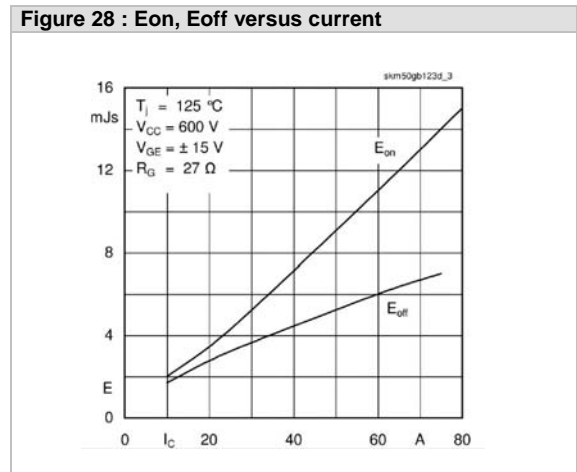
$$(E_{on} + E_{off})_{(I,Rg)}(U) = k' \cdot U$$

Therefore for a constant current,

$$P = f_{sw} \cdot (E_{on} + E_{off}) \text{ where the reference K is given by } K = \frac{(E_{on} + E_{off})(50A,600V)}{50A \cdot 600V} \text{ for our semiconductors}$$

$$= f_{sw} \cdot I \cdot U \cdot K$$

Figure 28 : Eon, Eoff versus current



Application example: Buck Chopper with DC output current

As expressed earlier, if we consider I_{Lavg} as constant,

$$P = f_{sw} \cdot (E_{on} + E_{off})$$

$$= f_{sw} \cdot I_{Lavg} \cdot U \cdot K$$

Application example: 3 phase PWM inverter

Based on the same principle, only the current varies in the previous expressions, replaced by the averaged commutated

value : $P_{ON+OFF(IGBT)} = \frac{\sqrt{2} \cdot I_{rms}}{\pi} \cdot f_{sw} \cdot U \cdot K$

From losses calculation to temperature estimation

The losses must be dissipated to keep the component at a safe temperature. This is why a cooling device, or *heat sink*, is used. When a material is submitted to a heat transfer, we can define the *thermal resistance* between 2 points of this material as the ratio of the temperature rise between these 2 points and the heat power. This property can be seen as the equivalent of electrical resistance to the current. In thermal/electrical equivalence,

- Temperature (K) \Leftrightarrow voltage (V)
- Power losses (W) \Leftrightarrow current (A)
- Thermal resistance (K/W) \Leftrightarrow resistance (Ω)

As for the electrical voltages, we will evaluate the temperature drops

- ambient to heat sink, ΔT_{ha}
- heat sink to case, ΔT_{ch}
- case to junction, ΔT_{jc}

All the internal construction materials have a thermal resistance, and all interfaces between them add another thermal resistance. In order for it to be as small as possible, and therefore to improve the heat transfer from the chip to the heat sink and to the ambient, the following principles are used:

- From the thermal perspective, all material interfaces should be as thin as possible as the thermal resistance is proportional to the thickness of the material. The new SkiiP and MiniSKiiP products from SEMIKRON have addressed this problem by removing the 3 mm copper base plate and pressing the ceramic directly onto the heat sink.
- Thermal grease reduces the contact thermal resistance between the module and the heat sink, by filling the irregularities between both surfaces.
- The heat sink must be optimized: a large exchange surface with the ambient will improve the exchange coefficient with air. A bigger mass will have a greater capacitance for storing the heat, reducing the temperature ripples, but will have a higher gradient of temperature.

Figure 29 : internal construction of a power module

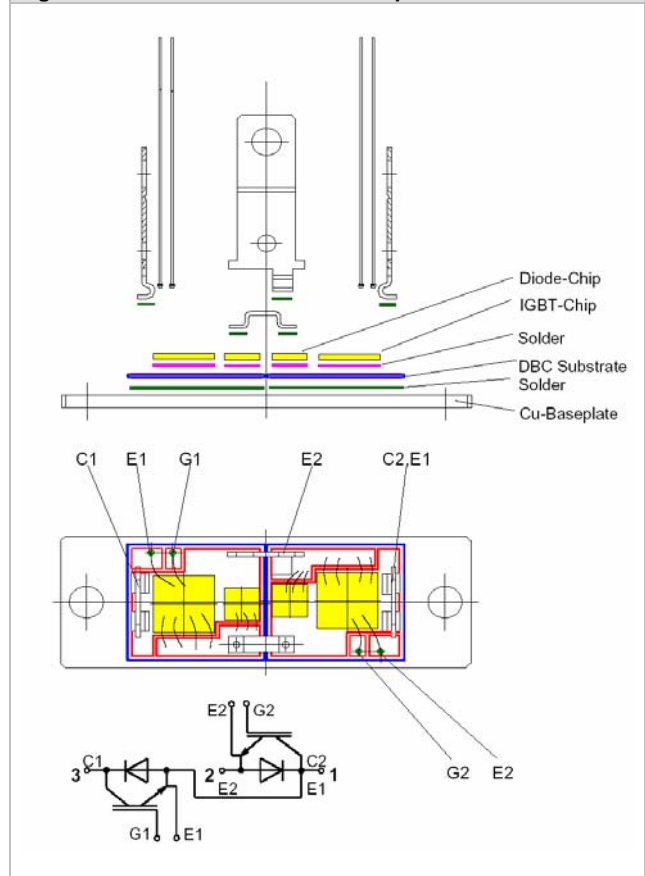
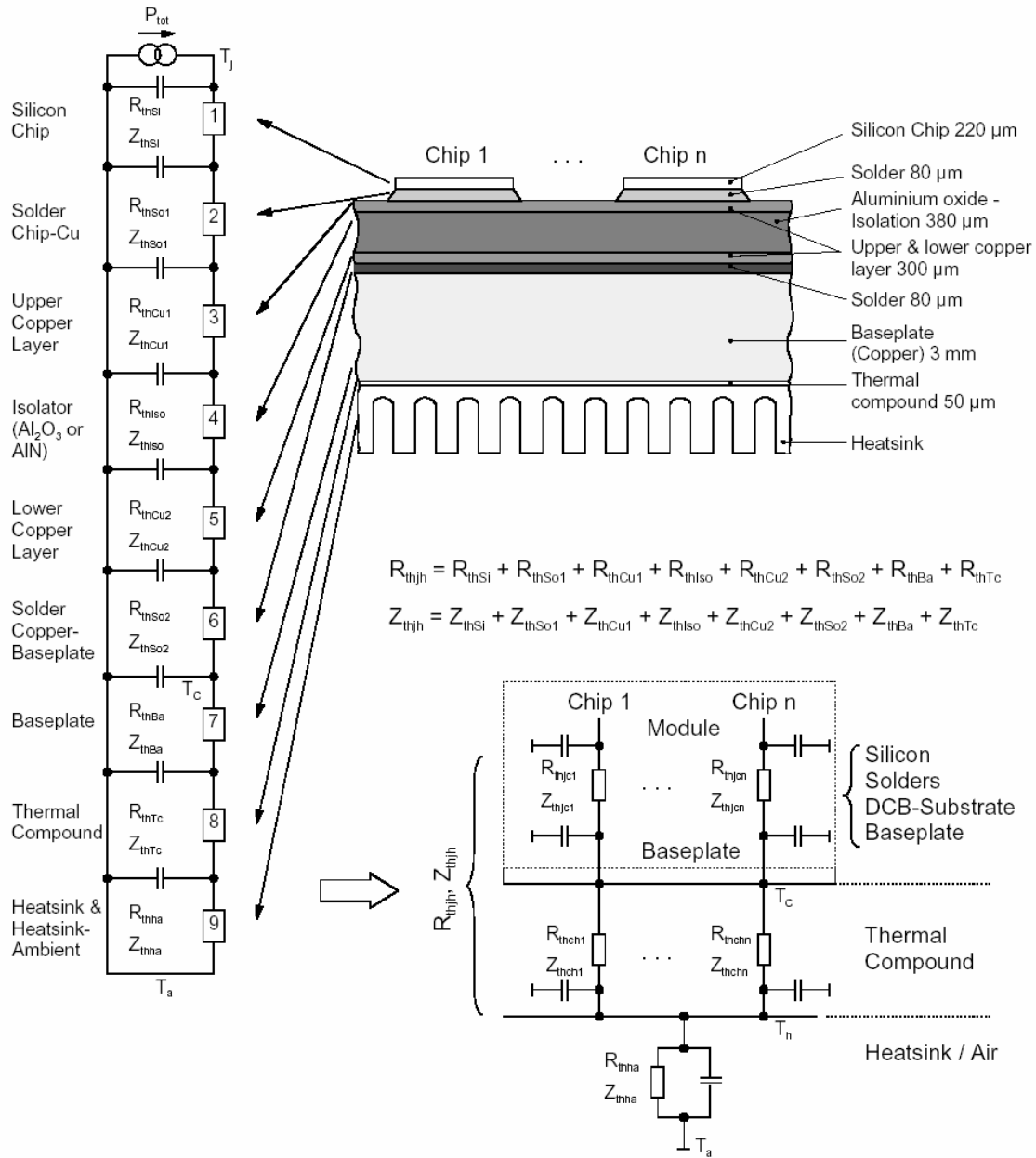


Figure 30 : Complete thermal cascade model



Modelling – thermal-electrical equivalence

Figure 31 : thermal impedance

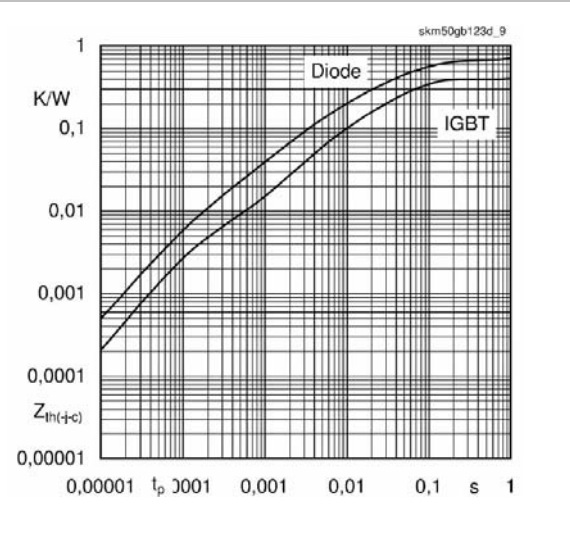
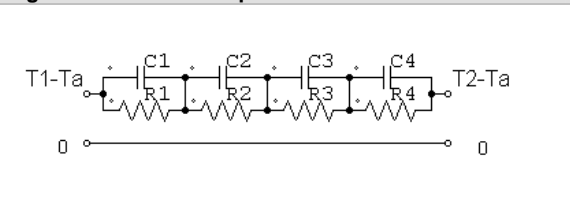


Figure 32 : electrical equivalent model



The component on its heat sink can be modelled as a succession of thermal resistances, as indicated before:

- Junction-case thermal resistance ($R_{th\ jc}$)
- case-heat sink thermal resistance ($R_{th\ ch}$)
- heat sink-ambient thermal resistance ($R_{th\ ha}$)

However, this model is only an approximation for steady state. Because of the material property, from **Figure 31**, it can be noted that the thermal impedance is time-dependant. We can model each transient thermal impedance curve as a RC network cascade, such as the one displayed **Figure 31 : thermal impedance**. Thanks to the values given in the data-book, it is possible to determine with good accuracy all temperatures, even for very short transients. For times greater than 0.5 s, it's not relevant any more to consider the impedances of the semiconductors, only resistances. This approach is fundamental for the heat sink, as the time constants are much longer for this big mass of aluminium. Here are the values for the heat sink of the Power Electronics Teaching System:

| | | | | |
|------------------|----------------------|---------------------|----------------------|----------------------|
| τ_i (s) | 0.5 | 70 | 180 | 2000 |
| R_{ha-i} (K/W) | $3.44 \cdot 10^{-3}$ | $1.6 \cdot 10^{-2}$ | $7.08 \cdot 10^{-2}$ | $5.95 \cdot 10^{-3}$ |

At any time, the thermal impedance can be approached with the formula

$$Z_{th-ha}(t) = \sum_i R_{ha-i} \left(1 - e^{-\frac{t}{\tau_i}} \right)$$

References

- (1) SEMIKRON DATA BOOK : www.semikron.com
- (2) Application Manual, Power Modules, First Edition, U. Nicolai, T. Reimann, J. Petzoldt, J. Lutz, Ed P. Martin, SEMIKRON International, 2000. ISBN 3-932633-46-6. Available from the Internet www.semikron.com under the application link.
- (3) Application Note, First Edition 1998, Power Electronics Teaching System, SEMIKRON
- (4) Application Note, AN 7006, 2008, J. Lamp, SEMIKRON

Important Note:

All data and information referred to in this data book are based on the best of our knowledge and state-of-the-art technology available at the time of printing and are only intended to be used for information purposes. The specifications of our components may not be considered as an assurance of component characteristics. The use of SEMIKRON products in life support appliances and systems is subject to prior specification and written approval by SEMIKRON.

All product specifications and terms of delivery are subject to modification. For updates of our datasheets as well as information on our latest products please refer to www.SEMIKRON.com. Sales and delivery of SEMIKRON products are subject to our "General Terms and Conditions of Sale". Please refer to www.SEMIKRON.com, regarding applicable power semiconductor standards. Reproduction on request is generally authorized on the condition that the source is indicated. Modifications of the data published by SEMIKRON are expressly prohibited. All product specifications and promotion statements are valid for SEMIKRON International GmbH and all SEMIKRON companies of the SEMIKRON group.

© by SEMIKRON International GmbH

SEMIKRON INTERNATIONAL GmbH
 P.O. Box 820251 • 90253 Nürnberg • Deutschland • Tel: +49 911-65 59-234 • Fax: +49 911-65 59-262
sales.skd@semikron.com • www.semikron.com

Annex : SKHI 22 AR data-sheet

SKHI 22 A / B H4 (R) ...



SEMIDRIVER™

Hybrid Dual IGBT Driver

SKHI 22 A / B H4 (R)

Preliminary Data

Features

- Double driver for halfbridge IGBT modules
- SKHI 22A H4 is compatible to old SKHI 22 H4
- SKHI 22B H4 has additional functionality
- CMOS compatible inputs
- Short circuit protection by V_{CE} monitoring and switch off
- Drive interlock top / bottom
- Isolation by transformers
- Supply under voltage protection (13V)
- Error latch / output

Typical Applications

- Driver for IGBT modules in bridge circuits in industrial applications
- DC bus voltage up to 1200 V

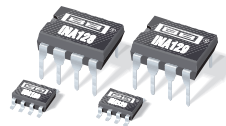
1) see fig. 6

2) At $R_{CE} = 36 \text{ k}\Omega$, $C_{CE} = 470 \text{ pF}$, $R_{VCE} = 1 \text{ k}\Omega$

| Absolute Maximum Ratings | | | |
|--------------------------|--|--------------------------|--------------|
| Symbol | Conditions | Values | Units |
| V_S | Supply voltage prim. | 18 | V |
| V_{IH} | Input signal volt. (High) SKHI 22A H4 SKHI 22B H4 | $V_S + 0,3$ $5 + 0,3$ | V |
| $I_{outPEAK}$ | Output peak current | 8 | A |
| $I_{outAVmax}$ | Output average current | 40 | mA |
| f_{max} | max. switching frequency | 50 | kHz |
| V_{CE} | Collector emitter voltage sense across the IGBT | 1700 | V |
| dv/dt | Rate of rise and fall of voltage secondary to primary side | 50 | kV/ μ s |
| V_{isolIO} | Isolation test voltage input - output (2 sec. AC) | 4000 | Vac |
| V_{isol12} | Isolation test voltage output 1 - output 2 (2 sec. AC) | 1500 | V |
| R_{Gonmin} | Minimum rating for R_{Gon} | 3 | Ω |
| $R_{Goffmin}$ | Minimum rating for R_{Goff} | 3 | Ω |
| $Q_{out/pulse}$ | Max. rating for output charge per pulse | 4 ¹⁾ | μ C |
| T_{op} | Operating temperature | - 40 ... + 85 | $^{\circ}$ C |
| T_{stg} | Storage temperature | - 40 ... + 85 | $^{\circ}$ C |

| Characteristics $T_a = 25^{\circ}\text{C}$, unless otherwise specified | | | | | |
|---|---|-------------|-----------------|-------------|------------|
| Symbol | Conditions | min. | typ. | max. | Units |
| V_S | Supply voltage primary side | 14,4 | 15 | 15,6 | V |
| I_{SO} | Supply current primary side (no load) | | 80 | | mA |
| | Supply current primary side (max.) | | | 290 | mA |
| V_i | Input signal voltage SKHI 22A H4 on/off SKHI 22B H4 on/off | | 15 / 0 5 / 0 | | V |
| V_{IT+} | Input threshold volt. (High) SKHI 22A H4 SKHI 22B H4 | 10,9 3,5 | 11,7 3,7 | 12,5 3,9 | V |
| V_{IT-} | Input threshold volt. (Low) SKHI 22A H4 SKHI 22B H4 | 4,7 1,5 | 5,5 1,75 | 6,5 2,0 | V |
| R_{in} | Input resistance SKHI 22A H4 SKHI 22B H4 | | 10 3,3 | | k Ω |
| $V_{G(on)}$ | Turn on gate voltage output | | + 15 | | V |
| $V_{G(off)}$ | Turn off gate voltage output | | - 7 | | V |
| R_{GE} | Internal gate-emitter resistance | | 22 | | k Ω |
| f_{ASIC} | Asic system switching frequency | | 8 | | MHz |
| $t_{d(on)IO}$ | Input-output turn-on propagation time | 0,85 | 1 | 1,15 | μ s |
| $t_{d(off)IO}$ | Input-output turn-off propagation time | 0,85 | 1 | 1,15 | μ s |
| $t_{d(Err)}$ | Error input-output propagation time | | 0,6 | | μ s |
| $t_{pERRRESET}$ | Error reset time | | 9 | | μ s |
| t_{TD} | Top-Bot Interl. Dead Time SKHI 22A H4 SKHI 22B H4 | 3,3 | | 4,3 | μ s |
| | no interlock | | | 4,3 | μ s |
| V_{CEsat} | Reference voltage for V_{CE} -monitoring | | 5 ²⁾ | 10 | V |
| C_{ps} | Coupling capacitance primary secondary | | 12 | | pF |
| MTBF | Mean Time Between Failure $T_a = 40^{\circ}\text{C}$ | | 2,0 | | 10^6 h |
| w | weight | | 45 | | g |

This technical information specifies semiconductor devices but promises no characteristics. No warranty or guarantee expressed or implied is made regarding delivery, performance or suitability.



Precision, Low Power INSTRUMENTATION AMPLIFIERS

FEATURES

- **LOW OFFSET VOLTAGE:** 50µV max
- **LOW DRIFT:** 0.5µV/°C max
- **LOW INPUT BIAS CURRENT:** 5nA max
- **HIGH CMR:** 120dB min
- **INPUTS PROTECTED TO ±40V**
- **WIDE SUPPLY RANGE:** ±2.25V to ±18V
- **LOW QUIESCENT CURRENT:** 700µA
- **8-PIN PLASTIC DIP, SO-8**

APPLICATIONS

- **BRIDGE AMPLIFIER**
- **THERMOCOUPLE AMPLIFIER**
- **RTD SENSOR AMPLIFIER**
- **MEDICAL INSTRUMENTATION**
- **DATA ACQUISITION**

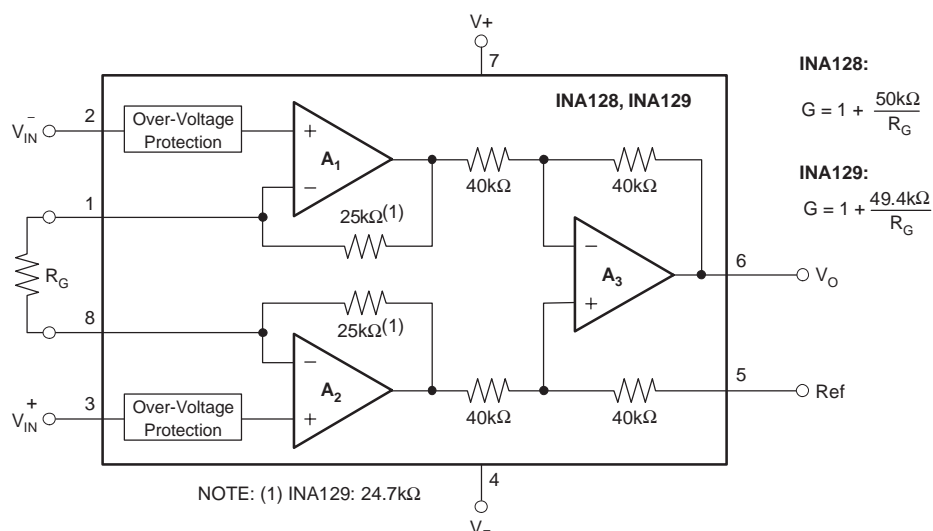
DESCRIPTION

The INA128 and INA129 are low power, general purpose instrumentation amplifiers offering excellent accuracy. The versatile 3-op amp design and small size make them ideal for a wide range of applications. Current-feedback input circuitry provides wide bandwidth even at high gain (200kHz at G = 100).

A single external resistor sets any gain from 1 to 10,000. The INA128 provides an industry-standard gain equation; the INA129 gain equation is compatible with the AD620.

The INA128/INA129 is laser trimmed for very low offset voltage (50µV), drift (0.5µV/°C) and high common-mode rejection (120dB at G ≥ 100). It operates with power supplies as low as ±2.25V, and quiescent current is only 700µA—ideal for battery-operated systems. Internal input protection can withstand up to ±40V without damage.

The INA128/INA129 is available in 8-pin plastic DIP and SO-8 surface-mount packages, specified for the –40°C to +85°C temperature range. The INA128 is also available in a dual configuration, the INA218.



Please be aware that an important notice concerning availability, standard warranty, and use in critical applications of Texas Instruments semiconductor products and disclaimers thereto appears at the end of this data sheet.

All trademarks are the property of their respective owners.

ABSOLUTE MAXIMUM RATINGS⁽¹⁾

| | |
|-----------------------------------|-----------------|
| Supply Voltage | ±18V |
| Analog Input Voltage Range | ±40V |
| Output Short-Circuit (to ground) | Continuous |
| Operating Temperature | -40°C to +125°C |
| Storage Temperature Range | -55°C to +125°C |
| Junction Temperature | +150°C |
| Lead Temperature (soldering, 10s) | +300°C |

(1) Stresses above these ratings may cause permanent damage. Exposure to absolute maximum conditions for extended periods may degrade device reliability. These are stress ratings only, and functional operation of the device at these or any other conditions beyond those specified is not implied.

ELECTROSTATIC DISCHARGE SENSITIVITY



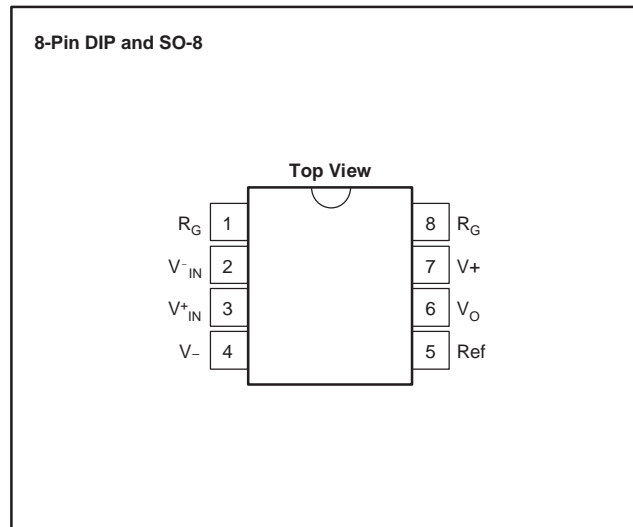
This integrated circuit can be damaged by ESD. Texas Instruments recommends that all integrated circuits be handled with appropriate precautions. Failure to observe proper handling and installation procedures can cause damage.

ESD damage can range from subtle performance degradation to complete device failure. Precision integrated circuits may be more susceptible to damage because very small parametric changes could cause the device not to meet its published specifications.

ORDERING INFORMATION

For the most current package and ordering information, see the Package Option Addendum located at the end of this data sheet.

PIN CONFIGURATION



ELECTRICAL CHARACTERISTICS

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 10\text{k}\Omega$, unless otherwise noted.

| PARAMETER | CONDITIONS | INA128P, U INA129P, U | | | INA128PA, UA INA129PA, UA | | | UNIT |
|--|---|--------------------------|--------------------------------|---------------------------|------------------------------|---------------------------|-----------------------------|------------------------------|
| | | MIN | TYP | MAX | MIN | TYP | MAX | |
| INPUT | | | | | | | | |
| Offset Voltage, RTI | | | | | | | | |
| Initial | $T_A = +25^\circ\text{C}$ | | $\pm 10 \pm 100/\text{G}$ | $\pm 50 \pm 500/\text{G}$ | | $\pm 25 \pm 100/\text{G}$ | $\pm 125 \pm 1000/\text{G}$ | μV |
| vs Temperature | $T_A = T_{\text{MIN}}$ to T_{MAX} | | $\pm 0.2 \pm 2/\text{G}$ | $\pm 0.5 \pm 20/\text{G}$ | | $\pm 0.2 \pm 5/\text{G}$ | $\pm 1 \pm 20/\text{G}$ | $\mu\text{V}/^\circ\text{C}$ |
| vs Power Supply | $V_S = \pm 2.25\text{V}$ to $\pm 18\text{V}$ | | $\pm 0.2 \pm 20/\text{G}$ | $\pm 1 \pm 100/\text{G}$ | | * | $\pm 2 \pm 200/\text{G}$ | $\mu\text{V}/\text{V}$ |
| Long-Term Stability | | | $\pm 0.1 \pm 3/\text{G}$ | | | * | | $\mu\text{V}/\text{mo}$ |
| Impedance, Differential | | | $10^{10} \parallel 2$ | | | * | | $\Omega \parallel \text{pF}$ |
| Common-Mode | | | $10^{11} \parallel 9$ | | | * | | $\Omega \parallel \text{pF}$ |
| Common-Mode Voltage Range ⁽¹⁾ | $V_O = 0\text{V}$ | $(V+) - 2$ $(V-) + 2$ | $(V+) - 1.4$ $(V-) + 1.7$ | | * | * | | V |
| Safe Input Voltage | | | | ± 40 | | * | * | V |
| Common-Mode Rejection | $V_{\text{CM}} = \pm 13\text{V}$, $\Delta R_S = 1\text{k}\Omega$ | | | | | | * | |
| | $G = 1$ | 80 | 86 | | 73 | * | | dB |
| | $G = 10$ | 100 | 106 | | 93 | * | | dB |
| | $G = 100$ | 120 | 125 | | 110 | * | | dB |
| | $G = 1000$ | 120 | 130 | | 110 | * | | dB |
| BIAS CURRENT | | | | | | | | |
| vs Temperature | | | ± 2 | ± 5 | | * | ± 10 | nA |
| Offset Current | | | ± 30 | | | * | | $\text{pA}/^\circ\text{C}$ |
| vs Temperature | | | ± 1 | ± 5 | | * | ± 10 | nA |
| | | | ± 30 | | | * | | $\text{pA}/^\circ\text{C}$ |
| NOISE VOLTAGE, RTI | | | | | | | | |
| | $G = 1000$, $R_S = 0\Omega$ | | | | | | | |
| $f = 10\text{Hz}$ | | | 10 | | | * | | $\text{nV}/\sqrt{\text{Hz}}$ |
| $f = 100\text{Hz}$ | | | 8 | | | * | | $\text{nV}/\sqrt{\text{Hz}}$ |
| $f = 1\text{kHz}$ | | | 8 | | | * | | $\text{nV}/\sqrt{\text{Hz}}$ |
| $f_B = 0.1\text{Hz}$ to 10Hz | | | 0.2 | | | * | | μV_{pp} |
| Noise Current | | | | | | | | |
| $f = 10\text{Hz}$ | | | 0.9 | | | * | | $\text{pA}/\sqrt{\text{Hz}}$ |
| $f = 1\text{kHz}$ | | | 0.3 | | | * | | $\text{pA}/\sqrt{\text{Hz}}$ |
| $f_B = 0.1\text{Hz}$ to 10Hz | | | 30 | | | * | | pA_{pp} |
| GAIN | | | | | | | | |
| Gain Equation, INA128 | | | $1 + (50\text{k}\Omega/R_G)$ | | | * | | V/V |
| INA129 | | | $1 + (49.4\text{k}\Omega/R_G)$ | | | * | | V/V |
| Range of Gain | | 1 | | 10000 | * | | * | V/V |
| Gain Error | $G = 1$ | | ± 0.01 | ± 0.024 | | * | ± 0.1 | % |
| | $G = 10$ | | ± 0.02 | ± 0.4 | | * | ± 0.5 | % |
| | $G = 100$ | | ± 0.05 | ± 0.5 | | * | ± 0.7 | % |
| | $G = 1000$ | | ± 0.5 | ± 1 | | * | ± 2 | % |
| Gain vs Temperature ⁽²⁾ | $G = 1$ | | ± 1 | ± 10 | | * | * | $\text{ppm}/^\circ\text{C}$ |
| $50\text{k}\Omega$ (or $49.4\text{k}\Omega$) Resistance ⁽²⁾⁽³⁾ | | | ± 25 | ± 100 | | * | * | $\text{ppm}/^\circ\text{C}$ |
| Nonlinearity | $V_O = \pm 13.6\text{V}$, $G = 1$ | | ± 0.0001 | ± 0.001 | | * | ± 0.002 | % of FSR |
| | $G = 10$ | | ± 0.0003 | ± 0.002 | | * | ± 0.004 | % of FSR |
| | $G = 100$ | | ± 0.0005 | ± 0.002 | | * | ± 0.004 | % of FSR |
| | $G = 1000$ | | ± 0.001 | (4) | | * | * | % of FSR |

NOTE: * Specification is same as INA128P, U or INA129P, U.

(1) Input common-mode range varies with output voltage — see typical curves.

(2) Specified by wafer test.

(3) Temperature coefficient of the $50\text{k}\Omega$ (or $49.4\text{k}\Omega$) term in the gain equation.

(4) Nonlinearity measurements in $G = 1000$ are dominated by noise. Typical nonlinearity is $\pm 0.001\%$.

ELECTRICAL CHARACTERISTICS (continued)

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, $R_L = 10\text{k}\Omega$, unless otherwise noted.

| PARAMETER | CONDITIONS | INA128P, U INA129P, U | | | INA128PA, UA INA129PA, UA | | | UNIT |
|----------------------------|-----------------------------------|--------------------------|--------------|-----------|------------------------------|-----|-----|--------------------|
| | | MIN | TYP | MAX | MIN | TYP | MAX | |
| OUTPUT | | | | | | | | |
| Voltage: Positive | $R_L = 10\text{k}\Omega$ | $(V+) - 1.4$ | $(V+) - 0.9$ | | * | * | | V |
| Negative | $R_L = 10\text{k}\Omega$ | $(V-) + 1.4$ | $(V-) + 0.8$ | | * | * | | V |
| Load Capacitance Stability | | | 1000 | | | * | | pF |
| Short-Circuit Current | | | +6/-15 | | | * | | mA |
| FREQUENCY RESPONSE | | | | | | | | |
| Bandwidth, -3dB | $G = 1$ | | 1.3 | | | * | | MHz |
| | $G = 10$ | | 700 | | | * | | kHz |
| | $G = 100$ | | 200 | | | * | | kHz |
| | $G = 1000$ | | 20 | | | * | | kHz |
| Slew Rate | $V_O = \pm 10\text{V}$, $G = 10$ | | 4 | | | * | | V/ μs |
| Settling Time, 0.01% | $G = 1$ | | 7 | | | * | | μs |
| | $G = 10$ | | 7 | | | * | | μs |
| | $G = 100$ | | 9 | | | * | | μs |
| | $G = 1000$ | | 80 | | | * | | μs |
| Overload Recovery | 50% Overdrive | | 4 | | | * | | μs |
| POWER SUPPLY | | | | | | | | |
| Voltage Range | | ± 2.25 | ± 15 | ± 18 | * | * | * | V |
| Current, Total | $V_{IN} = 0\text{V}$ | | ± 700 | ± 750 | | * | * | μA |
| TEMPERATURE RANGE | | | | | | | | |
| Specification | | -40 | | +85 | * | | * | $^\circ\text{C}$ |
| Operating | | -40 | | +125 | * | | * | $^\circ\text{C}$ |
| θ_{JA} | 8-Pin DIP | | 80 | | | * | | $^\circ\text{C/W}$ |
| | SO-8 SOIC | | 150 | | | * | | $^\circ\text{C/W}$ |

NOTE: * Specification is same as INA128P, U or INA129P, U.

(1) Input common-mode range varies with output voltage — see typical curves.

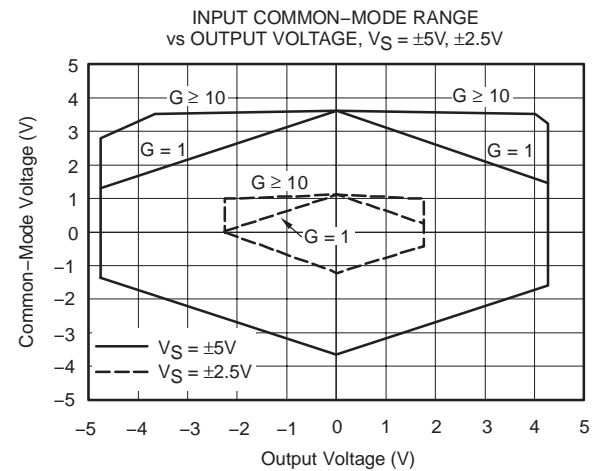
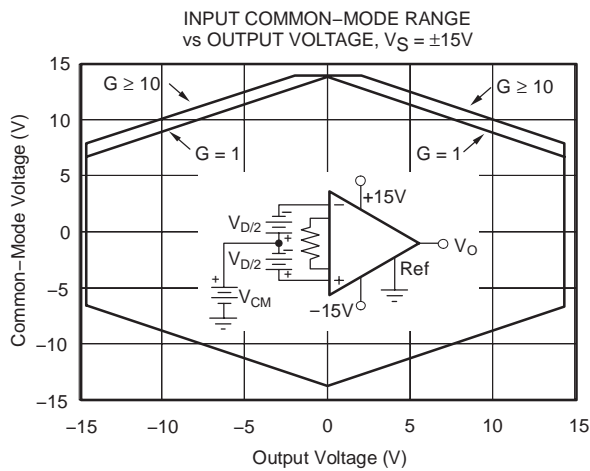
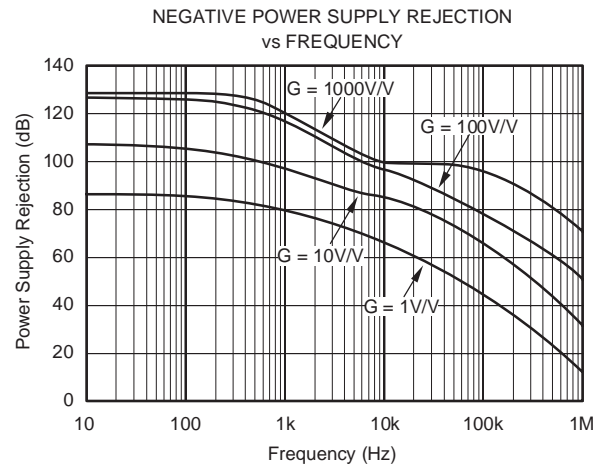
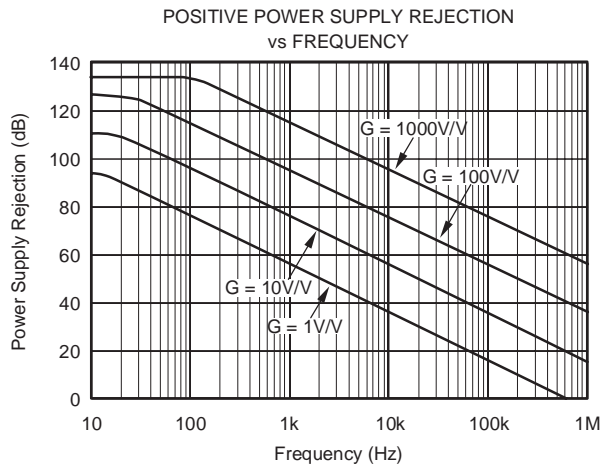
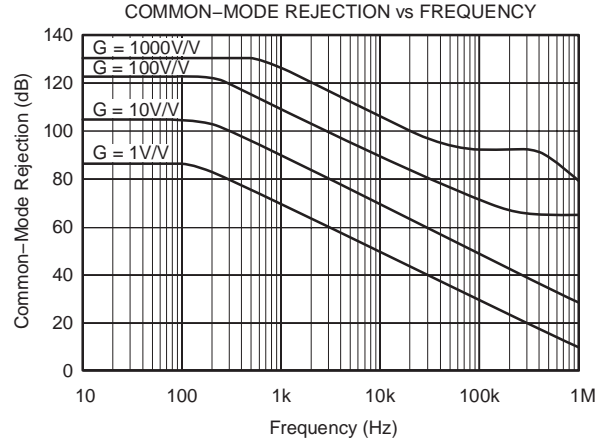
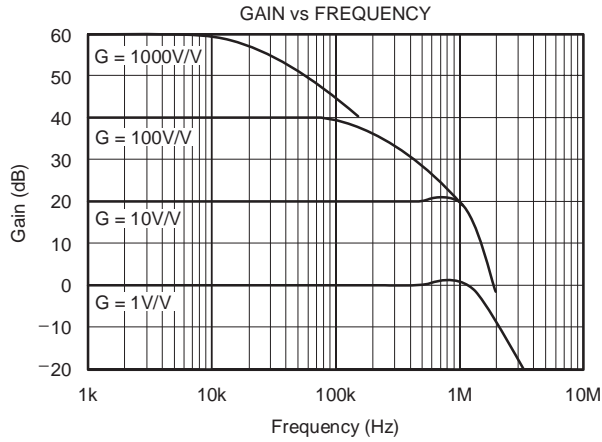
(2) Specified by wafer test.

(3) Temperature coefficient of the $50\text{k}\Omega$ (or $49.4\text{k}\Omega$) term in the gain equation.

(4) Nonlinearity measurements in $G = 1000$ are dominated by noise. Typical nonlinearity is $\pm 0.001\%$.

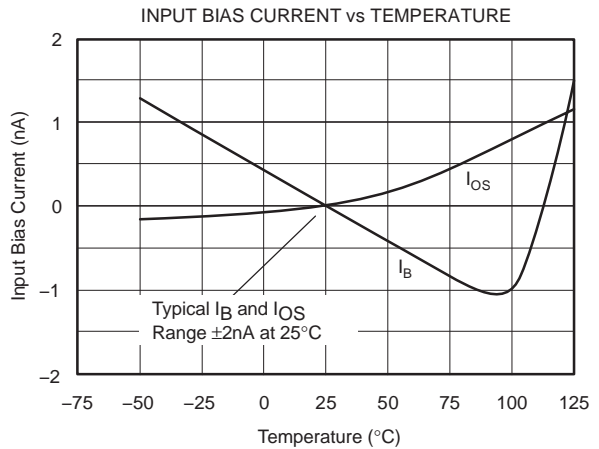
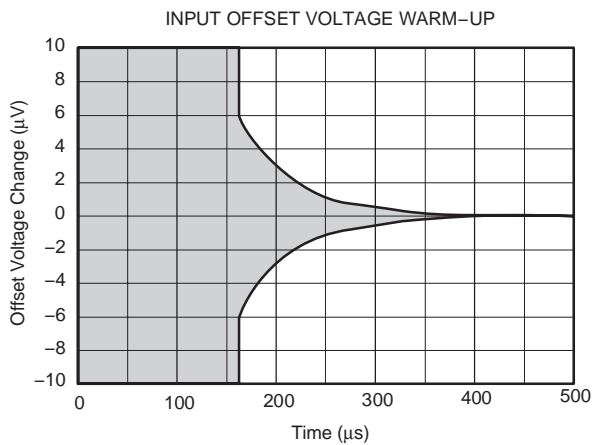
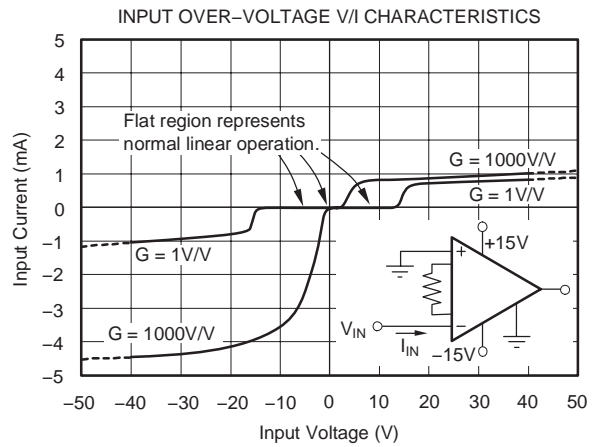
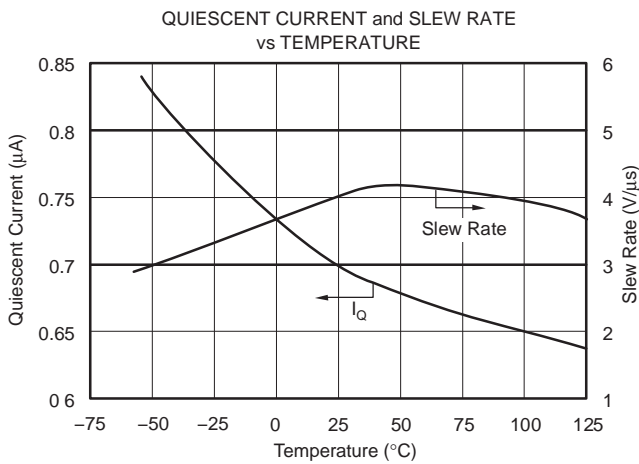
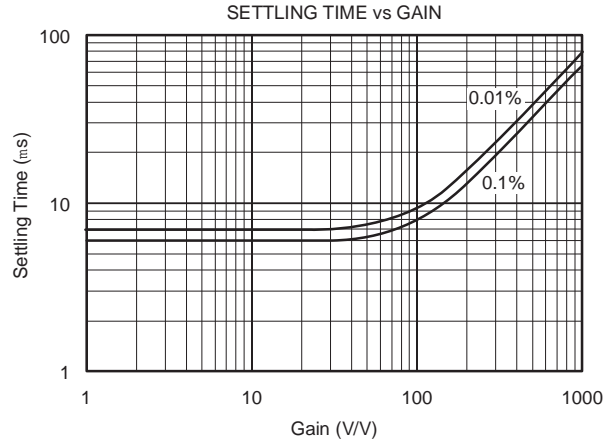
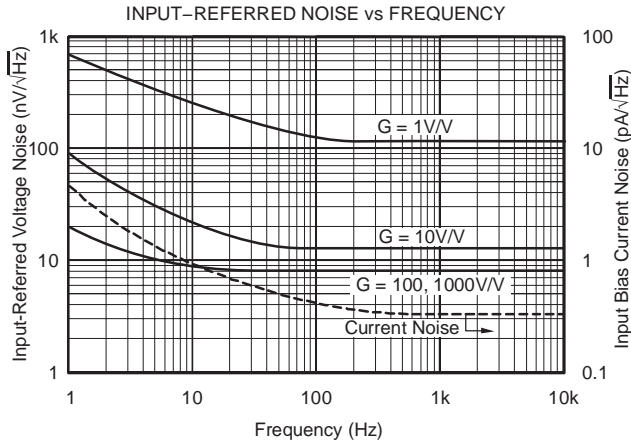
TYPICAL CHARACTERISTICS

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



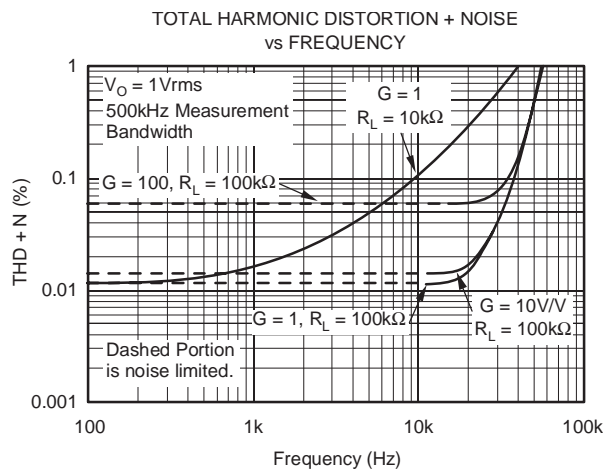
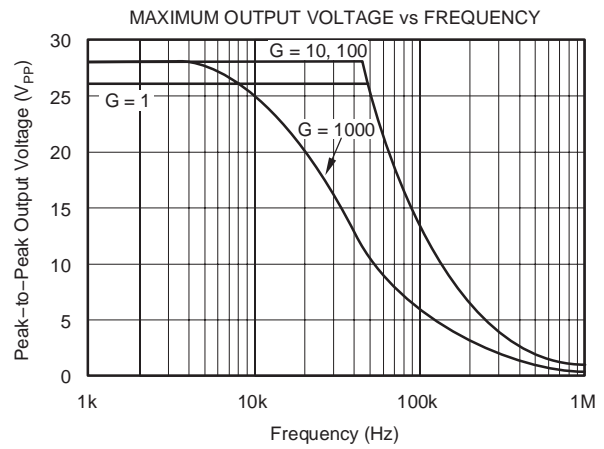
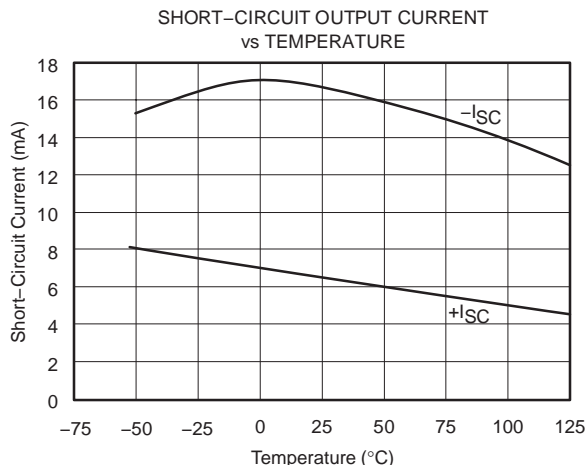
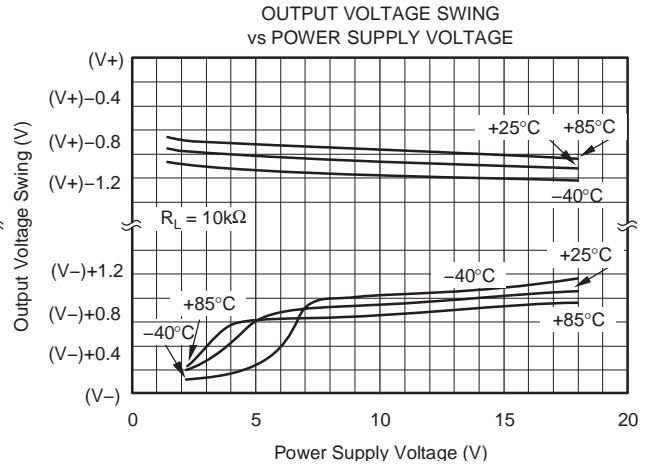
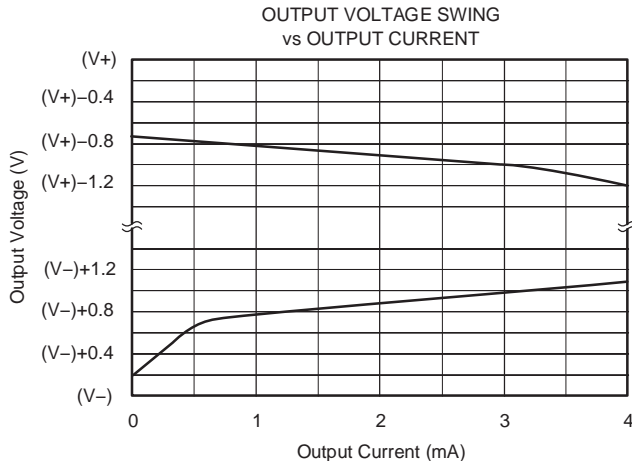
TYPICAL CHARACTERISTICS (continued)

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



TYPICAL CHARACTERISTICS (continued)

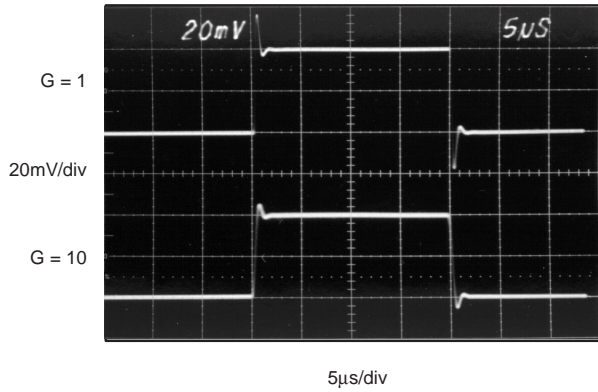
At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.



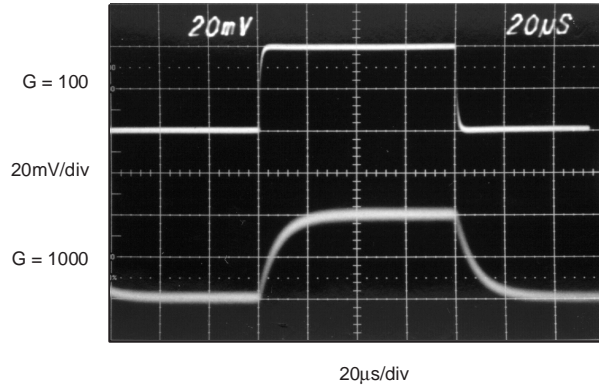
TYPICAL CHARACTERISTICS (continued)

At $T_A = +25^\circ\text{C}$, $V_S = \pm 15\text{V}$, unless otherwise noted.

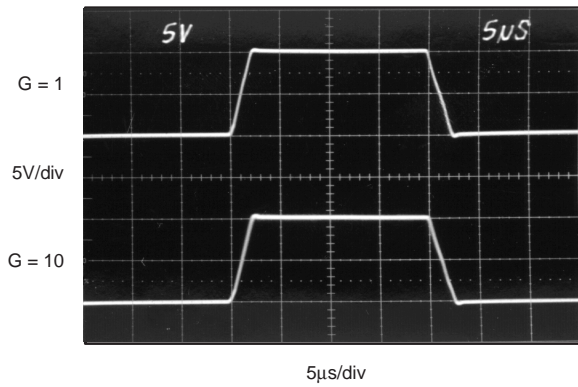
SMALL SIGNAL
(G = 1, 10)



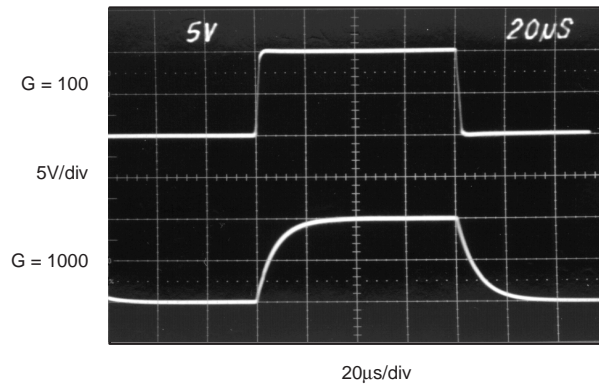
SMALL SIGNAL
(G = 100, 1000)



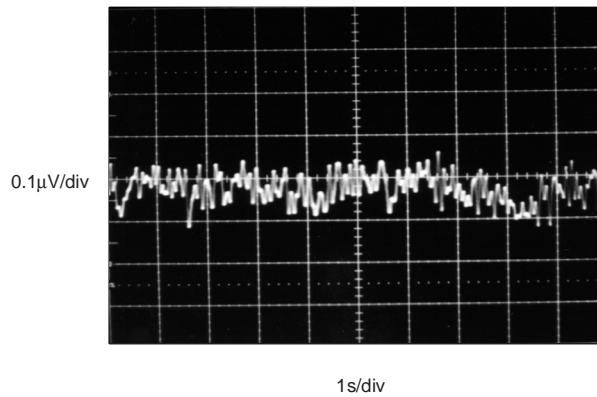
LARGE SIGNAL
(G = 1, 10)



LARGE SIGNAL
(G = 100, 1000)



VOLTAGE NOISE 0.1 to 10Hz
INPUT-REFERRED, G ≥ 100



APPLICATIONS INFORMATION

Figure 1 shows the basic connections required for operation of the INA128/INA129. Applications with noisy or high impedance power supplies may require decoupling capacitors close to the device pins as shown.

The output is referred to the output reference (Ref) terminal which is normally grounded. This must be a low-impedance connection to assure good common-mode rejection. A resistance of 8Ω in series with the Ref pin will cause a typical device to degrade to approximately 80dB CMR ($G = 1$).

SETTING THE GAIN

Gain is set by connecting a single external resistor, R_G , connected between pins 1 and 8:

INA128:

$$G = 1 + \frac{50k\Omega}{R_G} \quad (1)$$

INA129:

$$G = 1 + \frac{49.4k\Omega}{R_G} \quad (2)$$

Commonly used gains and resistor values are shown in Figure 1.

The 50kΩ term in Equation 1 (49.4kΩ in Equation 2) comes from the sum of the two internal feedback resistors of A_1 and A_2 . These on-chip metal film

resistors are laser trimmed to accurate absolute values. The accuracy and temperature coefficient of these internal resistors are included in the gain accuracy and drift specifications of the INA128/INA129.

The stability and temperature drift of the external gain setting resistor, R_G , also affects gain. R_G 's contribution to gain accuracy and drift can be directly inferred from the gain equation (1). Low resistor values required for high gain can make wiring resistance important. Sockets add to the wiring resistance which will contribute additional gain error (possibly an unstable gain error) in gains of approximately 100 or greater.

DYNAMIC PERFORMANCE

The typical performance curve *Gain vs Frequency* shows that, despite its low quiescent current, the INA128/INA129 achieves wide bandwidth, even at high gain. This is due to the current-feedback topology of the input stage circuitry. Settling time also remains excellent at high gain.

NOISE PERFORMANCE

The INA128/INA129 provides very low noise in most applications. Low frequency noise is approximately $0.2\mu V_{PP}$ measured from 0.1 to 10Hz ($G \geq 100$). This provides dramatically improved noise when compared to state-of-the-art chopper-stabilized amplifiers.

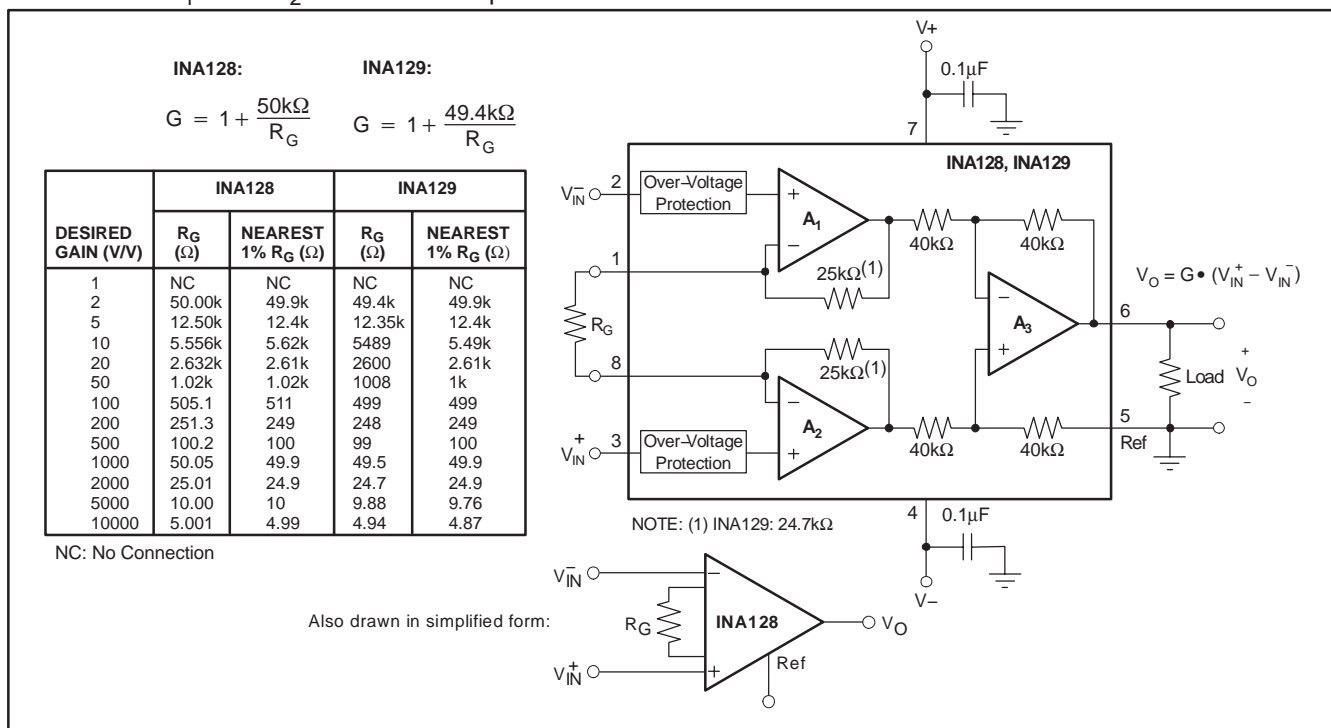


Figure 1. Basic Connections

OFFSET TRIMMING

The INA128/INA129 is laser trimmed for low offset voltage and offset voltage drift. Most applications require no external offset adjustment. Figure 2 shows an optional circuit for trimming the output offset voltage. The voltage applied to Ref terminal is summed with the output. The op amp buffer provides low impedance at the Ref terminal to preserve good common-mode rejection.

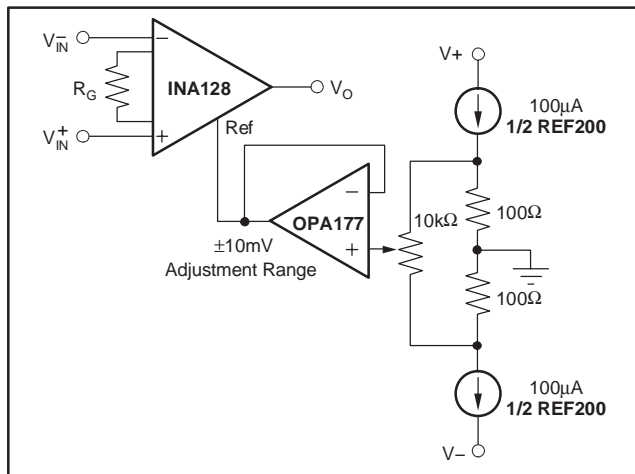


Figure 2. Optional Trimming of Output Offset Voltage

INPUT BIAS CURRENT RETURN PATH

The input impedance of the INA128/INA129 is extremely high—approximately $10^{10}\Omega$. However, a path must be provided for the input bias current of both inputs. This input bias current is approximately $\pm 2\text{nA}$. High input impedance means that this input bias current changes very little with varying input voltage.

Input circuitry must provide a path for this input bias current for proper operation. Figure 3 shows various provisions for an input bias current path. Without a bias current path, the inputs will float to a potential which exceeds the common-mode range, and the input amplifiers will saturate.

If the differential source resistance is low, the bias current return path can be connected to one input (see the thermocouple example in Figure 3). With higher source impedance, using two equal resistors provides a balanced input with possible advantages of lower input offset voltage due to bias current and better high-frequency common-mode rejection.

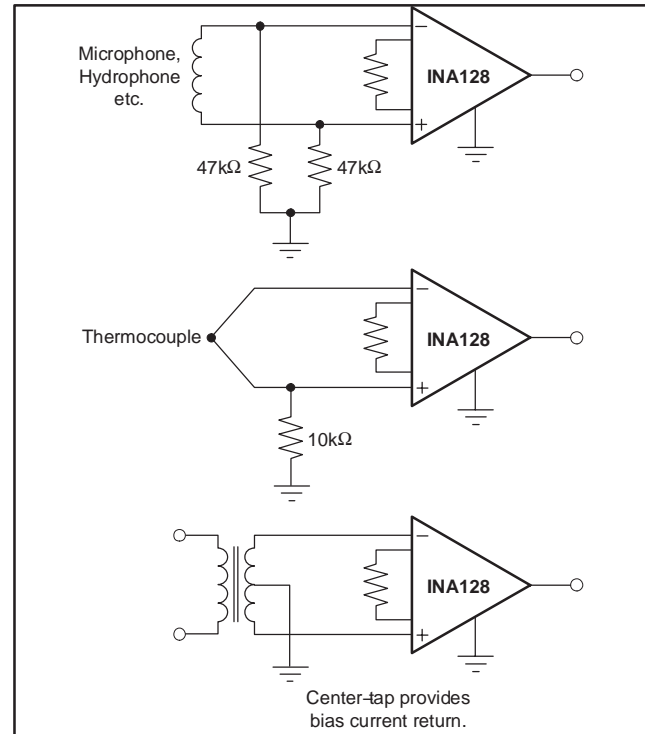


Figure 3. Providing an Input Common-Mode Current Path

INPUT COMMON-MODE RANGE

The linear input voltage range of the input circuitry of the INA128/INA129 is from approximately 1.4V below the positive supply voltage to 1.7V above the negative supply. As a differential input voltage causes the output voltage increase, however, the linear input range will be limited by the output voltage swing of amplifiers A_1 and A_2 . So the linear common-mode input range is related to the output voltage of the complete amplifier. This behavior also depends on supply voltage—see performance curves, *Input Common-Mode Range vs Output Voltage*.

Input-overload can produce an output voltage that appears normal. For example, if an input overload condition drives both input amplifiers to their positive output swing limit, the difference voltage measured by the output amplifier will be near zero. The output of A_3 will be near 0V even though both inputs are overloaded.

LOW VOLTAGE OPERATION

The INA128/INA129 can be operated on power supplies as low as $\pm 2.25\text{V}$. Performance remains excellent with power supplies ranging from $\pm 2.25\text{V}$ to $\pm 18\text{V}$. Most parameters vary only slightly throughout this supply voltage range—see typical performance curves.

Operation at very low supply voltage requires careful attention to assure that the input voltages remain within their linear range. Voltage swing requirements of internal nodes limit the input common-mode range with low power supply voltage. Typical performance curves, "Input Common-Mode Range vs Output Voltage" show the range of linear operation for $\pm 15V$, $\pm 5V$, and $\pm 2.5V$ supplies.

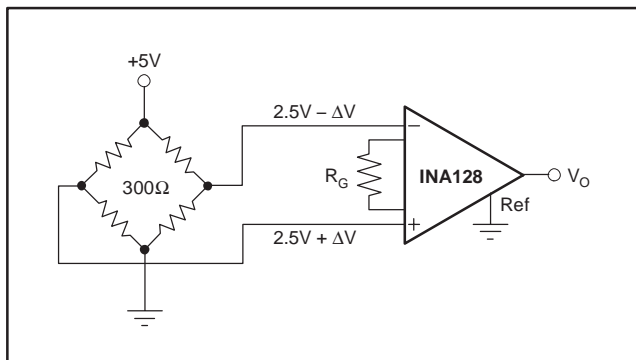


Figure 4. Bridge Amplifier

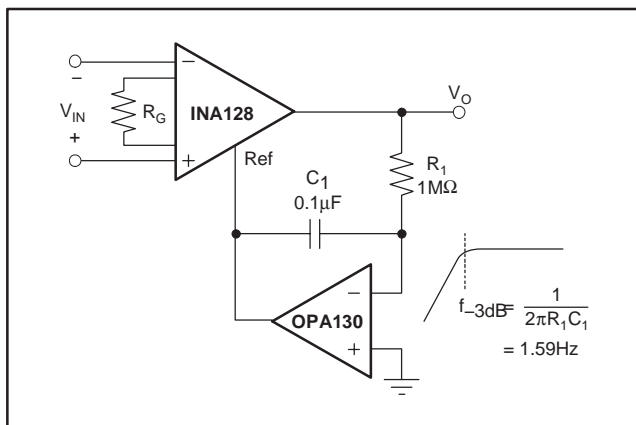


Figure 5. AC-Coupled Instrumentation Amplifier

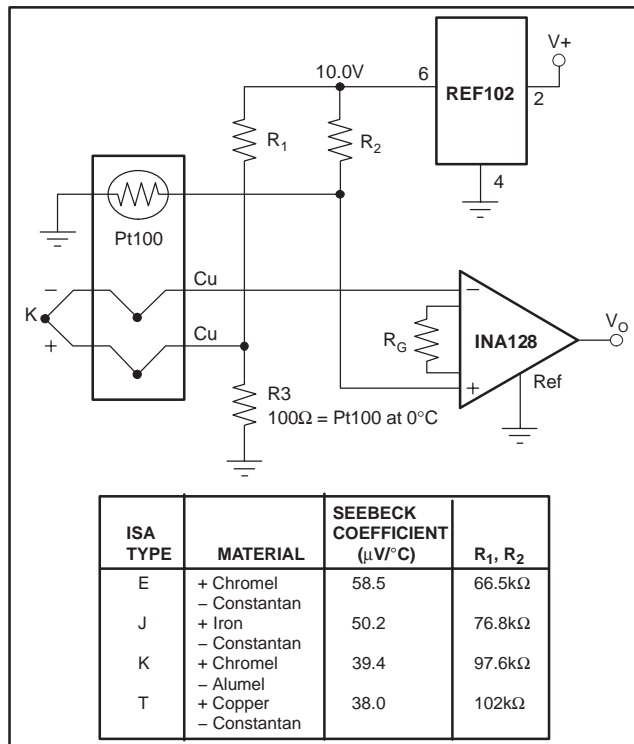


Figure 6. Thermocouple Amplifier with RTD Cold-Junction Compensation

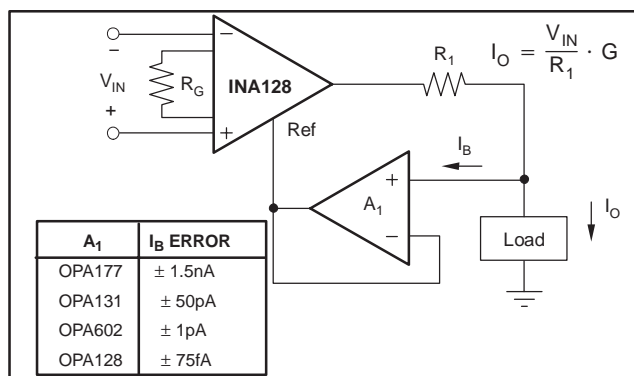


Figure 7. Differential Voltage to Current Converter

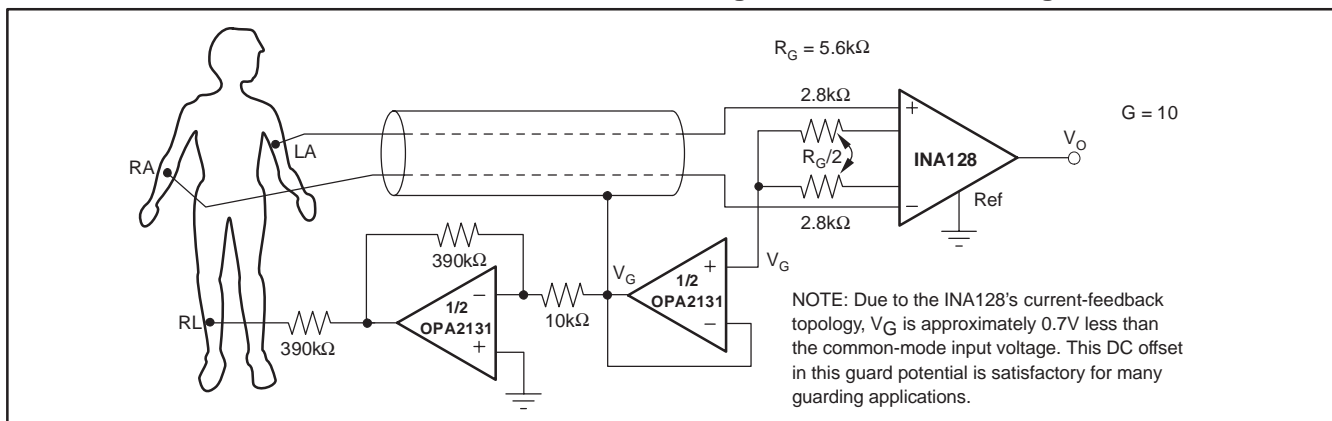


Figure 8. ECG Amplifier with Right-Leg Drive

PACKAGING INFORMATION

| Orderable Device | Status (1) | Package Type | Package Drawing | Pins | Package Qty | Eco Plan (2) | Lead/Ball Finish (6) | MSL Peak Temp (3) | Op Temp (°C) | Device Marking (4/5) | Samples |
|------------------|---------------|--------------|--------------------|------|----------------|----------------------------|-------------------------|----------------------|--------------|-------------------------|-------------------------|
| INA128P | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA128P | Samples |
| INA128PA | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA128P A | Samples |
| INA128PAG4 | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA128P A | Samples |
| INA128PG4 | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA128P | Samples |
| INA128U | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 128U | Samples |
| INA128U/2K5 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 128U | Samples |
| INA128U/2K5G4 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 128U | Samples |
| INA128UA | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 128U A | Samples |
| INA128UA/2K5 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 128U A | Samples |
| INA128UA/2K5E4 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 128U A | Samples |
| INA128UA/2K5G4 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 128U A | Samples |
| INA128UAE4 | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 128U A | Samples |
| INA128UAG4 | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 128U A | Samples |
| INA128UG4 | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 128U | Samples |

| Orderable Device | Status (1) | Package Type | Package Drawing | Pins | Package Qty | Eco Plan (2) | Lead/Ball Finish (6) | MSL Peak Temp (3) | Op Temp (°C) | Device Marking (4/5) | Samples |
|------------------|---------------|--------------|--------------------|------|----------------|----------------------------|-------------------------|----------------------|--------------|-------------------------|-------------------------|
| INA129P | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA129P | Samples |
| INA129PA | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA129P A | Samples |
| INA129PAG4 | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA129P A | Samples |
| INA129PG4 | ACTIVE | PDIP | P | 8 | 50 | Green (RoHS & no Sb/Br) | CU NIPDAU | N / A for Pkg Type | | INA129P | Samples |
| INA129U | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 129U | Samples |
| INA129U/2K5 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 129U | Samples |
| INA129U/2K5G4 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 129U | Samples |
| INA129UA | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 129U A | Samples |
| INA129UA/2K5 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 129U A | Samples |
| INA129UA/2K5E4 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 129U A | Samples |
| INA129UA/2K5G4 | ACTIVE | SOIC | D | 8 | 2500 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 129U A | Samples |
| INA129UAE4 | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | -40 to 125 | INA 129U A | Samples |
| INA129UG4 | ACTIVE | SOIC | D | 8 | 75 | Green (RoHS & no Sb/Br) | CU NIPDAU | Level-3-260C-168 HR | | INA 129U | Samples |

(1) The marketing status values are defined as follows:

ACTIVE: Product device recommended for new designs.

LIFEBUY: TI has announced that the device will be discontinued, and a lifetime-buy period is in effect.

NRND: Not recommended for new designs. Device is in production to support existing customers, but TI does not recommend using this part in a new design.

PREVIEW: Device has been announced but is not in production. Samples may or may not be available.

OBSOLETE: TI has discontinued the production of the device.

(2) Eco Plan - The planned eco-friendly classification: Pb-Free (RoHS), Pb-Free (RoHS Exempt), or Green (RoHS & no Sb/Br) - please check <http://www.ti.com/productcontent> for the latest availability information and additional product content details.

TBD: The Pb-Free/Green conversion plan has not been defined.

Pb-Free (RoHS): TI's terms "Lead-Free" or "Pb-Free" mean semiconductor products that are compatible with the current RoHS requirements for all 6 substances, including the requirement that lead not exceed 0.1% by weight in homogeneous materials. Where designed to be soldered at high temperatures, TI Pb-Free products are suitable for use in specified lead-free processes.

Pb-Free (RoHS Exempt): This component has a RoHS exemption for either 1) lead-based flip-chip solder bumps used between the die and package, or 2) lead-based die adhesive used between the die and leadframe. The component is otherwise considered Pb-Free (RoHS compatible) as defined above.

Green (RoHS & no Sb/Br): TI defines "Green" to mean Pb-Free (RoHS compatible), and free of Bromine (Br) and Antimony (Sb) based flame retardants (Br or Sb do not exceed 0.1% by weight in homogeneous material)

(3) MSL, Peak Temp. - The Moisture Sensitivity Level rating according to the JEDEC industry standard classifications, and peak solder temperature.

(4) There may be additional marking, which relates to the logo, the lot trace code information, or the environmental category on the device.

(5) Multiple Device Markings will be inside parentheses. Only one Device Marking contained in parentheses and separated by a "~" will appear on a device. If a line is indented then it is a continuation of the previous line and the two combined represent the entire Device Marking for that device.

(6) Lead/Ball Finish - Orderable Devices may have multiple material finish options. Finish options are separated by a vertical ruled line. Lead/Ball Finish values may wrap to two lines if the finish value exceeds the maximum column width.

Important Information and Disclaimer: The information provided on this page represents TI's knowledge and belief as of the date that it is provided. TI bases its knowledge and belief on information provided by third parties, and makes no representation or warranty as to the accuracy of such information. Efforts are underway to better integrate information from third parties. TI has taken and continues to take reasonable steps to provide representative and accurate information but may not have conducted destructive testing or chemical analysis on incoming materials and chemicals. TI and TI suppliers consider certain information to be proprietary, and thus CAS numbers and other limited information may not be available for release.

In no event shall TI's liability arising out of such information exceed the total purchase price of the TI part(s) at issue in this document sold by TI to Customer on an annual basis.

OTHER QUALIFIED VERSIONS OF INA128, INA129 :

- Enhanced Product: [INA129-EP](#)

NOTE: Qualified Version Definitions:

- Enhanced Product - Supports Defense, Aerospace and Medical Applications

TAPE AND REEL INFORMATION



QUADRANT ASSIGNMENTS FOR PIN 1 ORIENTATION IN TAPE



*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Reel Diameter (mm) | Reel Width W1 (mm) | A0 (mm) | B0 (mm) | K0 (mm) | P1 (mm) | W (mm) | Pin1 Quadrant |
|--------------|--------------|-----------------|------|------|--------------------|--------------------|---------|---------|---------|---------|--------|---------------|
| INA128U/2K5 | SOIC | D | 8 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| INA128UA/2K5 | SOIC | D | 8 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| INA129U/2K5 | SOIC | D | 8 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |
| INA129UA/2K5 | SOIC | D | 8 | 2500 | 330.0 | 12.4 | 6.4 | 5.2 | 2.1 | 8.0 | 12.0 | Q1 |

TAPE AND REEL BOX DIMENSIONS

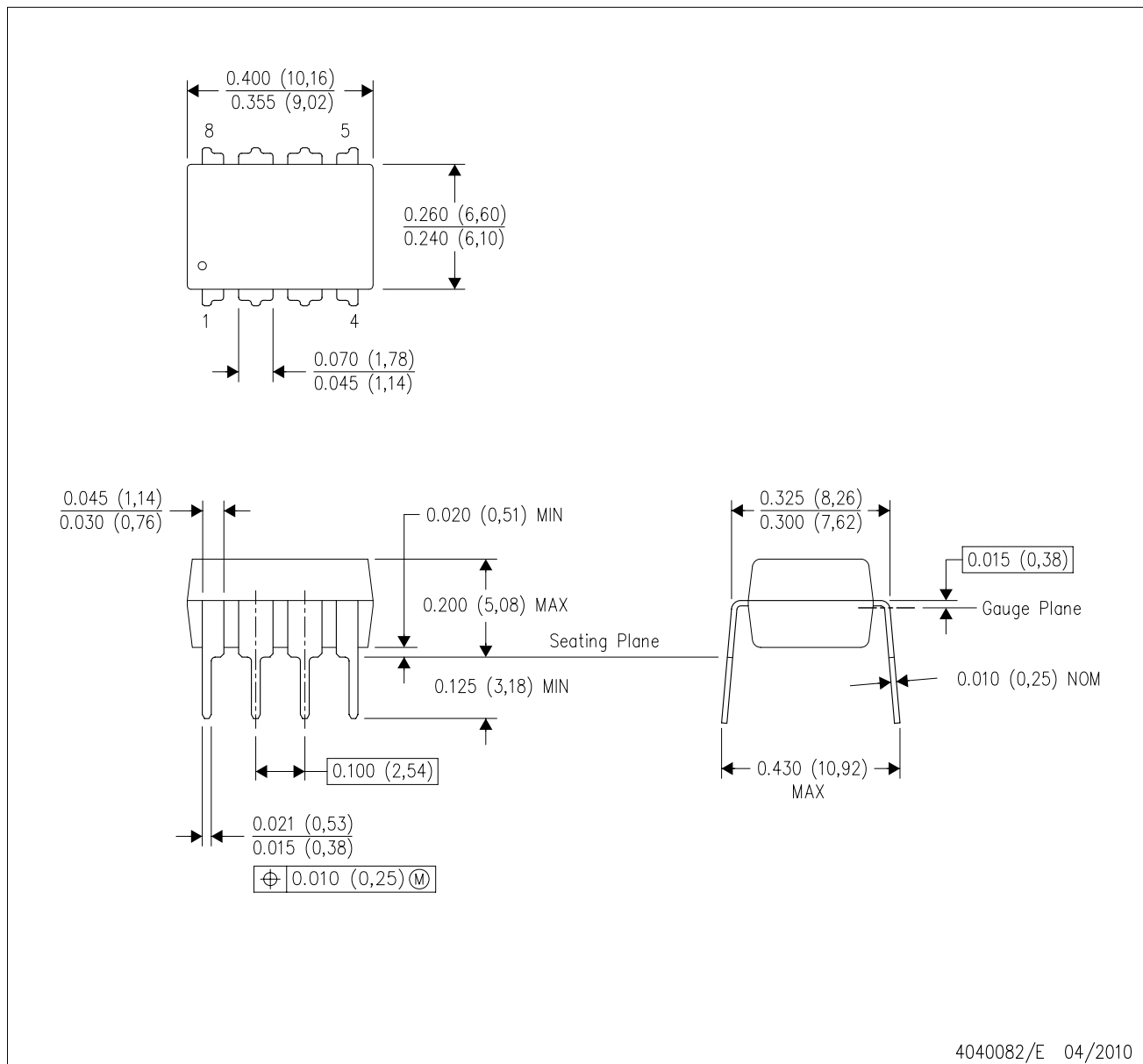


*All dimensions are nominal

| Device | Package Type | Package Drawing | Pins | SPQ | Length (mm) | Width (mm) | Height (mm) |
|--------------|--------------|-----------------|------|------|-------------|------------|-------------|
| INA128U/2K5 | SOIC | D | 8 | 2500 | 367.0 | 367.0 | 35.0 |
| INA128UA/2K5 | SOIC | D | 8 | 2500 | 367.0 | 367.0 | 35.0 |
| INA129U/2K5 | SOIC | D | 8 | 2500 | 367.0 | 367.0 | 35.0 |
| INA129UA/2K5 | SOIC | D | 8 | 2500 | 367.0 | 367.0 | 35.0 |

P (R-PDIP-T8)

PLASTIC DUAL-IN-LINE PACKAGE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Falls within JEDEC MS-001 variation BA.

D (R-PDSO-G8)

PLASTIC SMALL OUTLINE



- NOTES:
- A. All linear dimensions are in inches (millimeters).
 - B. This drawing is subject to change without notice.
 - C. Body length does not include mold flash, protrusions, or gate burrs. Mold flash, protrusions, or gate burrs shall not exceed 0.006 (0,15) each side.
 - D. Body width does not include interlead flash. Interlead flash shall not exceed 0.017 (0,43) each side.
 - E. Reference JEDEC MS-012 variation AA.

D (R-PDSO-G8)

PLASTIC SMALL OUTLINE



4211283-2/E 08/12

- NOTES:
- All linear dimensions are in millimeters.
 - This drawing is subject to change without notice.
 - Publication IPC-7351 is recommended for alternate designs.
 - Laser cutting apertures with trapezoidal walls and also rounding corners will offer better paste release. Customers should contact their board assembly site for stencil design recommendations. Refer to IPC-7525 for other stencil recommendations.
 - Customers should contact their board fabrication site for solder mask tolerances between and around signal pads.

IMPORTANT NOTICE

Texas Instruments Incorporated and its subsidiaries (TI) reserve the right to make corrections, enhancements, improvements and other changes to its semiconductor products and services per JESD46, latest issue, and to discontinue any product or service per JESD48, latest issue. Buyers should obtain the latest relevant information before placing orders and should verify that such information is current and complete. All semiconductor products (also referred to herein as "components") are sold subject to TI's terms and conditions of sale supplied at the time of order acknowledgment.

TI warrants performance of its components to the specifications applicable at the time of sale, in accordance with the warranty in TI's terms and conditions of sale of semiconductor products. Testing and other quality control techniques are used to the extent TI deems necessary to support this warranty. Except where mandated by applicable law, testing of all parameters of each component is not necessarily performed.

TI assumes no liability for applications assistance or the design of Buyers' products. Buyers are responsible for their products and applications using TI components. To minimize the risks associated with Buyers' products and applications, Buyers should provide adequate design and operating safeguards.

TI does not warrant or represent that any license, either express or implied, is granted under any patent right, copyright, mask work right, or other intellectual property right relating to any combination, machine, or process in which TI components or services are used. Information published by TI regarding third-party products or services does not constitute a license to use such products or services or a warranty or endorsement thereof. Use of such information may require a license from a third party under the patents or other intellectual property of the third party, or a license from TI under the patents or other intellectual property of TI.

Reproduction of significant portions of TI information in TI data books or data sheets is permissible only if reproduction is without alteration and is accompanied by all associated warranties, conditions, limitations, and notices. TI is not responsible or liable for such altered documentation. Information of third parties may be subject to additional restrictions.

Resale of TI components or services with statements different from or beyond the parameters stated by TI for that component or service voids all express and any implied warranties for the associated TI component or service and is an unfair and deceptive business practice. TI is not responsible or liable for any such statements.

Buyer acknowledges and agrees that it is solely responsible for compliance with all legal, regulatory and safety-related requirements concerning its products, and any use of TI components in its applications, notwithstanding any applications-related information or support that may be provided by TI. Buyer represents and agrees that it has all the necessary expertise to create and implement safeguards which anticipate dangerous consequences of failures, monitor failures and their consequences, lessen the likelihood of failures that might cause harm and take appropriate remedial actions. Buyer will fully indemnify TI and its representatives against any damages arising out of the use of any TI components in safety-critical applications.

In some cases, TI components may be promoted specifically to facilitate safety-related applications. With such components, TI's goal is to help enable customers to design and create their own end-product solutions that meet applicable functional safety standards and requirements. Nonetheless, such components are subject to these terms.

No TI components are authorized for use in FDA Class III (or similar life-critical medical equipment) unless authorized officers of the parties have executed a special agreement specifically governing such use.

Only those TI components which TI has specifically designated as military grade or "enhanced plastic" are designed and intended for use in military/aerospace applications or environments. Buyer acknowledges and agrees that any military or aerospace use of TI components which have **not** been so designated is solely at the Buyer's risk, and that Buyer is solely responsible for compliance with all legal and regulatory requirements in connection with such use.

TI has specifically designated certain components as meeting ISO/TS16949 requirements, mainly for automotive use. In any case of use of non-designated products, TI will not be responsible for any failure to meet ISO/TS16949.

Products

| | |
|------------------------------|--|
| Audio | www.ti.com/audio |
| Amplifiers | amplifier.ti.com |
| Data Converters | dataconverter.ti.com |
| DLP® Products | www.dlp.com |
| DSP | dsp.ti.com |
| Clocks and Timers | www.ti.com/clocks |
| Interface | interface.ti.com |
| Logic | logic.ti.com |
| Power Mgmt | power.ti.com |
| Microcontrollers | microcontroller.ti.com |
| RFID | www.ti-rfid.com |
| OMAP Applications Processors | www.ti.com/omap |
| Wireless Connectivity | www.ti.com/wirelessconnectivity |

Applications

| | |
|-------------------------------|--|
| Automotive and Transportation | www.ti.com/automotive |
| Communications and Telecom | www.ti.com/communications |
| Computers and Peripherals | www.ti.com/computers |
| Consumer Electronics | www.ti.com/consumer-apps |
| Energy and Lighting | www.ti.com/energy |
| Industrial | www.ti.com/industrial |
| Medical | www.ti.com/medical |
| Security | www.ti.com/security |
| Space, Avionics and Defense | www.ti.com/space-avionics-defense |
| Video and Imaging | www.ti.com/video |

TI E2E Community

e2e.ti.com

IR2112(-1-2)(S)PbF

HIGH AND LOW SIDE DRIVER

Features

- Floating channel designed for bootstrap operation
- Fully operational to +600V
- Tolerant to negative transient voltage
dV/dt immune
- Gate drive supply range from 10 to 20V
- Undervoltage lockout for both channels
- 3.3V logic compatible
Separate logic supply range from 3.3V to 20V
Logic and power ground $\pm 5V$ offset
- CMOS Schmitt-triggered inputs with pull-down
- Cycle by cycle edge-triggered shutdown logic
- Matched propagation delay for both channels
- Outputs in phase with inputs

Description

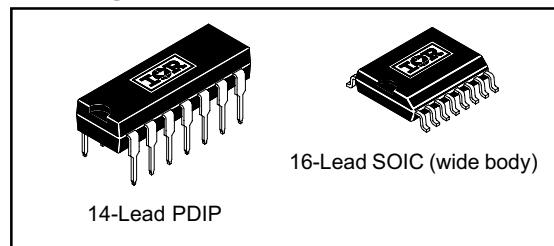
The IR2112(S) is a high voltage, high speed power MOSFET and IGBT driver with independent high and low side referenced output channels. Proprietary HVIC and latch immune CMOS technologies enable ruggedized monolithic construction. Logic inputs are compatible with standard CMOS or LSTTL outputs, down to 3.3V logic.

The output drivers feature a high pulse current buffer stage designed for minimum driver cross-conduction. Propagation delays are matched to simplify use in high frequency applications. The floating channel can be used to drive an N-channel power MOSFET or IGBT in the high side configuration which operates up to 600 volts.

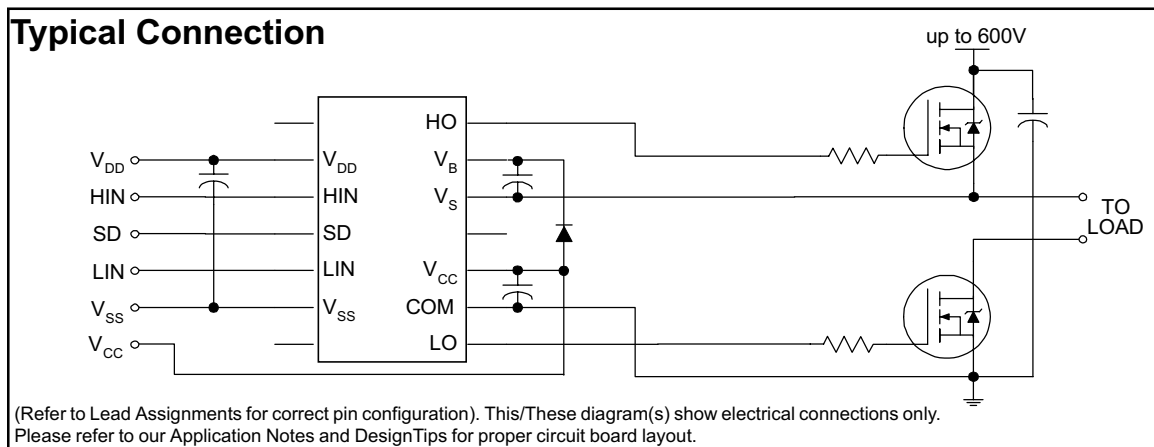
Product Summary

| | |
|----------------------------|-----------------|
| V_{OFFSET} | 600V max. |
| $I_{\text{O}+/-}$ | 200 mA / 420 mA |
| V_{OUT} | 10 - 20V |
| $t_{\text{on/off}}$ (typ.) | 125 & 105 ns |
| Delay Matching | 30 ns |

Packages



Typical Connection



Absolute Maximum Ratings

Absolute Maximum Ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to COM. The Thermal Resistance and Power Dissipation ratings are measured under board mounted and still air conditions. Additional information is shown in Figures 28 through 35.

| Symbol | Definition | Min. | Max. | Units |
|---------------------|---|-----------------------|-----------------------|-------|
| V _B | High Side Floating Supply Voltage | -0.3 | 625 | V |
| V _S | High Side Floating Supply Offset Voltage | V _B - 25 | V _B + 0.3 | |
| V _{HO} | High Side Floating Output Voltage | V _S - 0.3 | V _B + 0.3 | |
| V _{CC} | Low Side Fixed Supply Voltage | -0.3 | 25 | |
| V _{LO} | Low Side Output Voltage | -0.3 | V _{CC} + 0.3 | |
| V _{DD} | Logic Supply Voltage | -0.3 | V _{SS} + 25 | |
| V _{SS} | Logic Supply Offset Voltage | V _{CC} - 25 | V _{CC} + 0.3 | |
| V _{IN} | Logic Input Voltage (HIN, LIN & SD) | V _{SS} - 0.3 | V _{DD} + 0.3 | |
| dV _S /dt | Allowable Offset Supply Voltage Transient (Figure 2) | — | 50 | V/ns |
| P _D | Package Power Dissipation @ T _A ≤ +25°C (14 Lead DIP) | — | 1.6 | W |
| | | (16 Lead SOIC) | 1.25 | |
| R _{THJA} | Thermal Resistance, Junction to Ambient (14 Lead DIP) | — | 75 | °C/W |
| | | (16 Lead SOIC) | 100 | |
| T _J | Junction Temperature | — | 150 | °C |
| T _S | Storage Temperature | -55 | 150 | |
| T _L | Lead Temperature (Soldering, 10 seconds) | — | 300 | |

Recommended Operating Conditions

The Input/Output logic timing diagram is shown in Figure 1. For proper operation the device should be used within the recommended conditions. The V_S and V_{SS} offset ratings are tested with all supplies biased at 15V differential. Typical ratings at other bias conditions are shown in Figures 36 and 37.

| Symbol | Definition | Min. | Max. | Units |
|-----------------|--|---------------------|----------------------|-------|
| V _B | High Side Floating Supply Absolute Voltage | V _S + 10 | V _S + 20 | V |
| V _S | High Side Floating Supply Offset Voltage | Note 1 | 600 | |
| V _{HO} | High Side Floating Output Voltage | V _S | V _B | |
| V _{CC} | Low Side Fixed Supply Voltage | 10 | 20 | |
| V _{LO} | Low Side Output Voltage | 0 | V _{CC} | |
| V _{DD} | Logic Supply Voltage | V _{SS} + 3 | V _{SS} + 20 | |
| V _{SS} | Logic Supply Offset Voltage | -5 (Note 2) | 5 | |
| V _{IN} | Logic Input Voltage (HIN, LIN & SD) | V _{SS} | V _{DD} | |
| T _A | Ambient Temperature | -40 | 125 | °C |

Note 1: Logic operational for V_S of -5V to +600V. Logic state held for V_S of -5V to -V_{BS}. (Please refer to the Design Tip DT97-3 for more details).

Note 2: When V_{DD} < 5V, the minimum V_{SS} offset is limited to -V_{DD}.

Dynamic Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, C_L = 1000 pF, T_A = 25°C and V_{SS} = COM unless otherwise specified. The dynamic electrical characteristics are measured using the test circuit shown in Figure 3.

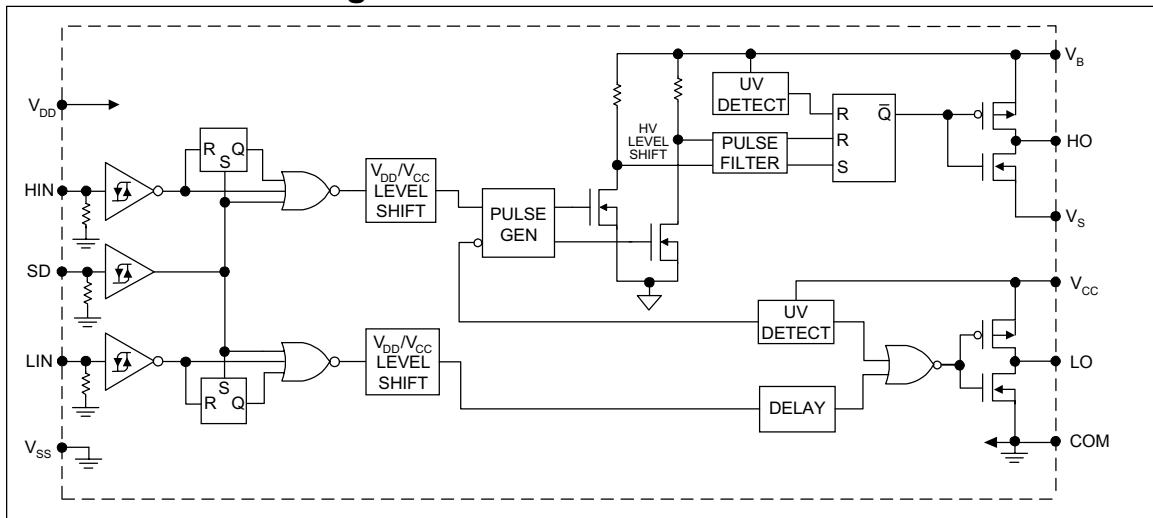
| Symbol | Definition | Figure | Min. | Typ. | Max. | Units | Test Conditions |
|-----------|-------------------------------------|--------|------|------|------|-------|-----------------|
| t_{on} | Turn-On Propagation Delay | 7 | — | 125 | 180 | ns | $V_S = 0V$ |
| t_{off} | Turn-Off Propagation Delay | 8 | — | 105 | 160 | | $V_S = 600V$ |
| t_{sd} | Shutdown Propagation Delay | 9 | — | 105 | 160 | | $V_S = 600V$ |
| t_r | Turn-On Rise Time | 10 | — | 80 | 130 | | |
| t_f | Turn-Off Fall Time | 11 | — | 40 | 65 | | |
| MT | Delay Matching, HS & LS Turn-On/Off | — | — | — | 30 | | |

Static Electrical Characteristics

V_{BIAS} (V_{CC} , V_{BS} , V_{DD}) = 15V, T_A = 25°C and V_{SS} = COM unless otherwise specified. The V_{IH} , V_{TH} and I_{IN} parameters are referenced to V_{SS} and are applicable to all three logic input leads: HIN, LIN and SD. The V_O and I_O parameters are referenced to COM and are applicable to the respective output leads: HO or LO.

| Symbol | Definition | Figure | Min. | Typ. | Max. | Units | Test Conditions |
|-------------|---|--------|------|------|------|---------|---|
| V_{IH} | Logic "1" Input Voltage | 12 | 9.5 | — | — | V | |
| V_{IL} | Logic "0" Input Voltage | 13 | — | — | 6.0 | | |
| V_{OH} | High Level Output Voltage, $V_{BIAS} - V_O$ | 14 | — | — | 100 | mV | $I_O = 0A$ |
| V_{OL} | Low Level Output Voltage, V_O | 15 | — | — | 100 | | $I_O = 0A$ |
| I_{LK} | Offset Supply Leakage Current | 16 | — | — | 50 | μA | $V_B = V_S = 600V$ |
| I_{QBS} | Quiescent V_{BS} Supply Current | 17 | — | 25 | 60 | | $V_{IN} = 0V$ or V_{DD} |
| I_{QCC} | Quiescent V_{CC} Supply Current | 18 | — | 80 | 180 | | $V_{IN} = 0V$ or V_{DD} |
| I_{QDD} | Quiescent V_{DD} Supply Current | 19 | — | 2.0 | 5.0 | | $V_{IN} = 0V$ or V_{DD} |
| I_{IN+} | Logic "1" Input Bias Current | 20 | — | 20 | 40 | | $V_{IN} = V_{DD}$ |
| I_{IN-} | Logic "0" Input Bias Current | 21 | — | — | 1.0 | | $V_{IN} = 0V$ |
| V_{BSUV+} | V_{BS} Supply Undervoltage Positive Going Threshold | 22 | 7.4 | 8.5 | 9.6 | V | |
| V_{BSUV-} | V_{BS} Supply Undervoltage Negative Going Threshold | 23 | 7.0 | 8.1 | 9.2 | | |
| V_{CCUV+} | V_{CC} Supply Undervoltage Positive Going Threshold | 24 | 7.6 | 8.6 | 9.6 | | |
| V_{CCUV-} | V_{CC} Supply Undervoltage Negative Going Threshold | 25 | 7.2 | 8.2 | 9.2 | | |
| I_{O+} | Output High Short Circuit Pulsed Current | 26 | 200 | 250 | — | mA | $V_O = 0V, V_{IN} = V_{DD}$ $PW \leq 10 \mu s$ |
| I_{O-} | Output Low Short Circuit Pulsed Current | 27 | 420 | 500 | — | | $V_O = 15V, V_{IN} = 0V$ $PW \leq 10 \mu s$ |

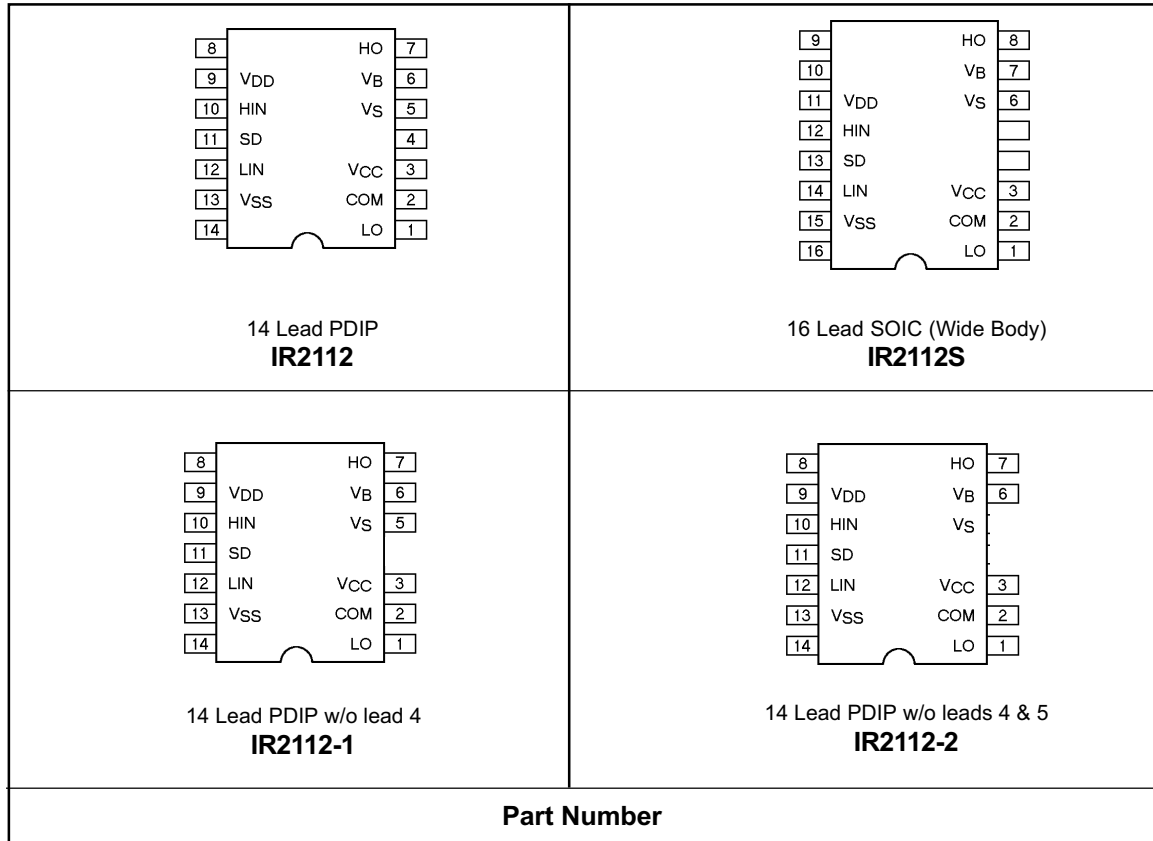
Functional Block Diagram



Lead Definitions

| Symbol | Description |
|-----------------|---|
| V _{DD} | Logic supply |
| HIN | Logic input for high side gate driver output (HO), in phase |
| SD | Logic input for shutdown |
| LIN | Logic input for low side gate driver output (LO), in phase |
| V _{SS} | Logic ground |
| V _B | High side floating supply |
| HO | High side gate drive output |
| V _S | High side floating supply return |
| V _{CC} | Low side supply |
| LO | Low side gate drive output |
| COM | Low side return |

Lead Assignments



IR2112(-1-2)(S)PbF

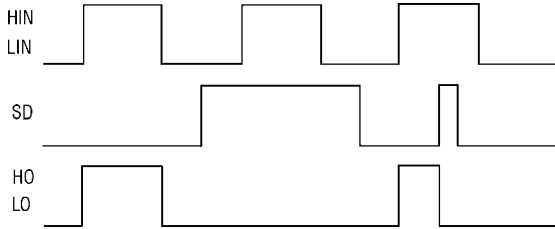


Figure 1. Input/Output Timing Diagram

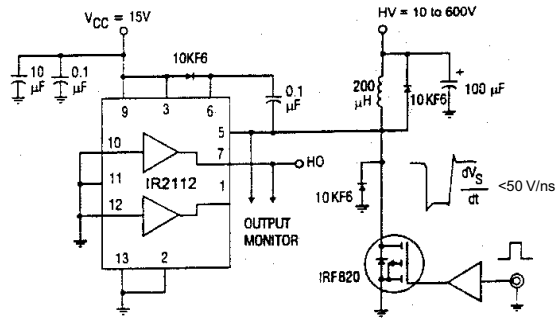


Figure 2. Floating Supply Voltage Transient Test Circuit

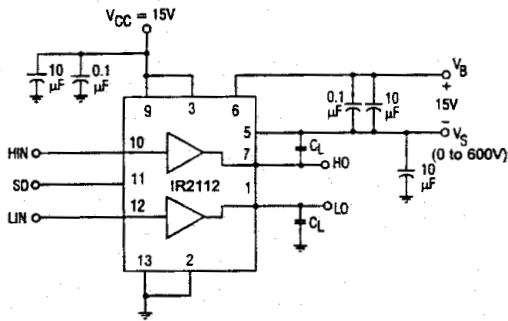


Figure 3. Switching Time Test Circuit

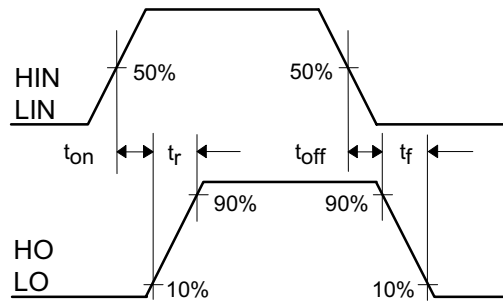


Figure 4. Switching Time Waveform Definition

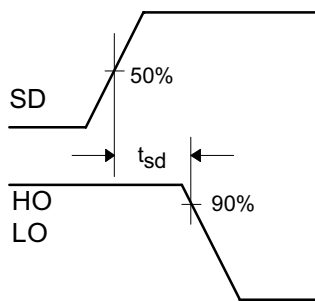


Figure 5. Shutdown Waveform Definitions

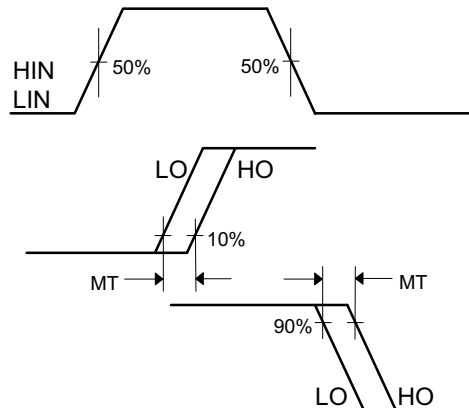


Figure 6. Delay Matching Waveform Definitions

IR2112(-1-2)(S)PbF

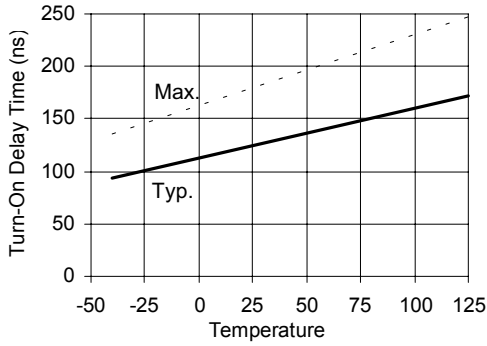


Figure 7A. Turn-On Time vs. Temperature

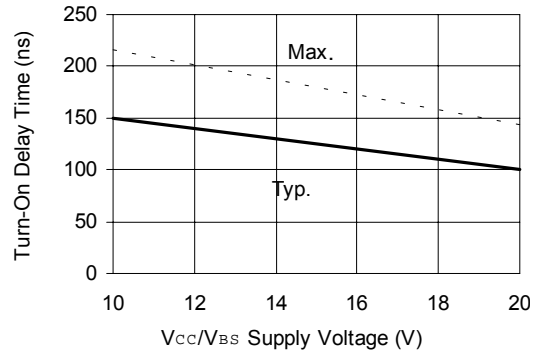


Figure 7B. Turn-On Time vs. V_{CC}/V_{BS} Supply Voltage

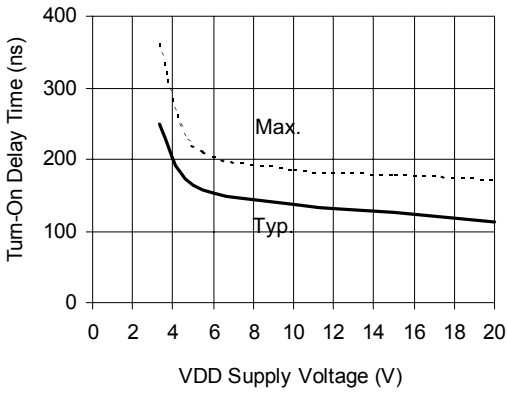


Figure 7C. Turn-On Time vs. V_{DD} Supply Voltage

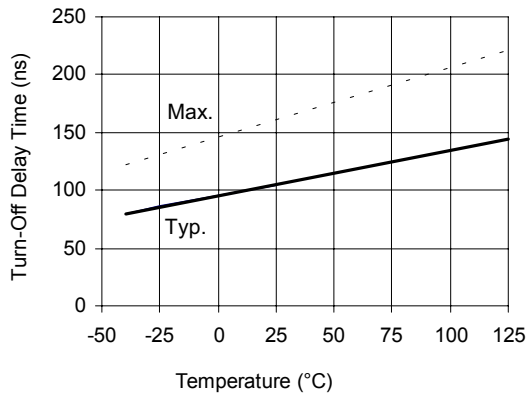


Figure 8A. Turn-Off Time vs. Temperature

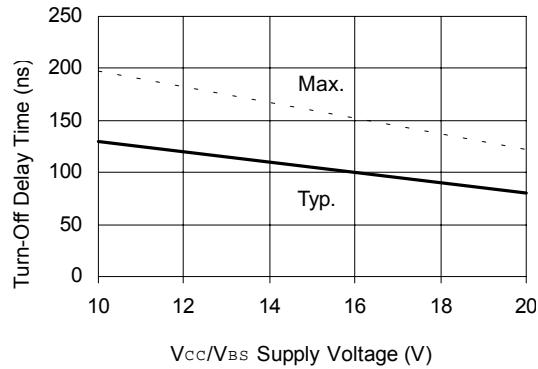


Figure 8B. Turn-Off Time vs. V_{CC}/V_{BS} Supply Voltage

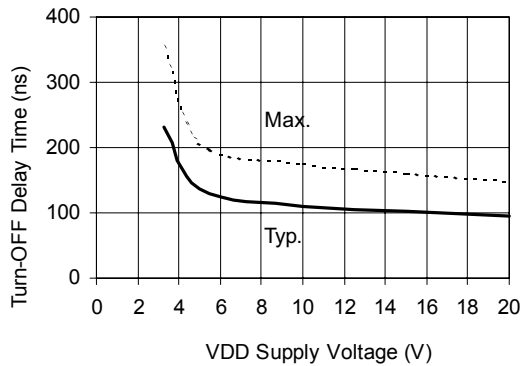


Figure 8C. Turn-Off Time vs. V_{DD} Supply Voltage

IR2112(-1-2)(S)PbF

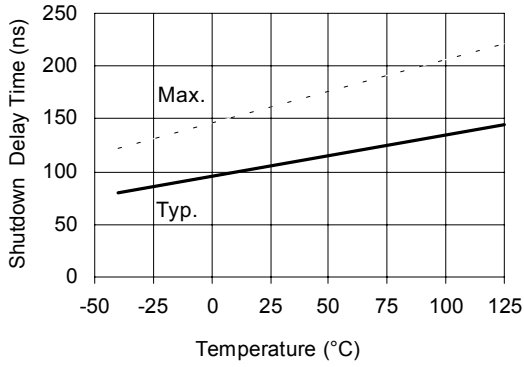


Figure 9A. Shutdown Time vs. Temperature

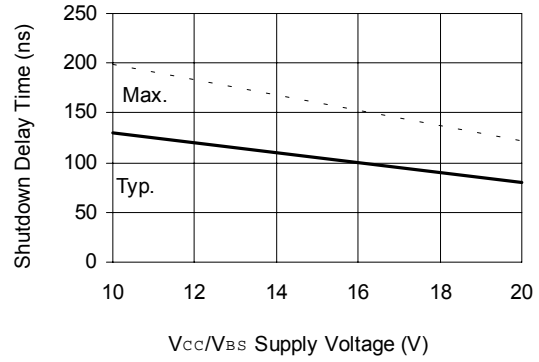


Figure 9B. Shutdown Delay Time vs. Vcc/VBs Supply Voltage

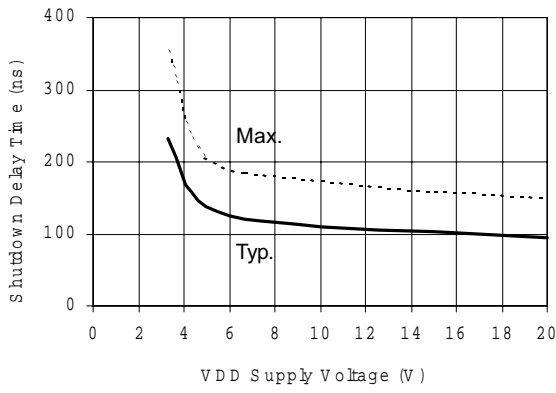


Figure 9C. Shutdown Time vs. VDD Supply Voltage

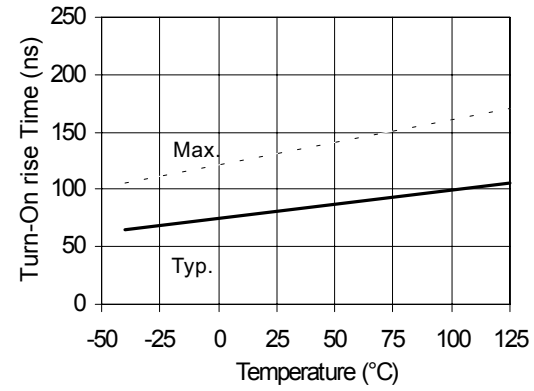


Figure 10A. Turn-On Rise Time vs. Temperature

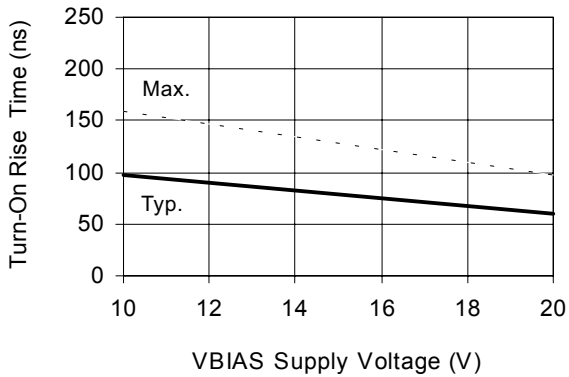


Figure 10B. Turn-On Rise Time vs. Voltage

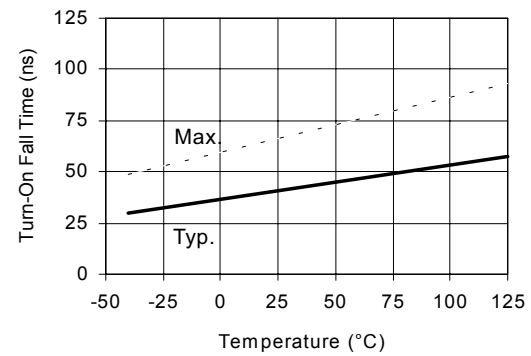


Figure 11A Turn-On Fall Time vs. Temperature

IR2112(-1-2)(S)PbF

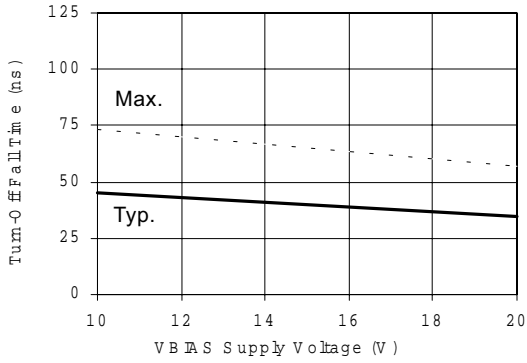


Figure 11B. Turn-Off Fall Time vs. Voltage

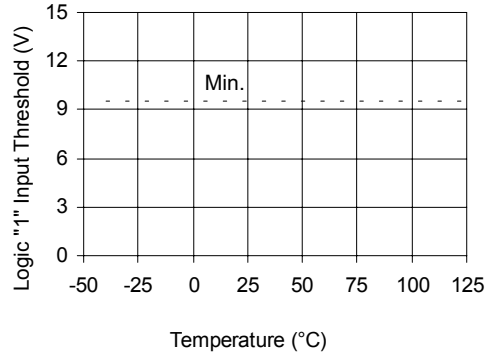


Figure 12A. Logic "1" Input Threshold vs. Temperature

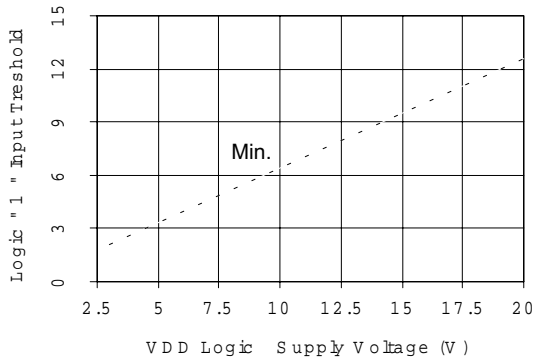


Figure 12B. Logic "1" Input Threshold vs. Voltage

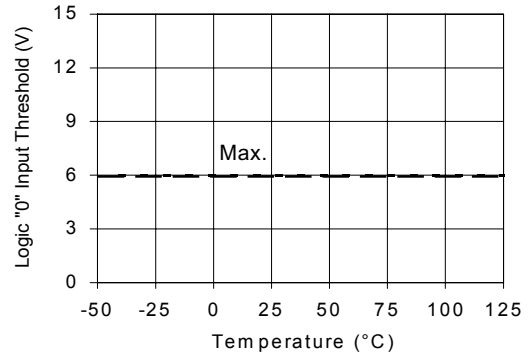


Figure 13A. Logic "0" Input Threshold vs. Temperature

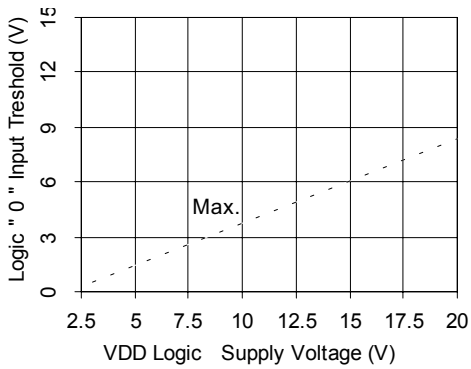


Figure 13B. Logic "0" Input Threshold vs. Voltage

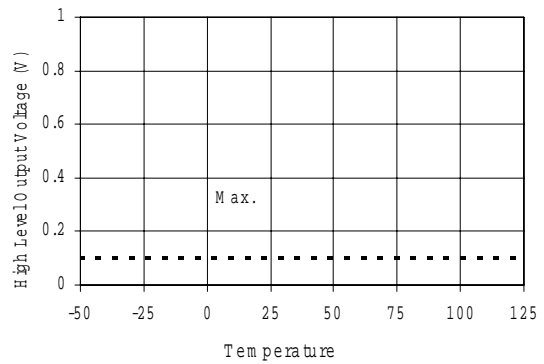


Figure 14A. High Level Output vs. Temperature

IR2112(-1-2)(S)PbF

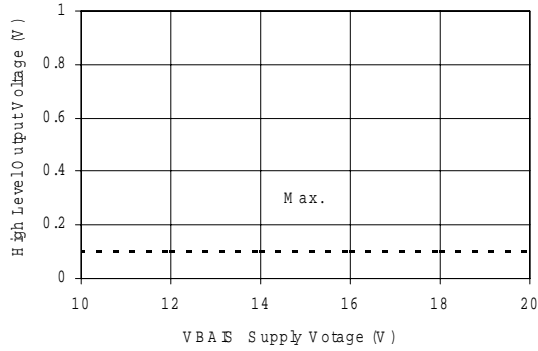


Figure 14B. High Level Output vs. Voltage

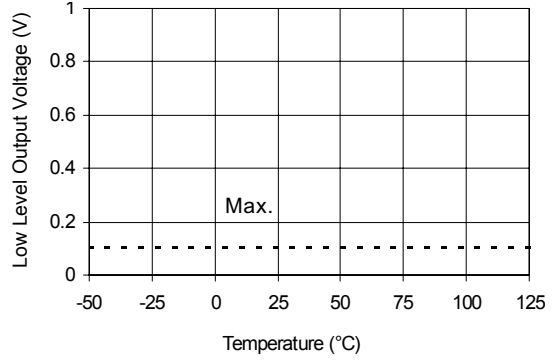


Figure 15A. Low Level Output vs. Temperature

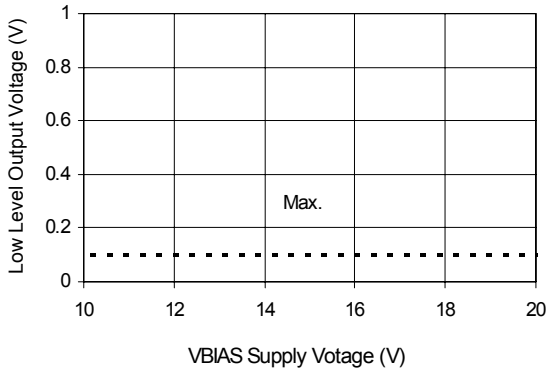


Figure 15B. Low Level Output vs. Voltage

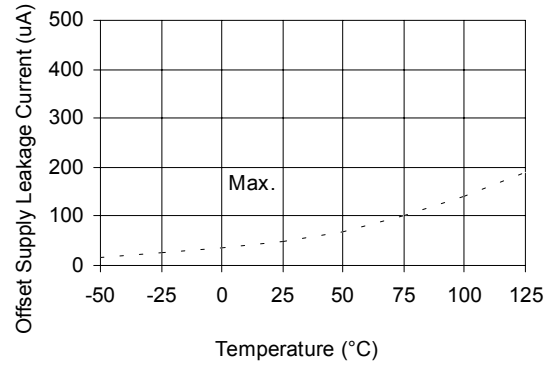


Figure 16A. Offset Supply Current vs. Temperature

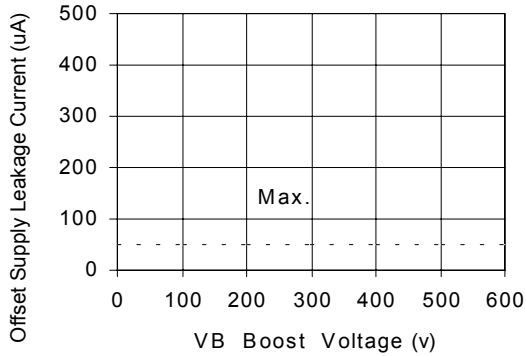


Figure 16B. Offset Supply Current vs. Voltage

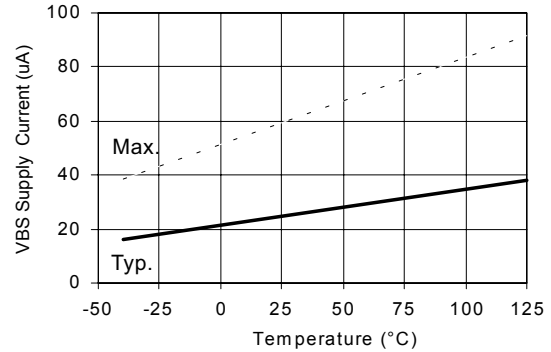


Figure 17A. Vbs Supply Current vs. Temperature

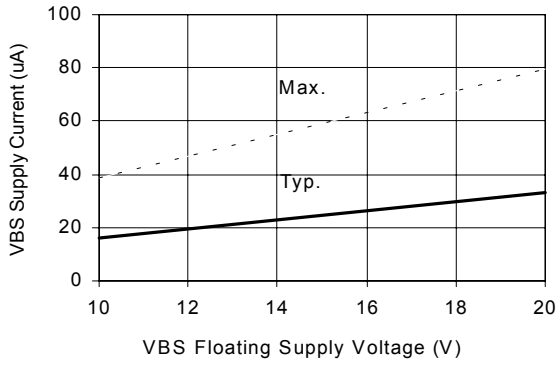


Figure 17B. VBS Supply Current vs. Voltage

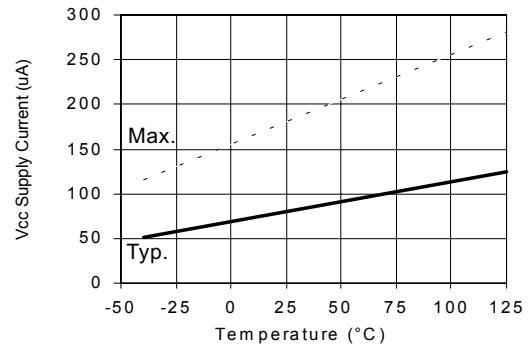


Figure 18A. VCC Supply Current vs. Temperature

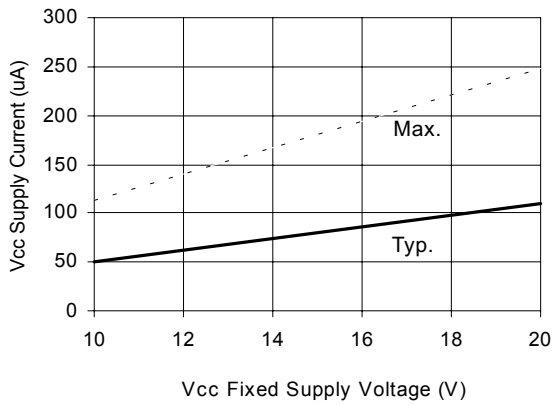


Figure 18B. VCC Supply Current vs. Voltage

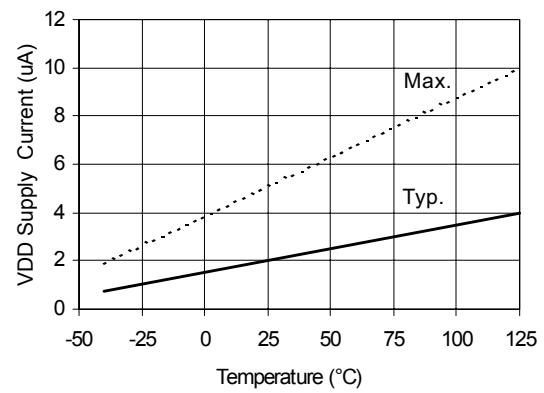


Figure 19A. VDD Supply Current vs. Temperature

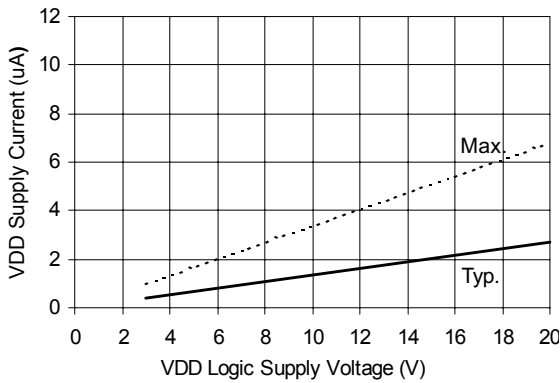


Figure 19B. VDD Supply Current vs. VDD Voltage

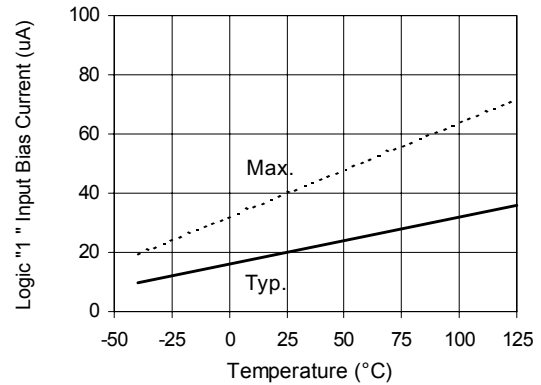


Figure 20A. Logic "1" Input Current vs. Temperature

IR2112(-1-2)(S)PbF

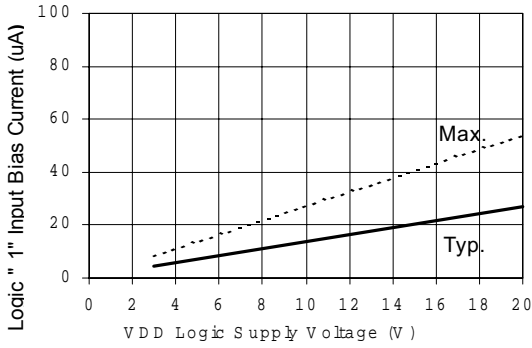


Figure 20B. Logic "1" Input Current vs. V_{DD} Voltage

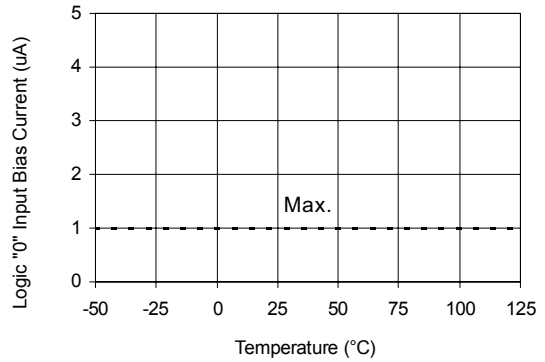


Figure 21A. Logic "0" Input Current vs. Temperature

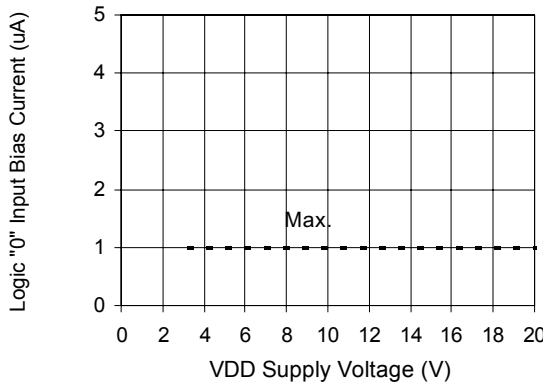


Figure 21B. Logic "0" Input Current vs. V_{DD} Voltage

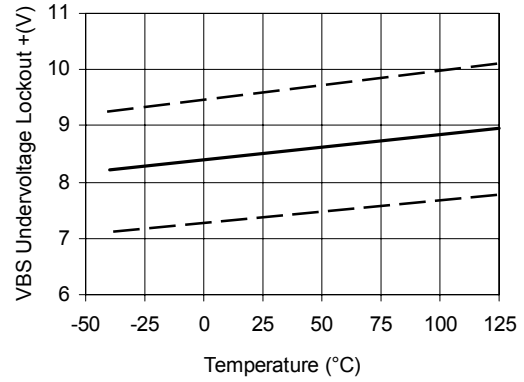


Figure 22. V_{bs} Undervoltage (+) vs. Temperature

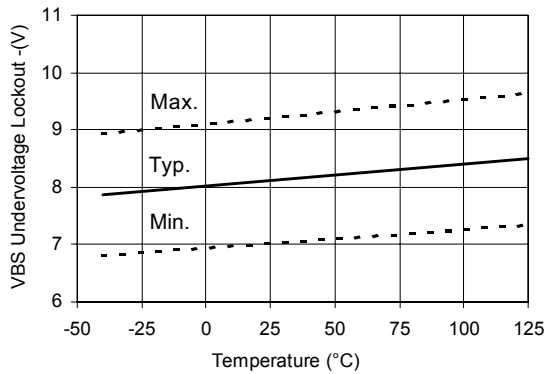


Figure 23. V_{bs} Undervoltage (-) vs. Temperature

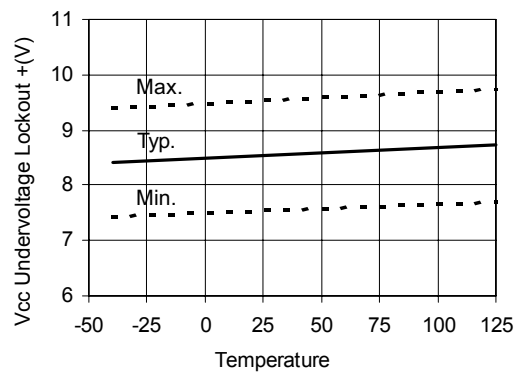


Figure 24. V_{cc} Undervoltage (+) vs. Temperature

IR2112(-1-2)(S)PbF

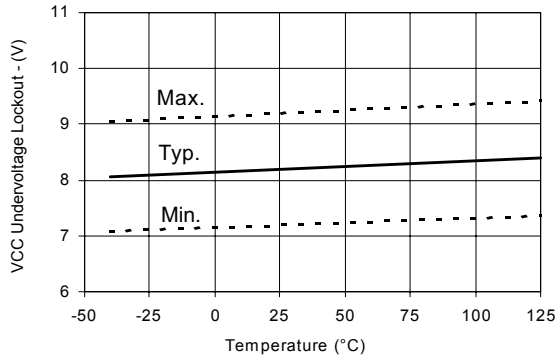


Figure 25. Vcc Undervoltage (-) vs. Temperature

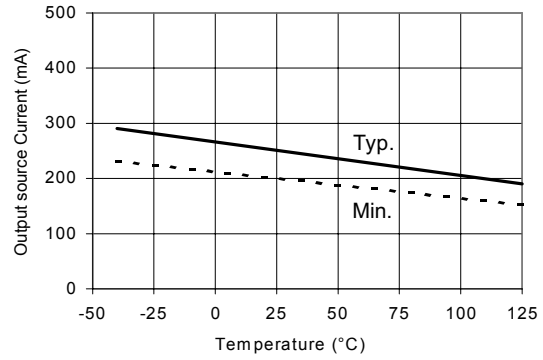


Figure 26A. Output Source Current vs. Temperature

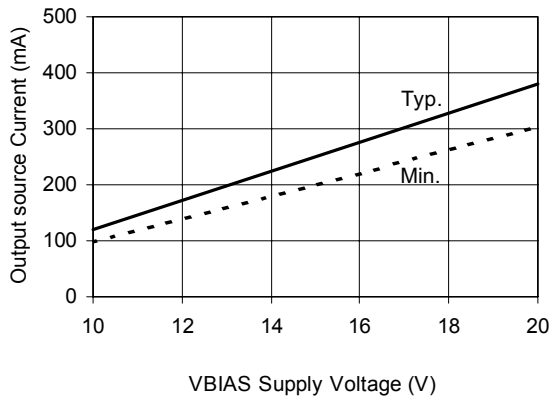


Figure 26B. Output Source Current vs. Voltage

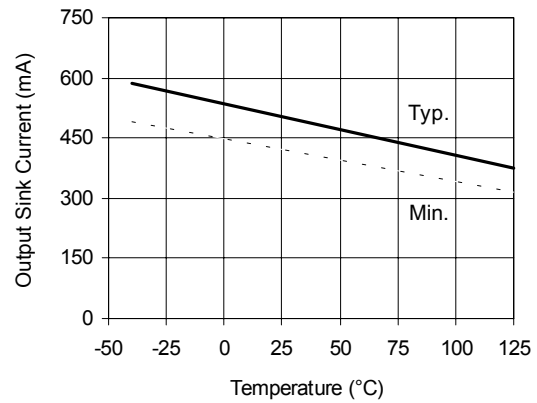


Figure 27A. Output Sink Current vs. Temperature

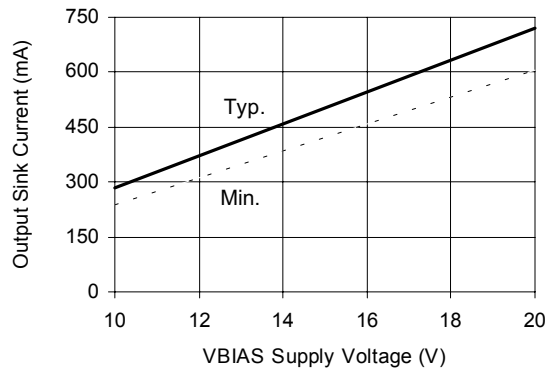


Figure 27B. Output Sink Current vs. Voltage

IR2112(-1-2)(S)PbF

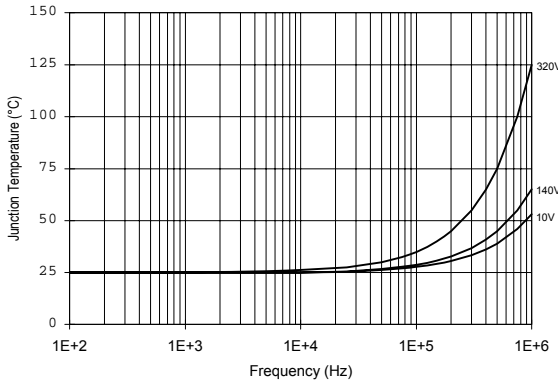


Figure 28. IR2112 T_J vs. Frequency (IRFBC20)
R_{GATE} = 33Ω, V_{CC} = 15V

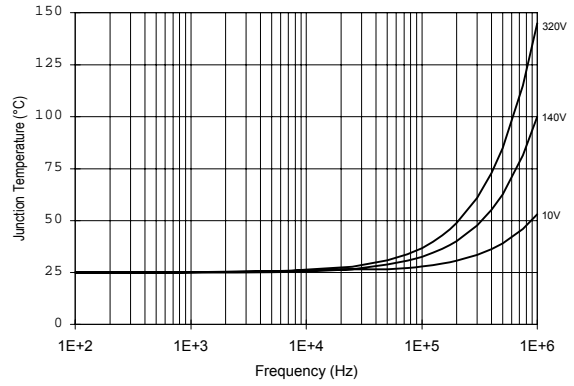


Figure 29. IR2112 T_J vs. Frequency (IRFBC30)
R_{GATE} = 22Ω, V_{CC} = 15V

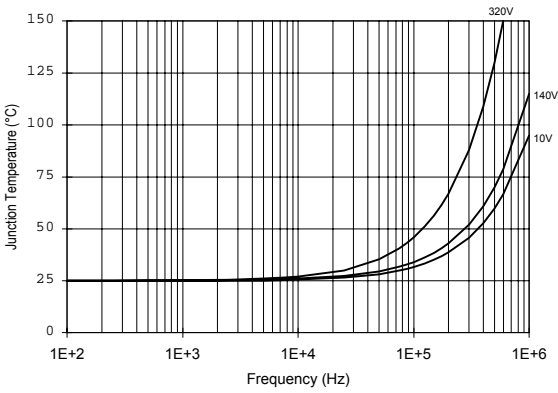


Figure 30. IR2112 T_J vs. Frequency (IRFBC40)
R_{GATE} = 15Ω, V_{CC} = 15V

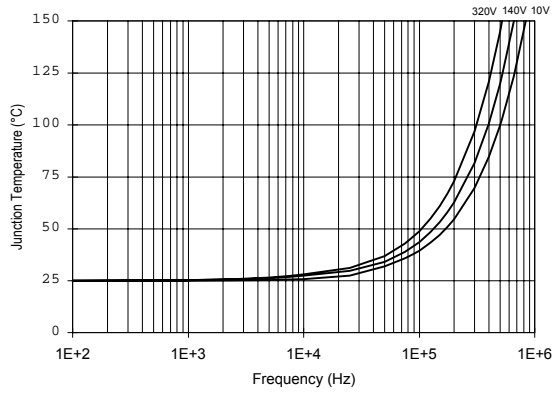


Figure 31. IR2112 T_J vs. Frequency (IRFPE50)
R_{GATE} = 10Ω, V_{CC} = 15V

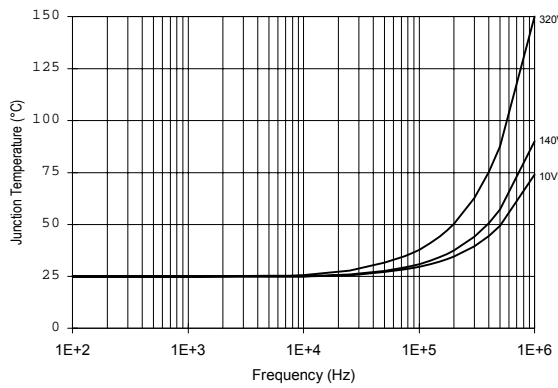


Figure 32. IR2112S T_J vs. Frequency (IRFBC20)
R_{GATE} = 33Ω, V_{CC} = 15V

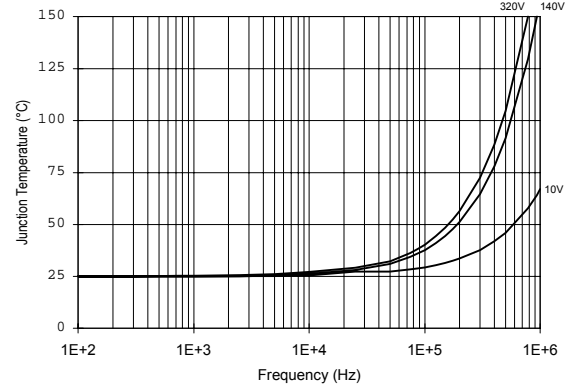


Figure 33. IR2112S T_J vs. Frequency (IRFBC30)
R_{GATE} = 22Ω, V_{CC} = 15V

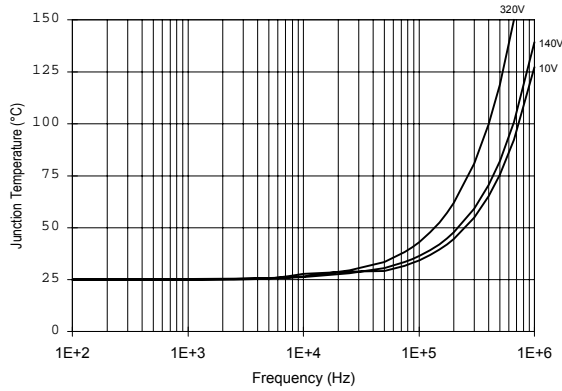


Figure 34. IR2112S T_J vs. Frequency (IRFBC40)
 $R_{GATE} = 15\Omega$, $V_{CC} = 15V$

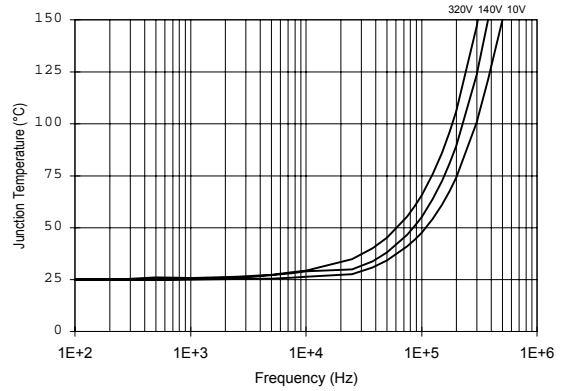


Figure 35. IR2112S T_J vs. Frequency (IRFPE50)
 $R_{GATE} = 10\Omega$, $V_{CC} = 15V$

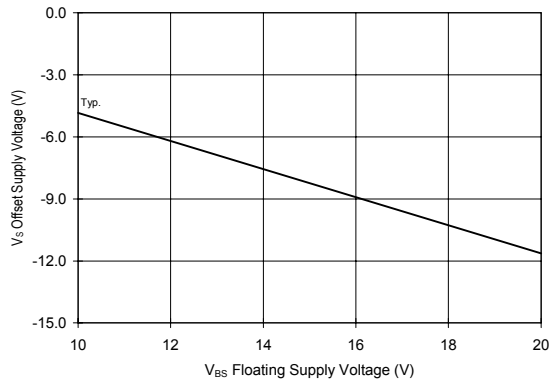


Figure 36. Maximum V_S Negative Offset vs. V_{BS} Supply Voltage

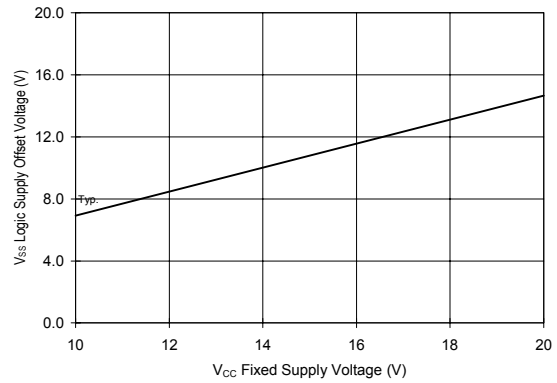
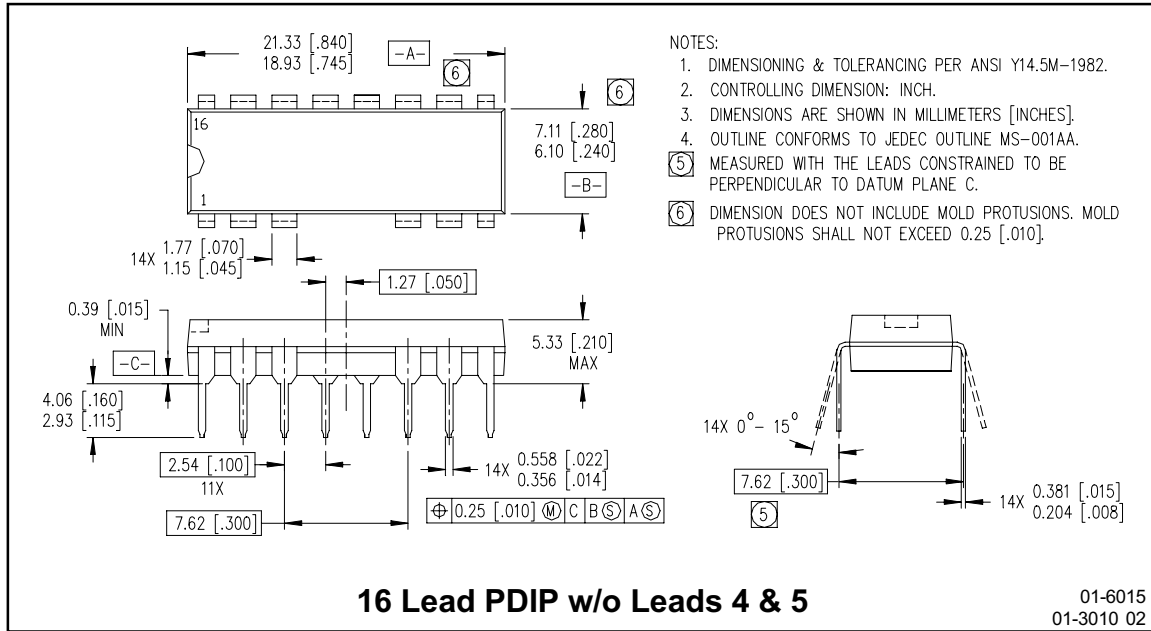
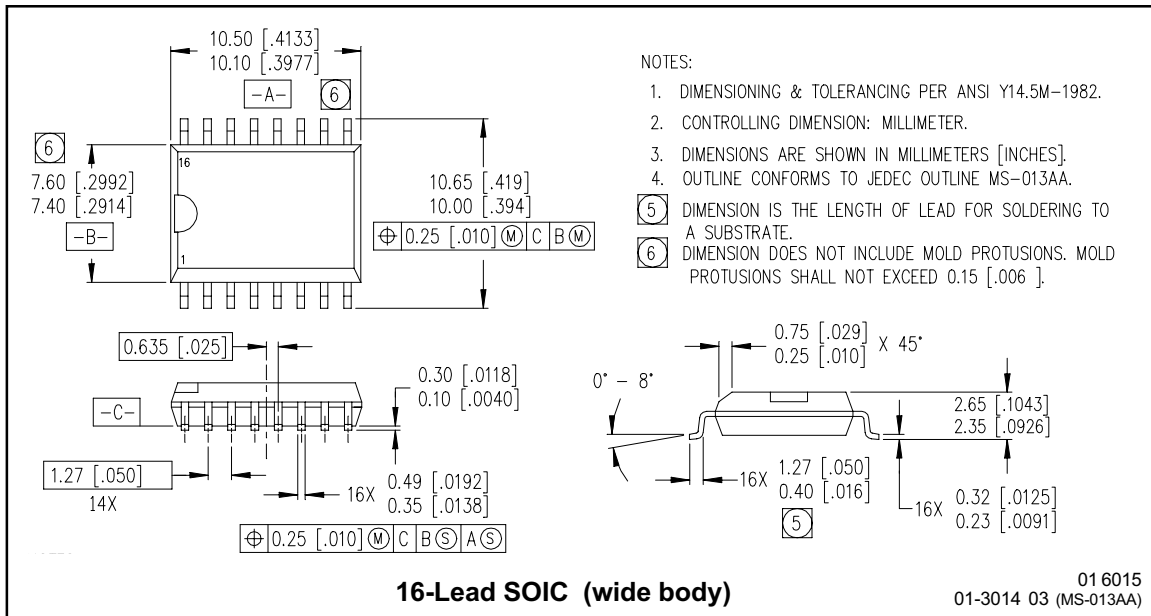


Figure 37. Maximum V_{SS} Positive Offset vs. V_{CC} Supply Voltage



NOTES:

1. DIMENSIONING & TOLERANCING PER ANSI Y14.5M-1982.
2. CONTROLLING DIMENSION: INCH.
3. DIMENSIONS ARE SHOWN IN MILLIMETERS [INCHES].
4. OUTLINE CONFORMS TO JEDEC OUTLINE MS-001AA.
- ⑤ MEASURED WITH THE LEADS CONSTRAINED TO BE PERPENDICULAR TO DATUM PLANE C.
- ⑥ DIMENSION DOES NOT INCLUDE MOLD PROTUSIONS. MOLD PROTUSIONS SHALL NOT EXCEED 0.25 [.010].



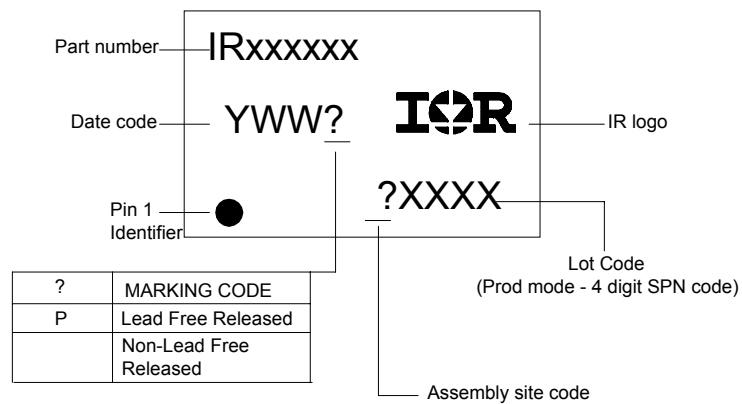
NOTES:

1. DIMENSIONING & TOLERANCING PER ANSI Y14.5M-1982.
2. CONTROLLING DIMENSION: MILLIMETER.
3. DIMENSIONS ARE SHOWN IN MILLIMETERS [INCHES].
4. OUTLINE CONFORMS TO JEDEC OUTLINE MS-013AA.
- ⑤ DIMENSION IS THE LENGTH OF LEAD FOR SOLDERING TO A SUBSTRATE.
- ⑥ DIMENSION DOES NOT INCLUDE MOLD PROTUSIONS. MOLD PROTUSIONS SHALL NOT EXCEED 0.15 [.006].

IR2112(-1-2)(S)PbF

International
IR Rectifier

LEADFREE PART MARKING INFORMATION



ORDER INFORMATION

Part only available Leadfree

14-Lead PDIP IR2112 order IR2112PbF
14-Lead PDIP IR2112-1 order IR2112-1PbF
14-Lead PDIP IR2112-2 order IR2112-2PbF
16-Lead SOIC IR2112S order IR2112SPbF

International
IR Rectifier

IR WORLD HEADQUARTERS: 233 Kansas St., El Segundo, California 90245 Tel: (310) 252-7105

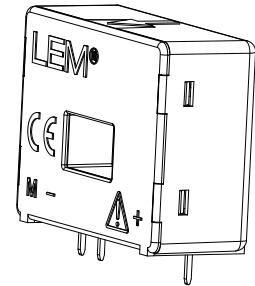
This product has been qualified per industrial level

Data and specifications subject to change without notice. 3/23/2005

Current Transducer LA 55-P

For the electronic measurement of currents: DC, AC, pulsed..., with galvanic isolation between the primary circuit (high power) and the secondary circuit (electronic circuit).

$I_{PN} = 50 \text{ A}$



Electrical data

| | | | | | | | | |
|----------|----------------------------------|------------------------------------|-----------------------------|--------------------------|-------------------|-------------------|------------------|----------|
| I_{PN} | Primary nominal current rms | 50 | A | | | | | |
| I_{PM} | Primary current, measuring range | 0 .. ± 70 | A | | | | | |
| R_M | Measuring resistance | $T_A = 70^\circ\text{C}$ | | $T_A = 85^\circ\text{C}$ | | | | |
| | | $R_{M \min}$ | $R_{M \max}$ | $R_{M \min}$ | $R_{M \max}$ | | | |
| | | with $\pm 12 \text{ V}$ | @ $\pm 50 \text{ A}_{\max}$ | 10 | 100 | 60 | 95 | Ω |
| | | | @ $\pm 70 \text{ A}_{\max}$ | 10 | 50 | 60 ¹⁾ | 60 ¹⁾ | Ω |
| | with $\pm 15 \text{ V}$ | @ $\pm 50 \text{ A}_{\max}$ | 50 | 160 | 135 | 155 | Ω | |
| | | @ $\pm 70 \text{ A}_{\max}$ | 50 | 90 | 135 ²⁾ | 135 ²⁾ | Ω | |
| I_{SN} | Secondary nominal current rms | 50 | mA | | | | | |
| K_N | Conversion ratio | 1 : 1000 | | | | | | |
| V_C | Supply voltage ($\pm 5 \%$) | $\pm 12 \dots 15$ | V | | | | | |
| I_C | Current consumption | 10 (@ $\pm 15 \text{ V}$) + I_S | mA | | | | | |

Accuracy - Dynamic performance data

| | | | | |
|--------------------------------|--|---|------------|------------------|
| X | Accuracy @ $I_{PN}, T_A = 25^\circ\text{C}$ | @ $\pm 15 \text{ V} (\pm 5 \%)$ | ± 0.65 | % |
| | | @ $\pm 12 \dots 15 \text{ V} (\pm 5 \%)$ | ± 0.90 | % |
| ϵ_L | Linearity error | | < 0.15 | % |
| I_O | Offset current @ $I_p = 0, T_A = 25^\circ\text{C}$ | Typ | | Max |
| | | | | ± 0.2 |
| I_{OM} | Magnetic offset current ³⁾ @ $I_p = 0$ and specified R_M after an overload of $3 \times I_{PN}$ | | | ± 0.3 |
| | | | | mA |
| I_{OT} | Temperature variation of I_O | - $25^\circ\text{C} \dots + 85^\circ\text{C}$ | ± 0.1 | ± 0.6 |
| | | - $40^\circ\text{C} \dots - 25^\circ\text{C}$ | ± 0.2 | ± 1.0 |
| t_{ra} | Reaction time to 10 % of I_{PN} step | | < 500 | ns |
| t_r | Response time to 90 % of I_{PN} step | | < 1 | μs |
| di/dt | di/dt accurately followed | | > 200 | A/ μs |
| BW | Frequency bandwidth (-1 dB) | | DC .. 200 | kHz |

General data

| | | | |
|-------------------------|-------------------------------|----------------------------|------------------|
| T_A | Ambient operating temperature | - 40 .. + 85 | $^\circ\text{C}$ |
| T_S | Ambient storage temperature | - 40 .. + 90 | $^\circ\text{C}$ |
| R_S | Secondary coil resistance | @ $T_A = 70^\circ\text{C}$ | 80 |
| | | @ $T_A = 85^\circ\text{C}$ | 85 |
| m | Mass | 18 | g |
| | Standards | EN 50178: 1997 | |

Features

- Closed loop (compensated) current transducer using the Hall effect
- Printed circuit board mounting
- Isolated plastic case recognized according to UL 94-V0.

Advantages

- Excellent accuracy
- Very good linearity
- Low temperature drift
- Optimized response time
- Wide frequency bandwidth
- No insertion losses
- High immunity to external interference
- Current overload capability.

Applications

- AC variable speed drives and servo motor drives
- Static converters for DC motor drives
- Battery supplied applications
- Uninterruptible Power Supplies (UPS)
- Switched Mode Power Supplies (SMPS)
- Power supplies for welding applications.

Application domain

- Industrial.

Notes: ¹⁾ Measuring range limited to $\pm 60 \text{ A}_{\max}$

²⁾ Measuring range limited to $\pm 55 \text{ A}_{\max}$

³⁾ Result of the coercive field of the magnetic circuit.

Current Transducer LA 55-P

Isolation characteristics

| | | | |
|-------------|---|-----|----|
| V_d | Rms voltage for AC isolation test, 50 Hz, 1 min | 2.5 | kV |
| \hat{V}_w | Impulse withstand voltage 1.2/50 μ s | 5.7 | kV |
| | | Min | |
| dCp | Creepage distance | 5 | mm |
| dCI | Clearance distance | 5 | mm |
| CTI | Comparative Tracking Index (group IIIa) | 175 | |

Applications examples

According to **EN 50178** and **IEC 61010-1** standards and following conditions:

- Over voltage category OV 3
- Pollution degree PD2
- Non-uniform field

| | EN 50178 | IEC 61010-1 |
|---|-------------------------|-----------------|
| dCp, dCI, \hat{V}_w | Rated isolation voltage | Nominal voltage |
| Single isolation | 500 V | 500 V |
| Reinforced isolation | 250 V | 250 V |

Safety



This transducer must be used in electric/electronic equipment with respect to applicable standards and safety requirements in accordance with the manufacturer's operating instructions.



Caution, risk of electrical shock

When operating the transducer, certain parts of the module can carry hazardous voltage (eg. primary busbar, power supply).

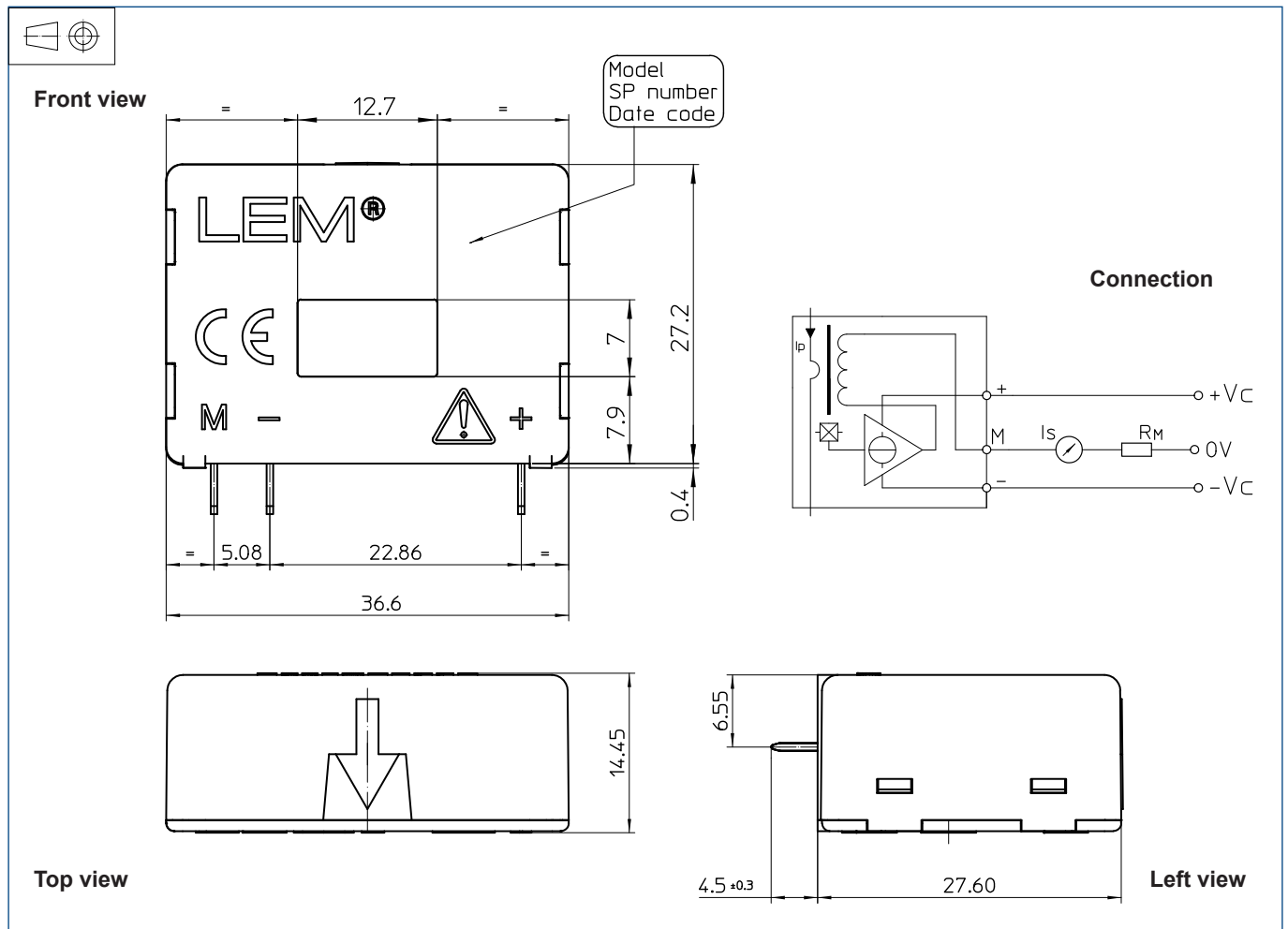
Ignoring this warning can lead to injury and/or cause serious damage.

This transducer is a build-in device, whose conducting parts must be inaccessible after installation.

A protective housing or additional shield could be used.

Main supply must be able to be disconnected.

Dimensions LA 55-P (in mm. 1 mm = 0.0394 inch)



Mechanical characteristics

- General tolerance ± 0.2 mm
- Primary through-hole 12.7 x 7 mm
- Fastening & connection of secondary 3 pins
0.63 x 0.56 mm
- Recommended PCB hole 0.9 mm

Remarks

- I_s is positive when I_p flows in the direction of the arrow.
- Temperature of the primary conductor should not exceed 90°C.
- Dynamic performances (di/dt and response time) are best with a single bar completely filling the primary hole.
- In order to achieve the best magnetic coupling, the primary windings have to be wound over the top edge of the device.
- This is a standard model. For different versions (supply voltages, turns ratios, unidirectional measurements...), please contact us.

Single Channel, High Speed Optocouplers

Technical Data

6N135/6
HCNW135/6
HCNW4502/3
HCPL-0452/3
HCPL-0500/1
HCPL-4502/3

Features

- 15 kV/ μ s Minimum Common Mode Transient Immunity at $V_{CM} = 1500$ V (4503/0453)
- High Speed: 1 Mb/s
- TTL Compatible
- Available in 8-Pin DIP, SO-8, Widebody Packages
- Open Collector Output
- Guaranteed Performance from Temperature: 0°C to 70°C
- Safety Approval
 UL Recognized – 2500 V rms for 1 minute (5000 V rms for 1 minute for HCNW and Option 020 devices) per UL1577
 CSA Approved
 VDE 0884 Approved
 $-V_{IORM} = 630$ V peak for HCPL-4503#060
 $-V_{IORM} = 1414$ V peak for HCNW devices
 BSI Certified (HCNW devices only)
- Dual Channel Version Available (253X/4534/053X/0534)
- MIL-STD-1772 Version Available (55XX/65XX/4N55)

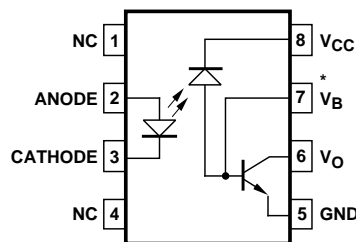
Applications

- High Voltage Isolation
- Video Signal Isolation
- Power Transistor Isolation in Motor Drives
- Line Receivers
- Feedback Element in Switched Mode Power Supplies
- High Speed Logic Ground Isolation – TTL/TTL, TTL/CMOS, TTL/LSTTL
- Replaces Pulse Transformers
- Replaces Slow Phototransistor Isolators
- Analog Signal Ground Isolation

Description

These diode-transistor optocouplers use an insulating layer between a LED and an integrated photodetector to provide electrical insulation between input and output. Separate connections for the photodiode bias and output-transistor collector increase the speed up to a hundred times that of a conventional phototransistor coupler by reducing the base-collector capacitance.

Functional Diagram



TRUTH TABLE (POSITIVE LOGIC)

| LED | V_O |
|-----|-------|
| ON | LOW |
| OFF | HIGH |

* NOTE: FOR 4502/3, 0452/3, PIN 7 IS NOT CONNECTED.

A 0.1 μ F bypass capacitor must be connected between pins 5 and 8.

CAUTION: It is advised that normal static precautions be taken in handling and assembly of this component to prevent damage and/or degradation which may be induced by ESD.

These single channel optocouplers are available in 8-Pin DIP, SO-8 and Widebody package configurations.

The 6N135, HCPL-0500, and HCNW135 are for use in TTL/CMOS, TTL/LSTTL or wide bandwidth analog applications. Current transfer ratio (CTR) for these devices is 7% minimum at $I_F = 16$ mA.

The 6N136, HCPL-0501, and HCNW136 are designed for high speed TTL/TTL applications. A standard 16 mA TTL sink current through the input LED will provide enough output current for 1 TTL load and a 5.6 k Ω pull-up resistor. CTR for these devices is 19% minimum at $I_F = 16$ mA.

The HCPL-4502, HCPL-0452, and HCNW4502 provide the electrical and switching performance of the 6N136, HCPL-0501, and HCNW136 with increased ESD protection.

The HCPL-4503, HCPL-0453, and HCNW4503 are similar to the HCPL-4502, HCPL-0452, and HCNW4502 optocouplers but have increased common mode transient immunity of 15 kV/ μ s minimum at $V_{CM} = 1500$ V guaranteed.

Selection Guide

| Minimum CMR | | Current Transfer Ratio (%) | 8-Pin DIP (300 Mil) | | Small-Outline SO-8 | | Widebody (400 Mil) | Hermetic |
|--------------------|--------------|----------------------------|------------------------|-----------------------|-------------------------|-----------------------|------------------------|-----------------------------------|
| dV/dt (V/ μ s) | V_{CM} (V) | | Single Channel Package | Dual Channel Package* | Single Channel Package | Dual Channel Package* | Single Channel Package | Single and Dual Channel Packages* |
| 1,000 | 10 | 7 | 6N135 | HCPL-2530 | HCPL-0500 | HCPL-0530 | HCNW135 | |
| | | 19 | 6N136 HCPL-4502† | HCPL-2531 | HCPL-0501 HCPL-0452† | HCPL-0531 | HCNW136 HCNW4502† | |
| 15,000 | 1500 | 19 | HCPL-4503† | HCPL-4534 | HCPL-0453† | HCPL-0534 | HCNW4503† | |
| 1,000 | 10 | 9 | | | | | | HCPL-55XX HCPL-65XX 4N55 |

*Technical data for these products are on separate HP publications.

†Pin 7, transistor base, is not connected.

Ordering Information

Specify Part Number followed by Option Number (if desired).

Example:

HCPL-4503#XXX

- 020 = UL 5000 V rms/1 Minute Option*
- 060 = VDE 0884 $V_{IORM} = 630 V_{peak}$ Option**
- 300 = Gull Wing Surface Mount Option†
- 500 = Tape and Reel Packaging Option

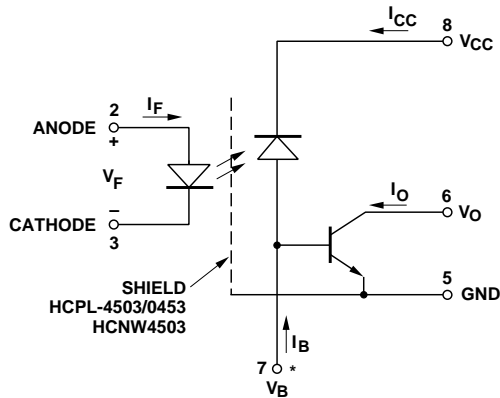
Option data sheets available. Contact your Hewlett-Packard sales representative or authorized distributor for information.

*For 6N135/6 and HCPL-4502/3 only.

**For HCPL-4503 only. Combination of Option 020 and Option 060 is not available.

†Gull wing surface mount option applies to through hole parts only.

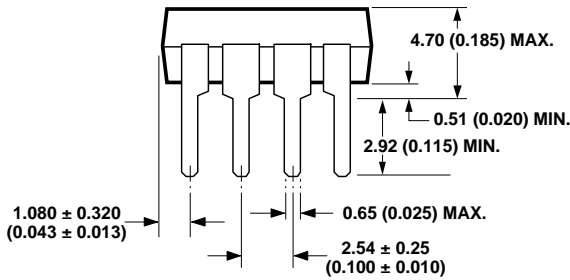
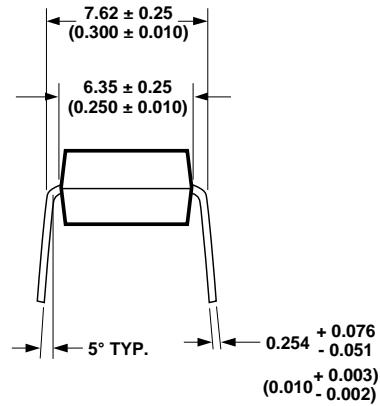
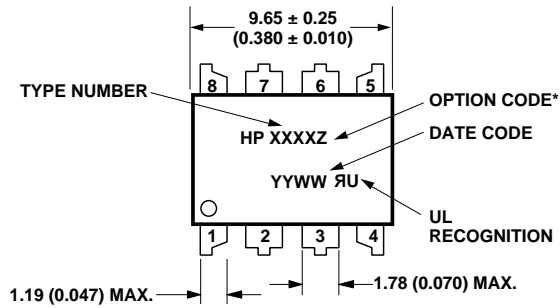
Schematic



* NOTE: FOR HCPL-4502/-3, HCPL-0452/3,
HCNW4502/3, PIN 7 IS NOT CONNECTED.

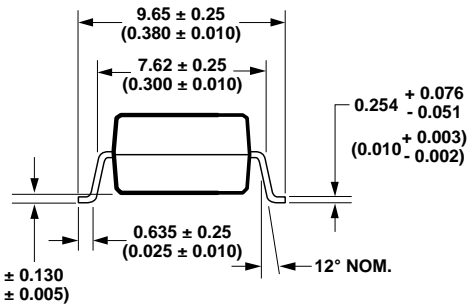
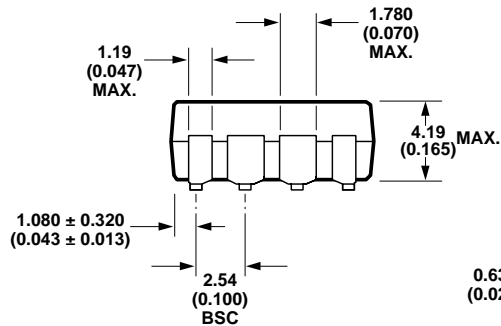
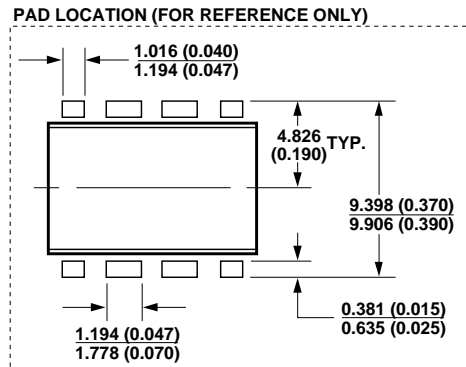
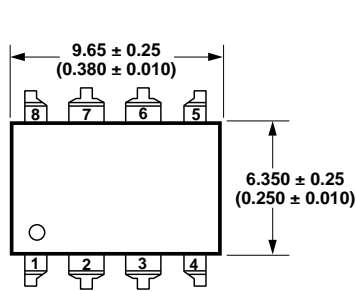
Package Outline Drawings

8-Pin DIP Package (6N135/6, HCPL-4502/3)



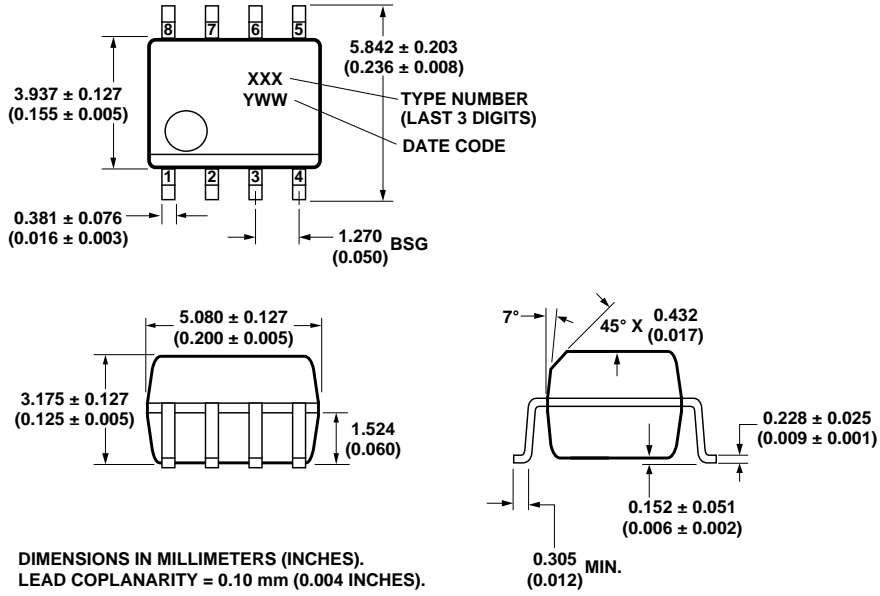
DIMENSIONS IN MILLIMETERS AND (INCHES).
 * MARKING CODE LETTER FOR OPTION NUMBERS.
 "L" = OPTION 020
 "V" = OPTION 060
 OPTION NUMBERS 300 AND 500 NOT MARKED.

8-Pin DIP Package with Gull Wing Surface Mount Option 300 (6N135/6, HCPL-4502/3)

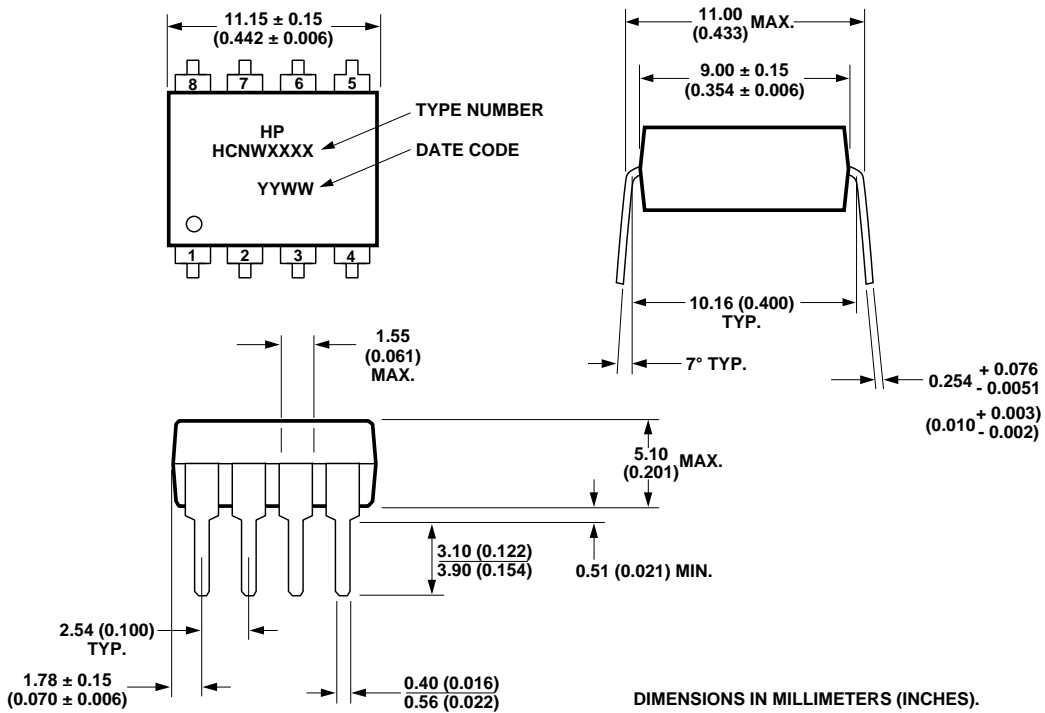


DIMENSIONS IN MILLIMETERS (INCHES).
 LEAD COPLANARITY = 0.10 mm (0.004 INCHES).

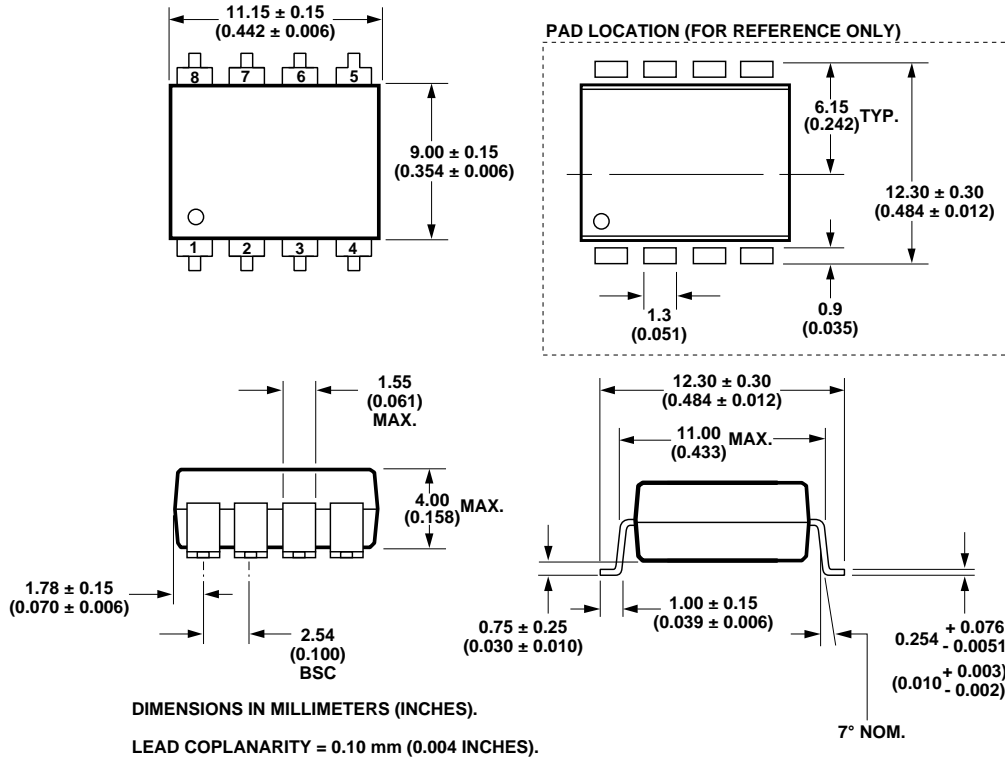
Small Outline SO-8 Package (HCPL-0500/1, HCPL-0452/3)



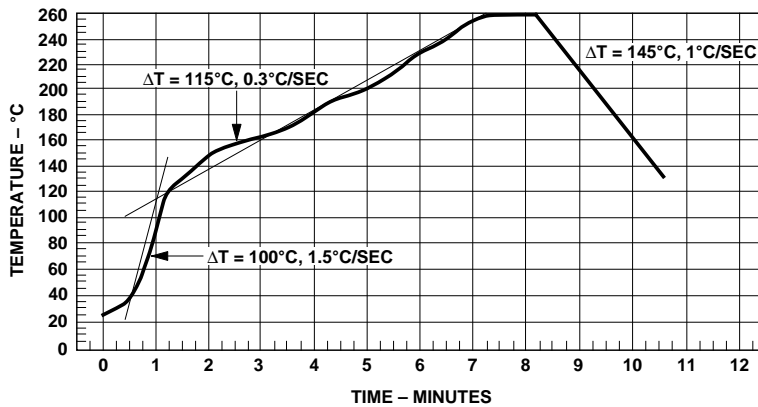
8-Pin Widebody DIP Package (HCNW135/6, HCNW4502/3)



8-Pin Widebody DIP Package with Gull Wing Surface Mount Option 300 (HCNW135/6, HCNW4502/3)



Solder Reflow Temperature Profile (HCPL-0500/1, HCPL-0452/3, and Gull Wing Surface Mount Option Parts)



Note: Use of Non-Chlorine Activated Fluxes is Recommended.

Regulatory Information

The devices contained in this data sheet have been approved by the following organizations:

UL

Recognized under UL 1577, Component Recognition Program, File E55361.

CSA

Approved under CSA Component Acceptance Notice #5, File CA 88324.

VDE

Approved according to VDE 0884/06.92 (HCNW and Option 060 devices only).

BSI

Certification according to BS451:1994, (BS EN60065:1994); BS EN60950:1992 (BS7002:1992) and EN41003:1993 for Class II applications (HCNW devices only).

Insulation and Safety Related Specifications

| Parameter | Symbol | 8-Pin DIP (300 Mil) Value | SO-8 Value | Widebody (400 Mil) Value | Units | Conditions |
|---|--------|---------------------------------|---------------|--------------------------------|-------|--|
| Minimum External Air Gap (External Clearance) | L(101) | 7.1 | 4.9 | 9.6 | mm | Measured from input terminals to output terminals, shortest distance through air. |
| Minimum External Tracking (External Creepage) | L(102) | 7.4 | 4.8 | 10.0 | mm | Measured from input terminals to output terminals, shortest distance path along body. |
| Minimum Internal Plastic Gap (Internal Clearance) | | 0.08 | 0.08 | 1.0 | mm | Through insulation distance, conductor to conductor, usually the direct distance between the photoemitter and photodetector inside the optocoupler cavity. |
| Minimum Internal Tracking (Internal Creepage) | | NA | NA | 4.0 | mm | Measured from input terminals to output terminals, along internal cavity. |
| Tracking Resistance (Comparative Tracking Index) | CTI | 200 | 200 | 200 | Volts | DIN IEC 112/VDE 0303 Part 1 |
| Isolation Group | | IIIa | IIIa | IIIa | | Material Group (DIN VDE 0110, 1/89, Table 1) |

Option 300 - surface mount classification is Class A in accordance with CECC 00802.

**VDE 0884 Insulation Related Characteristics
(HCPL-4503 OPTION 060 ONLY)**

| Description | Symbol | Characteristic | Units |
|--|--|-------------------|-------------------|
| Installation classification per DIN VDE 0110/1.89, Table 1 for rated mains voltage ≤ 300 V rms for rated mains voltage ≤ 450 V rms | | I-IV | |
| | | I-III | |
| Climatic Classification | | 55/100/21 | |
| Pollution Degree (DIN VDE 0110/1.89) | | 2 | |
| Maximum Working Insulation Voltage | V_{IORM} | 630 | V _{peak} |
| Input to Output Test Voltage, Method b* $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Test with $t_m = 1$ sec, Partial Discharge < 5 pC | V_{PR} | 1181 | V _{peak} |
| Input to Output Test Voltage, Method a* $V_{IORM} \times 1.5 = V_{PR}$, Type and sample test, $t_m = 60$ sec, Partial Discharge < 5 pC | V_{PR} | 945 | V _{peak} |
| Highest Allowable Overvoltage* (Transient Overvoltage, $t_{ini} = 10$ sec) | V_{IOTM} | 6000 | V _{peak} |
| Safety Limiting Values (Maximum values allowed in the event of a failure, also see Figure 9, Thermal Derating curve.) Case Temperature Input Current Output Power | T_S $I_{S,INPUT}$ $P_{S,OUTPUT}$ | 175 230 600 | °C mA mW |
| Insulation Resistance at T_S , $V_{IO} = 500$ V | R_S | $\geq 10^9$ | Ω |

VDE 0884 Insulation Related Characteristics (HCNW135/6, HCNW4502/3 ONLY)

| Description | Symbol | Characteristic | Units |
|--|--|-------------------|-------------------|
| Installation classification per DIN VDE 0110/1.89, Table 1 for rated mains voltage ≤ 600 V rms for rated mains voltage ≤ 1000 V rms | | I-IV | |
| | | I-III | |
| Climatic Classification | | 55/85/21 | |
| Pollution Degree (DIN VDE 0110/1.89) | | 2 | |
| Maximum Working Insulation Voltage | V_{IORM} | 1414 | V _{peak} |
| Input to Output Test Voltage, Method b* $V_{IORM} \times 1.875 = V_{PR}$, 100% Production Test with $t_m = 1$ sec, Partial Discharge < 5 pC | V_{PR} | 2652 | V _{peak} |
| Input to Output Test Voltage, Method a* $V_{IORM} \times 1.5 = V_{PR}$, Type and sample test, $t_m = 60$ sec, Partial Discharge < 5 pC | V_{PR} | 2121 | V _{peak} |
| Highest Allowable Overvoltage* (Transient Overvoltage, $t_{ini} = 10$ sec) | V_{IOTM} | 8000 | V _{peak} |
| Safety Limiting Values (Maximum values allowed in the event of a failure, also see Figure 9, Thermal Derating curve.) Case Temperature Input Current Output Power | T_S $I_{S,INPUT}$ $P_{S,OUTPUT}$ | 150 400 700 | °C mA mW |
| Insulation Resistance at T_S , $V_{IO} = 500$ V | R_S | $\geq 10^9$ | Ω |

*Refer to the front of the optocoupler section of the current catalog, under Product Safety Regulations section (VDE 0884), for a detailed description.

Note: Isolation characteristics are guaranteed only within the safety maximum ratings which must be ensured by protective circuits in application.

Absolute Maximum Ratings

| Parameter | Symbol | Device | Min. | Max. | Units | Note |
|--|----------------|------------------------|---|------|-------|------|
| Storage Temperature* | T_S | | -55 | 125 | °C | |
| Operating Temperature* | T_A | 8-Pin DIP SO-8 | -55 | 100 | °C | |
| | | Widebody | -55 | 85 | | |
| Average Forward Input Current* | $I_{F(AVG)}$ | | | 25 | mA | 1 |
| Peak Forward Input Current* (50% duty cycle, 1 ms pulse width) (50% duty cycle, 1 ms pulse width) | $I_{F(PEAK)}$ | 8-Pin DIP SO-8 | | 50 | mA | 2 |
| | | Widebody | | 40 | | |
| Peak Transient Input Current* ($\leq 1 \mu s$ pulse width, 300 pps) | $I_{F(TRANS)}$ | 8-Pin DIP SO-8 | | 1 | A | |
| | | Widebody | | 0.1 | | |
| Reverse LED Input Voltage* (Pin 3-2) | V_R | 8-Pin DIP SO-8 | | 5 | V | |
| | | Widebody | | 3 | | |
| Input Power Dissipation* | P_{IN} | 8-Pin DIP SO-8 | | 45 | mW | 3 |
| | | Widebody | | 40 | | |
| Average Output Current* (Pin 6) | $I_{O(AVG)}$ | | | 8 | mA | |
| Peak Output Current* | $I_{O(PEAK)}$ | | | 16 | mA | |
| Emitter-Base Reverse Voltage* (Pin 5-7, except 4502/3, 0452/3) | V_{EBR} | | | 5 | V | |
| Supply Voltage (Pin 8-5) | V_{CC} | | -0.5 | 30 | V | |
| Output Voltage (Pin 6-5) | V_O | | -0.5 | 20 | V | |
| Supply Voltage* (Pin 8-5) | V_{CC} | | -0.5 | 15 | V | |
| Output Voltage* (Pin 6-5) | V_O | | -0.5 | 15 | V | |
| Base Current* (Pin 7, except 4502/3, 0452/3) | I_B | | | 5 | mA | |
| Output Power Dissipation* | P_O | | | 100 | mW | 4 |
| Lead Solder Temperature* (Through-Hole Parts Only) 1.6 mm below seating plane, 10 seconds up to seating plane, 10 seconds | T_{LS} | 8-Pin DIP | | 260 | °C | |
| | | Widebody | | 260 | °C | |
| Reflow Temperature Profile | T_{RP} | SO-8 and Option 300 | See Package Outline Drawings section | | | |

*Data has been registered with JEDEC for the 6N135/6N136.

Electrical Specifications (DC)

Over recommended temperature ($T_A = 0^\circ\text{C}$ to 70°C) unless otherwise specified. See note 13.

| Parameter | Symbol | Device | Min. | Typ.** | Max. | Units | Test Conditions | | | Fig. | Note |
|--|---------------------------------|---|------|--------|--|----------------------|---|---|---|---------|-------|
| Current Transfer Ratio | CTR* | 6N135 | 7 | 18 | 50 | % | $T_A = 25^\circ\text{C}$ | $V_O = 0.4\text{ V}$ | $I_F = 16\text{ mA}$, $V_{CC} = 4.5\text{ V}$ | 1, 2, 4 | 5, 11 |
| | | HCPL-0500 HCNW135 | 5 | 19 | | | | $V_O = 0.5\text{ V}$ | | | |
| | | 6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3 | 19 | 24 | 50 | | $T_A = 25^\circ\text{C}$ | $V_O = 0.4\text{ V}$ | | | |
| | | | 15 | 25 | | | | $V_O = 0.5\text{ V}$ | | | |
| Logic Low Output Voltage | V_{OL} | 6N135 HCPL-0500 HCNW135 | | 0.1 | 0.4 | V | $T_A = 25^\circ\text{C}$ | $I_O = 1.1\text{ mA}$ | $I_F = 16\text{ mA}$, $V_{CC} = 4.5\text{ V}$ | | |
| | | | | 0.1 | 0.5 | | | $I_O = 0.8\text{ mA}$ | | | |
| | | 6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3 | | 0.1 | 0.4 | | $T_A = 25^\circ\text{C}$ | $I_O = 3.0\text{ mA}$ | | | |
| | | | | 0.1 | 0.5 | | | $I_O = 2.4\text{ mA}$ | | | |
| Logic High Output Current | I_{OH}^* | | | 0.003 | 0.5 | μA | $T_A = 25^\circ\text{C}$ | $V_O = V_{CC} = 5.5\text{ V}$ | $I_F = 0\text{ mA}$ | 7 | |
| | | | | 0.01 | 1 | | $T_A = 25^\circ\text{C}$ | $V_O = V_{CC} = 15\text{ V}$ | | | |
| | | | | | 50 | | | | | | |
| Logic Low Supply Current | I_{CCL} | | | 50 | 200 | μA | $I_F = 16\text{ mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{ V}$ | | | | 13 |
| Logic High Supply Current | I_{CCH}^* | | | 0.02 | 1 | μA | $T_A = 25^\circ\text{C}$ | $I_F = 0\text{ mA}$, $V_O = \text{Open}$, $V_{CC} = 15\text{ V}$ | | | 13 |
| | | | | | 2 | | | | | | |
| Input Forward Voltage | V_F^* | 8-Pin DIP SO-8 | | 1.5 | 1.7 | V | $T_A = 25^\circ\text{C}$ | $I_F = 16\text{ mA}$ | | 3 | |
| | | Widebody | 1.45 | 1.68 | 1.85 | | $T_A = 25^\circ\text{C}$ | | | | |
| | | | 1.35 | | 1.95 | | | | | | |
| Input Reverse Breakdown Voltage | BV_R^* | 8-Pin DIP SO-8 | 5 | | | V | $I_R = 10\text{ }\mu\text{A}$ | | | | |
| | | Widebody | 3 | | | | $I_R = 100\text{ }\mu\text{A}$ | | | | |
| Temperature Coefficient of Forward Voltage | $\frac{\Delta V_F}{\Delta T_A}$ | 8-Pin DIP SO-8 | | -1.6 | | mV/ $^\circ\text{C}$ | $I_F = 16\text{ mA}$ | | | | |
| | | Widebody | | -1.9 | | | | | | | |
| Input Capacitance | C_{IN} | 8-Pin DIP SO-8 | | 60 | | pF | $f = 1\text{ MHz}$, $V_F = 0\text{ V}$ | | | | |
| | | Widebody | | 90 | | | | | | | |
| Transistor DC Current Gain | h_{FE} | 8-Pin DIP SO-8 | | 150 | | | $V_O = 5\text{ V}$, $I_O = 3\text{ mA}$ | | | | |
| | | | | | 130 | | $V_O = 0.4\text{ V}$, $I_B = 20\text{ }\mu\text{A}$ | | | | |
| | | Widebody | | 180 | $V_O = 5\text{ V}$, $I_O = 3\text{ mA}$ | | | | | | |
| | | | | 160 | $V_O = 0.4\text{ V}$, $I_B = 20\text{ }\mu\text{A}$ | | | | | | |

*For JEDEC registered parts.

**All typicals at $T_A = 25^\circ\text{C}$.

Switching Specifications (AC)

Over recommended temperature ($T_A = 0^\circ\text{C}$ to 70°C), $V_{CC} = 5\text{ V}$, $I_F = 16\text{ mA}$ unless otherwise specified.

| Parameter | Sym. | Device | Min. | Typ.** | Max. | Units | Test Conditions | | Fig. | Note |
|---|-------------|---|------|--------|------|-------------------------|----------------------------|---|-------------|------------|
| Propagation Delay Time to Logic Low at Output | t_{PHL}^* | 6N135 HCPL-0500 HCNW135 | | 0.2 | 1.5 | μs | $T_A = 25^\circ\text{C}$ | $R_L = 4.1\text{ k}\Omega$ | 5, 6, 11 | 8, 9 |
| | | | | 2.0 | | | | | | |
| | | 6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3 | | 0.2 | 0.8 | | $T_A = 25^\circ\text{C}$ | $R_L = 1.9\text{ k}\Omega$ | | |
| Propagation Delay Time to Logic High at Output | t_{PLH}^* | 6N135 HCPL-0500 HCNW135 | | 1.3 | 1.5 | μs | $T_A = 25^\circ\text{C}$ | $R_L = 4.1\text{ k}\Omega$ | 5, 6, 11 | 8, 9 |
| | | | | 2.0 | | | | | | |
| | | 6N136 HCPL-4502/3 HCPL-0501 HCPL-0452/3 HCNW136 HCNW4502/3 | | 0.6 | 0.8 | | $T_A = 25^\circ\text{C}$ | $R_L = 1.9\text{ k}\Omega$ | | |
| Common Mode Transient Immunity at Logic High Level Output | $ CM_H $ | 6N135 HCPL-0500 HCNW135 | | 1 | | $\text{kV}/\mu\text{s}$ | $R_L = 4.1\text{ k}\Omega$ | $I_F = 0\text{ mA}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 10\text{ V}_{p-p}$, $C_L = 15\text{ pF}$ | 12 | 7, 8, 9 |
| | | 6N136 HCPL-4502 HCPL-0501 HCPL-0452 HCNW4502 | | 1 | | | $R_L = 1.9\text{ k}\Omega$ | | | |
| | | HCPL-4503 HCPL-0453 HCNW4503 | 15 | 30 | | | $R_L = 1.9\text{ k}\Omega$ | | | |
| Common Mode Transient Immunity at Logic Low Level Output | $ CM_L $ | 6N135 HCPL-0500 HCNW135 | | 1 | | $\text{kV}/\mu\text{s}$ | $R_L = 4.1\text{ k}\Omega$ | $I_F = 16\text{ mA}$, $T_A = 25^\circ\text{C}$, $V_{CM} = 10\text{ V}_{p-p}$, $C_L = 15\text{ pF}$ | 12 | 7, 8, 9 |
| | | 6N136 HCPL-4502 HCPL-0501 HCPL-0452 HCNW4502 | | 1 | | | $R_L = 1.9\text{ k}\Omega$ | | | |
| | | HCPL-4503 HCPL-0453 HCNW4503 | 15 | 30 | | | $R_L = 1.9\text{ k}\Omega$ | | | |
| Bandwidth | BW | 6N135/6 HCPL-0500/1 | | 9 | | MHz | See Test Circuit | | 8, 10 | 10 |
| | | HCNW135/6 | | 11 | | | | | | |

*For JEDEC registered parts.

**All typicals at $T_A = 25^\circ\text{C}$.

Package Characteristics

Over recommended temperature ($T_A = 0^\circ\text{C}$ to 70°C) unless otherwise specified.

| Parameter | Sym. | Device | Min. | Typ.* | Max. | Units | Test Conditions | Fig. | Note | |
|--|-----------|---------------------------|-----------|-----------|------|---------------|---|------|--------------|---------------------------|
| Input-Output Momentary Withstand Voltage** | V_{ISO} | 8-Pin DIP SO-8 | 2500 | | | V rms | RH < 50%, t = 1 min., $T_A = 25^\circ\text{C}$ | | 6, 14 | |
| | | Widebody | 5000 | | | | | | 6, 15 | |
| | | 8-Pin DIP (Option 020) | 5000 | | | | | | 6, 12, 15 | |
| | I_{I-O} | 8-Pin DIP | | | 1 | μA | 45% RH, t = 5 s, $V_{I-O} = 3\text{ kVdc}$, $T_A = 25^\circ\text{C}$ | | 6, 16 | |
| Input-Output Resistance | R_{I-O} | 8-Pin DIP SO-8 | | 10^{12} | | Ω | $V_{I-O} = 500\text{ Vdc}$ | | 6 | |
| | | Widebody | 10^{12} | 10^{13} | | | | | | $T_A = 25^\circ\text{C}$ |
| | | | 10^{11} | | | | | | | $T_A = 100^\circ\text{C}$ |
| Input-Output Capacitance | C_{I-O} | 8-Pin DIP SO-8 | | 0.6 | | pF | f = 1 MHz | | 6 | |
| | | Widebody | | 0.5 | 0.6 | | | | | |

*All typicals at $T_A = 25^\circ\text{C}$.

**The Input-Output Momentary Withstand Voltage is a dielectric voltage rating that should not be interpreted as an input-output continuous voltage rating. For the continuous voltage rating refer to the VDE 0884 Insulation Related Characteristics Table (if applicable), your equipment level safety specification or HP Application Note 1074 entitled "Optocoupler Input-Output Endurance Voltage," publication number 5963-2203E.

Notes:

- Derate linearly above 70°C free-air temperature at a rate of $0.8\text{ mA}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $0.5\text{ mA}/^\circ\text{C}$ (SO-8).
- Derate linearly above 70°C free-air temperature at a rate of $1.6\text{ mA}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $1.0\text{ mA}/^\circ\text{C}$ (SO-8).
- Derate linearly above 70°C free-air temperature at a rate of $0.9\text{ mW}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $1.1\text{ mW}/^\circ\text{C}$ (SO-8).
- Derate linearly above 70°C free-air temperature at a rate of $2.0\text{ mW}/^\circ\text{C}$ (8-Pin DIP).
Derate linearly above 85°C free-air temperature at a rate of $2.3\text{ mW}/^\circ\text{C}$ (SO-8).
- CURRENT TRANSFER RATIO in percent is defined as the ratio of output collector current, I_O , to the forward LED input current, I_F , times 100.
- Device considered a two-terminal device: Pins 1, 2, 3, and 4 shorted together and Pins 5, 6, 7, and 8 shorted together.
- Common mode transient immunity in a Logic High level is the maximum tolerable (positive) dV_{CM}/dt on the leading edge of the common mode pulse signal, V_{CM} , to assure that the output will remain in a Logic High state (i.e., $V_O > 2.0\text{ V}$). Common mode transient immunity in a Logic Low level is the maximum tolerable (negative) dV_{CM}/dt on the trailing edge of the common mode pulse signal, V_{CM} , to assure that the output will remain in a Logic Low state (i.e., $V_O < 0.8\text{ V}$).
- The $1.9\text{ k}\Omega$ load represents 1 TTL unit load of 1.6 mA and the $5.6\text{ k}\Omega$ pull-up resistor.
- The $4.1\text{ k}\Omega$ load represents 1 LSTTL unit load of 0.36 mA and $6.1\text{ k}\Omega$ pull-up resistor.
- The frequency at which the ac output voltage is 3 dB below its mid-frequency value.
- The JEDEC registration for the 6N136 specifies a minimum CTR of 15%. HP guarantees a minimum CTR of 19%.
- See Option 020 data sheet for more information.
- Use of a $0.1\text{ }\mu\text{F}$ bypass capacitor connected between pins 5 and 8 is recommended.
- In accordance with UL 1577, each optocoupler is proof tested by applying an insulation test voltage $\geq 3000\text{ V rms}$ for 1 second (leakage detection current limit, $I_{I-O} \leq 5\text{ }\mu\text{A}$). This test is performed before the 100% Production test shown in the VDE 0884 Insulation Related Characteristics Table if applicable.
- In accordance with UL 1577, each optocoupler is proof tested by applying an insulation test voltage $\geq 6000\text{ V rms}$ for 1 second (leakage detection current limit, $I_{I-O} \leq 5\text{ }\mu\text{A}$). This test is performed before the 100% Production test shown in the VDE 0884 Insulation Related Characteristics Table if applicable.
- This rating is equally validated by an equivalent ac proof test.

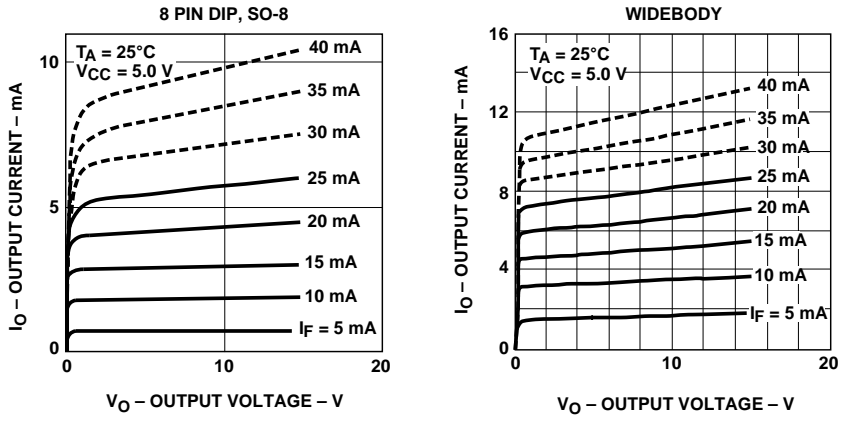


Figure 1. DC and Pulsed Transfer Characteristics.

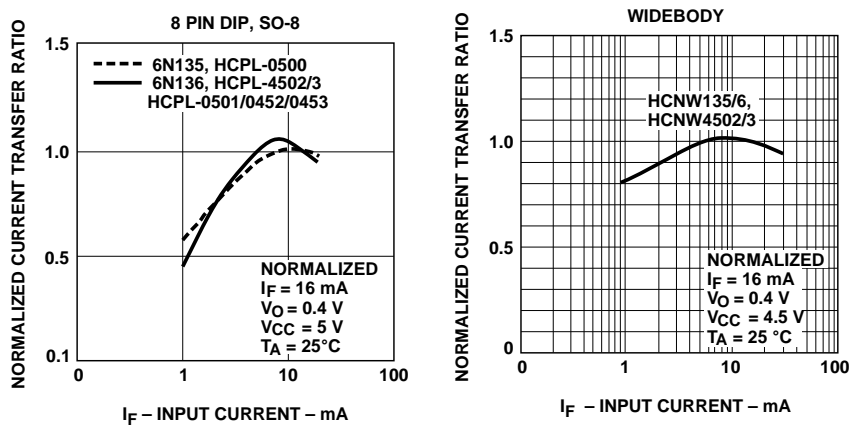


Figure 2. Current Transfer Ratio vs. Input Current.

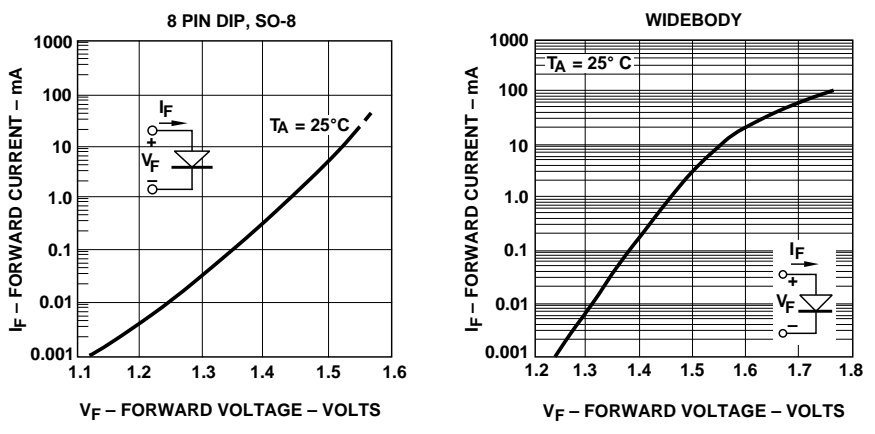


Figure 3. Input Current vs. Forward Voltage.

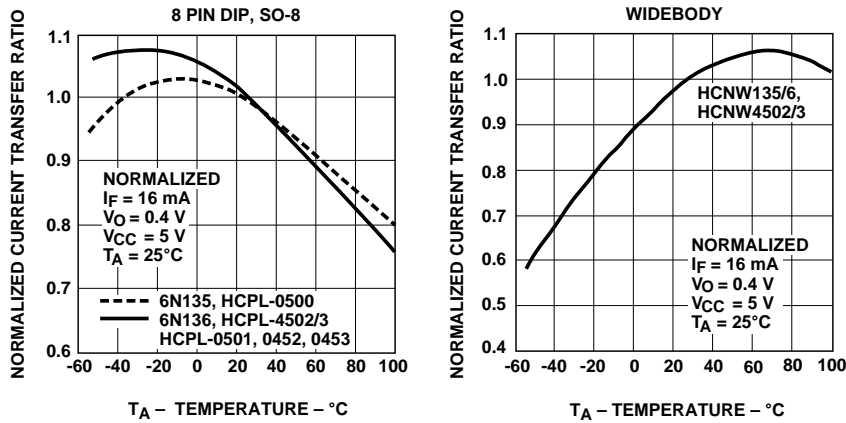


Figure 4. Current Transfer Ratio vs. Temperature.

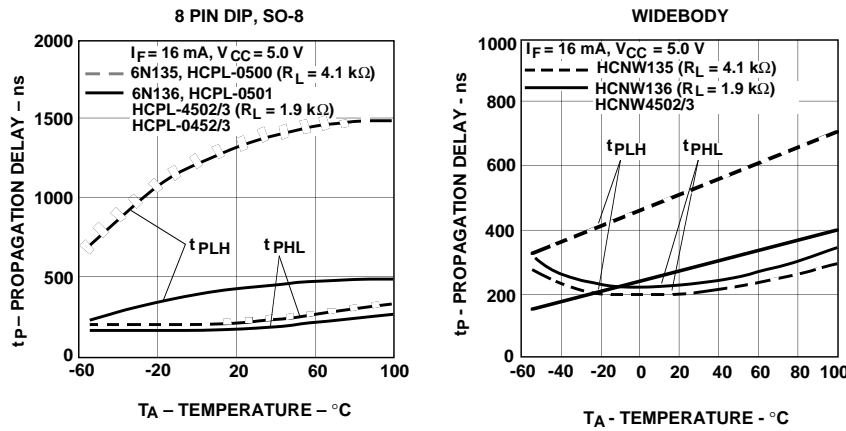


Figure 5. Propagation Delay vs. Temperature.

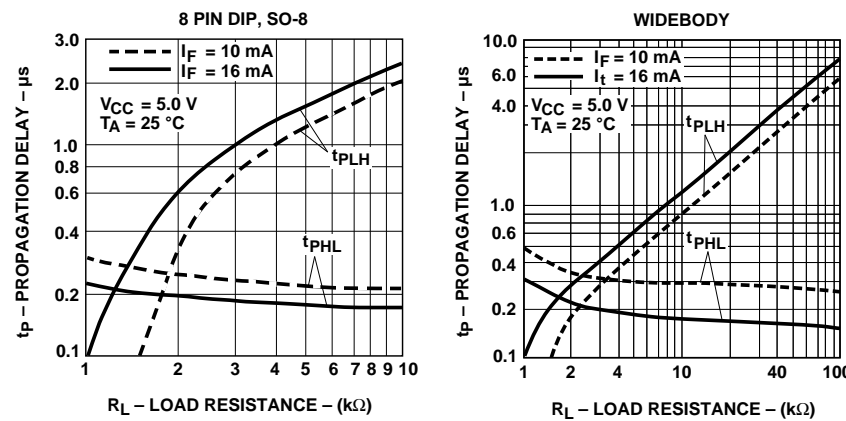


Figure 6. Propagation Delay Time vs. Load Resistance.

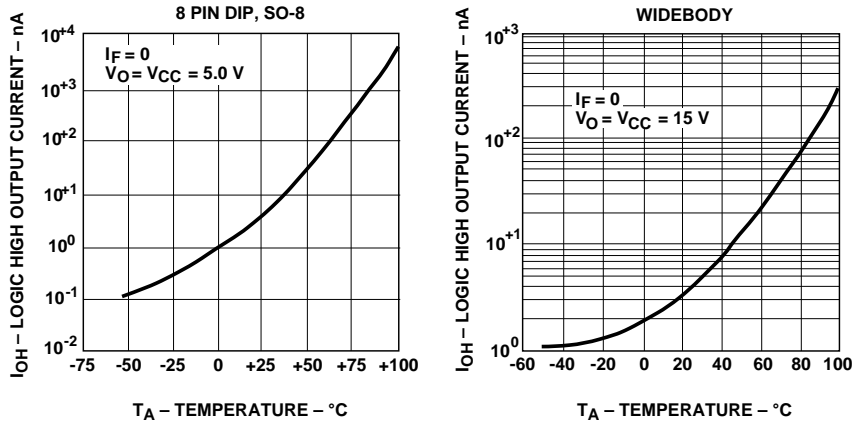


Figure 7. Logic High Output Current vs. Temperature.

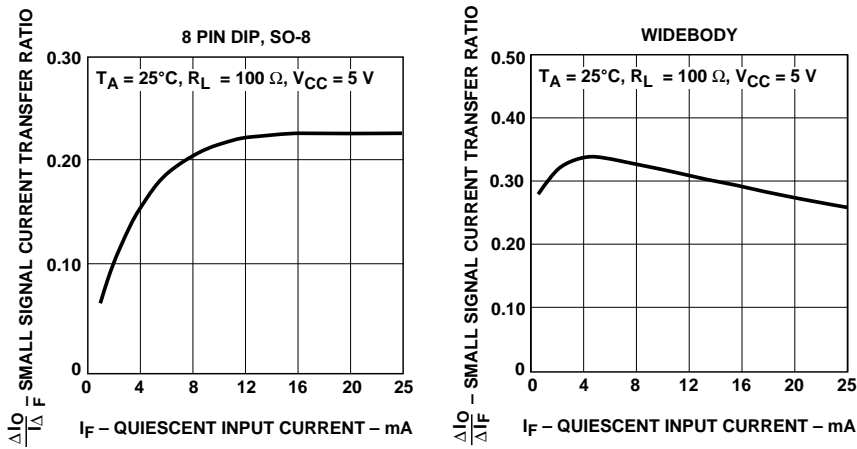


Figure 8. Small-Signal Current Transfer Ratio vs. Quiescent Input Current.

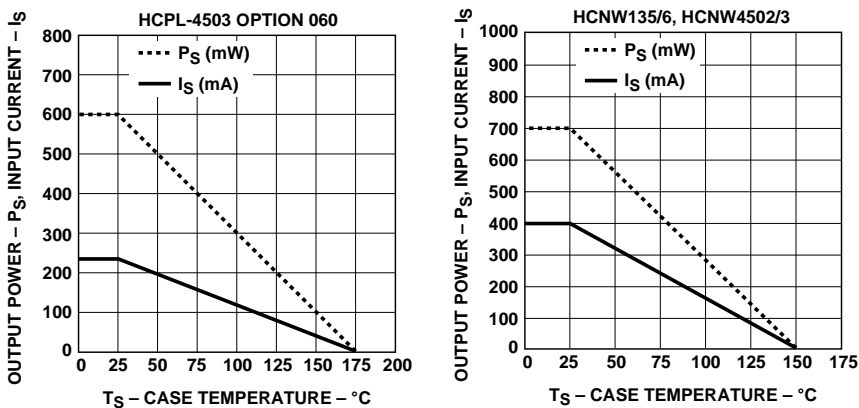


Figure 9. Thermal Derating Curve, Dependence of Safety Limiting Value with Case Temperature per VDE 0884.

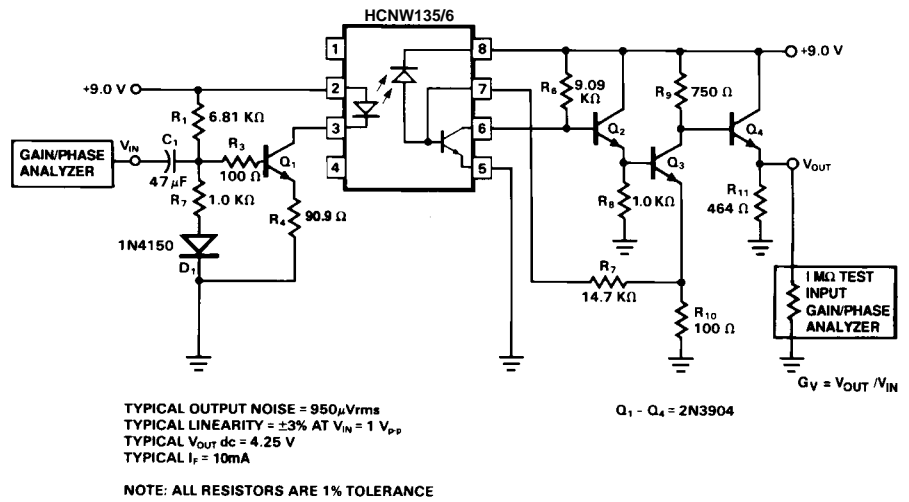
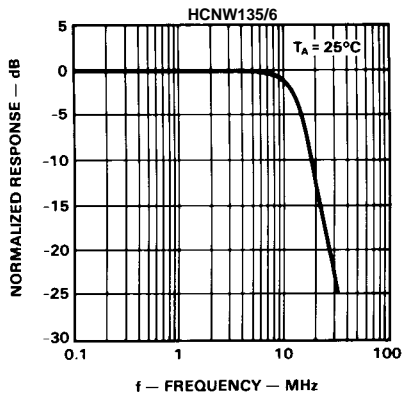
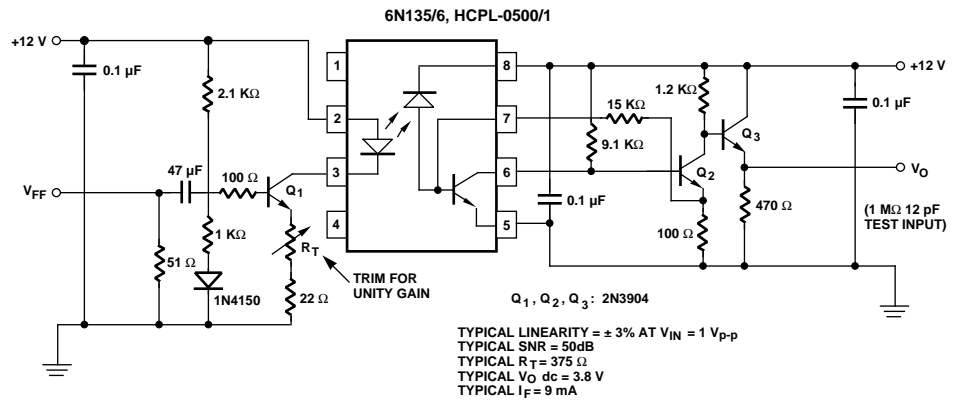
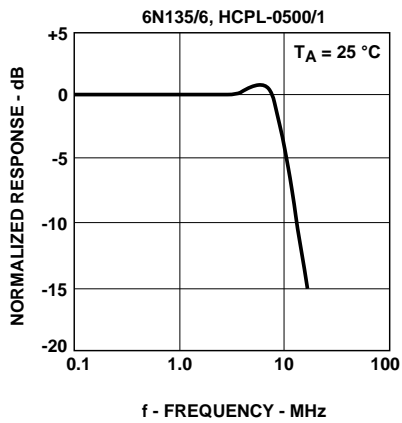


Figure 10. Frequency Response.

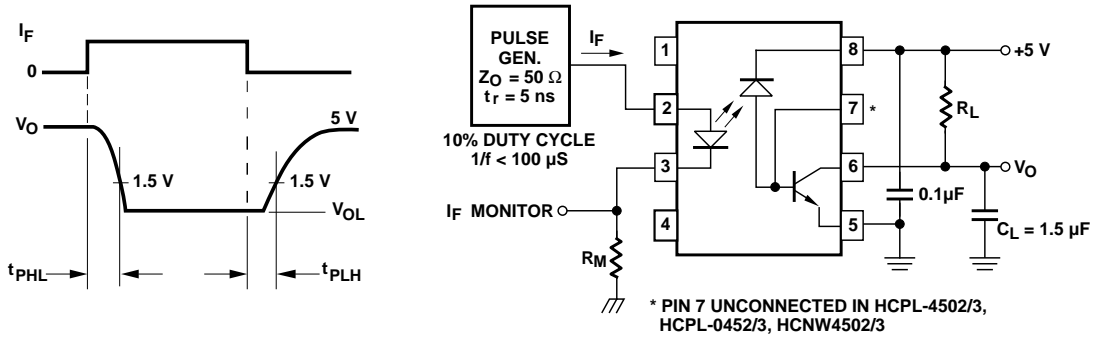


Figure 11. Switching Test Circuit.

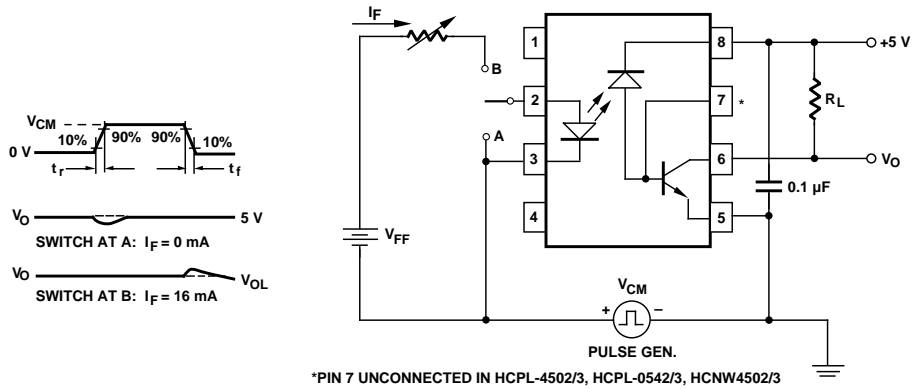


Figure 12. Test Circuit for Transient Immunity and Typical Waveforms.

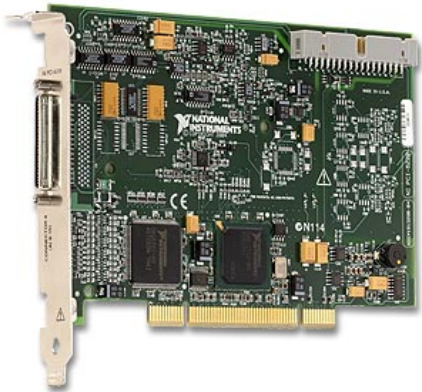
This datasheet has been download from:

www.datasheetcatalog.com

Datasheets for electronics components.

Last Revised: 2014-11-06 07:14:39.0

Low-Cost M Series Multifunction Data Acquisition - 16-Bit, 250 kS/s, up to 80 Analog Inputs



- NI recommends high-speed M Series (NI 625x) for 5X faster sampling rates, high-accuracy M Series (NI 628x) for 4X higher resolution, or industrial M Series (NI 623x) for 60 VDC isolation and superior noise rejection
- 16, 32, or 80 analog inputs at 16 bits, 250 kS/s
- Up to 4 analog outputs at 16 bits, 833 kS/s (6 μ s full-scale settling time)
- Programmable input range (± 10 , ± 5 , ± 1 , ± 0.2 V) per channel
- Up to 48 TTL/CMOS digital I/O lines (up to 32 hardware-timed at 1 MHz)
- Two 32-bit, 80 MHz counter/timers
- Digital triggering
- X1, X2, or X4 quadrature encoder inputs

Overview

NI M Series low-cost multifunction data acquisition (DAQ) devices provide optimized functionality for cost-sensitive applications. They have up to 80 analog inputs, 48 digital I/O lines, four analog outputs, two counter/timers, and digital triggering. Low-cost M Series devices have a one-year calibration interval. For better accuracy, faster speeds, and an extended two-year calibration service, consider high-speed and high-accuracy M Series devices.

[Back to Top](#)

Requirements and Compatibility

OS Information

- Linux®
- Mac OS X
- Windows 2000/XP
- Windows 7
- Windows Vista x64/x86

Driver Information

- NI-DAQmx
- NI-DAQmx Base

Software Compatibility

- ANSI C
- LabVIEW
- LabWindows/CVI
- Measurement Studio
- SignalExpress
- Visual Basic
- Visual Studio .NET

[Back to Top](#)

Comparison Tables

| Family | Bus | Analog Inputs | Analog Input Resolution (bits) | Analog Outputs (AO) | AO Resolution (bits) | Max AO Rate (kS/S) | AO Range (V) | Digital I/O | Correlated (clocked) DIO |
|------------------|---------------|---------------|--------------------------------|---------------------|----------------------|--------------------|--------------|-------------|--------------------------|
| NI 6220 | PCI, PXI | 16 | 16 | - | - | - | - | 24 | 8, up to 1 MHz |
| NI 6221 | PCI, PXI, USB | 16 | 16 | 2 | 16 | 833 | ± 10 | 24 | 8, up to 1 MHz |
| NI 6221 (37-pin) | PCI | 16 | 16 | 2 | 16 | 833 | ± 10 | 10 | 2, up to 1 MHz |
| NI 6224 | PCI, PXI | 32 | 16 | - | - | - | - | 48 | 32, up to 1 MHz |

| Family | Bus | Analog Inputs | Analog Input Resolution (bits) | Analog Outputs (AO) | AO Resolution (bits) | Max AO Rate (kS/S) | AO Range (V) | Digital I/O | Correlated (clocked) DIO |
|---------|---------------|---------------|--------------------------------|---------------------|----------------------|--------------------|--------------|-------------|--------------------------|
| NI 6225 | PCI, PXI, USB | 80 | 16 | 2 | 16 | 833 | ±10 | 24 | 8, up to 1 MHz |
| NI 6229 | PCI, PXI, USB | 32 | 16 | 4 | 16 | 833 | ±10 | 48 | 32, up to 1 MHz |

[Back to Top](#)

Application and Technology

M Series for Test

For test, you can use 16-bit, 250 kS/s analog inputs and 1 MHz digital lines with NI signal conditioning for applications including data logging and sensor measurements. Low-cost M Series devices are compatible with the NI SCC and SCXI signal conditioning platforms, which provide amplification, filtering, and power for virtually every type of sensor. These platforms also are compliant with IEEE 1451.4 smart transducer electronic data sheet (TEDS) sensors, which provide digital storage for sensor data sheet information.

M Series for Control

Low-cost M Series digital lines can drive 24 mA for relay and actuator control. With up to four analog outputs, two 80 MHz counter/timers, and six DMA channels, M Series devices can execute multiple control loops simultaneously. Low-cost M Series devices also have direct support for encoder measurements, protected digital lines, and digital debounce filters for control applications. With up to 80 analog inputs, 32 clocked digital lines at rates of 1 MHz, and four analog outputs, you can execute multiple control loops with a single device. For higher-count control loops, you can use M Series devices in conjunction and tightly synchronized with National Instruments analog output devices for 64 or more loops.

M Series for Design

You can use the wide range of I/O – from 80 analog inputs to 48 digital lines – to measure and verify prototype designs. M Series devices and NI LabVIEW SignalExpress interactive measurement software deliver benchtop measurements to the PC. With LabVIEW SignalExpress interactive configuration-based steps, you can quickly create design verification tests. The fast acquisition and generation rates of low-cost M Series devices along with LabVIEW SignalExpress provide on-the-fly design analysis. You can convert your tested and verified LabVIEW SignalExpress projects to LabVIEW applications for immediate M Series DAQ use and bridge the gap between test, control, and design applications.

Hybrid-Slot-Compatible PXI Modules

PXI M Series modules are hybrid-slot-compatible so that you can use them in both PXI slots and the hybrid slots found in new PXI Express chassis. The PXI Systems Alliance specifies that hybrid-slot-compatible PXI modules use modified slot connectors to mechanically fit in both PXI slots and hybrid slots. This mechanical change:

- Provides compatibility with past, current, and future PXI chassis
- Maintains existing product specifications
- Requires no software changes (application or driver)
- Maintains speed and capability of all PXI communication (PXI Express signaling is not provided)

However, hybrid-slot-compatible PXI modules do not include the pins used to implement PXI local bus communication, which is used for backplane SCXI control from the right-most PXI slot in PXI/SCXI combination chassis (NI PXI-1010, PXI-1011, PXI-1050, and PXI-1052). For these applications, NI provides unmodified PXI M Series modules that maintain the required local bus capabilities. Refer to the SCXI Control of PXI/SCXI Combination Chassis section in the Ordering Information section for part numbers.

Simultaneous and Intelligent Data Acquisition

When you need to obtain performance from a data acquisition device beyond the capabilities of a multifunction data acquisition device, National Instruments provides simultaneous sampling with NI S Series and intelligent data acquisition with NI R Series. The S Series architecture dedicates an analog-to-digital converter (ADC) per channel to provide higher aggregate sampling rates compared to multiplexed devices. S Series devices are ideal for applications including IF digitization, transient recording, ultrasound and sonar testing, and high-energy physics. R Series multifunction DAQ devices contain a field-programmable gate array (FPGA) that is reconfigurable using the LabVIEW FPGA Module. R Series multifunction devices combine analog input, analog output, and digital I/O on a single device. You can customize these devices to develop capabilities such as complete control over the synchronization and timing of all signals and operations; user-defined onboard decision-making logic; and digital lines individually configurable as input, output, counter/timers, pulse-width modulation (PWM), flexible encoder inputs, or user-defined communication protocols.

Industrial M Series

When you need performance and accuracy from a data acquisition device in an electrically noisy or harsh environment, consider industrial NI M Series devices. They offer a set of high-reliability features, including isolation, ±20 mA current I/O, 24 V digital logic levels, and digital debounce filters. Isolation prevents ground loops, rejects high common-mode voltages, and protects users and equipment from high-voltage transients. Four to 20 mA current loops are immune to most sources of electrical noise and voltage (IR) drops along extensive cable lengths. Sourcing or sinking 24 V digital I/O interfaces directly with pumps, valves, relays, and other industry-standard sensors and actuators; programmable debounce filters remove glitches and spikes from switches and relays connected to digital input lines.

Recommended Accessories

Signal conditioning is required for sensor measurements or voltage inputs greater than 10 V. NI SCXI is a versatile, high-performance signal conditioning platform optimized for high-channel-count applications. NI SCC provides portable, flexible signal conditioning options on a per-channel basis. Visit ni.com/sigcon for NI signal conditioning resources. The NI PCI-6221 (37-Pin) offers a 37-pin D-Sub connector that lowers connectivity costs by 80 percent. The D-Sub connector makes the PCI-6221 (37-Pin) ideal for OEM applications; however, its connector is not compatible with SCC or SCXI signal conditioning.

Recommended Driver Software

National Instruments measurement services software, built around NI-DAQmx driver software, includes intuitive application programming interfaces, configuration tools, I/O assistants, and other tools designed to reduce system setup, configuration, and development time. National Instruments recommends using the latest version of NI-DAQmx driver software for application development in NI LabVIEW and LabWindows™/CVI, ANSI C/C++, C#, Visual Basic .NET, and Visual Basic 6.0. To download the most recent version of NI-DAQmx software, visit ni.com/support/daq/versions. Linux and Mac OS X users can program M Series devices with NI-DAQmx Base driver software. M Series devices are compatible with the following versions (or later) of NI application software – LabVIEW, LabWindows/CVI, or Measurement Studio versions 7.x; LabVIEW SignalExpress 1.x; VI Logger 2.0; or LabVIEW with the LabVIEW Real-Time Module 7.1. M Series devices are not compatible with the Traditional NI-DAQ (Legacy) driver.

NI measurement services software speeds up your development with features including the following:

- A guide to create fast and accurate measurements with no programming using the DAQ Assistant
- Automatic code generation to create your application in LabVIEW; LabWindows/CVI; LabVIEW SignalExpress; and C#, Visual Studio .NET, ANSI C/C++, or Visual Basic using Measurement Studio
- Multithreaded streaming technology for 1,000 times performance improvements
- Automatic timing, triggering, and synchronization routing to make advanced applications easy
- Thousands of free software downloads available at ni.com/zone to jump-start your project
- Software configuration of all digital I/O features without hardware switches/jumpers
- Single programming interface for analog input, analog output, digital I/O, and counters on hundreds of multifunction DAQ hardware devices

M Series devices are compatible with the following versions (or later) of NI application software – LabVIEW, LabWindows/CVI, or Measurement Studio versions 7.x; and LabVIEW SignalExpress 2.x.

[Back to Top](#)

Ordering Information

For a complete list of accessories, visit the product page on ni.com.

[Back to Top](#)

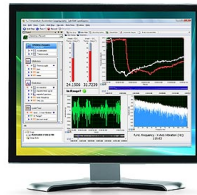
Software Recommendations

LabVIEW Professional Development System for Windows



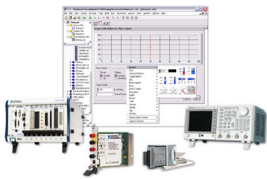
- Advanced software tools for large project development
- Automatic code generation using DAQ Assistant and Instrument I/O Assistant
- Tight integration with a wide range of hardware
- Advanced measurement analysis and digital signal processing
- Open connectivity with DLLs, ActiveX, and .NET objects
- Capability to build DLLs, executables, and MSI installers

SignalExpress for Windows



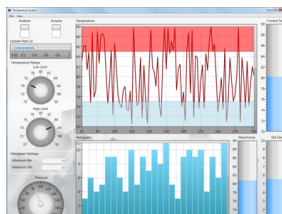
- Quickly configure projects without programming
- Control over 400 PC-based and stand-alone instruments
- Log data from more than 250 data acquisition devices
- Perform basic signal processing, analysis, and file I/O
- Scale your application with automatic LabVIEW code generation
- Create custom reports or easily export data to LabVIEW, DIAdem or Microsoft Excel

NI LabWindows™/CVI for Windows



- Real-time advanced 2D graphs and charts
- Complete hardware compatibility with IVI, VISA, DAQ, GPIB, and serial
- Analysis tools for array manipulation, signal processing statistics, and curve fitting
- Simplified cross-platform communication with network variables
- Measurement Studio .NET tools (included in LabWindows/CVI Full only)
- The mark LabWindows is used under a license from Microsoft Corporation.

NI Measurement Studio Professional Edition



- Customizable graphs and charts for WPF, Windows Forms, and ASP.NET Web Forms UI design
- Analysis libraries for array operations, signal generation, windowing, filters, signal processing
- Hardware integration support with native .NET data acquisition and instrument control libraries
- Automatic code generation for all NI-DAQmx data acquisition hardware
- Intelligent and efficient data-logging libraries for streaming measurement data to disk
- Support for Microsoft Visual Studio .NET 2012/2010/2008

[Back to Top](#)

Support and Services

System Assurance Programs

NI system assurance programs are designed to make it even easier for you to own an NI system. These programs include configuration and deployment services for your NI PXI, CompactRIO, or Compact FieldPoint system. The NI Basic System Assurance Program provides a simple integration test and ensures that your system is delivered completely assembled in one box. When you configure your system with the NI Standard System Assurance Program, you can select from available NI system driver sets and application development environments to create customized, reorderable software configurations. Your system arrives fully assembled and tested in one box with your software preinstalled. When you order your system with the standard program, you also receive system-specific documentation including a bill of materials, an integration test report, a recommended maintenance plan, and frequently asked question documents. Finally, the standard program reduces the total cost of owning an NI system by providing three years of warranty coverage and calibration service. Use the online product advisors at ni.com/advisor to find a system assurance program to meet your needs.

Calibration

NI measurement hardware is calibrated to ensure measurement accuracy and verify that the device meets its published specifications. To ensure the ongoing accuracy of your measurement hardware, NI offers basic or detailed recalibration service that provides ongoing ISO 9001 audit compliance and confidence in your measurements. To learn more about NI calibration services or to locate a qualified service center near you, contact your local sales office or visit ni.com/calibration.

Technical Support

Get answers to your technical questions using the following National Instruments resources.

- **Support** - Visit ni.com/support to access the NI KnowledgeBase, example programs, and tutorials or to contact our applications engineers who are located in NI sales offices around the world and speak the local language.
- **Discussion Forums** - Visit forums.ni.com for a diverse set of discussion boards on topics you care about.
- **Online Community** - Visit community.ni.com to find, contribute, or collaborate on customer-contributed technical content with users like you.

Repair

While you may never need your hardware repaired, NI understands that unexpected events may lead to necessary repairs. NI offers repair services performed by highly trained technicians who quickly return your device with the guarantee that it will perform to factory specifications. For more information, visit ni.com/repair.

Training and Certifications

The NI training and certification program delivers the fastest, most certain route to increased proficiency and productivity using NI software and hardware. Training builds the skills to more efficiently develop robust, maintainable applications, while certification validates your knowledge and ability.

- **Classroom training in cities worldwide** - the most comprehensive hands-on training taught by engineers.
- **On-site training at your facility** - an excellent option to train multiple employees at the same time.
- **Online instructor-led training** - lower-cost, remote training if classroom or on-site courses are not possible.
- **Course kits** - lowest-cost, self-paced training that you can use as reference guides.
- **Training memberships** and training credits - to buy now and schedule training later.

Visit ni.com/training for more information.

Extended Warranty

NI offers options for extending the standard product warranty to meet the life-cycle requirements of your project. In addition, because NI understands that your requirements may change, the extended warranty is flexible in length and easily renewed. For more information, visit ni.com/warranty.

OEM

NI offers design-in consulting and product integration assistance if you need NI products for OEM applications. For information about special pricing and services for OEM customers, visit ni.com/oem.

Alliance

Our Professional Services Team is comprised of NI applications engineers, NI Consulting Services, and a worldwide National Instruments Alliance Partner program of more than 700 independent consultants and integrators. Services range from start-up assistance to turnkey system integration. Visit ni.com/alliance.

[Back to Top](#)

Detailed Specifications

Specifications listed below are typical at 25 °C unless otherwise noted. Refer to the *M Series User Manual* for more information about NI 622x devices.

| Analog Input | |
|--|--|
| Number of channels | |
| NI 6220/6221 | 8 differential or 16 single ended |
| NI 6224/6229 | 16 differential or 32 single ended |
| NI 6225 | 40 differential or 80 single ended |
| ADC resolution | 16 bits |
| DNL | No missing codes guaranteed |
| INL | Refer to the <i>AI Absolute Accuracy Table</i> |
| Sampling rate | |
| Maximum | 250 kS/s single channel, 250 kS/s multi-channel (aggregate) |
| Minimum | No minimum |
| Timing accuracy | 50 ppm of sample rate |
| Timing resolution | 50 ns |
| Input coupling | DC |
| Input range | ±10 V, ±5 V, ±1 V, ±0.2 V |
| Maximum working voltage for analog inputs (signal + common mode) | ±11 V of AI GND |
| CMRR (DC to 60 Hz) | 92 dB |

| | |
|---|--|
| Input impedance | |
| Device on | |
| AI+ to AI GND | >10 G Ω in parallel with 100 pF |
| AI- to AI GND | >10 G Ω in parallel with 100 pF |
| Device off | |
| AI+ to AI GND | 820 Ω |
| AI- to AI GND | 820 Ω |
| Input bias current | \pm 100 pA |
| Crosstalk (at 100 kHz) | |
| Adjacent channels | -75 dB |
| Non-adjacent channels | -90 dB ¹ |
| Small signal bandwidth (-3 dB) | 700 kHz |
| Input FIFO size | 4,095 samples |
| Scan list memory | 4,095 entries |
| Data transfers | |
| PCI/PXI devices | DMA (scatter-gather), interrupts, programmed I/O |
| USB devices | USB Signal Stream, programmed I/O |
| Overvoltage protection (AI <0..79>, AI SENSE, AI SENSE 2) | |
| Device on | \pm 25 V for up to two AI pins |
| Device off | \pm 15 V for up to two AI pins |
| Input current during overvoltage condition | \pm 20 mA max/AI pin |

¹ For USB-6225 devices, channel AI <0..15> crosstalk to channel AI <64..79> is -71 dB; applies to channels with 64-channel separation, for example, AI (x) and AI (x + 64).

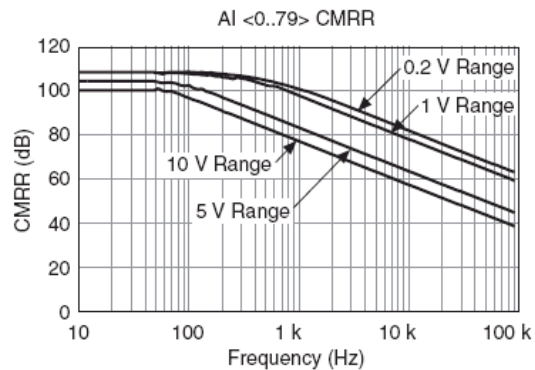
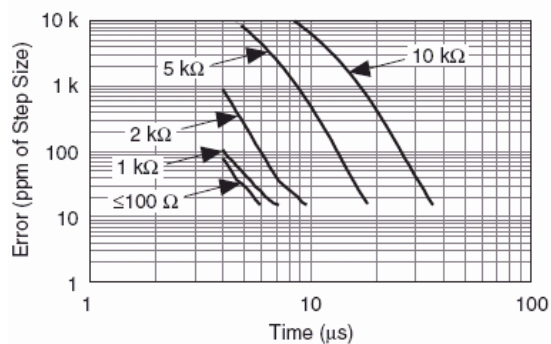
Settling Time for Multichannel Measurements

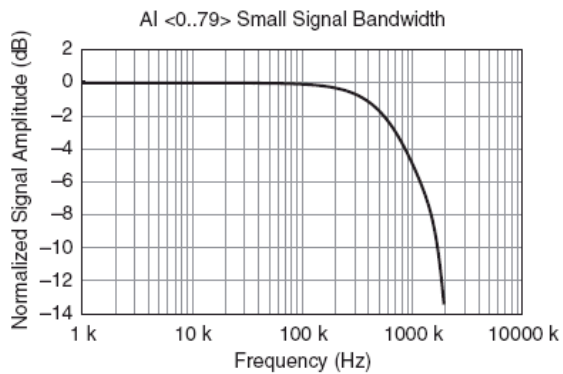
Accuracy, full scale step, all ranges

| | |
|-------------------------------------|----------------------------|
| \pm 90 ppm of step (\pm 6 LSB) | 4 μ s convert interval |
| \pm 30 ppm of step (\pm 2 LSB) | 5 μ s convert interval |
| \pm 15 ppm of step (\pm 1 LSB) | 7 μ s convert interval |

Typical Performance Graphs

Settling Error Versus Time for Different Source Impedances





Analog Output

Number of channels

| | |
|--------------|---|
| NI 6220/6224 | 0 |
| NI 6221/6225 | 2 |
| NI 6229 | 4 |

| | |
|----------------|---------|
| DAC resolution | 16 bits |
|----------------|---------|

| | |
|-----|--------|
| DNL | ±1 LSB |
|-----|--------|

| | |
|--------------|-------------------|
| Monotonicity | 16 bit guaranteed |
|--------------|-------------------|

Maximum update rate

| | |
|------------|----------------------|
| 1 channel | 833 kS/s |
| 2 channels | 740 kS/s per channel |
| 3 channels | 666 kS/s per channel |
| 4 channels | 625 kS/s per channel |

| | |
|-----------------|-----------------------|
| Timing accuracy | 50 ppm of sample rate |
|-----------------|-----------------------|

| | |
|-------------------|-------|
| Timing resolution | 50 ns |
|-------------------|-------|

| | |
|--------------|-------|
| Output range | ±10 V |
|--------------|-------|

| | |
|-----------------|----|
| Output coupling | DC |
|-----------------|----|

| | |
|------------------|-------|
| Output impedance | 0.2 Ω |
|------------------|-------|

| | |
|----------------------|-------|
| Output current drive | ±5 mA |
|----------------------|-------|

| | |
|----------------------|-------|
| Overdrive protection | ±25 V |
|----------------------|-------|

| | |
|-------------------|-------|
| Overdrive current | 10 mA |
|-------------------|-------|

| | |
|----------------|---------------------|
| Power-on state | ±20 mV ² |
|----------------|---------------------|

| | |
|-----------------|-------------------|
| Power-on glitch | 400 mV for 200 ms |
|-----------------|-------------------|

| | |
|------------------|--|
| Output FIFO size | 8,191 samples shared among channels used |
|------------------|--|

Data transfers

| | |
|-----------------|--|
| PCI/PXI devices | DMA (scatter-gather), interrupts, programmed I/O |
|-----------------|--|

| | |
|-------------|-----------------------------------|
| USB devices | USB Signal Stream, programmed I/O |
|-------------|-----------------------------------|

AO waveform modes:

- Non-periodic waveform
- Periodic waveform regeneration mode from onboard FIFO
- Periodic waveform regeneration from host buffer including dynamic update

| | |
|---|------|
| Settling time, full scale step 15 ppm (1 LSB) | 6 μs |
|---|------|

| | |
|-----------|---------|
| Slew rate | 15 V/μs |
|-----------|---------|

| | |
|---------------|--|
| Glitch energy | |
|---------------|--|

| | |
|-----------|--------|
| Magnitude | 100 mV |
|-----------|--------|

| | |
|----------|--------|
| Duration | 2.6 μs |
|----------|--------|

² For all USB-6221/6229 Screw Terminal devices, when powered on, the analog output signal is not defined until after USB configuration is complete.

Calibration (AI and AO)

Recommended warm-up time 15 minutes

Calibration interval 1 year

AI Absolute Accuracy Table

| Nominal Range | | Residual Gain Error (ppm of Reading) | Gain Tempco (ppm/°C) | Reference Tempco | Residual Offset Error (ppm of Range) | Offset Tempco (ppm of Range/°C) | INL Error (ppm of Range) | Random Noise, σ (μ Vrms) | Absolute Accuracy at Full Scale ¹ (μ V) | Sensitivity ² (μ V) |
|---------------------|---------------------|--------------------------------------|----------------------|------------------|--------------------------------------|---------------------------------|--------------------------|--------------------------------------|---|-------------------------------------|
| Positive Full Scale | Negative Full Scale | | | | | | | | | |
| 10 | -10 | 75 | 25 | 5 | 20 | 57 | 76 | 244 | 3,100 | 97.6 |
| 5 | -5 | 85 | 25 | 5 | 20 | 60 | 76 | 122 | 1,620 | 48.8 |
| 1 | -1 | 95 | 25 | 5 | 25 | 79 | 76 | 30 | 360 | 12.0 |
| 0.2 | -0.2 | 135 | 25 | 5 | 80 | 175 | 76 | 13 | 112 | 5.2 |

AbsoluteAccuracy = Reading · (GainError) + Range · (OffsetError) + NoiseUncertainty

GainError = ResidualGainError + GainTempco · (TempChangeFromLastInternalCal) + ReferenceTempco · (TempChangeFromLastExternalCal)

OffsetError = ResidualAIOffsetError + OffsetTempco · (TempChangeFromLastInternalCal) + INL_Error

NoiseUncertainty = $\frac{\text{RandomNoise} \cdot 3}{\sqrt{100}}$ For a coverage factor of 3 σ and averaging 100 points.

¹ Absolute accuracy at full scale on the analog input channels is determined using the following assumptions:

TempChangeFromLastExternalCal = 10 °C

TempChangeFromLastInternalCal = 1 °C

number_of_readings = 100

CoverageFactor = 3 σ

For example, on the 10 V range, the absolute accuracy at full scale is as follows:

GainError = 75 ppm + 25 ppm · 1 + 5 ppm · 10 GainError = 150 ppm

OffsetError = 20 ppm + 57 ppm · 1 + 76 ppm OffsetError = 153 ppm

NoiseUncertainty = $\frac{244 \mu\text{V} \cdot 3}{\sqrt{100}}$ NoiseUncertainty = 73 μ V

AbsoluteAccuracy = 10 V · (GainError) + 10 V · (OffsetError) + NoiseUncertainty AbsoluteAccuracy = 3,100 μ V

² Sensitivity is the smallest voltage change that can be detected. It is a function of noise.

Accuracies listed are valid for up to one year from the device external calibration.

AO Absolute Accuracy Table

| Nominal Range | | Residual Gain Error (ppm of Reading) | Gain Tempco (ppm/°C) | Reference Tempco | Residual Offset Error (ppm of Range) | Offset Tempco (ppm of Range/°C) | INL Error (ppm of Range) | Absolute Accuracy at Full Scale ¹ (μ V) |
|---------------------|---------------------|--------------------------------------|----------------------|------------------|--------------------------------------|---------------------------------|--------------------------|---|
| Positive Full Scale | Negative Full Scale | | | | | | | |
| 10 | -10 | 90 | 10 | 5 | 40 | 5 | 128 | 3,230 |

¹ Absolute Accuracy at full scale numbers is valid immediately following internal calibration and assumes the device is operating within 10 °C of the last external calibration. Accuracies listed are valid for up to one year from the device external calibration.

AbsoluteAccuracy = OutputValue · (GainError) + Range · (OffsetError)

GainError = ResidualGainError + GainTempco · (TempChangeFromLastInternalCal) + ReferenceTempco · (TempChangeFromLastExternalCal)

OffsetError = ResidualOffsetError + AOffsetTempco · (TempChangeFromLastInternalCal) + INL_Error

Digital I/O/PFI

Static Characteristics

Number of channels

| | |
|---------------------------------------|--|
| NI 6220/6221 (68-pin)/6225 | 24 total 8 (P0.<0..7>) 16 (PFI <0..7>/P1, PFI <8..15>/P2) |
| PCI-6221 (37-pin) | 10 total 2 (P0.<0, 1>) 8 (PFI <0..7>/P1) |
| NI 6224/6229 | 48 total 32 (P0.<0..31>) 16 (PFI <0..7>/P1, PFI <8..15>/P2) |
| Ground reference | D GND |
| Direction control | Each terminal individually programmable as input or output |
| Pull-down resistor | 50 kΩ typical, 20 kΩ minimum |
| Input voltage protection ³ | ±20 V on up to two pins |

³ Stresses beyond those listed under *Input voltage protection* may cause permanent damage to the device.

Waveform Characteristics (Port 0 Only)

| | |
|--|--|
| Terminals used | |
| NI 6220/6221 (68-pin)/6225 | Port 0 (P0.<0..7>) |
| PCI-6221 (37-pin) | Port 0 (P0.<0, 1>) |
| NI 6224/6229 | Port 0 (P0.<0..31>) |
| Port/sample size | |
| NI 6220/6221 (68-pin)/6225 | Up to 8 bits |
| PCI-6221 (37-pin) | Up to 2 bits |
| NI 6224/6229 | Up to 32 bits |
| Waveform generation (DO) FIFO | 2,047 samples |
| Waveform acquisition (DI) FIFO | 2,047 samples |
| DI or DO Sample Clock frequency ⁴ | 0 to 1 MHz |
| Data transfers | |
| PCI/PXI devices | DMA (scatter-gather), interrupts, programmed I/O |
| USB devices | USB Signal Stream, programmed I/O |
| DO or DI Sample Clock source ⁵ | Any PFI, RTSI, AI Sample or Convert Clock, AO Sample Clock, Ctr <i>n</i> Internal Output, and many other signals |

⁴ Performance can be dependent on bus latency and volume of bus activity.

⁵ The digital subsystem does not have its own dedicated internal timing engine. Therefore, a sample clock must be provided from another subsystem on the device or an external source.

PFI/Port 1/Port 2 Functionality⁶

| | |
|--------------------------|--|
| Functionality | Static digital input, static digital output, timing input, timing output |
| Timing output sources | Many AI, AO, counter, DI, DO timing signals |
| Debounce filter settings | 125 ns, 6.425 μs, 2.56 ms, disable; high and low transitions; selectable per input |

⁶ Port 2 is not available on PCI-6221 (37-pin) devices.

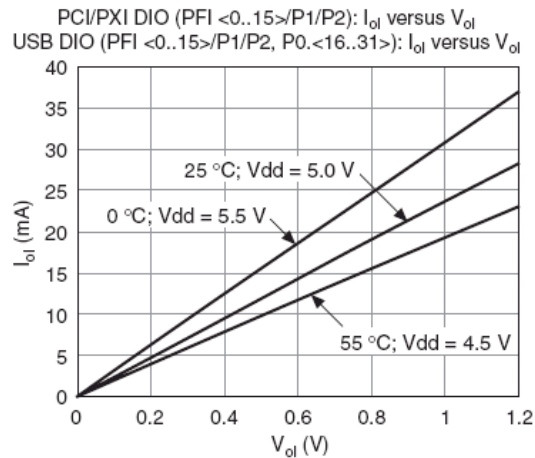
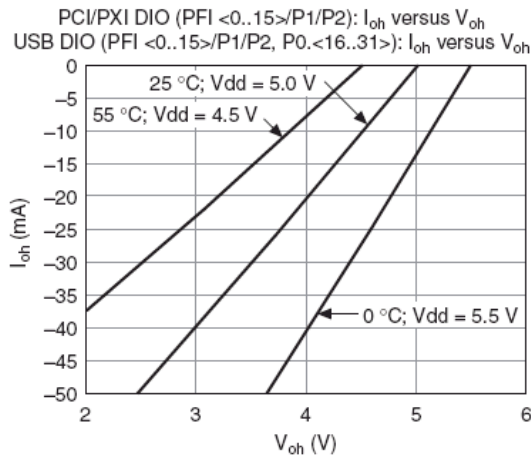
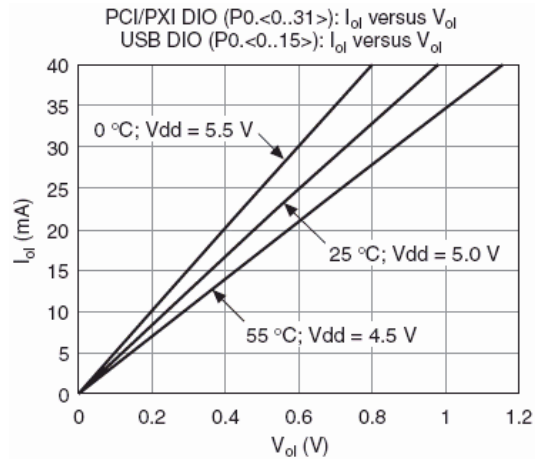
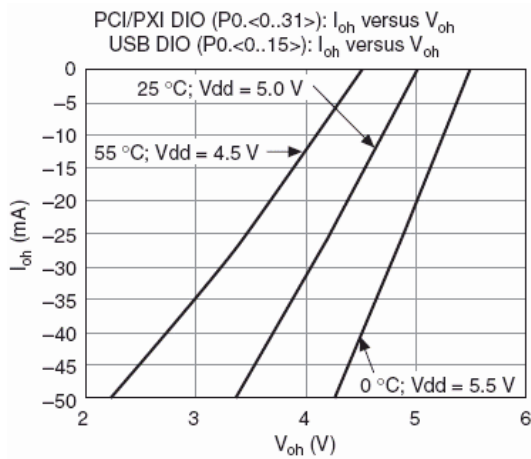
| Recommended Operation Conditions, PCI/PXI Devices | | |
|---|-------|--------|
| Level | Min | Max |
| Input high voltage (V_{IH}) | 2.2 V | 5.25 V |
| Input low voltage (V_{IL}) | 0 V | 0.8 V |
| Output high current (I_{OH}) | — | -24 mA |
| P0.<0..31> PFI <0..15>/P1/P2 | — | -16 mA |
| Output low current (I_{OL}) | — | 24 mA |
| P0.<0..31> PFI <0..15>/P1/P2 | — | 16 mA |

| Recommended Operation Conditions, USB Devices | | |
|---|-------|--------|
| Level | Min | Max |
| Input high voltage (V_{IH}) | 2.2 V | 5.25 V |

| | | |
|----------------------------------|-----|--------|
| Input low voltage (V_{IL}) | 0 V | 0.8 V |
| Output high current (I_{OH}) | | |
| P0.<0..15> | — | -24 mA |
| P0.<16..31> | — | -16 mA |
| PFI <0..15>/P1/P2 | — | -16 mA |
| Output low current (I_{OL}) | | |
| P0.<0..15> | — | 24 mA |
| P0.<16..31> | — | 16 mA |
| PFI <0..15>/P1/P2 | — | 16 mA |

| Electrical Characteristics | | |
|---|-------|-------------|
| Level | Min | Max |
| Positive-going threshold (V_{T+}) | — | 2.2 V |
| Negative-going threshold (V_{T-}) | 0.8 V | — |
| Delta VT hysteresis ($V_{T+} - V_{T-}$) | 0.2 V | — |
| I_{IL} input low current ($V_{in} = 0$ V) | — | -10 μ A |
| I_{IH} input high current ($V_{in} = 5$ V) | — | 250 μ A |

Digital I/O Characteristics⁶



General-Purpose Counter/Timers

| | |
|--------------------------|---|
| Number of counter/timers | 2 |
| Resolution | 32 bits |
| Counter measurements | Edge counting, pulse, semi-period, period, two-edge separation |
| Position measurements | X1, X2, X4 quadrature encoding with Channel Z reloading; two-pulse encoding |
| Output applications | Pulse, pulse train with dynamic updates, frequency division, equivalent time sampling |

| | |
|-------------------------------|--|
| Internal base clocks | 80 MHz, 20 MHz, 0.1 MHz |
| External base clock frequency | 0 MHz to 20 MHz |
| Base clock accuracy | 50 ppm |
| Inputs | Gate, Source, HW_Arm, Aux, A, B, Z, Up_Down |
| Routing options for inputs | Any PFI, RTSI, PXI_TRIG, PXI_STAR, analog trigger, many internal signals |
| FIFO | 2 samples |
| Data transfers | |
| PCI/PCIe/PXI/PXle devices | Dedicated scatter-gather DMA controller for each counter/timer; interrupts, programmed I/O |
| USB devices | USB Signal Stream, programmed I/O |

Frequency Generator

| | |
|---------------------|-----------------|
| Number of channels | 1 |
| Base clocks | 10 MHz, 100 kHz |
| Divisors | 1 to 16 |
| Base clock accuracy | 50 ppm |

Output can be available on any PFI or RTSI terminal.

Phase-Locked Loop (PLL)

| | |
|------------------|--|
| Number of PLLs | 1 |
| Reference signal | PXI_STAR, PXI_CLK10, RTSI <0..7> |
| Output of PLL | 80 MHz Timebase; other signals derived from 80 MHz Timebase including 20 MHz and 100 kHz Timebases |

External Digital Triggers

| | |
|--|---|
| Source | Any PFI, RTSI, PXI_TRIG, PXI_STAR |
| Polarity | Software-selectable for most signals |
| Analog input function | Start Trigger, Reference Trigger, Pause Trigger, Sample Clock, Convert Clock, Sample Clock Timebase |
| Analog output function | Start Trigger, Pause Trigger, Sample Clock, Sample Clock Timebase |
| Counter/timer functions | Gate, Source, HW_Arm, Aux, A, B, Z, Up_Down |
| Digital waveform generation (DO) function | Sample Clock |
| Digital waveform acquisition (DI) function | Sample Clock |

Device-To-Device Trigger Bus

| | |
|--------------------------|---|
| PCI/PCIe devices | RTSI <0..7> ⁷ |
| PXI/PXle devices | PXI_TRIG <0..7>, PXI_STAR |
| USB devices | None |
| Output selections | 10 MHz Clock; frequency generator output; many internal signals |
| Debounce filter settings | 125 ns, 6.425 μ s, 2.56 ms, disable; high and low transitions; selectable per input |

⁷ In other sections of this document, *RTSI* refers to RTSI <0..7> for PCI devices or PXI_TRIG <0..7> for PXI devices.

Bus Interface

| | |
|---------------------------------|---|
| PCI/PXI devices | 3.3 V or 5 V signal environment |
| USB devices | USB 2.0 Hi-Speed or full-speed ⁸ |
| DMA channels (PCI/PXI devices) | 6, analog input, analog output, digital input, digital output, counter/timer 0, counter/timer 1 |
| USB Signal Stream (USB devices) | 4, can be used for analog input, analog output, digital input, digital output, counter/timer 0, counter/timer 1 |

All PXI-625x devices support one of the following features:

- May be installed in PXI Express hybrid slots

▪ Or, may be used to control SCXI in PXI/SCXI combo chassis

⁸ If you are using a USB M Series device in full-speed mode, device performance will be lower and you will not be able to achieve maximum sampling/update rates.

| M Series Device | M Series Part Number | SCXI Control in PXI/SCXI Combo Chassis | PXI Express Hybrid Slot Compatible |
|---|----------------------|--|------------------------------------|
| PXI-6220 | 191332B-04 | No | Yes |
| PXI-6221 | 191332B-03 | No | Yes |
| | 191332B-13 | Yes | No |
| PXI-6224 | 191332B-02 | No | Yes |
| PXI-6225 | 192227A-01 | No | Yes |
| PXI-6229 | 191332B-01 | No | Yes |
| | 191332B-11 | Yes | No |
| Earlier versions of PXI-6220/6221/6224/6229 | 191332A-0x | Yes | No |


Power Requirements

Current draw from bus during no-load condition⁹

| PCI/PXI devices | |
|-----------------|----------------------|
| +5 V | 0.02 A ¹⁰ |
| +3.3 V | 0.25 A ¹⁰ |
| +12 V | 0.15 A |

Current draw from bus during AI and AO overvoltage condition⁹

| PCI/PXI devices | |
|-----------------|----------------------|
| +5 V | 0.02 A ¹⁰ |
| +3.3 V | 0.25 A ¹⁰ |
| +12 V | 0.25 A |


 **Caution** USB-622x devices must be powered with NI offered AC adapter or a National Electric Code (NEC) Class 2 DC source that meets the power requirements for the device and has appropriate safety certification marks for country of use.

USB power supply requirements 11 to 30 VDC, 20 W, locking or non-locking power jack with 0.080" diameter center pin, 5/16-32 thread for locking collars

⁹ Does not include P0/PFI/P1/P2 and +5 V terminals.

¹⁰ PCI-6221 (37-pin) devices do not use +3.3 V from the bus. The 3.3 V current draw, shown in the *Power Requirements* section, comes from the +5 V instead.

Power Limits


 **Caution** Exceeding the power limits may cause unpredictable behavior by the device and/or PC/chassis.

| PCI devices | |
|--|-----------------------|
| +5 V terminal (connector 0) | 1 A max ¹¹ |
| +5 V terminal (connector 1) | 1 A max ¹¹ |
| PXI devices | |
| +5 V terminal (connector 0) | 1 A max ¹¹ |
| +5 V terminal (connector 1) | 1 A max ¹¹ |
| P0/PFI/P1/P2 and +5 V terminals combined | 2 A max |
| USB devices | |
| +5 V terminal | 1 A max ¹¹ |
| P0/PFI/P1/P2 and +5 V terminals combined | 2 A max |
| Power supply fuse | 2 A, 250 V |

¹¹ Has a self-resetting fuse that opens when current exceeds this specification.

Physical Requirements

| Printed circuit board dimensions | |
|----------------------------------|-------------------------------|
| PCI-6220/6221/6224/6225/6229 | 9.7 x 15.5 cm (3.8 x 6.1 in.) |
| PXI-6220/6221/6224/6225/6229 | Standard 3U PXI |

| | |
|--|---|
| Enclosure dimensions (includes connectors) | |
| USB-6221/6225/6229 Screw Terminal | 26.67 x 17.09 x 4.45 cm (10.5 x 6.73 x 1.75 in.) |
| USB-6221/6229 BNC | 28.6 x 17 x 6.9 cm (11.25 x 6.7 x 2.7 in.) |
| USB-6225 Mass Termination | 18.8 x 17.09 x 4.45 cm (7.4 x 6.73 x 1.75 in.) |
| USB-6221/6225/6229 OEM | Refer to the <i>NI USB-622x/625x OEM User Guide</i> |
| Weight | |
| PCI-6220 | 91 g (3.2 oz) |
| PCI-6221 (68-pin) | 92 g (3.2 oz) |
| PCI-6221 (37-pin) | 95 g (3.3 oz) |
| PCI-6224 | 99 g (3.5 oz) |
| PCI-6225 | 103 g (3.6 oz) |
| PCI-6229 | 101 g (3.5 oz) |
| PXI-6220 | 158 g (5.5 oz) |
| PXI-6221 | 162 g (5.7 oz) |
| PXI-6224 | 170 g (5.9 oz) |
| PXI-6225 | 174 g (6.1 oz) |
| PXI-6229 | 171 g (6.0 oz) |
| USB-6221 Screw Terminal | 1.2 kg (2 lb 10 oz) |
| USB-6225/6229 Screw Terminal | 1.24 kg (2 lb 11 oz) |
| USB-6225 Mass Termination | 907 g (2 lb) |
| USB-6221 OEM | 131 g (4.6 oz) |
| USB-6225/6229 OEM | 162 g (5.7 oz) |
| I/O connector | |
| PCI/PXI-6220/6221 (68-pin) | 1 68-pin VHDCI |
| PCI/PXI-6224/6225/6229 | 2 68-pin VHDCI |
| PCI-6221 (37-pin) | 1 37-pin D-SUB |
| USB-6221 Screw Terminal | 64 screw terminals |
| USB-6225/6229 Screw Terminal | 128 screw terminals |
| USB-6221 BNC | 21 BNCs and 30 screw terminals |
| USB-6229 BNC | 32 BNCs and 60 screw terminals |
| USB-6225 Mass Termination | 2 68-pin SCSI |
| USB-6221/6225/6229 Screw Terminal/ USB-6221/6229 BNC screw terminal wiring | 16-28 AWG |
| Maximum Working Voltage¹² | |
| NI 6220/6221/6224/6225/6229 channel-to-earth | 11 V, Measurement Category I |
|  Caution Do not use for measurements within Categories II, III, or IV. | |
| ¹² <i>Maximum working voltage</i> refers to the signal voltage plus the common-mode voltage. | |
| Environmental | |
| Operating temperature | |
| PCI/PXI devices | 0 to 55 °C |
| USB devices | 0 to 45 °C |
| Storage temperature | -20 to 70 °C |
| Humidity | 10 to 90% RH, noncondensing |
| Maximum altitude | 2,000 m |
| Pollution Degree (indoor use only) | 2 |
| Shock and Vibration (PXI Devices Only) | |

| | |
|-------------------|---|
| Operational shock | 30 g peak, half-sine, 11 ms pulse (Tested in accordance with IEC-60068-2-27. Test profile developed in accordance with MIL-PRF-28800F.) |
| Random vibration | |
| Operating | 5 to 500 Hz, 0.3 g _{rms} |
| Nonoperating | 5 to 500 Hz, 2.4 g _{rms} (Tested in accordance with IEC-60068-2-64. Nonoperating test profile exceeds the requirements of MIL-PRF-28800F, Class 3.) |

Safety

This product is designed to meet the requirements of the following standards of safety for electrical equipment for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA 61010-1



Note For UL and other safety certifications, refer to the product label or visit ni.com/certification, search by model number or product line, and click the appropriate link in the Certification column.

Electromagnetic Compatibility

This product is designed to meet the requirements of the following standards of EMC for electrical equipment for measurement, control, and laboratory use:

- EN 61326 EMC requirements; Minimum Immunity
- EN 55011 Emissions; Group 1, Class A
- CE, C-Tick, ICES, and FCC Part 15 Emissions; Class A



Note For EMC compliance, operate this device with shielded cables.

CE Compliance

This product meets the essential requirements of applicable European Directives, as amended for CE marking, as follows:

- 73/23/EEC; Low-Voltage Directive (safety)
- 89/336/EEC; Electromagnetic Compatibility Directive (EMC)



Note Refer to the Declaration of Conformity (DoC) for this product for any additional regulatory compliance information. To obtain the DoC for this product, visit ni.com/certification, search by model number or product line, and click the appropriate link in the Certification column.

Environmental Management

National Instruments is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial not only to the environment but also to NI customers.

For additional environmental information, refer to the NI and the Environment Web page at ni.com/environment. This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

Waste Electrical and Electronic Equipment (WEEE)



At the end of their life cycle, all products must be sent to a WEEE recycling center. For more information about WEEE recycling centers and National Instruments WEEE initiatives, visit ni.com/environment/weee.htm.

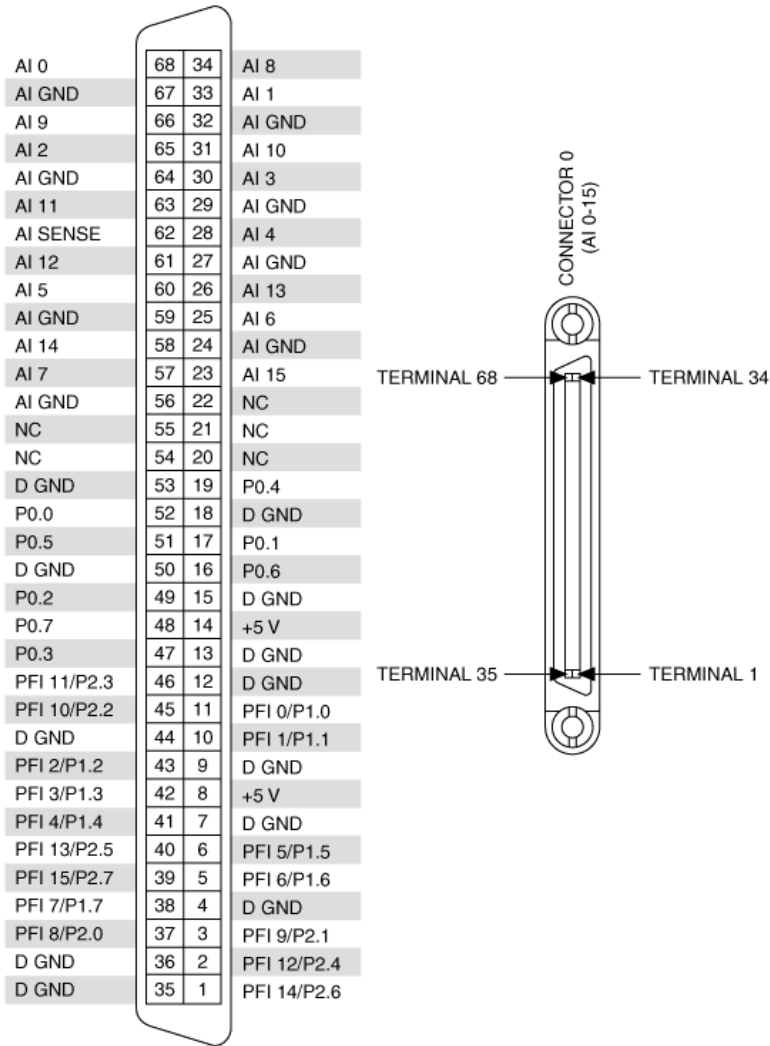
电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息，请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

[Back to Top](#)

Pinouts/Front Panel Connections



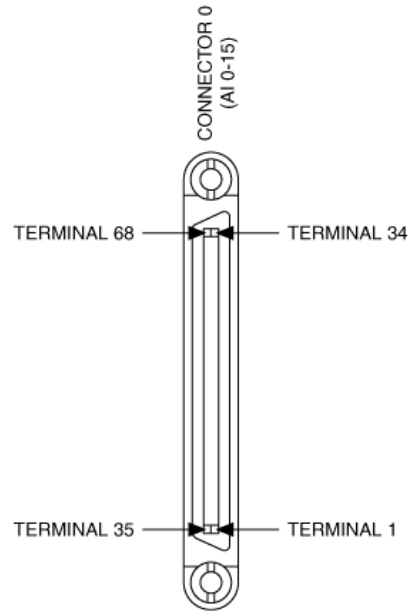
NC = No Connect

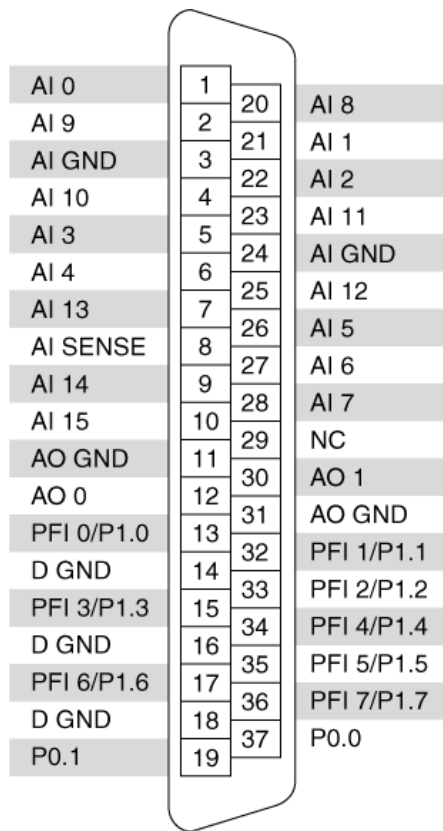
PCI/PXI-6220 Pinout

| | | | |
|-------------|----|----|-------------|
| AI 0 | 68 | 34 | AI 8 |
| AI GND | 67 | 33 | AI 1 |
| AI 9 | 66 | 32 | AI GND |
| AI 2 | 65 | 31 | AI 10 |
| AI GND | 64 | 30 | AI 3 |
| AI 11 | 63 | 29 | AI GND |
| AI SENSE | 62 | 28 | AI 4 |
| AI 12 | 61 | 27 | AI GND |
| AI 5 | 60 | 26 | AI 13 |
| AI GND | 59 | 25 | AI 6 |
| AI 14 | 58 | 24 | AI GND |
| AI 7 | 57 | 23 | AI 15 |
| AI GND | 56 | 22 | AO 0 |
| AO GND | 55 | 21 | AO 1 |
| AO GND | 54 | 20 | NC |
| D GND | 53 | 19 | P0.4 |
| P0.0 | 52 | 18 | D GND |
| P0.5 | 51 | 17 | P0.1 |
| D GND | 50 | 16 | P0.6 |
| P0.2 | 49 | 15 | D GND |
| P0.7 | 48 | 14 | +5 V |
| P0.3 | 47 | 13 | D GND |
| PFI 11/P2.3 | 46 | 12 | D GND |
| PFI 10/P2.2 | 45 | 11 | PFI 0/P1.0 |
| D GND | 44 | 10 | PFI 1/P1.1 |
| PFI 2/P1.2 | 43 | 9 | D GND |
| PFI 3/P1.3 | 42 | 8 | +5 V |
| PFI 4/P1.4 | 41 | 7 | D GND |
| PFI 13/P2.5 | 40 | 6 | PFI 5/P1.5 |
| PFI 15/P2.7 | 39 | 5 | PFI 6/P1.6 |
| PFI 7/P1.7 | 38 | 4 | D GND |
| PFI 8/P2.0 | 37 | 3 | PFI 9/P2.1 |
| D GND | 36 | 2 | PFI 12/P2.4 |
| D GND | 35 | 1 | PFI 14/P2.6 |

NC = No Connect

PCI/PXI-6221 (68-Pin) Pinout



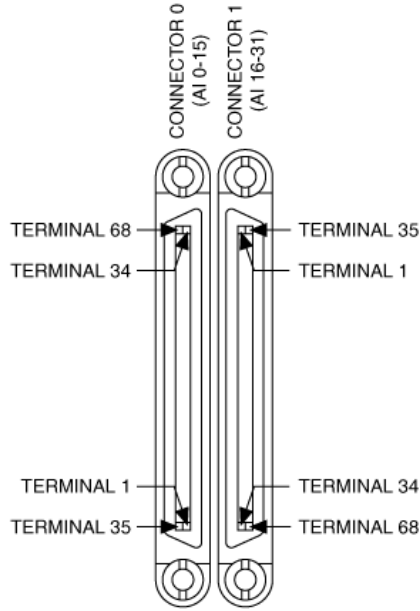


NC = No Connect

PCI-6221 (37-Pin) Pinout

| | | | |
|-------------|----|----|-------------|
| AI 0 | 68 | 34 | AI 8 |
| AI GND | 67 | 33 | AI 1 |
| AI 9 | 66 | 32 | AI GND |
| AI 2 | 65 | 31 | AI 10 |
| AI GND | 64 | 30 | AI 3 |
| AI 11 | 63 | 29 | AI GND |
| AI SENSE | 62 | 28 | AI 4 |
| AI 12 | 61 | 27 | AI GND |
| AI 5 | 60 | 26 | AI 13 |
| AI GND | 59 | 25 | AI 6 |
| AI 14 | 58 | 24 | AI GND |
| AI 7 | 57 | 23 | AI 15 |
| AI GND | 56 | 22 | NC |
| NC | 55 | 21 | NC |
| NC | 54 | 20 | NC |
| D GND | 53 | 19 | P0.4 |
| P0.0 | 52 | 18 | D GND |
| P0.5 | 51 | 17 | P0.1 |
| D GND | 50 | 16 | P0.6 |
| P0.2 | 49 | 15 | D GND |
| P0.7 | 48 | 14 | +5 V |
| P0.3 | 47 | 13 | D GND |
| PFI 11/P2.3 | 46 | 12 | D GND |
| PFI 10/P2.2 | 45 | 11 | PFI 0/P1.0 |
| D GND | 44 | 10 | PFI 1/P1.1 |
| PFI 2/P1.2 | 43 | 9 | D GND |
| PFI 3/P1.3 | 42 | 8 | +5 V |
| PFI 4/P1.4 | 41 | 7 | D GND |
| PFI 13/P2.5 | 40 | 6 | PFI 5/P1.5 |
| PFI 15/P2.7 | 39 | 5 | PFI 6/P1.6 |
| PFI 7/P1.7 | 38 | 4 | D GND |
| PFI 8/P2.0 | 37 | 3 | PFI 9/P2.1 |
| D GND | 36 | 2 | PFI 12/P2.4 |
| D GND | 35 | 1 | PFI 14/P2.6 |

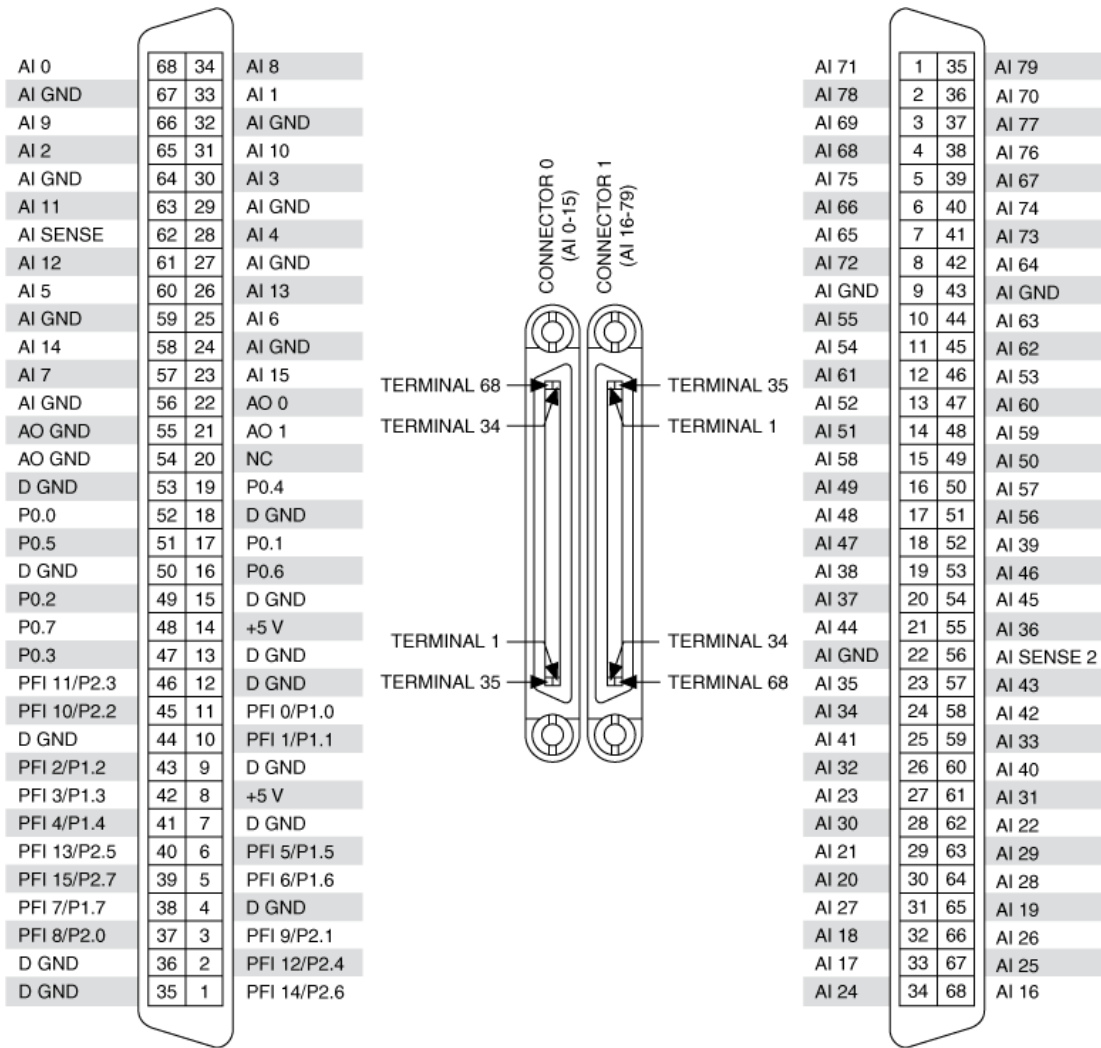
NC = No Connect



| | | | |
|--------|----|----|------------|
| P0.30 | 1 | 35 | D GND |
| P0.28 | 2 | 36 | D GND |
| P0.25 | 3 | 37 | P0.24 |
| D GND | 4 | 38 | P0.23 |
| P0.22 | 5 | 39 | P0.31 |
| P0.21 | 6 | 40 | P0.29 |
| D GND | 7 | 41 | P0.20 |
| +5 V | 8 | 42 | P0.19 |
| D GND | 9 | 43 | P0.18 |
| P0.17 | 10 | 44 | D GND |
| P0.16 | 11 | 45 | P0.26 |
| D GND | 12 | 46 | P0.27 |
| D GND | 13 | 47 | P0.11 |
| +5 V | 14 | 48 | P0.15 |
| D GND | 15 | 49 | P0.10 |
| P0.14 | 16 | 50 | D GND |
| P0.9 | 17 | 51 | P0.13 |
| D GND | 18 | 52 | P0.8 |
| P0.12 | 19 | 53 | D GND |
| NC | 20 | 54 | NC |
| NC | 21 | 55 | NC |
| NC | 22 | 56 | AI GND |
| AI 31 | 23 | 57 | AI 23 |
| AI GND | 24 | 58 | AI 30 |
| AI 22 | 25 | 59 | AI GND |
| AI 29 | 26 | 60 | AI 21 |
| AI GND | 27 | 61 | AI 28 |
| AI 20 | 28 | 62 | AI SENSE 2 |
| AI GND | 29 | 63 | AI 27 |
| AI 19 | 30 | 64 | AI GND |
| AI 26 | 31 | 65 | AI 18 |
| AI GND | 32 | 66 | AI 25 |
| AI 17 | 33 | 67 | AI GND |
| AI 24 | 34 | 68 | AI 16 |

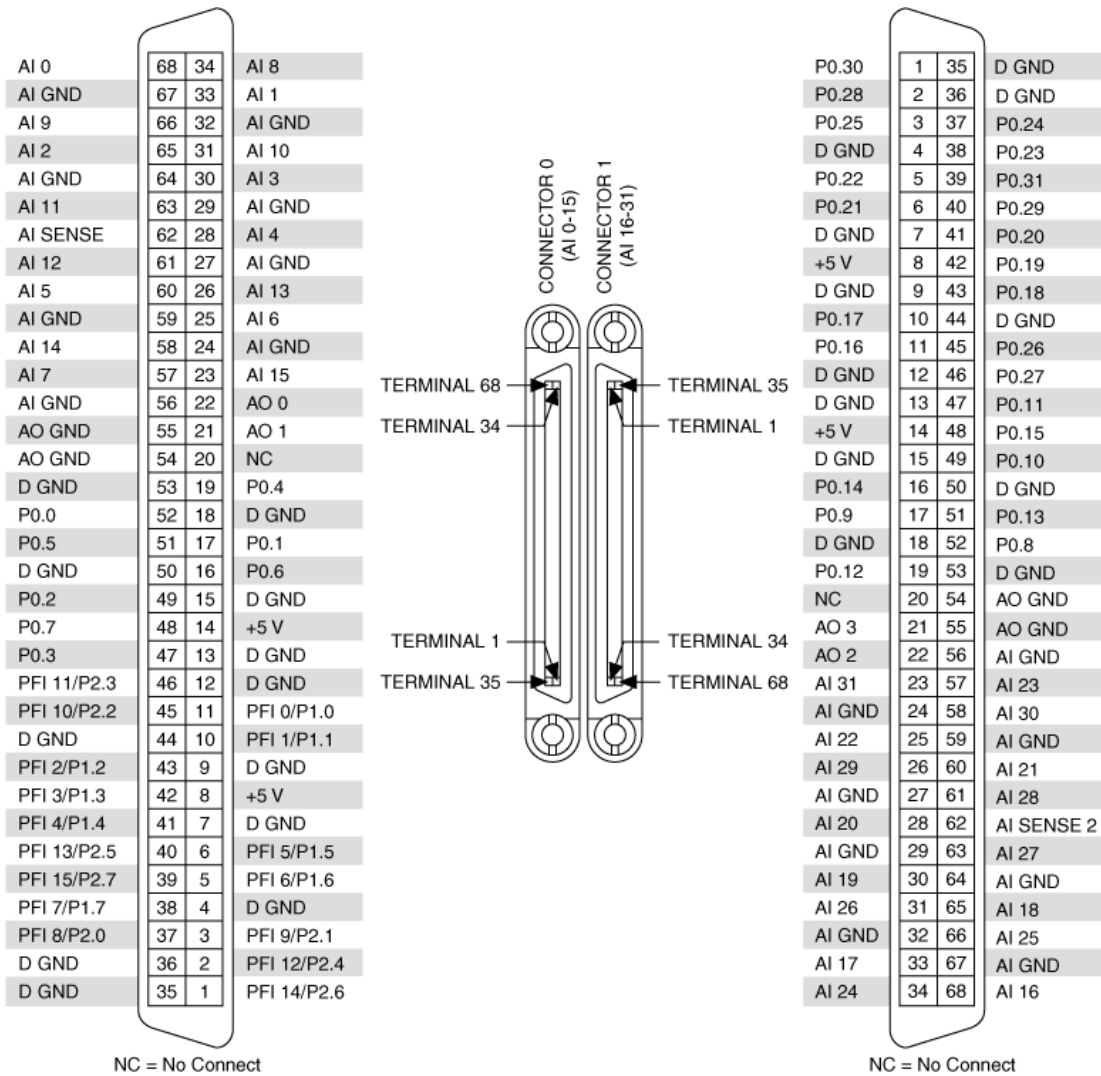
NC = No Connect

PCI/PXI-6224 Pinout



NC = No Connect

PCI/PXI-6225 Pinout



[Back to Top](#)

©2008 National Instruments. All rights reserved. CVI, LabVIEW, Measurement Studio, National Instruments, NI, ni.com, SCXI, and SignalExpress are trademarks of National Instruments. The mark LabWindows is used under a license from Microsoft Corporation. Windows is a registered trademark of Microsoft Corporation in the United States and other countries. Linux[®] is the registered trademark of Linus Torvalds in the U.S. and other countries. Other product and company names listed are trademarks or trade names of their respective companies.

[My Profile](#) | [RSS](#) | [Privacy](#) | [Legal](#) | [Contact NI](#) © 2014 National Instruments Corporation. All rights reserved.

NI 660x Specifications

[Français](#) [Deutsch](#) [日本語](#) [한국어](#) [简体中文](#)
ni.com/manuals

This document lists specifications for the NI 660x devices. These specifications are typical at 25 °C unless otherwise noted. Refer to the *NI 660x User Manual* for more information about the NI 660x devices.

Power

| | |
|---|--|
| Power requirement | 5 VDC ($\pm 5\%$) |
| NI 6601 | 0.4 A to 0.75 A |
| NI 6602 | 0.5 A to 1.5 A |
| NI 6608 | 1 A to 2.5 A (with 1 m shielded cable as load) varies with application and OCXO warm-up period, does not include I/O power supplied through I/O connector |
| +5 V power available at I/O connector (pin 1) | +4.65 V to +5.25 V; 1 A, maximum |

I/O Characteristics

| | |
|-------------------------|--|
| Compatibility | TTL/CMOS |
| Power-on state | Input (high-Z) with weak pull-downs |
| Pull-down current | 10 μ A min to 200 μ A max |
| Input impedance | 25 k Ω to 500 k Ω |
| Output impedance | 75 Ω (56 Ω from an onboard resistor and 19 Ω from the TIO ASIC) |
| Hysteresis | 300 mV Schmitt triggers |

Digital logic levels

| Level | Min | Max |
|--|--------|----------------|
| Input low voltage | -0.3 V | 0.8 V |
| Input high voltage | 2.0 V | Supply + 0.3 V |
| Input low current ($V_I = 0$ V) | — | -10 μ A |
| Input high current ($V_I = 5$ V) - 0.3 V | — | 200 μ A |
| Output low voltage ($I_{OL} = 4$ mA) | — | 0.4 V |
| Output high voltage ($I_{OH} = -4$ mA) | 2.4 V | — |

Digital I/O

| | |
|--------------------------|--------|
| Number of channels | 32 |
| Data transfer | Static |
| Handshaking | None |

Timing I/O

| | |
|---------------------|--------------------------|
| Number of channels | |
| NI 6601 | 4 up/down counter/timers |
| NI 6602 | 8 up/down counter/timers |
| NI 6608 | 8 up/down counter/timers |
| Resolution | 32 bits |
| Maximum count | 4,294,967,295 |

Rollover times

| | |
|-----------------------|----------|
| 100 kHz timebase..... | 11.93 h |
| 20 MHz timebase..... | 214.74 s |
| 80 MHz timebase..... | 53.69 s |

Prescalers.....×8 or ×2 prescaler
for each counter

Base clocks available

| | |
|--------------|--------------------------------|
| NI 6601..... | 100 kHz and 20 MHz |
| NI 6602..... | 100 kHz, 20 MHz, and 80 MHz |
| NI 6608..... | 100 kHz, 20 MHz, and 80 MHz |

Base clock accuracy

| Device | Base Clock Accuracy |
|----------|-----------------------------------|
| PCI-6601 | 100 ppm (±0.01%) over temperature |
| PCI-6602 | 100 ppm (±0.01%) over temperature |

| Device | Base Clock Accuracy | |
|----------|---|-----------------------------------|
| | PXI Chassis | CompactPCI Chassis |
| PXI-6602 | Base clock accuracy of PXI_CLK10 | 200 ppm (±0.02%) over temperature |
| PXI-6608 | Base clock accuracy of PXI_CLK10 ¹ | 200 ppm (±0.02%) over temperature |

¹ 75 ppb in Slot 2. Refer to the *OCXO (NI 6608 Only)* section of this document for more information. For more information about the OCXO 10 MHz clock, refer to the *NI 660x User Manual*.

Maximum source frequency

| | |
|-------------------------|---------|
| NI 6601 | |
| Without prescaling..... | 20 MHz |
| With prescaling..... | 60 MHz |
| NI 6602 | |
| Without prescaling..... | 80 MHz |
| With prescaling..... | 125 MHz |
| NI 6608 | |
| Without prescaling..... | 80 MHz |
| With prescaling..... | 125 MHz |

Minimum edge separation

(for two edge separation measurement)2/maximum timebase

Data transfers

| | |
|--------------|---------------------------------------|
| NI 6601..... | DMA (1 channel), interrupts |
| NI 6602..... | DMA (up to 3 channels), interrupts |
| NI 6608..... | DMA (up to 3 channels), interrupts |

DMA modes..... Scatter-gather

OCXO (NI 6608 Only)

Frequency..... 10.000000 MHz

Warm-up time..... 5 minutes
(to within 20 ppb of operating frequency,
power-off duration < 1 hour)

Frequency stability versus
supply voltage change (±5%) ±5 ppb

Temperature stability
(0 °C to 50 °C) ±5 ppb, reference to 25 °C

Drift in frequency..... ±0.45 ppb/day;
±45 ppb/year

Allowed frequency adjustment
(to correct for drift in frequency) ±500 ppb, typical

RTSI Trigger Lines (PCI Only)

Trigger lines <0..6> 7

RTSI clock 1

Minimum pulse width for Z index on position measurement
NI 6601..... 200 ns
NI 6602..... 50 ns

PXI Trigger Bus (PXI Only)

Trigger lines <0..5> 6

Star trigger 1

Clock 1

Bus Interface

All devices Master, slave

Physical

Dimensions

| | |
|----------|--|
| PCI..... | 17.5 cm × 9.9 cm (6.9 in. × 3.9 in.) |
| PXI..... | 16.0 cm × 10.0 cm (6.3 in. × 3.9 in.) |

I/O connector 68-pin female,
SCSI-II type

Maximum Working Voltage

Maximum working voltage refers to the signal voltage plus the common-mode voltage.

Channel-to-earth ±11 V,
Measurement Category I

Channel-to-channel..... ±22 V,
Measurement Category I



Caution Do not use this device for connection to signals or for measurements within Categories II, III, or IV. Refer to the *Read Me First: Safety and Electromagnetic Compatibility* document for more information about measurement categories.

Environment

The NI 660x devices are intended for indoor use only.

Maximum altitude..... 2,000 meters (at 25 °C
ambient temperature)

Pollution Degree 2

Operating Environment

Ambient temperature range 0 °C to 55 °C
(Tested in accordance
with IEC-60068-2-1 and
IEC-60068-2-2.)

Relative humidity range..... 0% to 90%,
noncondensing
(Tested in accordance
with IEC-60068-2-56.)

Storage Environment

Ambient temperature range -20 °C to 70 °C
(Tested in accordance
with IEC-60068-2-1 and
IEC-60068-2-2.)

Relative humidity range..... 5% to 95%,
noncondensing
(Tested in accordance
with IEC-60068-2-56.)

Shock and Vibration (PXI Only)

Operational shock.....30 g peak, half-sine,
11 ms pulse
(Tested in accordance
with IEC-60068-2-27.
Test profile developed in
accordance with
MIL-PRF-28800F.)

Random vibration

Operating5 Hz to 500 Hz, 0.3 grms
Nonoperating5 Hz to 500 Hz, 2.4 grms
(Tested in accordance
with IEC-60068-2-64.
Nonoperating test profile
exceeds the requirements
of MIL-PRF-28800F,
Class 3.)



Note Clean the device with a soft, non-metallic brush. Make sure that the device is completely dry and free from contaminants before returning it to service.

Safety

This product meets the requirements of the following standards of safety for electrical equipment for measurement, control, and laboratory use:

- IEC 61010-1, EN 61010-1
- UL 61010-1, CSA 61010-1



Note For UL and other safety certifications, refer to the product label or the [Online Product Certification](#) section.

Electromagnetic Compatibility

This product meets the requirements of the following EMC standards for electrical equipment for measurement, control, and laboratory use:

- EN 61326 (IEC 61326): Class A emissions; Basic immunity
- EN 55011 (CISPR 11): Group 1, Class A emissions
- AS/NZS CISPR 11: Group 1, Class A emissions
- FCC 47 CFR Part 15B: Class A emissions
- ICES-001: Class A emissions



Note For the standards applied to assess the EMC of this product, refer to the [Online Product Certification](#) section.



Note For EMC compliance, operate this device with shielded cables.

CE Compliance

This product meets the essential requirements of applicable European Directives as follows:

- 2006/95/EC; Low-Voltage Directive (safety)
- 2004/108/EC; Electromagnetic Compatibility Directive (EMC)

Online Product Certification

Refer to the product Declaration of Conformity (DoC) for additional regulatory compliance information. To obtain product certifications and the DoC for this product, visit ni.com/certification, search by model number or product line, and click the appropriate link in the Certification column.

Environmental Management

NI is committed to designing and manufacturing products in an environmentally responsible manner. NI recognizes that eliminating certain hazardous substances from our products is beneficial to the environment and to NI customers.

For additional environmental information, refer to the *NI and the Environment* Web page at ni.com/environment. This page contains the environmental regulations and directives with which NI complies, as well as other environmental information not included in this document.

Waste Electrical and Electronic Equipment (WEEE)



EU Customers At the end of the product life cycle, all products must be sent to a WEEE recycling center. For more information about WEEE recycling centers, National Instruments WEEE initiatives, and compliance with WEEE Directive 2002/96/EC on Waste Electrical and Electronic Equipment, visit ni.com/environment/weee.

电子信息产品污染控制管理办法（中国 RoHS）



中国客户 National Instruments 符合中国电子信息产品中限制使用某些有害物质指令 (RoHS)。关于 National Instruments 中国 RoHS 合规性信息, 请登录 ni.com/environment/rohs_china。(For information about China RoHS compliance, go to ni.com/environment/rohs_china.)

| | | | |
|---------------------------|----|----|-------------------------|
| PFI 31/P0.31/CTR 2 SOURCE | 34 | 68 | D GND |
| D GND | 33 | 67 | PFI 30/P0.30/CTR 2 GATE |
| PFI 28/P0.28/CTR 2 OUT | 32 | 66 | PFI 29/P0.29/CTR 2 AUX |
| PFI 27/P0.27/CTR 3 SOURCE | 31 | 65 | D GND |
| D GND | 30 | 64 | PFI 26/P0.26/CTR 3 GATE |
| PFI 24/P0.24/CTR 3 OUT | 29 | 63 | PFI 25/P0.25/CTR 3 AUX |
| PFI 23/P0.23 | 28 | 62 | D GND |
| D GND | 27 | 61 | PFI 22/P0.22 |
| PFI 20/P0.20 | 26 | 60 | PFI 21/P0.21 |
| PFI 19/P0.19 | 25 | 59 | D GND |
| D GND | 24 | 58 | PFI 18/P0.18 |
| PFI 16/P0.16 | 23 | 57 | PFI 17/P0.17 |
| PFI 15/P0.15 | 22 | 56 | R GND |
| PFI 14/P0.14 | 21 | 55 | D GND |
| D GND | 20 | 54 | PFI 13/P0.13 |
| R GND | 19 | 53 | PFI 12/P0.12 |
| D GND | 18 | 52 | PFI 11/P0.11 |
| PFI 9/P0.9 | 17 | 51 | PFI 10/P0.10 |
| PFI 8/P0.8 | 16 | 50 | D GND |
| PFI 7/P0.7 | 15 | 49 | D GND |
| D GND | 14 | 48 | PFI 6/P0.6 |
| PFI 4/P0.4 | 13 | 47 | PFI 5/P0.5 |
| PFI 3/P0.3 | 12 | 46 | D GND |
| D GND | 11 | 45 | PFI 2/P0.2 |
| PFI 0/P0.0 | 10 | 44 | PFI 1/P0.1 |
| PFI 32/CTR 1 OUT | 9 | 43 | R GND |
| PFI 34/CTR 1 GATE | 8 | 42 | D GND |
| PFI 35/CTR 1 SOURCE | 7 | 41 | D GND |
| PFI 33/CTR 1 AUX | 6 | 40 | PFI 37/CTR 0 AUX |
| PFI 36/CTR 0 OUT | 5 | 39 | D GND |
| RESERVED | 4 | 38 | RESERVED |
| PFI 38/CTR 0 GATE | 3 | 37 | RESERVED |
| PFI 39/CTR 0 SOURCE | 2 | 36 | D GND |
| +5 V | 1 | 35 | R GND |

RG: Reserved if using an SH68-68-D1 shielded cable. Ground if using an R6868 ribbon cable.

Figure 1. NI 6601 Pinout

| | | | |
|---------------------------|----|----|---------------------------|
| PFI 31/P0.31/CTR 2 SOURCE | 34 | 68 | D GND |
| D GND | 33 | 67 | PFI 30/P0.30/CTR 2 GATE |
| PFI 28/P0.28/CTR 2 OUT | 32 | 66 | PFI 29/P0.29/CTR 2 AUX |
| PFI 27/P0.27/CTR 3 SOURCE | 31 | 65 | D GND |
| D GND | 30 | 64 | PFI 26/P0.26/CTR 3 GATE |
| PFI 24/P0.24/CTR 3 OUT | 29 | 63 | PFI 25/P0.25/CTR 3 AUX |
| PFI 23/P0.23/CTR 4 SOURCE | 28 | 62 | D GND |
| D GND | 27 | 61 | PFI 22/P0.22/CTR 4 GATE |
| CTR 4 OUT/PFI 20/P0.20 | 26 | 60 | PFI 21/P0.21/CTR 4 AUX |
| PFI 19/P0.19/CTR 5 SOURCE | 25 | 59 | D GND |
| D GND | 24 | 58 | PFI 18/P0.18/CTR 5 GATE |
| CTR 5 OUT/PFI 16/P0.16 | 23 | 57 | PFI 17/P0.17/CTR 5 AUX |
| PFI 15/P0.15/CTR 6 SOURCE | 22 | 56 | R GND |
| PFI 14/P0.14/CTR 6 GATE | 21 | 55 | D GND |
| D GND | 20 | 54 | PFI 13/P0.13/CTR 6 AUX |
| R GND | 19 | 53 | CTR 6 OUT/PFI 12/P0.12 |
| D GND | 18 | 52 | PFI 11/P0.11/CTR 7 SOURCE |
| PFI 9/P0.9/CTR 7 AUX | 17 | 51 | PFI 10/P0.10/CTR 7 GATE |
| CTR 7 OUT/PFI 8/P0.8 | 16 | 50 | D GND |
| PFI 7/P0.7 | 15 | 49 | D GND |
| D GND | 14 | 48 | PFI 6/P0.6 |
| PFI 4/P0.4 | 13 | 47 | PFI 5/P0.5 |
| PFI 3/P0.3 | 12 | 46 | D GND |
| D GND | 11 | 45 | PFI 2/P0.2 |
| PFI 0/P0.0 | 10 | 44 | PFI 1/P0.1 |
| PFI 32/CTR 1 OUT | 9 | 43 | R GND |
| PFI 34/CTR 1 GATE | 8 | 42 | D GND |
| PFI 35/CTR 1 SOURCE | 7 | 41 | D GND |
| PFI 33/CTR 1 AUX | 6 | 40 | PFI 37/CTR 0 AUX |
| PFI 36/CTR 0 OUT | 5 | 39 | D GND |
| RESERVED | 4 | 38 | RESERVED |
| PFI 38/CTR 0 GATE | 3 | 37 | RESERVED |
| PFI 39/CTR 0 SOURCE | 2 | 36 | D GND |
| +5 V | 1 | 35 | R GND |

RG: Reserved if using an SH68-68-D1 shielded cable. Ground if using an R6868 ribbon cable.

Figure 2. NI 6602/6608 Pinout

National Instruments, NI, ni.com, and LabVIEW are trademarks of National Instruments Corporation. Refer to the *Terms of Use* section on ni.com/legal for more information about National Instruments trademarks. Other product and company names mentioned herein are trademarks or trade names of their respective companies. For patents covering National Instruments products/technology, refer to the appropriate location: **Help»Patents** in your software, the `patents.txt` file on your media, or the *National Instruments Patent Notice* at ni.com/patents.