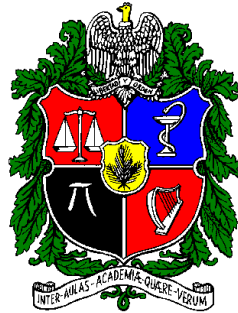


# Análisis del efecto de la cuantización en el control ZAD aplicado a un convertidor buck

Daniel Alberto Burbano Lombana

Universidad Nacional de Colombia  
Facultad de Ingeniería y Arquitectura, Departamento de Eléctrica, Electrónica y Computación  
Manizales, Colombia  
2011



# Analysis of quantization errors in a buck power converter controlled by ZAD strategy.

Daniel Alberto Burbano Lombana

Universidad Nacional de Colombia  
Facultad de Ingeniería y Arquitectura, Departamento de Eléctrica, Electrónica y Computación  
Manizales, Colombia  
2011

# Análisis del efecto de la cuantización en el control ZAD aplicado a un convertidor buck

Daniel Alberto Burbano Lombana

Tesis presentada como requisito parcial para optar al título de:  
**Magister en Ingeniería - Automatización Industrial**

Directora:  
Ph.D. Fabiola Angulo García

Línea de Investigación:  
Análisis de sistemas dinámicos y análisis numérico  
Grupo de Investigación:  
Percepción y Control Inteligente (PCI)

Universidad Nacional de Colombia  
Facultad de Ingeniería y Arquitectura, Departamento de Eléctrica, Electrónica y Computación  
Manizales, Colombia

2011



## Dedicatoria

A mi madre y hermana, por quienes profeso un amor profundo.....



# Agradecimientos

Primero que todo, quiero agradecer a Dios por brindarme la paciencia y sabiduría necesarias para culminar satisfactoriamente mi investigación.

Son muchas las personas que de alguna u otra forma sirvieron de apoyo y sustento para realizar este trabajo, entre ellas destaco a mi madre y hermana que con su amor y dedicación, me enseñaron a ver lo positivo de las cosas, que en esta vida no está permitido rendirse y que hay que levantarse de los tropiezos las veces que sean necesarias y continuar con nuestro camino.

Desde el comienzo de mi investigación, mi tutora Fabiola Angulo García siempre me brindo un apoyo incondicional, gracias por esa dedicación, paciencia, por ayudarme a crecer académicamente orientándome en el campo de la investigación y sobre todo por hacerme caer en el fascinante atractor de los sistemas dinámicos y control. Durante cualquier investigación es natural que surjan muchas dudas y se tengan muchos inconvenientes, es por esto que quiero agradecer al los profesores Gustavo Osorio y Gerard Olivar por sus asesorías las cuales fueron muy provechosas. También a mis compañeros de trabajo Christian Erazo, Laura Zuluaga, José Daniel Morcillo, Alex Taborda y Alejandro Rincón que con las discusiones que surgían, generábamos una ambiente académico muy enriquecedor y en general quiero agradecer a todos los miembros del grupo de investigación de Percepción y Control Inteligente (PCI).

Finalmente, quiero mostrar mi gratitud al Departamento Administrativo de Ciencia, Tecnología e Innovación COLCIENCIAS por brindarme su apoyo financiero mediante el programa: Jóvenes Investigadores e Innovadores Virginia Gutiérrez Pineda.

Con esta sección finalizo el documento de tesis de maestría, pero comienza una nueva etapa de muchas investigaciones y proyectos. Muchas gracias a todos.

.:Daniel:.





## Resumen

En los últimos años, el control del convertidor buck con estrategia ZAD ha sido objeto de estudio, debido principalmente a que esta técnica ofrece frecuencia fija de conmutación, con una bajo error de estado estacionario. Sin embargo, la forma de calcular el ciclo de trabajo ha incluido la medida de la derivada de la superficie  $S(x)$  y el conocimiento a priori de todos los parámetros del sistema, incluyendo el valor de la carga  $R$ . Esto, desde un punto de vista práctico, es difícil de lograr; por otro lado, los resultados numéricos y experimentales no han tenido una alta concordancia. Así pues, en el presente trabajo de investigación se busca una forma diferente de generar la acción de control basada en ZAD, pero haciendo uso de las redes neuronales artificiales, con lo cual se evita medir la derivada de la superficie y no se requiere el conocimiento de la carga; además se propone hacer un ajuste del modelo matemático teniendo en cuenta algunos aspectos del experimento tales como la digitalización de las variables de estado y de la señal de control. El trabajo se divide en 4 etapas: la primera, generación de la regla de control mediante una red neuronal artificial entrenada bajo estrategia ZAD. Con la red se logra reproducir satisfactoriamente el controlador ZAD para cierta región de parámetros y tiene la ventaja adicional que requiere menos información para generar la regla de control; no se requiere el conocimiento de la carga, ni medir la derivada de la superficie. La segunda etapa, consiste en el estudio del efecto de la cuantización en la dinámica periódica y caótica del sistema controlado por ZAD. Con esto se demuestra que a mayor error de cuantización el sistema pierde completamente la transición al caos cambiando a cascadas de órbitas periódicas y a su vez aumenta la sensibilidad a las condiciones iniciales. La tercera etapa trata sobre técnicas para la reducción de los efectos de cuantización en el ZAD. Con estas técnicas se logran disminuir las oscilaciones presentes en la salida del sistema, causadas por la digitalización de las variables de estado, en aproximadamente 60% con la técnica GZAD y 90% con la media del ciclo de trabajo y FPIC. Finalmente, la cuarta parte es una implementación física a pequeña escala que permite comprobar los efectos del error de cuantización y las técnicas para reducirlo.

**Palabras clave:** Convertidor buck, control ZAD, caos, redes neuronales, cuantización.



# Abstract

In recent years, the DC-DC buck power converter controlled by ZAD strategy has been widely studied. The ZAD- controlled buck has shown the main following features: fixed switching frequency with low steady state error. However the computation of the duty cycle has included the value of the load and the measure of the derivative of  $S(x)$  function; besides, experimental and numerical result did not agree. In this research, we compute the duty cycle using neural networks, and we propose an improved mathematical model with the aim to obtain agreement between experimental and analytical results. This model includes state variables and signal control digitalization. In general, the work has four stages: the first one is devoted to compute the control law with an artificial neural network trained by ZAD strategy. We obtain similar results to already reported. In this case, the load value and the derivative of the function are not required to be known. The second stage is a study of quantization effects in the periodic and chaotic behavior. Global phenomena such as the co-existence of periodic and non-periodic attractors, fractal basin boundaries or transient chaos are exclusively caused by state variables digitalization. Third stage is about techniques to decrease quantization errors. GZAD technique achieves to reduce the oscillations by 60%. We propose a new alternative focused on duty cycle mean and obtained reductions of up to 90% using FPIC control. Finally, the fourth step is a normalized buck converter implementation, with the aim to prove the quantization effects in the system dynamic behavior and the techniques to reduce it.

**Keywords:** Buck converter, ZAD strategy, chaos, artificial neural networks, quantization

# Contenido

<b>Agradecimientos</b>	<b>vii</b>
<b>Resumen</b>	<b>ix</b>
<b>Lista de símbolos</b>	<b>xix</b>
<b>1. Introducción</b>	<b>1</b>
<b>2. Marco Conceptual</b>	<b>5</b>
2.1. El convertidor buck y su representación en el espacio de estados . . . . .	6
2.1.1. Solución analítica y simulación del convertidor . . . . .	7
2.2. Estrategia ZAD clásica . . . . .	8
2.2.1. Dinámica del convertidor controlado por ZAD . . . . .	10
2.2.2. Diagramas de bifurcaciones del convertidor controlado por ZAD . . . .	13
2.3. Estrategia ZAD generalizada . . . . .	14
2.3.1. Dinámica del convertidor controlado por GZAD . . . . .	15
2.3.2. Diagramas de bifurcaciones del convertidor controlado por GZAD . . .	16
2.4. Conclusiones . . . . .	18
<b>3. Control ZAD con Redes Neuronales</b>	<b>19</b>
3.1. Redes neuronales artificiales . . . . .	20
3.1.1. Perceptrón multicapa . . . . .	20
3.1.2. Control con redes neuronales artificiales . . . . .	22
3.2. ZAD con R.N. perceptrón multicapa de tres entradas y una salida . . . . .	23
3.2.1. Conjunto de entrenamiento . . . . .	24
3.2.2. Entrenamiento de la red neuronal artificial . . . . .	25
3.2.3. Dinámica del convertidor buck controlado por ZAD-RNA . . . . .	27
3.3. ZAD con R.N. perceptrón multicapa de cuatro entradas y una salida . . . . .	29
3.3.1. Dinámica del convertidor buck controlado por ZAD-RNA . . . . .	31
3.4. Desventajas del control ZAD-RNA . . . . .	35
3.5. Conclusiones . . . . .	37

<b>4. Efectos de la Cuantización en el ZAD</b>	<b>39</b>
4.1. Control del buck con ZAD, incluyendo errores de cuantización debidos a un ADC . . . . .	40
4.1.1. Sensado de la tensión del condensador . . . . .	41
4.1.2. Sensado de la corriente en la bobina . . . . .	41
4.1.3. Proceso de conversión A/D . . . . .	42
4.1.4. Dinámica del sistema con efectos de cuantización debidos a un convertidor A/D . . . . .	43
4.2. Control del buck con ZAD, Incluyendo errores de cuantización debidos a un ADC y DPWM . . . . .	45
4.2.1. Efectos de la cuantización en la dinámica periódica del sistema . . . . .	47
4.2.2. Efectos de la cuantización en la dinámica caótica del sistema . . . . .	50
4.3. Conclusiones . . . . .	53
<b>5. Reducción de los Efectos de Cuantización en el ZAD</b>	<b>54</b>
5.1. Cálculo del ciclo de trabajo con errores de cuantización . . . . .	55
5.2. Reducción de los efectos de cuantización utilizando GZAD . . . . .	58
5.2.1. Dinámica del Sistema con Reducción de los Efectos de Cuantización Mediante GZAD. . . . .	62
5.3. Reducción del efecto de cuantización utilizando la media del ciclo de trabajo	64
5.3.1. Cálculo de la media del ciclo de trabajo . . . . .	65
5.3.2. Dinámica del sistema computando la media del ciclo de trabajo . . . . .	65
5.4. Reducción del efecto de cuantización mediante la técnica de control FPIC . . . . .	67
5.4.1. Ciclo de trabajo con ZAD y FPIC incluyendo errores de cuantización	68
5.4.2. Ciclo de trabajo con GZAD y FPIC incluyendo errores de cuantización	71
5.5. Conclusiones . . . . .	74
<b>6. Resultados Experimentales</b>	<b>75</b>
6.1. Proceso de control del convertidor . . . . .	76
6.2. Solución de las ecuaciones del convertidor buck mediante amplificadores operacionales. . . . .	77
6.3. Acondicionamiento de Señales . . . . .	79
6.4. Adquisición y procesamiento de datos . . . . .	80
6.4.1. Adquisición de Datos . . . . .	82
6.4.2. Cálculo del ciclo de trabajo . . . . .	82
6.4.3. Generación de la Señal de control . . . . .	82
6.4.4. Visualización de datos . . . . .	82
6.5. Dinámica del Sistema en Lazo Cerrado . . . . .	83
6.6. Conclusiones . . . . .	87

---

<b>7. Principales Aportaciones y Trabajo Futuro</b>	<b>88</b>
7.1. Principales contribuciones . . . . .	89
7.1.1. Modelado de sistemas . . . . .	89
7.1.2. Algoritmos para simulación, análisis y control de sistemas dinámicos .	89
7.1.3. Control de sistemas . . . . .	89
7.1.4. Diseño e implementación electrónica . . . . .	90
7.2. Trabajo Futuro . . . . .	90
<b>Bibliografía</b>	<b>91</b>

# Lista de Figuras

1-1. Familia de fuentes de potencia . . . . .	1
2-1. Esquema básico del convertidor buck . . . . .	6
2-2. Topologías del convertidor buck . . . . .	7
2-3. Diagrama de transición de estados para la simulación del convertidor de potencia buck . . . . .	8
2-4. Señal de control $u$ . . . . .	8
2-5. Convertidor buck controlado por ZAD . . . . .	10
2-6. Dinámica del convertidor buck controlado por ZAD para los valores paramétricos de la tabla 2-2 . . . . .	11
2-7. Dinámica caótica del buck controlado por ZAD. . . . .	12
2-8. Diagramas de bifurcaciones de codimensión 1 variando el parámetro $K_s$ . . . . .	13
2-9. Dinámica del convertidor buck controlado por GZAD para $\alpha = 0,2$ y $K_s=4.5$ . . . . .	15
2-10. Dinámica del buck controlado por GZAD para $\alpha = 0,3$ y $K_s=0.3$ . . . . .	16
2-11. Diagramas dos-dimensionales del (a) máximo porcentaje de error de regulación y (b) máximo sobreimpulso de $V_C$ . . . . .	16
2-12. Periodicidad de la órbita solución del sistema al variar $\alpha$ y $K_s$ . . . . .	17
2-13. Dinámica del buck controlado por GZAD para $\alpha=0.3$ y $K_s=0.5$ . . . . .	17
3-1. Esquema básico de una neurona real y artificial. . . . .	20
3-2. Arquitectura de una red neuronal perceptrón multicapa . . . . .	21
3-3. Funciones de activación no lineales . . . . .	21
3-4. Entrenamiento de una RNA con estrategia de control ZAD . . . . .	23
3-5. RNA con tres entradas y una salida . . . . .	23
3-6. Diagrama de flujo que representa el proceso de extracción del conjunto de entrenamiento . . . . .	24
3-7. Vectores que conforman el conjunto de entrenamiento para la RNA . . . . .	25
3-8. Proceso de entrenamiento de la RNA . . . . .	26
3-9. Regresión lineal simple entre la salida de la RNA y la salida deseada . . . . .	26
3-10. Convertidor buck controlado por una RNA entrenada con la estrategia ZAD . . . . .	27
3-11. Comparación de la estrategia ZAD-RNA y ZAD. . . . .	28
3-12. Problema del control ZAD-RNA al variar la carga $R$ del sistema, debido a la poca información suministrada a la RNA . . . . .	29

<b>3-13.</b> Convergencia de la carga del sistema mediante: (a) ecuación 3-6 y (b) ecuación 3-10 . . . . .	31
<b>3-14.</b> Convertidor buck controlado por una RNA de cuatro entradas y una salida entrenada con la estrategia ZAD . . . . .	31
<b>3-15.</b> Comparación entre la estrategia ZAD-RNA y ZAD convencional con carga fija y referencia variable para datos no pertenecientes al conjunto de entrenamiento	32
<b>3-16.</b> Comparación entre la estrategia ZAD-RNA y ZAD convencional con referencia fija y carga variable para datos no pertenecientes al conjunto de entrenamiento	34
<b>3-17.</b> Dinámica del buck controlado por una RNA entrenada bajo estrategia ZAD y con un periodo de atraso . . . . .	35
<b>3-18.</b> Buck controlado por ZAD-RNA con efectos de cuantización . . . . .	36
<b>4-1.</b> Convertidor buck en lazo cerrado incluyendo un conversor A/D . . . . .	41
<b>4-2.</b> Característica del cuantizador . . . . .	42
<b>4-3.</b> Comparación entre la estrategia ZAD y la ZAD con efectos de cuantización debidos a un conversor ADC. . . . .	44
<b>4-4.</b> Convertidor buck controlado bajo estrategia ZAD y considerando efectos de cuantización debidos a un conversor ADC y un DPWM . . . . .	45
<b>4-5.</b> Aparición de un ciclo límite debido a la condición (4-7) . . . . .	46
<b>4-6.</b> Aparición de un ciclo límite debido al error de cuantización introducido por el ADC y DPWM . . . . .	47
<b>4-7.</b> Ciclo de trabajo normalizado variando las resoluciones del ADC y DPWM . . . . .	49
<b>4-8.</b> Diagramas de bifurcaciones variando $k_s$ y $n_{ADC}$ , con $n_{DPWM}=16$ . . . . .	51
<b>4-9.</b> Atractor caótico variando $n_{ADC}$ y $n_{DPWM}$ . . . . .	52
<b>5-1.</b> Proceso de acondicionamiento y adquisición de las variables de estado del sistema . . . . .	55
<b>5-2.</b> Densidad de probabilidad uniforme del error de cuantización . . . . .	56
<b>5-3.</b> Generación de un ciclo límite debido al error introducido por la cuantización	57
<b>5-4.</b> Superficies $K_i, i = 1, 2, 3, 4, 5$ variando $k_s$ y $\alpha$ . . . . .	60
<b>5-5.</b> Dinámica del sistema con el modelo estático del ADC y DPWM para (a), (c), (e) y con el modelo probabilístico para (b), (d), (f). . . . .	62
<b>5-6.</b> Diagramas de bifurcaciones variando $K_s$ para el sistema controlado por GZAD con $\alpha=0.341$ . . . . .	63
<b>5-7.</b> Generación de un ciclo límite debido al error introducido por la cuantización y suavizado del ciclo calculando la media . . . . .	64
<b>5-8.</b> Dinámica del sistema al promediar el ciclo de trabajo calculado por ZAD . . . . .	66
<b>5-9.</b> Convertidor buck controlado por ZAD y FPIC . . . . .	68
<b>5-10.</b> Soluciones del sistema controlado por ZAD y FPIC variando el parámetro $N$	70
<b>5-11.</b> Soluciones del sistema controlado por GZAD y FPIC variando el parámetro $N$	73



---

<b>6-1.</b> Diagrama de bloques que describe las etapas para el control del convertidor buck normalizado . . . . .	76
<b>6-2.</b> Secuencia del dispositivo digital para generar la acción de control . . . . .	77
<b>6-3.</b> Solución de las ecuaciones del convertidor buck mediante AOS . . . . .	78
<b>6-4.</b> Dinámica temporal del sistema ante entrada de control ( $u$ ) constante . . . . .	78
<b>6-5.</b> Reescalado de tensiones de las variables de estado $x_1$ y $x_2$ mediante amplificadores no inversores con ganancias equivalentes a las pendientes de las rectas (a) y (b) . . . . .	79
<b>6-6.</b> Características del microcontrolador 18F4550 . . . . .	81
<b>6-7.</b> Diagrama de pines del PIC 18F4550 (Tomado de la hoja de datos) . . . . .	81
<b>6-8.</b> Interfaz desarrollada en Builder C++ para la visualización de datos . . . . .	83
<b>6-9.</b> Circuito del sistema normalizado del convertidor buck controlado por estrategia ZAD . . . . .	84
<b>6-10.</b> Medición de las variables de estado mediante un osciloscopio digital para un ADC de 8bits . . . . .	84
<b>6-11.</b> Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 8bits . . . . .	85
<b>6-12.</b> Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 10 bits . . . . .	85
<b>6-13.</b> Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 8bits con reducción del efecto de cuantización con GZAD . . . . .	86
<b>6-14.</b> Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 8bits calculando la media del ciclo de trabajo . . . . .	86

# Lista de Tablas

2-1. Combinaciones entre interruptores . . . . .	6
2-2. Valores de parámetros para la simulación del convertidor controlado por ZAD . . . . .	11
3-1. Porcentajes de error y ciclos de trabajo variando la tensión de referencia en valores no pertenecientes al conjunto de entrenamiento . . . . .	33
3-2. Porcentajes de error y ciclos de trabajo variando la carga $R$ para valores no pertenecientes al conjunto de entrenamiento . . . . .	33
4-1. Parámetros para el sistema controlado por GZAD con efectos de cuantización debidos a un conversor ADC . . . . .	43
4-2. Periodicidad de las órbitas para el sistema con diferentes resoluciones del conversor ADC . . . . .	45
4-3. Características de soluciones del sistema variando $n_{ADC}$ y $n_{DPWM}$ . . . . .	48
5-1. Características del sistema al variar los parámetros $K_s$ y $\alpha$ . . . . .	61
5-2. Características del sistema al variar los parámetros $K_s$ y $\alpha$ , promediando el ciclo de trabajo . . . . .	67
5-3. Características del sistema al variar el parámetro $N$ del controlador FPIC . . . . .	69
5-4. Características del sistema al variar el parámetro $N$ del controlador FPIC con $\alpha=0.341$ . . . . .	72

# Lista de símbolos

## Símbolos con letras latinas

Símbolo	Término	Unidad SI
C	Capacitancia	$F$
D	Diodo	1
E	Porcentaje del error de tensión	1
e	Error	$V$
I	Corriente	$A$
L	Inductancia	$H$
m	factor de reescalamiento de corriente	1
R	Resistencia	$\Omega$
T	Periodo de conmutación	$s$
u	Señal de control	$V$
V	Tensión	$V$

## Símbolos con letras griegas

Símbolo	Término	Unidad SI
$\alpha$	Parámetro del controlador GZAD	1
$\beta$	Factor de reescalamiento para la tensión en el condensador	1
$\rho$	Sensibilidad del sensor de corriente	$V/A$

## Subíndices

Subíndice	Término
C	Condensador
HS	Tensión proporcional al sensor de corriente
in	Entrada
L	Bobina
N	Normalizado
o	Salida
Q	Quantización
RefAlto	Referencia superior del ADC
RefBajo	Referencia inferior del ADC

## Superíndices

Superíndice	Término
n	Número de bits

## Abreviaturas

Abreviatura	Término
ADC	Convertor análogo-digital
DPWM	Modulación digital por ancho de pulso
FPIC	Control por inducción al punto fijo
GZAD	Generalización del control basado en el promediado cero de la dinámica del error
MCC	Modo de conducción continuo
MCD	Modo de conducción discontinuo
NSDS	Sistemas dinámicos no suaves
PWM	Modulación por ancho de pulso
RNA	Red neuronal artificial
ZAD	Control basado en el promediado cero de la dinámica del error

# 1 Introducción

La electrónica de potencia es una combinación de las ingenierías: eléctrica, electrónica y de control, cuyo propósito principal es el procesamiento de la energía eléctrica. Los convertidores de potencia forman parte de la electrónica de potencia y de los sistemas dinámicos no suaves (NSDS: non-smooth dynamical systems) [12]. Estos dispositivos son los intermediarios entre los productores y los consumidores de la energía eléctrica. Es por esto que tienen muchas aplicaciones ya que la gran mayoría de dispositivos electrónicos, maquinas industriales, etc, necesitan fuentes de alimentación confiables que entreguen tensiones reguladas y que sean robustas a cualquier tipo de perturbaciones. En la figura (1-1) se muestra la familia de fuentes de potencia que existen y son utilizadas para alimentar todo tipo de cargas.

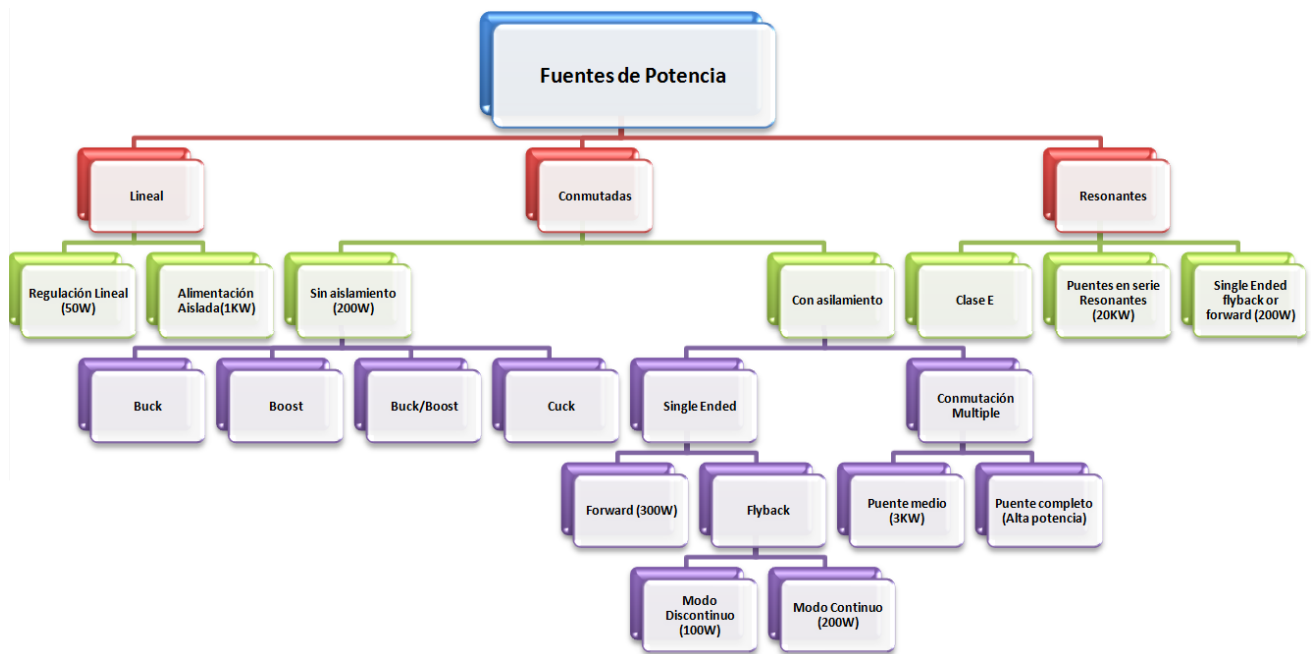


Figura 1-1: Familia de fuentes de potencia

En esta investigación el caso en estudio es el convertidor buck, el cual hace parte de las fuentes conmutadas. Este convertidor es del tipo reductor, ya que entrega una tensión menor que la de entrada. Este es usado en muchas aplicaciones como: carga de baterías (celulares, computadores personales, etc), alimentación del sistema electrónico de trenes o automóviles, fuentes de motores industriales y la alimentación de los periféricos de un computador (Disco

duro, tarjeta madre, unidad de CD, etc) [9]. Esta última aplicación ha sido el principal objeto de investigación, ya que cada periférico necesita ser alimentado con una tensión regulada que presente muy bajo error de estado estacionario. En trabajos presentados por Hamill [17], se comienza con el estudio de este tipo de circuitos y se reporta la existencia de caos en el convertidor buck controlado por rampa. A partir de este trabajo surgen muchas investigaciones en búsqueda de controladores que permitan a este sistema obtener una alta eficiencia, bajo error de estado estacionario y ofrezcan frecuencia fija de conmutación. La técnica de control *Zero Average Dynamics* (ZAD) [7], ofrece las características antes mencionadas, aunque los resultados experimentales y numéricos presentan alta discrepancia [6]. Esto se atribuye a la calidad de los dispositivos, error en las medidas y en la mayoría de los casos no ha sido objeto de estudio serio. Como consecuencia de este problema, se utiliza una técnica de control llamada *Fixed Point Induced Control* (FPIC). Esta funciona en paralelo con la ZAD y permite reducir la zona de caos [3]. Esto llevó a la conclusión de que la técnica ZAD solo funciona con la ayuda del control FPIC.

Sin embargo, la forma de calcular el ciclo de trabajo ha incluido la medida de la derivada de la superficie  $S(x)$  y el conocimiento a priori de todos los parámetros del sistema, incluyendo el valor de la carga  $R$  [7]. Esto, desde un punto de vista práctico, es difícil de lograr; por otro lado, los resultados numéricos y experimentales no han tenido una alta concordancia. Así pues, en el presente trabajo de investigación se busca una forma diferente de generar la acción de control basada en ZAD, pero haciendo uso de las redes neuronales artificiales, con lo cual se evita medir la derivada de la superficie y no se requiere el conocimiento de la carga; además se propone hacer un ajuste del modelo matemático teniendo en cuenta algunos aspectos del experimento tales como la digitalización de las variables de estado y de la señal de control. El trabajo se divide en 4 etapas: la primera, generación de la regla de control mediante una red neuronal artificial entrenada bajo estrategia ZAD. Con la red se logra reproducir satisfactoriamente el controlador ZAD para cierta región de parámetros y tiene la ventaja adicional que requiere menos información para generar la regla de control; no se requiere el conocimiento de la carga, ni medir la derivada de la superficie. La segunda etapa, consiste en el estudio del efecto de la cuantización en la dinámica periódica y caótica del sistema controlado por ZAD. Con esto se demuestra que a mayor error de cuantización el sistema pierde completamente la transición al caos cambiando a cascadas de órbitas periódicas y a su vez aumenta la sensibilidad a las condiciones iniciales. La tercera etapa trata sobre técnicas para la reducción de los efectos de cuantización en el ZAD. Con estas técnicas se logran disminuir las oscilaciones presentes en la salida del sistema, causadas por la digitalización de las variables de estado, en aproximadamente 60 % con la técnica GZAD y 90 % con la media del ciclo de trabajo y FPIC. Finalmente, la cuarta parte es una implementación física a pequeña escala que permite comprobar los efectos del error de cuantización y las técnicas para reducirlo.

---

Para la primera etapa (Capítulo 3), se hace uso de una red neuronal artificial (RNA), con el fin de que esta “aprenda” la estrategia ZAD y sea capaz de controlar el sistema sin la necesidad de conocer el valor de la carga del convertidor. Para ello se hace primero una selección de la RNA, seguido de pruebas donde la carga es conocida, para finalmente diseñar un control con una RNA entrenada bajo estrategia ZAD, que solo tenga como entradas las variables de estado y la referencia del sistema.

Luego se exponen las limitaciones y desventajas de este tipo de control con RNA como retrasos y la cuantización de las variables de estado, revelando que este último afecta seriamente el desempeño del control, lo que llevo a pensar que también afecta al control ZAD clásico. Es por esto que la segunda etapa la cual se reporta en el Capítulo 4, trata este tema a fondo. En este se incluye en el modelo del control del convertidor los procesos de conversión de señales análogas a digitales (ADC) y señales PWM digitales (DPWM), todo esto con el fin de determinar la sensibilidad del ZAD ante estos errores de digitalización de datos. Para esto, inicialmente se diseña un modelo en software en el cual se incluya la resolución de los convertidores ADC. Con este modelo se generarán diagramas de bifurcaciones y se confrontan con simulaciones ya reportadas. Luego, se agrega el DPWM y al igual que el caso anterior se generan nuevamente diagramas de bifurcaciones y se realizan sus respectivas comparaciones. Con esto se determina la influencia de la cuantización en la dinámica periódica y caótica del sistema llegando a demostrar que el control ZAD es altamente sensible a este tipo de errores.

Después de haber identificado y estudiado uno de los principales problemas del ZAD, en el capítulo 5 se exploran dos formas para reducir al mínimo estos errores de cuantización, esto se hace mediante la técnica GZAD y FPIC. Además, se propone una nueva técnica basada en el promedio del ciclo de trabajo la cual reduce considerablemente el efecto de la cuantización. Finalmente, en el Capítulo 6 se realiza una implementación física a pequeña escala del control ZAD aplicado al convertidor normalizado, con el fin de comprobar el buen funcionamiento del algoritmo de control, los efectos del error de cuantización y las técnicas para reducirlo, además para que sirva como referencia para futuras aplicaciones de mayor potencia.

Por otro lado, durante la elaboración de este proyecto, se obtuvo la siguiente producción científica:

- Artículo titulado: “Effects of Quantization, Delay and Internal Resistances in Digitally ZAD-Controlled Buck Converter”, Fredy Edimer Hoyos, Daniel Burbano, Fabiola Angulo, Gerard Olivar, Nicolas Toro, John Alexander Taborda. *International Journal of Bifurcation and Chaos (IJBC)*, Aceptado.
- Artículo titulado: “Quantization Effects in a DC-DC Power Converter Controlled by ZAD Strategy”, John Alexander Taborda, Daniel Burbano, Fabiola Angulo. Enviado al *Journal Mathematical Problems in Engineering*. Actualmente en revisión.

- Ponencia titulada: “Decreasing Quantization Effects in a Buck Converter Controlled by GZAD Strategy”, la cual se dictó en la modalidad presentación en ingles en el XI Latin American Robotics Competition and Colombian Conference on Automatic Control and II Industry Applications Society Colombian Workshop, que se llevo a cabo del 1 al 4 de Octubre de 2011 en Bogotá-Colombia, además el articulo fue registrado en la base de datos de la IEEE Xplore y obtuvo el reconocimiento como mejor artículo del evento: “Best Student Paper Award - Control Systems Society”.
- Presentación del poster titulado: “Quantization Effects in DC-DC Power Converter Controlled by ZAD Strategy”, en el School of Applied Mathematics and Innovation (SAMI), evento que se llevo a cabo del 28 de noviembre al 2 de diciembre del 2010 en Santa Marta-Colombia.
- Articulo titulado: “Control de un Convertidor Buck Mediante Rampa Adaptativa”, Daniel Burbano, José Morcillo, Fabiola Angulo. En preparación.
- Articulo titulado: “Buck Converter Control With Unknown Load Using GZAD Strategy and Nonlinear State Observers”, Daniel Burbano, Christian Erazo, Fabiola Angulo. En preparación.



## 2 Marco Conceptual

### Resumen

*En este capítulo se presenta el esquema circuital y el modelado matemático del convertidor de potencia DC/DC en configuración reductora tipo buck. También se describen sus dos modos de operación: el modo de conducción continuo y el modo de conducción discontinuo. Además se resume la teoría de la estrategia de control Zero Average Dynamics (ZAD) y su versión generalizada Generalized Zero Average Dynamics (GZAD) con simulaciones temporales y diagramas de bifurcaciones.*

## 2.1. El convertidor buck y su representación en el espacio de estados

El circuito presentado en la figura (2-1), es un esquema simplificado del convertidor de potencia reductor tipo buck, debido a que la tensión de salida  $V_o$  no puede ser superior a la fuente de entrada  $V_{in}$ .

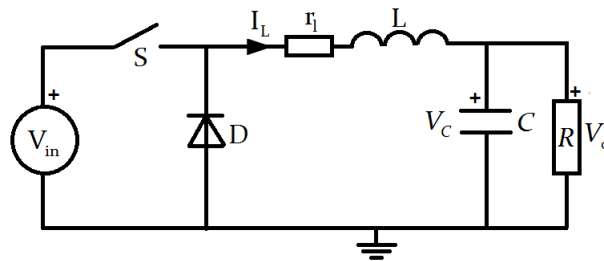


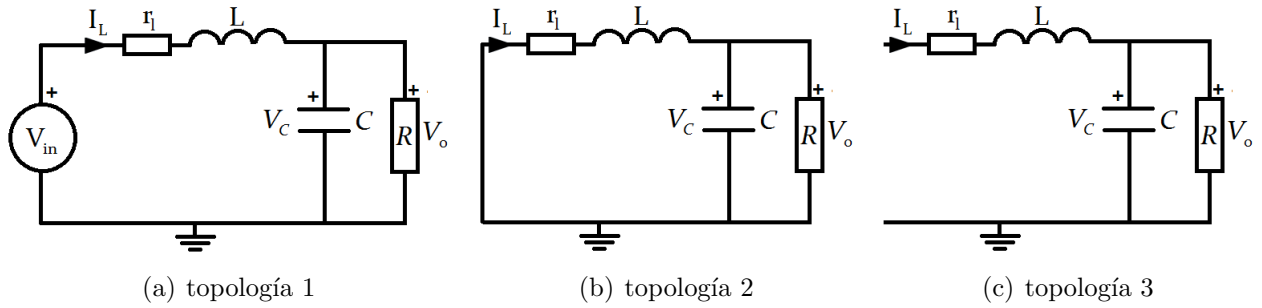
Figura 2-1: Esquema básico del convertidor buck

Este circuito electrónico es denominado en la literatura como un sistema de estructura variable, debido a la presencia de interruptores ( $S$  y  $D$ ) [9], ya que cuando  $S$  está cerrado se almacena energía en la bobina y en el capacitor, pero cuando  $S$  está abierto se disipa la energía sobre la carga  $R$ . Es por esto que se definen todas las topologías posibles para el sistema, estableciendo las combinaciones entre los interruptores como se muestra en la tabla 2-1.

$S$	$D$	Circuito
Cerrado	Abierto	$V_{in}$ entrega energía al sistema: topología 1
Abierto	Cerrado	La energía almacenada en $C$ y en $L$ se disipa a través en $R$ : topología 2
Abierto	Abierto	La energía almacenada en $C$ se disipa a través en $R$ : topología 3

Tabla 2-1: Combinaciones entre interruptores

Los circuitos correspondientes a cada topología se muestran en la figura (2-2), donde las topologías 1 y 2 pertenecen al modo de conducción continua o MCC y la topología 3 pertenece al modo de conducción discontinua o MCD. Este último modo de conducción se presenta cuando la corriente en el inductor es igual a cero. Para entender y estudiar la dinámica de este sistema se hace necesaria su representación en el espacio de estados. Para este caso en particular se toman como variables de estado la corriente en el inductor y tensión en el condensador, denotándolas como  $I_L$  y  $V_C$  respectivamente.



**Figura 2-2:** Topologías del convertidor buck

Con esto se obtiene que el circuito de la figura (2-1) está representado por la ecuación (2-1) para el MCD.

$$\dot{V}_c = -\frac{1}{RC}V_C \quad (2-1)$$

$$I_L = 0$$

y para el MCC el sistema está gobernado por la ecuación (2-2).

$$\begin{pmatrix} \dot{V}_C \\ \dot{I}_L \end{pmatrix} = \begin{pmatrix} -\frac{1}{RC} & \frac{1}{C} \\ -\frac{1}{L} & -\frac{r_l}{L} \end{pmatrix} \begin{pmatrix} V_C \\ I_L \end{pmatrix} + \begin{pmatrix} 0 \\ \frac{V_{in}}{L} \end{pmatrix} u \quad (2-2)$$

Donde  $u$  representa la señal de control, cuya función es abrir o cerrar el interruptor  $S$  (figura 2-1). De esta manera  $u$  tendrá dos valores posibles  $u = 1$  y  $u = 0$  como en [11] y [17]. Esta señal de control es de tipo PWM y obliga al sistema a cambiar de topología cada vez que el pulso cambie de amplitud, es debido a este comportamiento que este tipo de sistemas se los denomina suaves a trozos [12].

### 2.1.1. Solución analítica y simulación del convertidor

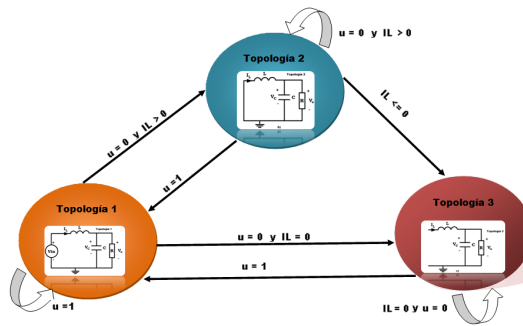
En este caso es posible encontrar la solución analítica del convertidor buck debido a que son sistemas lineales conmutando entre ellos. Anteriormente se definieron todos los estados posibles del convertidor y se expresaron mediante las ecuaciones (2-1) y (2-2).

Entonces, este sistema presenta 3 soluciones pertenecientes a cada topología, donde cada

una se obtiene mediante la ecuación (2-3)

$$x(t) = \Phi(t - t_0) X(0) + \int_{t_0}^t \Phi(t - t_0 - \tau) B u(\tau) d\tau, \quad \Phi(t) = e^{At} \quad (2-3)$$

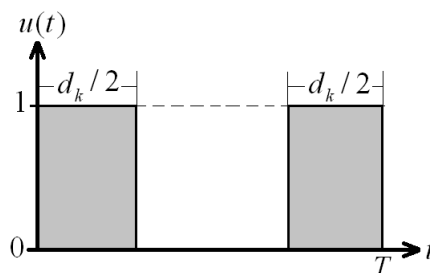
Esta es la expresión general para obtener la solución temporal de cualquier sistema dinámico *lineal invariante en el tiempo* [29]. Por otro lado, para simular este sistema se emplea el modelo basado en máquinas de estado finito, y se representan mediante diagramas de transición de estados (DTE). Los DTE se componen de estados y de reglas de transición. Para este caso los estados son las tres topologías del convertidor que tienen asociadas ciertas reglas, para pasar de un estado a otro como se muestra en la figura (2-3).



**Figura 2-3:** Diagrama de transición de estados para la simulación del convertidor de potencia buck

## 2.2. Estrategia ZAD clásica

El objetivo de controlar en tensión el convertidor buck está relacionado con tareas de regulación y rastreo. En esta tesis solo se trata el caso para regulación, la cual consiste en seguir una tensión de referencia constante.



**Figura 2-4:** Señal de control  $u$

Para resolver el problema de regulación, es necesario calcular el tiempo  $d_k$  cuando el interruptor  $S$  esta encendido ( $u = 1$ ) en cada periodo de muestreo  $T$ , donde  $d_k \in [0, T]$  como se muestra en la figura (2-4). El tiempo  $d_c = d_k/T$ , donde  $d_c \in [0, 1]$  es conocido como ciclo de trabajo.

La estrategia de control que se usa en esta tesis se basa en el concepto de Promediado Cero de la Dinámica del Error (ZAD) [7, 14, 32]. La estrategia ZAD se puede resumir en tres pasos:

1. Escoger la dinámica para que presente error cero como es deseado.
2. Forzar a la dinámica a tener promedio cero en cada periodo de muestreo.
3. Calcular el ciclo de trabajo necesario para que se cumpla la condición anterior.

Como se reportó en [7] la dinámica escogida es una suma del error y de su derivada ponderada por un factor  $k_s$ . En este caso solo se define para el caso de regulación como se muestra en la ecuación (2-4), donde  $V_{ref}$  es la tensión de referencia.

$$S(x) = (V_C - V_{ref}) + k_s \dot{V}_C \quad (2-4)$$

Luego, se decide trabajar con la versión lineal a trozos de  $S(x)$  dada por (2-5), ya que facilita cálculos matemáticos [7].

$$s_{lin}(t) = \begin{cases} s_1 + (t - kT) \dot{s}_1 & \text{si } kT \leq t \leq kT + \frac{d_c T}{2} \\ s_2 + (t - kT + \frac{d_c T}{2}) \dot{s}_2 & \text{si } kT + \frac{d_c T}{2} < t < kT + (T - \frac{d_c T}{2}) \\ s_3 + (t - kT + T + \frac{d_c T}{2}) \dot{s}_1 & \text{si } kT + (T - \frac{d_c T}{2}) \leq t \leq (k+1)T \end{cases} \quad (2-5)$$

Donde

$$\begin{aligned} \dot{s}_1 &= (\dot{x}_1 + k_s \ddot{x}_1)|_{x=x(kT), u=1} \\ \dot{s}_2 &= (\dot{x}_1 + k_s \ddot{x}_1)|_{x=x(kT), u=0} \\ s_1 &= (x_1 - V_{ref} + k_s \dot{x}_1)|_{x=x(kT), u=1} \\ s_2 &= \frac{d_c T}{2} \dot{s}_1 + s_1 \\ s_3 &= s_1 + (T - d_c T) \dot{s}_2 \end{aligned} \quad (2-6)$$

El siguiente paso es cumplir la condición de promedio cero mediante la ecuación (2-7)

$$\int_{kT}^{(k+1)T} S(x(t)) dt = 0 \quad (2-7)$$

Finalmente, resolviendo la ecuación (2-7) se obtiene una expresión del ciclo de trabajo (2-8).

$$d_c = \frac{2s_1 + T\dot{s}_2}{T(\dot{s}_2 - \dot{s}_1)} \quad (2-8)$$

Cabe resaltar que en algunos casos el ciclo de trabajo puede exceder el tiempo de muestreo  $T$  o incluso podrían obtenerse valores negativos de tiempo lo que causaría mal funcionamiento del controlador. Debido a esto se inserta una segunda no linealidad, que en este caso es una saturación, la cual restringa el ciclo de trabajo al intervalo  $[0 \ 1]$  de la siguiente manera:

$$d_c = \begin{cases} 1 & d_c \geq 1 \\ d_c & 0 > d_c > 1 \\ 0 & d_c \leq 0 \end{cases} \quad (2-9)$$

Con esta estrategia de control, el sistema exhibe un gran cantidad de fenómenos al variar el parámetro  $k_s$  que van desde órbitas 1T-periódicas estables hasta caos, incluyendo doblamientos de períodos y bandas caóticas [7, 14, 32].

### 2.2.1. Dinámica del convertidor controlado por ZAD

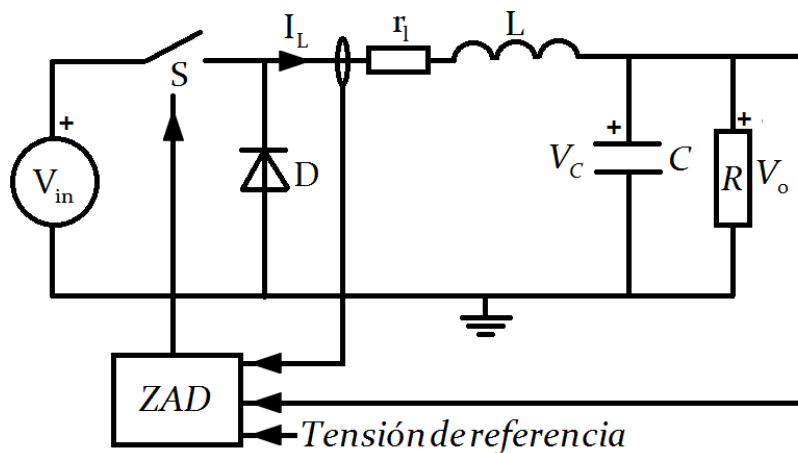
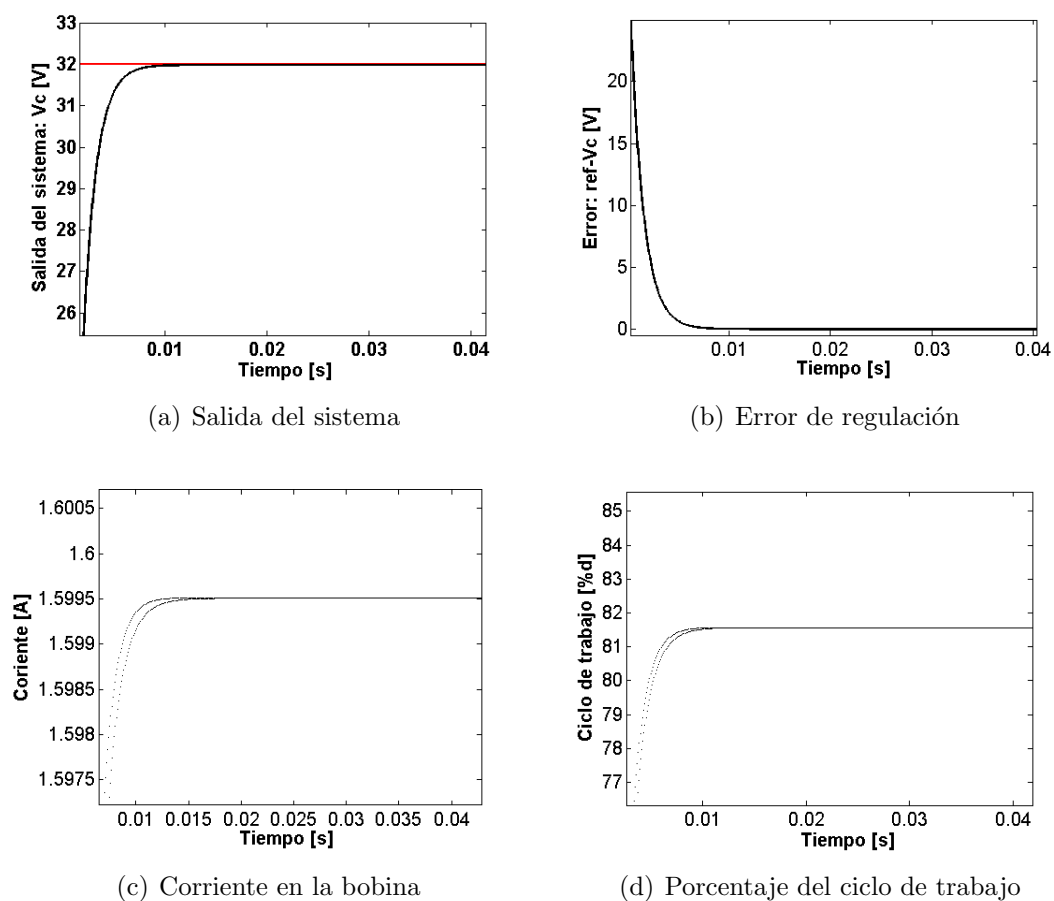


Figura 2-5: Convertidor buck controlado por ZAD

Ahora se realiza una simulación del sistema insertando el controlador ZAD, con los valores paramétricos de la tabla 2-2. El resultado de la simulación se muestra en la figura (2-6), donde se observa que el sistema regula y conserva la frecuencia fija de conmutación al no presentar saturaciones en el ciclo de trabajo. Cabe resaltar que  $r_L$  genera una pérdida de tensión que obliga al controlador a incrementar el ciclo de trabajo para poder suplirla.

Parámetro	Valor
$V_{in}$	40 V
R	$20\Omega$
L	2mH
$r_l$	$0.4\Omega$
C	40uF
Tensión de referencia	32V
$k_s$	$4.5/\sqrt{LC}$
$T$	$50\mu S$

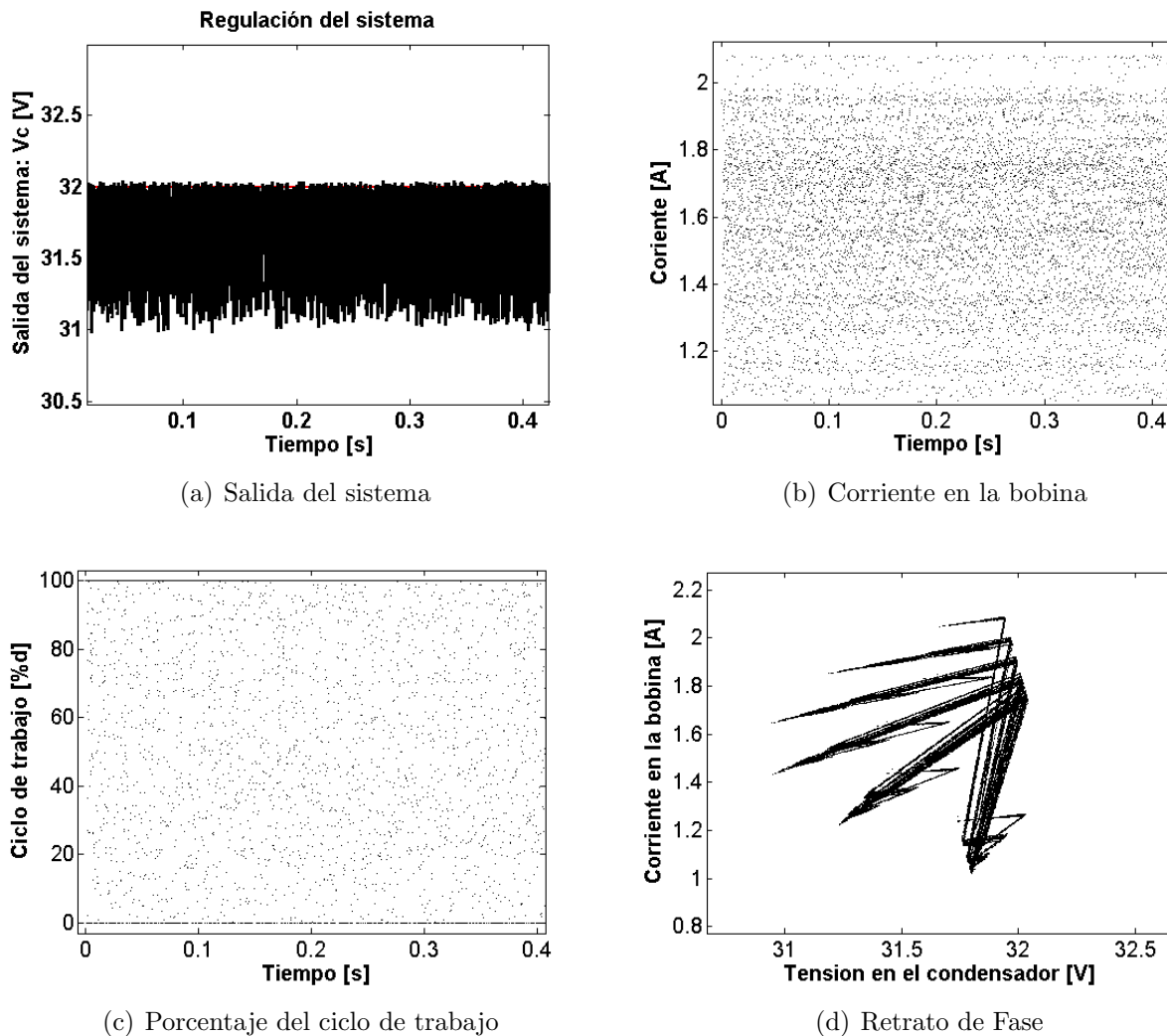
**Tabla 2-2:** Valores de parámetros para la simulación del convertidor controlado por ZAD



**Figura 2-6:** Dinámica del convertidor buck controlado por ZAD para los valores paramétricos de la tabla 2-2

Se comprobó mediante simulaciones numéricas que a medida que se disminuye el valor del parámetro  $k_s$  el sistema presenta doblamientos de periodo hasta llegar a exhibir comportamiento caótico [14, 32]. Tomando los datos consignados en la tabla 2-2 y cambiando  $k_s = 0.125/\sqrt{LC}$  se obtiene la dinámica de la figura (2-7), donde se observa que el sistema a pesar de presentar caos es capaz de regular con muy bajo error.

Para este caso ( $k_s = 0.125/\sqrt{LC}$ ), el sistema presenta saturaciones en el ciclo de trabajo causando la pérdida de la frecuencia fija de conmutación y un sobreimpulso de aproximadamente 27 %.



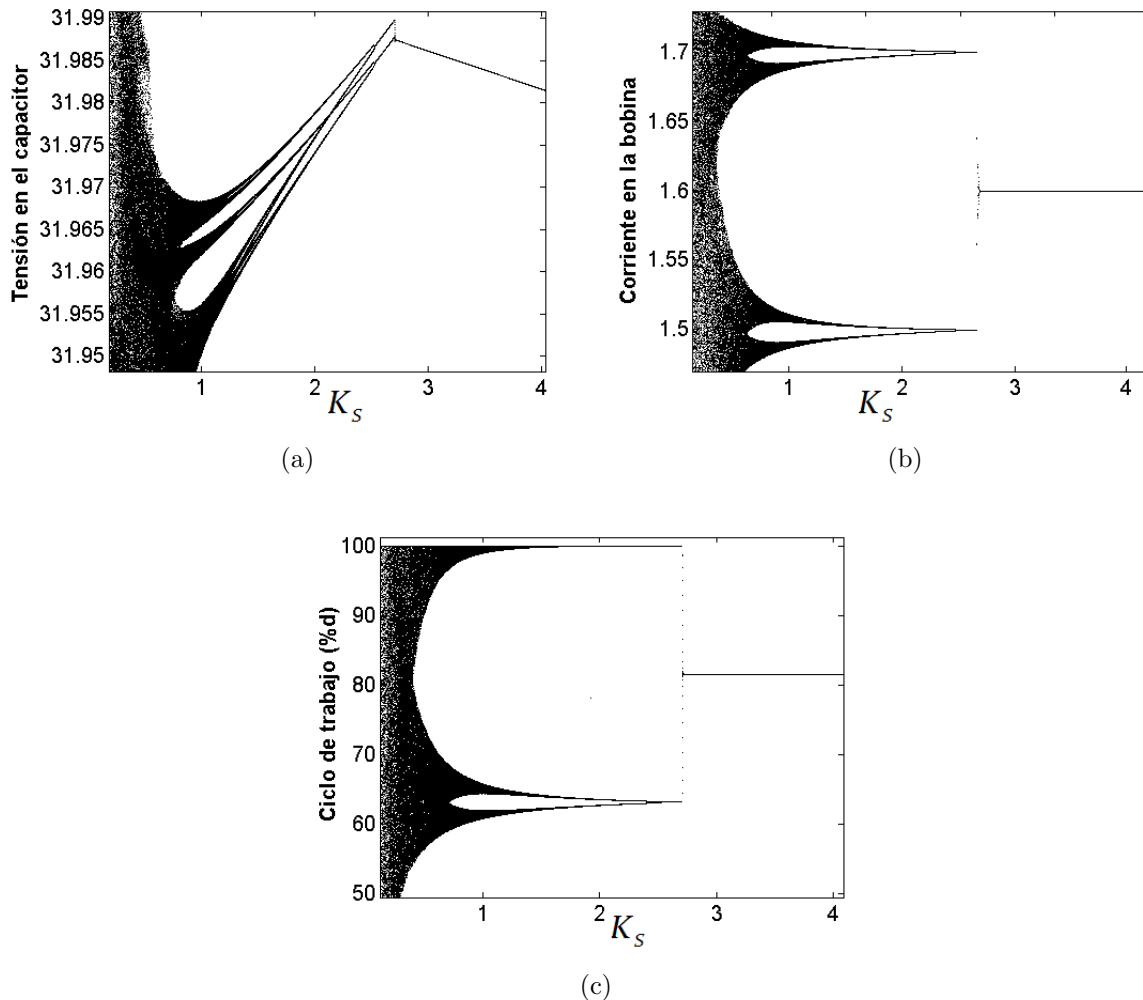
**Figura 2-7:** Dinámica caótica del buck controlado por ZAD.



### 2.2.2. Diagramas de bifurcaciones del convertidor controlado por ZAD

Para obtener los diagramas de bifurcaciones, se toma  $k_s$  como parámetro de bifurcación y los parámetros restantes como  $R$ ,  $L$ ,  $C$ ,  $V_{in}$ , etc, se fijan en valores constantes como se muestra en la tabla 2-2.

Con el fin de obtener una mejor visualización y abstracción de la información presentada, se utiliza una escala normalizada del eje horizontal en todos los diagramas de bifurcaciones, mediante la relación  $K_s = k_s/\sqrt{LC}$ .



**Figura 2-8:** Diagramas de bifurcaciones de codimension 1 variando el parámetro  $K_s$

Los diagramas de bifurcaciones se presentan en la figura (2-8) los cuales se estudiaron y analizaron profundamente en [7]. En este trabajo se encontró una gran riqueza en comportamiento dinámico con múltiples bifurcaciones, bandas caóticas y muchos fenómenos más.

De todas las bifurcaciones que se encontraron de forma numérica, 4 se comprobaron matemáticamente y son:

- Una tipo flip que se refiere a un doblamiento de periodo para un valor de  $K_s \approx 2.7$ .
- la segunda bifurcación es una colisión de borde.
- la tercera también es tipo flip.
- y la cuarta es una colisión de borde seguida de sucesivos doblamientos de periodo hasta llegar al caos.

### 2.3. Estrategia ZAD generalizada

Como se explica en [5], la estrategia Generalized Zero Average Dynamics (GZAD) presenta mayor robustez que la estrategia ZAD ante variaciones de la carga del convertidor buck. Esta generalización se realiza desde el marco de la teoría de probabilidades. En la técnica GZAD se asume que existe una función de densidad de probabilidad definida en el intervalo de muestreo  $[0, T]$  (lo cual es equivalente a decir que  $x(t)$  es una variable aleatoria con cierta distribución) obligando a la esperanza de  $S(x(t))$  a valer cero como se presenta en la ecuación (2-10).

$$\mu = \mu_T(S(x(t))) = \int_0^T S(x(t))q_T(t)dt = 0 \quad (2-10)$$

donde  $q_T(t)$  es la función densidad de probabilidad, la cual para el caso continuo está definida como:

$$q_T(t) = \frac{1}{M}q(t)I_{[0,T]}(t) \quad (2-11)$$

donde  $I$  es la función indicador ( $I(t)=1$  si  $t \in [0, T]$ ,  $I(t)=0$  en otro caso) y

$$M = \int_0^T q(t)dt \quad (2-12)$$

Por otro lado, para el caso discreto la función de densidad es:

$$q(t) = \sum_{i=1}^l \alpha_i \delta_{t_i} \quad (2-13)$$

donde todo  $t_i \in [0, T]$ ,  $0 < \alpha_i < 1$ , para  $i = 1, \dots, l$  y  $\sum_{i=1}^l \alpha_i = 1$

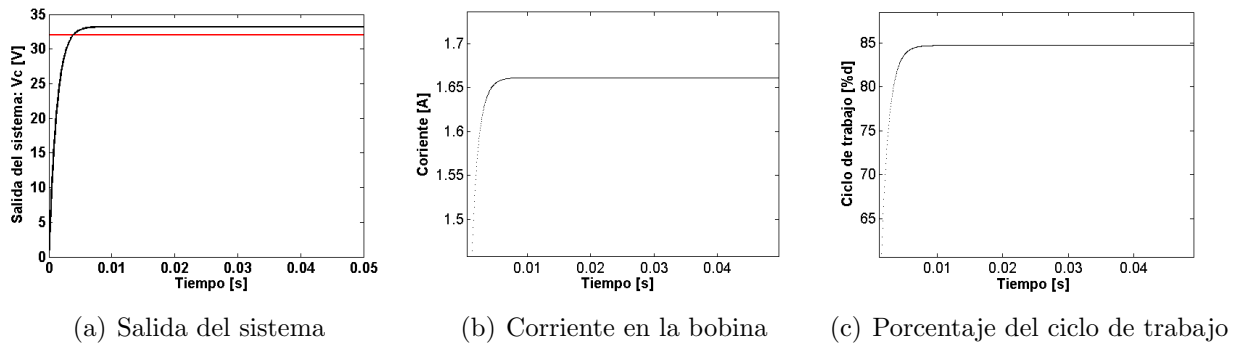
resolviendo la ecuación (2-13) para una función densidad de probabilidad discreta ( $l=2$ ) se obtiene una expresión del ciclo de trabajo dada por la Ecuación (2-14)

$$d_c = \frac{2s_1 + 2(1 - \alpha)T\dot{s}_2}{T(2(1 - \alpha)\dot{s}_2 - \dot{s}_1)} \quad (2-14)$$

donde  $\alpha$  se va a encargar de dar más o menos peso a la pendiente negativa de la superficie de deslizamiento, generando nuevas dinámicas para el sistema.

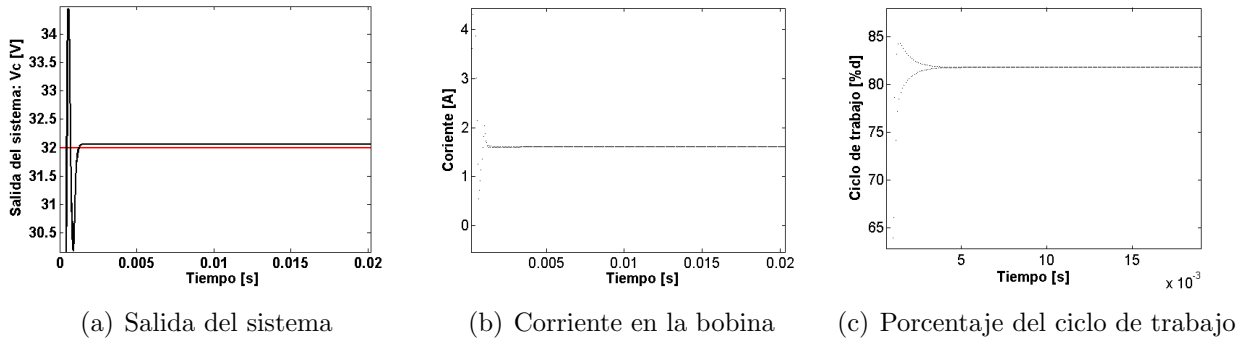
### 2.3.1. Dinámica del convertidor controlado por GZAD

De la ecuación (2-14) es claro ver que si  $\alpha=0.5$ , la expresión es exactamente igual a la estrategia ZAD clásica. Ahora, disminuyendo el valor de  $\alpha$  se realiza una simulación con los valores paramétricos de la tabla 2-2 y con  $\alpha = 0,2$ . De este resultado (figura 2-9) se puede observar que el sistema aumenta el error de regulación a 3.8058 % con respecto a la figura (2-6), pero conserva el comportamiento 1T-periodico.



**Figura 2-9:** Dinámica del convertidor buck controlado por GZAD para  $\alpha = 0,2$  y  $K_s=4.5$

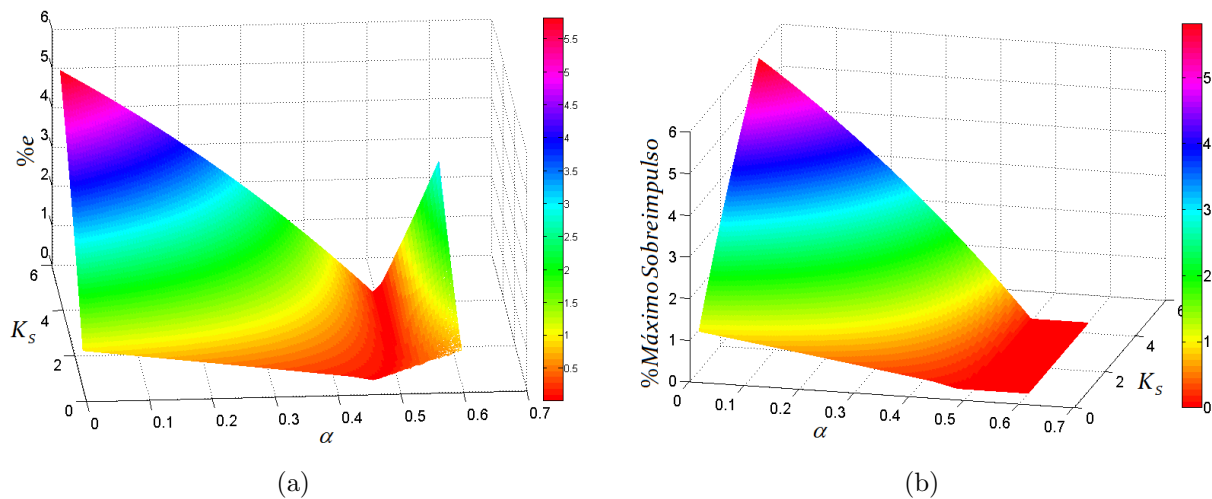
En vista de que el sistema presentó estabilidad con un elevado error de estado estacionario, se puede pensar en disminuir el parámetro  $K_s$ . Así pues, se realiza una nueva simulación cambiando  $K_s=0.3$  y  $\alpha=0.3$ , con lo que se obtiene el comportamiento de la figura (2-10). En este caso el sistema también exhibe comportamiento 1T-periodico con la ventaja de que el error de estado estacionario disminuye considerablemente a 0.1922 %. Ahora, el inconveniente que se presenta es el sobreimpulso del 7.65 % ya que para ciertas aplicaciones este problema podría causar daños serios en la carga. Es por esto que nuevamente se determinan rangos de estabilidad con diagramas, variando los parámetros  $K_s$  y  $\alpha$ , con el fin de encontrar los valores paramétricos adecuados donde el sistema presente un bajo porcentaje de error y bajo sobreimpulso.



**Figura 2-10:** Dinámica del buck controlado por GZAD para  $\alpha = 0,3$  y  $K_s=0.3$

### 2.3.2. Diagramas de bifurcaciones del convertidor controlado por GZAD

El objetivo principal de esta sección es conocer el comportamiento del sistema ante variaciones de los parámetros  $\alpha$  y  $K_s$ . Esto con el fin de obtener rangos donde el sistema presente comportamiento estable, además de un bajo error de regulación y bajo sobreimpulso, como se muestra en los diagramas dos-dimensionales de la figura (2-11), donde  $\%e$  denota el máximo porcentaje de error de regulación en estado estacionario.



**Figura 2-11:** Diagramas dos-dimensionales del (a) máximo porcentaje de error de regulación y (b) máximo sobreimpulso de  $V_C$

Luego se genera un diagrama donde se muestra la periodicidad de las soluciones obtenidas al variar los parámetros  $K_s$ ,  $\alpha$  y fijando los restantes ( $L$ ,  $C$ ,  $V_{in}$ , etc.) en valores constantes como se muestra en la tabla 2-2.

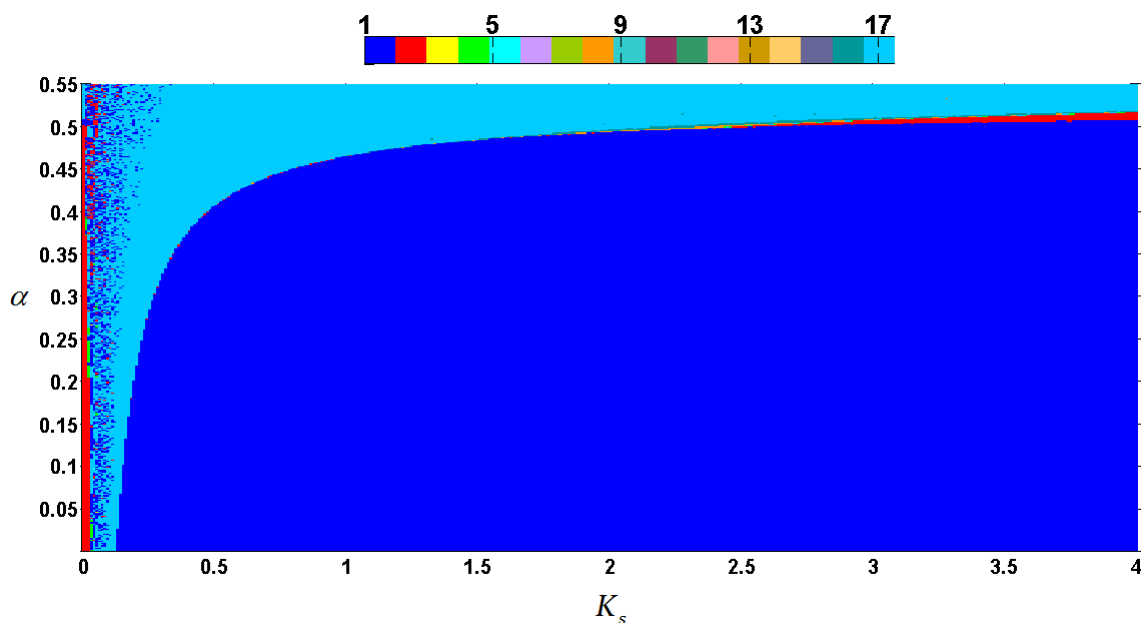


Figura 2-12: Periodicidad de la órbita solución del sistema al variar  $\alpha$  y  $K_s$

En el diagrama de la figura (2-12), se puede ver un amplio rango donde el sistema presenta solución 1T-Periódica, además presenta órbitas solución con periodicidades de 2T, 4T, 8T, 16T. La casilla de 17T representa soluciones que tienen periodo mayor o igual a 17 y también soluciones caóticas. Basándose en el diagrama anterior y además utilizando los diagramas de la figura (2-11), es posible seleccionar valores para obtener bajos porcentajes de error de regulación y sobreimpulso, como por ejemplo  $\alpha=0.3$  y  $K_s=0.5$ . En este caso se presenta un porcentaje de error de regulación de 0.319821% y 0% de sobreimpulso con un tiempo de establecimiento de aproximadamente 1.7ms, como se presenta la figura (2-13).

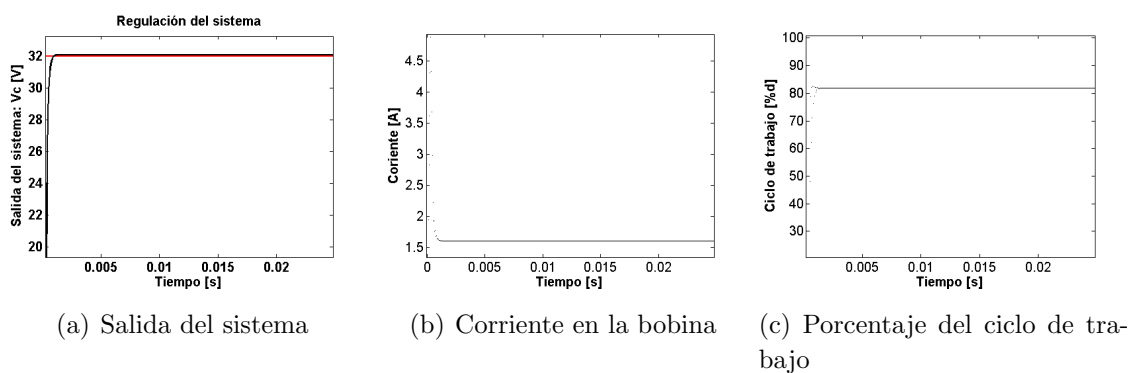


Figura 2-13: Dinámica del buck controlado por GZAD para  $\alpha=0.3$  y  $K_s=0.5$

## 2.4. Conclusiones

- Se obtuvo un modelo matemático más completo del convertidor buck, incluyendo la resistencia de la bobina y sus dos modos de conducción (MCC y MCD).
- Se explicó brevemente la estrategia ZAD aplicada al control en tensión del buck, con la diferencia que se trabaja con las variables reales y no las normalizadas.
- Se observó que la resistencia interna de la bobina genera pérdidas de potencia, que obligan al sistema a incrementar el ciclo de trabajo, además al incrementar el valor de la resistencia interna, los diagramas de bifurcaciones se van desplazando hacia la izquierda.
- Se generaron diagramas de bifurcaciones variando solo el parámetro de la superficie de deslizamiento  $K_s$ . También diagramas dos dimensionales  $K_s$  y  $\alpha$ , donde se muestra el porcentaje de error, el máximo sobreimpulso y la periodicidad de las órbitas solución. Con estos resultados se hace posible determinar una región de parámetros donde el sistema presente un comportamiento adecuado a nuestros requerimientos.

# 3 Control ZAD con Redes Neuronales

## Resumen

*En este capítulo se presenta el control del convertidor buck mediante una red neuronal tipo perceptrón multicapa entrenada bajo estrategia ZAD. Primero se habla brevemente sobre la neurona artificial y la red perceptrón multicapa. Luego se realiza una primera prueba con una red de tres entradas y una salida, esto con el fin de explicar todo el proceso que se requiere para que una red neuronal “aprenda” la estrategia de control ZAD. Esta sección comprende la selección de los datos de entrada a la red, algoritmo de entrenamiento y la validación del entrenamiento. Después se diseña una red de cuatro entradas y una salida la cual es capaz de reproducir el control ZAD. Finalmente se habla de las desventajas que presenta este tipo de control ya que al incluir retrasos y efectos de cuantización al modelo del sistema, éste presenta comportamiento caótico en el rango de parámetros que antes se había determinado como estable.*

### 3.1. Redes neuronales artificiales

Para entender el mundo de las redes neuronales artificiales es necesario conocer el funcionamiento de una célula nerviosa. En la figura (3.1(a)) se esquematiza esta célula donde, las *dendritas* se encargan de recoger la información proporcionada por los sensores, los cuales en nuestro cuerpo pueden ser los ojos, receptores en la piel, otras neuronas, etc. El *núcleo* se encarga de procesar esa información y generar una señal de salida la cual es un impulso y se transmite a través del *axón* hacia otras neuronas o actuadores que pueden ser músculos, glándulas, etc.

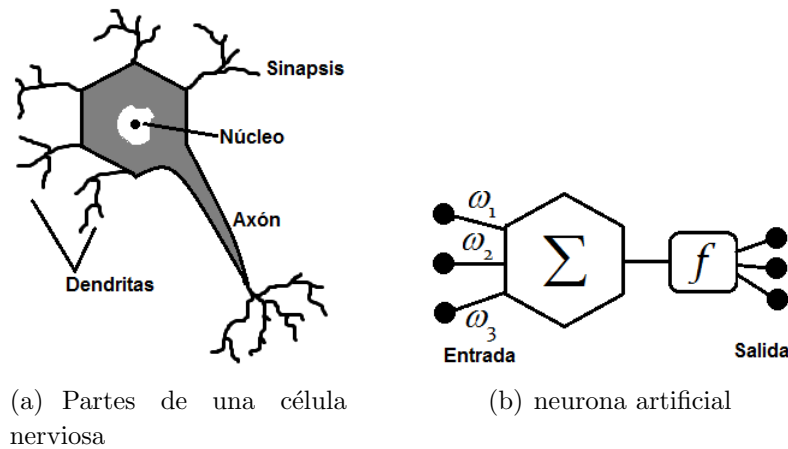


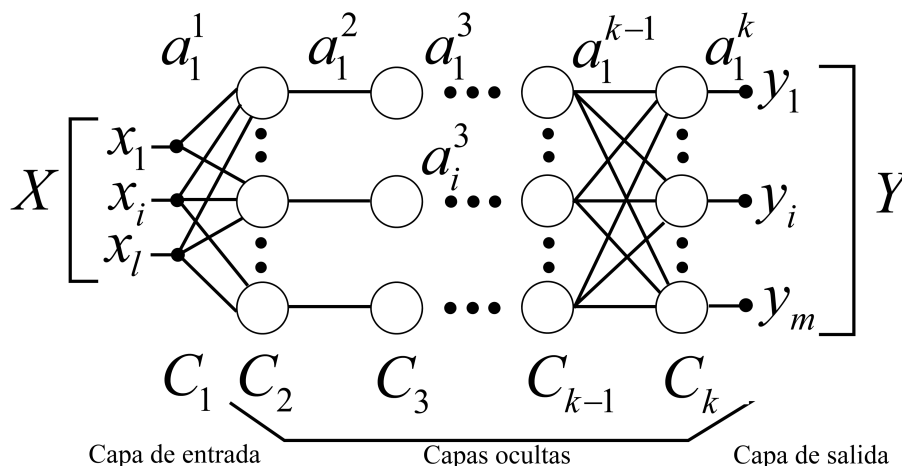
Figura 3-1: Esquema básico de una neurona real y artificial.

Por otro lado la neurona artificial (Figura 3.1(b)) intenta imitar, de manera sencilla, el funcionamiento de una célula nerviosa. Este es un elemento que según las entradas y un nivel de activación cambia su estado de salida [22]. En este caso a cada entrada (dendritas) se la pondera mediante un *peso* o valor  $\omega$  y la salida de la red será la suma de las entradas ponderadas pasando por una función de activación  $f$  (procesamiento en el núcleo).

#### 3.1.1. Perceptrón multicapa

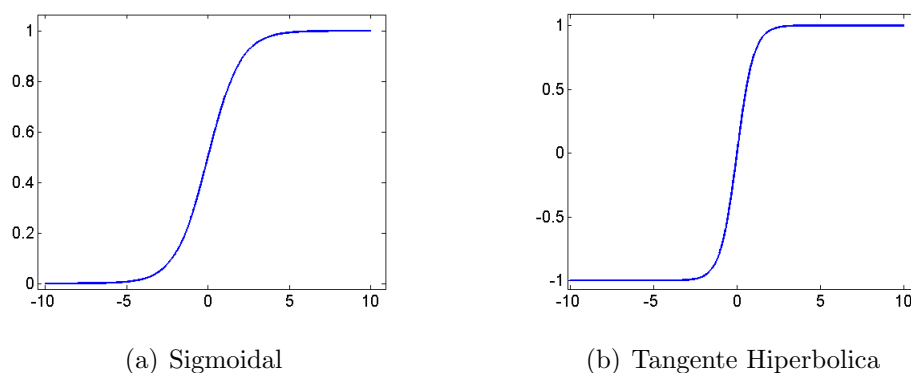
Básicamente esta red neuronal artificial (RNA), es la interconexión de varias neuronas organizadas en capas y con funciones de activación no lineales. Se demostró que una red perceptrón multicapa es un aproximador universal de funciones [1, 19, 22, 27]. Debido a esto y a que este tipo de red neuronal es la más utilizada, se decidió emplearla para “enseñarle” el control ZAD. En la figura (3-2) se muestra la arquitectura de una red neuronal artificial perceptrón multicapa, donde el vector  $X$  con  $l$  componentes denota las  $l$  entradas y el vector  $Y$  con  $m$  componentes denota las  $m$  salidas de la red. Por otro lado, el primer arreglo de neuronas o la capa de entrada solo realiza una adquisición de los datos mediante funciones de activación por lo general lineales.





**Figura 3-2:** Arquitectura de una red neuronal perceptrón multicapa

Esto mismo ocurre en la última capa denominada capa de salida cuya función es entregar el resultado. Las neuronas que en realidad se encargan de procesar los datos y generar una respuesta son las que están entre la capa de entrada y capa de salida, estas capas intermedias se las denomina capas ocultas. Su principal característica es que tienen funciones de activación no lineales del tipo sigmoidal o tangente hiperbólica como se muestra en la figura (3-3).



**Figura 3-3:** Funciones de activación no lineales

Las capas ocultas se representan mediante la letra  $C_i$  para  $i=1,2,\dots,k$ . Cada neurona tiene una salida y está representada por la letra  $a_i^c$  (figura 3-2), donde el superíndice  $c$  indica el número de la capa donde está ubicada la salida de la neurona, mientras que el subíndice  $i$  es el número de la neurona en la capa. La capa de entrada tiene asignada una neurona por cada  $x_i$ , con funciones de activación lineales  $f(x) = x$  actuando como un buffer.

La salida de esta capa se expresa mediante la ecuación (3-1)

$$a_i^1 = x_i, \text{ para } i = 1, 2, \dots, l \quad (3-1)$$

La salida de la capas ocultas es la mas importante y esta denotada por la ecuación (3-2)

$$a_i^c = f \left( \sum_{j=1}^{l-1} \omega_{ji}^{c-1} a_j^{c-1} + u_i^c \right) \text{ para } i = 1, 2, \dots, l \text{ y } c = 2, 3, \dots, k - 1 \quad (3-2)$$

por último la salida de la red es la ecuación (3-3)

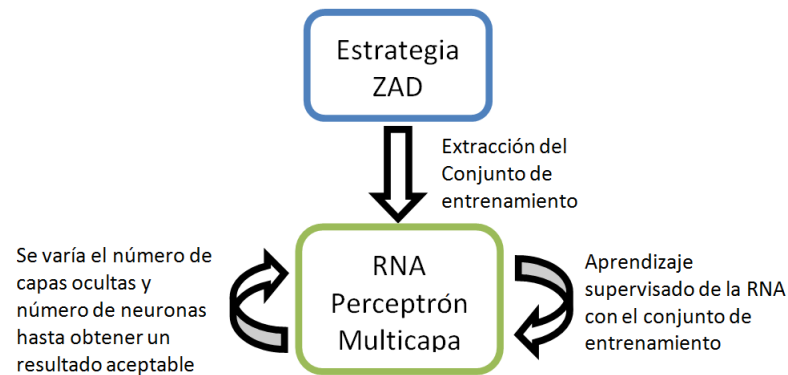
$$y_i = a_i^c \text{ para } i = 1, 2, \dots, n \quad (3-3)$$

El entrenamiento o aprendizaje de una red, consiste en encontrar todos los valores de los pesos y umbrales para que la salida de la red sea aproximadamente igual a la deseada. Existen tres tipos de esquema de aprendizaje para RNA: el aprendizaje supervisado, el no supervisado y el aprendizaje por refuerzo [19, 22]. En el caso de la red perceptrón multicapa se utiliza aprendizaje supervisado. Para esto, se entrega un conjunto de datos de entrenamiento, el cual se compone de dos subconjuntos: uno es el conjunto de ejemplos y el otro es el conjunto de soluciones o las salidas deseadas. Finalmente, se puede concluir que el aprendizaje de una red perceptrón multicapa es encontrar el mínimo de la función de error, la cual se calcula mediante la diferencia entre los datos deseados y la salida real de la red. Debido a la presencia de funciones de activación no lineales se deben utilizar técnicas de optimización no lineal para encontrar el mínimo del error. Existen muchas técnicas para el entrenamiento de este tipo de redes [19, 22, 27], las cuales se basan en cambiar los parámetros de la red (pesos y umbrales) siguiendo cierta dirección de búsqueda como la dirección negativa del gradiente, o búsquedas aleatorias o incluso búsqueda mediante algoritmos genéticos [18].

### 3.1.2. Control con redes neuronales artificiales

El control de sistemas dinámicos es una área de mucho interés científico y por lo tanto de mucho estudio. En este campo el objetivo siempre ha sido lograr que cualquier sistema lineal o no lineal sea capaz de regular o rastrear un estado o una referencia, mediante la inserción de un controlador. Las redes neuronales artificiales han tenido gran acogida dentro del campo del control ya que tienen la habilidad de emular cualquier sistema dinámico y por lo tanto se han escrito varios libros y artículos sobre el tema como en [10] donde se propone un control óptimo con RNA o también para el control de robots manipuladores [21], e incluso para el control de convertidores de potencia [24]. Es claro ver que hay muchos esquemas de control los cuales incluyen RNA como por ejemplo el control inverso, control predictivo y copiar un controlador existente. En este caso se utilizará la copia de un control, porque el objetivo principal es implementar la estrategia ZAD mediante una RNA para que esta, no necesite conocer el valor de la carga ( $R$ ) del sistema.

## 3.2. ZAD con R.N. perceptrón multicapa de tres entradas y una salida



**Figura 3-4:** Entrenamiento de una RNA con estrategia de control ZAD

Para este tipo de control se propone entrenar una red tipo perceptrón multicapa con la estrategia de control ZAD como se muestra en la figura (3-4). El primer paso es el diseño de la RNA, este proceso consiste en definir el número de capas ocultas, el número de neuronas por capa y el número de salidas y entradas.

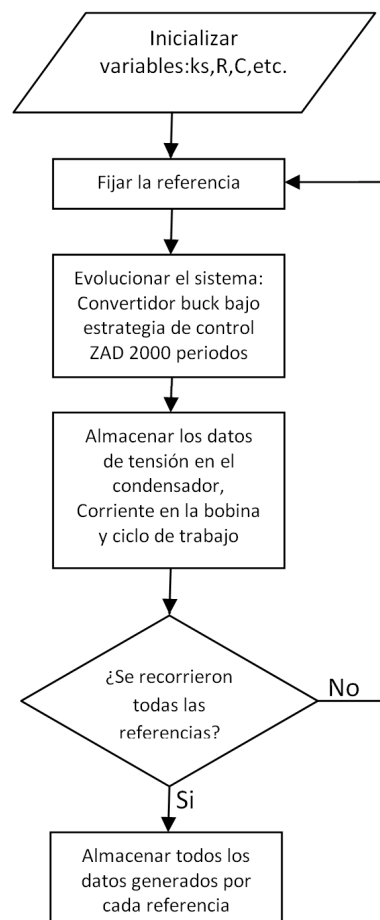


**Figura 3-5:** RNA con tres entradas y una salida

En realidad esto es algo verdaderamente difícil ya que no existe una metodología que permita definir el número de capas y neuronas para resolver un problema específico, esto se hace a ensayo y error. Para esta prueba se definieron 3 entradas que son: Tensión en el condensador, Corriente en la bobina, Tensión de referencia y una salida que es el ciclo de trabajo como se muestra en la figura (3-5). La arquitectura final de la red consta de 1 capa oculta con 5 neuronas y utiliza funciones de activación tipo sigmoideal. Para efectos prácticos se denomina ZAD-RNA a una red neuronal artificial entrenada con estrategia de control ZAD. Ahora se realiza el proceso de entrenamiento de la RNA con la estrategia de control ZAD siguiendo los pasos que se detallan a continuación.

### 3.2.1. Conjunto de entrenamiento

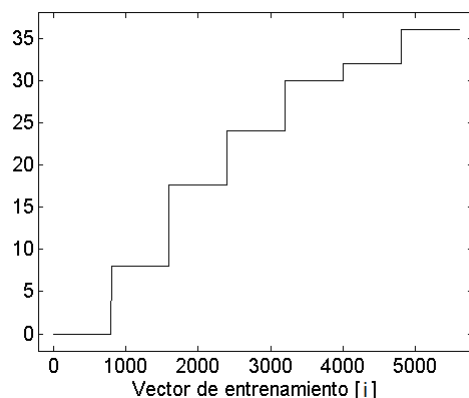
Este es un paso clave, ya que el poder de generalización de la RNA depende de los datos que se le proporcionen, es por esto que se debe entregar muchos ejemplos a la red neuronal. Este proceso consiste en ir variando la referencia y almacenando en un vector denominado *vector de entrenamiento*, datos de tensión en el condensador, corriente en la bobina y ciclo de trabajo. En este caso la referencia toma los valores {0V 8V 17.6V 24V 30V 32V 36V}, y condiciones iniciales cero para cada caso. Los parámetros restantes toman un valor fijo como se muestra en la tabla 2-2. Este proceso se evidencia más claramente en el diagrama de flujo de la figura (3-6).



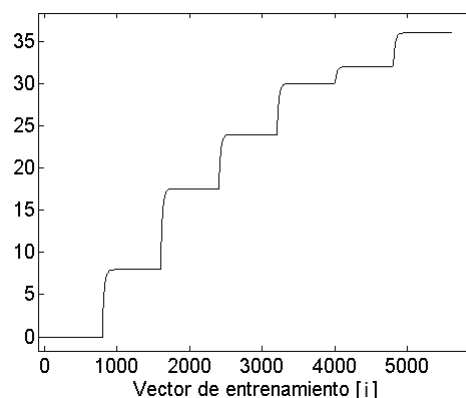
**Figura 3-6:** Diagrama de flujo que representa el proceso de extracción del conjunto de entrenamiento

Los datos pertenecientes al vector de entrenamiento se presentan en la figura (3-7), donde el eje  $x$  representa la posición dentro del vector de entrenamiento. Las figuras (3.7(a)), (3.7(b)) y (3.7(c)) pertenecen al conjunto de ejemplos de tamaño de  $3 \times 5800$ .

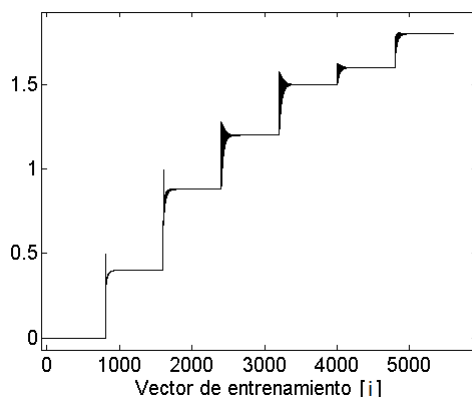
En este caso las filas representan una entrada de la RNA ( $V_C$ ,  $I_L$ ,  $Ref$ ), mientras que el conjunto solución es el de la figura (3.7(d)) con tamaño de  $1 \times 5800$ .



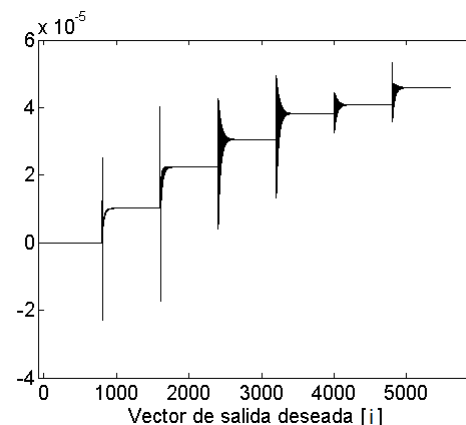
(a) Vector de referencias



(b) Vector de tensión el en condensador



(c) Vector de corriente en la bobina



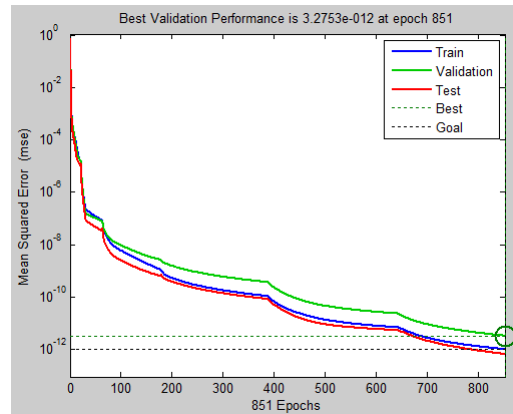
(d) Vector de salida deseada; ciclo de trabajo

**Figura 3-7:** Vectores que conforman el conjunto de entrenamiento para la RNA

### 3.2.2. Entrenamiento de la red neuronal artificial

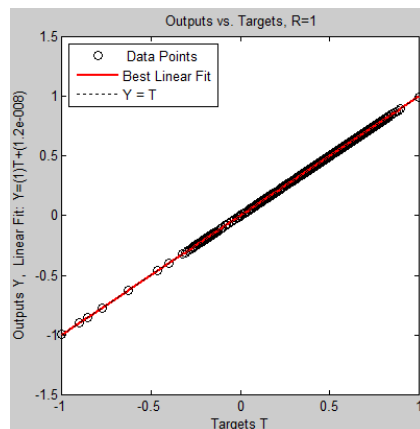
Para el entrenamiento se utiliza el *Neural Network Toolbox 6* de MATLAB. El algoritmo usado para entrenar la red neuronal perceptrón multicapa es una variante del algoritmo de retropropagación, que utiliza la regla delta generalizada, la cual se basa en el descenso del gradiente. Este algoritmo se conoce con el nombre de *Bayesian regulation backpropagation* cuya función está en el Neural Network Toolbox de Matlab. Esta función actualiza los pesos y los umbrales de acuerdo al método de optimización de Levenberg-Marquardt [16].

En el proceso de aprendizaje es necesario hacer una validación y un test de los datos. Para el aprendizaje de la RNA, se toma un 70% del conjunto de entrenamiento de forma aleatoria,



**Figura 3-8:** Proceso de entrenamiento de la RNA

un 20% para la validación y el 10% restante para la prueba. El resultado del aprendizaje se muestra en la figura (3-8). La última fase para concluir el aprendizaje o entrenamiento de la RNA, es comprobar si aprendió con los ejemplos proporcionados.

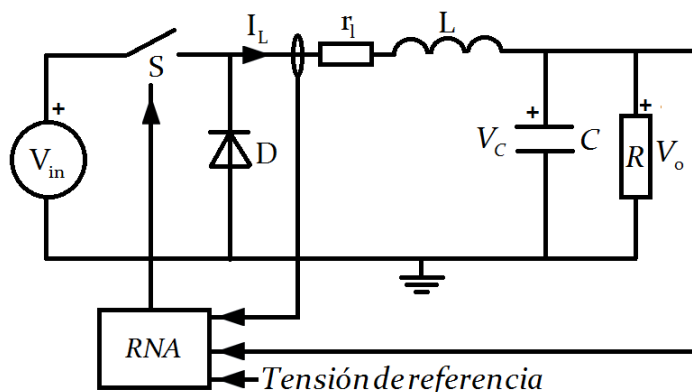


**Figura 3-9:** Regresión lineal simple entre la salida de la RNA y la salida deseada

Primero se calcula el error cuadrático medio, donde un orden muy bajo implica que la salida de la red es aproximadamente igual a la salida deseada. En este caso se obtuvo un error de  $9,98e - 13$ , con un tiempo de convergencia del algoritmo de entrenamiento de 2 horas 28 minutos. luego se realiza una regresión lineal simple entre la salida de la RNA y la salida deseada. Con las 851 iteraciones del algoritmo de entrenamiento, se logró que la recta tenga pendiente 1, intercepto  $12,11e - 9$  y coeficiente de correlación  $\varphi = 0,999$  (Figura 3-9). Finalmente, se poner a prueba la capacidad de generalización de la red.

### 3.2.3. Dinámica del convertidor buck controlado por ZAD-RNA

El esquema de control ZAD-RNA se presenta en la figura (3-10), donde a la RNA se le entrega el valor de la tensión en el condensador, corriente en la bobina y tensión de referencia. Con estos datos se genera un ciclo de trabajo aproximadamente igual que el ZAD, logrando así reproducir la dinámica de este controlador.



**Figura 3-10:** Convertidor buck controlado por una RNA entrenada con la estrategia ZAD

Para comprobar si la dinámica presentada por el control ZAD-RNA es igual a la del ZAD, se realizan simulaciones para datos no pertenecientes al conjunto de entrenamiento tomando referencias de 34V y 20V. Con esto se obtiene las dinámicas de la figura (3-11). En las figuras (3.11(a)), (3.11(b)) y (3.11(c)) se observa el comportamiento del sistema controlado con ZAD convencional, para una tensión de referencia de 34V al igual que en las figuras (3.11(d)), (3.11(e)), (3.11(f)) con la diferencia que se controla con ZAD-RNA. Las figuras restantes tienen como tensión de referencia 20V y al igual que las anteriores, la dinámica se debe al control ZAD y ZAD-RNA.

Estos resultados muestran que el control ZAD y ZAD-RNA, tienen un comportamiento muy similar. Con estos dos ejemplos se comprueba que la RNA fue capaz de generalizar, aunque no se puede garantizar su buen funcionamiento dentro de todo el intervalo de tensiones de referencia. Finalmente, se realiza una prueba variando la carga  $R$ , ya que en la práctica puede cambiar en cualquier momento. Teniendo en cuenta esta consideración con  $R=19\Omega$ , se observa que el control ZAD-RNA pierde su capacidad de regulación como se presenta en la figura (3-12) y por lo tanto no reproduce al ZAD. Con este resultado se comprueba que el sistema controlado por ZAD-RNA no es capaz de seguir la referencia y presenta un porcentaje de error de 7.7227%, mientras que el control ZAD si es capaz de regular con un error muy bajo. Este problema se debe a la poca información que se le brinda a la RNA, ya que se entrenó solo con ejemplos variando la referencia y no con ejemplos variando la carga del convertidor. Es por esto que se concluye que falta información, y la única manera de solucionarlo es a través de una RNA con entradas adicionales.

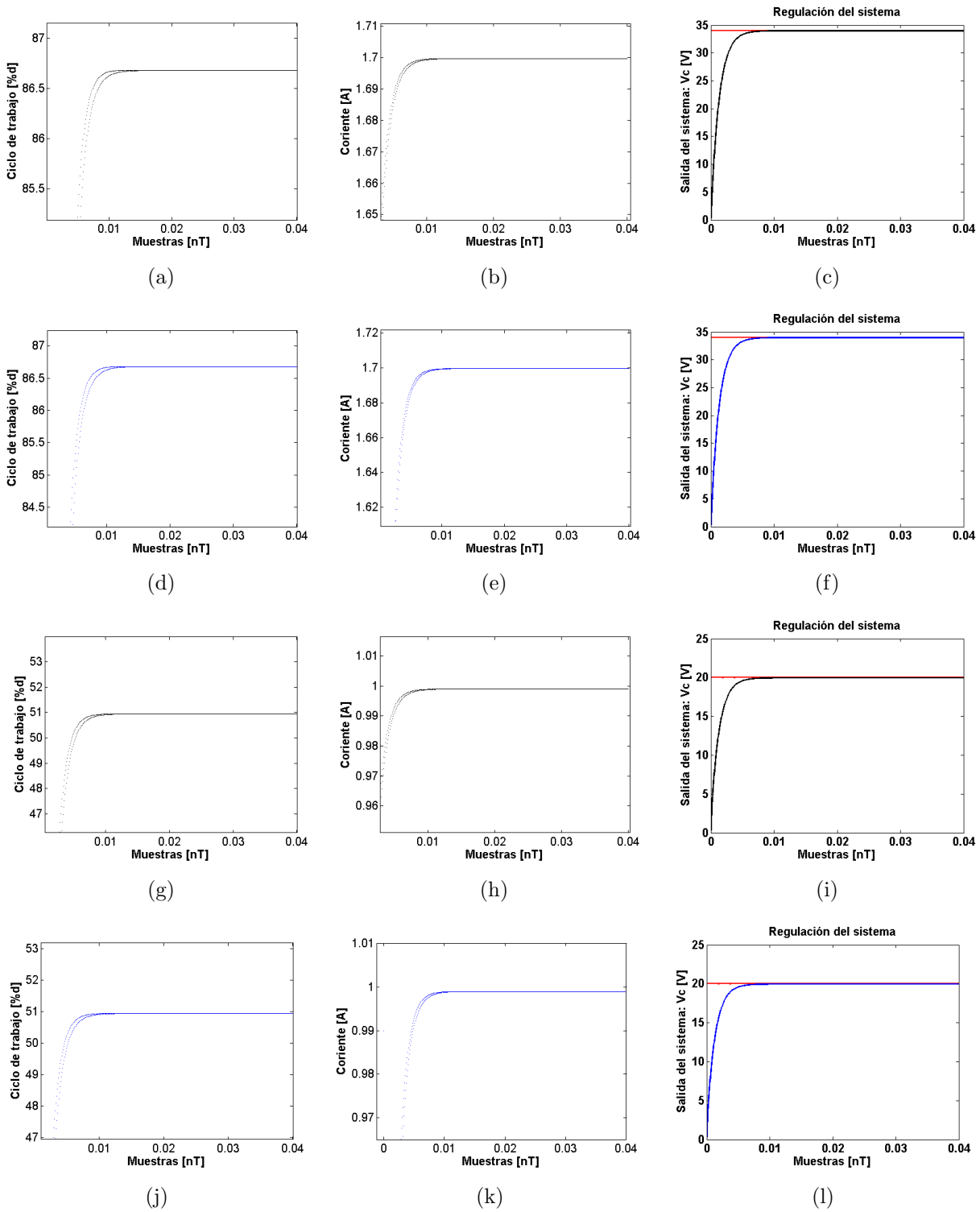
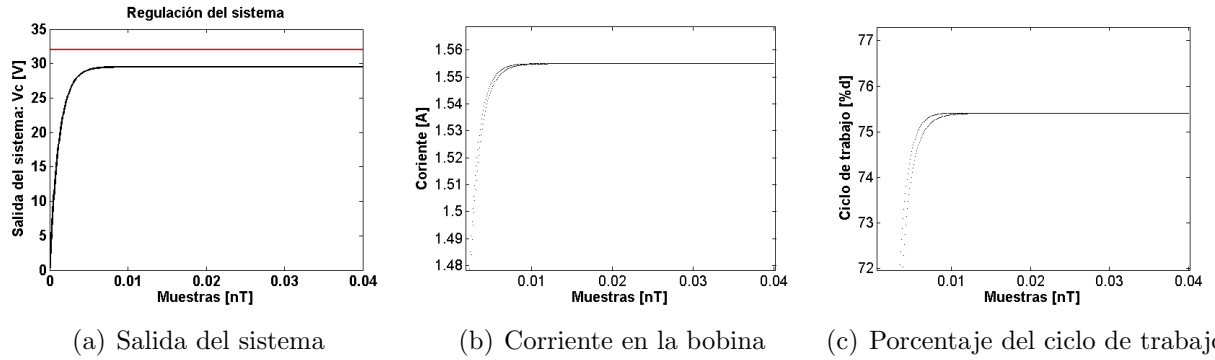


Figura 3-11: Comparación de la estrategia ZAD-RNA y ZAD.





**Figura 3-12:** Problema del control ZAD-RNA al variar la carga  $R$  del sistema, debido a la poca información suministrada a la RNA

### 3.3. ZAD con R.N. perceptrón multicapa de cuatro entradas y una salida

En la sección previa, faltó considerar más información para que la RNA sea capaz de aprender la estrategia ZAD y admita variaciones de la carga. El caso ideal sería ingresar el valor de la carga a la RNA, pero como este no se conoce se puede buscar una forma aproximada de obtenerla sin usar sensores. Esto se puede lograr mediante la propia ecuación del convertidor (2-2) de donde

$$\dot{V}_o = -\frac{1}{RC}V_o + \frac{1}{C}I_L \quad (3-4)$$

Ahora con un poco de álgebra se despeja el parámetro  $R$  y se obtiene la ecuación (3-5)

$$R = \frac{V_o}{I_L - C \frac{dV_o}{dt}} \quad (3-5)$$

Donde  $R$  queda expresada en función de la corriente en la bobina, la capacitancia  $C$  y la tensión en el condensador junto con su derivada. Ahora, se propone aproximar la derivada de dos formas y comprobar si la RNA es capaz de aprender la estrategia ZAD.

En vista de que esta estrategia funciona cada periodo de muestreo  $T$ , la derivada se puede aproximar mediante la ecuación (3-6)

$$\frac{dV_o}{dt} \approx \frac{V_o - V_{oant}}{T} \quad (3-6)$$

En este caso se muestrea el valor de tensión en el condensador ( $V_o$ ) y se resta con el anterior.

La ecuación de la resistencia de carga con esta aproximación queda expresada por:

$$R = \frac{V_o}{I_L - C \left( \frac{V_o - V_{oant}}{T} \right)} \quad (3-7)$$

Otra forma de aproximar la derivada es mediante la transformación bilineal [13, 28], se muestra en la ecuación (3-8)

$$\dot{V}_o \approx \frac{2}{T} \frac{(1 - Z^{-1}) V_o}{(1 + Z^{-1})} \quad (3-8)$$

Para hacer uso de esta ecuación es necesario discretizar la ecuación (3-5)

$$R = \frac{V_o}{I_L - C \left( \frac{2}{T} \frac{(1 - Z^{-1})}{(1 + Z^{-1})} \right)}$$

Factorizando y aplicando la propiedad de la ecuación (3-9)

$$Z^{-l} X(Z) = X(n - l) \quad (3-9)$$

Se obtiene:

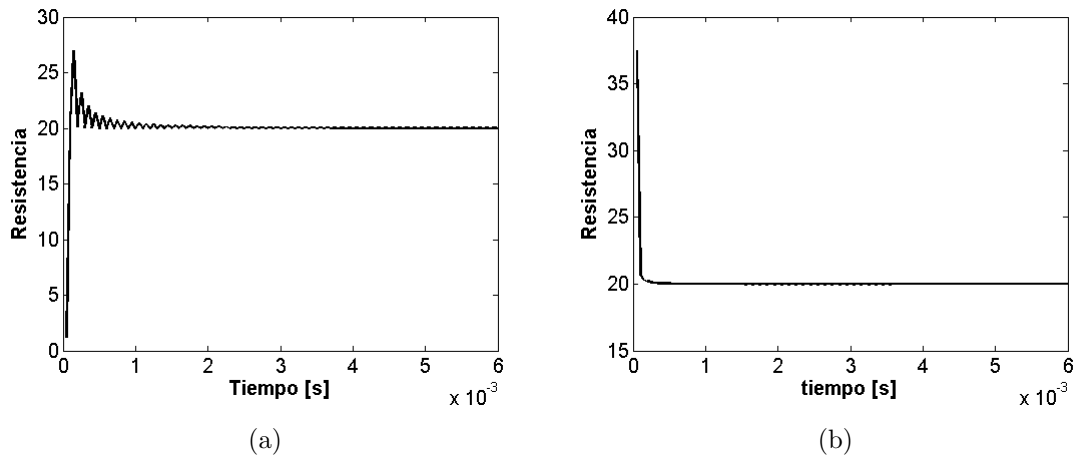
$$R = \frac{T (V_o [kT] + V_o [(k - 1)T])}{T (I_L [kT] + I_L [(k - 1)T]) - 2C (V_o [kT] - V_o [(k - 1)T])} \quad (3-10)$$

Donde  $V_o [kT]$  e  $I_L [kT]$  son las muestras en cada periodo  $T$  de la tensión en el condensador y la corriente en la bobina respectivamente, mientras que  $V_o [(k - 1)T]$  e  $I_L [(k - 1)T]$  son las muestras anteriores para  $k = 1, 2, 3, \dots, l$ .

En la figura (3-13) se observa la convergencia del sistema hacia el valor de la carga  $R$  utilizando las dos aproximaciones de las derivadas y los valores paramétricos de la tabla 2-2.

Con estos resultados se evidencia que la aproximación de la derivada mediante la transformada bilineal tiene una tasa de convergencia mucho más alta a comparación de la derivada normal, ya que en 0.65mS se llega hasta el valor de la carga mientras que la otra converge en 2.7mS.

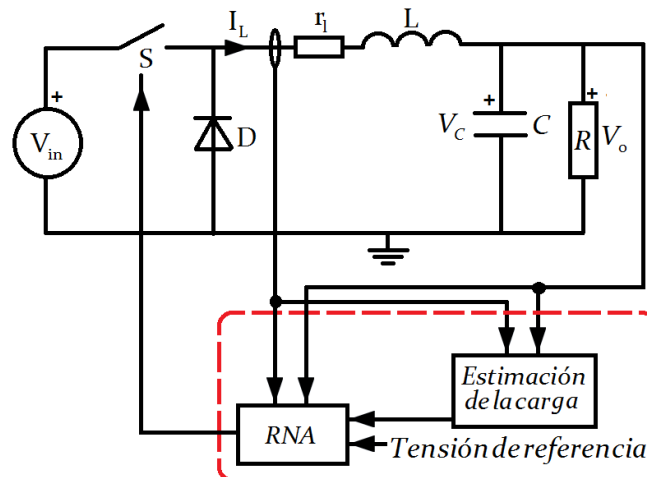
Teniendo en cuenta esta entrada adicional se realiza el entrenamiento de la RNA. Ahora la referencia toma los valores  $\{0 \ 4 \ 8 \ 12 \ 16 \ 20 \ 24 \ 28 \ 32 \ 36 \ 40\}V$  y la carga  $R = \{2 \ 4 \ 6 \ 8 \ 10 \ 12 \ 14 \ 16 \ 18 \ 20 \ 22 \ 24\}\Omega$ . Se realizaron varias pruebas para ambas aproximaciones de la derivada y los mejores resultados de entrenamiento se obtuvieron con la ecuación (3-10), es por esto que solo se trabajará con esta de ahora en adelante. Finalmente, la arquitectura que presentó una mejor aproximación al control ZAD, consta de 2 capas ocultas con 20 neuronas en la primera y 15 en la segunda, utilizando funciones de activación tipo sigmoideal.



**Figura 3-13:** Convergencia de la carga del sistema mediante: (a) ecuación 3-6 y (b) ecuación 3-10

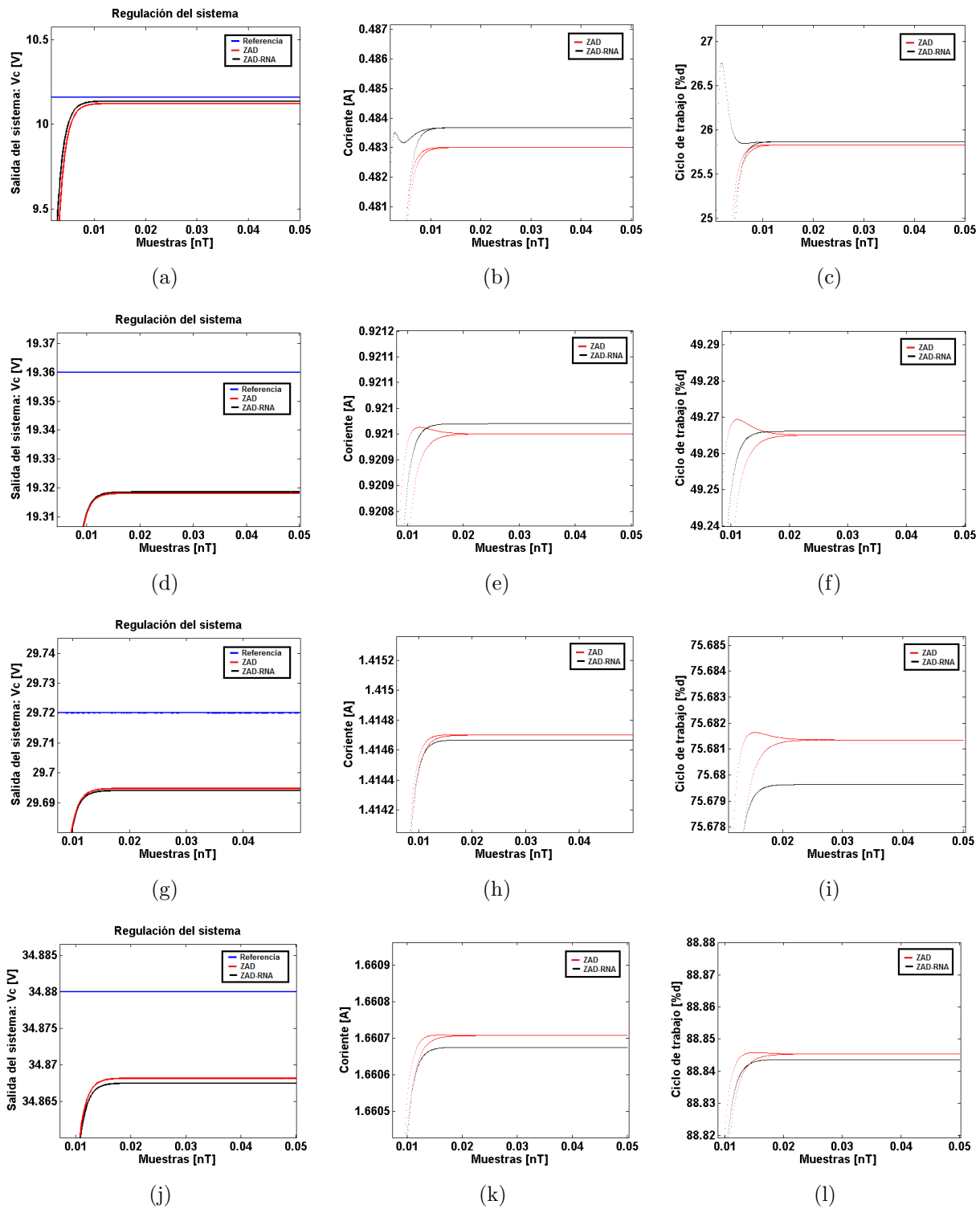
### 3.3.1. Dinámica del convertidor buck controlado por ZAD-RNA

En la figura (3-14) se presenta el esquema del control del convertidor con ZAD-RNA de 4 entradas. Las simulaciones utilizan los valores paramétricos de la tabla 2-2, a excepción de algunos casos donde se varía la tensión de referencia o la carga  $R$ , tomando valores que no pertenecen al conjunto de entrenamiento.



**Figura 3-14:** Convertidor buck controlado por una RNA de cuatro entradas y una salida entrenada con la estrategia ZAD

La primera simulación consiste en fijar la carga en  $R = 21\Omega$  y variar la referencia tomando los valores  $\{10.16, 19.36, 29.72, 34.88\}V$  como se muestra en la figura (3-15).



**Figura 3-15:** Comparación entre la estrategia ZAD-RNA y ZAD convencional con carga fija y referencia variable para datos no pertenecientes al conjunto de entrenamiento

Luego se fija la tensión de referencia en  $33.36V$  y se varia la carga tomando los valores  $\{5.12, 11.65, 19.25, 23.05\}\Omega$ , los resultados se presentan en la figura (3-16), donde la línea roja representa la dinámica del control ZAD y la línea negra la dinámica del control ZAD-RNA. Además, en las tablas 3-1 y 3-2, se consignan los valores máximos del porcentaje de error para el control ZAD-RNA (**E1**) y para el ZAD (**E2**), también el valor estacionario del porcentaje del ciclo de trabajo **d1** y **d2**.

Ref [V]	max( %E1)	max( %E2)	%d1	%d2
10,16	0,228726	0,366552	25,868941	25,833236
19,36	0,214520	0,216660	49,266125	49,265069
29,72	0,087155	0,084881	75,679633	75,681352
34,88	0,035934	0,034001	88,843650	88,845366

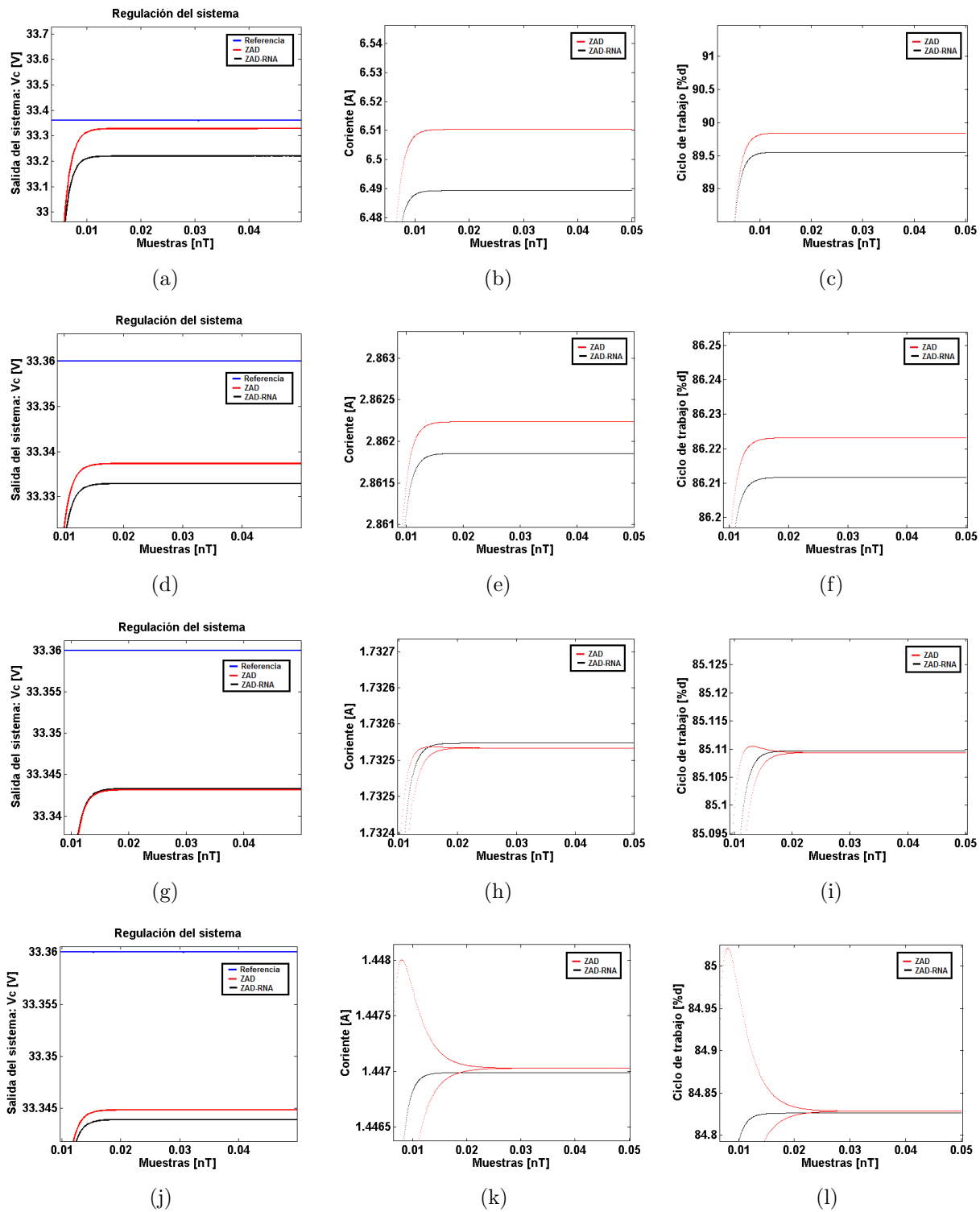
**Tabla 3-1:** Porcentajes de error y ciclos de trabajo variando la tensión de referencia en valores no pertenecientes al conjunto de entrenamiento

Carga $R[\Omega]$	max( %E1)	max( %E2)	%d1	%d2
5,12	0,420846	0,095959	89,551712	89,843440
11,65	0,087210	0,078791	82,237006	82,243925
19,25	0,050129	0,050507	85,109677	85,109356
23,05	0,048220	0,045409	84,826027	84,828410

**Tabla 3-2:** Porcentajes de error y ciclos de trabajo variando la carga  $R$  para valores no pertenecientes al conjunto de entrenamiento

Teniendo en cuenta estos nuevos resultados se puede establecer que el convertidor controlado por la RNA se aproxima mucho al comportamiento del control ZAD ya que los errores **E1**, **E2** y los valores estacionarios del ciclo de trabajo **d1** y **d2** son muy similares.

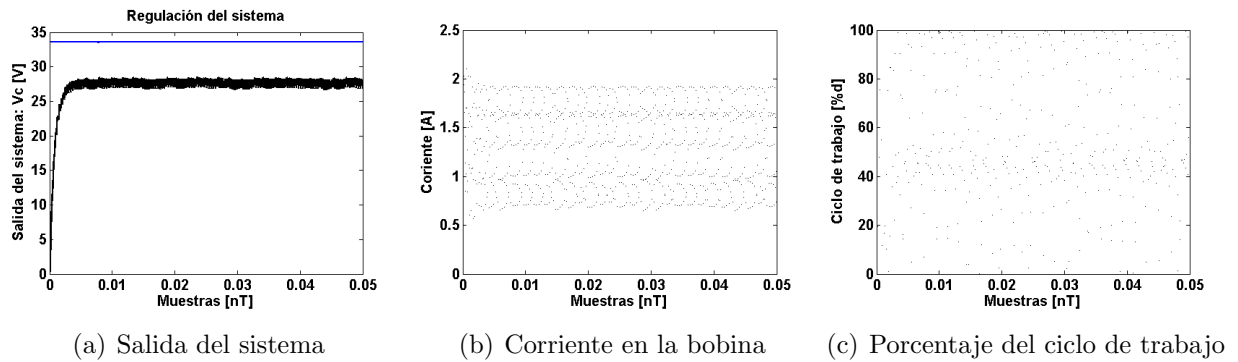
Una desventajas de este tipo de control con RNA, es que para generar el conjunto de entrenamiento, la carga  $R$  se varió de 2 a  $24\ \Omega$  lo que implica que un valor de la carga fuera de este rango hace que el ZAD-RNA no se comporte de igual forma que el ZAD convencional. Debido a esto se debe incluir una restricción de carga si se piensa en una implementación física del controlador.



**Figura 3-16:** Comparación entre la estrategia ZAD-RNA y ZAD convencional con referencia fija y carga variable para datos no pertenecientes al conjunto de entrenamiento

### 3.4. Desventajas del control ZAD-RNA

El control ZAD-RNA requiere su implementación en un dispositivo digital debido a la complejidad del algoritmo. Este hecho implica varios problemas que no se habían tenido en cuenta.

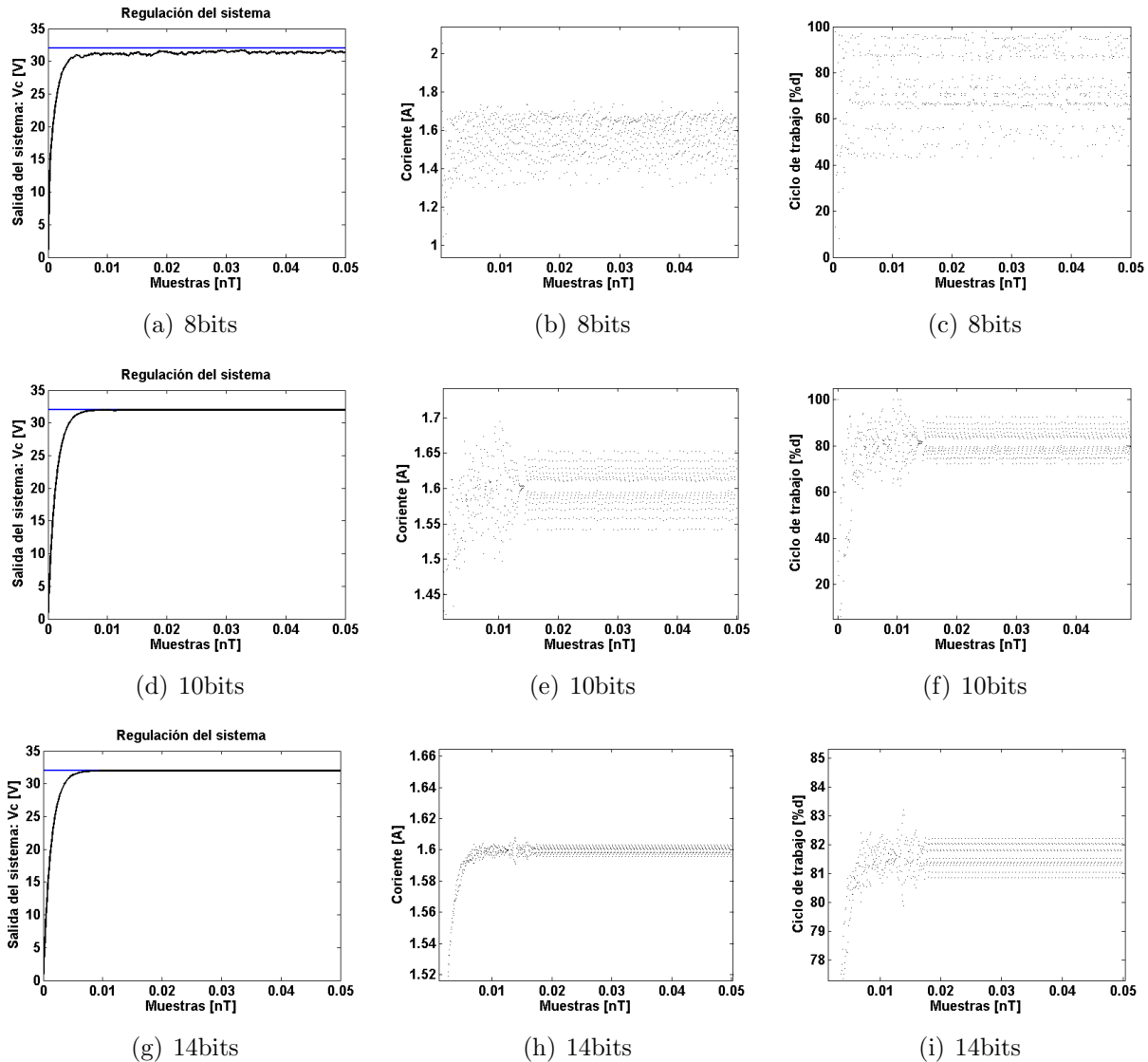


**Figura 3-17:** Dinámica del buck controlado por una RNA entrenada bajo estrategia ZAD y con un periodo de atraso

Como por ejemplo los retardos en el cálculo del ciclo de trabajo, ya que una red neuronal al implementarse en un dispositivo que ejecuta los algoritmos en forma secuencial, pierde su poder de procesamiento paralelo y por lo tanto se vuelve un proceso muy lento debido a la gran cantidad de conexiones y neuronas. Esto genera retrasos que en el caso del control ZAD afectan negativamente el desempeño del sistema como se muestra en [36] y [37] donde un solo periodo de atraso induce al sistema a presentar comportamiento caótico. En la figura (3-17) se muestra la dinámica del convertidor controlado por la RNA descrita en la sección anterior agregando un periodo de atraso. En esta se ve que el sistema presenta caos y pierde la frecuencia fija de conmutación, además tiene un porcentaje máximo de error de  $\%e = 19,9553$ . Otro problema que no se ha tenido en cuenta en el modelo del control de convertidor con ZAD-RNA, es la digitalización de las variables de estado. Este es un proceso indispensable, ya que mediante un convertidor análogo digital (A/D) se obtiene el valor de las variables para posteriormente manipularlas en algún dispositivo digital. Este paso de adquisición de datos introduce un error en la medición de las variables de estado llamado error de cuantización, siendo este el principal problema que afecta negativamente el desempeño del control ZAD-RNA.

Como se verá en el capítulo siguiente la cuantización no es más que una representación finita de los datos. En la figura (3-18) se presenta una simulación con los valores paramétricos de la tabla 2-2, teniendo en cuenta el proceso de conversión de señales análogas a digitales

mediante un A/D con diferentes resoluciones. En esta simulación se ve como un A/D con 8 bits de resolución agrega un error considerable en la representación de las variables de estado, llevando el sistema al caos como se ve en las figuras (3.18(a)), (3.18(b)) y (3.18(c)).



**Figura 3-18:** Buck controlado por ZAD-RNA con efectos de cuantización

Si se aumenta la resolución del A/D a 10 bits el sistema también presenta caos aunque es capaz de regular con un error de  $\%e = 83,3840e - 3$ . Por último, con una resolución de 14 bits el sistema presenta pequeñas oscilaciones alrededor del punto fijo lo cual se puede tomar como un comportamiento muy aproximado al del ZAD-RNA sin A/D. Con esto se puede ver que al aumentar la resolución este problema tiende a desaparecer aunque cabe resaltar que no existen en el mercado A/D de muy alta resolución, además si a este problema de



cuantización le sumamos el de truncamiento de datos, resolución del PWM digital, retrasos por la lentitud de la RNA y errores de medida debidos al sensor de corriente, el sistema presenta caos todo el tiempo.

En el siguiente capítulo se explicará más a fondo el problema de cuantización en el desarrollo del control ZAD y se detallaran los procesos de digitalización de datos que se utilizaron en estas últimas simulaciones.

## 3.5. Conclusiones

- Se observó que el algoritmo usado para entrenar la red neuronal perceptrón multicapa, el cual actualiza los pesos y los umbrales de acuerdo al método de optimización de Levenberg-Marquardt, fue el que menos tiempo tomó para entrenar la RNA para este problema en específico.
- Se comprobó que una RNA tipo perceptrón multicapa compuesta por una capa oculta con 5 neuronas y tres entradas (tensión en el condensador, corriente en la bobina y tensión de referencia), fue capaz de aprender a partir de pocos ejemplos el control ZAD. Aunque presentó pérdida de regulación y por lo tanto poca similitud con el control ZAD convencional al variar la carga  $R$  del sistema. Este problema se debió a que no se suministraron ejemplos a la RNA variando este parámetro, es por esto que se determinó que la RNA necesita más información para reproducir el control ZAD.
- Se comprobó que una RNA tipo perceptrón multicapa compuesta por cuatro entradas (tensión en el condensador, corriente en la bobina, carga aproximada y tensión de referencia) y dos capas ocultas con 20 neuronas en la primera y 15 en la segunda, fue capaz de aproximarse bastante al comportamiento del control ZAD convencional. Esto se validó mediante simulaciones con datos no pertenecientes al conjunto de entrenamiento y con variaciones de la referencia y carga  $R$  del sistema.
- Se obtuvo un ciclo de trabajo adecuado y aproximadamente igual al que entrega el ZAD mediante una RNA, con la ventaja adicional que para generar la acción de control se necesita información solo de la tensión en el condensador y la corriente en la bobina y no de los parámetros del sistema como en el ZAD.
- Se encontró que el control ZAD-RNA con un solo retraso en el cálculo del ciclo de trabajo, debido a la lentitud del algoritmo secuencial que emula la RNA, hace que el sistema cambie su dinámica estable y entre en caos. Esto conlleva a una pérdida de la frecuencia fija de conmutación del sistema, aunque regula con un error aceptable.
- Se observó que el error de cuantización introducido por la digitalización de las variables de estado afecta negativamente el rendimiento del sistema, ya que este genera

comportamiento caótico o ciclos limite de muy alta periodicidad. Si a este problema se le adicionan retrasos y errores en las medidas, el sistema presenta caos todo el tiempo.

## 4 Efectos de la Cuantización en el ZAD

### Resumen

*En este capítulo se explica, como los errores de cuantización introducidos por conversores análogo-digital (ADC) y moduladores digitales por ancho de pulso (DWPM) afectan negativamente el desempeño del control ZAD. Se observa que este tipo de errores, que normalmente no se tienen en cuenta en la mayor parte de los modelos de un sistema por ser de pequeña magnitud, generan nuevas dinámicas que difieren de las presentadas en el capítulo II, y con lo cual se demuestra la gran sensibilidad en el cálculo del ciclo de trabajo ante variables de estado cuantizadas.*

## 4.1. Control del buck con ZAD, incluyendo errores de cuantización debidos a un ADC

La técnica ZAD no ha tenido muy buen desempeño en la práctica, esto se atribuye a la calidad de los dispositivos utilizados, y a la resistencia interna del inductor como se mencionó en el Capítulo 7 de [7]. Esta conclusión se obtuvo mediante una implementación que se compone básicamente de tres partes: La primera es el cálculo de la superficie de deslizamiento, seguida por la conversión análogo-digital de la superficie con un ADC de 8 bits y finalmente el cálculo del ciclo de trabajo en una FPGA. Con este experimento se obtuvo la pérdida de la frecuencia fija de conmutación, debido a los cambios irregulares del ciclo de trabajo y para valores del parámetro  $k_s$  donde no debería ocurrir este fenómeno. Para solucionar este problema se plantea una nueva técnica de control llamada FPIC que trabaja conjuntamente con el ZAD para que mejore el rendimiento como se reporto en [3]. Más adelante se comprobará que uno de los principales fenómenos que afecta el desempeño del control ZAD es el error de cuantización.

La cuantización es un fenómeno que en muchos casos no se tiene en cuenta en el modelado y estudio de los sistemas dinámicos. Generalmente, se debe a que el error introducido es de muy baja magnitud y el comportamiento dinámico no sufre grandes alteraciones, aunque esto no se cumpla para todos los sistemas. Por ejemplo en [23] y [33], se incluyen errores de cuantización debidos a conversores A/D y D/A en el modelo del sistema, con el fin de comprobar el efecto negativo que estos causan en su dinámica. En [33] es de importancia destacar como se trata el error de cuantización, ya que da una idea de cómo incluirlo en el modelado de sistemas. En este se asume que los niveles de cuantización se mantienen pequeños con lo cual se hace posible usar los conceptos de la probabilidad para tratar al cuantizador como una fuente de ruido.

Por otro lado en artículos como [30] y [31], se han tenido en cuenta los efectos de la cuantización en el control de convertidores de potencia. Uno de los temas tratados en [31] es la aparición de ciclos limites debidos a efectos de la cuantización, donde una de las condiciones para que este comportamiento no aparezca es que la resolución del DPWM sea mayor que la resolución del conversor A/D. Finalmente, en [25] se resume los avances recientes en el control digital de convertidores DC-DC de baja y media potencia.

Después de realizar esta revisión bibliográfica se propone un modelo más completo del control del convertidor buck bajo estrategia de ZAD, incluyendo el efecto de la cuantización debida al conversor A/D como se muestra en la figura (4-1). A este modelo se le incluyeron tres nuevos aspectos: sensado de la tensión en el condensador, sensado de la corriente en la bobina y el proceso de conversión A/D.

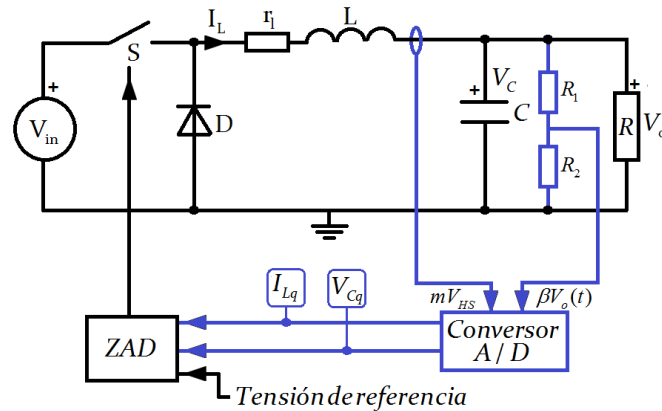


Figura 4-1: Convertidor buck en lazo cerrado incluyendo un conversor A/D

#### 4.1.1. Sensado de la tensión del condensador

El sensado de  $V_c$  realmente es simple, ya que se utiliza un divisor de tensión para obtener la medida de esta variable de estado. Como en [38] y mediante la figura (4-1), las resistencias están relacionadas por la expresión

$$R_2 = \frac{\beta}{1 - \beta} R_1 \quad (4-1)$$

Donde  $\beta$  es el factor para reescalar la tensión de salida a un rango que sea admisible para los dispositivos digitales. En este caso se trabaja con una fuente de 40V, por lo tanto el rango de tensión está entre [0 40]V y se reescala a [0 5]V. Con esto  $\beta$  queda relacionado entre los valores máximos de cada intervalo de tensión:

$$\beta = \frac{5V}{40V} = 0,125 \quad (4-2)$$

#### 4.1.2. Sensado de la corriente en la bobina

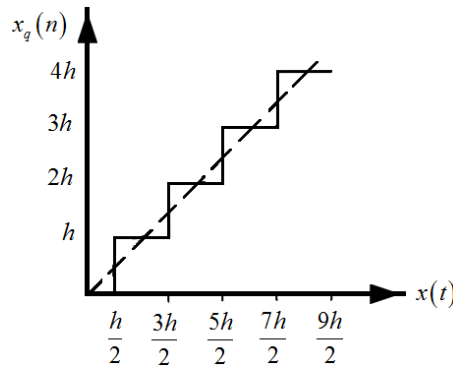
El sensado de corriente se realiza mediante un sensor por efecto hall. Una característica interesante de este sensor es que entrega un voltaje lineal y proporcional a la corriente que lo atraviesa, con una sensibilidad de 66mV/A. Para este caso el rango de la corriente es de [0 2.2]A. En la figura (4-1) se denota la señal obtenida por el sensor de corriente como  $V_{HS}$  y  $m$  es un amplificador que se encarga de reescalar a un rango admisible para el conversor A/D con el fin de aprovechar toda la resolución del ADC. La expresión para obtener  $m$  está relacionada con el máximo valor en tensión del rango admisible del conversor A/D, la

sensibilidad del sensor y la corriente máxima que se pretende medir.

$$m = \frac{5V}{(66\text{mV/A} * I_{L\text{max}})} \quad (4-3)$$

### 4.1.3. Proceso de conversión A/D

Los dispositivos A/D agregan un error debido a la cuantización. La función del cuantizador se presenta en la figura (4-2), donde la línea punteada representa la respuesta lineal deseada y la función escalonada es la salida real del cuantizador [26].



**Figura 4-2:** Característica del cuantizador

El paso o *quantum* denotado por  $h$ , está relacionado con el número de bits mediante la expresión:

$$h = \frac{V_{RefAlto}}{2^n} \quad (4-4)$$

donde  $n$  es el número de bits del conversor y  $V_{RefAlto}$  es la tensión máxima que va a tomar la señal a ser digitalizada. Con el fin de obtener un modelo simple de los conversores A/D, se utilizan dos expresiones con las cuales se puede obtener el código binario de una señal que ha pasado por un muestreador, un retenedor y un cuantizador. Este modelo se denomina estático y las ecuaciones son (4-5) y (4-6).

$$Codigo_{ADC} = ceil\left(\frac{2^n (x(kT) - V_{RefBajo})}{V_{RefAlto} - V_{RefBajo}}\right) \quad (4-5)$$

$$Codigo_{ADC} = floor\left(\frac{2^n (x(kT) - V_{RefBajo})}{V_{RefAlto} - V_{RefBajo}}\right) \quad (4-6)$$

donde  $x(kT)$  es la señal a digitalizar para  $k=1,2,\dots,l$  y  $V_{RefBajo}$  es el valor mínimo de tensión de  $x(kT)$ . El término *floor* significa tomar el valor del entero más próximo de un número por debajo y *round* tomar el valor del entero más próximo por encima. Por otro lado, los valores más comunes de  $V_{RefAlto}$  y  $V_{RefBajo}$  son  $5V$  y  $0V$  respectivamente.

#### 4.1.4. Dinámica del sistema con efectos de cuantización debidos a un conversor A/D

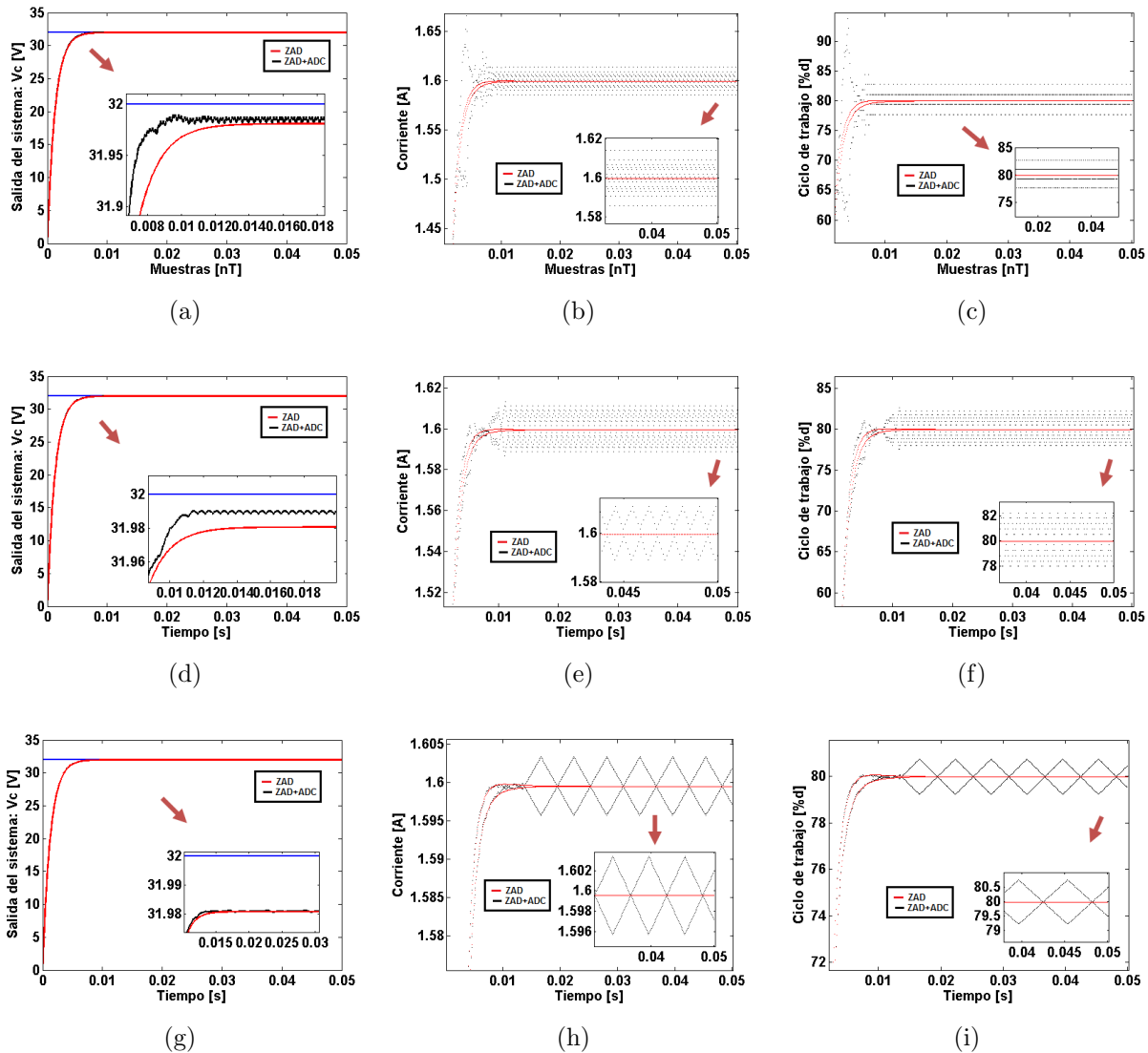
Para el sistema de la figura (4-1) se realizan varias simulaciones, utilizando los valores paramétricos consignados en la tabla 4-1.

Parametro	Valor
$V_{in}$	40V
R	$20\Omega$
L	2mH
$r_L$	$0\Omega$
C	40uF
Tensión de referencia	$0.8V_{in} = 32V$
$K_s$	4.5
$\beta$	0.125
$m$	34.4353
$R_1$	$2M\Omega$
$R_2$	$286K\Omega$

**Tabla 4-1:** Parámetros para el sistema controlado por GZAD con efectos de cuantización debidos a un conversor ADC

La primera se hace variando la resolución del ADC como se muestra en la figura (4-3). En esta las subfiguras (4.3(a)), (4.3(b)) y (4.3(c)), son para un ADC de 8 bits de resolución, las tres siguientes para uno de 10 bits y finalmente las tres restantes para un ADC de 14 bits. Para el caso de 8 bits, se observa que el sistema es capaz de regular con un error muy bajo, además presenta una solución 14T-periódica sin saturaciones en el ciclo de trabajo. Este comportamiento es aceptable para una eventual implementación física, aunque no es la esperada ya que debería ser una solución 1T-Periódica. Con estos resultados se evidencia el cambio que se produce en el sistema al incluir un ADC en el lazo de realimentación y la importancia de tener en cuenta este proceso para este tipo de sistemas de control.

En la tabla 4-2 se presenta un resumen de las soluciones presentadas por el sistema, variando el número  $n$  de bits de resolución del ADC. La columna  $\mathbf{O}$  contiene la periodicidad de la órbita para cada resolución  $n$ , en las columnas  $[min(V_C); max(V_C)]$  y  $[min(I_L); max(I_L)]$  se consignan los valores máximos y mínimos de tensión en el condensador y corriente en la bobina en estado estacionario y por último en la columna %e, están los máximos porcentajes de error que presenta el sistema en estado estacionario.



**Figura 4-3:** Comparación entre la estrategia ZAD y la ZAD con efectos de cuantización debidos a un conversor ADC.

En esta tabla se puede ver que al aumentar la resolución del conversor, el sistema incrementa la periodicidad y disminuye la amplitud de oscilación acercándose cada vez más al punto fijo,



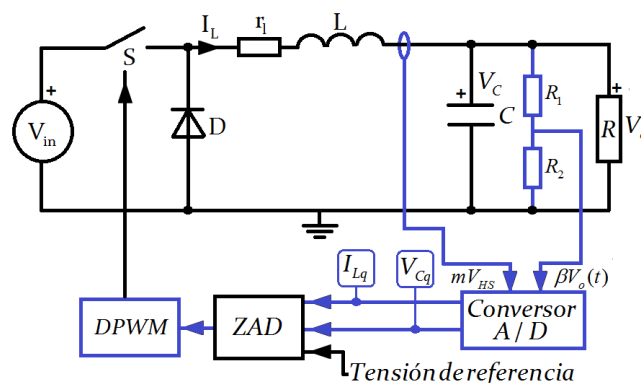
a excepción  $n=12$  bits donde se ve que si disminuye la oscilación pero la periodicidad baja de  $18T$ -periódica a  $14T$ -periódica.

n	O	$[min(V_C); max(V_C)]$	$[min(I_L); max(I_L)]$	%e
8	14-per	[31,981292; 31,987704]	[1,585714; 1,613727]	0,058461 %
10	18-per	[31,988472; 31,990541]	[1,588841; 1,611129]	0,036023 %
12	14-per	[31,981201; 31,981612]	[1,598163; 1,600979]	0,058746 %
14	115-per	[31,980577; 31,981173]	[1,595745; 1,603405]	0,060696 %
16	196-per	[31,980904; 31,980995]	[1,599157; 1,599947]	0,059674 %

**Tabla 4-2:** Periodicidad de las órbitas para el sistema con diferentes resoluciones del convertor ADC

En [20, 35], se presenta un detallado estudio del efecto que causa la cuantización debida al convertor ADC en este sistema. Cabe resaltar que en estos trabajos se consideran dos casos atribuidos al error de cuantización. El primero la influencia de este error en el caos y las bandas caóticas y el segundo el efecto que causa en la dinámica periódica del sistema. Además se ve que el sistema presenta múltiple coexistencia de soluciones periódicas dependiendo de las condiciones iniciales, límites de cuencas fractales debidas a la sensibilidad a las condiciones iniciales, caos transitorio y muchos fenómenos más.

## 4.2. Control del buck con ZAD, Incluyendo errores de cuantización debidos a un ADC y DPWM



**Figura 4-4:** Convertidor buck controlado bajo estrategia ZAD y considerando efectos de cuantización debidos a un convertor ADC y un DPWM

Ahora, se incluye el error de cuantización debido a un PWM digital como se muestra en la figura (4-4). El pulso digital se genera mediante contadores que tienen resolución finita por lo general de 8, 16 y 32 bits. Para obtener el pulso cuantizado se procede de igual forma que el conversor A/D, pero tomando  $V_{RefAlto}=T$  y  $V_{RefBajo}=0$ .

Como se mencionó en [31], existen varias condiciones para que el sistema no presente ciclos límite, es por esto que se realiza la prueba para la primera de ellas sobre este sistema. La condición consiste en asegurar que la resolución del DPWM sea mayor a la resolución del ADC.

$$resolucion(DPWM) > resolucion(ADC) \quad (4-7)$$

En la figura (4-5) se ven los resultados de aplicar la condición (4-7). Para esto se mantiene la resolución del ADC en 10 bits ( $n_{ADC}=10$ ) y se varía la resolución del DPWM ( $n_{DPWM}$ ).

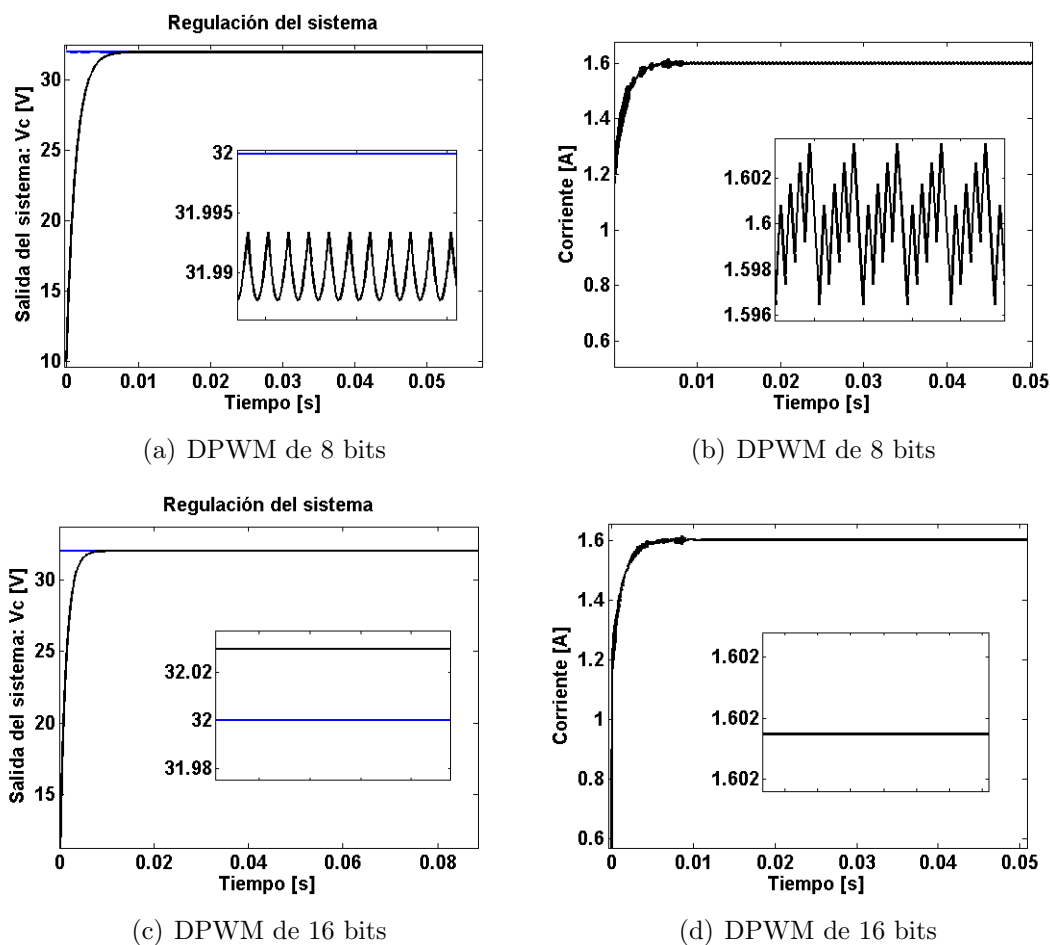


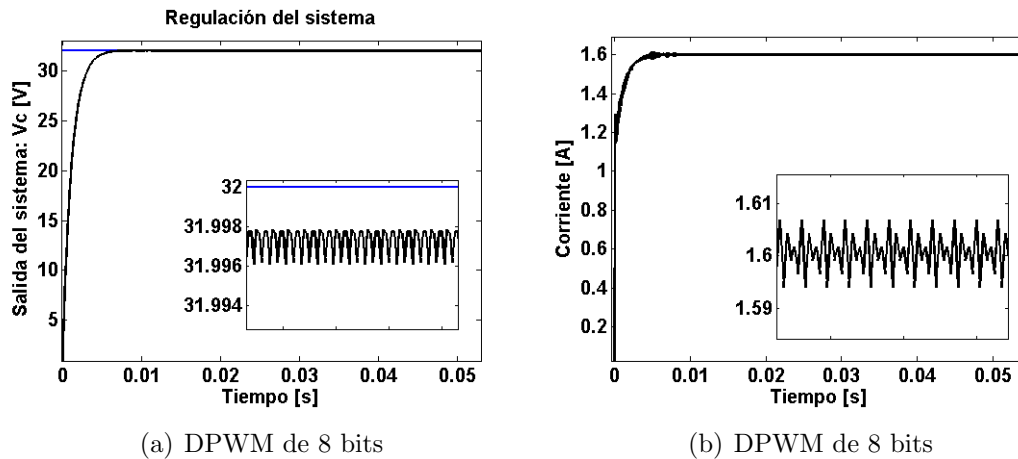
Figura 4-5: Aparición de un ciclo límite debido a la condición (4-7)

Primero para  $n_{DPWM}=8$  se incumple la condición y se obtienen oscilaciones en la señal de

tensión en el condensador y corriente en la bobina, como se ve en las figuras (4.5(a)) y (4.5(b)) respectivamente, luego para  $n_{DPWM}=16$  la condición se cumple y las oscilaciones desaparecen (figuras (4.5(c)) y (4.5(d))), aunque este ejemplo en particular no asegura que para toda la región de parámetros el sistema ya no presente ciclos límite. La presencia de estos cuantizadores en el lazo de control introduce un error que afecta en gran medida el cálculo del ciclo de trabajo, es por esto que se deben añadir más condiciones para poder reducir los efectos de cuantización, ya que estos hacen que la dinámica del sistema cambie considerablemente. Es por esto que se estudia el efecto de la cuantización en la dinámica periódica y caótica del sistema, con el fin de identificar los cambios para posteriormente intentar reducirlos.

### 4.2.1. Efectos de la cuantización en la dinámica periódica del sistema

Para  $n_{ADC}=10$ ,  $n_{DPWM}=16$  y tomando los mismos valores paramétricos de la simulación anterior pero cambiando  $K_s=4$ , se presenta una dinámica diferente del convertidor, ya que según los diagramas de bifurcaciones del Capítulo 2 que son ideales (sin considerar efectos de cuantización) para este valor del parámetro  $K_s$  el sistema presenta solución 1T-periódica, pero cuando se considera en el lazo de realimentación el ADC y el DPWM, el sistema presenta un ciclo límite a pesar de que cumple la condición (4-7). Este comportamiento se evidencia en la figura (4-6) y se determina que dicha condición es necesaria más no suficiente para que el sistema no presente oscilaciones.



**Figura 4-6:** Aparición de un ciclo límite debido al error de cuantización introducido por el ADC y DPWM

---

En la tabla 4-3 se consignan características relevantes de soluciones del sistema variando la resolución del ADC y del DPWM, donde  $\epsilon$  denota el máximo porcentaje de error de regulación,  $\mathbf{O}$  es la periodicidad de la órbita,  $\mathbf{svc}$  denota la desviación estándar de la señal

de tensión en el condensador y **sil** es la desviación estándar de la corriente en la bobina. Además en la figura (4-7) se muestra el ciclo de trabajo normalizado de algunas soluciones de la tabla.

ADC/DPWM	8 bits	10 bits	12 bits	16 bits
8 bits	e=0.4141 O=21 svc=0.0067 sil=0.0192 sd=3.6573	e=0.4044 O=13 svc=0.0061 sil=0.0137 sd=2.5351	e=0.4061 O=14 svc=0.0064 sil=0.01323 sd=2.4217	e=0.4176 O=14 svc=0.0064 sil=0.0277 sd=5.4419
10 bits	e=0.0385 O=9 svc=0.0018 sil=0.0022 sd=0.3889	e=0.0212 O=2 svc=0.0003 sil=0.0304 sd=6.0647	e=0.0807 O=2 svc=0.000047 sil=0.004341 sd=0.865	e=0.0901 O=2 svc=0.00009 sil=0.0086 sd=1.7317
12 bits	e=0.1348 O=22 svc=0.0005 sil=0.0051 sd=1.0127	e=0.0649 O=17 svc=0.0014 sil=0.0018 sd=0.3638	e=0.0840 O=2 svc=0.00003 sil=0.0027 sd=0.5502	e=0.0320 O=22 svc=1.672588 sil=0.037875 sd=0.262
16 bits	e=0.1739 O=5 svc=0.0005 sil=0.0011 sd=0.1915	e=0.0877 O=2 svc=0.0001 sil=0.0007 sd=0.1545	e=0.0678 O=19 svc=0.00006 sil=0.00009 sd=0.0168	e=0.0613 O=17 svc=0.00004 sil=0.0001 sd=0.0239

**Tabla 4-3:** Características de soluciones del sistema variando  $n_{ADC}$  y  $n_{DPWM}$ .

En todos los casos el error de regulación es muy bajo, al igual que la desviación estándar de  $V_C$ . Esto indica que el sistema presenta oscilaciones de muy baja amplitud, llegando a la conclusión de que el control ZAD con efectos de cuantización es capaz de regular, aunque se ve alterada la dinámica periódica ya que al variar  $n_{ADC}$  y  $n_{DPWM}$  se observan diferentes órbitas con múltiples periodicidades.

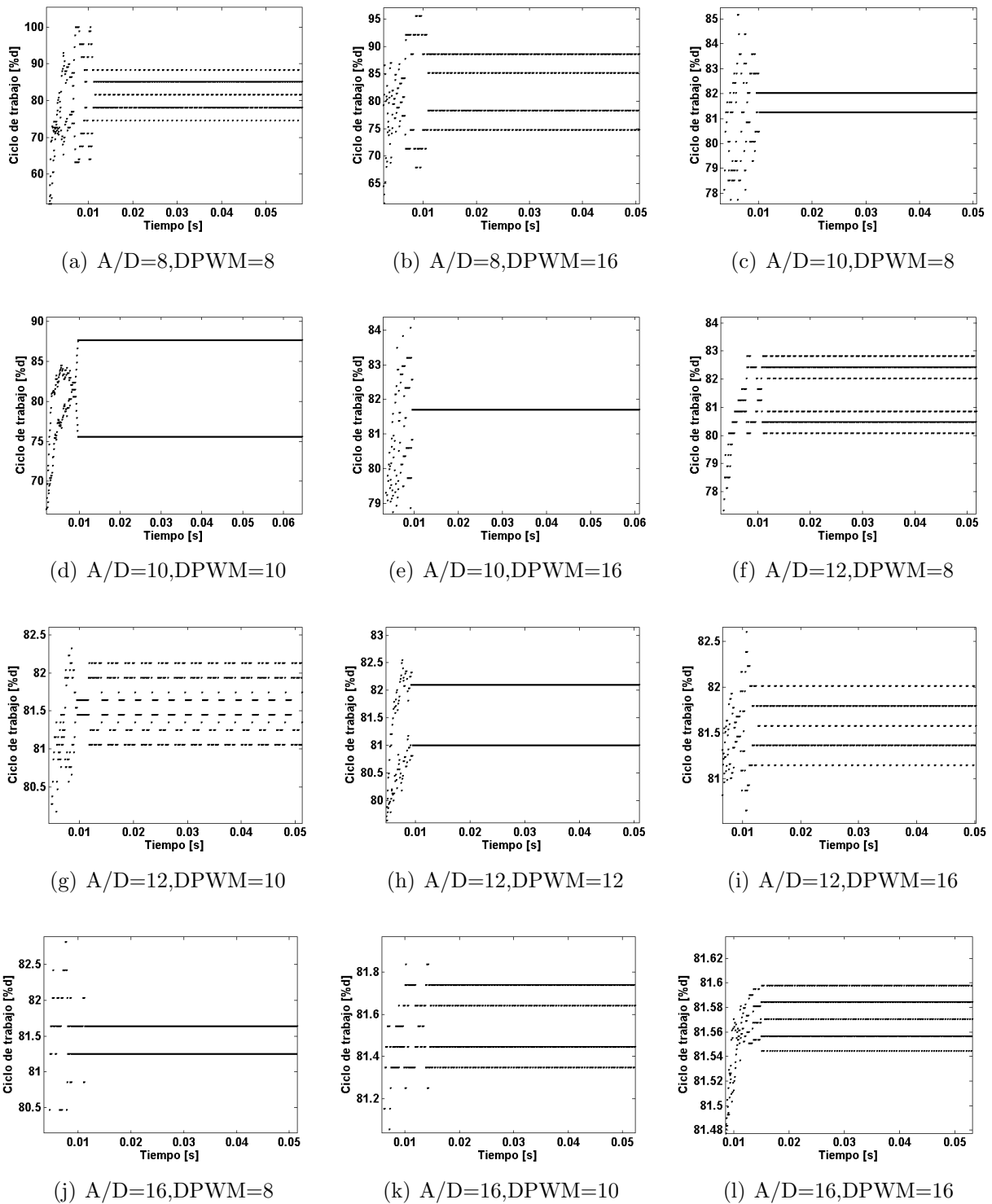


Figura 4-7: Ciclo de trabajo normalizado variando las resoluciones del ADC y DPWM

De estas simulaciones cabe resaltar dos casos interesantes, el primero de ellos es para  $n_{ADC}=10$  y  $n_{DPWM}=10$ , donde se presenta una solución 2T-periódica con bajo error de regulación y pequeñas oscilaciones entre 32.006456V y 32.007122V, además el ciclo de trabajo es no saturado y toma los valores 81.7% y 75.59%.

El segundo caso es para  $n_{ADC}=10$   $n_{DPWM}=16$  con lo que se obtiene una solución 1T-periódica muy aproximada al sistema ideal, presentando un ciclo de trabajo de 81.57% para el sistema ideal y 81.7% para el sistema considerando efectos de cuantización como se muestra en la figura (4.7(e)), sin embargo en la tabla 4-3 se presenta una solución 2T-periódica tomando una condición inicial diferente. Este comportamiento evidencia la coexistencia de soluciones que presenta el sistema con efectos de cuantización.

#### 4.2.2. Efectos de la cuantización en la dinámica caótica del sistema

Para poder identificar el efecto que causa utilizar las variables de estado cuantizadas sobre el comportamiento caótico del sistema, se hace necesario generar diagramas de bifurcaciones al igual que en el Capítulo 2 pero incluyendo los errores de cuantización. Para esto se utiliza los valores paramétricos de la tabla 2-2, además la resolución del DPWM se fija en 16 bits y se varia la resolución del ADC.

Con estos nuevos diagramas se observa una variación drástica en la dinámica del sistema como se evidencia en la figura (4-8), ya que el sistema pierde completamente la transición al caos. La ruta al caos del sistema despreciando efectos de cuantización es un escenario de múltiples doblamientos de periodo hasta llegar a caos de una sola banda, pero con efectos de cuantización este comportamiento cambia a zonas de alta periodicidad o cuasiperiodicidad. A medida que la resolución del ADC disminuye el proceso de fusión de bandas caóticas se ve afectado por cascadas de inclusiones periódicas y además crece la sensibilidad a condiciones iniciales, causando que el sistema converja a diferentes cuencas de atracción. La presencia de dinámica caótica se ve reducida a medida que la resolución de los cuantizadores disminuye.

En la figura (4-9) se ve el comportamiento de un atractor caótico (parámetros de la tabla 2-2 cambiando  $K_s=0.125$ ) al variar las resoluciones del ADC y DPWM. Es claro ver que para resoluciones bajas el sistema tiene un comportamiento con periodicidades muy altas pero con baja dispersión de las variables de estado  $V_C$  e  $I_L$ , ya que pertenecen a conjuntos de aproximadamente 200 o 1000 puntos. Como era de esperarse, al incrementar la resolución del ADC el sistema tiende al ideal presentando alta dispersión de las variables de estado.

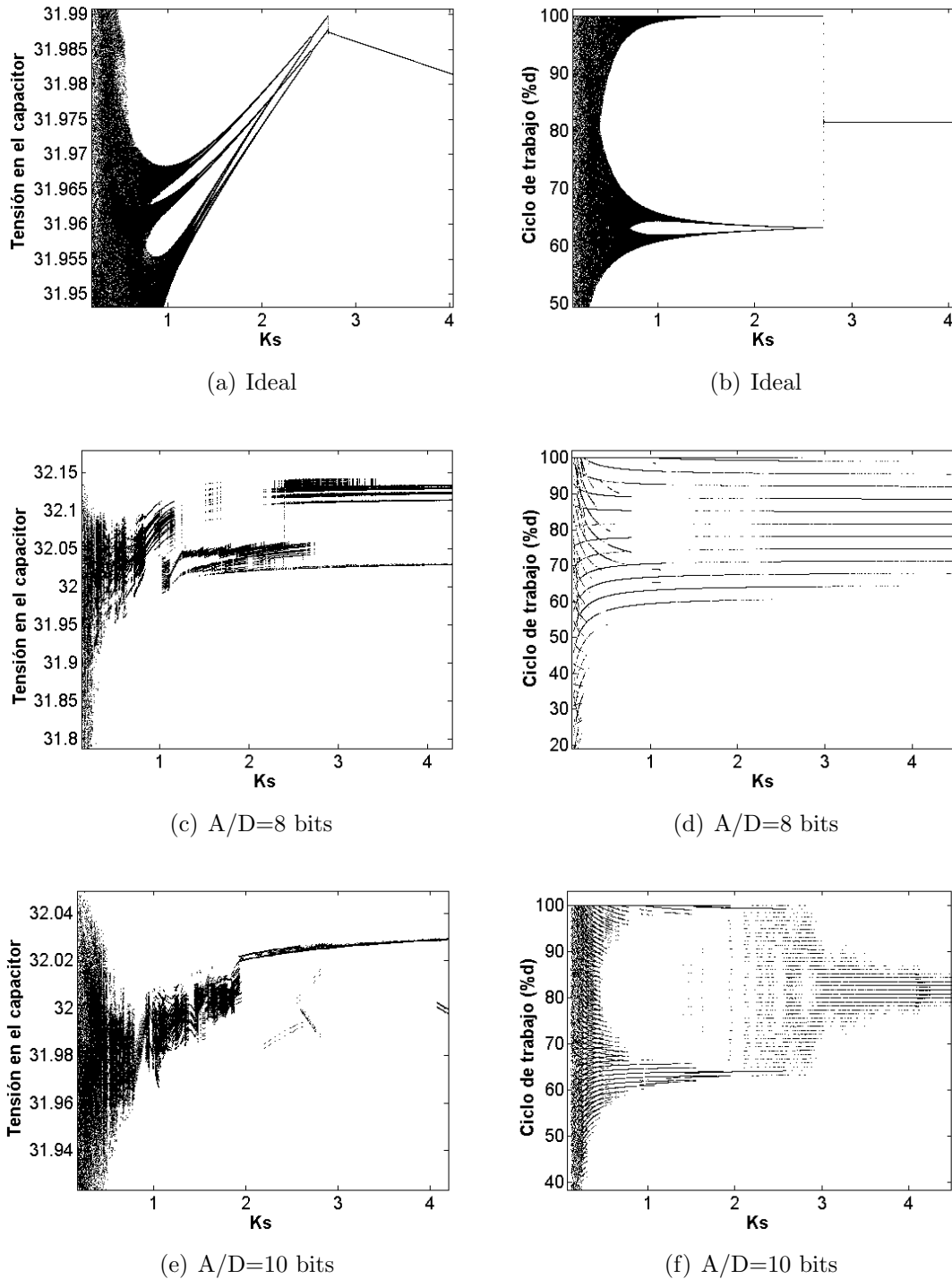
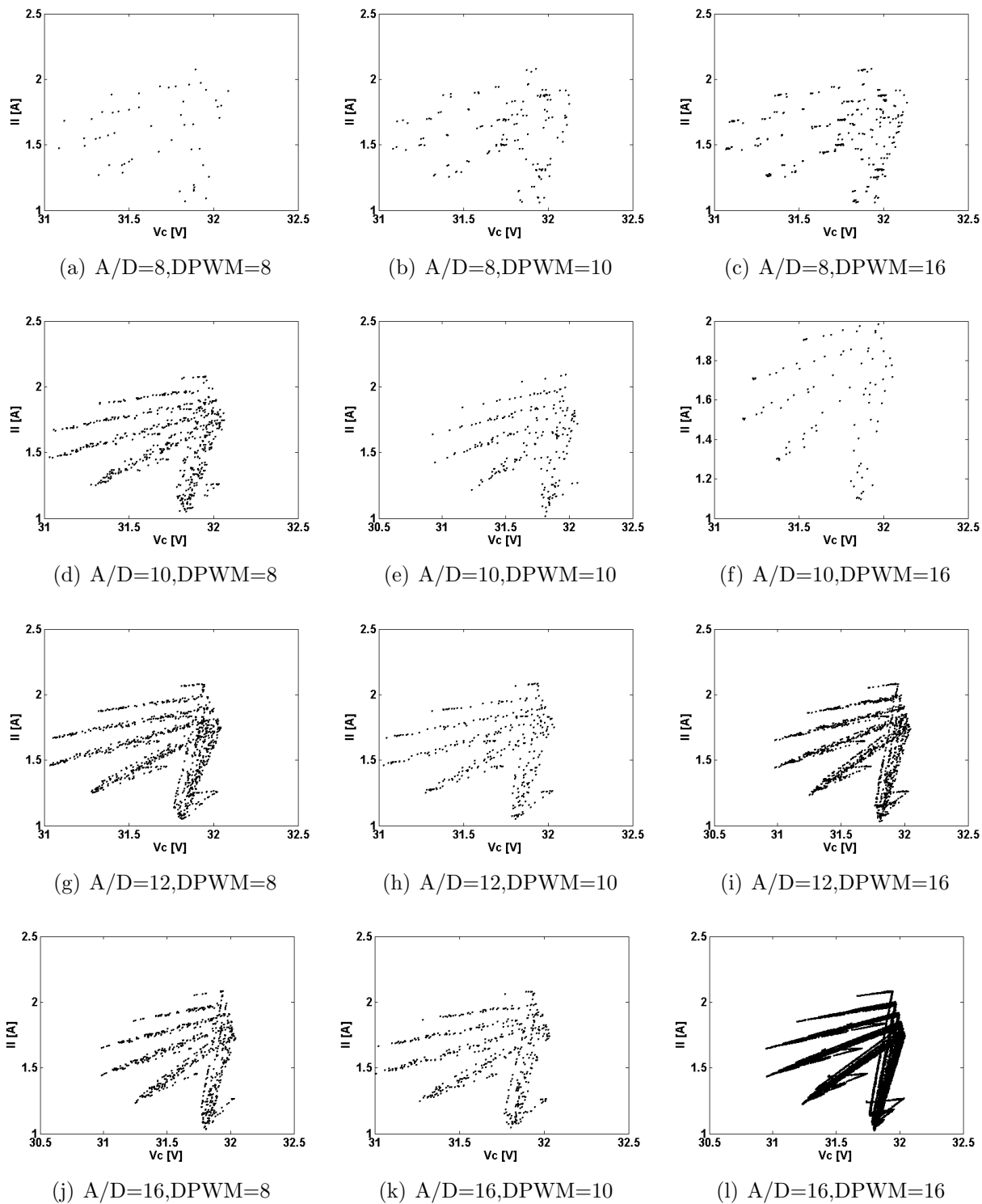


Figura 4-8: Diagramas de bifurcaciones variando  $k_s$  y  $n_{ADC}$ , con  $n_{DPWM}=16$ .



**Figura 4-9:** Atractor caótico variando  $n_{ADC}$  y  $n_{DPWM}$



### 4.3. Conclusiones

- Se realizó un modelo más completo del sistema incluyendo en el lazo de realimentación el proceso de acondicionamiento de señal, digitalización de los datos mediante un ADC y generación digital de la señal de control (DWPM). Con esto el sistema presenta comportamientos diferentes a los reportados en trabajos donde no se consideraron errores de cuantización.
- Se observó el efecto negativo que causa la cuantización en la dinámica periódica del sistema, evidenciando el cambio de la zona estable  $1T$ -periodica por zonas de alta periodicidad y cuasiperiodicidad con saturaciones del ciclo de trabajo causando la pérdida de la frecuencia fija de conmutación. También se comprobó la condición de que  $n_{DPWM}$  sea mayor que  $n_{ADC}$  para que el sistema no genere oscilaciones. Además se determinó que esta condición es necesaria más no suficiente para eliminar los ciclos límite generados.
- Se evidenció que a medida que se disminuye la resolución de los cuantizadores (ADC y DPWM), el sistema pierde completamente la transición al caos cambiando a cascadas de órbitas periódicas, ya que idealmente el escenario de bifurcación son doblamientos de periodo hasta llegar al caos. Además el sistema ya no cuenta con la gran dispersión que presentan las variables de estado en caos de una sola banda. En pocas palabras la presencia de dinámica caótica disminuye a medida que la resolución de los cuantizadores decrece y a su vez aumenta la sensibilidad a las condiciones iniciales.

# 5 Reducción de los Efectos de Cuantización en el ZAD

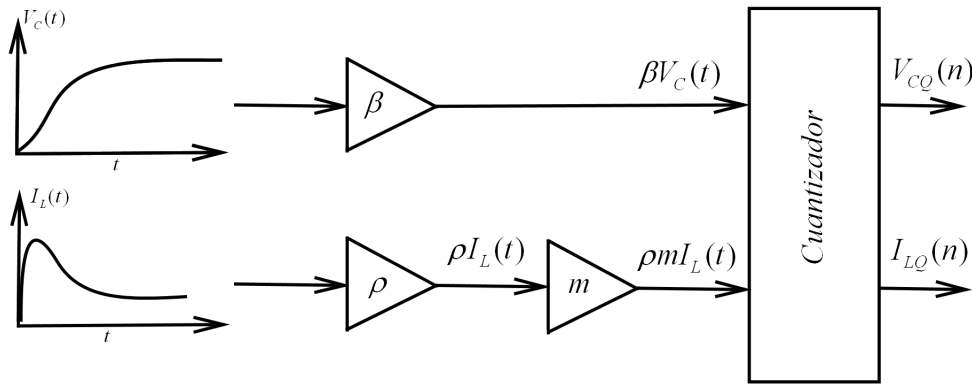
## Resumen

*En este capítulo se presenta un modelo diferente de los errores de cuantización mediante una distribución de probabilidad uniforme. Con este modelo es posible obtener expresiones matemáticas donde se evidencia la presencia de los errores de cuantización y su influencia en el cálculo del ciclo de trabajo mediante la estrategia ZAD. Luego se proponen varias formas de reducir los efectos de cuantización. La primera, haciendo uso de la estrategia GZAD, luego se propone utilizar la media del ciclo de trabajo, logrando eliminar casi por completo las oscilaciones de amplitud significativa. Finalmente, se utiliza la técnica de control de caos FPIC con la cual se demuestra que es posible compensar los errores introducidos por la cuantización al incrementar cierto parámetro de ponderación.*

## 5.1. Cálculo del ciclo de trabajo con errores de cuantización

Una de las herramientas más importantes para los ingenieros que desean controlar un sistema, se basa en determinar los rangos paramétricos donde presenta o no estabilidad, además que tipo de solución tiene y cual es la más adecuada para la aplicación. En este caso en particular, para el control del convertidor buck se ha utilizado la técnica ZAD con la desventaja que la zona estable 1T- periódica donde se quiere que el sistema opere se ve alterada por efectos de cuantización, como se evidenció en el capítulo anterior.

Con el fin de obtener una explicación de las oscilaciones producto de los errores de cuantización, se debe analizar la expresión con la cual se calcula el ciclo de trabajo, para determinar la sensibilidad ante este tipo de errores.



**Figura 5-1:** Proceso de acondicionamiento y adquisición de las variables de estado del sistema

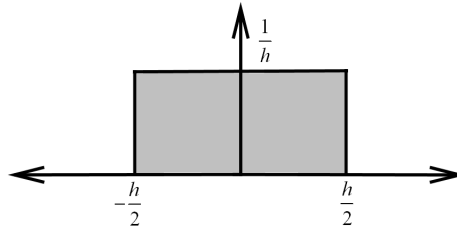
Para ello se empieza con la obtención de las variables de estado cuantizadas. En la figura (5-1) se presenta el esquema del proceso de obtención de las variables de estado, en este aparecen factores de reescalamiento como  $\beta$  y  $m$  los cuales se explicaron en el capítulo anterior y se utilizaron las ecuaciones (4-1), (4-2), (4-3) para su respectivo cálculo. También esta presente un factor de sensibilidad denominado  $\rho$ , el cual se define de acuerdo a las especificaciones del sensor de corriente a utilizar.

Según lo antes mencionado las variables de estado cuantizadas se definen como:

$$V_{CQ}(kT) = \beta V_C(kT) + e_{Q1}(h) \tag{5-1}$$

$$I_{LQ}(kT) = m\rho I_L(kT) + e_{Q2}(h)$$

Donde,  $V_C(kT)$  es el valor de tensión en el condensador e  $I_L(kT)$  es el valor de la corriente en la bobina en cada periodo de muestreo  $T$  respectivamente para  $k=1,2,\dots,l$ . También están presentes los términos  $e_{Q1}(h)$  y  $e_{Q2}(h)$  que representan el error de cuantización introducido por el ADC. En el capítulo anterior este error fue dado por ecuaciones estáticas (4-5) y (4-6) que modelaban el ADC y DPWM, pero en este caso se utiliza un modelo probabilístico con distribución uniforme como se muestra en la figura (5-2), donde  $h$  representa el paso de cuantización el cual está relacionado con el número de bits mediante la ecuación (4-4). Todo esto con el fin de poder incluir matemáticamente el error de cuantización en el cálculo del ciclo de trabajo.



**Figura 5-2:** Densidad de probabilidad uniforme del error de cuantización

Por otro lado, para calcular el ciclo de trabajo se deben llevar las variables de estado a su rango real, multiplicando cada ecuación por el inverso de las amplificaciones, o hacer el mismo proceso de la figura (5-1) pero a la inversa para obtener los valores reales. Cabe resaltar que al realizar este procedimiento se debe tener en cuenta el error de cuantización que se le agregó a cada variable de estado como se observa en la ecuación (5-2).

$$V_{CQ}(kT) = \frac{1}{\beta} (\beta V_C(kT) + e_{Q1}(h)) = V_C(kT) + \frac{e_{Q1}(h)}{\beta} \quad (5-2)$$

$$I_{LQ}(kT) = \frac{1}{m\rho} (m\rho I_L(kT) + e_{Q2}(h)) = I_L(kT) + \frac{e_{Q2}(h)}{m\rho}$$

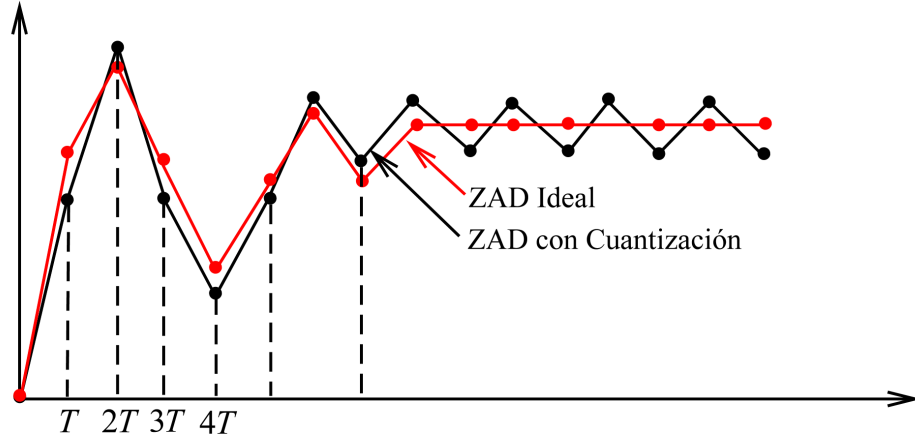
De esta ecuación se puede apreciar que para  $\beta < 1$  el error de cuantización se amplifica y para  $\beta > 1$  el error se atenúa. Esto mismo ocurre para el factor  $m\rho$ . Si se toma como ejemplo las simulaciones pasadas donde  $\beta=0.1251$  y  $m=16.8350$  se obtiene que

$$V_{CQ}(kT) = V_C(kT) + 7,9930e_{Q1}(h)$$

$$I_{LQ}(kT) = I_L(kT) + 0,059400e_{Q2}(h)$$

donde, en la muestra de corriente el error de cuantización se atenúa, mientras que en la muestra de tensión el error se amplifica aproximadamente 8 veces. Esto se debe a que el

rango de tensiones a medir es mas grande que el de corrientes, y por lo tanto este error causa que al computar el ciclo de trabajo este arroje un ciclo con un pequeño desplazamiento, luego el sistema en la siguiente iteración lo intenta suplir pero vuelve y calcula el ciclo con un error y así sucesivamente creando una oscilación (Figura 5-3).



**Figura 5-3:** Generación de un ciclo límite debido al error introducido por la cuantización

Para ver esto de una manera más clara, se expresa el ciclo de trabajo en función de las variables de estado, agregando los errores de cuantización. Para esto primero se toma la ecuación del ciclo de trabajo del ZAD (2-8) y se reemplaza la superficie y sus derivadas.

$$S(x) = V_C - ref + k_s (\dot{V}_C)$$

reemplazando  $\dot{V}_C$  de las ecuaciones de estado (Ecuación 2-2) en la superficie se obtiene:

$$S(x) = V_C \left( 1 - \frac{k_s}{RC} \right) + \frac{k_s}{C} I_L - ref \quad (5-3)$$

Luego, se deriva la superficie para obtener  $\dot{S}_1$  y  $\dot{S}_2$

$$\dot{s}(x) = V_C \left( -\frac{1}{RC} + \frac{k_s}{R^2 C^2} - \frac{k_s}{LC} \right) + I_L \left( \frac{1}{C} - \frac{k_s}{RC^2} - \frac{k_s r_l}{LC} \right) + \frac{k_s V_{in}}{LC} u$$

$$\dot{s}_2(x) = \dot{s}(x)|_{u=0} = V_C \left( -\frac{1}{RC} + \frac{k_s}{R^2 C^2} - \frac{k_s}{LC} \right) + I_L \left( \frac{1}{C} - \frac{k_s}{RC^2} - \frac{k_s r_l}{LC} \right)$$

$$\dot{s}_1(x) = \dot{s}(x)|_{u=1} = V_C \left( -\frac{1}{RC} + \frac{k_s}{R^2 C^2} - \frac{k_s}{LC} \right) + I_L \left( \frac{1}{C} - \frac{k_s}{RC^2} - \frac{k_s r_l}{LC} \right) + \frac{k_s V_{in}}{LC}$$

Con esto se puede expresar el ciclo de trabajo sin normalizar ( $d_k$ ) de la forma:

$$d_k = C_1 V_C(kT) + C_2 I_L(kT) + C_3 \quad (5-4)$$

Donde, las constantes  $C_i, i = 1, 2, 3$  dependen de los parámetros del sistema como tensión de referencia, inductancia, capacitancia, etc.

$$C_1 = \frac{2LC\left(\frac{K_s}{RC} - 1\right) + TLC\left(\frac{K_s}{LC} + \frac{1}{RC} - \frac{K_s}{R^2C^2}\right)}{K_s V_{in}}$$

$$C_2 = \frac{TLC}{K_s V_{in}} \left( \frac{K_s}{RC^2} + \frac{r_l K_s}{LC} - \frac{1}{C} \right) - \frac{2L}{V_{in}}$$

$$C_3 = \frac{2LCref}{K_s V_{in}}$$

Ahora, introduciendo el error de cuantización mediante las variables de estado cuantizadas de la ecuación (5-2) en (5-4) se obtiene

$$d_{kQ}(kT) = C_1 V_C(kT) + C_2 I_L(kT) + C_3 + \frac{C_1}{\beta} e_{Q1}(h) + \frac{C_2}{m\rho} e_{Q2}(h) + e_{Q3}(h) \quad (5-5)$$

Donde  $e_{Q1}(h)$  y  $e_{Q2}(h)$  representan el error de cuantización introducido por el ADC y  $e_{Q3}(h)$  el error debido al DPWM. Con esta expresión se evidencia el error que comete el algoritmo de control con variables de estado cuantizadas. La forma mas fácil de reducir estos errores es con sensores que tengan alta sensibilidad y alto rango de entrada, esto significa que se debe reducir  $\beta$  y  $m\rho$ . Pero la desventaja es que reduciendo estos parámetros el costo de los componentes incrementa y llega hasta un punto donde el dispositivo es imposible de fabricar por que demandaría resoluciones y rangos infinitos. Es por esto que hay que buscar formas alternas de reducir el error de cuantización con componentes reales y baratos como es el caso de convertidores entre 8 y 14 bits de resolución con rango de tensiones entre 0 y 5 voltios.

## 5.2. Reducción de los efectos de cuantización utilizando GZAD

Al utilizar la estrategia GZAD se introduce el parámetro  $\alpha$  el cual se puede variar con el fin de reducir los errores de cuantización que, ya que este afecta directamente el cálculo del ciclo de trabajo ( $d_k$ ). Para obtener el error introducido por el ADC y DPWM en el ciclo de

trabajo con estrategia ZAD generalizada (GZAD) se utiliza la expresión del Capítulo 2 y se reemplazan las variables de estado cuantizadas (5-2) obteniéndose:

$$d_{kQ} = \frac{K_1 V_C(kT) + K_2 I_L(kT) - 2ref + \frac{K_1}{\beta} e_{Q1}(h) + \frac{K_2}{m\rho} e_{Q2}(h)}{K_3 V_C(kT) + K_4 I_L(kT) - K_5 + \frac{K_3}{\beta} e_{Q1}(h) + \frac{K_4}{m\rho} e_{Q2}(h)} + e_{Q3}(h) \quad (5-6)$$

Donde, las constantes  $K_i, i = 1, 2, 3, 4, 5$  nuevamente dependen de los parámetros del sistema.

$$K_1 = 2 \left(1 - \frac{K_s}{RC}\right) + 2(1 - \alpha) T \left(\frac{K_s}{R^2 C^2} - \frac{1}{RC} - \frac{K_s}{LC}\right)$$

$$K_2 = \frac{2K_s}{C} + 2(1 - \alpha) T \left(\frac{1}{C} - \frac{K_s}{RC^2} - \frac{r_l K_s}{LC}\right)$$

$$K_3 = \left(\frac{K_s}{R^2 C^2} - \frac{1}{RC} - \frac{K_s}{LC}\right) (1 - 2\alpha)$$

$$K_4 = \left(\frac{1}{C} - \frac{K_s}{RC^2} - \frac{r_l K_s}{LC}\right) (1 - 2\alpha)$$

$$K_5 = \frac{K_s V_{in}}{LC}$$

Con esta expresión es posible buscar, la constante  $K_i$  que atenue los errores de cuantización  $e_{Q1}(h)$  y  $e_{Q2}(h)$ . Para ello, se pueden tomar las constantes  $K_i$  en función de  $K_s$  y  $\alpha$  con el fin de obtener planos y determinar cual es su comportamiento para rangos específicos de parámetros. El parámetro  $\alpha$  se varia en el intervalo  $[0, 0.9]$ ,  $K_s$  en  $[0.12, 5]$  y los parámetros restantes toman los valores de la tabla 4-1 cambiando  $m=16.8350$ . Con esto se obtienen diagramas tridimensionales como se muestra en la figura (5-4). De estas superficies se pueden determinar los rangos que toman las constantes  $K_i$ , para  $\alpha \in [0; 0.9]$  y  $K_s \in [0.12; 5]$ :

$$K_1 \in [-3,2022; 1,8952]$$

$$K_2 \in [2,0049; 70,3778]$$

$$K_3 \in [-16702,4928; 13361,9943]$$

$$K_4 \in [-26213,9763; 23718,3689]$$

$$K_5 \in [17677,6695; 06399,6744]$$

Con estos rangos se puede ver en la ecuación (5-6) que  $K_3$  y  $K_4$  al tener valores tan altos a comparación de  $K_1$  y  $K_2$ , los errores  $e_{Q1}$  y  $e_{Q2}$  se atenúan más en el denominador que en el numerador, con lo que el numerador toma más relevancia para el cálculo del ciclo de trabajo.

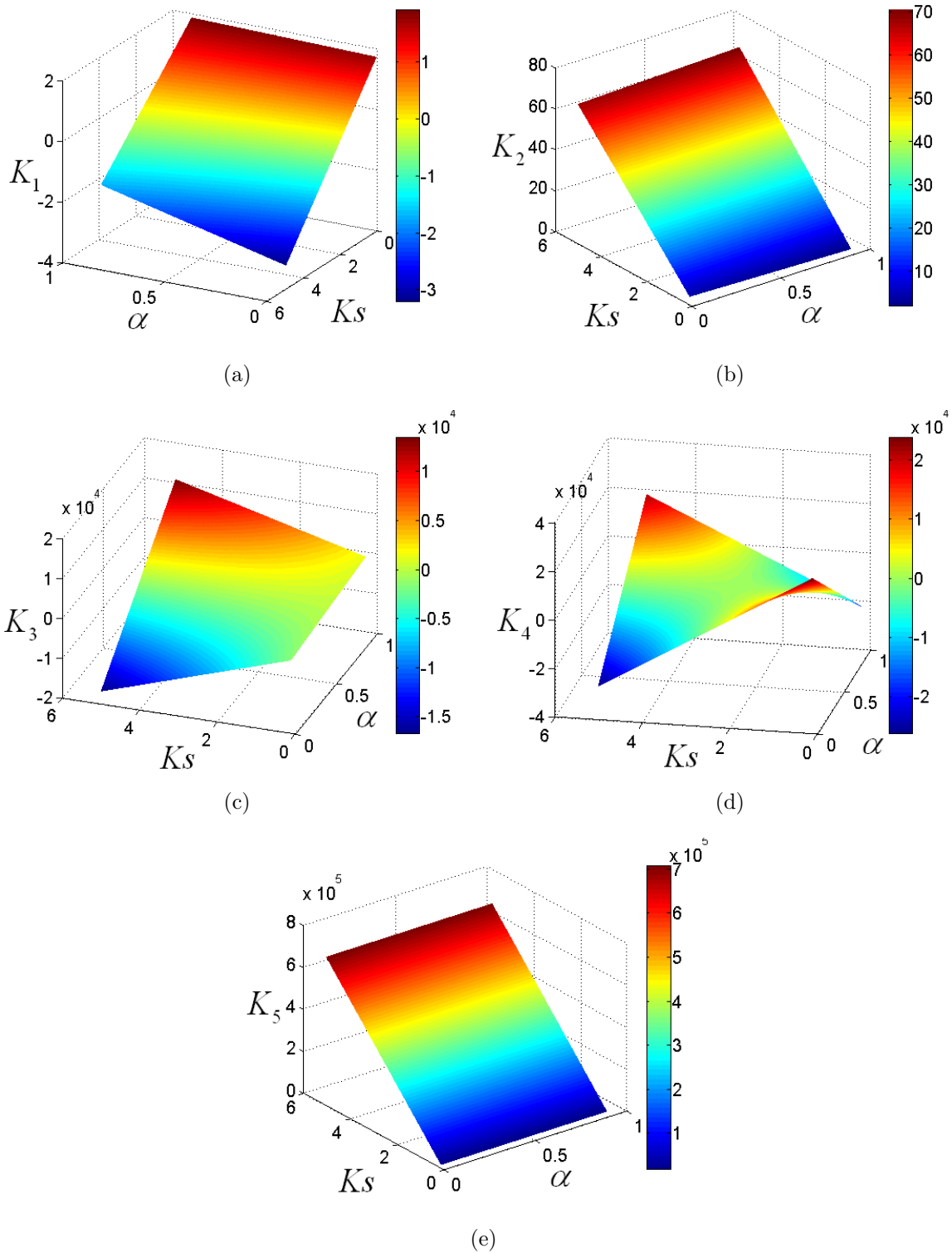


Figura 5-4: Superficies  $K_i, i = 1, 2, 3, 4, 5$  variando  $k_s$  y  $\alpha$



Ahora, se determina cual de las dos constantes del numerador  $K_1$  y  $K_2$  amplifica más el error de cuantización. Teniendo en cuenta que  $1/\beta \approx 8$  y  $1/m\rho \approx 0.9$ , el error que se debe atenuar es  $e_{Q_1}(h)$  ya que está amplificado 8 veces. Es por esto que se debe encontrar los valores de  $K_s$  y  $\alpha$  para que la constante  $K_1$  tenga un valor cercano a cero.

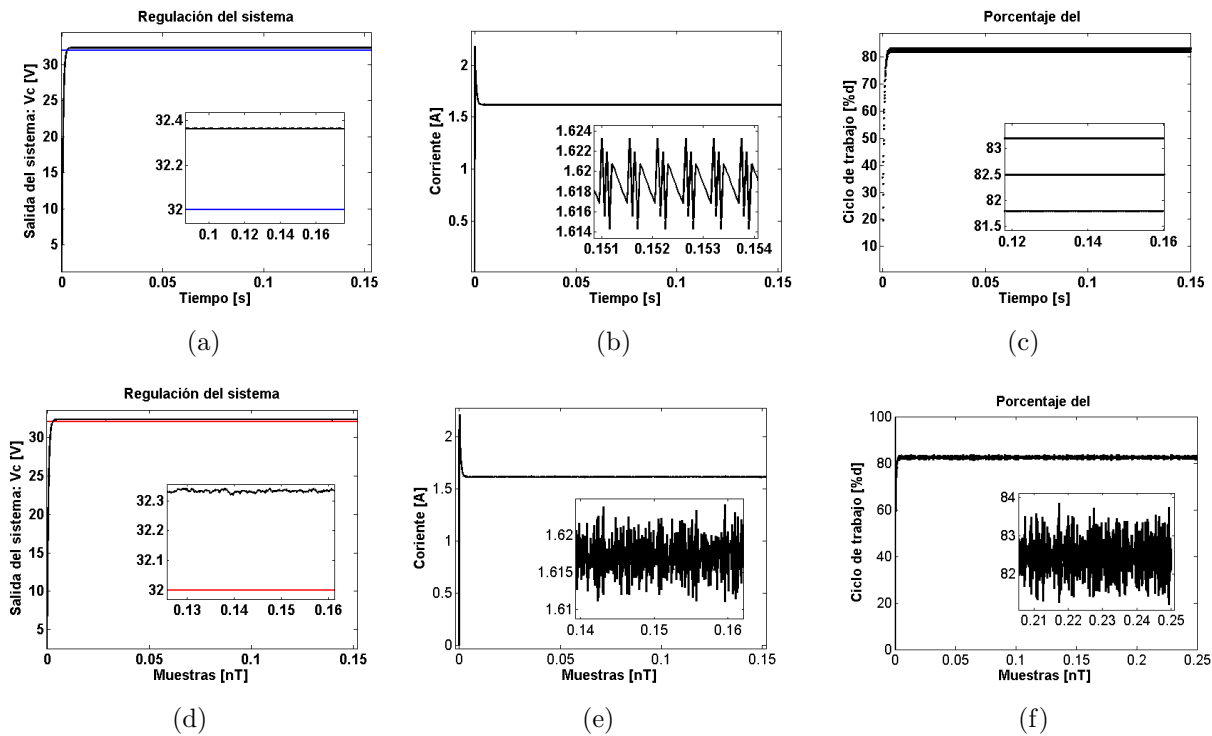
$\alpha$	$K_s$	$K_1$	$\%e$	$Sat$	$std(\%d_k)$
0.015	1.855	-6.1506e-5	2.689136	No	0.218522
0.058	1.885	3.3837e-5	2.517547	No	0.234129
0.072	1.895	5.9054e-6	2.450248	No	0.240839
0.086	1.905	6.4594e-5	2.390529	No	0.241624
0.127	1.935	3.6775e-5	2.196412	No	0.262367
0.167	1.965	3.7087e-5	2.013584	No	0.293787
0.18	1.975	-4.3144e-5	1.946870	No	0.283580
0.281	2.055	-7.1599e-5	1.400542	No	0.381609
0.341	2.105	2.3666e-5	1.058260	No	0.450106
0.507	2.255	-7.0073e-5	0.219171	Si	18.392227
0.627	2.375	5.7201e-5	2.283583	Si	19.100001
0.886	2.675	-9.9732e-5	13.725353	Si	36.818841

**Tabla 5-1:** Características del sistema al variar los parámetros  $K_s$  y  $\alpha$

En la tabla 5-1 se presentan algunas características de la solución del sistema al variar los parámetros  $K_s$  y  $\alpha$ . En esta tabla, la columna  $\%e$  denota el máximo porcentaje de error de la tensión en el condensador en estado estacionario,  $Sat$  se refiere a la presencia o no de saturaciones en el ciclo de trabajo y por último en la columna  $std(\%d_k)$  se presenta la desviación estandar de los ciclos de trabajo en estado estacionario. Según la tabla 5-1, se puede ver que para valores de  $K_1$  cercanos a cero el  $\%e$  se incrementa, análogamente entre más se aleje  $K_1$  de cero el  $\%e$  decrementa. Debido a la relación entre estos dos valores se hace necesario obtener un buen compromiso. Además, si se busca que el sistema presente frecuencia fija de conmutación, el ciclo de trabajo no debe saturar, por lo que hay que tener en cuenta la columna  $Sat$ .

### 5.2.1. Dinámica del Sistema con Reducción de los Efectos de Cuantización Mediante GZAD.

Teniendo en cuenta las consideraciones antes mencionadas la combinación de parámetros que más se ajusta a ellas son  $\alpha=0.341$  y  $K_s=2.105$ . En la figura 5-5 se ve la respuesta temporal del sistema para este par de valores paramétricos. Las figuras (5.5(a)), (5.5(b)), (5.5(c)) corresponden a la dinámica del sistema con los modelos estáticos del ADC y DPWM (ecuación (4-6)) y las tres figuras restantes corresponden a la dinámica del sistema cuando se asume al error de cuantización como una densidad de probabilidad uniforme como la de la figura (5-2).



**Figura 5-5:** Dinámica del sistema con el modelo estático del ADC y DPWM para (a), (c), (e) y con el modelo probabilístico para (b), (d), (f).

Con ambos modelos se obtienen comportamientos muy similares, ya que las señales se mantienen dentro de un mismo rango de amplitud. Por ejemplo, en el modelo estático se observa un comportamiento 10T-periódico en el ciclo de trabajo, mientras que con el modelo probabilístico se observan oscilaciones aleatorias y en ambos casos la amplitud permanece dentro del intervalo [81.5 83.5]. Ahora se realizan diagramas de bifurcaciones para poder ver la influencia de la cuantización en el sistema controlado por GZAD. Para esto, se utilizan los parámetros de la tabla 4-1 cambiando  $m=16.8350$ ,  $\alpha=0.341$  y manteniendo la resolución del DPWM en 16 bits. En las figuras (5.6(a)) y (5.6(b)), se muestran los diagramas de bi-

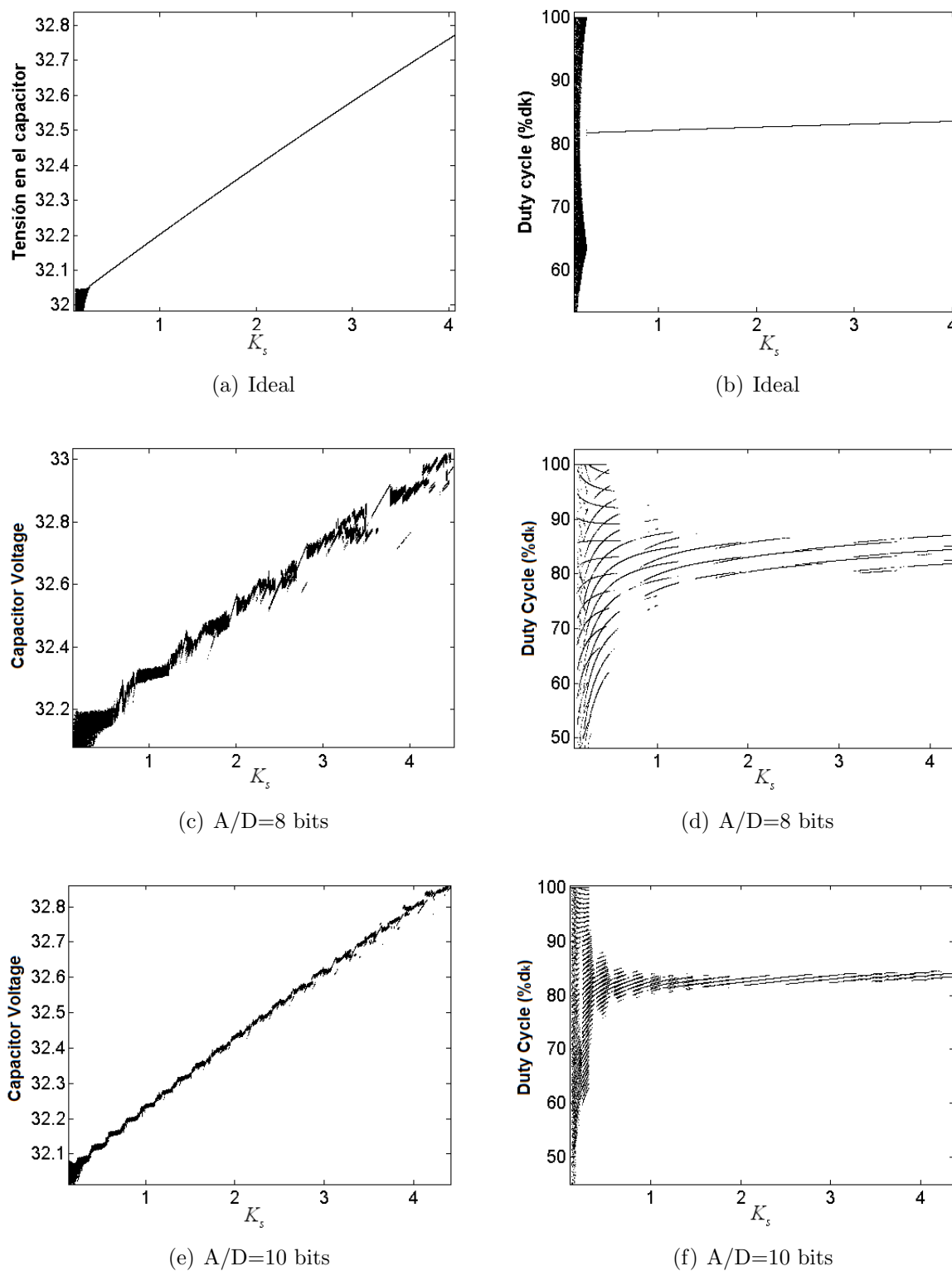
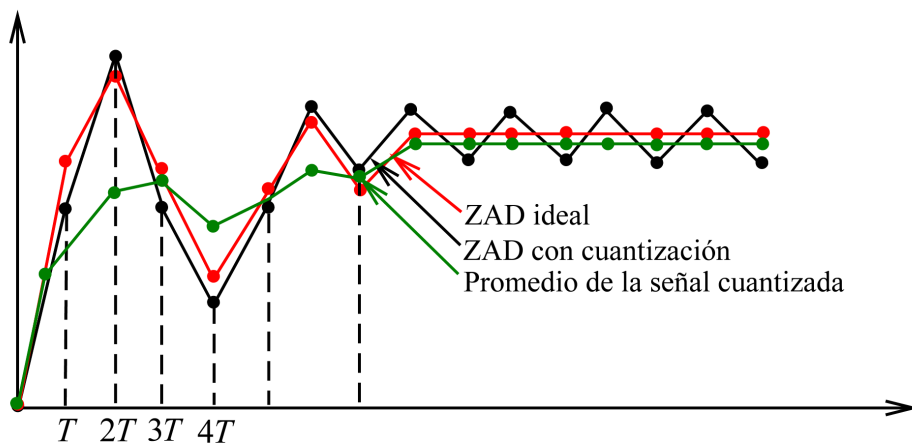


Figura 5-6: Diagramas de bifurcaciones variando  $K_s$  para el sistema controlado por GZAD con  $\alpha=0.341$

furcaciones para el sistema ideal (sin considerar efectos de cuantización) para  $\alpha=0.341$ , con lo que se ve un gran aumento de la zona  $1T$ -periódica estable como se indicó en el capítulo 2. Ahora incluyendo efectos de cuantización se ve que para un ADC de 8 bits (Figuras 5.6(c) y 5.6(d)) el sistema presenta oscilaciones pero no son tan críticas como las presentadas por la estrategia ZAD clásica (Figuras 4.8(c) y 4.8(c)), ya que desaparecen las saturaciones. Con estos resultados se puede ver que al controlar el convertidor buck con la estrategia GZAD y variando el parámetro  $\alpha$ , se pueden reducir los efectos de cuantización en el cálculo del ciclo de trabajo.

### 5.3. Reducción del efecto de cuantización utilizando la media del ciclo de trabajo

En la sección previa, la cuantización agrega un error en el cálculo del ciclo de trabajo el cual a su vez genera un ciclo límite. Ahora se regresa al sistema controlado por estrategia ZAD clásica y además se promedian los puntos existentes del ciclo de trabajo, logrando una reducción considerable de las oscilaciones debidas a este error, como se muestra en la figura (5-7).



**Figura 5-7:** Generación de un ciclo límite debido al error introducido por la cuantización y suavizado del ciclo calculando la media

### 5.3.1. Cálculo de la media del ciclo de trabajo

La media del ciclo de trabajo sin normalizar ( $d_k$ ) con los datos almacenados de cada periodo de muestreo  $T$  se expresa mediante:

$$\bar{d}_k = \frac{1}{pT} \sum_{i=1}^p d_i = \frac{d_1 + d_2 + \dots + d_{pT}}{pT} \quad (5-7)$$

Donde  $p$  es el número de periodos de muestreo o la  $p$ -ésima iteración del algoritmo de control. Ahora, se reemplaza el ciclo de trabajo cuantizado dado por la ecuación (5-5) en (5-7) y se obtiene:

$$\bar{d}_k = \frac{K_1}{p\beta K_5} E_{Q1} + \frac{K_2}{pm\rho K_5} E_{Q2} + \frac{K_1}{pK_5} \bar{V} + \frac{K_2}{pK_5} \bar{I} \quad (5-8)$$

Donde  $E_{Q1}$ ,  $E_{Q2}$ ,  $\bar{V}$  e  $\bar{I}$  están dados por (5-9)

$$\begin{aligned} E_{Q1} &= - \sum_{i=1}^{2p-1} e_{Q(2i-1)}, & E_{Q2} &= - \sum_{i=0}^{2p} e_{Q2i} \\ \bar{V} &= - \sum_{i=1}^p V_C(iT), & \bar{I} &= - \sum_{i=1}^p I_L(iT) \end{aligned} \quad (5-9)$$

En esta expresión se puede ver que los términos  $E_{Q1}$ ,  $E_{Q2}$ ,  $\bar{V}$  e  $\bar{I}$  están afectados por el inverso del número de muestras  $1/p$ , esto quiere decir que en estado estacionario cuando se tenga un valor muy grande de  $p$ , la suma de errores  $E_{Q1}$  y  $E_{Q2}$  van a sufrir mayor atenuación en comparación con los otros términos, ya que estos errores están acotados en un intervalo muy pequeño dado por la resolución del conversor ADC, lo cual hace que se eliminen cuando  $p \rightarrow \infty$ .

En la práctica  $p$  va a ser un contador dentro de algún dispositivo digital (DSP, FPGA, etc) y por lo tanto no puede ser infinito sino un valor muy grande que depende de la resolución de los contadores. Por ejemplo si se usan contadores de 16 bits, el máximo número que puede tomar  $p$  en este caso sería 65535, después de esto habría que reiniciar el cálculo de la media.

### 5.3.2. Dinámica del sistema computando la media del ciclo de trabajo

En la figura (5-8) se presenta la respuesta temporal del sistema en lazo cerrado con los valores paramétricos de la tabla 4-1, además la resolución del ADC es de 10 bits y del DPWM de 16. Por último se promedia el ciclo de trabajo mediante la expresión (5-7). Con este resultado se obtiene buen rendimiento del sistema ya que presenta bajo error de estado

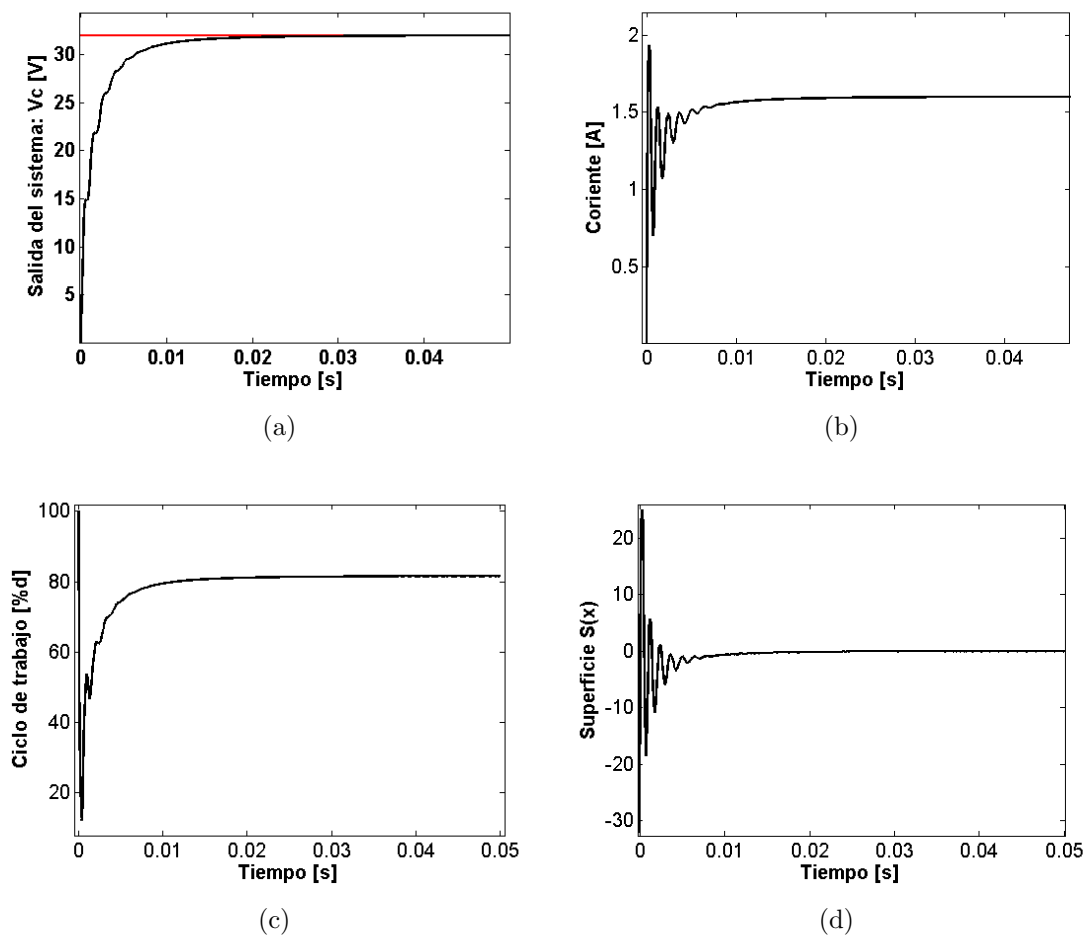


Figura 5-8: Dinámica del sistema al promediar el ciclo de trabajo calculado por ZAD

estacionario de 0.0574% y solución 1T-periodica. Luego en la tabla 5-2, se presentan las soluciones del sistema al variar la resoluciones del ADC y DPWM. En esta se observa que casi todas las soluciones presentan periodicidad uno ( $O=1$ ), con unas pocas excepciones. Aunque, según las bajas desviaciones estandar de tensión y corriente (**svc** y **sil** respectivamente) se pueden aproximar a una solución 1T-periódica. Una característica importante es que todas las soluciones presentan bajo porcentaje de error de regulación (**e**) al igual que la estrategia ZAD sin efectos de cuantización. Por otro lado se ve que, promediar el ciclo de trabajo suaviza la señal de tensión en el condensador, pero hace que la corriente en el inductor se vuelva mas oscilatoria durante el transitorio y se incremente el tiempo de establecimiento.

ADC/DPWM	8 bits	10 bits	12 bits	16 bits
8 bits	e=0.020888 O=1 svc=0 sil=0	e=0.020888 O=1 svc=0 sil=0	e=0.053491 O=1 svc=0.001173 sil=0.000216	e=0.057930 O=17 svc=0.000143 sil=0.000017
10 bits	e=0.020888 O=1 svc=0 sil=0	e=0.020888 O=1 svc=0 sil=0	e=0.047834 O=1 svc=0.001406 sil=0.000230	e=0.056672 O=1 svc=0.000127 sil=0.000022
12 bits	e=0.092293 O=2 svc=0.005097 sil=0.002142	e=0.079556 O=17 svc=0.002448 sil=0.000875	e=0.046874 O=1 svc=0.000875 sil=0.000134	e=0.058075 O=1 svc=0.000056 sil=0.000009
16 bits	e=0.147512 O=17 svc=0.005715 sil=0.002767	e=0.098930 O=1 svc=0 sil=0	e=0.068975 O=1 svc=0 sil=0	e=0.065231 O=1 svc=0.000061 sil=0.000009

**Tabla 5-2:** Características del sistema al variar los parámetros  $K_s$  y  $\alpha$ , promediando el ciclo de trabajo

## 5.4. Reducción del efecto de cuantización mediante la técnica de control FPIC

En esta sección se presenta otra forma de reducir las oscilaciones. En la literatura existen muchos métodos para el control de caos y en particular hay dos que han sido probados para el convertidor buck. ellos son el Time Delay Autosynchronization (TDAS) y el Fixed Point Induced Control (FPIC). En [2] se realizó una comparación entre las técnicas TDAS y FPIC, donde esta última tuvo un mejor desempeño para controlar el caos en el convertidor.

La técnica de control FPIC reportada en [7] y probada numéricamente en [2, 4, 34], presenta un buen desempeño para controlar el convertidor buck en régimen caótico. Es por esto que se pretende hacer uso de ella para reducir los efectos de cuantización. Esta técnica se basa en el conocimiento a priori del punto fijo, mediante el cual se diseña el controlador. El diagrama

de bloques del proceso de control del buck con ZAD y FPIC, se puede ver en la figura (5-9).

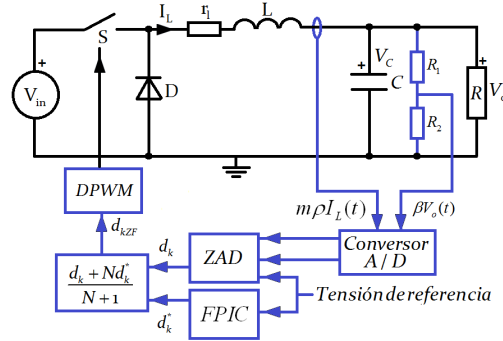


Figura 5-9: Convertidor buck controlado por ZAD y FPIC

### 5.4.1. Ciclo de trabajo con ZAD y FPIC incluyendo errores de cuantización

Para establecer de que forma ayuda el control FPIC a reducir los efectos de cuantización primero se calcula  $d_k^*$  [3, 7]. En estado estacionario, la tensión en el condensador es exactamente igual a la señal de referencia  $V_C = Ref$  y la corriente en el inductor es  $I_L = Ref/R$ , luego reemplazando estos valores en la ecuación (5-4) se obtiene el ciclo de trabajo deseado ( $d_k^*$ ).

$$d_k^* = ref \left( C_1 + \frac{C_2}{R} \right) + C_3 \quad (5-10)$$

Entonces, el ciclo de trabajo sin normalizar con ZAD y FPIC ( $d_{kZF}$ ) está dado por la expresión (5-11)

$$d_{kZF} = \frac{d_k + Nd_k^*}{N+1} \quad (5-11)$$

En vista de que el ciclo de trabajo  $d_k$  tiene términos con errores de cuantización, se reemplazan la ecuaciones (5-5) (sin considerar  $e_{Q3}(h)$ , ya que se asume una resolución de 16 bits para el DPWM, lo que implica un error de cuantización muy bajo) y (5-10) en (5-11), obteniéndose:

$$d_{kZFQ}(kT) = V_C(kT) \frac{C_1}{N+1} + I_L(kT) \frac{C_2}{N+1} + \frac{N}{N+1} ref \left( C_1 + \frac{C_2}{R} \right) + C_3 + \frac{C_1}{(N+1)\beta} e_{Q1}(h) + \frac{C_2}{(N+1)m\rho} e_{Q2}(h) \quad (5-12)$$



En la ecuación (5-12) se ve que en los últimos dos términos están presentes los errores de cuantización, los cuales se ven afectados por el factor de ponderación  $N$ . Entre más grande sea el valor de  $N$  los errores  $e_{Q1}(h)$  y  $e_{Q2}(h)$  se ven atenuados, por otro lado este incremento en  $N$  hace que la técnica FPIC tenga mayor participación en la tarea del control del convertidor mientras que la ZAD no.

El trabajo de estos dos controladores en paralelo hace que el sistema presente rangos de estabilidad mucho más grandes que el ZAD clásico, donde el ZAD aporta su excelente comportamiento en el transitorio y el FPIC hace que el sistema presente un rango más amplio de parámetros, donde se presente solución 1T-periódica estable. Es por esto que hay que ser cuidadoso al seleccionar  $N$ . Para comprobar como esta técnica de control también ayuda a reducir las oscilaciones causadas por los errores de cuantización, se varia el parámetro de ponderación  $N$  y se registran las características de las soluciones en la tabla 5-3. Donde %e denota el máximo porcentaje de error de regulacion,  $\mathbf{O}$  es la periodicidad de la orbita y  $std(\%dk)$  es la desviacion estandar del ciclo de trabajo en estado estacionario. Los valores paramétricos del sistema son los de la tabla 4-1 cambiando  $m=16.8350$ . En este caso se utiliza el modelo estático del ADC y DPWM para introducir la cuantización.

Con estos resultados se ve que al incrementar  $N$ , el sistema reduce el porcentaje de error. Por otro lado las oscilaciones debidas a la cuantización también se reducen ya que los datos de la columna  $std(\%dk)$  van disminuyendo, lo que indica menor dispersión de los puntos del ciclo de trabajo. En la figura (5-10) se presentan algunas de las soluciones de la tabla anterior, con estas se confirma como al incrementar  $N$  la amplitud de las oscilaciones efectivamente disminuye.

$N$	%e	$\mathbf{O}$	$std(\%dk)$
0	0.4176	14	5.4552
0.4	0.4199	9	1.4029
0.8	0.3967	7	0.6725
1	0.3533	7	0.6052
1.5	0.0499	24	0.2330
2	0.0350	21	0.2074

**Tabla 5-3:** Características del sistema al variar el parámetro  $N$  del controlador FPIC

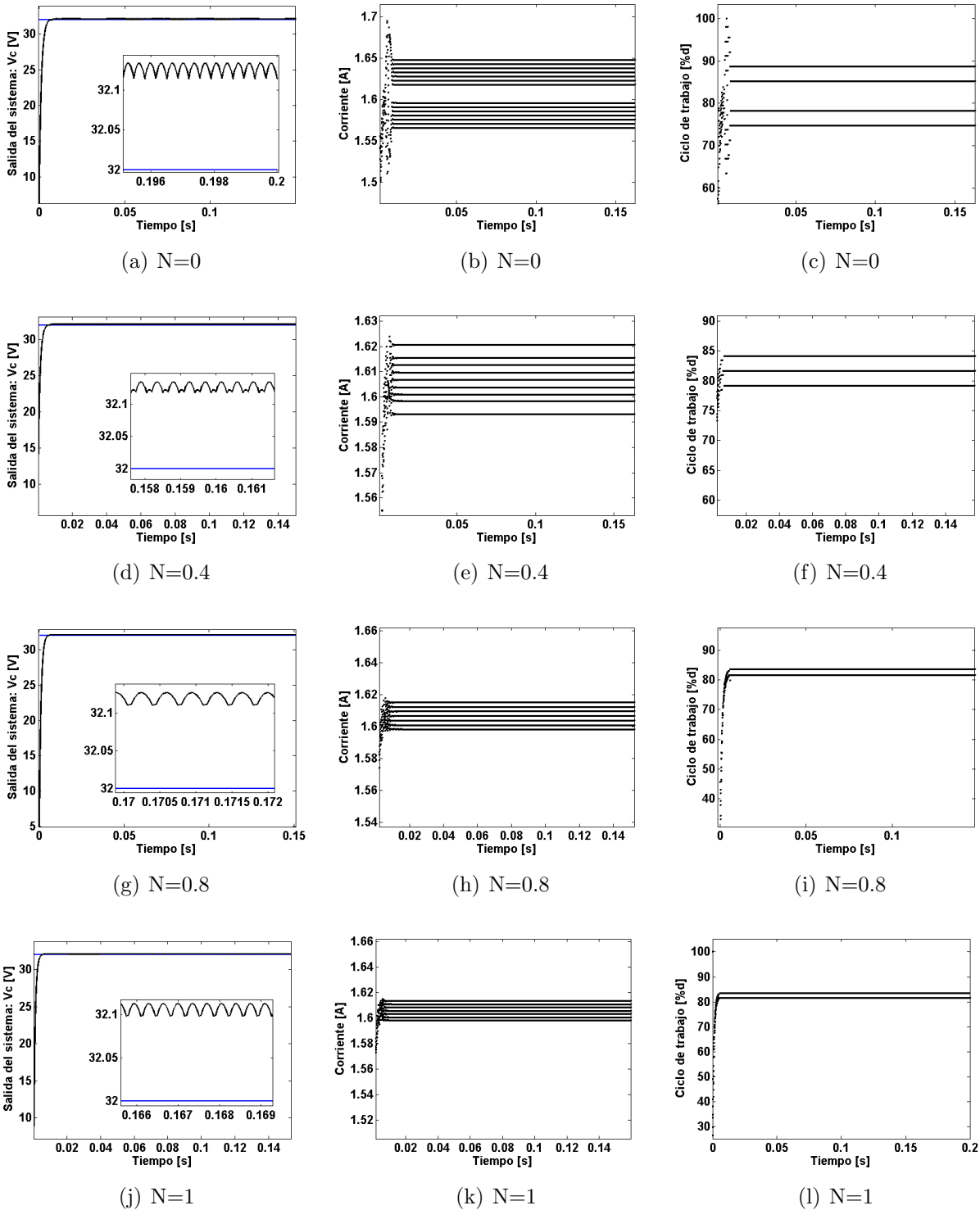


Figura 5-10: Soluciones del sistema controlado por ZAD y FPIC variando el parámetro  $N$

### 5.4.2. Ciclo de trabajo con GZAD y FPIC incluyendo errores de cuantización

En este caso al utilizar la técnica de control GZAD, el ciclo de trabajo sin normalizar ( $d_k$ ) está dado por:

$$d_k = \frac{K_1 V_C(k) + K_2 I_L(k) - 2ref}{K_3 V_C(k) + K_4 I_L(k) - K_5} \quad (5-13)$$

Donde, las constantes  $K_i, i = 1, 2, 3, 4, 5$  dependen de los parámetros del sistema

$$K_1 = 2 \left(1 - \frac{K_s}{RC}\right) + 2(1 - \alpha) T \left(\frac{K_s}{R^2 C^2} - \frac{1}{RC} - \frac{K_s}{LC}\right)$$

$$K_2 = \frac{2K_s}{C} + 2(1 - \alpha) T \left(\frac{1}{C} - \frac{K_s}{RC^2} - \frac{r_l K_s}{LC}\right)$$

$$K_3 = \left(\frac{ks}{R^2 C^2} - \frac{1}{RC} - \frac{K_s}{LC}\right) (1 - 2\alpha)$$

$$K_4 = \left(\frac{1}{C} - \frac{K_s}{RC^2} - \frac{r_l K_s}{LC}\right) (1 - 2\alpha)$$

$$K_5 = \frac{K_s V_{in}}{LC}$$

Asumiendo, que el sistema ya esta en estado estacionario  $V_C=Ref$  e  $I_L=Ref/R$

$$d_k^* = \frac{K_1 + (K_2/R) - 2}{K_3 + (K_4/R) - (K_5/ref)} \quad (5-14)$$

Por lo tanto, la nueva ley de control con GZAD y FPIC incluyendo errores de cuantización (ecuación (5-6)) es:

$$d_{kZFO}(kT) = \frac{N}{N+1} d_c^* + \frac{J_1(kT)}{(J_2(kT) + Q_2(h)) (N+1)} + \frac{Q_1(h)}{(J_2(kT) + Q_2(h)) (N+1)} \quad (5-15)$$

Donde,  $J_1(kT)$  y  $J_2(kT)$  son términos del numerador y denominador respectivamente de la ecuación del ciclo de trabajo sin errores de cuantización, mientras que los términos de los errores de cuantización son  $Q_1(h)$  y  $Q_2(h)$ .

$$J_1(kT) = K_1 V_C(kT) + K_2 I_L - 2ref$$

$$J_2(kT) = K_3 V_C(kT) + K_4 I_L(kT) - K_5$$

$$Q_1(h) = \frac{K_1}{\beta} e_{Q1}(h) + \frac{K_2}{m\rho} e_{Q2}(h)$$

$$Q_2(h) = \frac{K_3}{\beta} e_{Q1}(h) + \frac{K_4}{m\rho} e_{Q2}(h)$$

En la ecuación (5-15) se ve que el primer termino es introducido por el control FPIC, el segundo termino es del GZAD y el ultimo es debido a los errores de cuantización. Es claro notar que al aumentar la constante  $N$ , el termino del error de cuantización se ve atenuado, aunque también se puede interpretar como si el primer termino compense el termino del error de cuantización, para que las oscilaciones a la salida del sistema se vean reducidas. En la figura (5-11) se muestran respuestas temporales del sistema controlado con GZAD y FPIC variando el parámetro  $N$ , además las características más importantes se consignan en la tabla 5-4. Estos resultados se obtuvieron con los valores paramétricos de la tabla 4-1 cambiando  $K_s = 2.105$ ,  $m = 16.8350$  y fijando  $\alpha = 0.341$ , observandose una gran reducción de las desviaciones estándar del ciclo de trabajo, lo que implica que presenta oscilaciones de muy baja amplitud. Por otro lado comparando las tablas 5-3 y 5-4 se puede ver que al incrementar  $N$ , el porcentaje de error disminuye para el ZAD clásico, pero para GZAD el porcentaje se incrementa, aunque las desviaciones estándar del ciclo disminuyen en ambos casos.

$N$	%e	<b>O</b>	$std(\%dk)$
0	1.4005	10	1.9645
0.4	1.6721	7	0.6998
0.8	1.9442	5	0.7329
1	2.0489	5	0.6857
1.5	2.2475	7	0.5383
2	2.3912	7	0.3264

**Tabla 5-4:** Características del sistema al variar el parámetro  $N$  del controlador FPIC con  $\alpha = 0.341$

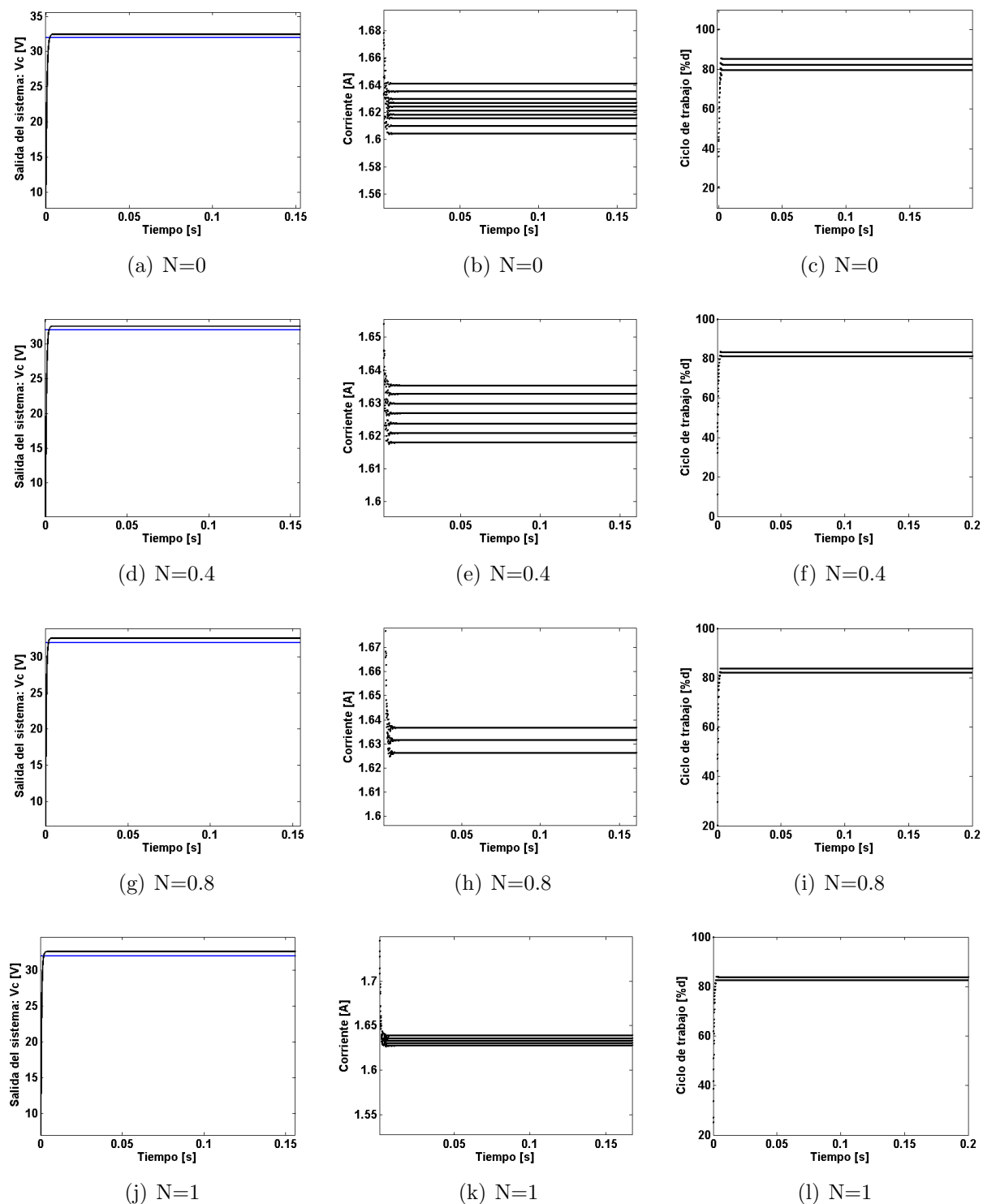


Figura 5-11: Soluciones del sistema controlado por GZAD y FPIC variando el parámetro  $N$

## 5.5. Conclusiones

- Se modelaron los errores de cuantización mediante distribuciones uniformes, lo que permitió obtener una representación matemática del ciclo de trabajo con efectos de cuantización calculado por ZAD y GZAD.
- Se logró establecer que la variable de estado que más error agrega en el cálculo del ciclo de trabajo es: la tensión en el condensador  $V_C$ , ya que por tener un rango muy amplio, hace que su factor de reescalamiento  $\beta$  amplifique el error de cuantización, causando todos los comportamientos reportados en el capítulo anterior.
- Se comprobó que la estrategia GZAD se puede utilizar para reducir los errores de cuantización, variando los parámetros  $K_s$  y  $\alpha$ , con lo que se logró obtener muy buenos resultados con resoluciones bajas del ADC y DPWM, lo que implica que se pueden utilizar dispositivos digitales que ocupan poco espacio físico y que son económicos para implementar este control.
- Se propuso una forma de eliminar las oscilaciones debidas a la cuantización, utilizando la media del ciclo de trabajo. Se comprobó que al calcular la media del ciclo de trabajo con errores de cuantización en  $p$  muestras, estos errores se ven atenuados por el factor  $1/p$  ya que están acotados entre un rango muy pequeño, que está en función de la resolución en bits de los dispositivos digitales (ADC y DPWM).
- Se observó que la técnica de control de caos FPIC, se puede utilizar también para reducir las oscilaciones inducidas por los errores de cuantización. Donde se obtuvieron buenos resultados para valores bajos de la constante  $N$ .

## 6 Resultados Experimentales

### Resumen

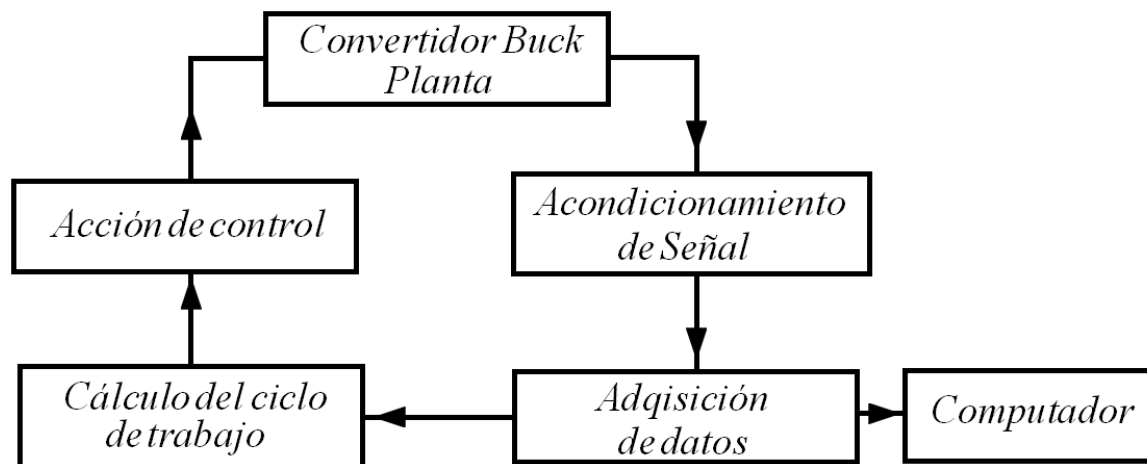
*En este capítulo se presenta el control del convertidor buck bajo estrategia GZAD. El convertidor se implementa electrónicamente mediante amplificadores operacionales. La estrategia de control GZAD se programa en un microcontrolador PIC18F4550, ya que cuenta con un ADC de 8 y 10 bits y la capacidad de generar un DPWM de 16 bits, además tiene un módulo de comunicación USB necesario para la visualización en un computador de las variables de estado y el ciclo de trabajo. La finalidad de este experimento es comprobar los efectos que causa en la dinámica del convertidor los errores de cuantización, para posteriormente aplicar las técnicas del capítulo anterior para reducirlos.*

## 6.1. Proceso de control del convertidor

El objetivo principal de este capítulo es obtener una implementación física, donde se evidencie el funcionamiento del control GZAD y los efectos de la cuantización. Se decide trabajar con el sistema normalizado del convertidor como se muestra en [6, 7] debido a que:

- El sistema se puede simular mediante amplificadores operacionales lo que ahorra etapas de potencia, aislamientos y acondicionamientos complejos de señales.
- El ruido presente en el sistema simulado con OPAMP's es muy bajo al igual que la frecuencia de conmutación, con lo que se pueden utilizar dispositivos de procesamiento digital de baja velocidad.

Para poner en práctica el control del convertidor se propone el esquema presentado en la figura (6-1), donde el cálculo del ciclo de trabajo se hace mediante la técnica GZAD.



**Figura 6-1:** Diagrama de bloques que describe las etapas para el control del convertidor buck normalizado

Como se mencionó en el capítulo 2, la técnica GZAD opera en cada período de muestreo  $T$ , por lo que se debe emplear un dispositivo digital que capture los datos y calcule el ciclo de trabajo. Este dispositivo debe tener una base de tiempo donde ejecute el algoritmo de control al inicio de cada muestreo como se observa en la figura (6-2).

A continuación se hace una explicación detallada de cada bloque del esquema de control planteado anteriormente.



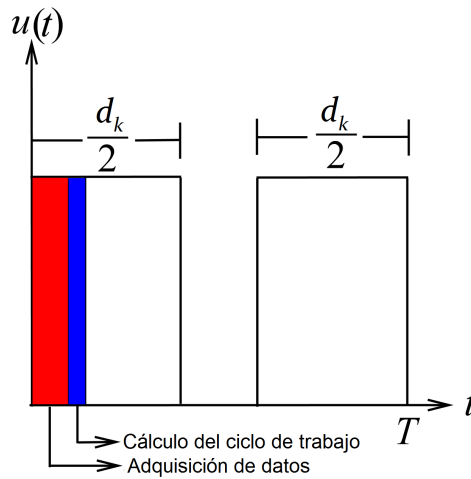


Figura 6-2: Secuencia del dispositivo digital para generar la acción de control

## 6.2. Solución de las ecuaciones del convertidor buck mediante amplificadores operacionales.

Como se se va a trabajar con las ecuaciones del convertidor buck normalizado, se hace posible simular este sistema con amplificadores operacionales (AOS).

Como primer paso se toma la ecuación que describe el convertidor buck normalizado (Ecuación 6-1) [6, 7].

$$\begin{pmatrix} \dot{x}_1 \\ \dot{x}_2 \end{pmatrix} = \begin{pmatrix} -\gamma & 1 \\ -1 & 0 \end{pmatrix} \begin{pmatrix} x_1 \\ x_2 \end{pmatrix} + \begin{pmatrix} 0 \\ 1 \end{pmatrix} u \quad (6-1)$$

donde, las variables de estado  $x_1$  y  $x_2$  están asociadas con la tensión en el condensador y la corriente en la bobina respectivamente

$$\gamma = \frac{1}{R} \sqrt{\frac{L}{C}}, \quad x_1 = \frac{V_C}{V_{in}}, \quad x_2 = \frac{1}{V_{in}} \sqrt{\frac{L}{C}} I_L$$

y el periodo de conmutación normalizado está dado por:

$$T_N = \frac{T}{\sqrt{LC}}$$

Ahora, mediante el método del Capítulo 4 de [8] se resuelve el sistema de ecuaciones (6-1), y se obtiene el diagrama circuital de la figura (6-3) para  $\gamma=0.15$ .

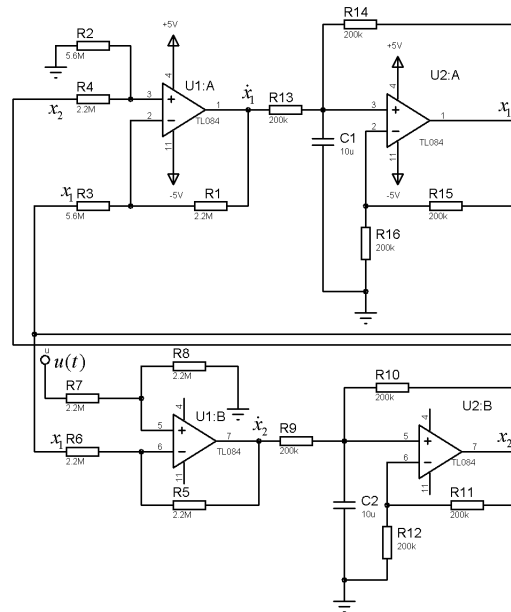


Figura 6-3: Solución de las ecuaciones del convertidor buck mediante AOS

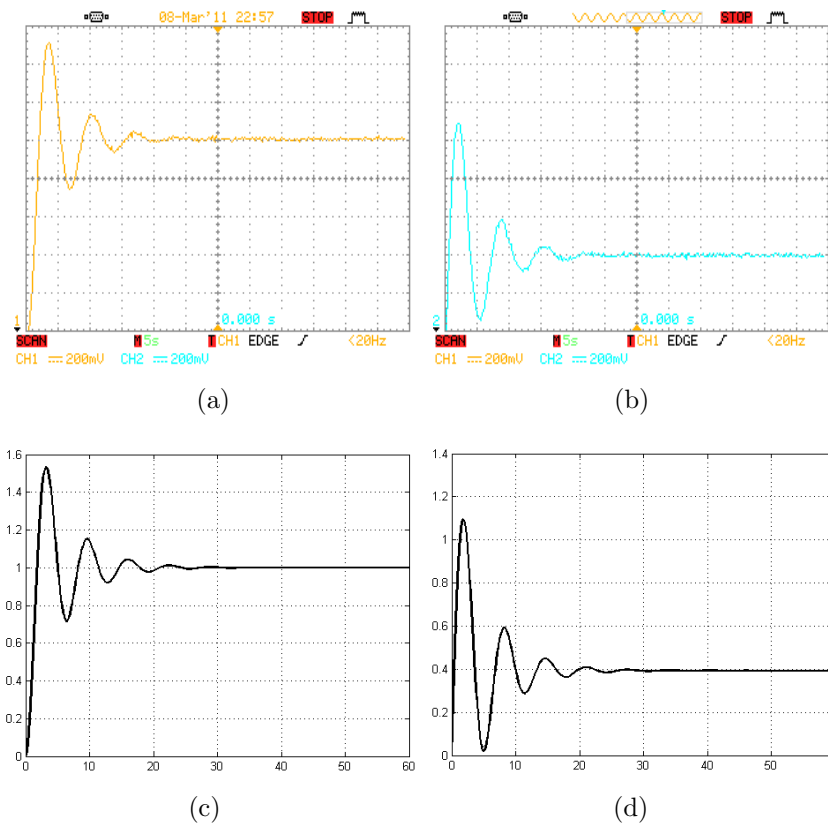
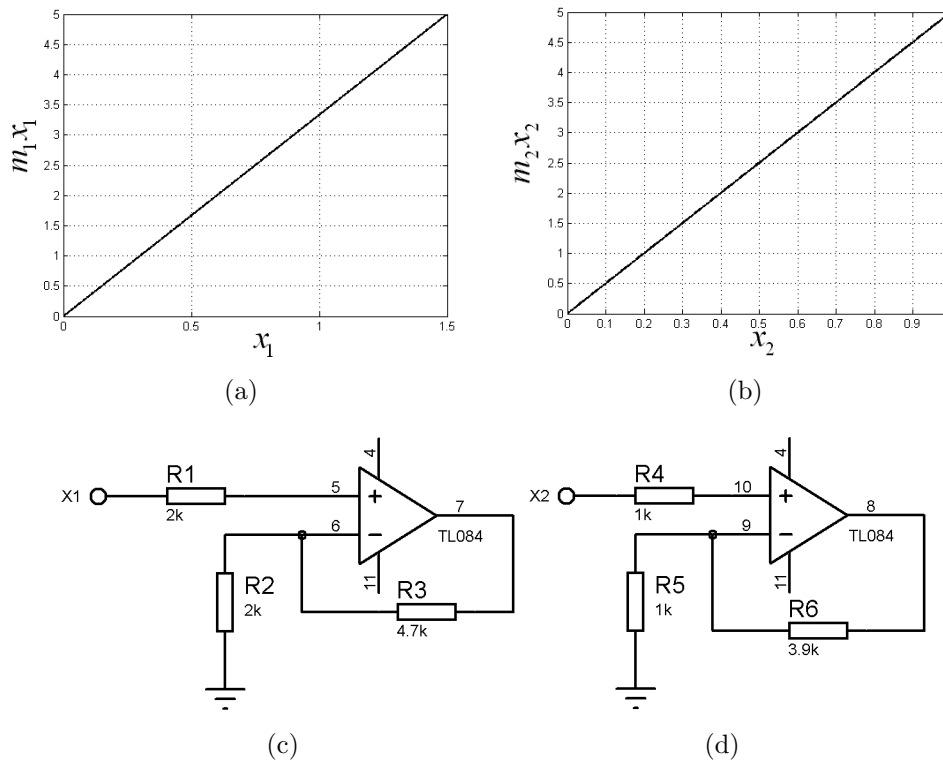


Figura 6-4: Dinámica temporal del sistema ante entrada de control ( $u$ ) constante

La respuesta temporal de la solución del sistema se presenta en la figura (6-4) con entrada de control constante  $u = 1V$ . Las figuras (6.4(a)) y (6.4(b)) son los resultados experimentales obtenidos mediante un osciloscopio digital con el cual se capturan las salidas de los integradores ( $x_1$  y  $x_2$ ). La escala de estas gráficas es de 200mV por cuadro en la abscisa y 5s por cuadro en la ordenada. Las figuras (6.4(c)) y (6.4(d)), son las soluciones del sistema obtenidas mediante el *ode* de MATLAB. Con estos resultados se confirma la gran similitud que existe entre la simulación numérica y la solución con AOS, ya que prácticamente el comportamiento es el mismo.

### 6.3. Acondicionamiento de Señales

Debido a que las variables de estado del sistema (salidas del circuito de la figura (6-3)), presentan rangos de tensión entre  $[0 \ 1.5]V$  para  $x_1$  y de  $[0 \ 1]V$  para  $x_2$ , se hace necesario reescalar las salidas al rango entre  $[0 \ 5]V$ , con el fin de aprovechar toda la resolución del los ADC.



**Figura 6-5:** Reescalado de tensiones de las variables de estado  $x_1$  y  $x_2$  mediante amplificadores no inversores con ganancias equivalentes a las pendientes de las rectas (a) y (b)

Es por esto que se implementan dos amplificadores no inversores y se diseñan para que presenten ganancias iguales a las pendientes  $m_1$  y  $m_2$  de las rectas trazadas en las figuras (6.5(a)) y (6.5(b)). En este caso el circuito (6.5(c)) tiene como salida la variable de estado  $x_1$  amplificada por 3.33 y la salida del circuito de la figura (6.5(d)) es la variable de estado  $x_2$  amplificada 5 unidades.

## 6.4. Adquisición y procesamiento de datos

En esta sección se detallan los procesos que debe realizar el microprocesador, el cual se escoge según los requerimientos de esta aplicación:

1. Capacidad de generar una base de tiempo de

$$T_N = \frac{50\mu S}{\sqrt{L/C}} = \frac{50\mu S}{\sqrt{2mH/40\mu F}} = 0,1767s$$

2. Tenga o sea posible conectar un ADC de 8 o 10 bits de resolución.
3. Disponga de contadores y puertos de salida para la señal de control.
4. Permita manejo de datos en punto flotante.
5. Tenga algún módulo de comunicación con el computador, para poder visualizar los datos de las variables de estado y del ciclo de trabajo.

Teniendo en cuenta estos requerimientos, se puede trabajar con un microcontrolador PIC de gama alta como el 18F4550. Este dispositivo tiene arquitectura tipo RISC con 16 bits de longitud para las instrucciones y 8 bits para los datos. Sus características se resumen en la tabla de la figura (6-6), donde se ve que también posee un modulo ADC de 8 y 10 bits de resolución con 10 canales de entrada y un modulo de comunicación USB.

En la figura (6-7) se muestra el diagrama de pines, donde los cuadros rojos representan los terminales que se van a utilizar en todo este proceso de control. Las entradas 1 y 2 son los dos canales del ADC para sensar  $x_1$  y  $x_2$  respectivamente, 11 ,12, 31, 32 son la alimentación del dispositivo, los pines 13 y 14 son para la conexión con el cristal y finalmente el pin 37 es donde está presente la señal de control  $u$ , que en este caso es un DPWM.

Features	PIC18F2455	PIC18F2550	PIC18F4455	PIC18F4550
Operating Frequency	DC – 48 MHz	DC – 48 MHz	DC – 48 MHz	DC – 48 MHz
Program Memory (Bytes)	24576	32768	24576	32768
Program Memory (Instructions)	12288	16384	12288	16384
Data Memory (Bytes)	2048	2048	2048	2048
Data EEPROM Memory (Bytes)	256	256	256	256
Interrupt Sources	19	19	20	20
I/O Ports	Ports A, B, C, (E)	Ports A, B, C, (E)	Ports A, B, C, D, E	Ports A, B, C, D, E
Timers	4	4	4	4
Capture/Compare/PWM Modules	2	2	1	1
Enhanced Capture/Compare/PWM Modules	0	0	1	1
Serial Communications	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART	MSSP, Enhanced USART
Universal Serial Bus (USB) Module	1	1	1	1
Streaming Parallel Port (SPP)	No	No	Yes	Yes
10-Bit Analog-to-Digital Module	10 Input Channels	10 Input Channels	13 Input Channels	13 Input Channels
Comparators	2	2	2	2
Resets (and Delays)	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT	POR, BOR, RESET Instruction, Stack Full, Stack Underflow (PWRT, OST), MCLR (optional), WDT
Programmable Low-Voltage Detect	Yes	Yes	Yes	Yes
Programmable Brown-out Reset	Yes	Yes	Yes	Yes
Instruction Set	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled	75 Instructions; 83 with Extended Instruction Set enabled
Packages	28-pin PDIP 28-pin SOIC	28-pin PDIP 28-pin SOIC	40-pin PDIP 44-pin QFN 44-pin TQFP	40-pin PDIP 44-pin QFN 44-pin TQFP

Figura 6-6: Características del microcontrolador 18F4550

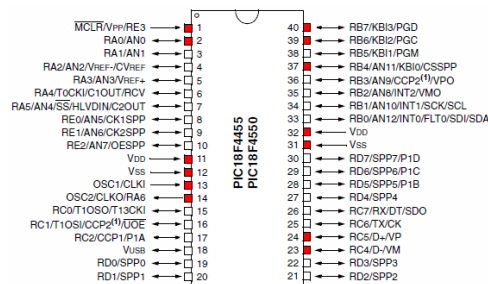


Figura 6-7: Diagrama de pines del PIC 18F4550 (Tomado de la hoja de datos)

### 6.4.1. Adquisición de Datos

Teniendo definido el microcontrolador se puede empezar con el proceso de adquisición de datos. Primero se establece los pines por donde se ingresan las señales análogas de las variables de estado provenientes de los amplificadores (figura 6-5). AN0 y AN1 (Figura 6-7) se definen como entrada para  $x_1$  y  $x_2$  respectivamente.

### 6.4.2. Cálculo del ciclo de trabajo

Como se mencionó en el capítulo anterior, la ecuación del ciclo de trabajo sin normalizar del GZAD se puede obtener en función de los parámetros del sistema y de las variables de estado como se muestra en la ecuación (6-2).

$$d_k(kT) = \frac{K_1 x_1(kT) + K_2 x_2(kT) + K_3}{K_4 x_1(kT) + K_5 x_2(kT) + K_6} \quad (6-2)$$

Donde  $ref$  es la tensión de referencia,  $k=1,2,\dots,l$  y las  $K_i$ ,  $i = 1, 2, 3, 4, 5, 6$  son constantes que dependen de los parámetros del sistema y están dadas por:

$$K_1 = 2T(\alpha - 1)(\gamma - k_s \gamma^2 + k_s) - 2\gamma k_s + 2$$

$$K_2 = 2k_s + 2T(\alpha - 1)(\gamma k_s - 1)$$

$$K_3 = -2ref$$

$$K_4 = \gamma + k_s + 2(\alpha - 1)(\gamma - k_s \gamma^2 + k_s) - \gamma^2 k_s$$

$$K_5 = 2(\alpha - 1)(\gamma k_s - 1) + \gamma k_s - 1$$

$$K_6 = -k_s$$

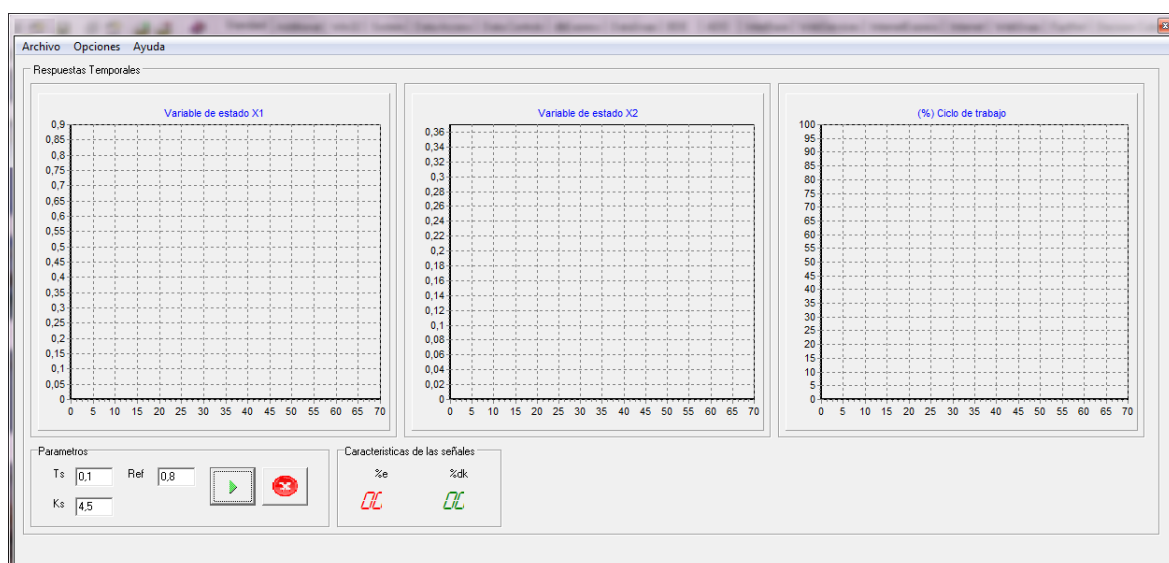
### 6.4.3. Generación de la Señal de control

En este caso hay que generar una base de tiempo de  $T_N = 0,1767s$  que representa el periodo de la señal PWM. Esta base se hace mediante la interrupción por desborde del *Timer0* del PIC18F4550 logrando un periodo de  $T = 0,1750s$  con el reloj en 48MHz y la división de frecuencia del *Timer0* en 32. Después de tener esta base, se ejecuta la secuencia de procesos de la figura (6-2) donde cada uno de estos procesos ya se explico anteriormente.

### 6.4.4. Visualización de datos

Se desarrolló una comunicación con el computador por puerto USB, con el fin de transmitir la información de las variables de estado y del ciclo de trabajo para poder visualizarlas.

El microcontrolador 18F4550 tiene un módulo de comunicación USB, en este caso se lo utiliza en formato *Bulk transfers* con 32 bytes de capacidad máxima de transmisión.



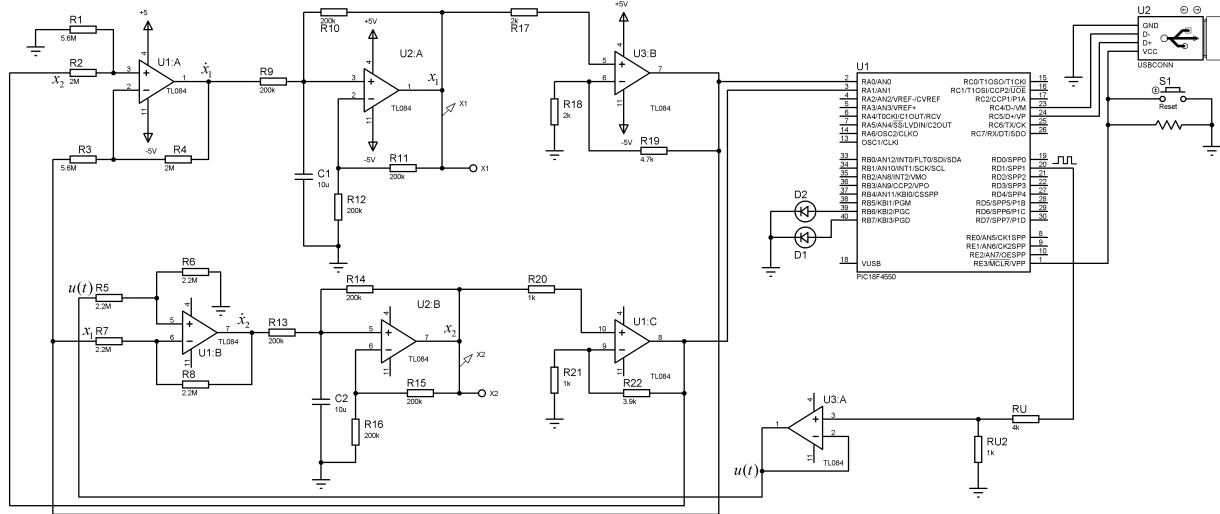
**Figura 6-8:** Interfaz desarrollada en Builder C++ para la visualización de datos

El fabricante del microcontrolador proporciona al usuario dos archivos importantes: el *driver* para Windows para que el dispositivo pueda ser instalado correctamente y una *librería* la cual contiene funciones que permiten leer y escribir datos en el puerto USB mediante plataformas de programación. En este caso se utiliza un entorno de programación orientado a objetos llamado *Builder C++*. En este se desarrolla un *software* que utiliza una librería llamada *mpusbapi.dll* para capturar los datos provenientes del microcontrolador y poder graficar en tiempo real los estados y el ciclo de trabajo. En la figura (6-8) se presenta la interfaz desarrollada en Builder C++ la cual se compone de 3 ventanas principales para graficar. La primera es para la variable de estado  $x_1$ , la segunda para  $x_2$  y la tercera para el ciclo de trabajo en porcentaje.

## 6.5. Dinámica del Sistema en Lazo Cerrado

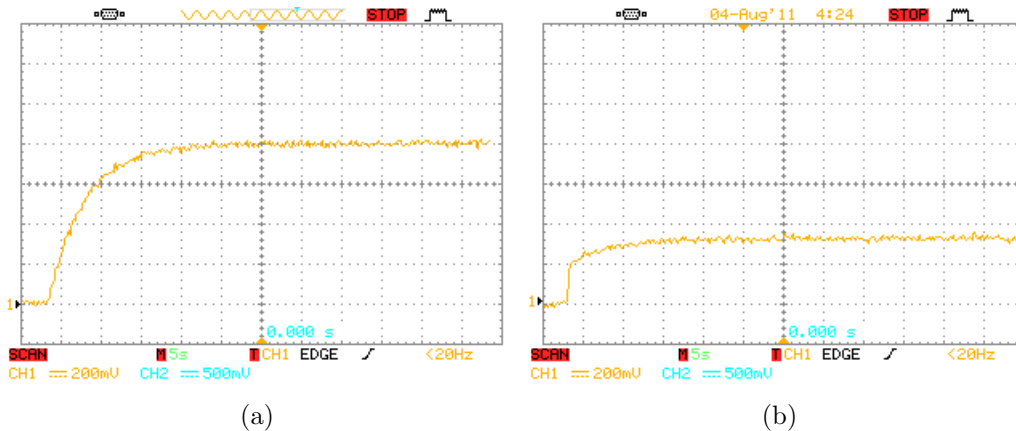
Ahora, se recoge lo mencionado en las secciones previas y se desarrolla un *firmware* para el PIC mediante el software de desarrollo *PICC*, cuyo compilador es C de Custom Computer Services Incorporated (CCS) y como simulador y depurador de programas se utiliza el PROTEUS VSM de Labcenter Electronics [15]. El esquema circuital del sistema en lazo cerrado se muestra en la figura (6-9).

La primera prueba se realiza con  $k_s=4.5$  y para el sistema controlado por ZAD con  $\alpha=0.5$ . En la figura (6-10) se muestra la la respuesta temporal del sistema obtenida por un osciloscopio digital y en la figura (6-11) la respuesta obtenida por el computador mediante el programa desarrollado en Builder C++. Cabe recordar que la resolución del DPWM es de 16 bits y la



**Figura 6-9:** Circuito del sistema normalizado del convertidor buck controlado por estrategia ZAD

del ADC es de 8. Estos resultados demuestran que para esta resolución del ADC el sistema es capaz de regular con un error de 1.8 %, pero tiene un comportamiento muy oscilatorio. Incluso el ciclo trabajo presenta saturaciones, causando la pérdida de la frecuencia fija de conmutación.



**Figura 6-10:** Medición de las variables de estado mediante un osciloscopio digital para un ADC de 8bits

Ahora, simulando el sistema anterior pero aumentando la resolución del ADC a 10 bits se obtiene la gráfica de la figura (6-12). En esta se ve que el sistema al igual que el anterior también es capaz de regular con la diferencia que se ven reducidas las oscilaciones.



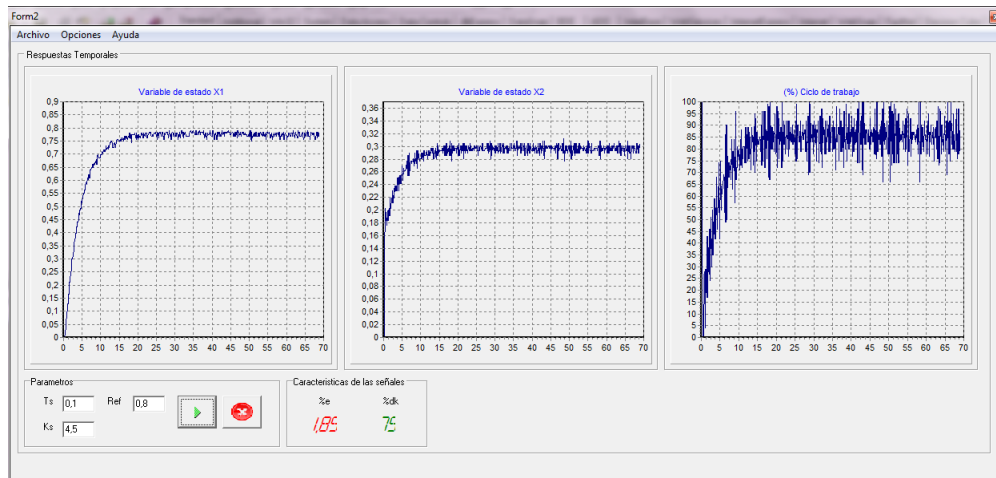


Figura 6-11: Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 8bits

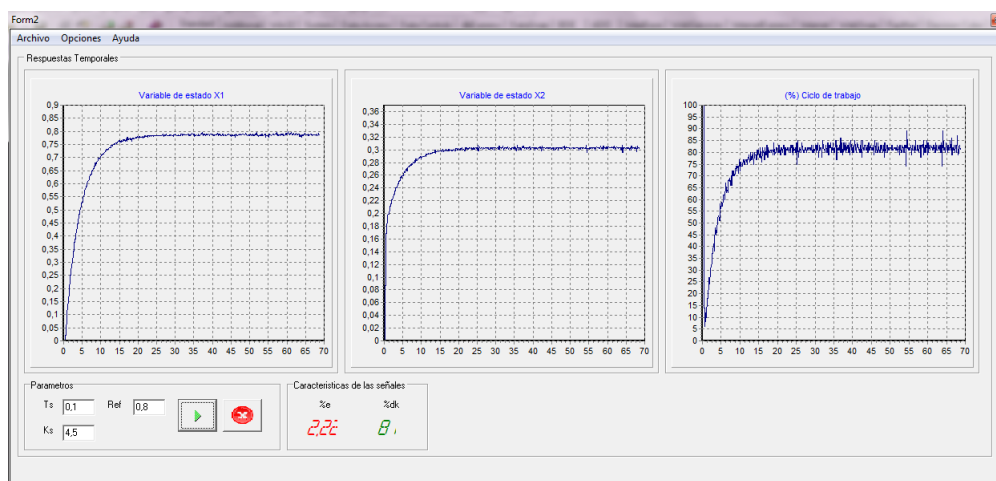
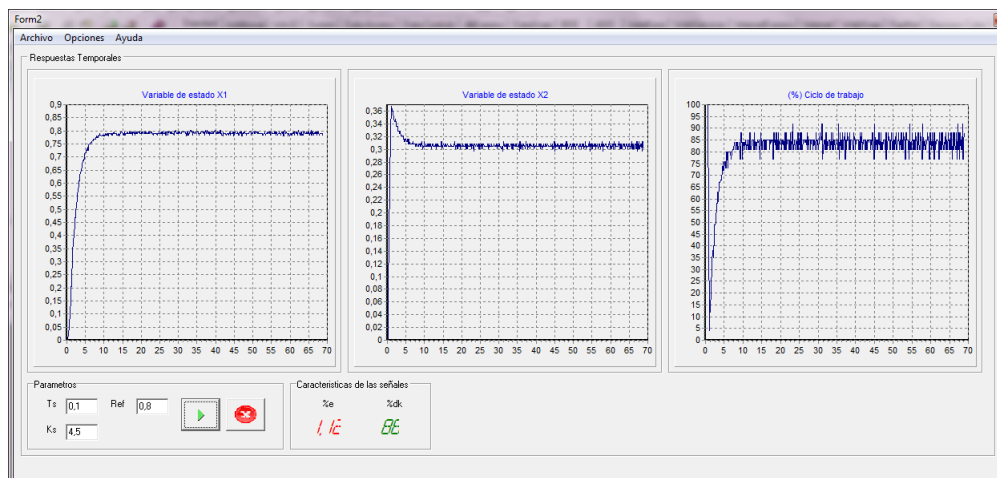


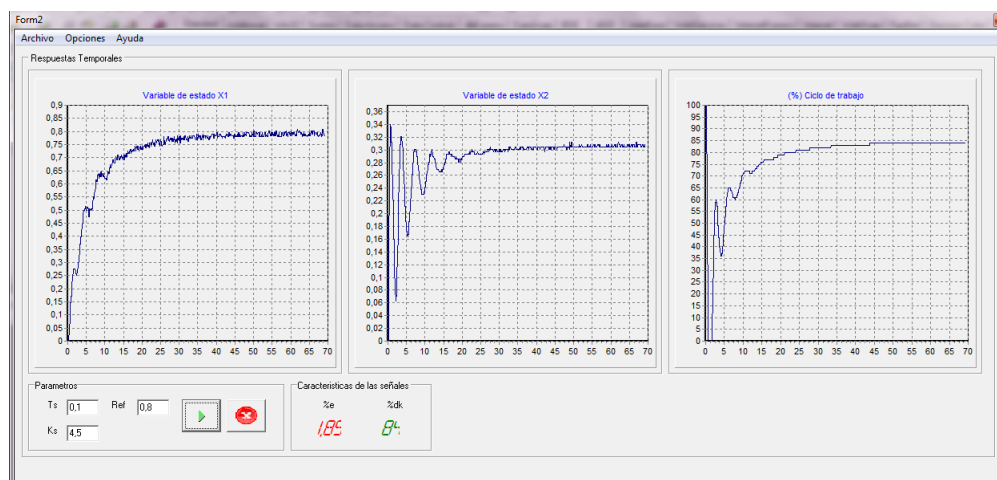
Figura 6-12: Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 10 bits

Finalmente, se aplican las técnicas para reducir el efecto de cuantización mencionadas en el Capítulo 5. La primera se basa en el GZAD pero encontrando los valores óptimos de los parámetros  $\alpha$  y  $k_s$  que en este caso son 0.341 y 2.125 respectivamente.



**Figura 6-13:** Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 8bits con reducción del efecto de cuantización con GZAD

Los resultados se presentan en la figura (6-13), donde el ADC tiene 8 bits de resolución y a diferencia del comportamiento de la figura (6-11) se ve una reducción de las oscilaciones y la eliminación de las saturaciones del ciclo de trabajo.



**Figura 6-14:** Medición de las variables de estado y ciclo de trabajo mediante el computador para un ADC de 8bits calculando la media del ciclo de trabajo

La otra técnica que se utiliza para la reducción de los errores de cuantización es la media del ciclo de trabajo. El resultado de aplicarla se observa en la figura (6-14), donde es claro

que el sistema es capaz de regular y mantener un ciclo de trabajo constante. Por otro lado se evidencian los problemas de esta técnica que son: corriente muy oscilatoria durante el transitorio y un incremento del tiempo de establecimiento, ya que en la figura (6-11) es de aproximadamente 25s y en este caso es de 50s para los mismos valores paramétricos, resolución del ADC y DPWM.

## 6.6. Conclusiones

- Mediante un modelo electrónico sencillo del convertidor buck, fue posible comprobar las dinámicas reportadas numéricamente en el Capítulo 4 para un DPWM de 16 bits y un ADC de 8 y 10 bits de resolución. Con esto se demostró que el control ZAD es altamente sensible a errores de cuantización.
- Se comprobó experimentalmente que las estrategias para reducir los errores de cuantización funcionan adecuadamente para este sistema, logrando reducciones de las oscilaciones del ciclo de trabajo de aproximadamente 60 % y 90 % para GZAD y la media del ciclo de trabajo respectivamente.

# 7 Principales Aportaciones y Trabajo Futuro

## Resumen

*En esta sección se recopilan las principales aportaciones y conclusiones obtenidas en cada capítulo de la tesis. Además, se proponen algunos temas con los cuales se puede dar continuidad a esta investigación.*

## 7.1. Principales contribuciones

Como resultado de esta investigación los principales aportes a diferentes ramas de la ciencia son:

### 7.1.1. Modelado de sistemas

Se realizó un modelo más completo del convertidor incluyendo la resistencia interna de la bobina, los dos modos de operación del convertidor (MCC y MCD) y principalmente los errores de cuantización debidos a conversores Análogos-Digitales y PWM digitales. Estos errores se modelaron de dos formas diferentes: el primero es un modelo estático el cual se basa en un redondeo para llegar al número mas próximo de su representación digital, y el segundo modelo se realiza desde el marco de las probabilidades, ya que se asumió el error de cuantización como un error con densidad de probabilidad uniforme.

### 7.1.2. Algoritmos para simulación, análisis y control de sistemas dinámicos

En cuanto a **simulación** se desarrollaron algoritmos que permiten obtener la solución del convertidor mediante métodos numéricos. También se desarrollaron funciones que simulan el proceso de conversión A-D y la generación de la acción de control mediante un DPWM utilizando el modelo estático y probabilístico. Por otro lado se generó un programa computacional el cual es capaz de extraer la información necesaria del convertidor controlado por ZAD, organizar los datos, reescalarlos y entrenar una red neuronal artificial tipo perceptrón multicapa en el menor tiempo posible, para finalmente lograr que esta RNA sea capaz de controlar el convertidor buck.

En la parte de **Análisis** se desarrollaron varios algoritmos para generar cuencas de atracción, diagramas de bifurcaciones y diagramas dos dimensionales, con lo cual se debieron implementar funciones que determinen la periodicidad o el tipo de señal que presenta el sistema y funciones para la rápida y adecuada visualización de los datos.

Finalmente, los algoritmos de **control** que se implementaron numéricamente, demostraron que son aplicables a la parte experimental ya que en el Capítulo 5 se programó un algoritmo secuencial de la estrategia GZAD con la cual se obtuvieron resultados satisfactorios y muy aproximados a las simulaciones numéricas.

### 7.1.3. Control de sistemas

Se logró desarrollar un control con RNA basado en la estrategia ZAD la cual ofrece: bajo error de regulación, frecuencia fija de conmutación y robustez ante variaciones de la carga. Con esto fue posible reproducir el control ZAD con la RNA, con la ventaja de que la red necesita menos información que el ZAD para poder generar la acción de control. Además fue

posible identificar y explicar una desventaja que presenta la técnica ZAD. Esta se atribuye a los errores de cuantización introducidos por la digitalización de las variables de estado y la señal de control. Posteriormente se utilizaron varias alternativas para contrarrestar dicho error e incluso se propuso una nueva estrategia basada en el promedio del ciclo de trabajo, logrando que el error de cuantización se vea reducido considerablemente.

#### 7.1.4. Diseño e implementación electrónica

Se implementó la versión normalizada del convertidor mediante amplificadores operacionales. El algoritmo de control se ejecuta en un microcontrolador de gama alta, haciendo uso de su módulo de comunicación USB 2.0 en formato *bulk transfer* para enviar los datos del microcontrolador a un computador en el cual se recibían mediante una interfaz desarrollada en *Builder C++*.

## 7.2. Trabajo Futuro

- Implementar la ley de control ZAD, sin que sea necesario conocer el valor de la carga del convertidor y que el gasto computacional no sea muy alto. Como se evidenció en el Capítulo 2 esto se puede resolver mediante redes neuronales, la desventaja es que la red utilizada en este caso necesita muchas operaciones debido al número de neuronas causando elevados gastos computacionales. Es por esto que se podría utilizar otro tipo de redes como las recurrentes o de base radial o incluso redes neuro-difusas.
- Implementar la ley de control ZAD, sin que sea necesario conocer el valor de la carga del convertidor mediante observadores de estado que estimen el valor de la corriente de carga y corriente en la bobina, ya que la ley de control ZAD se puede expresar en función de los estados y la corriente de carga.
- Desarrollar el modelo controlado con GZAD del convertidor buck incluyendo periodos de atraso, con el fin de facilitar la implementación a nivel físico, ya que es más fácil generar la acción de control con muestras pasadas de tensión y corriente y no las actuales.
- Desarrollar un prototipo experimental de media o alta potencia del convertidor buck controlado por GZAD.

# Bibliografía

- [1] ANDERSON, J.: *REDES NEURALES*. Alfaomega, 2008. – ISBN 9789701512654
- [2] ANGULO, F. ; BURGOS, J. ; OLIVAR, G.: Chaos stabilization with TDAS and FPIC in a buck converter controlled by lateral PWM and ZAD. En: *Mediterranean Conference on Control and Automation, Athens, Greece., International Conference on, 2007*
- [3] ANGULO, F. ; BURGOS, J.E. ; OLIVAR, G.: Chaos stabilization with TDAS and FPIC in a buck converter controlled by lateral PWM and ZAD. En: *Control Automation, 2007. MED '07. Mediterranean Conference on, 2007*, p. 1–6
- [4] ANGULO, F. ; FOSSAS, E. ; OCAMPO, C. ; OLIVAR, G.: En: *Stabilization of chaos with FPIC: application to ZAD strategy buck converters. In proceedings:16<sup>th</sup> World Congress International Federation of Automatic Control, Praga, Republica checa, 2005*
- [5] ANGULO, F. ; OLIVAR ; OSORIO, G.: GENERALIZATION OF ZAD STRATEGY: AN APPLICATION TO A DC-DC BUCK CONVERTER. En: *Revista DYNA* 78 (2011), Abril, Nr. 168, p. 113–122. – ISSN 0012–7353
- [6] ANGULO, Fabiola ; OCAMPO, Carlos ; OLIVAR, Gerard ; RAMOS, Rafael: Nonlinear and nonsmooth dynamics in a DC-DC Buck converter: Two experimental set-ups. En: *Nonlinear Dynamics* 46 (2006), p. 239–257. – 10.1007/s11071-006-9046-8. – ISSN 0924–090X
- [7] ANGULO GARCÍA, Fabiola.: Analisis de la dinámica de convertidores electrónicos de potencia usando PWM basado en promediado cero de la dinámica del error (ZAD). En: *Ph. D. Thesis-universidad politecnica de catalunya (in spanish)*, 2004. – ISSN 8468879010
- [8] AVENDAÑO, Luis E.: *Sistemas Electrónicos Analógicos, Un Enfoque Matricial*. Universidad Tecnológica de Pereira, 2006. – ISBN 958–8065–40–2
- [9] BANERJEE, George C.: *Nonlinear Phenomena in Power Electronics - Attractors, Bifurcations, Chaos, and Nonlinear Control*. Wiley-IEEE Press, 2002. – ISBN 978–0–7803–5383–1

- 
- [10] BECERIKLI, Yasar ; KONAR, Ahmet F. ; SAMAD, TarIq: Intelligent optimal control with dynamic neural networks. En: *Neural Networks* 16 (2003), Nr. 2, p. 251 – 259. – ISSN 0893–6080
- [11] DEANE, J.H.B. ; HAMILL, D.C.: Analysis, simulation and experimental study of chaos in the buck converter. En: *Power Electronics Specialists Conference, 1990. PESC '90 Record., 21st Annual IEEE, 1990*, p. 491 –498
- [12] DI BERNARDO, M. ; BUDD, C. ; CHAMPNEYS, A. ; KOWALCZYK, P.: *Piecewise-smooth dynamical systems: theory and applications*. Springer-Verlag, 2007. – ISBN 1846280397
- [13] DUAN, Y. ; JIN, H.: Digital controller design for switchmode power converters. En: *Applied Power Electronics Conference and Exposition, 1999. APEC '99. Fourteenth Annual Vol. 2, 1999*, p. 967 –973 vol.2
- [14] E. FOSSAS, R. G. ; BIEL, D.: uasi-sliding control based on pulse width modulation, zero averaged dynamics and the L2 norm. En: *Advances in Variable Structure System, Analysis, Integration and Applications* (2001), p. 335–344
- [15] GARCÍA, Eduardo.: *Compilador C CCS y Simulador Proteus Para Microcontroladores PIC*. Alfaomega, 2008
- [16] HAGAN, M.T. ; MENHAJ, M.B.: Training feedforward networks with the Marquardt algorithm. En: *Neural Networks, IEEE Transactions on* 5 (1994), nov, Nr. 6, p. 989 –993. – ISSN 1045–9227
- [17] HAMILL, D.C. ; DEANE, J.H.B. ; JEFFERIES, D.J.: Modeling of chaotic DC-DC converters by iterated nonlinear mappings. En: *Power Electronics, IEEE Transactions on* 7 (1992), jan, Nr. 1, p. 25 –36. – ISSN 0885–8993
- [18] HAUPT, R. ; HAUPT, S.: *Practical Genetic Algorithms Second edition*. Wiley-Interscience, 2004. – ISBN 0471455652
- [19] HAYKIN, S.: *Neural Networks: A Comprehensive Foundation (2nd Edition)*. Prentice Hall, 1999. – ISBN 0132733501
- [20] HOYOS, F. ; BURBANO, D. ; ANGULO, F. ; OLIVAR, G. ; TORO, N. ; TABORDA, A.: Effects of Quantization, Delay and Internal Resistances in Digitally ZAD-Controlled Buck Converter. En: *International Journal of Bifurcation and Chaos (IJBC), Accepted* (2011), Sep.
- [21] HU, Hui ; WOO, Peng-Yung: Fuzzy supervisory sliding-mode and neural-network control for robotic manipulators. En: *Industrial Electronics, IEEE Transactions on* 53 (2006), june, Nr. 3, p. 929 – 940. – ISSN 0278–0046



- [22] ISASI, P. ; GALVÁN, I.: *Redes de neuronas artificiales un enfoque práctico*. Prentice Hall, 2004. – ISBN 84–205–4025–0
- [23] KUROE, Yasuaki ; OKADA, Kazuho: Analysis of Floating-Point Quantization Errors in Digital Control Systems: Influence of The Order of Arithmetic Steps in Controller. En: *American Control Conference, 1992*, 1992, p. 702 –707
- [24] LEYVA, R. ; MARTINEZ-SALAMERO, L. ; JAMMES, B. ; MARPINARD, J.C. ; GUINJOAN, F.: Identification and control of power converters by means of neural networks. En: *Circuits and Systems I: Fundamental Theory and Applications, IEEE Transactions on* 44 (1997), aug, Nr. 8, p. 735 –742. – ISSN 1057–7122
- [25] LIU, Yan-Fei ; MEYER, E. ; LIU, Xiaodong: Recent Developments in Digital Control Strategies for DC/DC Switching Power Converters. En: *Power Electronics, IEEE Transactions on* 24 (2009), nov., Nr. 11, p. 2567 –2577. – ISSN 0885–8993
- [26] LYONS, R.: *Understanding Digital Signal Processing (2nd Edition)*. Prentice Hall, 2004. – ISBN 0131089897
- [27] MARTÍN, B. ; MOLINA, A.: *Redes neuronales y sistemas borrosos*. Alfaomega, 2007. – ISBN 8478977430
- [28] OGATA, K.: *Sistemas de Control en Tiempo Discreto (Segunda edición)*. Prentice Hall, 1996. – ISBN 9789688805398
- [29] OGATA, K.: *Ingeniería de Control Moderna (Tercera edición)*. Prentice Hall, 1999. – ISBN 970–17–0048–1
- [30] PENG, Hao ; MAKSIMOVIC, D. ; PRODIC, A. ; ALARCON, E.: Modeling of quantization effects in digitally controlled DC-DC converters. En: *Power Electronics Specialists Conference, 2004. PESC 04. 2004 IEEE 35th Annual* Vol. 6, 2004. – ISSN 0275–9306, p. 4312 – 4318 Vol.6
- [31] PETERCHEV, A.V. ; SANDERS, S.R.: Quantization resolution and limit cycling in digitally controlled PWM converters. En: *Power Electronics, IEEE Transactions on* 18 (2003), jan, Nr. 1, p. 301 – 308. – ISSN 0885–8993
- [32] RAMOS, R.R. ; BIEL, Domingo ; FOSSAS, E. ; GUINJOAN, F.: A fixed-frequency quasi-sliding control algorithm: application to power inverters design by means of FPGA implementation. En: *Power Electronics, IEEE Transactions on* 18 (2003), jan, Nr. 1, p. 344 – 355. – ISSN 0885–8993
- [33] SLAUGHTER, J.: Quantization errors in digital control systems. En: *Automatic Control, IEEE Transactions on* 9 (1964), jan, Nr. 1, p. 70 – 74. – ISSN 0018–9286

- 
- [34] TABORDA., J.: Análisis de bifurcaciones en sistemas de segundo orden usando PWM y promediado cero de la dinámica del error. En: *Tesis de maestría-universidad nacional de colombia (in spanish)*, 2006
- [35] TABORDA, J. ; BURBANO, D. ; ANGULO, F.: Quantization Effects in a DC-DC Power Converter Controlled by ZAD Strategy. En: *Nonlinear Dynamics, submitted* (2010), nov.
- [36] TABORDA, John A. ; ANGULO, Fabiola ; OLIVAR, Gerard: Mandelbrot-like bifurcation Structures in Chaos Band Scenario of Switched converter with Delayed-PWM Control. En: *I. J. Bifurcation and Chaos* 20 (2010), Nr. 1, p. 99–119
- [37] TABORDA, John A. ; ANGULO, Fabiola ; OLIVAR, Gerard: BIFURCATION ANALYSIS ON NONSMOOTH TORUS DESTRUCTION SCENARIO OF DELAYED-PWM SWITCHED BUCK CONVERTER. En: *I. J. Bifurcation and Chaos* 19 (2009), Nr. 1, p. 2193–2212
- [38] TAN, Siew-Chong ; LAI, Y.M. ; CHEUNG, M.K.H. ; TSE, C.K.: On the practical design of a sliding mode voltage controlled buck converter. En: *Power Electronics, IEEE Transactions on* 20 (2005), march, Nr. 2, p. 425 – 437. – ISSN 0885–8993