

MULTIPLICADOR DE FRECUENCIAS P.L.L. CON DETECTOR DE FASE ARMONICO

Jordi Berenguer, Adolfo Comerón y Javier Bará.
Departamento de Electrofísica.
E.T.S. Ingenieros de Telecomunicación de Barcelona.
Universidad Politécnica de Cataluña.

ABSTRACT

An indirect synthesis frequency multiplier at microwave frequencies is presented. A microstrip balanced mixer implemented with a 90° hybrid is used as phase detector, to compare directly phases of signals at 9 and 27 GHz. In this way it is possible to remove the frequency dividers on the feedback loop. This technique will be used for synthesizing the 1st. L.O. of the 30 GHz channel in a coherent receiver for the propagation package of the Olympus satellite.

INTRODUCCION

Cuando se plantea el diseño de una estación receptora en aplicaciones de telecomunicación espacial, la débil intensidad de las señales recibidas aconseja el empleo de las técnicas de detección coherente como filosofía de principio a efectos de conseguir alta sensibilidad en la detección. Ello requiere una gran pureza espectral en los osciladores locales del receptor, lo cual suele obtenerse por multiplicación de la frecuencia de osciladores altamente estables.

De forma general se puede distinguir entre multiplicadores de síntesis directa y de síntesis indirecta. Los primeros comprenden aquellos sistemas en los que el múltiplo de interés se obtiene por filtrado del armónico correspondiente, generado a partir de la introducción de la señal de referencia en un dispositivo no lineal [1]. La baja eficiencia de conversión de éstos sistemas obliga a una posterior amplificación, y a la inclusión de filtros y de redes de adaptación tanto a la entrada como a la salida del dispositivo no lineal, por lo que su complejidad es notoria.

Por lo que respecta a los sistemas de síntesis indirecta [2], se fundamentan en la sincronización en fase de la frecuencia de referencia con la de un oscilador de frecuencia superior; el método normalmente utilizado es un lazo P.L.L. con divisores de frecuencia en el bucle de realimentación. Estos sistemas presentan la ventaja de su alta eficiencia de conversión y flexibilidad de diseño.

Si bien a frecuencias inferiores a 2.5 GHz existen en el mercado gran variedad de divisores o prescalers, lo que facilita la implementación, a frecuencias superiores los dispositivos existentes no se encuentran comercializados. Para paliar el problema existen diversas alternativas, desde la utilización de divisores regenerativos [3][4], pasando por la sincronización por inyección armónica [5], hasta las conocidas técnicas de heterodinación [6]; pero en general todas presentan el inconveniente de cierta complejidad en el diseño y construcción.

Para razones de multiplicación impares, es posible construir a frecuencias de microondas un multiplicador de forma sencilla y compacta, empleando un mezclador equilibrado con anillo híbrido en tecnología microstrip como detector de fase (Figura 1).

Esto es debido a que este tipo de

estructura se sigue comportando como híbrido a frecuencias múltiplos impares de la de diseño.

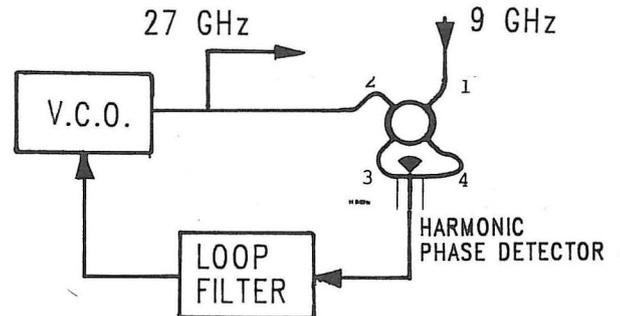


Figura 1. Multiplicador de frecuencias P.L.L. con mezclador equilibrado con anillo híbrido microstrip.

En concreto, la matriz de parámetros S del híbrido de la figura 1, a la frecuencia de diseño f_0 , tiene por expresión

$$[S] = \frac{1}{\sqrt{2}} \begin{bmatrix} 0 & 0 & 1 & 1 \\ 0 & 0 & j & -j \\ 1 & j & 0 & 0 \\ 1 & -j & 0 & 0 \end{bmatrix}$$

mientras que a frecuencia $3f_0$, se convierte en:

$$[S] = \frac{1}{\sqrt{2}} \begin{bmatrix} 0 & 0 & 1 & 1 \\ 0 & 0 & -j & j \\ 1 & -j & 0 & 0 \\ 1 & j & 0 & 0 \end{bmatrix}$$

donde se ve que la única diferencia radica en un cambio de 180° en la fase de los parámetros S_{23} y S_{34} , lo que es irrelevante a efectos de la aplicación mencionada.

PROTOTIPO CONSTRUIDO

Dentro del proyecto de investigación que, subvencionado por la C.A.I.C.Y.T., se está en la actualidad desarrollando en el seno del

Departamento, consistente en la construcción de un receptor coherente para las balizas del paquete de propagación del satélite Olympus, es preciso sintetizar una señal de 27 GHz en el primer oscilador local del canal de 30 GHz a partir de la multiplicación por tres de una señal de 9 GHz, obtenida a su vez por multiplicación por treinta y cuatro de una referencia de 265 MHz; la multiplicación por tres se llevará a cabo mediante la implementación de ésta técnica.

El sistema puede modelarse tal y como se muestra en la figura 2, donde se aprecia que la utilización de un detector de fase armónico al que le llegan las señales de 9 y 27 GHz puede interpretarse como un detector de fase ideal, al que precede un multiplicador, en este caso por tres, con el resultado global de que la detección de fase se realiza entre la señal de 27 GHz procedente del V.C.O. y el tercer armónico de la señal de referencia de 9 GHz. La señal de error así generada, convenientemente procesada por el filtro de lazo, puede utilizarse como tensión de control del V.C.O. para mantener el sincronismo entre ambos osciladores.

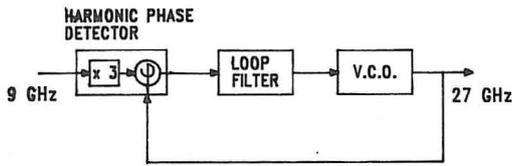


Figura 2. Modelo simplificado de un multiplicador de frecuencias x3 con detector de fase armónico.

Los diodos utilizados en el detector son Schottky de AsGa en encapsulado en T. La razón de esta elección radica en que es imprescindible un buen apareamiento de los diodos a fin de minimizar la tensión de offset que aparece a la salida del detector; de lo contrario se saturaría el integrador que incorpora el filtro de lazo, y en consecuencia sería imposible adquirir el sincronismo.

Para obtener la constante K_d , de dimensiones V/rad que caracteriza el detector, se ha utilizado el montaje de la figura 3. En ella vemos que mediante una configuración como

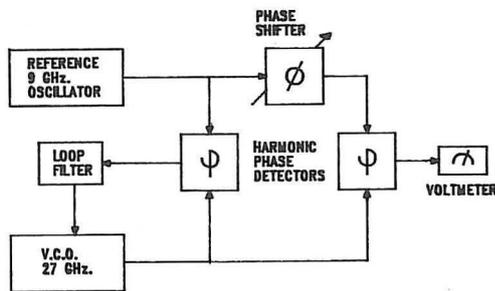


Figura 3. Montaje utilizado para la obtención de la característica del detector de fase armónico.

la de la figura 2, se sincronizan en fase las señales de 9 y 27 GHz de dos generadores, las cuales se aplican al detector que se pretende caracterizar; se incluye un desfasador variable sobre la señal de 9 GHz para poder medir la tensión detectada en función del desfase introducido.

Los resultados que se presentan fueron obtenidos para una frecuencia de referencia de 9.359 GHz y -5.4 dBm de potencia. En la figura 4

se muestra la característica del detector; para un desfase de 360° sobre la señal de 9 GHz aparecen tres ciclos de senoide, de acuerdo con lo esperado, puesto que el detector responde a un desfase 0 de la señal de 9 GHz con una tensión proporcional al $\cos(3\theta)$.

La causa de las diferencias que se aprecian entre los valores máximo y mínimo de los tres ciclos están bajo estudio. Se piensa que puedan ser debidas a imperfecciones del sistema de medida o a desequilibrio del detector de fase. No obstante ello no supone ningún problema de cara a la caracterización del dispositivo, puesto que la zona normal de trabajo corresponde a la zona lineal de la característica del detector, y en ella se obtiene un valor para K_d de 87.37 mV/rad para la potencia mencionada.

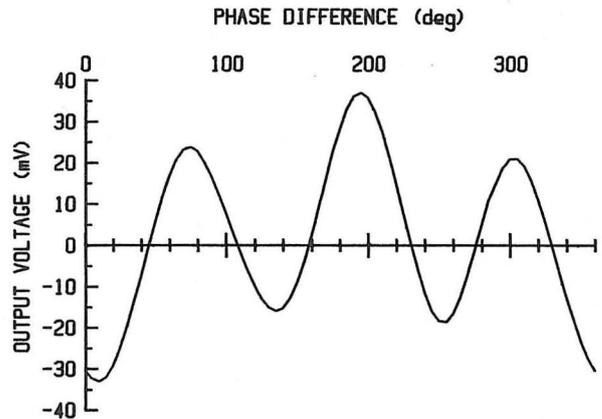


Figura 4. Característica del detector de fase armónico obtenida al desfasar la señal de 9 GHz.

En la figura 5 se muestra el espectro de frecuencia libre de un oscilador a 28.077 GHz, y en la figura 6 el espectro del mismo cuando se sincronizó, mediante este sistema, con una señal de referencia de 9.359 GHz, siendo el ancho de banda del P.L.L. de aproximadamente 100 KHz.

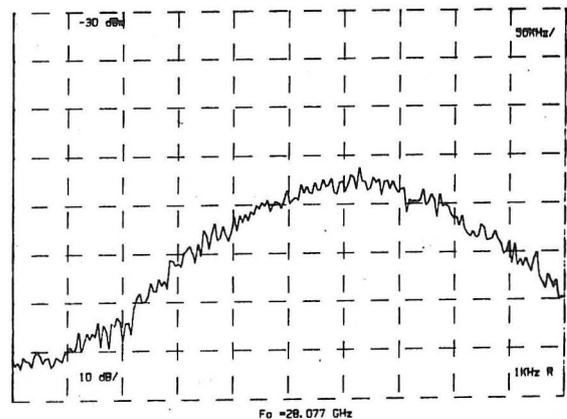


Figura 5. Espectro de la frecuencia libre de oscilación del V.C.O.

CONCLUSIONES

Se ha presentado un multiplicador de frecuencias de 9 a 27 GHz basado en técnicas de P.L.L. con detección de fase armónica. El método utilizado, válido para razones de multiplicación impares, es de especial interés a frecuencias de microondas al no necesitar divisores de frecuencia.

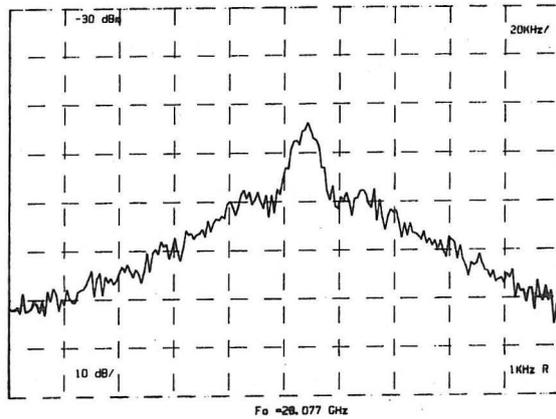


Figura 6. Espectro obtenido al sincronizar mediante P.L.L. el V.C.O. con la señal de referencia de 9.359 GHz.

AGRADECIMIENTOS

Este trabajo ha sido desarrollado en el marco del proyecto C.A.I.C.Y.T. 3346/83.

REFERENCIAS

- [1] Kenneth Clark & Donald T. Hess, "Communication Circuits: Analysis and Design". Addison-Wesley Publishing Company.
- [2] Vadim Manassewitsch, "Frequency Synthesizers Theory and Design". John Wiley & Sons. 1980
- [3] Christen Rauscher, "Regenerative Frequency Division with a GaAs FET". IEEE Transactions on Microwave Theory and Techniques, Vol. MTT-32, No. 11, November 1984, pp. 1461-1468.
- [4] Kazuhiko Honjo et al., "Novel Design Approach for X-Band GaAs Monolithic Analog 1/4 Frequency Divider". IEEE Transactions on Microwave Theory and Techniques, Vol. MTT-34, No. 4, April 1986, pp. 436-441.
- [5] Jorge Pérez et al., "Estabilización de Osciladores en Bandas Milimétricas por Inyección Armónica". 2º Simpósio de Electrónica das Telecomunicações, Lisboa Mayo 1986, pp. 393-396.
- [6] Ignasi Corbella et al., "Multiplicadores de Frecuencia para Receptores Coherentes de Microondas". 2º Simpósio de Electrónica das Telecomunicações, Lisboa Mayo 1986, pp. 390-392.