



# **COMPACT L-BAND SAR PAYLOAD FOR UAV**

**Projecte Final de Grau**

**Entregat a la Facultat**

**Escola Tècnica d'Enginyeria de Telecomunicació de  
Barcelona**

**Universitat Politècnica de Catalunya**

**per**

**Josep Zaragoza Arbó**

**En realització parcial dels requeriments per al grau en**  
*Enginyeria de Sistemes de Telecomunicacions*

**Tutor: Albert Agasca Solé**

**Barcelona, Febrer 2016**

## **Abstract**

This project is based on the idea of miniaturising the system proposed for cancelling an interference signal, with the purpose of mounting it on a drone for SAR applications.

In this aspect, the present project details the design, development, implementation and test of this canceller of the interference signal caused by the coupling between antennas in a synthetic aperture radar (SAR), which operates at L band (from 1 to 2 GHz).

This document pretends to explain which have been the procedures taken in account for designing this canceller. Many of these procedures are based on different previous PFCs, the one that has been more useful for me is one of the year 2004, developed by Fernando Castán Baldellou [1].

Taking in account all the things explained in the last paragraphs, the final result and the goal of this project is to obtain the maximum cancellation of the interference signal, proving it to not interfere the useful signal of the SAR system.

## Resum

Aquest projecte es basa en la idea de miniaturitzar el sistema proposat per cancel·lar una senyal interferent, amb l'objectiu d'embarcar-lo en un drone per aplicacions SAR.

En aquest sentit, el present projecte detalla el disseny, desenvolupament, implementació i test d'aquest cancel·lador de senyal interferent, degut a l'acoblament entre antenes per un radar d'apertura sintètica (SAR) operant a banda L (de 1 a 2 GHz).

Aquest document, per tant, pretén explicar quins han estat els procediments a seguir per dissenyar el cancel·lador. Molts d'aquests procediments estan basats en diferents PFCs anteriors, el que m'ha estat de més utilitat és un de l'any 2004, elaborat per Fernando Castán Baldellou [1].

Tenint en compte tot el comentat en els darrers paràgrafs, el resultat i l'objectiu d'aquest projecte és obtenir la màxima cancel·lació possible de senyal interferent, per tal de que aquesta no interfereixi la senyal útil del sistema SAR.

## Resumen

Este proyecto se basa en la idea de miniaturizar el sistema propuesto para cancelar una señal interferente, con el objetivo de embarcarlo en un dron para aplicaciones SAR.

En este sentido, el presente proyecto detalla el diseño, desarrollo, implementación y testeo de este cancelador de señal interferente, debido al acoplamiento entre antenas para un radar de apertura sintética (SAR) operando en banda L (de 1 a 2 GHz).

Este documento, por lo tanto, pretende explicar cuáles han sido los procedimientos a seguir para diseñar el cancelador. Muchos de estos procedimientos se basan en distintos PFCs anteriores, el que me ha sido de mayor ayuda es uno del año 2004, elaborado por Fernando Castán Baldellou [1].

Teniendo en cuenta todo lo comentado en los párrafos anteriores, el resultado y el objetivo de este proyecto es obtener la máxima cancelación posible de señal interferente, para que ésta no interfiera en la señal útil del sistema SAR.

## Agraïments

Les primeres persones a les que dec la realització del projecte i agrair moltíssimes coses són els meus pares, sense el seu recolzament no podria haver fet aquest projecte ni aquesta carrera.

La segona persona que he de nombrar en aquest capítol és el tutor del meu projecte, Albert Aguasca. Sense els seus consells, ajuda i paciència hagués estat impossible la realització d'aquest projecte.

Respecte la gent que està al laboratori D3-213, he d'agrair a l'Albert, Ruben i Joaquim pel seu suport en la fabricació de plaques, així com l'ajuda si em faltava algun connector, cables, etc. Així com també pels consells en els moments que ho he necessitat.

També he d'agrair a Ivana pel seu suport i recolzament durant aquests últims anys per estar al meu costat en els moments de feblesa i aguantar els meus mal de caps i animar-me a seguir endavant.

Finalment m'agradaria agrair a tots els companys que he tingut al llarg de la carrera, ja que sense ells tampoc hagués estat possible arribar fins aquest punt. De tots els companys que he tingut al llarg d'aquests anys, voldria agrair-li especialment a Ricard, tan pels bons moments que hem passat, com per la immensa ajuda oferta durant els darrers anys.

Com no em vull allargar massa, espero no oblidar-me de ningú, espero que si ho faig ningú es senti ofès.

## Historial de Revisions i registre d'aprovació

Revisió	Data	Propòsit
0	29/12/2015	Creació del document
1	dd/mm/yyyy	Revisió del document

### DOCUMENT LLISTA DE DISTRIBUCIÓ

Nom	e-mail
Josep Zaragoza Arbó	pepzaragozaarbo@gmail.com
Albert Agasca Solé	aguasca@tsc.upc.edu

Escrit per:		Revisat i aprovat per:	
Data	29/12/2015	Data	dd/mm/yyyy
Nom	Josep Zaragoza Arbó	Nom	Albert Agasca Solé
Posició	Autor del Projecte	Posició	Supervisor del Projecte

## Taula de continguts

Abstract .....	1
Resum .....	2
Resumen .....	3
Agraïments .....	4
Historial de Revisions i registre d'aprovació.....	5
Taula de continguts .....	6
Llistat de figures .....	7
Llistat de taules .....	8
1. Introducció.....	9
2. Desenvolupament hardware del projecte.....	13
2.1. AD8346 com a modulador I&Q .....	14
2.1.1. Conceptes i esquema bàsic.....	14
2.2. Convertidor digital-analògic AD9761 com a generador de tensió.....	15
2.2.1. Conceptes i esquema bàsic.....	15
2.2.2. Funció de transferència .....	16
2.2.3. Diagrama temporal .....	16
2.3. Acoblador direccional.....	17
2.4. Detector de potència.....	18
2.5. Regulador de tensió.....	18
3. Desenvolupament software del projecte .....	19
3.1. Algoritme per la correcta interacció entre modulador I&Q i DAC.....	19
3.2. Algoritme de cerca de la màxima cancel·lació.....	20
3.3. Realització de mapes d'atenuació .....	21
4. Mesures finals .....	22
4.1. Resposta i resultats del sistema: modulador I&Q + DAC .....	23
4.2. Resposta i resultats finals del cancel·lador de senyal interferent .....	24
5. Pressupost .....	26
6. Impacte ambiental-humà.....	28
7. Conclusions i línies futures: .....	29
Bibliografia:.....	30
Acrònims:.....	31

## Llistat de figures

Fig. 1: Acoblament d'un sistema format per dues antenes properes .....	9
Fig. 2: Diagrama de Gantt .....	12
Fig. 3: Sistema proposat dissenyat amb AutoCad2014 ® .....	13
Fig. 4: Diagrama de blocs .....	14
Fig. 5: AD9761 .....	15
Fig. 6: Diagrama temporal .....	16
Fig. 7: Diagrama de blocs interfície digital .....	16
Fig. 8: Acoblador direccional .....	17
Fig. 9: Característica del ZX47-60+.....	18
Fig.10: Estructura del regulador de tensió.....	18
Fig. 11, 12, 13, 14,15 i 16: Procés de cerca de l'algoritme .....	20
Fig. 17, 18 i 19: Realització d'una diagonal en el procés de cerca .....	21
Fig. 20. Disseny del cancel·lador .....	22
Fig. 21,22,23 i 24: Variacions d'amplitud i fase a la sortida del modulador I&Q .....	23
Fig. 25 i 26: Rang possibles valors modulador amb el cable de menor longitud .....	24
Fig. 27 i 28: Rang possibles valors modulador amb el cable de major longitud .....	24
Fig. 29: Escombrat freqüencial per obtenir l'ample de banda .....	25



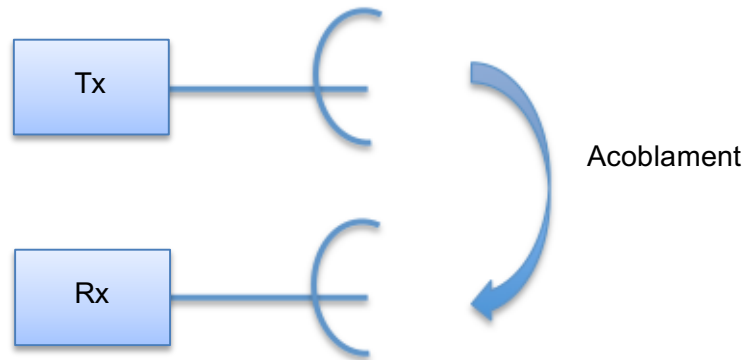
## Llistat de taules

Taula 1: Software principal .....	10
Taula 2. Especificacions principals de l'AD8346 .....	14
Taula 3. Especificacions principals de l'AD9761.....	15
Taula 4. Característiques principals mesurades del ZFDC-10-5-S+.....	17
Taula 5. Llistat de components utilitzats .....	26
Taula 6. Hores i cost aproximat.....	27
Taula 7. Cost total.....	27

## 1. Introducció

Aquest projecte consisteix en el disseny i validació d'una estructura proposada per a un sistema SAR ("Synthetic Aperture Radar"), el qual s'ha d'adaptar posteriorment en un drone. Els radars d'apertura sintètica tenen moltíssimes utilitats com per exemple, la generació de mapes digitals, la detecció i mesura de petits moviments, etc.

L'esquema bàsic del SAR que s'està desenvolupant actualment, és un sistema transmissor-receptor format per dues antenes, tal i com podem observar en la següent figura. Hi ha la possibilitat d'utilitzar dues antenes tan en transmissió com en recepció, per tal de tenir dues polaritzacions (vertical i horitzontal), sempre i quan sigui viable econòmicament i per temes d'espai. En el cas d'utilitzar més d'una antena s'ha de tenir en compte que també s'haurà de dissenyar un mòdul de selecció de polarització (commutador), per escollir la polarització de les antenes. En aquest primer exemple ens basarem en una única antena en recepció i en transmissió.



**Figura 1: Acoblament d'un sistema format per dues antenes properes**

Aquesta estructura està formada, tal i com es pot observar en la figura anterior, per dues antenes. Cal dir, però, que aquesta disposició presenta un inconvenient, part de la senyal transmesa per l'antena emissora s'acobla directament per l'antena receptora. Un dels motius pels quals existeix aquest fenomen en aquest cas és, que la separació entre aquestes dues antenes no és suficientment gran. El fet de que les antenes estiguin molt properes una de l'altra és, que si aquest sistema s'ha d'incorporar finalment en un drone, la distància entre antenes ha de ser petita per tal de poder miniaturitzar el sistema. Aquest punt és bastant crític, ja que si no s'aconsegueix cancel·lar aquesta senyal interferent es podria arribar a saturar la cadena receptora i, per tant, que el sistema no funcioni adequadament.

Degut al que s'ha explicat al paràgraf anterior, s'ha de pensar en el disseny d'un sistema que sigui capaç de cancel·lar la senyal deguda a l'acoblament entre antenes. Aquest, estarà dissenyat amb una sèrie de dispositius i es controlarà externament mitjançant la programació en un entorn *Arduino* amb una placa *Arduino Mega ADK*.

Quan es porta a terme qualsevol projecte s'han de tenir clar quins són els objectius que ens hem de proposar, ja que totes les accions que s'executaran al llarg

d'aquests mesos es focalitzaran en complir els objectius predeterminats. En el nostre cas els objectius seran els següents:

Primer, estudiar el funcionament d'un sistema SAR, com s'implementa i quin és el principal impediment amb el que ens podem trobar.

Segon, aprendre a utilitzar les eines i la instrumentació involucrades en el procés tant de fabricació com de validació. Així com saber utilitzar els coneixements i la capacitat d'enfrontar-nos a les adversitats amb les que ens anirem trobant a mesura que es vagi desenvolupant el projecte. Tal i com ens han anat ensenyant durant la carrera, per tal de portar a terme el sistema i que aquest funcioni de manera correcta complint, amb les especificacions desitjades.

Finalment, el repte principal serà aconseguir cancel·lar la senyal interferent mitjançant un procés d'atenuació i desfasament, aquest es veurà en l'apartat corresponent al disseny hardware i software (*capítols 2 i 3*).

Amb tot el que s'ha explicat fins el moment és hora de definir quins són els punts sobre els quals es basarà aquest projecte.

En primer lloc, ens centrarem en esbrinar quins són els elements principals d'un sistema complet de comunicacions, des de l'etapa de generació de la senyal, transmissió, recepció i tractament de la mateixa per tal d'aconseguir el funcionament desitjat.

En segon lloc, processar les dades mitjançant l'ordinador per tal de, a partir de simples dades, ser capaços de verificar que el sistema està funcionant de manera adequada.

El nostre sistema SAR treballa a la freqüència de 1.2 GHz (Banda L), aquest es basa en l'observació espacial que utilitzen algunes aeronaus per generar una alta resolució en remot en la detecció d'imatges.

En la següent taula podem observar quin serà el software necessari pel desenvolupament del projecte, ja sigui per dissenyar tan les funcions que regulen la cadena de tractament de la senyal com l'apartat del hardware mitjançant un software de disseny de plaques.

Software	Utilitat
Arduino IDE	Plataforma que permet programar la placa Arduino Mega ADK
Proficad	Disseny esquemàtic cancel·lador

Taula 1: Software principal

Cal tenir en compte que aquest projecte és la continuació d'altres PFCs que es van dur a terme durant els anys 2004-2005.

En aquests es van detallar alguns dels blocs que utilitzarem en aquest projecte, els quals m'han estat de gran utilitat per tenir una primera aproximació i saber com funciona aquest sistema.

En l'apartat hardware (*capítol 2*), cal remarcar que els dispositius elaborats en els projectes anteriors es poden substituir actualment per simples chips. Per tant, es podrà reduir considerablement el tamany del sistema complet de cancel·lació. Una de les dificultats afegides serà que caldrà saber com interactuar amb aquests i quines són les seves restriccions.

En l'apartat software (*capítol 3*), la principal diferència és que mentre en els altres projectes la programació es feia en entorn *Matlab*<sup>®</sup> i s'utilitzaven PICs (microprocessadors), en aquest projecte s'utilitza l'entorn *Arduino IDE*. Cal dir però, que les funcions desenvolupades en els projectes predecessors m'han estat de gran utilitat.

El desenvolupament d'aquest projecte s'ha realitzat en el marc del departament del TSC (Departament de Teoria i Senyal de Comunicació de la ETSETB).

Des d'un primer moment les idees i les pautes per tal de començar aquest projecte van ser proposades pel supervisor del mateix. Al principi es va proposar dividir el projecte en diverses fases, les quals s'han anat verificant progressivament al llarg d'aquests darrers mesos.

Per tal de tenir el projecte ben organitzat, s'ha utilitzat l'eina *Microsoft Project*, amb aquesta es pot distribuir i diferenciar les diferents tasques, així com la dedicació de temps aproximada per tal de complir amb els terminis del projecte. En aquest aspecte, el Diagrama de Gantt (*figura 2*) ens és de gran utilitat.

Algunes d'aquestes tasques s'han actualitzat respecte l'entrega dels documents Proposta de Projecte i Pla de Treball i la Revisió Crítica, ja que s'ha hagut de dedicar més temps a certes tasques respecte d'altres.

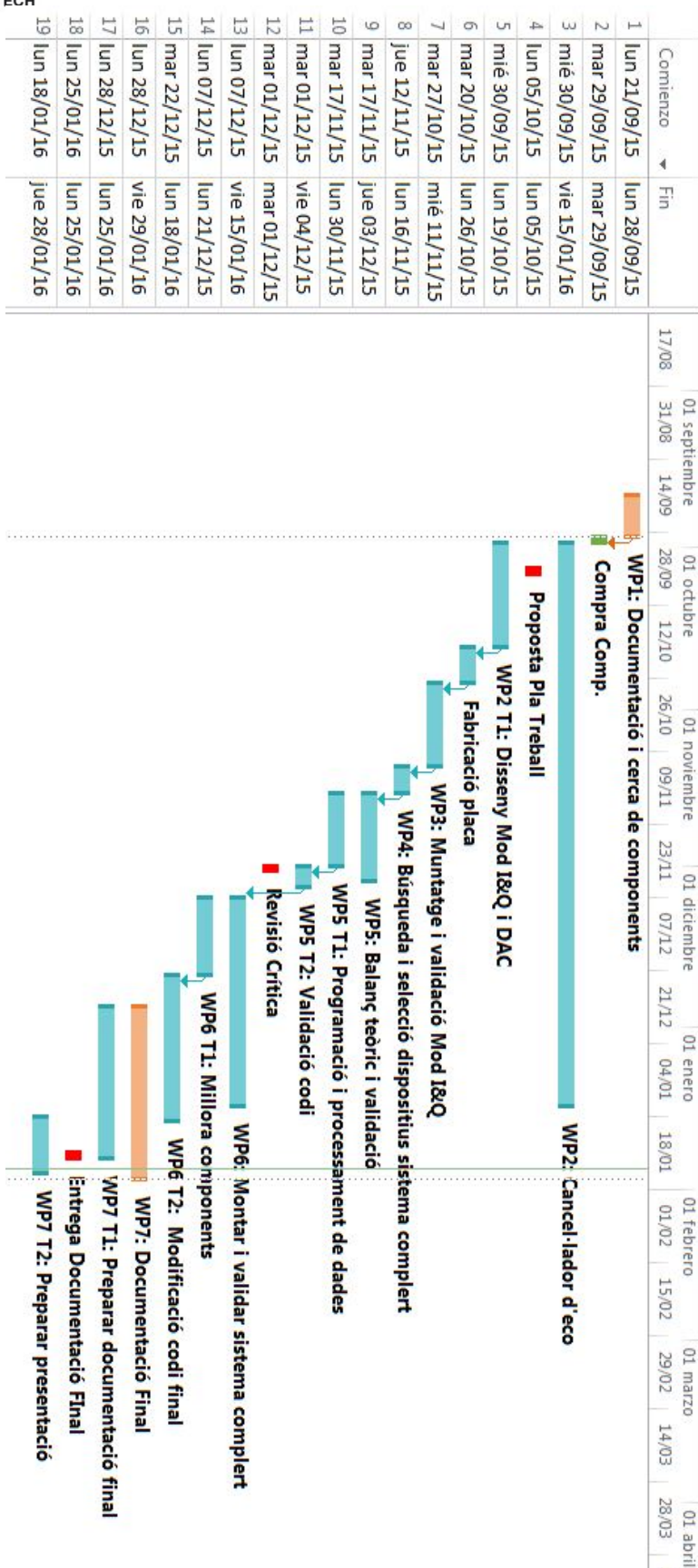


Figura 2. Diagrama de Gantt

## 2. Desenvolupament hardware del projecte

La funció bàsica de l'esquema de cancel·lació consisteix en el següent: primer agafem una mostra de la senyal que es pretén enviar per tal de desfasar-la i atenuar-la, de manera que es sumi amb la senyal interferent que estem rebent per l'antena receptora. S'ha de tenir en compte que aquestes dues senyals s'han de sumar amb una amplitud similar però en contrafase, per obtenir la màxima cancel·lació. L'esquema proposat per tal d'aconseguir aquest objectiu és el que tenim a continuació a la *figura 3*.

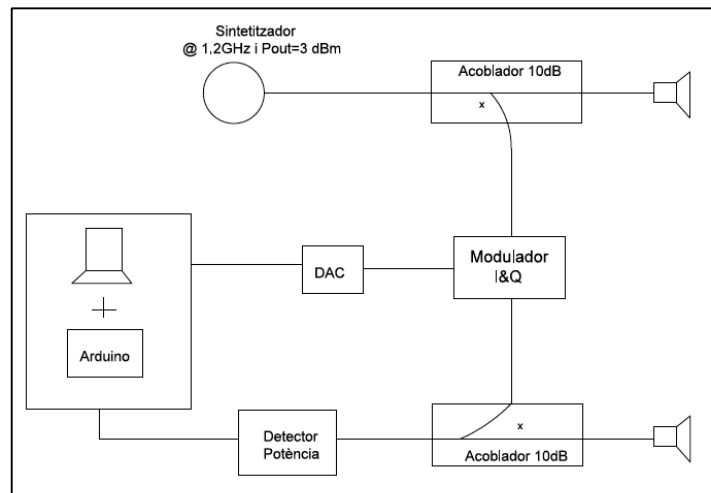


Figura 3. Sistema proposat dissenyat amb AutoCad2014 ®

En l'apartat hardware podem distingir els següents elements: l'AD8346 com a modulador I&Q, un generador de tensió utilitzant el convertidor digital-analògic AD9761, dos acobladors direccionals (ZFDC-10-5+), un mesurador de potència (ZX47-60+) i diversos reguladors de tensió (LM7805).

Els components utilitzats són SMD (**S**urface **M**ounting **D**evice) per tal d'intentar reduir el tamany del sistema complet. Amb aquest objectiu, s'han seleccionat els components i dispositius de la *taula 3*, la qual es pot veure en el *capítol 5* dedicat al Pressupost.

El primer acoblador direccional és l'encarregat d'agafar una mostra del senyal a transmetre per tal d'aplicar-li un procés de desfasament i d'atenuació, aquest tractament el duu a terme el modulador I&Q. Aquesta senyal es sumarà amb l'interferent rebuda per l'antena receptora mitjançant el segon acoblador direccional. La combinació d'aquestes dues senyals anirà cap al detector de potència i aquest, enviarà la lectura corresponent cap a l'ordinador interactuant amb la placa *Arduino Mega ADK* i l'entorn *Arduino IDE*.

Primerament es dissenya un esquemàtic que, després d'ésser simulat i verificat, s'implementa físicament sobre una placa PCB. El *layout* i l'esquemàtic del circuit complet es poden observar a l'*annex A.1*.

## 2.1. AD8346 com a modulador I&Q

### 2.1.1. Conceptes i esquema bàsic

El modulador I&Q és un dels dispositius claus per tal de cancel·lar l'acoblament entre antenes. Aquest, és capaç d'atenuar i desfasar la senyal que es troba a la seva entrada en funció de dues tensions de polarització.

El chip utilitzat és l'AD8346 d'Analog Devices. Aquest dispositiu consta de les següents seccions, tal i com podem veure més endavant en la figura 4: la interfície de l'oscil·lador local (LO), mesclador, convertidor de tensió a corrent (V-I), convertidor diferencial a una única sortida (D-S).

La interfície LO genera dues senyals desfasades 90° entre elles cap als dos mescladors en quadratura, a diferència del que s'observa en la figura 4, utilitzarem un transformador per tal d'aplicar una sola senyal de LO. La senyal de tensió en banda base es converteix a corrent mitjançant els convertidors (V-I) i aquests, alimenten els dos mescladors. La sortida d'aquests mescladors es combina per alimentar el convertidor D-S, on ja tenim la sortida RF.

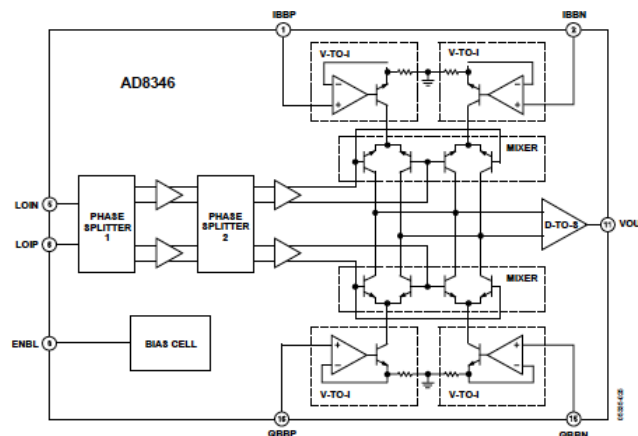


Figura 4. Diagrama de blocs

Les característiques principals d'aquest dispositiu a la freqüència de treball mesurades són les següents:

	Mínima	Típica	Màxima	Unitats
<b>SORTIDA RF</b>				
Freqüència d'operació	0.8		2.5	GHz
Potència sortida	-13	-10	-6	dBm
<b>ENTRADA LO</b>				
Nivell LO	-12		-6	dBm
<b>ALIMENTACIÓ</b>				
Tensió	2.7		5.5	V
Corrent actiu	35	45	55	mA

Taula 2. Especificacions principals de l'AD8346

## 2.2. Convertidor digital-analògic AD9761 com a generador de tensió

### 2.2.1. Conceptes i esquema bàsic

L'AD9761 és el dispositiu escollit per tal de substituir les dues fonts de tensió programables, ja que disposa de dos convertidors digital-analògic. Aquest es programa amb una trama de 14 bits, 10 dels quals corresponen al valor de tensió a programari i els altres 4 són bits de control. En la *figura 5* es poden veure les connexions principals d'aquest dispositiu. Com a principals característiques, aquest consta d'una secció analògica i una altra de digital. La secció analògica inclou dos DACs de 10 bits corresponents a I (fase) i Q (quadratura), un amplificador de control i una referència d'1.2V. Mentre que la secció digital consta de 2 filtres d'interpolació, segments de descodificació lògica i una sèrie de circuits digitals.

Mitjançant un multiplexor utilitzant les senyals de WRITE i SELECT, controlem el parellament de I i Q. Aquesta informació s'envia cap als filtres d'interpolació i finalment cap al DAC corresponent.

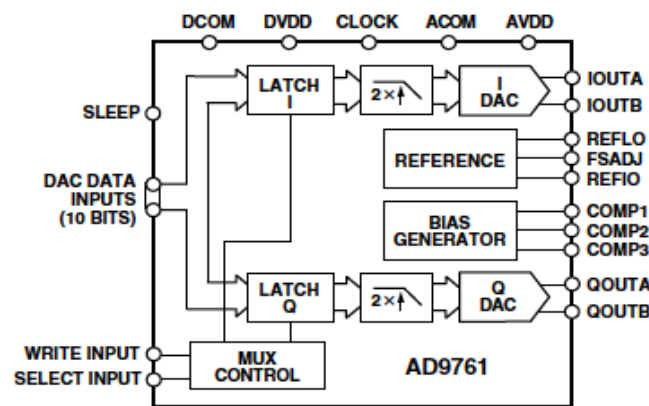


Figura 5. AD9761

Les característiques principals d'aquest dispositiu a la freqüència de treball mesurades són les següents:

	Mínima	Típica	Màxima	Unitats
Tipus canal d'entrada		Paral·lel		
Freqüència de mostratge		40		MSPS
Resolució		10		bits
<b>ALIMENTACIÓ</b>				
Tensió Analògica	3.0	5.0	5.5	V
Corrent subministrat		26		mA
Tensió Digital	2.7	5.0	5.5	V
Corrent subministrat a 5V		15	18	mA
Corrent subministrat a 3V		5		mA
<b>REFERÈNCIA SORTIDA</b>				
Tensió Referència	1.14	1.2	1.26	V

Taula 3. Especificacions principals de l'AD9761



### 2.2.2. Funció de transferència

Cada DAC aporta un corrent complementari de sortida:  $I_{OUT(A/B)}$  i  $Q_{OUT(A/B)}$ . Els pins corresponents a  $I_{OUTA}$  i  $Q_{OUTA}$  aporten un corrent màxim  $I_{OUTFS}$  quan tots els bits d'informació són 1 (CODI DAC=1023), mentre que  $I_{OUTB}$  i  $Q_{OUTB}$ , sortides complementàries, no aporten corrent al pin. Tenint en compte, per tant, que la sortida d'aquest convertidor depèn del codi d'entrada i d' $I_{OUTFS}$ , amb les fórmules següents (3.1 i 3.2) podem obtenir teòricament, quin hauria de ser el corrent a la sortida de cadascun dels pins en funció dels bits d'entrada.

$$I_{OUTA} = ((CODI\ DAC)/1024) \times I_{OUTFS} \tag{3.1}$$

$$I_{OUTB} = (1023 - CODI\ DAC)/1024 \times I_{OUTFS} \tag{3.2}$$

Cal tenir en compte que  $I_{OUTFS}$  depèn de  $V_{REFIO}$  (tensió de referència) i de la resistència  $R_{SET}$ , i el seu valor és:

$$I_{OUTFS} = 16 \times \left(\frac{V_{refio}}{R_{set}}\right) \tag{3.3}$$

### 2.2.3. Diagrama temporal

Aquesta és la part més crítica d'aquest dispositiu i, del sistema en general, ja que si no som capaços d'enviar correctament la informació, no serem capaços de desfasar ni atenuar la mostra de senyal que ens arriba de l'acoblador i, per tant, no serem capaços d'obtenir una bona cancel·lació. En les figures 6 i 7 es mostra quins són els requeriments de les diferents senyals que interactuen en el procés.

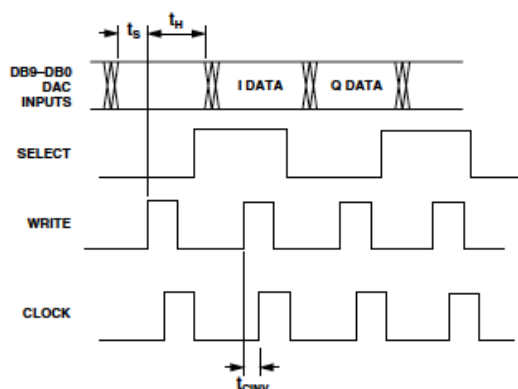


Figura 6. Diagrama temporal

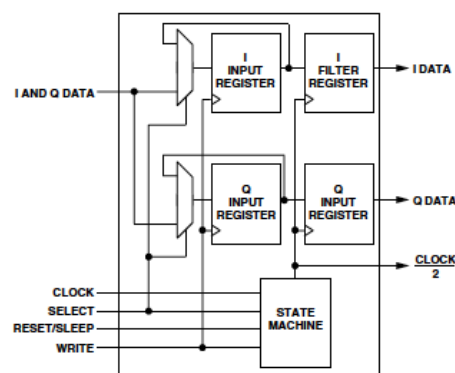


Figura 7. Diagrama de blocs interfície digital

El senyal SELECT juntament amb el flanc de pujada de WRITE determina a quin registre d'entrada se li envia la informació (bits). Mentre SELECT sigui alt amb el flanc de pujada de WRITE i CLOCK la informació s'enviarà al registre I (fase) i mentre que si és baix, s'envia al registre Q (quadratura). A continuació, la sortida dels registres s'actualitza amb el flanc de pujada de CLOCK després de cada escriptura de quadratura.

En l'annex A.2.1 disposem del codi desenvolupat per tal de programar correctament aquest dispositiu.

### 2.3. Acoblador direccional

Tal i com s'ha comentat anteriorment, aquets sistema necessita dos acobladors direccionals. La funció d'un d'ells és agafar una mostra del senyal que s'està transmetent, per tal de que el modulador I&Q l'atenueï i la desfasi, aquesta variació està controlada per les tensions de polarització, les quals són regulades pel convertidor digital-analògic. La funció del segon acoblador consisteix en sumar aquesta senyal i l'interferent rebuda per l'antena receptora. Després de fer varies proves amb diferents acobladors, es va optar per utilitzar el dispositiu ZFDC-10-5+ de *Mini-Circuits* (figura 8), ja que compleix amb les especificacions desitjades i el seu tamany no es massa gran, la qual cosa també representa un avantatge.

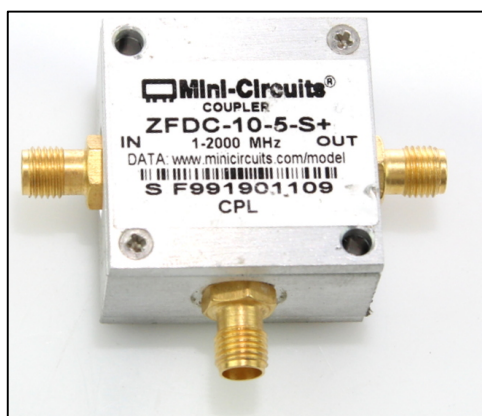


Figura 8. Acoblador direccional

Les característiques principals d'aquest dispositiu a la freqüència de treball mesurades són les següents:

Freqüència (GHz)	Pèrdues d'inserció (dB)		Acoblament (dB)
	IN-OUT	IN-CPL	
1.2	3	10	

Taula 4. Característiques principals mesurades del ZFDC-10-5-S+

### 2.4. Detector de potència

El dispositiu utilitzat és el ZX47-60+ de *Mini-Circuits*. Aquest es situarà a la sortida del segon acoblador direccional per tal de tenir una referència de quin és el valor d'atenuació que estem obtenint, aquest valor servirà per realimentar el sistema, prenent com a nou punt de referència el punt amb més tensió, equivalent a menor potència. Aquest valor s'obté gràcies a la placa *Arduino Mega* i mitjançant la interfície *Arduino IDE* serem capaços de realimentar el sistema. En la *figura 9* es pot observar quina és la funció característica d'aquest component.

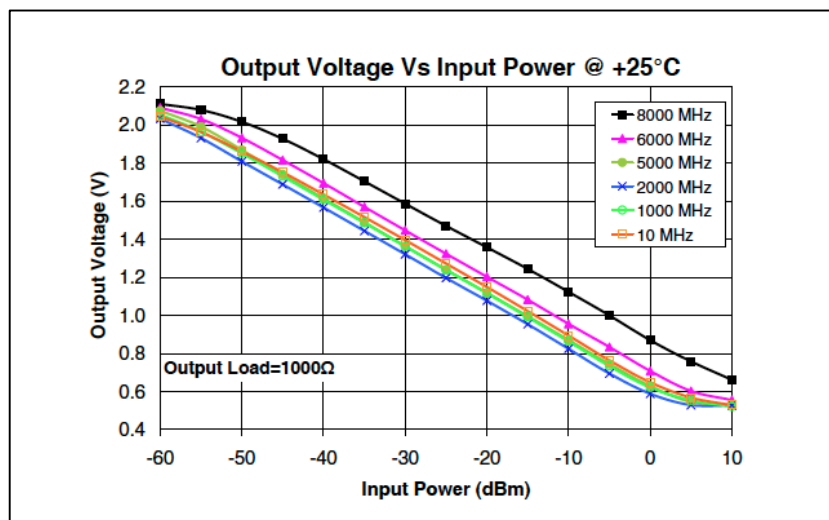


Figura 9. Característica del ZX47-60+

### 2.5. Regulador de tensió

El dispositiu utilitzat per tal de regular la tensió d'alimentació tan del modulador I&Q com del DAC, és el LM7805 de *Texas Instruments*. La utilitat d'aquest dispositiu és, tal i com indica el seu nom, regular la tensió d'entrada dels components i garantir que aquesta alimentació no variarà i, per tant, estarem respectant els marges de tensió d'alimentació segons les especificacions d'aquests dispositius (*taules 2 i 3*).

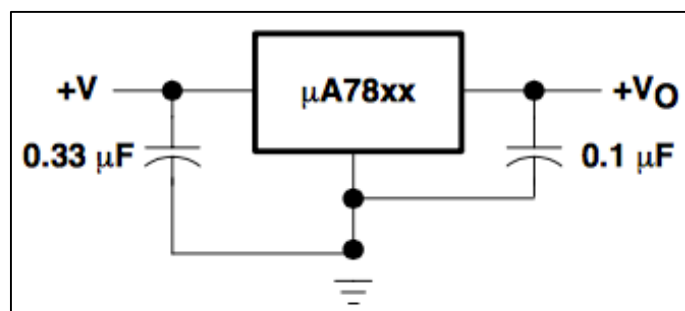


Figura 10. Estructura del regulador de tensió

### 3. Desenvolupament software del projecte

L'objectiu de cancel·lar l'acoblament entre antenes no es pot fer únicament amb disseny hardware. Necessitem, per tant, desenvolupar un programa amb una sèrie de funcions que ens permetin controlar el sistema per tal de localitzar les tensions de polarització del modulador I&Q que produeixen la màxima cancel·lació de la senyal acoblada entre antenes.

Tot l'entorn software desenvolupat es pot dividir en dos apartats.

El primer d'aquests ens ha de permetre controlar correctament la interacció entre les senyals del convertidor digital-analògic, per tal de poder enviar dades de manera adequada cap al modulador a fi d'obtenir una bona resposta a la sortida del modulador I&Q. Les funcions dissenyades en aquest aspecte són: *escriure* i *escriureIQ*. L'explicació detallada d'aquest codi el podem trobar a l'*annex A.2.1*.

Mentre que el segon és el que s'encarregarà d'executar l'algoritme de cercar la màxima cancel·lació, utilitzant les funcions anteriors i, a més es desenvolupen altres funcions: *buscant* i *algoritme\_busqueda*. El codi complet del sistema de cancel·lació el podem trobar a l'*annex A.2.2*.

#### 3.1. Algoritme per la correcta interacció entre modulador I&Q i DAC

Aquest codi ens permet enviar diferents valors de corrent des del DAC cap el Modulador I&Q. A partir d'aquest punt, gràcies a la xarxa de resistències es controlen les tensions de polarització que arriben a les entrades del modulador i, variant aquestes dues tensions tal i com s'ha explicat al capítol dedicat al hardware (*capítol 2*), es pot regular la potència de sortida del modulador.

La funció *escriure* és l'encarregada de generar la correcta sincronització de les senyals WRITE, SELEC, CLOCK i RESET, per tal de enviar correctament les dades, ja sigui cap a fase o quadratura. Cal tenir en compte que la sortida dels filtres d'interpolació, s'actualitza després de cada escriptura en quadratura seguida d'un flanc ascendent de rellotge.

Finalment, la funció *escriureIQ* és la clau per al correcte funcionament del sistema, degut a que el filtre d'interpolació és un filtre FIR de 43 coeficients, necessitem escriure el mateix valor 43 cops per tal de que a la sortida d'aquest, tinguem el valor desitjat.

Un punt que també s'ha de tenir en compte, és el fet de reiniciar la màquina d'estats per tal de començar, a partir d'aquest moment, amb el parellament de fase i quadratura. Mitjançant 2 o més escriptures en quadratura es força el reinici de la màquina d'estats del DAC.

Per tal de tenir una correcta visualització del que succeeix quan s'executa aquest codi, un cop es reinicia la màquina d'estats, ens situem en un punt conegut de fase i quadratura com ara 512 i 512, el qual implica situar-nos al punt (0,0) de l'analitzador de xarxes.

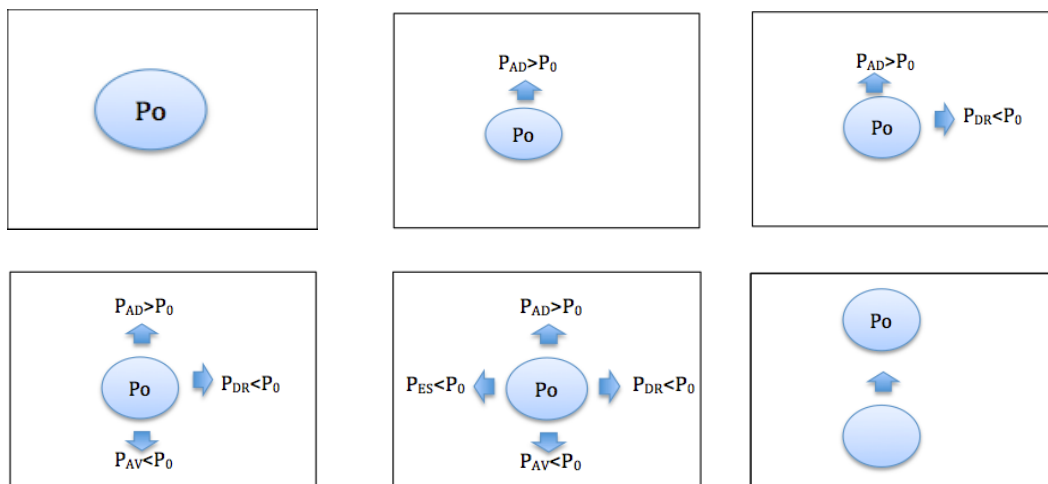
### 3.2. Algorisme de cerca de la màxima cancel·lació

Es dissenyen tres funcions encarregades de trobar la màxima cancel·lació: *buscant*, *escriureIQ* i *algorisme\_busqueda*. La funció *buscant* és l'encarregada de repetir l'algorisme depenent de si la mesura que estem obtenint mitjançant el detector de potència no és prou alta, cal recordar que segons la *figura 9* que una major atenuació implica una lectura major de tensió. La funció *escriureIQ*, controlada internament per *escriure*, és l'encarregada de controlar la sortida del DAC, provocar la variació de la potència de sortida del modulador I&Q i obtenir la lectura corresponent a la sortida del sistema complet.

Finalment, la funció *algorisme\_busqueda* és l'algorisme pròpiament. Aquesta pretén localitzar el mínim de potència utilitzant una espècie de mètode del gradient. Comencem definint un vector en el que es guarden una sèrie de valors equivalents a salts de tensió que es van fent cada cop més petits. Es comença pel salt major i quan es detecta un mínim es reduirà el salt escollint el següent element d'aquest vector, d'aquesta manera l'algorisme s'aproxima ràpidament cap al mínim.

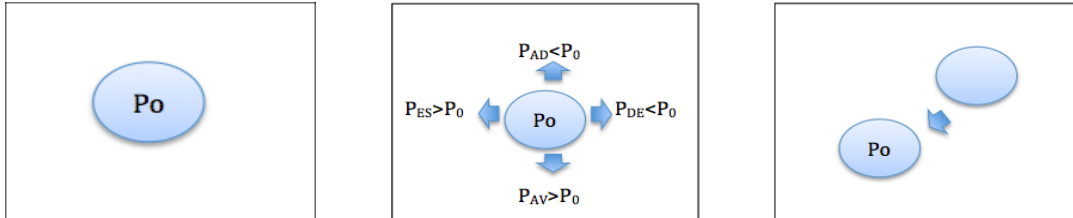
Després, s'ha d'escollir un punt aleatori en el mapa de tensions possibles on ha de començar el procés. Es fa d'aquesta manera ja que a la freqüència que treballem podem trobar diferents mínims relatius apart del mínim absolut. Si no ho fem d'aquesta manera, sinó que comencem des d'un punt fix i en aquest es localitza un mínim, la funció *buscant* detectarà que no és el valor de màxima atenuació i es repetirà el procés, entrant així en un bucle infinit.

Un cop localitzada la zona on ens trobem, es miren els punts contigus i es prenen mesures incrementant i reduint les tensions superiors i inferiors. Si només un d'aquests punts és major a l'original, el desplaçament es fa en aquella direcció, augmentant o disminuint la tensió del punt de referència, finalment aquest nou punt es guarda com a nova referència. A continuació es mostra una seqüència de figures que mostren aquest comportament de manera visual.



Figures 11, 12, 13, 14,15 i 16. Procés de cerca de l'algorisme

Si obtenim dos valors superiors a l'original, pot ser que un desplaçament diagonal ens estalviï una mesura. Aquest moviment només es farà sempre i quan la mesura que s'obtingui sigui superior a la resta de valors mesurats anteriorment.



Figures 17, 18 i 19. Realització d'una diagonal en el procés de cerca

Quan dintre d'un mateix salt de tensió es troba que tots els punts del voltant són inferiors, es redueix el salt de tensió i continua el procés. Si ja s'han fet tots els salts de tensió i estem amb el salt més petit, significa que hem trobat un mínim ja sigui absolut o relatiu. La funció *buscant* serà l'encarregada de distingir aquest punt.

Podria ser que l'algoritme passes diversos cops pel mateix punt amb el perill que això implica, bucles infinits. Per tal d'evitar aquests bucles, s'han de contemplar alguns casos on es para el procés sense haver trobat el punt de màxima cancel·lació.

Hi ha varies maneres possibles de parar el procés de cerca sense haver localitzat el mínim:

- Si s'han realitzat 6 salts de tensió i no s'ha aconseguit un nivell d'atenuació acceptable.
- Si es realitzen més de 10 iteracions i no s'ha aconseguit un nivell d'atenuació acceptable.

### 3.3. Realització de mapes d'atenuació

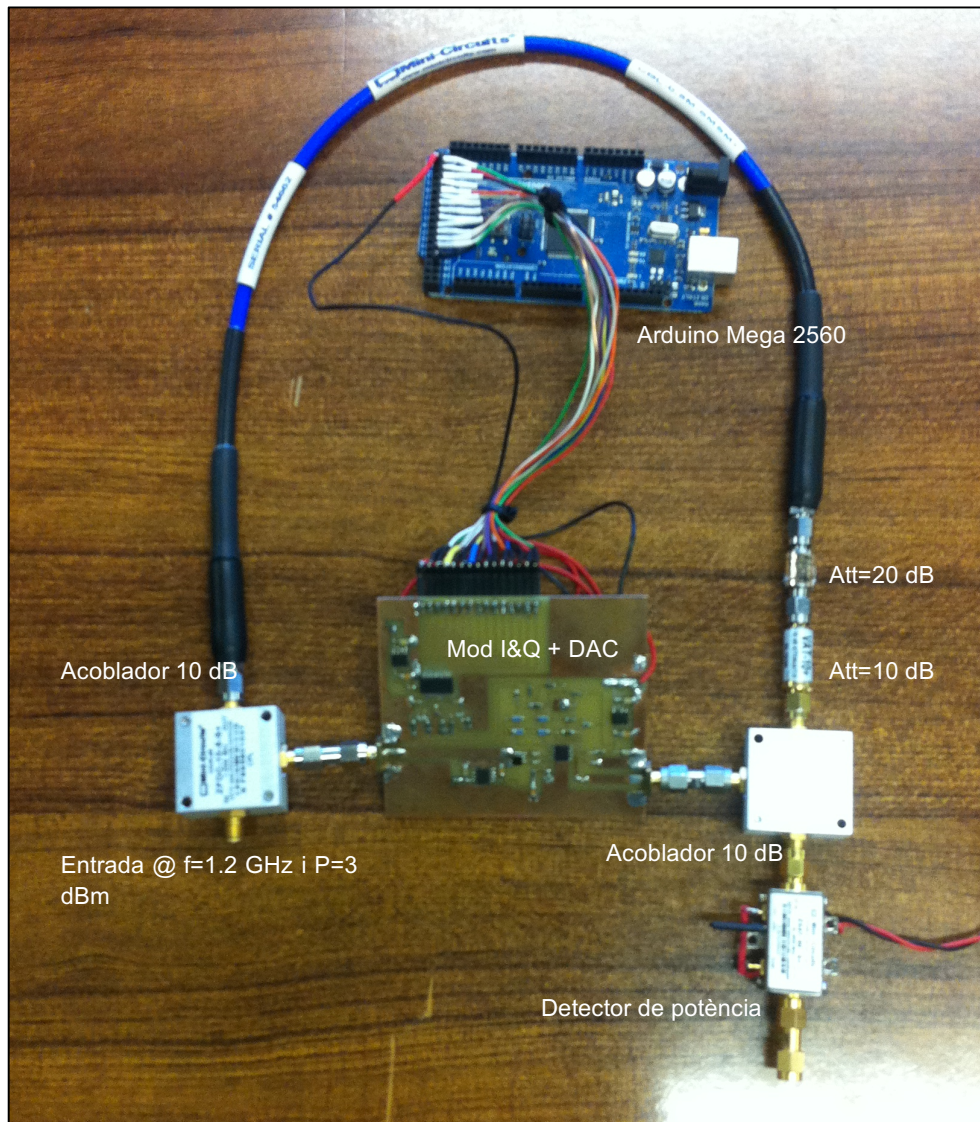
Ens agradaria conèixer quina és l'evolució de l'atenuació per a totes les tensions, amb aquest objectiu es pretén generar una imatge tridimensional (mapa d'atenuació) de la zona, el qual es generarà mitjançant *Matlab*.

A pesar de que les imatges no siguin tan precises que ens agradaria, bàsicament ens serveix per diversos motius:

- Observar el comportament de l'atenuació del nostre sistema en funció de les tensions de polarització generades a partir del convertidor digital-analògic.
- Esbrinar si el mínim cau dintre del rang de tensions amb les que s'està treballant.

#### 4. Mesures finals

Un cop desenvolupats tots els dispositius i el software necessari per tal d'aconseguir la màxima cancel·lació possible de la senyal interferent, comença el procés de presa de mesures per tal de comprovar la qualitat del sistema. El sistema utilitzat per tal de realitzar les mesures és el que es pot observar en la *figura 20*.



**Figura 20. Disseny del cancel·lador**

La *figura 20* mostra els dispositius dissenyats i seleccionats i les interconnexions reals. Es pot observar tot el que s'ha anat explicant al llarg d'aquest document: com s'agafa una mostra del senyal a transmetre gràcies al primer acoblador direccional per tal d'aplicar-li un procés d'atenuació i desfasament mitjançant el modulador I&Q. Aquestes variacions es produeixen gràcies a les tensions de polarització provinents del convertidor digital-analògic, així com el detector de potència a la sortida del sistema per tal d'obtenir el valor real de mesura detectada i la placa *Arduino Mega*, amb l'objectiu de controlar les tensions de polarització.

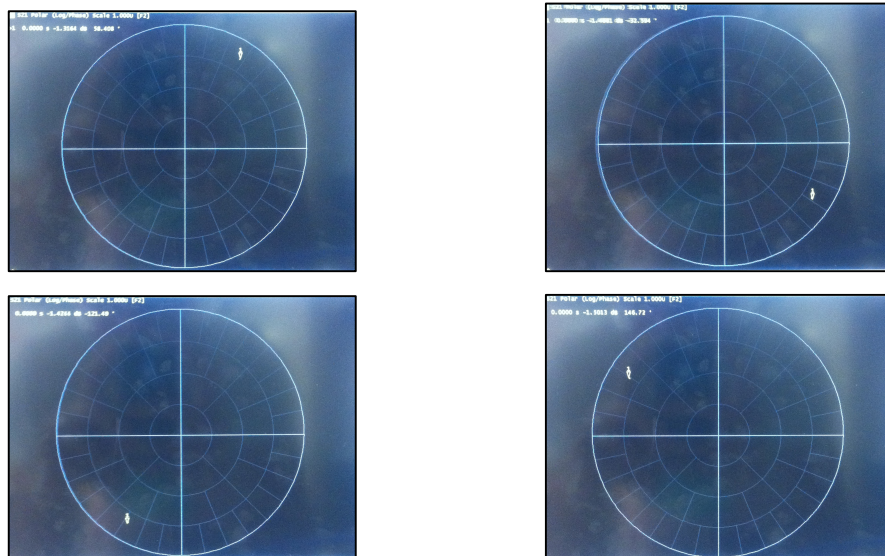
També es pot observar que en comptes de les antenes es disposa d'un cable amb atenuadors en sèrie, per simular senyal interferent amb una determinada potència.

#### 4.1. Resposta i resultats del sistema: modulador I&Q + DAC

Un cop acabat el procés de soldar tots els components es pretén comprovar la resposta del sistema. Per tal de fer les primeres proves, es desenvolupa la primera versió del codi (corresponent a l'*annex A.2.1*).

Amb aquest objectiu, es varia les tensions de polarització del modulador I&Q mitjançant el DAC per mirar si la senyal de sortida canvia. Per verificar-ho, s'utilitza l'analitzador de xarxes ja que ens permet veure l'evolució tan de fase com de quadratura de la senyal a la sortida del modulador.

En les figures següents es pot observar la capacitat de transmetre senyal amb diferent amplitud i fase, corresponent als eixos de fase i quadratura.



Figures 21,22,23 i 24. Variacions d'amplitud i fase a la sortida del modulador I&Q

Un cop verificat que som capaços de transmetre senyal en els quatre quadrants possibles, passem a fer les proves pertinents del codi complert, enfocat a obtenir la màxima cancel·lació possible.

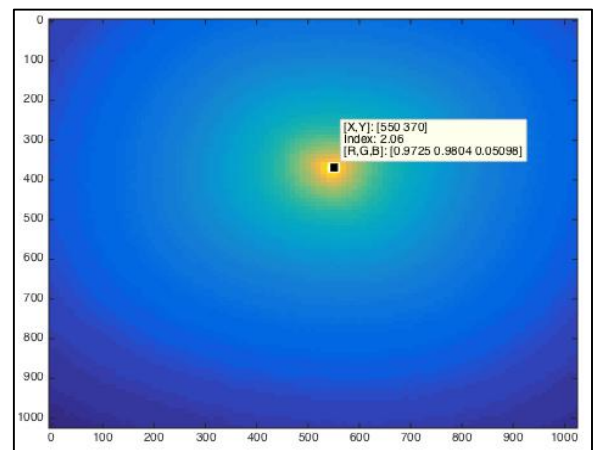
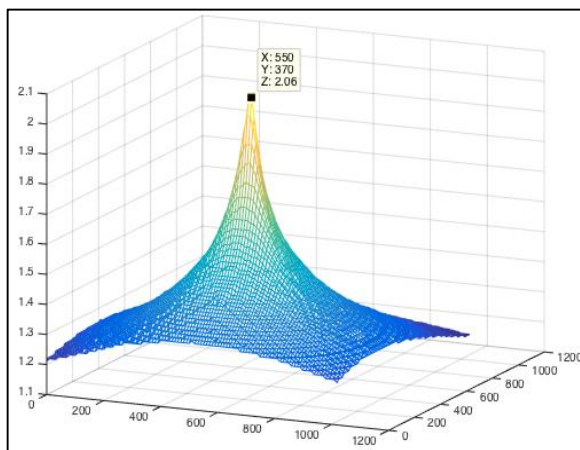


## 4.2. Resposta i resultats finals del cancel·lador de senyal interferent

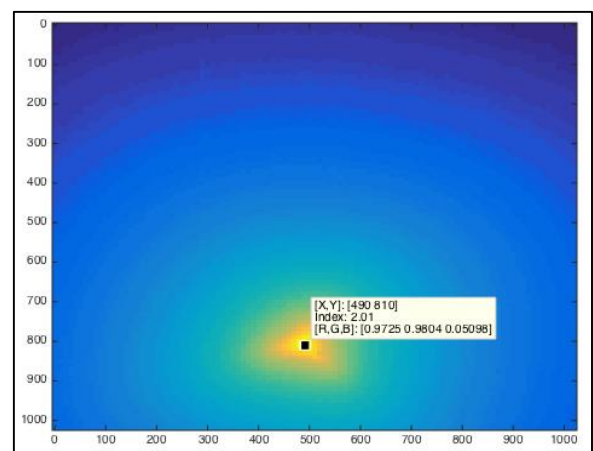
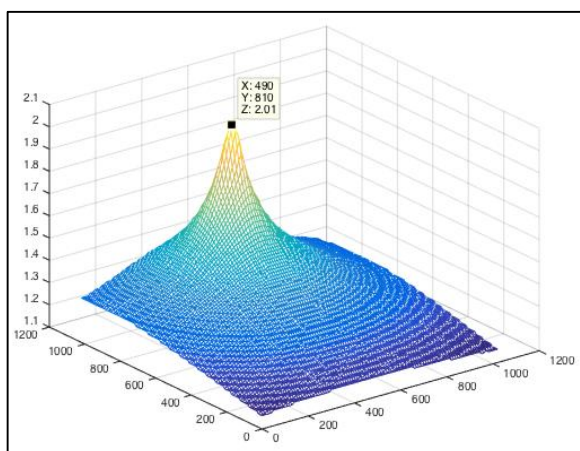
Les primeres proves es realitzen amb l'objectiu de comprovar si el nostre sistema és capaç d'assegurar un pic de potència a la sortida suficientment gran amb l'objectiu d'aconseguir la màxima atenuació possible. Per validar-ho, es desenvolupa la funció *comprovar-tots-els-valors-possibles* en *Arduino* que permeti comprovar la potència de sortida del modulador I&Q en funció de totes les combinacions del codi d'entrada del convertidor digital-analògic. El codi d'aquesta funció el podem trobar a l'*annex A.2.2*.

Amb l'objectiu esmentat anteriorment, es realitzen dues proves, en les quals es canviarà la longitud del cable equivalent amb l'atenuació que corresponent a la senyal interferent. El que s'espera obtenir és que els punts de fase i quadratura on es troba la mínima potència siguin diferents.

La resposta obtinguda amb el cable de menor longitud és la que es pot veure en les *figures 25 i 26*. En canvi, les *figures 27 i 28* corresponen a la resposta del sistema amb el cable més llarg.



**Figures 25 i 26. Rang possibles valors modulador amb el cable de menor longitud**



**Figures 27 i 28. Rang possibles valors modulador amb el cable de major longitud**

Tal i com es pot observar en les figures anteriors, els punts on obtenim el pic de potència són diferents, per tan el sistema es comporta de manera correcta. Per tal de tenir una referència sobre els valors que estem treballant, valors més clars implica menor potència i colors més foscos implica major potència.

Una dada molt interessant és el màxim ample de banda que som capaços de transmetre, en funció de la cancel·lació que es desitja obtenir. El procediment per adquirir aquesta dada és el següent: primer s'executa el codi per tal d'obtenir les tensions de polarització que generen la màxima cancel·lació i el valor d'aquesta. El codi corresponent a l'algorisme de cerca és a l'annex A.2.3. Un cop ha finalitzat el procés de cerca, es visualitza la sortida del detector de potència mitjançant l'analitzador d'espectres (figura 29) i, es porta a terme un escombrat freqüencial mitjançant el sintetitzador per tal d'observar que l'atenuació depèn de la freqüència a la que estem treballant.

Aquesta simulació es realitza amb una potència d'entrada de 3 dBm i una atenuació de 30 dBm, segons aquesta gràfica, som capaços d'obtenir una cancel·lació de 35 dB.

Es realitzen dues proves: la primera d'elles, corresponent al color blau, s'executa amb el cable que interconnecta els acobladors de major longitud. En canvi, la simulació de color negre correspon al cable de longitud més curta.

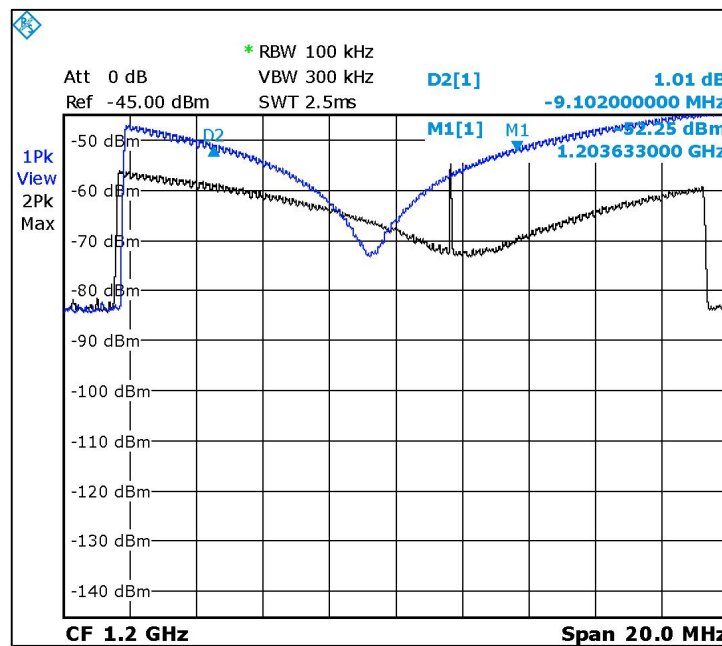


Figura 29. Escombrat freqüencial per obtenir l'ample de banda

Tal i com es pot observar, l'amplitud màxima no varia segons la freqüència, en canvi, si es vol garantir la mateixa cancel·lació de senyal en ambdós casos, veiem que l'ample de banda en el cas blau és d'aproximadament 9 MHz i, és més petit que en el cas negre. El paràmetre que controla aquest fet és la longitud d'ona. Com més semblant sigui la longitud entre aquests dos camins, millor ample de banda obtindrem. Per aquest motiu, si ens fixem en la figura 29, per a un mateix valor de cancel·lació l'ample de banda varia radicalment depenent, únicament, de la longitud del cable.

## 5. Pressupost

En aquest capítol avaluarem quin ha estat el cost aproximat del projecte, tenint en compte el preu dels components i les hores dedicades, aproximadament. En la taula següent (*taula 4*), disposem d'una llista dels components utilitzats, així com la quantitat utilitzada, l'encapsulat i el seu preu.

DISPOSITIU	QUANTITAT	FABRICANT	PREU (€-u)	ENCAPSULAT
AD8346 (Mod I&Q)	1	Analog Devices	9,81 [1-4]	Individual
AD9761 (DAC)	1	Analog Devices	14,27 [1-4]	Individual
TC1-1-13M+	1	Mini-Circuits	2,33	Individual
ZX47-60+	1	Mini-Circuits	96,01 [1-4]	-
ZFDC-10-5+	2	Mini-Circuits	90,67 [1-4]	-
LM7807 (Regulador)	3	*	0,23	Individual
Resistències de 634 $\Omega$	2	*	0,013	0805
Resistències de 100 $\Omega$	4	*	0,013	0805
Resistències de 250 $\Omega$	4	*	0,013	1206
Resistències de 510 $\Omega$	6	**	0,013	0805 i 1206
Resistències de 2 k $\Omega$	1	*	0,013	0805
Resistències de 0 $\Omega$	2	*	0,013	0805
Condensador de 0.1 $\mu$ F	4	*	0,019	0805
Condensador de 0.01 $\mu$ F	6	***	0,023	1206 i 0805
Condensador de 100 pF	5	*	0,04	0805
Condensador de 0.33 $\mu$ F	3	*	0,67	1206
Condensador de 3.3 pF	2	*	0,05	0805
Connector SMA	2	*	6,52	-
<b>Preu Total Components</b>			<b>71,52</b>	

Taula 5. Llistat de components utilitzats

\* Fabricant genèric

\*\* 4 (0805) i 2 (1206)

\*\*\* 3 per al transformador i 3 del circuit pròpiament

En la taula següent (*taula 6*), disposarem de quin és el cost aproximat degut a les hores dedicades al desenvolupament d'aquest projecte. Cal tenir en compte que s'ha fet una aproximació del nombre mig d'hores diàries dedicades (4h) i el total de dies laborables mensuals en que he estat treballat en el projecte.

MES	DEDICACIÓ (hores)	PREU / HORA* (€)	TOTAL MES
Setembre	44	8	352
Octubre	80	8	640
Novembre	80	8	640
Desembre	76	8	608
Gener	85	8	680
<b>Total (€)</b>			<b>2920</b>

\*Aquest preu és el mínim segons els convenis de pràctiques de l'ETSETB

**Taula 6. Hores i cost aproximat**

Finalment, a la taula següent disposarem del cost total del projecte:

<b>Cost Components</b>	71,52
<b>Cost Dedicació</b>	2920
<b>Total (€)</b>	<b>2991,52</b>

**Taula 7. Cost total**

## 6. Impacte ambiental-humà

En aquest capítol fem referència a l'impacte que pot causar el nostre sistema. A nivell ambiental no es considera que aquests components i el sistema complet tingui un impacte negatiu, però sí que el pot tenir a nivell humà.

En el nostre cas, degut a que estem utilitzant una atenuació equivalent (coneguda) a la senyal interferent en comptes de les antenes transmissora i receptora, el sistema es considera passiu ja que no s'està radiant senyal. Per tant, podem dir que el sistema dissenyat per cancel·lar aquesta senyal interferent no té cap impacte ambiental.

Per contra, si en comptes d'aquesta atenuació que simula l'acoblament entre antenes s'utilitzen les antenes dissenyades per al sistema complet del SAR, s'han de tenir una sèrie de restriccions:

En primer lloc, normalment els radars que operen en radio freqüències (RF) entre 300 MHz i 15 GHz generen CEM (camps Electromagnètics) i, aquests camps es caracteritzen per interactuar de diferent manera amb el cos humà.

Els camps RF per sota de 10 GHz i fins a 1 MHz, penetren els teixits exposats i produeixen calor degut a l'absorció d'energia. La profunditat de penetració depèn de la freqüència del camp i és major per a freqüències menors. Aquesta absorció dels camps pels teixits es mesura com una Tassa d'Absorció Específica (SAR)<sup>2</sup>. La unitat de mesura és de watts per quilogram (W/Kg). Es necessita, com a mínim, 4 W/Kg per tal de produir efectes adversos a la salut.

En segon lloc, no es pot superar la densitat màxima de potència per metre quadrat permesa per a la banda freqüencial utilitzada. Els límits d'exposició per als camps RF estan desenvolupats per organitzacions internacionals com ara la Comissió Internacional de Protecció contra la Radiació No Ionitzant (ICNIRP).

La fórmula que ens indica el valor de densitat mitjana de potència és la següent:

$$\text{Densitat mitja de potència} = f \text{ (MHz)}/200 \text{ [W/m}^2\text{]} \quad (6.1)$$

Tenint en compte que la freqüència d'operació del nostre sistema és de 1.2 GHz, això implica una densitat mitja de potència de 6 W/m<sup>2</sup>.

## 7. Conclusions i línies futures:

El sistema de cancel·lació de senyal interferent compleix els objectius que s'havien marcat a l'inici del projecte però amb uns matisos. Es produeixen cancel·lacions d'aquesta senyal, al voltant de 30 dB.

A més, s'ha verificat que el modulador I&Q atenua 2 dB la senyal d'entrada, per tant, només serem capaços de cancel·lar senyals interferents que no superin un cert nivell de potència.

Les proves que s'han realitzat s'han fet apart del sistema SAR. És a dir, no s'han utilitzat antenes, sinó que s'han utilitzat atenuadors per tal de simular un acoblament conegut i comprovar si el sistema és capaç de cancel·lar aquesta senyal interferent.

Un dels primers passos que s'ha de realitzar en el futur és intentar reduir el tamany de la placa dedicada al cancel·lador de senyal interferent per tal de reduir, encara més, el tamany del sistema.

Un altre punt a tenir en compte en línies futures és elegir uns components, bàsicament el DAC i modulador I&Q, diferents als utilitzats en aquest disseny per tal d'incrementar el rendiment del sistema.

El convertidor digital-analògic *AD9761* presenta grans dificultats a l'hora de programar-lo i, per aquest motiu, el codi de les funcions orientades a trobar la màxima cancel·lació es fa més i més llarg. Seria interessant realitzar modificacions en algunes de les operacions realitzacions amb l'objectiu d'integrar aquest sistema al global.

Posteriorment, el sistema SAR realitzarà la presa de mesures i s'hauran d'aplicar les correccions. Cal tenir en compte que les tensions de polarització poden variar lleugerament degut a factors com la temperatura o el pas del temps. Per aquest motiu, abans d'aplicar la correcció, s'ha de tornar a buscar les tensions de polarització que provoquen la màxima cancel·lació partint del valor original.

## **Bibliografia:**

- [1] Fernando Castán Baldellou (Director A.Aguasca Solé), “Cancelador de la señal reflejada en una antena en banda X para aplicaciones SAR”, PFC TSC ETSETB 2004
- [2] <http://www.analog.com>, AD9761 i AD8346 Analog Devices datasheet
- [3] <http://www.mini-circuits.com>, TC1-1-13M+ i ZFDC-10-5 Mini-circuits datasheet
- [4] <http://www.mouser.es>
- [5] <http://es.farnell.com>

## Acrònims:

1. SAR<sup>(1)</sup>: Radar d'apertura sintètica (**S**ynthetic **A**pertura **R**adar)
2. DAC: Convertidor digital-analògic (**D**igital to **A**nalog **C**onverter)
3. ICNIRP: Comissió Internacional de Protecció contra la Radiació No Ionitzant (**I**nternational **C**ommission on **N**on-**I**onizing **R**adiation **P**rotection)
4. SAR<sup>(2)</sup>: Tassa d'Absorció Específica (**S**pecific **A**bsortion **R**ate)