



Escola Politècnica Superior  
d'Enginyeria de Vilanova i la Geltrú

UNIVERSITAT POLITÈCNICA DE CATALUNYA

# PROJECTE FI DE CARRERA

## *EPSEVG*

**TÍTOL:** Amplificació d'àudio en classe D

**AUTOR:** Pere Ràfols Soler

**TITULACIÓ:** Enginyeria Tècnica en Telecomunicacions especialitat en Sistemes electrònics

**DIRECTOR:** Domingo Biel Solé

**DEPARTAMENT:** Enginyeria electrònica

**DATA:** Juny 2007

**TÍTOL: Amplificació d'àudio en classe D**

**COGNOMS: Ràfols Soler**

**NOM: Pere**

**TITULACIÓ: Enginyeria Tècnica Telecomunicacions**

**ESPECIALITAT: Sistemes electrònics**

**PLA: 1995**

**DIRECTOR: Domingo Biel Solé**

**DEPARTAMENT: Enginyeria electrònica**

**QUALIFICACIÓ DEL PFC**

**TRIBUNAL**

PRESIDENT

SECRETARI

VOCAL

DATA DE LECTURA:

Aquest Projecte té en compte aspectes mediambientals: [ ] Sí [x] No

## PROJECTE FI DE CARRERA

### RESUM (màxim 50 línies)

Amplificar és el procés d'augmentar l'amplitud d'un senyal. Existeixen diferents mètodes per amplificar àudio. Cadascuna d'aquestes tècniques aporta els seus avantatges i inconvenients, no obstant l'evolució tecnologia fa que cada dia estiguem més a prop de l'amplificador ideal. L'amplificador en classe D és una de les tècniques més pioneres que permet augmentar el rendiment energètic de l'amplificador a nivells molt superiors respecte les altres tècniques d'amplificar.

L'amplificador en classe D és un convertidor de potencia commutat per la qual cosa el seu funcionament és basa en la modulació per amplada de polsos. Donat un senyal d'àudio per amplificar, aquest és modulats. Tot seguit el convertidor de potència amplifica el senyal modulats. Un filtre reactiu és l'encarregat de fer la demodulació de l'ona amplificada per tal d'extreure el senyal d'àudio el qual ja pot ser injectat a l'altaveu.

Per millorar les especificacions de l'amplificador i fer-lo més robust a perturbacions externes és necessari un control en llaç tancat. El controlador pren una mostra de la sortida i l'adequa per comparar-la amb l'entrada obtenint així l'error que és comet en amplificar. Un cop es té l'error el controlador ha d'actuar per tal de minimitzar-lo obtenint així una amplificació el millor possible.

L'amplificador en classe D és una bona alternativa a les tècniques clàssiques d'amplificació ja que aporta grans avantatges des del punt de vista energètic.

### Paraules clau (màxim 10):

Classe D	Amplificador	Àudio	Freqüència commutació
Commutat	Modulació PWM		

## Índex

<b>1</b>	<b><i>Introducció i objectius</i></b>	<b>1</b>
<b>2</b>	<b><i>L'estat de l'art</i></b>	<b>4</b>
2.1	L'amplificació	4
2.2	Diferents mètodes d'amplificar	5
<b>3</b>	<b><i>Amplificador en classe D</i></b>	<b>10</b>
3.1	Etapa de potència	10
3.2	Estratègia de commutació	15
3.3	Circuit de control	19
3.4	No idealitats de l'amplificador en classe D	22
3.5	Aplicacions	24
<b>4</b>	<b><i>Disseny de l'etapa de potència</i></b>	<b>26</b>
4.1	Pont de MOSFETS	26
4.2	Filtre reconstructor	29
4.3	Disseny del driver	35
4.4	Estratègia de commutació	47
<b>5</b>	<b><i>Disseny del control</i></b>	<b>50</b>
5.1	Disseny del modulador PWM	50
5.2	El preamplificador de test	55
5.3	Obtenció del model de la carrega en Matlab	70
5.4	Diagrama del control per tensió	87
5.5	Control per tensió amb xarxes de compensació	91
5.6	Implementació d'un control	98
5.7	Alimentació	112
<b>6</b>	<b><i>Muntatge de l'amplificador en classe D</i></b>	<b>116</b>
6.1	Circuit de Potència	116

6.2	Preamplificador de test	119
6.3	Circuit de Control	120
6.4	Amplificador en classe D	120
7	<i>Conclusions i perspectives</i>	127
8	<i>Bibliografia</i>	129
8.1	Bibliografia bàsica	129
8.2	Referències	129
9	<i>Annex</i>	131
9.1	Esquemes	131
9.2	Fotolits per a la construcció de PCB's	134
9.3	Fulls de característiques tècniques	137

# Capítol 1

## Introducció i objectius

## 1 Introducció i objectius

Avui en dia resulta freqüent l'ús de paraules com reproductor de mp3, iPod, telèfon mòbil o ordinador portàtil totes elles referents a aparells destinats a realitzar la seva tasca i a la vegada ser el més petit i lleuger possible ja que han de ser fàcilment transportables. Tots aquests aparells detallats, tenen quelcom en comú, tots ells disposen d'algun sistema que permet escoltar música.

Per tal de poder reproduir àudio sempre es fa necessari un altaveu, sigui en forma d'auricular o de caixa. Es tracta de transmetre la informació d'àudio a l'aire per que aquest la transporti en forma d'ona sonora per ser escoltada. A l'hora d'entregar la senyal d'àudio sobre l'altaveu es fa imprescindible l'ús d'un amplificador de potència, ja que si no l'altaveu no seria capaç de vibrar el suficient per transmetre el so, o ho faria amb potència menyspreable.

Un amplificador d'àudio és un circuit de potència i per tant un dels seus paràmetres més importants a tenir en compte és el rendiment energètic. L'evolució en les tècniques d'amplificació ha permès augmentar considerablement el rendiment cosa que a la vegada millora el comportament tèrmic i redueix el consum energètic del dispositiu. L'amplificador en classe D és el màxim exponent en eficiència energètica ja que està basat en convertidors de potència commutats.

Aquesta millora permet fabricar els amplificadors més eficients necessaris per els diversos aparells portàtils. El resultat és la reducció de tamany i pes dels amplificadors que contribueix a fer cada dia els aparells més petits. Una altre millora en els aparells portables és que també s'optimitza el consum de les bateries fent que aquestes tinguin més autonomia gràcies a la millora dels circuits de potència.

Darrerament s'està treballant en una nova aplicació dels nous mètodes d'amplificació, la sonorització de grans espais, ja que la classe D permet arribar a potències molt elevades amb un mínim consum. Aquest treball es centrarà en els amplificadors de classe D per a aplicacions de alta potència. Actualment podem trobar ja alguns d'aquests amplificador instal·lats en cotxes i degut a les seves bones característiques teòriques, pot ser molt interessant perfeccionar-los fins poder-los aplicar en altres entorns on es requereixi més potència. Cal dir que alguns fabricants de etapes de potència per sonorització professional, ja han començat a posar ala venda el seus amplificadors en classe D amb potències de l'ordre dels 500 W i un reducció de tamany i pes

considerable respecte els seus equivalents en classe AB.

En aquest document es dissenyarà un amplificador en classe D de entre 50 i 100 W de potència, per tal de comprendre'n el seu funcionament així com les dificultats tecnològiques del sistema. Finalment caldrà valorar si aquesta tècnica de amplificació resulta una bona alternativa a les tècniques clàssiques i quines millores aporta.

En aquest projecte es començarà explicant el concepte d'amplificació així com les principals tècniques usades per amplificar àudio per tal de situar l'amplificador en classe D dins del seu marc tecnològic. Tot seguit s'estudiarà de forma més detallada el funcionament d'un amplificador en classe D genèric. La segona part del projecte correspon al disseny d'una amplificador en classe D. Aquest disseny s'ha descompost en tres capítols, primer és dissenyarà la etapa de potència, seguidament el control i per acabar s'explica com s'ha muntat l'amplificador a nivell pràctic.



# **Capítol 2**

## **L'estat de l'art**

## 2 L'estat de l'art

En aquest apartat s'explicaran els fonaments de l'amplificació i els principals mètode d'amplificar per tal de definir un entorn per la classe D.

### 2.1 L'amplificació

Amplificar consisteix en el procés de augmentar l'amplitud d'una ona. Amplificar és un mot molt genèric i per tant el trobem utilitzat en gran diversitat de camps de coneixement. Per tal de concretar més la definició d'amplificador ens centrarem en l'amplificació aplicada a ones sonores.

En amplificar una ona sonora el que es pretén és augmentar la seva intensitat acústica, dit més vulgarment, apujar el volum. L'amplificació no actua directament sobre la ona sonora, sinó sobre el senyal elèctric en el qual ha sigut codificada la ona sonora que es vol amplificar.

En àudio, igualment que en moltes altres disciplines, és fa distinció entre dos tipus d'amplificadors. Els amplificadors de potència i els preamplificadors.

Els preamplificadors normalment són amplificadors de tensió ja que tenen un gran guany en tensió i un guany menyspreable en corrent. Aquest preamplificadors, també anomenats previs, augmenten l'amplitud en tensió del senyal d'àudio connectat a la seva entrada. Aquest procés és necessari ja que els senyals d'àudio són d'una amplitud molt feble, de l'ordre de milivolts, de manera que és impossible excitar les entrades de les següents etapes sense amplificar prèviament el senyal. El guany d'aquests preamplificadors pot arribar a ser de fins uns 60 dB en cas de senyals molt dèbils com les d'un micròfon. No obstant la potència del senyal no es significativament elevada en un previ (preamplificador) ja que la impedància d'entrada de la següent etapa és sempre molt elevada, de manera que el corrent que circula en el previ és de molt poca amplitud i per tant la potència no es veu gaire amplificada.

Un cop ja tenim els nivells òptims de tensió podem passar a l'etapa de potència. L'amplificador de potència no té un guany en tensió gaire significatiu, moltes vegades ni tan sols té guany en tensió. La principal funció d'aquesta etapa és reproduir la senyal sobre la carrega de l'altaveu la qual és de molt baixa impedància (entre 4 i 8  $\Omega$ ) de manera el corrent necessari pot ser considerable. Així doncs, l'amplificador de potència ha de ser capaç d'entregar un gran corrent i per tant ha de suportar també grans potències respecte del previ.

En resum, l'amplificació en àudio consisteix en augmentar l'amplitud d'una senyal per tal de poder-la escoltar amb un altaveu. Per aconseguir-ho cal amplificar la tensió d'aquest senyal fins a un nivell òptim fent us d'un preamplificador. Finalment cal usar un amplificador de potència per poder donar a l'altaveu tot el corrent necessari per que aquest reproduïxi el senyal d'àudio a la potència desitjada.

## 2.2 Diferents mètodes d'amplificar

En aquest apartat es detallen els principals mètodes d'amplificació explicant els aspectes bàsic i propietats de cadascun.

### 2.2.1 Amplificador de classe A

L'amplificador en classe A és el més lineal conegut fins el moment i per tant dona un nivell de distorsió harmònica pràcticament nul [1]. El seu funcionament és basa en el principi d'amplificació d'un transistor o una vàlvula, per la qual cosa requereix estar polaritzat en zona lineal de forma permanent.

El problema d'aquest sistema rau en el fet de mantenir el transistor en zona lineal encara que no existeixi cap senyal a amplificar, implica una circulació de corrent constant a través dels transistors. Aquesta corrent continua i permanent no pot ser entregada a l'altaveu ja que no conté informació d'àudio i a més podria danyar la bobina de l'altaveu, és per això que és freqüent trobar varis condensadors de desacoblament de continua en aquests amplificadors. Observar en la Figura 2.2.1 el condensador de desacoblament de continua esmentat, C3.

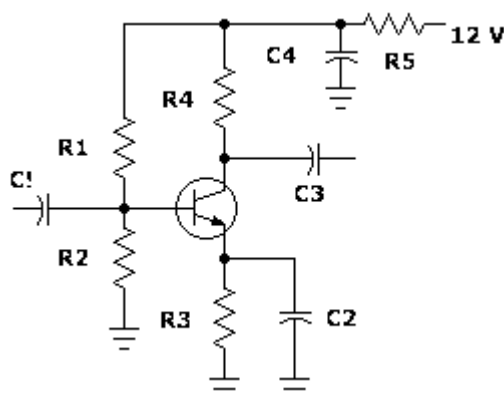


Figura 2.2.1 Amplificador en classe A

Del corrent de polarització se'n deriva el problema més greu d'aquests amplificadors, el baix rendiment energètic. El fet de no permetre que tota l'energia provinent de la font de corrent vagi contra l'altaveu bloquejant-ne la component continua amb el condensador de sortida (desacoblament) fa que la major part de potència consumida pel dispositiu sigui dissipada en forma de calor, és a dir, perduda. La seva eficiència energètica teòrica es de l'ordre del 50%.

Tots els problemes d'aquest amplificador afecten en la seva mida, cost i pes. No obstant presenta una qualitat de so excel·lent sempre que sigui viable la seva implementació, resulta útil la seva aplicació en amplificació de petites senyals com ara preamplificadors o equalitzadors.

### **2.2.2 Amplificador de classe B**

Observades les limitacions del amplificador en classe A, és proposa un nou model, la classe B. La classe B polaritza els transistors en el seu punt límit entre la regió de tall i la regió lineal garantint que no circularà corrent en absència de senyal d'àudio. Així doncs, soluciona el problema del corrent permanent sobre els transistors augmentant el rendiment energètic fins un 80% teòric.

En un amplificador classe B apareix un nou problema que el fa pràcticament inaplicable en àudio. Com que els transistors, per la seva limitació física, no poden canviar d'estat de forma instantània, apareix la coneguda distorsió d'encreuament que augmenta el THD (distorsió harmònica total) a nivells no tolerables en àudio.

### **2.2.3 Amplificador de classe AB**

Consisteix en un model híbrid entre classe A i B aprofitant les millors característiques de cadascun. Es polaritzen els transistors en la zona límit entre tall i regió lineal, de manera que una petita senyal ja portarà a la zona lineal ràpidament eliminant així la distorsió d'encreuament.

Així doncs, els amplificadors en classe AB són casi tan eficients com els de classe B i tenen una THD semblant als de classe A. L'amplificació en classe AB constitueix una bona solució i ha sigut en els darrers anys el mètode més usat en el camp de l'àudio [2].



**Figura 2.2.2** Amplificador en classe AB

En la Figura 2.2.2 es mostra un amplificador de classe AB d'uns 175 W de potència RMS, observar les grans dimensions dels radiadors disposats per dissipar les pèrdues tèrmiques del sistema.

#### **2.2.4 Amplificador de classe D**

Representen un complet canvi de mentalitat en el disseny d'amplificadors. Fins no fa gaire la única forma d'aconseguir una amplificació era fer treballar els dispositius en una regió lineal poden definir un guany, el pendent de la corba. El principi de funcionament de la classe D implica que els transistors mai poden estar en zona lineal.

En classe D l'estat dels transistors es va alternant entre tall i saturació actuant talment com si fos un interruptor commutant a velocitat elevada. Un amplificador en classe D només té alguns estats possibles de tensió de sortida, és a dir no pot representar la ona del senyal d'àudio, no obstant gràcies a un filtre reconstructor podem recuperar la informació desitjada.

Aquest amplificador basa el seu funcionament en un modulador d'amplada de polsos (PWM) el qual té la funció de codificar la informació d'àudio tal que aquesta pugui ser amplificada sense recórrer a la zona lineal dels transistors la qual cosa suposaria grans pèrdues tèrmiques. Cal dir també que existeixen altres tècniques, com el control per histèresis, que també permeten codificar la informació d'àudio en alguns nivells de tensió. No obstant, la tècnica més estesa en aquests amplificadors és la modulació en amplada de polsos.

Gràcies a aquest innovador principi de funcionament, que més endavant s'explicarà amb més detall, la classe D permet assolir un rendiment teòric del 100% i una THD teòrica del 0%. Limitacions tecnològiques fan que aquest paràmetres tan elegants no s'assoleixin en la realitat, però s'estan fent grans progressos [2]. A la Figura 2.2.3 es mostra un mòdul amplificador en classe D de 400 W. La placa d'aquest mòdul no mesura ni 20 cm i com es pot observar els radiadors són mínims. Si comparem les dimensions i potència de la Figura 2.2.2 amb la Figura 2.2.3, veiem les grans avantatges que aporta aquesta tecnologia en quan a rendiment i espai.



**Figura 2.2.3** Amplificador en classe D

# **Capítol 3**

## **Amplificador en classe D**

### 3 Amplificador en classe D

En aquest capítol es presentarà l'amplificador en classe D centrant-se en el seu funcionament bàsic, les pèrdues de rendiment energètic, la distorsió i les seves aplicacions.

Per tal d'entendre un amplificador en classe D, és necessari que sigui estudiat en dos apartats independents, "circuit de potència" i "circuit de control" ja que es tracta d'un circuit de potència basat en tecnologia commutada.

L'electrònica commutada es va crear buscant el millor rendiment energètic dels circuits de potència i a la vegada va millorar altres aspectes d'aquests circuits. La idea bàsica per millorar l'eficiència dels sistemes es basa en evitar les regions lineals dels dispositius, de manera que el circuit deixa de ser lineal i cal aplicar noves tècniques d'anàlisi. El fet d'usar els dispositius en regió lineal facilita el disseny, no obstant un dispositiu en aquesta regió té un comportament tèrmic semblant al d'una resistència dissipant calor per efecte Joule. L'electrònica commutada evita aquesta regió de treball a canvi de dotar el sistema d'un precís control capaç de fer lineal un sistema que en principi no ho és.

El control d'un amplificador en classe D és basa en la modulació per amplada de pols (PWM) o el control per histèresis. Un cop feta la amplificació del senyal modulat és necessari fer la demodulació amb un filtre pas baix per eliminar les components d'alta freqüència recuperaran així el senyal d'àudio [3].

#### 3.1 Etapa de potència

El circuit de potència d'un amplificador en classe D té els mateixos blocs que qualsevol sistema commutat. Disposa de tres seccions; els commutadors, els drivers i el filtre reconstructor.

##### 3.1.1 Els commutadors

Són els principals elements encarregats de l'amplificació. Estan constituïts per un pont de transistors MOSFET encarregats de copiar a la seva sortida la senyal provinent del controlador, però variant-ne l'amplitud. Suposant un control realitzat en tecnologia TTL (digital de 0 a 5 V) a la sortida dels commutadors veurem la mateixa forma d'ona, però amb una amplitud tan gran com la tensió proporcionada per la font d'alimentació.



### 3.1.2 Els drivers

Per la topologia del circuit, resultaria pràcticament impossible fer commutar el MOSFET sense la presència del driver ja que la tensió de sortidor del MOSFET depèn de la senyal a amplificar. El driver és situa entre la sortida del control i la porta de cada transistor de potència per garantir que el MOSFET commuti quan el controlador ho requereixi. Per aconseguir el seu objectiu el driver ha de donar la tensió suficient en cada situació a la porta dels MOSFET.

Degut a que el pas de regió de tall a saturació del MOSFET a la pràctica no és immediat cal un sistema de protecció per evitar curtcircuits en els transistor, fet que els destruiria. El driver és l'element idoni per implementar aquesta protecció coneguda com a temps mort. El temps mort consisteix en afegir un petit retard en cada commutació garantint que dos MOSFETS complementaris no condueixin al mateix temps [4]. Més endavant veurem els problemes que es deriven d'aquest sistema de protecció.

### 3.1.3 El filtre reconstructor

La forma d'ona que es té a la sortida del pont de MOSFETS és de l'estil de la senyal quadrada mostrada en la **¡Error! No se encuentra el origen de la referencia..** L'ona triangular correspon al generador de senyals triangulars del PWM i es veurà amb més detall en l'apartat de control. La senyal sinusoidal és un exemple de senyal que es vol amplificar.

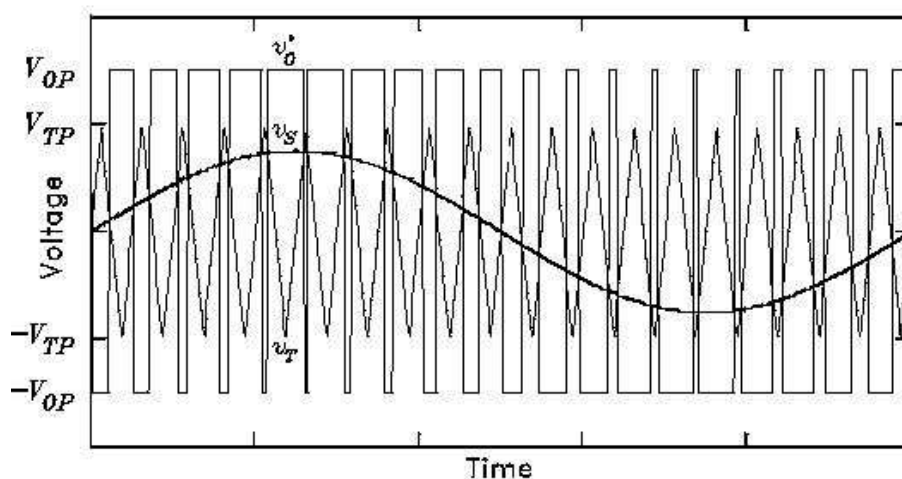


Figura 3.1.1 Formes d'ona en un amplificador en classe D bàsic

Fent un anàlisi per Fourier del senyal quadrat (modulat en amplada de polsos) de la **¡Error! No se encuentra el origen de la referencia..**1 obtenim que aquest presenta infinits harmònics. El

primer harmònic és a la freqüència del senyal a amplificar (la senoide en la **¡Error! No se encuentra el origen de la referencia.**) mentre que la resta són conseqüència del sistema no lineal que representa la electrònica commutada.

Extrapolant l'anàlisi freqüencial al rang audible (de 20Hz a 20KHz) obtenim un espectre semblant al de la **¡Error! No se encuentra el origen de la referencia.** o podem veure tots els possibles harmònics d'un senyal d'àudio juntament amb els harmònics de la freqüència de commutació [4].

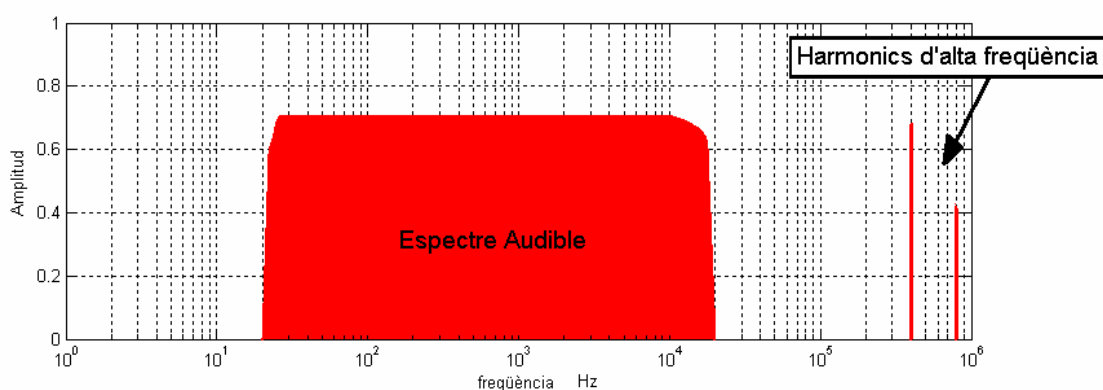


Figura 3.1.2 Espectre d'un senyal PWM

Un cop entès l'espectre del senyal de sortida dels MOSFET, resulta fàcil fer-se a la idea que cal un filtre reconstructor per donar a l'altaveu el senyal d'àudio desitjat. Aplicant un filtre pas baix a la sortida del pont de MOSFETs rebutjarem totes les components d'alta freqüència quedant-nos només amb el que és àudio. Aquest filtre ha de ser completament reactiu per tal de no introduir pèrdues. La opció més bàsica pel disseny d'aquest filtre és un LC (bobina i condensador) pas baix amb caiguda de 40 dB/dec. El filtre no podrà eliminar completament tots els harmònics d'alta freqüència del senyal recollit dels MOSFETs per la qual cosa apareixerà sempre un arriestat. Aquest arriestat no resulta problemàtic ja que la seva component freqüencial més important està a la freqüència de commutació i per tant es troba molt lluny del rang audible. D'altra banda, l'altaveu també actua com a filtre rebutjant encara més aquesta component d'alta freqüència [5].

Explicats els tres elements que formen l'etapa de potència, els relacionarem tots tres contraposant les dues topologies possibles per veure el funcionament global del circuit de potència. Aquestes dues topologies són les de pont complet (full bridge) i les de mig pont (half bridge). Tot seguit s'expliquen en detall aquestes dues topologies.

### 3.1.4 Topologies del pont de MOSFETs

La topologia és la forma en que es connecten els diferents elements d'un circuit, en aquest cas els MOSFETs de potència. Per un amplificador en classe D podem utilitzar una de les següents topologies.

#### 3.1.4.1 Etapa en mig pont (Half-Bridge)

Consta de dos transistors de potència i la carrega (altaveu) referida a massa. En la **¡Error! No se encuentra el origen de la referencia.**3 veiem un esquema bàsic d'aquesta topologia. El funcionament és basa en que Q1 i Q2 actuen de forma complementaria, és a dir, quan un esta en saturació l'altre esta en tall. Així sobre el filtre reconstructor sempre tindrem una tensió de +Vdd o -Vss segons l'estat dels transistors, reflex del senyal PWM. Com ja s'ha vist el filtre connectat entre ambdós MOSFET extraurà l'harmònic fonamental recuperant la informació d'àudio en l'altaveu. Observar que la tensió màxima que hi haurà sobre l'altaveu serà la d'alimentació.

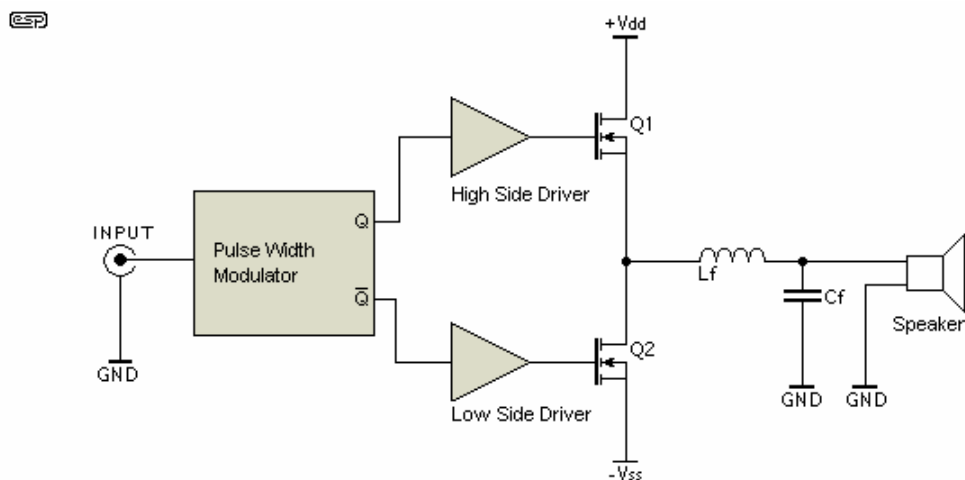


Figura 3.1.3 Topologia en mig pont

### 3.1.4.2 Etapa en pont complet (Full-Bridge)

Està compost per quatre transistors MOSFET de potència de manera que la carrega queda flotant i per tant es fa necessària la presència de d'un filtre reconstructor simètric. Podem fer un símil amb el muntatge de mig pont, ja que de fet el muntatge a pont complet consta de dos muntatges a mig pont actuant de forma simètrica. La **referencia.4** ens mostra l'esquema bàsic d'aquesta topologia. Els transistors commuten en aspa, es a dir quan Q1 i Q4 estan en saturació Q2 i Q3 estan en tall. Així la tensió màxima en l'altaveu es el doble que en el cas de half bridge i per tant la potència d'aquesta topologia és quatre vegades superior.

El principal problema d'aquest muntatge és la complexitat i que les pèrdues és dupliquen pel fet de tenir més transistors. No obstant les pèrdues de commutació es poden minimitzar estudiant una bona tècnica de commutació.

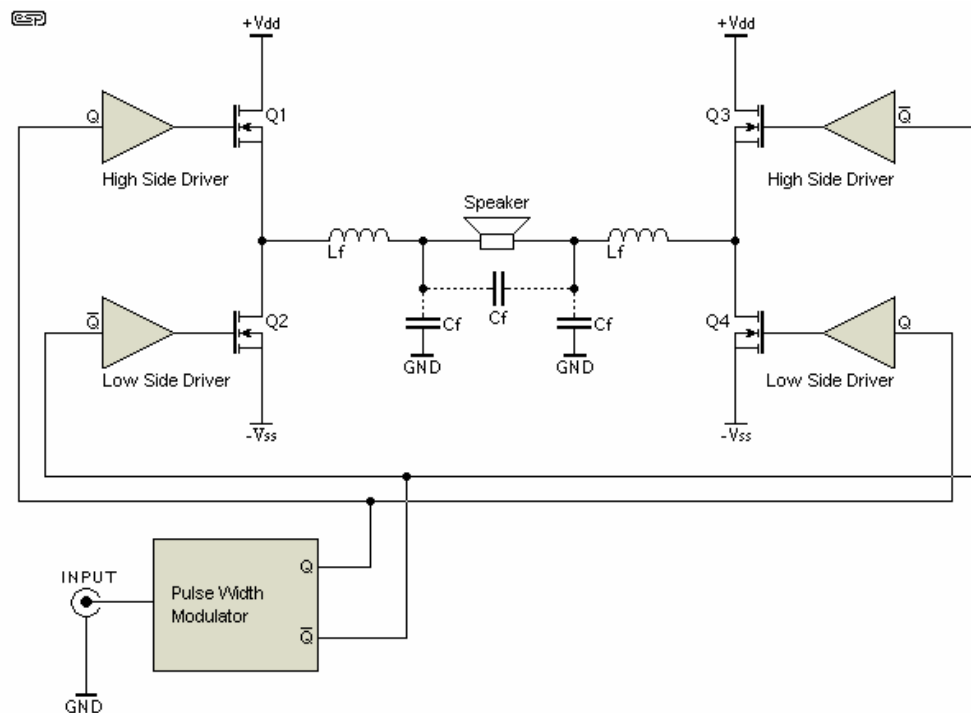


Figura 3.1.4 Muntatge en pont complet

### 3.2 Estratègia de commutació

Un amplificador en classe D és un circuit electrònic commutat, per la qual cosa abans de procedir en el disseny és imprescindible establir quina serà la tècnica de commutació a emprar.

La estratègia de commutació es defineix com la seqüència d'estats que han d'anar adquirint els commutadors dins d'un període de la freqüència de commutació. El disseny d'una estratègia de commutació ens obliga a adequar tan el control així com la planta a la tècnica escollida.

En aquest apartat s'explicaran algunes tècniques de commutació possibles per a l'amplificació en classe D.

#### 3.2.1 Commutació en mig pont

En etapes de potència en mig pont només podem commutar d'una manera. Els commutadors han de variar de forma complementària tal que quan un estigui en conducció l'altre ha d'estar en tall. D'aquesta manera l'ona de sortida és idèntica a l'ona en PWM a amplificar, però amb amplitud variada fins a assolir les tensions de la font d'alimentació. En la **¡Error! No se encuentra el origen de la referencia.** es mostra una etapa en mig pont.

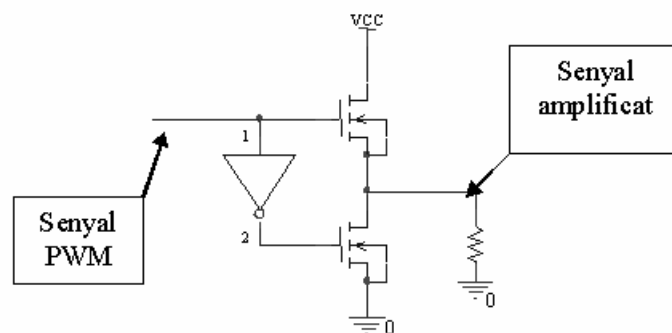


Figura 3.2.1 Topologia bàsica en mig pont

Amb aquesta topologia podem aconseguir els dos estats que es mostren en la **¡Error! No se encuentra el origen de la referencia.** Vegem com quan el MOSFET superior (el que connecta a  $V_{cc}$ ) és troba en "ON" la tensió sobre la càrrega es  $V_{cc}$ , mentre que quan el MOSFET inferior es troba en conducció la càrrega és troba a tensió nul·la. Aquesta etapa només ens permet usar un modulador, és a dir, només podem realitzar modulació PWM a un nivell per la qual cosa la seva THD no és la més optimitzada.

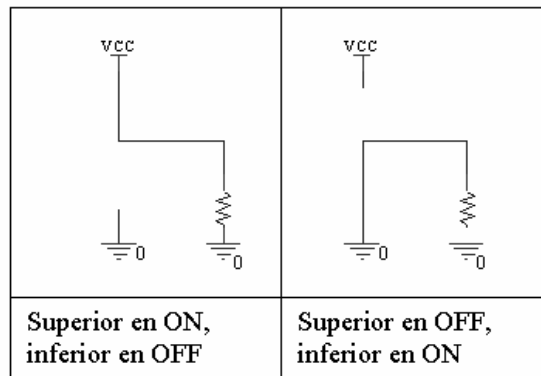


Figura 3.2.2 Possibles estats en commutar

### 3.2.2 Commutació en pont complet

Existeixen diverses tècniques de commutació en pont complet. Cada tècnica aporta diferents avantatges. Per tal d'explicar amb comoditat dues de les tècniques prendrem com a referència la **¡Error! No se encuentra el origen de la referencia..**

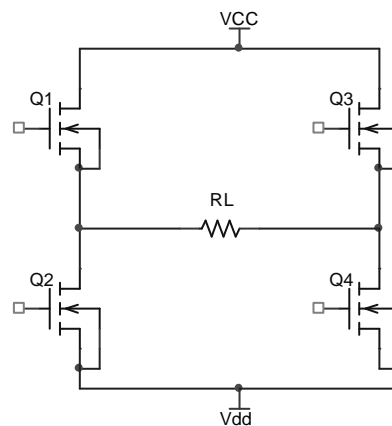
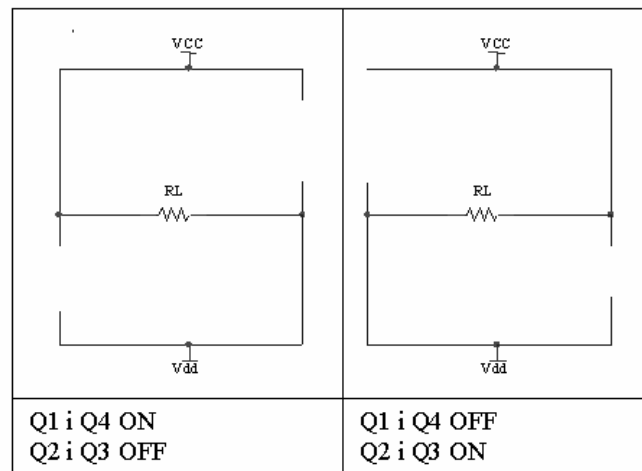


Figura 3.2.3 Topologia genèrica en pont complet

La estratègia més senzilla es coneix com la commutació en creu. Es tracta d'aplicar la idea de la commutació en mig pont al pont complet. Així doncs, en aquest mètode existeixen dos estats possibles: Q1 i Q4 en "ON" mentre Q2 i Q3 en "OFF" o bé Q1 i Q4 en "OFF" mentre Q2 i Q3 en "ON". D'aquesta manera s'obtenen les dues topologies que es mostren en la **¡Error! No se encuentra el origen de la referencia..** En un estat la tensió sobre la carrega és  $V_{cc}-V_{dd}$ , mentre que en l'altre cas es  $-V_{cc}+V_{dd}$  ja que el corrent circula en sentit contrari.



**Figura 3.2.4** Possibles estats en commutar en creu

Una altre tècnica, un xic més complexa, permet reduir les pèrdues de commutació. Es basa en reduir la freqüència de commutació d'una de les branques del pont de MOSFETS fins la freqüència del senyal de BF (baixa freqüència) que volem generar. Per aconseguir-ho, un modulador PWM modula el senyal i fa commutar una de les branques del pont en amplada de polsos tal i com es faria en un muntatge en mig pont. L'altra branca és fa commutar mitjançant un detector de pas per zero que es connecta al senyal a amplificar. Així es varia la referència de la carrega segons estiguem en semiperíode positiu o negatiu connectant-la a Vcc o Vdd. En la Figura 3.2.5 és mostren els diferents estats que pren el circuit així com a quin semiperíode del senyal original correspon cada un.

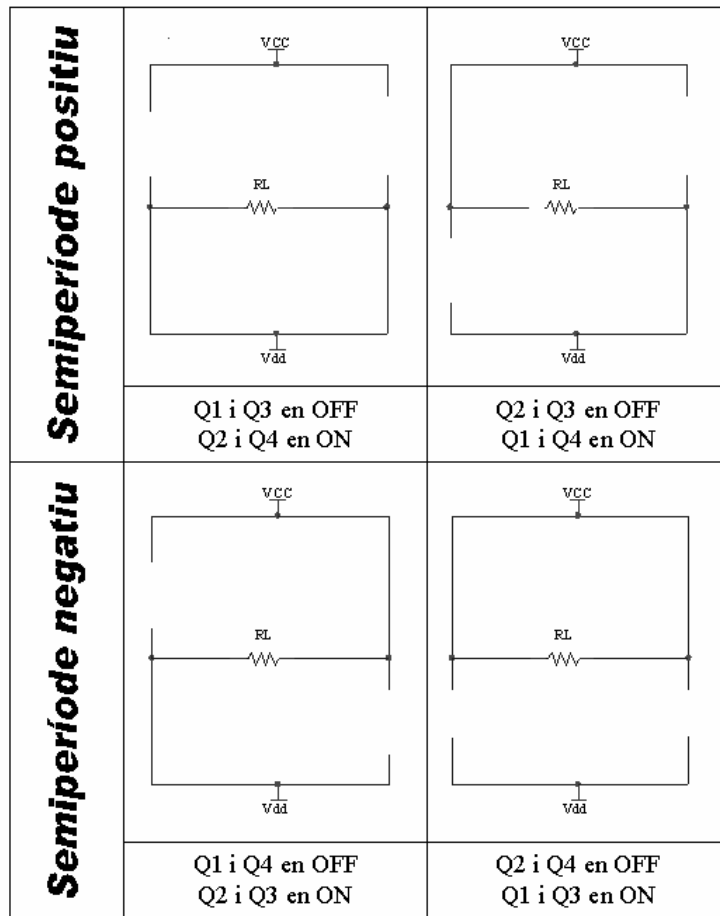


Figura 3.2.5

Tot i que aquesta tècnica redueix considerablement les pèrdues de commutació, ja que per cada cicle de la freqüència de commutació commuten menys dispositius, no és una tècnica gens recomanada per amplificar àudio ja que també introdueix una forta distorsió en els passos per zero del senyal d'àudio.



### 3.3 Circuit de control

El circuit de control emprat en els amplificadors de classe D pot ser molt complicat ja que per tal de millorar la THD s'han desenvolupat moltes tècniques diferents.

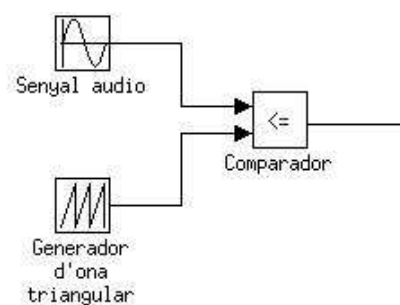
En aquest document es tractarà el control basat en la modulació per amplada de polsos (PWM) ja que aquest tipus de control, amb freqüència de commutació fixa, és el típicament usat per aquests amplificadors. Cal dir, que també és possible realitzar un control per histèresis, no obstant, en aquest projecte s'ha optat pel control en amplada de polsos ja que la carrega no presenta variacions gaire significatives i per tant pot ser ben controlat amb PWM.

Per tal d'introduir-nos en el control cal explicar el principi de funcionament del modulador d'amplada de polsos (PWM) així com la idea de control en llaç obert i llaç tancat.

#### 3.3.1 El modulador d'amplada de polsos (PWM)

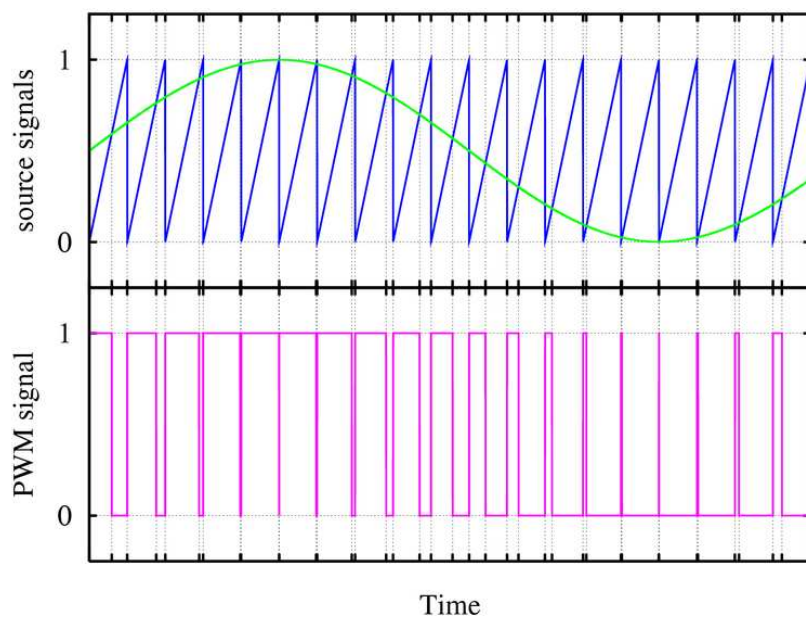
Un modulador d'amplada de polsos és un circuit capaç de modificar el cicle de treball d'una ona quadrada en funció del senyal modulador [6]. En el nostre cas el senyal d'àudio a amplificar seria el senyal modulador, de manera que l'amplitud de l'ona sonora afectaria temporalment a la sortida del PWM, però no tindria cap a efecte en la seva amplitud, de manera que un senyal modulador en PWM no presenta en cap cas canvis d'amplitud.

El principi de funcionament d'un PWM es basa en un comparador amb sortida digital (0 o 1 lògic) i un generador de senyal triangular o en dent de serra. El comparador calcula la diferència entre el senyal modulador (àudio en aquest cas) i el valor instantani del senyal triangular. En obtenir un resultat positiu com a conseqüència d'aquest càlcul el PWM entrega un determinat valor lògic a la sortida (1 o 0). En cas contrari la sortida pren el valor oposat [7]. Podem veure la topologia bàsica d'un PWM i les seves connexions en la **¡Error! No se encuentra el origen de la referencia..**



**Figura 3.3.1** Diagrama simplificat d'un PWM

La **¡Error! No se encuentra el origen de la referencia.** ens mostra un exemple de modulació d'amplada de polsos usant un generador de dent de serra (senyal en blau) i una sinusoide com a moduladora (senyal en verd). El senyal en rosa, correspon al modulad en amplada de polsos. Observar com el senyal modulad pren valor 1 quan el triangular és superior al sinusoidal i 0 en l'altre cas.

**Figura 3.3.2** Exemple de modulació PWM

Com ja s'ha explicat en l'apartat del filtre reconstructor, el senyal modulad en PWM conté el seus harmònics fonamentals exactament en les mateixes freqüències que el senyal d'àudio a amplificar i per tant sempre podrem recuperar la informació.

### 3.3.2 Control sense realimentar, llaç obert

L'amplificador en classe D més simple seria comparable a un sistema de control sense realimentació, la planta a controlar es correspon amb el pont de MOSFETs, el filtre reconstructor i els drivers. El controlador seria el PWM.

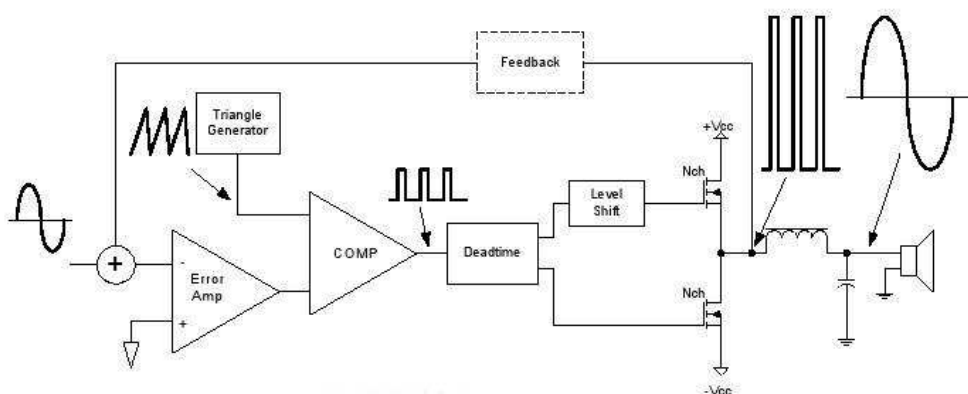
En primer lloc el senyal d'àudio es modulad en amplada de polsos en el PWM, aquest senyal en PWM es amplifica pel pont de MOSFETs. Finalment el filtre reconstructor elimina tots els harmònics d'alta freqüència per entregar a l'altaveu una ona igual que l'original però amplificada.

### 3.3.3 Fonaments del control realimentat

L'amplificador en classe D enllaç obert presenta una alta sensibilitat a perturbacions externes com ara interferències o variacions de la tensió d'alimentació. Per tal de solucionar aquest problema i donar unes millors característiques al sistema és necessari el control enllaç tancat (realimentat). L'amplificador en classe D realimentat té el mateix funcionament que sense realimentar, no obstant la realimentació aporta grans millores en la reducció de la THD (Total harmònic distorsion). La idea de la realimentació és basa en injectar a l'entrada del sistema una mostra de la sortida, d'aquesta manera es pot comparar l'entrada amb la sortida i si no són prou semblants actuar en conseqüència.

En la **Figura 3.3.3** es mostra un diagrama genèric de l'amplificador classe D realimentat. L'esquema és idèntic al de l'amplificador sense realimentar, no obstant en aquest cas no s'introdueix el senyal d'àudio directament a l'entrada del PWM. Utilitzant un restador i un amplificador d'error, s'injecta la diferència entre la sortida i la entrada (error). Es pot dir que aquest amplificador no amplifica la senyal d'àudio directament, sinó que corregeix l'error de l'amplificació; cosa que a efectes pràctics és el mateix. Quan l'error tendeix a zero millor resulta l'amplificador.

Observem també el bloc "feedback" (realimentació), aquest bloc simbolitza la xarxa de realimentació. Un xarxa de realimentació es un compensador, basat en components reactius en la majoria dels casos, encarregat de garantir l'estabilitat del sistema i millorar-ne la dinàmica.



**Figura 3.3.3** Esquema bàsic d'amplificador en classe D realimentat

### 3.4 No idealitats de l'amplificador en classe D

En aquest apartat s'explicaran els diferents problemes de l'amplificador en classe D degut al comportament no ideal dels components.

#### 3.4.1 Pèrdues en amplificadors commutats

Les pèrdues en un classe D són les mateixes que en qualsevol circuit commutat. Les pèrdues de commutació són les principals culpables de no poder assolir un rendiment del 100% en classe D. Aquestes pèrdues es produeixen quan els transistors passen de regió de tall a saturació (commuten) degut a que per canviar de zona de treball sempre resulta imprescindible travessar la zona lineal.

En regió lineal el transistor té un comportament òhmic, per tant es comporta com una resistència dissipant calor per efecte Joule. El calor dissipat en els MOSFET es directament energia perduda i la culpable de la reducció de la eficiència.

Els avenços tecnològics en la fabricació de MOSFETs fa que cada dia aquestes pèrdues siguin menors, no obstant encara són les principals pèrdues de tot sistema commutat i s'han de tenir sempre molt presents.

En àudio en classe D, tals pèrdues resulten especialment crítiques ja que cal commutar a elevada freqüència (100KHz com a mínim). En commutar ràpid les pèrdues es repeteixen més vegades per unitat de temps i per tant tenen pitjors conseqüències en la eficiència del dispositiu.

#### 3.4.2 Problemes de distorsió

Existeixen múltiples factors que poden provocar distorsió en una amplificació. Aquest fenomen sempre és atribuït a que el sistema a la realitat no resulta completament lineal. Així doncs en classe D les causes de distorsió podrien ser: no linealitat dels components i no linealitat del sistema. Tenint en compte la simplicitat d'aquest amplificador pel que fa la seva etapa de potència, s'observa que la distorsió produïda per elements no lineals pot ser depreciable en front del principal problema de distorsió. El culpable de la major part de la THD són els drivers en introduir el temps mort per protecció del sistema.

A la **¡Error! No se encuentra el origen de la referencia.** es mostra la resposta esperada del pont de MOSFETS (en negre) i la resposta real d'aquests (en vermell o blau) degut al temps

mort (en groc).

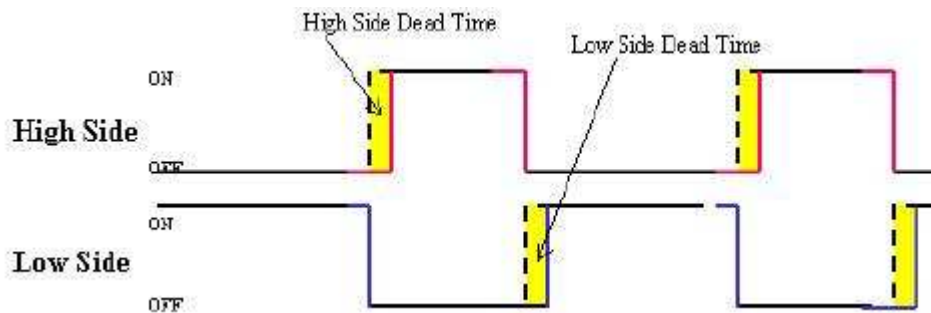


Figura 3.4.1 Representació del temps mort

A la **¡Error! No se encuentra el origen de la referencia.2** veiem l'ona resultant a la sortida del filtre per una sinusoide d'entrada. El temps mort introdueix una distorsió en els passos per zero del senyal, els quals donen lloc a nous harmònics que augmenten la THD [8].

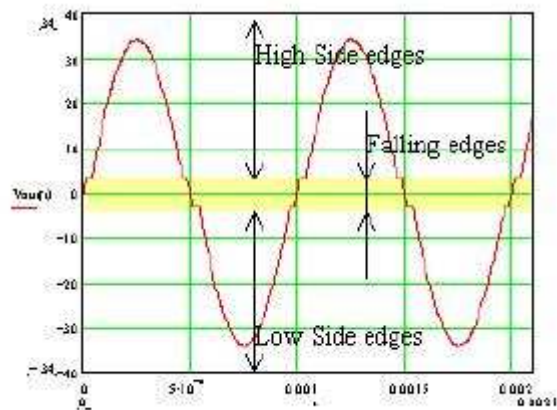


Figura 3.4.2 Distorsió a la sortida

Per obtenir un bon amplificador és molt important fer un bon disseny dels drivers, de manera que la THD sigui mínima i la protecció suficient.

### 3.5 Aplicacions

Existeixen dos entorns on resulta de gran utilitat l'aplicació d'aquests amplificadors. El primer entorn, i el més comú és en els dispositius portàtils (reproductors de mp3, ordinadors, telèfons mòbils...). El segon entorn, no tan estès i encara en desenvolupament, representa al sector que requereix elevades potències.

L'aplicació de la tecnologia ja explicada en aparells mòbils, resulta de gran interès ja que la gran eficiència de l'amplificador en classe D permet reduir molt la mida ja que no hi ha tan d'escalfament. Una altre avantatge és el raonable consum de bateries que tenen aquests amplificadors, l'alt rendiment implicant que la major part d'energia extreta de la bateria es entregada a l'altaveu; és a dir l'energia de la bateria no es malgasta en forma de calor. En aquestes aplicacions de baixa potència es pot fabricar tot l'amplificador en un únic xip que a la vegada pot integrar altres sistemes.

En alta potència, com ara sonorització de grans espais, concerts o alguns sectors de l'automació, encara no es una tecnologia gaire implantada. Es creu que aportarà grans millores en l'amplificació per a altes potències. No obstant problemes tecnològics com la dificultat de commutar a freqüències prou elevades, fan que en aquest camp, l'àudio en classe D encara estigui en desenvolupament.

## **Capítol 4**

# **Disseny de l'etapa de potència**

## 4 Disseny de l'etapa de potència

En aquest capítol és dissenyarà l'etapa de potència del prototip de l'amplificador.

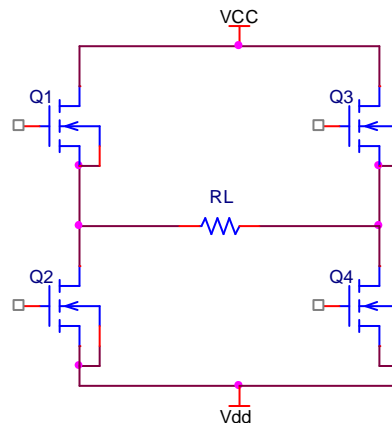
### 4.1 Pont de MOSFETS

En aquest apartat és dissenyarà el pont de MOSFETs de l'amplificador en classe D. La topologia triada és la de pont complet (full bridge). S'ha escollit aquesta topologia ja que amb una font de la meitat de tensió respecte la half bridge podem aconseguir la mateixa potència. Un altre motiu de l'elecció rau en el fet que en tenir sempre dos transistors en sèrie i reduir la tensió de la font, la tensió entre drenador i surtidor que ha de suportar cada transistor també es redueix.

En triar la topologia de pont complet cal ser conscient que també s'augmenten les pèrdues de commutació i per tant es redueix la eficiència. D'altre banda si commutem adequadament és possible minimitzar les pèrdues fins a nivells pròxims als d'una etapa de potència en mig pont. Una correcta tècnica de commutació no només reduirà pèrdues, sinó que també ens permetrà aprofitar-nos de les avantatges del pont complet pel que fa a reducció de THD. La tècnica de commutació usada la trobarem explicada en detall més endavant, en l'apartat "4.4 Estratègia de commutació".

Un cop aclarit quina topologia usarem, passem a dissenyar el pont de MOSFETs. Volem construir un amplificador que pugui donar una potència real de entre 50 W i 100 W sobre una càrrega de  $8 \Omega$ . En primer lloc ens cal dissenyar la tensió d'alimentació necessària. Si suposem ideals els transistors, la caiguda de tensió entre drenador i surtidor ( $V_{DS}$ ) quan estan en conducció és nul·la; és a dir, idealment la màxima amplitud de la ona de sortida es correspondrà amb les tensions d'alimentació. La Figura 4.1.1 ens mostra una etapa de potència en pont complet.





**Figura 4.1.1** Etapa de potència en pont complet amb carrega genèrica  $R_L$

La màxima amplitud de sortida sobre  $R_L$  considerant els transistors ideals ve donada per:

$$V_o|_{\max} = V_{CC} - V_{dd}$$

Com que es tracta d'una etapa alimentada amb font de tensió simètrica cal assumir que:

$$V_{dd} = -V_{CC}$$

I per tant l'amplitud màxima de  $V_o$  com a molt pot ser  $2 \cdot V_{CC}$ . La potència real fa referència a la tensió eficaç i no a la amplitud. Relacionarem l'amplitud amb la potència de la següent manera:

$$P = \frac{V_{ef}^2}{R_L} = \frac{V_p^2}{2R_L} \Rightarrow V_p = \sqrt{2PR_L} = \sqrt{2 \cdot 100 \cdot 8} = 40V$$

Per tant  $V_{CC}=20V$  i  $V_{DD}=-20V$ . Ja només ens queda triar uns transistors que compleixen les especificacions. En primer lloc, la màxima tensió que han de suportar aquest transistors. El moment en que cau més tensió sobre un transistor es quan aquest està en tall. Mirant la Figura 4.1.1 i suposant un corrent sobre la carrega, per exemple Q1 i Q4 en ON i Q2 i Q3 en OFF, veiem que la tensió en Q2 és  $2V_{CC}$  ja que el seu sortidor es troba connectat a  $V_{DD}$  i el seu drenador és connectat a  $V_{CC}$  a través de Q1. Anàlogament per la resta de transistors quan estiguin en tall podem dir que la màxima tensió  $V_{DS}$  a suportar és de  $40V$ .

Un altre paràmetre fonamental és el corrent que han de suportar. Per calcular el corrent màxim suposarem que la carrega és de  $4\Omega$  enlloc de  $8\Omega$ . Ho farem així perquè un altaveu presenta reduccions d'impedància a algunes freqüències i per tant més corrent. Un altre motiu de pes per

fer els càlculs per  $4\Omega$  és que al mercat existeixen uns altaveus de  $4\Omega$  de impedància. En resum, preveure un corrent per una carrega de  $4\Omega$  ens fa estar segurs que no cremarem cap transistor per excés de corren sobre altaveus de  $8\Omega$ . El màxim corren a suportar es calcula fàcilment per llei d'ohm:

$$I_{\max} = \frac{2V_{CC}}{R_{L\min}} = \frac{40}{4} = 10A$$

Finalment l'últim paràmetre important dels transistors és la freqüència de commutació. Ens interessa commutar a freqüències elevades per tal de poder mostrejar bé el senyal d'àudio present a la entrada. Els transistors hauran de ser de canal N ja que sempre és més ràpid que el seu complementari P. Pel que fa a la freqüència de commutació, la opció més senzilla i segura consisteix en busca per la categoria d'àudio en classe D en els catàlegs dels fabricant de transistors. Un cop tinguem un transistor que ens faci el pes comprovarem que realment compleix les característiques.

El transistor que s'ha triat és el IRLIB4343 de International Rectifier. Es tracta d'un MOSFET de canal N especialment dissenyat per àudio en classe D. Com podem veure en les seves característiques adjuntes a l'annex, suporta una tensió  $V_{DS}$  de 55 V i un corrent de drenador  $I_D$  d'entre 13 A i 19 A. Valors més que suficients per a la nostra aplicació. Pel que fa la freqüència de commutació, ens cal sumar els paràmetres Turn-off Delay Time, Fall Time, Rise Time i Turn-On Delay Time. La suma d'aquests paràmetres és un 10% del període de commutació mínim. Calculem la freqüència de commutació com:

$$0.1 \cdot T_{\min} = 5.7 + 19 + 23 + 5.3 = 53ns \Rightarrow T_{\min} = \frac{53}{0.1} = 530ns$$

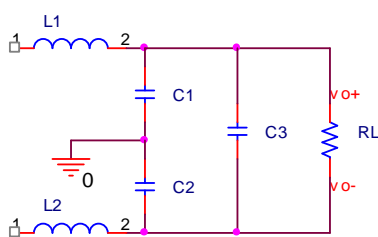
$$f_{S_{MAX}} = \frac{1}{T_{\min}} = \frac{1}{530ns} = 1886792Hz \approx 2MHz$$

Amb aquest valor de freqüència de commutació anem molt sobrats per qualsevol amplificador en classe D. Realment aquest és un bon model de transistor que compleix al peu de la lletra tots els requisits.

## 4.2 Filtre reconstructor

El nostre amplificador de classe D està constituït per una topologia full-bridge i per tant la tensió sobre la carrega no queda referida a massa. El filtre reconstructor ha de ser simètric ja que només així serà capaç d'entregar una tensió flotant a l'altaveu.

L'article “*Class D Audio Amplifier Output Filter Optimization*” de “*DALLAS Semiconductor*” [9] proposa la següent topologia pel disseny d'un filtre pas baix de segon ordre i simètric (Figura 4.2.1):

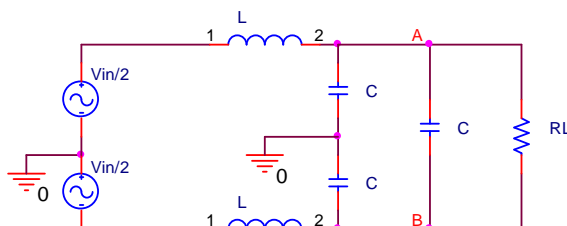


**Figura 4.2.1** Topologia del filtre

Per dissenyar els valors correctes de les bobines i condensadors, en primer lloc cal obtenir la funció de transferència del filtre. Com que el filtre és simètric les bobines han de ser iguals i els condensadors C1 i C2 també. Per simplificar els càlculs farem que C3 també sigui igual a C1 i C2.

$$\begin{aligned} L_1 &= L_2 = L \\ C_1 &= C_2 = C_3 = C \\ R_L &= R = 8\Omega \end{aligned}$$

Una forma senzilla d'analitzar aquest circuit consisteix en descompondre la tensió d'entrada en dues fonts simètriques referides a massa i de la meitat d'amplitud, tal i com mostra la Figura 4.2.2:



**Figura 4.2.2**

En els nodes A i B s'obté el següent sistema d'equacions:

$$\left. \begin{aligned} V_A \left( \frac{1}{LS} + 2CS + \frac{1}{R} \right) &= \frac{V_i}{2} \cdot \frac{1}{LS} + V_B \left( CS + \frac{1}{R} \right) \\ V_B \left( \frac{1}{LS} + 2CS + \frac{1}{R} \right) &= -\frac{V_i}{2} \cdot \frac{1}{LS} + V_A \left( CS + \frac{1}{R} \right) \end{aligned} \right\}$$

Restant la segona equació de la primera:

$$(V_A - V_B) \left( \frac{1}{LS} + 2CS + \frac{1}{R} \right) = V_i \frac{1}{LS} + (V_B - V_A) \left( CS + \frac{1}{R} \right)$$

Tenint en compte que  $V_A - V_B = V_o$  podem aïllar com:

$$V_o \left( \frac{1}{LS} + 3CS + \frac{2}{R} \right) = V_i \frac{1}{LS}$$

I obtenim la funció de transferència:

$$\frac{V_o(S)}{V_i(S)} = \frac{R}{3RLCS^2 + 2LS + R}$$

Les especificacions que ha de complir el filtre són una freqüència de tall superior a 20KHz i una resposta el més plana possible en la banda passant. Fixarem la freqüència de tall a 30kHz per una R de 8 ohm, ja que així és garanteix que totes les freqüències d'àudio seran tractades per igual (entre 20Hz i 20KHz). Usarem el mètode de Butterworth per el seu disseny, ja que aquest mètode ens garanteix una resposta plana en la banda de pas (freqüències d'àudio).

$$f_c = 30kHz$$

$$R = 8\Omega$$

Donada la funció de transferència genèrica d'un filtre pas baix de segons ordre:

$$H(S) = K \frac{\omega^2}{S^2 + \frac{\omega}{Q}S + \omega^2}$$

Per complir el criteri de Butterwoth cal aplicar:

$$Q = \frac{1}{\sqrt{2}}$$

Cal arreglar les dues funcions de transferència per poder-les comparar:

$$H(S) = \frac{1}{\frac{S^2}{\omega^2} + \frac{1}{\omega Q} S + 1}$$

$$\frac{V_o(S)}{V_i(S)} = \frac{1}{3LCS^2 + \frac{2L}{R} S + 1}$$

Comparant ambdues funcions podem calcular L:

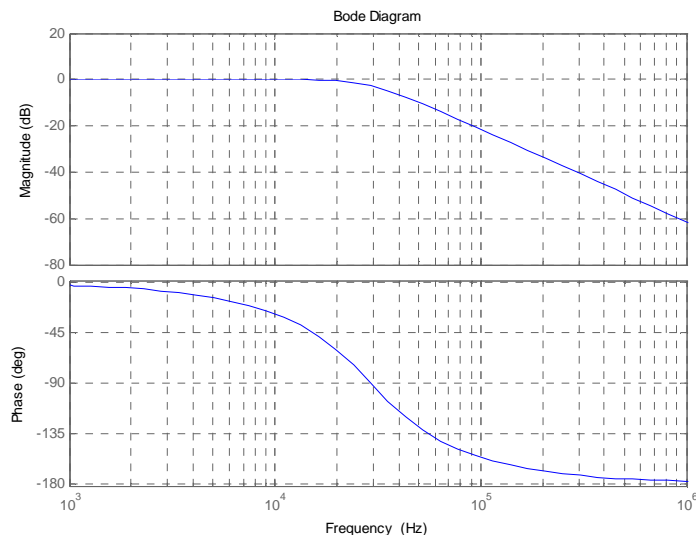
$$\frac{1}{\omega Q} = \frac{2L}{R} \Rightarrow L = \frac{R}{2\pi f Q} = \frac{2\sqrt{2}}{\pi 30 \cdot 10^3} = 30 \mu H$$

Finalment calculem C com:

$$3LC = \frac{1}{\omega^2} \Rightarrow C = \frac{1}{3L\omega^2} = \frac{1}{3 \cdot 30 \cdot 10^{-6} \cdot 4\pi^2 \cdot (30 \cdot 10^3)^2} = 312.6 nF$$

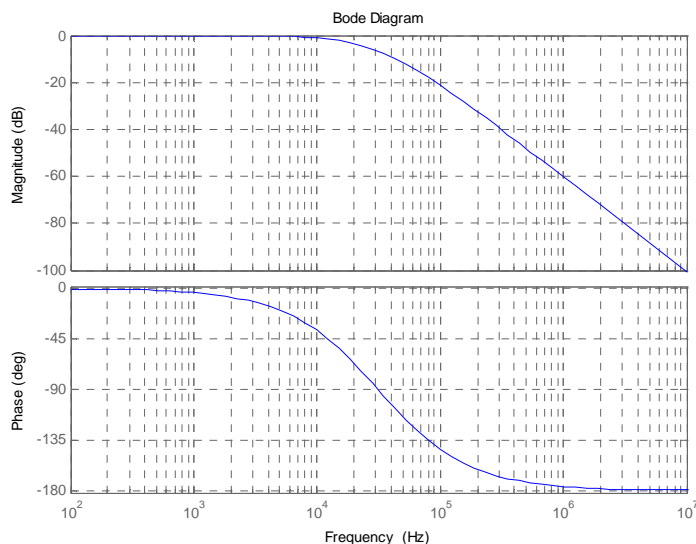
Agafarem un valor normalitzat  $C = 330 nF$

Tot seguit es mostra la resposta del filtre dissenyat (Figura 4.2.3):



**Figura 4.2.3** Bode del filtre reconstructor amb altaveu de  $8\Omega$

Es mostra a la Figura 4.2.4 per una variació de càrrega a 4 ohms (típic en àudio):



**Figura 4.2.4** del filtre reconstructor amb altaveu de  $4\Omega$

Aquesta és una resposta molt bona ja que en la banda de pas es completament plana i pràcticament no varia en reduir la càrrega a 4 ohms. No obstant, no existeix una bobina de  $30\mu\text{H}$ . Caldrà usar un valor normalitzat,  $33\mu\text{H}$  seria ideal i no variaria la resposta freqüencial.

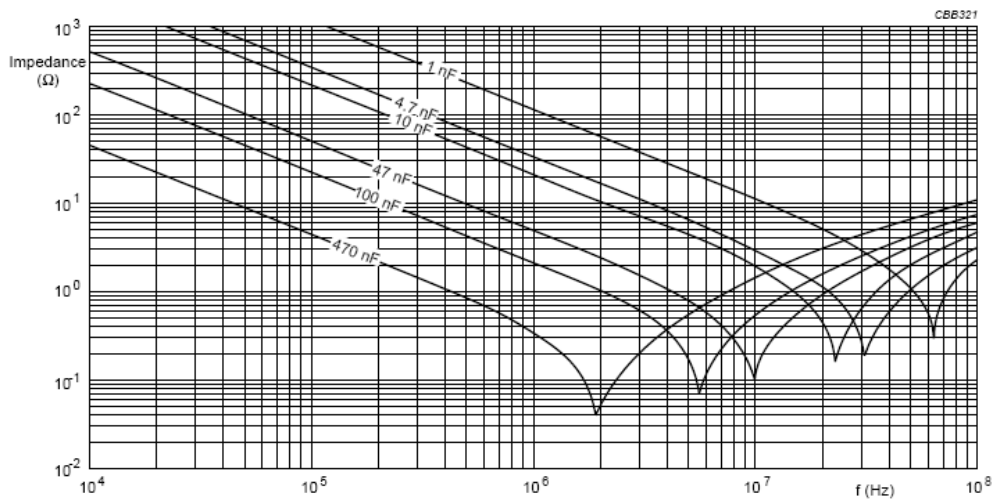
En cercar en catàlegs aquesta bobina, es veu que els models no suporten suficient corrent. Quan mes inductància te una bobina més voltes de fil de coure calen i per tant més gruix del fil per tal de reduir la seva resistència suportant així el corrent desitjat. Les bobines que s'han trobat de  $33\mu\text{H}$  i amb capacitat d'aguantar el corrent requerit en aquesta aplicació presentaven el problema pel tamany i una freqüència de ressonància massa baixa.

Finalment s'ha triat una bobina de  $22\mu\text{H}$  que té una freqüència de ressonància suficientment alta per a la nostra aplicació i suporta bé el corrent.

Caldrà doncs recalculer el condensador amb aquesta nova bobina:

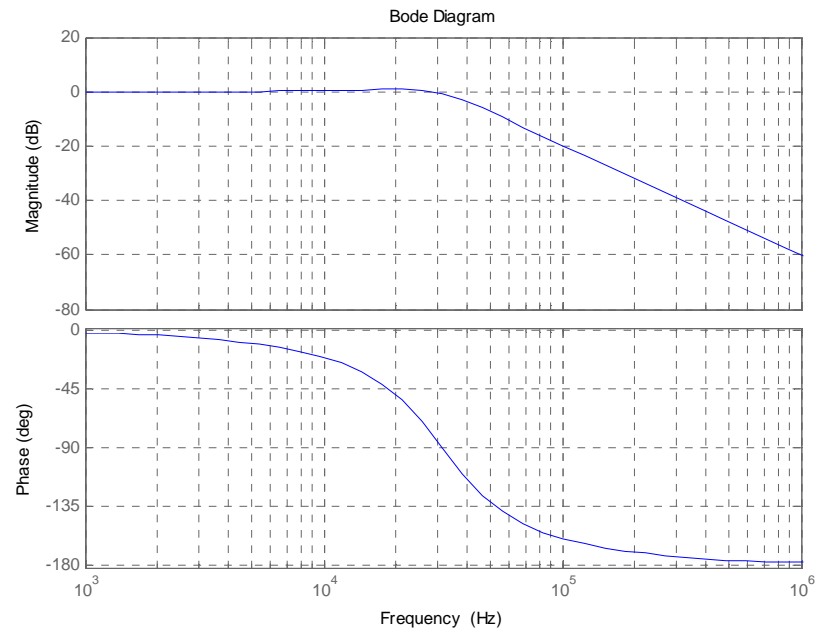
$$3LC = \frac{1}{\omega^2} \Rightarrow C = \frac{1}{3L\omega^2} = \frac{1}{3 \cdot 22 \cdot 10^{-6} \cdot 4\pi^2 \cdot (30 \cdot 10^3)^2} = 426.64 \text{ nF}$$

Els valors estandarditzats que en podrien anar bé són  $470\text{nF}$  i  $390\text{nF}$ . Triem el condensador de  $390\text{nF}$  ja que com mostra la Figura 4.2.5 te un millor comportament a alta freqüència en tenir la seva ressonància més alta:



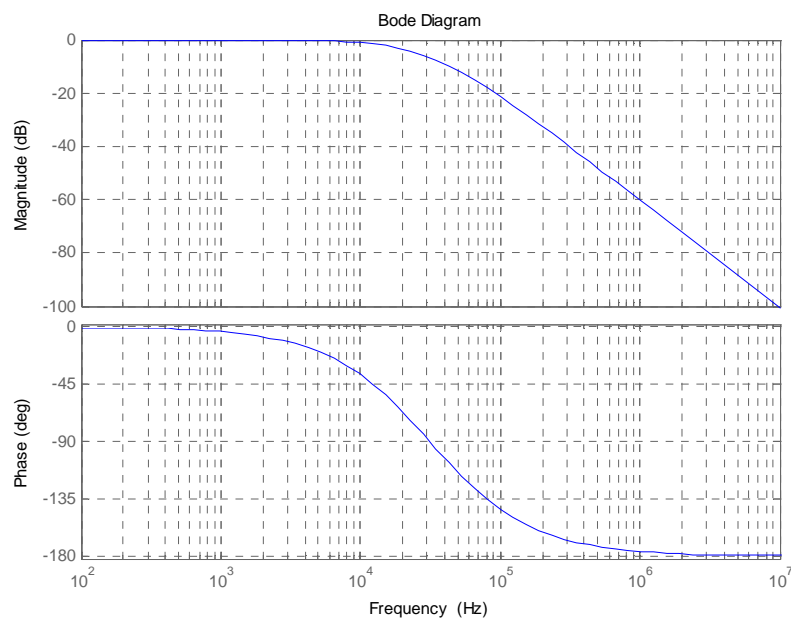
**Figura 4.2.5** Impedància de diferents condensadors respecte la freqüència

Vegem la Figura 4.2.6 on es mostra la resposta sobre 8 ohms:



**Figura 4.2.6** del filtre reconstructor amb altaveu de  $8\Omega$

En la Figura 4.2.7 vegem la resposta en 4 ohms



**Figura 4.2.7** del filtre reconstructor amb altaveu de  $4\Omega$



El fet de modificar lleugerament la bobina i el condensador no tindrà conseqüències en la pràctica ja que les variacions en el diagrama de Bode han sigut mínimes. A més a més, cal tenir en compte que aquí s'ha considerat la carrega com a una resistència, quan realment és una impedància que pot anar variant sensiblement amb la freqüència i segons el tipus d'altaveu que connectem.

### 4.3 Disseny del driver

El driver que s'ha triat és el IRS2094S de International Rectifier. Es tracta d'un driver especialment dissenyat per amplificació en classe D capaç de commutar a freqüències elevades, de l'ordre dels 800KHz. Cada integrat està dissenyat per governar dos transistors en configuració de mig pont i amb alimentació simètrica. Usant dos d'aquests drivers podrem fer commutar els quatre transistors del pont.

Una avantatge d'aquest driver rau en el fet que la entrada en PWM pot ser flotant de manera que no ens haurem de preocupar si tenim diferents masses en el nostre sistema. Un altre aspecte interessant d'aquest integrat es que permet implementar una protecció contra sobrecorrent en els MOSFETs i a més ho fa sense usar resistència de Shunt. Mesurant la tensió  $V_{DS}$  i coneixent la  $R_{DS}$  del MOSFET el driver pot obtenir el corrent sobre el MOSFET i protegir-se si és necessari.

Per tal de fer el disseny el fabricant ens ho posa fàcil i en el mateix full de característiques ens adjunta exemples de disseny, explicacions i diagrames que ajuden a comprendre el funcionament d'aquest dispositiu. En l'annex podem trobar les característiques més destacades d'aquest dispositiu.

Per tal d'iniciar el disseny, en primer lloc es presenta l'esquema genèric de connexió del driver amb els MOSFET. El circuit de la Figura 4.3.1 mostra les connexions bàsiques segons el fabricant. S'aniran seguint els diferents punts descrits en el full de característiques per fer el disseny.

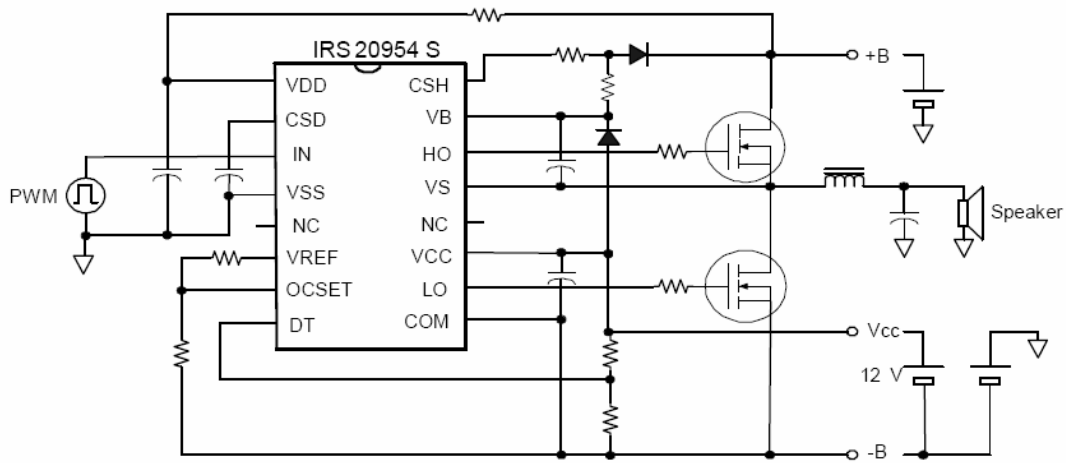


Figura 4.3.1 Esquema bàsic de connexions del driver

### 4.3.1 Disseny de Ct (Condensador de temporització)

El condensador Ct té dues funcions, la primera establir un temps que triga a arrencar el sistema. La segona funció el temps d'espera abans de reprendre l'activitat quan el driver s'ha protegit per sobre corrent. En la Figura 4.3.2 es mostra la forma de connectar Ct.

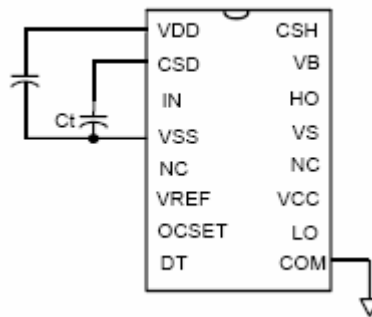


Figura 4.3.2 Connexió de Ct

Per tal de determinar el valor de Ct, el fabricant ens dona la següent fórmula, on  $t_{PR}$  correspon al temps del temporitzador en segons,  $I_{CSD}$  al corrent típic del terminal CSD i  $V_{DD}$  a la tensió entre el terminal VDD i VSS.

$$C_t = \frac{t_{PR} \cdot I_{CSD}}{1.1 \cdot V_{DD}}$$

Tan  $V_{DD}$  com  $I_{CSD}$  són valors característics de l'integrat que ens dona el fabricant. Per  $t_{PR}$  prenem també un valor recomanat pel fabricant.

$$t_{PR} = 1.2s$$

$$I_{CSD} = 100\mu A$$

$$V_{DD} = 10.8V$$

Posant aquests valors en la formula s'obté un condensador  $C_t$  de  $10\mu F$ .

### 4.3.2 Sensat de corrent en el MOSFET superior

Per tal de mesurar el corrent sobre el MOSFET superior es disposa un divisor resistiu format per  $R_2$  i  $R_3$  (veure Figura 4.3.3) de manera que el terminal CSH llegeix una porció de la tensió en drenador.

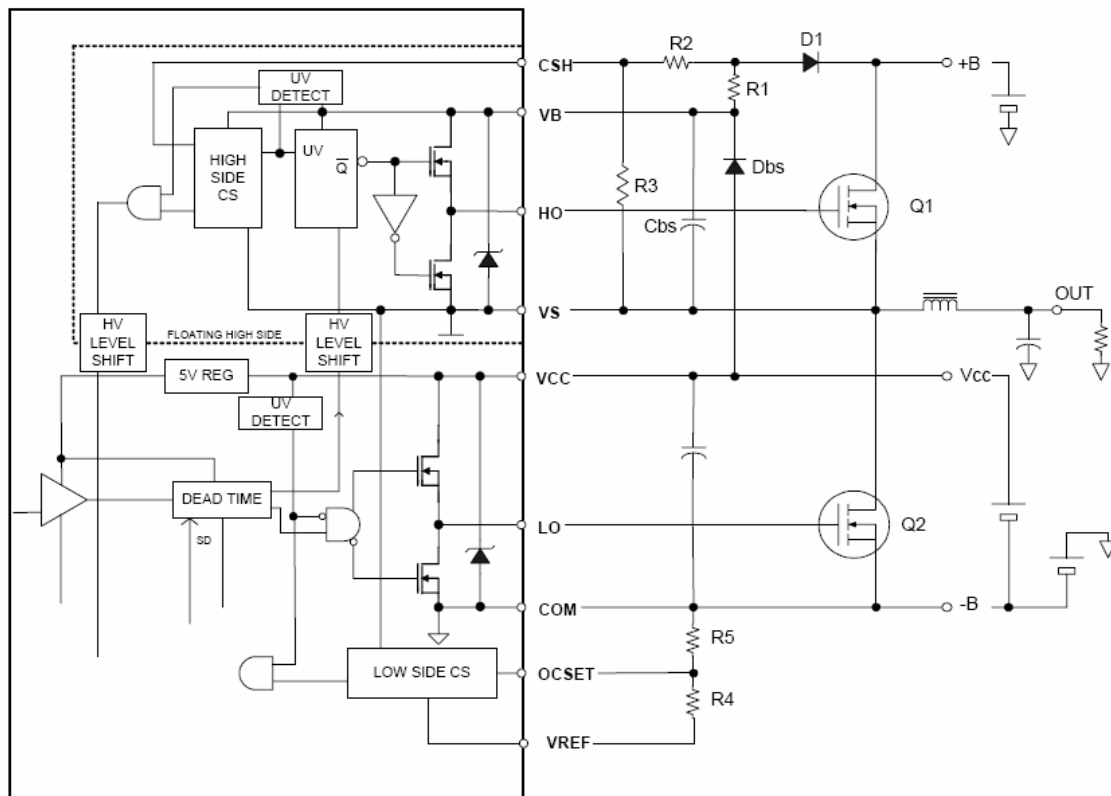
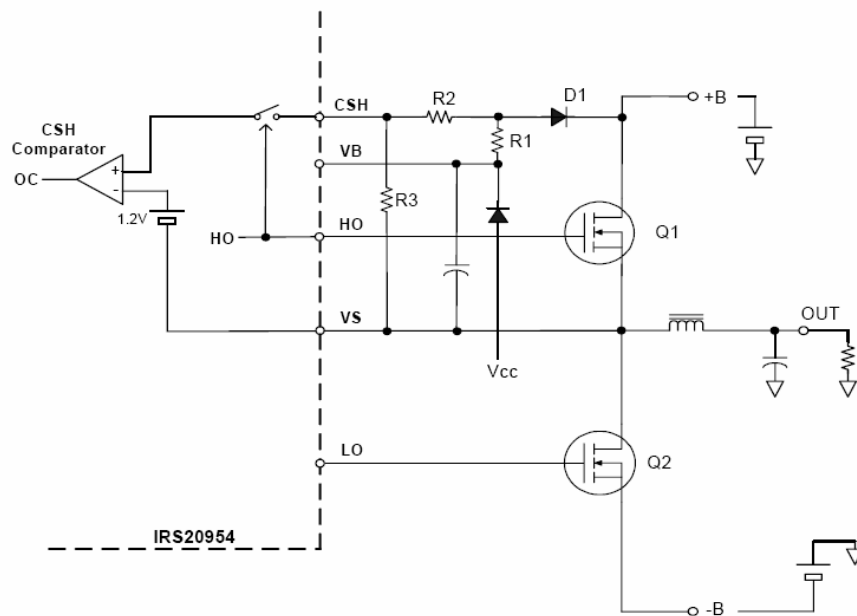


Figura 4.3.3 Esquema pel sensat de corrent en MOSFET superior

Vegem també la Figura 4.3.4 on es mostra el diagrama intern del bloc “High side CS” emprat pel pin CSH. En aquesta segona figura s'aprecia en detall com la tensió sensada per CSH es compara amb un nivell constant de 1.2V. Si el nivell de tensió entre CSH i VS supera els 1.2V, el sistema interpretarà que hi ha un sobre corrent i es protegirà apagant l'acció dels transistors. Cal dissenyar de forma acurada el divisor format per R2 i R3 de manera que s'activi la protecció a partir del corrent de MOSFET desitjat.



**Figura 4.3.4** Diagrama intern de la protecció “High side”

Per tal de facilitar la feina, el fabricant ens dona les fórmules a aplicar. No obstant també cal entendre el que s'està fent i no aplicar les fórmules a cegues. Aquest sistema de sensat de corrent es basa en que quan el transistor Q1 està en conducció el corrent que circula genera una petita caiguda de tensió entre +B i Vs degut a la petita resistència del MOSFET ( $R_{DS(on)}$ ). A més corrent més tensió de manera que, un cop coneguda aquesta  $R_{DS(on)}$  podem determinar quina tensió correspon al corrent màxim admissible. Amb el divisor R2 i R3 farem que a partir d'aquest corrent màxim s'activi la protecció. Caldrà dissenyar R2 i R3 per tenir uns 1.2V en CSH quan estiguem a corrent màxim. El diode D1 és de vital importància, la seva funció és bloquejar el sistema de protecció quan el transistor estigui en OFF ja que si no ho fés així el sistema es protegiria quan Q1 en OFF degut a que estaríem mesurant la tensió entre +B i Vs.

Conegut el funcionament de la protecció del MOSFET superior, usem les formules del fabricant per dissenyar R1, R2 i R3. El full de característiques ens dona directament el valor de R1, 10KΩ. També ens diu que la suma de R2 i R3 ha de ser igual a 10KΩ i finalment dona la formula per calcular R3:

$$R_3 = 10k \frac{V_{th_{OCH}}}{V_{DS} + V_F}$$

On  $V_{th_{OCH}}$  són els 1.2V del comprador,  $V_F$  la tensió de llindar del diode usat i  $V_{DS}$  la tensió entre +B i Vs corresponent al màxim corrent tolerable en el MOSFET. Pel que fa el diode usarem el BAV21W ja que el recomana el mateix fabricant del driver. Com podem veure al full de característiques del diode adjunt a l'annex, la tensió de llindar és de 1V com a màxim.

Començarem calculant la  $V_{DS}$  corresponent al màxim corrent, com ja s'ha vist en l'apartat de disseny del pont de MOSFET, el corrent màxim que necessitarem és de 10 A. No obstant, seria interessant que el sistema pugés donar una mica més de corrent per mantenir la bona qualitat de so i no saturar si una petita fluctuació en la font o reducció brusca de carrega. Uns 12 A com a màxim seran els adequats ja que 13 A és el màxim del MOSFET. Calculem per llei d'ohm la tensió  $V_{DS}$  a partir de la  $R_{DS}$  del transistor.

$$R_{DS} \approx 50m\Omega$$

$$I_{D_{max}} = \frac{V_{DS}}{R_{DS}} \Rightarrow V_{DS} = I_{D_{max}} \cdot R_{DS} = 12 \cdot 50m = 0.6V$$

Aplicant-ho a la equació per el càlcul de R3, obtenim R3 i R2 com:

$$R_3 = 10k \frac{V_{th_{OCH}}}{V_{DS} + V_F} = 10k \frac{1.2}{0.6 + 1} = 7.5k \rightarrow 8.2K$$

$$R_2 = 10k - R_3 = 1.8k$$

Els valors de les resistències obtinguts ja es troben normalitzats.

### 4.3.3 Sensat de corrent en el MOSFET inferior

La tècnica per mesura el corrent sobre el transistor inferior es molt semblant a la emprada en el superior. Consisteix en observar la tensió entre  $V_s$  i  $-B$ , és a dir, la tensió  $V_{DS}$  del MOSFET inferior. Però en aquest cas el que cal ajustar en el disseny no és la proporció amb que prenem la mesura de tensió  $V_{DS}$  sinó la tensió de referència amb la qual es compara la tensió  $V_{DS}$ . Com es pot veure en el diagrama de la Figura 4.3.5 cal dissenyar  $R_4$  i  $R_5$  per generar el correcte valor de referència en  $OCSET$  tal que, quan el corrent sobre el transistor sigui excessiu variï l'estat del comparador  $OC$  per tal d'activar la protecció.

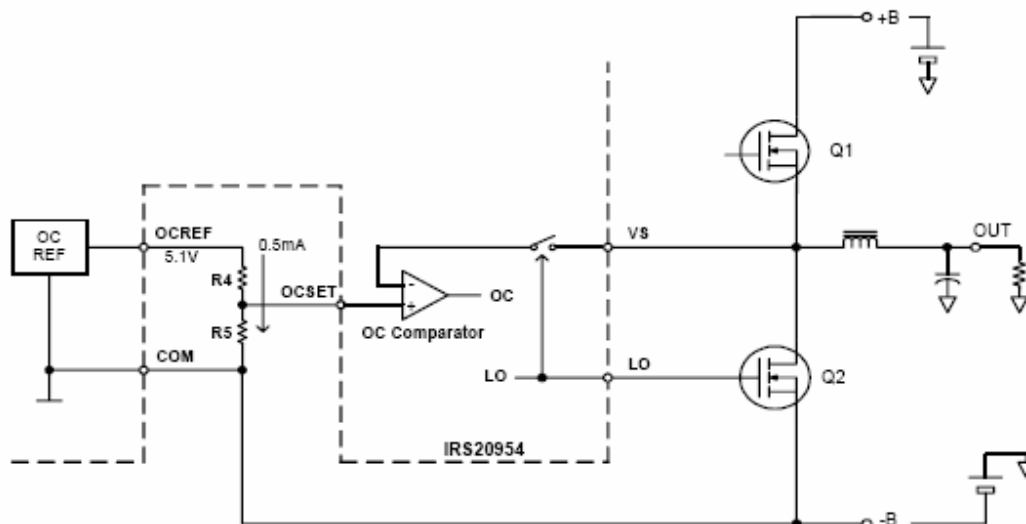


Figura 4.3.5 Diagrama de la protecció del MOSFET inferior

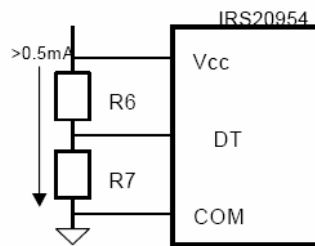
Igual que en l'apartat anterior, el fabricant ens dona les formules per dissenyar  $R_4$  i  $R_5$ . En primer lloc cal calcular quina tensió haurem d'aplicar a  $OCSET$ . Aquesta tensió és directament la tensió  $V_{DS}$  màxima admesa la qual ja hem calculat en l'apartat anterior i és de 0.6V. Per acabar només cal aplica les formules per el càlcul de  $R_4$  i  $R_5$ , també normalitzarem els valors obtinguts:

$$R_5 = \frac{V_{OCSET}}{V_{REF}} 10k = \frac{0.6}{5.1} 10k = 1.17k \rightarrow 1.2k\Omega$$

$$R_4 = 10k - R_5 = 10k - 1.2k = 8.8k \rightarrow 8.2k\Omega$$

#### 4.3.4 Disseny del temps mort (Deadtime)

El pin DT ens dona la possibilitat d'establir el temps mort en cada commutació connectant les resistències R6 i R7 tal com mostra la Figura 4.3.6. El mateix fabricant ens dona també una taula (Figura 4.3.7) amb els diferents valors possibles per R6 i R7 i els temps morts corresponents a cada combinació.



**Figura 4.3.6** Connexió de les resistències que fixen el temps mort

El disseny consisteix en determinar quin es el temps mort adequat per el transistor usat i elegir la combinació de resistències adient. Per tal de determinar el correcte deadtime sens facilita la següent equació:

$$(\text{Effective deadtime}) = (\text{Deadtime in datasheet}) - (\text{fall time})$$

Anem doncs al full de característiques del MOSFET i hi busquem els paràmetres. Obtenim Deadtime: 23ns fall time: 5.3ns. S'obté un deadtime mínim d'uns 17.7ns. No obstant, com mostra la Figura 4.3.8, no es possible aconseguir aquest temps mort i caldrà prendre el superior, 25ns. De la Figura 4.3.8 veiem que per un temps mort de 25ns cal que  $V_{DT}$  estigui entre  $0.36V_{CC}$  i  $0.57V_{CC}$ . A la Figura 4.3.7 agafarem la tercera fila ja que es correspon a  $0.46V_{CC}$  i per tant ens dona el temps mort adequat. Així doncs les resistències R6 i R7 han de ser de 5.6K $\Omega$  i 4.7K $\Omega$  respectivament.

Deadtime mode	R6	R7	DT/SD voltage
DT1	<10 k $\Omega$	Open	$1.0 \cdot (V_{CC})$
DT2	3.3 k $\Omega$	8.2 k $\Omega$	$0.71 \cdot (V_{CC})$
DT3	5.6 k $\Omega$	4.7k $\Omega$	$0.46 \cdot (V_{CC})$
DT4	8.2 k $\Omega$	3.3 k $\Omega$	$0.29 \cdot (V_{CC})$

**Figura 4.3.7** Taula de selecció del temps mort

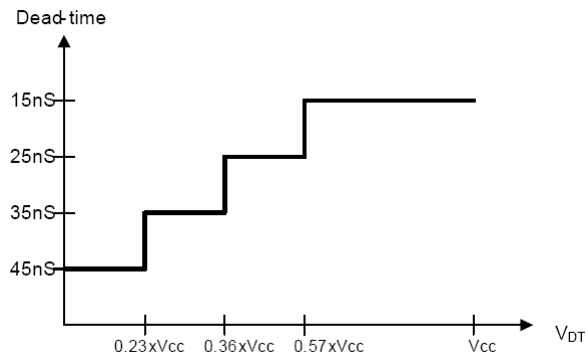


Figura 4.3.8 Temps mort respecte la tensió en el pin DT

### 4.3.5 Alimentant al pin VDD

VDD és el pin destinat a la alimentació principal del driver. Es tracta d'una alimentació referida a la massa del senyal d'entrada en PWM. La circuiteria interna del driver és alimentada a 10.8V que son fixats per un díode zener intern. Per tal de polaritzar correctament l'integrat cal col·locar un resistència entre VDD i +B per tal de limitar el corrent que circula a través del zener intern. En la Figura 4.3.9 es mostren les connexions correctes de la resistència de limitació a dissenyar així com el zener d'estabilització intern.

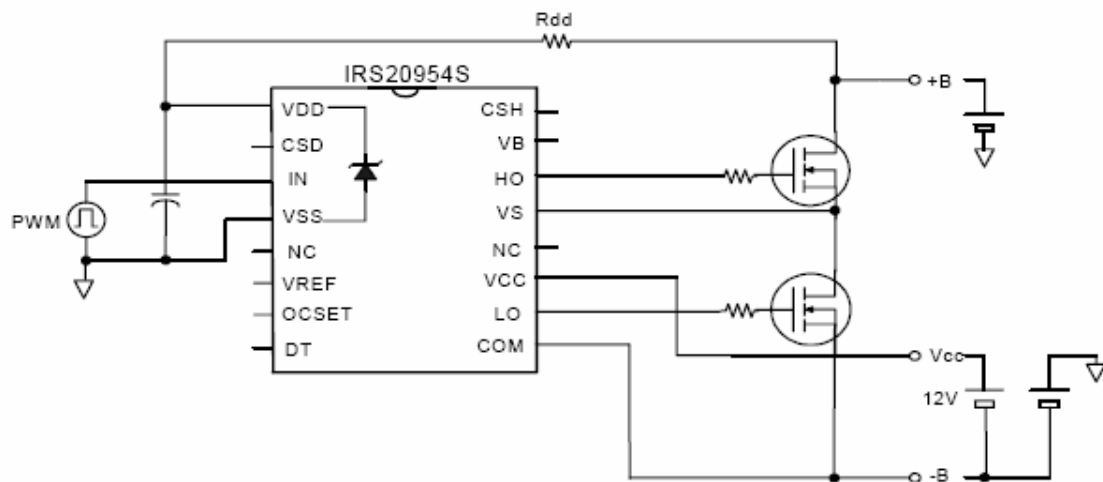


Figura 4.3.9 Diagrama de la alimentació de VDD



Per tal de dissenyar el valor de  $R_{dd}$  es fa imprescindible conèixer el corrent que consumeix el driver. Per calcular tal consum el fabricant ens facilita la següent equació:

$$I_{DD} = 1.5mA \cdot 300 \cdot 10^{-9} \cdot f_s + 0.5mA + 0.5mA$$

On  $f_s$  es la freqüència de commutació. Com que es traca d'un muntatge experimental interessa poder variar la freqüència de commutació per tal de comprovar els resultats obtinguts amb diferents valors.

Per calcular la resistència  $R_{dd}$  cal aplicar la formula següent:

$$R_{dd} \leq \frac{V_{+B} - 10.8}{I_{DD}} [\Omega]$$

En el muntatge pràctic també caldrà verificar que el corrent sobre el zener és suficientment alta per tal de que el sistema treballi correctament. Per a fer-ho cal mesurar el corrent sobre el zener  $I_{DDZ}$  sense activar l'entrada PWM. La següent equació indica com calcular el corrent mínim sobre el zener:

$$I_{DDZ} \geq \frac{V_{+B} - 10.8}{R_{dd}}$$

La següent taula mostra els valors de  $R_{dd}$  i corrent mínim de zener per diferents freqüències de commutació. Cal tenir en compte que la alimentació  $V_{+B}$  és de 20V.

Fs (KHz)	$I_{DD}$ (mA)	$R_{dd}$ (K $\Omega$ )	$R_{dd}$ normalitzat (K $\Omega$ )	$I_{DDZ}$ (mA)
800	1.36	6.764	5.6	1.14
600	1.27	7.244	6.8	0.85
400	1.18	7.797	6.8	0.85
200	1.09	8.440	8.2	0.62
100	1.05	8.762	8.2	0.62

Com que es necessari provar les diferents freqüències posarem un jumper i les tres resistències per tal de seleccionar l'adequada segons la freqüència de commutació en cada cas. Finalment es presenta l'esquema complet del driver en la Figura 4.3.11.

#### 4.3.6 Condensador de Bootstrap

Existeixen diverses tècniques per fer commutar un MOSFET de potència. Quan es tracta del transistor inferior (low side), és a dir, el que connectem entre alimentació negativa i el sortidor del MOSFET superior no hi ha cap problema per fer-lo commutar. El transistor inferior sempre te la seva tensió de sortidor a alimentació negativa per tant, per fer-lo commutar n'hi ha prou en aplicar sobre la seva porta una tensió suficientment alta i referida a l'alimentació negativa.

Pel que fa el transistor superior la cosa es complica. La seva tensió de sortidor no esta referida a cap punt concret ja que es troba connectat a la carrega. Per tal de fer-lo commutar cal aplicar entre porta i sortidor un tensió suficientment elevada. El driver emprat fa us de la tècnica de bootstrap per tal d'aconseguir-ho.

La tècnica de bootstrap es basa en que quan esta conduint el MOSFET inferior la tensió en el sortidor del transistor superior és idealment l'alimentació negativa. Mentre que quan el que esta activat el transistor superior la tensió en sortidor és semblant a la de alimentació positiva. Aquesta tècnica situa un condensador anomenat condensador de bootstrap entre els terminals VB i Vs tal com mostra la Figura 4.3.310. Quan condueix el MOSFET inferior el condensador es carrega fins a assolir la tensió de la font Vcc a través del diode en sèrie. Quan li toca conduir al transistor superior el condensador de bootstrap ja no es troba connectat a alimentació negativa i actua com una font de tensió independent situada entre els terminals VB i VS. D'aquesta manera s'obté una tensió  $V_{GS}$  en el MOSFET superior suficient per mantenir el transistor activat fins que finalitzi el seu cicle de treball [10].

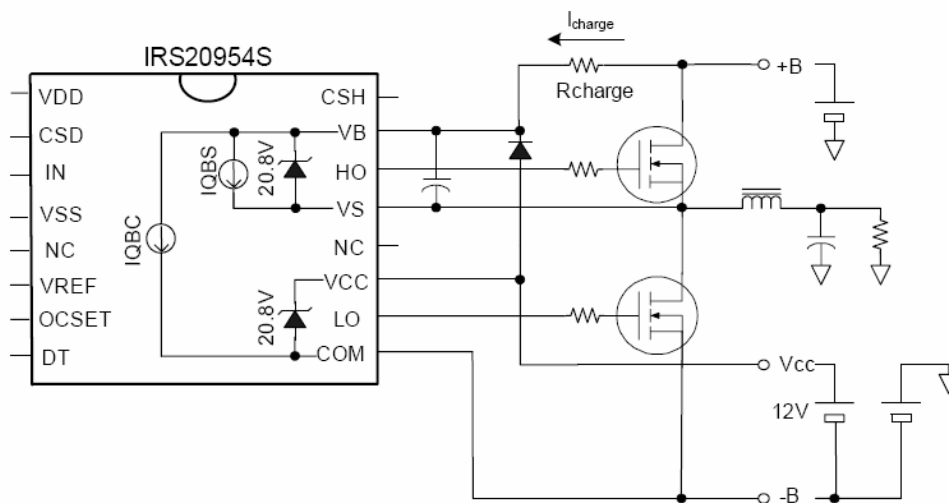
El condensador de bootstrap ha de ser deu vegades més gran que el condensador situat en paral·lel a la font Vcc [10]. Per a aquest aplicació, un condensador de  $2.2\mu\text{F}$  per estabilitzar la font Vcc és més que suficient per tant usarem  $22\mu\text{F}$  pel bootstrap [11].

La resistència  $R_{\text{charge}}$  es emprada per carregar amb més velocitat el condensador de bootstrap en el transitori inicial. Per a calcular el valor de tal resistor el fabricant ens dona:

$$I_{\text{CHARGE}} > I_{\text{QBS}}$$

On  $I_{QBS}$  és pot llegir al full de característiques del driver i val 1mA. Del circuit de la Figura 4.3.10 i tenint en compte que en l'estat inicial de carrega el condensador es comporta com un curt-circuit i que el transistor inferior es troba en conducció se'n dedueix l'expressió de  $I_{CHARGE}$ .

$$I_{CHARGE} = \frac{2 \cdot B}{R_{CHARGE}} = \frac{40}{R_{CHARGE}} \Rightarrow R_{CHARGE} < \frac{40}{I_{QBS}} = \frac{40}{1m} = 40K \rightarrow R_{CHARGE} = 33K\Omega$$



**Figura 4.3.10** Diagrama del condensador de bootstrap a la seva resistència Rcarhe

### 4.3.7 Diagrama final

Unint tots els punt anterior ja podem dibuixar l'esquema del driver. Es tracta del mateix esquema que recomana el fabricant, però aplicant els valors calculats a cada component. Vegem-ho a la figura següent (Figura 4.3.11).

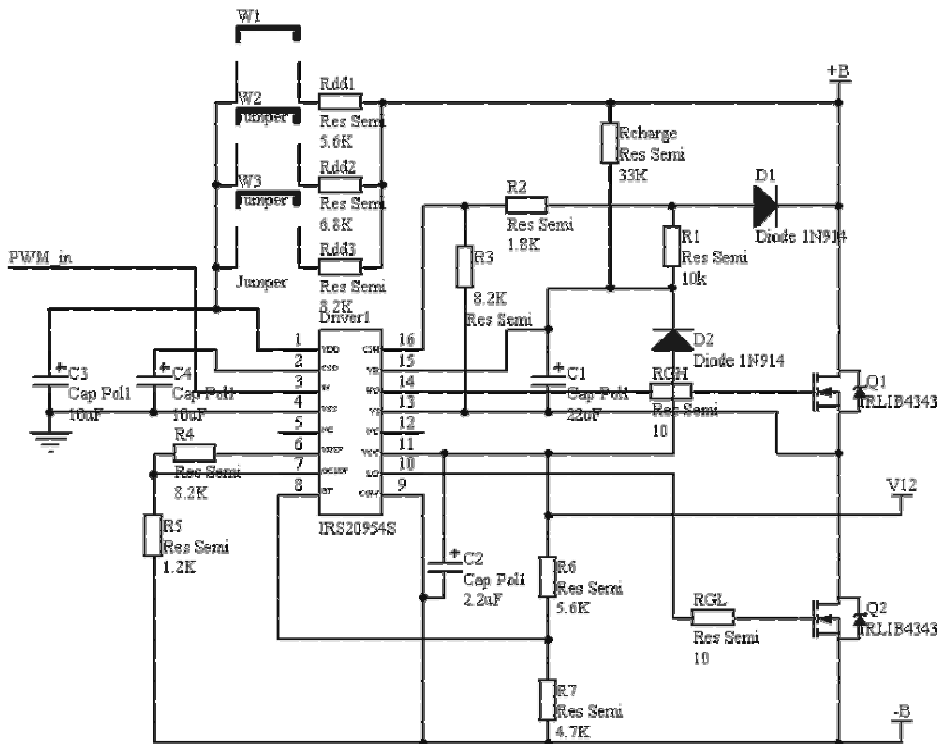


Figura 4.3.11 Diagrama final del driver dissenyat

#### 4.4 Estratègia de commutació

La estratègia usada pretén reduir les pèrdues de commutació, reduir la distorsió harmònica (THD) i fer que tots els MOSFETS treballin per igual. Aquesta tècnica és coneix com modulació de tres nivells ja que fa us de dos moduladors en amplada de polsos per generar un senyal de sortida que pot tenir tres nivells diferents de tensió. Com que l'ona de sortida presenta tres nivells diferents la etapa de potència ha de tenir una topologia en pont complet.

Per aconseguir commutar amb aquesta tècnica es modulen per separat cada un dels semiperíode del senyal. Cada modulador se n'encarrega de governar una branca del pont de MOSFETS. Quan ens trobem en semicicle positiu un modulador PWM modula el senyal mentre l'altre modulador resta inactiu deixant immòbils els transistors que governa. En l'altre semiperíode del senyal, el procés és completament simètric, és a dir, els moduladors s'intercanvien els papers

Les topologies que s'obtenen són les de la Figura 4.4.1. Cal tenir en compte que ara no existeix una branca que vagi a freqüència de commutació i una altre a freqüència del senyal. Amb aquest tècnica la branca encarregada de modular el semiperíode positiu del senyal commuta a freqüència de commutació quan el senyal es positiu i no commuta quan aquest es negatiu. Mentre que la branca encarregada del semiperíode negatiu commuta just al revés, únicament quan el senyal es negatiu.

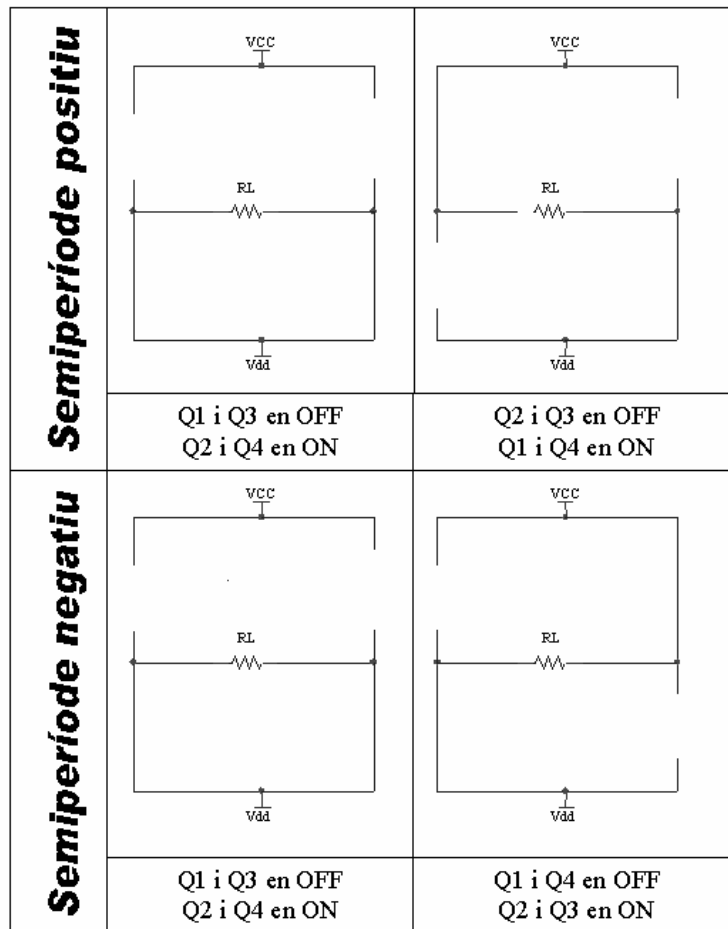


Figura 4.4.1 Resum de la tècnica de commutació usada

El resultat d'aquest mètode és una commutació completament simètrica de tal manera que tots els MOSFETS treballen per igual. A més a més, com que per període de commutació només commuten dos dels transistors del pont les pèrdues de commutació és minimitzen. Amb aquesta tècnica podem reduir molt la THD ja que és possible ajustar cada modulador de forma independent fins a eliminar la distorsió d'encreuament.

# **Capítol 5**

## **Disseny del control**

## 5 Disseny del control

En aquest capítol és dissenyarà el control per l'amplificador en classe D. El primer punt serà idear un modulador PWM segons la tècnica de commutació descrita. Seguidament s'elaborarà un preamplificador per provar el funcionament de l'etapa de potència en llaç obert. El següent pas serà el de dissenyar un control en llaç tancat. Finalment caldrà plantejar algun mètode per alimentar els diferents integrats que formen el control.

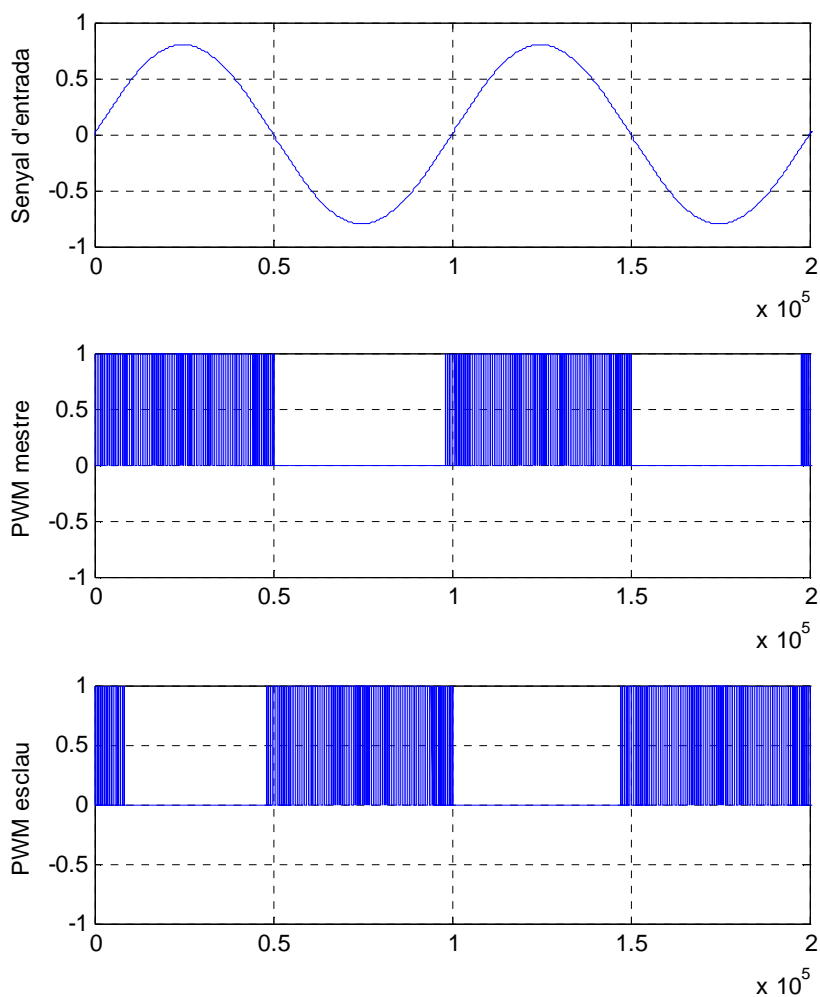
### 5.1 Disseny del modulador PWM

Per tal de dissenyar el modulador cal tenir en compte la tècnica de commutació descrita en l'apartat 4.4. Com que es tracta d'una estratègia de commutació a tres nivells no en tindrem prou amb un únic modulador. Caldrà usar dos moduladors sincronitzats per poder generar varis nivells.

Cada modulador PWM se'n encarregarà de governar mig pont de MOSFETs. De manera que per la tècnica de modulació usada, cada PWM modularà un semiperíode del senyal d'entrada. D'aquesta manera quan el senyal d'entrada sigui positiu treballarà el modulador que anomenarem mestre, mentre que quan el senyal sigui negatiu el mestre fixarà la seva sortida a zero volts i passarà a modular l'esclau. Igualment, quan el senyal sigui positiu l'esclau també fixarà la seva sortida a massa. La Figura 5.1.1 mostra de forma més clara com treballa cada modulador.

El modulador mestre rep aquest nom ja que a part de modular el senyal positiu també és l'encarregat de sincronitzar el modulador esclau. La idea és generar una única senyal rampa per ambdós moduladors de manera que aquests treballin com un de sol. Per aconseguir el sincronisme el mestre generarà la rampa mentre que l'esclau s'alimentarà de la rampa del mestre.





**Figura 5.1.1** Sortida de cada modulador per una entrada sinusoidal

Per implementar el modulador és proposa usar l'integrat sg3524. Aquest modulador inclou algunes funcions extres a part de la de modulador, però no s'usaran ja que en aquesta aplicació aquestes funcions es realitzaran fora del modulador i de forma més completa. En l'annex s'inclouen els fulls de característiques més importants d'aquest modulador. En la Figura 5.1.2 s'hi pot veure el diagrama intern del modulador el qual ens serà d'utilitat per configurar els seus diferents pins.

Aquest PWM inclou protecció contra sobre-corrent funció que s'anul·larà connectant els terminals CURR LIM+ i CURR LIM- a massa. Aquesta protecció no és necessària ja que per aquesta aplicació usarem el driver tal com es descriu en els apartats 4.3.2 i 4.3.3.

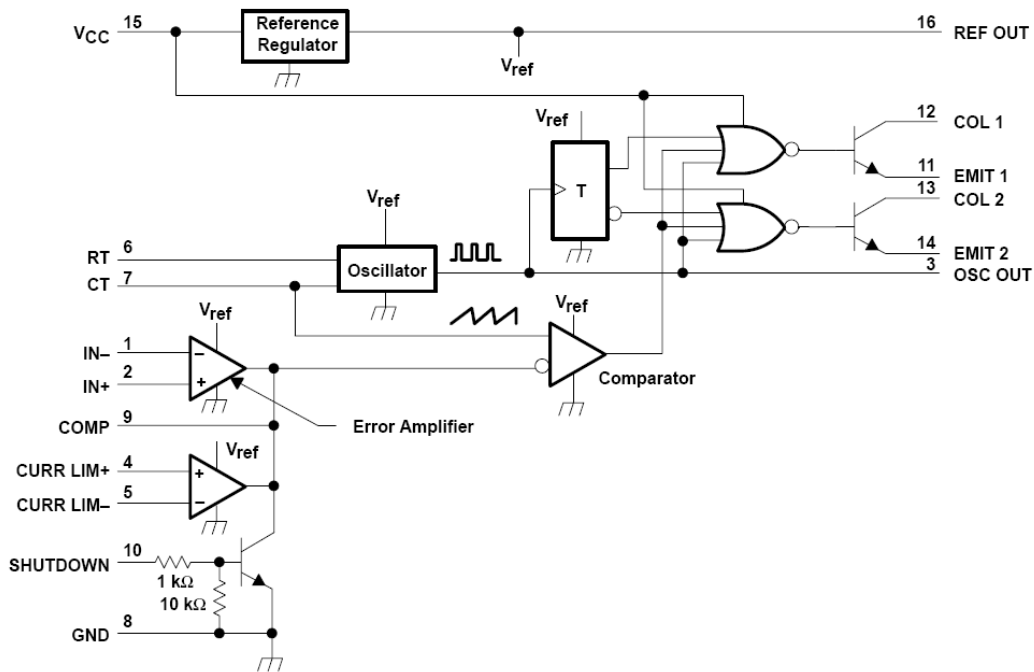


Figura 5.1.2 Diagrama intern del modulador emprat

El terminal REF OUT del mestre ens donarà la referència de 5 volts la qual usarem en el previ o balancejar per afegir un petit offset al senyal d'entrada al PWM garantint així que el pas per zero del senyal d'entrada correspon amb el nivell mínim d'entrada del modulador.

El terminal d'apagada SHUTDOWN serà desactivat connectant-lo a massa. Per tal d'obtenir la sortida del modulador usarem els terminals EMIT 2, COL 2, COL 1 i EMIT 1 amb dues resistències tal com mostra la Figura 5.1.3. Per tal de dimensionar el valor de les dues resistències ( $R_{pullup}$  i  $R_{em}$ ) cal considerar el corrent màxim que pot entregar el modulador així com la tensió màxima que excepte el driver a la seva entrada. Si considerem els transistors interns al PWM bastant idealitzats podem dir que la tensió en estat lògic "1" a la sortida del modulador serà:

$$V_{OPWM} \approx V_{CC} \frac{R_{em}}{R_{em} + R_{pullup}}$$

Com que el corrent màxim de sortida és de 100mA (mirar annex) i considerant el corrent entrant al driver negligible podem escriure:

$$\frac{V_{CC}}{R_{em} + R_{pullup}} \leq 100mA$$

I finalment, considerant la tensió màxima a l'entrada del driver la qual és de 10.8+0.3V (mirar annex) podem escriure:

$$V_{o_{PWM}} \leq 11.1V \Rightarrow V_{CC} \frac{R_{em}}{R_{em} + R_{pullup}} \leq 11.1V$$

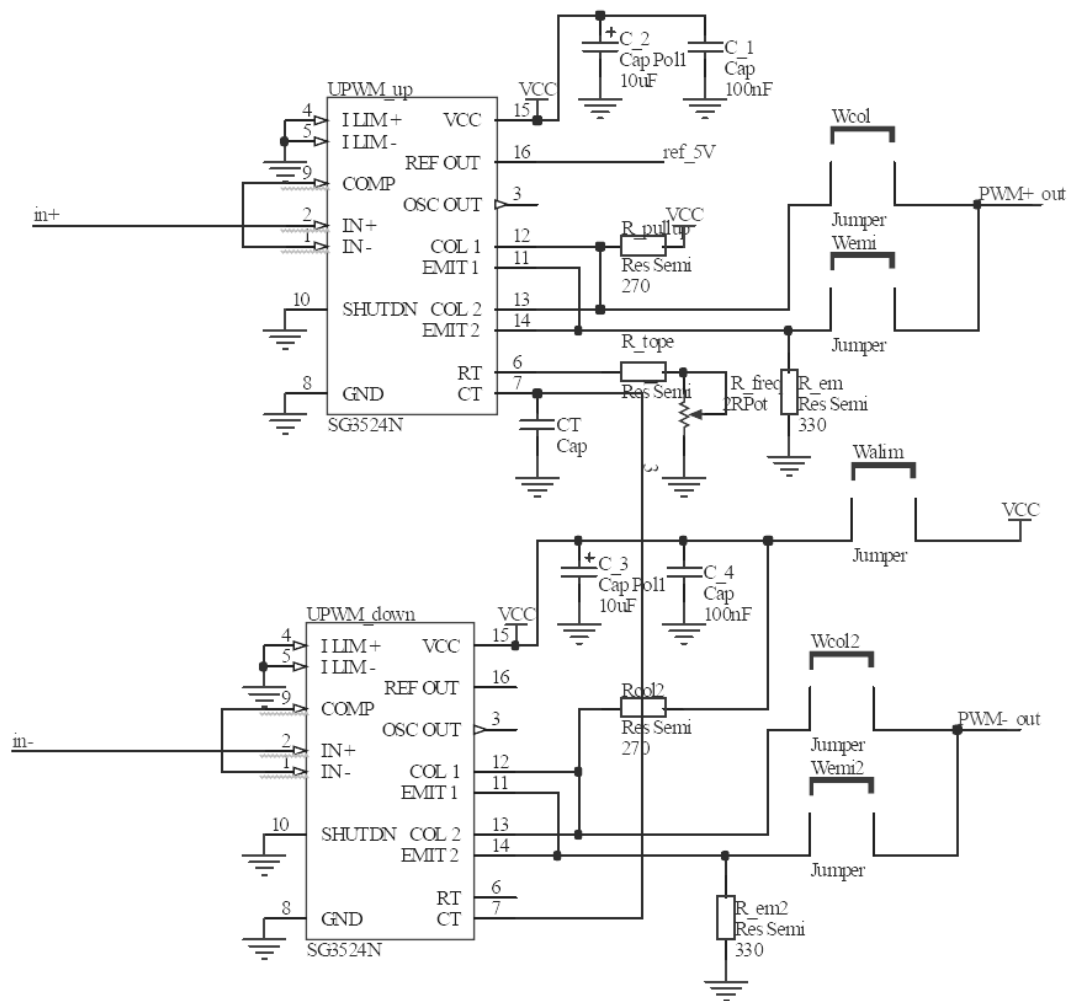
Un parell de resistències que donen bons resultats són:

$$R_{em} = 330\Omega$$

$$R_{pullup} = 270\Omega$$

Amb aquesta configuració s'obté una tensió de sortida màxima d'uns 8V i un corrent d'uns 25mA.

Aquest integrat també inclou un amplificador d'error, no obstant no l'usarem ja que fer-lo servir implicaria complicar bastant en circuit. El fet d'usar dos moduladors fa que a l'esclau se li hagi d'entregar la senyal d'entrada en inversió de fase respecte el mestre. Si volguéssim usar l'amplificador d'error inclòs en el mateix modulador caldrien dues xarxes balancejadores (veure aparat 5.2). Una xarxa que ens desfases el senyal d'entrada i un altre per fer la inversió del senyal que es realimenta. Resulta més simple emprar un únic amplificador d'error extern als moduladors connectat abans d'un únic balancejador. Per eliminar l'amplificador d'error només cal curtcircuitar el terminal IN- amb COMP d'aquesta manera estarem convertint l'amplificador d'error en un seguidor de tensió.



**Figura 5.1.3** Esquemàtic del modulador dissenyat

Per tal de fixar la freqüència del senyal en rampa que ens dona la freqüència de commutació cal connectar el condensador CT i la resistència RT tal com es veu en la Figura 5.1.3. Observar que la resistència RT es forma amb una resistència fixa en sèrie amb un potenciòmetre. D'aquesta manera la freqüència de commutació serà ajustable. Per tal de triar els valors de RT i CT el fabricant ens facilita la següent gràfica (Figura 5.1.4). Per tal de fixar una freqüència el més elevada possible prendrem el condensador més petit recomanat pel fabricant, és a dir, de 1nF. La resistència RT, composta per la sèrie de R<sub>tope</sub> i R<sub>freq</sub> (Figura 5.1.3) la farem de valor mínim 1KΩ de manera que R<sub>tope</sub> = 1KΩ. Pel que fa a R<sub>freq</sub>, un potenciòmetre multivolta de valor normalitzat 25KΩ ens permetrà fixar un bon ventall de freqüències per la rampa.

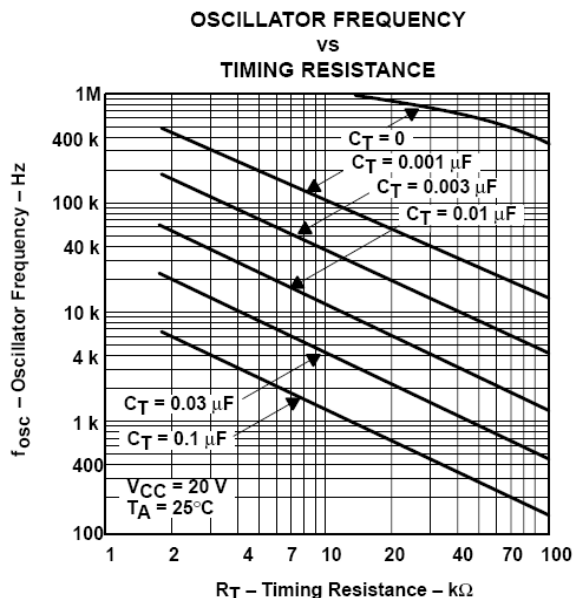


Figura 5.1.4 Taula per la selecció de la freqüència de commutació

## 5.2 El preamplificador de test

En aquest apartat es realitzarà un circuit capaç de fer funcionar l'amplificador en llaç obert per tal de provar el correcte funcionament de l'etapa de potència.

El nostre amplificador en classe D està dissenyat amb una topologia de pont complet que commuta usant dos moduladors PWM. Cada modulador se n'encarrega de commutar dos dels quatre transistors de potència, de manera que cada modulador actua només en un dels semiperíodes del senyal d'entrada.

Quan el senyal d'entrada pren valors positius commutarà la branca de MOSFETs destinada a generar tensions positives sobre la carrega. Mentre que si el senyal d'entrada és negatiu ha de commutar l'altre branca de MOSFETs. Així doncs, cal introduir en cada modulador el correcte senyal per tal de que cada un faci commutar els seus transistors en el moment adequat.

Degut a la topologia del circuit de potència no és possible provar-lo aplicant directament una senyal de test procedent d'un generador de funcions. Per tal de poder realitzar un test de la planta (circuit de potència) en llaç obert cal proporcionar-li la senyal de forma adequada.

Aquest previ tindrà dues funcions, la primera serà la funció pròpia d'un preamplificador d'àudio, augmentar l'amplitud del senyal fins als nivells òptims per treballar amb el modulador.

La segona funció serà la d'adequar el senyal a cada un dels moduladors per tal de generar les commutacions de la forma ja descrita anteriorment.

Considerant el modulador en amplada de polsos ideal, els nivells mínims i màxims permesos a l'entrada per no saturar venen donats per l'amplitud i offset del senyal triangular que es genera per la modulació. El modulador usat genera una ona en dent de serra amb cert offset tal que la tensió mínima d'entrada seria idealment de zero volts. Així doncs, aquest modulador només pot codificar en PWM tensions positives.

Per tal de poder modular en ambdós semiperíodes del senyal d'àudio es proposa injectar a un modulador el senyal preamplificat en la correcte mesura, de manera que aquest primer modulador realitzi la codificació del semiperíode positiu. En el segon modulador cal aplicar-li el mateix senyal però amb polaritat inversa de manera que així es codifiqui únicament el semicicle negatiu.

Com que el nivell mínim dels moduladors no es realment zero, cal aplicar un petit offset al senyal a l'entrada del modulador de manera que puguem ajustar el punt exacte en que volem que el modulador comenci a treballar per tal d'eliminar la distorsió en els passos per zero.

En resum, el preamplificador a dissenyar consta d'una entrada, dues sortides i un ajust de offset. Una sortida per cada modulador i la segona en inversió de fase respecte la primera. L'ajust d'offset permet calibrar el punt exacte en que comencen a treballar els moduladors. També es posaran potencíometres per ajustar el guany de manera que puguem calibrar cada una de les dues sortides amb idèntic guany respecte la entrada.

Per tal de fer un disseny acurat del preamplificador ens cal definir les característiques que aquest ha d'acomplir. El paràmetre de disseny principal serà el guany. Un altre paràmetre serà el nivell d'offset que es vol aplicar als senyals de sortida. El preamplificador també haurà de respectar dos criteris molt importants en àudio, caldrà minimitzar la distorsió harmònica i garantir una resposta freqüencial plana en tot l'espectre audible.

### 5.2.1 Disseny del Guany

En àudio s'acostumen a usar les unitats dBu per definir nivells de senyal. Es tracta d'una unitat logarítmica estàndard que referència la tensió RMS del senyal d'àudio a  $0.775V_{RMS}$  o dit d'una altre forma, la tensió necessària per tenir 1mW sobre una carrega de  $600\Omega$ .

En àudio professional el nivell estàndard és de +4dBu. En àudio no professional és fixa el nivell de senyal a -10dBu. La nostra font d'àudio no serà de caràcter professional ja que seran reproductors de CD, MP3, PC o similars. Ens cal prendre un nivell de -10dBu per efectuar el disseny. Calculem el nivell de tensió que correspon a -10dBu:

$$-10dBu = 20 \log \frac{V_i}{0.775}$$

$$V_i = 0.775 \cdot 10^{\frac{-10}{20}} = 245mV_{RMS}$$

Com que cal connectar la sortida del previ a l'entrada dels moduladors PWM, cal que l'amplitud de sortida del previ sigui com a molt el màxim nivell que podem introduir en el modulador. Tot i que l'amplitud màxima que admet el PWM a la seva entrada per no saturar-se es coneguda no es una dada molt representativa, ja que realment els senyals d'àudio no són sempre de valors estàndard. Per tal de solucionar aquest problema, es dissenyarà un guany capaç d'amplificar el nivell de -10dBu fins a 5V d'amplitud. La majoria de moduladors abans dels 5V ja estan saturats, però situarem uns potenciòmetres que ens permetran ajustar el guany per tal d'adequar el previ a gran diversitat de situacions. Així doncs calcularem el guany aproximar com:

$$V_{ip} = 245V_{RMS} \cdot \sqrt{2} = 346mV$$

$$G = \frac{V_o}{V_i} = \frac{5}{0.346} = 14.49 \approx 15$$

Ens resulta un guany no gaire elevat tal que podrem assolir en una sola etapa.

### 5.2.2 Diagrama genèric

Per tal de que el previ faci la seva tasca, ens cal dissenyar varis blocs. Una etapa no-inversora per amplificar el senyal i injectar-lo al modulador encarregat del semiperíode positiu. Una etapa inversora per portar el senyal a l'altre modulador. Un sistema capaç de aportar un offset regulable a ambdós senyals de sortida. Un mètode per calibrar el guany. Finalment ens caldran també elements per aïllar els diferents mòduls i eliminar la influència entre ells. En la Figura 5.2.1 podem veure l'esquema genèric amb les diferents etapes.

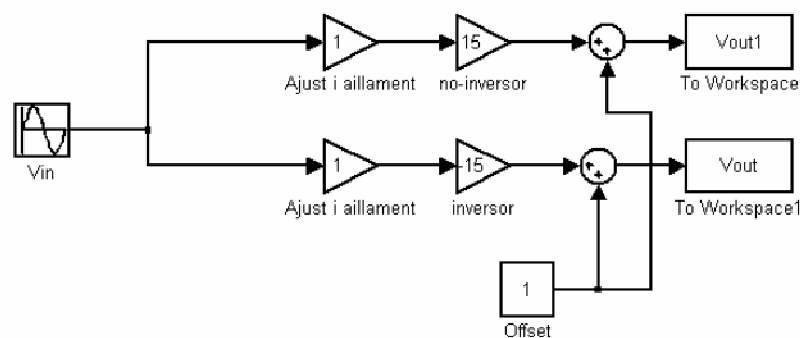


Figura 5.2.1 Esquema simplificat del preamplificador de test

### 5.2.3 Etapa no-inversora

Per la etapa no-inversora s'usarà el següent esquema (Figura 5.2.2):

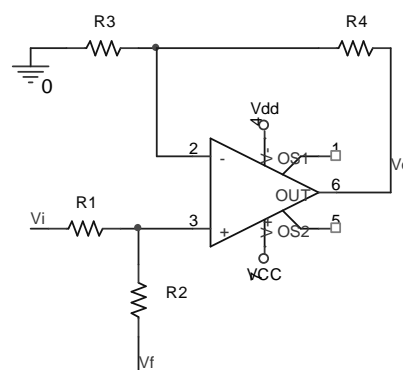


Figura 5.2.2 Etapa no-inversora

$V_i$  correspon a l'entrada de senyal d'àudio.  $V_f$  és el terminal per el qual podem sumar un desplaçament en continua a la sortida  $V_o$ .



Per tal de dissenyar el valor de les resistències, apliquem superposició començant per anular  $V_f$ .

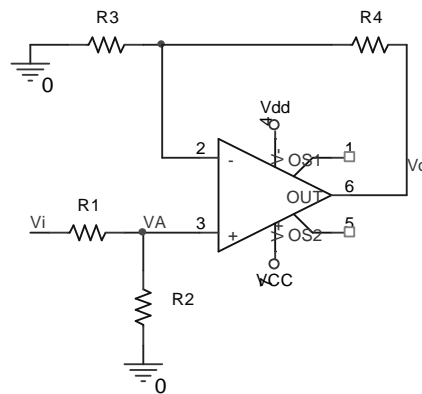
De la Figura 2.2.3 podem extreure'n les següents equacions:

$$V_A = V_i \frac{R_2}{R_1 + R_2} \quad (1)$$

$$\frac{V_A}{R_3} = \frac{V_o - V_A}{R_4} \Rightarrow V_A = \frac{R_3 V_o}{R_4 + R_3} \quad (2)$$

Aplicant 2 en 1:

$$V_i \frac{R_2}{R_1 + R_2} (R_4 + R_3) = R_3 V_o \Rightarrow \frac{V_o}{V_i} = \frac{R_2}{R_1 + R_2} \cdot \frac{R_4 + R_3}{R_3} \quad (3)$$



**Figura 5.2.3** Etapa np-inversora sense offset.

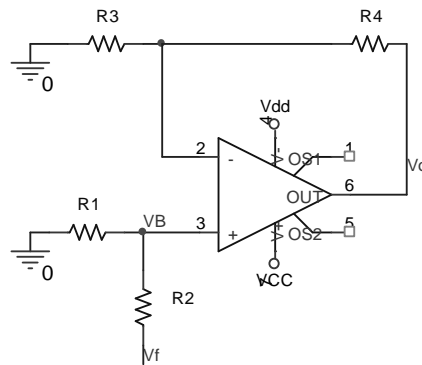
En segon lloc cal obtenir el guany per l'entrada  $V_f$ . Ens cal posar  $V_i$  a massa. De la Figura 5.2.4 se'n poden deduir les equacions.

$$V_B = V_f \frac{R_1}{R_1 + R_2} \quad (4)$$

$$\frac{V_B}{R_3} = \frac{V_o - V_B}{R_4} \Rightarrow V_B = \frac{R_3 V_o}{R_4 + R_3} \quad (5)$$

Aplicant 5 en 4:

$$\frac{V_o}{V_f} = \frac{R_1}{R_1 + R_2} \cdot \frac{R_4 + R_3}{R_3} \quad (6)$$



**Figura 5.2.4** Etapa no-inversora amb entrada  $V_i$  nul·la

Per dissenyar  $R_1$ ,  $R_2$ ,  $R_3$  i  $R_4$  fixarem el guany  $V_o/V_i$  a 15 i el guany  $V_o/V_f$  a 1, ja que així l'offset que ajustem serà directament el que veurem a en la sortida. Podem escriure el següent sistema de equacions:

$$\left. \begin{aligned} \frac{R_2}{R_1 + R_2} \cdot \frac{R_4 + R_3}{R_3} &= 15 \\ \frac{R_1}{R_1 + R_2} \cdot \frac{R_4 + R_3}{R_3} &= 1 \end{aligned} \right\}$$

Per simplificar la escriptura anomenarem  $K$  al conjunt compost per  $R_3$  i  $R_4$  de manera que el sistema es pot rescriure com:

$$\left. \begin{aligned} \frac{R_2}{R_1 + R_2} \cdot K &= 15 \\ \frac{R_1}{R_1 + R_2} \cdot K &= 1 \end{aligned} \right\} \quad \text{on} \quad K = \frac{R_4 + R_3}{R_3} \quad (7)$$

Operant amb el sistema s'arriba a:

$$\left. \begin{aligned} K &= 15 \frac{R_1}{R_2} + 15 \\ K &= 1 + \frac{R_2}{R_1} \end{aligned} \right\} \quad (8)$$

Igualant ambdues equacions i aïllant es forma la següent equació de segon grau:

$$15R_1^2 + 14R_1R_2 - R_2^2 = 0 \quad (9)$$

La equació 9 ens permet trobar el valor de  $R_1$  i  $R_2$ , no obstant presenta un grau de llibertat i per tant caldrà escollir un valor per  $R_1$  o  $R_2$  a priori. Després de provar amb diferents valors, s'observa que els valors de  $68\text{k}\Omega$  i  $4.7\text{k}\Omega$  s'ajusten bé a la equació i a més són valors de la sèrie E12. Per tant ja els podem fixar:

$$\begin{aligned} R_1 &= 4.7\text{K} \\ R_2 &= 68\text{K} \end{aligned}$$

Per tal de calcular els valors de  $R_3$  i  $R_4$  ens cal trobar el valor de  $K$  prenent una de les dues equacions del sistema 8.

$$K = 1 + \frac{R_2}{R_1} = 1 + \frac{68}{4.7} = 15.46 \approx 15.5$$

Trobat  $K$  l'apliquem sobre la seva definició segons l'equació 7 obtenint així una relació entre  $R_3$  i  $R_4$ :

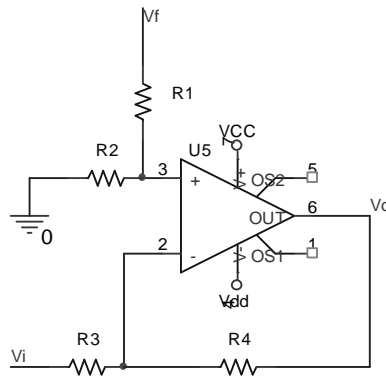
$$K = \frac{R_4 + R_3}{R_3} \Rightarrow \frac{R_4}{R_3} = 14.5 \quad (10)$$

Provant per diferents valors en 10, finalment obtenim dos valors que ens serviran:

$$\begin{aligned} R_3 &= 15\text{K} \\ R_4 &= 220\text{K} \end{aligned}$$

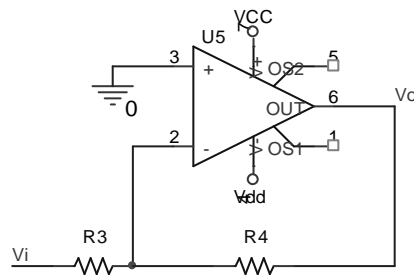
### 5.2.4 Etapa inversora

La etapa inversora s'ajustarà l'esquema de la Figura 5.2.5. Es tracta d'un amplificador inversor pel que fa a l'entrada d'àudio (senyal  $V_i$ ) i un amplificador no inversor per que fa la tensió de offset.



**Figura 5.2.5** Etapa inversora

Aplicarem superposició per resoldre el circuit. Si es considera  $V_f=0$ , podem redibuixar l'esquemàtic com el descrit el la Figura 5.2.6. Ja que en no circular corrent a través de R1 i R2 la tensió és nul·la.



**Figura 5.2.6** Etapa inversora sense offset

Es pot observar que el circuit de la Figura 5.2.6 es tracta d'un simple amplificador inversor i per tant el seu guany és:

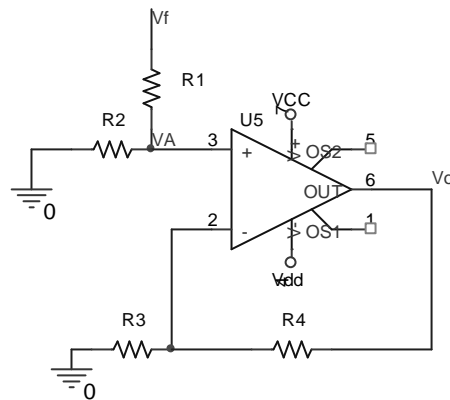
$$\frac{V_o}{V_i} = -\frac{R_4}{R_3}$$

Com que el guany ha de ser de 15, resulta fàcil trobar dos valors de resistors de la sèrie E12 que compleixin la relació, per exemple:

$$R_3 = 10K$$

$$R_4 = 150K$$

Ara ens cal fer l'anàlisi per  $V_i=0$ , dibuixem el circuit de la Figura 5.2.7



**Figura 5.2.7** Etapa inversora amb entrada  $V_i$  nul·la

Podem escriure les següents equacions:

$$\left. \begin{aligned} \frac{V_A}{R_3} &= \frac{V_o - V_A}{R_4} \\ V_A &= V_f \frac{R_2}{R_1 + R_2} \end{aligned} \right\}$$

Com que la relació entre  $R_3$  i  $R_4$  és 15, podem escriure la primera equació com:

$$15V_A = V_o - V_A \Rightarrow V_A = \frac{V_o}{16}$$

Prenent la segona equació del sistema i escrivint-la en funció de  $V_o$  s'obté el guany respecte  $V_f$ :

$$\frac{V_o}{V_f} = 16 \frac{R_2}{R_1 + R_2}$$

Igual que en la etapa no-inversora volem que el guany per la entrada de offset sigui unitari, per tant:

$$\frac{V_o}{V_f} = 16 \frac{R_2}{R_1 + R_2} = 1$$
$$R_1 + R_2 = 16R_2 \Rightarrow \frac{R_1}{R_2} = 15$$

De la mateixa forma que per R3 i R4 resulta fàcil escollir dos valors per les resistències per tal de complir la relació:

$$R_1 = 150K$$
$$R_2 = 10K$$

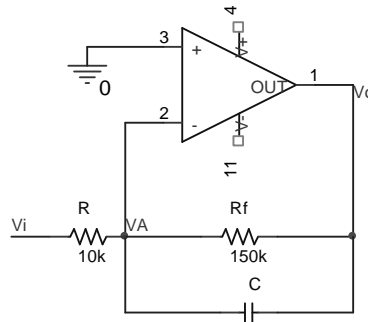
### 5.2.5 Condensador de compensació

Per tal de garantir d'evitar possibles interferències d'alta freqüència limitarem l'ample de banda del preamplificador a l'espectre audible. El mètode més comú és situar un condensador en paral·lel a la resistència que realimenta l'operacional tan per l'inversor com per el no-inversor. D'aquesta manera el sistema es converteix en un filtre pas baix de primer ordre i guany 15 en la banda passant. Mentre la freqüència de tall estigui a l'entorn de 30KHz el condensador serà el correcte ja que deixarà passar tot el rang audible i eliminarà l'alta freqüència.

Com que la topologia de la etapa inversora es lleugerament diferent a la de la no-inversora caldrà dissenyar un valor diferent per el condensador de cadascuna.

#### 5.2.5.1 Condensador etapa inversora

Per tal de trobar el condensador ens cal obtenir la funció de transferència de la etapa inversora amb el condensador. El circuit a analitzar és el següent (Figura 5.2.8).



**Figura 5.2.8** Condensador de compensació de l'etapa inversora

Del seu anàlisis s'obté la funció de transferència:

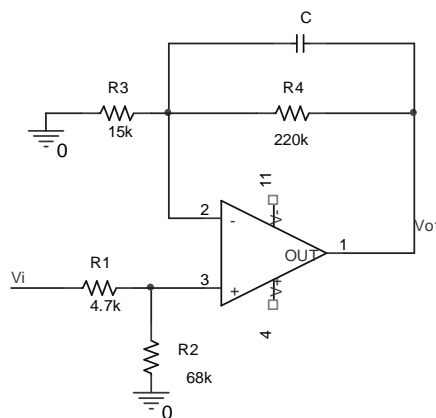
$$\frac{V_o}{V_i} = -\frac{R_F}{R} \cdot \frac{1}{R_F C S + 1}$$

Per tant el pol es troba a:  $\omega_c = \frac{1}{R_F C}$

Fixant la freqüència de tall a 30KHz i prenent el valor de  $R_F$  s'obté que el condensador ha de ser de 35pF valor que normalitzarem a 33pF.

### 5.2.5.2 Condensador etapa no-inversora

El circuit que cal analitzar per determinar la funció de transferència que ens permetrà col·locar el pol en la etapa no-inversora es mostra a la següent figura (Figura 5.2.9).



**Figura 5.2.9** Condensador de compensació de l'etapa no-inversora

Analitzant el circuit s'obté la seva funció de transferència:

$$\frac{V_o}{V_i} = \frac{R_2 R_4 + R_2 R_3 + R_2 R_3 R_4 C S}{R_2 R_3 + R_1 R_3 + R_2 R_3 R_4 C S + R_1 R_3 R_4 C S}$$

Prenent el denominador i traient factor comú s'obté:

$$R_2 R_3 + R_1 R_3 + R_2 R_3 R_4 C S + R_1 R_3 R_4 C S = R_3 (R_2 + R_1) (1 + R_4 C S)$$

Per tant el pol està ubicat a:  $\omega_c = \frac{1}{R_4 C}$

Igual que en la etapa inversora fixarem la freqüència de tall a 30KHz obtenint així un condensador de 24pF que normalitzarem a 22pF.

### 5.2.6 Regulació de Offset

Per tal d'ajustar l'offset usarem un potenciòmetre d'uns 50K $\Omega$  juntament amb un resistor de 1K $\Omega$  per fer de tope. Per tal de que la impedància del conjunt no afecti en el guany del preamplificador es fa necessari usar un operacional en configuració de seguidor aïllant així els diferents sistemes. El circuit a implementar es mostra a la següent figura (Figura 5.2.10):

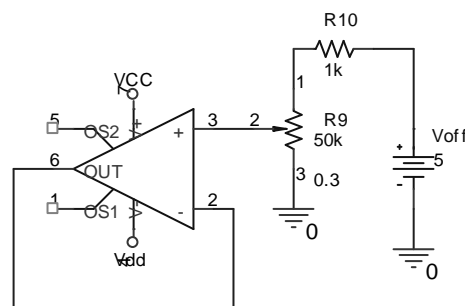


Figura 5.2.10

Per tal de no excedir-nos en el nivell de offset alimentarem la entrada del sistema amb una font de tensió de 5V. La forma més fàcil d'aconseguir aquesta tensió en el muntatge pràctic és prenent-la directament del terminal de referència del modulador que ens dona 5V en tot moment.



### 5.2.7 Ajust de guany i aïllament entre etapes

Com que les resistències a la pràctica no tenen exactament el valor nominal ja que tenen sempre certa tolerància es possible que el guany de la etapa inversora no sigui idèntic al de la no inversora. Per solucionar aquest problema es connecta a l'entrada de cada etapa un potenciòmetre per calibrar el guany.

Aquest potenciòmetre cal que sigui de impedància elevada per tal de mantenir el criteri d'alta impedància d'entrada propi d'un amplificador de tensió. Un valor molt usat en àudio (per -10dBu) és usar potenciòmetres de  $100K\Omega$  a la entrada.

Usant potenciòmetres de  $100K\Omega$  a l'entrada afectaríem greument paràmetres del sistema ja que la impedància de les resistències dissenyades és molt semblant. Per evitar aquest fenomen cal aïllar el corrent que circula en els potenciòmetres del corrent dels amplificador, per fer-ho situarem seguidors de tensió.

### 5.2.8 Esquema del preamplificador

Tot seguit, en la Figura 5.2.11, es mostra l'esquema dissenyat per el preamplificador. Observar com conté els diferents mòduls dissenyats.

Finalment per a completar el disseny cal escollir quins amplificadors operacionals usarem. El previ consta de 5 operacionals, per tal d'optimitzar l'espai usarem un encapsulat amb quatre operacionals per les etapes inversora, no-inversora i seguidors. Pel que fa a l'offset usarem el típic UA741.

Pel que fa l'encapsulat de quatre Ao's usarem el model TL074 ja que presenta molt bon slew rate. El slew rate és un paràmetre molt important quan es vol minimitzar la THD ja que és el responsable de les deformacions de l'ona a freqüències elevades. Un slew rate elevat ens garanteix una baix distorsió harmònica. Vegem en l'annex el full de característiques on es posa de manifest el bon slew rate de  $13 V/\mu s$  d'aquest integrat.

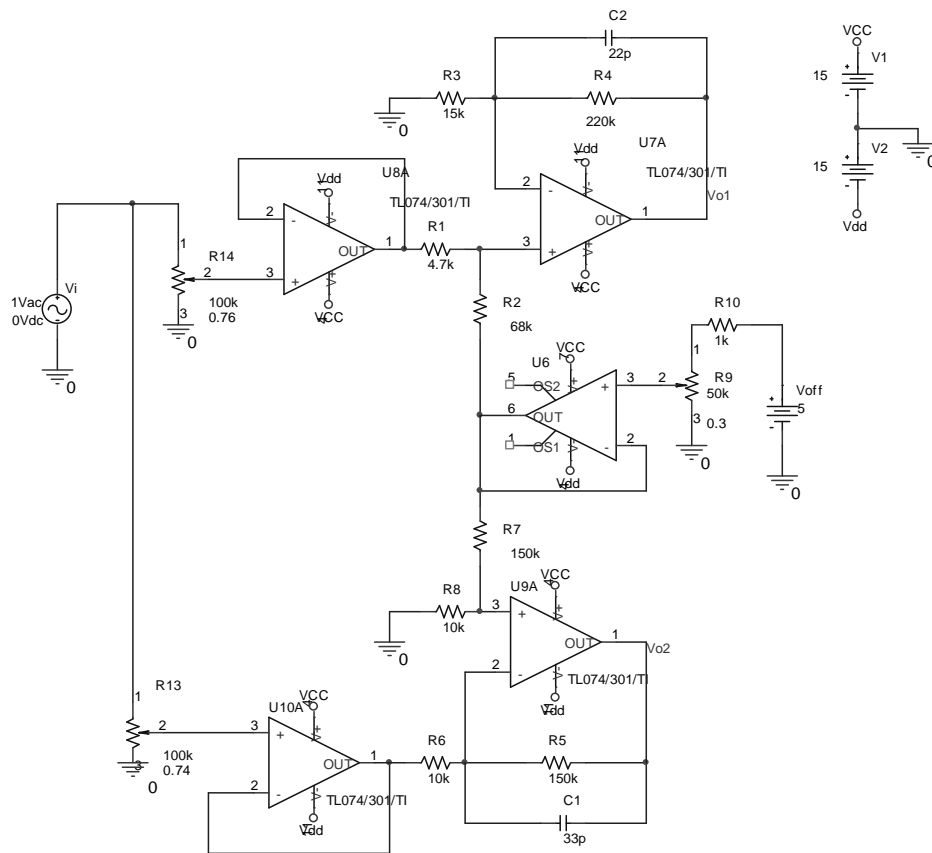
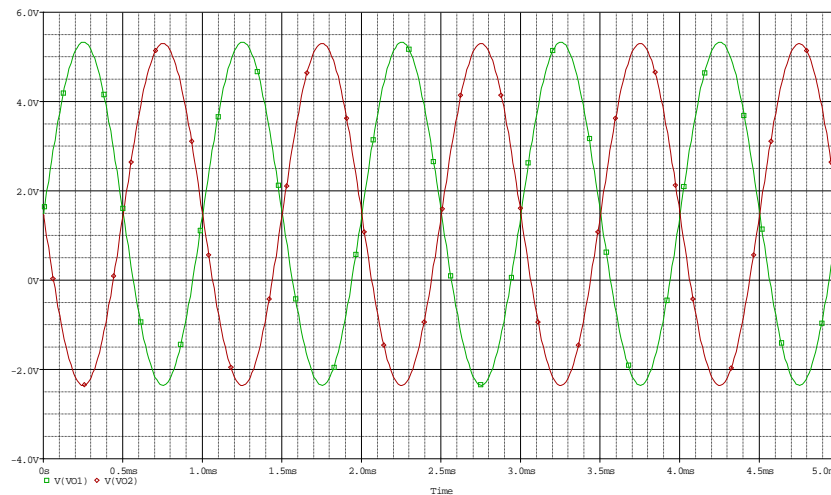


Figura 5.2.11 Esquema del preamplificador de test dissenyat

## 5.2.9 Simulacions

Per tal de verificar el correcte comportament del preamplificador s'efectuen dues simulacions. Una primera simulació temporal amb la qual s'ha de comprovar que du a terme la seva missió, amplificar en un factor 15, aportar un offset i desfasar una sortida en 180°. A més, aquesta primera simulació també té l'objectiu de mesurar la distorsió total harmònica per un senyal d'entrada de 1KHz per comprovar si es prou bona. La segona simulació es de caràcter freqüencial i ens permet comprovar que l'ample de banda és el desitjat.

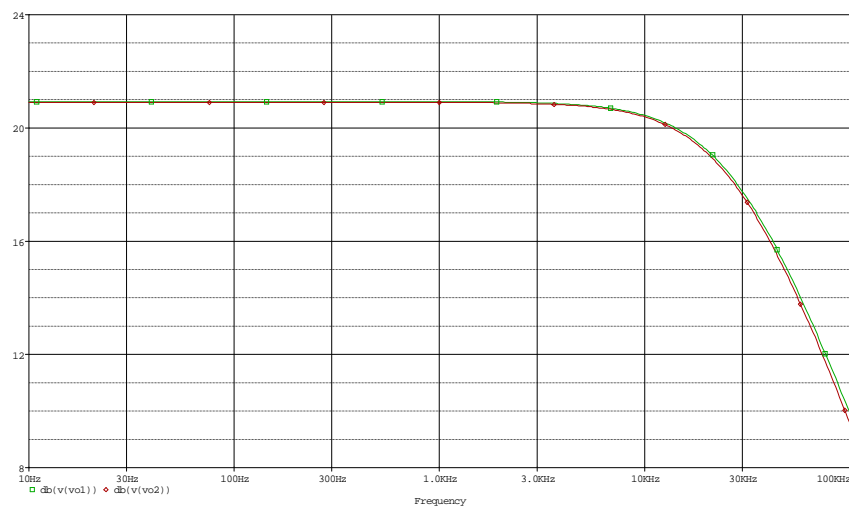
En la Figura 5.2.12 podem veure com el sistema és capaç d'amplificar un senyal d'entrada de -10dBu fins a nivells prou elevats i aportar-li un desplaçament en continua.



**Figura 5.2.12** Sortides del preamplificador per una entrada de -10dBu

D'un anàlisi de Fourier efectuat per Pspice s'ha obtingut que la THD és de l'ordre del 0.01% un valor suficientment petit.

Finalment en la Figura 5.2.13 vegem la resposta en freqüència del preamplificador. Es un comportament correcte ja que les freqüències de tall estan a l'ordre de 30KHz i la banda passant es completament plana. Es mostren les gràfiques corresponents a cadascuna de les dues sortides per observar que tenen idèntic comportament en freqüència.



**Figura 5.2.13** Resposta freqüencial de preamplificador de test

### 5.2.10 Diagrama de test

Un cop dissenyat el preamplificador que ens permetrà fer el test de la planta cal també proposat el diagrama de connexions entre els diferents elements per tal de poder realitzar la prova. El diagrama consta dels següents elements: senyal d'àudio, previ, amplificador i carrega. Tal com mostra la Figura 5.2.14 es connecta la senyal d'àudio a l'entrada del preamplificador, les dues sortides del preamplificador ataquen les entrades dels moduladors i al pont de MOSFETs es connecta la carrega.

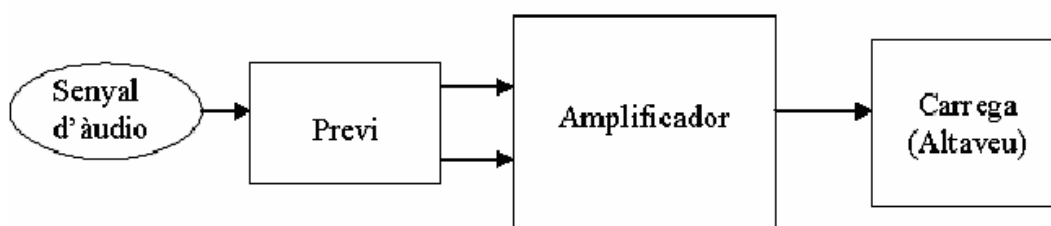


Figura 5.2.14 Connexió del preamplificador de test

### 5.3 Obtenció del model de la carrega en Matlab

Per tal de dissenyar el control de forma acurada i semblant a la realitat, s'obindrà sobre Matlab un model realista de la carrega que ha de suportar l'amplificador.

La carrega amb la qual ha de treballar l'amplificador de classe D és un altaveu d'alta fidelitat amb un impedància de  $8\Omega$ . Al mercat trobem molts altaveus sota l'etiqueta de  $8\Omega$ , però aquesta resistència no es real, només és aproximada. Un altaveu consta de elements reactius, els motors de les membranes són bobines, i per tant no es comporta com un resistència pura.

Per tal d'obtenir millors prestacions, és dissenyarà tot el sistema prenent com a referència un model real d'altaveu. Cal dir que el model usat només és vàlid per un altaveu, però és un altaveu dels més complexos i per tant l'amplificador no tindrà problemes en ser connectat a altres altaveus. Ja que aquests seran molt semblants o al ser més senzills estaran caracteritzats per impedàncies de menor ordre.

### 5.3.1 Presentació de l'altaveu a modelar

Modelarem la impedància respecte la freqüència d'un altaveu de tres vies i impedància nominal de  $8\Omega$ . El divisor de freqüències que usa aquest altaveu per crear les tres vies és el X-3120 de Fonestar. Les freqüències d'encreuament entre les diferents vies són  $800\text{Hz}$  i  $5\text{kHz}$  i pot suportar una potència de  $150\text{W RMS}$ .

Per tal de modelar el comportament de cadascun dels altaveus, usarem un circuit equivalent per cada una de les tres vies (greus, mitjos i aguts). El següent esquema (Figura 5.3.1) mostra el circuit equivalent de l'altaveu complet:

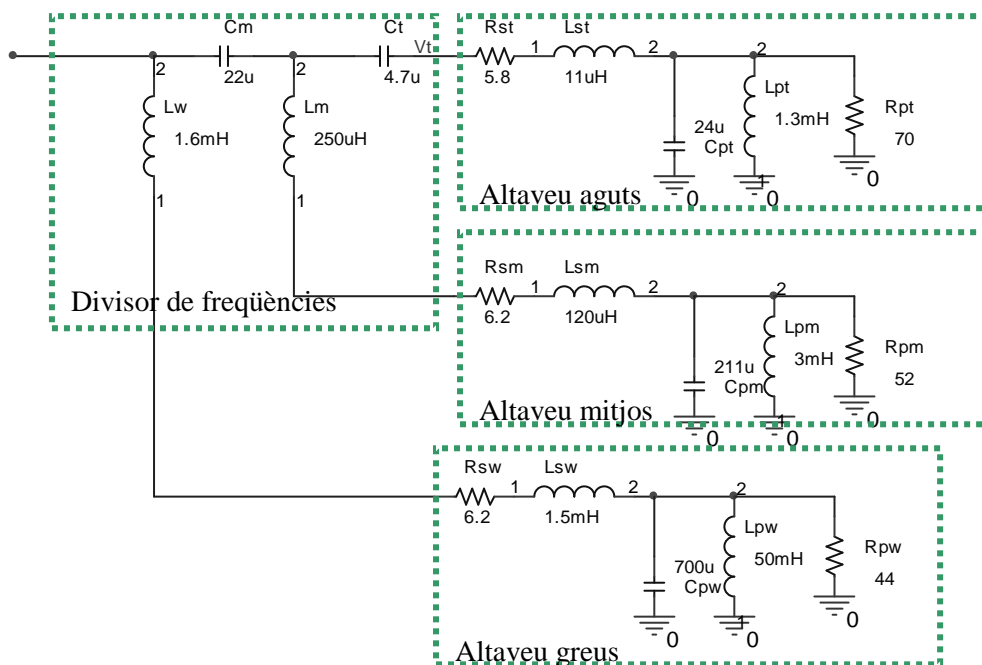


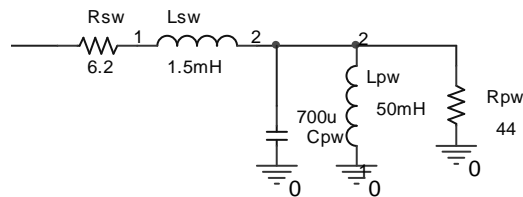
Figura 5.3.1 Circuit equivalent d'un altaveu de tres vies

### 5.3.2 Modelat de la impedància de la carrega en Matlab

Primer calcularem la impedància de l'altaveu que tenim en cada via (greu, mitjos i aguts).

#### 5.3.2.1 Impedància de l'altaveu de greus (Woofers)

Cal obtenir la impedància del següent circuit (Figura 5.3.2)



**Figura 5.3.2** Circuit equivalent d'un altaveu de greus

Començarem introduint els valors dels seus components en Matlab:

```
>> Ls=1.5e-3
```

```
>> Rs=6.2
```

```
>> Cp=700e-6
```

```
>> Lp=50e-3
```

```
>> Rp=44
```

Aquesta impedància pot ser expressada com:

$$Z_w(S) = \frac{1}{C_p S} \parallel L_p S \parallel R_p S + R_s + L_s S = \frac{1}{C_p S + \frac{1}{L_p S} + \frac{1}{R_p}} + R_s + L_s S = \frac{N(S)}{D(S)}$$

El denominador (D) val:

$$D(S) = L_p C_p R_p S^2 + L_p S + R_p$$

El numerador (N):

$$N(S) = L_p R_p S + D(S) R_s + D(S) L_s S$$

$$N(S) = L_p L_s C_p R_p S^3 + L_p (L_s + C_p R_p R_s) S^2 + (L_s R_p + L_p R_s + L_p R_p) S + R_p R_s$$

Introduïrem N(S) i D(S) en Matlab i formarem un funció de transferència:

```
>> D=[Lp*Cp*Rp Lp Rp]
```

```
>>> N=[Lp*Ls*Cp*Rp Lp*(Ls+Cp*Rs*Rp) (Ls*Rp+Lp*Rs+Lp*Rp) Rp*Rs]
```

```
>> W=tf(N,D)          Transfer function:
```

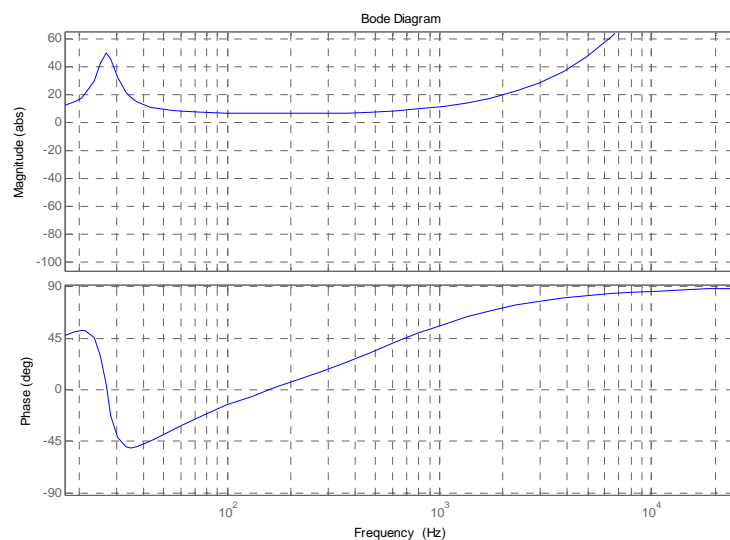
```
2.31e-006 s^3 + 0.009623 s^2 + 2.576 s + 272.8
```

```
-----
```

```
0.00154 s^2 + 0.05 s + 44
```

Finalment dibuixem un diagrama de Bode d'aquesta impedància per fer-nos una idea del seu comportament freqüencial (Figura 5.3.3):

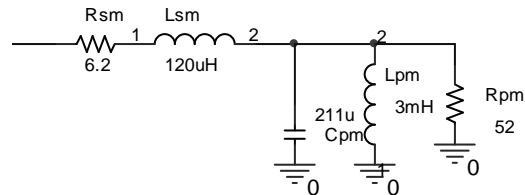
```
>> bode(W)
```



**Figura 5.3.3** Impedància d'un altaveu de greus

### 5.3.2.2 Impedància de l'altaveu de mitjos

L'altaveu de mitjos és modelat per el següent circuit (Figura 5.3.4):



**Figura 5.3.4** Circuit equivalent d'un altaveu de mitjos

Com es pot observar, el model és idèntic a l'altaveu de greus, però amb els paràmetres canviats. Així doncs, aprofitarem les equacions calculades en el primer apartat i procedirem a obtenir la impedància directament en Matlab.

En primer lloc cal redefinir els paràmetres per M:

```
>> Rs=6.2
```

```
>> Ls=120e-6
```

```
>> Cp=211e-6
```

```
>> Lp=3e-3
```

```
>> Rp=52
```

Ara ja podem cridar de nou la funció ja escrita en Matlab en el primer apartat:

```
>> N=[Lp*Ls*Cp*Rp Lp*(Ls+Cp*Rs*Rp) (Ls*Rp+Lp*Rs+Lp*Rp) Rp*Rs]
```

```
>> D=[Lp*Cp*Rp Lp Rp]
```

```
>> M=tf(N,D) Transfer function:
```

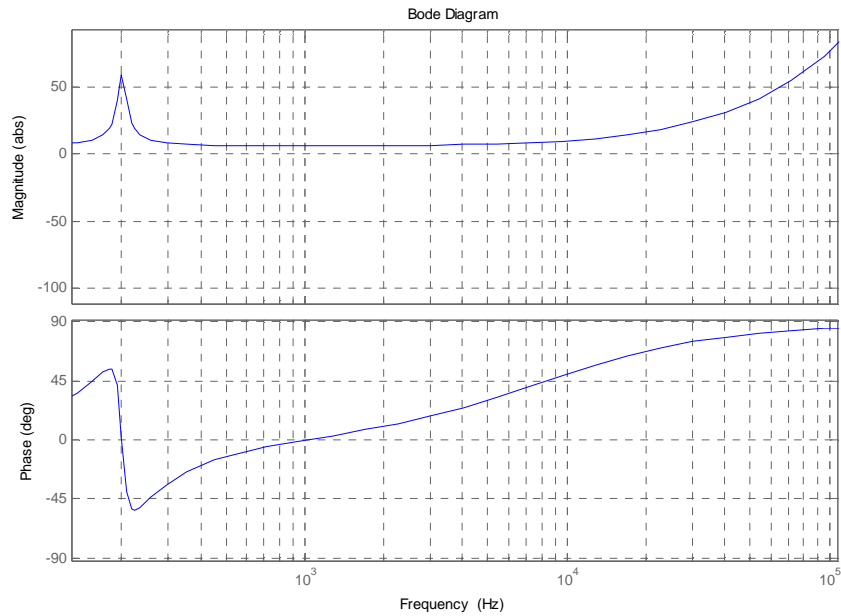
```
3.95e-009 s^3 + 0.0002044 s^2 + 0.1808 s + 322.4
```

```
-----  
3.292e-005 s^2 + 0.003 s + 52
```



Finalment en dibuixem el Bode, comprovant així que el resultat es coherent (Figura 5.3.5):

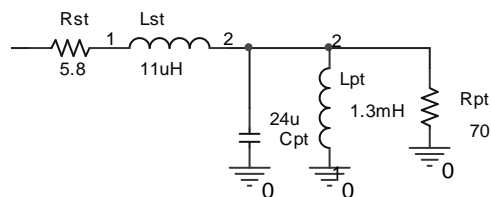
>> *bode(M)*



**Figura 5.3.5** Impedància d'un altaveu de mitjos

### 5.3.2.3 Impedància de l'altaveu d'aguts (Tweeter)

Un altaveu per a aguts és modela de la mateixa manera que els dos anteriors (greus i mitjos). El circuit és mostra a la Figura 5.3.6:



**Figura 5.3.6** Circuit equivalent d'un altaveu d'aguts

Aplicarem directament la funció d'impedància ja calculada. Definim els paràmetres per T:

>>  $R_s=5.8$

>>  $L_s=11e-6$

>>  $C_p=24e-6$

>>  $L_p=1.3e-3$

>>  $R_p=70$

La seva impedància és:

>>  $N=[L_p * L_s * C_p * R_p \quad L_p * (L_s + C_p * R_s * R_p) \quad (L_s * R_p + L_p * R_s + L_p * R_p) \quad R_p * R_s]$

>>  $D=[L_p * C_p * R_p \quad L_p \quad R_p]$

>>  $T=tf(N,D)$                       *Transfer function:*

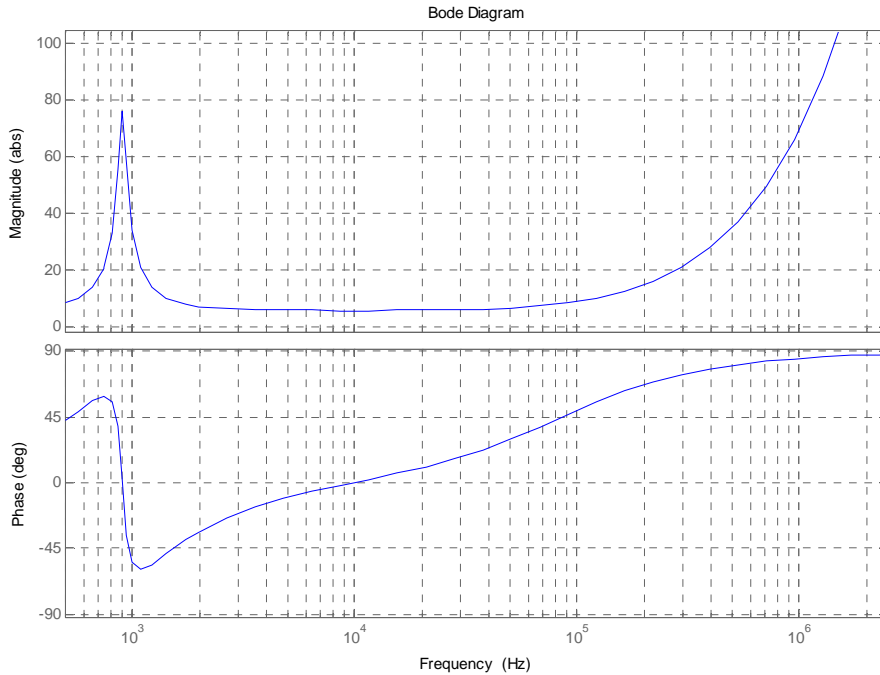
$2.402e-011 s^3 + 1.268e-005 s^2 + 0.09931 s + 406$

-----

$2.184e-006 s^2 + 0.0013 s + 70$

I en dibuixem el Bode (Figura 5.3.7):

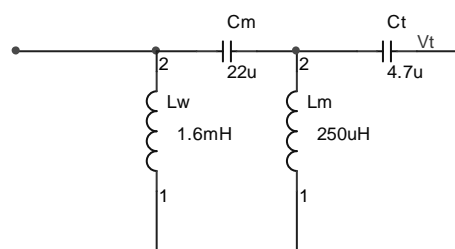
```
>> bode(T)
```



**Figura 5.3.7** Impedància d'un altaveu d'aguts

#### 5.3.2.4 Incorporació del crossover

En segon lloc cal modelar la impedància dels altaveus incorporant el crossover (divisor de freqüències). El següent circuit ens dona els paràmetres d'aquest crossover. Cal dir, que el circuit següent no es tracta d'un model, ja que en el divisor de freqüències s'implementa tal circuit (Figura 5.3.8) amb components discrets (bobines i condensadors).



**Figura 5.3.8** Divisor de freqüències

Començarem introduint els paràmetres del crossover en Matlab:

```
>> Lw=1.6e-3
```

```
>> Lm=250e-6
```

```
>> Cm=22e-6
```

```
>> Ct=4.7e-6
```

Per trobar la impedància de tot el conjunt (crossover + altaveus) anirem operant per parts. Primer sumarem Ct amb T ja que es troben en sèrie:

```
>> agut=tf(1,[Ct 0])+T
```

En segon lloc sumarem Lm amb M ja que també es troben en sèrie:

```
>> mitg=tf([Lm 0],1)+M
```

En tercer lloc posarem en paral·lel mitg i agut:

```
>> mitg_agut=1/((1/mitg)+(1/agut))
```

Seguidament sumarem Cm al paral·lel de mig agut ja que es troben en sèrie:

```
>> mitg_agut_serie=tf(1,[Cm 0])+mitg_agut
```

El conjunt Lw i W també haurà de ser sumat ja que estan en sèrie:

```
>> greu=tf([Lw 0], 1)+W
```

Calculem el paral·lel de mitg\_agut\_serie i greu:

```
>> Z_final=1/((1/greu)+(1/mitg_agut_serie))
```

Transfer function:

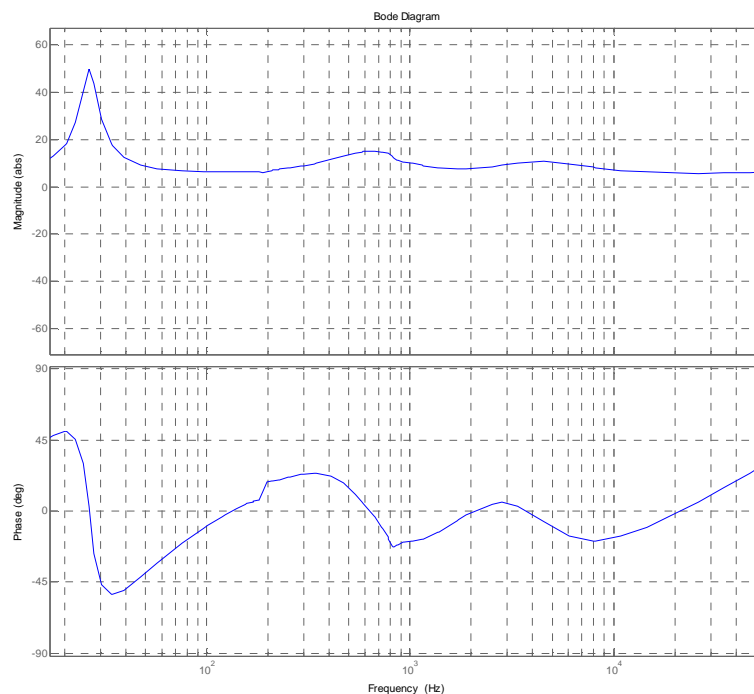
$$\begin{aligned}
 &1.444e-034 s^{11} + 7.897e-029 s^{10} + 5.452e-024 s^9 + 9.302e-020 s^8 + 8.368e-016 s^7 \\
 &+ 3.965e-012 s^6 + 1.914e-008 s^5 + 3.368e-005 s^4 + 0.03454 s^3 + 38.69 s^2 \\
 &+ 9900 s + 992992
 \end{aligned}$$

---


$$\begin{aligned}
 &1.357e-029 s^{10} + 4.88e-025 s^9 + 1.254e-020 s^8 + 6.685e-017 s^7 + 5.262e-013 s^6 \\
 &+ 1.435e-009 s^5 + 5.038e-006 s^4 + 0.002494 s^3 + 5.994 s^2 + 246.9 s + 160160
 \end{aligned}$$

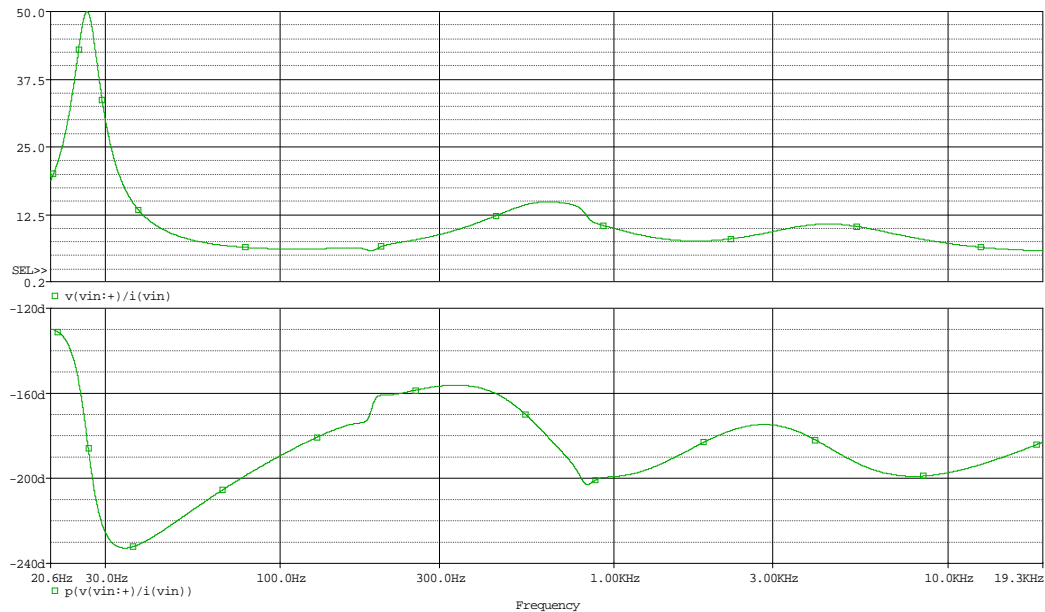
Finalment en dibuixem el Bode (Figura 5.3.9)

```
>> bode(Z_final)
```



**Figura 5.3.9** Impedància de tot l'altaveu

Simulant el sistema en Pspice podem comprovar com els càlculs efectuats son correctes ja que les gràfiques de la impedància coincideixen, vegem-ho en la Figura 5.3.10:



**Figura 5.3.10** Impedància de l'altaveu obtinguda amb Pspice

Ja tenim en Matlab una variable anomenada  $Z\_final$  que conté la impedància del nostre altaveu. A més, es una impedància fiable ja que en les simulacions en Pspice s'obté el mateix. Observar també, que la impedància és manté bastant lineal i pròxima als  $8\Omega$  (tal com era d'esperar).

### 5.3.3 Incorporació del filtre reconstructor en el model:

Per tal de poder simular correctament en simulink, ens caldrà també un model que incorpori el filtre reconstructor juntament amb la carrega. Cal dons obtenir la funció de transferència  $V_o(S)/V_i(S)$ . El circuit del sistema complet (altaveu i filtre reconstructor) es veu en la Figura 5.3.11:

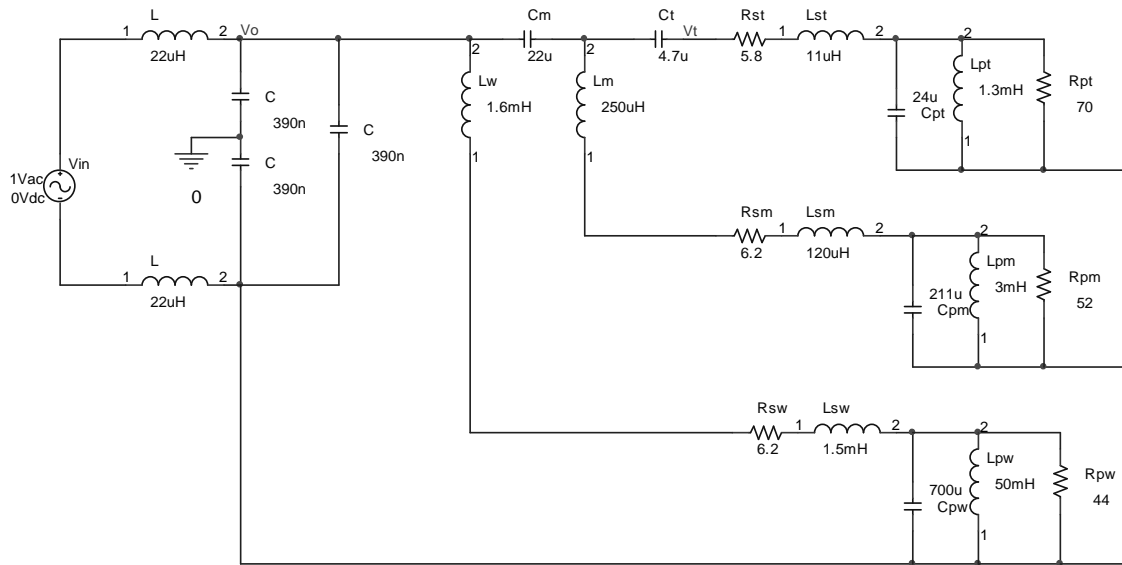


Figura 5.3.11 Esquema de l'altaveu i el filtre reconstructor

Resulta complicat obtenir un model d'aquest sistema degut a la complexitat del filtre, ja que aquest és simètric. No obstant es tracta d'un filtre de 2n ordre ja que la seva funció de transferència (considerant un carrega resistiva de 8ohm) ve donada per:

$$\frac{V_o(S)}{V_i(S)} = \frac{R}{3RLCS^2 + 2LS + R}$$

Per simplificar els càlculs, prendrem la funció de transferència d'un filtre LC de segons ordre no-simètric:

$$\frac{V_o(S)}{V_i(S)} = \frac{R}{RL'C'S^2 + L'S + R}$$

Si comparem les dues funcions i les igualem, obtenim:

$$3RLCS^2 + 2LS + R = RL'C'S^2 + L'S + R$$

$$L' = 2L = 2 \cdot 22\mu H = 44\mu H$$

$$C' = \frac{3}{2}C = \frac{3}{2} \cdot 390nF = 585nF$$

Amb aquests valors, podem dibuixar el següent circuit (Figura 5.3.12) que es comporta com el primer, però és de més fàcil anàlisi.

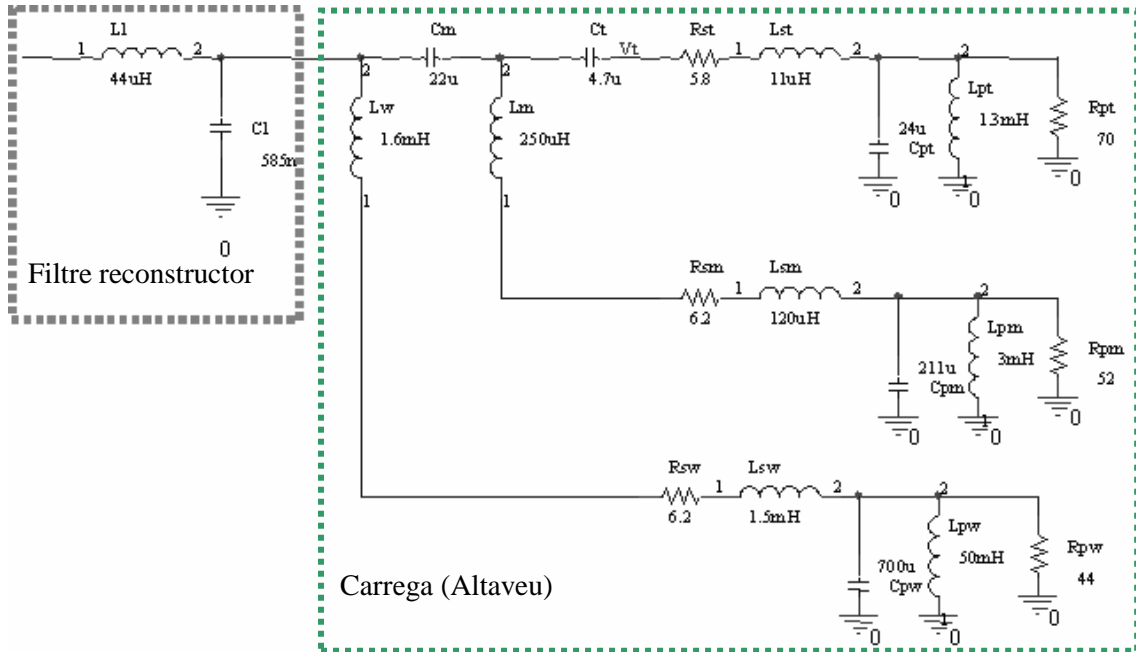


Figura 5.3.12 Model simplificat del filtre reconstructor i l'altaveu

Ara ja podem calcular el model en Matlab. Primer definim els nous paràmetres del sistema:

```
>> Cl=1.5*390e-9
```

```
>> Ll=44e-6
```

Calculem la impedància A consistent en el paral·lel de la carrega i el condensador C1 del filtre:

```
>> A=1/((tf([Cl 0],1))+(1/Z_final))
```

La funció de transferència buscada bé donada per:

$$\frac{V_o(S)}{V_i} = \frac{A(S)}{L_L S + A(S)}$$

Ja que tenim  $L_L$  en sèrie amb  $A(S)$  i per tant es tracta d'un divisor de tensió.



Escriurem el denominador de la funció en Matlab com:

```
>> Den=tf([Ll 0],1)+A
```

S'obté la funció de transferència completa com:

```
>> LPF=A/Den
```

*Transfer function:*

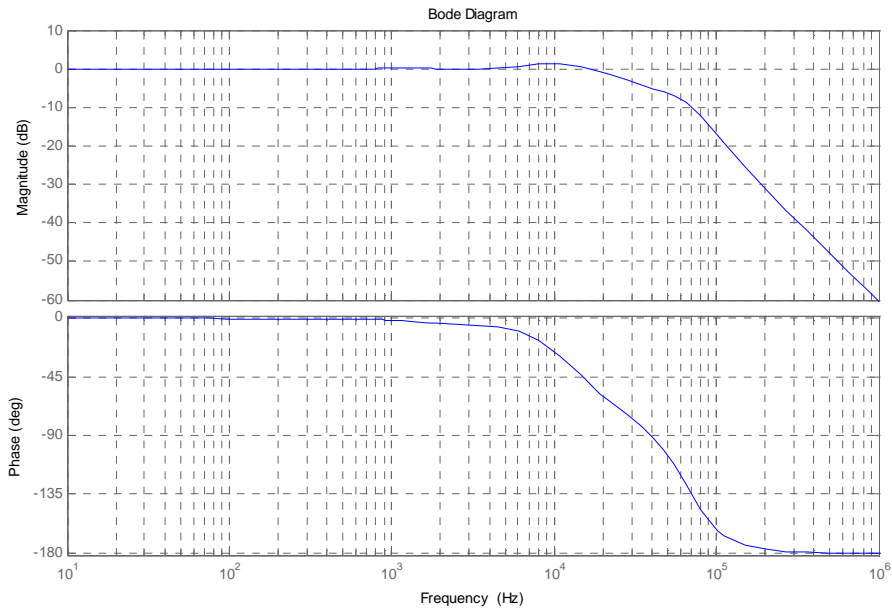
$$\begin{aligned}
 &1.22e-074 s^{23} + 1.334e-068 s^{22} + 6.529e-063 s^{21} + 1.661e-057 s^{20} + 1.404e-052 s^{19} \\
 &+ 5.594e-048 s^{18} + 1.413e-043 s^{17} + 2.153e-039 s^{16} + 2.286e-035 s^{15} \\
 &+ 1.788e-031 s^{14} + 1.155e-027 s^{13} + 5.614e-024 s^{12} + 2.335e-020 s^{11} \\
 &+ 7.155e-017 s^{10} + 1.822e-013 s^9 + 3.142e-010 s^8 + 4.37e-007 s^7 \\
 &+ 0.000505 s^6 + 0.3675 s^5 + 276 s^4 + 7.701e004 s^3 + 1.46e007 s^2 \\
 &+ 1.831e009 s + 1.59e011
 \end{aligned}$$

---


$$\begin{aligned}
 &3.141e-085 s^{25} + 3.435e-079 s^{24} + 2.307e-073 s^{23} + 8.549e-068 s^{22} + 2.118e-062 s^{21} \\
 &+ 2.515e-057 s^{20} + 1.729e-052 s^{19} + 6.32e-048 s^{18} + 1.528e-043 s^{17} \\
 &+ 2.261e-039 s^{16} + 2.376e-035 s^{15} + 1.84e-031 s^{14} + 1.183e-027 s^{13} \\
 &+ 5.717e-024 s^{12} + 2.37e-020 s^{11} + 7.235e-017 s^{10} + 1.839e-013 s^9 \\
 &+ 3.161e-010 s^8 + 4.4e-007 s^7 + 0.0005064 s^6 + 0.3692 s^5 + 276.2 s^4 \\
 &+ 7.709e004 s^3 + 1.461e007 s^2 + 1.833e009 s + 1.59e011
 \end{aligned}$$

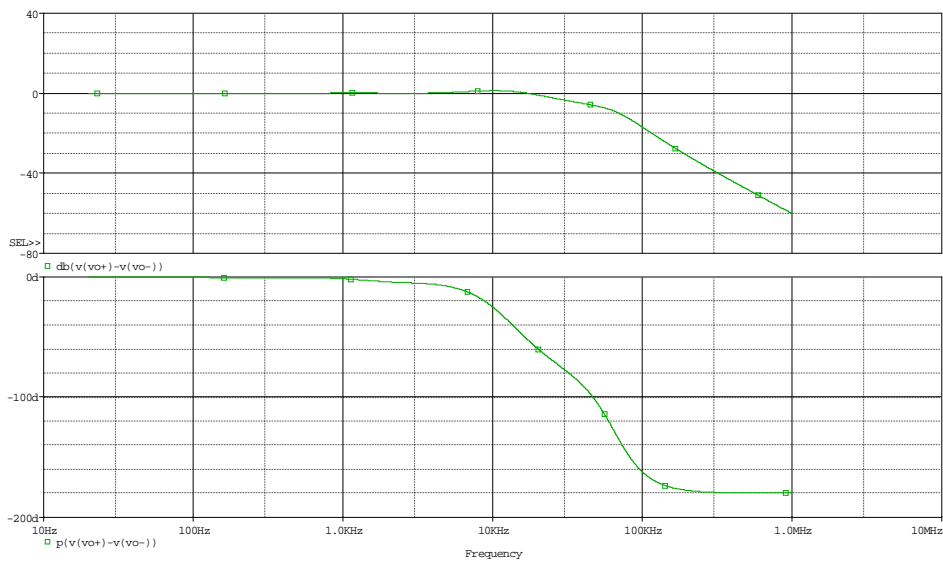
Finalment dibuixem el diagrama de Bode (Figura 5.3.13):

```
>> bode(LPF)
```



**Figura 5.3.13** Bode del filtre reconstructor amb l'altaveu

Usarem Pspice per simular el sistema complet (amb el filtre simètric). De la simulació s'obté el diagrama de Bode de la Figura 5.3.14:



**Figura 5.3.14** Bode del filtre reconstructor amb l'altaveu obtingut en Pspice

Si comparem els dos diagrames (Matlab i Pspice) veiem que el model de Matlab s'ajusta perfectament a la simulació en Pspice i per tant el model obtingut es correcte.

Així doncs, ja tenim en Matlab la variable LPF que conte la funció de transferència  $V_o/V_i$  prenent com a carrega un model real d'altaveu.

#### 5.3.4 Model Simulink:

Per simular correctament cal posar en simulink la funció de transferència obtinguda. S'observa que molts termes són molt petits. Comprovem si els podem depreciar per simplificar una mica el model.

Depreciant a partir dels termes de 5è grau, que són els considerablement més petits, obtenim la següent funció per LPF(S):

$$LPF(S) = \frac{0.368 s^5 + 276.2 s^4 + 7.704e004 s^3 + 1.461e007 s^2 + 1.832e009 s + 1.59e011}{0.3697 s^5 + 276.3 s^4 + 7.713e004 s^3 + 1.461e007 s^2 + 1.833e009 s + 1.59e011}$$

Ho introduïrem en Matlab:

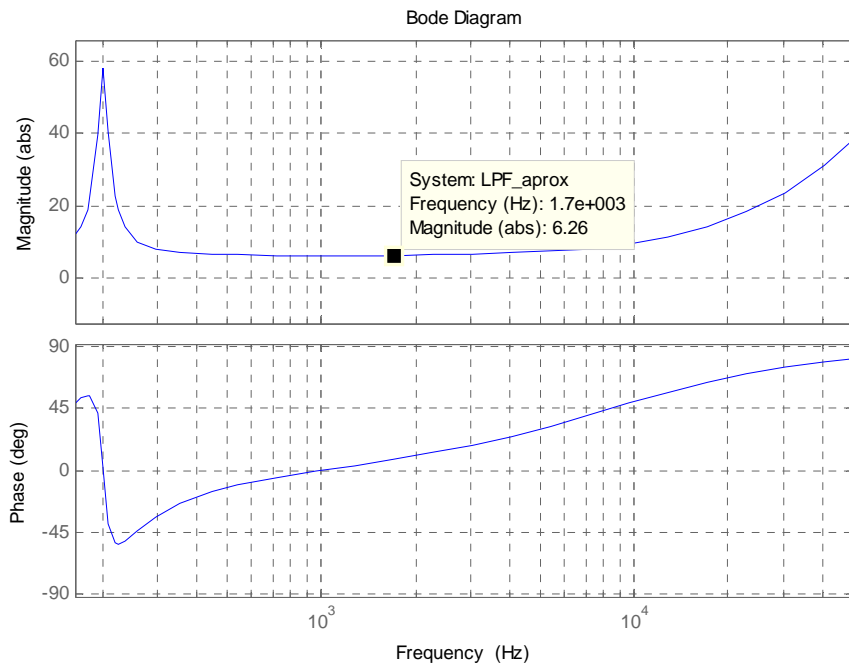
```
>> N_LPF=[0.368 276.2 7.704e004 1.461e007 1.832e009 1.59e011]
```

```
>> D_LPF=[0.3697 276.3 7.713e004 1.461e007 1.833e009 1.59e011]
```

```
>>LPF_aprox=tf(N_LPF,D_LPF)
```

Finalment en dibuixem el Bode per veure si el model aproximat és vàlid (Figura 5.3.15):

```
>> bode(LPF_aprox)
```



**Figura 5.3.15** Bode del model aproximat

El diagrama obtingut en la Figura 5.3.15 no s'assembla en res al Bode de la funció  $LPF(S)$ , no obstant si que és molt semblant a la impedància de l'altaveu. Es posa de manifest que en els termes de menor grau de la funció  $LPF(S)$  hi ha modelada la impedància dels altaveus, mentre que en els termes de major ordre i tenim el comportament del filtre reconstructor. Per tant, no és possible depreciar termes pel fet de ser més petits, doncs la seva contribució també és important. Caldrà crear una funció de transferència en Simulink i introduir-hi tots els coeficients de  $LPF(S)$  obtinguts.

## 5.4 Diagrama del control per tensió

Abans de començar a dissenyar qualsevol controlador cal tenir un diagrama genèric del sistema a controlar juntament amb el llaç de realimentació. L'amplificador que aquí es tracta disposa dels següents bloc que podem veure connectats a la Figura 5.4.1.

**Planta:** Es tracta del sistema que es vol controlar. En aquest cas està format per els moduladors PWM, els drivers, el pont de MOSFETs, el filtre reconstructor i l'altaveu.

**Restador:** És l'encarregat de calcular la diferència entre el senyal que es vol amplificar i una porció del senyal amplificat per tal d'obtenir l'error entre ambdós.

**Amplificador d'error:** Amplifica l'error obtingut en el restador fins al correcte nivell per fer treballar la planta.

**Xarxa de realimentació:** Anomenat també compensador, és l'encarregat d'portar millores a la dinàmica del sistema modificant la funció de transferència en llaç tancat.

**Sensat de tensió:** Pren una mostra de la tensió de sortida per ser comparada amb la tensió d'alimentació.

**Previ:** Amplifica el senyal d'àudio fins als nivells necessaris per tal que l'amplificador treballi correctament.

**Balancejador:** Donat un senyal a la seva entrada genera el mateix senyal balancejat a la seva sortida. És a dir, converteix un senyal referit a massa en un senyal diferencial.

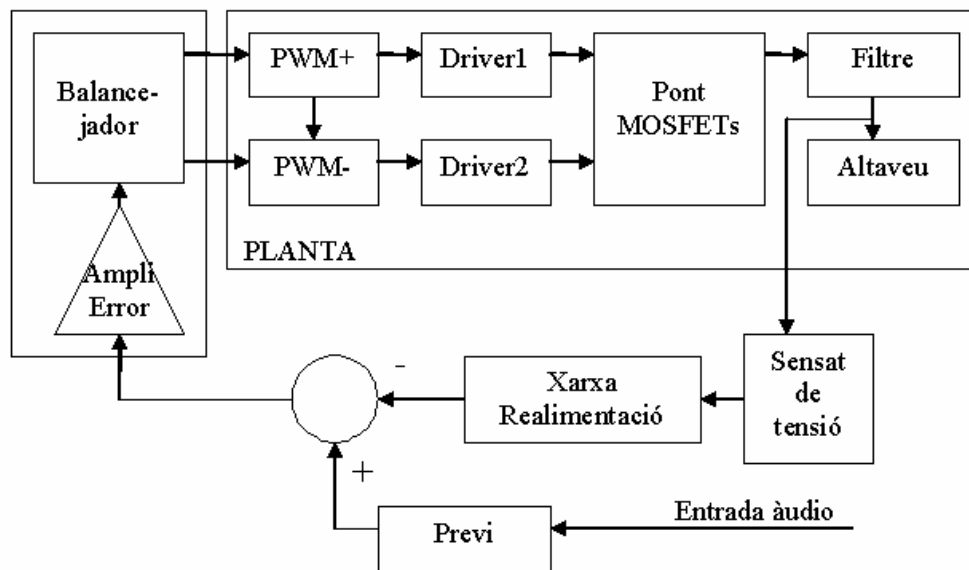


Figura 5.4.1 Diagrama bàsic de la connexió dels diferents elements

Un cop es tenen els diferents elements i la forma en que es connecten es modelarà tot el sistema en Matlab per tal de simular diferents controls. Fent us de l'eina Simulink de Matlab resulta molt fàcil obtenir un model general i començar a simular el sistema complet.

El model de la carrega juntament amb el filtre reconstructor es faran amb una funció de transferència. Posarem en Simulink la funció de transferència obtinguda en l'apartat 5.3.3 "Incorporació del filtre reconstructor en el model".

Per modelar la resta de la planta s'usa un guany de 40 que simula el guany del pont de MOSFETs per un cicle de treball del 100%. El modulador PWM es modela amb un sub-bloc el qual podem veure internament en la Figura 5.4.2. Aquest model també juga el paper del balancejador.

La resta d'elements són fàcilment modelats usant funcions de transferència, restadors i guanys. A la Figura 5.4.3 podem veure el sistema complet en Simulink. A més també s'ha inclòs un sistema per obtenir el corrent sobre la bobina així com la potència sobre l'altaveu.

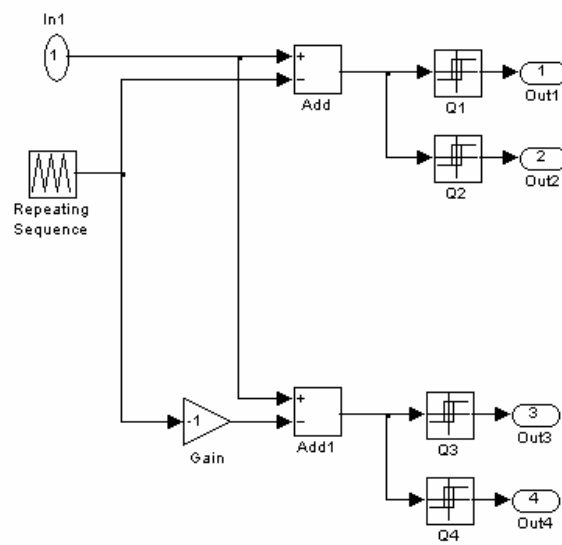


Figura 5.4.2 Model PWM

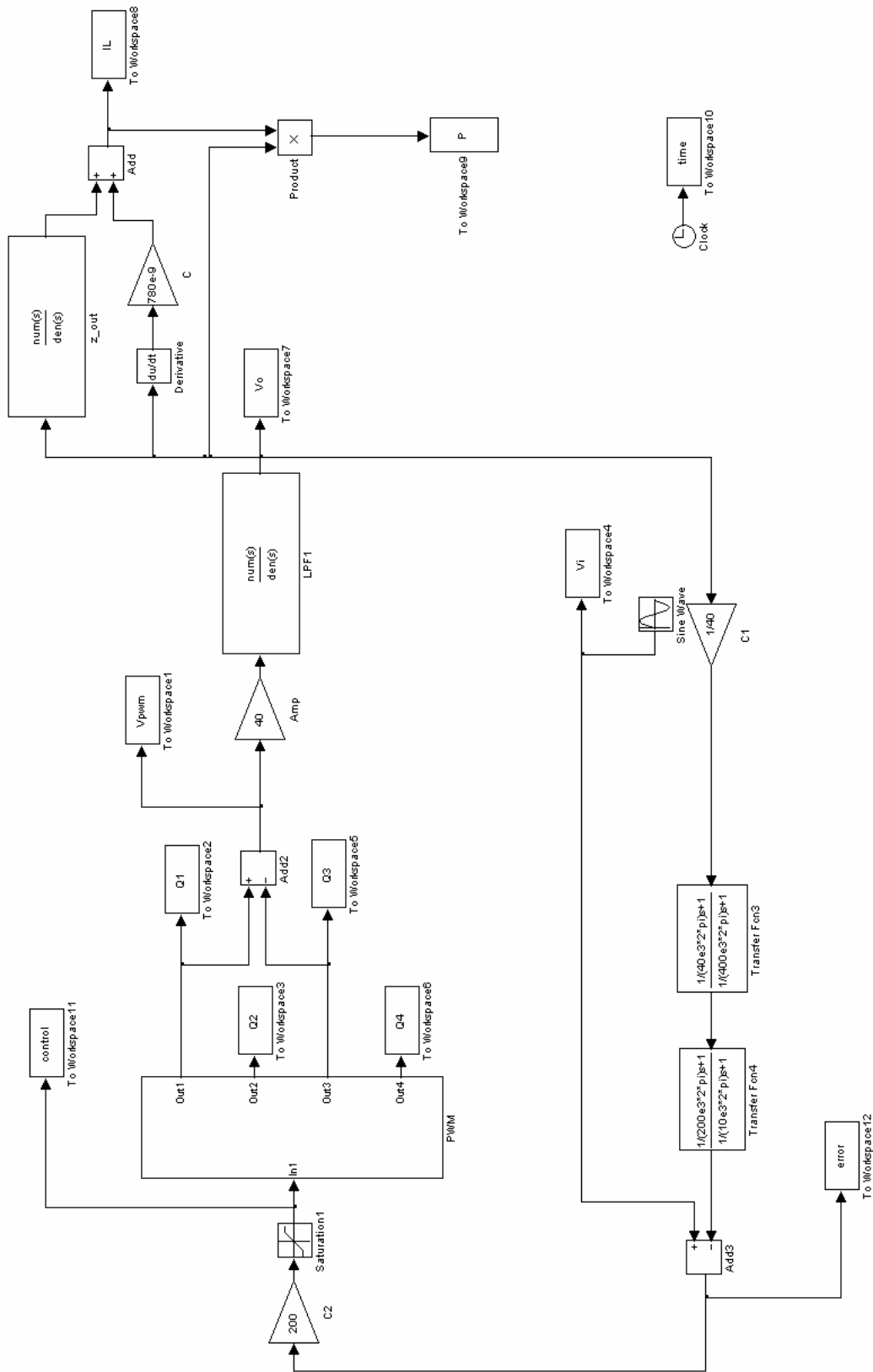


Figura 5.4.3 Model amplificador classe D



## 5.5 Control per tensió amb xarxes de compensació

En aquest apartat es dissenyarà un control per tensió usant el diagrama de realimentació ja proposat per la Figura 5.4.1. En primer lloc cal descartar la possibilitat d'un control basat en PID ja que es tracta d'un sistema amb un ample de banda considerable. Si volguéssim usar un PID com a controlador, l'acció integral ens limitaria greument l'ample de banda de l'amplificador. Per tal de controlar l'amplificador ens caldran xarxes de compensació més complexes que un simple PID.

A l'hora de dissenyar un controlador basat en xarxes de compensació de fase es imprescindible conèixer el diagrama de Bode de la planta a controlar. Considerant el modulador PWM lineal i el temps mort del driver negligible, el Bode de la planta és directament el Bode obtingut en l'apartat 5.3.3 "Incorporació del filtre reconstructor en el model". A la Figura 5.5.1 podem veure el diagrama dibuixat usant la funció "margin()" de Matlab que a més ens indica el marge de guany i de fase. El Bode de la Figura 5.5.1 ha sigut dibuixat amb la instrucció `margin(LPF*40)` ja que és modela el pont de MOSFETs com un guany en tensió de 40; així doncs aquest és el Bode en llaç obert (funció de transferència directa).

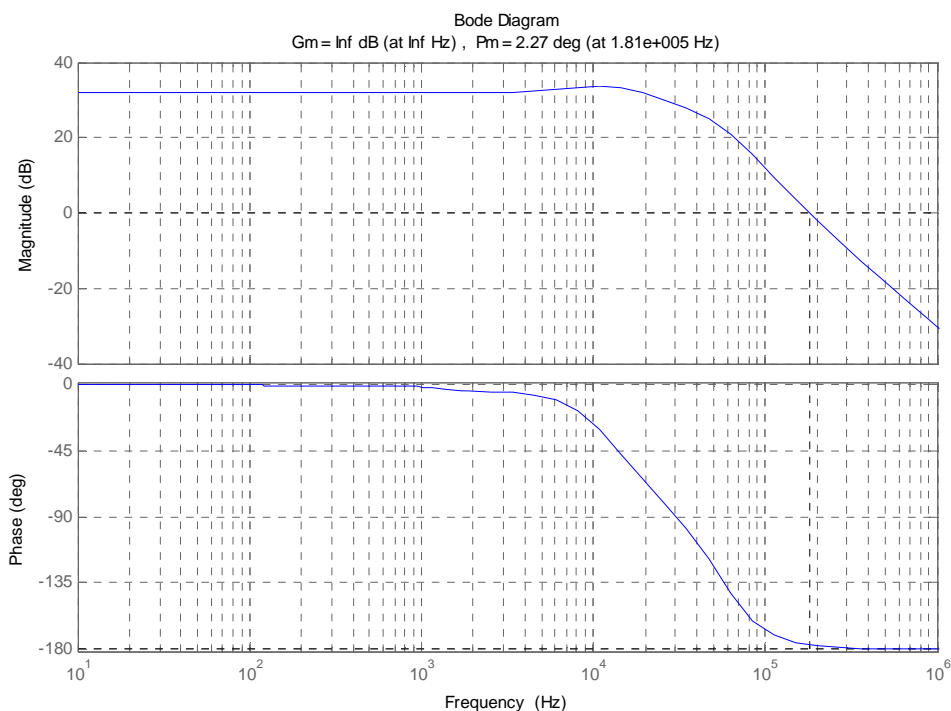


Figura 5.5.1 Diagrama de Bode en llaç obert

En el diagrama de la Figura 5.5.1 s'observa que el marge de fase és de  $2.27^\circ$ , és a dir, el sistema esta al límit de la inestabilitat. Si es realimenta aquesta planta amb una xarxa senzilla que no incorpores variacions de fase el sistema tindria moltes possibilitats de ser inestable.

En veure aquest diagrama de Bode es descarta la possibilitat d'usar un control proporcional ja que a més guany més es tendeix a la inestabilitat. Com que la planta per natural ja te molt poc marge de fase, en realimentar amb un control proporcional seria molt fàcil reduir encara més aquest marge de fase i convertir el sistema en inestable.

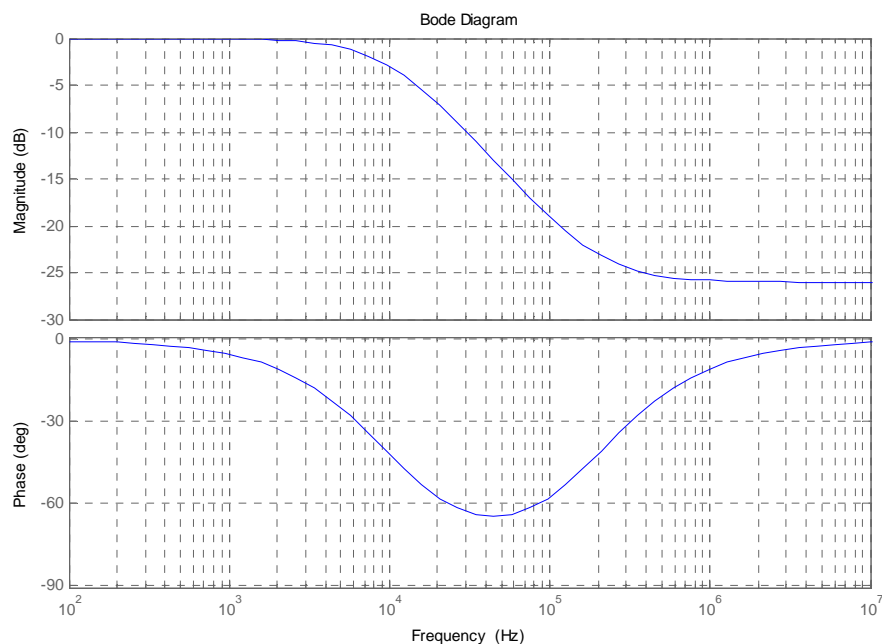
Així doncs, el primer punt del control serà augmentar el marge de fase per tenir un sistema més estable. Per augmentar el marge de fase ens cal un xarxa d'avançament. No obstant, les xarxes d'avançament amplifiquen les freqüències altes. Una xarxa de avançament ens milloraria la estabilitat del sistema, però no podria rebutjar el soroll que en aquest cas és a la freqüència de commutació. No només això, sinó que aquest tipus de compensador també tindria tendència a amplificar el soroll augmentant així l'arriusat.

Davant d'aquesta problemàtica cal tenir molt clares les funcions del nostre controlador. El compensador ha de tenir tres característiques fonamentals: augmentar el marge de fase per fer el sistema més estable, rebutjar el soroll (freqüència de commutació) per tal de reduir l'arriusat i no malmetre l'ample de banda d'àudio per el qual s'ha dissenyat el filtre reconstructor.

Després de provar diferents xarxes i diferents configuracions el que ha donat més bons resultats ha sigut usar dues xarxes de compensació, una en avançament de fase i l'altre en retràs de fase. La idea és atenuar en uns 20dB el mòdul de la funció de transferència en llaç tancat mitjançant la xarxa de retràs. Tot seguit usarem un xarxa d'avançament per augmentar el marge de fase. D'aquesta manera podrem augmentar fase en els punts problemàtics sense augmentar mòdul, ja que l'atenuació introduïda per la xarxa de retràs es contrarestarà amb el guany que introdueix l'avançament contribuint així al rebuig del soroll.

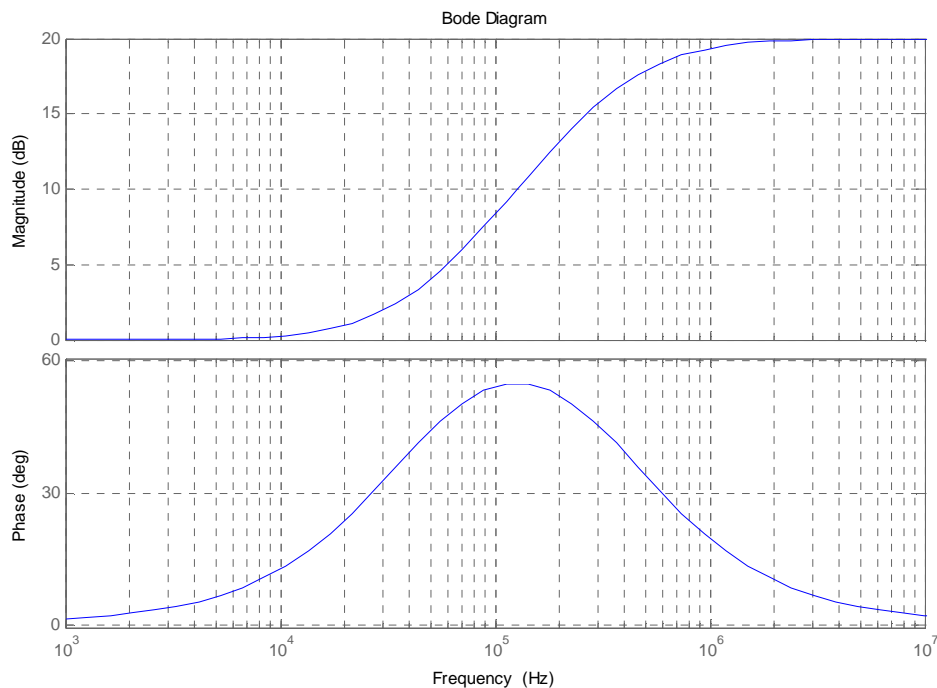
Per tal d'ubicar correctament els pols i zeros de cada xarxa cal tenir en compte que han de ser de mòdul semblant i a ser possible, la de retràs ha de tenir més atenuació que guany la d'avançament per tal d'atenuar més la freqüència de commutació. Cal tenir en compte que la xarxa de retràs tendeix a reduir el marge de fase i per tant ha de ser ubicada en freqüències a les quals aquestes reducció de fase no impliqui inestabilitat. Tornant a la Figura 5.5.1 vegem que les freqüències a les quals se'ls pot reduir la fase són les més baixes, no obstant no podem aplicar aquesta xarxa a freqüències massa baixes ja que estaríem reduint l'ample de banda de

l'amplificador. Observant que el Bode de la Figura 5.5.1 té un petit excés de guany entre els 10KHz i 20KHz aprofitarem aquesta imperfecció per ubicar el pol de la xarxa de retràs a 10KHz . D'aquesta manera atenuarem lleugerament aquest petit excés contribuint així a una millora en la resposta freqüencial de l'amplificador. El zero de la xarxa de retràs l'ubicarem a 200KHz així tindrem una atenuació de 26dB i no estarem afectant la fase en cap zona crítica. La Figura 5.5.2 mostra el Bode d'aquesta xarxa en retràs de fase.



**Figura 5.5.2** Bode de la xarxa en retràs de fase

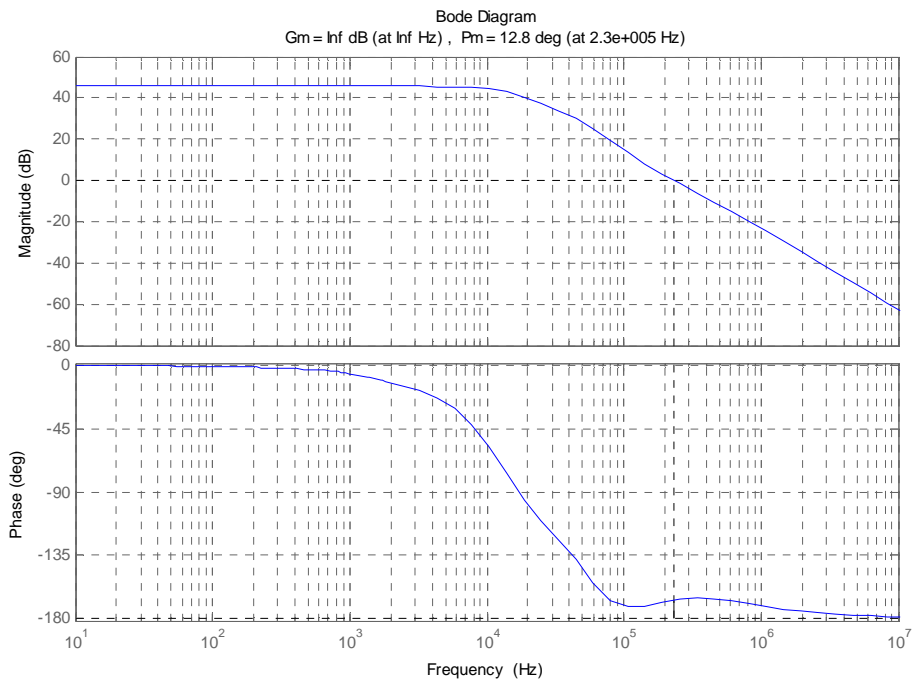
Pel que fa a la xarxa d'avançament de fase cal que la distància entre zero i pol sigui elevada ja que com major és aquesta distància major és l'aportació de fase. En contra partida en fer créixer la distància entre zero i pol també creix el guany per les freqüències elevades. Com ja s'ha dit, aquesta xarxa no ha d'aportar més guany que atenuació la xarxa de retràs. Com que el retràs de fase atenua en 26dB les freqüències elevades, es interessant separar el zero i el pol de la xarxa d'avançament en una dècada d'aquesta manera estarem amplificant les freqüències elevades en 20dB. En sobreposar ambdues xarxes és té una atenuació de 6dB per a l'alta freqüència. Una possible ubicació del zero seria a uns 40KHz i per tant el pol a 400KHz. La Figura 5.5.3 mostra el Bode de la xarxa en avançament de fase.



**Figura 5.5.3** Bode de la xarxa en avançament de fase

Aquesta configuració de les dues xarxes compleix amb les tres consideracions fetes. Millora l'ample de banda en atenuar el petit excés de guany a l'entorn dels 10KHz, rebutja la freqüència de commutació atenuant-la en 6dB i afegeix prou fase com per garantir que el sistema és estable.

A més d'aplicar les xarxes de compensació també es necessari un correcte guany per l'amplificador d'error. El guany de tal amplificador és pot ajustar a prova i error sobre Simulink fins a tenir uns resultats òptims. En la Figura 5.5.4 es mostra el Bode de la funció de transferència en llaç tancat amb les dues xarxes de compensació i un guany de l'amplificador d'error de 200. Comparant-ho amb la Figura 5.5.1 podem veure que el marge de fase ha augmentat i la resposta a la banda audible ha millorat.



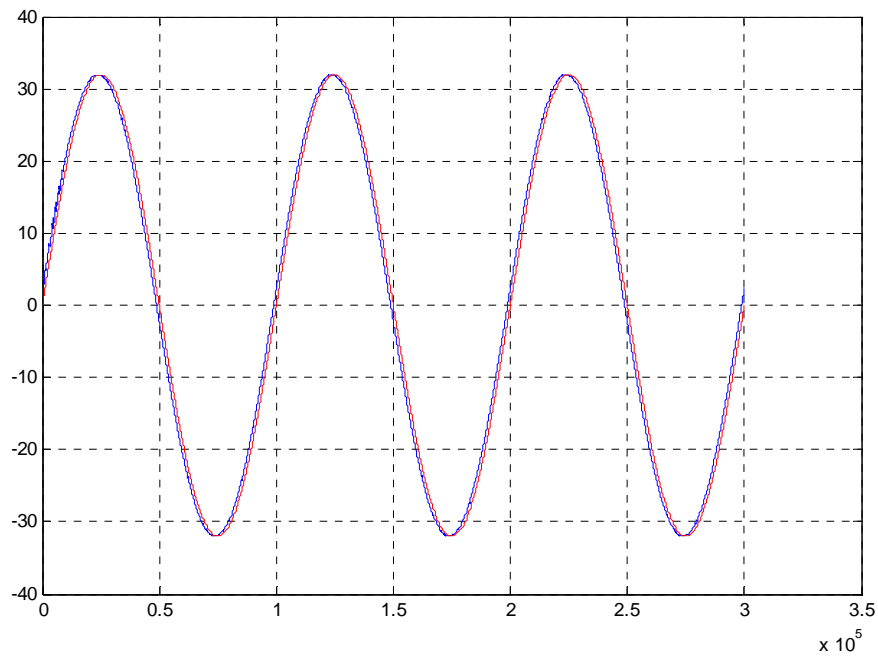
**Figura 5.5.4** Bode de l'amplificador en llaç tancat

Finalment es faran unes simulacions sobre simulink per demostrar que el controlador ideal és adequat per aquesta planta. En la Figura 5.4.3 **Model amplificador classe D** s'hi aprecia el diagrama simulat en Simulink. En la Figura 5.5.5 podem veure la sortida  $V_o$  de l'amplificador en color blau sobreposada amb l'entrada  $V_i$  escalada per 40, és a dir, veiem la comparació entre la sortida real i l'amplificació ideal. A la Figura 5.5.6 vegem amb detall l'arriestat sobre la carrega.

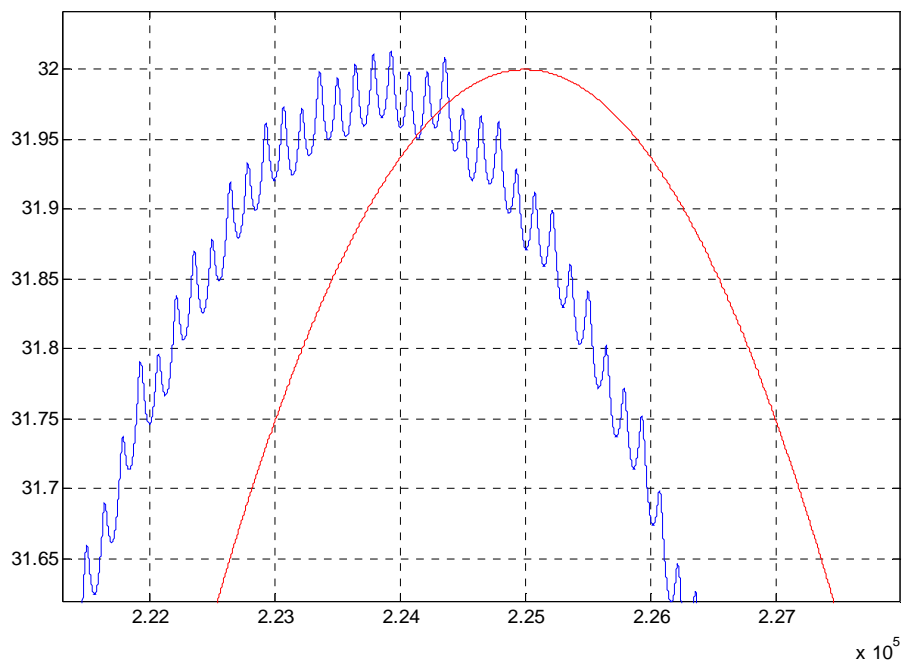
L'error és mostra en la Figura 5.5.7. Es tracta d'un error molt petit d'uns 4mV i de forma sinusoidal fet que posa de manifest que el control treballa correctament.

La Figura 5.5.8 mostra la sortida del modulador PWM verificant-ne el seu correcte funcionament.

Usant la instrucció `median(P)` Matlab ens retorna la potència mitja que és de 47W per un cicle de treball del 80%.



**Figura 5.5.5** Senyal de sortida simulada (blau) i sortida ideal (vermell)



**Figura 5.5.6** Arrissat en la sortida

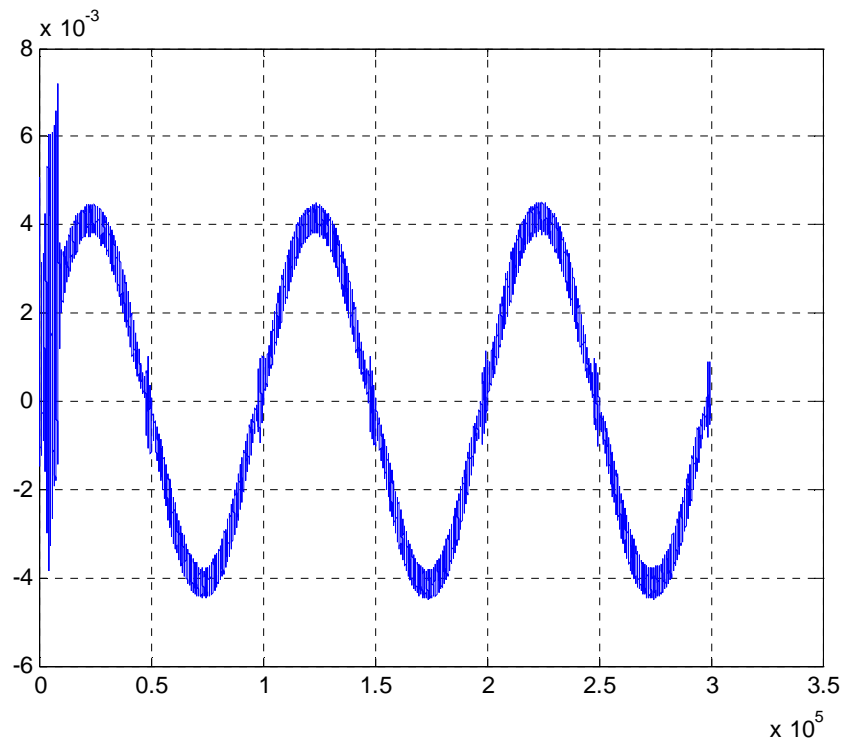


Figura 5.5.7 Senyal d'error

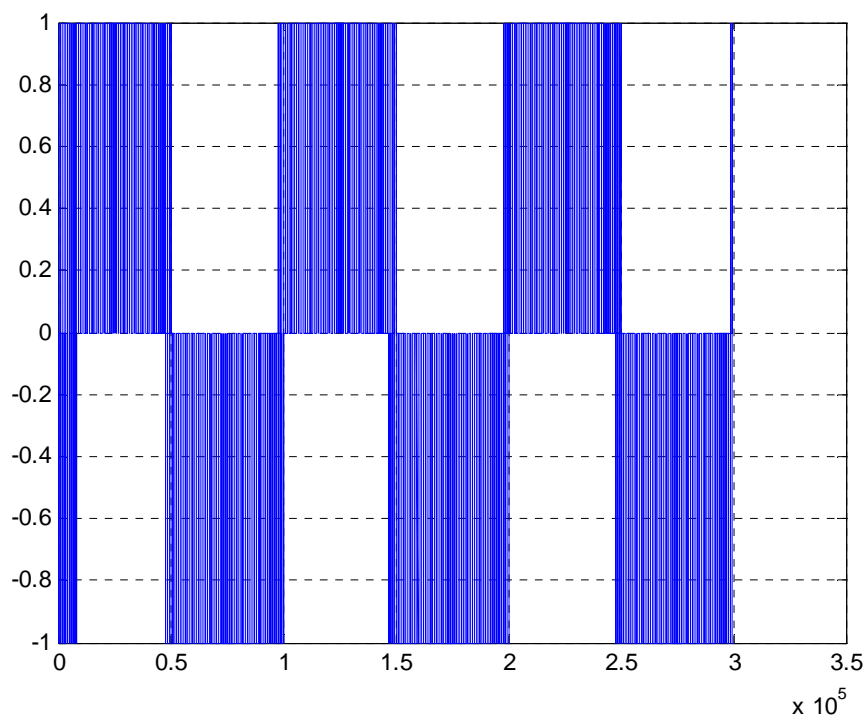


Figura 5.5.8 Sortida del modulador PWM

## 5.6 Implementació d'un control

En aquest apartat es dissenyarà una implementació analògica del control dissenyat en l'apartat anterior. El controlador a dissenyar consta de cinc elements. Un amplificador diferencial per tal de sensar la tensió sobre l'altaveu, la xarxa de realimentació, l'amplificador d'error, el preamplificador i el mòdul balancejador. Els diferents elements del controlador es connecten entre ells tal i com es mostra a la Figura 5.4.1

### 5.6.1 Amplificador diferencial

Té la funció de sensar la tensió en la carrega. Ha de ser amplificador diferencial perquè la tensió que cal mesurar es troba flotant ja que es tracta d'un amplificador en pont complet. El guany d'aquest amplificador ha de ser l'invers al guany de l'etapa de potència ja que cal adaptar els nivells de tensió de la sortida de l'amplificador als nivells de tensió amb que treballa l'entrada per tal de tenir una correcta realimentació i no saturar cap element.

Mirant la Figura 5.4.3 **Model amplificador classe D** podem veure com en Simulink modelem aquest element amb un guany de 1/40, ja que el guany de l'amplificador és de 40. No obstant el nostre amplificador real no té un guany de 40. En primer lloc cal calcular el guany de la planta real. Tenint en compte que el modulador PWM satura a partir de 3.5V a la seva entrada i que la tensió màxima de sortida pot ser de 40V podem aproximar el guany màxim de la planta com:

$$G = \frac{V_{o\max}}{V_{i\max}} = \frac{40}{3.5} = 11.43$$

Per tant el guany de l'amplificador diferencial ha de ser de 1/11.43. D'aquesta manera la planta juntament amb el sensat de tensió es comportaran com un element de guany unitari igual que en el model de Matlab permetent així, aplicar una xarxa de realimentació i amplificador d'error idèntic als simulats en Simulink.

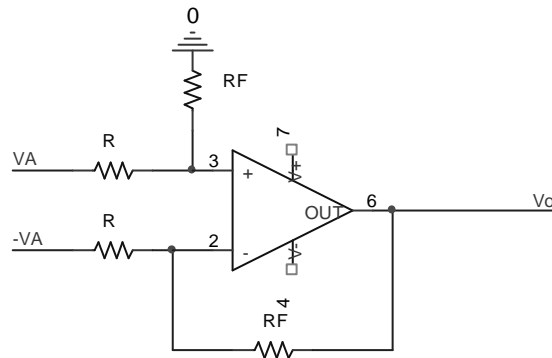
El circuit de l'amplificador diferencial es mostra a la Figura 5.6.1. De l'anàlisi de l'esquema se'n dedueix el seu guany. Es calculen les resistències adequades tal com mostren les següents equacions.



$$\frac{V_o}{2V_A} = \frac{R_F}{R}$$

$$R = 120K\Omega$$

$$R_F = 10K\Omega$$



**Figura 5.6.1** Amplificador diferencial pel sensat de tensió

Per tal d'eliminar possibles problemes amb sorolls d'alta freqüència s'afegirà un pol a 1MHZ, freqüència de tall prou elevada per no afectar el funcionament del llaç de control i prou baixa per evitar altes freqüències problemàtiques. El circuit a analitzar és el de la Figura 5.6.2. S'obté l'equació:

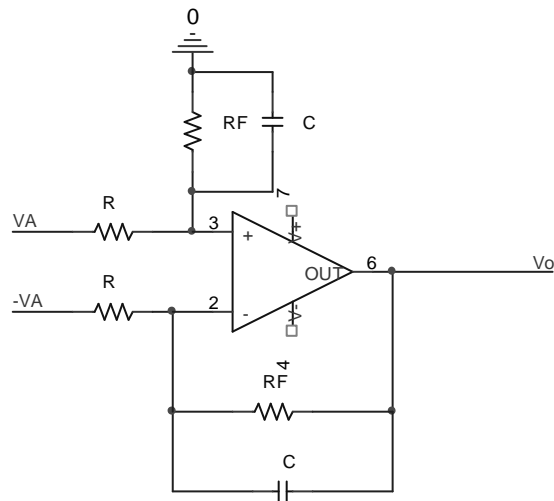
$$V_o (G_F + CS) = 2V_A G$$

Operant correctament la funció de transferència val:

$$\frac{V_o}{2V_A} = \frac{R_F}{R} \cdot \frac{1}{1 + R_F CS}$$

Finalment calcularem el valor de C ubicant el pol a 1MHz:

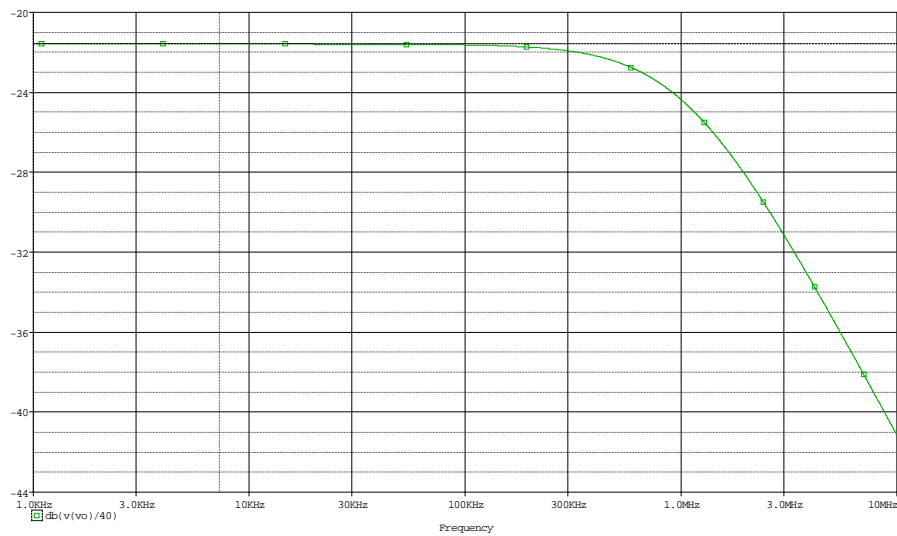
$$R_F C = \frac{1}{2\pi f_c} \Rightarrow C = \frac{1}{2\pi f_c R_F} = \frac{1}{2\pi \cdot 1M \cdot 10K} = 15.9 pF \approx 15 pF$$



**Figura 5.6.2** Sensat de tensió amb condensadors de compensació

Amb la Figura 5.6.3 es mostra una simulació en Pspice que verifica el correcte funcionament de l'amplificador diferencial. El guany a la banda passant és de

-21.5 dB ( $20\log(1/11.43)=-21.16\text{dB}$ ) i el pol és a 1MHz.

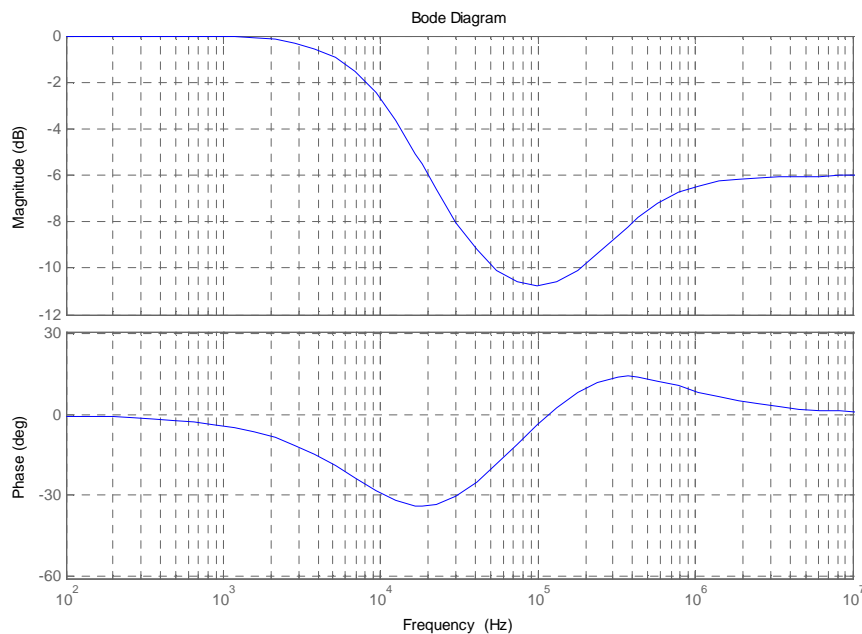


**Figura 5.6.3** Resposta freqüencial del sensat de tensió

### 5.6.2 Xarxes de compensació

Per tal d'implementar la xarxa de compensació descrita en l'apartat 5.5 "Control per tensió amb xarxes de compensació" cal dissenyar un circuit amb la mateixa funció de transferència que el producte de les dues funcions de transferència corresponents a les xarxes de compensació ja explicades. La següent equació és la funció de transferència a implementar. En la Figura 5.6.4 podem veure el diagrama de Bode que respon a al expressió  $H(S)$ .

$$H(S) = \left( \frac{\frac{1}{2\pi 200K} S + 1}{\frac{1}{2\pi 10K} S + 1} \right) \left( \frac{\frac{1}{2\pi 40K} S + 1}{\frac{1}{2\pi 400K} S + 1} \right)$$



**Figura 5.6.4** Bode de la xarxa a implementar

Per simplificar el disseny el dividirem en tres parts. En primer lloc és dissenyaran dos circuits cadascun d'ells corresponent a les xarxes de compensació ja exposades. En segon lloc s'estudiarà la forma més adequada d'unir ambdues xarxes.

## 5.6.2.1 Xarxa en retràs de fase

Per tal d'implementar una xarxa en retràs de fase s'ha ideat el circuit de la Figura 5.6.5 el qual respon a la funció de transferència d'aquest tipus de xarxes. Cal dir que en aquest cas s'han considerat les dues resistències del mateix valor simplificant així, l'anàlisi del sistema. No obstant, si usar resistències iguals fes impossible assolir les especificacions desitjades caldria plantejar la possibilitat d'usar diferents valors per tal de augmentar el grau de llibertat de les equacions.

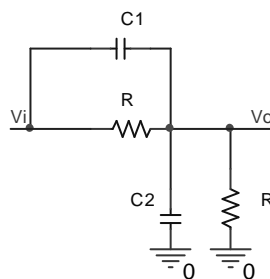


Figura 5.6.5 Xarxa en retràs de fase

De l'anàlisi del circuit se'n dedueix la seva funció de transferència la qual igualarem a la funció de transferència de la xarxa de retràs. Cal observar que en continua aquest circuit es comporta com un divisor resistiu amb guany  $\frac{1}{2}$  ja que les dues resistències són del mateix valor, mentre que la xarxa de retràs dissenyada té un guany unitari en continua. Per tal de poder igualar ambdues equacions caldrà multiplicar per el terme  $\frac{1}{2}$  la funció de transferència de la xarxa de retràs.

$$\left. \begin{aligned} \frac{V_o(S)}{V_i(S)} &= \frac{RC_1S + 1}{R(C_1 + C_2)S + 2} \\ R(S) &= \frac{\frac{1}{2\pi 200K} S + 1}{\frac{1}{2\pi 10K} S + 1} \end{aligned} \right\} \frac{V_o(S)}{V_i(S)} = \frac{1}{2} R(S) \Rightarrow \frac{RC_1S + 1}{R(C_1 + C_2)S + 2} = \frac{\frac{1}{2\pi 200K} S + 1}{\frac{1}{\pi 10K} S + 2}$$

Tot seguit ja podem trobar una relació entre la resistència R i els condensadors.

$$RC_1 = \frac{1}{2\pi 200K}$$

$$R(C_1 + C_2) = \frac{1}{\pi 10K}$$

Provant sobre la equació anterior diferents valors de R en quedem amb aquells resultats més pròxims al normalitzat. Finalment es trien els següents components:

$$R = 1.5K\Omega$$

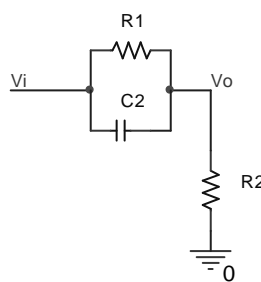
$$C_1 = 470pF$$

$$C_2 = 22nF$$

Cal tenir en compte que la xarxa dissenya esta realitzada amb components passius, i com a conseqüència és atenuant mentre que la xarxa ideal tenia guany unitari en tota la banda passant. Això ens indica que caldrà situar algun petit amplificador per tal de que la xarxa tingui el mateix guany que la ideal.

#### 5.6.2.2 Xarxa en avançament de fase

Per tal d'implementar la xarxa en avançament de fase és presenta el circuit de la Figura 5.6.6 que té una funció de transferència que s'ajusta perfectament a l'avançament de fase.



**Figura 5.6.6** Xarxa en avançament de fase

De l'anàlisi del circuit se'n dedueix la seva funció de transferència la qual caldria igual amb la de la xarxa en avançament. No podem comparar directament ambdues funcions degut a que la xarxa en avançament ideal presenta un guany unitari en continua i aporta un guany de 20dB a partir de seu pol. Com que el circuit proposat esta basat en components passius mai serà capaç d'aportar guany, sinó que aportarà just el contrari atenuació. Per solucionar aquest problema

dissenyarem R1 i R2 tal que el guany en continua sigui de -20dB, d'aquesta manera en el pol tindrem un guany de 0dB. En primer lloc escriurem les dues funcions de transferència i les igualarem dividint per 10 la de la xarxa ideal (atenuar-la en 20dB).

$$\left. \begin{aligned} \frac{V_o(S)}{V_i(S)} &= \frac{R_1 R_2 C S + R_2}{R_1 R_2 C S + R_1 + R_2} \\ A(S) &= \frac{1}{2\pi 40K} S + 1 \\ &= \frac{1}{2\pi 400K} S + 1 \end{aligned} \right\} \frac{V_o(S)}{V_i(S)} = \frac{1}{10} A(S)$$

Per trobar una relació entre R1 i R2 fixarem el guany en continua a -20dB. Per trobar l'expressió del guany en continua cal igualar la variable S a zero en la funció de transferència, o el que es el mateix, fixar-se que en continua el circuit es un divisor de tensió resistiu.

$$\frac{V_o}{V_i}(0) = \frac{R_2}{R_1 + R_2} = \frac{1}{10} \Rightarrow R_1 = 9R_2$$

Amb aquesta relació podem rescriure la funció de transferència i simplificar-la considerablement.

$$\frac{V_o(S)}{V_i(S)} = \frac{9R_2^2 C S + R_2}{9R_2^2 C S + 10R_2} = \frac{9R_2 C S + 1}{9R_2 C S + 10}$$

Per determinar el valor dels components ja només queda comparar ambdues funcions de transferència. S'obté la següent relació entre R2 i C:

$$9R_2 C = \frac{1}{2\pi 40K}$$

Provant amb diferents R2 s'obtenen valors de R1 i de C. Finalment és trien els següents components:

$$R_1 = 10K\Omega$$

$$R_2 = 1K\Omega$$

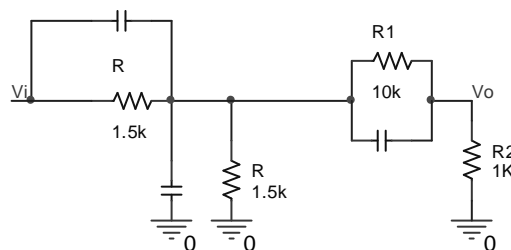
$$C = 470pF$$

Cal remarcar que el guany de la xarxa dissenyada és 20dB menor al guany ideal per la qual cosa caldrà algun amplificador extra que corregeixi aquest guany.

### 5.6.2.3 Acoblament entre xarxes

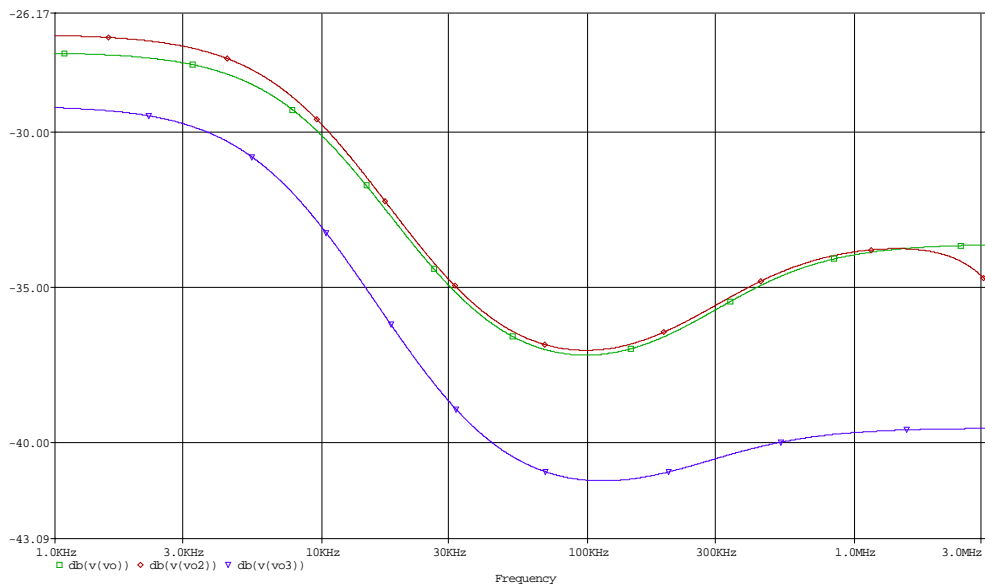
En unir ambdues xarxes ja dissenyades és probable es que el comportament global no sigui l'esperat. Cada xarxa té la seva funció de transferència i teòricament en connectar-les obtindríem una nova funció de transferència la qual seria producte de les dues funcions inicials. No obstant això només es compleix quan l'acoblament entre xarxes es correcte, és a dir, la impedància d'entrada de la segona que connectem és molt més elevada que la impedància de sortida de la primera.

Per tal de fer la unió enter xarxes el millor possible cal connectar primer el retràs i tot seguit l'avançament tal com mostra la Figura 5.6.7. Ha de ser aquest ordre i no al revés degut a que la impedància d'entrada i sortida de la xarxa de retràs són semblant a  $R$  (1.5K $\Omega$ ). Mentre que la impedància d'entrada de l'avançament és aproximadament  $R1$  (10K $\Omega$ ) i la impedància de sortida és semblant a  $R2$  (1K $\Omega$ ).



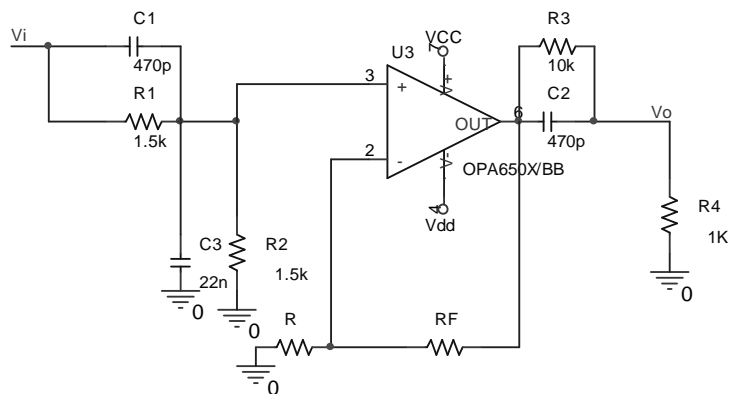
**Figura 5.6.7** Connexió de les dues xarxes

Per tal de verificar que l'acoblament és el correcte simulem en Pspice tres acoblaments possibles i n'obtenim el mòdul en funció de la freqüència. El de la Figura 5.6.7, connectant les xarxes al revés de la forma explicada i aïllant-les amb un seguidor de tensió. En la Figura 5.6.8 es mostra el resultat de la simulació. Podem veure en color verd la connexió explicada (retràs-avançament), en vermell, l'aïllament amb seguidor i en la blava l'ordre invers (avançament-retràs). Amb la simulació es pot observar clarament que la configuració explicada (verd) és la correcta ja que no es diferencia gaire de la aïllada (vermell). També s'observa que la configuració inversa a la exposada és completament inacceptable com era d'esperar.



**Figura 5.6.8** Simulació de diferents connexions entre les xarxes

Recordant la pèrdua de guany d'ambdues xarxes respecte el model ideal, és proposa situar entre elles un amplificador no-inversor que doni al circuit el mateix guany que el sistema ideal. A més, aquest amplificador també aïlla el corrent entre les dues xarxes millorant-ne així l'acoblament. El circuit és el de la Figura 5.6.9 on cal calcular la relació de resistències de l'amplificador per recuperar el guany.



**Figura 5.6.9** Xarxes aïllades amb amplificador no-inversor

En primer lloc cal determinar el guany de l'amplificador. Tenint en compte que la xarxa en retràs s'ha atenuat en 6dB i la d'avanzament en 20dB, el guany que cal recuperar és de 26dB, 20 en lineal. Per tant la relació entre  $R_F$  i  $R$  ha de ser de 20. Triem dues resistències que ho compleixin.

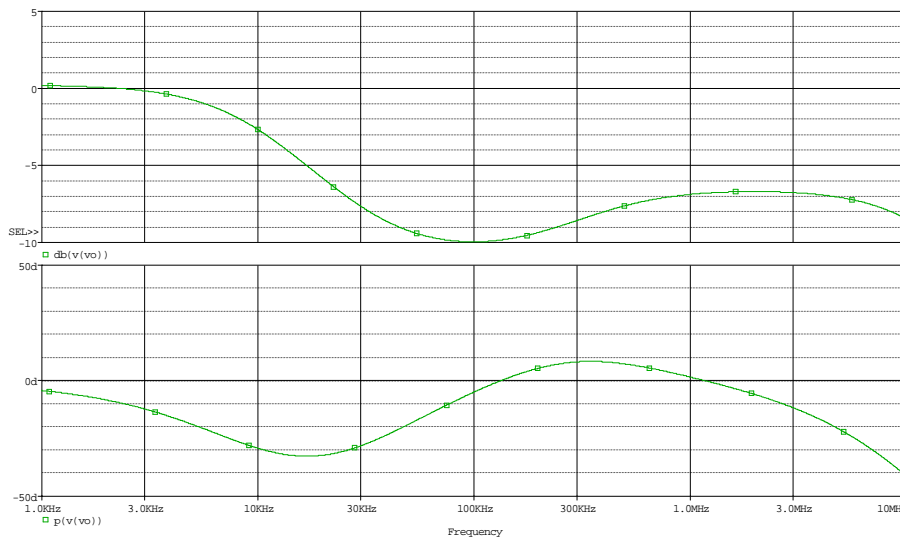


$$20 = \frac{R_F}{R} + 1$$

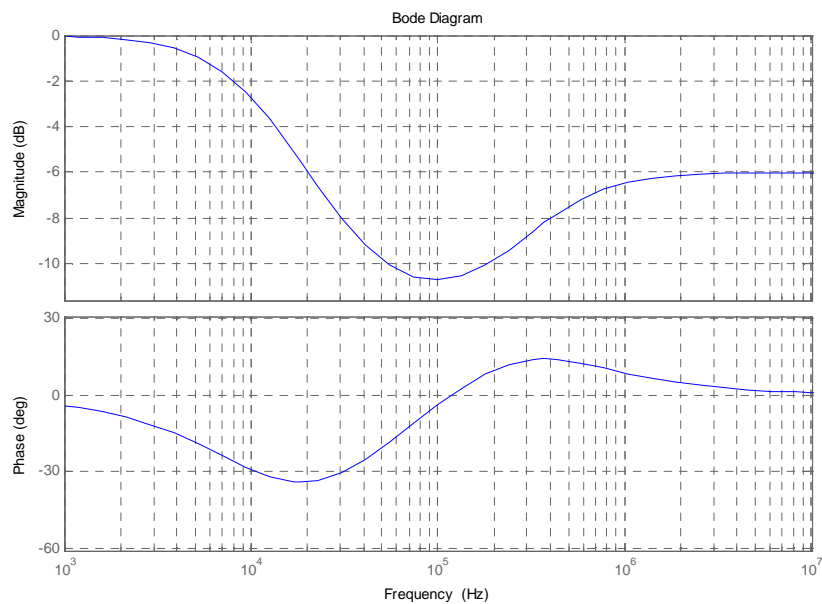
$$R_F \approx 220K\Omega$$

$$R \approx 10K\Omega$$

Per acabar el disseny de la xarxa de compensació simulem en Pspice tot el circuit i el comparem amb el Bode obtingut en Matlab (figures 5.6.10 i 5.6.11).



**Figura 5.6.10** Bode obtingut de la simulació e Pspice



**Figura 5.6.11** Bode teòric de la xarxa de compensació

El resultat de la simulació (Figura 5.6.10) s'ajusta bé al model real (Figura 5.6.11). No obstant el circuit simulat aporta una mica menys de fase que l'ideal. Això és degut a que l'ample de banda de l'amplificador operacional és limitat i per tant l'operacional fa caure sensiblement la fase. Si en el muntatge pràctic, aquesta petita caiguda de fase suposés un problema caldria buscar un operacional amb un major ample de banda.

### 5.6.3 Previ

El previ és tracta d'un preamplificador d'àudio destinat a augmentar l'amplitud del senyal d'àudio fins els nivells amb els quals treballa el sistema. El guany necessari d'aquest preamplificador és de 15. En l'apartat 5.2 "El preamplificador de test" s'ha explicat detalladament com s'obté aquest guany. Per construir aquest previ usarem un amplificador inversor amb un pol per tal de limitar l'ample de banda al rang audible. La Figura 5.6.12 ens mostra el circuit a dissenyar.

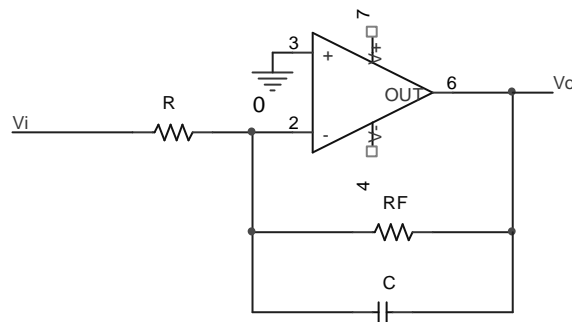


Figura 5.6.12

Per dimensionar  $R$  i  $R_F$  usem directament la funció del guany:

$$15 = \frac{R_F}{R}$$

$$R_F \approx 150K\Omega$$

$$R \approx 10K\Omega$$

Per dissenyar el condensador situem el pol a 30KHz, respectant així l'ample de banda d'àudio.

$$R_F C = \frac{1}{2\pi 30K} \Rightarrow C = 33pF$$

Si es volgués incorporar un control de volum seria tan simple com posar un potenciòmetre entre l'entrada d'aquest previ i massa. Només cal tenir en compte que aquest potenciòmetre hauria de ser major que  $10K\Omega$  ja que aquesta és la impedància d'entrada mínima en línies d'àudio estàndard. Per altre banda un potenciòmetre massa gran ens donaria poc recorregut d'ajust i no resultaria còmode de fer servir,  $47K\Omega$  és un valor típic que acostuma a donar bons resultats.

#### 5.6.4 Restador

Es tracta del sistema destinat a calcular la diferència entre el senyal d'àudio i la sortida de l'amplificador un cop processada per la xarxa de compensació. Per implementar-lo s'usa un amplificador diferencial de guany unitari capaç de respondre correctament a les freqüències de treball. Per tal d'implementar-lo s'utilitzarà un amplificador operacional d'alta velocitat.

#### 5.6.5 Amplificador d'error i balancejador

Aquest bloc realitza dues funcions al mateix temps, per una banda és l'amplificador d'error i a la vegada el balancejador. L'amplificador d'error ha d'aportar un guany de 200 a la senyal d'error obtinguda en el restador.

En aquest apartat no s'entrarà en detall en el funcionament del circuit que es dissenyarà ja que és el mateix que el del apartat 5.2 "El preamplificador de test" on es troba completament analitzat. L'única variació del circuit respecte el de l'apartat 5.2 és que s'han substituït els seguidors de tensió per a amplificadors no-inversors amb control de guany ajustable. La Figura 5.6.13 mostra el circuit emprat.

Tal com s'explica en l'apartat 5.2 els operacionals de la etapa de sortida apliquen un guany de 15. Per tal de tenir un guany de 200 en el conjunt cal que els operacionals de l'entrada afegeixin un guany de 13,33. Per tal de que el guany sigui ajustable es situen potenciòmetres de  $100K\Omega$ . D'aquesta manera el guany de tot el circuit respon a:

$$G = 15 \cdot \frac{R_F + P\alpha}{R + P(1 - \alpha)} + 1$$

On  $R_F$  és la resistència de realimentació,  $P$  el valor del potenciòmetre,  $R$  la resistència connectada a massa i  $\alpha$  la posició del cursor del potenciòmetre en tant per u. Si considerem el potenciòmetre al 100% i per tant guany màxim, podem calcular la relació entre  $R_F$  i  $R$  com:

$$12 \leq \frac{R_F + P}{R}$$

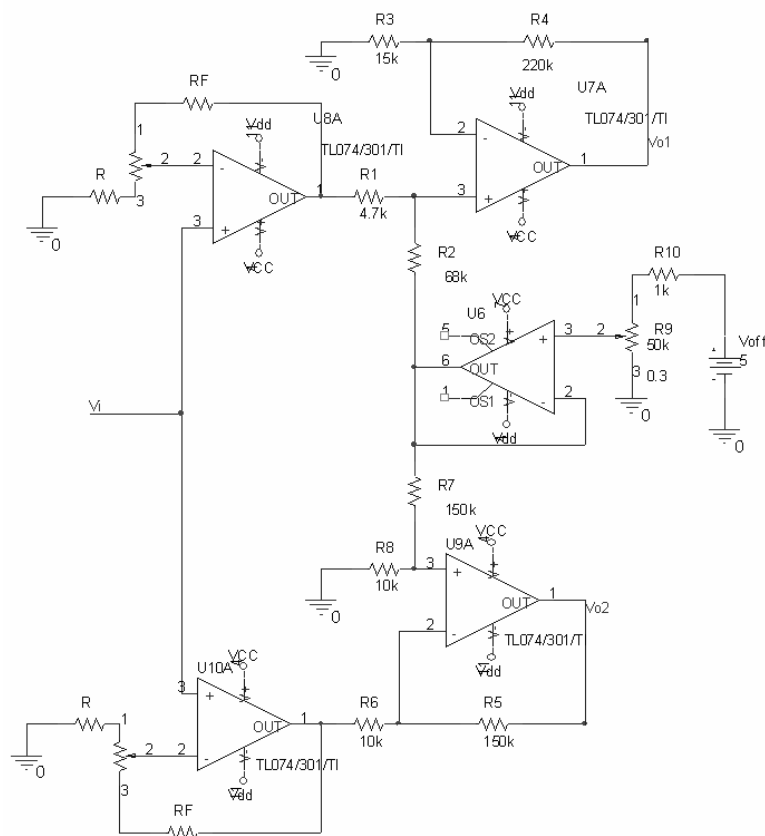
Una bona configuració de resistències que satisfà la equació i ens dona un bon ajust de guany és la següent:

$$R_F = 33K\Omega$$

$$R = 10K\Omega$$

$$P = 100K\Omega$$

Per tal de no atenuar freqüències necessàries pel control, en aquest circuit no s'inclouran els condensadors de limitació d'ample de banda. D'altre banda l'ample de banda quedarà igualment limitat per els altres circuits que formen part del llaç de realimentació

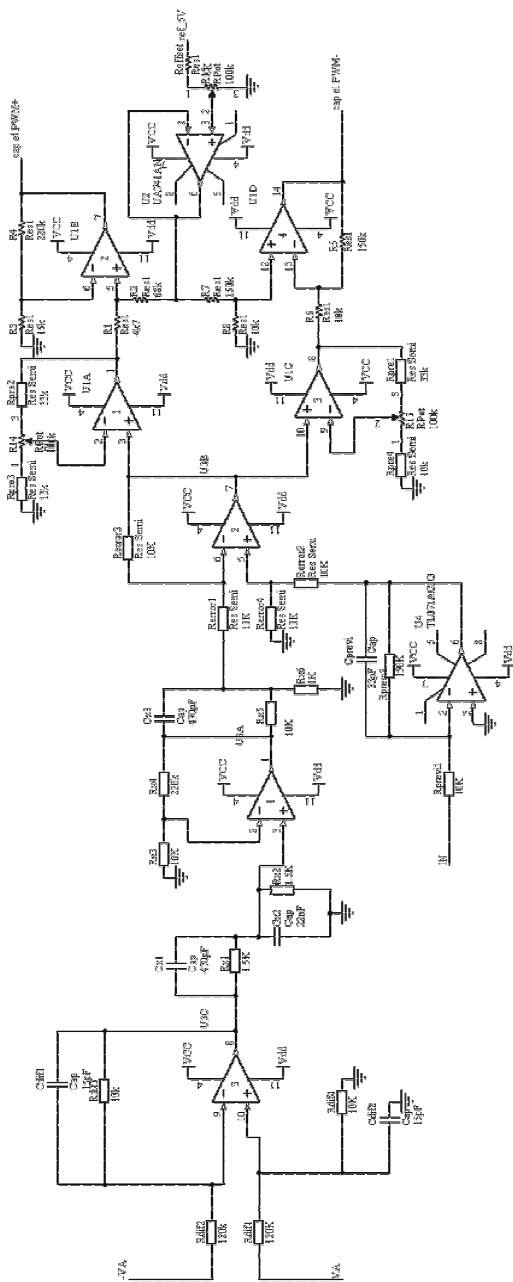


**Figura 5.6.13** Circuit amplificador d'error i balancejador

### 5.6.6 Diagrama final del controlador

Ja dissenyats els diferents elements del control només queda presentar el seu esquemàtic complet. Per elaborar aquest esquemàtic només es necessari prendre els mòduls dissenyat i connectar-los com ja s'ha indicat en la Figura 5.4.1. Per acabar aquest apartat és presenta l'esquemàtic en la

Figura 5.6.14.



**Figura 5.6.14** Esquemàtic del controlador

## 5.7 Alimentació

Un cop s'han dissenyat els diferents mòduls de l'amplificador cal tenir en compte que cada un d'ells ha de ser alimentat. El disseny del circuit d'alimentació s'enfocarà a partir d'una font de tensió principal. Aquesta font principal serà l'encarregada d'alimentar el pont de MOSFETs. Una sèrie d'estabilitzadors connectats a aquesta font principal generaran les tensions més baixes requerides per alimentar la resta de mòduls usats pel control i part del driver.

El disseny de l'alimentació del sistema es centre en dos aspectes. El primer, dissenyar el circuit de distribució de tensions cap als diferents mòduls a partir d'una font principal. El segon, el disseny d'aquesta font principal.

En aquest apartat és dissenyarà el circuit de distribució de tensions considerant que la font principal ja es troba construïda, emularem la fon principal amb una font de tensió de laboratori, però que sigui capaç de suportar la potencia requerida pel pont de MOSFETs.

El disseny de la font de tensió principal no es realitzarà ja que no és estrictament necessari i es allunyat de l'objectiu d'aquest projecte. En qualsevol cas es tractaria d'una font de tensió simètrica que es podria implementar amb un transformador connectat a la xarxa elèctrica de baixa tensió, un rectificador d'ona completa i dos condensadors per l'estabilització.

### 5.7.1 Diagrama proposat

Abans de proposar un diagrama que permeti alimentar els diferents elements, cal tenir clar tot el que cal alimentar, amb quines tensions s'ha de fer i quin corrent pot absorbir cada element. La següent taula detalla els diferents mòduls a alimentar així com les tensions que necessiten.

Dispositiu	Tensió requerida
Preamplificador	Simètrica 15V
Modulador PWM	Unipolar 15V
Driver	Simètrica 20V Unipolar 12V referits a línia de -20V
Pont de MOSFETs	Simètrica 20V

També serà necessari confeccionar una taula per donar nom a cada una de les línies d'alimentació i diferents masses.

Nom	Descripció
$V_{CC}$	Tensió de 15V positius referida a GND
$V_{dd}$	Tensió de 15V negatius referida a GND
$V_{12}$	Tensió de 12V positius referida a COM
$+V_B$	Tensió de 20V positius referida a GND
$-V_B$	Tensió de 20V negatius referida a GND
GND	Massa principal
COM	Massa del driver, es connecta a $-V_B$

Ara podem tornar a escriure la primera taula indicant per cada dispositiu on ha de ser connectat.

Dispositiu	Nodes de alimentació
Preamplificador	$V_{CC}$ i $V_{dd}$
Modulador PWM	$V_{CC}$
Driver	$+V_B$ , COM, $V_{12}$
Pont de MOSFETs	$+V_B$ i $-V_B$

Com que totes les alimentacions porten corrent a dispositius de molt baix consum, excepte les  $V_B$ , usarem estabilitzadors de la sèrie LM78XX per generar les diferents alimentacions a partir de la font principal  $V_B$ . Els integrats LM78XX seran més que suficients ja que si mirem el seu full de característiques en l'annex, veiem que són capaços d'entregar més de 1 A. Cal dir que per generar les tensions negatives tenim la sèrie LM79XX que són els complementaris.

L'esquema d'alimentació i massa és el de la Figura 5.7.1. Tots els condensadors estan destinats a evitar petits arrissats sobre la tensió. Cal destacar els condensadors C1 i C2 que a més a més tenen la funció de fixar la massa principal del sistema a un potencial el més constant possible, per aquest motiu són d'elevat valor ( $4700\mu F$ ).

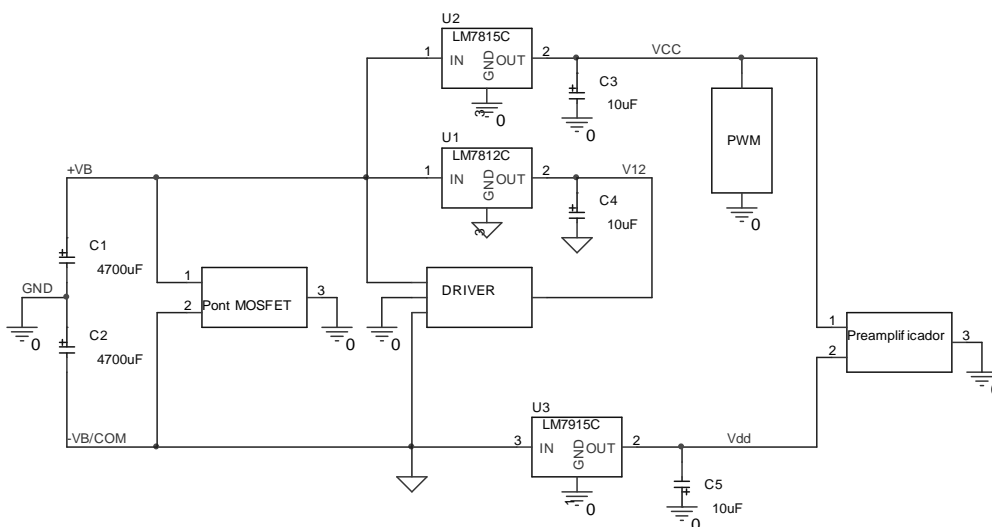


Figura 5.7.1 Diagrama de l'alimentació



# **Capítol 6**

## **Muntatge de l'amplificador en classe D**

## 6 Muntatge de l'amplificador en classe D

En aquest apartat s'explicarà com cal muntar l'amplificador en classe D partint dels dissenys ja fets en els capítols anteriors. Per tal d'estructurar el muntatge s'aniran presentant els dissenys i muntatges corresponents a cada bloc de la forma més ordenada possible. Tot seguit és descriurà el procés de connexió entre els diferents blocs.

### 6.1 Circuit de Potència

Ens referirem a circuit de potència com a la placa que conté el pont de MOSFETs, el filtre reconstructor, el circuit d'alimentació, els drivers i els moduladors PWM. Tot i que els moduladors no formarien part del circuit de potència ja que s'han descrit en l'apartat de control s'ha preferit integrar-los en aquesta mateixa placa. Així a es té en una sola placa tot l'amplificador de manera que només cal connectar el circuit de control si volem fer treballar l'amplificador en llaç tancat o el preamplificador de test per una prova de la planta en llaç obert.

Prenen els dissenys realitzats en els diferents apartats és presenta la Figura 6.1.1 la qual conté l'esquemàtic complet del circuit de potència a implementar. Per tal de poder variar la freqüència de commutació adequadament no n'hi ha prou amb el potenciòmetre d'ajust de freqüència, també cal usar el jumper present a cada driver. Aquest jumper permet seleccionar la resistència per la qual s'alimenta l'entrada referida a massa del driver. Tal i com s'ha calculat en l'apartat 4.3.5 "alimentant el pin VDD" amb aquestes tres resistències n'hi ha prou per alimentar el driver a gran varietat de freqüències de commutació.

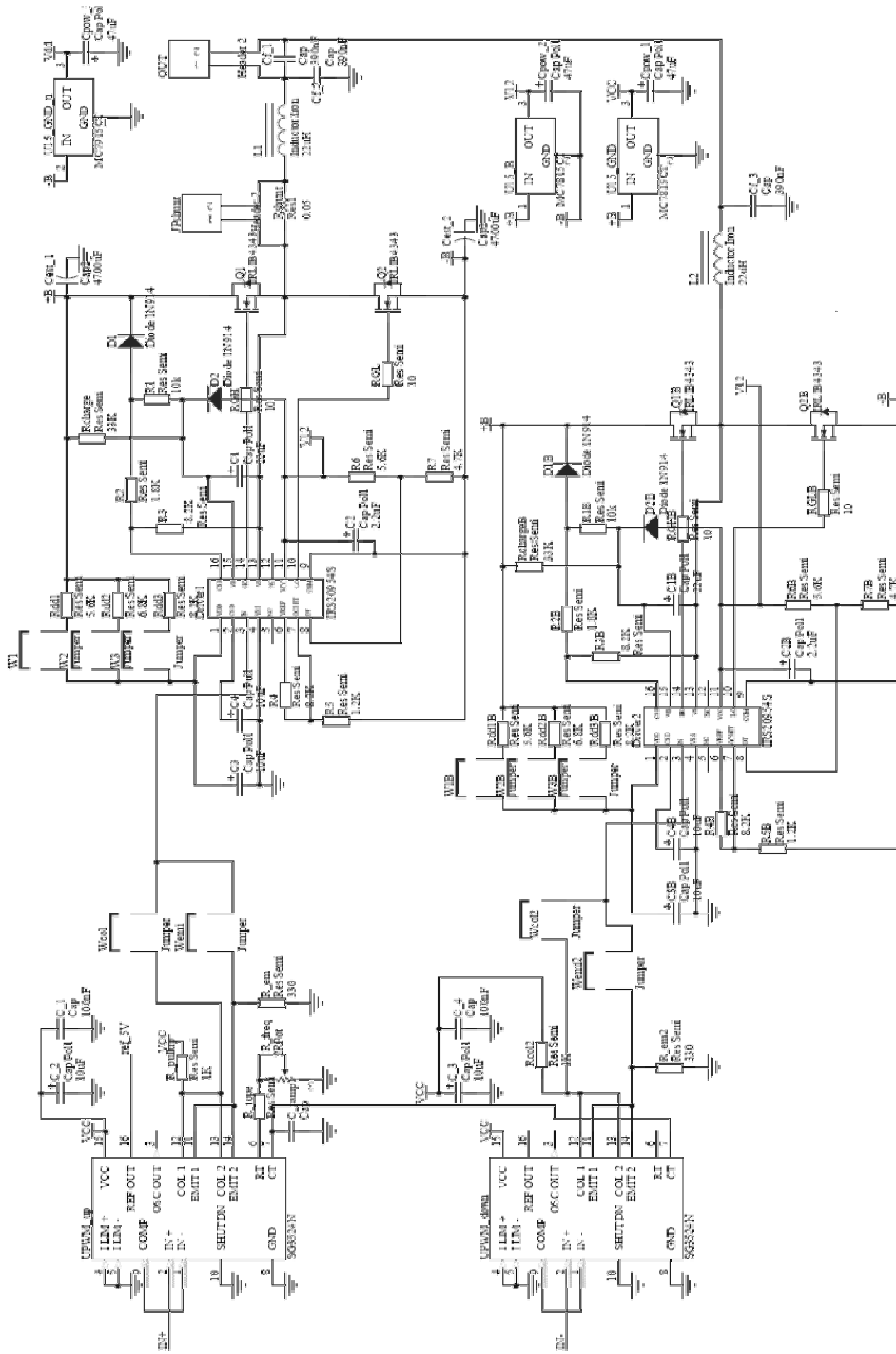


Figura 6.1.1 Esquemàtic del circuit de potència

Observar també els jumpers usats a la sortida del modulador, no són estrictament necessaris, però permeten seleccionar si sortim del PWM per emissor o per col·lector per tal de realitzar proves de modulació. Al mateix temps permeten desconectar els driver dels moduladors per ajustar correctament els PWM sense afectar en la etapa de potència.

A l'hora de seleccionar els components que formen el filtre reconstructor cal tenir cura que es comportin correctament a la freqüència de treball. Pel que fa els condensadors no hi ha problema ja que pràcticament tots els condensadors de l'ordre de nF responen correctament fins a més de 1MHz. La bobina ha de ser de nucli d'aire [9]. A més, mirant fulls de característiques de diferents bobines s'ha trobat que es preferible no usar bobines toroïdals usades típicament com a xocs en fonts d'alimentació. La bobina 1422311C de C&D TECHNOLOGIES presenta una freqüència de ressonància a 9.3 MHz i un corrent màxim de 11A més que suficient per aquesta aplicació. Podem veure les seves característiques en l'annex.

S'ha inclòs també una resistència de  $0.05\Omega$  per sensar el corrent sobre les bobines del filtre reconstructor. Aquesta resistència de shunt pot resultar útil per visualitzar el corrent i deixa la possibilitat d'implementar un control per corrent.

Finalment vegem en la Figura 6.1.2 el fotolit amb el qual es pot realitzar un circuit imprès a una cara de l'esquemàtic de la Figura 6.1.1. Per realitzar aquest fotolit cal tenir en compte de minimitzar el recorregut de les pistes, és a dir intentar fer el disseny al més agrupat possible ja que sinó, a la freqüència amb la que es treballa, podem tenir problemes per la pròpia impedància de la pista així com d'altres comportaments paràsits. També és molt important fer les pistes de l'etapa de potència i del circuit d'alimentació considerablement amples degut a que per una carrega de  $4\Omega$  es possible que hi hagin pics de corrent de l'ordre dels 10A. Una millora que es pot fer a la placa consisteix en estanyar totes les pistes, d'aquesta manera es millora la conductivitat i és fa el circuit més resistent a possibles rallades.

En l'annex s'adjunten tots els fulls necessaris per la construcció d'aquesta placa.

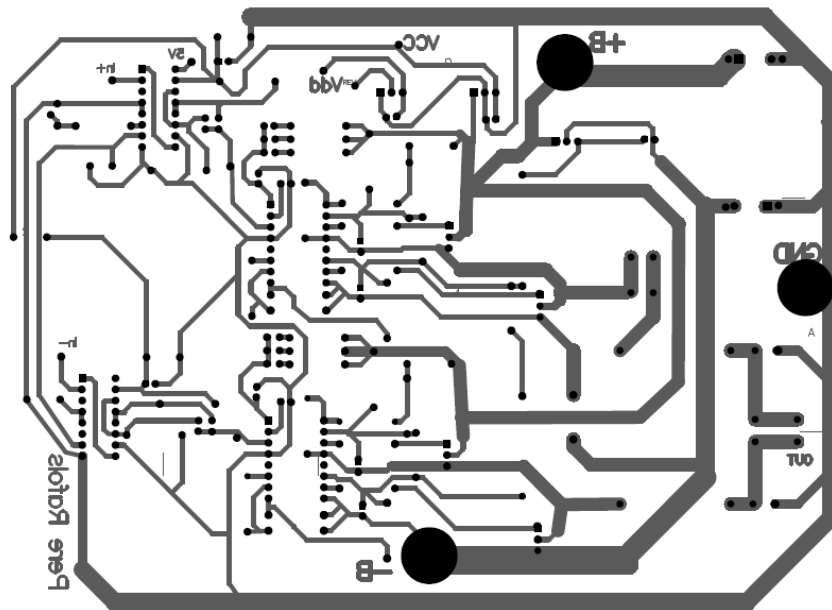


Figura 6.1.2 Fotolit per la construcció del circuit de potència (mida no real)

## 6.2 Preamplificador de test

El preamplificador de test respon a l'esquemàtic de la Figura 5.2.11 que també podem trobar en l'annex. Per realitzar aquest amplificador s'han utilitzat els amplificadors operacionals TL074 els quals inclouen quatre AO's per integrat permeten així un disseny més compacte, en podem trobar les característiques en l'annex. La Figura 6.2.1 mostra el fotolit que s'ha realitzat per el preamplificador de test.

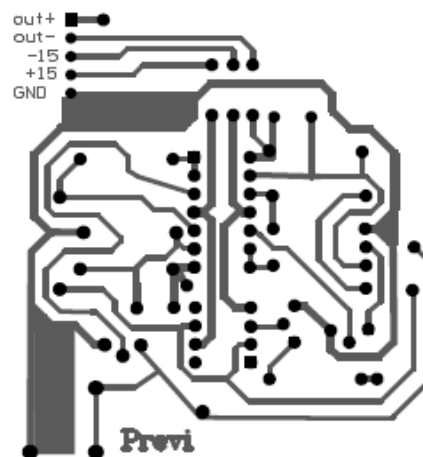


Figura 6.2.1 Fotolit de l'amplificador de test (mida no real)

### 6.3 Circuit de Control

El circuit de control es troba descrit en l'esquema de la

Figura 5.6.14. Per tal de dissenyar-ne el fotolit cal tenir en compte que els amplificadors operacionals han de ser capaços de treballar a freqüències prou elevades. És proposa usar el model TLE2074 que inclou quatre AO's per encapsulat d'aquesta manera també es minimitza el tamany del circuit. La Figura 6.3.1 mostra el fotolit que s'ha dissenyat. També trobem el fotolit en l'annex juntament amb la disposició dels components. En aquesta placa es muntaran algunes resistències per la cara de les pistes per tal de fer un circuit més agrupat i evitar així possibles problemes per alta freqüència.

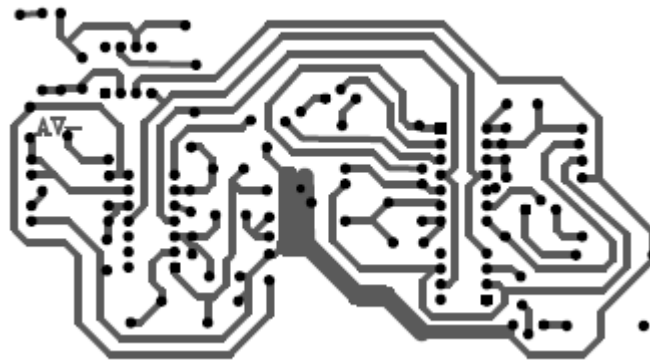


Figura 6.3.1 Fotolit del controlador (mida no real)

### 6.4 Amplificador en classe D

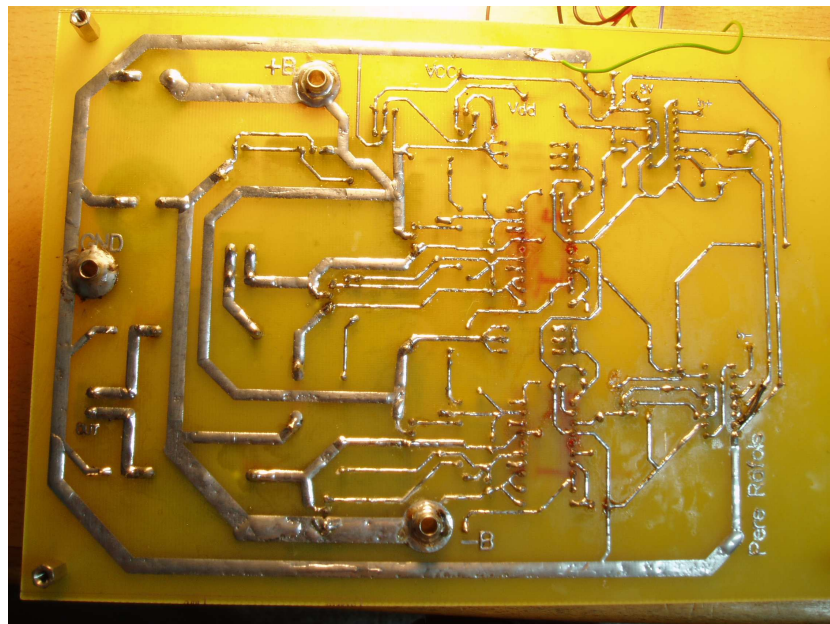
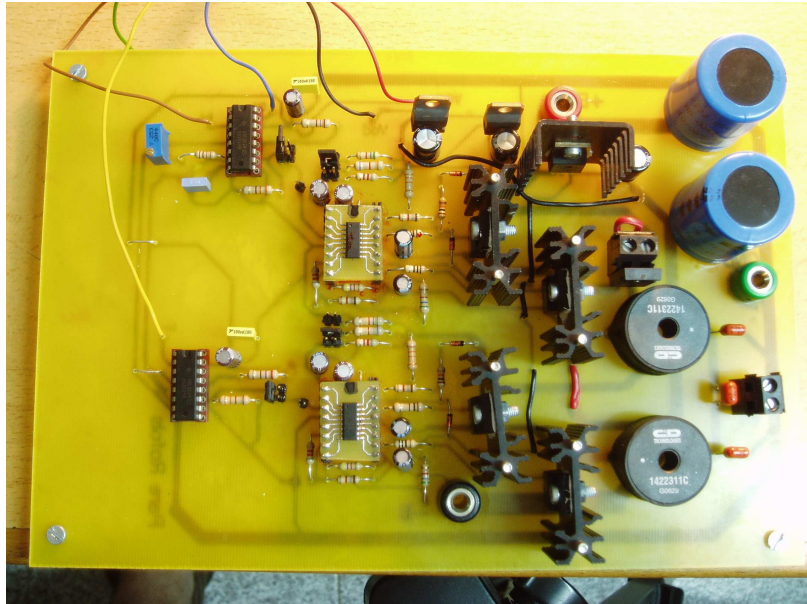
Un cop es tenen les diferents plaques muntades cal connectar-les correctament entre elles. Cal que l'alimentació Vcc, Vdd i la massa vagi a totes les plaques. La referència de 5V del modulador mestre també ha de ser connectada a totes les plaques.

Per tal de simular la carrega d'un altaveu s'usarà una resistència de similar impedància i capaç d'aguantar 100W. Podem trobar les característiques d'aquesta resistència en el fitxer annex/datasheet/resistor\_test\_75274.pdf del CD.

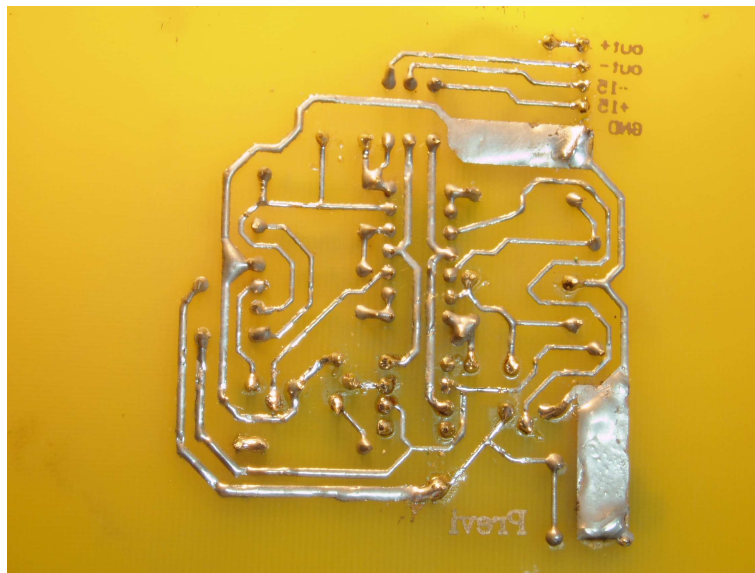
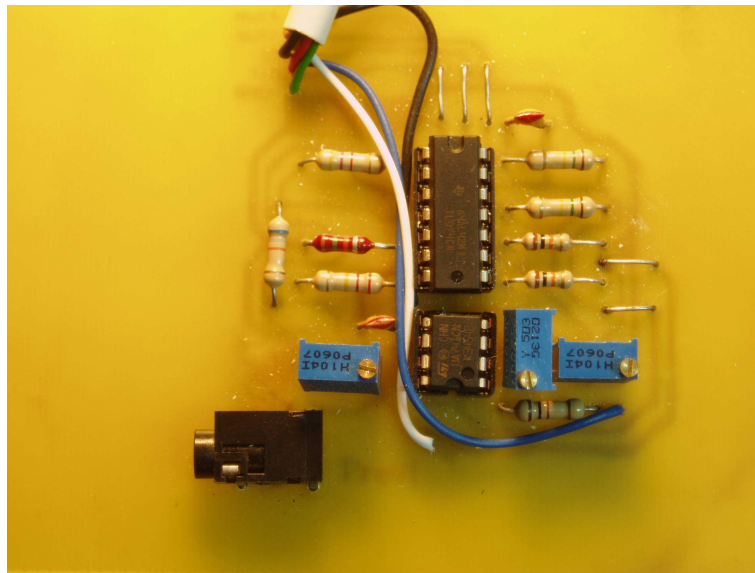
Per tal de provar la planta cal connectar la sortida del preamplificador de test a l'entrada dels moduladors. Però si es vol fer treballar el circuit amb el controlador cal connectar la sortida de la placa del control als moduladors. Per facilitar les connexions es posa també una petita placa amb alguns jumpers que ens permetran seleccionar si volem fer treballar l'amplificador en llaç

obert o tancat.

Finalment s'adjuntes unes fotografies del prototipus. Per tal de veure les fotos amb més resolució podeu accedir a la carpeta annex/fotos del CD.

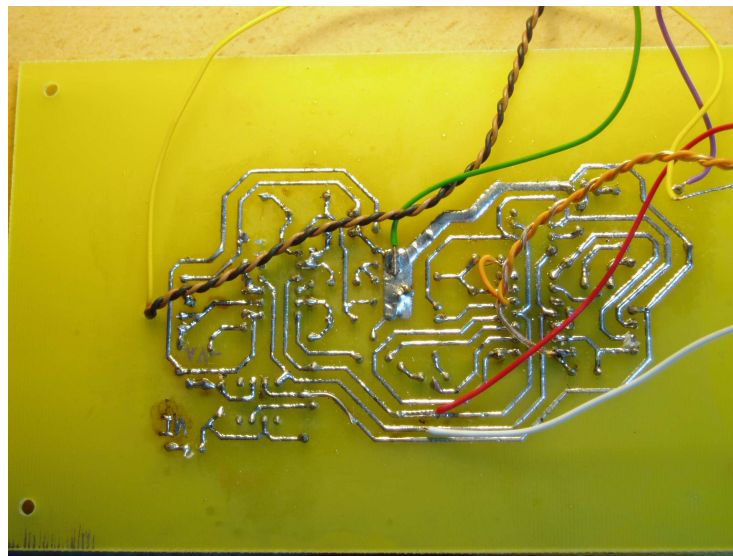
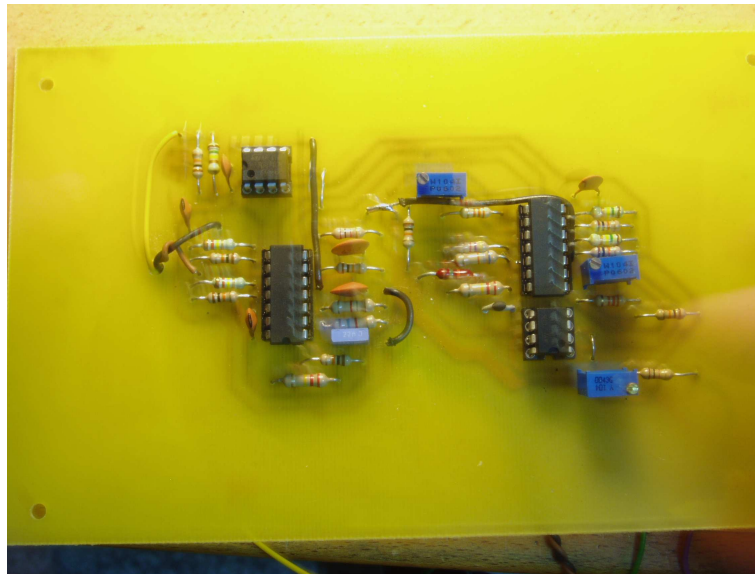


*Placa de la etapa de potència*

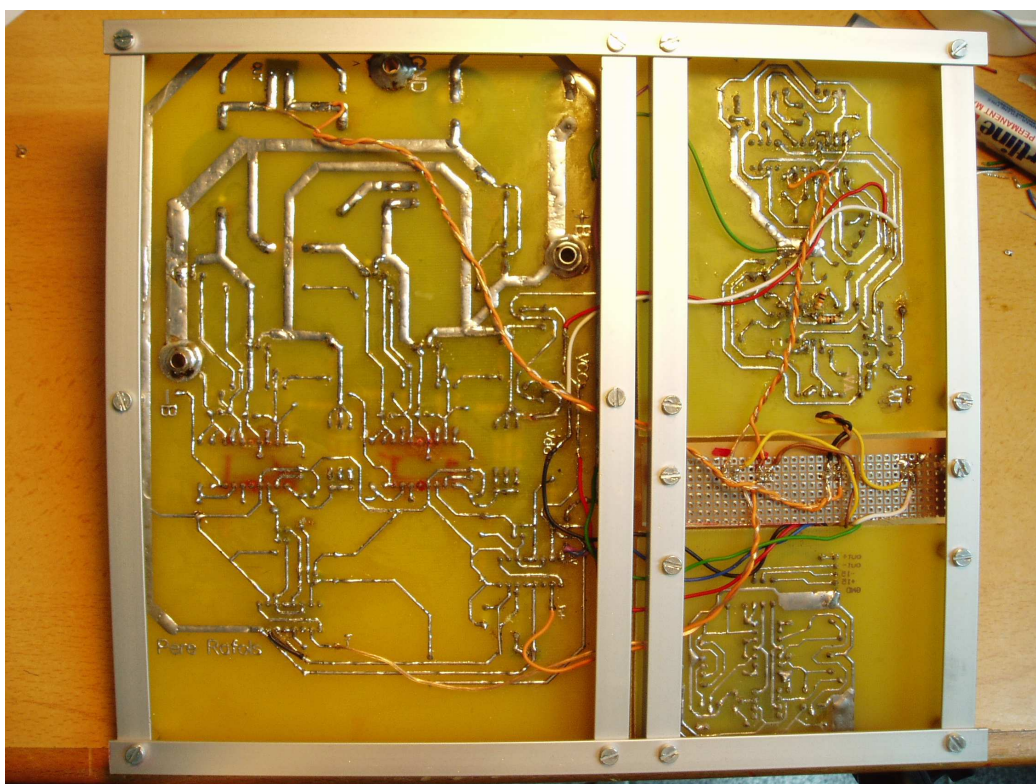
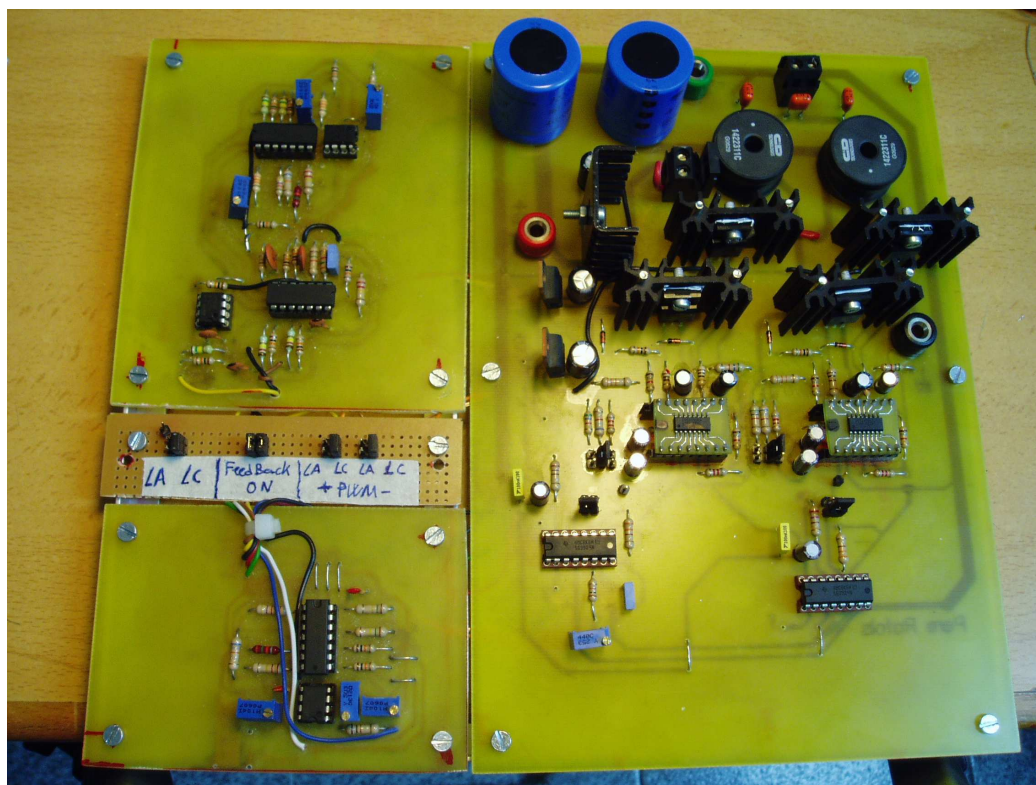


Preamplificador de test

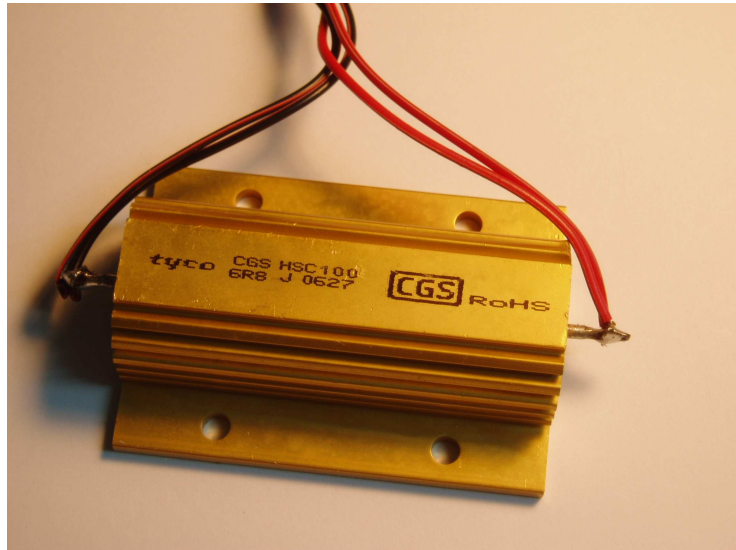




Placa del controlador



Muntatge final de l'amplificador en classe D



Resistència de 100W per emular l'altaveu

## **Capítol 7**

# **Conclusions i perspectives**

## 7 Conclusions i perspectives

Després de realitzar aquest projecte crec que l'amplificador en classe D constitueix una molt bona alternativa a l'amplificació clàssica en classe AB. En equips de baixa potència, aquesta tecnologia ja ha conquistat pràcticament tot el mercat ja que aporta grans avantatges sobretot pel que fa a rendiment energètic. Pel que fa a contextos més específics, com ara la sonorització professional, encara queda molt per fer, no obstant els avenços en la fabricació de semiconductors fan que cada dia sigui més fàcil creure en l'amplificació commutada com a amplificació del futur.

Tot i que el funcionament bàsic d'aquests amplificadors resulta senzill de comprendre, quan és l'hora d'implementar-ho apareixent problemes derivats en gran majoria de limitacions tecnològiques. La dificultat de trobar MOSFETs capaços de commutar a freqüències elevades i suportar grans corrents al mateix temps complica molt el disseny d'un amplificador classe D per potències elevades.

La necessitat de commutar a freqüències el més altes possibles per tal de tenir una bona resposta freqüencial en l'espectre audible pot complicar molt el disseny de l'amplificador. Per tal que la placa pugui treballar a altes freqüències no n'hi ha prou amb utilitzar transistors, drivers i moduladors d'alta freqüència, també es convenient que tots els components de la placa tinguin un bon comportament a les freqüències de treball fet que pot encarir molt la placa.

Les simulacions en Matlab, on tot pot tenir un comportament ideal, ens demostren que donada una freqüència de commutació prou elevada el sistema treballa amb una gran linealitat i per tant una mínima THD al mateix temps que podem assolir potències enormes amb rendiments pròxims al 100%. Aquestes simulacions posen de manifest que l'amplificació en classe D és realment una molt bona tecnologia capaç de suplantar les tècniques d'amplificació clàssiques.

Vistes les bones característiques d'aquesta tecnologia a nivell teòric, crec que és molt interessant treballar per solucionar els problemes pràctics derivats de la commutació a alta freqüència per tal de poder assolir freqüències de commutació el més elevades possible i així una molt bona qualitat d'àudio amb gran potència i eficiència.

Amb la placa dissenyada és podria implementar un control per corrent gràcies a la resistència de shunt posada en sèrie a una de les bobines del filtre rector. Un doble llaç de realimentació, és a dir, realimentar tensió i corrent hauria de donar més estabilitat al sistema i

millorar les seves especificacions. El disseny d'aquest control amb doble llaç no es trivial i requereix un anàlisi molt acurat; a la vegada, es complicaria considerablement la placa del controlador fet que introduiria nous problemes pel treball en freqüències elevades. El disseny d'un controlador en doble llaç capaç de treballar a alta freqüència és una perspectiva de treball interessant i seria el següent pas per aprofundir més en aquest projecte.

Una altre perspectiva seria estudiar la possibilitat d'usar varis transistors complementaris en la etapa de potència de manera que el corrent es repartís entre ells poden així assolir més potència sobre la carrega. El fet d'usar varis transistors treballant simultàniament obligaria a replantejar el disseny del driver així com la necessitat d'algun tipus de xarxa per un correcta acoblament entre ells.



## 8 Bibliografia

### 8.1 Bibliografia bàsica

Power Electronics. Mohan, Undeland, Robbins. John Wiley & Sons. New York 1989

Dallas Semiconductor MAXIM, "Class D Amplifiers: Fundamentals of Operation and Recent Developments"

Tong Ge, Joseph S. Chang, Wei Shu and Meng Tong Tan, 2006, "Modeling and Analysis of PSRR in Analog PWM Class D Amplifiers.

Joseph S. Chang, Bah Hwee Gwee, Yong Seng Lon and Meng Tong Tan, 2001, "A Novel Low-Voltage Class D Amplifier with Feedback for Improving THD, Power Efficiency and Gain Linearity"

Chintan Trehan and Kwong S. Chao, 2005, "A High Performance Class-D Power Amplifier using Error Feedback Architecture"

Jae H. Jeong, Hwan H. Scong, Jeong H. Yi and Gyu H. Cho, 1995, "A Class D Switching Power Amplifier with High Efficiency and Wide Bandwidth by Dual Feedback Loops"

### 8.2 Referències

[1] Wikipedia, "Electronic amplifier,"

[2] Wikipedia. **Amplificador**. Available: <http://es.wikipedia.org/wiki/Amplificador>

[3] R. C. Oliveira, E. A. A. Coelho, J. B. Viera Jr, L. C. Freitas and V. J. Farias,

"Soft switching power amplifiers for audio applications," in 1997, pp. 799-804 vol.2.

[4] P. Dondon and J. M. Micouleau, "An original approach for the design of a class D power switching amplifier-an audio application," in 1999, pp. 161-164 vol.1.

[5] W. Marshall Leach. (2001, "The class-D Amplifier," in "Introduction to Electroacoustics and Audio Amplifier Design" Available:

<http://users.ece.gatech.edu/~mleach/ece4435/f01/ClassD2.pdf>

[6] R. C. Oliveira, E. A. A. Coelho, J. B. Vieira Jr, L. C. Freitas and V. J. Farias, "Switching power amplifiers with soft commutation for audio applications," in 1996, pp. 557-560 vol.1.

[7] Wikipedia, "Pulse-width modulation,"

[8] J. Honda and J. Adams. (2005, Class D audio amplifier basics. *Application Note 1071 (International Rectifier)*

[9] Dallas semiconductor MAXIM, 2002 "Class D Audio Output Filter Optimitzation". *Application note 624*

[10] International Rectifier, 2007 "HV Floating MOS-Gate Driver Ics". *Application Note 978*

[11] Johan Strydom, Jun Honda and Jorge Cerezo. International Rectifier, "120W x 2 Channel Class D Audio Power Amplifier Using IRS20955 and IRF6645"

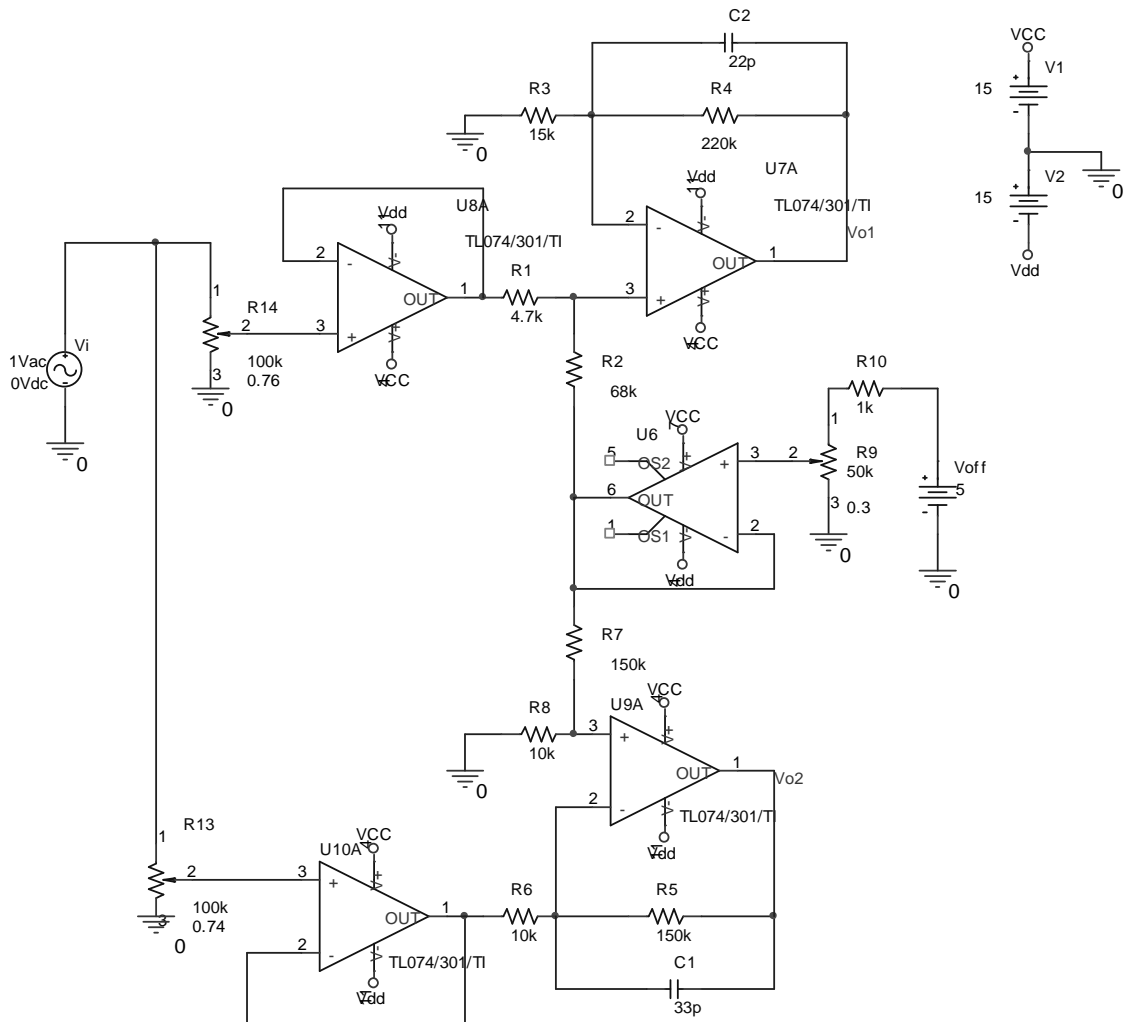


## 9 Annex

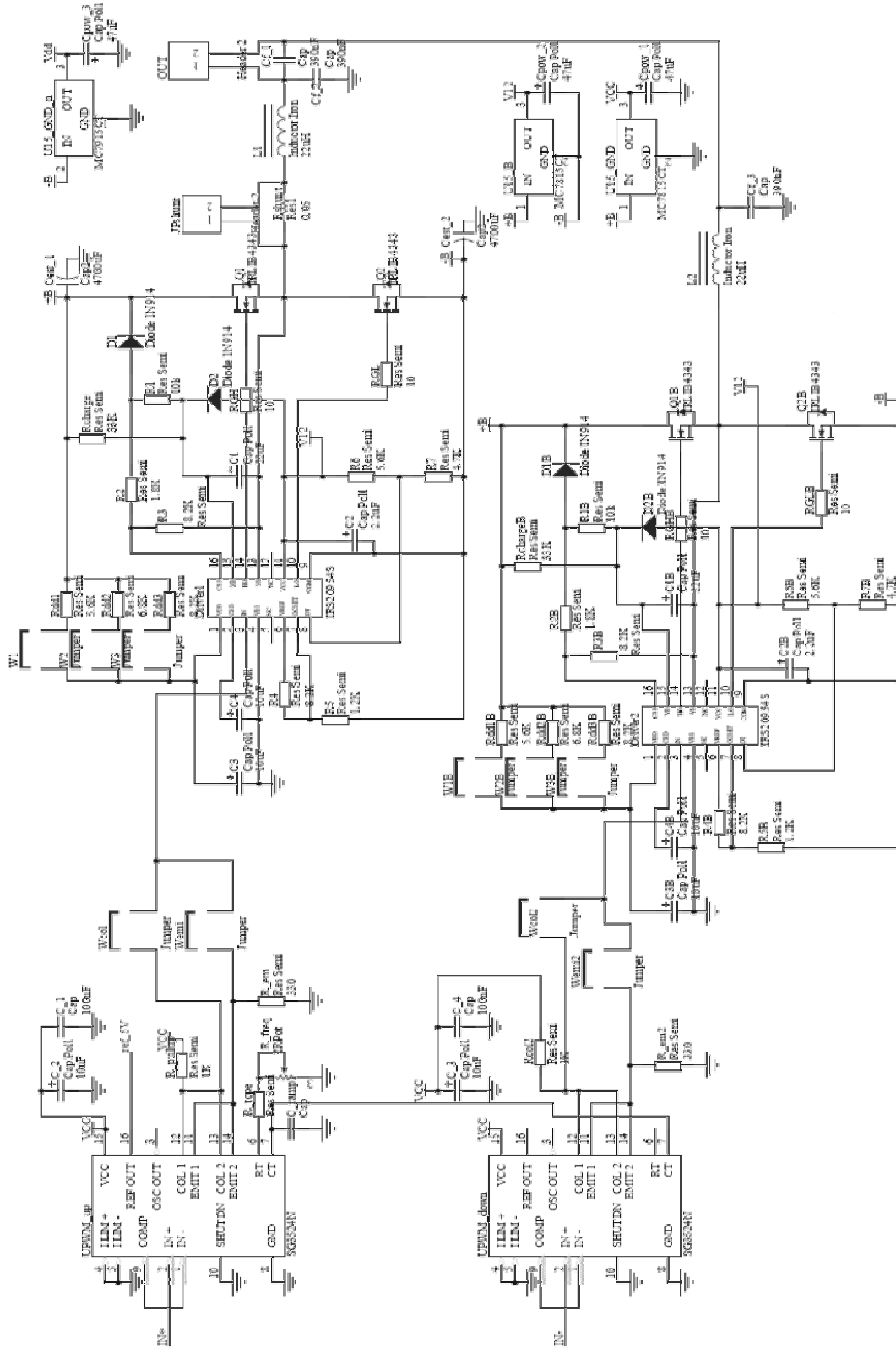
### 9.1 Esquemes

En aquest annex hi ha un recull dels esquemàtics dissenyats. Aquests esquemes també els podeu trobar a la carpeta annex/esquematics del CD

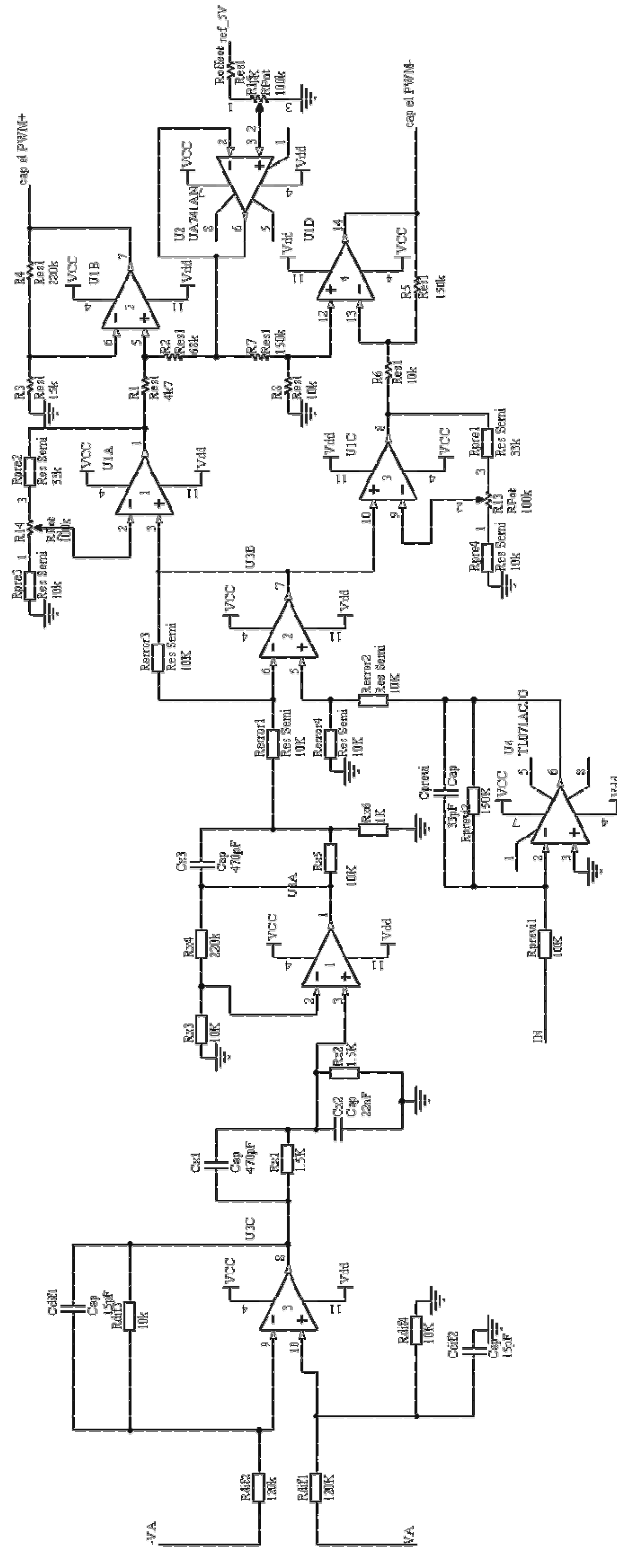
#### 9.1.1 Preamplificador de test



9.1.2 Etapa de potència



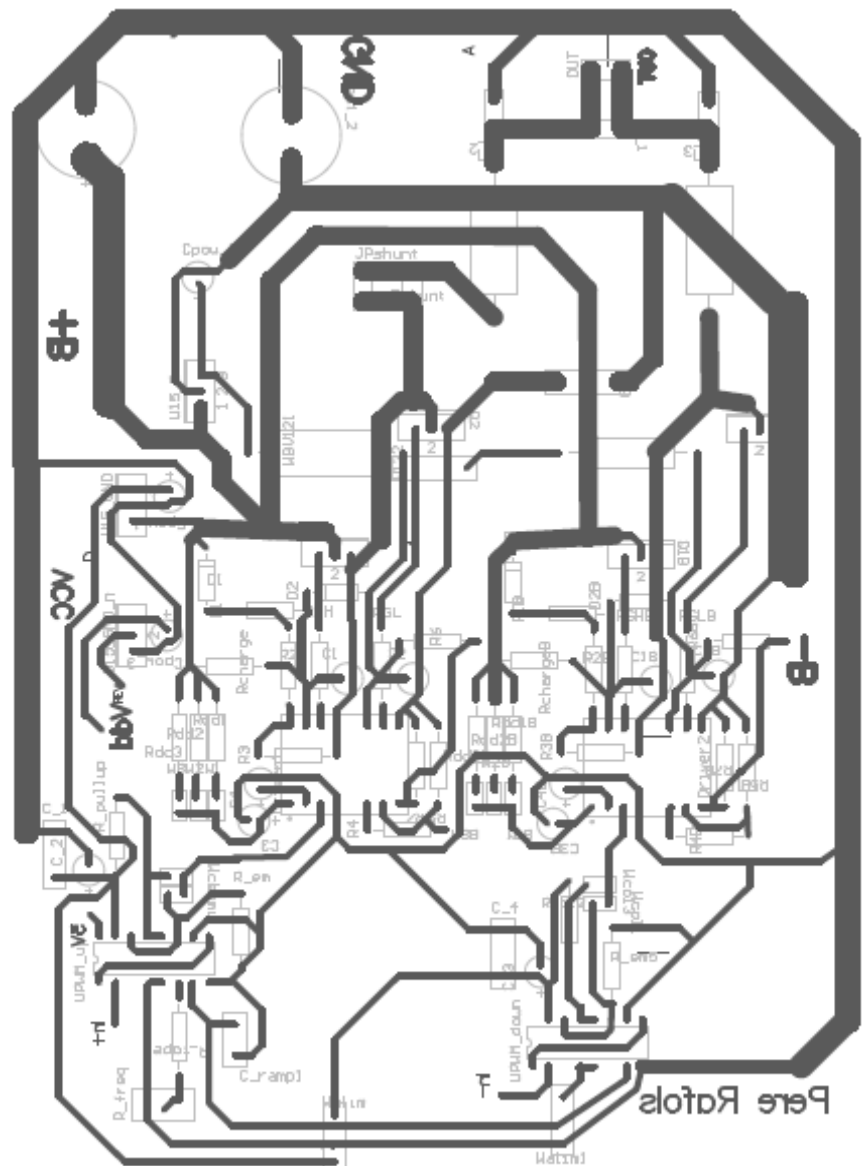
9.1.3 Controlador

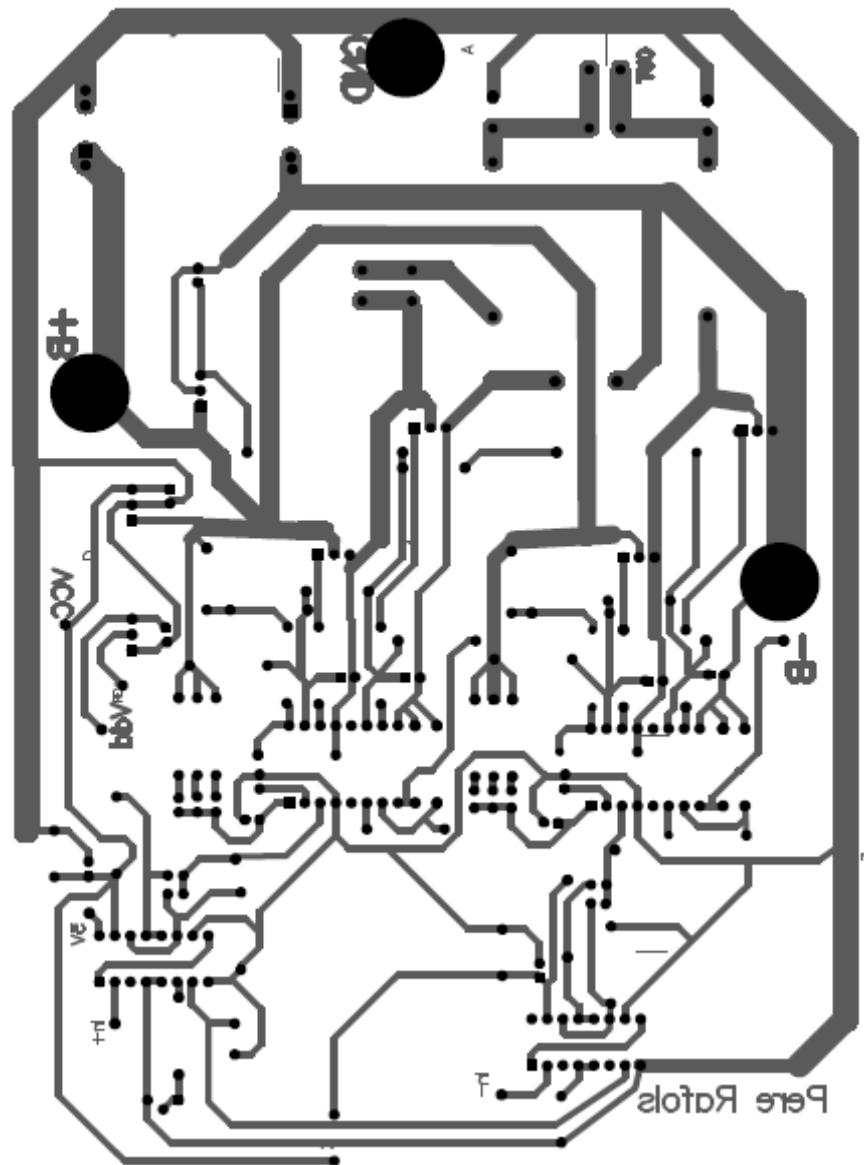


## 9.2 Fitolits per a la construcció de PCB's

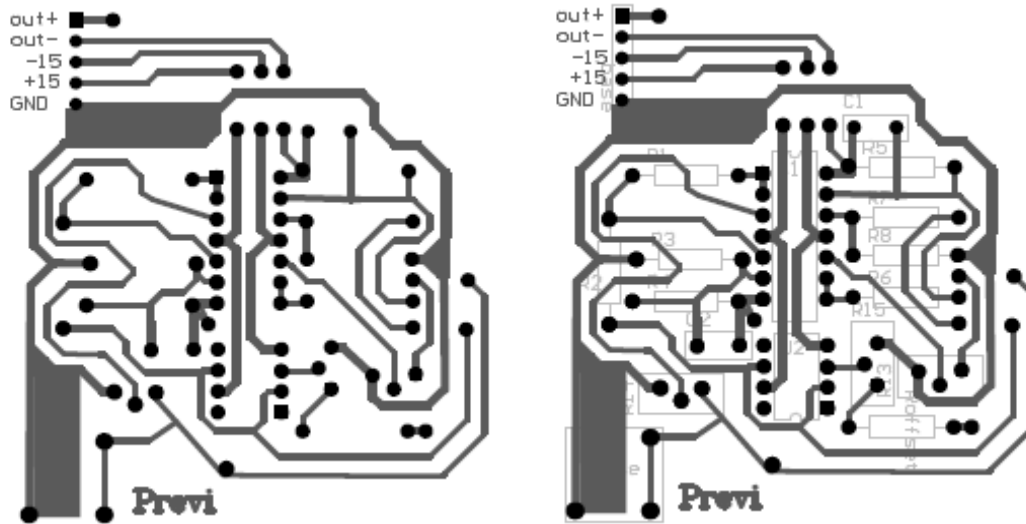
Tot seguit s'adjunten els fitolits amb el full de disposició dels components per a cada placa. Per una correcta visualització del fitolít es recomana usar l'arxiu en PDF situat a la carpeta annex/PCB del CD.

### 9.2.1 Circuit de potència

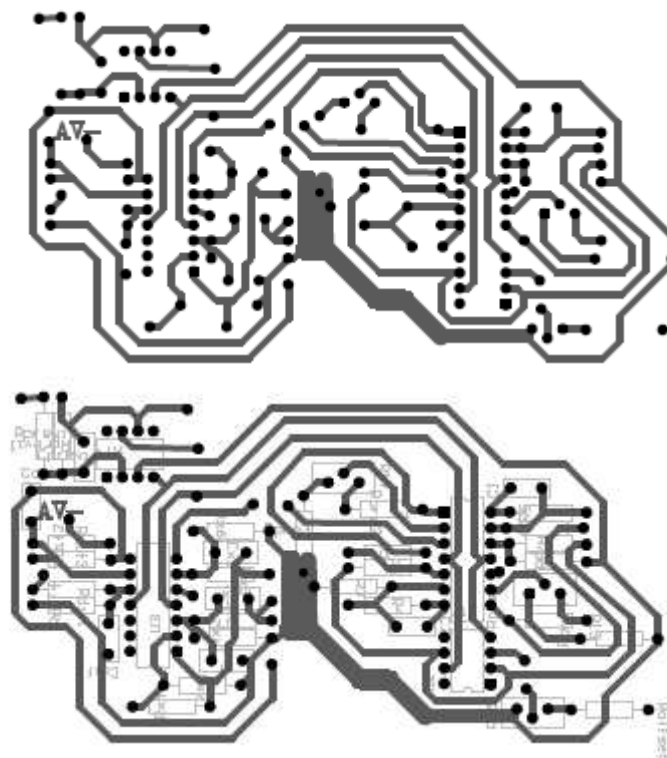




### 9.2.2 Preamplificador de test



### 9.2.3 Controlador



### 9.3 Fulls de característiques tècniques

En aquest annex es mostren només les característiques més destacades dels principals components. Per a més informació s'adjunten les característiques completes del fabricant en la carpeta annex/datasheet del CD.

#### 9.3.1 IRLIB4343 (MOSFET de potència)



DIGITAL AUDIO MOSFET

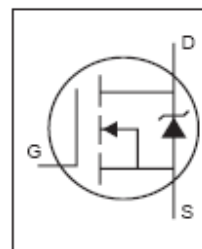
PD - 95857A

IRLIB4343

#### Features

- Advanced Process Technology
- Key Parameters Optimized for Class-D Audio Amplifier Applications
- Low  $R_{DS(ON)}$  for Improved Efficiency
- Low  $Q_g$  and  $Q_{sw}$  for Better THD and Improved Efficiency
- Low  $Q_{rr}$  for Better THD and Lower EMI
- 175°C Operating Junction Temperature for Ruggedness
- Repetitive Avalanche Capability for Robustness and Reliability

Key Parameters		
$V_{DS}$	55	V
$R_{DS(ON)}$ typ. @ $V_{GS} = 10V$	42	mΩ
$R_{DS(ON)}$ typ. @ $V_{GS} = 4.5V$	57	mΩ
$Q_g$ typ.	28	nC
$T_J$ max	175	°C



#### Description

This Digital Audio HEXFET<sup>®</sup> is specifically designed for Class-D audio amplifier applications. This MosFET utilizes the latest processing techniques to achieve low on-resistance per silicon area. Furthermore, Gate charge, body-diode reverse recovery and internal Gate resistance are optimized to improve key Class-D audio amplifier performance factors such as efficiency, THD and EMI. Additional features of this MosFET are 175°C operating junction temperature and repetitive avalanche capability. These features combine to make this MosFET a highly efficient, robust and reliable device for Class-D audio amplifier applications.

#### Absolute Maximum Ratings

	Parameter	Max.	Units
$V_{DS}$	Drain-to-Source Voltage	55	V
$V_{GS}$	Gate-to-Source Voltage	±20	
$I_D$ @ $T_C = 25^\circ C$	Continuous Drain Current, $V_{GS}$ @ 10V	19	A
$I_D$ @ $T_C = 100^\circ C$	Continuous Drain Current, $V_{GS}$ @ 10V	13	
$I_{DM}$	Pulsed Drain Current ①	80	
$P_D$ @ $T_C = 25^\circ C$	Power Dissipation	39	W
$P_D$ @ $T_C = 100^\circ C$	Power Dissipation	20	
	Linear Derating Factor	0.26	W/°C
$T_J$	Operating Junction and	-40 to + 175	°C
$T_{STG}$	Storage Temperature Range		
	Mounting torque, 6-32 or M3 screw	10lb·in (1.1N·m)	

**Electrical Characteristics @  $T_J = 25^\circ\text{C}$  (unless otherwise specified)**

	Parameter	Min.	Typ.	Max.	Units	Conditions
$BV_{DS}$	Drain-to-Source Breakdown Voltage	55	—	—	V	$V_{GS} = 0V, I_D = 250\mu A$
$\Delta BV_{DS}/\Delta T_J$	Breakdown Voltage Temp. Coefficient	—	15	—	mV/°C	Reference to $25^\circ\text{C}, I_D = 1mA$
$R_{DS(on)}$	Static Drain-to-Source On-Resistance	—	42	50	mΩ	$V_{GS} = 10V, I_D = 4.7A$ Ⓞ
		—	57	65		$V_{GS} = 4.5V, I_D = 3.8A$ Ⓞ
$V_{GS(th)}$	Gate Threshold Voltage	1.0	—	—	V	$V_{DS} = V_{GS}, I_D = 250\mu A$
$\Delta V_{GS(th)}/\Delta T_J$	Gate Threshold Voltage Coefficient	—	-4.4	—	mV/°C	
$I_{DSS}$	Drain-to-Source Leakage Current	—	—	2.0	μA	$V_{DS} = 55V, V_{GS} = 0V$
		—	—	25		$V_{DS} = 55V, V_{GS} = 0V, T_J = 125^\circ\text{C}$
$I_{GSS}$	Gate-to-Source Forward Leakage	—	—	100	nA	$V_{GS} = 20V$
	Gate-to-Source Reverse Leakage	—	—	-100		$V_{GS} = -20V$
$g_{fs}$	Forward Transconductance	8.8	—	—	S	$V_{DS} = 25V, I_D = 19A$
$Q_g$	Total Gate Charge	—	28	42	pF	$V_{DS} = 44V$
$Q_{gs}$	Pre-V <sub>th</sub> Gate-to-Source Charge	—	3.5	—		$V_{GS} = 10V$
$Q_{gd}$	Gate-to-Drain Charge	—	9.5	—		$I_D = 19A$
$Q_{godr}$	Gate Charge Overdrive	—	15	—		See Fig. 6 and 19
$t_{d(on)}$	Turn-On Delay Time	—	5.7	—	ns	$V_{DS} = 28V, V_{GS} = 10V$ Ⓞ
$t_r$	Rise Time	—	19	—		$I_D = 19A$
$t_{d(off)}$	Turn-Off Delay Time	—	23	—		$R_G = 2.5\Omega$
$t_f$	Fall Time	—	5.3	—		
$C_{iss}$	Input Capacitance	—	740	—	pF	$V_{GS} = 0V$
$C_{oss}$	Output Capacitance	—	150	—		$V_{DS} = 50V$
$C_{riss}$	Reverse Transfer Capacitance	—	59	—		$f = 1.0MHz, \text{ See Fig.5}$
$C_{oss}$	Effective Output Capacitance	—	250	—		$V_{GS} = 0V, V_{DS} = 0V \text{ to } -44V$
$L_D$	Internal Drain Inductance	—	4.5	—	nH	Between lead, 6mm (0.25in.)
$L_S$	Internal Source Inductance	—	7.5	—		from package and center of die contact



**Avalanche Characteristics**

	Parameter	Typ.	Max.	Units
$E_{AS}$	Single Pulse Avalanche Energy Ⓞ	—	130	mJ
$I_{AR}$	Avalanche Current Ⓞ	See Fig. 14, 15, 17a, 17b		A
$E_{AR}$	Repetitive Avalanche Energy Ⓞ			mJ

**Diode Characteristics**

	Parameter	Min.	Typ.	Max.	Units	Conditions
$I_S @ T_C = 25^\circ\text{C}$	Continuous Source Current (Body Diode)	—	—	19	A	MOSFET symbol showing the integral reverse p-n junction diode.
$I_{SM}$	Pulsed Source Current (Body Diode) Ⓞ	—	—	110		
$V_{SD}$	Diode Forward Voltage	—	—	1.2	V	$T_J = 25^\circ\text{C}, I_S = 19A, V_{GS} = 0V$ Ⓞ
$t_{rr}$	Reverse Recovery Time	—	52	78	ns	$T_J = 25^\circ\text{C}, I_F = 19A$
$Q_{rr}$	Reverse Recovery Charge	—	100	150	nC	$di/dt = 100A/\mu s$ Ⓞ





### 9.3.2 IRS20954S (Driver)

#### Absolute Maximum Ratings

Absolute maximum ratings indicate sustained limits beyond which damage to the device may occur. All voltage parameters are absolute voltages referenced to  $V_{SS}$ ; all currents are defined positive into any lead. The thermal resistance and power dissipation ratings are measured under board mounted and still air conditions.

Symbol	Definition	Min.	Max.	Units	
$V_B$	High-side floating supply voltage	-0.3	220	V	
$V_S$	High-side floating supply voltage (Note 1)	$V_B-20$	$V_B+0.3$		
$V_{HO}$	High-side floating output voltage	$V_S-0.3$	$V_B+0.3$		
$V_{CSH}$	CSH pin input voltage	$V_S-0.3$	$V_B+0.3$		
$V_{CC}$	Low-side fixed supply voltage (Note 1)	-0.3	20		
$V_{LO}$	Low-side output voltage	-0.3	$V_{CC} +0.3$		
$V_{DD}$	Floating input supply voltage	-0.3	210		
$V_{SS}$	Floating input supply voltage (Note 1)	(see $I_{DDZ}$ )	$V_{DD}+0.3$		
$V_{IN}$	PWM input voltage	$V_{SS} -0.3$	$V_{DD}+0.3$		
$V_{CSD}$	CSD pin input voltage	$V_{SS} -0.3$	$V_{DD}+0.3$		
$V_{DT}$	DT pin input voltage	-0.3	$V_{CC} +0.3$		
$V_{OCSET}$	OCSET pin input voltage	-0.3	$V_{CC} +0.3$		
$V_{REF}$	VREF pin voltage	-0.3	$V_{CC} +0.3$		
$I_{DDZ}$	Floating input supply zener clamp current (Note 1)	-	10		mA
$I_{CCZ}$	Low-side supply zener clamp current (Note 1)	-	10		
$I_{BSZ}$	Floating supply zener clamp current (Note 1)	-	10		
$I_{OREF}$	Reference output current	-	5		
$d V_S /dt$	Allowable $V_S$ voltage slew rate	-	50	V/ns	
$d V_{SS} /dt$	Allowable $V_{SS}$ voltage slew rate (Note 2)	-	50		
$d V_{SS} /dt$	Allowable $V_{SS}$ voltage slew rate upon power-up (Note 3)	-	50	V/ms	
$P_D$	Maximum power dissipation	-	1.0	W	
$R_{th,JA}$	Thermal resistance, junction to ambient	-	115	°C/W	
$T_J$	Junction temperature	-	150	°C	
$T_S$	Storage temperature	-55	150		
$T_L$	Lead temperature (soldering, 10 seconds)	-	300		

Note1:  $V_{DD} - V_{SS}$ ,  $V_{CC} - COM$  and  $V_B - V_S$  contain internal shunt zener diodes. Please note that the voltage ratings of these can be limited by the clamping current.

Note2: For the rising and falling edges of step signal of 10 V;  $V_{SS}=15$  V to 200 V.

Note3:  $V_{SS}$  ramps up from 0 V to 200 V.

### Recommended Operating Conditions

For proper operation, the device should be used within the recommended conditions below. The  $V_S$  and COM offset ratings are tested with supplies biased at  $I_{DD}=5$  mA,  $V_{CC}=12$  V, and  $V_B-V_S=12$  V.

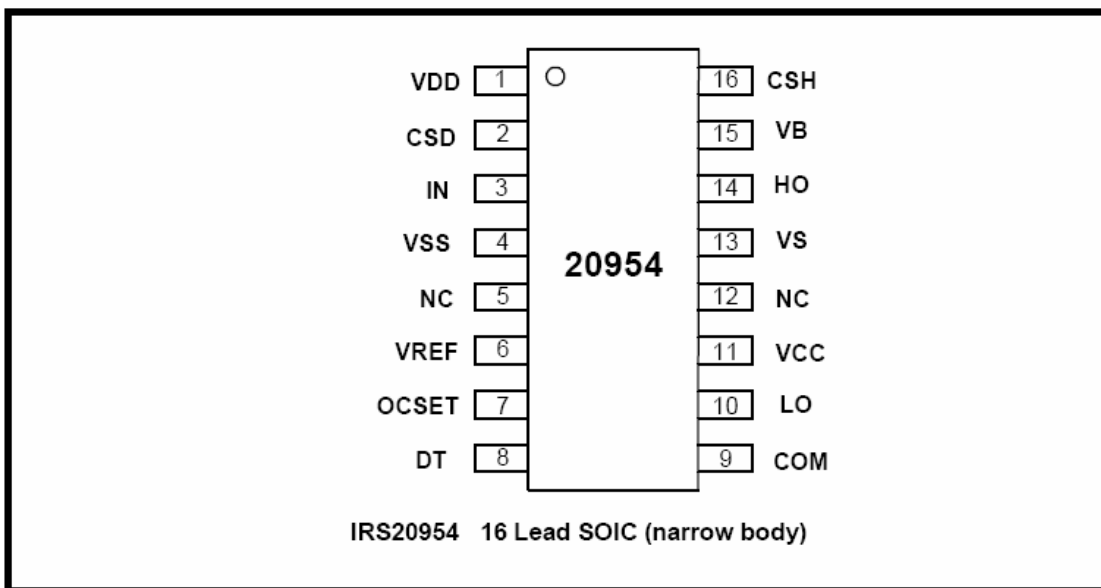
Symbol	Definition	Min.	Max.	Units
$V_B$	High-side floating supply absolute voltage	$V_S+10$	$V_S+18$	V
$V_S$	High-side floating supply offset voltage	Note 1	100	
$I_{DDZ}$	Floating input supply Zener clamp current	1	5	mA
$V_{SS}$	Floating input supply absolute voltage	0	200	V
$V_{HO}$	High-side floating output voltage	$V_S$	$V_B$	
$V_{CC}$	Low-side fixed supply voltage	10	18	
$V_{LO}$	Low-side output voltage	0	$V_{CC}$	
$V_{IN}$	PWM input voltage	$V_{SS}$	$V_{DD}$	
$V_{CSD}$	CSD pin input voltage	$V_{SS}$	$V_{DD}$	
$V_{DT}$	DT pin input voltage	0	$V_{CC}$	
$I_{OREF}$	Reference output current to COM (Note 2)	0.3	0.8	mA
$V_{OCSET}$	OCSET pin input voltage	0.5	5	V
$T_A$	Ambient temperature	-40	125	°C

Note 1: Logic operational for  $V_S$  equal to  $-5$  V to  $+200$  V. Logic state held for  $V_S$  equal to  $-5$  V to  $-V_{BS}$ .

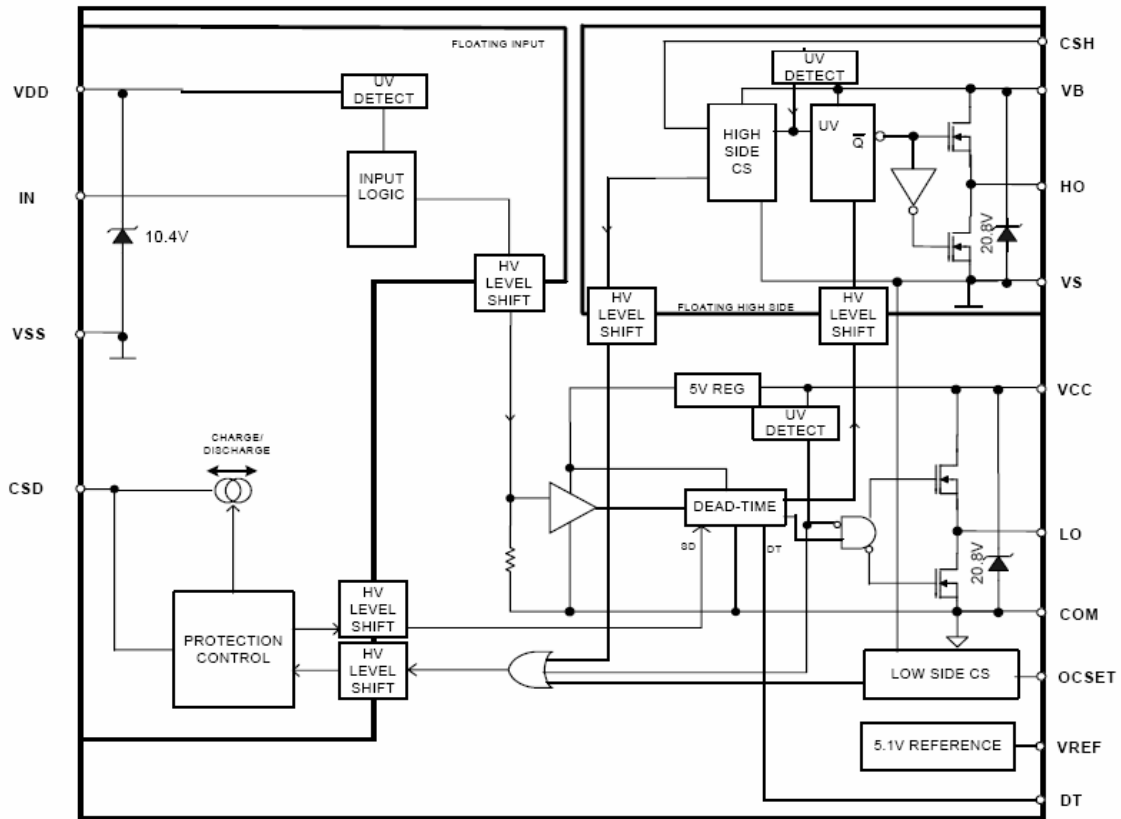
Note 2: Nominal voltage for  $V_{REF}$  is 5 V.  $I_{OREF}$  of 0.3 mA to 0.8 mA dictates total external resistor value on  $V_{REF}$  to be 6.3 k $\Omega$  to 16.7 k $\Omega$ .

### Lead Definitions

Pin #	Symbol	Description
1	VDD	Floating input positive supply
2	CSD	Shutdown timing capacitor, referenced to VSS
3	IN	PWM non-inverting input, in phase with HO
4	VSS	Floating input supply return
5	NC	
6	VREF	5 V reference output for setting OCSET
7	OCSET	Low-side over-current threshold setting, referenced to COM
8	DT	Input for programmable deadtime, referenced to COM
9	COM	Low-side supply return
10	LO	Low-side output
11	VCC	Low-side logic supply
12	NC	
13	VS	High-side floating supply return
14	HO	High-side output
15	VB	High-side floating supply
16	CSH	High-side over-current sensing input, referenced to VS

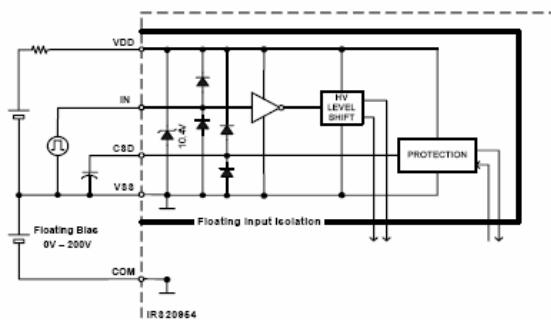


### Block Diagram



#### Floating PWM Input

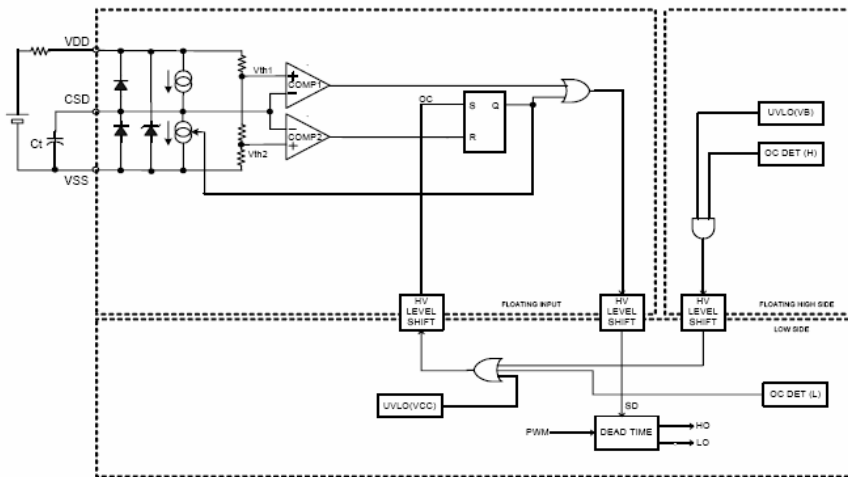
The IRS20954 has a floating input interface which enables easy half bridge implementation. Three pins, V<sub>DD</sub>, CSD and IN, are referenced to V<sub>SS</sub>. As a result, the PWM input signal can be directly fed into IN referencing ground, which is typically middle point of DC bus in a half bridge configuration. The IRS20954 also has a non-floating input with V<sub>SS</sub> tied to COM.



**Protection Control**

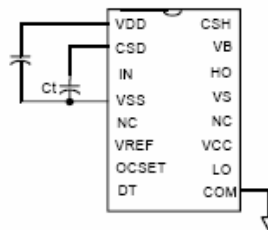
The internal protection control block manages operational mode between shutdown and normal, with a help from CSD pin. Shutdown mode forces LO and HO to output 0 V to the COM and  $V_S$  respectively to turn the power MOSFET off.

- The external capacitor pin, CSD, provides five functions.
1. Power up delay timer for self reset configuration
  2. Self-reset configuration
  3. Shutdown input
  4. Latched protection configuration
  5. Shutdown status output (host I/F)



**Self Reset Protection**

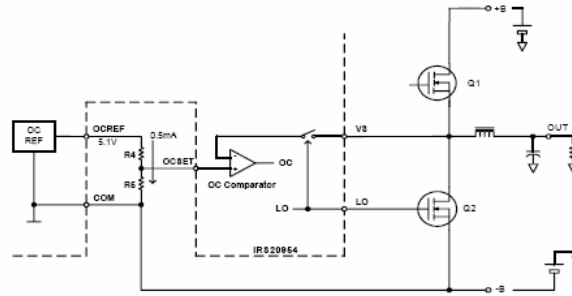
By simply putting a capacitor between the CSD and  $V_{SS}$ , the OCP in the IRS20954 acts as a self.



### Low Side Over-Current Sensing

For the negative load current, low side over-current sensing monitors over load condition and shutdown the switching operation if the load current exceeds the preset trip level.

The low side current sensing is based on measurement of  $V_{DS}$  during the low side MOFET on state. In order to avoid incorrect current value due to overshoot,  $V_S$  sensing ignores the first 200 ns signal after LO turned on. OCSET pin is to program the threshold for low side over-current sensing. The threshold voltage at  $V_S$  pin turning on the OC protection is the same as the voltage applied to the OCSET pin to COM. It is recommended to use  $V_{REF}$  to supply a reference voltage to a resistive divider, R4 and R5, generating a voltage to OCSET for better immunity against  $V_{CC}$  fluctuations.

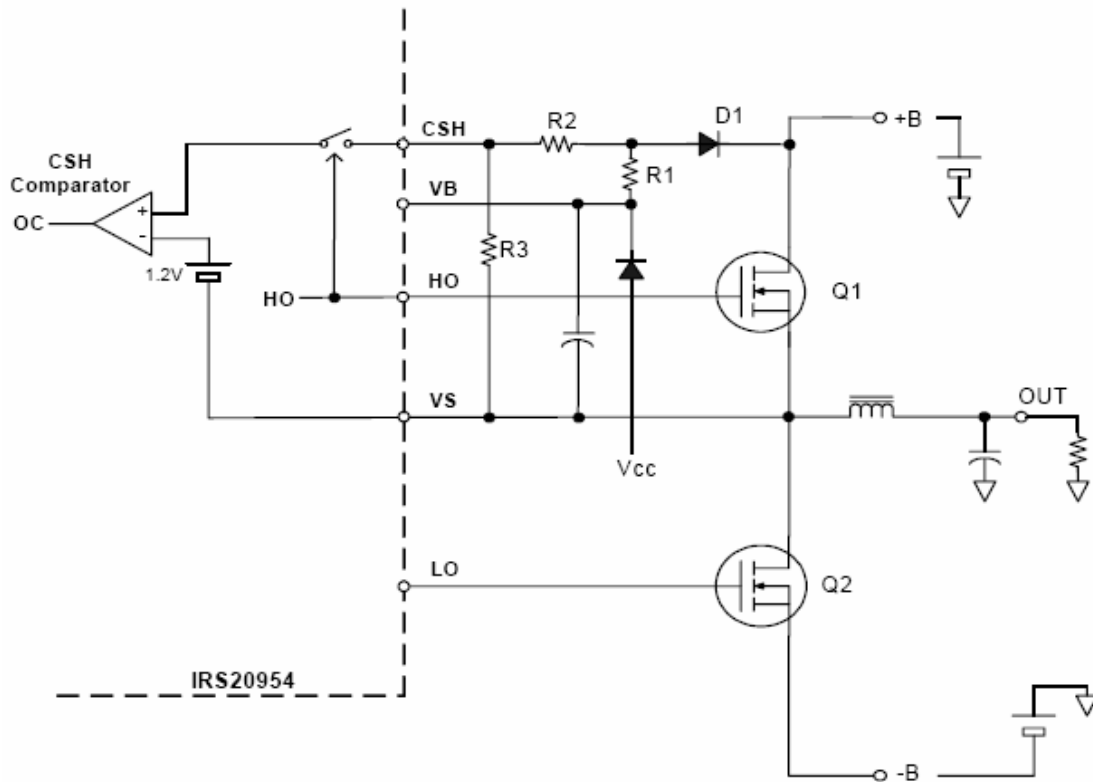


### High Side Over-Current Sensing

For the positive load current, high side over-current sensing monitors over load condition by measuring  $V_{DS}$  with CSH and  $V_S$  pins and shutdown the operation. The CSH pin is to detect the drain-to-source voltage refers to the  $V_S$  pin which is the source of the high side MOSFET. In order to neglect overshoot ringing at the switching edges, CSH sensing circuitry starts monitoring after the first 300 ns the HO is on by blanking the signal from CSH pin.

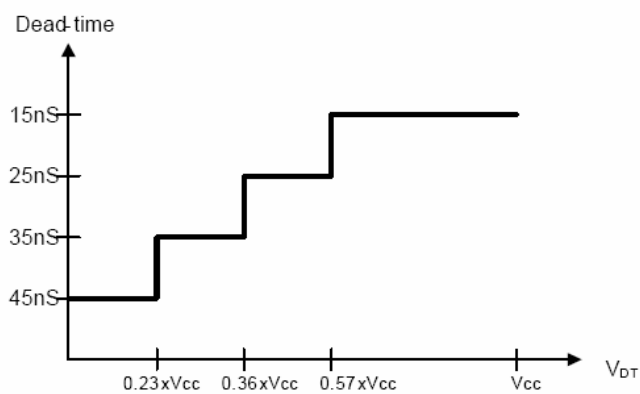
In contrast to the low side current sensing, the threshold of CSH pin to engage OC protection is internally fixed at 1.2 V. An external resistive divider R2 and R3 can be used to program a higher threshold.

An external reverse blocking diode, D1, is to block high voltage feeding into the CSH pin while high side is off. By subtracting a forward voltage drop of 0.6 V at D1, the minimum threshold which can be set in the high side is 0.6 V across the drain to source.



**Programming Deadtime**

DT pin provides a function setting deadtime. The IRS20954 determines its deadtime based on the voltage applied to the DT pin. An internal comparator translates which pre-determined deadtime is being used by comparing internal reference voltages. Threshold voltages for each mode are set internally by a resistive voltage divider off  $V_{CC}$ , negating the need of using a precise absolute voltage to set the mode. The relationship between the operation mode and the voltage at DT pin is illustrated in the Fig. 16 below.



## 9.3.3 BAV21W (Diodes usats pel driver)

**Maximum Ratings**

Type Number	Symbol	BAV19W	BAV20W	BAV21W	Units
Repetitive Peak Reverse Voltage	VRRM	120	200	250	V
Working Peak Reverse Voltage	VRWM				
DC Blocking Voltage	VR	100	150	200	V
RMS Reverse Voltage	VR(RMS)	71	106	141	V
Forward Continuous Current (Note 1)	IFM	400			mA
Average Rectifier Output Current (Note 1)	Io	200			mA
Non-Repetitive Peak Forward Surge Current @ t=1.0 $\mu$ S @ t=1.0S	IFSM	2.5 0.5			A
Repetitive Peak Forward Surge Current	IFRM	625			mA
Power Dissipation (Note 1)	Pd	250			mW
Thermal Resistance Junction to Ambient Air (Note 1)	R $\theta$ JA	500			K/W
Operating and Storage Temperature Range	T <sub>J</sub> , T <sub>STG</sub>	-65 to + 150			$^{\circ}$ C

**Electrical Characteristics**

Type Number	Symbol	Min	Max	Units
Forward Voltage (Note 3) IF=100mA IF=200mA	VF	-	1.0 1.25	V
Peak Reverse Current (Note 3) T <sub>J</sub> =25 $^{\circ}$ C T <sub>J</sub> =100 $^{\circ}$ C	IR	-	100 15	nA uA
Junction Capacitance VR=0, f=1.0MHz	Cj	-	5.0	pF
Reverse Recovery Time (Note 2)	trr	-	50	nS

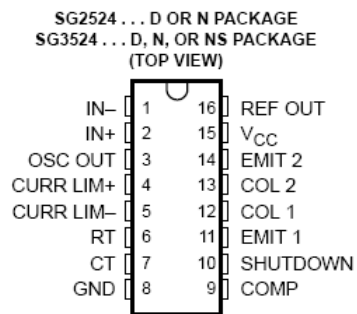


9.3.4 SG3524 (modulador d'amplada de polsos)

**SG2524, SG3524  
REGULATING PULSE-WIDTH MODULATORS**

SLVS077D – APRIL 1977 – REVISED FEBRUARY 2003

- Complete Pulse-Width Modulation (PWM) Power-Control Circuitry
- Uncommitted Outputs for Single-Ended or Push-Pull Applications
- Low Standby Current . . . 8 mA Typ
- Interchangeable With Industry Standard SG2524 and SG3524

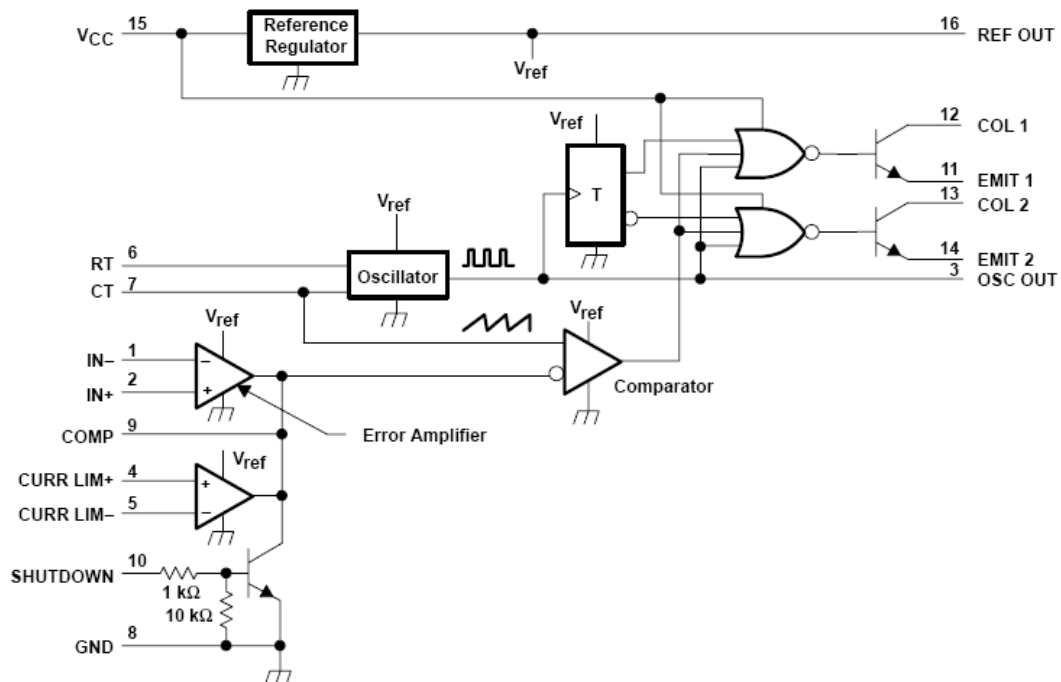


**description/ordering information**

The SG2524 and SG3524 incorporate all the functions required in the construction of a regulating power supply, inverter, or switching regulator on a single chip. They also can be used as the control element for high-power-output applications. The SG2524 and SG3524 were designed for switching regulators of either polarity, transformer-coupled dc-to-dc converters, transformerless voltage doublers, and polarity-converter applications employing fixed-frequency, pulse-width modulation (PWM) techniques. The complementary output allows either single-ended or push-pull application. Each device includes an on-chip regulator, error amplifier, programmable oscillator, pulse-steering flip-flop, two uncommitted pass transistors, a high-gain comparator, and current-limiting and shutdown circuitry.

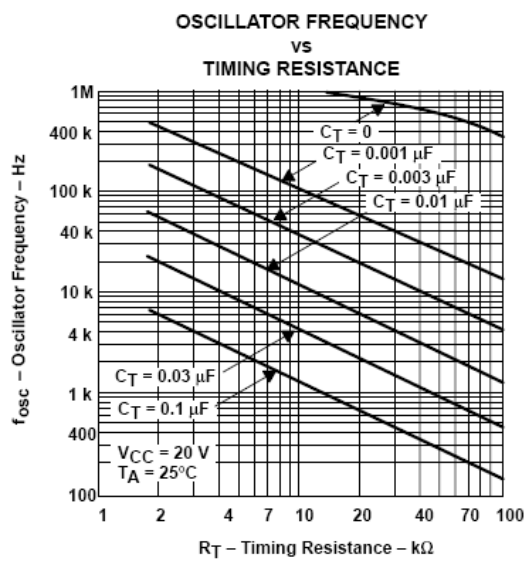
SLVS077D – APRIL 1977 – REVISED FEBRUARY 2003

**functional block diagram**



**oscillator section**

PARAMETER		TEST CONDITIONST†	MIN	TYP‡	MAX	UNIT
$f_{osc}$	Oscillator frequency	$C_T = 0.001 \mu F$ , $R_T = 2 k\Omega$		450		kHz
Standard deviation of frequency§		All values of voltage, temperature, resistance, and capacitance constant		5%		
$\Delta f_{osc}$	Frequency change with voltage	$V_{CC} = 8 V$ to $40 V$ , $T_A = 25^\circ C$			1%	
	Frequency change with temperature	$T_A = MIN$ to $MAX$			2%	
Output amplitude at OSC OUT		$T_A = 25^\circ C$		3.5		V
$t_w$	Output pulse duration (width) at OSC OUT	$C_T = 0.01 \mu F$ , $T_A = 25^\circ C$		0.5		$\mu s$



**output circuitry**

The SG2524 contains two identical npn transistors, the collectors and emitters of which are uncommitted. Each transistor has antisaturation circuitry that limits the current through that transistor to a maximum of 100 mA for fast response.

## 9.3.5 TL074 (usat en el preamplificador)

**TL071, TL071A, TL071B, TL072**  
**TL072A, TL072B, TL074, TL074A, TL074B**  
**LOW-NOISE JFET-INPUT OPERATIONAL AMPLIFIERS**  
SLOS080D – SEPTEMBER 1978 – REVISED AUGUST 1996

operating characteristics,  $V_{CC\pm} = \pm 15\text{ V}$ ,  $T_A = 25^\circ\text{C}$

PARAMETER	TEST CONDITIONS	TL07xM			ALL OTHERS			UNIT
		MIN	TYP	MAX	MIN	TYP	MAX	
SR	Slew rate at unity gain $V_I = 10\text{ V}$ , $C_L = 100\text{ pF}$ , $R_L = 2\text{ k}\Omega$ , See Figure 1	5	13		8	13		V/ $\mu\text{s}$
$t_r$	Rise time overshoot factor $V_I = 20\text{ mV}$ , $C_L = 100\text{ pF}$ , $R_L = 2\text{ k}\Omega$ , See Figure 1	0.1			0.1			$\mu\text{s}$
		20%			20%			
$V_n$	Equivalent input noise voltage $R_S = 20\ \Omega$	$f = 1\text{ kHz}$			18			nV/ $\sqrt{\text{Hz}}$
		$f = 10\text{ Hz to }10\text{ kHz}$			4			$\mu\text{V}$
$I_n$	Equivalent input noise current $R_S = 20\ \Omega$ , $f = 1\text{ kHz}$	0.01			0.01			pA/ $\sqrt{\text{Hz}}$
THD	Total harmonic distortion $V_{I\text{rms}} = 6\text{ V}$ , $R_L \geq 2\text{ k}\Omega$ , $f = 1\text{ kHz}$	$A_{VD} = 1$ , $R_S \leq 1\text{ k}\Omega$			0.003%			

**PARAMETER MEASUREMENT INFORMATION**

9.3.6 LM78XX (estabilitzadors de tensió)

**Electrical Characteristics LM78XX** (Note 2)  $0^{\circ}\text{C} \leq T_j \leq 125^{\circ}\text{C}$  unless otherwise noted.

Output Voltage			5V			12V			15V			Units	
Input Voltage (unless otherwise noted)			10V			19V			23V				
Symbol	Parameter	Conditions	Min	Typ	Max	Min	Typ	Max	Min	Typ	Max		
$V_O$	Output Voltage	$T_j = 25^{\circ}\text{C}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.8	5	5.2	11.5	12	12.5	14.4	15	15.6	V	
		$P_D \leq 15\text{ W}, 5\text{ mA} \leq I_O \leq 1\text{ A}$	4.75		5.25	11.4		12.6	14.25		15.75	V	
		$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7.5 $\leq V_{\text{IN}} \leq 20$ )				(14.5 $\leq V_{\text{IN}} \leq 27$ )			(17.5 $\leq V_{\text{IN}} \leq 30$ )			V
$\Delta V_O$	Line Regulation	$I_O = 500\text{ mA}$	$T_j = 25^{\circ}\text{C}$	3	50	4	120	4	150			mV	
			$\Delta V_{\text{IN}}$	(7 $\leq V_{\text{IN}} \leq 25$ )			(14.5 $\leq V_{\text{IN}} \leq 30$ )			(17.5 $\leq V_{\text{IN}} \leq 30$ )			V
			$0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$		50		120		150				mV
		$I_O \leq 1\text{ A}$	$T_j = 25^{\circ}\text{C}$		50		120		150				mV
			$\Delta V_{\text{IN}}$	(7.5 $\leq V_{\text{IN}} \leq 20$ )			(14.6 $\leq V_{\text{IN}} \leq 27$ )			(17.7 $\leq V_{\text{IN}} \leq 30$ )			V
			$0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$		25		60		75				mV
$\Delta V_O$	Load Regulation	$T_j = 25^{\circ}\text{C}$	$5\text{ mA} \leq I_O \leq 1.5\text{ A}$	10	50	12	120	12	150			mV	
			$250\text{ mA} \leq I_O \leq 750\text{ mA}$		25		60		75			mV	
		$5\text{ mA} \leq I_O \leq 1\text{ A}, 0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$		50		120		150				mV	
$I_O$	Quiescent Current	$I_O \leq 1\text{ A}$	$T_j = 25^{\circ}\text{C}$		8		8		8		8	mA	
			$0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$		8.5		8.5		8.5		8.5	mA	
$\Delta I_O$	Quiescent Current Change	$5\text{ mA} \leq I_O \leq 1\text{ A}$	$T_j = 25^{\circ}\text{C}, I_O \leq 1\text{ A}$		0.5		0.5		0.5		0.5	mA	
			$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7.5 $\leq V_{\text{IN}} \leq 20$ )		1.0		1.0		1.0		1.0	mA
			$I_O \leq 500\text{ mA}, 0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$		1.0		1.0		1.0		1.0		mA
			$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(7 $\leq V_{\text{IN}} \leq 25$ )		1.0		1.0		1.0		1.0	mA
$V_N$	Output Noise Voltage	$T_A = 25^{\circ}\text{C}, 10\text{ Hz} \leq f \leq 100\text{ kHz}$		40		75		90			$\mu\text{V}$		
$\frac{\Delta V_{\text{IN}}}{\Delta V_{\text{OUT}}}$	Ripple Rejection	$f = 120\text{ Hz}$	$I_O \leq 1\text{ A}, T_j = 25^{\circ}\text{C}$ or $I_O \leq 500\text{ mA}$	62	80	55	72	54	70			dB	
			$0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}$		62		55		54			dB	
			$V_{\text{MIN}} \leq V_{\text{IN}} \leq V_{\text{MAX}}$	(8 $\leq V_{\text{IN}} \leq 18$ )			(15 $\leq V_{\text{IN}} \leq 25$ )			(18.5 $\leq V_{\text{IN}} \leq 28.5$ )			V
$R_O$	Dropout Voltage	$T_j = 25^{\circ}\text{C}, I_{\text{OUT}} = 1\text{ A}$		2.0		2.0		2.0			V		
	Output Resistance	$f = 1\text{ kHz}$		8		18		19			$\text{m}\Omega$		
	Short-Circuit Current	$T_j = 25^{\circ}\text{C}$		2.1		1.5		1.2			A		
	Peak Output Current	$T_j = 25^{\circ}\text{C}$		2.4		2.4		2.4			A		
	Average TC of $V_{\text{OUT}}$	$0^{\circ}\text{C} \leq T_j \leq +125^{\circ}\text{C}, I_O = 5\text{ mA}$		0.6		1.5		1.8			$\text{mV}/^{\circ}\text{C}$		
$V_{\text{IN}}$	Input Voltage Required to Maintain Line Regulation	$T_j = 25^{\circ}\text{C}, I_O \leq 1\text{ A}$		7.5		14.6		17.7			V		

**Note 1:** Thermal resistance of the TO-9 package (K, KC) is typically  $4^{\circ}\text{C}/\text{W}$  junction to case and  $35^{\circ}\text{C}/\text{W}$  case to ambient. Thermal resistance of the TO-220 package (T) is typically  $4^{\circ}\text{C}/\text{W}$  junction to case and  $50^{\circ}\text{C}/\text{W}$  case to ambient.

**Note 2:** All characteristics are measured with capacitor across the input of  $0.22\ \mu\text{F}$ , and a capacitor across the output of  $0.1\ \mu\text{F}$ . All characteristics except noise voltage and ripple rejection ratio are measured using pulse techniques ( $I_w \leq 10\text{ mA}$ , duty cycle  $\leq 5\%$ ). Output voltage changes due to changes in internal temperature must be taken into account separately.

9.3.7 Bobines del filtre reconstuctor



1400 Series

Bobbin Type Inductors



FEATURES

- RoHS compliant
- Radial format
- -40°C to 85°C operating temperature
- Up to 13A I<sub>DC</sub>
- 10µH to 22mH
- Low DC resistance
- Fully tinned leads
- PCB mounting hole
- Low temperature dependence
- Custom parts available

DESCRIPTION

The 1400 Series is suitable for many power supply and other general purpose filtering applications. The use of a non-magnetic screw will ensure mechanical stability.



SELECTION GUIDE													
Order Code	Inductance, (1kHz, 0.1Vac)	DC Current <sup>1</sup>	DC Resistance	Q at f kHz		SRF	Mechanical Dimensions					Footprint	
	±10%	Max.	Max.	Q	f	Nom.	a	b	c	d	Øe	f	Øg
	µH	A	Ω			MHz	mm					mm	
1410313C	10	13	0.007	54	50	20.7	27.0	24.4	14.0	1.30	4.5	23.9	2.6
1415312C	15	12	0.009	42	50	12.7	27.0	24.4	14.0	1.30	4.5	23.9	2.6
1422311C	22	11	0.011	64	100	9.3	27.0	24.4	14.0	1.30	4.5	23.9	2.6
1433393C	33	9.3	0.015	27	50	9.1	27.0	24.4	14.0	1.30	4.5	23.9	2.6
1447383C	47	8.3	0.019	40	100	6.0	27.0	24.4	18.5	1.30	4.5	23.9	2.6
1447385C	47	8.5	0.021	33	100	6.7	26.8	24.4	14.0	1.20	4.5	23.8	2.4
1468362C	68	6.2	0.032	32	100	5.3	26.5	24.4	14.0	1.08	4.5	23.7	2.1
1468373C	68	7.3	0.022	45	100	5.3	27.0	24.4	18.5	1.30	4.5	23.9	2.6
1410454C	100	5.4	0.042	24	100	4.6	26.4	24.4	14.0	1.02	4.5	23.6	2.0
1410460C	100	6.0	0.033	37	100	3.9	26.8	24.4	18.5	1.20	4.5	23.8	2.4
1410478C	100	7.8	0.040	34	50	3.3	32.4	29.8	21.8	1.30	5.1	29.3	2.6
1415440C	150	4.0	0.069	24	50	3.4	26.2	24.4	14.0	0.90	4.5	23.5	1.8
1415449C	150	4.9	0.051	34	50	2.9	26.4	24.4	18.5	1.02	4.5	23.6	2.0
1415465C	150	6.5	0.042	46	100	2.4	32.2	29.8	21.8	1.20	5.1	29.2	2.4
1422435C	220	3.5	0.096	22	50	2.8	26.1	24.4	14.0	0.85	4.5	23.5	1.7
1422441C	220	4.1	0.073	33	100	2.3	26.3	24.4	18.5	0.97	4.5	23.6	1.9
1422456C	220	5.5	0.062	30	50	2.2	32.1	29.8	21.8	1.14	5.1	29.1	2.2
1430430C	300	3.0	0.140	26	50	2.6	25.9	24.4	14.0	0.75	4.5	23.4	1.5
1430433C	300	3.3	0.100	37	50	2.2	26.2	24.4	18.5	0.90	4.5	23.5	1.8
1430450C	300	5.0	0.080	28	50	1.7	31.8	29.8	21.8	1.02	5.1	29.0	2.0
1433428C	330	2.8	0.150	22	50	2.5	25.9	24.4	14.0	0.76	4.5	23.4	1.5
1433433C	330	3.3	0.107	29	50	2.0	26.2	24.4	18.5	0.90	4.5	23.5	1.8
1433445C	330	4.5	0.091	25	50	1.6	31.8	29.8	21.8	1.02	5.1	29.0	2.0
1447423C	470	2.3	0.222	34	50	2.0	25.7	24.4	14.0	0.67	4.5	23.3	1.3
1447427C	470	2.7	0.149	25	50	1.6	26.1	24.4	18.5	0.85	4.5	23.5	1.7
1447440C	470	4.0	0.125	24	50	1.4	31.7	29.8	21.8	0.97	5.1	29.0	1.9
1468420C	680	2.0	0.276	23	50	1.6	25.7	24.4	14.0	0.67	4.5	23.3	1.3
1468422C	680	2.2	0.226	28	50	1.3	25.9	24.4	18.5	0.75	4.5	23.4	1.5
1468431C	680	3.1	0.173	60	10	1.0	31.6	29.8	21.8	0.90	5.1	28.9	1.8
1410516C	1.0mH	1.6	0.419	30	50	1.4	25.6	24.4	14.0	0.60	4.5	23.2	1.2
1410517C	1.0mH	1.7	0.336	35	50	1.2	25.7	24.4	18.5	0.67	4.5	23.3	1.3
1410524C	1.0mH	2.4	0.277	33	50	1.0	31.4	29.8	21.8	0.79	5.1	28.8	1.5
1415513C	1.5mH	1.3	0.630	34	50	1.0	25.5	24.4	14.0	0.54	4.5	23.1	1.0
1415514C	1.5mH	1.4	0.518	47	50	0.8	25.6	24.4	18.5	0.60	4.5	23.2	1.2
1415517C	1.5mH	1.7	0.374	28	50	0.7	31.3	29.8	21.8	0.75	5.1	28.8	1.5
1422509C	2.2mH	0.9	0.916	43	50	0.9	25.3	24.4	14.0	0.48	4.5	23.1	0.9
1422512C	2.2mH	1.2	0.649	33	50	0.7	25.6	24.4	18.5	0.60	4.5	23.2	1.2
1422514C	2.2mH	1.4	0.622	33	50	0.6	31.1	29.8	21.8	0.67	5.1	28.7	1.3
1433507C	3.3mH	0.7	1.428	45	50	0.8	25.2	24.4	14.0	0.43	4.5	23.0	0.8
1433510C	3.3mH	1.0	1.992	20	50	0.7	25.5	24.4	18.5	0.54	4.5	23.1	1.0
1433512C	3.3mH	1.2	0.861	20	50	0.5	31.0	29.8	21.8	0.60	5.1	28.6	1.2
1447506C	4.7mH	0.6	2.200	60	50	0.6	25.2	24.4	14.0	0.39	4.5	23.0	0.7
1447508C	4.7mH	0.8	1.436	65	50	0.5	25.3	24.4	18.5	0.48	4.5	23.1	0.9
1447509C	4.7mH	0.9	1.250	57	10	0.5	30.9	29.8	21.8	0.54	5.1	28.5	1.0
1468505C	6.8mH	0.5	2.810	50	50	0.5	25.2	24.4	14.0	0.39	4.5	23.0	0.7
1468507C	6.8mH	0.7	2.214	47	50	0.4	25.2	24.4	18.5	0.43	4.5	23.0	0.8
1468508C	6.8mH	0.8	1.884	30	50	0.4	30.7	29.8	21.8	0.48	5.1	28.5	0.9
1410604C	10mH	0.4	4.340	51	50	0.4	25.1	24.4	14.0	0.34	4.5	22.9	0.6
1410605C	10mH	0.5	3.394	48	50	0.3	25.2	24.4	18.5	0.39	4.5	23.0	0.7
1410606C	10mH	0.6	2.294	48	50	0.2	30.9	29.8	21.8	0.54	5.1	28.5	1.0
1415604C	15mH	0.4	4.912	61	10	0.2	25.1	24.4	18.5	0.34	4.5	22.9	0.6
1415605C	15mH	0.5	3.740	55	10	0.2	30.6	29.8	21.8	0.43	5.1	28.4	0.8
1422604C	22mH	0.4	6.962	30	50	0.2	30.5	29.8	21.8	0.34	5.1	28.3	0.6

<sup>1</sup> Maximum DC current occurs when either the inductance falls to 60% of its nominal value or when its temperature rise reaches 50°C, whichever is sooner.