



Escola d'Enginyeria de Telecomunicació i  
Aeroespacial de Castelldefels

UNIVERSITAT POLITÈCNICA DE CATALUNYA

# TRABAJO FINAL DE CARRERA

**TÍTULO DEL TFC: Diseño e implementación de combinadores de potencia para amplificador LINC @ 868MHz**

**TITULACIÓN: Ingeniería Técnica de Telecomunicaciones, especialidad Sistemas de Telecomunicación**

**AUTORES: Jordi Alonso Fuster  
Patricia Ferreres Hernández  
Sara Sierra Simón**

**DIRECTOR: Josep Maria Jové**

**FECHA: 18 de julio de 2013**

**Título:** Diseño e implementación de combinadores de potencia para amplificador LINC @ 868MHz

**Autores:** Jordi Alonso Fuster  
Patricia Ferreres Hernández  
Sara Sierra Simón

**Director:** Josep Maria Jové

**Fecha:** 18 de julio de 2013

## Resumen

La banda ISM es una banda libre que generalmente se usa en el estudio medioambiental, científico y médico. La normativa depende del gobierno de cada territorio. Este estudio se ha centrado en el ámbito europeo a la frecuencia de 868 MHz. Esta frecuencia no requiere de estándares ni permisos siempre que no supere la normativa.

El proyecto se ha basado en la realización de un amplificador de clase E tipo LINC con redes de estabilidad con componentes pasivos, a diferencia de estudios anteriores. Así como, en el diseño y fabricación de tres combinadores: Híbrido 90°, Wilkinson y Chireix.

En este proyecto se ha visto primero los diferentes tipos de amplificadores que existen (Clase A, Clase B...) y los dos principales transistores que se encuentran en el mercado (BJT y FET).

En el diseño del amplificador se ha utilizado el programa *ADS* de la casa *Agilent*. Y para caracterizar las redes de adaptación se ha usado el *Smith Chart* y *LineCalc* del ADS.

El primer paso fue hallar las tensiones de polarización, para después caracterizar los parámetros S del transistor. Los cálculos de estabilidad se han realizado teóricamente y gráficamente (ADS).

Las redes de adaptación se han realizado con elementos pasivos como bobinas y condensadores, parte que se ha innovado respecto a estudios anteriores. En este punto del proyecto se utilizó la herramienta *tunning* para afinar los resultados.

Se diseñaron las redes de Bias con bobinas y condensadores de choque y desacoplo, respectivamente. El último paso fue el diseño del *layout* con el programa ADS y su posterior montaje.

La otra rama del trabajo ha sido el diseño e implementación de tres combinadores, para la simulación de ambos se utilizó también el programa ADS y finalmente se llevó el diseño a una placa.

Los resultados obtenidos para el amplificador con redes de adaptación con elementos pasivos han sido buenos únicamente para un canal. Hecho que hizo continuar el estudio de los combinadores con la placa realizada en un anterior proyecto e implementada con líneas de  $\lambda/4$ .

Los resultados obtenidos para los tres combinadores, posicionan al combinador Chireix como el más eficiente y el que permite máxima ganancia.

Futuros estudios pueden intentar mejorar la realización de un amplificador clase E tipo LINC compuesto de redes de estabilidad con elementos pasivos, así como, mejorar la eficiencia del combinador Chireix y abrir nuevas vías de estudio.

**Title:** Diseño e implementación de combinadores de potencia para amplificador LINC @ 868MHz

**Authors:** Jordi Alonso Fuster  
Patricia Ferreres Hernández  
Sara Sierra Simón

**Director:** Josep Maria Jové

**Date:** July, 18th 2013

## Overview

The ISM is a free band generally used in the environmental scientific and medical study. The regulation depends on the government of each country. This study is focused on the European's level frequency of 868 MHz, this frequency does not require standards or permissions, as long as they do not exceed the regulations.

The project was based on the realization of a LINC transmitter with class E amplifiers made of passive matching networks. Also, the design and production of three combiners: Hybrid 90°, Wilkinson and Chireix.

In this project we have seen the different existing types of amplifiers (Class A, Class B ...) and the two main transistors that we can find in the market (BJT and FET).

The amplifier's design was done using the ADS program from *Agilent*, and to characterize matching networks we have used the *Smith Chart* and *ADS LineCalc*. The first thing was find the polarization voltages, to characterize the S parameters of the transistor. The stability calculations have been made as theoretical as graphically (ADS).

Matching networks are realized with passive elements such as coils and capacitors, that has been the difference of previous studies. At this point of the project the *tunning* tool was used to refine the results.

The Bias Network were designed with shock coils and decoupling capacitors. The last step was the design of the layout with ADS software and then assembled.

The other branch of the study has been the design and implementation of three combiners, for the simulation of both the ADS program was also used and finally took the design to a board.

The results obtained for the amplifier with matching networks made of passive elements were good only for one channel. For this reason we have had to continue the combiners study with a project implemented earlier by another student, made with  $\lambda / 4$  lines.

As we have seen in the laboratory, the Chireix combiner is positioned as the most efficient and which allows the maximum gain.

Future studies may try to improve the performance of a class E type LINC amplifier with stable matching networks made of passive elements, as well as, improve the efficiency of the Chireix combiner and open new ways of study.

# ÍNDICE

<b>INTRODUCCIÓN .....</b>	<b>1</b>
<b>CAPÍTULO 1. INFORMACIÓN PREVIA .....</b>	<b>2</b>
1.1. Banda ISM .....	2
1.2. Proyecto .....	4
<b>CAPÍTULO 2. AMPLIFICADOR.....</b>	<b>5</b>
2.1. Tipos de amplificadores .....	5
2.1.1. Caracterización y parámetros de un amplificador de potencia .....	6
2.2. Tipos de transistores .....	8
2.2.1. Transistores bipolares .....	8
2.2.2. Transistores de efecto de campo .....	9
<b>CAPÍTULO 3. TÉCNICAS DE LINEALIZACIÓN .....</b>	<b>10</b>
3.1. LINC .....	10
<b>CAPÍTULO 4. DISEÑO DEL AMPLIFICADOR.....</b>	<b>13</b>
4.1. Estudio del artículo .....	13
4.2. Condiciones previas .....	14
4.3. Elección del transistor .....	15
4.4. Frecuencia de resonancia .....	16
4.5. Punto de trabajo .....	16
4.6. Parámetros S.....	18
4.7. Estabilidad.....	20
4.8. Redes de adaptación.....	21
4.8.1. Introducción .....	21
4.8.2. <i>Tunning</i> .....	22
4.8.3. RAE (Red Adaptación Entrada).....	23
4.8.4. RAS (Red Adaptación Salida) .....	24
4.8.5. RAE+ RAS .....	26
4.9. Red de Bias .....	26
4.9.1. Componentes pasivos .....	27
4.10. Circuito final.....	28
4.10.1. RAE+ RAS+ Red de Bias .....	28
4.10.2. LINC.....	29

<b>4.11. Layout</b> .....	<b>29</b>
4.11.1. Diseño.....	29
4.11.2. El sustrato.....	32
<b>4.12. Simulación con el ADS</b> .....	<b>32</b>
4.12.1. Amplificador Clase E .....	32
4.12.2. LINC.....	34
<b>CAPÍTULO 5. COMBINADORES</b> .....	<b>36</b>
<b>5.1. Híbrido 90°</b> .....	<b>36</b>
5.1.1. Introducción .....	36
5.1.2. Caracterización y parámetros.....	37
<b>5.2. Wilkinson</b> .....	<b>39</b>
5.2.1. Introducción .....	39
5.2.2. Caracterización y parámetros.....	39
<b>5.3. Chireix</b> .....	<b>41</b>
5.3.1. Introducción .....	41
5.3.2. Caracterización y parámetros.....	42
<b>CAPÍTULO 6. DISEÑO DE LOS COMBINADORES</b> .....	<b>44</b>
<b>6.1. Híbrido 90°</b> .....	<b>44</b>
6.1.1. Diseño Calculado .....	44
6.1.2. Diseño con <i>Tunning</i> .....	45
6.1.3. Diseño <i>Layout</i> .....	47
<b>6.2. Wilkinson</b> .....	<b>49</b>
6.2.1. Diseño Calculado .....	49
6.2.2. Diseño con <i>Tunning</i> .....	51
6.2.3. Diseño Comercial .....	52
6.2.4. Diseño <i>Layout</i> .....	53
<b>6.3. Chireix</b> .....	<b>55</b>
6.3.1. Diseño Calculado .....	55
6.3.2. Diseño con <i>Tunning</i> .....	56
6.3.3. Diseño Comercial .....	57
6.3.4. Diseño <i>Layout</i> .....	58
<b>CAPÍTULO 7. AMPLIFICADOR LINC Y COMBINADORES</b> .....	<b>60</b>
<b>7.1. LINC + Híbrido 90°</b> .....	<b>60</b>
7.1.1. Simulación .....	60
<b>7.2. LINC + Wilkinson</b> .....	<b>62</b>
7.2.1. Simulación .....	62
<b>7.3. LINC + Chireix</b> .....	<b>64</b>
7.3.1. Simulación .....	64

<b>CAPÍTULO 8. PRUEBAS DE LABORATORIO: AMPLIFICADOR .....</b>	<b>66</b>
8.1. Primer Amplificador Clase E .....	67
8.2. Segundo Amplificador Clase E .....	70
8.3. LINC .....	72
<b>CAPÍTULO 9. PRUEBAS DE LABORATORIO: COMBINADORES .....</b>	<b>75</b>
9.1. Híbrido 90° .....	75
9.2. Wilkinson .....	77
9.3. Chireix .....	78
<b>CAPÍTULO 10. PRUEBAS DE LABORATORIO: AMPLIFICADOR LINC Y COMBINADORES .....</b>	<b>80</b>
10.1. LINC + Híbrido 90° .....	81
10.2. LINC + Wilkinson .....	85
10.3. LINC + Chireix .....	89
10.4. Comparativa combinadores diseñados vs combinador comercial <i>Mini-Circuits</i> .....	93
<b>CAPÍTULO 11. CONCLUSIÓN .....</b>	<b>98</b>
<b>BIBLIOGRAFIA .....</b>	<b>100</b>
<b>ANEXOS .....</b>	<b>103</b>
Anexo A: Resultados estudio anterior .....	104
Anexo B: Datasheet ATF - 34143 .....	107
Anexo C: Componentes SMD.....	121
Anexo D: Rogers 4000® Series.....	123
Anexo E: Combinador <i>Mini-Circuits</i> ZFRSC – 42+ .....	131

# INTRODUCCIÓN

En la actualidad, la tecnología tiene cada vez un papel más importante en la sociedad. La evolución de la tecnología ha facilitado desde las acciones más cotidianas del ser humano hasta el desarrollo de campos más complejos como la medicina y la ciencia.

La sociedad actual vive pendiente de la constante evolución tecnológica que nunca puede dejar de adaptarse a las corrientes sociales más demandadas. Las necesidades de la sociedad unidas a la corriente de concienciación medioambiental hacen que desarrollar tecnología con el mínimo consumo sea lo más importante. Una buena concienciación medioambiental puede llegar a proporcionar ahorro económico y reducción de la contaminación.

La necesidad de valorar el medioambiente como algo primordial en el desarrollo de elementos tecnológicos exige un desarrollo y fabricación de dispositivos de bajo consumo y alta eficiencia. El uso de amplificadores clase E puede colaborar con la “conciencia energética” que exige la sociedad, con su bajo consumo a altas eficiencias energéticas. La utilización de la banda ISM en Europa (868MHz), una banda gratis, sin protocolos y abierta para el uso de estudios científicos, médicos y medioambientales es otra herramienta de conciencia ecológica.

Son muchas las aportaciones o métodos que pueden utilizarse para sensibilizarse con el medioambiente, desde el uso de componentes de bajo consumo hasta una buena educación en las tareas de nuestra vida cotidiana: uso de *routers*, dispositivos móviles, estaciones científicas, etc. Todos ellos ayudan a minimizar la repercusión del hombre en el ecosistema y a la protección de este durante décadas.

# CAPÍTULO 1. INFORMACIÓN PREVIA

## 1.1. Banda ISM

Las bandas ISM (*Industrial Scientific Medical*) son bandas de radiofrecuencia electromagnética reservadas internacionalmente para uso no comercial en áreas de trabajo industriales, científicas y médicas. En 1985, la Comisión Federal de Comunicaciones (FCC, *Federal Communications Commission*), con el afán de impulsar los productos inalámbricos, modificó la regulación del espectro radioeléctrico. Esta modificación, autorizaba a los productos de redes inalámbricas a operar en las bandas ISM con una potencia de salida de hasta 1 vatio.

Fueron definidas por la ITU (*International Telecommunications Union*) en el artículo 5 de las Regulaciones de Radio (RR 5.138, 5.150 y 5.280) y todo aparato que trabaje con ellas debe ser tolerante a errores y utilizar mecanismos de protección contra interferencias, como técnicas de ensanchado de espectro (RR 15.13). Por este motivo, las redes que funcionan en esta banda se les denominan redes de espectro ensanchado.

El uso de frecuencias por lo general es regulado por el gobierno de cada país, esta regulación también permite el uso de bandas de frecuencia gratuitas y que no requieren licencia, siempre y cuando no traspasen los límites de potencia establecidos.

Las frecuencias estandarizadas para este fin son:

- 314 MHz
- 434 MHz (433,05-434,89 MHz)
- 868 MHz (868-868,6 MHz)
- 915 MHz (902-928 MHz)
- 2450 MHz (2400-2483,5 MHz)
- 5,6 GHz

La aparición de las bandas 2.4 GHz y 5.6 GHz para nuevas aplicaciones, ha provocado que los diseños inalámbricos se dirijan a estas y atenúen un cierto declive en la utilización de las bandas ISM 434 MHz y 868 MHz tan presentes durante algunos años. La banda de 2,4 GHz tiene el atractivo añadido de estar disponible en todo el mundo, no como las bandas ISM a 434/868 MHz etc., esto permite reducir los problemas logísticos que pueden aparecer cuando existen regulaciones geográficas diferentes para otras bandas ISM.

Las frecuencias de trabajo estandarizadas por debajo de 1 GHz son: 315 MHz en USA (potencia máxima +30 dBm), 433 MHz (+10 dBm) y 868 MHz (+14 dBm) en Europa en AM o FM.



Rango de Frecuencia (MHz)	Aplicaciones	Potencia de Salida	Espacio entre canales	Ciclo de Servicio 0,1%	Ciclo de Servicio 1%	Ciclo de Servicio 10%	Ciclo de Servicio hasta 100%
433.05 - 434.79	Propósito general	10 mW	-				
868.00 - 868.60	Propósito general	25 mW	-		X		
868.60 - 868.70	Dispositivos de alarma	10 mW	25 kHz	X			
868.70 - 869.20	Propósito general	25 mW	-	X			
869.20 - 869.25	Dispositivos de alarma social	10 mW	25 kHz	X			
869.25 - 869.30	Dispositivos de alarma	10 mW	25 kHz	X			
869.30 - 869.40	Protocolo EACM	Sin definir	25 kHz				
869.40 - 869.65	Propósito general	500 mW	25 kHz			X	
869.65 - 869.70	Dispositivos de alarma	25 mW	25 kHz			X	
869.70 - 870.00	Propósito general	5 mW	-				X

Fig.1.1. Banda ISM < 1 GHz en Europa

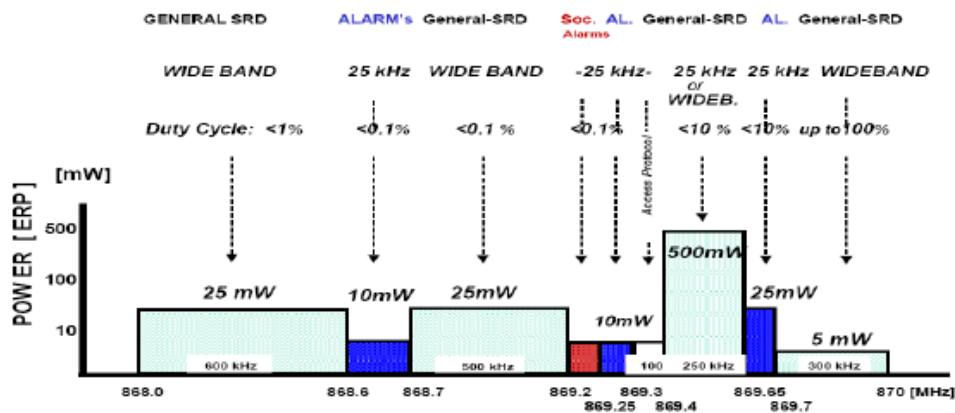


Fig.1.2. Uso de la banda 868-870 ERC REC 70-03

La banda de frecuencias a 2,4 GHz está normalizada en casi todo el mundo con algunas diferencias, con respecto a la potencia máxima de salida en USA es de 1 W y en Europa es de 100 mW y para 802.15.4/Zigbee es de 10 mW (0 dBm)

Tabla 1.1. Regulaciones en las bandas ISM en el mundo

País	Frecuencia	Regulación
USA/CANADA	260 – 470 MHz	FCC Part 15.231; 15.205
	902 – 928 MHz	FCC Part 15.247; 15.249
	2400 – 2483.5 MHz	FCC Part 15.247; 15.249
EUROPA	433.050 – 434.790 MHz	ETSI <sup>1</sup> EN 300 220
	863.0 – 870.0 MHz	ETSI EN 300 220
	2400 – 2483.5 MHz	ETSI EN 300 440 o ETSI EN 300 328
Japón	315 MHz	Aplicaciones de muy baja potencia
	426-430, 449, 469 MHz	ARIB <sup>2</sup> STD-T67
	2400 – 2483.5 MHz	ARIB STD-T66
	2471 – 2497 MHz	ARIB RCR STD-33

## 1.2. Proyecto

Este proyecto se basa en el desarrollo de un transmisor LINC con la utilización de dos amplificadores clase E para la banda ISM a través de un proyecto llamado “Caracterización de dos amplificadores clase E para un transmisor LINC @ 900 MHz” realizado anteriormente por Carlos Fernández Vega antiguo alumno de la escuela. Además, se ha añadido el estudio e implementación de combinadores, elementos que unirán las señales de salida de los amplificadores.

En el estudio anterior la caracterización de las redes de adaptación de los amplificadores estaba realizada con líneas de transmisión, en nuestro caso se ha apostado por componentes pasivos.

Para la construcción de los diseños, la simulación de los circuitos y la creación del layout se ha utilizado el programa *Advanced Design System (ADS)* de *Agilent*. También se han utilizado los programas *Smith Chart* y *LineCalc*, este último integrado en ADS, para el diseño de las redes de adaptación RAE y RAS.

El segundo y tercer capítulo son de introducción a los amplificadores, transistores y técnicas de linealización centrándonos en los utilizados en el proyecto.

El cuarto capítulo trata del diseño del amplificador donde se verá qué condiciones previas se tienen, basándose en un estudio anterior. Se elegirá un transistor y se verán sus características. A partir de aquí se verán los parámetros S de este circuito y se realizarán redes de adaptación para hacerlo más estable. Finalmente se realiza el montaje del circuito con todas las redes de adaptación y se realiza la simulación de las pruebas características.

En los capítulos cinco y seis se introducen los combinadores, se hace un pequeño resumen de cada uno con sus respectivas caracterizaciones y se muestran los diseños y las simulaciones.

En el siguiente capítulo hacemos la primera simulación con los dos circuitos: los amplificadores con cada uno de los combinadores.

Los siguientes capítulos, 8, 9 y 10, tratan sobre el proceso en el laboratorio, lectura de parámetros S, ganancias, etc....

Para finalizar, se evalúa que combinador trabaja mejor y se abren nuevas vías de estudio.

## CAPÍTULO 2. AMPLIFICADOR

Un amplificador de potencia o PA (*Power Amplifier*) es un dispositivo que permite aumentar el nivel de potencia de una señal de entrada. Mediante corrientes de polarización (voltaje negativo, voltaje positivo) que alimentan el transistor, la potencia DC (*Direct Current*) se convierte en potencia de RF (*Radio Frequency*).

Los amplificadores de potencia están presentes en la mayoría de los sistemas de comunicaciones, siendo dispositivos indispensables en las etapas de potencia pero que consumen hasta un 70 % de toda la energía suministrada. La tendencia actual en comunicaciones consiste en utilizar modulaciones multinivel o multiportadora, a fin de conseguir la máxima eficiencia espectral. Este tipo de modulaciones requieren altos niveles de linealidad en la amplificación, obligando a trabajar en zonas lineales donde la eficiencia del amplificador de potencia es muy baja.

### 2.1. Tipos de amplificadores

Los amplificadores de potencia tradicionales emplean dispositivos activos (BJT o MOSFET) que se comportan como fuentes de corrientes controladas por tensión. Estos se clasifican atendiendo a la fracción del periodo de la señal en que los dispositivos permanecen en conducción. Si la entrada es una función sinusoidal, su argumento se incrementa  $360^\circ$  a cada periodo de señal. La fracción del periodo en que los dispositivos conducen se mide por el semiángulo de conducción,  $\theta$ , que está comprendido entre  $0^\circ$  y  $180^\circ$ , cuando menor es  $\theta$  mayor es la eficiencia pero menor la linealidad. Se definen diferentes clases de amplificadores:

*Clase A:* proporciona la amplificación más lineal y el mayor factor de ganancia de los amplificadores. Permite su utilización a frecuencias próximas a la máxima de operación del transistor ya que no hay armónicos en el proceso de amplificación, y el  $\theta = 180^\circ$  y nos dice que conducen siempre. Por el contrario, su eficiencia es muy baja siendo para un PA ideal de un 50 %.

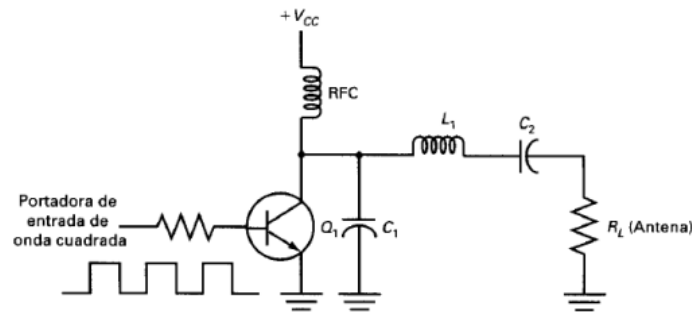
*Clase B:* también proporcionan amplificación lineal, aunque menos que el anterior. La eficiencia instantánea varía con la tensión de salida y para un amplificador ideal llega al 78,5 %, en este tipo de amplificador solo conducen medio periodo,  $\theta = 90^\circ$ .

*Clase AB:* es un compromiso entre la clase A y la clase B, tanto desde el punto de vista de eficiencia como de linealidad.

*Clase C:* se aumenta la eficiencia respecto a los anteriores, a costa de reducir la linealidad, y el  $\theta$  inferior a  $90^\circ$ .

*Clase D, E:* la eficiencia es del 100 % para un amplificador ideal, también con linealidad baja. Pueden emplearse transistores bipolares y MOSFET, aun cuando se prefieren estos últimos debido a sus bajos requerimientos para

excitarlo. Además, como la conmutación de los MOSFET es más rápida (no hay almacenamiento de portadora como en los BJT), resultan más eficientes.



**Fig. 2.1.** Amplificador clase E

### 2.1.1. Caracterización y parámetros de un amplificador de potencia

En este apartado veremos la caracterización de los amplificadores de potencia.

#### ➤ Curvas AM-AM y AM-PM

Un amplificador de potencia puede caracterizarse por las curvas características de entrada – salida: AM-AM (*Amplitude Modulation – Amplitude Modulation*) y AM-PM (*Amplitude Modulation – Phase Modulation*). La curva AM-AM modela la distorsión de amplitud, es decir, cómo la modulación de amplitud se modifica a la salida. La curva AM-PM modela la distorsión de fase, es decir, la distorsión que la amplitud de la señal introduce sobre la fase. Se denominan funciones de conversión y proporcionan información sobre las no linealidades del amplificador de potencia. Su utilidad se aplica para señales de banda estrecha sin tener en cuenta efectos de memoria.

#### ➤ PAPR (*Peak-to-Average Power Ratio*)

La medida de PAPR es un ratio entre la potencia pico de la envolvente de la señal modulada y la potencia media.

Para obtener una amplificación lineal, el nivel pico de potencia debe mantenerse dentro de la región lineal del amplificador, y evitar así los efectos no deseados debido a las no linealidades. En consecuencia si se pretende una amplificación lineal, la opción más común consiste en trabajar lejos del punto de compresión y en consecuencia la eficiencia del PA disminuye.

Estos factores producen una envolvente que está cambiando continuamente. El nivel pico de potencia debe mantenerse dentro de la región lineal del amplificador para evitar las no linealidades, en consecuencia se trabaja más lejos del punto de compresión y la eficiencia disminuye.

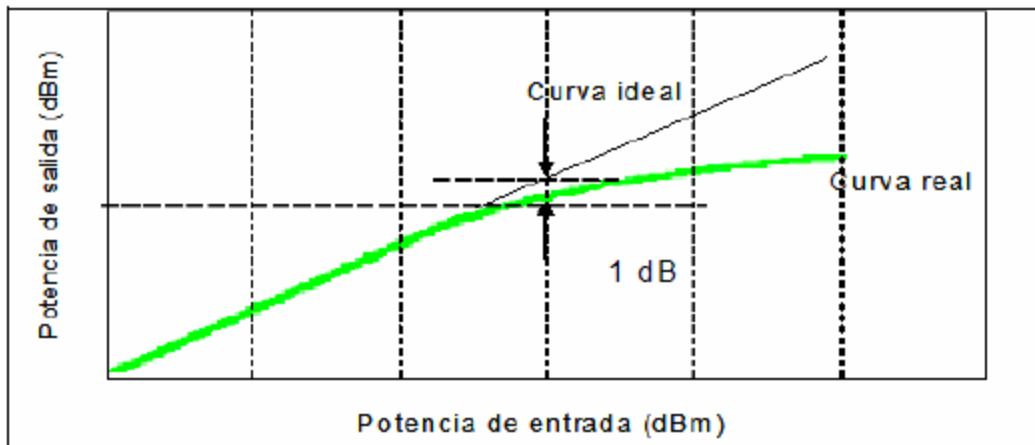
El PAPR se define a continuación,

$$PAPR = 10 \times \log(CF)^2 = 10 \times \log\left(\frac{x_{max}}{\bar{x}}\right)$$

Donde CF (*Crest Factor*) es el factor de cresta y es el ratio entre el valor máximo de la señal y su valor medio.

➤ Punto de compresión a -1 dB

A medida que la potencia de la señal de entrada aumenta, la salida ya no sigue la respuesta ideal lineal sino que se produce un efecto de saturación o compresión. Cuando la potencia de la señal de salida es 1 dB inferior a la de la entrada, a este punto se le denomina punto de compresión a -1 dB.



**Fig. 2.2.** Punto de compresión a -1 dB

➤ Eficiencia

La eficiencia es un parámetro crítico del amplificador de potencia. Mide el grado de efectividad con que la potencia DC (PDC) es convertida a potencia RF. Puede expresarse de la siguiente manera:

$$\mu(\%) = 100 \times \frac{P_{RFout}}{P_{DC}}$$

$$P_{DC} = V_{CC} \times I_{DC}$$

➤ PAE (*Power- Added Efficiency*)

Puede definirse como una relación de eficiencia considerando la potencia neta convertida a RF sin tener en cuenta la potencia RF inyectada al amplificador de potencia, tal y como se define a continuación:

$$PAE = 100 \times \frac{[P_{RFout} - P_{RFin}]}{P_{DC}}$$

➤ Ganancia

Expresa la relación entre la amplitud de una señal de salida respecto a la señal de entrada. Por lo tanto, la ganancia es una magnitud adimensional, que se

mide en unidades como belio (B) o submúltiplos de éste como el decibelio (dB). Cuando la ganancia es negativa (menor que 0), hablamos de atenuación.

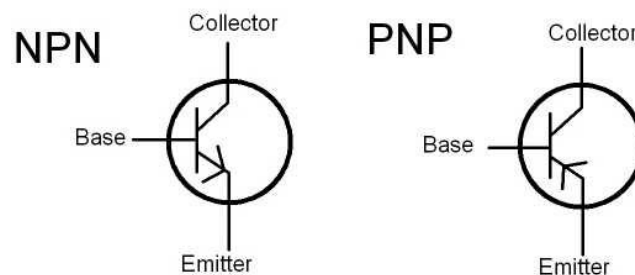
$$G_p = \frac{P_{out}}{P_{in}} ; G_p(dB) = 10 \times \log_{10} \frac{P_{out}}{P_{in}}$$

## 2.2. Tipos de transistores

Existen distintos tipos de transistores, de los cuales la clasificación más adecuada consiste en dividirlos en transistores bipolares BJT (*Bipolar Junction Transistor*) y transistores de efecto de campo o FET (*Field Effect Transistor*). La familia de los transistores de efecto de campo es a su vez más amplia, englobando los JFET, MOSFET, MISFET, etc.

La diferencia básica entre ambos tipos radica en la forma en que se controla el flujo de corriente. En los transistores bipolares, que poseen una baja impedancia de entrada, el control se ejerce inyectando una baja corriente (corriente de base), mientras que en los transistores de efecto de campo, que poseen una alta impedancia, es mediante voltaje (tensión de *gate*).

### 2.2.1. Transistores bipolares

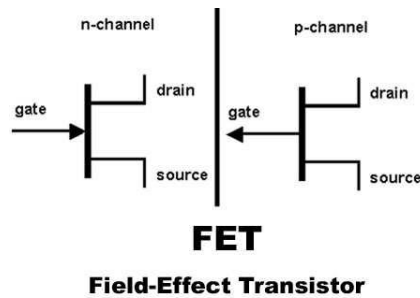


**Fig. 2.3.** Transistores bipolares

Los transistores bipolares, se usan generalmente en electrónica analógica, también en algunas aplicaciones de electrónica digital como la tecnología TTL. Surgen de la unión de tres cristales semiconductores con dopajes diferentes e intercambiados, de esta manera queda formada por tres regiones: emisor, base y colector.

Nota: dopaje en un cristal semiconductor, consiste en añadir iones donadores de electrones (en el caso de semiconductores tipo N) o iones aceptadores (en tipo P). Se puede tener por transistores bipolares de tipo PNP o NPN.

## 2.2.2. Transistores de efecto de campo



**Fig. 2.4.** Transistores de efecto de campo

Los transistores de efecto de campo o FET más conocidos son los JFET (*Junction Field Effect Transistor*), MOSFET (*Metal- Oxide- Semiconductor FET*) y MISFET (*Metal- Insulator- Semiconductor FET*).

Tienen tres terminales denominadas puerta (o *gate*), a la equivalente a la base del BJT, y que regula el paso de la corriente por los otras dos, llamadas drenador (*drain*) y fuente (*source*).

Presentan diferencias de comportamiento respecto al BJT. Una diferencia significativa es que, en los MOSFET, la puerta no absorbe intensidad en absoluto, frente a los bipolares, donde la intensidad que atraviesa la base es pequeña en comparación con la que circula por los otros terminales, pero no siempre puede ser despreciada.

Se distinguen dos tipos, aquellos en los cuales la aplicación del voltaje de *gate* o puerta produce un aumento de la resistencia al paso de la corriente y aquellos en que dicha tensión las disminuye.

- Ventajas de los FET:
  - Dispositivos controlados por tensión con impedancia de entrada muy elevada ( $10^7$ - $10^{12}$ ).
  - Generan menos ruido que el BJT.
  - Más estables en temperatura.
  - Gran disipación de potencia y conmutación de grandes corrientes.
  
- Inconvenientes de los FET:
  - Respuesta en frecuencia pobre debido a la alta calidad de entrada.
  - Muy poco lineales.
  - Muy sensibles a la electricidad estática.

## CAPÍTULO 3. TÉCNICAS DE LINEALIZACIÓN

Diferentes técnicas de linealización han sido actualmente propuestas, y en menor escala también desarrolladas. En este capítulo, se hace una descripción de los principios de operación de las técnicas de linealización más importantes. Los métodos de linealización pueden ser divididos en dos grandes grupos:

- Aquellos en los que se reduce la distorsión:

A este grupo pertenecen aquellos sistemas en los que mediante un mecanismo adecuado se elimina o se compensa la distorsión introducida por el amplificador. Esta compensación puede ser efectuada tomando una muestra de los productos de intermodulación generados por el PA e inyectándolos apropiadamente desfasados en la salida (*feedforward*), o tomando una muestra de la señal de salida e inyectándola a la entrada (*feedback*), o bien mediante una alteración apropiada de la envolvente de la señal de entrada (predistorsión).

- Aquellos en los que se evita la distorsión:

El segundo grupo lo constituyen aquellos métodos en los que la señal original con envolvente variable en el tiempo es transformada (reversiblemente) en dos señales con envolvente constante. Las señales que resultan son amplificadas por separado y sin distorsión, y posteriormente son recombinadas produciendo una réplica amplificada de la señal original (LINC o CALLUM).

Otra alternativa consiste en separar la señal con envolvente t-variante en sus componentes polares de amplitud y fase. La fase es incorporada en una señal con envolvente constante, la cual es amplificada sin distorsión, y la amplitud es utilizada para modular la tensión de alimentación del amplificador (*Envelope Elimination and Restoration -EER-*).

Las técnicas *Cartesian feedback*, *feedforward*, y predistorsión resultan naturales para amplificadores de potencia en clase A, AB y B utilizados extensivamente para amplificar señales con esquemas de modulación multinivel.

Por otro lado, las técnicas de *Envelope Elimination and Restoration*, LINC, y CALLUM han sido concebidas para permitir la amplificación de cualquier formato de modulación con amplificadores operados en clases más eficientes, como la clase C, e inclusive en las clases que se derivan de una operación conmutada del amplificador de potencia (clases D, E, F).

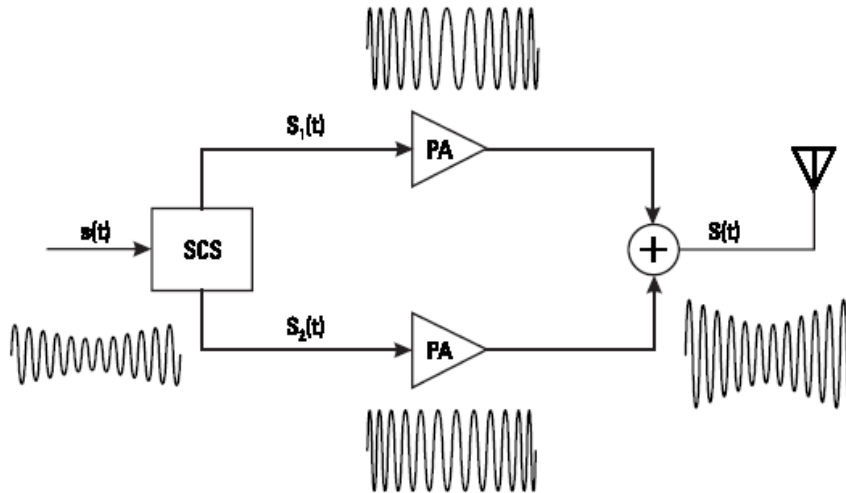
### 3.1. LINC

El concepto de los amplificadores LINC (*Linear amplification with Nonlinear Components*) nació sobre el 1935, cuando Chireix introdujo la técnica para modulaciones de amplitud lineal. Posteriormente, en 1974, Cox propuso el LINC que conocemos hoy en día. Aunque las dificultades en su implementación hicieron que se dejara de utilizar, recientemente se ha vuelto a utilizar.

La tecnología LINC consiste en obtener la señal amplificada usando componentes no lineales. Para poder obtener una señal modulada y



amplificada, se convierte en dos señales de envolvente constante que son amplificadas de forma independiente por dos amplificadores de potencia de alta eficiencia, en este caso amplificadores Clase E, y posteriormente unidas usando un acoplador. El proceso de amplificación es, teóricamente, sin distorsión, debido a que las distorsiones a la salida en caso de que existan, están en contrafase y se cancelan en el combinador, mientras que las señales de salida están en fase.



**Fig. 3.1.** Esquema de una transmisión LINC

El uso de amplificadores de potencia de alta eficiencia puede otorgar una mejora sustancial en la PAE de todo el sistema. A continuación, se tratará el LINC desde el punto de vista matemático.

$$s(t) = r(t)\cos[w_c(t) + \phi(t)] \quad 0 \leq r(t) \leq r_{max}$$

La señal una vez dividida se representa:

$$\begin{aligned} s_1(t) &= r(t)\cos[w_c(t) + \phi(t) + \alpha(t)] \\ s_2(t) &= r(t)\cos[w_c(t) - \phi(t) + \alpha(t)] \end{aligned}$$

Dónde:

$$\alpha(t) = \cos^{-1}\left[\frac{r(t)}{r_{max}}\right]$$

La dificultad para la generación con precisión de un coseno inverso usando el procesamiento analógico de la señal, es uno de los problemas por los que no existían estos esquemas en aplicaciones prácticas hasta ahora. El procesamiento digital ha hecho que se empiece a utilizar de nuevo.

$$s(t) = r(t)e^{j\phi(t)} \quad 0 \leq r(t) \leq r_{max}$$

La señal de envolvente no constante está dada por:

$$s_1(t) = s(t) + e(t)$$

$$s_2(t) = s(t) + e(t)$$

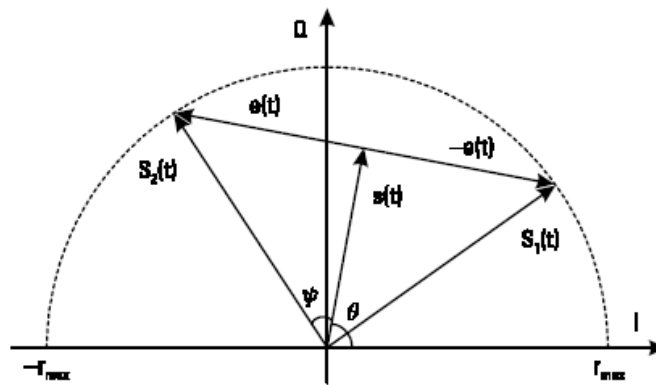
Dónde:

$$e(t) = j \cdot s(t) \sqrt{\frac{r_{max}^2}{|r^2(t)|} - 1}$$

Y

$$s(t) = \frac{1}{2}[s_1(t) + s_2(t)]$$

Podemos ver como  $e(t)$  es imaginario por lo que es la proyección perpendicular de la señal envolvente.



**Fig. 3.2.** Representación vectorial de las diferentes señales entradas

El problema más crítico que se encuentran los investigadores es la maximización de la eficiencia al final del proceso de combinación en RF.

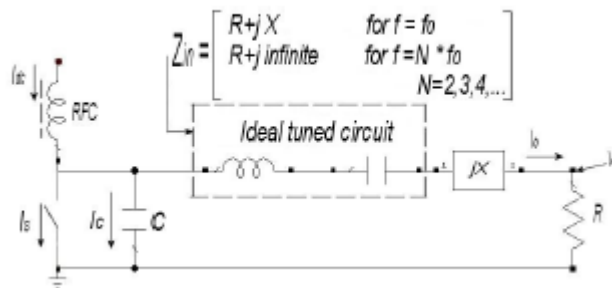
## CAPÍTULO 4. DISEÑO DEL AMPLIFICADOR

### 4.1. Estudio del artículo

Este proyecto ha tomado como base los proyectos de Carlos Francisco de Hoz con título “Amplificador clase E para banda ISM” y el “Caracterización de dos amplificadores clase E para un transmisor LINC @ 900 MHz” de Carlos Fernández Vega, antiguos alumnos de la escuela. Ambos proyectos se basaron en el artículo “*High –efficiency class E power amplifier using SI-GE HBT Technology*” realizado por J. A Tirado- Méndez y H. Jardón- Aguilar en el año 2004 y publicado por “*Journal of Applied Research and Technology*”.

El objetivo es diseñar un amplificador clase E tipo LINC con una alta eficiencia. A continuación, se verán algunos aspectos importantes en los que se han basado los proyectos mencionados anteriormente.

En primer lugar, el estudio se centra en un circuito ideal de un amplificador clase E.



**Fig.4.1.** Amplificador clase E ideal

En este caso se diseñarán los amplificadores clase E a una frecuencia de trabajo de 868 MHz. Para fijar dicha frecuencia se utiliza la ecuación de un circuito RLC:

$$f_0 = \frac{1}{2\pi\sqrt{LC}}$$

Para el diseño del amplificador el autor del artículo ha tenido en cuenta las siguientes premisas:

1. La RF de choque debe tener una gran reactancia para que la corriente de la fuente sea constante.
2. La Q del circuito ha de ser lo suficientemente grande para que la onda de salida sea sinusoidal.
3. El transistor funciona como un interruptor ideal.

4. La capacidad C es independiente de la tensión.

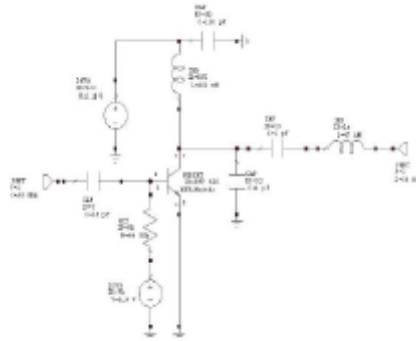


Fig. 4.2. Amplificador clase E artículo original

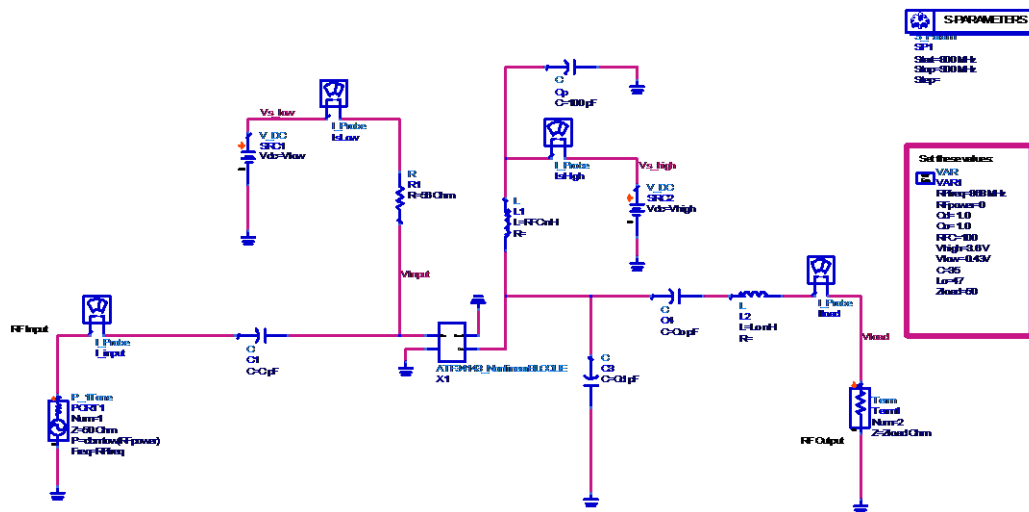


Fig. 4.3. Amplificador clase E artículo original en ADS

Tabla 4.1. Componentes del artículo original

Componentes	C	Rb	LRFC	Cd	Co	Lo	Cp	Transistor
Valores	35pF	56 Ohm	100 nH	1 pF	1 pF	47nH	100pF	BFP620

### 4.2. Condiciones previas

El diseño del amplificador de potencia debe considerar las siguientes especificaciones:

- Tipo de amplificador: Clase E.
- Técnica de linealización: LINC.
- Frecuencia de trabajo: 868 MHz.
- Fuentes de alimentación: +3,6 V.
- Consumo de corriente: entre 10 mA y 60 mA.
- Ancho de Banda sin especificar.
- Figura de Ruido sin especificar.
- Ganancia máxima.
- Pérdidas de retorno: superiores a 15 dBm.
- Diseño con componentes pasivos SMD encapsulado 0805.
- El sustrato será Rogers *RO4000 Series* con  $t= 35 \mu m$  y  $h= 0,81$  mm.
- Conectores SMA para alimentación, entrada y salida.

### 4.3. Elección del transistor

Para este proyecto se ha elegido el transistor **ATF-34143** del fabricante *Avago Technologies*. La selección del dispositivo se realiza en base a las condiciones previas descritas anteriormente. Una de las características que debe cumplir el dispositivo es la ganancia de transductor, facilitada por el fabricante en forma de parámetros S ( $S_{21}$ ) o específicamente como GT o ganancia de transductor.

La elección de este dispositivo también viene dada por su figura de ruido muy baja y por la frecuencia o corriente de colector como parámetro común. La corriente de colector puede definir el nivel de operación del dispositivo, por ello, debe tenerse en cuenta un margen de operación lo suficientemente amplio para no saturarlo. Estas características se ajustan a las premisas iniciales del estudio para la elección del transistor, así como la facilidad de encontrarlo en el mercado. A continuación, se muestran algunos de los parámetros que caracterizan al transistor propuesto.

Tabla 4.2. Características principales transistor ATF-34143

Fabricante	Modelo F (dB)	G <sub>m</sub> (dB)	I <sub>DS</sub> (mA)
Avago Tech. ATF-34143	0,5	17,5	60

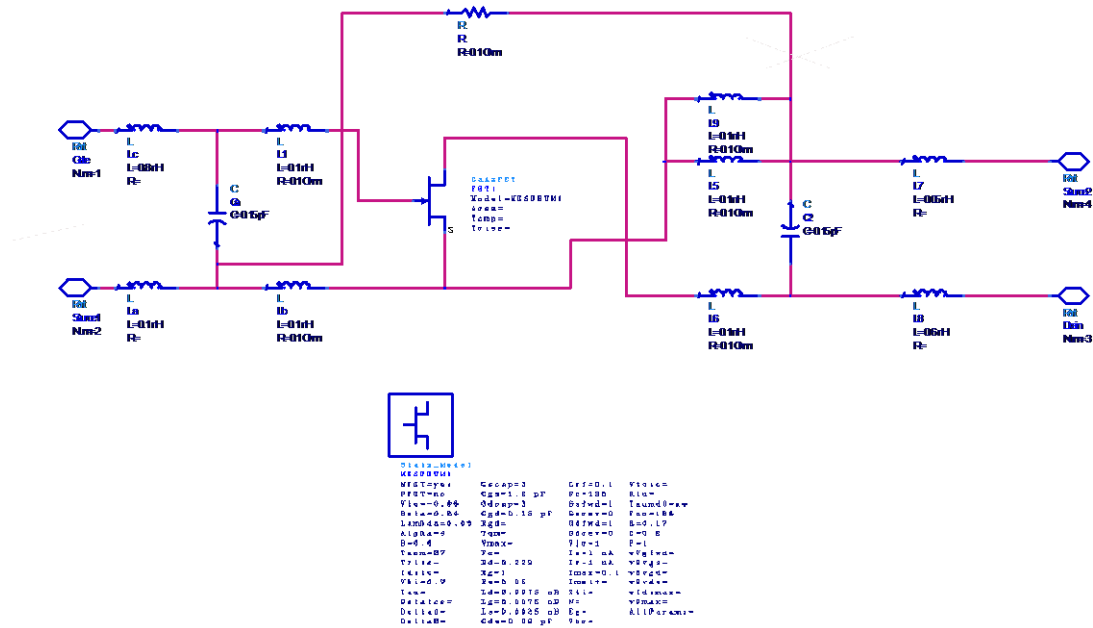


Fig. 4.4. Esquema en ADS del transistor ATF-34143 con comportamiento NO LINEAL

#### 4.4. Frecuencia de resonancia

El amplificador de potencia está compuesto a su salida por un filtro RLC que optimiza la salida a la frecuencia central elegida:

$$f_o = \frac{1}{2\pi\sqrt{LC}}$$

Si se fija el C= 1 pF, el resultado de la bobina es L= 33,62 nH. El valor comercial elegido es L<sub>comercial</sub>= 39 nH.

#### 4.5. Punto de trabajo

Los parámetros fijados anteriormente para el diseño del amplificador de potencia vienen dados por una V<sub>DS</sub>= 3,6 V y I<sub>DS</sub>= 60 mA, tal y como se demuestra en estudios anteriores (“Caracterización de dos amplificadores clase

E para un transmisor LINC @ 900 MHz”) estos valores proporcionan los valores máximos de ganancia.

Para averiguar con que  $V_{GS}$  se debe trabajar, se usará el programa ADS (Advanced Design System), con la herramienta para simular las curvas de un transistor FET (la ruta sería “insert/template.../FET\_curve\_tracer”), se coloca el transistor en posición y se realiza la simulación.

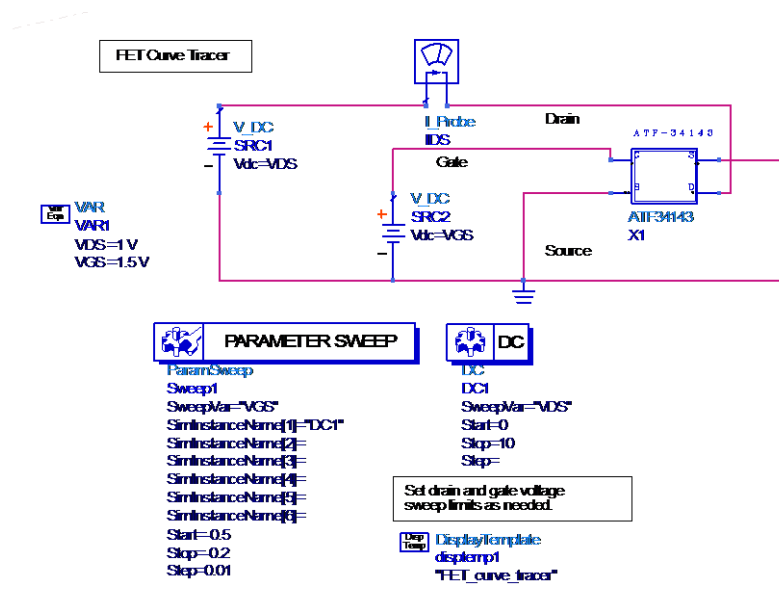


Fig. 4.5. Esquema ADS para determinar la zona de trabajo

Como resultado se obtiene que el transistor de potencia está polarizado positivamente con 3,6 V en el terminal Drain y polarizado negativamente en el terminal Gate con -0,43 V.

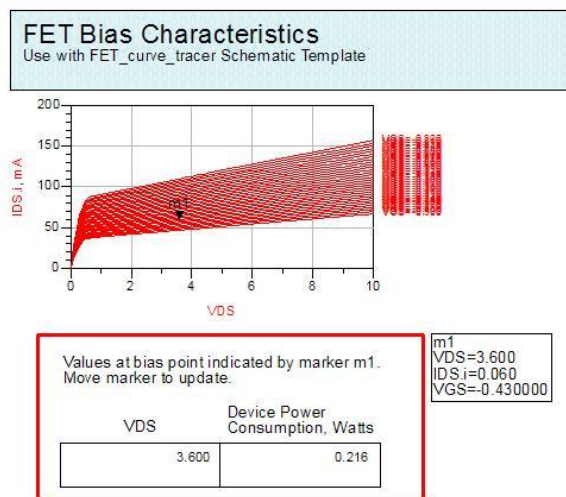


Fig. 4.6. Simulación punto de trabajo  $V_{DS}=3,6$  V,  $V_{GS}=-0,43$  V y  $I_{DS}= 60$  mA

## 4.6. Parámetros S

Los parámetros S se utilizan debido a que las impedancias ( $Z$ ) y las admitancias ( $Y$ ) no pueden ser medidas directamente, dado a que se requiere que las mediciones sean mediante cortocircuito o circuito abierto. Los transistores se configuran con una red de estabilidad de entrada y otra red de salida. Aplicando corrientes y voltajes de polarización correctos y, con la herramienta *Smith Chart* para el cálculo de las redes de estabilidad, se obtiene la matriz de parámetros S.

El propósito del diseño de amplificadores es obtener la máxima ganancia de un circuito estable en una banda de frecuencia concreta. Para ello, el fabricante del transistor proporciona los parámetros S en las hojas de especificaciones. Los parámetros S pueden cambiar dependiendo de la polarización, la temperatura y del tipo de transistor, pero la matriz de parámetros S será suficiente para completar el diseño de un amplificador de una etapa o varias. En este proyecto se debe asegurar la estabilidad del transistor a una frecuencia de 868 MHz, garantizando que los puertos de entrada y salida estén terminados con la impedancia característica se conseguirá que el transistor no se comporte de manera oscilante.

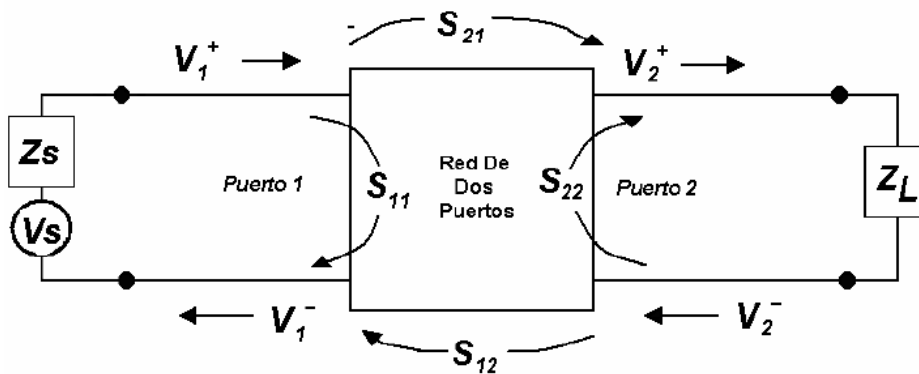


Fig. 4.7. Esquema: red de dos puertos

Dónde:

$S_{11}$  = es coeficiente de reflexión visto en el puerto uno.

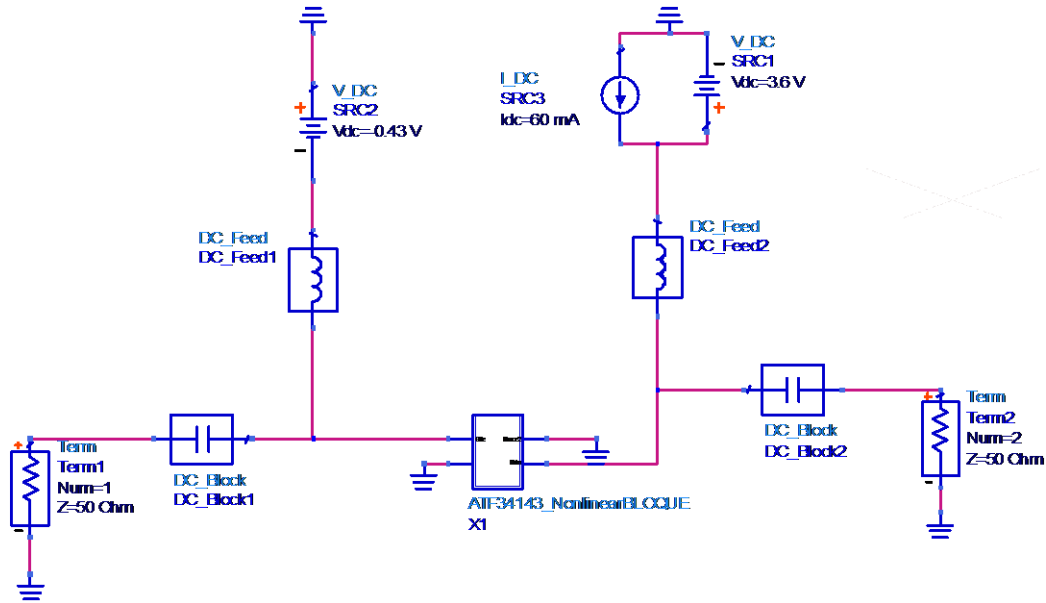
$S_{12}$  = es coeficiente de transmisión inverso.

$S_{21}$  = es coeficiente de transmisión directo.

$S_{22}$  = es coeficiente de reflexión visto en el puerto dos

Con la herramienta *S-PARAMETERS* y los valores de polarización del transistor encontrados, se definen los parámetros S y el diseño del circuito, tal y como muestra en la figura (Fig. 4.8.).





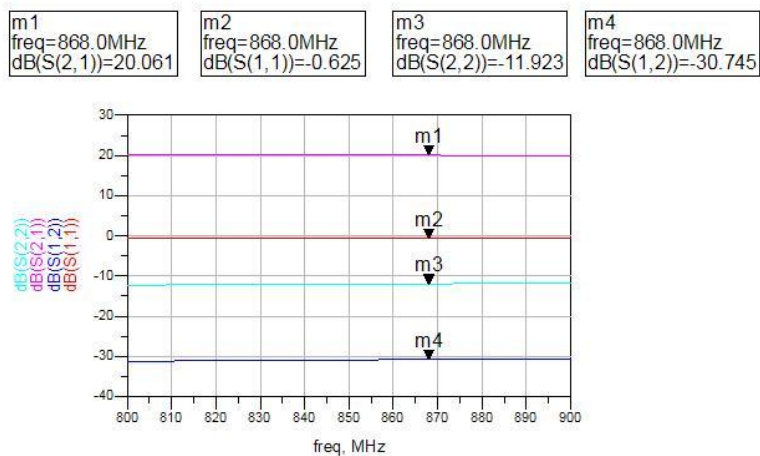
**Fig. 4.8.** Esquema ADS componentes ideales

En el circuito se puede observar como el transistor está polarizado en el *Gate* con una tensión negativa de  $-0,43\text{ V}$  ( $V_{GS}$ ). En el terminal *Drain* se incorporará una tensión de  $+3,6\text{ V}$  ( $V_{DS}$ ) y una fuente de corriente en el mismo de  $60\text{ mA}$  ( $I_{DS}$ ).

La simulación del circuito en ADS da los siguientes resultados:

**Tabla 4.3.** Parámetros S magnitud/ Ángulo

Frecuencia	S(1,1)	S(1,2)	S(2,1)	S(2,2)
868,0 MHz	0,931/ -81,632	0,029/54,759	10,070/131,370	0,253/-161,396



**Fig. 4.9.** Gráfica parámetros S sin Redes de Adaptación

Si se observa el parámetro  $S_{12}$  se puede apreciar que no es exactamente cero, condición para aplicar el caso de unilateralidad. También se ve como es bastante pequeño, sirve para realizar una aproximación para calcular su  $GTU_{m\acute{a}x}$ :

$$GTU_{m\acute{a}x} = \frac{1-|\Gamma_S|^2}{1-|S_{11}|^2} |S_{21}|^2 \frac{1-|\Gamma_L|^2}{1-|S_{22}|^2} \quad \begin{array}{l} \Gamma_S = S_{11}^* \\ \Gamma_L = S_{22}^* \end{array}$$

**Tabla 4.4.** Aproximación Ganancia máxima Unilateral

868 MHz	$V_{DS} = 3,6 \text{ V}$
	$I_{DS} = 60 \text{ mA}$
$S_{11}$	0,931
$S_{12}$	0,029
$S_{21}$	10,070
$S_{22}$	0,253
$GTU_{m\acute{a}x} \cdot (\text{lin})$	813,122
$GTU_{m\acute{a}x} \cdot (\text{dB})$	29,101

## 4.7. Estabilidad

Para comprobar la estabilidad del transistor en la banda de frecuencia es importante tener en cuenta las tres situaciones en las que puede estar el transistor. Esta comprobación ayudará posteriormente al diseño de las redes de adaptación de entrada y de salida.

Las tres condiciones son:

1. *Inestable*: Usado para el diseño de osciladores, pero en este caso el transistor provocaría oscilaciones y no podría realizar la función de amplificador.
2. *Condicionamente estable*: Este estado tampoco sería el deseado ya que se debería vigilar con las zonas de inestabilidad y no entrar.
3. *Estable*: Sería el estado deseado, el transistor siempre será estable independientemente de las condiciones de carga y fuente y no tendrá zonas de inestabilidad en su banda de trabajo.

Hay varios métodos de estudio como el *Rollet Factor* y el  $\mu$ -test. Por ejemplo el *Rollet Factor* dice que el transistor es incondicionalmente estable si cumple estas dos condiciones:

$$|\Delta| = |S_{11}S_{22} - S_{12}S_{21}| < 1$$

$$K = \frac{1 - |S_{11}|^2 - |S_{22}|^2 + |\Delta|^2}{2|S_{12}S_{21}|} > 1$$

Y el  $\mu$ -test, dice que el transistor es incondicionalmente estable si cumple la siguiente condición:

$$\mu = \frac{1 - |S_{11}|^2}{|S_{22} - \Delta S_{11}| + |S_{12}S_{21}|} > 1$$

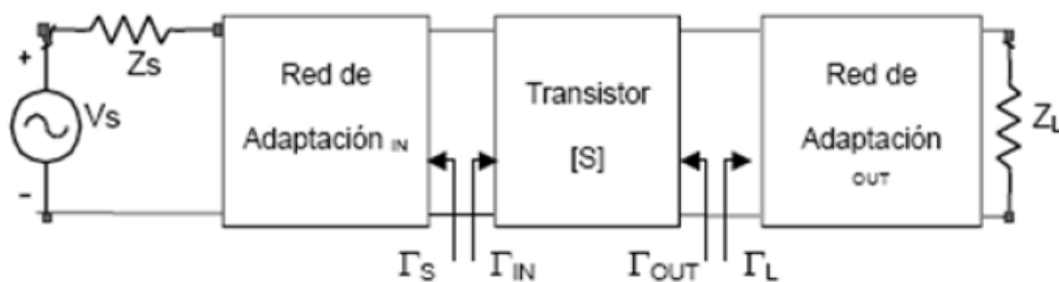
Ambas técnicas se basan en criterios de pasividad, su cumplimiento tiene connotaciones de suficiencia, pero no de necesidad.

## 4.8. Redes de adaptación

### 4.8.1. Introducción

Una vez se han analizado las condiciones de estabilidad, se deben diseñar las redes de adaptación con la premisa de garantizar una máxima ganancia, adaptando el circuito a su impedancia característica  $Z_0$ .

El circuito se divide en dos etapas, la primera etapa acoplará la impedancia de entrada de nuestro circuito con el generador que tiene una impedancia de  $50 \Omega$ , la segunda etapa acoplará la impedancia de salida del circuito con una carga de  $50 \Omega$  como se muestra en la figura.



**Fig. 4.10.** Etapas de adaptación

Es necesario conocer las impedancias de entrada y salida del circuito y corroborar la unilaterialidad del dispositivo para poder realizar estas etapas de acoplo.

El cálculo de las redes de adaptación viene dado por los coeficientes de reflexión a los cuales se adaptará el circuito en función de los parámetros S del dispositivo, así como los coeficientes de reflexión de la carga y la fuente.

Los coeficientes de reflexión son:

$$\Gamma_{in} = S_{11} + \frac{S_{12}S_{21}\Gamma_L}{1 - S_{22}\Gamma_L} \quad \Gamma_{out} = S_{22} + \frac{S_{12}S_{21}\Gamma_S}{1 - S_{11}\Gamma_S}$$

Como se quiere adaptar la salida y la entrada a una impedancia característica de 50  $\Omega$  los coeficientes de reflexión de la fuente y la carga son:

$$\Gamma_S = \frac{Z_S - Z_O}{Z_S + Z_O} \quad \Gamma_L = \frac{Z_L - Z_O}{Z_L + Z_O}$$

Teniendo en cuenta las ecuaciones anteriores:

$$\Gamma_{in} = S_{11} \quad \Gamma_{out} = S_{22}$$

Para el diseño de las Redes de Adaptación: RAE (Red Adaptación Entrada) y RAS (Red Adaptación Salida), se utiliza la carta de Smith.

En este estudio se ha escogido el método de **Adaptación Unilateral** caracterizado por tener una adaptación compleja conjugada tanto en la red de entrada como en la red de salida, situación que permite tener la máxima ganancia.

Las redes de adaptación RAE y RAS son diseñadas con componentes pasivos, con el fin de intentar conseguir la misma eficiencia y ganancia que en los realizados anteriormente, en los cuales las redes de adaptación fueron diseñadas con líneas de transmisión. A pesar de que los componentes pueden producir mayores pérdidas (las soldaduras generan muchas pérdidas y se debe vigilar que todos los componentes proporcionen continuidad en el circuito), se llega a conseguir un tamaño del PCB mucho más reducido.

#### 4.8.2. Tuning

El ADS proporciona una herramienta que puede llegar a ser muy útil para el diseño final de las redes de adaptación. Esta herramienta se conoce como "*tunning*", y será utilizada a lo largo del diseño del amplificador para ajustar los valores de los componentes a las premisas deseadas. Un ejemplo puede ser el ajuste de la adaptación a 50  $\Omega$  de la entrada.

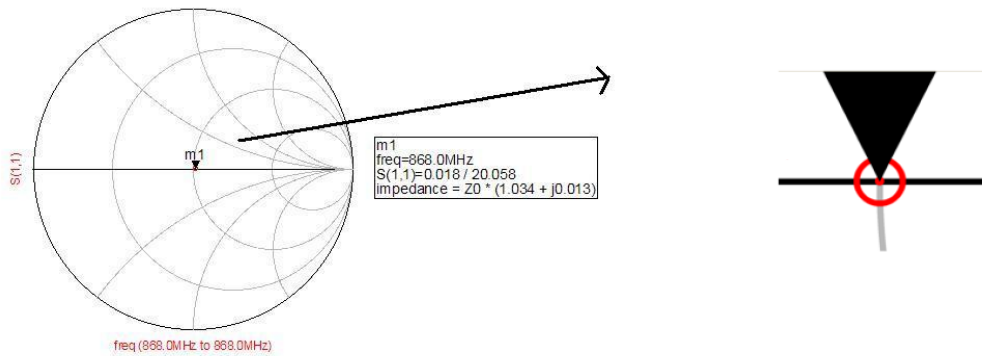


Fig. 4.11. Carta de Smith donde se observa la adaptación a 50 Ω de la entrada y la ampliación de la zona central para el ajuste

### 4.8.3. RAE (Red Adaptación Entrada)

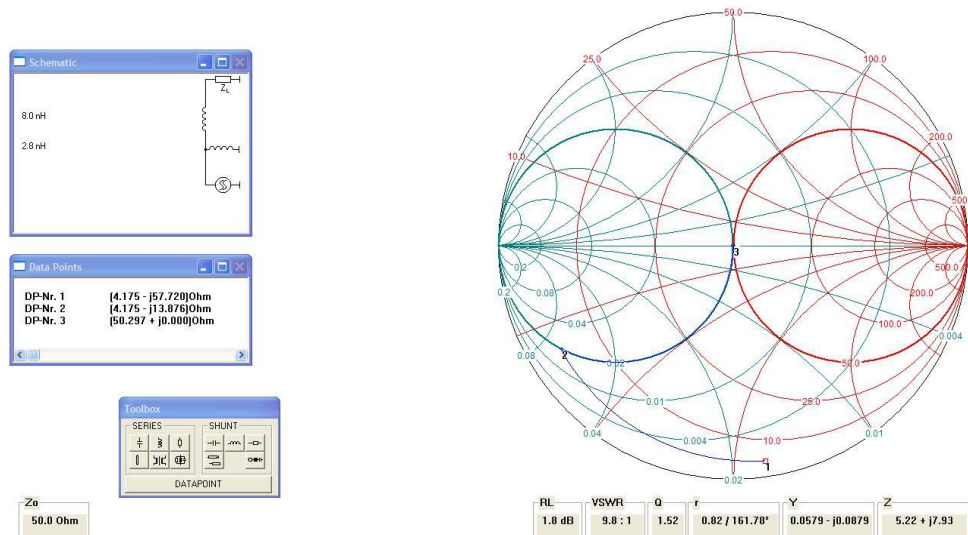
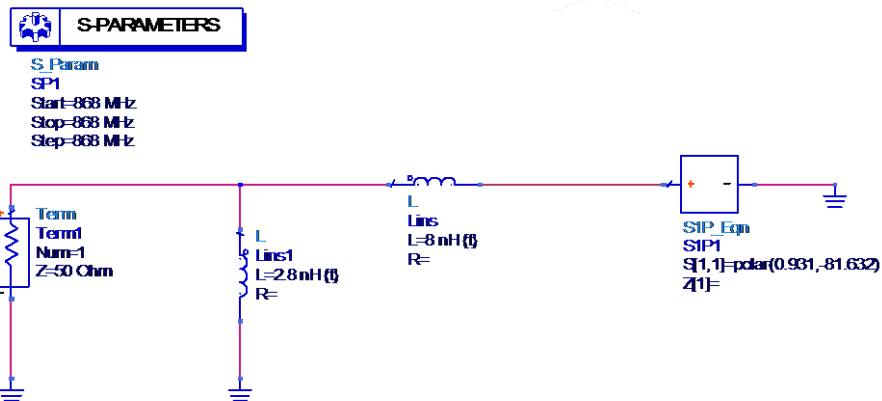
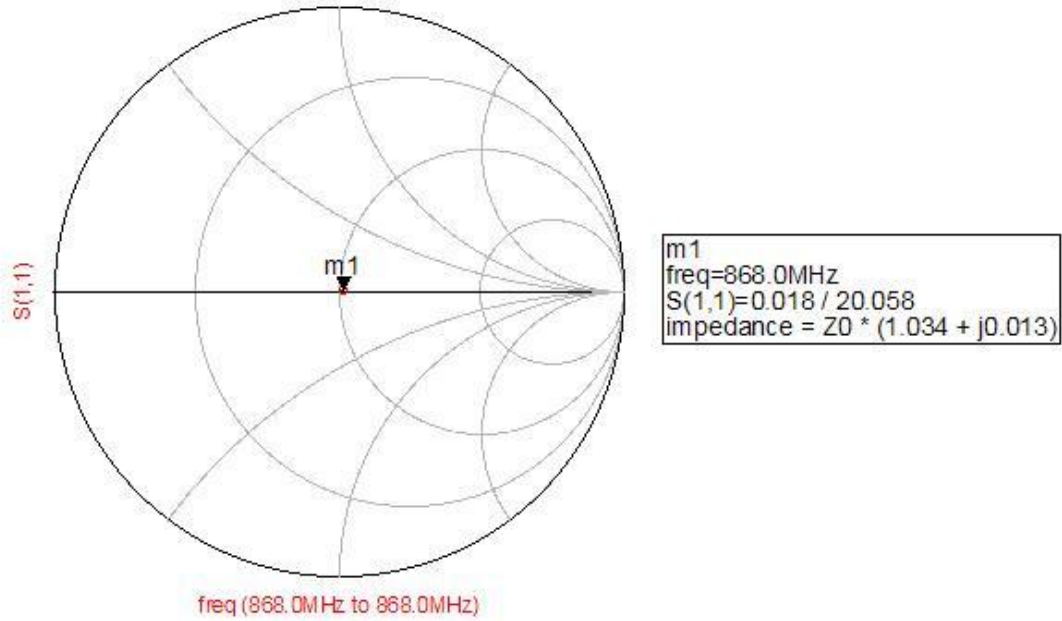


Fig. 4.12. Recorrido adaptación entrada con elementos pasivos

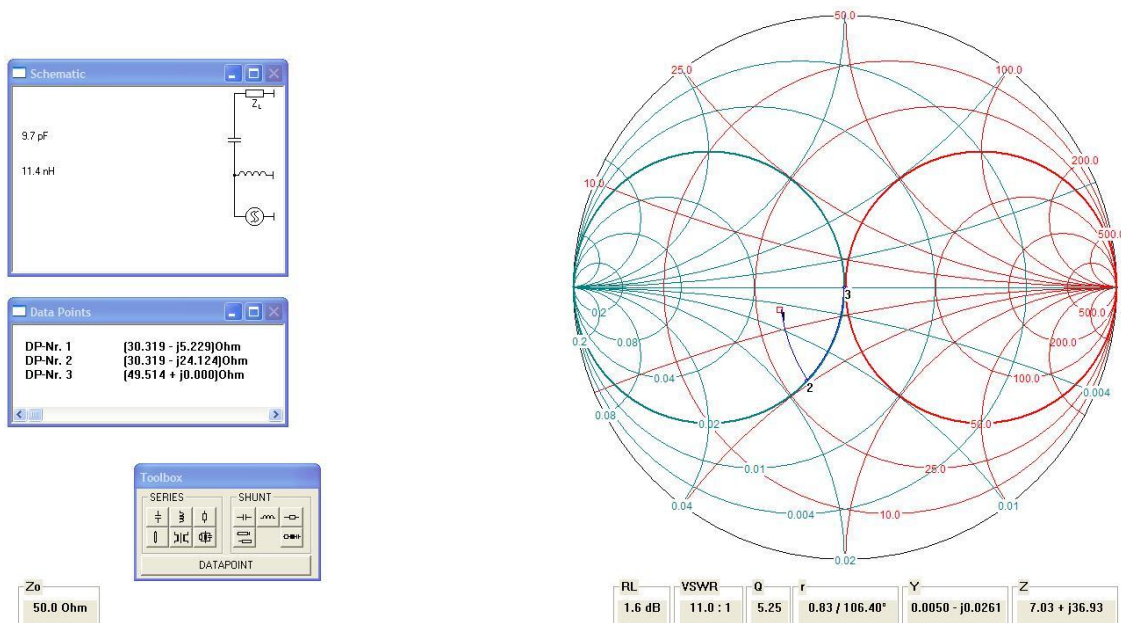


**Fig. 4.13.** Circuito Red de Adaptación Entrada (RAE)



**Fig. 4.14.** Carta de Smith adaptación a 50 Ω a la entrada del circuito

**4.8.4. RAS (Red Adaptación Salida)**



**Fig. 4.15.** Recorrido adaptación salida con elementos pasivos

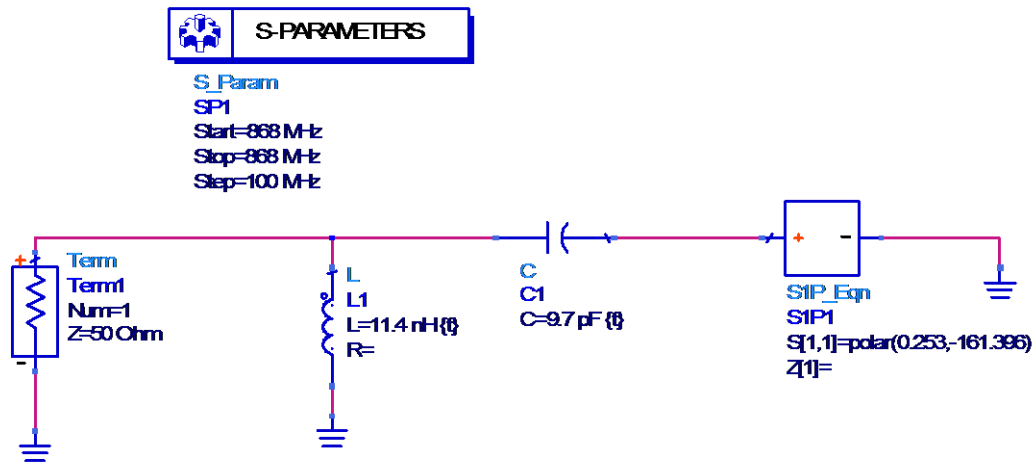


Fig. 4.16. Circuito Red de Adaptación Salida (RAS)

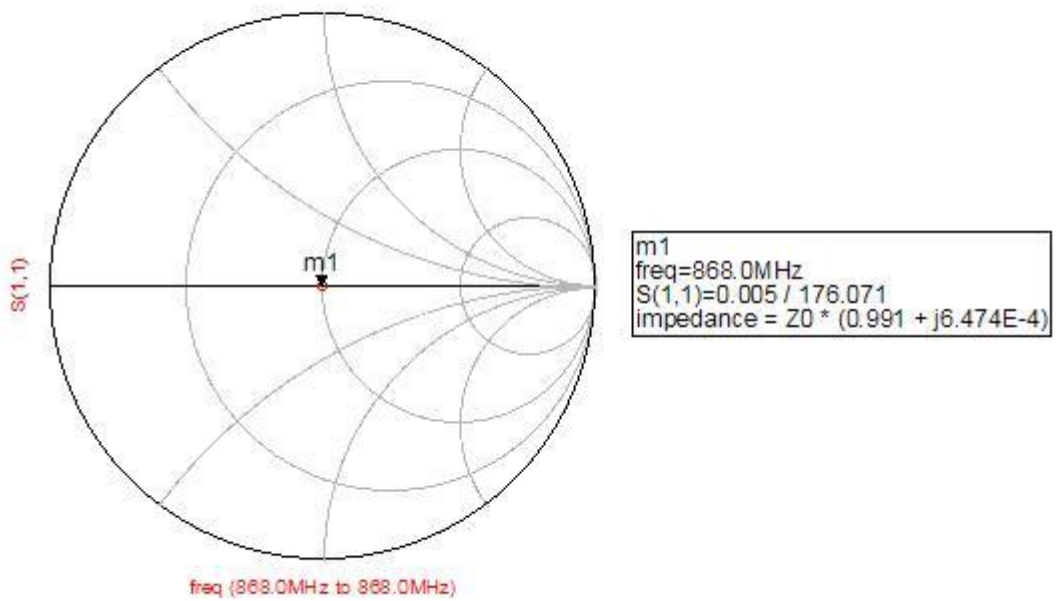
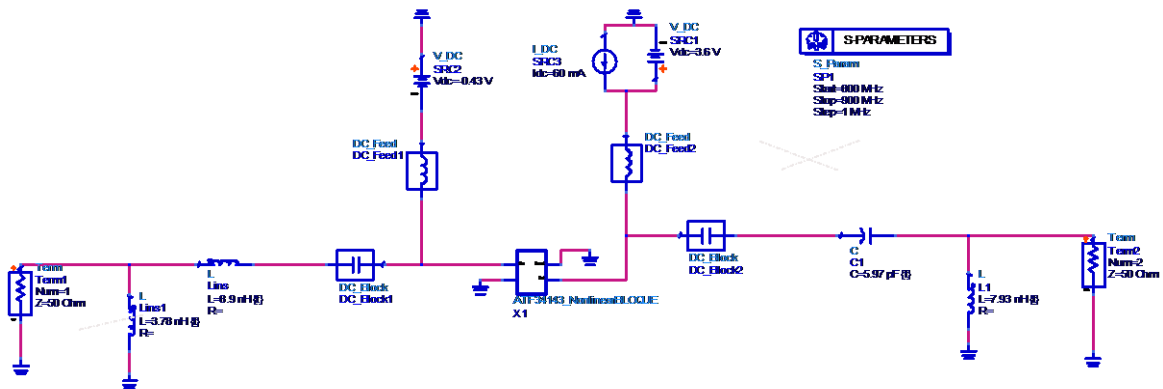


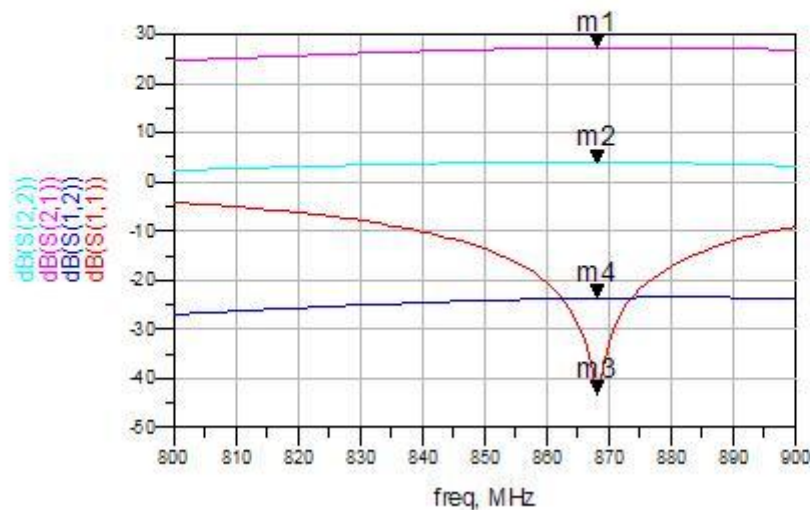
Fig. 4.17. Carta de Smith adaptación a 50 Ω a la salida del circuito

#### 4.8.5. RAE+ RAS



**Fig. 4.18.** Circuito de Red de Adaptación de Entrada y Salida con componentes ideales

m1 freq=868.0MHz dB(S(2,1))=27.182	m2 freq=868.0MHz dB(S(2,2))=3.924	m3 freq=868.0MHz dB(S(1,1))=-43.208	m4 freq=868.0MHz dB(S(1,2))=-23.623
------------------------------------------	-----------------------------------------	-------------------------------------------	-------------------------------------------



**Fig. 4.19.** Gráfica parámetros S RAE + RAS

#### 4.9. Red de Bias

En el diseño de un amplificador de RF se ha de tener en cuenta que no solo se trabaja con señal de RF, sino también con continua, que forma parte de la alimentación del circuito. Esto genera problemas, puesto que no interesa que se mezclen.

Como se ha podido ver y comprobar anteriormente, con las redes de adaptación se puede escoger entre usar componentes pasivos



(condensadores, bobinas...) o bien líneas de transmisión. El estudio se ha realizado con componentes pasivos debido al tamaño de las líneas de transmisión.

#### 4.9.1. Componentes pasivos

Se debe evitar que la señal de continua pase por el circuito de RF, ya que podría afectar a los circuitos que estén conectados a éste. A la vez, tampoco se debe dejar que la señal de RF llegue a la parte de continua, ya que ésta se podría propagar por los cables de alimentación que actuarían como antenas y estarían radiando, afectando a cualquier equipo de RF cercano.

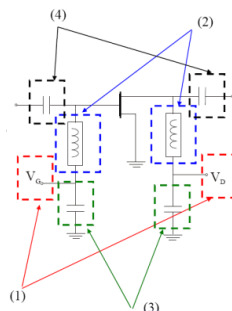
Estos problemas tienen varias soluciones. Se ha de tener en cuenta que los condensadores a altas frecuencias se comportan como un cortocircuito, dejando pasar la señal de RF; mientras que a bajas frecuencias actúan como un circuito abierto, impidiendo el paso a la señal de continua. Por ello, a la entrada y salida de un amplificador de RF se colocará un **condensador de choque/desacoplo**, para así evitar filtraciones de la señal de continua y afecte a otros circuitos conectados a éste. El condensador debe seguir la siguiente condición:

$$X_C = \frac{1}{2\pi f_o C_{BLOCK}} < 2 \Omega$$

Los siguientes elementos de choque y desacoplo se encuentran en la unión entre el transistor y la alimentación, en ese lugar se han colocado bobinas en serie que a bajas frecuencias actúan como cortocircuito, dejando pasar sin problemas la continua, mientras que a altas frecuencias se comportan como un circuito abierto y no permiten que la señal de RF llegue a los cables de alimentación. La bobina sigue la siguiente condición:

$$X_L = 2\pi f_o L_{RFC} > 500 \Omega$$

Para reforzar esta situación también se colocan condensadores conectados a masa, de manera que la señal de RF que aún ha podido pasar por las bobinas de choque, llegue al condensador. La señal de RF ve al condensador como un cortocircuito y esto produce que siga su camino hasta masa.



**Fig. 4.20.** Esquema de componentes pasivos Red de Bias

## 4.10. Circuito final

### 4.10.1. RAE+ RAS+ Red de Bias

En este punto y con la ayuda de la herramienta *Tuning* del ADS, se han ajustado los valores ideales a valores comerciales, para intentar trabajar ya con los valores reales que se utilizarán en el diseño final del amplificador de potencia clase E tipo LINC. A continuación, se muestra el circuito final y la tabla con los valores comerciales utilizados:

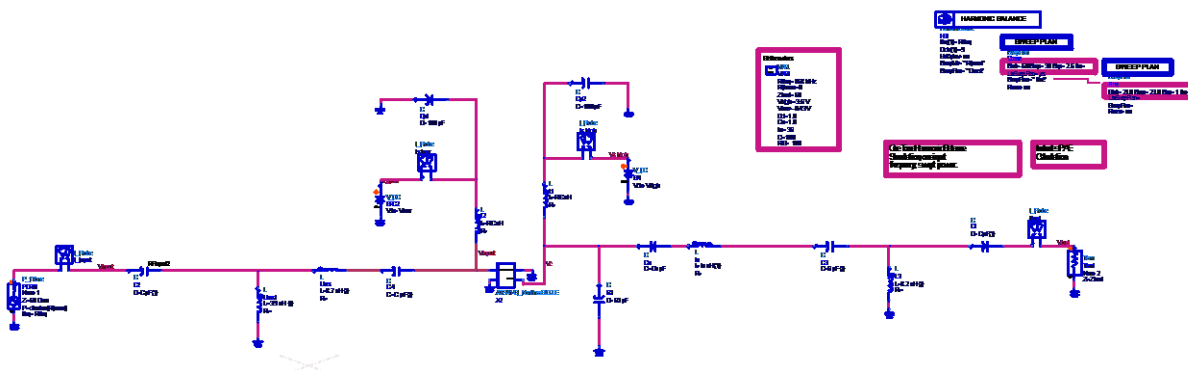


Fig. 4.21. Circuito de Red de Adaptación de Entrada y Salida con Red de Bias

Tabla 4.5. Componentes comerciales

Componentes	ADS	Comerciales
Cmatch (3)	100 Pf	100 pF
Lin Paralelo	3,78 Nh	3,9 nH
Lin Serie	8,9 nH	8,7 nH
Cd	1 Pf	1 pF
Co	1 pF	1 pF
Lo	36 nH	36 nH
Cout Serie	5,97 pF	6 pF
Lout Paralelo	7,93 nH	8,2 nH
$L_{RFC}(2)$	100 nH	100 nH
$C_p(2)$	100 pF	100 pF
Transistor	ATF-34143	ATF-34143

## 4.10.2. LINC

A continuación, se muestra el circuito final LINC con los dos amplificadores clase E:

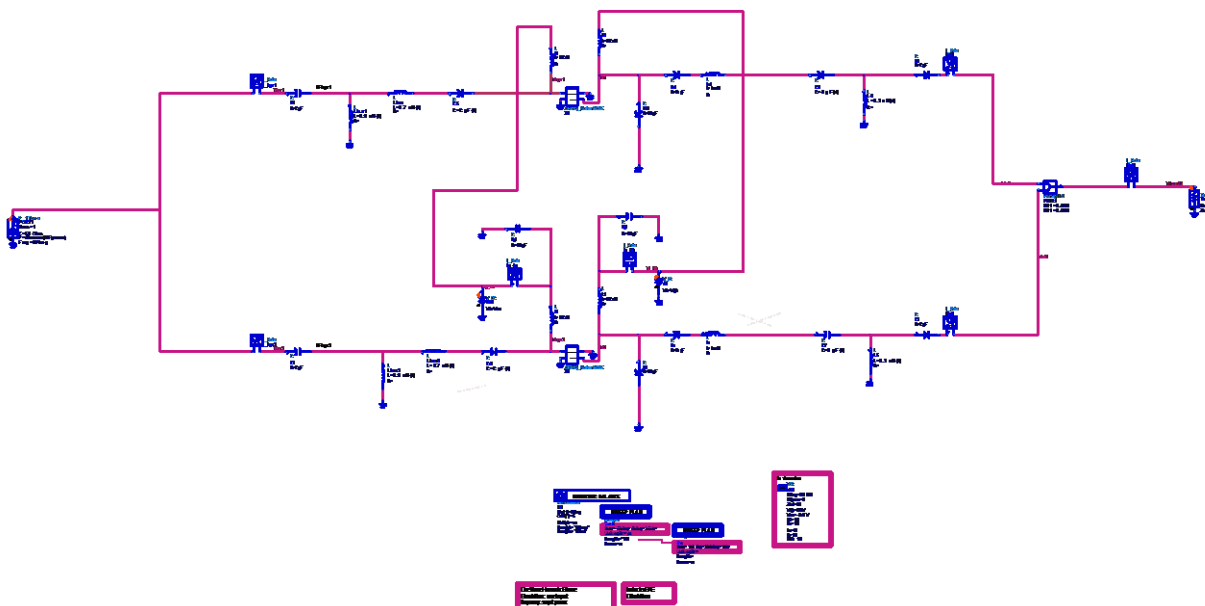


Fig. 4.22. Esquema del circuito completo

## 4.11. Layout

Una vez se tiene el diseño final del amplificador de potencia clase E tipo LINC y su análisis, se debe proceder a la fabricación física del amplificador, también conocida como *Layout* o PCB. Para ello puede utilizarse el mismo programa ADS.

### 4.11.1. Diseño

En este punto, simplemente debe cogerse el esquema del circuito completo y quitar las tomas de tierra, las resistencias de carga, elementos de medida (amperímetros, voltímetros...), como también fuentes de alimentación y el transistor.

El siguiente paso es cambiar el encapsulado de los componentes utilizados, en este caso al encapsulado SMD 0805.

El transistor usa un encapsulado SOT-343 basándose en las dimensiones que proporciona el *datasheet*.



Fig. 4.23. Esquema final “Schematic” del Layout

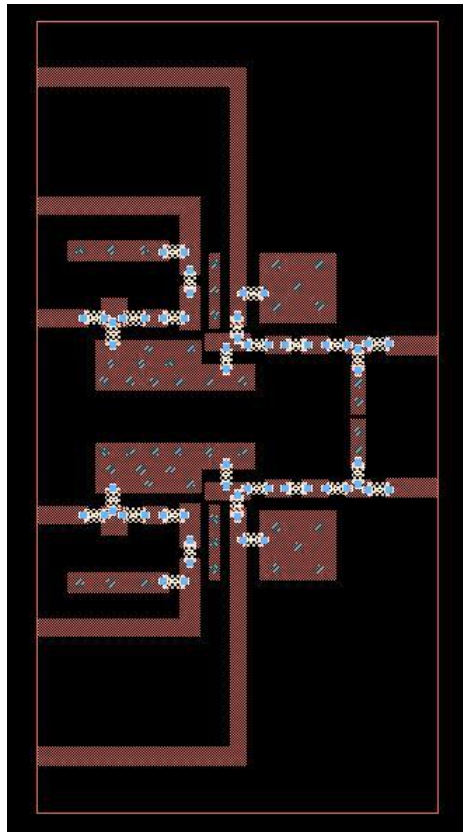
Por último se irá a la barra de herramientas y se buscará la pestaña “Layout/Generate-updateLayout...”. Aparecerán unos menús y se aceptan. (Nota: sólo se apretará el botón *ok* la PRIMERA vez que se genere el *Layout*, las siguientes veces, se apretará la opción *Cancel*, ya que sino el circuito volvería a su estado original y se perderían las modificaciones que se hubieran hecho).

El siguiente paso será reordenar los componentes de la forma deseada, luego será cuestión de unirlos mediante líneas de transmisión de  $50 \Omega$ .

Los planos de masa que se coloquen han de estar unidos entre las dos capas mediante un agujero “hole”, cuyo diámetro ha de ser superior a  $0,85 \text{ mm}$  para que se puedan colocar correctamente remaches y hagan una buena comunicación.

Se dejará el espacio para colocar el transistor, estas medidas se han sacado directamente del *datasheet*.

Para terminar cerraremos el *layout* con una *polyline*, usando la herramienta “insert *polyline*”.



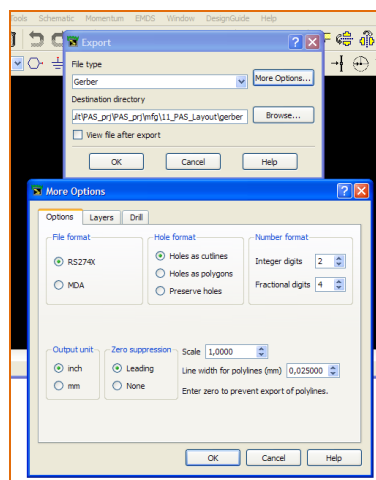
**Fig. 4.24.** Esquema final del *Layout*

Una vez se ha diseñado el *Layout*, se preparará para exportarlo a servicios técnicos, eso requiere una serie de pasos.

Primero desde el *Layout* se seleccionará la opción *Momentum / Substrate / Create-Modify*. Posteriormente, la pestaña capa *Layout*, luego “*alumina*” y la opción “*hole*” y finalmente el botón “*via*”.

Por último, se procederá a exportar el *Layout*. Seleccionando *File / Export / Gerber*, la opción RS274X y en “*more options*” las opciones “*preserve holes*”, “*layers include*”, se podrá aceptar.

(Nota: Se han de exportar las capas “*cond*” y “*hole*”.



**Fig. 4.25.** Opciones creación *Gerber*

### 4.11.2. El sustrato

Para realizar las placas se usará como sustrato las denominadas *Microstrip*, que consisten en dos placas conductoras de un espesor determinado (T) y separadas a una cierta distancia (H). En la EPSC se usa el RO4000<sup>®</sup> (ver anexo D). Para asignar las características en el ADS se utilizará la opción *Msub* que proporciona todos los campos que se han de rellenar.

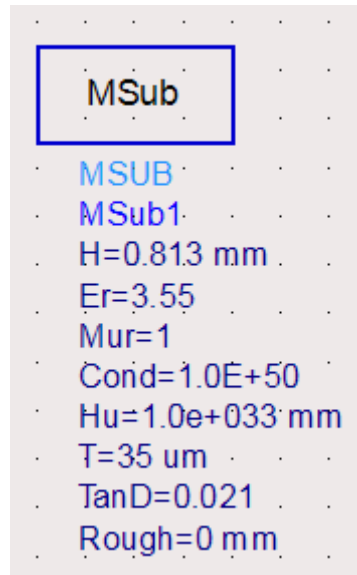


Fig. 4.26. Características sustrato R04000<sup>®</sup> Series para ADS

## 4.12. Simulación con el ADS

A continuación, se van a analizar los resultados obtenidos en las simulaciones con el ADS. Primero se realizarán las simulaciones para un único amplificador clase E, posteriormente para la simulación del LINC.

### 4.12.1. Amplificador Clase E

Se puede observar como el primer armónico, a la frecuencia deseada de 868 MHz, se obtiene una ganancia de 17,014 dBm y una diferencia con el segundo y el tercer armónico de 42,173 dB y 48,360 dB respectivamente.

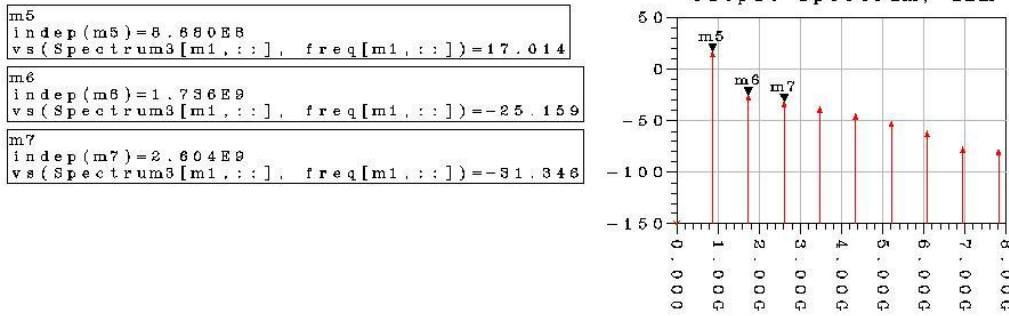


Fig. 4.27. Espectro de salida amplificador clase E

En la figura (Fig. 4.28) se observa la simulación de la eficiencia, que para la potencia de entrada de 0 dBm tiene una eficiencia  $\mu = 19,585 \%$ .

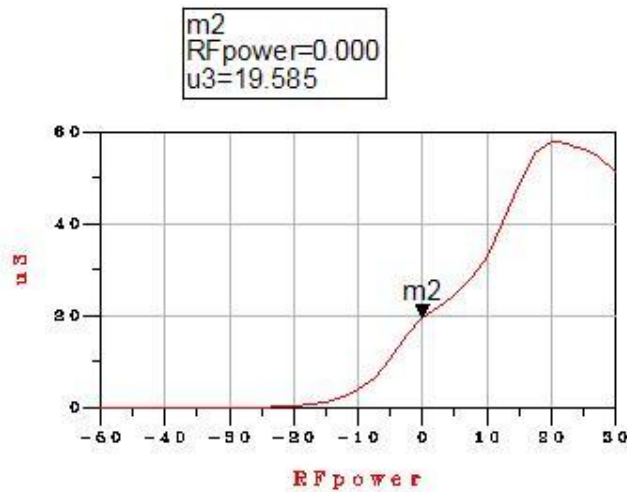


Fig. 4.28. Eficiencia amplificador clase E

En la figura (Fig. 4.29.) se presenta la simulación de la PAE, que para la potencia de entrada de 0 dBm se obtiene una potencia de salida de 17,014 dBm y una PAE= 19,195 %.

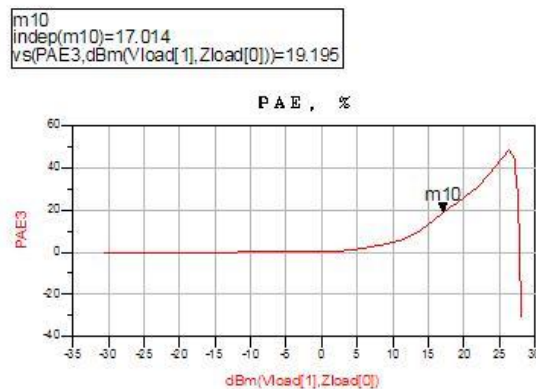


Fig. 4.29. PAE amplificador clase E

A continuación se muestra el punto de compresión a -1 dB. En este caso, el punto de compresión se encuentra en -5 dBm.

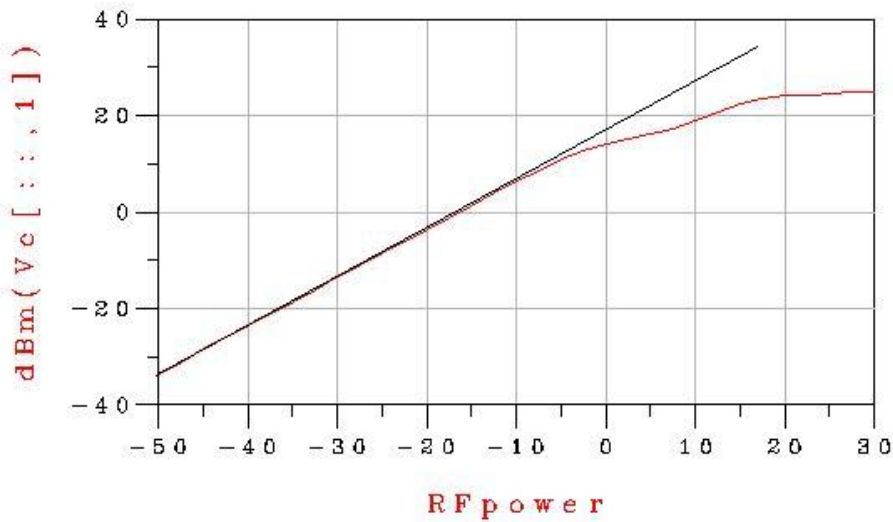


Fig. 4.30. Punto a compresión de -1 dB

#### 4.12.2. LINC

Seguidamente se presentaran las simulaciones para el circuito LINC al completo. En la figura (Fig. 4.31.) se observa como el primer armónico, a la frecuencia deseada de 868 MHz, se obtiene una ganancia de 16,347 dBm y una diferencia con el segundo y el tercer armónico de 50,039 dB y 58,594 dB respectivamente.

```
m18
indep(m18)=2.80489
vs(Spectrum3[m3, :], freq[m3, :])=-48.847
```

```
m15
indep(m15)=1.73889
vs(Spectrum3[m3, :], freq[m3, :])=-98.688
```

```
m14
indep(m14)=8.68089
vs(Spectrum3[m3, :], freq[m3, :])=16.347
```

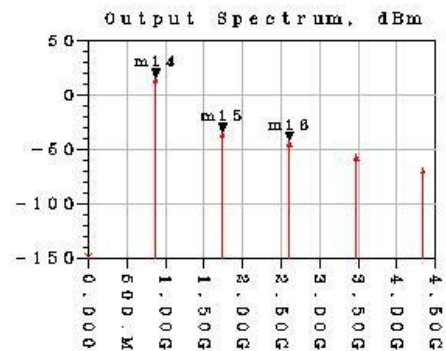
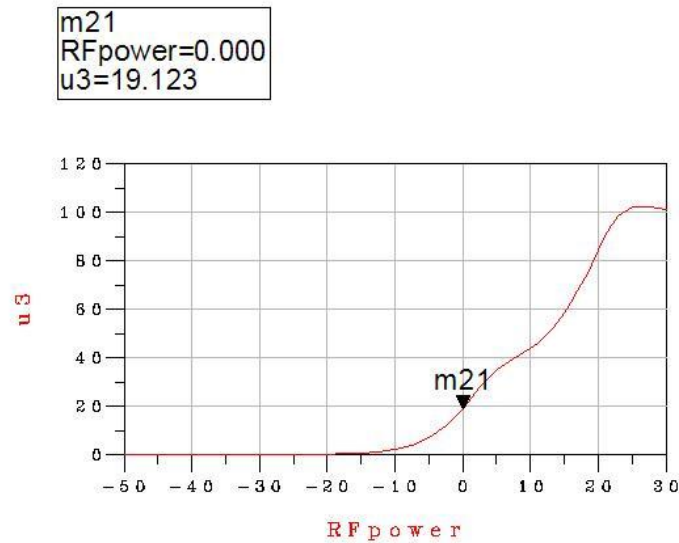


Fig. 4.31. Espectro de salida LINC

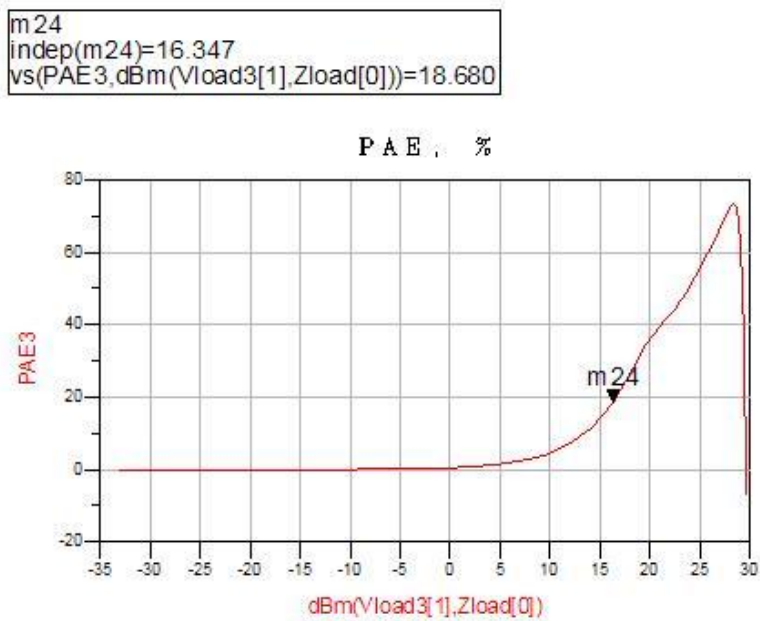


En la figura (**Fig. 4.32**) se puede ver la simulación de la eficiencia, que para la potencia de entrada de 0 dBm se obtiene una eficiencia  $\mu = 19,123 \%$ .



**Fig.4.32.** Eficiencia LINC

En la figura (**Fig. 4.33**) se presenta la simulación de la PAE, que para la potencia de entrada de 0 dBm se obtiene una potencia de salida de 16,347 dBm y se obtiene una PAE= 18,680 %.



**Fig. 4.33.** PAE LINC

## CAPÍTULO 5. COMBINADORES

Los combinadores son dispositivos pasivos usados en el campo de la radio tecnología. Estos dispositivos acoplan parte de la potencia transmitida a través de una línea de transmisión hacia otro puerto, a menudo usando dos líneas de transmisión dispuestas lo suficientemente cerca para que la energía que circula por una de las líneas se acople a la otra.

Se pueden encontrar divididos en dos grandes grupos: los combinadores aislados y los combinadores sin pérdidas. Los combinadores aislados son aquellos que tienen adaptados sus tres puertos, con buen aislamiento entre los dos caminos de entrada, aunque a costa de presentar pérdidas. Entre este tipo de combinadores se encuentran los tipo Wilkinson y los Híbridos. Dado a que existe un buen aislamiento entre los puertos de entrada, los amplificadores de potencia ven siempre una impedancia constante, lo que conduce a unas buenas características de linealidad en la salida. El aspecto negativo de este tipo de combinadores es que la eficiencia tiende a degradarse rápidamente conforme aumenta el PAPR (*Peak- to- Average Power Ratio*) de la señal de entrada. Esto es debido a que las componentes que no están en fase van a ser disipadas en la resistencia de aislamiento en el caso del Wilkinson o en el puerto aislado en el caso del Híbrido.

El otro gran grupo de combinadores a usar en transmisores LINC son los combinadores sin pérdidas y no-aislados. Dentro de este grupo estarían los combinadores Chireix. Estos combinadores se caracterizan fundamentalmente por la ausencia de pérdidas, ya que se suelen construir con líneas de transmisión y/o elementos reactivos, pero no resistivos, y también por la falta de aislamiento, por lo que existe un efecto de *load-pull* entre ambas ramas del combinador y como consecuencia ambos amplificadores de potencia verán impedancias variables con el tiempo. La ausencia de pérdidas en el combinador y este efecto de la impedancia dinámica llevan a un incremento substancial de la eficiencia en comparación con los combinadores resistivos descritos anteriormente, a costa de una degradación de la linealidad.

### 5.1. Híbrido

#### 5.1.1. Introducción

Los *acopladores Híbridos*, (también conocidos como *uniones híbridas* o simplemente *Híbridos*), son parte esencial en el diseño de multitud de subsistemas de radiofrecuencia (RF) y microondas, tales como moduladores en cuadratura, amplificadores balanceados, desfasadores, etc.

Son redes formadas por cuatro puertos de acceso. Una de sus funciones principales es permitir la división de potencia de la señal incidente en uno de sus puertos (“puerto de entrada”) entre otros dos puertos (“puerto directo y acoplado”), de manera arbitraria (a fijar mediante los parámetros de diseño del acoplador) y con un cierto desfase, no llegando potencia al cuarto puerto (“puerto aislado”). De forma dual, los acopladores híbridos también permiten realizar funciones de combinación de señales, esta vez tomando como acceso de salida el puerto de entrada del acoplador al incidir sobre los puertos directo y acoplado las señales a superponer.



- Factor de acoplamiento: representa la propiedad primaria de un acoplador direccional. El acoplamiento no es constante, varía con la frecuencia. Es la relación entre la potencia de entrada y el puerto acoplado.
- Pérdidas: Las pérdidas serán una combinación de pérdidas de acoplamiento, pérdidas dieléctricas, pérdidas del conductor y pérdidas por ROE, eso nos dice que se trata de un combinador con pérdidas.
- Aislamiento: Es definida como la diferencia en el nivel de la señal en dB entre el puerto de entrada y al puerto aislado cuando los otros dos puertos están terminados por cargas adaptadas. También puede ser definida entre los dos puertos de salida. En este caso, uno de los puertos de salida como entrada. En consecuencia, el aislamiento entre la entrada y los puertos aislados puede ser diferente del aislamiento entre los puertos de salida. El aislamiento puede estimarse a partir de la pérdida de retorno de acoplamiento.
- Directividad: está relacionado con el aislamiento. Debería ser lo más alto posible. La directividad es muy alta en la frecuencia de diseño y es una función de la frecuencia más sensible, porque depende de la cancelación de dos componentes de onda.
- Parámetro S: La matriz S del acoplador Híbrido se caracteriza:
  - ✓ Simétrica:  $S_{ij} = S_{ji}$  para todo  $j \neq i$  (por ser una red recíproca).
  - ✓  $S_{ii} = 0$ , para  $i = 1, \dots, 4$ .

$$S_H (dB) = \frac{1}{\sqrt{2}} \begin{pmatrix} 0 & j & 1 & 0 \\ j & 0 & 0 & 1 \\ 1 & 0 & 0 & j \\ 0 & 1 & j & 0 \end{pmatrix}$$

En nuestro caso, la matriz queda de la siguiente manera:

$$S_H (dB) = \frac{1}{\sqrt{2}} \begin{pmatrix} 0 & 0 & j \\ 0 & 0 & 1 \\ j & 1 & 0 \end{pmatrix}$$

- Equilibrio amplitud y fase: El equilibrio amplitud, define la diferencia de potencia en dB entre los dos puertos de salida de un Híbrido de 3 dB. En un circuito Híbrido ideal, la diferencia debe ser 0. El equilibrio de fase entre los dos puertos de salida de un acoplador Híbrido debe ser  $0^\circ$ ,  $90^\circ$ , o  $180^\circ$  dependiendo del tipo utilizado. Sin embargo, como el balance de la amplitud, la diferencia de fase es sensible a la frecuencia de entrada.

## 5.2. Wilkinson

### 5.2.1. Introducción

El Divisor de potencia Wilkinson es una clase específica de divisor de potencia que puede lograr el aislamiento entre los puertos de salida, manteniendo al mismo tiempo una condición que corresponde en todos los puertos. El diseño puede ser utilizado también como un combinador de potencia, ya que es recíproco.

El divisor de potencia Wilkinson toma su nombre de Ernest Wilkinson, el ingeniero electrónico que inicialmente lo desarrolló en la década de los 60. Wilkinson publicó su idea en *IRE Trans. on Microwave Theory and Techniques*, en enero de 1960 bajo el título: "*An N-way Power Divider*".

Este circuito se encuentra en el amplio uso de frecuencias de radio que utilizan los sistemas de comunicación de múltiples canales desde el alto grado de aislamiento entre los puertos de salida evitando interferencias entre los canales individuales.

### 5.2.2. Caracterización y parámetros

Con el fin de determinar si se desea utilizar un combinador Wilkinson, es necesario sopesar las ventajas y las desventajas de su uso.

Ventajas:

- Simplicidad: El divisor / combinador Wilkinson es particularmente simple y se puede realizar fácilmente utilizando componentes impresos en una placa de circuito impreso. También es posible utilizar elementos pasivos, pero eso complica el diseño general.
- Coste: Cuando el divisor de potencia Wilkinson se realiza utilizando circuitos impresos, el coste es muy bajo - posiblemente el único aumento es el de las resistencias. Sin embargo, para reducir las pérdidas, puede ser necesario utilizar un sustrato PCB de bajas pérdidas y esto aumentaría el coste.
- Pérdidas: Si se utilizan componentes ideales, el divisor Wilkinson no introduciría ninguna pérdida adicional a parte de la que se produce al dividir la potencia entre los diferentes puertos. Aunque, los componentes reales utilizados para el divisor Wilkinson tienen muy bajas pérdidas, especialmente cuando se utilizan líneas de transmisión y sustrato de bajas pérdidas.
- Aislamiento: El divisor Wilkinson proporciona un alto grado de aislamiento entre los puertos de salida.

Desventajas:

- Frecuencia de respuesta: Como el divisor Wilkinson se basa en el uso de líneas de transmisión de cuarto de onda este tiene un ancho de banda limitado, aunque hay algunos divisores de Wilkinson disponibles que ofrecen anchos de banda bastante grandes.

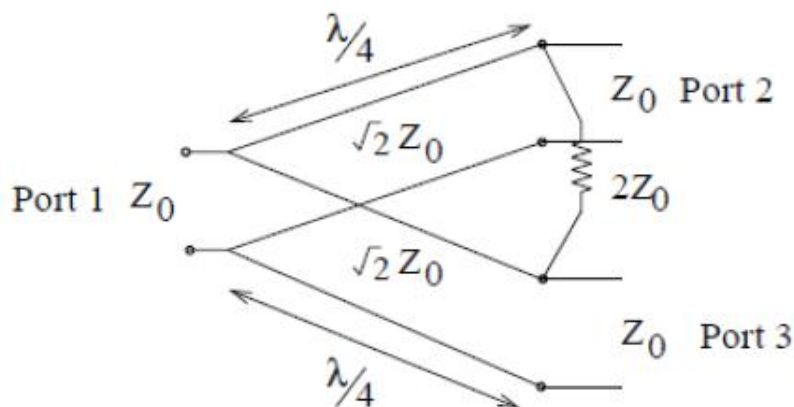
### Divisor de Wilkinson típico

Aunque el concepto divisor de potencia Wilkinson se puede utilizar para un sistema de N-salidas, es más fácil de ver la forma en que funciona como un sistema de dos, y más tarde expandirlo para ver cómo se comporta con N-salidas.

Un divisor de potencia ideal debería dividir la potencia incidente en el puerto 1 por igual entre los puertos 2 y 3. Como lo que se busca en este proyecto es combinar las señales, se tendrá una matriz como la siguiente donde se busca que las señales se combinen por igual desde los dos puertos de entrada que en nuestro caso son los puertos 1 y 2. La matriz de parámetros S para el combinador de Wilkinson ideal es la siguiente:

$$S_w(dB) = \begin{pmatrix} 0 & 0 & -j\sqrt{2} \\ 0 & 0 & \frac{-j}{\sqrt{2}} \\ -j\sqrt{2} & \frac{-j}{\sqrt{2}} & 0 \end{pmatrix}$$

El divisor de potencia Wilkinson utiliza transformadores de cuarto de onda para dividir la señal de entrada y proporcionar dos señales de salida que están en fase entre sí.



**Fig. 5.3.** Divisor/combinador de potencia ideal Wilkinson

La resistencia entre los dos puertos de salida permite que las dos salidas sean iguales y así proporciona aislamiento. De esta manera la resistencia no disipa

ninguna energía, y como resultado, el divisor de potencia Wilkinson, teóricamente, puede ser sin pérdidas. En la práctica, hay algunas pérdidas, pero éstas son generalmente bajas.

Los valores se pueden calcular:

$$R = 2Z_0$$

$$Z_{\text{Match}} = \sqrt{2} Z_0 = 1,414Z_0$$

Dónde:

R = el valor de la resistencia de terminación conectada entre los dos puertos.

Z<sub>0</sub> = la impedancia característica del sistema global.

Z<sub>Match</sub> = la impedancia de los transformadores de un cuarto de onda.

El divisor de Wilkinson es ideal para muchas aplicaciones de RF. Proporciona un bajo nivel de pérdidas y mantiene un alto nivel de aislamiento entre los puertos de salida. Una ventaja adicional es que se puede realizar a muy bajo coste cuando se utiliza a frecuencias de microondas debido a que los elementos de la línea de transmisión se pueden imprimir en la placa de circuito. Esto significa que el único componente requerido para el divisor Wilkinson es una resistencia.

## 5.3. Chireix

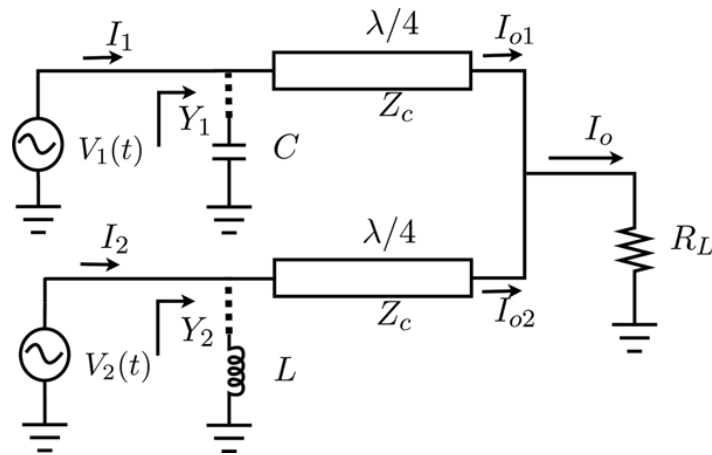
### 5.3.1. Introducción

Las arquitecturas tipo *outphasing*, también referidas como LINC, son conocidas para el diseño de amplificadores de potencia capaces de mantener elevadas eficiencias para señales moduladas con un elevado valor de PAPR, así como unos valores de distorsión no-lineal reducidos. Inicialmente introducida por Henry Chireix en 1935, para mejorar tanto la eficiencia como la linealidad en transmisores AM de radiodifusión, esta técnica ha experimentado un creciente interés en los últimos años, debido en parte al auge de los procesadores digitales tales como DSP's y FPGA's, que ayudan a una implementación relativamente sencilla de estas arquitecturas de amplificación.

El combinador Chireix es conocido por ser un elemento clave para la arquitectura LINC, dado que esta trabaja como un amplificador lineal en el que las etapas intermedias de amplificación de potencia de RF pueden emplear dispositivos altamente no lineales. El Chireix puede realizar una conversión en la modulación de las señales de entrada que proporciona una solución clara, sencilla, y prometedora para conseguir al mismo tiempo una alta eficiencia y alta linealidad en un sistema de amplificador de potencia.

### 5.3.2. Caracterización y parámetros

Los combinadores Chireix, conocidos por ser combinadores sin pérdidas y no aislados, consisten esencialmente en dos tramos de línea de transmisión de  $\lambda/4$ , una unión en T, y dos reactancias a tierra, una en cada rama del combinador y con valores idénticos, pero una con carácter capacitivo y la otra inductivo. La siguiente figura muestra el esquema circuital del combinador Chireix:



**Fig. 5.4.** Esquema circuito Chireix

Donde C y L vienen dados por las siguientes expresiones:

$$\frac{1}{2\pi f_o C} < 2\Omega \qquad 2\pi f_o L > 500\Omega$$

La función de estas reactancias es cancelar la parte reactiva de la impedancia que se presenta en cada uno de los amplificadores de potencia, y de este modo, mejorar la eficiencia.

Para determinar si se desea utilizar un combinador Chireix, evaluar algunas de las características generales del acoplador puede ser interesante:

- **Simplicidad:** El combinador Chireix tiene un diseño generalmente simple, hecho que facilita su diseño con componentes en una placa de circuito impreso. Su diseño normalmente viene dado por componentes pasivos, como bobinas y condensadores, así como por una resistencia de carga.
- **Coste:** El combinador Chireix suele tener un coste bajo, aunque el uso de elementos pasivos como bobinas, condensadores y resistencias puede producir un aumento.
- **Pérdidas:** El combinador Chireix se caracteriza por ser un mezclador con bajas pérdidas, hecho que le hace destacar frente a otros combinadores de potencia. Sus bajas pérdidas vienen dadas por que estos



combinadores se suelen construir con líneas de transmisión y/o elementos reactivos, pero no resistivos.

- Aislamiento: El combinador Chireix está dentro del grupo de combinadores no-aislados, ya que los combinadores no-aislados son aquellos que no tienen adaptados sus puertos, con un mal aislamiento entre los dos caminos de entrada. El efecto de *load-pull* (el sistema amplificador Chireix no solamente reinserta la modulación de la amplitud en la señal sino que también proporciona un ajuste dinámico de la impedancia presentada a cada amplificador, diferencia de fases) entre ambas ramas del combinador hará que ambos amplificadores de potencia vean impedancias variables con el tiempo. La ausencia de pérdidas en el combinador y este efecto de la impedancia dinámica llevan a un incremento substancial de la eficiencia.

La matriz de parámetros S ideal del Chireix es la siguiente:

$$S_C = \begin{pmatrix} 0 & 0 & j \\ 0 & 0 & 1 \\ j & 1 & 0 \end{pmatrix}$$

Esta matriz ha de cumplir dos premisas:

- Los parámetros  $S_{11}$  y  $S_{22}$  deben de ser 0, para obtener unas bajas pérdidas.
- Los parámetros  $S_{31}$  y  $S_{32}$  deben de ser 1 para permitir una máxima ganancia.

## CAPÍTULO 6. DISEÑO DE LOS COMBINADORES

### 6.1. Híbrido

#### 6.1.1. Diseño Calculado

Este diseño está basado en el artículo “ADS example: 90 – degree hybrid” (Prof.: Lluís Pradell), y las dimensiones de las líneas se calculan a partir de un simulador, llamado *LineCalc*, que está en el programa ADS. Para ello se tiene que establecer la frecuencia con la que se trabaja, en este caso, 868 MHz, la  $Z_0$  y otros parámetros vendrán dados por el sustrato. Está formado por tres líneas de transmisión de  $\lambda/4$  (TL1, TL2 y TL3), que irán conectadas tanto TL1 y TL3 al puerto de entrada y TL2 a la salida, y el otro puerto de salida (puerto aislado) que queda libre irá una carga de  $49,9 \Omega$ , ya que se está trabajando en todos los puertos con esa impedancia, y así poder anular dicho puerto; también estará formado por dos líneas de  $Z_0 = 50 \Omega$  (TL5 y TL6) y otras las otras dos de  $Z_0 = \frac{50 \Omega}{\sqrt{2}}$ .

A continuación se observa el circuito Híbrido  $90^\circ$  con los valores encontrados inicialmente.

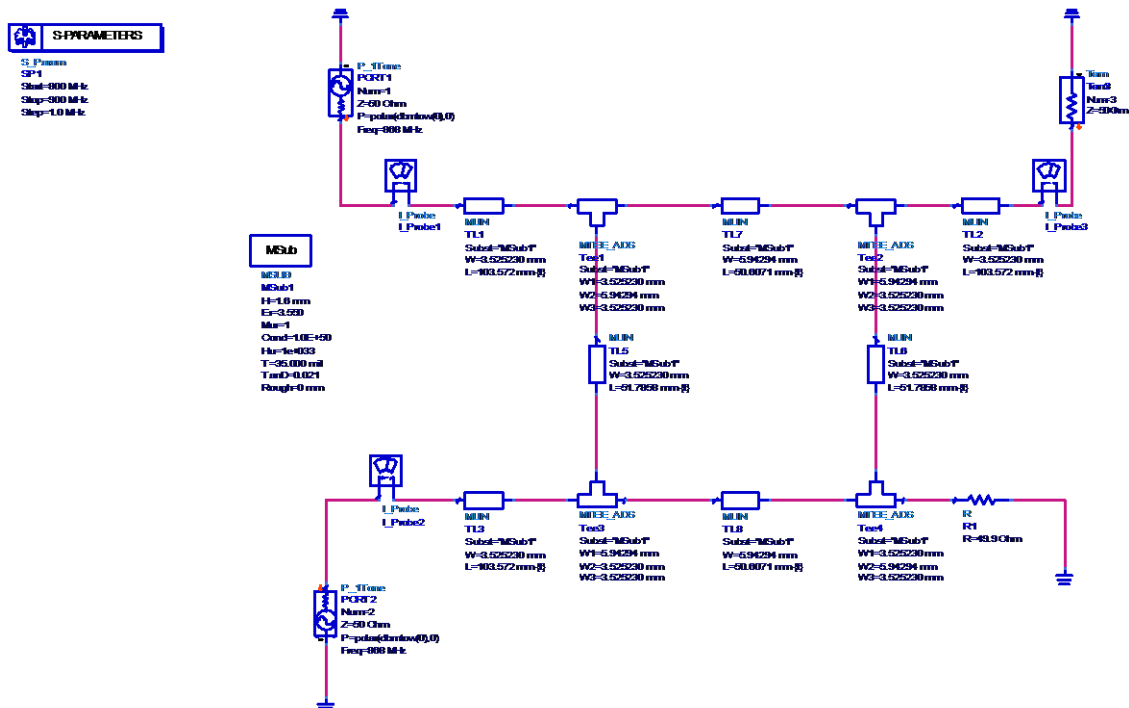
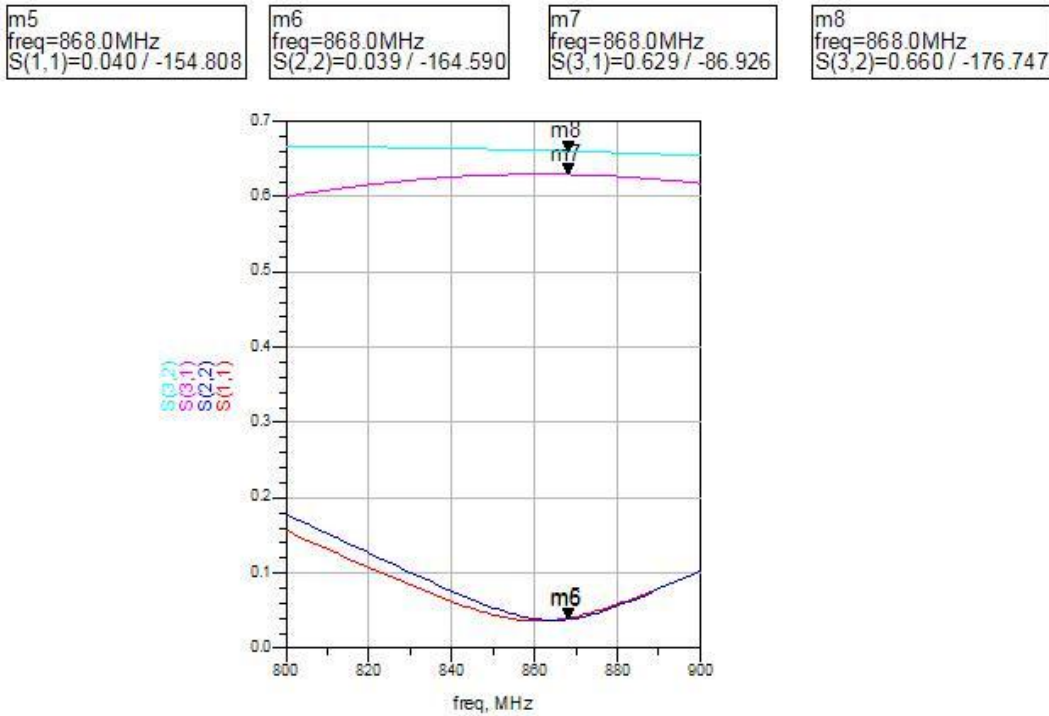


Fig. 6.1. Diseño ADS combinator Híbrido  $90^\circ$

Al ejecutar la simulación se verá el valor de los parámetros S:



**Fig. 6.2.** Parámetros S combinador Híbrido 90°

En el caso de las pérdidas de retorno lo que interesa en lineal es que se aproxime a 0 (1dB), que son los parámetros  $S_{11}$  y  $S_{22}$ , en cambio para la ganancia, en lineal nos interesa a 1,  $S_{31}$  y  $S_{32}$ . En el resultado anterior se observa que los parámetros de pérdidas son cercanos a las condiciones buenas, y la ganancia interesaría poder mejorarla en el siguiente punto.

### 6.1.2. Diseño con *Tuning*

El programa ADS nos permite utilizar la función *tuning*, para ajustar el valor de los componentes en tiempo real después de haber simulado el circuito. El objetivo es mejorar tanto las pérdidas como la ganancia para que se acerquen a los valores ideales. Se varía la longitud de las líneas de transmisión (L) hasta conseguir los mejores valores de los parámetros S.

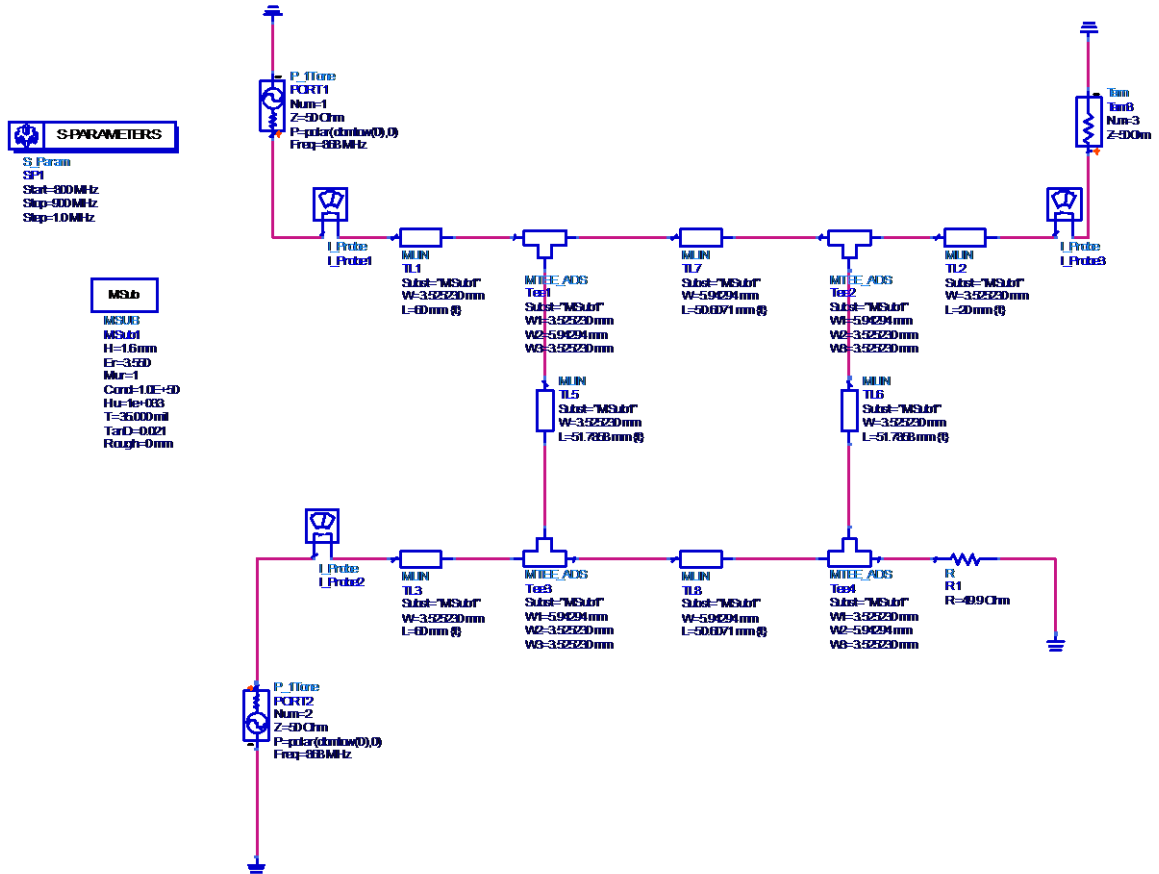


Fig. 6.3. Diseño ADS *Tuning* combinador Híbrido 90°

Al hacer el *tuning* se obtienen nuevos valores de los parámetros S.

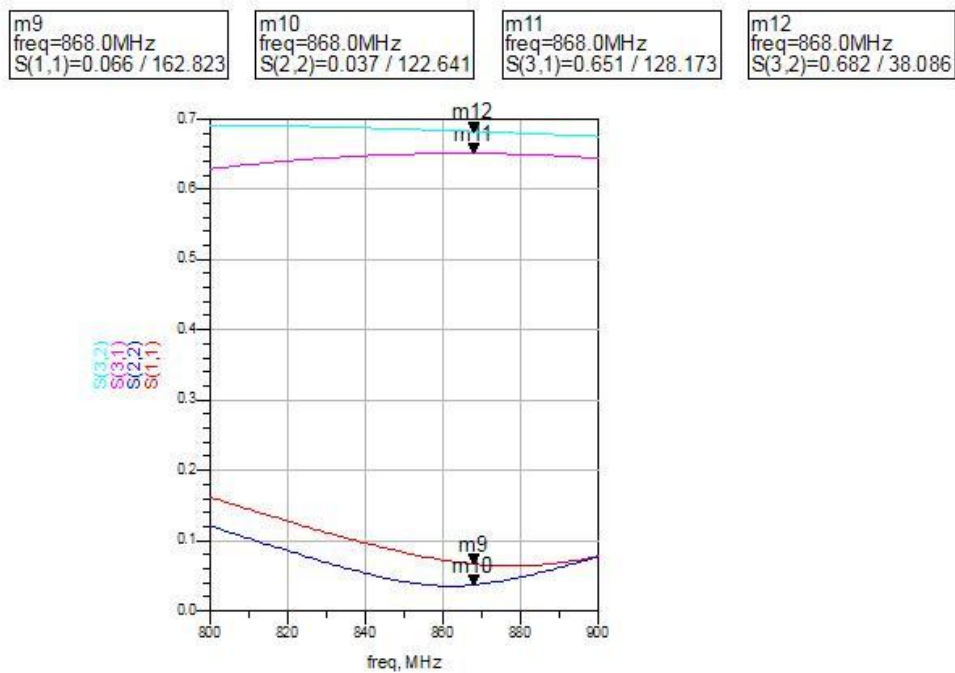


Fig. 6.4. Parámetros S *Tuning* combinador Híbrido 90°

A partir del *tunning* se observa una pequeña mejora en los parámetros  $S_{22}$  y  $S_{31}$  pero esto ha provocado que el  $S_{11}$  y  $S_{32}$  tengan un pequeño aumento, estos cambios de valores realizados han hecho una mejora en la eficiencia del circuito.

Por último, se muestra la tabla de los valores finales encontrados con el *tunning*, así como los valores reales que se han implementado.

**Tabla 6.1.** Componentes comerciales

Componentes	ADS	Comerciales
TL1= TL3	W= 3,52 mm L= 60 mm	W= 3,52 mm L= 60 mm
TL5= TL6	W= 3,52 mm L= 51,78 mm	W= 3,52 mm L= 51,78 mm
TL7= TL8	W= 5,94 mm L= 50,60 mm	W= 5,94 mm L= 50,60 mm
TL2	W= 3,52 mm L= 20 mm	W= 3,52 mm L= 20 mm
Tee1= Tee4	W1= 3,52 mm W2= 5,94 mm W3= 3,52 mm	W1= 3,52 mm W2= 5,94 mm W3= 3,52 mm
Tee2= Tee3	W1= 5,94 mm W2= 3,52 mm W3= 3,52 mm	W1= 5,94 mm W2= 3,52 mm W3= 3,52 mm
R	49,9 $\Omega$	49,9 $\Omega$

### 6.1.3 Diseño *Layout*

Cuando ya se tiene el circuito con los parámetros S más cercanos a los ideales, ya se puede crear el *layout*, pero antes se debe quitar las tomas de tierra, las resistencias de carga, elementos de medida como también fuentes de alimentación, como se observa en la figura (**Fig. 6.5.**).

Después de haber diseñado el circuito, se cambia la resistencia de 49,9  $\Omega$  por su encapsulado, que será el SMD 0805.

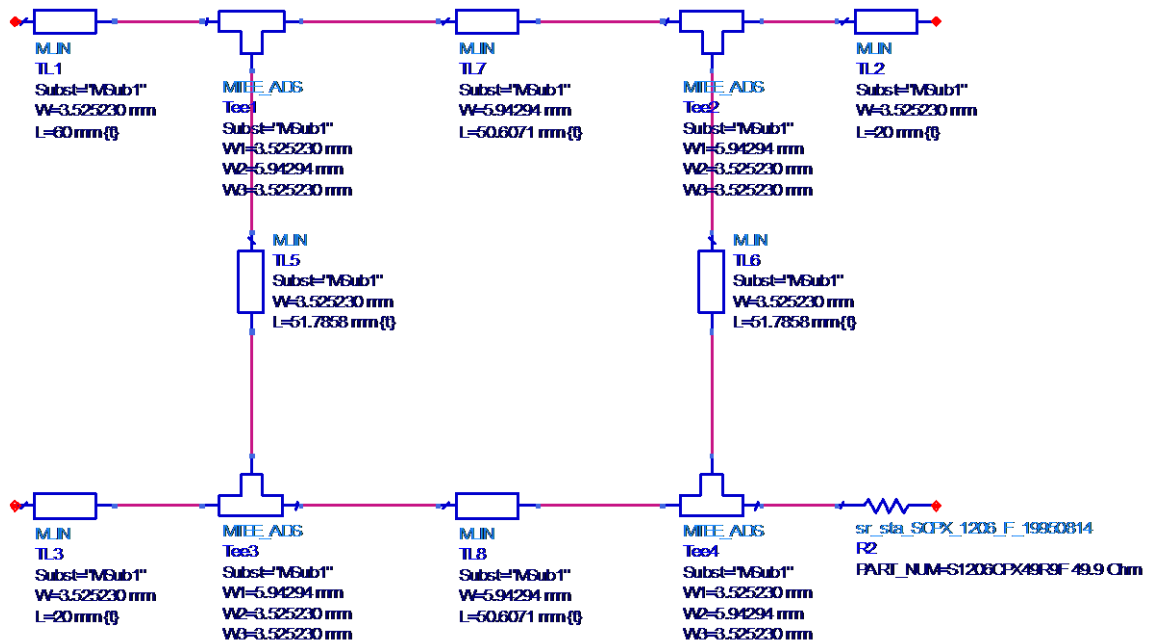


Fig. 6.5. Diseño ADS *Layout* combinador Híbrido 90°

Por último, tal y como se comenta en el capítulo 4, se irá a la barra de herramientas y se buscará la pestaña “*Layout/Generate-updateLayout...*”. Aparecerán unos menús y se aceptarán para poder obtener el *layout*.

El siguiente paso será reordenar los componentes de la forma deseada, y en este caso se ha colocado una línea de transmisión de 40 mm al lado de la TL3, simplemente para que quede bien encuadrado y así poder colocar los terminales SMA.

Se dejará el espacio suficiente para colocar la resistencia, se puede hacer la prueba cogiendo el encapsulado de la resistencia.

Se crea un plano de masa que ha de estar unido entre las dos capas mediante varios agujeros “*hole*” cuyo radio es de 0,425 mm para poder colocar los remaches, para hacer buena comunicación.

Para terminar se cierra el *layout* con una *polyline*, para ello se usa la herramienta “*insert polyline*”.

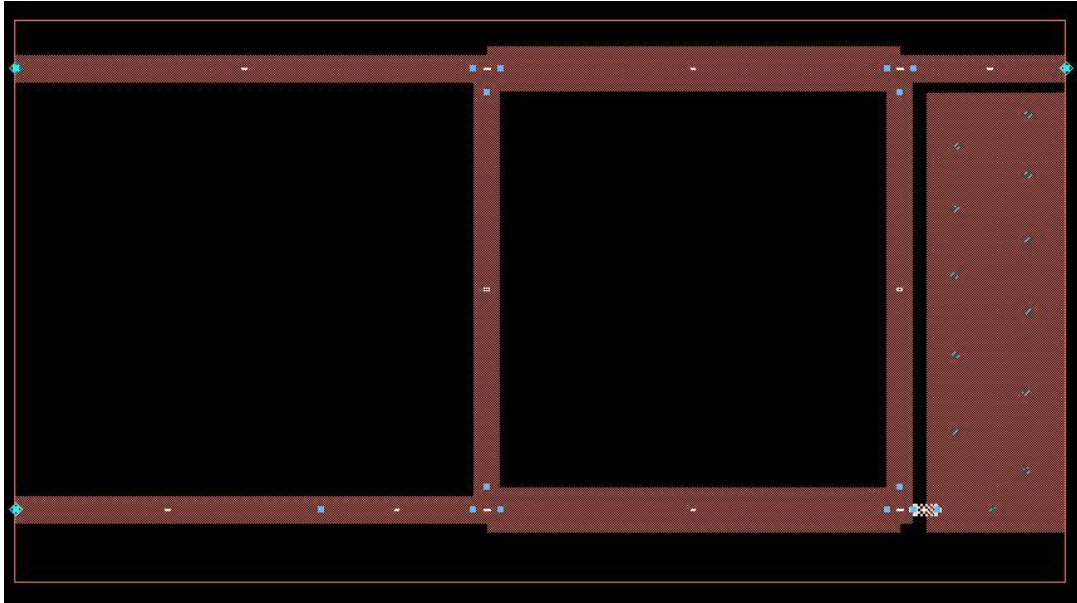


Fig. 6.6. *Layout* combinador Híbrido 90°

## 6.2. Wilkinson

### 6.2.1. Diseño Calculado

Este diseño está basado en el artículo “Divisor de Potencia de Wilkinson” de Christian Campoverde y Antonio Lara, Universidad Técnica Particular de Loja. Las dimensiones de las líneas se calculan a partir del simulador *LineCalc*, citado anteriormente. Como se puede ver en la explicación de los parámetros, las líneas TL1 y TL2 son de  $\sqrt{2} Z_0$  y las demás de  $Z_0$ . Y el elemento resistivo  $2 Z_0$ . Donde  $Z_0$  es de  $50 \Omega$ , impedancia característica del circuito. A continuación se puede ver el circuito Wilkinson con los valores encontrados inicialmente.

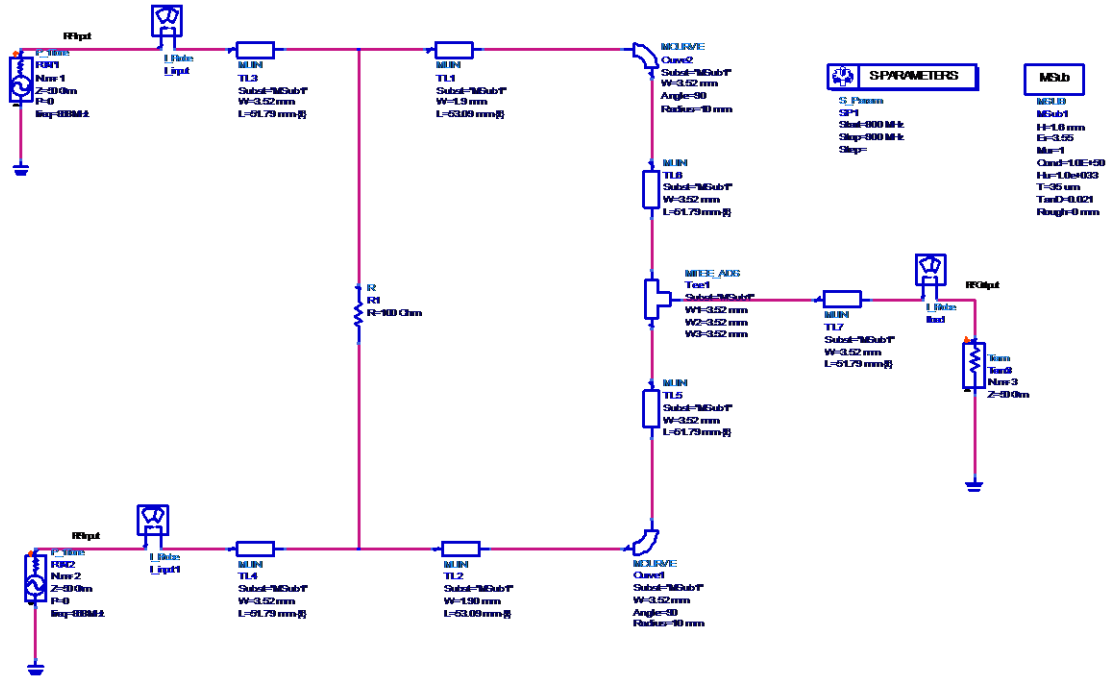


Fig.6.7. Diseño ADS combinator Wilkinson

Al ejecutar la simulación se ve el valor de los parámetros:

m1 freq=868.0MHz S(3,2)=0.559 / -23.938	m2 freq=868.0MHz S(3,1)=0.559 / -23.938	m3 freq=868.0MHz S(1,1)=0.160 / -158.139	m4 freq=868.0MHz S(2,2)=0.160 / -158.139
-----------------------------------------------	-----------------------------------------------	------------------------------------------------	------------------------------------------------

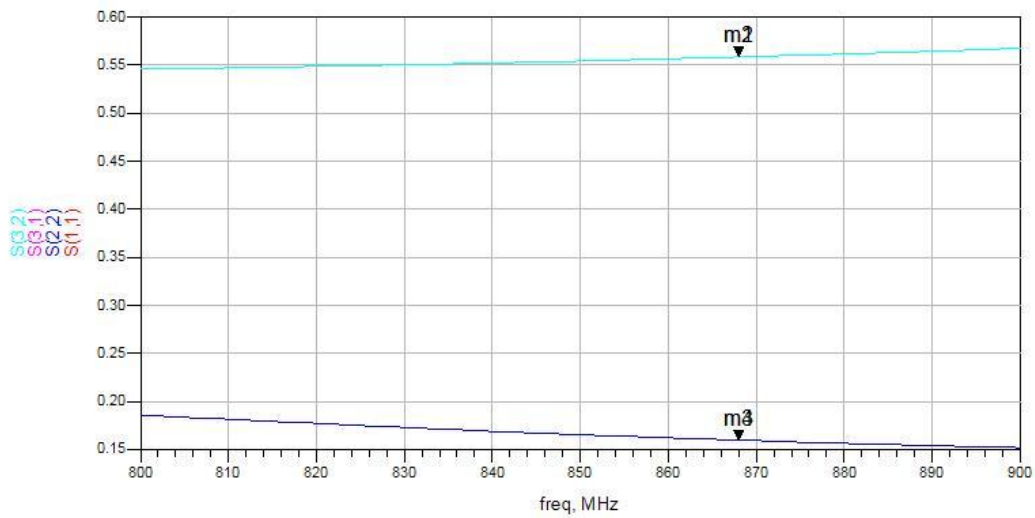


Fig.6.8. Parámetros S combinator Wilkinson

En el caso de las pérdidas de retorno lo que interesa en lineal es que se aproxime a 0 (1dB), que son los parámetros  $S_{11}$  y  $S_{22}$ , en cambio para la ganancia, en lineal interesa a 1,  $S_{31}$  y  $S_{32}$ . En el resultado anterior se ve que los parámetros de pérdidas son cercanos a las condiciones buenas, y la ganancia también es bastante buena aunque es lo que se intenta mejorar en el siguiente apartado.



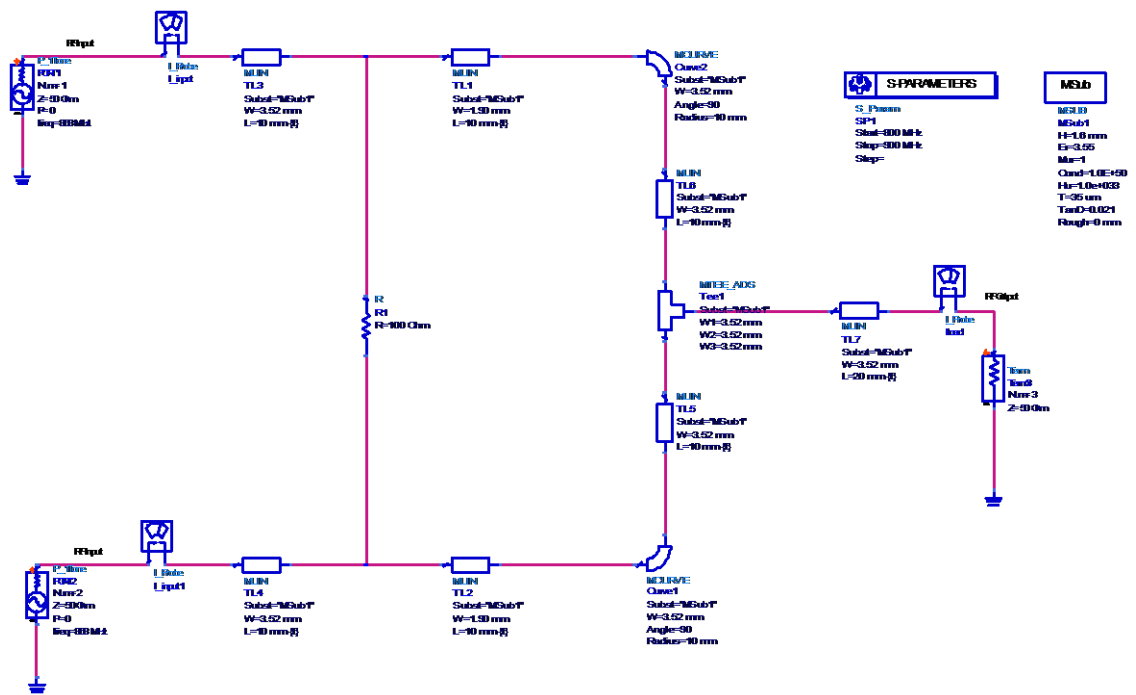


Fig.6.9. Diseño ADS Tunning combinator Wilkinson

### 6.2.2. Diseño con Tunning

Se utilizará la función de *tunning* del ADS para ajustar el valor de los componentes en tiempo real después de haber simulado el circuito. El objetivo es mejorar las pérdidas y la ganancia para que se acerquen a los valores ideales. Haciendo *tunning* se va variando la longitud de las líneas de transmisión (L) hasta conseguir unos buenos valores de parámetros S.

Estos son los valores de parámetro S que se han conseguido haciendo *tunning*:

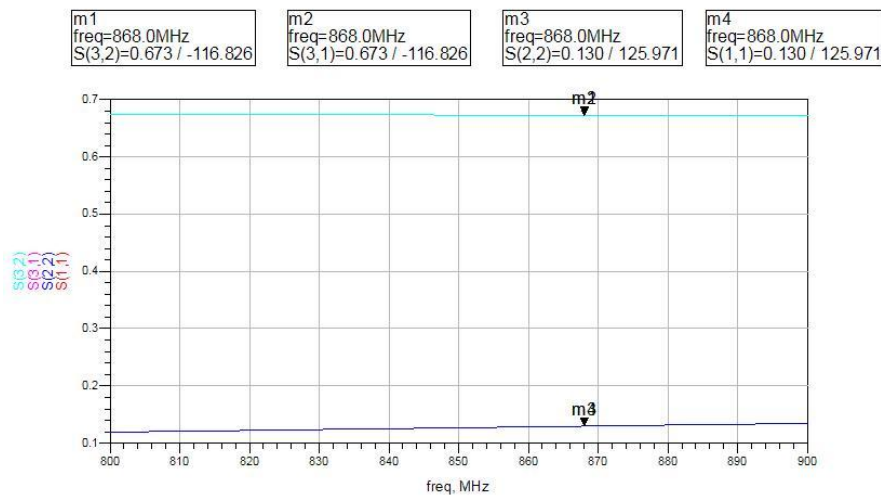


Fig.6.10. Parámetros S Tunning combinator Wilkinson

Como se puede observar en la imagen se ha conseguido una pequeña mejora en la ganancia y las pérdidas, por lo tanto, una mejoría en la eficiencia del circuito.

### 6.2.3. Diseño Comercial

Cuando ya se han conseguido los mejores valores con el *tunning* se procede a buscar los valores comerciales de los elementos pasivos. En este caso la resistencia.

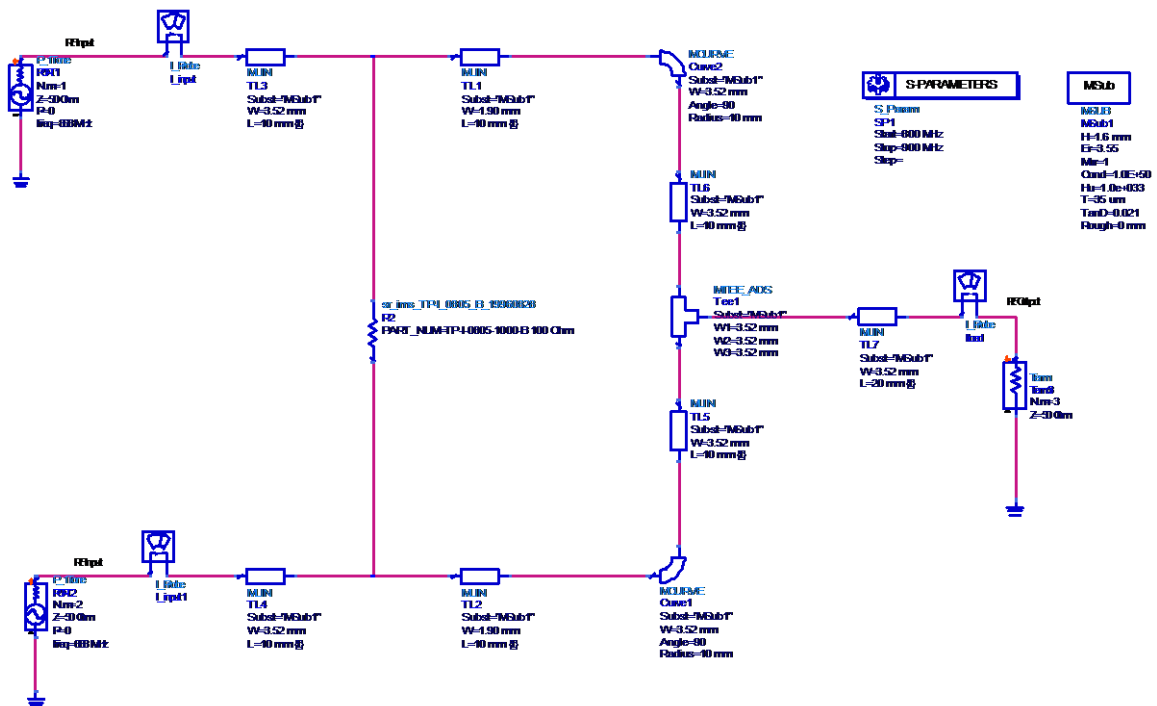
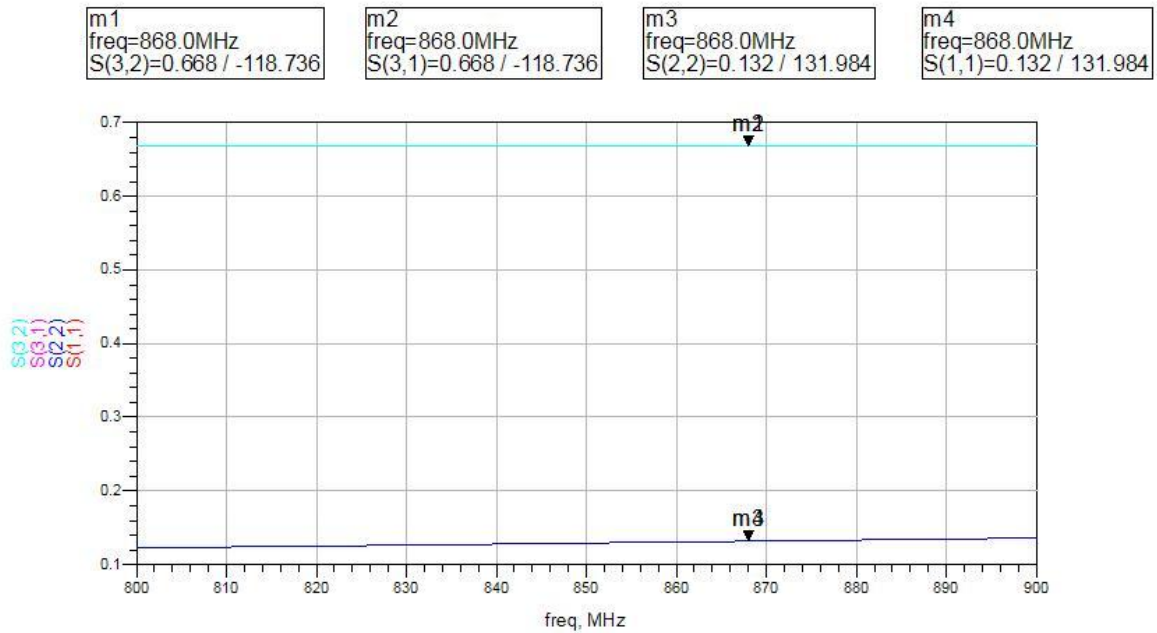


Fig.6.11. Diseño ADS Comercial combinador Wilkinson

Como se puede observar si se colocan elementos comerciales, las pérdidas disminuyen, esto es debido a que los elementos reales tienen pérdidas.



**Fig.6.12.** Parámetros S Comercial combinador Wilkinson

Por último, se muestra la tabla de los valores finales encontrados con el *tunning*, así como los valores reales que se han implementado.

**Tabla 6.2.** Componentes comerciales

Componentes	ADS	Comerciales
TL1= TL2	W= 1,90 mm L= 10 mm	W= 1,90 mm L= 10 mm
TL3= TL4= TL5= TL6	W= 3,52 mm L= 10 mm	W= 3,52 mm L= 10 mm
TL7	W= 3,52 mm L= 20 mm	W= 3,52 mm L= 20 mm
Curve1= Curve2	W1= 3,52 mm ANG= 90° RAD=10 mm	W1= 3,52 mm ANG= 90° RAD=10 mm
Tee1	W1= 3,52 mm W2= 3,52 mm W3= 3,52 mm	W1= 3,52 mm W2= 3,52 mm W3= 3,52 mm
R	100 Ω	100 Ω

#### 6.2.4. Diseño *Layout*

Una vez obtenidos los mejores parámetros S y como se ha comentado anteriormente, se genera el *layout*.

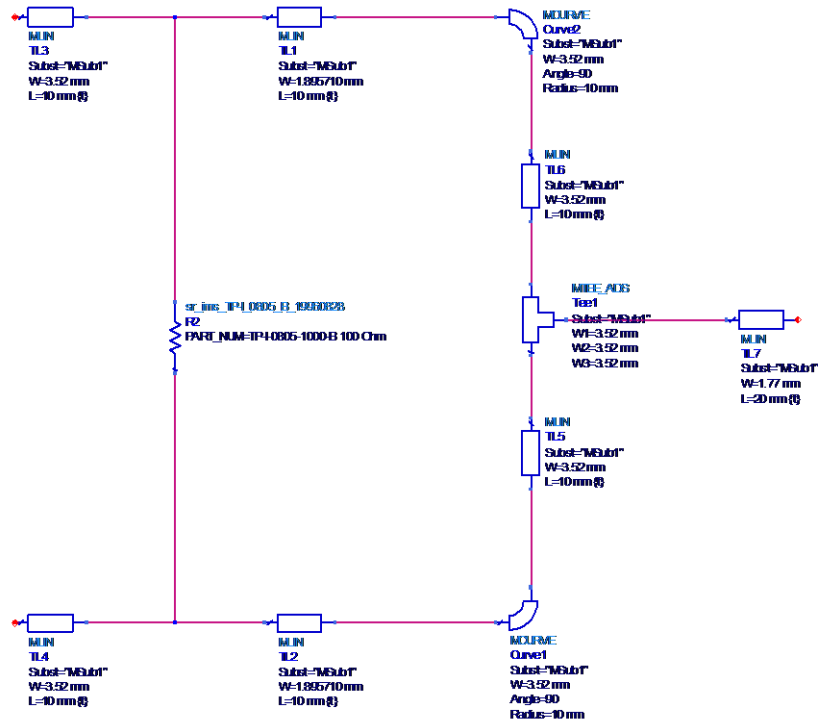


Fig.6.13. Diseño ADS *Layout* combinador Wilkinson

El siguiente paso es generar los *gerbers* como se ha explicado anteriormente.

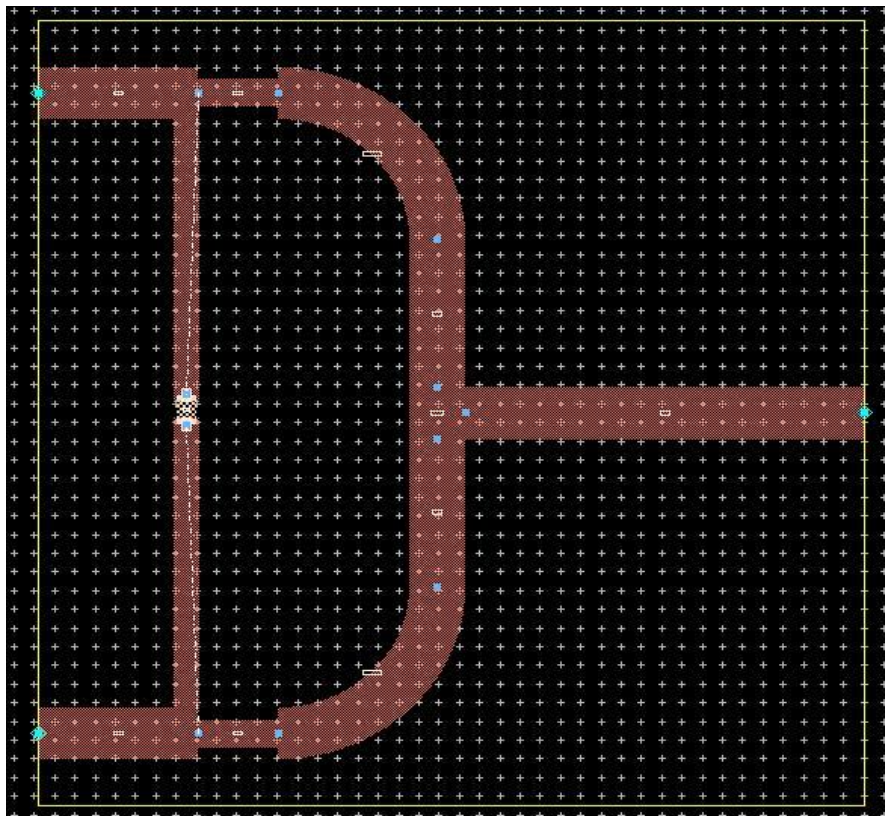


Fig.6.14. *Layout* combinador Wilkinson

### 6.3. Chireix

#### 6.3.1. Diseño Calculado

El combinador Chireix viene dado por dos elementos reactivos seguidos de dos líneas de transmisión  $\lambda/4$ . Los valores de las líneas se han conseguido con la herramienta mencionada anteriormente (*LineCalc*). Los valores de los elementos reactivos vienen dados por las fórmulas mencionadas en el apartado 5.3.

A continuación, se observa el circuito Chireix con los valores encontrados inicialmente:

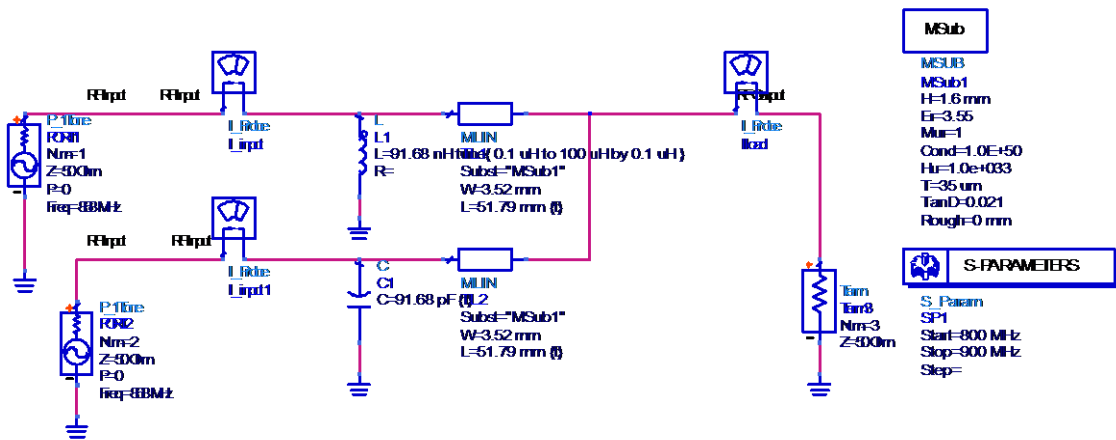


Fig.6.15. Diseño ADS combinador Chireix

Al ejecutar la simulación se obtienen los siguientes valores para los parámetros:

m5 freq=868.0MHz S(3,2)=0.040 / -179.293	m6 freq=868.0MHz S(3,1)=0.977 / -85.986	m7 freq=868.0MHz S(1,1)=0.042 / 80.155	m8 freq=868.0MHz S(2,2)=0.998 / -175.416
------------------------------------------------	-----------------------------------------------	----------------------------------------------	------------------------------------------------

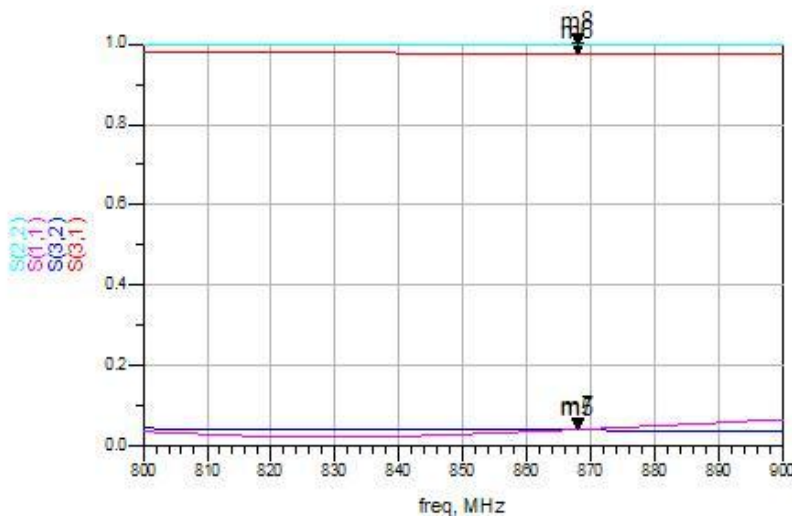


Fig.6.16. Parámetros S combinador Chireix

En el caso de las pérdidas de retorno lo que interesa en lineal es que se aproxime a 0 (1dB), que son los parámetros  $S_{11}$  y  $S_{22}$ , en cambio para la ganancia, en lineal nos interesa a 1,  $S_{31}$  y  $S_{32}$ . En el resultado se observa cómo se debe mejorar ambas características, dado que los resultados son buenos únicamente para el puerto 1, ya que en el puerto 2 hay poca ganancia y muchas pérdidas.

### 6.3.2. Diseño con *Tunning*

Con la función *tunning* se ajustan los valores de los componentes en tiempo real después de haber simulado el circuito. El objetivo es conseguir que el combinador mezcle las señales sin perder ganancia ni aumentar las pérdidas. Se varía la longitud de las líneas de transmisión (L) así como los componentes reactivos hasta conseguir los mejores parámetros S. A continuación se observa el resultado conseguido con la herramienta *tunning*:

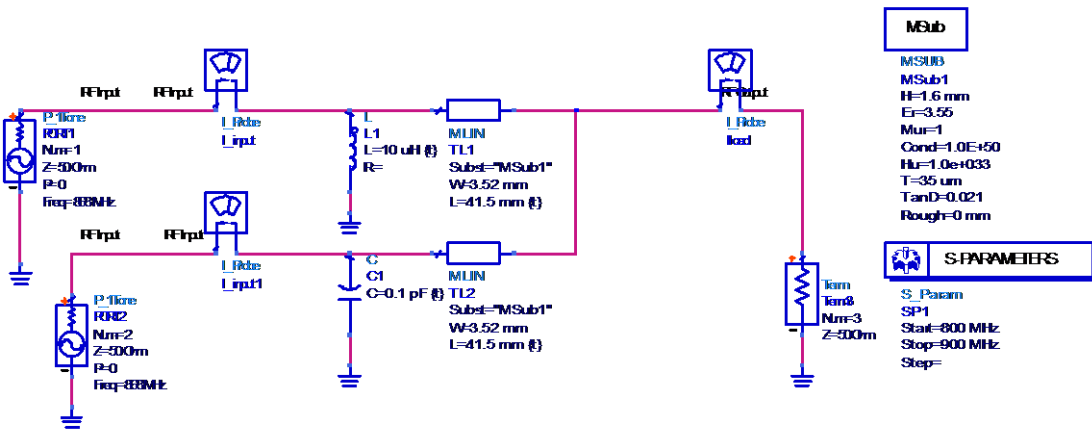


Fig.6.17. Diseño ADS *Tunning* combinador Chireix

Los parámetros S obtenidos son:

m5 freq=868.0MHz S(3,2)=0.660 / -72.963	m6 freq=868.0MHz S(3,1)=0.655 / -71.501	m7 freq=868.0MHz S(1,1)=0.334 / 35.640	m8 freq=868.0MHz S(2,2)=0.323 / 32.633
-----------------------------------------------	-----------------------------------------------	----------------------------------------------	----------------------------------------------

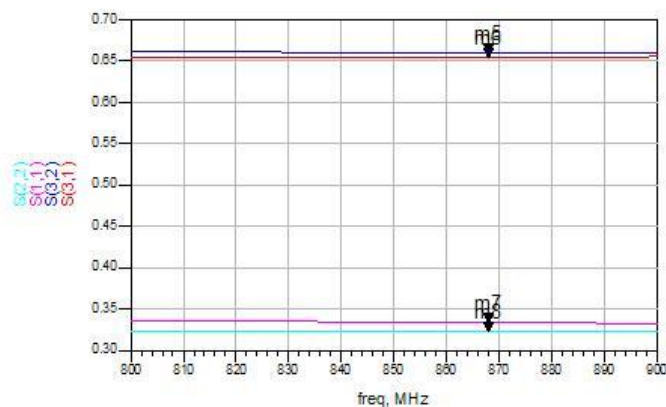


Fig.6.18. Parámetros S *Tunning* combinador Chireix

En este caso se observa una mejora importante en el puerto 2, con un  $S_{22}$  y  $S_{32}$  correctos, dado que se acercan a 0 y 1 lineales respectivamente. A su vez los parámetros  $S_{31}$  y  $S_{11}$  se mantienen.

### 6.3.3. Diseño Comercial

La herramienta *tunning* ha permitido acercar los parámetros S a su valor ideal pero los valores numéricos conseguidos están lejos de ser valores comerciales. Para ello es importante volver a realizar un ajuste de los componentes reactivos, de modo que sean componentes comerciales. De esta forma, se consigue acercar la simulación lo máximo posible a la práctica real que se realice más adelante. El circuito del combinador Chireix queda finalmente así:

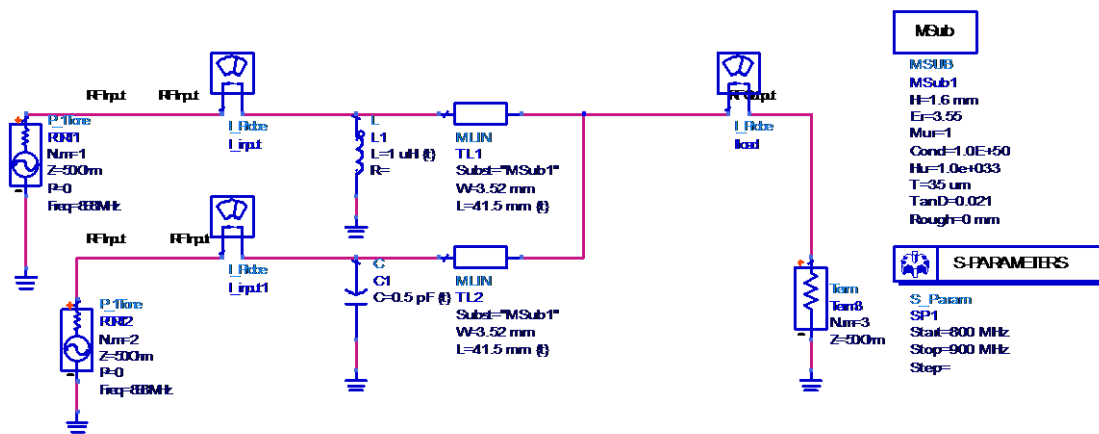


Fig.6.19. Diseño ADS Comercial combinador Chireix

La simulación resultante de los parámetros S es:

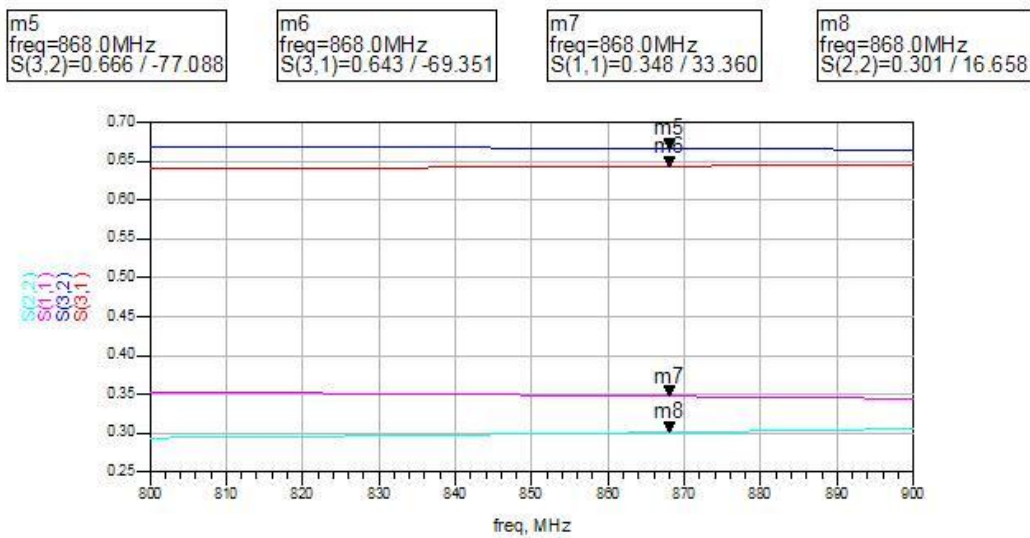


Fig.6.20. Parámetros S Comercial combinador Chireix

Como se observa ambos canales son similares. Estos valores son correctos para un combinador que no genere demasiadas pérdidas y que mantenga la ganancia de las señales a mezclar.

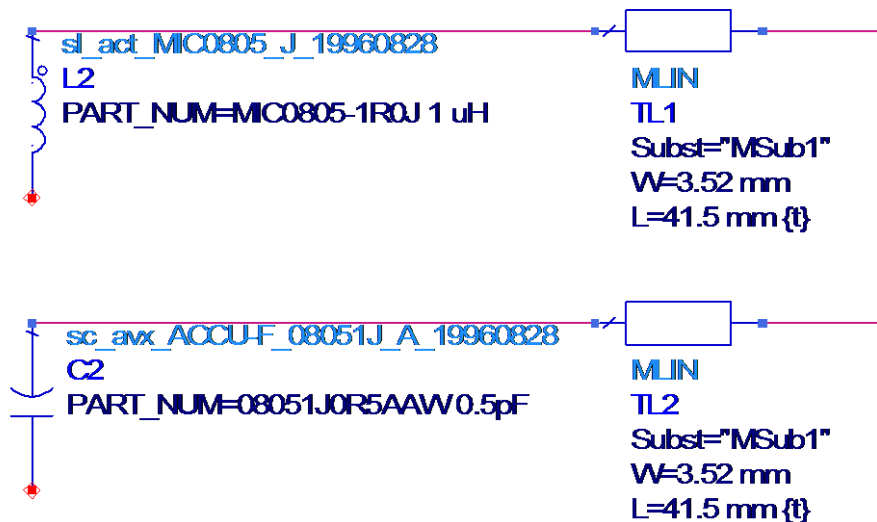
Por último, se muestra la tabla de los valores finales encontrados con el *tunning*, así como los valores reales que se han implementado.

**Tabla 6.3.** Componentes comerciales

Componentes	ADS	Comerciales
L	10 $\mu$ H	1 $\mu$ H
C	0,1 pF	0,5 pF
TL1= TL2	W= 3,52 mm L= 41,5 mm	W= 3,52 mm L= 41,5 mm

### 6.3.4. Diseño *Layout*

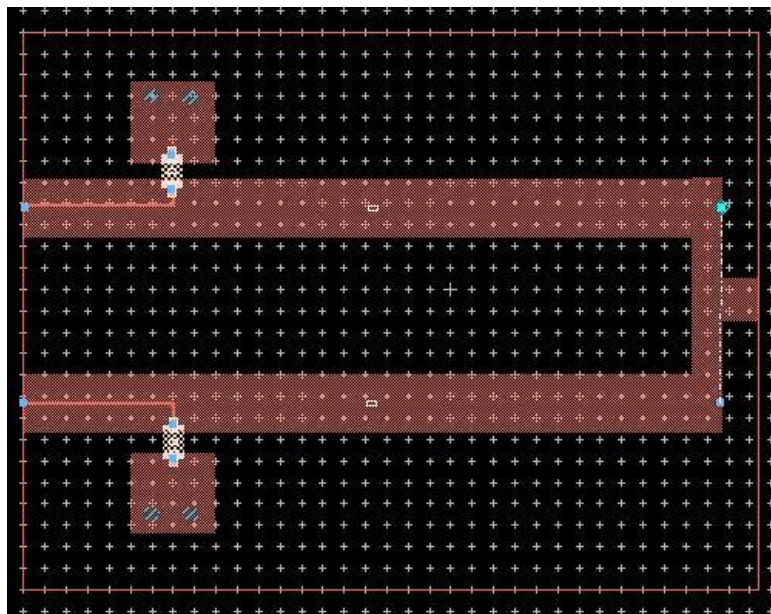
Una vez obtenidos los parámetros S con los valores comerciales, y tal y como se comenta anteriormente, se genera el *layout*. Antes, se especifica el valor de los componentes de encapsulado SMD 0805.



**Fig.6.21.** Diseño ADS *Layout* combinador Chireix



El *layout* obtenido se observa en la figura siguiente:



**Fig.6.22.** *Layout* combinador Chireix

## CAPÍTULO 7. AMPLIFICADOR LINC Y COMBINADORES

En este apartado se puede observar la unión entre el amplificador clase E y los tres combinadores que se han analizado: Híbrido 90°, Wilkinson y Chireix. Para los tres posibles montajes se ha calculado con el ADS la ganancia, la eficiencia y la PAE.

### 7.1. LINC + Híbrido 90°

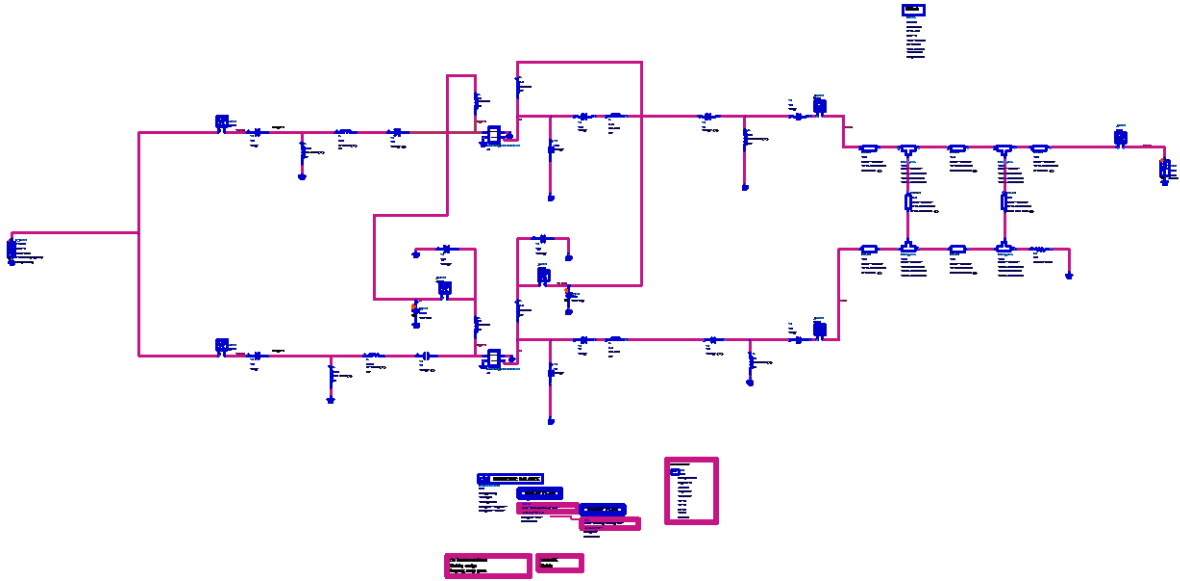


Fig. 7.1. Esquema del circuito LINC + Híbrido 90°

#### 7.1.1. Simulación

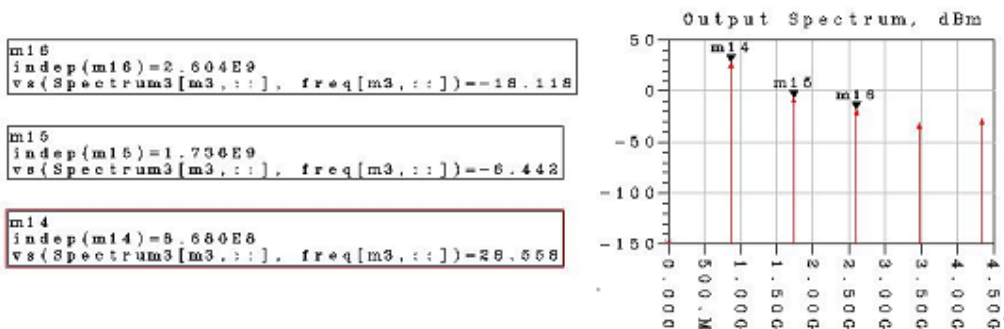
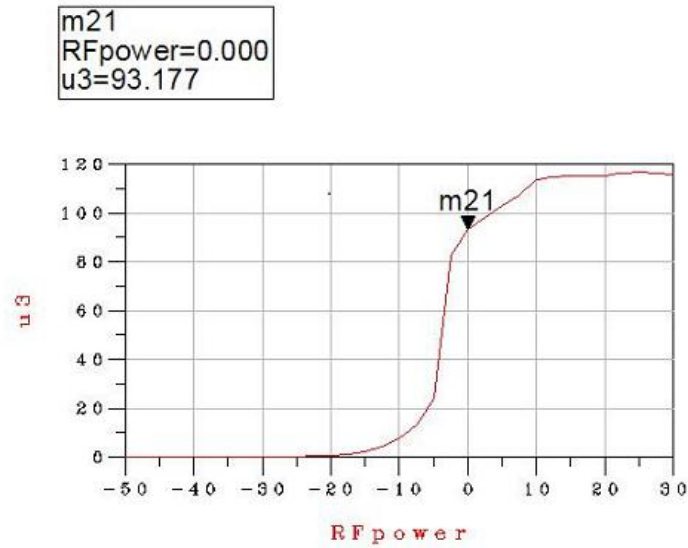


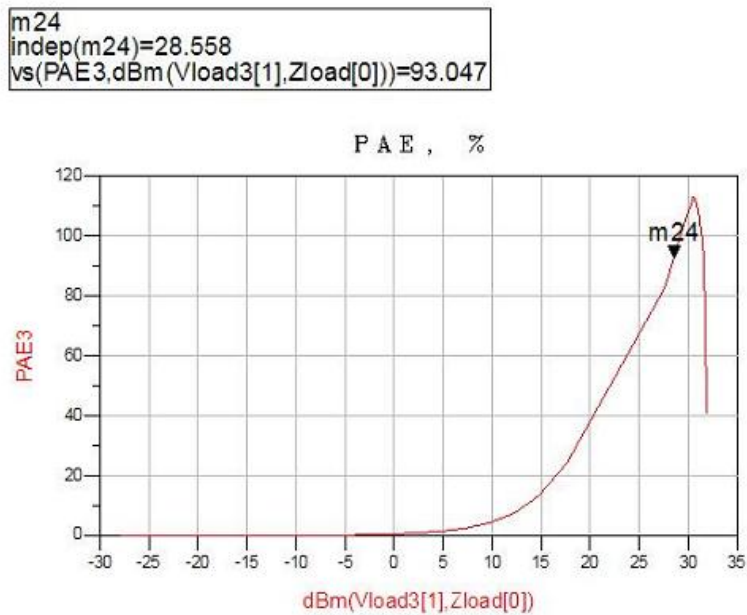
Fig. 7.2. Espectro de salida LINC + Híbrido 90°

Se puede observar como el primer armónico, a la frecuencia de 868 MHz, es de 28,568 dBm y una diferencia entre el segundo y el tercer armónico de 35,00 y 46,67 dB respectivamente.



**Fig. 7.3.** Eficiencia LINC + Híbrido 90°

En la figura (**Fig. 7.3**) se puede ver la simulación de la eficiencia, para una potencia de entrada de 0 dBm se obtiene una eficiencia de  $\mu = 93,177\%$ .



**Fig. 7.4.** PAE LINC + Híbrido 90°

En la figura (**Fig. 7.4**) se presenta la simulación de la PAE, para una potencia de entrada de 0 dBm se obtiene una potencia de salida de 28,558 dBm y una PAE = 93,047 %.

## 7.2. LINC + Wilkinson

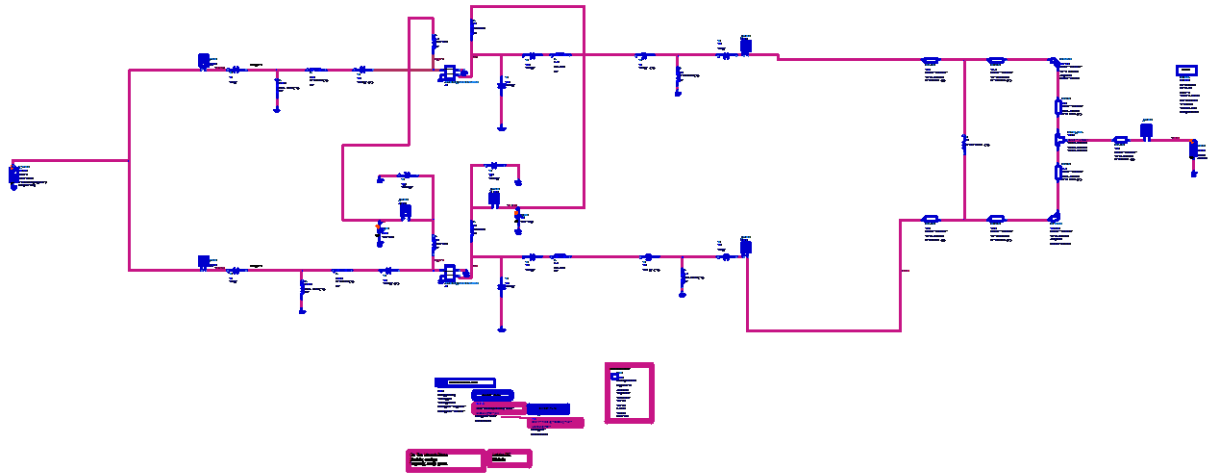


Fig. 7.5. Esquema del circuito LINC + Wilkinson

### 7.2.1. Simulación

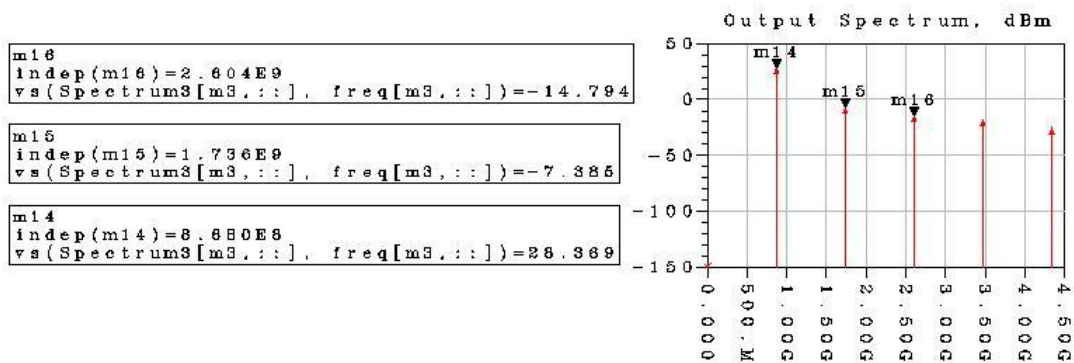
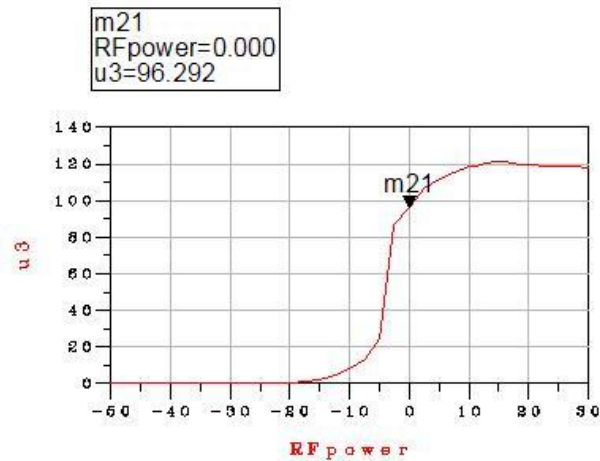


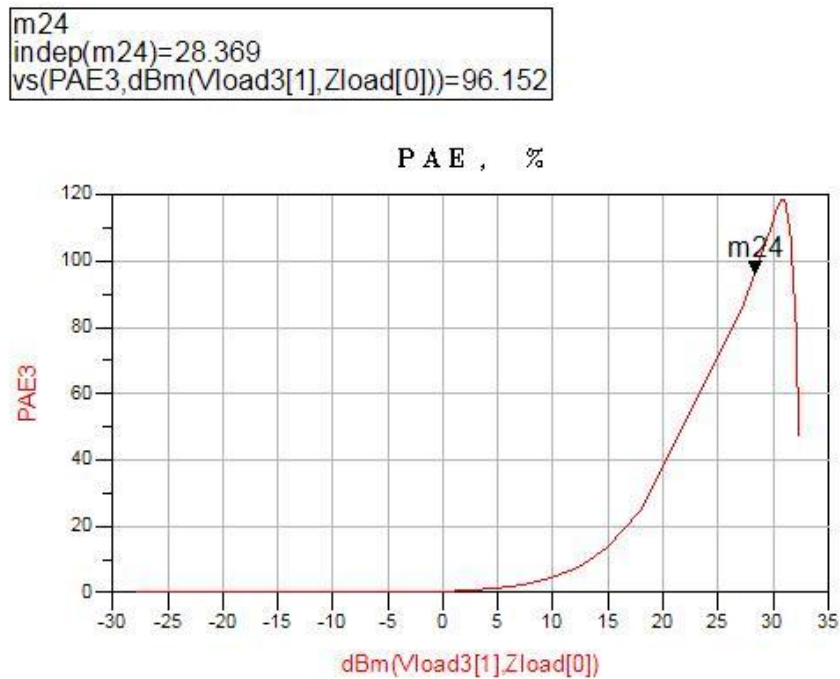
Fig. 7.6. Espectro de salida LINC + Wilkinson

Se observa como el primer armónico, a la frecuencia de 868 MHz, es de 28,369 dBm y una diferencia con el segundo y el tercer armónico de 35,754 y 43,163 dB respectivamente.



**Fig. 7.7.** Eficiencia LINC + Wilkinson

En la figura (**Fig. 7.7**) se puede ver la simulación de la eficiencia, para una potencia de entrada de 0 dBm obtenemos una eficiencia de  $\mu = 96.292$  %.



**Fig. 7.8.** PAE LINC + Wilkinson

En la figura (**Fig. 7.8**) se presenta la simulación de la PAE, para una potencia de entrada de 0 dBm se obtiene una potencia de salida de 28,369 dBm y una PAE= 96,152 %.

### 7.3. LINC + Chireix

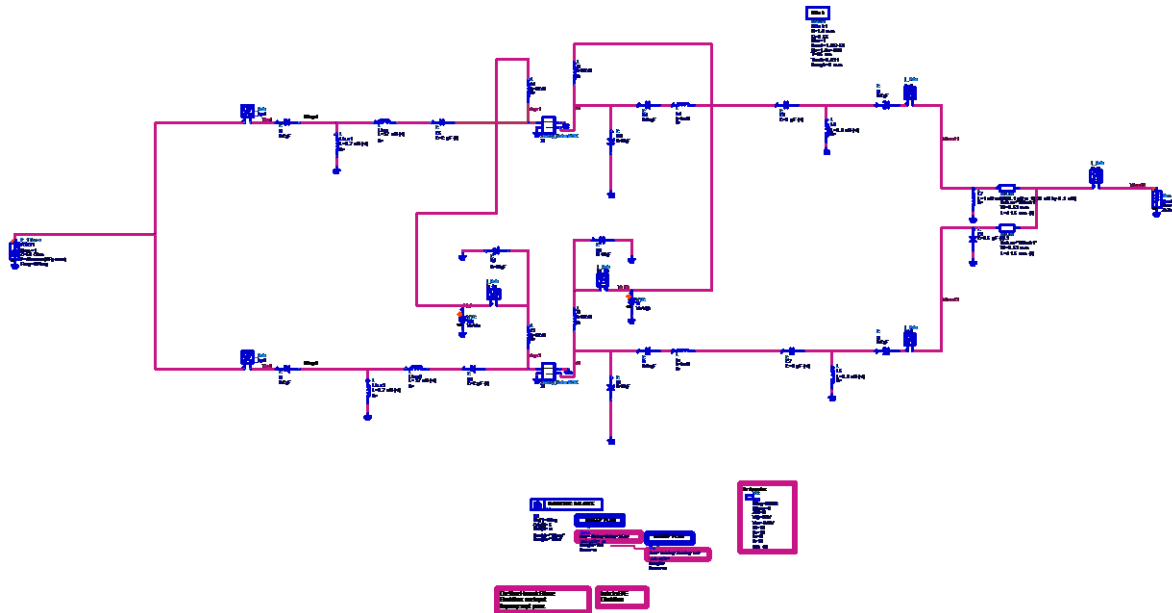


Fig. 7.9. Esquema del circuito LINC + Chireix

#### 7.3.1. Simulación

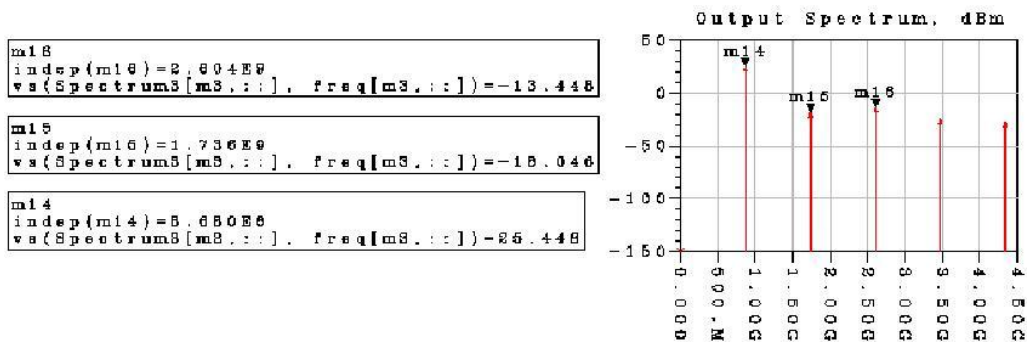
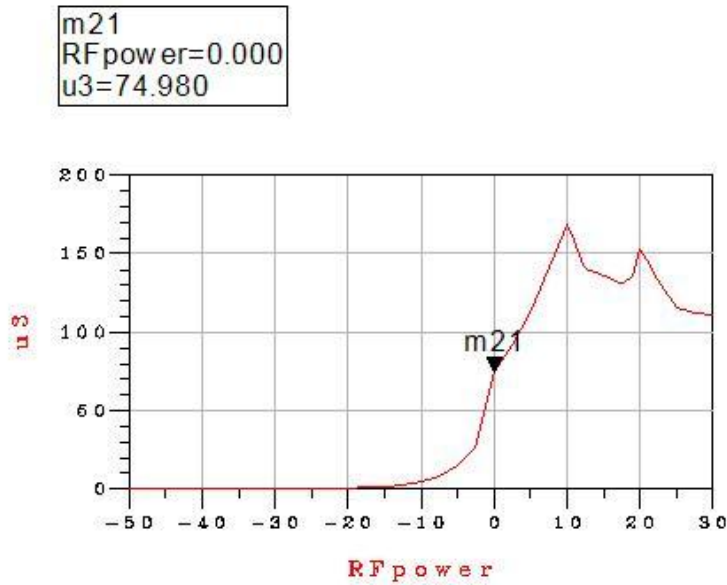


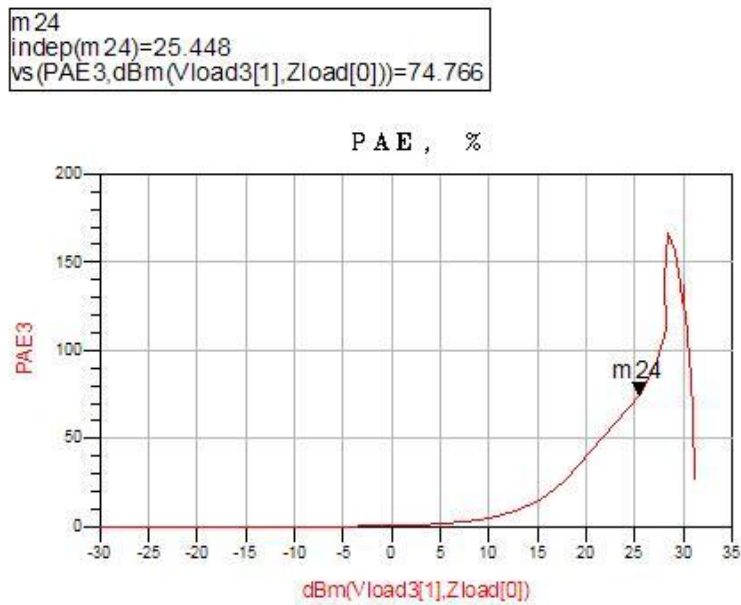
Fig. 7.10. Espectro de salida LINC + Chireix

Se puede observar como el primer armónico, a la frecuencia de 868 MHz, es de 26,448 dBm y una diferencia con el segundo y el tercer armónico de 43,494 y 38,896 dB respectivamente.



**Fig. 7.11.** Eficiencia LINC + Chireix

En la figura (**Fig. 7.11**) se puede ver la simulación de la eficiencia, para una potencia de entrada de 0 dBm se obtiene una eficiencia de  $\mu = 74.980 \%$ .



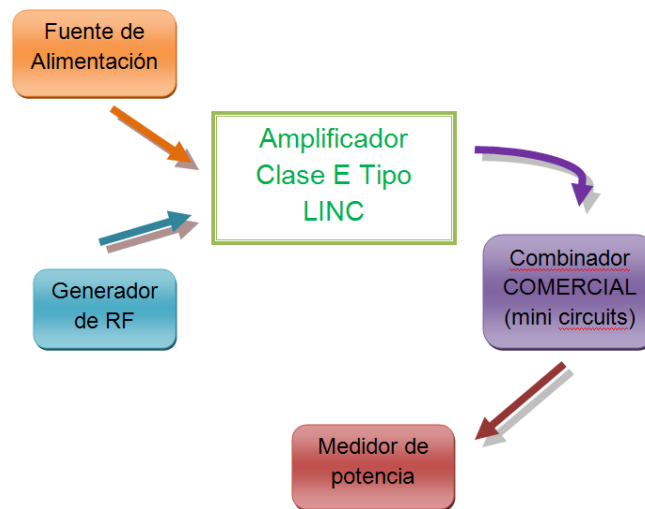
**Fig. 7.12.** PAE LINC + Chireix

En la figura (**Fig. 7.12**) se presenta la simulación de la PAE, para una potencia de entrada de 0 dBm se obtiene una potencia de salida de 25,448 dBm y una PAE= 74,766 %.

## CAPÍTULO 8. PRUEBAS DE LABORATORIO: AMPLIFICADOR

Primero de todo y antes de analizar los resultados experimentales, es importante tener en cuenta con qué aparatos de laboratorio se ha trabajado, así como tener claro que montaje se ha realizado y que limitaciones hay que tener en cuenta para no dañar nunca ni los aparatos de medida ni el propio circuito a medir.

En el laboratorio se ha trabajado con diferentes aparatos de medición: fuentes de alimentación para polarizar los amplificadores, generador de funciones para simular una señal de entrada a diferentes rangos de potencia y el medidor de potencia para medir a diferentes frecuencias.



**Fig. 8.1.** Diagrama de bloques del amplificador



**Fig. 8.2.** Medidor de potencia

Antes de realizar ningún cálculo hay que tener en cuenta algunos aspectos para no dañar el circuito, ni los aparatos de medición usados:

- 1) Conectar la masa común entre las dos fuentes de continua.
- 2) Conectar el voltaje negativo VGS.
- 3) Finalmente conectar el voltaje positivo VDS.
- 4) Utilizar atenuadores de 30 dB para no dañar los equipos de medición.



Para la desconexión se seguirán los mismos pasos pero a la inversa.

5) La intensidad máxima de IDS se fijará en 120 mA para no llegar a la intensidad máxima dada por el *datasheet* de 145 mA.

La ganancia viene representada por la siguiente forma:

$$G(\text{dB}) = P_{\text{out}} - (P_{\text{in}} + \text{att})$$

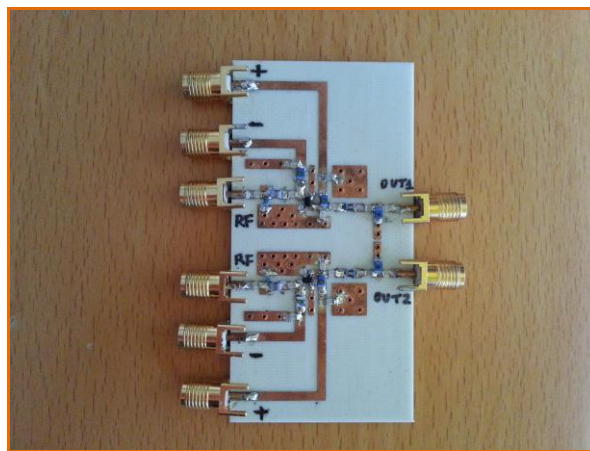
Siendo:

G – La ganancia calculada en dB.

Pin – Potencia a la entrada del amplificador en dBm.

Pout – Potencia a la salida del amplificador en dBm.

Att. – Valor del dispositivo atenuador + atenuación de los cables.



**Fig.8.3.** Amplificador Clase E tipo LINC

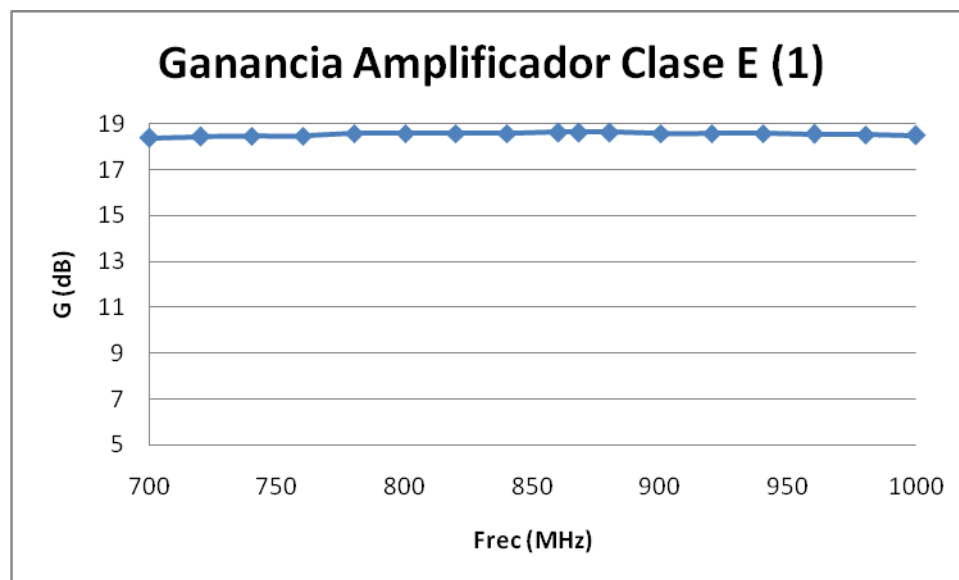
## 8.1. Primer amplificador Clase E

La primera tabla muestra un barrido de frecuencias a una potencia de entrada 0 dBm. Se puede observar como para la frecuencia de trabajo de 868 MHz, se obtiene una ganancia de 18,62 dB. Resultado que podría considerarse como bueno, debido a que las pruebas realizadas con el ADS mostraban una ganancia de 17,014 dB.

**Tabla 8.1.** Respuesta frecuencial primer amplificador Clase E

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
700	0	-11,63	-30	18,37
720	0	-11,55	-30	18,45
740	0	-11,54	-30	18,46
760	0	-11,54	-30	18,46
780	0	-11,43	-30	18,57
800	0	-11,43	-30	18,57
820	0	-11,42	-30	18,58
840	0	-11,42	-30	18,58
860	0	-11,38	-30	18,62
868	0	-11,38	-30	18,62
880	0	-11,38	-30	18,62
900	0	-11,43	-30	18,57
920	0	-11,43	-30	18,57
940	0	-11,42	-30	18,58
960	0	-11,44	-30	18,56
980	0	-11,47	-30	18,53
1000	0	-11,50	-30	18,50

En la siguiente figura se muestra la representación gráfica de la tabla anterior, en la que se puede observar el comportamiento del primer amplificador clase E para diferentes frecuencias. El filtro no se aprecia claramente debido a las pérdidas al usar valores reales, pérdidas de los cables, soldaduras, etc.

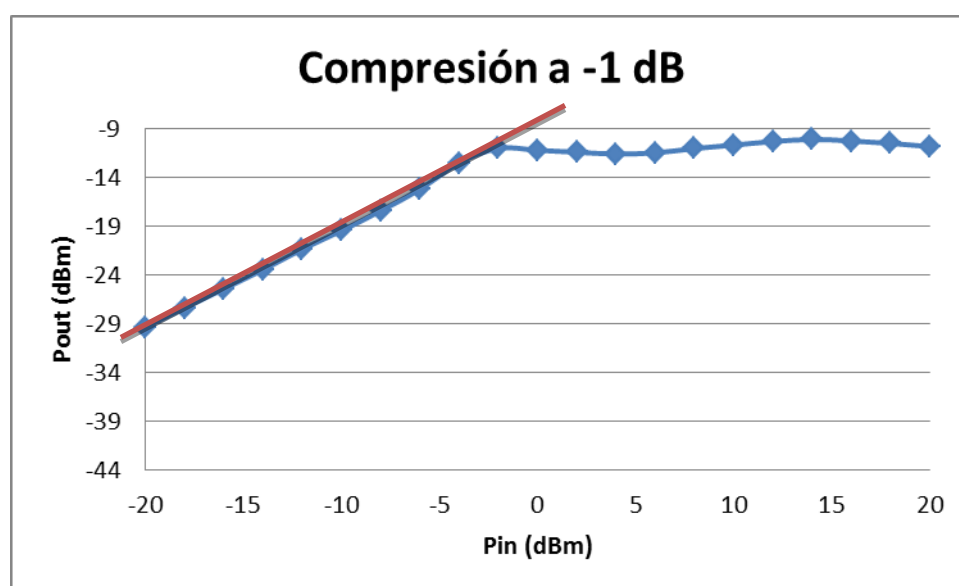
**Fig. 8.4.** Representación respuesta frecuencial primer amplificador Clase E

A continuación, se representa la tabla sobre el comportamiento del amplificador clase E para diferentes entradas de potencia.

**Tabla 8.2.** Respuesta a diferentes señales de entrada del primer amplificador Clase E

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
868	-20	-29,37	-30	20,63
868	-18	-27,35	-30	20,65
868	-16	-25,41	-30	20,59
868	-14	-23,43	-30	20,57
868	-12	-21,32	-30	20,68
868	-10	-19,44	-30	20,56
868	-8	-17,39	-30	20,61
868	-6	-15,18	-30	20,82
868	-4	-12,50	-30	21,50
868	-2	-10,99	-30	21,01
868	0	-11,19	-30	18,81
868	2	-11,39	-30	16,61
868	4	-11,57	-30	14,43
868	6	-11,45	-30	12,55
868	8	-11,01	-30	10,99
868	10	-10,65	-30	9,35
868	12	-10,29	-30	7,71
868	14	-10,08	-30	5,92
868	16	-10,23	-30	3,77
868	18	-10,48	-30	1,52
868	20	-10,81	-30	-0,81

Con los resultados obtenidos anteriormente se puede generar la gráfica del punto de compresión a -1 dB. En este caso se encuentra en -1 dBm.

**Fig. 8.5.** Compresión a -1 dB del primer amplificador Clase E

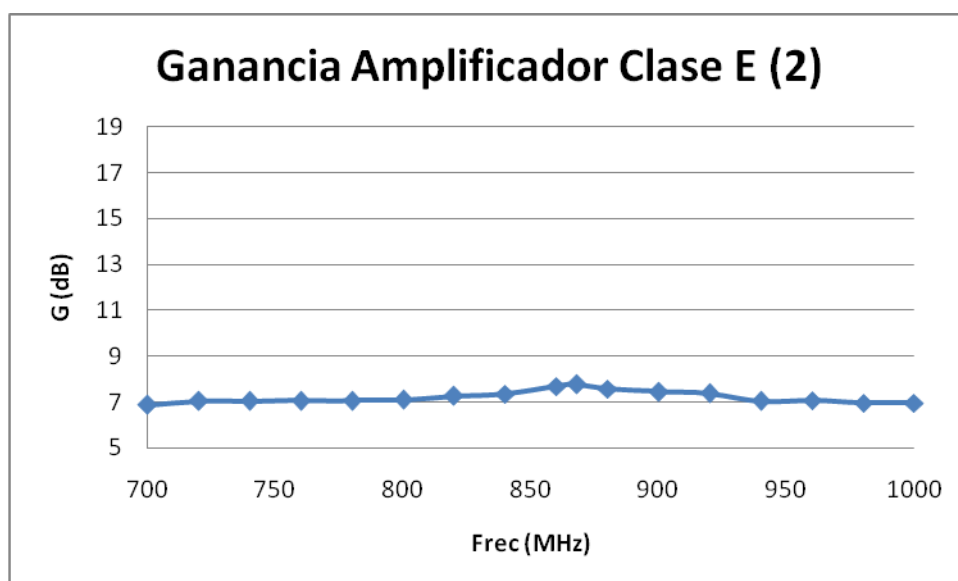
## 8.2. Segundo amplificador Clase E

La primera tabla muestra un barrido de frecuencias a una potencia de entrada 0 dBm. Se puede observar como para la frecuencia de trabajo de 868 MHz, se tiene una ganancia de 7,76 dB. Resultado que podría considerarse no óptimo, debido a que las pruebas realizadas con el ADS mostraban una ganancia de 17,014 dB y la diferencia del resultado esperado al experimental es muy grande. Se ha intentado sustituir los componentes, así como, revisar soldaduras y montaje, para intentar solventar esta diferencia tan grande en la ganancia respecto a los resultados del primer amplificador Clase E. Aún así se puede afirmar que el segundo amplificador está funcionando, sólo que amplifica mucho menos que el primero.

**Tabla 8.3.** Respuesta frecuencial segundo amplificador Clase E

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
700	0	-23,12	-30	6,88
720	0	-22,97	-30	7,03
740	0	-22,97	-30	7,03
760	0	-22,95	-30	7,05
780	0	-22,95	-30	7,05
800	0	-22,91	-30	7,09
820	0	-22,75	-30	7,25
840	0	-22,66	-30	7,34
860	0	-22,32	-30	7,68
<b>868</b>	<b>0</b>	<b>-22,24</b>	<b>-30</b>	<b>7,76</b>
880	0	-22,43	-30	7,57
900	0	-22,56	-30	7,44
920	0	-22,62	-30	7,38
940	0	-22,96	-30	7,04
960	0	-22,94	-30	7,06
980	0	-23,04	-30	6,96
1000	0	-23,05	-30	6,95

En la siguiente figura se muestra la representación gráfica de la tabla anterior, en la que se puede observar el comportamiento del segundo amplificador clase E para diferentes frecuencias. El filtro no se aprecia claramente debido a las pérdidas al usar valores reales, pérdidas de los cables, soldaduras, etc.



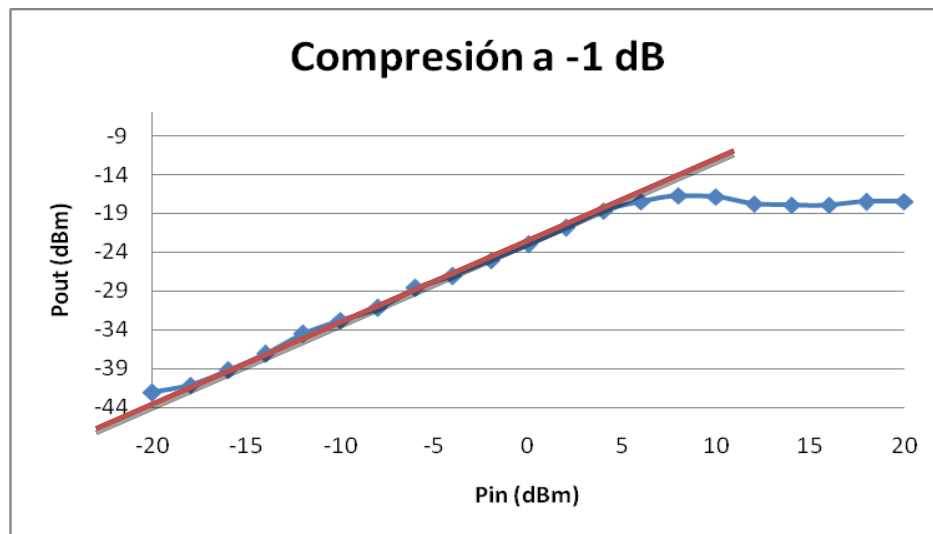
**Fig. 8.6.** Representación respuesta frecuencial segundo amplificador Clase E

A continuación, se representa la tabla sobre el comportamiento del amplificador clase E para diferentes entradas de potencia.

**Tabla 8.4.** Respuesta a diferentes señales de entrada del segundo amplificador Clase E

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
868	-20	-42,07	-30	7,93
868	-18	-41,15	-30	6,85
868	-16	-39,25	-30	6,75
868	-14	-37,14	-30	6,86
868	-12	-34,52	-30	7,48
868	-10	-32,79	-30	7,21
868	-8	-31,17	-30	6,83
868	-6	-28,60	-30	7,40
868	-4	-27,06	-30	6,94
868	-2	-25,05	-30	6,95
868	0	-22,98	-30	7,02
868	2	-20,88	-30	7,12
868	4	-18,69	-30	7,31
868	6	-17,43	-30	6,57
868	8	-16,73	-30	5,27
868	10	-16,87	-30	3,13
868	12	-17,76	-30	0,24
868	14	-17,93	-30	-1,76
868	16	-17,93	-30	-3,93
868	18	-17,50	-30	-5,50
868	20	-17,46	-30	-7,46

Con los resultados obtenidos anteriormente se puede generar la gráfica del punto de compresión a -1 dB. En este caso se encuentra en 7 dBm.



**Fig. 8.7.** Compresión a -1 dB del segundo amplificador Clase E

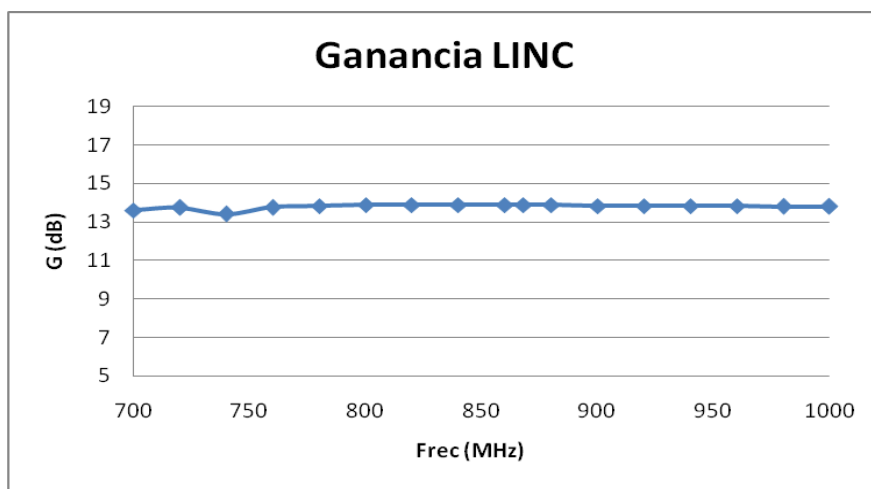
### 8.3. LINC

La siguiente tabla muestra la respuesta del LINC a diferentes frecuencias. En concreto a la frecuencia de trabajo se obtiene una ganancia de 13,89 dB, por lo que se puede considerar el resultado como óptimo, dado que las pruebas simuladas con el ADS daban un valor de 16,347 dB.

**Tabla 8.5.** Respuesta frecuencial LINC

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
700	0	-16,40	-30	13,60
720	0	-16,26	-30	13,74
740	0	-16,60	-30	13,40
760	0	-16,24	-30	13,76
780	0	-16,18	-30	13,82
800	0	-16,11	-30	13,89
820	0	-16,11	-30	13,89
840	0	-16,11	-30	13,89
860	0	-16,11	-30	13,89
<b>868</b>	<b>0</b>	<b>-16,11</b>	<b>-30</b>	<b>13,89</b>
880	0	-16,12	-30	13,88
900	0	-16,17	-30	13,83
920	0	-16,17	-30	13,83
940	0	-16,17	-30	13,83
960	0	-16,17	-30	13,83
980	0	-16,19	-30	13,81
1000	0	-16,19	-30	13,81

Seguidamente se muestra la representación gráfica de la tabla anterior, en la que se puede observar el comportamiento del LINC clase E para diferentes frecuencias. El filtro no se aprecia claramente debido a las pérdidas al usar valores reales, pérdidas de los cables, soldaduras, etc.



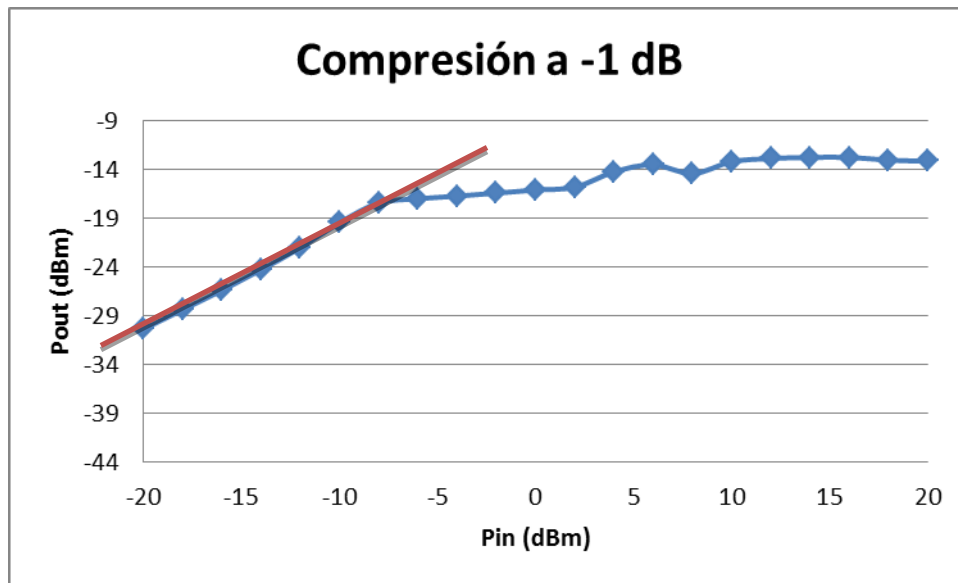
**Fig. 8.8.** Representación respuesta frecuencial LINC

La siguiente tabla muestra el comportamiento del amplificador Clase E para diferentes entradas de potencia.

**Tabla 8.6.** Respuesta a diferentes señales de entrada LINC

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
868	-20	-30,35	-30	19,65
868	-18	-28,35	-30	19,65
868	-16	-26,38	-30	19,62
868	-14	-24,26	-30	19,74
868	-12	-22,00	-30	20,00
868	-10	-19,44	-30	20,56
868	-8	-17,42	-30	20,58
868	-6	-16,98	-30	19,02
868	-4	-16,71	-30	17,29
868	-2	-16,4	-30	15,60
868	0	-16,08	-30	13,92
868	2	-15,79	-30	12,21
868	4	-14,22	-30	11,78
868	6	-13,50	-30	10,50
868	8	-14,40	-30	7,60
868	10	-13,18	-30	6,82
868	12	-12,86	-30	5,14
868	14	-12,74	-30	3,26
868	16	-12,74	-30	1,26
868	18	-13,02	-30	-1,02
868	20	-13,12	-30	-3,12

Con los resultados obtenidos y su posterior representación gráfica, se puede encontrar el punto de compresión a -1 dB, que en este caso se encuentra en -6 dBm.



**Fig. 8.9.** Compresión a -1 dB LINC



## CAPÍTULO 9. PRUEBAS DE LABORATORIO: COMBINADORES

En este capítulo se realiza una comparación entre los tres combinadores diseñados, evaluando los parámetros S de cada uno de ellos.

El diagrama de bloques utilizado para la caracterización de los combinadores se compone de un generador de espectros que mide en dos de los puertos, mientras que en el tercero se coloca una carga de  $50 \Omega$ , para las medidas de ganancia, aislamiento y pérdidas de inserción. Para el cálculo de las pérdidas de retorno, se colocan dos cargas de  $50 \Omega$  en dos de los puertos y en el puerto restante el generador de espectros. Tal y como se ha comentado en el capítulo 8, se debe vigilar de no dañar los equipos de medición utilizados, para ello en este caso se ha utilizado un atenuador de 30 dB en el generador de espectros.



Fig. 9.1. Combinadores diseñados

### 9.1. Híbrido $90^\circ$

El diagrama de bloques para el combinator Híbrido  $90^\circ$  es:

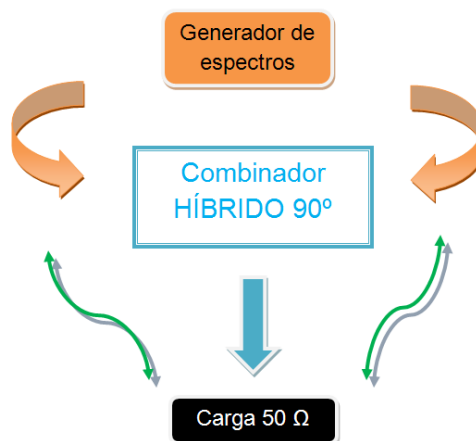


Fig.9.2. Diagrama de bloques del Híbrido  $90^\circ$

Los resultados obtenidos en la caracterización de los parámetros S han sido los siguientes:

**Tabla 9.1.** Caracterización parámetros S Híbrido 90°

Combinador/ Parámetros S (dB)	S <sub>11</sub>	S <sub>12</sub>	S <sub>13</sub>	S <sub>21</sub>	S <sub>22</sub>	S <sub>23</sub>	S <sub>31</sub>	S <sub>32</sub>	S <sub>33</sub>
Híbrido 90°	-21	-28	-4	-27	-17	-5	-4	-4	-21

Se puede observar en la tabla que los parámetros S<sub>11</sub>, S<sub>12</sub>, S<sub>21</sub>, S<sub>22</sub> y S<sub>33</sub> se aproximan a 0, mientras que los parámetros S<sub>13</sub>, S<sub>23</sub>, S<sub>31</sub> y S<sub>32</sub> se aproximan a 1 en lineal.

La matriz experimental encontrada en el laboratorio queda de esta forma:

$$S_H(dB) = \begin{pmatrix} -21 & -28 & -4 \\ -27 & -17 & -5 \\ -4 & -4 & -21 \end{pmatrix}$$

Mientras que los parámetros S mostrados en el ADS, son:

$$S_H(dB) = \begin{pmatrix} -23,585 & -26,706 & -3,732 \\ -26,706 & -28,685 & -3,732 \\ -3,732 & -3,732 & -26,706 \end{pmatrix}$$

Si se comparan los valores mostrados en el ADS con los valores medidos en el laboratorio, se puede observar como efectivamente se cumple lo especificado anteriormente, en las posiciones S<sub>11</sub> y S<sub>22</sub> se obtienen valores cercanos al 0 lineal mientras que en los parámetros S<sub>31</sub> y S<sub>32</sub> se observan valores cercanos al 1 lineal. También se puede decir que la simetría observada en las mediciones calculadas coincide con la simetría esperada en los resultados experimentales, ya que los grupos de valores -S<sub>12</sub>, S<sub>21</sub>-, -S<sub>13</sub>, S<sub>31</sub>- y -S<sub>23</sub>, S<sub>32</sub>- son iguales. Este era el objetivo principal para conseguir una máxima ganancia con pérdidas mínimas.



**Fig. 9.3.** Combinador Híbrido 90°

## 9.2. Wilkinson

El diagrama de bloques para el combinador Wilkinson es:



**Fig. 9.4.** Diagrama de bloques del Wilkinson

Los resultados obtenidos en la caracterización de los parámetros S han sido los siguientes:

**Tabla 9.2.** Caracterización parámetros S Wilkinson

Combinador/ Parámetros S (dB)	S <sub>11</sub>	S <sub>12</sub>	S <sub>13</sub>	S <sub>21</sub>	S <sub>22</sub>	S <sub>23</sub>	S <sub>31</sub>	S <sub>32</sub>	S <sub>33</sub>
Wilkinson	-12	-13	-5	-15	-11	-5	-6	-7	-7

Se puede observar en la tabla que los parámetros S<sub>11</sub>, S<sub>12</sub>, S<sub>21</sub>, S<sub>22</sub> se aproximan a 0, el S<sub>33</sub> debería haberse aproximado más, mientras que los parámetros S<sub>13</sub>, S<sub>23</sub>, S<sub>31</sub> y S<sub>32</sub> se aproximan a 1 en lineal.

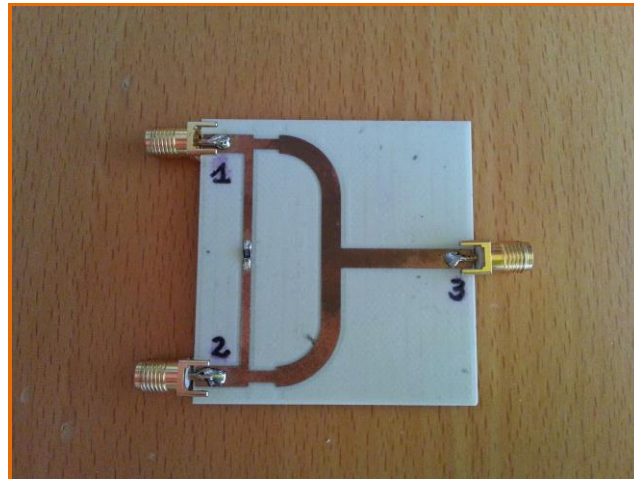
La matriz experimental encontrada en el laboratorio tiene esta forma:

$$S_w(dB) = \begin{pmatrix} -12 & -13 & -5 \\ -15 & -11 & -5 \\ -6 & -7 & -7 \end{pmatrix}$$

Mientras que los parámetros S mostrados en el ADS, son:

$$S_w(dB) = \begin{pmatrix} -17,614 & -13,352 & -3,506 \\ -13,352 & -17,614 & -3,506 \\ -3,506 & -3,506 & -11,216 \end{pmatrix}$$

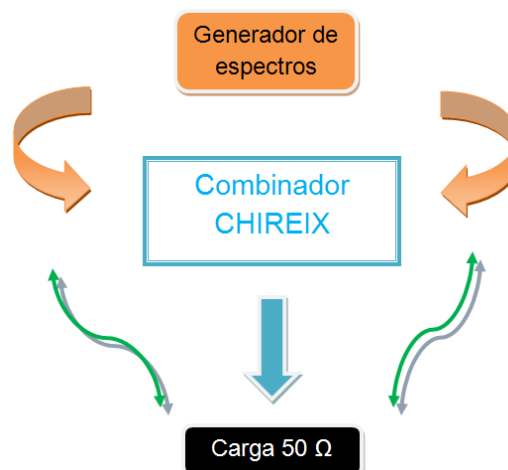
Con las dos matrices completas con los resultados del laboratorio y el ADS, se puede observar como generalmente todos los valores siguen una cierta coherencia con los valores esperados en un inicio. En las posiciones  $S_{11}$  y  $S_{22}$  se obtienen valores cercanos al 0 lineal mientras que en los parámetros  $S_{31}$  y  $S_{32}$  se observan valores cercanos al 1 lineal. Solamente hay un valor, el  $S_{33}$  que difiere un poco del valor teórico esperado, esto puede ser debido a las pérdidas producidas por las soldaduras y los cables utilizados durante las mediciones. También se puede observar en la matriz experimental reciprocidad, con valores casi idénticos para los grupos  $-S_{12}$ ,  $S_{21}$ ,  $-S_{13}$ ,  $S_{31}$  y  $-S_{23}$ ,  $S_{32}$ .



**Fig. 9.5.** Combinador Wilkinson

### 9.3. Chireix

El diagrama de bloques para el combinador Chireix es:



**Fig. 9.6.** Diagrama de bloques del Chireix

Los resultados obtenidos en la caracterización de los parámetros S han sido los siguientes:

**Tabla 9.3.** Caracterización parámetros S Chireix

Combinador/ Parámetros S (dB)	S <sub>11</sub>	S <sub>12</sub>	S <sub>13</sub>	S <sub>21</sub>	S <sub>22</sub>	S <sub>23</sub>	S <sub>31</sub>	S <sub>32</sub>	S <sub>33</sub>
Chireix	-9	-40	-5	-26	-12	-4	-5	-4	-9

Se puede observar en la tabla que los parámetros S<sub>11</sub>, S<sub>12</sub>, S<sub>21</sub>, S<sub>22</sub> y S<sub>33</sub> se aproximan a 0, mientras que los parámetros S<sub>13</sub>, S<sub>23</sub>, S<sub>31</sub> y S<sub>32</sub> se aproximan a 1 en lineal.

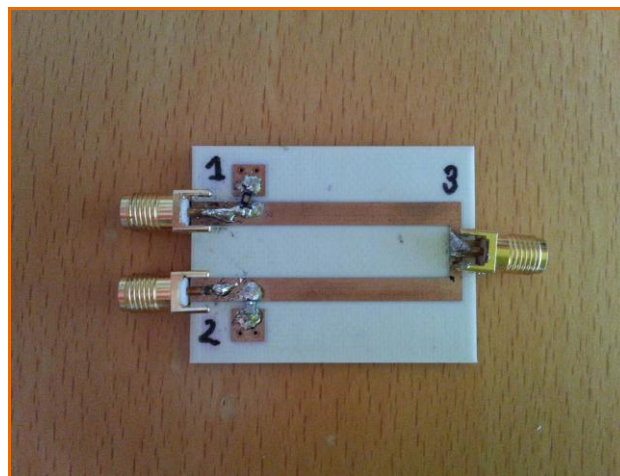
La matriz experimental encontrada en el laboratorio queda de esta forma:

$$S_c(dB) = \begin{pmatrix} -9 & -40 & -5 \\ -26 & -12 & -4 \\ -5 & -4 & -9 \end{pmatrix}$$

Mientras que los parámetros S mostrados en el ADS, son:

$$S_c(dB) = \begin{pmatrix} -9,177 & -3,638 & -3,829 \\ -3,638 & -10,418 & -3,530 \\ -3,829 & -3,530 & -9,102 \end{pmatrix}$$

Si se comparan los valores mostrados en el ADS con los valores medidos en el laboratorio, podemos observar como efectivamente se cumple lo especificado anteriormente, en las posiciones S<sub>11</sub> y S<sub>22</sub> se obtienen valores cercanos al 0 lineal mientras que en los parámetros S<sub>31</sub> y S<sub>32</sub> se observan valores cercanos al 1 lineal. También se puede decir que la simetría observada en las mediciones calculadas coincide con la simetría esperada en los resultados experimentales, ya que los grupos de valores -S<sub>12</sub>, S<sub>21</sub>-, -S<sub>13</sub>, S<sub>31</sub>- y -S<sub>23</sub>, S<sub>32</sub>- son iguales. Este era el objetivo principal para conseguir una máxima ganancia con pérdidas mínimas.

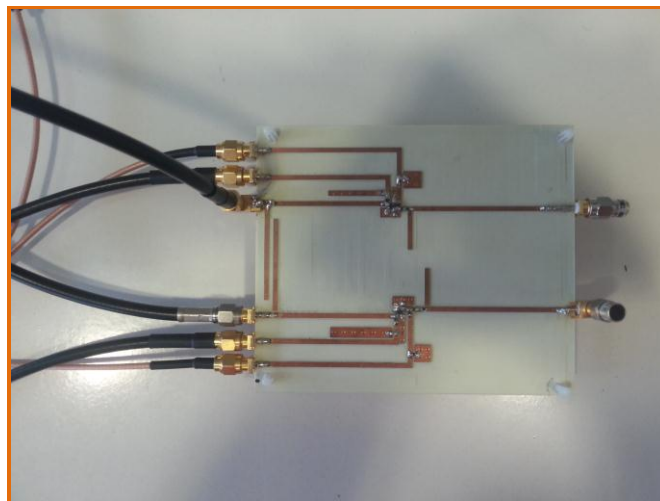
**Fig. 9.7.** Combinador Chireix

## CAPÍTULO 10. PRUEBAS DE LABORATORIO: AMPLIFICADOR LINC Y COMBINADORES

En este apartado, se analizará el comportamiento del amplificador clase E tipo LINC con los diferentes combinadores diseñados y probados anteriormente y, a su vez se realizará una comparación con los resultados obtenidos anteriormente en el proyecto realizado por Carlos Fernández y titulado “Caracterización de dos amplificadores clase E para un transmisor LINC @ 900 MHz”.

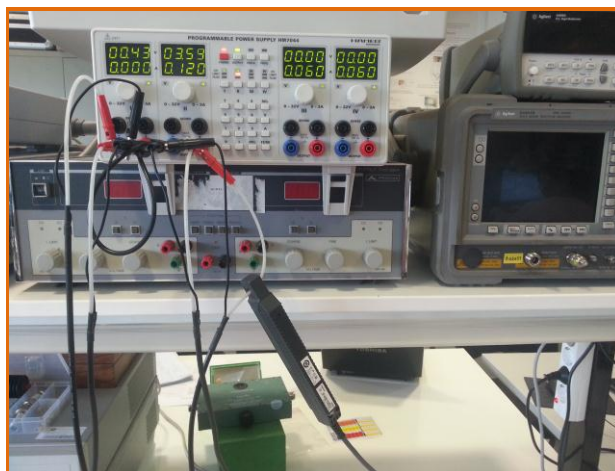
En esta parte del estudio se decidió utilizar la placa realizada por el estudiante nombrado anteriormente, debido a los resultados comentados en el cap. 8 de este estudio. Como se ha documentado, este proyecto detalla el diseño del amplificador de potencia con dos redes de estabilidad con elementos pasivos. A pesar de obtener unos resultados óptimos para tratarse de redes de estabilidad pasivas, no han sido suficientes para poder realizar las pruebas con los combinadores diseñados. Esto es debido a que la diferencia entre los canales 1 y 2 del amplificador es de casi 10 dB y, por tanto, existe una diferencia notable de potencia entre ambos canales que no es adecuada para el posterior estudio de los combinadores, dado que toda la potencia la acabaría dando el canal 1, que en este caso fue el que obtuvo la mayor ganancia.

A causa de esto, se ha realizado el estudio de los combinadores con la placa del estudiante Carlos Fernández, compuesta de redes de estabilidad con líneas de  $\lambda/4$  y utilizando como mezclador a la salida el combinador comercial de *Mini-Circuits*. Este hecho nos permite realizar un estudio comparativo no sólo entre los resultados obtenidos entre los tres combinadores diseñados (Híbrido 90°, Wilkinson y Chireix) sino a su vez con el combinador comercial de *Mini-Circuits*, combinador que utilizó Carlos Fernández para mezclar las señales de salida del combinador LINC.



**Fig.10.1.** Amplificador Clase E tipo LINC estudiante Carlos Fernández

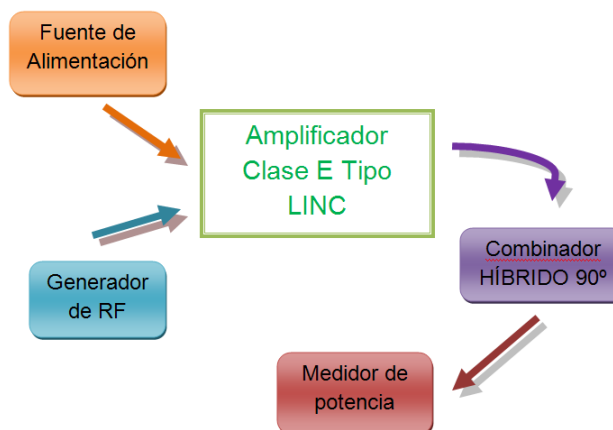
Para realizar las pruebas de eficiencia y PAE, que figuran más adelante, se ha utilizado una sonda para el cálculo de la corriente. Ésta sonda se ha conectado a la fuente de alimentación y al osciloscopio, para ver su respuesta temporal.



**Fig.10.2.** Sonda de corriente

### 10.1. LINC + Híbrido 90°

En este apartado se muestran los resultados obtenidos de las pruebas realizadas con el amplificador de potencia y el combinador Híbrido 90°. La siguiente figura muestra el diagrama de bloques del montaje que se ha realizado:



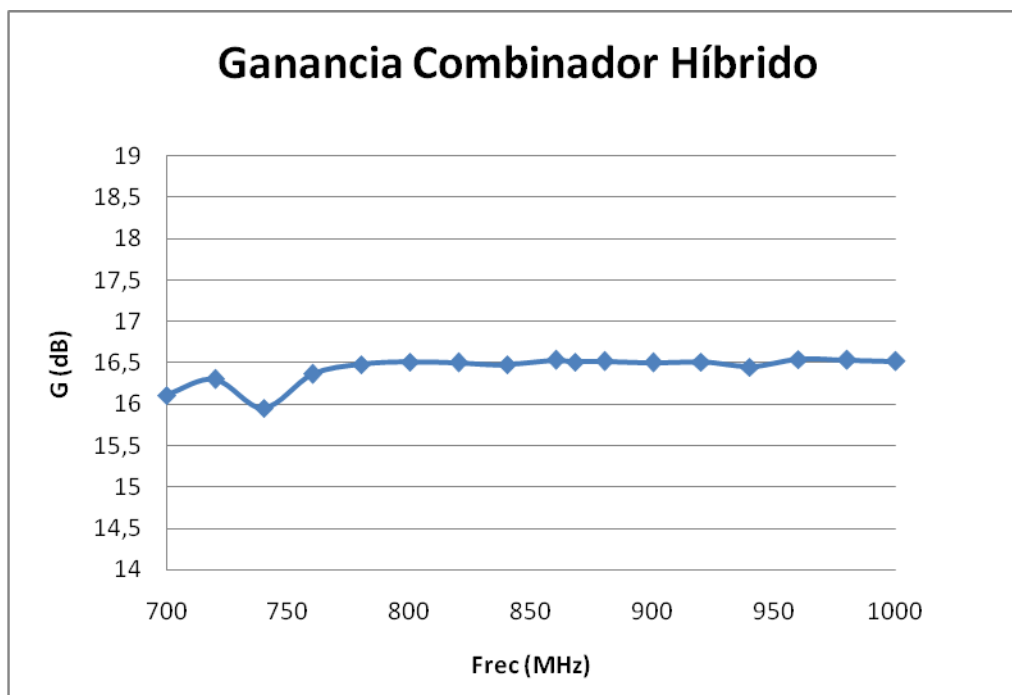
**Fig.10.3.** Diagrama de bloques del LINC + Híbrido 90°

En esta tabla se muestra la respuesta del LINC con el combinador Híbrido 90° a diferentes frecuencias. A 868 MHz, frecuencia de trabajo, se puede observar una ganancia de 16,51 dB:

**Tabla 10.1.** Respuesta frecuencial LINC + Híbrido 90°

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
700	0	-13,89	-30	16,11
720	0	-13,70	-30	16,30
740	0	-14,05	-30	15,95
760	0	-13,64	-30	16,36
780	0	-13,52	-30	16,48
800	0	-13,49	-30	16,51
820	0	-13,50	-30	16,50
840	0	-13,52	-30	16,48
860	0	-13,47	-30	16,53
868	0	-13,49	-30	16,51
880	0	-13,48	-30	16,52
900	0	-13,50	-30	16,50
920	0	-13,49	-30	16,51
940	0	-13,55	-30	16,45
960	0	-13,46	-30	16,54
980	0	-13,47	-30	16,53
1000	0	-13,48	-30	16,52

En la siguiente gráfica, se observan los resultados obtenidos en la tabla anterior. Se puede apreciar el comportamiento del LINC a diferentes frecuencias, con un resultado bastante lineal debido a la poca apreciación del filtro por las posibles pérdidas por las múltiples soldaduras, cables, etc.

**Fig. 10.4.** Representación respuesta frecuencial LINC + Híbrido 90°

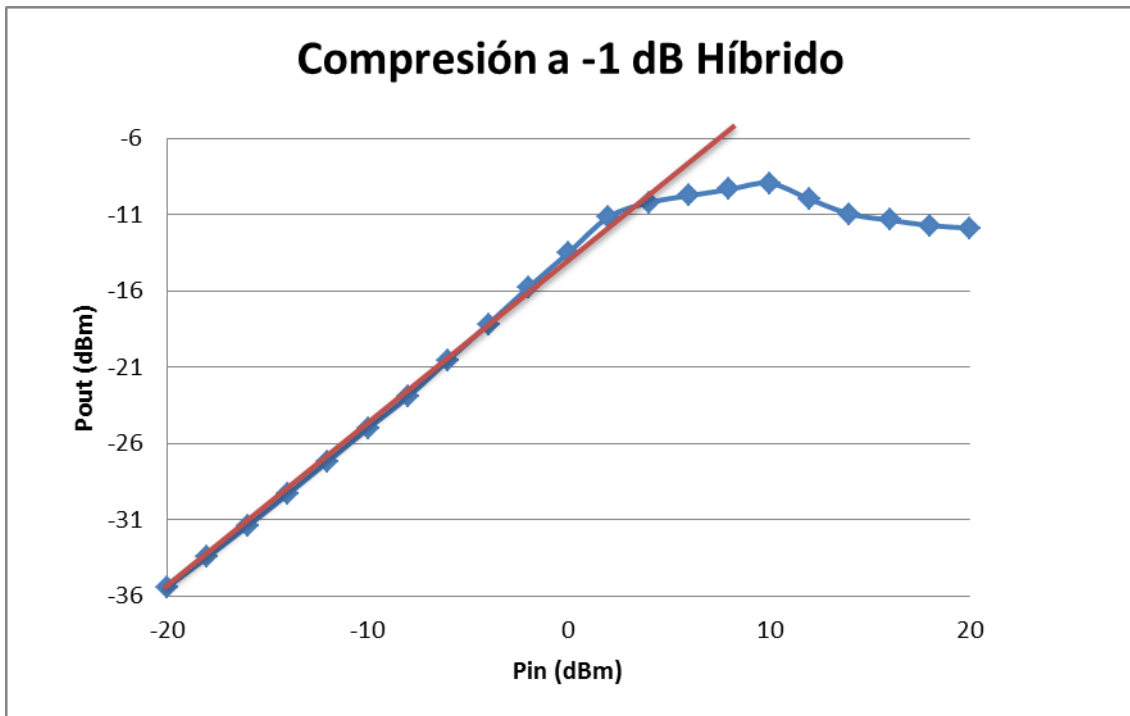


La siguiente tabla muestra el comportamiento del amplificador Clase E para diferentes entradas de potencia:

**Tabla 10.2.** Respuesta a diferentes señales de entrada LINC + Híbrido 90°

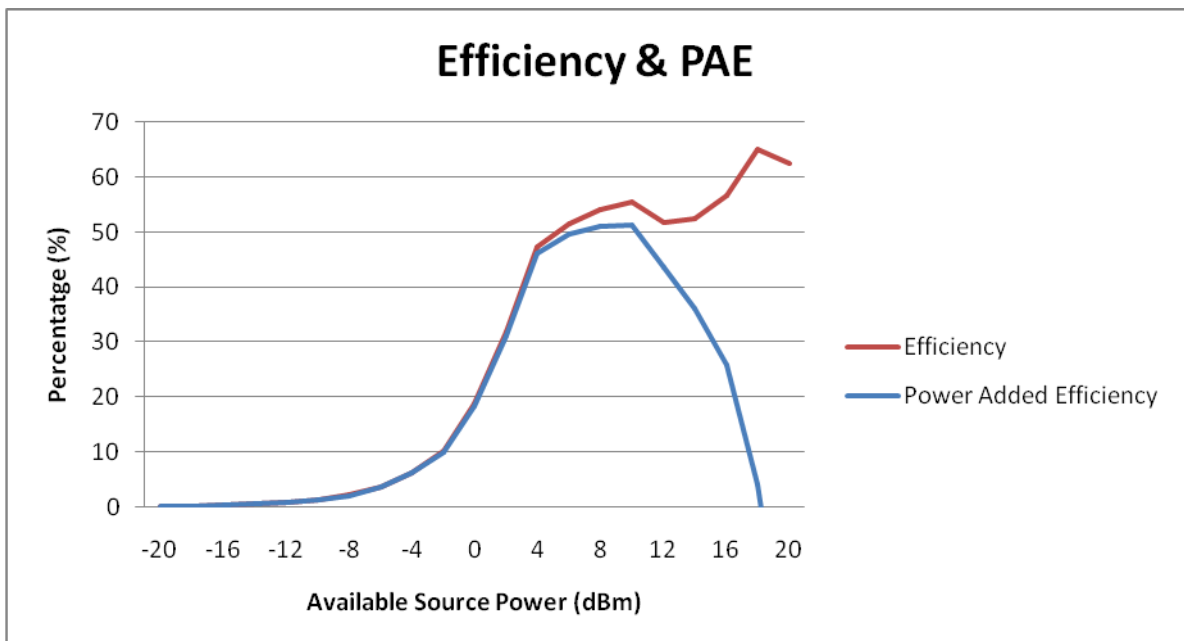
Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
868	-20	-35,44	-30	14,56
868	-18	-33,47	-30	14,53
868	-16	-31,44	-30	14,56
868	-14	-29,35	-30	14,65
868	-12	-27,20	-30	14,80
868	-10	-25,03	-30	14,97
868	-8	-22,95	-30	15,05
868	-6	-20,53	-30	15,47
868	-4	-18,18	-30	15,82
868	-2	-15,76	-30	16,24
868	0	-13,48	-30	16,52
868	2	-11,14	-30	16,86
868	4	-10,21	-30	15,79
868	6	-9,75	-30	14,25
868	8	-9,34	-30	12,66
868	10	-8,93	-30	11,07
868	12	-9,98	-30	8,02
868	14	-10,95	-30	5,05
868	16	-11,36	-30	2,64
868	18	-11,71	-30	0,29
868	20	-11,88	-30	-1,88

Con los resultados obtenidos en la tabla anterior se puede realizar la representación gráfica del punto de compresión a -1 dB, el cual se encuentra en 6 dBm.

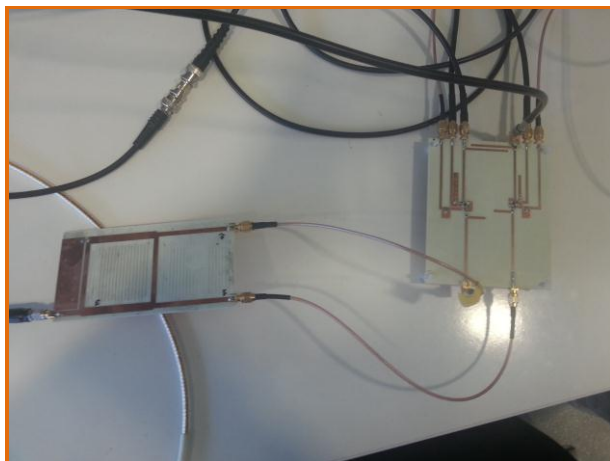


**Fig. 10.5.** Compresión a -1 dB del LINC + Híbrido 90°

La siguiente gráfica muestra eficiencia y PAE. Con una potencia de entrada de 0 dBm ambas son de un 18 % aproximadamente.



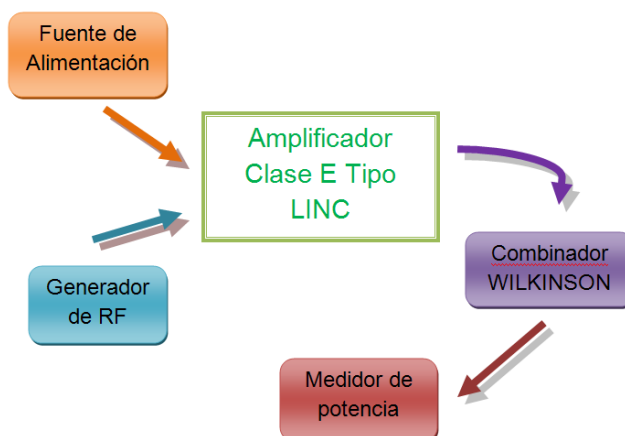
**Fig. 10.6.** Gráfica eficiencia y PAE del LINC + Híbrido 90°



**Fig. 10.7.** LINC + Híbrido

## 10.2. LINC + Wilkinson

En este apartado se muestran los resultados obtenidos de las pruebas realizadas con el amplificador de potencia y el combinador Wilkinson. La siguiente figura muestra el diagrama de bloques del montaje que se ha realizado:



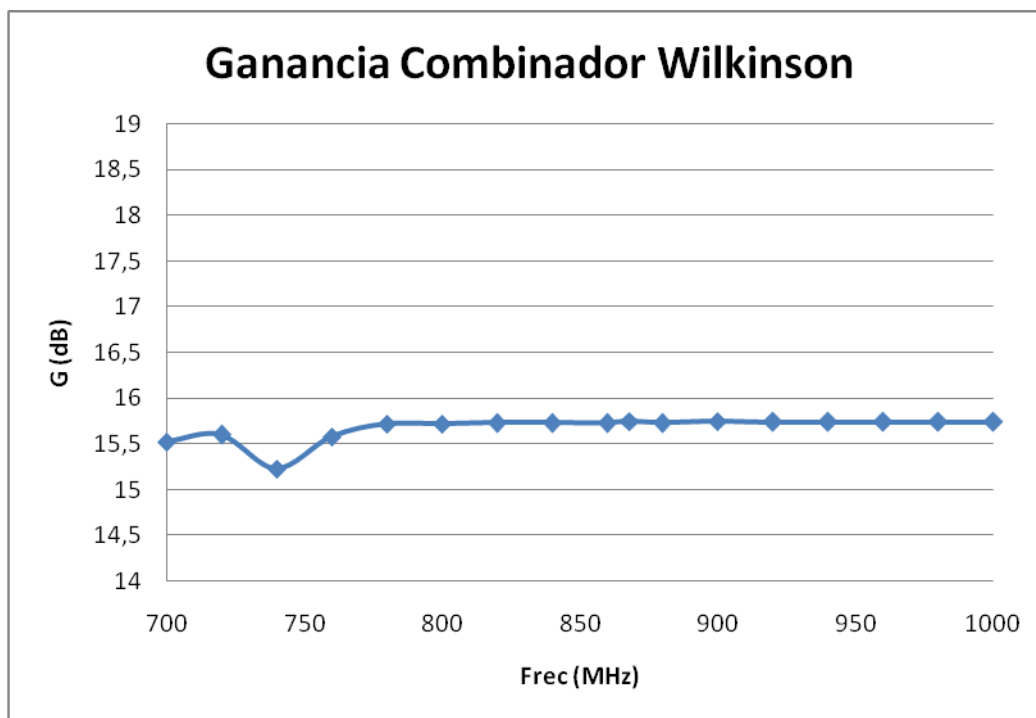
**Fig. 10.8.** Diagrama de bloques del LINC + Wilkinson

La tabla siguiente muestra un barrido a diferentes frecuencias para una potencia de entrada de 0 dBm. A la frecuencia de trabajo fijada en este estudio, 868 MHz, se puede observar una ganancia de 15,75 dB:

**Tabla. 10.3.** Respuesta frecuencial LINC + Wilkinson

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
700	0	-14,48	-30	15,52
720	0	-14,40	-30	15,60
740	0	-14,77	-30	15,23
760	0	-14,42	-30	15,58
780	0	-14,28	-30	15,72
800	0	-14,28	-30	15,72
820	0	-14,27	-30	15,73
840	0	-14,27	-30	15,73
860	0	-14,27	-30	15,73
868	0	-14,25	-30	15,75
880	0	-14,27	-30	15,73
900	0	-14,25	-30	15,75
920	0	-14,26	-30	15,74
940	0	-14,26	-30	15,74
960	0	-14,26	-30	15,74
980	0	-14,26	-30	15,74
1000	0	-14,26	-30	15,74

La siguiente representación muestra los valores encontrados anteriormente, donde se puede apreciar un comportamiento lineal, debido a las pérdidas producidas por las soldaduras, cables, etc., que propician que no se aprecie claramente el filtro a la frecuencia de trabajo.

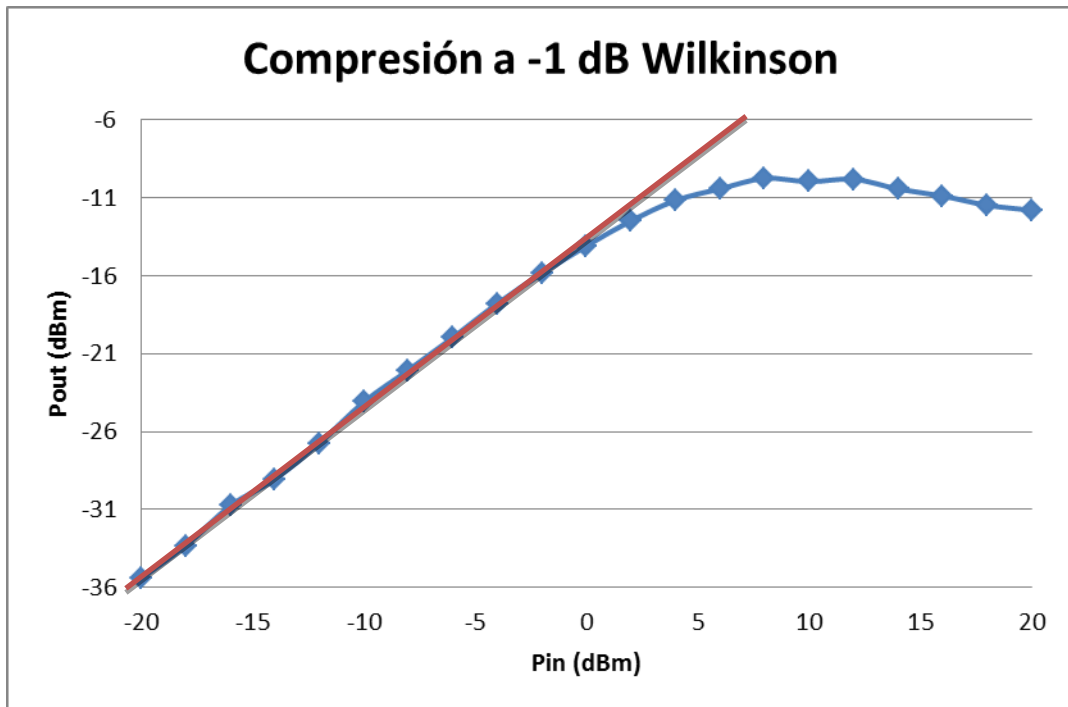
**Fig. 10.9.** Representación respuesta frecuencial LINC + Wilkinson

La siguiente tabla muestra los resultados obtenidos para un barrido de potencias de entrada diferentes a la frecuencia de trabajo de 868 MHz:

**Tabla. 10.4.** Respuesta a diferentes señales de entrada LINC + Wilkinson

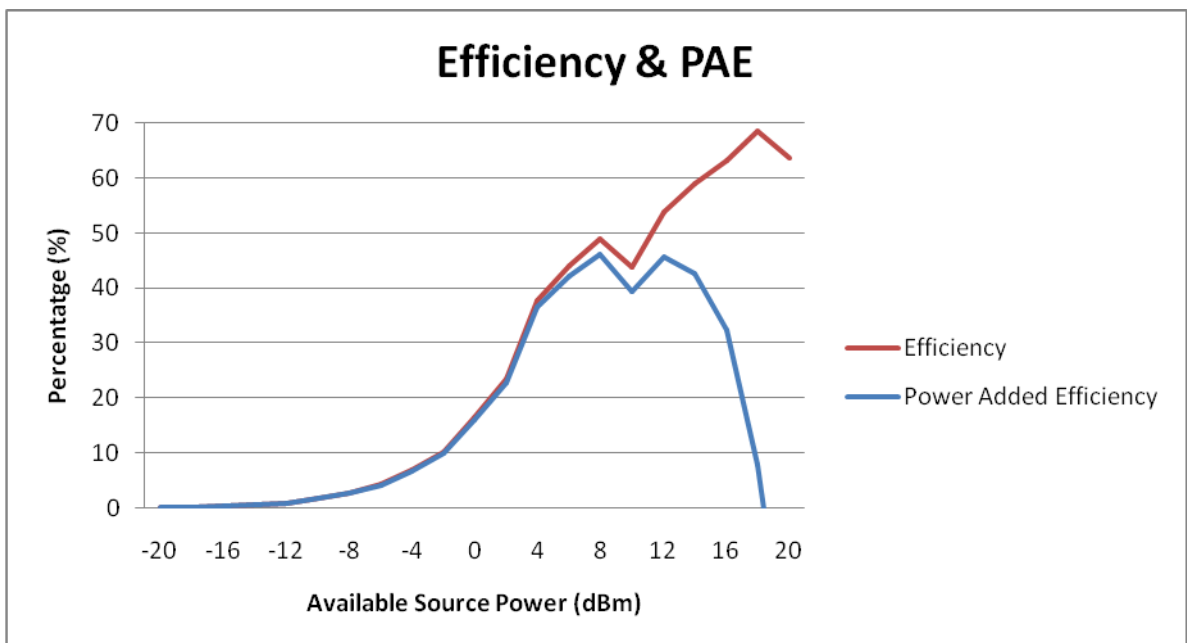
Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
868	-20	-35,40	-30	14,60
868	-18	-33,31	-30	14,69
868	-16	-30,75	-30	15,25
868	-14	-29,05	-30	14,95
868	-12	-26,74	-30	15,26
868	-10	-24,10	-30	15,90
868	-8	-22,05	-30	15,95
868	-6	-19,96	-30	16,04
868	-4	-17,78	-30	16,22
868	-2	-15,85	-30	16,15
868	0	-14,09	-30	15,91
868	2	-12,48	-30	15,52
868	4	-11,18	-30	14,82
868	6	-10,43	-30	13,57
868	8	-9,76	-30	12,24
868	10	-9,97	-30	10,03
868	12	-9,81	-30	8,19
868	14	-10,44	-30	5,56
868	16	-10,89	-30	3,11
868	18	-11,48	-30	0,52
868	20	-11,80	-30	-1,80

Con los resultados obtenidos en la tabla anterior se puede representar el punto de compresión a -1 dB. En este caso, el punto de compresión se encuentra en 3 dBm.

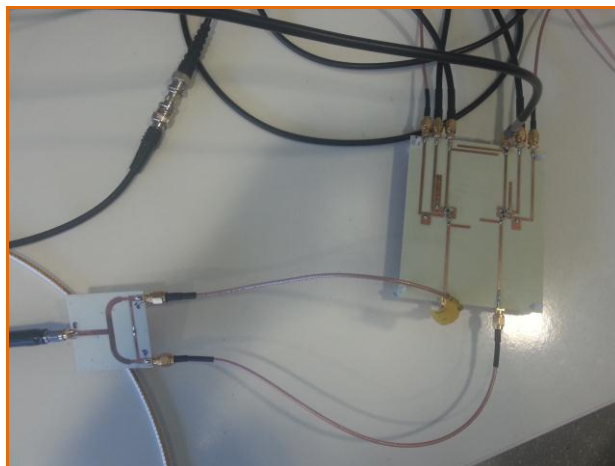


**Fig. 10.10.** Compresión a -1 dB del LINC + Wilkinson

La siguiente gráfica representa la eficiencia y la PAE, que para potencia de entrada de 0 dBm tienen un valor del 16 %.



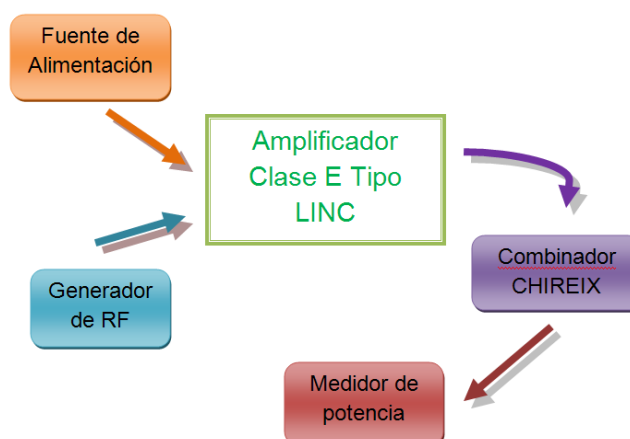
**Fig. 10.11.** Gráfica eficiencia y PAE del LINC + Wilkinson



**Fig. 10.12.** LINC + Wilkinson

### 10.3. LINC + Chireix

En este apartado se muestran los resultados obtenidos de las pruebas realizadas con el amplificador de potencia y el combinador Chireix. La siguiente figura muestra el diagrama de bloques del montaje que se ha realizado:



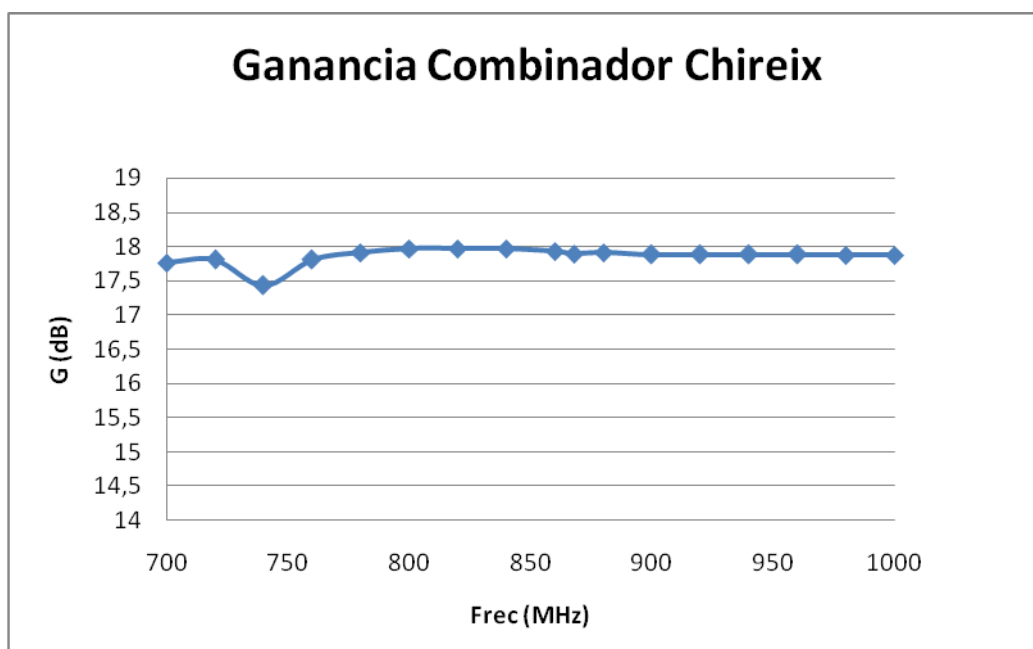
**Fig. 10.13.** Diagrama de bloques del LINC + Chireix

En esta tabla se muestra la respuesta del LINC con el combinador Chireix a diferentes frecuencias. A 868 MHz, frecuencia de trabajo, se puede observar una ganancia de 17,89 dB:

**Tabla. 10.5.** Respuesta frecuencial LINC + Chireix

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
700	0	-12,24	-30	17,76
720	0	-12,19	-30	17,81
740	0	-12,57	-30	17,43
760	0	-12,19	-30	17,81
780	0	-12,09	-30	17,91
800	0	-12,03	-30	17,97
820	0	-12,03	-30	17,97
840	0	-12,03	-30	17,97
860	0	-12,07	-30	17,93
868	0	-12,11	-30	17,89
880	0	-12,09	-30	17,91
900	0	-12,12	-30	17,88
920	0	-12,12	-30	17,88
940	0	-12,12	-30	17,88
960	0	-12,12	-30	17,88
980	0	-12,13	-30	17,87
1000	0	-12,13	-30	17,87

En la siguiente gráfica, se observan los resultados obtenidos en la tabla anterior. Se puede apreciar el comportamiento del LINC a diferentes frecuencias, con un resultado bastante lineal debido a la poca apreciación del filtro por las posibles pérdidas por las múltiples soldaduras, cables, etc.

**Fig. 10.14.** Representación respuesta frecuencial LINC + Chireix

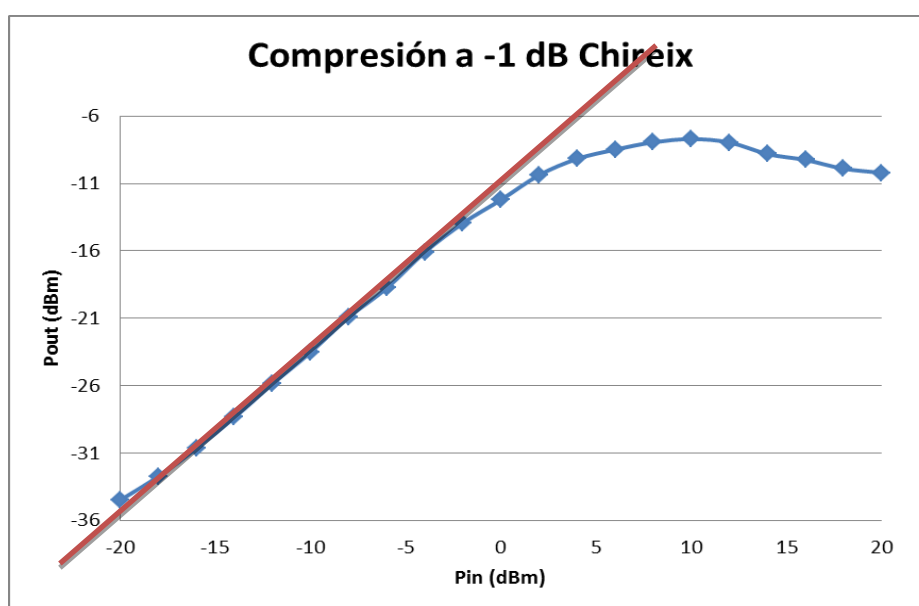
La siguiente tabla muestra el comportamiento del amplificador Clase E para diferentes entradas de potencia:



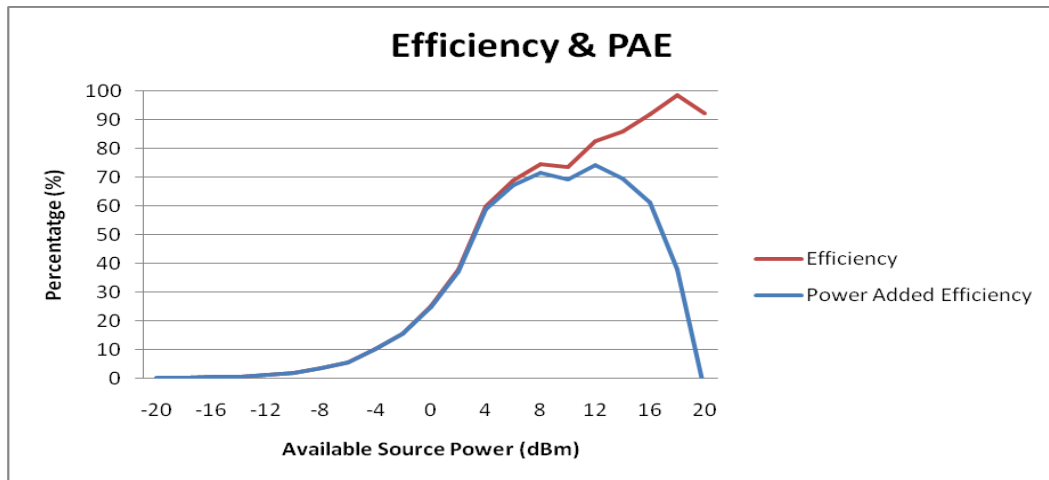
**Tabla. 10.6.** Respuesta a diferentes señales de entrada LINC + Chireix

Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
868	-20	-34,49	-30	15,51
868	-18	-32,73	-30	15,27
868	-16	-30,66	-30	15,34
868	-14	-28,35	-30	15,65
868	-12	-25,86	-30	16,14
868	-10	-23,51	-30	16,49
868	-8	-20,92	-30	17,08
868	-6	-18,75	-30	17,25
868	-4	-16,09	-30	17,91
868	-2	-13,94	-30	18,06
868	0	-12,21	-30	17,79
868	2	-10,38	-30	17,62
868	4	-9,17	-30	16,83
868	6	-8,48	-30	15,52
868	8	-7,94	-30	14,06
868	10	-7,70	-30	12,30
868	12	-7,95	-30	10,05
868	14	-8,81	-30	7,19
868	16	-9,25	-30	4,75
868	18	-9,90	-30	2,10
868	20	-10,20	-30	-0,20

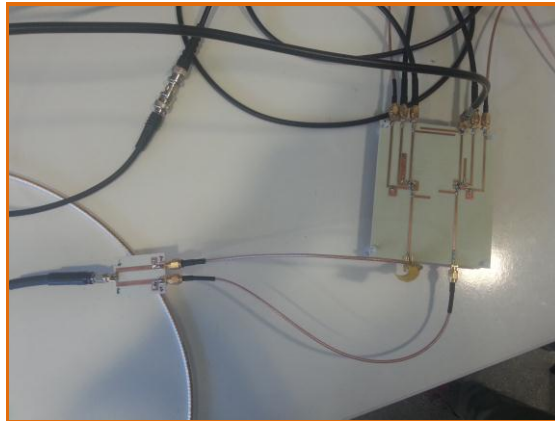
Con los resultados obtenidos en la tabla anterior se puede realizar la representación gráfica del punto de compresión a -1 dB, el cual se encuentra en 2,5 dBm.

**Fig. 10.15.** Compresión a -1 dB del LINC + Chireix

La siguiente gráfica muestra eficiencia y PAE. Con una potencia de entrada de 0 dBm ambas son de un 25 % aproximadamente.



**Fig. 10.16.** Gráfica eficiencia y PAE del LINC + Chireix



**Fig. 10.17.** LINC + Chireix



Fig. 10.18. LINC + Combinadores diseñados

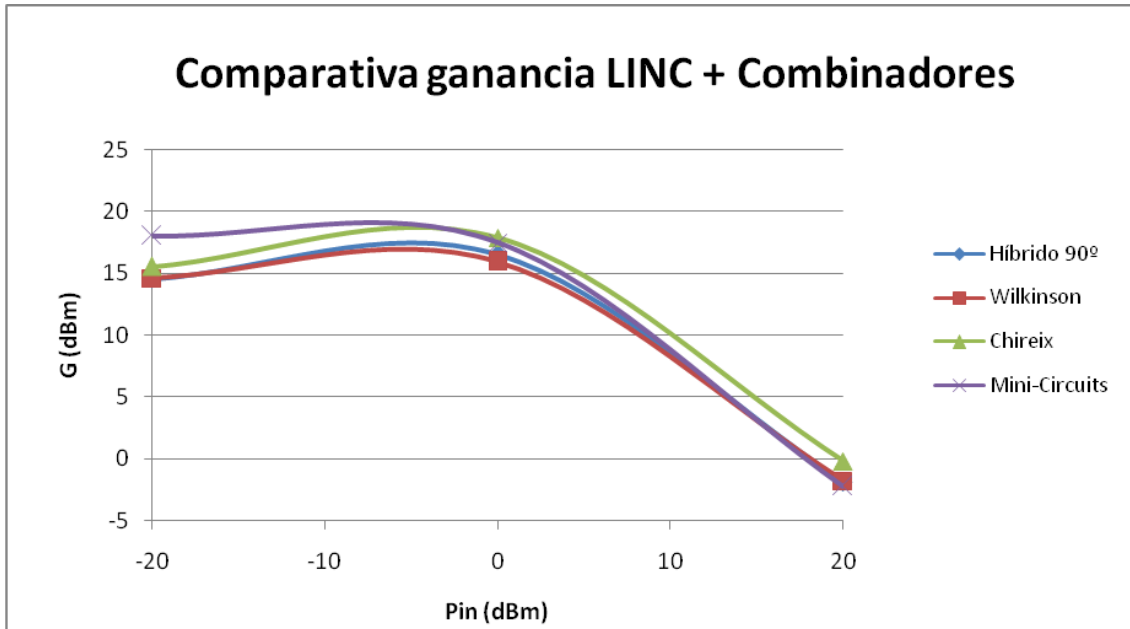
#### 10.4. Comparativa combinadores diseñados vs combinador comercial *Mini-Circuits*

En este apartado, se ha recopilado en una tabla los resultados más significativos de todos los combinadores para así compararlos, obtener una visión general y poder decidir cuál es el mejor.

Tabla. 10.7. Respuesta a diferentes señales de entrada LINC + Combinadores

	Frec. (MHz)	Pin (dBm)	Pout (dBm)	Att (dB)	G (dB)
Híbrido 90°	868	-20	-35,44	-30	14,56
	868	0	-13,48	-30	16,52
	868	20	-11,88	-30	-1,88
Wilkinson	868	-20	-35,4	-30	14,6
	868	0	-14,09	-30	15,91
	868	20	-11,8	-30	-1,8
Chireix	868	-20	-34,49	-30	15,51
	868	0	-12,11	-30	17,89
	868	20	-10,2	-30	-0,2
Mini-Circuits	868	-20	-32	-30	18
	868	0	-12,51	-30	17,49
	868	20	-12,24	-30	-2,24

En la tabla se puede observar que los resultados obtenidos en los combinadores diseñados se acercan bastante a los resultados del *Mini-Circuits*, combinador comercial. Incluso en uno de ellos, en concreto el Chireix, se consigue superar la ganancia a la frecuencia de trabajo, respecto a estudios anteriores.



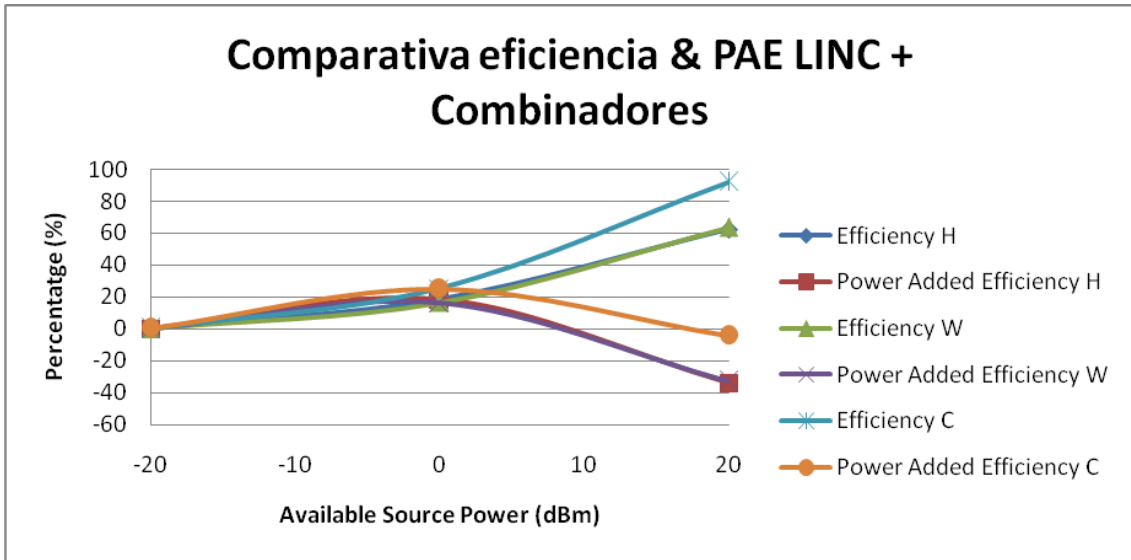
**Fig. 10.19.** Gráfica comparativa ganancia LINC + Combinadores

En la figura anterior se observa como todos los combinadores siguen la misma curva de ganancia. También se puede ver cómo, el que mejores resultados da, es el Chireix. El que da peores resultados es el Wilkinson, viéndose también que el combinador de *Mini-Circuits* es el que trabaja mejor a potencias negativas de entrada. Todos los combinadores alcanzan la máxima ganancia con la potencia de entrada 0 y frecuencia de trabajo 868 MHz, tal y como se había diseñado desde un inicio. Se puede decir entonces que el conjunto de LINC + Combinador que trabaja mejor en términos de ganancia es el formado por el amplificador de potencia y el combinador Chireix.

La siguiente tabla y gráfica muestran los resultados obtenidos sobre la eficiencia y la PAE del amplificador LINC y los diferentes combinadores diseñados. Se puede observar claramente como el combinador más eficiente es el Chireix, con una eficiencia del 25 %. Mientras que Híbrido 90º y Wilkinson obtienen resultados parecidos, sobre un 18 % y 16 % respectivamente. Estos resultados respaldan la teoría sobre los combinadores diseñados, dado que se esperaba que el Chireix fuera el más eficiente con el conjunto del amplificador Clase E tipo LINC. A su vez se observa como el Híbrido 90º y el Chireix siguen resultados parecidos debido a que ambos son combinadores de la misma familia, ya que el Wilkinson es un Híbrido de 0º.

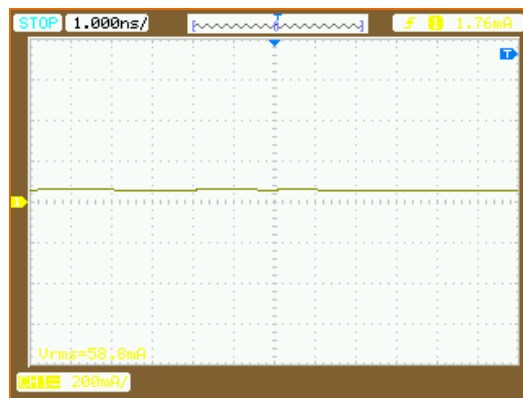
**Tabla. 10.8.** Gráfica comparativa eficiencia & PAE LINC + Combinadores

Available Source Power (dBm)	Supply current (mA)	Híbrido 90°		Wilkinson		Chireix	
		Efficiency H (%)	Power Added Efficiency H (%)	Efficiency W (%)	Power Added Efficiency W (%)	Efficiency C (%)	Power Added Efficiency C (%)
-20	58,8	0,134995774	0,130271662	0,136244874	0,131520763	0,168004213	0,163280101
0	66	18,88659049	18,46571506	16,41169978	15,99082436	25,30192498	24,88104956
20	28,8	62,56119151	-33,88942578	63,7242909	-32,72632639	92,10962442	-4,340992861

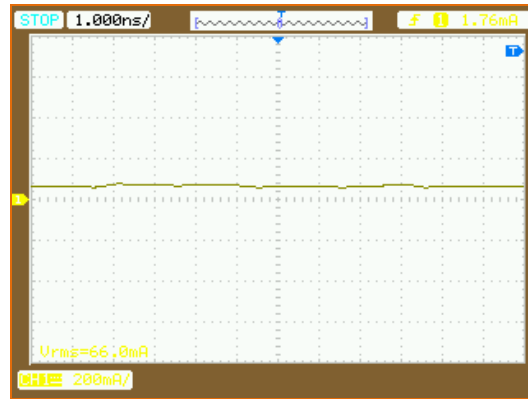


**Fig. 10.20.** Gráfica comparativa eficiencia & PAE LINC + Combinadores

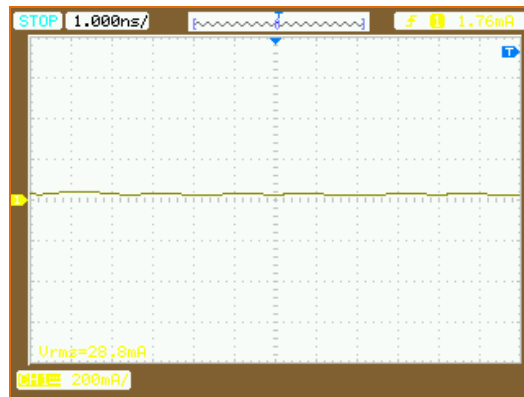
A continuación, se muestran las capturas de pantalla de alguna de las mediciones de corriente que se han hecho para encontrar la eficiencia y la PAE:



**Fig. 10.21.** Medición corriente para Pin= -20 dBm



**Fig. 10.22.** Medición corriente para Pin= 0 dBm



**Fig. 10.23.** Medición corriente para Pin= 20 dBm



## CAPÍTULO 11. CONCLUSIÓN

Este proyecto se ha basado en el diseño e implementación de un transmisor LINC con la utilización de dos amplificadores clase E para la banda ISM a través de un proyecto llamado *“Caracterización de dos amplificadores clase E para un transmisor LINC @ 900 MHz”* realizado anteriormente por Carlos Fernández Vega, antiguo alumno de la escuela. Además, se ha ampliado el estudio con el diseño y fabricación de tres combinadores (Híbrido 90°, Wilkinson y Chireix), elementos que unirán las señales de salida de los amplificadores.

A diferencia del estudio nombrado anteriormente, este proyecto ha querido diseñar el amplificador LINC con redes de estabilidad compuestas por elementos pasivos, hecho que ha dificultado su implementación debido al gran número de componentes a soldar. El capítulo 4 mostraba el diseño realizado, así como las simulaciones obtenidas con el ADS, programa utilizado en todo momento para el diseño de los circuitos e implementación de las pruebas previas al laboratorio. La utilización de la herramienta *“Tune”* del ADS, ha sido fundamental para el ajuste de los componentes ya que ha ayudado a ser más realistas con las expectativas y los resultados obtenidos. En esta parte de diseño del amplificador se han obtenido resultados aceptables, ya que se ha obtenido para el canal 1 Y 2 una ganancia de 17 dB y una eficiencia del 20 % y para el LINC una ganancia de 16 dB y eficiencia del 20 %.

La otra parte que se ha implementado en este proyecto, ha sido el diseño de tres combinadores, véase capítulos 5 y 6, así como las pruebas realizadas con el ADS en el capítulo 7, donde se obtienen para los tres combinadores óptimos resultados de ganancia y eficiencia.

Por último y centrándose ya en la parte experimental, este estudio realiza las pruebas del amplificador de potencia con redes de estabilidad pasivas en el capítulo 8. Los resultados han sido positivos en el canal 1, ganancia de casi 19 dB, mientras que en el canal 2 se obtienen 8 dB. En el LINC la ganancia es de 14 dB. Debido a las diferencias de ganancia entre los dos canales se decide continuar el estudio de los combinadores con la placa diseñada por el estudiante Carlos Fernández, para que dicha diferencia no pueda afectar al estudio posterior. En su momento, se intenta solventar la mejora de ganancia en el canal 2 revisando soldaduras, sustituyendo componentes, pero no se consiguen grandes mejoras, por lo que se decide seguir el estudio con la placa compuesta de redes de estabilidad con líneas de  $\lambda/4$ . A pesar de la diferencia de canales, el resultado es aceptable dado a que se trabaja con elementos pasivos, y las pérdidas provocadas por las múltiples soldaduras son un inconveniente, que no ha impedido conseguir una ganancia muy buena en el canal 1. Seguramente, con más tiempo y quizás como propuesta para futuros estudios puede conseguirse mejorar el canal 2 y obtener así un amplificador con redes de estabilidad pasivas, no implementado nunca anteriormente.

La implementación real de los combinadores, ha traído resultados muy positivos y ha hecho abrir una nueva vía de estudio. Capítulo 9 y 10 muestran los resultados obtenidos, posicionando como combinador más eficiente y con



aporte de máxima ganancia al Chireix, seguido del Híbrido y Wilkinson. El combinador Chireix consigue una ganancia de 18 dB y eficiencia del 25 %, mientras que el Híbrido 90° obtiene 16 dB y un 18 % de eficiencia y el Wilkinson 16 dB de ganancia y un 16 % de eficiencia. Estos resultados ayudan a afirmar que el Chireix consigue valores cercanos en eficiencia al conjunto formado con el combinador comercial de *Mini-Circuits* y hasta mejores en términos de ganancia, tal y como se esperaba en un inicio.

Analizando los resultados finales tanto en las simulaciones con ADS como en el laboratorio se puede decir que se han obtenido unos valores muy válidos en términos de ganancia y aceptables en términos de eficiencia para los combinadores trabajados, así como para el estudio de un amplificador de potencia clase E tipo LINC con redes de adaptación compuestas de elementos pasivos.

Para terminar este proyecto y a modo de cierre, apuntar que el trabajo en la investigación y en el laboratorio es en muchas ocasiones complicado. La constante metódica con la que se debe trabajar para no dañar ni equipos ni el propio trabajo, hace que a veces se vivan situaciones difíciles, ya que no siempre los resultados deseados se consiguen en un inicio. El laboratorio es una zona donde la principal virtud que hay que tener es la constancia y la paciencia, para finalmente poder conseguir un trabajo satisfactorio que no sólo haya ayudado a sus autores a adentrarse un poco más en el mundo de la radiofrecuencia, sino que también pueda abrir posteriores vías de estudio y desarrollo.

## BIBLIOGRAFÍA

- [1]. N.O. Sokal and A.D. Sokal: “*Class E – a new class of high efficiency tuned single-ended switching power amplifiers*”. IEEE Journal of solid State Circuits, vol 10, pp.168-176, June 1975.
- [2]. N. O. Sokal, “Class E Switching-Mode High-Efficiency Tuned RF/Microwave Power Amplifier: Improved Design Equations”, IEEE MTT-S International 779-782, (2000).
- [3]. Y. Lee and Y. Jeong: “*High-Efficiency Class-E power amplifier using SiC mesfet*”. Microwave and optical technology letters / Vol. 49, NO 6, June 2007.
- [4]. D. M. POZAR, “*Microwave Engineering*”, Ed. John Wiley & Sons Inc, Second Edition, Chapters 10 & 11.
- [5]. “S Parameter Design”, Agilent, Application Note 154.
- [6]. O. Antonova, G. Angelov, V. Draganov “*Class E power amplifier for bluetooth applications*”. Faculty of Electronic Engineering and Technology. Bulgari 2006.
- [7]. Gupta R., B. M. Ballweber, D. J. Allstot, “*Design and Optimization of CMOS RF Power Amplifiers*”, IEEE J. Solid-State Circuits, vol. 36, no. 2, pp 166-175, Feb. 2001.
- [8]. Ll. Pradell. “*Example of bilateral amplifier design: design for input conjugate matching*”. May 2006.
- [9]. J. A. Tirado Méndez y H. Jardón Aguilar. “*High-efficiency Class E power amplifier using SI-GE HBT Technology*”. Journal of Applied Research and Technology, August, año/vol. 2, número 002. 2004.
- [10]. Advanced Design System by Agilent Technologies: <http://www.agilent.com>
- [11]. Advanced Circuit Materials Division. “*RO4000 Series High Frequency circuit Materials*”: <http://www.rogerscorp.com/>
- [12]. Notas de utilización Nacional (UN) <http://www.mityc.es/telecomunicaciones>
- [13]. M.S. Ruiz Palacios. “*Diseño y simulación de amplificadores de microondas de ganancia Variable*”. Dpto. en ingeniería y tecnología. Universidad de Guadalajara. 2008.
- [14]. Avago Technologies. “*Datasheet ATF-34143*”  
<http://www.avagotech.com/pages/home/>
- [15]. J.Berenguer Sau, “*Radiofreqüència. Una introducció experimental*”. Edicions UPC. Cap. 7 pág. 188-201. 1998.

- [16]. C. A. Schuler, "*Electrónica, principios y aplicaciones*", Ed. Reverte SA, Pág.; 105, (1986).
- [17]. T. Yasukouchi, A. Kiri, and T. Suetsugu "*Output Power of Class E Amplifier Due to Variation of Switching Frequency*". Department of Electronics and Computer Engineering, Fukuoka University. 2009.
- [18]. G. Mehdi, N. Ahsan, A. Altaf, A.Eghbali. "*A 403-MHz Fully Differential Class-E Amplifier in 0.35  $\mu\text{m}$  CMOS for ISM Band Applications*". Department of Electrical Engineering, Linköping University. 2007.
- [19]. TFC "*Amplificador Clase E para la Banda ISM*". Carlos Francisco de Hoz, EPSC, 2010.
- [20]. TFC "*Caracterización de dos amplificadores clase E para un transmisor LINC @ 900 MHz*". Carlos Fernández Vega, EPSC, 2012.
- [21]. Proyecto Master, "*Implementación de arquitecturas emergentes de transmisión basadas en conceptos de amplificación de alta eficiencia*", Leysi Rizo Salas, UC, 2012.
- [22]. Sungho Lee, "*A CMOS Outphasing Power Amplifier With Integrated Single-Ended Chireix Combiner*", IEE transactions on circuits and systems, II Express Briefs, Vol.57 N° 6, 2010.
- [23]. I. Hakala, L. Gharavi, R. Kaunisto. "*Chireix Power Combining with saturated Class-B Power Amplifiers*", Amsterdam, 2004.
- [24]. Tsai-Pi Hung, David K. Choi, Lawrence E. Larson, Peter M. Asbeck, "*CMOS Outphasing Class-D Amplifier With Chireix Combiner*", IEEE Microwave and Wireless Components Letters, Vol. 17, NO. 8, August 2007.
- [25]. Reinal Marante, José A. García, M. Nieves Ruiz, Pere L. Gilabert, Gabriel Montoro, "*Transmisor Outphasing en UHF usando Amplificadores Clase E a GaN HEMT*", UC y EPSC.
- [26]. Ramon Beltran, Frederick H. Raab and Arturo Velázquez, "*An outphasing Transmitter Using Class-E PAs and Asymmetric Combining: Part 1*", High Frequency Electronics, 2011.
- [27]. Ramon Beltran, Frederick H. Raab and Arturo Velazquez, "*HF outphasing transmitter using class-E power amplifiers*", IMS, 2009.
- [28]. Christian Campoverde, Antonio Lara, "*Divisor de Potencia Wilkinson*", Loja (Ecuador).
- [29]. Tesis, "*Novel design of a wideband ribcage-dipole array and it's feeding network*", Worcester Polytechnic Institute, 2010.

- [30]. Wilkinson Power Divider Splitter Combiner <http://www.radio-electronics.com/info/rf-technology-design/coupler-combiner-splitter/wilkinson-splitter-combiner-divider.php>
- [31]. Bajee Bobba, Dominic Labanowski, Tom Zajdel, Cameron Zeeb, "Design and Analysis of an Equal Split Wilkinson Power Divider", 2010.
- [32]. TFC, "Diseño de acopladores direccionales de Microondas para matrices de Butler", Ángel Seco Prieto, UAM, 2009.
- [33]. Acoplador bidireccional, [http://es.wikipedia.org/wiki/Acoplador\\_direccional](http://es.wikipedia.org/wiki/Acoplador_direccional)
- [34]. Francisco Javier Frutos Hernansanz, "Acoplador Híbrido en cuadratura", INFA Área Radiofrecuencia, Torrejón de Ardoz, 2004.
- [35]. Armando Carillo Vargas, "Matriz de Butler con 16 puertos", <http://www.mexart.unam.mx/documentos/MB16x16.pdf>
- [36]. Lluís Pradell, "ADS example: 90-degree hybrid".
- [37]. Couplers and Splitters, <http://www.microwaves101.com/encyclopedia/couplers.cfm>
- [38]. Combinadores, splitters y acopladores direccionales, <http://www.redislogar.com/media/multimedia/ficheros/49.pdf>
- [39]. Francisco Javier Frutos Hernansanz, "Acoplador Híbrido en cuadratura", INFA Área Radiofrecuencia, Torrejón de Ardoz, 2004.
- [40]. Redes Pasivos de microondas de más de dos accesos, [https://poliformat.upv.es/access/content/group/OCW\\_6495\\_2008/443293/443296/3-RedesdeMasde2\\_parte2.pdf](https://poliformat.upv.es/access/content/group/OCW_6495_2008/443293/443296/3-RedesdeMasde2_parte2.pdf)
- [41]. Paolo Colantonio, Franco Giannini, Ernesto Limiti, "High Efficiency RF and Microwave, Solid State Power Amplifiers", John Wiley & Sons, 2009.
- [42]. The Design Engineers Search Engine : "Power Splitter / Combiner ZFRSC-42+", <http://217.34.103.131/pdfs/ZFRSC-42+.pdf>
- [43]. PCPFiles: "Componentes SMD", [http://www.pcpaudio.com/pcpfiles/doc\\_amplificadores/SMD/SMD.html](http://www.pcpaudio.com/pcpfiles/doc_amplificadores/SMD/SMD.html)

# ANEXOS

**TÍTULO DEL TFC:** Diseño e implementación de combinadores de potencia para amplificador LINC @ 868MHz

**TITULACIÓN:** Ingeniería Técnica de Telecomunicaciones, especialidad Sistemas de Telecomunicación

**AUTORES:** Jordi Alonso Fuster  
Patricia Ferreres Hernández  
Sara Sierra Simón

**DIRECTOR:** Josep Maria Jové

**FECHA:** 18 de julio de 2013

## ANEXO A: Resultados estudio anterior

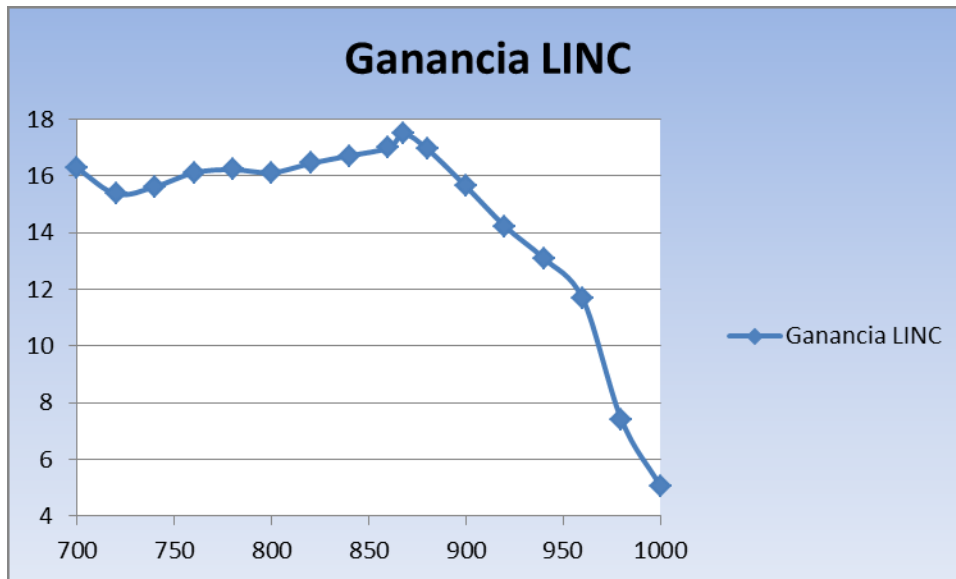
En este anexo se muestran los resultados del estudiante Carlos Fernández sobre las pruebas de laboratorio realizadas con el amplificador de potencia clase E tipo LINC y el combinador *Mini-Circuits*. El anexo ha sido extraído directamente del estudio “*Caracterización de dos amplificadores clase E para un transmisor LINC @ 900 MHz*”:

La siguiente tabla muestra la respuesta del LINC a diferentes frecuencias. En concreto a la frecuencia de trabajo obtenemos una ganancia de 17,49 dB por lo que en términos de ganancia podemos considerarlo un buen resultado.

**Tabla. A.1.** Respuesta frecuencial LINC

Frec. (MHz)	Pin	Pout	Att	G
700	0	-13,73	-30	16,27
720	0	-14,63	-30	15,37
740	0	-15,40	-30	15,63
760	0	-13,88	-30	16,12
780	0	-12,74	-30	16,23
800	0	-13,88	-30	16,12
820	0	-15,89	-30	16,45
840	0	-15,22	-30	16,72
860	0	-13,00	-30	17,00
868	0	-12,51	-30	17,49
880	0	-13,04	-30	16,96
900	0	-18,02	-30	11,98
920	0	-18,03	-30	11,97
940	0	-13,90	-30	16,10
960	0	-18,32	-30	11,68
980	0	-22,60	-30	7,40
1000	0	-24,93	-30	5,07

A continuación, se muestra la representación gráfica de la tabla anterior en la que podemos ver cómo se comporta el LINC a las diferentes frecuencias. El filtro no se aprecia claramente debido a lo comentado anteriormente, las pérdidas por soldaduras, cables, etc.



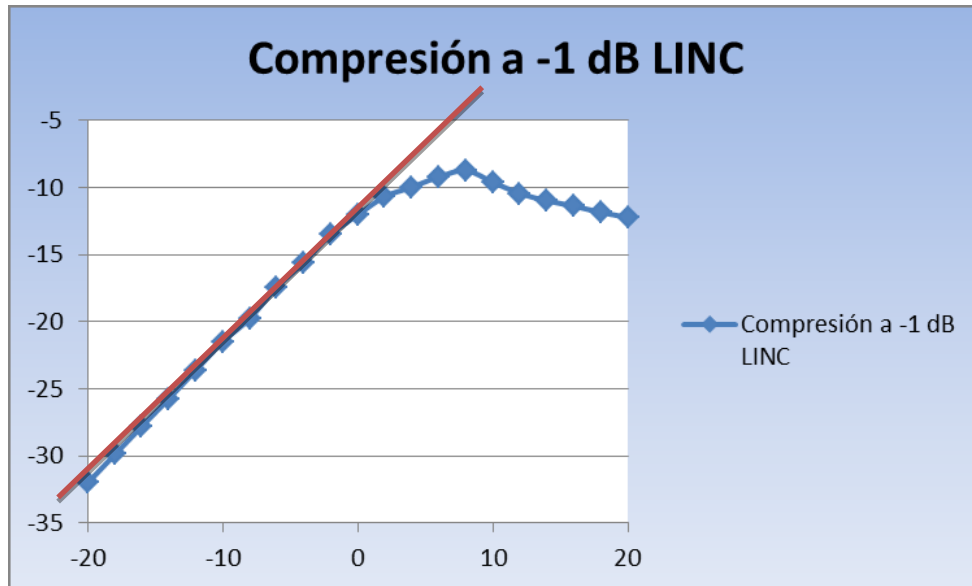
**Fig. A.1.** Representación frecuencial LINC

La siguiente tabla muestra el comportamiento del LINC para diferentes entradas de potencia.

**Tabla. A.2.** Respuesta a diferentes señales de entrada LINC

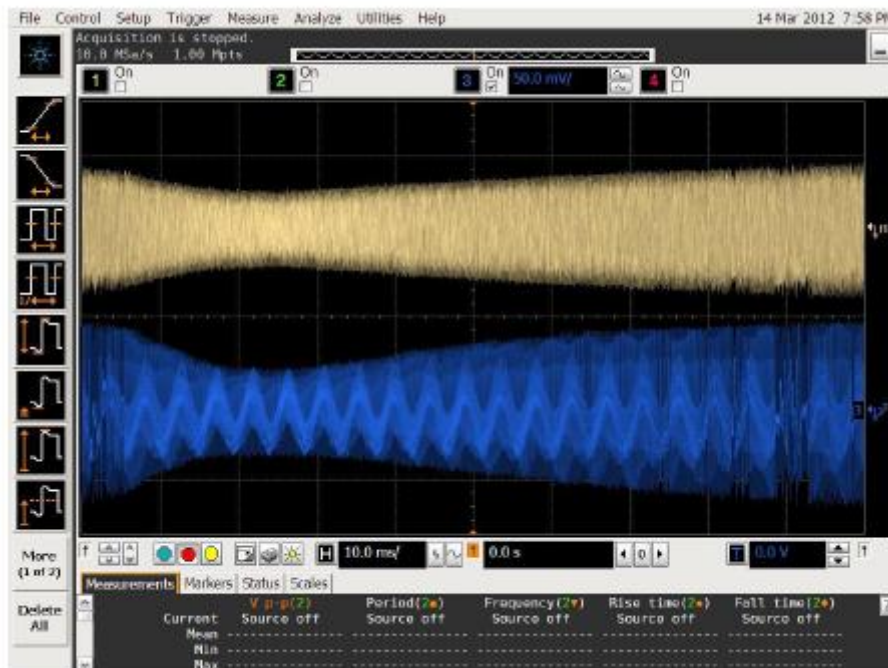
Frec. (MHz)	Pin	Pout	Att	G
868	-20	-32,00	-30	18,00
868	-18	-29,89	-30	18,11
868	-16	-27,80	-30	18,20
868	-14	-25,74	-30	18,26
868	-12	-23,62	-30	18,38
868	-10	-21,49	-30	18,51
868	-8	-19,76	-30	18,24
868	-6	-17,43	-30	18,57
868	-4	-15,59	-30	18,41
868	-2	-13,50	-30	18,50
868	0	-12,04	-30	17,96
868	2	-10,69	-30	17,31
868	4	-9,98	-30	16,02
868	6	-9,22	-30	14,78
868	8	-8,74	-30	13,26
868	10	-9,61	-30	10,39
868	12	-10,45	-30	7,55
868	14	-10,99	-30	5,01
868	16	-11,39	-30	2,61
868	18	-11,86	-30	0,14
868	20	-12,24	-30	-2,24

Con los resultados obtenidos y su representación gráfica observamos el punto de compresión a -1 dB el cual se encuentra, en nuestro caso, en 0 dBm.



**Fig. A.2.** Compresión a -1 dB LINC

La siguiente gráfica muestra ya el comportamiento del LINC con una señal de entrada 4-QAM y una potencia de 0 dBm. Como se puede observar el amplificador cumple su función. La eficiencia del transmisor a nuestra frecuencia de trabajo es del  $\eta = 42\%$ .



**Fig.A.3.** Respuesta temporal 4-QAM LINC



# ANEXO B: Datasheet ATF – 34143

## ATF-34143

Low Noise Pseudomorphic HEMT  
in a Surface Mount Plastic Package



## Data Sheet

### Description

Avago's ATF-34143 is a high dynamic range, low noise PHEMT housed in a 4-lead SC-70 (SOT-343) surface mount plastic package.

Based on its featured performance, ATF-34143 is ideal for the first stage of base station LNA due to the excellent combination of low noise figure and high linearity<sup>(1)</sup>. The device is also suitable for applications in Wireless LAN, WLL/RLL, MMDS, and other systems requiring super low noise figure with good intercept in the 450 MHz to 10 GHz frequency range.

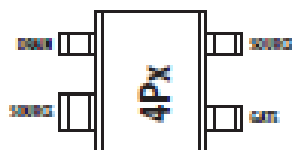
**Note:**

1. From the same PHEMT FET family, the larger geometry ATF-33143 may also be considered either for the higher linearity performance or easier circuit design for stability in the lower frequency bands (300 – 900 MHz).

### Surface Mount Package - SOT-343



### Pin Connections and Package Marking



**Note:** Top View. Package marking provides orientation and identification.

\*4P\* = Device code  
\*x\* = Date code character. A new character is assigned for each month, year.

### Features


- Lead-free Option Available
- Low Noise Figure
- Excellent Uniformity in Product Specifications
- 800 micron Gate Width
- Low Cost Surface Mount Small Plastic Package SOT-343 (4 lead SC-70)
- Tape-and-Reel Packaging Option Available

### Specifications

- 1.9 GHz; 4V, 60 mA (Typ.)**
- 0.5 dB Noise Figure
  - 17.5 dB Associated Gain
  - 20 dBm Output Power at 1 dB Gain Compression
  - 31.5 dBm Output 3<sup>rd</sup> Order Intercept

### Applications

- Tower Mounted Amplifier and Low Noise Amplifier for GSM/TDMA/CDMA Base Stations
- LNA for Wireless LAN, WLL/RLL and MMDS Applications
- General Purpose Discrete PHEMT for other Ultra Low Noise Applications



**Attention: Observe precautions for handling electrostatic sensitive devices.**  
ESD Machine Model (Class A)  
ESD Human Body Model (Class 0)  
Refer to Avago Application Note AN048: Electrostatic Discharge Damage and Control.

**ATF-34143 Absolute Maximum Ratings<sup>[1]</sup>**

Symbol	Parameter	Units	Absolute Maximum
$V_{DS}$	Drain - Source Voltage <sup>[2]</sup>	V	5.5
$V_{GS}$	Gate - Source Voltage <sup>[2]</sup>	V	-5
$V_{GD}$	Gate Drain Voltage <sup>[2]</sup>	V	-5
$I_D$	Drain Current <sup>[2]</sup>	mA	$I_{D0}$ <sup>[3]</sup>
$P_{diss}$	Total Power Dissipation <sup>[4]</sup>	mW	725
$P_{in,max}$	RF Input Power	dBm	17
$T_{CH}$	Channel Temperature	°C	160
$T_{STG}$	Storage Temperature	°C	-65 to 160
$\theta_{JC}$	Thermal Resistance <sup>[5]</sup>	°C/W	165

**Notes:**

1. Operation of this device above any one of these parameters may cause permanent damage.
2. Assume DC quiescent conditions.
3.  $V_{GS} = 0$  volts.
4. Source lead temperature is 25°C. Derate 6 mW/°C for  $T_C > 40^\circ\text{C}$ .
5. Thermal resistance measured using 150°C Liquid Crystal Measurement method.
6. Under large signal conditions,  $V_{DS}$  may swing positive and the drain current may exceed  $I_{D0}$ . These conditions are acceptable as long as the maximum  $P_{diss}$  and  $P_{in,max}$  ratings are not exceeded.

**Product Consistency Distribution Charts<sup>[7]</sup>**

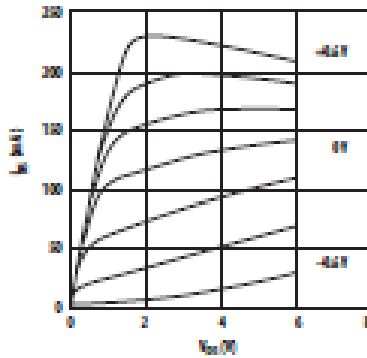


Figure 1. Typical Pulsed I-V Curves<sup>[8]</sup>.  
 $V_{GS} = -0.2\text{V}$  per step

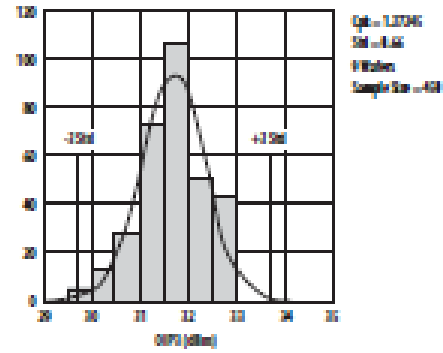


Figure 2. OIP3 @ 2 GHz, 4V, 60 mA.  
 LSL = 29.0, Nominal = 31.8, USL = 35.0

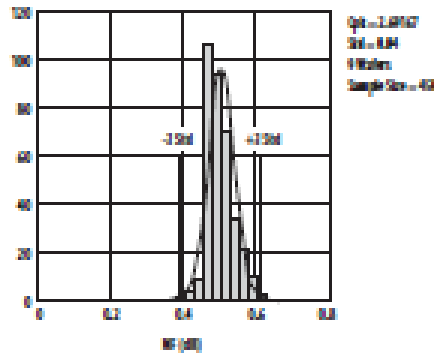


Figure 3. NF @ 2 GHz, 4V, 60 mA.  
 LSL = 0.1, Nominal = 0.47, USL = 0.8

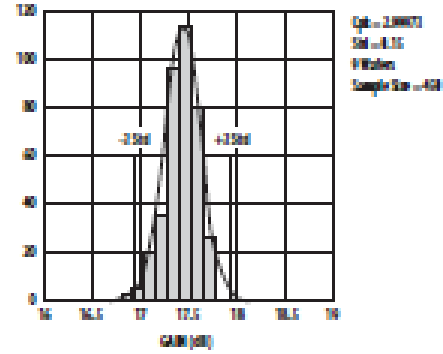


Figure 4. Gain @ 2 GHz, 4V, 60 mA.  
 LSL = 16.0, Nominal = 17.5, USL = 19.0

**Notes:**

7. Distribution data sample size is 450 samples taken from 9 different wafers. Future wafers allocated to this product may have nominal values anywhere within the upper and lower spec limits.
8. Measurements made on production test board. This circuit represents a trade-off between an optimal noise match and a reasonable match based on production test requirements. Circuit losses have been de-embedded from actual measurements.

### ATF-34143 Electrical Specifications

$T_A = 25^\circ\text{C}$ , RF parameters measured in a test circuit for a typical device

Symbol	Parameters and Test Conditions	Units	Min.	Typ. <sup>(2)</sup>	Max.
$I_{DSS}^{(1)}$	Saturated Drain Current $V_{GS} = 1.5\text{ V}, V_{DS} = 0\text{ V}$	mA	90	118	145
$V_p^{(1)}$	Pinchoff Voltage $V_{DS} = 1.5\text{ V}, I_{DS} = 10\% \text{ of } I_{DSS}$	V	-0.65	-0.5	-0.35
$I_Q$	Quiescent Bias Current $V_{GS} = -0.34\text{ V}, V_{DS} = 4\text{ V}$	mA	—	60	—
$g_m^{(1)}$	Transconductance $V_{DS} = 1.5\text{ V}, g_m = I_{DSS}/V_p$	mmho	180	230	—
$I_{GDD}$	Gate to Drain Leakage Current $V_{GS} = 5\text{ V}$	$\mu\text{A}$	—	—	500
$I_{GS}$	Gate Leakage Current $V_{GS} = V_{DS} = -4\text{ V}$	$\mu\text{A}$	—	30	300
NF	Noise Figure	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dB	0.5	0.8
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dB	0.5	0.4
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dB	0.4	0.4
$G_s$	Associated Gain	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dB	16	17.5
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dB	17.5	19
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dB	21.5	21.5
OIP3	Output 3 <sup>rd</sup> Order Intercept Point <sup>(2)</sup> +5 dBm $P_{OBS}$ /Tone	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dBm	29	31.5
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dBm	30	31
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dBm	31	31
$P_{1dB}$	1 dB Compressed Intercept Point <sup>(2)</sup>	$f = 2\text{ GHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$ $V_{DS} = 4\text{ V}, I_{DS} = 30\text{ mA}$	dBm	20	19
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dBm	19	18.5
		$f = 900\text{ MHz}$ $V_{DS} = 4\text{ V}, I_{DS} = 60\text{ mA}$	dBm	18.5	18.5

**Notes:**

1. Guaranteed at wafer probe level
2. Typical value determined from a sample size of 400 parts from 9 wafers.
3. Using production test board.

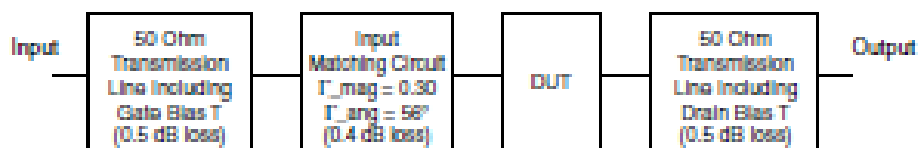


Figure 5. Block diagram of 2 GHz production test board used for Noise Figure, Associated Gain, P1dB, and OIP3 measurements. This circuit represents a trade-off between an optimal noise match and associated impedance matching circuit losses. Circuit losses have been de-embedded from actual measurements.

ATF-34143 Typical Performance Curves

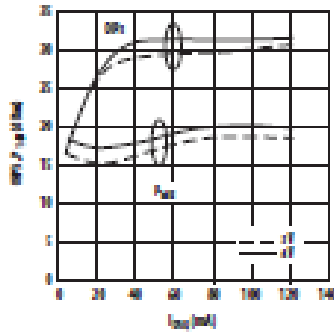


Figure 6. OIP3 and  $P_{1dB}$  vs.  $I_{DQ}$  and  $V_{DS}$  Tuned for NF @ 4 V, 60 mA at 2 GHz. (T=2)

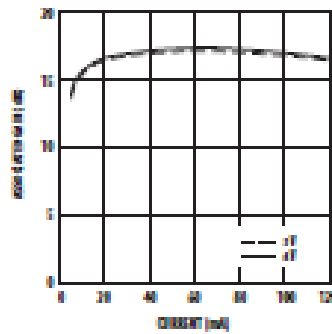


Figure 7. Associated Gain vs. Current ( $I_D$ ) and Voltage ( $V_{DS}$ ) at 2 GHz. (T=2)

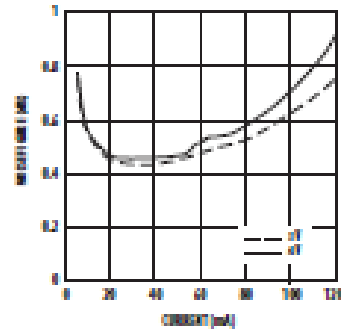


Figure 8. Noise Figure vs. Current ( $I_D$ ) and Voltage ( $V_{DS}$ ) at 2 GHz. (T=2)

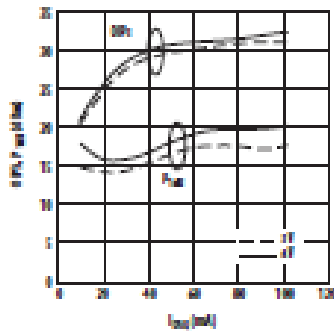


Figure 9. OIP3 and  $P_{1dB}$  vs.  $I_{DQ}$  and  $V_{DS}$  Tuned for NF @ 4 V, 60 mA at 900 MHz. (T=2)

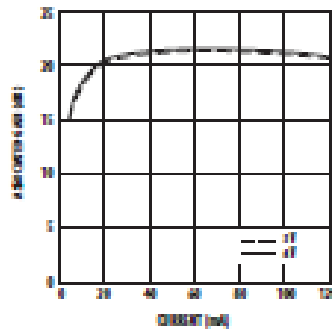


Figure 10. Associated Gain vs. Current ( $I_D$ ) and Voltage ( $V_{DS}$ ) at 900 MHz. (T=2)

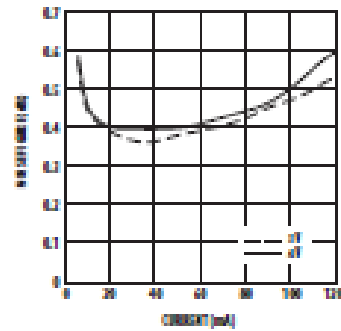


Figure 11. Noise Figure vs. Current ( $I_D$ ) and Voltage ( $V_{DS}$ ) at 900 MHz. (T=2)

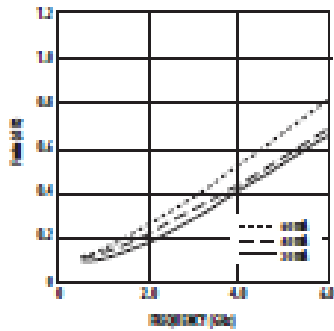


Figure 12. Gain vs. Frequency and Current at 4V.

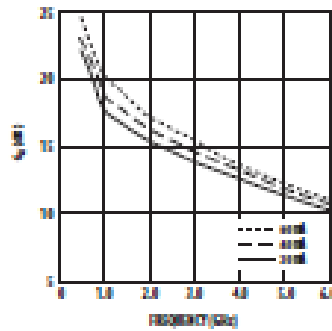


Figure 13. Associated Gain vs. Frequency and Current at 4V.

Notes:

1. Measurements made on a fixed toned production test board that was tuned for optimal gain match with reasonable noise figure at 4V, 60 mA bias. This circuit represents a trade-off between optimal noise match, maximum gain match, and a reasonable match based on production test board requirements. Circuit losses have been de-embedded from actual measurements.
2.  $P_{1dB}$  measurements are performed with passive biasing. Quiescent drain current,  $I_{DQ}$ , is set with zero RF drive applied. As  $P_{1dB}$  is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of  $I_{DQ}$  the device is running closer to class B as power output approaches  $P_{1dB}$ . This results in higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a  $V_{DS} = 4V$  and  $I_{DQ} = 10mA$ ,  $I_D$  increases to 62 mA as a  $P_{1dB}$  of +19 dBm is approached.

ATF-34143 Typical Performance Curves, continued

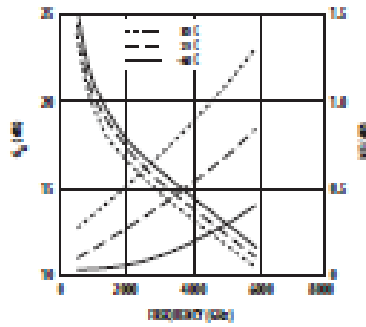


Figure 14. Gain and  $Q_d$  vs. Frequency and Temperature at  $V_{DS} = 4V$ ,  $I_{q0} = 60mA$ .

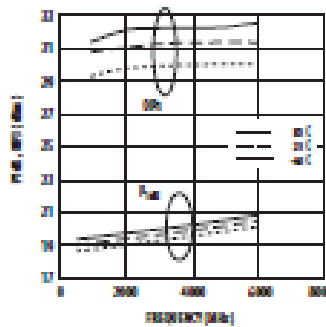


Figure 15.  $P_{1dB}$ ,  $OP1$  vs. Frequency and Temperature at  $V_{DS} = 4V$ ,  $I_{q0} = 60mA$  (1)

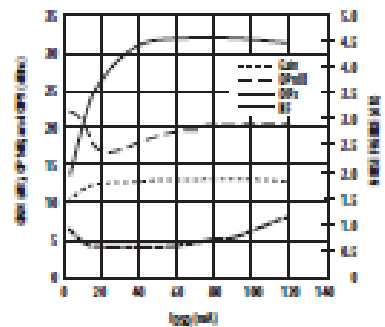


Figure 16. NF, Gain,  $OP1dB$  and  $OP3$  vs.  $I_{q0}$  at 4V and 3.0 GHz Tuned for Noise Figure (1)

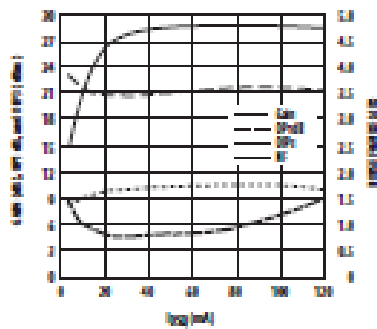


Figure 17. NF, Gain,  $OP1dB$  and  $OP3$  vs.  $I_{q0}$  at 4V and 3.0 GHz Tuned for Noise Figure (1)

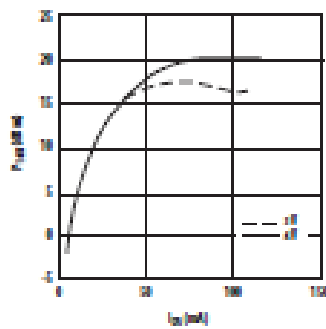


Figure 18.  $P_{1dB}$  vs.  $I_{q0}$  Active Bias Tuned for NF @ 4V, 60 mA at 2 GHz.

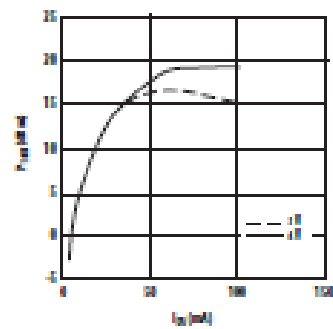


Figure 19.  $P_{1dB}$  vs.  $I_{q0}$  Active Bias Tuned for min NF @ 4V, 60 mA at 300 MHz.

Note:

1.  $P_{1dB}$  measurements are performed with passive biasing. Quiescent drain current,  $I_{DQ0}$ , is set with zero RF drive applied. As  $P_{1dB}$  is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of  $I_{DQ0}$  the device is running closer to class B as power output approaches  $P_{1dB}$ . This results in higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a  $V_{DS} = 4V$  and  $I_{DQ0} = 10 mA$ ,  $I_q$  increases to 62 mA as a  $P_{1dB}$  of +19 dBm is approached.

ATF-34143 Power Parameters tuned for Power,  $V_{DS} = 4\text{ V}$ ,  $I_{DSQ} = 120\text{ mA}$ 

Freq (GHz)	$P_{1dB}$ (dBm)	$I_d$ (mA)	$G_{1dB}$ (dB)	$PAE_{1dB}$ (%)	$P_{sat}$ (dBm)	$I_d$ (mA)	$PAE_{sat}$ (%)	Gamma Out_mag (Mag)	Gamma Out_ang (Degrees)
0.9	20.9	114	25.7	27	22.8	108	44	0.34	136
1.5	21.7	115	21.9	32	23.1	95	53	0.31	152
1.8	21.3	111	20.5	30	23.0	105	47	0.30	164
2	22.0	106	19.5	37	23.7	115	50	0.28	171
4	22.7	110	12.7	40	23.6	111	47	0.26	-135
6	23.3	115	9.2	41	24.2	121	44	0.24	-66

ATF-34143 Power Parameters tuned for Power,  $V_{DS} = 4\text{ V}$ ,  $I_{DSQ} = 60\text{ mA}$ 

Freq (GHz)	$P_{1dB}$ (dBm)	$I_d$ (mA)	$G_{1dB}$ (dB)	$PAE_{1dB}$ (%)	$P_{sat}$ (dBm)	$I_d$ (mA)	$PAE_{sat}$ (%)	Gamma Out_mag (Mag)	Gamma Out_ang (Degrees)
0.9	18.2	75	27.5	22	20.5	78	36	0.48	102
1.5	18.7	58	24.5	32	20.8	59	51	0.45	117
1.8	18.8	57	23.0	33	21.1	71	45	0.42	126
2	18.8	59	22.2	32	21.9	81	47	0.40	131
4	20.2	66	13.9	38	22.0	77	48	0.25	-162
6	21.2	79	9.9	37	23.5	102	46	0.18	-77

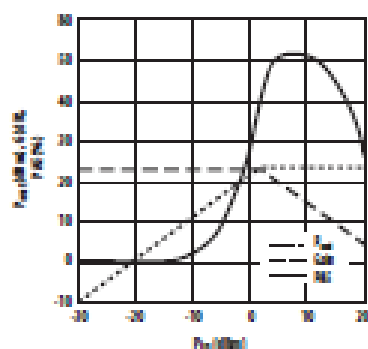


Figure 20. Swept Power Tuned for Power at 2 GHz,  $V_{DS} = 4\text{ V}$ ,  $I_{DSQ} = 120\text{ mA}$ .

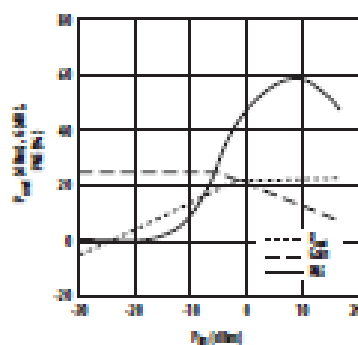


Figure 21. Swept Power Tuned for Power at 2 GHz,  $V_{DS} = 4\text{ V}$ ,  $I_{DSQ} = 60\text{ mA}$ .

## Notes:

- $P_{1dB}$  measurements are performed with passive biasing. Quiescent drain current,  $I_{DSQ}$ , is set with zero RF drive applied. As  $P_{1dB}$  is approached, the drain current may increase or decrease depending on frequency and dc bias point. At lower values of  $I_{DSQ}$  the device is running closer to class B as power output approaches  $P_{1dB}$ . This results in higher PAE (power added efficiency) when compared to a device that is driven by a constant current source as is typically done with active biasing. As an example, at a  $V_{DS} = 4\text{ V}$  and  $I_{DSQ} = 10\text{ mA}$ ,  $I_d$  increases to 62 mA as a  $P_{1dB}$  of +19 dBm is approached.
- $PAE(\%) = (P_{out} - P_{in})/P_{dc} \times 100$
- Gamma out is the reflection coefficient of the matching circuit presented to the output of the device.

**ATF-34143 Typical Scattering Parameters,  $V_{DS} = 3\text{ V}$ ,  $I_{DS} = 20\text{ mA}$**

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	Mag.	Ang.	Mag.	Ang.	
0.5	0.96	-37	20.07	10.079	153	-29.12	0.035	68	0.40	-35	24.50		
0.8	0.91	-60	19.68	9.642	137	-26.02	0.050	56	0.34	-56	22.85		
1.0	0.87	-76	18.96	8.867	126	-24.29	0.061	48	0.32	-71	21.62		
1.5	0.81	-104	17.43	7.443	106	-22.27	0.077	34	0.29	-98	19.85		
1.8	0.78	-115	16.70	6.843	98	-21.62	0.083	28	0.28	-110	19.16		
2.0	0.75	-126	16.00	6.306	90	-21.11	0.088	23	0.26	-120	18.55		
2.5	0.72	-145	14.71	5.438	75	-20.45	0.095	15	0.25	-140	17.58		
3.0	0.69	-162	13.56	4.762	62	-19.83	0.102	7	0.23	-156	16.69		
4.0	0.65	166	11.61	3.806	38	-19.09	0.111	-8	0.22	174	15.35		
5.0	0.64	139	10.01	3.165	16	-18.49	0.119	-21	0.22	146	14.25		
6.0	0.65	114	8.65	2.706	-5	-18.06	0.125	-35	0.23	118	13.35		
7.0	0.66	89	7.33	2.326	-27	-17.79	0.129	-49	0.25	91	10.91		
8.0	0.69	67	6.09	2.017	-47	-17.52	0.133	-62	0.29	67	9.71		
9.0	0.72	48	4.90	1.758	-66	-17.39	0.135	-75	0.34	46	8.79		
10.0	0.75	30	3.91	1.568	-86	-17.08	0.140	-88	0.39	28	8.31		
11.0	0.77	10	2.88	1.393	-105	-16.95	0.142	-103	0.43	10	7.56		
12.0	0.80	-10	1.74	1.222	-126	-16.95	0.142	-118	0.47	-10	6.83		
13.0	0.83	-29	0.38	1.045	-145	-17.39	0.135	-133	0.53	-28	6.18		
14.0	0.85	-44	-0.96	0.895	-161	-17.86	0.128	-145	0.58	-42	5.62		
15.0	0.86	-55	-2.06	0.789	-177	-18.13	0.124	-156	0.62	-57	5.04		
16.0	0.85	-72	-3.09	0.701	166	-18.13	0.124	-168	0.65	-70	3.86		
17.0	0.85	-88	-4.22	0.615	149	-18.06	0.125	177	0.68	-85	3.00		
18.0	0.88	-101	-5.71	0.518	133	-18.94	0.113	165	0.71	-103	2.52		

**ATF-34143 Typical Noise Parameters**

$V_{DS} = 3\text{ V}$ ,  $I_{DS} = 20\text{ mA}$

Freq. GHz	$F_{min}$ dB	Mag.	$\Gamma_{opt}$		$R_{noise}$ -	$C_n$ dB
			Mag.	Ang.		
0.5	0.10	0.90	13	0.16	21.8	
0.9	0.11	0.85	27	0.14	18.3	
1.0	0.11	0.84	31	0.13	17.8	
1.5	0.14	0.77	48	0.11	16.4	
1.8	0.17	0.74	57	0.10	16.0	
2.0	0.19	0.71	66	0.09	15.6	
2.5	0.23	0.65	83	0.07	14.8	
3.0	0.29	0.59	102	0.06	14.0	
4.0	0.42	0.51	138	0.03	12.6	
5.0	0.54	0.45	174	0.03	11.4	
6.0	0.67	0.42	-151	0.05	10.3	
7.0	0.79	0.42	-118	0.10	9.4	
8.0	0.92	0.45	-88	0.18	8.6	
9.0	1.04	0.51	-63	0.30	8.0	
10.0	1.16	0.61	-43	0.46	7.5	

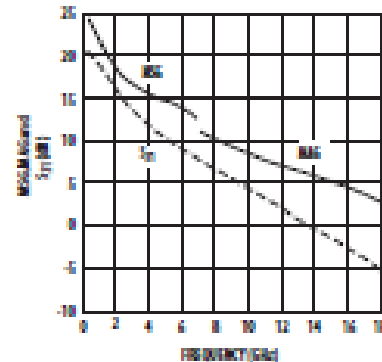


Figure 23. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 3V, 20mA.

**Notes:**

1.  $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$ s below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NPS test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
2.  $S$  and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

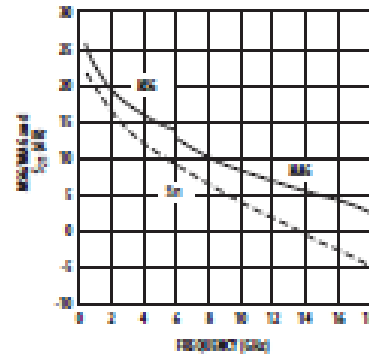
ATF-34143 Typical Scattering Parameters,  $V_{DS} = 3 \text{ V}$ ,  $I_{DS} = 40 \text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	Mag.	Ang.	Mag.	Ang.	
0.5	0.96	-40	21.32	11.645	151	-30.46	0.030	68	0.29	-43	25.80		
0.8	0.89	-64	20.79	10.950	135	-27.33	0.043	56	0.24	-70	24.06		
1.0	0.85	-81	19.96	9.956	124	-25.68	0.052	49	0.24	-88	22.82		
1.5	0.79	-109	18.29	8.209	104	-23.61	0.066	36	0.23	-118	20.95		
1.8	0.76	-121	17.50	7.495	96	-22.97	0.071	32	0.23	-130	20.24		
2.0	0.74	-131	16.75	6.876	88	-22.38	0.076	27	0.22	-141	19.57		
2.5	0.70	-150	15.39	5.880	74	-21.51	0.084	19	0.22	-160	18.45		
3.0	0.67	-167	14.19	5.120	61	-20.92	0.090	12	0.22	-176	17.55		
4.0	0.64	-162	12.18	4.063	38	-19.83	0.102	-1	0.21	-157	16.00		
5.0	0.64	135	10.54	3.365	16	-19.02	0.112	-14	0.22	131	14.78		
6.0	0.65	111	9.15	2.867	-5	-18.34	0.121	-38	0.24	105	12.91		
7.0	0.66	87	7.80	2.454	-26	-17.86	0.128	-42	0.28	81	11.03		
8.0	0.69	65	6.55	2.125	-46	-17.46	0.134	-55	0.32	60	9.93		
9.0	0.73	46	5.33	1.848	-65	-17.20	0.138	-69	0.37	40	9.07		
10.0	0.76	28	4.33	1.647	-84	-16.83	0.144	-84	0.41	23	8.59		
11.0	0.78	9	3.30	1.462	-104	-16.65	0.147	-99	0.45	5	7.84		
12.0	0.80	-11	2.15	1.281	-123	-16.65	0.147	-114	0.50	-14	7.15		
13.0	0.83	-30	0.79	1.095	-142	-17.08	0.140	-130	0.55	-31	6.50		
14.0	0.86	-44	-0.53	0.941	-158	-17.52	0.133	-142	0.60	-45	5.96		
15.0	0.87	-56	-1.61	0.831	-174	-17.72	0.130	-154	0.64	-59	5.39		
16.0	0.86	-72	-2.60	0.741	-160	-17.72	0.130	-166	0.66	-73	4.71		
17.0	0.86	-88	-3.72	0.652	-153	-17.79	0.129	-179	0.69	-88	3.43		
18.0	0.88	-102	-5.15	0.553	-137	-18.64	0.117	-166	0.72	-105	2.95		

## ATF-34143 Typical Noise Parameters

 $V_{DS} = 3 \text{ V}$ ,  $I_{DS} = 40 \text{ mA}$ 

Freq. GHz	$F_{min}$ dB	Mag.	$\Gamma_{opt}$		$R_{noise}$ -	$G_n$ dB
			Mag.	Ang.		
0.5	0.10	0.87	13	0.16	23.0	
0.9	0.13	0.82	28	0.13	19.6	
1.0	0.14	0.80	32	0.13	19.2	
1.5	0.17	0.73	50	0.1	17.7	
1.8	0.21	0.70	61	0.09	17.1	
2.0	0.23	0.66	68	0.08	16.7	
2.5	0.29	0.60	87	0.06	15.8	
3.0	0.35	0.54	106	0.05	14.9	
4.0	0.47	0.46	144	0.03	13.4	
5.0	0.6	0.41	-178	0.03	12.1	
6.0	0.72	0.39	-142	0.06	10.9	
7.0	0.85	0.41	-109	0.12	9.9	
8.0	0.97	0.45	-80	0.21	9.1	
9.0	1.09	0.52	-56	0.34	8.4	
10.0	1.22	0.61	-39	0.50	8.0	

Figure 24. MSG/MAG and  $|S_{21}|^2$  vs. Frequency at 3 V, 40 mA.

## Notes:

- $F_{min}$  values at 3 GHz and higher are based on measurements while the  $F_{min}$  values below 3 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NPS test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
- S and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.



**ATF-34143 Typical Scattering Parameters,  $V_{DS} = 4\text{ V}$ ,  $I_{DS} = 40\text{ mA}$**

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$			$S_{22}$			MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	dB	
0.5	0.95	-40	21.56	11.973	151	0.03	0.030	68	0.33	-39	26.01		
0.8	0.89	-65	21.02	11.252	135	0.04	0.042	56	0.27	-63	24.28		
1.0	0.85	-82	20.19	10.217	123	0.05	0.051	48	0.26	-80	23.02		
1.5	0.78	-109	18.49	8.405	104	0.06	0.064	36	0.24	-109	21.18		
1.8	0.73	-131	16.93	7.024	87	0.07	0.074	27	0.22	-131	20.46		
2.0	0.70	-150	15.57	6.002	73	0.08	0.081	19	0.21	-150	19.77		
2.5	0.67	-167	14.36	5.223	61	0.09	0.087	12	0.20	-167	18.70		
3.0	0.64	-162	12.34	4.141	37	0.10	0.098	-1	0.19	-165	17.75		
4.0	0.63	135	10.70	3.428	16	0.11	0.108	-13	0.20	138	16.26		
5.0	0.64	111	9.32	2.923	-6	0.12	0.117	-27	0.21	111	15.02		
6.0	0.66	87	7.98	2.506	-26	0.12	0.124	-41	0.24	86	12.93		
7.0	0.69	65	6.74	2.173	-46	0.13	0.130	-54	0.29	63	11.14		
8.0	0.72	47	5.55	1.894	-65	0.13	0.134	-68	0.34	42	10.09		
9.0	0.76	28	4.55	1.689	-85	0.14	0.141	-82	0.38	26	9.24		
10.0	0.78	9	3.53	1.501	-104	0.15	0.145	-97	0.42	8	8.79		
11.0	0.80	-11	2.39	1.317	-124	0.15	0.145	-113	0.47	-11	8.09		
12.0	0.84	-29	1.02	1.125	-143	0.14	0.140	-128	0.53	-29	7.35		
13.0	0.86	-44	-0.30	0.966	-160	0.13	0.133	-141	0.58	-43	6.76		
14.0	0.87	-56	-1.38	0.853	-176	0.13	0.130	-152	0.62	-58	6.19		
15.0	0.86	-72	-2.40	0.759	-167	0.13	0.131	-165	0.65	-71	5.62		
16.0	0.86	-88	-3.53	0.666	-151	0.13	0.130	-180	0.68	-86	4.43		
17.0	0.89	-102	-4.99	0.563	-134	0.12	0.119	-168	0.71	-103	3.60		
18.0	0.89	-101.85	-4.99	0.563	-134	0.12	0.119	-168	0.71	-103	3.15		

**ATF-34143 Typical Noise Parameters**

$V_{DS} = 4\text{ V}$ ,  $I_{DS} = 40\text{ mA}$

Freq. GHz	$F_{min}$ dB	$\Gamma_{opt}$		$R_{noise}$ -	$G_n$ dB
		Mag.	Ang.		
0.5	0.10	0.87	13	0.16	22.8
0.9	0.13	0.82	27	0.14	19.4
1.0	0.14	0.80	31	0.13	18.9
1.5	0.17	0.73	49	0.11	17.4
1.8	0.20	0.70	60	0.10	16.9
2.0	0.22	0.66	67	0.09	16.4
2.5	0.28	0.60	85	0.07	15.6
3.0	0.34	0.54	104	0.05	14.8
4.0	0.45	0.45	142	0.03	13.3
5.0	0.57	0.40	180	0.03	12.0
6.0	0.69	0.38	-144	0.05	10.9
7.0	0.81	0.39	-111	0.11	9.9
8.0	0.94	0.43	-82	0.20	9.1
9.0	1.06	0.51	-57	0.32	8.5
10.0	1.19	0.62	-40	0.47	8.1

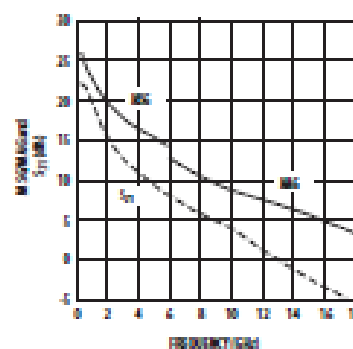


Figure 25. MSG/MAG and  $|S_{11}|^2$  vs. Frequency at 4V, 40mA.

**Notes:**

1.  $F_{min}$  values at 3 GHz and higher are based on measurements while the  $F_{min}$ s below 3 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NPs test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
2.  $S$  and noise parameters are measured on a microstrip line made on 0.005 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.030 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

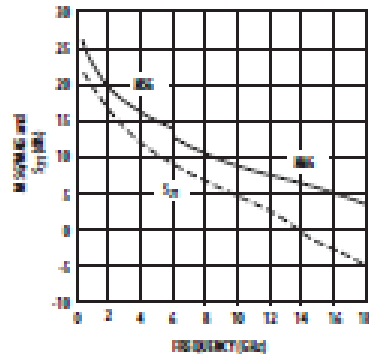
ATF-34143 Typical Scattering Parameters,  $V_{DS} = 4\text{ V}$ ,  $I_{DS} = 60\text{ mA}$ 

Freq. GHz	$S_{11}$			$S_{21}$			$S_{12}$		$S_{22}$		MSG/MAG dB
	Mag.	Ang.	dB	Mag.	Ang.	dB	Mag.	Ang.	Mag.	Ang.	
0.5	0.95	-41	21.91	12.454	150	-31.06	0.028	68	0.29	-41	26.48
0.8	0.89	-65	21.33	11.654	134	-28.18	0.039	57	0.24	-67	24.75
1.0	0.85	-83	20.46	10.549	123	-26.56	0.047	49	0.23	-84	23.51
1.5	0.78	-111	18.74	8.646	103	-24.44	0.060	38	0.21	-114	21.59
1.8	0.75	-122	17.92	7.873	95	-23.74	0.065	33	0.21	-125	20.83
2.0	0.73	-133	17.16	7.207	87	-23.22	0.069	29	0.20	-136	20.19
2.5	0.69	-151	15.78	6.149	73	-22.38	0.076	22	0.19	-155	19.08
3.0	0.67	-168	14.56	5.345	60	-21.62	0.083	15	0.19	-171	18.09
4.0	0.64	-161	12.53	4.232	37	-20.54	0.094	3	0.18	-162	16.53
5.0	0.63	-134	10.88	3.501	16	-19.58	0.105	-10	0.19	-135	15.23
6.0	0.64	-111	9.49	2.983	-5	-18.79	0.115	-24	0.21	-109	12.89
7.0	0.66	-86	8.15	2.557	-26	-18.27	0.122	-38	0.24	-84	11.22
8.0	0.69	-65	6.92	2.217	-46	-17.79	0.129	-51	0.28	-62	10.21
9.0	0.73	-46	5.72	1.932	-65	-17.46	0.134	-65	0.33	-42	9.36
10.0	0.76	-28	4.73	1.723	-84	-16.95	0.142	-79	0.38	-25	8.94
11.0	0.78	-9	3.70	1.531	-104	-16.71	0.146	-94	0.42	-7	8.23
12.0	0.81	-11	2.57	1.344	-124	-16.71	0.146	-111	0.47	-12	7.56
13.0	0.84	-30	1.20	1.148	-143	-17.02	0.141	-126	0.52	-29	6.94
14.0	0.86	-44	-0.12	0.986	-159	-17.46	0.134	-139	0.58	-43	6.37
15.0	0.87	-56	-1.21	0.870	-175	-17.59	0.132	-150	0.62	-58	5.78
16.0	0.86	-72	-2.21	0.775	-168	-17.59	0.132	-163	0.65	-71	4.60
17.0	0.86	-88	-3.35	0.680	-151	-17.65	0.131	-178	0.68	-86	3.79
18.0	0.89	-101.99	-4.81	0.575	-135	-18.42	0.120	-169	0.71	-104	3.33

## ATF-34143 Typical Noise Parameters

 $V_{DS} = 4\text{ V}$ ,  $I_{DS} = 60\text{ mA}$ 

Freq. GHz	$F_{min}$ dB	$\Gamma_{opt}$		$R_{noise}$ -	$C_n$ dB
		Mag.	Ang.		
0.5	0.11	0.84	15	0.14	24.5
0.9	0.14	0.78	30	0.12	20.7
1.0	0.15	0.77	34	0.12	20.2
1.5	0.20	0.69	53	0.10	18.5
1.8	0.23	0.66	62	0.10	17.7
2.0	0.26	0.62	72	0.09	17.2
2.5	0.33	0.55	91	0.07	16.3
3.0	0.39	0.50	111	0.05	15.4
4.0	0.53	0.43	149	0.03	13.7
5.0	0.67	0.39	-173	0.04	12.3
6.0	0.81	0.39	-137	0.07	11.1
7.0	0.96	0.42	-104	0.14	10.0
8.0	1.10	0.47	-76	0.26	9.2
9.0	1.25	0.54	-53	0.41	8.6
10.0	1.39	0.62	-37	0.60	8.2

Figure 26. MSG/MAG and  $|S_{11}|^2$  vs. Frequency at 4 V, 60 mA.

## Notes:

1.  $F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  values below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NPS test system. From these measurements a true  $F_{min}$  is calculated. Refer to the noise parameter application section for more information.
2.  $S_{11}$  and noise parameters are measured on a microstrip line made on 0.025 inch thick alumina carrier. The input reference plane is at the end of the gate lead. The output reference plane is at the end of the drain lead. The parameters include the effect of four plated through via holes connecting source landing pads on top of the test carrier to the microstrip ground plane on the bottom side of the carrier. Two 0.020 inch diameter via holes are placed within 0.010 inch from each source lead contact point, one via on each side of that point.

### Noise Parameter Applications Information

$F_{min}$  values at 2 GHz and higher are based on measurements while the  $F_{min}$  below 2 GHz have been extrapolated. The  $F_{min}$  values are based on a set of 16 noise figure measurements made at 16 different impedances using an ATN NPS test system. From these measurements, a true  $F_{min}$  is calculated.  $F_{min}$  represents the true minimum noise figure of the device when the device is presented with an impedance matching network that transforms the source impedance, typically 50Ω, to an impedance represented by the reflection coefficient  $\Gamma_o$ . The designer must design a matching network that will present  $\Gamma_o$  to the device with minimal associated circuit losses. The noise figure of the completed amplifier is equal to the noise figure of the device plus the losses of the matching network preceding the device. The noise figure of the device is equal to  $F_{min}$  only when the device is presented with  $\Gamma_o$ . If the reflection coefficient of the matching network is other than  $\Gamma_o$ , then the noise figure of the device will be greater than  $F_{min}$  based on the following equation.

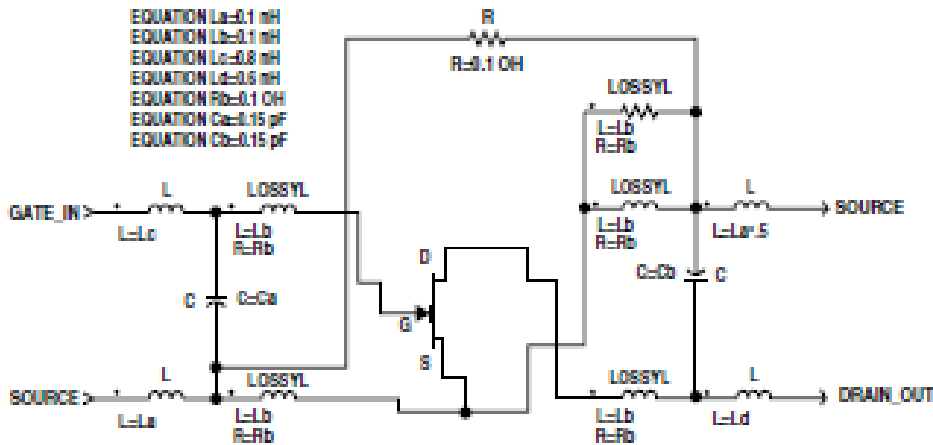
$$NF = F_{min} + 4 R_n \frac{|\Gamma_s - \Gamma_o|^2}{Z_0 (1 + |\Gamma_o|^2)(1 - |\Gamma_s|^2)}$$

Where  $R_n/Z_0$  is the normalized noise resistance,  $\Gamma_o$  is the optimum reflection coefficient required to produce  $F_{min}$  and  $\Gamma_s$  is the reflection coefficient of the source impedance actually presented to the device. The losses of the matching networks are non-zero and they will also add

to the noise figure of the device creating a higher amplifier noise figure. The losses of the matching networks are related to the Q of the components and associated printed circuit board loss.  $\Gamma_o$  is typically fairly low at higher frequencies and increases as frequency is lowered. Larger gate width devices will typically have a lower  $\Gamma_o$  as compared to narrower gate width devices.

Typically for FETs, the higher  $\Gamma_o$  usually infers that an impedance much higher than 50Ω is required for the device to produce  $F_{min}$ . At VHF frequencies and even lower L Band frequencies, the required impedance can be in the vicinity of several thousand ohms. Matching to such a high impedance requires very hi-Q components in order to minimize circuit losses. As an example at 900 MHz, when airwound coils (Q > 100) are used for matching networks, the loss can still be up to 0.25 dB which will add directly to the noise figure of the device. Using multilayer molded inductors with Qs in the 30 to 50 range results in additional loss over the airwound coil. Losses as high as 0.5 dB or greater add to the typical 0.15 dB  $F_{min}$  of the device creating an amplifier noise figure of nearly 0.65 dB. A discussion concerning calculated and measured circuit losses and their effect on amplifier noise figure is covered in Avago Application 1085.

**ATF-34143 5C-70 4 Lead, High Frequency Nonlinear Model**  
 Optimized for 0.1–6.0 GHz



This model can be used as a design tool. It has been tested on MDS for various specifications. However, for more precise and accurate design, please refer to the measured

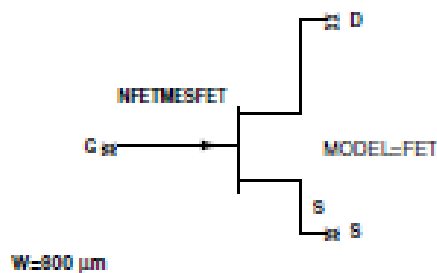
data in this data sheet. For future improvements Avago reserves the right to change these models without prior notice.

**ATF-34143 Die Model**

+ STATZ MESFET MODEL +				
MODEL = FET				
IDS model	Gate model	Parasitics	Breakdown	Noise
NFET=yes	DELTA=2	RC=1	CSFWD=1	FNC=0.1e+6
PFET=-	GSCAP=0	RD=Rd	CSREV=0	R=17
IDSMOD=3	CCS=0.01 pF	RS=Ra	GDFWD=1	P=.65
VTC=-0.95	GDCAP=0	LG=Lg nH	GDFREV=0	C=2
BETA= Beta	GCD=Cgd pF	LD=Ld nH	VJR=1	
LAMBDA=0.00		LS=Ls nH	IS=1 nA	
ALPHA=4.0		CDS=Cds pF	IR=1 nA	
B=0.8		CRF=1	IMAX=1	
TNOM=27		RC=Rc	XTI=-	
IDSTC=-			N=-	
VBI=-7			EQ=-	

Model scal factors (W=FET width in microns)

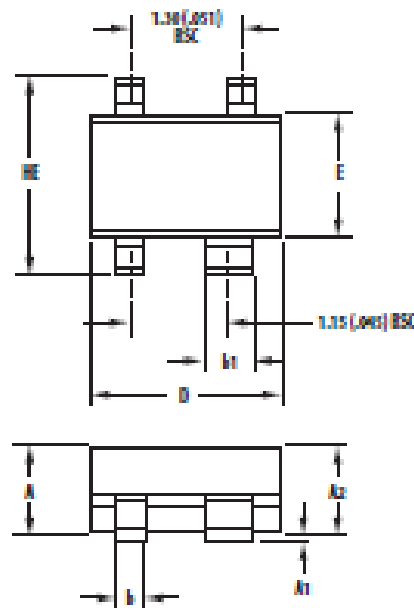
- EQUATION Cds=0.01\*W/200
- EQUATION Beta=0.06\*W/200
- EQUATION Rd=200/W
- EQUATION Re=.5\*200/W
- EQUATION Cgs=0.2\*W/200
- EQUATION Cgd=0.04\*W/200
- EQUATION Lg=0.09\*200/W
- EQUATION Ld=0.09\*200/W
- EQUATION Ls=0.01\*200/W
- EQUATION Rc=500\*200/W



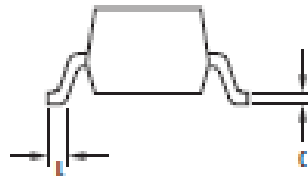
**Part Number Ordering Information**

Part Number	No. of Devices	Container
ATF-34143-TR1G	3000	7" Reel
ATF-34143-TR2G	10000	13" Reel
ATF-34143-BLKG	100	antistatic bag

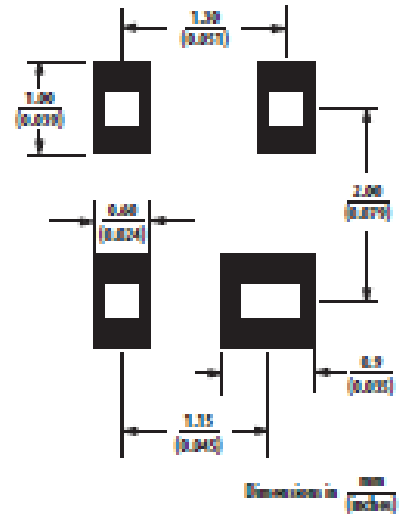
**Package Dimensions  
SC-70 4L/SOT-343**



SYMBOL	DIMENSIONS (mm)	
	MIN.	MAX.
E	1.15	1.35
D	1.05	2.25
HE	1.00	2.40
A	0.80	1.10
A2	0.80	1.00
A1	0.00	0.10
b	0.15	0.40
b1	0.35	0.70
c	0.10	0.20
L	0.10	0.46



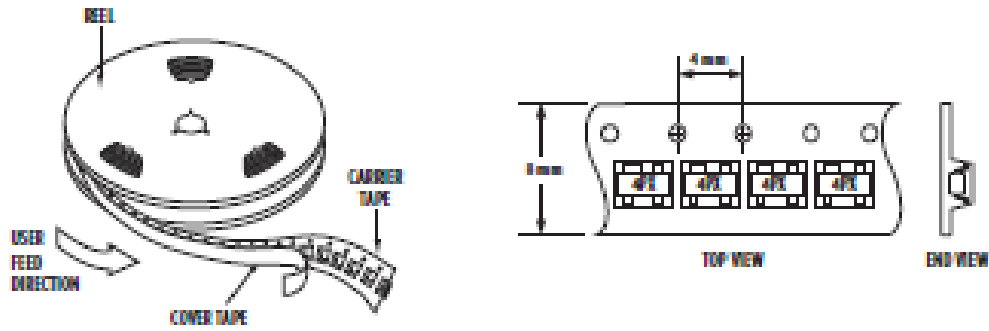
**Recommended PCB Pad Layout for  
Avago's SC70 4L/SOT-343 Products**



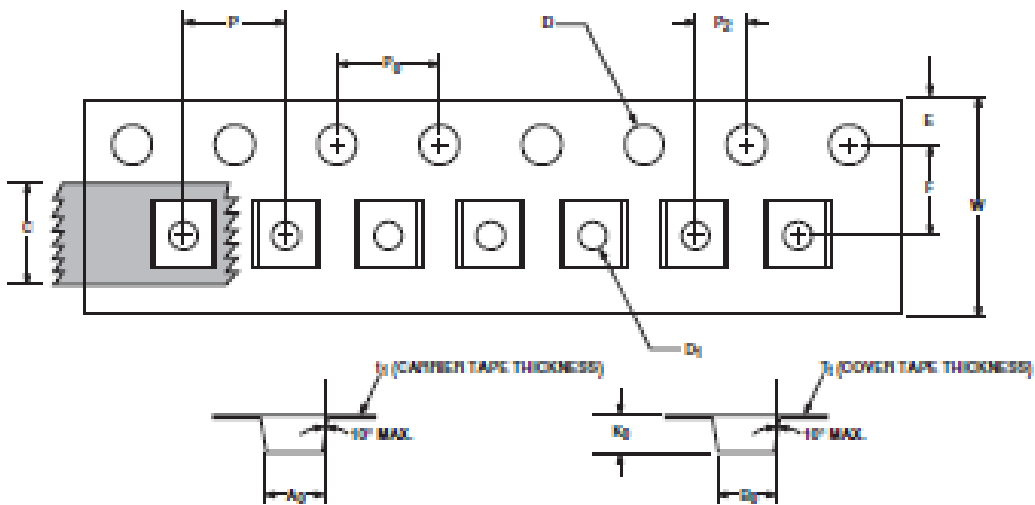
**NOTES:**

1. All dimensions are in mm.
2. Dimensions are inclusive of plating.
3. Dimensions are exclusive of mold flash & metal burr.
4. All specifications comply to EIAJ SC70.
5. Die is facing up for mold and facing down for trim form, i.e. reverse trim form.
6. Package surface to be mirror finish.

**Device Orientation**



**Tape Dimensions for Outline 4T**



DESCRIPTION		SYMBOL	SIZE (mm)	SIZE (INCHES)
CAVITY	LENGTH	$A_0$	$2.40 \pm 0.10$	$0.094 \pm 0.004$
	WIDTH	$B_0$	$2.40 \pm 0.10$	$0.094 \pm 0.004$
	DEPTH	$K_0$	$1.20 \pm 0.10$	$0.047 \pm 0.004$
	PITCH	$P$	$4.00 \pm 0.10$	$0.157 \pm 0.004$
	BOTTOM HOLE DIAMETER	$D_1$	$1.00 \pm 0.25$	$0.039 \pm 0.010$
PERFORATION	DIAMETER	$D$	$1.00 \pm 0.10$	$0.039 \pm 0.003$
	PITCH	$P_2$	$4.00 \pm 0.10$	$0.157 \pm 0.004$
	POSITION	$E$	$1.75 \pm 0.10$	$0.069 \pm 0.004$
CARRIER TAPE	WIDTH	$W$	$6.00 \pm 0.30 \pm 0.10$	$0.236 \pm 0.012$
	THICKNESS	$t_1$	$0.254 \pm 0.02$	$0.0100 \pm 0.0008$
COVER TAPE	WIDTH	$C$	$5.40 \pm 0.10$	$0.213 \pm 0.004$
	TAPE THICKNESS	$t_2$	$0.062 \pm 0.001$	$0.0025 \pm 0.0004$
DISTANCE	CAVITY TO PERFORATION (WIDTH DIRECTION)	$F$	$0.50 \pm 0.05$	$0.198 \pm 0.002$
	CAVITY TO PERFORATION (LENGTH DIRECTION)	$P_1$	$2.00 \pm 0.05$	$0.079 \pm 0.002$

For product information and a complete list of distributor, please go to our web site: [www.avagotech.com](http://www.avagotech.com)

Avago, Avago Technologies, and the A logo are trademarks of Avago Technologies in the United States and other countries. Data subject to change. Copyright © 2005-2012 Avago Technologies. All rights reserved. Obsolete 5989-3746EN  
AW02-1283EN - June 8, 2012



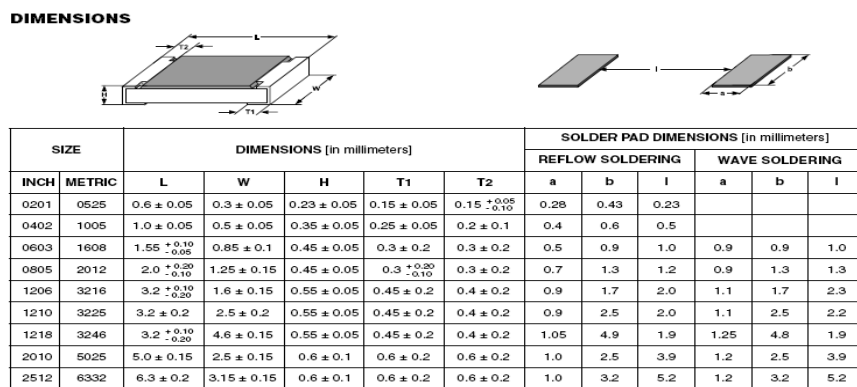
## ANEXO C: Componentes SMD

Un componente SMD (*Surface Mounting Device*) es un componente electrónico que se suelda directamente en la superficie de la PCB. Tradicionalmente, los componentes se montaban introduciendo sus patas por un agujero y soldándolas al otro lado de la placa. Ahora no hay agujero, sólo hay dos cuadrillos de cobre los que se suelda directamente el componente.

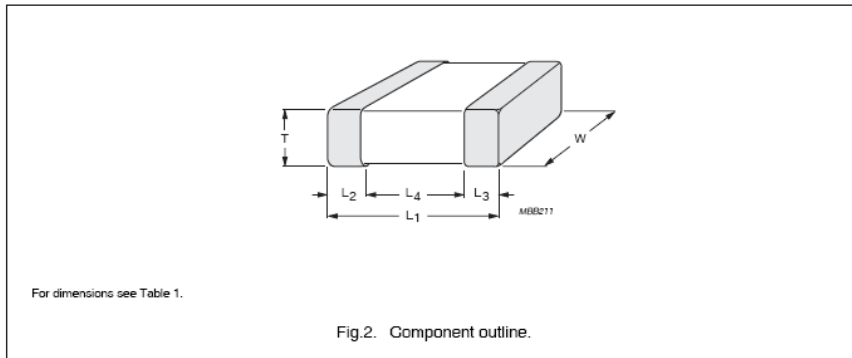
La evolución de los encapsulados de componentes electrónicos y su marcada tendencia a la miniaturización, está ligada tanto a cuestiones técnicas como al gusto de los consumidores, ávidos por obtener sistemas cada día más compactos, livianos y portátiles, sin que esto se vaya en detrimento de la funcionalidad.

El menor tamaño y las conexiones más cortas benefician también a las aplicaciones en alta frecuencia así como ayudan a una mayor robustez mecánica del conjunto.

Para este proyecto se ha usado elementos SMD con capsulado 0805 en resistencias, condensadores, bobinas e incluso en el transistor que usa un SOT343 de cuatro PINS. Tiene dos terminales *source*, y la razón de que sean dos en vez de una es para minimizar los efectos inductivos.



**Fig. C.1.** Dimensiones de las resistencias SMD encapsulado 0805

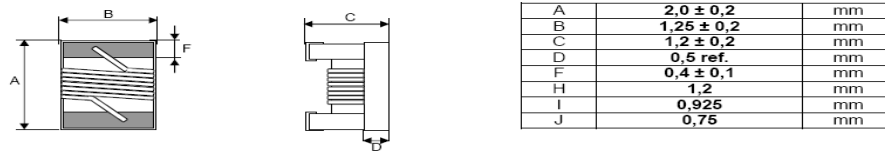


**Physical dimensions**

**Table 1** Capacitor dimensions

CASE SIZE	L <sub>1</sub>	W	T		L <sub>2</sub> and L <sub>3</sub>		L <sub>4</sub> MIN.
			MIN.	MAX.	MIN.	MAX.	
<b>Dimensions in millimetres</b>							
0402	1.0 ±0.05	0.5 ±0.05	0.45	0.55	0.20	0.30	0.40
0603	1.6 ±0.10	0.8 ±0.07	0.73	0.87	0.25	0.65	0.40
0805	2.0 ±0.10	1.25 ±0.10	0.50	1.35	0.25	0.75	0.55
1206	3.2 ±0.15	1.6 ±0.15	0.50	1.25	0.25	0.75	1.40
1210	3.2 ±0.20	2.5 ±0.20	0.50	1.75	0.25	0.75	1.40
1812	4.5 ±0.20	3.2 ±0.20	0.50	1.30	0.25	0.75	2.20

**Fig. C.2.** Dimensiones de los Condensadores SMD encapsulado 0805



<b>B Elektrische Eigenschaften / electrical properties:</b>					<b>C Lötpad / soldering spec.:</b>	
Eigenschaften / properties	Testbedingungen / test conditions		Wert / value	Einheit / unit	tol.	
Induktivität / inductance	250 MHz	L	4,7	nH	±0,2nH	
Güte Q / Q factor	1000 MHz	Q	60		min.	
DC-Widerstand / DC-resistance		R <sub>DC</sub>	0,06	Ω	max.	
Nennstrom / rated current	ΔT = 15 K	I <sub>DC</sub>	600	mA	max.	
Eigenres.-Frequenz / self-res.-frequency		SRF	5800	MHz	min.	

**Fig. C.3.** Dimensiones de las Bobinas SMD encapsulado 0805



## ANEXO D: Rogers 4000<sup>®</sup> Series



Advanced Circuit Materials

Advanced Circuit Materials Division  
100 S. Roosevelt Avenue  
Chandler, AZ 85226  
Tel: 480-961-1382, Fax: 480-961-4533  
www.rogerscorporation.com

Data Sheet

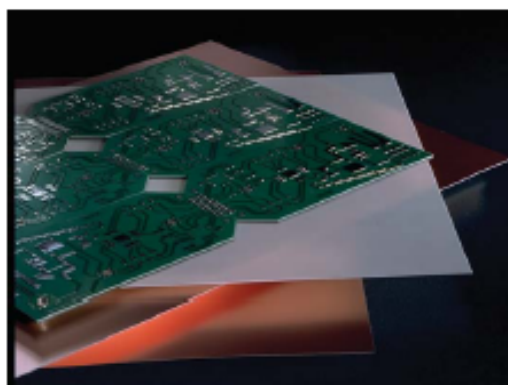
### RO4000<sup>®</sup> Series High Frequency Circuit Materials

#### Features:

- Not-PTFE
- Excellent high frequency performance due to low dielectric tolerance and loss
- Stable electrical properties versus frequency
- Low thermal coefficient of dielectric constant
- Low Z-Axis expansion
- Low in-plane expansion coefficient
- Excellent dimensional stability
- Volume manufacturing process

#### Some Typical Applications:

- LNB's for Direct Broadcast Satellites
- Microstrip and Cellular Base Station Antennas and Power Amplifiers
- Spread Spectrum Communications Systems
- RF Identification Tags



RO4000<sup>®</sup> Series High Frequency Circuit Materials are glass reinforced hydrocarbon/ceramic laminates (Not PTFE) designed for performance sensitive, high volume commercial applications.

RO4000 laminates are designed to offer superior high frequency performance and low cost circuit fabrication. The result is a low loss material which can be fabricated using standard epoxy/glass (FR4) processes offered at competitive prices.

The selection of laminates typically available to designers is significantly reduced once operational frequencies increase to 500 MHz and above. RO4000 material possesses the properties needed by designers of RF microwave circuits and allows for repeatable design of filters, matching networks and controlled impedance transmission lines. Low dielectric loss allows RO4000 series material to be used in many applications where higher operating frequencies limit the use of conventional circuit board laminates. The temperature coefficient of dielectric constant is among the lowest of any circuit board material (Chart 1), and the dielectric constant is stable over a broad frequency range (Chart 2). This makes it an ideal substrate for broadband applications.

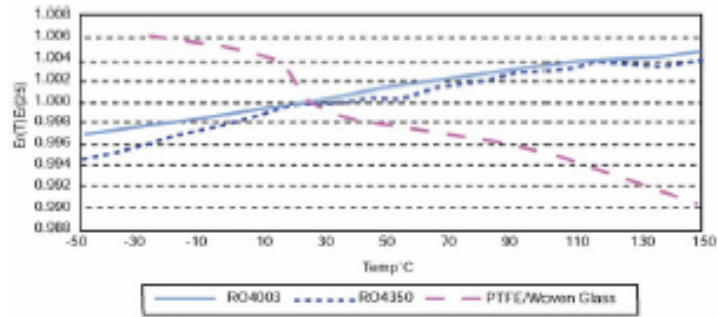
RO4000 material's thermal coefficient of expansion (CTE) provides several key benefits to the circuit designer. The expansion coefficient of RO4000 material is similar to that of copper which allows the material to exhibit excellent dimensional stability, a property needed for mixed dielectric multilayer boards constructions. The low Z-axis CTE of RO4000 laminates provides reliable plated through-hole quality, even in severe thermal shock applications. RO4000 series material has a Tg of >280°C (536°F) so its expansion characteristics remain stable over the entire range of circuit processing temperatures.

RO4000 series laminates can easily be fabricated into printed circuit boards using standard FR4 circuit board processing techniques. Unlike PTFE based high performance materials, RO4000 series laminates do not require specialized via preparation processes such as sodium etch. This material is a rigid, thermoset laminate that is capable of being processed by automated handling systems and scrubbing equipment used for copper surface preparation.

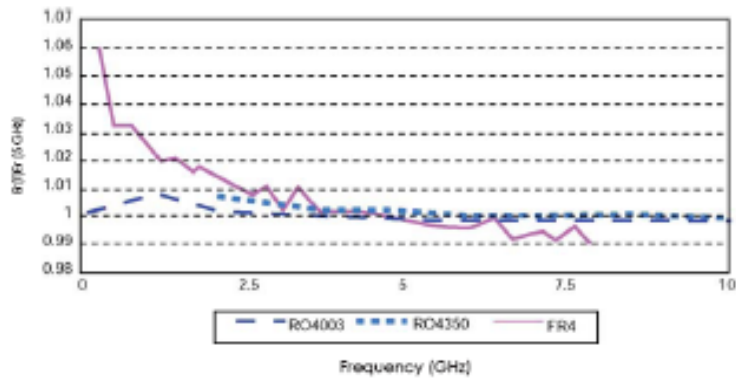
RO4003<sup>™</sup> laminates are currently offered in various configurations utilizing both 1080 and 1674 glass fabric styles, with all configurations meeting the same laminate electrical performance specification. Specifically designed as a drop-in replacement for the RO4350 material, RO4350B laminates utilize RoHS compliant flame-retardant technology for applications requiring UL 94V-0 certification. These materials conform to the requirements of IPC-4103, slash sheet /10 for RO4003C and /11 for RO4350B.

The world runs better with Rogers.®

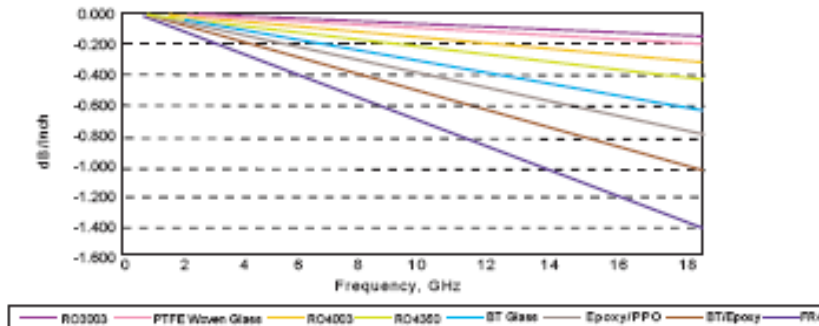
**Chart 1: RO4000 Series Materials  
Dielectric Constant vs. Temperature**



**Chart 2: RO4000 Series Materials  
Dielectric Constant vs. Frequency**



**Chart 3: Microstrip Insertion Loss  
(0.030" Dielectric Thickness)**



The information contained in this fabrication guide is intended to assist you in designing with Rogers' circuit materials and prepreg. It is not intended to and does not create any warranties, express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this fabrication guide will be achieved by a user for a particular purpose. The user is responsible for determining the suitability of Rogers' circuit materials and prepreg for each application.

Property	Typical Value		Direction	Units	Condition	Test Method
	RO4003C™	RO4350B™				
Dielectric Constant, $\epsilon_r$ (Process specification)	3.38 ± 0.05	<sup>(1)</sup> 3.48 ± 0.05	Z	--	10 GHz/23°C	IPC-TM-650 2.5.5.5 <sup>(2)</sup> Clamped Stripline
<sup>(3)</sup> Dielectric Constant, $\epsilon_r$ (Recommended for use in circuit design)	3.55	3.66	Z	--	F5R/23°C	IPC-TM-650 2.5.5.6 Full Sheet Resonance
Dissipation Factor tan, $\delta$	0.0027 0.0021	0.0037 0.0031	Z	--	10 GHz/23°C 2.5 GHz/23°C	IPC-TM-650 2.5.5.5
Thermal Coefficient of $\epsilon_r$	+40	+50	Z	ppm/°C	-50°C to 150°C	IPC-TM-650 2.5.5.5
Volume Resistivity	1.7 X 10 <sup>13</sup>	1.2 X 10 <sup>13</sup>		MΩ•cm	COND A	IPC-TM-650 2.5.17.1
Surface Resistivity	4.2 X 10 <sup>7</sup>	5.7 X 10 <sup>7</sup>		MΩ	COND A	IPC-TM-650 2.5.17.1
Electrical Strength	31.2 (780)	31.2 (780)	Z	KV/mm (V/mil)	0.51mm (0.020")	IPC-TM-650 2.5.5.2
Tensile Modulus	26,889 (3900)	11,473 (1,664)	Y	MPa (ksi)	Rf	ASTM D638
Tensile Strength	141 (20.4)	175 (25.4)	Y	MPa (ksi)	Rf	ASTM D638
Flexural Strength	276 (40)	255 (37)		MPa (ksi)		IPC-TM-650 2.4.4
Dimensional Stability	<0.3	<0.5	X,Y	mm/m (mils/inch)	after etch +E2/150°C	IPC-TM-650 2.4.39A
Coefficient of Thermal Expansion	11 14 46	14 16 35	X Y Z	ppm/°C	-55 to 288°C	IPC-TM-650 2.1.41
Tg	>280	>280		°C DSC	A	IPC-TM-650 2.4.24
Td	425	390		°C TGA		ASTM D3850
Thermal Conductivity	0.64	0.62		W/m/°K	100°C	ASTM F433
Moisture Absorption	0.06	0.06		%	48 hrs immersion 0.060" sample Temperature 50°C	ASTM D570
Density	1.79	1.86		gm/cm <sup>3</sup>	23°C	ASTM D792
Copper Peel Strength	1.05 (6.0)	0.88 (5.0)		N/mm (pli)	after solder float 1 oz. EDC Foil	IPC-TM-650 2.4.8
Flammability	N/A	94V-0				UL
Lead-Free Process Compatible	Yes	Yes				

(1) Dielectric constant typical value does not apply to 0.004" (0.101mm) laminates. Dielectric constant specification value for 0.004 RO4350B material is 3.34.  
 (2) Clamped stripline method can potentially lower the actual dielectric constant due to presence of airgap. Dielectric constant in practice may be higher than the values listed.  
 (3) Typical values are a representation of an average value for the population of the property. For specification values contact Rogers Corporation.  
 Prolonged exposure in an oxidative environment may cause changes to the dielectric properties of hydrocarbon based materials. The rate of change increases at higher temperatures and is highly dependent on the circuit design. Although Rogers' high frequency materials have been used successfully in innumerable applications and reports of oxidation resulting in performance problems are extremely rare, Rogers recommends that the customer evaluate each material and design combination to determine fitness for use over the entire life of the end product.

Standard Thickness	Standard Panel Size	Standard Copper Cladding
RO4003C: 0.008" (0.203mm), 0.012 (0.305mm), 0.016" (0.406mm), 0.020" (0.508mm) 0.032" (0.813mm), 0.060" (1.524mm) RO4350B: *0.004" (0.101mm), 0.0066" (0.168mm) 0.010" (0.254mm), 0.0133 (0.338mm), 0.0166 (0.422mm), 0.020" (0.508mm) 0.030" (0.762mm), 0.060" (1.524mm)	12" X 18" (305 X457 mm) 24" X 18" (610 X 457 mm) 24" X 36" (610 X 915 mm) 48" X 36" (1,224 m X 915 mm)	½ oz. (17µm), 1 oz. (35µm) and 2 oz. (70µm) electrodeposited copper foil . LoPro™ Reverse Treated EDC for PIM Sensitive Applications: ½ oz (17mm), 1 oz (35 µm)

The information contained in this fabrication guide is intended to assist you in designing with Rogers' circuit materials and prepreg. It is not intended to and does not create any warranties, express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this fabrication guide will be achieved by a user for a particular purpose. The user is responsible for determining the suitability of Rogers' circuit materials and prepreg for each application.

### Fabrication Guidelines for RO4000® Series High Frequency Circuit Materials

RO4000® High Frequency Circuit Materials were developed to provide high frequency performance comparable to woven glass PTFE substrates with the ease of fabrication associated with epoxy/glass laminates. RO4000 material is a glass reinforced hydrocarbon/ceramic filled thermoset material with a very high glass transition temperature ( $T_g > 280^\circ\text{C}$ ). Unlike PTFE based microwave materials, no special through-hole treatments or handling procedures are required. Therefore, RO4000 material circuit processing and assembly costs are comparable to epoxy/glass laminates.

Some basic guidelines for processing double sided RO4000 panels are provided below. In general, process parameters and procedures used for epoxy/glass boards can be used to process RO4000 boards.

#### DRILLING:

##### ENTRY/EXIT MATERIAL:

Entry and exit materials should be flat and rigid to minimize copper burrs. Recommended entry materials include aluminum and rigid composite board (0.010" to 0.025" (0.254-0.635mm)). Most conventional exit materials with or without aluminum cladding are suitable.

##### MAXIMUM STACK HEIGHT:

The thickness of material being drilled should not be greater than 70% of the flute length. This includes the thickness of entry material and penetration into the backer material.

For example:

Flute Length:	0.300" (7.62mm)
Entry Material:	0.015" (0.381mm)
Backer Penetration:	0.030" (0.762mm)
Material Thickness:	0.020" (0.508mm) $\Rightarrow$ (0.023" (0.584mm) with 1 oz Cu on 2 sides)

##### Maximum

Stack =	0.70 x 0.300" (7.62mm) =	0.210" (5.33mm) (available flute length)
Height		-0.015" (0.381mm) (entry)
		<u>-0.030" (0.762mm) (backer penetration)</u>
		0.165" (4.19mm) (available for PCBs)

Maximum	0.165" (4.19mm) (available for PCBs)	
Boards per =	$\frac{0.165"}{0.023"}$	= 7.2 = 7 boards/stack
Stack	0.023" (0.58mm) (thickness per board)	(round down)

---

The information contained in this fabrication guide is intended to assist you in designing with Rogers' circuit materials and prepreg. It is not intended to and does not create any warranties, express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this fabrication guide will be achieved by a user for a particular purpose. The user is responsible for determining the suitability of Rogers' circuit materials and prepreg for each application.

**DRILLING CONDITIONS:**

Surface speeds greater than 500 SFM and chip loads less than 0.002" (0.05mm) should be avoided, whenever possible.

**Recommended Ranges:**

Surface Speed:	300 - 500 SFM (90 to 150 m/mm)
Chip Load:	0.002" - 0.004"/rev. (0.05-0.10 mm/rev)
Retract Rate:	500 - 1000 IPM 500 IPM (12.7 m/min) for tool less than 0.0135" (0.343 mm), 1000 IPM (25.4 m/min) for all others.
Tool Type:	Standard Carbide
Tool life:	2000-3000 hits

Hole quality should be used to determine the effective tool life rather than tool wear. The RO4003™ material will yield good hole quality when drilled with bits which are considered worn by epoxy/glass standards. Unlike epoxy/glass, RO4003 material hole roughness does not increase significantly with tool wear. Typical values range from 8-25 um regardless of hit count (evaluated up to 8000 hits). The roughness is directly related to the ceramic filler size and provides topography that is beneficial for hole-wall adhesion. Drilling conditions used for epoxy/glass boards have been found to yield good hole quality with hit counts in excess of 2000.

**CALCULATING SPINDLE SPEED AND INFEEED:**

$$\text{Spindle Speed (RPM)} = \frac{12 \times [\text{Surface Speed (SFM)}]}{\pi \times [\text{Tool Diam. (in.)}]}$$

$$\text{Feed Rate (IPM)} = [\text{Spindle Speed (RPM)}] \times [\text{Chip Load (in/rev.)}]$$

**Example:**

Desired Surface Speed:	400 SFM
Desired Chip Load:	0.003"(0.08 mm)/rev.
Tool Diameter:	0.0295"(0.75 mm)

$$\text{Spindle Speed} = \frac{12 \times [400]}{3.14 \times [0.0295]} = 51,800 \text{ RPM}$$

$$\text{Infeed Rate} = [51,800] \times [0.003] = 155 \text{ IPM}$$

---

The information contained in this fabrication guide is intended to assist you in designing with Rogers' circuit materials and prepreg. It is not intended to and does not create any warranties, express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this fabrication guide will be achieved by a user for a particular purpose. The user is responsible for determining the suitability of Rogers' circuit materials and prepreg for each application.

**QUICK REFERENCE TABLE:**

<u>Tool Diameter</u>	<u>Spindle Speed (KRPM)</u>	<u>Infeed Rate (IPM)</u>
0.0100" (0.254mm)*	95.5	190
0.0135" (0.343mm)*	70.7	141
0.0160" (0.406mm)*	95.5	190
0.0197" (0.500mm)*	77.6	190
0.0256" (0.650mm)	60.0	180
0.0258" (0.655mm)	60.0	180
0.0295" (0.749mm)	51.8	155
0.0354" (0.899mm)	43.2	130
0.0394" (1.001mm)	38.8	116
0.0453" (1.151mm)	33.7	101
0.0492" (1.257mm)	31.1	93
0.0531" (1.349mm)	28.8	86
0.0625" (1.588mm)	24.5	74
0.0925" (2.350mm)	16.5	50
0.1250" (3.175mm)	15.0	45

\* Conditions stated are tapered from 2000IPM and 0.002 chip load up to 400 IPM and 0.001" chip.

**DEBURRING:**

RO4000 material can be deburred using conventional nylon brush scrubbers.

**COPPER PLATING:**

No special treatments are required prior to electroless copper plating. Board should be processed using conventional epoxy/glass procedures. Desmear of drilled holes is not typically required, as the high Tg (280°C+ [536°F]) resin system is not prone to smearing during drill. Resin can be removed using a standard CF4/O2 plasma cycle or a double pass through an alkaline permanganate process should smear result from aggressive drilling practices.

**IMAGING/ETCHING:**

Panel surfaces may be mechanically and/or chemically prepared for photoresist. Standard aqueous or semi-aqueous photoresists are recommended. Any of the commercially available copper etchants can be used.

**SOLDERMASK:**

Any screenable or photoimageable solder masks typically used on epoxy/glass laminates bond very well to the surface of RO4003. Mechanical scrubbing of the exposed dielectric surface prior to solder mask application should be avoided as an "as etched" surface provides for optimum bonding.

---

The information contained in this fabrication guide is intended to assist you in designing with Rogers' circuit materials and prepreg. It is not intended to and does not create any warranties, express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this fabrication guide will be achieved by a user for a particular purpose. The user is responsible for determining the suitability of Rogers' circuit materials and prepreg for each application.

**HASL and REFLOW:**

RO4000 material baking requirements are comparable to epoxy/glass. In general, facilities which do not bake epoxy/glass boards will not need to bake RO4000 boards. For facilities that do bake epoxy/glass as part of their normal process, we recommend at 1-2 hour bake at 250°F-300°F (121°C-149°C).

**Warning:** RO4003 does not contain fire retardant(s). We understand boards trapped in an infrared (IR) unit or run at very slow conveyor speeds can reach temperatures well in excess of 700°F (371°C). RO4003 may begin to burn at these high temperatures. Facilities which still use IR reflow units or other equipment which can reach these high temperatures should take the necessary precautions to assure that there are no hazards.

**SHELF LIFE:**

Rogers' High Frequency laminates can be stored indefinitely under ambient room temperatures (55-85°F, 13-30°C) and humidity levels. At room temperature, the dielectric materials are inert to high humidity. However, metal claddings such as copper can be oxidized during exposure to high humidity. Standard PWB pre-exposure cleaning procedures can readily remove traces of corrosion from properly stored materials.

**ROUTING:**

RO4000 material can be machined using carbide tools and conditions typically used for epoxy/glass. Copper foil should be etched away from the routing channels to prevent burring.

**MAXIMUM STACK HEIGHT:**

The maximum stack height should be based on 70% of the actual flute length to allow for debris removal.

Example:

Flute Length:	0.300" x 0.70 =	0.210" (5.33 mm)
Backer Penetration:		- 0.030" (0.762mm)
Max. Stack Height:		0.180" (4.572mm)

**TOOL TYPE:**

Carbide multifluted spiral chip breakers or diamond cut router bits.

**ROUTING CONDITIONS:**

Surface speeds below 500 SFM should be used whenever possible to maximize tool life. Tool life is generally greater than 50 linear feet when routing the maximum allowable stack height.

Chip Load:	<u>0.0010-0.0015" (0.0254-0.0381 mm)/rev</u>
Surface Speed:	300 - SFM

---

The information contained in this fabrication guide is intended to assist you in designing with Rogers' circuit materials and prepreg. It is not intended to and does not create any warranties, express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this fabrication guide will be achieved by a user for a particular purpose. The user is responsible for determining the suitability of Rogers' circuit materials and prepreg for each application.

**QUICK REFERENCE TABLE:**

Tool Diameter	Spindle Speed	Lateral Feed Rate
1/32	40 k RPM	50 IPM
1/16	25 k RPM	31 IPM
3/32	20 k RPM	25 IPM
1/8	15 k RPM	19 IPM

**World Class Performance**

Rogers Corporation (NYSE:ROG), headquartered in Rogers, Conn., is a global technology leader in the development and manufacture of high performance, specialty material-based products for a variety of applications in diverse markets including: portable communications, communications infrastructure, computer and office equipment, consumer products, ground transportation, aerospace and defense. In an ever-changing world, where product design and manufacturing often take place on different sides of the planet, Rogers has the global reach to meet customer needs. Rogers operates facilities in the United States, Europe and Asia. The world runs better with Rogers.®

**CONTACT INFORMATION:**

USA:	Rogers Advanced Circuit Materials, ISO 9002 Certified	Tel: 480-961-1382	Fax: 480-917-5256
Belgium:	Rogers N.V. - Gent	Tel: +32-9-2353611	Fax: +32-9-2353658
Japan:	Rogers Japan Inc.	Tel: 81-3-5200-2700	Fax: 81-3-5200-0571
Taiwan:	Rogers Taiwan Inc.	Tel: 886-2-86609056	Fax: 886-2-86609057
Korea:	Rogers Korea Inc.	Tel: 82-31-716-6112	Fax: 82-31-716-6208
Singapore:	Rogers Technologies Singapore Inc.	Tel: 65-747-3521	Fax: 65-747-7425
China:	Rogers (Shanghai)	Tel: 86-21-62175599	Fax: 86-21-62677913
China:	Rogers (Shenzhen)	Tel: 86-755-8236 6060	Fax: 86-755-8236 6123

The information in this data sheet is intended to assist you in designing with Rogers' circuit material laminates. It is not intended to and does not create any warranties express or implied, including any warranty of merchantability or fitness for a particular purpose or that the results shown on this data sheet will be achieved by a user for a particular purpose. The user should determine the suitability of Rogers' circuit material laminates for each application.

Prolonged exposure in an oxidative environment may cause changes to the dielectric properties of hydrocarbon based materials. The rate of change increases at higher temperatures and is highly dependent on the circuit design. Although Rogers' high frequency materials have been used successfully in innumerable applications and reports of oxidation resulting in performance problems are extremely rare, Rogers recommends that the customer evaluate each material and design combination to determine fitness for use over the entire life of the end product.

These commodities, technology and software are exported from the United States in accordance with the Export Administration regulations. Diversion contrary to U.S. law prohibited.

TMM, RO4000, RO4003, RO4350, RO4350B and RO4003C are licensed trademarks of Rogers Corporation. The world runs better with Rogers, and the Rogers' logo are registered trademarks for Rogers Corporation.  
© 1995, 1996, 1997, 1999, 2002, 2005, 2006, 2007 Rogers Corporation.  
Printed in U.S.A., All rights reserved.  
Revised 11/02/2007-1107-0.5CC  
Publication #92-004



# ANEXO E: Combinador *Mini-Circuits* ZFRSC- 42+

Coaxial

## Power Splitter/Combiner

ZFRSC-42+

2 Way-0° Resistive 50Ω DC to 4200 MHz



### Maximum Ratings

Operating Temperature	-55°C to 100°C
Storage Temperature	-55°C to 100°C
Power Input (as a splitter)	0.75W max.
Internal Dissipation	0.375W max.

Permanent damage may occur if any of these limits are exceeded.

### Coaxial Connections

SUM PORT	3
PORT 1	1
PORT 2	2

### Features

- very wideband, DC to 4200 MHz
- low insertion loss, 0.1 dB typ.
- excellent amplitude unbalance, 0.02 dB typ.
- rugged shielded case

### Applications

- laboratory
- test set-ups

CASE STYLE: K18			
Connectors	Model	Price	Qty.
SMA	ZFRSC-42-S-	\$59.06	(1-9)
BRACKET (OPTION "B")		\$5.00	(1-4)

+ RoHS compliant in accordance with EU Directive (2002/95/

The +Suffix has been added in order to identify RoHS Compliance. See our web site for RoHS Compliance methodologies and qualifications.

### Electrical Specifications

FREQ. RANGE (MHz)	ISOLATION (dB)			INSERTION LOSS (dB) ABOVE 5.0 dB						PHASE UNBALANCE (Degrees)			AMPLITUDE UNBALANCE (dB)		
	L	M	U	L	M		U	L	M	U	L	M	U		
					Typ.	Max.								Typ.	Max.
DC-4200	5.2	6.5	7.0	0.1	0.2	0.1	0.5	0.4	1.4	1	2	5	0.1	0.2	0.5

L = low range [DC-100 MHz]; M = mid range [100 MHz to f<sub>1/2</sub>]; U = upper range [f<sub>1/2</sub> to f<sub>2</sub>]

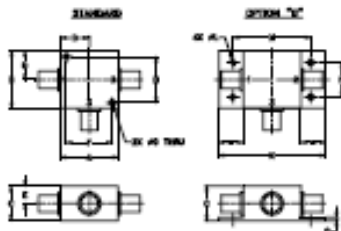
This is a relative power divider to enable frequency coverage from dc to the highest rated frequency. Since relative power divider do not provide a high degree of isolation (basically isolation equals the insertion loss between ports), an amplifier such as Mini-Circuits' ZFL series is recommended when high isolation is required. Matched power rating 0.75W, internal load dissipation 0.375W.

### Typical Performance Data

Frequency (MHz)	Total Loss <sup>1</sup> (dB)		Amplitude Unbalance (dB)	Isolation (dB)	Phase Unbalance (deg.)	VSWR S	VSWR 1	VSWR 2
	S-1	S-2						
0.05	5.01	6.04	0.03	6.05	0.48	1.00	1.00	1.00
0.50	5.09	6.02	0.01	6.03	0.50	1.00	1.00	1.00
1.00	5.00	6.02	0.02	6.01	0.50	1.00	1.00	1.00
10.00	5.01	6.01	0.00	6.05	0.55	1.00	1.00	1.00
50.00	5.00	6.01	0.01	6.01	0.51	1.00	1.00	1.00
100.00	5.09	6.02	0.01	6.02	0.59	1.00	1.01	1.01
400.00	5.99	6.01	0.02	6.02	0.56	1.01	1.02	1.02
1000.00	5.99	6.02	0.03	5.94	0.62	1.02	1.03	1.03
1400.00	5.97	5.99	0.02	5.94	1.04	1.01	1.03	1.03
2000.00	5.95	5.99	0.01	5.93	1.69	1.03	1.02	1.03
2400.00	5.93	6.01	0.02	5.95	1.96	1.03	1.04	1.04
3000.00	5.92	6.10	0.01	6.06	2.77	1.03	1.07	1.07
3400.00	5.95	6.12	0.04	6.12	3.24	1.02	1.09	1.09
3800.00	5.97	5.99	0.08	6.20	2.70	1.02	1.12	1.10
4200.00	5.92	6.08	0.03	6.18	3.19	1.04	1.14	1.12

1. Total Loss = Insertion Loss + 3dB splitter loss.

### Outline Drawing

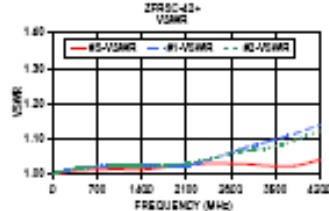
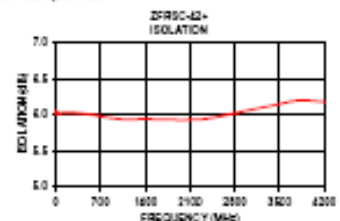
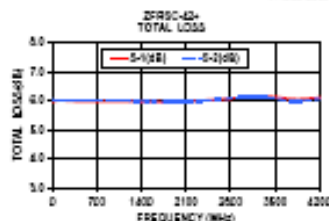


### Outline Dimensions (inch/mm)

A	B	C	D	E	F	G	H
1.26	1.25	.75	.63	.38	1.00	.125	1.000
31.75	31.75	19.05	16.00	9.65	25.40	3.18	25.40

J	K	L	M	N	P	Q	wt
--	--	.125	1.688	2.18	.75	.07	grams
--	--	3.18	42.68	55.37	19.05	1.79	70.0



### electrical schematic



For detailed performance plot & data, go online, see web site

REV D  
 M12864  
 ZFRSC-42  
 14/70/CP  
 100001

Notes: 1. Performance and quality attributes and conditions not explicitly stated in this specification shall be excluded and do not form part of this specification sheet. 2. Electrical specifications and performance data contained herein are based on Mini-Circuits' applicable standard test performance criteria and measurement techniques. 3. The parts covered by this specification shall be subject to Mini-Circuits' standard limited warranty and terms and conditions (collectively, "Standard Terms"). Purchasers of this part are entitled to the rights and benefits contained therein. For a full statement of the Standard Terms and the exclusive rights and remedies thereunder, please visit Mini-Circuits' website at [www.minicircuits.com/MCUL006/terms.jsp](http://www.minicircuits.com/MCUL006/terms.jsp).