



Escola Tècnica Superior d'Enginyeria  
de Telecomunicació de Barcelona

UNIVERSITAT POLITÈCNICA DE CATALUNYA

## **PROYECTO FINAL DE CARRERA**

# REGENERACIÓN DE SEÑALES DIGITALES DE ALTA VELOCIDAD PARA PAQUETES ÓPTICOS A RÁFAGAS

(Regeneration of high rate digital signals for  
optical burst mode packets)

*Estudios: Ingeniería de Telecomunicaciones*

*Autor: Javier Martínez Mateos*

*Director: Josep Joan Prat Gomà*

*Año: 2011*



# Índice general

Colaboraciones .....	3
Resumen del Proyecto .....	4
Resum del Projecte .....	5
Abstract .....	6
1. Introducción.....	8
1.1 Historia y evolución .....	9
1.2 Introducción a las tecnologías PON .....	9
1.3 Estándar G-PON .....	10
1.4 Estándar E-PON.....	11
1.5 Estándar 10-GPON .....	12
1.6 Modulaciones PON.....	12
1.7 Módulos transceivers TDM-PON's .....	15
1.7.1 Transmisor ONU BM .....	16
1.7.2 Receptor ONU BM.....	16
1.7.3 MAC .....	16
1.8 Receptores Burst-mode.....	17
1.8.1 Condiciones de diseño para un receptor burst en AC-coupling.....	22
1.9 Propuestas de mejora para los receptores de fibra óptica .....	23
1.9.1 Edge detection principle .....	23
1.9.2 Técnicas de sincronización con el bit .....	25
1.9.3 Técnicas QFE.....	27

2.	Simulaciones del QFE .....	28
2.1	Diseño para realizar las simulaciones.....	28
2.2	Problemas en la realización del esquema con Pspice .....	32
2.3	Conclusiones .....	33
2.3.1	Cómo afectan los parámetros de diseño $\alpha$ y $f_c$ del FPB.....	33
2.3.2	Cómo afecta el retardo al sistema .....	38
2.3.3	Cómo afecta el número de 1's o 0's consecutivos .....	39
2.3.4	Comparativa de los dos sistemas .....	40
2.3.5	Comparativa cuando el sistema síncrono tiene el mismo retardo.....	41
2.3.6	Ruido en el sistema .....	43
2.3.7	Burst de errores .....	46
3.	Diseño e implementación del QFE asíncrono.....	48
3.1	Diseño del circuito.....	48
3.2	Implementación y verificación con el diseño teórico .....	53
3.2.1	Rango de valores de la tensión de threshold.....	53
3.2.2	Tensiones de continua.....	53
3.2.3	Sensibilidad del limiting amplifier .....	54
3.2.4	Nivel de la señal de realimentación .....	55
3.2.5	Frecuencias de corte .....	58
3.2.6	Cálculo del penalty.....	60
3.2.7	Medida de la probabilidad de error .....	60
3.2.8	Comprobación de las mejoras conseguidas en la señal .....	61
4.	Conclusiones .....	63
5.	Anexos.....	64
5.1	Manual de usuario .....	64
5.2	Publicación en ECOC .....	66
6.	Referencias.....	69

## Colaboraciones



Grup de comunicacions òptiques, TSC, UPC



France telecom

# Resumen del Proyecto

En el presente proyecto, se desarrollará un sistema novedoso con el cual se recuperará información de las bajas frecuencias a partir de las altas.

Gracias a este sistema, se presentarán multitud de posibilidades en cuanto al desarrollo de nuevas aplicaciones. Como por ejemplo eliminar el ruido de las bajas frecuencias, solventar la limitación que tienen los amplificadores actuales para trabajar en continua; O ser capaces de transmitir modulando un laser en FM, con las ventajas que ello supone, como la de poder utilizar un Reflective Semiconductor Optical Amplifier (RSOA) para el upstream, etc.

Empezaremos introduciéndonos en el estado del arte, comprendiendo la estructura básica de las transmisiones en fibra óptica y bajando de nivel hasta llegar a los receptores, comparando algunos de ellos e introduciendo el funcionamiento del sistema Quanticed Feedback Equalization (QFE).

Para llevar a cabo el QFE, se parte de la idea básica de su funcionamiento, y se hacen simulaciones para cerciorarse de cómo afectan las diferentes variables para poder optimizarlas y que degraden lo mínimo el sistema real.

Por último, habiendo caracterizado los parámetros del sistema y viendo que realmente funciona, pasaremos a realizar el diseño y la implementación del circuito en el laboratorio.

# Resum del Projecte

En aquest projecte, es desenvoluparà un sistema novel·los pel qual es podrà recuperar la informació de les baixes freqüències a partir de les altes.

Gràcies a aquest sistema, es presentaran multitud de possibilitats en quant al desenvolupament de noves aplicacions; Com per exemple eliminar el soroll de les baixes freqüències, solventar la limitació que tenen els amplificadors actuals per treballar en continua; O ser capaços de transmetre modulant un làser en FM, amb la consegüent avantatja que això suposa, com la de poder utilitzar un Reflective Semiconductor Optical Amplifier (RSOA) per al upstream, etc.

Començarem introduint-nos en l'estat de l'art, comprenent l'estructura bàsica de les transmissions en fibra òptica i baixant de nivell fins arribar als receptors, comparant alguns d'ells e introduint el funcionament del sistema Quanticed Feedback Equalization (QFE).

Per arribar a fer el sistema QFE, es parteix de la idea bàsica del seu funcionament, i es fan simulacions per comprovar com afecten les diferents variables per a poder optimitzar-les i que degradin lo mínim el sistema real.

Per últim, un cop caracteritzats els paràmetres del sistema i veient que realment funciona, passarem a realitzar el disseny i la implementació del circuit en el laboratori.

# Abstract

In this Project, it is going to develop a new system with wich it will be possible to restore the low frequencies using the high frequencies.

With this system, it will be presented a lot of new possibilities regarding the development of new aplications. For example, we may remove the noise at the low frecuencies, or to solve the restriction of working with DC-coupled with the actuals amplifications; Or to transmit using the FM response with a laser, thus transmitting using an Reflective Semiconductor Optical Amplifier (RSOA) for the upstream, etc.

We will start introducing us in the state of the art, to see the light of the basic structure in the transmissions of optical fibers and to see into the place of the receivers. Comparing a few of them and introducing the operation of the Quanticed Feedback Equalization (QFE).

To perform the QFE system, we will begin on the behavior of it, and we will make the needed simulations to see how affect the differents variables to optimice they and to achieve the minimum degradatation for the system.

At the end, once we have the caracterization of the most importat parameters, we will design and implement the circuit at the laboratory.



# 1. Introducción

Durante las últimas décadas, se ha incrementado la demanda de ancho de banda, ya sea tanto de usuarios particulares como de empresas. Así, las operadoras han tenido que invertir en nuevas tecnologías de la comunicación, buscando la que aporte el mayor número de beneficios. Para lograr esto, a la larga lo que toman como objetivo es maximizar el ancho de banda con el menor coste posible, algo que pueden ofrecer las tecnologías basadas en comunicaciones ópticas.

Las redes de acceso se clasifican en tres tipos, wireless, cobre y fibra óptica.

- Las tecnologías existentes para wireless, como WiFi y WiMAX son realmente baratas de desplegar, pero no proporcionan el suficiente ancho de banda como para trabajar con aplicaciones de nueva generación tales como IPTV.

- Las tecnologías basadas en cobre como DSL, sí pueden proporcionar suficiente ancho de banda, pero éste está muy condicionado a la longitud del cable, por lo que deberían ser más cortas que 1 Km.

- Por último, la tecnología basada en fibra óptica, se caracteriza por ser ya madura, con varios estándares que han reducido la complejidad y el coste de la instalación, igual que también se ha reducido el coste debido al alto volumen de producción de fibra en Asia y otras regiones.

Con la fibra óptica, los operadores pueden ir incrementando el ancho de banda de los usuarios sin necesidad de modificar la infraestructura, ya que lo que limita a ésta son las partes eléctricas que se encuentran en el usuario y las centrales.

Por todo ello, observando los movimientos que están haciendo las operadoras, podemos concluir que la fibra óptica es la que mayores ventajas ofrece en estos momentos; Y que por lo tanto es una buena opción de futuro de cara a la investigación.

## 1.1 Historia y evolución

A lo largo del tiempo se han ido creando estándares que han incrementado la velocidad de transmisión en fibra óptica. Los primeros fueron APON/BPON, capaces de soportar tráfico ATM; Éstos evolucionaron a otros estándares y se crearon EPON, en el que se encapsulan las tramas en formato Ethernet, eliminando así costes del tráfico ATM; Y GPON, que soporta tráfico ATM y Ethernet. Éste aumenta el ancho de banda, y es más eficiente que EPON. Por lo que es el que se está imponiendo.

Las técnicas que se están utilizando para mejorar estos sistemas se basan en incrementar la velocidad de las tramas cuando se utiliza la modulación por división en tiempo (TDM), incrementar el número de longitudes de onda utilizados con WDM, e intentar eliminar el láser en la ONU.

Aunque no se haya estandarizado aún, la red de acceso con multiplexación en banda (WDM-PON) parece la solución más potente y tiene muchas opciones para acabarse implantando.

## 1.2 Introducción a las tecnologías PON

Tal como se explica en [Fra07a], existen dos alternativas a la hora de desplegar la fibra; Por un lado está la punto a punto, y por otro lado la punto a multipunto.

En la primera, a cada usuario le llega una fibra que va desde la central hasta su casa. Mientras que en la segunda, la fibra se bifurca con un splitter (divisor pasivo) cuando hay poca distancia a las casas, llegando finalmente a cada hogar una de estas fibras. En este caso compartimos una fibra entre varios usuarios.

La segunda opción es la más utilizada actualmente por las grandes operadoras, ya que reduce el coste de la instalación, y tenemos suficiente ancho de banda para todos los usuarios.

Como la técnica punto a punto no sale rentable para las redes de acceso, explicaremos más a fondo la técnica punto a multipunto, dividiendo la tecnología utilizada en Active Ethernet (AE) y passive optical network (PON).

Las ventajas de PON respecto a la de active Ethernet son:

- Es más barata ya que no tiene componentes activos
- Es más fiable

- No requiere mantenimiento
- Es transparente a la red
- La mejora en la red es más simple
- Y es escalable

Como vemos, PON acaba siendo la mejor opción por la relación ancho de banda y precio en muchos escenarios.

## 1.3 Estándar G-PON

En [Phi06a] se explica el estándar GPON. Éste está estandarizado por la ITU-T, en G984. Las recomendaciones que analizaremos más a fondo serán: G984.2 physical-medium-dependent (PMD), G984.3 G-PON transmisión convergente GTC y G984.4 G-PON management.

### G984.2: PMD layer

En esta recomendación, se describen los requerimientos básicos de la arquitectura.

Se usan tres longitudes de onda, una para el downstream, otra para upstream y otra para servicios analógicos de video. Esta red es capaz de soportar hasta 128 usuarios, con una diferencia de distancia entre usuarios de 20km como mucho, 60km de longitud desde la OLT hasta el usuario más alejado.

A continuación se muestran estas características básicas del protocolo de una forma más gráfica.

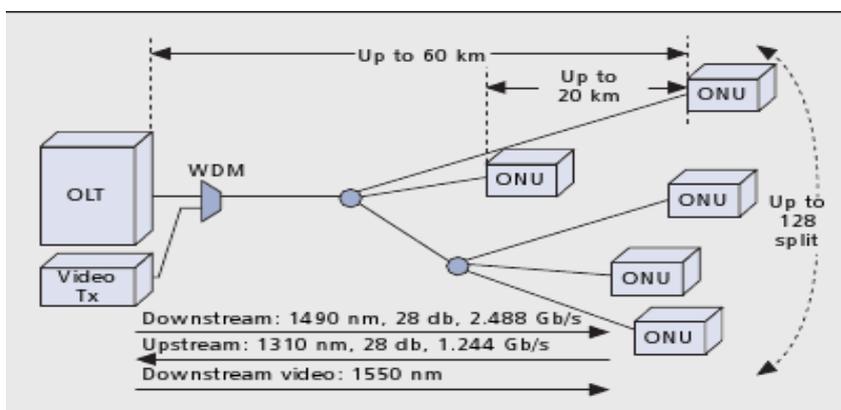


Fig. 1.1: Capa PMD

### G984.3: GTC layer

En esta recomendación podemos encontrar funciones como la encriptación, FEC, la sincronización de la trama, la MAC, etc. Como podemos ver en la siguiente imagen.

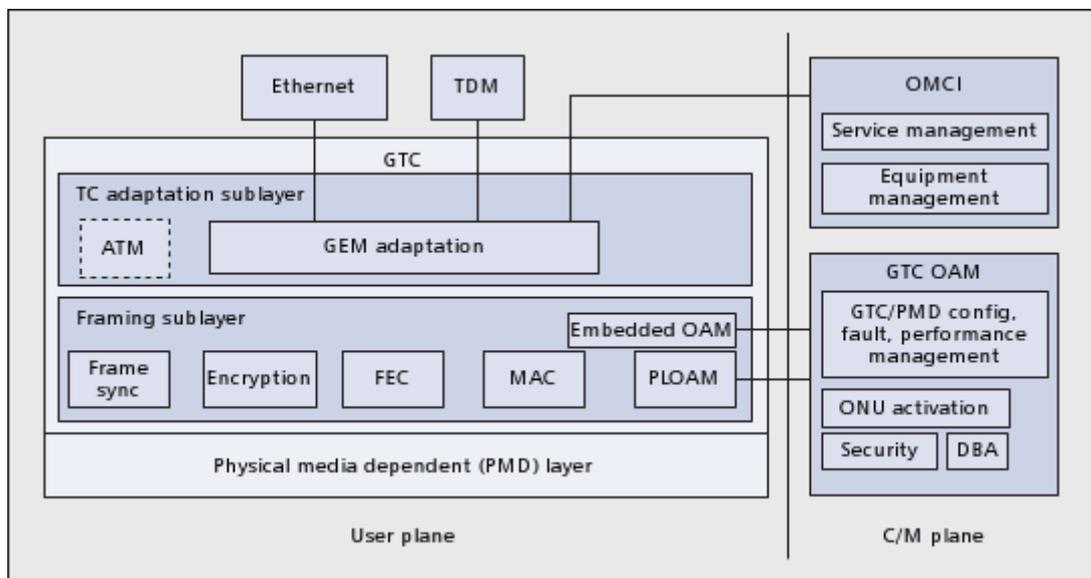


Fig. 1.2: Capa GTC

### G984.4: G-PON management.

Las operaciones de la red requieren una total gestión de los sistemas G-PON, por lo que en esta capa existe una gran cantidad de información tales como la configuración de cada equipo, potencia, los tipos de puertos, los servicios ofrecidos, etc.

## 1.4 Estándar E-PON

Esta tecnología ofrece un enlace bidireccional de 1Gb/s usando una longitud de onda para cada caso, y otra reservada para extensiones futuras.

Es un estándar que está tomando una rápida adopción, ya que sigue una filosofía de definir especificaciones para el despliegue rápido y a gran escala. Por esto, abarata el precio de los componentes ópticos aunque sea a costa de reducir el ancho de banda conseguido.

El tráfico de EPON utiliza el mismo formato que el de Ethernet por lo que también simplifica el trabajo de los administradores de estos sistemas.

## 1.5 Estándar 10-GPON

Este estándar, creado en el 2010, está pensado para transmisiones de banda ancha, concretamente hasta velocidades de 10Gbits/s sobre redes PON.

Esta capacidad es compartida por todos los usuarios conectados a la misma PON, y diferentes técnicas de multiplexación evitan interferencias entre los usuarios.

Está definido por la ITU-T en la recomendación G.987 [ITU10a]. Y queda dividido en las mismas capas que la G.984, con lo que una de las ventajas de éste es que puede convivir con su predecesor.

## 1.6 Modulaciones PON

Cuando se habla de comunicación de varios usuarios a través de una PON, existen diferentes modulaciones para enviar la información. Éstas son TDMA, WDMA, SCMA y CDMA [cha06a].

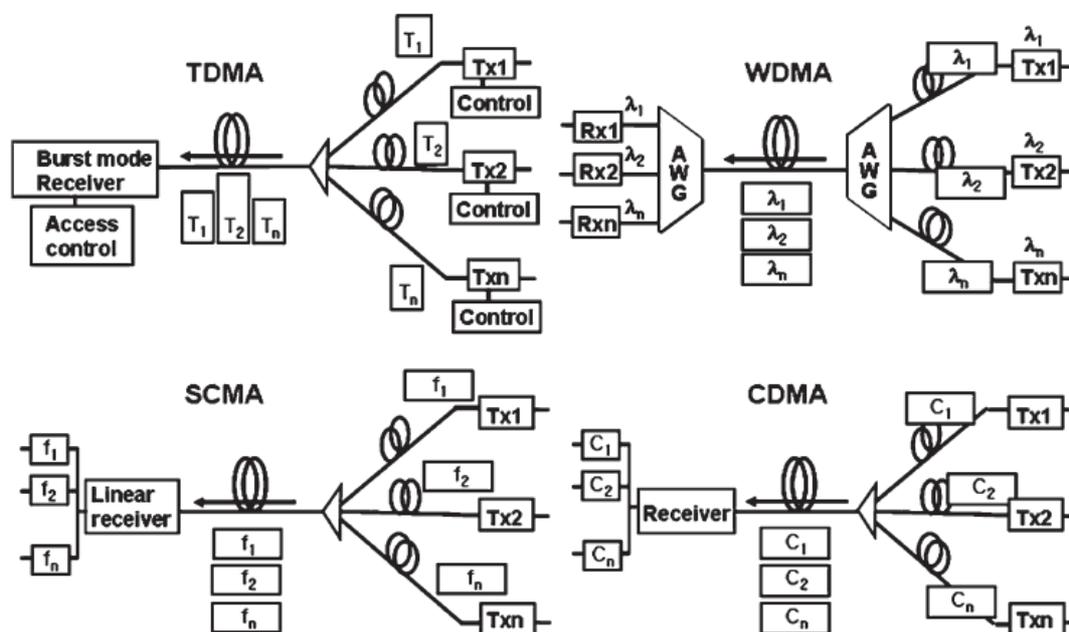


Fig. 1.3: Esquemas de las cuatro modulaciones

**Time division multiple access (TDMA):**

La idea básica de esta técnica consiste en asignar espacios de tiempo dedicados a cada usuario de los múltiples que hay conectados a la PON. Aunque para ello, los algoritmos utilizados en la práctica para controlar los usuarios son relativamente complejos y requieren mucha potencia de procesado.

Una de las ventajas de este sistema es que se puede aprovechar la capacidad al máximo, ya que los espacios de tiempo pueden ser compartidos entre usuarios si uno de ellos no está transmitiendo.

En este tipo de esquemas, se utiliza una longitud de onda para el upstream, otra para el downstream, y en ocasiones otra para video. Con el paso del tiempo han salido al mercado componentes baratos capaces de separar las diferentes longitudes de onda, que aparte contienen los diodos laser y el fotodetector.

Estos módulos se llaman BiDi; O triplexer en caso de utilizar tres longitudes de onda.

#### Bi-Directional Module (BiDi®)

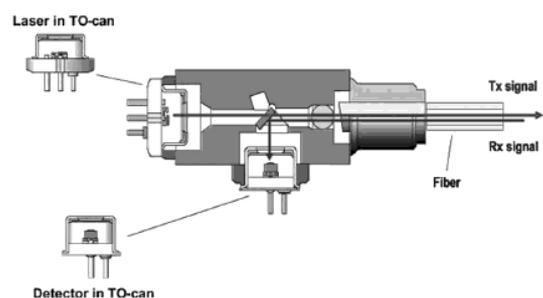


Fig. 7. Schematic diagram of BiDi module.

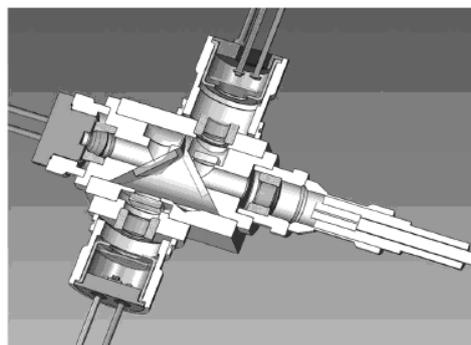


Fig. 8. Schematic diagram of Triplexer module.

Fig. 1.4: Módulos BiDi y triplexer

#### Wavelength-Division Multiple Access (WDMA):

Con esta técnica, cada usuario tiene una longitud de onda dedicada. Por este motivo, los receptores son más simples que los utilizados en TDMA ya que no necesitan sofisticados algoritmos MAC para controlar el tiempo de la transmisión de cada ONU. Sin embargo, la capacidad del canal de cada usuario no es compartida con otros cuando éste no transmite, por lo que no se aprovecha del todo el ancho de banda.

Uno de los inconvenientes, es que a la hora de realizar la instalación, es necesario cambiar el splitter de la instalación de fibras por un router para que cada OLT-ONU utilice una longitud de onda diferente a la del resto. Este cambio del splitter por un router no es deseable, ya que

hay que modificar la instalación en la calle y el sistema deja de ser transparente. Por lo que una de las soluciones propuestas es dejar el splitter sin modificar, e implementar filtros en cada ONU que seleccionen la longitud de onda adecuada.

Para llevar a cabo el esquema de transmisión WDM, cada ONU debería tener un láser que emitiera una longitud de onda determinada. Sin embargo a la hora de hacer este despliegamiento, ya podemos ver que el hecho de que cada usuario deba tener un circuito diferente, encarece muchísimo el sistema, por lo que una de las soluciones que se están llevando a cabo, es utilizar un RSOA (reflective semiconductor optical amplifier).

Éste, es un dispositivo colourless, capaz de amplificar una longitud de onda de las que le lleguen. De esta forma, podremos modularla en amplitud.

Esta forma de modular la señal es utilizada en los módulos ONU del proyecto SARDANA [SAR10a].

### **Subcarrier multiple access (SCMA):**

Esta modulación habilita una conexión punto a punto utilizando una red PON ubicando cada usuario en una frecuencia RF. Cada usuario transmite la misma longitud de onda, pero es asignada una sola frecuencia para codificar sus datos.

Un receptor simple en el OLT detecta las diferentes frecuencias RF y las demultiplexa en el dominio de la frecuencia-electrónico.

Las frecuencias RF son subportadoras, mientras que la longitud de onda óptica es la portadora principal. Aunque parezca un sistema eficiente, a la larga aparecen inconvenientes en su realización práctica.

### **Code division multiple access (CDMA):**

CDMA es una técnica bien conocida en el uso de redes móviles. Estas redes permiten compartir a múltiples usuarios simultáneamente una misma frecuencia y canal usando códigos ortogonales para transmitir los datos.

Similarmente, esta técnica puede ser utilizada en el dominio óptico donde múltiples usuarios comparten una misma longitud de onda de subida. Asignando a cada usuario un código ortogonal efectivo para transmitir en cualquier instante de tiempo sin importar si otros usuarios también transmiten.

En el receptor OLT, todos los códigos superpuestos son detectados utilizando la correlación de éstos con los códigos asociados a cada usuario.

En la práctica, igual que pasaba con SCMA, no es muy utilizada, ya que en óptica es poco escalable (< 8 usuarios).

## 1.7 Módulos transceivers TDM PON's

En la siguiente figura, están los dos módulos básicos utilizados para enviar y recibir información en una red E-PON y G-PON [yon07a].

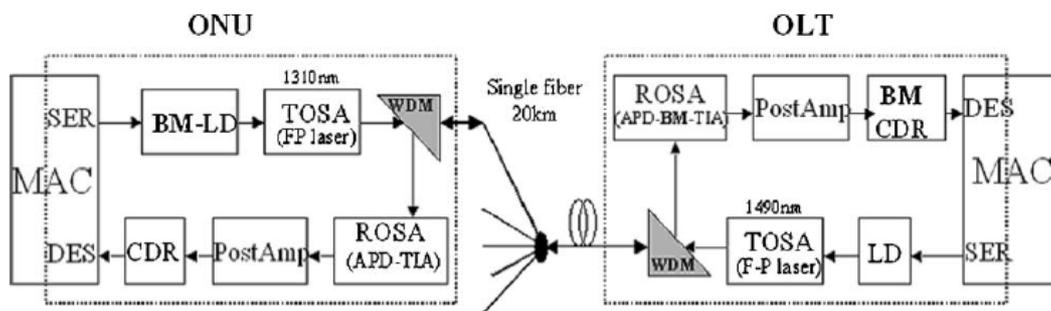


Fig. 1.5: Módulos transmisor y receptor

Por un lado tenemos la ONU, que se encuentra en el emplazamiento del usuario, y por el otro el OLT en la central del ISP. Cada uno de ellos puede dividirse en dos bloques.

El transmisor, que cuenta con un driver láser en Burst-mode, y una cavidad láser Fabry-Perot en formato TOSA.

Y el receptor, que cuenta con un PIN o APD-TIA en formato ROSA, un limiting-post-amplificador y un Burst mode CDR.

A parte de esto, vemos que los módulos también cuentan con un multiplexador de onda, para separar la de subida de la de bajada y un módulo MAC.

### 1.7.1 Transmisor ONU BM

Las partes críticas del bloque transmisor son el BurstMode-LD y el láser FP. Esto es debido a que cuando utilizamos un esquema de transmisión en TDMA, se debe prevenir que el láser emita una potencia residual durante su tiempo de reposo, ya que si se sumara la corriente residual de todas las ONU's, el margen dinámico empeoraría. Por lo que el BM-LD debe generar una corriente de bias en un tiempo estricto para prevenir este efecto.

A parte de cumplir este requerimiento, el MB-LD también debe controlar las inestabilidades del láser debido al efecto de la temperatura. Por lo que incluye un algoritmo Automatic Power Control (APC) para compensar la variación en la potencia de entrada y controlar el extincion ratio.

### 1.7.2 Receptor OLT BM

El bloque crítico en el receptor es el APD-TIA. Éste debe implementar un detector de umbral para la extracción de cada paquete. Los esquemas típicos utilizados a la hora de implementar el BM-Rx es la tipología feedback o feed-forward, como veremos en el apartado 1.8.

Como vimos para el caso del transmisor, en el que se podía generar potencia residual. Si en el receptor nos encontramos con estos niveles de continua, pueden causar cambios en las condiciones de bias, y por lo tanto provocar problemas en el sistema. Es por esto que en el receptor también se implementa un sistema AGC, que controla la ganancia del TIA.

### 1.7.3 MAC

Para el caso de transmisiones TDMA, necesitaremos un sofisticado algoritmo encargado de arbitrar y sincronizar los tiempos de las transmisiones de la ONT. Y esto, aparte de otros controles, se encuentran implementados en un chip ASIC en el módulo MAC.

En la siguiente imagen puede verse como está formada la capa MAC para los diferentes tipos de estándares PON que se basan en la transmisión TDMA.

Item		FSAN/ITU-T		IEEE E-PON
		B-PON	G-PON	
MAC Layer	Service	Full service (Ethernet, TDM, POTS)		Ethernet data
	Frame	ATM cell	GEM frame	Ethernet frame

Fig. 1.6: Capa MAC

La imagen anterior queda dividida en columnas según los tipos de estándares utilizados, y para cada uno de ellos se define el tipo de servicio soportado y la trama utilizada.

## 1.8 Receptores Burst-mode

Para llevar a cabo la transmisión, como la fibra es compartida, el método más utilizado de transmisión es el TDMA, en el que la información se envía en espacios de tiempo dedicados a cada usuario. Sin embargo, este método exige una alta precisión de sincronización, y el peor caso lo encontramos en el upstream, donde el receptor de la central recibe todas las señales de los clientes.

Debido a que cada paquete viene con una fase y amplitud diferentes y a que se necesitan componentes que operen muy rápido, se hace necesario el uso de receptores Burst-mode.

Los requerimientos principales de éstos son:

- Un margen dinámico grande.
- Tiempo rápido de reacción para detectar paquetes cortos.
- Y simplicidad y robustez.

A continuación se detallarán los principales tipos de receptores Burst; Se calculará su BER, mediremos el extincion ratio teniendo en cuenta los efectos de la red, etc.

### Diferencias entre receptores bursts-mode y receptores convencionales

Podemos dividir las señales que recibimos en datos de forma continua, en el que el número de 1s i 0s suele ser balanceado. Y datos en forma burst, en el que puede haber un alto número de 1s o 0s seguidos, igual que cambios bruscos de amplitud entre paquetes.

Para el primer caso, el receptor suele ser ac-coupled, ya que mejora la sensibilidad de éste.

Sin embargo, para el segundo caso, donde se utiliza el receptor burst-mode, se debe utilizar un dc-coupled aunque la sensibilidad empeore; Ya que debido al tiempo de carga y descarga del

condensador en modo ac-coupled, no están admitidos grandes cambios en la amplitud media de la señal.

Otro aspecto que caracteriza a los receptores burst-mode es el circuito de adaptación de threshold, que debe ser rápido. Igual que el recuperador de fase y reloj, si se utiliza.

### Tipos de receptores burst-mode

Se pueden dividir los receptores burst-mode en dos tipos, según [cha97a].

Por un lado tenemos los que utilizan una realimentación Feedback y por otro lado los que utilizan una Feedforward.

En la primera imagen se puede ver el feedback, en la segunda el feedforward, y en la tercera el circuito detector de pico que implementan ambas.

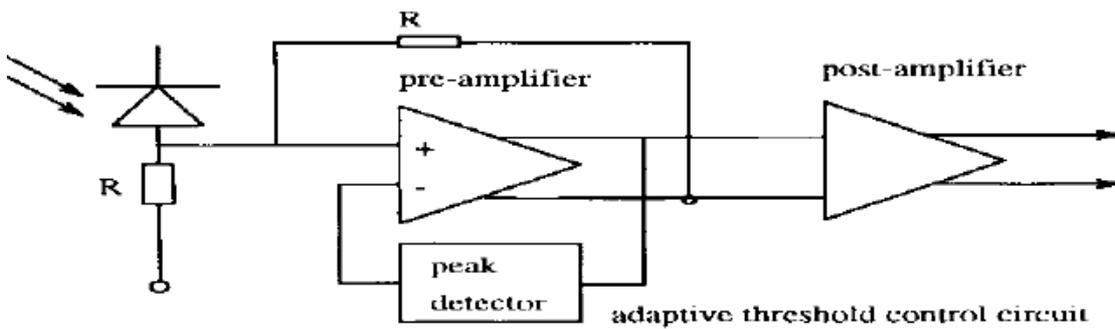


Fig. 1.7: Receptor burst mode con feedback

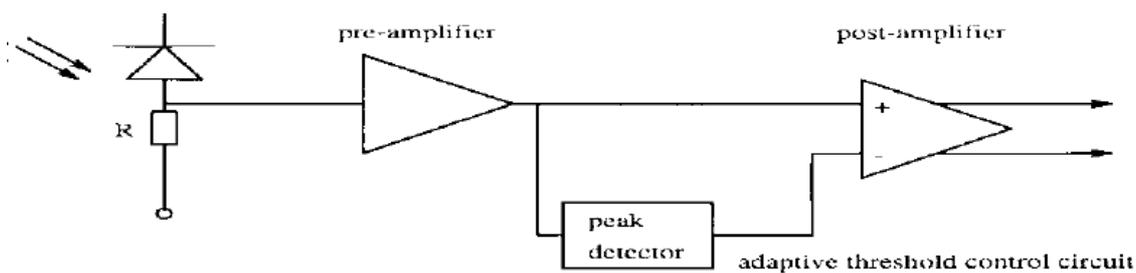


Fig. 1.8: Receptor burst mode con feedforward

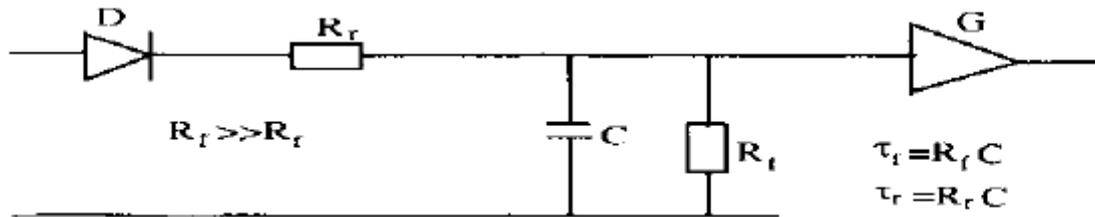


Fig. 1.9: Implementación del detector de pico

En la figura 1.7 vemos el receptor en modo feedback, el cual es más estable pero más lento, debido al lazo de realimentación. Mientras que para el caso del circuito con feedforward, la respuesta es más rápida pero tiene que ser diseñado cuidadosamente para prevenir oscilaciones.

Para los anteriores circuitos, el feedback tiene un tiempo de subida pequeño, pero un tiempo de bajada grande, mientras que en el feedforward se tiene un tiempo de subida pequeño pero un tiempo de bajada grande.

La velocidad máxima a la que podemos llegar con estos circuitos no es más de 1.25 Gbps.

Normalmente, se suelen dividir los receptores en dos tipos:

1. Receptores en los que el threshold es determinado en el preámbulo de la señal.
2. Receptores en los que el threshold es determinado adaptativamente según la señal de entrada.

### Recuperación de amplitud

Para el cálculo de la BER, las principales causas de degradación en este tipo de sistemas es la fluctuación del threshold detectado debido al ruido y a las constantes de tiempo de rising/holding (subida y bajada).

Como hemos comentado antes, en la literatura se tiene en consideración que existen los receptores que utilizan el preámbulo para el cálculo del threshold y los que no.

Aquí definiremos la constante de rizado en función del número de bits del preámbulo para simplificar el estudio y tratar los dos por igual.

Así la constante de rizado quedará definida como  $K_r = -\frac{\ln e}{1}$ .

Donde  $l$  es el número de bits de preámbulo, y  $e$  es el error relativo entre el threshold y el nivel medio de la señal. Que para un correcto funcionamiento la cogemos de un 2%.

Como podemos intuir, para el caso de la constante de rizado, contra mayor sea el número de bits de preámbulo o éste decrezca mejor será el nivel de threshold.

A continuación, y basándonos en la siguiente gráfica, analizaremos el efecto de estas constantes en el threshold, para una señal no codificada NRZ.

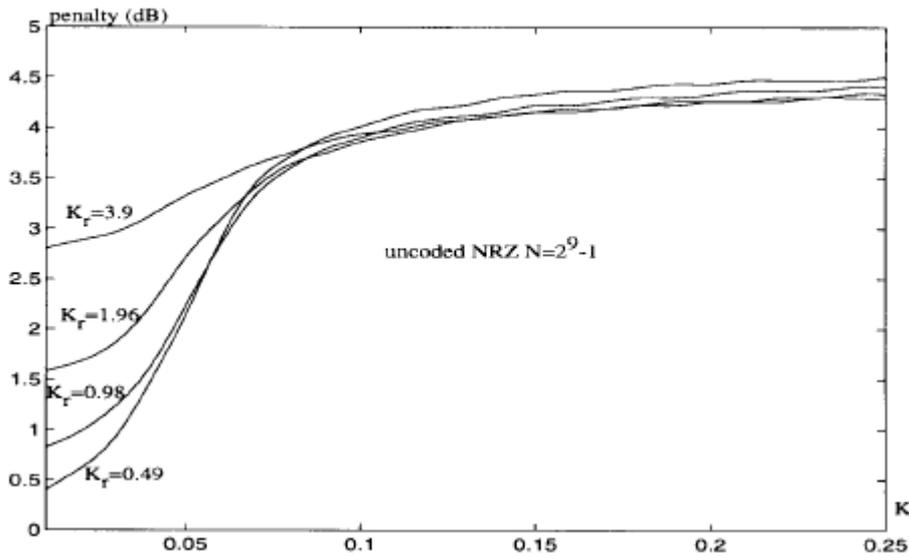


Fig. 1.10: Penalty en función de la constante de holding para diferentes constantes de rizado

Definidas  $K$  como la constante de holding, y  $K_r$  como la constante de rizado:

Si  $K \leq 0.1$  podemos ver que la degradación del sistema depende de la constante de rizado y la de holding.

Esto no es así si  $K = 0.1$ , ya que cuando es grande el nivel de threshold es dominado por el proceso de decaimiento.

Por lo que como vemos, aunque utilicemos muchos bits de preámbulos o lo que es lo mismo, bajemos la constante de rizado para mejorar el sistema, si la constante de holding no es suficientemente pequeña, esto no nos servirá de mucho.

### Extincion ratio del receptor burst-mode

Como estaremos trabajando en una red en forma de estrella o bus, tendremos un nivel residual de potencia continua debido a los otros transmisores conectados a la red.

Esto nos degradará el extinción ratio que queda definido como  $\gamma = P_{off}/P_{on}$ , ya que estamos trabajando con un receptor en dc-coupled que no podrá eliminar el nivel de continua. En este caso, a la hora de calcular la BER, también tendremos en consideración el extincion ratio, ya que deja de ser perfecto, por lo que ésta queda más degradada.

Todo esto se puede solucionar utilizando un subcircuito que compense este nivel de continua. Éste solo tendrá que calcular el nivel de señal debido a la luz de background y cancelarla.

### **Penalización de la capacidad de la red**

Si queremos mejorar la capacidad de la red, una de las opciones es reducir el tiempo de gap entre paquetes. Para llevar a cabo esto, se necesita reducir el tiempo de holding del threshold adaptativo, pero esto nos degradará la BER, por lo tanto, existe un compromiso entre esta constante de tiempo y la eficiencia de la red.

Una de las propuestas es integrar una señal de reset en la señal, que agilice el tiempo de descarga del sistema, pero esta solución no es compatible con los receptores convencionales.

### **Recuperación de fase y señal de reloj**

En las redes de acceso, la rápida recuperación de la señal de reloj ha sido siempre uno de los principales campos de investigación. Ya que existe un retardo aleatorio entre los diferentes usuarios. Es decir, es asíncrono en fase.

Las técnicas más conocidas son las siguientes:

- Clock global con correlador para la detección de fase
- circuito cisterna de apagado de banda estrecha
- gated-oscillators con PLL

De estos tres, el que más futuro tiene es el tercero, ya que la fase se puede conseguir sin necesidad de preámbulo en la señal. Sus ventajas están en la rápida recuperación de reloj y fase, en un solo tiempo de bit, y la simplicidad del circuito.

## Threshold offset

Si como en un apartado anterior se explicaba, acabamos utilizando una señal de reset para el sistema de descarga del threshold, necesitaremos aplicar un offset a éste, ya que si el threshold baja a cero, el ruido provocará unas fluctuaciones que condicionarán la decisión del circuito.

A la hora de aplicar esta señal de offset, deberemos considerar el compromiso que existe entre subir este, lidiando mejor el nivel de ruido, y el empeoramiento de la sensibilidad del receptor que esto supone.

### 1.8.1 Condiciones de diseño para un receptor burst en AC-coupling

Para el diseño de un receptor burst-mode, los requisitos son establecer el threshold en el tiempo que dura el preámbulo con una BER razonable, y aguantar éste durante el tiempo de CID (consecutive identical bits).

Las siguientes condiciones pueden verse representadas y entendidas con más claridad en la siguiente imagen:

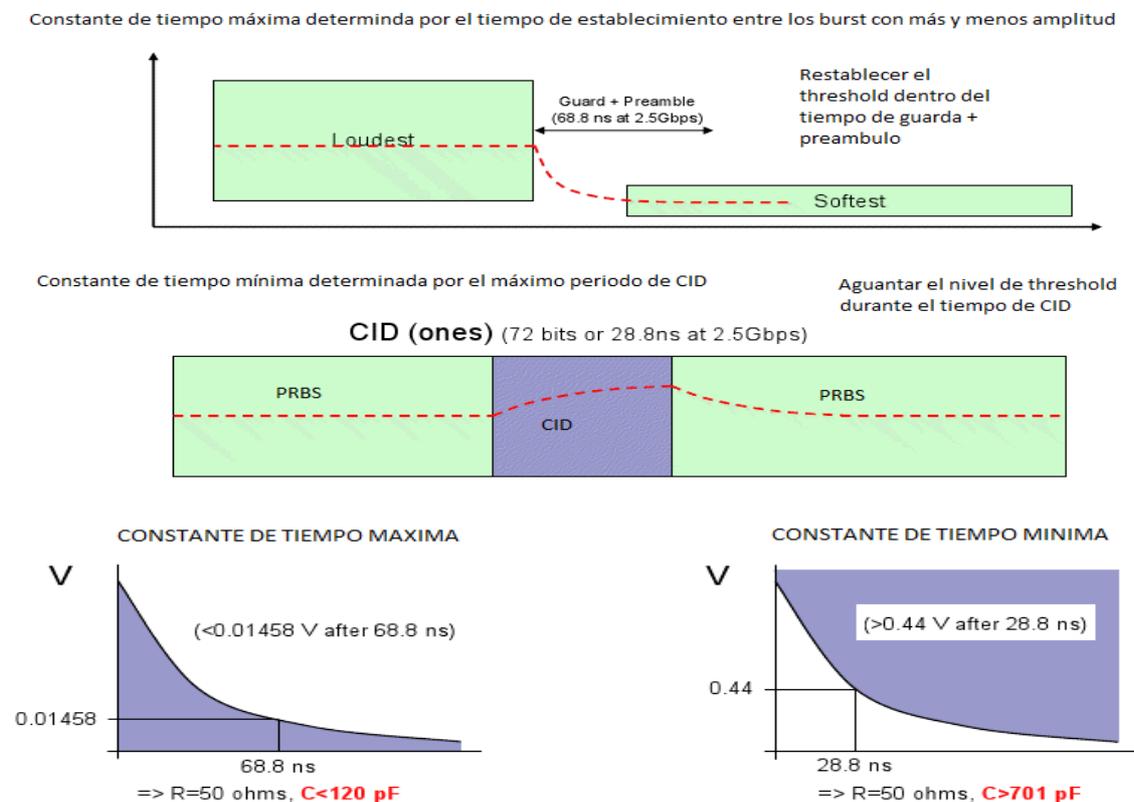


Fig. 1.11: Cálculo de las condiciones que debe cumplir la constante de tiempo

Como vemos, si no se aumenta el tiempo de preámbulo o guarda, o se exige un menor número de CID, AC-coupling no es compatible con los receptores bust.

## 1.9 Propuestas de mejora para los receptores de fibra óptica

### 1.9.1 Edge-Detection Principle

Como hemos visto durante los apartados anteriores, a la hora de implementar un receptor en modo Burst, éste tenía que ser en DC-coupled, y existían dos tipos, en los cuales se tenía que implementar un detector de threshold con un circuito como el que sigue, con los inconvenientes que supone el compromiso entre los dos condensadores.

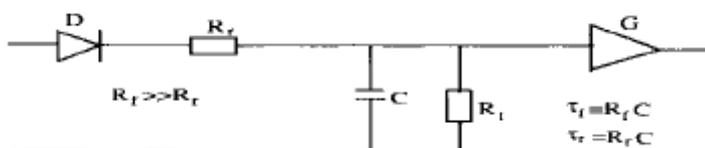


Fig. 1.12: Detector de threshold

En este apartado, se explicará un método, que según [Ehu07a], nos permitirá cambiar la forma en que detectamos los pulsos.

En la siguiente imagen podemos ver como quedaría el esquema del circuito receptor.

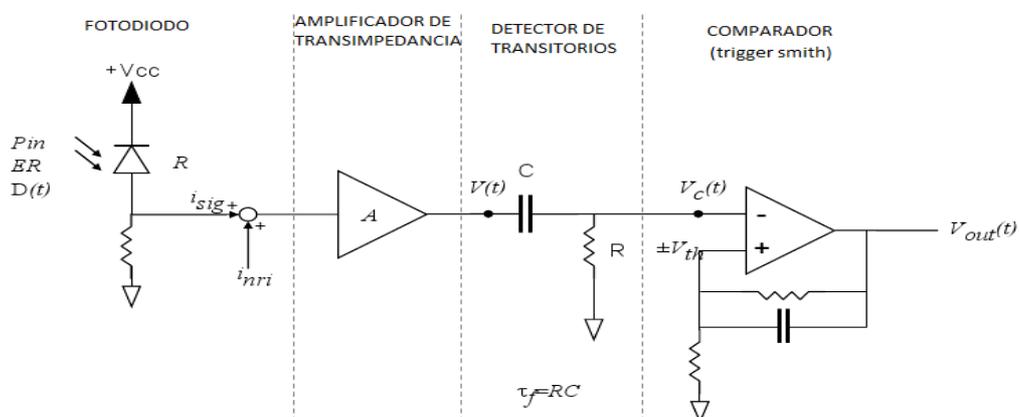


Fig. 1.13: Esquema circuital del edge-detector

El sistema en la figura está dividido en 4 módulos, de los cuales dos son los más importantes, el derivador RC y el comparador con histéresis. El sistema RC derivador, genera picos de alterna polaridad cada vez que hay un cambio de bit, y estos picos, llegan al comparador de histéresis, que mantiene el nivel de bit alto o bajo hasta que no recibe otro pico de diferente polaridad. Con lo que como puede intuirse, se recupera completamente limpia la señal.

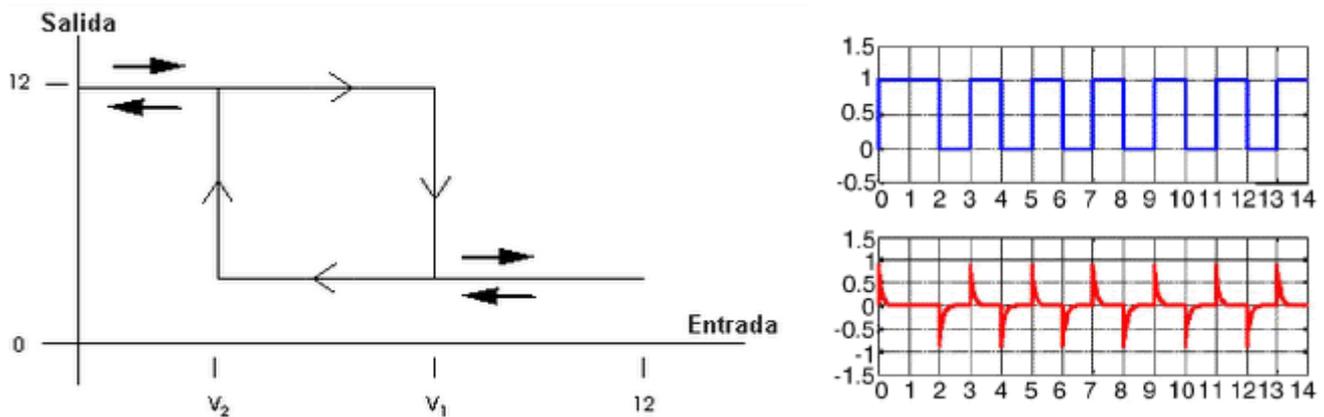


Fig. 1.14: A la izquierda, función de transferencia del comparador con histéresis; a la derecha, arriba la entrada al derivador, y abajo la salida de éste

A la hora de implementar el sistema, deberemos tener en cuenta el ancho de banda del comparador de histéresis, ya que será éste el que nos limite la constante RC. Con esta técnica, no hace falta un tiempo de guarda entre paquetes, aparte de que no hay una degradación en la eficiencia debido a grupos de bits iguales consecutivos.

## 1.9.2 Técnicas de sincronización con el bit

Uno de los requerimientos de la OLT burst-mode es alinear el desfase que llevan los datos para así poder recuperar la señal de clock.

Utilizando los métodos convencionales no se podía lograr ya que se requerían unos tiempos de acción muy pequeños, por lo que se tienen que utilizar nuevas técnicas.

A continuación se explica una de éstas técnicas, consistente en un gated oscillator (GO) y un sincronizador de bit.

En la siguiente imagen se muestra el esquema de recepción en una OLT burst mode.

En esta encontramos la parte de recepción básica dentro del recuadro, comentada en [cha97a] y a continuación el bloque de sincronización de bit [hit06a].

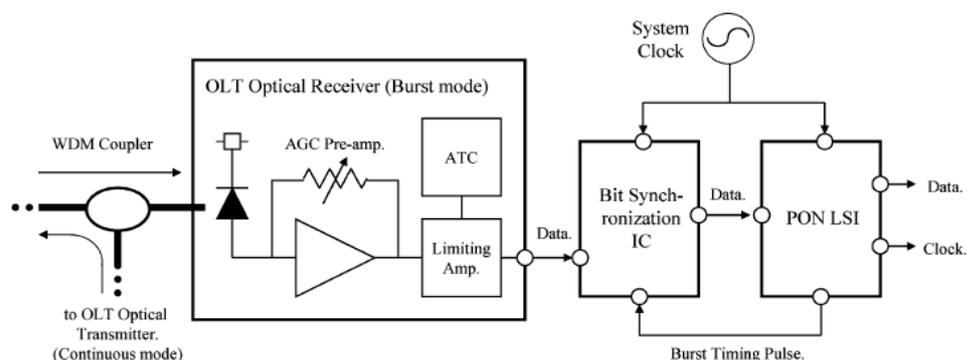


Fig. 1.15: Receptor burst-mode más bit sincronization

Funcionamiento: El bloque de bit-synchronization retemporiza los paquetes regenerados en el receptor, con aún fase arbitraria, y les corrige la fase dentro de la cabecera de cada paquete.

Para llevar esto a cabo, el generador MPC (multi-phase clock) produce diferentes fases con el reloj del sistema a fin de muestrear los datos de entrada en el data sampler.

El data selector detecta los extremos de subida y caída de la señal y selecciona el MPC con la fase más cercana al centro de éstos.

Estos datos están sujetos a decisión usando el reloj del sistema, para que la señal de salida tenga una fase independiente de la señal de reloj seleccionada.

El transformador burst-to-series inserta los patrones IDLE entre los data frames en los paquetes burst para transformarlo en serie, para habilitar su recepción en el LSI PON para hacer la función general para la MAC.

Además el LSI PON genera los pulsos de tiempos de burst en el intervalo entre los paquetes de burst: los tiempos de guarda.

Cuando los tiempos de los pulsos burst son enviados al bit-synchronization, el MPC que ya ha seleccionado el paquete es liberado y se prepara para la llegada de otro paquete.

En la siguiente imagen podemos ver los módulos explicados antes, que componen el sistema.

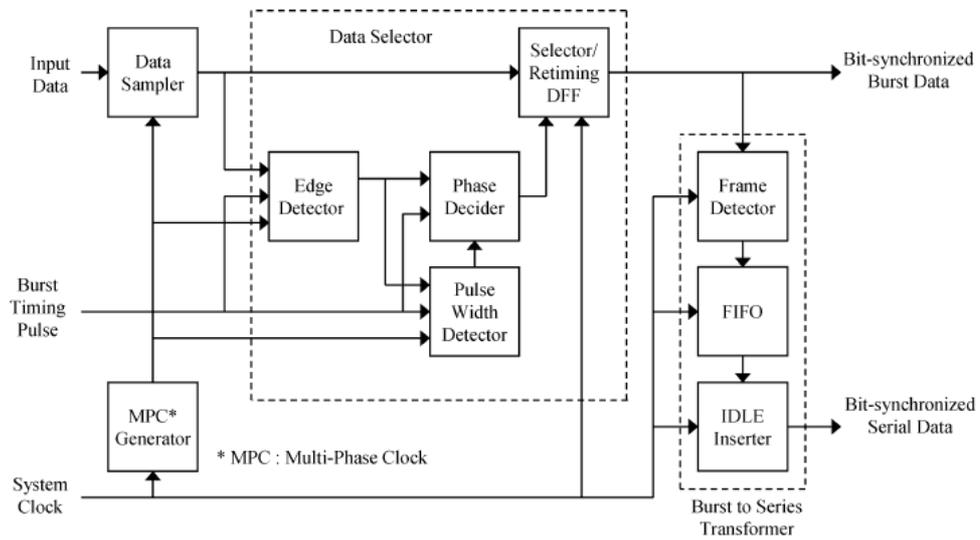


Fig. 1.16: Módulos que componen el sistema bit-synchronization. los bloques que componen nuestro sistema explicados arriba.

### 1.9.3 Técnicas QFE

En los sistemas de recepción óptica, a Gbits/s , debido a las limitaciones tecnológicas que ofrecen los componentes electrónicos, habitualmente no es posible codificar la señal.

Como consecuencia, se pueden producir secuencias largas de “unos” o “ceros” que hará que el ancho de banda de recepción de nuestro sistema deba ocupar un rango que va desde las pocas decenas de herzios a gigaherzios.

La existencia de desacoplos en continua (propios de los amplificadores), provoca la aparición de una frecuencia de corte inferior creando una pérdida de sensibilidad en las bajas frecuencias. Es por ello que necesitamos un sistema que nos ecualice la baja frecuencia.

El sistema que se presenta a continuación es un Quantized Feedback Equalizer (QFE) [pra10a], el cual será motivo de estudio de este proyecto.

La idea principal de éste, es extraer la información de las frecuencias de la señal regenerada para utilizarla en la regeneración de las bajas frecuencias de la señal de entrada.

A continuación realizaremos unas simulaciones de dicho circuito en Pspice, teniendo en cuenta las variables que más penalizan nuestro sistema, para más adelante pasar a realizar el montaje práctico con los valores óptimos encontrados en las simulaciones y así poder corroborar cuanto mejora un sistema de recepción con un QFE.

## 2. Simulaciones del QFE

En este capítulo simularemos el sistema QFE, tanto síncrono como asíncrono, utilizando Pspice. Para poder concluir cómo afectan los diferentes parámetros y cuál es la penalización al utilizarlo, entre otras cosas.

### 2.1 Diseño para realizar las simulaciones

Para realizar las simulaciones del QFE, hemos utilizado una parte del esquema que encontramos en [pra10a]. En la siguiente imagen vemos el diagrama de bloques utilizado.

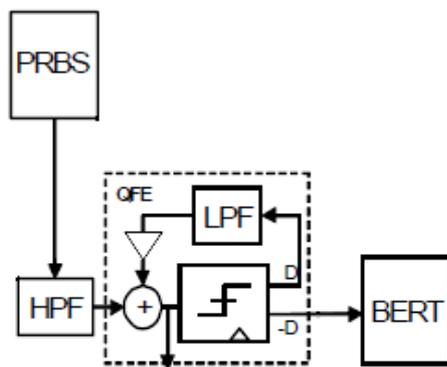


Fig. 2.1: Esquema de bloques que hemos seguido para montar las simulaciones

El funcionamiento teórico de este sistema es el siguiente.

Tenemos un bloque que genera una señal de información, detallada en el apartado 2.3.

Más adelante, nos encontramos con un filtro paso alto, el cual nos modificará la señal de entrada eliminando las bajas frecuencias.

Dentro del recuadro a rayas discontinuas se encuentra el sistema QFE, que consiste en un comparador realimentado a través de un filtro paso bajo, y un módulo de ganancia que modificará la amplitud de la señal de realimentación. Llamaremos  $\alpha$  a la ganancia de éste módulo.

Por último, el último bloque se empleará para medir la penalización que introduce nuestro sistema a la señal.

A la hora de realizar las simulaciones, hemos hecho una división en dos circuitos. Uno que utiliza un comparador asíncrono y otro que utiliza uno síncrono. A continuación se muestra el esquema del asíncrono.

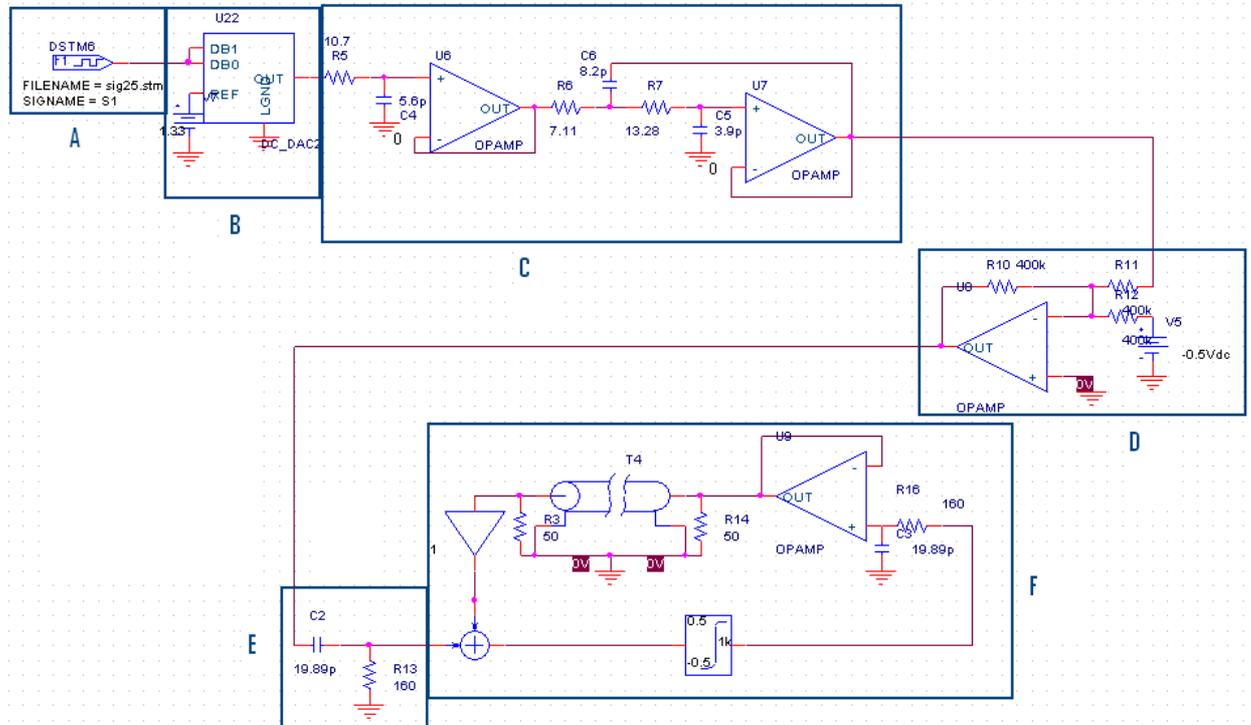


Fig. 2.2: Esquema del circuito asíncrono utilizado para las simulaciones

Los módulos que componen el anterior circuito son los siguientes:

- A) Generador de señal
- B) Convertidor digital/análogo
- C) Filtro de Bessel de 3er orden
- D) Sumador de tensión
- E) Filtro paso Alto
- F) QFE

Para que cada uno de ellos se comportara de forma ideal, sin que a un módulo le afectara la impedancia de otro, hemos utilizado algunos componentes que nos proporcionaba Pspice, y que se comportaban de forma ideal.

Estos componentes ideales son el sumador, el amplificador, el comparador y el amplificador operacional.

No obstante, en algún caso que hemos utilizado un módulo no ideal, se ha insertado un seguidor de tensión para que esta separación eléctrica aún se cumpliera. Éste es el caso del filtro paso bajo y el módulo que introduce el retardo, como podemos observar en la figura anterior.

Una vez descrito el circuito síncrono, pasamos a mostrar el asíncrono.

Lo único que diferencia a ambos circuitos, es que en el segundo, el comparador tiene una entrada de reloj que le da la información de cuando debe muestrear la señal en un instante de tiempo ideal. Como este comparador síncrono no lo encontramos en las librerías de Pspice, optamos por hacerlo nosotros. Empleando para ello un Sample & Hold a la salida de éste.

En la siguiente figura se muestra la parte más destacable del circuito síncrono.

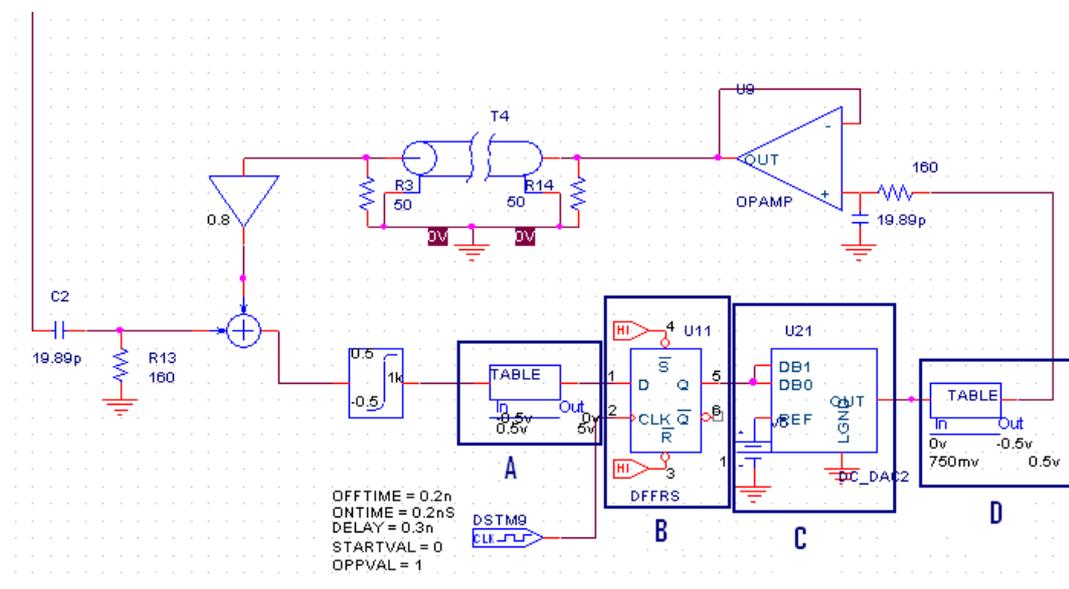


Fig. 2.3: Parte del esquema del circuito asíncrono que se diferencia del síncrono

En la figura anterior, observamos que el Sample & Hold está formado por:

A) TABLE: Es una función que tiene Pspice, que nos permite pasar los niveles que van en el rango de -0.5 a 0.5; a niveles que van de 0 a 5V, para que el Biestable D funcionara correctamente

B) Biestable D: Coge el valor que tiene a la entrada cuando le llega un flanco alto de reloj, y lo saca por la salida hasta que no le vuelve a llevar otro flanco alto.

C) Convertidor D/A: pasa la señal de discreta a analógica.

D) TABLE: Vuelve a dejar los niveles como estaban al principio, hace la inversa de lo que hacía la primera TABLE.

Con todos estos circuitos funcionando unidos, conseguimos implementar de forma correcta el Sample & Hold. Por lo que ya, lo que falta es conseguir que éste nos muestree en el instante óptimo de nuestra señal, es decir, cuando el ojo tiene la máxima abertura.

Para encontrar el instante óptimo de muestreo, primero se ha realizado un diagrama de ojo en Pspice. Para ello, se ha sustituido el eje horizontal en la simulación, que tenía asignada una función lineal, (el tiempo), por la salida de un generador de señal escalón, para que fueran superponiéndose las señales y así poder ver el diagrama de ojo.

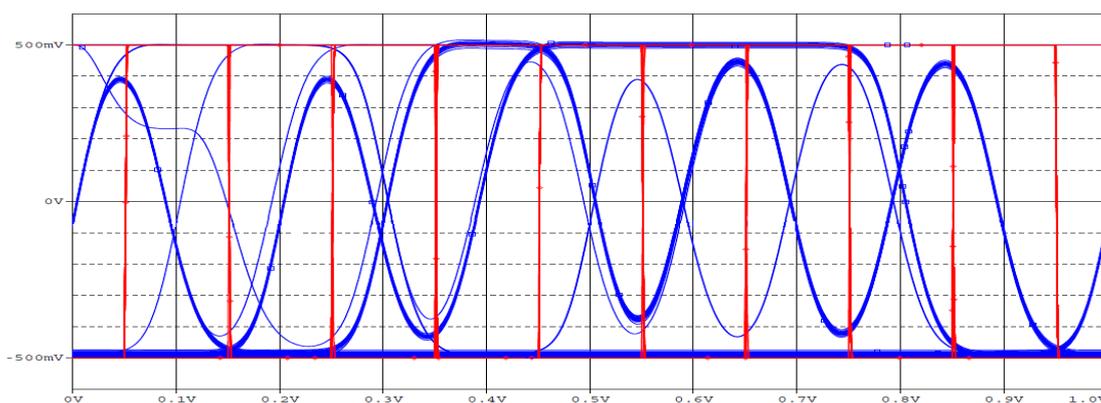


Fig. 2.4: Diagrama de ojo de la señal de entrada (azul) junto con la salida del comparador síncrono (rojo).

En la imagen anterior, las líneas verticales en rojo indican el instante de muestreo, por lo que sólo nos ha quedado variar el retardo del reloj que controla el Sample & Hold para que coincidiera donde la señal tenía una abertura mayor.

Una vez diseñados ambos circuitos, y antes de pasar a hacer las simulaciones, vemos que todo funciona como debería.

Para ello, primero comprobamos que cada módulo se comporta idealmente como si no estuviera conectado con los demás. Y segundo, vemos la respuesta global de todo el sistema.

Sabemos que la función que tiene el QFE es la de recuperar la porción de señal que elimina el filtro paso alto. Como puede verse en la siguiente imagen, donde quedan sumadas la función de transferencia de ambos filtros, y si  $\alpha$  es la unidad, y  $f_c \text{ FPB} = f_c \text{ FPA}$ , esta suma nos dará una respuesta de todo el sistema igual a la unidad si consideramos que no tenemos retardo. Por lo que la señal a la salida deberá ser igual a la de la entrada al FPA.

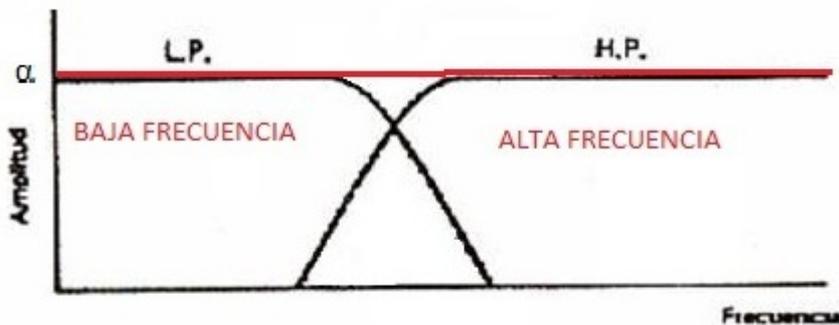


Fig. 2.5: En rojo, la suma de las funciones de transferencia del FPA y el FPB.

De lo que sabemos hasta ahora, y después de hacer las simulaciones con estos valores, llegamos a la conclusión que el esquema para la simulación está bien hecho, ya que la señal queda idéntica a como entraba antes del filtro paso alto, y sin introducir ninguna penalización a la señal de información.

## 2.2 Problemas en la realización del esquema con Pspice

Los problemas más significativos que se ha tenido han sido, por un lado, tener que crear nuestros módulos porque en Pspice no existían con un ancho de banda tan grande; Como por ejemplo el módulo delay y el comparador síncrono. Y por el otro, caer en la cuenta de que por defecto, Pspice introduce automáticamente y transparentemente circuitos DAC y ADC entre las líneas de un componente digital y uno analógico. Ya que estos módulos funcionan hasta los 10ns, y como nuestra señal utiliza bits de 0.8ns, las señales que obteníamos quedaban deformadas. La solución fue coger este módulo, y editar su fichero de texto bajándole de los 10ns de respuesta a 0.1ns.

## 2.3 Conclusiones

### 2.3.1 Cómo afectan los parámetros de diseño $\alpha$ y $f_c$ del FPB

Cuando empezamos a diseñar el circuito, pensábamos que tanto la frecuencia de corte del FPB como la relación entre la señal de entrada y salida nos podían servir para poder paliar en cierta medida el retardo inherente del sistema.

Como vimos en el apartado 2.1, si el sistema era ideal (sin retardo), la  $f_c$  del FPB tenía que compensar a la del FPA de la entrada, y además, el nivel de la realimentación tenía que ser igual al de la señal de entrada, para que así la suma de ambos anchos de banda nos diera una función de transferencia de todo el sistema igual a la unidad,  $H(f)=cte.$ , que es el objetivo.

En este subapartado, después de aclarar cómo es la señal de entrada utilizada y en qué se basa el penalty, veremos cómo nos afectan finalmente éstos parámetros.

Para realizar todas las simulaciones, utilizamos una secuencia de señal de entrada como la que se puede ver en la siguiente imagen. La cual está formada por 72 bits PRBS-7, 128 unos, 72 bits PRBS-7, 128 ceros, y 72 bits PRBS-7.

Ésta es la que se estipula para el peor caso del estándar G-PON según la ITU-T en las recomendaciones G.984.4 [ITU04a] y G.984.5 [ITU04b].

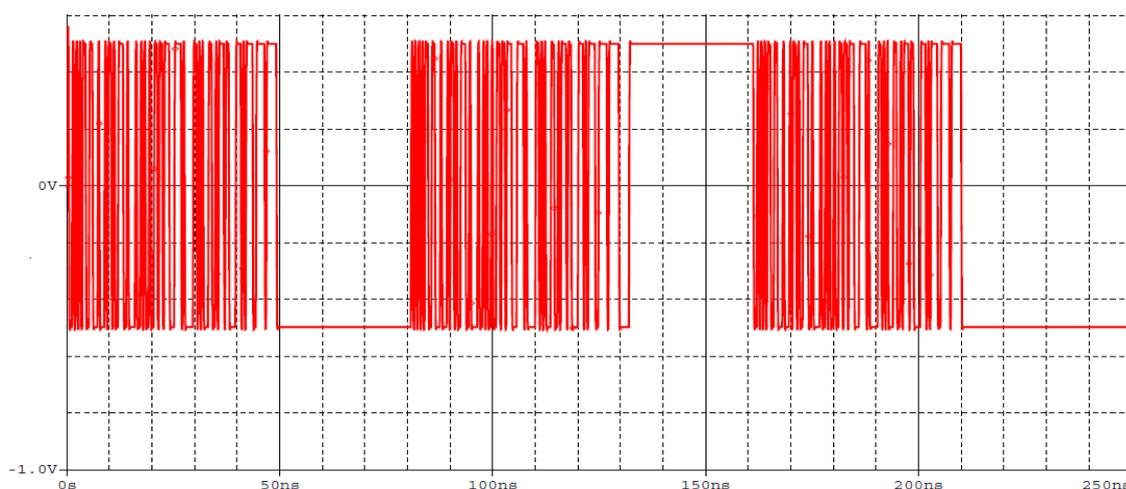


Fig. 2.6: Señal de referencia utilizada para comprobar el funcionamiento de nuestro circuito.

Que se introduzca un penalty a nuestro sistema, quiere decir que la potencia óptica exigida a la entrada del receptor será mayor. Nosotros calculamos el penalty, como una relación entre la anchura del diagrama de ojo de la señal ideal con la señal una vez el sistema está funcionando. Ambas medidas a la entrada del comparador.

En la siguiente imagen podemos ver el diagrama de ojo de la señal, cuando la realimentación se encuentra activa.

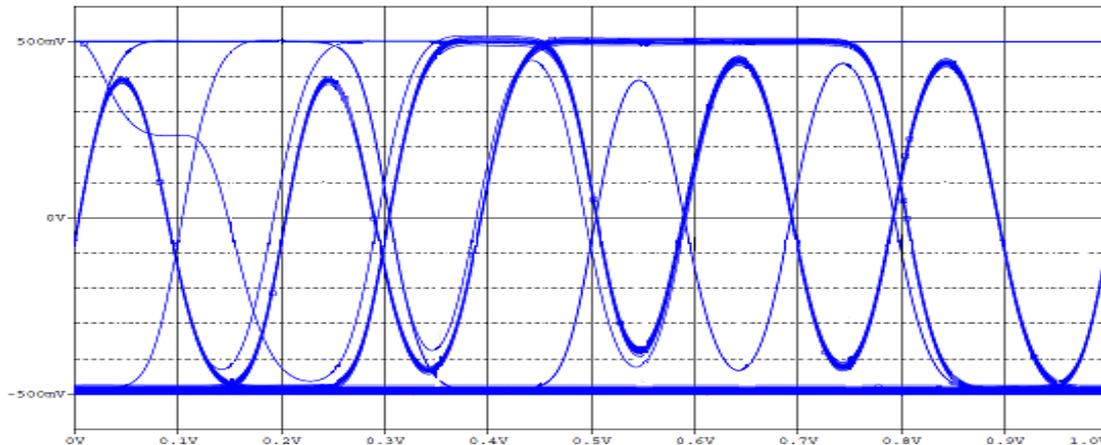


Fig. 2.7: Diagrama de ojo de la señal con la realimentación activa

El cálculo que realizaríamos sería el siguiente :  $Penalty(dB) = 20 \cdot \log(B/A)$

Para ver ahora como afectan los diferentes parámetros haremos unas cuantas pruebas.

La primera de ellas, ha consistido en variar la frecuencia de corte del FPB manteniendo la  $\alpha$  a la unidad, para ver si podíamos mejorar la penalización que nos introducía el retardo; Efectivamente, siempre encontrábamos alguna frecuencia con la que se lograba la mínima penalización, que era cercana, y siempre por debajo de la  $f_c$  del FPA. Esto se muestra en las siguientes gráficas.

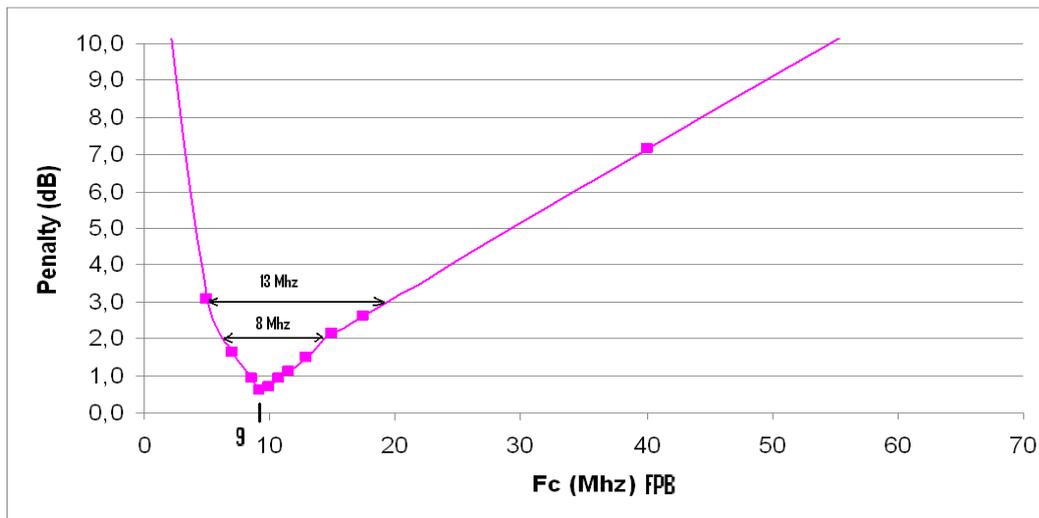


Fig. 2.8: Penalty introducido por el circuito asíncrono con  $f_c$  FPA = 10Mhz, con  $\alpha = 1$ , y variando la  $f_c$  del FPB.

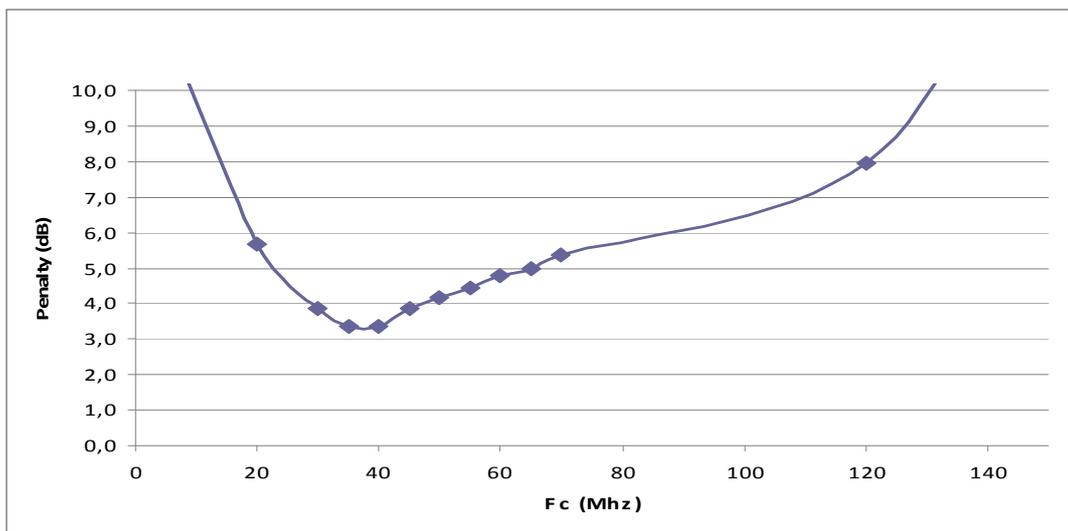


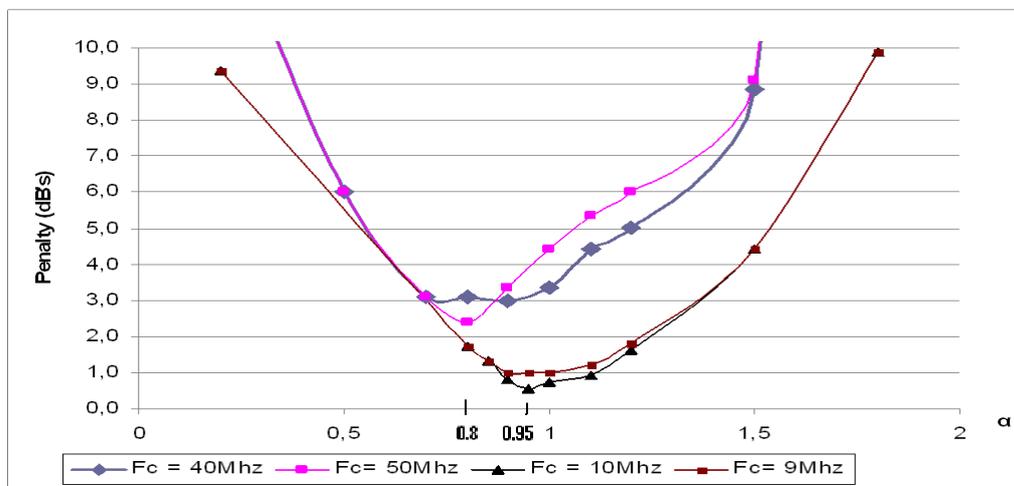
Fig. 2.9: Penalty introducido por el circuito asíncrono con  $f_c$  FPA = 50Mhz, con  $\alpha = 1$ , y variando la  $f_c$  del FPB.

Como podemos observar en la figura 2.8, para una  $f_c$  del FPA de 10Mhz, la  $f_c$  óptima con  $\alpha = 1$  baja a 9Mhz, consiguiendo 0.6 dB's de penalización.

Para el caso de estar utilizando una  $f_c$  del FPA de 50 Mhz, la  $f_c$  óptima del FPB bajaría a 38Mhz, consiguiendo una penalización de 3.2dB's.

Es muy importante que la frecuencia de corte del FPB sea lo más próxima a la óptima, ya que como se ve en la gráfica anterior, el penalty del sistema sube rápido cuando nos empezamos a alejar.

La segunda prueba ha consistido en variar la  $\alpha$  utilizando primero la  $f_c$  del FPB complementaria, y después la  $f_c$  del FPB que antes mejor resultado nos había dado. Con lo que obtenemos la siguiente gráfica.



Penalty Fig. 2.10: Penalty introducido por el circuito asíncrono con  $f_c$  FPA = 50Mhz, para  $f_c$  FPB = 40Mhz y FPB = 50Mhz. Y con  $f_c$  PFA = 10Mhz, para  $f_c$  FPB = 10Mhz y FPB = 9Mhz. Variando  $\alpha$  en ambos casos.

Según las gráficas de la figura 2.10, vemos que la mejor penalización se consigue cuando la  $f_c$  del FPB es justo la complementaria; Y que  $\alpha = 1$  no es la óptima, si no que el sistema mejor cuando empieza a bajar.

Por último, para aclarar más cómo estaba funcionando, para algunas de las frecuencias de corte del FPA, hicimos una gráfica de la penalización, seleccionando una de las  $\alpha$  que mejor resultado nos había dado, e íbamos variando la  $f_c$  del FPB.

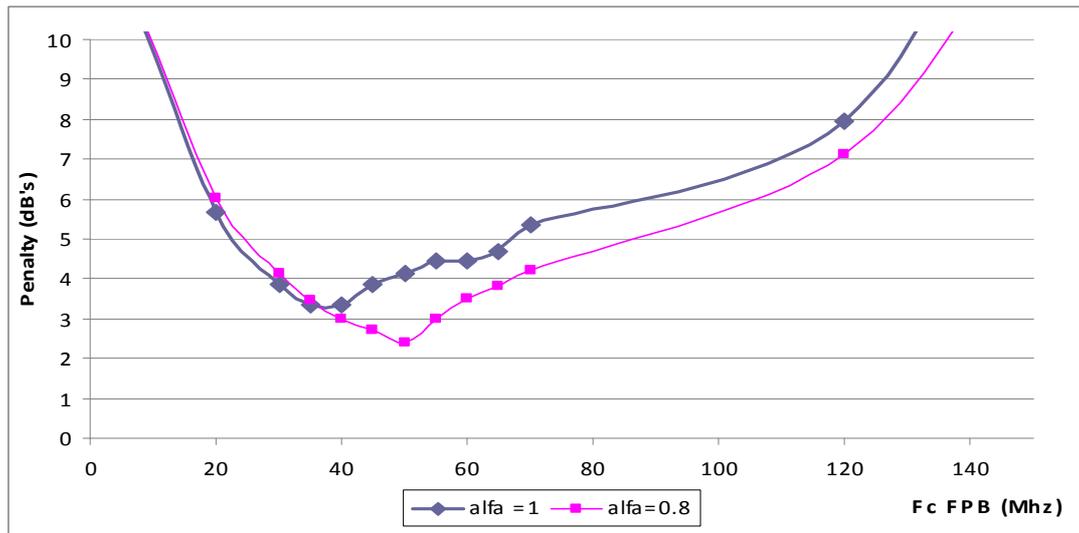


Fig. 2.11: Penalty introducido por el circuito asíncrono con FPA = 50MHz para  $\alpha$  diferentes, en función de la  $f_c$  del FPB.

Después de todo lo visto en las gráficas, para que nuestro sistema dé un resultado óptimo, la  $f_c$  del FPB debe ser justo la que complementa al FPA. Y ha de ser la  $\alpha$  la que utilizemos para compensar el retardo de la señal de realimentación.

Explicación de los resultados:

- Estos resultados tienen sentido, ya que como se indica en [MIL90a], la variación en la amplitud de la señal realimentada, puede compensar en cierta medida el retardo de ésta.
- A parte, también es lógico pensar que si intentamos recuperar la señal de baja frecuencia, tenemos que utilizar toda la porción eliminada al principio.
- Si funcionaba mejor cuando  $\alpha=1$  para una  $f_c$  del FPB más baja, era porque eliminaba la parte de más alta frecuencia de la señal, de la cual se notaba más el efecto al estar retardada y afectaba negativamente.
- Como era de esperar, una alfa menor de la unidad era la que tenía sentido, ya que si era mayor resaltaba los errores que cometíamos.
- La relación que guarda alfa, es que cuanto mayor sea el ancho de banda a recuperar, y por lo tanto más nos afecte la alta frecuencia, más tendremos que atenuar, ya que la relación entre la señal de realimentación y la señal de entrada en cuanto duración, será mayor.

### 2.3.2 Cómo afecta el retardo al sistema

Antes de ponernos a hacer las simulaciones, hemos elegido el sistema asíncrono con frecuencia de corte del FPA a 10Mhz. Podríamos haber escogido cualquiera ya que la relación hubiera sido la misma, pero escogimos este porque fue el primer circuito a simular y da una penalización menor.

Para obtener la gráfica, hemos ido cambiando el retardo de la línea, hemos ajustado la  $\alpha$  de nuestro sistema para cada uno de los retardos, y este es el resultado que hemos obtenido.

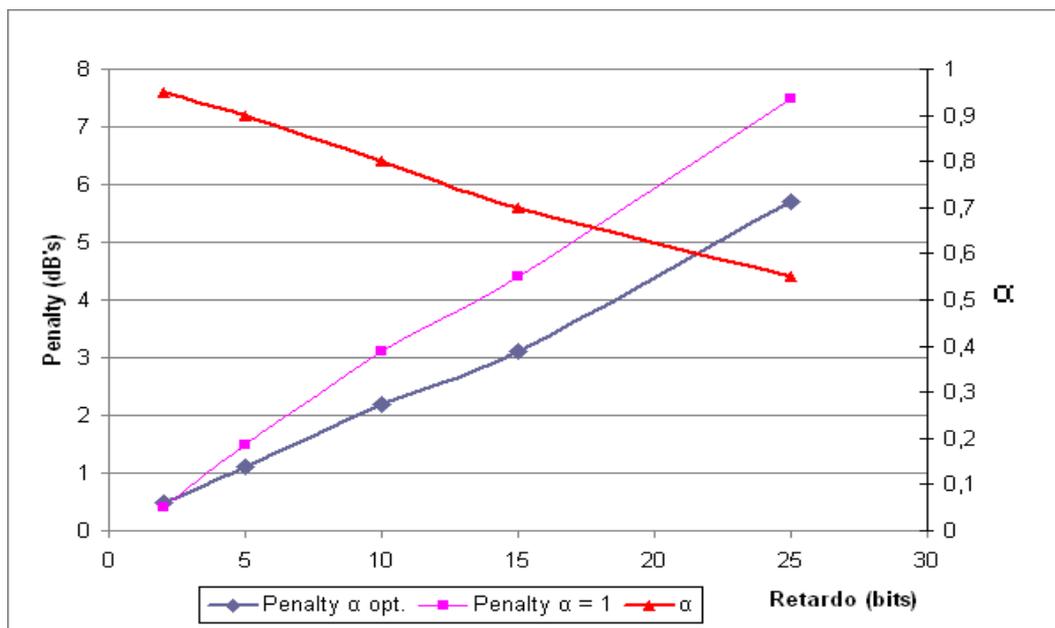


Fig. 2.12: Penalty introducido según el retardo en el circuito asíncrono con  $f_c$  FPA y  $f_{PB} = 10$ Mhz. Relación entre  $\alpha$  óptima y el retardo en el circuito.

Como vemos, existe una relación casi lineal entre la penalización de nuestro sistema y el tiempo de retardo que existe en la línea.

Como esperábamos, ésta es peor contra mayor es el retardo, ya que la señal de realimentación se superpone en un instante de tiempo cada vez más alejado del que debería.

Como podemos ver, ésta también tiene un comportamiento lineal con el retardo.

La pendiente de esta gráfica, también variará en función de la frecuencia de corte del FPA, en la que cuanto mayor sea ésta, más nos afectará el retardo ya que la relación entre la señal de realimentación y la señal de entrada en cuanto duración, será mayor.

### 2.3.3 Cómo afecta el número de 1's o 0's consecutivos

Para comprobar este efecto, decidimos aumentar el número de 1's considerablemente a diferencia de los que ya habían, para que el sistema llegara completamente a un estado de estacionariedad.

En las siguientes imágenes puede observarse en la primera la longitud de los 1's utilizado, y en la segunda un zoom después de toda la secuencia de 1's, donde queda patente cómo se vuelve a recuperar la señal sin problemas.

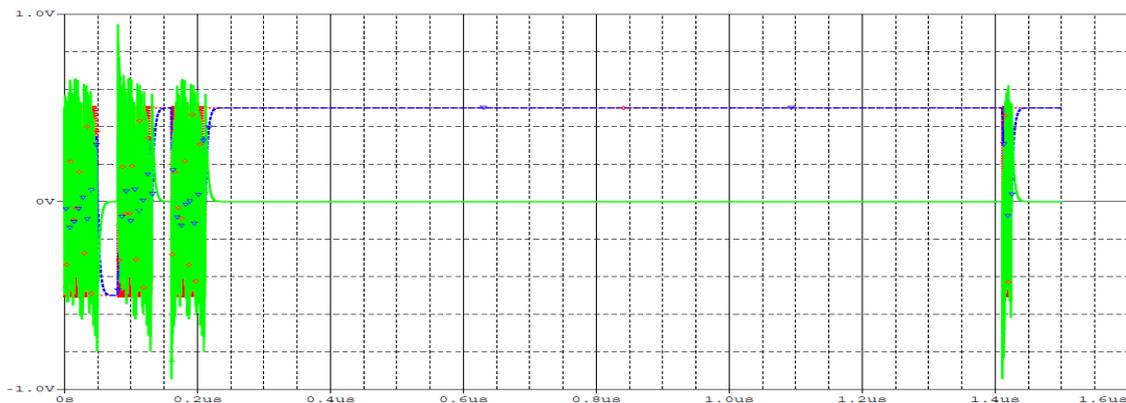


Fig. 2.13: Secuencia de 1's consecutivos utilizada, mucho mayor que 128.

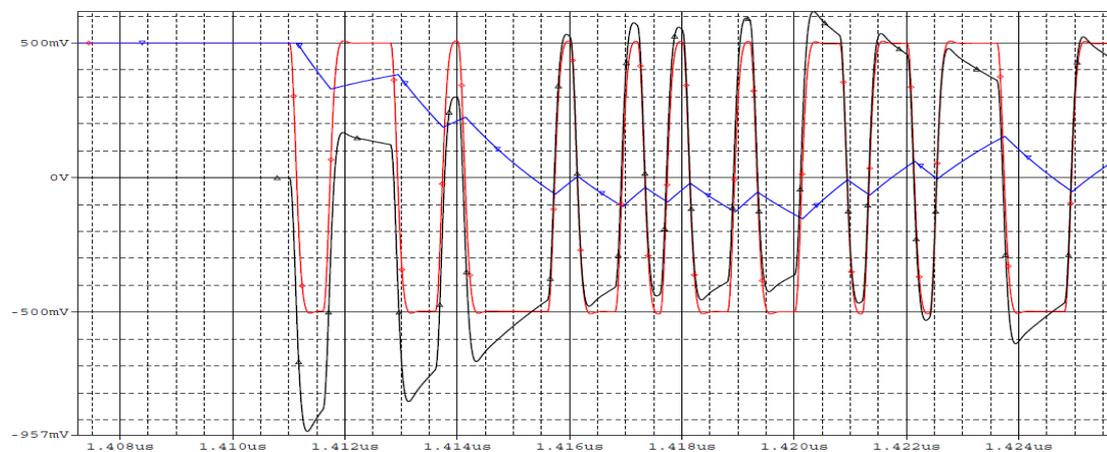


Fig. 2.14: Zoom de la recuperación después de la secuencia de 1's consecutivos.

En la última imagen, vemos de color azul la señal de realimentación, en negro la señal de entrada, y en rojo la suma de las dos.

Como podemos apreciar, la señal de realimentación compensará la señal de entrada afectada por el FPA, haciendo que la suma de las dos dé una señal parecida a la que había antes de pasar por el filtro.

Si viéramos nuestro sistema como una caja negra cerrada, funcionando de forma óptima, donde lo único que sabemos es la señal de salida y la de entrada, podríamos encontrar lo que éste nos aporta y a cambio de qué. En este caso, nuestro sistema nos estaría permitiendo recuperar señal que ya habíamos perdido, a cambio de introducir una penalización a ésta.

### 2.3.4 Comparativa de los dos sistemas

Nos vamos a centrar en ver cuál es el penalty introducido por ambos sistemas, en función de la cantidad de ancho de banda desde DC recuperado.

Tenemos la siguiente gráfica, de la penalización que introduce cada sistema en función de la fc del FPA, cuando los parámetros de configuración son los óptimos.

Hemos de tener en cuenta, que el circuito síncrono tiene Tbit/2 más de retardo que el asíncrono, debido al tiempo de muestreo del Sample and Hold.

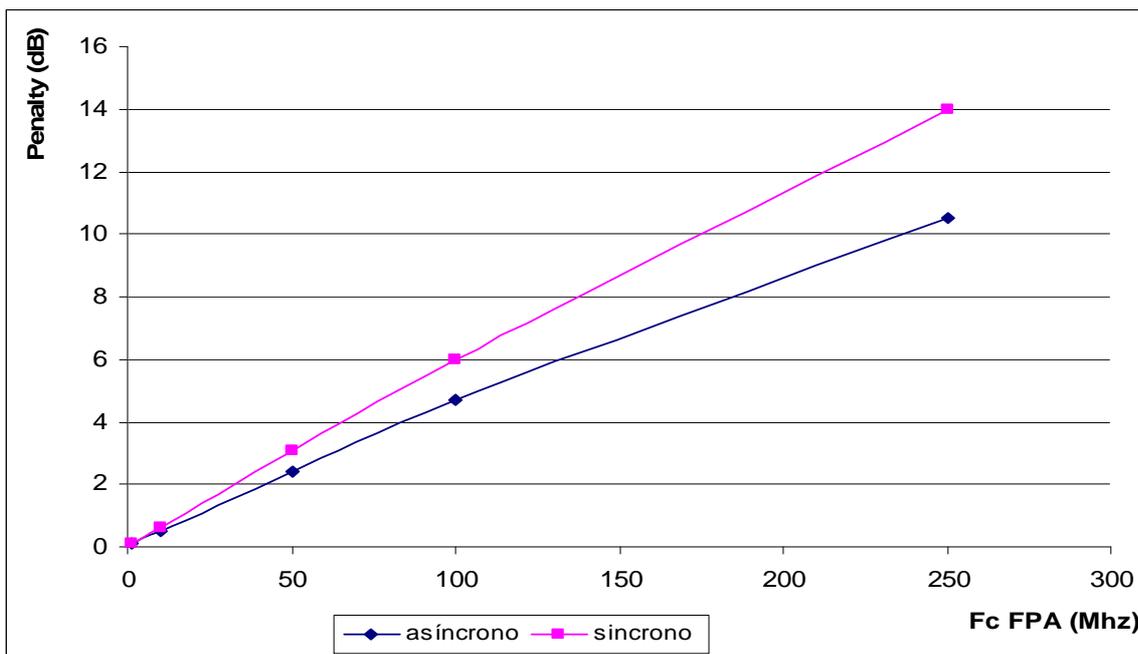


Fig. 2.15: Penalty introducido por ambos sistemas en función de la fc del FPA, para ambos circuitos, con los parámetros de configuración óptimos.

Como vemos, en ambos casos se da una relación lineal entre la fc del PFA y el penalti en dB's que introduce.

También apreciamos, que a diferencia de lo que podíamos pensar al principio, el sistema síncrono no funciona mejor que el asíncrono. Aunque en parte, esto se pueda deber a que el

síncrono tenga más retardo (en concreto medio bit más), que es el tiempo que necesita para muestrear en el instante óptimo de la apertura del diagrama de ojo. Como no lo sabemos exactamente, en el siguiente punto lo comprobamos.

### 2.3.5 Comparativa cuando el sistema síncrono tiene el mismo retardo

Igual que hicimos en el apartado anterior, volveremos a obtener la gráfica de la penalización en función de de  $f_c$  del FPA cuando se tienen la  $f_c$  del FPB y la  $\alpha$  optimizados. Pero esta vez, haremos un cambio en el circuito síncrono bajando el retardo  $T_{bit}/2$ , para compensar el desfase introducido por el instante de muestreo, y tener así realmente los dos circuitos en condiciones iguales.

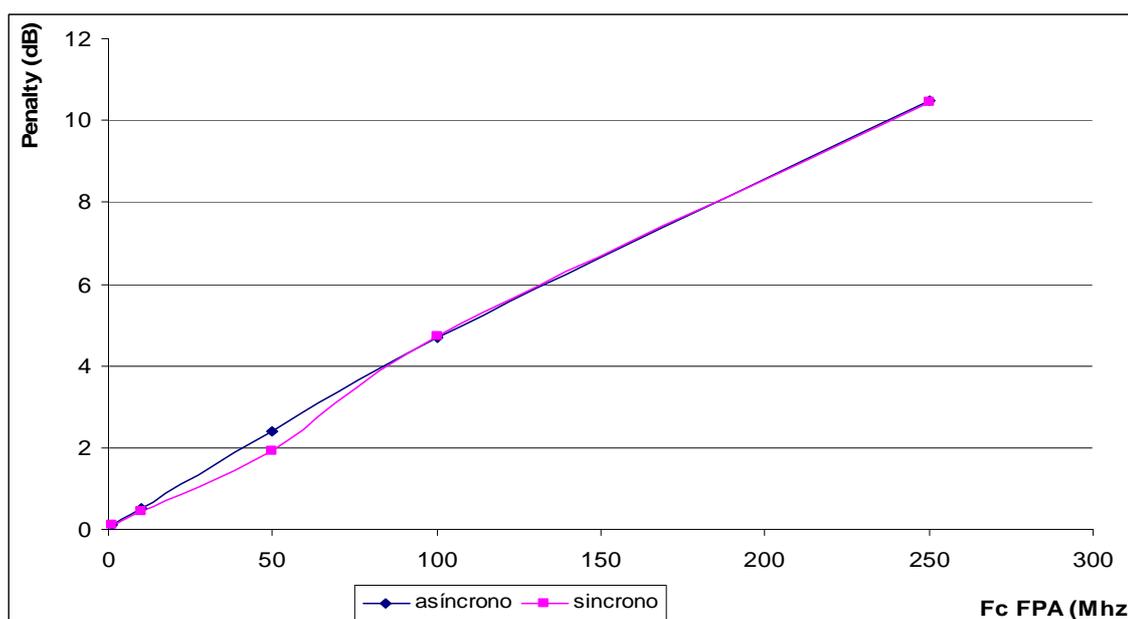


Fig. 2.16: Penalty introducido por ambos sistemas en función de la  $f_c$  del FPA, para ambos circuitos, con los parámetros de configuración óptimos, y con el mismo retardo en ambos.

Haciendo esta prueba, y mirando las gráficas, podemos llegar a la conclusión de que utilizar el lazo de realimentación para recuperar la continua, no queda prácticamente afectado por el tipo de sistema utilizado, sea síncrono o asíncrono.

Es decir, que el diagrama de ojo de ambos, con cualquier señal, sufrirá la misma degradación. Y a esto le podemos dar una explicación si vemos que realmente lo que degrada la señal es provocado por el retardo del sistema. Al sumarse la señal realimentada en un instante de tiempo en el que no corresponde.

Es decir, si el sistema síncrono siempre es mejor normalmente es porque nosotros le damos información extra al sistema de cuándo llegará la información digital. Sin embargo en nuestro caso, como lo que nos afecta es el retardo, el sistema síncrono no juega con ninguna ventaja respecto al asíncrono para paliar a ésta, y el penalty en ambos sistemas acaba siendo el mismo.

De igual forma podríamos explicar la linealidad de la gráfica, totalmente diferente a la forma exponencial al calcular la penalización de un sistema. Si caemos en la cuenta de que quien provoca nuestra degradación es un retardo, y no un ruido, el cual nos daba la forma no lineal a la que estamos acostumbrados.

Para ver más visualmente la degradación que provoca el retardo, a continuación se muestran dos imágenes que representan la señal de entrada, la realimentación y la suma de ambas. El primero el circuito trabaja de forma ideal sin retardo, y en la segunda podemos apreciar el efecto que tiene en la suma de ambas el hecho de introducir el delay.

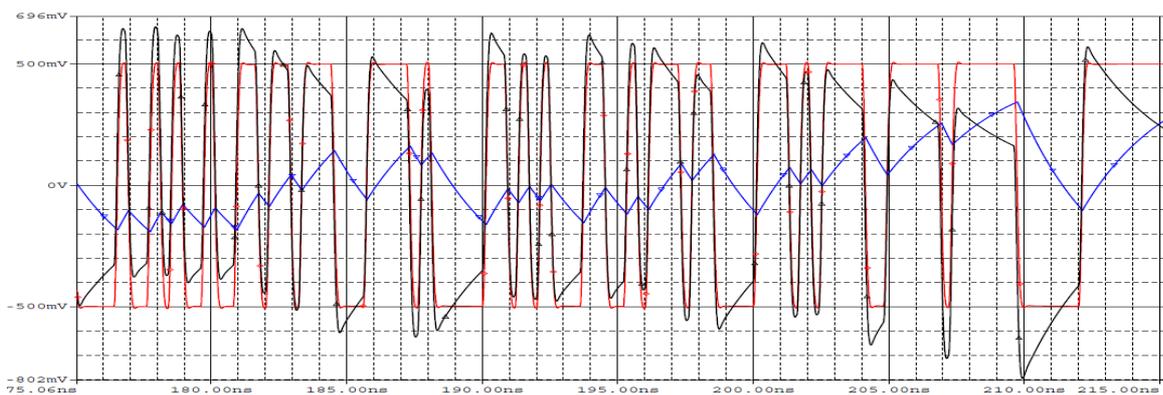


Fig. 2.17: Señales del sistema sin retardo. Azul: señal de realimentación, negro: señal de entrada, roja: suma de las 2.

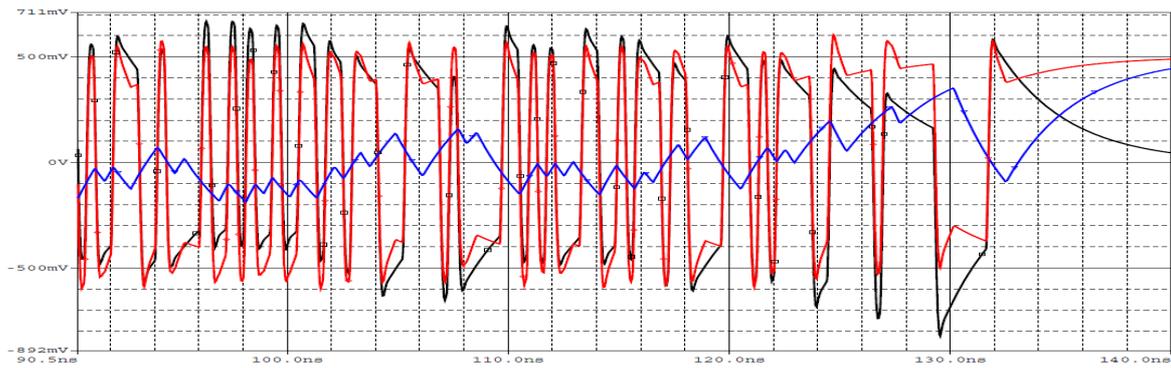


Fig. 2.18: Señales del sistema con un retardo de 2 bits. Azul, señal de realimentación; verde, señal de entrada; rojo, suma de las 2.

### 2.3.1 Ruido en el sistema

En este apartado, nos dedicaremos a ver como se relaciona y comporta el QFE con el ruido. Para ello, crearemos una fuente de ruido con Pspice y Matlab, que nos proporcione una probabilidad de error a la señal de  $10 \cdot e^{-9}$ .

Sabemos que existe un parámetro llamado  $Q$  que cuando es 6, equivale a que se produzca la probabilidad de error deseada anteriormente.

Este parámetro se define como  $Q = \frac{m_1 - m_0}{\sigma_0 + \sigma_1}$ , donde  $m$  es la media de la señal, y  $\sigma$  la desviación típica. En la siguiente imagen se puede ver esto más gráficamente. Donde la anchura de las gaussianas se corresponden con la desviación típica y la media con el valor medio que tiene cada una en el eje de las  $x$ .

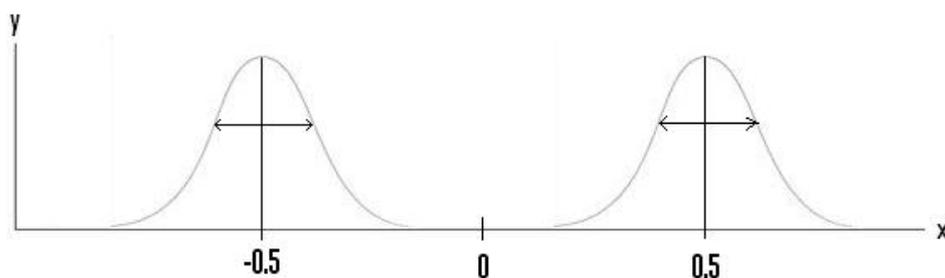


Fig. 2.19: Representación del espacio de señal en nuestro sistema.

Haciendo los cálculos, y como la media ya la tenemos establecida, vemos que necesitamos una desviación típica del ruido de  $\frac{1}{12}$ .

Sabiendo esto, utilizamos Matlab para generar el ruido con esos parámetros y se lo sumamos a la señal de información antes de pasar por el FPA.

Con lo que obtenemos las siguientes capturas, las dos primeras para el sistema asíncrono, y las dos siguientes para el síncrono.

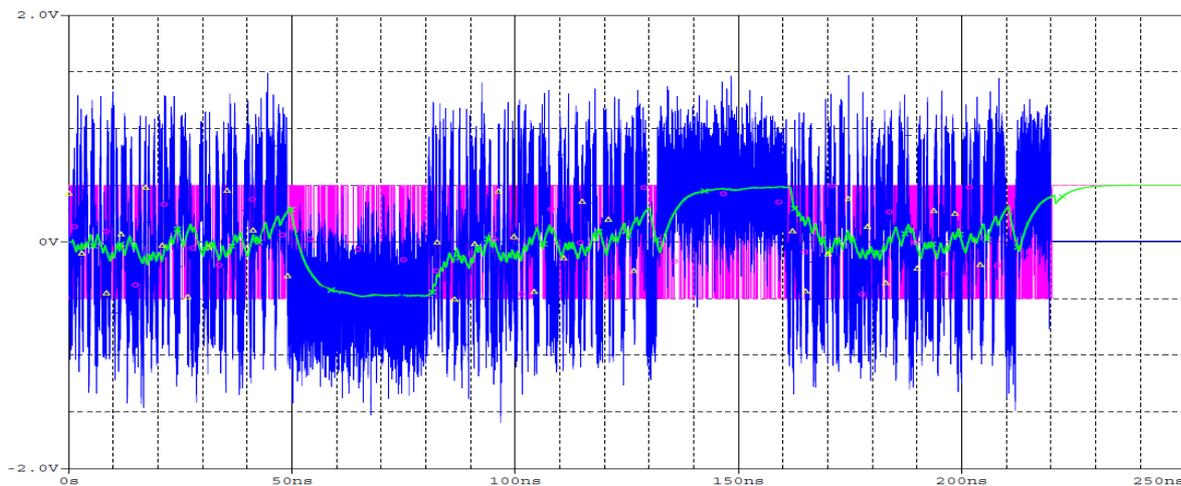


Fig. 2.20: Respuesta del sistema asíncrono, verde: realimentación; azul: señal información con ruido; rosa: señal a la salida del comparador.

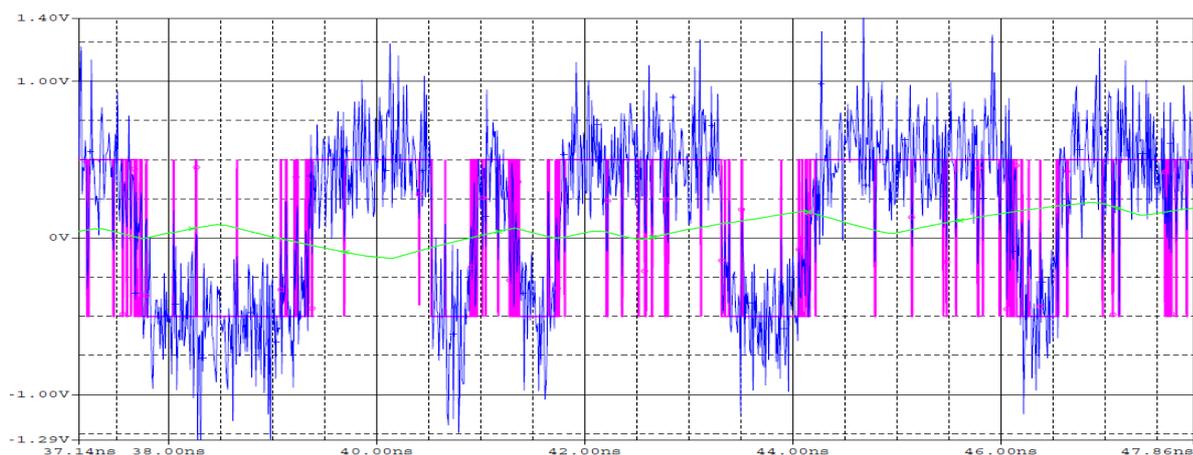


Fig. 2.21: Zoom de la respuesta del sistema asíncrono, verde: realimentación; azul: señal información con ruido; rosa: señal a la salida del comparador.

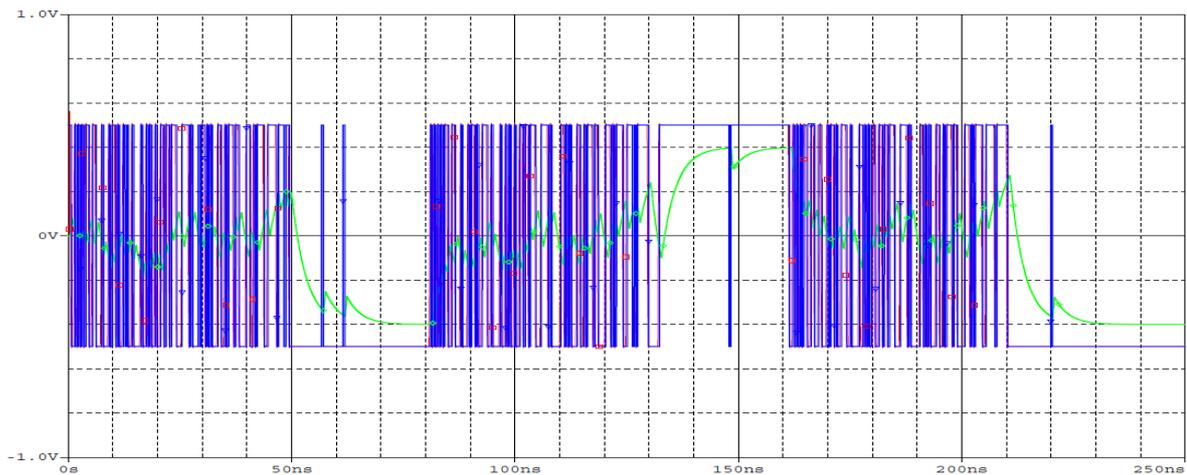


Fig. 2.22: Respuesta del sistema síncrono, verde: realimentación; azul: señal información con ruido; rosa: señal a la salida del comparador

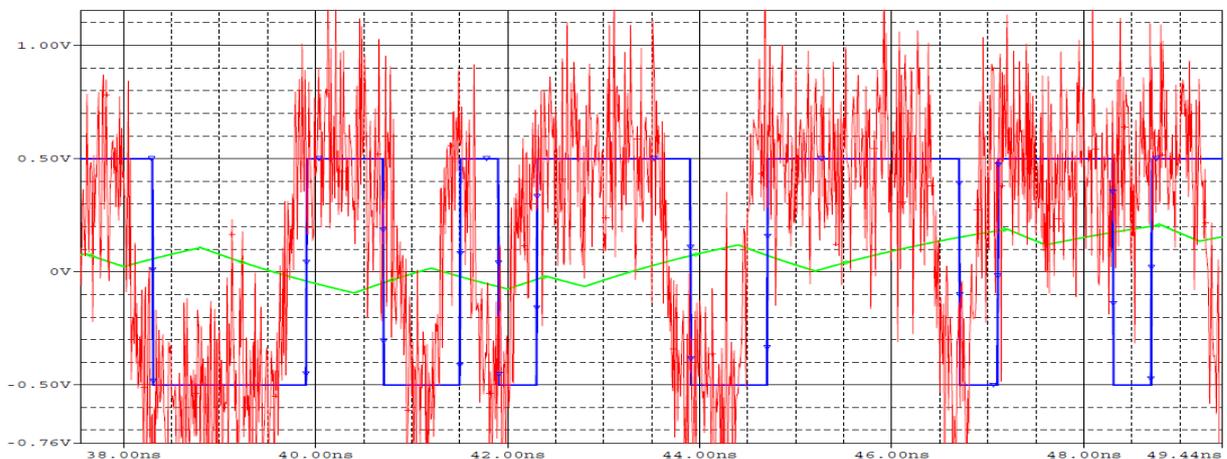


Fig. 2.23: Zoom de la respuesta del sistema síncrono, verde, realimentación; azul, señal información con ruido; rojo, señal a la salida del comparador.

Después de observar estas gráficas, hemos visto cómo afectaría el ruido a nuestros sistemas.

Por un lado, tenemos el sistema asíncrono, donde vemos que aunque en un sistema real funcionaría mejor pues su ancho de banda no es infinito como pasa con este bloque ideal, el lazo de realimentación prácticamente no queda afectado.

Sin embargo, sí que podemos apreciar mejor como queda afectado el lazo en el sistema síncrono, ya que si coincide que en el instante de muestreo el ruido hace cambiar de estado el sistema, éste permanecerá al menos 1 tiempo de bit.

De todo esto, podemos concluir que, si nosotros tenemos unas gráficas que relacionan el extincion ratio con la BER en ambos sistemas. Al aplicarles a éstos el lazo de realimentación,

las gráficas seguirán siendo las mismas pero desplazadas en el eje de las x, tantos dB's como introduzca nuestro sistema de penalty.

### 2.3.1 Burst de errores

Uno de los aspectos que nos importaba de nuestro sistema, era saber cómo respondería a los burst de errores, o cual era su capacidad de adaptación a éstos. Ya que estamos trabajando con un sistema realimentado, y podríamos entrar en un bucle de errores del que el sistema no se pudiera recuperar.

Como podemos intuir, el peor caso es que éstos se produzcan durante una secuencia larga de 0's o 1's seguidos, ya que es cuando la realimentación está tomando un papel importante. Vamos a realizar simulaciones para diferentes valores de  $\alpha$ , concretamente cuando ésta vale 0.8 y 2.

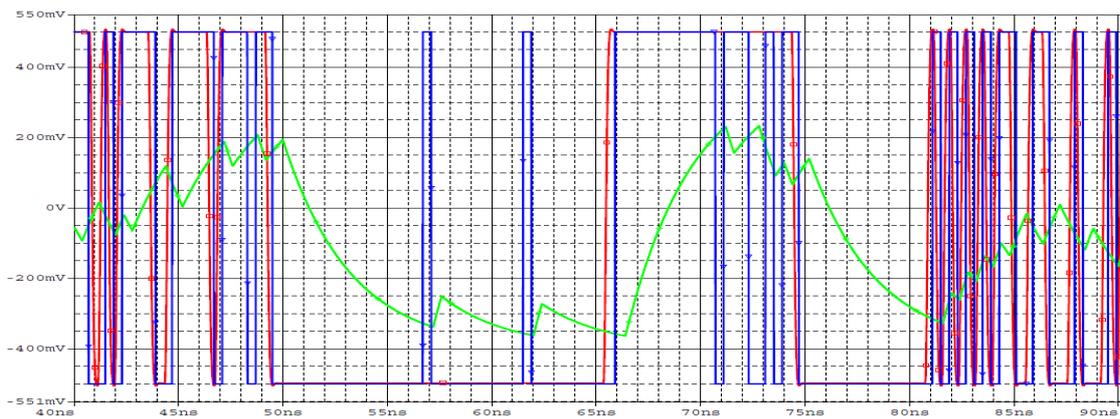


Fig. 2.24: Simulación de burst de errores para  $\alpha = 0.8$ , rojo: señal de salida, verde: realimentación, azul: señal de entrada con errores.

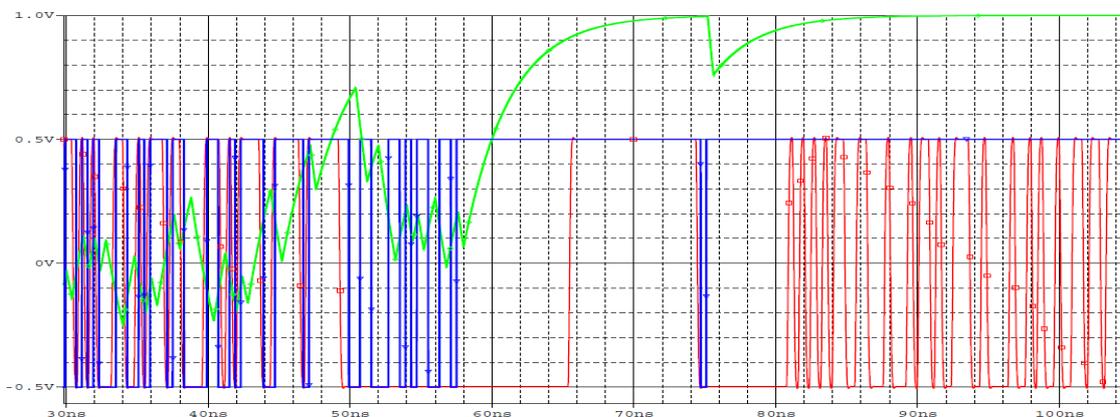


Fig. 2.25: Simulación de burst de errores para  $\alpha = 2$ , rojo: señal de salida, verde: realimentación, azul: señal de entrada con errores.

De las gráficas, podemos ver que si  $\alpha$  es mayor que la unidad, cuando se produzca un error, éste se realimentará, y el sistema dejará de responder. Mientras que si  $\alpha$  es menor que 1, aunque se produzcan errores, como la señal de entrada será mayor que la realimentación, el error no se realimentará y el sistema seguirá funcionando.

# 3. Diseño e implementación del QFE asíncrono

## 3.1 Diseño del circuito

Una vez acabada la fase de las simulaciones, pasamos a montar el circuito en el laboratorio. Como el sistema que nos interesa realmente es el asíncrono por su simplicidad, será éste el que diseñemos e implementemos.

Para su realización, se ha utilizado una placa que forma parte del proyecto SARDANA [SAR10a], concretamente una que hacía las funciones de limiting amplifier.

Este circuito puede funcionar hasta los 2.5Gbps, por lo que los caminos desde las conexiones SMA hasta el limiting están hechas por líneas microstrip.

El limiting amplifier se utilizaba para minimizar las variaciones en la potencia de salida, proporcionando así un nivel constante de salida independientemente de la entrada.

Además, éste se comporta como un comparador con un gran ancho de banda, y es por esto por lo que lo utilizamos.

El esquema eléctrico del sistema a modificar es el siguiente:

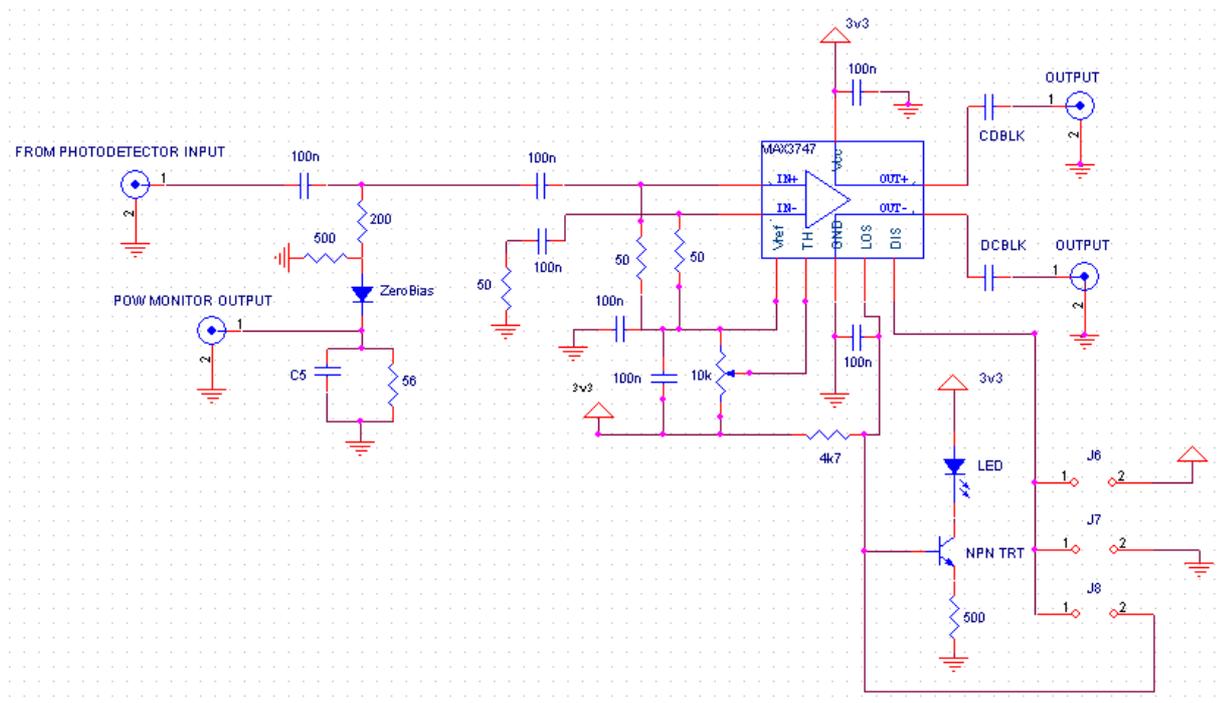


Fig. 3.1: Esquema circuital del limiting amplifier perteneciente al proyecto SARDANA.

Después de todos los cambios que se describirán a continuación, el esquema que nos quedará será el siguiente.

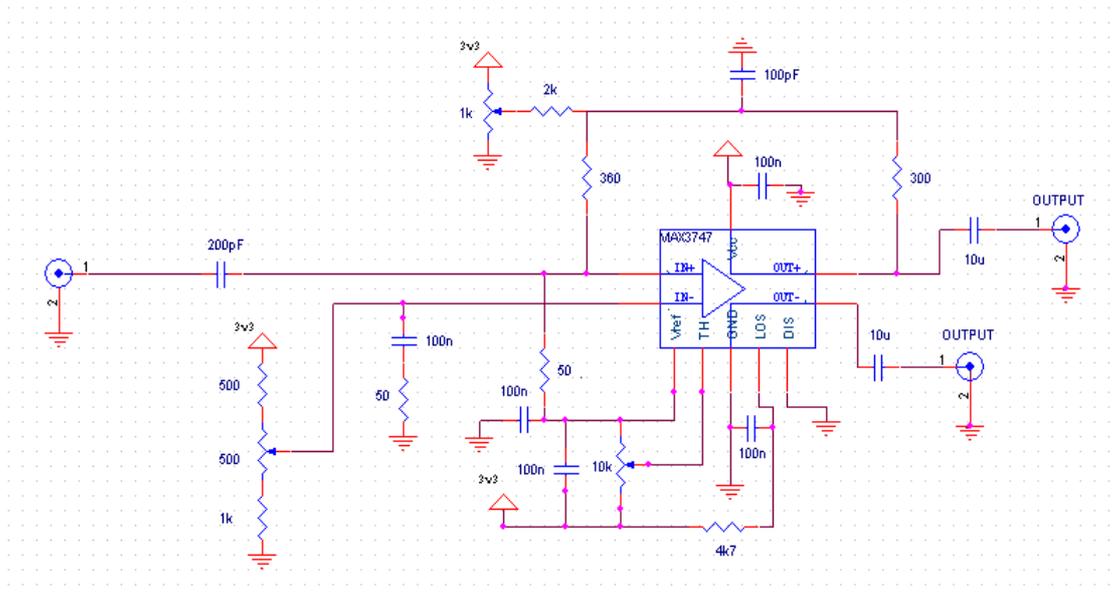


Fig. 3.2: Esquema circuital del sistema una vez diseñado.

A la hora de diseñar el sistema, lo más importante ha sido tener en cuenta que ya cada módulo no era ideal, y que por lo tanto tenían una iteración en mayor o menor medida con las impedancias de los demás.

Los pasos a la hora de diseñar el sistema han sido:

- 1) Hemos desconectado los bloques del circuito que no necesitábamos.
- 2) Como el limiting funciona como un comparador diferencial, la primera modificación que hemos hecho, ha sido cambiar el nivel de referencia que venía por defecto, desconectando la resistencia de 50 Ohms entre la  $V_{in-}$  y la  $V_{ref}$ . Y conectándola a un divisor de tensión que nos proporcionara un rango de trabajo mayor. Como las impedancias utilizadas son mucho mayores que 50 Ohms, éste cambio no afecta al sistema.
- 3) Para el buen funcionamiento de éste, hemos encontrado la combinación de resistencias ideal para la realimentación, que nos permitía una realimentación de un voltaje lo suficientemente alto para que doblara la sensibilidad del limiting amplifier y pudiera funcionar bien.

Como la señal de salida del limiting era de 350mVpp, hemos tenido que utilizar el valor mínimo de las resistencias que nos asegurara un aislamiento de los bloques del circuito.

Si analizamos la de la salida del amplifier, veremos que es de 200Ohms, que introduce una pequeña desadaptación al circuito por que la relación mínima debía ser de 50/300, pero como está cerca de la bifurcación podemos evitar que hayan reflexiones y que la señal siga estando adaptada.

Si miramos la resistencia a la entrada del limiting, también podemos observar que está lo más cerca de la bifurcación por lo mismo, y que esta vez tiene un valor de 300 Ohms, con lo que eliminamos así una posible interacción entre los dos filtros que podrían empezarse a comportarse de forma rara.

También se ha tenido en cuenta la cantidad de señal que se nos colaba por la realimentación para la salida, aunque la consideramos negligible ya que era de 1/7 parte del nivel de señal a la salida.

Cálculo de la señal de retorno:

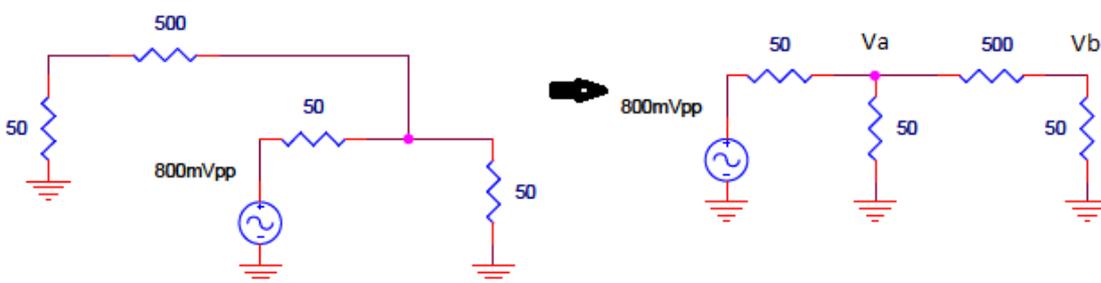


Fig. 3.3: Simplificación del circuito para el cálculo de la realimentación.

A partir del esquema de la rama de realimentación sacamos el siguiente circuito para calcular el nivel de señal de retorno. Donde  $V_a$  sería la salida del comparador (lo estamos modelando como una fuente con una resistencia de carga de  $50\Omega$ ), y  $V_b$  sería una de las entradas al comparador. Suponemos que la fuente sea de 800 mVpp según el datasheet, cuando está adaptada a  $50\Omega$  entrega 400mVpp.

Tenemos que  $V_a = 800 \cdot \frac{(50 // 500)}{(50+50 // 500)} = 383 \text{ mVpp}$

$$\text{Y que } V_b = 383 \cdot \frac{50}{500+50} = 35 \text{ mVpp}$$

El nivel de señal de realimentación será de unos 35mVpp, que como veremos más adelante cumple con las condiciones de diseño.

4) Aunque todos los cálculos que hubiéramos hecho anteriormente fueran correctos, el sistema no funcionaría, ya que no se ha tenido en cuenta el nivel de continua que necesitaba el limiting para trabajar.

Para arreglar esto, forzamos una continua a la salida del filtro paso bajo, para que de esta forma el nivel de threshold quede dentro de los valores a los que trabaja el limiting.

Como podemos ver en la siguiente imagen, el valor de estas resistencias es mucho mayor en comparación con las otras, por lo que no nos producirá ningún efecto de carga y las podremos obviar.

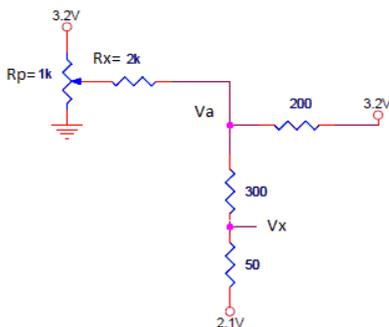


Fig. 3.4: Simplificación utilizada para calcular el valor de las resistencias que imponen Va.

Para sacar estos valores, partimos de que si queremos una  $V_x = 2.10V$ ,  $V_a$  también tendrá que ser de 2.10V.

Con lo que obtenemos los valores que se ven en la imagen para las resistencias.

5) Uno de los últimos pasos, ha sido hacer el cálculo de los condensadores, teniendo en cuenta las resistencias equivalentes que veían cada uno. Para conseguir unas frecuencias de corte de ambos filtros concordantes con la teoría.

Para el cálculo de las resistencias equivalentes que vea cada condensador, primero se ha considerado que los condensadores estaban en corte, y después que se comportaban como un circuito abierto, por lo que nos quedan unos valores en cada caso de:

Rango de valores de resistencia que puede ver el condensador del FPA.

$$R_{eq1} = 50 + 50 // (300 + 200 + 25) = 96$$

$$R_{eq1'} = 50 + 50 // 300 = 93$$

Rango de valores de resistencia que puede ver el condensador del FPB.

$$R_{eq2} = (200 + 25) // (300 + 50) = 137$$

$$R_{eq2'} = (200 + 25) // (300 + 25) = 133$$

Para ambos casos, la frecuencia de corte se calcula con la siguiente fórmula.

$$f_c = \frac{1}{2 \cdot \pi \cdot R_{eq} \cdot C}$$

Por lo que obtenemos unos valores de los condensadores alrededor de 164pF y 88pF para el FPA y FPB respectivamente.

#### 6) Cómo afecta el tipo de señal a mi circuito.

Para que el limiting amplifier pueda detectar bien la señal, tendremos que decirle nosotros el nivel medio que tiene ésta. Y lo haremos utilizando el potenciómetro para variar el nivel de threshold.

El problema nos viene dado ya que como vimos, cuando diseñamos el circuito para un FPA específico, el parámetro  $\alpha$  óptimo nos impone un nivel de señal a la entrada, y por lo tanto un nivel de threshold determinado.

Y si queremos optimizar el sistema, a su entrada deberemos ponerle un Control Automático de Ganancia (CAG), con el que logremos mantener siempre el mismo nivel de señal aunque sea en modo burst.

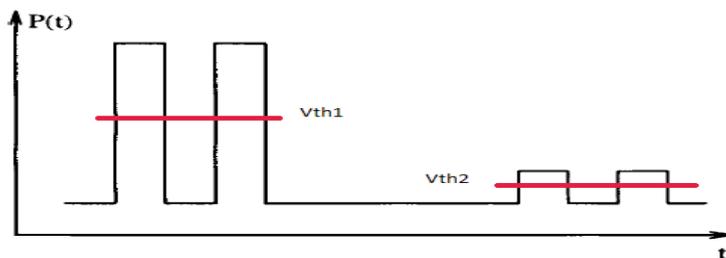


Fig. 3.5: Señal burst con diferentes amplitudes para cada usuario.

## 3.2 Implementación y verificación con el diseño teórico

Una vez acabado el diseño y la implementación del circuito, pasamos a caracterizarlo. En estos puntos también comprobaremos que el circuito se comporta igual que en los cálculos teóricos y en las simulaciones que habíamos realizado.

### 3.2.1 Rango de valores de la tensión de threshold

Primero medimos el rango de valores en los que nosotros podemos variar la tensión de referencia, la cual está comprendida entre 1.7V y 2.48V de tensión media de la señal.

De esta forma, podremos elegir el  $V_{th}$  ideal en función de la apertura y nivel del diagrama de ojo. En este apartado también se ha comprobado cómo influye el comportamiento del segundo potenciómetro en el sistema, el que se utiliza para adaptar el nivel de continua de la realimentación, y hemos visto que se puede utilizar para ampliar este margen de valores.

### 3.2.2 Tensiones de continua

También medimos los niveles de continua del circuito, para hacer la primera comprobación de que todo está funcionando correctamente.







Fig. 3.9: Captura del osciloscopio de la señal de entrada después del FPA y con la realimentación apagada

Si ahora alimentamos el limiting amplifier, podremos ver la superposición de las dos señales.

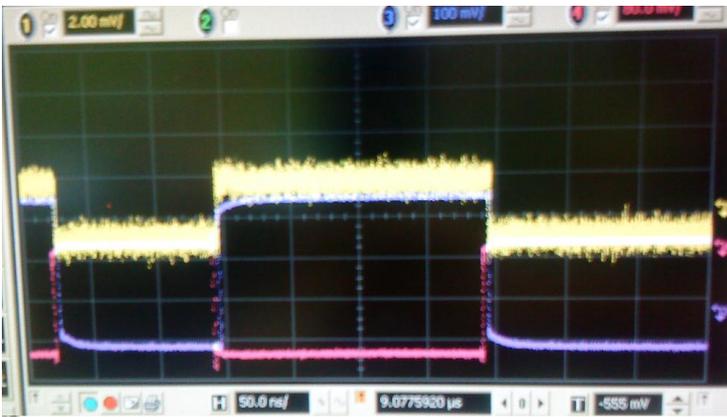


Fig. 3.10: Captura del osciloscopio de la señal de entrada después del FPA con la realimentación encendida.

Mirando en la imagen anterior el final del pulso positivo, vemos que ahora ya no vale 0, si no que mantiene el mismo nivel que al principio. Ésta será la amplitud de pico de la señal de realimentación.

En la siguiente figura vemos un montaje de lo que está pasando en realidad.

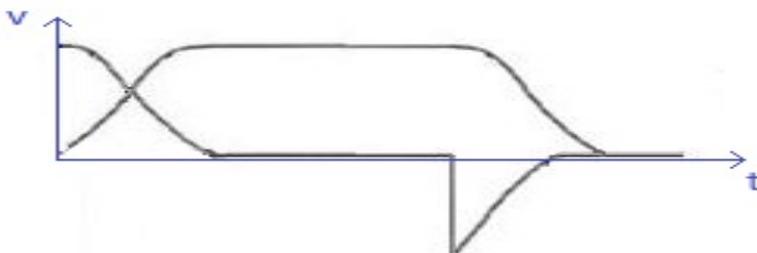


Fig. 3.11: Superposición de las dos señales.

Estamos trabajando con señales pequeñas, y la sonda las atenúa, por lo que tenemos un ruido grande superpuesto con la señal que queremos medir.

Así que hemos seguido la estrategia de hacer coincidir el nivel de la señal de entrada con el de la realimentación, como vemos tenemos pulsos planos; Y pasar a medir directamente la señal de entrada.



Fig. 3.12: Medida directa con el osciloscopio de la señal que entramos al circuito.

Ahora ya podemos comprobar con más claridad que la señal de realimentación tiene un nivel de unos 40mVpp, tal como habíamos dimensionado.

A continuación se muestra el diagrama de ojo a la entrada del limiting. Aunque ésta no parece muy limpia, esto es debido a que estamos trabajando en una escala muy baja debido a la sonda, y el ruido que vemos está siempre superpuesto aunque no midamos la señal.

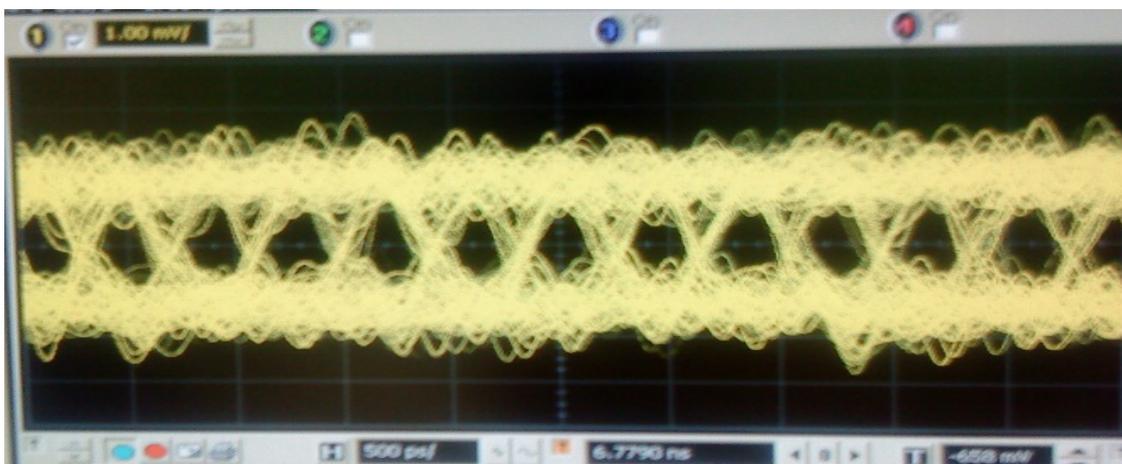


Fig. 3.13: Medida directa con la sonda del diagrama de ojo a la entrada del limiting.

### 3.2.5 Frecuencias de corte

Ahora, pasamos a comprobar también que las frecuencias de corte reales coinciden también con las teóricas. Primero empezamos con el filtro paso alto, para lo cual mediremos la señal a la salida de éste con la sonda anteriormente utilizada, tal como visualizamos en la captura del osciloscopio de la Fig.3.14.



Fig. 3.14: Señal de entrada después del FPA.

Para el cálculo de la frecuencia de corte, utilizaremos la relación que tiene la constante de tiempo  $\tau$ , con la frecuencia de corte, siendo esta  $f_c = \frac{1}{2 \cdot \pi \cdot \tau}$ .

Recibe el nombre de constante de tiempo  $\tau$  el tiempo que tarda un condensador en alcanzar el 63% de la tensión a él aplicada, o de descargarse hasta el 37% ( $\frac{1}{e}$ ) de la tensión a la cual se

inicia la descarga.

$$\tau = R \cdot C$$

$\tau$  = Constante de tiempo en segundos (s).

R = Resistencia a través de la cual se carga o descarga el condensador en ohmios ( $\Omega$ ).

C = Capacidad del condensador en faradios (F).

Mirando la captura del osciloscopio,  $\tau = 16\text{ns}$ , por lo que  $f_c = 9.947\text{ Mhz}$ .

Como estamos midiendo en el mismo punto donde se suma la realimentación, hemos bajado el threshold para que la salida del sistema no nos afecte a nuestra señal, manteniendo de esta forma la impedancia que veía el condensador, sin tener que desconectar ésta para ver la señal real.

A continuación hacemos lo mismo con la frecuencia de corte del filtro paso bajo.

Utilizaremos la señal de salida del filtro paso bajo pinchando la sonda en el punto B. Que aunque quede afectado por la señal de entrada, será en poca medida debido a que el diseño está pensado para que ésta no se acople con la salida tal como explicamos arriba.

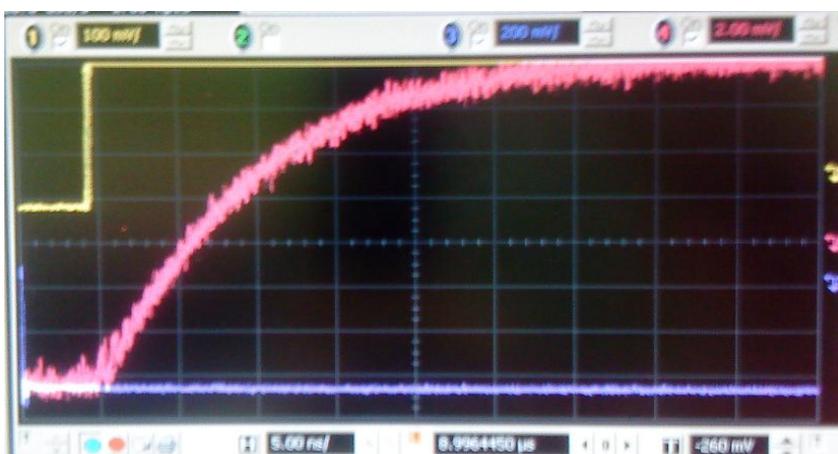


Fig. 3.15: Señal después del FPB con la realimentación funcionando.

En este caso  $\tau = 12\text{ns}$ , y nos queda una  $f_c = 13.263\text{ Mhz}$ .

Como vemos, la frecuencia de corte se aleja 3.8 Mhz de la teórica, que es de 10 Mhz. Y esto es debido al efecto de carga que hace la sonda cuando medimos el circuito.

Para asegurarnos, sabemos que la impedancia equivalente del circuito para el FPB,  $R_{sq1}$  está entre  $133\Omega$  y  $137\Omega$ . Pero cuando hacemos las medidas con la sonda, esta impedancia cambia y acaba por valer  $R_{sq1} = (200+25)/(300+25)/550 = 106\Omega$

Como el condensador del circuito que se descarga en ésta es de  $118\text{pF}$ , obtenemos una  $f_c = 12.724\text{Mhz}$ .

Como vemos, ahora la frecuencia teórica teniendo en cuenta el efecto de carga de la sonda y la medida, sí que cuadran, ya que están dentro de un margen de error del 4%.

### 3.2.6 Cálculo del penalty

Para calcular el penalty, calculamos la apertura del diagrama de ojo de la señal a la entrada del comparador. Para llevar a cabo estas medidas, hemos utilizado la misma secuencia que utilizábamos en las simulaciones. Y, para ver la apertura del ojo, lo hemos hecho indirectamente, variando el potenciómetro de entrada de referencia del limiting amplifier.

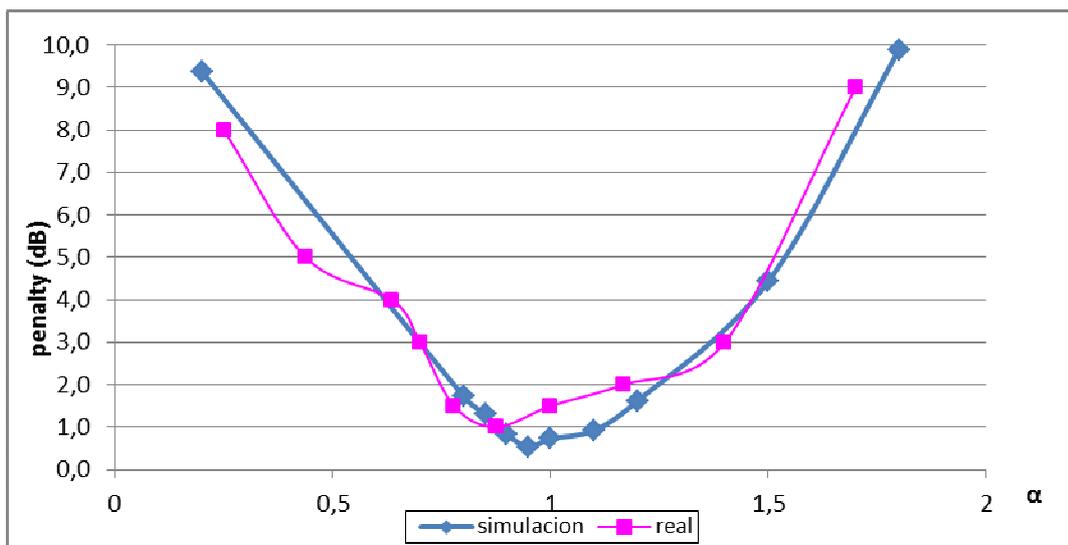


Fig. 3.16: Penalty del circuito en función de  $\alpha$ , para las simulaciones y el circuito implementado

Como vemos, el penalty en función de  $\alpha$  de las simulaciones se asemeja mucho a la real. Por lo que intuimos que el circuito funciona correctamente.

### 3.2.7 Medida de la probabilidad de error

Cuando calculamos la probabilidad de error en función de la  $V_{in}$ , comprobamos que si hace que la alfa sea cercana a 1, nuestro sistema dará error free.

Es decir, para cada uno de los niveles de entrada, si el  $V_{th}$  del circuito se encuentra dentro de nuestro ojo, nuestro sistema funcionará con error free, y cuando salgamos de estos márgenes, dejará de funcionar completamente.

Esto lo podemos observar en la siguiente gráfica, que muestra la BER en función de la tensión de threshold del potenciómetro, para diferentes amplitudes de la señal de entrada. En esta

gráfica, podemos ver que no hay un rango intermedio de errores entre error free y cuando nuestro sistema deja de funcionar.

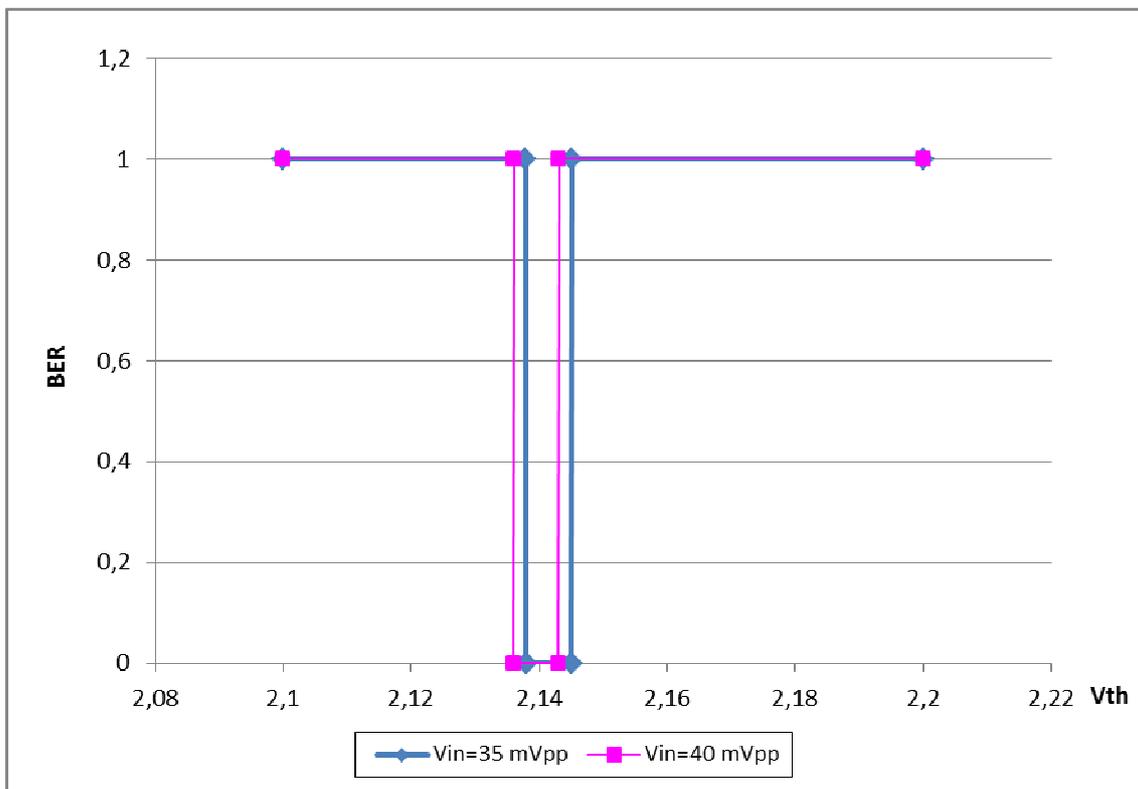


Fig. 3.17: Probabilidad de error en función del threshold, para diferentes niveles de entrada.

### 3.2.8 Comprobación de las mejoras conseguidas en la señal

Hemos comentado a lo largo de este proyecto, que el objetivo del QFE era el de recuperar las bajas frecuencias. En este apartado vamos a comprobar su funcionamiento.

Para ello, utilizaremos la secuencia de las simulaciones, y veremos cómo se comporta el limiting después de que ésta pase por el filtro paso alto, con la realimentación conectada y sin ella.

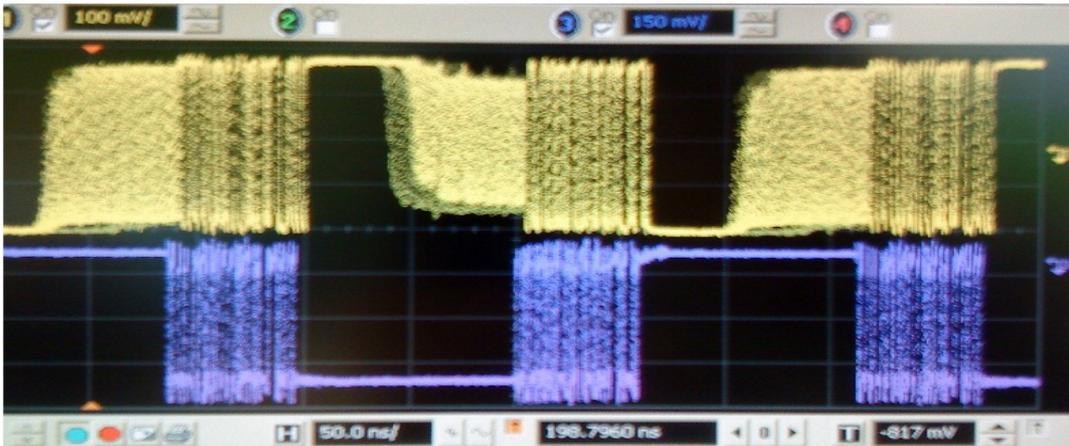


Fig. 3.18: Respuesta del limiting sin QFE. Azul, señal antes del FPA, amarillo, salida QFE

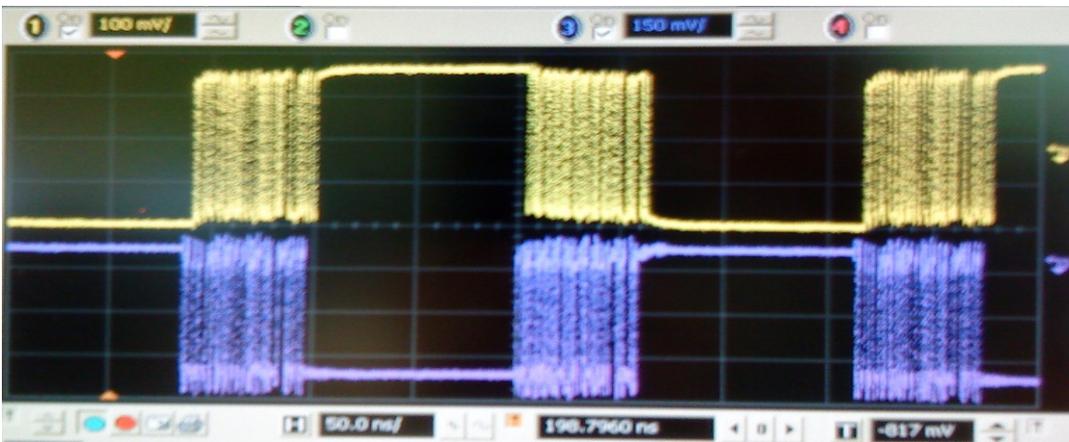


Fig. 3.19: Respuesta del limiting con QFE. Azul, señal antes del FPA, amarillo, salida QFE

Como vemos en la figura 3.18, hay un momento en el que el limiting ya no decide bien qué tenemos a la entrada, y esto se debe a que por culpa del FPA se ha eliminado la información de más baja frecuencia. Gracias al QFE, como vemos en la figura 3.19 volvemos a recuperar la baja frecuencia.

Como vemos, una implementación correcta del sistema QFE se puede recuperar realmente toda la banda de información de baja frecuencia que nos eliminaba el FPA.

## 4. Conclusiones

A lo largo de este proyecto, se ha comprobado el correcto funcionamiento del sistema de recuperación de bajas frecuencias Quantized Feedback Equalization (QFE).

En la primera parte, se ha examinado hacia qué dirección iban encaminadas las nuevas tecnologías de la telecomunicación, viéndose que las comunicaciones ópticas ofrecían un buen campo de investigación y de mercado a corto y largo plazo.

Más adelante se ha adentrado más en este tema, concluyendo la importancia de disponer de un dispositivo como el QFE por las aplicaciones que pueda ofrecer, y que hasta ahora no se encontraban disponibles.

En la segunda parte, se ha intentado corroborar que el sistema QFE podía funcionar bajo las condiciones necesarias, y que éste ofrecía unas prestaciones que eran realmente interesantes para pensar en llevar a cabo su diseño e implementación.

En la tercera y última parte, se ha diseñado e implementado un circuito QFE.

De esta forma, se ha verificado que el circuito funcionaba, y que realmente se comportaba como en las simulaciones anteriores. Por lo tanto, a partir de este proyecto, tenemos un sistema QFE implementado y funcionando perfectamente.

Con este nuevo sistema, se abre un nuevo abanico de posibilidades de cara a la optimización de la utilización de las infraestructuras PON, que, a día de hoy, ya están extendidas por todo el mundo y empezándose a utilizar por la mayoría de operadoras.

## 5. Anexos

### 5.1 Manual de usuario

Este manual de usuario ha sido elaborado con la intención de ofrecer la información necesaria para el uso del sistema QFE, así como para poder hacer las adaptaciones oportunas si fuera necesario según la aplicación.

**A) Utilización por defecto:** El sistema QFE viene implementado con un FPA de primer orden a su entrada, con una frecuencia de corte a unos 20Mhz, y todos los parámetros adaptados. Para poderlo utilizar, basta con que la señal a la entrada sea de 40 mVpp, y variar el potenciómetro que se muestra en la imagen siguiente para que el nivel de threshold sea el correcto. Notaremos que hemos acertado con este nivel, cuando consigamos ver la señal a la salida de éste.

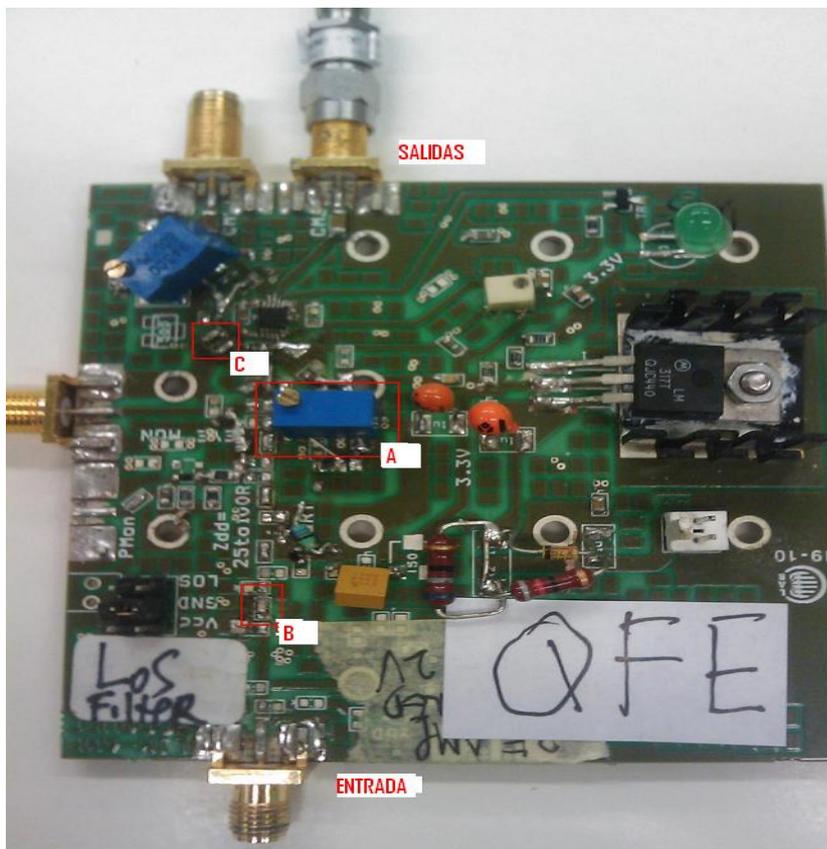


Fig. 5.1

**B) Adaptando el QFE:** Si en este caso lo que necesitamos es adaptar el sistema a otras condiciones (variar la frecuencia de corte del FPA), tendremos que seguir los siguientes pasos para que el sistema vuelva a funcionar de forma óptima.

1) Para cambiar la  $f_c$  del FPA lo haremos cambiando el condensador que tiene el circuito a la entrada, siguiendo la siguiente fórmula. En la fig. 5.1, en el recuadro **b** puede verse este condensador.

2) Tendremos que adaptar la  $f_c$  del FPB al cambio que hicimos. Para esto, utilizamos la siguiente ecuación para ver el valor necesario del condensador que hemos de cambiar. Éste se encuentra en fig. 5.1 recuadro c.

3) Con los filtros adaptados, ya sólo nos queda saber cuál es el nivel de entrada que necesitamos utilizar. Para que sea la correcta, buscaremos la  $\alpha$  apropiada en la siguiente gráfica, según la  $f_c$  del FPA elegido, y la aplicaremos a la siguiente fórmula,  $V_{in} = 35 \text{ mVpp}/\alpha$ , con lo que ya sabremos el nivel de señal con el que alimentarlo.

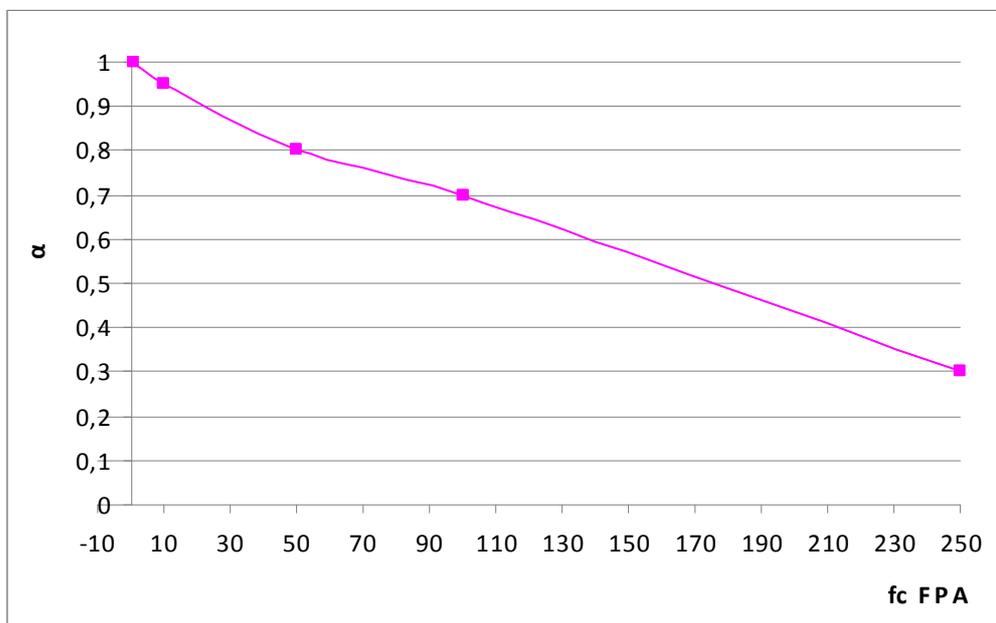


Fig. 5.2

Ahora ya volvemos a tener el sistema listo para funcionar, por lo que sólo quedará volver a buscar el nivel de threshold apropiado.

## 5.1 Publicación ECOC

# Quantized Feedback Equalization for Direct FSK Modulation in WDM-PON

Josep Prat, Javier Martínez, Ferran Anglada, Victor Polo

Universitat Politècnica de Catalunya (UPC), Jordi Girona 1-3, E-08034 Barcelona  
jprat@isc.upc.edu

**Abstract:** Downstream FSK modulation allows for simple wavelength reuse in WDM-PON; the intrinsic distortion of the laser FM response is here compensated by means of Quantized Feedback Equalization, avoiding the need for precoding.

**OCIS codes:** (060.2330) Fiber optics communications; (060.4250) Networks; (250.5980) Semiconductor optical amplifiers.

### 1. Introduction

Intensive wavelength multiplexing for next generation FTTH PON (Passive Optical Networks) is attracting a lot of attention but at the same time presents many challenges. Colourless ONU with down/up-stream wavelength reuse is one of them [1-4]. The FSK modulation in downstream offers a constant optical intensity ready to be remodulated by a reflective ONU, like the based on RSOA, and can be obtained by simple direct modulation of a DFB laser with low driving amplitude [2,3,5,7]. A barrier for this is the intrinsic distortion of the FM frequency response of the laser at low frequencies. It is due to the thermal tuning of the cavity until few MHz, which opposes to the FM carrier density chirp, producing the known FM *dip*. This for example precludes operating in burst mode and with long PRBS, as for example above  $2^9-1$  at 2.5Gbps as shown in [3].

On the other hand, Quantized Feedback Equalization (QFE) was proposed as a simple form to recover the low frequencies components lost in AC-coupled systems. QFE is a form of Decision Feedback Equalization (DFE) with loop path low-pass filtering. This is a simple technique that allows using standard NRZ signalling with long identical bit sequences without need for precoding [6-8]. It was recently applied for upstream WDM-PON transmission as a mean to reduce the Rayleigh backscattering effect and simplify the burst-mode electronics in TDM/WDM-PONs [9]. We here apply QFE to overcome the laser FM dip and enabling direct FSK modulation in the downstream for its upstream reuse in a WDM-PON.

### 2. System configuration

The system configuration corresponds to a WDM-PON with colourless reflective ONU and centralized wavelength generation at OLT. Figure 1 shows the experimental set-up assembled for the proof of this concept, and the QFE scheme at the ONU receiver end.

The OLT generates the downstream transmitted optical signal with a DFB laser, directly modulated from the PRBS generator through an attenuator and a bias T. The laser emits at 1551 nm, with a linewidth of 18 MHz, and presents the modulation response shown in Fig. 2, for both IM and FM modulations. We observe the dip at about 1 MHz in the FM response, that does not recover until about 10 MHz, and the phase inversion at low frequencies, as compared to the IM response. The high frequency bandwidth is about 3 GHz.

The optical link (6 Km fibre and AWG), has a fixed loss of about 12 dB, plus a variable attenuator. The ONU is based on an RSOA and a FSK receiver with Mach-Zehnder delay interferometer (DI), APD-TIA and the QFE module. The DI is fibre based, with an FSR of 9 GHz, and a contrast around 14 dB. The signal low cut-off frequency, in the range of few MHz due to the laser, is increased to about 20 MHz, to avoid the phase inversion of the thermal response. The signal is digitally regenerated with the QFE. It is based on a conventional limiting amplifier whose output is filtered and fed-back to the input via an external path added, combining to the received input signal. The QFE feedback loop operates as restoring the slow envelope before it is lost, in absence of errors. Its propagation delay is about 700 ps, required to be short to avoid error propagation. The loop low-pass filter (LPF) has a similar cut-off frequency as the previous HPF, so that both are almost complementary. The QFE



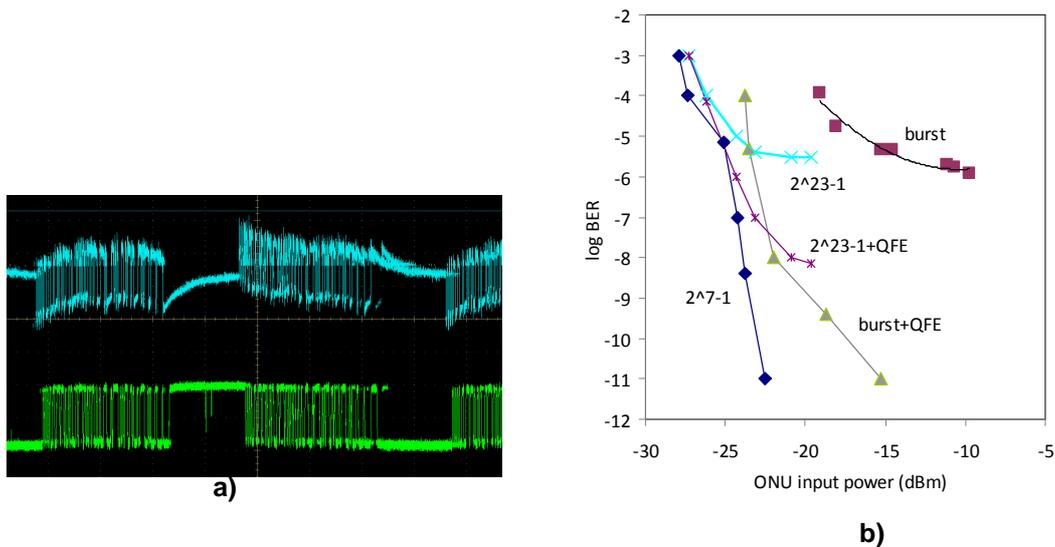


Fig. 3. a) Detected signal before and after the QFE; b) BER as a function of the ONU input power, for different PRBS lengths ( $2^7-1$ ,  $2^{23}-1$ ) and the test burst, without and with QFE.

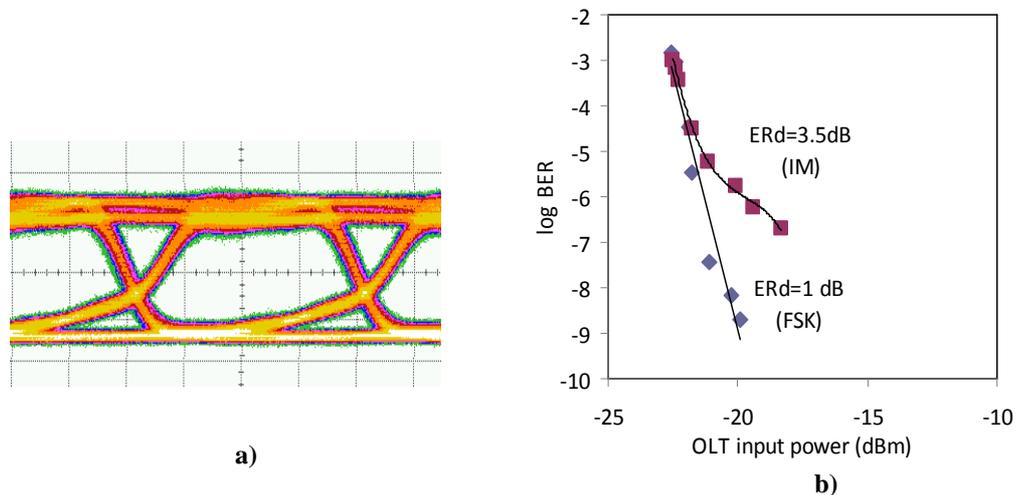


Fig. 4. a) Upstream eye-diagram. b) BER versus input power to OLT for the cases of FSK downstream (with ER=1dB) and IM downstream (with ER=3.5dB).

## 5. References

- [1] J. Prat, J. Lazaro, P. Chanclou, R. Soila, A.M. Gallardo, A. Teixeira, G.M. Tosi Belleffi, I. Tomkos, "Results from EU Project SARDANA on 10G extended reach WDM PONs", OFC/NFOEC'2010, paper OThG5, San Diego.
- [2] Martinez, J.J.; Gregorio, J.I.G.; Lucia, A.L.; Velasco, A.V.; Aguado, J.C.; Binue, M.A.L.; "Novel WDM-PON Architecture Based on a Spectrally Efficient IM-FSK Scheme Using DMLs and RSOAs" Journal of Lightwave Technology, vol. 26, no. 3, 2008.
- [3] Z. Al-Qazwini, H. Kim; "Line Coding for Downlink DML Modulation in  $\lambda$ -Shared, RSOA-based Asymmetric Bidirectional WDM PONs", OFC'2011, OMP5.
- [4] J. Prat, V. Polo, C. Bock, C. Arellano, and J. J. Vegas Olmos, "Full-duplex single fiber transmission using FSK downstream and IM remote upstream modulations for fiber-to-the-home," IEEE Photon. Technol. Lett., vol. 17, no. 1, pp. 702-704, Jan. 2005.
- [5] J. Prat, J. Gené, "Reduction of the Laser Modulation Bandwidth Requirement in FSK Systems using Duobinary Coding and Differential Detection", IEE Electronics Letters, vol. 42, no. 10, pp. 591, May 2006.
- [6] M. Kandikar, I. Jacobs, "Analysis of Quantized Feedback Low-Frequency Restoration in Digital Regenerators", IEEE Trans. on Com., vol. 38, no. 8, 1990.
- [7] B. Enning and R. S. Vodhanel, "Adaptive quantized feedback equalization for FSK heterodyne transmission at 150 Mbit/s and 1 Gbit/s", Electron. Lett., vol. 24, pp. 397-399, 1988.
- [8] J. Prat, P. Cerdà, J. Roldán, G. Junyent, "Equalization system with Quantized Feedback for broadband optical CPFSK coherent systems", URSI'90, Vigo, 1990.
- [9] J. Prat, "Rayleigh back-scattering reduction by means of Quantized Feedback Equalization in WDM-PONs", ECOC'2010, paper Th.10.B.3.
- [10] ITU-T G.984.2 Am.1: Gigabit-capable Passive Optical Networks (G-PON): Physical Media Dependent (PMD) layer Specifications (2006).

## 6. Referencias

[Fra07a] *Frank Effenberger, David Cleary, Onn Haran, Glen Kramer, Ruo Ding Li, Moshe Oron, Thomas Pfeiffer,* "An Introduction to PON Technologies", IEEE Communications Magazine, March 2007

[Phi06a] *Philippe Chanclou, Stéphane Gosselin, Juan Fernández Palacios, Victor López Álvarez, Evi Zouganeli,* "Overview of the Optical Broadband Access Evolution: A Joint Article by Operators in the IST Network of Excellence e-Photon/ONe", IEEE Communications Magazine, August 2006

[ITU10a] ITU-T, G.987

[Cha06a] Chang-Hee Lee, Wayne V. Sorin, Byoung Yoon Kim, "Fiber to the Home Using a PON Infrastructure", journal of lightwave technology, Vol. 24, No. 12, December 2006

[SAR10a] J.J. Lepley and S.D., "Burst-mode receivers for GPON and LRPON applications", NOC conference, Berlin, June 2006

[Yon07a] Yongmao Frank Chang, "Uplink burst-mode transmissions using EPON physical-layer chipset for broadband optical Ethernet access networks", Journal of optical technology, Vol 6, No. 7, July 2007

[Hit06a] Hitoyuki Tagami, Seiji Kozaki, Kenich Nakura, Shigeki Kohama, Masamichi Nogami, and Kuniaki Motoshima, "A Burst-Mode Bit-Synchronization IC With Large Tolerance for Pulse-Width Distortion for Gigabit Ethernet PON", IEEE journal of solid-state circuits, Vol. 41, No. 11, November 2006

[Cha97a] Chao Su, Lian-Kuan Chen, and Kwok-Wai Cheung, "Theory of Burst-Mode Receiver and Its Applications in Optical Multiaccess Networks", journal of lightwave technology, Vol. 15, No. 4, april 1997

[Pra10a] Josep Prat, "Rayleigh Back-scattering reduction by means of Quantized Feedback Equalization in WDM-PONs", ECOC, 2010

[Ehu07a] E. Hugues-Salas, R. Razavi, T. Quinlan, S. D. Walker, Michael C. Parker, "Fast edge-detection burst-mode 2.5 Gbit/s receiver for gigabit passive optical networks", Journal of optical technology, Vol. 6, No. 5, May 2007

[ITU04a] ITU-T, G.984.4

[ITU04b] ITU-T, G.984.5

[MIL90a] Milind kandlikar, Ira Jacobs, "Análisis of Quantized Feedback Low-Frequency Restoration in Digital Regenerators", IEEE transactions on communications, Vol. 38, No. 8, august 1990