



**Escola Politècnica Superior
de Castelldefels**

UNIVERSITAT POLITÈCNICA DE CATALUNYA

TREBALL DE FI DE CARRERA

TÍTOL: Desenvolupament d'un sistema basat en microcontrolador PIC per la supervisió preventiva i correctiva de trams de vies

TITULACIÓ: Enginyeria Tècnica de Telecomunicacions, especialitat Sistemes de Telecomunicacions

AUTOR: Òscar Porta i Domínguez

DIRECTOR: Gemma Hornero Ocaña

DATA: 22 de juliol de 2008

Títol: Desenvolupament d'un sistema basat en microcontrolador PIC per la supervisió preventiva i correctiva de trams de vies

Autor: Òscar Porta i Domínguez

Director: Gemma Hornero Ocaña

Data: 22 de juliol de 2008

Resum

La circulació dels trens a les línies de Metro de Barcelona es automàtica, podent funcionar sense necessitat de que els conductors hagin de prendre decisions durant la circulació del tren. Perquè això sigui possible han d'haver-hi una sèrie de senyals i elements instal·lats. Un dels elements més importants són els circuits de via.

Les operacions de manteniment dels circuits de via suposen avui dia, pel Metro de Barcelona, una alta carrega de treball. A més, la resolució de les avaries associades a aquests elements són una de les principals prioritats pel departament de Senyalització i telecontrol de Metro, ja que en molts casos suposen el tall del servei de metro.

Aquest projecte s'ha dissenyat i desenvolupat com a eina per a facilitar el tractament de les avaries dels circuits de via, reduint el temps de resolució de les incidències i minimitzant els costos de manteniment.

El sistema dissenyat controla, mitjançant cinc detectors, la tensió a cinc punts claus per a la verificació de l'estat d'un circuit de via. Si alguna d'aquestes tensions no fos del valor esperat, el sistema genera un senyal d'alarma, visible des d'un PC connectat a una xarxa local. Remotament es podrà verificar les tensions al circuit, i la presència d'alguna alarma a temps real, o bé consultar un històric amb les anomalies produïdes.

Title: Development of a PIC microcontroller system for the preventive and corrective supervision of ways' stretches.

Author: Òscar Porta Domínguez

Director: Gemma Hornero Ocaña

Date: 22th of July of 2008

Overview

Train's driving is automatic in Metro (Underground) of Barcelona. It is not necessary that drivers took any decision during the circulation. In order to make this possible, there must be settled some signals and other track elements. Among them, some of the most important are track circuits.

The operations of maintenance of track circuits suppose nowadays, for the Barcelona's Metro a heavy load of work. Moreover, one of the main priorities for the department of Signaling and telecontrol of Metro is the resolution of the failures associated with these elements, since in many cases they suppose the stop of Metro service.

This project has been designed and developed as a tool to facilitate the treatment of the failures of the track circuits, reducing the time of resolution of the incidences and minimizing the costs of maintenance.

The designed system controls how the track circuit works measuring the voltage in five key points of the track circuit. If the value of any of these voltages was not the expected, the system generates a signal of alarm, visible from a PC connected to a local net. Remotely it'll be able to check the voltage of the track circuit, the presence of some alarm in real time or to look up the incidents that have been occurred in a historic database

AGRAÏMENTS

Agraïments a Joaquín del Río Fernández per la seva col·laboració.

Gràcies a Gemma Hornero Ocaña, pel seu treball i dedicació.

Agraïments a Carlos Heras Miguel, sense la seva col·laboració aquest projecte no hagués estat possible.

ÍNDIX

INTRODUCCIÓ	1
CAPÍTOL 1. ELS CIRCUITS DE VIA.....	4
1.1. Descripció d'un circuit de via.....	4
1.2. Descripció dels elements d'un circuit de via.....	8
1.2.1. La Font d'alimentació	8
1.2.2. El Transmissor.....	8
1.2.3. El Receptor	8
1.2.4. El Relé	9
1.2.5. Les Unitats d'ajust de línea	9
1.2.6. Els Carrils i les Unitats de sintonia	10
1.3. Avaries d'un circuit de via.....	11
1.3.1. Tipus d'avaries.....	11
1.3.2. Motius de les falses ocupacions.....	11
1.3.3. Gestió actual del manteniment de les falses ocupacions	12
1.3.4. Gestió futura proposada del manteniment de les falses ocupacions.....	12
CAPÍTOL 2. DESCRIPCIÓ DEL SISTEMA	14
2.1. Bloc 1: Els Detectors.....	15
2.2. Bloc 2: El Processat dels senyals.....	18
2.3. Bloc 3: La Representació gràfica.....	18
2.4. Xarxa Local.....	19
CAPÍTOL 3. DISSENY I DESENVOLUPAMENT DEL SISTEMA.....	20
3.1 El Software necessari	20
3.2 Els circuits dels Detectors.....	21
3.2.1 Circuit del setector de les fonts d'alimentació	22
3.2.2 Circuit del detector de la transmissor	23
3.2.3 Circuit del detector del receptor.....	24
3.2.4 Circuit del detector del relé.....	26
3.3 Desenvolupament del software.....	26
3.3.1 Arquitectura del PIC16F877	26
3.3.2 Configuració dels ports, variables i registres.....	27
3.3.3 Funcions del programa.....	31
3.3.4 Simulació amb Proteus-VSM.....	38
3.4 Representació gràfica	42
3.5 Connexió del sistema general.....	44

CAPÍTOL 4. PRESSUPOST DEL PROJECTE.....	45
CONCLUSIONS.....	47
BIBLIOGRAFIA I REFERÈNCIES CONSULTADES.....	48
ANNEX I. CÀLCULS I MESURES DELS DETECTORS	50
ANNEX II: CIRCUITS IMPRESOS.....	62
ANNEX III: PROGRAMACIÓ DEL PIC16F877.....	65
ANNEX IV: PROGRAMACIÓ EN LABVIEW	70

INTRODUCCIÓ

La circulació dels trens a les línies de Metro de Barcelona [1] funciona de manera automàtica, podent funcionar sense necessitat de que els conductors hagin de prendre decisions durant la circulació del tren. Perquè això sigui possible han d'haver-hi una sèrie de senyals i equips a la xarxa de Metro.

Totes les vies del metro de Barcelona estan seccionades en petits trams, cadascun dels quals es un circuit de via. Els circuits de via permeten la localització dels diferents trens a través de senyals elèctrics.

Aquests circuits estan cablejats fins a la *cambra d'enclavament*¹; es aquí on es rep tota la informació dels diferents circuits i s'aplica la lògica de seguretat de la xarxa de Metro.

La cambra d'enclavament envia informació al:

- Centre de Control de la línia en qüestió. Els operaris del Centre de Control gestionen aquesta informació en cas necessari (p.ex. per la regulació dels intervals entre els trens, per realitzar maniobres dels trens). A l'esquema de la figura 1, s'assenyalen les parades de la línia 1 del Metro de Barcelona que disposen de cambra d'enclavament, connectades al Centre de Control.
- A la cabina del tren, on es reben els codis de a quina velocitat ha de circular el tren, podent funcionar així de manera automàtica.

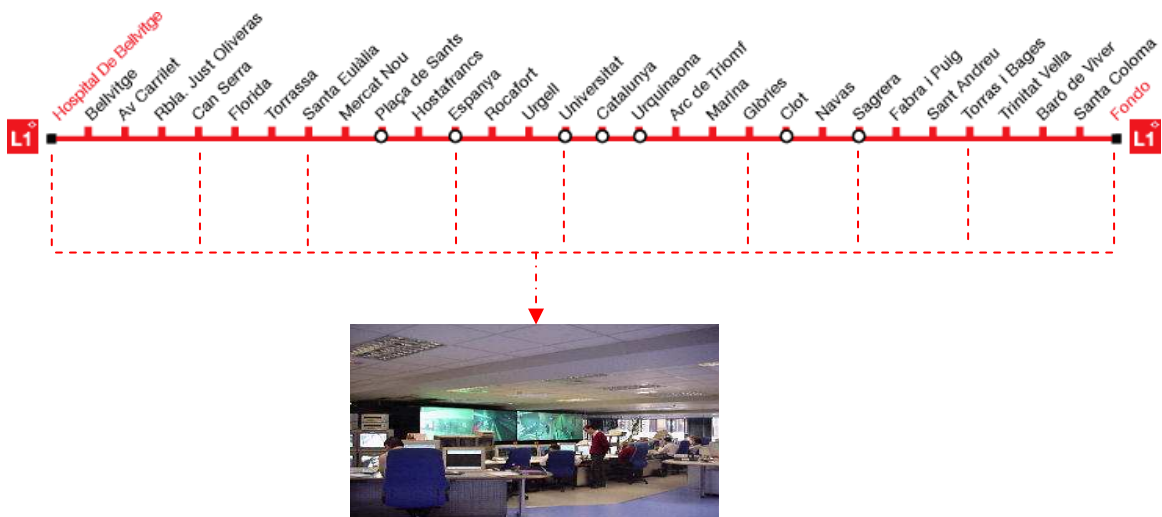


Fig 1. Relació enclavaments amb el Centre de Control.

¹ Les cambres d'enclavament son sales on s'ubiquen tots els equips i dispositius per controlar els elements de senyalització i telecontrol en sistemes ferroviaris. A l'enclavament es rep tota la informació d'una zona de la línia i es gestiona per la conducció segura dels trens. Cada enclavament conté els dispositius d'uns 25 circuits de via. A les línies de Metro de Barcelona, cada enclavament gestiona la informació d'unes tres estacions de Metro.

Quan un tren es troba sobre un circuit de via, es genera un distància de seguretat a la línia de Metro, per on no podrà circular cap tren.

Associats als senyals que emeten els circuits de via hi ha tota una sèrie d'elements de seguretat de la línia, per exemple els semàfors, coneguts en el món ferroviari com a *senyals*.

D'aquí que els circuits de via siguin un element fonamental dintre dels sistemes de seguretat de l'actual xarxa de metro. A la figura 2 [1] es mostren els diferents circuits de via de la línia 1.

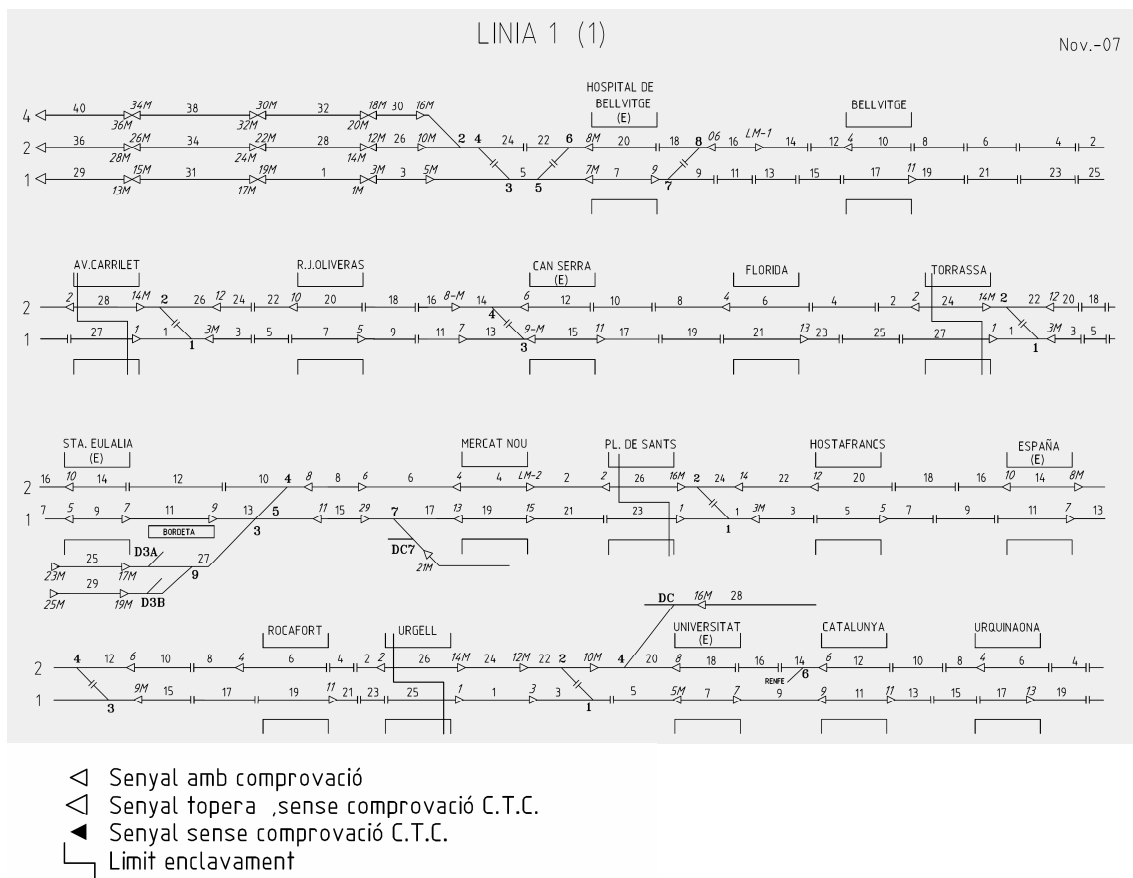


Fig 2. Circuits de via

Actualment, quan els circuits de via fallen donant falses ocupacions de la via, l'operador del Centre de Control avisa als tècnics de manteniment del Metro per revisar el circuit. Els tècnics no disposen d'informació sobre el punt del circuit on s'ha produït l'averia. No conèixer el punt del circuit que ha fallat suposa una pèrdua de temps en la seva reparació molt important així com afectacions al servei del metro sense moltes vegades ser necessari. S'ha de tenir en compte, que el Metro de Barcelona ofereix un servei públic, de manera que es prioritza aturar el servei el mínim indispensable.

Aquest projecte està ideat per ser una eina de suport a l'hora de supervisar i reparar els equips d'un circuit de via en cas d'avaría, que estalviaria molt de temps i evitaria aturar el servei quan no fos necessari.

El projecte consisteix en la captació continua, a través de detectors, de dades respecte al funcionament del 5 elements dels circuits de via que es volen supervisar, de forma preventiva o correctiva. Les dades captades s'envien a un microcontrolador PIC que les avalua i determina si el funcionament dels elements és correcte. Pel port sèrie del microcontrolador s'envien les dades, ja tractades, a un ordinador on mitjançant un entorn gràfic (aplicació *LabView*) es mostrarà la informació obtinguda de forma aclaridora. Connectant l'ordinador a una xarxa, els circuits de via poden ésser controlats des de qualsevol punt de la xarxa de Metro.

CAPÍTOL 1. ELS CIRCUITS DE VIA

1.1. Descripció d'un circuit de via

La base d'un circuit de via és una font d'alimentació i un relé receptor, ubicats als extrems d'un tram de via, on els 2 carrils actuaran com a circuit elèctric, tal com es mostra a la figura 3. La font d'alimentació proporciona un corrent altern que es propagarà pels carrils fins arribar al final del circuit on el relé s'excitarà al rebre el impuls elèctric. Les rodes dels trens estan curtcircuitades entre si, per tant si un tren està situat a un circuit de via s'estarà produint un curtcircuit entre els dos carrils. Aquest curtcircuit no permetrà que el corrent es propagui fins al relé receptor.

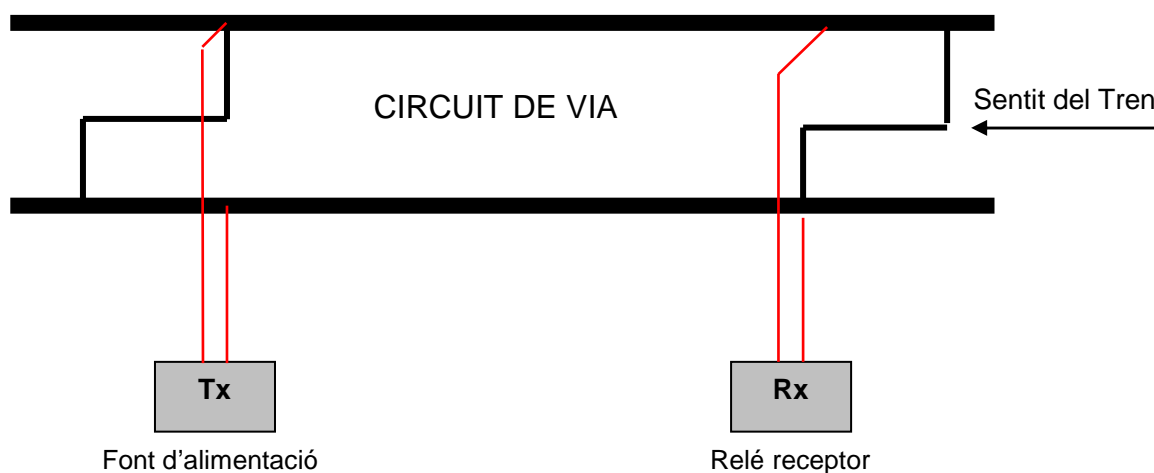


Fig 3. Esquema d'un circuit de via

Per un circuit de via hi circulen tant corrent altern com continu. L'altern és el que serveix per a la senyalització, i serà sobre el que es treballarà en aquest projecte. El corrent continu és el provinent de la catenària ² i serveix per alimentar al tren perquè tingui l'energia necessària per a traccionar.

Aquest corrent continu no alterarà les condicions del projecte, ja que tant a l'alimentació com a la recepció hi ha uns elements a via que filtren el corrent continu no arribant a ells. Aquests elements es diuen Unitats de sintonia (veure figura 14).

Els circuits de via poden ser de diferents tecnologies segons el fabricant. Actualment les tecnologies instal·lades són dels fabricants: *Ericsson*, *Alcatel Signals*, *Dimetronic S.A.* i *Bombardier Transportation* [3].

² En sistemes ferroviaris es denomina *catenària* al sistema que transmet potència elèctrica als trens o altre material mòbil. Les tensions d'alimentació van des de 600 V a 3.000 V en corrent continua. A la xarxa de Metro de Barcelona aquesta tensió és de 1.500 V.

El projecte s'ha centrat a la que es disposa a les línies 1 i 3 per ser la més moderna, que correspon al fabricant *Bombardier* model *Ebilock 950* [4]. Petits ajustos en el software del microcontrolador permetria adaptar el Sistema a les tecnologies disponibles a les línies 2, 5 i 11.

Els circuits de via d'aquestes línies son del model TI-21M sense juntes aïllants al carril [5]. Segons el fabricant el seu sistema està ideat per a circuits amb longitud entre 50 i 350 metres. Les diferents característiques i els equips que conformen un circuit de via estan detallats a la figura 4:

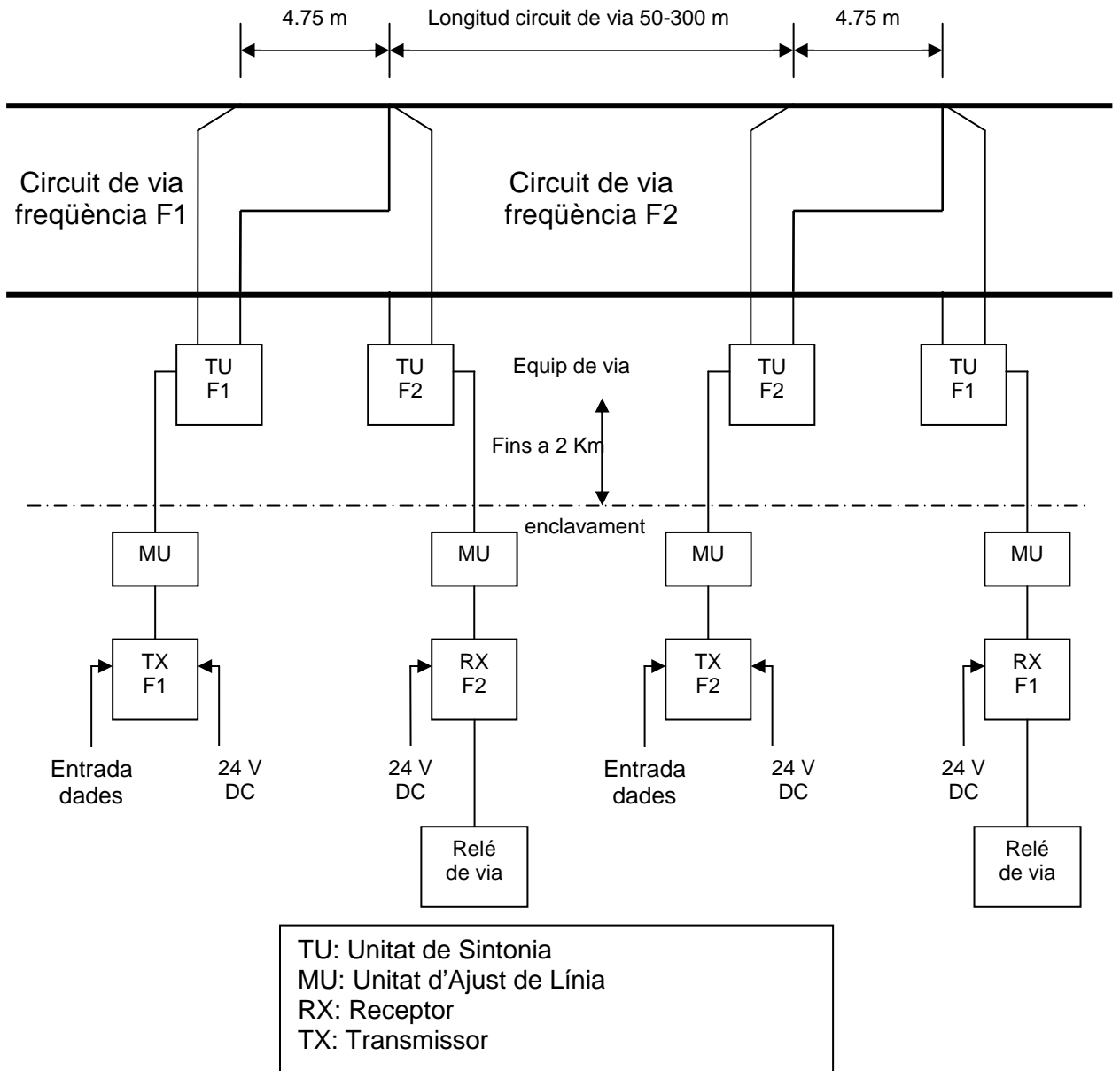


Fig 4. Esquema d'un circuit de via

A la figura 5 es pot veure el dibuix d'un bastidor de diferents circuits de via. Cada línia del bastidor correspon a un circuit diferent. El bastidor és l'emplaçament on s'ubiquen els elements de transmissió i recepció del circuit de via a la cambra de l'enclavament.

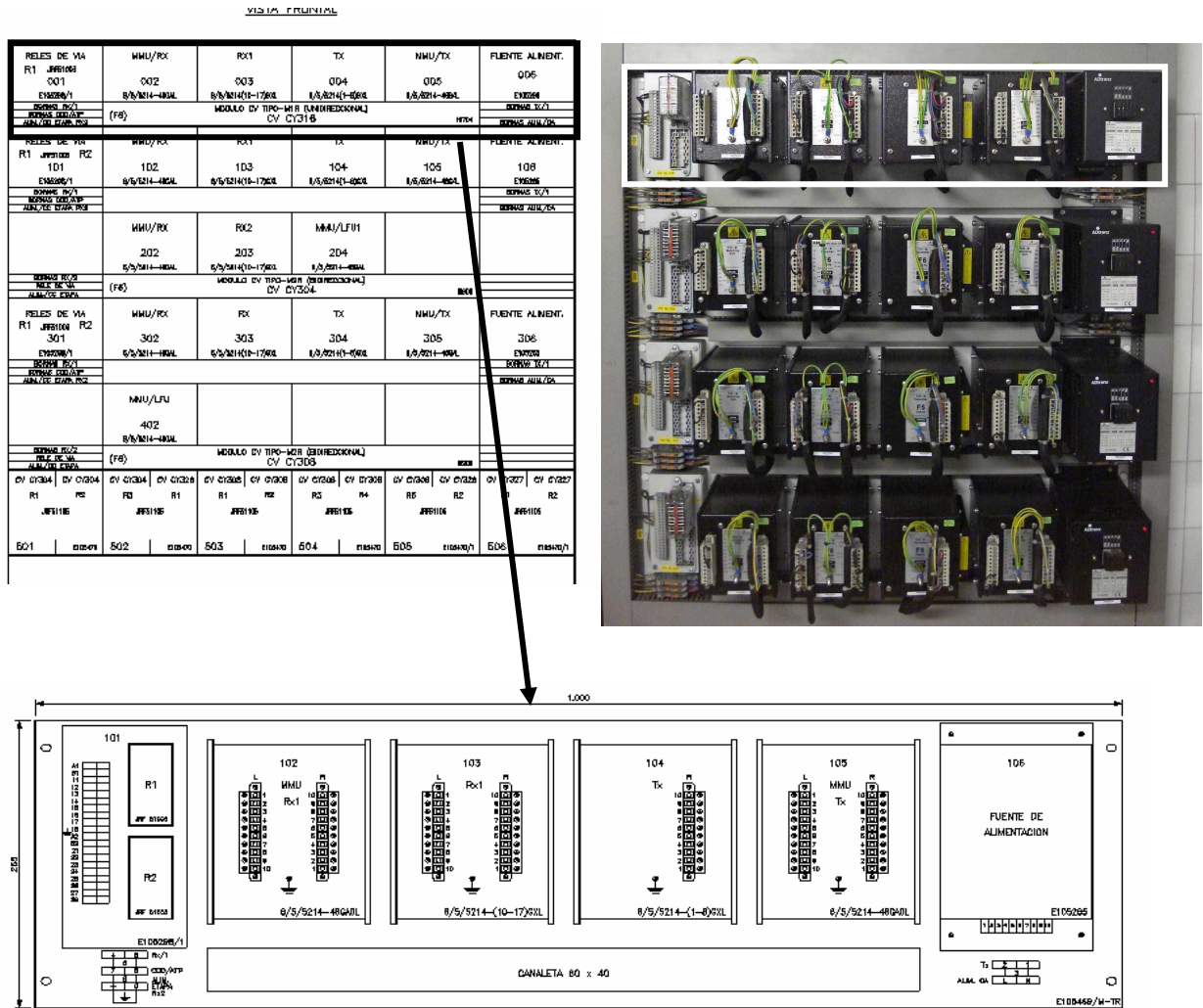


Fig 5. Esquema i foto d'un bastidor de circuits de via.

Dins del rectangle de l'esquema de la figura 5 hi han els 6 dispositius d'un circuit. Començant per l'element situat a l'esquerra, es troben:

- Relé de via.
- Unitat d'ajust de línia receptor (Rx).
- Receptor.
- Transmissor.
- Unitat d'ajust de línia transmissor (Tx).
- Font d'alimentació.

- *ATP.* És l'entrada dels codis d'ATP (Protecció Automàtica de Trens) que el transmissor emet a via.
- *Sortida a via.* Punt per on es transmet l'alimentació del circuit de via.
- *Entrada de via.* Punt per on arriba el senyal que prové de via.
- *Sortida a relé.* Si el circuit està lliure el receptor envia 58 Volts per tal que el Relé de via s'exciti.
- *Alimentació de 24 V.* És la distribució de 24 Volts, tensió necessària per a que el receptor i el transmissor treballin.

Aquests punts són claus per al desenvolupament del projecte. Controlant alguns d'aquests punts amb el nou sistema és possible conèixer l'estat del circuit i ajustar-lo com convingui.

1.2. Descripció dels elements d'un circuit de via

1.2.1. La font d'alimentació

La font d'alimentació és el dispositiu encarregat de proporcionar la tensió necessària perquè la resta d'elements del circuit tinguin la tensió d'alimentació. La font té una entrada de 220 V de corrent altern i dona una sortida de 24 V de corrent continu.

1.2.2. El transmissor

El transmissor és el dispositiu encarregat de transmetre el senyal elèctric al circuit. Envia un senyal en corrent altern que actua com alimentació del circuit. Modula el senyal a la freqüència desitjada. Cada circuit treballa a una freqüència diferent per tal de no interferir en els circuits adjacents. Les Unitats de sintonia filtren el senyal de manera que només passi el senyal de la freqüència pròpia del circuit.

1.2.3. El receptor

El receptor és el dispositiu que rep el senyal que ve de via. És l'equip encarregat de determinar si el circuit està lliure o ocupat. En cas de que la tensió que rep estigui dins dels valors determinats a l'ajust de la sensibilitat, voldrà dir que el circuit està lliure, llavors el receptor envia una tensió continua de 58 Volts al relé.

El receptor té uns borns per ajustar la Sensibilitat, que pot ser modificada de forma substancial.

1.2.6. Els Carrils i les Unitats de sintonia

Altres elements importants a un circuit de via son els carrils i les unitats de sintonia. Tot i no ser importants de cara al projecte, si son elements a considerar en un circuit de via, per això a continuació es detallen les principals característiques:

Els carrils actuen com a circuit elèctric. Pels carrils es propaga la tensió des de el transmissor fins al receptor.

Les unitats de sintonia son els equips que reben la tensió de l'enclavament i la transmeten als carrils.

També actua com a filtre, no permeten que la tensió continua de tracció passi a l'enclavament. Aquesta unitat ha d'ésser de la mateixa freqüència que els equips de l'enclavament (receptor, transmissor, etc.) per tal de que un circuit de via no afecti al del costat en cas de induir-se tensió.

El circuit de via queda delimitat per un llaç (se li diu Zeta per la seva forma, veure figura 3) que fa un curtcircuit entre els 2 carrils. Aquest llaç delimita dos circuits de via diferents. Tot i això, si un circuit te la potencia molt alta pot induir tensió al circuit del costat. La Unitat de sintonia de cada circuit només permetrà el pas de tensions que siguin de la seva freqüència.

Les Unitats de sintonia i els Llaços de curtcircuit es connecten directament als carrils, tal i com es mostra a la figura 13.

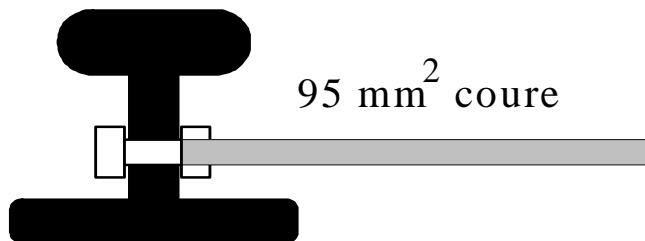


Fig 13. Connexió a carril

Les unitats de sintonia es fixen a terra tal i com s'indica a la figura 14.



Fig 14. Unitat de sintonia fixada a terra.

1.3. Avaries d'un circuit de via

1.3.1. Tipus d'avaries

A un circuit de via poden existir dos tipus d'avaria:

- Falsa desocupació.
- Falsa ocupació.

En funcionament normal, un circuit de via envia la informació de que està ocupat quan circula un tren per sobre dels seus carrils, i de desocupat quan no circula cap tren.

L'avaria més significativa i perillosa és la falsa desocupació, ja que altera la seguretat del servei. Al Centre de Control i als trens els hi arriba la informació de que en aquell tram de via (un circuit de via pot arribar a ser de fins 350 metres de llargària) no hi circula cap tren, sent una informació errònia que pot desembocar en una situació perillosa. Aquestes incidències són poc freqüents.

L'altre tipus d'avaria, molt més freqüent, són les falses ocupacions. Aquest tipus d'avaries succeeixen diàriament a la xarxa de Metro. La falsa ocupació té lloc quan el circuit de via indica que està ocupat quan en realitat no hi ha cap tren circulant pels seus carrils.

Aquest tipus d'avaria tot i no ser perillosa, té una influència molt negativa en el servei als passatgers, ja que provoca retards en la circulació i fins i tot aturades del servei.

La falsa ocupació pot ser permanent o ocasional. La falsa ocupació permanent és quan es produeix una avaria de forma constant fins que els tècnics la solucionen. La falsa ocupació ocasional és el mateix tipus d'incidència però té lloc de forma intermitent, dificultant la resolució per part dels tècnics ja que potser en el moment que es vol arreglar l'avaria no s'està produït l'error i els tècnics no tenen dades o indicis per veure que és el que ha fallat.

Si hi ha un circuit ocupat sempre el senyal (semàfor) que el precedeix estarà en color vermell. Un semàfor en vermell és un senyal de prohibició per la circulació dels trens i no es pot rebassar sense la autorització del Centre de control. Quan el Centre de control detecta una falsa ocupació estableix un "bloqueig telefònic" que comunica per radio a tots els trens en circulació. Quan els trens arribin al senyal en vermell han de posar-se en contacte amb el Centre de Control perquè aquest els autoritzi a rebassar el senyal. Aquest "bloqueig telefònic" provoca un retard en el servei de circulació dels trens, que serà més gran quan més es trigui en solucionar l'avaria.

1.3.2. Motius de les falses ocupacions

Perquè es produeixi una falsa ocupació a un circuit de via s'ha de produir una alteració al camí previst del corrent del circuit de via, de forma que en algun

punt del circuit no arribi la tensió esperada, provocant que el relé final no s'exciti quant el circuit està desocupat.

Els motius que poden produir l'alteració del camí del corrent son diversos. Per ordre de freqüència tenint:

1. Ruptura d'un cable.
2. Ruptura d'un carril.
3. Avaria d'algun dels dispositius dels circuit de via: transmissor, receptor, relé, font d'alimentació, unitat de sintonia
4. Avaria a una targeta de l'enclavament.
5. Inundació a la via.
6. Cable induint tensió

1.3.3. Gestió actual del manteniment de les falses ocupacions

Actualment, quan hi ha una falsa ocupació permanent els tècnics de manteniment de Metro es presenten a l'enclavament per verificar amb un voltímetre les tensions que arriben als dispositius del circuit de via [6]. Si es detecta que la incidència és d'un dispositiu de l'enclavament es torna al taller de manteniment per buscar el recanvi i tornar per substituir-lo. Si es detecta que la incidència és de via, els tècnics es desplacen fins a l'estació més propera al circuit de via amb avaria sol·licitant al Centre de control l'aturada parcial del servei per poder accedir a via i revisar tots els elements, les connexions i els carrils del circuit de via. Les operacions de manteniment de les falses ocupacions s'han de fer amb dos tècnics, ja que per mesures de seguretat s'accedeix a la zona de vies en parella.

En el cas de les falses ocupacions ocasionals, normalment s'espera al torn de nit, quan el servei de trens està aturat, per anar a revisar l'enclavament i la via. És probable que si en el moment d'anar a revisar el circuit de via aquest no falla, el tècnic no sigui capaç de detectar el motiu de l'anomalia. Moltes vegades arreglar una falsa ocupació ocasional pot durar varis dies, provocant alteracions al servei dels trens durant llargs períodes de temps i suposant elevats costos de personal de manteniment pel Metro de Barcelona.

1.3.4. Gestió futura proposada del manteniment de les falses ocupacions

El Sistema d'aquest projecte s'ha dissenyat per ajudar a resoldre les falses ocupacions ocasionals i permanents, aportant un valor afegit per les ocasionals.

La resolució de les falses ocupacions utilitzant el Sistema dissenyat suposarà que quant es rebí la notificació de falsa ocupació per part del Centre de Control, els tècnics de manteniment aniran a l'enclavament i connectaran el Sistema al circuit de via a arreglar.

Si l'ocupació és permanent, des de l'enclavament els tècnics veuran totes les lectures de les tensions actuals i podran deixar l'equip connectat. Si creuen necessari podran anar a via i un altre tècnic des del taller, connectant-se a la xarxa local, podrà veure les tensions i informar als tècnics de via si es normalitza el servei, agilitzant així la resolució de l'avaría.

En cas de falsa ocupació ocasional, es connectarà igualment el sistema al circuit de via avariada a l'enclavament, i si en aquell moment no està fallant, el tècnic el deixarà connectat enregistrant totes les dades del seu funcionament. Els tècnics poden marxar i consultar des del taller, a través de la xarxa local, les tensions i un arxiu històric dels errors que s'han produït. Amb aquestes dades es desplaçaran a l'enclavament o a la via amb els recanvis necessaris per arreglar l'avaría.

La implantació del Sistema dissenyat únicament requereix instal·lar als ordinadors dels diferents enclavaments el software LabView. Com el sistema no ha d'estar fixa a una ubicació, amb un únic conjunt de plaques és podria controlar qualsevol circuit de via de les diferents línies del Metro de Barcelona.

Aquest sistema aporta les següents avantatges:

1. Millora del servei de Metro i de la confiança del usuari
2. Reducció de costos de personal de manteniment
3. Minimització de situacions que suposen un risc laboral pel personal de manteniment (evitar baixar a via sense ser necessari)
4. Minimització de l'impacte mediambiental ja que es redueixen significativament el nombre de desplaçaments dels tècnics de manteniment, que sempre es realitza en vehicle privat.

CAPÍTOL 2. DESCRIPCIÓ DEL SISTEMA

El projecte està ideat per ser una eina de suport al manteniment preventiu i correctiu de la secció de Senyals i Comunicacions de Transports Metropolitans de Barcelona.

El sistema dissenyat capta, mitjançant una sèrie de detectors, tensions a diferents punts d'un circuit de via que serveixen com a referència per poder analitzar el comportament del circuit i els seus dispositius. Els punts on es mesura la tensió son els següents:

- Les dues sortides de la font d'alimentació (F.A.): la sortida del receptor i la del transmissor.
- La sortida del transmissor (Tx), entrada a via.
- La entrada del receptor (Rx), sortida de via.
- La sortida del receptor cap a el relé, entrada del relé.

El tècnic de manteniment seguirà els passos indicats al diagrama de flux de la figura 15 per detectar i arreglar l'avaría d'un circuit de via.

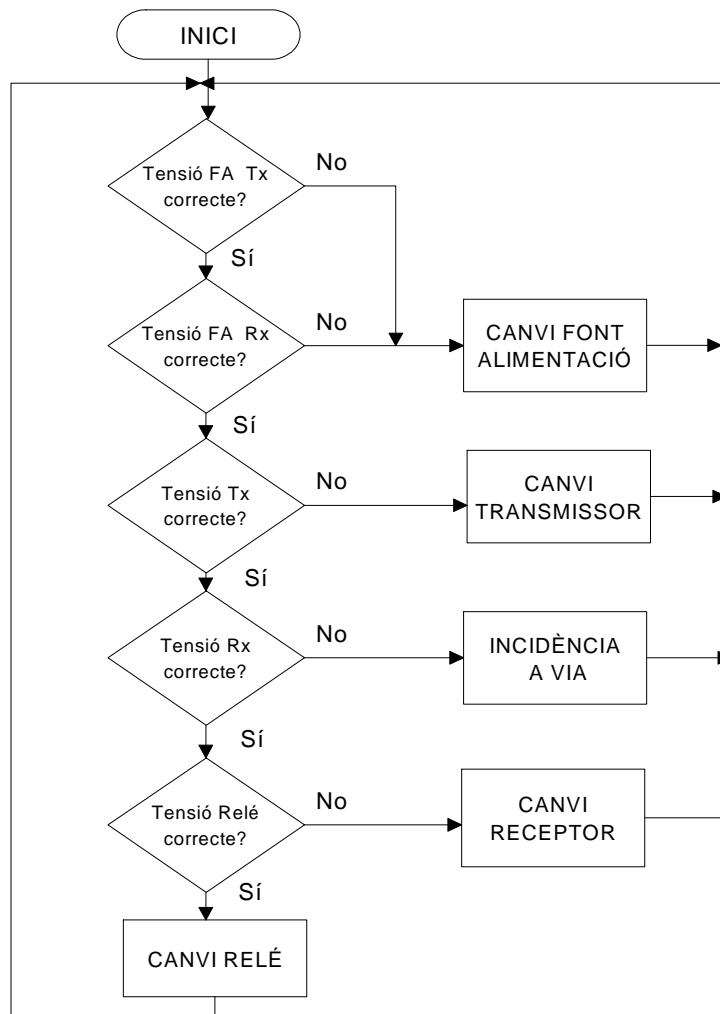


Fig 15. Diagrama de flux dels passos a seguir pel tècnic de manteniment.

Seguint el diagrama anterior, el tècnic verificarà en l'aplicació gràfica del sistema si les tensions al cinc punts, detallats anteriorment, son correctes, seguint l'ordre indicat al diagrama i actuant segons s'indica al mateix.

És imprescindible seguir l'ordre especificat al diagrama, ja que quan un element falla, la resta d'equips en línia no tindran la tensió adequada, donant valors fora de marge. Quan es substitueixi el primer element on la tensió és incorrecte, s'ha de verificar si el valor de la tensió amb el nou element és correcte. Si és així verificar els valors de tensió dels següents equips.

El Sistema dissenyat consta de tres blocs. A la figura 16 es mostra la relació entre els tres blocs del Sistema (de color blanc) i el seu entorn de treball (en color gris).

Als equips del circuit de via es connecta el primer bloc del Sistema, els detectors. El bloc dels detectors s'encarrega d'adaptar les tensions provinents del circuit de via a unes tensions aptes per al microcontrolador.

El segon bloc del Sistema és el microcontrolador, qui controla les dades del circuit de via.

El tercer bloc, l'entorn gràfic, rep la informació del microcontrolador i la mostra per pantalla de manera aclaridora. L'entorn gràfic està ideat per instal·lar-se en un ordinador connectat a una xarxa local, de manera que la seva informació sigui accessible des de diferents punts de la línia de Metro.

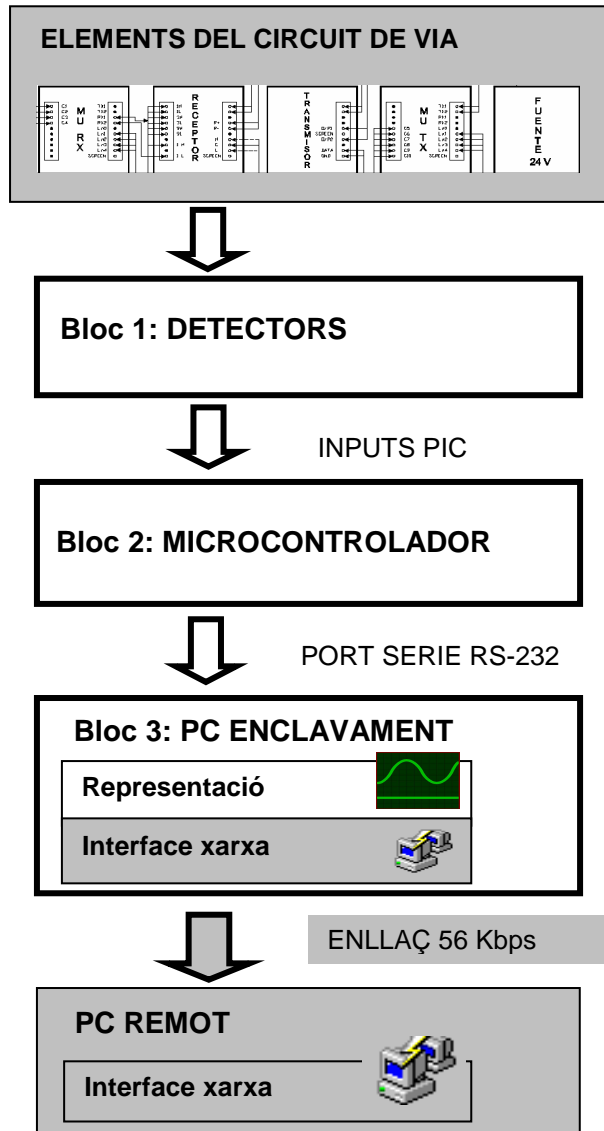


Fig 16. Diagrama de blocs del Sistema.

2.1. Bloc 1: Els Detectors

Els 5 circuits detectors del sistema tenen la funció de condicionar el senyal [7] provinent del circuit de via als valors adients pel correcte funcionament del microcontrolador.

Les tensions que han de rebre els detectors varien segons l'element a controlar. Les característiques de les diferents tensions que han de tractar els detectors són:

- El detector de les fonts d'alimentació rep un senyal continu que pot variar de 0 a 33,3 V. El valor de treball de les fonts és de 24 V, però es vol detectar qualsevol nivell de tensió entre 0 i 33,3 V. El detector rep la tensió provinent de la font i l'adapta a l'entrada del microcontrolador. El microcontrolador pot rebre un senyal de com a màxim 5 V en corrent continu. La funció del detector, a part de llegir la tensió que hi ha a la seva entrada, és atenuar-la, adaptant-la als nivells requerits pel microcontrolador. Com el valor màxim que es vol controlar és 33,3 V, es dissenya el circuit detector per a que, amb aquest nivell de tensió a l'entrada, a la sortida del detector hi hagin 5 V de corrent continu. Així, amb una tensió típica de 24 V a l'entrada del detector, a la sortida del detector hi haurà una tensió de 3,6 V de corrent continu.
- El detector del transmissor rep un senyal altern, sinusoidal, modulad en freqüència, que pot variar de 0 a 150 V. El valor de treball del transmissor pot variar entre 30 i 120 V (segons la llargada del circuit) però es vol detectar qualsevol nivell de tensió entre 0 i 150 V. El detector rep la tensió provinent del transmissor i l'adapta a l'entrada del microcontrolador. El microcontrolador pot rebre un senyal de com a màxim 5 V en corrent continu. La funció del detector, a part de llegir la tensió que hi ha a la seva entrada, rectificar el senyal per tenir un senyal continu, adaptant-lo als nivells requerits pel microcontrolador. Com el valor màxim que es vol controlar és 150 V, es dissenya el circuit detector per a que, amb aquest nivell de tensió a l'entrada, a la sortida del detector hi hagin 5 V de corrent continu. Així, amb una tensió típica de 75 V a l'entrada del detector, a la sortida del detector hi haurà una tensió de 2,5 V de corrent continu.
- El detector del receptor rep un senyal altern, sinusoidal, modulad en freqüència, que pot variar de 0 a 5 V. El valor de treball del receptor pot variar entre 1 i 4 V (segons l'ajust del circuit) però es vol detectar qualsevol nivell de tensió entre 0 i 5 V. El detector rep la tensió provinent del receptor i l'adapta a l'entrada del microcontrolador. El microcontrolador pot rebre un senyal de com a màxim 5 V en corrent continu. La funció del detector, a part de llegir la tensió que hi ha a la seva entrada, rectificar el senyal per tenir un senyal continu, adaptant-lo als nivells requerits pel microcontrolador. Com el valor màxim que es vol controlar és 5 V, es dissenya el circuit detector per a que, amb aquest nivell de tensió a l'entrada, a la sortida del detector hi hagin 5 V de corrent continu. Així, amb una tensió típica de 2,5 V a l'entrada del detector, a la sortida del detector hi haurà una tensió de 2,5 V de corrent continu.
- El detector del relé rep un senyal continu que pot variar de 0 a 60 V. El valor de treball del relé és de 58 V, però es vol detectar qualsevol nivell de tensió entre 0 i 60 V. El detector rep la tensió del relé i l'adapta a

l'entrada del microcontrolador. El microcontrolador pot rebre un senyal de com a màxim 5 V en corrent continu. La funció del detector, a part de llegir la tensió que hi ha a la seva entrada, és atenuar-la, adaptant-la als nivells requerits pel microcontrolador. Com el valor màxim que es vol controlar és 60 V, es dissenya el circuit detector per a que, amb aquest nivell de tensió a l'entrada, a la sortida del detector hi hagin 5 V de corrent continu. Així, amb una tensió típica de 58 V a l'entrada del detector, a la sortida del detector hi haurà una tensió de 4,75 V de corrent continu.

Els detectors hauran d'estar dissenyats de manera que aïllin els dispositius del sistema dels equips del circuit de via, per tal d'evitar influir en el circuit de via en cas d'una anomalia al sistema mesurador de senyals. Els detectors del sistema han d'estar connectats als diferents punts del circuit amb el mínim contacte físic possible. Per a això, s'han dissenyat els cinc detectors fent servir un amplificador optoïllat.

Els senyals de transmissió i de recepció són senyals alterns, sinusoidal, modulats en freqüència, aquests senyals interessa saber el seu valor eficaç, ja que es la referència que prenen els tècnics de manteniment. Mentre que els senyals de la font d'alimentació i el relé son senyals continus.

Les lectures constants dels detectors son enviades al microcontrolador per ser analitzades. Cada detector va connectat a un pin d'un dels Ports del Microcontrolador.

Els 5 punts on es necessari controlar les tensions del circuit de via, son els representats a la figura 17 (punts dintre de requadre blau):

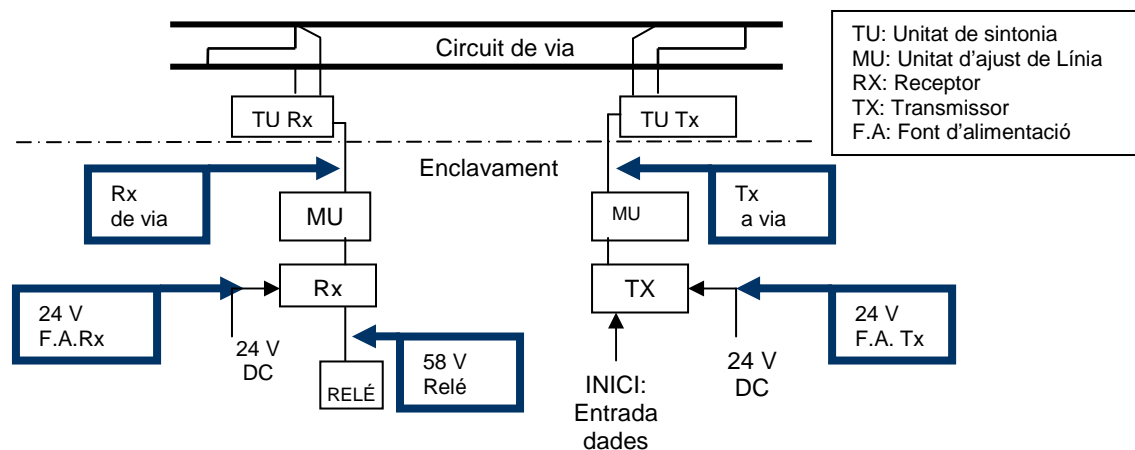


Fig 17. Esquema dels punts d'interès.

2.2. Bloc 2: El Processat dels senyals

El processat dels senyals rebuts dels detectors es durà a terme amb un Microcontrolador; aquest rebrà els valors de les tensions i controlarà que estiguin dintre de marges.

La principal característica que ha de tenir el Microcontrolador és disposar de suficients ports per rebre les entrades que provenen dels detectors. És important triar un microcontrolador amb suficients ports i que siguin configurables com entrades o sortides pin a pin; això donarà una gran flexibilitat, i permetrà connectar-s'hi a diferents circuits alhora.

Quan un circuit de via està ocupat, el receptor no rep tensió de via. Perquè el Sistema diferenciï una falsa ocupació d'una ocupació real (amb de pas de tren) i no ens generi alarma en aquest últim cas, es controla com està el circuit de via anterior. Es a dir, si al circuit de via anterior hi ha ocupació, quan al circuit de via en estudi deixi d'arribar la tensió al Receptor, el Sistema descarta la generació d'alarma. Per això es fonamental disposar d'un Microcontrolador amb un elevat nombre d'entrades i sortides, per veure l'estat dels circuits precedents.

El projecte s'ha implementat considerant que es vol analitzar un sol circuit de via a la vegada. Llavors només es necessari controlar el circuit de via anterior. No es pot passar per alt la possibilitat de que fallessin dos circuits adjacents, i l'avaria es produís als dos alhora. En aquest cas, podria ésser necessari controlar tres circuits, els dos que fallen i l'anterior. Tot i no estar implementat el software, al projecte, si que s'ha dissenyat el hardware considerant aquesta possibilitat. La placa del microcontrolador s'ha dissenyat de manera que es puguin controlar quatre circuits, el que es vol analitzar i uns altres tres. Així només s'hauria de modificar la programació del microcontrolador i no hi hauria la necessitat de fer un nou disseny.

2.3. Bloc 3: La Representació gràfica

Les dades obtingudes i tractades pel microcontrolador s'envien pel port sèrie al PC de l'enclavament. Aquest ordinador s'utilitza per a controlar l'estat de l'enclavament i el seus elements.

A l'ordinador s'instal·la una aplicació que registra totes les dades que puguin ser d'interès i permet visualitzar l'estat del circuit en tot moment de manera gràfica i aclaridora.

Un tècnic de manteniment podrà veure la tensió en un punt determinat del circuit sense necessitat d'utilitzar cap instrument i sense haver de connectar-s'hi físicament amb un voltímetre als 5 punts del circuit de via.

En cas d'avaria, el tècnic veurà si la incidència s'ha produït a l'enclavament o a via.

Incidència a l'enclavament:

1. Quan una de les tensions de les fonts d'alimentació o del transmissor son incorrectes.
2. Quan la tensió del receptor és correcte i la tensió del relé és incorrecte.

Incidència a via:

1. Quan les tensions de les fonts i el transmissor son correctes i la del receptor és incorrecte.

A més, com les dades queden enregistrades permanentment, els tècnics podran analitzar totes les incidències que s'han produït durant el temps d'avaluació d'un circuit de via.

2.4. Xarxa Local

Els ordinadors dels enclavaments estan connectats mitjançant una xarxa tant al centre de control com al departament de Senyalització i telecontrol.

Tant els enginyers que supervisen el centre de control com els tècnics de manteniment podran fer una avaluació a distancia.

Connectar-se remotament mitjançant la xarxa local, permetrà al tècnic valorar si la incidència s'ha produït a l'enclavament o a via, desplaçant-se directament al lloc de l'avaría així com portar l'equip a substituir.

Com un enclavament engloba els circuits d'unes 3 o 4 estacions, si l'avaría s'ha produït a via pot ser que aquest circuit no estigui físicament a prop de l'enclavament, pot estar fins a dos estacions de distancia. Això faria que anar a l'enclavament quan la incidència és de via, sigui una pèrdua de temps molt important.

Aquestes dues prestacions del sistema redueixen considerablement el temps de resolució de la incidència. La influencia al servei del Metro queda minimitzada, ja que anar a revisar via la suposa l'aturada del servei de trens.

CAPÍTOL 3. DISSENY I DESENVOLUPAMENT DEL SISTEMA

En aquest capítol es detalla la següent informació:

- El software utilitzat pel disseny del projecte, punt 3.1
- El circuits dissenyats pels 5 detectors, bloc 1 del sistema, punt 3.2
- La programació i configuració del microcontrolador, bloc 2 del sistema, punt 3.3.
- L'explicació del funcionament de la part gràfica, bloc 3 del sistema, punt 3.4.
- La connexió dels diferents blocs del sistema.

3.1 El Software necessari

La base del Sistema és el software, ja que la majoria dels circuits s'han dissenyat mitjançant algun tipus de software. Aquest software s'ha triat tenint en compte dos consideracions:

1. Que sigui el més escaient per al disseny, és a dir que sigui fàcil de fer servir i que amb ell sigui possible realitzar dissenys complexos.
2. Que sigui lliure. S'ha cercat un software que es pugui obtenir des d'Internet gratuïtament, i si no ha estat possible, s'ha triat un software lliure per a estudiants.

Pel bloc 1, s'ha necessitat una aplicació informàtica per simular els circuits analògics, que actuen com a detectors. Per a això s'ha fet servir el programa *Pspice* [8].

Pel bloc 2, el codi per programar el microcontrolador s'ha creat mitjançant el software *MPLAB IDE v7.5*, desenvolupat per l'empresa *Microchip* [9]. La darrera versió que s'ha trobat és la 7.51.

Per poder compilar el codi creat amb el software *MPLAB* [10] s'ha fet servir una aplicació de *HI-TECH.*, en concret el programari *HI-TIDE 3.13*, descarregat de la pagina del fabricant [11].

La simulació del codi creat per al microcontrolador s'ha realitzat amb el software *Proteus-VSM 7* de *Labcenter Electronics* [12].

Un cop programat i simulat el comportament del PIC, s'han creat els circuits impresos amb el programari *freePCB* [13].

Per facilitar la feina del tècnic que gestiona i estudia les dades provinents del PIC, s'ha creat un entorn gràfic, bloc 3. Aquest entorn s'ha realitzat amb el software LabVIEW 8.5 [14]. desenvolupat per *National Instruments* [15].

3.2 Els circuits dels Detectors

Els senyals que es volen controlar varien segons l'equip on s'han de connectar els detector:

- Els detectors de les fonts d'alimentació han de llegir una tensió entre 0 i 33,3 V de senyal continu
- el detector del transmissor ha de llegir una tensió entre 0 i 150 V de senyal altern, sinusoidal i modulad en freqüència
- el detector del receptor ha de llegir una tensió entre 0 i 5,5 V de senyal altern, sinusoidal i modulad en freqüència
- El detector del relé ha de llegir una tensió entre 0 i 60 V de senyal continu

Els detectors han de llegir aquestes tensions, adaptant-les al següent bloc del sistema, el microcontrolador, els detectors entregaran una tensió de com a màxim 5 V de corrent continu al microcontrolador, ja que aquest dispositiu no pot treballar amb tensions superiors. Cada detector enviarà 5 V al microcontrolador per al valor superior del seu possible rang de tensió d'entrada, els detectors de les fonts d'alimentació ho faran quan a l'entrada tinguin 33,3 V, el del transmissor quan tinguin 150 V, el del receptor per a 5,5 V i el del relé per a 60 V. A la resta de tensions els hi correspon un nivell de tensió que mai superar els 5 V.

Les condicions de condicionament de senyal, es poden dur a terme amb el dispositiu AD210JN [16], amplificador optoaïllat (veure figura 18) del fabricant del fabricant Analog Devices [17].

Aquest xip es un amplificador que com a principal característica es l'aïllament elèctric entre la seva entrada i la sortida, sense interrompre la capacitat de transmetre senyals. Aquest aïllament evita el contacte entre els dispositius del circuit de via i els elements del sistema mesurador. Amb això, s'evita que una possible avaria del sistema mesurador afecti al circuit de via, condició molt important, ja que els circuits de via i els seus dispositius són elements de seguretat.

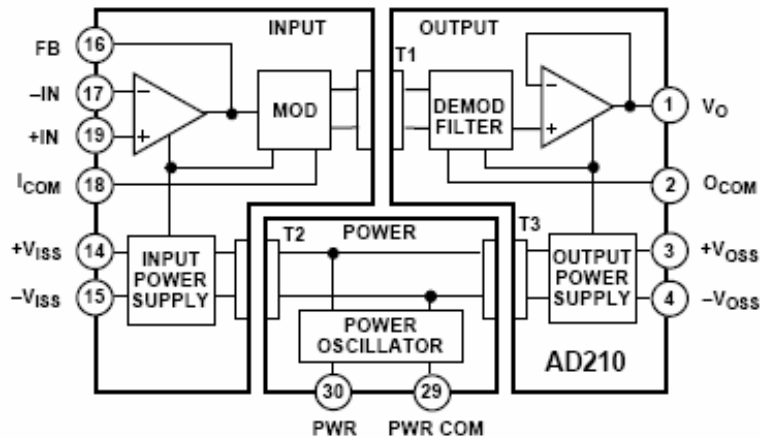


Fig 18. Esquema general del xip AD210JN.

A continuació es detalla el disseny dels 5 detectors del Sistema.

3.2.1 Circuit del selector de les fonts d'alimentació

Per controlar la tensió de les dues fonts d'alimentació, la del receptor i la del transmissor, es fan servir dos esquemes iguals, ja que la tensió és la mateixa.

A la tensió proporcionada per les fonts d'alimentació es connecta un dispositiu optoïllat que actua com un atenuador (veure figura 19).

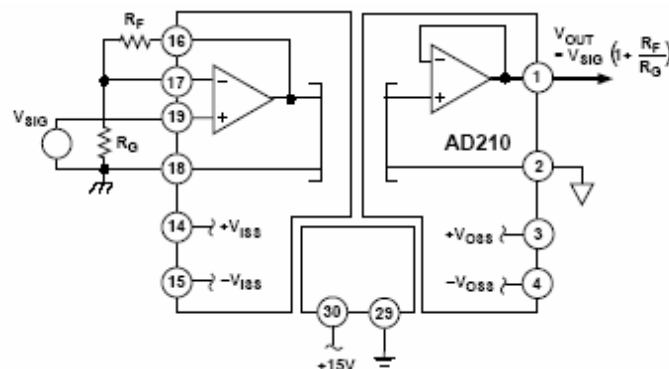


Fig 19. Model d'atenuador proposat pel fabricant del xip AD210JN.

A la sortida de la configuració del AD210JN s'afegeix un amplificador operacional inversor, amb guany (-1), tal i com es mostra a la figura 20. D'aquesta manera s'inverteix la sortida proporcionada per l'optoacoblador, ja que una característica de l'AD210JN és que proporciona una sortida de valor negatiu que pot arribar fins a -5 V.

L'amplificador operacional ha estat implementat amb el xip de *National Semiconductor* LM324, [18]. S'ha triat el xip LM324 per disposar de quatre

operacionals; això permet reduir les dimensions físiques de les plaques, repercutint en el cost final del projecte.

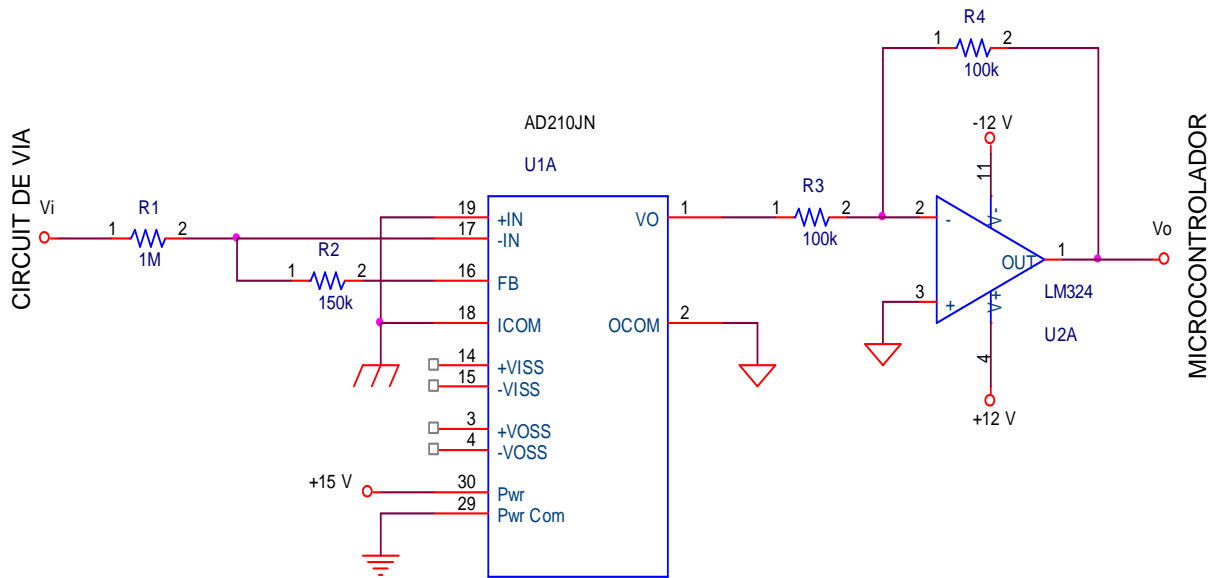


Fig 20. Esquema del circuit per mesurar els 24 V de la font d'alimentació.

3.2.2 Circuit del detector de la transmissor

El circuit detector del senyal del transmissor (figura 21) s'ha dissenyat utilitzant el mateix model de xip AD210JN, és a dir, un atenuador. Aquest atenuador treballa com a inversor amb un guany de $-0,033$. Després d'aquesta etapa el senyal està desfasat 180° .

A la sortida del AD210JN s'hi ha connectat un rectificador de mitja ona. Aquest rectificador s'ha fet amb un LM324; amb aquest model s'evita la pèrdua dels $0,6$ V que es queden els díodes de silici als rectificadors convencionals. Al projecte es volen controlar les tensions per sota de $0,6$ V. Amb un rectificador convencional, això no seria possible.

A la sortida del rectificador de mitja ona s'hi connecta un altre amplificador de manera que el que s'obté a la sortida d'aquest segon operacional és la resposta d'un rectificador d'ona complet. D'aquesta manera a la sortida del amplificador optoïllat es troba un rectificador d'ona completa de precisió. Les formes d'ona d'aquest procés es poden veure a la figura 22.

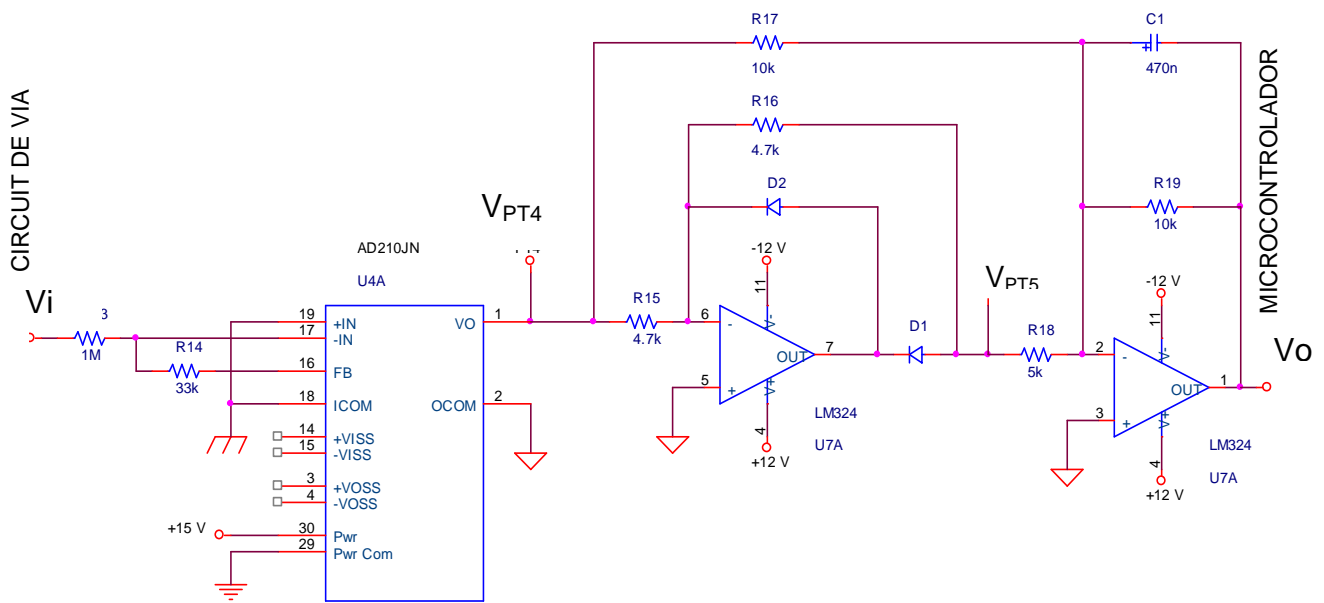


Fig 21. Esquema del circuit mesurador del Transmissor.

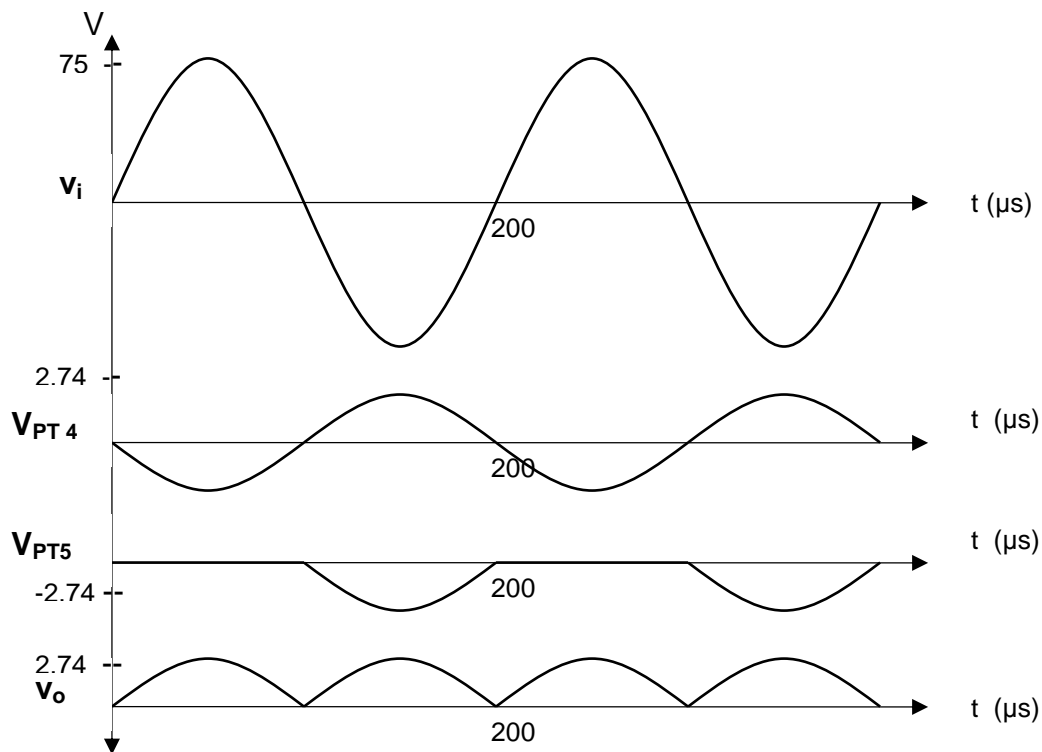


Fig 22. Formes d'ona del rectificador de Tx.

3.2.3 Circuit del detector del receptor

El circuit detector del receptor actua com un seguidor de tensió, això s'ha fet amb el model proposat pel fabricant al datasheet del xip AD210JN (figura 23) .

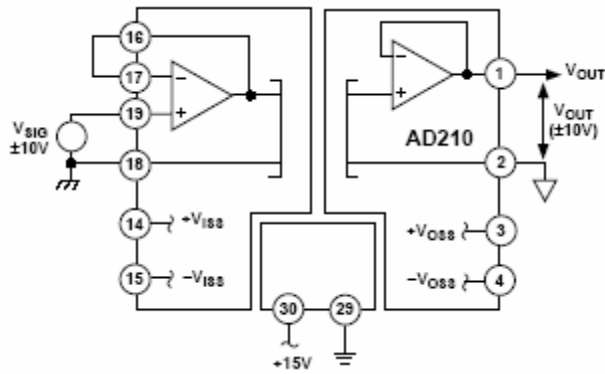


Fig 23. Model de seguidor de tensió proposat pel fabricant.

A la sortida del seguidor connectem el mateix rectificador de precisió utilitzat al circuit corresponent a la transmissió, tal i com es pot veure a la figura 24.

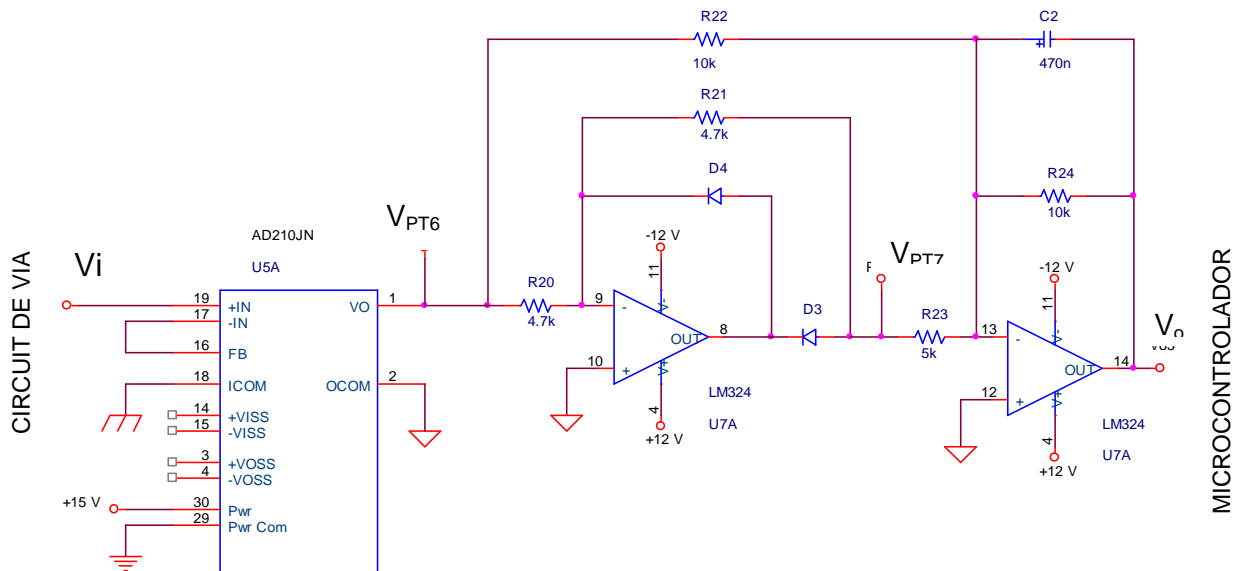


Fig 24. Esquema del circuit mesurador del receptor.

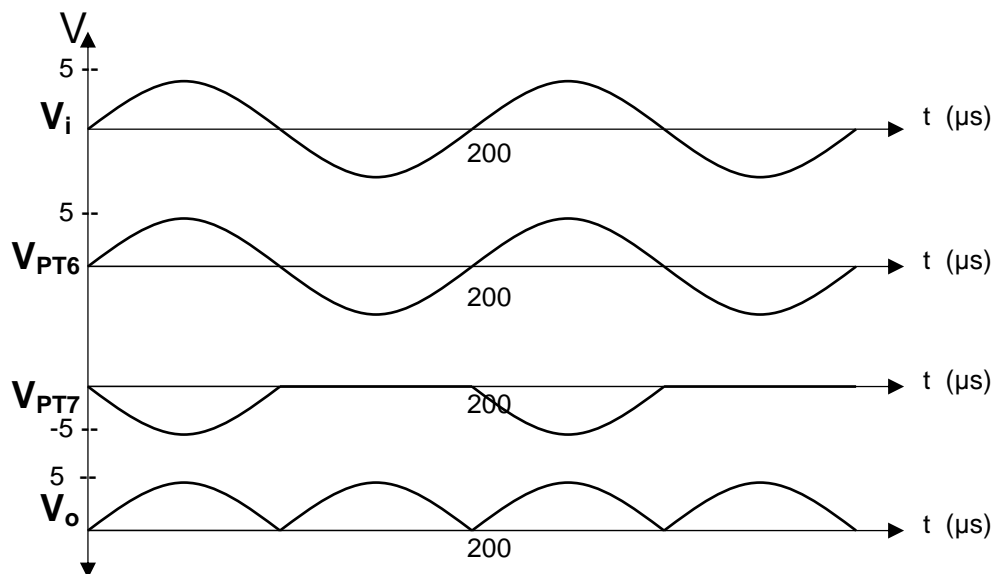


Fig 25. Formes d'ona del rectificador de Rx

3.2.4 Circuit del detector del relé

Aquest circuit (figura 26) és un atenuador, igual que el de la font d'alimentació. La diferència és l'atenuació, en aquest cas és més elevada, el guany del detector de les fonts es de 0,15 i per al detector del relé es de 0,082.

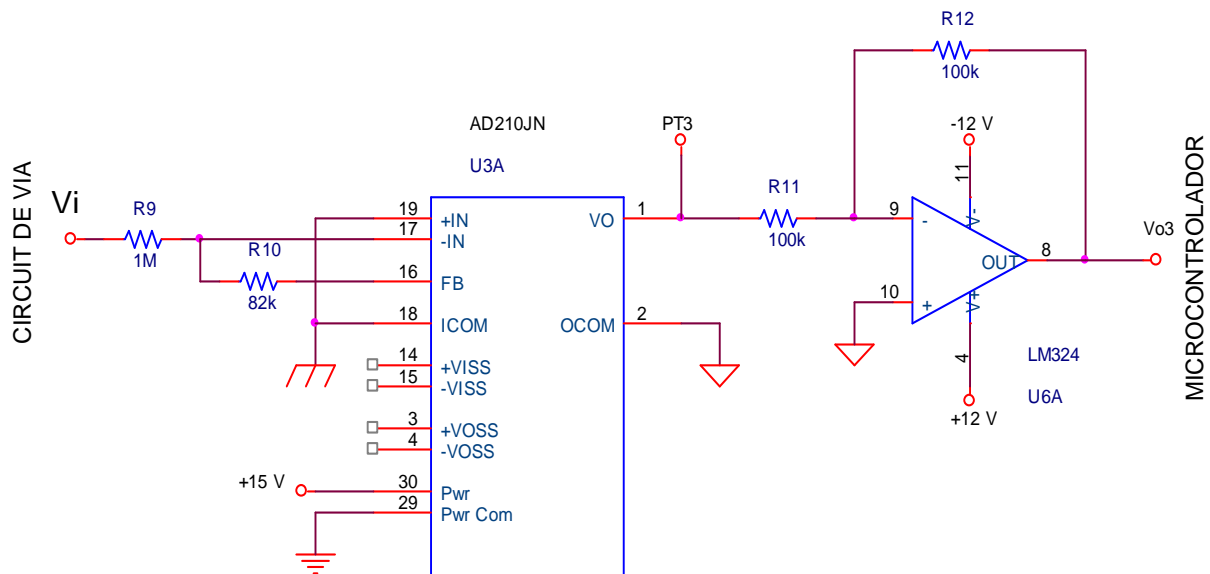


Fig 26. Esquema dels 60 V del relé.

3.3 Desenvolupament del software

El Microcontrolador utilitzat és el PIC16F877. Aquest dispositiu de Microchip, ofereix 10 bits de conversió analògic-digital. Aquesta característica ha estat fonamental a l'hora de triar aquest xip.

3.3.1 Arquitectura del PIC16F877

Juntament amb el nombre de bits conversors Analògic/Digital, un altra característica destacable del PIC16F877 es que disposa de 5 ports que poden actuar tant com a entrades o com a sortides. Tal i com es mostra a la figura 27 [19], els 5 ports, disposen de 32 pins configurables.

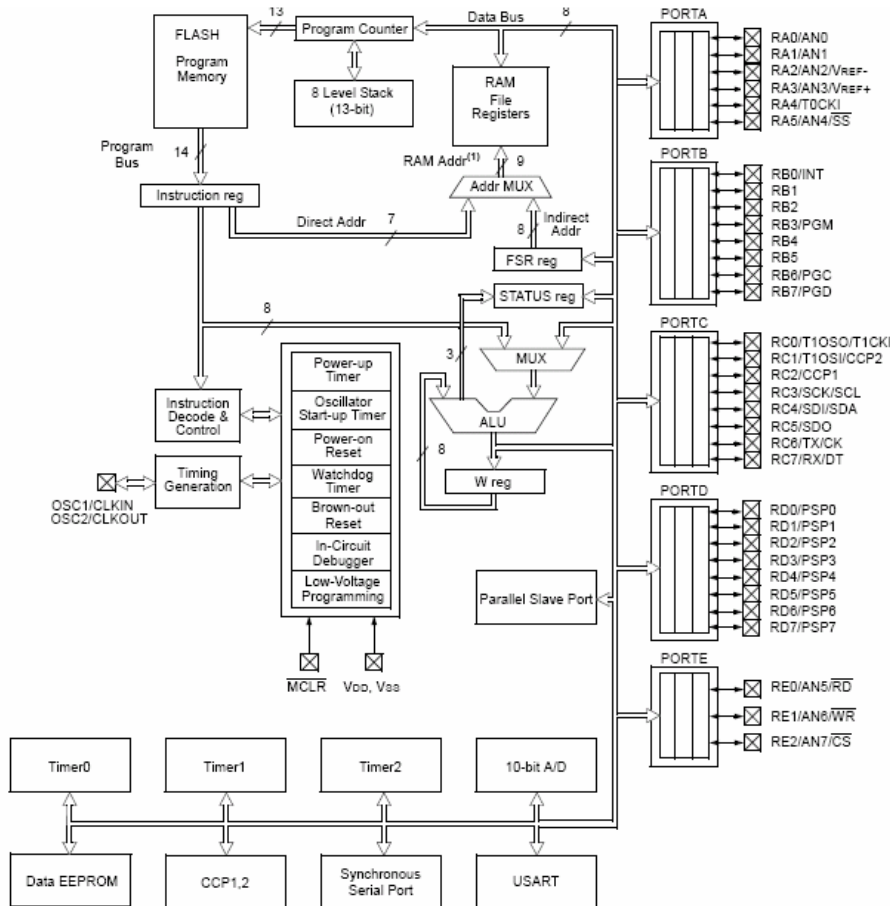


Fig 27. Arquitectura del PIC 16F877.

El microcontrolador s’ha programat fent servir el llenguatge d’alt nivell C [20].

3.3.2 Configuració dels ports, variables i registres

Per poder fer servir els ports com a entrades analògiques, prèviament s’ha d’haver configurat el PIC [21]. Per tal d’establir el nombre d’entrades analògiques que es desitgen a la funció principal, s’ha configurat el registre ADCON1. Tal i com es mostra a la figura 28.

ADCON1 REGISTER (ADDRESS 9Fh)

U-0	U-0	R/W-0	U-0	R/W-0	R/W-0	R/W-0	R/W-0
ADFM	—	—	—	PCFG3	PCFG2	PCFG1	PCFG0
bit 7							bit 0

Fig 28. Configuració ADCON1.

La relació de cada bit del registre ADCON1 és la següent:

- ADCON1[7]:** ADFM. Selecció del format del resultat.
- ADCON1[6-4]:** -
- ADCON1[3-0]:** PCFG3-0. Control de la configuració del A/D.

Al projecte, s'ha configurat, de la següent manera:

```
ADCON1 = 0x00; // ADCON1: 0---0000 es configura el nombre
                d'entrades analògiques
```

Tal com s'observa a la taula 1, proporcionada pel fabricant, els quatre darrers bits configurats tots a zero, fan que les entrades analògiques estiguin totes actives.

Taula 1. Configuració del registre del port A/D

PCFG3:PCFG0: A/D Port Configuration Control bits:

PCFG3: PCFG0	AN7 ⁽¹⁾ RE2	AN6 ⁽¹⁾ RE1	AN5 ⁽¹⁾ RE0	AN4 RA5	AN3 RA3	AN2 RA2	AN1 RA1	AN0 RA0	VREF+	VREF-	CHAN/ Refs ⁽²⁾
0000	A	A	A	A	A	A	A	A	VDD	Vss	8/0
0001	A	A	A	A	VREF+	A	A	A	RA3	Vss	7/1
0010	D	D	D	A	A	A	A	A	VDD	Vss	5/0
0011	D	D	D	A	VREF+	A	A	A	RA3	Vss	4/1
0100	D	D	D	D	A	D	A	A	VDD	Vss	3/0
0101	D	D	D	D	VREF+	D	A	A	RA3	Vss	2/1
011x	D	D	D	D	D	D	D	D	VDD	Vss	0/0
1000	A	A	A	A	VREF+	VREF-	A	A	RA3	RA2	6/2
1001	D	D	A	A	A	A	A	A	VDD	Vss	6/0
1010	D	D	A	A	VREF+	A	A	A	RA3	Vss	5/1
1011	D	D	A	A	VREF+	VREF-	A	A	RA3	RA2	4/2
1100	D	D	D	A	VREF+	VREF-	A	A	RA3	RA2	3/2
1101	D	D	D	D	VREF+	VREF-	A	A	RA3	RA2	2/2
1110	D	D	D	D	D	D	D	A	VDD	Vss	1/0
1111	D	D	D	D	VREF+	VREF-	D	A	RA3	RA2	1/2

A = Analog input D = Digital I/O

Un cop configurats els bits del convertidor A/D ja es pot tractar la informació que es rep per aquest port.

La configuració dels pins analògics es fa amb el registre ADCON0.

ADCON0 REGISTER (ADDRESS: 1Fh)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0
ADCS1	ADCS0	CHS2	CHS1	CHS0	GO/DONE	—	ADON
bit 7							bit 0

Fig 29. Configuració ADCON0

La relació de cada bit del registre ADCON0 és la següent:

ADCON0[7-6]: ADCS1-0. Configuració del rellotge de conversió del A/D.

ADCON0[4-3]: CHS2-0. Selecció del canal analògic.

ADCON0[2]: GO/DONE. Estat de la conversió

ADCON0[1]: -

ADCON0[0]: ADON. On A/D

El registre conte una sèrie de bits que s'han de configurar. Aquesta configuració determinarà el funcionament del port analògic.

Per activar el canal encarregat de llegir la informació del la font d'alimentació del transmissor, es configura el registre ADCON0 de la següent manera:

```
ADCON0=0x45;           //Selecció del canal per on es vol llegir

while (ADCON0!=0x41){
NOP();
}

fa_tx=ADRESH;         //memorització del valor de fa_tx
```

Fins que el valor de ADCON0 no passi a ser de 0x41 (el bit GO/DONE valdrà zero), vol dir que no s'ha finalitzat la conversió. Un cop assolit aquest valor, ja es pot passar a la següent operació.

A la variable on s'emmagatzemen les dades, se li pot carregar el valor de ADRESH o ADRESL (aquests registres guarden el valor de la conversió). Al programa només es fa servir el registre ADRESH, ja que amb 8 bits de resolució és suficient, tant el registre ADRESH, com ADRESL guarden 8 bits, en cas de llegir tots dos, es disposaria de 16 bits de resolució.

Per activar un altre canal de l'A/D, variarem la configuració del registre, segons interès. Efectuada una lectura, s'activa el següent canal de l'A/D.

També s'han de configurar la resta de ports, uns actuen com a entrades i els altres com a condicionament del xip o dels circuits adjacents.

```
PORTC=0x00;           // Inicialització PORTC
TRISC=0xC1;           // 0-->sort. 1-->entr  11000001
```

Les dades són enviades via port serie Quan s'ha rebut i tractat la informació provinent del port analògic, aquesta és enviada a l'entorn visual del projecte. L'entorn visual esta implementat a un PC. La comunicació entre el microcontrolador i el PC es fa mitjançant el port sèrie.

La configuració del port sèrie es farà amb el registre TXSTA. És aquí on es defineix la configuració amb que es produirà la transmissió cap al PC. A la figura 30 es mostra la utilitat dels diferents bits del registre TXSTA.

TXSTA: TRANSMIT STATUS AND CONTROL REGISTER (ADDRESS 98h)

R/W-0	R/W-0	R/W-0	R/W-0	U-0	R/W-0	R-1	R/W-0
CSRC	TX9	TXEN	SYNC	—	BRGH	TRMT	TX9D
bit 7							bit 0

Fig 30. Configuració TXSTA

La relació de cada bit del registre TXSTA és la següent:

- TXSTA [7]:** CSRC. Selecció de la font del rellotge.
- TXSTA [6]:** TX9. habilita el bit 9 de transmissió.
- TXSTA [5]:** TXEN. Habilita el bit de transmissió.
- TXSTA [4]:** SYNC. Selecció del mode USART.
- TXSTA [3]:** -
- TXSTA [2]:** BRGH. Bit de selecció d'alta velocitat.
- TXSTA [1]:** TRMT. Estat del registre de transmissió.
- TXSTA [0]:** TX9D. Bit 9 de transmissió per la paritat.

El registre TXSTA, s'ha configurat, de la següent manera:

TXSTA=0b00000110;

Al bit 2 del registre TXSTA s'ha d'establir la velocitat de la transmissió. Com es desitja una transmissió a 1.2 Kbaudis, s'ha configurat amb el valor zero, i el registre SPBRG amb un valor de 207. D'aquesta manera els baudis de la transmissió seran 1.2 Kbaudis, tal com es pot veure amb la formula de la figura 31.

BAUD RATE FORMULA

SYNC	BRGH = 0 (Low Speed)	BRGH = 1 (High Speed)
0	(Asynchronous) Baud Rate = $F_{osc}/(64(X+1))$	Baud Rate = $F_{osc}/(16(X+1))$
1	(Synchronous) Baud Rate = $F_{osc}/(4(X+1))$	N/A

X = value in SPBRG (0 to 255)

Fig 31. Configuració Baudis

El registre TXSTA actua com a registre d'estat i control del transmissor. Pel receptor aquest control el fa el registre RCSTA.

El registre RCSTA s'ha configurat de la següent manera:

RCSTA=0b10000000;

RCSTA: RECEIVE STATUS AND CONTROL REGISTER (ADDRESS 18h)

R/W-0	R/W-0	R/W-0	R/W-0	R/W-0	R-0	R-0	R-x
SPEN	RX9	SREN	CREN	ADDEN	FERR	OERR	RX9D
bit 7							bit 0

Fig 32. Configuració RCSTA

Per les entrades corresponents als convertidors analògic-digital, es rep la informació enviada pels detectors. Un cop configurats els registres ADCON0 i ADCON1, aquesta informació ja pot ser tractada. El programa principal crida unes altres funcions encarregades de controlar les dades rebudes per les entrades analògiques .

3.3.3 Funcions del programa

A la programació del codi s'ha diferenciat cada part del programa el màxim possible. Es per això que hi han una sèrie de funcions que es detallen als següents apartats.

Programa principal

Al diagrama de la figura 33 s'observa com a la funció principal es configuren els ports i s'assignen els valors adients pel correcte funcionament del programa a les variables. Aquestes variables tenen la funció de facilitar l'execució del programa així com facilitar el seguiment del control de dades.

El cos principal d'aquesta funció és la crida de la resta de funcions. És en aquestes, on es controla la informació enviada pel port d'entrada.

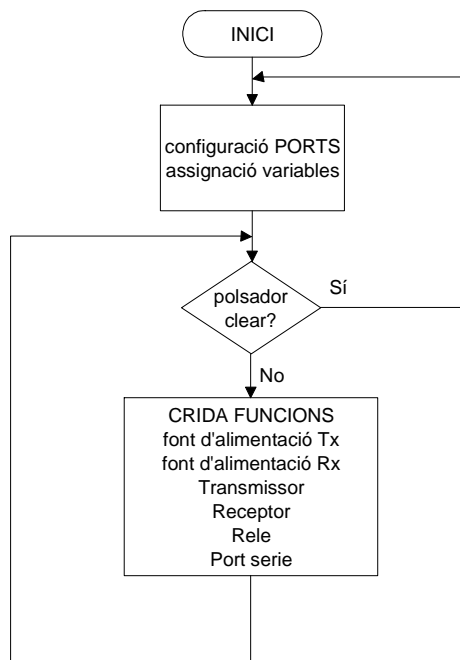


Fig 33. Funció del programa principal

Funció les fonts d'alimentació

A la figura 34 es mostra el funcionament de la funció *font d'alimentació Tx*. Aquesta funció és de les més senzilles, però dona una idea de la forma en que s'ha tractat i controlat la informació.

El primer pas és configurar el registre *ADCON0*, que permet triar la configuració que es desitja als convertidors analògic-digital. És un punt important, ja que entre d'altres coses es selecciona per quin dels canals es vol treballar, és a dir, per quina de les entrades es vol llegir la informació.

Quan el bit *GO-DONE* canvia el valor, passant de 1 a 0, la conversió ha finalitzat.

Un cop finalitzada, el contingut de l'adreça, on està guardada la conversió, passa a carregar-se a la variable desitjada. En aquest cas, a la variable "fa_tx".

Ara, ja es pot controlar el contingut d'aquesta variable, que estigui dintre dels marges desitjats. Es controla que el valor de la variable no estigui per sobre del valor màxim, ni per sota del mínim tolerat.

Si la variable es manté dins d'aquest marge, l'equip que s'està controlant està treballant correctament. En cas contrari es variarà el valor de la variable "error". Inicialment el valor dels bits de la variable "error" és 0. Si algun dels seus bits val 1, vol dir que a l'equip que li correspon aquell bit s'ha produït alguna anomalia.

En el diagrama de la figura 34 es veu com el bit de menor pes de la variable "error" es posaria a 1 en cas d'estar fora de marges. La part visual del programa rep la variable i associa cada bit a l'equip corresponent. En aquest cas ens mostraria que s'ha produït un error a la font d'alimentació del transmissor.

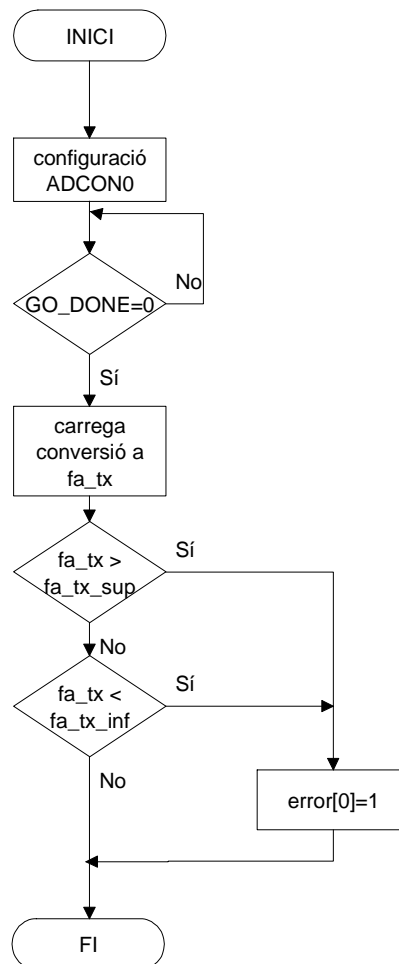


Fig 34. Diagrama de flux de la funció fa_tx

Les funcions per controlar la tensió de les fonts d'alimentació del transmissor i del receptor, son iguals, la diferencia és la variable on es carrega la informació. Com l'entorn visual les ha de mostrar totes dues, s'han de guardar en diferents variables. Això passa amb les 5 entrades dels detector que es guarden en 5

variables diferents. En aquest cas la tensió corresponent a la font d'alimentació del receptor es guardara a la variable "fa_rx".

Funció del transmissor

El funcionament d'aquesta funció es similar a les anteriors.

En aquesta funció s'afegeix una operació per calcular els marges superior i inferior de manera dinàmica. No tots els circuits proporcionen la mateixa tensió de transmissió.

El valor de la transmissió ve determinat per diferents factors com son: la longitud del circuit de via, les interferències externes del circuit i la qualitat en del circuit.

La transmissió pot variar entre 30 V i 120 V, segons el circuit. Al ser un marge molt ampli, no es pot fixar un rang de valors que actuïn com a tolerància. Per exemple un circuit que la seva tensió de transmissió fossin 120 V, sense calcular els marges de manera dinàmica, amb una tensió de 30 V, no donaria alarma, i serien 90 V menys del valor desitjat, això s'evita calculant dinàmicament els marges, al valor llegit pel port, se li assigna una tolerància del 10%.

La funció s'ha dissenyat de manera que l'equip es connecti al circuit, i amb la primera lectura de la tensió es calculin els marges de tolerància.

Per a que els marges siguin els correctes, el circuit ha d'estar funcionant correctament en el moment de connectar els detectors de les senyals.

Després de carregar el valor de la conversió a la variable "tx", es mira si aquesta lectura ha estat la primera que s'ha efectuat. Si la variable "var_tx" està a zero (es així com es declara inicialment) vol dir que és la primera lectura.

Aleshores partint del valor de "tx" es calculen el marge inferior i superior, sumant-li a "tx" la tolerància.

Un cop efectuada aquesta operació es posa a 1 la variable "var_tx". Amb "var_tx" a 1 no es tornaran a calcular els marges.

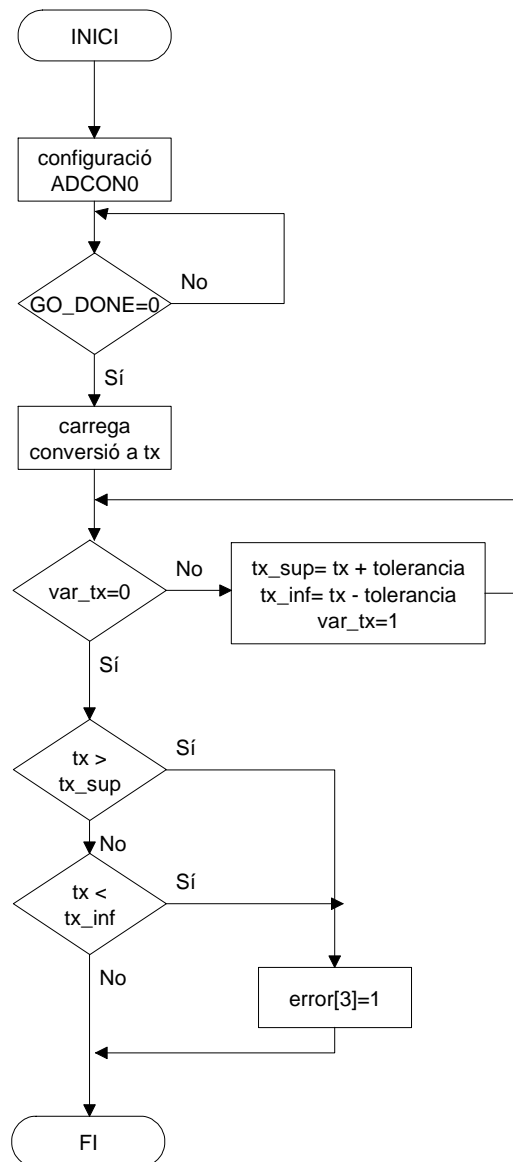


Fig 35. Diagrama de flux de la funció del transmissor.

Funció del Receptor

La funció del receptor calcula els marges de tolerància de forma dinàmica, efectua la primera lectura i li assigna un 10% de tolerància, però a més incorpora la supervisió del pas de tren.

El control de pas de tren, es fa per no donar una alarma errònia, ja que pot ser que un circuit estigui ocupat, i no sigui una anomalia, sinó una seqüència lògica d'un tren.

Pas de tren s'anomena a la seqüència que segueix un tren. Aquesta seqüència no és més que les diferents ocupacions que va produint un tren en el seu desplaçament. Un tren ocupa un circuit quan circula per ell. Partint d'un estat inicial en que un tren es a sobre d'un circuit i avança cap al següent, hi haurà un moment que la part davantera del tren circularà pel següent circuit i la posterior encara hi serà al mateix circuit, per tant estaran dos circuits ocupats

ahora. Seguidament el tren ja només estarà sobre el segon circuit, i haurà alliberat el circuit on era anteriorment. Si continua avançant es produirà una altra ocupació sobre un tercer circuit, i així successivament. Aquesta seqüència és la lògica, i això ho entén l'enclavament. També ho ha de contemplar el circuit del projecte.

Després de carregar el valor de la conversió a "rx", i de calcular els marges de tolerància per primera vegada, es comença amb el control de la informació.

A partir d'aquest punt en tot moment es mirarà que no es produeixi un pas de tren.

Si la funció detecta que s'està produint un pas de tren inhibeix el sistema de control, tot i no controlar un possible error, si que es continua mostrant el valor llegit pel detector. Així el tècnic que supervisi el sistema coneixerà totes les variables en tot moment.

Si s'aproxima un tren, la variable "CV_ANT" es posarà a zero. Això voldrà dir que al circuit que s'està controlant s'espera una ocupació. Seguidament es posarà a 1 la variable "supervisor".

Si el valor de "supervisor", és 1, no es farà el control de la tensió del receptor. En cas de ser zero, vol dir que no s'espera cap tren, per tant es controlarà que la tensió del receptor no estigui fora dels marges.

Si "supervisor" val zero s'esperarà a que el tren hagi passat, això es fa mirant que, tant el circuit anterior com el que s'està controlant estiguin lliures. Aquest control es fa mirant el valor de "CV_ANT" i el valor de la tensió del recepció del propi circuit. Quan això passi, la variable "supervisor", tornarà al seu estat inicial, zero.

Tota aquesta seqüència queda especificada al diagrama de flux de la figura 36.

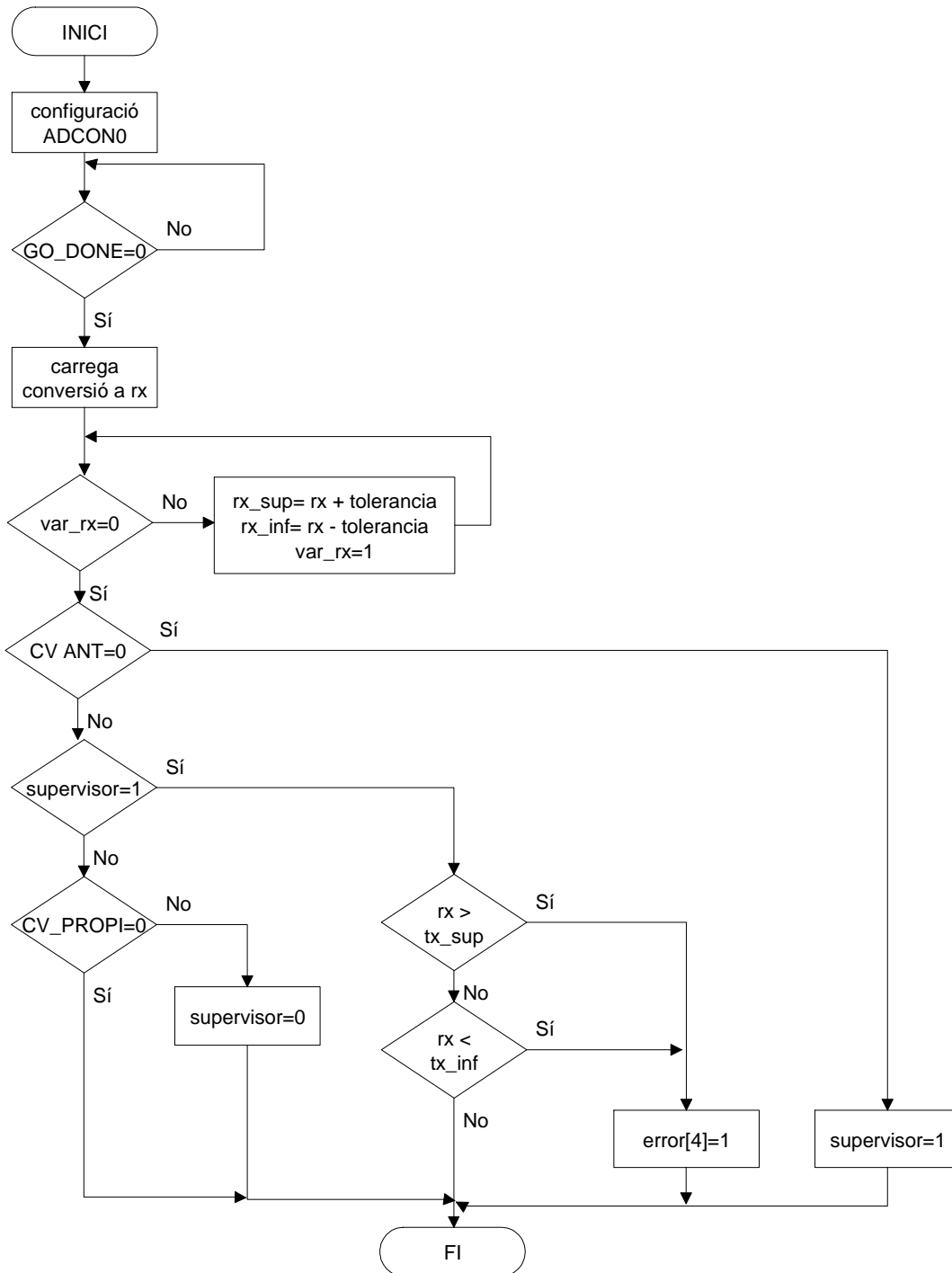


Fig 36. Diagrama de flux de la funció del receptor

Funció del Relé

La funció del relé, també contempla la possibilitat d'un pas de tren.

Si la variable "supervisor" val '1', vol dir que s'està produint un pas de tren, per tant, tot i guardar el valor de la tensió el bit de la variable error es mantindrà a zero, per no generar cap alarma, ja que si passa un tren es normal que la tensió del relé estigui fora de marges.

Si la variable “supervisor” val zero, controlarà que la tensió del Relé estigui dins dels marges de tolerància.

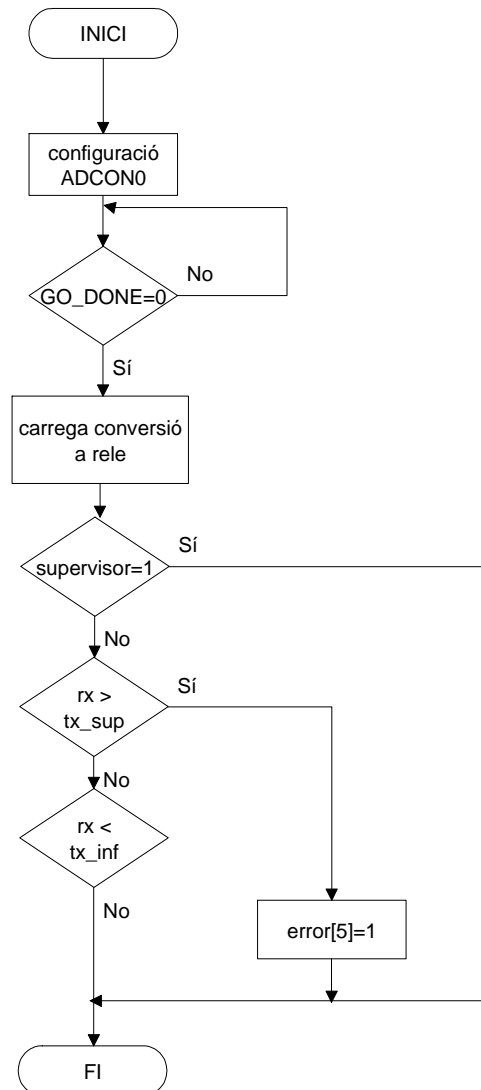


Fig 37. Diagrama de flux de la funció del relé

Funció del Port sèrie

La funció del port sèrie, és l'encarregada d'efectuar la comunicació entre el microcontrolador i el PC on està instal·lat l'entorn visual. Per això es necessari configurar el registre *TXSTA*, tal i com s'ha explicat a l'apartat 3.2.2.

Un cop configurat el registre *TXSTA* es carreguen les variables que es volen enviar al PC, al registre *TXREG*. El contingut d'aquest registre és la dada que s'enviarà a través del port sèrie. Per indicar el començament de trama s'envia un byte amb el valor 'FF', així el programa visualitzador sabrà on comença cada trama.

Un cop s'ha enviat el contingut de *TXREG* se li carrega el següent valor, així fins que s'hagi transmès tota la informació (veure figura 38).

Al finalitzar la funció del port sèrie, al PC amb l'entorn gràfic, se li hauran enviat les 5 tensions amb les quals es controla el circuit de via i el byte de error que permet detectar si alguna de les tensions és incorrecta.

Les cinc tensions tindran un valor que pot variar de 0 a 255 en decimal, que correspon a 0 a 5 V. El byte d'error pot variar de 0 a 31, segons l'error que s'hagi produït. El byte d'error al programa creat al LABView s'ha d'interpretar en format binari. La relació per tractar la informació és la indicada a la figura 40.

7:	6:	5:	4: Rele	3: Rx	2:Tx	1:FA Rx	0:FA Tx
----	----	----	---------	-------	------	------------	------------

Fig 39. Byte d'error

El bits del 5, 6 i 7 no s'utilitzen. La resta de bits indicaran error a l'element associat quan estiguin a '1'.

Si estiguessin a '1' els bits 1,3 i 4, voldria dir que s'ha produït un error al relé, al receptor i a la font d'alimentació del receptor. En cas de que el byte error valgui zero, voldrà dir que no s'està produint cap error.

Ex: error= 9 (decimal) → 0001 1010 (binari)
S'està produint un error a la font del receptor, al receptor i al relé.

Els 5 bits de menor pes poden estar a valor 1 o valor 0 individual o conjuntament, depenen si ha fallat algun o varis equips.

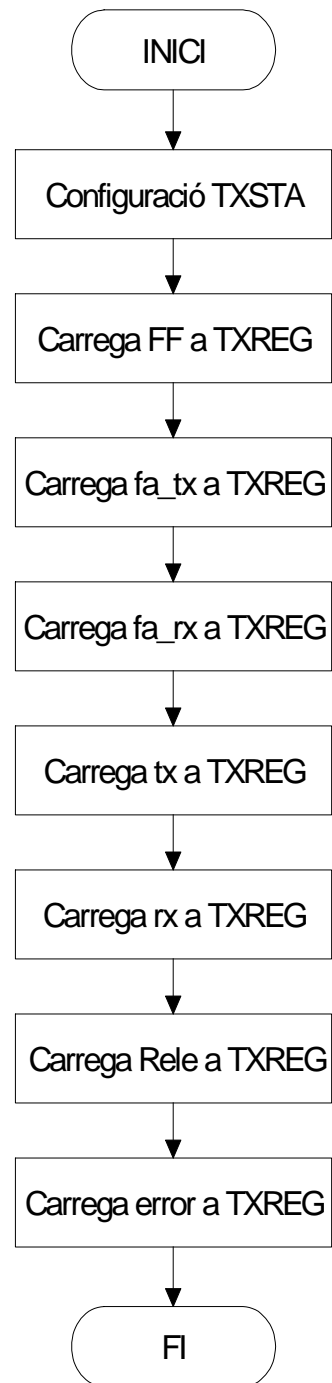


Fig 38. Diagrama de flux de la funció del port sèrie

3.3.4 Simulació amb Proteus-VSM

Amb el software Proteus-VSM del Labcenter Electronics, s'ha creat el circuit dissenyat del microcontrolador, amb els senyals necessaris pel correcte funcionament del PIC. El conjunt del disseny és el corresponent a la figura 40.

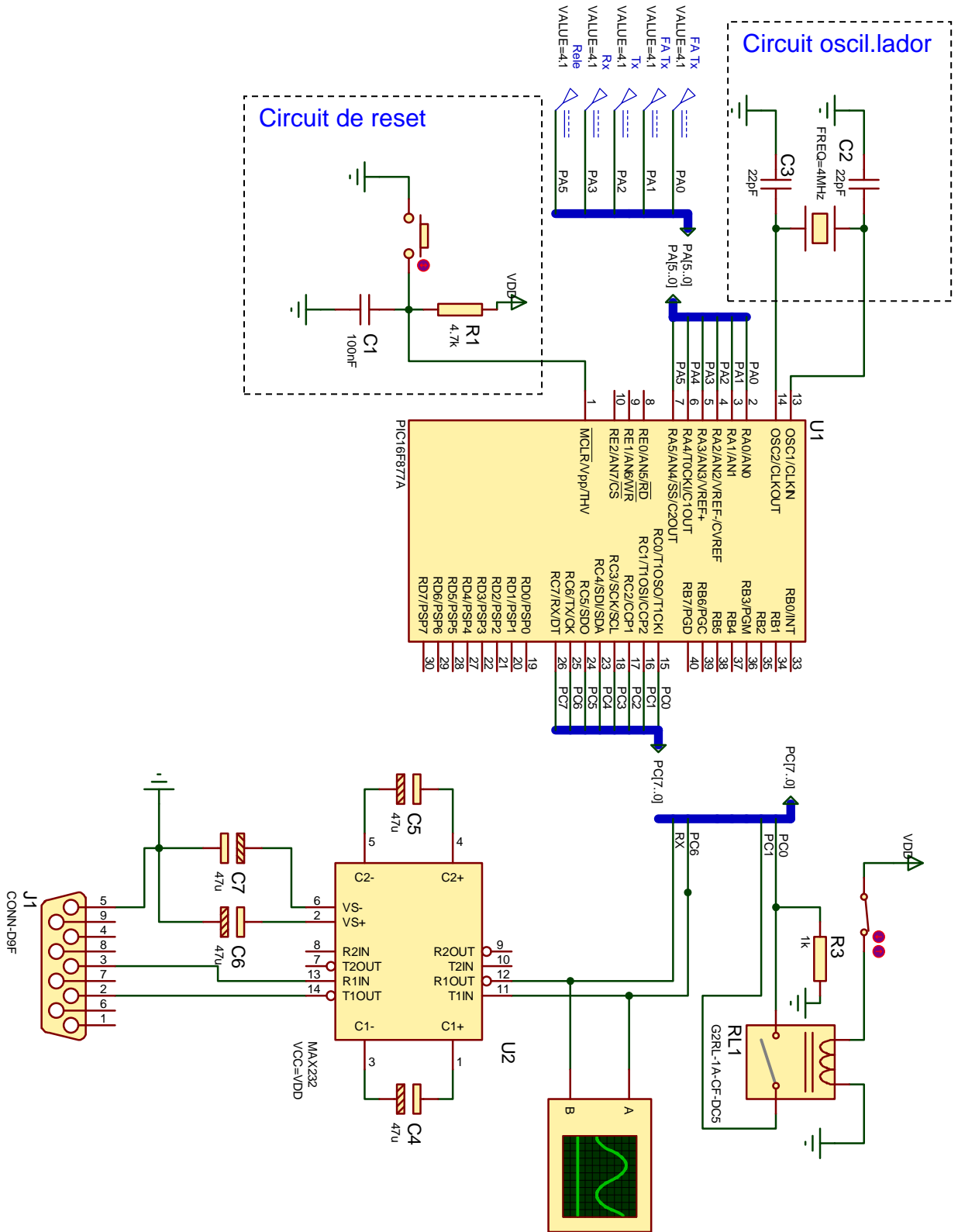


Fig 40. Esquema general creat amb Proteus-VSM

Per a que el PIC funcioni correctament, a la simulació s'han afegit tots els senyals i alimentacions. A la figura 40 s'indica el circuit oscil·lador a 4 MHz que s'ha creat. També és necessari un polsador de reset.

A la figura 41 es mostra les fonts de tensió que s'han connectat a les entrades analògiques del PIC.

El control de pas de tren s'ha simulat creant un relé i connectant la sortida PC0 a l'entrada PC1, tal i com es mostra a la figura 42. Quan el contacte del relé està tancat, els 5 V que s'han enviat per la sortida PC0 arribaran a l'entrada PC1. A partir d'aquí el PIC gestiona aquesta informació.

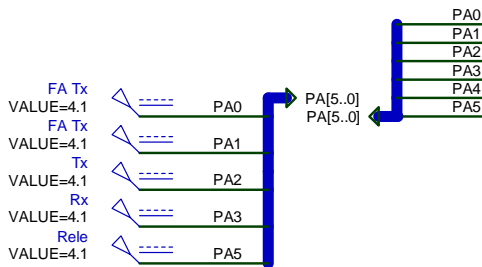


Fig 41. Fonts de tensió i entrades analògiques

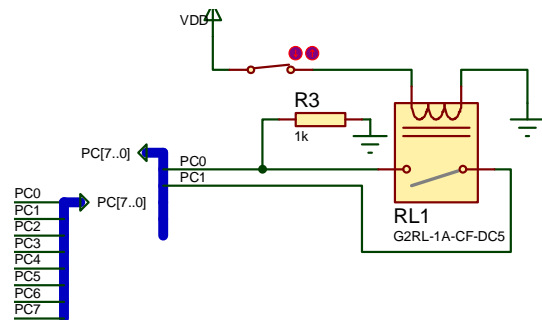


Fig 42. Relé del circuit de via anterior

A la figura 43, es mostra com a la sortida del PIC pel port sèrie s'hi ha afegit un circuit complementari.

S'ha connectat el circuit MAX232 de Texas Instruments [22]. Aquest integrat adapta les tensions TTL (nivell lògic 0 es correspon amb 0 V i nivell lògic 1 amb 5 V) que envia el PIC a les tensions que necessita el protocol RS-232 (nivell lògic 0 es correspon aproximadament a 9 V i nivell lògic 1 aproximadament a -9 V) del port sèrie del PC. L'esquema de configuració del MAX232, venen facilitades pel fabricant [23]

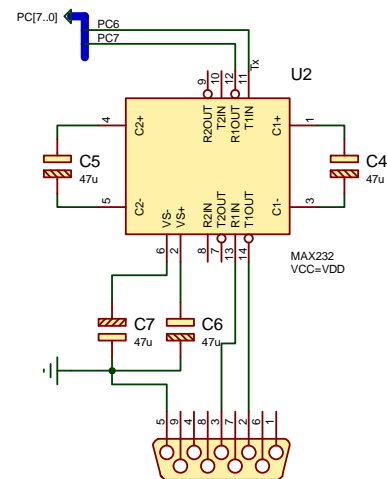


Fig 43. Connexions MAX232

Amb el circuit complet es simulen totes les situacions possibles. A l'exemple de la figura 44, s'han posat 5 V a les cinc entrades. Com es pot observar s'estan produint tres errors. La variable "error" val 00010011, ja que estan fallant les dos fonts d'alimentació i la tensió del relé. Al quadre inferior de la dreta, es veu com el valor d'error està carregat a TXREG, per tant és aquesta dada la que s'està transmetent pel port sèrie.

A la pantalla de l'oscil·loscopi es mostren tots els valors a 1 (s'han definit totes les entrades amb un nivell de 5), menys quan visualitza l'error. Abans de transmetre el byte insereix un 1, al finalitzar d'enviar els 8 bits tanca amb un zero. Les variables corresponents a transmissor i receptor, no donen error tot i

que el valor de l'entrada és molt elevat, ja que aquestes variables calculen el marges de valors. Al iniciar el sistema la simulació s'ha començat amb el 5 V ja presents a les entrades.

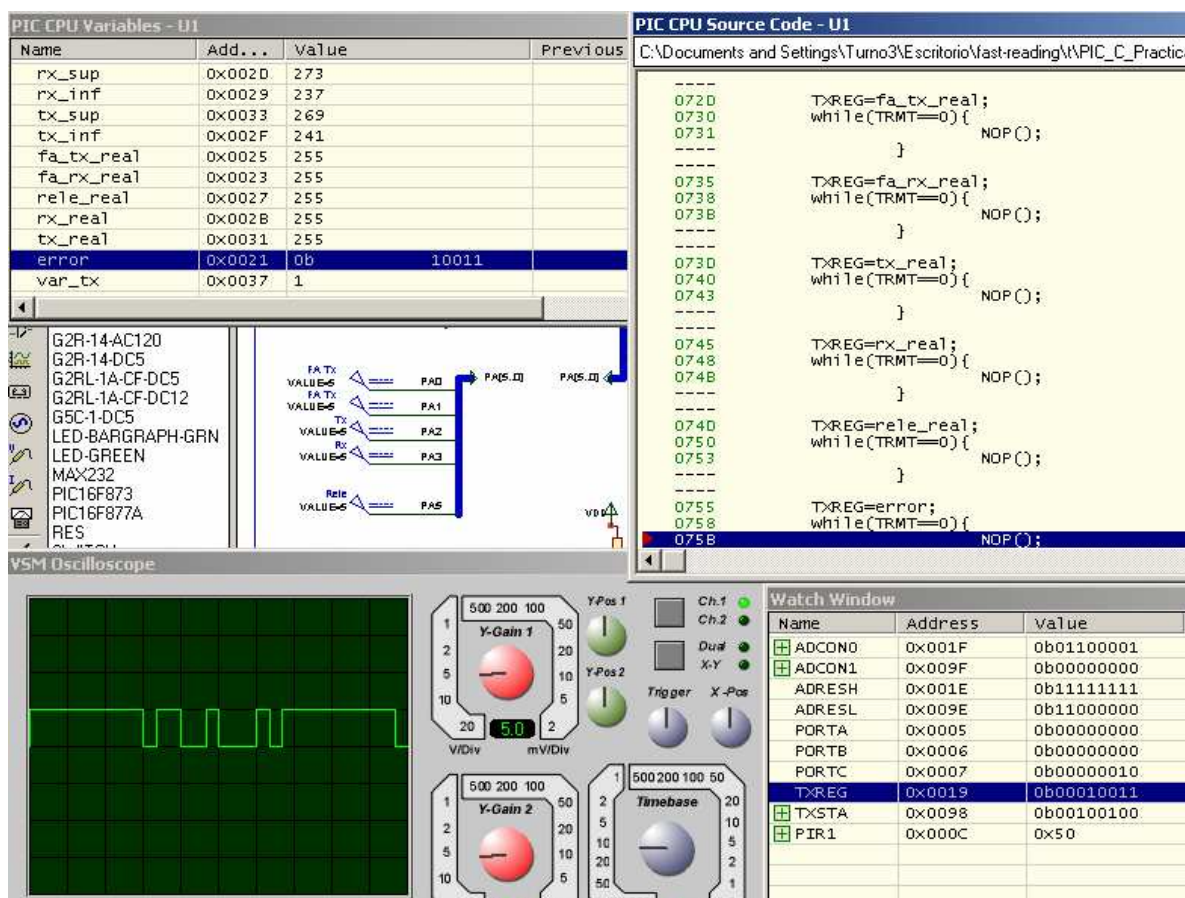


Fig 44. Simulació de la transmissió

Un cop verificat el funcionament dels circuits dissenyats i la programació del microcontrolador, s'han creat els circuits impresos.

3.4 Representació gràfica

Amb l'aplicació Labview 8.5 de National Instruments s'ha creat un entorn visual on es mostren les cinc dades corresponents a les tensions del cinc equips del circuit de via. Aquestes dades s'estan actualitzant en tot moment. La presentació que veu l'usuari es la mostrada a la figura 45.

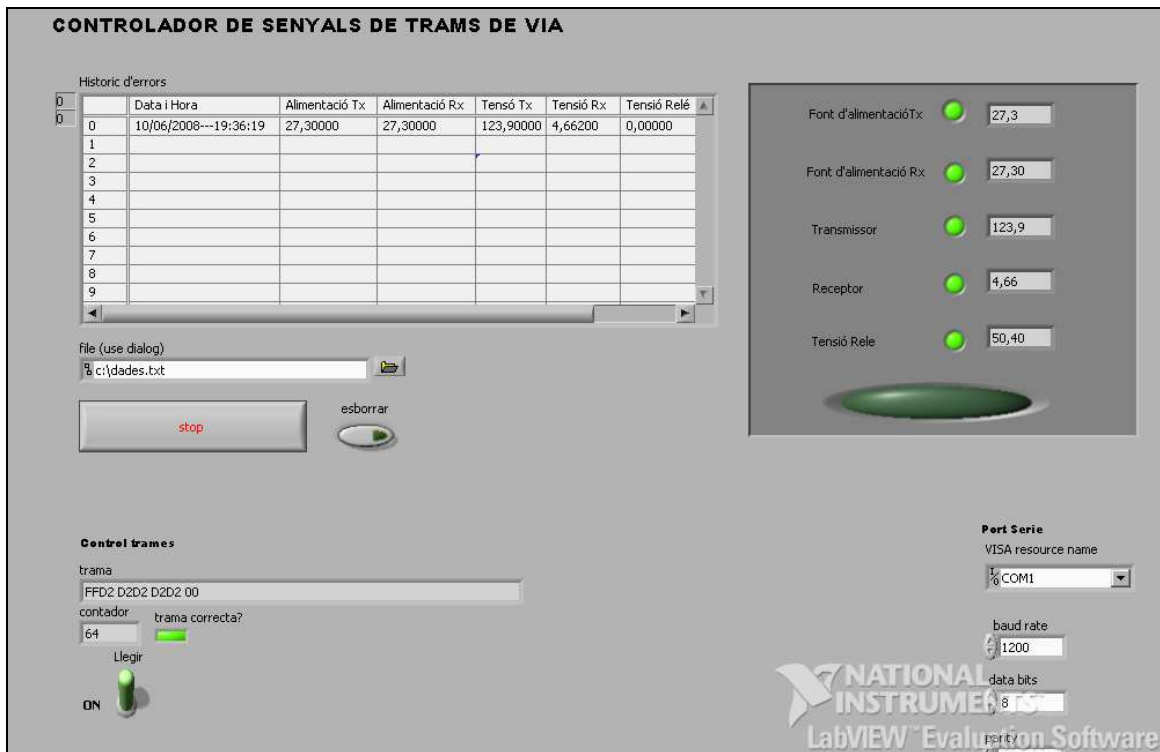


Fig 45. Pantalla de Labview

A l'execució del programa es poden donar dos situacions: que les cinc tensions que es reben dels equips del circuit de via arribin correctament, això passarà quan el circuit de via està lliure, o que alguna d'aquestes tensions estigui fora de marge, en aquest cas al circuit de via estarà produint-se una falsa ocupació . Les dos situacions es detallen a continuació:

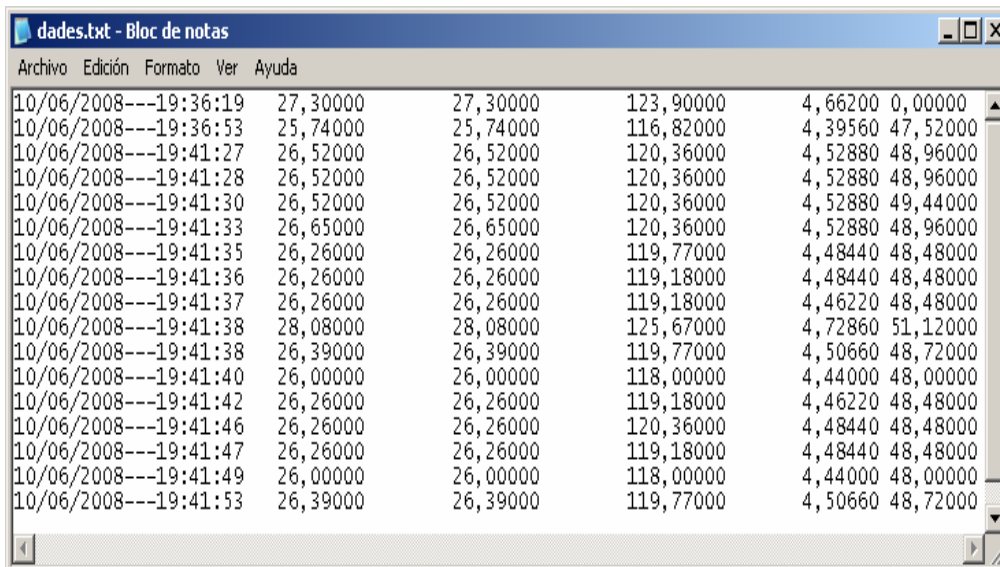
- **Circuit de via lliure:** Es mostren per pantalla les 5 dades que es corresponen amb els cinc equips del circuit de via. Com el circuit està lliure, les cinc tensions estaran dins del marge tolerat. Amb les cinc tensions correctes, el byte d'error estarà a zero. Cinc díodes Led, un per cada dispositiu del circuit de via, indiquen si les tensions estan dins de marge. Si no hi ha error els leds lluiran de color verd.
- **Circuit de via ocupat:** El circuit de via pot estar ocupat per la circulació d'un tren sobre ell, o be per una falsa ocupació.

Si pel circuit de via està passant un tren, no es vol generar cap senyal d'alarma. A l'entorn visual es mostraran les cinc tensions i els cinc

díodes Led associats a aquestes tensions en color verd. El programa del microcontrolador, gestiona la informació tal i com s'explica als apartats 3.2.3.5 i 3.2.3.6 per a que el sistema no doni alarma.

Si pel circuit no està passant cap tren i les tensions estan fora de marge, vol dir que s'està produint una falsa ocupació. En cas de falsa ocupació, l'entorn visual, apagarà el Led de color verd corresponent a la tensió que estigui fora de marges, i encendra un Led de color vermell de majors dimensions. Aquest Led de color vermell amb la paraula ERROR, indicador d'error al sistema, lluirà encès en cas de que qualsevol de les tensions estigui fora de marges. Com aquest error pot ser ocasional, i no sempre hi haurà un tècnic controlant el sistema, en el moment que s'està produint un error, es grava la data, l'hora i les cinc tensions en una taula, que actua com a històric. Així quan el tècnic accedeixi a l'entorn visual, veurà les dades que estan arribant en aquell moment, i una taula amb els errors enregistrats.

Per facilitar l'anàlisi dels errors produïts al circuit de via, els errors que es van produint, a més de mostrar-se per pantalla, es van guardant en un fitxer. Aquest fitxer es pot obrir com a document de text (figura 46), o al estar tabulat, es pot obrir amb programes de full de càlcul, com el programa de Microsoft Excel. Això permet tractar la informació o filtrar-la. Aquest fitxer pot ser guardat en un disc extern o ser enviat per alguna xarxa. La generació d'aquest fitxer també evita que una desconexió del PC provoqui la pèrdua de les dades.



Fecha y hora	Tensión 1	Tensión 2	Tensión 3	Tensión 4	Tensión 5
10/06/2008---19:36:19	27,30000	27,30000	123,90000	4,66200	0,00000
10/06/2008---19:36:53	25,74000	25,74000	116,82000	4,39560	47,52000
10/06/2008---19:41:27	26,52000	26,52000	120,36000	4,52880	48,96000
10/06/2008---19:41:28	26,52000	26,52000	120,36000	4,52880	48,96000
10/06/2008---19:41:30	26,52000	26,52000	120,36000	4,52880	49,44000
10/06/2008---19:41:33	26,65000	26,65000	120,36000	4,52880	48,96000
10/06/2008---19:41:35	26,26000	26,26000	119,77000	4,48440	48,48000
10/06/2008---19:41:36	26,26000	26,26000	119,18000	4,48440	48,48000
10/06/2008---19:41:37	26,26000	26,26000	119,18000	4,46220	48,48000
10/06/2008---19:41:38	28,08000	28,08000	125,67000	4,72860	51,12000
10/06/2008---19:41:38	26,39000	26,39000	119,77000	4,50660	48,72000
10/06/2008---19:41:40	26,00000	26,00000	118,00000	4,44000	48,00000
10/06/2008---19:41:42	26,26000	26,26000	119,18000	4,46220	48,48000
10/06/2008---19:41:46	26,26000	26,26000	120,36000	4,48440	48,48000
10/06/2008---19:41:47	26,26000	26,26000	119,18000	4,48440	48,48000
10/06/2008---19:41:49	26,00000	26,00000	118,00000	4,44000	48,00000
10/06/2008---19:41:53	26,39000	26,39000	119,77000	4,50660	48,72000

Fig 46. Document de text amb el fitxer històric

3.5 Connexió del sistema general

Amb la totalitat del sistema verificat i muntat, es connecten els tres blocs i es verifica el funcionament global del conjunt del sistema.

Amb les entrades del microcontrolador ajustades a 4,1 V es connecta el sistema. Amb un oscil·loscopi es mesuren les dades enviades pel port sèrie del microcontrolador, obtenint el senyal mostrat a la figura 47. Aquest senyal és de nivell TTL. Després d'adaptar-lo al protocol RS-232 amb el xip MAX232, s'obté el senyal de la figura 48.

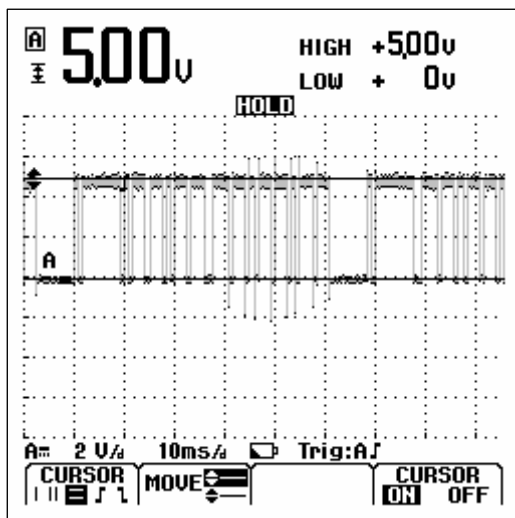


Fig 47. Port sèrie, TTL

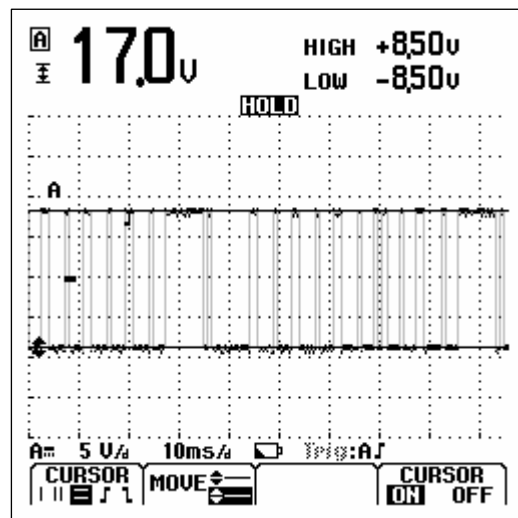


Fig 48. Port sèrie, protocol RS-232

A la figura 48, s'observa com els zeros lògics, han passat a tenir un valor de 9 V, i els uns lògics, un valor de -9 V.

Amb aquestes dades transmetent-se pel port sèrie cap al PC, l'entorn gràfic mostrarà a la seva pantalla la informació de la figura 54.

A la finestra de la trama que s'està rebent es mostra com el primer byte té un valor de FF; aquest és el byte d'inici de trama. Els 5 bytes següents tenen un valor de D2. Aquest valor en hexadecimal es correspon amb 210 en binari.

Considerant que 5 V a l'entrada del PIC es corresponen amb un valor de 255, llavors un valor en binari de 210 equival a 4,1 V. Amb aquesta relació és verifica el correcte funcionament del PIC i la transmissió de dades, des del PIC fins al PC, i que aquestes dades son llegides correctament pel Labview.

El programa creat amb Labview gestiona aquestes dades, recuperant el valor inicial capturat pels circuit condicionadors. A la part superior-dreta de la figura 45, s'observa com per a cada byte que rep, assigna les diferents formules per mostrar el valor inicial.

CAPÍTOL 4. PRESSUPOST DEL PROJECTE

En aquest capítol es detalla el pressupost de tot el projecte, és a dir cost total de planificació i execució del mateix.

Per avaluar els costos necessaris en despeses de material s'ha consultat el catàleg de RS [24].

Com es pot observar a la taula 2, hi figuren els costos en material. A la taula 3, s'han calculat els costos en mà d'obra en anàlisi i desenvolupament.

El cost final del projecte és de 10670.04 €

Taula 2. Costos del material

Quantitat	Concepte	Preu unitari (€)	Preu total (€)
5	AD210	76,45	382,25
1	PIC16F877	5,67	5,67
2	LM324	0,56	1,12
1	MAX232	2,1	2,1
1	Cristall quars	2,13	2,13
4	1N4007	0,09	0,36
2	C (470 uF)	0,07	0,14
2	C (22 pF)	0,1	0,2
2	C (100 nF)	0,07	0,07
4	C (1 uF)	0,07	0,28
4	R (1M Ω)	0,15	0,60
2	R (150 k Ω)	0,15	0,30
6	R (100 k Ω)	0,15	0,90
1	R (82 k Ω)	0,15	0,15
4	R (4.7 k Ω)	0,15	0,30
8	R (10 k Ω)	0,15	1,20
1	connector CV	2,89	2,89
2	connector Bloc 1 a 2	0,67	1,34
1	connector Port serie	0,89	0,89
1	conector +5 V	0,58	0,58
1	connector +15 V	0,58	0,58
1	connector 12 V	0,87	0,87
1	baquelita	5,88	5,88
1	baquelita	9,24	9,24
Total			420,04

Taula 3. Costos de desenvolupament.

Tasca	Hores invertides	Preu hora	Preu total (€)
Disseny I recerca (anàlisi)	350	25 €/hora	8750
Implementació (desenvolupament)	60	25 €/hora	1500
Total			10250

CONCLUSIONS

El sistema dissenyat i desenvolupat compost per cinc circuits detectors de les tensions als circuits de via, un microcontrolador encarregat del tractament de les tensions i una aplicació d'usuari on visualitzar la informació, compleix l'objectiu de dissenyar una eina per fer més eficient el manteniment dels circuits de via de la xarxa de Metro de Barcelona.

El sistema dissenyat permet:

1. En el cas de les falses ocupacions ocasionals, un cop connectat el sistema al circuit de via, detectar l'element causant de l'avaría a la primera incidència que es torni a produir.
2. Fer un seguiment remot des del taller central del funcionament i evolució d'un circuit de via, sense necessitat de desplaçar-se a l'enclavament. Els tècnics podran saber des del taller el punt on es produeix l'avaría, a l'enclavament o la via, i es desplaçaran directament.

Aquestes prestacions suposen:

1. Reducció del temps de resolució de les avaries. De manera estimada el temps de resolució de les avaries per falses ocupacions pot arribar a ser reduït en un 40%, sent major en el cas de les ocasionals que en les permanents.
2. Reducció dels costos lligats a desplaçaments dels tècnics. El nombre de desplaçaments es pot reduir en un 50%.
3. Reducció de les situacions de risc pels treballadors, per la reducció del nombre de vegades que es baixarà a via.

Tenint en compte el pressupost calculat pel disseny i desenvolupament del sistema, considero que la seva rendibilitat és bona ja que en menys d'un any està amortitzat.

Bibliografia i referències consultades

- [1] Transports Metropolitans de Barcelona. www.tmb.net
- [2] Transports Metropolitans de Barcelona. <https://intranet.tmb.net>. Juliol 2008
- [3] www.transportation.bombardier.com. Pàgina oficial de Bombardier Transportation. Juliol 2008.
- [4] Bombardier Transportation. 2004. Manual de mantenimiento Ebilock 950.
- [5] Bombardier Transportation. 2004. Manual de mantenimiento circuitos de via TI-21M.
- [6] Transports Metropolitans de Barcelona. 1993. Manual de senyalització ferroviària.
- [7] Señales y sistemas de tiempo discreto. Eduard Bertran Albertí. Edicions UPC. 2003.
- [8] Circuitos y sistemas lineales. Curso de laboratorio. Eduard Bertran Albertí i Gabriel Montoro López. Edicions UPC. 2000.
- [9] Pàgina web de Microchip: <http://www.microchip.com>
- [10] ww1.microchip.com/downloads/en/DeviceDoc/51281F.pdf. Tutorial MPLAB IDE v.6.xx. Quick start guide.
- [11] Pàgina del fabricant HI-TECH. <http://www.htsoft.com>. HI-TIDE v3.13. Juny 2008.
- [12] Labcenter Electronics. www.labcenter.co.uk. Juliol 2008.
- [13] www.freepcb.com. Pàgina del programari FreePCB.
- [14] LabVIEW 7.1. Programación Gráfica para el Control de Instrumentación. Antoni Mánuel Lázaro i Joaquín del Ríó Fernández. Ed. THOMSON.
- [15] Pàgina de National Instruments. www.ni.com.
- [16] www.datasheetcatalog.org/datasheet/analogdevices/713828300ad210.pdf. Dataheet del xip AD210JN.
- [17] Analog Devices. www.analog.com.

- [18] www.national.com/mpf/LM/LM324.html. Datsheet LM324. Juny 2008.
- [19] ww1.microchip.com/downloads/en/DeviceDoc/30292c.pdf. Datasheet del PIC16F877. Juny 2008.
- [20] Introducción a la programación en C. Marco A. Peña Basurto y José M. Cela Espín. Edicions UPC.
- [21] Microcontroladores PIC. La solución en un CHIP. Ed.Paraninfo. E. Martin Cuenca, J.M. Angulo Usategui i I. Angulo Martínez.
- [22] Texas Instruments.www.ti.com
- [23] www.atmicroprog.com/download/ci/max232.pdf. Datasheet MAX232 de Texas Instruments. Juny 2008.
- [24] RS, Amidata, S.A . www.rsonline.es.
- [25] Circuitos y dispositivos electrónicos. Lluís Prat Viñas. Edicions UPC.
- [26] Circuits elèctrics. Oriol Boix Aragonès i Joan Rull Duran. Edicions UPC 1998.
- [27] FreePCB User Guide. Version 1.4. 2007. Allan Wright.

ANNEX I. Càlculs i mesures dels detectors

A l'annex I, es detallen tots els càlculs necessaris pel disseny del 5 detectors [25]. En aquest capítol, també hi figuren els resultats obtinguts a la sortida d'aquests circuits, tant a la simulació com amb el muntatge real.

I.1. Càlculs i mesures del detector de les Fonts d'alimentació

Càlculs del disseny del circuit

En aquest apartat es detallen els càlculs necessaris pel disseny del circuit de la figura 49.

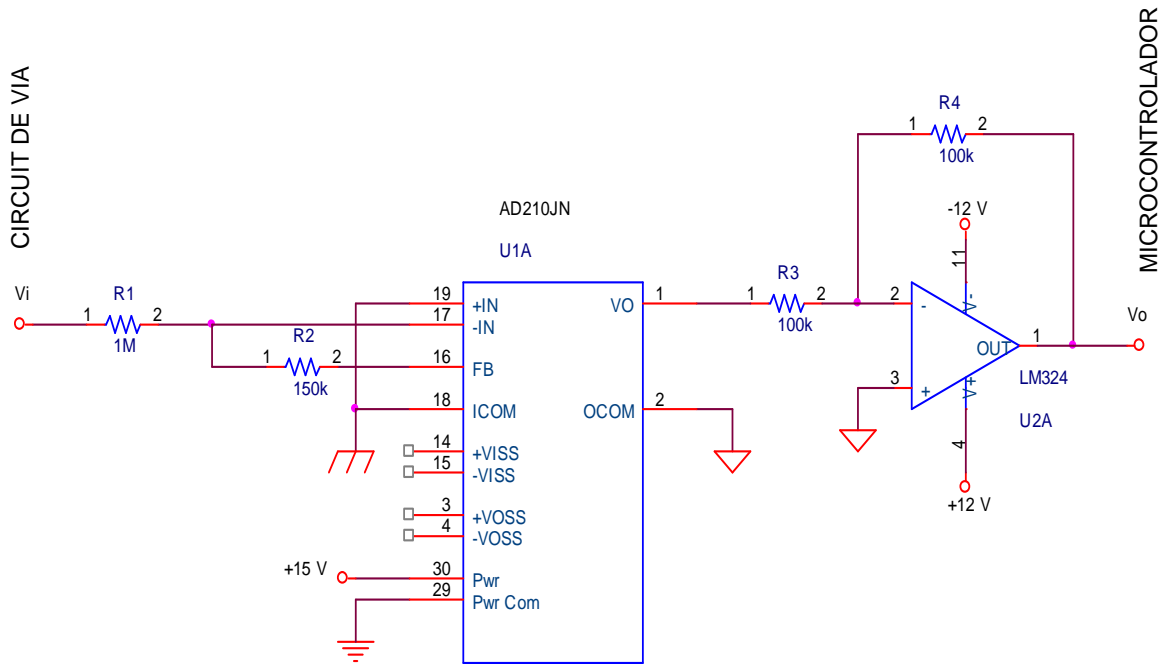


Fig 49. Esquema del detector de les fonts d'alimentació

Es desitja que per a una entrada de 30 V, la sortida sigui -5 V. El guany a la sortida del xip AD210, serà G_{V1} :

$$G_{V1} = \frac{V_o}{V_i} = \frac{-5}{30} = -0.166 \quad (4.1)$$

S'assigna un valor de 1 M Ω a R_1 .

$$R_2 = -G_{V1} \cdot R_1 = -0.166 \cdot 1 \cdot 10^6 \Omega = 166.6 \text{ k}\Omega \quad (4.2)$$

Per a R_2 es tria el valor comercial més aproximat, que es 150 k Ω . Amb aquesta variació de R_2 es calcula novament el guany.

$$G_{V_1} = \frac{-R_2}{R_1} = \frac{-150 \cdot 10^3 \Omega}{1 \cdot 10^6 \Omega} = -0.15 \quad (4.3)$$

El guany a la sortida del LM324 serà G_{V_2} .

$$G_{V_2} = \frac{V_o}{V_i} = \frac{-R_4}{R_3} \quad (4.4)$$

Com es vol un sistema que inverteixi el senyal, per a una entrada de -5 V, la sortida ha d'ésser 5 V.

$$G_{V_2} = \frac{V_o}{V_i} = \frac{5 \text{ V}}{-5 \text{ V}} = -1 \quad (4.5)$$

La impedància d'entrada del circuit serà del mateix valor que R_3 . Com interessa un valor elevat, es fixa 100 k Ω . Amb el guany calculat i el valor de R_3 fixat, es calcula R_4 .

$$G_{V_2} = \frac{-R_4}{R_3} \Rightarrow R_4 = -G_{V_2} \cdot R_3 = -1 \cdot 10^5 \Omega = 100 \text{ k}\Omega \quad (4.6)$$

S'han triat resistències de $\frac{1}{4}$ W , ja que el corrent que circula pel circuit és de valor molt reduït (valor màxim 50 mA, segons fabricant) a causa de les altes impedàncies d'entrada dels operacionals.

El circuit ha estat primer simulat, i un cop obtinguts uns resultats satisfactoris s'ha muntat en una placa per verificar aquestes dades de manera pràctica.

Mesures experimentals

Dissenyant el circuit amb el programari Pspice s'han obtingut uns valors de tensions a la sortida del circuit, amb diferents valors de tensió d'entrada. Un cop muntat el circuit imprès, s'ha variat la tensió d'entrada per tal de verificar que el circuit ofereix uns resultats similars als càlculs teòrics. A la taula 4 hi figuren les dades obtingudes, teòriques i reals.

Taula 4. Taula resum de la relació V_i - V_o de la Font d'alimentació de Tx

Relació V_i/V_o de la Font d'alimentació de Tx					
V_i (V)	V_o teòric (V)	V_o real (V)	Guany teòric	Guany real	Error (%)
5,0	0,75	0,74	0,150	0,149	0,6
10,0	1,50	1,54	0,150	0,149	0,6
15,0	2,25	2,33	0,150	0,149	0,6
20,0	3,00	3,10	0,150	0,149	0,6
25,0	3,75	3,88	0,150	0,149	0,6
30,0	4,50	4,67	0,150	0,149	0,6

$$\varepsilon_r (\%) = \left| \frac{G_{teòric} - G_{real}}{G_{teòric}} \right| \% \quad (4.7)$$

Amb les dades de la taula 2, es genera un gràfic per tal de veure la linealitat del sistema i comparar els resultats teòrics i els reals. El gràfic es pot veure a la figura 50.

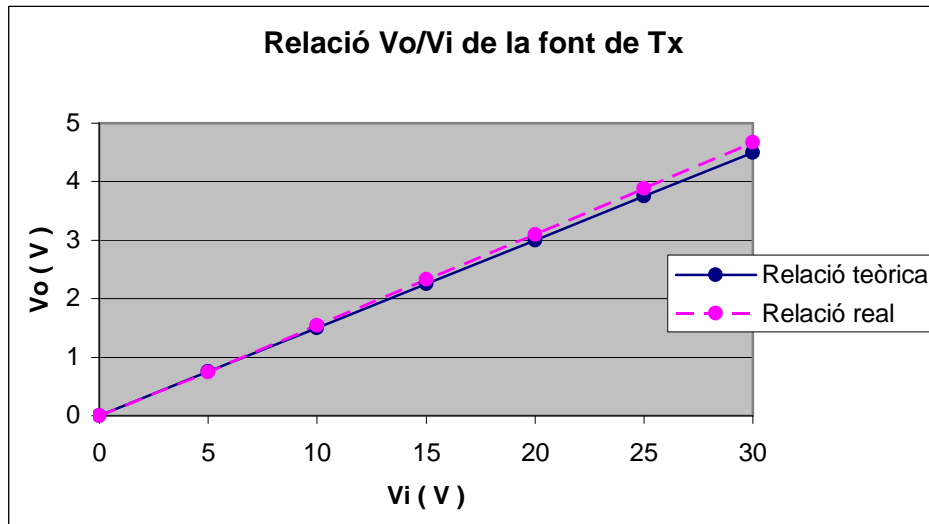


Fig 50. Gràfic de la relació Vo/Vi de la font d'alimentació de Tx

Comparant els resultats obtinguts amb el disseny teòric, i amb la placa impresa, s'obté l'error relatiu entre les mesures, aquest es de 0,6%.

Com al bloc de la representació visual s'ha de recuperar el valor de la tensió d'entrada, es necessari conèixer la pendent de la recta.

Amb les dades corresponents als càlculs reals, s'extreu la relació entre l'entrada i la sortida.

$$V_o = 6.67 V_i \quad (4.8)$$

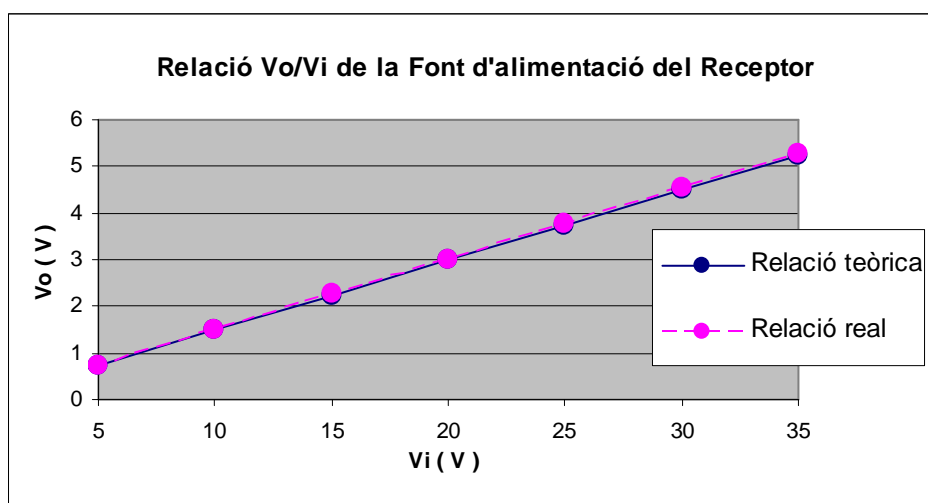
Amb el guany calculat a la taula 2 es condiona el valor proporcionat per la font d'alimentació a l'entrada del microcontrolador, que rep aquesta tensió per tal d'analitzar-la. La tensió que li arriba al microcontrolador ha d'ésser d'un valor màxim de 5 V. Això es produirà quan la font d'alimentació proporcionï una sortida de 33,3 V.

A continuació es mostra les dades obtingudes amb el circuit de la font d'alimentació del receptor.

Taula 5. Resum de la relació V_i - V_o de la font d'alimentació de Rx

Relació V_o/V_i de la Font d'alimentació del Receptor					
V_i (V)	V_o teòric	V_o real (V)	Guany teòric	Guany real	Error (%)
5,0	0,75	0,75	0,150	0,150	0,0
10,0	1,50	1,51	0,150	0,151	0,6
15,0	2,25	2,26	0,150	0,151	0,6
20,0	3,00	3,02	0,150	0,151	0,6
25,0	3,75	3,78	0,150	0,151	0,6
30,0	4,50	4,54	0,150	0,151	0,6
35,0	5,25	5,29	0,150	0,151	0,6

Els resultats obtinguts amb la font d'alimentació del receptor, son similars a els obtinguts amb la font del transmissor. L'error que es produeix entre guany calculat teòricament i el real es de 0,6%.

**Fig 51.** Gràfic de la relació V_o/V_i de la font d'alimentació de Rx

I.2. Càlculs i mesures del detector del Transmissor

En aquest apartat es detallen tots els càlculs necessaris per dissenyar el circuit detector de transmissor, així com els resultats experimentals que s'han obtingut.

Càlculs del disseny del circuit

En aquest apartat es detallen els càlculs necessaris pel disseny del circuit de la figura 52.

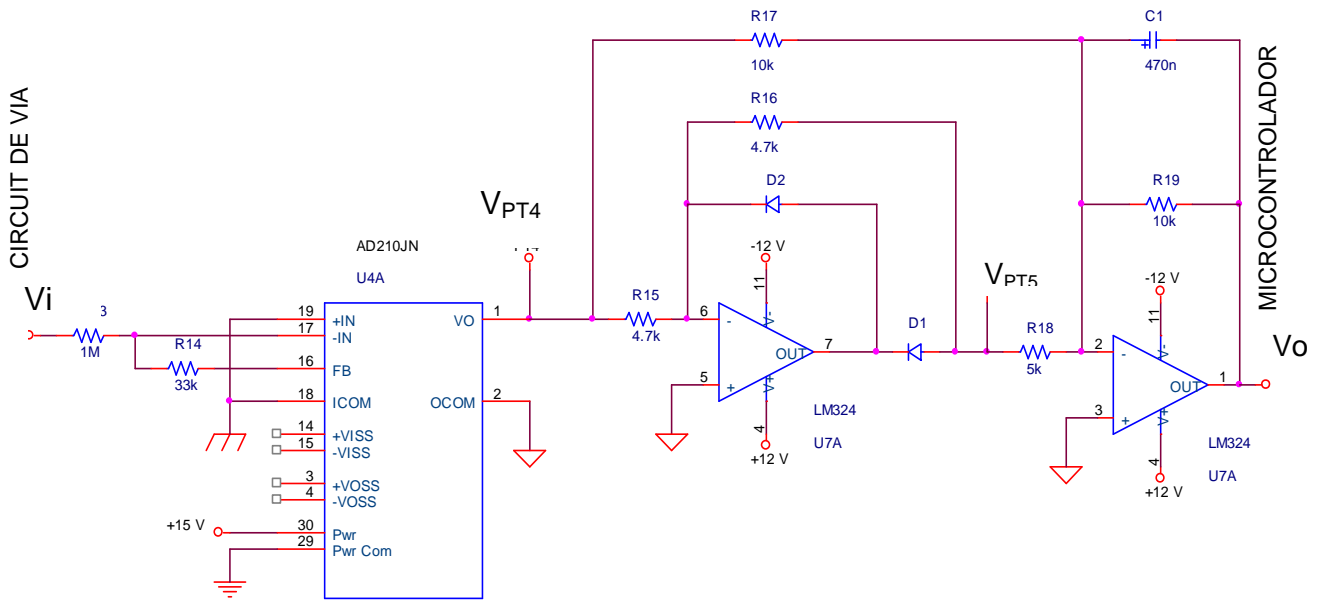


Fig 52. Esquema del detector del transmissor

Per a una entrada de 150 V eficaços, la sortida ha de esser de -5 V eficaços. El guany a la sortida del xip AD210JN, serà G_{V_1}

$$G_{V_1} = \frac{V_o}{V_i} = \frac{-5 \text{ V}}{150 \text{ V}} = -0.033 \quad (4.9)$$

La impedància d'entrada del circuit serà del mateix valor que R_{13} , com interessa un valor elevat, es tria un valor de 1 M Ω per a R_{13} , amb el valor calculat del guany i el fixat a R_{13} , es calcula R_{14} .

$$G_{V_1} = \frac{-R_{14}}{R_{13}} \quad (4.10)$$

$$R_{14} = -G_{V_1} \cdot R_{13} = -0.033 \cdot 10^6 \Omega = 33.3 \text{ k}\Omega$$

El valor normalitzat mes aproximat es 33 k Ω , amb aquest valor es calcula novament el guany.

$$G_{V_1} = \frac{-R_{14}}{R_{13}} = \frac{-33 \cdot 10^3 \Omega}{10^6 \Omega} = -0.033 \quad (4.11)$$

Amb el primer operacional, treballant com a rectificador de mitja ona, es vol eliminar a PT5 els períodes negatius de l'entrada. Els períodes positius, han d'estar a PT5 desfasats 180 $^\circ$ i amb el mateix nivell de tensió.

Es dissenya perquè treballi com un amplificador inversor amb guany (-1) als períodes positius, quan D_1 es polaritzat directament.

El guany del primer operacional es G_{V_1} .

$$G_{V_1} = \frac{-R_{21}}{R_{20}} = -1 \quad (4.12)$$

El corrent invers del diode no és zero, però és d'un valor molt reduït (segons la temperatura, pot assolir un valor màxim de 10 uA). A més, els corrents de polarització d'entrada de l'operacional poder ser significatius. La suma d'aquests corrents passa a través de R_{20} quan el diode està polaritzat inversament. Si es fixa un valor petit de R_{20} la seva tensió serà petita. Així es fixa R_{20} a 4.7 k Ω .

$$G_V = \frac{-R_{21}}{R_{20}} \quad (4.13)$$

$$R_{21} = -G_{V_1} \cdot R_{20} = -(-1) \cdot R_{20} = 4.7 \text{ k}\Omega$$

El circuit sumador tindrà a la seva sortida el senyal d'entrada PT4 rectificada en ona completa, mantenint el nivell de tensió. La sortida del sumador és la suma de ambdues tensions.

$$v_o = -\frac{R_{24}}{R_{22}} v_{PT4} - \frac{2 R_{24}}{R_{22}} v_{PT5} \quad (4.14)$$

El guany per a PT4 es de (-1) i per a PT5 de (-2).

Per calcular R_{22} es fixa R_{24} a 10 k Ω .

$$v_o = -\frac{R_{24}}{R_{22}} v_{PT4} \quad (4.15)$$

$$G_V = \frac{v_o}{v_{PT4}} = -\frac{R_{24}}{R_{22}} = -1 \quad (4.16)$$

$$R_{22} = -\frac{R_{24}}{G_V} = \frac{-10 \text{ k}\Omega}{-1} = 10 \text{ k}\Omega \quad (4.17)$$

R_{23} serà:

$$R_{23} = \frac{R_{22}}{2} = 5 \text{ k}\Omega \quad (4.18)$$

S'han triat resistències de $\frac{1}{4}$ W , ja que el corrent que circula pel circuit és de valor molt reduït (valor màxim 50 mA, segons el fabricant) a causa de les altes impedàncies d'entrada dels operacionals.

Resultats experimentals

Taula 6 . Resum de la relació Vi-Vo del Transmissor

Relació Vo/Vi del transmissor					
Vi (V)	Vo teòric (V)	Vo real (V)	Guany teòric	Guany real	Error (%)
10	0,33	0,34	0,033	0,034	3,0
20	0,66	0,63	0,033	0,032	3,0
30	0,99	0,93	0,033	0,031	6,0
40	1,32	1,24	0,033	0,031	6,0
50	1,65	1,55	0,033	0,031	6,0
60	1,98	1,86	0,033	0,031	6,0
70	2,31	2,17	0,033	0,031	6,0

Els resultats reals s'han obtingut per una tensió d'entrada de fins a 70 V, la tensió d'entrada pot arribar fins a 120 V, per realitzar les proves al laboratori no es disposava de cap font que arribes fins a aquests valors. Els càlculs teòrics mantenen la linealitat fins a 120 V de tensió d'entrada.

Amb el càlcul de l'error produït entre els resultats teòrics i els reals, observem que s'està produint un error del 6% per a tots els possibles valors a l'entrada del circuit. Aquest percentatge no es gaire elevat, si es considera la magnitud de les tensions d'entrada.

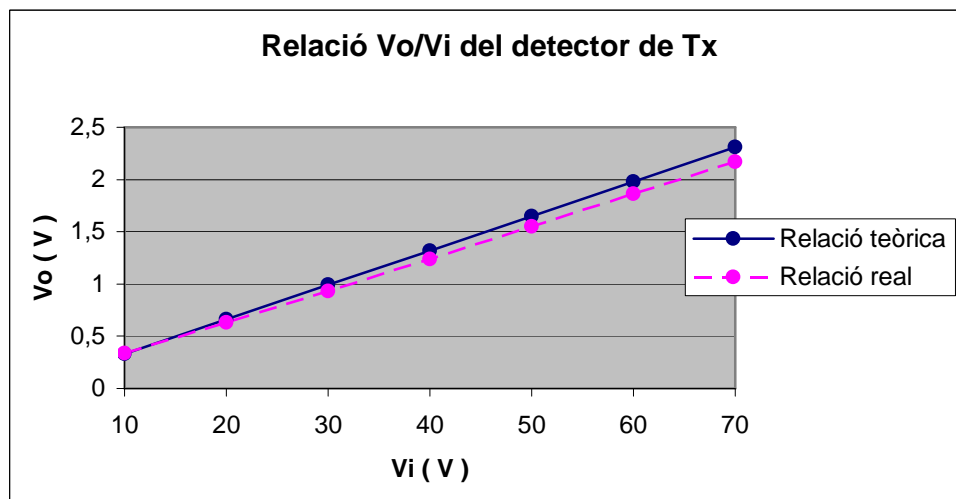


Fig 53. Gràfic de la relació Vi-Vo del Transmissor

A la gràfica, s'observa com les mesures reals, tot i no ser com els càlculs teòrics, si que mantenen la linealitat.

Amb les dades corresponents als càlculs reals, s'extreu la relació entre l'entrada i la sortida.

$$V_o = 33.3 V_i$$

(4.19)

I.3. Mesures del detector del Receptor

Resultats obtinguts

Observem com tot i ser un seguidor de tensió el guany no es 1, es 0.92, per tant la sortida no es exactament el valor de l'entrada, es una mica inferior.

Taula 7. Resum relació V_o/V_i del Receptor

Relació V_o/V_i del Receptor					
V_i (V)	V_o teòrica (V)	V_o real (V)	Guany teòric	Guany real	Error (%)
1,0	1,00	0,92	1,0	0,92	8,0
2,0	2,00	1,85	1,0	0,92	8,0
3,0	3,00	2,76	1,0	0,92	8,0
4,0	4,00	3,67	1,0	0,92	8,0
5,0	5,00	4,60	1,0	0,92	8,0

Les dades obtingudes amb el muntatge real del circuit varien respecte als càlculs teòrics, al marge habitual de tensions d'entrada de l'equip Receptor, entre 1 i 4 V, l'error que es produeix entre el guany teòric i el real arriba 8,0%.

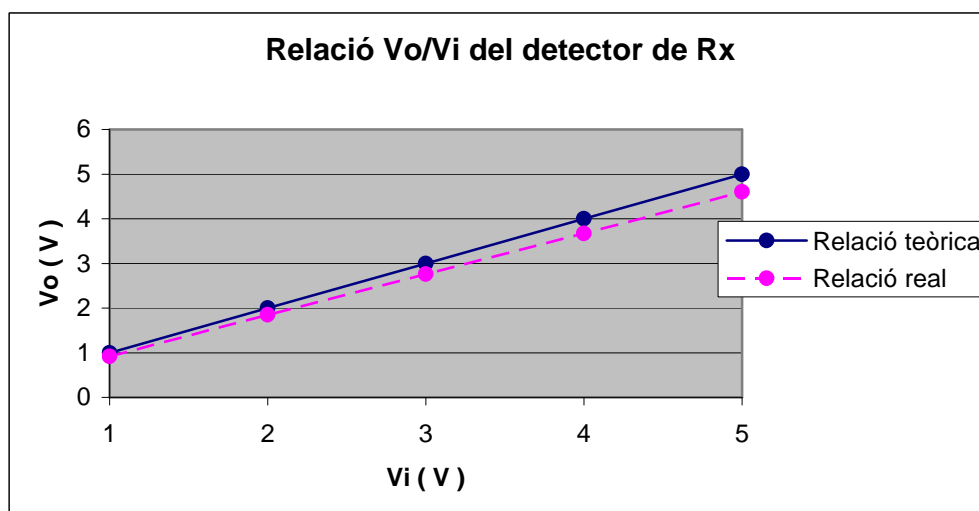


Fig 54. Gràfica relació V_o/V_i del Receptor

Funcionament del rectificador

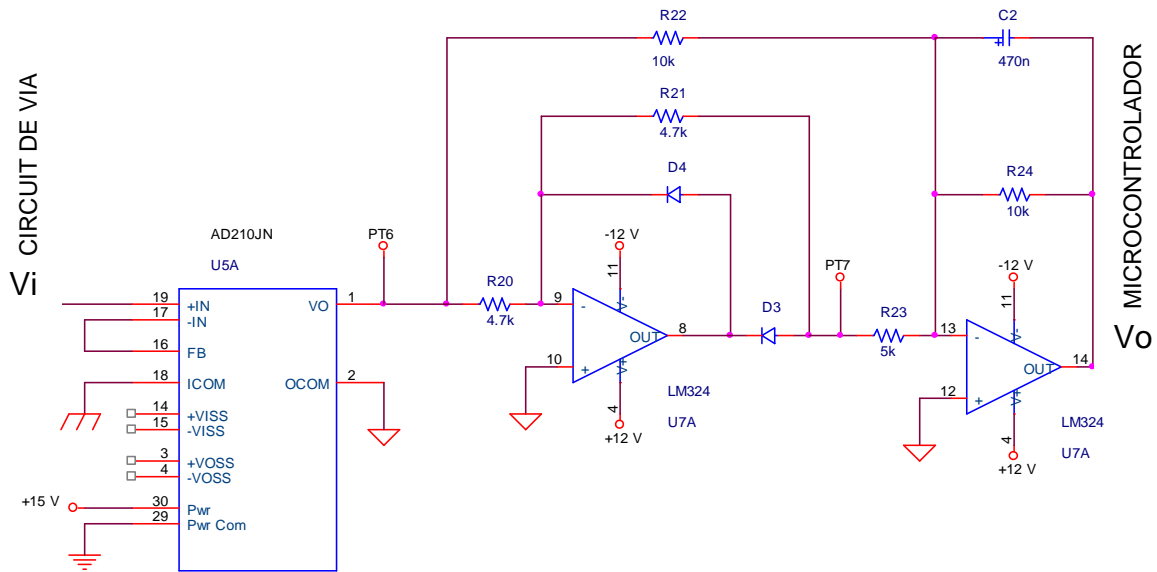


Fig 55. Esquema del detector del receptor

A l'entrada del circuit (V_i) hi ha un senyal altern, que pot variar de 0 a 5 V, en aquesta simulació es connecta una tensió de 5 V de pic.

Com la tensió normalment es controlada mitjançant un voltímetre, i aquests equips mostren el valor eficaç de la tensió, per fer la simulació, considerem el valor eficaç que li correspon a 5 V de pic, 3,53 V de valor eficaç [26].

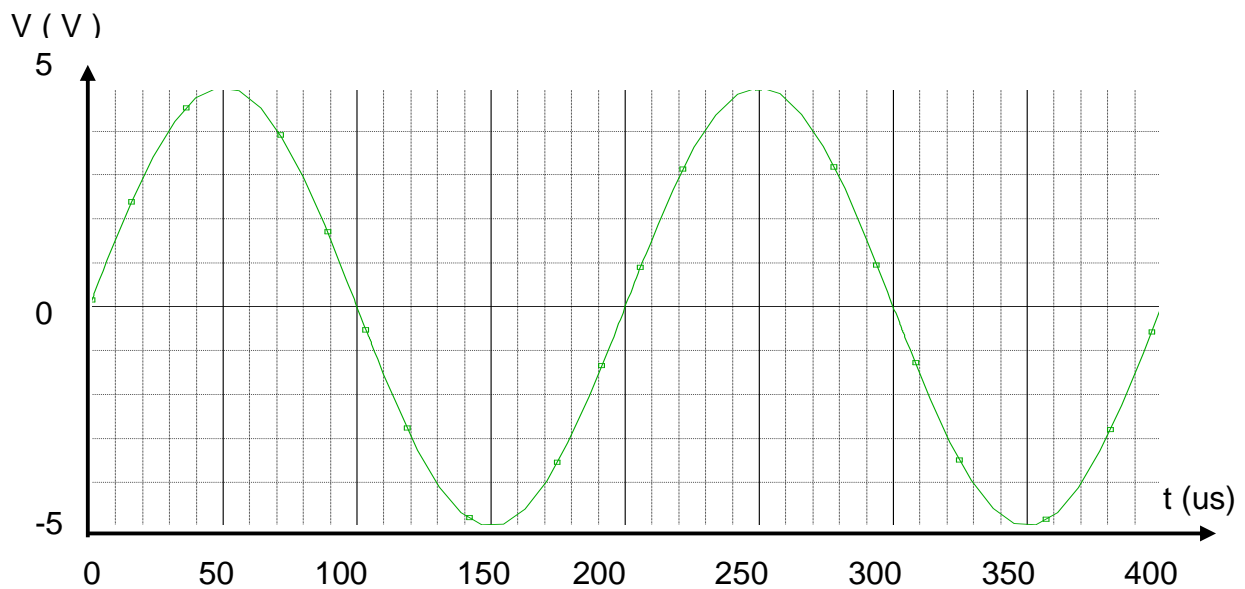


Fig 56. Tensió d'entrada del Receptor

La gràfica de la figura 57, mostra la resposta del rectificador, a l' instant en que el detector passa a tenir tensió a la seva entrada. Com la sortida es un senyal continu, calculem el senyal d'entrada en valor medi, 3,53 V eficaços, són 3,18 V de valor medi.

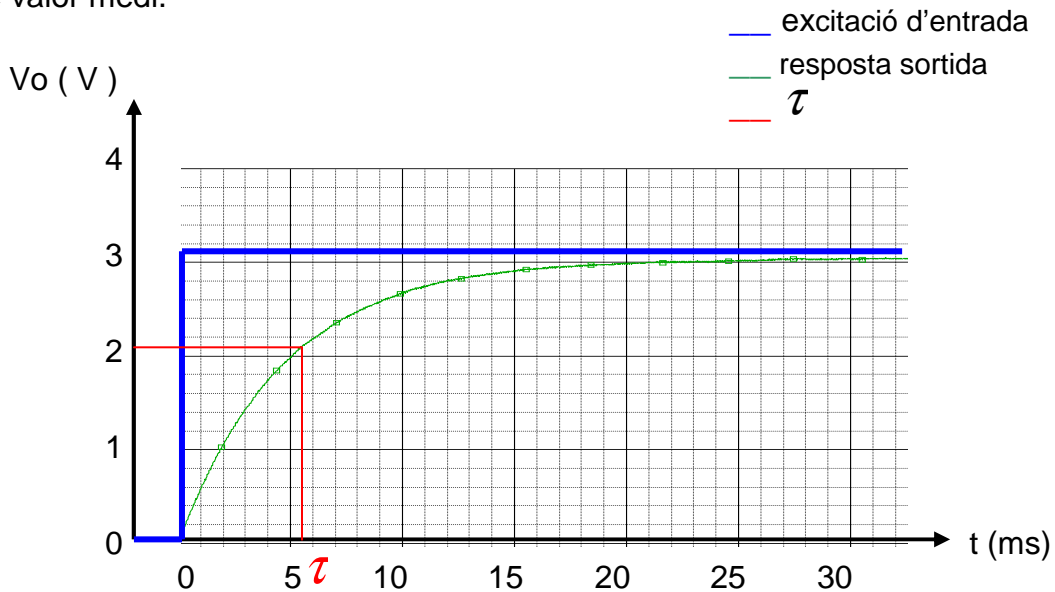


Fig 57. Gràfica de tensió de sortida del receptor

La forma exponencial de la resposta del circuit, es degut a que es tracta d'un sistema de primer ordre. Tal com s'observa a la gràfica, el senyal assoleix el 63,2% (2,0 V) del nivell màxim de la sortida als 5,5 ms, valor corresponent a la constant de temps, τ . El 95 % del nivell màxim (3,02 V) arribarà als 30 ms.

I.4. Càlculs i mesures del detector del Relé

Càlculs del disseny del circuit

En aquest apartat es detallen els càlculs necessaris pel disseny del circuit de la figura 58.

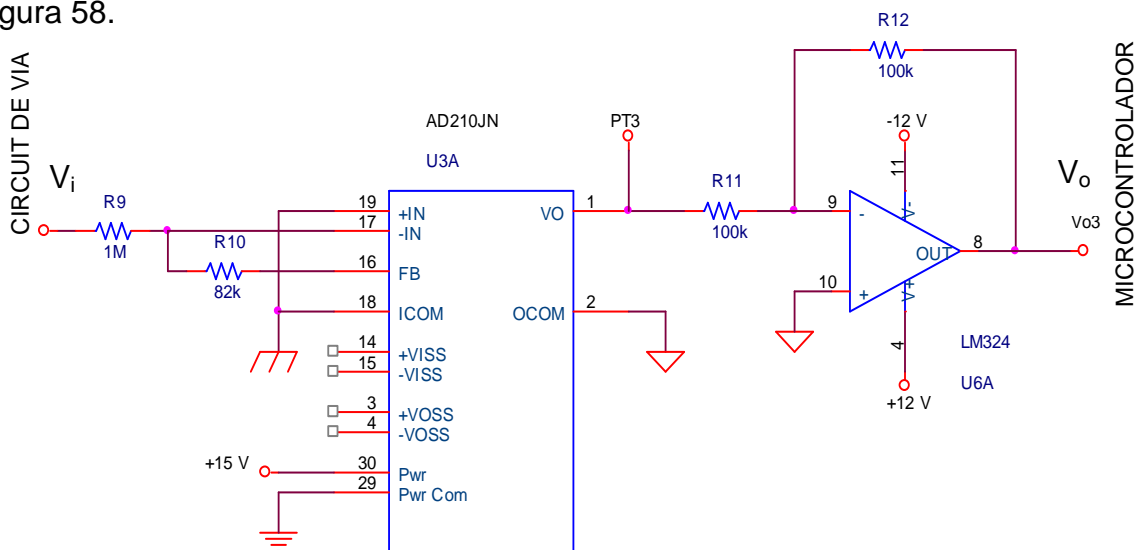


Fig 58. Esquema del detector del relé

Es desitja que per a una entrada de 60 V, la sortida sigui -5 V. El guany a la sortida del xip AD210JN, serà G_{v_1} :

$$G_{v_1} = \frac{V_o}{V_i} = \frac{-5 \text{ V}}{60 \text{ V}} = -0.083 \quad (4.20)$$

La impedància d'entrada del circuit serà igual al valor de R_9 , com interessa tenir un valor elevat, es tria 1 M Ω , amb el guany calculat i el valor de R_9 fixat, es calcula R_{10} .

$$G_{v_1} = \frac{-R_{10}}{R_9} \Rightarrow R_{10} = -G_{v_1} \cdot R_9 = -0.083 \cdot 10^6 \text{ V} = 83.3 \text{ k}\Omega \quad (4.21)$$

Per a R_{10} es tria el valor comercial mes aproximat, que es 82 k Ω , amb aquesta variació de R_{10} es calcula novament el guany.

$$G_{v_1} = \frac{-R_{10}}{R_9} = \frac{-82 \text{ k}\Omega}{1 \text{ M}\Omega} = -0.082 \quad (4.22)$$

s'afegeix un amplificador operacional treballant com a inversor, amb un guany de -1. G_{v_2} es el guany a la sortida del LM324. Es vol un sistema que inverteixi el senyal, per a una entrada de -5 V, la sortida ha de esser 5 V.

$$G_{v_2} = \frac{V_o}{V_i} = \frac{5 \text{ V}}{-5 \text{ V}} = -1 \quad (4.23)$$

Es fixa el valor R_{11} a 100K Ω , i es calcula R_{12} .

$$G_{v_2} = \frac{-R_{12}}{R_{11}} \Rightarrow R_{12} = -G_{v_2} \cdot R_{11} = -1 \cdot 10^5 \text{ k}\Omega = 100 \text{ k}\Omega \quad (4.24)$$

Resultats experimentals

Taula 8. Taula resum de la relació Vi-Vo del Relé

Relació Vo/Vi del Relé					
Vi (V)	Vo teórica (V)	Vo real (V)	relación teórica (Gv)	relación real (Gv)	Error (%)
10,0	0,82	0,81	0,082	0,081	1,2
20,0	1,64	1,63	0,082	0,081	1,2
30,0	2,46	2,45	0,082	0,081	1,2
40,0	3,28	3,26	0,082	0,081	1,2
50,0	4,10	4,08	0,082	0,081	1,2
58,0	4,76	4,75	0,082	0,081	1,2

Com es pot observa tant a la taula de resultats, com a la gràfica de la figura 59, els resultats obtinguts amb el muntatge real, s'aproximen molt als càlculs teòrics. L'error produït entre les mesures reals i teòriques es de 1,2%, a mes aquest error es mante lineal.

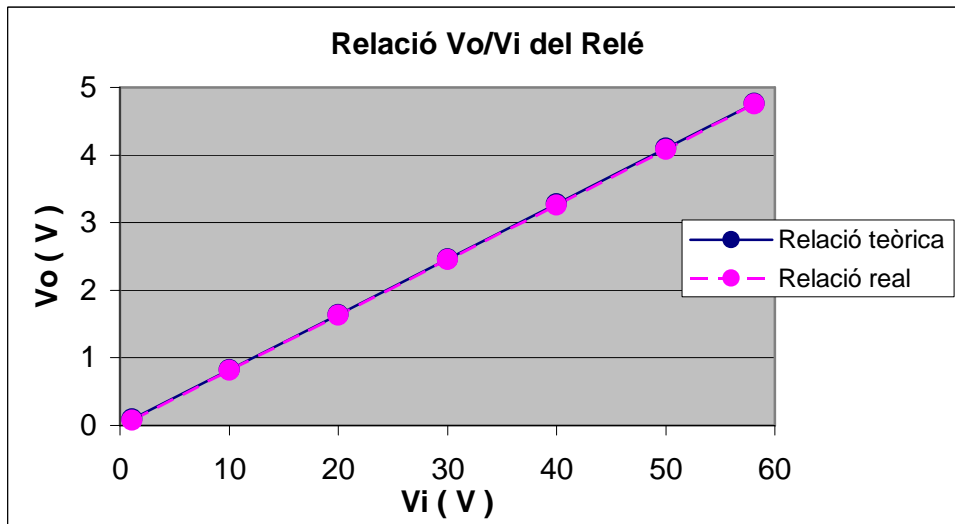


Fig 59. Gràfic de la Relació Vo/Vi del Relé

ANNEX II: Circuits impresos

En aquest annex hi figuren els esquemes creats amb el programa FreePCB per tal de poder implementar el projecte [27]. També hi figuren la imatge de les plaques creades, amb els components del disseny.

II.1 Layout i placa del microcontrolador

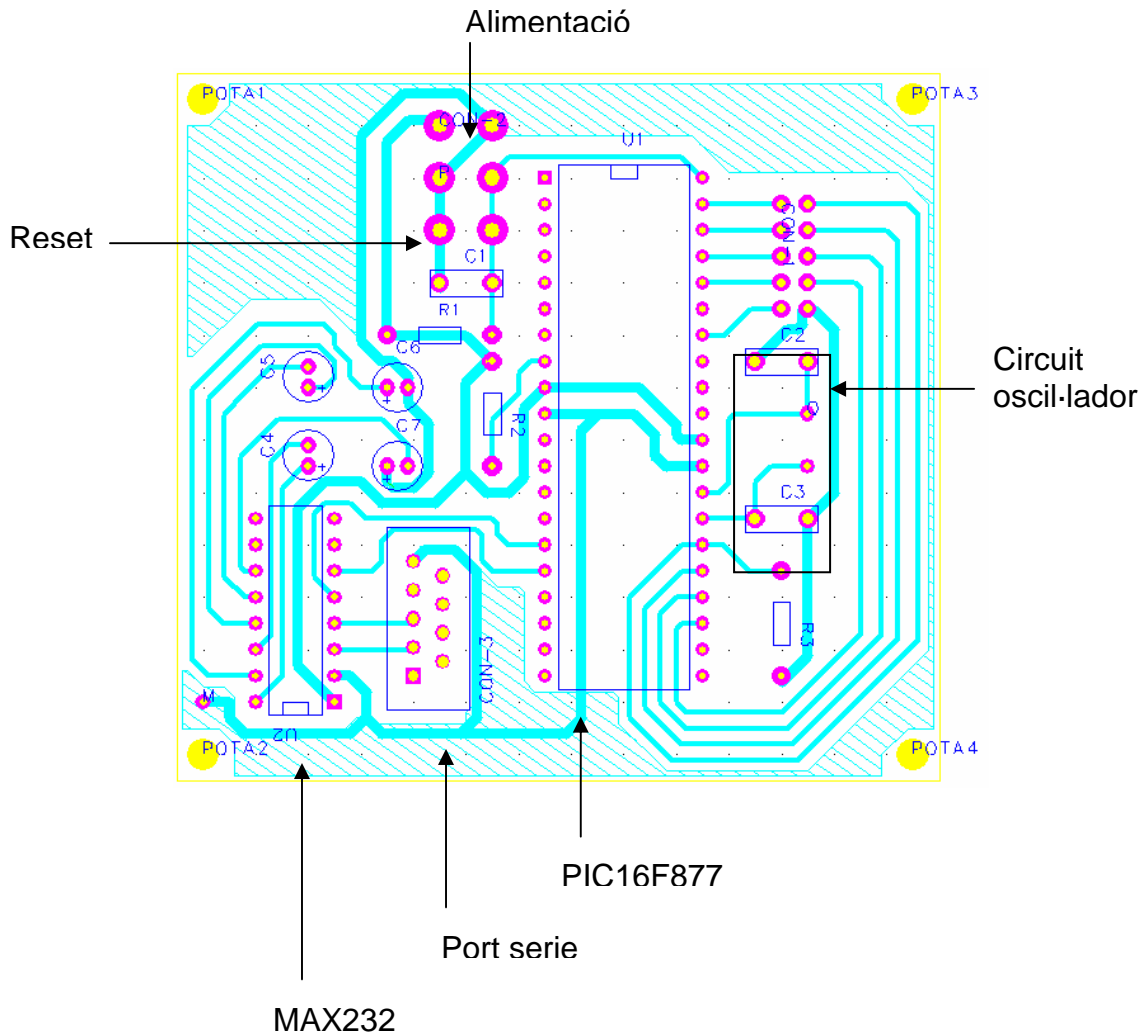


Fig 60. Esquema del circuit del microcontrolador

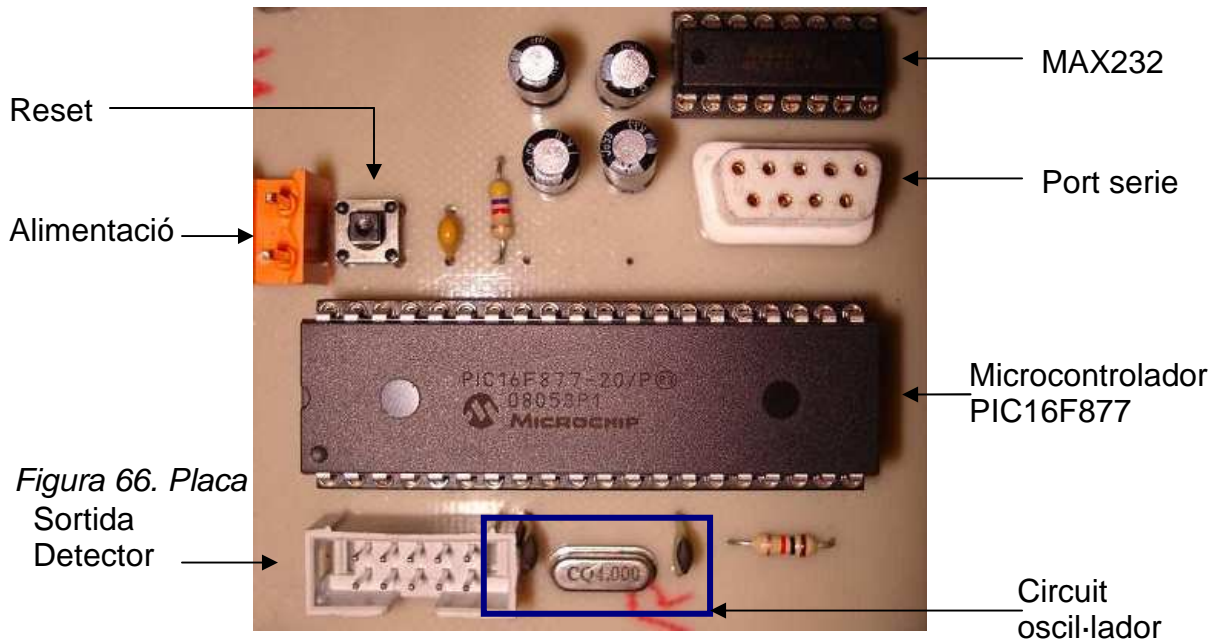


Fig 61. Placa del microcontrolador

II.2 Layout i placa dels Detectors

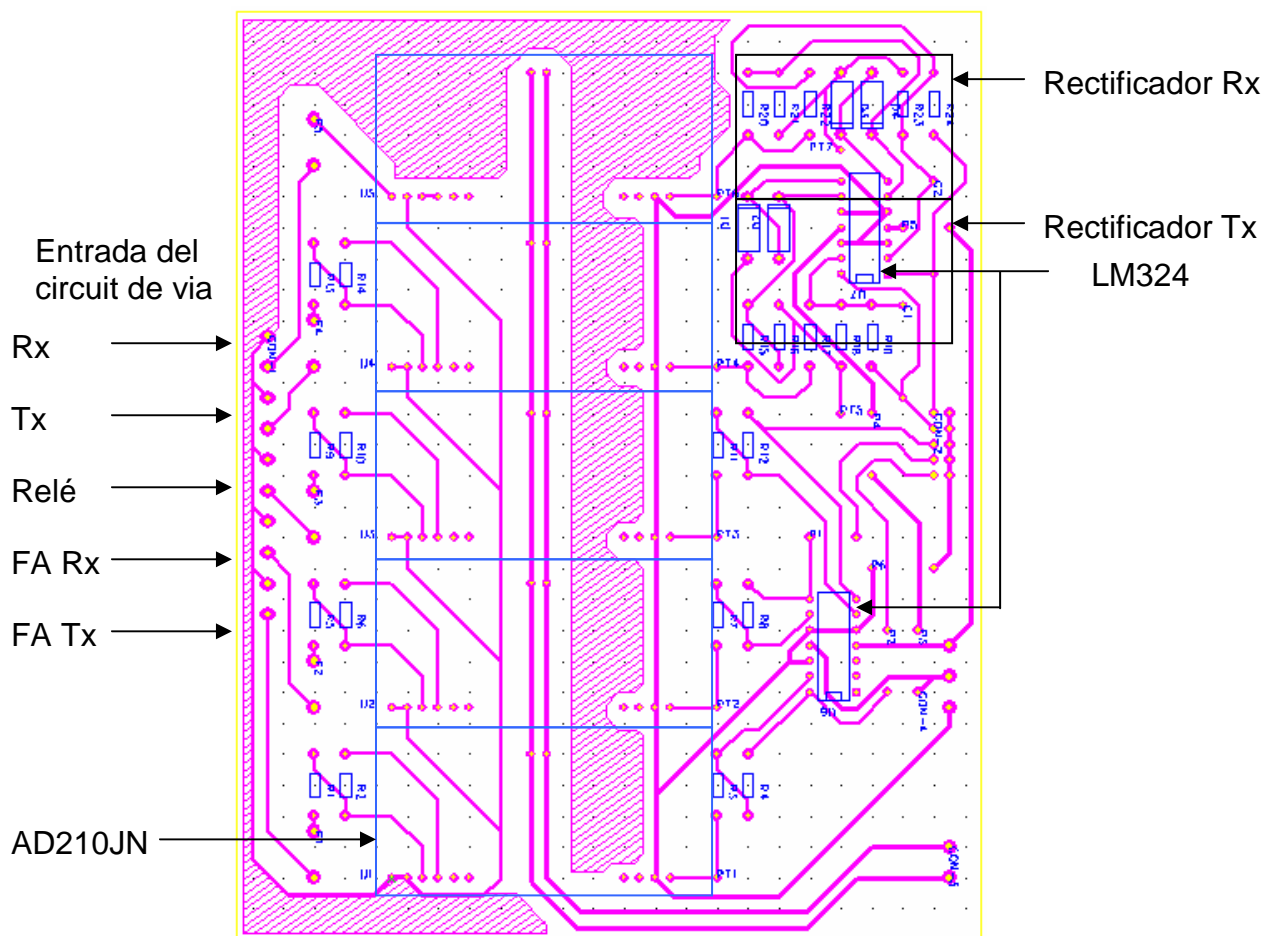


Fig 62. Esquema del circuit captador i condicionador

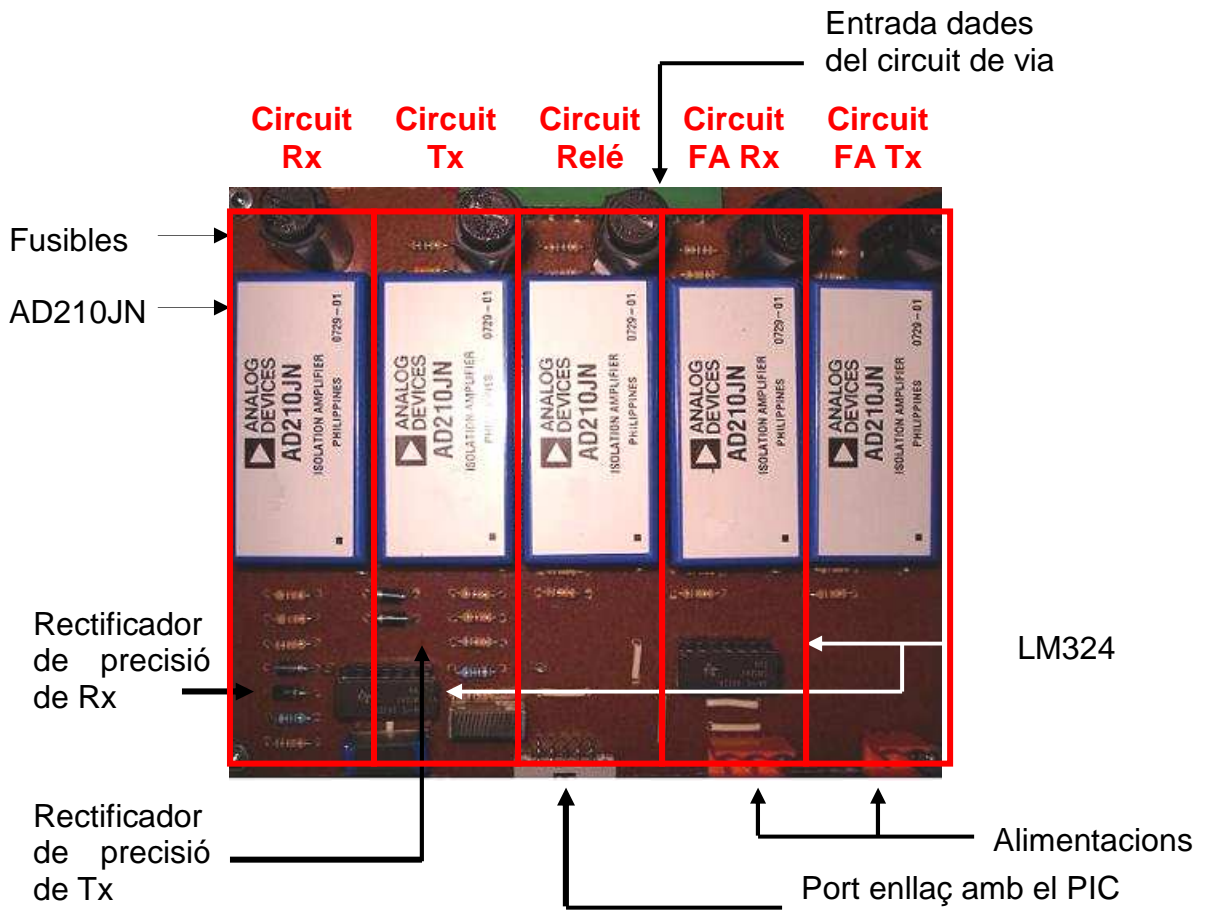


Fig 63. Placa dels detectors

ANNEX III: Programació del PIC16F877

L'annex I l'integren el codi realitzat al microcontrolador PIC16F877, i informació extreta del datasheet del component.

III.1 Datasheet PIC16F977

Taula 9. Relació de pins del PIC16F877

Pin Name	DIP Pin#	PLCC Pin#	QFP Pin#	I/O/P Type	Buffer Type	Description
OSC1/CLKIN	13	14	30	I	ST/CMOS ⁽⁴⁾	Oscillator crystal input/external clock source input.
OSC2/CLKOUT	14	15	31	O	—	Oscillator crystal output. Connects to crystal or resonator in crystal oscillator mode. In RC mode, OSC2 pin outputs CLKOUT which has 1/4 the frequency of OSC1, and denotes the instruction cycle rate.
MCLR/Vpp	1	2	18	I/P	ST	Master Clear (Reset) input or programming voltage input. This pin is an active low RESET to the device.
RA0/AN0	2	3	19	I/O	TTL	PORTA is a bi-directional I/O port. RA0 can also be analog input0. RA1 can also be analog input1. RA2 can also be analog input2 or negative analog reference voltage. RA3 can also be analog input3 or positive analog reference voltage. RA4 can also be the clock input to the Timer0 timer/counter. Output is open drain type. RA5 can also be analog input4 or the slave select for the synchronous serial port.
RA1/AN1	3	4	20	I/O	TTL	
RA2/AN2/VREF-	4	5	21	I/O	TTL	
RA3/AN3/VREF+	5	6	22	I/O	TTL	
RA4/T0CKI	6	7	23	I/O	ST	
RA5/SS/AN4	7	8	24	I/O	TTL	
RB0/INT	33	36	8	I/O	TTL/ST ⁽¹⁾	PORTB is a bi-directional I/O port. PORTB can be software programmed for internal weak pull-up on all inputs. RB0 can also be the external interrupt pin. RB3 can also be the low voltage programming input. Interrupt-on-change pin. Interrupt-on-change pin. Interrupt-on-change pin or In-Circuit Debugger pin. Serial programming clock. Interrupt-on-change pin or In-Circuit Debugger pin. Serial programming data.
RB1	34	37	9	I/O	TTL	
RB2	35	38	10	I/O	TTL	
RB3/PGM	36	39	11	I/O	TTL	
RB4	37	41	14	I/O	TTL	
RB5	38	42	15	I/O	TTL	
RB6/PGC	39	43	16	I/O	TTL/ST ⁽²⁾	
RB7/PGD	40	44	17	I/O	TTL/ST ⁽²⁾	
RC0/T1OSO/T1CKI	15	16	32	I/O	ST	PORTC is a bi-directional I/O port. RC0 can also be the Timer1 oscillator output or a Timer1 clock input. RC1 can also be the Timer1 oscillator input or Capture2 input/Compare2 output/PWM2 output. RC2 can also be the Capture1 input/Compare1 output/PWM1 output. RC3 can also be the synchronous serial clock input/output for both SPI and I ² C modes. RC4 can also be the SPI Data In (SPI mode) or data I/O (I ² C mode). RC5 can also be the SPI Data Out (SPI mode). RC6 can also be the USART Asynchronous Transmit or Synchronous Clock. RC7 can also be the USART Asynchronous Receive or Synchronous Data.
RC1/T1OSI/CCP2	16	18	35	I/O	ST	
RC2/CCP1	17	19	36	I/O	ST	
RC3/SCK/SCL	18	20	37	I/O	ST	
RC4/SDI/SDA	23	25	42	I/O	ST	
RC5/SDO	24	26	43	I/O	ST	
RC6/TXCK	25	27	44	I/O	ST	
RC7/RX/DT	26	29	1	I/O	ST	
RD0/PSP0	19	21	38	I/O	ST/TTL ⁽³⁾	PORTD is a bi-directional I/O port or parallel slave port when interfacing to a microprocessor bus.
RD1/PSP1	20	22	39	I/O	ST/TTL ⁽³⁾	
RD2/PSP2	21	23	40	I/O	ST/TTL ⁽³⁾	
RD3/PSP3	22	24	41	I/O	ST/TTL ⁽³⁾	
RD4/PSP4	27	30	2	I/O	ST/TTL ⁽³⁾	
RD5/PSP5	28	31	3	I/O	ST/TTL ⁽³⁾	
RD6/PSP6	29	32	4	I/O	ST/TTL ⁽³⁾	
RD7/PSP7	30	33	5	I/O	ST/TTL ⁽³⁾	
RE0/RD/AN5	8	9	25	I/O	ST/TTL ⁽³⁾	PORTE is a bi-directional I/O port. RE0 can also be read control for the parallel slave port, or analog input5. RE1 can also be write control for the parallel slave port, or analog input6. RE2 can also be select control for the parallel slave port, or analog input7.
RE1/WR/AN6	9	10	26	I/O	ST/TTL ⁽³⁾	
RE2/CS/AN7	10	11	27	I/O	ST/TTL ⁽³⁾	
Vss	12,31	13,34	6,29	P	—	Ground reference for logic and I/O pins.
Vdd	11,32	12,35	7,28	P	—	Positive supply for logic and I/O pins.
NC	—	1,17,28,40	12,13,33,34	—	—	These pins are not internally connected. These pins should be left unconnected.

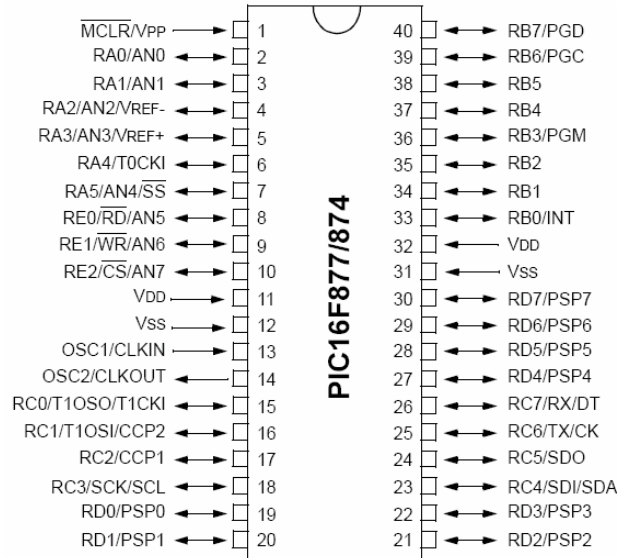


Fig 64. Encapsulat del xip PIC16F877

III.2 Codi del microcontrolador

```
#include<pic.h>          // Òscar Porta i Domínguez - EPSC - Juliol 2008
                        // TFC: Desenvolupament d'un sistema basat en microcontrolador PIC
                        // per la supervisió preventiva i correctiva de trams de vies
#define PORTBIT(adr, bit) ( (unsigned)(&adr)*8 + (bit) )

/* =====
   Declaració inicial de totes les funcions utilitzades
   ===== */

static void font_alimentacio_transmissor(void);
static void font_alimentacio_receptor(void);
static void transmissor(void);
static void receptor(void);
static void rele_dc(void);
static void port_serie(void);

/* =====
   Variables globals
   ===== */

//assignació PCx al PORTC
static bit CV_ANT @ PORTBIT(PORTC, 0); // entrada de comprovació del circuit ant
static bit CV_ANT_SORT @ PORTBIT(PORTC, 1); // sortida de '1' per al rele anterior
static bit TX @ PORTBIT(PORTC, 6); // TX port serie
static bit RX @ PORTBIT(PORTC, 7); // RX port serie

int fa_tx=0; // variable tensió d'alimentació transmissor
int fa_rx=0; // variable tensió d'alimentació receptor
int tx=0; // variable tensió del transmissor
int rx=0; // variable tensió del receptor
int rele=0; // variable tensió del relé
int error=0; //bit 4:Rele, bit 3: Rx, bit 2: Tx, bit 1:FA Rx, bit 0: FA Rx
int var_tx=0; // variable de tx per controlar quan s'executa per 1ª vegada
int var_rx=0; // variable del Rx per controlar quan s'executa per 1ª vegada
int tx_sup=0; // variable que indica el marge superior de Tx
int tx_inf=0; // variable que indica el marge inferior de Tx
int rx_sup=0; // variable que indica el marge superior de Rx
int rx_inf=0; // variable que indica el marge inferior de Rx
static bit supervisor=0; // super=0 -> no pas de tren. super=1 -> pas de tren
```



```

/* =====
   Funció principal
   ===== */
void main (void)
{
    SPBRG=207;                // 1.2Kbauds per a 4MHz
    TXSTA=0b00000110;        // configuració del port serie
    RCSTA=0b10000000;        // habilitar o deshabilitar la recepció
    ADCON1 = 0x00;           // configura el nº d'entrades analògiques
    PORTA = 0x00;            // Inicialització PORTA
    TRISA = 0x3F;            // El PORTA tot entrades
    PORTC = 0x00;            // Inicialització PORTC
    TRISC = 0xC1;            // 0-->sortides. 1-->entrades 11000001
    CV_ANT_SORT=1;           //variables control pas de tren
    supervisor=0;

while(1){
    error=0;
    font_alimentacio_transmissor();
    font_alimentacio_receptor();
    transmissor();
    receptor();
    rele_dc();
    port_serie();
}
}
/* =====
   Definició de funcions
   ===== */
static void font_alimentacio_transmissor(void){ //Funció de la FA de Tx

    ADCON0=0x45;                //Selecció del canal per on es vol llegir
    while (ADCON0!=0x41){
        NOP();
    }
    fa_tx=ADRESH;                //memorització del valor de fa_tx

    if(fa_tx>224)                 // max: 30.5-->224
    {
        error=(error+1);
    }
    else if(fa_tx<188)            // mín: 22.5 -->188
    {
        error=(error+1);
    }
}

/* =====*/
static void font_alimentacio_receptor(void){ //Funció de la FA del Rx

    ADCON0=0x4D;
    while (ADCON0!=0x49){
        NOP();
    }
    fa_rx=ADRESH;                //memorització del valor de fa_rx

    if(fa_rx>224)                 //max: 30.5-->224
    {
        error=(error+2);
    }
    else if(fa_rx<188)            //mín: 22.5 -->188
    {
        error=(error+2);
    }
}

/* =====*/
static void transmissor(void){ // Funció del transmissor

    ADCON0=0x55;
    while (ADCON0!=0x51){
        NOP();
    }
    tx=ADRESH;                    //càlcul de la tensió del transmissor

    if (var_tx==0){                //càlcul dels marges
        tx_sup=(tx+14);
    }
}
}

```

```

        tx_inf=(tx-14);

        var_tx=1;
    }
    if(tx>tx_sup)
    {
        error=(error+4);
    }
    else if(tx<tx_inf)
    {
        error=(error+4);
    }
}

/* ===== */
static void receptor(void){           // Funció del receptor

    ADCON0=0x5D;
    while (ADCON0!=0x59){
        NOP();
    }
    rx=ADRESH;                         //càlcul de la tensió del receptor

    if (var_rx==0){                   //càlcul dels marges

        rx_sup=(rx + 18);
        rx_inf=(rx - 18);
        var_rx=1;
    }

    if(CV_ANT==0){                   // control de pas de tren
        supervisor=1;
    }
    else if(supervisor==0){
        if(rx>rx_sup)
        {
            error=(error+8);
        }
        else if(rx<rx_inf)
        {
            error=(error+8);
        }
    }
    else if(rx>rx_sup){               //control de que el tren ha passat
        supervisor=0;
    }
}

/* ===== */
static void rele_dc(void){           // Funció del relé

    ADCON0=0x65;
    while (ADCON0!=0x61){
        NOP();
    }
    rele=ADRESH;                      //càlcul de la tensió del relé

    if (supervisor==0){
        if(rele>250)                 // max: 58 + 10%(5.8)= 63.8-->250
        {
            error=(error+16);
        }
        else if(rele<205)           // mín: 58 - 10%(5.8)= 52.2-->250
        {
            error=(error+16);
        }
    }
}

/* ===== */
static void port_serie(void){        // Funció del port serie

    TXSTA=0x26;                      //00100110 habilita transmissió
                                        //TX9D.TRMT.BRGH.SYNC.TXEN.TX9.CSRC
    TXREG=0xFF;
    while(TRMT==0){
        NOP();
    }

    TXREG=fa_rx;

```

```

while (TRMT==0) {
    NOP();
}
TXREG=tx;
while (TRMT==0) {
    NOP();
}
TXREG=rx;
while (TRMT==0) {
    NOP();
}
TXREG=rele;
while (TRMT==0) {
    NOP();
}
TXREG=fa_tx;
while (TRMT==0) {
    NOP();
}
TXREG=error;
while (TRMT==0) {
    NOP();
}
}

```

Configuració de l'oscil·lació: El circuit oscil·lador dissenyat es un cristall de quars de 4 MHz. Per que la programació del PIC es faci correctament, s'ha de definir el tipus d'oscil·lació.

<input type="checkbox"/> Configuration Bits set in code.			
Address	Value	Category	Setting
2007	3FB9	Oscillator	XT
		Watchdog Timer	Off
		Power Up Timer	Off
		Brown Out Detect	Off
		Low Voltage Program	Enabled
		Flash Program Write	Enabled
		Data EE Read Protect	Off
		Code Protect	Off

Fig 65. Configuració oscil·lador

ANNEX IV: Programació en Labview

A l'annex III, es mostren les figures corresponents a les diferents etapes programades en LABView.

IV.1 Recepció del port sèrie

Les característiques amb les que es vol rebre la informació pel port sèrie, s'han de seleccionar en aquest bloc del circuit. La configuració del port sèrie del microcontrolador i del Labview ha d'ésser la mateixa.

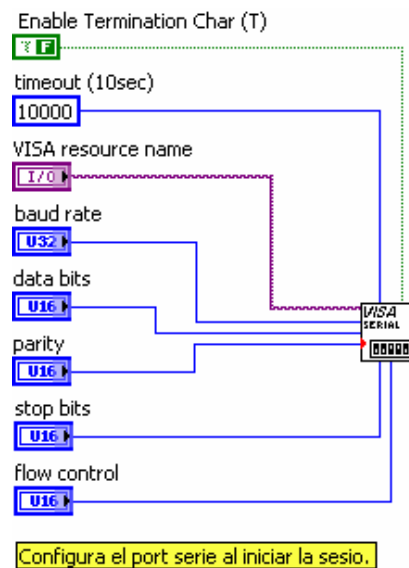


Fig 66. Port sèrie

IV.2 Detecció de trama

Al rebre les dades s'ha de identificar cada trama, ja que cada byte de la trama ha d'ésser tractada d'una manera diferent. Com el microcontrolador afegeix un primer byte amb tots els bits a '1' (FF en hexadecimal), al programa creat amb Labview, s'ha de controlar quan arriba un byte amb valor 'FF', a partir d'aquest punt comença la informació de la trama.

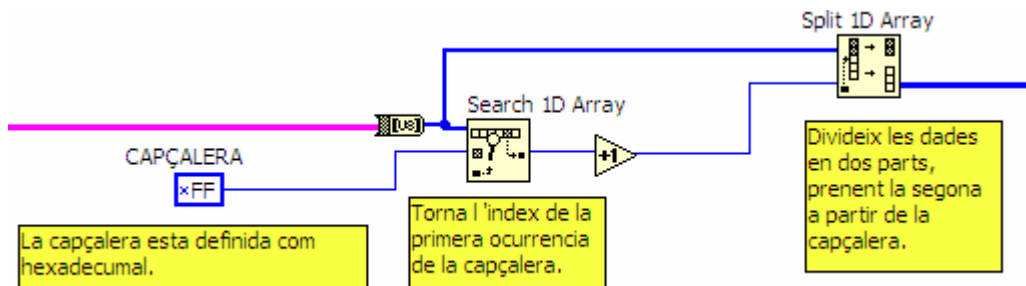


Fig 67. Detecció de trama

IV.3 Visualitzadors de tensions

Amb els bytes de la trama identificats, cada dada es tractada per poder mostrar la informació per pantalla, a la figura es trien els 5 primers bytes de la trama i se'ls aplica la formula per reconstruir la tensió dels dispositius del circuit de via.

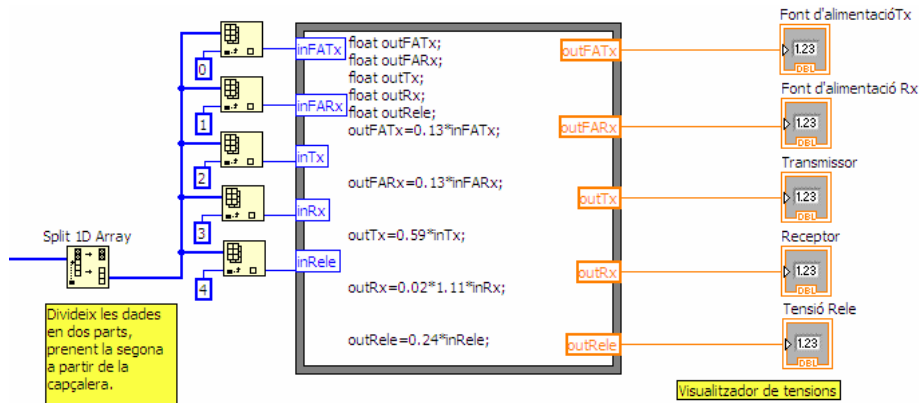


Fig 68. Visualitzadors de tensions

IV.4 Indicador d'alarma

El sisè byte es tracta a part, ja que aquest byte indica si s'ha produït algun error. Aquest byte, es separa bit a bit, si algun d'aquests bits conté un valor de '1', el Led associat a aquest bit s'apagarà. Amb un dels 5 Leds verds apagats, s'encendrà un sisè Led de color vermell que té com a funció ser una alarma visual.

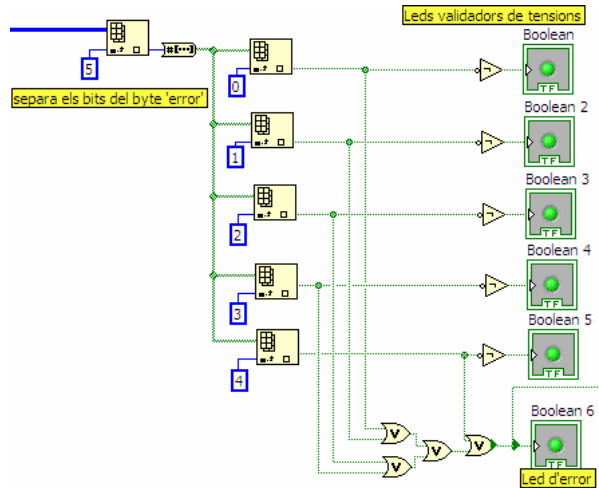


Fig 69. Indicadors d'alarma.

IV.5 Històric d'errors

El senyal que encén el Led d'alarma, activa també la taula històrica, aquesta taula grava les 5 tensions al moment de produir-se l'anomalia i li afageix la data i l'hora.

De la taula històrica, s'agafa la informació i es grava a un fitxer, a la ruta indicada per l'usuari.

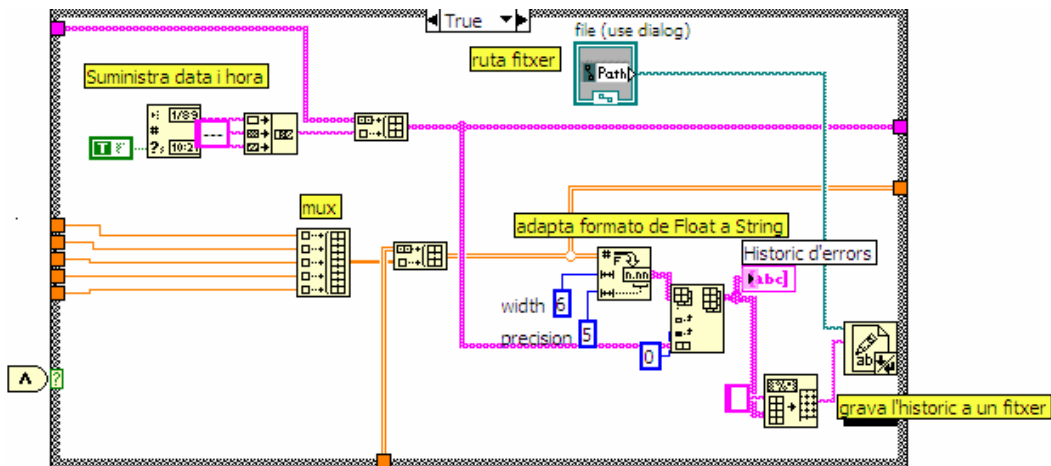


Fig 70. Històric d'errors

IV.6 Control trama

Com a informació per al tècnic, s'efectua un control de trama, aquest control mostra un Led indicador, que lluirà quan la trama rebuda sigui correcta. També es disposa d'una finestra on es mostra la informació que es rep pel port sèrie en format hexadecimal, aquesta finestra facilita el seguiment de una possible avaria, ja que només mirant aquesta informació es pot verificar la transmissió pel port

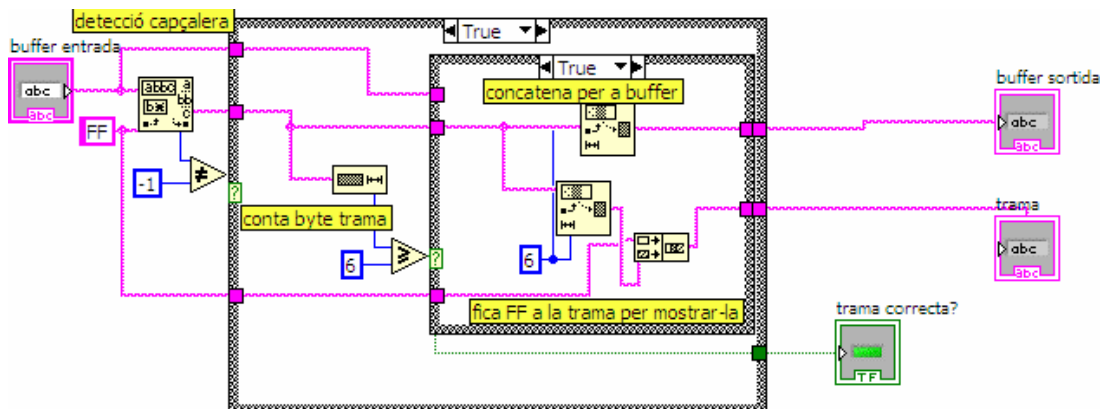


Fig 71. Control de trama