

Resum

El present projecte final de carrera es situa dins de l'àmbit dels convertidors multinivell aplicats a la generació d'energia elèctrica a partir d'energia eòlica, particularment es centra en els convertidors de tres nivells.

L'objectiu principal del projecte és aconseguir obtenir un conjunt funcional de dos convertidors de tres nivells connectats en configuració back-to-back, per connectar-los a l'emulador eòlic disponible al PERC (Centre de Recerca en Electrònica de Potència) del Departament d'Enginyeria Electrònica (DEE), fruit d'un anterior projecte final de carrera, per condicionar l'energia elèctrica extreta d'aquest en energia elèctrica que es pugui distribuir a la xarxa.

Per arribar a assolir l'objectiu proposat es disposa inicialment del següent equipament, desenvolupat en projectes anteriors: un emulador eòlic i un convertidor de tres nivells funcional, instal·lat en una armari metàl·lic amb els elements necessaris per al seu funcionament.

El projecte es pot desglossar en diverses parts. S'ha instal·lat un segon convertidor de tres nivells a l'armari on ja es trobava el primer, s'han de connectat els diferents elements de forma que sigui senzill intercanviar les fonts d'alimentació i les càrregues que es connecten als convertidors, que aquests s'han connectat entre ells seguint la topologia back-to-back i els punts de mesura s'han fet el més accessibles possible. Sinclouen elements de seguretat per protegir els usuaris del sistema. S'han ajustat les diferents plaques que comuniquen els elements de control dels convertidors per fer-los funcionar tots dos alhora i per corregir uns errors que s'han detectat. Es desenvolupa la programació particular dels diferents subsistemes (FPGA, dSPACE, Simovert) per controlar l'emulador eòlic i els dos convertidors en back-to-back, fent servir en els darrers una modulació Nearest Three Virtual Space Vector Pulse Width Modulation (NTVSV PWM) desenvolupada pel professor Sergi Busquets, membre del PERC.

La comprovació experimental del funcionament del conjunt és l'objectiu últim a dur a terme, verificant que l'energia elèctrica generada a l'emulador eòlic es condiona de forma que a la sortida del back-to-back s'obté una tensió alterna trifàsica regulada a 50Hz.





Sumari

RESUM	1
SUMARI	3
1. GLOSSARI	9
2. PREFACI	13
2.1. Origen del projecte	13
2.2. Motivació	13
2.3. Requeriments previs	14
3. INTRODUCCIÓ	15
3.1. Objectius del projecte.....	15
3.2. Abast del projecte	15
4. ANTECEDENTS I ESTAT DE L'ART	17
4.1. Aerogeneració.....	17
4.2. Convertidors de potència	19
4.2.1. Convertidors CC/CA trifàsic de dos nivells	20
4.2.2. Convertidors CC/CA trifàsic de tres nivells	21
4.3. Topologia back-to-back.....	22
4.4. Modulació	23
5. DESCRIPCIÓ DEL SISTEMA	25
5.1. Conjunt.....	25
5.2. Armari dels convertidors	27
5.2.1. Placa UP2 d'Altera.....	29
5.2.2. Convertidors CC/CA del back-to-back.....	31
5.2.3. Cablejat interior.....	33
5.2.4. Circuit de maniobra.....	35
5.2.5. Plaques de connexions.....	36
5.3. Bancada de motors	43
5.4. Armari de l'equip Simovert	44
5.4.1. Hardware	44
5.4.2. Software.....	45
5.5. Centre de control.....	45
5.5.1. PC.....	45
5.5.2. dSPACE.....	46



6. PROGRAMACIÓ DEL CONTROL	49
6.1. Programació de la placa dSPACE	49
6.1.1. Especificacions	49
6.1.2. Solució adoptada	49
6.2. Programació de la FPGA.....	52
6.2.1. Especificacions	52
6.2.2. Solució adoptada	52
7. RESULTATS EXPERIMENTALS	55
7.1. Paràmetres de funcionament	55
7.2. Prova 1: Font de Continua – Inversor – Càrrega RL.....	56
7.2.1. Prova A: Amb el convertidor ja instal·lat	57
7.2.2. Prova B: Amb el convertidor de nova instal·lació.....	59
7.3. Prova 2: Xarxa – Back-to-back – Càrrega RL.....	60
7.4. Prova 3: Emulador Eòlic – Back-to-back – Càrrega RL.....	62
CONCLUSIONS	65
AGRAÏMENTS	67
BIBLIOGRAFIA	69
Referències bibliogràfiques.....	69
Bibliografia complementària.....	70



VOLUM II

ANNEX A. CONVERTIDORS CC/CA TRIFÀSICS DE POTÈNCIA	5
A.1. Convertidor CC/CA trifàsic de dos nivells	5
A.1.1. Topologia	5
A.1.2. Components principals	8
A.2. Convertidor CC/CA trifàsic de tres nivells	10
A.2.1. Topologia	10
A.2.2. Components principals	13
A.3. Comparació dels dos tipus de convertidors	15
ANNEX B. PROGRAMACIÓ DE LA PLACA DSPACE 1103	17
B.1. Algoritmes	17
B.2. Especificacions	18
B.3. Programació amb Matlab – Simulink	19
B.3.1. Esquema general	19
B.3.2. Bloc <i>Medidas</i>	20
B.3.3. Bloc <i>Operacions Tensions</i>	22
B.3.4. Bloc <i>Control</i>	22
B.3.5. Bloc <i>Modulador</i>	24
B.4. Programació en C	26
B.4.1. Modulador.c	26
ANNEX C. PROGRAMACIÓ DE LA FPGA	41
C.1. Algorisme en <i>Maxplus II Baseline</i>	41
C.2. Especificacions	42
C.3. Diseny	42
C.3.1. Timing	44
C.3.2. Reg_dut_varctrl	46
C.3.3. Calc_distr	48
C.3.4. PWM	49
C.3.5. Blank	50
C.3.6. On-Off	51
C.4. Codi VHDL	52
C.4.1. Bloc Timing	52
C.4.2. Bloc Calc_distr	56
C.4.3. Bloc PWM	58



C.4.4. Bloc On-Off	62
ANNEX D. PREPARACIÓ DE LA BANCADA	65
D.1. Motors.....	65
D.2. Software <i>DRIVEMONITOR</i>	66
D.3. Ordre de les fases i freqüència de treball	66
ANNEX E. ETIQUETATGE I CONNEXIONAT	71
E.1. Circuit de maniobra.....	72
E.2. Circuit de potència	73
E.3. Cablejat dels sensors	75
E.4. Cablejat dels drivers	76
E.5. Connexions amb l'exterior de l'armari	77
ANNEX F. ASSIGNACIÓ DELS PINS	79
F.1. Connector DSUB 50	79
F.2. Connector del cable de 14 vies	80
F.3. Correspondència amb els pins de la FPGA	81
ANNEX G. PROTOCOL DE POSADA EN MARXA I ATURADA DEL CONJUNT EMULADOR EÒLIC – BACK-TO-BACK	83
G.1. Protocol engegada	83
G.2. Protocol d'aturada	84
ANNEX H. ESTUDI ECONÒMIC	87
H.1. Recursos humans	87
H.2. Equips i software	88
H.2.1. Hardware.....	88
H.2.2. Software	89
H.2.3. Cost dels equips i software	89
H.3. Materials	89
H.4. Despeses diverses	91
H.5. Cost total del projecte.....	92
ANNEX I. IMPACTE AMBIENTAL	93
ANNEX J. FULLS DE CARACTERÍSTIQUES DELS COMPONENTS	95
J.1. Font d'alimentació NPL65 de Artesyn Technologies, per la placa de connexions de control.....	96



J.2. Font d'alimentació S25 de Mean Well, per les plaques de connexions dels sensors	99
J.3. Circuit buffer de TTL a CMOS SN74LS07	101
J.4. Circuit regulador de tensió de 15V a 5V LM7805C	110
J.5. Amplificador operacional KF347	118
J.6. Driver SKHI 10/12 per a IGBT de SEMIKRON.....	122
J.7. Conjunt IGBT – Díode SKM100 de SEMIKRON.....	130
J.8. Sensor de corrent LA205S de LEM.....	136
J.9. Sensor de corrent HAL50S de LEM	138
J.10. Sensor de tensió VS500B de ABB	140
J.11. Motors d'inducció	142
J.12. Servomotors.....	145
ANNEX K. SUPORT INFORMÀTIC	149



1. Glossari

- a – b – c (o r – s – t): Nomenclatura de les tres fases de corrent altern trifàsic.
- A/D: Analògic a Digital.
- ADC: Analog to Digital Converter.
- AHDL: Altera Hardware Description Language.
- Back-to-back: Topologia en la que dos convertidors en sèrie comparteixen el bus de continua.
- C1, C2: Condensadors del bus de continua.
- C_E, C_{OUT}: Condensadors del circuit de condicionament del senyal dels sensors.
- CA: Corrent Altern.
- CA/CC: Corrent Altern a Corrent Continua.
- CC: Corrent Continua.
- CC/CA: Corrent Continua a Corrent Altern.
- CMOS: Complementary Metal-Oxide Semiconductor.
- DAC: Digital to Analog Converter (Convertidor Digital a Analògic)
- DSP: Digital Signal Processor.
- DEE: Departament d'Enginyeria Electrònica.
- EAB: Embedded Array Block (Blocs d'Arrays Integrats).
- FPGA: Field Programmable Gate Array.
- GREP: Grup de Recerca en Electrònica de Potència.
- GWEC: Global Wind Energy Council.
- I_a, I_b, I_c: Corrents de fase de l'inversor.



- I_p, I_o, I_n : Corrents del bus de continua.
- I_u, I_v, I_w : Corrents de fase del rectificador.
- IGBT: Insulated Gate Bipolar Transistor.
- LE: Logic Element (Element Lògic).
- NPC: Neutral-Point-Clamped.
- NTVSV: Nearest Three Virtual Space Vector
- p – o – n: Punts del bus de continua de tensió coneguda.
- PERC: Power Electronics Research Center (Centre de Recerca en electrònica de potència).
- PPC: PowerPC.
- PC: Personal Computer (ordinador personal).
- PWM: Pulse Width Modulation (Modulació per Amplada de Pols).
- R-L: Resistència i inductància (bobina) en sèrie.
- REE: Red Eléctrica Española.
- rpm: Revolucions per minut.
- $R_1, R_2, R_M, R_T, R_{OUT}$: Resistències del circuit de condicionament del senyal dels sensors.
- SVM: Space Vector Modulation (Modulació en l'Espai de Vectors).
- S1..S6, S11..S66: Nom dels diferents interruptors dels convertidors de dos i tres nivells
- S_{xy} : Funcions de commutació dels transistors del convertidor.
- TTL: Transistor-Transistor Logic.
- V_{ab}, V_{bc}, V_{ca} : Tensions trifàsiques compostes a la banda d'alterna de l'inversor.
- V_{an}, V_{bn}, V_{cn} : Tensions trifàsiques simples a la banda d'alterna de l'inversor.



- V_{uv} , V_{vw} , V_{wu} : Tensions trifàsiques compostes a la banda d'alterna del rectificador.
- V_{pn} : Tensió del bus de continua.
- V_{po} , V_{on} : Tensions en els extrems dels condensadors del bus de continua.
- VHDL: VHSIC Hardware Description Language.
- VHSIC: Very High Speed Integrated Circuit.



2. Prefaci

2.1. Origen del projecte

L'actual projecte s'emmarca dins l'àmbit d'investigació dels convertidors multinivell, concretament els de tres nivells, duta a terme pel Departament d'Enginyeria Electrònica (DEE), concretament pel Centre de Recerca en Electrònica de Potència (PERC). Actualment les principals línies d'investigació s'orienten a aplicacions en energies renovables.

Les branques en les que es duu a terme investigació dins de l'àmbit dels convertidors de tres nivells són: l'aprofitament d'energia solar mitjançant connexió directa a xarxa i la generació d'energia elèctrica a partir d'energia eòlica.

Aquest projecte neix de la necessitat de tenir un sistema totalment controlat per la generació d'energia elèctrica a partir d'un emulador eòlic, ja disponible en el PERC. Aquest sistema és interessant des de dos punts de vista diferents: per l'estudi d'estratègies de control segons el tipus de generador que es faci servir (síncron o asíncron), per l'estudi del control del sistema quan es produeixen forats de tensió a la xarxa de distribució a la que es connecta un sistema aerogenerador.

Aquest darrer punt és de gran interès degut a l'enduriment de les condicions que han de ser capaces de tolerar aquestes instal·lacions davant de fallades de la xarxa elèctrica.

2.2. Motivació

La tecnologia emprada als sistemes d'aerogeneració actual, convertidors de dos nivells, presenta una sèrie de limitacions que milloren amb l'ús de convertidors de tres nivells, com són: augment de la potència de treball, millora de la resposta dinàmica, menor distorsió harmònica, millor rendiment i reducció del voltatge en mode comú a la banda del generador.

La configuració back-to-back pot aplicar-se a generadors síncrons i asíncrons, el que permet estudiar les configuracions actuals i de futur aplicables a sistemes eòlics.

La configuració back-to-back es totalment reversible i es pot emprar tant per la gestió d'energia elèctrica per la seva distribució a la xarxa elèctrica, com per alimentar i engegar motors d'inducció a partir d'una alimentació provenint de la xarxa.



2.3. Requeriments previs

El present projecte es una continuació del projecte *Emulador experimental de un sistema aerogenerador con tecnología multinivel* [1], on s'implementa l'emulador eòlic i es comprova el seu funcionament. També forma part dels treballs realitzats per en Sergi Busquets Monge en relació a la modulació de convertidors multinivell [2] i [3].



3. Introducció

3.1. Objectius del projecte

Els objectius a assolir en el present projecte són dos: realitzar una configuració funcional tipus back-to-back amb dos convertidors de tres nivells, un rectificador i un inversor controlats, per adequar l'energia produïda a l'emulador eòlic existent al laboratori d'accionaments del PERC i poder-la distribuir a la xarxa elèctrica, i la connexió del conjunt emulador més convertidors en back-to-back a la xarxa elèctrica de distribució trifàsica.

3.2. Abast del projecte

Per establir l'abast del projecte es defineixen els següents nivells de treball:

- Nivell de hardware: Partint del hardware fet servir en anteriors projectes i línies d'investigació, [1] i [4], s'ha d'arribar a obtenir un convertidor de tres nivells amb topologia back-to-back i que aquest es pugui connectar a l'emulador eòlic per la banda de generació i a la xarxa elèctrica per la banda de distribució.
- Nivell de control: Selecció de l'estratègia de modulació i adequació d'aquesta per poder adequar l'energia de forma correcta segons els diferents equips que es connectin, ja siguin aquest els elements generadors o els elements de càrrega.
- Nivell de verificació: Definició i realització dels experiments necessaris per comprovar el correcte funcionament de tot el conjunt.

Queda fora de l'abast del projecte la optimització de les estratègies de control per maximitzar el rendiment del back-to-back, així com l'adaptació del sistema per respondre correctament als forats de tensió i altres fallades de la xarxa que han de suportar les instal·lacions aerogeneradores..



4. Antecedents i estat de l'art

4.1. Aerogeneració

En l'escenari actual de desenvolupament cap a una societat més sostenible la generació d'energia elèctrica per mitjà de l'energia del vent, o aerogeneració, es presenta com una alternativa equiparable a les fonts d'energia convencionals perquè aporta beneficis mediambientals degut al seu caràcter net, ja que no genera productes residuals en el procés de generació, es tracta d'un recurs renovable y es possible aplicar-la amb uns costos suficientment competitius perquè sigui viable.

Per aquestes raons es una de les fonts energètiques que ha experimentat un creixement més fort en els darrers anys. Segons dades del Global Wind Energy Council (GWEC) en el seu darrer informe, *Global Wind 2007 report* [5], l'increment global de potència instal·lada del 2007 respecte el 2006 va ser del 30,3%, amb un creixement promig, des del 1996, del 27%. A les següents gràfiques (Figura 4.1i Figura 4.2) es mostren les dades absolutes de potència global instal·lada anualment i potència global acumulada pel període 1996 – 2007.

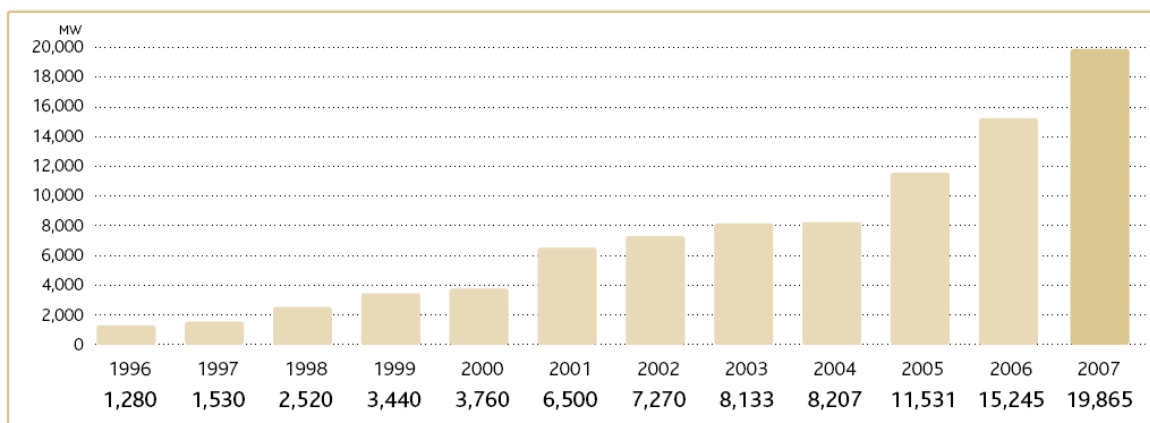


Figura 4.1. Potència instal·lada anual, font [5]



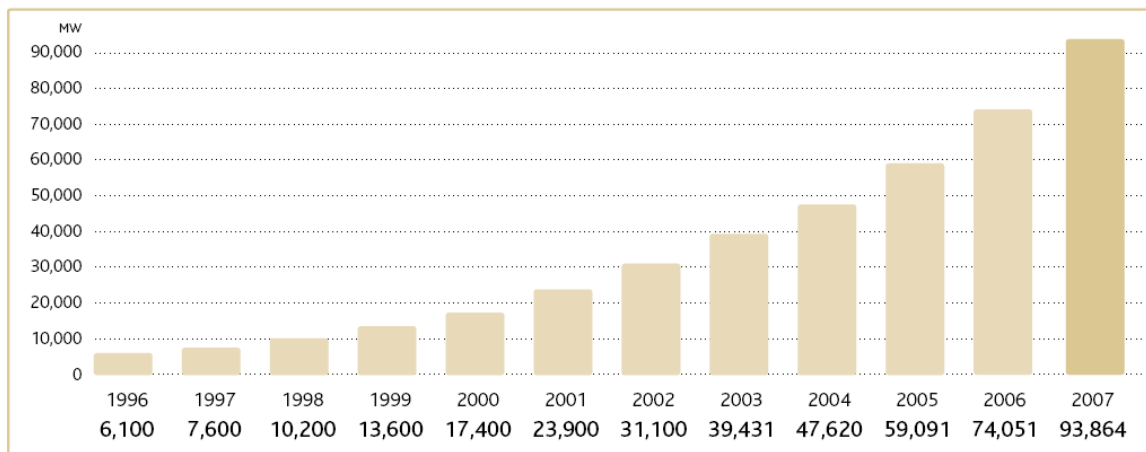


Figura 4.2. Potència instal·lada acumulada, font [5]

A Espanya, tercera a nivell mundial en potència instal·lada, segons les darreres dades de Red Eléctrica Española (REE) la potència eòlica instal·lada suposa un 15,5% del total de potència del sistema elèctric espanyol. A la següent imatge (Figura 4.3) es mostren les gràfiques, extretes del *Informe del Sistema Eléctrico Español 2007* de la REE [6], que mostren la importància de l'aerogeneració, tant en potència instal·lada com en cobertura de la demanda energètica en el sistema elèctric peninsular:

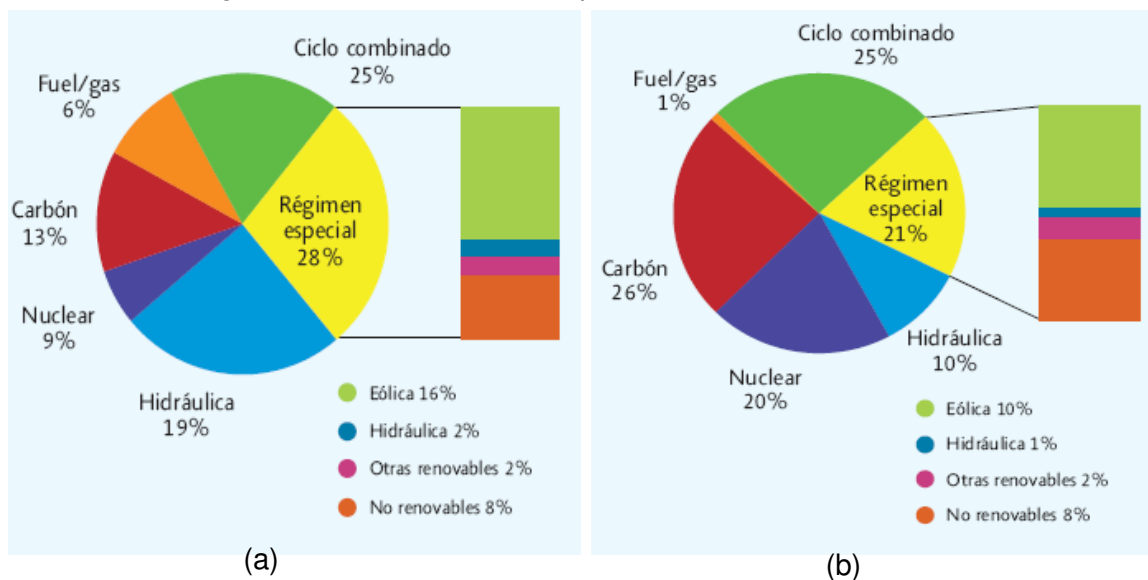


Figura 4.3. Potència instal·lada a 31-12-2007 al sistema peninsular espanyol (a) i Cobertura de la demanda anual d'energia elèctrica peninsular (b), font [6]



Aquest increment en la potència instal·lada no es degut només al augment d'instal·lacions d'aerogeneració, també les turbines dels aerogeneradors han experimentat un increment molt significatiu en potència en les darreres dues dècades, passant dels 20kW als actuals 3MW, amb uns prototips en desenvolupament per un futur immediat que poden arribar als 5MW.

Per continuar amb aquest creixement i poder arribar a les expectatives que s'han generat en el sector és necessari el desenvolupament de noves i millors tecnologies que donin resposta a les actuals limitacions que existeixen com són, l'augment de potència i l'adaptabilitat dels generadors a les variacions contínues del vent, la font d'energia.

Per poder augmentar la potència es treballa dins del camp dels convertidors de potència, millorant i modificant les tecnologies actuals.

Per millorar l'adaptabilitat es treballa amb nous mètodes de modulació que siguin capaços de realitzar un control més precís i eficaç.

4.2. Convertidors de potència

Es tracta d'un dels camps més fructífers en quant a articles d'electrònica de potència en el present, degut, principalment, a la necessitat d'evolució de les topologies y als nous camps d'aplicació d'aquests tipus de sistemes.

En els següents apartats es descriuen breument els convertidors CC/CA trifàsics de dos i tres nivells. Els primers són la topologia de convertidors que actualment s'utilitzen en la conversió d'energia eòlica, els darrers són un cas particular de convertidors multinivell, especialment interessants en l'àmbit de la conversió energètica a partir de fonts renovables solars i eòliques, i en els quals s'està duent a terme un important esforç investigador en l'actualitat i són la tipologia emprada en la realització del present projecte.

En l'annex A es troba una explicació més detallada de les bases teòriques d'aquests dos tipus de convertidors.



4.2.1. Convertidors CC/CA trifàsic de dos nivells

Tal com s'ha comentat anteriorment, es tracta dels convertidors més emprats en l'actualitat en aplicacions de conversió d'energia eòlica a elèctrica. A la Figura 4.4 es pot veure el seu model:

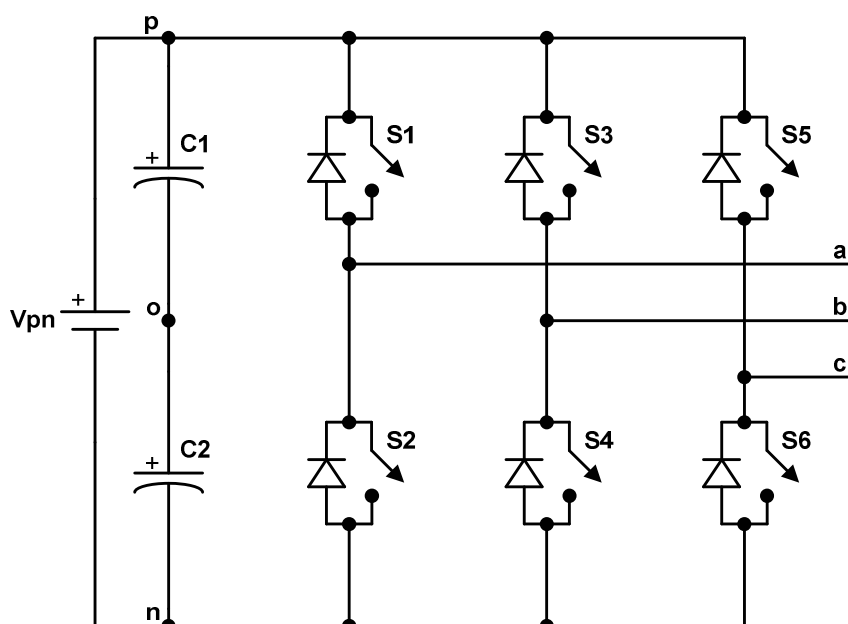


Figura 4.4. Convertidor CC/CA trifàsic de dos nivells

Com es pot apreciar a la Figura 4.4 la seva estructura està formada per dos interruptors(transistors) en sèrie que han d'aguantar tota la tensió del bus de continua, limitada per les característiques físiques dels components emprats, que duu a un augment del corrent que ha de circular per aquests, produint-se els següents efectes negatius sobre l'electrònica: augment de la tensió de bloqueig suportada pels transistors, augment de les pèrdues d'energia, reducció de la vida útil dels components, etc.

Gràcies a l'ús de nous i millors components, nous materials i millors tecnologies de fabricació, aquest model de convertidor pot mantenir-se en funcionament, tot i que de manera molt ajustada, perquè la rapidesa en l'evolució dels sistemes eòlics supera la rapidesa en les millores de l'electrònica emprada.



4.2.2. Convertidors CC/CA trifàsic de tres nivells

A la Figura 4.5 es pot veure el model del convertidor de tres nivells que s'ha fet servir.

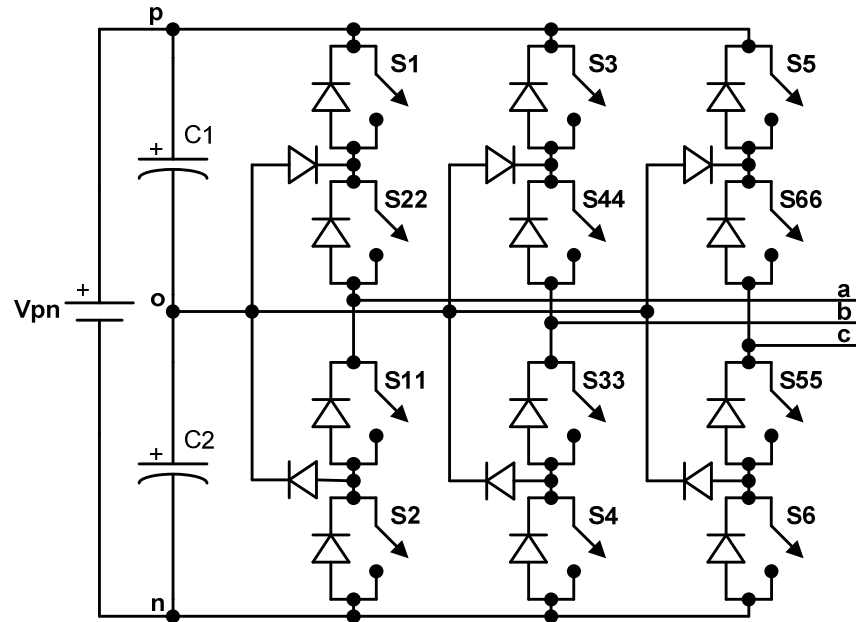


Figura 4.5. Convertidor CC/CA trifàsic de tres nivells

La topologia de convertidor de tres nivells feta servir en el present projecte s'anomena Neutral-Point Clamped (NPC) i, tot i que existeixen altres topologies destinades a aplicacions molt específiques, es tracta de la més important per aquest tipus de convertidor.

Com es pot observar a la Figura 4.5, en el convertidor de tres nivells es duplica el número d'interruptors (transistors) per branca respecte el convertidor de dos nivells, això té els següents avantatges:

- Fent servir els mateixos transistors i mantenint la potència de treball permet duplicar la tensió del bus de continua reduint, alhora, el corrent que circula pel convertidor, així s'allarga la vida útil dels components d'aquest.
- Mantenint constant la tensió del bus de continua la tensió de bloqueig dels transistors es redueix a la meitat, el que permet reduir el seu tamany.

Aquests avantatges tenen efectes positius en la producció energètica, permeten mantenir la potència actual de les instal·lacions reduint costos degut a la reducció del tamany dels components que es fan servir, també permeten un augment de la potència fent servir transistors més evolucionats amb el que s'aconsegueix una major producció amb un petit increment dels costos degut a major número de transistors.



4.3. Topologia back-to-back

Un convertidor back-to-back consisteix en un rectificador i un inversor connectats en sèrie i que comparteixen el bus de corrent continu. Aquesta combinació té les següents propietats [7]:

- 1) El convertidor del costat de la xarxa es pot controlar de forma que aquest doni corrents de línia sinusoidals. Per aquests corrents, la tensió del bus de continua ha de ser major que la tensió de pic sinusoidal.
- 2) La tensió del bus de continua es regula controlant el flux de potència de la xarxa d'alterna.
- 3) L'inversor treballa sobre el bus de continua excitat, fent possible augmentar la potència de sortida d'una màquina connectada per sobre del seu percentatge de potència habitual.
- 4) En determinades aplicacions l'energia de frenada d'una màquina es pot tornar a injectar a la xarxa, en comptes de perdre-la en les resistències de frenada.
- 5) El flux de potència es pot controlar de forma ràpida.
- 6) Controlant el flux de potència de la xarxa es pot mantenir constant la tensió del bus de continua fent possible la reducció dels condensadors del bus de corrent continu.

Les anteriors propietats es troben referides a un convertidor back-to-back dedicat a transferir potència de la xarxa a un motor. La configuració back-to-back té l'avantatge de ser reversible, no només es pot extreure energia de la xarxa, també, com es pot deduir de la propietat 4, es pot injectar energia a la xarxa, com es pot veure a [8] - [9].

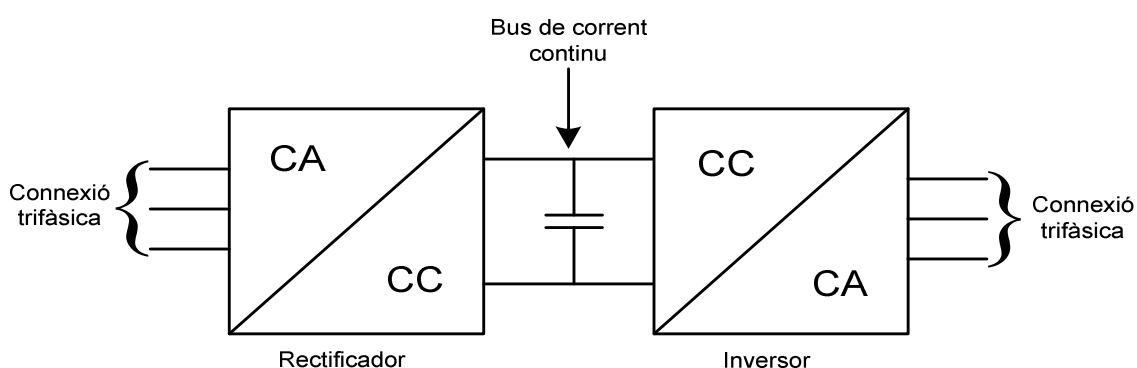


Figura 4.6. Esquema general d'un convertidor back-to-back



En la imatge anterior (Figura 4.6) es pot veure l'esquema general d'un convertidor back-to-back amb el bus de continua indicat. No s'ha especificat els elements de les connexions trifàsiques del rectificador i de l'inversor per remarcar la reversibilitat del convertidor.

4.4. Modulació

L'estratègia de modulació que es farà servir per generar els duty ratios dels convertidors en back-to-back, es del tipus NTVSV PWM, un tipus de modulació basat en la modulació Space Vector Modulation (SVM).

Aquesta estratègia de modulació es va desenvolupar inicialment a la tesi doctoral del professor Sergi Busquets *A Novel Modulation for the Comprehensive Neutral-Point Voltage Control in the Three-Level Three-Phase Neutral-Point-Clamped Dc-Ac Converter* [3] i, posteriorment, es va verificar controlant un convertidor de tres nivells a [1]. En el present projecte s'aplicarà al control dels dos convertidors que configuren el back-to-back.



5. Descripció del sistema

En aquest capítol es farà una descripció del sistema complet en el que es basa el projecte. En el primer apartat es presentarà una visió general del conjunt, els diferents subsistemes i les relacions entre aquests. En els següents apartats es mostrarà amb més profunditat cadascun dels subsistemes que el componen el conjunt.

A mesura que es vagin descrivint les diferents parts del sistema també s'explicitaran els canvis que s'han introduït respecte la instal·lació heretada de [1].

5.1. Conjunt

El sistema experimental necessari per dur a terme el present projecte consta d'una gran quantitat de parts físiques connectades entre elles.

A la Figura 5.1 es pot veure un diagrama de blocs del sistema amb les diferents relacions que hi ha entre els subsistemes.

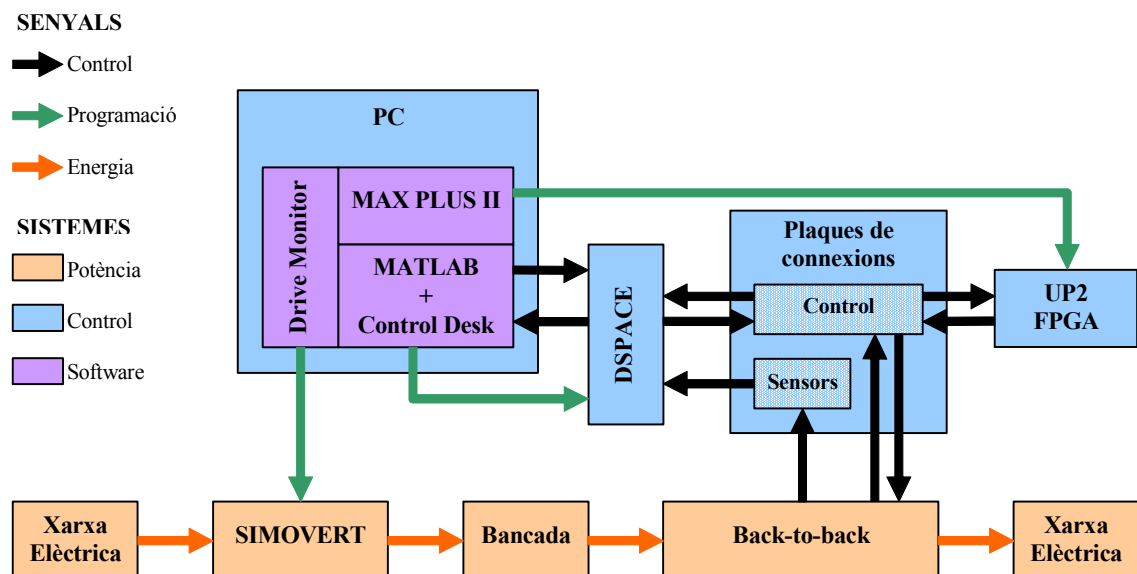
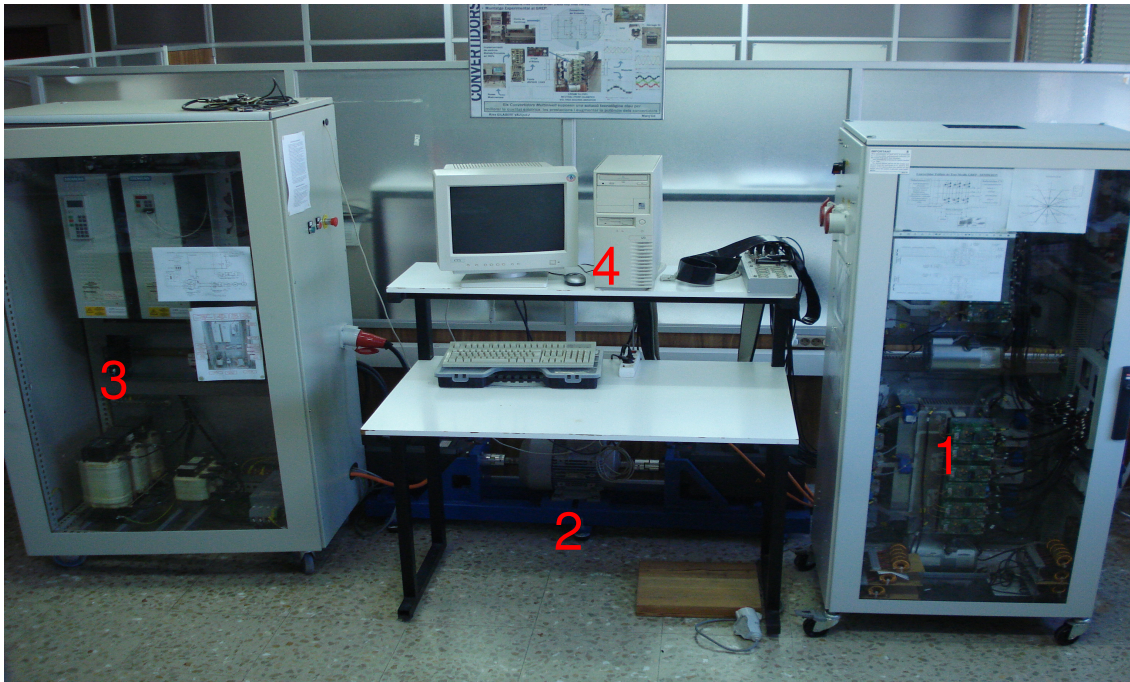


Figura 5.1. Diagrama de blocs del sistema

El centre de control del sistema és un PC que, per mitjà del software adequat, s'encarregarà de programar els diferents elements del sistema (la placa dSPACE, la FPGA i l'equip Simovert). També per mitjà del software específic controla els convertidors del



back-to-back i visualitza el seu comportament, el que facilita i flexibilitza el treball experimental.



- 1) Armari dels convertidors
- 2) Bancada de motors
- 3) Armari de l'equip Simovert
- 4) Centre de control

Figura 5.2. Conjunt dels diferents mòduls del sistema

Com es pot apreciar a la fotografia del conjunt (Figura 5.2) el sistema es troba distribuït en diferents mòduls, cadascun dels quals agrupa un o diversos subsistemes. Es poden distingir amb claredat els quatre mòduls:

- 1) Armari dels convertidors
- 2) Bancada de motors
- 3) Armari de l'equip Simovert
- 4) Centre de control

Com es pot observar en la següent imatge (Figura 5.3) l'armari dels convertidors consta dels dos convertidors CC/CA que són necessaris per la configuració back-to-back. Convertidor superior s'ha instal·lat expressament per la realització del present projecte.



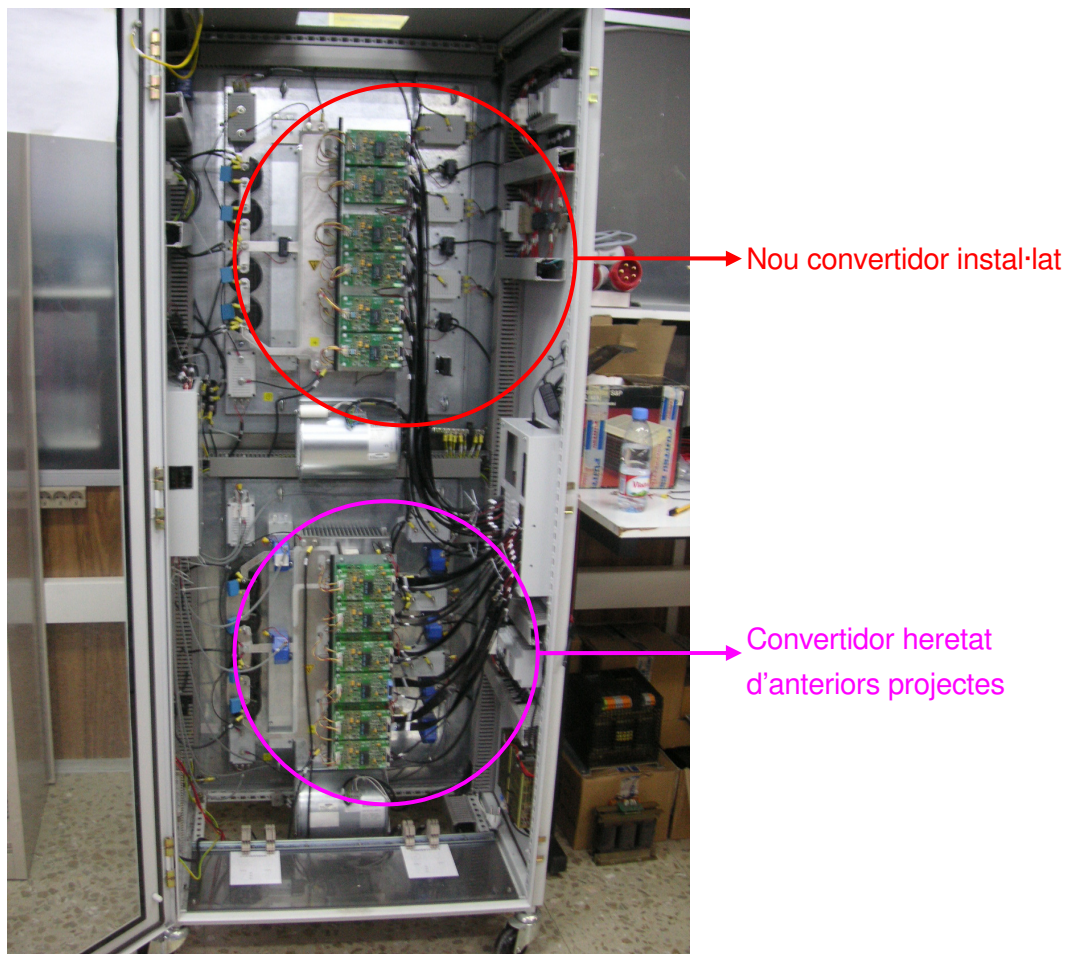


Figura 5.3. Armari dels convertidors, identificant els dos convertidors de tres nivells

5.2. Armari dels convertidors

Es tracta d'una estructura metàl·lica mòbil en la que es troben instal·lats els dos convertidors que configuren el back-to-back, els elements de seguretat del sistema de potència (magnetotèrmics, contactors, etc.), un circuit de maniobra que connecta o desconnecta el sistema de potència pel normal funcionament o per casos d'emergència (desconnexió d'emergència), un element selector per escollir si es treballa amb el back-to-back o amb només un dels dos inversors, les plaques de connexions i la FPGA.

Els canvis realitzats en l'estructura metàl·lica contribueixen a millorar la seguretat de l'usuari de la instal·lació. Aquests són els que s'enumeren a continuació i que es poden veure a les següents imatges (Figura 5.4 i Figura 5.5):



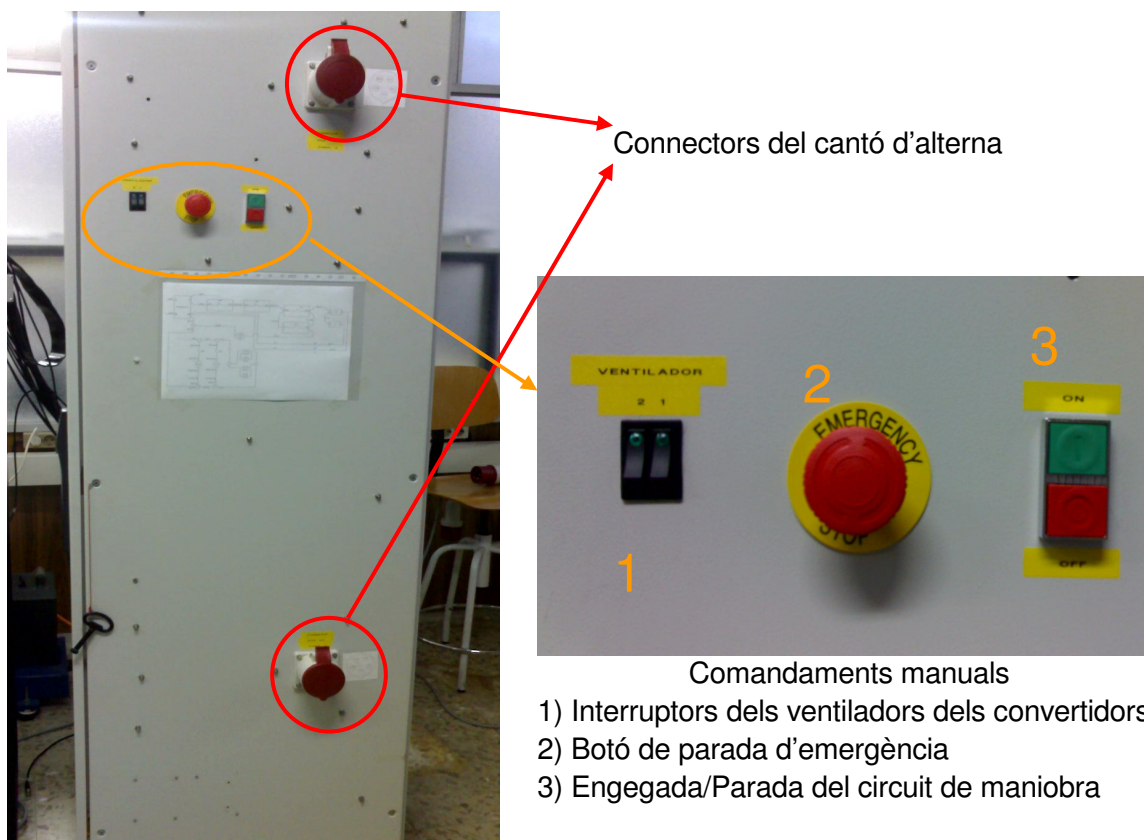


Figura 5.4. Vista externa del cantó d'alterna de l'armari dels convertidors

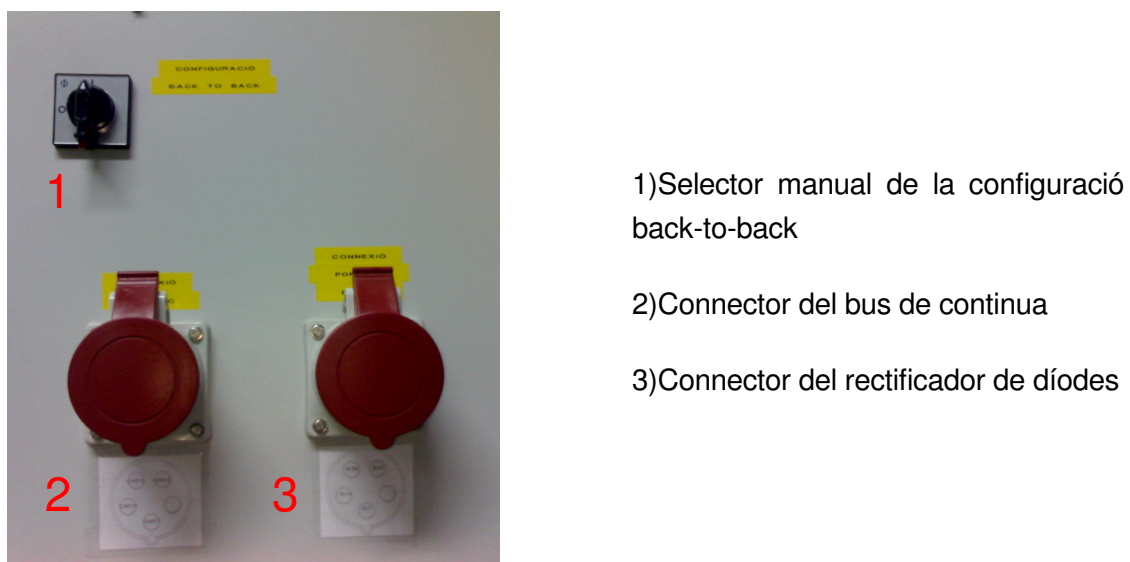


Figura 5.5. Vista externa del cantó de continua de l'armari dels convertidors



- Incorporació dels connectors que connecten els convertidors CC/CA amb les parts de la part de potència exteriors a l'armari (tant a la banda de corrent continu com a la banda de corrent altern), això permet treballar amb la porta de l'armari tancada alhora que facilita la connectivitat de les parts de potència. Abans les connexions es feien per la part inferior de l'armari, el que era força incòmode per l'usuari.
- Incorporació dels comandaments del circuit de maniobra i parada d'emergència. S'introdueix un millor control en l'engegada dels convertidors així com un altre element de seguretat davant de possibles funcionaments anòmals del sistema.
- Incorporació d'un selector manual a la part de corrent continu que permet fer funcionar els dos convertidors com a back-to-back o fer servir només un d'ells (el superior) com a inversor, connectant la els bus de continua d'aquest a una font de corrent continu o a un rectificador no controlat, com es feia en anteriors projectes i que s'ha mantingut instal·lat a l'armari tot i que no s'ha fet servir en el present projecte.
- Incorporació d'una plataforma a la part inferior de l'armari que permet mantenir els filtres trifàsics de l'inversor i el rectificador dins de l'armari, el que facilita la seva mobilitat.

La distribució dels diferents elements dins de l'armari es va fer tenint en compte la facilitat d'accés als diferents punts de mesura necessaris així com la minimització de les interferències electromagnètiques. En aquests elements també s'han modificat diferents aspectes que es detallaran en els següents subapartats, dedicats a cadascun d'ells.

5.2.1. Placa UP2 d'Altera

Es tracta d'un circuit imprès inclòs en el paquet universitari d'Altera, inclou una PLD i una FPGA programables mitjançant un connector JTAG. La seva funció radica en rebre els senyals de duty i de blanking time de la dSPACE i processar-los per enviar-los als drivers dels convertidors. També s'encarrega de processar els senyals d'error que poden enviar els drivers.



Hardware

La Figura 5.6 mostra la placa UP2 d'Altera:

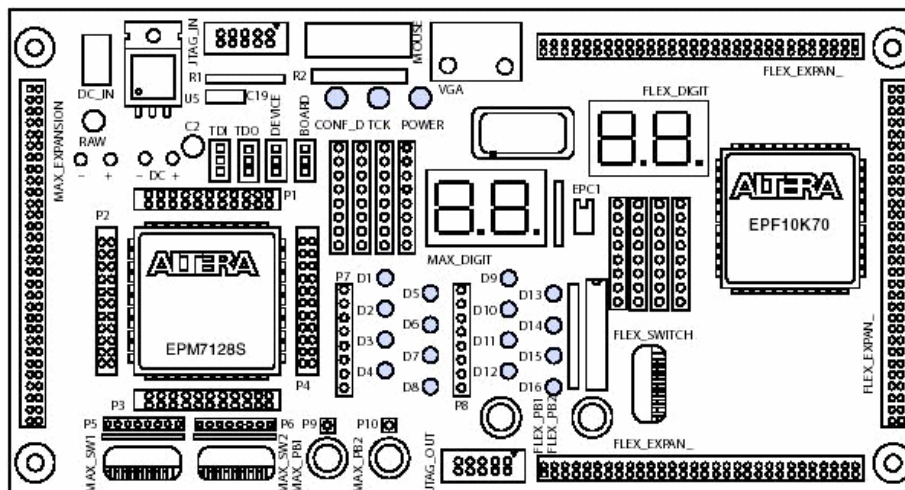


Figura 5.6. Imatge de la placa UP2 d'Altera

Aquesta placa inclou dos dispositius programables: el EPM7128S de la família MAX (PLD) i el EPF10K70 de la família FLEX 10K (FPGA), tots dos comandats per un rellotge/oscil·lador intern de 25,125MHz.

Es farà servir el dispositiu EPF10K70, ja que disposa de més portes lògiques i és més potent.

Aquest dispositiu està basat en la tecnologia SRAM, es presenta en un encapsulat de 240 pins, conté 3744 elements lògics (LE, Logic Element) i 9 blocs d'*arrays* programables (EAB, Embedded Array Block), que equivalen a 70000 portes lògiques típiques.

Degut a la tecnologia d'aquest dispositiu s'ha de programar cada vegada que s'alimenta o falla l'alimentació de la placa d'Altera. Aquest inconvenient no es greu en el present projecte, ja que les proves experimentals que es duen a terme no són extensives i sempre estan supervisades.

Software

El software que es fa servir per programar la FPGA és el *Maxplus II Baseline versió 10.2*. Aquest permet fer dissenys combinacionals i seqüencials de forma modular i jeràrquica, així les funcions més complexes es poden dividir en diferents mòduls més simples, connectant-los segons convingui posteriorment.



Els dissenys a programar en el dispositiu es poden introduir per mitjà d'esquemàtics o amb diferents llenguatges de descripció de hardware com poden ser el VHDL, AHDL o Verilog.

5.2.2. Convertidors CC/CA del back-to-back

Són els encarregats de condicionar l'energia elèctrica trifàsica extreta del generador de l'emulador eòlic, en energia elèctrica trifàsica que es pugui injectar a la xarxa elèctrica.

Hardware

Es tracta de dos convertidors trifàsics de tres nivells comercials de l'empresa SEMIKRON adquirits anteriorment pel DEE. Un d'ells ja es trobava instal·lat a l'armari i s'ha fet servir en anteriors projectes finals de carrera i d'investigació.

La instal·lació i verificació del funcionament del segon convertidor així com la connexió entre els dos de forma que la topologia back-to-back funcioni correctament és el primer objectiu del present projecte. Dels dos convertidors un d'ells treballarà com a rectificador i l'altre com a inversor. S'ha escollit que el nou convertidor treballi com a inversor i el convertidor anterior com a rectificador, ja que el comportament del primer es verificarà amb aquest treballant com a inversor. S'ha decidit mantenir a la instal·lació el pont de díodes que actuava com a rectificador no controlat, en previsió de la seva necessitat en experiments posteriors.

També s'han incorporat al sistema els següents elements de seguretat: diferencials, magnetotèrmics i contactors, aquests darrers, per mitjà del circuit de maniobra que s'explica al subapartat 5.2.4, controlen de forma manual la posada en marxa o desconexió de la part de potència.

A la següent imatge (Figura 5.7) es pot veure l'esquema general de tot el circuit de potència amb totes les noves incorporacions:



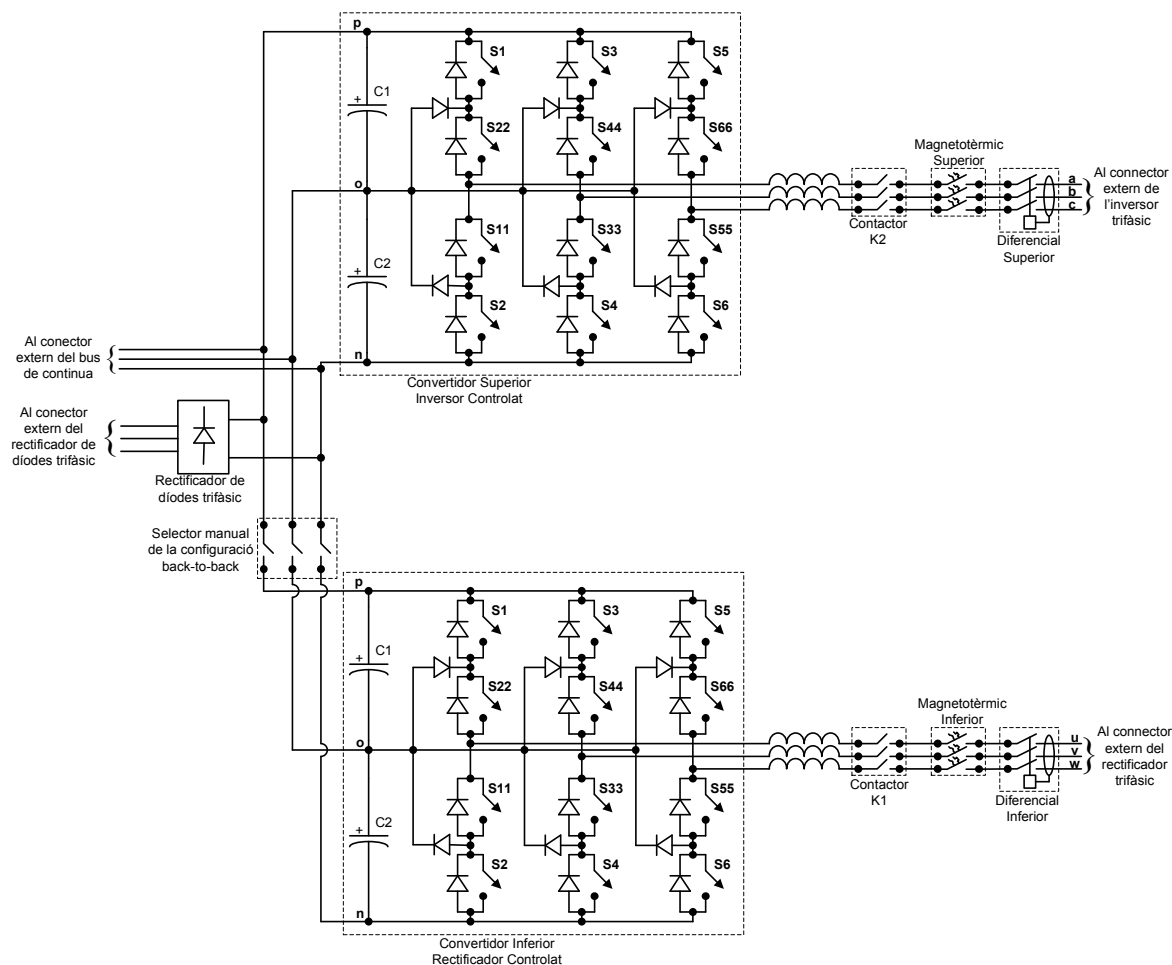


Figura 5.7. Esquema general del circuit de potència del convertidor back-to-back.

Com es pot apreciar a l'anterior figura la part d'alterna dels dos convertidors s'ha connectat a una bateria de bobines trifàsiques que actuen com a filtre de primer ordre a l'entrada del rectificador i a la sortida de l'inversor, per corregir els harmònics d'altres freqüències i que només passi la freqüència de treball, com s'explica a l'annex A.

També es pot observar que en actuar el selector de la part de corrent continu, anul·lant la configuració back-to-back, el convertidor que continua treballant és el que realitza les funcions d'inversor, podent-se fer servir aquest connectant el bus de continua directament a una font de corrent continu o fent servir el pont de diodes com a rectificador i connectar aquest a l'emulador eòlic o a una font trifàsica de corrent altern.

Els diferents components que formen part de cadascun dels dos convertidors comercials són els següents:

- Dotze IGBTs de potència, controlats pels seus respectius circuits de drivers.



- Quatre condensadors de 1500 μF , 750V cadascun (són els del bus de corrent continu).
- Cinc sensors d'efecte Hall de tensió, dos en el bus de corrent continu que mesuren V_{PO} i V_{ON} , respectivament, i tres en el cantó de corrent altern que es poden configurar per mesurar les tensions entre les fases o respecte al punt neutre.
- Set sensors d'efecte Hall de corrent, dels quals es fan servir sis per mesurar els següents corrents: I_a , I_b , I_c , I_P , I_O i I_N .

Aprofitant la instal·lació del nou convertidor s'han canviat els sensors de corrent d'aquest, ja que els sensors que venen de fàbrica, el model LA 205-S de LEM, tenen un rang de mesura ($\pm 300\text{A}$) que excedeix per molt els rangs de corrent que poden suportar els IGBTs en règim permanent (90~100A). El nou model instal·lat, HAL 50-S de LEM, ajusta millor el rang de mesura ($\pm 150\text{A}$), mantenint la resta de característiques dels sensors anteriors. En les proves experimentals dutes a terme no s'arriba a aquests nivells de corrent, per aquest motiu, i per aprofitar millor el rang de mesura dels sensors, en comptes de mesurar el corrent que circula per cada fase mesuren el doble del corrent que circula per elles. Això es corregeix per software abans d'aplicar les mesures al control dels convertidors.

A l'annex E es troben les imatges detallades de les línies connexió del back-to-back on també es pot veure els punts de mesura als que es troben connectats els diferents sensors dels convertidors. A l'annex I es troben els fulls de característiques de tots els components del convertidor de tres nivells de SEMIKRON.

Software

No hi ha cap software específic per controlar el funcionament dels convertidors. El control d'aquests es farà amb un conjunt de hardware i software de propòsit general adaptats a aquesta aplicació (dSPACE, FPGA, plaques de connexions i ControlDesk).

5.2.3. Cablejat interior

Un correcte i fàcilment identificable cablejat és crític alhora de fer el manteniment o reparacions dels diferents circuits de l'interior de l'armari: el de potència, el de senyal i el cablejat dels terres del sistema.

En tot el cablejat dels diferents elements s'han seguit els següents criteris comuns:

- La longitud dels cables és la més petita possible per disminuir al màxim possible les resistències i les inductàncies d'aquests.



- Tots els cables s'han conduit per unes guies de plàstic fixes a l'estructura metàl·lica de l'armari per tal de presentar un aspecte més ordenat i que no destorbin a l'hora de prendre mesures amb l'oscil·loscopi.
- Tots els cables s'han etiquetat en tots dos extrems per facilitar la seva ràpida i fàcil identificació en l'armari i en l'esquemàtic de connexions. D'aquesta manera les feines de manteniment i reparació del cablejat es faciliten.
- Als dos extrems dels cables s'han grimpat els connectors adequats per assegurar el millor contacte mecànic possible entre el cable i l'element a connectar.
- Tots els cables encarregats de dur senyals de control són cables apantallats, per evitar al màxim possible l'acció de les interferències externes en aquests senyals. La seva pantalla s'ha connectat al terra del sistema en un únic extrem del cable per evitar bucles de terra, tal com s'indica a [10].

El cablejat de potència és l'encarregat de transportar l'energia elèctrica des del connector d'entrada del rectificador a aquest, del rectificador a l'inversor a través del bus de corrent continu i finalment de la sortida de l'inversor al connector de sortida d'aquest.

El cablejat de senyal es divideix en dos grups diferenciats segons transporti els senyals analògics dels sensors a la placa de sensors per es seu condicionament abans d'enviar-lo als convertidors analògic – digitals (A/D) de la placa dSPACE, o els senyals digitals destinats al control dels drivers dels IGBTs.

El cablejat dels terres del sistema presentava un dubte força important. Per fer funcionar les diferents plaques de l'armari, la placa dels sensors, la de control i la FPGA, el sistema necessita alimentació monofàsica que es pren d'un endoll del laboratori. Alhora el circuit de potència treballa amb corrent altern trifàsic. El dubte que sorgia era si es podien connectar els dos terres a una única regleta de terres general o si era necessari diferenciar els terres en dues regletes separades. Es va mesurar experimentalment la caiguda de tensió entre els terres trifàsic i monofàsic de les preses de corrent del laboratori obtenint-se una caiguda de potencial en alterna de 0,8mV. Per aquest motiu es va decidir emprar una única regleta de terres general. Aquesta regleta es connecta al terra de l'edifici.

A l'annex E s'inclouen detalls i imatges més específics dels diferents cablejats.



5.2.4. Circuit de maniobra

El circuit de maniobra és una incorporació del present projecte que té les següents finalitats:

- Controlar l'alimentació monofàsica des de el corresponent endoll a les fonts d'alimentació de les diferents plaques.
- Disposar d'un circuit d'engegada/parada dels convertidors independent del control per software.
- Disposar d'un mecanisme de parada d'emergència per el sistema.

A la Figura 5.8 es mostra l'esquema del circuit de maniobra:

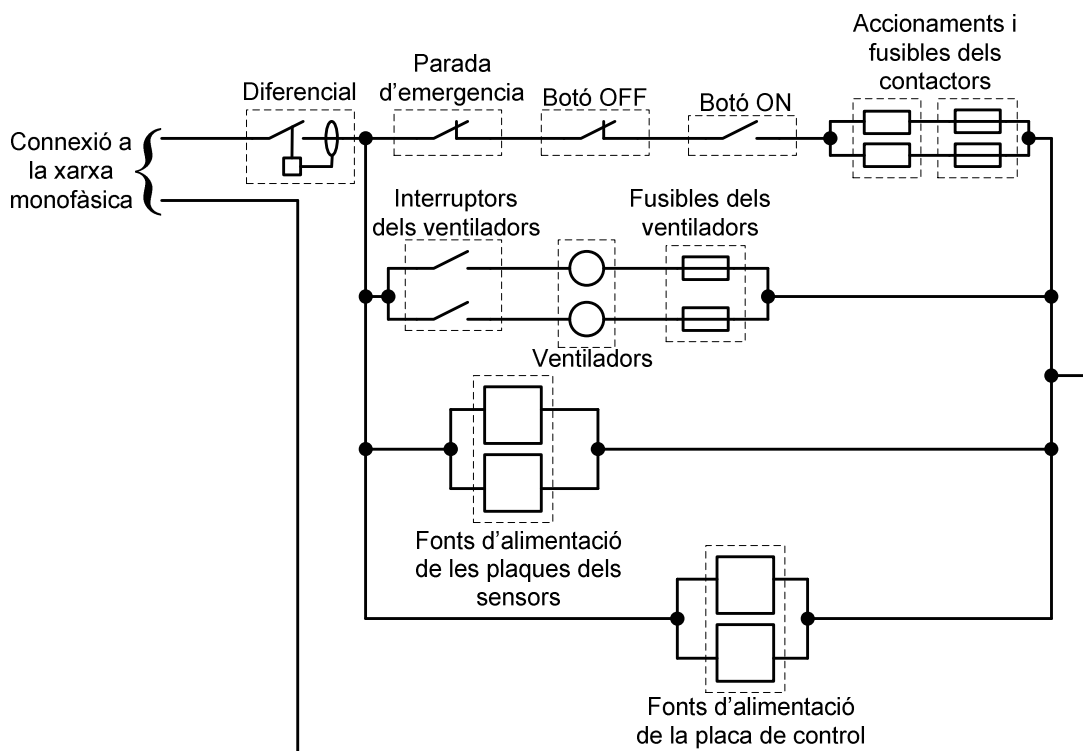


Figura 5.8. Esquema del circuit de maniobra

S'ha considerat oportú que l'alimentació de la FPGA no es veïés afectada per aquest circuit, perquè si aquesta es quedés sense alimentació es desprogramaria. Per aquesta raó s'ha afegit un lladre monofàsic a l'interior de l'armari que es el que es connectarà a l'endoll monofàsic, alimentant a l'hora al diferencial del circuit de maniobra i a la FPGA, com es mostra en el següent esquema (Figura 5.9):



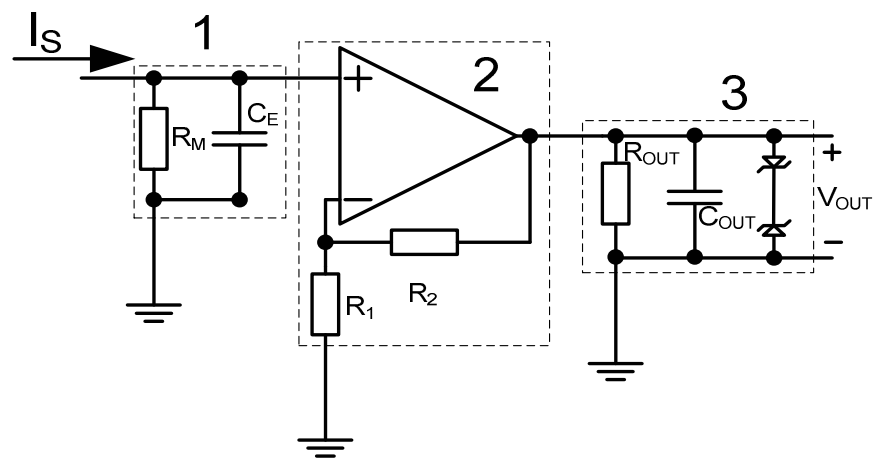


Figura 5.11. Esquema del circuit de condicionament de la placa de connexions dels sensors

Aquest circuit es pot subdividir en tres blocs, cadascun dels quals té diferents funcions.

El primer bloc, o bloc d'entrada, es fa un primer tractament de la senyal que arriba dels sensors adequant-la al tipus de senyal que es tractarà en el següent bloc, també es realitza un filtratge del senyal. El segon bloc, o bloc d'amplificació té com a missió augmentar el nivell de tensió que es rep dels sensors a partir del primer bloc, per ajustar-lo al rang d'entrada dels convertidors A/D de la placa dSPACE. El tercer i darrer bloc, o bloc de sortida, té com a missió filtrar la senyal que s'envia cap als convertidors A/D de la placa dSPACE.

Els elements que conformen el primer bloc són la resistència R_M , i el condensador C_E , fent aquest darrer la funció de filtre. Els sensors d'efecte Hall que venen de fàbrica amb el convertidor de tres nivells (LEM LA205-S, pel corrent i ABB VS500B, per la tensió) són de sortida en corrent, i aquesta resistència R_M ens permet fer el pas de corrent a tensió per poder treballar amb aquesta magnitud en el següent bloc. El seu valor no es pot escollir de forma arbitrària segons interès per l'aplicació, es troba limitat a un rang de possibles valors segons el sensor que es fa servir i el nivell d'alimentació que aquest tingui, aquest rang es troba especificat en el full de característiques del sensor.

El segon bloc es basa en un amplificador operacional en configuració no inversora. Escollint de forma adequada les resistències s'aconsegueix pujar el nivell de tensió per adequar-lo millor al rang d'entrada dels convertidors A/D de la placa dSPACE ($\pm 10V$).

El tercer bloc consta d'una resistència i un condensador que conformen un filtre RC per filtrar les interferències del senyal de sortida, així com de dos díodes zener en enfrontats per limitar el nivell de tensió en el cas que s'excedissin els 10V màxims d'entrada dels convertidors A/D.



La instal·lació dels nous sensors de corrent fa que sigui necessari introduir canvis en el seu circuit de condicionament, la placa que inicialment estava destinada als sensors del nou convertidor es va dissenyar suposant que els sensors d'un segon convertidor serien del mateix tipus que els presents en el primer. L'esquema del circuit de condicionament pels nous sensors de corrent és el següent (Figura 5.12):

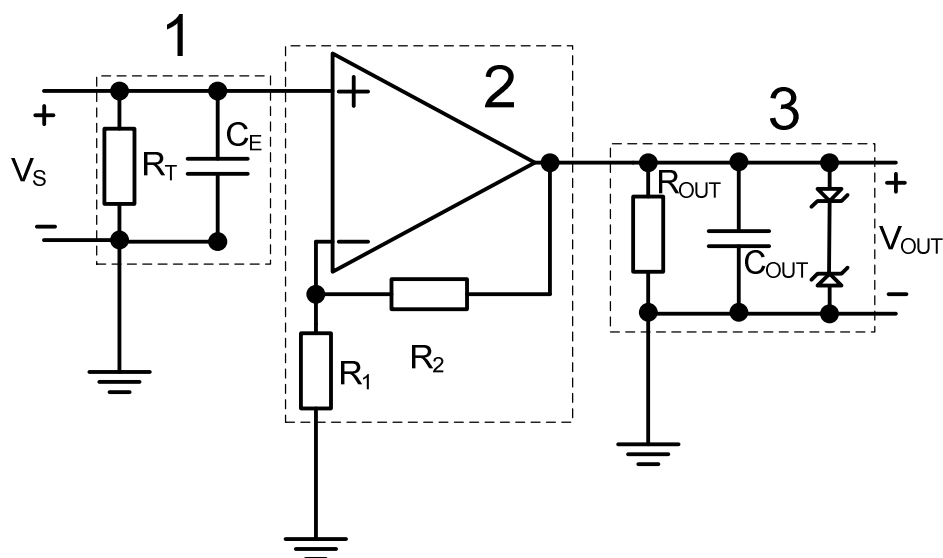


Figura 5.12. Esquema del circuit de condicionament dels nous sensors de corrent HAL50-S

Les modificacions que respecte l'anterior circuit de condicionament són les següents:

- La sortida dels sensors és en tensió, pel que han de tenir accés a la tensió de referència de 0V de la placa perquè la seva mesura que donen es pugui tracta correctament. Per resoldre aquest punt s'ha fet arribar, mitjançant un pont, la tensió de referència de la placa a un pin del connector dels cables dels sensors només als connectors dels nous sensors
- La resistència R_T és una resistència de terminació i substitueix a la resistència de mesura R_M , dels anteriors sensors. El seu valor ha de ser tal que el corrent que consumeix no sigui important. Pel full de característiques del sensor es sap que quan aquesta mesura 50A la seva sortida serà de 4V, prenent aquesta tensió com a valor màxim al que es pot arribar i agafant un valor de resistència de terminació de $10k\Omega$ (valor típic), es pot calcular el corrent màxim que passarà per la resistència i la potència que aquesta ha de dissipar. Com es pot veure als càlculs realitzats (Eq. 6.1 i Eq 6.2) el corrent màxim és mínim i, tenint en compte la potència màxima a dissipar, es suficient una resistència de $\frac{1}{4} W$:



$$I = \frac{V_S}{R_T} = \frac{4V}{10k\Omega} = 0,4mA \quad (\text{Eq. 5.1})$$

$$P_{disip} = \frac{(V_S)^2}{R_T} = \frac{(4V)^2}{10k\Omega} = 1,6mW \quad (\text{Eq. 5.2})$$

- La relació de les resistències del bloc de d'amplificació també canviarà. El seu càlcul es mostra a continuació:

$$V_{OUT,OA} = \left(1 + \frac{R_2}{R_1}\right) \cdot V_{IN,OA}, \text{ amb } V_{IN,OA,max} = 4V \text{ i } V_{OUT,OA,max} \leq 10V \quad (\text{Eq. 5.3})$$

$$G_{max} = \left(1 + \frac{R_2}{R_1}\right) = \frac{V_{OUT,OA,max}}{V_{IN,OA,max}} \leq \frac{10V}{4V} \leq 2,5V/V \quad (\text{Eq. 5.4})$$

$$\frac{R_2}{R_1} \leq 1,5 \rightarrow R_2 \leq 1,5 \cdot R_1$$

Escollint de forma correcta les resistències, tenint en compte la seva tolerància (5%), els valors escollits per aquestes són els de la Taula 5.1:

Valor R ₁ [Ω]	Valor R ₂ [Ω]	Relació R ₂ /R ₁	G _{ideal} $\left(1 + \frac{R_2}{R_1}\right)$	G _{max} $\left(1 + \frac{1,05 \cdot R_2}{0,95 \cdot R_1}\right)$	V _{OUT,OA,id} [V]	V _{OUT,OA,m, nid} [V]
6800	9100	1,34	2,34	2,48	9,36	9,92

Taula 5.1. Valors escollits per les resistències

Durant les proves de verificació dels convertidors es va detectar que la sortida del condicionament presentava components d'altres freqüències i que els chips dels operacionals s'escalfaven de forma excessiva (la temperatura superficial de l'encapsulat del chip arribava a uns 50°C, mesurada amb un termòmetre infraroig FLUKE-61). Aquesta inestabilitat dels operacionals, causant alhora de la component d'alta freqüència detectada, es va solucionar augmentant la capacitat de la sortida.



Placa de connexions de control

Es l'encarregada de fer les diferents connexions entre la placa dSPACE, la FPGA i els drivers dels IGBTs, per tal que aquests rebin de forma correcta els senyals de commutació per els IGBTs. Aquestes connexions són les següents:

- De la placa dSPACE a la FPGA es duen els senyals de duty i blanking time pel seu processat.
- De la FPGA als drivers es duen els senyals de commutació una vegada processats els duty ratios i els blanking times.
- Dels drivers dels IGBTs a la FPGA es duen els senyals d'error dels primers.
- Entre la placa dSPACE i la FPGA es duen diferents senyals de control: en direcció a la FPGA si es tracta de senyals per controlar el correcte tractament del duty ratios, blanking times, així com posada en marxa dels convertidors, i en direcció a la placa dSPACE si es tracta de senyals d'error per actuar de la forma adequada en cas de produir-se algun error (aturada del conjunt i notificació a l'usuari).

La placa es troba dividida en dues seccions diferenciades, una es basa en circuits alimentats a 5V amb lògica TTL i l'altre en circuits alimentats a 15V amb lògica CMOS. També hi ha un circuit regulador que transforma l'entrada de 15V de les fonts d'alimentació a 5V, així s'evita l'ús d'una segona font per alimentar per separat els circuits de 5V i els de 15V.

A la Figura 5.13 es pot veure l'esquema general de la de la placa:



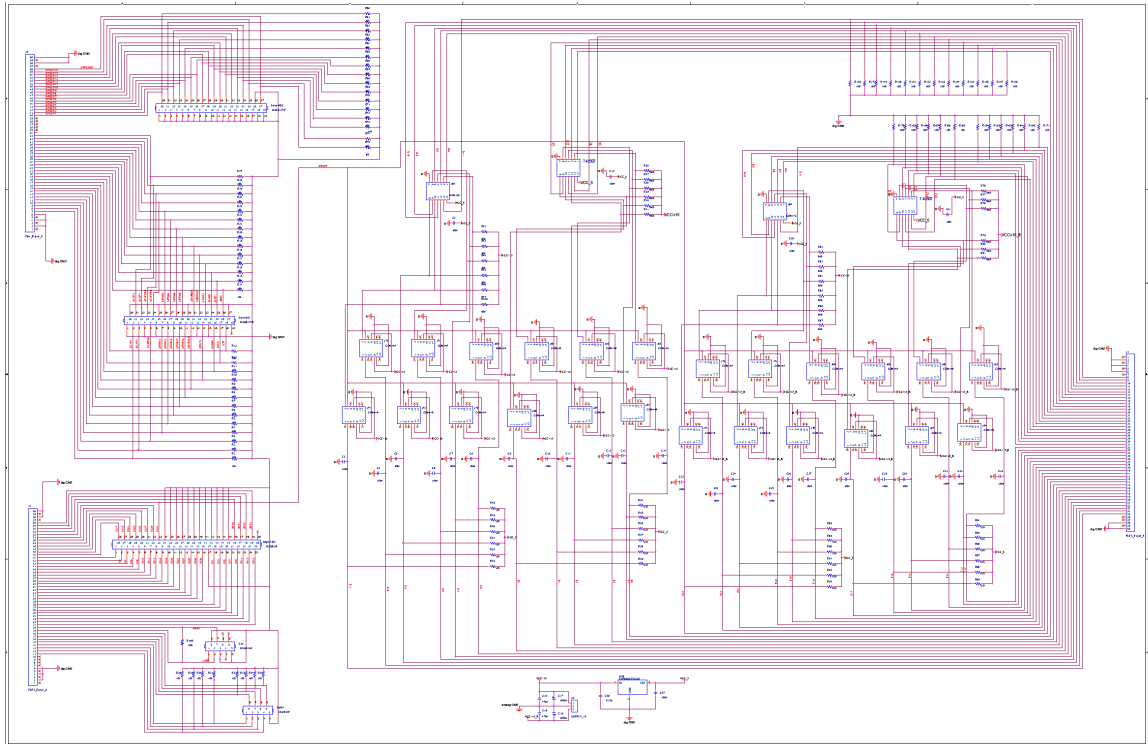


Figura 5.13. Esquema general del circuit de la placa de connexions de control, font [1]

Dels connectors existents a la placa només es volien fer servir el connector DSUB-50 per dur els senyals de la placa dSPACE, els tres connectors de 60 pins amb els que es comunica la FPGA amb la placa de control per mitjà de cables plans apantallats de 60 vies, connectats als connectors FLEX_EXPAN per la banda de la FPGA, i els 24 connectors de 14 pins pels que s'envien els senyals als drivers dels IGBTs per mitjà de cables plans apantallats de 14 vies.

En aquesta placa es van detectar els següents errors:

- Dos senyals d'error de drivers donaven del convertidor anteriorment instal·lat donaven error de forma continua tan bon punt es connectava el convertidor.
- Diversos pins de la FPGA adjudicats als duty ratios del convertidor de nova instal·lació en el disseny de la placa fet en l'anterior projecte s'havien adjudicat de forma incorrecta. Es trobaven adjudicats a pins reservats d'entrada a la FPGA i es pretenia fer-los servir com a pins de sortida de la FPGA.

Per detectar els drivers causants del primer error es va fer un seguiment del senyal d'error dels diferents drivers, finalment es va veure que el problema es trobava en el camí de l'error de dos d'ells, però que no es tractava que aquests donessin error, per la qual cosa es va

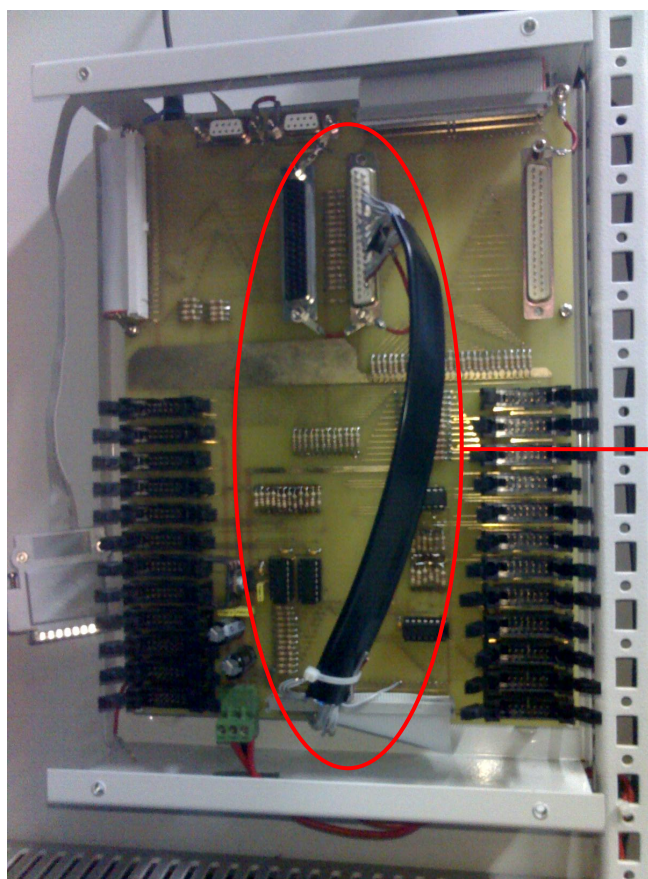


deduir que el problema es trobava en els dos pins de la FPGA que s'havien adjudicat a aquests dos senyals.

Per solucionar els errors detectats les possibles solucions passen per adjudicar els senyals amb problemes a pins de la FPGA que no es facin servir en aquest moment. Tenint això en compte es pot optar per dues solucions:

- Aprofitant les vies que existeixen en la placa actual reconduir les rutes amb els pins de la FPGA mal adjudicats o danyats per mitjà de cables i connectors adequats a uns altres pins que no estiguin en ús.
- Refer totalment la placa de comunicacions digital tenint en compte els errors detectats a l'hora de fer les rutes que duren els senyals de la FPGA als drivers, d'aquets a la FPGA i les rutes que comuniquen el connector de la dSPACE amb la FPGA.

Degut a que els errors a la placa de comunicacions digital no són generalitzats i que actualment hi ha disponibilitat de connectors sense ús connectats a pins correctes de la FPGA s'ha optat per la primera de les dues solucions, tal com es mostra a la Figura 5.14.



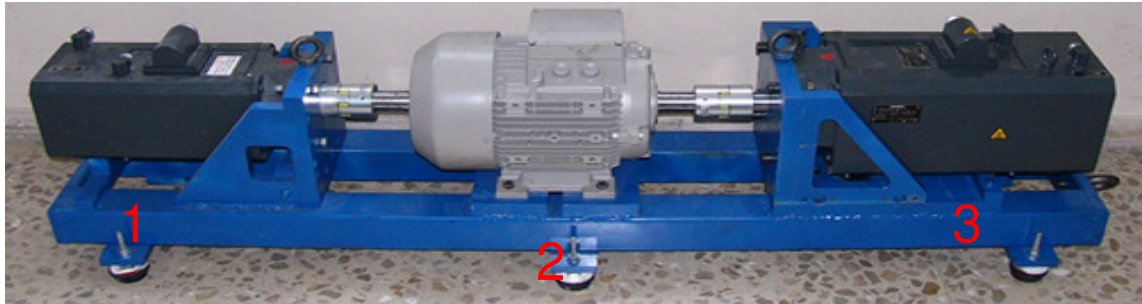
Reconducció de les rutes
amb pins mal adjudicats a un
connector alternatiu

Figura 5.14. Solució adoptada per resoldre els errors de la placa de connexions de control



5.3. Bancada de motors

Aquest subsistema és l'encarregat de simular físicament el comportament de l'aerogenerador. Es compon d'un grup motor impulsor – generador suportat sobre una bancada metàl·lica, com es mostra a la Figura 5.15.



- 1) Servomotor de 9,4kW controlat 2) Motor asíncron de 7,5kW
3) Servomotor de 9,3kW, generador síncron

Figura 5.15. Bancada de motors

A la imatge de la Figura 5.15 es poden observar els diferents elements que formen part de la bancada. En primer lloc es pot veure el servomotor controlat per l'equip Simovert, es tracta d'un motor síncron de 9,4kW i amb una velocitat nominal de gir de 4500rpm. A continuació es troba el generador asíncron, un motor inductiu de gàbia d'esquirol de 7,5kW i una velocitat nominal de gir de 2930rpm. El darrer és el generador síncron un servomotor de 9,3kW i una velocitat nominal de gir de 1500rpm. En el present projecte només es fa servir el generador síncron de la bancada, de tal forma que el paper que juga el generador asíncron és únicament de transmissió entre els dos servomotors.

La bancada està constituïda per una base de tub quadrat de 60mm de costat sobre la que es troben col·locats una sèrie de suports fets a mida per a cadascun dels motors, per aconseguir un elevat grau d'alineació. També hi ha instal·lats una sèrie de suports antivibracions amb regulació d'alçada, d'aquesta forma es redueixen al màxim les vibracions causades pel funcionament dels motors i es pot regular l'alçada per poder ajustar la horitzontal de la base.

La unió entre els diferents motors es fa amb uns acoblaments elàstics que permeten absorbir les eventuais desalineacions entre els eixos dels diferents motors millor que els acoblaments rígids sense una pèrdua significativa de rendiment i provoquen un efecte negatiu sobre els components mecànics dels motors menor que els darrers.

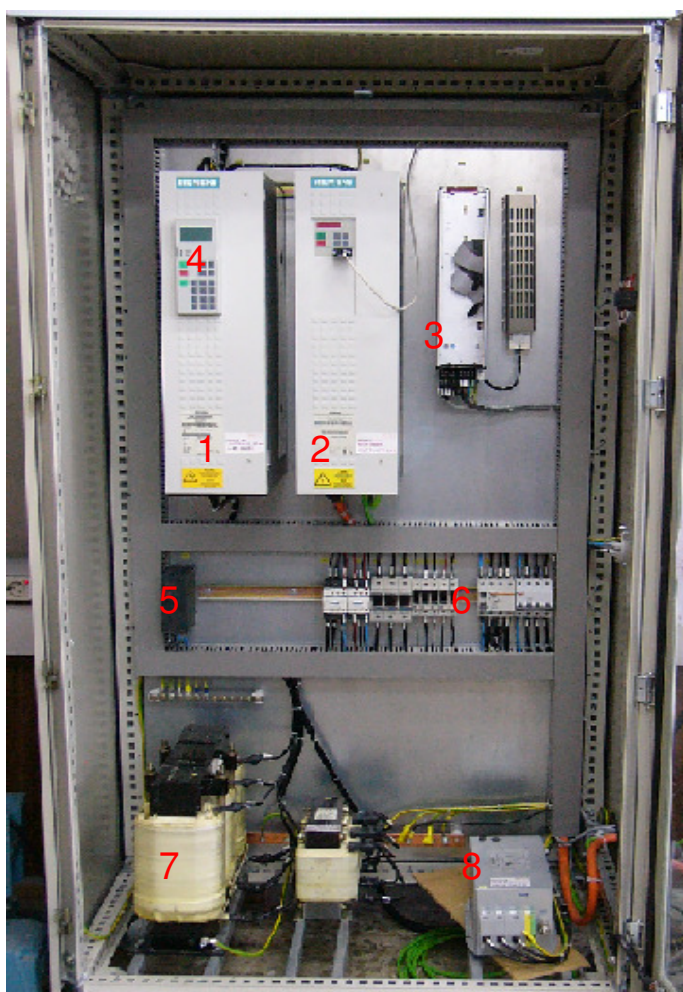


5.4. Armari de l'equip Simovert

Es tracta d'un grup rectificador – inversor desenvolupat per Siemens per mitjà del qual es pot definir el funcionament d'un servomotor. Tots dos són programables des de els mateixos convertidors, així com des de PC.

5.4.1. Hardware

Es basa en un rectificador trifàsic en pont complet de tiristors de fins a 37kW de potència de sortida, un inversor trifàsic de IGBTs de potència regulable de 2,2kW a 37kW, un autotransformador un filtre d'interferències electromagnètiques una placa codificadora de l'encoder, un panell de comandament per al control i visualització directa de l'estat de funcionament una connexió RS – 232 per realitzar la connexió amb el PC i els elements de seguretat necessaris, magnetotèrmics, diferencials i fusibles. La Figura 5.16 mostra aquest equip, indicant-ne les diferents parts.



- 1) Rectificador
- 2) Inversor
- 3) Variador DANFOS
- 4) Panell de comandament
- 5) Font d'alimentació de 24V
- 6) Elements de seguretat
- 7) Autotransformador
- 8) Filtre EMC

Figura 5.16. Equip Siemens Simovert Masterdrive MC



5.4.2. Software

Simovis Drive Monitor versió 5.1: Aquest software permet definir tots els paràmetres necessaris per obtenir la resposta necessària del servomotor controlat. Aquest control pot ser a velocitat o parell, el que permet simular el funcionament d'un aerogenerador. També permet visualitzar tota una sèrie de característiques del funcionament del motor en temps real.

La comunicació entre l'equip i el PC amb el software es realitza per mitjà d'una connexió RS – 232.

En el present projecte només es treballarà amb un control a velocitat constant.

5.5. Centre de control

Aquest és el mòdul que s'encarrega del control dels dos armaris. Està format bàsicament per un PC, la placa dSPACE (instal·lada al mateix PC) i el panell de connexions de la mateixa placa (panell CP).

5.5.1. PC

Des de el PC es programen per mitjà del software adequat els diferents elements que intervenen en el control del sistema, alhora que també es fa anar el software precís per controlar en temps real el back-to-back.

El software que es fa servir és el següent:

- *Maxplus II Baseline versió 10.2*: Per mitjà d'aquest software es poden programar els dos dispositius presents a la placa UP2 d'Altera. Es fa servir per programar la FPGA.
- *Matlab+Simulink+Real Time Workshop versió 6.5.0 release 13*: Emprat per programar la placa dSPACE. Amb la mateixa placa ve inclòs un paquet amb les llibreries dels elements que incorpora.
- *Simovis Drive Monitor versió 5.1*: Software fet servir per programa l'equip SIMOVERT que comanda els motors de la bancada. Es pot programar perquè aquests estiguin controlats segons la velocitat angular de l'eix del motor o segons el parell que pot donar aquest.



- *Control Desk developer version 2.4.1*: Software incorporat amb el paquet de la placa dSPACE, que permet fer un seguiment en temps reals de diferents senyals (ja sigui a efectes de control o de mesures), alhora que permet controlar els convertidors.

5.5.2. dSPACE

La placa dSPACE és un circuit imprès controlat per un PowerPC (PPC) integrat al propi PC. És el nucli de càlcul de tot el sistema perquè s'encarrega del control general del back-to-back.

Hardware

Es treballa amb la placa DS1103 (Figura 5.17), aquesta té com a processador principal o *Master* un PPC 604e i un DSP, Digital Signal Processor, com a esclau, concretament aquesta placa conté el TMS320F240 DSP de Texas Instruments.

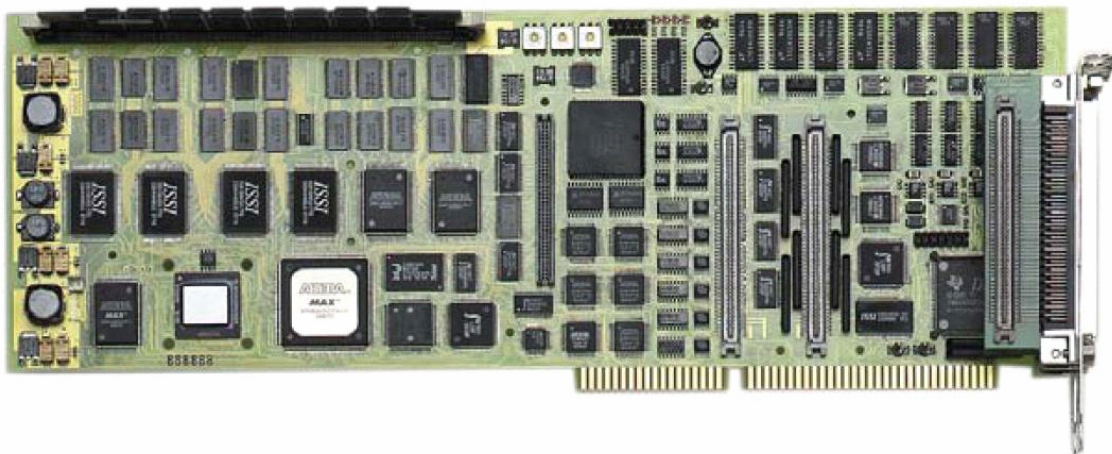


Figura 5.17. Imatge de la placa dSPACE 1103

Els perifèrics que inclou la targeta són els següents:

- Setze entrades multiplexades a quatre ADCs de 16 bits.
- Quatre entrades directes a ADCs de 12 bits.
- Vuit sortides directes de convertidors digital a analògic (DAC) de 14 bits.
- Sis entrades d'encoder.
- Una entrada/sortida digital de 32 bits corresponent al processador principal.
- Una entrada/sortida digital de 18 bits corresponent al DSP esclau.



- Un modulador Pulse With Modulation (PWM) trifàsic
- Tres moduladors PWM individuals.
- Un port de comunicacions en sèrie RS-232 o RS-422.
- Un bus CAN
- Quatre interrupcions hardware d'usuari.

En el present projecte s'han fet servir totes les entrades ADC (16+4), l'entrada/sortida digital del processador principal i tres interrupcions hardware d'usuari.

Software

Es poden distingir tres blocs diferents de software emprat per la programació i control en temps real de la dSPACE. Cadascun d'ells té la seva funció específica.

- *Matlab+Simulink+Real Time Workshop versió 6.5.0 release 13:*
- *Control Desk developer version 2.4.1:* Es tracta del software que permet monitoritzar en temps real el comportament de la dSPACE, també permet fer canvis online a variables sobre les que interressi tenir un control per ajustar-les o variar el comportament dels convertidors.



6. Programació del control

En aquest capítol es realitza una descripció general de la programació dels diferents elements del sistema.

S'ha dividit en dos apartats diferents, el primer es dedica a la programació de la placa dSPACE, el segon a la programació de la FPGA. La programació de l'equip Simovert, que consisteix en seguir una sèrie de passos sistematitzats per generar un fitxer de configuració del software, es troba explicada a l'annex D.

6.1. Programació de la placa dSPACE

La programació de la placa dSPACE es realitza en Simulink, un entorn gràfic de programació del paquet matemàtica Matlab. Aquest es basa en la interacció d'una sèrie de blocs predefinits que realitzen les diferents funcions del control. La tasca ha realitzar és escollir els blocs necessaris i relacionar-los entre ells, a fi d'obtenir la resposta que es vol.

La versió del software feta servir en el present projecte és la 6.5.0 release 13.

6.1.1. Especificacions

- Minimització dels temps d'enviament dels duty ratios de la dSPACE a la FPGA.
- Sincronització de la dSPACE i la FPGA.
- Simplificació dels paràmetres del sistema de cara a l'usuari per poder realitzar modificacions.
- Possibilitat de reconfigurar els blanking times i la freqüència de la modulació.
- Possibilitar l'enviament escalat del número de duty ratios.
- Optimitzar el codi per reduir el seu temps d'execució.
- Generalitzar la programació per possibilitar l'ús d'altres modulacions.

6.1.2. Solució adoptada

Les anteriors especificacions de la programació permeten descobrir les limitacions de l'ús dels blocs predissenyats degut a la seva forma d'execució. L'enviament de la informació des de la dSPACE a la FPGA, ja sigui del Master o de l'esclau, es produeix de forma



esglaonada bit a bit, el que introdueix un temps d'enviament excessiu que no permet assolir els requeriments plantejats.

Aquest problema es soluciona d'uns blocs especials anomenats S-Fuction, que són una representació gràfica d'una programació externa en codi C. Això permet una major flexibilitat per programar el sistema perquè es pot accedir a un nivell més bàsic en l'ús de la placa dSPACE.

Programant directament en C es pot realitzar la sincronització d'una sèrie de bits. Es poden enviar de forma sincronitzada els 32 bits del Master i, relacionats amb l'enviament dels 32 bits del Master, l'enviament de forma sincronitzada dels grups de bits de l'esclau, segons la seva estructura del hardware de comunicacions que es mostra a la següent figura:

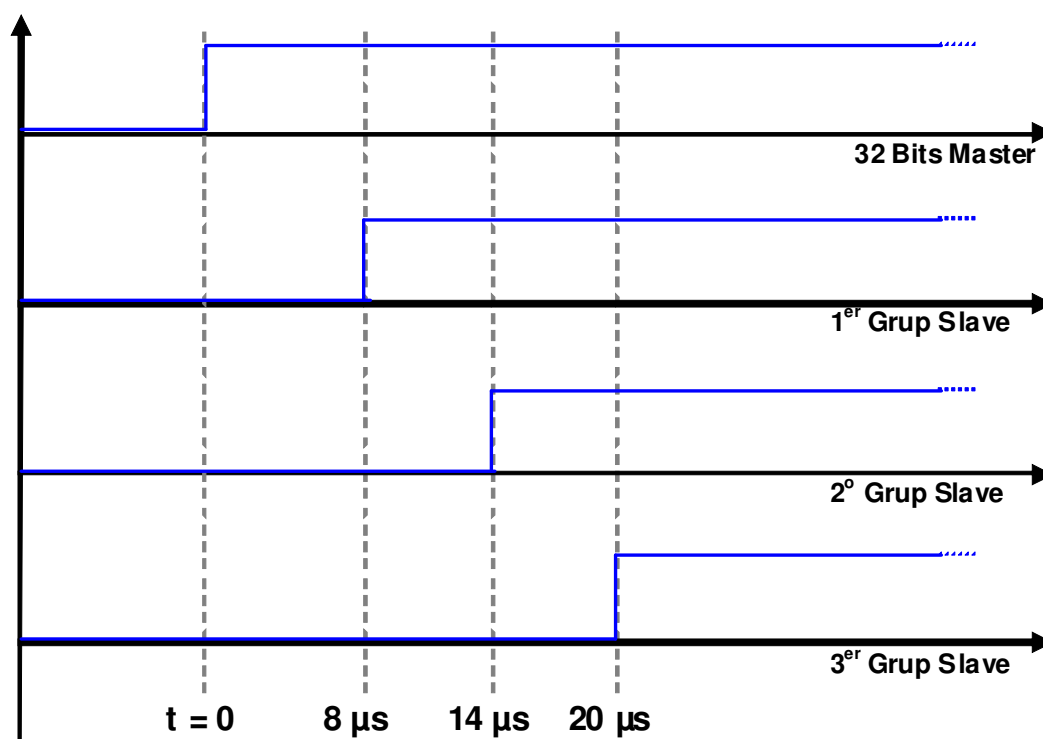


Figura 6.1. Forma i temps d'enviament dels bits del Master i Slave de la placa dSPACE

Per enviar els 12 senyals de duty necessaris per controlar el back-to-back, 6 per cada convertidor, és necessari l'enviament de 96 bits (48 per convertidor). Als bits de duty rate s'han d'incloure els bits dels senyals de control (control engegada, lògica positiva – negativa i reset,), que afegeixen 3 bits més per enviar.

L'enviament d'aquests bits es realitza per mitjà de ràfegues de bits successives per part del Master. Com que es necessari enviar els 96 bits de duty i els 3 dels senyals de control seran necessàries 4 ràfegues de 32 bits cadascuna.



A l'anterior imatge (Figura 6.2) es pot veure els diferents blocs de SIMULINK de l'esquema general de control del back-to-back. A l'annex B es mostren amb més detall cadascun dels diferents blocs de l'esquema i les funcions que aquests realitzen.

6.2. Programació de la FPGA

La programació de la FPGA integrada a la placa UP2 d'Altera es realitza amb el programa informàtic Maxplus II Baseline, un entorn gràfic de descripció de hardware, aquest es basa en la separació en blocs de les diferents funcions i la interconnexió entre elles fent servir una sèrie de línies que transmeten els senyals.

La versió del software feta servir en aquest projecte és la 10.2.

6.2.1. Especificacions

- Sincronització de la dSPACE i la FPGA.
- Simplicitat de les operacions necessàries per fer el processament de la informació.
- Minimització del codi.
- Minimització dels temps per la recepció i memorització dels duty ratios.
- Simplicitat de cara a l'usuari per poder modificar els paràmetres del sistema.

6.2.2. Solució adoptada

Per realitzar la sincronització entre les dues plaques la primera cosa que es necessària realitzar és escollir el rellotge del sistema. Tenint en compte el tipus de processament que s'ha de realitzar sobre la informació i els temps en que aquest es realitza (la dSPACE processa la informació ràpidament a l'inici del període i després espera, i la FPGA ha de distribuir la informació durant tot el període) s'ha escollit el rellotge intern de la placa UP2 d'Altera, de freqüència 25,125MHZ, com a rellotge del sistema. Per mitjà de divisions d'aquesta freqüència, es duran a terme les diferents tasques a les freqüències desitjades.

La recepció totalment síncrona de la informació s'ha descartat ja que es necessari la recepció de forma asíncrona de part de la informació.

Per aquest motiu la informació s'envia amb uns bits de control que indiquen el contingut que es transmet (els bits que identifiquen el número de rafega) i s'han establert uns temps d'espera adequats perquè s'estabilitzin els senyals que s'han d'adquirir per processar-los posteriorment.



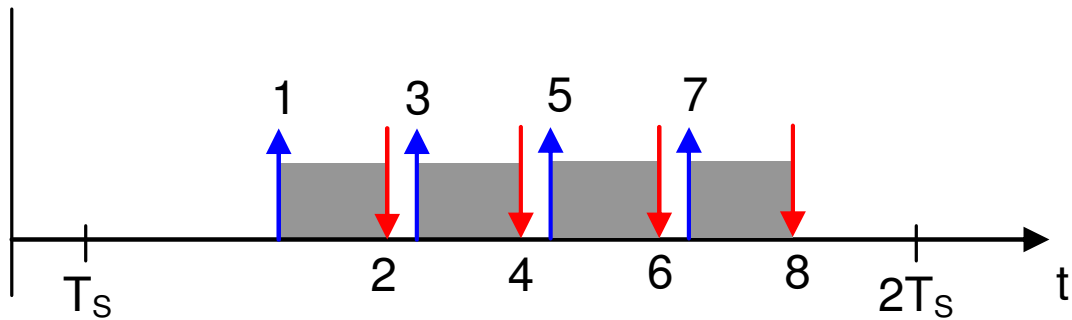


Figura 6.3. Recepció i adquisició de la informació a la FPGA

En l'anterior imatge (Figura 6.3) els temps es distribueixen de la següent forma:

- A l'instant 1 s'envia la primera ràfega, a l'instant 3 la segona, a l'instant 5 la tercera i a l'instant 7 la quarta i darrera del període.
- Els períodes de temps de 1 – 2, 3 – 4, 5 – 6 i 7 – 8, són els temps d'espera programats a la FPGA per a l'estabilització dels senyals d'entrada (5µs).
- En els instants 2, 4, 6 i 8 es produeix l'adquisició de la informació per part de la FPGA.
- Els períodes de temps 1 – 3, 3 – 5 i 5 – 7 són els temps d'espera programats a la placa dSPACE per l'enviament de la segona, tercera i quarta ràfegues, respectivament (10µs).

L'esquema general de funcionament de la FPGA per el control del back-to-back és el següent (Figura 6.4):

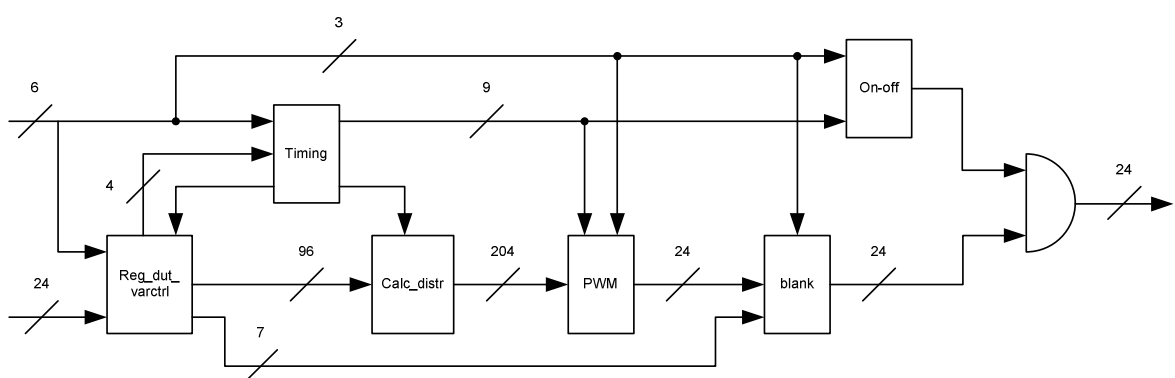


Figura 6.4. Esquema general de funcionament de la FPGA per el back-to-back

- **Timing:** S'encarrega de generar, a partir del rellotge intern de la placa de 25,125MHz, la freqüència per al càlcul del control de la dSPACE (f_{CTRL}), un



comptador 510 vegades més ràpid al darrer (comp_510), encarregat de distribuir els senyals de duty durant el període de commutació de la FPGA, el senyal necessari per la memorització de la informació entrant (lect_raf_out) i el senyal de càlcul de paràmetres per la distribució dels duties (calcula).

- **Reg_dut_varctrl:** S'encarrega de seleccionar la informació d'entrada, si els convertidors no es troba en funcionament (senyal *engegada* amb valor OFF) agafa la freqüència i el blanking time per al sistema, si els convertidors es troben en funcionament (senyal *engegada* amb valor ON) rep els duty ratios guardant a la memòria la freqüència i blanking time del darrer valor OFF del senyal *engegada*. També té inclosos un conjunt de registres de tipus DQ que, en funció del senyal *lect_raf*, captura els 24 bits/ràfega dels duty ratios, agrupant-los en 12 paraules de 8 bits.
- **Calc_distr:** Per mitjà dels 12 duty ratios d'entrada s'obtenen els paràmetres necessaris per la distribució simètrica d'aquests durant el període de commutació.
- **PWM:** Partint del comptador "comp_510" distribueix els duty ratios en senyals de commutació per els diferents transistors (C1_S1..C1_S66, C2_S1,..C2_S66). La commutació dels interruptors és simètrica a cada fase, si una fase en el primer semiperíode es connecta a primer a P, després a O i, finalment, a N, en el següent semiperíode es connectarà primer a N, després a O i, finalment a P, respectant sempre la seqüència continua P – O – N, N – O – P, P – O – N, ...
- **Blank:** Inclou 12 sub-bloqs que retarden els flancs de pujada de cada denyal de commutació el temps programat de blanking time, que es pot configurar a temps real per mitjà de software.
- **On-Off:** Partint del senyal d'engegada i el de reset, permet al sistema donar sortida cap als drivers als senyals de commutació, per mitjà d'una sèrie de portes AND i el seu senyal de sortida retardada el temps suficient per establitzar els senyals d'entrada.

A l'annex C es mostren de forma detallada tots els mòduls de la programació de la FPGA per les diferents proves experimentals que s'han realitzat.



7. Resultats experimentals

En aquest capítol es presentaran les proves experimentals realitzades per verificar que el funcionament del sistema realitzant una verificació progressiva que va avançant de la situació inicial de funcionament de la instal·lació (un únic convertidor controlat) fins aconseguir l'objectiu del projecte (connexió emulador eòlic amb dos convertidors totalment controlats en configuració back-to-back).

Primer es comprova el funcionament dels dos convertidors que configuren el back-to-back. Un segon pas és la comprovació del correcte funcionament de la configuració back-to-back. Finalment es comprova que l'acoblament entre els convertidors i l'emulador eòlic funcioni correctament.

Es fa servir una modulació NTVSV PWM (Nearest Three Virtual Space Vector Pulse Width Modulation) basada en [2] i que ja es va verificar per un únic convertidor en [1]. Totes les proves s'han realitzat en anell obert per verificar la resposta estàtica del sistema.

7.1. Paràmetres de funcionament

En el funcionament del sistema i l'adquisició de les dades s'han fet servir diferents paràmetres. Els següents s'apliquen sens distinció a totes les proves, ja sigui si s'extracta de controlar un únic convertidor o el back-to-back:

- Freqüència de treball dels transistors, f_{CTRL} , de 4,5kHz.
- Blanking time de 1 μ s

Els paràmetres particulars segons la quantitat de convertidors a controlar són:

- 1) El mòdul dels vectors de la modulació, m .
- 2) La component d (en coordenades $d - q$) del corrent extret de la xarxa o del generador síncron de l'emulador eòlic, I_d .
- 3) La tensió del bus de continua, V_{pn} .

El primer d'aquests s'utilitza en el control d'un convertidor treballant com a inversor. Els dos darrers al control del back-to-back, els algorismes de control programats a la dSPACE ajusten el mòdul dels vectors de modulació a partir d'ells. Els valors d'aquests tres últims paràmetres es detallen a cada prova concreta.



El temps d'enviament entre ràfegues de la dSPACE és de $10\mu\text{s}$ i el temps d'adquisició de la informació per part de la FPGA, una vegada rebuda la ràfega, és de $5\mu\text{s}$.

Les alimentacions disponibles per al sistema són:

- Font d'alimentació de corrent continu de 1kW de potència i tensió màxima de sortida en buit de 200V.
- Connexió a la xarxa elèctrica trifàsica (a través d'un transformador d'aïllament i un autotransformador)
- Connexió a l'emulador eòlic.

Les càrregues de corrent altern que es faran servir són:

- Bateria de bobines trifàsiques de 10mH per fase.
- Càrrega resistiva trifàsica de 17Ω fase – neutre i $33,3\Omega$ fase – fase, amb configuració en estrella.

La tensió d'alimentació a la que es realitzaran les proves individuals dels dos convertidors treballant com a inversors és $V_{pn} = 190\text{V}$ (la tensió del bus de continua). A causa de les limitacions de potència i tensió de sortida de la font de continua s'ha escollit deixar un marge de seguretat per evitar problemes.

7.2. Prova 1: Font de Continua – Inversor – Càrrega RL

Aquesta prova permet verificar el funcionament d'un convertidor treballant com a inversor, Com que el back-to-back consta de dos convertidors s'ha de realitzar la prova dues vegades, una per inversor (el funcionament del convertidor ja instal·lat es va verificar a [1], però degut al lapse de temps entre els dos projectes s'ha considerat oportú realitzar aquesta prova a aquest convertidor també).

Es connecta una font de continua directament al bus de continua dels convertidors, la seva sortida es connecta a una càrrega RL que absorbeix la potència de forma estable.

A la Figura 7.1 es pot veure el muntatge que s'ha fet servir per la realització de la prova a cada convertidor.



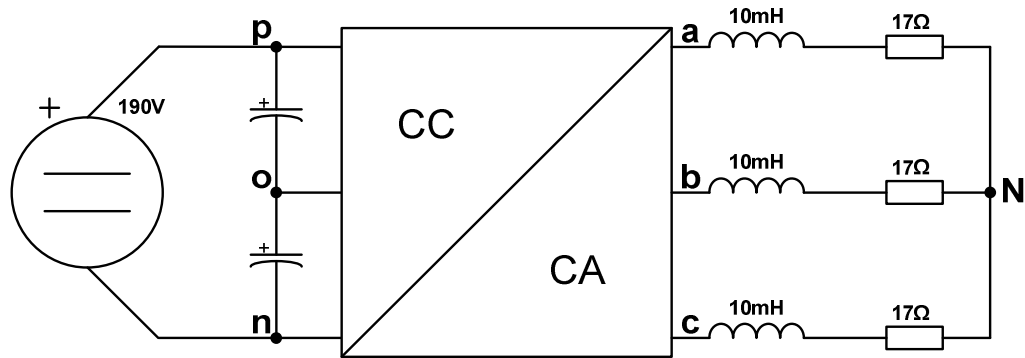
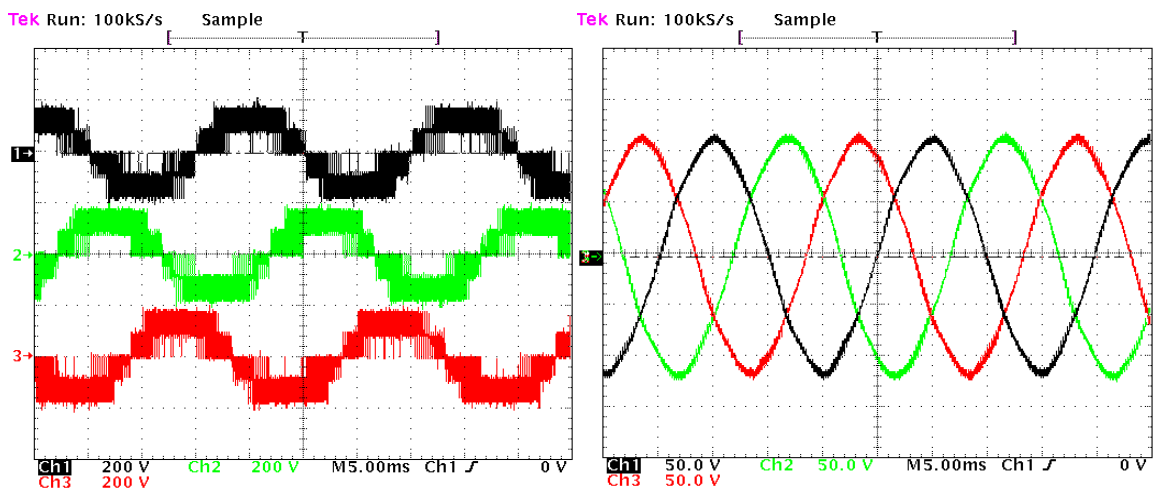


Figura 7.1. Circuit de l'experiment

El mòdul dels vectors de modulació és el mateix per les dues proves, $m = 0,75$,

7.2.1. Prova A: Amb el convertidor ja instal·lat

A l'esquerra de la següent imatge (Figura 7.2) es pot veure el funcionament dels transistors que es connecten als diferents punts de tensió per generar el senyal sinusoidal desitjat. A la dreta s'observen les tensions de sortida filtrades. Es pot veure que la seqüència de fases és la correcta (a – b – c), que es troben correctament desfasades (120° entre fases), que la seva amplitud és constant i que la seva freqüència és de 50 Hz

Figura 7.2. V_{ab} (Ch1), V_{bc} (Ch2), V_{ca} (Ch3) abans i després del filtre L de sortida

La següent imatge (Figura 7.3) mostra les tensions en diferents punts del convertidor: la tensió V_{ao} permet veure la tensió dels diferents punts del bus de continua als que es connecta cada fase, les tensions V_{po} i V_{on} ens mostren que el bus de continua es manté equilibrat el que assegura que la tensió del punt O és la meitat de V_{pn} , i, finalment, la tensió V_{ab} abans del filtre mostra els cinc valors discrets que pot assolir la tensió composta de les diferents fases.



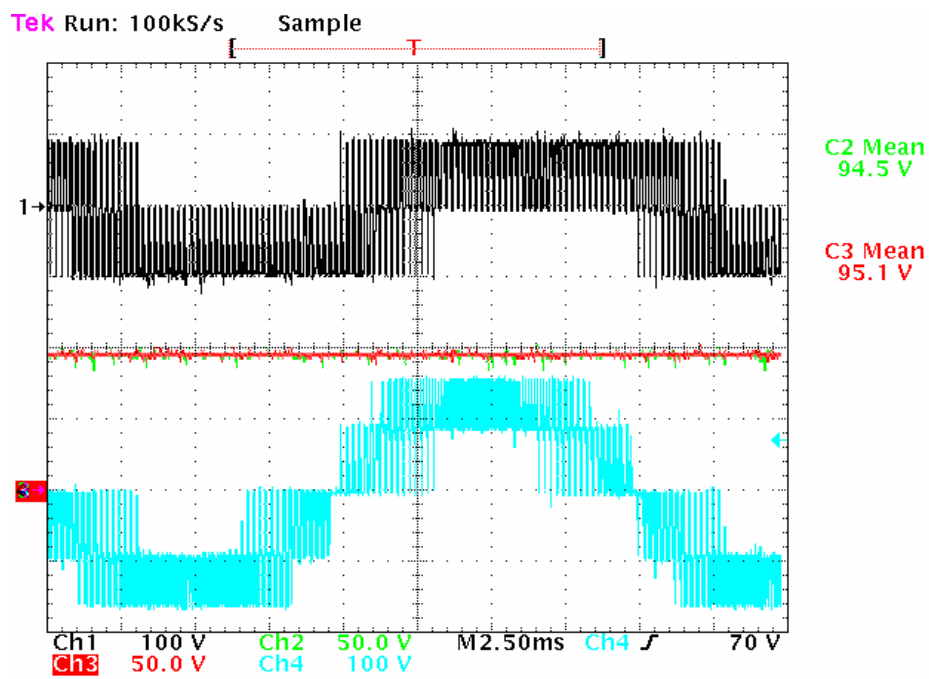


Figura 7.3. V_{ao} (Ch1), V_{po} (Ch2), V_{on} (Ch3), V_{ab} (Ch4) abans del filtre

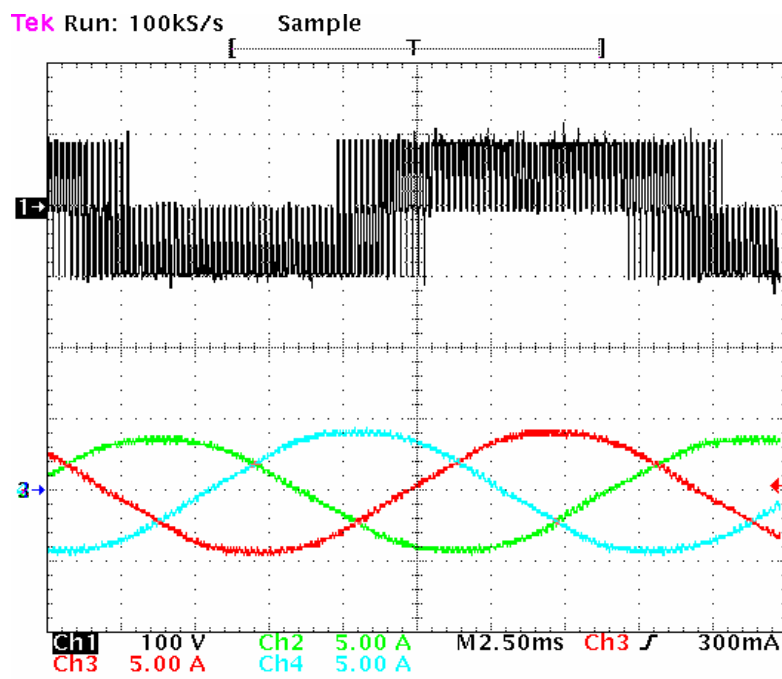


Figura 7.4. V_{ao} abans del filtre (Ch1), I_a (Ch3), I_b (Ch2), I_c (Ch4)



A l'anterior imatge (Figura 7.4) es poden veure els tres nivells de tensió corresponents als tres nivells que pot donar aquest tipus de convertidor, així com els tres corrents de fase una vegada filtrats, es pot observar que aquests es troben correctament desfasats i equilibrats.

7.2.2. Prova B: Amb el convertidor de nova instal·lació

Durant la realització de la prova per verificar el funcionament del nou convertidor instal·lat, s'ha comprovat que les formes d'ona són idèntiques a les de l'anterior convertidor, com es pot observar a les següents imatges, equivalent a les dues darreres del convertidor anterior (Figura 7.3 i Figura 7.4):

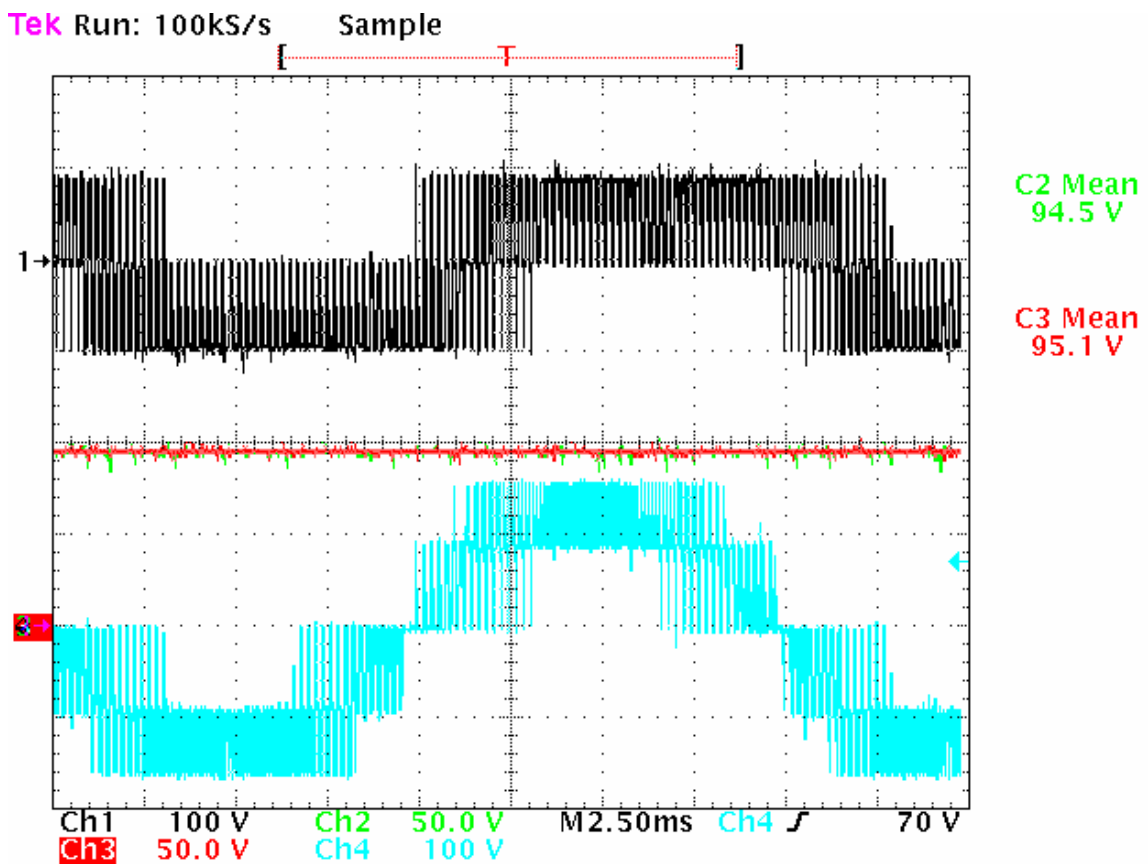


Figura 7.5. V_{ao} (Ch1), V_{po} (Ch2), V_{on} (Ch3), V_{ab} (Ch4)



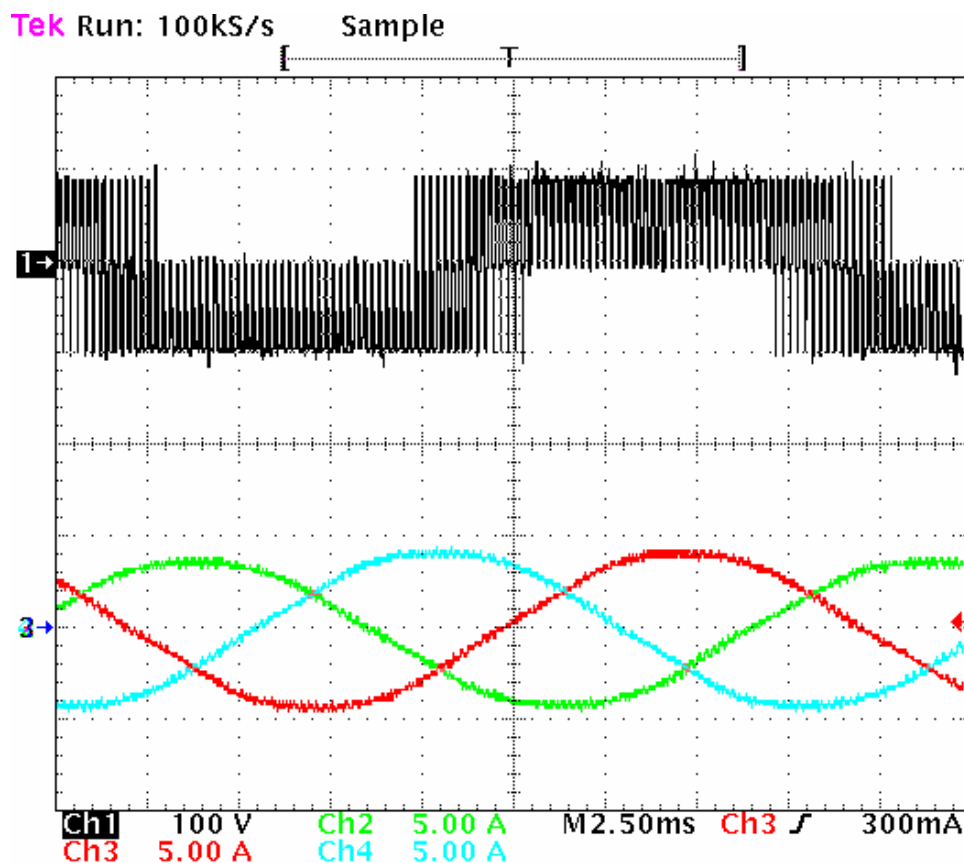


Figura 7.6. V_{ao} (Ch1), I_a (Ch3), I_b (Ch2), I_c (Ch4)

7.3. Prova 2: Xarxa – Back-to-back – Càrrega RL

Amb aquesta prova es verifica el funcionament del back-to-back. La connexió a xarxa no es realitza de forma directa, la connexió de xarxa trifàsica de la que es disposa al laboratori es fa passar primer per un transformador d'aïllament i, tot seguit, per un autotransformador per disminuir el nivell de les tensions, finalment es connecta a la banda rectificadora del back-to-back, fent-la passar per un filtre de bobines.

La següent imatge (Figura 7.7) mostra el muntatge fet servir en la realització de la prova:

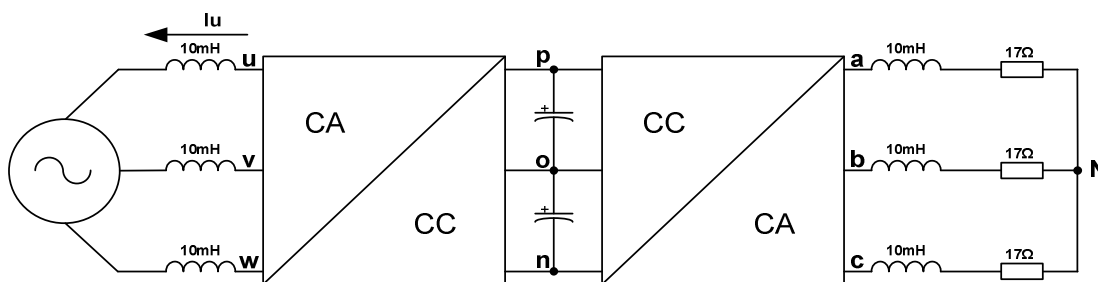


Figura 7.7. Circuit de l'experiment



Els valors dels paràmetres I_d i V_{pn} són: $I_d = -5A$, $V_{pn} = 100V$. El valor de I_d és negatiu degut al criteri de signes pels corrents que es fa servir, el corrent és positiu si surt del back-to-back i negatiu si entra a aquest.

La Figura 7.8 mostra les formes d'ona de la banda d'alterna del rectificador del back-to-back.

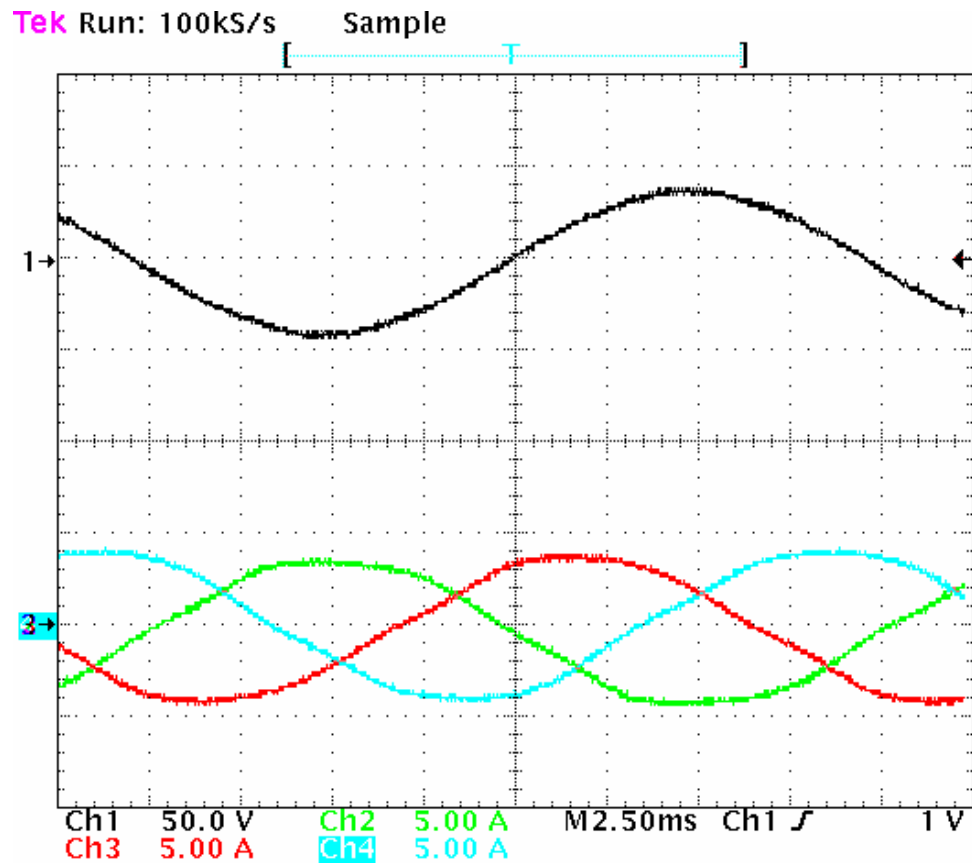


Figura 7.8. V_{un} (Ch1), I_u (Ch2), I_v (Ch3), I_w (Ch4)

Es pot comprovar el correcte funcionament de la modulació a la Figura 7.9.



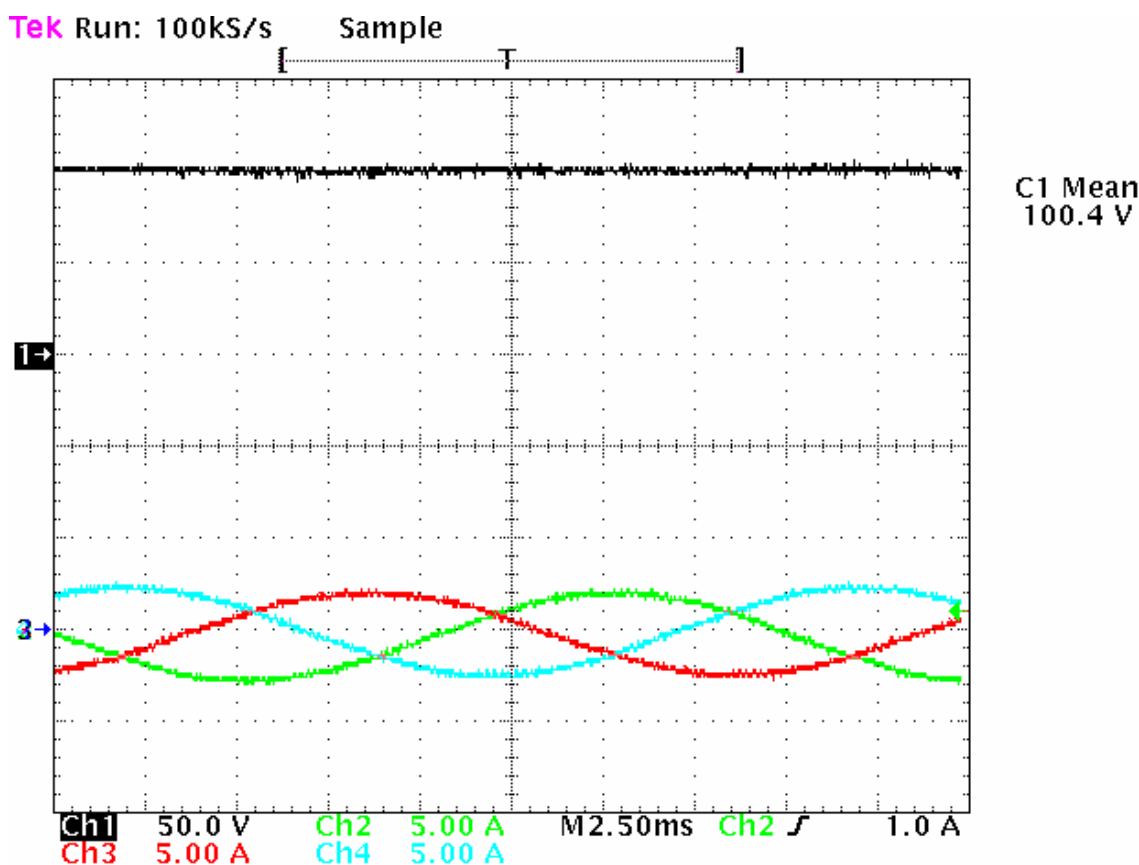


Figura 7.9. V_{pn} (Ch1), I_a (Ch4), I_b (Ch3), I_c (Ch2)

Com s'ha definit amb el paràmetre V_{pn} , la tensió del bus de continua queda fixada a 100V. Els corrents de sortida segueixen la seqüència de fases correcta, es troben correctament desfasats i la seva freqüència és la correcta (50Hz).

7.4. Prova 3: Emulador Eòlic – Back-to-back – Càrrega RL

Aquesta prova comprova que la connexió emulador eòlic – back-to-back sigui correcta. També és que comprova el funcionament dels convertidors treballant amb la bancada de motors sigui el desitjat. Per poder realitzar aquesta prova s'han de comprovar una sèrie d'aspectes del funcionament de la bancada: la seqüència de fases del generador síncron, relació entre la velocitat del servomotor controlat i la freqüència de les ones de tensió del generador síncron. Aquestes preparacions prèvies es troben comentades a l'annex D.

A la següent imatge (Figura 7.10) es mostra el circuit que s'ha fet servir en la realització d'aquesta prova:



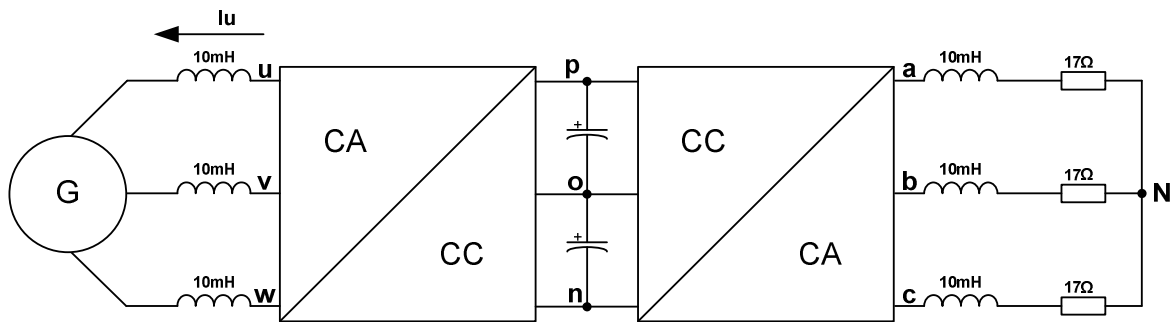
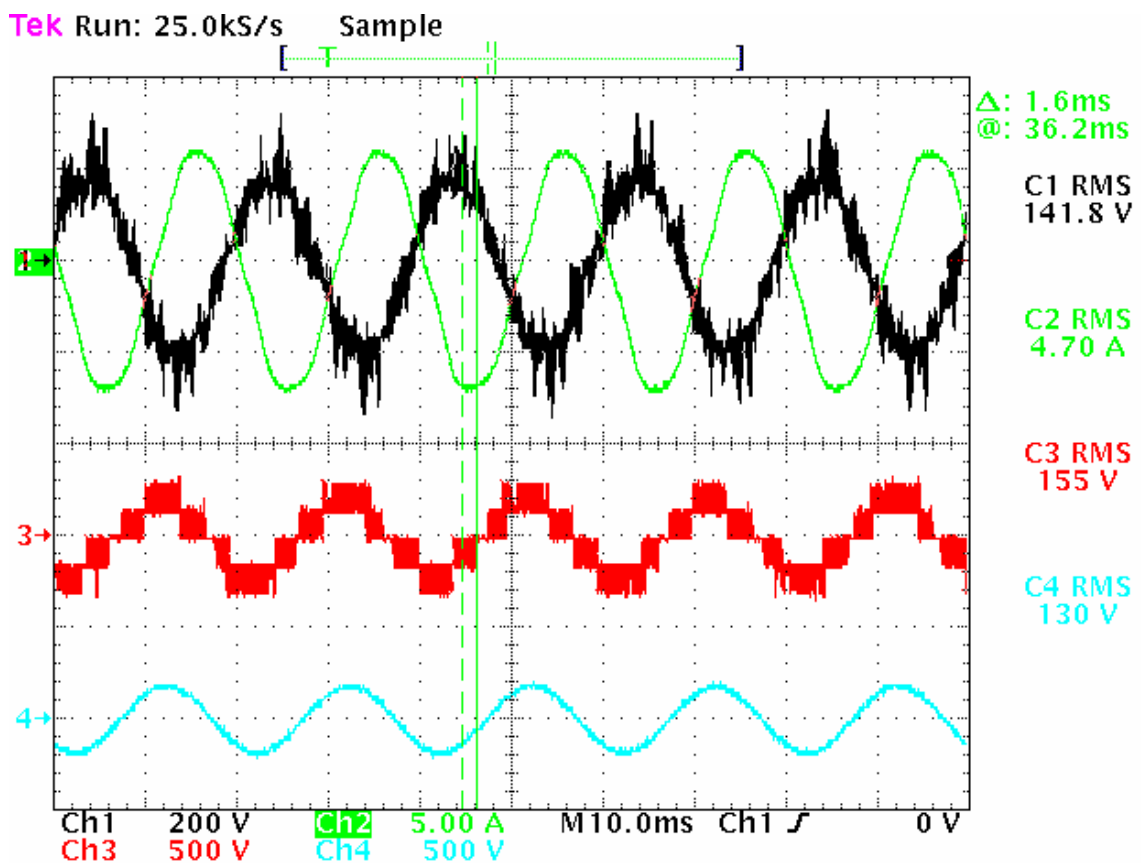


Figura 7.10. Circuit de l'experiment

Els valors dels paràmetres I_d i V_{pn} són: $I_d = -8A$, $V_{pn} = 300V$.

Les següent imatge (Figura 7.11) presenta els resultats que s'han obtingut. Per poder veure l'evolució de tota la cadena de transformació es mostren les formes d'ona només d'una de les fases.

Figura 7.11. V_{uv} (Ch1), I_u (Ch2), V_{ab} abans del filtre (Ch3), V_{ab} després del filtre (Ch4)



Conclusions

Al present projecte s'ha realitzat el muntatge i posada en marxa d'un convertidor back-to-back trifàsic de tres nivells i el seu acoblament a un emulador eòlic. La conclusió principal a la que s'ha arribat, tenint en compte els resultats de les proves experimentals realitzades, és que tant el convertidor com l'acoblament d'aquest amb l'emulador eòlic funcionen correctament, assolint l'objectiu principal del projecte.

Els punts més destacables de la realització del projecte són:

- S'ha instal·lat d'un nou convertidor de tres nivells per, en conjunt amb el ja operatiu als laboratoris del PERC, aconseguir implementar la topologia dels convertidors back-to-back.
- S'ha desenvolupat tota la programació dels diferents elements que intervenen en el control del back-to-back (placa dSPACE, FPGA), de forma que la seva adaptació a diferents estratègies de modulació dels convertidors es pugui realitzar amb uns canvis mínims.
- S'ha agrupat i identificat tot el cablejat de l'armari dels convertidors per poder accedir de fàcilment als punts de mesura i fer reparacions de forma ràpida i senzilla.
- En la distribució dels diferents elements de l'equip s'ha tingut en compte l'ergonomia, per facilitar la seva manipulació, així com les possibles interferències entre components, realitzant les posades a terra i apantallaments adequats.
- S'han afegit diferents elements de seguretat a l'armari dels convertidors per augmentar la protecció de l'usuari.
- Per augmentar l'ergonomia i control de la instal·lació s'han incorporat diversos connectors (cap a l'entrada del rectificador, la sortida de l'inversor, el bus de continua,...) i accionaments (parada d'emergència, selector de la configuració back-to-back, interruptors del circuit de maniobra,...) a l'exterior de l'armari dels convertidors.

La realització del present projecte ha aportat els següents aspectes a la formació acadèmica del projectista:

- S'ha après a programar l'equip Simovert Master Drive de control de servomotors per fer anar la bancada de l'emulador eòlic.



- S'ha aprofundit en el coneixement de la FPGA, el seu comportament i la seva programació.
- S'ha après a fer servir la placa dSPACE pel control de convertidors de potència, adquirint-se coneixement de les seves funcionalitats i de la seva programació, mitjançant l'entorn gràfic Simulink del paquet matemàtic Matlab i el llenguatge de programació C.

Els següents suggeriments representen alguns dels aspectes en els que es pot millorar el sistema, així com possibles línies futures de treball:

- Connexió del conjunt emulador – back-to-back a la xarxa elèctrica trifàsica. Aquest punt es va plantejar inicialment com el darrer objectiu a aconseguir en el present projecte, però problemes amb el hardware de la placa dSPACE no han permès el desenvolupament i verificació de la programació per realitzar aquest darrer pas.
- Optimització del rendiment del convertidor back-to-back ajustant la programació de la modulació dels convertidors de tres nivells que el formen.
- Optimitzar la programació de la placa dSPACE per reduir el temps necessari per l'adquisició dels senyals de tots els sensors dels convertidors del back-to-back.
- Incorporar a la programació de la dSPACE elements que permetin detectar automàticament la freqüència de les tensions del generador de l'emulador eòlic per sincronitzar aquest amb els convertidors, actualment aquest sincronisme es troba fixat a la freqüència de 50Hz. Aquesta es pot modificar perquè el generador treballi a diferents freqüències però de forma manual, el que no correspon al comportament que hauria de tenir una instal·lació d'aerogeneració real.



Agraïments

Vull agrair als meus dos directors, Joan Rocabert i Sergi Busquets, i al meu ponent, Josep Bordonau, el temps, energies i entusiasme que han dedicat durant la realització d'aquest projecte.

També vull agrair a la resta de companys del PERC, i Salvador Alepuz i Joan Salaet, per tots els dubtes que m'han ajudat a solucionar i tots els nous dubtes que m'han plantejat que m'han ajudat a entendre millor els diferents aspectes del projecte.

Als meus companys projectistes del departament, Anna Elias, David Berenguel i Joan Nicolás, els haig d'agrair tot el suport emocional que m'han donat així com un bon munt d'anècdotes que recordaré amb un gran somriure.

Finalment vull tenir unes paraules d'agraïment per la meva família i amics, que tot i fer-me agafar enveja en alguns moments per la llibertat de temps lliure del que disposaven sempre han estat al meu costat donant-me ànims i energies per continuar.

A tots moltes gràcies.



Bibliografia

Referències bibliogràfiques

- [1] J.D. Ortega, *Emulador experimental de un sistema aerogenerador con tecnología multinivel*, Barcelona, Projecte Final de Carrera ETSEIB, 2005.
- [2] S. Busquets-Monge, S. Somavilla, J. Bordonau, D. Boroyevich, *A Novel Modulation for the Comprehensive Neutral-Point Balancing in the Three Level NPC Inverter with Minimum Output Switching-Frequency Ripple*, IEEE Power Electronics Specialists Conference, 2004.
- [3] Sergio Busquets Monge, *A Novel Modulation for the Comprehensive Neutral-Point Voltage Control in the Three-Level Three-Phase Neutral-Point-Clamped Dc-Ac Converter*, Barcelona, Tesi Doctoral, 2005.
- [4] Sergi Somavilla, *Verificació experimental d'una nova estratègia SVM*, Barcelona, Projecte Final de Carrera, 2003.
- [5] Global Wind Energy Council, *Global Wind 2007 Report*.
- [6] Red Eléctrica de España, *El Sistema Eléctrico Español 07*.
- [7] Anders Carlsson, *The back-to-back converter, control and design*, 1998.
- [8] Emilio J. Bueno, Santiago Cobreces, Francisco J. Rodríguez, Álvaro Hernández, Felipe Espinosa, Raúl Mateos, Juan C. García, Félix López, *Optimized design of a back-to-back NPC converter to be used as interface for renewable energies*, IEEE 2005.
- [9] Ramón C. Portillo, M^a Ángeles Martín Prats, José I. León, Juan Antonio Sánchez, Eduardo Galván, Leopoldo Garcia Franquelo, *Modeling Strategy for Back-to-Back Three-Level Converters Applied to High-Power Wind Turbines*, IEEE Transactions on Industrial Electronics, VOL. 53, NO 5, October 2006.
- [10] Mark I. Montrose, *Printed circuit board design techniques for EMC compliance*, New York, IEEE Press, 1995.



Bibliografia complementària

Altres articles relacionats amb la modulació dels convertidors de tres nivells i l'ús de la dSPACE.

N. Akira, T. Isao, H. Akagi, A New Neutral-Point-Clamped PWM Inverter, IEEE Transactions on Industry Applications, Vol. 1A-17(5), 1981.

Emilio José Bueno Peña, Optimization of the behaviour of a NPC three-level converter connected to the grid, Phd Thesis, Universidad de Alcalá 2005.

Josep Pou, Rafael Pindado, Dushan Boroyevich, Pedro Rodríguez, Limits of the Neutral-Point Balance in Back-to-Back Connected Three-Level Converters, IEEE Transactions on Power Electronics, VOL. 19, NO. 3, May 2004.

Lars Helle, Stig Munk-Nielsen, Comparison of Converter Efficiency in Large Variable Speed Wind Turbines, IEEE 2001.

Emilio J. Bueno, Santiago Cóbreces, Francisco J. Rodríguez, Felipe Espinosa, Marta Alonso, Raúl Alcaraz, Calculation of the DC-bus Capacitors of the Back-to-Back NPC Converters, IEEE 2006.

M. Saeedifard, H. Saligheh Rad, A. Bakhshai, R. Iravani, A Fast and Universal Neuro-Based SVM Algorithm for Multi-Level Converters, IEEE 2007.

Eduard Muljadi, C. P. Butterfield, Brian Parsons, Abraham Ellis, Effect of Variable Speed Wind Turbine Generator on Stability of a Weak Grid, IEEE Transactions on Energy Conversion, VOL. 22, NO. 1, March 2007.

Abdul Hamid Bhat, Pramod Agarwal, An Improved Performance Three-Phase Neutral-Point Clamped Rectifier with Simplified Control Scheme, IEEE ISIE 2006.

F. Blaabjerg, Z. Chen, R. Teodorescu, F. Iov, Power Electronics in Wind Turbine Systems, IEEE 2006.

Oriol Boix, Luis Sainz, Felipe Córcoles, Francisco J. Suelves, Tecnología Eléctrica, Barcelona, Ediciones CEYSA, 2002.

A. Gilabert, Seminario dSPACE, Barcelona, Grup de Recerca en Electrònica de Potència, Departament d'Enginyeria Electrònica, ETSEIB, 2003.



Bibliografia complementària en l'àmbit dels convertidors d'energia, especialment inversors de dos i tres nivells.

N. Mohan, T. Undeland, W. Robbins, *Power Electronics*, New York, John Wiley & Sons, 2nd Edition, 1995.

Thorborg, K., *Power Electronics*, New York, Prentice Hall, 1998.

Ericson, R., *Fundamentals of Power Electronics*, Boston, kluwer Academic Publishers, 1997.

Ralph, E., *Solid-State Power Conversion Handbook*, New York, John Wiley & Sons, 1993.

Pressman, A., *Switching Power Supply Design*, EE.UU., McGraw Hill, 1998.

Manuais per la utilització de la placa UP2 d'Altera.

University Program Design Laboratory Package (User Guide), Altera, 2001.

Manual d'ajuda en el disseny d'algorismes desenvolupats amb MATLAB SIMULINK.

Mathworks, INC., *La edición de estudiante de Simulink*, Madrid, Prentice Hall, 1998.

Manuais associats a la placa dSPACE i al software ControlDesk i Real-Time Workshop. Cal destacar que tots aquests manuals es troben al laboratori d'electrònica de potència del Departament d'Enginyeria Electrònica a la planta 9 de l'Escola Tècnica Superior d'Enginyers Industrials de Barcelona.

dSPACE, *DS1103, Hardware Reference*, Alemanya, dSPACE, 2003.

dSPACE, *DS1103 DSP Controller Board. Installation and Configuration Guide*, Alemanya, dSPACE, 2003.

dSPACE, *RTlib Reference*, Alemanya, dSPACE, 2003.

dSPACE, *RTI Reference*, Alemanya, dSPACE, 2003.

dSPACE, *Features Reference*, Alemanya, dSPACE, 2003.

dSPACE, *ControlDesk, Experiment Guide*, Alemanya, dSPACE, 2001.

Manuais associats al sistema Siemens de control de motors.



SIMOVERT MASTERDRIVES, Filtro de interferencias Radiofónicas, Instrucciones de servicio, Alemania, Siemens, 1996.

SIMOVERT MASTERDRIVES, Panel de Mando OP1S, Instrucciones de servicio, Alemania, Siemens, 1998.

SIMOVERT MASTERDRIVES, SBM – Evaluación taco encoger, Instrucciones de servicio, Alemania, Siemens, 1998.

SIMOVERT MASTERDRIVES, Unidad de alimentación y realimentación, Instrucciones de servicio, Alemania, Siemens, 1994.

SIMOVERT MASTERDRIVES, Onduladores (CC-CA) Forma constructiva Kompakt, Instrucciones de servicio, Alemania, Siemens, 1998.

MASTERDRIVES MC Function diagram – List of contents of the basic functions, Alemania, Siemens, 1997.

