

**JORNADA DE PRESENTACIÓ DE RESULTATS DELS PROJECTES DE MILLORA DE LA DOCÈNCIA****Desenvolupament d'un sistema de comunicacions integrat per part d'estudiants de 2on cicle de l'ETSETB de la Universitat Politècnica de Catalunya**

José Luis González, Diego Mateo, Xavier Aragonès

Departament d'Enginyeria Electrònica

jlgonzalez@eel.upc.edu

Tipus d'ajut rebut: DURSI_2003

Resum

El projecte ha consistit en el disseny i fabricació d'un circuit integrat que conté un receptor Bluetooth per a xarxes sense fils en una tecnologia CMOS de 0,35 μm . Els objectius del projecte eren realitzar una experiència de treball tutelat en el camp del disseny de circuits integrats avançats per part d'estudiants de 2on. cicle de l'ETSETB a través del qual poguessin aplicar els coneixements adquirits en diferents assignatures a un projecte comú, alhora que aprenien a fer servir les eines i els procediments de disseny professionals en l'àmbit dels circuits microelectrònics.

La peculiaritat de la metodologia és que els estudiants hi han treballat de forma voluntària durant l'horari no lectiu, tot i que aquesta activitat se'ls ha reconegut com crèdits ALE. Primer han hagut d'aprendre a fer servir les eines de disseny mitjançant uns tutorials d'autoaprenentatge desenvolupats pels professors i més tard s'enfrontaven al disseny i realització de sub-blocs senzills del disseny global. El treball dels estudiants ha fet possible el disseny d'un receptor integrat complet en un temps d'uns 12 mesos que s'acaba d'enviar a fabricar.

Paraules clau

Disseny Microelectrònic, Sistemes de Comunicació RF Integrats, Bluetooth

EL PROJECTE**1. Introducció**

L'organització actual de la docència universitària, especialment durant el 2on cicle, en l'àmbit de l'Enginyeria de Telecomunicació i l'Enginyeria Electrònica, titulacions que ofereix l'ETSETB de la Universitat Politècnica de Catalunya, es basa en la compartimentació dels coneixements en els àmbits dels Departaments i les severs respectives àrees d'especialitat. Així, durant el 2on

cicle els estudiants de l'ETSETB reben una sèrie de matèries, totes elles orientades al disseny i anàlisi de sistemes i serveis en l'àmbit de les TIC, estructurades en diferents nivells d'abstracció. Les descripcions més matemàtiques i a nivell de sistema recauen en assignatures dels Departaments de Teoria del Senyal i Comunicacions i de Telemàtica, mentre que els aspectes d'implementació a nivell de circuits estan més lligats a assignatures del Departament d'Enginyeria Electrònica. Aquesta compartimentació i la complexitat que implica abordar el disseny complert des del nivell de sistema fins a la seva implementació dificulta que els estudiants abordin alguna vegada una visió global d'aquest disseny. Paral·lelament, si hem de destacar una tendència de fons important en l'àmbit de les TIC durant els últims anys, aquesta és la progressiva miniaturització, mobilitat i sofisticació dels equips portàtils de comunicació que permeten oferir als usuaris serveis d'accés a dades i veu sense fils en qualsevol ambient (comunicacions mòbils 3G, xarxes WLAN, PDAs, etc). Aquesta tendència es basa en la possibilitat d'integrar tot el sistema en molt pocs components, el que redueix el cost, el tamany i el preu del terminal que dona accés a tots aquests serveis, possibilitat que passa per l'integració microelectrònica de bona part del sistema en un sol xip (SoC: System-on-Chip).

Amb aquest escenari de fons, uns quants professors ens vàrem plantejar la possibilitat de realitzar una experiència amb estudiants del 2on cicle de l'ETSETB amb l'objectiu final de dissenyar un sistema de comunicacions integrat complert per part dels estudiants. Aquesta activitat compliria amb l'objectiu de que mitjançant aquest disseny s'ompliria el buit existent entre les matèries de disseny a nivell de sistema i les d'implementació electrònica, alhora que ens permetria avaluar la viabilitat d'abordar un disseny microelectrònic amb eines de disseny professional en el marc dels estudis de Telecomunicació o Enginyeria Electrònica de l'ETSETB.

Existien antecedents previs. Durant els cursos 94-95 i 95-96 els mateixos professors vàrem realitzar una experiència similar a l'assignatura de DCiSE, a la qual es donen les bases del disseny microelectrònic i que té un fort contingut pràctic amb sessions de laboratori. Durant aquestes sessions els estudiants primer aprenien a fer servir una eina sofisticada de disseny de circuits integrats digitals i després havien de realitzar un projecte de disseny. Durant aquests dos cursos es seleccionava un projecte entre tots els estudiants i s'enviava a fabricar. La complexitat del disseny no era gaire gran i en aquella època els preus de fabricació eren assumibles pel pressupost ordinari de l'assignatura. Experiències similars es realitzaven en altres centres docents [1,2,3]. Però en cursos posteriors l'augment progressiu dels preus de fabricació i la complexitat creixent de les eines de disseny van fer que no es pogués repetir l'experiència. Actualment els estudiants realitzen una activitat similar però fent servir dispositius programables a camp (FPGAs) el que els permet implementar els seus dissenys al propi laboratori i mesurar experimentalment els resultats. La limitació més important d'aquesta metodologia és que el tipus de sistemes que es poden realitzar queda limitat al processament digital i a baixes freqüències. Però avui en dia la tècnica microelectrònica permet integrar, juntament amb aquestes funcions digitals, circuiteria analògica i de RF fins a varis GHz fent

servir una tecnologia relativament barata i de gran disponibilitat com és la CMOS. Altres centres docents internacionals han realitzat en els últims anys experiències de disseny microelectrònic d'aquest tipus de sistemes que integren circuiteria de RF, la més significativa de les qual és potser [4]. En aquesta línia ens vàrem proposar de realitzar una experiència de disseny i implementació que fos atractiva per als estudiants, realitzable en un temps relativament curt i que acomplís amb els objectius d'integració de coneixements i entrenament en disseny microelectrònic avançat que ens havíem plantejat inicialment.

2. Descripció

Per tal d'implementar aquesta experiència amb èxit ha calgut dimensionar correctament el sistema objecte del disseny i plantejar una metodologia adequada que permetés als estudiants realitzar la tasca amb el suport dels professors en el temps previst d'un any.

El primer pas va ser triar el sistema de comunicacions a implementar. Es va optar per un receptor Bluetooth [5], un circuit àmpliament estudiat en la literatura especialitzada i que ens permetia comptar amb solucions d'implementació ja provades prèviament, el que treia gran part del risc d'un projecte realitzat per estudiants sense experiència en disseny de circuits integrats de RF, però amb els coneixements necessaris per entendre el funcionament de solucions publicades en revistes i congressos de recerca. Aquest circuit a més a més té el valor afegit de ser un sistema d'ampli ús i molt conegut pels estudiants, ja que es fa servir com a exemple en diverses assignatures de la titulació, tant de xarxes de comunicacions com de sistemes de radio freqüència, i fins i tot forma part del temari de l'assignatura DCiSE on es fa servir com exemple de sistema de comunicacions integrat en un sol xip.

En segon lloc es van buscar els recursos necessaris per realitzar l'experiència, tenint molt clar que l'objectiu final contemplava la fabricació d'un prototip que després els estudiants poguessin mesurar, i així tancar tot el cicle de disseny, fabricació i verificació experimental del sistema. Malgrat això, en el decurs d'un any ha estat impossible disposar de les mostres (que estan actualment en procés de fabricació) i aquesta activitat experimental s'haurà de deixar pel proper any. Es va optar per seleccionar una tecnologia avançada però no d'última generació. Es va triar un procés CMOS de 0,35 μm amb components per circuits de RF con inductors i condensadors integrats prèviament caracteritzats. Això ens garantia unes més grans probabilitats d'èxit amb un sol pas per silici, ja que no hi hauria temps (ni diners) per realitzar un segon prototip. La qüestió del cost del silici va ser el que ens va orientar cap a demanar un ajut de Millora de la Qualitat Docent, on la part més important del pressupost es destinava a la fabricació del prototip.

El disseny del sistema es fa a través d'eines d'ajut al disseny CAD sofisticades. Avui en dia existeixen dos grans estàndards a nivell professional: les eines de disseny de Cadence i les eines d'Agilent. Els professors integrats en el projecte

ja disposàvem de llicències, a través del nostre grup de recerca, del primer tipus d'eines, molt més orientades al disseny a nivell de circuit. El segon grup d'eines d'Agilent (els seus simuladors ADA, Ptolemy i l'entorn RFDE) cobreixen un forat en les eines anteriors al permetre realitzar també anàlisis i simulacions a nivell de sistema, especialment per aplicacions de RF i comunicacions. Es va demanar una donació educativa a l'empresa Agilent d'aquest paquet de software que va ser co-finançat pel grup de recerca i l'ajut MQD demanat al DURSI.

Finalment, s'ha hagut de dissenyar una metodologia d'aprenentatge adequada als condicionants dels estudiants participants en el projecte. És important recalcar que aquests estudiants han col·laborat en el projecte de forma voluntària i fora de l'horari lectiu i sempre ha estat la nostra prioritat que aquesta tasca no interferís amb el seguiment de l'activitat docent habitual. La càrrega de treball havia d'estar afitada i a més a més adaptar-se al temps lliure de que disposessin els estudiants. Una primera necessitat era la d'aprendre a fer servir les eines de disseny. No era viable organitzar seminaris conjunts per a tots els estudiants, ja que hagués estat difícil trobar una mateixa franja horària que a tots els hi anés bé. Es va decidir, preparar una sèrie de tutorials d'autoaprenentatge que els estudiants poguessin realitzar pel seu compte a l'horari que millor els hi anés. A continuació, el disseny global es va dividir en tasques i blocs petits que cada estudiant pogués realitzar de forma individual. El treball posterior de disseny es va organitzar en la majoria dels casos en períodes intensius lliures de classe (en els períodes entre exàmens, per exemple). Això va permetre als estudiants realitzar una tasca més continuada de disseny, comptant sempre amb la supervisió d'algun professor. Finalment, es va demanar als estudiants participants que documentessin el seu treball. En una secció posterior es detallen les tasques concretes realitzades per cada estudiant, la càrrega de treball associada i el grau d'assoliment dels objectius. Hi ha hagut estudiants que han participat en diferents graus de dedicació, i un fins i tot un ha realitzat el PFC com a resultat del seu treball en aquest projecte.

En l'última fase d'integració de tots els blocs per fer el disseny global, han participat els professors. En el prototip fabricat, que ha estat co-finançat també pel grup de recerca, han participat també estudiants de doctorat.

A) Estudiants participants i tasques associades

Durant els mes de juny del 2003 vàrem difondre el projecte entre els estudiants de 2on cicle de l'ETSETB amb la publicació d'una oferta de treballs dirigits que es reconeixen amb crèdits ALE. Aquesta oferta anava dividida en dos tipus d'activitats: disseny de la part digital del circuit, que es faria sobre dispositius FPGA i disseny de la part analògica de radiofreqüència, que s'implementaria amb un prototip sobre silici.

Aquesta divisió de les activitats de disseny ve determinada per la pròpia estructura del sistema Bluetooth, que en un mateix xip integra dos nivells de la pila de protocols de comunicació: el nivell de banda base, que s'implementa amb circuiteria digital, i la radio, que s'implementa amb circuiteria analògica. La

taula següent mostra la distribució d'estudiants i les tasques realitzades, així com la dedicació en hores totals de treball.

Taula I: Estudiants participants en el projecte i tasques realitzades

Estudiant	Tasca	Hores	Període
<i>Secció digital (banda base).</i>			
Albert Garcia Tormo	Blocs del circuit de banda base	90	07-08/03
Jordi Salvador Marcos	Blocs del circuit de banda base	90	07-08/03
Ricardo Gestal Ruiz	Correlador en banda base	90	10/03-03/04
Bertran Bianya Hierro	Implementació en FPGA del circuit de banda base	5	10/03-11/03
<i>Secció analògica (receptor de radio freqüència).</i>			
Casquero Rovira, Albert	Disseny a nivell de sistema del Sintetitzador de Freqüències	90	02-07/04
Rius Lletí, Miquel	Simulacions a nivell de sistema del capçal del receptor	90	02-07/04
David García	Disseny de l'Amplificador de Baix Soroll del receptor	90	02-07/04
Ferran Diego Andilla	Disseny dels Limitadors amb RSSI del receptor	80	02-06/04
Juan Antonio Ferre López	Disseny de l'Amplificador de Potència	20	02-04/04
Didac Gómez Salinas	Disseny del demodulador i implementació dels Limitadors amb RSSI del receptor	120	02-11/04
David Almajano	Disseny del Mescaldor amb rebuig de la freq. Imatge del receptor	360	09/03-11/04

B) Temporització del projecte

El disseny d'un receptor Bluetooth no és ni molt menys una tasca senzilla que es pugui abordar partint de zero, encara que aquesta es divideixi en sub-blocs i cada dissenyador se n'ocupi només del seu. Encomanar aquesta tasca a estudiants de segon cicle és encara més complicat, donat que tot i que els principis fonamentals d'operació dels blocs són coneguts i se'ls hi han explicat en algunes assignatures, el disseny d'un bloc real comporta un coneixement amb més profunditat i especialització que el que poden tenir els estudiants. Malgrat aquests condicionants, l'estàndard Bluetooth ha estat objecte de nombrosos treballs de recerca i la seva implementació ha estat publicada des de fa uns cinc anys en congressos i revistes internacionals. És per tant un sistema prou madur com per què es puguin trobar moltes solucions a la literatura especialitzada, i aquesta va ser la raó per la qual el varem triar com a sistema a implementar. Gràcies a aquesta abundància d'informació les tasques de disseny s'han basat sempre en partir de solucions conegudes i en tot cas,

provar-les i adaptar-les a la tecnologia concreta que s'ha fet servir per dissenyar i fabricar el circuit integrat. Tot i això, en alguns blocs els estudiants, especialment el que ha realitzat el PFC, han introduït algunes solucions originals. Les tasques de disseny s'han estructurat seguint les següents passes:

1. Els professors hem seleccionat un nombre reduït d'articles (2 o 3) per a cada bloc del receptor on s'explicaven els circuits i les solucions utilitzades per la seva implementació.
2. Els estudiants els han llegit i s'ha seleccionat una implementació concreta del circuit, que l'estudiant ha realitzat amb l'eina de disseny CAD.
3. Posteriorment s'han simulat els circuits de cada bloc i l'estudiant ha generat una sèrie de corbes característiques que s'han comparat amb els resultats publicats a la literatura. El procediment entre el pas 2 i 3 s'ha iterat, sempre sota la supervisió d'un dels professors, fins que s'ha arribat a una solució satisfactòria.
4. Finalment l'estudiant ha finalitzat el disseny del circuit del seu bloc, el que s'anomena *layout*, que no és més que els plànols que s'envien al fabricant per realitzar el circuit integrat.

Aquestes tasques de disseny, simulació i realització del *layout* s'han realitzat fins el mes de Juliol del 2004.

La fase final del disseny ha estat realitzada pels professors durant els mesos de Setembre i Octubre del 2004, ajuntant tots els blocs dissenyats individualment pels estudiants en el *layout* del circuit final, que és el que s'ha enviat a fabricar el mes de Novembre del 2004. Durant aquest període final del projecte els estudiants han documentat els seus dissenys elaborant un informe amb la descripció del circuit del seu bloc, el seu *layout* i les simulacions que detallen les seves característiques. Aquesta documentació és molt important de cara a la fase de mesures experimentals, ja que permetrà comparar els resultats esperats per simulació amb les mesures sobre el circuit real fabricat a partir dels dissenys dels estudiants.

Els estudiants no han realitzat els seus dissenys de forma simultània (com es pot veure a la taula I, alguns han treballat de forma continuada durant tot el projecte amb una dedicació setmanal reduïda, i uns altres ho han fet de forma intensiva durant els mesos del període no lectiu). Independentment d'això, la taula II següent mostra una temporització aproximada del desenvolupament de les diferents fases del projecte que dona una idea de la distribució de la càrrega de treball dels professors i dels estudiants durant la durada del projecte. La taula indica amb dos tons de gris el grau de dedicació tant dels professors com dels estudiants a cada fase del projecte.

Com es pot observar a la taula, les tasques de disseny de les seccions digitals es van completar amb anterioritat al disseny de les seccions de RF i no van requerir d'un procés previ d'aprenentatge de les eines de disseny CAD. Això és

degut a que el disseny digital s'ha fet amb una eina de disseny que els estudiants aprenen a fer servir a la part de laboratori d'una assignatura troncal del semestre 3B del 2on cicle de l'ETSETB anomenada DCiSE (Disseny de Circuits i Sistemes Electrònics), el que ha facilitat que aquestes parts del projecte es poguessin completar amb relativa facilitat per part dels estudiants i amb una tutoria per part dels professors molt menys intensa que la que ha calgut per supervisar i coordinar el disseny de la part de RF.

Taula II: Cronograma de realització del projecte

Fases del Projecte	2003				2004											
	0	1	1	1	0	0	0	0	0	0	0	0	0	1	1	1
	9	0	1	2	1	2	3	4	5	6	7	8	9	0	1	2
A) Professors																
Planificació disseny RF	■															
Preparació/Adaptació tutorials	■															
Tutoria del disseny RF					■											
Disseny final (assemlatge blocs)																
Documentació projecte																
B) Estudiants																
Disseny seccions digitals	■				■											
Aprentatge eines CAD	■				■											
Lectura articles					■											
Tasques de disseny seccions RF					■											
Documentació																
Codi:	■		Dedicació alta		■		Dedicació baixa									

3. Resultats

La realització d'aquest projecte ha estat, en certa mesura, un repte tant per als professors participants com per als estudiants. No es tenia experiència prèvia en el disseny de tot un sistema integrat en un sol xip, tot i que existia abundant documentació sobre els diferents elements que ho componen. Potser el grau d'incertesa més gran al començament era si seriem capaços de formar als estudiants tant amb els coneixements de funcionament i disseny de blocs del sistema com en l'ús de les eines per completar el seu disseny. En aquest sentit, valorem molt positivament la dedicació i l'esforç dels estudiants per aplicar i ampliar uns coneixements previs, moltes vegades prou genèrics, a un disseny real per una aplicació concreta. Aquesta fase ha necessitat d'una supervisió més continuada per part dels professors. En quant a l'aprenentatge de l'ús de les eines CAD, el material d'autoaprenentatge elaborat ha estat suficient

perquè s'assolissin els coneixements necessaris per la realització amb èxit del disseny.

A) Avaluació quantitativa i qualitativa dels resultats

A la memòria del projecte MQD 2003 sol·licitat al DURSI es van definir una sèrie d'indicadors quantitativs i qualitativs per avaluar els resultats. La taula III mostra aquests indicadors.

Taula III: Indicadors d'assoliment dels objectius.

Descripció indicador	Tipus	Valor
Estudiants participants al començament del projecte	Quantitatiu	12
Estudiants participants que han finalitzat el projecte	Quantitatiu	10
Nombre de blocs dissenyats per els estudiants	Quantitatiu	7
Assoliment del disseny final	Qualitatiu	Molt adequat
Hores treball estudiants	Quantitatiu	1125
Hores treball professors	Quantitatiu	500
Documentació del disseny	Qualitatiu	Adequat
Adquisició de nous coneixements dels estudiants	Qualitatiu	Molt adequat

El nombre d'estudiants participants en l'activitat ens sembla molt adequat. Tot i que alguns d'ells es van despenjar del projecte durant els seus inicis, el gruix d'estudiants que van manifestar un interès inicial han completat el projecte fins al final. D'aquests, el grup de set estudiants que han participat en el disseny de la secció de RF han estat molt implicats en totes les fases del disseny, especialment quan ha calgut passar al disseny físic (l'elaboració del *layout*). Tots ells han elaborat (o ho estan fent en el moment de redactar aquesta memòria) un informe sobre el treball que han desenvolupat durant el projecte amb una qualitat adequada, i un d'ells fins i tot ha realitzat el seu Projecte Final de Carrera a partir de la feina de disseny realitzada.

Una modificació important que s'ha hagut de fer sobre el previst al començament del projecte té a veure amb els seminaris de formació i les reunions de seguiment del projecte. Degut a que els estudiants no podien dedicar tots ells unes mateixes franges horàries, ha estat impossible coordinar aquestes activitats. La formació necessària per fer servir les eines de disseny que estava prevista realitzar en forma de seminaris s'ha substituït per l'elaboració o adaptació de tutorials d'autoaprenentatge. Aquest canvi en els plantejament ha estat molt satisfactori. Les reunions de seguiment del projecte

s'han hagut de reconvertir en el seguiment de cada estudiant per part d'un professor o grups de professors. La coordinació general del projecte s'ha realitzat entre els professors.

B) Material d'autoaprenentatge

Un dels objectius principals de l'experiència ha estat avaluar si els estudiants de 2on cicle podien adquirir els coneixements operatius necessaris per aplicar-los després a les tasques de disseny. Per les raons explicades anteriorment, es va optar per elaborar a partir de material ja existent una sèrie de tutorials que ensenyen a fer servir les eines de disseny explicant les seves característiques més importants. Aquest material té l'estructura d'un disseny d'exemple guiat on es va indicant en cada pas com fer servir l'eina CAD. Els tutorials que s'han generat són bàsicament quatre:

- Introducció general a l'eina de disseny de circuits integrats de Cadence.
- Tècniques d'anàlisi i simulació de circuits de RF.
- Tècniques de modelat, d'anàlisi i simulació a nivell de sistema de receptors i transmissors de RF.
- Tècniques de modelat, d'anàlisi i simulació a nivell de sistema de PLLs.

Cadascun d'aquests tutorials es pot completar aproximadament en 30 hores. No tots els estudiants han seguit tots quatre tutorials, sinó només aquells més relacionats amb la seva tasca de disseny (ja sigui a nivell de circuit o de sistema). Els estudiants van realitzar els tutorials durant la primera part del seu període de col·laboració en el projecte. D'aquesta forma, aproximadament el 33% de la càrrega de treball que van desenvolupar va estar dedicada a aquest tipus de formació i el 67% restant es va dedicar a aplicar-ho al disseny del bloc o la tasca d'anàlisi assignada.

Adicionalment es comptava amb el material sobre l'estàndard Bluetooth i la seva implementació elaborat a ran d'un projecte finançat també parcialment amb un ajut MQD a l'any 2002.

C) Resultat del procés de disseny

El resultat final del projecte ha estat el disseny i implementació de tot una cadena receptora Bluetooth operant a la banda ISM de 2,4 GHz. Sense entrar molt en els detalls tècnics, l'arquitectura del receptor és la d'un receptor superheterodí d'una sola conversió amb una baixa freqüència intermèdia de 2 MHz. Tota la cadena treballa en forma diferencial. L'oscil·lador local està integrat i permet fer un ajust extern de la seva freqüència d'oscil·lació i també compensar els possibles efectes de les variacions del procés de fabricació. La figura 1 mostra un diagrama de blocs del receptor i la figura 2 una imatge del *layout* de tot el circuit.

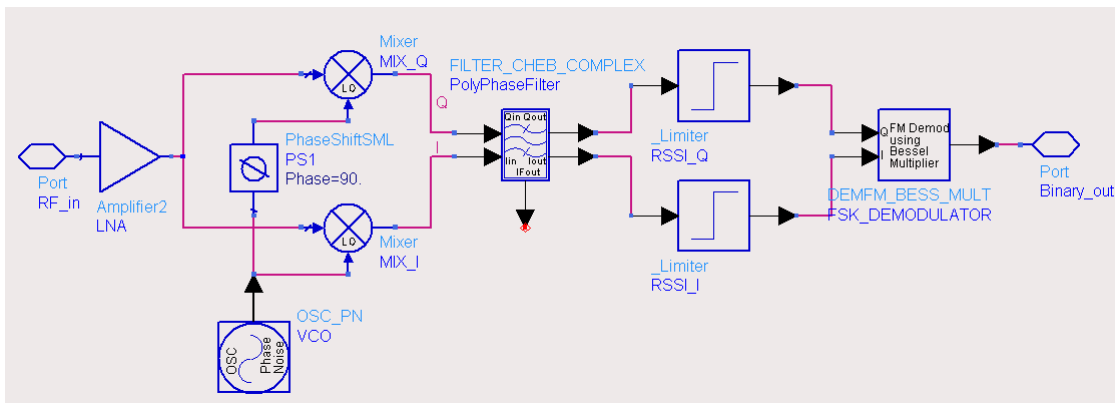


Figura 1: Diagrama de blocs del receptor Bluetooth.

La documentació sobre el disseny es pot trobar a la plana web del grup de recerca [6], on s'aniran afegint els resultats de simulació global i mesures a mida que estiguin disponibles, per tal que serveixin com a referència per possibles experiències futures.

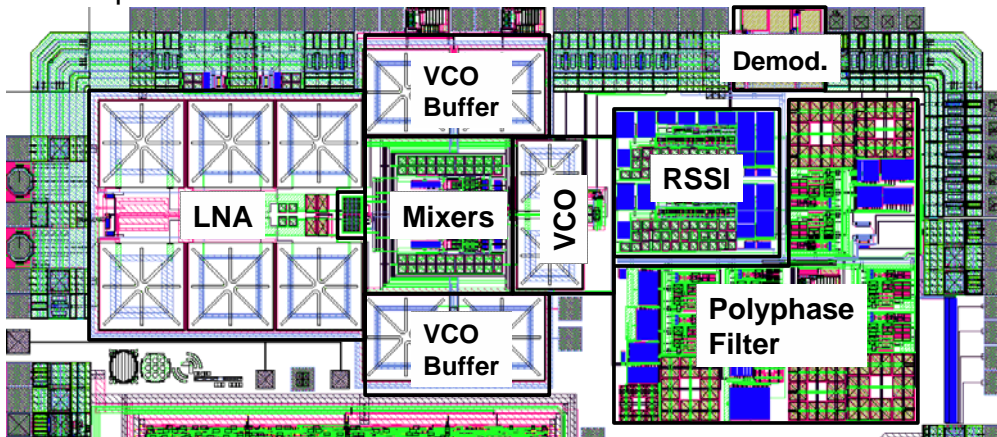


Figura 2: *Layout* final del receptor Bluetooth implementat.

El circuit de la figura 2 s'ha integrat en un prototip (veure figura 3) que s'ha enviat a fabricar mitjançant el servei de la Unió Europea EURORACTICE [7]. Aquest servei permet a les institucions acadèmiques i als centre de recerca de la Unió Europea accedir al processos de fabricació de circuits integrats a uns preus raonables. Alguns dels blocs s'han col·locat també per separat, fora de la cadena receptora, per tal de poder-los caracteritzar individualment. El circuit s'ha enviat a fabricar al final del més de novembre i s'esperen rebre les mostres en unes 13 setmanes. Tot i l'accés a uns preus reduïts, els preus de prototipatge actuals són bastant elevats, i és per això que aquest tipus d'activitat només es pot portar a terme amb ajuts extraordinaris com el que es va sol·licitar al DURSI mitjançant la convocatòria MQD 2003.

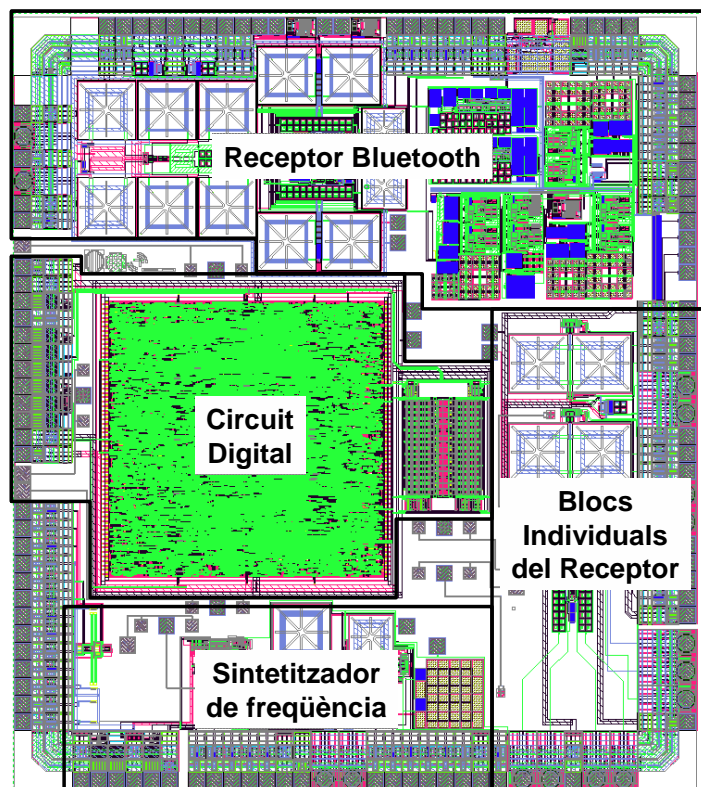


Figura 3: *Layout* final de tot el prototip.

4. Conclusions

Podem considerar que el projecte ha estat dut a terme amb èxit ja que el resultat final s'ha assolit: un grup d'estudiants ha dissenyat els blocs d'un receptor Bluetooth completant totes les fases del disseny d'una manera molt semblant a com es faria en un entorn professional. Els estudiants que han treballat han adquirit uns coneixements complementaris als dels estudis reglats, i a més els han aplicat en un cas real on s'han hagut d'enfrontar a les dificultats d'implementació d'un sistema real i amb unes restriccions temporals acotades.

Els punts forts del projecte han estat, en primer lloc, la constatació que la formació necessària per a que els estudiants puguin realitzar un disseny real d'un sistema integrat de comunicacions amb eines professionals és perfectament compatible amb l'estructura actual dels estudis de 2on cicle, fent servir la figura dels treballs dirigits que es reconeixen amb crèdits de lliure elecció (ALE). La normativa actual de l'ETSETB diu que s'han de realitzar un mínim de 3 crèdits que equivalen a 90 hores de treball. Això dona marge per realitzar els tutorials formatius (en unes 30 hores) i deixar unes 60 hores per tal que els estudiants puguin aplicar els coneixements apresos a altres assignatures a través dels mecanismes i les eines de disseny a la construcció de blocs reals seguint tots els passos del procés: documentació, disseny i simulació a nivell de circuit i disseny i simulació a nivell físic (*layout*), completant tots els passos en el temps equivalent a unes quinze setmanes, amb una dedicació mitjana d'un es sis hores setmanals. Tot i això, molts estudiants han preferit realitzar les tasques de disseny de forma intensiva

durant els mesos no lectius o el període entre quadrimestres docents, i alguns han dedicat més temps d'aquest mínim fixat per la normativa. La dedicació dels professors ha estat constant a llarg de tot el procés de disseny, però potser més intensa en les fases finals de disseny físic i especialment en el procés de posar junts tots els blocs per completar el sistema integrat i enviar a fabricar el prototip. En segon lloc, la satisfacció i motivació que han mostrat els estudiants participants i el fet que l'objectiu de dissenyar i fabricar tot un receptor Bluetooth s'hagi assolit ens indica que el dimensionament del sistema triat i del temps dedicat ha estat correcte, i que aquest tipus d'activitats són d'interès per l'estudiant, tot i que no estiguin relacionades amb cap assignatura en concret.

Com a punt feble del projecte hem de constatar la dificultat de coordinar a un grup d'estudiants en un projecte d'aquest estil, tenint en compte que es tracta d'una activitat realitzada fora de l'horari lectiu i sense vinculació a cap assignatura en concret. Els estudiants han organitzat el seu treball en funció de la seva disponibilitat i això ha dificultat molt la possibilitat de realitzar reunions de tot l'equip. En quant al nombre d'estudiants participants, tot i que no és molt elevat ha estat suficient per dur a terme el projecte. Un nombre molt més gran d'estudiants hauria estat molt més difícil de tutoritzar. La dimensió de l'equip de disseny és similar a la d'altres experiències del mateix estil [4], però la dispersió horària en la que han treballat ha dificultat el treball en equip entre els estudiants.

Treball futur

Encara que el disseny del sistema de comunicacions integrat ja ha finalitzat, considerem que l'experiència no està completada. S'estan dissenyant les plaques de mesura per tal de caracteritzar el prototip dissenyat i també s'han incorporat estudiants en aquesta fase del projecte que es realitzarà fins els mesos de març-abril del 2005, quan un cop rebem les mostres del prototip i estiguin fabricades les plaques de test es procedirà a mesurar el sistema integrat i caracteritzar les seves prestacions davant de l'estàndard Bluetooth.

Adicionalment i tal i com es feia constar a la memòria, farem difusió de l'experiència en els fòrums acadèmics (a través de publicacions a la revista *IEEE Transactions on Education*) com industrials (contactant amb empreses amb activitats relacionades amb el projecte, como l'EPSON Barcelona Research Lab o l'empresa MIER).

Per una altra banda, alguns dels professors participants en el projecte hem preparat una nova assignatura optativa que s'ofereix en el marc del nou Màster Internacional en Tecnologies de la Informació i les Comunicacions. Aquesta optativa [8] cobreix els aspectes teòrics i pràctics del disseny de sistemes integrats de RF per a comunicacions sense fils. L'experiència realitzada tindria un encaix molt més adequat en el marc d'aquesta assignatura. En tot cas, el punt a incidir més importat per donar continuïtat a l'experiència és la necessitat d'aconseguir una esponsorització que cobreixi els elevats costos de fabricació dels prototips. La difusió que es faci en l'entorn industrial tindrà com a principal objectiu aconseguir aquests recursos, ja que converses mantingudes amb

alguna d'aquestes empreses ja ens han indicat el seu interès en poder contactar amb titulats que hagin adquirit les experiències en disseny de sistemes integrats de RF amb la realització d'aquest tipus d'experiències.

5. Referències/Més informació

- [1] T. Chen, "From System-Design to IC Design in 14 Weeks - Teamwork Makes It Possible," *IEEE Transactions on Education*, vol. 36, no. 1, pp. 137-140, Feb.1993.
- [2] P. J. Ainslie, W. A. Vincent, and E. G. Whitaker, "An Industry-Sponsored Professional-Development Course - Design for Automotive Asics," *IEEE Transactions on Education*, vol. 37, no. 3, pp. 312-318, Aug.1994.
- [3] William B. Kuhn, "Student-Designed Bluetooth Radio in Silicon-on-Sapphire," *Proc. of IEEE Radio Frequency Integrated Circuits Symposium*, pp. 107-110, 2001.
- [4] W. J. Sheng, B. Xia, A. E. Emira, C. Y. Xin, A. Y. Valero-Lopez, S. T. Moon, and E. Sanchez-Sinencio, "A 3-V, 0.35- μ m CMOS Bluetooth receiver IC," *IEEE Journal of Solid-State Circuits*, vol. 38, no. 1, pp. 30-42, January 2003.
- [5] Bluetooth SIG web site, "Bluetooth Specifications", at <http://www.bluetooth.com>
- [6] Grup de Disseny de Circuits i Sistemes Integrats d'Altes Prestacions, *Projecte Receptor Bluetooth*, <http://pmos.upc.es/blues/projects/TOCproj.htm#NewAcademic>
- [7] Europractice Manufacturing Services, <http://www.europractice.com/technologies/IC.html>
- [8] RF Communication Systems-on-Chip, <http://www.etsetb.upc.es/intercanvis/master/contents/courses/optional/RF-CSoC.html>

