

# 电流阻挡层结构对垂直发光二极管芯片老化特性之研究

梁兴华<sup>1,2</sup>, 夏德玲<sup>1</sup>, 杨力勋<sup>1,2</sup>, 叶雪萍<sup>1</sup>, 李佳恩<sup>1</sup>

(1. 厦门三安光电股份有限公司, 福建 厦门 361009; 2. 厦门大学 物理与机电工程学院, 福建 厦门 361009)

**摘要:** 发现 ICP damage 制作电流阻挡层的制程会导致垂直结构 LED 在老化过程中发生漏电。通过更换反射层的金属及 EMMI & SEM 分析, 发现老化漏电的原因来源于反射金属——Ag 的电迁移, 迁移通道可能来源于 ICP 打开穿透位错的封口。在缺陷位错内填入低电迁移率金属并检测。结果表明, 填入低电迁移率金属后既解决了老化漏电问题, 同时不影响芯片的初始光电特性。

**关键词:** 发光二极管; 垂直结构芯片; 老化; 漏电; 电流阻挡层; 反射金属

**doi:** 10.14106/j.cnki.1001-2028.2015.07.014

**中图分类号:** TN386

**文献标识码:** A

**文章编号:** 1001-2028 (2015) 07-0053-03

## Aging characteristic investigation of VLEDs with current blocking layer structure

LIANG Xinghua<sup>1,2</sup>, XIA Deling<sup>1</sup>, YANG Lixun<sup>1,2</sup>, YE Xueping<sup>1</sup>, LI Jiaen<sup>1</sup>

(1. Sanan Optoelectronics Co., Ltd, Xiamen 361009, Fujian Province, China; 2. School of Physics and Mechanical & Electrical Engineering, Xiamen University, Xiamen 361009, Fujian Province, China)

**Abstract:** The failure of current leakage in the process of ICP-damage current blocking layer was found. Through changing reflecting layer metal and EMMI & SEM inspection, it was found that the failure can be ascribed to reflecting metal Ag electro migration, whose migrating channel may be ascribed by penetrating dislocation seal opened by the ICP treatment. Low electro migration rate metal was deposited in the defect dislocation, then the chip was tested. Results show that the question of aging current leakage is solved after the low electro migration rate metal to be deposited. Meanwhile, initial lighting property of the chip isn't influenced.

**Key words:** LED; vertical structure chip; aging; current leakage; current blocking layer; reflecting layer

由于氮化物熔点高及合成时需保持极高的 N<sub>2</sub> 气压, 制备体相 GaN 很困难。在成本及量产因素的考量下, 大部分 LED 公司不得不选取蓝宝石 (Al<sub>2</sub>O<sub>3</sub>) 作为生长衬底。但由于蓝宝石衬底导热性差以及电流拥挤效应, 使得一般 GaN 基 LED 芯片不适合大功率使用。学界和业界为了开发 LED 在大功率方面的应用, 发展了适用于大功率应用的芯片结构——垂直 LED。垂直结构芯片的工艺主要包括基板键合技术<sup>[1]</sup>、激光剥离技术<sup>[2]</sup>、表面粗化技术<sup>[3]</sup>、电流阻挡技术<sup>[4]</sup>等。笔者对 ICP (Inductively coupled plasma) 制作电流阻挡层技术进行了研究。

### 1 ICP damage 制作电流阻挡层

人们一般在垂直结构 LED 上使用 SiO<sub>2</sub> 材料在

p-GaN 上制备出与 n 型电极相对应的图案作为电流阻挡层, 然后整面镀 Ag 基反射层和键合材料后与其他基板键合, 运用激光剥离技术移走蓝宝石, 露出 n-GaN, 对 n-GaN 粗化及制备 n 型电极后即完成制备工艺。使用 SiO<sub>2</sub> 作为电流阻挡层有如下弊端: 1) 如图 1 (a) 所示, 若在 n 型电极对应位置制作 SiO<sub>2</sub> 电流阻挡层, 在其余位置填充 Ag 等反射材料作为反射层 (图形化 Mir)。从 MQW (Multiple Quantum Wells) 发出的光线射向电流阻挡层的光线容易被 SiO<sub>2</sub> 之上的金属所吸收, 导致光效下降; 2) 如图 1 (b) 所示, 若整面镀反射层 (整面 Mir), 则会因为表面的高度差, 对后续键合造成不良影响。除使用 SiO<sub>2</sub> 作为电流阻挡层, 另一种制作电流阻挡层的方式是利用 ICP 对 GaN 表面进行干蚀刻 (如图 1 (c) 所示, ICP damage

收稿日期: 2015-05-22 通讯作者: 梁兴华

基金项目: 2013 年国家发改委产业振兴与技术改造项目

作者简介: 梁兴华 (1985—), 男, 广东梅州人, 博士后, 从事 LED 芯片研究与开发, E-mail: liangxinghua@sanan-e.com;

夏德玲 (1984—), 女, 台湾新竹人, 一级高工, 从事 LED 芯片研究与开发, E-mail: lynhsia@sanan-e.com。

电流阻挡层) [5], 使得被蚀刻区域的物理化学性质发生改变, 导致该区域变成绝缘区域, 起到电流阻挡的效果。该工艺的 ICP 蚀刻深度很浅, 且处理后的 GaN 表面透明, 同时实现整面 Mir 并兼顾后续键合制程。

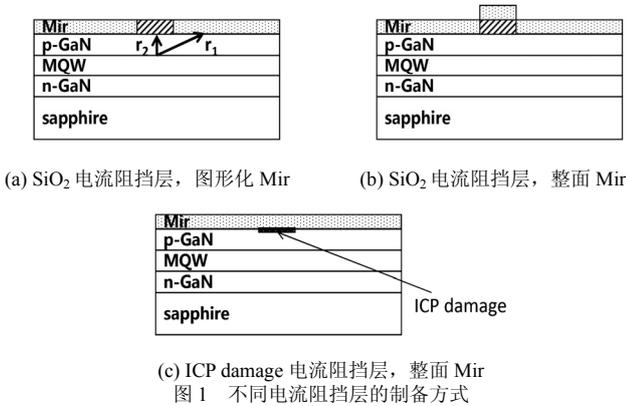


图1 不同电流阻挡层的制备方式  
Fig.1 Different processes for current blocking layers

但是, ICP damage 的电流阻挡层对 GaN 有一定破坏作用, 会增加芯片失效的风险。本文针对该问题进行研究并提出解决方法。

### 2 芯片制备步骤

垂直结构 LED 制备流程: 1) 在 p-GaN 上制作电流阻挡层: 利用光刻胶定义出图案, ICP 机台蚀刻 GaN 表面, 使其绝缘; 2) 去除光刻胶, 蒸镀 200 nm 厚 Ag 层作为反射层及 p 型电极; 3) 蒸镀 1 000 nm 的 Au 作为键合层; 4) 与 Si 基板键合; 5) 使用激光剥离机台剥离蓝宝石生长衬底, 露出 n-GaN; 6) 使用 KOH 粗化 n-GaN 表面; 7) 镀 1 500 nm 的 Au 作为 n 型电极。

### 3 结果与分析

#### 3.1 SiO<sub>2</sub> 与 ICP damage 电流阻挡层的老化比较

图 2 是分别用 SiO<sub>2</sub> 和 ICP damage 制备电流阻挡层的 1 mm<sup>2</sup> 芯片在 80 °C 环境温度、700 mA 老化电流下, 分别在不同时间点输入反向 5 V 电压所测得的反向漏电电流。

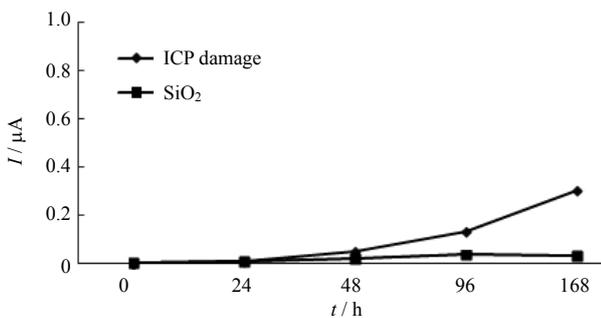
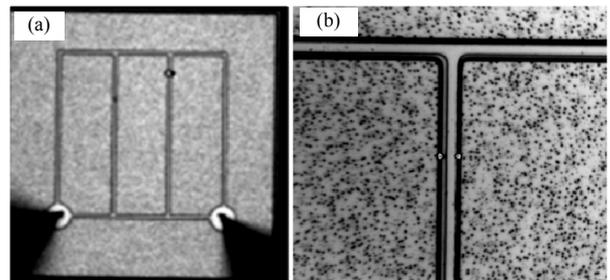


图2 SiO<sub>2</sub> 与 ICP damage 电流阻挡层老化漏电比较  
Fig.2 Aging current leakage comparison for SiO<sub>2</sub> vs ICP damage current blocking layer

以 SiO<sub>2</sub> 作为电流阻挡层的芯片老化至 168 h 后, 反向漏电流基本不变, 都维持在很小的范围内 (< 0.1 μA)。而 ICP damage 的则随着老化时间逐渐增大, 呈指数增长趋势。对 ICP damage 的失效芯片进行 EMMI 分析, 如图 3 所示, 发现漏电点集中在电极附近。对 EMMI 侦测到的漏电点进行表面元素分析 (EDX), 发现有少量 Ag 元素。说明可能是 Ag 导致的漏电。



(a) 5 倍放大 (b) 50 倍放大

图3 失效芯片 EMMI 照片  
Fig.3 EMMI graphs for the failure chip

芯片结构只有在 p-GaN 处使用 Ag 作为反射层, 其他位置皆没有含 Ag 材料。而 EDX 检测到的漏电点位于 n-GaN 表面。由于该失效芯片在老化初期没有大的漏电流, 其漏电流是随着老化时间推移而逐渐增长。因此推测可能是 Ag 的电迁移[6]导致的老化漏电。

对失效芯片的漏电点用 FIB 做截面观察, 如图 4 所示, 发现反射镜面的 Ag 层出现空洞, 进一步佐证可能是 Ag 迁移导致的漏电。

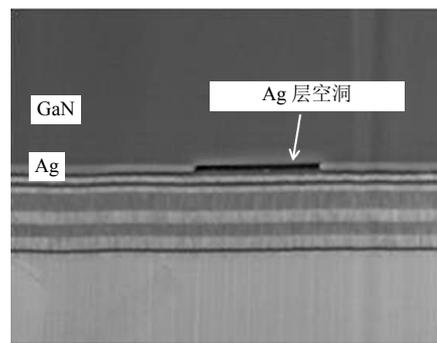


图4 失效芯片截面照片  
Fig.4 Cross section of Ag layer for the failed chip

#### 3.2 Ag 与 Pt 镜面层的老化比较

因为 Pt 的电迁移速率比 Ag 慢很多, 为了进一步验证老化漏电是否来源于 Ag 的电迁移, 在完成 ICP damage 的电流阻挡层制程后, 用 Pt 取代 Ag 作为反射层制备出新的样品。图 5 是分别用 Ag 和 Pt 作为镜面层的芯片在 80 °C 环境温度、700 mA 老化电流下, 在不同时间点测得的漏电电流。

以 Pt 作为反射层的芯片老化至 168 h 后, 反向漏电流基本不变, 维持在很小的范围内 (< 0.1 μA),

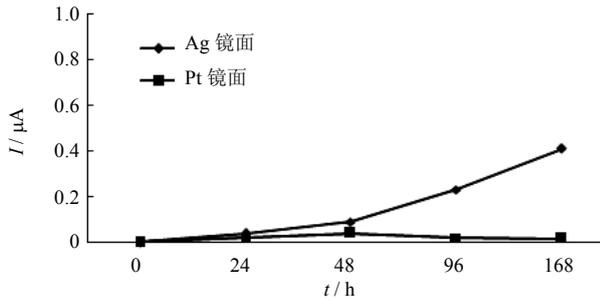


图 5 Ag、Pt 镜面层的老化比较  
Fig.5 Aging comparison of Ag and Pt mirror layer

远远好于 Ag 作为反射层的芯片。因此证实老化漏电失效芯片是因为 Ag 的电迁移导致。其电迁移通道可能来源于 ICP damage 制作电流阻挡层时，ICP 把穿透位错打开所致，如图 6 所示。

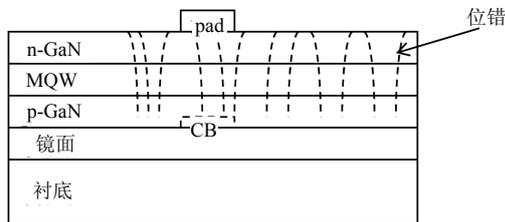


图 6 ICP damage 打开穿透位错截面示意图  
Fig.6 Schematic diagram of cross section for ICP damage to open dislocation

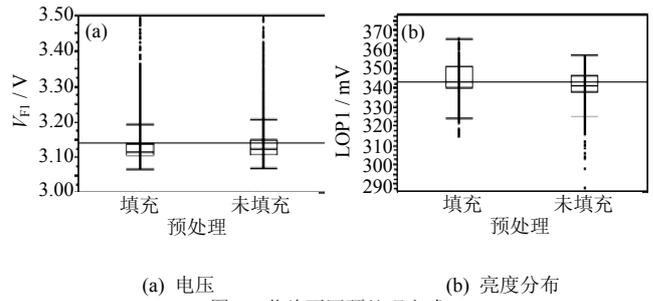
从 Pt 取代 Ag 作为反射层制作芯片的老化结果看来，如果能够使用电迁移率更小的金属来制作反射层是可以解决此问题的。但是在蓝光 (~450 nm) 波段，Pt 的反射率比 Ag 低很多 (58% vs 96%)，且价格昂贵。目前反射率最高且价格便宜的金属不得不选择 Ag。因此，是否可以继续使用 Ag 作为反射层，同时解决老化漏电的方法？

### 3.3 ICP damage 表面填充其他金属

笔者推测 Ag 电迁移通道来源于 ICP damage 导致 p-GaN 表面的穿透位错被打开，因此若能选择性地把这些打开的位错位置填充上低电迁移的金属，则可以继续使用 Ag 作为反射层，同时解决老化漏电问题。因此，笔者在芯片完成 ICP damage 后，1) 在对应的位置镀上 Pt，然后在 500°C 对金属进行熔合，使得镀上的金属在高温处理下渗入并填充到位错孔洞内；2) 然后使用王水将表面 Pt 金属去除；3) 继续镀 Ag 作为反射层，其他制程和前述芯片制备步骤相同。由表 1 和图 7 可知，在镀反射层之前的预处理，不管是有做填充金属处理还是未做填充处理的芯片，其电压和亮度几乎没有差异，说明填充金属预处理对芯片初始的光电性能没有影响。

表 1 预处理有填充金属和未填充金属的光电性能比较  
Tab.1 Optical and electrical character comparison for the different pre-treatments

| 中位数@350 mA | 填充    | 未填充   |
|------------|-------|-------|
| 亮度 LOP1/mW | 343.3 | 341.4 |
| 电压 VF1/V   | 3.116 | 3.125 |



(a) 电压 (b) 亮度分布  
图 7 芯片不同预处理方式

Fig.7 Chips of different pre-treatments

取不同预处理制备的芯片，在 80 °C 环境温度，700 mA 电流下老化，其在不同时间点测得的漏电电流如图 8 所示。发现经过预处理填充 Pt 金属的芯片即使老化到 672 h，反向漏电流仍然很小 (< 1 μA)，是未做填充样品的 5%，解决了老化漏电失效问题，同时未对光电性能造成影响。

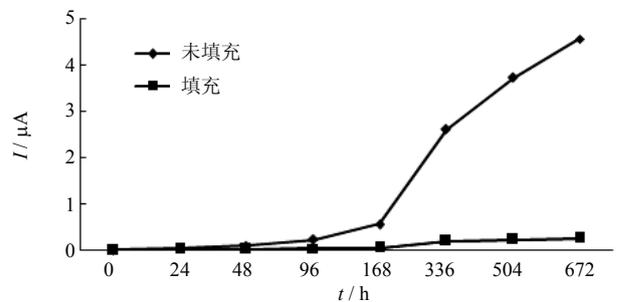


图 8 填充 Pt 与未填充老化芯片比较  
Fig.8 Aging comparison of chips with depositing Pt and non-depositing

## 4 结论

发现 ICP damage 制作电流阻挡层的制程会导致垂直结构 LED 在老化过程发生漏电。通过更换反射层的金属及 EMMI & SEM 分析，发现引起老化漏电的原因来源于反射金属——Ag 的电迁移，迁移通道可能来源于 ICP 打开穿透位错的封口。进一步设计实验，在缺陷位错内填入低电迁移金属，既解决老化漏电问题，同时不影响芯片的初始光电特性。

## 参考文献：

- [1] KELLY M K, AMBACHER O, DAHLHEIMER B, et al. Optical patterning of GaN films [J]. Appl Phys Lett, 1996, 69: 1749.
- [2] CHO Y, CHEUNG N W. Low temperature Si direct bonding by plasma activation [J]. Res Soc Proc, 2001, 9(1): 657-661.
- [3] FUJII T, GAO Y, SHARMA R, et al. Increase in the extraction efficiency of GaN-based light-emitting diodes via surface roughening [J]. Appl Phys Lett, 2004, 84: 855-860.
- [4] HUH C, LEE J M, KIM D J, et al. Improvement in light-output efficiency of InGaN/GaN multiple-quantum well light-emitting diodes by current blocking layer [J]. J Appl Phys, 2002, 92: 2248-2251.
- [5] POLYAKOV A Y, SMIRNOV N B, GOVORKOV A V, et al. Hydrogen plasma passivation effects on properties of p-GaN [J]. J Appl Phys, 2003, 92: 3960-3965.
- [6] ZENG Y X, CHEN L H, ZOU Y L, et al. Enhancement of Ag electromigration resistance by a novel encapsulation process [J]. Mater Lett, 2000, 45: 157-161.

(编辑：陈渝生)