

# 低频率电荷泵锁相环设计

庄锦清, 李开航, 罗雪芹

(厦门大学 物理与机电工程学院, 福建 厦门 361005)

**摘要:** 设计一款音频范围内的电荷泵锁相环, 采用动态D触发器鉴频鉴相器及电流舵差分输入电荷泵。压控振荡器采用了对电容充放电的形式产生震荡波形, 实现低频输出。采用HHNEC BCD035工艺并用Cadence软件实现仿真, 实现250 kHz频率锁定, 锁定时间为80  $\mu$ s, 锁定时相位差为75 ns且压控振荡器控制电压纹波为5 mV。

**关键词:** 低频率; 电荷泵锁相环; 电荷泵; 压控振荡器

中图分类号: TN710-34

文献标识码: A

文章编号: 1004-373X(2014)16-0148-04

## Design of low-frequency charge pump PLL

ZHUANG Jin-qing, LI Kai-hang, LUO Xue-qin

(College of Physics and Electromechanical Engineering, Xiamen University, Xiamen 361005, China)

**Abstract:** A charge pump PLL working in audio frequency was designed, in which a TSPC-PFD and a current steering charge pump were used. In order to get the low frequency, a VCO that get the output wave by charging or discharging the capacity is used. The circuit is designed with HHNEC BCD035 process and the behavior is simulated with Cadence. The locking frequency of 250 kHz was achieved. Its locking time is 80  $\mu$ s. when it is locked, the phase difference is 75 ns, and the ripple of the VCO control voltage is 5 mV.

**Keywords:** low frequency PLL; charge pump PLL; charge pump; VCO

D类放大器由于其较高的效率得到了广泛的应用。而如今在高效率D类音频功放中低频率的锁相环也起了重要作用。D类音频功放最常用调制机制是脉冲编码调制即PWM(Pulse Width Modulation)技术, 将音频信号与三角波信号相比较, 经采样得到脉冲宽度与音频信号幅度成比例变化的PWM信号。因而, 三角波稳定性影响着音频信号调制的准确性。锁相环以其优良信号稳定性很好地符合了这一要求。另外, 锁相环还可以用于频率合成不同频率的三角波, 对于不同频率的音频输入信号都能进行良好的PWM调制。锁相环一般分为模拟锁相环、混合锁相环和全数字锁相环, 其基本原理结构包括鉴相器(PD)、环路滤波器(LPF)和压控振荡器(VCO), 如图1所示。本文主要介绍一款适用于音频范围的低频电荷泵锁相环。

号分别控制电荷泵开关 $S_1, S_2$ , 根据频率相位比较结果对电容 $C_p$ 进行充放电进而改变 $V_{cont}$ 的大小, 控制VCO产生和输入参考信号同频率同相位的输出信号<sup>[2]</sup>。

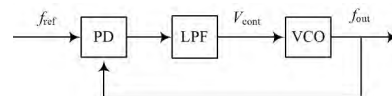


图1 锁相环结构框图

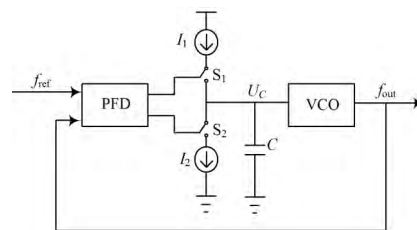


图2 电荷泵锁相环结构框图

## 1 电荷泵锁相环设计

本文介绍的电荷泵锁相环(CPPLL)属于混合型锁相环, 其基本机构如图2所示, 包括鉴频鉴相器(PFD)、电荷泵(CP)、低通滤波器和压控振荡器四个部分。参考信号与输出信号经过鉴频鉴相器比较得到的两路信

### 1.1 鉴频鉴相器

鉴频鉴相器是锁相环的第一个环节, 它将输出信号与输入参考信号进行频率相位的比较得到控制信号。目前主要的鉴频鉴相器有传统鉴频鉴相器(con-PFD)、TSPC-PFD、预充电鉴频鉴相器(pt-PFD)、无死区鉴频鉴相器(nc-PFD)。由于设计的锁相环频率较低, 所以对于死区时间的要求相对较低, 而无死区鉴频鉴相器对电荷

收稿日期: 2014-04-12

泵的电匹配度要求很高, 预充电鉴频鉴相器结构相对复杂些, 所以综合考虑本次选用 TSPC-PFD, 其鉴相范围接近  $4\pi$ , 结构如图 3 所示<sup>[3]</sup>。

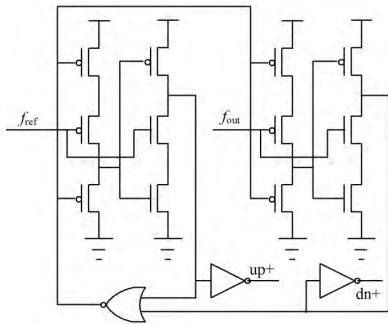


图 3 TSPC-PFD 结构图

当  $f_{out}$  滞后  $f_{ref}$  时, 假设此时  $f_{ref}$  由低电平跳变到高电平,  $f_{out}$  为低电平,  $up+$  输出为高电平,  $dn+$  为低电平。当  $f_{out}$  跳变至高电平时,  $dn+$  跳变为高电平, 但由于或非门的复位作用使得瞬间  $dn+$ 、 $up+$  全部跳变为低电平。当  $f_{out}$  超前  $f_{ref}$  时同理。  $dn+$  信号复位脉冲的宽度可以通过图中复位信号的延迟时间以及管子寄生电容来调节。仿真结果如图 4 所示, 复位窄脉冲为 1.3 ns。

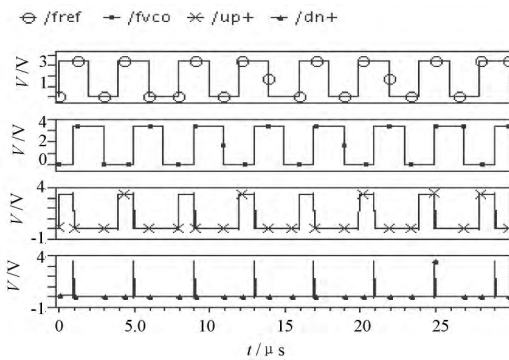


图 4 PFD 仿真结果 ( $f_{out}$  相对  $f_{ref}$  延迟 1  $\mu$ s)

### 1.2 电荷泵

电荷泵是 CPPLL 的重要组成部分, 它将鉴频鉴相器输出的方波信号通过开关电流的方式对低通滤波器的电容进行充放电得到 VCO 的控制电压。电荷泵开关控制方式主要有栅极控制、源极控制和漏极控制三种。电荷泵的设计主要存在电荷共享、充放电电流的匹配性、时钟馈通、开关时间延迟等问题。本文选用采用电流舵技术的差分输入电荷泵, 如图 5 所示。当  $up+$  为高电平,  $dn+$  为低电平时, 管子  $M_1$ 、 $M_3$  导通,  $M_2$ 、 $M_4$  关闭, B、D 点电压迅速升高至  $V_{DD}$ , 管子  $M_6 \sim M_9$ 、 $M_{12} \sim M_{14}$  关闭。电流源  $I_{ss1}$  全部流经  $M_1$ 、 $M_5$ , 电流源  $I_{ss2}$  全部流经  $M_3$ 、 $M_{11}$  并镜像给  $M_{10}$  对电容进行充电。同理  $up+$  为低电平,  $dn+$  为高电平时, 电容放电。若  $I_{ss1} = I_{ss2}$ , 且,  $\frac{W_9/L_9}{W_8/L_8} = \frac{W_{10}/L_{10}}{W_{11}/L_{11}}$  则充

放电电流相等。另外此电路采用了简单的正反馈系统, 有效地提高了开关速度, 同时由于 A、B、C、D 点电压的迅速上拉, 开关 MOS 管从饱和区进入到截止区, 有效地改善了电荷泄露现象。此电路的正反馈系数由交叉管的尺寸比决定,  $\alpha = \frac{W_6/L_6}{W_5/L_5}$ 。其中  $\alpha$  不能超过 1, 否则会出现磁滞现象, 其典型值<sup>[4]</sup>为 0.75。

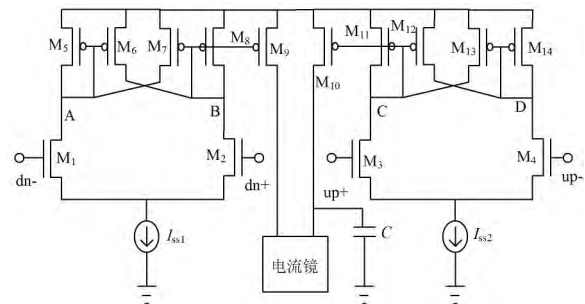


图 5 电流舵差分输入电荷泵

另外, 为了让电荷泵的充放电电流有更好的匹配性, 电流镜采用共源共栅电流镜, 如图 6 所示。共源共栅结构有较大的输出摆幅和较大输出电阻, 有效地减小了 VCO 控制电压的波动。

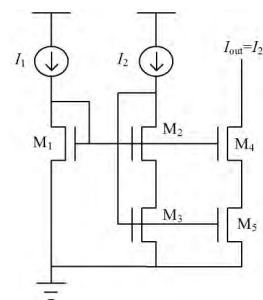


图 6 共栅共源电流镜

电荷泵的充放电仿真结果如图 7, 图 8 所示。

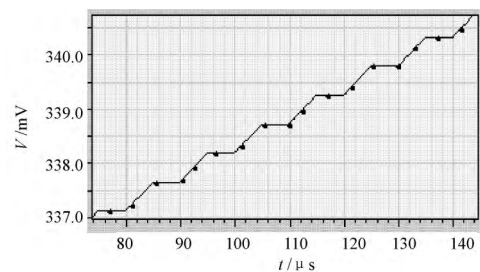


图 7 电荷泵充电仿真结构

### 1.3 低通滤波器

低通滤波器采用二阶无源低通滤波器, 如图 9 所示。其传输函数为:

$$F(s) = \frac{1 + s\tau_2}{s(C_1 + C_2)(1 + s\tau_1)}$$

式中,  $\tau_1 = \frac{RC_1C_2}{C_1 + C_2}$ ,  $\tau_2 = RC_2$ 。

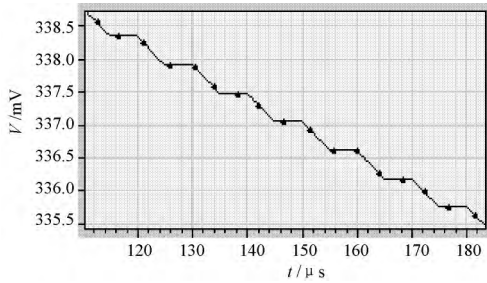


图8 电荷泵放电仿真结果

二阶低通滤波器在原点存在一个极点,另引入一个极点  $\omega_p = 1/\tau_1$ ,一个零点  $\omega_z = 1/\tau_2$ ,零点进行了相位补偿,使得锁相环更加稳定,同时减小了VCO控制电压波动。

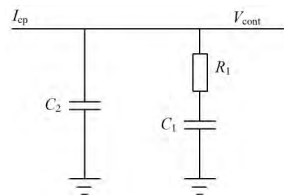


图9 二阶低通滤波器

1.4 压控振荡器

压控振荡器是CPPLL的关键组成部分,输出频率受输入控制电压  $V_{cont}$  控制,  $\omega_{out} = \omega_0 + K_{vco} \cdot V_{cont}$ ,其中  $\omega_0$  为  $V_{cont}=0$  时的输出频率,  $K_{vco}$  表示电路的增益。VCO的主要参数指标有:中心频率、输出频率调节范围(一般要求其大于两倍的中心频率)、调节线性度(VCO的  $K_{vco}$  值一般并不是一个常数,为了使系统更加稳定,选取的  $K_{vco}$  在调节范围内变化应尽量小)、输出振幅、功耗等。目前压控振荡器主要有环形压控振荡器以及LC振荡器。

环形振荡器其频率主要由每一级的延迟时间  $\tau$  以及级数  $N$  决定,周期  $T=N\tau$ 。环形振荡器结构简单、面积小易集成,同时有良好的线性度以及较宽的调节范围,但是同时存在相位噪声大的缺点。相比之下LC振荡器具有很好的相位噪声性能,中心频率较高,但是由于电感器面积大不利于集成,同时调节范围相对较小。

本文采用图10所示的线性压控振荡器结构。运放将A点电压钳制在  $V_{cont}$ ,通过电阻  $R$  将电压信号转换成电流信号对电容进行充放电,形成三角波,充放电电流大小为  $I = \frac{W_3/L_3}{W_2/L_2} \cdot \frac{V_{cont}}{R}$ ,可见电流  $I$  与  $V_{cont}$  为线性关系。而三角波的幅度由图11中的电流源  $I_{ss}$  以及电阻  $R$  共同决定,频率则由电容与充放电电流共同决定,

$f = \frac{1}{T} = \frac{1}{4V_m C / I}$ ,频率  $f$  与电流  $I$  为线性关系,所以

VCO输出频率  $f$  与控制电压  $V_{cont}$  为线性关系。

图10中两个比较器将电容  $C$  上的电压与三角波的幅度参考电压  $V_{ref1} \pm IR$  进行比较来控制三角波的跳变。

当B点电压达到  $V_{ref1}$  时,Comp1输出低电平,Comp2输出高电平,SR触发器输出高电平,反馈到充放电回路  $M_{11}$  关闭,  $M_{12}$  导通,电容  $C$  开始放电。当B点电压略小于  $V_{ref1}$  时,Comp1跳变到高电平,Comp2保持不变,SR触发器输出保持。当B点电压减小到  $V_{ref2}$  时,Comp2跳变,SR触发器跳变至低电平,  $M_{11}$  导通,  $M_{12}$  截止,电容  $C$  开始充电。因而SR触发器Q端输出与三角波同频率的方波。但这种结构虽然是线性的,其频率调节范围较小。设计所得VCO的输出频率范围为120~400 kHz。

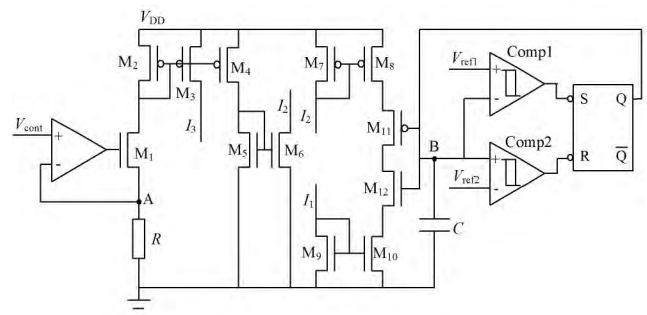


图10 压控振荡器

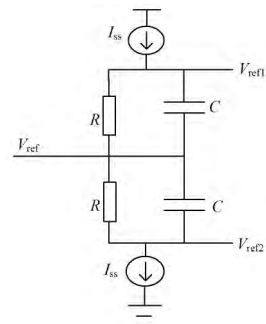


图11 VCO中三角波幅度参考电平电路

图12为VCO的仿真结果,当  $V_{cont}=1.3$  V时输出频率为250 kHz,信号占空比为50%,方波输出摆幅达到  $V_{DD}$ 。

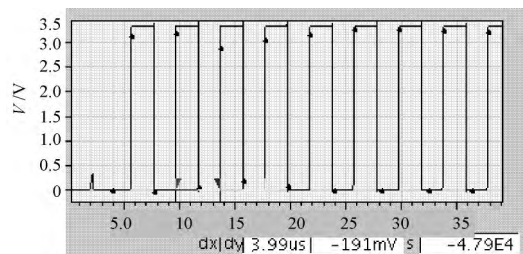


图12  $V_{cont}=1.3$  V时,VCO仿真结果

1.5 基准电流源

以上电路中电荷泵以及VCO中都需要提供电流源,本文采用图13中的基准电流源结构,其中虚线部分

为自启动电路。

### 1.6 电荷泵锁相环整体仿真结果

以上介绍了电荷泵锁相环的基本原理, 本文设计结果基于 cadence 仿真软件, 采用 HHNEC BCD035 工艺设计。

电源电压为 3.3 V, 输入参考频率为 250 kHz, 电荷泵充放电电流取 10  $\mu$ A, 锁定时间为 80  $\mu$ s, 压控振荡器的控制电压纹波幅度为 5 mV, 锁定时输出信号与参考信号的相位差为 75 ns。

图 14 为电荷泵锁相环输出波形  $f_{out}$  与输入参考型号  $f_{ref}$  的仿真结果, 图 15 为锁相环整体仿真时 VCO 的输出电压  $V_{cont}$ 。

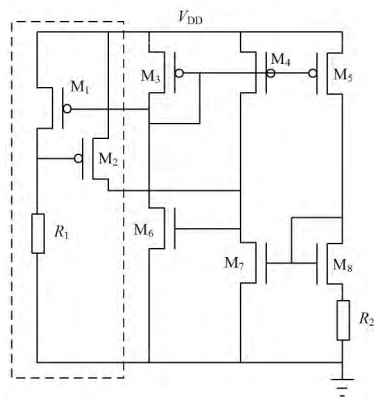


图 13 基准电流源

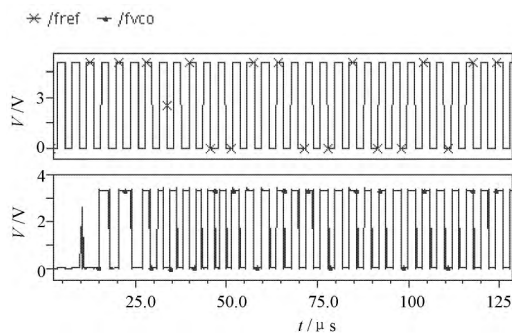


图 14 CPPLL 整体仿真输出信号与输入参考信号

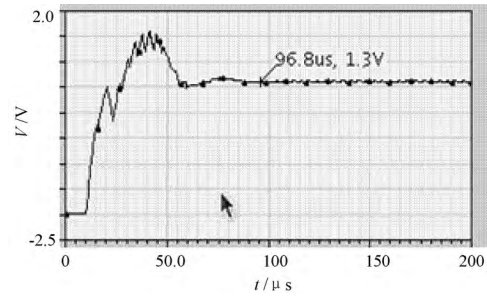


图 15 CPPLL 整体仿真时 VCO 的控制电压  $V_{cont}$

## 2 结 论

目前的锁相环设计主要集中在高频率范围内, 而且往更高的频率发展。锁相环频率的高低主要取决于压控振荡器的输出频率。传统的环形压控振荡器要达到较低的频率需要的级数太多不利于电路的设计。本文采用对电容充放电的形式得到振荡波形, 其输出频率与输入控制电压  $V_{cont}$  成线性关系, 输出方波幅度为  $V_{DD}$ 。然而为了使电路正常工作,  $V_{cont}$  电压受到限制, 所以输出频率范围较小。若要得到大范围的输出频率需要对电路进行进一步的改进。

### 参 考 文 献

- [1] ROLAND E. Best 锁相环设计、仿真与应用[M]. 李永明, 译. 5 版. 北京: 清华大学出版社, 2007.
- [2] RAZAVI Behzad. 模拟 CMOS 集成电路设计[M]. 陈贵灿, 译. 西安: 西安交通大学出版社, 2002.
- [3] 李帅. 高性能电荷泵锁相环的设计与实现[D]. 武汉: 武汉科技大学, 2012.
- [4] JUAREZ-HERNANDEZ E. A novel CMOS charging-pump circuit with positive feedback for PLL applications [C]// Proceedings of The 8th IEEE International Conference on Electronics, Circuits and Systems. [S.l.]: IEEE, 2001, 1: 349-352.
- [5] 彭卓. D 类音频功率放大器的设计[D]. 成都: 电子科技大学, 2008.
- [6] 赵新强. 高速低功耗 CMOS 电荷泵锁相环的技术研究[D]. 成都: 电子科技大学, 2006.

作者简介: 庄锦清(1989—), 女, 福建福州人, 硕士在读。主要研究方向为模拟集成电路设计。

李开航(1967—), 男, 福建莆田人, 博士, 副教授。主要研究方向为集成电路。

(上接第 147 页)

- [6] SABATE J A, VLATKOVIC V, RIDLEY R B, et al. Design considerations for high-voltage high-power full-bridge zero-voltage-switched PWM converter [C]// Proceedings 1990 Fifth Annual Applied Power Electronics Conference and Exposition.

[S.l.]: IEEE, 1990: 275-284.

- [7] Schutten M J, Torrey D A. Improved small-signal analysis for the phase-shifted PWM power converter [J]. IEEE Transactions on Power Electronics, 2003, 18(2): 659-669.

作者简介: 李 洋(1962—), 男, 北京人, 副教授, 博士。主要研究方向为电子系统设计及电力电子自动化。

李 莉(1974—), 女, 北京人, 副教授, 硕士。主要研究方向为嵌入式信息安全及自动化。